

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RZ*-A006A/J	Rev.	第1版
題名	RZ/A1L グループ USB2.0 ホスト/ファンクションモジュール DMA 転送機能に関する注意事項		情報分類	技術情報	
適用製品	RZ/A シリーズ RZ/A1L グループ	対象ロット等	関連資料	RZ/A1L グループ ユーザーズマニュアル ハードウェア編 Rev 1.00 (R01UH0437JJ0100)	
		全ロット			

拝啓、貴社益々ご清栄のこととお慶び申し上げます。また、日頃より格段のご愛顧を賜り深謝申し上げます。

RZ/A1L グループにおきましては、USB 2.0 ホスト/ファンクションモジュールの DMA 転送機能に関して、仕様誤記(記載漏れ)があることが判明いたしましたので、ご案内致します。

お手数をお掛けしますが、本内容をご配慮の上、ご使用くださいますようよろしくお願い申し上げます。

敬具

記

【1】仕様記載漏れ内容

『28.9.1 DMA_n-FIFO バスコンフィグレーションレジスタ【DnFBCFG】(n=0,1)』の DFACC ビットを 2'b01、もしくは 2'b10 に設定して、FIFO バッファと DMA 転送を行う場合の転送モードを、16 バイト連続アクセスモード(2'b01 の場合)、もしくは 32 バイト連続アクセスモード(2'b10 の場合)にする場合の手順がユーザーズマニュアルに記載されていませんでした。

この手順は、RZ/A1H グループ、RZ/A1M グループ、RZ/A1L グループの統一の仕様であり、RZ/A1H グループ、RZ/A1M グループに関しては、既にユーザーズマニュアル Rev.1.00 に記載済みです。RZ/A1L グループに関してはユーザーズマニュアル Rev.2.00 に反映予定です。

【2】手順記載漏れの影響について

【3】に記載の 16 バイト連続アクセスモード、もしくは 32 バイト連続アクセスモードに設定する際の手順を実行しなかった場合、正常に DMA 転送が完了しないことがあります。

【3】仕様追加詳細

ユーザーズマニュアルを以下のように修正致します。(追加部分を赤字で示します)

28.9.1 DMA_n-FIFO バスコンフィグレーションレジスタ 【DnFBCFG】 (n = 0, 1)

・
・
・

(1) DMA 転送の FIFO アクセスモード選択ビット (DFACC)

本ビットは、DMA 転送を行う場合の転送モードを指定します。

- (a) サイクルスチールモード設定時、FIFO バッファへのアクセスには DnFIFO ポートを使用してください。
- (b) 16 バイト/32 バイト連続アクセスモード設定時、FIFO バッファへのアクセスには DnFIFO 連続転送ポートを使用してください。また、DnFIFOSEL の MBW ビットには"10" (32 ビット幅) のみ設定可能です。

本ビットを 16 バイト/32 バイト連続アクセスモードに設定する際は、必ず下記手順にて行ってください。

- (1) DnFIFOSEL レジスタの DREQE ビットに"0" を設定
- (2) 本ビットに "01" (16 バイト) もしくは "10" (32 バイト) を設定
- (3) DnFIFOSEL レジスタの CURPIPE ビットに"0000" (指定なし) かつ MBW ビットに"10" (32 ビット幅) を同時に設定
その後、読み出しを行い、CURPIPE ビットの書き込み値 (0000) と読み出し値が一致する事を確認
- (4) CPU で DnFIFO ポートレジスタ (DnFIFO) を 32 ビット幅でダミーリード (読み出したデータは不要です) 後、DnFIFOSEL レジスタの CURPIPE ビットを対象パイプ番号に設定し、CURPIPE ビット書き込み値と読み出し値が一致することを確認
- (5) DnFIFOSEL レジスタの DREQE ビットに"1" を設定

尚、本ビットをサイクルスチールモードに設定する場合、上記手順は必要ありません。

(上記手順を行っても問題ありません)

以上