

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24
 豊洲フォレシア
 ルネサス エレクトロニクス株式会社
 問合せ窓口 <http://japan.renesas.com/contact/>
 E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A0100A/J	Rev.	第1版
題名	誤記訂正通知 RL78/G23 ユーザーズマニュアル Rev.1.00 の記載変更		情報分類	技術情報	
適用製品	RL78/G23 グループ	対象ロット等	関連資料	RL78/G23 ユーザーズマニュアル ハードウェア編 Rev.1.00 R01UH0896JJ0100 (Apr.2021)	
		全ロット			

RL78/G23 ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0896JJ0100) において、下記訂正が
 ございます。

今回通知する訂正内容

訂正箇所	該当ページ	内容
44ピン製品 P50の兼用機能	p.13, p.46, p.69, p.178, p.203, p.226, p.242	誤記訂正
44ピン製品 出力電流制御ポートの本数	p.26, p.175	誤記訂正
図32-4 ユーザ・オプション・バイト (000C1H/040C1H) の フォーマット (3/3)	p.1304	誤記訂正

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所			本通知での 該当ページ
	ドキュメント No.	和文	R01UH0896JJ0100	
1	端子接続図 44ピン製品		p.13	p.3
2	機能概要 44ピン製品		p.26	p.4
3	ポートの端子機能 44ピン製品		p.46	p.5
4	製品別の搭載機能 44ピン製品		p.69	p.6
5	表4-1 ポートの構成(2/2)		p.175	p.7
6	ポートの構成 ポート5		p.178	p.8
7	図4-12 出力電流制御許可レジスタのフォーマット (CCDE)		p.203	p.9
8	表4-7 端子機能使用時のレジスタ、出力ラッチの設定例 (フラッシュ・メモリ96 KB・128 KBの30ピン製品～64ピン製品) (9/17)		p.226	p.10
9	表4-8 端子機能使用時のレジスタ、出力ラッチの設定例 (フラッシュ・メモリ192 KB～768 KBの製品、フラッシュ・メモリ128 KBの80ピン・100ピン製品) (9/21)		p.242	p.11
10	図32-4 ユーザ・オプション・バイト (000C1H/040C1H) のフォーマット (3/3)		p.1304	p.12

誤記訂正の該当箇所は、誤 **太字下線**、正 グレー・ハッチングで記載します。

発行文書履歴

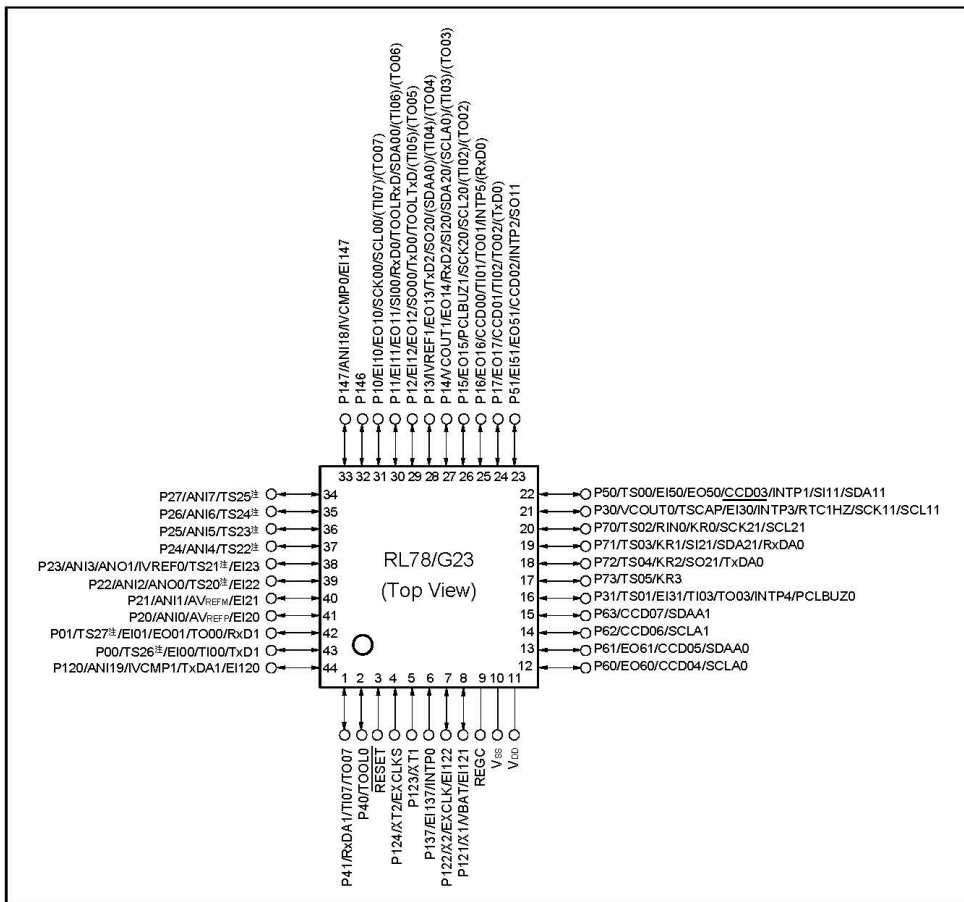
RL78/G23 ユーザーズマニュアル Rev.1.00 誤記訂正通知 発行文書履歴

文書番号	発行日	記事
TN-RL*-A0100A/J	2021年6月29日	初版発行 訂正一覧の No.1 ~ No.10 の誤記訂正 (本通知です。)

1. 端子接続図 44 ピン製品

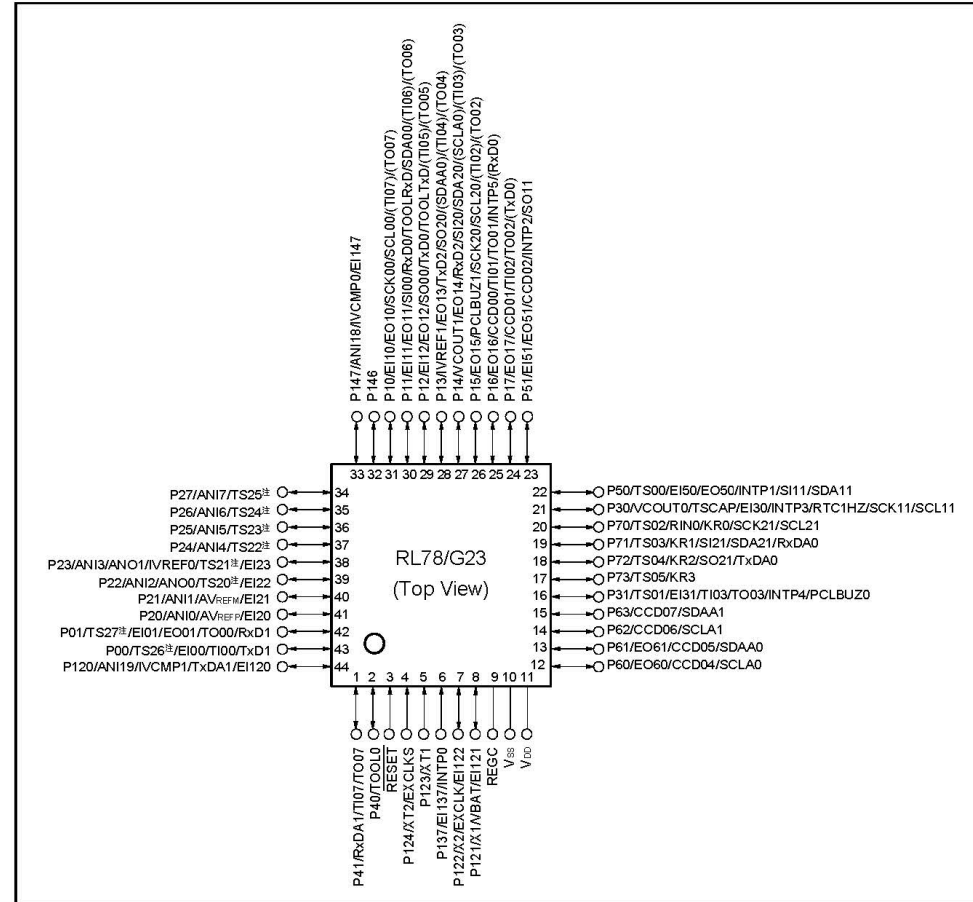
誤)

- 44 ピン・プラスチック LQFP (10 × 10 mm、0.80 mm ピッチ)



正)

- 44 ピン・プラスチック LQFP (10 × 10 mm、0.80 mm ピッチ)



2. 機能概要 44ピン製品

誤)

【30ピン、32ピン、36ピン、40ピン、44ピン、48ピン製品】

項目		30ピン	44ピン	48ピン
		R7F100GAx	R7F100GFx	R7F100GGx
I/Oポート	合計	26	40	44
	CMOS入出力 (N-chオープン・ドレイン 出力/入力 [VDD耐圧]: 10)	23	33 (N-chオープン・ドレイン 出力/入力 [VDD耐圧]: 12)	36 (N-chオープン・ドレイン 出力/入力 [VDD耐圧]: 13)
	CMOS入力	1	3	3
	CMOS出力	-	-	1
	N-chオープン・ ドレイン出力/入力 (6V耐圧)	2	4	4
	出力電流制御ポート	6	8	8

正)

【30ピン、32ピン、36ピン、40ピン、44ピン、48ピン製品】

項目		30ピン	44ピン	48ピン
		R7F100GAx	R7F100GFx	R7F100GGx
I/Oポート	合計	26	40	44
	CMOS入出力 (N-chオープン・ドレイン 出力/入力 [VDD耐圧]: 10)	23	33 (N-chオープン・ドレイン 出力/入力 [VDD耐圧]: 12)	36 (N-chオープン・ドレイン 出力/入力 [VDD耐圧]: 13)
	CMOS入力	1	3	3
	CMOS出力	-	-	1
	N-chオープン・ ドレイン出力/入力 (6V耐圧)	2	4	4
	出力電流制御ポート	6	7	8

3. ポートの端子機能 44ピン製品

誤)

2.1.5 44ピン製品

機能名称	端子タイプ	入出力	リセット解除時	兼用機能	機能
P50	7-39-1	入出力	入力ポート	TS00/EI50/EO50/CCD03/ INTP1/SI11/SDA11	ポート5。 2ビット入出力ポート。
P51	7-38-1			EI51/EO51/CCD02/INTP2/ SO11	P50の出力はN-chオープン・ドレイン出力（VDD耐圧）に設定可能。 1ビット単位で入力／出力の指定可能。 入力ポートでは、ソフトウェアの設定により、内蔵プルアップ抵抗を使用可能。 出力電流制御ポートに設定可能。

正)

2.1.5 44ピン製品

機能名称	端子タイプ	入出力	リセット解除時	兼用機能	機能
P50	7-39-1	入出力	入力ポート	TS00/EI50/EO50/ INTP1/SI11/SDA11	ポート5。 2ビット入出力ポート。
P51	7-38-1			EI51/EO51/CCD02/INTP2/ SO11	P50の出力はN-chオープン・ドレイン出力（VDD耐圧）に設定可能。 1ビット単位で入力／出力の指定可能。 入力ポートでは、ソフトウェアの設定により、内蔵プルアップ抵抗を使用可能。 P51は出力電流制御ポートに設定可能。

4. 製品別の搭載機能 44ピン製品

誤)

2.2.1 製品別の搭載機能

機能名称	128 ピン	100 ピン	80 ピン	64 ピン	52 ピン	48 ピン	44 ピン	40 ピン	36 ピン	32 ピン	30 ピン
CCD00	○	○	○	○	○	○	○	○	○	○	○
CCD01	○	○	○	○	○	○	○	○	○	○	○
CCD02	○	○	○	○	○	○	○	○	○	○	○
CCD03	○	○	○	○	○	○	○	○	○	○	○

正)

2.2.1 製品別の搭載機能

機能名称	128 ピン	100 ピン	80 ピン	64 ピン	52 ピン	48 ピン	44 ピン	40 ピン	36 ピン	32 ピン	30 ピン
CCD00	○	○	○	○	○	○	○	○	○	○	○
CCD01	○	○	○	○	○	○	○	○	○	○	○
CCD02	○	○	○	○	○	○	○	○	○	○	○
CCD03	○	○	○	○	○	○	■	○	○	○	○

5. 表 4-1 ポートの構成(2/2)

誤)

表 4-1 ポートの構成(2/2)

項目	構成
ポート	<ul style="list-style-type: none"> • 36ピン製品： 合計：32本（CMOS入出力：28本（N-ch O.D.入出力[VDD耐圧]：12本，出力電流制御ポート：7本）、 CMOS入力：1本、N-chオープン・ドレイン入出力[6V耐圧]：3本） • 40ピン製品： 合計：36本（CMOS入出力：30本（N-ch O.D.入出力[VDD耐圧]：12本，出力電流制御ポート：7本）、 CMOS入力：3本、N-chオープン・ドレイン入出力[6V耐圧]：3本） • 44ピン製品： 合計：40本（CMOS入出力：33本（N-ch O.D.入出力[VDD耐圧]：12本，出力電流制御ポート：8本）、 CMOS入力：3本、N-chオープン・ドレイン入出力[6V耐圧]：4本）

正)

表 4-1 ポートの構成(2/2)

項目	構成
ポート	<ul style="list-style-type: none"> • 36ピン製品： 合計：32本（CMOS入出力：28本（N-ch O.D.入出力[VDD耐圧]：12本，出力電流制御ポート：7本）、 CMOS入力：1本、N-chオープン・ドレイン入出力[6V耐圧]：3本） • 40ピン製品： 合計：36本（CMOS入出力：30本（N-ch O.D.入出力[VDD耐圧]：12本，出力電流制御ポート：7本）、 CMOS入力：3本、N-chオープン・ドレイン入出力[6V耐圧]：3本） • 44ピン製品： 合計：40本（CMOS入出力：33本（N-ch O.D.入出力[VDD耐圧]：12本，出力電流制御ポート：7本）、 CMOS入力：3本、N-chオープン・ドレイン入出力[6V耐圧]：4本）

6. ポートの構成 ポート5

誤)

4.2.6 ポート5

出力ラッチ付き入力ポートです。ポート・モード・レジスタ5 (PM5) により1 ビット単位で入力モード/出力モードの指定ができます。P50-P57 端子を入力ポートとして使用する場合は、プルアップ抵抗オプション・レジスタ5 (PU5) により1 ビット単位で内蔵プルアップ抵抗を使用できます。

P53-P55 端子の入力は、ポート入力モード・レジスタ5 (PIM5) の設定により1 ビット単位で通常入力バッファ/TTL 入力バッファの指定ができます。

P50, P52-P55 端子の出力は、ポート出力モード・レジスタ5 (POM5) により1 ビット単位でN-ch オープン・ドレイン出力 (V_{DD} 耐圧^{注1} / EV_{DD} 耐圧^{注2}) に設定可能です。

P50, P51 端子の出力は、出力電流制御許可レジスタ (CCDE) により1 ビット単位で出力電流制御ポートに設定可能です。

また、兼用機能として外部割り込み要求入力、シリアル・インタフェースのデータ入出力およびクロック入出力、静電容量計測、ロジック&イベント・リンク・コントローラの入出力があります。端子の状態は4.3 で示すレジスタで設定します。レジスタの設定値と端子状態の関係は表4-6 を参照してください。

リセット信号の発生により、入力モードになります。

注1. 30~52ピン製品の場合

注2. 64~128ピン製品の場合

正)

4.2.6 ポート5

出力ラッチ付き入力ポートです。ポート・モード・レジスタ5 (PM5) により1 ビット単位で入力モード/出力モードの指定ができます。P50-P57 端子を入力ポートとして使用する場合は、プルアップ抵抗オプション・レジスタ5 (PU5) により1 ビット単位で内蔵プルアップ抵抗を使用できます。

P53-P55 端子の入力は、ポート入力モード・レジスタ5 (PIM5) の設定により1 ビット単位で通常入力バッファ/TTL 入力バッファの指定ができます。

P50, P52-P55 端子の出力は、ポート出力モード・レジスタ5 (POM5) により1 ビット単位でN-ch オープン・ドレイン出力 (V_{DD} 耐圧^{注1} / EV_{DD} 耐圧^{注2}) に設定可能です。

P50^{注3}, P51 端子の出力は、出力電流制御許可レジスタ (CCDE) により1 ビット単位で出力電流制御ポートに設定可能です。

また、兼用機能として外部割り込み要求入力、シリアル・インタフェースのデータ入出力およびクロック入出力、静電容量計測、ロジック&イベント・リンク・コントローラの入出力があります。端子の状態は4.3 で示すレジスタで設定します。レジスタの設定値と端子状態の関係は表4-6 を参照してください。

リセット信号の発生により、入力モードになります。

注1. 30~52ピン製品の場合

注2. 64~128ピン製品の場合

注3. 44ピン製品を除く

7. 図 4 - 12 出力電流制御許可レジスタのフォーマット (CCDE)

誤)

図 4 - 12 出力電流制御許可レジスタのフォーマット (CCDE)

CCDE03	CCD03 (P50) 端子のデジタル入出力／出力電流制御の選択
0	デジタル入出力 (出力電流制御以外の兼用機能)
1	出力電流制御

注意1. 出力電流制御ポートを使用する場合は、出力電流制御を設定してからPMxxレジスタを出力モードに設定してください。

正)

図 4 - 12 出力電流制御許可レジスタのフォーマット (CCDE)

CCDE03	CCD03 (P50 ^注) 端子のデジタル入出力／出力電流制御の選択
0	デジタル入出力 (出力電流制御以外の兼用機能)
1	出力電流制御

注意1. 出力電流制御ポートを使用する場合は、出力電流制御を設定してからPMxxレジスタを出力モードに設定してください。

注. 44ピン製品を除く

8. 表 4 - 7 端子機能使用時のレジスタ、出力ラッチの設定例（フラッシュ・

メモリ 96 KB・128 KB の 30 ピン製品～64 ピン製品）（9/17）

誤)

表 4 - 7 端子機能使用時のレジスタ、出力ラッチの設定例（フラッシュ・メモリ 96 KB・128 KB の 30 ピン製品～64 ピン製品）（9/17）

端子 名称	使用機能		PIOR	POMxx	PMCTxx	PMCEX	CCDE	CCSx	PMxx	Pxx	兼用機能出力												
	機能名称	入出力									SAU・	SAU・	30	32	36	40	44	48	52	64			
											UARTA	UARTA以外									ピン	ピン	ピン
P50	P50	入力	-	x	0	0	CCDE03 = 0	CCS0x = xxx	1	x	x	-	○	○	○	○	○	○	○	○	○	○	○
		出力	-	0	0	0	CCDE03 = 0	CCS0x = xxx	0	0/1	SDA11 = 1	-											
		N-chOD出力	-	1	0	0	CCDE03 = 0	CCS0x = xxx	0	0/1													
TS00	入出力	-	x	1	0	CCDE03 = 0	CCS0x = xxx	1	x	x	-	○	○	○	○	○	○	○	○	○	○	○	
EI50	入力	-	x	0	0	CCDE03 = 0	CCS0x = xxx	1	x	x	-	○	○	○	○	○	○	○	○	○	○	○	
EO50	出力	-	0/1	0	1	CCDE03 = 0	CCS0x = xxx	0	x	x	-	○	○	○	○	○	○	○	○	○	○	○	
CCD03	出力	-	0/1	0	0	CCDE03 = 1	CCS0x = 001 ~ 011	0	0	x	-	○	○	○	○	○	○	○	○	○	○	○	
INTP1	入力	-	x	0	0	CCDE03 = 0	CCS0x = xxx	1	x	x	-	○	○	○	○	○	○	○	○	○	○	○	
SI11	入力	-	x	0	0	CCDE03 = 0	CCS0x = xxx	1	x	x	-	○	○	○	○	○	○	○	○	○	○	○	
SDA11	入出力	-	1	0	0	CCDE03 = 0	CCS0x = xxx	0	1	x	-	○	○	○	○	○	○	○	○	○	○	○	

正)

表 4 - 7 端子機能使用時のレジスタ、出力ラッチの設定例（フラッシュ・メモリ 96 KB・128 KB の 30 ピン製品～64 ピン製品）（9/17）

端子 名称	使用機能		PIOR	POMxx	PMCTxx	PMCEX	CCDE	CCSx	PMxx	Pxx	兼用機能出力											
	機能名称	入出力									SAU・	SAU・	30	32	36	40	44	48	52	64		
											UARTA	UARTA以外									ピン	ピン
P50	P50	入力	-	x	0	0	CCDE03 = 0	CCS0x = xxx	1	x	x	-	○	○	○	○	○	○	○	○	○	○
		出力	-	0	0	0	CCDE03 = 0	CCS0x = xxx	0	0/1	SDA11 = 1	-										
		N-chOD出力	-	1	0	0	CCDE03 = 0	CCS0x = xxx	0	0/1												
TS00	入出力	-	x	1	0	CCDE03 = 0	CCS0x = xxx	1	x	x	-	○	○	○	○	○	○	○	○	○	○	○
EI50	入力	-	x	0	0	CCDE03 = 0	CCS0x = xxx	1	x	x	-	○	○	○	○	○	○	○	○	○	○	○
EO50	出力	-	0/1	0	1	CCDE03 = 0	CCS0x = xxx	0	x	x	-	○	○	○	○	○	○	○	○	○	○	○
CCD03	出力	-	0/1	0	0	CCDE03 = 1	CCS0x = 001 ~ 011	0	0	x	-	○	○	○	○	○	○	○	○	○	○	○
INTP1	入力	-	x	0	0	CCDE03 = 0	CCS0x = xxx	1	x	x	-	○	○	○	○	○	○	○	○	○	○	○
SI11	入力	-	x	0	0	CCDE03 = 0	CCS0x = xxx	1	x	x	-	○	○	○	○	○	○	○	○	○	○	○
SDA11	入出力	-	1	0	0	CCDE03 = 0	CCS0x = xxx	0	1	x	-	○	○	○	○	○	○	○	○	○	○	○

9. 表 4 - 8 端子機能使用時のレジスタ、出力ラッチの設定例（フラッシュ・メモリ 192 KB～768 KB の製品、フラッシュ・メモリ 128 KB の 80 ピン・100 ピン製品）（9/21）

誤)

表 4-8 端子機能使用時のレジスタ、出力ラッチの設定例（フラッシュ・メモリ 192 KB～768 KB の製品、フラッシュ・メモリ 128 KB の 80 ピン・100 ピン製品）（9/21）

端子名称	使用機能		PIOR	POMxx	PMCTxx	PMCEX	CCDE	CCSX	PMIX	Pxx	兼用機能出力		30	32	36	40	44	48	52	64	80	100	128	
	機能名称	入出力									SAU・UARTA	SAU・UARTA以外												
											(UARTAのクロック出力を除く)	(UARTAのクロック出力を含む)												
P50	P50	入力	-	x	0	0	CCDE03 = 0	CCSX = xxx	1	x	x	-	0	0	0	0	0	0	0	0	0	0	0	0
		出力	-	0	0	0	CCDE03 = 0	CCSX = xxx	0	0/1	SDA11 = 1	-	0	0	0	0	0	0	0	0	0	0	0	0
		N-chOD出力	-	1	0	0	CCDE03 = 0	CCSX = xxx	0	0/1	注1	-	0	0	0	0	0	0	0	0	0	0	0	0
TS00	入出力	-	x	1	0	CCDE03 = 0	CCSX = xxx	1	x	x	-	0	0	0	0	0	0	0	0	0	0	0	0	
EI50	入力	-	x	0	0	CCDE03 = 0	CCSX = xxx	1	x	x	-	0	0	0	0	0	0	0	0	0	0	0	0	
EO50	出力	-	0/1	0	1	CCDE03 = 0	CCSX = xxx	0	x	x	-	0	0	0	0	0	0	0	0	0	0	0	0	
CCD03	出力	-	0/1	0	0	CCDE03 = 1	CCSX = 001~011	0	0	x	-	0	0	0	0	0	0	0	0	0	0	0	0	
INTP1	入力	-	x	0	0	CCDE03 = 0	CCSX = xxx	1	x	x	-	0	0	0	0	0	0	0	0	0	0	x	x	
SI11	入力	-	x	0	0	CCDE03 = 0	CCSX = xxx	1	x	x	-	0	0	0	0	0	0	0	0	0	0	0	x	
SDA11	入出力	-	1	0	0	CCDE03 = 0	CCSX = xxx	0	1	x	-	0	0	0	0	0	0	0	0	0	0	0	x	

正)

表 4-8 端子機能使用時のレジスタ、出力ラッチの設定例（フラッシュ・メモリ 192 KB～768 KB の製品、フラッシュ・メモリ 128 KB の 80 ピン・100 ピン製品）（9/21）

端子名称	使用機能		PIOR	POMxx	PMCTxx	PMCEX	CCDE	CCSX	PMIX	Pxx	兼用機能出力		30	32	36	40	44	48	52	64	80	100	128
	機能名称	入出力									SAU・UARTA	SAU・UARTA以外											
											(UARTAのクロック出力を除く)	(UARTAのクロック出力を含む)											
P50	P50	入力	-	x	0	0	CCDE03 = 0	CCSX = xxx	1	x	x	-	0	0	0	0	0	0	0	0	0	0	0
		出力	-	0	0	0	CCDE03 = 0	CCSX = xxx	0	0/1	SDA11 = 1	-	0	0	0	0	0	0	0	0	0	0	0
		N-chOD出力	-	1	0	0	CCDE03 = 0	CCSX = xxx	0	0/1	注1	-	0	0	0	0	0	0	0	0	0	0	0
TS00	入出力	-	x	1	0	CCDE03 = 0	CCSX = xxx	1	x	x	-	0	0	0	0	0	0	0	0	0	0	0	
EI50	入力	-	x	0	0	CCDE03 = 0	CCSX = xxx	1	x	x	-	0	0	0	0	0	0	0	0	0	0	0	
EO50	出力	-	0/1	0	1	CCDE03 = 0	CCSX = xxx	0	x	x	-	0	0	0	0	0	0	0	0	0	0	0	
CCD03	出力	-	0/1	0	0	CCDE03 = 1	CCSX = 001~011	0	0	x	-	0	0	0	0	0	0	0	0	0	0	0	
INTP1	入力	-	x	0	0	CCDE03 = 0	CCSX = xxx	1	x	x	-	0	0	0	0	0	0	0	0	0	0	x	
SI11	入力	-	x	0	0	CCDE03 = 0	CCSX = xxx	1	x	x	-	0	0	0	0	0	0	0	0	0	0	0	
SDA11	入出力	-	1	0	0	CCDE03 = 0	CCSX = xxx	0	1	x	-	0	0	0	0	0	0	0	0	0	0	x	

10. 図 32 - 4 ユーザ・オプション・バイト (000C1H/040C1H) のフォーマット (3/3)

誤)

・LVD0 オフ ($\overline{\text{RESET}}$ 端子による外部リセットを使用)

検出電圧		オプションバイト設定値				
VLVD0		LVD0EN	モード設定	LVD0V2	LVD0V1	LVD0V0
立ち上がり	立ち下がり		LVD0SEL			
—	—	0	x	⊔	⊔	⊔
—		上記以外は設定禁止				

正)

・LVD0 オフ ($\overline{\text{RESET}}$ 端子による外部リセットを使用)

検出電圧		オプションバイト設定値				
VLVD0		LVD0EN	モード設定	LVD0V2	LVD0V1	LVD0V0
立ち上がり	立ち下がり		LVD0SEL			
—	—	0	x	0	1	0
—		上記以外は設定禁止				