

# RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753  
 ルネサス エレクトロニクス株式会社  
 問合せ窓口 <http://japan.renesas.com/inquiry>  
 E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-R8C-A021A/J	Rev.	第1版
題名	R8C/Mx シリーズの使用上の注意事項 (2)		情報分類	技術情報	
適用製品	R8C/Mx シリーズ	対象ロット等	—	関連資料	

R8C/Mx シリーズにおいて、以下の内容に注意してください。

## 1. フラッシュメモリの停止及び動作の遷移に関する注意事項

- (1) FMSTP ビットが“1” (フラッシュメモリ停止) の状態で、ストップモードへ移行しないでください。
- (2) FMSTP ビットが“1” (フラッシュメモリ停止)、かつ WTFMSTP ビットが“1” (ウェイトモード中フラッシュメモリ停止) の状態で、ウェイトモードへ移行しないでください。
- (3) フラッシュメモリ停止状態からフラッシュメモリ動作状態へ移行後、42 $\mu$ s 間は、フラッシュメモリ停止状態へ移行しないでください。

また、その期間は、OCOCR レジスタの LOCODIS ビットを書き換えないでください。

### フラッシュメモリ停止状態からフラッシュメモリ動作状態への移行条件

- ・ FMSTP ビットを“0” (フラッシュメモリ動作) にする。
- ・ WTFMSTP ビットが“1” (ウェイトモード中フラッシュメモリ停止) の状態で、ウェイトモードから復帰する。
- ・ ストップモードから復帰する。

### フラッシュメモリ動作状態からフラッシュメモリ停止状態への移行条件

- ・ FMSTP ビットを“1” (フラッシュメモリ停止) にする。
- ・ WTFMSTP ビットが“1” (ウェイトモード中フラッシュメモリ停止) の状態で、ウェイトモードへ移行する。
- ・ ストップモードへ移行する。

## 2. SUBCR レジスタ (R8C/M13B グループのみ)

00028h 番地の XCIN クロック制御レジスタ(SUBCR)の仕様を削除します。

XCIN クロック発振回路に発振子を接続する場合、または外部で生成されたクロックを XCIN 端子へ入力する場合、ESCKCR レジスタ(00020h 番地)の CKPT2~CKPT3 ビットだけで端子の制御ができます。

3. A/D 変換時間の訂正

ユーザズマニュアル ハードウェア編に記載の A/D 変換時間を訂正します。

(1) 「A/D コンバータ」章

表 A/Dコンバータの仕様 2.2

変換時間	<del>12</del> <span style="color:red">2.2</span> $\mu$ s (A/D 変換クロック = 20MHz 時)
------	---

表 A/D 変換時間

項目	記号	A/D 変換クロック				
		f1	f2	f4	f8	fAD
		CKS0 = 1	CKS0 = 0	CKS0 = 1	CKS0 = 0	CKS0 = 0
		CKS1 = 1		CKS1 = 0		CKS1 = 0
		CKS2 = 0 (注1)			CKS2 = 1 (注2)	
A/D 変換開始 遅延時間(注3)	tD	3	3~4	3~6	3~10	3
入力サンプリング リング時間	tSPL	<del>15</del> <span style="color:red">16</span>	<del>30</del> <span style="color:red">31</span>	<del>60</del> <span style="color:red">61</span>	<del>120</del> <span style="color:red">121</span>	<del>15</del> <span style="color:red">16</span>
A/D 比較時間	tCMP	25	50	100	200	25
A/D 変換時間	tCONV	<del>43</del> <span style="color:red">44</span>	<del>83~84</del> <span style="color:red">84~85</span>	<del>163~166</del> <span style="color:red">164~167</span>	<del>323~330</del> <span style="color:red">324~331</span>	<del>43</del> <span style="color:red">44</span>
終了処理時間	tEND	fAD の 2~3 サイクル				

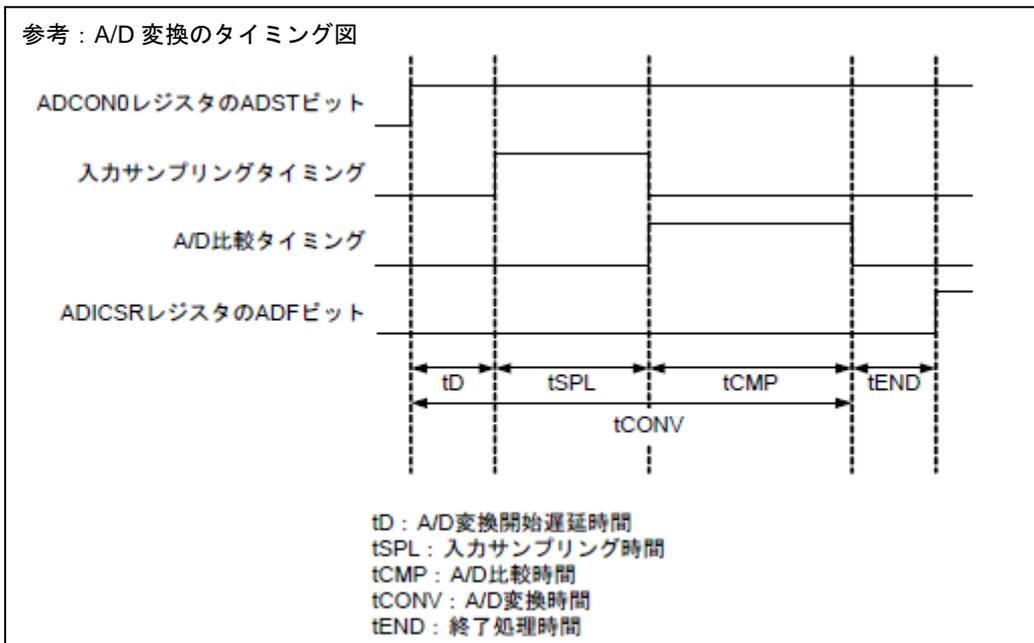
CKS0、CKS1、CKS2：ADMODレジスタのビット

注1. 表中の数値の単位は、システムクロック (f) のステート数です。

注2. 表中の数値の単位は、fAD のステート数です。

注3. 繰り返しモード、単掃引モード、繰り返し単掃引モード時、2回目以降の A/D 変換時間 (tCONV) には、遅延時間はありません。

44                      84~85                      164~167                      324~331                      44



(2) 「電気的特性」章

表 A/Dコンバータ特性

tCONV	変換時間	AVcc = 5.0 V, $\phi$ AD = 20 MHz	<del>2.15</del> <span style="color:red">2.2</span>	—	—	$\mu$ s
tsAMP	サンプリング時間	$\phi$ AD = 20 MHz	<del>0.75</del> <span style="color:red">0.8</span>	—	—	$\mu$ s

以上