

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社

問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RA*-A0078A/J	Rev.	第1版
題名	シリアルペリフェラルインタフェース (SPI) に関するユーザーズ マニュアルの誤記修正		情報分類	技術情報	
適用製品	RA2L1 グループ RA2E1 グループ RA2E2 グループ	対象ロット等 すべて	関連資料	Renesas RA2L1 グループ ユーザーズ マニュアル ハードウェア編 R01UH0853JJ0130 Rev.1.30 Renesas RA2E1 グループ ユーザーズ マニュアル ハードウェア編 R01UH0852JJ0130 Rev.1.30 Renesas RA2E2 グループ ユーザーズ マニュアル ハードウェア編 R01UH0919JJ0120 Rev.1.20	

シリアルペリフェラルインタフェース (SPI) 章の誤記を修正。

詳細は次ページ以降を参照。

RA2L1 グループ

28. シリアルペリフェラルインタフェース (SPI)

修正前

表 28.1 SPI の仕様 (1/2)

項目	内容
チャンネル数	2 チャンネル
SPI 転送機能	<ul style="list-style-type: none"> • MOSI (Master Out/Slave In)、MISO (Master In/Slave Out)、SSL (Slave Select)、RSPCK (SPI Clock) の各信号を使用して、SPI 動作 (4 線式) またはクロック同期式動作 (3 線式) によるシリアル通信が可能 • 送信のみの動作が可能 • 通信モード：全二重または送信のみを選択可能 • RSPCK 極性切り替え • RSPCK 位相切り替え
データフォーマット	<ul style="list-style-type: none"> • MSB ファーストまたは LSB ファーストを選択可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 32 ビット送信/受信バッファ
ビットレート	<ul style="list-style-type: none"> • マスタモード時、内蔵ボーレートジェネレータで PCLKB を分周して RSPCK を生成 (分周比は 2~4096 分周) • スレーブモード時は、PCLKB の最小 4 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLKB の 4 分周) High 幅：PCLKB の 2 サイクル、Low 幅：PCLKB の 2 サイクル

表 28.4 SPI のモードと SPCR レジスタの設定値との関係、および各モードの概要 (1/2)

モード	スレーブ (SPI 動作)	シングルマスタ (SPI 動作)	マルチマスタ (SPI 動作)	スレーブ (クロック同期式動作)	マスタ (クロック同期式動作)
MSTR ビット設定値	0	1	1	0	1
MODFEN ビット設定値	0 または 1	0	1	0	0
SPMS ビット設定値	0	0	0	1	1
RSPCKn 端子	入力	出力	出力/Hi-Z	入力	出力
MOSIn 端子	入力	出力	出力/Hi-Z	入力	出力
MISOn 端子	出力/Hi-Z	入力	入力	出力	入力
SSLn0 端子	入力	出力	入力	Hi-Z(注1)	Hi-Z(注1)
SSLn1~SSLn3 端子	Hi-Z(注1)	出力	出力/Hi-Z	Hi-Z(注1)	Hi-Z(注1)
SSL 極性変更機能	あり	あり	あり	—	—
最大転送速度	PCLKB/4	PCLKB/2	PCLKB/2	PCLKB/4	PCLKB/2

修正後

表 28.1 のスレーブモード時のビットレートを下記の様に修正。

表 28.1 SPI の仕様 (1/2)

項目	内容
チャンネル数	2 チャンネル
SPI 転送機能	<ul style="list-style-type: none"> • MOSI (Master Out/Slave In)、MISO (Master In/Slave Out)、SSL (Slave Select)、RSPCK (SPI Clock) の各信号を使用して、SPI 動作 (4 線式) またはクロック同期式動作 (3 線式) によるシリアル通信が可能 • 送信のみの動作が可能 • 通信モード：全二重または送信のみを選択可能 • RSPCK 極性切り替え • RSPCK 位相切り替え
データフォーマット	<ul style="list-style-type: none"> • MSB ファーストまたは LSB ファーストを選択可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 32 ビット送信/受信バッファ
ビットレート	<ul style="list-style-type: none"> • マスタモード時、内蔵ボーレートジェネレータで PCLKB を分周して RSPCK を生成 (分周比は 2~4096 分周) • スレーブモード時は、PCLKB の最小 6 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLKB の 6 分周) High 幅：PCLKB の 3 サイクル、Low 幅：PCLKB の 3 サイクル

表 28.4 のスレーブモード時の最大転送速度を下記の様に修正。

表 28.4 SPI のモードと SPCR レジスタの設定値との関係、および各モードの概要 (1/2)

モード	スレーブ (SPI 動作)	シングルマスタ (SPI 動作)	マルチマスタ (SPI 動作)	スレーブ (クロック同期式動作)	マスタ (クロック同期式動作)
MSTR ビット設定値	0	1	1	0	1
MODFEN ビット設定値	0 または 1	0	1	0	0
SPMS ビット設定値	0	0	0	1	1
RSPCKn 端子	入力	出力	出力/Hi-Z	入力	出力
MOSIn 端子	入力	出力	出力/Hi-Z	入力	出力
MISOn 端子	出力/Hi-Z	入力	入力	出力	入力
SSLn0 端子	入力	出力	入力	Hi-Z(注1)	Hi-Z(注1)
SSLn1~SSLn3 端子	Hi-Z(注1)	出力	出力/Hi-Z	Hi-Z(注1)	Hi-Z(注1)
SSL 極性変更機能	あり	あり	あり	—	—
最大転送速度	PCLKB/6	PCLKB/2	PCLKB/2	PCLKB/6	PCLKB/2

RA2E1 グループ

27. シリアルペリフェラルインタフェース (SPI)

修正前

表 27.1 SPI の仕様 (1/2)

項目	内容
チャンネル数	1 チャンネル
SPI 転送機能	<ul style="list-style-type: none"> MOSI (Master Out/Slave In), MISO (Master In/Slave Out), SSL (Slave Select), RSPCK (SPI Clock) の各信号を使用して、SPI 動作 (4 線式) またはクロック同期式動作 (3 線式) によるシリアル通信が可能 送信のみの動作が可能 通信モード：全二重または送信のみを選択可能 RSPCK 極性切り替え RSPCK 位相切り替え
データフォーマット	<ul style="list-style-type: none"> MSB ファーストまたは LSB ファーストを選択可能 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 32 ビット送信/受信バッファ
ビットレート	<ul style="list-style-type: none"> マスタモード時、内蔵ポーレートジェネレータで PCLKB を分周して RSPCK を生成 (分周比は 2~4096 分周) スレーブモード時は、PCLKB の最小 4 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLKB の 4 分周) High 幅：PCLKB の 2 サイクル、Low 幅：PCLKB の 2 サイクル

表 27.4 SPI のモードと SPCR レジスタの設定値との関係、および各モードの概要 (1/2)

モード	スレーブ (SPI 動作)	シングルマスタ (SPI 動作)	マルチマスタ (SPI 動作)	スレーブ (クロック同期式動作)	マスタ (クロック同期式動作)
MSTR ビット設定値	0	1	1	0	1
MODFEN ビット設定値	0 または 1	0	1	0	0
SPMS ビット設定値	0	0	0	1	1
RSPCKn 端子	入力	出力	出力/Hi-Z	入力	出力
MOSIn 端子	入力	出力	出力/Hi-Z	入力	出力
MISOIn 端子	出力/Hi-Z	入力	入力	出力	入力
SSLn0 端子	入力	出力	入力	Hi-Z(注1)	Hi-Z(注1)
SSLn1~SSLn3 端子	Hi-Z(注1)	出力	出力/Hi-Z	Hi-Z(注1)	Hi-Z(注1)
SSL 極性変更機能	あり	あり	あり	—	—
最大転送速度	PCLKB/4	PCLKB/2	PCLKB/2	PCLKB/4	PCLKB/2

修正後

表 27.1 のスレーブモード時のビットレートを下記の様に修正。

表 27.1 SPI の仕様 (1/2)

項目	内容
チャンネル数	1 チャンネル
SPI 転送機能	<ul style="list-style-type: none"> MOSI (Master Out/Slave In), MISO (Master In/Slave Out), SSL (Slave Select), RSPCK (SPI Clock) の各信号を使用して、SPI 動作 (4 線式) またはクロック同期式動作 (3 線式) によるシリアル通信が可能 送信のみの動作が可能 通信モード：全二重または送信のみを選択可能 RSPCK 極性切り替え RSPCK 位相切り替え
データフォーマット	<ul style="list-style-type: none"> MSB ファーストまたは LSB ファーストを選択可能 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 32 ビット送信/受信バッファ
ビットレート	<ul style="list-style-type: none"> マスタモード時、内蔵ポーレートジェネレータで PCLKB を分周して RSPCK を生成 (分周比は 2~4096 分周) スレーブモード時は、PCLKB の最小 6 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLKB の 6 分周) High 幅：PCLKB の 3 サイクル、Low 幅：PCLKB の 3 サイクル

表 27.4 のスレーブモード時の最大転送速度を下記の様に修正。

表 27.4 SPI のモードと SPCR レジスタの設定値との関係、および各モードの概要 (1/2)

モード	スレーブ (SPI 動作)	シングルマスタ (SPI 動作)	マルチマスタ (SPI 動作)	スレーブ (クロック同期式動作)	マスタ (クロック同期式動作)
MSTR ビット設定値	0	1	1	0	1
MODFEN ビット設定値	0 または 1	0	1	0	0
SPMS ビット設定値	0	0	0	1	1
RSPCKn 端子	入力	出力	出力/Hi-Z	入力	出力
MOSIn 端子	入力	出力	出力/Hi-Z	入力	出力
MISOIn 端子	出力/Hi-Z	入力	入力	出力	入力
SSLn0 端子	入力	出力	入力	Hi-Z(注1)	Hi-Z(注1)
SSLn1~SSLn3 端子	Hi-Z(注1)	出力	出力/Hi-Z	Hi-Z(注1)	Hi-Z(注1)
SSL 極性変更機能	あり	あり	あり	—	—
最大転送速度	PCLKB/6	PCLKB/2	PCLKB/2	PCLKB/6	PCLKB/2

RA2E2 グループ

26. シリアルペリフェラルインタフェース (SPI)

修正前

表 26.1 SPI の仕様 (1/2)

項目	内容
チャンネル数	1 チャンネル
SPI 転送機能	<ul style="list-style-type: none"> MOSI (Master Out/Slave In)、MISO (Master In/Slave Out)、SSL (Slave Select)、RSPCK (SPI Clock) の各信号を使用して、SPI 動作 (4 線式) またはクロック同期式動作 (3 線式) によるシリアル通信が可能 送信のみの動作が可能 通信モード：全二重または送信のみを選択可能 RSPCK 極性切り替え RSPCK 位相切り替え
データフォーマット	<ul style="list-style-type: none"> MSB ファーストまたは LSB ファーストを選択可能 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 32 ビット送信/受信バッファ
ビットレート	<ul style="list-style-type: none"> マスタモード時、内蔵ポーレートジェネレータで PCLKB を分周して RSPCK を生成 (分周比は 2~4096 分周) スレーブモード時は、PCLKB の最小 4 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLKB の 4 分周) High 幅：PCLKB の 2 サイクル、Low 幅：PCLKB の 2 サイクル

表 26.4 SPI のモードと SPCR レジスタの設定値との関係、および各モードの概要

モード	スレーブ (SPI 動作)	シングルマスタ (SPI 動作)	スレーブ (クロック同期式動作)	マスタ (クロック同期式動作)
MSTR ビット設定値	0	1	0	1
MODFEN ビット設定値	0 または 1	0	0	0
SPMS ビット設定値	0	0	1	1
RSPCKn 端子	入力	出力	入力	出力
MOSIn 端子	入力	出力	入力	出力
MISOIn 端子	出力/Hi-Z	入力	出力	入力
SSLn0 端子	入力	出力	Hi-Z(注1)	Hi-Z(注1)
SSL 極性変更機能	あり	あり	—	—
最大転送速度	PCLKB/4	PCLKB/2	PCLKB/4	PCLKB/2

修正後

表 26.1 のスレーブモード時のビットレートを下記の様に修正。

表 26.1 SPI の仕様 (1/2)

項目	内容
チャンネル数	1 チャンネル
SPI 転送機能	<ul style="list-style-type: none"> MOSI (Master Out/Slave In)、MISO (Master In/Slave Out)、SSL (Slave Select)、RSPCK (SPI Clock) の各信号を使用して、SPI 動作 (4 線式) またはクロック同期式動作 (3 線式) によるシリアル通信が可能 送信のみの動作が可能 通信モード：全二重または送信のみを選択可能 RSPCK 極性切り替え RSPCK 位相切り替え
データフォーマット	<ul style="list-style-type: none"> MSB ファーストまたは LSB ファーストを選択可能 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 32 ビット送信/受信バッファ
ビットレート	<ul style="list-style-type: none"> マスタモード時、内蔵ポーレートジェネレータで PCLKB を分周して RSPCK を生成 (分周比は 2~4096 分周) スレーブモード時は、PCLKB の最小 6 分周のクロックを、RSPCK として入力可能 (RSPCK の最高周波数は PCLKB の 6 分周) High 幅：PCLKB の 3 サイクル、Low 幅：PCLKB の 3 サイクル

表 26.4 のスレーブモード時の最大転送速度を下記の様に修正。

表 26.4 SPI のモードと SPCR レジスタの設定値との関係、および各モードの概要

モード	スレーブ (SPI 動作)	シングルマスタ (SPI 動作)	スレーブ (クロック同期式動作)	マスタ (クロック同期式動作)
MSTR ビット設定値	0	1	0	1
MODFEN ビット設定値	0 または 1	0	0	0
SPMS ビット設定値	0	0	1	1
RSPCKn 端子	入力	出力	入力	出力
MOSIn 端子	入力	出力	入力	出力
MISOIn 端子	出力/Hi-Z	入力	出力	入力
SSLn0 端子	入力	出力	Hi-Z(注1)	Hi-Z(注1)
SSL 極性変更機能	あり	あり	—	—
最大転送速度	PCLKB/6	PCLKB/2	PCLKB/6	PCLKB/2