

# SH7216 グループ

R01AN0527JJ0110

Rev.1.10

## MTU2 チャンネル 0 のコンペアマッチによる A/D 変換器の起動

2011.02.28

### 要約

本アプリケーションノートは、SH7216 の MTU2 チャンネル 0 (ch0) のコンペアマッチ (TGRE\_0) による A/D 変換器の起動について述べています。本機能により、PWM 波形出力時等に、任意のタイミングでの A/D 変換が可能です。

なお、本アプリケーションノートに記載されているプログラムは、動作確認は行っておりますが、実際にご使用になる場合は、必ず動作確認の上ご使用くださいますようお願いいたします。

### 動作確認デバイス

SH7216

### 目次

1. はじめに .....	2
2. 概要 .....	3
3. 動作説明 .....	7
4. ソフトウェア説明 .....	8
5. フローチャート .....	12
6. 参考ドキュメント .....	14

## 1. はじめに

### 1.1 仕様

本タスク例では、MTU2 のチャンネル 0 (ch0) を使用して A/D 変換器を起動し、AN0 端子への印加電圧を A/D 変換します。以下、本タスク例の仕様を示します。

- MTU2 ch0 は PWM モード 1 で動作し、TIOC0A 端子から PWM 波形を出力します。
- MTU2 ch0 の TGRE\_0 によるコンペアマッチで A/D 変換器を起動します。
- A/D 変換結果は、内蔵 RAM に格納します。
- A/D 変換器の動作モードは、シングルモードとします。
- A/D 変換を 3 回行くと、MTU2 ch0 のタイマカウント動作を停止します。

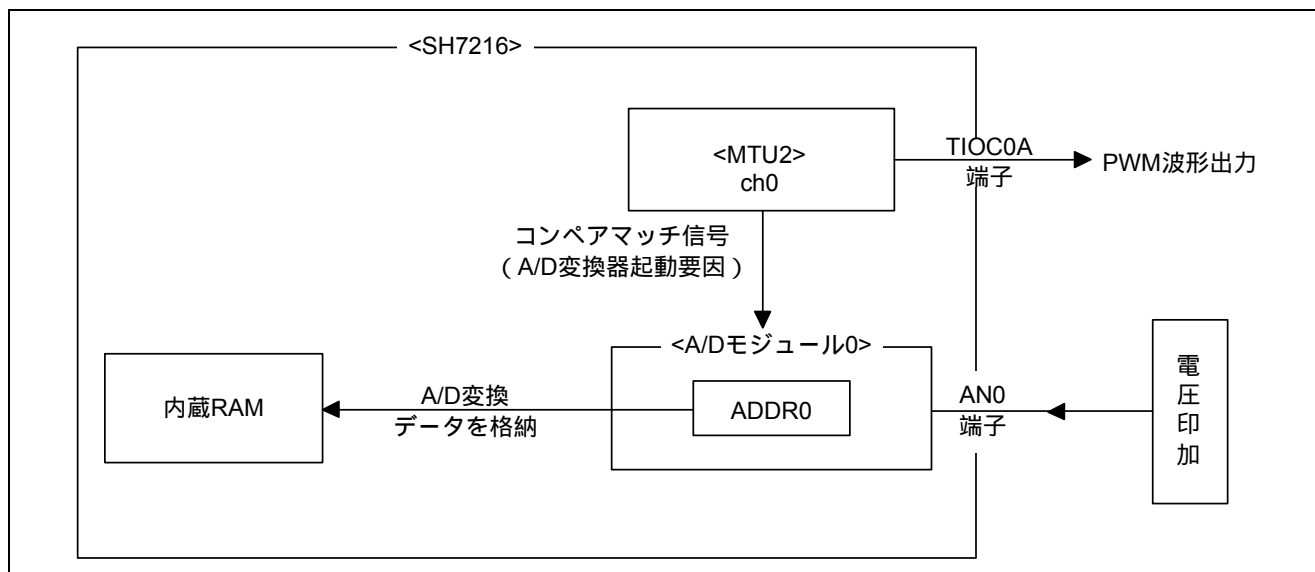


図 1 MTU2 による A/D 変換ブロック図

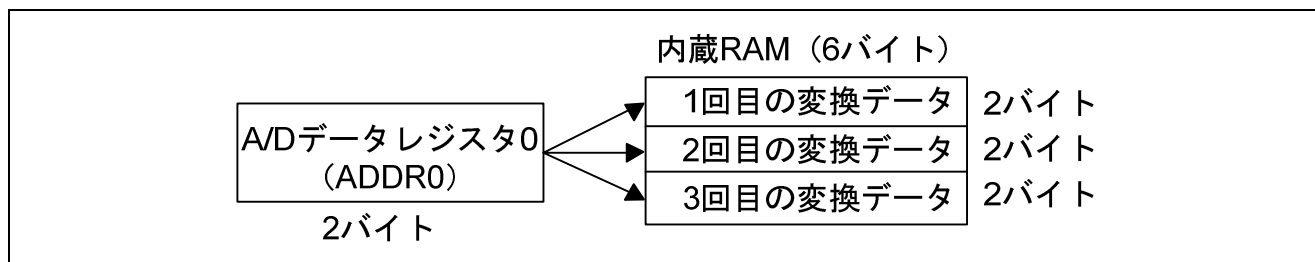


図 2 A/D 変換データの内部 RAM への格納

### 1.2 使用機能

- A/D 変換器 (ADC)
- マルチファンクションタイマパルスユニット 2 (MTU2)
- クロックパルス発振器 (CPG)
- ピンファンクションコントローラ (PFC)
- 割り込みコントローラ (INTC)

### 1.3 適用条件

マイコン	SH7216
動作周波数	内部クロック : 200MHz バスクロック : 50MHz 周辺クロック : 50MHz MTU2S クロック : 100MHz AD クロック : 50MHz
統合開発環境	ルネサス エレクトロニクス製 High-Performance Embedded Workshop Ver.4.07.00
C コンパイラ	ルネサス エレクトロニクス製 SuperH RISC engine ファミリ C/C++コンパイラパッケージ Ver.9.03.00 Release02
コンパイラオプション	High-performance Embedded Workshop でのデフォルト設定 (-cpu=sh2afpu -pic=1 -object="\$(CONFIGDIR)¥\$(FILELEAF).obj" -debug -gbr=auto -chgincpath -errorpath -global_volatile=0 -opt_range=all -infinite_loop=0 -del_vacant_loop=0 -struct_alloc=1 -nologo)

### 1.4 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。合わせて参照してください。

- SH7216 グループ アプリケーションノート MTU2 による A/D 変換器起動の間引き
- SH7216 グループ アプリケーションノート MTU2 による A/D 変換器の遅延起動

2. 概要

参考プログラムでは、マルチファンクションタイマユニット 2 (MTU2) の ch0 コンペアマッチで A/D 変換器 (ADC) を起動します。

2.1 使用機能の動作概要

2.1.1 マルチファンクションタイマユニット 2 (MTU2)

MTU2 のチャンネル0 を PWM モード 1 で使用します。図 3 に MTU2 のブロック図を示し、その内 MTU2 ch0 の機能ブロック図を図 4 に示します。

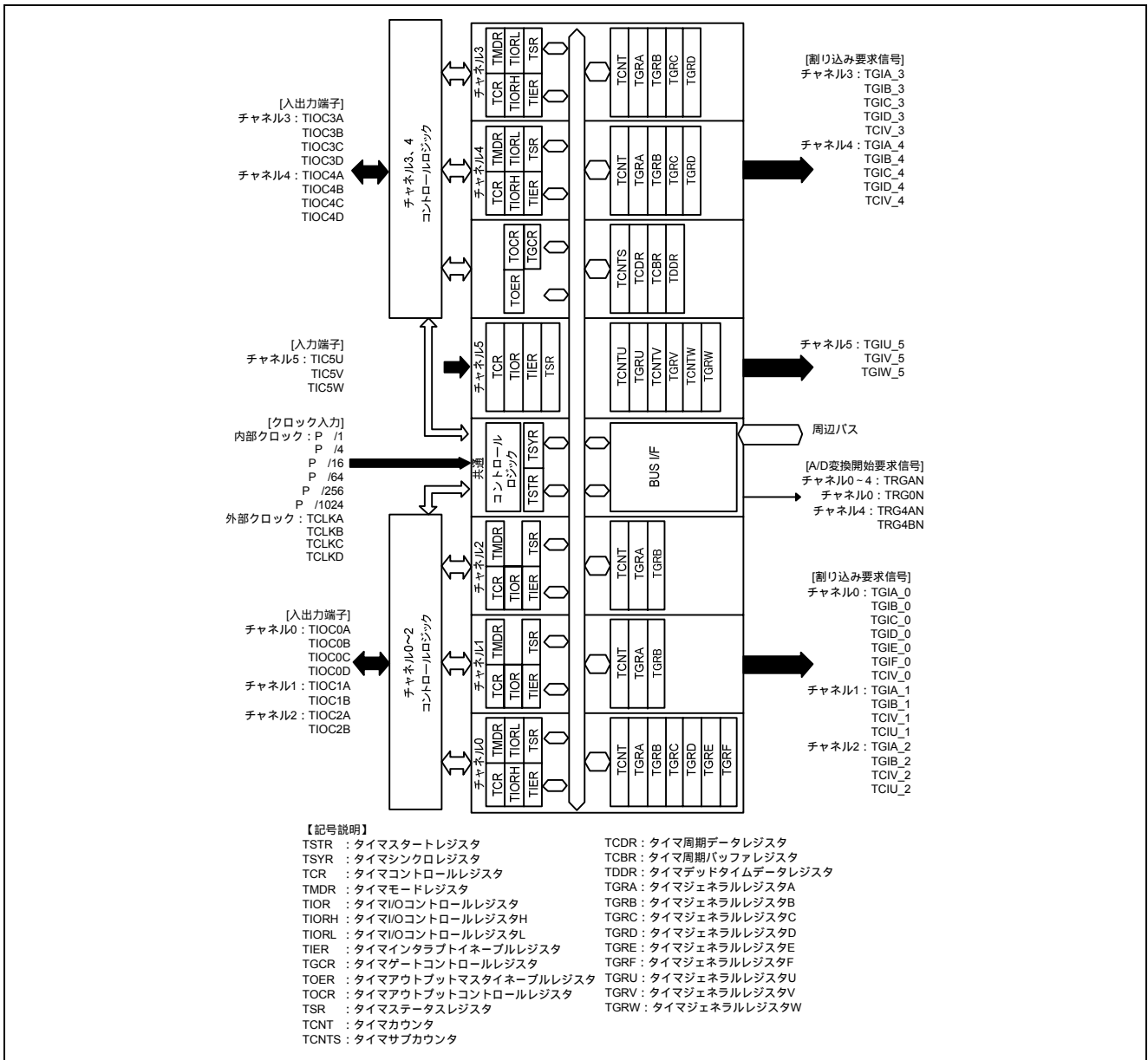


図 3 MTU2 ブロック図

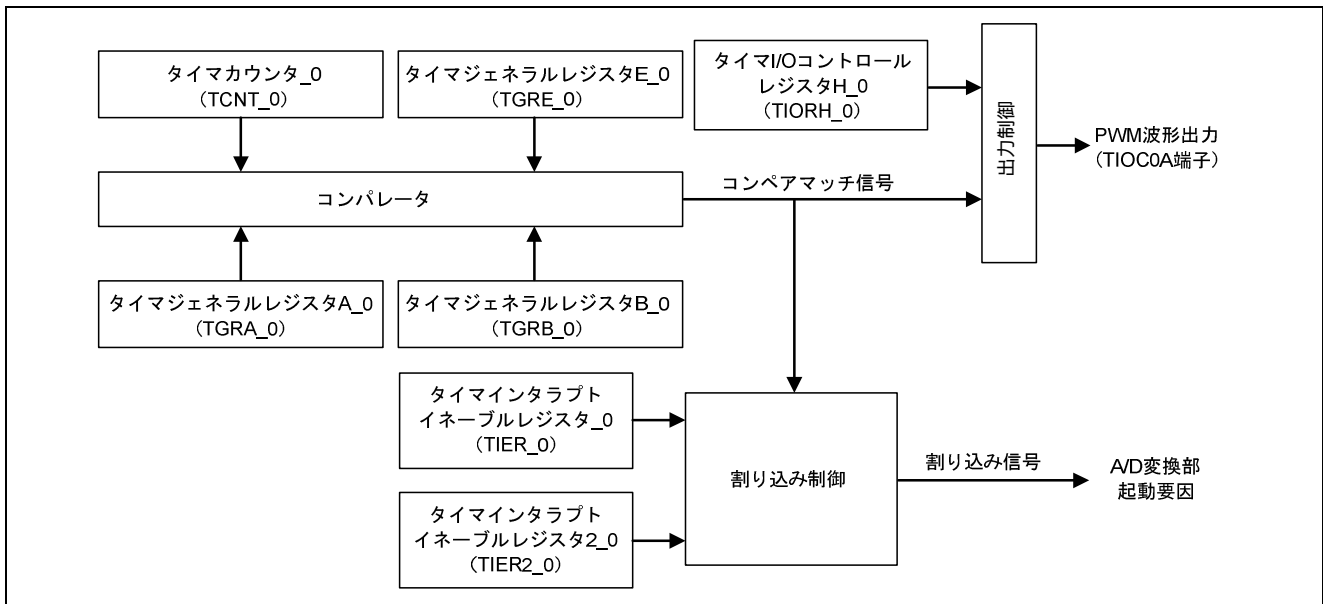


図4 MTU2 ch0のブロック図

- タイマジェネラルレジスタ A\_0 (TGRA\_0) は、コンペアレジスタとして動作します。TGRA\_0 には、PWM 波形の周期を設定します。
- タイマジェネラルレジスタ B\_0 (TGRB\_0) は、コンペアレジスタとして動作します。TGRB\_0 には、PWM 波形のデューティを設定します。
- タイマジェネラルレジスタ E\_0 (TGRE\_0) は、コンペアレジスタとして動作します。TGRE\_0 には、A/D 変換のタイミングを設定します。
- タイマカウンタ\_0 (TCNT\_0) は、16 ビットのリード / ライト可能なカウンタです。TCNT\_0 は、TGRA\_0 とのコンペアマッチでカウンタクリアします。
- タイマ I/O コントロールレジスタ H\_0 (TIORH\_0) は、読み出し / 書き込み可能な 8 ビットのレジスタです。TIORH\_0 により TGRA\_0 と TGRB\_0 の機能および TIOC0A 端子の出力レベルを設定します。
- タイミンタラプトイネーブルレジスタ\_0 (TIER\_0) は、読み出し / 書き込み可能な 8 ビットのレジスタです。TIER\_0 により、割り込み要求の許可 / 禁止を制御します。
- タイミンタラプトイネーブルレジスタ 2\_0 (TIER2\_0) は、読み出し / 書き込み可能な 8 ビットのレジスタです。TIER2\_0 では、TGRE\_0 と TGRF\_0 に関する割り込み要求および、TGRE\_0 による A/D 変換器起動の許可 / 禁止を制御します。

## 2.1.2 A/D 変換器

本タスク例では、A/D モジュール 0 を MTU2 による A/D 変換開始トリガで起動し、シングルモードで A/D 変換を行います。図 5 に A/D0 モジュールのブロック図を示し、以下に機能説明をします。

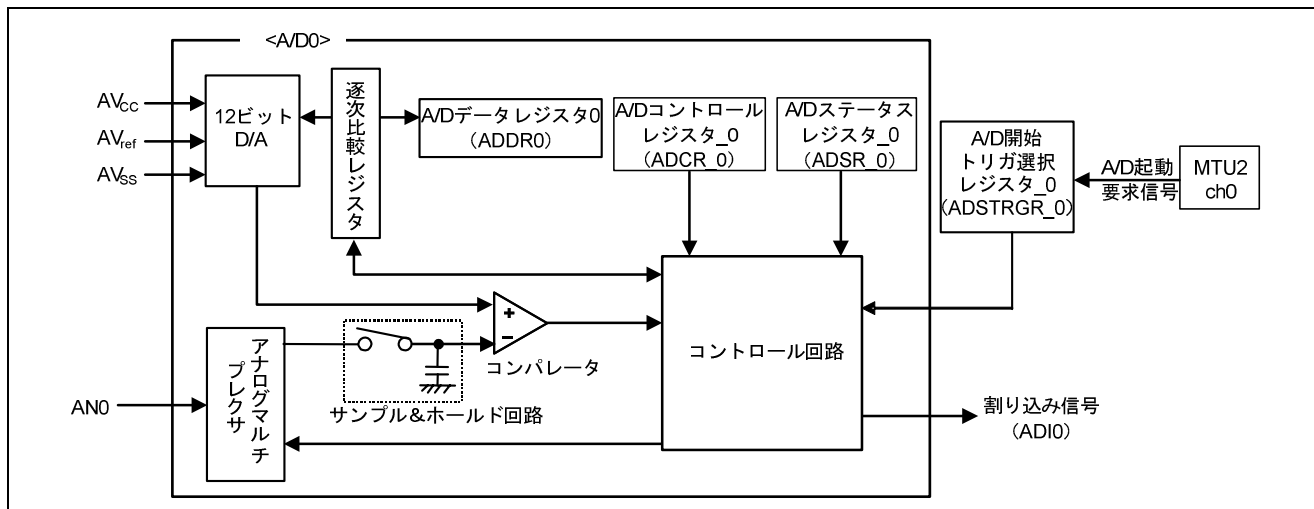


図 5 A/D モジュール 0 のブロック図

- A/D データレジスタ 0 (ADDR0) は、アナログ入力チャンネル (AN0) の変換結果を格納する、16 ビットのリード専用レジスタです。変換データは、ADDR のビット 15 からビット 6 に格納され、下位 6 ビットは常に 0 になります。
- A/D コントロールレジスタ\_0 (ADCR\_0) と A/D ステータスレジスタ\_0 (ADSR\_0) は、A/D 変換動作を制御します。
- A/D 開始トリガ選択レジスタ\_0 (ADSTRGR\_0) は、A/D 変換開始要求の外部トリガを選択します。

## 3. 動作説明

図 6 に動作説明を、表 1 にソフトウェアおよびハードウェア処理説明を示します。

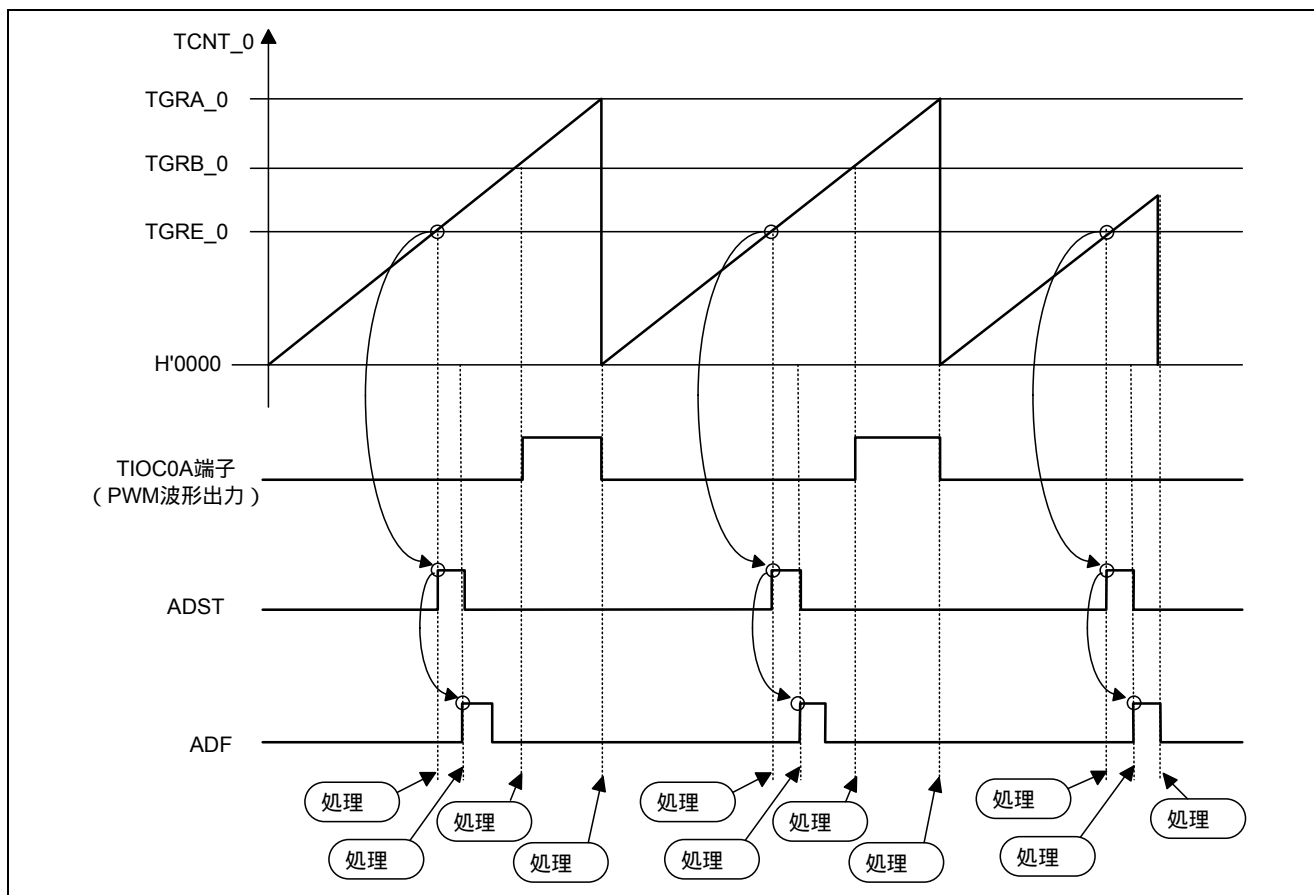


図 6 動作説明

表 1 ソフトウェアおよびハードウェア処理説明

	ソフトウェア処理	ハードウェア処理
処理		・ TCNT_0 と TGRE_0 のコンペアマッチにより A/D 変換器起動 (A/D 変換開始)
処理	・ A/D 終了割り込みで ADF フラグクリア ・ A/D 変換結果を内蔵 RAM に格納	・ A/D 変換が終了し ADF フラグを 1 にセット ・ A/D 終了割り込み発生
処理		・ TCNT_0 と TGRB_0 のコンペアマッチにより TIOC0A 端子から H レベルを出力
処理	・ TGRA_0 コンペアマッチ割り込みで TGFA_0 フラグクリア ・ デューティ (TGRB_0)、A/D 変換タイミング (TGRE_0) を更新	・ TCNT_0 と TGRA_0 のコンペアマッチにより TIOC0A 端子から L レベルを出力 ・ TCNT_0 クリア ・ TGRA_0 コンペアマッチ割り込み発生
処理	・ TSTR レジスタの CTS0 ビットを 0 クリア	・ MTU2 ch0 のタイムカウント動作停止

## 4. ソフトウェア説明

### 4.1 モジュール説明

表 2 に本タスク例のモジュール説明を示します。

表 2 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main()	MTU2、A/D モジュールの初期設定およびタイマカウントスタート
TGRA_0 割り込みルーチン	int_tgia0()	デューティ、A/D 変換器起動周期の更新
A/D 変換終了割り込みルーチン	int_ad0()	A/D 変換結果の内蔵 RAM への格納とタイマカウント停止

### 4.2 内蔵レジスタ説明

表 3～表 6 に本タスク例で使用するレジスタを示します。なお、設定値は本タスク例において使用している値であり、初期値とは異なります。

表 3 使用内部レジスタ説明 (1)

レジスタ名		設定値	機能
ビット	ビット名		
FRQCR		H'0241	周波数制御レジスタ PLL 回路の出力周波数に対する動作周波数の分周率を指定 FRQCR = H'0241 のとき以下の分周率に設定 内部クロック : ×1    バスクロック : × 1/4    周辺クロック : × 1/4 MTU2S クロック : × 1/2    MTU2 クロック : × 1/2
STBCR3		H'BE	スタンバイコントロールレジスタ 3
5	MSTP35	0	モジュールストップビット 35 MSTP22 = b'0 のとき MTU2 ヘクロックを供給
2	MSTP32	0	モジュールストップビット 32 MSTP16 = b'0 のとき ADC_0 ヘクロックを供給
PECRL1		H'0001	ポート E コントロールレジスタ L1
15		0	リザーブビット
14	PE3MD2	0	PE3 モードビット PE3MD[2-0] = b'000 のとき端子機能を PE3 (汎用入出力) に設定
13	PE3MD1	0	
12	PE3MD0	0	
11		0	リザーブビット
10	PE2MD2	0	PE2 モードビット PE2MD[2-0] = b'000 のとき端子機能を PE2 (汎用入出力) に設定
9	PE2MD1	0	
8	PE2MD0	0	
7		0	リザーブビット
6	PE1MD2	0	PE1 モードビット PR1MD[2-0] = b'000 のとき端子機能を PE1 (汎用入出力) に設定
5	PE1MD1	0	
4	PE1MD0	0	
3		0	リザーブビット
2	PE0MD2	0	PE0 モードビット PE0MD[2-0] = b'001 のとき端子機能を TIOC0A に設定
1	PE0MD1	0	
0	PE0MD0	1	



表 4 使用内部レジスタ説明 (2)

レジスタ名		設定値	機能
ビット	ビット名		
PEIORL		H'0001	ポート E・IO レジスタ L
0	PE0IOR	1	PE0IOR = b'1 のとき PE0 (TIOC0A) 端子を出力に設定
IPRD		H'A000	インタラプトプライオリティレジスタ D MTU2 の TGIA_0 割り込みレベルを 10 に設定
IPRK		H'A000	インタラプトプライオリティレジスタ K A/D の ADI_0 割り込みレベルを 10 に設定
ADCR_0		H'12	A/D コントロールレジスタ_0
7	ADST	0	A/D スタート 0 クリアで待機状態
6	ADCS	0	A/D 連続スキャン ADCS=b'0 のとき 1 サイクルスキャンに設定
5	ACE	0	自動クリアイネーブル ACE =b'0 のとき ADDR リードによる ADDR 自動クリア禁止
4	ADIE	1	A/D インタラプトイネーブル ADIE = b'1 のとき A/D 変換終了割り込み発生の許可
3,2		0	リザーブビット
1	TRGE	1	トリガイネーブル TRGE=b'1 のとき MTU2/MTU2S からの A/D 変換開始トリガによる A/D 変換開始を許可
0	EXTRG	0	トリガ選択 EXTRG=b'0 のとき MTU2/MTU2S からの A/D 変換開始トリガによる A/D 変換器の起動を行う
ADSR_0		H'01	A/D ステータスレジスタ_0
7-1		0	リザーブビット
0	ADF	0	A/D エンドフラグ
ADSTRGR_0		H'08	A/D 開始トリガ選択レジスタ_0 A/D モジュール 0 の A/D 変換開始トリガを MTU2 ch0 のコンペアマッチ (TRG0N) に設定
TCR_0		H'21	タイマコントロールレジスタ_0
7	CCLR2	0	カウンタクリア 2、1、0
6	CCLR1	0	CCLR[2-0] = b'001 のとき TCNT_0 のカウンタクリア要因を AGRA_0 のコンペアマッチに設定
5	CCLR0	1	
4	CKEG1	0	クロックエッジ 1、0
3	CKEG0	0	CKEG[1,0] = b'00 のとき内部クロックの立ち上がりエッジでカウント
2	TPSC2	0	タイマプリスケラ
1	TPSC1	0	TPSC[2-0] = b'001 のとき TCNT_0 は P /4 でカウント
0	TPSC0	1	

表 5 使用内部レジスタ説明 (3)

レジスタ名		設定値	機能
ビット	ビット名		
TMDR_0		H'02	タイマモードレジスタ_0
7		0	リザーブビット
6	BFE	0	バッファ動作 E BFE = b'0 のとき TGRE_0 と TGRF_0 は通常動作
5	BFB	0	バッファ動作 B BFB = b'0 のとき TGRB_0 と TGRD_0 は通常動作
4	BFA	0	バッファ動作 A BFA = b'0 のとき TGRA_0 と TGRC_0 は通常動作
3	MD3	0	モード 3、2、1、0 MD[3-0] = b'0010 のとき動作モードを PWM モード 1 に設定
2	MD2	0	
1	MD1	1	
0	MD0	0	
TIORH_0		H'21	タイマ I/O コントロールレジスタ
7	IOB3	0	I/O コントロール B3 ~ B0 IOB[3-0] = b'0010 のとき TIOC0A 端子を初期出力 0、TGRB_0 のコンペアマッチで 1 出力に設定
6	IOB2	0	
5	IOB1	1	
4	IOB0	0	
3	IOA3	0	I/O コントロール A3 ~ A0 IOA[3-0] = b'0001 のとき TIOC0A 端子を初期出力 0、TGRA_0 のコンペアマッチで 0 出力に設定
2	IOA2	0	
1	IOA1	0	
0	IOA0	1	
TIER_0		H'01	タイマインタラプトイネーブルレジスタ_0
7	TTGE	0	A/D 変換開始要求イネーブル TTGE = b'0 のとき TGRA_0 のコンペアマッチによる A/D 変換開始を禁止
6		0	リザーブビット
5		0	リザーブビット
4	TCIEV	0	オーバフローインタラプトイネーブル TCIEV = b'0 のとき TCFV による割り込み要求を禁止
3	TGIED	0	TGR インタラプトイネーブル D TGIED = b'0 のとき TGFD ビットによる割り込み要求を禁止
2	TGIEC	0	TGR インタラプトイネーブル C TGIEC = b'0 のとき TGFC ビットによる割り込み要求を禁止
1	TGIEB	0	TGR インタラプトイネーブル B TGIEB = b'0 のとき TGFB ビットによる割り込み要求を禁止
0	TGIEA	1	TGR インタラプトイネーブル A TGIEA = b'1 のとき TGFA ビットによる割り込み要求を許可
TIER2_0		H'80	タイマインタラプトイネーブルレジスタ 2_0
7	TTGE2	1	A/D 変換開始要求イネーブル 2 TTGE = b'0 のとき TGRE_0 のコンペアマッチによる A/D 変換開始要求を許可
6-2		0	リザーブビット
1	TGIEF	0	TGR インタラプトイネーブル F TGIEF = b'0 のとき TGFF ビットによる割り込み要求を禁止
0	TGIEE	0	TGR インタラプトイネーブル E TGIEE = b'0 のとき TGFE ビットによる割り込み要求を禁止

表 6 使用内部レジスタ説明 (4)

レジスタ名		設定値	機能
ビット	ビット名		
TGRA_0		Pul_cyc	タイマジェネラルレジスタ A_0 TCNT_0 と TGRA_0 のコンペアマッチでカウンタクリアし TIOC0A 端子から 0 を出力 PWM 波形の周期を設定
TGRB_0		Duty	タイマジェネラルレジスタ B_0 TCNT_0 と TGRB_0 のコンペアマッチで TIOC0A 端子から 1 を出力 PWM 波形のデューティを設定
TGRE_0		Ad_start	タイマジェネラルレジスタ E_0 TCNT_0 と TGRE_0 のコンペアマッチで A/D 変換器を起動 A/D 変換器起動タイミングを設定
TCNT_0		H'0000	タイマカウンタ_0 チャンネル 0 のタイマカウンタ
TSTR		H'01	タイマスタートレジスタ
7	CTS4	0	カウントスタート 4 CTS4 = b'0 のとき TCNT_4 はカウント動作停止
6	CTS3	0	カウントスタート 3 CTS3 = b'0 のとき TCNT_3 はカウント動作停止
5		0	リザーブビット
4		0	リザーブビット
3		0	リザーブビット
2	CTS2	0	カウントスタート 2 CTS2 = b'0 のとき TCNT_2 はカウント動作停止
1	CTS1	0	カウントスタート 1 CTS1 = b'0 のとき TCNT_1 はカウント動作停止
0	CTS0	1	カウントスタート 0 CTS0 = b'1 のとき TCNT_0 はカウント動作開始

### 4.3 使用変数説明

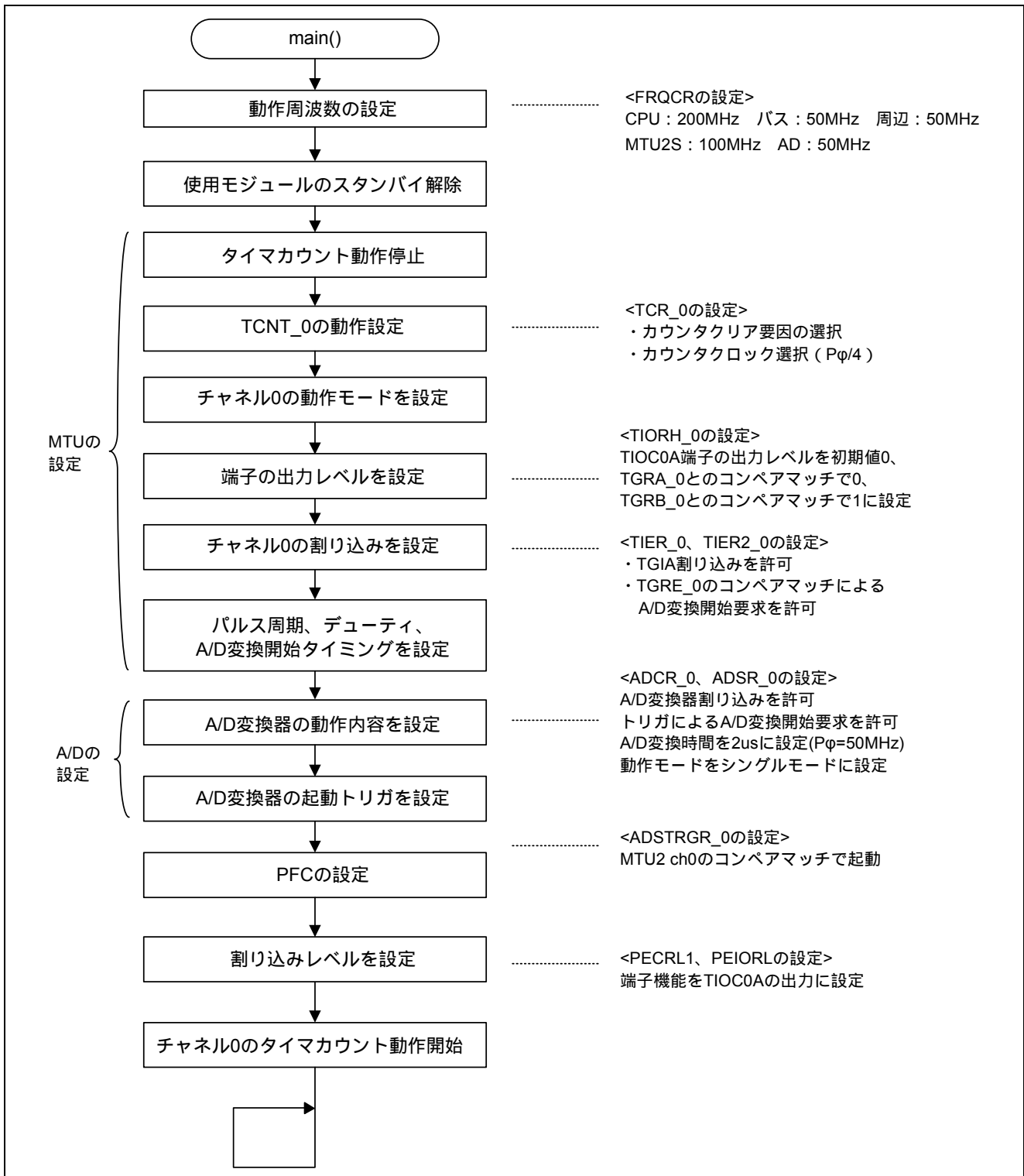
表 7 に本タスク例で使用する変数の説明を示します。

表 7 使用変数説明

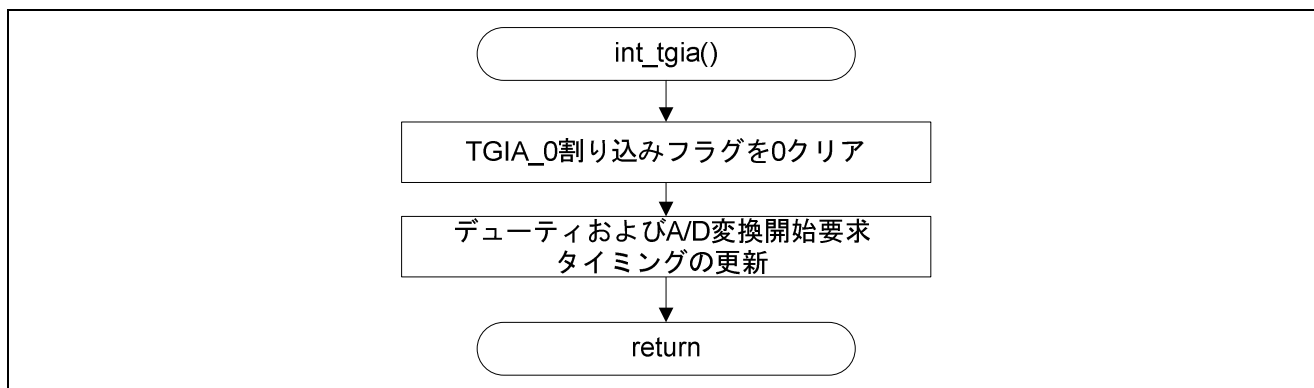
ラベル名	機能	使用モジュール
Pul_cyc	PWM 波形の周期 (TGRA_0 に設定)	メインルーチン
Duty	PWM 波形のデューティ (TGRB_0 に設定)	TGRA_0 コンペアマッチ割り込みルーチン
Ad_start	A/D 変換開始タイミング (TGRE_0 に設定)	
Ad_data[0-2]	A/D 変換結果の格納	A/D 変換終了割り込みルーチン
Ad_count	A/D 変換回数のカウント	ルーチン

## 5. フローチャート

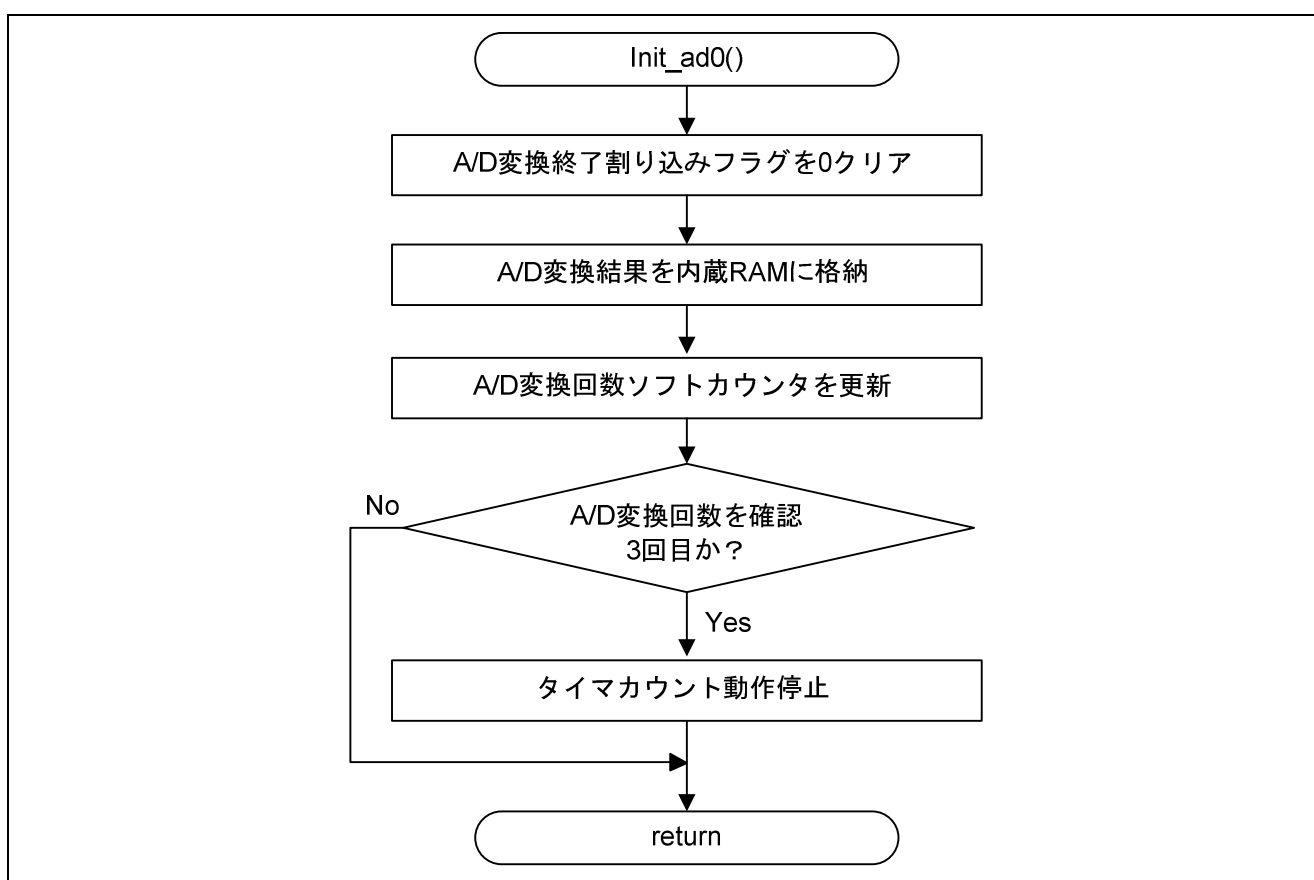
## 5.1 メインルーチン



## 5.2 TGRA\_0 コンペアマッチ割り込みルーチン



## 5.3 A/D 変換終了割り込みルーチン



## 6. 参考ドキュメント

- ソフトウェアマニュアル  
SH-2A, SH2A-FPU ソフトウェアマニュアル (RJJ09B0086)  
(最新版をルネサス エレクトロニクスホームページから入手してください)
- ハードウェアマニュアル  
SH7216 グループハードウェアマニュアル (RJJ09B0575)  
(最新版をルネサス エレクトロニクスホームページから入手してください)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/inquiry>

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2010.07.06	—	初版発行
1.10	2011.02.28	—	FRQCR 設定後のリードを追加



## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、事前に問題ないことをご確認下さい。

同じグループのマイコンでも型名が違っていると、内部メモリ、レイアウトパターンの相違などにより、特性が異なる場合があります。型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連して発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<http://japan.renesas.com/inquiry>