

RX63N グループ、RX631 グループ

外部バスの使用例(セパレートバス)

R01AN2119JJ0100
Rev.1.00
2014.07.01

要旨

本アプリケーションノートでは、RX63N グループ、RX631 グループの外部バスの使用例について、SRAM とのセパレートバスインタフェースによる接続を例にして説明します。

対象デバイス

- | | | |
|-------------|-------------|--------------------|
| ・RX63N グループ | 177、176 ピン版 | ROM 容量 : 768KB~2MB |
| ・RX63N グループ | 145、144 ピン版 | ROM 容量 : 768KB~2MB |
| ・RX63N グループ | 100 ピン版 | ROM 容量 : 768KB~2MB |
| ・RX631 グループ | 177、176 ピン版 | ROM 容量 : 256KB~2MB |
| ・RX631 グループ | 145、144 ピン版 | ROM 容量 : 256KB~2MB |
| ・RX631 グループ | 100 ピン版 | ROM 容量 : 256KB~2MB |

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様.....	3
2. 動作確認条件	4
3. 関連アプリケーションノート	4
4. ハードウェア説明	5
4.1 ハードウェア構成例	5
4.2 使用端子一覧	6
5. ソフトウェア説明	7
5.1 動作概要	8
5.1.1 SRAM 制御タイミング.....	8
5.1.2 SRAM へのデータ書き込み	9
5.1.3 SRAM からのデータ読み出し.....	10
5.2 ファイル構成	11
5.3 オプション設定メモリ	12
5.4 定数一覧	13
5.5 変数一覧	14
5.6 関数一覧	15
5.7 関数仕様	16
5.8 フローチャート.....	18
5.8.1 メイン処理	18
5.8.2 ポート初期化処理	19
5.8.3 周辺機能初期設定	20
5.8.4 SRAM ベリファイエラー処理.....	22
5.8.5 バスエラー割り込み処理	22
6. 応用例	23
6.1 リカバリサイクルの挿入	23
6.2 その他の接続例.....	24
7. サンプルコード.....	25
8. 参考ドキュメント	25

1. 仕様

外部バスを使用して、セパレートバスインタフェースにより SRAM を接続し、16 ビットのバス幅でデータのライト、リード、ベリファイを行います。

リセット解除後、外部アドレス空間となる 4M ビット SRAM 領域に対してワード単位のデータを書き込みます。すべての SRAM 領域に書き込み完了後、書いた値を読み出します。

読み出した値が書いた値と一致した場合(ベリファイ完了)、LED0 を点灯します。書いた値と異なる場合(ベリファイエラー)、LED1 を点灯します。

バスエラーが発生した場合、LED2 を点灯します。

表 1.1に使用する周辺機能と用途を、表 1.2にSRAM(R1RW0416DSB-2PI)仕様、図 1.1にブロック図を示します。

表1.1 使用する周辺機能と用途

周辺機能	用途
バス(外部バス)	SRAM との接続
割り込みコントローラ	バスエラー検出
I/O ポート	LED 点灯

表1.2 SRAM(R1RW0416DSB-2PI)仕様

項目	内容
製品名	R1RW0416DSB-2PI (ルネサスエレクトロニクス製)
構成	256 Kword x 16bit
容量	4Mbit
アクセス時間	12ns(max.)

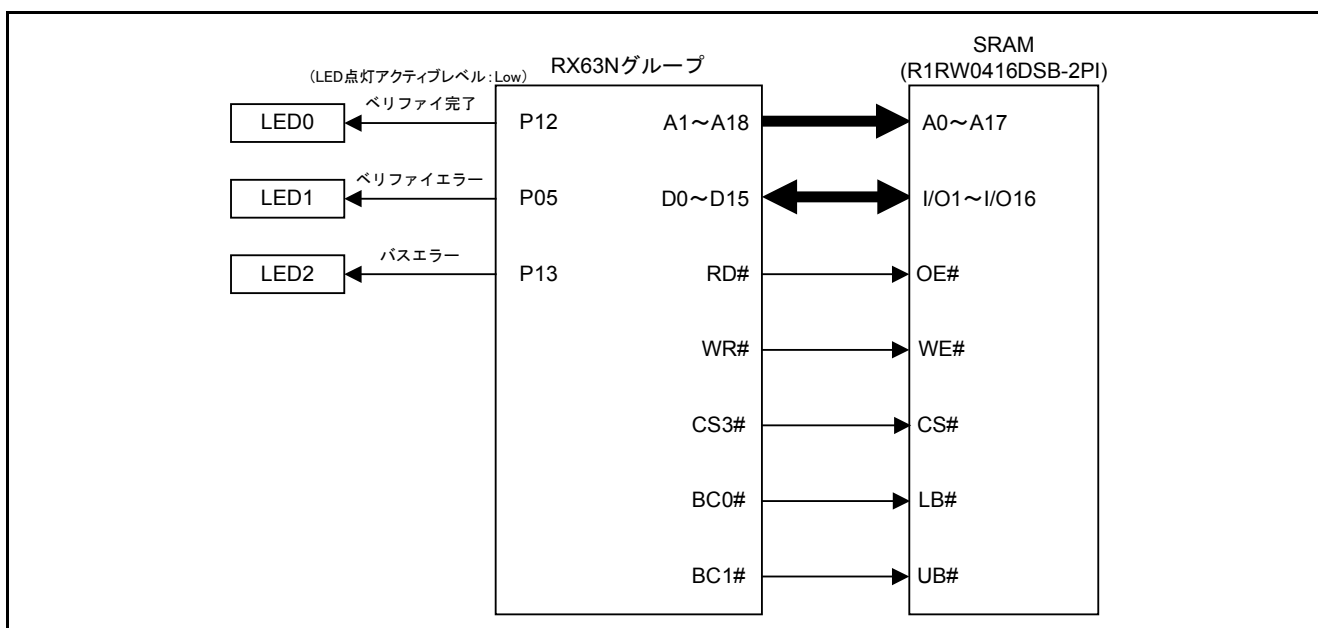


図1.1 ブロック図

2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表2.1 動作確認条件

項目	内容
使用マイコン	R5F563NBDDFC (RX63N グループ)
動作周波数	メインクロック: 12MHz PLL: 192MHz (メインクロック 1 分周 16 通倍) システムクロック (ICLK): 96MHz (PLL 2 分周) 周辺モジュールクロック B (PCLKB): 48MHz (PLL 4 分周) 外部バスクロック (BCLK): 96MHz (PLL 2 分周)
動作電圧	3.3V
統合開発環境	ルネサスエレクトロニクス製 High-performance Embedded Workshop Version 4.09.01
C コンパイラ	ルネサスエレクトロニクス製 C/C++ Compiler Package for RX Family V.1.02 Release 01 コンパイルオプション -cpu=rx600 -output=obj="\$(CONFIGDIR)\\$(FILELEAF).obj" -debug -nologo (統合開発環境のデフォルト設定を使用しています)
iodefine.h のバージョン	Version 1.6A
エンディアン	リトルエンディアン
動作モード	内蔵 ROM 有効拡張モード
プロセッサモード	スーパバイザモード
サンプルコードのバージョン	Version 1.00
SRAM	Renesas R1RW0416DSB-2PI(256 Kword x 16bit)

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

RX63N グループ、RX631 グループ 初期設定例 Rev.1.10 (R01AN1245JJ)

上記アプリケーションノートの初期設定関数を、本アプリケーションノートのサンプルコードで使用しています。Rev は本アプリケーションノート作成時点のものです。

最新版がある場合、最新版に差し替えて使用してください。最新版はルネサスエレクトロニクスホームページで確認および入手してください。

4. ハードウェア説明

4.1 ハードウェア構成例

本アプリケーションノートでは、セパレートバスインタフェースにより 16 ビットデータバス接続して SRAM へのアクセスを行います。

図 4.1 にセパレートバス 16 ビットでの接続例を示します。

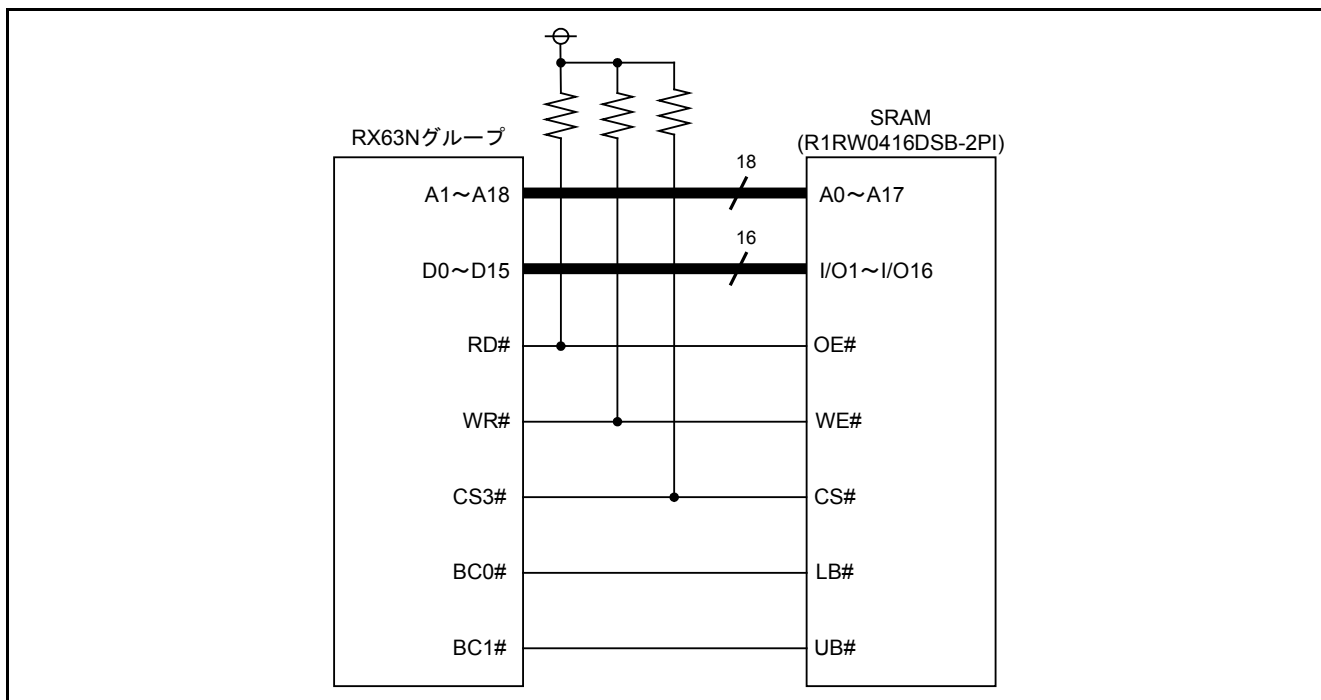


図4.1 セパレートバス 16 ビットでの接続例

4.2 使用端子一覧

表 4.1に使用端子と機能を示します。

表4.1 使用端子と機能

端子名	入出力	内容
P12	出力	LED0 出力(ベリファイ完了)
P05	出力	LED1 出力(ベリファイエラー)
P13	出力	LED2 出力(バスエラー)
PA7~PA1/A7~A1	出力	アドレス出力端子
PB7~PB0/A15~A8	出力	アドレス出力端子
PC2~PC0/A18~A16	出力	アドレス出力端子
PD7~PD0/D7~D0	入出力	データ入出力端子
PE7~PE0/D15~D8	入出力	データ入出力端子
PA0/A0/BC0#	出力	D7~D0が有効であることを示すストローク信号出力端子
P51/BC1#	出力	D15~D8が有効であることを示すストローク信号出力端子
P52/RD#	出力	リード中であることを示すストローク信号出力端子
P50/WR0#/WR#	出力	ライト中であることを示すストローク信号出力端子
PC4/CS3#	出力	領域3 (CS3) チップセレクト信号出力端子

5. ソフトウェア説明

リセット解除後、外部バスの CS3 領域を 16 ビットバス幅でアクセスできるよう設定を行い、内蔵 ROM 有効拡張モードを選択します。

書き込みデータをインクリメントしながら CS3 領域の先頭アドレスから SRAM の全領域へデータを書き込みます。

CS3 領域の先頭アドレスから順次データを読み出し、ベリファイ用データとベリファイを行っていき、SRAM 内の全データとベリファイ用データが一致すれば LED0 を点灯します。

ベリファイで SRAM 内のデータとベリファイ用データが不一致であれば LED1 を点灯します。

バスエラーが発生した場合、バスエラーの割り込み処理内で LED2 を点灯します。

外部バスのウェイト制御設定サイクル数を表 5.1 に示します。

ここでは、外部バス端子の配線容量の影響により、高駆動出力を選択します。

表5.1 ウェイト制御設定サイクル数

ウェイト制御名	記号	設定サイクル数
CS アサートウェイト	CSON	0 サイクル
ライトデータ出力ウェイト	WDON	1 サイクル
WR アサートウェイト	WRON	1 サイクル
ノーマルライトサイクルウェイト	CSWAIT	2 サイクル
ライトデータ出力延長サイクル	WDOFF	1 サイクル
ライト時 CS 延長サイクル	CSWOFF	1 サイクル
RD アサートウェイト	RDON	0 サイクル
ノーマルリードサイクルウェイト	CSRWAIT	4 サイクル
リード時 CS 延長サイクル	CSROFF	1 サイクル

注. 各制御信号のサイクル数は、SRAM の AC 特性、マイコンとの接続における信号経路などの影響を考慮して調整する必要があります。

5.1 動作概要

CS3 領域のアドレスに対して 16 ビットデータの書き込み、読み出しを行います。

外部バス端子では設定されたタイミングに従った制御信号によりリード/ライト制御を行います。

外部バス信号の制御タイミングは、外部バスクロックの周期(本アプリケーションノートでは約 10.41ns)、SRAM の AC 特性およびマイコンと SRAM との接続における信号経路などの影響をふまえて設定します。

5.1.1 SRAM 制御タイミング

図 5.1にR1RW0416DSB-2PI 制御タイミング波形を示します。

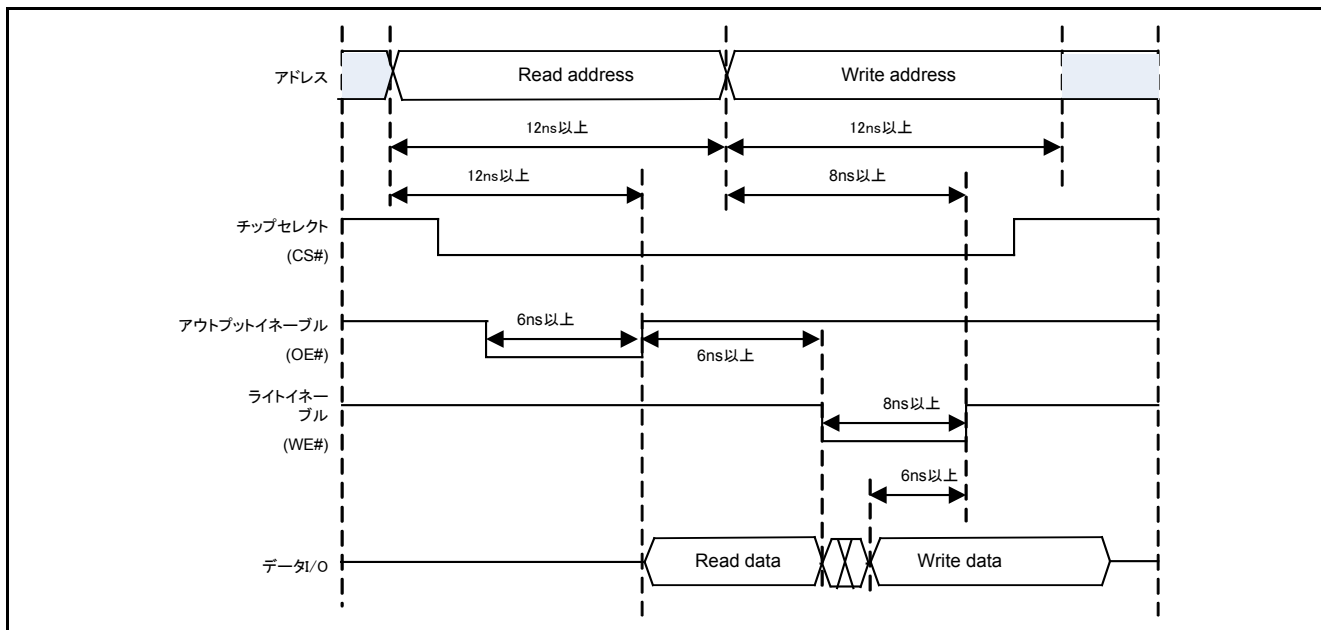


図5.1 R1RW0416DSB-2PI 制御タイミング波形 (リード、ライト)

5.1.2 SRAM へのデータ書き込み

図 5.2に SRAM ヘデータを書き込む際のバスタイミング（ノーマルライト、1 ライトストロブモード）を示します。

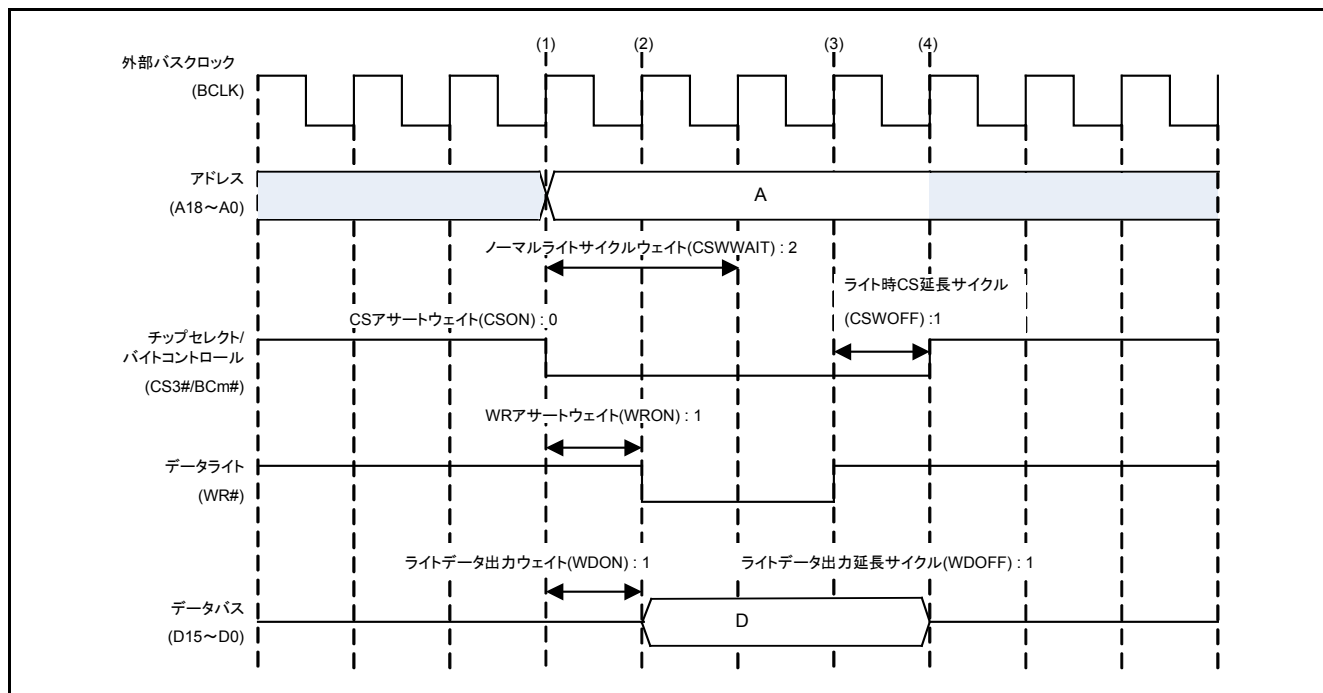


図5.2 バスタイミング（ノーマルライト、1 ライトストロブモード）(m=0~1)

(1) アドレス出力、CS アサート

データの書き込み先アドレスの出力、CS3#信号をアサートし、ノーマルライトアクセスを開始します。

(2) WR アサート、ライトデータ出力

WR# 信号をアサートすると同時にライトデータを出力します。

(3) WR ネゲート

ノーマルライトサイクルウェイト期間が終了した次のサイクルで WR# 信号をネゲートします。

(4) CS ネゲート、ライトデータ出力延長終了

CS3# 信号のネゲートと同時にライトデータ出力延長を終了して、ノーマルライトアクセスを終了します。

5.1.3 SRAM からのデータ読み出し

図 5.3に SRAM からデータを読み出す際のバスタイミング（ノーマルリード）を示します。

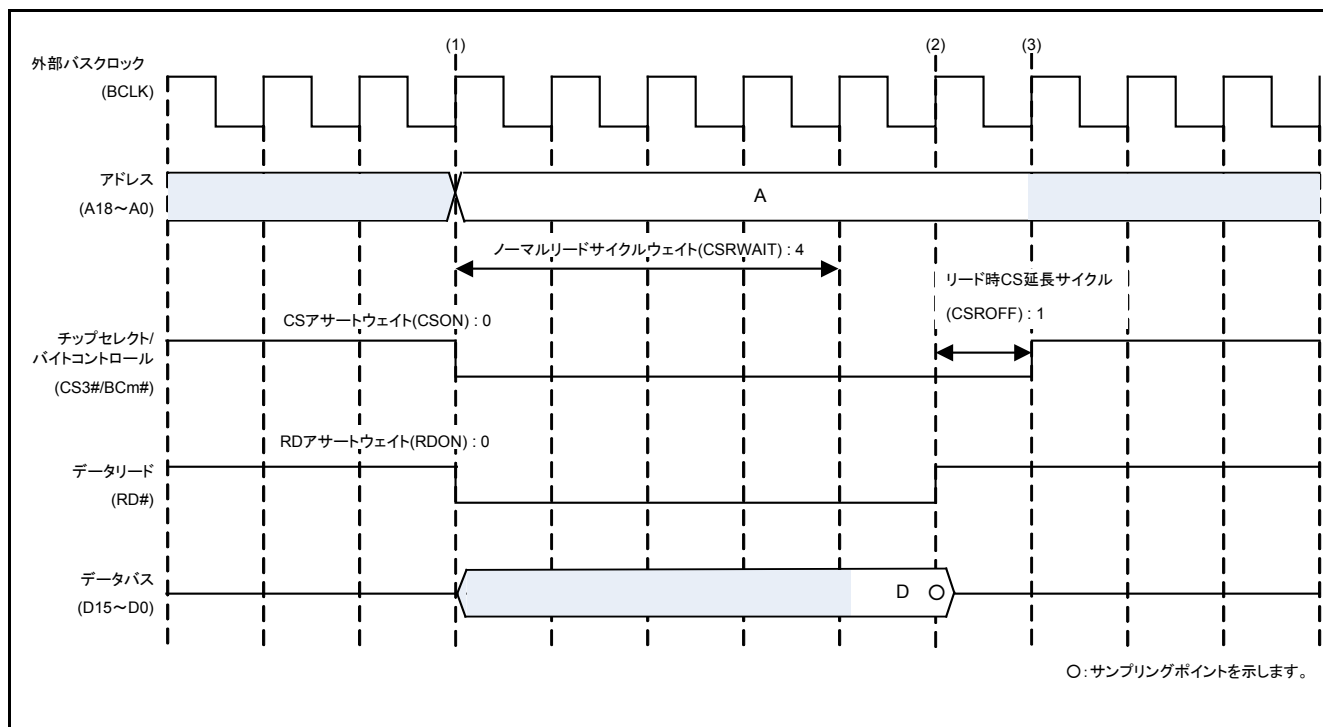


図5.3 バスタイミング（ノーマルリード）（m=0~1）

(1) アドレス出力、CS アサート、RD アサート

データの読み出し元アドレスの出力、CS3#、RD#信号をアサートして、ノーマルリードアクセスを開始します。

(2) リードデータのサンプル

ノーマルリードサイクルウェイト期間が終了した次のサイクルで RD#信号をネゲートし、リードデータをサンプリングします。

(3) CS ネゲート

CS3# 信号をネゲートして、ノーマルリードアクセスを終了します。

5.2 ファイル構成

表 5.2にサンプルコードで使用するファイル、表 5.3に標準インクルードファイル、表 5.4に参照する関連アプリケーションノートの関数と設定値を示します。なお、統合開発環境で自動生成されるファイルは除きます。

表5.2 サンプルコードで使用するファイル

ファイル名	概要
main.c	メイン処理

表5.3 標準インクルードファイル

ファイル名	概要
stdint.h	指定した幅の整数型を宣言してマクロを定義します。
machine.h	RX ファミリー用組み込み関数の形式を定義します。

表5.4 参照する関連アプリケーションノートの関数と設定値

(RX63N グループ、RX631 グループ 初期設定例)

ファイル名	関数	設定値
r_init_stop_module.c	R_INIT_StopModule()	DMAC/DTC、EXDMAC、RAM0、RAM1 はモジュールストップ解除
r_init_stop_module.h	-	
r_init_non_existent_port.c	R_INIT_NonExistentPort()	
r_init_non_existent_port.h	-	176 ピン版を指定
r_init_clock.c	R_INIT_Clock()	外部バスクロック(BCLK)を 2 分周に設定
r_init_clock.h	-	サブクロックを使用しない

5.3 オプション設定メモリ

表 5.5にサンプルコードで使用するオプション設定メモリの状態を示します。必要に応じて、お客様のシステムに最適な値を設定してください。

表5.5 サンプルコードで使用するオプション設定メモリ

シンボル	アドレス	設定値	内容
OFS0	FFFF FF8Fh~FFFF FF8Ch	FFFF FFFFh	リセット後、IWDT は停止 リセット後、WDT は停止
OFS1	FFFF FF8Bh~FFFF FF88h	FFFF FFFFh	リセット後、電圧監視 0 リセット無効 リセット後、HOCO 発振が無効
MDES	FFFF FF83h~FFFF FF80h	FFFF FFFFh	リトルエンディアン

5.4 定数一覧

表 5.6にサンプルコードで使用する定数を示します。

表5.6 サンプルコードで使用する定数(main.c)

定数名	設定値	内容
SRAM_TOP	(void*)(0x05000000)	SRAM 領域の先頭番地
SRAM_END	(void*)(0x05080000)	SRAM 領域の最終番地+1
CS3_WRCV	2	ライトリカバリのサイクル数
CS3_RRCV	2	リードリカバリのサイクル数
BSC_CSRECEN	0x0000	CS リカバリサイクル挿入許可レジスタ値
CS3_CSRWAIT	4	ノーマルリードサイクルウェイトのサイクル数
CS3_CSWWAIT	2	ノーマルライトサイクルウェイトのサイクル数
CS3_CSPRWAIT	7	ページリードサイクルウェイトのサイクル数
CS3_CSPWAIT	7	ページライトサイクルウェイトのサイクル数
CS3_CSON	0	CS アサートウェイトのサイクル数
CS3_WDON	1	ライトデータ出カウェイトのサイクル数
CS3_WRON	1	WR アサートウェイトのサイクル数
CS3_RDON	0	RD アサートウェイトのサイクル数
CS3_AWAIT	0	アドレスサイクルウェイトのサイクル数
CS3_WDOFF	0	ライトデータ出力延長サイクル数
CS3_CSWOFF	1	ライト時 CS 延長サイクル数
CS3_CSROFF	1	リード時 CS 延長サイクル数
LED0_REG_PODR	PORT1.PODR.BIT.B2	LED0 出力データ格納ビット
LED0_REG_PDR	PORT1.PDR.BIT.B2	LED0 方向制御ビット
LED0_REG_PMR	PORT1.PMR.BIT.B2	LED0 端子モード制御ビット
LED1_REG_PODR	PORT0.PODR.BIT.B5	LED1 出力データ格納ビット
LED1_REG_PDR	PORT0.PDR.BIT.B5	LED1 方向制御ビット
LED1_REG_PMR	PORT0.PMR.BIT.B5	LED1 端子モード制御ビット
LED2_REG_PODR	PORT1.PODR.BIT.B3	LED2 出力データ格納ビット
LED2_REG_PDR	PORT1.PDR.BIT.B3	LED2 方向制御ビット
LED2_REG_PMR	PORT1.PMR.BIT.B3	LED2 端子モード制御ビット
LED_ON	0	LED 出力データ: 点灯
LED_OFF	1	LED 出力データ: 消灯

5.5 変数一覧

表 5.7にstatic 型変数を示します。

表5.7 static 型変数(main.c)

型	変数名	内容	使用関数
uint16_t *	p_sram_adr	SRAM アクセスアドレス	main
uint16_t	sram_data	書き込みデータ	main
uint16_t	sram_cmp_data	ベリファイ用データ	main

5.6 関数一覧

表 5.8に関数を示します。

表5.8 関数(main.c)

関数名	概要
main	メイン処理
port_init	ポート初期設定
peripheral_init	周辺機能初期設定
R_INIT_StopModule	リセット後に動作している周辺機能の停止
R_INIT_NonExistentPort	存在しないポートの初期設定
R_INIT_Clock	クロック初期設定
sram_verify_err	SRAM ベリファイエラー処理
Excep_BSC_BUSERR	バスエラー割り込み処理

5.7 関数仕様

サンプルコードの関数仕様を示します。

main	
概要	メイン処理
ヘッダ	なし
宣言	void main(void)
説明	初期設定後、外部バスの設定を行い、SRAM への書き込み、読み出しを行います。
引数	なし
リターン値	なし

port_init	
概要	ポート初期設定
ヘッダ	なし
宣言	void port_init(void)
説明	ポートの初期設定を行います。
引数	なし
リターン値	なし

peripheral_init	
概要	周辺機能初期設定
ヘッダ	なし
宣言	void peripheral_init(void)
説明	外部バスの設定を行い、内蔵 ROM 有効拡張モードへ遷移します。
引数	なし
リターン値	なし

R_INIT_StopModule	
概要	リセット後に動作している周辺機能の停止
ヘッダ	r_init_stop_module.h
宣言	void R_INIT_StopModule(void)
説明	モジュールストップ状態へ遷移する設定を行います。
引数	なし
リターン値	なし
備考	サンプルコードでは、モジュールストップ状態への遷移は行っていません。 本関数の詳細は、アプリケーションノート「RX63N グループ、RX631 グループ 初期設定例 Rev.1.10」を参照してください。

R_INIT_NonExistentPort	
概要	存在しないポートの初期設定
ヘッダ	r_init_non_existent_port.h
宣言	void R_INIT_NonExistentPort(void)
説明	176 ピン未満の製品に対して、存在しないポートの端子に対応するポート方向レジスタの初期設定を行います。
引数	なし
リターン値	なし
備考	サンプルコードでは、176 ピン版(PIN_SIZE=176)に設定しています。 本関数をコールした後に、存在しないポートを含む PDR、PODR レジスタへバイト単位で書き込む場合、存在しないポートの方向制御ビットには“1”、ポート出力データ格納ビットには“0”を設定してください。 本関数の詳細は、アプリケーションノート「RX63N グループ、RX631 グループ 初期設定例 Rev.1.10」を参照してください。

R_INIT_Clock	
概要	クロック初期設定
ヘッダ	r_init_clock.h
宣言	void R_INIT_Clock(void)
説明	クロックの初期設定を行います。
引数	なし
リターン値	なし
備考	サンプルコードでは、システムクロックを PLL とし、サブクロックを使用しない処理を選択しています。 本関数の詳細は、アプリケーションノート「RX63N グループ、RX631 グループ 初期設定例 Rev.1.10」を参照してください。

sram_verify_err	
概要	SRAM ベリファイエラー処理
ヘッダ	なし
宣言	static void sram_verify_err(void)
説明	SRAM ベリファイエラー発生時、LED1 を点灯してループ処理を実行します。
引数	なし
リターン値	なし

Excep_BSC_BUSERR	
概要	バスエラー割り込み処理
ヘッダ	なし
宣言	static void Excep_BSC_BUSERR(void)
説明	バスエラー割り込み処理を行います。バスエラー発生時、LED2 を点灯してループ処理を実行します。
引数	なし
リターン値	なし

5.8 フローチャート

5.8.1 メイン処理

図 5.4にメイン処理のフローチャートを示します。

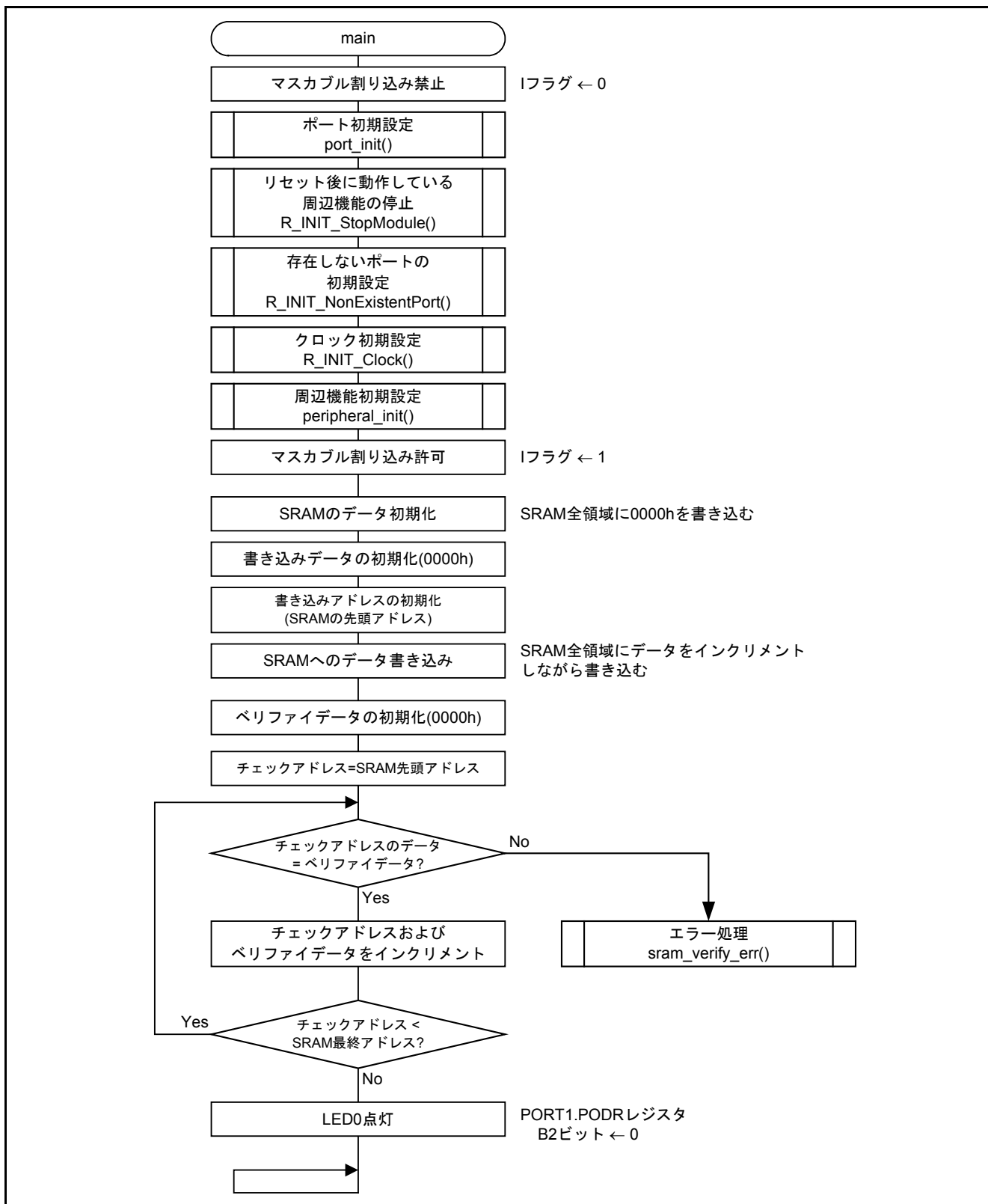


図5.4 メイン処理

5.8.2 ポート初期化処理

図 5.6にポート初期化処理のフローチャートを示します。

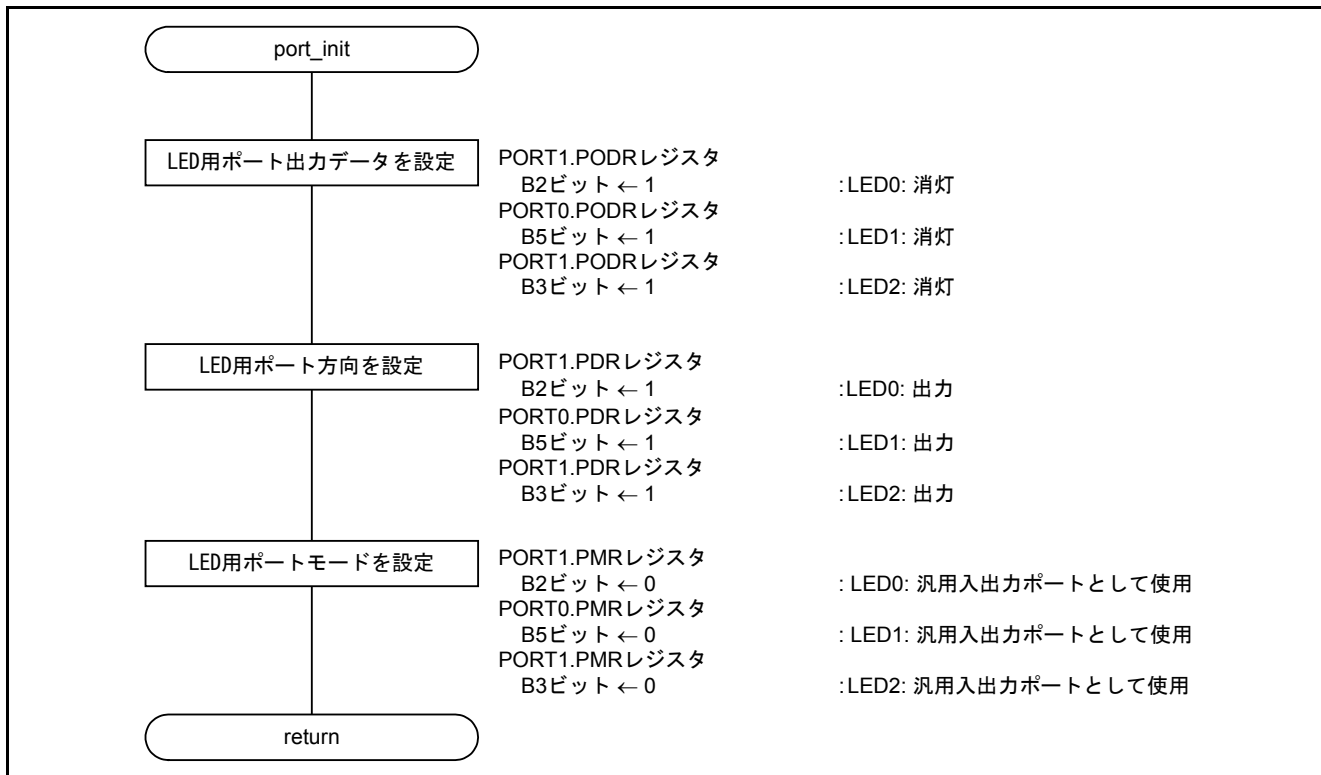


図5.5 ポート初期化処理

5.8.3 周辺機能初期設定

図 5.6~図 5.8に周辺機能初期設定のフローチャートを示します。

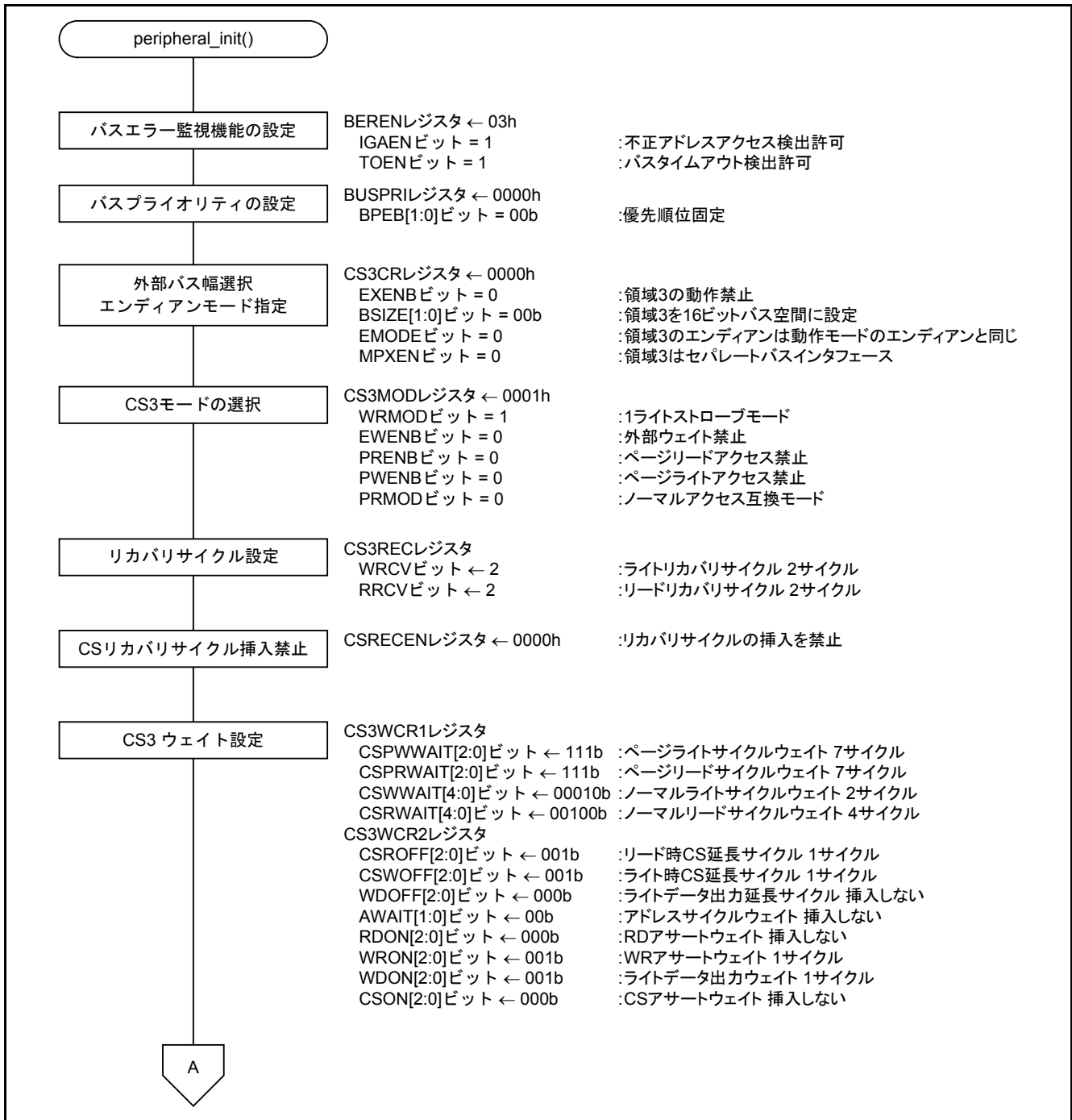


図5.6 周辺機能初期設定(1/3)

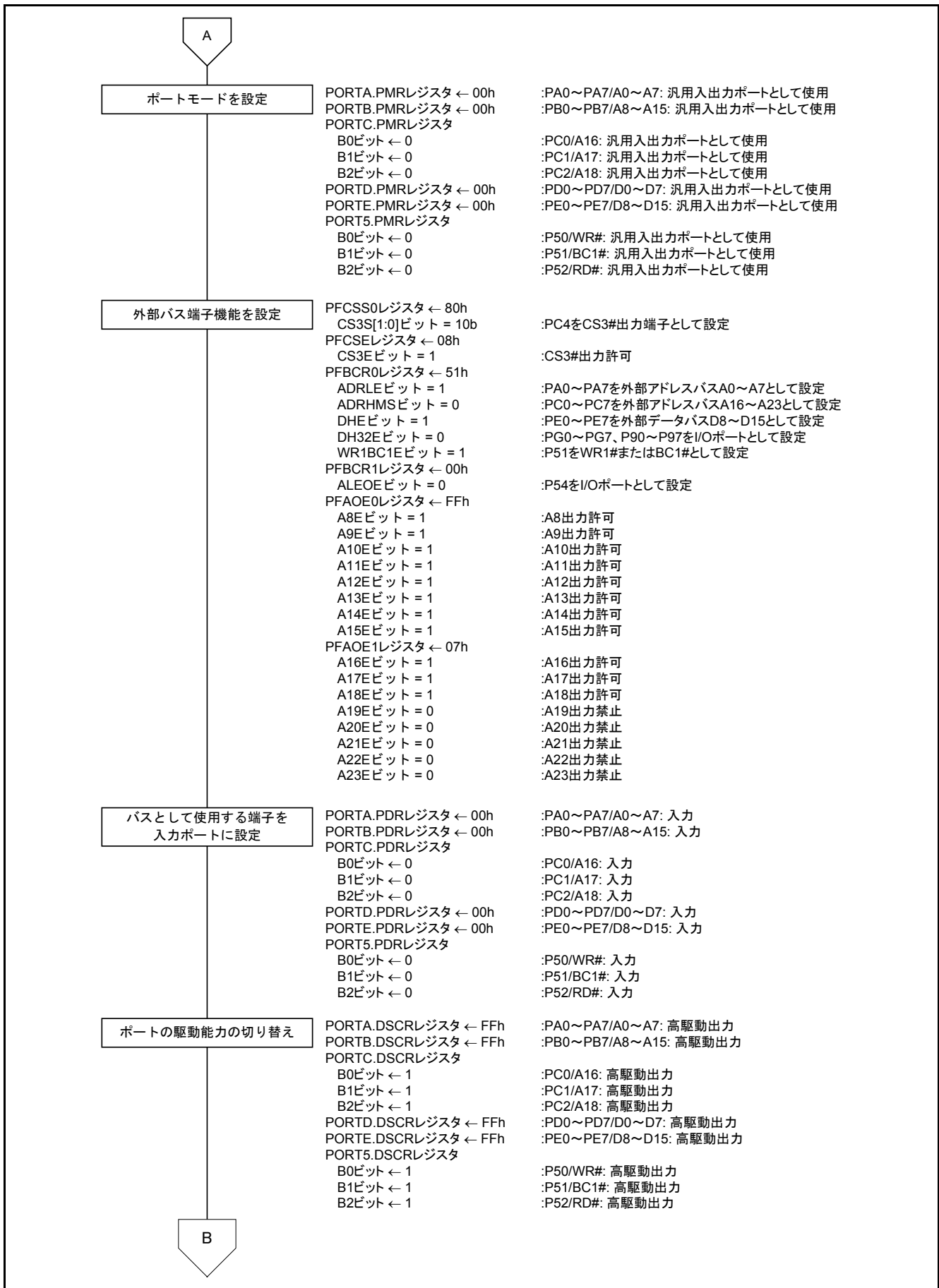


図5.7 周辺機能初期設定(2/3)

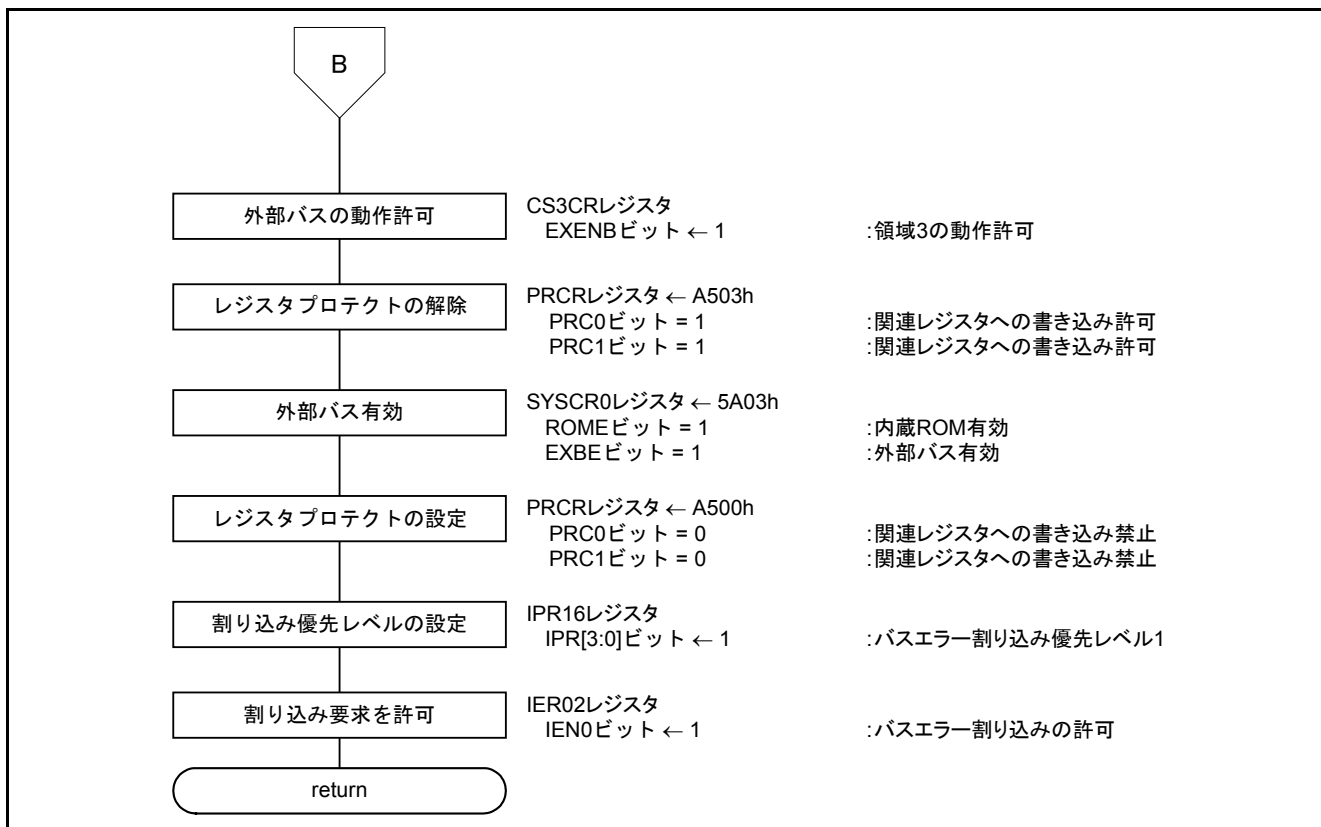


図5.8 周辺機能初期設定(3/3)

5.8.4 SRAM ベリファイエラー処理

図 5.9にSRAM ベリファイエラー処理のフローチャートを示します。

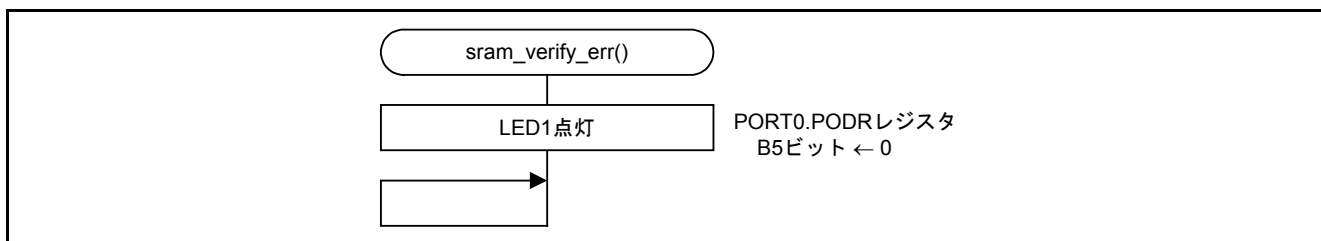


図5.9 SRAM ベリファイエラー処理

5.8.5 バスエラー割り込み処理

図 5.10にバスエラー割り込み処理のフローチャートを示します。

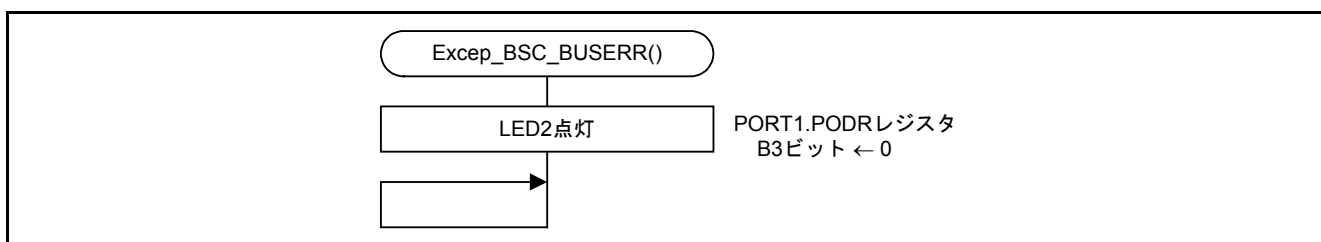


図5.10 バスエラー割り込み処理

6. 応用例

6.1 リカバリサイクルの挿入

SRAM と接続する回路の影響から、連続した外部バスのアクセスができない場合があります。この場合、リカバリサイクルを挿入することで連続した外部バスのアクセスが可能になります。リカバリサイクルは、読み書きの組み合わせごとに挿入するサイクルを設定することができます。詳細は、ユーザーズマニュアル ハードウェア編の「リカバリサイクルの挿入」を参照ください。図 6.1にセパレートバスインタフェース時のリカバリサイクルの動作例を示します。

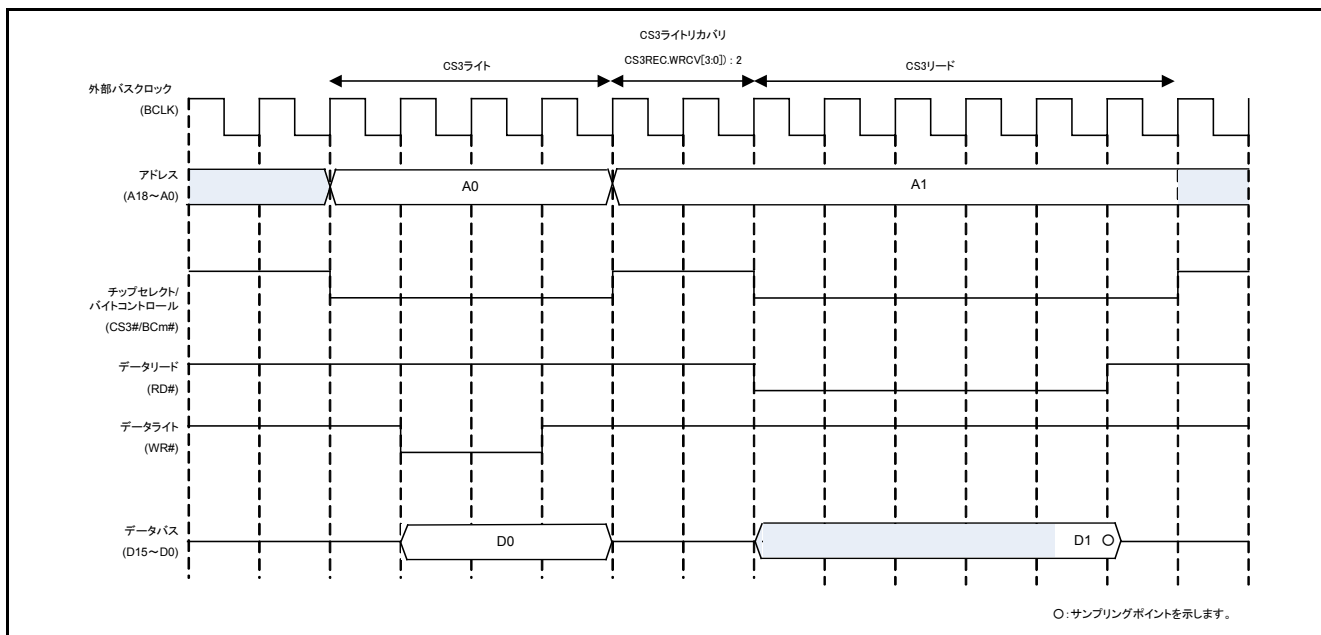


図6.1 セパレートバスインタフェース時のリカバリサイクルの動作例 (m=0~1)

6.2 その他の接続例

参考として、図 6.2にセパレートバス 8 ビットでの接続例を、図 6.3にセパレートバス 32 ビットでの接続例を示します。

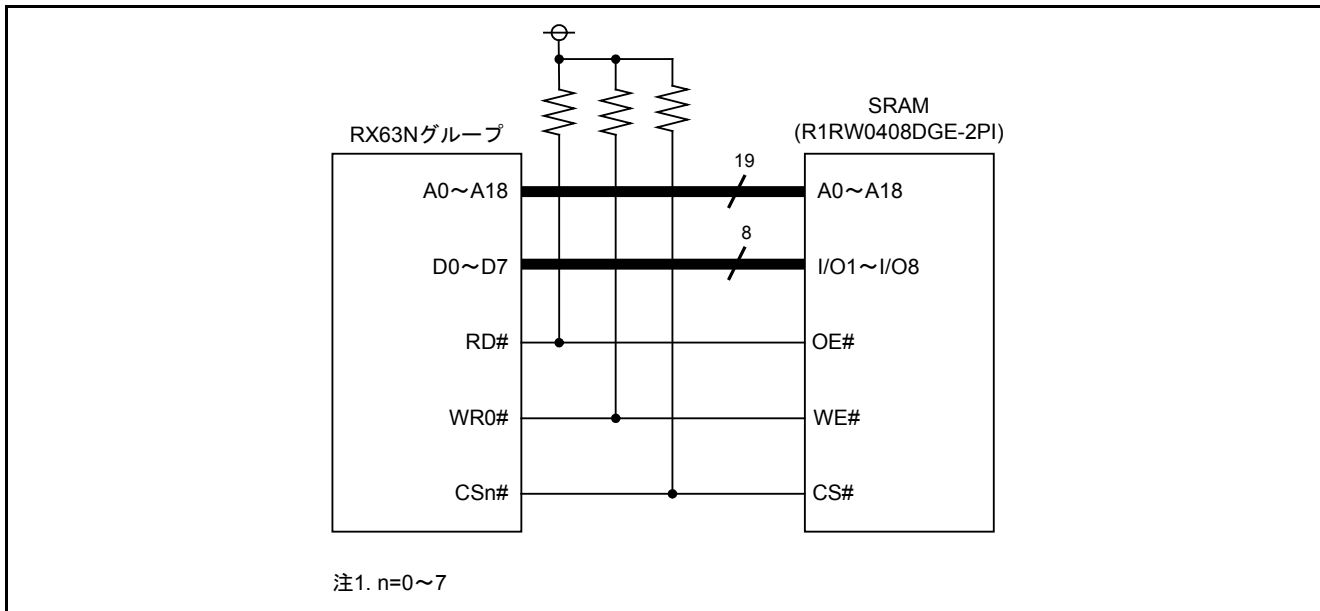


図6.2 セパレートバス 8 ビットでの接続例

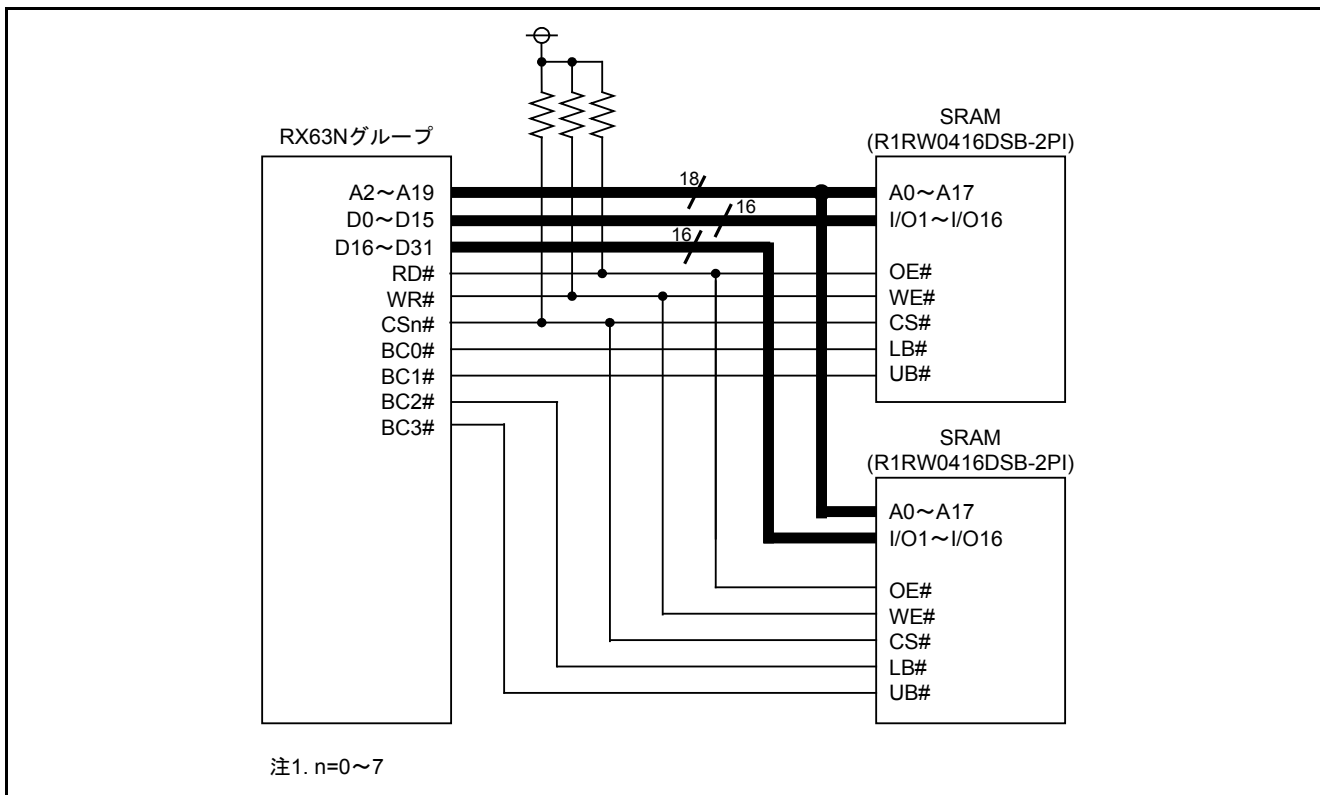


図6.3 セパレートバス 32 ビットでの接続例

7. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

8. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

RX63N グループ、RX631 グループ ユーザーズマニュアル ハードウェア編 Rev.1.80 (R01UH0041JJ)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ユーザーズマニュアル：開発環境

RX ファミリ C/C++コンパイラパッケージ V.1.01 ユーザーズマニュアル Rev.1.00 (R20UT0570JJ)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

改訂記録	RX63N グループ、RX631 グループ 外部バスの使用例(セパレートバス)
------	---

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2014.07.01	—	初版発行

すべての商標および登録商標は、それぞれの所有者に帰属します。