
RL78/G10

R01AN2550JJ0100

Microwire 通信による EEPROM 制御 CC-RL

Rev.1.00

2016.1.28

要旨

本アプリケーションノートでは、RL78/G10 のシリアル・アレイ・ユニットの 3 線シリアル I/O を使用して、Microwire 通信を実現する方法を説明します。

動作確認デバイス

RL78/10 (R5F10Y16ASP)

本アプリケーションノートを他のマイコンへ摘要する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様.....	3
2. 動作確認条件.....	6
3. 関連アプリケーションノート	6
4. ハードウェア説明	7
4.1 ハードウェア構成例.....	7
4.2 使用端子一覧.....	7
5. ソフトウェア説明	8
5.1 動作概要.....	8
5.2 オプション・バイトの設定	10
5.3 定数一覧.....	11
5.4 変数一覧.....	11
5.5 関数（サブルーチン）一覧.....	12
5.6 関数（サブルーチン）仕様.....	12
5.7 フローチャート	14
5.7.1 CPU初期化関数.....	15
5.7.2 入出力ポート設定	16
5.7.3 クロック発生回路の設定	17
5.7.4 シリアル・アレイ・ユニットの設定	18
5.7.5 メイン処理	31
5.7.6 EEPROMの指定アドレスのデータ読み出し処理.....	35
5.7.7 EEPROMの指定アドレスヘデータ書き込み処理.....	36
5.7.8 EEPROMを書き込み許可状態にする処理.....	37
5.7.9 EEPROMを書き込み禁止状態にする処理.....	38
5.7.10 EEPROMのチップ全体を消去する処理	39
5.7.11 EEPROMのデータ書き込み／チップ全体消去の完了を待つ処理.....	40
5.7.12 EEPROMのデータ書き込み／チップ全体消去の完了ステータス読み出し処理.....	41
5.7.13 INTCSI00 割り込みの処理	42
5.7.14 送信処理.....	42
5.7.15 受信処理.....	43
5.7.16 EEPROMへの命令送信処理.....	44
5.7.17 EEPROMへの送受信処理	44
5.7.18 全データ送受信完了待ち処理	45
5.7.19 時間待ち処理.....	45
6. サンプルコード	46
7. 参考ドキュメント	46

1. 仕様

本アプリケーションノートでは、シリアル・アレイ・ユニットの3線シリアルI/Oを使用して、Microwire通信を実現します。RL78/G10のCSIがマスタとして動作し、スレーブ側のATMEL社製EEPROM(AT93C46D)をMicrowire通信で制御します。AT93C46Dの命令セットに従って、データのWriteとReadを実行し、書き込んだ内容が正しく読み出せることを確認します。

表 1.1 に使用する周辺機能と用途を示し、図 1.1 に Microwire の動作の構成を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
シリアル・アレイ・ユニット	CSI00 のマスタ送受信動作
ポート出力	チップ・セレクト信号の出力

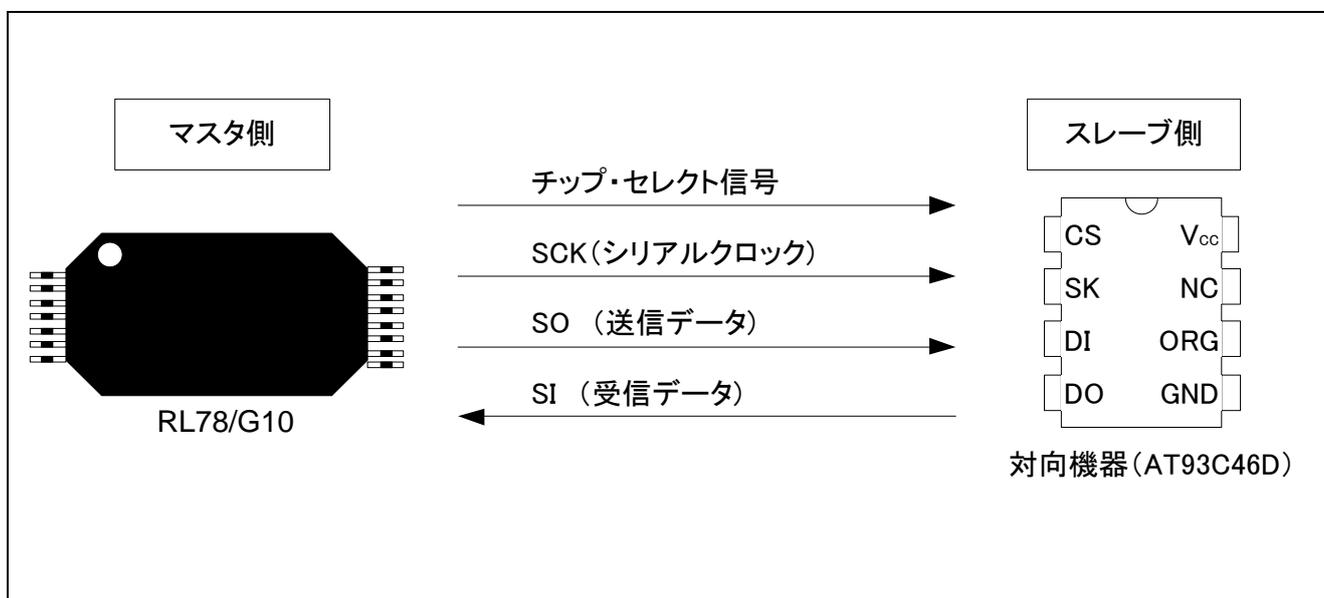


図 1.1 Microwire の動作の構成

対向機器となるATMEL社製AT93C46Dは、Microwireを通信インターフェースとして持つ8ピンのEEPROMデバイスです。容量は1024ビットあり、AT93C46DのORG端子の処理によって表 1.2 に示す2つのモードが選択できます。本アプリケーションノートでは、ORG端子はV_{cc}に接続し、データの幅を16ビットとして扱います。最新および正確な情報は、AT93C46Dの最新版データシートをご確認ください。

表 1.2 AT93C46D のモード切り替え

	単位番地あたりのデータ幅	アドレス空間	アドレス幅
ORG 端子 : GND	8 ビット	0~127 番地 (0~7FH 番地)	7 ビット
ORG 端子 : V _{cc}	16 ビット	0~63 番地 (0~3FH 番地)	6 ビット

表 1.3 に、AT93C46D の命令セットのうち、本アプリケーションノートで使用するものを示します。数値や文字はすべて二進値で、SB 列からアドレス情報列（またはデータ列）にかけて、左から右へと続くビット列となります。最新および正確な情報は、AT93C46D の最新版データシートをご確認ください。

表 1.3 AT93C46D の制御命令セット

命令	SB	OpC	アドレス						データ	備考
READ	1	10	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀		DO 端子から読み出される値は、ダミービットの 0 から始まります。
WRITE	1	01	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	D ₁₅ -D ₀	送信後に CS 端子を Low に設定、250ns 待機することで AT93C46D に反映。その後 CS を再度 High に設定し、DO 端子が High なら設定成功。
ERAL	1	00	1	0	X	X	X	X		
EWEN	1	00	1	1	X	X	X	X		
EWDS	1	00	0	0	X	X	X	X		

SB:Start Bit

OpC:Operation Code

X:Don't Care

図 1.2 に、AT93C46D の CS 端子のタイミングチャートを示します。Microwire 通信ではチップ・セレクト信号を High にすると有効（選択）、Low で無効（非選択）となります。SPI 通信とは異なりますのでご注意ください。CS を High に設定してから 50ns 以上経過すると、SK 端子がクロック受け付け可能となります。本アプリケーションノートにおけるクロック設定では、CPU クロック (f_{CPU}) の 1 クロック以上で充たせます。この所要時間は、 V_{CC} 電圧によって異なります。最新および正確な情報は、AT93C46D の最新版データシートをご確認ください。

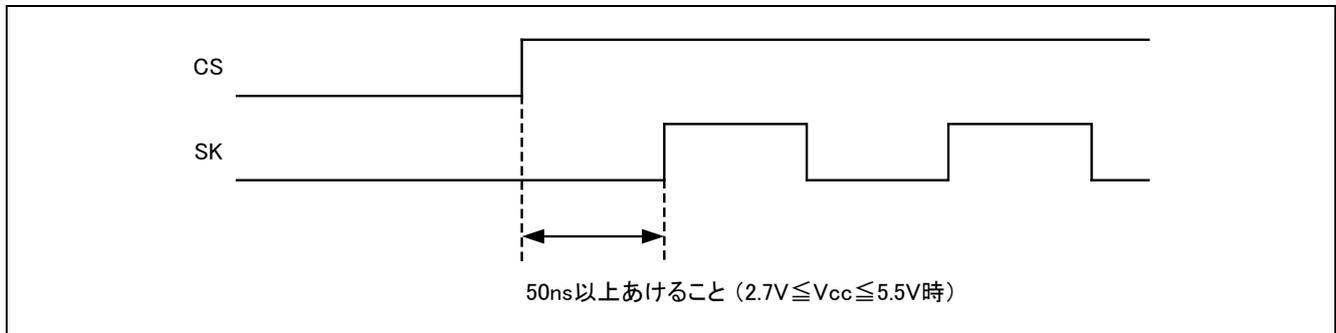


図 1.2 CS 端子のタイミングチャート

図 1.3 に、AT93C46DのDI端子（データ入力端子）設定のタイミングを示します。DI端子に設定された値は、クロックの立ち上がりタイミングで獲得されAT93C46Dへ取り込まれます。そのため、図 1.3 に示すとおり、DI端子へのデータ設定（データ変更）は、クロック立ち上がりタイミングの直前および直後を避ける必要があります。この所要時間は V_{CC} 電圧によって異なります。最新および正確な情報は、AT93C46Dの最新版データシートをご確認ください。

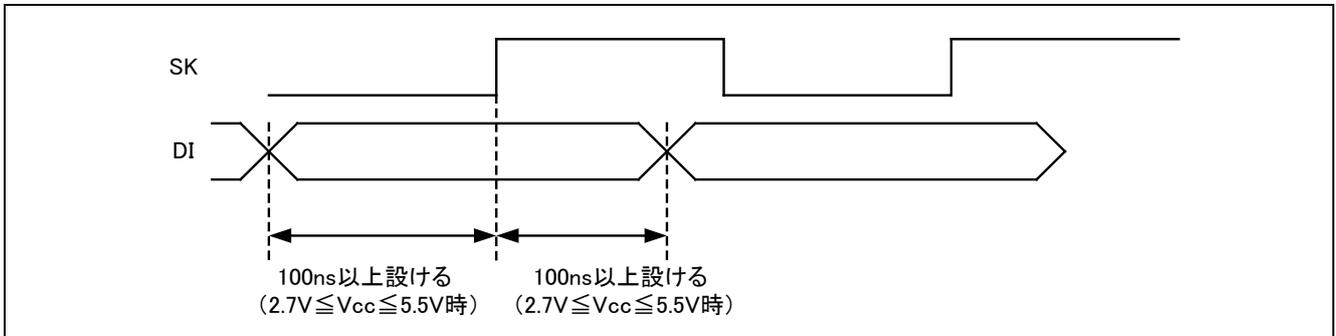


図 1.3 DI 端子のタイミングチャート

図 1.4 に、AT93C46DのREAD命令でDO端子（データ出力端子）からデータを読み出す際のタイミングを示します。DO端子の出力値が0となるタイミングを例として示しています。SK端子のクロック立ち上がりが出力となり、DI端子・DO端子いずれもクロック立ち上がりをトリガとしているため、CSI機能で通信する際には位相設定に注意する必要があります。この所要時間は V_{CC} 電圧によって異なります。最新および正確な情報は、AT93C46Dの最新版データシートをご確認ください。

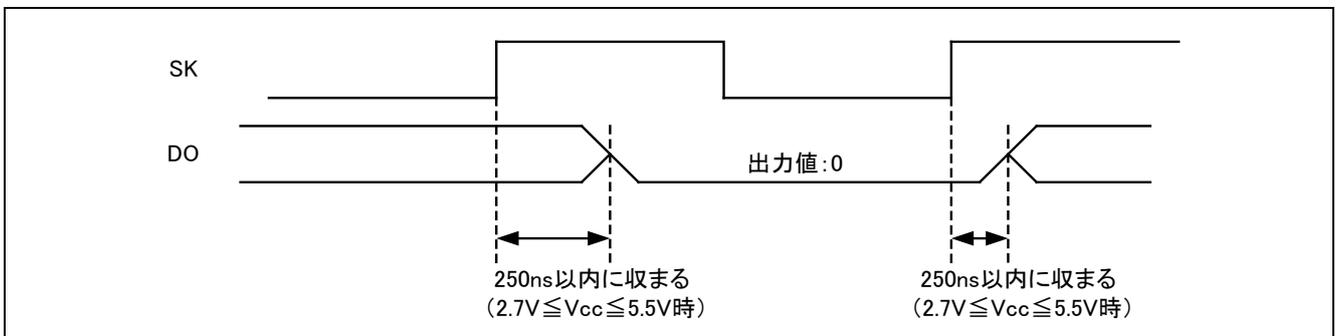


図 1.4 DO 端子のタイミングチャート

2. 動作確認条件

本アプリケーションノートサンプルコードは、以下の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G10 (R5F10Y16ASP)
動作周波数	<ul style="list-style-type: none"> ・高速オンチップ・オシレータ (HOCO) クロック : 20MHz ・CPU/周辺ハードウェア・クロック : 20MHz
動作電圧	3.0V SPOR 動作電圧 電源立ち下がり時 TYP. 2.84V (2.70V ~ 2.96V) 電源立ち上がり時 TYP. 2.90V (2.76V ~ 3.02V)
統合開発環境(CS+)	ルネサス エレクトロニクス製 CS+ E3.01.00G
アセンブラ(CS+)	ルネサス エレクトロニクス製 CC-RL V1.00.00.03
統合開発環境(e ² studio)	ルネサス エレクトロニクス製 e ² studio 4.1.0.018
アセンブラ(e ² studio)	ルネサス エレクトロニクス製 CC-RL V1.01.00
使用ボード	RL78/G10 ターゲットボード(QB-R5F10Y16-TB) + AT93C46D

3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

- ・RL78/G10 初期設定 CC-RL (R01AN2668J) アプリケーションノート

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に RL78/G10 と EEPROM (AT93C46D) の Microwire 接続例を示します。

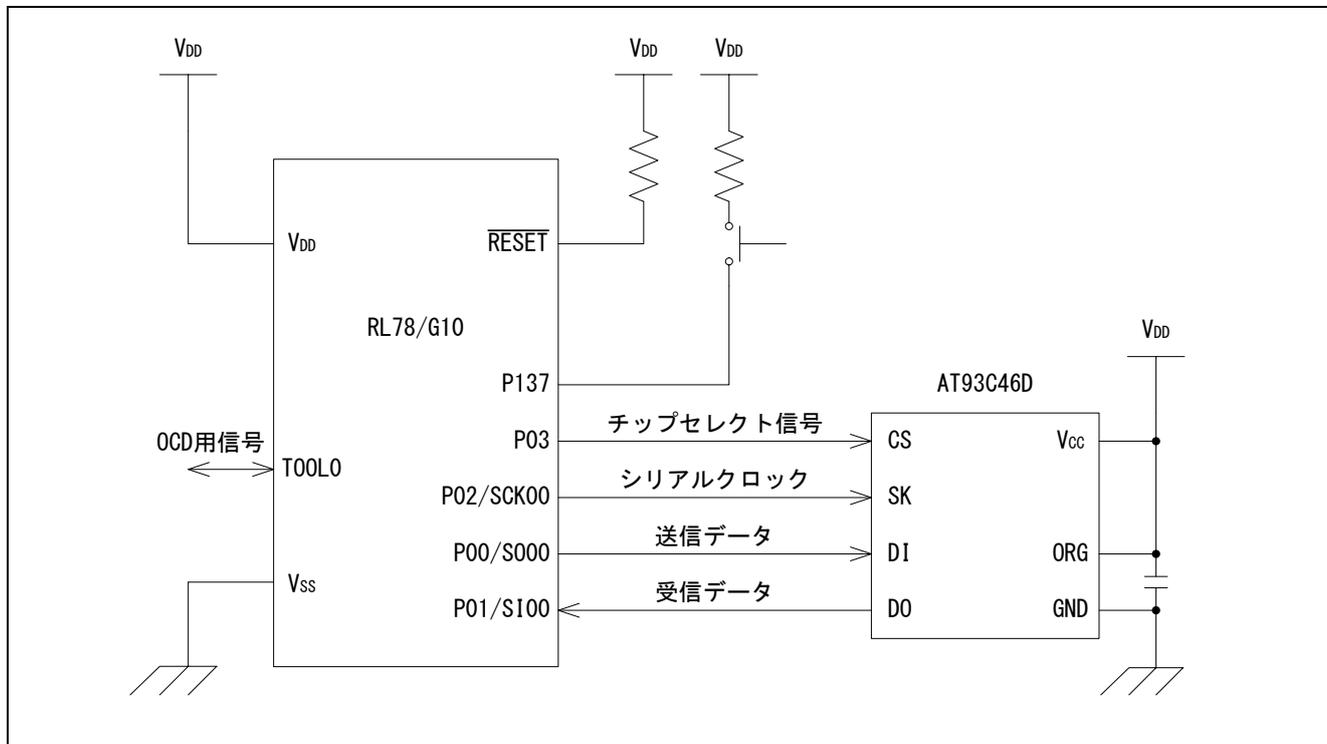


図 4.1 RL78/G10 と EEPROM (AT93C46D) の Microwire 接続例

- 注意. 1. この回路イメージは接続の概要を示すために簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください(入力専用ポートは個別に抵抗を介して VDD または VSS に接続してください)。
2. VDD は SPOR にて設定したリセット解除電圧 (V_{SPOR}) 以上にしてください。

4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P137	入力	リスタート・スイッチ
P03	出力	チップ・セレクト信号
P02/SCK00	出力	シリアルクロック
P01/SI00	入力	データ受信 (MCU ← EEPROM)
P00/SO00	出力	データ送信 (MCU → EEPROM)

5. ソフトウェア説明

5.1 動作概要

本アプリケーションノートでは、CSI (マスタ送受信) により、対向機器 (スレーブ側) に対して送信および受信を行います。スレーブ側へのクロック供給、128 バイトのデータ送信、およびスレーブ側からの 128 バイトのデータ受信を行います。対向機器 (スレーブ側) の通信インターフェースが Microwire のため、本アプリケーションノートでは半二重通信を行っております。

(1) SAU0 の初期設定を行います。

<設定>

- ・ SAU0・チャンネル 0 を CSI として使用
- ・ シリアル・クロックを 20MHz に設定
- ・ INTCSI00 種別：転送完了割込み (シングル転送モード) を使用
- ・ スタート要因はソフトウェア・トリガ
- ・ CSI 通信モードは送受信モード
- ・ クロックとデータの位相はタイプ 4
- ・ MSB ファースト転送
- ・ ボーレート：500kbps (20MHz を 40 分周)
- ・ データ長は 8 ビット・データ長を選択
- ・ SCK00 端子の初期状態：ロウ・レベル
- ・ SO00 端子の初期状態：ロウ・レベル

(2) 対向機器 (AT93C36D) に EWEN 命令 (書き込み/消去許可) を実行します。これにより、WRITE 命令 (書き込み)、ERAL 命令 (全エリア消去) が使用可能になります。

(3) 対向機器 (AT93C36D) に ERAL 命令 (全エリア消去) を実行します。その後、対向機器 (AT93C36D) の CS 端子を Low に設定 (非選択状態) にして、一定時間の待機の後、DO 端子 (ステータス) を確認します。DO 端子の High (全エリア消去完了状態) が確認できるまでこれを繰り返します。

(4) 対向機器 (AT93C36D) に WRITE 命令 (データ書き込み) を実行します。その後、対向機器 (AT93C36D) の CS 端子を Low に設定 (非選択状態) にして、一定時間の待機の後、DO 端子 (ステータス) を確認します。DO 端子の High (書き込み完了) が確認できるまでこれを繰り返します。確認できたら、書き込み対象アドレスと書き込むデータをそれぞれ更新し、対向機器 (AT93C36D) の 0 番地から 63 番地まで、全部で 64 回繰り返します。

書き込むデータは、1 アドレスあたり 2 バイトです。また書き込むデータに先立って、スタートビット (1)、OpC (2)、アドレス (6) の計 9 ビットが付随するため、計 25 ビットを 4 バイトの送信バッファに後ろ (LSB) 詰め格納して送信します。1 バイト目は 00000001B、2 バイト目は 01A₅A₄A₃A₂A₁A₀B、3 バイト目は D₁₅D₁₄D₁₃D₁₂D₁₁D₁₀D₉D₈、そして 4 バイト目は D₇D₆D₅D₄D₃D₂D₁D₀ となり、これを MSB ファーストで送信します。また、対向機器 (AT93C36D) はクロックの立ち上がりタイミングで DI 端子のデータを読み込むので、RL78/G10 の CSI では位相タイプ 4 で対応できます。図 5.1 に WRITE 命令実行時のタイミングを示します。

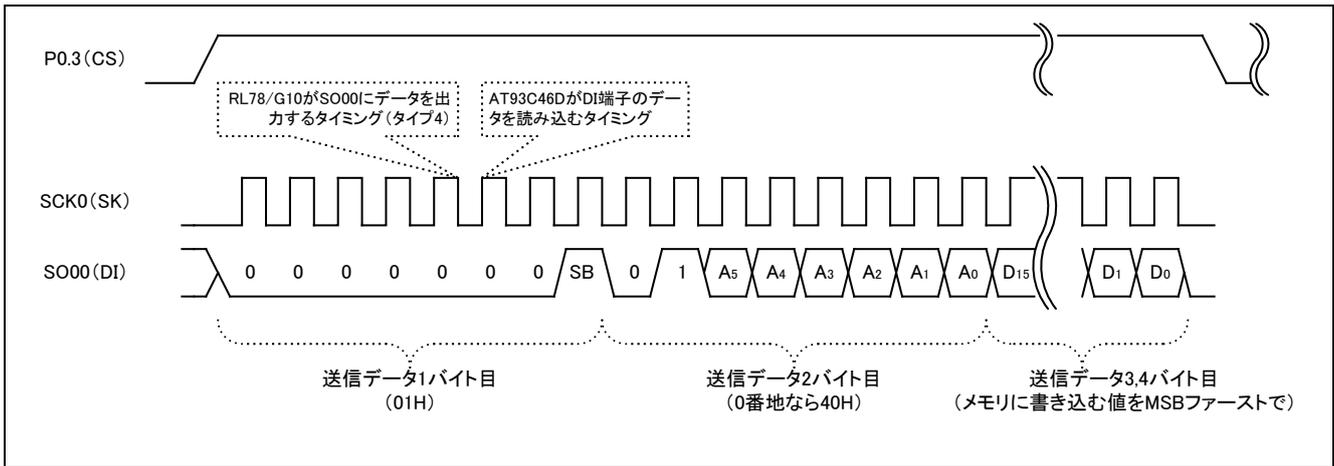


図 5.1 WRITE 命令実行時のタイミング

(5) 対向機器 (AT93C36D) に READ 命令 (データ読み出し) を実行します。0 番地から 63 番地までを順に読み出し、書き込んだデータと同じ内容が読み出せていることをデバッグ (CS+) の画面上で確認します。読み出し範囲は対向機器 (AT93C36D) の 0 番地から 63 番地までなので、READ 命令は 64 回実行されます。図 5.2 に、READ 命令実行時のタイミングを示します。

読み込むデータは、1 アドレスあたり 2 バイトです。読み出し命令は、スタートビット (1)、OpC (2)、アドレス (6)、タイミング調整のダミービット[値 0] (1)、データ読み出し中のクロック供給を促すためのダミービット[値 FFFFH] (16) の計 26 ビットを 4 バイトの送信バッファに後ろ (LSB) 詰め格納して送信します。つまり 1 バイト目は 00000010B、2 バイト目は 1A₅A₄A₃A₂A₁A₀B、そして 3 バイト目は FFH、4 バイト目も FFH となり、これを MSB ファーストで送信します。また、対向機器 (AT93C36D) はクロック立ち上がりのタイミングで DI 端子のデータを読み込みますが、DO 端子へのデータ出力もクロック立ち上がりのタイミングに同期します。そのため、本来であれば命令 3 バイト目から位相をタイプ 4 からタイプ 2 に変更するのが正しい方法ですが、AT93C46D の出力遅延時間が最大で 250ns であり、CSI00 のホールドタイムに比べて十分大きいことを考慮し、本アプリケーションノートでは位相タイプ 4 のまま送受信を継続させております。ただし、これはあくまで実験的な試みですので、お客様の開発におかれましては通信対向機器のデータシートをご確認いただき、仕様に合った設計をして頂きますようお願いいたします。図 5.2 に READ 命令実行時のタイミングを示します。

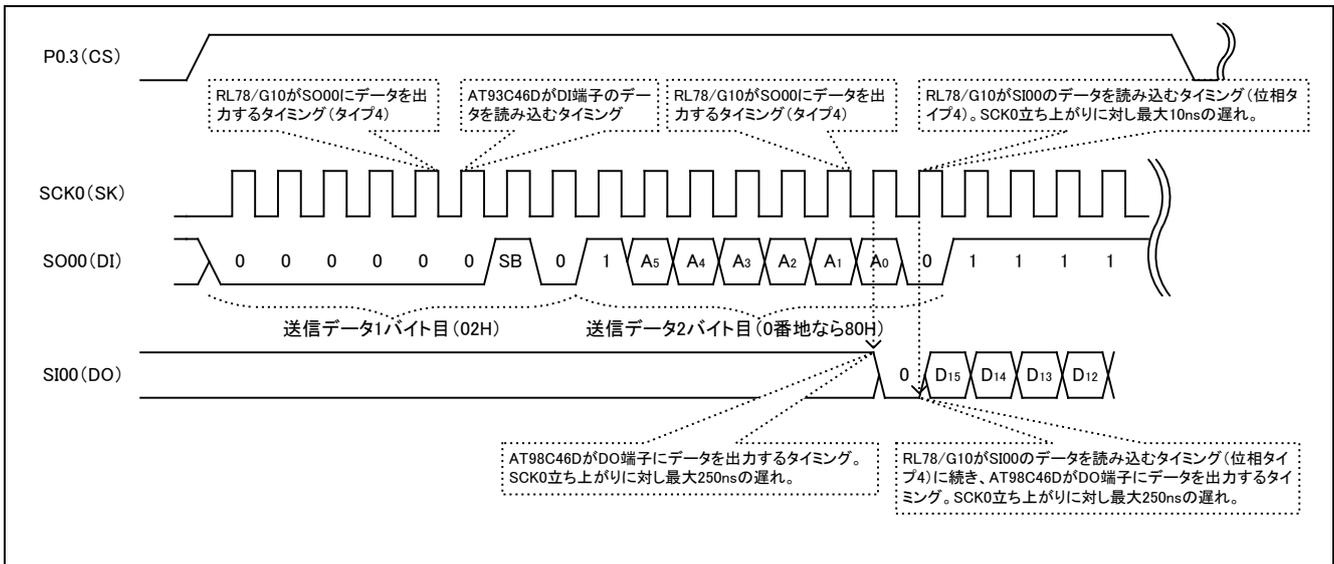


図 5.2 READ 命令実行時のタイミング

5.2 オプション・バイトの設定

表 5.1 にオプション・バイトの設定を示します。必要に応じて、お客様のシステムに最適な値を設定してください。

表 5.1 オプション・バイト設定

アドレス	設定値	内容
000C0H	11101110B	ウォッチドッグ・タイマ動作停止 (リセット解除後、カウント停止)
000C1H	11110111B	SPOR 検出電圧 電源立ち下がり時 TYP. 2.84V (2.70V ~ 2.96V) 電源立ち上がり時 TYP. 2.90V (2.76V ~ 3.02V) P125 をリセット端子として使用
000C2H	11111001B	高速オンチップ・オシレータ・クロック 20[MHz]
000C3H	10000101B	オンチップ・デバッグ動作許可

5.3 定数一覧

表 5.2 にサンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数一覧

定数名	設定値	内容
TRGONn	00000001B	通信動作を停止する
SOEON	00000001B	通信待機状態に遷移する
CTRXMDEH	11110000B	SCR00H レジスタ設定値 <ul style="list-style-type: none"> ・送受信を行う ・位相タイプ 4 ・エラー割込み禁止 ・パリティビットなし
CTRSMDEL	00000111B	SCR00L レジスタ設定値 <ul style="list-style-type: none"> ・MSB ファースト ・ストップビットなし ・8 ビット・データ長
CSMRDATAH	00000000B	SMR00H レジスタ設定値 <ul style="list-style-type: none"> ・動作クロック f_{MCK} に CK00 を選択 ・転送クロックに f_{MCK} の分周クロックを選択 ・ソフトウェア・トリガのみ有効
CSMRDATAL	00100000B	SMR00L レジスタ設定値 <ul style="list-style-type: none"> ・CSI モード ・転送完了割り込み
BUFFSIZE	32	全受信データ格納用バッファサイズ
ROMEND	01000000B	EEPROM の最終アドレス

5.4 変数一覧

表 5.3 にサンプルコードで使用する変数を示します。

表 5.3 サンプルコードで使用する変数一覧

変数名	内容
RCSISUBADDR	INTCSI00 割込み処理アドレス
DATACOUNT	送信データ数および受信データ数カウンタ
DATAPPOINT	送信データバッファおよび受信データバッファへのポインタ
RSNDBUF	送信データバッファ
RRCVBUF	受信データバッファ
TESTBUFF	データバッファ

5.5 関数（サブルーチン）一覧

表 5.4 に関数（サブルーチン）を示します。

表 5.4 関数（サブルーチン）一覧

関数名	内容
main	Microwire 通信による EEPROM の制御
__s_micro_read1	EEPROM の指定アドレスのデータ読み出し
__s_micro_write	EEPROM の指定アドレスへデータ書き込み
__s_micro_ewen	EEPROM を書き込み許可状態にする
__s_micro_ewds	EEPROM を書き込み禁止状態にする
__s_micro_eral	EEPROM のチップ全体を消去する
__s_waitend	EEPROM のデータ書き込み／チップ全体消去の完了を待つ
__s_chekend	EEPROM のデータ書き込み／チップ全体消去の完了ステータス読み出し
IINTCSIp	INTCSI00 割り込みの処理

5.6 関数（サブルーチン）仕様

サンプルコードの関数（サブルーチン）仕様を示します。

[関数名] main

概要	Microwire 通信によるシリアル EEPROM の制御
説明	シリアル EEPROM の全アドレスからデータを読み出す処理を繰り返します。サブルーチン開始時に P13.7 がハイ・レベルの場合は、シリアル EEPROM のチップ全体を消去した後、シリアル EEPROM へデータを書き込みます。
引数	なし
リターン値	なし
備考	なし

[関数名] __s_micro_read1

概要	シリアル EEPROM の指定アドレスのデータ読み出し
説明	シリアル EEPROM に READ 命令を送信し、指定アドレスからデータを読み出します。
引数	AX レジスタ : EEPROM の読み出しアドレス
リターン値	BC レジスタ : EEPROM から読み出されたデータ
備考	なし

[関数名] __s_micro_write

概要	シリアル EEPROM の指定アドレスへデータ書き込みトリガ処理
説明	シリアル EEPROM に WRITE 命令を送信し、指定アドレスへのデータ書き込みのトリガをかけます。（書き込み完了確認は別の処理）
引数	AX レジスタ : EEPROM への書き込みアドレス スタックポインタ+4 : EEPROM への書き込みデータ
リターン値	なし
備考	なし

[関数名] __s_micro_ewen

概要	シリアル EEPROM を書き込み許可状態にする
説明	シリアル EEPROM に EWEN 命令を送信し、書き込み可能状態にします。
引数	なし
リターン値	なし
備考	なし

[関数名] __s_micro_ewds

概要	シリアル EEPROM を書き込み禁止状態にする
説明	シリアル EEPROM に EWDS 命令を送信し、書き込み禁止状態にします。
引数	なし
リターン値	なし
備考	なし

[関数名] __s_micro_eral

概要	シリアル EEPROM のチップ全体を消去する
説明	シリアル EEPROM に ERAL 命令を送信し、チップ全体消去開始のトリガをかけます。（チップ全体消去完了確認は別の処理）
引数	なし
リターン値	なし
備考	なし

[関数名] __s_waitend

概要	シリアル EEPROM のデータ書き込み／チップ全体消去の完了を待つ
説明	シリアル EEPROM へのデータ書き込みおよびチップ全体消去が完了するまで待ちます。
引数	なし
リターン値	なし
備考	なし

[関数名] __s_chekend

概要	シリアル EEPROM のデータ書き込み／チップ全体消去の完了ステータス読み出し
説明	シリアル EEPROM へのデータ書き込みおよびチップ全体消去の完了ステータス読み出します。
引数	なし
リターン値	CY レジスタ : 完了ステータス (0 = 処理中, 1 = 完了)
備考	なし

[関数名] IINTCSIp

概要	INTCSI00 割り込みの処理
説明	INTCSI00 割り込み発生時、RCSISUBADDR に設定された処理アドレスの処理を実行します。
引数	なし
リターン値	なし
備考	なし

5.7 フローチャート

図 5.3 に本アプリケーションノートのサンプルコードの全体フローを示します。

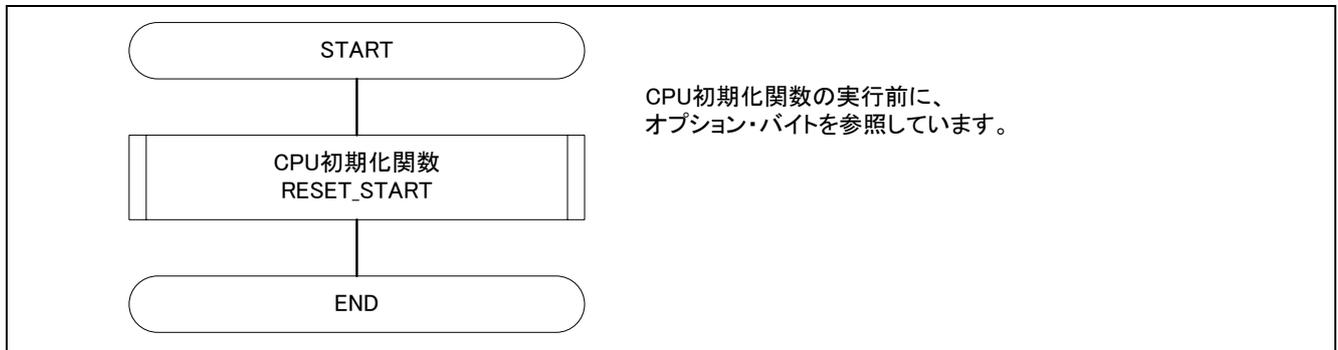


図 5.3 全体フロー

5.7.1 CPU 初期化関数

図 5.4 に CPU 初期化関数のフローチャートを示します。

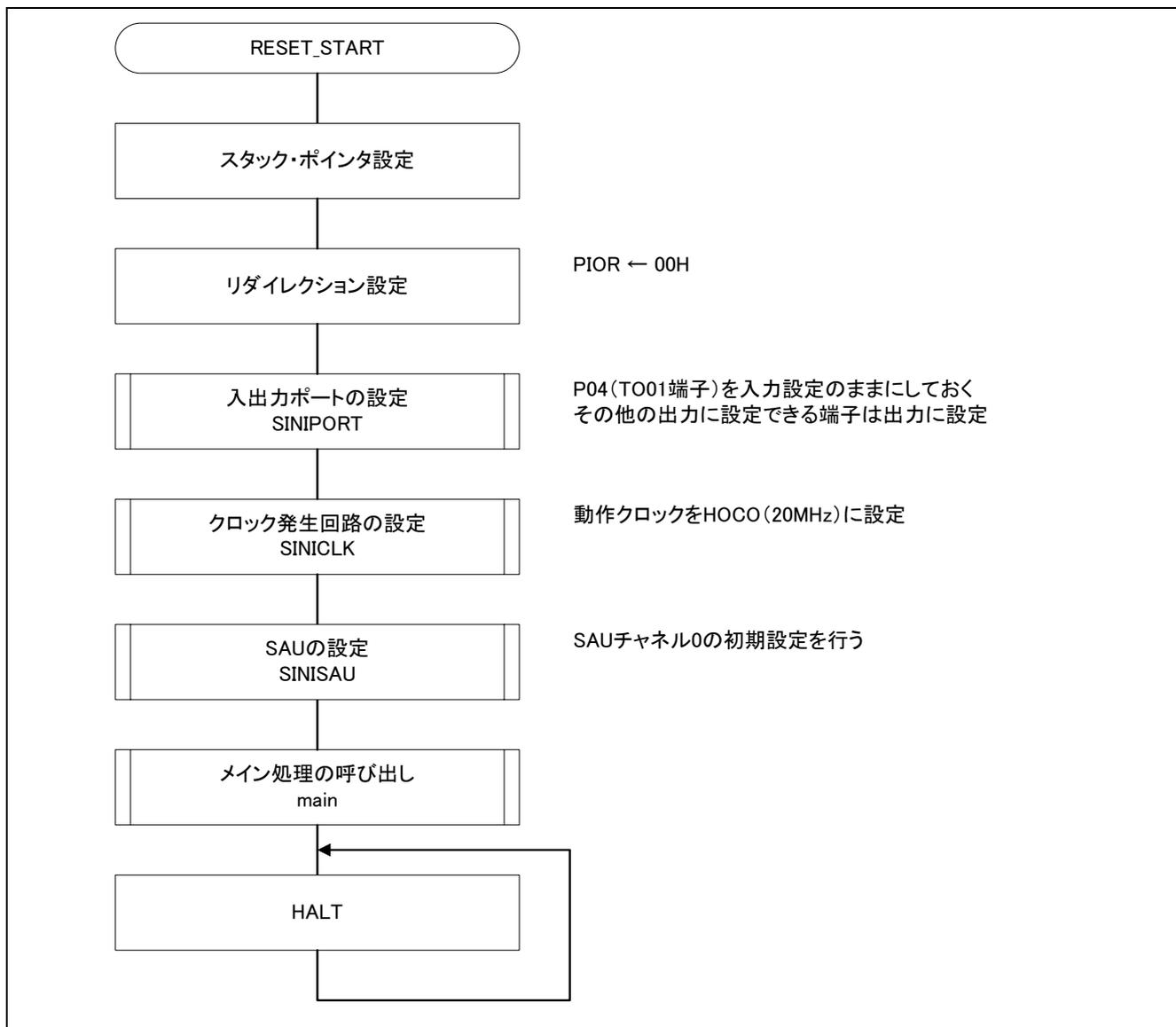


図 5.4 CPU 初期化関数

5.7.2 入出力ポート設定

図 5.5 に入出力ポート設定のフローチャートを示します。

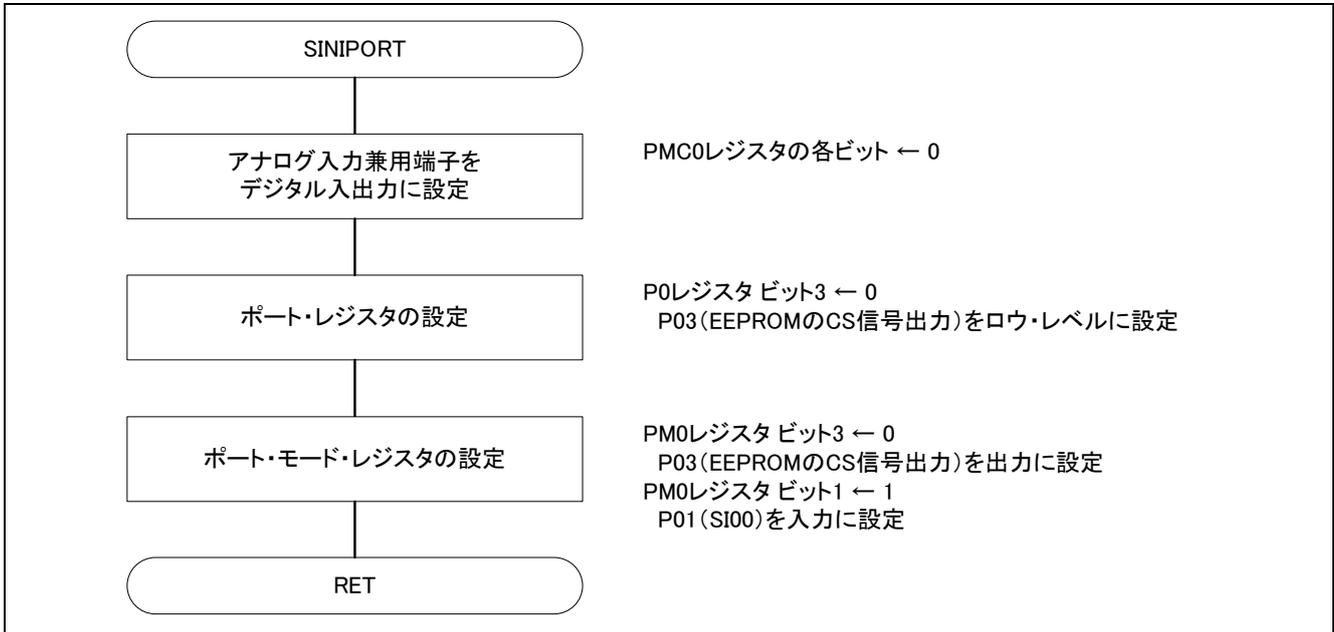


図 5.5 入出力ポート設定

注意. 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計して下さい。
また、未使用の入力専用ポートは個別に抵抗を解して VDD 又は VSS に接続して下さい。

チップ・セレクト信号出力用ポート、SI00 端子の設定

- ・ポート・レジスタ (P0)
- ・ポート・モード・レジスタ (PM0)
- P03 の入出力選択
- P01 (SI00) の入出力選択

略語：P0

7	6	5	4	3	2	1	0
0	0	0	P04	P03	P02	P01	P00
x	x	x	x	0	x	x	x

ビット 3

P03	出力データの制御 (出力モード時)	入力データの読み出し (入力モード時)
0	0 を出力	ロウ・レベルを入力
1	1 を出力	ハイ・レベルを入力

略語：PM0

7	6	5	4	3	2	1	0
1	1	1	PM04	PM03	PM02	PM01	PM00
x	x	x	x	0	x	1	x

ビット3

PM03	PM03 の入出力モード選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

ビット1

PM01	PM01 の入出力モード選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.3 クロック発生回路の設定

図 5.6 にクロック発生回路の設定のフローチャートを示します。

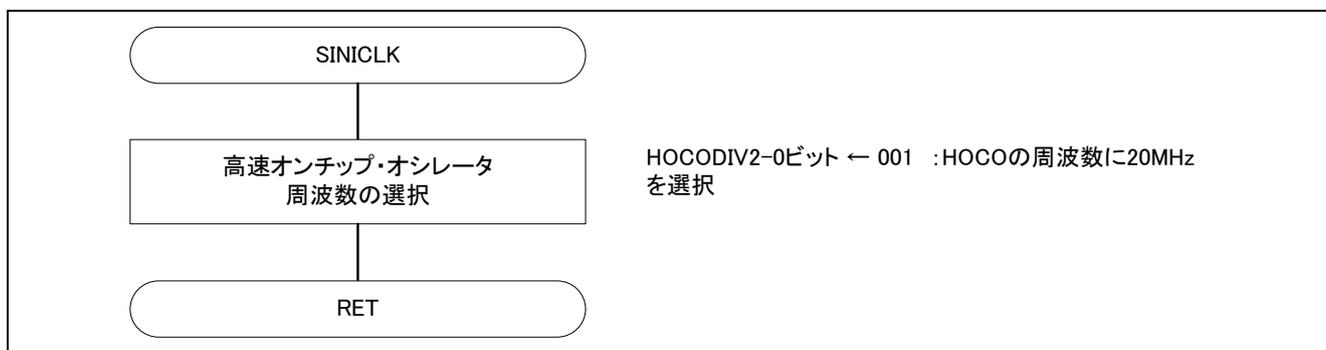


図 5.6 クロック発生回路の設定

注意. CPU クロックの設定 (SINICKL) については、RL78/G10 初期設定 CC-RL (R01AN2668J) アプリケーションノート “フローチャート” を参照してください。

5.7.4 シリアル・アレイ・ユニットの設定

図 5.7 にシリアル・アレイ・ユニットの設定のフローチャートを示します。

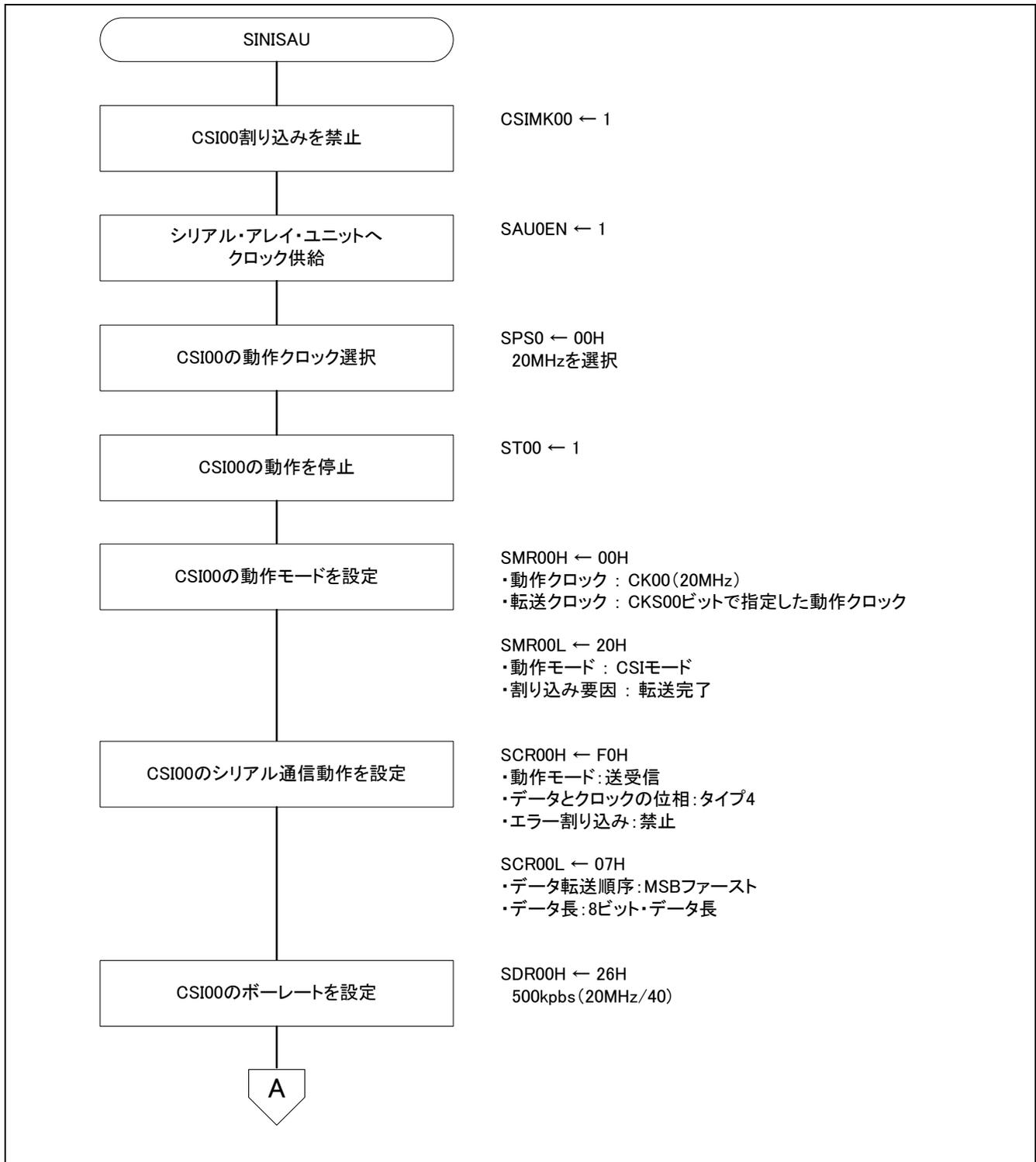


図 5.7 シリアル・アレイ・ユニットの設定 (1/2)

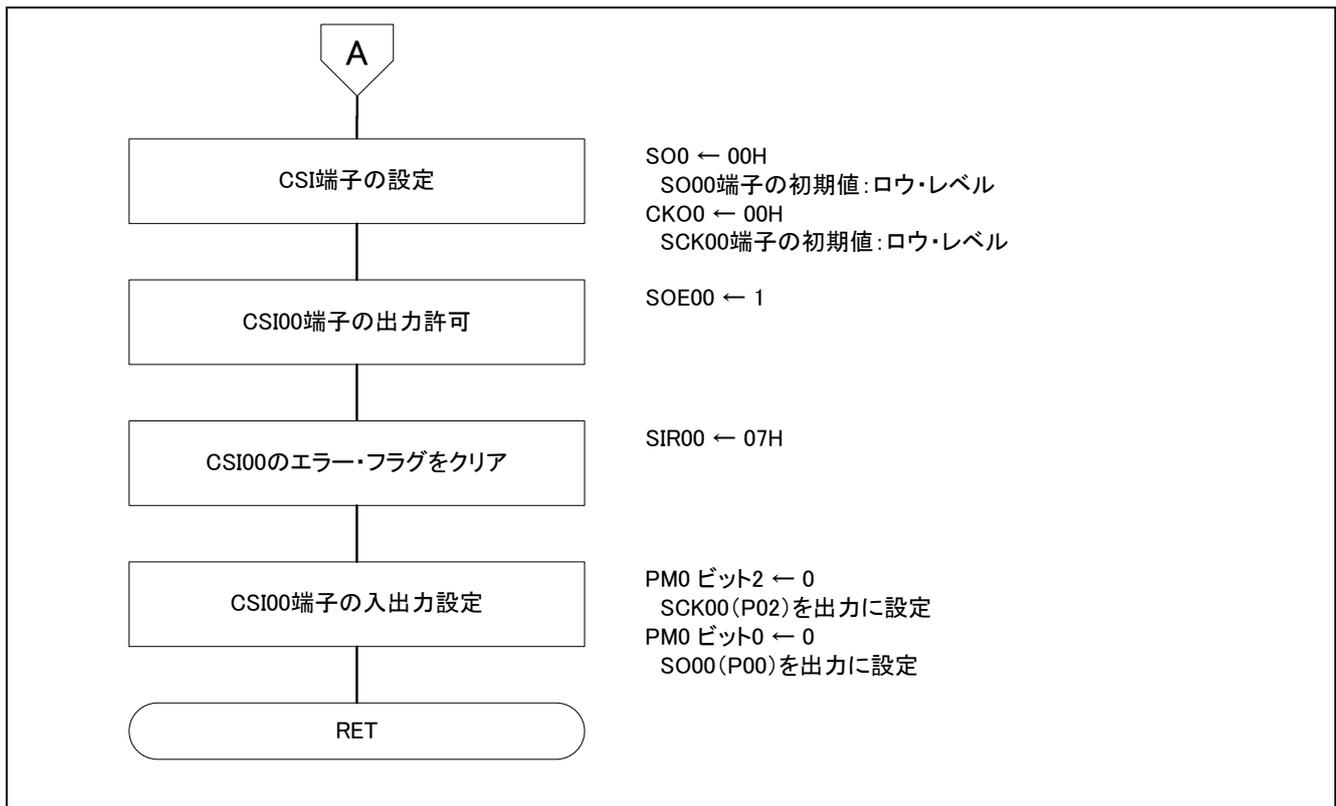


図 5.7 シリアル・アレイ・ユニットの設定 (2/2)

SAU の割込みマスク設定

- ・割込みマスク・フラグ・レジスタ (MK0L)
 割込みのマスクの設定

略語 : MK0L

7	6	5	4	3	2	1	0
TMMK00	TMMK01H	SREMK0	SRMK0	STMK0 CSIMK00 IICMK00	PMK1	PMK0	WDTIMK
x	x	x	x	1	x	x	x

ビット3

CSIMK00	割込み処理の制御
0	割込み処理許可
1	割込み処理禁止

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

SAU へのクロック供給開始

- ・周辺イネーブル・レジスタ 0 (PER0)

シリアル・アレイ・ユニットへのクロック供給開始設定

略語 : PER0

7	6	5	4	3	2	1	0
TMKAEN ^注	CPMEN ^注	ADCEN	IICA0EN ^注	0	SAU0EN	0	TAU0EN
x	x	x	x	0	1	0	x

ビット 2

SAU0EN	シリアル・アレイ・ユニットの入カクロック供給の制御
0	入カクロック供給停止
1	入カクロック供給

注. 16 ピン製品のみ。

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

シリアル・クロック選択

- ・シリアル・クロック選択レジスタ 0 (SPS0)

シリアル・アレイ・ユニットの動作クロックを選択

略語 : SPS0

7	6	5	4	3	2	1	0
PRS013	PRS012	PRS011	PRS010	PRS003	PRS002	PRS001	PRS000
x	x	x	x	0	0	0	0

PRS 003	PRS 002	PRS 001	PRS 000	動作クロック (CK00) の選択					
				f_{CLK} = 1.25MHz	f_{CLK} = 2.5MHz	f_{CLK} = 5MHz	f_{CLK} = 10MHz	f_{CLK} = 20MHz	
0	0	0	0	f_{CLK}	1.25MHz	2.5MHz	5MHz	10MHz	20MHz
0	0	0	1	$f_{CLK}/2$	625kHz	1.25MHz	2.5MHz	5MHz	10MHz
0	0	1	0	$f_{CLK}/2^2$	313kHz	625kHz	1.25MHz	2.5MHz	5MHz
0	0	1	1	$f_{CLK}/2^3$	156kHz	313kHz	625kHz	1.25MHz	2.5MHz
0	1	0	0	$f_{CLK}/2^4$	78.1kHz	156kHz	313kHz	625kHz	1.25MHz
0	1	0	1	$f_{CLK}/2^5$	39.1kHz	78.1kHz	156kHz	313kHz	625kHz
0	1	1	0	$f_{CLK}/2^6$	19.5kHz	39.1kHz	78.1kHz	156kHz	313kHz
0	1	1	1	$f_{CLK}/2^7$	9.77kHz	19.5kHz	39.1kHz	78.1kHz	156kHz
1	0	0	0	$f_{CLK}/2^8$	4.88kHz	9.77kHz	19.5kHz	39.1kHz	78.1kHz
1	0	0	1	$f_{CLK}/2^9$	2.44kHz	4.88kHz	9.77kHz	19.5kHz	39.1kHz
1	0	1	0	$f_{CLK}/2^{10}$	1.22kHz	2.44kHz	4.88kHz	9.77kHz	19.5kHz
1	0	1	1	$f_{CLK}/2^{11}$	625Hz	1.22kHz	2.44kHz	4.88kHz	9.77kHz
1	1	0	0	$f_{CLK}/2^{12}$	313Hz	625Hz	1.22kHz	2.44kHz	4.88kHz
1	1	0	1	$f_{CLK}/2^{13}$	152Hz	313Hz	625Hz	1.22kHz	2.44kHz
1	1	1	0	$f_{CLK}/2^{14}$	78Hz	152Hz	313Hz	625Hz	1.22kHz
1	1	1	1	$f_{CLK}/2^{15}$	39Hz	78Hz	152Hz	313Hz	625Hz

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

SAU の動作停止

- ・シリアル・チャンネル停止レジスタ 0 (ST0)

シリアル・アレイ・ユニットのチャンネル停止設定

略語 : ST0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	ST01	ST00
0	0	0	0	0	0	x	1

ビット 0

ST00	チャンネルの動作停止トリガ
0	トリガ動作しない
1	SE0n ビットを 0 にクリアし、通信動作を停止する

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

SAU0 チャネル 0 の動作モードの設定

- ・シリアル・モード・レジスタ 00 (SMR00H,SMR00L)

動作クロック (f_{MCK}) の選択

転送クロック (f_{TCLK}) の選択

動作モードの設定

割り込み要因の設定

略語 : SMR00H

7	6	5	4	3	2	1	0
CKS00	CCS00	0	0	0	0	0	STS01 ^注
0	0	0	0	0	0	0	0

注. SMR01H のみ。

ビット 7

CKS00	チャンネル 0 の動作クロック (f_{MCK}) の選択
0	SPS0 レジスタで設定した動作クロック CK00
1	SPS0 レジスタで設定した動作クロック CK01

ビット 6

CCS00	チャンネル 0 のカウント・クロック (f_{TCLK}) の選択
0	CKS00 ビットで指定した動作クロック f_{MCK} の分周クロック
1	SCKp 端子からの入力クロック (CSI モードのスレーブ転送)

ビット 0

STS01 ^注	スタート・トリガ要因
0	ソフトウェア・トリガのみ有効 (CSI, UART 送信, 簡易 I ² C 時に選択)
1	RxD0 端子の有効エッジ (UART 受信時に選択)

注. SMR01H のみ。

略語 : SMR00L

7	6	5	4	3	2	1	0
0	0	1	0	0	MD002	MD001	MD000
0	0	1	0	0	0	0	0

ビット 2,1

MD002	MD001	チャンネル 0 の動作モード設定
0	0	CSI モード
0	1	UART モード
1	0	簡易 I ² C モード
1	1	設定禁止

ビット 0

MD000	チャンネル 0 の割り込み要因の設定
0	転送完了割り込み
1	バッファ空き割り込み (転送データが SDR00L レジスタからシフト・レジスタに転送されたタイミングで発生)

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

SAU0 チャネル 0 のシリアル通信動作設定

- ・シリアル通信動作設定レジスタ 00 (SCR00H,SCR00L)

動作モードの設定

データとクロックの位相選択

エラー割り込みのマスク可否選択

データ転送順序の設定

データ長設定

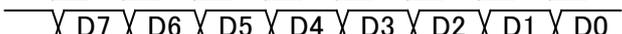
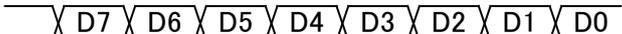
略語 : SCR00H

7	6	5	4	3	2	1	0
TXE00	RXE00	DAP00	CKP00	0	ECC00	PTC001	PTC000
1	1	1	1	0	0	0	0

ビット 7,6

TXE00	RXE00	チャンネル 0 の動作モード設定
0	0	通信禁止
0	1	受信のみを行う
1	0	送信のみを行う
1	1	送受信を行う

ビット 5,4

DAP00	CKP00	CSI モードでのデータとクロックの位相選択	タイプ
0	0	SCK00  SO00  SI00入カタイミング 	1
0	1	SCK00  SO00  SI00入カタイミング 	2
1	0	SCK00  SO00  SI00入カタイミング 	3
1	1	SCK00  SO00  SI00入カタイミング 	4

略語：SCR00H

7	6	5	4	3	2	1	0
TXE00	RXE00	DAP00	CKP00	0	ECC00	PTC001	PTC000
1	1	1	1	0	0	0	0

ビット 2

ECC00	エラー割り込み (INTSRE0) のマスク可否の選択
0	エラー割り込み (INTSRE0) の発生を禁止する (INTSR0 が発生する)
1	エラー割り込み (INTSRE0) の発生を許可する (エラー発生時、INTSR0 は発生しない)

ビット 1,0

PTC001	PTC000	UART モードでのパリティ・ビットの設定	
		送信動作	受信動作
0	0	パリティ・ビットを出力しない	パリティなしで受信
0	1	0 パリティを出力	パリティ判定を行わない
1	0	偶数パリティを出力	偶数パリティとして判定を行う
1	1	奇数パリティを出力	奇数パリティとして判定を行う

略語：SCR00L

7	6	5	4	3	2	1	0
DIR00	0	SLC001	SLC000	0	1	1	DLS000
0	0	0	0	0	1	1	1

ビット 7

DIR00	CSI, UART モードでのデータ転送順序の選択
0	MSB ファーストで入出力を行う
1	LSB ファーストで入出力を行う

ビット 5,4

SLC001	SLC000	UART モードでのストップ・ビットの設定
0	0	ストップ・ビットなし
0	1	ストップ・ビット長 = 1 ビット
1	0	ストップ・ビット長 = 2 ビット
1	1	設定禁止

ビット 0

DLS000	CSI, UART モードでのデータ長の設定
0	7 ビット・データ長 (SDR00L レジスタのビット 0-6 に格納)
1	8 ビット・データ長 (SDR00L レジスタのビット 0-7 に格納)

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

動作クロックの分周設定

- ・シリアル・データ・レジスタ 00 (SDR00H)

動作クロック (f_{MCK}) の設定

略語 : SDR00H

7	6	5	4	3	2	1	0
							0

ビット 7-1

SDR00H[7:1]							動作クロック (f_{MCK}) の分周による転送クロック設定
0	0	0	0	0	0	0	$f_{MCK}/2$
0	0	0	0	0	0	1	$f_{MCK}/4$
0	0	0	0	0	1	0	$f_{MCK}/6$
0	0	0	0	0	1	1	$f_{MCK}/8$
.
.
.
0	0	1	0	0	1	1	$f_{MCK}/40$
.
.
.
1	1	1	1	1	1	0	$f_{MCK}/254$
1	1	1	1	1	1	1	$f_{MCK}/256$

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

SCK00 端子、SO00 端子の出力設定

- ・シリアル・クロック出力レジスタ 0 (CKO0)
シリアル・クロック出力端子の出力値を設定
- ・シリアル出力レジスタ 0 (SO0)
シリアル出力端子の出力値を設定

略語：CKO0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	CKO00
0	0	0	0	0	0	0	0

ビット 0

CKO00	チャンネル 0 のシリアル・クロック出力
0	シリアル・クロック出力値が “0”
1	シリアル・クロック出力値が “1”

略語：SO0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	SO00
0	0	0	0	0	0	0	0

ビット 0

SO00	チャンネル 0 のシリアル・データ出力
0	シリアル・データ出力値が “0”
1	シリアル・データ出力値が “1”

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

シリアル通信動作での出力許可設定

- ・シリアル出力許可レジスタ 0 (SOE0)

シリアル通信動作の出力許可を設定

略語 : SOE0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	SOE00
0	0	0	0	0	0	0	1

ビット 0

SOE00	チャンネル 0 のシリアル出力許可 / 停止
0	シリアル通信動作による出力停止
1	シリアル通信動作による出力許可

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

SAU0 チャンネル 0 のエラーフラグクリア

- ・シリアル・フラグ・クリア・トリガ・レジスタ 00 (SIR00)

パリティ・エラー・フラグのクリア

オーバーラン・エラー・フラグのクリア

略語 : SIR00

7	6	5	4	3	2	1	0
0	0	0	0	0	0	PECT00	OVCT00
0	0	0	0	0	0	1	1

ビット 1

PECT00	チャンネル 0 のパリティ・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR00 レジスタの PEF00 ビットを 0 にする

ビット 0

OVCT00	チャンネル 0 のオーバーラン・エラー・フラグのクリア・トリガ
0	クリアしない
1	SSR00 レジスタの OVF00 ビットを 0 にする

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

SCK00 端子、SO00 端子のポート設定

- ・ポート・モード・レジスタ (PM0)

P02 (SCK00) の入出力選択

P00 (SO00) の入出力選択

略語 : PM0

7	6	5	4	3	2	1	0
1	1	1	PM04	PM03	PM02	PM01	PM00
1	1	1	x	x	0	x	0

ビット 2,0

PM02,PM01	PM03 の入出力モード選択
0	出力モード (出力バッファ・オン)
1	入力モード (出力バッファ・オフ)

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.5 メイン処理

図 5.7 にメイン処理のフローチャートを示します。

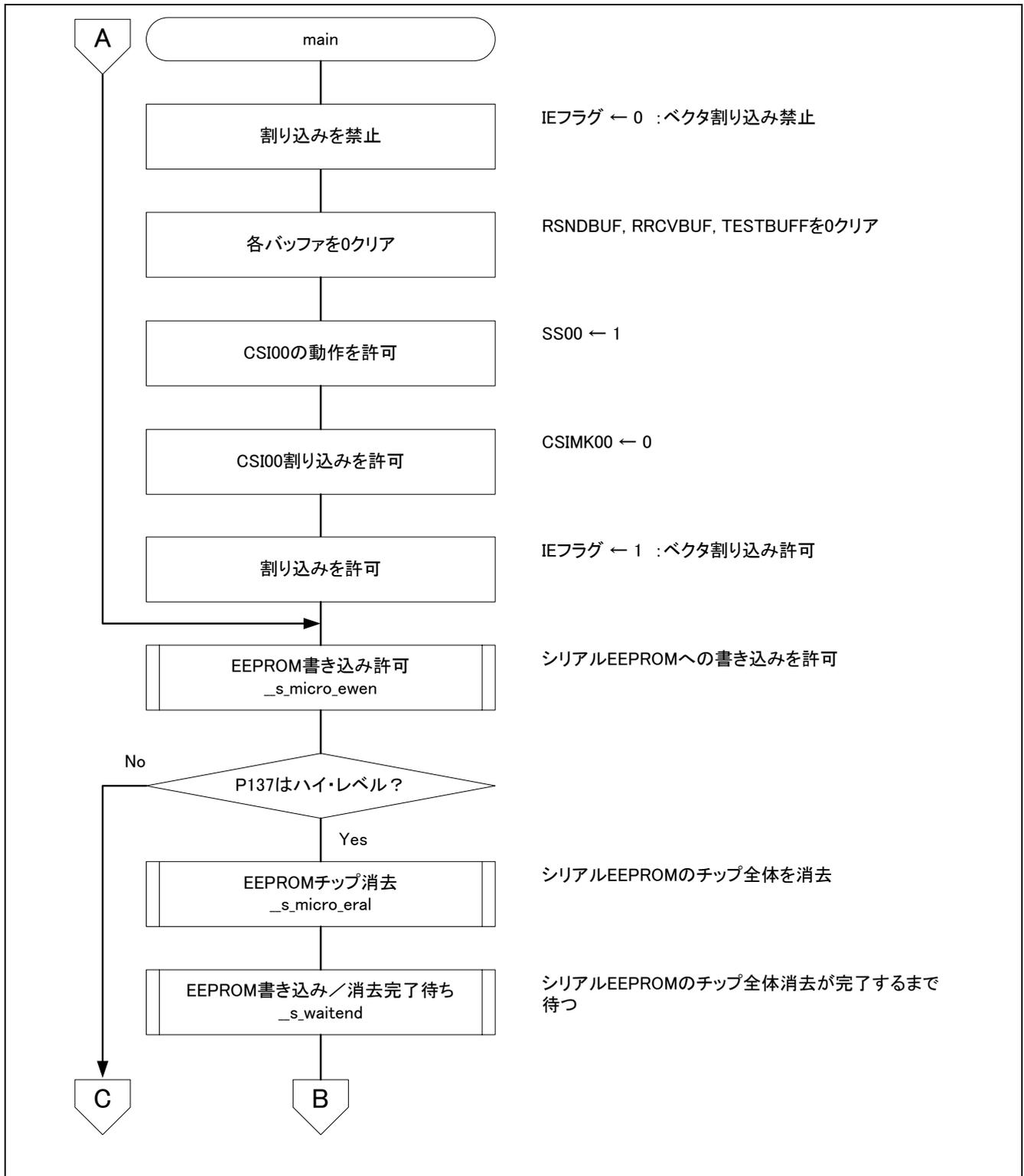


図 5.8 メイン処理 (1/3)

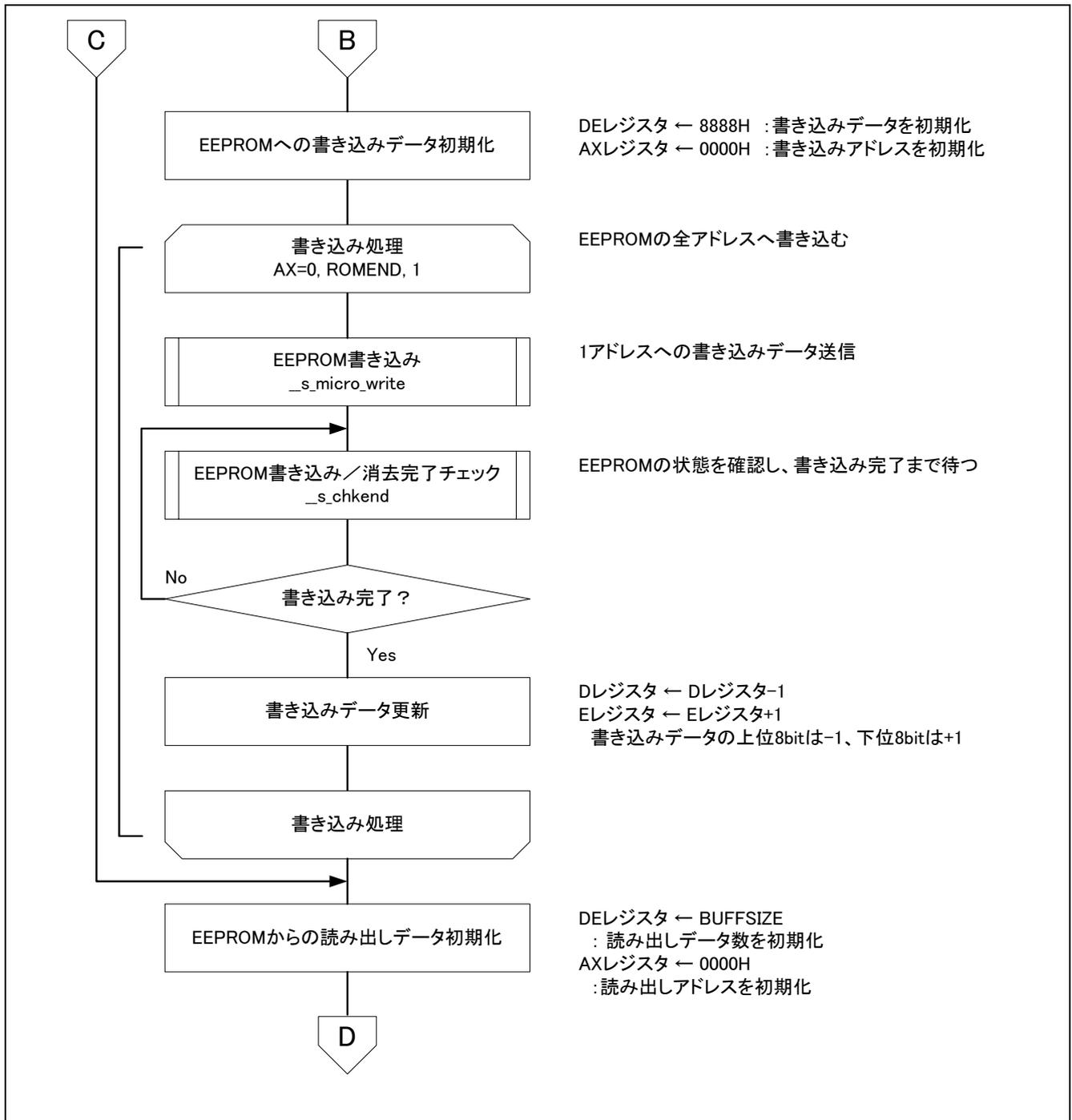


図 5.8 メイン処理 (2/3)

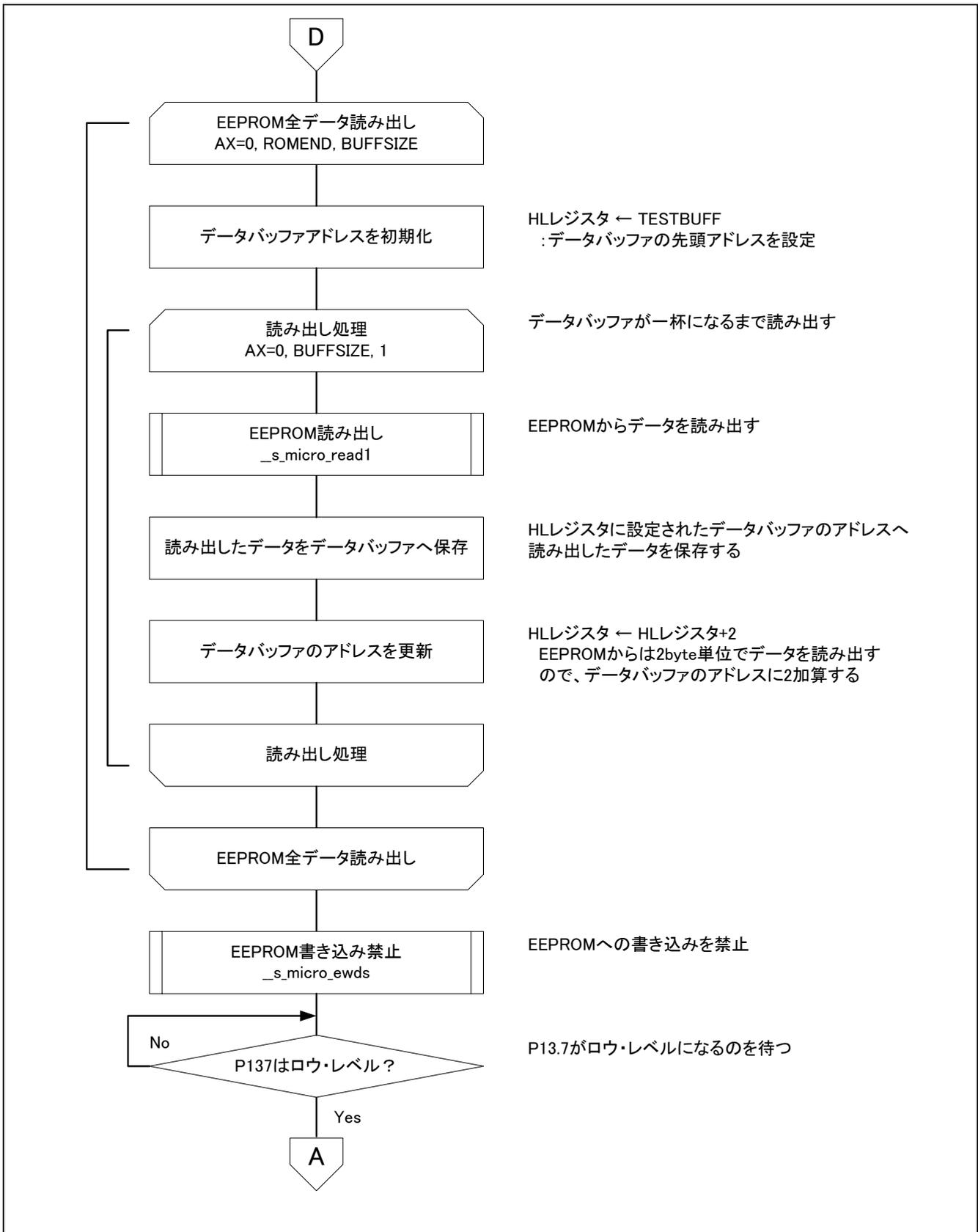


図 5.8 メイン処理 (3/3)

SAU の動作許可

- ・シリアル・チャンネル開始レジスタ 0 (SS0)

シリアル・アレイ・ユニットのチャンネル動作許可設定

略語 : SS0

7	6	5	4	3	2	1	0
0	0	0	0	0	0	SS01	SS00
0	0	0	0	0	0	0	1

ビット 0

SS00	チャンネルの動作開始トリガ
0	トリガ動作しない
1	SE0n ビットを 1 にセットし、通信動作を開始する

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

SAU の割込みマスク設定

- ・割込みマスク・フラグ・レジスタ (MK0L)

割込みのマスクの設定

略語 : MK0L

7	6	5	4	3	2	1	0
TMMK00	TMMK01H	SREMK0	SRMK0	STMK0 CSIMK00 IICMK00	PMK1	PMK0	WDTIMK
x	x	x	x	0	x	x	x

ビット 3

CSIMK00	割込み処理の制御
0	割込み処理許可
1	割込み処理禁止

注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.6 EEPROM の指定アドレスのデータ読み出し処理

図 5.9 に EEPROM の指定アドレスのデータ読み出し処理のフローチャートを示します。

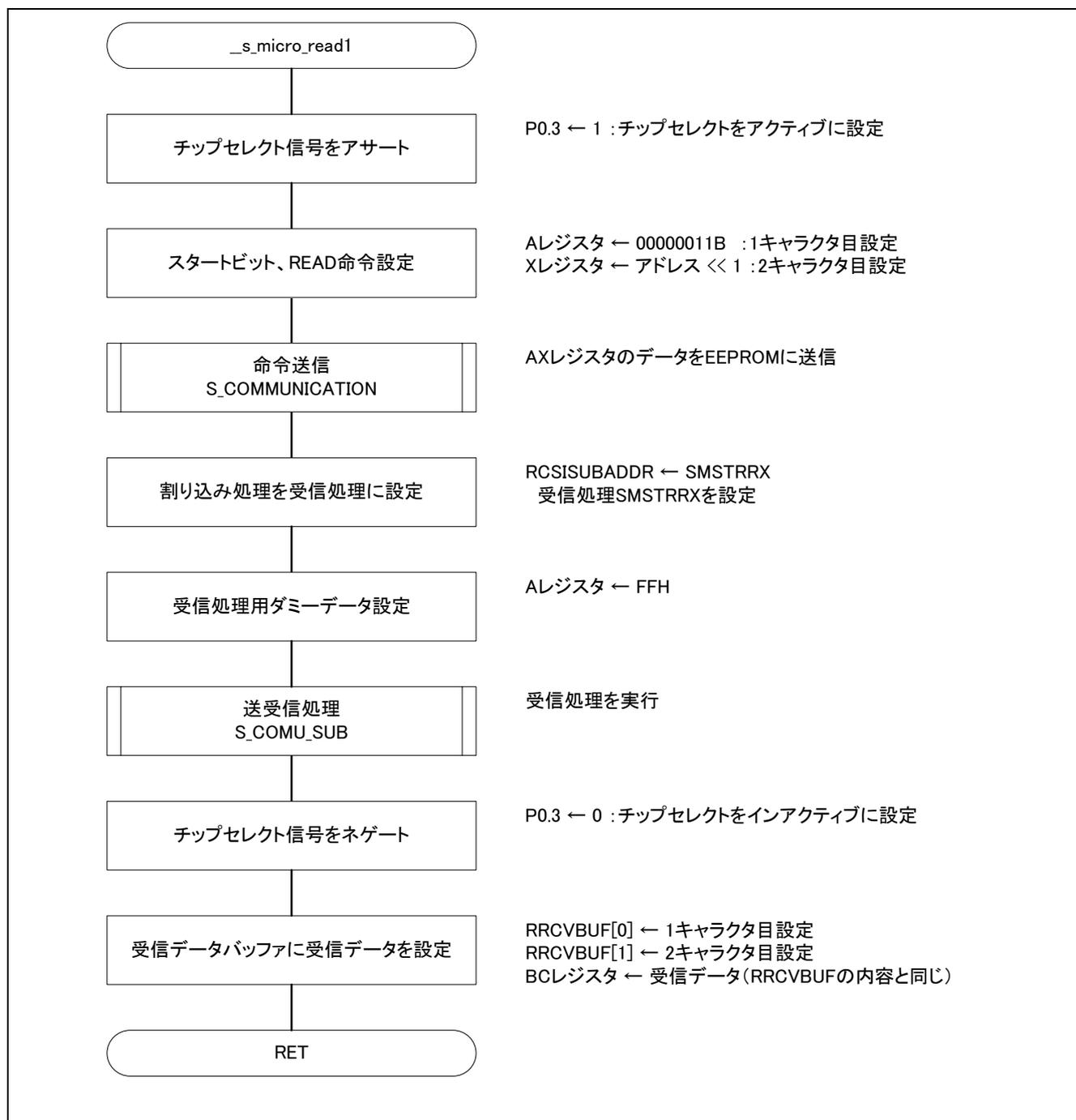


図 5.9 EEPROM の指定アドレスのデータ読み出し処理

5.7.7 EEPROM の指定アドレスヘデータ書き込み処理

図 5.10 に EEPROM の指定アドレスヘデータ書き込み処理のフローチャートを示します。

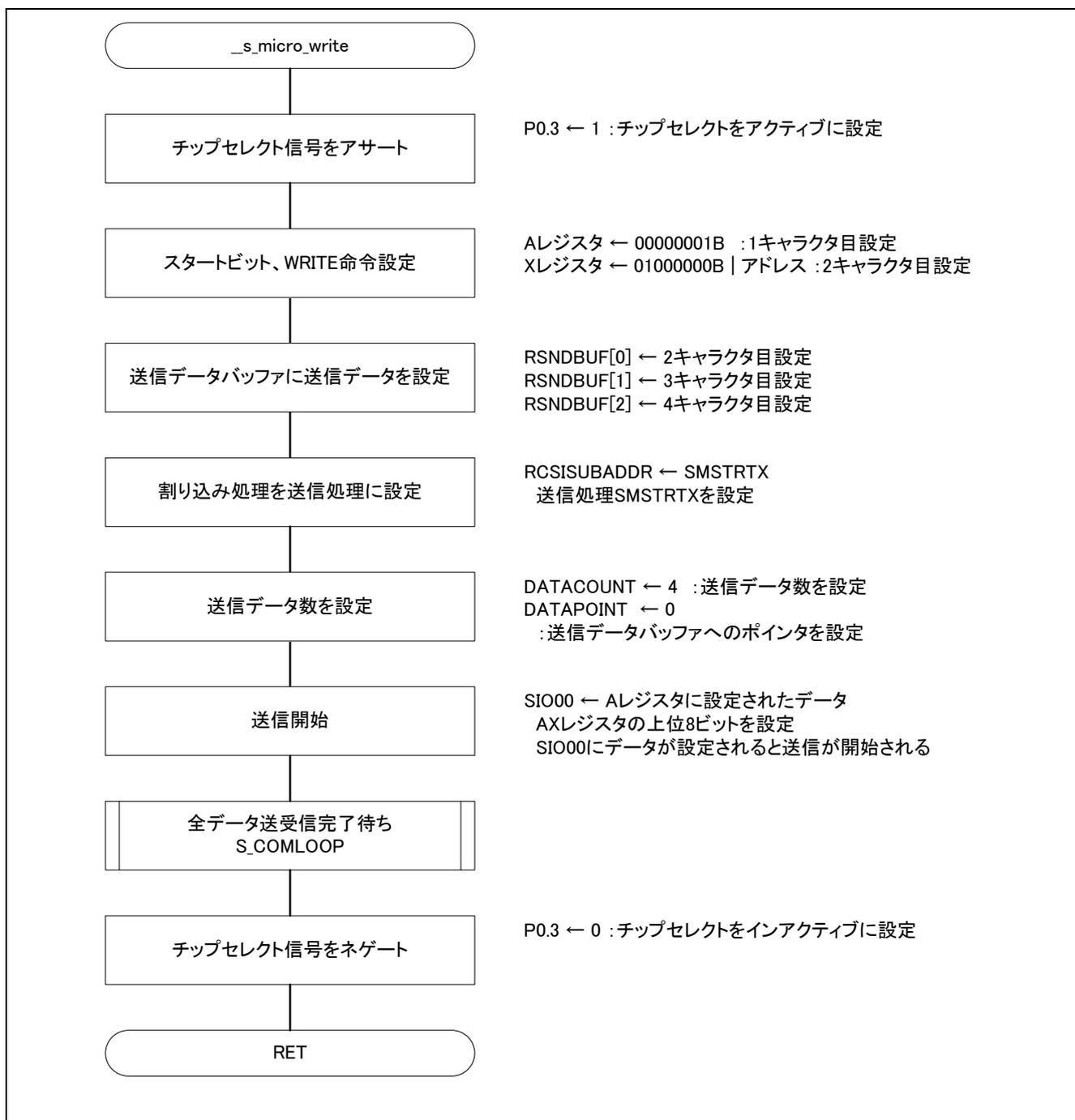


図 5.10 EEPROM の指定アドレスヘデータ書き込み処理

SAU0 チャネル 0 の送信データ設定

- ・シリアル・データ・レジスタ 0 (SDR00L(SIO00))

送信データの設定

略語 : SDR00H(SIO00)



注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.8 EEPROM を書き込み許可状態にする処理

図 5.11 に EEPROM を書き込み許可状態にする処理のフローチャートを示します。

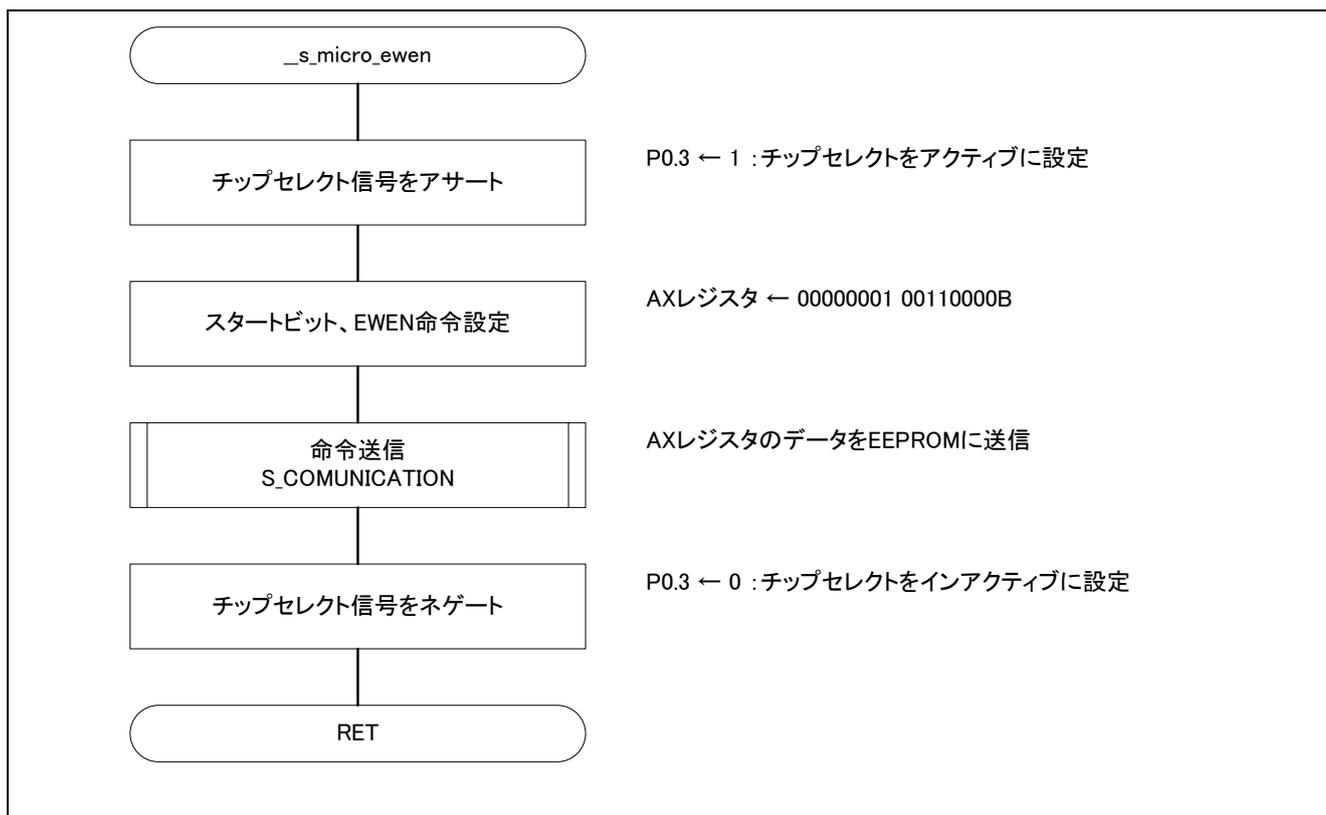


図 5.11 EEPROM を書き込み許可状態にする処理

5.7.9 EEPROM を書き込み禁止状態にする処理

図 5.12 に EEPROM を書き込み禁止状態にする処理のフローチャートを示します。

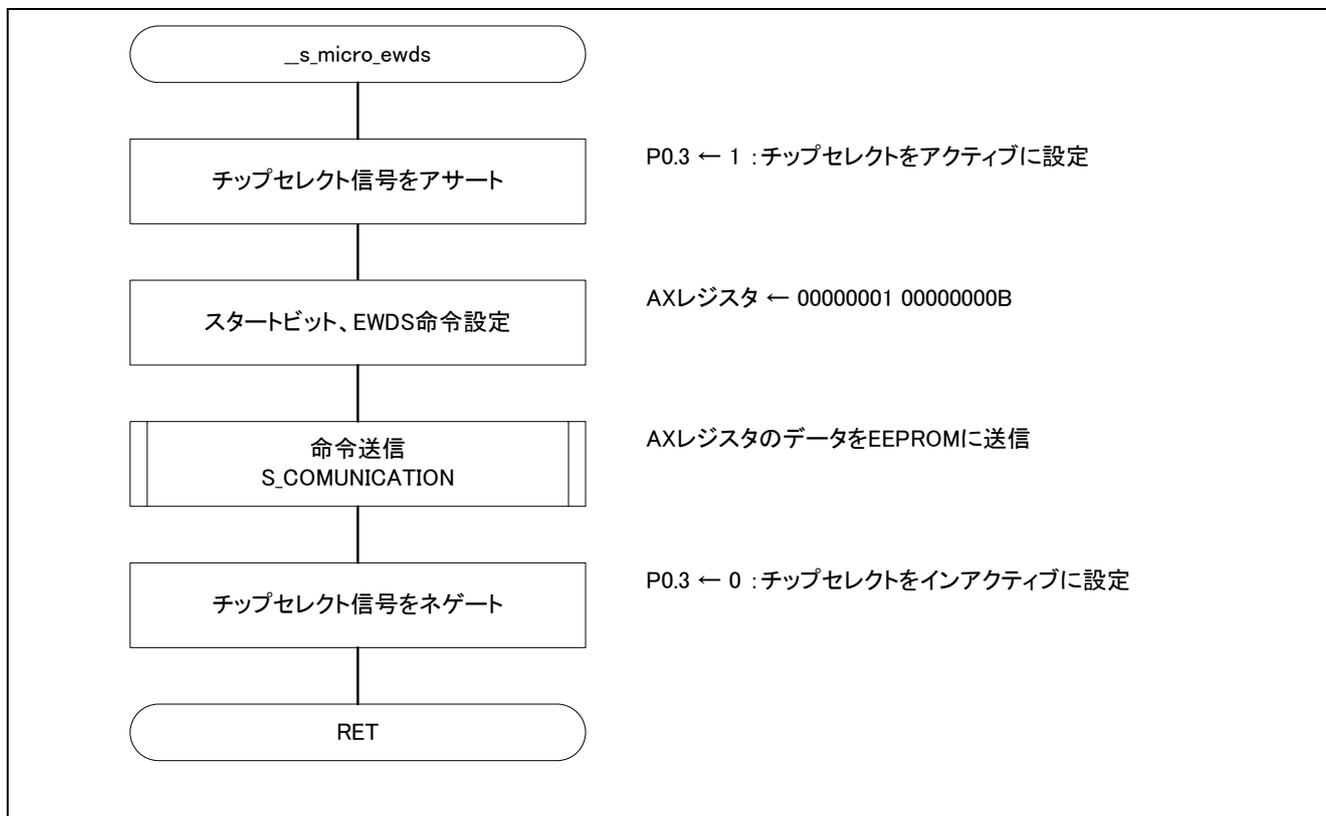


図 5.12 EEPROM を書き込み禁止状態にする処理

5.7.10 EEPROM のチップ全体を消去する処理

図 5.13 に EEPROM のチップ全体を消去する処理のフローチャートを示します。

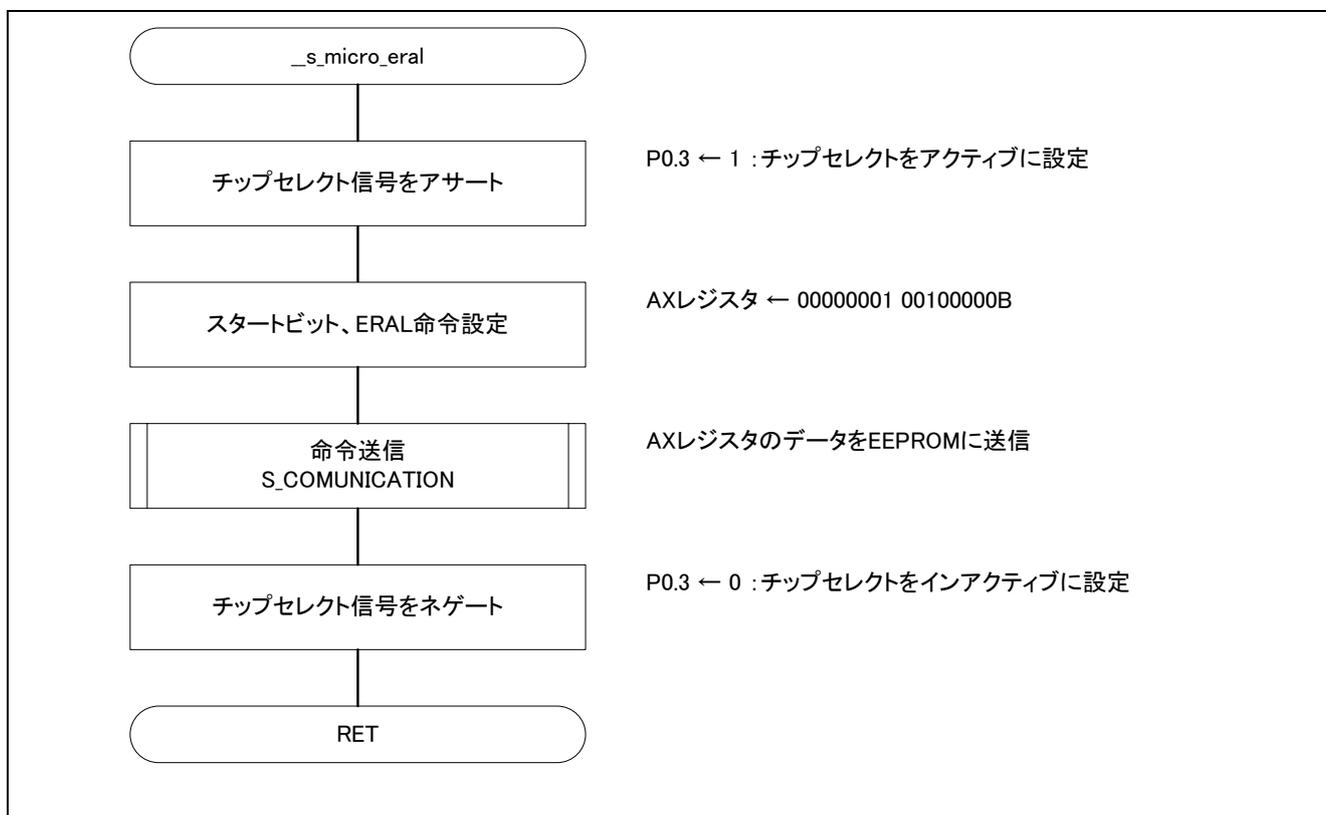


図 5.13 EEPROM のチップ全体を消去する処理

5.7.11 EEPROM のデータ書き込み／チップ全体消去の完了を待つ処理

図 5.14 に EEPROM のデータ書き込み／チップ全体消去の完了を待つ処理のフローチャートを示します。

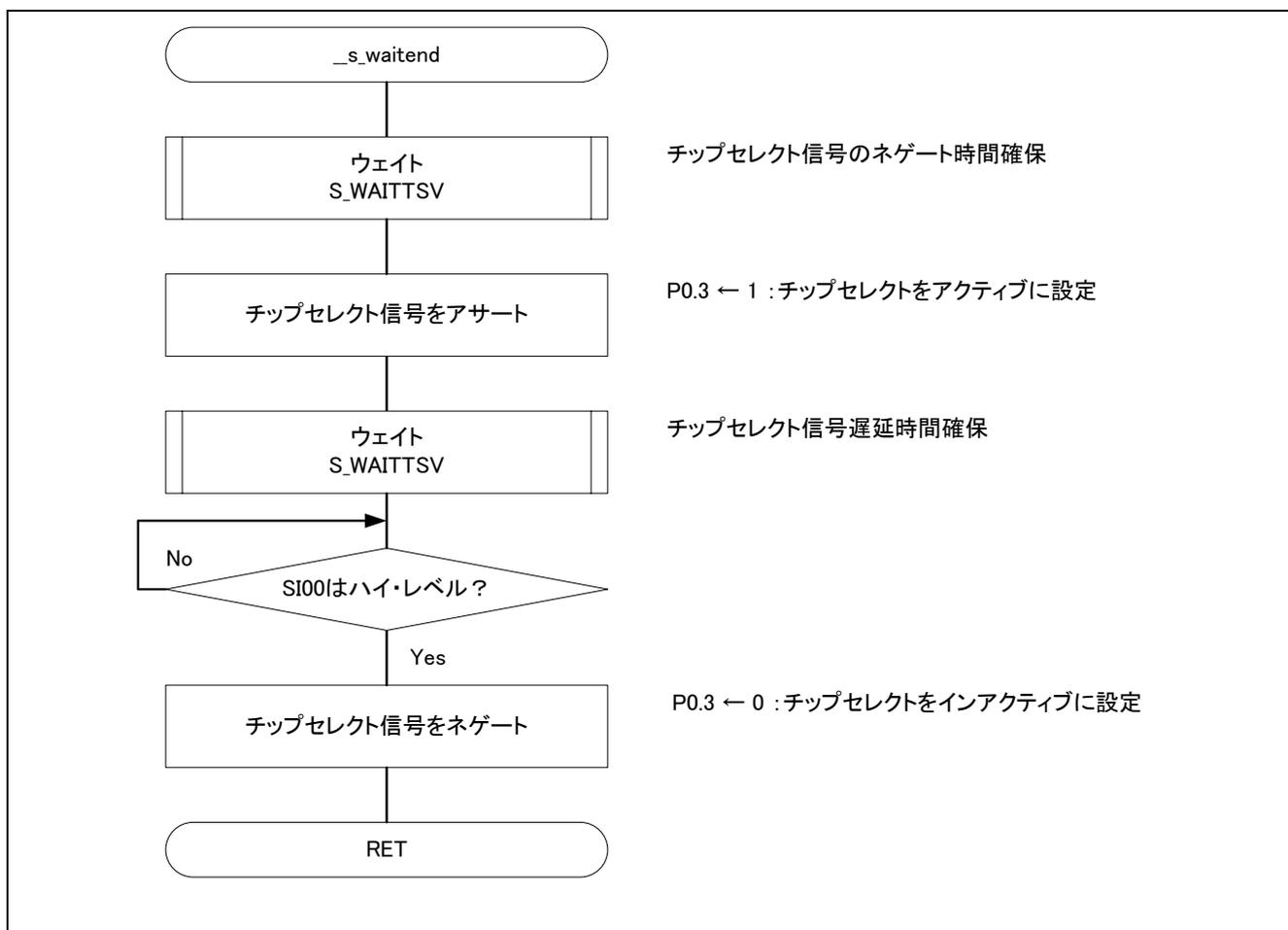


図 5.14 EEPROM のデータ書き込み／チップ全体消去の完了を待つ処理

5.7.12 EEPROM のデータ書き込み／チップ全体消去の完了ステータス読み出し処理

図 5.15 に EEPROM のデータ書き込み／チップ全体消去の完了ステータス読み出し処理のフローチャートを示します。

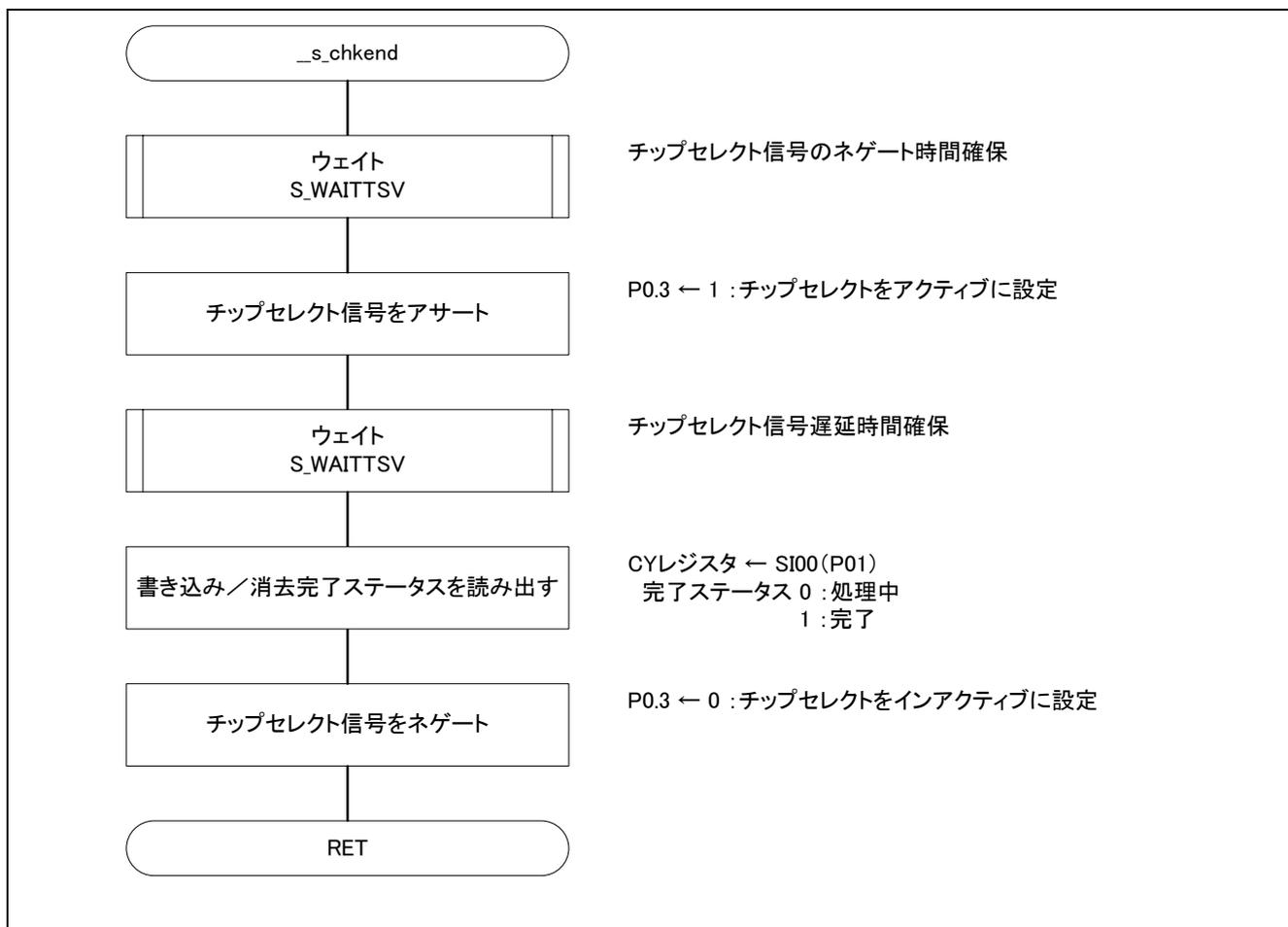


図 5.15 EEPROM のデータ書き込み／チップ全体消去の完了ステータス読み出し処理

5.7.13 INTCSI00 割り込みの処理

図 5.16 に INTCSI00 割り込みの処理のフローチャートを示します。

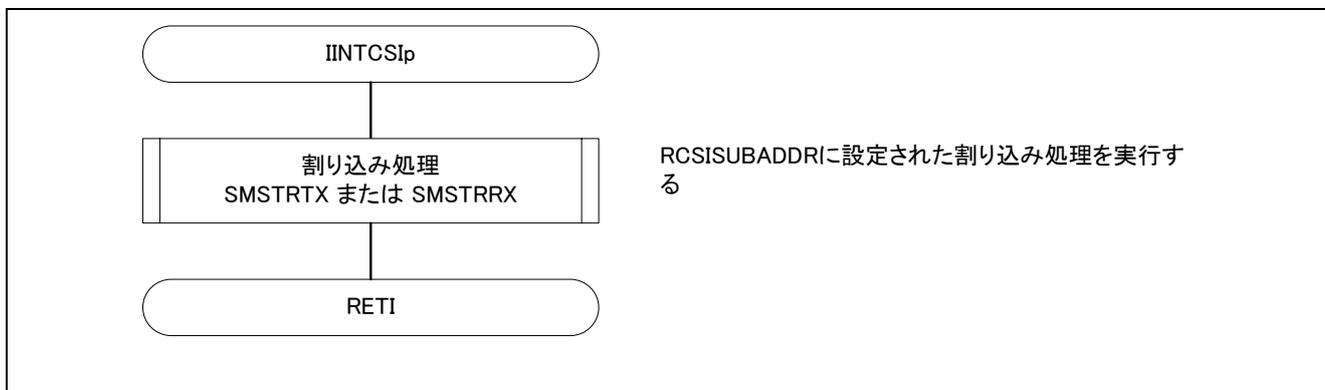


図 5.16 INTCSI00 割り込みの処理

5.7.14 送信処理

図 5.17 に送信処理のフローチャートを示します。

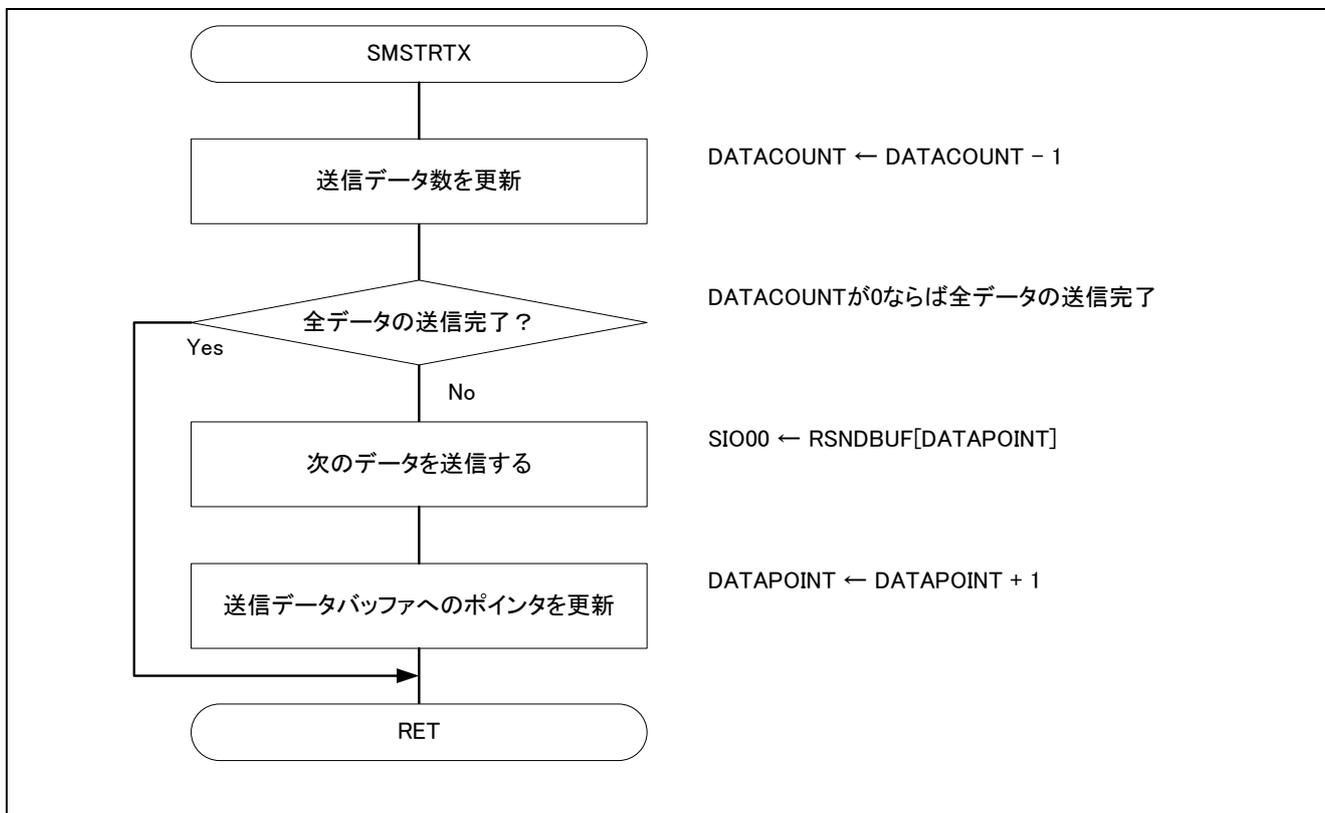


図 5.17 送信処理

5.7.15 受信処理

図 5.18 に受信処理のフローチャートを示します。

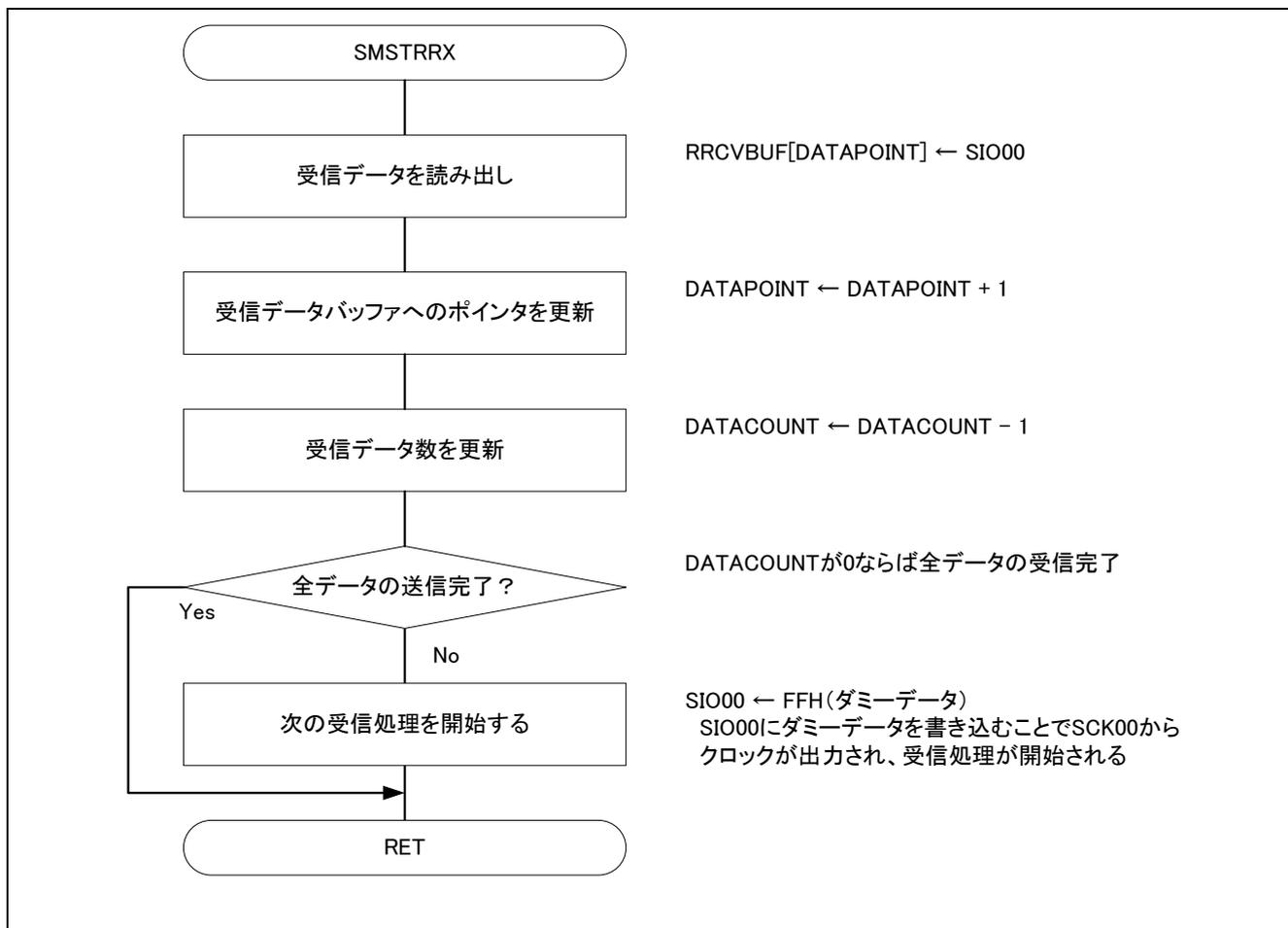


図 5.18 受信処理

SAU0 チャンネル 0 の受信データ取得

- ・シリアル・データ・レジスタ 0 (SDR00L(SIO00))

受信データの取得

略語 : SDR00H(SIO00)



注意. レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

5.7.16 EEPROM への命令送信処理

図 5.19 に EEPROM への命令送信処理のフローチャートを示します。

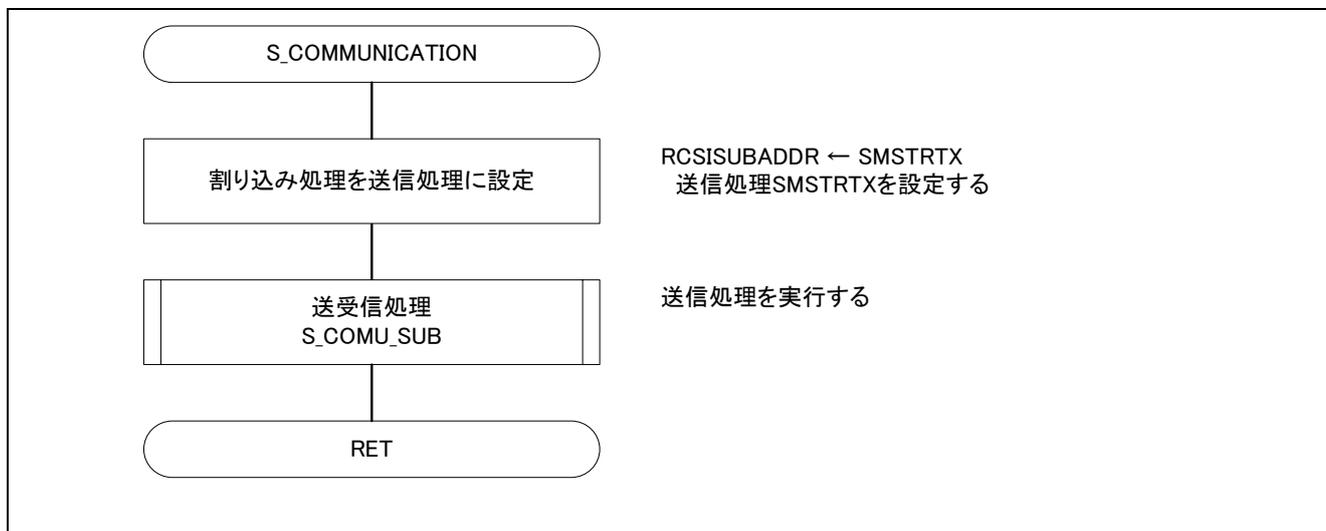


図 5.19 EEPROM への命令送信処理

5.7.17 EEPROM への送受信処理

図 5.20 に EEPROM への送受信処理のフローチャートを示します。

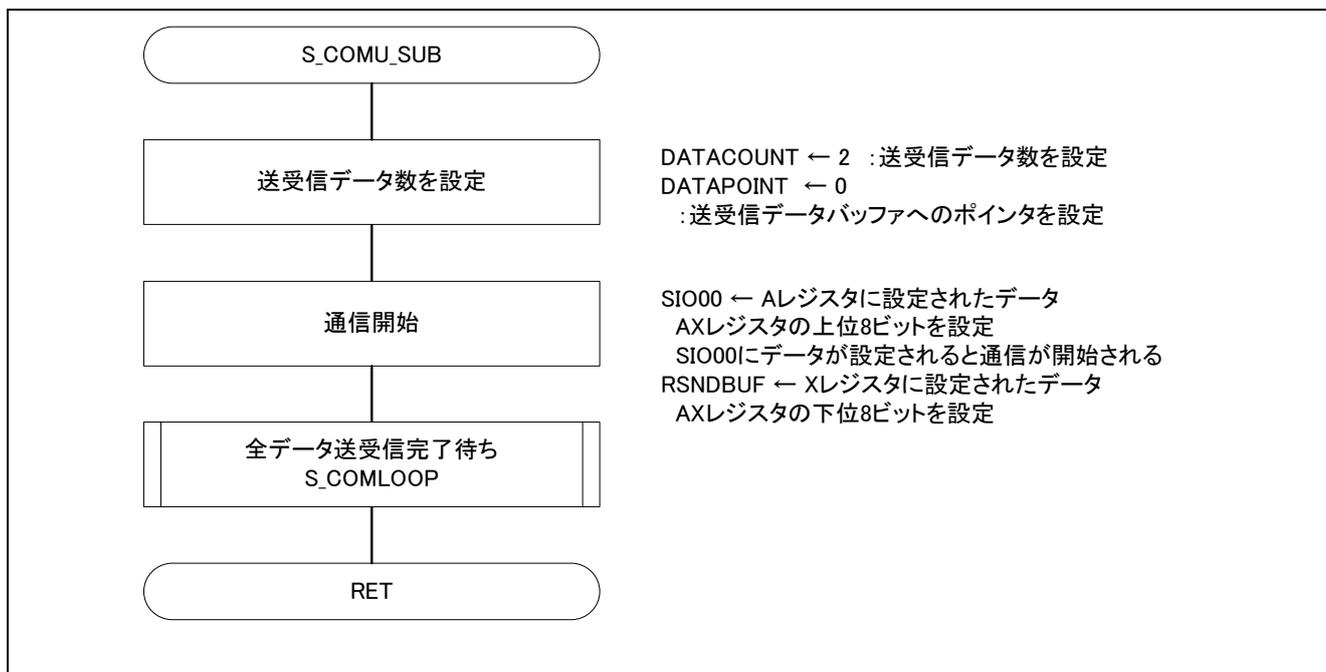


図 5.20 EEPROM への送受信処理

5.7.18 全データ送受信完了待ち処理

図 5.21 に全データ送受信完了待ち処理のフローチャートを示します。

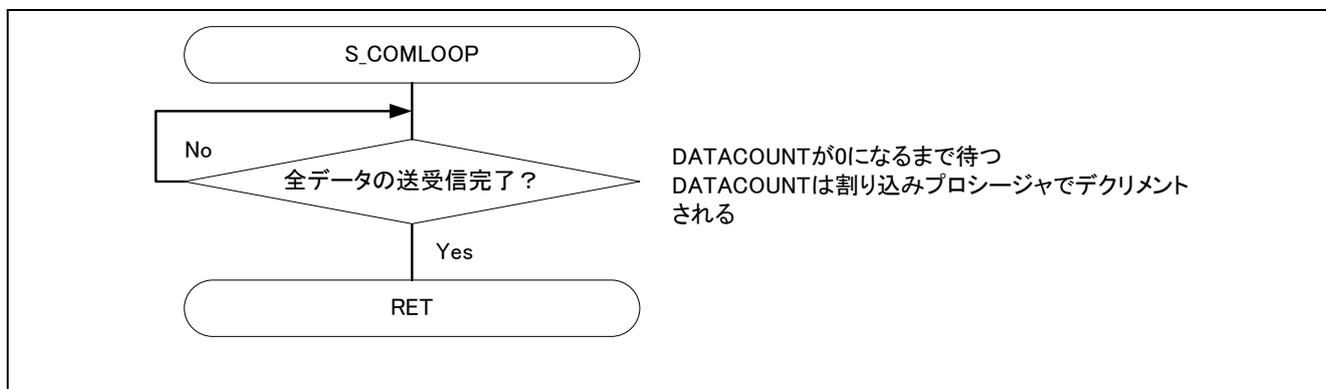


図 5.21 全データ送受信完了待ち処理

5.7.19 時間待ち処理

図 5.22 に時間待ち処理のフローチャートを示します。

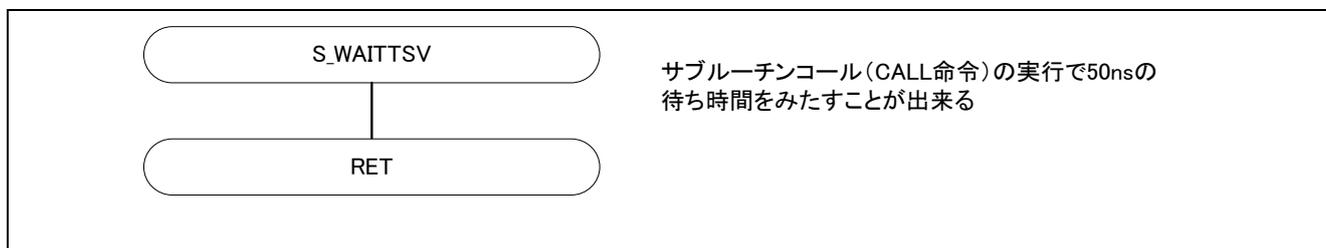


図 5.22 時間待ち処理

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G10 ユーザーズマニュアル ハードウェア編 (R01UH0384JJ)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015JJ)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録<revision history,rh>

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2016.1.28	-	初版発行

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

注意. 未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

注意. 電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

注意. リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

注意. リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

注意. 型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違っていると、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレストシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>