

RL78/G10

A/D 変換

要旨

本アプリケーションノートでは、RL78/G10 の A/D コンバータを使用してアナログ電圧を A/D 変換するための方法について説明します。

本アプリケーションノートでは、A/D 変換結果をデータ変換（データを 6 ビット右にシフト）し、変換値を内蔵 RAM に格納していきます。

対象デバイス

RL78/G10

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. 仕様	3
2. 動作確認条件	4
3. 関連アプリケーションノート	4
4. ハードウェア説明	5
4.1 ハードウェア構成例	5
4.2 使用端子一覧	5
5. ソフトウェア説明	6
5.1 動作概要	6
5.2 オプション・バイトの設定一覧	7
5.3 変数一覧	7
5.4 関数（サブルーチン）一覧	8
5.5 関数（サブルーチン）仕様	8
5.6 フローチャート	9
5.6.1 CPU初期化関数	10
5.6.2 入出力ポート設定関数	11
5.6.3 クロック発生回路の設定	12
5.6.4 A/Dコンバータの設定	13
5.6.5 メイン処理	19
5.6.6 A/D変換開始処理	20
6. サンプルコード	22
7. 参考ドキュメント	22

1. 仕様

本アプリケーションノートでは、A/D コンバータのソフトウェア・トリガ、連続変換モードの使用例を示しています。P01/ANI0 端子のアナログ信号入力レベルをデジタル値に変換します。その後、変換結果をデータ変換（データを 6 ビット右シフト）し、変換値を内蔵 RAM に格納します。

表 1.1 に使用する周辺機能と用途を、図 1.1 に A/D コンバータの変換動作を示します。

表 1.1 使用する周辺機能と用途

周辺機能	用途
A/D コンバータ	P01/ANI0 端子のアナログ信号入力レベルを変換する

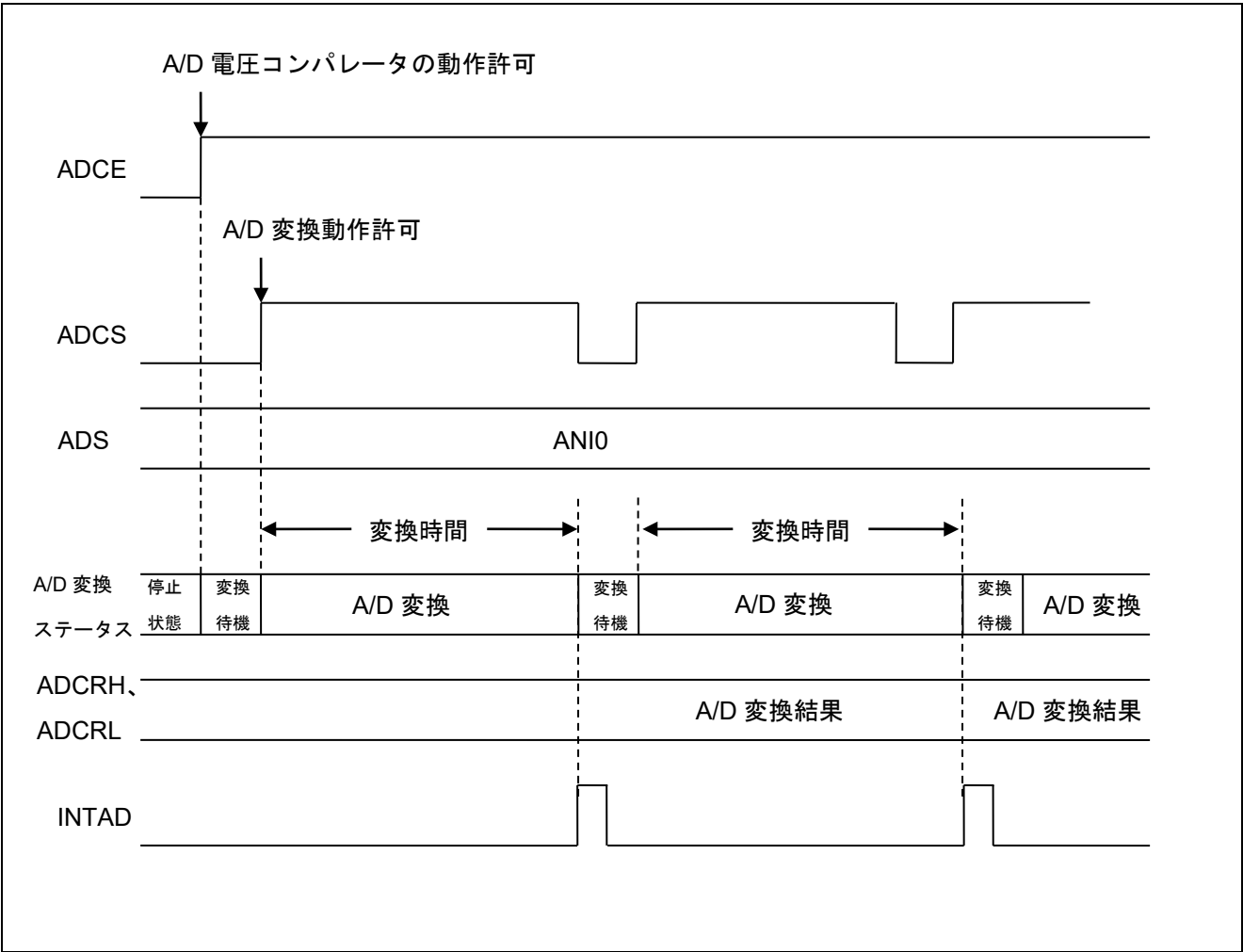


図 1.1 A/D コンバータの変換概要

4. ハードウェア説明

4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェア構成例を示します。

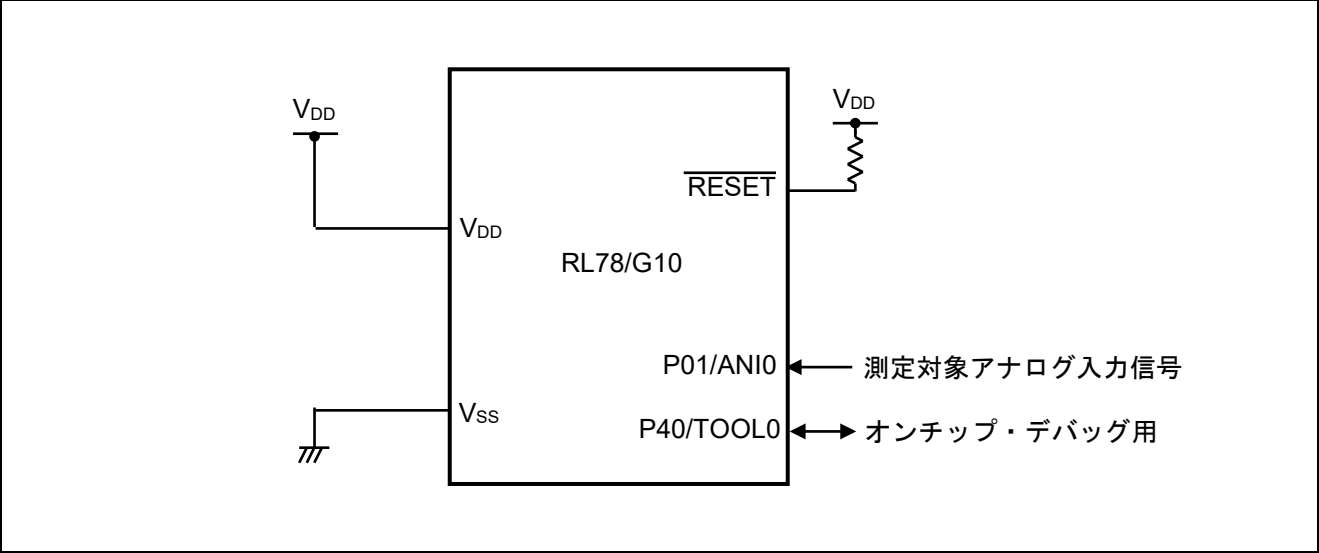


図 4.1 ハードウェア構成

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続してください）。

2 VDD は SPOR にて設定したリセット解除電圧（V_{SPOR}）以上にしてください。

4.2 使用端子一覧

表 4.1に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	内容
P01/ANI0	入力	A/D コンバータ アナログ入力ポート

5. ソフトウェア説明

5.1 動作概要

本サンプルコードでは、A/D コンバータを使用し、ANI0 に入力されたアナログ電圧を A/D 変換します。A/D 変換終了を HALT モードで待ち、A/D 変換終了後、A/D 変換結果を 6 ビット右シフトして内蔵 RAM に格納していきます。

- (1) A/D コンバータの初期設定を行います。

＜設定条件＞

- アナログ入力 は P01/ANI0 端子を使用します。
- A/D 変換分解能は 10 ビット分解能を使用します。

- (2) ADM0 レジスタの ADCS ビットに“1” (A/D 変換開始) を設定して A/D 変換を開始し、HALT 命令を実行して HALT モードに入り、A/D 変換完了割り込みを待ちます。
- (3) A/D コンバータは ANI0 から入力された電圧の A/D 変換が終了すると、A/D 変換結果を ADCRH レジスタと ADCRL レジスタに転送し、A/D 変換完了割り込みが発生します。
- (4) A/D 変換完了割り込みで HALT モードが解除されると、A/D 変換結果を ADCRH レジスタと ADCRL レジスタから読み出し、6 ビット右シフトして内蔵 RAM に格納します。
- (5) ADM0 レジスタの ADCS ビットに“1” (A/D 変換開始) を設定して A/D 変換を開始し、再度 HALT モードに入って、A/D 変換完了割り込みを待ちます。

5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイトの設定を示します。

表 5.1 オプション・バイト設定

アドレス	設定値	内容
000C0H	11101110B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H	11110111B	SPOR 検出電圧 : リセット発生 VDD < 2.82V リセット解除 VDD ≥ 2.88V
000C2H	11111001B	HOCO : 20MHz
000C3H	10000101B	オンチップ・デバッグ許可

5.3 変数一覧

表 5.2 に変数を示します。

表 5.2 変数

Type	Variable Name	Contents	Function Used
16 ビット変数	RADCBUF	A/D 変換結果格納用エリア	main

5.4 関数（サブルーチン）一覧

表 5.3 に関数（サブルーチン）一覧を示します。

表 5.3 関数（サブルーチン）一覧

関数（サブルーチン）名	概要
SINIADC	A/D コンバータの初期設定
SSTARTAD	A/D 変換開始

5.5 関数（サブルーチン）仕様

サンプルコードの関数仕様を示します。

[関数名] RESET_START

概要	リセット スタートでの CPU 初期化
説明	スタック・ポインタの設定、ハードウェアの初期設定後に main 処理を呼び出します。
引数	なし
リターン値	なし
備考	なし

[関数名] SINIADC

概要	A/D コンバータの初期設定
説明	A/D コンバータの変換時間、分解能（10 ビット変換）、アナログ入力チャネルを設定します。
引数	なし
リターン値	なし
備考	なし

[関数名] SSTARTAD

概要	A/D 変換開始
説明	A/D 変換完了割り込みを許可し、A/D 変換動作を開始します。
引数	なし
リターン値	なし
備考	なし

5.6 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

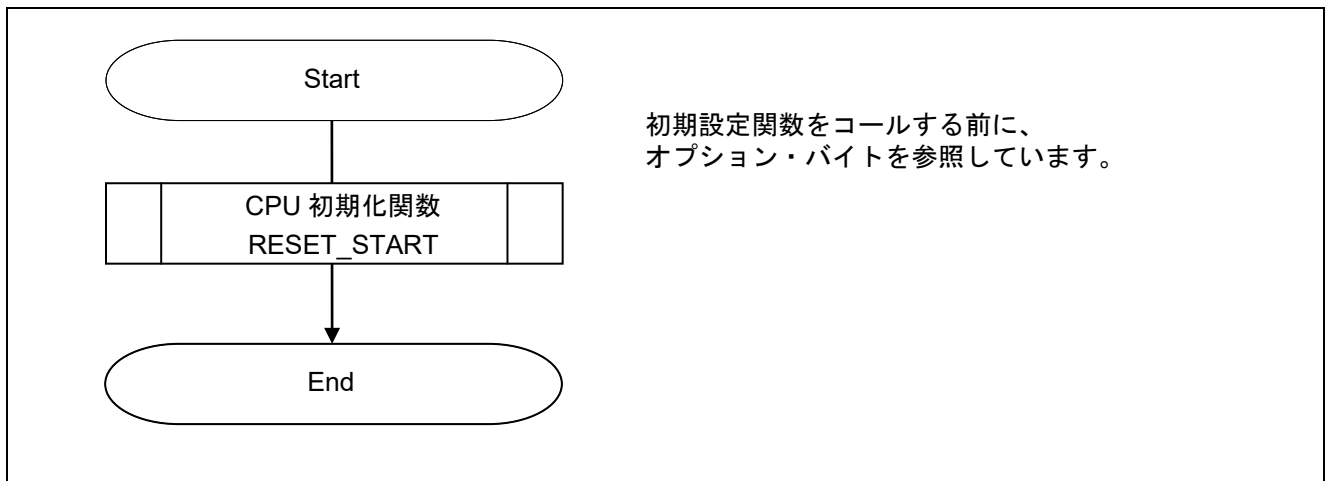


図 5.1 全体フロー

5.6.1 CPU 初期化関数

図 5.2 に CPU 初期化関数のフローチャートを示します。

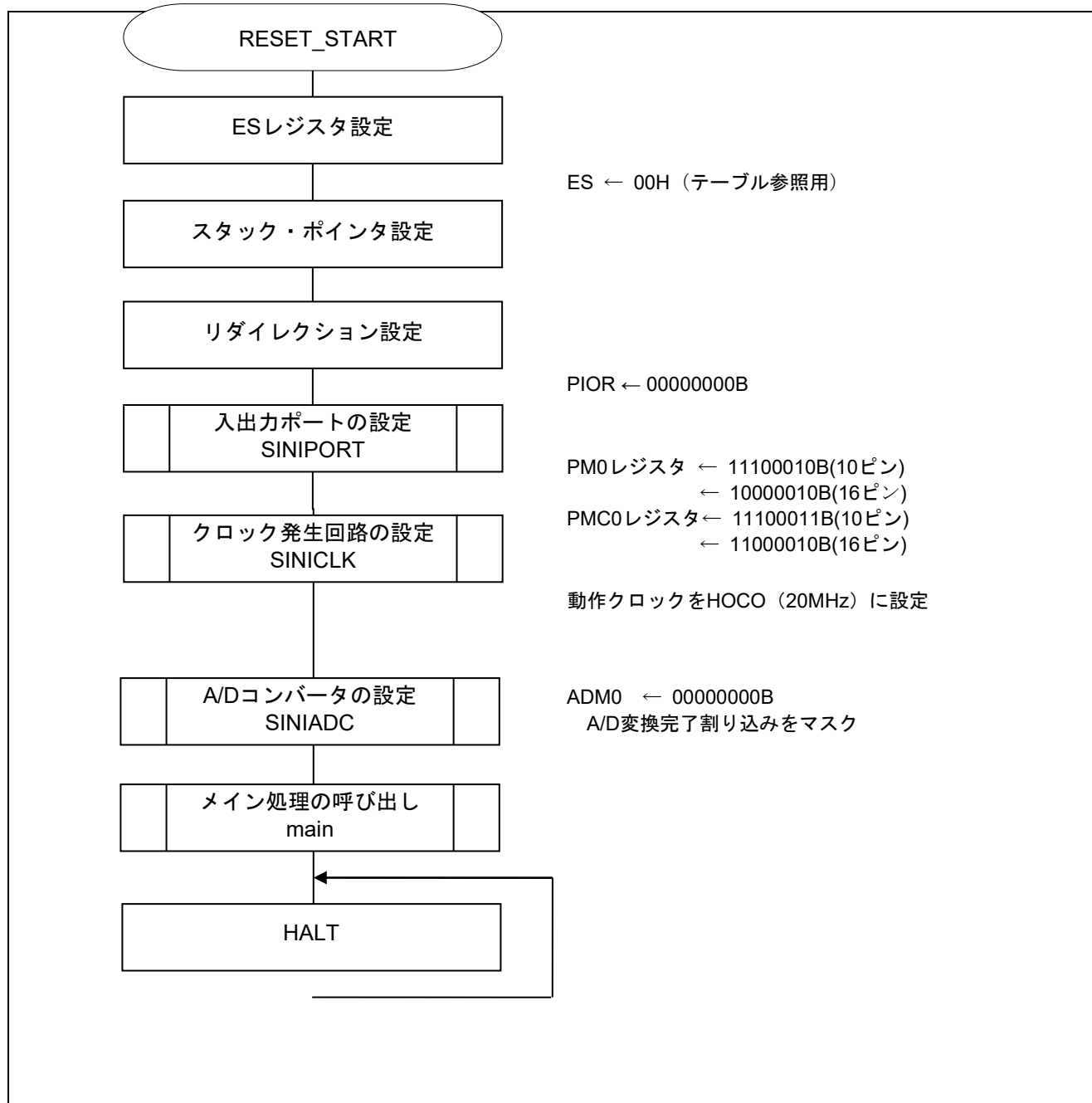


図 5.2 CPU 初期化関数

5.6.2 入出力ポート設定関数

図 5.3 に入出力ポート設定関数のフローチャートを示します。

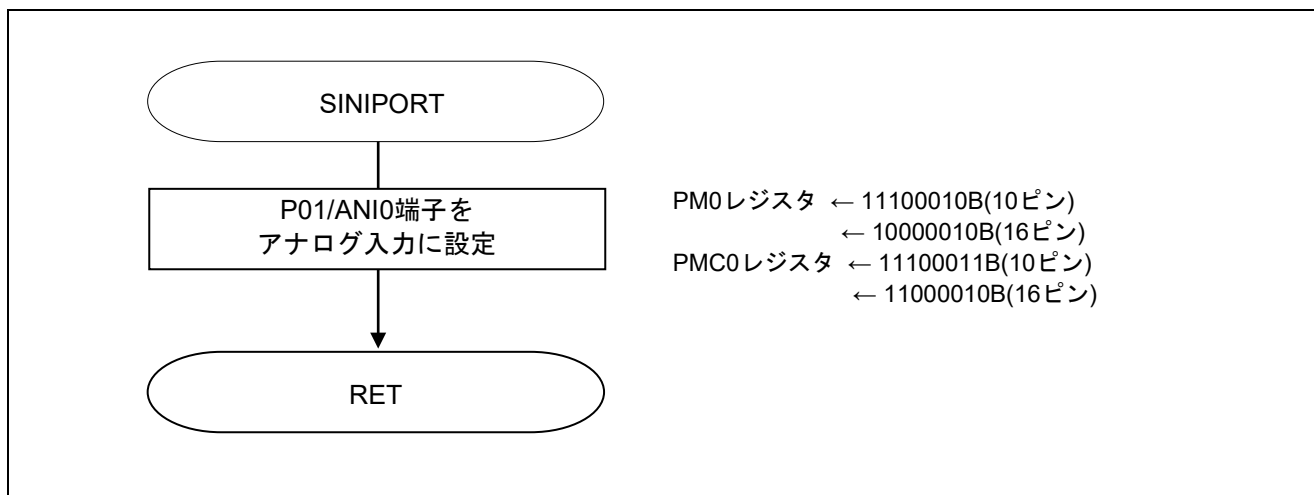


図 5.3 入出力ポート設定関数

注 未使用ポートの設定については、RL78/G10 初期設定 (R01AN1454J) アプリケーションノート“フローチャート”を参照してください。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して VDD 又は VSS に接続してください。

5.6.3 クロック発生回路の設定

図 5.4 にクロック発生回路の設定のフローチャートを示します。10 ピン製品ではメイン・システム・クロック用発振子接続端子(X1、X2)、及び外部クロック入力端子(EXCLK)が存在しないため、10 ピン製品では、高速オンチップ・オシレータ周波数の選択のみ行ってください。

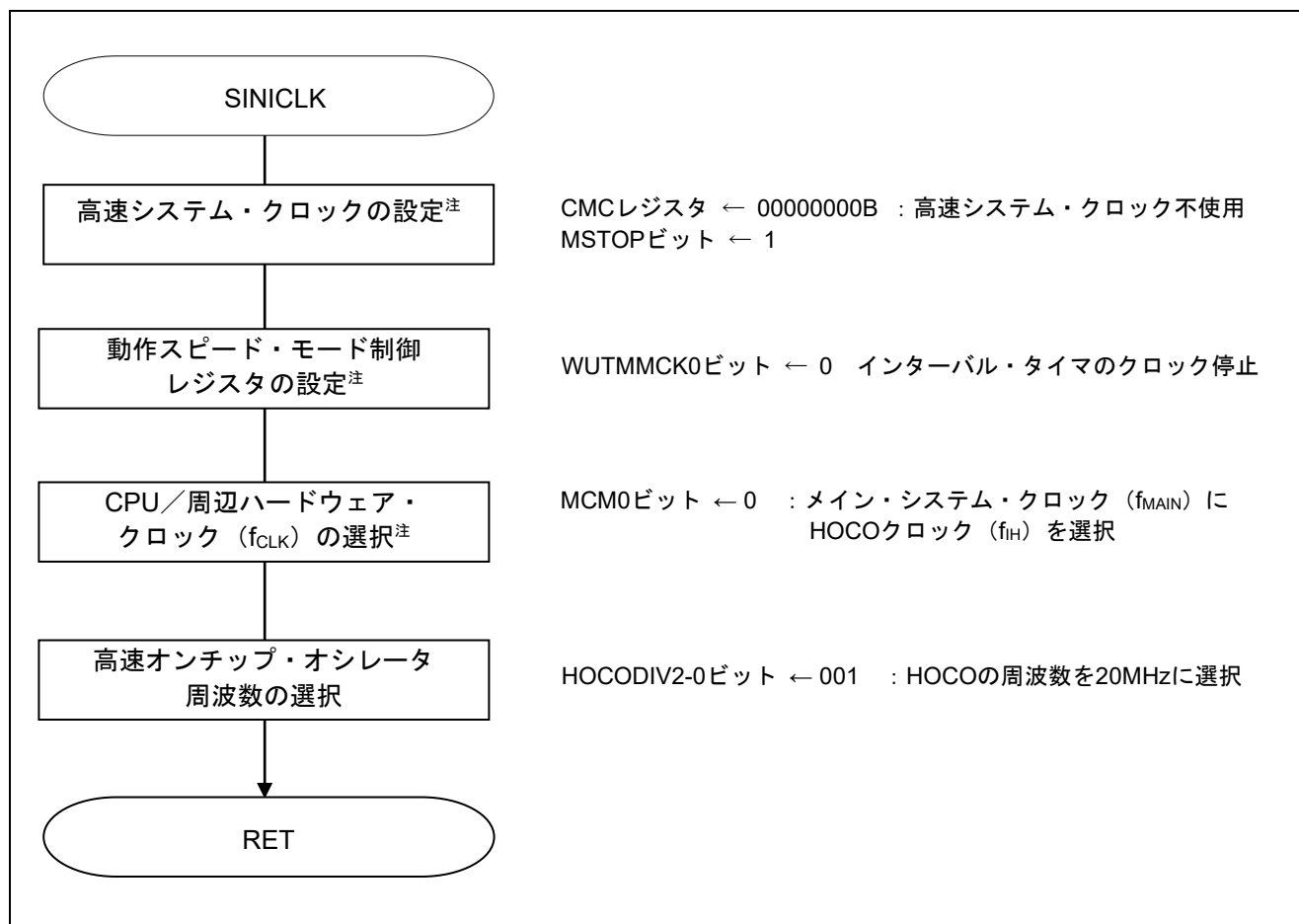


図 5.4 クロック発生回路の設定

注 16 ピン製品のみ

注意 クロック発生回路の設定 (SINICK) については、RL78/G10 初期設定 (R01AN1454J) アプリケーションノート“フローチャート”を参照してください。

5.6.4 A/D コンバータの設定

図 5.5 に A/D コンバータの設定のフローチャートを示します。

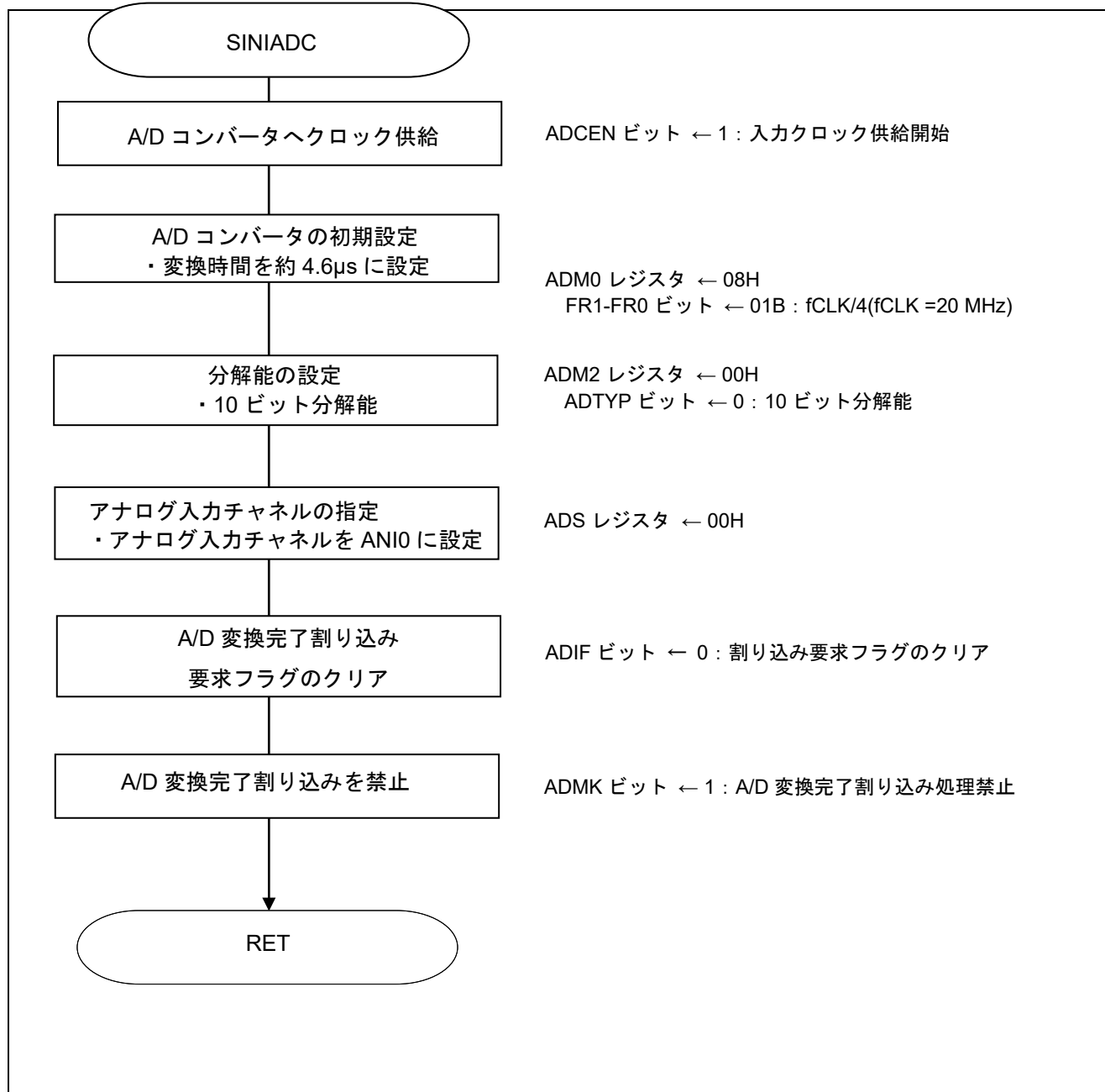


図 5.5 A/D コンバータの設定

A/D コンバータへのクロック供給開始

・周辺イネーブル・レジスタ 0 (PER0)

A/D コンバータへのクロック供給開始

略号 : PER0

7	6	5	4	3	2	1	0
TMKAEN 注	0	ADCEN	IICA0EN 注	0	SAU0EN	0	TAU0EN
x	0	1	x	x	x	0	x

ビット 5

ADCEN	A/D コンバータの入カクロックの制御
0	入カクロック供給停止
1	入カクロック供給

注 16 ピン製品のみ

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換時間と動作モードの設定

- ・ A/D コンバータ・モード・レジスタ 0 (ADM0)

A/D 変換動作の制御

A/D 変換チャネル選択モードの指定

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	0	0	FR1	FR0	0	LV0 注1	ADCE
x	0	0	0	1	0	0	x

ビット 4－3、1

(1) $2.4V \leq V_{DD} \leq 5.5V$

ADM0			変換 クロック	変換 クロック 数	変換時間	変換時間の選択[us]				
FR1	FR0	LV0				f _{CLK} = 1.25MHz	f _{CLK} = 5MHz	f _{CLK} = 5MHz	f _{CLK} = 10MHz	f _{CLK} = 20MHz
0	0	0	f _{CLK} /8	19f _{AD} (サン プリン グ・クロッ ク数 : 7f _{AD})	184/f _{CLK}	設定禁止	設定禁止	設定禁止	18.4	設定禁止
0	1		f _{CLK} /4		92/f _{CLK}				9.2	
1	0		f _{CLK} /2		46/f _{CLK}		18.4	9.2	4.6	
1	1		f _{CLK}		23/f _{CLK}	18.4	9.2	4.6	設定禁止	

(2) $2.7V \leq V_{DD} \leq 5.5V$

ADM0			変換 クロック	変換 クロック 数	変換時間	変換時間の選択[us]				
FR1	FR0	LV0				f _{CLK} = 1.25MHz	f _{CLK} = 5MHz	f _{CLK} = 5MHz	f _{CLK} = 10MHz	f _{CLK} = 20MHz
0	0	0	f _{CLK} /8	19f _{AD} (サン プリン グ・クロッ ク数 : 7f _{AD})	184/f _{CLK}	設定禁止	設定禁止	設定禁止	18.4	9.2
0	1		f_{CLK}/4		92/f_{CLK}				18.4	4.6
1	0		f _{CLK} /2		46/f _{CLK}		18.4	9.2	4.6	設定禁止
1	1		f _{CLK}		23/f _{CLK}	18.4	9.2	4.6	設定禁止	
0	0	1	f _{CLK} /8	17f _{AD} (サン プリン グ・クロッ ク数 : 5f _{AD})	136/f _{CLK}	設定禁止	設定禁止	設定禁止	18.4	6.8
0	1		f _{CLK} /4		68/f _{CLK}				18.4	9.2
1	0		f _{CLK} /2		34/f _{CLK}		13.6	9.2	4.6	設定禁止
1	1		f _{CLK}		17/f _{CLK}	13.6	6.8	4.6	設定禁止	

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

分解能の設定

- ・ A/D コンバータ ・ モード ・ レジスタ 2 (ADM2)
分解能の設定

略号 : ADM2

7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	ADTYP
0	0	0	0	0	0	0	0

ビット 0

ADTYP	A/D 変換分解能の設定
0	10 ビット分解能
1	8 ビット分解能

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

入力チャネルの指定

- ・アナログ入力チャネル指定レジスタ (ADS)
A/D 変換するアナログ電圧の入力チャネルを指定

略号 : ADS

7	6	5	4	3	2	1	0
0	0	0	0	0	ADS2 注	ADS1	ADS0
0	0	0	0	0	0	0	0

10 ピン製品の場合

ADS1	ADS0	アナログ入力 チャネル	入力ソース
0	0	ANI0	P01/ANI0 端子
0	1	ANI1	P02/ANI1 端子
1	0	ANI2	P03/ANI2 端子
1	1	ANI3	P04/ANI3 端子

16 ピン製品の場合

ADS2	ADS1	ADS0	アナログ入力 チャネル	入力ソース
0	0	0	ANI0	P01/ANI0 端子
0	0	1	ANI1	P02/ANI1 端子
0	1	0	ANI2	P03/ANI2 端子
0	1	1	ANI3	P04/ANI3 端子
1	0	0	ANI4	P05/ANI4 端子
1	0	1	ANI5	P10/ANI5 端子
1	1	0	ANI6	P11/ANI6 端子
1	1	1	ANI7	P00/ANI7 端子

注 16 ピン製品のみ

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

A/D 変換完了割り込みの設定

- ・割り込み要求フラグ・レジスタ (IF0H)
割り込み要求フラグのクリア
- ・割り込みマスク・フラグ・レジスタ (MK0H)
割り込み処理禁止

略号 : IF0H

7	6	5	4	3	2	1	0
0	0	0	0	0	KRIF	ADIF	TMIF01
0	0	0	0	0	x	0	x

ビット 1

ADIF	割り込み要求フラグ
0	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK0H

7	6	5	4	3	2	1	0
0	0	0	0	0	KRMK	ADMK	TMMK01
x	x	x	x	x	x	1	x

ビット 1

ADMK	割り込み処理の制御
0	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

メイン処理

図 5.6 にメイン処理のフローチャートを示します。

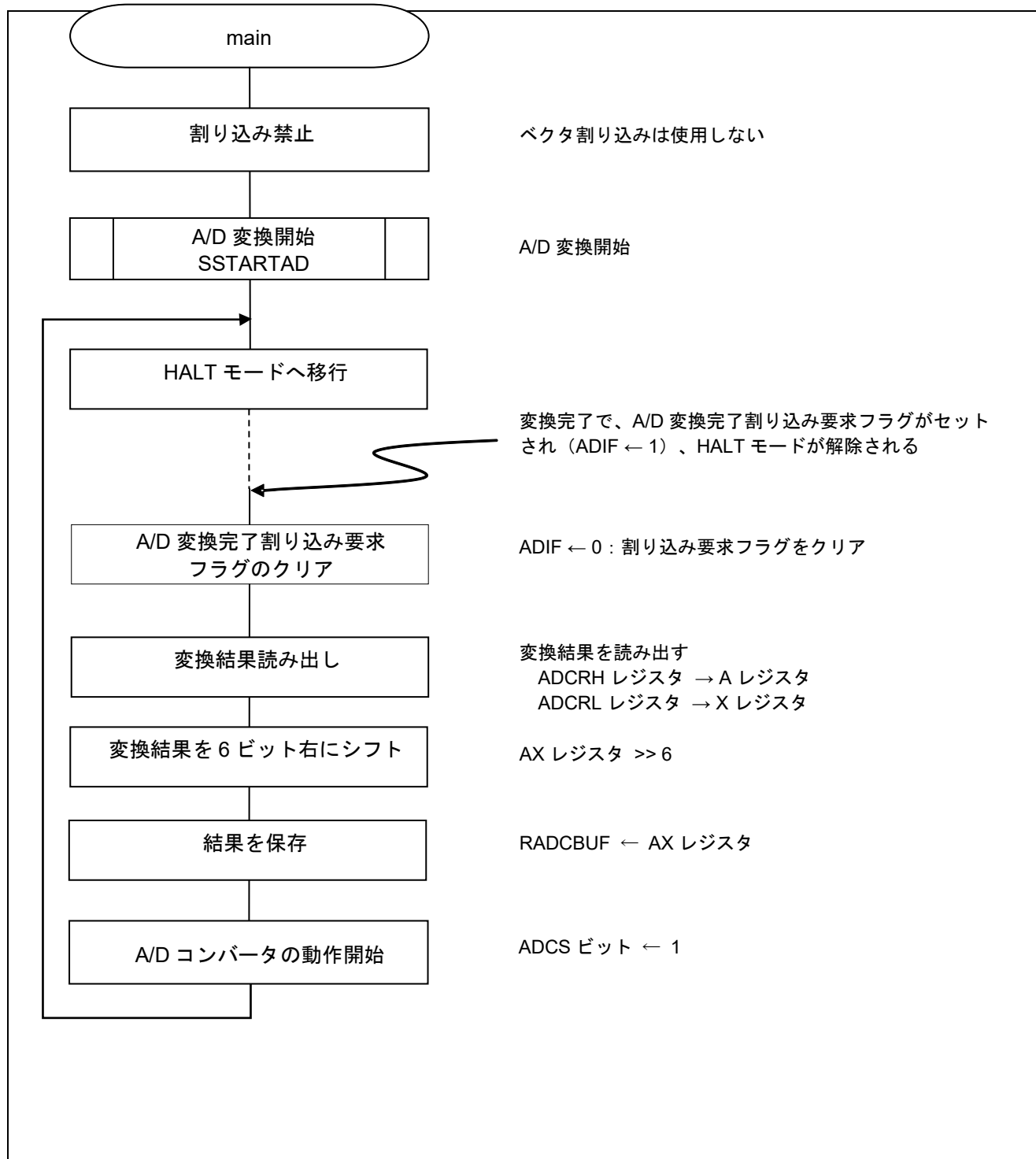


図 5.6 メイン処理

5.6.5 A/D 変換開始処理

図 5.7 に A/D 変換開始処理のフローチャートを示します。

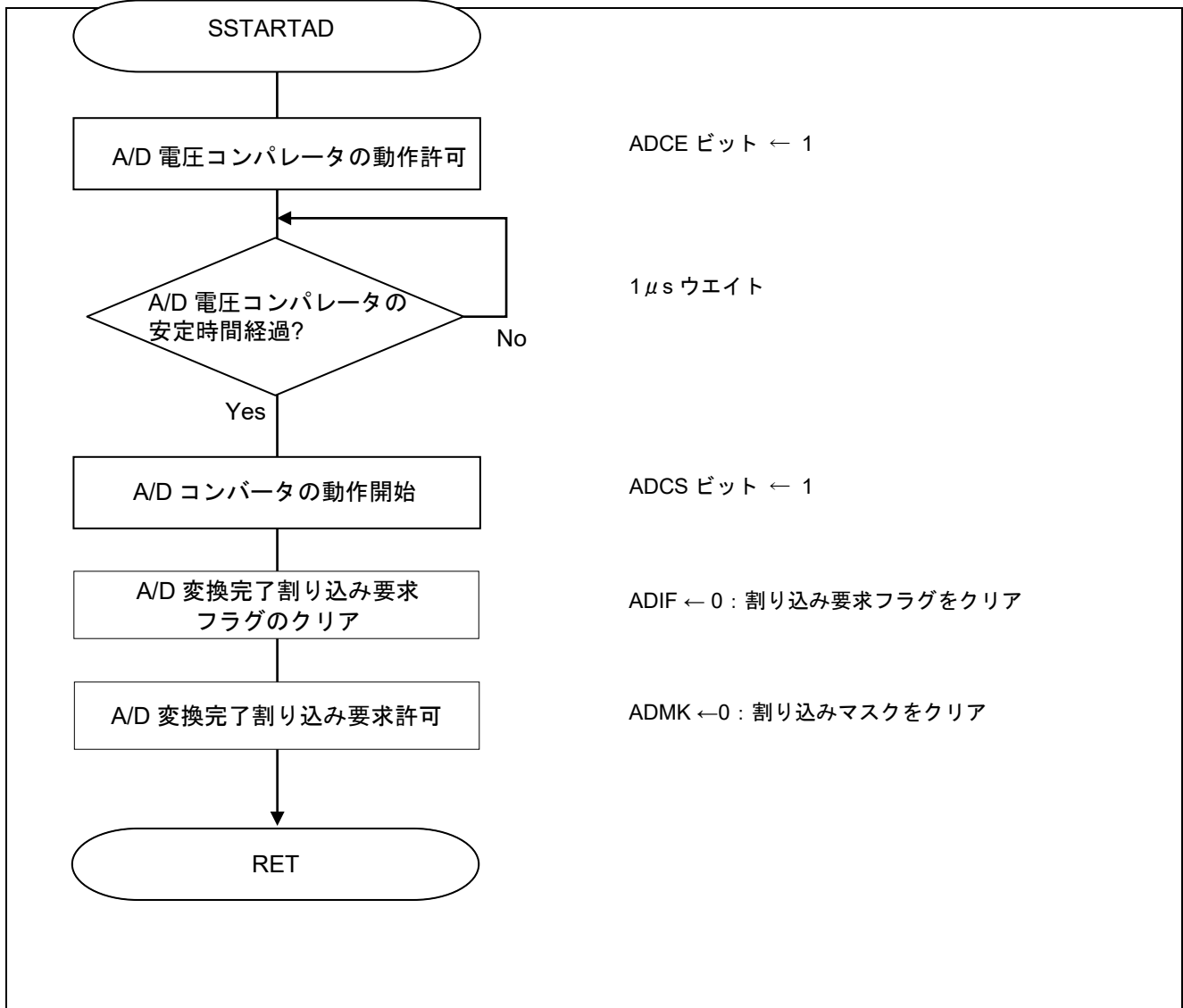


図 5.7 A/D 変換開始処理

変換動作開始

- ・ A/D コンバータ ・ モード ・ レジスタ 0 (ADM0)
- A/D 変換動作の制御

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	0	0	FR1	FR0	0	LV0	ADCE
1	0	0	0	1	x	x	1

ビット 7

ADCS	A/D 変換動作の制御
0	変換動作停止
1	変換動作許可

ビット 0

ADCE	A/D 電圧コンパレータの制御
0	A/D 電圧コンパレータの動作停止
1	A/D 電圧コンパレータの動作許可

注意 レジスタ設定方法の詳細については、RL78/G10 ユーザーズマニュアル ハードウェア編を参照してください。

6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

7. 参考ドキュメント

RL78/G10 ユーザーズマニュアル ハードウェア編 (R01UH0384J)

RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2013.01.28	—	初版発行
2.00	2013.12.31	4	表 2.1 に IAR および e2studio の情報を追加
2.10	2022.09.30	4	表 2.1 から IAR の情報を削除

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違くと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準：輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または転移等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/