

RH850/U2A EVA Group

CAN コンフィグレーション (CAN FD モード)

要旨

本アプリケーションノートでは、ルネサスエレクトロニクスの自動車向けシングルチップマイクロコンピュータの RH850/U2A シリーズ(以降、U2A と称す)における CAN コンフィグレーションを行う場合の手順例を説明しています。

本資料およびプログラムは、RH850/U2A 搭載機能の理解促進を意図するものであり、量産設計を対象とするものではありません。

また、最新のマニュアル、正誤表、テクニカルアップデートや、開発環境の更新を反映しておりません。

該当機能を使用される場合には、本プログラムは参考として扱い、最新のドキュメントや開発環境にて、お客様の責任において行ってください。

対象デバイス

- RH850/U2A-EVA Group

対象統合開発環境

CS+(ルネサスエレクトロニクス社製)

バージョン : V8.07.00

デバイスファイル : DR7F702300.DVF

: DR7F702301.DVF

: DR7F702302.DVF

参照文書

RH850/U2A-EVA ユーザーズマニュアル ハードウェア編

デバイスの機能詳細及び電気的特性に関してはユーザーズマニュアル ハードウェア編に記載します。本アプリケーションノートは以下のマニュアルを参照し作成しております。

- RH850/U2A-EVA User's Manual (Rev.1.20): R01UH0864EJ0120

本文中のレジスタ名は RSCFDnCFD を省略しています。

目次

1. CAN コンフィグレーション	3
2. CAN 状態 (モード) 遷移	10
3. 通信速度	14
4. グローバル機能	17
5. 受信ルールテーブル	23
6. バッファ、FIFO バッファ	32
7. グローバルエラー割り込み	46
8. チャネル機能	48
9. CAN 関連割り込み	56
10. DMA トリガ	59
11. 送信遅延補正 (CAN FD モードのみ)	61
12. 処理フローに関する注意事項	62
13. 付録	64

1. CAN コンフィグレーション

CAN コンフィグレーションとは CAN 通信を行うために必要な機能を設定することをいいます。CAN コンフィグレーションは MCU リセットやバス異常検出からの復帰、ウェイクアップなどの後に CAN 通信を開始、再開するときに実施してください。

CAN コンフィグレーションは特定の CAN 状態で実施可能です。詳細は以下を参照ください。

CAN 状態 (モード) については「2 CAN 状態 (モード) 遷移」を参照ください。

1.1 MCU リセット後の CAN コンフィグレーション

1.2 グローバルリセットモード後の CAN コンフィグレーション

1.3 チャネルリセットモード後の CAN コンフィグレーション

1.4 チャネル待機モード後の CAN コンフィグレーション

CAN コンフィグレーション時に設定が必要な機能を以下に示します。各処理の詳細については次章以降を参照ください。

2. CAN 状態 (モード) 遷移

3. 通信速度

4. グローバル機能

5. 受信ルールテーブル

6. バッファ

7. グローバルエラー割り込み

8. チャネル機能

9. CAN 関連割り込み

10. DMA トリガ

11. 送信遅延補正 (CAN FD モードのみ)

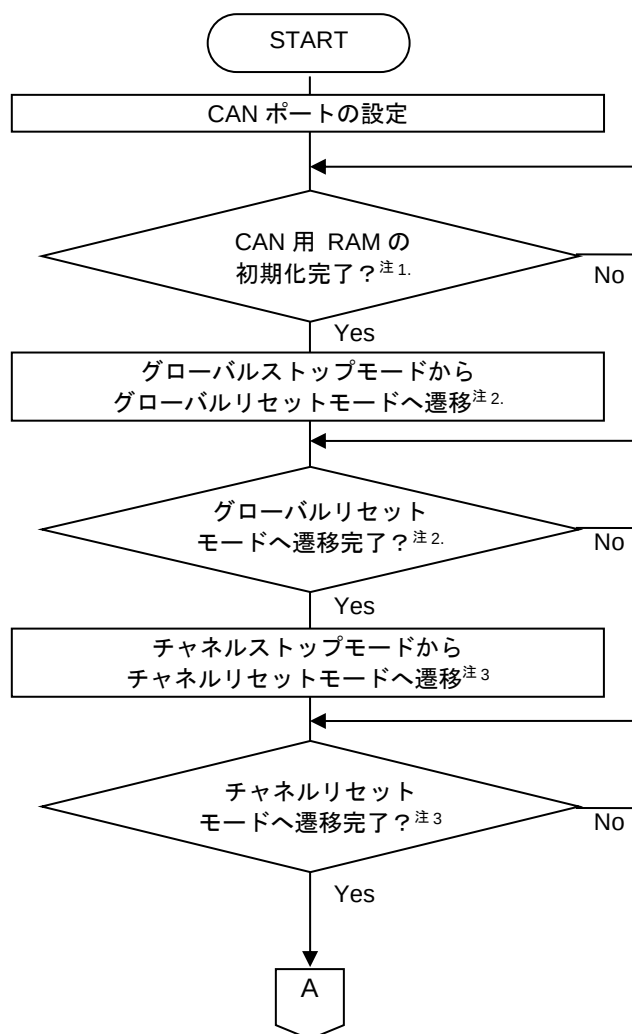
1.1 MCU リセット後の CAN コンフィグレーション

1.1.1 MCU リセット後の CAN コンフィグレーション

本節では、MCU リセット後の RS-CANFD モジュール全体の初期化处理手順について示します。

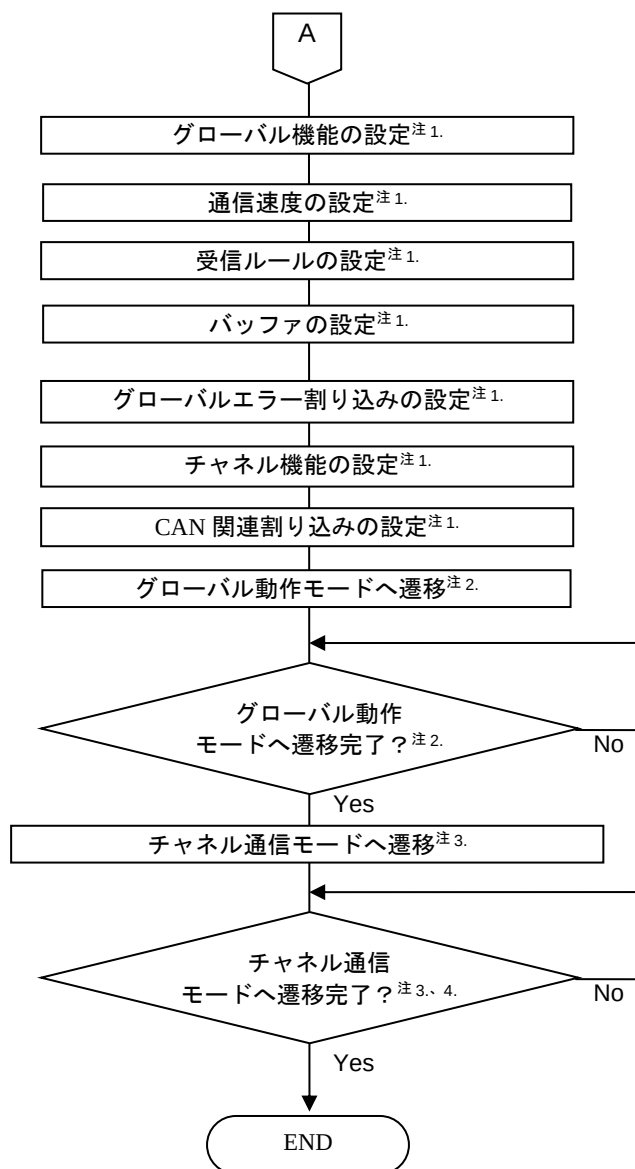
1.1.2 MCU リセット後の CAN コンフィグレーションの設定手順

図 1-1、図 1-2 に MCU リセット後のコンフィグレーション手順を示します。



- 【注】
1. MCU リセット後、CAN 用 RAM 初期化前 (GSTS レジスタの GRAMINIT ビットが”1”) に CAN 用 RAM へアクセスしないでください。
また、SW リセット時は CAN 用 RAM は初期化されません。
 2. グローバルモード (GCTR レジスタの GSLPR ビット、GMDC[1:0]ビット) を変更した場合は、GSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで GMDC[1:0]ビットは変更しないでください。
 3. チャンネルモード (CmCTR レジスタの CSLPR ビット、CHMDC[1:0]ビット) を変更した場合は CmSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで CHMDC[1:0]は変更しないでください。

図 1-1 MCU リセット後のコンフィグレーション手順 1/2



- 【注】
1. 各関数の処理に関しては次章以降を参照ください。
 2. グローバルモード (GCTR レジスタの GSLPR ビット、GMDC[1:0]ビット) を変更した場合は GSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで GMDC[1:0]ビットは変更しないでください。
 3. チャンネルモード (CmCTR レジスタの CSLPR ビット、CHMDC[1:0]ビット) を変更した場合は CmSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで CHMDC[1:0]ビットは変更しないでください。
 4. チャンネル通信モード遷移後、11 ビットの連続するレセプブを検出すると、通信可能な状態 (CmSTS レジスタの COMSTS フラグが"1") になり、CAN ネットワーク上でアクティブノードとして送受信が許可されます。この時点でメッセージの送受信ができるようになります。

図 1-2 MCU リセット後のコンフィグレーション手順 2/2

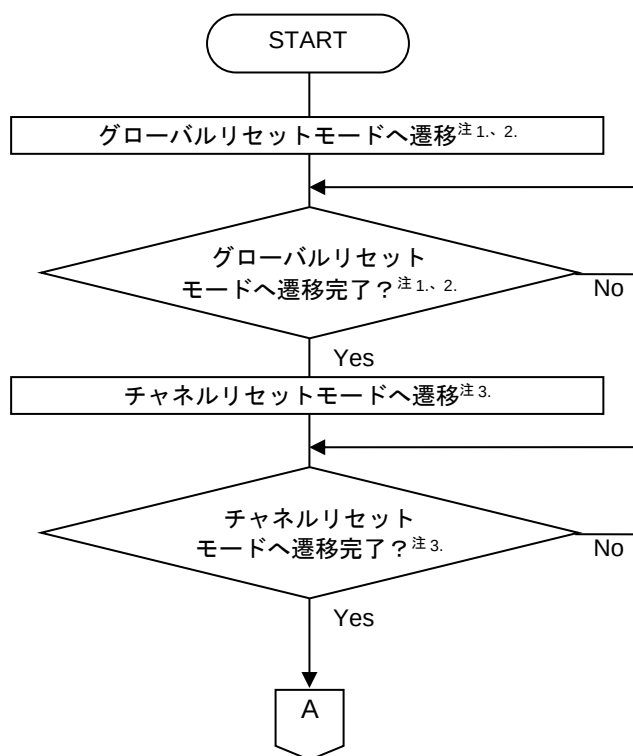
1.2 グローバルリセットモード後の CAN コンフィグレーション

1.2.1 グローバルリセットモード後の CAN コンフィグレーション

本節では、グローバルリセット遷移後の RS-CANFD モジュール全体の初期化処理手順について示します。

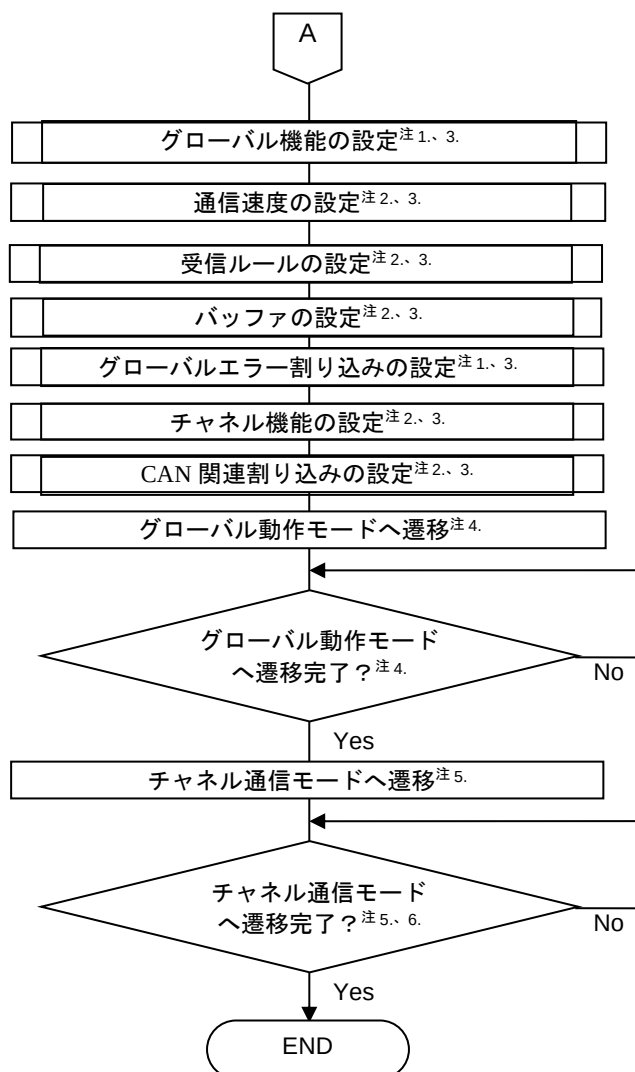
1.2.2 グローバルリセットモード後の CAN コンフィグレーションの設定手順

図 1-3、図 1-4 にグローバルリセットモード遷移後のコンフィグレーション手順を示します。



- 【注】
1. グローバルモード (GCTR レジスタの GSLPR ビット、GMDC[1:0]ビット) を変更した場合は GSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで GMDC[1:0]ビットは変更しないでください。
 2. グローバルモードの遷移によりチャネルのモードが変化する場合があります。詳細は「2.3 グローバルモードの遷移によるチャネルモードの変化」を参照ください。
 3. チャネルモード (CmCTR レジスタの CSLPR ビット、CHMDC[1:0]ビット) を変更した場合は CmSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで CHMDC[1:0]ビットは変更しないでください。

図 1-3 グローバルリセットモード後のコンフィグレーション手順 1/2



- 【注】
- これらの設定はグローバルリセットモード遷移で値がリセットされませんので、これらの処理は必ずしも実行する必要がありません。
 - これらの設定はチャンネルリセットモード遷移で値がリセットされませんので、これらの処理は必ずしも実行する必要がありません。
 - 各関数の処理に関しては次章以降を参照ください。
 - グローバルモード (GCTR レジスタの GSLPR ビット、GMDC[1:0]ビット) を変更した場合は GSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで GMDC[1:0]ビットは変更しないでください。
 - チャンネルモード (CmCTR レジスタの CSLPR ビット、CHMDC[1:0]ビット) を変更した場合は CmSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで CHMDC[1:0]ビットは変更しないでください。
 - チャンネル通信モード遷移後、11 ビットの連続するレセンプを検出すると、通信可能な状態 (CmSTS レジスタの COMSTS フラグが“1”) になり、CAN ネットワーク上でアクティブノードとして送受信が許可されます。この時点でメッセージの送受信ができるようになります。

図 1-4 グローバルリセットモード後のコンフィグレーション手順 2/2

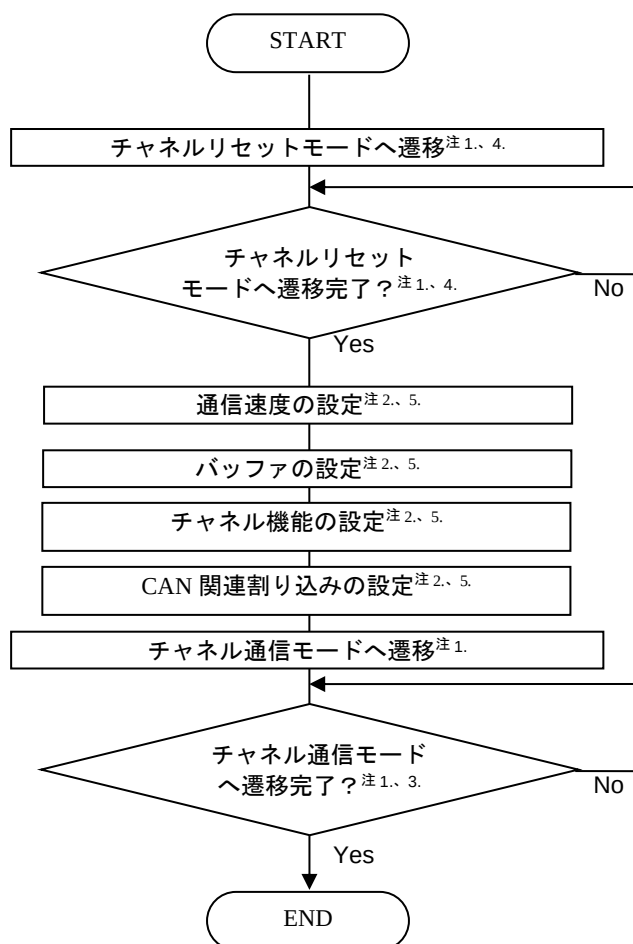
1.3 チャンネルリセットモード後の CAN コンフィグレーション

1.3.1 チャンネルリセットモード後の CAN コンフィグレーション

本節では、チャンネルリセットモード遷移後の CAN チャンネル初期化処理手順について示します。

1.3.2 チャンネルリセットモード後の CAN コンフィグレーションの設定手順

図 1-5 にチャンネルリセットモード遷移後のコンフィグレーション手順を示します。



- 【注】
1. チャンネルモード (CmCTR レジスタの CSLPR ビット、CHMDC[1:0] ビット) を変更した場合は CmSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで CHMDC[1:0] ビットは変更しないでください。
 2. これらの設定はチャンネルリセットモード遷移で値がリセットされませんので、必ずしも実行する必要はありません。
 3. チャンネル通信モード遷移後、11 ビットの連続するレセンプを検出すると、通信可能な状態 (CmSTS レジスタの COMSTS フラグが "1") になり、CAN ネットワーク上でアクティブノードとして送受信が許可されます。この時点でメッセージの送受信ができるようになります。
 4. チャンネルリセットモードへは通信の終了を待たずに遷移します。通信が終了した後にチャンネルリセットモードへ遷移するには、チャンネル待機モードを経由させ、通信が終了してチャンネル待機モードに遷移したことを確認してから、チャンネルリセットモードへ遷移してください。
 5. 各関数の処理に関しては次章以降を参照ください。

図 1-5 チャンネルリセットモード後のコンフィグレーション手順

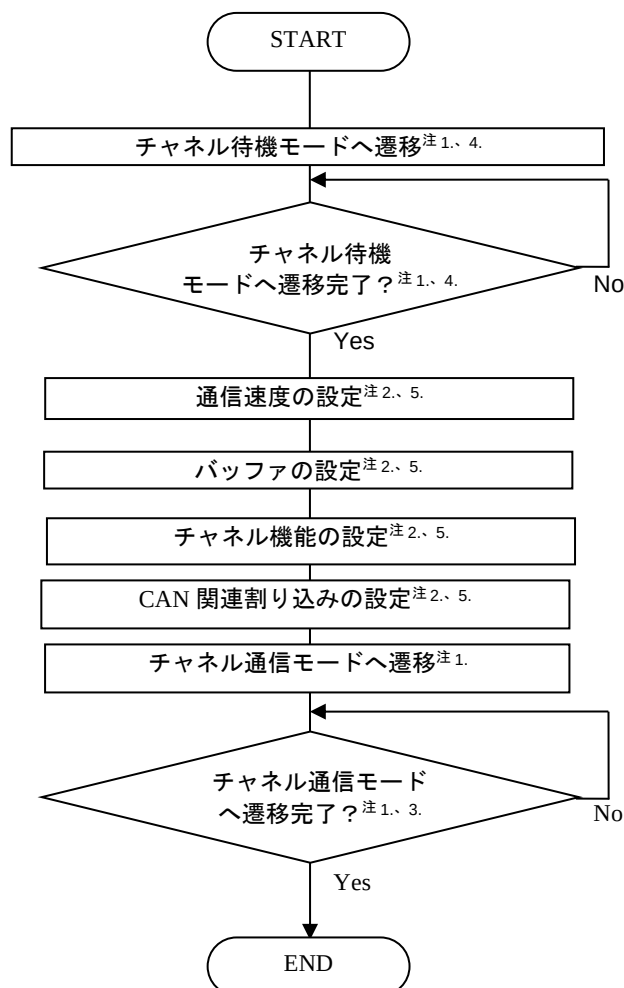
1.4 チャンネル待機モード後の CAN コンフィグレーション

1.4.1 チャンネル待機モード後の CAN コンフィグレーション

本節では、チャンネル待機モード遷移後の CAN チャンネル初期化処理手順について示します。

1.4.2 チャンネル待機モード後の CAN コンフィグレーションの設定手順

図 1-6 にチャンネル待機モード遷移後のコンフィグレーション手順を示します。



- 【注】
1. チャンネルモード(CmCTR レジスタの CSLPR ビット、CHMDC[1:0]ビット)を変更した場合は CmSTS レジスタでモードが切り替わることを確認して下さい。モードが切り替わるまで CHMDC[1:0]ビットは変更しないでください。
 2. これらの設定はチャンネル待機モード遷移で値がリセットされませんので、これらの処理は必ずしも実行する必要はありません。
 3. チャンネル通信モード遷移後、11 ビットの連続するレセンプを検出すると、通信可能な状態 (CmSTS レジスタの COMSTS フラグが“1”) になり、CAN ネットワーク上でアクティブノードとして送受信が許可されます。この時点でメッセージの送受信ができるようになります。
 4. CAN バスがドミナントレベルでロック (CmERFL レジスタの BLF フラグが“1”) している間はチャンネル待機モードに遷移しません。その場合はチャンネルリセットモードに遷移して下さい。
 5. 各関数の処理に関しては次章以降を参照ください。

図 1-6 チャンネル待機モード後のコンフィグレーション手順

2. CAN 状態 (モード) 遷移

RS-CANFD モジュールはチャンネル全体 (以下、グローバル) の状態とチャンネルごとの状態 (モード) を持ちます。

以下に RS-CANFD モジュールの持つ状態 (モード) を示します。

- 2.1 グローバルモード
 - 2.1.1 グローバルストップモード
 - 2.1.2 グローバルリセットモード
 - 2.1.3 グローバルテストモード
 - 2.1.4 グローバル動作モード
- 2.2 チャンネルモード
 - 2.2.1 チャンネルストップモード
 - 2.2.2 チャンネルリセットモード
 - 2.2.3 チャンネル待機モード
 - 2.2.4 チャンネル通信モード

2.1 グローバルモード

RS-CANFD モジュール全体のモードです。グローバルモードの遷移により、チャンネルのモードが変化する場合があります。詳細については「2.3 グローバルモードの遷移によるチャンネルモードの変化」を参照ください。

2.1.1 グローバルストップモード

RS-CANFD モジュールのクロックが停止するモードです。CAN のクロックが停止するため、消費電力が低減されます。CAN 関連レジスタの読み出しは可能ですが、書き込みはしないでください。レジスタ値は保持されます。

2.1.2 グローバルリセットモード

RS-CANFD モジュール全体の設定を行うモードです。グローバルリセットモードに遷移すると一部レジスタが初期化されます。初期化されるレジスタは最新のユーザーズマニュアル ハードウェア編をご参照ください。

2.1.3 グローバルテストモード

テスト関連レジスタの設定を行うモードです。グローバルテストモードに遷移するとすべてのチャネルのCAN 通信は停止します。

2.1.4 グローバル動作モード

RS-CANFD モジュール全体を動作させるモードです。各チャネルで通信を行う場合はグローバル動作モードに遷移する必要があります。

2.2 チャネルモード

チャネルモードの遷移図については「User's Manual Hardware : Figure 23.11 Channel Mode State Transition Chart 」参照ください。

2.2.1 チャネルストップモード

チャネルに供給するクロックが停止するモードです。供給するクロックが停止するため消費電力が低減されます。該当チャネルの CAN 関連レジスタの読み出しは可能ですが、書き込みはしないでください。レジスタ値は保持されます。

2.2.2 チャネルリセットモード

チャネルの設定を行うモードです。チャネルリセットモードに遷移すると、一部チャネル関連レジスタが初期化されます。初期化されるレジスタは最新のユーザーズマニュアル ハードウェア編をご参照ください。

2.2.3 チャネル待機モード

チャネルのテスト関連レジスタの設定を行うモードです。チャネル待機モードに遷移すると対応する CAN 通信は停止します。

2.2.4 チャネル通信モード

CAN 通信を行うモードです。CAN 通信時、各チャネルは以下の通信状態を持ちます。

- アイドル
受信も送信もしていない状態。
- 受信
他のノードから送られてきたメッセージを受信している状態。
- 送信
メッセージを送信している状態。
- バスオフ
CAN 通信から遮断されている状態。

2.3 グローバルモードの遷移によるチャネルモードの変化

グローバルモードの遷移により、チャネルのモードが変化する場合があります。図 2-1 にグローバルモードとチャネルモードの遷移を示します。詳細については、「User's Manual Hardware : Table 23.135 Possible CAN channel Modes versus Global Module Modes」を参照ください。

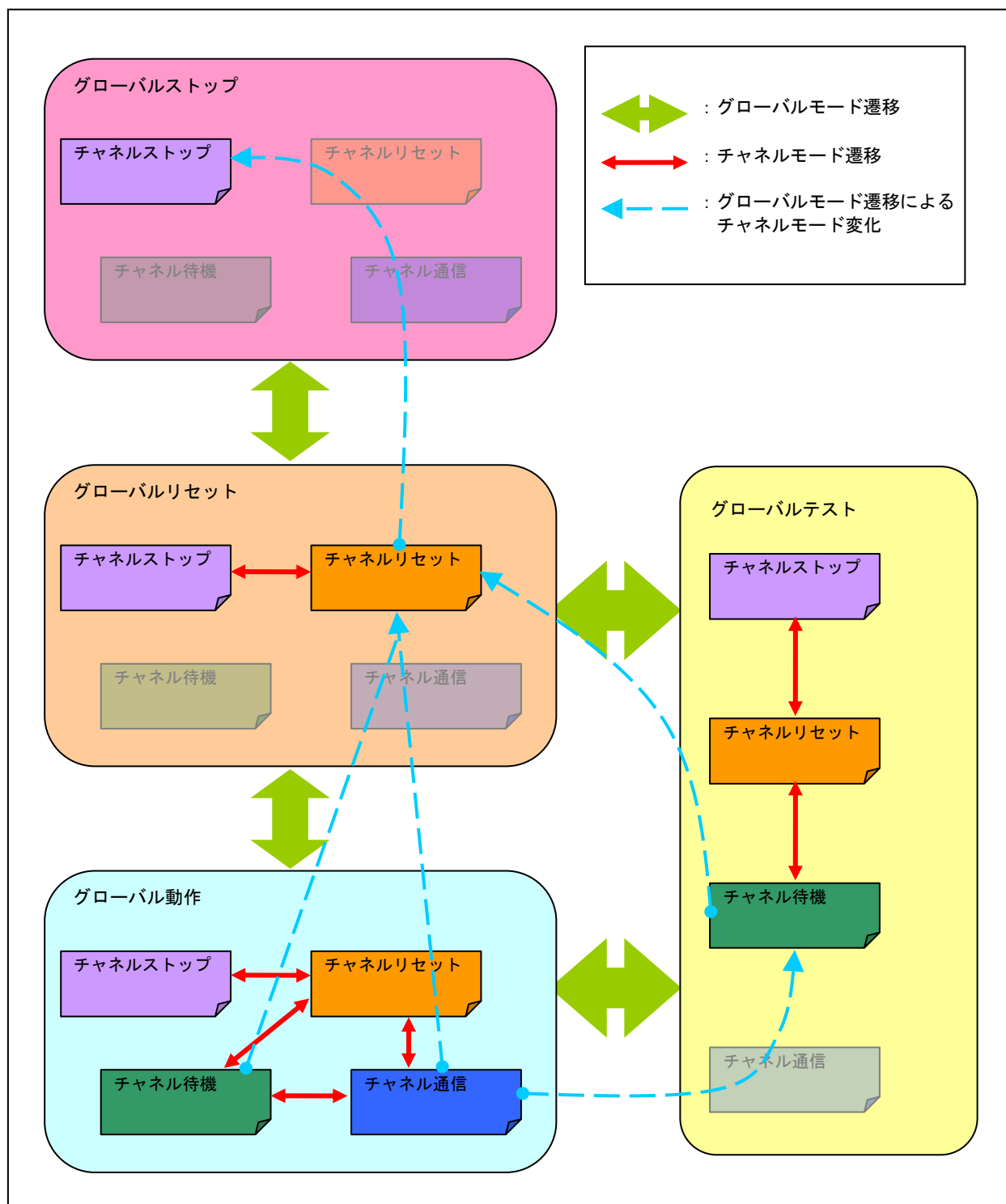


図 2-1 グローバルモードとチャネルモードの遷移

3. 通信速度

CAN 通信を行う通信速度を設定します。通信速度を決定するためには以下の設定を行う必要があります。

- 3.1 CAN ビットタイミングの設定
- 3.2 通信速度の設定
- 3.3 CAN ビットタイミングと通信速度の設定手順

3.1 CAN ビットタイミングの設定

本 RS-CANFD モジュールの CAN ビットタイミング設定では、通信フレームの 1 ビットを 3 つのセグメントで構成しています。図 3-1 にビットのセグメントとサンプルポイントを示します。

これらのセグメントのうち、Time Segment 1 (以下、TSEG1 という)、Time Segment 2 (以下、TSEG2 という) は、サンプルポイントを指定するもので、これらの値を変えることでサンプリングするタイミングを変更できます。CAN FD モードは、2 種類のビットレート (通常ビットレートとデータビットレート) がありそれぞれを設定します。

このタイミング設定の最小単位を 1 Time Quanta (以下、 T_q という) といい、RS-CANFD モジュールに入力されたクロック周波数とボーレートプリスケアラ分周値で決められます。

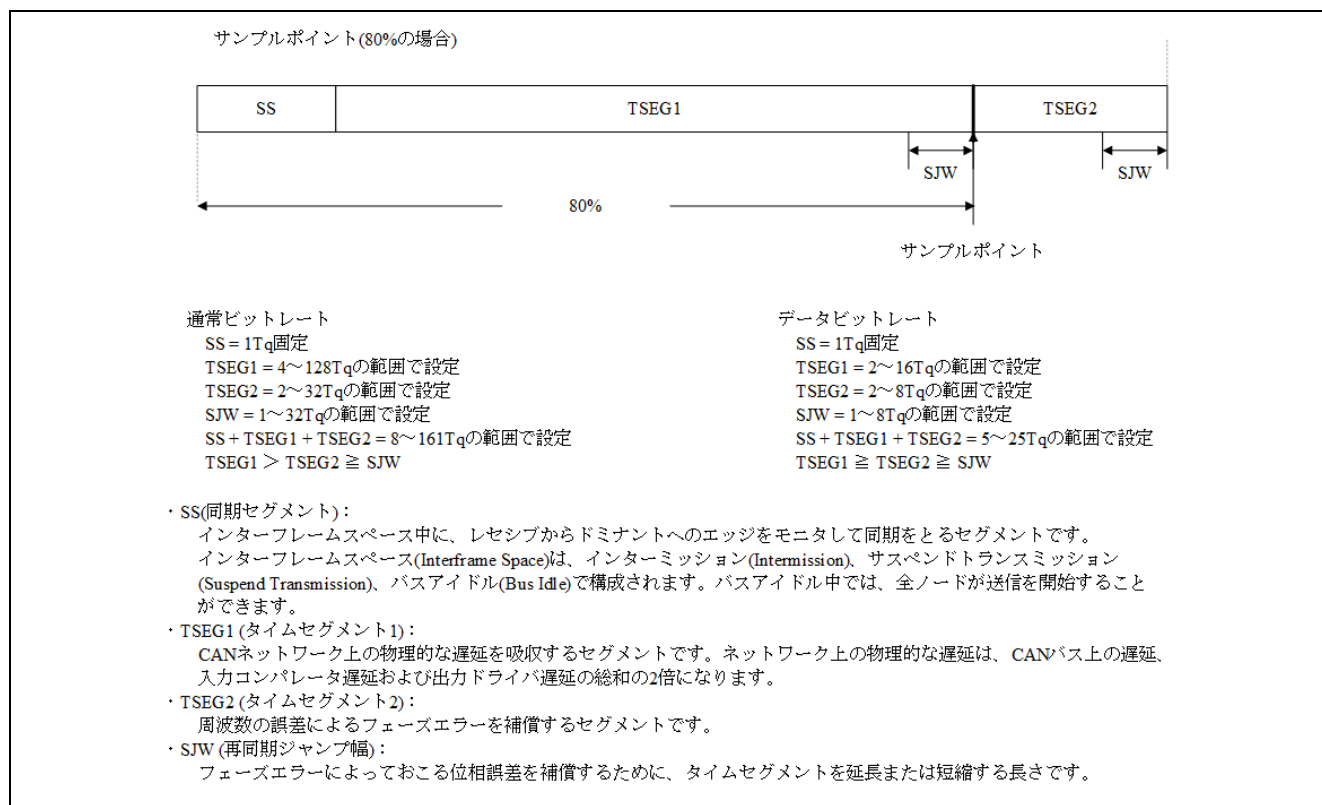


図 3-1 ビットのセグメント構成とサンプルポイント

3.2 通信速度の設定

通信速度は、RS-CANFD モジュールのクロック源である CAN クロック(fCAN)、ボーレートプリスケアラ分周値、および 1 ビットの T_q 数で決まります。設定可能な通信速度は、通常ビットレートでは最大 1Mbps、データビットレートでは最大 8Mbps となります。fCAN は `clk_c` と `clk_xincan` いずれかを使用可能です。fCAN の設定に関しては「4.5 CAN クロック源の設定」を参照ください。

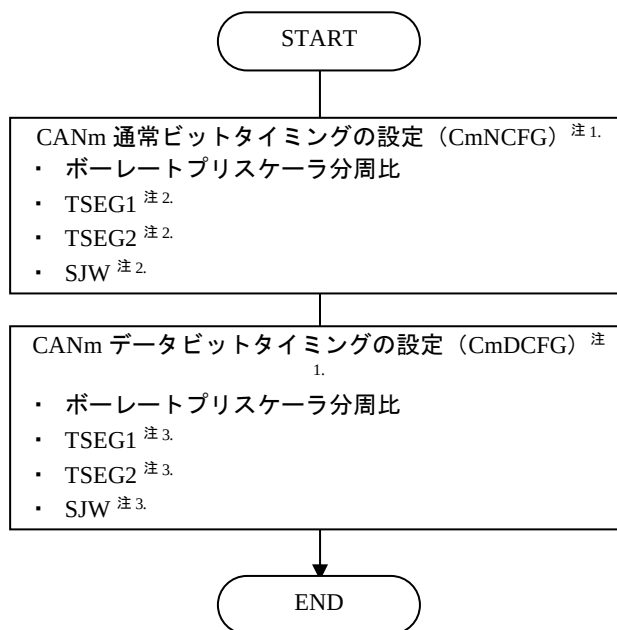
通信速度の算出式と実現例は「User's Manual Hardware : Table 23.143 Nominal Baud Rate calculation formula and example CAN communication configurations」、 「User's Manual Hardware : Table 23.144 Baud Rate calculation example for nominal and data bit rate CAN communication configurations」を参照ください。ビットタイミング設定例については、「User's Manual Hardware : Table 23.142 Bit timing examples」を参照ください。

3.3 CAN ビットタイミングと通信速度の設定手順

図 3-2 に CAN ビットタイミングと通信速度の設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1 CAN コンフィグレーション」を参照ください。



- 【注】 1. CmNCFG レジスタと CmDCFG レジスタは、チャネルリセットモードまたはチャネル待機モードで書き換えてください。また、チャネル通信モード、チャネル待機モードに遷移する前に設定してください。クラシカル CAN フレームしか使用しない場合は、CmDCFG レジスタに CmNCFG レジスタの設定値と同じ値を設定してください。
2. TSEG1、TSEG2、SJW の設定は次の条件を満たしてください。
 $TSEG1 > TSEG2 \geq SJW$
3. TSEG1、TSEG2、SJW の設定は次の条件を満たしてください。
 $TSEG1 \geq TSEG2 \geq SJW$

図 3-2 CAN ビットタイミングと通信速度の設定手順

4. グローバル機能

RS-CANFD モジュール全体 (すべてのチャンネル) で共通な以下の機能を設定します。

4.1 送信優先順位の設定

4.2 DLC チェックの設定

4.3 DLC 置換機能の設定

4.4 ミラー機能の設定

4.5 CAN クロック源の設定

4.6 ペイロードオーバーフローモード

4.7 タイムスタンプクロックの設定

4.8 インターバルタイマプリスケアラの設定

4.1 送信優先順位の設定

同一チャンネル内で複数の送信バッファや送信キューから送信要求が出された場合の送信の優先順位を設定します。

送信優先順位はすべてのチャンネルで共通となり、チャンネルごとに設定することはできません。判定方法は以下の2つから選択できます。^{注1}

- ID 優先

格納したメッセージ ID の優先順位に基づいてメッセージが送信されます。ID の優先順位は CAN 仕様に規定されている CAN バスアービトラージョン規定に準拠します。

送信バッファ、送信モードまたはゲートウェイモードに設定した送受信 FIFO バッファ、および送信キューに格納したメッセージの ID が判定対象になります。

送受信 FIFO バッファの場合は、FIFO 内の最も古いメッセージが優先順位判定の対象になります。

メッセージが送受信 FIFO バッファから送信中の場合、同じ FIFO バッファにある次のメッセージが優先順位判定の対象になります。

送信キューの場合は、送信キュー内のすべてのメッセージが優先順位判定の対象になります。

送信キュー内に格納されていたメッセージと同じ ID を持つメッセージが格納された場合は、格納されていた同じ ID を持つメッセージの送信をアボート、もしくはキャンセルします。

- 送信バッファ番号優先

送信要求があるバッファの中で、最も小さい送信バッファ番号のメッセージが最初に送信されます。

送受信 FIFO バッファが送信バッファにリンクしている場合は、リンク先の送信バッファ番号で判定されます。

どちらの送信優先順位を選択しても、アービトラージョンロストまたはエラーが発生し、再送信される場合、送信の優先順位判定が再度実行されます。

^{注1} 送信キュー使用時に判定方法は選択できません。ID 優先を選択してください。

4.2 DLC チェックの設定

DLC チェック機能の許可、禁止を設定します。

DLC チェック機能を許可にすると、アクセプタンスフィルタ処理を通過したメッセージに対して DLC フィルタ処理を実施します。

DLC チェック機能を禁止した場合、アクセプタンスフィルタ処理実施後、DLC チェックは実施されません。

DLC チェックでは、メッセージの DLC 値が受信ルールに設定した DLC 値以上の場合、DLC フィルタ処理を通過します。受信メッセージの DLC 値が受信ルールの DLC 値より小さい場合は、DLC フィルタ処理を通過しません。この場合、メッセージは受信バッファや FIFO バッファに格納されず、DLC エラーとなります。

受信ルールに関しては「5 受信ルールテーブル」を参照ください。

4.3 DLC 置換機能の設定

DLC 置換機能の許可、禁止を設定します。

DLC 置換機能は DLC チェック機能が許可の場合のみ有効です。

DLC 置換機能を許可にしているときに、DLC フィルタ処理を通過した場合、受信メッセージの DLC 値の代わりに、受信ルールの DLC 値がバッファに格納されます。この場合、受信ルールの DLC 値を超えるデータバイトには“H'00”が格納されます。

DLC 置換機能を禁止にしているときに、DLC フィルタ処理を通過した場合、受信メッセージの DLC 値がバッファに格納されます。この場合、受信メッセージのすべてのデータバイトがバッファに格納されます。

受信ルールに関しては「5 受信ルールテーブル」を参照ください。

表 4-1 DLC フィルタ処理、DLC 置換処理

GCFG レジスタ		受信メッセージ DLC ／受信ルール DLC	受信メッセージ	
DCE ビット	DRE ビット		処理	格納 DLC
0 (DLC チェック 禁止)	0 (DLC 置換禁 止)	受信メッセージ DLC < 受信ルール DLC	バッファへ格納 ^{注1}	受信メッセージ DLC
		受信メッセージ DLC ≧ 受信ルール DLC		
		受信ルール DLC=0		
	1 (DLC 置換許 可)	受信メッセージ DLC < 受信ルール DLC		
		受信メッセージ DLC ≧ 受信ルール DLC		
		受信ルール DLC=0		
1 (DLC チェック 許可)	0 (DLC 置換禁 止)	受信メッセージ DLC < 受信ルール DLC	破棄 (DLC エ ラー)	—
		受信メッセージ DLC ≧ 受信ルール DLC	バッファへ格納	受信メッセージ DLC
		受信ルール DLC=0	バッファへ格納	受信メッセージ DLC
	1 (DLC 置換許 可)	受信メッセージ DLC < 受信ルール DLC	破棄 (DLC エ ラー)	—
		受信メッセージ DLC ≧ 受信ルール DLC	バッファへ格納	受信ルール DLC ^{注2}
		受信ルール DLC=0	バッファへ格納	受信メッセージ DLC

^{注1} 1. DLC チェック自体を実施しません。

^{注2} 2. 受信ルールの DLC を越えるデータバイトには“H'00”が格納されます。

4.4 ミラー機能の設定

ミラー機能の許可、禁止を設定します。

ミラー機能を許可にすると、自らが送信したメッセージを受信できます。

ミラー機能許可時、他の CAN ノードが送信したメッセージを受信するときは GAFLIDj レジスタの GAFLLB ビットを 0 に設定された受信ルールがデータ処理に使用されます。自らが送信したメッセージを受信するときは GAFLIDj レジスタの GAFLLB ビットを 1 に設定された受信ルールがデータ処理に使用されます。

受信ルールに関しては「5 受信ルールテーブル」を参照ください。

表 4-2 ミラー機能のデータ処理対象となるメッセージ

GCFCG レジスタの MME ビット	GAFLIDj レジスタ の GAFLLB ビット	受信ルールのデータ処理対象となるメッセージ
0 (ミラー機能禁止)	0	他の CAN ノードが送信したメッセージ
	1	対象となるメッセージなし
1 (ミラー機能許可)	0	他の CAN ノードが送信したメッセージ
	1	自らが送信したメッセージ

4.5 CAN クロック源の設定

CAN クロック源である CAN クロック (fCAN) を GCFCG レジスタの DCS ビットで設定します。CAN クロック源として使用可能なクロックを以下に示します。

- clk_xincan
- clkc

4.6 ペイロードオーバーフローモードの設定

ペイロードオーバーフローモードを GCFCG レジスタの CMPOC ビットで設定します。受信したメッセージのペイロード長が格納先バッファのペイロード格納サイズを超えた場合の動作を選択します。

“0” のとき、ペイロードがオーバーフローする受信メッセージはバッファに格納されません。

“1” のとき、ペイロードがオーバーフローする受信メッセージはバッファに格納され、DRE ビットに応じて、受信した DLC 値または受信ルールテーブルの DLC 値がバッファに格納されます。このとき、バッファのペイロード格納サイズを超える分のペイロードは切り捨てられます。

バッファのペイロード格納サイズは以下のビットで設定します。

- 受信バッファ : RMNB レジスタの RMPLS[2:0] ビット
- 受信 FIFO バッファ : RFCCx レジスタの RFPLS[2:0] ビット
- 送受信 FIFO バッファ : CFCCk レジスタの CFPLS[2:0] ビット

4.7 タイムスタンプクロックの設定

タイムスタンプクロックに使用するクロック源、および分周比を設定します。

タイムスタンプは、メッセージの受信時間や送信時間を記録するために使用する 16 ビットのフリーランカウンタです。GFD CFG レジスタの TSCCFG[1:0] ビットで設定したタイミングで取り込まれ、メッセージ ID やデータと共に、受信バッファや FIFO バッファに格納されます。

タイムスタンプに使用するクロックは以下から選択可能です。

- pclk
- CANm 通常ビットタイムクロック

CANm 通常ビットタイムクロックをクロック源として使用する場合、対応するチャンネルがチャンネルリセットモード、またはチャンネル待機モードに遷移すると、タイムスタンプカウンタが停止します。pclk をクロック源として使用する場合、タイムスタンプ機能はチャンネルモードに影響されません。

図 4-1 にタイムスタンプ機能のブロック図を示します。

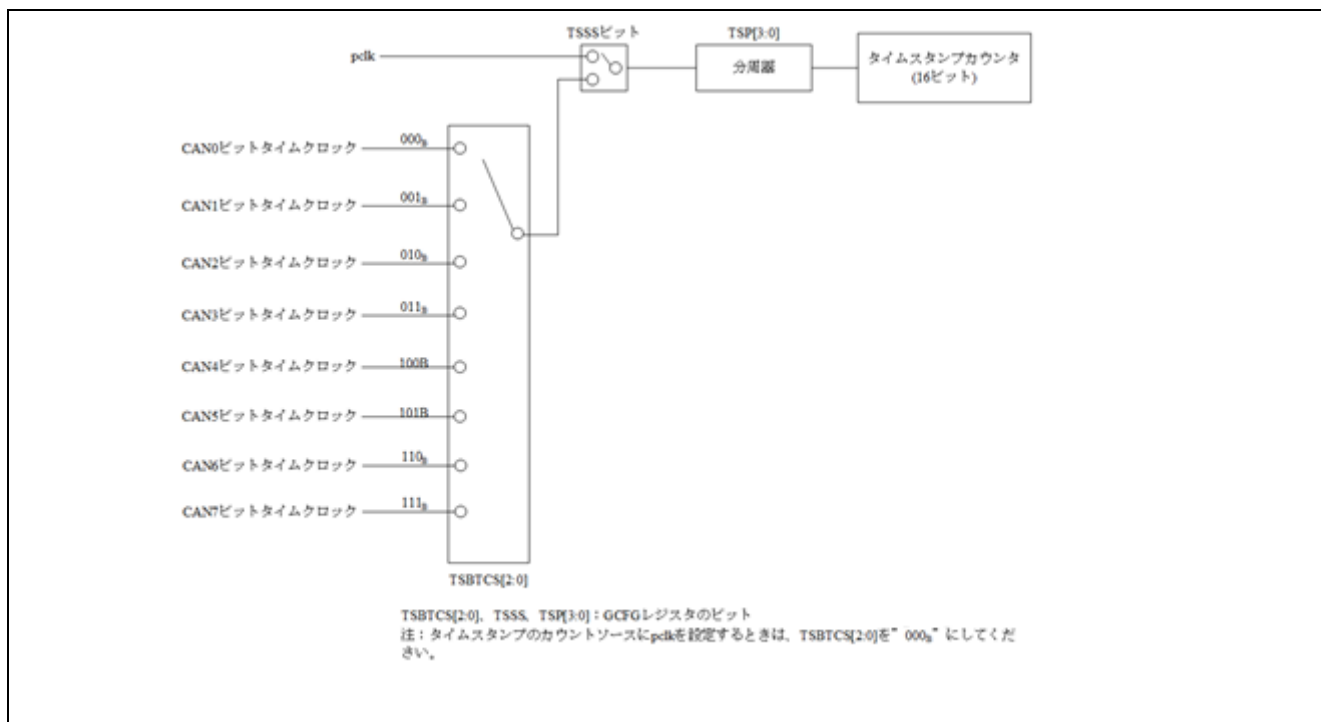


図 4-1 タイムスタンプ機能のブロック図

4.8 インターバルタイマプリスケアラの設定

インターバルタイマのカウントソースとして、pclk を選択した場合のプリスケアラ値を設定します。
インターバルタイマの機能については「6.3.4 インターバルタイマカウンタの設定」を参照ください。

4.9 グローバル機能の設定手順

図 4-2 にグローバル機能の設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1 CAN コンフィグレーション」を参照ください。

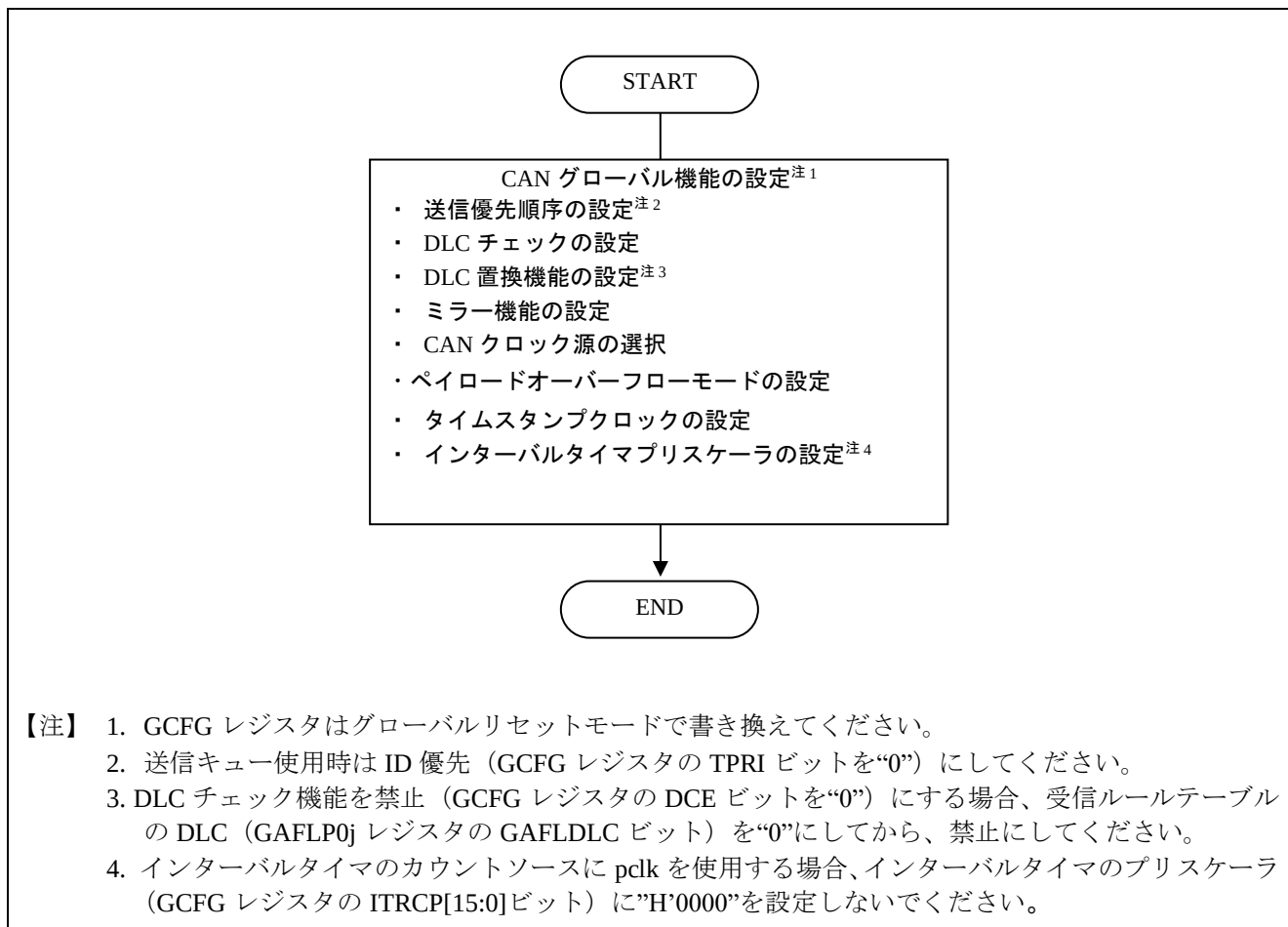


図 4-2 グローバル機能の設定手順

5. 受信ルールテーブル

受信メッセージのフィルタリングを行うための受信ルールテーブルを設定します。

受信ルールテーブルを用いたデータ処理により、選別されたメッセージを指定したバッファへ格納します。データ処理には、アクセプタンスフィルタ処理、DLC フィルタ処理、ルーティング処理、ラベル付加処理、ミラー機能があります。

受信ルールで以下の設定を行う必要があります。

- 5.1 受信ルール数の設定
- 5.2 IDE/RTR/ID の設定
- 5.3 受信ルール対象メッセージの設定
- 5.4 IDE マスク/RTR マスク/ID マスクの設定
- 5.5 DLC チェック比較値の設定
- 5.6 ルーティング処理
- 5.7 受信ルールラベルの設定
- 5.8 格納バッファの設定
- 5.9 受信ルールの使用例
- 5.10 受信ルールテーブルの設定手順

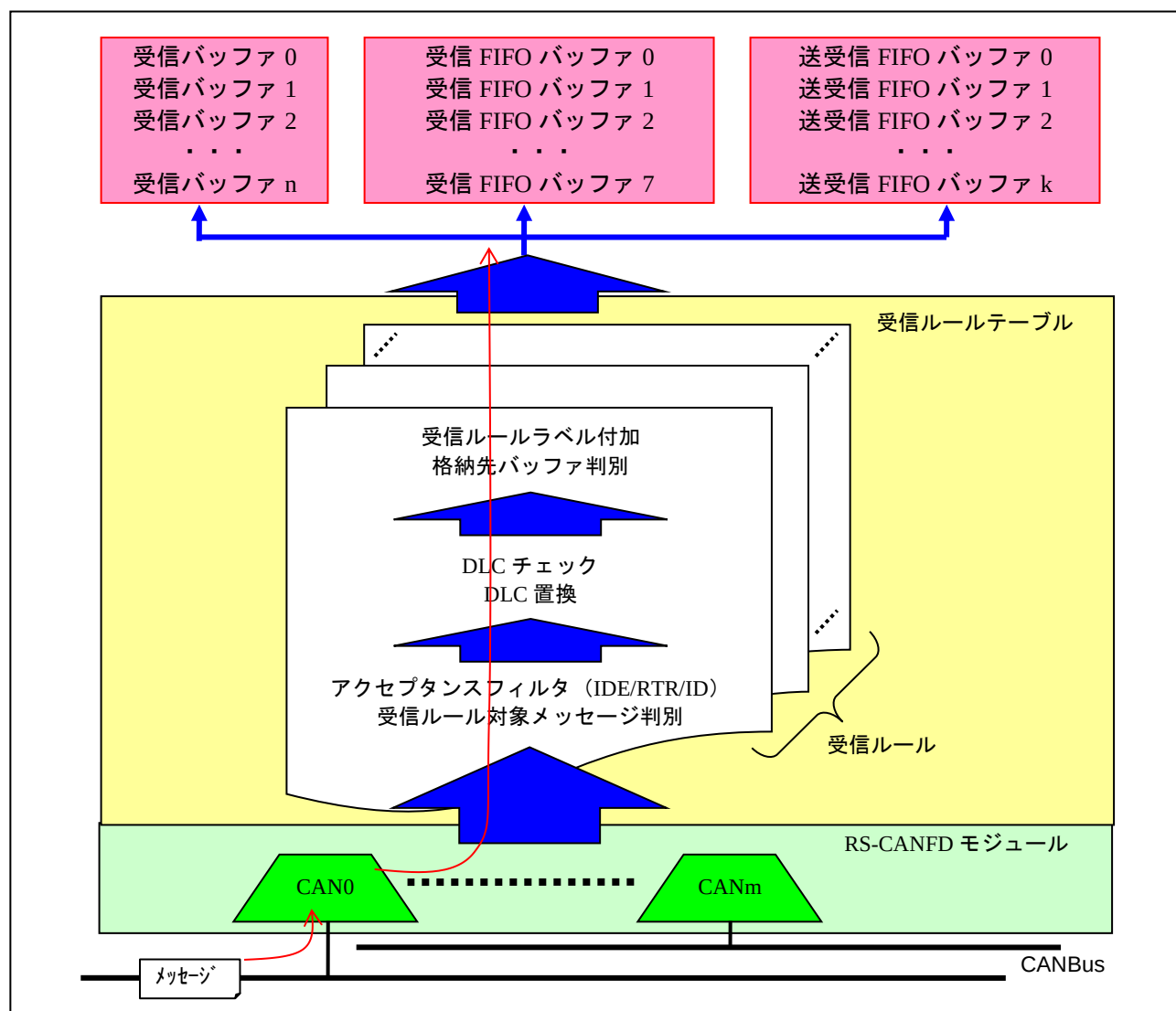


図 5-1 受信ルールテーブルによるフィルタリングイメージ

5.1 受信ルール数の設定

チャンネルごとに使用する受信ルール数を設定します。

受信ルール数はモジュール全体では U2A-EVA, U2A16, U2A8 では 192×チャンネル数、U2A6 では 128×チャンネル数あり、1 チャンネルに登録できる受信ルール数は U2A-EVA, U2A16, U2A8 では最大で 384、U2A6 では最大で 255 となります。

チェック処理は一番小さい番号の受信ルールから昇順にチェックを開始します。受信メッセージの比較対象ビットが受信ルールとすべて一致したとき、または一致する受信ルールがないまますべてのチェックを終了したときにフィルタ処理は停止します。一致する受信ルールがない場合、受信バッファや FIFO バッファに格納されません。

登録できる受信ルール数の制限事項を表 5-1 に示します。

表 5-1 受信ルール数の制限事項

制限事項	受信ルール数	
	U2A-EVA U2A16 U2A8	U2A6
CANm 1 チャンネル当たりの最大登録数	384	255
CANm 1 チャンネルあたりの受信ルール数	192	128

図 5-2 に受信ルール登録例を示します。

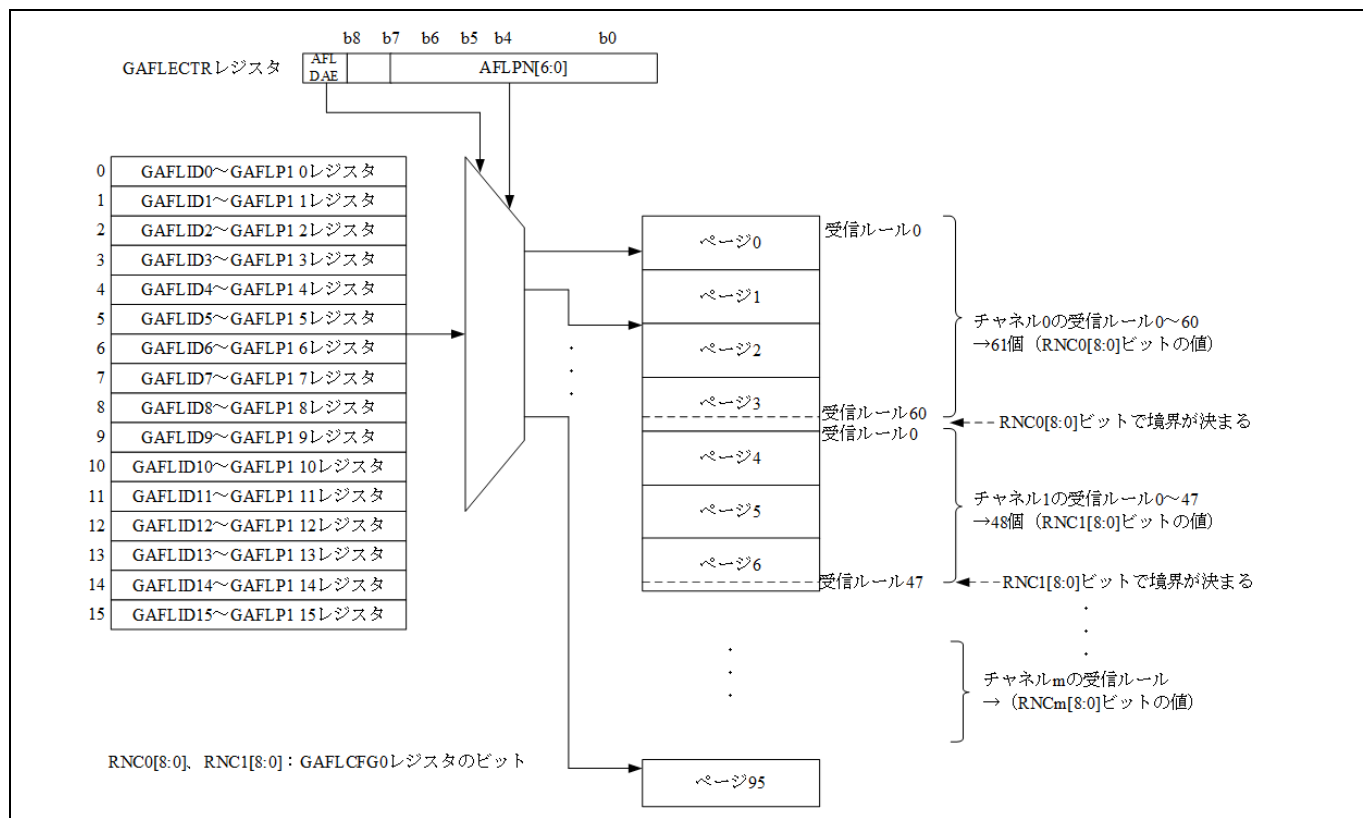


図 5-2 受信ルール登録例

5.2 IDE/RTR/ID の設定

受信メッセージの ID フォーマット (標準 ID または拡張 ID)、フレームフォーマット (データフレーム またはリモートフレーム)、受信 ID を設定します。

5.3 受信ルール対象メッセージの設定

他の CAN ノードが送信したメッセージ (GAFLIDj レジスタの GAFLLB ビットを“0”) にすると、他の CAN ノードが送信したメッセージを受信する場合に、受信ルールを用いたデータ処理を行います。

ミラー機能使用時に自らが送信したメッセージ (GAFLLB ビットを“1”) にすると、自らが送信したメッセージを受信する場合に、受信ルールを用いたデータ処理を行います。

ミラー機能については「4.4 ミラー機能の設定」を参照ください。

5.4 IDE マスク/RTR マスク/ID マスクの設定

IDE/RTR/ID で設定した値のマスク値を設定します。

IDE マスク/RTR マスク/ID マスクでマスクされなかったビットがアクセプタンスフィルタ処理で有効になります。

5.5 DLC チェック比較値の設定

DLC チェック許可時に受信メッセージの DLC 値と比較する受信ルールの DLC 値を設定します。

DLC チェックについては「4.2 DLC チェックの設定」を参照ください。

5.6 ルーティング処理

受信したメッセージのペイロード長が格納先バッファのペイロード格納サイズを超える場合は、GERFL レジスタの CMPOF フラグが“1” (ペイロードオーバーフロー) となり、GCFG レジスタの CMPOC ビットに従って処理が行われます。CMPOC ビットが“0” のとき、ペイロード格納サイズを超えるメッセージはバッファに格納されません。CMPOC ビットが“1” のときは格納サイズを超える分のペイロードは切り捨てられて、メッセージがバッファに格納されます。

5.7 受信ルールラベルの設定

フィルタ処理を通過したメッセージをバッファに格納するときに付加される 2 ビットのラベル情報を設定します。

ラベルは任意に設定できます。また、受信メッセージのラベルはプログラムで自由に使用することができます。例えば、ラベルに受信するチャンネル番号を設定しておけば、受信 FIFO バッファ内の同一 ID のメッセージがどのチャンネルで受信されたかを確認することが可能です。

5.8 格納バッファの設定

フィルタ処理を通過したメッセージを格納するバッファを設定します。

格納先として選択可能なバッファを以下に示します。

- 受信バッファ q (1 つの受信ルールに対して、1 バッファだけ選択可能)
- 受信 FIFO バッファ q
- 送受信 FIFO バッファ k (受信モード)
- 送信キュー

1 つの受信ルールに対して最大 8 バッファまで格納バッファを選択できます。但し、格納先として受信バッファは 1 バッファしか選択できません (受信バッファ 0 と受信バッファ 1 に格納する、といった設定はできません)。

最大の格納先の設定例)

例 1)

○ : 受信バッファ 1 + 受信 FIFO バッファ 0,2,4 + 送受信 FIFO バッファ 0,3,6,9(合計 8 バッファ)

例 2)

○ : 送信 FIFO バッファ 0,1,2,3 + 送受信 FIFO バッファ 0,3,6,9(合計 8 バッファ)

不可能な設定例)

例 3)

× : 受信バッファ 0、受信バッファ 1、受信 FIFO バッファ 2 へ格納 ※2 つの受信バッファへの格納は不可

5.9 受信ルールの使用例

受信ルールの使用例を示します。

- 使用例 1

以下のメッセージを受信する場合の各レジスタの例を示します。

- ID フォーマット : 標準 ID
- メッセージフォーマット : データフレーム
- ミラー機能 : 他の CAN ノードのメッセージ受信
- 受信 ID : 120_H, 121_H, 122_H, 123_H
- DLC : 受信メッセージの DLC ≥ 6
- ラベル : 010_H
- 格納先バッファ : 受信バッファ 3、受信 FIFO バッファ 0、1、2

		GAFLIDE	GAFLIDEM	GAFLRTR	GAFLRTRM	GAFLB	GAFLID/GAFLIDM			
							Bit28-24	Bit23-16	Bit15-8	Bit7-0
GAFLIDj		0	-	0	-	0	00000 _B	00000000 _B	00000001 _B	00100000 _B
GAFLMj		-	1	-	1	—	00000 _B	00000000 _B	00000111 _B	11111100 _B
受信可能 メッセージ	120 _H	0	0	0	0	0	----B	-----B	----001 _B	00100000 _B
	121 _H						----B	-----B	----001 _B	00100001 _B
	122 _H						----B	-----B	----001 _B	00100010 _B
	123 _H						----B	-----B	----001 _B	00100011 _B

	GAFLDLC	GAFLPTR	GAFLRMV	GAFLRMDP	GAFLSRD2	GAFLSRD1	GAFLSRD0	GAFLFDP
GAFLP0j	6	010 _H	1	3	0	0	0	—
GAFLP1j	—	—	—	—	—	—	—	00000007 _H

- 使用例 2

以下のメッセージを受信する場合の各レジスタの例を示します。

- ID フォーマット : 拡張 ID
- メッセージフォーマット : データフレーム
- ミラー機能 : 他の CAN ノードのメッセージ受信
- 受信 ID : 130_H, 131_H, 2130_H, 2131_H
- DLC : DLC チェック未使用
- ラベル : 130_H
格納先バッファ : 受信 FIFO バッファ 4、6、送受信 FIFO バッファ 1、2(ch0)

		GAFLIDE	GAFLIDEM	GAFLRTR	GAFLRTRM	GAFLB	GAFLID/GAFLIDM			
							Bit28-24	Bit23-16	Bit15-8	Bit7-0
GAFLIDj		1	-	0	-	0	00000 _B	00000000 _B	00000001 _B	00110000 _B
GAFLMj		-	1	-	1	-	11111 _B	11111111 _B	11011111 _B	11111110 _B
受信可能 メッセー ジ	130 _H	1	0	0	0	0	00000 _B	00000000 _B	00000001 _B	00110000 _B
	131 _H						00000 _B	00000000 _B	00000001 _B	00110001 _B
	2130 _H						00000 _B	00000000 _B	00100001 _B	00110000 _B
	2131 _H						00000 _B	00000000 _B	00100001 _B	00110001 _B

	GAFLDLC	GAFLPTR	GAFLRMV	GAFLRMDP	GAFLSRD2	GAFLSRD1	GAFLSRD0	GAFLFDP
GAFLP0j	0	130 _H	1	3	0	0	0	—
GAFLP1j	—	—	—	—	—	—	—	00000650 _H

使用例 3

以下のメッセージを受信する場合の各レジスタの例を示します。

- ID フォーマット : ID チェック未使用
- メッセージフォーマット : データフレーム
- ミラー機能 : 他の CAN ノードのメッセージ受信
- 受信 ID : 全ての ID (標準 ID/拡張 ID)
- DLC : 受信メッセージの $DLC \geq 0xF$ (64 バイト)
- ラベル : 010_H
- 格納先バッファ : CAN0 送信キュー0

		GAFLIDE	GAFLIDEM	GAFLRTR	GAFLRTRM	GAFLRB	GAFLID/GAFLIDM			
							Bit28-24	Bit23-16	Bit15-8	Bit7-0
GAFLIDj		0	-	0	-	0	-----B	-----B	-----B	-----B
GAFLMj		-	0	-	1	—	00000 _B	00000000 _B	00000000 _B	00000000 _B
受信可能 メッセージ	XXX _H	0	0	0	0	0	-----B	-----B	-----XXX _B	XXXXXXXX _B
	XXXXXXXX _H	1					XXXXX _B	XXXXXXXX _B	XXXXXXXX _B	XXXXXXXX _B

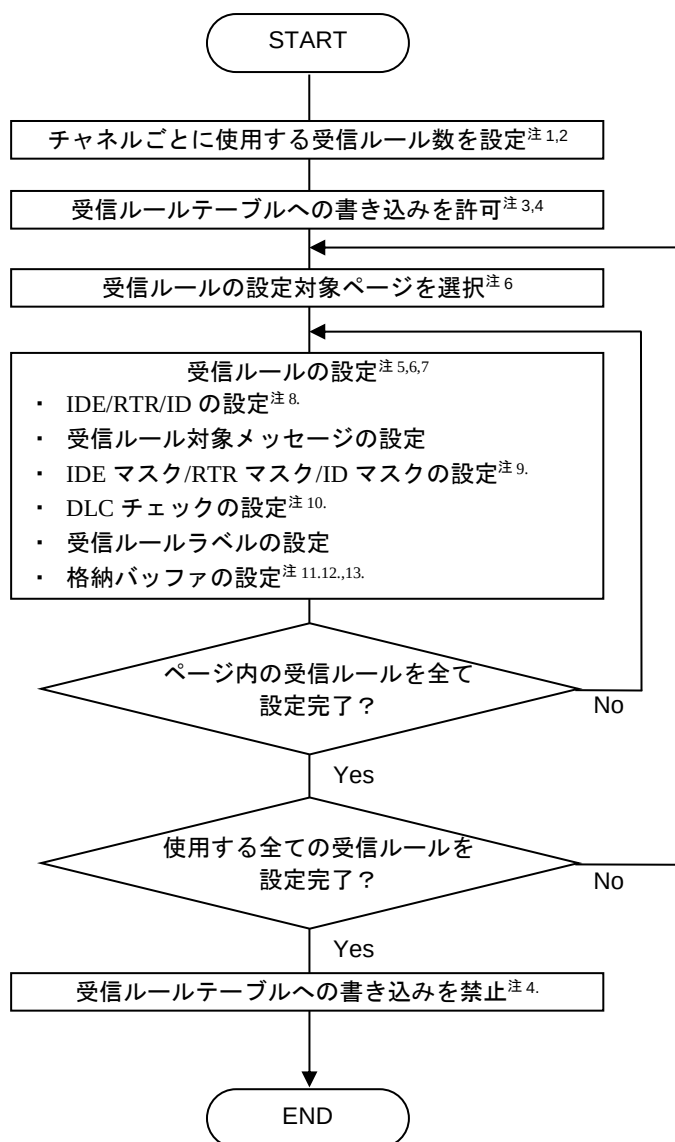
	GAFLDLC	GAFLPTR	GAFLRMV	GAFLRMDP	GAFLSRD2	GAFLSRD1	GAFLSRD0	GAFLFDP
GAFLP0j	F _H	010 _H	0	0	0	0	1	—
GAFLP1j	—	—	—	—	—	—	—	00000100 _H

5.10 受信ルールテーブルの設定手順

図 5-3 に受信ルールテーブルの設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1 CAN コンフィグレーション」を参照ください。



- 【注】
1. 受信ルール数の設定 (GAFLCFGv レジスタの RNC(0 + v * 2)[8:0]ビットと RNC(1 + v * 2)[8:0]ビット) はグローバルリセットモードで書き換えてください。
 2. 各チャンネルで使用する受信ルール数 (RNC(0 + v * 2)[8:0]ビットと RNC(1 + v * 2)[8:0]ビット) は以下の条件を満たしてください。
 - ・ 1 チャンネルのルール数は 384 以下にしてください。
 - ・ 各チャンネルに割り当てたルール数の合計が、モジュール全体で登録できるルール数を超えないようにしてください。
 3. 受信ルールテーブルへの書き込みが完了した後、書き込み禁止 (GAFLECTR レジスタの AFLDAE ビットを"0") にしてください。

4. 設定対象ページ (GAFLECTR レジスタの AFLPN[6:0]ビット) にモジュールで設定可能なページ数以上を設定しないでください。
5. 受信ルール (GAFLIDj レジスタ、GAFLMj レジスタ、GAFLP0j レジスタ、GAFLP1j レジスタ) は受信ルールテーブル書き込み許可 (AFLDAE ビットが"1")、かつグローバルリセットモードで書き換えてください。
6. 受信ルールはチャンネルごとに連続して設定してください。ほかのチャンネルと共有すること、交互に設定することはできません。
7. 標準 ID の場合、ID (GAFLIDj レジスタの GAFLID[28:0]ビット) の b10~b0 に標準 ID の値を設定し、b28~b11 は"0"を設定してください。
8. IDE ビットを比較しない (GAFLMj レジスタの GAFLIDEM ビットを"0") 場合は全 ID ビットを比較しない (GAFLMj レジスタの GAFLIDM[28:0]ビットをすべて"0") にしてください。
9. DLC チェック機能を許可 (GCFG レジスタの DCE ビットを"1") にした場合のみ有効です。
10. 最大 8 つの FIFO バッファが選択できます。但し、受信バッファにメッセージを格納する (GAFLP0j レジスタの GAFLRMV ビットが"1") 場合は最大 7 つの FIFO バッファを選択できます。
11. 受信 FIFO バッファと受信モード、またはゲートウェイモードに設定した送受信 FIFO バッファのみ選択してください。
12. 受信バッファを格納先に選択する場合、受信バッファ許可 (GAFLRMV ビットを"1") にして、使用する受信バッファ数 (RMNB レジスタの NRXMBm[7:0]ビットへの設定値) より小さい番号を設定してください。

図 5-3 受信ルールテーブルの設定手順

6. バッファ、FIFO バッファ

送受信で使用するバッファ、FIFO バッファの設定を行います。以下のバッファ、FIFO バッファを設定する必要があります。

- 6.1 受信バッファの設定
- 6.2 受信 FIFO バッファの設定
- 6.3 送受信 FIFO バッファの設定
- 6.4 送信バッファの設定
- 6.5 送信キューの設定
- 6.6 送信履歴バッファの設定
- 6.7 バッファの設定手順
- 6.8 フレキシブル CAN モード

受信バッファ、受信 FIFO バッファ、送受信 FIFO バッファに設定可能なバッファ数の制限事項を表 6-1 に示します。各種バッファの構成については、「User's Manual Hardware : Figure 23.27 Message Buffer Configuration」を参照ください。

表 6-1 バッファ数の制限事項

	U2A-EVA U2A16 U2A8	U2A6 (BGA292)	U2A6 (BGA176)	U2A6 (BGA156)	U2A6 (QFP144)
チャンネル数	16ch	12ch	11ch	8ch	7ch
バッファ数	5120 バッファ	1152 バッファ	1056 バッファ	768 バッファ	672 バッファ
各チャンネル 専用バッファ	1024 (64×16ch)	384 バッファ	352 バッファ	256 バッファ	224 バッファ
	送信バッファ	各チャンネル 64 バッファ	各チャンネル 32 バッファ		
	送信キュー	各チャンネル 4 本			
チャンネル間 共用バッファ	4096 バッファ (256×16ch)	768 バッファ	704 バッファ	512 バッファ	448 バッファ
	受信バッファ	256 バッファ (16×16ch)	64 バッファ		
	受信 FIFO バッファ	8 本 (1 本あたり最大 128 バッファ割り当て可能)			
	送受信 FIFO バッファ	各チャンネル 3 本 (1 本あたり最大 128 バッファ割り当て可能)			

U2A6 は、他の U2A デバイスと比較して送信バッファの数が限られています。

また、U2A6 用の送信バッファを指し示すインデックス値が不連続であることにも注意してください。

詳細は、「User's Manual Hardware: Table 23.4 Indices for Individual Products」を参照ください。

6.1 受信バッファの設定

受信バッファへ割り当てるバッファ数と 1 バッファあたりに格納できるペイロードサイズを設定します。受信バッファへは 0~16×ch 数バッファを割り当てられます。受信バッファ数に”0”を設定すると、受信バッファは使用できません。

受信バッファ関連の割り込みはないため、割り込み関連の設定はありません。

6.2 受信 FIFO バッファの設定

受信 FIFO バッファを使用するために必要な設定を以下に示します。

- ・ バッファ数とペイロードサイズの設定
- ・ 割り込み許可、禁止、割り込み要因の設定

6.2.1 バッファ数の設定

受信 FIFO バッファへ割り当てるバッファ数とペイロードサイズを設定します。

受信 FIFO バッファは 8 本あり、最大 128 バッファを割り当てられます。

受信 FIFO バッファへ割り当てられるバッファの数は 0^{注1}、4、8、16、32、48、64、128 から選択できます。

6.2.2 割り込み許可、禁止、割り込み要因の設定

- ・ 受信 FIFO 割り込み

受信 FIFO 割り込み許可、禁止の設定、割り込み要因を設定します。受信 FIFO 割り込みを使用する場合、割り込み要因は以下から選択できます。

- RFCCx レジスタの RFIGCV[2:0]ビットで設定した以下の条件に達したときに受信 FIFO 割り込み発生 (RFCCx レジスタの RFIM ビットが”0”)
 - 受信 FIFO バッファに 1/8 までメッセージが格納されたとき^{注2}
 - 受信 FIFO バッファに 2/8 までメッセージが格納されたとき
 - 受信 FIFO バッファに 3/8 までメッセージが格納されたとき^{注2}
 - 受信 FIFO バッファに 4/8 までメッセージが格納されたとき
 - 受信 FIFO バッファに 5/8 までメッセージが格納されたとき^{注2}
 - 受信 FIFO バッファに 6/8 までメッセージが格納されたとき
 - 受信 FIFO バッファに 7/8 までメッセージが格納されたとき^{注2}
 - 受信 FIFO バッファがフルのとき
- 1 メッセージ受信が完了することに受信 FIFO 割り込み発生 RFCCx レジスタの RFIM ビットが”1”)

^{注1} 受信 FIFO バッファを使用しない場合、受信 FIFO バッファのバッファ数を 0 メッセージ (RFCCx レジスタの RFDC[2:0]ビットを B'000) に設定してください。

^{注2} 受信 FIFO バッファのバッファ数を 4 メッセージ (RFDC[2:0]ビットを“B'001”) に設定した場合は、設定しないでください。

- ・ 受信 FIFO フル割り込み処理

受信 FIFO フル割り込みを許可(RFCCx レジスタの RFFIE ビットが"1")していれば、受信 FIFO バッファがフルのときに受信 FIFO フル割り込みが発生します。

割り込み要求が発生している状態 (RFSTSx レジスタの RFFIF フラグが"1") で受信 FIFO バッファの使用を禁止 (RFE ビットを"0") にしても、割り込み要求フラグ (RFFIF フラグ) は自動的に"0"になりません。割り込み要求フラグはプログラムで"0"にしてください。

6.3 送受信 FIFO バッファの設定

送受信 FIFO を使用するために必要な設定を以下に示します。

- バッファ数の設定
- 割り込み許可、禁止、割り込み要因の設定
- 送受信 FIFO モードの設定
- インターバルタイマカウンタの設定 (送信モード、ゲートウェイモード)
- 送信バッファリンクの設定 (送信モード、ゲートウェイモード)

6.3.1 バッファ数の設定

送受信 FIFO バッファのバッファ数を設定します。

送受信 FIFO バッファは1チャンネルにつき3本あり、最大128バッファを割り当てられます。送受信 FIFO バッファへ割り当てられるバッファの数は0^{注1}、4、8、16、32、48、64、128から選択できます。

^{注1} 送受信 FIFO バッファを使用しない場合、送受信 FIFO バッファのバッファ数を0メッセージ (CFCCLK レジスタの CFDC[2:0]ビットを"B'000") に設定してください。

6.3.2 割り込み許可、禁止、割り込み要因の設定

各送受信 FIFO バッファの割り込み許可、禁止の設定、割り込み要因を設定します。送受信 FIFO モードごとに設定できる割り込み要因を表 6-2 に示します。なお、送受信 FIFO 送信完了割り込みは CANm 送信割り込みの発生要因となります。CANm 送信割り込み発生要因は 9. CAN 関連割り込みをご参照ください。

表 6-2 送受信 FIFO バッファの割り込み要因

送受信 FIFO モード	割り込み要因			割り込み要因
受信 モード	送受信 FIFO 受信 割り込み	CFCCk.CFIM	0	受信メッセージ数が CFCCk レジスタの CFIGCV[2:0]ビットで設定した条件に達したとき、送受信 FIFO 受信完了割り込み要求発生 CFIGCV[2:0]ビットの設定 000 _B : 送受信 FIFO バッファに 1/8 までメッセージが格納されたとき ^{注2} 001 _B : 送受信 FIFO バッファに 2/8 までメッセージが格納されたとき 010 _B : 送受信 FIFO バッファに 3/8 までメッセージが格納されたとき ^{注2} 011 _B : 送受信 FIFO バッファに 4/8 までメッセージが格納されたとき 100 _B : 送受信 FIFO バッファに 5/8 までメッセージが格納されたとき ^{注2} 101 _B : 送受信 FIFO バッファに 6/8 までメッセージが格納されたとき 110 _B : 送受信 FIFO バッファに 7/8 までメッセージが格納されたとき ^{注2} 111 _B : 送受信 FIFO バッファがフルのとき
			1	1 メッセージ受信が完了するごとに送受信 FIFO 受信完了割り込み要求発生
	送受信 FIFO ワンフレーム 受信割り込み			送受信 FIFO が 1 フレームのメッセージを受信したとき
	送受信 FIFO フル割り込み			送受信 FIFO がフル状態になったとき
送信 モード	送受信 FIFO 送信 完了割り込み	CFCCk.CFIM	0	メッセージ送信完了によってバッファが空になったとき、送受信 FIFO 送信完了割り込み要求発生
			1	1 メッセージ送信が完了するごとに送受信 FIFO 送信完了割り込み要求発生
	送受信 FIFO ワンフレーム 送信割り込み			送受信 FIFO が 1 フレームのメッセージを送信したとき

^{注2} 送受信 FIFO バッファのバッファ数を 4 メッセージ (CFDC[2:0]ビットを“B'001”) に設定した場合は設定しないでください。

6.3.3 送受信 FIFO モードの設定

送受信 FIFO バッファのモードを設定します。受信モード、送信モード、ゲートウェイモードのいずれかに設定できます。

- 受信モード
受信 FIFO として動作します。
- 送信モード
送信 FIFO として動作します。

6.3.4 インターバルタイマカウンタの設定

インターバルタイマカウンタのカウントソース、送信間隔を設定します。インターバルタイマカウンタは送信モード、ゲートウェイモード時に有効です。

インターバルタイマのカウントソースとインターバル時間の計算式を表 6-3 に示します。

表 6-3 インターバルタイマのカウントソースとインターバル時間の計算式

CFCCk レジスタの CFITR ビット、 CFITSS ビット	カウントソース	計算式 ^注
B'00	pclk を GCFG レジスタの ITRCP[15:0]ビットで分周したクロック	$1/f_{CLK} \times 2 \times a \times b$
B'10	pclk を GCFG レジスタの ITRCP[15:0]ビットで分周したクロックの 10 分周クロック	$1/f_{CLK} \times 2 \times a \times 10 \times b$
B'x1	CANm 通常ビットタイムクロック	$1/f_{CANBIT} \times b$

a : pclk のプリスケアラ値 (ITRCP[15:0]ビットの設定値)

b : メッセージの送信間隔 (CFCCk レジスタの CFITT[7:0]ビット) の設定値

f_{CLK} : pclk の周波数

f_{CANBIT} : CANm 通常ビットタイムクロックの周波数

6.3.5 送信バッファリンクの設定

送受信 FIFO バッファを送信バッファにリンクさせます。送信バッファへのリンクは送信モード、ゲートウェイモード時のみ有効です。

送受信 FIFO バッファにリンクされた送信バッファを、送信キューに割り当てないでください。1 つの送信バッファには、1 つの送受信 FIFO バッファしかリンクできません。複数の送受信 FIFO バッファを同一番号の送信バッファにリンクしないでください。

6.3.6 送受信 FIFO バッファオーバーライトモード

GW モード時に、送受信 FIFO バッファが新しいメッセージを受信しようとしている間に、送受信 FIFO バッファが一杯になっている場合、最も古いデータのバッファに受信したメッセージが上書きされるか、メッセージが破棄されます。この動作は CFCCEk レジスタの CFMOWM ビットによって決定します。

CFCCEk レジスタの CFMOWM ビット	送受信 FIFO バッファの動作
B'0	送受信 FIFO バッファが一杯になっている場合、受信したメッセージは破棄されます。
B'1	送受信 FIFO バッファが一杯になっている場合、最も古いデータのバッファに受信したメッセージが上書きされます。

6.4 送信バッファの設定

各送信バッファの送信完了割り込み許可、禁止を設定します。

送信バッファは U2A-EVA, U2A16, U2A8 は 1 チャンネルにつき 64 バッファ、U2A6 は 1 チャンネルにつき 32 バッファあり、送信バッファ、送受信 FIFO バッファ（送信モード、ゲートウェイモード時）へのリンク用、送信キューのいずれかで使用することが可能です。

送受信 FIFO バッファ（送信モード、ゲートウェイモード時）へのリンク用、送信キューとして使用している場合、対応する TMCp レジスタは“H'00”にしてください。また、対応する TMIECy レジスタの TMIEp ビットは“0”（割り込み禁止）にしてください。

なお、送信完了割り込みは CANm 送信割り込みの要因となります。CANm 送信割り込み発生要因は 9. CAN 関連割り込みをご参照ください。

6.5 送信キューの設定

送信キューを使用するために必要な設定を以下に示します。

- バッファ数の設定
- 割り込み許可、禁止、割り込み要因の設定

6.5.1 バッファ数の設定

送信キューのバッファ数を設定します。

送信キューは1チャンネルにつき4本あり、U2A-EVA, U2A16, U2A8 は1本あたり最大32 バッファ、U2A6 は最大16 バッファを割り当てられます。

TXQ0~TXQ3 のアクセスウインドウ、段数、バッファ割り付け方向、ルーティング、CPU アクセス、DMA アクセスを表 6-4 に示します。

表 6-4 TXQ0~3 設定

キュー	アクセス ウインドウ	段数		バッファ割り付け		HW ルーティン グアクセス 注	CPU アクセス	DMA アクセス
		U2A-EVA U2A16 U2A8	U2A6	U2A-EVA U2A16 U2A8	U2A6			
TXQ0	TXMB0	0,3-32	0,3-16	TXMB0 -> TXMB31	TXMB0 -> TXMB15	可能	可能	可能
TXQ1	TXMB31	0,3-32	0,3-16	TXMB31 -> TXMB0	TXMB15 -> TXMB0	可能	可能	不可能
TXQ2	TXMB32	0,3-32	0,3-16	TXMB32 -> TXMB63	TXMB32 -> TXMB47	可能	可能	不可能
TXQ3	TXMB63	0,3-32	0,3-16	TXMB63 -> TXMB32	TXMB47 -> TXMB32	不可能	可能	可能

HW ルーティングアクセスと CPU アクセス、DMA アクセスは同時に使用することはできません。

送信キュー0 と送信キュー1 を使用する場合は、U2A-EVA, U2A16, U2A8 は合計 32 個以下に、U2A6 は合計 16 個以下に設定してください。

送信キュー2 と送信キュー3 を使用する場合は、U2A-EVA, U2A16, U2A8 は合計 32 個以下に、U2A6 は合計 16 個以下に設定してください。

送信キューを使用する場合は送信優先順位を ID 優先にしてください。

注 ゲートウェイモードによるアクセス

6.5.2 割り込み許可、禁止、割り込み要因の設定

送信キュー割り込み許可、禁止の設定、割り込み要因を設定します。送信キュー割り込みを使用する場合に設定できる割り込み要因を表 6-5 に示します。

表 6-5 送信キューの割り込み要因

キューの状態	割り込み要因			割り込み要因
送信時	送信キュー送信完了 割り込み	TXQCC.TXQM	0	メッセージ送信完了によってバッファが空になったとき、送信キュー送信完了割り込み要求発生
			1	1 メッセージ送信が完了するごとに送信キュー送信完了割り込み要求発生
	送信キューワンフレーム送信 割り込み			送信キューが 1 フレームのメッセージを送信したとき
GW モード注 1	送信キューワンフレーム受信 割り込み			送信キューが 1 フレームのメッセージを受信したとき
	送信キューフル割り込み			送信キューがフル状態になったとき

なお、送信キュー割り込みは CANm 送信関連割り込みの発生要因となります。CANm 送信割り込み発生要因は 9. CAN 関連割り込みをご参照ください。

6.5.3 送信キューオーバーライトモード

送信キューオーバーライトモードの設定により、送信キュー内に同一 ID を持つメッセージが格納された場合のメッセージ上書き/破棄を選択することができます。

- ・送信キューオーバーライトモード選択時^{注2}

送信キュー内に格納されていたメッセージと同じ ID を持つメッセージが格納された場合は、格納されていた同じ ID を持つメッセージが上書きされます。

^{注1} 送信キュー3はGWモードに設定することはできません。

^{注2} 送信キューオーバーライトモードはそれぞれの送信キュー毎に設定することができます。設定は TXQCC0~3m レジスタの TXQOWE ビットで設定してください。

6.6 送信履歴バッファの設定

送信履歴バッファを使用するために必要な設定を以下に示します。

送信履歴バッファは 1 チャンネルにつき 64 個の送信履歴データを格納できます。

- 格納対象バッファの設定
- 割り込み許可、禁止、割り込み要因の設定

6.6.1 格納対象バッファの設定

送信履歴バッファへ送信履歴データを格納する対象バッファを設定します。格納する対象バッファは以下から選択できます。

また、送信メッセージ格納時にそのメッセージの送信履歴データを格納するかどうかを設定できます。

- 送受信 FIFO バッファ、送信キューからのエントリ
- 送信バッファ、送受信 FIFO バッファ、送信キューからのエントリ

6.6.2 割り込み許可、禁止、割り込み要因の設定

送信履歴割り込み許可、禁止の設定、割り込み要因を設定します。送信履歴バッファ割り込み要因を以下に示します。

- 送信履歴バッファの段数の 3/4 まで、データ格納されたときに送信履歴割り込み発生
- 1 送信履歴データの格納が完了するごとに送信履歴割り込み発生

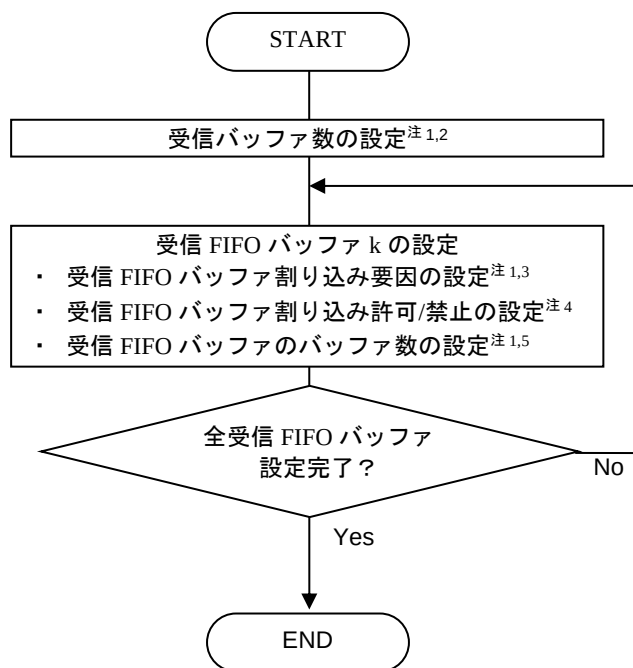
なお、送信履歴割り込みは CANm 送信割り込みの発生要因となります。CANm 送信割り込み発生要因は 9. CAN 関連割り込みをご参照ください。

6.7 バッファの設定手順

図 6-1 に受信バッファ、受信 FIFO バッファの設定手順を、図 6-2 に送受信 FIFO バッファ、送信バッファ、送信履歴バッファの設定手順を示します。

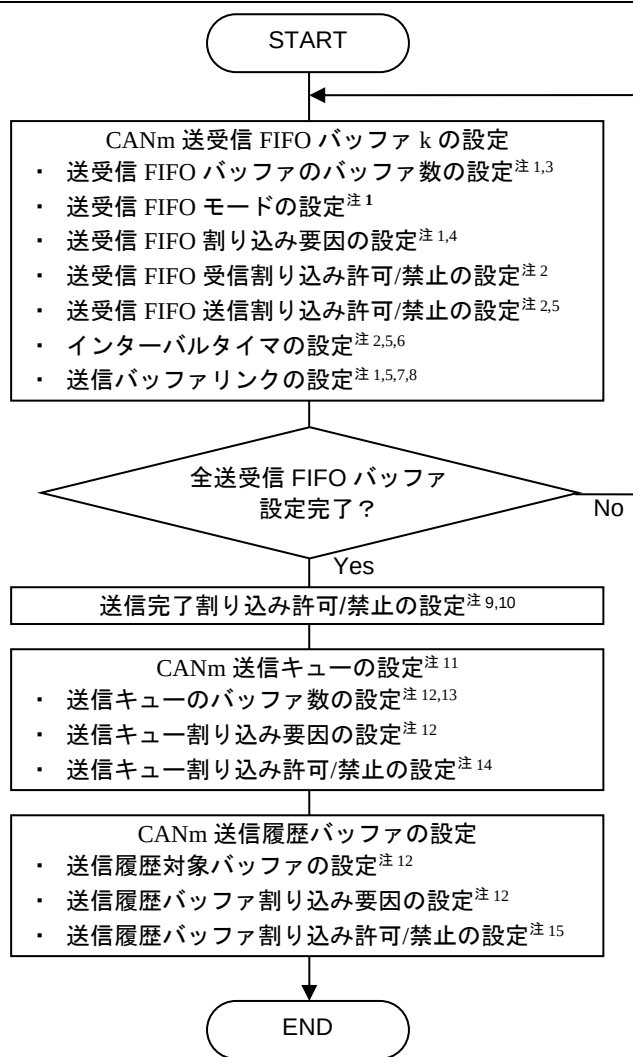
これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1 CAN コンフィグレーション」を参照ください。



- 【注】
1. RMNB レジスタ、RFCCx レジスタの RFIGCV[2:0]ビット、RFIM ビット、RFDC[2:0]ビットはグローバルリセットモードで書き換えてください。
 2. 受信バッファ数 (RMNB レジスタの NRXMB[7:0]ビット) を“0”に設定すると受信バッファは使用できません。また、0～16×ch 数の範囲で設定してください。
 3. 受信 FIFO バッファのバッファ数を 4 メッセージ (RFDC[2:0]ビットを“B’001”) に設定した場合は、RFIGCV[2:0]ビットを“B’001”、“B’011”、“B’101”、または“B’111”にして下さい。
 4. 受信 FIFO バッファ割り込みの許可、禁止 (RFCCx レジスタの RFIE ビット) の設定は、受信 FIFO バッファを使用しない (RFCCx レジスタの RFE ビットが“0”) 状態で行ってください。
 5. 受信 FIFO バッファのバッファ数を“0” (RFDC[2:0]ビットを“B’000”) にした場合は受信 FIFO バッファを使用しないでください。

図 6-1 受信バッファ、受信 FIFO バッファの設定手順



- 【注】
1. CFCCk レジスタの CFDC[2:0] ビット、CFIM ビット、CFIGCV[2:0] ビット、CFM[1:0] ビット、CFTML[4:0] ビットはグローバルリセットモードで書き換えてください。
 2. CFCCk レジスタの CFRXIE ビット、CFTXIE ビット、CFITR ビット、CFITSS ビット、CFITT[7:0] ビットは送受信 FIFO バッファを使用しない (CFCCk レジスタの CFE ビットが“0”) の状態で書き換えてください。
 3. 送受信 FIFO バッファを使用しない場合は 0 メッセージ (CFDC[2:0] ビットを“B’000”) にしてください。
 4. 送受信 FIFO バッファのバッファ数を 4 メッセージ (CFDC[2:0] ビットを“B’001”) に設定した場合は、CFIGCV[2:0] ビットを“B’001”、“B’011”、“B’101”、または“B’111”にしてください。
 5. 送信モード、またはゲートウェイモードに設定した送受信 FIFO バッファのみ有効です。
 6. インターバルタイマを使用しない場合はメッセージの送信間隔 (CFCCk レジスタの CFITT[7:0] ビット) に“0”を設定してください。
 7. 同一チャネル内の送受信 FIFO バッファ (送信モード、ゲートウェイモード) のリンク先 (CFTML[4:0] ビット) には異なる値を設定してください。
 8. 送信キューに割り当てられている送信バッファを送受信 FIFO バッファ (送信モード、ゲートウェイモード) のリンク先 (CFTML[4:0] ビット) に設定しないでください。
 9. 送信バッファ割り込み許可、禁止 (TMIECy レジスタの TMIEp ビット) の設定は対応する送信バッファが送信要求なし (TMSTSp レジスタの TMTR フラグが“0”) のときに行ってください。
 10. 送信 FIFO バッファにリンクした送信バッファ、または送信キューに割り当てられた送信バッファに対応する TMIEp ビットは“0”にしてください。

11. 送信キューを使用する場合、送信優先順位を ID 優先 (GCFG レジスタの TPRI ビットを"0") にしてください。
12. TXQCC0~3m レジスタの TXQDC[4:0]ビット、TXQIM ビット、THLCCm レジスタの THLDTE ビット、THLIM ビットはチャネルリセットモードで書き換えてください。
13. 送信キューのバッファ数 (TQDC[4:0]ビット) を"0"にすると送信キューは使用できません。また、"1"を設定しないでください。
14. 送信キュー割り込みの許可、禁止 (TXQCCm0~3 レジスタの TXQFIE ビット、TXQOFRXIE ビット、TXQOFTXIE ビット) の設定は、送信キューを使用しない (TQE ビットが"0") 状態で行ってください。
15. 送信履歴バッファを使用しない (THLCCm レジスタの THLE ビットが"0") 状態で書き換えてください。

図 6-2 送信バッファ、送受信 FIFO バッファ、送信履歴バッファの設定手順

6.8 フレキシブル CAN モード

フレキシブル CAN モードでは、2つのチャンネルを接続し1つのCANチャンネルのように扱うことができます。フレキシブル CAN モードチャンネル接続については、「User's Manual Hardware : Figure 23.58 Diagram of the Flexible CAN」を参照ください。

フレキシブル CAN モードで接続できる CAN チャンネルのペアを下記に示します。

- ・ チャンネル 0 とチャンネル 1 (GFCMC レジスタの FLXC0 ビットをセット)
- ・ チャンネル 2 とチャンネル 3 (GFCMC レジスタの FLXC1 ビットをセット)
- ・ チャンネル 4 とチャンネル 5 (GFCMC レジスタの FLXC2 ビットをセット)
- ・ チャンネル 6 とチャンネル 7 (GFCMC レジスタの FLXC3 ビットをセット)

フレキシブル CAN モード時に、奇数チャンネル(チャンネル 1,3,5,7)は偶数チャンネル(チャンネル 0,2,4,6)の入出力端子を使用します。フレキシブル CAN モードに設定されている奇数チャンネル(チャンネル 1,3,5,7)の入出力端子は使用することができません。

フレキシブル CAN モードでは、各チャンネルが独立して通信処理を行います。片方のチャンネルが送信処理を行っている場合、もう片方のチャンネルは ACK ビットを返しません。

6.9 送信バッファ割り当て

送信バッファは 1 チャンネルにつき 64 本ありますが、Flexible transmission buffer assignment 機能を使用することで、最大 64 本+32 本(U2A-EVA, U2A16, U2A8)または 16 本(U2A6)の送信バッファを割り当てることができます。フレキシブル CAN モード時のバッファ割当て例については、「Figure 23.60 Flexible transmission buffer assignment」を参照ください。

各チャンネル間でバッファの貸し借りが可能なチャンネルを以下に示します。

- ・ チャンネル 0 とチャンネル 1 (GFTBAC レジスタの FLXMB0 ビット)
- ・ チャンネル 2 とチャンネル 3 (GFTBAC レジスタの FLXMB1 ビット)
- ・ チャンネル 4 とチャンネル 5 (GFTBAC レジスタの FLXMB2 ビット)
- ・ チャンネル 6 とチャンネル 7 (GFTBAC レジスタの FLXMB3 ビット)

割り当てるバッファ数は GFTBAC レジスタの FLXMBv[3:0]ビットで個々のペアに設定することができます。設定可能なバッファ数と、FLXMBv の設定値を表 6-6 に示します。

表 6-6 割り当てるバッファ数の設定

割り当て バッファ数	FLXMBv 設定値 ^{注1}
0 本	B'0000
4 本	B'0001
8 本	B'0010
12 本	B'0011
16 本	B'0100
20 本	B'0101
24 本	B'0110
28 本	B'0111
32 本	B'1000

GFTBAC(バッファ割当て)と、GFCMC(コンフィグ)は同時に設定することは禁止です。

貸出しているバッファの割り込みは貸出元のチャンネルで発生します。

送信キューを使用するケースでは、それぞれのチャンネルの送信キューにそれぞれのチャンネルのバッファを割り付けてください。

貸出し元のチャンネルのモードによって、バッファの状態が変化します。

例) ch0-1 で Flexible transmission buffer assignment 機能を使用した場合、ch1 がリセットされると、ch0 で ch1 のバッファを借りることはできなくなります。

^{注1} FLXMBv の設定値は表 6-6 の設定値以外は設定禁止です。

7. グローバルエラー割り込み

グローバルエラー割り込みの設定を行います。対応する割り込み許可ビットを許可にしているとき、CAN モジュールから割り込み要求が出力されます。割り込みの発生は、割り込みコントローラの割り込み制御レジスタの設定にも依存します。

7.1 グローバルエラー割り込みの設定

グローバルエラー割り込みの発生要因を以下に示します。

7.1.1 DLC チェックエラー

7.1.2 FIFO メッセージロスト

7.1.3 送信履歴バッファエントリロストエラー

7.1.4 CAN-FD メッセージペイロード

7.1.5 送信キューメッセージオーバーライト

7.1.6 送信キューメッセージロスト

7.1.7 GW FIFO メッセージオーバーライト

7.1.1 DLC チェックエラー

DLC チェック許可時に、アクセプタンスフィルタ処理通過後の DLC チェックで受信メッセージの DLC が受信ルールの DLC よりも小さい場合に検出されます。

7.1.2 FIFO メッセージロスト

受信 FIFO バッファ、送受信 FIFO バッファが FIFO フルの状態で、更に新しい受信メッセージを FIFO に格納しようとした場合に検出されます。

7.1.3 送信履歴バッファエントリロストエラー

送信履歴バッファがフルの状態で、更に新しい送信履歴データを送信履歴バッファに格納しようとした場合に検出されます。

7.1.4 CAN-FD メッセージペイロードオーバーフロー

受信したメッセージのペイロード長が、格納先バッファのペイロード格納サイズを超える場合に検出されます。

7.1.5 送信キューメッセージオーバーライト

送信キューにメッセージがオーバーライトされた場合に検出されます。

7.1.6 送信キューメッセージロスト

送信キューがフルの状態で、更に新しい受信メッセージを送信キューに格納しようとした場合に検出されます。

7.1.7 GW FIFO メッセージオーバーライト

GW モード時に、送受信 FIFO にメッセージがオーバーライトされた場合に検出されます。

7.2 グローバルエラー割り込みの設定手順

図 7-1 にグローバルエラー割り込みの設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1 CAN コンフィグレーション」を参照ください。



図 7-1 グローバルエラー割り込みの設定手順

8. チャネル機能

チャネルごとに持つ以下の機能の設定を行います。

- [8.1 チャネルエラー割り込み](#)
- [8.2 CANm 送信アボート割り込み](#)
- [8.3 バスオフ復帰モードの設定](#)
- [8.4 エラー表示モードの設定](#)
- [8.5 通信テストモードの設定](#)
- [8.6 ゲートウェイモードの設定](#)
- [8.7 チャネル機能の設定手順](#)

8.1 チャネルエラー割り込み

チャネルエラー割り込みの許可、禁止の設定を行います。チャネルエラー割り込みの発生要因を以下に示します。

- バスエラー
- エラーワーニング
- エラーパッシブ
- バスオフ開始
- バスオフ復帰
- オーバロードフレーム送信
- バスロック
- アービトレーションロスト

8.1.1 バスエラー

以下のいずれか 1 つでも検出した場合に割り込みが発生します。

- ACK デリミタでフォームエラーを検出 (CmERFL レジスタの ADERR フラグが“1”)
- ドミナントを送信したにもかかわらず、レセシブを検出 (CmERFL レジスタの B0ERR フラグが“1”)
- レセシブを送信したにもかかわらず、ドミナントを検出 (CmERFL レジスタの B1ERR フラグが“1”)
- CRC エラーを検出 (CmERFL レジスタの CERR フラグが“1”)
- ACK エラーを検出 (CmERFL レジスタの AERR フラグが“1”)
- フォームエラーを検出 (CmERFL レジスタの FERR フラグが“1”)
- スタッフエラーを検出 (CmERFL レジスタの SERR フラグが“1”)

8.1.2 エラーワーニング

エラーワーニング状態 (受信エラーカウンタまたは送信エラーカウンタ > 95) を検出した場合に割り込みが発生します。受信エラーカウンタまたは送信エラーカウンタが最初に 95 を超えたときのみ割り込みが発生します。

8.1.3 エラーパッシブ

エラーパッシブ状態 (受信エラーカウンタまたは送信エラーカウンタ > 127) を検出した場合に割り込みが発生します。受信エラーカウンタまたは送信エラーカウンタが最初に 127 を超えたときのみ割り込みが発生します。

8.1.4 バスオフ開始

バスオフ状態 (送信エラーカウンタ > 255) を検出した場合に割り込みが発生します。

バスオフ復帰モードの設定が、バスオフ状態でチャネル待機モードへ遷移 (CmCTR レジスタの BOM[1:0] ビットが "B'01") でバスオフ状態になった場合も割り込みが発生します。

8.1.5 バスオフ復帰

11 ビットの連続するレセシブを 128 回検出してバスオフ状態からの復帰を検出した場合に割り込みが発生します。詳細については「8.3 バスオフ復帰モードの設定」を参照ください。

8.1.6 オーバーロードフレーム送信

受信または送信を行うとき、オーバーロードフレームの送信条件を検出した場合に割り込みが発生します。

8.1.7 バスロック

バスロックを検出した場合に割り込みが発生します。

チャネル通信モード時に CAN バス上に 32 ビットの連続するドミナントを検出するとバスロックと判断します。

8.1.8 アービトレーションロスト

アービトレーションロストを検出した場合に割り込みが発生します。

8.2 CANm 送信アボート割り込み

送信アボート割り込みの許可、禁止の設定を行います。送信アボート割り込みを許可に設定している場合、送信アボート完了を検出したときに割り込みが発生します。

なお、送信アボート割り込みは CANm 送信割り込みの発生要因となります。CANm 送信割り込み発生要因は 9. CAN 関連割り込みをご参照ください。

8.3 バスオフ復帰モードの設定

バスオフ復帰時の動作を設定します。表 8-1、図 8-1～図 8-4 に各バスオフ復帰モードの動作を示します。

表 8-1 バスオフ復帰時の動作

CmCTR BOM[1:0] ビット	機能	バスオフ開始 割り込み	バスオフ復帰 割り込み ^{注1}
B'00	ISO11898-1 仕様準拠	発生する	発生する ^{注2}
B'01	バスオフ開始でチャネル待機モード へ遷移 ^{注3、4}	発生する	発生しない
B'10	バスオフ終了でチャネル待機モード へ遷移 ^{注3、4}	発生する	発生する
B'11	バスオフ中にプログラムによる要求 でチャネル待機モードへ遷移	発生する	発生する ^{注5}

- 11 ビットの連続するレセシブを 128 回検出する前にチャネルリセットモードに遷移した場合 (CmCTR レジスタの CHMDC[1:0] ビットを“B'01”に設定) は割り込みが発生しません。
- 11 ビットの連続するレセシブを 128 回検出する前にチャネル待機モードへ遷移 (CHMDC[1:0] ビットを“B'01”) させた場合、128 回検出するまでチャネル待機モードに遷移しません。また、バスオフから強制復帰した場合 (CmCTR レジスタの RTBO ビットを“1”に設定) は割り込みが発生しません。
- CAN モジュールによるチャネル待機モードへの遷移とプログラムによる CHMDC[1:0] ビットへの書き込みが同時に発生した場合、プログラムによる書き込みが優先されます。
- チャネル待機モードへの自動的な遷移はチャネル通信モード (CHMDC[1:0] ビットが“B'00”) のときのみ発生します。
- バスオフ中に 11 ビットの連続するレセシブを 128 回検出する前に、プログラムによる要求でチャネル待機モードへ遷移した場合割り込みが発生しません。

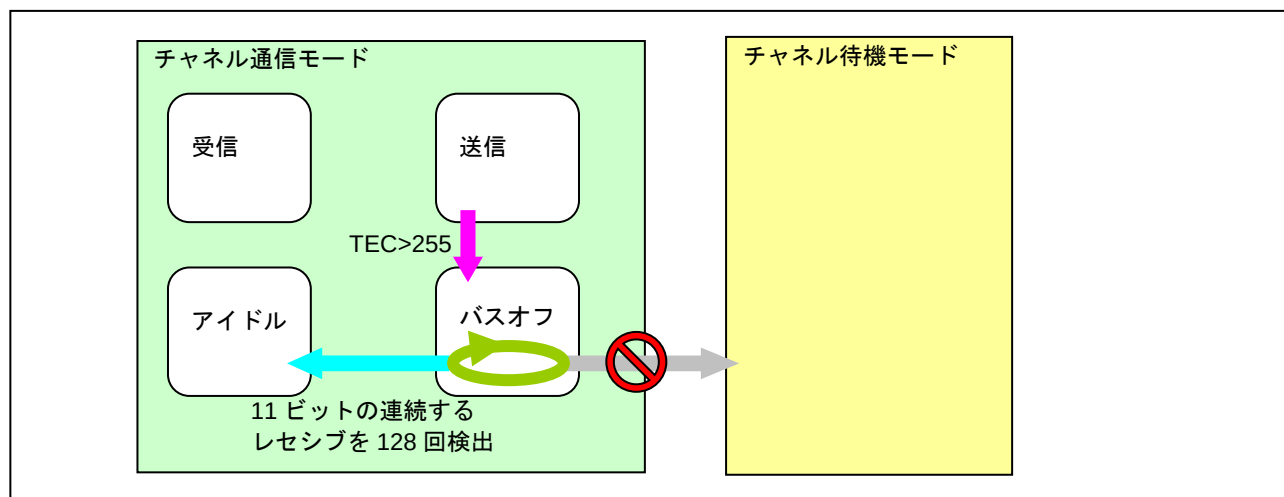


図 8-1 ISO11898-1 仕様準拠時の動作 (BOM[1:0]ビットが B' 00)

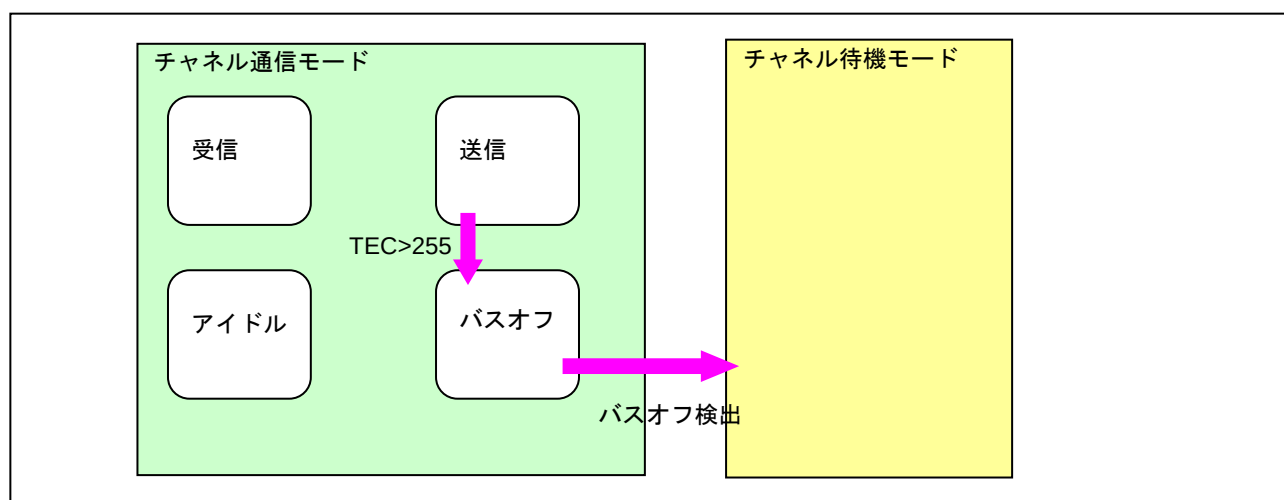


図 8-2 バスオフ開始でチャネル待機モードへ遷移時の動作 (BOM[1:0]ビットが B' 01)

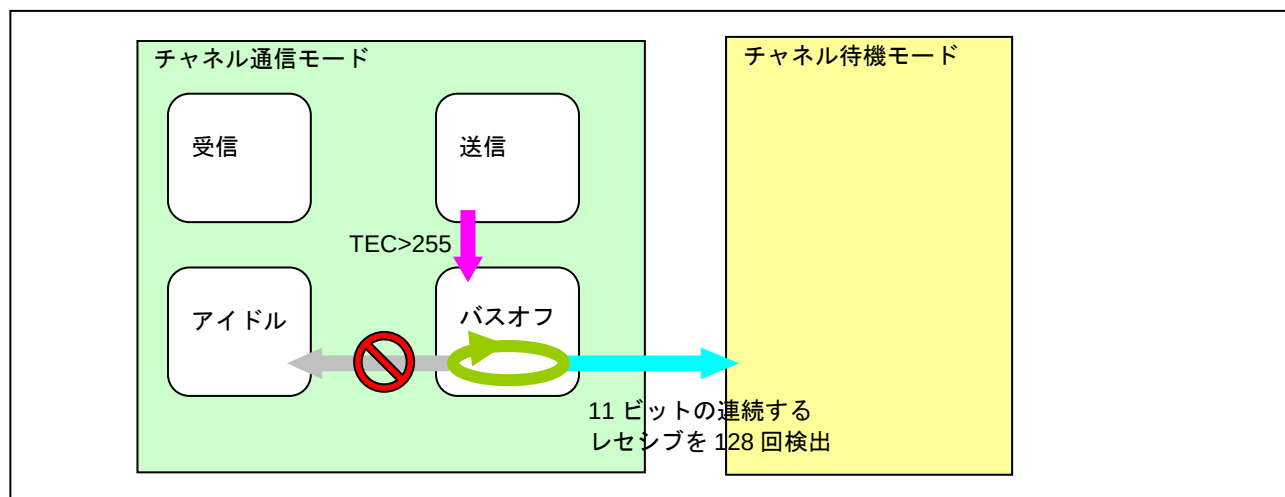


図 8-3 バスオフ終了でチャネル待機モードへ遷移時の動作 (BOM[1:0]ビットが B' 10)

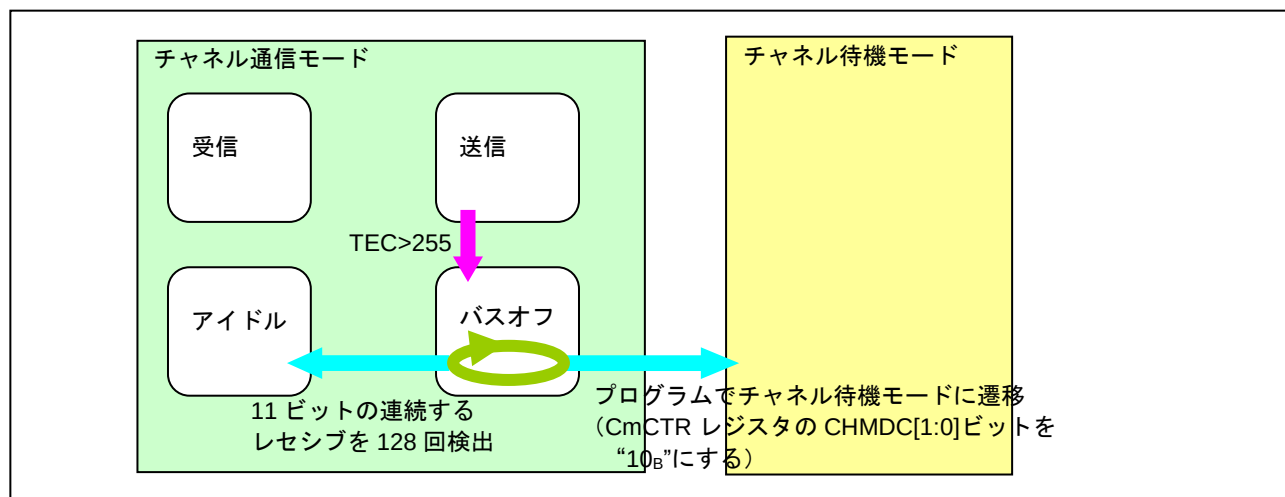


図 8-4 バスオフ中にプログラムによる要求でチャネル待機モードへ遷移時の動作 (BOM[1:0]ビットが B' 11)

8.4 エラー表示モードの設定

CAN バスエラーが発生した場合に、CmERFL レジスタのビット 14～8 の表示モードを設定します。設定可能な表示モードを以下に示します。

- 最初に発生したエラー情報のみ表示 (CmCTR レジスタの ERRD ビット=“0”)

最初に発生したエラーフラグのみが“1”になります。同時に複数のエラーが発生した場合、検出された複数のエラーのフラグはすべて“1”になります。
- 発生したすべてのエラー情報を表示 (ERRD ビット=“1”)

発生順に関係なく、発生したエラーのフラグは全て“1”になります。

図 8-5 に各エラー表示モードでの CmERFL レジスタの動作例を示します。

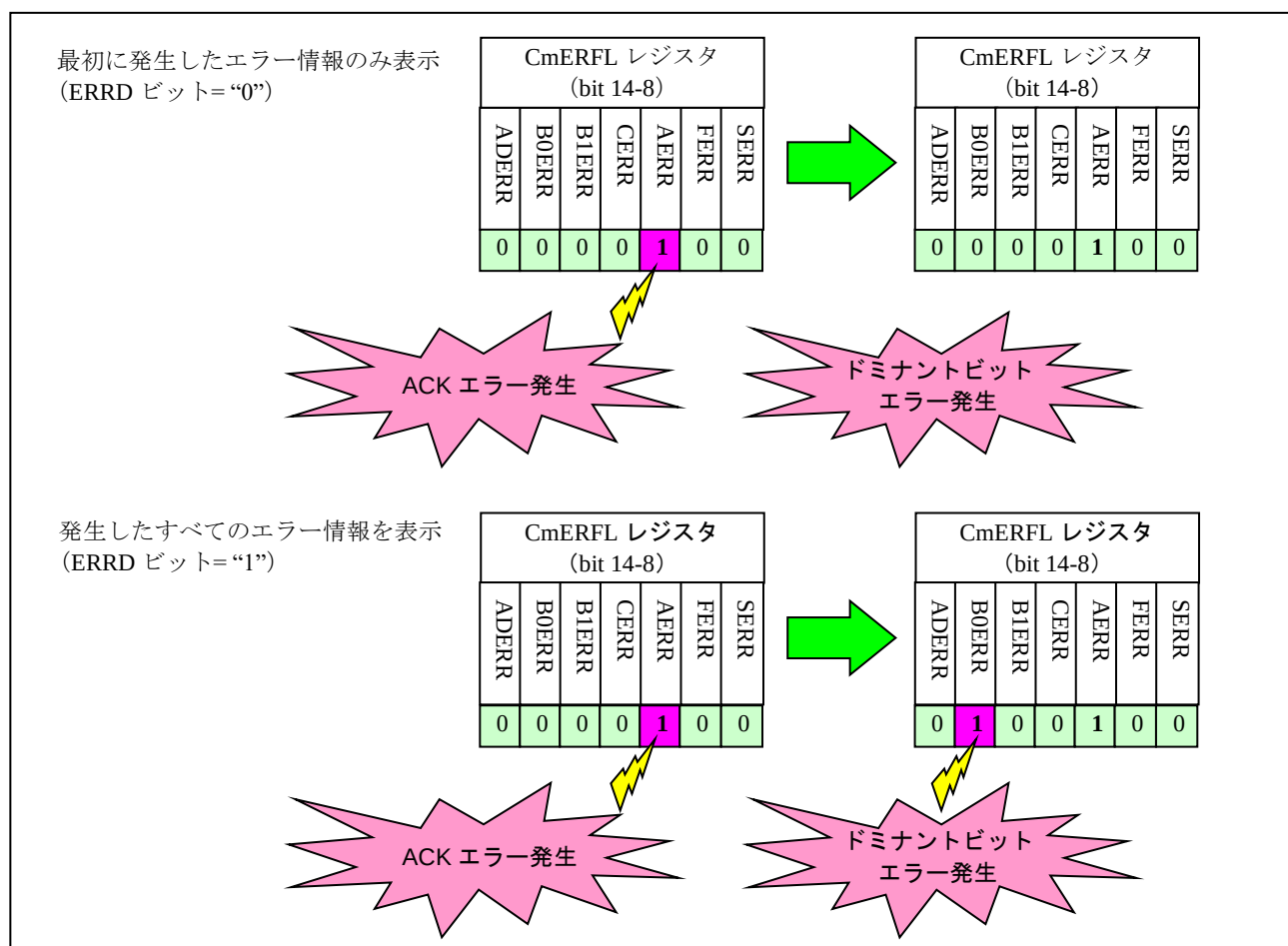


図 8-5 エラー表示モードの動作例

8.5 通信テストモードの設定

通信テストモードを設定します。通信テストモードに関しては「テストモード手順 アプリケーションノート」を参照してください。

8.6 ゲートウェイモードの設定

ゲートウェイモードを設定します。ゲートウェイ機能に関しては「ゲートウェイ手順 アプリケーションノート」を参照してください。

8.7 チャネル機能の設定手順

図 8-6 にチャネル機能の設定手順を示します。

これらの設定は CAN コンフィグレーション中に実施してください。

CAN コンフィグレーションの手順は「1 CAN コンフィグレーション」を参照ください。

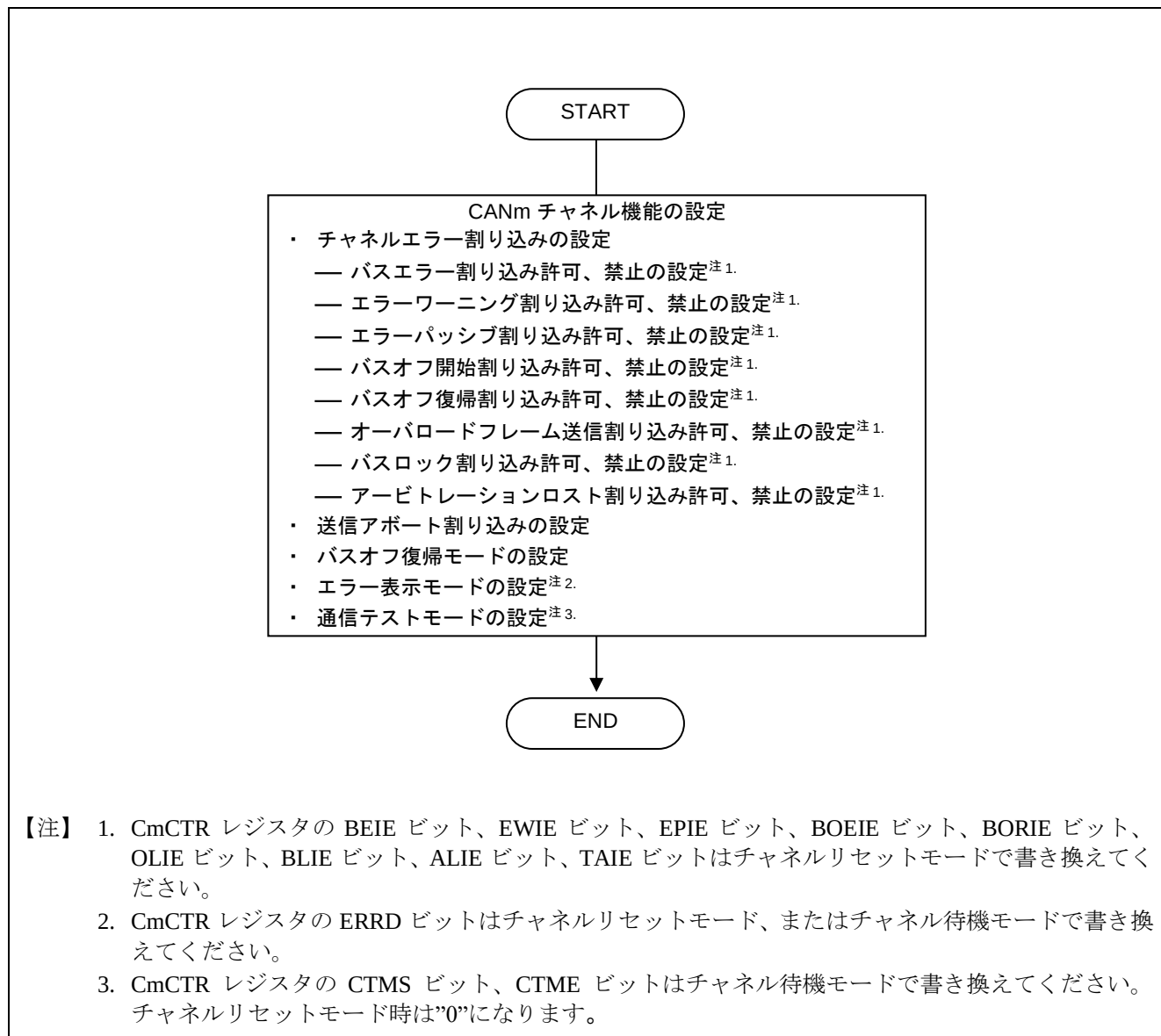


図 8-6 チャネル機能の設定手順

9. CAN 関連割り込み

CAN 関連割り込みの許可/禁止のために、対応する EI レベル割り込み制御レジスタ (EIC レジスタ) の設定を行います。

以下に使用可能な CAN 関連割り込みを示します。

- ・ グローバル受信 FIFO 割り込み
- ・ グローバルエラー割り込み
- ・ CANm 送信割り込み
- ・ CANm 送受信 FIFO 受信完了割り込み
- ・ CANm エラー割り込み

表 9-1 CAN 関連割り込みと発生要因(1/2)

割り込み	発生要因	詳細	割り込み許可		要求クリア	
			レジスタ	ビット	レジスタ	ビット
グローバル 受信 FIFO 割り込み	受信 FIFO 割り込み要求	RFCC レジスタの RFICGV[2:0]ビットの設定条件 1 メッセージ受信ごと	RFCCx	RFIE	RFSTSx	RFIF
	受信 FIFO フル割り込み	受信 FIFO がフル状態になったとき	RFCCx	RFFIE	RFSTSx	RFFIF
グローバル エラー 割り込み	DLC チェックエラー	DLC チェックでエラーが検出されたとき	GCTR	DEIE	GERFL	DEF
	FIFO メッセージロスト	送受信 FIFO バッファのメッセージロストを検出したとき 受信 FIFO バッファのメッセージロストを検出したとき	GCTR	MEIE	GERR	MES
	送信履歴バッファ オーバーフロー	送信履歴バッファがフルの場合に、さらに新しい送信履歴データを格納しようとしたとき	GCTR	THLEIE	GERFL	THLES
	CAN-FD メッセージ ペイロード オーバーフロー	ペイロードオーバーフロー発生時	GCTR	CMPOFIE	GERR	THMLT
	送信キュー オーバーライト	送信キューのメッセージオーバーライトを検出したとき	GCTR	QOWEIE	CERR	CMPOF
	送信キュー メッセージロスト	送信キューのメッセージロストを検出したとき	GCTR	QMEIE	CERR	QOWES
	送受信 FIFO メッセージ オーバーライト	GW モード時に送受信 FIFO のメッセージオーバーライトを検出したとき	GCTR	MOWEIE	CERR	QWES
チャンネル 送信 割り込み	チャンネル m 送信完了割り込み要求	メッセージ送信完了によってバッファが空になったとき	TMIECy	TMIEp	TMSTSp	TMTRF
	チャンネル m 送信アボート 割り込み要求	メッセージ送信アボート完了によってバッファが空になったとき	CmCTR	TAIE	TMSTSp	TMTRF
	チャンネル m 送信キュー 割り込み要求	送信完了によって送信キューが空になったとき 1 メッセージ送信が完了するごと	TXQCC 0~3m	TXQTXIE	TXQSTS 0~3m	TXQFIF
	チャンネル m 送信履歴バッファ 割り込み要求	送信履歴バッファの深さの 3/4 データ格納されたとき 1 送信履歴データの格納完了ごと	THLCCm	THLIE	THLSTSm	THLIF
	チャンネル m 送受信 FIFO 送信完了割り込み要求	メッセージ送信完了によってバッファが空になったとき、送受信 FIFO 送信完了割り込み要求発生 1 メッセージ送信が完了するごとに送受信 FIFO 送信完了割り込み要求発生	CFCCk	CFTXIE	CFSTSk	CFTXIF
	チャンネル m 送受信 FIFO ワンフレーム送信割り込み要求	送受信 FIFO からメッセージを 1 フレームを送信したとき	CFCCEk	CFOFTXIE	CFSTSk	CFOFTXIF
	チャンネル m 送信キュー ワンフレーム送信割り込み	送信キューからメッセージを 1 フレーム送信したとき	TXQCC 0~3m	TXQOFTXIE	TXQSTS 0~3m	TXQOFTXIF

表 9-2 CAN 関連割り込みと発生要因(2/2)

割り込み	発生要因	詳細	割り込み許可		要求クリア	
			レジスタ	ビット	レジスタ	ビット
チャンネル 送受信 FIFO 受信 割り込み	チャンネル m 送受信 FIFO 受信完了割 り込み要求	CFCCk レジスタの CFICGV ビットで設定 した条件に達したとき 1 メッセージ受信が 完了するとき	CFCCk	CFRXIE	CFSTSk	CFRXIF
	チャンネル m 送受信 FIFO ワンフレーム受信 完了割り込み要求	送受信 FIFO がメッセージを 1 フレーム受 信したとき	CFCCEk	CFOFRX IE	CFSTSk	CFOFRX IF
	チャンネル m 送受信 FIFO バッファフ ル割り込み要求	送受信 FIFO がフル状態になったとき	CFCCEk	CFRIF	CFSTSk	CFRIF
	チャンネル m 送信キューワンフレーム ルーティング割り込み要 求	GW モード時にルーティング先に TXQ を 選択した状態で、メッセージを 1 フレーム を受信したとき	TXQCC 0~2m 注2	TXQOFR XIE	TXQSTS 0~2m	TXQOFR XIF
	チャンネル m 送信キュー フル割り込み要求	GW モード時に、ルーティング先の TXQ がフル状態になったとき	TXQCC 0~2m	TXQFIE	TXQSTS 0~2m	TXQFIF
チャンネル エラー 割り込み注 3	バスエラー	CmERFL レジスタの ADERR、B0ERR、 B1ERR、CERR、AERR、FERR、SERR フラ グのいずれか 1 つでも"1"になったとき	CmCTR	BEIE	CmERFL	BEF
	エラーワーニング	CnERFL レジスタの REC[7:0] または TEC[7:0]ビットの値が 95 を超えたとき	CmCTR	EWIE	CmERFL	EWIF
	エラーパッシブ	エラーパッシブ状態 (REC[7:0] または TEC[7:0]ビット>127)になったとき	CmCTR	EPFIE	CmERFL	EPF
	バスオフ開始	バスオフ状態 (TEC[7:0]ビット>255)になっ たとき	CmCTR	BOEIE	CmERFL	BOEF
	バスオフ復帰	11 ビットの連続するレセシブを 128 回検出 してバスオフ状態から復帰したとき注4	CmCTR	BORIE	CmERFL	BORF
	オーバーロードフレーム 送信	受信または送信を行う場合に、オーバー ロードフレームの送信条件が検出されたとき	CmCTR	OLIE	CmERFL	OVLF
	バスロック	チャンネル通信モード時、CAN バス上に 32 ビットの連続するドミナントを検出したとき	CmCTR	BLIE	CmERFL	BLF
	アービトラージョンロスト	アービトラージョンロストを検出したとき	CmCTR	ALIE	CmERFL	ALF
	エラー発生回数カウンタ オーバーフロー	エラー発生回数カウンタのオーバーフローが 発生したとき	CmCTR	EOCOIE	CmFDSTS	EOCO
	通信成功回数カウンタ オーバーフロー	通信成功回数カウンタのオーバーフローが発 生したとき	CmCTR	SOCOIE	CmFDSTS	SOCO
	送信遅延補正バイオレー ション	送信遅延補正のバイオレーション(TDCVF = 1)が発生したとき	CmCTR	TDCVFI E	CmFDSTS	TDCVF

注2 TXQ3 はルーティング先として選択不可能です。

注3 以下のいずれか 1 つでも検出した場合に割り込みが発生します

- ・ CmERFL レジスタの ADERR フラグが"1"、かつ ACK デリミタでフォームエラーを検出
- ・ CmERFL レジスタの B0ERR フラグが"1"、かつドミナントを送信したにもかかわらず、レセシブを検出
- ・ CmERFL レジスタの B1DRR フラグが"1"、かつレセシブを送信したにもかかわらず、ドミナントを検出
- ・ CmERFL レジスタの CERR フラグが"1"、かつ CRC エラーを検出
- ・ CmERFL レジスタの AERR フラグが"1"、かつ ACK エラーを検出
- ・ CmERFL レジスタの FERR フラグが"1"、かつフォームエラーを検出
- ・ CmERFL レジスタの SERR フラグが"1"、かつスタッフエラーを検出

注4 11 ビットの連続するレセシブを 128 回検出する前に、以下の方法でバスオフ状態から復帰した場合は割り込みが発生しません (BORF フラグは"1"になりません)

- ・ CmCTR レジスタの CHMDC[1:0]ビットを"B'01" (チャンネルリセットモード) に設定した場合
- ・ CmCTR レジスタの RTBO ビットを"1" (バスオフからの強制復帰) に設定した場合
- ・ CmCTR レジスタの BOM[1:0]ビットを"B'01" (バスオフ開始でチャンネル待機モードへ遷移) に設定した場合
- ・ BOM[1:0]ビットが"B'11" (バスオフ中にプログラムによる要求でチャンネル待機モードへ遷移) で、11 ビットの連続するレセシブを 128 回検出する前に、CHMDC[1:0]ビットを"B'10" (チャンネル待機モード) に設定した場合

9.1 CAN 関連割り込みの設定手順

図 9-1 に割り込みの設定手順を示します。

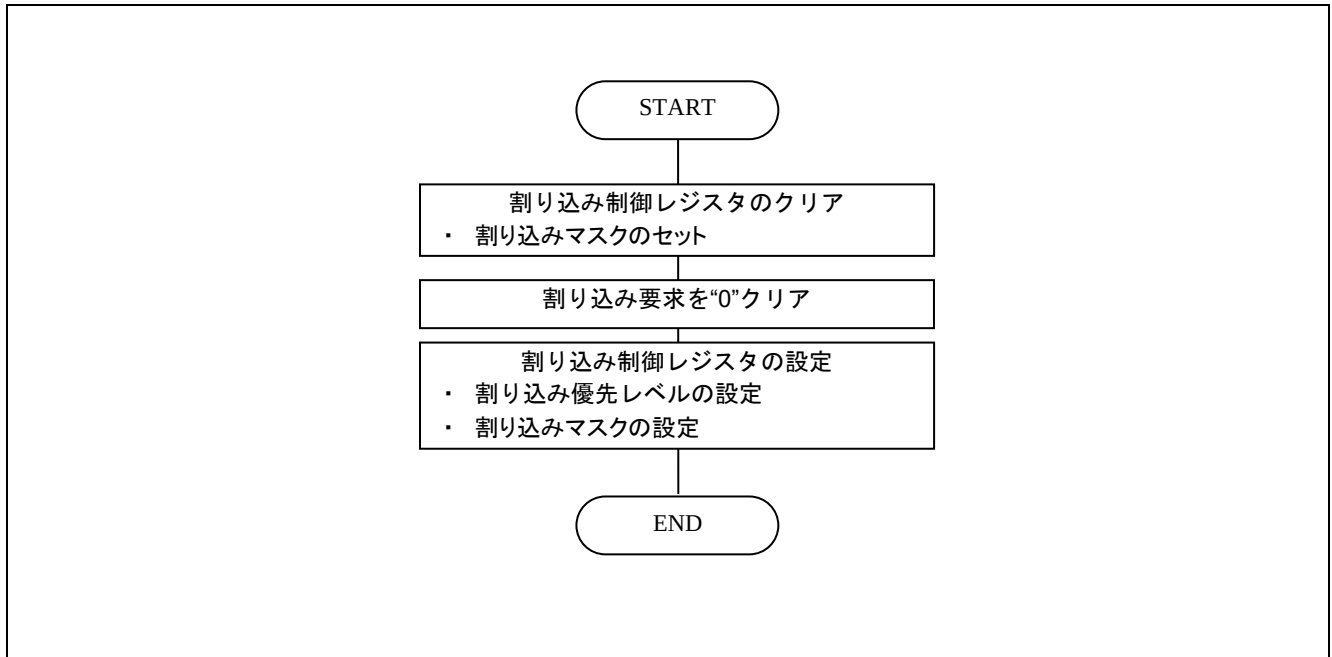


図 9-1 割り込みの設定手順

10. DMA トリガ

受信 FIFO バッファ、送受信 FIFO バッファまたは送信キューを DMA のチャンネルに関連付けることができます。

DMA トリガ機能を持つ、受信 FIFO バッファ、送受信 FIFO バッファ及び送信キューを以下に示します。

- ・ 受信 FIFO バッファ($x=0\sim7$)
- ・ 送受信 FIFO バッファ(各チャンネルの送受信 FIFO バッファ $(m+1)*3 - 3$)
- ・ 送信キュー(各チャンネルの TXQ0, TXQ3)
- ・ 送受信 FIFO バッファ(各チャンネルの送受信 FIFO バッファ $(m+1)*3-1$)

DMA トリガ機能を持つ、受信 FIFO バッファ、送受信 FIFO バッファ及び送信キューについては、「Figure 23.31 Message Buffer connectable to a DMA channel」を参照ください。

10.1 DMA 転送

10.1.1 受信時の DMA 転送

受信時に DMA のチャンネルに転送を要求できるバッファ・キューを下記に示します。

- ・ 受信 FIFO バッファ($x=0\sim7$)
- ・ 送受信 FIFO バッファ(各チャンネルの送受信 FIFO バッファ $(m+1)*3 - 3$)

DMA 転送が許可ビット(CDTCT.RFDMAEx or CDTCT.CFDMAEm) がセットされた FIFO バッファに未読メッセージがあるとき、DMA 転送要求トリガが生成されます。転送元アドレスには FIFO アクセスレジスタ^{注1}のアドレスを指定し、1 回のトリガでペイロード格納領域の末尾まで読み出されるよう転送サイズを調整してください。この末尾は RFCCx レジスタの RFPLS[2:0] ビットまたは CFCCk レジスタの CFPLS[2:0] ビットで設定したペイロード格納サイズに依存します。

10.1.2 送信時の DMA 転送

送信時に DMA のチャンネルに転送を要求できるバッファ・キューを下記に示します。

- ・ 送信キュー(各チャンネルの TXQ0, TXQ3)
- ・ 送受信 FIFO バッファ(各チャンネルの送受信 FIFO バッファ $(m+1)*3 - 1$)

DMA 許可ビット(CDTTCT.TQ0DMAEm or CDTTCT.TQ3DMAEm or CDTTCT.CFDMAEm)がセットされると、対応する送信キューまたは送受信 FIFO のメッセージは DMA コントローラによって処理されます。送信キューまたは送受信 FIFO バッファを DMA コントローラで処理する場合は、下記の手順に従ってください。

1. 送信キューまたは送受信 FIFO バッファが空であることを確認する。
2. 送信するデータが送信可能な場合、送信するデータを送信キューまたは送受信 FIFO バッファに格納する。このとき、DMA 転送要求トリガが生成されます。^{注2}

^{注1} 受信FIFO バッファを使用する場合は RFID、RFPTR、RFFDSTS、RFDFd レジスタ

送受信FIFO バッファを使用する場合はCFID、CFPTR、CFFDCSTS、CFDFd レジスタ

^{注2} 送信キューを使用する場合は TMID、TMPTR、TMFDCTR、TMDf レジスタ

送受信 FIFO バッファを使用する場合は CFDTMID, CFDTMPTR, CFDCFFDCSTS, CFDTMDFd レジスタ

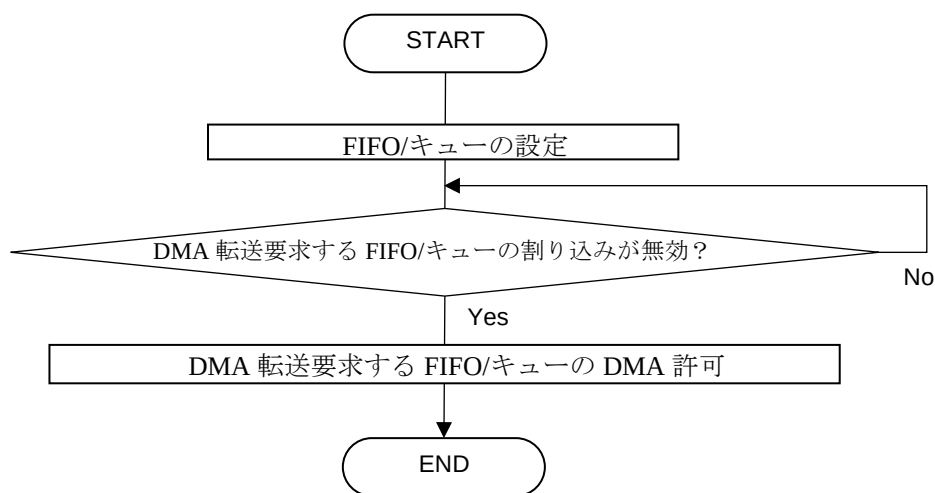
3. 送受信 FIFO バッファの場合、DMA 転送時にペイロード長(CFCCk レジスタの CFPLS ビットで設定します)のデータを全て書き込んだときに、送受信 FIFO ポインタが自動的にインクリメントされます。

送信キューの場合、64byte のペイロード長のデータが書き込まれると、自動的にポインタがインクリメントされます。ペイロードデータが 64 バイト未満の場合は、ダミーデータを書き込む必要があり、データのペイロードサイズを 64byte に設定してください。

DMA は、32 ビットの書き込みアクセスのみ可能です。

10.1.3 DMA 機能設定手順

図 10-2 に DMA 機能の設定手順を示します。



1. DMA 転送要求が許可されているときは、FIFO 制御レジスタ (RFCCx レジスタまたは CFCCk レジスタ) にライトしないでください。
2. DMA 転送中に RFDMAEx ビットまたは CFDMAEm ビットを “0” (DMA 転送要求禁止) にした場合、DMA 転送ステータス (CDTSTS レジスタの RFDMASTx ビットまたは CFDMASTSm ビット) が “0” (DMA 転送中でない) になるのを待ってから、次の処理 (再度 DMA 転送を許可するなど) に移行してください。
3. DMA 転送を禁止にする場合は、FIFO バッファに残っているメッセージと新しく到着するメッセージをどのように処理するか検討してください。FIFO バッファが許可状態ならば、FIFO バッファの受信は継続します。

図 10-1 DMA 機能の設定手順

11. 送信遅延補正 (CAN FD モードのみ)

CAN FD モードのデータフェーズでは高いボーレートが使用されます。このときの伝播遅延を許容するための機能として送信遅延補正があります。

この機能を使用する場合は、CmFDCFG レジスタの TDCE ビットを“1”に設定します。また、データフェーズで使用するセカンダリサンプルポイント (SSP) のタイミングを CmFDCFG レジスタの TDCOC ビットと TDCO[7:0]ビットで設定します。

TDCOC ビットが“0”のとき、SSP のタイミングは RS-CANFD モジュールが測定した遅延と TDCO[7:0]ビット値を合計した値と等しくなります (最も近い整数の T_q に切り捨てます)。通常、TDCO[7:0]ビット値はサンプルポイントのタイミングである SS と TSEG1 の合計値でなければなりません。

図 11-1 に SSP のタイミングを示します。

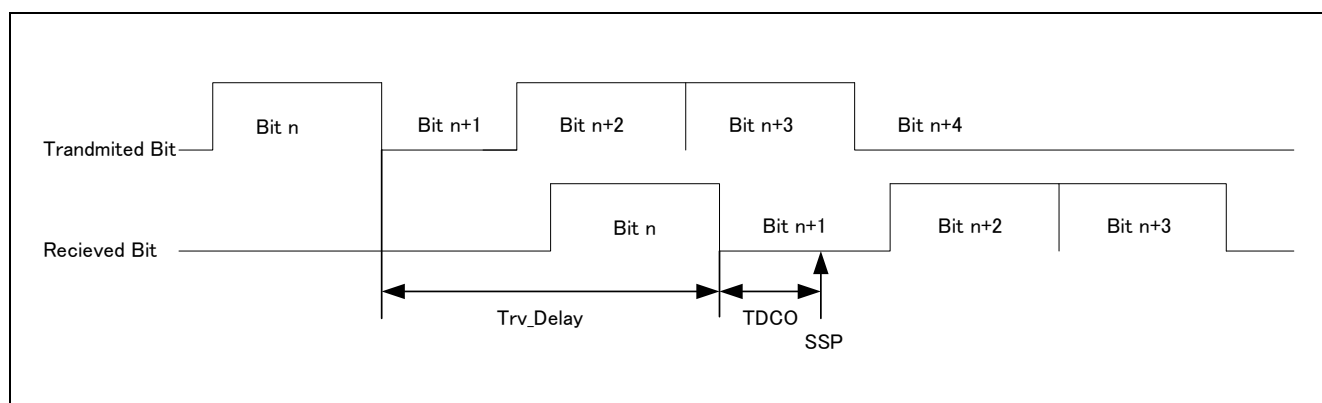


図 11-1 SSP のタイミング

TDCOC ビットが“1”のとき、SSP のタイミングは TDCO[7:0]ビット値のみで決定されます (CmDCFG レジスタの DBRP[7:0]ビットが“0”より大きいとき、TDCO[7:0]ビット値もまた最も近い整数の T_q に切り捨てられます)。SSP オフセット値は TDCO[7:0]ビットの設定値+1 となります。

RS-CANFD モジュールは最大 6CANm ビットタイム ($2f_{CAN}$) の遅延を補償します (CANm ビットタイムはデータビットレートの値)。

CmFDSTS レジスタの TDCR[7:0]フラグは、送信遅延補正結果を CAN クロック (f_{CAN}) のクロックの倍数で示すビットです。この結果は FDCFG レジスタの TDCOC ビット及び TDCO[7:0]ビットの設定に依存します。このフラグは、FDCFG レジスタの TDCE ビットが“1” (送信遅延補正許可) で TDCOC ビットが“0” (計測およびオフセット) の場合に FDF ビットと res ビット間の立ち下がりエッジのタイミングで更新されます。

CmFDSTS レジスタの TDCVF ビットは、送信遅延補正のバイオレーションを示すビットです。送信データはトランシーバのループ遅延によって遅延した受信 CAN バスレベルと比較されます。この遅延は温度のような物理的な要因によって変化します。TDCR[7:0]フラグは、メッセージごとに更新されるため、一時的な最大遅延を確認することができません。このビットは送信遅延補正が補正最大 6CANm ビットタイム ($2f_{CAN}$) を超えた場合、“1”になります (CANm ビットタイムはデータビットレートの値)。

12. 処理フローに関する注意事項

12.1 関数について

本アプリケーションノートでは1行の処理でも関数化している箇所がありますが、これは機能ごとの処理を明確化するために関数化して記載しているだけです。実際にプログラムを作成するときは必ずしも関数化する必要はありません。

12.2 チャンネルごとの設定について

本アプリケーションノートではチャンネルごとに処理が必要な場合も1チャンネル分の処理しか記載していません。実際にプログラムを作成するときは必要に応じて複数チャンネル分の処理を実施してください。

12.3 無限ループ

表記を簡略化するために処理フロー中に無限ループとなっている箇所があります。実際にプログラムを作成するときは、各ループに制限時間を持たせ、オーバタイム時に抜けるような処理にしてください。図 12-1 にループの制限時間を持たせた場合の処理例を、表 12-1、表 12-2 に各モードへの最大遷移時間を示します。

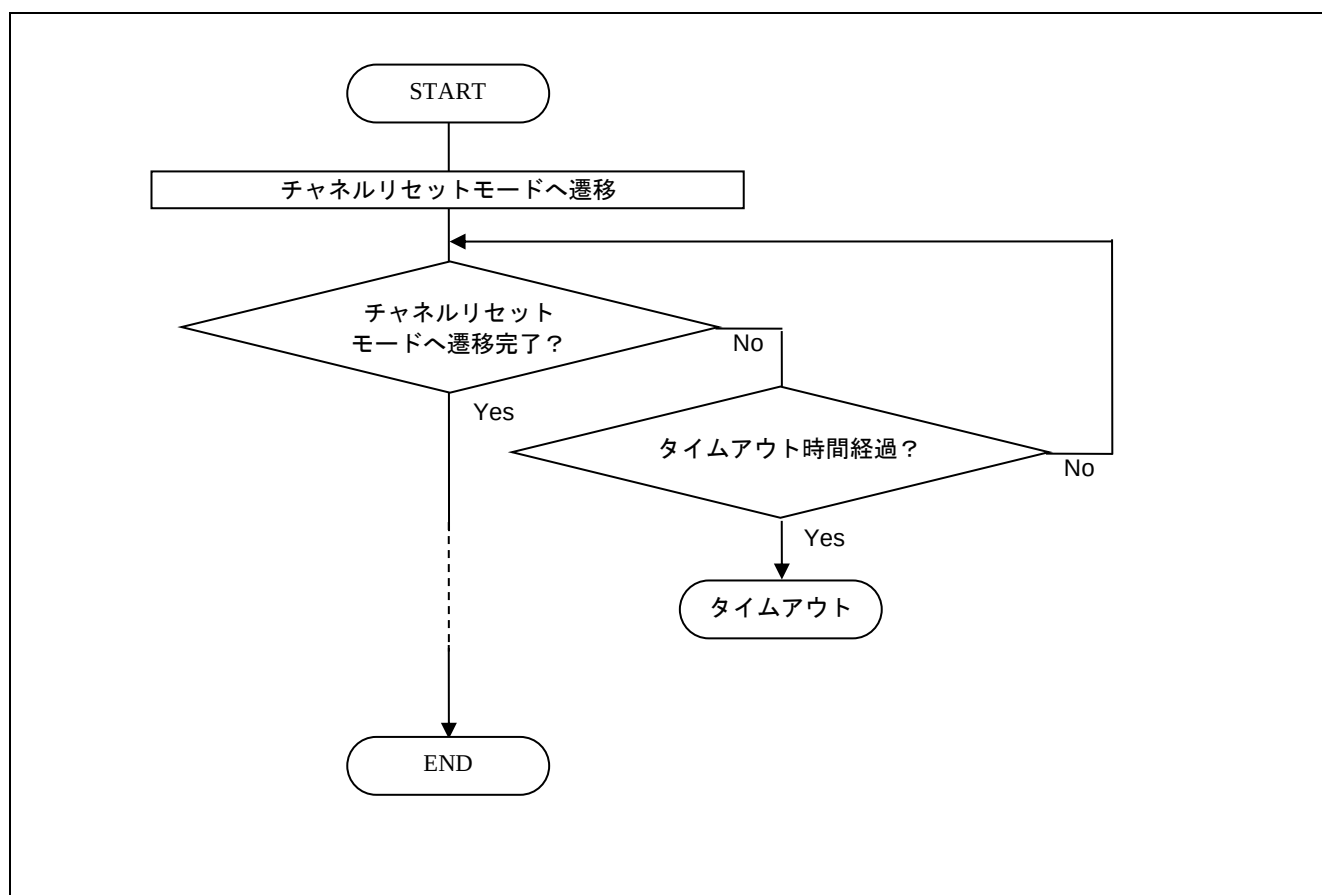


図 12-1 ループの制限時間を持たせた場合の処理例

表 12-1 グローバルモードの遷移時間

遷移前のモード	遷移後のモード	最大遷移時間
グローバルストップ	グローバルリセット	pclk の 3 クロック
グローバルリセット	グローバルストップ	pclk の 3 クロック
グローバルリセット	グローバルテスト	pclk の 10 クロック
グローバルリセット	グローバル動作	pclk の 10 クロック
グローバルテスト	グローバルリセット	2CAN ビットタイム ^{注1 注2}
グローバルテスト	グローバル動作	pclk の 3 クロック
グローバル動作	グローバルリセット	2CAN ビットタイム ^{注1 注2}
グローバル動作	グローバルテスト	CAN フレームの 3 つ分 ^{注1}

- 【注】 1. 使用チャネルの内、最も遅い通信速度の CAN ビットタイムおよび CAN フレーム時間になります。
2. 通常ビットレート of CAN ビットタイムになります。

表 12-2 チャネルモードの遷移時間

遷移前のモード	遷移後のモード	最大遷移時間
チャネルストップ	チャネルリセット	pclk の 3 クロック
チャネルリセット	チャネルストップ	pclk の 3 クロック
チャネルリセット	チャネル待機	3CANm ビットタイム ^{注1}
チャネルリセット	チャネル通信	4CANm ビットタイム ^{注1}
チャネル待機	チャネルリセット	2CANm ビットタイム ^{注1}
チャネル待機	チャネル通信	4CANm ビットタイム ^{注1}
チャネル通信	チャネルリセット	2CANm ビットタイム ^{注1}
チャネル通信	チャネル待機	CANm フレームの 2 つ分

- 【注】 1. 通常ビットレート of CAN_m ビットタイムになります。

13. 付録

13.1 各状態で実施する CAN コンフィグレーション処理

表 13-1 に各状態で実施するコンフィグレーション処理を示します。

表 13-1 各状態で実施するコンフィグレーション処理

処理		CAN コンフィグレーション ^{注1}			
		MCU リセット後	グローバ ルリセッ トモード 後	チャネル リセット モード後	チャネル 待機 モード後
CAN 状態 (モード) 遷移	グローバルモード遷移	○	○	—	—
	チャネルモード遷移	○	○	○	○
グローバル機能の 設定	送信優先順序の設定	○	△	—	—
	DLC チェックの設定				
	DLC 置換機能の設定				
	ミラー機能の設定				
	クロックの設定				
	タイムスタンプクロック の設定				
	インターバルタイマ プリスケアラの設定				
通信速度の設定	ビットタイミングの設定	○	△	△	△
	通信速度の設定				
受信ルールテーブルの設定		○	△	—	—
バッファの設定	受信バッファの設定	○	△	—	—
	受信 FIFO バッファの設定			—	—
	送受信 FIFO バッファの設定			△ ^{注2}	△ ^{注2}
	送信バッファの設定			△	△
	送信キューの設定				
	送信履歴バッファの設定				
グローバルエラー割り込みの設定		○	△	—	—
チャネル機能の設定		○	△	△	△

【注】 1. ○：設定必要、—：設定不可、△：設定不要

2. 以下のビットはグローバルリセットモードで書き換えてください。

CFCCk レジスタの CFTML[4:0]ビット,CFM[1:0]ビット,CFIGCV[2:0]ビット,CFIM ビット,CFE ビット

13.1.1 ソフトウェアの説明

モジュール説明

以下に、64 バイトメッセージ送信のサンプルプログラムの場合のコンフィグレーション設定例のモジュール一覧を示します。

表 13-2 モジュール一覧

モジュール名	ラベル名	機能
メインルーチン	main_pm0	各種設定、アプリケーションの起動を行います。
CAN 初期設定ルーチン	R_CAN_Init	CAN コントローラの初期設定を行います。
GSTS レジスタアクセス処理	RSCFDnCFDGSTS	GSTS レジスタの読み出しを行います。
GCFG レジスタアクセス処理	RSCFDnCFDGCFG	GCFG レジスタの読み出し・書き込みを行います。
CmNCFG レジスタアクセス処理	RSCFDnCFDCmNCFG	CmNCFG レジスタの読み出し・書き込みを行います。
CmDCFG レジスタアクセス処理	RSCFDnCFDCmDCFG	CmDCFG レジスタの読み出し・書き込みを行います。
GAFLCFGv レジスタアクセス処理	RSCFDnCFDGAFLCF Gv	GAFLCFGv レジスタの読み出し・書き込みを行います。
GAFLECTR レジスタアクセス処理	RSCFDnCFDGAFLEC TR	GAFLECTR レジスタの読み出し・書き込みを行います。
GAFLIDj レジスタアクセス処理	RSCFDnCFDGAFLIDj	GAFLIDj レジスタの読み出し・書き込みを行います。
RMNB レジスタアクセス処理	RSCFDnCFDRMNB	RMNB レジスタの読み出し・書き込みを行います。
RFCCx レジスタアクセス処理	RSCFDnCFDRFCCx	RFCCx レジスタの読み出し・書き込みを行います。
CFCCk レジスタアクセス処理	RSCFDnCFDCFCCk	CFCCk レジスタの読み出し・書き込みを行います。
TMIECy レジスタアクセス処理	RSCFDnCFDTMIECy	TMIECy レジスタの読み出し・書き込みを行います。
TXQCC0m レジスタアクセス処理	RSCFDnCFDTXQCC0 m	TXQCC0m レジスタの読み出し・書き込みを行います。

レジスタ設定

以下に、64 バイトメッセージ送信のサンプルプログラムの場合の各機能のレジスタ設定を示します。

なお、本プログラムではメッセージ受信が行われないため、受信関連のレジスタ設定は実施されません。

表 13-3 CANFD レジスタ設定 (その 1)

レジスタ名	設定値	機能
GCFG	0x00001006	・インターバルタイマプリスケラ未使用 ・タイムスタンプクロックソース選択にチャンネル 0 ビットタイムクロックを設定 ・タイムスタンプソース選択にビットタイムクロックを設定 ・タイムスタンプソース分周なし ・メッセージペイロードオーバーフロー時のメッセージを拒否 ・CAN クロックソース選択に内部クロック (clkc[80MHz])を設定 ・ミラーモード無効 ・DLC 交換有効 ・DLC チェック有効 ・送信優先順位選択に ID 優先を設定
CmNCFG (m=0)	0x061C0C03	通信速度 1Mbps に設定 ・NBRP : 3(4BRP) ・NTSEG1 : 14(15TQ) ・NTSEG2 : 3(4TQ) ・NSJW : 3(4TQ)
CmNCFG (m=1~7)	0x00000000	未設定
CmDCFG (m=0)	0x03030E00	通信速度 4Mbps に設定 ・DBRP : 0(1BRP) ・DTSEG1 : 14(15TQ) ・DTSEG2 : 3(4TQ) ・DSJW : 3(4TQ)
CmDCFG (m=1~7)	0x00000000	未設定
CmFDCFG (m=0~7)	0x00000000	未設定
GAFLCFGv (v=0~3)	0x00000000	未設定
GAFLECTR	0x00000000	未設定
GAFLIDj (j=1~16)	0x00000000	未設定
GAFLMj (j=1~16)	0x00000000	未設定
GAFLP0j (j=1~16)	0x00000000	未設定
GAFLP1j (j=1~16)	0x00000000	未設定
RMNB	0x00000000	未設定
RFCCx (x=0~7)	0x00000000	未設定

表 13-4 CANFD レジスタ設定 (その 2)

レジスタ名	設定値	機能
CFDCFCck (k=0~23)	0x00000000	未設定
CFDTMIECy (y=0)	0x00000001	送信バッファ割り込みイネーブル
CFDTMIECy (y=1~15)	0x00000000	未設定
CFDTXQcm (m=0~3)	0x00000000	未設定
CFDGCTR	0x00000007	・タイムスタンプカウンタリセット無 ・GW FIFO メッセージオーバーライト割り込み無効 ・TXQ メッセージロスト割り込み無効 ・TXQ メッセージオーバーライト割り込み無効 ・ペイロードオーバーフロー割り込み無効 ・送信履歴バッファオーバーフロー割り込み無効 ・FIFO メッセージロスト割り込み無効 ・DLC エラー割り込み無効 ・グローバルスリープ要求有効 ・グローバルモード制御は現在値を維持
CFDCmCTR (m=0)	0x00000001	・動作制限モード無効 ・CRC エラーテストの受信 ID フィールドの先頭ビット反転なし ・通信テストモード選択に標準テストモードを設定 ・通信テストモード禁止 ・エラー表示モード選択に CmERFL レジスタのビット 14~8 がすべてクリアされた後、最初に発生したエラー情報のみのエラーフラグ表示を設定 ・バスオフ復帰モード選択に ISO11898-1 仕様準拠を設定 ・送信遅延補正バイオレーション割り込み無効 ・通信成功回数カウンタオーバーフロー割り込み無効 ・エラー発生回数カウンタオーバーフロー割り込み無効 ・送信アボート割り込み無効 ・アービトレーションロスト割り込み無効 ・バスロック割り込み無効 ・オーバーロードフレーム送信割り込み無効 ・バスオフ復帰割り込み無効 ・バスオフ開始割り込み無効 ・エラーパッシブ割り込み無効 ・エラーワーニング割り込み無効 ・バスエラー割り込み無効 ・バスオフ強制復帰無し ・チャネルストップモードではない ・チャネルリセットモード
CFDCmCTR (m=1~7)	0x00000005	未設定

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
0.5	2019.08.31	-	初版
1.0	2020.10.29	-	RH850/U2A-EVA User's Manual Hardware 編 Rev.1.00 対応
1.1	2022.06.30	-	RH850/U2A6 対応
1.11	2023.01.23	6	図 1-3 の誤記を修正
		10	2.1 グローバルモードの参照先を修正
		16	図 3-2 の注 1 の誤記を修正
		20	4.4 ミラー機能の設定の誤記を修正
		21	4.7 タイムスタンプクロックの設定の誤記を修正
		22	図 4-2 の誤記を修正
		27	5.9 受信ルールの使用例の誤記を修正
		31	図 5-3 の注 1, 注 2 の誤記を修正
		35	表 6-2 の CFIGCV[2:0]ビットの説明を追記
		52	図 8-4 の誤記を修正
		56	表 9-1 の誤記を修正
		57	表 9-2 の誤記を修正
		59	10 DMA トリガの誤記を修正
		64	表 13-1 の注 2 の誤記を修正

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策
 - CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。
2. 電源投入時の処置
 - 電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。
3. 電源オフ時における入力信号
 - 当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。
4. 未使用端子の処理
 - 未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。
5. クロックについて
 - リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、リセットを解除してください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。
6. 入力端子の印加波形
 - 入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。
7. リザーブアドレス（予約領域）のアクセス禁止
 - リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。
8. 製品間の相違について
 - 型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしたします。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。