
RX65N/RX651 グループ RX64M グループ

R01AN2952JJ0210

Rev.2.10

RX65N グループと RX64M グループの相違点

2018.11.27

要旨

本アプリケーションノートは、主に RX65N グループ、RX64M グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

電气的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX65N グループ、RX64M グループ

目次

1. RX65N グループと RX64M グループの搭載機能比較.....	4
2. 仕様の概要比較	6
2.1 動作モード	6
2.2 アドレス空間.....	7
2.3 オプション設定メモリ	10
2.4 クロック発生回路	11
2.5 消費電力低減機能	14
2.6 割り込みコントローラ	21
2.7 バス	24
2.8 データトランスファコントローラ	26
2.9 イベントリンクコントローラ	29
2.10 I/O ポート.....	30
2.11 マルチファンクションピンコントローラ	33
2.12 ポートアウトプットイネーブル 3.....	59
2.13 イーサネットコントローラ	62
2.14 イーサネットコントローラ用 DMA コントローラ.....	63
2.15 USB2.0FS ホスト/ファンクションモジュール	64
2.16 シリアルコミュニケーションインタフェース	65
2.17 CAN モジュール.....	72
2.18 シリアルペリフェラルインタフェース	75
2.19 CRC 演算器.....	78
2.20 SD ホストインタフェース(SDHI)	80
2.21 AES	82
2.22 RNG	82
2.23 12 ビット A/D コンバータ	83
2.24 12 ビット D/A コンバータ	91
2.25 RAM	92
2.26 フラッシュメモリ(コードフラッシュ)	94
2.27 フラッシュメモリ(データフラッシュ)	98
2.28 パッケージ (LQFP100/144 のみ)	99
3. 端子機能の比較	100
3.1 144 ピンパッケージ	100
3.2 100 ピンパッケージ	108
3.3 176/177 ピンパッケージ	114
4. 移行の際の留意点.....	124
4.1 端子設計の留意点	124
4.1.1 VCL 端子(外付け容量).....	124
4.1.2 シリアルコミュニケーションインタフェース RTS9#端子.....	124
4.2 機能設定の留意点	124
4.2.1 フラッシュメモリのアクセスウェイト数の設定	124
4.2.2 ユーザブートモード.....	124
4.2.3 FCU RAM へのファームウェア転送	124
4.2.4 フラッシュアクセスウィンドウ設定レジスタ(FAW)	124

5. 参考ドキュメント.....125

テクニカルアップデートの対応について.....126

1. RX65N グループと RX64M グループの搭載機能比較

RX65N グループと RX64M グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「0.」を参照してください。

表 1.1 に RX64M/RX65N 搭載機能比較を示します。

表 1.1 RX64M/RX65N 搭載機能比較

機能名	RX64M	RX65N コード フラッ シュ 1.0MB 以下	RX65N コード フラッ シュ 1.5MB 以上
動作モード		△	
アドレス空間		△	
リセット		○	
オプション設定メモリ		△	
電圧検出回路(LVDA)		○	
クロック発生回路		△	
クロック周波数精度測定回路(CAC)		○	
消費電力低減機能		△	
バッテリーバックアップ機能		○	
レジスタライトプロテクション機能		○	
例外処理		○	
割り込みコントローラ		△	
バス		△	
メモリプロテクションユニット(MPU)		○	
DMA コントローラ(DMACAa)		○	
EXDMA コントローラ(EXDMACa)		○	
データトランスファコントローラ		△	
イベントリンクコントローラ		△	
I/O ポート		△	
マルチファンクションピンコントローラ		△	
マルチファンクションタイマパルスユニット 3(MTU3a)		○	
ポートアウトプットイネーブル 3		△	
汎用 PWM タイマ(GPTa)	○		×
16 ビットタイマパルスユニット(TPUa)		○	
プログラマブルパルスジェネレータ(PPG)		○	
8 ビットタイマ(TMR)		○	
コンペアマッチタイマ(CMT)		○	
コンペアマッチタイマ W(CMTW)		○	
リアルタイムクロック(RTCd)		○	
ウォッチドッグタイマ(WDTa)		○	
独立ウォッチドッグタイマ(IWDTa)		○	
イーサネットコントローラ(ETHERC)		△	
イーサネットコントローラ用 PTP コントローラ(EPTPC)	○		×
イーサネットコントローラ用 DMA コントローラ(EDMACa)		△	
USB2.0 FS ホスト/ファンクションモジュール(USBb)		△	
USB2.0 Full-Speed ホスト/ファンクションモジュール(USBA)	○		×

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

機能名	RX64M	RX65N コード フラッ シュ 1.0MB 以下	RX65N コード フラッ シュ 1.5MB 以上
シリアルコミュニケーションインタフェース		△	
I ² C バスインタフェース(RIICa)		○	
CAN モジュール(CAN)		△	
シリアルペリフェラルインタフェース(RSPIa):RX64M、(RSPIc):RX65N		△	
クワッドシリアルペリフェラルインタフェース(QSPI)		○	
CRC 演算器(CRC):RX64M、(CRCA):RX65N		△	
シリアルサウンドインタフェース(SSI)	○		×
サンプリングレートコンバータ(SRC)	○		×
SD ホストインタフェース(SDHI)		△	
SD スレーブインタフェース(SDSI)	×		○
マルチメディアカードインタフェース(MMCIF)		○	
パラレルデータキャプチャユニット(PDC)		○	
バウンダリスキャン		○	
AES(AES):RX64M、(AESa):RX65N		△	
DES	○	○	○*
SHA	○	○	○*
RNG(RNG):RX64M、(RNGa):RX65N		△	
12 ビット A/D コンバータ(S12ADC):RX64M、(S12ADFa):RX65N		△	
12 ビット D/A コンバータ		△	
温度センサ		○	
データ演算回路(DOC)		○	
RAM		△	
スタンバイ RAM		○	
フラッシュメモリ(コードフラッシュ)		△	
フラッシュメモリ(データフラッシュ)	△	×	△
Trusted Secure IP (TSIP)		×	○
グラフィック LCD コントローラ(GLCDC)		×	○
2D 描画エンジン(DRW2D)		×	○
パッケージ (LQFP100/144 のみ)		△	

○:機能搭載、×:機能未搭載、△:RX64M と RX65N 間に機能相違点あり

*:Trusted Secure IP に内蔵

2. 仕様の概要比較

2.1 動作モード

表 2.1 に動作モード仕様の概要比較を、表 2.2 に動作モードのレジスタ比較を示します。

表 2.1 動作モード仕様の概要比較

項目	RX64M	RX65N
モード設定端子による動作モード	シングルチップモード	シングルチップモード
	ブートモード (SCI インタフェース)	ブートモード (SCI インタフェース)
	ブートモード (USB インタフェース)	ブートモード (USB インタフェース)
	ユーザブートモード	-
	-	ブートモード (FINE インタフェース)
レジスタによる動作モード	シングルチップモード	シングルチップモード
	ユーザブートモード	-
	内蔵 ROM 無効拡張モード	内蔵 ROM 無効拡張モード
	内蔵 ROM 有効拡張モード	内蔵 ROM 有効拡張モード

表 2.2 動作モードのレジスタ比較

レジスタ	ビット	RX64M	RX65N
MDSR	-	モードステータスレジスタ	-
SYSCR1	ECCRAME	ECCRAM 有効ビット	-

2.2 アドレス空間

図 2.1～図 2.3 に各動作モードのメモリマップ比較を示します。

シングルチップモード(RX64M)		シングルチップモード(RX65N)	
0000 0000h	内蔵RAM	0000 0000h	内蔵RAM
0008 0000h	周辺I/Oレジスタ	0004 0000h	予約領域
000A 4000h	スタンバイRAM	0008 0000h	周辺I/Oレジスタ
000A 6000h	周辺I/Oレジスタ	000A 4000h	スタンバイRAM
0010 0000h	内蔵ROM (データフラッシュメモリ)	000A 6000h	周辺I/Oレジスタ
0011 0000h	予約領域	0010 0000h	内蔵ROM (データフラッシュメモリ)
0012 0040h	内蔵ROM(オプション設定メモリ)	0010 8000h	予約領域
0012 0070h	予約領域		
007E 0000h	内蔵ROM(書き換え専用)	007E 0000h	FACIコマンド発行領域
007F 0000h	予約領域	007F 0004h	予約領域
007F 8000h	FCU-RAM領域		
007F 9000h	予約領域		
007F E000h	周辺I/Oレジスタ	007F C000h	周辺I/Oレジスタ
0080 0000h	予約領域	0080 0000h	内蔵拡張RAM *1
00FF 8000h	ECC-RAM領域	0086 0000h	予約領域
0100 0000h	予約領域		
FEFF F000h	内蔵ROM(FCUファームウェア) (読み出し専用)	FE7F 5D00h	内蔵ROM(オプション設定メモリ)
FF00 0000h	予約領域	FE7F 5D80h	予約領域
FF7F 8000h	内蔵ROM(ユーザブート) (読み出し専用)	FE7F 7D70h	内蔵ROM(読み出し専用)
FF80 0000h	予約領域	FE7F 7DA0h	予約領域
FFC0 0000h	内蔵ROM(プログラムROM) (読み出し専用)		
FFFF FFFFh		FFE0 0000h	内蔵ROM (コードフラッシュメモリ)
		FFFF FFFFh	

*1:フラッシュメモリ(コードフラッシュ)1.5MB 以上のみ

図 2.1 メモリマップ比較 (シングルチップモード)

内蔵ROM有効拡張モード(RX64M)		内蔵ROM有効拡張モード(RX65N)	
0000 0000h	内蔵RAM	0000 0000h	内蔵RAM
		0004 0000h	予約領域
0008 0000h	周辺I/Oレジスタ	0008 0000h	周辺I/Oレジスタ
000A 4000h	スタンバイRAM	000A 4000h	スタンバイRAM
000A 6000h	周辺I/Oレジスタ	000A 6000h	周辺I/Oレジスタ
0010 0000h	内蔵ROM (データフラッシュメモリ)	0010 0000h	内蔵ROM (データフラッシュメモリ)
0011 0000h	予約領域	0010 8000h	予約領域
0012 0040h	内蔵ROM(オプション設定メモリ)		
0012 0070h	予約領域		
007E 0000h	内蔵ROM(書き換え専用)	007E 0000h	FACIコマンド発行領域
007F 0000h	予約領域	007F 0004h	
007F 8000h	FCU-RAM領域		
007F 9000h	予約領域		
007F E000h	周辺I/Oレジスタ	007F C000h	周辺I/Oレジスタ
0080 0000h	予約領域	0080 0000h	内蔵拡張RAM *1
00FF 8000h	ECC-RAM領域	0086 0000h	予約領域
0100 0000h	外部アドレス空間 (CS領域)	0100 0000h	外部アドレス空間 (CS領域)
0800 0000h	外部アドレス空間 (SDRAM領域)	0800 0000h	外部アドレス空間 (SDRAM領域)
1000 0000h	予約領域	1000 0000h	予約領域
FEFF F000h	内蔵ROM(FCUファームウェア) (読み出し専用)	FE7F 5D00h	内蔵ROM(オプション設定メモリ)
FF00 0000h	予約領域	FE7F 5D80h	予約領域
FF7F 8000h	内蔵ROM(ユーザブート) (読み出し専用)	FE7F 7D70h	内蔵ROM(読み出し専用)
		FE7F 7DA0h	予約領域
FF80 0000h	予約領域		
FFC0 0000h	内蔵ROM(プログラムROM) (読み出し専用)	FFE0 0000h	内蔵ROM (コードフラッシュメモリ)
FFFF FFFFh		FFFF FFFFh	

*1:フラッシュメモリ(コードフラッシュ)1.5MB 以上のみ

図 2.2 メモリマップ比較 (内蔵 ROM 有効拡張モード)

内蔵ROM無効拡張モード(RX64M)		内蔵ROM無効拡張モード(RX65N)	
0000 0000h	内蔵RAM	0000 0000h	内蔵RAM
0008 0000h	周辺I/Oレジスタ	0004 0000h	予約領域
000A 4000h	スタンバイRAM	0008 0000h	周辺I/Oレジスタ
000A 6000h	周辺I/Oレジスタ	000A 4000h	スタンバイRAM
0010 0000h	予約領域	000A 6000h	周辺I/Oレジスタ
		0010 0000h	予約領域
00FF 8000h	ECC-RAM領域	0080 0000h	内蔵拡張RAM *1
0100 0000h	外部アドレス空間 (CS領域)	0086 0000h	予約領域
		0100 0000h	外部アドレス空間 (CS領域)
0800 0000h	外部アドレス空間 (SDRAM領域)	0800 0000h	
1000 0000h	予約領域	1000 0000h	予約領域
FF00 0000h	外部アドレス空間 (CS領域)	FF00 0000h	外部アドレス空間 (CS領域)
FFFF FFFFh		FFFF FFFFh	

*1:フラッシュメモリ(コードフラッシュ)1.5MB 以上のみ

図 2.3 メモリマップ比較 (内蔵 ROM 無効拡張モード)

2.3 オプション設定メモリ

表 2.3 にオプション設定メモリのレジスタ比較を、図 2.4 にオプション設定メモリ領域比較を示します。

表 2.3 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX64M	RX65N
SPCC	IDE	ID コードプロテクト有効ビット	-
	SEPR	ブロックイレーズコマンドプロテクトビット	-
	WRPR	プログラムコマンドプロテクトビット	-
	RDPR	リードコマンドプロテクトビット	-
MDE	BANKMD[2:0]	-	バンクモード選択ビット *1
TMEF	TMEFDB[2:0]	-	デュアルバンク TM イネーブルビット *1
BANKSEL	-	-	バンク選択レジスタ *1
FAW	-	-	フラッシュアクセスウィンドウ設定レジスタ
ROMCODE	-	-	ROM コードプロテクトレジスタ

*1：フラッシュメモリ（コードフラッシュ）1.5MB 以上のみ



図 2.4 オプション設定メモリ領域比較

2.4 クロック発生回路

表 2.4 にクロック発生回路仕様の概要比較を、表 2.5 にクロック発生回路のレジスタ比較を示します。

表 2.4 クロック発生回路仕様の概要比較

項目	RX64M	RX65N
用途	• CPU, DMAC, DTC, コードフラッシュおよび RAM に供給されるシステムクロック (ICLK) の生成 • ETHERC, EDMAC, EPTPC, USBA, RSPI, SCIF, MTU3, GPT, AES に供給される周辺モジュールクロック (PCLKA) の生成 (注 1) • 周辺モジュールに供給される周辺モジュールクロック (PCLKB) の生成 • S12AD に供給される周辺モジュール(アナログ変換用)クロック (PCLKC: ユニット 0, PCLKD: ユニット 1) の生成 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • 外部バスに供給される外部バスクロック (BCLK) の生成 • SDRAM に供給される SDRAM クロック (SDCLK) の生成 • USBb, USBA の PHY に供給される USB クロック (UCLK) の生成 • USBA の PHY に供給される USBA クロック (USBMCLK) の生成 • CAC に供給される CAC クロック (CACCLK) の生成 • CAN に供給される CAN クロック (CANMCLK) の生成 • RTC に供給される RTC 専用サブクロック (RTCSCCLK) の生成 • RTC に供給される RTC 専用メインクロック (RTCMCLK) の生成 • IWDTC に供給される IWDTC 専用クロック (IWDTCCLK) の生成 • JTAG に供給される JTAG 用クロック (JTAGTCK) の生成	• CPU, DMAC, DTC, コードフラッシュメモリおよび RAM に供給されるシステムクロック (ICLK) の生成 • ETHERC, EDMAC, RSPI, SCli, MTU3, AES *1, GLCDC *2, DRW2D *2 に供給される周辺モジュールクロック (PCLKA) の生成 (注 2) • 周辺モジュールに供給される周辺モジュールクロック (PCLKB) の生成 • S12AD に供給される周辺モジュール(アナログ変換用)クロック (PCLKC: ユニット 0, PCLKD: ユニット 1) の生成 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • 外部バスに供給される外部バスクロック (BCLK) の生成 • SDRAM に供給される外部バスクロック (SDCLK) の生成 • USBb に供給される USB クロック (UCLK) の生成 • CAC に供給される CAC クロック (CACCLK) の生成 • CAN に供給される CAN クロック (CANMCLK) の生成 • RTC に供給される RTC サブクロック (RTCSCCLK) の生成 • RTC に供給される RTC メインクロック (RTCMCLK) の生成 • IWDTC に供給される IWDTC 専用クロック (IWDTCCLK) の生成 • JTAG に供給される JTAG クロック (JTAGTCK) の生成

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M	RX65N
動作周波数	• ICLK:120MHz (max) • PCLKA:120MHz (max) • PCLKB:60MHz (max) • PCLKC:60MHz (max) • PCLKD:60MHz (max) • FCLK:4MHz~60MHz(コードフラッシュ、データフラッシュ P/E 時) 60MHz (max)(データフラッシュ読み出し時) • BCLK:120MHz (max) • BCLK 端子出力:60MHz (max) • SDCLK 端子出力:60MHz (max) • UCLK:48MHz (max) • USBMCLK:20MHz, 24MHz • CACCLK:各発振器のクロックと同じ • CANMCLK:24MHz (max) • RTCSCCLK:32.768kHz • RTCMCLK:8MHz~16MHz • IWDTCCLK:120kHz • JTAGTCK:10MHz (max)	• ICLK:120MHz (max) (注 3) • PCLKA:120MHz (max) • PCLKB:60MHz (max) • PCLKC:60MHz (max) • PCLKD:60MHz (max) • FCLK:4MHz~60MHz(コードフラッシュメモリ、データフラッシュ P/E 時 *2) 60MHz (max)(データフラッシュ読み出し時 *2)) • BCLK:120MHz (max) • BCLK 端子出力:60MHz (max) • SDCLK 端子出力:60MHz (max) • UCLK:48MHz (max) • CACCLK:各発振器のクロックと同じ • CANMCLK:24MHz (max) • RTCSCCLK:32.768kHz • RTCMCLK:8MHz~16MHz • IWDTCCLK:120kHz • JTAGTCK:10MHz (max)
メインクロック発振器	• 発振子周波数:8MHz~24MHz • 外部クロック入力周波数:24MHz (max) • 接続できる発振子または付加回路:セラミック共振子、水晶振動子 • 接続端子:EXTAL、XTAL • 発振停止検出機能:メインクロックの発振停止検出時、LOCO に切り替える機能、MTU3,GPT 端子をハイインピーダンスにする機能	• 発振子周波数:8MHz~24MHz • 外部クロック入力周波数:24MHz (max) • 接続できる発振子または付加回路:セラミック共振子、水晶振動子 • 接続端子:EXTAL、XTAL • 発振停止検出機能:メインクロックの発振停止検出時、LOCO に切り替える機能、MTU3 端子をハイインピーダンスにする機能
サブクロック発振器	• 発振子周波数:32.768kHz • 接続できる発振子、または付加回路:水晶振動子 • 接続端子:XCIN, XCOUT	• 発振子周波数:32.768kHz • 接続できる発振子または付加回路:水晶振動子 • 接続端子:XCIN, XCOUT
PLL 周波数シンセサイザ	• 入力クロックソース:メインクロック、HOCO • 入力分周比:1,2,3 分周から選択可能 • 入力周波数:8MHz~24MHz • 逡倍比:10~30 逡倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数:120MHz~240MHz	• 入力クロックソース:メインクロック、HOCO • 入力分周比:1,2,3 分周から選択可能 • 入力周波数:8MHz~24MHz • 逡倍比:10~30 逡倍から選択可能 • PLL 周波数シンセサイザ出力クロック周波数:120MHz~240MHz
高速オンチップオシレータ (HOCO)	• 発振周波数:16MHz, 18MHz, 20MHz から選択可能 • HOCO 電源制御	• 発振周波数:16MHz, 18MHz, 20MHz から選択可能 • HOCO 電源制御
低速オンチップオシレータ (LOCO)	発振周波数:240kHz	発振周波数:240kHz
IWDT 専用オンチップオシレータ	発振周波数:120kHz	発振周波数:120kHz

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M	RX65N
JTAG 用外部 クロック入力 (TCK)	入力クロック周波数:10MHz (max)	入力クロック周波数:10MHz (max)
BCLK 端子の 出力制御機能	- BCLK クロック出力または High 出力の選択が可能 - 出力するクロックは BCLK または BCLK の 2 分周の選択が可能	- BCLK クロック出力または High 出力の選択が可能 - 出力するクロックは BCLK または BCLK の 2 分周の選択が可能
SDCLK 端子の 出力制御機能	SDCLK クロック出力または High 出力の選択が可能	SDCLK クロック出力または High 出力の選択が可能
イベントリン ク機能(出力)	メインクロック発振器の発振停止検出	メインクロック発振器の発振停止検出
イベントリン ク機能(入力)	低速オンチップオシレータへのクロック ソース切り替え	低速オンチップオシレータへのクロック ソース切り替え

*1: フラッシュメモリ (コードフラッシュ) 1MB 以下のみ

*2: フラッシュメモリ (コードフラッシュ) 1.5MB 以上のみ

注 1: ETHERC 使用時のクロックに関する制約は以下になります。

$$12.5\text{MHz} \leq \text{PCLKA} \leq 120\text{MHz}$$

注 2: ETHERC 使用時のクロックに関する制約は以下になります。

$$12.5\text{MHz} \leq \text{PCLKA} \leq 120\text{MHz}, \text{PCLKA 周波数} = \text{ICLK 周波数}$$

注 3: ICLK を 50MHz より速くする場合は、ROMWT レジスタの変更が必要となります。

表 2.5 クロック発生回路のレジスタ比較

レジスタ	ビット	RX64M	RX65N
ROMWT	-	-	ROM ウェイトサイクル設定レジスタ

2.5 消費電力低減機能

表 2.6 に消費電力低減機能の概要比較を、表 2.7～表 2.10 に各モードにおける遷移および解除方法と動作状態比較を、表 2.11 に消費電力低減機能のレジスタ比較を示します。

表 2.6 消費電力低減機能の概要比較

項目	RX64M	RX65N
クロックの切り替えによる消費電力の低減	システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, PCLKC, PCLKD)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能	システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, PCLKC, PCLKD)、外部バスクロック(BCLK)、フラッシュインタフェースクロック(FCLK)に対し、個別に分周比を設定することが可能
BCLK 出力制御機能	BCLK 出力または High 出力の選択が可能	BCLK 出力または High 出力の選択が可能
SDCLK 出力制御機能	SDCLK 出力または High 出力の選択が可能	SDCLK 出力または High 出力の選択が可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	- スリープモード - 全モジュールクロックストップモード - ソフトウェアスタンバイモード - ディープソフトウェアスタンバイモード	- スリープモード - 全モジュールクロックストップモード - ソフトウェアスタンバイモード - ディープソフトウェアスタンバイモード
動作電力低減機能	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 - 動作電力制御状態:3 種類 - 高速動作モード - 低速動作モード 1 - 低速動作モード 2	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 - 動作電力制御状態:3 種類 - 高速動作モード - 低速動作モード 1 - 低速動作モード 2 低速動作モード1と低速動作モード2において、同条件（周波数・電圧）に設定した場合、消費電力に差はありません。

表 2.7 各モードにおける遷移および解除方法と動作状態比較（スリープモード）

遷移および解除方法と 動作状態ビット	RX64M	RX65N
	スリープモード	スリープモード
遷移方法	制御レジスタ + 命令	制御レジスタ + 命令
リセット以外の解除方法	割り込み	割り込み
解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
メインクロック発振器	動作可能	動作可能
サブクロック発振器	動作可能	動作可能
高速オンチップオシレータ	動作可能	動作可能
低速オンチップオシレータ	動作可能	動作可能
IWDT 専用オンチップオシレータ	動作可能	動作可能
PLL	動作可能	動作可能
CPU	停止（保持）	停止（保持）
RAM（ECC RAM 含む）	動作可能（保持）	-
RAM、拡張 RAM	-	動作可能（保持）
スタンバイ RAM	動作可能（保持）	動作可能（保持）
フラッシュメモリ	動作	動作
USBFS ホスト/ファンクション モジュール（USBb）	動作可能	動作可能
USBFS ホスト/ファンクション モジュール（USBA）	動作可能	-
ウォッチドッグタイマ（WDTA）	停止（保持）	停止（保持）
独立ウォッチドッグタイマ（IWDT）	動作可能	動作可能
リアルタイムクロック（RTC）	動作可能	動作可能
8 ビットタイマ（ユニット 0, 1） （TMR）	動作可能	動作可能
電圧検出回路（LVDA）	動作可能	動作可能
パワーオンリセット回路	動作	動作
周辺モジュール	動作可能	動作可能
I/O ポート	動作	動作

表 2.8 各モードにおける遷移および解除方法と動作状態比較（全モジュールクロックストップモード）

遷移および解除方法と 動作状態ビット	RX64M	RX65N
	全モジュール クロックストップモード	全モジュール クロックストップモード
遷移方法	制御レジスタ + 命令	制御レジスタ + 命令
リセット以外の解除方法	割り込み	割り込み
解除後の状態	プログラム実行状態 （割り込み処理）	プログラム実行状態 （割り込み処理）
メインクロック発振器	動作可能	動作可能
サブクロック発振器	動作可能	動作可能
高速オンチップオシレータ	動作可能	動作可能
低速オンチップオシレータ	動作可能	動作可能
IWDT 専用オンチップオシレータ	動作可能	動作可能
PLL	動作可能	動作可能
CPU	停止（保持）	停止（保持）
RAM（ECC RAM 含む）	停止（保持）	-
RAM、拡張 RAM	-	停止（保持）
スタンバイ RAM	停止（保持）	停止（保持）
フラッシュメモリ	停止（保持）	停止（保持）
USBFS ホスト/ファンクション モジュール（USBb）	停止	停止
USBFS ホスト/ファンクション モジュール（USBA）	停止	-
ウォッチドッグタイマ（WDTA）	停止（保持）	停止（保持）
独立ウォッチドッグタイマ（IWDT）	動作可能	動作可能
リアルタイムクロック（RTC）	動作可能	動作可能
8 ビットタイマ（ユニット 0, 1） （TMR）	動作可能	動作可能
電圧検出回路（LVDA）	動作可能	動作可能
パワーオンリセット回路	動作	動作
周辺モジュール	停止（保持）	停止（保持）
I/O ポート	保持	保持

表 2.9 各モードにおける遷移および解除方法と動作状態比較（ソフトウェアスタンバイモード）

遷移および解除方法と 動作状態ビット	RX64M	RX65N
	ソフトウェアスタンバイモード	ソフトウェアスタンバイモード
遷移方法	制御レジスタ + 命令	制御レジスタ + 命令
リセット以外の解除方法	割り込み	割り込み
解除後の状態	プログラム実行状態 （割り込み処理）	プログラム実行状態 （割り込み処理）
メインクロック発振器	動作可能	動作可能
サブクロック発振器	動作可能	動作可能
高速オンチップオシレータ	停止	停止
低速オンチップオシレータ	停止	停止
IWDT 専用オンチップオシレータ	動作可能	動作可能
PLL	停止	停止
CPU	停止（保持）	停止（保持）
RAM（ECC RAM 含む）	停止（保持）	-
RAM、拡張 RAM	-	停止（保持）
スタンバイ RAM	停止（保持）	停止（保持）
フラッシュメモリ	停止（保持）	停止（保持）
USBFS ホスト/ファンクション モジュール（USBb）	停止	停止
USBFS ホスト/ファンクション モジュール（USBA）	停止	-
ウォッチドッグタイマ（WDTA）	停止（保持）	停止（保持）
独立ウォッチドッグタイマ（IWDT）	動作可能	動作可能
リアルタイムクロック（RTC）	動作可能	動作可能
8 ビットタイマ（ユニット 0, 1） （TMR）	停止（保持）	停止（保持）
電圧検出回路（LVDA）	動作可能	動作可能
パワーオンリセット回路	動作	動作
周辺モジュール	停止（保持）	停止（保持）
I/O ポート	保持	保持

表 2.10 各モードにおける遷移および解除方法と動作状態比較
(ディープソフトウェアスタンバイモード)

遷移および解除方法と 動作状態ビット	RX64M	RX65N
	ディープソフトウェア スタンバイモード	ディープソフトウェア スタンバイモード
遷移方法	制御レジスタ + 命令	制御レジスタ + 命令
リセット以外の解除方法	割り込み	割り込み
解除後の状態	プログラム実行状態 (リセット処理)	プログラム実行状態 (リセット処理)
メインクロック発振器	動作可能	動作可能
サブクロック発振器	動作可能	動作可能
高速オンチップオシレータ	停止	停止
低速オンチップオシレータ	停止	停止
IWDT 専用オンチップオシレータ	停止 (不定)	停止 (不定)
PLL	停止	停止
CPU	停止 (不定)	停止 (不定)
RAM (ECC RAM 含む)	停止 (不定)	-
RAM、拡張 RAM	-	停止 (不定)
スタンバイ RAM	停止 (保持/不定)	停止 (保持/不定)
フラッシュメモリ	停止 (保持)	停止 (保持)
USBFS ホスト/ファンクションジュー ル (USBb)	停止 (保持/不定)	停止 (保持/不定)
USBFS ホスト/ファンクションジュー ル (USBA)	停止 (保持/不定)	-
ウォッチドッグタイマ (WDTA)	停止 (不定)	停止 (不定)
独立ウォッチドッグタイマ (IWDT)	停止 (不定)	停止 (不定)
リアルタイムクロック (RTC)	動作可能	動作可能
8 ビットタイマ (ユニット 0, 1) (TMR)	停止 (不定)	停止 (不定)
電圧検出回路 (LVDA)	動作可能	動作可能
パワーオンリセット回路	動作	動作
周辺モジュール	停止 (不定)	停止 (不定)
I/O ポート	保持	保持

表 2.11 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX64M	RX65N
MSTPCRA	MSTPA7	汎用 PWM タイマ	-
MSTPCRB	MSTPB2	CAN モジュール 2 モジュールストップ設定ビット	-
	MSTPB12	ユニバーサルシリアルバス 2.0 FS インタフェースモジュールストップ設定ビット	-
	MSTPB14	イーサネットコントローラ、イーサネットコントローラ用 DMA コントローラ(チャンネル 1)モジュールストップ設定ビット	-
	MSTPB16	-	シリアルペリフェラルインタフェース 1 モジュールストップ設定ビット
	MSTPB20	-	I ² C バスインタフェース 1 モジュールストップ設定ビット*1
MSTPCRC	MSTPC2	-	拡張 RAM モジュールストップ設定ビット *1
	MSTPC6	ECCRAM モジュールストップ設定ビット	-
	MSTPC22	-	シリアルペリフェラルインタフェース 2 モジュールストップ設定ビット
	MSTPC24	FIFO 内蔵シリアルコミュニケーションインタフェース 11 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 11 モジュールストップ設定ビット
	MSTPC25	FIFO 内蔵シリアルコミュニケーションインタフェース 10 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 10 モジュールストップ設定ビット
	MSTPC26	FIFO 内蔵シリアルコミュニケーションインタフェース 9 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 9 モジュールストップ設定ビット
	MSTPC27	FIFO 内蔵シリアルコミュニケーションインタフェース 8 モジュールストップ設定ビット	シリアルコミュニケーションインタフェース 8 モジュールストップ設定ビット
	MSTPC28		2D 描画エンジンモジュールストップ設定ビット *1
	MSTPC29		グラフィック LCD コントローラモジュールストップ設定ビット *1
MSTPCRD	MSTPD13	-	SD スレーブインタフェースモジュールストップ設定ビット
	MSTPD14	シリアルサウンドインタフェース 1 モジュールストップ設定ビット	-
	MSTPD15	シリアルサウンドインタフェース 0 モジュールストップ設定ビット	

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

レジスタ	ビット	RX64M	RX65N
	MSTPD23	サンプリングレートコンバータ モジュールストップ設定ビット	-
	MSTPD27		Trusted Secure IP モジュール ストップ設定ビット *1

*1 : フラッシュメモリ（コードフラッシュ）1.5MB 以上のみ

2.6 割り込みコントローラ

表 2.12 に割り込みコントローラ仕様の概要比較を、表 2.13 に割り込みコントローラのレジスタ比較を示します。

表 2.12 割り込みコントローラ仕様の概要比較

項目		RX64M(ICUA)	RX65N(ICUB)
割り込み	周辺機能割り込み	- 周辺モジュールからの割り込み - 割り込みの検出方法:エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) - グループ割り込み:複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能 - グループ BE0 割り込み: PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) - グループ BL0/BL1 割り込み: PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) - グループ AL0/AL1 割り込み: PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) - 選択型割り込み B:割り込みベクタ番号 128~207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能 - 選択型割り込み A:割り込みベクタ番号 208~255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能	- 周辺モジュールからの割り込み - 割り込みの検出方法:エッジ検出またはレベル検出(割り込み要因ごとに検出方法は固定) - グループ割り込み:複数の割り込み要因をグループ化し、1つの割り込み要因として扱う機能 - グループ BE0 割り込み: PCLKB を動作クロックとする周辺モジュールの割り込み要因(エッジ検出) - グループ BL0/BL1/BL2 割り込み: PCLKB を動作クロックとする周辺モジュールの割り込み要因(レベル検出) - グループ AL0/AL1 割り込み: PCLKA を動作クロックとする周辺モジュールの割り込み要因(レベル検出) - 選択型割り込み B:割り込みベクタ番号 128~207 に、PCLKB を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能 - 選択型割り込み A:割り込みベクタ番号 208~255 に、PCLKA を動作クロックとする周辺モジュールの割り込み要因からそれぞれ任意の 1 つを割り当てることが可能
	外部端子割り込み	- IRQi 端子(i = 0~15)への入力信号による割り込み - 割り込み検出:Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 - デジタルフィルタを使用することにより、ノイズを除去することが可能	- IRQi 端子(i = 0~15)への入力信号による割り込み - 割り込み検出:Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 - デジタルフィルタを使用することにより、ノイズを除去することが可能
	ソフトウェア割り込み	- レジスタへの書き込みにより、割り込み要求を発生させることが可能 - 要因数:2	- レジスタへの書き込みにより、割り込み要求を発生させることが可能 - 要因数:2

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目		RX64M(ICUA)	RX65N(ICUB)
割り込み	割り込み優先レベル	割り込み要因プライオリティレジスタ(IPR)により優先レベルを設定	割り込み要因プライオリティレジスタ(IPR)により優先レベルを設定
	高速割り込み機能	CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能	CPU の割り込み応答時間を短縮可能。1 つの割り込み要因にのみ設定可能
	DTC、DMAC 制御	割り込み要因により DTC や DMAC を起動可能	割り込み要因により DTC や DMAC の起動が可能
	EXDMAC 制御	選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能。 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能。	選択型割り込み B 要因選択レジスタ 144 または選択型割り込み A 要因選択レジスタ 208 で選択した割り込みにより EXDMAC0 の起動が可能。 選択型割り込み B 要因選択レジスタ 145 または選択型割り込み A 要因選択レジスタ 209 で選択した割り込みにより EXDMAC1 の起動が可能。
ノンマスクابل割り込み	NMI 端子割り込み	NMI 端子への入力信号による割り込み - 割り込み検出:立ち下がりエッジまたは立ち上がりエッジ - デジタルフィルタを使用することにより、ノイズを除去することが可能	NMI 端子への入力信号による割り込み - 割り込み検出:立ち下がりエッジまたは立ち上がりエッジ - デジタルフィルタを使用することにより、ノイズを除去することが可能
	発振停止検出割り込み	メインクロック発振器の停止を検出したときの割り込み	メインクロック発振器の停止を検出したときの割り込み
	WDT アンダフロー /リフレッシュエラー割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー /リフレッシュエラー割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出 1 回路(LVD1)からの割り込み	電圧検出 1 回路(LVD1)からの割り込み
	電圧監視 2 割り込み	電圧検出 2 回路(LVD2)からの割り込み	電圧検出 2 回路(LVD2)からの割り込み
	RAM エラー割り込み	RAM のパリティチェックエラー、または ECCRAM の ECC エラーを検出したときの割り込み	RAM(拡張 RAM を含む *1) のパリティエラーチェックを検出したときの割り込み
低消費電力状態からの復帰	スリープモード	すべての割り込み要因で復帰	すべての割り込み要因で復帰
	全モジュールクロックストップモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、USBA レジューム、IWDT、選択型割り込み 146～157)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、発振停止検出、USB レジューム、RTC アラーム、RTC 周期、IWDT、選択型割り込み 146～157)で復帰

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目		RX64M(ICUA)	RX65N(ICUB)
低消費電力状態からの復帰	ソフトウェアスタンバイモード	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、 USBA レジューム 、IWDT)で復帰	NMI 端子割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、IWDT)で復帰
	ディープソフトウェアスタンバイモード	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期、 USBA レジューム)で復帰	NMI 端子割り込み、一部の外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、USB レジューム、RTC アラーム、RTC 周期)で復帰

*1：フラッシュメモリ（コードフラッシュ）1.5MB 以上のみ

表 2.13 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX64M(ICUA)	RX65N(ICUB)
NMISR	ECCRAMST	RAM エラー割り込みステータスフラグ	-
	RAMST	-	RAM エラー割り込みステータスフラグ
NMIER	ECCRAMEN	RAM エラー割り込み許可ビット	-
	RAMEN	-	RAM エラー割り込み許可ビット
GRPBL2	-	-	グループ BL2 割り込み要求レジスタ
GENBL2	-	-	グループ BL2 割り込み許可レジスタ
PIBRk	-	選択型割り込み B 要求レジスタ k (k = 0h ~ Ah)	選択型割り込み B 要求レジスタ k (k = 0h ~ Bh)
PIARk	-	選択型割り込み A 要求レジスタ k (k=0h~Bh)	選択型割り込み A 要求レジスタ k (k=0h~5h,Bh)

2.7 バス

表 2.14 にバス仕様の概要比較を、表 2.15 にバスのレジスタ比較を示します。

表 2.14 バス仕様の概要比較

項目		RX64M	RX65N
CPU バス	命令バス	● CPU(命令)を接続 ● 内蔵メモリを接続(RAM、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作	● CPU(命令)を接続 ● 内蔵メモリを接続(RAM、拡張 RAM *1、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作
	オペランドバス	● CPU(オペランド)を接続 ● 内蔵メモリを接続(RAM、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作	● CPU(オペランド)を接続 ● 内蔵メモリを接続(RAM、拡張 RAM *1、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作
メモリバス	メモリバス 1	● RAM を接続	● RAM を接続
	メモリバス 2	● コードフラッシュメモリを接続	● コードフラッシュメモリを接続
	メモリバス 3	● ECCRAM を接続	● 拡張 RAM を接続 *1
内部メインバス	内部メインバス 1	● CPU を接続 ● システムクロック(ICLK)に同期して動作	● CPU を接続 ● システムクロック(ICLK)に同期して動作
	内部メインバス 2	● DTC,DMAC,EDMAC を接続 ● 内蔵メモリを接続(RAM、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作	● DTC,DMAC,拡張バスマスタを接続 ● 内蔵メモリを接続(RAM、拡張 RAM *1、コードフラッシュメモリ) ● システムクロック(ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	● 周辺機能(DTC,DMAC, EXDMAC,割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作)	● 周辺機能(DTC,DMAC,EXDMAC,割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック(ICLK)に同期して動作(EXDMAC は、BCLK に同期して動作)
	内部周辺バス 2	● 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作	● 周辺機能(内部周辺バス 1,3,4,5 以外の周辺機能)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 3	● 周辺機能(USBb,PDC,スタンバイ RAM)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作	● 周辺機能(USBb,PDC,スタンバイ RAM)を接続 ● 周辺モジュールクロック(PCLKB)に同期して動作
	内部周辺バス 4	● 周辺機能(EDMAC,ETHERC,EPTPC,MTU3,GPT,SCIF,RSPI,USBA,AES)を接続 ● 周辺モジュールクロック(PCLKA)に同期して動作	● 周辺機能(EDMAC,ETHERC,MTU3,SCII,RSPI, AES *2)を接続 ● 周辺モジュールクロック(PCLKA)に同期して動作
	内部周辺バス 5	● 予約領域	● 周辺機能(GLCDC, DRW2D)を接続 *1 ● 周辺モジュールクロック(PCLKA)に同期して動作 *1

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目		RX64M	RX65N
内部周辺バス	内部周辺バス 6	- コードフラッシュメモリ(P/E 時)、データフラッシュメモリを接続 - FLASHIF クロック(FCLK)に同期して動作	- コードフラッシュメモリ(P/E 時)、データフラッシュメモリ *1 を接続 - FLASHIF クロック(FCLK)に同期して動作
	外部バス	- 外部デバイスを接続 - 外部バスクロック(BCLK)に同期して動作	- 外部デバイスを接続 - 外部バスクロック(BCLK)に同期して動作
	SDRAM 領域	- SDRAM を接続 - SDRAM クロック(SDCLK)に同期して動作	- SDRAM を接続 - SDRAM クロック(SDCLK)に同期して動作

*1 : フラッシュメモリ (コードフラッシュ) 1.5MB 以上のみ

*2 : フラッシュメモリ (コードフラッシュ) 1MB 以下のみ

表 2.15 バスのレジスタ比較

レジスタ	ビット名	RX64M	RX65N
CSnCR (n=0~7)	BSIZE[1:0]	外部バス幅選択ビット b5b4 00 : 16 ビットバス空間に設定 01 : 32 ビットバス空間に設定 10 : 8 ビットバス空間に設定 11 : 設定しないでください	外部バス幅選択ビット b5b4 00 : 16 ビットバス空間に設定 01 : 設定しないでください/ 32 ビットバス空間に設定 *1 10 : 8 ビットバス空間に設定 11 : 設定しないでください
SDCCR	BSIZE[1:0]	SDRAM バス幅選択ビット b5b4 00 : 16 ビットバス空間に設定 01 : 32 ビットバス空間に設定 10 : 8 ビットバス空間に設定 11 : 設定しないでください	SDRAM バス幅選択ビット b5b4 00 : 16 ビットバス空間に設定 01 : 設定しないでください/ 32 ビットバス空間に設定 *1 10 : 8 ビットバス空間に設定 11 : 設定しないでください
BERSR1	MST[2:0]	バスマスタコードビット b6 b4 000 : CPU 001 : 予約 010 : 予約 011 : DTC/DMAC 100 : 予約 101 : 予約 110 : EDMAC 111 : EXDMAC	バスマスタコードビット b6 b4 000 : CPU 001 : 予約 010 : 予約 011 : DTC/DMAC 100 : 予約 101 : 予約 110 : EDMAC/SDSI 111 : EXDMAC
BUSPRI	BPRA[1:0]	メモリバス 1,3(RAM/ECCRAM) プライオリティ制御ビット	メモリバス 1,3 (RAM, 拡張 RAM *1) プライオリティ制御ビット
	BPHB[1:0]	内部メモリバス 4,5 プライオリティ制御ビット	内部メモリバス 4,5 プライオリティ制御ビット *1

*1 : フラッシュメモリ (コードフラッシュ) 1.5MB 以上のみ

2.8 データトランスファコントローラ

表 2.16 にデータトランスファコントローラ仕様の概要比較を、表 2.17 にデータトランスファコントローラのレジスタ比較を示します。

表 2.16 データトランスファコントローラ仕様の概要比較

項目	RX64M(DTCa)	RX65N(DTCb)
転送モード	- ノーマル転送モード 1 回の起動で 1 データ転送する - リピート転送モード 1 回の起動で 1 データ転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータ転送する - ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能	- ノーマル転送モード 1 回の起動で 1 データ転送する - リピート転送モード 1 回の起動で 1 データ転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータ転送する - ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能
転送チャンネル	- 割り込み要因に対するチャンネルの転送が可能(ICU からの DTC 転送要求で転送) 1 回の転送要求に対して複数のデータ転送が可能(チェーン転送) - チェーン転送は「カウンタ=0 のとき実施」/「毎回実施」のいずれかを選択可能	- 割り込み要因に対するチャンネルの転送が可能(ICU からの DTC 転送要求で転送) 1 回の転送要求に対して複数のデータ転送が可能(チェーン転送) - チェーン転送は「カウンタ=0 のとき実施」/「毎回実施」のいずれかを選択可能
転送空間	- ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007F FFFFh"と"FF80 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)	- ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007F FFFFh"と"FF80 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)
データ転送単位	1 データ : 1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) 1 ブロックサイズ : 1~256 データ	1 データ : 1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) 1 ブロックサイズ : 1~256 データ

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M(DTCa)	RX65N(DTCb)
CPU 割り込み要求	• DTC を起動した割り込みで CPU への割り込み要求を発生可能 • 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 • 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能	• DTC を起動した割り込みで CPU への割り込み要求を発生可能 • 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 • 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能
イベントリンク起動	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生
リードスキップ	同一転送が連続したときの転送情報の読み出しを省略する設定が可能	同一転送が連続したときの転送情報の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略
ライトバックディスエーブル	-	転送情報のライトバックを実行しない設定が可能
シーケンス転送	-	複雑な一連の転送をシーケンスとして登録し、転送データにより任意のシーケンスを選択して実行可能 • シーケンス転送の起動要因は同時に 1 つのみ選択可能 • シーケンスは、1 つの起動要因に対し最大 256 通り • 転送要求によって最初に転送されたデータがシーケンスを決定 • シーケンスは、1 回の転送要求で最後まで実行すること、途中で止めて次の転送要求で再開する(シーケンス分割)ことも可能
ディスプレイスメント加算	-	転送元アドレスにディスプレイスメントを加算可能(転送情報ごとに選択)
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.17 データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX64M(DTCa)	RX65N(DTCb)
MRA	WBDIS	-	ライトバックディスエーブルビット
MRB	SQEND	-	シーケンス転送終了ビット
	INDX	-	インデックステーブル参照ビット
MRC	-	-	DTC モードレジスタ C
DTCIBR	-	-	DTC インデックステーブルベースレジスタ
DTCOR	-	-	DTC オペレーションレジスタ
DTCSQE	-	-	DTC シーケンス転送許可レジスタ
DTCDISP	-	-	DTC アドレスディスプレースメントレジスタ

2.9 イベントリンクコントローラ

表 2.18 にイベントリンクコントローラ仕様の概要比較を、表 2.19 にイベントリンクコントローラのレジスタ比較を示します。

表 2.18 イベントリンクコントローラ仕様の概要比較

項目	RX64M(ELC)	RX65N(ELC)
イベントリンク機能	119 種類のイベント信号を、直接モジュールへリンク可能 - タイマ系モジュールは、イベント入力時の動作の選択が可能 - ポート B、ポート E のイベントリンク動作が可能 — シングルポート(注 1) : 指定した 1 ビットのポートにイベントリンクの動作設定が可能 — ポートグループ(注 1) : 8 本ある I/O ポート内で、指定した部く数ビットをグループ化してイベントリンクの動作設定が可能	82 種類のイベント信号を、直接モジュールへリンク可能 - タイマ系モジュールは、イベント入力時の動作の選択が可能 - ポート B、ポート E のイベントリンク動作が可能 — シングルポート(注 1) : 指定した 1 ビットのポートにイベントリンクの動作設定が可能 — ポートグループ(注 1) : 8 本ある I/O ポート内で、指定した部く数ビットをグループ化してイベントリンクの動作設定が可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

【注】 1. 入力に指定されている、シングルポート、ポートグループでは、接続している信号値の変化により、イベントが発生します。

表 2.19 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX64M(ELC)	RX65N(ELC)
ELSRn	-	イベントリンク設定レジスタ n (n=0,3,4,7,10~13,15,16,18~28,33,35~38,41~45)	イベントリンク設定レジスタ n (n=0,3,4,7,10~13,15,16,18~28,33,35~38,45)
ELOPI	-	イベントリンクオプション設定レジスタ I	-
ELOPJ	-	イベントリンクオプション設定レジスタ J	-

2.10 I/O ポート

表 2.20～表 2.22 に I/O ポートの仕様比較を、表 2.23 に I/O ポートのレジスタ比較を示します。

表 2.20 I/O ポートの仕様比較（177 ピン、176 ピン）

ポート シンボル	RX64M	RX65N
	177 ピン、176 ピン	177 ピン、176 ピン
PORT0	P00～P03, P05, P07	P00～P03, P05, P07
PORT1	P10～P17	P10～P17
PORT2	P20～P27	P20～P27
PORT3	P30～P37	P30～P37
PORT4	P40～P47	P40～P47
PORT5	P50～P53	P50～P57
PORT6	P60～P67	P60～P67
PORT7	P70～P77	P70～P77
PORT8	P80～P83, P86, P87	P80～P87
PORT9	P90～P97	P90～P97
PORTA	PA0～PA7	PA0～PA7
PORTB	PB0～PB7	PB0～PB7
PORTC	PC0～PC7	PC0～PC7
PORTD	PD0～PD7	PD0～PD7
PORTE	PE0～PE7	PE0～PE7
PORTF	PF0～PF5	PF0～PF5
PORTG	PG0～PG7	PG0～PG7
PORTJ	PJ3, PJ5	PJ0～PJ3, PJ5

表 2.21 I/O ポートの仕様比較 (145 ピン、144 ピン)

ポート シンボル	RX64M	RX65N
	145 ピン、144 ピン	145 ピン、144 ピン
PORT0	P00~P03, P05, P07	P00~P03, P05, P07
PORT1	P12~P17	P12~P17
PORT2	P20~P27	P20~P27
PORT3	P30~P37	P30~P37
PORT4	P40~P47	P40~P47
PORT5	P50~P56	P50~P56
PORT6	P60~P67	P60~P67
PORT7	P70~P77	P70~P77
PORT8	P80~P83, P86, P87	P80~P83, P86, P87
PORT9	P90~P93	P90~P93
PORTA	PA0~PA7	PA0~PA7
PORTB	PB0~PB7	PB0~PB7
PORTC	PC0~PC7	PC0~PC7
PORTD	PD0~PD7	PD0~PD7
PORTE	PE0~PE7	PE0~PE7
PORTF	PF5	PF5
PORTG	なし	なし
PORTJ	PJ3, PJ5	PJ3, PJ5

表 2.22 I/O ポートの仕様比較 (100 ピン)

ポート シンボル	RX64M	RX65N
	100 ピン	100 ピン
PORT0	P05, P07	P05, P07
PORT1	P12~P17	P12~P17
PORT2	P20~P27	P20~P27
PORT3	P30~P37	P30~P37
PORT4	P40~P47	P40~P47
PORT5	P50~P55	P50~P55
PORT6	なし	なし
PORT7	なし	なし
PORT8	なし	なし
PORT9	なし	なし
PORTA	PA0~PA7	PA0~PA7
PORTB	PB0~PB7	PB0~PB7
PORTC	PC0~PC7	PC0~PC7
PORTD	PD0~PD7	PD0~PD7
PORTE	PE0~PE7	PE0~PE7
PORTF	なし	なし
PORTG	なし	なし
PORTJ	PJ3	PJ3

表 2.23 I/O ポートのレジスタ比較

レジスタ	ビット	RX64M	RX65N
DSCR2	-	-	駆動能力制御レジスタ 2

2.11 マルチファンクションピンコントローラ

表 2.24 にマルチプル端子の割り当て端子比較を、表 2.25 にマルチファンクションピンコントローラのレジスタ比較を示します。

※マルチプル端子の割り当て端子比較の、**青字**は RX65N のみに存在する端子、**橙字**は RX64M のみに存在する端子です。

表 2.24 マルチプル端子の割り当て端子比較

端子機能	割り当てポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
NMI (入力)	P35	○	○	○	○	○	○
EDREQ0 (入力)	P22	○	○	○	○	○	○
	P55	×	○	○	○	○	○
	P80	○	○	×	○	○	×
EDACK0 (出力)	P23	○	○	○	○	○	○
	P54	×	○	○	○	○	○
	P81	○	○	×	○	○	×
EDREQ1 (入力)	P24	○	○	○	○	○	○
	P33	○	○	○	○	○	○
	P82	○	○	×	○	○	×
EDACK1 (出力)	P25	○	○	○	○	○	○
	P56	×	○	×	○	○	×
	P83	○	○	×	○	○	×
	PJ3	○	○	○	○	○	○
IRQ0-DS (入力)	P30	○	○	○	○	○	○
IRQ0 (入力)	P10	○	×	×	○	×	×
	PD0	○	○	○	○	○	○
IRQ1-DS (入力)	P31	○	○	○	○	○	○
IRQ1 (入力)	P11	○	×	×	○	×	×
	PD1	○	○	○	○	○	○
IRQ2-DS (入力)	P32	○	○	○	○	○	○
IRQ2 (入力)	P12	○	○	○	○	○	○
	PD2	○	○	○	○	○	○
IRQ3-DS (入力)	P33	○	○	○	○	○	○
IRQ3 (入力)	P13	○	○	○	○	○	○
	PD3	○	○	○	○	○	○
IRQ4-DS (入力)	PB1	○	○	○	○	○	○
IRQ4 (入力)	P14	○	○	○	○	○	○
	P34	○	○	○	○	○	○
	PD4	○	○	○	○	○	○
	PF5	○	○	×	○	○	×
IRQ5-DS (入力)	PA4	○	○	○	○	○	○
IRQ5 (入力)	P15	○	○	○	○	○	○
	PD5	○	○	○	○	○	○
	PE5	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
IRQ6-DS (入力)	PA3	○	○	○	○	○	○
IRQ6 (入力)	P16	○	○	○	○	○	○
	PD6	○	○	○	○	○	○
	PE6	○	○	○	○	○	○
IRQ7-DS (入力)	PE2	○	○	○	○	○	○
IRQ7 (入力)	P17	○	○	○	○	○	○
	PD7	○	○	○	○	○	○
	PE7	○	○	○	○	○	○
IRQ8-DS (入力)	P40	○	○	○	○	○	○
IRQ8 (入力)	P00	○	○	×	○	○	×
	P20	○	○	○	○	○	○
IRQ9-DS (入力)	P41	○	○	○	○	○	○
IRQ9 (入力)	P01	○	○	×	○	○	×
	P21	○	○	○	○	○	○
IRQ10-DS (入力)	P42	○	○	○	○	○	○
IRQ10 (入力)	P02	○	○	×	○	○	×
	P55	×	○	○	○	○	○
IRQ11-DS (入力)	P43	○	○	○	○	○	○
IRQ11 (入力)	P03	○	○	×	○	○	×
	PA1	○	○	○	○	○	○
IRQ12-DS (入力)	P44	○	○	○	○	○	○
IRQ12 (入力)	PB0	○	○	○	○	○	○
	PC1	○	○	○	○	○	○
IRQ13-DS (入力)	P45	○	○	○	○	○	○
IRQ13 (入力)	P05	○	○	○	○	○	○
	PC6	○	○	○	○	○	○
IRQ14-DS (入力)	P46	○	○	○	○	○	○
IRQ14 (入力)	PC0	○	○	○	○	○	○
	PC7	○	○	○	○	○	○
IRQ15-DS (入力)	P47	○	○	○	○	○	○
IRQ15 (入力)	P07	○	○	○	○	○	○
	P67	○	○	×	○	○	×
MTIOC0A (入出力)	P34	○	○	○	○	○	○
	PB3	○	○	○	○	○	○
MTIOC0B (入出力)	P13	○	○	○	○	○	○
	P15	○	○	○	○	○	○
	PA1	○	○	○	○	○	○
MTIOC0C (入出力)	P32	○	○	○	○	○	○
	PB1	○	○	○	○	○	○
MTIOC0D (入出力)	P33	○	○	○	○	○	○
	PA3	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
MTIOC1A (入出力)	P20	○	○	○	○	○	○
	PE4	○	○	○	○	○	○
MTIOC1B (入出力)	P21	○	○	○	○	○	○
	PB5	○	○	○	○	○	○
MTIOC2A (入出力)	P26	○	○	○	○	○	○
	PB5	○	○	○	○	○	○
MTIOC2B (入出力)	P27	○	○	○	○	○	○
	PE5	○	○	○	○	○	○
MTIOC3A (入出力)	P14	○	○	○	○	○	○
	P17	○	○	○	○	○	○
	PC1	○	○	○	○	○	○
	PC7	○	○	○	○	○	○
MTIOC3B (入出力)	P17	○	○	○	○	○	○
	P22	○	○	○	○	○	○
	P80	○	○	×	○	○	×
	PB7	○	○	○	○	○	○
	PC5	○	○	○	○	○	○
	PE1	○	○	○	○	○	○
MTIOC3C (入出力)	P16	○	○	○	○	○	○
	P56	×	○	×	○	○	×
	PC0	○	○	○	○	○	○
	PC6	○	○	○	○	○	○
	PJ3	○	○	○	○	○	○
MTIOC3D (入出力)	P16	○	○	○	○	○	○
	P23	○	○	○	○	○	○
	P81	○	○	×	○	○	×
	PB6	○	○	○	○	○	○
	PC4	○	○	○	○	○	○
	PE0	○	○	○	○	○	○
MTIOC4A (入出力)	P21	○	○	○	○	○	○
	P24	○	○	○	○	○	○
	P82	○	○	×	○	○	×
	PA0	○	○	○	○	○	○
	PB3	○	○	○	○	○	○
	PE2	○	○	○	○	○	○
MTIOC4B (入出力)	P17	○	○	○	○	○	○
	P30	○	○	○	○	○	○
	P54	×	○	○	○	○	○
	PC2	○	○	○	○	○	○
	PD1	○	○	○	○	○	○
	PE3	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
MTIOC4C (入出力)	P25	○	○	○	○	○	○
	P83	○	○	×	○	○	×
	P87	○	○	×	○	○	×
	PB1	○	○	○	○	○	○
	PE1	○	○	○	○	○	○
	PE5	○	○	○	○	○	○
MTIOC4D (入出力)	P31	○	○	○	○	○	○
	P55	×	○	○	○	○	○
	P86	○	○	×	○	○	×
	PC3	○	○	○	○	○	○
	PD2	○	○	○	○	○	○
	PE4	○	○	○	○	○	○
MTIC5U (入力)	P12	○	×	×	○	×	×
	PA4	○	○	○	○	○	○
	PD7	○	○	○	○	○	○
MTIC5V (入力)	P11	○	×	×	○	×	×
	PA6	○	○	○	○	○	○
	PD6	○	○	○	○	○	○
MTIC5W (入力)	P10	○	×	×	○	×	×
	PB0	○	○	○	○	○	○
	PD5	○	○	○	○	○	○
MTIOC6A (入出力)	PE7	○	○	○	○	○	○
	PJ1	—	—	—	○	×	×
MTIOC6B (入出力)	PA5	○	○	○	○	○	○
	PJ0	—	—	—	○	×	×
MTIOC6C (入出力)	PE6	○	○	○	○	○	○
	P85	—	—	—	○	×	×
MTIOC6D (入出力)	PA0	○	○	○	○	○	○
	P84	—	—	—	○	×	×
MTIOC7A (入出力)	PA2	○	○	○	○	○	○
MTIOC7B (入出力)	PA1	○	○	○	○	○	○
MTIOC7C (入出力)	P67	○	○	×	○	○	×
MTIOC7D (入出力)	P66	○	○	×	○	○	×
MTIOC8A (入出力)	PD6	○	○	○	○	○	○
MTIOC8B (入出力)	PD4	○	○	○	○	○	○
MTIOC8C (入出力)	PD5	○	○	○	○	○	○
MTIOC8D (入出力)	PD3	○	○	○	○	○	○
MTCLKA (入力)	P14	○	○	○	○	○	○
	P24	○	○	○	○	○	○
	PA4	○	○	○	○	○	○
	PC6	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
MTCLKB (入力)	P15	○	○	○	○	○	○
	P25	○	○	○	○	○	○
	PA6	○	○	○	○	○	○
	PC7	○	○	○	○	○	○
MTCLKC (入力)	P22	○	○	○	○	○	○
	PA1	○	○	○	○	○	○
	PC4	○	○	○	○	○	○
MTCLKD (入力)	P23	○	○	○	○	○	○
	PA3	○	○	○	○	○	○
	PC5	○	○	○	○	○	○
POE0# (入力)	P32	○	○	○	○	○	○
	P93	○	○	×	○	○	×
	PC4	○	○	○	○	○	○
	PD1	○	○	○	○	○	○
	PD7	○	○	○	○	○	○
POE4# (入力)	P33	○	○	○	○	○	○
	P92	○	○	×	○	○	×
	PB5	○	○	○	○	○	○
	PD0	○	○	○	○	○	○
	PD6	○	○	○	○	○	○
POE8# (入力)	P17	○	○	○	○	○	○
	P30	○	○	○	○	○	○
	PD3	○	○	○	○	○	○
	PE3	○	○	○	○	○	○
	PJ5	○	○	×	○	○	×
POE10# (入力)	P32	○	○	○	○	○	○
	P34	○	○	○	○	○	○
	PA6	○	○	○	○	○	○
	PD5	○	○	○	○	○	○
POE11# (入力)	P33	○	○	○	○	○	○
	PB3	○	○	○	○	○	○
	PD4	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
GTIOC0A (入出力)	P23	○	○	○	—	—	—
	P83	○	○	×	—	—	—
	PA5	○	○	○	—	—	—
	PD3	○	○	○	—	—	—
	PE5	○	○	○	—	—	—
GTIOC0B (入出力)	P17	○	○	○	—	—	—
	P81	○	○	×	—	—	—
	PA0	○	○	○	—	—	—
	PD2	○	○	○	—	—	—
	PE2	○	○	○	—	—	—
GTIOC1A (入出力)	P22	○	○	○	—	—	—
	PC5	○	○	○	—	—	—
	PA2	○	○	○	—	—	—
	PE4	○	○	○	—	—	—
	PD1	○	○	○	—	—	—
GTIOC1B (入出力)	P67	○	○	×	—	—	—
	P87	○	○	×	—	—	—
	PC3	○	○	○	—	—	—
	PD0	○	○	○	—	—	—
	PE1	○	○	○	—	—	—
GTIOC2A (入出力)	P21	○	○	○	—	—	—
	P82	○	○	×	—	—	—
	PA1	○	○	○	—	—	—
	PE3	○	○	○	—	—	—
GTIOC2B (入出力)	P66	○	○	×	—	—	—
	P86	○	○	×	—	—	—
	PC2	○	○	○	—	—	—
	PE0	○	○	○	—	—	—
GTIOC3A (入出力)	PC7	○	○	○	—	—	—
	PE7	○	○	○	—	—	—
GTIOC3B (入出力)	PC6	○	○	○	—	—	—
	PE6	○	○	○	—	—	—
GTETRГ (入力)	P15	○	○	○	—	—	—
	PC4	○	○	○	—	—	—
	PA6	○	○	○	—	—	—

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
TIOCA0 (入出力)	P86	○	○	×	○	○	×
	PA0	○	○	○	○	○	○
TIOCB0 (入出力)	P17	○	○	○	○	○	○
	PA1	○	○	○	○	○	○
TIOCC0 (入出力)	P32	○	○	○	○	○	○
	P85	—	—	—	○	×	×
TIOCD0 (入出力)	P33	○	○	○	○	○	○
	PA3	○	○	○	○	○	○
TIOCA1 (入出力)	P56	×	○	×	○	○	×
	PA4	○	○	○	○	○	○
TIOCB1 (入出力)	P16	○	○	○	○	○	○
	PA5	○	○	○	○	○	○
TIOCA2 (入出力)	P87	○	○	×	○	○	×
	PA6	○	○	○	○	○	○
TIOCB2 (入出力)	P15	○	○	○	○	○	○
	PA7	○	○	○	○	○	○
TIOCA3 (入出力)	P21	○	○	○	○	○	○
	PB0	○	○	○	○	○	○
TIOCB3 (入出力)	P20	○	○	○	○	○	○
	PB1	○	○	○	○	○	○
TIOCC3 (入出力)	P22	○	○	○	○	○	○
	PB2	○	○	○	○	○	○
TIOCD3 (入出力)	P23	○	○	○	○	○	○
	PB3	○	○	○	○	○	○
TIOCA4 (入出力)	P25	○	○	○	○	○	○
	PB4	○	○	○	○	○	○
TIOCB4 (入出力)	P24	○	○	○	○	○	○
	PB5	○	○	○	○	○	○
TIOCA5 (入出力)	P13	○	○	○	○	○	○
	PB6	○	○	○	○	○	○
TIOCB5 (入出力)	P14	○	○	○	○	○	○
	PB7	○	○	○	○	○	○
TCLKA (入力)	P14	○	○	○	○	○	○
	PC2	○	○	○	○	○	○
TCLKB (入力)	P15	○	○	○	○	○	○
	PA3	○	○	○	○	○	○
	PC3	○	○	○	○	○	○
TCLKC (入力)	P16	○	○	○	○	○	○
	PB2	○	○	○	○	○	○
	PC0	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
TCLKD (入力)	P17	○	○	○	○	○	○
	PB3	○	○	○	○	○	○
	PC1	○	○	○	○	○	○
PO0 (出力)	P20	○	○	○	○	○	○
PO1 (出力)	P21	○	○	○	○	○	○
PO2 (出力)	P22	○	○	○	○	○	○
PO3 (出力)	P23	○	○	○	○	○	○
PO4 (出力)	P24	○	○	○	○	○	○
PO5 (出力)	P25	○	○	○	○	○	○
PO6 (出力)	P26	○	○	○	○	○	○
PO7 (出力)	P27	○	○	○	○	○	○
PO8 (出力)	P30	○	○	○	○	○	○
PO9 (出力)	P31	○	○	○	○	○	○
PO10 (出力)	P32	○	○	○	○	○	○
PO11 (出力)	P33	○	○	○	○	○	○
PO12 (出力)	P34	○	○	○	○	○	○
PO13 (出力)	P13	○	○	○	○	○	○
	P15	○	○	○	○	○	○
PO14 (出力)	P16	○	○	○	○	○	○
PO15 (出力)	P14	○	○	○	○	○	○
	P17	○	○	○	○	○	○
PO16 (出力)	P73	○	○	×	○	○	×
	PA0	○	○	○	○	○	○
PO17 (出力)	PA1	○	○	○	○	○	○
	PC0	○	○	○	○	○	○
PO18 (出力)	PA2	○	○	○	○	○	○
	PC1	○	○	○	○	○	○
	PE1	○	○	○	○	○	○
PO19 (出力)	P74	○	○	×	○	○	×
	PA3	○	○	○	○	○	○
PO20 (出力)	P75	○	○	×	○	○	×
	PA4	○	○	○	○	○	○
PO21 (出力)	PA5	○	○	○	○	○	○
	PC2	○	○	○	○	○	○
PO22 (出力)	P76	○	○	×	○	○	×
	PA6	○	○	○	○	○	○
PO23 (出力)	P77	○	○	×	○	○	×
	PA7	○	○	○	○	○	○
	PE2	○	○	○	○	○	○
PO24 (出力)	PB0	○	○	○	○	○	○
	PC3	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
PO25 (出力)	PB1	○	○	○	○	○	○
	PC4	○	○	○	○	○	○
PO26 (出力)	P80	○	○	×	○	○	×
	PB2	○	○	○	○	○	○
	PE3	○	○	○	○	○	○
PO27 (出力)	P81	○	○	×	○	○	×
	PB3	○	○	○	○	○	○
PO28 (出力)	P82	○	○	×	○	○	×
	PB4	○	○	○	○	○	○
	PE4	○	○	○	○	○	○
PO29 (出力)	PB5	○	○	○	○	○	○
	PC5	○	○	○	○	○	○
PO30 (出力)	PB6	○	○	○	○	○	○
	PC6	○	○	○	○	○	○
PO31 (出力)	PB7	○	○	○	○	○	○
	PC7	○	○	○	○	○	○
TMO0 (出力)	P22	○	○	○	○	○	○
	PB3	○	○	○	○	○	○
TMCI0 (入力)	P01	○	○	×	○	○	×
	P21	○	○	○	○	○	○
	PB1	○	○	○	○	○	○
TMRI0 (入力)	P00	○	○	×	○	○	×
	P20	○	○	○	○	○	○
	PA4	○	○	○	○	○	○
TMO1 (出力)	P17	○	○	○	○	○	○
	P26	○	○	○	○	○	○
TMCI1 (入力)	P02	○	○	×	○	○	×
	P12	○	○	○	○	○	○
	P54	×	○	○	○	○	○
	PC4	○	○	○	○	○	○
TMRI1 (入力)	P24	○	○	○	○	○	○
	PB5	○	○	○	○	○	○
TMO2 (出力)	P16	○	○	○	○	○	○
	PC7	○	○	○	○	○	○
TMCI2 (入力)	P15	○	○	○	○	○	○
	P31	○	○	○	○	○	○
	PC6	○	○	○	○	○	○
TMRI2 (入力)	P14	○	○	○	○	○	○
	PC5	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
TMO3 (出力)	P13	○	○	○	○	○	○
	P32	○	○	○	○	○	○
	P55	×	○	○	○	○	○
TMC13 (入力)	P11	○	×	×	○	×	×
	P27	○	○	○	○	○	○
	P34	○	○	○	○	○	○
	PA6	○	○	○	○	○	○
TMRI3 (入力)	P10	○	×	×	○	×	×
	P30	○	○	○	○	○	○
	P33	○	○	○	○	○	○
TOC0 (出力)	PC7	○	○	○	○	○	○
TIC0 (入力)	PC6	○	○	○	○	○	○
TOC1 (出力)	PE7	○	○	○	○	○	○
TIC1 (入力)	PE6	○	○	○	○	○	○
TOC2 (出力)	PD3	○	○	○	○	○	○
TIC2 (入力)	PD2	○	○	○	○	○	○
TOC3 (出力)	PE3	○	○	○	○	○	○
TIC3 (入力)	PE2	○	○	○	○	○	○
REF50CK0 (入力)	P76	○	○	×	○	○	×
	PB2	○	○	○	○	○	○
	PE5	○	○	○	○	○	○
RMII0_CRD_DV (入力)	P83	○	○	×	○	○	×
	PB7	○	○	○	○	○	○
RMII0_TXD0 (出力)	P81	○	○	×	○	○	×
	PB5	○	○	○	○	○	○
RMII0_TXD1 (出力)	P82	○	○	×	○	○	×
	PB6	○	○	○	○	○	○
RMII0_RXD0 (入力)	P75	○	○	×	○	○	×
	PB1	○	○	○	○	○	○
RMII0_RXD1 (入力)	P74	○	○	×	○	○	×
	PB0	○	○	○	○	○	○
RMII0_TXD_EN (出力)	P80	○	○	×	○	○	×
	PA0	○	○	○	○	○	○
	PB4	○	○	○	○	○	○
RMII0_RX_ER (入力)	P77	○	○	×	○	○	×
	PB3	○	○	○	○	○	○
ET0_CRD (入力)	P83	○	○	×	○	○	×
	PB7	○	○	○	○	○	○
ET0_RX_DV (入力)	PC2	○	○	○	○	○	○
ET0_EXOUT (出力)	P55	×	○	○	○	○	○
	PA6	○	○	○	○	○	○
	PJ3	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
ET0_LINKSTA (入力)	P34	○	○	○	○	○	○
	P54	×	○	○	○	○	○
	PA5	○	○	○	○	○	○
ET0_ETXD0 (出力)	P81	○	○	×	○	○	×
	PB5	○	○	○	○	○	○
ET0_ETXD1 (出力)	P82	○	○	×	○	○	×
	PB6	○	○	○	○	○	○
ET0_ETXD2 (出力)	PC5	○	○	○	○	○	○
ET0_ETXD3 (出力)	PC6	○	○	○	○	○	○
ET0_ERXD0 (入力)	P75	○	○	×	○	○	×
	PB1	○	○	○	○	○	○
ET0_ERXD1 (入力)	P74	○	○	×	○	○	×
	PB0	○	○	○	○	○	○
ET0_ERXD2 (入力)	PC1	○	○	○	○	○	○
	PE4	○	○	○	○	○	○
ET0_ERXD3 (入力)	PC0	○	○	○	○	○	○
	PE3	○	○	○	○	○	○
ET0_TX_EN (出力)	P80	○	○	×	○	○	×
	PA0	○	○	○	○	○	○
	PB4	○	○	○	○	○	○
ET0_TX_ER (出力)	PC3	○	○	○	○	○	○
ET0_RX_ER (入力)	P77	○	○	×	○	○	×
	PB3	○	○	○	○	○	○
ET0_TX_CLK (入力)	PC4	○	○	○	○	○	○
ET0_RX_CLK (入力)	P76	○	○	×	○	○	×
	PB2	○	○	○	○	○	○
	PE5	○	○	○	○	○	○
ET0_COL (入力)	PC7	○	○	○	○	○	○
ET0_WOL (出力)	P73	○	○	×	○	○	×
	PA1	○	○	○	○	○	○
	PA7	○	○	○	○	○	○
ET0_MDC (出力)	P72	○	○	×	○	○	×
	PA4	○	○	○	○	○	○
ET0_MDIO (入出力)	P71	○	○	×	○	○	×
	PA3	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
REF50CK1 (入力)	PG0	○	×	×	—	—	—
RMI11_CRS_DV (入力)	P92	○	×	×	—	—	—
RMI11_TXD0 (出力)	PG3	○	×	×	—	—	—
RMI11_TXD1 (出力)	PG4	○	×	×	—	—	—
RMI11_RXD0 (入力)	P94	○	×	×	—	—	—
RMI11_RXD1 (入力)	P95	○	×	×	—	—	—
RMI11_TXD_EN (出力)	P60	○	×	×	—	—	—
RMI11_RX_ER (入力)	PG1	○	×	×	—	—	—
ET1_CRS (入力)	P92	○	×	×	—	—	—
ET1_RX_DV (入力)	P90	○	×	×	—	—	—
ET1_EXOUT (出力)	P26	○	×	×	—	—	—
ET1_LINKSTA (入力)	P93	○	×	×	—	—	—
ET1_ETXD0 (出力)	PG3	○	×	×	—	—	—
ET1_ETXD1 (出力)	PG4	○	×	×	—	—	—
ET1_ETXD2 (出力)	PG5	○	×	×	—	—	—
ET1_ETXD3 (出力)	PG6	○	×	×	—	—	—
ET1_ERXD0 (入力)	P94	○	×	×	—	—	—
ET1_ERXD1 (入力)	P95	○	×	×	—	—	—
ET1_ERXD2 (入力)	P96	○	×	×	—	—	—
ET1_ERXD3 (入力)	P97	○	×	×	—	—	—
ET1_TX_EN (出力)	P60	○	×	×	—	—	—
ET1_TX_ER (出力)	PG7	○	×	×	—	—	—
ET1_RX_ER (入力)	PG1	○	×	×	—	—	—
ET1_TX_CLK (入力)	PG2	○	×	×	—	—	—
ET1_RX_CLK (入力)	PG0	○	×	×	—	—	—
ET1_COL (入力)	P91	○	×	×	—	—	—
ET1_WOL (出力)	P27	○	×	×	—	—	—
ET1_MDC (出力)	P31	○	×	×	—	—	—
ET1_MDIO (入出力)	P30	○	×	×	—	—	—

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
RXD0 (入力) / SMISO0 (入出力) / SSCL0 (入出力)	P21	○	○	○	○	○	○
	P33	○	○	○	○	○	○
TXD0 (出力) / SMOSI0 (入出力) / SSDA0 (入出力)	P20	○	○	○	○	○	○
	P32	○	○	○	○	○	○
SCK0 (入出力)	P22	○	○	○	○	○	○
	P34	○	○	○	○	○	○
CTS0# (入力) / RTS0# (出力) / SS0# (入力)	P23	○	○	○	○	○	○
	PJ3	○	○	○	○	○	○
RXD1 (入力) / SMISO1 (入出力) / SSCL1 (入出力)	P15	○	○	○	○	○	○
	P30	○	○	○	○	○	○
	PF2	○	×	×	○	×	×
TXD1 (出力) / SMOSI1 (入出力) / SSDA1 (入出力)	P16	○	○	○	○	○	○
	P26	○	○	○	○	○	○
	PF0	○	×	×	○	×	×
SCK1 (入出力)	P17	○	○	○	○	○	○
	P27	○	○	○	○	○	○
	PF1	○	×	×	○	×	×
CTS1# (入力) / RTS1# (出力) / SS1# (入力)	P14	○	○	○	○	○	○
	P31	○	○	○	○	○	○
RXD2 (入力) / SMISO2 (入出力) / SSCL2 (入出力)	P12	○	○	○	○	○	○
	P52	○	○	○	○	○	○
TXD2 (出力) / SMOSI2 (入出力) / SSDA2 (入出力)	P13	○	○	○	○	○	○
	P50	○	○	○	○	○	○
SCK2 (入出力)	P11	○	×	×	○	×	×
	P51	○	○	○	○	○	○
CTS2# (入力) / RTS2# (出力) / SS2# (入力)	P54	×	○	○	○	○	○
	PJ5	○	○	×	○	○	×
RXD3 (入力) / SMISO3 (入出力) / SSCL3 (入出力)	P16	○	○	○	○	○	○
	P25	○	○	○	○	○	○
TXD3 (出力) / SMOSI3 (入出力) / SSDA3 (入出力)	P17	○	○	○	○	○	○
	P23	○	○	○	○	○	○
SCK3 (入出力)	P15	○	○	○	○	○	○
	P24	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
CTS3# (入力) / RTS3# (出力) / SS3# (入力)	P26	○	○	○	○	○	○
RXD4 (入力) / SMISO4 (入出力) / SSCL4 (入出力)	PB0	○	○	×	○	○	×
TXD4 (出力) / SMOSI4 (入出力) / SSDA4 (入出力)	PB1	○	○	×	○	○	×
SCK4 (入出力)	PB3	○	○	×	○	○	×
CTS4# (入力) / RTS4# (出力) / SS4# (入力)	PB2	○	○	×	○	○	×
RXD5 (入力) / SMISO5 (入出力) / SSCL5 (入出力)	PA2	○	○	○	○	○	○
	PA3	○	○	○	○	○	○
	PC2	○	○	○	○	○	○
TXD5 (出力) / SMOSI5 (入出力) / SSDA5 (入出力)	PA4	○	○	○	○	○	○
	PC3	○	○	○	○	○	○
SCK5 (入出力)	PA1	○	○	○	○	○	○
	PC1	○	○	○	○	○	○
	PC4	○	○	○	○	○	○
CTS5# (入力) / RTS5# (出力) / SS5# (入力)	PA6	○	○	○	○	○	○
	PC0	○	○	○	○	○	○
RXD6 (入力) / SMISO6 (入出力) / SSCL6 (入出力)	P01	○	○	×	○	○	×
	P33	○	○	○	○	○	○
	PB0	○	○	○	○	○	○
TXD6 (出力) / SMOSI6 (入出力) / SSDA6 (入出力)	P00	○	○	×	○	○	×
	P32	○	○	○	○	○	○
	PB1	○	○	○	○	○	○
SCK6 (入出力)	P02	○	○	×	○	○	×
	P34	○	○	○	○	○	○
	PB3	○	○	○	○	○	○
CTS6# (入力) / RTS6# (出力) / SS6# (入力)	PB2	○	○	○	○	○	○
	PJ3	○	○	○	○	○	○
RXD7 (入力) / SMISO7 (入出力) / SSCL7 (入出力)	P57	—	—	—	○	×	×
	P92	○	○	×	○	○	×

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
TXD7 (出力) / SMOSI7 (入出力) / SSDA7 (入出力)	P55	—	—	—	○	○	×
	P90	○	○	×	○	○	×
SCK7 (入出力)	P56	—	—	—	○	○	×
	P91	○	○	×	○	○	×
CTS7# (入力) / RTS7# (出力) / SS7# (入力)	P93	○	○	×	○	○	×
RXD8 (入力) / SMISO8 (入出力) / SSCL8 (入出力)	PC6	○	○	○	○	○	○
	PJ1	—	—	—	○	×	×
TXD8 (出力) / SMOSI8 (入出力) / SSDA8 (入出力)	PC7	○	○	○	○	○	○
	PJ2	—	—	—	○	×	×
SCK8 (入出力) / RTS8# (出力)	PC5	○	○	○	○	○	○
	PJ0	—	—	—	○	×	×
CTS8# (入力) / RTS8# (出力) / SS8# (入力)	PC4	○	○	○	○	○	○
RXD9 (入力) / SMISO9 (入出力) / SSCL9 (入出力)	PB6	○	○	○	○	○	○
TXD9 (出力) / SMOSI9 (入出力) / SSDA9 (入出力)	PB7	○	○	○	○	○	○
SCK9 (入出力) / RTS9# (出力)	PB5	○	○	○	○	○	○
CTS9# (入力) / RTS9# (出力) / SS9# (入力)	PB4	○	○	○	○	○	○
RXD10 (入力) / SMISO10 (入出力) / SSCL10 (入出力)	P81	○	○	×	○	○	×
	P86	○	○	×	○	○	×
	PC6	—	—	—	○	○	○
TXD10 (出力) / SMOSI10 (入出力) / SSDA10 (入出力)	P82	○	○	×	○	○	×
	P87	○	○	×	○	○	×
	PC7	—	—	—	○	○	○
SCK10 (入出力)	P80	○	○	×	○	○	×
	P83	○	○	×	○	○	×
	PC5	—	—	—	○	○	○
RTS10# (出力)	P80	○	○	×	○	○	×

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
CTS10# (入力) / SS10# (入力)	P83	○	○	×	○	○	×
CTS10# (入力) / RTS10# (出力) / SS10# (入力)	PC4	—	—	—	○	○	○
RXD11 (入力) / SMISO11 (入出力) / SSCL11 (入出力)	P76	○	○	×	○	○	×
	PB6	—	—	—	○	○	○
TXD11 (出力) / SMOSI11 (入出力) / SSDA11 (入出力)	P77	○	○	×	○	○	×
	PB7	—	—	—	○	○	○
SCK11 (入出力) / RTS11# (出力)	P75	○	○	×	○	○	×
	PB5	—	—	—	○	○	○
CTS11# (入力) / SS11# (入力)	P74	○	○	×	○	○	×
CTS11# (入力) / RTS11# (出力) / SS11# (入力)	PB4	—	—	—	○	○	○
RXD12 (入力) / SMISO12 (入出力) / SSCL12 (入出力) / RXDX12 (入力)	PE2	○	○	○	○	○	○
TXD12 (出力) / SMOSI12 (入出力) / SSDA12 (入出力) / TXDX12 (出力) / SIOX12 (入出力)	PE1	○	○	○	○	○	○
SCK12 (入出力)	PE0	○	○	○	○	○	○
CTS12# (入力) / RTS12# (出力) / SS12# (入力)	PE3	○	○	○	○	○	○
SCL0[FM+] (入出力)	P12	○	○	○	○	○	○
SDA0[FM+] (入出力)	P13	○	○	○	○	○	○
SCL1 (入出力)	P21	—	—	—	○	○	×
SDA1 (入出力)	P20	—	—	—	○	○	×
SCL2-DS (入出力)	P16	○	○	○	○	○	○
SDA2-DS (入出力)	P17	○	○	○	○	○	○
USB0_VBUS (入力)	P16	○	○	○	○	○	○
USB0_EXICEN (出力)	P21	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
USB0_VBUSEN (出力)	P16	○	○	○	○	○	○
	P24	○	○	○	○	○	○
	P32	○	○	○	○	○	○
USB0_OVRCURA (入力)	P14	○	○	○	○	○	○
USB0_OVRCURB (入力)	P16	○	○	○	○	○	○
	P22	○	○	○	○	○	○
USB0_ID (入力)	P20	○	○	○	○	○	○
USBA_VBUS (入力)	P11	○	×	×	—	—	—
USBA_EXICEN (出力)	P21	○	×	×	—	—	—
USBA_VBUSEN (出力)	P11	○	×	×	—	—	—
	P15	○	×	×	—	—	—
USBA_OVRCURA (入力)	P10	○	×	×	—	—	—
USBA_OVRCURB (入力)	P22	○	×	×	—	—	—
USBA_ID (入力)	P20	○	×	×	—	—	—
CRX0 (入力)	P33	○	○	○	○	○	○
	PD2	○	○	○	○	○	○
CTX0 (出力)	P32	○	○	○	○	○	○
	PD1	○	○	○	○	○	○
CRX1-DS (入力)	P15	○	○	○	○	○	○
CRX1 (入力)	P55	×	○	○	○	○	○
CTX1 (出力)	P14	○	○	○	○	○	○
	P54	×	○	○	○	○	○
CRX2 (入力)	P67	○	○	×	—	—	—
CTX2 (出力)	P66	○	○	×	—	—	—
RSPCKA (入出力)	PA5	○	○	○	○	○	○
	PC5	○	○	○	○	○	○
MOSIA (入出力)	PA6	○	○	○	○	○	○
	PC6	○	○	○	○	○	○
MISOA (入出力)	PA7	○	○	○	○	○	○
	PC7	○	○	○	○	○	○
SSLA0 (入出力)	PA4	○	○	○	○	○	○
	PC4	○	○	○	○	○	○
SSLA1 (出力)	PA0	○	○	○	○	○	○
	PC0	○	○	○	○	○	○
SSLA2 (出力)	PA1	○	○	○	○	○	○
	PC1	○	○	○	○	○	○
SSLA3 (出力)	PA2	○	○	○	○	○	○
	PC2	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
RSPCKB (入出力)	P27	—	—	—	○	○	○
	PE5	—	—	—	○	○	○
MOSIB (入出力)	P26	—	—	—	○	○	○
	PE6	—	—	—	○	○	○
MISOB (入出力)	P30	—	—	—	○	○	○
	PE7	—	—	—	○	○	○
SSLB0 (入出力)	P31	—	—	—	○	○	○
	PE4	—	—	—	○	○	○
SSLB1 (出力)	P50	—	—	—	○	○	○
	PE0	—	—	—	○	○	○
SSLB2 (出力)	P51	—	—	—	○	○	○
	PE1	—	—	—	○	○	○
SSLB3 (出力)	P52	—	—	—	○	○	○
	PE2	—	—	—	○	○	○
RSPCKC (入出力)	P56	—	—	—	○	×	×
	PD3	—	—	—	○	○	○
MOSIC (入出力)	P54	—	—	—	○	×	×
	PD1	—	—	—	○	○	○
MISOC (入出力)	P55	—	—	—	○	×	×
	PD2	—	—	—	○	○	○
SSLC0 (入出力)	P57	—	—	—	○	×	×
	PD4	—	—	—	○	○	○
SSLC1 (出力)	PD5	—	—	—	○	○	○
	PJ0	—	—	—	○	×	×
SSLC2 (出力)	PD6	—	—	—	○	○	○
	PJ1	—	—	—	○	×	×
SSLC3 (出力)	PD7	—	—	—	○	○	○
	PJ2	—	—	—	○	×	×
RTCOUT (出力)	P16	○	○	○	○	○	○
	P32	○	○	○	○	○	○
RTCIC0 (入力)	P30	○	○	○	○	○	○
RTCIC1 (入力)	P31	○	○	○	○	○	○
RTCIC2 (入力)	P32	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
AN000 (入力)	P40	○	○	○	○	○	○
AN001 (入力)	P41	○	○	○	○	○	○
AN002 (入力)	P42	○	○	○	○	○	○
AN003 (入力)	P43	○	○	○	○	○	○
AN004 (入力)	P44	○	○	○	○	○	○
AN005 (入力)	P45	○	○	○	○	○	○
AN006 (入力)	P46	○	○	○	○	○	○
AN007 (入力)	P47	○	○	○	○	○	○
ADTRG0# (入力)	P07	○	○	○	○	○	○
	P16	○	○	○	○	○	○
	P25	○	○	○	○	○	○
AN100 (入力)	PE2	○	○	○	○	○	○
AN101 (入力)	PE3	○	○	○	○	○	○
AN102 (入力)	PE4	○	○	○	○	○	○
AN103 (入力)	PE5	○	○	○	○	○	○
AN104 (入力)	PE6	○	○	○	○	○	○
AN105 (入力)	PE7	○	○	○	○	○	○
AN106 (入力)	PD6	○	○	○	○	○	○
AN107 (入力)	PD7	○	○	○	○	○	○
AN108 (入力)	PD0	○	○	○	○	○	○
AN109 (入力)	PD1	○	○	○	○	○	○
AN110 (入力)	PD2	○	○	○	○	○	○
AN111 (入力)	PD3	○	○	○	○	○	○
AN112 (入力)	PD4	○	○	○	○	○	○
AN113 (入力)	PD5	○	○	○	○	○	○
AN114 (入力)	P90	○	○	×	○	○	×
AN115 (入力)	P91	○	○	×	○	○	×
AN116 (入力)	P92	○	○	×	○	○	×
AN117 (入力)	P93	○	○	×	○	○	×
AN118 (入力)	P00	○	○	×	○	○	×
AN119 (入力)	P01	○	○	×	○	○	×
AN120 (入力)	P02	○	○	×	○	○	×
ANEX0 (出力)	PE0	○	○	○	○	○	○
ANEX1 (入力)	PE1	○	○	○	○	○	○
ADTRG1# (入力)	P13	○	○	○	○	○	○
	P17	○	○	○	○	○	○
DA0 (出力)	P03	○	○	×	○	○	×
DA1 (出力)	P05	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
PIXCLK (入力)	P24	○	○	×	○	○	×
VSYNCR (入力)	P32	○	○	×	○	○	×
HSYNCR (入力)	P25	○	○	×	○	○	×
PIXD0 (入力)	P15	○	○	×	○	○	×
PIXD1 (入力)	P86	○	○	×	○	○	×
PIXD2 (入力)	P87	○	○	×	○	○	×
PIXD3 (入力)	P17	○	○	×	○	○	×
PIXD4 (入力)	P20	○	○	×	○	○	×
PIXD5 (入力)	P21	○	○	×	○	○	×
PIXD6 (入力)	P22	○	○	×	○	○	×
PIXD7 (入力)	P23	○	○	×	○	○	×
PCKO (出力)	P33	○	○	×	○	○	×
SSISCK0 (入出力)	P23	○	○	○	—	—	—
SSIWS0 (入出力)	P21	○	○	○	—	—	—
SSIRXD0 (出力)	P20	○	○	○	—	—	—
SSITXD0 (出力)	P17	○	○	○	—	—	—
SSISCK1 (入出力)	P24	○	○	○	—	—	—
SSIWS1 (入出力)	P15	○	○	○	—	—	—
SSIDATA1 (入出力)	P25	○	○	○	—	—	—
AUDIO_CLK (入力)	P22	○	○	○	—	—	—
MMC_RES# (出力)	P75	○	○	×	○	○	×
	PE7	○	○	○	○	○	○
MMC_CLK (出力)	P77	○	○	×	○	○	×
	PD5	○	○	○	○	○	○
MMC_CD (入力)	PC2	○	○	×	○	○	×
	PE6	○	○	○	○	○	○
MMC_CMD (入出力)	P76	○	○	×	○	○	×
	PD4	○	○	○	○	○	○
MMC_D0 (入出力)	PC3	○	○	×	○	○	×
	PD6	○	○	○	○	○	○
MMC_D1 (入出力)	PC4	○	○	×	○	○	×
	PD7	○	○	○	○	○	○
MMC_D2 (入出力)	P80	○	○	×	○	○	×
	PD2	○	○	○	○	○	○
MMC_D3 (入出力)	P81	○	○	×	○	○	×
	PD3	○	○	○	○	○	○
MMC_D4 (入出力)	P82	○	○	×	○	○	×
	PE0	○	○	○	○	○	○
MMC_D5 (入出力)	PC5	○	○	×	○	○	×
	PE1	○	○	○	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
MMC_D6 (入出力)	PC6	○	○	×	○	○	×
	PE2	○	○	○	○	○	○
MMC_D7 (入出力)	PC7	○	○	×	○	○	×
	PE3	○	○	○	○	○	○
SDHI_CLK (出力)	P21	—	—	—	○	○	×
	P77	○	○	×	○	○	×
	PD5	○	○	○	○	○	○
SDHI_CMD (入出力)	P20	—	—	—	○	○	×
	P76	○	○	×	○	○	×
	PD4	○	○	○	○	○	○
SDHI_CD (入力)	P25	—	—	—	○	○	×
	P81	○	○	×	○	○	×
	PE6	○	○	○	○	○	○
SDHI_WP (入力)	P24	—	—	—	○	○	×
	P80	○	○	×	○	○	×
	PE7	○	○	○	○	○	○
SDHI_D0 (入出力)	P22	—	—	—	○	○	×
	PC3	○	○	×	○	○	×
	PD6	○	○	○	○	○	○
SDHI_D1 (入出力)	P23	—	—	—	○	○	×
	PC4	○	○	×	○	○	×
	PD7	○	○	○	○	○	○
SDHI_D2 (入出力)	P75	○	○	×	○	○	×
	P87	—	—	—	○	○	×
	PD2	○	○	○	○	○	○
SDHI_D3 (入出力)	P17	—	○	—	○	○	×
	PC2	○	○	×	○	○	×
	PD3	○	○	○	○	○	○
SDSI_CLK (入力)	P77	—	—	—	○	○	×
	PB5	—	—	—	○	○	○
SDSI_CMD (入出力)	P76	—	—	—	○	○	×
	PB4	—	—	—	○	○	○
SDSI_D0 (入出力)	PC3	—	—	—	○	○	×
	PB6	—	—	—	○	○	○
SDSI_D1 (入出力)	PC4	—	—	—	○	○	×
	PB7	—	—	—	○	○	○
SDSI_D2 (入出力)	P75	—	—	—	○	○	×
	PB2	—	—	—	○	○	○
SDSI_D3 (入出力)	PC2	—	—	—	○	○	×
	PB3	—	—	—	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
CACREF (入力)	PC7	○	○	○	○	○	○
	PA0	○	○	○	○	○	○
QSPCLK (入出力)	P77	○	○	×	○	○	×
	PD5	○	○	○	○	○	○
QSSL (入出力)	P76	○	○	×	○	○	×
	PD4	○	○	○	○	○	○
QMO/QIO0 (入出力)	PC3	○	○	×	○	○	×
	PD6	○	○	○	○	○	○
QMI/QIO1 (入出力)	PC4	○	○	×	○	○	×
	PD7	○	○	○	○	○	○
QIO2 (入出力)	P80	○	○	×	○	○	×
	PD2	○	○	○	○	○	○
QIO3 (入出力)	P81	○	○	×	○	○	×
	PD3	○	○	○	○	○	○
LCD_EXTCLK (入力) *1	P73	—	—	—	○	×	×
	PD0	—	—	—	○	○	○
LCD_CLK (出力) *1	P14	—	—	—	○	×	×
	PB5	—	—	—	○	○	○
LCD_TCON0 (出力) *1	P13	—	—	—	○	×	×
	PB4	—	—	—	○	○	○
LCD_TCON1 (出力) *1	P12	—	—	—	○	×	×
	PB3	—	—	—	○	○	○
LCD_TCON2 (出力) *1	PB2	—	—	—	○	○	○
	PJ2	—	—	—	○	×	×
LCD_TCON3 (出力) *1	PB1	—	—	—	○	○	○
	PJ1	—	—	—	○	×	×
LCD_DATA0 (出力) *1	PB0	—	—	—	○	○	○
	PJ0	—	—	—	○	×	×
LCD_DATA1 (出力) *1	P85	—	—	—	○	×	×
	PA7	—	—	—	○	○	○
LCD_DATA2 (出力) *1	P84	—	—	—	○	×	×
	PA6	—	—	—	○	○	○
LCD_DATA3 (出力) *1	P57	—	—	—	○	×	×
	PA5	—	—	—	○	○	○
LCD_DATA4 (出力) *1	P56	—	—	—	○	×	×
	PA4	—	—	—	○	○	○
LCD_DATA5 (出力) *1	P55	—	—	—	○	×	×
	PA3	—	—	—	○	○	○
LCD_DATA6 (出力) *1	P54	—	—	—	○	×	×
	PA2	—	—	—	○	○	○

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

端子機能	割り当て ポート	RX64M			RX65N		
		177 ピン 176 ピン	145 ピン 144 ピン	100 ピン	177 ピン 176 ピン	145 ピン 144 ピン	100 ピン
LCD_DATA7 (出力) *1	P11	—	—	—	○	×	×
	PA1	—	—	—	○	○	○
LCD_DATA7 (出力) *1	P83	—	—	—	○	×	×
	PA0	—	—	—	○	○	○
LCD_DATA9 (出力) *1	PC7	—	—	—	○	×	×
	PE7	—	—	—	○	○	○
LCD_DATA10 (出力) *1	PC6	—	—	—	○	×	×
	PE6	—	—	—	○	○	○
LCD_DATA11 (出力) *1	PC5	—	—	—	○	×	×
	PE5	—	—	—	○	○	○
LCD_DATA12 (出力) *1	P82	—	—	—	○	×	×
	PE4	—	—	—	○	○	○
LCD_DATA13 (出力) *1	P81	—	—	—	○	×	×
	PE3	—	—	—	○	○	○
LCD_DATA14 (出力) *1	P80	—	—	—	○	×	×
	PE2	—	—	—	○	○	○
LCD_DATA15 (出力) *1	PC4	—	—	—	○	×	×
	PE1	—	—	—	○	○	○
LCD_DATA16 (出力) *1	PC3	—	—	—	○	×	×
	PE0	—	—	—	○	○	○
LCD_DATA17 (出力) *1	P77	—	—	—	○	×	×
	PD7	—	—	—	○	○	○
LCD_DATA18 (出力) *1	P76	—	—	—	○	×	×
	PD6	—	—	—	○	○	○
LCD_DATA19 (出力) *1	PC2	—	—	—	○	×	×
	PD5	—	—	—	○	○	○
LCD_DATA20 (出力) *1	P75	—	—	—	○	×	×
	PD4	—	—	—	○	○	○
LCD_DATA21 (出力) *1	P74	—	—	—	○	×	×
	PD3	—	—	—	○	○	○
LCD_DATA22 (出力) *1	PC1	—	—	—	○	×	×
	PD2	—	—	—	○	○	○
LCD_DATA23 (出力) *1	P72	—	—	—	○	×	×
	PD1	—	—	—	○	○	○

*1 : フラッシュメモリ (コードフラッシュ) 1.5MB 以上のみ

表 2.25 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット名	RX64M	RX65N
PmnPFS	-	端子機能制御レジスタについては、ユーザーズマニュアルを参照してください	
PFCSS0	CS0S	CS0#出力端子選択ビット 0 : P60 を CS0#出力端子として設定 1 : PC7 を CS0#出力端子として設定 注. 100 ピン版には P60 がないため、“0b”を設定した場合でも、PC7 が CS0#出力端子になります。	CS0#出力端子選択ビット 0 : P60 を CS0#出力端子として設定 1 : PC7 を CS0#出力端子として設定 注. 100 ピン版には P60 がないため、 CS0#出力を使用する場合は、“1”を設定してください。
	CS1S[1:0]	CS1#出力端子選択ビット b3 b2 0 0 : P61 を CS1#出力端子として設定 0 1 : P71 を CS1#出力端子として設定 1 x : PC6 を CS1#出力端子として設定 注. 100 ピン版には P61, P71 がないため、“1xb”以外を設定した場合でも、PC6 が CS1#出力端子になります。	CS1#出力端子選択ビット b3 b2 0 0 : P61 を CS1#出力端子として設定 0 1 : P71 を CS1#出力端子として設定 1 x : PC6 を CS1#出力端子として設定 注. 100 ピン版には P61, P71 がないため、 CS1#出力を使用する場合は、“1xb”を設定してください。
	CS2S[1:0]	CS2#出力端子選択ビット b5 b4 0 0 : P62 を CS2#出力端子として設定 0 1 : P72 を CS2#出力端子として設定 1 x : PC5 を CS2#出力端子として設定 注. 100 ピン版には P62, P72 がないため、“1xb”以外を設定した場合でも、PC5 が CS2#出力端子になります。	CS2#出力端子選択ビット b5 b4 0 0 : P62 を CS2#出力端子として設定 0 1 : P72 を CS2#出力端子として設定 1 x : PC5 を CS2#出力端子として設定 注. 100 ピン版には P62, P72 がないため、 CS2#出力を使用する場合は、“1xb”を設定してください。

レジスタ	ビット名	RX64M	RX65N
PFCSS0	CS3S[1:0]	CS3#出力端子選択ビット b7 b6 0 0 : P63 を CS3#出力端子として設定 0 1 : P73 を CS3#出力端子として設定 1 x : PC4 を CS3#出力端子として設定 注. 100 ピン版には P63, P73 がないため、“1xb”以外を設定した場合でも、PC4 が CS3#出力端子になります。	CS3#出力端子選択ビット b7 b6 0 0 : P63 を CS3#出力端子として設定 0 1 : P73 を CS3#出力端子として設定 1 x : PC4 を CS3#出力端子として設定 注. 100 ピン版には P63, P73 がないため、CS3#出力を使用する場合は、“1xb”を設定してください。
PFCSS1	CS4S[1:0]	CS4#出力端子選択ビット b1 b0 0 0 : P64 を CS4#出力端子として設定 0 1 : P74 を CS4#出力端子として設定 1 x : P24 を CS4#出力端子として設定 注. 100 ピン版には P64, P74 がないため、“1xb”以外を設定した場合でも、P24 が CS4#出力端子になります。	CS4#出力端子選択ビット b1 b0 0 0 : P64 を CS4#出力端子として設定 0 1 : P74 を CS4#出力端子として設定 1 x : P24 を CS4#出力端子として設定 注. 100 ピン版には P64, P74 がないため、CS4#出力を使用する場合は、“1xb”を設定してください。
	CS5S[1:0]	CS5#出力端子選択ビット b3 b2 0 0 : P65 を CS5#出力端子として設定 0 1 : P75 を CS5#出力端子として設定 1 x : P25 を CS5#出力端子として設定 注. 100 ピン版には P65, P75 がないため、“1xb”以外を設定した場合でも、P25 が CS5#出力端子になります。	CS5#出力端子選択ビット b3 b2 0 0 : P65 を CS5#出力端子として設定 0 1 : P75 を CS5#出力端子として設定 1 x : P25 を CS5#出力端子として設定 注. 100 ピン版には P65, P75 がないため、CS5#出力を使用する場合は、“1xb”を設定してください。

レジスタ	ビット名	RX64M	RX65N
PFCSS1	CS6S[1:0]	CS6#出力端子選択ビット b5 b4 0 0 : P66 を CS6#出力端子として設定 0 1 : P76 を CS6#出力端子として設定 1 x : P26 を CS6#出力端子として設定 注. 100 ピン版には P66, P76 がないため、“1xb”以外を設定した場合でも、P26 が CS6#出力端子になります。	CS6#出力端子選択ビット b5 b4 0 0 : P66 を CS6#出力端子として設定 0 1 : P76 を CS6#出力端子として設定 1 x : P26 を CS6#出力端子として設定 注. 100 ピン版には P66, P76 がないため、 CS6#出力を使用する場合は、“1xb”を設定してください。
	CS7S[1:0]	CS7#出力端子選択ビット b7 b6 0 0 : P67 を CS7#出力端子として設定 0 1 : P77 を CS7#出力端子として設定 1 x : P27 を CS7#出力端子として設定 注. 100 ピン版には P67, P77 がないため、“1xb”以外を設定した場合でも、P27 が CS7#出力端子になります。	CS7#出力端子選択ビット b7 b6 0 0 : P67 を CS7#出力端子として設定 0 1 : P77 を CS7#出力端子として設定 1 x : P27 を CS7#出力端子として設定 注. 100 ピン版には P67, P77 がないため、 CS7#出力を使用する場合は、“1xb”を設定してください。
PFBCR0	DH32E	D16～D31 出力許可ビット	D16～D31 出力許可ビット *1
	WR32BC32E	WR3#/BC3#出力許可ビット WR2#/BC2#出力許可ビット	WR3#/BC3#、WR2#/BC2#出力許可ビット *1
PFBCR1	ALES	ALE 選択ビット	ALE 選択ビット *1
PFBCR2	-	-	外部バス制御レジスタ 2 *1
PFBCR3	-	-	外部バス制御レジスタ 3 *1
PFENET	PHYMODE1	イーサネットチャネル 1 モード設定ビット	-

*1 : フラッシュメモリ（コードフラッシュ）1.5MB 以上のみ

2.12 ポートアウトプットイネーブル 3

表 2.26 にポートアウトプットイネーブル 3 仕様の概要比較を、表 2.27 にポートアウトプットイネーブル 3 レジスタ比較を示します。

表 2.26 ポートアウトプットイネーブル 3 仕様の概要比較

項目	RX64M(POE3)	RX65N(POE3a)
ハイインピーダンスの制御対象端子	- MTU の出力端子 MTU0 端子 (MTIOC0A,MTIOC0B,MTIOC0C,MTIOC0D) MTU3 端子 (MTIOC3B,MTIOC3D) MTU4 端子 (MTIOC4A,MTIOC4B,MTIOC4C,MTIOC4D) MTU6 端子 (MTIOC6B,MTIOC6D) MTU7 端子 (MTIOC7A,MTIOC7B,MTIOC7C,MTIOC7D) - GPT の出力端子 GPT0 端子(GTIOC0A,GTIOC0B) GPT1 端子(GTIOC1A,GTIOC1B) GPT2 端子(GTIOC2A,GTIOC2B) GPT3 端子(GTIOC3A,GTIOC3B)	MTU の出力端子 MTU0 端子 (MTIOC0A,MTIOC0B,MTIOC0C,MTIOC0D) MTU3 端子 (MTIOC3B,MTIOC3D) MTU4 端子 (MTIOC4A,MTIOC4B,MTIOC4C,MTIOC4D) MTU6 端子 (MTIOC6B,MTIOC6D) MTU7 端子 (MTIOC7A,MTIOC7B,MTIOC7C,MTIOC7D)
ハイインピーダンス要求発生条件	- 入力端子の変化 POE0#,POE4#,POE8#,POE10#,POE11#端子が入力されたとき - 出力端子の短絡 以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき MTIOC3B と MTIOC3D MTIOC4A と MTIOC4C MTIOC4B と MTIOC4D MTIOC6B と MTIOC6D MTIOC7A と MTIOC7C MTIOC7B と MTIOC7D GTIOC0A と GTIOC0B GTIOC1A と GTIOC1B GTIOC2A と GTIOC2B - レジスタ設定をしたとき - クロック発生回路の発振停止を検出したとき	- 入力端子の変化 POE0#,POE4#,POE8#,POE10#,POE11#端子が入力されたとき - 出力端子の短絡 以下の組み合わせの出力信号レベル(アクティブレベル)が 1 サイクル以上一致(短絡)したとき MTIOC3B と MTIOC3D MTIOC4A と MTIOC4C MTIOC4B と MTIOC4D MTIOC6B と MTIOC6D MTIOC7A と MTIOC7C MTIOC7B と MTIOC7D - レジスタ設定をしたとき - メインクロック発生回路の発振停止を検出したとき

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M(POE3)	RX65N(POE3a)
機能	- POE0#、POE4#、POE8#、POE10#、POE11#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能 - POE0#、POE4#、POE8#、POE10#、POE11#端子の立ち下がりエッジ、または Low サンプリングによって、MTU 相補 PWM 出力端子および MTU0 端子、GPT 出力端子、GPT3 端子をハイインピーダンス状態に設定可能 - クロック発生回路の発振停止を検出した場合、MTU 相補 PWM 出力端子および MTU0 端子、GPT 出力端子、GPT3 端子をハイインピーダンスに設定可能 - MTU 相補 PWM 出力端子または GPT 出力端子(GPT0/1/2)の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子または GPT 端子をハイインピーダンスに設定可能 - POE のレジスタの設定により、MTU 相補 PWM 出力端子および MTU0 端子、GPT 出力端子、GPT3 端子をハイインピーダンスに設定可能 - 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みを発生	- POE0#、POE4#、POE8#、POE10#、POE11#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能 - POE0#、POE4#、POE8#、POE10#、POE11#端子の立ち下がりエッジ、または Low サンプリングによって、MTU 相補 PWM 出力端子および MTU0 端子をハイインピーダンス状態に設定可能 - クロック発生回路の発振停止を検出した場合、MTU 相補 PWM 出力端子および MTU0 端子をハイインピーダンスに設定可能 - MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子をハイインピーダンスに設定可能 - POE のレジスタの設定により、MTU 相補 PWM 出力端子および MTU0 端子をハイインピーダンスに設定可能 - 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みを発生

表 2.27 ポートアウトプットイネーブル 3 レジスタ比較

レジスタ	ビット	RX64M(POE3)	RX65N(POE3a)
ALR1	OLSG0A	MTIOC3B/GTIOC0A アクティブレベル設定ビット	MTIOC3B アクティブレベル設定ビット
	OLSG0B	MTIOC3D/GTIOC0B アクティブレベル設定ビット	MTIOC3D アクティブレベル設定ビット
	OLSG1A	MTIOC4A/GTIOC1A アクティブレベル設定ビット	MTIOC4A アクティブレベル設定ビット
	OLSG1B	MTIOC4C/GTIOC1B アクティブレベル設定ビット	MTIOC4C アクティブレベル設定ビット
	OLSG2A	MTIOC4B/GTIOC2A アクティブレベル設定ビット	MTIOC4B アクティブレベル設定ビット
	OLSG2B	MTIOC4D/GTIOC2B アクティブレベル設定ビット	MTIOC4D アクティブレベル設定ビット
SPOER	MTUCH34HIZ	MTU3、MTU4 または GPT0~GPT2 出力ハイインピーダンス許可ビット	MTU3、MTU4 出力ハイインピーダンス許可ビット
	GPT01HIZ	GPT0、GPT1 出力ハイインピーダンス許可ビット	-
	GPT23HIZ	GPT2、GPT3 出力ハイインピーダンス許可ビット	-

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

レジスタ	ビット	RX64M(POE3)	RX65N(POE3a)
POECR3	-	ポートアウトプットイネーブルコントロールレジスタ 3	-
POECR6	-	ポートアウトプットイネーブルコントロールレジスタ 6	-
G0SELR	-	GPT0 端子選択レジスタ	-
G1SELR	-	GPT1 端子選択レジスタ	-
G2SELR	-	GPT2 端子選択レジスタ	-
G3SELR	-	GPT3 端子選択レジスタ	-
MGSELR	-	MTU/GPT 端子機能選択レジスタ	-

2.13 イーサネットコントローラ

表 2.28 にイーサネットコントローラ仕様の概要比較を示します。

表 2.28 イーサネットコントローラ仕様の概要比較

項目	RX64M(ETHERC)	RX65N(ETHERC)
チャンネル	2 チャンネル	1 チャンネル
プロトコル	IEEE802.3x に準拠したフロー制御	IEEE802.3x に準拠したフロー制御
データ送受信	イーサネット/IEEE802.3 に準拠したフレームを送受信	イーサネット/IEEE802.3 に準拠したフレームを送受信
通信速度	10Mbps および 100Mbps に対応	10Mbps および 100Mbps に対応
通信方式	全二重通信および半二重通信に対応	全二重通信および半二重通信に対応
インタフェース	IEEE802.3u に準拠した MII(Media Independent Interface)および RMII(Reduced Media Independent Interface)に対応	IEEE802.3u に準拠した MII(Media Independent Interface)および RMII(Reduced Media Independent Interface)に対応
機能	Magic Packet TM (注 1)の検出および Wake-On-LAN(WOL)信号の出力	Magic Packet TM (注 1)の検出および Wake-On-LAN(WOL)信号の出力

【注】 1. Magic Packet は、Advanced Micro Device, Inc.の商標です。

2.14 イーサネットコントローラ用 DMA コントローラ

表 2.29 にイーサネットコントローラ用 DMA コントローラレジスタ比較を示します。

表 2.29 イーサネットコントローラ用 DMA コントローラレジスタ比較

レジスタ	ビット	RX64M(EDMACa)	RX65N(EDMACa)
PTPEDMAC.EESR	-	PTP/EDMAC ステータスレジスタ	-
PTPEDMAC.EESIPR	-	PTP/EDMAC ステータス割り込み許可レジスタ	-
FDR	RDF[4:0]	受信 FIFO 容量ビット b4 b0 0 1 1 1 1 : 4096 バイト 上記以外は設定しないでください	受信 FIFO 容量ビット b4 b0 0 0 1 1 1 : 1968 バイト 上記以外は設定しないでください
FCFTR	RFDO[2:0]	受信 FIFO 格納データ量 PAUSE 送出しきい値ビット b2 b0 0 0 0 : 受信 FIFO 内に 224(256-32)バイトのデータを格納時 0 0 1 : 受信 FIFO 内に 480(512-32)バイトのデータを格納時 . . 1 1 0 : 受信 FIFO 内に 1760(1792-32)バイトのデータを格納時 1 1 1 : 受信 FIFO 内に 2016(2048-32)バイトのデータを格納時	受信 FIFO 格納データ量 PAUSE 送出しきい値ビット b2 b0 0 0 0 : 受信 FIFO 内に 224(256-32)バイトのデータを格納時 0 0 1 : 受信 FIFO 内に 480(512-32)バイトのデータを格納時 . . 1 1 0 : 受信 FIFO 内に 1760(1792-32)バイトのデータを格納時 1 1 1 : 受信 FIFO 内に 1952(2048-96)バイト のデータを格納時

2.15 USB2.0FS ホスト/ファンクションモジュール

表 2.30 に USB2.0FS ホスト/ファンクションモジュールレジスタ比較を示します。

表 2.30 USB2.0FS ホスト/ファンクションモジュールレジスタ比較

レジスタ	ビット	RX64M(USBb)	RX65N(USBb)
PHYSLEW	SLEWR00	ドライバのクロスポイント調整ビット 00 0 : ホストコントローラ選択時 1 : ファンクションコントローラ選択時	ドライバのクロスポイント調整ビット 00 “1”にしてください
	SLEWR01	ドライバのクロスポイント調整ビット 01 0 : ファンクションコントローラ選択時 1 : ホストコントローラ選択時	ドライバのクロスポイント調整ビット 01 “0”にしてください
	SLEWF00	ドライバのクロスポイント調整ビット 00 “1”にしてください	ドライバのクロスポイント調整ビット 00 “1”にしてください
	SLEWF01	ドライバのクロスポイント調整ビット 01 0 : ファンクションコントローラ選択時 1 : ホストコントローラ選択時	ドライバのクロスポイント調整ビット 01 “0”にしてください

2.16 シリアルコミュニケーションインタフェース

RX64M グループ、独立した 9 チャンネル(SCIg:8 チャンネル、SCIh:1 チャンネル)のシリアルコミュニケーションインタフェースと 4 チャンネルの FIFO 内蔵シリアルコミュニケーションインタフェースを持っています。

RX65N グループ、RX651 グループは、独立した 13 チャンネル(SCIg:10 チャンネル、SCIi:2 チャンネル、SCIh:1 チャンネル)のシリアルコミュニケーションインタフェースを持っています。

表 2.31 に SCIg 仕様の概要比較を、表 2.32 に SCIi 仕様の概要比較を、表 2.33 に SCIh 仕様の概要比較を、表 2.34 に SCI チャンネル別仕様比較を、表 2.35 にシリアルコミュニケーションインタフェースレジスタ比較を示します。

表 2.31 SCIg 仕様の概要比較

項目		RX64M(SCIg)	RX65N(SCIg)
チャンネル数		8 チャンネル	10 チャンネル
シリアル通信方式		- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		送信部:ダブルバッファ構成による連続送信が可能 受信部:ダブルバッファ構成による連続受信が可能	送信部:ダブルバッファ構成による連続送信が可能 受信部:ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能(注 1)	LSB ファースト/MSB ファースト選択可能(注 1)
割り込み要因		送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I ² C モード用)	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I ² C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への設定が可能	チャンネルごとにモジュールストップ状態への設定が可能
調歩同期式モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ /奇数パリティ /パリティなし	偶数パリティ /奇数パリティ /パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTSn 端子、RTSn 端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	スタートビットの検出	Low レベルまたは立ち下がリエッジを選択可能	Low レベルまたは立ち下がリエッジを選択可能
	ブレーク検出	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能
クロックソース		内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能(SCI5、SCI6)	内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能(SCI5、SCI6)

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目		RX64M(SCI _g)	RX65N(SCI _g)
調歩同期式モード	倍速モード	ボーレートジェネレータ倍速モードを選択可能	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn 端子、RTSn 端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出	受信時パリティエラーを検出するとエラーシグナルを自動送出
		送信時エラーシグナルを受信するとデータを自動再送信	送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ(シングルマスタ動作のみ)	マスタ(シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
ビットレートモジュレーション機能		内蔵ボーレートジェネレータの出力補正により誤差を低減可能	内蔵ボーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能(SCI5のみ対応)		エラー(受信エラー・エラーシグナル検出)イベント出力	エラー(受信エラー・エラーシグナル検出)イベント出力
		受信データフルイベント出力	受信データフルイベント出力
		送信データエンプティイベント出力	送信データエンプティイベント出力
		送信終了イベント出力	送信終了イベント出力

【注】 1. 簡易 I²C モードでは、MSB ファーストでのみ使用可能です。

表 2.32 SCII 仕様の概要比較

項目		RX64M(SCIFA)	RX65N(SCII)
チャンネル数		4 チャンネル	2 チャンネル
シリアル通信方式		調歩同期式 クロック同期式	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス
転送速度		-	ボーレートジェネレータ内蔵により 任意のビットレートを設定可能
全二重通信		送信部：16 段の FIFO バッファによる連続送信が可能 受信部：16 段の FIFO バッファによる連続受信が可能	送信部:ダブルバッファ構成による連続送信が可能 受信部:ダブルバッファ構成による連続受信が可能
データ転送		LSB ファーストまたは MSB ファースト	LSB ファースト/MSB ファースト選択可能(注 1)
割り込み要因		送信完了、送信 FIFO データエンプティ、受信 FIFO データフル、受信データレディ、受信エラー、ブレーク検出またはオーバラン	送信終了、送信データエンプティ、受信データフル、受信エラー、受信データレディ、データ一致、開始条件/再開条件/停止条件生成終了(簡易 I ² C モード用)
消費電力低減機能		-	モジュールストップ状態への設定が可能
調歩同期式モード	データ長	7 ビットまたは 8 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビットまたは 2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ、奇数パリティ、パリティなし	偶数パリティ / 奇数パリティ / パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラーを受信エラーとして検出	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS#端子、RTS#端子を用いて送受信を制御	CTS#端子、RTS#端子を用いた送受信制御が可能
	送受信 FIFO	16 段の FIFO バッファによる連続送信が可能 16 段の FIFO バッファによる連続受信が可能	送信 16 段、受信 16 段の FIFO を利用可能
	スタートビットの検出		Low レベルまたは立ち下がリエッジを選択可能
	データ一致の検出	-	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能
	ブレーク検出	ハードウェアによるブレーク信号検出機能を搭載	フレーミングエラー発生時、内部レジスタを直接リードすることでブレークを検出可能
	クロックソース	内部クロックまたは外部クロックから選択	内部クロック/外部クロックの選択が可能

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目		RX64M(SCIFA)	RX65N(SCIi)
	倍速モード	-	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	-	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXD 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラーを受信エラーとして検出	オーバランエラー
	ハードウェアフロー制御	-	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	送受信 FIFO	16 段の FIFO バッファによる連続送信が可能 16 段の FIFO バッファによる連続受信が可能	送信 16 段、受信 16 段の FIFO を利用可能
スマートカードインタフェースモード	エラー処理	-	受信時パリティエラーを検出するとエラーシグナルを自動送出
		-	送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	-	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	-	I ² C バスフォーマット
	動作モード	-	マスタ(シングルマスタ動作のみ)
	転送速度	-	ファストモード対応
	ノイズ除去	-	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	-	8 ビット
	エラーの検出	-	オーバランエラー
	SS 入力端子機能	-	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	-	クロック位相、クロック極性の設定を 4 種類から選択可能
ビットレートモジュレーション		内蔵ボーレートジェネレータの出力補正により誤差を低減可能	内蔵ボーレートジェネレータの出力補正により誤差を低減可能

表 2.33 SCIh 仕様の概要比較

項目		RX64M(SCIh)	RX65N(SCIh)
チャンネル数		1 チャンネル	1 チャンネル
シリアル通信方式		・調歩同期式 ・クロック同期式 ・スマートカードインタフェース ・簡易 I ² C バス ・簡易 SPI バス	・調歩同期式 ・クロック同期式 ・スマートカードインタフェース ・簡易 I ² C バス ・簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により 任意のビットレートを設定可能	ボーレートジェネレータ内蔵により 任意のビットレートを設定可能
全二重通信		送信部：ダブルバッファ構成による 連続送信が可能 受信部：ダブルバッファ構成による 連続受信が可能	送信部：ダブルバッファ構成による 連続送信が可能 受信部：ダブルバッファ構成による 連続受信が可能
データ転送		LSB ファースト/MSB ファースト選 択可能(注 1)	LSB ファースト/MSB ファースト選 択可能(注 1)
割り込み要因		送信終了、送信データエンプティ、 受信データフル、受信エラー、 開始条件/再開条件/停止条件生成終 了（簡易 I ² C モード用）	送信終了、送信データエンプティ、 受信データフル、受信エラー、 開始条件/再開条件/停止条件生成終 了（簡易 I ² C モード用）
消費電力低減機能		モジュールストップ状態への遷移が 可能	モジュールストップ状態への遷移が 可能
調歩同期式 モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップ ビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティ なし	偶数パリティ/奇数パリティ/パリティ なし
	受信エラー検 出機能	パリティエラー、オーバランエ ラー、フレーミングエラー	パリティエラー、オーバランエ ラー、フレーミングエラー
	ハードウェア フロー制御	CTS _n #端子、RTS _n #端子を用いた送 受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送 受信制御が可能
	スタートビッ トの検出	Low または立ち下がりエッジを選択 可能	Low または立ち下がりエッジを選択 可能
	ブレーク検出	フレーミングエラー発生時、RXD _n 端子のレベルを直接リードすること でブレークを検出可能	フレーミングエラー発生時、RXD _n 端子のレベルを直接リードすること でブレークを検出可能
	クロックソー ス	内部クロック/外部クロックの選択が 可能 TMR からの転送レートクロック入力 が可能（SCI12）	内部クロック/外部クロックの選択が 可能 TMR からの転送レートクロック入力 が可能（SCI12）
	倍速モード	ボーレートジェネレータ倍速モード を選択可能	ボーレートジェネレータ倍速モード を選択可能
	マルチプロ セッサ通信機 能	複数のプロセッサ間のシリアル通信 機能	複数のプロセッサ間のシリアル通信 機能

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目		RX64M(SCIh)	RX65N(SCIh)
調歩同期式モード	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出	受信時パリティエラーを検出するとエラーシグナルを自動送出
		送信時エラーシグナルを受信するとデータを自動再送信	送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ（シングルマスタ動作のみ）	マスタ（シングルマスタ動作のみ）
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
拡張シリアルモード	Start Frame 送信	・Break Field Low width の出力が可能 /出力完了割り込み機能あり ・バス衝突検出機能あり/検出割り込み機能あり	・Break Field Low width の出力が可能 /出力完了割り込み機能あり ・バス衝突検出機能あり/検出割り込み機能あり
	Start Frame 受信	・Break Field Low width の検出が可能 /検出完了割り込み機能あり ・Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり ・Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 ・Control Field 1 にプライオリティインタラプトビットを設定可能 ・Break Field がない Start Frame にも対応可能 ・Control Field 0 がない Start Frame にも対応可能 ・ビットレート測定機能あり	・Break Field Low width の検出が可能 /検出完了割り込み機能あり ・Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり ・Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 ・Control Field 1 にプライオリティインタラプトビットを設定可能 ・Break Field がない Start Frame にも対応可能 ・Control Field 0 がない Start Frame にも対応可能 ・ビットレート測定機能あり

項目		RX64M(SCIh)	RX65N(SCIh)
拡張シリアルモード	入出力制御機能	・TXDX12/RXDX12 信号の極性選択が可能 ・RXDX12 信号にデジタルフィルタ機能を設定可能 ・RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 ・RXDX12 端子受信データサンプリングタイミング選択可能 ・拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIg ヘスルー出力可能	・TXDX12/RXDX12 信号の極性選択が可能 ・RXDX12 信号にデジタルフィルタ機能を設定可能 ・RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 ・RXDX12 端子受信データサンプリングタイミング選択可能 ・拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIg ヘスルー出力可能
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション		機能内蔵ボーレートジェネレータの出力補正により誤差を低減可能	機能内蔵ボーレートジェネレータの出力補正により誤差を低減可能

【注】 1. 簡易 I²C モードでは、MSB ファーストでのみ使用可能です。

表 2.34 SCI チャンネル別仕様比較

項目	RX64M(SCIg, SCIh)	RX65N(SCIg, SCli, SCIh)
調歩同期式モード	SCI0~SCI7,SCI12	SCI0~SCI7,8,9,10,11,12
クロック同期式モード	SCI0~SCI7,SCI12	SCI0~SCI7,8,9,10,11,12
スマートカードインタフェースモード	SCI0~SCI7,SCI12	SCI0~SCI7,8,9,10,11,12
簡易 I ² C モード	SCI0~SCI7,SCI12	SCI0~SCI7,8,9,10,11,12
簡易 SPI モード	SCI0~SCI7,SCI12	SCI0~SCI7,8,9,10,11,12
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5, 6, 12	SCI5, 6, 12
イベントリンク機能	SCI5	SCI5
FIFO モード	SCIFA8, SCIFA9, SCIFA10, SCIFA11	SCI10, 11

表 2.35 シリアルコミュニケーションインタフェースレジスタ比較

レジスタ	ビット	RX64M(SCIg, SCIh)	RX65N(SCIg, SCli, SCIh)
FRDR	-	-	受信 FIFO データレジスタ
FTDR	-	-	送信 FIFO データレジスタ
SSRFIFO	-	-	シリアルステータスレジスタ(注 1)
FCR	-	-	FIFO コントロールレジスタ
FDR	-	-	FIFO データカウントレジスタ
LSR	-	-	ラインステータスレジスタ
CDR	-	-	比較データレジスタ
DCCR	-	-	データ比較制御レジスタ
SPTR	-	-	シリアルポートレジスタ

【注】 1. 非スマートカードインタフェースモードかつ FIFO モードのとき (SCMR.SMIF ビット= 0、FCR.FM ビット= 1)

2.17 CAN モジュール

表 2.36 に CAN モジュール仕様の概要比較を示します。

表 2.36 CAN モジュール仕様の概要比較

項目	RX64M(CAN)	RX65N(CAN)
チャンネル数	3 チャンネル	2 チャンネル
プロトコル	ISO 11898-1 規格準拠(標準フレーム/拡張フレーム)	ISO 11898-1 規格準拠(標準フレーム/拡張フレーム)
ビットレート	1Mbps 以下のビットレートをプログラム可能($f_{CAN} \geq 8\text{MHz}$) f_{CAN} : CAN クロックソース	1Mbps 以下のビットレートをプログラム可能($f_{CAN} \geq 8\text{MHz}$) f_{CAN} : CAN クロックソース
メッセージボックス	32 メールボックス : 2 種類のメールボックスモードを選択可能 - 通常メールボックスモード : 32 メールボックスを送信または受信用に設定可能 - FIFO メールボックスモード : 24 メールボックスを送信または受信用に設定可能 - 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能	32 メールボックス : 2 種類のメールボックスモードを選択可能 - 通常メールボックスモード : 32 メールボックスを送信または受信用に設定可能 - FIFO メールボックスモード : 24 メールボックスを送信または受信用に設定可能 - 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能
受信	- データフレームとリモートフレームを受信可能 - 受信する ID フォーマット(標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID)を選択可能 - ワンショット受信機能を選択可能 - オーバーライトモード(メッセージ上書き)かオーバーランモード(メッセージ破棄)を選択可能 - 受信完了割り込みの許可/禁止をメールボックスごとに個別の設定可能	- データフレームとリモートフレームを受信可能 - 受信する ID フォーマット(標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID)を選択可能 - ワンショット受信機能を選択可能 - オーバーライトモード(メッセージ上書き)かオーバーランモード(メッセージ破棄)を選択可能 - 受信完了割り込みの許可/禁止をメールボックスごとに個別の設定可能
アクセプタンスフィルタ	8 つのアクセプタンスマスク(4 メールボックスごとに個別のマスク) - メールボックスはマスクの有効/無効を個別に設定可能	8 つのアクセプタンスマスク(4 メールボックスごとに個別のマスク) - メールボックスはマスクの有効/無効を個別に設定可能

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M(CAN)	RX65N(CAN)
送信	- データフレームとリモートフレームを送信可能) - 送信する ID フォーマット(標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID)を選択可能 - ワンショット受信機能を選択可能 - ID 優先送信モードかメールボックス番号優先送信モードを選択可能 - 送信要求をアポート可能(フラグでアポート完了を確認可能) - 送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能	- データフレームとリモートフレームを送信可能) - 送信する ID フォーマット(標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID)を選択可能 - ワンショット受信機能を選択可能 - ID 優先送信モードかメールボックス番号優先送信モードを選択可能 - 送信要求をアポート可能(フラグでアポート完了を確認可能) - 送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能
バスオフ復帰方法	- バスオフ状態からの復帰方法を選択可能 - ISO 11898-1 規格準拠 - バスオフ開始で自動的に CAN Halt モードへ移行 - バスオフ終了で自動的に CAN Halt モードへ移行 - プログラムにより CAN Halt モードへ移行 - プログラムによりエラーアクティブ状態へ遷移	- バスオフ状態からの復帰方法を選択可能 - ISO 11898-1 規格準拠 - バスオフ開始で自動的に CAN Halt モードへ移行 - バスオフ終了で自動的に CAN Halt モードへ移行 - プログラムにより CAN Halt モードへ移行 - プログラムによりエラーアクティブ状態へ遷移
エラー状態の監視	- CAN バスエラー(スタックエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー)を監視可能 - エラー状態の遷移を検出可能(エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰) - エラーカウンタを読み出し可能	- CAN バスエラー(スタックエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー)を監視可能 - エラー状態の遷移を検出可能(エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰) - エラーカウンタを読み出し可能
タイムスタンプ機能	16 ビットカウンタによるタイムスタンプ機能 - 基準クロックは、1、2、4、8 ビットタイムから選択可能	16 ビットカウンタによるタイムスタンプ機能 - 基準クロックは、1、2、4、8 ビットタイムから選択可能
割り込み機能	5 種類の割り込み要因(受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、エラー割り込み)	5 種類の割り込み要因(受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、エラー割り込み)
CAN スリープモード	CAN クロックを停止することで消費電流を提言可能	CAN クロックを停止することで消費電流を提言可能

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M(CAN)	RX65N(CAN)
ソフトウェアサポートユニット	● 3つのソフトウェアサポートユニット ― アクセプタンスフィルタサポート ― メールボックス検索サポート (受信メールボックス検索、送信メールボックス検索、メッセージロスト検索) ― チャンネル検索サポート	● 3つのソフトウェアサポートユニット ― アクセプタンスフィルタサポート ― メールボックス検索サポート (受信メールボックス検索、送信メールボックス検索、メッセージロスト検索) ― チャンネル検索サポート
CAN クロックソース	周辺モジュールクロック(PCLKB)、CANMCLK	周辺モジュールクロック(PCLKB)、CANMCLK
テストモード	● ユーザ評価用に3つのテストモードを用意 ― リッスンオンリモード ― セルフテストモード 0(外部ループバック) ― セルフテストモード 1(内部ループバック)	● ユーザ評価用に3つのテストモードを用意 ― リッスンオンリモード ― セルフテストモード 0(外部ループバック) ― セルフテストモード 1(内部ループバック)
低消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.18 シリアルペリフェラルインタフェース

表 2.37 にシリアルペリフェラルインタフェース仕様の概要比較を、表 2.38 にシリアルペリフェラルインタフェースレジスタ比較を示します。

表 2.37 シリアルペリフェラルインタフェース仕様の概要比較

項目	RX64M(RSPIa)	RX65N(RSPIC)
チャンネル数	1 チャンネル	3 チャンネル
RSPI 転送機能	• MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード:全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能	• MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock)信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード:全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能
データフォーマット	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットに変更可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット)	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) • 送信データ、受信データをバイト単位でスワップ可能
ビットレート	• マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能(RSPCK の最大周波数は PCLK の 8 分周)High 幅:PCLK の 4 サイクル、Low 幅:PCLK の 4 サイクル	• マスタモード時、内蔵ポーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最大周波数は PCLK の 4 分周)High 幅:PCLK の 2 サイクル、Low 幅:PCLK の 2 サイクル
バッファ構成	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット
エラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出 • アンダランエラー検出

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M(RSPIa)	RX65N(RSPIc)
SSL 制御機能	1 チャンネルあたり 4 本の SSL 信号 (SSLn0~SSLn3) - シングルマスタ設定時には、SSLn0~SSLn3 信号を出力 - マルチマスタ設定時:SSLn0 信号は入力、SSLn1~SSLn3 信号は出力または未使用 - スレーブ設定時:SSLn0 信号は入力、SSLn1~SSLn3 信号は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能(設定範囲:1~8 RSPCK 設定単位:1 RSPCK) - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能(設定範囲:1~8 RSPCK 設定単位:1 RSPCK) - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能(設定範囲:1~8 RSPCK 設定単位:1 RSPCK) - SSL 極性変更機能	1 チャンネルあたり 4 本の SSL 端子 (SSLn0~SSLn3) - シングルマスタ設定時には、SSLn0~SSLn3 端子を出力 - マルチマスタ設定時:SSLn0 端子は入力、SSLn1~SSLn3 端子は出力または未使用 - スレーブ設定時:SSLn0 端子は入力、SSLn1~SSLn3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能(設定範囲:1~8RSPCK 設定単位:1RSPCK) - RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能(設定範囲:1~8RSPCK 設定単位:1RSPCK) - 次アクセスの SSL 出力アサートのウェイト(次アクセス遅延)を設定可能(設定範囲:1~8RSPCK 設定単位:1RSPCK) - SSL 極性変更機能
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送をシーケンシャルにループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 - RSPCK 自動停止機能
割り込み要因	- 受信バッファフル割り込み - 送信バッファエンプティ割り込み - RSPI エラー割り込み(モードフォルト、オーバラン、パリティエラー) - RSPI アイドル割り込み(RSPI アイドル)	- 受信バッファフル割り込み - 送信バッファエンプティ割り込み - RSPI エラー割り込み(モードフォルト、オーバラン、アンダラン、パリティエラー) - RSPI アイドル割り込み(RSPI アイドル)

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M(RSPIa)	RX65N(RSPIC)
イベントリンク機能(出力)	以下のイベントをイベントリンクコントローラへ出力可能 - 受信バッファフルイベント信号 - 送信バッファエンプティイベント信号 - モードフォルト/オーバラン/パリティエラーのイベント信号 - RSPI アイドルイベント信号 - 送信完了イベント信号	以下のイベントをイベントリンクコントローラへ出力可能 - 受信バッファフルイベント信号 - 送信バッファエンプティイベント信号 - モードフォルト/オーバラン/アンダラン/パリティエラーのイベント信号 - RSPI アイドルイベント信号 - 送信完了イベント信号
その他の機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.38 シリアルペリフェラルインタフェースレジスタ比較

レジスタ	ビット	RX64M(RSPIa)	RX65N(RSPIC)
SPSR	MODF	モードフォルトエラーフラグ 0 : モードフォルトエラーなし 1 : モードフォルトエラー発生	モードフォルトエラーフラグ 0 : モードフォルトエラーなし、アンダランエラーなし 1 : モードフォルトエラー、アンダランエラー発生
	UDRF	-	アンダランエラーフラグ
SPDR	-	RSPI データレジスタ 可能アクセスサイズ - ロングワード (SPDCR.SPLW=1) - ワードアクセス (SPDCR.SPLW=0)	RSPI データレジスタ 可能アクセスサイズ - ロングワード (SPDCR.SPLW=1,SPBYTE=0) - ワードアクセス (SPDCR.SPLW=0,SPBYTE=0) バイトアクセス (SPDCR.SPBYT=1)
SPDCR	SPBYT	-	RSPI バイトアクセス設定ビット
SPDCR2	-	-	RSPI データコントロールレジスタ 2

2.19 CRC 演算器

表 2.39 CRC 演算器仕様の概要比較を、表 2.40 に CRC 演算器レジスタ比較を示します。

表 2.39 CRC 演算器仕様の概要比較

項目	RX64M(CRC)	RX65N(CRCA)
データサイズ	8/16 ビット	8/16/32 ビット
CRC 演算対象データ	データサイズ 8/16 ビット時 8n ビットのデータに対して CRC コードを生成(n=自然数)	- データサイズ 8/16 ビット時 8n ビットのデータに対して CRC コードを生成(n=自然数) - データサイズ 32 ビット時 32n ビットのデータに対して CRC コードを生成(n=自然数)
CRC 演算処理方式	8 ビット並列実装	8 ビット並列実装 32 ビット並列実装
CRC 生成多項式	3 つの多項式から選択可能 8 ビット CRC $X^8 + X^2 + X + 1$ 16 ビット CRC $X^{16} + X^{15} + X^2 + 1$ $X^{16} + X^{12} + X^5 + 1$	5 つの多項式から選択可能 8 ビット CRC $X^8 + X^2 + X + 1$ 16 ビット CRC $X^{16} + X^{15} + X^2 + 1$ $X^{16} + X^{12} + X^5 + 1$ 32 ビット CRC $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$ $X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1$
CRC 演算切り替え	LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能	LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.40 CRC 演算器レジスタ比較

レジスタ	ビット	RX64M(CRC)	RX65N(CRCA)
CRCCR	GPS	CRC 生成多項式切り替えビット(b1-b0)	CRC 生成多項式切り替えビット(b2 -b0)
	LMS	CRC 切り替えビット(b2)	CRC 切り替えビット(b6)
CRCDIR	-	16 ビット CRC、8 ビット CRC 生成時 CRC データ入力レジスタ (b7-b0)	32 ビット CRC 生成時 CRC データ入力レジスタ (b31-b0) 16 ビット CRC、8 ビット CRC 生成時 CRC データ入力レジスタ (b7-b0)
CRCDOR	-	16 ビット、8 ビット CRC 生成時 CRC データ出力レジスタ (b15-b0) 8 ビット CRC 生成時は、下位バイト(b7～b0)を使用	32 ビット CRC 生成時 CRC データ出力レジスタ (b31-b0) 16 ビット CRC 生成時 CRC データ出力レジスタ (b15-b0) 8 ビット CRC 生成時 CRC データ出力レジスタ (b7-b0)

2.20 SD ホストインタフェース(SDHI)

表 2.41 に SD ホストインタフェース仕様の概要比較を、表 2.42 に SD ホストインタフェースレジスタ比較を示します。

表 2.41 SD ホストインタフェース仕様の概要比較

項目	RX64M(SDHI)	RX65N(SDHI)
SD Bus インタフェース	- SD メモリカード、SDIOI カードに対応 - 転送バス幅をワイドバスモード(4ビット)、デフォルトバスモード(1ビット)から選択可能 - SD,SDHC,SDXC メモリカードアクセスに対応	- SD メモリカード、SDIOI カードに対応 - 転送バス幅をワイドバスモード(4ビット)、デフォルトバスモード(1ビット)から選択可能 - SD,SDHC,SDXC メモリカードアクセスに対応
転送モード	ハイスピードモード、デフォルトスピードモードに対応	ハイスピードモード、デフォルトスピードモードに対応
SDHI クロック	周辺モジュールクロック(PCLKB)をn分周してSDHIクロックを生成(n = 2,4,8,16,32,64,128,256,512)	周辺モジュールクロック(PCLKB)をn分周してSDHIクロックを生成(n = 1,2,4,8,16,32,64,128,256,512)
エラーチェック機能	- CRC7(コマンド、レスポンス) - CRC16(転送データ)	- CRC7(コマンド、レスポンス) - CRC16(転送データ)
割り込み要因	4 要因 - カードアクセス割り込み(CACI) - SDIO アクセス割り込み(SDACI) - カード検出割り込み(CDETI) - SD バッファアクセス割り込み(SBFAI)	4 要因 - カードアクセス割り込み(CACI) - SDIO アクセス割り込み(SDACI) - カード検出割り込み(CDETI) - SD バッファアクセス割り込み(SBFAI)
DMA 転送要求	- SD バッファアクセス割り込み(SBFAI)により DMAC/DTC を起動可能 - DTC/DMAC による SD バッファのリード/ライトが可能	- SD バッファアクセス割り込み(SBFAI)により DMAC/DTC を起動可能 - DTC/DMAC による SD バッファのリード/ライトが可能
その他の機能	- カード検出機能 - ライトプロテクト機能	- カード検出機能 - ライトプロテクト機能

表 2.42 SD ホストインタフェースレジスタ比較

レジスタ	ビット	RX64M(SDHI)	RX65N(SDHI)
SDCLKCR	CLKSEL[7:0]	SDHI クロック選択ビット b7 b0 00000000: PCLKB の 2 分周 00000001: PCLKB の 4 分周 00000010: PCLKB の 8 分周 00000100: PCLKB の 16 分周 00001000: PCLKB の 32 分周 00010000: PCLKB の 64 分周 00100000: PCLKB の 128 分周 01000000: PCLKB の 256 分周 10000000: PCLKB の 512 分周 上記以外は設定しないでください	SDHI クロック選択ビット b7 b0 00000000: PCLKB の 2 分周 00000001: PCLKB の 4 分周 00000010: PCLKB の 8 分周 00000100: PCLKB の 16 分周 00001000: PCLKB の 32 分周 00010000: PCLKB の 64 分周 00100000: PCLKB の 128 分周 01000000: PCLKB の 256 分周 10000000: PCLKB の 512 分周 11111111: PCLKB 上記以外は設定しないでください
SDVER	CLKRAT	動作クロック条件ビット (リセット後の値 0)	動作クロック条件ビット (リセット後の値 1)

2.21 AES

RX64M、RX65N/RX651 グループ（コードフラッシュ 1.5MB 未満）の AES の詳細は、弊社営業にお問い合わせの上、各グループのユーザーズマニュアル 暗号編を参照ください。

2.22 RNG

RX64M、RX65N/RX651 グループ（コードフラッシュ 1.5MB 未満）の RNG の詳細は、弊社営業にお問い合わせの上、各グループのユーザーズマニュアル 暗号編を参照ください。

2.23 12 ビット A/D コンバータ

表 2.43 に 12 ビット A/D コンバータ仕様の概要比較を、表 2.44 に 12 ビット A/D コンバータレジスタ比較を示します。

表 2.43 12 ビット A/D コンバータ仕様の概要比較

項目	RX64M(S12ADC)	RX65N(S12ADFa)
ユニット数	2 ユニット	2 ユニット
入力チャンネル	ユニット 0:8 チャンネル ユニット 1:21 チャンネル+拡張 1 本	ユニット 0:8 チャンネル ユニット 1:21 チャンネル+拡張 1 本
拡張アナログ入力	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり (0.48 μ s) (12 ビット変換モード) 1 チャンネル当たり (0.45 μ s) (10 ビット変換モード) 1 チャンネル当たり (0.42 μ s) (8 ビット変換モード) (A/D 変換クロック ADCLK=60MHz 動作時)	1 チャンネル当たり (0.48 μ s) (12 ビット変換モード) 1 チャンネル当たり (0.45 μ s) (10 ビット変換モード) 1 チャンネル当たり (0.42 μ s) (8 ビット変換モード) (A/D 変換クロック ADCLK=60MHz 動作時)
A/D 変換クロック(ADCLK)	周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の分周比で設定可能 「PCLKB:ADCLK 周波数比 = 1:1, 2:1, 4:1, 8:1」 ADCLK の設定はクロック発生回路 (CPG)で行います	周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の分周比で設定可能 「PCLKB:ADCLK 周波数比 = 1:1, 2:1, 4:1, 8:1」 ADCLK の設定はクロック発生回路 (CPG)で行います
データレジスタ	- アナログ入力用:29 本(ユニット 0:8 本、ユニット 1:21 本)、ダブルトリガモードでの A/D 変換データ 2 重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ 2 重化用 2 本/各ユニット - 温度センサ用:1 本(ユニット 1 のみ) - 内部基準電圧用:1 本(ユニット 1 のみ) - 自己診断用 1 本/ユニット - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 8, 10, 12 ビット精度出力対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数+2 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) 選択した 1 つのチャンネルのアナロ	- アナログ入力用:29 本(ユニット 0:8 本、ユニット 1:21 本)、ダブルトリガモードでの A/D 変換データ 2 重化用 1 本/各ユニット、ダブルトリガモード拡張動作時の A/D 変換データ 2 重化用 2 本/各ユニット - 温度センサ用:1 本(ユニット 1 のみ) - 内部基準電圧用:1 本(ユニット 1 のみ) - 自己診断用 1 本/ユニット - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 8, 10, 12 ビット精度出力対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数+2 ビット/4 ビットで A/D データレジスタに保持 - ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) 選択した 1 つのチャンネルのアナロ

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M(S12ADC)	RX65N(S12ADFa)
データレジスタ	グ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、 2 回目の A/D 変換データは 2 重化レジスタに保持 ダブルトリガモード拡張動作(特定トリガ種別で有効) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した 2 重化レジスタに保持	グ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、 2 回目の A/D 変換データは二重化レジスタに保持 ダブルトリガモード拡張動作(特定トリガ種別で有効) 選択した 1 つのチャンネルのアナログ入力の A/D 変換データをトリガ種別毎に準備した二重化レジスタに保持
動作モード	- シングルスキャンモード: - 任意に選択した最大 8 チャンネル(ユニット 0)/21 チャンネル(ユニット 1)のアナログ入力、温度センサ出力を 1 回のみ A/D 変換 - 温度センサ出力を 1 回のみ A/D 変換(ユニット 1 のみ) - 内部基準電圧を 1 回のみ A/D 変換(ユニット 1 のみ) - 拡張アナログ入力を 1 回のみ A/D 変換(ユニット 1 のみ) - 連続スキャンモード: - 任意に選択した最大 8 チャンネル(ユニット 0)/21 チャンネル(ユニット 1)のアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)を繰り返し A/D 変換 - 拡張アナログ入力を繰り返し A/D 変換(ユニット 1 のみ) - グループスキャンモード: - 使用するグループの数は 2 つ(グループ A、B)が選択可能 - 任意に選択したチャンネルのアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 - グループ A とグループ B は、各々の変換開始条件(同期トリ	- シングルスキャンモード: - 任意に選択した最大 8 チャンネル(ユニット 0)/21 チャンネル(ユニット 1)のアナログ入力、温度センサ出力を 1 回のみ A/D 変換 - 温度センサ出力を 1 回のみ A/D 変換(ユニット 1 のみ) - 内部基準電圧を 1 回のみ A/D 変換(ユニット 1 のみ) - 拡張アナログ入力を 1 回のみ A/D 変換(ユニット 1 のみ) - 連続スキャンモード: - 任意に選択した最大 8 チャンネル(ユニット 0)/21 チャンネル(ユニット 1)のアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)を繰り返し A/D 変換 - 拡張アナログ入力を繰り返し A/D 変換(ユニット 1 のみ) - グループスキャンモード: - 使用するグループの数は 2 つ(グループ A、B)と 3 つ(グループ A、B、C)が選択可能(グループ数が 2 つの場合、グループ A、グループ B の組み合わせのみ選択可能) - 任意に選択したチャンネルのアナログ入力、温度センサ出力(ユニット 1 のみ)、内部基準電圧(ユニット 1 のみ)をグループ A とグループ B または グループ A、B、C に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 - グループ A とグループ B と グループ C は、各々の変換開始条件(同期トリガ)を選択することで異なるタイミングで変換開始可能

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M(S12ADC)	RX65N(S12ADFa)
動作モード	ガ)を選択することで異なるタイミングで変換開始可能 - グループスキャンモード(グループ A 優先制御選択時) - グループ B の A/D 変換動作中にグループ A のトリガ入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 - グループ A の A/D 変換動作終了後、グループ A の A/D 変換動作を再実行(再スキャン)の設定が可能	- グループスキャンモード(グループ優先制御選択時) - 低優先グループのスキャン中に優先グループのトリガがあった場合、低優先グループのスキャンを中断し、優先グループのスキャンを開始。優先順位は、グループ A(高) > グループ B > グループ C(低) 優先グループのスキャン終了後、低優先グループのスキャンを再実行(再スキャン)する/しないを設定可能。また再スキャンは、選択チャンネルの最初からか、A/D 変換未終了のチャンネルからかを設定可能
A/D 変換開始条件	- ソフトウェアトリガ - 同期トリガ MTU,TMR,TPU,ELC,GPT からのトリガ - 非同期トリガ 外部トリガ ADTRG0#端子(ユニット 0)/ADTRG1#端子(ユニット 1)による A/D 変換動作の開始が可能	- ソフトウェアトリガ - 同期トリガ MTU,TMR,TPU,ELC からのトリガ - 非同期トリガ 外部トリガ ADTRG0#端子(ユニット 0)/ADTRG1#端子(ユニット 1)による A/D 変換動作の開始が可能

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M(S12ADC)	RX65N(S12ADFa)
機能	• サンプル&ホールド機能 • チャンネル専用サンプル&ホールド機能(3ch:ユニット 0 のみ) • サンプリングステート数可変機能 • 12 ビット A/D コンバータの自己診断機能 • A/D 変換値加算モードと平均モードが選択可能 • アナログ入力断線検出機能(ディスチャージ機能/プリチャージ機能) • ダブルトリガモード(A/D 変換データ 2 重化機能) • 12/10/8 ビット変換切り替え機能 • A/D データレジスタオートクリア機能 • 拡張アナログ入力機能 • デジタルコンペア機能(コンペアレジスタとデータレジスタとの比較、データレジスタ間の比較)	• サンプル&ホールド機能 • チャンネル専用サンプル&ホールド機能(3ch:ユニット 0 のみ) • サンプリングステート数可変機能 • 12 ビット A/D コンバータの自己診断機能 • A/D 変換値加算モードと平均モードが選択可能 • アナログ入力断線検出 アシスト機能(ディスチャージ機能/プリチャージ機能) • ダブルトリガモード(A/D 変換データ二重化機能) • 12/10/8 ビット変換切り替え機能 • A/D データレジスタオートクリア機能 • 拡張アナログ入力機能 • コンペア機能(ウィンド A、ウィンド B)

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M(S12ADC)	RX65N(S12ADFa)
割り込み要因	- ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求(S12ADI0、S12ADI1)を発生 - ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求(S12ADI0、S12ADI1)を発生 - グループスキャンモードの設定では、グループAのスキャン終了でスキャン終了割り込み要求(S12ADI0、S12ADI1)を発生。グループBのスキャン終了でグループB専用のスキャン終了割り込み要求(S12GBADI0、S12GBADI1)を発生 - グループスキャンモードでダブルトリガモード選択時は、グループAの2回のスキャン終了でスキャン終了割り込み要求(S12ADI0、S12ADI1)を発生。グループBのスキャン終了で、グループB専用のスキャン終了割り込み要求(S12GBADI、S12GBADI1)を発生 - デジタルコンペア機能の比較条件成立で、コンペア割り込み(S12CMPi0、S12CMPi1)を発生 - S12ADI0/S12ADI1、S12GBADI0/S12GBADI1 割り込みで DMAC、DTC を起動可能	- ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生 - ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生 - グループスキャンモードの設定では、グループAのスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生。グループBのスキャン終了でグループB専用のスキャン終了割り込み要求(GBADI、GBADI1)を発生。グループCのスキャン終了でグループC専用のスキャン終了割り込み要求(GCADI、GCADI1)を発生 - グループスキャンモードでダブルトリガモード選択時は、グループAの2回のスキャン終了でスキャン終了割り込み要求(S12ADI、S12ADI1)を発生。グループBとグループCのスキャン終了で、それぞれ専用のスキャン終了割り込み要求(GBADI/GCADI、GBADI1/GCADI1)を発生 - デジタルコンペア機能の比較条件成立で、コンペア割り込み(S12CMPAI、S12CMPAI1、S12CMPBI、S12CMPBI1)を発生 - S12ADI/S12ADI1、GBADI/GBADI1、GCADI/GCADI1 割り込みで DMAC、DTC を起動可能
イベントリンク機能	- グループスキャンモードでのグループBのスキャン終了を除くスキャン終了時に ELC イベント発生 - ELC からのトリガによりスキャン開始可能	すべてのスキャン終了時に ELC イベント発生 - ELC からのトリガによりスキャン開始可能
消費電力低減機能	モジュールストップ状態への設定可能	モジュールストップ状態への設定が可能

表 2.44 12 ビット A/D コンバータレジスタ比較

レジスタ	ビット	RX64M(S12ADC)	RX65N(S12ADFa)
S12AD.ADANSA0	ANSA0[15:0](RX64M) ANSA007~ANSA000(RX65N)	A/D チャンネル選択 ビット	A/D チャンネル選択 ビット
S12AD1.ADANSA0	ANSA0[15:0](RX64M) ANSA015~ANSA000(RX65N)	A/D チャンネル選択 ビット	A/D チャンネル選択 ビット
ADANSA1	ANSA1[4:0](RX64M) ANSA104~ANSA100(RX65N)	A/D チャンネル選択 ビット	A/D チャンネル選択 ビット
S12AD.ADANSB0	ANSB0[15:0](RX64M) ANSB007~ANSB000(RX65N)	A/D チャンネル選択 ビット	A/D チャンネル選択 ビット
S12AD1.ADANSB0	ANSB0[15:0](RX64M) ANSB015~ANSB000(RX65N)	A/D チャンネル選択 ビット	A/D チャンネル選択 ビット
ADANSB1	ANSB1[4:0](RX64M) ANSB104~ANSB100(RX65N)	A/D チャンネル選択 ビット	A/D チャンネル選択 ビット
ADANSC0	-	-	A/D チャンネル選択 レジスタ C0
ADANSC1	-	-	A/D チャンネル選択 レジスタ C1
S12AD.ADADS0	ADS0[15:0](RX64M) ADS007~ADS000(RX65N)	A/D 変換値加算/平 均チャンネル選択 ビット	A/D 変換値加算/平 均チャンネル選択 ビット
S12AD1.ADADS0	ADS0[15:0](RX64M) ADS015~ADS000(RX65N)	A/D 変換値加算/平 均チャンネル選択 ビット	A/D 変換値加算/平 均チャンネル選択 ビット
ADADS1	ADS1[4:0](RX64M) ADS104~ADS100(RX65N)	A/D 変換値加算/平 均チャンネル選択 ビット	A/D 変換値加算/平 均チャンネル選択 ビット
ADADC	ADC	加算回数選択ビット (b1,b0) b1b0 00: 1 回変換 01: 2 回変換 10: 3 回変換 11: 4 回変換 上記以外は設定し ないでください	加算回数選択ビット (b2,b1,b0) b2 b0 000: 1 回変換 001: 2 回変換 010: 3 回変換 011: 4 回変換 101: 16 回変換 上記以外は設定し ないでください
ADGCEXCR	-	-	A/D グループ C 拡 張入力コントロール レジスタ
ADGCTRGR	-	-	A/D グループ C ト リガ選択レジスタ
ADGSPCR	PGS	グループ A 優先制 御設定ビット	グループ優先制御 設定ビット
	GBRSCN	グループ B 再起動 設定ビット	低優先グループ再 起動設定ビット
	LGRRS	-	再開チャンネル選択 ビット

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

レジスタ	ビット	RX64M(S12ADC)	RX65N(S12ADFa)
ADGSPCR	GBRP	グループ B 用シングルスキャン連続起動設定ビット	シングルスキャン連続起動設定ビット
ADCMPCR	CMPAB[1:0]	-	ウィンドウ A/B の複合条件設定ビット
	WCMPE	ウィンドウ機能設定ビット(b6)	ウィンドウ機能設定ビット(b14)
	CMPIE	コンペア割り込みイネーブルビット	-
	CMPBE	-	コンペアウィンドウ B 動作許可ビット
	CMPAE	-	コンペアウィンドウ A 動作許可ビット
	CMPBIE	-	コンペア B 割り込み許可ビット
	CMPAIE	-	コンペア A 割り込み許可ビット
S12AD.ADCMPANSR0	CMPS0[15:0](RX64M) CMPCHA007~CMPCHA000(RX65N)	コンペアチャンネル選択ビット	コンペアウィンドウ A チャンネル選択ビット
S12AD1.ADCMPANSR0	CMPS0[15:0] (RX64M) CMPCHA015~CMPCHA000 (RX65N)	コンペアチャンネル選択ビット	コンペアウィンドウ A チャンネル選択ビット
ADCMPANSR1	CMPS1[4:0] (RX64M) CMPCHA104~CMPCHA000 (RX65N)	コンペアチャンネル選択ビット	コンペアウィンドウ A チャンネル選択ビット
S12AD.ADCMPLR0	CMPL0[15:0](RX64M) CMPLCHA007~CMPLCHA000 (RX65N)	コンペアレベル選択ビット	コンペアウィンドウ A コンペア条件選択ビット
S12AD1.ADCMPLR0	CMPL0[15:0](RX64M) CMPLCHA015~CMPLCHA000 (RX65N)	コンペアレベル選択ビット	コンペアウィンドウ A コンペア条件選択ビット
ADCMPLR1	CMPL1[4:0](RX64M) CMPLCHA104~CMPLCHA000 (RX65N)	コンペアレベル選択ビット	コンペアウィンドウ A コンペア条件選択ビット
ADCMPDR0	-	A/D コンペアデータレジスタ 0	A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ
ADCMPDR1	-	A/D コンペアデータレジスタ 1	A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ
S12AD.ADCMPDR0	CMPF0[15:0](RX64M) CMPSTCHA007~CMPSTCHA000(RX65N)	コンペアフラグ	コンペアウィンドウ A フラグ

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

レジスタ	ビット	RX64M(S12ADC)	RX65N(S12ADFa)
S12AD1.ADCMPSR0	CMPF0[15:0](RX64M) CMPSTCHA015~CMPSTCHA000(RX65N)	コンペアフラグ	コンペアウィンドウ A フラグ
ADCMPSR1	CMPF1[4:0](RX64M) CMPSTCHA104~CMPSTCHA000 (RX65N)	コンペアフラグ	コンペアウィンドウ A フラグ
ADWINMON	-	-	A/D コンペア機能ウィンドウ A/B ステータスマニタレジスタ
ADCMPBNSR	-	-	A/D コンペア機能ウィンドウ B チャネル選択レジスタ
ADWINLLB	-	-	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	-	-	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ
ADCMPBSR	-	-	A/D コンペア機能ウィンドウ B チャネルステータスレジスタ
ADSAM	-	-	A/D 逐次変換時間設定レジスタ
ADSAMPR	-	-	A/D 逐次変換時間設定プロテクト解除レジスタ

2.24 12 ビット D/A コンバータ

表 2.45 に 12 ビット D/A コンバータのレジスタ比較を示します。

表 2.45 12 ビット D/A コンバータのレジスタ比較

レジスタ	ビット	RX64M	RX65N
DAASWCR	-	-	D/A 出力アンプ安定待ち制御レジスタ

2.25 RAM

表 2.46 に RAM 仕様の概要比較を、表 2.47 に RAM のレジスタ比較を示します。

表 2.46 RAM 仕様の概要比較

項目	RX64M		RX65N
	ECC 誤り訂正機能なし	ECC 誤り訂正あり (ECCRAM)	ECC 誤り訂正機能なし
RAM 容量	512K バイト (RAM0:512K バイト)	32K バイト	256K バイト (RAM0:256K バイト) 384K バイト *1 (拡張 RAM)
RAM アドレス	RAM0:0000 0000h~0007 FFFFh	ECCRAM0:00FF 8000h~00FF FFFFh	RAM0:0000 0000h~0003 FFFFh 拡張 RAM: 0080 0000h~0085 FFFFh *1
アクセス	- RAM 有効/無効選択可能 - 読み出し/書き込みともに 1 サイクルで動作	- ECCRAM 有効/無効選択可能 - ECC 機能無効の場合:読み出し/書き込みともに 2 サイクルで動作 - ECC 機能有効の場合(エラーなしのとき) 読み出し/書き込みともに 2 サイクルで動作 - ECC 機能有効の場合(エラー発生時) 読み出し/書き込みともに 3 サイクルで動作	- RAM 有効/無効選択可能 - 読み出し/書き込みともに 1 サイクルで動作
データ保持機能	ディープソフトウェアスタンバイモード時のデータ保持機能なし	ディープソフトウェアスタンバイモード時のデータ保持機能なし	ディープソフトウェアスタンバイモード時のデータ保持機能なし
消費電力低減機能	モジュールストップ機能への設定が可能	モジュールストップ機能への設定が可能	モジュールストップ機能への設定が可能
エラーチェック機能	1 ビット誤り検出 - エラー発生時、ノンマスカブル割り込み、または割り込みを発生	- ECC 誤り訂正機能 1 ビット誤り訂正、2 ビット誤り検出 - エラー発生時、ノンマスカブル割り込み、または割り込みを発生	1 ビット誤り検出 - エラー発生時、ノンマスカブル割り込み、または割り込みを発生

*1 : フラッシュメモリ (コードフラッシュ) 1.5MB 以上のみ

表 2.47 RAM のレジスタ比較

レジスタ *2	ビット	RX64M	RX65N
ECCRAMMODE	-	ECCRAM 動作モード制御レジスタ	-
ECCRAM2STS	-	ECCRAM2 ビットエラーステータスレジスタ	-
ECCRAM1STSEN	-	ECCRAM1 ビットエラー情報更新許可レジスタ	-
ECCRAM1STS	-	ECCRAM1 ビットエラーステータスレジスタ	-
ECCRAMPRCR	-	ECCRAM プロテクトレジスタ	-
ECCRAM2ECAD	-	ECCRAM2 ビットエラーアドレスキャプチャレジスタ	-
ECCRAM1ECAD	-	ECCRAM1 ビットエラーアドレスキャプチャレジスタ	-
ECCRAMPRCR2	-	ECCRAM プロテクトレジスタ 2	-
ECCRAMTST	-	ECCRAM テスト制御レジスタ	-
EXRAMMODE	-	-	拡張 RAM 動作モード制御レジスタ *1
EXRAMSTS	-	-	拡張 RAM エラーステータスレジスタ *1
EXRAMECAD	-	-	拡張 RAM エラーアドレスキャプチャレジスタ *1
EXRAMPRCR	-	-	拡張 RAM プロテクトレジスタ *1

*1 : フラッシュメモリ（コードフラッシュ）1.5MB 以上のみ

*2 : RX64M の ECC 誤り訂正機能なし RAM と RX65N の RAM（拡張 RAM でない）は同一

2.26 フラッシュメモリ(コードフラッシュ)

表 2.48 にフラッシュメモリ(コードフラッシュ)仕様の概要比較を、表 2.49 にフラッシュメモリのレジスタ比較を示します。

表 2.48 フラッシュメモリ(コードフラッシュ)仕様の概要比較

項目	RX64M	RX65N
メモリ空間	- ユーザ領域:最大 4M バイト - ユーザブート領域:32K バイト	ユーザ領域:最大 2M バイト *1
キャッシュ	なし	- 容量:最大 256 バイト - マッピング方式:8 ウェイセットアソシエイティブ - リプレース方式:LRU アルゴリズム - ラインサイズ:16 バイト
リードサイクル	ICLK 1 サイクルの高速読み出し	キャッシュヒット時:1 サイクル キャッシュミス時:ICLK ≤ 50MHz 1 サイクル 50MHz < ICLK ≤ 100MHz 2 サイクル ICLK > 100MHz 3 サイクル
イレーズ後の値	FFh	FFh
プログラム/イレーズ方式	- FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズが可能 - 専用フラッシュメモリプログラマによるシリアルインタフェース通信を介した書き換え(シリアルプログラミング) - ユーザプログラムによるフラッシュメモリの書き換え(セルフプログラミング)	- FACI コマンド発行領域(007E 0000h)に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリ *1 のプログラム/イレーズが可能 - 専用フラッシュメモリプログラマによるシリアルインタフェース通信を介したプログラム/イレーズ(シリアルプログラミング) - ユーザプログラムによるフラッシュメモリのプログラム/イレーズ(セルフプログラミング)
セキュリティ機能	フラッシュメモリの不正改ざん/不正読み出しを防止	フラッシュメモリの不正改ざん/不正読み出しを防止
プロテクション機能	フラッシュメモリの誤書き換えを防止	フラッシュメモリの誤書き換えを防止
デュアルバンク機能 *1	-	デュアルバンク構成を用いて、書き換え動作中の中断に対して安全な更新を行うことが可能 - リニアモード:コードフラッシュメモリを 1 領域として使用するモード - デュアルモード:コードフラッシュメモリを 2 領域に分割して使用するモード
Trusted Memory(TM)機能	コードフラッシュメモリのブロック 8,9 に対する不正リード防止機能	コードフラッシュメモリのブロック 8,9 に対する不正リードを防止 デュアルモード:ブロック 8, 9, 46, 47 *1

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

項目	RX64M	RX65N
BGO(バックグラウンドオペレーション)機能	- コードフラッシュメモリプログラム中のコードフラッシュメモリリードが可能 - データフラッシュメモリプログラム中のコードフラッシュメモリリードが可能	- コードフラッシュメモリプログラム/イレース中のコードフラッシュメモリリードが可能 *1 - コードフラッシュメモリプログラム/イレース中のデータフラッシュメモリリードが可能 *1 - データフラッシュメモリプログラム/イレース中のコードフラッシュメモリリードが可能 *1
プログラム/イレース単位	- ユーザ領域およびユーザブート領域へのプログラム:256 バイト - ユーザ領域のイレース:ブロック	- ユーザ領域へのプログラム:128 バイト - ユーザ領域のイレース:ブロック
その他の機能	セルフプログラミング中の割り込み受け付け可能	セルフプログラミング中の割り込み受け付け可能
	本 MCU の初期設定をオプション設定メモリに設定可能	本 MCU の初期設定をオプション設定メモリに設定可能
オンボードプログラミング	- ブートモード(SCI インタフェース)によるプログラム - 調歩同期式シリアルインタフェース(SCI1)を使用 - 通信速度は自動調整 - ユーザブート領域も書き換え可能 - USB ブートモードによる書き換え - USBb を使用 - 特別なハードウェアが不要で、PC と直結可能 - ユーザブートモードによる書き換え - ユーザ独自のブートプログラムを作成可能 - ユーザプログラム中のコードフラッシュメモリ/データフラッシュメモリ書き換えルーチンによるプログラム - システムをリセットすることなくコードフラッシュメモリ/データフラッシュメモリのプログラムが可能	- ブートモード(SCI インタフェース)によるプログラム - 調歩同期式シリアルインタフェース(SCI1)を使用 - 通信速度は自動調整 - USB ブートモードによる書き換え - USBb を使用 - 特別なハードウェアが不要で、PC と直結可能 - ブートモード(FINE インタフェース)によるプログラム - FINE を使用 - セルフプログラミングによるプログラム/イレース - システムをリセットすることなくフラッシュメモリのプログラムが可能
専用パラレルプログラマによるプログラム/イレース(100 ピン以上の製品)	フラッシュライタを使用して、ユーザ領域/ユーザブート領域の書き換えが可能	フラッシュライタを使用して、コードフラッシュメモリ、オプション設定メモリのプログラム/イレースが可能
ユニーク ID	MCU 個体ごとの 12 バイト長の ID コード	MCU 個体ごとの 16 バイト長の ID コード

*1: フラッシュメモリ (コードフラッシュ) 1.5MB 以上のみ

表 2.49 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX64M	RX65N
FWEPROR	FLWE[1:0]	フラッシュライトイレースビット b1b0 00: P/E、 ロックビットの P/E 、 ブランクチェックの禁止 01: P/E、 ロックビットの P/E 、 ブランクチェックの許可 10: P/E、 ロックビットの P/E 、 ブランクチェックの禁止 11: P/E、 ロックビットの P/E 、 ブランクチェックの禁止	フラッシュライトイレース許可 ビット b1b0 00: P/E、ブランクチェック *1 の禁止 01: P/E、ブランクチェック *1 の許可 10: P/E、ブランクチェック *1 の禁止 11: P/E、ブランクチェック *1 の禁止
FASTAT	ECRCT	エラーフラグ	-
	DFAE	データフラッシュメモリアクセス 違反フラグ	データフラッシュメモリアクセス 違反フラグ *1
FAEINT	ECRCTIE	エラー割り込み許可ビット	-
	DFAEIE	データフラッシュメモリアクセス 違反割り込み許可ビット	データフラッシュメモリアクセス 違反割り込み許可ビット *1
FEADDR	-	FACI コマンド処理終了アドレス レジスタ	FACI コマンド処理終了アドレス レジスタ *1
FCURAME	-	FCURAM イネーブルレジスタ	-
FSTATR	FRCRCT	1 ビットエラー訂正モニタフラグ	-
	FRDTCT	2 ビットエラー検出モニタフラグ	-
	FCUERR	FCU エラーフラグ	-
	FRDY	フラッシュレディフラグ 0: プログラム、ブロックイレ ーズ、P/Eサスペンド、P/Eレ ジューム、強制終了、ブラン クチェック、コンフィギュ レーション設定、 ロックビッ トプログラム、ロックビット リード のコマンド処理中 1: 上記の処理を実行していない	フラッシュレディフラグ 0: プログラム、ブロックイレ ーズ、 マルチブロックイレ ーズ 、P/Eサスペンド、P/Eレ ジューム、強制終了、ブラン クチェック、コンフィギュ レーション設定のコマンド 処理中 1: 上記の処理を実行していない
	OTERR	-	アザーエラーフラグ
	SECERR	-	セキュリティエラーフラグ
	FESETERR	-	FENTRY 設定エラーフラグ
	ILGCOMERR	-	イリーガルコマンドエラーフラグ
FENTRYR	FENTRYD	データフラッシュメモリ P/E モー ドエントリビット	データフラッシュメモリ P/E モー ドエントリビット *1
FPROTR	-	フラッシュプロテクトレジスタ	-

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

レジスタ	ビット	RX64M	RX65N
FSUINITR	SUINIT	設定初期化ビット 0 : FEADDR、FPROTR、FCPSR、FSADDR、FENTRYR、FBCCNTのフラッシュシーケンサの設定レジスタ値は保持 1 : FEADDR、FPROTR、FCPSR、FSADDR、FENTRYR、FBCCNTのフラッシュシーケンサの設定レジスタを初期化	設定初期化ビット 0 : FEADDR、FCPSR、FSADDR、FENTRYR、FBCCNTのフラッシュシーケンサの設定レジスタ値は保持 1 : FEADDR、FCPSR、FSADDR、FENTRYR、FBCCNTのフラッシュシーケンサの設定レジスタを初期化
FLKSTAT	-	ロックビットステータスレジスタ	-
FPESTAT	-	フラッシュ P/E ステータスレジスタ	-
FBCCNT	-	データフラッシュブランクチェック制御レジスタ	データフラッシュブランクチェック制御レジスタ *1
FBCSTAT	-	データフラッシュブランクチェックステータスレジスタ	データフラッシュブランクチェックステータスレジスタ *1
FPSADDR	-	データフラッシュ書き込み開始アドレスレジスタ	データフラッシュ書き込み開始アドレスレジスタ *1
FAWMON	-	-	フラッシュアクセスウィンドウモニタレジスタ
FSUACR	-	-	スタートアップ領域コントロールレジスタ
ROMCE	-	-	ROM キャッシュ許可レジスタ
ROMCIV	-	-	ROM キャッシュ無効化レジスタ
UIDR	-	ユニーク ID レジスタ n(n=0~2)	ユニーク ID レジスタ n(n=0~ 3)
EEPFCLK	-	-	データフラッシュメモリアクセス周波数設定レジスタ *1

*1 : フラッシュメモリ（コードフラッシュ）1.5MB 以上のみ

2.27 フラッシュメモリ(データフラッシュ)

表 2.50 にフラッシュメモリ(データフラッシュ)仕様の概要比較を示します。

表 2.50 フラッシュメモリ(データフラッシュ)仕様の概要比較

項目	RX64M	RX65N *1
メモリ容量	64K バイト	32K バイト
イレーズ後の値	不定値	不定値
ブロックの構成	1 ブロック : 64 バイト	1 ブロック : 64 バイト
ブロック数	1024	512

*1 : フラッシュメモリ (コードフラッシュ) 1.5MB 以上のみ

2.28 パッケージ (LQFP100/144 のみ)

LQFP100、LQFP144 のパッケージの外形図に一部差分がありますので、基板設計時には留意ください。

詳細は、「RX ファミリ間の移行設計ガイド パッケージ外形寸法の相違点」(Rxxxxx)を参照してください。

表 2.51 パッケージコードの比較

パッケージ	RX64M	RX65N/RX651
100 ピン LFQFP	PLQP0100KB-A	PLQP0100KB-B
144 ピン LFQFP	PLQP0144KA-A	PLQP0144KA-B

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 144 ピンパッケージ

表 3.1 に 144 ピンパッケージ端子機能の比較を示します。

表 3.1 144 ピンパッケージ端子機能の比較

144 ピン LFQFP	145 ピン TFLGA	RX64M	RX65N
1	A1	AVSS0	AVSS0
2	B3	P05/IRQ13/DA1	P05/IRQ13/DA1
3	B1	AVCC1	AVCC1
4	D3	P03/IRQ11/DA0	P03/IRQ11/DA0
5	C1	AVSS1	AVSS1
6	C2	P02/TMC11/SCK6/IRQ10/AN120	P02/TMC11/SCK6/IRQ10/AN120
7	D4	P01/TMC10/RXD6/SMISO6/SSCL6/IRQ9/AN119	P01/TMC10/RXD6/SMISO6/SSCL6/IRQ9/AN119
8	D1	P00/TMR10/TXD6/SMOSI6/SSDA6/IRQ8/AN118	P00/TMR10/TXD6/SMOSI6/SSDA6/IRQ8/AN118
9	D2	PF5/IRQ4	PF5/IRQ4
10	E4	EMLE	EMLE
11	E3	PJ5/POE8#/CTS2#/RTS2#/SS2#	PJ5/POE8#/CTS2#/RTS2#/SS2#
12	A10	VSS	VSS
13	F3	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/CTS6#/RTS6#/CTS0#/RTS0#/SS6#/SS0#
14	E2	VCL	VCL
15	F4	VBATT	VBATT
16	G3	MD/FINED	MD/FINED
17	F1	XCIN	XCIN
18	F2	XCOU	XCOU
19	G2	RES#	RES#
20	G1	P37/XTAL	P37/XTAL
21	C6	VSS	VSS
22	H1	P36/EXTAL	P36/EXTAL
23	B10	VCC	VCC
24	H4	P35/UPSEL/NMI	P35/UPSEL/NMI
25	J1	P34/TRST#/MTIOC0A/TMC13/PO12/POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4	P34/TRST#/MTIOC0A/TMC13/PO12/POE10#/SCK6/SCK0/ET0_LINKSTA/IRQ4
26	J2	P33/EDREQ1/MTIOC0D/TIOC0D/TMRI3/PO11/POE4#/POE11#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/PCKO/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOC0D/TMRI3/PO11/POE4#/POE11#/RXD6/RXD0/SMISO6/SMISO0/SSCL6/SSCL0/CRX0/PCKO/IRQ3-DS

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

144 ピン LFQFP	145 ピン TFLGA	RX64M	RX65N
27	J3	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOUT/RTCIC2/POE0#/POE10#/TX D6/TXD0/SMOSI6/SMOSI0/SSDA6/S SDA0/CTX0/USB0_VBUSEN/VSYNCR/I RQ2-DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOUT/RTCIC2/POE0#/POE10#/TX D6/TXD0/SMOSI6/SMOSI0/SSDA6/S SDA0/CTX0/USB0_VBUSEN/VSYNCR/I RQ2-DS
28	K3	P31/TMS/MTIOC4D/TMCI2/PO9/RTCI C1/CTS1#/RTS1#/SS1#/IRQ1-DS	P31/TMS/MTIOC4D/TMCI2/PO9/RTCI C1/CTS1#/RTS1#/SS1#/ SSLB0-A / IRQ1-DS
29	J4	P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC 0/POE8#/RXD1/SMISO1/SSCL1/IRQ0 -DS	P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC 0/POE8#/RXD1/SMISO1/SSCL1/ MIS OB-A /IRQ0-DS
30	K1	P27/TCK/CS7#/MTIOC2B/TMCI3/PO7 /SCK1	P27/TCK/CS7#/MTIOC2B/TMCI3/PO7 /SCK1/ RSPCKB-A
31	K2	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/ TXD1/CTS3#/RTS3#/SMOSI1/SS3#/S SDA1	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/ TXD1/CTS3#/RTS3#/SMOSI1/SS3#/S SDA1/ MOSIB-A
32	L1	P25/CS5#/EDACK1/MTIOC4C/MTCLK B/TIOCA4/PO5/RXD3/SMISO3/SSCL3 / SSIDATA1 /HSYNCR/ADTRG0#	P25/CS5#/EDACK1/MTIOC4C/MTCLK B/TIOCA4/PO5/RXD3/SMISO3/SSCL3 /HSYNCR/ADTRG0#/ (SDHI_CD)*1
33	L4	P24/CS4#/EDREQ1/MTIOC4A/MTCL KA/TIOCB4/TMRI1/PO4/SCK3/USB0_ VBUSEN/ SSISCK1 /PIXCLK	P24/CS4#/EDREQ1/MTIOC4A/MTCL KA/TIOCB4/TMRI1/PO4/SCK3/USB0_ VBUSEN/PIXCLK/ (SDHI_WP)*1
34	L2	P23/EDACK0/MTIOC3D/MTCLKD/ GTI OC0A-B /TIOCD3/PO3/TXD3/CTS0#/RTS0#/ SMOSI3/SS0#/SSDA3/ SSISCK0 /PIXD 7	P23/EDACK0/MTIOC3D/MTCLKD/TIO CD3/PO3/TXD3/CTS0#/RTS0#/SMOS I3/SS0#/SSDA3/PIXD7/ (SDHI_D1- C)*1
35	M1	P22/EDREQ0/MTIOC3B/MTCLKC/ GTI OC1A-B /TIOCC3/TMO0/PO2/SCK0/USB0_O VRCURB/ AUDIO_MCLK /PIXD6	P22/EDREQ0/MTIOC3B/MTCLKC/TIO CC3/TMO0/PO2/SCK0/USB0_OVRCU RB/PIXD6/ (SDHI_D0-C)*1
36	N1	P21/MTIOC1B/MTIOC4A/ GTIOC2A- B /TIOCA3/TMCI0/PO1/RXD0/SMISO0 /SSCL0/USB0_EXICEN/ SSIWS0 /PIXD 5/IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TM CI0/PO1/RXD0/SMISO0/SSCL0/USB0 _EXICEN/PIXD5/IRQ9/ (SCL1/SDHI_C LK-C)*1
37	N2	P20/MTIOC1A/TIOCB3/TMRI0/PO0/T XD0/SMOSI0/SSDA0/USB0_ID/ SSIRX D0 /PIXD4/IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/T XD0/SMOSI0/SSDA0/USB0_ID/PIXD4 /IRQ8/ (SDA1/SDHI_CMD-C)*1
38	M2	P17/MTIOC3A/MTIOC3B/MTIOC4B/ G TIOC0B-B /TIOCB0/TCLKD/TMO1/PO15/POE8 #/SCK1/TXD3/SMOSI3/SSDA3/SDA2- DS/ SSITXD0 /PIXD3/IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TI OCB0/TCLKD/TMO1/PO15/POE8#/S CK1/TXD3/SMOSI3/SSDA3/SDA2- DS/PIXD3/IRQ7/ADTRG1#/ (SDHI_D3- C)*1
39	N3	P87/MTIOC4C/ GTIOC1B- B /TIOCA2/TXD10/PIXD2	P87/MTIOC4C/TIOCA2/TXD10/ SMOS I10/SSDA10 /PIXD2/ (SDHI_D2-C)*1
40	L3	P16/MTIOC3C/MTIOC3D/TIOCB1/TC LKC/TMO2/PO14/RTCOUT/TXD1/RX D3/SMOSI1/SMISO3/SSDA1/SSCL3/ SCL2- DS/USB0_VBUS/USB0_VBUSEN/US B0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TC LKC/TMO2/PO14/RTCOUT/TXD1/RX D3/SMOSI1/SMISO3/SSDA1/SSCL3/ SCL2- DS/USB0_VBUS/USB0_VBUSEN/US B0_OVRCURB/IRQ6/ADTRG0#
41	M3	P86/MTIOC4D/ GTIOC2B- B /TIOCA0/RXD10/PIXD1	P86/MTIOC4D/TIOCA0/RXD10/ SMIS O10/SSCL10 /PIXD1

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

144 ピン LFQFP	145 ピン TFLGA	RX64M	RX65N
42	K4	P15/MTIOC0B/MTCLKB/ GTETRG-B /TIOCB2/TCLKB/TMC12/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/ SSIWS1 /PIXD0/IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMC12/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/PIXD0/IRQ5
43	N4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4
44	L5	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1#	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1#
45	M4	P12/TMC11/RXD2/SMISO2/SSCL2/SCLO[FM+]/IRQ2	P12/TMC11/RXD2/SMISO2/SSCL2/SCLO[FM+]/IRQ2
46	M5	VCC_USB	VCC_USB
47	N5	USB0_DM	USB0_DM
48	N6	USB0_DP	USB0_DP
49	M6	VSS_USB	VSS_USB
50	L6	P56/EDACK1/MTIOC3C/TIOCA1	P56/EDACK1/MTIOC3C/TIOCA1/(SC K7)*1
51	N7	P55/TRDATA3/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ET0_EXOUT/IRQ10	P55/TRDATA3/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ET0_EXOUT/IRQ10/(D0[A0/D0]/TXD7/SMOSI7/SSDA7)*1
52	K5	P54/TRDATA2/ALE/EDACK0/MTIOC4B/TMC11/CTS2#/RTS2#/SS2#/CTX1/ET0_LINKSTA	P54/TRDATA2/ALE/EDACK0/MTIOC4B/TMC11/CTS2#/RTS2#/SS2#/CTX1/ET0_LINKSTA/(D1[A1/D1])*1
53	K6	P53/BCLK	P53/BCLK
54	L7	P52/RD#/RXD2/SMISO2/SSCL2	P52/RD#/RXD2/SMISO2/SSCL2/ SSL B3-A
55	K7	P51/WR1#/BC1#/WAIT#/SCK2	P51/WR1#/BC1#/WAIT#/SCK2/ SSLB2-A
56	M7	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A
57	C13	VSS	VSS
58	L8	P83/TRCLK/EDACK1/MTIOC4C/ GTIOC0A-D /CTS10#/ET0_CRS/RMII0_CRS_DV/SCK10	P83/TRCLK/EDACK1/MTIOC4C/CTS10#/SS10#/ET0_CRS/RMII0_CRS_DV/SCK10
59	D5	VCC	VCC
60	N9	PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/ GTIOC3A-D /TMO2/TOC0/PO31/CACREF/TXD8/MISOA-A/ET0_COL/MMC_D7-A/IRQ14	PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/TMO2/TOC0/PO31/CACREF/TXD8/ SMOSI8/SSDA8 /MISOA-A/ET0_COL/ TXD10/SMOSI10/SSDA10 /MMC_D7-A/IRQ14
61	M8	PC6/A22/CS1#/MTIOC3C/MTCLKA/ GTIOC3B-D /TMC12/TIC0/PO30/RXD8/MOSIA-A/ET0_ETXD3/MMC_D6-A/IRQ13	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMC12/TIC0/PO30/RXD8/ SMISO8/SSCL8 /MOSIA-A/ET0_ETXD3/ RXD10/SMISO10/SSCL10 /MMC_D6-A/IRQ13/(D2[A2/D2])*1
62	L9	PC5/A21/CS2#/WAIT#/MTIOC3B/MTC LKD/ GTIOC1A-D /TMRI2/PO29/SCK8/RSPCKA-A/ RTS8 /ET0_ETXD2/MMC_D5-A	PC5/A21/CS2#/WAIT#/MTIOC3B/MTC LKD/TMRI2/PO29/SCK8/RSPCKA-A/ET0_ETXD2/ SCK10 /MMC_D5-A/(D3[A3/D3])*1

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

144 ピン LFQFP	145 ピン TFLGA	RX64M	RX65N
63	N10	P82/TRSYNC/EDREQ1/MTIOC4A/GTIOC2A-D/PO28/TXD10/ET0_ETXD1/RMII0_TXD1/MMC_D4-A	P82/TRSYNC/EDREQ1/MTIOC4A/PO28/TXD10/SMOSI10/SSDA10/ET0_ETXD1/RMII0_TXD1/MMC_D4-A
64	M9	P81/TRDATA1/EDACK0/MTIOC3D/GTIOC0B-D/PO27/RXD10/ET0_ETXD0/RMII0_TXD0/MMC_D3-A/SDHI_CD-A/QIO3-A	P81/TRDATA1/EDACK0/MTIOC3D/PO27/RXD10/SMISO10/SSCL10/ET0_ETXD0/RMII0_TXD0/MMC_D3-A/SDHI_CD-A/QIO3-A/(SDHI_CD)*1
65	K9	P80/TRDATA0/EDREQ0/MTIOC3B/PO26/SCK10/RTS10#/ET0_TX_EN/RMII0_TXD_EN/MMC_D2-A/SDHI_WP-A/QIO2-A	P80/TRDATA0/EDREQ0/MTIOC3B/PO26/SCK10/RTS10#/ET0_TX_EN/RMII0_TXD_EN/MMC_D2-A/SDHI_WP-A/QIO2-A/(SDHI_WP)*1
66	L10	PC4/A20/CS3#/MTIOC3D/MTCLKC/GTETRGD/TMC11/PO25/POE0#/SCK5/CTS8#/SSLA0-A/ET0_TX_CLK/MMC_D1-A/SDHI_D1-A/QIO1-A/QMI-A	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMC11/PO25/POE0#/SCK5/CTS8#/RTS8#/SS8#/SSLA0-A/ET0_TX_CLK/CTS10#/RTS10#/SS10#/MMC_D1-A/SDHI_D1-A/SDSI_D1-A/QIO1-A/QMI-A
67	N11	PC3/A19/MTIOC4D/GTIOC1B-D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER/MMC_D0-A/SDHI_D0-A/QIO0-A/QMO-A	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER/MMC_D0-A/SDHI_D0-A/SDSI_D0-A/QIO0-A/QMO-A
68	M10	P77/CS7#/PO23/TXD11/ET0_RX_ER/RMII0_RX_ER/MMC_CLK-A/SDHI_CLK-A/QSPCLK-A	P77/TRDATA7/CS7#/PO23/TXD11/SMOSI10/SSDA10/ET0_RX_ER/RMII0_RX_ER/MMC_CLK-A/SDHI_CLK-A/SDSI_CLK-A/QSPCLK-A
69	K10	P76/CS6#/PO22/RXD11/ET0_RX_CLK/REF50CK0/MMC_CMD-A/SDHI_CMD-A/QSSL-A	P76/TRDATA6/CS6#/PO22/RXD11/SMISO11/SSCL11/ET0_RX_CLK/REF50CK0/MMC_CMD-A/SDHI_CMD-A/SDSI_CMD-A/QSSL-A
70	L11	PC2/A18/MTIOC4B/GTIOC2B-D/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ET0_RX_DV/MMC_CD-A/SDHI_D3-A	PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ET0_RX_DV/MMC_CD-A/SDHI_D3-A/SDSI_D3-A
71	N12	P75/CS5#/PO20/SCK11/RTS11#/ET0_ERXD0/RMII0_RXD0/MMC_RES-A/SDHI_D2-A	P75/TRSYNC1/CS5#/PO20/SCK11/RTS11#/ET0_ERXD0/RMII0_RXD0/MMC_RES-A/SDHI_D2-A/SDSI_D2-A
72	N13	P74/A20/CS4#/PO19/CTS11#/ET0_ERXD1/RMII0_RXD1	P74/TRDATA5/A20/CS4#/PO19/CTS11#/SS11#/ET0_ERXD1/RMII0_RXD1
73	M12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2-A/ET0_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2-A/ET0_ERXD2/IRQ12
74	D11	VCC	VCC
75	M11	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14
76	E1	VSS	VSS
77	L12	P73/CS3#/PO16/ET0_WOL	P73/TRDATA4/CS3#/PO16/ET0_WOL
78	K11	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ET0_CRS/RMII0_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/SMOSI9/SSDA9/ET0_CRS/RMII0_CRS_DV/TXD11/SMOSI11/SSDA11/SDSI_D1-B

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

144 ピン LFQFP	145 ピン TFLGA	RX64M	RX65N
79	K12	PB6/A14/MTIIOC3D/TIOCA5/PO30/RX D9/ET0_ETXD1/RMII0_TXD1	PB6/A14/MTIIOC3D/TIOCA5/PO30/RX D9/ SMISO9/SSCL9 /ET0_ETXD1/RMII 0_TXD1/ RXD11/SMISO11/SSCL11/S DSI_D0-B
80	K13	PB5/A13/MTIIOC2A/MTIIOC1B/TIOCB4 /TMRI1/PO29/POE4#/SCK9/ RTS9# /E T0_ETXD0/RMII0_TXD0	PB5/A13/MTIIOC2A/MTIIOC1B/TIOCB4 /TMRI1/PO29/POE4#/SCK9/ET0_ETX D0/RMII0_TXD0/ SCK11/SDSI_CLK- B/(LCD_CLK-B)*1
81	J11	PB4/A12/TIOCA4/PO28/CTS9#/ET0_ TX_EN/RMII0_TXD_EN	PB4/A12/TIOCA4/PO28/CTS9#/ RTS9 #/SS9# /ET0_TX_EN/RMII0_TXD_EN/ CTS11#/RTS11#/SS11#/SDSI_CMD- B/(LCD_TCON0-B)*1
82	J10	PB3/A11/MTIIOC0A/MTIIOC4A/TIOCD 3/TCLKD/TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/RMII0_RX_ER	PB3/A11/MTIIOC0A/MTIIOC4A/TIOCD 3/TCLKD/TMO0/PO27/POE11#/SCK4/ SCK6/ET0_RX_ER/RMII0_RX_ER/ SD SI_D3-B/(LCD_TCON1-B)*1
83	J12	PB2/A10/TIOCC3/TCLKC/PO26/CTS4 #/RTS4#/CTS6#/RTS6#/SS4#/SS6#/E T0_RX_CLK/REF50CK0	PB2/A10/TIOCC3/TCLKC/PO26/CTS4 #/RTS4#/CTS6#/RTS6#/SS4#/SS6#/E T0_RX_CLK/REF50CK0/ SDSI_D2- B/(LCD_TCON2-B)*1
84	J13	PB1/A9/MTIIOC0C/MTIIOC4C/TIOCB3/ TMCI0/PO25/TXD4/TXD6/SMOSI4/S MOSI6/SSDA4/SSDA6/ET0_ERXD0/R MII0_RXD0/IRQ4-DS	PB1/A9/MTIIOC0C/MTIIOC4C/TIOCB3/ TMCI0/PO25/TXD4/TXD6/SMOSI4/S MOSI6/SSDA4/SSDA6/ET0_ERXD0/R MII0_RXD0/IRQ4-DS/ (LCD_TCON3- B)*1
85	H10	P72/A19/CS2#/ET0_MDC	P72/A19/CS2#/ET0_MDC
86	H11	P71/A18/CS1#/ET0_MDIO	P71/A18/CS1#/ET0_MDIO
87	H12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4 /RXD6/SMISO4/SMISO6/SSCL4/SSC L6/ET0_ERXD1/RMII0_RXD1/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD4 /RXD6/SMISO4/SMISO6/SSCL4/SSC L6/ET0_ERXD1/RMII0_RXD1/IRQ12/ (LCD_DATA0-B)*1
88	H13	PA7/A7/TIOCB2/PO23/MISOA- B/ET0_WOL	PA7/A7/TIOCB2/PO23/MISOA- B/ET0_WOL/ (LCD_DATA1-B)*1
89	G11	PA6/A6/MTIC5V/MTCLKB/ GTETRG- C /TIOCA2/TMCI3/PO22/POE10#/CTS 5#/RTS5#/SS5#/MOSIA- B/ET0_EXOUT	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TM CI3/PO22/POE10#/CTS5#/RTS5#/SS 5#/MOSIA- B/ET0_EXOUT/ (LCD_DATA2-B)*1
90	G10	PA5/A5/MTIIOC6B/TIOCB1/ GTIIOC0A- C /PO21/RSPCKA-B/ET0_LINKSTA	PA5/A5/MTIIOC6B/TIOCB1/PO21/RSP CKA-B/ET0_LINKSTA/ (LCD_DATA3- B)*1
91	G12	VCC	VCC
92	G13	PA4/A4/MTIC5U/MTCLKA/TIOCA1/T MRI0/PO20/TXD5/SMOSI5/SSDA5/SS LA0-B/ET0_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/T MRI0/PO20/TXD5/SMOSI5/SSDA5/SS LA0-B/ET0_MDC/IRQ5- DS/ (LCD_DATA4-B)*1
93	F11	VSS	VSS
94	F10	PA3/A3/MTIIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA3/A3/MTIIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS/ (LCD_DATA5- B)*1
95	F13	PA2/A2/MTIIOC7A/ GTIIOC1A- C /PO18/RXD5/SMISO5/SSCL5/SSLA 3-B	PA2/A2/MTIIOC7A/PO18/RXD5/SMIS O5/SSCL5/SSLA3-B/ (LCD_DATA6- B)*1

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

144 ピン LFQFP	145 ピン TFLGA	RX64M	RX65N
96	F12	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B /GTIOC2A- C/TIOCB0/PO17/SCK5/SSLA2- B/ET0_WOL/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B /TIOCB0/PO17/SCK5/SSLA2- B/ET0_WOL/IRQ11/(LCD_DATA7- B)*1
97	E10	PA0/A0/BC0#/MTIOC4A/MTIOC6D/G TIOC0B- C/TIOCA0/CACREF/PO16/SSLA1- B/ET0_TX_EN/RMII0_TXD_EN	PA0/A0/BC0#/MTIOC4A/MTIOC6D/TI OCA0/CACREF/PO16/SSLA1- B/ET0_TX_EN/RMII0_TXD_EN/(LCD_ DATA8-B)*1
98	E13	P67/CS7#/DQM1/MTIOC7C/GTIOC1B -C/CRX2/IRQ15	P67/CS7#/DQM1/MTIOC7C/IRQ15
99	E11	P66/CS6#/DQM0/MTIOC7D/GTIOC2B -C/CTX2	P66/CS6#/DQM0/MTIOC7D
100	E12	P65/CS5#/CKE	P65/CS5#/CKE
101	D10	PE7/D15[A15/D15]/MTIOC6A/GTIOC3 A-E/TOC1/MMC_RES#-B/SDHI_WP- B/IRQ7/AN105	PE7/D15[A15/D15]/MTIOC6A/TOC1/M ISOB-B/MMC_RES#-B/SDHI_WP- B/IRQ7/AN105/(D7[A7/D7]/LCD_DAT A9-B)*1
102	D13	PE6/D14[A14/D14]/MTIOC6C/GTIOC3 B-E/TIC1/MMC_CD-B/SDHI_CD- B/IRQ6/AN104	PE6/D14[A14/D14]/MTIOC6C/TIC1/M OSIB-B/MMC_CD-B/SDHI_CD- B/IRQ6/AN104/(D6[A6/D6]/SDHI_CD/ LCD_DATA10-B)*1
103	H2	VCC	VCC
104	C12	P70/SDCLK	P70/SDCLK
105	H3	VSS	VSS
106	D12	PE5/D13[A13/D13]/MTIOC4C/MTIOC2 B/GTIOC0A- A/ET0_RX_CLK/REF50CK0/IRQ5/AN 103	PE5/D13[A13/D13]/MTIOC4C/MTIOC2 B/ET0_RX_CLK/REF50CK0/RSPCKB- B/IRQ5/AN103/(D5[A5/D5]/LCD_DAT A11-B)*1
107	B13	PE4/D12[A12/D12]/MTIOC4D/MTIOC1 A/GTIOC1A- A/PO28/ET0_ERXD2/AN102	PE4/D12[A12/D12]/MTIOC4D/MTIOC1 A/PO28/ET0_ERXD2/SSLB0- B/AN102/(D4[A4/D4]/LCD_DATA12- B)*1
108	A13	PE3/D11[A11/D11]/MTIOC4B/GTIOC2 A- A/PO26/POE8#/TOC3/CTS12#/RTS12 #/SS12#/ET0_ERXD3/MMC_D7- B/AN101	PE3/D11[A11/D11]/MTIOC4B/PO26/P OE8#/TOC3/CTS12#/RTS12#/SS12#/ ET0_ERXD3/MMC_D7- B/AN101/(D3[A3/D3]/LCD_DATA13- B)*1
109	B12	PE2/D10[A10/D10]/MTIOC4A/GTIOC0 B- A/PO23/TIC3/RXD12/SMISO12/SSCL 12/RDX12/MMC_D6-B/IRQ7- DS/AN100	PE2/D10[A10/D10]/MTIOC4A/PO23/TI C3/RXD12/SMISO12/SSCL12/RDX1 2/SSLB3-B/MMC_D6-B/IRQ7- DS/AN100/(D2[A2/D2]/LCD_DATA14- B)*1
110	A12	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/ GTIOC1B- A/PO18/TXD12/SMOSI12/SSDA12/TX DX12/SIOX12/MMC_D5-B/ANEX1	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/P O18/TXD12/SMOSI12/SSDA12/TXD 12/SIOX12/SSLB2-B/MMC_D5- B/ANEX1/(D1[A1/D1]/LCD_DATA15- B)*1
111	C11	PE0/D8[A8/D8]/MTIOC3D/GTIOC2B- A/SCK12/MMC_D4-B/ANEX0	PE0/D8[A8/D8]/MTIOC3D/SCK12/SSL B1-B/MMC_D4- B/ANEX0/(D0[A0/D0]/LCD_DATA16- B)*1
112	D9	P64/CS4#/WE#	P64/CS4#/WE#/(D3[A3/D3])*1
113	C10	P63/CS3#/CAS#	P63/CS3#/CAS#/(D2[A2/D2])*1
114	A11	P62/CS2#/RAS#	P62/CS2#/RAS#/(D1[A1/D1])*1

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

144 ピン LFQFP	145 ピン TFLGA	RX64M	RX65N
115	B11	P61/CS1#/SDCS#	P61/CS1#/SDCS#/(D0[A0/D0])*1
116	L13	VSS	VSS
117	D8	P60/CS0#	P60/CS0#
118	K8	VCC	VCC
119	C9	PD7/D7[A7/D7]/MTIC5U/POE0#/MMC_D1-B/SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/MMC_D1-B/SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107/(SSLC3-A/LCD_DATA17-B)*1
120	A9	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2/MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/IRQ6/AN106/(SSLC2-A/LCD_DATA18-B)*1
121	D7	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1/MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/IRQ5/AN113/(SSLC1-A/LCD_DATA19-B)*1
122	B9	PD4/D4[A4/D4]/MTIOC8B/POE11#/MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0/MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/AN112/(SSLC0-A/LCD_DATA20-B)*1
123	C8	PD3/D3[A3/D3]/MTIOC8D/GTIOC0A-E/POE8#/TOC2/MMC_D3-B/SDHI_D3-B/QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/POE8#/TOC2/RSPCKC/MMC_D3-B/SDHI_D3-B/QIO3-B/IRQ3/AN111/(RSPCKC-A/LCD_DATA21-B)*1
124	A8	PD2/D2[A2/D2]/MTIOC4D/GTIOC0B-E/TIC2/CRX0/MMC_D2-B/SDHI_D2-B/QIO2-B/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/CRX0/MISOC/MMC_D2-B/SDHI_D2-B/QIO2-B/IRQ2/AN110/(MISOC-A/LCD_DATA22-B)*1
125	C7	PD1/D1[A1/D1]/MTIOC4B/GTIOC1A-E/POE0#/CTX0/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/CTX0/MOSIC/IRQ1/AN109/(MOSIC-A/LCD_DATA23-B)*1
126	B8	PD0/D0[A0/D0]/GTIOC1B-E/POE4#/IRQ0/AN108	PD0/D0[A0/D0]/POE4#/IRQ0/AN108/(LCD_EXTCLK-B)*1
127	D6	P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN117	P93/A19/POE0#/CTS7#/RTS7#/SS7#/AN117
128	A7	P92/A18/POE4#/RXD7/SMISO7/SSCL7AN116	P92/A18/POE4#/RXD7/SMISO7/SSCL7AN116
129	B7	P91/A17/SCK7/AN115	P91/A17/SCK7/AN115
130	N8	VSS	VSS
131	A6	P90/A16/TXD7/SMOSI7/SSDA7/AN114	P90/A16/TXD7/SMOSI7/SSDA7AN114
132	M13	VCC	VCC
133	B6	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
134	C5	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
135	A5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
136	E5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004
137	B5	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
138	A4	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
139	C4	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
140	B4	VREFL0	VREFL0
141	A3	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

144 ピン LFQFP	145 ピン TFLGA	RX64M	RX65N
142	C3	VREFH0	VREFH0
143	B2	AVCC0	AVCC0
144	A2	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
-	G4	BSCANP	BSCANP

*1 : フラッシュメモリ (コードフラッシュ) 1.5MB 以上のみ

3.2 100 ピンパッケージ

表 3.2 に 100 ピンパッケージ端子機能の比較を示します。

表 3.2 100 ピンパッケージ端子機能の比較

100 ピン LFQFP	100 ピン TFLGA	RX64M	RX65N
1	A2	AVCC1	AVCC1
2	B1	EMLE	EMLE
3	C2	AVSS1	AVSS1
4	C3	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/CTS0#/RTS0#/SS6#/S S0#	PJ3/EDACK1/MTIOC3C/ET0_EXOUT/ CTS6#/RTS6#/CTS0#/RTS0#/SS6#/S S0#
5	C1	VCL	VCL
6	D4	VBATT	VBATT
7	D3	MD/FINED	MD/FINED
8	D1	XCIN	XCIN
9	D2	XCOU	XCOU
10	E3	RES#	RES#
11	E1	P37/XTAL	P37/XTAL
12	E2	VSS	VSS
13	F1	P36/EXTAL	P36/EXTAL
14	F2	VCC	VCC
15	F3	P35/UPSEL/NMI	P35/UPSEL/NMI
16	E4	P34/TRST#/MTIOC0A/TMCI3/PO12/P OE10#/SCK6/SCK0/ET0_LINKSTA/IR Q4	P34/TRST#/MTIOC0A/TMCI3/PO12/P OE10#/SCK6/SCK0/ET0_LINKSTA/IR Q4
17	G1	P33/EDREQ1/MTIOC0D/TIOC0D/TM RI3/PO11/POE4#/POE11#/RXD6/RXD 0/SMISO6/SMISO0/SSCL6/SSCL0/CR X0/IRQ3-DS	P33/EDREQ1/MTIOC0D/TIOC0D/TM RI3/PO11/POE4#/POE11#/RXD6/RXD 0/SMISO6/SMISO0/SSCL6/SSCL0/CR X0/IRQ3-DS
18	F4	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOU/RTCIC2/POE0#/POE10#/TX D6/TXD0/SMOSI6/SMOSI0/SSDA6/S SDA0/CTX0/USB0_VBUSEN/IRQ2- DS	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOU/RTCIC2/POE0#/POE10#/TX D6/TXD0/SMOSI6/SMOSI0/SSDA6/S SDA0/CTX0/USB0_VBUSEN/IRQ2- DS
19	G2	P31/TMS/MTIOC4D/TMCI2/PO9/RTCI C1/CTS1#/RTS1#/SS1#/IRQ1-DS	P31/TMS/MTIOC4D/TMCI2/PO9/RTCI C1/CTS1#/RTS1#/SS1#/ SSLB0- A /IRQ1-DS
20	G3	P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC 0/POE8#/RXD1/SMISO1/SSCL1/IRQ0 -DS	P30/TDI/MTIOC4B/TMRI3/PO8/RTCIC 0/POE8#/RXD1/SMISO1/SSCL1/ MIS OB-A /IRQ0-DS
21	G4	P27/TCK/CS7#/MTIOC2B/TMCI3/PO7 /SCK1	P27/TCK/CS7#/MTIOC2B/TMCI3/PO7 /SCK1/ RSPCKB-A
22	H1	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/ TXD1/CTS3#/RTS3#/SMOSI1/SS3#/S SDA1	P26/TDO/CS6#/MTIOC2A/TMO1/PO6/ TXD1/CTS3#/RTS3#/SMOSI1/SS3#/S SDA1/ MOSIB_A
23	H2	P25/CS5#/EDACK1/MTIOC4C/MTCLK B/TIOCA4/PO5/RXD3/SMISO3/SSCL3 / SSIDATA1 /ADTRG0#	P25/CS5#/EDACK1/MTIOC4C/MTCLK B/TIOCA4/PO5/RXD3/SMISO3/SSCL3 /ADTRG0#
24	J1	P24/CS4#/EDREQ1/MTIOC4A/MTCL KA/TIOCB4/TMRI1/PO4/SCK3/USB0_ VBUSEN/ SSISCK1	P24/CS4#/EDREQ1/MTIOC4A/MTCL KA/TIOCB4/TMRI1/PO4/SCK3/USB0_ VBUSEN

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

100 ピン LFQFP	100 ピン TFLGA	RX64M	RX65N
25	K1	P23/EDACK0/MTIOC3D/MTCLKD/ GTIOC0A-B /TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3/ SSISCK0	P23/EDACK0/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/CTS0#/RTS0#/SMOSI3/SS0#/SSDA3
26	K2	P22/EDREQ0/MTIOC3B/MTCLKC/ GTIOC1A-B /TIOCC3/TMO0/PO2/SCK0/USB0_OVRCURB/ AUDIO_MCLK	P22/EDREQ0/MTIOC3B/MTCLKC/TIOCC3/TMO0/PO2/SCK0/USB0_OVRCURB
27	J2	P21/MTIOC1B/MTIOC4A/ GTIOC2A-B /TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/USB0_EXICEN/ SSIWS0 /IRQ9	P21/MTIOC1B/MTIOC4A/TIOCA3/TMCI0/PO1/RXD0/SMISO0/SSCL0/USB0_EXICEN/IRQ9/(SCL1)*1
28	K3	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/USB0_ID/ SSIRXD0 /IRQ8	P20/MTIOC1A/TIOCB3/TMRI0/PO0/TXD0/SMOSI0/SSDA0/USB0_ID/IRQ8/(SDA1)*1
29	J3	P17/MTIOC3A/MTIOC3B/MTIOC4B/ GTIOC0B-B /TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/ SSITXD0 /IRQ7/ADTRG1#	P17/MTIOC3A/MTIOC3B/MTIOC4B/TIOCB0/TCLKD/TMO1/PO15/POE8#/SCK1/TXD3/SMOSI3/SSDA3/SDA2-DS/IRQ7/ADTRG1#
30	H3	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/SSCL2-DS/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0#	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/TMO2/PO14/RTCOUT/TXD1/RXD3/SMOSI1/SMISO3/SSDA1/SSCL3/SSCL2-DS/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0#
31	H4	P15/MTIOC0B/MTCLKB/ GTETRG-B /TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/ SSIWS1 /IRQ5	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/TMCI2/PO13/RXD1/SCK3/SMISO1/SSCL1/CRX1-DS/IRQ5
32	K4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/TMRI2/PO15/CTS1#/RTS1#/SS1#/CTX1/USB0_OVRCURA/IRQ4
33	J4	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1#	P13/MTIOC0B/TIOCA5/TMO3/PO13/TXD2/SMOSI2/SSDA2/SDA0[FM+]/IRQ3/ADTRG1#
34	F5	P12/TMCI1/RXD2/SMISO2/SSCL2/SCLO[FM+]/IRQ2	P12/TMCI1/RXD2/SMISO2/SSCL2/SCLO[FM+]/IRQ2
35	J6	VCC_USB	VCC_USB
36	K5	USB0_DM	USB0_DM
37	K6	USB0_DP	USB0_DP
38	J5	VSS_USB0	VSS_USB0
39	H5	P55/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ET0_EXOUT/IRQ10	P55/WAIT#/EDREQ0/MTIOC4D/TMO3/CRX1/ET0_EXOUT/IRQ10/(D0[A0/D0])*1
40	H6	P54/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/CTX1/ET0_LINKSTA	P54/ALE/EDACK0/MTIOC4B/TMCI1/CTS2#/RTS2#/SS2#/CTX1/ET0_LINKSTA/(D1[A1/D1])*1
41	G5	P53/BCLK	P53/BCLK
42	G6	P52/RD#/RXD2/SMISO2/SSCL2	P52/RD#/RXD2/SMISO2/SSCL2/ SSLB3-A
43	K7	P51/WR1#/BC1#/WAIT#/SCK2	P51/WR1#/BC1#/WAIT#/SCK2/ SSLB2-A
44	J7	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2	P50/WR0#/WR#/TXD2/SMOSI2/SSDA2/ SSLB1-A

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

100 ピン LFQFP	100 ピン TFLGA	RX64M	RX65N
45	H7	PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/ GTIOC3A-D /TMO2/TOC0/PO31/CACREF/TXD8/MISOA-A/ET0_COL/IRQ14	PC7/UB/A23/CS0#/MTIOC3A/MTCLKB/TMO2/TOC0/PO31/CACREF/TXD8/ SMOSI8/SSDA8 /MISOA-A/ET0_COL/ TXD10/SMOSI10/SSDA10 /IRQ14
46	H8	PC6/A22/CS1#/MTIOC3C/MTCLKA/ GTIOC3B-D /TMCI2/TIC0/PO30/RXD8/MOSIA-A/ET0_ETXD3/IRQ13	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMCI2/TIC0/PO30/RXD8/ SMISO8/SSCL8 /MOSIA-A/ET0_ETXD3/ RXD10/SMISO10/SSCL10 /IRQ13/ (D2[A2/D2])*1
47	K8	PC5/A21/CS2#/WAIT#/MTIOC3B/MTC LKD/ GTIOC1A-D /TMRI2/PO29/SCK8/RSPCKA-A/ RTS8# /ET0_ETXD2	PC5/A21/CS2#/WAIT#/MTIOC3B/MTC LKD/TMRI2/PO29/SCK8/RSPCKA-A/ET0_ETXD2/ SCK10/(D3[A3/D3])*1
48	J8	PC4/A20/CS3#/MTIOC3D/MTCLKC/ GTETRG-D /TMCI1/PO25/POE0#/SCK5/CTS8#/SSLA0-A/ET0_TX_CLK	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMCI1/PO25/POE0#/SCK5/CTS8#/ RTS8# / SS8# /SSLA0-A/ET0_TX_CLK/ CTS10# / RTS10# / SS10#
49	K9	PC3/A19/MTIOC4D/ GTIOC1B-D /TCLKB/PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER	PC3/A19/MTIOC4D/TCLKB/PO24/TXD5/SMOSI5/SSDA5/ET0_TX_ER
50	K10	PC2/A18/MTIOC4B/ GTIOC2B-D /TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ET0_RX_DV	PC2/A18/MTIOC4B/TCLKA/PO21/RXD5/SMISO5/SSCL5/SSLA3-A/ET0_RX_DV
51	J10	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2-A/ET0_ERXD2/IRQ12	PC1/A17/MTIOC3A/TCLKD/PO18/SCK5/SSLA2-A/ET0_ERXD2/IRQ12
52	J9	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14	PC0/A16/MTIOC3C/TCLKC/PO17/CTS5#/RTS5#/SS5#/SSLA1-A/ET0_ERXD3/IRQ14
53	H10	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ET0_CRS/RMII0_CRS_DV	PB7/A15/MTIOC3B/TIOCB5/PO31/TXD9/ SMOSI9/SSDA9 /ET0_CRS/RMII0_CRS_DV/ TXD11/SMOSI11/SSDA11/SDSI_D1-B
54	H9	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ET0_ETXD1/RMII0_TXD1	PB6/A14/MTIOC3D/TIOCA5/PO30/RXD9/ SMISO9/SSCL9 /ET0_ETXD1/RMII0_TXD1/ RXD11/SMISO11/SSCL11/SDSI_D0-B
55	G7	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/SCK9/ RTS9# /ET0_ETXD0/RMII0_TXD0	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/PO29/POE4#/SCK9/ET0_ETXD0/RMII0_TXD0/ SCK11/SDSI_CLK-B/(LCD_CLK-B)*1
56	G8	PB4/A12/TIOCA4/PO28/CTS9#/ET0_TX_EN/RMII0_TXD_EN	PB4/A12/TIOCA4/PO28/CTS9#/ RTS9# / SS9# /ET0_TX_EN/RMII0_TXD_EN/ CTS11# / RTS11# / SS11# / SDSI_CMD-B/(LCD_TCON0-B)*1
57	F6	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/SCK6/ET0_RX_ER/RMII0_RX_ER	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/PO27/POE11#/SCK6/ET0_RX_ER/RMII0_RX_ER/ SDSI_D3-B/(LCD_TCON1-B)*1
58	F7	PB2/A10/TIOCC3/TCLKC/PO26/CTS6#/RTS6#/SS6#/ET0_RX_CLK/REF50CK0	PB2/A10/TIOCC3/TCLKC/PO26/CTS6#/RTS6#/SS6#/ET0_RX_CLK/REF50CK0/ SDSI_D2-B/(LCD_TCON2-B)*1

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

100 ピン LFQFP	100 ピン TFLGA	RX64M	RX65N
59	G9	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/TXD6/SMOSI6/SSDA6/E T0_ERXD0/RMII0_RXD0/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/ TMCI0/PO25/TXD6/SMOSI6/SSDA6/E T0_ERXD0/RMII0_RXD0/IRQ4- DS/(LCD_TCON3-B)*1
60	G10	VCC	VCC
61	F8	PB0/A8/MTIC5W/TIOCA3/PO24/RXD6 /SMISO6/SSCL6/ET0_ERXD1/RMII0_ RXD1/IRQ12	PB0/A8/MTIC5W/TIOCA3/PO24/RXD6 /SMISO6/SSCL6/ET0_ERXD1/RMII0_ RXD1/IRQ12/(LCD_DATA0-B)*1
62	F10	VSS	VSS
63	F9	PA7/A7/TIOCB2/PO23/MISOA- B/ET0_WOL	PA7/A7/TIOCB2/PO23/MISOA- B/ET0_WOL/(LCD_DATA1-B)*1
64	E7	PA6/A6/MTIC5V/MTCLKB/GTETR- C/TIOCA2/TMCI3/PO22/POE10#/CTS 5#/RTS5#/SS5#/MOSIA- B/ET0_EXOUT	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TM CI3/PO22/POE10#/CTS5#/RTS5#/SS 5#/MOSIA- B/ET0_EXOUT/(LCD_DATA2-B)*1
65	E9	PA5/A5/MTIOC6B/TIOCB1/GTIOC0A- C/PO21/RSPCKA-B/ET0_LINKSTA	PA5/A5/MTIOC6B/TIOCB1/PO21/RSP CKA-B/ET0_LINKSTA/(LCD_DATA3- B)*1
66	E8	PA4/A4/MTIC5U/MTCLKA/TIOCA1/T MRI0/PO20/TXD5/SMOSI5/SSDA5/SS LA0-B/ET0_MDC/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TIOCA1/T MRI0/PO20/TXD5/SMOSI5/SSDA5/SS LA0-B/ET0_MDC/IRQ5- DS/(LCD_DATA4-B)*1
67	E10	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/ TCLKB/PO19/RXD5/SMISO5/SSCL5/ ET0_MDIO/IRQ6-DS/(LCD_DATA5- B)*1
68	E6	PA2/A2/MTIOC7A/GTIOC1A- C/PO18/RXD5/SMISO5/SSCL5/SSLA 3-B	PA2/A2/MTIOC7A/PO18/RXD5/SMIS O5/SSCL5/SSLA3-B/(LCD_DATA6- B)*1
69	D9	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B /GTIOC2A- C/TIOCB0/PO17/SCK5/SSLA2- B/ET0_WOL/IRQ11	PA1/A1/MTIOC0B/MTCLKC/MTIOC7B /TIOCB0/PO17/SCK5/SSLA2- B/ET0_WOL/IRQ11/(LCD_DATA7- B)*1
70	D10	PA0/A0/BC0#/MTIOC4A/MTIOC6D/G TIOC0B- C/TIOCA0/CACREF/PO16/SSLA1- B/ET0_TX_EN/RMII0_TXD_EN	PA0/A0/BC0#/MTIOC4A/MTIOC6D/TI OCA0/CACREF/PO16/SSLA1- B/ET0_TX_EN/RMII0_TXD_EN/(LCD_ DATA8-B)*1
71	D8	PE7/D15[A15/D15]/MTIOC6A/GTIOC3 A-E/TOC1/MMC_RES#-B/SDHI_WP- B/IRQ7/AN105	PE7/D15[A15/D15]/MTIOC6A/TOC1/M ISOB-B/MMC_RES#-B/SDHI_WP- B/IRQ7/AN105/(D7[A7/D7]/LCD_DAT A9-B)*1
72	D7	PE6/D14[A14/D14]/MTIOC6C/GTIOC3 B-E/TIC1/MMC_CD-B/SDHI_CD- B/IRQ6/AN104	PE6/D14[A14/D14]/MTIOC6C/TIC1/M OSIB-B/MMC_CD-B/SDHI_CD- B/IRQ6/AN104/(D6[A6/D6]/SDHI_CD/ LCD_DATA10-B)*1
73	C9	PE5/D13[A13/D13]/MTIOC4C/MTIOC2 B/GTIOC0A- A/ET0_RX_CLK/REF50CK0/IRQ5/AN 103	PE5/D13[A13/D13]/MTIOC4C/MTIOC2 B/ET0_RX_CLK/REF50CK0/RSPCKB- B/IRQ5/AN103/(D5[A5/D5]/LCD_DAT A11-B)*1
74	C10	PE4/D12[A12/D12]/MTIOC4D/MTIOC1 A/GTIOC1A- A/PO28/ET0_ERXD2/AN102	PE4/D12[A12/D12]/MTIOC4D/MTIOC1 A/PO28/ET0_ERXD2/SSLB0- B/AN102/(D4[A4/D4]/LCD_DATA12- B)*1

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

100 ピン LFQFP	100 ピン TFLGA	RX64M	RX65N
75	B10	PE3/D11[A11/D11]/MTIOC4B/GTIOC2A-A/PO26/POE8#/TOC3/CTS12#/RTS12#/SS12#/ET0_ERXD3/MMC_D7-B/AN101	PE3/D11[A11/D11]/MTIOC4B/PO26/POE8#/TOC3/CTS12#/RTS12#/SS12#/ET0_ERXD3/MMC_D7-B/AN101/(D3[A3/D3]/LCD_DATA13-B)*1
76	A10	PE2/D10[A10/D10]/MTIOC4A/GTIOC0B-A/PO23/TIC3/RXD12/SMISO12/SSCL12/RDX12/MMC_D6-B/IRQ7-DS/AN100	PE2/D10[A10/D10]/MTIOC4A/PO23/TIC3/RXD12/SMISO12/SSCL12/RDX12/SSLB3-B/MMC_D6-B/IRQ7-DS/AN100/(D2[A2/D2]/LCD_DATA14-B)*1
77	A9	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/GTIOC1B-A/PO18/TXD12/SMOSI12/SSDA12/TXD12/SIOX12/MMC_D5-B/ANEX1	PE1/D9[A9/D9]/MTIOC4C/MTIOC3B/PO18/TXD12/SMOSI12/SSDA12/TXD12/SIOX12/SSLB2-B/MMC_D5-B/ANEX1/(D1[A1/D1]/LCD_DATA15-B)*1
78	A8	PE0/D8[A8/D8]/MTIOC3D/GTIOC2B-A/SCK12/MMC_D4-B/ANEX0	PE0/D8[A8/D8]/MTIOC3D/SCK12/SSLB1-B/MMC_D4-B/ANEX0/(D0[A0/D0]/LCD_DATA16-B)*1
79	B9	PD7/D7[A7/D7]/MTIC5U/POE0#/MMC_D1-B/SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107	PD7/D7[A7/D7]/MTIC5U/POE0#/SSLC3/MMC_D1-B/SDHI_D1-B/QIO1-B/QMI-B/IRQ7/AN107/(SSLC3-A/LCD_DATA17-B)*1
80	B8	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/IRQ6/AN106	PD6/D6[A6/D6]/MTIC5V/MTIOC8A/POE4#/SSLC2/MMC_D0-B/SDHI_D0-B/QIO0-B/QMO-B/IRQ6/AN106/(SSLC2-A/LCD_DATA18-B)*1
81	C8	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/IRQ5/AN113	PD5/D5[A5/D5]/MTIC5W/MTIOC8C/POE10#/SSLC1/MMC_CLK-B/SDHI_CLK-B/QSPCLK-B/IRQ5/AN113/(SSLC1-A/LCD_DATA19-B)*1
82	A7	PD4/D4[A4/D4]/MTIOC8B/POE11#/MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/AN112	PD4/D4[A4/D4]/MTIOC8B/POE11#/SSLC0/MMC_CMD-B/SDHI_CMD-B/QSSL-B/IRQ4/AN112/(SSLC0-A/LCD_DATA20-B)*1
83	B7	PD3/D3[A3/D3]/MTIOC8D/GTIOC0A-E/POE8#/TOC2/MMC_D3-B/SDHI_D3-B/QIO3-B/IRQ3/AN111	PD3/D3[A3/D3]/MTIOC8D/POE8#/TOC2/RSPCKC/MMC_D3-B/SDHI_D3-B/QIO3-B/IRQ3/AN111/(RSPCKC-A/LCD_DATA21-B)*1
84	C7	PD2/D2[A2/D2]/MTIOC4D/GTIOC0B-E/TIC2/CRX0/MMC_D2-B/SDHI_D2-B/QIO2-B/IRQ2/AN110	PD2/D2[A2/D2]/MTIOC4D/TIC2/CRX0/MISOC/MMC_D2-B/SDHI_D2-B/QIO2-B/IRQ2/AN110/(MISOC-A/LCD_DATA22-B)*1
85	B6	PD1/D1[A1/D1]/MTIOC4B/GTIOC1A-E/POE0#/CTX0/IRQ1/AN109	PD1/D1[A1/D1]/MTIOC4B/POE0#/CTX0/MOSIC/IRQ1/AN109/(MOSIC-A/LCD_DATA23-B)*1
86	A6	PD0/D0[A0/D0]/GTIOC1B-E/POE4#/IRQ0/AN108	PD0/D0[A0/D0]/POE4#/IRQ0/AN108/(LCD_EXTCLK-B)*1
87	C6	P47/IRQ15-DS/AN007	P47/IRQ15-DS/AN007
88	D6	P46/IRQ14-DS/AN006	P46/IRQ14-DS/AN006
89	D5	P45/IRQ13-DS/AN005	P45/IRQ13-DS/AN005
90	B5	P44/IRQ12-DS/AN004	P44/IRQ12-DS/AN004

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

100 ピン LFQFP	100 ピン TFLGA	RX64M	RX65N
91	A5	P43/IRQ11-DS/AN003	P43/IRQ11-DS/AN003
92	C5	P42/IRQ10-DS/AN002	P42/IRQ10-DS/AN002
93	E5	P41/IRQ9-DS/AN001	P41/IRQ9-DS/AN001
94	A4	VREFL0	VREFL0
95	B4	P40/IRQ8-DS/AN000	P40/IRQ8-DS/AN000
96	C4	VREFH0	VREFH0
97	B3	AVCC0	AVCC0
98	A3	P07/IRQ15/ADTRG0#	P07/IRQ15/ADTRG0#
99	B2	AVSS0	AVSS0
100	A1	P05/IRQ13/DA1	P05/IRQ13/DA1

*1 : フラッシュメモリ（コードフラッシュ）1.5MB 以上のみ

3.3 176/177 ピンパッケージ

表 3.3 に 176/177 ピンパッケージ端子機能の比較を示します。

表 3.3 176/177 ピンパッケージ端子機能の比較

176 ピン LFQFP	176/177 ピン TFLGA LFBGA	RX64M	RX65N (コードフラッシュ 1.5MB 以上のみ)
1	A1	AVSS0	AVSS0
2	B1	P05/ IRQ13/ DA1	P05/ IRQ13/ DA1
3	C2	AVCC1	AVCC1
4	D3	P03/ IRQ11/ DA0	P03/ IRQ11/ DA0
5	C1	AVSS1	AVSS1
6	D2	P02/ TMCI1/ SCK6/ IRQ10/ AN120	P02/ TMCI1/ SCK6/ IRQ10/ AN120
7	D1	P01/ TMCI0/ RXD6/ SMISO6/ SSCL6/ IRQ9/ AN119	P01/ TMCI0/ RXD6/ SMISO6/ SSCL6/ IRQ9/ AN119
8	D4	P00/ TMRI0/ TXD6/ SMOSI6/ SSDA6/ IRQ8/ AN118	P00/ TMRI0/ TXD6/ SMOSI6/ SSDA6/ IRQ8/ AN118
9	E3	PF5/ IRQ4	PF5/ IRQ4
10	E2	EMLE	EMLE
11	E1	PJ5/ POE8#/ CTS2#/ RTS2#/ SS2#	PJ5/ POE8#/ CTS2#/ RTS2#/ SS2#
12	A7	VSS	VSS
13	F3	PJ3/ EDACK1/ MTIOC3C/ ET0_EXOUT/ CTS6#/ RTS6#/ CTS0#/ RTS0#/ SS6#/ SS0#	PJ3/ EDACK1/ MTIOC3C/ ET0_EXOUT/ CTS6#/ RTS6#/ SS6#/ CTS0#/ RTS0#/ SS0#
14	F2	VCL	VCL
15	F1	VBATT	VBATT
16	-	NC	NC
17	G4	TRST#/ PF4	TRST#/ PF4
18	G3	MD/ FINED	MD/ FINED
19	G1	XCIN	XCIN
20	G2	XCOUT	XCOUT
21	H3	RES#	RES#
22	H1	XTAL/ P37	XTAL/ P37
23	B12	VSS	VSS
24	J1	EXTAL/ P36	EXTAL/ P36
25	A6	VCC	VCC
26	H4	UPSEL/ P35/ NMI	UPSEL/ P35
27	J3	P34/ MTIOC0A/ TMCI3/ PO12/ POE10#/ SCK6/ SCK0/ ET0_LINKSTA/ IRQ4	P34/ MTIOC0A/ TMCI3/ PO12/ POE10#/ ET0_LINKSTA/ SCK6/ SCK0/ IRQ4
28	K1	P33/ EDREQ1/ MTIOC0D/ TIOC0D/ TMRI3/ PO11/ POE4#/ POE11#/ RXD6/ RXD0/ SMISO6/ SMISO0/ SSCL6/ SSCL0/ CRX0/ PCKO/ IRQ3- DS	P33/ EDREQ1/ MTIOC0D/ TIOC0D/ TMRI3/ PO11/ POE4#/ POE11#/ RXD6/ SMISO6/ SSCL6/ RXD0/ SMISO0/ SSCL0/ CRX0/ PCKO/ IRQ3-DS

176 ピン LFQFP	176/177 ピン TFLGA LFBGA	RX64M	RX65N (コードフラッシュ 1.5MB 以上のみ)
29	K2	P32/ MTIOC0C/ TIOCC0/ TMO3/ PO10/ RTCOUT/ RTCIC2/ POE0#/ POE10#/ TXD6/ TXD0/ SMOSI6/ SMOSI0/ SSDA6/ SSDA0/ CTX0/ USB0_VBUSEN/ VSYNC/ IRQ2-DS	P32/ MTIOC0C/ TIOCC0/ TMO3/ PO10/ RTCIC2/ RTCOUT/ POE0#/ POE10#/ TXD6/ SMOSI6/ SSDA6/ TXD0/ SMOSI0/ SSDA0/ CTX0/ USB0_VBUSEN/ VSYNC/ IRQ2-DS
30	J4	TMS/ PF3	TMS/ PF3
31	K3	TDI/ PF2/ RXD1/ SMISO1/ SSCL1	TDI/ PF2/ RXD1/ SMISO1/ SSCL1
32	L1	P31/ MTIOC4D/ TMCI2/ PO9/ RTCIC1/ CTS1#/ RTS1#/ SS1#/ ET1_MDC/ IRQ1-DS	P31/ MTIOC4D/ TMCI2/ PO9/ RTCIC1/ CTS1#/ RTS1#/ SS1#/ SSLB0-A/ IRQ1-DS
33	L2	P30/ MTIOC4B/ TMRI3/ PO8/ RTCIC0/ POE8#/ RXD1/ SMISO1/ SSCL1/ ET1_MDIO/ IRQ0-DS	P30/ MTIOC4B/ TMRI3/ PO8/ RTCIC0/ POE8#/ RXD1/ SMISO1/ SSCL1/ MISOB-A/ IRQ0-DS
34	K4	TCK/ PF1/ SCK1	TCK/ PF1/ SCK1
35	L3	TDO/ PF0/ TXD1/ SMOSI1/ SSDA1	TDO/ PF0/ TXD1/ SMOSI1/ SSDA1
36	M1	P27/ CS7#/ MTIOC2B/ TMCI3/ PO7/ SCK1/ ET1_WOL	P27/ CS7#/ MTIOC2B/ TMCI3/ PO7/ SCK1/ RSPCKB-A
37	M2	P26/ CS6#/ MTIOC2A/ TMO1/ PO6/ TXD1/ CTS3#/ RTS3#/ SMOSI1/ SS3#/ SSDA1/ ET1_EXOUT	P26/ CS6#/ MTIOC2A/ TMO1/ PO6/ TXD1/ SMOSI1/ SSDA1/ CTS3#/ RTS3#/ SS3#/ MOSIB-A
38	L4	P25/ CS5#/ EDACK1/ MTIOC4C/ MTCLKB/ TIOCA4/ PO5/ RXD3/ SMISO3/ SSCL3/ SSIDATA1/ HSYNC/ ADTRG0#	P25/ CS5#/ EDACK1/ MTIOC4C/ MTCLKB/ TIOCA4/ PO5/ RXD3/ SMISO3/ SSCL3/ SDHI_CD/ HSYNC/ ADTRG0#
39	A9	VCC	VCC
40	M3	P24/ CS4#/ EDREQ1/ MTIOC4A/ MTCLKA/ TIOCB4/ TMRI1/ PO4/ SCK3/ USB0_VBUSEN/ SSISCK1/ PIXCLK	P24/ CS4#/ EDREQ1/ MTIOC4A/ MTCLKA/ TIOCB4/ TMRI1/ PO4/ SCK3/ USB0_VBUSEN/ SDHI_WP/ PIXCLK
41	C14	VSS	VSS
42	N2	P23/ EDACK0/ MTIOC3D/ MTCLKD/ GTIOC0A-B/ TIOCD3/ PO3/ TXD3/ CTS0#/ RTS0#/ SMOSI3/ SS0#/ SSDA3/ SSISCK0/ PIXD7	P23/ EDACK0/ MTIOC3D/ MTCLKD/ TIOCD3/ PO3/ TXD3/ SMOSI3/ SSDA3/ CTS0#/ RTS0#/ SS0#/ SDHI_D1-C/ PIXD7
43	N3	P22/ EDREQ0/ MTIOC3B/ MTCLKC/ GTIOC1A-B/ TIOCC3/ TMO0/ PO2/ SCK0/ USB0_OVRCURB/ USBA_OVRCURB/ AUDIO_MCLK/ PIXD6	P22/ EDREQ0/ MTIOC3B/ MTCLKC/ TIOCC3/ TMO0/ PO2/ SCK0/ USB0_OVRCURB/ SDHI_D0-C/ PIXD6
44	R1	P21/ MTIOC1B/ MTIOC4A/ GTIOC2A- B/ TIOCA3/ TMCI0/ PO1/ RXD0/ SMISO0/ SSCL0/ USB0_EXICEN/ USBA_EXICEN/ SSIWS0/ PIXD5/ IRQ9	P21/ MTIOC1B/ MTIOC4A/ TIOCA3/ TMCI0/ PO1/ RXD0/ SMISO0/ SSCL0/ SCL1/ USB0_EXICEN/ SDHI_CLKC/ PIXD5/ IRQ9
45	R2	P20/ MTIOC1A/ TIOCB3/ TMRI0/ PO0/ TXD0/ SMOSI0/ SSDA0/ USB0_ID/ USBA_ID/ SSIRXD0/ PIXD4/ IRQ8	P20/ MTIOC1A/ TIOCB3/ TMRI0/ PO0/ TXD0/ SMOSI0/ SSDA0/ SDA1/ USB0_ID/ SDHI_CMD-C/ PIXD4/ IRQ8

176 ピン LFQFP	176/177 ピン TFLGA LFBGA	RX64M	RX65N (コードフラッシュ 1.5MB 以上のみ)
46	P2	P17/ MTIOC3A/ MTIOC3B/ MTIOC4B/ GTIOC0B-B / TIOCB0/ TCLKD/ TMO1/ PO15/ POE8#/ SCK1/ TXD3/ SMOSI3/ SSDA3/ SDA2-DS/ SSITXD0 / PIXD3/ IRQ7/ ADTRG1#	P17/ MTIOC3A/ MTIOC3B/ MTIOC4B/ TIOCB0/ TCLKD/ TMO1/ PO15/ POE8#/ SCK1/ TXD3/ SMOSI3/ SSDA3/ SDA2-DS/ SDHI_D3-C / PIXD3/ IRQ7/ ADTRG1#
47	P3	P87/ MTIOC4C/ GTIOC1B-B / TIOCA2/ TXD10/ PIXD2	P87/ MTIOC4C/ TIOCA2/ SMOSI10 / SSDA10 / TXD10/ SDHI_D2-C / PIXD2
48	R3	P16/ MTIOC3C/ MTIOC3D/ TIOCB1/ TCLKC/ TMO2/ PO14/ RTCOUT/ TXD1/ RXD3/ SMOSI1/ SMISO3/ SSDA1/ SSCL3/ SCL2-DS/ USB0_VBUS/ USB0_VBUSEN/ USB0_OVRCURB/ IRQ6/ ADTRG0#	P16/ MTIOC3C/ MTIOC3D/ TIOCB1/ TCLKC/ TMO2/ PO14/ RTCOUT/ TXD1/ SMOSI1/ SSDA1/ RXD3/ SMISO3/ SSCL3/ SCL2-DS/ USB0_VBUSEN/ USB0_VBUS/ USB0_OVRCURB/ IRQ6/ ADTRG0#
49	M4	P86/ MTIOC4D/ GTIOC2B-B / TIOCA0/ RXD10/ PIXD1	P86/ MTIOC4D/ TIOCA0/ SMISO10 / SSCL10 / RXD10/ PIXD1
50	N4	P15/ MTIOC0B/ MTCLKB/ GTETRG-B / TIOCB2/ TCLKB/ TMC12/ PO13/ RXD1/ SCK3/ SMISO1/ SSCL1/ CRX1-DS/ USBA_VBUSEN / SSIWS1 / PIXD0/ IRQ5	P15/ MTIOC0B/ MTCLKB/ TIOCB2/ TCLKB/ TMC12/ PO13/ RXD1/ SMISO1/ SSCL1/ SCK3/ CRX1-DS/ PIXD0/ IRQ5
51	P4	P14/ MTIOC3A/ MTCLKA/ TIOCB5/ TCLKA/ TMRI2/ PO15/ CTS1#/ RTS1#/ SS1#/ CTX1/ USB0_OVRCURA/ IRQ4	P14/ MTIOC3A/ MTCLKA/ TIOCB5/ TCLKA/ TMRI2/ PO15/ CTS1#/ RTS1#/ SS1#/ CTX1/ USB0_OVRCURA/ LCD_CLK-A / IRQ4
52	R4	P13/ WR2#/ BC2#/ MTIOC0B/ TIOCA5/ TMO3/ PO13/ TXD2/ SMOSI2/ SSDA2/ SDA0[FM+]/ IRQ3/ ADTRG1#	P13/ WR2#/ BC2#/ MTIOC0B/ TIOCA5/ TMO3/ PO13/ TXD2/ SMOSI2/ SSDA2/ SDA0[FM+]/ LCD_TCON0-A / IRQ3/ ADTRG1#
53	N5	P12/ WR3#/ BC3#/ MTIC5U/ TMC11/ RXD2/ SMISO2/ SSCL2/ SCL0[FM+]/ IRQ2	P12/ WR3#/ BC3#/ MTIC5U/ TMC11/ RXD2/ SMISO2/ SSCL2/ SCL0[FM+]/ LCD_TCON1-A / IRQ2
54	M5/P6	VCC_USB	VCC_USB
55	R5	USB0_DM	USB0_DM
56	P5/R6	USB0_DP	USB0_DP
57	N6/P5	VSS_USB	VSS_USB
58	M6/M5	AVCC_USBA	PJ2 / TXD8/ SMOSI8 / SSDA8 / SSLC3-B / LCD_TCON2-A
59	M7/M6	USBA_RREF	PJ1 / MTIOC6A/ RXD8/ SMISO8 / SSCL8 / SSLC2-B / LCD_TCON3-A
60	P6/N6	AVSS_USBA	PJ0 / MTIOC6B/ SCK8 / SSLC1-B / LCD_DATA0-A
61	R6/M7	PVSS_USBA	P85 / MTIOC6C/ TIOCC0/ LCD_DATA1-A
62	N7	VSS2_USBA	P84 / MTIOC6D/ LCD_DATA2-A
63	P7	USBA_DM	P57 / RXD7/ SMISO7 / SSCL7 / SSLC0-B / LCD_DATA3-A
64	R7	USBA_DP	P56 / EDACK1/ MTIOC3C/ TIOCA1/ SCK7 / RSPCKC-B / LCD_DATA4-A

176 ピン LFQFP	176/177 ピン TFLGA LFBGA	RX64M	RX65N (コードフラッシュ 1.5MB 以上のみ)
65	N8/M8	VSS1_USBA	P55/ D0[A0/D0]/ EDREQ0/ MTIOC4D/ TMO3/ ET0_EXOUT/ TXD7/ SMOSI7/ SSDA7/ MISOC-B/ CRX1/ LCD_DATA5-A/ IRQ10
66	M8/N8	VCC_USBA	P54/ D1[A1/D1]/ EDACK0/ MTIOC4B/ TMCI1/ ET0_LINKSTA/ CTS2#/ RTS2#/ SS2#/ MOSIC-B/ CTX1/ LCD_DATA6-A
67	R8	P11/ MTIC5V/ TMCI3/ SCK2/ USBA_VBUS/ USBA_VBUSEN/ IRQ1	P11/ MTIC5V/ TMCI3/ SCK2/ LCD_DATA7-A/ IRQ1
68	P8	P10/ ALE/ MTIC5W/ TMRI3/ USBA_OVRCURA/ IRQ0	P10/ ALE/ MTIC5W/ TMRI3/ IRQ0
69	R9	P53/ BCLK	P53/ BCLK
70	P9	P52/ RD#/ RXD2/ SMISO2/ SSCL2	P52/ RD#/ RXD2/ SMISO2/ SSCL2/ SSLB3-A
71	N9	P51/ WR1#/ BC1#/ WAIT#/ SCK2	P51/ WR1#/ BC1#/ WAIT#/ SCK2/ SSLB2-A
72	M9	P50/ WR0#/ WR#/ TXD2/ SMOSI2/ SSDA2	P50/ WR0#/ WR#/ TXD2/ SMOSI2/ SSDA2/ SSLB1-A
73	D8	VSS	VSS
74	P10	P83/ EDACK1/ MTIOC4C/ GTIOC0A- D/ CTS10#/ ET0_CRS/ RMII0_CRS_DV/ SCK10	P83/ EDACK1/ MTIOC4C/ ET0_CRS/ RMII0_CRS_DV/ SCK10/ SS10#/ CTS10#/ LCD_DATA8-A
75	C11	VCC	VCC
76	N10	UB/ PC7/ A23/ CS0#/ MTIOC3A/ MTCLKB/ GTIOC3A-D/ TMO2/ TOC0/ PO31/ CACREF/ TXD8/ MISOA-A/ ET0_COL/ MMC_D7-A/ IRQ14	UB/ PC7/ A23/ CS0#/ MTIOC3A/ MTCLKB/ TMO2/ PO31/ TOC0/ CACREF/ ET0_COL/ TXD8/ SMOSI8/ SSDA8/ SMOSI10/ SSDA10/ TXD10/ MISOA-A/ MMC_D7-A/ LCD_DATA9- A/ IRQ14
77	P11	PC6/ A22/ CS1#/ MTIOC3C/ MTCLKA/ GTIOC3B-D/ TMCI2/ TIC0/ PO30/ RXD8/ MOSIA-A/ ET0_ETXD3/ MMC_D6-A/ IRQ13	PC6/ D2[A2/D2]/ A22/ CS1#/ MTIOC3C/ MTCLKA/ TMCI2/ PO30/ TIC0/ ET0_ETXD3/ RXD8/ SMISO8/ SSCL8/ SMISO10/ SSCL10/ RXD10/ MOSIA-A/ MMC_D6-A/ LCD_DATA10- A/ IRQ13
78	M10	PC5/ A21/ CS2#/ WAIT#/ MTIOC3B/ MTCLKD/ GTIOC1A-D/ TMRI2/ PO29/ SCK8/ RSPCKA-A/ RTS8#/ ET0_ETXD2/ MMC_D5-A	PC5/ D3[A3/D3]/ A21/ CS2#/ WAIT#/ MTIOC3B/ MTCLKD/ TMRI2/ PO29/ ET0_ETXD2/ SCK8/ SCK10/ RSPCKA-A/ MMC_D5-A/ LCD_DATA11-A
79	N11	P82/ EDREQ1/ MTIOC4A/ GTIOC2A- D/ PO28/ TXD10/ ET0_ETXD1/ RMII0_TXD1/ MMC_D4-A	P82/ EDREQ1/ MTIOC4A/ PO28/ ET0_ETXD1/ RMII0_TXD1/ SMOSI10/ SSDA10/ TXD10/ MMC_D4-A/ LCD_DATA12-A
80	M11	P81/ EDACK0/ MTIOC3D/ GTIOC0B- D/ PO27/ RXD10/ ET0_ETXD0/ RMII0_TXD0/ MMC_D3-A/ SDHI_CD- A/ QIO3-A	P81/ EDACK0/ MTIOC3D/ PO27/ ET0_ETXD0/ RMII0_TXD0/ SMISO10/ SSCL10/ RXD10/ QIO3-A/ SDHI_CD/ MMC_D3-A/ LCD_DATA13-A

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

176 ピン LFQFP	176/177 ピン TFLGA LFBGA	RX64M	RX65N (コードフラッシュ 1.5MB 以上のみ)
81	R12	P80/ EDREQ0/ MTIOC3B/ PO26/ SCK10/ RTS10#/ ET0_TX_EN/ RMII0_TXD_EN/ MMC_D2-A/ SDHI_WP-A/ QIO2-A	P80/ EDREQ0/ MTIOC3B/ PO26/ ET0_TX_EN/ RMII0_TXD_EN/ SCK10/ RTS10#/ QIO2-A/ SDHI_WP / MMC_D2-A/ LCD_DATA14-A
82	P12	PC4/ A20/ CS3#/ MTIOC3D/ MTCLKC/ GTETRG-D / TMC11/ PO25/ POE0#/ SCK5/ CTS8#/ SSLA0-A/ ET0_TX_CLK/ MMC_D1-A/ SDHI_D1- A/ QIO1-A/ QMI-A	PC4/ A20/ CS3#/ MTIOC3D/ MTCLKC/ TMC11/ PO25/ POE0#/ ET0_TX_CLK/ SCK5/ CTS8#/ RTS8# / SS8# / SS10# / CTS10# / RTS10# / SSLA0-A/ QMI-A/ QIO1-A/ SDHI_D1- A/ SDSI_D1-A / MMC_D1-A/ LCD_DATA15-A
83	N12	PC3/ A19/ MTIOC4D/ GTIOC1B-D / TCLKB/ PO24/ TXD5/ SMOSI5/ SSDA5/ ET0_TX_ER/ MMC_D0-A/ SDHI_D0-A/ QIO0-A/ QMO-A	PC3/ A19/ MTIOC4D/ TCLKB/ PO24/ ET0_TX_ER/ TXD5/ SMOSI5/ SSDA5/ QMO-A/ QIO0-A/ SDHI_D0-A/ SDSI_D0-A / MMC_D0-A/ LCD_DATA16-A
84	M12	P77/ CS7#/ PO23/ TXD11/ ET0_RX_ER/ RMII0_RX_ER/ MMC_CLK-A/ SDHI_CLK-A/ QSPCLK- A	P77/ CS7#/ PO23/ ET0_RX_ER/ RMII0_RX_ER/ SMOSI11 / SSDA11 / TXD11/ QSPCLK-A/ SDHI_CLKA / SDSI_CLKA / MMC_CLKA / LCD_DATA17-A
85	R13	P76/ CS6#/ PO22/ RXD11/ ET0_RX_CLK/ REF50CK0/ MMC_CMD-A/ SDHI_CMD-A/ QSSL-A	P76/ CS6#/ PO22/ ET0_RX_CLK/ REF50CK0/ SMISO11 / SSCL11 / RXD11/ QSSL-A/ SDHI_CMD-A/ SDSI_CMDA / MMC_CMD-A/ LCD_DATA18-A
86	P13	PC2/ A18/ MTIOC4B/ GTIOC2B-D / TCLKA/ PO21/ RXD5/ SMISO5/ SSCL5/ SSLA3-A/ ET0_RX_DV/ MMC_CD-A/ SDHI_D3-A	PC2/ A18/ MTIOC4B/ TCLKA/ PO21/ ET0_RX_DV/ RXD5/ SMISO5/ SSCL5/ SSLA3-A/ SDHI_D3-A/ SDSI_D3-A / MMC_CD-A/ LCD_DATA19-A
87	P14	P75/ CS5#/ PO20/ SCK11/ RTS11#/ ET0_ERXD0/ RMII0_RXD0/ MMC_RES#-A/ SDHI_D2-A	P75/ CS5#/ PO20/ ET0_ERXD0/ RMII0_RXD0/ SCK11/ RTS11#/ SDHI_D2-A/ SDSI_D2-A / MMC_RES#-A/ LCD_DATA20-A
88	R14	P74/ A20/ CS4#/ PO19/ CTS11#/ ET0_ERXD1/ RMII0_RXD1	P74/ A20/ CS4#/ PO19/ ET0_ERXD1/ RMII0_RXD1/ SS11# / CTS11#/ LCD_DATA21-A
89	R15	PC1/ A17/ MTIOC3A/ TCLKD/ PO18/ SCK5/ SSLA2-A/ ET0_ERXD2/ IRQ12	PC1/ A17/ MTIOC3A/ TCLKD/ PO18/ ET0_ERXD2/ SCK5/ SSLA2-A/ LCD_DATA22-A / IRQ12
90	D13	VCC	VCC
91	N13	PC0/ A16/ MTIOC3C/ TCLKC/ PO17/ CTS5#/ RTS5#/ SS5#/ SSLA1-A/ ET0_ERXD3/ IRQ14	PC0/ A16/ MTIOC3C/ TCLKC/ PO17/ ET0_ERXD3/ CTS5#/ RTS5#/ SS5#/ SSLA1-A/ IRQ14
92	E4	VSS	VSS
93	N14	P73/ CS3#/ PO16/ ET0_WOL	P73/ CS3#/ PO16/ ET0_WOL/ LCD_EXTCLK-A

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

176 ピン LFQFP	176/177 ピン TFLGA LFBGA	RX64M	RX65N (コードフラッシュ 1.5MB 以上のみ)
94	M13	PB7/ A15/ MTIOC3B/ TIOCB5/ PO31/ TXD9/ ET0_CRS/ RMII0_CRS_DV	PB7/ A15/ MTIOC3B/ TIOCB5/ PO31/ ET0_CRS/ RMII0_CRS_DV/ TXD9/ SMOSI9/ SSDA9/ SMOSI11/ SSDA11/ TXD11/ SDSDI_D1-B
95	L12	PB6/ A14/ MTIOC3D/ TIOCA5/ PO30/ RXD9/ ET0_ETXD1/ RMII0_TXD1	PB6/ A14/ MTIOC3D/ TIOCA5/ PO30/ ET0_ETXD1/ RMII0_TXD1/ RXD9/ SMISO9/ SSCL9/ SMISO11/ SSCL11/ RXD11/ SDSDI_D0-B
96	M14	PB5/ A13/ MTIOC2A/ MTIOC1B/ TIOCB4/ TMR11/ PO29/ POE4#/ SCK9/ RTS9# / ET0_ETXD0/ RMII0_TXD0	PB5/ A13/ MTIOC2A/ MTIOC1B/ TIOCB4/ TMR11/ PO29/ POE4#/ ET0_ETXD0/ RMII0_TXD0/ SCK9/ SCK11/ SDSDI_CLKB/ LCD_CLK-B
97	M15	PB4/ A12/ TIOCA4/ PO28/ CTS9#/ ET0_TX_EN/ RMII0_TXD_EN	PB4/ A12/ TIOCA4/ PO28/ ET0_TX_EN/ RMII0_TXD_EN/ CTS9#/ RTS9#/ SS9#/ SS11#/ CTS11#/ RTS11#/ SDSDI_CMDB/ LCD_TCON0- B
98	L13	PB3/ A11/ MTIOC0A/ MTIOC4A/ TIOCD3/ TCLKD/ TMO0/ PO27/ POE11# / SCK4/ SCK6/ ET0_RX_ER/ RMII0_RX_ER	PB3/ A11/ MTIOC0A/ MTIOC4A/ TIOCD3/ TCLKD/ TMO0/ PO27/ POE11#/ ET0_RX_ER/ RMII0_RX_ER/ SCK4/ SCK6/ SDSDI_D3-B/ LCD_TCON1-B
99	K12	PB2/ A10/ TIOCC3/ TCLKC/ PO26/ CTS4#/ RTS4#/ CTS6#/ RTS6#/ SS4#/ SS6#/ ET0_RX_CLK/ REF50CK0	PB2/ A10/ TIOCC3/ TCLKC/ PO26/ ET0_RX_CLK/ REF50CK0/ CTS4#/ RTS4#/ SS4#/ CTS6#/ RTS6#/ SS6#/ SDSDI_D2-B/ LCD_TCON2-B
100	L14	PB1/ A9/ MTIOC0C/ MTIOC4C/ TIOCB3/ TMCIO/ PO25/ TXD4/ TXD6/ SMOSI4/ SMOSI6/ SSDA4/ SSDA6/ ET0_ERXD0/ RMII0_RXD0/ IRQ4-DS	PB1/ A9/ MTIOC0C/ MTIOC4C/ TIOCB3/ TMCIO/ PO25/ ET0_ERXD0/ RMII0_RXD0/ TXD4/ SMOSI4/ SSDA4/ TXD6/ SMOSI6/ SSDA6/ LCD_TCON3-B/ IRQ4-DS
101	L15	P72/ A19/ CS2#/ ET0_MDC	P72/ A19/ CS2#/ ET0_MDC/ LCD_DATA23-A
102	K13	P71/ A18/ CS1#/ ET0_MDIO	P71/ A18/ CS1#/ ET0_MDIO
103	G15	VCC	VCC
104	K15	PB0/ A8/ MTIC5W/ TIOCA3/ PO24/ RXD4/ RXD6/ SMISO4/ SMISO6/ SSCL4/ SSCL6/ ET0_ERXD1/ RMII0_RXD1/ IRQ12	PB0/ A8/ MTIC5W/ TIOCA3/ PO24/ ET0_ERXD1/ RMII0_RXD1/ RXD4/ SMISO4/ SSCL4/ RXD6/ SMISO6/ SSCL6/ LCD_DATA0-B/ IRQ12
105	F15	VSS	VSS
106	J14	PA7/ A7/ TIOCB2/ PO23/ MISOA-B/ ET0_WOL	PA7/ A7/ TIOCB2/ PO23/ ET0_WOL/ MISOA-B/ LCD_DATA1-B
107	J15	PA6/ A6/ MTIC5V/ MTCLKB/ GTETRG-C / TIOCA2/ TMCIO3/ PO22/ POE10#/ CTS5#/ RTS5#/ SS5#/ MOSIA-B/ ET0_EXOUT	PA6/ A6/ MTIC5V/ MTCLKB/ TIOCA2/ TMCIO3/ PO22/ POE10#/ ET0_EXOUT/ CTS5#/ RTS5#/ SS5#/ MOSIA-B/ LCD_DATA2-B
108	J12	PA5/ A5/ MTIOC6B/ GTIOC0A-C / TIOCB1/ PO21/ RSPCKA-B/ ET0_LINKSTA	PA5/ A5/ MTIOC6B/ TIOCB1/ PO21/ ET0_LINKSTA/ RSPCKA-B/ LCD_DATA3-B

176 ピン LFQFP	176/177 ピン TFLGA LFBGA	RX64M	RX65N (コードフラッシュ 1.5MB 以上のみ)
109	H12	PA4/ A4/ MTIC5U/ MTCLKA/ TIOCA1/ TMRI0/ PO20/ TXD5/ SMOSI5/ SSDA5/ SSLA0-B/ ET0_MDC/ IRQ5- DS	PA4/ A4/ MTIC5U/ MTCLKA/ TIOCA1/ TMRI0/ PO20/ ET0_MDC/ TXD5/ SMOSI5/ SSDA5/ SSLA0-B/ LCD_DATA4-B / IRQ5-DS
110	H13	PA3/ A3/ MTIOC0D/ MTCLKD/ TIOCD0/ TCLKB/ PO19/ RXD5/ SMISO5/ SSCL5/ ET0_MDIO/ IRQ6- DS	PA3/ A3/ MTIOC0D/ MTCLKD/ TIOCD0/ TCLKB/ PO19/ ET0_MDIO/ RXD5/ SMISO5/ SSCL5/ LCD_DATA5-B / IRQ6-DS
111	H15	TRDATA3/ PG7/ D31/ ET1_TX_ER	TRDATA3/ PG7/ D31
112	H14	PA2/ A2/ MTIOC7A/ GTIOC1A-C / PO18/ RXD5/ SMISO5/ SSCL5/ SSLA3-B	PA2/ A2/ MTIOC7A/ PO18/ RXD5/ SMISO5/ SSCL5/ SSLA3-B/ LCD_DATA6-B
113	G13	TRDATA2/ PG6/ D30/ ET1_ETXD3	TRDATA2/ PG6/ D30
114	G14	PA1/ A1/ DQM3/ MTIOC0B/ MTCLKC/ MTIOC7B/ GTIOC2A-C / TIOCB0/ PO17/ SCK5/ SSLA2-B/ ET0_WOL/ IRQ11	PA1/ DQM3/ A1/ MTIOC0B/ MTCLKC/ MTIOC7B/ TIOCB0/ PO17/ ET0_WOL/ SCK5/ SSLA2-B/ LCD_DATA7-B / IRQ11
115	J2	VCC	VCC
116	G12	TRCLK/ PG5/ D29/ ET1_ETXD2	TRCLK/ PG5/ D29
117	H2	VSS	VSS
118	F14	PA0/ A0/ BC0#/ DQM2/ MTIOC4A/ MTIOC6D/ GTIOC0B-C / TIOCA0/ CACREF/ PO16/ SSLA1-B/ ET0_TX_EN/ RMII0_TXD_EN	PA0/ DQM2/ BC0#/ A0/ MTIOC4A/ MTIOC6D/ TIOCA0/ PO16/ CACREF/ ET0_TX_EN/ RMII0_TXD_EN/ SSLA1-B/ LCD_DATA8-B
119	F13	TRSYNC/ PG4/ D28/ ET1_ETXD1 / RMII1_TXD1	TRSYNC/ PG4/ D28
120	E15	P67/ CS7#/ DQM1/ MTIOC7C/ GTIOC1B-C / CRX2 / IRQ15	P67/ DQM1/ CS7#/ MTIOC7C/ IRQ15
121	E14	TRDATA1/ PG3/ D27/ ET1_ETXD0 / RMII1_TXD0	TRDATA1/ PG3/ D27
122	F12	P66/ CS6#/ DQM0/ MTIOC7D/ GTIOC2B-C / CTX2	P66/ DQM0/ CS6#/ MTIOC7D
123	E13	TRDATA0/ PG2/ D26/ ET1_TX_CLK	TRDATA0/ PG2/ D26
124	D15	P65/ CS5#/ CKE	P65/ CKE/ CS5#
125	D14	PE7/ D15[A15/D15]/ MTIOC6A/ GTIOC3A-E / TOC1/ MMC_RES#-B/ SDHI_WP-B/ IRQ7/ AN105	PE7/ D15[A15/D15]/ D7[A7/D7] / MTIOC6A/ TOC1/ MISOB-B / SDHI_WP / MMC_RES#-B/ LCD_DATA9-B / IRQ7/ AN105
126	E12	PE6/ D14[A14/D14]/ MTIOC6C/ GTIOC3B-E / TIC1/ MMC_CD-B/ SDHI_CD-B/ IRQ6/ AN104	PE6/ D14[A14/D14]/ D6[A6/D6] / MTIOC6C/ TIC1/ MOSIB-B / SDHI_CD / MMC_CD-B / LCD_DATA10-B / IRQ6/ AN104
127	K14	VCC	VCC
128	C15	P70/ SDCLK	P70/ SDCLK
129	J13	VSS	VSS

176 ピン LFQFP	176/177 ピン TFLGA LFBGA	RX64M	RX65N (コードフラッシュ 1.5MB 以上のみ)
130	D12	PE5/ D13[A13/D13]/ MTIOC4C/ MTIOC2B/ GTIOC0A-A/ ET0_RX_CLK/ REF50CK0/ IRQ5/ AN103	PE5/ D13[A13/D13]/ D5[A5/D5]/ MTIOC4C/ MTIOC2B/ ET0_RX_CLK/ REF50CK0/ RSPCKB-B/ LCD_DATA11-B/ IRQ5/ AN103
131	C13	PE4/ D12[A12/D12]/ MTIOC4D/ MTIOC1A/ GTIOC1A-A/ PO28/ ET0_ERXD2/ AN102	PE4/ D12[A12/D12]/ D4[A4/D4]/ MTIOC4D/ MTIOC1A/ PO28/ ET0_ERXD2/ SSLB0-B/ LCD_DATA12-B/ AN102
132	B15	PE3/ D11[A11/D11]/ MTIOC4B/ GTIOC2A-A/ PO26/ POE8#/ TOC3/ CTS12#/ RTS12#/ SS12#/ ET0_ERXD3/ MMC_D7-B/ AN101	PE3/ D11[A11/D11]/ D3[A3/D3]/ MTIOC4B/ PO26/ TOC3/ POE8#/ ET0_ERXD3/ CTS12#/ RTS12#/ SS12#/ MMC_D7-B/ LCD_DATA13-B/ AN101
133	A15	PE2/ D10[A10/D10]/ MTIOC4A/ GTIOC0B-A/ PO23/ TIC3/ RXD12/ SMISO12/ SSCL12/ RXDX12/ MMC_D6-B/ IRQ7-DS/ AN100	PE2/ D10[A10/D10]/ D2[A2/D2]/ MTIOC4A/ PO23/ TIC3/ RXD12/ SMISO12/ SSCL12/ RXDX12/ SSLB3- B/ MMC_D6-B/ LCD_DATA14-B/ IRQ7-DS/ AN100
134	A14	PE1/ D9[A9/D9]/ MTIOC4C/ MTIOC3B/ GTIOC1B-A/ PO18/ TXD12/ SMOSI12/ SSDA12/ TXDX12/ SIOX12/ MMC_D5-B/ ANEX1	PE1/ D9[A9/D9]/ D1[A1/D1]/ MTIOC4C/ MTIOC3B/ PO18/ TXD12/ SMOSI12/ SSDA12/ TXDX12/ SIOX12/ SSLB2-B/ MMC_D5-B/ LCD_DATA15-B/ ANEX1
135	B14	PE0/ D8[A8/D8]/ MTIOC3D/ GTIOC2B-A/ SCK12/ MMC_D4-B/ ANEX0	PE0/ D8[A8/D8]/ D0[A0/D0]/ MTIOC3D/ SCK12/ SSLB1-B/ MMC_D4-B/ LCD_DATA16-B/ ANEX0
136	B13	P64/ CS4#/ WE#	P64/ WE#/ D3[A3/D3]/ CS4#
137	A13	P63/ CS3#/ CAS#	P63/ CAS#/ D2[A2/D2]/ CS3#
138	C12	P62/ CS2#/ RAS#	P62/ RAS#/ D1[A1/D1]/ CS2#
139	D11	P61/ CS1#/ SDCS#	P61/ SDCS#/ D0[A0/D0]/ CS1#
140	N15	VSS	VSS
141	A12	P60/ CS0#/ ET1_TX_EN/ RMII1_TXD_EN	P60/ CS0#
142	N1	VCC	VCC
143	D10	PD7/ D7[A7/D7]/ MTIC5U/ POE0#/ MMC_D1-B/ SDHI_D1-B/ QIO1-B/ QMI-B/ IRQ7/ AN107	PD7/ D7[A7/D7]/ MTIC5U/ POE0#/ SSLC3-A/ QMI-B/ QIO1-B/ SDHI_D1- B/ MMC_D1-B/ LCD_DATA17-B/ IRQ7/ AN107
144	B11	PG1/ D25/ ET1_RX_ER/ RMII1_RX_ER	TRDATA7/ PG1/ D25
145	A11	PD6/ D6[A6/D6]/ MTIC5V/ MTIOC8A/ POE4#/ MMC_D0-B/ SDHI_D0-B/ QIO0-B/ QMO-B/ IRQ6/ AN106	PD6/ D6[A6/D6]/ MTIC5V/ MTIOC8A/ POE4#/ SSLC2-A/ QMO-B/ QIO0-B/ SDHI_D0-B/ MMC_D0-B/ LCD_DATA18-B/ IRQ6/ AN106
146	C10	PG0/ D24/ ET1_RX_CLK/ REF50CK1	TRDATA6/ PG0/ D24
147	D9	PD5/ D5[A5/D5]/ MTIC5W/ MTIOC8C/ POE10#/ MMC_CLK-B/ SDHI_CLK-B/ QSPCLK-B/ IRQ5/ AN113	PD5/ D5[A5/D5]/ MTIC5W/ MTIOC8C/ POE10#/ SSLC1-A/ QSPCLK-B/ SDHI_CLKB/ MMC_CLKB/ LCD_DATA19-B/ IRQ5/ AN113

RX65N/RX651 グループ RX64M グループ RX65N グループと RX64M グループの相違点

176 ピン LFQFP	176/177 ピン TFLGA LFBGA	RX64M	RX65N (コードフラッシュ 1.5MB 以上のみ)
148	B10	PD4/ D4[A4/D4]/ MTIOC8B/ POE11#/ MMC_CMD-B/ SDHI_CMD-B/ QSSL-B/ IRQ4/ AN112	PD4/ D4[A4/D4]/ MTIOC8B/ POE11#/ SSLC0-A / QSSL-B/ SDHI_CMD-B/ MMC_CMD-B/ LCD_DATA20-B / IRQ4/ AN112
149	A10	P97/ A23/ D23/ ET1_ERXD3	TRSYNC1 / P97/ D23/ A23
150	C9	PD3/ D3[A3/D3]/ MTIOC8D/ GTIOC0A-E / POE8#/ TOC2/ MMC_D3-B/ SDHI_D3-B/ QIO3-B/ IRQ3/ AN111	PD3/ D3[A3/D3]/ MTIOC8D/ TOC2/ POE8#/ RSPCKC-A / QIO3-B/ SDHI_D3-B/ MMC_D3-B/ LCD_DATA21-B / IRQ3/ AN111
151	P1	VSS	VSS
152	B9	P96/ A22/ D22/ ET1_ERXD2	TRDATA5 / P96/ D22/ A22
153	P15	VCC	VCC
154	C8	PD2/ D2[A2/D2]/ MTIOC4D/ GTIOC0B-E / TIC2/ CRX0/ MMC_D2-B/ SDHI_D2-B/ QIO2_B/ IRQ2/ AN110	PD2/ D2[A2/D2]/ MTIOC4D/ TIC2/ MISOC-A / CRX0/ QIO2-B/ SDHI_D2-B/ MMC_D2-B/ LCD_DATA22-B / IRQ2/ AN110
155	D7	P95/ A21/ D21/ ET1_ERXD1 / RMII1_RXD1	TRDATA4 / P95/ D21/ A21
156	B8	PD1/ D1[A1/D1]/ MTIOC4B/ GTIOC1A-E / POE0#/ CTX0/ IRQ1/ AN109	PD1/ D1[A1/D1]/ MTIOC4B/ POE0#/ MOSIC-A / CTX0/ LCD_DATA23-B / IRQ1/ AN109
157	A8	P94/ A20/ D20/ ET1_ERXD0 / RMII1_RXD0	P94/ D20/ A20
158	C7	PD0/ D0[A0/D0]/ GTIOC1B-E / POE4#/ IRQ0/ AN108	PD0/ D0[A0/D0]/ POE4#/ LCD_EXTCLK-B / IRQ0/ AN108
159	D6	P93/ A19/ D19/ POE0#/ ET1_LINKSTA / CTS7#/ RTS7#/ SS7#/ AN117	P93/ D19/ A19/ POE0#/ CTS7#/ RTS7#/ SS7#/ AN117
160	B7	P92/ A18/ D18/ POE4#/ ET1_CRS / RMII1_CRS_DV / RXD7/ SMISO7/ SSCL7/ AN116	P92/ D18/ A18/ POE4#/ RXD7/ SMISO7/ SSCL7/ AN116
161	B6	P91/ A17/ D17/ ET1_COL / SCK7/ AN115	P91/ D17/ A17/ SCK7/ AN115
162	R10	VSS	VSS
163	C6	P90/ A16/ D16/ ET1_RX_DV / TXD7/ SMOSI7/ SSDA7/ AN114	P90/ D16/ A16/ TXD7/ SMOSI7/ SSDA7/ AN114
164	R11	VCC	VCC
165	B5	P47/ IRQ15-DS/ AN007	P47/ IRQ15-DS/ AN007
166	A5	P46/ IRQ14-DS/ AN006	P46/ IRQ14-DS/ AN006
167	C5	P45/ IRQ13-DS/ AN005	P45/ IRQ13-DS/ AN005
168	D5	P44/ IRQ12-DS/ AN004	P44/ IRQ12-DS/ AN004
169	C4	P43/ IRQ11-DS/ AN003	P43/ IRQ11-DS/ AN003
170	A4	P42/ IRQ10-DS/ AN002	P42/ IRQ10-DS/ AN002
171	B4	P41/ IRQ9-DS/ AN001	P41/ IRQ9-DS/ AN001
172	A3	VREFL0	VREFL0
173	B3	P40/ IRQ8-DS/ AN000	P40/ IRQ8-DS/ AN000
174	C3	VREFH0	VREFH0

176 ピン LFQFP	176/177 ピン TFLGA LFBGA	RX64M	RX65N (コードフラッシュ 1.5MB 以上のみ)
175	A2	AVCC0	AVCC0
176	B2	P07/ IRQ15/ ADTRG0#	P07/ IRQ15/ ADTRG0#
-	F4	BSCANP	BSCANP

4. 移行の際の留意点

4.1 端子設計の留意点

4.1.1 VCL 端子(外付け容量)

RX65N グループの VCL 端子に接続する内部電源安定用の平滑コンデンサは $0.22\mu\text{F}$ の容量を使用してください。

4.1.2 シリアルコミュニケーションインタフェース RTS9#端子

シリアルコミュニケーションインタフェースの RTS9#端子は、RX64M グループでは PB5 に、RX65N グループでは PB4 にマルチプレクスされています。設計の際は注意してください。

4.2 機能設定の留意点

4.2.1 フラッシュメモリのアクセスウェイト数の設定

RX65N グループでは、MCU のシステムクロック(ICLK)の周波数によって、フラッシュメモリへのアクセスウェイト数を変更する必要があります。設定レジスタは ROMWT レジスタです。

ICLK の周波数における、フラッシュメモリへのアクセスウェイト数は以下となります。

表 4.1 ICLK 周波数におけるフラッシュメモリへのアクセスウェイト数

	ICLK $\leq$ 50MHz	50MHz<ICLK $\leq$ 100MHz	100MHz<ICLK $\leq$ 120MHz
ウェイト数	0~2	1 または 2	2

レジスタの設定値および仕様の詳細につきましては、「5.参照ドキュメント」の RX65N グループ、RX651 グループ ユーザーズマニュアルハードウェア編を参照してください。

4.2.2 ユーザブートモード

RX64M グループには UB コード A と UB コード B およびユーザブートモードが存在しますが、RX65N グループには存在しません。

RX65N グループでは、スタートアッププログラム保護機能を使用するとユーザブートモードの代わりに任意のインタフェースでフラッシュメモリのユーザ領域のプログラム/イレーズが可能です。詳細は「5.参照ドキュメント」の RX65N グループ、RX651 グループ フラッシュメモリ ユーザーズマニュアル ハードウェア インタフェース編の「7.3.1 スタートアッププログラム保護機能」を参照してください。

4.2.3 FCU RAM へのファームウェア転送

RX64M グループでは、FCU RAM に FCU 用のファームウェアを格納する必要がありましたが、RX65N グループでは本処理は必要ありません。

4.2.4 フラッシュアクセスウィンドウ設定レジスタ(FAW)

RX65N グループでは、フラッシュアクセスウィンドウ設定レジスタ(FAW)のアクセスウィンドウプロテクトビット(FSPR)を、いったん“0”に設定すると“1”に戻すことができません。

詳細につきましては、「5.参照ドキュメント」の RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編を参照してください。

5. 参照ドキュメント

ユーザーズマニュアル:ハードウェア

RX64M グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0377JJ0110)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX65N グループ、RX651 グループ ユーザーズマニュアル ハードウェア編 Rev.2.10 (R01UH0590JJ0210)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX65N グループ、RX651 グループ フラッシュメモリ ユーザーズマニュアル ハードウェア
インタフェース編 Rev.1.00 (R01UH0602JJ0100)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート/テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

- TN-RX*-A127A/J
- TN-RX*-A122A/J
- TN-RX*-A119A/J

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
0.40	2015.11.02	—	初版発行
0.50	2016.03.18	5 14 17 33 38 40 41 42 45 46 47 18 22 33 42 47	UMHRev0.4 から Rev0.5 の変更に伴う改訂 (1)ブートモード(FINE インタフェース)の追加 (2)AFU 削除に伴い、CPU バス、メモリバス項目の内容を変更 (3)DTC モードレジスタ A(MRA)の IR2C ビットの削除 (4)データサイズ 16 ビットの仕様を削除 (5)コンペア機能使用時のリングバッファ機能削除 (6)A/D サンプリングステートレジスタ n(ADSSTRn)のチャンネル数 変更に伴い、RX64M との相違点から削除 (7)A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ (ADCMPSER)のシンボル名称変更に伴い、RX64M との相違点 から削除 (8)A/D コンペア機能ウィンドウ A 拡張入力比較条件設定レジスタ (ADCMPLER)のシンボル名変更に伴い、RX64M との相違点から削 除 (9)A/D データ格納バッファレジスタ n(ADBUFn)、A/D データ格納 バッファイネーブルレジスタ(ADBUFEN)、A/D データ格納バッ ファポインタレジスタ(ADBUFPTR)の削除に伴い、RX64M との相 違点から削除 (10)温度校正データレジスタ(TSCDR)追加 (11) AFU 削除に伴い、キャッシュ、リードサイクル項目の内容を 変更 (12)オンボードプログラミング項目にブートモード(FINE インタ フェース)を追加 (13)ユニーク ID レジスタ n(UIDRn)の追加 その他の改訂 (14)RX65N のイベントリンク設定レジスタ(ELSEn)の誤記修正 (15)通信速度項目の誤記修正 (16) 32 ビット多項式の修正 (17)RX64M に温度センサ校正レジスタは存在しないため削除 (18)RX64M に周辺クロック通知レジスタは存在しないため削除
0.51	2016.05.31	3 4 16 19 22 24 25 34 37 42	改訂内容 (1)表 1.1 の USB2.0FS ホスト/ファンクションモジュール(USBb)を "機能相違点あり"に修正 (2)表 1.1 の温度センサは"機能搭載"に修正 (3)表 1.1 の記号の意味を修正 (4)CSn 制御レジスタ(CSnCR)の BSIZE ビットを追加 (5)SDC 制御レジスタ(SDCCR)の BSIZE ビットを追加 (6)バスプライオリティ制御レジスタ(BUSPRI)の BPHB ビットを追 加 (7)イベントリンク設定レジスタ n(ELSRn)の n の値を修正 (8)MTU/GPT 端子機能選択レジスタ(MGSELR)を追加 (9)FIFO 容量指定レジスタ(FDR)の RDF ビットを追加 (10)フロー制御開始 FIFO しきい値設定レジスタ(FCFTR)の RFDO ビットを追加 (11)PHY クロスポイント調整レジスタ(PHYSLEW)を追加 (12)RSPI ステータスレジスタ(SPSR)の MODF ビットを追加 (13)SDHI クロックコントロールレジスタ(SDCLKCR)の CLKSEL ビットを追加 (14)A/D チャンネル選択レジスタ A0(ADANSA0)のユニット 0 を修正 (15)A/D チャンネル選択レジスタ A0(ADANSA0)のユニット 1 を追加

Rev.	発行日	改訂内容	
		ページ	ポイント
		43	(16)A/D チャンネル選択レジスタ A1(ADANSA1)の追加 (17)A/D チャンネル選択レジスタ B0(ADANSB0)のユニット 0 を修正 (18)A/D チャンネル選択レジスタ B0(ADANSB0)のユニット 1 を追加 (19)A/D チャンネル選択レジスタ B1(ADANSB1)の追加 (20)A/D 変換値加算/平均機能チャンネル選択レジスタ 0(ADADS0)のユニット 0 を修正 (21)A/D 変換値加算/平均機能チャンネル選択レジスタ 0(ADADS0)のユニット 1 を追加 (22)A/D 変換値加算/平均機能チャンネル選択レジスタ 1(ADADS1)の追加
		44	(23)A/D 変換値/平均回数選択レジスタ(ADADC)の ADC ビットのビット内容を追加 (24)A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 0(ADCMPANSR0)、A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 1(ADCMPANSR1)の修正 (25)A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0(ADCMPLR0)のチャンネル 0 を修正 (26) A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0(ADCMPLR0)のチャンネル 1 を追加 (27) A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1(ADCMPLR1)の修正 (28)A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 0(ADCMPSR0) のチャンネル 0 を修正 (29)A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 0(ADCMPSR0)のチャンネル 1 を追加 (30) A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 1(ADCMPSR1)の修正
		49	(19)ユニーク ID 項目の修正
		50	(20)フラッシュ P/E プロテクトレジスタ(FWEPROR)の FLWE ビットを追加 (21)フラッシュアクセスステータスレジスタ(FASTAT)の ECRCT ビットを追加 (22)フラッシュステータスレジスタ(FSTATR)の FRDY ビットの追加 (23)フラッシュシーケンサ設定初期化レジスタ(FSUINITR)の SUINIT ビットの追加

Rev.	発行日	改訂内容	
		ページ	ポイント
0.80	2016.07.29		改訂内容
		1	(1)要旨を改訂
		3,12	(2)割り込みコントローラ略称変更
		3	(3)IO ポートを機能相違点ありに変更
		4	(4)12 ビット D/A コンバータを機能相違点ありに変更
		6	(5)ROM コードプロテクトレジスタ(ROMCODE)の追加
		13	(6)RAM エラー割り込み項目を追加
		14	(7)RAM エラー割り込みステータスフラグ(RAMST)の追加
			(8)RAM エラー割り込み許可ビット(RAMEN)の追加
			(9)選択型割り込み A 要求レジスタ k(PIARK)の k の範囲を変更
			(10)RX65N 側の内部メインバス 2 に接続されている周辺モジュールに SDSI を追加
		15	(11)バスマスタコードビットの内訳に SDSI を追加
		16	(12)リードスキップ、ライトバックスキップ、シーケンス転送の文章を変更
		18	(13)ディスプレースメント加算項目の追加
			(14)ライトバックディスエーブルビットのビット名変更
			(15)駆動能力制御レジスタ 2(DSCR2)の追加
		21	(16)外部バス制御レジスタ 0(PFBCR0)の ADRHMS ビットの削除
			(17)アドレスエラーフラグ(ADE)およびアドレスエラー割り込み許可ビット(ADEIP)の追加
		25	(18)RX65N 側の受信要求リセットビット(RNC)を削除
			(19)FIFO に関する項目名称の変更
		30	(20) RSPI データレジスタ(SPDR)の追加
		35	(21) RSPI バイトアクセス設定ビット(SPBYP)の追加
			(22) A/D 変換クロック(ADCLK)の項目の PCLKB:ADCLK の比を周波数比に変更
		40	(23)文章の変更(2 重->二重)
		40,41,42	(24) A/D 逐次変換時間設定レジスタ(ADSAM)、A/D 逐次変換時間設定プロテクト解除レジスタ(ADSAMPR)の追加
		46	(25)D/A 出力禁止レジスタ(DAODISR)の追加
			(26)RX65N 側のレジスタビット(FLWE)名称の変更
			(27)比較表の改訂
		51	(28)表番号の追加(表 4.1)
		53~60	(29)4.2.2、4.2.3 章の追加
		67	(30)参考ドキュメント修正
		68	(31)テクニカルアップデート番号の追加

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2016.10.01	4 22 23 29 31 36 37 39 43 53 54 66 69	改訂内容 (1)表 1.1 の 12 ビット D/A コンバータを機能搭載に修正 (2)MDSR のレジスタ名称を修正 (3)モジュール名称の修正 (4)項目文章の変更(ハイインピーダンスの端子対象->ハイインピーダンスの制御対象端子) (5)項目文章の変更(ハイインピーダンス発生条件->ハイインピーダンスの要求発生条件) (6)RX65N 側のハイインピーダンスの要求発生条件の内容を一部修正 (7) モジュール名称の修正 (8)表 2.24 に項目を追加(データ一致の検出) (9)表 2.26 に注意事項を追加 (10)SSL 制御機能の誤記訂正 (11)RX65N 側の RSPI ステータスレジスタ(SPSR)のモードフォルトエラーフラグ(MODF)のビット説明を一部修正 (12)CRC データ入力レジスタ(CRC DIR)、CRC データ出力レジスタ(CRC DOR)の内容改訂 (13)RX65N 側の変換時間を記載 (14)RX65N 側のプログラム/イレーズ方式の内容を一部修正 (15)RX65N 側の Trusted Memory 機能の文章修正 (16)その他の機能の内容を一部削除および追加 (17)項目文章の変更(オフプログラミング->専用パラレルプログラマによるプログラム/イレーズ) (18)RX64M 側の端子名の修正 (11)4.2.2 ユーザブートモード追加
2.00	2017.11.06	全ページ	RX65N コードフラッシュ 1.5MB 以上に対応
2.10	2018.11.27	全ページ	記載内容の見直し（記載もれを追記）

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子

（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事事務に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>