

RX230/RX231 グループ、RX630 グループ

RX231 グループと RX630 グループの相違点

要旨

本アプリケーションノートは、主に RX231 グループ、RX630 グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートで特に記載のない箇所については RX231 グループの 100 ピン LQFP パッケージ、チップバージョン B と RX630 グループの 100 ピン LQFP パッケージについて記載しています。電気的特性、注意事項、設定手順の仕様差分についてはユーザーズマニュアルをご確認ください。

動作確認デバイス

RX231 グループ、RX630 グループ

目次

1. RX231 グループと RX630 グループの搭載機能比較	3
2. 仕様の概要比較	5
2.1 CPU	5
2.2 動作モード	6
2.3 アドレス空間	7
2.4 リセット	10
2.5 オプション設定メモリ	11
2.6 電圧検出回路	13
2.7 クロック発生回路	17
2.8 消費電力低減機能	22
2.9 バッテリバックアップ機能	33
2.10 レジスタライトプロテクション機能	34
2.11 例外処理	35
2.12 割り込みコントローラ	36
2.13 バス	39
2.14 メモリプロテクションユニット	42
2.15 DMA コントローラ	43
2.16 データトランスファコントローラ	45
2.17 I/O ポート	47
2.18 マルチファンクションピンコントローラ	49
2.19 マルチファンクションタイマパルスユニット 2	71
2.20 ポートアウトプットイネーブル 2	73
2.21 16 ビットタイマパルスユニット	74
2.22 8 ビットタイマ	75
2.23 コンペアマッチタイマ	77
2.24 リアルタイムクロック	78
2.25 独立ウォッチドッグタイマ	82
2.26 USB2.0 ファンクションモジュール	85

2.27	シリアルコミュニケーションインタフェース	89
2.28	I ² C バスインタフェース	96
2.29	CAN モジュール	99
2.30	シリアルペリフェラルインタフェース	106
2.31	12 ビット A/D コンバータ	109
2.32	D/A コンバータ	115
2.33	温度センサ.....	116
2.34	RAM.....	117
2.35	フラッシュメモリ (ROM)	118
2.36	フラッシュメモリ (E2 データフラッシュ)	123
2.37	パッケージ (LQFP100 のみ)	124
3.	端子機能の比較	125
3.1	100 ピン LQFP パッケージ	125
4.	移行の際の留意点	129
4.1	動作電圧範囲	129
4.1.1	電源電圧	129
4.1.2	アナログ電源電圧.....	129
4.2	端子設計の留意点	130
4.2.1	電源端子と動作周波数	130
4.2.2	メインクロック発振器	130
4.2.3	VCL 端子 (外付け容量)	130
4.2.4	モード設定端子	130
4.2.5	汎用入出力ポート.....	130
4.2.6	A/D コンバータ用アナログ入力端子	130
4.2.7	USB DP/DM のプルアップ抵抗/プルダウン抵抗内蔵	130
4.2.8	外部クロックを入力する方法.....	131
4.3	機能設定の留意点	132
4.3.1	UB コード.....	132
4.3.2	バッテリーバックアップ機能	132
4.3.3	12 ビット A/D コンバータ	132
4.3.4	12 ビット D/A コンバータ	132
4.3.5	メモリウェイトサイクル.....	132
4.3.6	FCU RAM へのファームウェア転送	132
4.3.7	フラッシュメモリのコマンド使用方法	133
4.3.8	RAM 自己診断時の補足事項.....	133
5.	参考ドキュメント	134

1. RX231 グループと RX630 グループの搭載機能比較

RX231 グループと RX630 グループの搭載機能比較を以下に示します。機能の詳細については「2.仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1にRX231/RX630 搭載機能比較を示します。

表1.1 RX231/RX630 搭載機能比較

機能名	RX630	RX231
CPU		△
動作モード		△
アドレス空間		△
リセット		△
オプション設定メモリ		△
電圧検出回路 (LVDA): RX630、(LVDAb): RX231		△
クロック発生回路		△
周波数測定機能 (MCK)	○	×
クロック周波数精度測定回路 (CAC)	×	○
消費電力低減機能		△
バッテリーバックアップ機能		△
レジスタライトプロテクション機能		△
例外処理		△
割り込みコントローラ (ICUb)		△
バス		△
メモリプロテクションユニット (MPU)	○	
DMA コントローラ (DMACA)		△
データトランスファコントローラ (DTCa)		△
イベントリンクコントローラ (ELC)	×	○
I/O ポート		△
マルチファンクションピンコントローラ (MPC)		△
マルチファンクションタイマパルスユニット 2 (MTU2a)		△
ポートアウトブットイネーブル 2 (POE2a)		△
16 ビットタイマパルスユニット (TPUa)		△
プログラマブルパルスジェネレータ (PPG)	○	×
8 ビットタイマ (TMR)		△
コンペアマッチタイマ (CMT)		△
リアルタイムクロック (RTCa): RX630、(RTCe): RX231		△
ローパワータイマ (LPT)	×	○
ウォッチドッグタイマ (WDTA)		○
独立ウォッチドッグタイマ (IWDTa)		△
USB2.0 ファンクションモジュール (USBa): RX630		△
USB2.0 ホスト/ファンクションモジュール (USBd): RX231		
シリアルコミュニケーションインタフェース (SCId): RX630		△
シリアルコミュニケーションインタフェース (SCIg): RX231		
IrDA インタフェース	×	○
I ² C バスインタフェース (RIIC): RX630、(RIICa): RX231		△
CAN モジュール (CAN): RX630、(RSCAN): RX231		△
シリアルサウンドインタフェース (SSI)	×	○
シリアルペリフェラルインタフェース (RSPI): RX630、(RSPIa): RX231		△

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

機能名	RX630	RX231
IEBus™ コントローラ (IEB)	○	×
CRC 演算器 (CRC)		○
SD ホストインタフェース (SDHla)	×	○
セキュリティ機能	×	○
静電容量式タッチセンサ (CTSU)	×	○
12 ビット A/D コンバータ (S12ADa): RX630、(S12ADE): RX231		△
10 ビット A/D コンバータ (ADb)	○	×
D/A コンバータ (DAa): RX630 12 ビット D/A コンバータ (R12DAA): RX231		△
温度センサ: RX630、(TEMPSA): RX231		△
コンパレータ B (CMPBa)	×	○
データ演算回路 (DOC)	×	○
RAM		△
フラッシュメモリ (ROM)		△
フラッシュメモリ (E2 データフラッシュ)		△
バウンダリスキャン	○	×
パッケージ (LQFP100 のみ)		△

○:機能搭載、×:機能未搭載、△:RX630 と RX231 間に機能相違点あり

2. 仕様の概要比較

2.1 CPU

表 2.1にCPU 仕様の概要比較を、表 2.2にCPU のレジスタ比較を示します。

表2.1 CPU 仕様の概要比較

項目	RX630	RX231
中央演算処理装置	- 最大動作周波数：100MHz 32 ビット RX CPU (RX) - 最小命令実行時間：1 命令 1 クロック - アドレス空間：4G バイト・リニアアドレス - レジスタ 汎用レジスタ：32 ビット × 16 本 制御レジスタ：32 ビット × 9 本 アキュムレータ：64 ビット×1 本 - 基本命令：73 種類 - 浮動小数点演算命令：8 種類 - DSP 機能命令：9 種類 - アドレッシングモード：10 種類 - データ配置 命令：リトルエンディアン データ：リトルエンディアン/ビッグエンディアンを選択可能 32 ビット乗算器：32 ビット×32 ビット→64 ビット - 除算器：32 ビット÷32 ビット→32 ビット - バレルシフタ：32 ビット - メモリプロテクションユニット (MPU)	- 最大動作周波数：54MHz 32 ビット RX CPU (RXv2) - 最小命令実行時間：1 命令 1 クロック - アドレス空間：4G バイト・リニアアドレス - レジスタ 汎用レジスタ：32 ビット × 16 本 制御レジスタ：32 ビット × 10 本 アキュムレータ：72 ビット×2 本 - 基本命令：75 種類 - 浮動小数点演算命令：11 種類 - DSP 機能命令：23 種類 - アドレッシングモード：11 種類 - データ配置 命令：リトルエンディアン データ：リトルエンディアン/ビッグエンディアンを選択可能 32 ビット乗算器：32 ビット×32 ビット→64 ビット - 除算器：32 ビット÷32 ビット→32 ビット - バレルシフタ：32 ビット - メモリプロテクションユニット (MPU)
FPU	- 単精度浮動小数点数 (32 ビット) - IEEE754 に準拠したデータタイプ、および例外	- 単精度浮動小数点数 (32 ビット) - IEEE754 に準拠したデータタイプ、および例外

表2.2 CPU のレジスタ比較

レジスタ	ビット	RX630	RX231
EXTB	—	—	例外テーブルレジスタ
ACC	—	ACC：64 ビット (DSP、乗算、積和演算)	ACC0： 72 ビット (DSP、乗算、積和演算) ACC1： 72 ビット (DSP)

2.2 動作モード

表 2.3に動作モード仕様の概要比較を、表 2.4に動作モードのレジスタ比較を示します。

表2.3 動作モード仕様の概要比較

項目	RX630	RX231
モード設定端子による動作モード	シングルチップモード	シングルチップモード
	ブートモード (SCI インタフェース)	ブートモード (SCI インタフェース)
	ブートモード (USB インタフェース)	ブートモード (USB インタフェース)
	ユーザブートモード	—
レジスタによる動作モード	シングルチップモード ユーザブートモード	シングルチップモード
	内蔵 ROM 無効拡張モード	内蔵 ROM 無効拡張モード
	内蔵 ROM 有効拡張モード	内蔵 ROM 有効拡張モード

表2.4 動作モードのレジスタ比較

レジスタ	ビット	RX630	RX231
MDSR	—	モードステータスレジスタ	—

2.3 アドレス空間

図 2.1～図 2.3に各動作モードのメモリマップ比較を示します。

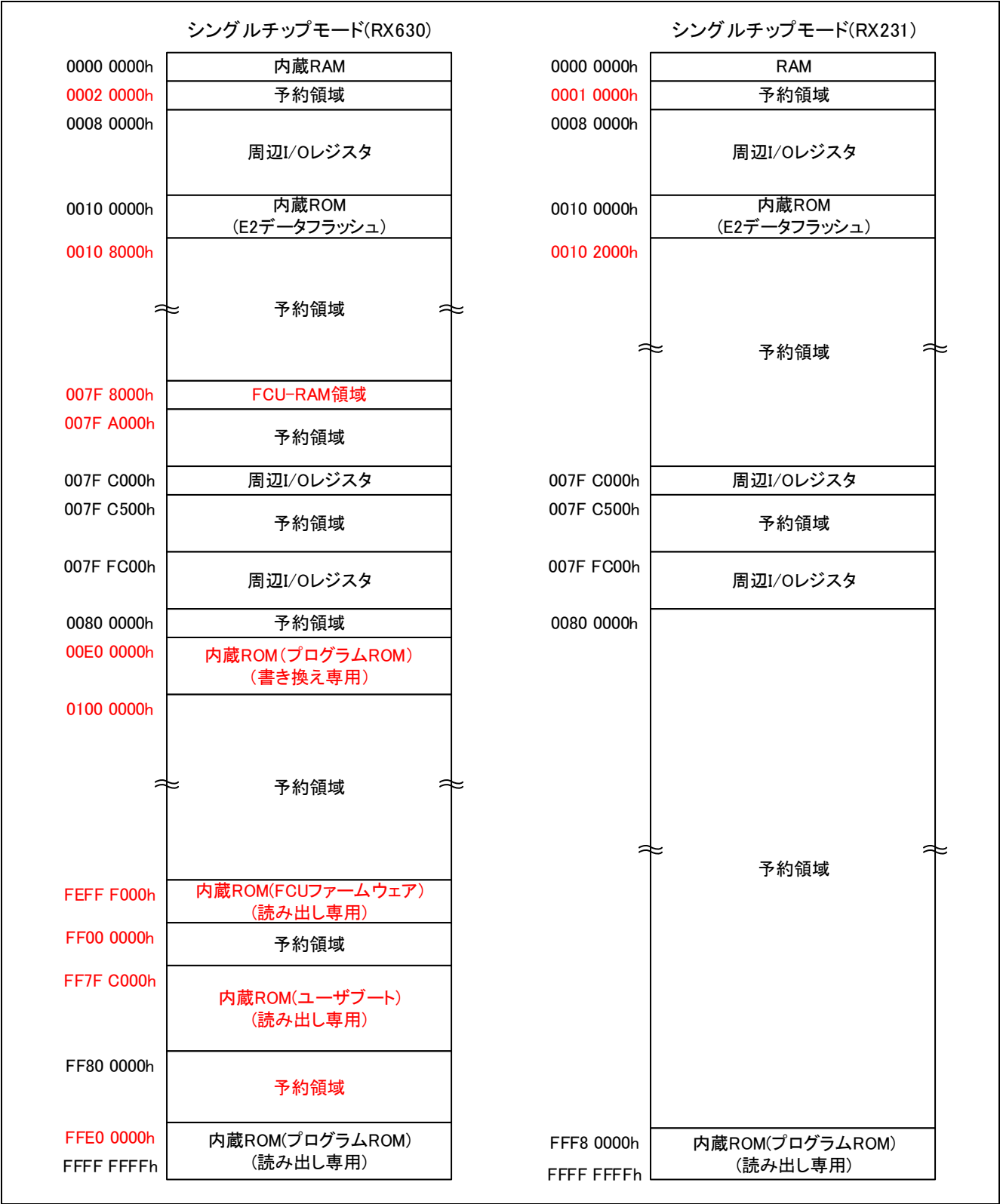


図2.1 メモリマップ比較 (シングルチップモード)

内蔵ROM有効拡張モード(RX630)		内蔵ROM有効拡張モード(RX231)	
0000 0000h	内蔵RAM	0000 0000h	RAM
0002 0000h	予約領域	0001 0000h	予約領域
0008 0000h	周辺I/Oレジスタ	0008 0000h	周辺I/Oレジスタ
0010 0000h	内蔵ROM (E2データフラッシュ)	0010 0000h	内蔵ROM (E2データフラッシュ)
0010 8000h	予約領域	0010 2000h	予約領域
007F 8000h	FCU-RAM領域		
007F A000h	予約領域		
007F C000h	周辺I/Oレジスタ	007F C000h	周辺I/Oレジスタ
007F C500h	予約領域	007F C500h	予約領域
007F FC00h	周辺I/Oレジスタ	007F FC00h	周辺I/Oレジスタ
0080 0000h	予約領域	0080 0000h	予約領域
00E0 0000h	内蔵ROM(プログラムROM) (書き換え専用)		
0100 0000h	外部アドレス空間	0500 0000h	外部アドレス空間 (CS領域)
0800 0000h	予約領域	0800 0000h	予約領域
FEFF F000h	内蔵ROM(FCUファームウェア) (読み出し専用)		
FF00 0000h	予約領域		
FF7F C000h	内蔵ROM(ユーザブート) (読み出し専用)		
FF80 0000h	予約領域		
FFE0 0000h	内蔵ROM(プログラムROM) (読み出し専用)	FFF8 0000h	内蔵ROM(プログラムROM) (読み出し専用)
FFFF FFFFh		FFFF FFFFh	

図2.2 メモリマップ比較 (内蔵 ROM 有効拡張モード)

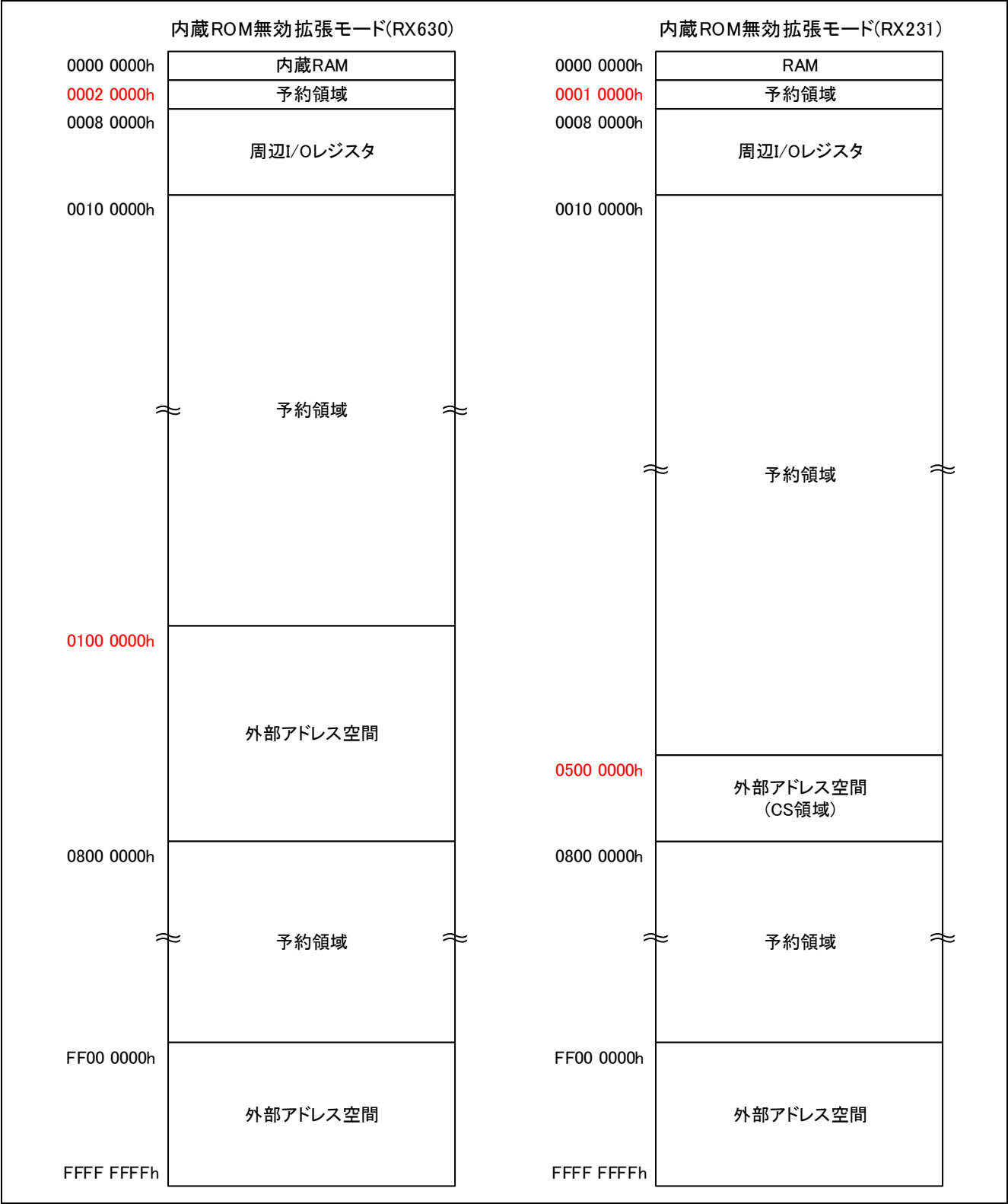


図2.3 メモリマップ比較（内蔵 ROM 無効拡張モード）

2.4 リセット

表 2.5にリセット仕様の概要比較を、表 2.6にリセットのレジスタ比較を示します。

表2.5 リセット仕様の概要比較

項目	RX630	RX231
リセット要因	RES#端子リセット	RES#端子リセット
	パワーオンリセット	パワーオンリセット
	電圧監視 0 リセット	電圧監視 0 リセット
	電圧監視 1 リセット	電圧監視 1 リセット
	電圧監視 2 リセット	電圧監視 2 リセット
	ディープソフトウェアスタンバイリセット	—
	独立ウォッチドッグタイマリセット	独立ウォッチドッグタイマリセット
	ウォッチドッグタイマリセット	ウォッチドッグタイマリセット
	ソフトウェアリセット	ソフトウェアリセット

表2.6 リセットのレジスタ比較

レジスタ	ビット	RX630	RX231
RSTSR0	DPSRSTF	ディープソフトウェアスタンバイ リセットフラグ	—

2.5 オプション設定メモリ

表 2.7にオプション設定メモリのレジスタ比較を、図 2.4にオプション設定メモリ領域比較を示します。

表2.7 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX630	RX231
OFS0	IWDTTOPS[1:0]	IWDT タイムアウト期間選択ビット b3 b2 0 0 : 1024 サイクル (03FFh) 0 1 : 4096 サイクル (0FFFh) 1 0 : 8192 サイクル (1FFFh) 1 1 : 16384 サイクル (3FFFh)	IWDT タイムアウト期間選択ビット b3 b2 0 0 : 128 サイクル (007Fh) 0 1 : 512 サイクル (01FFh) 1 0 : 1024 サイクル (03FFh) 1 1 : 2048 サイクル (07FFh)
	IWDTCKS[3:0]	IWDT タイムアウト期間選択ビット b7 b4 0 0 0 0 : 1 分周 (周期 131ms) 0 0 1 0 : 16 分周 (周期 2.10s) 0 0 1 1 : 32 分周 (周期 4.19s) 0 1 0 0 : 64 分周 (周期 8.39s) 1 1 1 1 : 128 分周 (周期 16.8s) 0 1 0 1 : 256 分周 (周期 33.6s)	IWDT タイムアウト期間選択ビット b7 b4 0 0 0 0 : 1 分周 (周期 136ms) 0 0 1 0 : 16 分周 (周期 2.18s) 0 0 1 1 : 32 分周 (周期 4.36s) 0 1 0 0 : 64 分周 (周期 8.73s) 1 1 1 1 : 128 分周 (周期 17.5s) 0 1 0 1 : 256 分周 (周期 34.9s)
	IWDTSLCSTP	IWDT スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、および全モジュールクロックストップモード移行時のカウント停止有効	IWDT スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、およびディープスリープモード移行時のカウント停止有効
OFS1	VDSEL[1:0]	—	電圧検出 0 レベル選択ビット
	FASTSTUP	—	電源立ち上げ時起動時間短縮ビット
MDES: RX630 MDE: RX231	MDE[2:0]	エンディアン選択レジスタ S	エンディアン選択レジスタ
MDEB	MDE[2:0]	エンディアン選択レジスタ B	—
UB コード A	—	ユーザブートモードを使用すると	—
UB コード B	—	きに必要コード	—

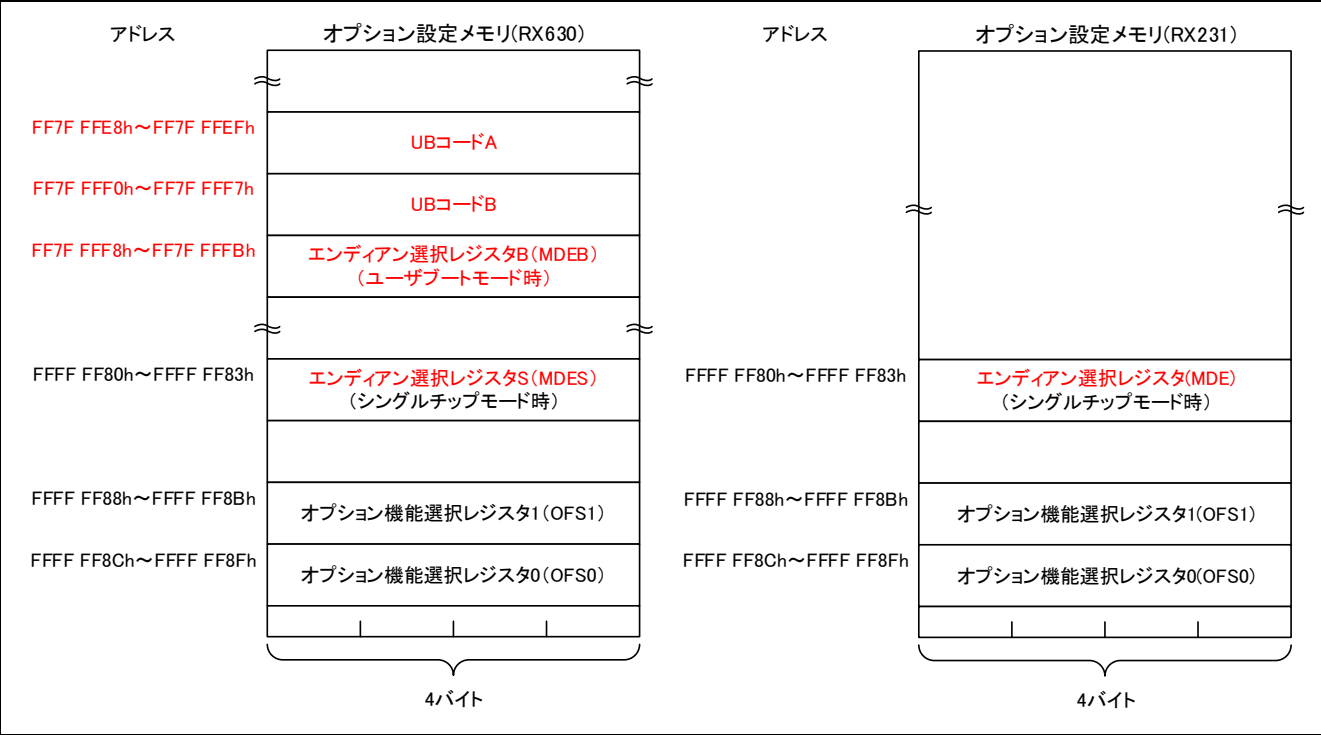


図2.4 オプション設定メモリ領域比較

2.6 電圧検出回路

表 2.8に電圧検出回路仕様の概要比較を、表 2.9に電圧検出回路のレジスタ比較を示します。

表2.8 電圧検出回路仕様の概要比較

項目		RX630 (LVDA)			RX231 (LVDAb)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合 —	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合 LVCMPCR.E XVCCINP2 ビットで VCC と CMPA2 端子への入力電圧の切り替え可能
	検出電圧	1 レベル固定	LVDLVL.RV D1LVL[3:0] ビットで指定	LVDLVL.RV D2LVL[3:0] ビットで指定	OFS1 レジスタで 4 レベルから選択可能	LVDLVL.RV D1LVL[3:0] ビットで 14 レベルから選択可能	LVDLVL.RV D2LVL[1:0] ビットで 4 レベルから選択可能
	モニタフラグ	—	LVD1SR.LVD 1MON フラグ: Vdet1 より高いか低いかをモニタ LVD1SR.LVD 1DET フラグ: Vdet1 通過検出	LVD2SR.LVD 2MON フラグ: Vdet2 より高いか低いかをモニタ LVD2SR.LVD 2DET フラグ: Vdet2 通過検出	—	LVD1SR.LVD 1MON フラグ: Vdet1 より高いか低いかをモニタ LVD1SR.LVD 1DET フラグ: Vdet1 通過検出	LVD2SR.LVD 2MON フラグ: Vdet2 より高いか低いかをモニタ LVD2SR.LVD 2DET フラグ: Vdet2 通過検出
電圧検出時の処理	リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet0 > VCC でリセット: VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット: VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet2 > VCC でリセット: VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet0 > VCC でリセット: VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット: VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet2 > VCC または CMPA2 端子でリセット: VCC または CMPA2 端子 > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC または CMPA2 端子の一定時間後に CPU 動作再開を選択可能

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目		RX630 (LVDA)			RX231 (LVDAb)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
電圧 検出 時の 処理	割り込み	—	電圧監視 1 割 り込み	電圧監視 2 割 り込み	—	電圧監視 1 割 り込み	電圧監視 2 割 り込み
			ノンマスカブ ル割り込み	ノンマスカブ ル割り込み		ノンマスカブ ル割り込み、 または割り込 みを選択可能	ノンマスカブ ル割り込み、 または割り込 みを選択可能
			Vdet1 > VCC, VCC > Vdet1 の両方、また はどちらかで 割り込み要求	Vdet2 > VCC, VCC > Vdet2 の両方、また はどちらかで 割り込み要求		Vdet1 > VCC、VCC > Vdet1 の両 方、またはど ちらかで割り 込み要求	Vdet2 > VCC または CMPA2 端 子、VCC また は CMPA2 端 子 > Vdet2 の 両方、または どちらかで割 り込み要求
デジ タル フィ ルタ	有効/無効 切り替え	—	あり	あり	—	—	—
	サンプリン グ時間	—	LOCO の n 分 周 × 2 (n: 1, 2, 4, 8)	LOCO の n 分 周 × 2 (n: 1, 2, 4, 8)	—	—	—
イベントリンク機 能		—	—	—	—	あり Vdet1 通過検 出イベント出 力	あり Vdet2 通過検 出イベント出 力

表2.9 電圧検出回路のレジスタ比較

レジスタ	ビット	RX630 (LVDA)	RX231 (LVDAb)
LVD1CR1	LVD1IRQSEL	—	電圧監視 1 割り込み種類選択ビット
LVD2CR1	LVD2IDTSEL[1:0]	電圧監視 2 割り込み発生条件選択ビット b1 b0 0 0 : VCC ≥ Vdet2 (上昇) 検出時 0 1 : VCC < Vdet2 (下降) 検出時 1 0 : 下降および上昇検出時 1 1 : 設定しないでください	電圧監視 2 割り込み ELC イベント発生条件選択ビット b1 b0 0 0 : VCC または CMPA2 端子 ≥ Vdet2 (上昇) 検出時 0 1 : VCC または CMPA2 端子 < Vdet2 (下降) 検出時 1 0 : 下降および上昇検出時 1 1 : 設定しないでください
	LVD2IRQSEL	—	電圧監視 2 割り込み種類選択ビット
LVD2SR	LVD2MON	電圧監視 2 信号モニタフラグ 0 : VCC < Vdet2 1 : VCC ≥ Vdet2 または LVD2MON 無効	電圧監視 2 信号モニタフラグ 0 : VCC または CMPA2 端子 < Vdet2 1 : VCC または CMPA2 端子 ≥ Vdet2 または LVD2MON 無効
LVCMPCR	EXVCCINP2	—	電圧検出 2 比較電圧外部入力選択ビット
LVDLVL	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 1 0 1 0 : 2.95V 上記以外は設定しないでください。	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 0 0 0 : 4.29V 0 0 0 1 : 4.14V 0 0 1 0 : 4.02V 0 0 1 1 : 3.84V 0 1 0 0 : 3.10V 0 1 0 1 : 3.00V 0 1 1 0 : 2.90V 0 1 1 1 : 2.79V 1 0 0 0 : 2.68V 1 0 0 1 : 2.58V 1 0 1 0 : 2.48V 1 0 1 1 : 2.20V 1 1 0 0 : 1.96V 1 1 0 1 : 1.86V 上記以外は設定しないでください
		リセット後の初期値が異なります	

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630 (LVDA)	RX231 (LVDAb)
LVDLVLR	LVD2LVL[3:0]:RX630 LVD2LVL[1:0]:RX231	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b7 b4 1 0 1 0 : 2.95V 上記以外は設定しないでください。 リセット後の初期値が異なります	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b5 b4 0 0 : 4.29V 0 1 : 4.14V 1 0 : 4.02V 1 1 : 3.84V
LVD1CR0	LVD1DFDIS	電圧監視 1 デジタルフィルタ無効モード選択ビット	—
	LVD1FSAMP[1:0]	サンプリングクロック選択ビット	—
LVD2CR0	LVD2DFDIS	電圧監視 2 デジタルフィルタ無効モード選択ビット	—
	LVD2FSAMP[1:0]	サンプリングクロック選択ビット	—
LVD2CR0	LVD2RN	電圧監視 2 リセットネゲート選択ビット 0 : VCC>Vdet2 検出から一定時間 (tLVD2) 経過後にネゲート 1 : LVD2 リセットアサートから一定時間 (tLVD2) 経過後にネゲート	電圧監視 2 リセットネゲート選択ビット 0 : VCC または CMPA2 端子 >Vdet2 検出から一定時間 (tLVD2) 経過後にネゲート 1 : LVD2 リセットアサートから一定時間 (tLVD2) 経過後にネゲート

2.7 クロック発生回路

表 2.10にクロック発生回路仕様の概要比較を、表 2.11にクロック発生回路のレジスタ比較を示します。

表2.10 クロック発生回路仕様の概要比較

項目	RX630	RX231
用途	• CPU, DMAC, DTC, ROM および RAM に供給されるシステムクロック (ICLK) の生成 • 周辺モジュールに供給される周辺モジュールクロック (PCLKB) の生成 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • 外部バスに供給される外部バスクロック (BCLK) の生成 • USB に供給される USB クロック (UCLK) の生成 • CAN に供給される CAN クロック (CANMCLK) の生成 • IEBUS に供給される IEBUS クロック (IECLK)の生成 • RTC に供給される RTC 専用サブクロック (RTCSCCLK) の生成 • RTC に供給される RTC メインクロック (RTCMCLK) の生成 • IWDT に供給される IWDT 専用クロック (IWDTCCLK) の生成 • JTAG に供給される JTAG クロック (JTAGTCK) の生成	• CPU、DMAC、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成 • MTU2 に供給される周辺モジュールクロック (PCLKA) の生成 • 周辺モジュールに供給される周辺モジュールクロック (PCLKB) の生成 • S12AD に供給される周辺モジュールクロック (PCLKD) の生成 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • 外部バスに供給される外部バスクロック (BCLK) の生成 • USB に供給される USB クロック (UCLK) の生成 • RSCAN に供給される CAN クロック (CANMCLK) の生成 • CAC に供給される CAC クロック (CACCLK) の生成 • RTC に供給される RTC 専用サブクロック (RTCSCCLK) の生成 • IWDT に供給される IWDT 専用クロック (IWDTCCLK) の生成 • SSI に供給される SSI クロック (SSISCK) の生成 • LPT に供給される LPT クロック (LPTCLK) の生成

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630	RX231
動作周波数	• ICLK:100MHz (max) • PCLKB:50MHz (max) • FCLK:4MHz~60MHz(ROM、E2 データフラッシュ P/E 時) 50MHz (max)(E2 データフラッシュ読み出し時) • BCLK:50MHz (max) • BCLK 端子出力:25MHz (max) • UCLK:48MHz (max) • CANMCLK:20MHz (max) • IECLK:50MHz • RTCCLK:32.768kHz • RTCMCLK:4MHz~16MHz • IWDTCCLK:125kHz • JTAGTCK:10MHz (max)	• ICLK : 54MHz (max) • PCLKA : 54MHz (max) • PCLKB : 32MHz (max) • PCLKD:54MHz (max) • FCLK : 1MHz~32MHz (ROM、E2 データフラッシュ P/E 時) 32MHz (max) (E2 データフラッシュ読み出し時) • BCLK : 32MHz (max) • BCLK 端子出力 : 16MHz (max) • UCLK : 48MHz • CANMCLK : 20MHz (max) • CACCLK : 各発振器のクロックと同じ • RTCCLK : 32.768kHz • IWDTCCLK : 15kHz • SSISCK : 20MHz (max) • LPTCLK:選択した発振器のクロックと同じ
メインクロック発振器	• 発振子周波数:4MHz~16MHz • 外部クロック入力周波数 : 20MHz (max) • 接続できる発振子または付加回路:セラミック共振子、水晶振動子 • 接続端子:EXTAL、XTAL • 発振停止検出機能:メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能	• 発振子周波数 : 1MHz~20MHz (VCC ≥ 2.4V)、1MHz~8MHz (VCC < 2.4V) • 外部クロック入力周波数 : 20MHz (max) • 接続できる発振子または付加回路 : セラミック共振子、水晶振動子 • 接続端子 : EXTAL、XTAL • 発振停止検出機能 : メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能 • ドライブ能力を切り替える機能
サブクロック発振器	• 発振子周波数:32.768kHz • 接続できる発振子または付加回路:水晶振動子 • 接続端子:XCIN, XCOUT	• 発振子周波数 : 32.768kHz • 接続できる発振子、または付加回路 : 水晶振動子 • 接続端子 : XCIN、XCOUT • ドライブ能力を切り替える機能
PLL 回路	• 入力クロックソース:メインクロック • 入力分周比: 1、2、4 分周から選択可能 • 入力周波数:4MHz~16MHz • 逡倍比: 8,10, 12, 16, 20, 24, 25, 50 逡倍から選択可能 • VCO 発振周波数:104MHz~200MHz	• 入力クロックソース:メインクロック • 入力分周比 : 1、2、4 分周から選択可能 • 入力周波数 : 4MHz~12.5MHz • 逡倍比 : 4~13.5 逡倍 (0.5 刻み) から選択可能 • 発振周波数 : 24MHz~54MHz (VCC ≥ 2.4V)
USB 専用 PLL 回路	—	• 入力クロック源 : メインクロック • 入力分周比 : 1、2、4 分周から選択可能 • 入力周波数:4MHz、6MHz、8MHz、12MHz • 逡倍比 : 4、6、8、12 逡倍から選択可能 • 発振周波数 : 48MHz (VCC ≥ 2.4V)

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630	RX231
高速オンチップオシレータ (HOCO)	- 発振周波数: 50MHz - HOCO 電源制御	発振周波数 : 32MHz、54MHz
低速オンチップオシレータ (LOCO)	発振周波数:125kHz	発振周波数 : 4MHz
IWDT 専用オンチップオシレータ	発振周波数:125kHz	発振周波数 : 15kHz
JTAG 用外部クロック入力 (TCK)	入力クロック周波数:10MHz (max)	—
BCLK 端子の出力制御機能	- BCLK クロック出力または High 出力の選択が可能 - 出力するクロックは BCLK または BCLK の 2 分周の選択が可能	- BCLK クロック出力または High 出力の選択が可能 - 出力するクロックは BCLK または BCLK の 2 分周の選択が可能

表2.11 クロック発生回路のレジスタ比較

レジスタ	ビット	RX630	RX231
SCKCR	PCKD[3:0]	—	周辺モジュールクロック D (PCLKD) 選択ビット
	PCKA[3:0]	—	周辺モジュールクロック A (PCLKA) 選択ビット
SCKCR2	—	システムクロックコントロールレジスタ 2	—
PLLCR	STC[5:0]	周波数通倍率設定ビット	周波数通倍率設定ビット
		b13 b8 0 0 0 1 1 1 : ×8 0 0 1 0 0 0 : ×10 0 0 1 0 1 1 : ×12 0 0 1 1 1 1 : ×16 0 1 0 0 1 1 : ×20 0 1 0 1 1 1 : ×24 0 1 1 0 0 0 : ×25 1 1 0 0 0 1 : ×50 上記以外は設定しないでください リセット後の初期値が異なります	b13 b8 0 0 0 1 1 1 : ×4 0 0 1 0 0 0 : ×4.5 0 0 1 0 0 1 : ×5 . . . 0 1 0 0 1 0 : ×9.5 0 1 0 0 1 1 : ×10 0 1 0 1 0 0 : ×10.5 0 1 0 1 0 1 : ×11 0 1 0 1 1 0 : ×11.5 0 1 0 1 1 1 : ×12 0 1 1 0 0 0 : ×12.5 0 1 1 0 0 1 : ×13 0 1 1 0 1 0 : ×13.5 上記以外は設定しないでください
UPLLCR	—	—	USB 専用 PLL コントロールレジスタ
UPLLCR2	—	—	USB 専用 PLL コントロールレジスタ 2
HOCOCCR2	—	—	高速オンチップオシレータコントロールレジスタ 2
OSCOVFSR	—	—	発振安定フラグレジスタ

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630	RX231
MOSCWTCR	MSTS[4:0]	メインクロック発振器ウェイト時間設定ビット b4 b0 待機時間 00000 : 2 サイクル 00001 : 4 サイクル 00010 : 8 サイクル 00011 : 16 サイクル 00100 : 32 サイクル 00101 : 64 サイクル 00110 : 512 サイクル 00111 : 1024 サイクル 01000 : 2048 サイクル 01001 : 4096 サイクル 01010 : 16384 サイクル 01011 : 32768 サイクル 01100 : 65536 サイクル 01101 : 131072 サイクル 01110 : 262144 サイクル 01111 : 524288 サイクル 上記以外は設定しないでください	メインクロック発振器ウェイト時間設定ビット b4 b0 待機時間 00000 : 2 サイクル 00001 : 1024 サイクル 00010 : 2048 サイクル 00011 : 4096 サイクル 00100 : 8192 サイクル 00101 : 16384 サイクル 00110 : 32768 サイクル 00111 : 65536 サイクル 上記以外は設定しないでください
		リセット後の初期値が異なります	
SOSCWTCR	—	サブクロック発振器ウェイトコントロールレジスタ	—
CKOCR	—	—	CLKOUT 出力コントロールレジスタ
MOFCR	MOFXIN	メインクロック発振器強制発振ビット	—
	MODRV21	—	メインクロック発振器ドライブ能力切り替えビット
	MOSEL	—	メインクロック発振器切り替えビット
HOCOPCR	—	高速オンチップオシレータ電源コントロールレジスタ	—
MEMWAIT	—	—	メモリウェイトサイクル設定レジスタ
LOCOTRR	—	—	低速オンチップオシレータトリミングレジスタ
ILOCOTRR	—	—	IWDT 専用オンチップオシレータトリミングレジスタ
HOCOTRRn	—	—	高速オンチップオシレータトリミングレジスタ n (n = 0、3)

2.8 消費電力低減機能

表 2.12に消費電力低減機能の概要比較を、表 2.13～表 2.17に各モードにおける遷移および解除方法と動作状態比較を、表 2.18に消費電力低減機能のレジスタ比較を示します。

表2.12 消費電力低減機能の概要比較

項目	RX630	RX231
クロックの切り替えによる消費電力の低減	システムクロック (ICLK)、周辺モジュールクロック (PCLKB)、外部バスクロック (BCLK)、フラッシュインタフェースクロック (FCLK)に対し、個別に分周比を設定することが可能	システムクロック (ICLK)、 高速周辺モジュールクロック (PCLKA) 、周辺モジュールクロック (PCLKB)、 S12AD用クロック (PCLKD) 、外部バスクロック (BCLK)、FlashIF クロック (FCLK) に対し、個別に分周比を設定することが可能
BCLK 出力制御機能	BCLK 出力または High 出力の選択が可能	BCLK 出力または High 出力の選択が可能
SDCLK 出力制御機能	SDCLK 出力または High 出力の選択が可能	SDCLK 出力または High 出力の選択が可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	- スリープモード 全モジュールクロックストップモード - ソフトウェアスタンバイモード ディープソフトウェアスタンバイモード	- スリープモード ディープスリープモード - ソフトウェアスタンバイモード
動作電力低減機能	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 - 動作電力制御状態: 3 種類 — 高速動作モード — 低速動作モード 1 — 低速動作モード 2	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、およびディープスリープモード時の消費電力を低減することが可能 - 動作電力制御状態: 3 種類 — 高速動作モード — 中速動作モード — 低速動作モード

表2.13 各モードにおける遷移および解除方法と動作状態比較（スリープモード）

遷移および解除方法と動作状態	RX630	RX231
	スリープモード	スリープモード
遷移方法	制御レジスタ+命令	制御レジスタ+命令
リセット以外の解除方法	割り込み	割り込み
解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
メインクロック発振器	動作可能	動作可能
サブクロック発振器	動作可能	動作可能
高速オンチップオシレータ	動作可能	動作可能
低速オンチップオシレータ	動作可能	動作可能
IWDT 専用オンチップオシレータ	動作可能	動作可能
PLL	動作可能	動作可能
USB 専用 PLL	—	動作可能
CPU	停止（保持）	停止（保持）
RAM1 (0001 0000h~0001 FFFFh)	動作可能（保持）	—
RAM0 (0000 0000h~0000 FFFFh)	動作可能（保持）	—
RAM (0000 0000h~0000 FFFFh)	—	動作可能（保持）
DMAC	動作可能	動作可能
DTC	動作可能	動作可能
フラッシュメモリ	動作	動作
USB2.0 ファンクションモジュール (USB)	動作可能	動作可能
ウォッチドッグタイマ (WDT)	停止（保持）	停止（保持）
独立ウォッチドッグタイマ (IWDT)	動作可能	動作可能
リアルタイムクロック (RTC)	動作可能	動作可能
8 ビットタイマ (ユニット 0、1) (TMR)	動作可能	動作可能
ローパワータイマ (LPT)	—	動作可能
電圧検出回路 (LVD)	動作可能	動作可能
パワーオンリセット回路	動作	動作
周辺モジュール	動作可能	動作可能
I/O ポート	動作	動作
RTCOUT 出力	動作可能	動作可能
CLKOUT 出力	—	動作可能
コンパレータ B	—	動作可能

表2.14 各モードにおける遷移および解除方法と動作状態比較（全モジュールクロックストップモード）

遷移および解除方法と動作状態	RX630	RX231
	全モジュール クロックストップモード	全モジュール クロックストップモード
遷移方法	制御レジスタ+命令	—
リセット以外の解除方法	割り込み	—
解除後の状態	プログラム実行状態 (割り込み処理)	—
メインクロック発振器	動作可能	—
サブクロック発振器	動作可能	—
高速オンチップオシレータ	動作可能	—
低速オンチップオシレータ	動作可能	—
IWDT 専用オンチップオシレータ	動作可能	—
PLL	動作可能	—
USB 専用 PLL	—	—
CPU	停止（保持）	—
RAM1 (0001 0000h~0001 FFFFh)	停止（保持）	—
RAM0 (0000 0000h~0000 FFFFh)	停止（保持）	—
RAM (0000 0000h~0000 FFFFh)	—	—
DMAC	停止（保持）	—
DTC	停止（保持）	—
フラッシュメモリ	停止（保持）	—
USB2.0 ファンクションモジュール (USB)	停止	—
ウォッチドッグタイマ (WDT)	停止（保持）	—
独立ウォッチドッグタイマ (IWDT)	動作可能	—
リアルタイムクロック (RTC)	動作可能	—
8ビットタイマ (ユニット 0、1) (TMR)	動作可能	—
ローパワータイマ (LPT)	—	—
電圧検出回路 (LVD)	動作可能	—
パワーオンリセット回路	動作	—
周辺モジュール	停止（保持）	—
I/O ポート	保持	—
RTCOUNT 出力	停止（保持）	—
CLKOUT 出力	—	—
コンパレータ B	—	—

表2.15 各モードにおける遷移および解除方法と動作状態比較（ソフトウェアスタンバイモード）

遷移および解除方法と動作状態	RX630	RX231
	ソフトウェア スタンバイモード	ソフトウェア スタンバイモード
遷移方法	制御レジスタ+命令	制御レジスタ+命令
リセット以外の解除方法	割り込み	割り込み
解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
メインクロック発振器	動作可能	停止
サブクロック発振器	動作可能	動作可能
高速オンチップオシレータ	停止	停止
低速オンチップオシレータ	停止	停止
IWDT 専用オンチップオシレータ	動作可能	動作可能
PLL	停止	停止
USB 専用 PLL	—	停止
CPU	停止（保持）	停止（保持）
RAM1 (0001 0000h~0001 FFFFh)	停止（保持）	—
RAM0 (0000 0000h~0000 FFFFh)	停止（保持）	—
RAM (0000 0000h~0000 FFFFh)	—	停止（保持）
DMAC	停止（保持）	停止（保持）
DTC	停止（保持）	停止（保持）
フラッシュメモリ	停止（保持）	停止（保持）
USB2.0 ファンクションモジュール (USB)	停止	停止（保持）
ウォッチドッグタイマ (WDT)	停止（保持）	停止（保持）
独立ウォッチドッグタイマ (IWDT)	動作可能	動作可能
リアルタイムクロック (RTC)	動作可能	動作可能
8ビットタイマ (ユニット 0、1) (TMR)	停止（保持）	停止（保持）
ローパワータイマ (LPT)	—	動作可能
電圧検出回路 (LVD)	動作可能	動作可能
パワーオンリセット回路	動作	動作
周辺モジュール	停止（保持）	停止（保持）
I/O ポート	保持	保持
RTCOULT 出力	停止（保持）	動作可能
CLKOUT 出力	—	動作可能
コンパレータ B	—	動作可能

表2.16 各モードにおける遷移および解除方法と動作状態比較（ディープソフトウェアスタンバイモード）

遷移および解除方法と動作状態	RX630	RX231
	ディープソフトウェア スタンバイモード	ディープソフトウェア スタンバイモード
遷移方法	制御レジスタ+命令	—
リセット以外の解除方法	割り込み	—
解除後の状態	プログラム実行状態 （リセット処理）	—
メインクロック発振器	動作可能	—
サブクロック発振器	動作可能	—
高速オンチップオシレータ	停止	—
低速オンチップオシレータ	停止	—
IWDT 専用オンチップオシレータ	停止（不定）	—
PLL	停止	—
USB 専用 PLL	—	—
CPU	停止（不定）	—
RAM1 （0001 0000h～0001 FFFFh）	停止（不定）	—
RAM0 （0000 0000h～0000 FFFFh）	停止（保持/不定）	—
RAM（0000 0000h～0000 FFFFh）	—	—
DMAC	停止（不定）	—
DTC	停止（不定）	—
フラッシュメモリ	停止（保持）	—
USB2.0 ファンクションモジュール （USB）	停止（保持/不定）	—
ウォッチドッグタイマ（WDT）	停止（不定）	—
独立ウォッチドッグタイマ（IWDT）	停止（不定）	—
リアルタイムクロック（RTC）	動作可能	—
8ビットタイマ（ユニット0、1） （TMR）	停止（不定）	—
ローパワータイマ（LPT）	—	—
電圧検出回路（LVD）	動作可能	—
パワーオンリセット回路	動作	—
周辺モジュール	停止（不定）	—
I/O ポート	保持	—
RTCOUT 出力	停止	—
CLKOUT 出力	—	—
コンパレータ B	—	—

表2.17 各モードにおける遷移および解除方法と動作状態比較（ディープスリープモード）

遷移および解除方法と動作状態	RX630	RX231
	ディープスリープモード	ディープスリープモード
遷移方法	—	制御レジスタ+命令
リセット以外の解除方法	—	割り込み
解除後の状態	—	プログラム実行状態 (割り込み処理)
メインクロック発振器	—	動作可能
サブクロック発振器	—	動作可能
高速オンチップオシレータ	—	動作可能
低速オンチップオシレータ	—	動作可能
IWDT 専用オンチップオシレータ	—	動作可能
PLL	—	動作可能
USB 専用 PLL	—	動作可能
CPU	—	停止（保持）
RAM1 (0001 0000h~0001 FFFFh)	—	—
RAM0 (0000 0000h~0000 FFFFh)	—	—
RAM (0000 0000h~0000 FFFFh)	—	停止（保持）
DMAC	—	停止（保持）
DTC	—	停止（保持）
フラッシュメモリ	—	停止（保持）
USB2.0 ファンクションモジュール (USB)	—	動作可能
ウォッチドッグタイマ (WDT)	—	停止（保持）
独立ウォッチドッグタイマ (IWDT)	—	動作可能
リアルタイムクロック (RTC)	—	動作可能
8 ビットタイマ (ユニット 0、1) (TMR)	—	動作可能
ローパワータイマ (LPT)	—	動作可能
電圧検出回路 (LVD)	—	動作可能
パワーオンリセット回路	—	動作
周辺モジュール	—	動作可能
I/O ポート	—	動作
RTCOUT 出力	—	動作可能
CLKOUT 出力	—	動作可能
コンパレータ B	—	動作可能

表2.18 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX630	RX231
SBYCR	OPE	出力ポート許可ビット 0: ソフトウェアスタンバイモードおよびディープソフトウェアスタンバイモード時、アドレスバス、バス制御信号はハイインピーダンス 1: ソフトウェアスタンバイモードおよびディープソフトウェアスタンバイモード時、アドレスバス、バス制御信号は出力状態を保持	出力ポートイネーブル 0: ソフトウェアスタンバイモード時、アドレスバス、バス制御信号はハイインピーダンス 1: ソフトウェアスタンバイモード時、アドレスバス、バス制御信号は出力状態を保持
	SSBY	ソフトウェアスタンバイビット 0: WAIT 命令実行後、スリープモードまたは全モジュールクロックストップモードに移行 1: WAIT 命令実行後、ソフトウェアスタンバイモードに移行	ソフトウェアスタンバイビット 0: WAIT 命令実行後、スリープモードまたはディープスリープモードに遷移 1: WAIT 命令実行後、ソフトウェアスタンバイモードに遷移
MSTPCRA	MSTPA10	プログラマブルパルスジェネレータ（ユニット1）モジュールストップ設定ビット	—
	MSTPA11	プログラマブルパルスジェネレータ（ユニット0）モジュールストップ設定ビット	—
	MSTPA12	16 ビットタイマパルスユニット1（ユニット1）モジュールストップ設定ビット	—
	MSTPA19	D/A コンバータモジュールストップ設定ビット	12 ビット D/A コンバータモジュールストップ設定ビット
	MSTPA23	10 ビット A/D コンバータモジュールストップ設定ビット	—
	MSTPA24	モジュールストップ A24 設定ビット	—
	MSTPA27	モジュールストップ A27 設定ビット	—
	MSTPA29	モジュールストップ A29 設定ビット	—
	ACSE	全モジュールクロックストップモード許可ビット	—

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630	RX231
MSTPCRB	MSTPB0	CAN モジュール 0 モジュールストップ設定ビット 対象モジュール：CAN0	RSCAN0 モジュールストップ設定ビット 対象モジュール： RSCAN0
	MSTPB1	CAN モジュール 1 モジュールストップ設定ビット 対象モジュール：CAN1	—
	MSTPB2	CAN モジュール 2 モジュールストップ設定ビット 対象モジュール：CAN2	—
	MSTPB4	シリアルコミュニケーションインタフェース SCId モジュールストップ設定ビット 対象モジュール：SCId (SCI12) 0：モジュールストップ状態の解除 1：モジュールストップ状態へ遷移	シリアルコミュニケーションインタフェース SCIh モジュールストップ設定ビット 対象モジュール： SCIh (SCI12) 0：モジュールストップ状態の解除 1：モジュールストップ状態へ遷移
	MSTPB6	—	DOC モジュールストップ設定ビット
	MSTPB8	温度センサモジュールストップ設定ビット	—
	MSTPB9	—	ELC モジュールストップ設定ビット
	MSTPB10	—	コンパレータ B モジュールストップ設定ビット
	MSTPB16	シリアルペリフェラルインタフェース 1 モジュールストップ設定ビット	—
	MSTPB20	I ² C バスインタフェース 1 モジュールストップ設定ビット	—
	MSTPB24	シリアルコミュニケーションインタフェース 7 モジュールストップ設定ビット	—
	MSTPB27	シリアルコミュニケーションインタフェース 4 モジュールストップ設定ビット	—
	MSTPB28	シリアルコミュニケーションインタフェース 3 モジュールストップ設定ビット	—
	MSTPB29	シリアルコミュニケーションインタフェース 2 モジュールストップ設定ビット	—

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630	RX231
MSTPCRC	MSTPC1	RAM1 モジュールストップ設定ビット	—
	MSTPC16	I ² C バスインタフェース 3 モジュールストップ設定ビット	—
	MSTPC17	I ² C バスインタフェース 2 モジュールストップ設定ビット	—
	MSTPC18	IEBUS モジュールストップ設定ビット	—
	MSTPC19	周波数測定機能モジュールストップ設定ビット	クロック周波数精度測定回路モジュールストップ設定ビット
	MSTPC20	—	IrDA モジュールストップ設定ビット
	MSTPC22	シリアルペリフェラルインタフェース 2 モジュールストップ設定ビット	—
	MSTPC24	シリアルコミュニケーションインタフェース 11 モジュールストップ設定ビット	—
	MSTPC25	シリアルコミュニケーションインタフェース 10 モジュールストップ設定ビット	—
	DSLPE	—	ディープスリープモード許可ビット
MSTPCRD	—	—	モジュールストップコントロールレジスタ D
OPCCR	OPCM[2:0]	動作電力制御モード選択ビット b2 b0 0 0 0 : 高速動作モード 1 1 0 : 低速動作モード 1 1 1 1 : 低速動作モード 2 上記以外は設定しないでください	動作電力制御モード選択ビット b2 b0 0 0 0 : 高速動作モード 0 1 0 : 中速動作モード 上記以外は設定しないでください
		リセット後の初期値が異なります	
	OPCMTSF	動作電力制御モード遷移状態フラグ - リード時 0 : 遷移完了 1 : 遷移中 - ライト時 書き込みは “0” としてください	動作電力制御モード遷移状態フラグ 0 : 遷移完了 1 : 遷移中 ※Read only となります

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630	RX231
SOPCCR	—	—	サブ動作電力コントロールレジスタ
RSTCKCR	RSTCKSEL[2:0]	スリープモード復帰クロックソース選択ビット b2 b0 001: HOCO 選択 010: メインクロック発振器選択	スリープモード復帰クロックソース選択ビット b2 b0 000: LOCO 選択 001: HOCO 選択 010: メインクロック発振器選択
MOSCWTCR (注1)	MSTS[4:0]	メインクロック発振器ウェイト時間設定ビット b4 b0 待機時間 00000: 2 サイクル 00001: 4 サイクル 00010: 8 サイクル 00011: 16 サイクル 00100: 32 サイクル 00101: 64 サイクル 00110: 512 サイクル 00111: 1024 サイクル 01000: 2048 サイクル 01001: 4096 サイクル 01010: 16384 サイクル 01011: 32768 サイクル 01100: 65536 サイクル 01101: 131072 サイクル 01110: 262144 サイクル 01111: 524288 サイクル 上記以外は設定しないでください	メインクロック発振器ウェイト時間設定ビット b4 b0 待機時間 00000: 2 サイクル 00001: 1024 サイクル 00010: 2048 サイクル 00011: 4096 サイクル 00100: 8192 サイクル 00101: 16384 サイクル 00110: 32768 サイクル 00111: 65536 サイクル 上記以外は設定しないでください
SOSCWTCR	—	サブクロック発振器ウェイトコントロールレジスタ	—
PLLWTCR	—	PLL ウェイトコントロールレジスタ	—
DPSBYCR	—	ディープスタンバイコントロールレジスタ	—
DPSIER0	—	ディープスタンバイインタラプティネーブルレジスタ 0	—
DPSIER1	—	ディープスタンバイインタラプティネーブルレジスタ 1	—
DPSIER2	—	ディープスタンバイインタラプティネーブルレジスタ 2	—
DPSIER3	—	ディープスタンバイインタラプティネーブルレジスタ 3	—
DPSIFR0	—	ディープスタンバイインタラプトフラグレジスタ 0	—

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630	RX231
DPSIFR1	—	ディープスタンバイインタラプトフラグレジスタ 1	—
DPSIFR2	—	ディープスタンバイインタラプトフラグレジスタ 2	—
DPSIFR3	—	ディープスタンバイインタラプトフラグレジスタ 3	—
DPSIEGR0	—	ディープスタンバイインタラプトエッジレジスタ 0	—
DPSIEGR1	—	ディープスタンバイインタラプトエッジレジスタ 1	—
DPSIEGR2	—	ディープスタンバイインタラプトエッジレジスタ 2	—
DPSIEGR3	—	ディープスタンバイインタラプトエッジレジスタ 3	—
DPSBKRY	—	ディープスタンバイバックアップレジスタ (y = 0 ~ 31)	—

注 1. RX231 グループの MOSCWTCR は、ユーザーズマニュアル ハードウェア編「クロック発生回路」章に記載されています。

2.9 バッテリバックアップ機能

表 2.19にバッテリバックアップ機能のレジスタ比較を示します。

表2.19 バッテリバックアップ機能のレジスタ比較

レジスタ	ビット	RX630	RX231
VBATTCCR	—	—	VBATT 制御レジスタ
VBATTSR	—	—	VBATT ステータスレジスタ
VBTLVDICR	—	—	VBATT 端子電圧低下検出割り込み 制御レジスタ

2.10 レジスタライトプロテクション機能

表 2.20にレジスタライトプロテクション機能の概要比較を、表 2.21にレジスタライトプロテクション機能のレジスタ比較を示します。

表2.20 レジスタライトプロテクション機能の概要比較

項目	RX630	RX231
PRC0 ビット	クロック発生回路関連レジスタ SCKCR, SCKCR2 , SCKCR3, PLLCR, PLLCR2, BCKCR , MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, OSTDCR, OSTDSR	クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, MOSCCR, SOSCCR, LOCOCR, ILOCOCR, HOCOCR, OSTDCR, OSTDSR, CKOCR , UPLLCR , UPLLCR2 , BCKCR , HOCOCR2 , MEMWAIT , LOCOTRR , ILOCOTRR , HOCOTRR0 , HOCOTRR3
PRC1 ビット	- 動作モード関連レジスタ SYSCR0,SYSCR1 - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, OPCCR, RSTCKCR, MOSCWTCR, SOSCWTCR, PLLWTCR, DPSBYCR, DPSIER0~3, DPSIFR0~3, DPSIEGR0~3 - クロック発生回路関連レジスタ MOFCR, HOCOPCR - ソフトウェアリセットレジスタ SWRR	- 動作モード関連レジスタ SYSCR0,SYSCR1 - 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, OPCCR, RSTCKCR, SOPCCR - クロック発生回路関連レジスタ MOFCR, MOSCWTCR - ソフトウェアリセットレジスタ SWRR
PRC2 ビット	—	ローパワータイマ関連レジスタ LPTCR1 , LPTCR2 , LPTCR3 , LTPTRD , LPCMR0 , LPWUCR
PRC3 ビット	LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR	- LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR バッテリーバックアップ機能関連レジスタ VBATTTCR, VBATTSR, VBTLVDICR

表2.21 レジスタライトプロテクション機能のレジスタ比較

レジスタ	ビット	RX630	RX231
PRCR	PRC1	動作モード、消費電力低減機能、ソフトウェアリセット関連レジスタへの書き込み許可	動作モード、消費電力低減機能、 クロック発生回路関連レジスタ 、ソフトウェアリセットレジスタへの書き込み許可
	PRC2	—	ローパワータイマ関連レジスタへの書き込み許可

2.11 例外処理

表 2.22にベクタ比較を、表 2.23に例外処理ルーチンからの復帰命令比較を示します。

表2.22 ベクタ比較

例外事象		RX630	RX231
未定義命令例外		固定ベクタテーブル	例外ベクタテーブル (EXTB)
特権命令例外		固定ベクタテーブル	例外ベクタテーブル (EXTB)
アクセス例外		固定ベクタテーブル	例外ベクタテーブル (EXTB)
浮動小数点例外		固定ベクタテーブル	例外ベクタテーブル (EXTB)
リセット		固定ベクタテーブル	例外ベクタテーブル (EXTB)
ノンマスカブル割り込み		固定ベクタテーブル	例外ベクタテーブル (EXTB)
割り込み	高速割り込み	FINTV	FINTV
	高速割り込み以外	可変ベクタテーブル (INTB)	割り込みベクタテーブル (INTB)
無条件トラップ		可変ベクタテーブル (INTB)	割り込みベクタテーブル (INTB)

表2.23 例外処理ルーチンからの復帰命令比較

例外事象		RX630	RX231
未定義命令例外		RTE	RTE
特権命令例外		RTE	RTE
アクセス例外		RTE	RTE
浮動小数点例外		RTE	RTE
リセット		復帰不可能	復帰不可能
ノンマスカブル割り込み		禁止	禁止
割り込み	高速割り込み	RTFI	RTFI
	高速割り込み以外	RTE	RTE
無条件トラップ		RTE	RTE

2.12 割り込みコントローラ

表 2.24に割り込みコントローラ仕様の概要比較を、表 2.25に割り込みコントローラのレジスタ比較を示します。

表2.24 割り込みコントローラ仕様の概要比較

項目		RX630 (ICUb)	RX231 (ICUb)
割り込み	周辺機能割り込み	- 周辺モジュールからの割り込み - 割り込み検出: エッジ検出/レベル検出 接続している周辺モジュールの要因ごとの検出方法は固定 - グループ割り込み: 複数の割り込みを1つの割り込みベクタに割り当て - エッジ検出割り込みグループ数: 7 (グループ 0~6) - レベル検出割り込みグループ数: 1 (グループ 12) - ユニット選択機能: 2つの割り込み要求のうち一方の割り込み要求を選択 - ユニット数: 6	- 周辺モジュールからの割り込み - 割り込み検出: エッジ検出/レベル検出 接続している周辺モジュールの要因ごとの検出方法は固定
	外部端子割り込み	- IRQ0~15 端子からの割り込み - 要因数: 16 - 割り込み検出: Low レベル、立ち下がりエッジ、立ち上がりエッジ、両エッジを要因ごとに設定可能 - デジタルフィルタ機能: あり	- IRQ0~IRQ7 端子からの割り込み - 要因数: 8 - 割り込み検出: Low/立ち下がりエッジ/立ち上がりエッジ/両エッジを要因ごとに設定可能 - デジタルフィルタ機能: あり
	ソフトウェア割り込み	- レジスタ書き込みによる割り込み - 要因数: 1	- レジスタ書き込みによる割り込み - 要因数: 1
	イベントリンク割り込み	—	ELC イベントより、ELSR8I、ELSR18I、ELSR19I 割り込みを発生
	割り込み優先レベル	レジスタにより優先順位を設定	レジスタにより優先順位を設定
	高速割り込み機能	CPU の割り込み処理を高速化可能。1 要因にのみ設定	CPU の割り込み処理を高速化可能。1 要因にのみ設定
	DTC、DMAC 制御	割り込み要因により DTC や DMAC の起動が可能	割り込み要因により DTC や DMAC の起動が可能
ノンマス カブル割 り込み	NMI 端子割り込み	- NMI 端子からの割り込み - 割り込み検出: 立ち下がりエッジ/立ち上がりエッジ - デジタルフィルタ機能: あり	- NMI 端子からの割り込み - 割り込み検出: 立ち下がりエッジ/立ち上がりエッジ - デジタルフィルタ機能: あり
	発振停止検出割り込み	発振停止検出時の割り込み	発振停止検出時の割り込み

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目		RX630 (ICUb)	RX231 (ICUb)
ノンマスカブル割り込み	WDT アンダフロー /リフレッシュエラー割り込み	ダウンカウンタがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー /リフレッシュエラー割り込み	ダウンカウンタがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出回路 1 (LVD1) からの割り込み	電圧検出回路 1 (LVD1) の電圧監視割り込み
	電圧監視 2 割り込み	電圧検出回路 2 (LVD2) からの割り込み	電圧検出回路 2 (LVD2) の電圧監視割り込み
	VBATT 電圧監視割り込み	—	VBATT の電圧監視割り込み
低消費電力状態からの復帰	スリープモード	ノンマスカブル割り込み、全割り込み要因で復帰	ノンマスカブル割り込み、全割り込み要因で復帰
	ディープスリープモード	—	ノンマスカブル割り込み、全割り込み要因で復帰
	全モジュールクロックストップモード	ノンマスカブル割り込み、IRQ0～IRQ15 割り込み、TMR 割り込み、USB レジューム割り込み、RTC アラーム/周期割り込みで復帰	—
	ソフトウェアスタンバイモード	ノンマスカブル割り込み、IRQ0～IRQ15 割り込み、USB レジューム割り込み、RTC アラーム/周期割り込みで復帰	ノンマスカブル割り込み、IRQ0～IRQ7 割り込み、RTC アラーム/周期割り込みで復帰
	ディープソフトウェアスタンバイモード	外部端子割り込み発生元となる一部の端子、周辺機能割り込み (RTC アラーム/周期、USB レジューム、電圧監視 1、電圧監視 2) で復帰	—

表2.25 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX630 (ICUb)	RX231 (ICUb)
IRQCRi	—	IRQ コントロールレジスタ i (i = 0~15)	IRQ コントロールレジスタ i (i = 0~ 7)
IRQFLTE1	—	IRQ 端子デジタルフィルタ許可レジスタ 1	—
IRQFLTC1	—	IRQ 端子デジタルフィルタ設定レジスタ 1	—
NMISR	VBATST	—	VBATT 電圧監視割り込みステータスフラグ
NMIER	VBATEN	—	VBATT 電圧監視割り込み許可ビット
NMICLR	VBATCLR	—	VBAT クリアビット
GRPn	—	グループ m 割り込み要因レジスタ (m=00~06、12)	—
GENn	—	グループ m 割り込み許可レジスタ (m=00~06、12)	—
GCRn	—	グループ m 割り込みクリアレジスタ (m=00~06)	—
SEL	—	ユニット選択レジスタ	—

2.13 バス

表 2.26にバス仕様の概要比較を、表 2.27に外部バス仕様の概要比較を、表 2.28にバスのレジスタ比較を示します。

表2.26 バス仕様の概要比較

バスの種類		RX630	RX231
CPU バス	命令バス	• CPU (命令) を接続 • 内蔵メモリを接続 (RAM、ROM) • システムクロック (ICLK) に同期して動作	• CPU (命令) を接続 • 内蔵メモリを接続 (RAM、ROM) • システムクロック (ICLK) に同期して動作
	オペランドバス	• CPU (オペランド) を接続 • 内蔵メモリを接続 (RAM、ROM) • システムクロック (ICLK) に同期して動作	• CPU (オペランド) を接続 • 内蔵メモリを接続 (RAM、コードフラッシュメモリ) • システムクロック (ICLK) に同期して動作
メモリバス	メモリバス 1	• RAM を接続	• RAM を接続
	メモリバス 2	• ROM を接続	• ROM を接続
内部メインバス	内部メインバス 1	• CPU を接続 • システムクロック (ICLK) に同期して動作	• CPU を接続 • システムクロック (ICLK) に同期して動作
	内部メインバス 2	• DTC, DMAC を接続 • 内蔵メモリを接続 (RAM、ROM) • システムクロック (ICLK) に同期して動作	• DTC, DMAC を接続 • 内蔵メモリを接続 (RAM, ROM) • システムクロック (ICLK) に同期して動作
内部周辺バス	内部周辺バス 1	• 周辺機能 (DTC, DMAC, 割り込みコントローラ、バスエラー監視部) を接続 • システムクロック (ICLK) に同期して動作	• 周辺機能 (DTC, DMAC, 割り込みコントローラ、バスエラー監視部) を接続 • システムクロック (ICLK) に同期して動作
	内部周辺バス 2	• 周辺機能 (内部周辺バス 1, 3, 4, 5 以外の周辺機能) を接続 • 周辺モジュールクロック (PCLKB) に同期して動作	• 周辺機能 (内部周辺バス 1, 3, 4 以外の周辺機能) を接続 • 周辺モジュールクロック (PCLKB) に同期して動作
	内部周辺バス 3	• 周辺機能 (USB) を接続 • 周辺モジュールクロック (PCLKB) に同期して動作	• 周辺機能 (USB0, CAN, CTSU) を接続 • 周辺モジュールクロック (PCLKB) に同期して動作
	内部周辺バス 4	予約領域	• 周辺機能 (MTU2) を接続 • 周辺モジュールクロック (PCLKA) に同期して動作
	内部周辺バス 5	予約領域	予約領域
	内部周辺バス 6	• ROM (P/E 時) 、E2 データフラッシュを接続 • FlashIF クロック (FCLK) に同期して動作	• フラッシュ制御モジュール、E2 データフラッシュを接続 • FlashIF クロック (FCLK) に同期して動作

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

バスの種類		RX630	RX231
外部バス	CS 領域	- 外部デバイスを接続 - 外部バスクロック (BCLK) に同期して動作	- 外部デバイスを接続 - 外部バスクロック (BCLK) に同期して動作

表2.27 外部バス仕様の概要比較

項目	RX630	RX231
外部アドレス空間	- 外部アドレス空間を 8 つの CS 領域 (CS0~CS7) に分割して管理 - 領域ごとにチップセレクトを出力可能 - 領域ごとにバス幅を選択可能 - セパレートバス: 8 ビットバス空間 / 16 ビットバス空間 / 32 ビットバス空間を選択可能 - アドレス/データマルチプレクスバス: 8 ビットバス空間 / 16 ビットバス空間を選択可能 - 領域ごとにエンディアンを設定可能	- 外部アドレス空間を 4 つの CS 領域 (CS0~CS3) に分割して管理 - 領域ごとにチップセレクトを出力可能 - 領域ごとにバス幅を選択可能 - セパレートバス: 8 ビットバス空間 / 16 ビットバス空間を選択可能 - アドレス/データマルチプレクスバス: 8 ビットバス空間 / 16 ビットバス空間を選択可能 - 領域ごとにエンディアンを設定可能
CS 領域コントローラ	- リカバリサイクル挿入可能 - リードリカバリ最大 15 サイクル挿入可能 - ライトリカバリ最大 15 サイクル挿入可能 - サイクルウェイト機能: 最大 31 サイクルウェイト (ページアクセス最大 7 サイクルウェイト) - ウェイト制御 - チップセレクト信号 (CS0#~CS7#) のアサート/ネゲートタイミング設定可能 - リード信号 (RD#)、ライト信号 (WR0#/WR#~WR3#) のアサートタイミング設定可能 - データ出力の開始/終了タイミング設定可能 - ライトアクセスモード: 1 ライトストローブモード/バイトストローブモード - セパレートバス、アドレス/データマルチプレクスバスの領域ごとに設定可能	- リカバリサイクル挿入可能 - リードリカバリ最大 15 サイクル挿入 - ライトリカバリ最大 15 サイクル挿入 - サイクルウェイト機能: 最大 31 サイクルウェイト (ページアクセス最大 7 サイクルウェイト) - ウェイト制御 - チップセレクト信号 (CS0#~CS3#) のアサート/ネゲートタイミング設定可能 - リード信号 (RD#)、ライト信号 (WR0#/WR#、WR1#) のアサートタイミング設定可能 - データ出力の開始/終了タイミング設定可能 - ライトアクセスモード: 1 ライトストローブモード/バイトストローブモード - セパレートバス、アドレス/データマルチプレクスバスを領域ごとに設定可能
ライトバッファ機能	バスマスタからのライトデータをライトバッファに書き込んだ時点で、バスマスタ側のライトアクセスを終了	バスマスタからのライトデータをライトバッファに書き込んだ時点で、バスマスタ側のライトアクセスを終了
周波数	CS 領域コントローラ (CSC) は、BCLK に同期して動作	CS 領域コントローラ (CSC) は、BCLK に同期して動作

表2.28 バスのレジスタ比較

レジスタ	ビット名	RX630	RX231
CSnCR	BSIZE[1:0]	外部バス幅選択ビット (n = 0~7) b5b4 00: 16 ビットバス空間に設定 01: 32 ビットバス空間に設定 10: 8 ビットバス空間に設定 11: 設定しないでください	外部バス幅選択ビット (n = 0~ 3) b5b4 00: 16 ビットバス空間に設定 01: 設定しないでください 10: 8 ビットバス空間に設定 11: 設定しないでください
	EMODE	エンディアンモード指定ビット (n = 0~7) 0: 領域 n のエンディアンは動作モードのエンディアンと同じ 1: 領域 n のエンディアンは動作モードのエンディアンと異なる	エンディアンモード指定ビット (n = 0~ 3) 0: 領域 n のエンディアンは動作モードのエンディアンと同じ 1: 領域 n のエンディアンは動作モードのエンディアンと異なる
	MPXEN	アドレス/データマルチプレクス I/O インタフェース選択ビット (n = 0~7) 0: 領域 n はセパレートバスインタフェース 1: 領域 n はアドレス/データマルチプレクス I/O インタフェース (n = 0~7)	アドレス/データマルチプレクス I/O インタフェース選択ビット (n = 0~ 3) 0: 領域 n はセパレートバスインタフェース 1: 領域 n はアドレス/データマルチプレクス I/O インタフェース (n = 0~ 3)
CSnREC	—	CSn リカバリサイクル設定レジスタ (n = 0~7)	CSn リカバリサイクル設定レジスタ (n = 0~ 3)
CSnMOD	—	CSn モードレジスタ (n = 0~7)	CSn モードレジスタ (n = 0~ 3)
CSnWCR1	—	CSn ウェイト制御レジスタ 1 (n = 0~7)	CSn ウェイト制御レジスタ 1 (n = 0~ 3)
CSnWCR2	—	CSn ウェイト制御レジスタ 2 (n = 0~7)	CSn ウェイト制御レジスタ 2 (n = 0~ 3)
BUSPRI	BPHB[1:0]	—	内部周辺バス 4 プライオリティ制御ビット

2.14 メモリプロテクションユニット

表 2.29にメモリプロテクションユニットのレジスタ比較を示します。

表2.29 メモリプロテクションユニットのレジスタ比較

レジスタ	ビット名	RX630 (MPU)	RX231 (MPU)
MPESTS	IA:RX630 IMPER: RX231	命令メモリプロテクションエラー発生ビット	命令メモリプロテクションエラー発生ビット
	DA:RX630 DMPER: RX231	データメモリプロテクションエラー発生ビット	データメモリプロテクションエラー発生ビット

2.15 DMA コントローラ

表 2.30にDMA コントローラ仕様の概要比較を示します。

表2.30 DMA コントローラ仕様の概要比較

項目		RX630 (DMACA)	RX231 (DMACA)
チャンネル数		4 チャンネル (DMACm (m = 0~3))	4 チャンネル (DMACm (m = 0~3))
転送空間		512M バイト (00000000h~0FFFFFFFh と F0000000h~FFFFFFFh のうち 予約領域を除く領域)	512M バイト (00000000h~0FFFFFFFh と F0000000h~FFFFFFFh のうち 予約領域を除く領域)
最大転送データ数		1M データ (ブロック転送モード 最大総転送数: 1024 データ × 1024 ブロック)	1M データ (ブロック転送モード 最大総転送数: 1024 データ × 1024 ブロック)
DMAC 起動要因		- チャンネルごとに起動要因を選択可能 - ソフトウェアトリガ - 周辺モジュールからの割り込み要求/外部割り込み入力端子へのトリガ入力	- チャンネルごとに起動要因を選択可能 - ソフトウェアトリガ - 周辺モジュールからの割り込み要求/外部割り込み入力端子へのトリガ入力
チャンネル優先順位		チャンネル 0 > チャンネル 1 > チャンネル 2 > チャンネル 3 (チャンネル 0 が最優先)	チャンネル 0 > チャンネル 1 > チャンネル 2 > チャンネル 3 (チャンネル 0 が最優先)
転送データ	1 データ	ビット長: 8 ビット、16 ビット、32 ビット	ビット長: 8 ビット、16 ビット、32 ビット
	ブロックサイズ	データ数: 1~1024 データ	データ数: 1~1024 データ
転送モード	ノーマル転送モード	1 回の DMA 転送要求で 1 データを転送 - 総データ転送数を指定しない設定 (フリーランニングモード) が可能	1 回の DMA 転送要求で 1 データを転送 - 総データ転送数を指定しない設定 (フリーランニングモード) が可能
	リピート転送モード	1 回の DMA 転送要求で 1 データを転送 - 転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰 - リピートサイズは最大 1024 回設定可能	1 回の DMA 転送要求で 1 データを転送 - 転送元または転送先で設定したリピートサイズ分のデータを転送すると、転送開始時のアドレスに復帰 - リピートサイズは最大 1024 回設定可能
	ブロック転送モード	1 回の DMA 転送要求で 1 ブロックのデータを転送 - ブロックサイズは最大 1024 データ設定可能	1 回の DMA 転送要求で 1 ブロックのデータを転送 - ブロックサイズは最大 1024 データ設定可能
選択機能	拡張リピートエリア機能	- 転送アドレスレジスタの上位ビットの値を固定して特定範囲のアドレスを繰り返す設定が可能 - 拡張リピートエリアは 2 バイトから 128M バイトを転送元、転送先別に設定可能	- 転送アドレスレジスタの上位ビットの値を固定して特定範囲のアドレスを繰り返す設定が可能 - 拡張リピートエリアは 2 バイトから 128M バイトを転送元、転送先別に設定可能

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目		RX630 (DMACA)	RX231 (DMACA)
割り込み要求	転送終了割り込み	転送カウンタで設定したデータ数を転送終了時に発生	転送カウンタで設定したデータ数を転送終了時に発生
	転送エスケープ終了割り込み	リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバフローしたときに発生	リピートサイズ分のデータ転送を終了したとき、または拡張リピートエリアがオーバフローしたときに発生
イベントリンク機能		-	1回のデータ転送後（ブロックの場合は1ブロック転送後）、イベントリンク要求を発生
消費電力低減機能		モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.16 データトランスファコントローラ

表 2.31にデータトランスファコントローラ仕様の概要比較を、表 2.32にデータトランスファコントローラのレジスタ比較を示します。

表2.31 データトランスファコントローラ仕様の概要比較

項目	RX630 (DTCa)	RX231 (DTCa)
転送モード	- ノーマル転送モード 1 回の起動で 1 データ転送する - リピート転送モード 1 回の起動で 1 データ転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピート回数は最大 256 回設定可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータ転送する - ブロックサイズは、最大 256 データ設定可能	- ノーマル転送モード 1 回の起動で 1 データ転送する - リピート転送モード 1 回の起動で 1 データ転送する - リピートサイズ分データを転送すると転送開始アドレスに復帰 - リピート回数は最大 256 回設定可能で、256×32 ビットで、最大 1024 バイト転送可能 - ブロック転送モード 1 回の起動で 1 ブロックのデータ転送する - ブロックサイズは、最大 256×32 ビット=1024 バイト設定可能
転送チャンネル	- 割り込み要因に対するチャンネルの転送が可能 (ICU からの DTC 転送要求で転送) 1 つの起動要因に対して複数のデータ転送が可能 (チェーン転送) - チェーン転送は「カウンタ=0 のとき実施」/「毎回実施」のいずれかを選択可能	- 割り込み要因に対するチャンネルの転送が可能 (ICU からの DTC 転送要求で転送) 1 回の転送要求に対して複数のデータ転送が可能 (チェーン転送) - チェーン転送は「カウンタ=0 のとき実施」/「毎回実施」のいずれかを選択可能
転送空間	- ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007F FFFFh"と"FF80 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)	- ショートアドレスモードのとき 16M バイト ("0000 0000h"~"007F FFFFh"と"FF80 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域) - フルアドレスモードのとき 4G バイト ("0000 0000h"~"FFFF FFFFh"のうち、予約領域以外の領域)
データ転送単位	1 データ : 8 ビット、16 ビット、32 ビット 1 ブロックサイズ : 1~256 データ	1 データ : 1 バイト(8 ビット)、1 ワード(16 ビット)、1 ロングワード(32 ビット) 1 ブロックサイズ : 1~256 データ

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630 (DTCa)	RX231 (DTCa)
CPU 割り込み要求	- DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 - 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能	- DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 - 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能
イベントリンク機能	—	1 回のデータ転送後（ブロックの場合は 1 ブロック転送後）、イベントリンク要求を発生
リードスキップ	転送情報のリードスキップを指定可能	転送情報のリードスキップを指定可能
ライトバックスキップ	転送元アドレス固定の場合、または転送先アドレスが固定の場合、ライトバックスキップを実行可能	転送元アドレス固定の場合、または転送先アドレス固定の場合、ライトバックスキップを実行可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表2.32 データトランスファコントローラのレジスタ比較

レジスタ	ビット名	RX630	RX231
DTCVBR	—	DTC ベクタベースレジスタ DTC ベクタの配置アドレスを算出するためのベースアドレスを設定するレジスタです。上位 4 ビットへの書き込みは無視され、b27 の値が拡張されて設定されます。また、下位 12 ビットは予約ビットで、値は“0” 固定です。書く場合、“0” を書いてください。 0000 0000h ~ 07FF F000h、および F800 0000h ~ FFFF F000h の範囲で、4K バイト単位で設定可能です。	DTC ベクタベースレジスタ DTC ベクタの配置アドレスを算出するためのベースアドレスを設定するレジスタです。上位 4 ビットへの書き込みは無視され、b27 の値が拡張されて設定されます。また、下位 10 ビットは予約ビットで、値は“0” 固定です。書く場合、“0” を書いてください。 0000 0000h ~ 07FF FC00h、および F800 0000h ~ FFFF FC00h の範囲で、1K バイト単位で設定可能です。

2.17 I/O ポート

表 2.33にI/O ポート仕様の概要比較を、表 2.34に I/O ポートの機能の相違点を、表 2.35にI/O ポートのレジスタ比較を示します。

表2.33 I/O ポート仕様の概要比較

ポートシンボル	RX630 (100 ピン)	RX231 (100 ピン)
PORT0	P05, P07	P03, P05, P07
PORT1	P12~P17	P12~P17
PORT2	P20~P27	P20~P27
PORT3	P30~P37	P30~P37
PORT4	P40~P47	P40~P47
PORT5	P50~P55	P50~P55
PORTA	PA0~PA7	PA0~PA7
PORTB	PB0~PB7	PB0~PB7
PORTC	PC0~PC7	PC0~PC7
PORTD	PD0~PD7	PD0~PD7
PORTE	PE0~PE7	PE0~PE7
PORTH	—	PH0~PH3
PORTJ	PJ3	PJ3

表2.34 I/O ポートの機能の相違点

項目	ポートシンボル	RX630 (100 ピン)	RX231 (100 ピン)
入力プルアップ機能	PORT0	P05, P07	P03, P05, P07
	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34, P36, P37	P30~P34, P36, P37
	PORT4	P40~P47	P40~P47
	PORT5	P50~P55	P50~P55
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PE7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTH	—	PH0~PH3
	PORTJ	PJ3	PJ3
オープンドレイン出力機能	PORT0	P05, P07	—
	PORT1	P12~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P34, P36, P37	P30~P34, P36, P37
	PORT4	P40~P47	—
	PORT5	P50~P52, P53, P54, P55	P50~P52, P54
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PE7	—
	PORTE	PE0~PE7	PE0~PE7

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	ポートシンボル	RX630 (100 ピン)	RX231 (100 ピン)
駆動能力切り替え機能	PORTH	—	—
	PORTJ	PJ3	PJ3
	PORT0	P05 ^(注1) , P07 ^(注1)	P03 ^(注2) , P05 ^(注2) , P07 ^(注2)
	PORT1	P12~P17 ^(注1)	P12~P17
	PORT2	P20~P26 ^(注1) , P27	P20~P26, P27
	PORT3	P30~P34 ^(注1) , P36 ^(注2) , P37 ^(注1)	P30~P34, P36 ^(注2) , P37 ^(注2)
	PORT4	P40~P47 ^(注2)	P40~P47 ^(注2)
	PORT5	P50~P52, P53~P55 ^(注1)	P50~P52, P53~P55
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC0~PC7	PC0~PC7
	PORTD	PD0~PD7	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTH	—	PH0~PH3
5Vトレラント	PORTJ	PJ3 ^(注1)	PJ3
	PORT0	P07	—
	PORT1	P12, P13, P14, P15, P16, P17	P12, P13, P16, P17
	PORT2	P20~P25	—
	PORT3	P30~P32, P33, P34	P30~P32
	PORT4	—	—
	PORT5	P50~P52, P54~P57	—
	PORTA	PA1~PA4, PA6	—
	PORTB	PB0~PB4, PB5, PB6, PB7	PB5
	PORTC	PC0~PC7	—
	PORTD	—	—
	PORTE	—	—
	PORTH	—	—
	PORTJ	—	—

注1. 高駆動出力固定

注2. 通常出力固定

表2.35 I/Oポートのレジスタ比較

レジスタ	ビット名	RX630	RX231
ODR0	B2, B3	Pm1 出力形態指定ビット P21, P31, P41, P51, PA1, PB1, PC1, PD1 b2 0 : CMOS 出力 1: N チャネルオープンドレイン b3 読むと “0” が読めます。書く場合、 “0” としてください PE1 b3 b2 0 0 : CMOS 出力 0 1 : N チャネルオープンドレイン 1 0 : P チャネルオープンドレイン 1 1 : 設定しないでください	Pm1 出力形態指定ビット P21, P31, P51, PA1, PB1, PC1 b2 0 : CMOS 出力 1: N チャネルオープンドレイン b3 読むと “0” が読めます。書く場合、 “0” としてください PE1 b3 b2 0 0 : CMOS 出力 0 1 : N チャネルオープンドレイン 1 0 : P チャネルオープンドレイン 1 1 : Hi-Z

2.18 マルチファンクションピンコントローラ

表 2.36にマルチプル端子の割り当て端子比較を、表 2.37にマルチファンクションピンコントローラのレジスタ比較を示します。

※マルチプル端子の割り当て端子比較の、**青字**はRX630 のみに存在する端子、**橙字**はRX231 のみに存在する端子です。“○”は端子あり、“×”は端子なし、“—”は端子機能に対するピンアサインなし、グレーの塗りつぶしは非搭載機能を表しています。

表2.36 マルチプル端子の割り当て端子比較

モジュール/機能	端子機能	割り当て ポート	RX630 100 ピン	RX231 100 ピン
割り込み	NMI(入力)	P35	○	○
	IRQ0-DS(入力)	P30	○	
	IRQ0(入力)	P10	×	—
		PD0	○	○
		P30	—	○
		PH1	—	○
	IRQ1-DS(入力)	P31	○	
	IRQ1(入力)	P11	×	—
		PD1	○	○
		P31	—	○
		PH2	—	○
	IRQ2-DS(入力)	P32	○	
	IRQ2(入力)	P12	○	○
		PD2	○	○
		P32	—	○
	IRQ3-DS(入力)	P33	○	
	IRQ3(入力)	P13	○	○
		PD3	○	○
		P33	—	○
	IRQ4-DS(入力)	PB1	○	
	IRQ4(入力)	P14	○	○
		P34	○	○
		PD4	○	○
		PF5	×	—
		PB1	—	○
	IRQ5-DS(入力)	PA4	○	
	IRQ5(入力)	P15	○	○
		PD5	○	○
		PE5	○	○
		PA4	—	○
	IRQ6-DS(入力)	PA3	○	
	IRQ6(入力)	P16	○	○
		PD6	○	○
		PE6	○	○
		PA3	—	○

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

モジュール/機能	端子機能	割り当て ポート	RX630 100 ピン	RX231 100 ピン
割り込み	IRQ7-DS(入力)	PE2	○	
	IRQ7(入力)	P17	○	○
		PD7	○	○
		PE7	○	○
		PE2	—	○
	IRQ8-DS(入力)	P40	○	
	IRQ8(入力)	P00	×	
		P20	○	
	IRQ9-DS(入力)	P41	○	
	IRQ9(入力)	P01	×	
		P21	○	
	IRQ10-DS(入力)	P42	○	
	IRQ10(入力)	P02	×	
		P55	○	
	IRQ11-DS(入力)	P43	○	
	IRQ11(入力)	P03	×	
		PA1	○	
	IRQ12-DS(入力)	P44	○	
	IRQ12(入力)	PB0	○	
		PC1	○	
	IRQ13-DS(入力)	P45	○	
	IRQ13(入力)	P05	○	
		PC6	○	
	IRQ14-DS(入力)	P46	○	
	IRQ14(入力)	PC0	○	
		PC7	○	
	IRQ15-DS(入力)	P47	○	
	IRQ15(入力)	P07	○	
		P67	×	
クロック発生回路	CLKOUT(出力)	PE3		○
		PE4		○

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
マルチファンクション タイマユニット 2	MTIOC0A(入出力)	P34	○	○
		PB3	○	○
	MTIOC0B(入出力)	P13	○	○
		P15	○	○
		PA1	○	○
	MTIOC0C(入出力)	P32	○	○
		PB1	○	○
	MTIOC0D(入出力)	P33	○	○
		PA3	○	○
	MTIOC1A(入出力)	P20	○	○
		PE4	○	○
	MTIOC1B(入出力)	P21	○	○
		PB5	○	○
	MTIOC2A(入出力)	P26	○	○
		PB5	○	○
	MTIOC2B(入出力)	P27	○	○
		PE5	○	○
	MTIOC3A(入出力)	P14	○	○
		P17	○	○
		PC1	○	○
		PC7	○	○
	MTIOC3B(入出力)	P17	○	○
		P22	○	○
		P80	×	—
		PB7	○	○
		PC5	○	○
	MTIOC3C(入出力)	P16	○	○
		P56	×	—
		PC0	○	○
		PC6	○	○
		PJ3	○	○
	MTIOC3D(入出力)	P16	○	○
		P23	○	○
		P81	×	—
		PB6	○	○
		PC4	○	○
	MTIOC4A(入出力)	P24	○	○
		P82	×	—
		PA0	○	○
		PB3	○	○
		PE2	○	○

モジュール/機能	端子機能	割り て ポート	RX630	RX231
			100 ピン	100 ピン
マルチファンクシ ョンタイマユニット 2	MTIOC4B(入出力)	P30	○	○
		P54	○	○
		PC2	○	○
		PD1	○	○
		PE3	○	○
	MTIOC4C(入出力)	P25	○	○
		P83	×	—
		PB1	○	○
		PE1	○	○
		PE5	○	○
	MTIOC4D(入出力)	P31	○	○
		P55	○	○
		PC3	○	○
		PD2	○	○
		PE4	○	○
	MTIC5U(入力)	P12	×	—
		PA4	○	○
		PD7	○	○
	MTIC5V(入力)	P11	×	—
		PA6	○	○
		PD6	○	○
	MTIC5W(入力)	P10	×	—
		PB0	○	○
		PD5	○	○
	MTCLKA(入力)	P14	○	○
		P24	○	○
		PA4	○	○
		PC6	○	○
	MTCLKB(入力)	P15	○	○
		P25	○	○
		PA6	○	○
		PC7	○	○
	MTCLKC(入力)	P22	○	○
		PA1	○	○
		PC4	○	○
	MTCLKD(入力)	P23	○	○
		PA3	○	○
		PC5	○	○

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
ポートアウトプット イネーブル 2	POE0#(入力)	PC4	○	○
		PD7	○	○
	POE1#(入力)	PB5	○	○
		PD6	○	○
	POE2#(入力)	P34	○	○
		PA6	○	○
		PD5	○	○
	POE3#(入力)	P33	○	○
		PB3	○	○
		PD4	○	○
	POE8#(入力)	P17	○	○
		P30	○	○
		PD3	○	○
		PE3	○	○
16 ビットタイマパルス ユニット	TIOCA0(入出力)	P86	×	—
		PA0	○	○
	TIOCB0(入出力)	P17	○	○
		PA1	○	○
	TIOCC0(入出力)	P32	○	○
	TIOCD0(入出力)	P33	○	○
		PA3	○	○
	TIOCA1(入出力)	P56	×	—
		PA4	○	○
	TIOCB1(入出力)	P16	○	○
		PA5	○	○
	TIOCA2(入出力)	P87	×	—
		PA6	○	○
	TIOCB2(入出力)	P15	○	○
		PA7	○	○
	TIOCA3(入出力)	P21	○	○
		PB0	○	○
	TIOCB3(入出力)	P20	○	○
		PB1	○	○
	TIOCC3(入出力)	P22	○	○
		PB2	○	○
	TIOCD3(入出力)	P23	○	○
		PB3	○	○
	TIOCA4(入出力)	P25	○	○
		PB4	○	○
	TIOCB4(入出力)	P24	○	○
		PB5	○	○

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
16 ビットタイマパルスユニット	TIOCA5(入出力)	P13	○	○
		PB6	○	○
	TIOCB5(入出力)	P14	○	○
		PB7	○	○
	TCLKA(入力)	P14	○	○
		PC2	○	○
	TCLKB(入力)	P15	○	○
		PA3	○	○
		PC3	○	○
	TCLKC(入力)	P16	○	○
		PB2	○	○
		PC0	○	○
	TCLKD(入力)	P17	○	○
		PB3	○	○
		PC1	○	○
	TIOCA6(入出力)	PC6	×	
	TIOCB6(入出力)	PC7	×	
	TIOCC6(入出力)	PC4	×	
	TIOCD6(入出力)	PC5	×	
	TIOCA7(入出力)	PD0	×	
	TIOCB7(入出力)	PD1	×	
	TIOCA8(入出力)	PD2	×	
	TIOCB8(入出力)	PD3	×	
	TIOCA9(入出力)	PE2	×	
	TIOCB9(入出力)	PE3	×	
	TIOCC9(入出力)	PE0	×	
	TIOCD9(入出力)	PE1	×	
	TIOCA10(入出力)	PE4	×	
	TIOCB10(入出力)	PE5	×	
	TIOCA11(入出力)	PE6	×	
	TIOCB11(入出力)	PE7	×	
	TCLKE(入力)	PC4	×	
	TCLKF(入力)	PC5	×	
	TCLKG(入力)	PD1	×	
	TCLKH(入力)	PD3	×	
プログラマブルパルスジェネレータ	PO0(出力)	P20	○	
	PO1(出力)	P21	○	
	PO2(出力)	P22	○	
	PO3(出力)	P23	○	
	PO4(出力)	P24	○	
	PO5(出力)	P25	○	
	PO6(出力)	P26	○	
	PO7(出力)	P27	○	

モジュール/機能	端子機能	割り 当 て ポ ー ト	RX630	RX231
			100 ピン	100 ピン
プログラマブルパルスジェネレータ	PO8(出力)	P30	○	
	PO9(出力)	P31	○	
	PO10(出力)	P32	○	
	PO11(出力)	P33	○	
	PO12(出力)	P34	○	
	PO13(出力)	P13	○	
		P15	○	
	PO14(出力)	P16	○	
	PO15(出力)	P14	○	
		P17	○	
	PO16(出力)	P73	×	
		PA0	○	
	PO17(出力)	PA1	○	
		PC0	○	
	PO18(出力)	PA2	○	
		PC1	○	
		PE1	○	
	PO19(出力)	P74	×	
		PA3	○	
	PO20(出力)	P75	×	
		PA4	○	
	PO21(出力)	PA5	○	
		PC2	○	
	PO22(出力)	P76	×	
		PA6	○	
	PO23(出力)	P77	×	
		PA7	○	
		PE2	○	
	PO24(出力)	PB0	○	
		PC3	○	
	PO25(出力)	PB1	○	
		PC4	○	
	PO26(出力)	P80	×	
		PB2	○	
		PE3	○	
	PO27(出力)	P81	×	
		PB3	○	
	PO28(出力)	P82	×	
		PB4	○	
		PE4	○	
	PO29(出力)	PB5	○	
		PC5	○	

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
プログラマブルパルスジェネレータ	PO30(出力)	PB6	○	
		PC6	○	
	PO31(出力)	PB7	○	
		PC7	○	
8 ビットタイマ	TMO0(出力)	P22	○	○
		PB3	○	○
		PH1	—	○
	TMCI0(入力)	P01	×	—
		P21	○	○
		PB1	○	○
		PH3	—	○
	TMRI0(入力)	P00	×	—
		P20	○	○
		PA4	○	○
		PH2	—	○
	TMO1(出力)	P17	○	○
		P26	○	○
	TMCI1(入力)	P02	×	—
		P12	○	○
		P54	○	○
		PC4	○	○
	TMRI1(入力)	P24	○	○
		PB5	○	○
	TMO2(出力)	P16	○	○
		PC7	○	○
	TMCI2(入力)	P15	○	○
		P31	○	○
		PC6	○	○
	TMRI2(入力)	P14	○	○
		PC5	○	○
	TMO3(出力)	P13	○	○
		P32	○	○
		P55	○	○
	TMCI3(入力)	P11	×	—
		P27	○	○
		P34	○	○
		PA6	○	○
	TMRI3(入力)	P10	×	—
		P30	○	○
		P33	○	○

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
シリアルコミュニケーションインターフェース	RXD0(入力)/ SMISO0(入出力)/ SSCL0(入出力)	P21	○	○
		P33	○	—
	TXD0(出力)/ SMOSI0(入出力)/ SSDA0(入出力)	P20	○	○
		P32	○	—
	SCK0(入出力)	P22	○	○
		P34	○	—
	CTS0#(入力)/ RTS0#(出力)/ SS0#(入力)	P23	○	○
		PJ3	○	—
	RXD1(入力)/ SMISO1(入出力)/ SSCL1(入出力)	P15	○	○
		P30	○	○
		PF2	×	—
	TXD1(出力)/ SMOSI1(入出力)/ SSDA1(入出力)	P16	○	○
		P26	○	○
		PF0	×	—
	SCK1(入出力)	P17	○	○
		P27	○	○
		PF1	×	—
	CTS1#(入力)/ RTS1#(出力)/ SS1#(入力)	P14	○	○
		P31	○	○
	RXD2(入力)/ SMISO2(入出力)/ SSCL2(入出力)	P12	○	
		P52	○	
	TXD2(出力)/ SMOSI2(入出力)/ SSDA2(入出力)	P13	○	
		P50	○	
	SCK2(入出力)	P11	×	
		P51	○	
	CTS2#(入力)/ RTS2#(出力)/ SS2#(入力)	P54	○	
	RXD3(入力)/ SMISO3(入出力)/ SSCL3(入出力)	P16	○	
		P25	○	
	TXD3(出力)/ SMOSI3(入出力)/ SSDA3(入出力)	P17	○	
		P23	○	
	SCK3(入出力)	P15	○	
		P24	○	

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
シリアルコミュニケーションインターフェース	CTS3#(入力)/ RTS3#(出力)/ SS3#(入力)	P26	○	
	RXD4(入力)/ SMISO4(入出力)/ SSCL4(入出力)	PB0	×	
		PK4	×	
	TXD4(出力)/ SMOSI4(入出力)/ SSDA4(入出力)	PB1	×	
		PK5	×	
	SCK4(入出力)	P70	×	
		PB3	×	
	CTS4#(入力)/ RTS4#(出力)/ SS4#(入力)	PB2	×	
		PE6	×	
	RXD5(入力)/ SMISO5(入出力)/ SSCL5(入出力)	PA2	○	○
		PA3	○	○
		PC2	○	○
	TXD5(出力)/ SMOSI5(入出力)/ SSDA5(入出力)	PA4	○	○
		PC3	○	○
	SCK5(入出力)	PA1	○	○
		PC1	○	○
		PC4	○	○
	CTS5#(入力)/ RTS5#(出力)/ SS5#(入力)	PA6	○	○
		PC0	○	○
	RXD6(入力)/ SMISO6(入出力)/ SSCL6(入出力)	P01	×	—
		P33	○	○
		PB0	○	○
	TXD6(出力)/ SMOSI6(入出力)/ SSDA6(入出力)	P00	×	—
		P32	○	○
		PB1	○	○
	SCK6(入出力)	P02	×	—
		P34	○	○
		PB3	○	○
	CTS6#(入力)/ RTS6#(出力)/ SS6#(入力)	PB2	○	○
		PJ3	○	○
	RXD7(入力)/ SMISO7(入出力)/ SSCL7(入出力)	P92	×	

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
シリアルコミュニケーションインターフェース	TXD7(出力)/ SMOSI7(入出力)/ SSDA7(入出力)	P90	×	
	SCK7(入出力)	P91	×	
	CTS7#(入力)/ RTS7#(出力)/ SS7#(入力)	P93	×	
	RXD8(入力)/ SMISO8(入出力)/ SSCL8(入出力)	PC6	○	○
	TXD8(出力)/ SMOSI8(入出力)/ SSDA8(入出力)	PC7	○	○
	SCK8(入出力)	PC5	○	○
	CTS8#(入力)/ RTS8#(出力)/ SS8#(入力)	PC4	○	○
	RXD9(入力)/ SMISO9(入出力)/ SSCL9(入出力)	PB6	○	○
		PK3	×	—
	TXD9(出力)/ SMOSI9(入出力)/ SSDA9(入出力)	PB7	○	○
		PK2	×	—
	SCK9(入出力)	P60	×	—
		PB5	○	○
	CTS9#(入力)/ RTS9#(出力)/ SS9#(入力)	P61	×	—
		PB4	○	○
	RXD10(入力)/ SMISO10(入出力)/ SSCL10(入出力)	P81	×	
	TXD10(出力)/ SMOSI10(入出力)/ SSDA10(入出力)	P82	×	
	SCK10(入出力)	P80	×	
	CTS10#(入力)/ RTS10#(出力)/ SS10#(入力)	P83	×	
	RXD11(入力)/ SMISO11(入出力)/ SSCL11(入出力)	P76	×	
	TXD11(出力)/ SMOSI11(入出力)/ SSDA11(入出力)	P77	×	

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
シリアルコミュニケーションインターフェース	SCK11(入出力)	P75	×	
	CTS11#(入力)/ RTS11#(出力)/ SS11#(入力)	P74	×	
	RXD12(入力)/ SMISO12(入出力)/ SSCL12(入出力)/ RXDX12(入力)	PE2	○	○
	TXD12(出力)/ SMOSI12(入出力)/ SSDA12(入出力)/ TXDX12(出力)/ SIOX12(入出力)	PE1	○	○
	SCK12(入出力)	PE0	○	○
	CTS12#(入力)/ RTS12#(出力)/ SS12#(入力)	PE3	○	○
I2C バスインターフェース	SCL0[FM+](入出力)	P12	○	
	SDA0[FM+](入出力)	P13	○	
	SCL1(入出力)	P21	×	
	SDA1(入出力)	P20	×	
	SCL2-DS(入出力)	P16	○	
	SDA2-DS(入出力)	P17	○	
	SCL3(入出力)	PC0	×	
	SDA3(入出力)	PC1	×	
	SCL (入出力)	P16		○
		P12		○
	SDA (入出力)	P17		○
		P13		○
USB2.0 ファンクションモジュール	USB0_DPUPE(出力)	P14	○	
	USB0_VBUS(入力)	P16	○	○
		PB5	—	○
USB2.0 ホスト/ファンクションモジュール	USB0_EXICEN (出力)	P21		○
		PC6		×
	USB0_VBUSEN (出力)	P16		○
		P24		○
		P26		×
		P32		○
	USB0_OVRCURA(入力)	P14		○
	USB0_OVRCURB(入力)	P16		○
		P22		○
	USB0_ID (入力)	P20		○
		PC5		×

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
CAN モジュール	CRX0(入力)	P33	○	
		PD2	○	
	CTX0(出力)	P32	○	
		PD1	○	
	CRX1-DS(入力)	P15	○	
	CRX1(入力)	P55	○	
	CTX1(出力)	P14	○	
		P54	○	
	CRX2(入力)	P67	×	
	CTX2(出力)	P66	×	
	CRXD0 (入力)	P15		○
		P55		○
	CTXD0 (出力)	P14		○
		P54		○
シリアルペリフェラル インタフェース	RSPCKA(入出力)	PA5	○	○
		PB0	○	○
		PC5	○	○
	MOSIA(入出力)	P16	○	○
		PA6	○	○
		PC6	○	○
	MISOA(入出力)	P17	○	○
		PA7	○	○
		PC7	○	○
	SSLA0(入出力)	PA4	○	○
		PC4	○	○
	SSLA1(出力)	PA0	○	○
		PC0	○	○
	SSLA2(出力)	PA1	○	○
		PC1	○	○
	SSLA3(出力)	PA2	○	○
		PC2	○	○
	RSPCKB(入出力)	P27	○	
		PE1	○	
		PE5	○	
	MOSIB(入出力)	P26	○	
		PE2	○	
		PE6	○	
	MISOB(入出力)	P30	○	
		PE3	○	
		PE7	○	
	SSLB0(入出力)	P31	○	
		PE4	○	

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
シリアルペリフェラル インターフェース	SSLB1(出力)	P50	○	
		PE0	○	
	SSLB2(出力)	P51	○	
		PE1	○	
	SSLB3(出力)	P52	○	
		PE2	○	
	RSPCKC(入出力)	PD3	×	
	MOSIC(入出力)	PD1	×	
	MISOC(入出力)	PD2	×	
	SSLC0(入出力)	PD4	×	
	SSLC1(出力)	PD5	×	
	SSLC2(出力)	PD6	×	
IEBus コントローラ	IERXD(入力)	P16	○	
		PC2	○	
	IETXD(出力)	P17	○	
		PC3	○	
IrDA インタフェース	IRTXD5 (出力)	PA4		○
		PC3		○
	IRRXD5 (入力)	PA2		○
		PA3		○
		PC2		○
シリアルサウンドイ ンタフェース	SSISCK0 (入出力)	P23		○
		P31		○
		PA1		○
	SSIWS0 (入出力)	P21		○
		P27		○
		PA6		○
	SSITXD0 (出力)	P17		○
		PA4		○
	SSIRXD0 (入力)	P20		○
		P26		○
		PA3		○
	AUDIO_MCLK (入力)	P22		○
		P30		○
		PE3		○

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
SD ホストインタフェース	SDHI_CLK (出力)	PB1		○
	SDHI_CMD (入出力)	PB0		○
	SDHI_D0 (入出力)	PC3		○
	SDHI_D1 (入出力)	PB6		○
		PC4		○
	SDHI_D2 (入出力)	PB7		○
	SDHI_D3 (入出力)	PC2		○
	SDHI_CD (入力)	PB5		○
	SDHI_WP (入力)	PB3		○
リアルタイムクロック	RTCOUT(出力)	P16	○	○
		P32	○	○
	RTCIC0(入力)	P30	○	○
	RTCIC1(入力)	P31	○	○
	RTCIC2(入力)	P32	○	○
12 ビット A/D コンバータ	AN000(入力)	P40	○	○
	AN001(入力)	P41	○	○
	AN002(入力)	P42	○	○
	AN003(入力)	P43	○	○
	AN004(入力)	P44	○	○
	AN005(入力)	P45	○	○
	AN006(入力)	P46	○	○
	AN007(入力)	P47	○	○
	AN008(入力)	PD0	○	
	AN009(入力)	PD1	○	
	AN010(入力)	PD2	○	
	AN011(入力)	PD3	○	
	AN012(入力)	PD4	○	
	AN013(入力)	PD5	○	
	AN014(入力)	P90	×	
	AN015(入力)	P91	×	
	AN016(入力)	P92	×	—
		PE0	—	○
	AN017(入力)	P93	×	—
		PE1	—	○
	AN018(入力)	P00	×	—
		PE2	—	○
	AN019(入力)	P01	×	—
		PE3	—	○
	AN020(入力)	P02	×	—
		PE4	—	○

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
12 ビット A/D コンバータ	AN021 (入力)	PE5		○
	AN022 (入力)	PE6		○
	AN023 (入力)	PE7		○
	AN024 (入力)	PD0		○
	AN025 (入力)	PD1		○
	AN026 (入力)	PD2		○
	AN027 (入力)	PD3		○
	AN028 (入力)	PD4		○
	AN029 (入力)	PD5		○
	AN030 (入力)	PD6		○
	AN031 (入力)	PD7		○
	ADTRG0#(入力)	P07	○	○
		P16	○	○
		P25	○	○
10 ビット A/D コンバータ	AN0(入力)	PE2	○	
	AN1(入力)	PE3	○	
	AN2(入力)	PE4	○	
	AN3(入力)	PE5	○	
	AN4(入力)	PE6	○	
	AN5(入力)	PE7	○	
	AN6(入力)	PD6	○	
	AN7(入力)	PD7	○	
	ANEX0(出力)	PE0	○	
	ANEX1(入力)	PE1	○	
	ADTRG#(入力)	P13	○	
		P17	○	
D/A コンバータ	DA0(出力)	P03	×	○
	DA1(出力)	P05	○	○
クロック周波数精度測定回路	CACREF (入力)	PA0		○
		PC7		○
		PH0		○
LVD 電圧検出入力	CMPA2 (入力)	PE4		○
コンパレータ B	CMPB0 (入力)	PE1		○
	CVREFB0 (入力)	PE2		○
	CMPB1 (入力)	PA3		○
	CVREFB1 (入力)	PA4		○
	CMPB2 (入力)	P15		○
	CVREFB2 (入力)	P14		○
	CMPB3 (入力)	P26		○
	CVREFB3 (入力)	P27		○
	CMPOB0 (出力)	PE5		○

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

モジュール/機能	端子機能	割り当て ポート	RX630	RX231
			100 ピン	100 ピン
コンパレータ B	CMPOB1 (出力)	PB1		○
	CMPOB2 (出力)	P17		○
	CMPOB3 (出力)	P30		○
静電容量式タッチセンサ (CTSUS)	TSCAP (出力)	PC4		○
	TS0 (出力)	P34		○
	TS1 (出力)	P33		○
	TS2 (出力)	P27		○
	TS3 (出力)	P26		○
	TS4 (出力)	P25		○
	TS5 (出力)	P24		○
	TS6 (出力)	P23		○
	TS7 (出力)	P22		○
	TS8 (出力)	P21		○
	TS9 (出力)	P20		○
	TS12 (出力)	P15		○
	TS13 (出力)	P14		○
	TS15 (出力)	P55		○
	TS16 (出力)	P54		○
	TS17 (出力)	P53		○
	TS18 (出力)	P52		○
	TS19 (出力)	P51		○
	TS20 (出力)	P50		○
	TS22 (出力)	PC6		○
	TS23 (出力)	PC5		○
	TS27 (出力)	PC3		○
	TS30 (出力)	PC2		○
	TS33 (出力)	PC1		○
	TS35 (出力)	PC0		○

表2.37 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット名	RX630 (MPC)	RX231 (MPC)
P0nPFS	ISEL	割り込み入力機能選択ビット	—
	ASEL	アナログ 入力 機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P00 : AN018 (177/176/145/144 ピン) P01 : AN019 (177/176/145/144 ピン) P02 : AN020 (177/176/145/144 ピン) P03 : DA0 (177/176/145/144 ピン) P05 : DA1 (177/176/145/144/100/80 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P03 : DA0 (100/64 ピン) P05 : DA1 (100/64 ピン)
P1nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P10 : IRQ0 (177/176 ピン) P11 : IRQ1 (177/176 ピン) P12 : IRQ2 (177/176/145/144/100/80 ピン) P13 : IRQ3 (177/176/145/144/100/80 ピン) P14 : IRQ4 (177/176/145/144/100/80 ピン) P15 : IRQ5 (177/176/145/144/100/80 ピン) P16 : IRQ6 (177/176/145/144/100/80 ピン) P17 : IRQ7 (177/176/145/144/100/80 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P12 : IRQ2 (100 ピン) P13 : IRQ3 (100 ピン) P14 : IRQ4 (100/64/48 ピン) P15 : IRQ5 (100/64/48 ピン) P16 : IRQ6 (100/64/48 ピン) P17 : IRQ7 (100/64/48 ピン)
	ASEL	—	アナログ機能選択ビット
P2nPFS	ISEL	割り込み入力機能選択ビット	—
	ASEL	—	アナログ機能選択ビット
P3nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0-DS (177/176/145/144/100/80 ピン) P31 : IRQ1-DS (177/176/145/144/100/80 ピン) P32 : IRQ2-DS (177/176/145/144/100/80 ピン) P33 : IRQ3-DS (177/176/145/144/100 ピン) P34 : IRQ4 (177/176/145/144/100/80 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0 (100/64/48 ピン) P31 : IRQ1 (100/64/48 ピン) P32 : IRQ2 (100 ピン) P33 : IRQ3 (100 ピン) P34 : : IRQ4 (100 ピン)
P4nPFS	ISEL	割り込み入力機能選択ビット	—

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット名	RX630 (MPC)	RX231 (MPC)
	ASEL	アナログ 入力 機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000 (177/176/145/144/100/80 ピン) P41 : AN001 (177/176/145/144/100/80 ピン) P42 : AN002 (177/176/145/144/100/80 ピン) P43 : AN003 (177/176/145/144/100/80 ピン) P44 : AN004 (177/176/145/144/100/80 ピン) P45 : AN005 (177/176/145/144/100/80 ピン) P46 : AN006 (177/176/145/144/100/80 ピン) P47 : AN007 (177/176/145/144/100/80 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000 (100/64/48 ピン) P41 : AN001 (100/64/48 ピン) P42 : AN002 (100/64/48 ピン) P43 : AN003 (100/64 ピン) P44 : AN004 (100/64 ピン) P45 : AN005 (100 ピン) P46 : AN006 (100/64/48 ピン) P47 : AN007 (100 ピン)
P5nPFS	ISEL	割り込み入力機能選択ビット	—
P6nPFS	—	P6n 端子機能制御レジスタ	—
P7nPFS	—	P7n 端子機能制御レジスタ	—
P8nPFS	—	P8n 端子機能制御レジスタ	—
P9nPFS	—	P9n 端子機能制御レジスタ	—
PAnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA1: IRQ11 (177/176/145/144/100/80 ピン) PA3: IRQ6-DS (177/176/145/144/100/80 ピン) PA4: IRQ5-DS (177/176/145/144/100/80 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA3: IRQ6 (100/64/48 ピン) PA4: IRQ5 (100/64/48 ピン)
	ASEL	—	アナログ機能選択ビット
PBnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB0: IRQ12 (177/176/145/144/100/80 ピン) PB1: IRQ4-DS (177/176/145/144/100/80 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB1: IRQ4 (100/64/48 ピン)
PCnPFS	ISEL	割り込み入力機能選択ビット	—

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット名	RX630 (MPC)	RX231 (MPC)
PDnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD0 : IRQ0 (177/176/145/144/100/80 ピン) PD1 : IRQ1 (177/176/145/144/100/80 ピン) PD2 : IRQ2 (177/176/145/144/100/80 ピン) PD3 : IRQ3 (177/176/145/144/100 ピン) PD4 : IRQ4 (177/176/145/144/100 ピン) PD5 : IRQ5 (177/176/145/144/100 ピン) PD6 : IRQ6 (177/176/145/144/100 ピン) PD7 : IRQ7 (177/176/145/144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD0 : IRQ0 (100 ピン) PD1 : IRQ1 (100 ピン) PD2 : IRQ2 (100 ピン) PD3 : IRQ3 (100 ピン) PD4 : IRQ4 (100 ピン) PD5 : IRQ5 (100 ピン) PD6 : IRQ6 (100 ピン) PD7 : IRQ7 (100 ピン)
	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PD0 : AN008 (177/176/145/144/100/80 ピン) PD1 : AN009 (177/176/145/144/100/80 ピン) PD2 : AN010 (177/176/145/144/100/80 ピン) PD3 : AN011 (177/176/145/144/100/ピン) PD4 : AN012 (177/176/145/144/100/ピン) PD5 : AN013 (177/176/145/144/100/ピン) PD6 : AN6 (177/176/145/144/100/ピン) PD7 : AN7 (177/176/145/144/100/ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PD0 : AN024 (100 ピン) PD1 : AN025 (100 ピン) PD2 : AN026 (100 ピン) PD3 : AN027 (100 ピン) PD4 : AN028 (100 ピン) PD5 : AN029 (100 ピン) PD6 : AN030 (100 ピン) PD7 : AN031 (100 ピン)
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2 : IRQ7-DS (177/176/145/144/100/80 ピン) PE5 : IRQ5 (177/176/145/144/100/80 ピン) PE6 : IRQ6 (177/176/145/144/100 ピン) PE7 : IRQ7 (177/176/145/144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2 : IRQ7 (100/64/48 ピン) PE5 : IRQ5 (100/64 ピン) PE6 : IRQ6 (100 ピン) PE7 : IRQ7 (100 ピン)

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット名	RX630 (MPC)	RX231 (MPC)
	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : ANEX0 (177/176/145/144/100/80 ピン) PE1 : ANEX1 (177/176/145/144/100/80 ピン) PE2 : AN0 (177/176/145/144/100/80 ピン) PE3 : AN1 (177/176/145/144/100/80 ピン) PE4 : AN2 (177/176/145/144/100/80 ピン) PE5 : AN3 (177/176/145/144/100/80 ピン) PE6 : AN4 (177/176/145/144/100/ピン) PE7 : AN5 (177/176/145/144/100/ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN016 (100/64 ピン) PE1 : AN017、CMPB0 (100/64/48 ピン) PE2 : AN018、CVREFB0 (100/64/48 ピン) PE3 : AN019 (100/64/48 ピン) PE4 : AN020 (100/64/48 ピン) PE5 : AN021 (100/64 ピン) PE6 : AN022 (100 ピン) PE7 : AN023 (100 ピン)
PFnPFS	—	PFn 端子機能制御レジスタ	—
PHnPFS	—	—	PHn 端子機能制御レジスタ
PKnPFS	—	PKn 端子機能制御レジスタ	—
PFCSE	CS4E	CS4 許可ビット 0 : CS4#出力禁止 1 : CS4#出力許可	P24 の CS0 許可ビット 0 : P24 を I/O ポートとして設定 1 : P24 を CS0#信号として設定
	CS5E	CS5 許可ビット 0 : CS5#出力禁止 1 : CS5#出力許可	P25 の CS1 許可ビット 0 : P25 を I/O ポートとして設定 1 : P25 を CS1#信号として設定
	CS6E	CS6 許可ビット 0 : CS6#出力禁止 1 : CS6#出力許可	PC5 の CS2 許可ビット 0 : PC5 を I/O ポートとして設定 1 : PC5 を CS2#信号として設定
	CS7E	CS7 許可ビット 0 : CS7#出力禁止 1 : CS7#出力許可	PC4 の CS3 許可ビット 0 : PC4 を I/O ポートとして設定 1 : PC4 を CS3#信号として設定
PFCSS0	—	CS 出力端子選択レジスタ 0	—
PFCSS1	—	CS 出力端子選択レジスタ 1	—
PFBCR0	ADRHMS	A16～A23 出力許可ビット	—
	DH32E	D16～D31 出力許可ビット	—
	WR32BC32E	WR3#/BC3#出力許可ビット WR2#/BC2#出力許可ビット	—

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット名	RX630 (MPC)	RX231 (MPC)
PFBCR1	WAITS[1:0]	WAIT 選択ビット b1b0 0 0 : P57 を WAIT#入力端子として 設定 0 1 : P55 を WAIT#入力端子として 設定 1 0 : PC5 を WAIT#入力端子として 設定 1 1 : P51 を WAIT#入力端子として 設定	WAIT 選択ビット b1b0 0 0 : 設定しないでください 0 1 : P55 を WAIT#入力端子として 設定 1 0 : PC5 を WAIT#入力端子として 設定 1 1 : P51 を WAIT#入力端子として 設定
PFUSB0	—	USB0 制御レジスタ	—

2.19 マルチファンクションタイマパルスユニット 2

表 2.38にマルチファンクションタイマパルスユニット 2 仕様の概要比較を示します。

表2.38 マルチファンクションタイマパルスユニット 2 仕様の概要比較

項目	RX630 (MTU2a)	RX231 (MTU2a)
パルス入出力	最大 16 本	最大 16 本
パルス入力	3 本	3 本
カウントクロック	チャンネルごとに 7 種類または 8 種類 (MTU5 は 4 種類)	チャンネルごとに 7 種類または 8 種類 (MTU5 は 4 種類)
設定可能動作	【MTU0～4】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ (TCNT) への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 15 相の PWM 出力 【MTU0, 3, 4】 - バッファ動作を設定可能 - 相補 PWM、リセット同期 PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類 (チョッピング、レベル) の波形出力が選択可能 【MTU1, 2】 - 独立に位相計数モードを設定可能 - カスケード接続動作 【MTU3, 4】 - 連動動作による相補 PWM、リセット PWM3 相のポジ、ネガ計 6 層の出力が可能 【MTU5】 - デッドタイム補償用カウンタ機能 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作	【MTU0～4】 - コンペアマッチによる波形出力 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ (TCNT) への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 15 相の PWM 出力 【MTU0, 3, 4】 - バッファ動作を設定可能 - 相補 PWM、リセット同期 PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類 (チョッピング、レベル) の波形出力が選択可能 【MTU1, 2】 - 独立に位相計数モードを設定可能 - カスケード接続動作 【MTU3, 4】 - 連動動作による相補 PWM、リセット PWM3 相のポジ、ネガ計 6 層の出力が可能 【MTU5】 - デッドタイム補償用カウンタ機能 - インプットキャプチャ機能 (ノイズフィルタ設定可能) - カウンタクリア動作
相補 PWM モード	- カウンタの山/谷での割り込み - A/D コンバータの変換スタートトリガを間引き機能	- カウンタの山/谷での割り込み - A/D コンバータの変換スタートトリガを間引き機能
割り込み要因	28 種類	28 種類
バッファ動作	レジスタデータの自動転送	レジスタデータの自動転送

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630 (MTU2a)	RX231 (MTU2a)
トリガ生成	A/D コンバータの変換開始トリガを生成可能	A/D コンバータの変換開始トリガを生成可能
	プログラマブルパルスジェネレータ (PPG) の出力トリガを生成可能	—
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.20 ポートアウトプットイネーブル 2

表 2.39にポートアウトプットイネーブル 2 仕様の概要比較を示します。

表2.39 ポートアウトプットイネーブル 2 仕様の概要比較

項目	RX630 (POE2a)	RX231 (TPUa)
入力レベル検出によるハイインピーダンス制御	- POE0#～POE3#、POE8#の各入力端子に立ち下がりエッジ、PCLK/8ごとに16回、PCLK/16ごとに16回、PCLK/128ごとに16回のLowサンプリングが設定可能 - POE0#～POE3#端子の立ち下がりエッジまたはLowサンプリングによって、MTU相補PWM出力端子をハイインピーダンスに設定可能 - POE8#端子の立ち下がりエッジまたはLowサンプリングによって、MTU0出力端子をハイインピーダンスに設定可能	- POE0#～POE3#、POE8#の各入力端子に立ち下がりエッジ、PCLK/8ごとに16回、PCLK/16ごとに16回、PCLK/128ごとに16回のLowサンプリングが設定可能 - POE0#～POE3#端子の立ち下がりエッジまたはLowサンプリングによって、MTU相補PWM出力端子をハイインピーダンスに設定可能 - POE8#端子の立ち下がりエッジまたはLowサンプリングによって、MTU0出力端子をハイインピーダンスに設定可能
出力レベル比較によるハイインピーダンス制御	MTU相補PWM出力端子の出力レベルを比較し、同時にアクティブレベル出力が1サイクル以上続いた場合、MTU相補PWM出力端子をハイインピーダンスに設定可能	MTU相補PWM出力端子の出力レベルを比較し、同時にアクティブレベル出力が1サイクル以上続いた場合、MTU相補PWM出力端子をハイインピーダンスに設定可能
発振停止検出によるハイインピーダンス制御	クロック発生回路が発振停止した場合、MTU相補PWM出力端子およびMTU0出力端子をハイインピーダンスに設定可能	クロック発生回路が発振停止した場合、MTU相補PWM出力端子およびMTU0出力端子をハイインピーダンスに設定可能
ソフトウェア（レジスタ）によるハイインピーダンス制御	POEのレジスタ書き込みをすることで、MTU相補PWM出力端子およびMTU0出力端子をハイインピーダンスに設定可能	POEのレジスタ書き込みをすることで、MTU相補PWM出力端子およびMTU0出力端子をハイインピーダンスに設定可能
イベント信号によるハイインピーダンス制御	—	イベントリンクコントローラ（ELC）からのイベント信号により、MTU相補PWM出力端子およびMTU0出力端子をハイインピーダンスに設定可能
割り込み	POE0#～POE3#、POE8#の入力レベル検出結果またはMTU相補PWM出力端子の出力レベルの比較結果により、それぞれの割り込みを発生	POE0#～POE3#、POE8#の入力レベル検出結果またはMTU相補PWM出力端子の出力レベルの比較結果により、それぞれの割り込みを発生

2.21 16 ビットタイマパルスユニット

表 2.40に16 ビットタイマパルスユニット仕様の概要比較を、表 2.41に16 ビットタイマパルスユニットのレジスタ比較を示します。

表2.40 16 ビットタイマパルスユニット仕様の概要比較

項目	RX630 (TPUa)	RX231 (TPUa)
パルス入出力	最大 32 本 (ユニット 0: 16 本、ユニット 1: 16 本)	最大 16 本
カウントクロック	各チャネルに 7 種類または 8 種類	各チャネルに 7 種類または 8 種類
設定可能動作	- コンペアマッチによる波形出力 - インプットキャプチャ機能(ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ(TCNT)への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 15 相の PWM 出力 - カスケード接続動作	- コンペアマッチによる波形出力 - インプットキャプチャ機能(ノイズフィルタ設定可能) - カウンタクリア動作 - 複数のタイマカウンタ(TCNT)への同時書き込み - コンペアマッチ/インプットキャプチャによる同時クリア - カウンタの同期動作による各レジスタの同期入出力 - 同期動作と組み合わせることによる最大 15 相の PWM 出力 - カスケード接続動作
バッファ動作	- チャネル 0, 3, 6, 9 - レジスタデータの自動転送	- チャネル 0, 3 - レジスタデータの自動転送
位相係数モード	チャネル 1, 2, 4, 5, 7, 8, 10, 11	チャネル 1, 2, 4, 5
割り込み要因	52 種類 (ユニット 0: 26 種類、ユニット 1: 26 種類)	26 種類
トリガ生成	プログラマブルパルスジェネレータ (PPG) の出力トリガを生成可能	—
	A/D コンバータの変換開始トリガを生成可能	A/D コンバータの変換開始トリガを生成可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への設定が可能

表2.41 16 ビットタイマパルスユニットのレジスタ比較

レジスタ	ビット名	RX630 (TPUa)	RX231 (TPUa)
TPUA.TSTR:RX630 TSTR:RX231	—	タイマスタートレジスタ (ユニット 0)	タイマスタートレジスタ
TPUB.TSTR	—	タイマスタートレジスタ (ユニット 1)	—
TPUA.TSYR:RX630 TSYR:RX231	—	タイマシンクロレジスタ (ユニット 0)	タイマシンクロレジスタ
TPUB.TSYR	—	タイマシンクロレジスタ (ユニット 1)	—

2.22 8 ビットタイマ

表 2.42に8 ビットタイマ仕様の概要比較を、表 2.43に8 ビットタイマのレジスタ比較を示します。

表2.42 8 ビットタイマ仕様の概要比較

項目	RX630 (TMR)	RX231 (TMR)
カウントクロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック	- 分周クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック
チャンネル数	(8 ビット×2 チャンネル)×2 ユニット	(8 ビット×2 チャンネル)×2 ユニット
コンペアマッチ	8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B)	8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B)
カウンタクリア	コンペアマッチ A、コンペアマッチ B、外部カウンタリセット信号から選択	コンペアマッチ A、コンペアマッチ B、外部リセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、PWM 出力	任意のデューティ比のパルス出力、PWM 出力
2 チャンネルのカスケード接続	16 ビットカウントモード TMR0 を上位、TMR1 を下位 (TMR2 を上位、TMR3 を下位) とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント (TMR3 は TMR2 のコンペアマッチをカウント)	16 ビットカウントモード TMR0 を上位、TMR1 を下位 (TMR2 を上位、TMR3 を下位) とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント (TMR3 は TMR2 のコンペアマッチをカウント)
割り込み要因	コンペアマッチ A、コンペアマッチ B、オーバフロー	コンペアマッチ A、コンペアマッチ B、オーバフロー
イベントリンク機能 (出力)	—	コンペアマッチ A、コンペアマッチ B、オーバフロー (TMR0, 2)
イベントリンク機能 (入力)	—	イベント受付により、3 種類のうち 1 つの動作が可能 (1) カウントスタート動作 (TMR0, 2) (2) イベントカウンタ動作 (TMR0, 2) (3) カウントリスタート動作 (TMR0, 2)
DTC の起動	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みによる起動可能	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みによる起動可能
A/D コンバータの変換開始トリガ	TMR0、TMR2 のコンペアマッチ A	—
SCI のボーレートクロック生成	SCI のボーレートクロックを生成	SCI のボーレートクロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態への設定が可能	ユニットごとにモジュールストップ状態への設定が可能

表2.43 8ビットタイマのレジスタ比較

レジスタ	ビット	RX630 (TMR)	RX231 (TMR)
TCSR	ADTE	A/D トリガ許可ビット	—
TCSTR	—	—	タイマカウンタスタートレジスタ

2.23 コンペアマッチタイマ

表 2.44にコンペアマッチタイマ仕様の概要比較を示します。

表2.44 コンペアマッチタイマ仕様の概要比較

項目	RX630 (CMT)	RX231 (CMT)
カウントクロック	4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、 PCLK/512 の中から各チャネル独立に 選択可能	4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、 PCLK/512 の中から各チャネル独立に 選択可能
割り込み	コンペアマッチ割り込みを各チャネ ル独立に要求することが可能	コンペアマッチ割り込みを各チャネ ル独立に要求することが可能
イベントリンク機能 (出力)	—	CMT1のコンペアマッチによりイベ ント信号出力
イベントリンク機能 (入力)	—	- 設定したモジュールに対してリン ク動作が可能 - CMT1のカウントスタート、イベ ントカウンタ、カウントリスター ト動作が可能
消費電力低減機能	ユニットごとにモジュールストップ 状態への設定が可能	ユニットごとにモジュールストップ 状態への設定が可能

2.24 リアルタイムクロック

表 2.45にリアルタイムクロック仕様の概要比較を、表 2.46にリアルタイムクロックのレジスタ比較を示します。

表2.45 リアルタイムクロック仕様の概要比較

項目	RX630 (RTCa)	RX231 (RTCe)
カウントモード	カレンダーカウントモード	カレンダーカウントモード/ バイナリカウントモード
カウントソース	サブクロック (XCIN) またはメインクロック (EXTAL)	サブクロック (XCIN)
時計/カレンダー機能	• カレンダーカウントモード — 年、月、日、曜日、時、分、秒をカウント、BCD 表示 — 12 時間/24 時間モード切り替え機能 — 30 秒調整機能 (30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ) — うるう年自動補正機能 — スタート/ストップ機能 — 秒以下の桁のバイナリ表示 (1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz) — 時計誤差補正機能 — 1Hz クロック出力	• カレンダーカウントモード — 年、月、日、曜日、時、分、秒をカウント、BCD 表示 — 12 時間/24 時間モード切り替え機能 — 30 秒調整機能 (30 秒未満は 00 秒に切り捨て、30 秒以降は 1 分に桁上げ) — うるう年自動補正機能 • バイナリカウントモード — 秒を 32 ビットでカウント、バイナリ表示 • 両モード共通 — スタート/ストップ機能 — 秒以下の桁のバイナリ表示 (1Hz、2Hz、4Hz、8Hz、16Hz、32Hz、64Hz) — 時計誤差補正機能 — クロック (1Hz/64Hz) 出力

項目	RX630 (RTCa)	RX231 (RTCe)
割り込み	- アラーム割り込み (ALM) アラーム割り込み条件として、年、月、日、曜日、時、分、秒のいずれと比較するか選択可能 - 周期割り込み (PRD) 割り込み周期として、2 秒、1 秒、1/2 秒、1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可能 - 桁上げ割り込み (CUP) 秒カウンタへの桁上げ、または 64Hz カウンタの読み出しと 64Hz カウンタへの桁上げが重なったとき、発生したことを示す - アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードまたはディープソフトウェアスタンバイモードからの復帰が可能	- アラーム割り込み (ALM) アラーム割り込み条件として、以下のいずれと比較するか選択可能 — カレンダカウントモード: 年、月、日、曜日、時、分、秒 — バイナリカウントモード: 32 ビットバイナリカウンタの各ビット - 周期割り込み (PRD) 割り込み周期として、2 秒、1 秒、1/2 秒、1/4 秒、1/8 秒、1/16 秒、1/32 秒、1/64 秒、1/128 秒、1/256 秒周期から選択可能 - 桁上げ割り込み (CUP) 次のいずれかのタイミングで割り込み要求発生 — 64Hz カウンタから秒カウンタへの桁上げが発生したとき — 64Hz カウンタの変化と R64CNT レジスタの読み出しタイミングが重なったとき - アラーム割り込み、周期割り込みによる、ソフトウェアスタンバイモードからの復帰が可能
時間キャプチャ機能	- 時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能 - イベント入力ごとに、月、日、時、分、秒をキャプチャ	- 時間キャプチャイベント入力端子のエッジ検出によって、時間のキャプチャが可能 - イベント入力ごとに、月、日、時、分、秒をキャプチャ、または 32 ビットバイナリカウンタ値をキャプチャ
イベントリンク機能	—	周期イベント出力

表2.46 リアルタイムクロックのレジスタ比較

レジスタ	ビット	RX630 (RTCd)	RX231 (RTCe)
BCNT0 ^(注1)	—	—	バイナリカウンタ 0
BCNT1 ^(注1)	—	—	バイナリカウンタ 1
BCNT2 ^(注1)	—	—	バイナリカウンタ 2
BCNT3 ^(注1)	—	—	バイナリカウンタ 3
BCNT0AR ^(注1)	—	—	バイナリカウンタ 0 アラームレジスタ
BCNT1AR ^(注1)	—	—	バイナリカウンタ 1 アラームレジスタ
BCNT2AR ^(注1)	—	—	バイナリカウンタ 2 アラームレジスタ
BCNT3AR ^(注1)	—	—	バイナリカウンタ 3 アラームレジスタ
BCNT0AER ^(注1)	—	—	バイナリカウンタ 0 アラーム許可レジスタ
BCNT1AER ^(注1)	—	—	バイナリカウンタ 1 アラーム許可レジスタ
BCNT2AER ^(注1)	—	—	バイナリカウンタ 2 アラーム許可レジスタ
BCNT3AER ^(注1)	—	—	バイナリカウンタ 3 アラーム許可レジスタ
RCR1	RTCOS	—	RTOUT 出力選択ビット

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630 (RTCd)	RX231 (RTCe)
RCR1	PES[3:0]	周期割り込み選択ビット b7 b4 0 1 1 0 : 周期割り込み発生周期を 1/256 秒ごとにする (ただし、メインクロック選択時 (RCR4.RCKSEL=1) は、PES[3:0]=0110b の割り込み発生周期は 1/128 秒ごとになります。) 0 1 1 1 : 周期割り込み発生周期を 1/128 秒ごとにする 1 0 0 0 : 周期割り込み発生周期を 1/64 秒ごとにする 1 0 0 1 : 周期割り込み発生周期を 1/32 秒ごとにする 1 0 1 0 : 周期割り込み発生周期を 1/16 秒ごとにする 1 0 1 1 : 周期割り込み発生周期を 1/8 秒ごとにする 1 1 0 0 : 周期割り込み発生周期を 1/4 秒ごとにする 1 1 0 1 : 周期割り込み発生周期を 1/2 秒ごとにする 1 1 1 0 : 周期割り込み発生周期を 1 秒ごとにする 1 1 1 1 : 周期割り込み発生周期を 2 秒ごとにする 上記以外は、周期割り込みを発生しない	周期割り込み選択ビット b7 b4 0 1 1 0 : 周期割り込み発生周期を 1/256 秒ごと 0 1 1 1 : 周期割り込み発生周期を 1/128 秒ごとにする 1 0 0 0 : 周期割り込み発生周期を 1/64 秒ごとにする 1 0 0 1 : 周期割り込み発生周期を 1/32 秒ごとにする 1 0 1 0 : 周期割り込み発生周期を 1/16 秒ごとにする 1 0 1 1 : 周期割り込み発生周期を 1/8 秒ごとにする 1 1 0 0 : 周期割り込み発生周期を 1/4 秒ごとにする 1 1 0 1 : 周期割り込み発生周期を 1/2 秒ごとにする 1 1 1 0 : 周期割り込み発生周期を 1 秒ごとにする 1 1 1 1 : 周期割り込み発生周期を 2 秒ごとにする 上記以外は、周期割り込みを発生しない
RCR2	CNTMD	—	カウントモード選択ビット
RCR3	RTCDV[2:0]	—	サブクロック発振器ドライブ能力制御ビット
RCR4	—	RTC コントロールレジスタ 4	—
RFRH/L	—	周波数レジスタ H/L	—
BCNT0CPy ^(注1)	—	—	BCNT0 キャプチャレジスタ y (y = 0~2)
BCNT1CPy ^(注1)	—	—	BCNT1 キャプチャレジスタ y (y = 0~2)
BCNT2CPy ^(注1)	—	—	BCNT2 キャプチャレジスタ y (y = 0~2)
BCNT3CPy ^(注1)	—	—	BCNT3 キャプチャレジスタ y (y = 0~2)

注 1. バイナリカウンタモード時

2.25 独立ウォッチドッグタイマ

表 2.47に独立ウォッチドッグタイマ仕様の概要比較を、表 2.48に独立ウォッチドッグタイマのレジスタ比較を示します。

表2.47 独立ウォッチドッグタイマ仕様の概要比較

項目	RX630 (IWDtA)	RX231 (IWDtA)
カウントソース	IWDT 専用クロック (IWDTCCLK)	IWDT 専用クロック (IWDTCCLK)
クロック分周比	1 分周/16 分周/32 分周/64 分周/128 分周/256 分周	1 分周/16 分周/32 分周/64 分周/128 分周/256 分周
カウント動作	14 ビットのダウンカウントによるダウンカウント	14 ビットのダウンカウントによるダウンカウント
カウント開始条件	- リセット後、自動的にカウント開始 (オートスタートモード) - リフレッシュ (IWDTRR レジスタに 00h を書き込み後、FFh を書き込む) により、カウント開始 (レジスタスタートモード)	- リセット後、自動的にカウント開始 (オートスタートモード) - リフレッシュ (IWDTRR レジスタに 00h を書き込み後、FFh を書き込む) により、カウント開始 (レジスタスタートモード)
カウント停止条件	- リセット (ダウンカウンタ、レジスタは初期値に戻る) - アンダフロー、リフレッシュエラー発生時 カウント再開 (オートスタートモード: 自動、レジスタスタートモード: リフレッシュ)	- リセット (ダウンカウンタ、レジスタは初期値に戻る) - アンダフロー、リフレッシュエラー発生時 カウント再開 (オートスタートモード: リセットもしくはノンマスカブル割り込み要求を出力後に自動でカウント再開、レジスタスタートモード: リフレッシュ後にカウント再開)
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
リセット出力要因	- ダウンカウンタがアンダフローしたとき - リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)	- ダウンカウンタがアンダフローしたとき - リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)
割り込み要因	ノンマスカブル割り込み - ダウンカウンタがアンダフローしたとき - リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)	ノンマスカブル割り込み要因 - ダウンカウンタがアンダフローしたとき - リフレッシュ許可期間以外でリフレッシュを行った場合 (リフレッシュエラー)
カウント値の読み出し	IWDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能	IWDTSR レジスタを読み出すことで、ダウンカウンタのカウント値の読み出しが可能
イベントリンク機能 (出力)	—	ダウンカウンタのアンダフローイベント出力 リフレッシュエラーイベント出力
出力信号 (内部信号)	- リセット出力 - 割り込み要求出力 - スリープモードカウント停止制御出力	- リセット出力 - 割り込み要求出力 - スリープモードカウント停止制御出力

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630 (IWDtA)	RX231 (IWDtA)
オートスタートモード (オプション機能選択レジスタ 0 (OFS0 制御))	- リセット後のクロック分周比の選択 (OFS.IWDTCKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDRTPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRTPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)	- リセット後のクロック分周比の選択 (OFS.IWDTCKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDRTPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRTPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (OFS0.IWDTSLCSTP ビット)
レジスタスタートモード (IWDt レジスタ制御)	- リフレッシュ動作後のクロック分周比の選択 (IWDTCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード、または全モジュールクロックストップモード遷移時のダウンカウント停止の選択 (IWDTCSTPR.SLCSTP ビット)	- リフレッシュ動作後のクロック分周比の選択 (IWDTCR.CKS[3:0]ビット) - 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) - 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) - リセット出力、または割り込み要求出力の選択 (IWDTCR.RSTIRQS ビット) - スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウンカウント停止の選択 (IWDTCSTPR.SLCSTP ビット)

表2.48 独立ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX630 (IWDtA)	RX231 (IWDtA)
IWDTCR	TOPS[1:0]	タイムアウト期間選択ビット b1 b0 0 0 : 1024 サイクル (03FFh) 0 1 : 4096 サイクル (0FFFh) 1 0 : 8192 サイクル (1FFFh) 1 1 : 16384 サイクル (3FFFh)	タイムアウト期間選択ビット b1 b0 0 0 : 128 サイクル (007Fh) 0 1 : 512 サイクル (01FFh) 1 0 : 1024 サイクル (03FFh) 1 1 : 2048 サイクル (07FFh)
IWDTCS1PR	SLCSTP	スリープモードカウント停止制御 ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェア スタンバイモード、ディープソフト ウェアスタンバイモード、および全 モジュールクロックストップモー ド遷移時のカウント停止有効	スリープモードカウント停止制御 ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェア スタンバイモード、およびディープ スリープモード遷移時のカウント 停止有効

2.26 USB2.0 ファンクションモジュール

表 2.49にUSB2.0 ファンクションモジュール仕様の概要比較を、表 2.50にUSB2.0 ファンクションモジュールのレジスタ比較を示します。

表2.49 USB2.0 ファンクションモジュール仕様の概要比較

項目	RX630 (USBa)	RX231 (USBd)
特長	• USB2.0 に対応した UDC (USB Device Controller) およびトランシーバを内蔵 • 1 ポート搭載 • セルフパワーモードおよびバスパワーモードを選択可能 • アイソクロナス転送、インタラプト転送の転送インターバル設定機能	• USB2.0 に対応した UDC (USB Device Controller) およびトランシーバを内蔵 ホストコントローラ機能/ファンクションコントローラ機能/OTG (ON-The-Go) に対応 (1 チャネル) • ホストコントローラ機能とファンクションコントローラ機能はソフトウェアで切り替え可能 • セルフパワーモードおよびバスパワーモードを選択可能 • BC1.2 (Battery Charging Specification Revision 1.2) に対応
	—	ホストコントローラ機能選択時 • 秒を 32 ビットでカウフルスピード転送 (12Mbps) およびロースピード転送 (1.5Mbps) に対応 • SOF、パケット送信のスケジュールを自動化 • アイソクロナス転送、インタラプト転送の転送インターバル設定機能
	• フルスピード転送 (12Mbps) に対応 (ファンクションコントローラ機能選択時、ロースピード転送 (1.5Mbps) に対応していません。) • コントロール転送ステージ管理機能 • デバイスステート管理機能 • SET_ADDRESS リクエストに対する自動応答機能 • SOF 補完機能	ファンクションコントローラ機能選択時 • フルスピード転送 (12Mbps) およびロースピード転送 (1.5Mbps) に対応 • コントロール転送ステージ管理機能 • デバイスステート管理機能 • SET_ADDRESS リクエストに対する自動応答機能 • SOF 補完機能
通信データ転送タイプ	• コントロール転送 • バルク転送 • インタラプト転送 • アイソクロナス転送	• コントロール転送 • バルク転送 • インタラプト転送 • アイソクロナス転送
パイプコンフィギュレーション	• USB 通信用バッファメモリを内蔵 • 最大 10 本のパイプを選択可能(デフォルトコントロールパイプを含む) • パイプ 1~9 は任意のエンドポイント番号を割り付け可能	• USB 通信用バッファメモリを内蔵 • 最大 10 本のパイプを選択可能(デフォルトコントロールパイプを含む) • パイプ 1~9 は任意のエンドポイント番号を割り付け可能

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630 (USBa)	RX231 (USBd)
パイプコンフィギュレーション	各パイプの設定可能な転送条件 - パイプ 0: コントロール転送、64 バイトシングルバッファ - パイプ 1、2: バルク転送時、64 バイトダブルバッファ指定可能 - アイソクロナス転送時、256 バイトダブルバッファ指定可能 - パイプ 3~5: バルク転送、64 バイトダブルバッファ指定可能 - パイプ 6~9: インタラプト転送、64 バイトシングルバッファ	各パイプの設定可能な転送条件 - パイプ 0: コントロール転送、64 バイトシングルバッファ - パイプ 1、2: バルク転送時、64 バイトダブルバッファ指定可能 - アイソクロナス転送時、256 バイトダブルバッファ指定可能 - パイプ 3~5: バルク転送、64 バイトダブルバッファ指定可能 - パイプ 6~9: インタラプト転送、64 バイトシングルバッファ
その他の機能	- トランザクションカウントによる受信トランスファ終了機能 - BRDY 割り込みイベント通知タイミング変更機能 (BFRE) - DnFIFO (n = 0, 1) ポートで指定したパイプのデータ読み出し後自動バッファメモリクリア機能 (DCLRM) - トランスファ終了による応答 PID の NAK 設定機能 (SHTNAK)	- トランザクションカウントによる受信トランスファ終了機能 - BRDY 割り込みイベント通知タイミング変更機能 (BFRE) - DnFIFO (n = 0, 1) ポートで指定したパイプのデータ読み出し後自動バッファメモリクリア機能 (DCLRM) - トランスファ終了による応答 PID の NAK 設定機能 (SHTNAK) - DP/DM のプルアップ抵抗、プルダウン抵抗をチップに内蔵
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表2.50 USB2.0 ファンクションモジュールのレジスタ比較

レジスタ	ビット	RX630 (USBa)	RX231 (USBd)
SYSCFG	DMRPU	—	D- ライン抵抗制御ビット
	DRPD	—	D+/D-ライン抵抗制御ビット
	DCFM	—	コントローラ機能選択ビット
	CNEN	—	シングルエンドレシーバ許可ビット
SYSSTS0	LNST[1:0]	USB データラインステータスマニタビット b1b0 0 0 : SE0 0 1 : J-State 1 0 : K-State 1 1 : SE1	USB データラインステータスマニタビット ロースピード動作時 b1b0 0 0 : SE0 0 1 : K-State 1 0 : J-State 1 1 : SE1 フルスピード動作時 b1b0 0 0 : SE0 0 1 : J-State 1 0 : K-State 1 1 : SE1
	IDMON	—	外部 ID0 入力端子モニタビット

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630 (USBa)	RX231 (USBd)
SYSSTS0	HTACT	—	USB ホストシーケンサステータスマニタビット
	OVCMON[1:0]	—	外部 USB0_OVRCURA/ USB0_OVRCURB 入力端子モニタフラグ
DVSTCTR0	RHST[2:0]	USB バスリセットステータスフラグ b2 b0 000: 通信速度不定 100: USB バスリセット処理中 010: フルスピード接続時	USB バスリセットステータスビット - ホストコントローラ機能選択時 b2 b0 000: 通信速度不定 (パワード時あるいは非接続時) 1xx: USB バスリセット処理中 001: ロースピード接続時 010: フルスピード接続時 - ファンクションコントローラ機能選択時 b2 b0 000: 通信速度不定 001: USB バスリセット処理中またはロースピード接続時 010: USB バスリセット処理中またはフルスピード接続時
	UACT	—	USB バス許可ビット
	RESUME	—	レジューム出力ビット
	USBRST	—	USB バスリセット出力ビット
	RWUPE	—	ウェイクアップ検出許可ビット
	VBUSEN	—	USB0_VBUSEN 出力端子制御ビット
	EXICEN	—	USB0_EXICEN 出力端子制御ビット
	HNPBTOA	—	ホストネゴシエーションプロトコル (HNP) 制御ビット
INTENB1	—	—	割り込み許可レジスタ 1
SOFCFG	TRNENSEL	—	トランザクション有効期間切り替えビット (USB モジュールのクロックを停止するときには、本ビットが“0”であることを確認してください)
INTSTS1	—	—	割り込みステータスレジスタ 1
DVCHGR	—	デバイスステート切り替えレジスタ	—
USBADDR	—	USB アドレスレジスタ	—

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630 (USBa)	RX231 (USBd)
DCPCFG	—	—	DCP コンフィギュレーションレジスタ
DCPMAXP	DEVSEL[3:0]	—	デバイス選択ビット
DCPCTR	SUREQCLR	—	SUREQ ビットクリアビット
	SUREQ	—	SETUP トークン送出ビット
PIPEMAXP	DEVSEL[3:0]	—	デバイス選択ビット
DEVADDn	—	—	デバイスアドレス n コンフィギュレーションレジスタ (n = 0~5)
USBMC	—	—	USB モジュール制御レジスタ
USBBCCTRL0	—	—	BC コントロールレジスタ 0
DPUSR0R	—	ディープスタンバイ USB トランシーバ制御/端子モニタレジスタ	—
DPUSR1R	—	ディープスタンバイ USB サスペンド/レジューム割り込みレジスタ	—

2.27 シリアルコミュニケーションインタフェース

RX630 グループは、独立した 9 チャンネル (SClC: 8 チャンネル、SCId: 1 チャンネル) のシリアルコミュニケーションインタフェースを持っています。

RX231 グループは、独立した 7 チャンネル (SClG: 6 チャンネル、SClH: 1 チャンネル) のシリアルコミュニケーションインタフェースを持っています。

表 2.51 に SClC 仕様の概要比較を、表 2.52 に SCId 仕様の概要比較を、表 2.53 に SCl チャンネル別仕様比較を、表 2.54 にシリアルコミュニケーションインタフェースのレジスタ比較を示します。

表2.51 SClC 仕様の概要比較

項目		RX630 (SClC)	RX231 (SClG)
チャンネル数		8 チャンネル	6 チャンネル
シリアル通信方式		- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		- 送信部: ダブルバッファ構成による連続送信が可能 - 受信部: ダブルバッファ構成による連続受信が可能	- 送信部: ダブルバッファ構成による連続送信が可能 - 受信部: ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
割り込み要因		送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I ² C モード用)	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了(簡易 I ² C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への設定が可能	チャンネルごとにモジュールストップ状態への設定が可能
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ / 奇数パリティ / パリティなし	偶数パリティ / 奇数パリティ / パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	スタートビットの検出	Low レベルを検出	Low レベルまたは立ち下がリエッジを選択可能
	ブレーク検出	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目		RX630 (SCIc)	RX231 (SCIg)
調歩同期式モード	クロックソース	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能 (SCI5、SCI6)	- 内部クロック/外部クロックの選択が可能 - TMR からの転送レートクロック入力が可能 (SCI5、SCI6)
	倍速モード	—	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn 端子、RTSn 端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出	受信時パリティエラーを検出するとエラーシグナルを自動送出
		送信時エラーシグナルを受信するとデータを自動再送信	送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インパースコンベンションをサポート	ダイレクトコンベンション/インパースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ (シングルマスタ動作のみ)	マスタ (シングルマスタ動作のみ)
	転送速度	最大 384 kbps Fast-mode 対応	ファストモード対応
	ノイズ除去	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
ビットレートモジュレーション機能		—	内蔵ボーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能		—	エラー (受信エラー・エラーシグナル検出) イベント出力
		—	受信データフルイベント出力
		—	送信データエンプティイベント出力
		—	送信終了イベント出力

表2.52 SCId 仕様の概要比較

項目		RX630 (SCId)	RX231 (SCIdh)
チャンネル数		1 チャンネル	1 チャンネル
シリアル通信方式		- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		- 送信部: ダブルバッファ構成による連続送信が可能 - 受信部: ダブルバッファ構成による連続受信が可能	- 送信部: ダブルバッファ構成による連続送信が可能 - 受信部: ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
割り込み要因		送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開始条件/停止条件生成終了 (簡易 I ² C モード用)	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開始条件/停止条件生成終了 (簡易 I ² C モード用)
消費電力低減機能		モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
	スタートビットの検出	Low レベルを検出	Low レベルまたは立ち下がリエッジを選択可能
	ブレーク検出	フレーミングエラー発生時、内部レジスタを直接リードすることでブレークを検出可能	フレーミングエラー発生時、内部レジスタを直接リードすることでブレークを検出可能
	クロックソース	内部クロック/外部クロックの選択が可能	内部クロック/外部クロックの選択が可能
	倍速モード	—	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目		RX630 (SCId)	RX231 (SCIdh)
スマート カードイン タフェース モード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信	受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ (シングルマスタ動作のみ)	マスタ (シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能	- SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 - ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
拡張シリアル モード	Start Frame 送信	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり
	Start Frame 受信	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり
	入出力制御機能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能 拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIdc ヘスルー出力可能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能 拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIdc ヘスルー出力可能

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目		RX630 (SCI _d)	RX231 (SCI _h)
拡張シリアルモード	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション		—	内蔵ボーレートジェネレータの出力補正により誤差を低減可能

表2.53 SCI チャンネル別仕様比較

項目	RX630 (SCI _c , SCI _d)	RX231 (SCI _g , SCI _h)
調歩同期式モード	SCI0, SCI1, SCI2, SCI3, SCI5, SCI6, SCI8, SCI9, SCI12	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12
クロック同期式モード	SCI0, SCI1, SCI2, SCI3, SCI5, SCI6, SCI8, SCI9, SCI12	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12
スマートカードインタフェースモード	SCI0, SCI1, SCI2, SCI3, SCI5, SCI6, SCI8, SCI9, SCI12	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12
簡易 I ² C モード	SCI0, SCI1, SCI2, SCI3, SCI5, SCI6, SCI8, SCI9, SCI12	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12
簡易 SPI モード	SCI0, SCI1, SCI2, SCI3, SCI5, SCI6, SCI8, SCI9, SCI12	SCI0, SCI1, SCI5, SCI6, SCI8, SCI9, SCI12
拡張シリアルモード	SCI12	SCI12
TMR クロック入力	SCI5, SCI6, SCI12	SCI5, SCI6, SCI12
イベントリンク機能	—	SCI5

表2.54 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX630 (SCId, SCId)	RX231 (SCIg, SCIh)
SMR	PM	パリティモードビット (調歩同期式モードで、PE ビット =1 のときのみ有効) 0: 偶数パリティで送受信 1: 奇数パリティで送受信	パリティモードビット (PE ビット=1 のときのみ有効) 0: 偶数パリティで送受信 1: 奇数パリティで送受信
	CHR	キャラクタレングスビット (調歩同期式モードのみ有効) 0: データ長 8 ビットで送受信 1: データ長 7 ビットで送受信	キャラクタレングスビット (調歩同期式モードのみ有効) SCMR.CHR1 ビットと組み合わせて 選択します。 CHR1 CHR 0 0: データ長 9 ビットで送受信 0 1: データ長 9 ビットで送受信 1 0: データ長 8 ビットで送受信 (初期値) 1 1: データ長 7 ビットで送受信
	CM	コミュニケーションモードビット 0: 調歩同期式モードで動作 1: クロック同期式モードで動作	コミュニケーションモードビット 0: 調歩同期式モード、または簡易 I2C モードで動作 1: クロック同期式モード、または 簡易 SPI モードで動作
SSR	RDRF	—	受信データフルフラグ
	TDRE	—	送信データエンプティフラグ
SCMR	CHR1	—	キャラクタレングスビット 1
SEMR	BRME	—	ビットレートモジュレーションイ ネーブルビット
	BGDM	—	ボーレートジェネレータ倍速モー ドセレクトビット
	RXDESEL	—	調歩同期スタートビットエッジ検 出セレクトビット
TDRHL	—	—	トランスミットデータレジスタ HL
RDRHL	—	—	レシーブデータレジスタ HL
MDDR	—	—	モジュレーションデューティレジ スタ

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630 (SCId, SCId)	RX231 (SCId, SCId)
CR2	BCCS[1:0]	バス衝突検出クロック選択ビット b5 b4 00 : SCI 基本クロック 01 : SCI 基本クロックの 2 分周 10 : SCI 基本クロックの 4 分周 11 : 設定しないでください	バス衝突検出クロック選択ビット - SEMR.BGDM ビットが “0” または、SEMR.BGDM ビットが “1” かつ SMR.CKS[1:0] ビットが “00b” 以外の場合 b5b4 00 : SCI 基本クロック 01 : SCI 基本クロックの 2 分周 10 : SCI 基本クロックの 4 分周 11 : 設定しないでください - SEMR.BGDM ビットが “1” かつ SMR.CKS[1:0] ビットが “00b” の場合 b5b4 00 : SCI 基本クロックの 2 分周 01 : SCI 基本クロックの 4 分周 10 : 設定しないでください 11 : 設定しないでください

2.28 I²C バスインタフェース

表 2.55にI²C バスインタフェース仕様の概要比較を、表 2.56にI²C バスインタフェースのレジスタ比較を示します。

表2.55 I²C バスインタフェース仕様の概要比較

項目	RX630 (RIIC)	RX231 (RIICa)
チャンネル数	4 チャンネル	1 チャンネル
通信フォーマット	- I²C バスフォーマット/SMBus フォーマット - マスタ/スレーブ選択可能 - 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保	- I²C バスフォーマット/SMBus フォーマット - マスタ/スレーブ選択可能 - 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保
転送速度	~1 Mbps	ファストモード対応 (~400 kbps)
SCL クロック	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能	マスタ時、SCL クロックのデューティ比を 4%~96%の範囲で設定可能
コンディション発行・コンディション検出	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能	スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能
スレーブアドレス	- スレーブアドレスを 3 種類まで設定可能 7 ビット/10 ビットアドレスフォーマット対応 (混在可能) - ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能	- 異なるスレーブアドレスを 3 種類まで設定可能 7 ビット/10 ビットアドレスフォーマット対応 (混在可能) - ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能
アクノリッジ応答	- 送信時、アクノリッジビットの自動ロード — ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 - 受信時、アクノリッジビットの自動送出 — 8クロック目と9クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能	- 送信時、アクノリッジビットの自動ロード — ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 - 受信時、アクノリッジビットの自動送出 — 8クロック目と9クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能
ウェイト機能	受信時、SCL クロックの Low ホールドによるウェイトが可能 8クロック目と9クロック目の間をウェイト 9クロック目と1クロック目の間をウェイト	受信時、SCL クロックの Low ホールドによるウェイトが可能 8クロック目と9クロック目の間をウェイト 9クロック目と1クロック目の間をウェイト
SDA 出力遅延機能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630 (RIIC)	RX231 (RIICa)
アービトレーション	- マルチマスタ対応 - 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 - スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - マスタ時、送信データ不一致でアービトレーションロスト検出可能 - バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能 (スタートコンディションの二重発行防止) - ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - スレーブ送信時、データ不一致でアービトレーションロスト検出可能	- マルチマスタ対応 - 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 - スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - マスタ時、送信データ不一致でアービトレーションロスト検出可能 - バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能 (スタートコンディションの二重発行防止) - ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 - スレーブ送信時、データ不一致でアービトレーションロスト検出可能
タイムアウト検出機能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能
ノイズ除去	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をプログラマブルに調整可能
割り込み要因	4 種類 - 通信エラー / イベント発生 - アービトレーション検出 - NACK 検出 - タイムアウト検出 - スタートコンディション検出 (リスタートコンディション含む) - ストップコンディション検出 - 受信データフル (スレーブアドレス一致時含む) - 送信データエンプティ (スレーブアドレス一致時含む) - 送信終了	4 種類 - 通信エラー / イベント発生 - アービトレーション検出 - NACK 検出 - タイムアウト検出 - スタートコンディション検出 (リスタートコンディション含む) - ストップコンディション検出 - 受信データフル (スレーブアドレス一致時含む) - 送信データエンプティ (スレーブアドレス一致時含む) - 送信終了
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能
RIIC の動作モード	4 種類 マスタ送信モード、マスタ受信モード、スレーブ送信モード、スレーブ受信モード	4 種類 マスタ送信モード、マスタ受信モード、スレーブ送信モード、スレーブ受信モード

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630 (RIIC)	RX231 (RIICa)
イベントリンク機能	—	4 種類(RIIC) - 通信エラー/通信イベント発生 アービトレーション検出 NACK 検出 タイムアウト検出 スタートコンディション検出(リスタートコンディション含む) ストップコンディション検出 - 受信データフル - 送信データエンプティ - 送信終了

表2.56 I²C バスインタフェースのレジスタ比較

レジスタ	ビット	RX630 (RIIC)	RX231 (RIICa)
ICMR2	TWME	タイムアウト内部カウンタ書き込み許可ビット	—
ICFER	FMPE	ファストモードプラス有効ビット	—
TMOCNTL	—	タイムアウト内部カウンタ下位	—
TMOCNTU	—	タイムアウト内部カウンタ上位	—

2.29 CAN モジュール

表 2.57にCAN モジュール仕様の概要比較を、表 2.58にCAN モジュールのレジスタ比較を示します。

表2.57 CAN モジュール仕様の概要比較

項目	RX630 (CAN)	RX231 (RSCAN)
チャンネル数	512K 以下は 1 チャンネル 768K 以上は 2 チャンネル	1 チャンネル
プロトコル	ISO11898-1 仕様準拠 (標準フレーム/ 拡張フレーム)	ISO 11898-1 規格準拠 (標準フレーム/ 拡張フレーム)
ビットレート	1Mbps 以下のビットレートをプログラ ム可能 (fCAN $\geq$ 8MHz) fCAN : CAN クロックソース	最大 1Mbps
メッセージボックス	32 メールボックス : 2 種類のメール ボックスモードを選択可能 - 通常メールボックスモード : 32 メールボックスを送信または受信 用に設定可能 - FIFO メールボックスモード : 24 メールボックスを送信または受信 用に設定可能 残りのメールボックスを送信用に 4 段、受信用に 4 段の FIFO を設定可能	16 メッセージボックス
受信	- データフレームとリモートフレー ムを受信可能 - 受信する ID フォーマット (標準 ID のみ、拡張 ID のみ、標準と拡張両 方の ID) を選択可能 - ワンショット受信機能を選択可能 - オーバーライトモード (メッセージ 上書き) かオーバーランモード (メッ セージ破棄) を選択可能 - 受信完了割り込みの許可/禁止を メールボックスごとに個別に設定 可能	- データフレームとリモートフレー ムを受信可能 - 受信する ID フォーマット (標準 ID、拡張 ID、両方) を選択可能 - FIFO ごとの割り込み許可/禁止設 定可能 - ミラー機能 (自送信メッセージの 受信機能) - タイムスタンプ機能 (メッセージ の受信時間を 16 ビットタイム値で 記録)
アクセプタンスフィルタ	8 つのアクセプタンスマスク (4 メールボックスごとに個別のマス ク) - メールボックスはマスクの有効/無 効を個別に設定可能	受信フィルタ機能参照

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630 (CAN)	RX231 (RSCAN)
受信フィルタ機能	—	- 合計 16 個の受信ルールで受信メッセージを選別可能 - チャンネルごとに 0~16 個の範囲で受信ルール数を設定可能 - アクセプタンスフィルタ処理：受信ルールごとに ID、マスク設定可能 - DLC フィルタ処理：受信ルールごとに DLC フィルタチェック可能
受信メッセージ転送機能	—	- ルーティング機能 受信メッセージを任意のバッファへ転送する機能（転送可能バッファ数：2） 転送先：受信バッファ、受信 FIFO バッファ、送受信 FIFO バッファ - ラベル付加機能 受信バッファおよび FIFO バッファへメッセージを格納時、ラベル情報も同時に格納可能
送信	- データフレームとリモートフレームを送信可能 - 送信する ID フォーマット（標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID）を選択可能 - ワンショット送信機能を選択可能 - ID 優先送信モードかメールボックス番号優先送信モードを選択可能 - 送信要求をアボート可能（フラグでアボート完了を確認可能） - 送信完了割り込みの許可/禁止をメールボックスごとに個別に設定可能	- データフレームとリモートフレームを送信可能 - 送信する ID フォーマット（標準 ID、拡張 ID、両方）を選択可能 - ワンショット送信機能 - ID 優先送信または送信バッファ番号優先送信を選択可能 - 送信アボート機能（フラグでアボート完了を確認可能） - 送信バッファ、送受信 FIFO バッファごとに割り込み許可/禁止設定可能
インターバル送信機能	—	メッセージの送信間隔を設定可能（送受信 FIFO バッファの送信モード）
送信履歴機能	—	送信完了したメッセージの履歴情報を格納する機能
バスオフ復帰方法	バスオフ状態からの復帰方法を選択可能 - ISO11898-1 規格準拠 - バスオフ開始で自動的に CAN Halt モードへ移行 - バスオフ終了で自動的に CAN Halt モードへ移行 - プログラムにより CAN Halt モードへ移行 - プログラムによりエラーアクティブ状態へ遷移	バスオフ状態からの復帰方法を選択可能 - ISO 11898-1 規格準拠 - バスオフ開始でチャンネル待機モードへ自動遷移 - バスオフ終了でチャンネル待機モードへ自動遷移 - プログラムによるチャンネル待機モードへの遷移 - プログラムによるエラーアクティブ状態への遷移（バスオフ強制復帰機能）

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630 (CAN)	RX231 (RSCAN)
エラー状態の監視	- CAN バスエラー（スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー）を監視可能 - エラー状態の遷移を検出可能（エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰） - エラーカウンタを読み出し可能	- CAN プロトコルエラー（スタッフエラー、フォームエラー、ACK エラー、CRC エラー、ビットエラー、ACK デリミタエラー、バスドミナントロック）を監視 - エラー状態の遷移を検出（エラーワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰） - エラーカウンタの読み出し DLC エラーを監視
タイムスタンプ機能	16 ビットカウンタによるタイムスタンプ機能 - 基準クロックは、1、2、4、8 ビットタイムから選択可能	16 ビットカウンタによるタイムスタンプ機能 タイムスタンプクロック源分周機能有
割り込み機能	5 種類の割り込み要因（受信完了割り込み、送信完了割り込み、受信 FIFO 割り込み、送信 FIFO 割り込み、エラー割り込み）	5 本 グローバル（2 本） — グローバル受信 FIFO 割り込み — グローバルエラー割り込み チャンネル（3 本） — チャンネル送信割り込み - 送信完了割り込み - 送信アボート割り込み - 送受信 FIFO 送信完了割り込み - 送信履歴割り込み — 送受信 FIFO 受信割り込み — チャンネルエラー割り込み
CAN スリープモード	CAN クロックを停止することで消費電流を低減可能	—
ソフトウェアサポートユニット	3 つのソフトウェアサポートユニット アクセプタンスフィルタサポート メールボックス検索サポート（受信メールボックス検索、送信メールボックス検索、メッセージロスト検索） チャンネル検索サポート	—
CAN クロックソース	周辺モジュールクロック（PCLKB）、CANMCLK	周辺モジュールクロック（PCLK）、CANMCLK
テストモード	ユーザ評価用に 3 つのテストモードを用意 - リッスンオンリモード - セルフテストモード 0（外部ループバック） - セルフテストモード 1（内部ループバック）	ユーザ評価用テスト機能 - リッスンオンリモード - セルフテストモード 0（外部ループバック） - セルフテストモード 1（内部ループバック） RAM テスト（読み書きテスト）
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表2.58 CAN モジュールのレジスタ比較

レジスタ	ビット名	RX630 (CAN)	RX231 (RSCAN)
CTLR	—	制御レジスタ	—
BCR	—	ビットコンフィグレーションレジスタ	—
MKRk	—	マスクレジスタ k (k = 0~7)	—
FIDCR0	—	FIFO 受信 ID 比較レジスタ 0	—
FIDCR1	—	FIFO 受信 ID 比較レジスタ 1	—
MKIVLR	—	マスク無効レジスタ	—
MBj	—	メールボックスレジスタ j (j = 0~31)	—
MIER	—	メールボックス割り込み許可レジスタ	—
MCTLj	—	メッセージ制御レジスタ j (j = 0~31)	—
RFCR	—	受信 FIFO 制御レジスタ	—
RFPCR	—	受信 FIFO ポインタ制御レジスタ	—
TFCR	—	送信 FIFO 制御レジスタ	—
TFPCR	—	送信 FIFO ポインタ制御レジスタ	—
STR	—	ステータスレジスタ	—
MSMR	—	メールボックスサーチモードレジスタ	—
MSSR	—	メールボックスサーチステータスレジスタ	—
CSSR	—	チャネルサーチサポートレジスタ	—
AFSR	—	アクセプタンスフィルタサポートレジスタ	—
EIER	—	エラー割り込み許可レジスタ	—
EIFR	—	エラー割り込み要因判定レジスタ	—
RECR	—	受信エラーカウンタレジスタ	—
TECR	—	送信エラーカウンタレジスタ	—
ECSR	—	エラーコード格納レジスタ	—
TSR	—	タイムスタンプレジスタ	—
TCR	—	テスト制御レジスタ	—
CFGL	—	—	ビットコンフィギュレーションレジスタ L
CFGH	—	—	ビットコンフィギュレーションレジスタ H
CTRL	—	—	制御レジスタ L
CTRH	—	—	制御レジスタ H
STSL	—	—	ステータスレジスタ L
STSH	—	—	ステータスレジスタ H
ERFLL	—	—	エラーフラグレジスタ L
ERFLH	—	—	エラーフラグレジスタ H
GCFGL	—	—	グローバル設定レジスタ L
GCFGH	—	—	グローバル設定レジスタ H
GCTRL	—	—	グローバル制御レジスタ L
GCTRH	—	—	グローバル制御レジスタ H
GSTS	—	—	グローバルステータスレジスタ

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット名	RX630 (CAN)	RX231 (RSCAN)
GERFLL	—	—	グローバルエラーフラグレジスタ
GTINTSTS	—	—	グローバル送信割り込みステータスレジスタ
GTSC	—	—	タイムスタンプレジスタ
GAFLCFG	—	—	受信ルール数設定レジスタ
GAFLIDLj	—	—	受信ルール登録レジスタ jAL (j = 0~15)
GAFLIDHj	—	—	受信ルール登録レジスタ jAH (j = 0~15)
GAFLMLj	—	—	受信ルール登録レジスタ jBL (j = 0~15)
GAFLMHj	—	—	受信ルール登録レジスタ jBH (j = 0~15)
GAFLPLj	—	—	受信ルール登録レジスタ jCL (j = 0~15)
GAFLPHj	—	—	受信ルール登録レジスタ jCH (j = 0~15)
RMNB	—	—	受信バッファ数設定レジスタ
RMND0	—	—	受信バッファ受信完了フラグレジスタ
RMIDLn	—	—	受信バッファレジスタ nAL (n = 0~15)
RMIDHn	—	—	受信バッファレジスタ nAH (n = 0~15)
RMTSn	—	—	受信バッファレジスタ nBL (n = 0~15)
RMPTRn	—	—	受信バッファレジスタ nBH (n = 0~15)
RMDF0n	—	—	受信バッファレジスタ nCL (n = 0~15)
RMDF1n	—	—	受信バッファレジスタ nCH (n = 0~15)
RMDF2n	—	—	受信バッファレジスタ nDL (n = 0~15)
RMDF3n	—	—	受信バッファレジスタ nDH (n = 0~15)
RFCCm	—	—	受信 FIFO 制御レジスタ m (m = 0, 1)
RFSTSm	—	—	受信 FIFO ステータスレジスタ m (m = 0, 1)
RFPCTRM	—	—	受信 FIFO ポインタ制御レジスタ m (m = 0, 1)
RFIDLm	—	—	受信 FIFO アクセスレジスタ mAL (m = 0, 1)
RFIDHm	—	—	受信 FIFO アクセスレジスタ mAH (m = 0, 1)
RFTSm	—	—	受信 FIFO アクセスレジスタ mBL (m = 0, 1)

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット名	RX630 (CAN)	RX231 (RSCAN)
RFPTRm	—	—	受信 FIFO アクセスレジスタ mBH (m = 0, 1)
RFDF0m	—	—	受信 FIFO アクセスレジスタ mCL (m = 0, 1)
RFDF1m	—	—	受信 FIFO アクセスレジスタ mCH (m = 0, 1)
RFDF2m	—	—	受信 FIFO アクセスレジスタ mDL (m = 0, 1)
RFDF3m	—	—	受信 FIFO アクセスレジスタ mDH (m = 0, 1)
CFCCLO	—	—	送受信 FIFO 制御レジスタ 0L
CFCCH0	—	—	送受信 FIFO 制御レジスタ 0H
CFSTS0	—	—	送受信 FIFO ステータスレジスタ 0
CFPCTR0	—	—	送受信 FIFO ポインタ制御レジスタ 0
CFIDL0	—	—	送受信 FIFO アクセスレジスタ 0AL
CFIDH0	—	—	送受信 FIFO アクセスレジスタ 0AH
CFTS0	—	—	送受信 FIFO アクセスレジスタ 0BL
CFPTR0	—	—	送受信 FIFO アクセスレジスタ 0BH
CFDF00	—	—	送受信 FIFO アクセスレジスタ 0CL
CFDF10	—	—	送受信 FIFO アクセスレジスタ 0CH
CFDF20	—	—	送受信 FIFO アクセスレジスタ 0DL
CFDF30	—	—	送受信 FIFO アクセスレジスタ 0DH
RFMSTS	—	—	受信 FIFO メッセージロストステータスレジスタ
CFMSTS	—	—	送受信 FIFO メッセージロストステータスレジスタ
RFISTS	—	—	受信 FIFO 割り込みステータスレジスタ
CFISTS	—	—	送受信 FIFO 受信割り込みステータスレジスタ
TMCp	—	—	送信バッファ制御レジスタ p (p = 0~3)
TMSTSp	—	—	送信バッファステータスレジスタ p (p = 0~3)
TMTRSTS	—	—	送信バッファ送信要求ステータスレジスタ
TMTCSTS	—	—	送信バッファ送信完了ステータスレジスタ
TMTASTS	—	—	送信バッファ送信アボートステータスレジスタ
TMIEC	—	—	送信バッファ割り込み許可レジスタ
TMIDLp	—	—	送信バッファレジスタ pAL (p = 0~3)
TMIDHp	—	—	送信バッファレジスタ pAH (p = 0~3)
TMPTRp	—	—	送信バッファレジスタ pBH (p = 0~3)

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット名	RX630 (CAN)	RX231 (RSCAN)
TMDF0p	—	—	送信バッファレジスタ pCL (p = 0~3)
TMDF1p	—	—	送信バッファレジスタ pCH (p = 0~3)
TMDF2p	—	—	送信バッファレジスタ pDL (p = 0~3)
TMDF3p	—	—	送信バッファレジスタ pDH (p = 0~3)
THLCC0	—	—	送信履歴バッファ制御レジスタ
THLSTS0	—	—	送信履歴バッファステータスレジスタ
THLACC0	—	—	送信履歴バッファアクセスレジスタ
THLPCTR0	—	—	送信履歴バッファポインタ制御レジスタ
GRWCR	—	—	グローバル RAM ウィンドウ制御レジスタ
GTSTCFG	—	—	グローバルテスト設定レジスタ
GTSTCTRL	—	—	グローバルテスト制御レジスタ
GLOCKK	—	—	グローバルテストプロテクト解除レジスタ
RPGACCr	—	—	RAM テストレジスタ r (r = 0~127)

2.30 シリアルペリフェラルインタフェース

表 2.59にシリアルペリフェラルインタフェース仕様の概要比較を、表 2.60にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表2.59 シリアルペリフェラルインタフェース仕様の概要比較

項目	RX630 (RSPI)	RX231 (RSPIa)
チャンネル数	2 チャンネル	1 チャンネル
RSPI 転送機能	• MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock)信号を使用して、SPI 動作 (4 線式)/クロック同期式動作 (3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード: 全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能	• MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock)信号を使用して、SPI 動作 (4 線式)/クロック同期式動作 (3 線式)でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード: 全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能
データフォーマット	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)
ビットレート	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成 (分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能 (RSPCK の最大周波数は PCLK の 8 分周) High 幅: PCLK の 4 サイクル、Low 幅: PCLK の 4 サイクル	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成 (分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能 (RSPCK の最大周波数は PCLK の 8 分周) High 幅: PCLK の 4 サイクル、Low 幅: PCLK の 4 サイクル
バッファ構成	送信および受信バッファはそれぞれダブルバッファ構造	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット
エラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出	• モードフォルトエラー検出 • オーバランエラー検出 (マスタ受信かつ、RSPCK 自動停止機能有効時、オーバランエラー検出タイミングで転送クロックが停止するため、オーバランエラーが発生しません。) • パリティエラー検出

項目	RX630 (RSPI)	RX231 (RSPIa)
SSL 制御機能	1 チャンネルあたり 4 本の SSL 端子 (SSLn0~SSLn3) - シングルマスタ設定時には、SSLn0~SSLn3 端子を出力 - マルチマスタ設定時：SSLn0 端子は入力、SSLn1~SSLn3 端子は出力または未使用 - スレーブ設定時：SSLn0 端子は入力、SSLn1~SSLn3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延 (RSPCK 遅延) を設定可能 (設定範囲：1~8 RSPCK 設定単位：1 RSPCK) - RSPCK 停止から SSL 出力のネゲートまでの遅延 (SSL ネゲート遅延)を設定可能 (設定範囲：1~8 RSPCK 設定単位：1 RSPCK) - 次アクセスの SSL 出力アサートのウェイト (次アクセス遅延) を設定可能 (設定範囲：1~8 RSPCK 設定単位：1 RSPCK) - SSL 極性変更機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延 (RSPCK 遅延) を設定可能 (設定範囲：1~8 RSPCK 設定単位：1 RSPCK) - RSPCK 停止から SSL 出力のネゲートまでの遅延 (SSL ネゲート遅延)を設定可能 (設定範囲：1~8 RSPCK 設定単位：1 RSPCK) - 次アクセスの SSL 出力アサートのウェイト (次アクセス遅延) を設定可能(設定範囲：1~8 RSPCK 設定単位：1 RSPCK) - SSL 極性変更機能
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 RSPCK 自動停止機能
割り込み要因	- 受信バッファフル割り込み - 送信バッファエンプティ割り込み - RSPI エラー割り込み (モードフォルト、オーバラン、パリティエラー) - RSPI アイドル割り込み (RSPI アイドル)	- 受信バッファフル割り込み - 送信バッファエンプティ割り込み - RSPI エラー割り込み (モードフォルト、オーバラン、パリティエラー) - RSPI アイドル割り込み (RSPI アイドル)

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630 (RSPI)	RX231 (RSPIa)
イベントリンク機能(出力)	—	以下のイベントをイベントリンクコントローラへ出力可能 (RSPI0) ● 受信バッファフルイベント信号 ● 送信バッファエンプティイベント信号 ● モードフォルト/オーバラン/パリティエラーのイベント信号 ● RSPI アイドルイベント信号 ● 送信完了イベント信号
その他の機能	● RSPI 初期化機能 ● ループバックモード機能	● CMOS/オープンドレイン出力切り替え機能 ● RSPI 初期化機能 ● ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表2.60 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX630 (RSPI)	RX231 (RSPIa)
SPSR	SPTEF	—	送信バッファエンプティフラグ
	SPRF	—	受信バッファフルフラグ
SPCR2	SCKASE	—	RSPCK 自動停止機能許可ビット

2.31 12 ビット A/D コンバータ

表 2.61に12 ビット A/D コンバータ仕様の概要比較を、表 2.62に12 ビット A/D コンバータのレジスタ比較を示します。

表2.61 12 ビット A/D コンバータ仕様の概要比較

項目	RX630 (S12ADa)	RX231 (S12ADE)
ユニット数	1 ユニット	1 ユニット
入力チャンネル	最大 21 チャンネル	24 チャンネル
拡張アナログ入力	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり 1.0 μ s (A/D 変換クロック ADCLK = 50MHz 動作時)	1 チャンネル当たり 0.83 μ s (A/D 変換クロック ADCLK = 54MHz 動作時)
A/D 変換クロック (ADCLK)	4 種類: PCLK, PCLK/2, PCLK/4, PCLK/8	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の分周比で設定可能 「PCLKB: ADCLK 周波数比 = 1:1, 1:2, 2:1, 4:1, 8:1」 ADCLK の設定はクロック発生回路で行います
データレジスタ	- アナログ入力用:21 本 - 温度センサ用:1 本 - 内部基準電圧用:1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - 加算モード時は、A/D 変換結果を 14 ビットの A/D データレジスタに保持	- アナログ入力用 24 本、ダブルトリガモードでの A/D 変換データ 2 重化用 1 本 - 温度センサ用 1 本 - 内部基準電圧用 1 本 - 自己診断用 1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット /4 ビットで A/D データレジスタに保持 - ダブルトリガモード（シングルスキャンとグループスキャンモードで選択可能） - 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは 2 重化レジスタに保持

項目	RX630 (S12ADa)	RX231 (S12ADE)
動作モード	• シングルスキャンモード: — 任意に選択した最大 21 チャンネルのアナログ入力を 1 回のみ A/D 変換 — 温度センサ出力を 1 回のみ A/D 変換 — 内部基準電圧を 1 回のみ A/D 変換 • 連続スキャンモード: — 任意に選択した最大 21 チャンネルのアナログ入力を繰り返し A/D 変換 (温度センサ出力または内部基準電圧を選択した場合は、連続スキャンモードを使用しないでください)	• シングルスキャンモード: — 任意に選択した最大 24 チャンネルのアナログ入力を 1 回のみ A/D 変換 — 温度センサ出力を 1 回のみ A/D 変換 — 内部基準電圧を 1 回のみ A/D 変換 • 連続スキャンモード: — 任意に選択した最大 24 チャンネルのアナログ入力を繰り返し A/D 変換 • グループスキャンモード: — 任意に選択した最大 24 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 — グループ A とグループ B は、各々の変換開始条件 (同期トリガ) を選択することで異なるタイミングで変換開始可能 • グループスキャンモード (グループ A 優先制御選択時) — グループ B の A/D 変換動作中にグループ A のトリガ入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 — グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行 (再スキャン) の設定が可能
A/D 変換開始条件	• ソフトウェアトリガ • 同期トリガ MTU、TPU、または TMR からのトリガ • 非同期トリガ ADTRG0#端子による A/D 変換動作の開始が可能	• ソフトウェアトリガ • 同期トリガ MTU、TPU、ELC からのトリガ • 非同期トリガ 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能

項目	RX630 (S12ADa)	RX231 (S12ADE)
機能	- サンプリングステート数可変機能 - A/D 変換値加算モード	- サンプル&ホールド機能 - サンプリングステート数可変機能 12 ビット A/D コンバータの自己診断機能 - A/D 変換値加算モードと平均モードが選択可能 - アナログ入力断線検出機能（ディスチャージ機能/プリチャージ機能） - ダブルトリガモード(A/D 変換データ 2 重化機能) - A/D データレジスタオートクリア機能 - コンペア機能（ウィンドウ A、ウィンドウ B） - コンペア機能使用時のリングバッファ（16 本）
割り込み要因	- A/D 変換終了でスキャン終了割り込み要求 (S12ADI0) を発生 - S12ADI0 割り込みで DMAC、DTC を起動可能	- ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生 - ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生 - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI) を発生 - グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI) を発生 - S12ADI0, GBADI 割り込みで DMAC、DTC を起動可能

項目	RX630 (S12ADa)	RX231 (S12ADE)
イベントリンク機能	—	- グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生 - グループスキャンモードでのグループ B のスキャン終了時に ELC イベント発生 - すべてのスキャン終了時に ELC イベント発生 - ELC からのトリガによりスキャン開始可能 - シングルスキャンモードでのウィンドウコンペア機能のイベント条件に応じて、ELC イベント発生
消費電力低減機能	モジュールストップ状態への設定が可能 (モジュールストップ状態を解除後は、10ms 待ってから A/D 変換を開始してください。)	モジュールストップ状態への設定可能 (モジュールストップ状態を解除後は、1 μ s 以上待ってから A/D 変換を開始してください。)

表2.62 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX630 (S12ADa)	RX231 (S12ADE)
ADDBLDR	—	—	A/D データ 2 重化レジスタ
ADRD	—	—	A/D 自己診断データレジスタ
ADCSR	DBLANS[4:0]	—	ダブルトリガ対象チャネル選択ビット
	GBADIE	—	グループ B スキャン終了割り込み許可ビット
	DBLE	—	ダブルトリガモード選択ビット
	EXTRG	トリガ選択ビット (b0)	トリガ選択ビット (b8)
	TRGE	トリガ開始許可ビット (b1)	トリガ開始許可ビット (b9)
	CKS[1:0]	A/D 変換クロック選択ビット	—
	ADHSC	—	A/D 変換動作選択ビット
	ADIE	スキャン終了割り込み許可ビット (b4)	スキャン終了割り込み許可ビット (b12)
ADCS:RX630 ADCS[1:0]:RX231	スキャンモード選択ビット	スキャンモード選択ビット	スキャンモード選択ビット
	0 : シングルスキャンモード 1 : 連続スキャンモード		b14 b13 0 0 : シングルスキャンモード 0 1 : グループスキャンモード 1 0 : 連続スキャンモード 1 1 : 設定禁止
	ADST	A/D 変換スタートビット (b7)	A/D 変換スタートビット (b15)
ADANS0	—	A/D 変換チャネル選択ビット 0	—
ADANS1	—	A/D 変換チャネル選択ビット 1	—
ADANSA0	—	—	A/D チャネル選択レジスタ A0
ADANSA1	—	—	A/D チャネル選択レジスタ A1
ADANSB0	—	—	A/D チャネル選択レジスタ B0
ADANSB1	—	—	A/D チャネル選択レジスタ B1

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630 (S12ADa)	RX231 (S12ADE)
ADADS0	—	A/D 変換値加算モード選択レジスタ 0	A/D 変換値加算/ 平均機能チャンネル 選択レジスタ 0
ADADS1	—	A/D 変換値加算モード選択レジスタ 1	A/D 変換値加算/ 平均機能チャンネル 選択レジスタ 1
ADADC	ADC[1:0]:RX630 ADC[2:0]:RX231	加算回数選択ビット b1b0 00: 1 回変換 (加算なし。通常変換と同じ) 01: 2 回変換 (1 回加算を行う) 10: 3 回変換 (2 回加算を行う) 11: 4 回変換 (3 回加算を行う)	加算回数選択ビット b2 b0 000: 1 回変換 (加算なし。通常変換と同じ) 001: 2 回変換 (1 回加算を行う) 010: 3 回変換 (2 回加算を行う) 011: 4 回変換 (3 回加算を行う) 101: 16 回変換 (15 回加算を行う) 上記以外は設定しないでください
	AVEE	—	平均モードイネーブルビット
ADCER	DIAGVAL[1:0]	—	自己診断変換電圧選択ビット
	DIAGLD	—	自己診断モード選択ビット
	DIAGM	—	自己診断イネーブルビット
ADSTRGR	ADSTRS[3:0]	A/D 変換開始トリガ選択ビット	—
	TRSB[5:0]	—	グループ B 専用 A/D 変換開始トリガ選択ビット
	TRSA[5:0]	—	A/D 変換開始トリガ選択ビット
ADEXICR	TSSAD	温度センサ出力 A/D 変換値加算モード選択ビット	温度センサ出力 A/D 変換値加算/ 平均 モード選択ビット
	OCSAD	内部基準電圧 A/D 変換値加算モード選択ビット	内部基準電圧 A/D 変換値加算/ 平均 モード選択ビット
	TSS:RX630 TSSA: RX231	温度センサ出力 A/D 変換選択ビット	温度センサ出力 A/D 変換選択ビット
	OCS:RX630 OCSA: RX231	内部基準電圧 A/D 変換選択ビット	内部基準電圧 A/D 変換選択ビット
ADDRy	—	A/D データレジスタ y (y = 0~20)	A/D データレジスタ y (y = 0~7, 16~31)
ADSSTR01	—	A/D サンプリングステートレジスタ 01	—
ADSSTR23	—	A/D サンプリングステートレジスタ 23	—
ADSSTRn	—	—	A/D サンプリングステートレジスタ n (n = 0 ~ 7, L, T, O)
ADDISCR	—	—	A/D 断線検出コントローラ
ADELCCR	—	—	A/D イベントリンクコントロールレジスタ
ADGSPCR	—	—	A/D グループスキャン優先コントロールレジスタ
ADCMPPCR	—	—	A/D コンペア機能コントロールレジスタ
ADCMPANSR0	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 0
ADCMPANSR1	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 1

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630 (S12ADa)	RX231 (S12ADE)
ADCMPSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ
ADCMPLR0	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0
ADCMPLR1	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1
ADCMPLER	—	—	A/D コンペア機能ウィンドウ A 拡張入力比較条件設定レジスタ
ADCMPCR0	—	—	A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ
ADCMPCR1	—	—	A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ
ADCMPSR0	—	—	A/D コンペア機能ウィンドウ A チャンステータスレジスタ 0
ADCMPSR1	—	—	A/D コンペア機能ウィンドウ A チャンステータスレジスタ 1
ADCMPSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力チャンネルステータスレジスタ
ADHVREFCNT	—	—	A/D 高電位/ 低電位基準電圧コントロールレジスタ
ADWINMON	—	—	A/D コンペア機能ウィンドウ A/B ステータスマニタレジスタ
ADCMPSR	—	—	A/D コンペア機能ウィンドウ B チャンネル選択レジスタ
ADWINLLB	—	—	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	—	—	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ
ADCMPSR	—	—	A/D コンペア機能ウィンドウ B チャンステータスレジスタ
ADBUFn	—	—	A/D データ格納バッファレジスタ n (n = 0~15)
ADBUFEN	—	—	A/D データ格納バッファイネーブルレジスタ
ADBUFPTR	—	—	A/D データ格納バッファポインタレジスタ

2.32 D/A コンバータ

表 2.63にD/A コンバータ仕様の概要比較を、表 2.64にD/A コンバータのレジスタ比較を示します。

表2.63 D/A コンバータ仕様の概要比較

項目	RX630 (DAa)	RX231 (R12DAA)
分解能	10 ビット	12 ビット
出力チャンネル	2 チャンネル	2 チャンネル
アナログモジュールの干渉対策	D/A 変換と A/D 変換の干渉対策 (ROM 容量が 1.5M バイト以上の製品には、アナログモジュールの干渉対策機能がありません) 10 ビット A/D コンバータが出力する 10 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。(D/A コンバータのラッシュカレント発生タイミングを許可信号で制御することにより、干渉による A/D 変換精度劣化を低減する)	D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータが出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、12 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能
イベントリンク機能 (入力)	—	イベント信号の入力により、DA0 変換開始が可能

表2.64 D/A コンバータのレジスタ比較

レジスタ	ビット	RX630 (DAa)	RX231 (R12DAA)
DADRm (m = 0, 1)	—	D/A データレジスタ m - DADPR.DPSEL ビット= 0 (データは右詰め) データの配置 : b9~b0 - DADPR.DPSEL ビット= 1 (データは左詰め) データの配置 : b15~b6	D/A データレジスタ m - DADPR.DPSEL ビット= 0 (データは右詰め) データの配置 : b11~b0 - DADPR.DPSEL ビット= 1 (データは左詰め) データの配置 : b15~b4
DACR	DAE	D/A 許可ビット	—
DAADSCR	DAADST	D/A A/D 同期変換ビット 0 : D/A コンバータは、10 ビット A/D コンバータと同期変換しない (D/A 変換と A/D 変換の干渉対策の無効) 1 : D/A コンバータは、10 ビット A/D コンバータと同期変換する (D/A 変換と A/D 変換の干渉対策の有効)	D/A A/D 同期変換ビット 0 : D/A コンバータは、12 ビット A/D コンバータと同期変換しない (D/A 変換と A/D 変換の干渉対策の無効) 1 : D/A コンバータは、12 ビット A/D コンバータと同期変換する (D/A 変換と A/D 変換の干渉対策の有効)
DAVREFCR	—	—	D/A VREF 制御レジスタ

2.33 温度センサ

表 2.65に温度センサ仕様の概要比較を、表 2.66に温度センサのレジスタ比較を示します。

表2.65 温度センサ仕様の概要比較

項目	RX630 (TEMPS)	RX231 (TEMPSA)
温度センサ電圧出力	12 ビット A/D コンバータ	12 ビット A/D コンバータへ出力
消費電力低減機能	モジュールストップ状態への設定が可能	—
温度センサ校正データ	工場出荷時に個々のチップごとに測定した基準データをレジスタに格納 (G バージョン製品のみ当校正データレジスタを使用できます)	工場出荷時に個々のチップごとに測定した基準データをレジスタに格納

表2.66 温度センサのレジスタ比較

レジスタ	ビット	RX630	RX231 (TEMPSA)
TSCR	—	温度センサコントロールレジスタ	—

2.34 RAM

表 2.67にRAM 仕様の概要比較を示します。

表2.67 RAM 仕様の概要比較

項目	RX630	RX231
RAM 容量	64K バイト RAM0: 64K バイト 96K バイト RAM0: 64K バイト、RAM1: 32K バイト 128K バイト RAM0: 64K バイト、RAM1: 64K バイト	32K バイト RAM0: 32K バイト 64K バイト RAM0: 64K バイト
RAM アドレス	- RAM 容量が 64K バイトの場合 RAM0:0000 0000h ~ 0000 FFFFh - RAM 容量が 96K バイトの場合 RAM0:0000 0000h ~ 0000 FFFFh RAM1:0001 0000h ~ 0001 7FFFh - RAM 容量が 128K バイトの場合 RAM0:0000 0000h ~ 0000 FFFFh RAM1:0001 0000h ~ 0001 FFFFh	- RAM 容量が 32K バイトの場合 RAM0:0000 0000h ~ 0000 7FFFh - RAM 容量が 64K バイトの場合 RAM0:0000 0000h ~ 0000 FFFFh
アクセス	- 読み出し/書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能	- 読み出し/書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能
データ保持機能	ディープソフトウェアスタンバイモード時、RAM0 のデータを保持可能	—
消費電力低減機能	RAM0~RAM1 個別にモジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.35 フラッシュメモリ (ROM)

表 2.68にフラッシュメモリ仕様の概要比較を、表 2.69にフラッシュメモリのレジスタ比較を示します。

表2.68 フラッシュメモリ仕様の概要比較

項目	RX630	RX231
メモリ容量	- ユーザ領域:最大 2M バイト - データ領域: 32K バイト - ユーザブート領域: 16K バイト	- ユーザ領域: 最大 512K バイト - データ領域: 8K バイト - エクストラ領域: スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納
リードサイクル	- コードフラッシュ ICLK 1 サイクルの高速読み出し - E2 データフラッシュ ワード、バイトアクセス時には FCLK 6 サイクルでの読み出し	32MHz 以下 : ウェイトなし 32MHz~54MHz 時はウェイトあり。ROM アクセラレータにヒットした命令はウェイトなしでのアクセスが可能。
イレーズ後の値	- コードフラッシュ FFh - E2 データフラッシュ 不定値	- ROM FFh - E2 データフラッシュ FFh
プログラム/イレーズ方式	- ROM/E2 データフラッシュの書き換えを行う専用のシーケンサ(FCU)を内蔵 - FCU へコマンドを発行することにより、ROM へ P/E を実行可能 - 専用フラッシュメモリプログラマによるシリアルインタフェース通信を介した書き換え (シリアルプログラミング) - ユーザプログラムによるフラッシュメモリのプログラム/イレーズ (セルフプログラミング)	- プログラム/ イレーズ用の専用シーケンサのモードへ移行して、プログラム/ イレーズ用のコマンドを発行することにより可能 - 専用フラッシュメモリプログラマによるシリアルインタフェース通信を介した書き換え (シリアルプログラミング) - ユーザプログラムによるフラッシュメモリのプログラム/イレーズ (セルフプログラミング)
セキュリティ機能	フラッシュメモリの不正改ざん/不正読み出しを防止	フラッシュメモリの不正改ざん/不正読み出しを防止
プロテクション機能	- ソフトウェアプロテクト機能: レジスタ設定やロックビットにより意図しない書き換えを防ぐことが可能 - FCU のコマンドロック機能: P/E 中に異常を検出した場合、以後の P/E 処理を禁止	フラッシュメモリの誤書き換えを防止
BGO (バックグラウンドオペレーション) 機能	E2 データフラッシュへの P/E を実行している期間、CPU は ROM 領域のプログラムを実行可能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能
サスペンド/レジューム機能	- ROM への P/E を中断し、CPU は ROM 領域のプログラムを実行可能 (サスペンド) - 中断した後、ROM への P/E を再開可能 (レジューム)	—

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630	RX231
プログラム/イ レーズ単位	- ユーザ領域およびユーザブート領域へのプログラム: 128 バイト - ユーザ領域のイレーズ: ブロック (64K, 32K, 16K, 4K バイト) - ユーザブート領域のイレーズ: 16K バイト - データ領域へのプログラム: 2 バイト - データ領域のイレーズ: ブロック (32K バイト)	- ユーザ領域へのプログラム: 8 バイト - ユーザ領域のイレーズ: ブロック (2K バイト) - データ領域へのプログラム: 4 バイト - データ領域のイレーズ: ブロック (1K バイト)
その他の機能	セルフプログラミング中の割り込み受け付け可能	セルフプログラミング中の割り込み受け付け可能
	本 MCU の初期設定をオプション設定メモリに設定可能	本 MCU の初期設定をオプション設定メモリに設定可能
	—	コードフラッシュメモリのスタートアップ領域をブロック 0~7、8~15 から選択可能
オンボードプロ グラミング	- ブートモード (SCI インタフェース) によるプログラム — 調歩同期式シリアルインタフェース (SCI1) を使用 — 通信速度は自動調整 — ユーザブート領域も書き換え可能 - USB ブートモードによる書き換え — USB0 を使用 — 特別なハードウェアが不要で、PC と直結可能 - ユーザブートモードによる書き換え — ユーザ独自のブートプログラムを作成可能 - ユーザプログラム中の ROM 書き換えルーチンによる書き換え — システムをリセットすることなく ROM の書き換えが可能	- ブートモード (SCI インタフェース) によるプログラム — 調歩同期式シリアルインタフェース (SCI1) を使用 — 通信速度は自動調整 - ブートモード (USB インタフェース) によるプログラム — USB2.0 ファンクションモジュールのチャンネル 0 (USB0) を使用 — USB ケーブルだけを用いてパソコンと接続が可能 — セルフパワー、バスパワーいずれのモードでもフラッシュ書き換えが可能 - ブートモード (FINE インタフェース) によるプログラム — FINE を使用 - ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換え — システムをリセットすることなく ROM の書き換えが可能
専用パラレルプ ログラムによる プログラム/イ レーズ	フラッシュライタを使用して、ユーザ領域/ユーザブート領域の書き換えが可能 (フラッシュライタを使用したデータ領域の書き換えはできません)	フラッシュライタ (シリアルプログラマ、パラレルプログラマ) を使用して、ユーザ領域、データ領域の書き換えが可能
ユニーク ID	本 MCU 個体ごとの 16 バイト長の ID コード (G バージョン製品のみ使用可能)	本 MCU 個体ごとの 16 バイト長の ID コード

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

項目	RX630	RX231
ID コードプロテクト	• ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 • オンチップデバ깅エミュレータ接続時、ID コードにより制御可能 • パラレルプログラマ接続時、ROM コードにより制御可能	• ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 • オンチップデバ깅エミュレータ接続時、ID コードにより制御可能 • パラレルプログラマ接続時、ROM コードにより制御可能
スタートアッププログラム保護機能	—	ブロック 0~7 (1 ブロック= 2K バイト)の書き換えを安全に行うための機能
エリアプロテクション	—	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能

表2.69 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX630	RX231
FWBn	—	—	フラッシュライトバッファ n レジスタ (n = 0~3)
FWEPROR	—	フラッシュ P/E プロテクトレジスタ	—
FMODR	—	フラッシュモードレジスタ	—
FASTAT	—	フラッシュアクセスステータスレジスタ	—
FAEINT	—	フラッシュアクセスエラー割り込み許可レジスタ	—
FRDYIE	—	フラッシュレディ割り込み許可レジスタ	—
DFLRE0	—	E2 データフラッシュ読み出し許可レジスタ 0	—
DFLRE1	—	E2 データフラッシュ読み出し許可レジスタ 1	—
DFLWE0	—	E2 データフラッシュ P/E 許可レジスタ 0	—
DFLWE1	—	E2 データフラッシュ P/E 許可レジスタ 1	—
FCURAME	—	FCURAM イネーブルレジスタ	—
FSTATR0	PRGSPD	プログラムサスペンドステータスフラグ	—
	ERSSPD	イレーズサスペンドステータスフラグ	—
	SUSRDY	サスペンドレディフラグ	—
	PRGERR	プログラムエラーフラグ (b4)	プログラムエラーフラグ (b1)
	ERSERR: RX630 ERERR: RX231	イレーズエラービット (b5)	イレーズエラーフラグ (b0)
	ILGLERR	イリーガルコマンドエラーフラグ (b6)	イリーガルコマンドエラーフラグ (b4)
	FRDY	フラッシュレディフラグ	—
	BCERR	—	ブランクチェックエラーフラグ
	EILGLERR	—	エクストラ領域イリーガルコマンドエラーフラグ
FSTATR1	FLOCKST	ロックビットステータスビット	—
	FCUERR	FCU エラーフラグ	—
	FRDY	—	フラッシュレディフラグ
	EXRDY	—	エクストラ領域レディフラグ
DFLCTL	—	—	E2 データフラッシュ制御レジスタ
FENTRYR	FENTRY1	ROM P/E モードエントリビット 1	—
	FENTRY2	ROM P/E モードエントリビット 2	—
	FENTRY3	ROM P/E モードエントリビット 3	—
FPROTR	—	フラッシュプロテクトレジスタ	—
FPR	—	—	プロテクト解除レジスタ

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

レジスタ	ビット	RX630	RX231
FPSR	—	—	プロテクト解除ステータスレジスタ
FPMCR	—	—	フラッシュ P/E モード制御レジスタ
FISR	—	—	フラッシュ初期設定レジスタ
FRESETR	FRKEY[7:0]	キーコード	—
FCMDR	—	FCU コマンドレジスタ	—
FCPSR	—	FCU 処理切り替えレジスタ	—
DFLBCCNT	—	E2 データフラッシュブランク チェック制御レジスタ	—
FPESTAT	—	フラッシュ P/E ステータスレジスタ	—
DFLBCSTAT	—	E2 データフラッシュブランク チェックステータスレジスタ	—
PCKAR	—	周辺クロック通知レジスタ	—
FASR	—	—	フラッシュ領域選択レジスタ
FCR	—	—	フラッシュ制御レジスタ
FEXCR	—	—	フラッシュエクストラ領域制御 レジスタ
FSARH	—	—	フラッシュ処理開始アドレスレ ジスタ H
FSARL	—	—	フラッシュ処理開始アドレスレ ジスタ L
FEARH	—	—	フラッシュ処理終了アドレスレ ジスタ H
FEARL	—	—	フラッシュ処理終了アドレスレ ジスタ L
FWBn	—	—	フラッシュライトバッファ n レ ジスタ
FEAMH	—	—	フラッシュエラーアドレスモニ タレジスタ H
FEAML	—	—	フラッシュエラーアドレスモニ タレジスタ L
FSCMR	—	—	フラッシュスタートアップ設定 モニタレジスタ
FAWSMR	—	—	フラッシュアクセスウィンドウ 開始アドレスモニタレジスタ
FAWEMR	—	—	フラッシュアクセスウィンドウ 終了アドレスモニタレジスタ

2.36 フラッシュメモリ（E2 データフラッシュ）

表 2.70にフラッシュメモリ（E2 データフラッシュ）仕様の概要比較を示します。

表2.70 フラッシュメモリ（E2 データフラッシュ）仕様の概要比較

項目	RX630	RX231
メモリ容量	32K バイト	8K バイト
イレーズ後の値	不定値	FFh
ブロックの構成	1 ブロック : 32 バイト	1 ブロック : 1K バイト
ブロック数	1024	8

2.37 パッケージ（LQFP100 のみ）

LQFP100 のパッケージの外形図に一部差分がありますので、基板設計時には留意ください。

詳細は、「RX ファミリ間の移行設計ガイド パッケージ外形寸法の相違点」（R01AN4591JJ）を参照してください。

表2.71 パッケージコードの比較

パッケージ	RX630	RX231
100 ピン LQFP	PLQP0100KB-A	PLQP0100KB-B

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 100 ピン LQFP パッケージ

表 3.1に 100 ピン LQFP パッケージ端子機能の比較を示します。

表3.1 100 ピン LQFP パッケージ端子機能の比較

100 ピン LQFP	RX630	RX231
1	VREFH	VREFH
2	EMLE	P03/DA0
3	VREFL	VREFL
4	PJ3/MTIOC3C/CTS6#/RTS6#/CTS0#/ RTS0#/SS6#/SS0#	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#
5	VCL	VCL
6	VBATT	VBATT
7	MD/FINED	MD/FINED
8	XCIN	XCIN
9	XCOUT	XCOUT
10	RES#	RES#
11	XTAL/P37	XTAL/P37
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36
14	VCC	VCC
15	P35/NMI	P35/NMI
16	TRST#/P34/MTIOC0A/TMCI3/PO12/POE2#/ SCK6/SCK0/IRQ4	P34/MTIOC0A/TMCI3/POE2#/SCK6/TS0/ IRQ4
17	P33/MTIOC0D/TIOCD0/TMRI3/PO11/ POE3#/RXD6/RXD0/SMISO6/SMISO0/ SSCL6/SSCL0/CRX0 ^(注1) /IRQ3-DS	P33/MTIOC0D/TMRI3/POE3#/TIOCD0/RXD6/ SMISO6/SSCL6/TS1/IRQ3
18	P32/MTIOC0C/TIOCC0/TMO3/PO10/ RTCOUT/RTCIC2/TXD6/TXD0/SMOSI6/ SMOSI0/SSDA6/SSDA0/CTX0 ^(注1) /IRQ2-DS	P32/MTIOC0C/TMO3/TIOCC0/RTCOUT/ RTCIC2/TXD6/SMOSI6/SSDA6/ USB0_VBUSEN/IRQ2
19	TMS/P31/MTIOC4D/TMCI2/PO9/RTCIC1/ CTS1#/RTS1#/SS1#/SSLB0/IRQ1-DS	P31/MTIOC4D/TMCI2/RTCIC1/CTS1#/ RTS1#/SS1#/SSISCK0/IRQ1
20	TDI/P30/MTIOC4B/TMRI3/PO8/RTCIC0/ POE8#/RXD1/SMISO1/SSCL1/MISOB/ IRQ0-DS	P30/MTIOC4B/TMRI3/POE8#/RTCIC0/ RXD1/SMISO1/SSCL1/AUDIO_MCLK/IRQ0/C MPOB3
21	TCK/FINEC/P27/CS7#/MTIOC2B/TMCI3/ PO7/SCK1/RSPCKB	P27/CS3#/MTIOC2B/TMCI3/SCK1/SSIWS0/ TS2/CVREFB3
22	TDO/P26/CS6#/MTIOC2A/TMO1/PO6/TXD1/C TS3#/RTS3#/SMOSI1/SS3#/SSDA1/ MOSIB	P26/CS2#/MTIOC2A/TMO1/TXD1/SMOSI1/ SSDA1/SSIRXD0/TS3/CMPB3
23	P25/CS5#/MTIOC4C/MTCLKB/TIOCA4/PO5/R XD3/SMISO3/SSCL3/ADTRG0#	P25/CS1#/MTIOC4C/MTCLKB/TIOCA4/TS4/A DTRG0#
24	P24/CS4#/MTIOC4A/MTCLKA/TIOCB4/ TMRI1/PO4/SCK3	P24/CS0#/MTIOC4A/MTCLKA/TMRI1/ TIOCB4/USB0_VBUSEN/TS5
25	P23/MTIOC3D/MTCLKD/TIOCD3/PO3/TXD3/ CTS0#/RTS0#/SMOSI3/SS0#/SSDA3	P23/MTIOC3D/MTCLKD/TIOCD3/CTS0#/ RTS0#/SS0#/SSISCK0/TS6

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

100 ピン LQFP	RX630	RX231
26	P22/MTIOC3B/MTCLKC/TIOCC3/TMO0/ PO2 / SCK0	P22/MTIOC3B/MTCLKC/TMO0/TIOCC3/ SCK0/ USB0_OVRCURB/AUDIO_MCLK/TS7
27	P21/MTIOC1B/TIOCA3/TMCIO/ PO1 /RXD0/ SMISO0/SSCL0/ IRQ9	P21/MTIOC1B/TMCIO/TIOCA3/RXD0/ SMISO0/SSCL0/ USB0_EXICEN/SSIWS0/ TS8
28	P20/MTIOC1A/TIOCB3/TMRI0/ PO0 /TXD0/ SMOSI0/SSDA0/ IRQ8	P20/MTIOC1A/TMRI0/TIOCB3/TXD0/ SMOSI0/SSDA0/ USB0_ID/SSIRXD0/TS9
29	P17/MTIOC3A/MTIOC3B/TIOCB0/TCLKD/ TMO1/ PO15 /POE8#/SCK1/ TXD3/SMOSI3 / SSDA3 /MISOA/SDA2-DS/ IETXD /IRQ7/ ADTRG#	P17/MTIOC3A/MTIOC3B/TMO1/POE8#/ TIOCB0/TCLKD/SCK1/MISOA/ SDA / SSITXD0 /IRQ7/ CMPOB2
30	P16/MTIOC3C/MTIOC3D/TIOCB1/TCLKC/ TMO2/ PO14 /RTCOUNT/TXD1/ RXD3 / SMOSI1/ SMISO3 /SSDA1/ SSCL3 /MOSIA/ SCL2-DS/ IERXD /USB0_VBUS/IRQ6/ ADTRG0#	P16/MTIOC3C/MTIOC3D/TMO2/TIOCB1/ TCLKC/RTCOUNT/TXD1/SMOSI1/SSDA1/ MOSIA/ SCL /USB0_VBUS/ USB0_VBUSEN / USB0_OVRCURB /IRQ6/ADTRG0#
31	P15/MTIOC0B/MTCLKB/TIOCB2/TCLKB/ TMC12/ PO13 /RXD1/ SCK3 /SMISO1/SSCL1/ CRX1-DS/IRQ5	P15/MTIOC0B/MTCLKB/TMC12/TIOCB2/ TCLKB/RXD1/SMISO1/SSCL1/ CRXD0/TS12 / IRQ5/ CMPB2
32	P14/MTIOC3A/MTCLKA/TIOCB5/TCLKA/ TMRI2/ PO15 /CTS1#/RTS1#/SS1#/CTX1/ USB0_DPUPE /IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/TIOCB5/ TCLKA/CTS1#/RTS1#/SS1#/ CTXD0 / USB0_OVRCURA/TS13 /IRQ4/ CVREFB2
33	P13/MTIOC0B/TIOCA5/TMO3/ PO13 / TXD2 / SMOSI2/SSDA2 /SDA0[FM+]/IRQ3/ ADTRG#	P13/MTIOC0B/TMO3/TIOCA5/ SDA /IRQ3
34	P12/TMC11/ RXD2/SMISO2/SSCL2 / SCL0[FM+]/IRQ2	P12/TMC11/ SCL /IRQ2
35	VCC_USB	VCC_USB
36	USB0_DM	USB0_DM
37	USB0_DP	USB0_DP
38	VSS_USB	VSS_USB
39	P55/WAIT#/MTIOC4D/TMO3/CRX1/ IRQ10	P55/WAIT#/MTIOC4D/TMO3/ CRXD0/TS15
40	P54/ALE/MTIOC4B/TMC11/ CTS2#/RTS2# / SS2# /CTX1	P54/ALE/MTIOC4B/TMC11/ CTXD0/TS16
41	BCLK/P53 (注2)	BCLK/P53/ TS17
42	P52/RD#/ RXD2/SMISO2/SSCL2/SSLB3	P52/RD#/ TS18
43	P51/WR1#/BC1#/WAIT#/ SCK2/SSLB2	P51/WR1#/BC1#/WAIT#/ TS19
44	P50/WR0#/WR#/ TXD2/SMOSI2/SSDA2 / SSLB1	P50/WR0#/WR#/ TS20
45	PC7/A23/CS0#/MTIOC3A/MTCLKB/TMO2/ PO31 /TXD8/SMOSI8/SSDA8/MISOA/ IRQ14	UB (注3) /PC7/A23/CS0#/MTIOC3A/MTCLKB/ TMO2/TXD8/SMOSI8/SSDA8/MISOA/ CACREF
46	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMC12/ PO30 /RXD8/SMISO8/SSCL8/MOSIA/ IRQ13	PC6/A22/CS1#/MTIOC3C/MTCLKA/TMC12/ RXD8/SMISO8/SSCL8/MOSIA/ TS22
47	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ TMRI2/ PO29 /SCK8/RSPCKA	PC5/A21/CS2#/WAIT#/MTIOC3B/MTCLKD/ TMRI2/SCK8/RSPCKA/ TS23
48	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMC11/ PO25 /POE0#/SCK5/CTS8#/RTS8#/SS8#/ SSLA0	PC4/A20/CS3#/MTIOC3D/MTCLKC/TMC11/ POE0#/SCK5/CTS8#/RTS8#/SS8#/ SSLA0/ SDHI_D1/TSCAP
49	PC3/A19/MTIOC4D/TCLKB/ PO24 /TXD5/ SMOSI5/SSDA5/ IETXD	PC3/A19/MTIOC4D/TCLKB/TXD5/SMOSI5/ SSDA5/ IRTXD5/SDHI_D0/TS27
50	PC2/A18/MTIOC4B/TCLKA/ PO21 /RXD5/ SMISO5/SSCL5/SSLA3/ IERXD	PC2/A18/MTIOC4B/TCLKA/RXD5/SMISO5/ SSCL5/SSLA3/ IRRXD5/SDHI_D3/TS30
51	PC1/A17/MTIOC3A/TCLKD/ PO18 /SCK5/ SSLA2/ IRQ12	PC1/A17/MTIOC3A/TCLKD/SCK5/SSLA2/ TS33

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

100 ピン LQFP	RX630	RX231
52	PC0/A16/MTIOC3C/TCLKC/ PO17 /CTS5#/RTS5#/SS5#/SSLA1/ IRQ14	PC0/A16/MTIOC3C/TCLKC/CTS5#/RTS5#/SS5#/SSLA1/ TS35
53	PB7/A15/MTIOC3B/TIOCB5/ PO31 /TXD9/SMOSI9/SSDA9	PB7/A15/MTIOC3B/TIOCB5/TXD9/SMOSI9/SSDA9/ SDHI_D2
54	PB6/A14/MTIOC3D/TIOCA5/ PO30 /RXD9/SMISO9/SSCL9	PB6/A14/MTIOC3D/TIOCA5/RXD9/SMISO9/SSCL9/ SDHI_D1
55	PB5/A13/MTIOC2A/MTIOC1B/TIOCB4/TMRI1/ PO29 /POE1#/SCK9	PB5/A13/MTIOC2A/MTIOC1B/TMRI1/POE1#/TIOCB4/SCK9/ USB0_VBUS/SDHI_CD
56	PB4/A12/TIOCA4/ PO28 /CTS9#/RTS9#/SS9#	PB4/A12/TIOCA4/CTS9#/RTS9#/SS9#
57	PB3/A11/MTIOC0A/MTIOC4A/TIOCD3/TCLKD/TMO0/ PO27 /POE3#/SCK6	PB3/A11/MTIOC0A/MTIOC4A/TMO0/POE3#/TIOCD3/TCLKD/SCK6/ SDHI_WP
58	PB2/A10/TIOCC3/TCLKC/ PO26 /CTS6#/RTS6#/SS6#	PB2/A10/TIOCC3/TCLKC/CTS6#/RTS6#/SS6#
59	PB1/A9/MTIOC0C/MTIOC4C/TIOCB3/TMCI0/ PO25 /TXD6/SMOSI6/SSDA6/IRQ4-DS	PB1/A9/MTIOC0C/MTIOC4C/TMCI0/TIOCB3/TXD6/SMOSI6/SSDA6/ SDHI_CLK/IRQ4/CMPOB1
60	VCC	VCC
61	PB0/A8/MTIC5W/TIOCA3/ PO24 /RXD6/SMISO6/SSCL6/RSPCKA/ IRQ12	PB0/A8/MTIC5W/TIOCA3/RXD6/SMISO6/SSCL6/RSPCKA/ SDHI_CMD
62	VSS	VSS
63	PA7/A7/TIOCB2/ PO23 /MISOA	PA7/A7/TIOCB2/MISOA
64	PA6/A6/MTIC5V/MTCLKB/TIOCA2/TMCI3/ PO22 /POE2#/CTS5#/RTS5#/SS5#/MOSIA	PA6/A6/MTIC5V/MTCLKB/TMCI3/POE2#/TIOCA2/CTS5#/RTS5#/SS5#/MOSIA/ SSIWS0
65	PA5/A5/TIOCB1/ PO21 /RSPCKA	PA5/A5/TIOCB1/RSPCKA
66	PA4/A4/MTIC5U/MTCLKA/TIOCA1/TMRI0/ PO20 /TXD5/SMOSI5/SSDA5/SSLA0/IRQ5-DS	PA4/A4/MTIC5U/MTCLKA/TMRI0/TIOCA1/TXD5/SMOSI5/SSDA5/SSLA0/ SSITXD0/IRTXD5/IRQ5/CVREFB1
67	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/ PO19 /RXD5/SMISO5/SSCL5/IRQ6-DS	PA3/A3/MTIOC0D/MTCLKD/TIOCD0/TCLKB/RXD5/SMISO5/SSCL5/ SSIRXD0/IRRXD5/IRQ6/CMPB1
68	PA2/A2/ PO18 /RXD5/SMISO5/SSCL5/SSLA3	PA2/A2/RXD5/SMISO5/SSCL5/SSLA3/ IRRXD5
69	PA1/A1/MTIOC0B/MTCLKC/TIOCB0/ PO17 /SCK5/SSLA2/ IRQ11	PA1/A1/MTIOC0B/MTCLKC/TIOCB0/SCK5/SSLA2/ SSISCK0
70	PA0/A0/BC0#/MTIOC4A/TIOCA0/ PO16 /SSLA1	PA0/A0/BC0#/MTIOC4A/TIOCA0/SSLA1/ CACREF
71	PE7/D15[A15/D15]/ MISOB /IRQ7/AN5	PE7/D15[A15/D15]/IRQ7/ AN023
72	PE6/D14[A14/D14]/ MOSIB /IRQ6/AN4	PE6/D14[A14/D14]/IRQ6/ AN022
73	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/ RSPCKB /IRQ5/AN3	PE5/D13[A13/D13]/MTIOC4C/MTIOC2B/IRQ5/ AN021/CMPOB0
74	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ PO28 /SSLB0/AN2	PE4/D12[A12/D12]/MTIOC4D/MTIOC1A/ AN020/CMPA2/CLKOUT
75	PE3/D11[A11/D11]/MTIOC4B/ PO26 /POE8#/CTS12#/RTS12#/SS12#/ MISOB /AN1	PE3/D11[A11/D11]/MTIOC4B/POE8#/CTS12#/RTS12#/SS12#/ AUDIO_MCLK/AN019/CLKOUT
76	PE2/D10[A10/D10]/MTIOC4A/ PO23 /RXD12/SMISO12/SSCL12/RXD12/SSLB3/ MOSIB /IRQ7-DS/AN0	PE2/D10[A10/D10]/MTIOC4A/RXD12/RXD12/SMISO12/SSCL12/ IRQ7/AN018/CVREFB0
77	PE1/D9[A9/D9]/MTIOC4C/ PO18 /TXD12/SMOSI12/SSDA12/TXD12/SIOX12/ SSLB2/RSPCKB /ANEX1	PE1/D9[A9/D9]/MTIOC4C/TXD12/TXD12/SIOX12/SMOSI12/SSDA12/ AN017/CMPB0
78	PE0/D8[A8/D8]/SCK12/ SSLB1 /ANEX0	PE0/D8[A8/D8]/SCK12/ AN016

RX230/RX231 グループ、RX630 グループ RX231 グループと RX630 グループの相違点

100 ピン LQFP	RX630	RX231
79	PD7/D7[A7/D7]/MTIC5U/POE0#/IRQ7/AN7	PD7/D7[A7/D7]/MTIC5U/POE0#/IRQ7/AN031
80	PD6/D6[A6/D6]/MTIC5V/POE1#/IRQ6/AN6	PD6/D6[A6/D6]/MTIC5V/POE1#/IRQ6/AN030
81	PD5/D5[A5/D5]/MTIC5W/POE2#/IRQ5/AN013	PD5/D5[A5/D5]/MTIC5W/POE2#/IRQ5/AN029
82	PD4/D4[A4/D4]/POE3#/IRQ4/AN012	PD4/D4[A4/D4]/POE3#/IRQ4/AN028
83	PD3/D3[A3/D3]/POE8#/IRQ3/AN011	PD3/D3[A3/D3]/POE8#/IRQ3/AN027
84	PD2/D2[A2/D2]/MTIOC4D/CRX0 ^(注1) / IRQ2/AN010	PD2/D2[A2/D2]/MTIOC4D/IRQ2/AN026
85	PD1/D1[A1/D1]/MTIOC4B/CTX0 ^(注1) / IRQ1/AN009	PD1/D1[A1/D1]/MTIOC4B/IRQ1/AN025
86	PD0/D0[A0/D0]/IRQ0/AN008	PD0/D0[A0/D0]/IRQ0/AN024
87	P47/IRQ15-DS/AN007	P47/AN007
88	P46/IRQ14-DS/AN006	P46/AN006
89	P45/IRQ13-DS/AN005	P45/AN005
90	P44/IRQ12-DS/AN004	P44/AN004
91	P43/IRQ11-DS/AN003	P43/AN003
92	P42/IRQ10-DS/AN002	P42/AN002
93	P41/IRQ9-DS/AN001	P41/AN001
94	VREFL0	VREFL0
95	P40/IRQ8-DS/AN000	P40/AN000
96	VREFH0	VREFH0
97	AVCC0	AVCC0
98	P07/IRQ15/ADTRG0#	P07/ADTRG0#
99	AVSS0	AVSS0
100	P05/IRQ13/DA1	P05/DA1

注 1. ROM 容量 768KB 以上のみ有効

注 2. 外部バス有効時、BCLK 端子と兼用している P53 は、I/O ポートとして使用できません。

注 3. RX630 の機能別端子一覧には UB という記載はありませんが、動作モードを選択する際に RX630 と同様に設定が必要となります。

4. 移行の際の留意点

4.1 動作電圧範囲

4.1.1 電源電圧

RX630 と RX231 は電源電圧範囲が異なります。

表 4.1に電源電圧範囲の仕様比較を示します。

表4.1 電源電圧範囲の仕様比較

項目	RX630	RX231
VCC	2.7V ~ 3.6V	1.8V ~ 5.5V (注 1) 3.0V ~ 3.6V (注 2) 4.0V ~ 5.5V (注 3)
AVCC0	VCC と同電位	1.8V ~ 5.5V (注 4)
VREFH0	2.7V ~ AVCC0	1.8V ~ AVCC0
VREFH	VCC と同電位	1.8V ~ AVCC0
VCC_USB	VCC と同電位	VCC と同電位
VBATT	2.3V ~ 3.6V	1.8V ~ 5.5V

注 1. USB 未使用時

注 2. USB 使用時、USB レギュレータ未使用時

注 3. USB 使用時、USB レギュレータ使用時

注 4. $VCC \geq 2.0V$ の時、AVCC0 と VCC は使用範囲内で独立して設定可能

$VCC < 2.0V$ の時、AVCC0=VCC

VCC 端子と AVCC0 端子の電源投入順序は、同時もしくは VCC 端子、AVCC0 端子の順になるように投入してください。

4.1.2 アナログ電源電圧

RX231 グループでは、 $VCC \geq 2.0V$ の時、AVCC0 と VCC は使用範囲内で独立して設定が可能です。

4.2 端子設計の留意点

4.2.1 電源端子と動作周波数

RX231 グループでは電源端子に入力する電圧(VCC)によって動作周波数の上限が異なります。電源電圧と動作周波数の詳細については、「5.参考ドキュメント」の RX230 グループ、RX231 グループのユーザーズマニュアル ハードウェア編を参照してください。

4.2.2 メインクロック発振器

RX231 グループの EXTAL 端子、XTAL 端子に発振子（セラミック共振子、水晶振動子）を接続する場合、発振子周波数：1MHz～20MHz（VCC $\geq$ 2.4V）、1MHz～8MHz（VCC<2.4V）の発振子を接続してください。

RX630 グループ、RX231 グループでは水晶振動子接続例のコンデンサおよびダンピング抵抗の参考値が異なります。水晶振動子接続の詳細については、「5.参考ドキュメント」の RX230 グループ、RX231 グループのユーザーズマニュアル ハードウェア編を参照してください。

RX630 グループと RX231 グループは EXTAL 端子、XTAL 端子の未使用端子の処理が異なります。RX231 グループでメインクロックを使用しない場合は、P36/EXTAL 端子を汎用ポート P36、P37/XTAL 端子を汎用ポート P37 に設定してください。汎用ポートとしても使用しない場合、ポート 3 の処理と同様に処理してください。

4.2.3 VCL 端子（外付け容量）

RX231 グループの VCL 端子に接続する内部電源安定用の平滑コンデンサは 4.7 μ F の容量を使用してください。

4.2.4 モード設定端子

リセット解除時のモード設定端子は RX630 では MD 端子と PC7 端子ですが、RX231 では MD 端子と UB/PC7 端子になっています。

オンチップデバッグエミュレータ(E1/E20 エミュレータ)を使用する場合、MD 端子を E1/E20 エミュレータと接続し、UB/PC7 端子を Low レベルにするか、または MD 端子、UB/PC7 端子を E1/E20 エミュレータと接続してください。

4.2.5 汎用入出力ポート

RX630 グループと RX231 グループはポート 0 およびポート 4 の未使用端子の処理が異なります。RX231 グループではポート 0 およびポート 4 の端子を使用しない場合、入力に設定（PORTn.PDR ビット="0"）し、1 端子ごとに抵抗を介して AVCC0 に接続、または 1 端子ごとに抵抗を介して AVSS0 に接続してください。または、出力（PORTn.PDR ビット="1"）に設定し端子を解放してください。

4.2.6 A/D コンバータ用アナログ入力端子

RX231 グループでは、アナログ入力端子 AN016～AN031 の A/D 変換を行う場合は、AVCC0=VCC としてください。

4.2.7 USB DP/DM のプルアップ抵抗/プルダウン抵抗内蔵

RX231 グループでは、DP/DM のプルアップ抵抗/プルダウン抵抗が内蔵されています。

RX630 グループ、RX231 グループでは USB 外部接続回路例が異なります。

USB 外部接続回路の詳細につきましては、「5.参考ドキュメント」の RX630 グループ、RX231 グループのユーザーズマニュアル ハードウェア編を参照してください。

4.2.8 外部クロックを入力する方法

RX630 グループでは、外部クロックを入力する際、EXTAL 端子へ入力するクロックの逆相を XTAL 端子に入力することを許可していました。しかし、RX231 グループは許可していませんので、設計の際は注意してください。

RX231 では外部クロックを入力する場合、メインクロック強制発振コントロールレジスタ (MOFCR) のメインクロック発振器切り替えビット (MOSEL) を 1 に設定する必要があります。

4.3 機能設定の留意点

4.3.1 UB コード

ユーザブートモードを使用するときに必要な UB コード A と UB コード B およびユーザブートモードは RX231 グループの MCU に存在しません。RX231 グループでは、スタートアッププログラム保護機能を使用するとユーザブートモードの代わりに任意のインタフェースでフラッシュメモリのユーザ領域/データ領域の書き込み/読み出しが可能です。詳細は「5.参考ドキュメント」の RX630 グループ、RX231 グループのユーザーズマニュアル ハードウェア編を参照してください。

4.3.2 バッテリバックアップ機能

RX630 グループでは、電圧監視 0 リセットを有効(OFS1.LVDAS ビットを“0”)にするとバッテリバックアップ機能を使用できましたが、RX231 グループでは、電圧監視 0 リセットを有効(OFS1.LVDAS ビットを“0”)の他に電圧検出 0 レベル選択を 2.51V に設定する必要があります。

4.3.3 12 ビット A/D コンバータ

RX231 グループでは使用する I/O レジスタが増加しています。また、RX210 グループの MCU でチャンネル AN008 端子~AN015 端子の 8 チャンネルを使用するソフトウェアは RX231 グループの MCU で拡張された AN016 端子~AN031 端子の 16 チャンネルのいずれかに変更してください。

4.3.4 12 ビット D/A コンバータ

RX630では、D/Aコンバータを使用時、DAADSCR.DAADSTビットが“1”(D/A変換とA/D変換の干渉対策が有効)の場合、10ビットA/Dコンバータをモジュールストップ状態にしないでください、という注意事項がありました。

RX231グループでは12ビットD/Aコンバータ使用時、DAADSCR.DAADSTビットが“1”(D/A変換とA/D変換の干渉対策が有効)の場合、12ビットA/Dコンバータをモジュールストップ状態にしないでください。A/D変換が停止するだけでなく、D/A変換が停止する可能性があります。

4.3.5 メモリウェイトサイクル

RX231 グループの MCU ではメモリウェイトサイクル設定レジスタ (MEMWAIT) が存在しますが、RX630 グループには存在しません。RX231 グループにおいて、ICLK に 32MHz より高周波数のクロックを選択する場合、MEMWAIT ビットを“1”(ウェイトあり) にしてください。詳細は「5.参考ドキュメント」の RX231 グループのユーザーズマニュアル ハードウェア編を参照してください。

4.3.6 FCU RAM へのファームウェア転送

RX630 グループでは FCU コマンドを使用するためには、FCU RAM に FCU 用のファームウェアを格納する必要がありますでしたが、RX231 グループでは本処理は必要ありません。

4.3.7 フラッシュメモリのコマンド使用方法

RX630 グループでは、FCU に FCU コマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。RX231 グループでは ROM のプログラム/イレーズ用の専用シーケンサのモードへ移行して、ソフトウェアコマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。

表 4.2 に FCU コマンドとソフトウェアコマンドの仕様比較を示します。

表4.2 FCU コマンドとソフトウェアコマンドの仕様比較

項目	FCU コマンド(RX630)	ソフトウェアコマンド(RX231)
コマンド発行領域	P/E 用アドレス (00E0 0000h~00FF FFFFh)	—
使用可能コマンド	● P/E ノーマルモード移行 ● ステータスリードモード移行 ● ロックビットリードモード移行 ● 周辺クロック通知 ● プログラム ● ブロックイレーズ ● P/E サスペンド ● P/E レジューム ● ステータスレジスタクリア ● ロックビットリード 2 ● ロックビットプログラム ● ブランクチェック	● プログラム ● ブロックイレーズ ● P/E サスペンド ● P/E レジューム ● ステータスレジスタクリア ● 強制終了 ● コンフィギュレーション設定

4.3.8 RAM 自己診断時の補足事項

RX231 グループでは、RAM と CPU の間に高速アクセス用のバッファが存在します。RAM に書き込みを行った後に、同一アドレスから読み出しを行うと、RAM ではなくバッファからデータが読み出される場合があります。バッファを持った構造は、書き込み/読み出しの動作としては機能的に問題ありませんが、書き込んだデータが RAM から読み出されることを想定したプログラム（例：内蔵 RAM の自己診断など）においては、想定通りの動作にならない（書き込んだデータがバッファから読み出されてしまう）ことがあります。

確実に RAM からデータを読み出すには、以下を実行してください。

RAM に書き込みを行った後、4 バイトアライメント^(注1)内のアドレスの RAM データを読み出したい場合、読み出したい RAM アドレスに対して 4 バイトアライメントと異なる RAM アドレスへライトを行った後、読み出したい RAM アドレスからリードしてください。

注 1.4 バイトアライメントは、アドレスの下位 2bit が 00b~11b の範囲を示しています。

5. 参考ドキュメント

ユーザーズマニュアル: ハードウェア

RX230 グループ、RX231 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20

(R01UH0496JJ0120)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX630 グループグループ ユーザーズマニュアル ハードウェア編 Rev.1.60 (R01UH0040JJ0160)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

アプリケーションノート

RX ファミリの移行設計ガイド パッケージ外形寸法の相違点 (R01AN4591JJ)

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(参照した各ユーザーマニュアル以降に発行されたテクニカルアップデートは本アプリケーションノートには未反映のため、最新の情報をルネサス エレクトロニクスホームページから入手してください。)

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2017.10.23	－	初版発行
1.10	2018.05.08	全体	記載内容の見直し（記載もれを追記）
		7	アドレス空間のメモリマップの比較を追加
		12	オプション設定メモリの領域比較を追加
		23	各モードにおける遷移および解除方法と動作状態比較を追加
		35	例外処理の仕様比較を追加
		48	マルチプル端子の割り当て端子比較を追加
		65	端子機能制御レジスタの比較を追加
		122	E2 データフラッシュ（データ格納用フラッシュメモリ）の比較を追加
		123	パッケージの外形寸法の差分を追加

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバーシエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバーシエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
 9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
 11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 12. 本資料に記載されている内容または当社製品についてご不明点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）
www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。
www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。