

RX113 グループ、RX130 グループ

RX113 グループと RX130 グループの相違点

要旨

本アプリケーションノートは、RX113 グループ、RX130 グループにおける I/O レジスタの相違点を確認する際の参考資料です。

対象デバイス

RX130 グループ 100/64 ピン版

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

目次

1. RX113 グループと RX130 グループの搭載機能比較	3
2. 仕様の概要比較	5
2.1 動作モード.....	5
2.2 アドレス空間.....	6
2.3 リセット	7
2.4 オプション設定メモリ.....	8
2.5 電圧検出回路.....	9
2.6 クロック発生回路.....	12
2.7 消費電力低減機能.....	15
2.8 レジスタライトプロテクション機能.....	20
2.9 割り込みコントローラ.....	21
2.10 バス	22
2.11 イベントリンクコントローラ.....	23
2.12 I/O ポート	24
2.13 マルチファンクションピンコントローラ.....	28
2.14 8 ビットタイマ	44
2.15 コンペアマッチタイマ.....	45
2.16 リアルタイムクロック.....	46
2.17 シリアルコミュニケーションインタフェース	47
2.18 I ² C バスインタフェース	55
2.19 シリアルペリフェラルインタフェース	56
2.20 静電容量式タッチセンサ.....	58
2.21 12 ビット A/D コンバータ	61
2.22 D/A コンバータ	67
2.23 RAM.....	68
2.24 フラッシュメモリ(ROM).....	69
2.25 パッケージ(LFQFP64/100 のみ)	70

3. 端子機能の比較	71
4. 移行の際の留意点	78
4.1 動作電圧範囲	78
4.1.1 電源電圧	78
4.2 端子設計の留意点	78
4.2.1 USB 端子	78
4.2.2 発振子接続端子	78
4.2.3 A/D コンバータ用のアナログ入力端子	79
4.2.4 D/A コンバータ用のアナログ入力端子	79
4.2.5 モード設定端子	79
4.2.6 汎用入出力ポート	80
4.3 機能設定の留意点	81
4.3.1 オプション設定メモリ	81
4.3.2 動作モード	81
4.3.3 クロック発生回路	81
4.3.4 シリアルコミュニケーションインタフェース	81
4.3.5 I ² C バスインタフェース	82
4.3.6 12 ビット A/D コンバータ	82
5. 参考ドキュメント	83

1. RX113 グループと RX130 グループの搭載機能比較

RX113 グループと RX130 グループの搭載機能比較を以下に示します。機能の詳細については「2. 仕様の概要比較」および「5. 参考ドキュメント」を参照してください。

表 1.1 に RX113/RX130 搭載機能比較を示します。

表 1.1 RX113/RX130 搭載機能比較

機能名	RX113	RX130
CPU	○	
動作モード	△	
アドレス空間	△	
リセット	△	
オプション設定メモリ	△	
電圧検出回路 (LVDAa) : RX113、(LVDAb) : RX130	△	
クロック発生回路	△	
クロック周波数精度測定回路 (CAC)	○	
消費電力低減機能	△	
レジスタライトプロテクション機能	△	
例外処理	○	
割り込みコントローラ (ICUb)	△	
バス	△	
データトランスファコントローラ (DTCa)	○	
イベントリンクコントローラ (ELC)	△	
I/O ポート	△	
マルチファンクションピンコントローラ (MPC)	△	
マルチファンクションタイマパルスユニット 2 (MTU2a)	○	
ポートアウトプットイネーブル 2 (POE2a)	○	
8 ビットタイマ (TMR)	△	
コンペアマッチタイマ (CMT)	△	
リアルタイムクロック (RTCA)	△	
ローパワータイマ (LPT)	○	
独立ウォッチドッグタイマ (IWDTa)	○	
USB2.0 ホスト/ファンクションモジュール	○	×
シリアルコミュニケーションインタフェース (SCle, SCIf) : RX113、(SCIg, SCIh) : RX130	△	
IrDA インタフェース	○	×
リモコン信号受信機能 (REMC)	×	○
I²C バスインタフェース (RIIC) : RX113、(RIICa) : RX130	△	
シリアルサウンドインタフェース (SSI)	○	×
シリアルペリフェラルインタフェース (RSPI) : RX113、(RSPIa) : RX130	△	
CRC 演算器 (CRC)	○	
LCD コントローラ/ドライバ (LCDC)	○	×
静電容量式タッチセンサ (CTSU) : RX113、(CTSUa) : RX130	△	
12 ビット A/D コンバータ (S12ADb) : RX113、(S12ADE) : RX130	△	
12 ビット D/A コンバータ (R12DAA) : RX113、D/A コンバータ (DAa) : RX130	△	
温度センサ (TEMPSA)	○	
コンパレータ B (CMPBa)	○	
データ演算回路 (DOC)	○	

機能名	RX113	RX130
RAM		△
フラッシュメモリ(ROM)		△
フラッシュメモリ(E2 データフラッシュ)		○
パッケージ(LFQFP64/100 のみ)		△

○ : 機能搭載、× : 機能未搭載、△ : RX113 と RX130 間に機能相違点あり

2. 仕様の概要比較

本章からは各周辺機能の概要およびレジスタの差異を示します。いずれかのグループにしか存在しない仕様は赤字に、両方のグループに存在するが相違点がある仕様については RX130 グループを赤字に、両方のグループに存在する仕様は黒字にしています。

2.1 動作モード

表 2.1 に動作モードの概要比較を示します。

表 2.1 動作モードの概要比較

項目	RX113	RX130
動作モードの種類	シングルチップモード	シングルチップモード
	ブートモード (USB インタフェース)	—
	ブートモード (SCI インタフェース)	ブートモード (SCI インタフェース)
モード端子	MD、UB#	MD

2.2 アドレス空間

図 2.1 にメモリマップ比較を示します。

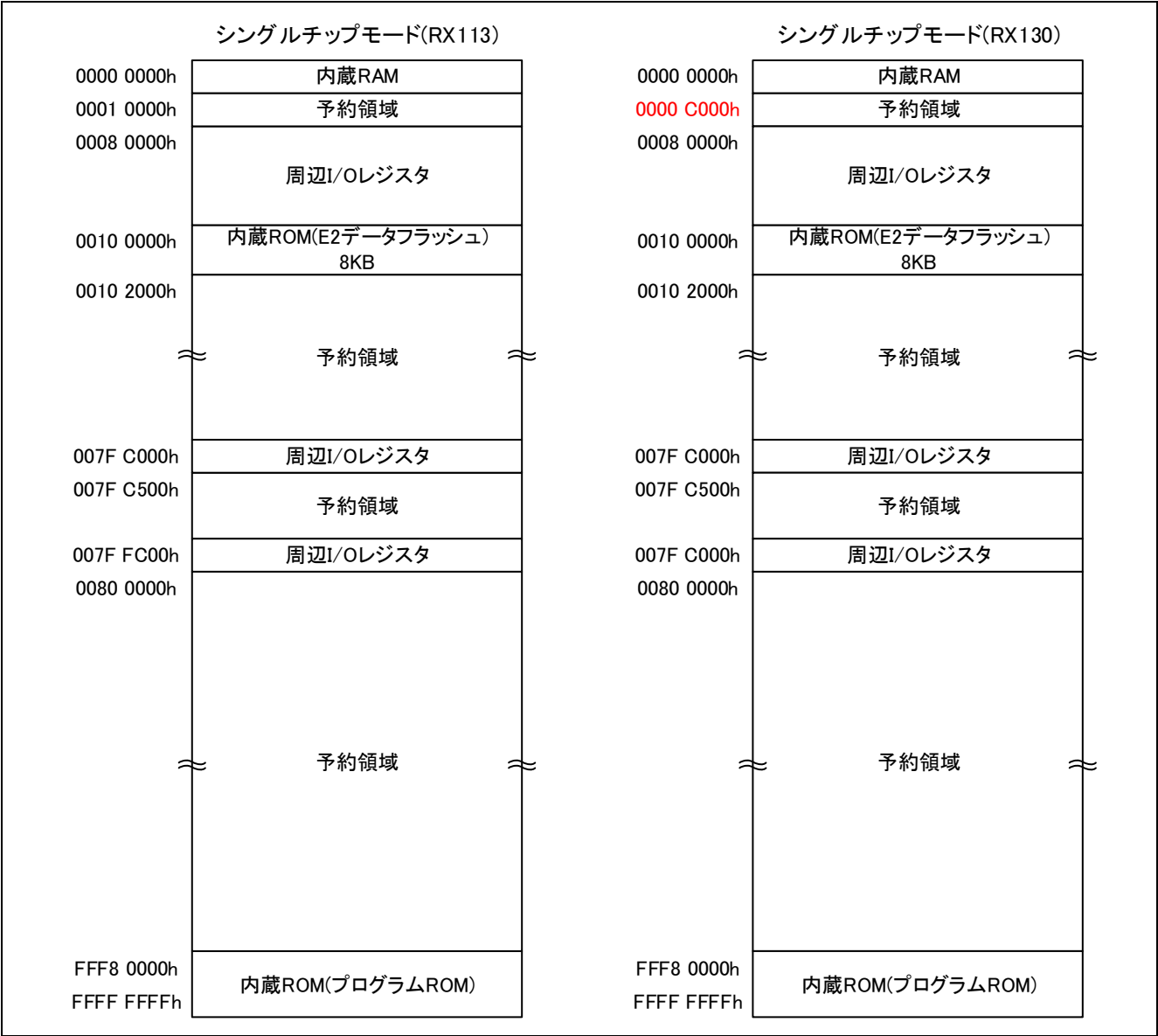


図 2.1 メモリマップ比較

2.3 リセット

表 2.2 にリセットの概要比較を、表 2.3 にリセットのレジスタ比較を示します。

表 2.2 リセットの概要比較

項目	RX113	RX130
リセットの名称	RES#端子リセット	RES#端子リセット
	パワーオンリセット	パワーオンリセット
	—	電圧監視 0 リセット
	電圧監視 1 リセット	電圧監視 1 リセット
	電圧監視 2 リセット	電圧監視 2 リセット
	独立ウォッチドッグタイマリセット	独立ウォッチドッグタイマリセット
	ソフトウェアリセット	ソフトウェアリセット

表 2.3 リセットのレジスタ比較

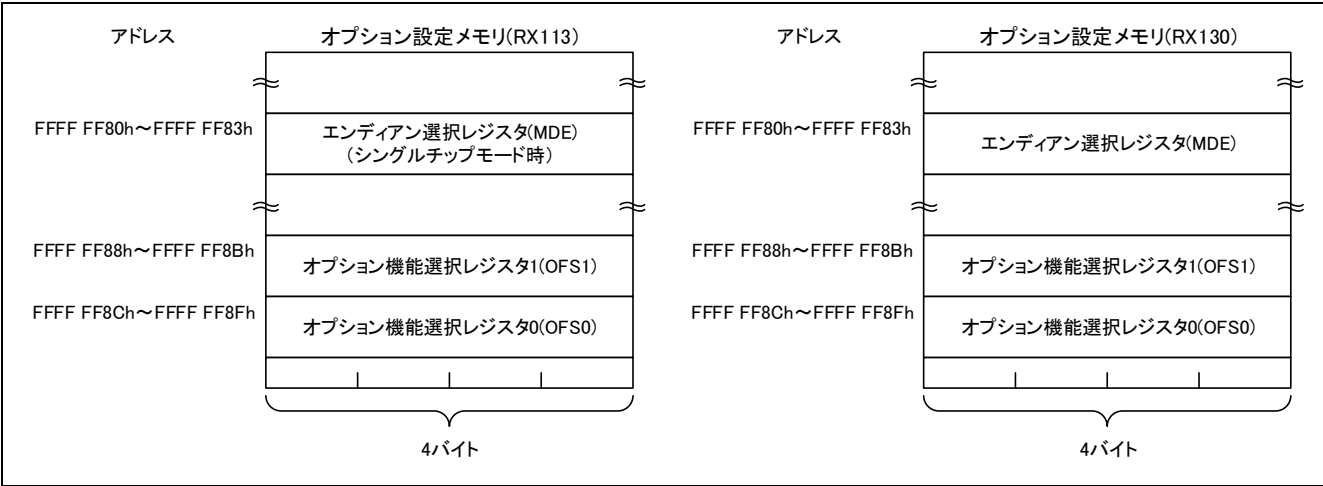
レジスタ	ビット	RX113	RX130
RSTSR0	LVDORF	—	電圧監視 0 リセット検出フラグ

2.4 オプション設定メモリ

表 2.4 にオプション設定メモリのレジスタ比較を、図 2.2 にオプション設定メモリ領域比較を示します。

表 2.4 オプション設定メモリのレジスタ比較

レジスタ	ビット	RX113	RX130
OFS1	STUPLVD1LVL[3:0]	起動時電圧監視 1 リセット検出 レベル選択ビット	—
	STUPLVD1REN	起動時電圧監視 1 リセット有効 ビット	—
	FASTSTUP	b0	b3
	LVDAS	—	電圧検出 0 回路起動ビット
	VDSEL[1:0]	—	電圧検出 0 レベル選択ビット



2.5 電圧検出回路

表 2.5 に電圧検出回路の概要比較を、表 2.6 に電圧検出回路のレジスタ比較を示します。

表 2.5 電圧検出回路の概要比較

項目		RX113			RX130		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する 電圧	—	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	—	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合	下降して Vdet0 を通過 した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
				LVCMPCR. EXVCCINP2 ビットで VCC と CMPA2 端子への入力電 圧の切り替え 可能			LVCMPCR. EXVCCINP2 ビットで VCC と CMPA2 端子への入力電 圧の切り替え 可能
	検出電圧	—	LVDLVLR. LVD1LVL[3:0] ビットで 10 レベルから選択 可能	LVDLVLR. LVD2LVL[1:0] ビットで 4 レベルから選択 可能	OFS1 レジ スタで 4 レベル から選択可能	LVDLVLR. LVD1LVL[3:0] ビットで 14 レベルから選択 可能	LVDLVLR. LVD2LVL[1:0] ビットで 4 レベルから選択 可能
	モニタ フラグ	—	LVD1SR.LVD1 MON フラグ : Vdet1 より高 いか低いかを モニタ	LVD2SR.LVD2 MON フラグ : Vdet2 より高 いか低いかを モニタ	—	LVD1SR.LVD1 MON フラグ : Vdet1 より高 いか低いかを モニタ	LVD2SR.LVD2 MON フラグ : Vdet2 より高 いか低いかを モニタ
			LVD1SR.LVD1 DET フラグ : Vdet1 通過検 出	LVD2SR.LVD2 DET フラグ : Vdet2 通過検 出		LVD1SR.LVD1 DET フラグ : Vdet1 通過検 出	LVD2SR.LVD2 DET フラグ : Vdet2 通過検 出

項目		RX113			RX130		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
電圧検出時の処理	リセット	—	電圧監視 1 リセット Vdet1>VCC でリセット： VCC>Vdet1 の一定時間後 に CPU 動作再 開、または Vdet1>VCC の一定時間後 に CPU 動作再 開を選択可能	電圧監視 2 リセット Vdet2>VCC または CMPA2 端子でリセッ ト： VCC または CMPA2 端子 >Vdet2 の一定 時間後に CPU 動作再開、ま たは Vdet2> VCC または CMPA2 端子の 一定時間後に CPU 動作再開 を選択可能	電圧監視 0 リセット Vdet0>VCC でリセット： VCC>Vdet0 の一定時間後 に CPU 動作再 開	電圧監視 1 リセット Vdet1>VCC でリセット： VCC>Vdet1 の一定時間後 に CPU 動作再 開、または Vdet1>VCC の一定時間後 に CPU 動作再 開を選択可能	電圧監視 2 リセット Vdet2>VCC または CMPA2 端子でリセッ ト： VCC または CMPA2 端子 >Vdet2 の一定 時間後に CPU 動作再開、ま たは Vdet2> VCC または CMPA2 端子の 一定時間後に CPU 動作再開 を選択可能
	割り込み	—	電圧監視 1 割り込み ノンマスクア ブルまたはマス カブルを選択 可能 Vdet1>VCC、 VCC>Vdet1 の両方、また はどちらかで 割り込み要求	電圧監視 2 割り込み ノンマスクア ブルまたはマス カブルを選択 可能 Vdet2>VCC または CMPA2 端子、VCC ま たは CMPA2 端子>Vdet2 の両方、また はどちらかで 割り込み要求	—	電圧監視 1 割り込み ノンマスクア ブルまたはマス カブルを選択 可能 Vdet1>VCC、 VCC>Vdet1 の両方、また はどちらかで 割り込み要求	電圧監視 2 割り込み ノンマスクア ブルまたはマス カブルを選択 可能 Vdet2>VCC または CMPA2 端子、VCC ま たは CMPA2 端子>Vdet2 の 両方、または どちらかで割 り込み要求
イベントリンク機能		—	あり Vdet1 通過検 出イベント出 力	—	—	あり Vdet1 通過検 出イベント出 力	—

表 2.6 電圧検出回路のレジスタ比較

レジスタ	ビット	RX113	RX130
LVDLVLR	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 1 0 0 : 3.10V 0 1 0 1 : 3.00V 0 1 1 0 : 2.90V 0 1 1 1 : 2.79V 1 0 0 0 : 2.68V 1 0 0 1 : 2.58V 1 0 1 0 : 2.48V 1 0 1 1 : 2.06V 1 1 0 0 : 1.96V 1 1 0 1 : 1.86V 上記以外は設定しないでください	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 0 0 0 : 4.29V 0 0 0 1 : 4.14V 0 0 1 0 : 4.02V 0 0 1 1 : 3.84V 0 1 0 0 : 3.10V 0 1 0 1 : 3.00V 0 1 1 0 : 2.90V 0 1 1 1 : 2.79V 1 0 0 0 : 2.68V 1 0 0 1 : 2.58V 1 0 1 0 : 2.48V 1 0 1 1 : 2.20V 1 1 0 0 : 1.96V 1 1 0 1 : 1.86V 上記以外は設定しないでください
	LVD2LVL[1:0]	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b5 b4 0 0 : 2.90V 0 1 : 2.60V 1 0 : 2.00V 1 1 : 1.80V	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b5 b4 0 0 : 4.29V 0 1 : 4.14V 1 0 : 4.02V 1 1 : 3.84V

2.6 クロック発生回路

表 2.7 にクロック発生回路の概要比較を、表 2.8 にクロック発生回路のレジスタ比較を示します。

表 2.7 クロック発生回路の概要比較

項目	RX113	RX130
用途	• CPU、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成 • 周辺モジュールに供給される周辺モジュールクロック (PCLKB、PCLKD) の生成 • 周辺モジュールクロック (PCLKD) は S12AD 用、周辺モジュールクロック (PCLKB) は、S12AD 以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • USB に供給される USB クロック (UCLK) の生成 • CAC に供給される CAC クロック (CACCLK) の生成 • RTC に供給される RTC 専用サブクロック (RTCSCLK) の生成 • IWDTC に供給される IWDTC 専用クロック (IWDTCCLK) の生成 • LCD に供給される LCD ソースクロック (LCDSRCCLK) の生成 • SSI に供給される SSI クロック (SSISCK) の生成 • LPT に供給される LPT クロック (LPTCLK) の生成	• CPU、DTC、ROM および RAM に供給されるシステムクロック (ICLK) の生成 • 周辺モジュールに供給される周辺モジュールクロック (PCLKB、PCLKD) の生成 • 周辺モジュールクロック (PCLKD) は S12AD 用、周辺モジュールクロック (PCLKB) は、S12AD 以外の周辺モジュール用の動作クロックです。 • FlashIF に供給される FlashIF クロック (FCLK) の生成 • CAC に供給される CAC クロック (CACCLK) の生成 • RTC に供給される RTC 専用サブクロック (RTCSCLK) の生成 • IWDTC に供給される IWDTC 専用クロック (IWDTCCLK) の生成 • LPT に供給される LPT クロック (LPTCLK) の生成 • REMC に供給される REMC クロック (REMCCLK) の生成
動作周波数	• ICLK : 32MHz (max) • PCLKB : 32MHz (max) • PCLKD : 32MHz (max) • FCLK : 1MHz~32MHz (ROM、E2 データフラッシュ P/E 時) • 32MHz (max) (E2 データフラッシュ読み出し時) • UCLK : 48MHz • CACCLK : 各発振器のクロックと同じ • RTCSCLK : 32.768kHz • IWDTCCLK : 15kHz • LCDSRCCLK : 各発振器のクロックと同じ • LPTCLK : 選択した発振器のクロックと同じ	• ICLK : 32MHz (max) • PCLKB : 32MHz (max) • PCLKD : 32MHz (max) • FCLK : 1MHz~32MHz (ROM、E2 データフラッシュ P/E 時) • 32MHz (max) (E2 データフラッシュ読み出し時) • CACCLK : 各発振器のクロックと同じ • RTCSCLK : 32.768kHz • IWDTCCLK : 15kHz • LPTCLK : 選択した発振器のクロックと同じ • REMCCLK : 各発振器のクロックと同じ

項目	RX113	RX130
メインクロック発振器	- 発振子周波数：1MHz～20MHz（VCC$\geq$2.4V）、1MHz～8MHz（VCC<2.4V） - 外部クロック入力周波数：20MHz（max） - 接続できる発振子、または付加回路：セラミック共振子、水晶振動子 - 接続端子：EXTAL、XTAL - 発振停止検出機能：メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能	- 発振子周波数：1MHz～20MHz（VCC$\geq$2.4V）、1MHz～8MHz（VCC<2.4V） - 外部クロック入力周波数：20MHz（max） - 接続できる発振子、または付加回路：セラミック共振子、水晶振動子 - 接続端子：EXTAL、XTAL - 発振停止検出機能：メインクロックの発振停止検出時、LOCO に切り替える機能、MTU の端子をハイインピーダンスにする機能 - ドライブ能力を切り替える機能
サブクロック発振器	- 発振子周波数：32.768kHz - 接続できる発振子、または付加回路：水晶振動子 - 接続端子：XCIN、XCOUT	- 発振子周波数：32.768kHz - 接続できる発振子、または付加回路：水晶振動子 - 接続端子：XCIN、XCOUT - ドライブ能力を切り替える機能
PLL 回路	- 入力クロック源：メインクロック - 入力分周比：1、2、4 分周から選択可能 - 入力周波数：4MHz～8MHz - 通倍比：6、8 通倍から選択可能 - 発振周波数：32MHz～48MHz（VCC$\geq$2.4V）	- 入力クロック源：メインクロック - 入力分周比：1、2、4 分周から選択可能 - 入力周波数：4MHz～8MHz - 通倍比：4～8 通倍（0.5 刻み）から選択可能 - 発振周波数：24MHz～32MHz（VCC$\geq$2.4V）
USB 専用 PLL 回路	- 入力クロック源：メインクロック - 入力分周比：1、2、4 分周から選択可能 - 入力周波数：6MHz、8MHz - 通倍比：6、8 通倍から選択可能 - 発振周波数：48MHz（VCC$\geq$2.4V）	—
高速オンチップオシレータ（HOCO）	発振周波数：32MHz	発振周波数：32MHz
低速オンチップオシレータ（LOCO）	発振周波数：4MHz	発振周波数：4MHz
IWDT 専用オンチップオシレータ	発振周波数：15kHz	発振周波数：15kHz

表 2.8 クロック発生回路のレジスタ比較

レジスタ	ビット	RX113	RX130
PLLCR	STC[5:0]	周波数通倍率設定ビット b13 b8 0 0 1 0 1 1 : ×6 0 0 1 1 1 1 : ×8 上記以外は設定しないでください	周波数通倍率設定ビット b13 b8 0 0 0 1 1 1 : ×4 0 0 1 0 0 0 : ×4.5 0 0 1 0 0 1 : ×5 0 0 1 0 1 0 : ×5.5 0 0 1 0 1 1 : ×6 0 0 1 1 0 0 : ×6.5 0 0 1 1 0 1 : ×7 0 0 1 1 1 0 : ×7.5 0 0 1 1 1 1 : ×8 上記以外は設定しないでください
UPLLCR	—	USB 専用 PLL コントロールレジスタ	—
UPLLCR2	—	USB 専用 PLL コントロールレジスタ 2	—
HOFCR	—	—	高速オンチップオシレータ強制発振コントロールレジスタ
OSCOVFSR	UPLOVF	USB 専用 PLL クロック発振安定フラグ 0 : USB 専用 PLL 停止、または発振安定待ち中 1 : 発振安定、UCLK として使用可能	—
LCDSCLKCR	—	LCD ソースクロックコントロールレジスタ	—
LCDSCLKCR2	—	LCD ソースクロックコントロールレジスタ 2	—
HOCOWTCR	—	高速オンチップオシレータウェイトコントロールレジスタ	—
CKOCR	RX113: CKOSEL[2:0] RX130: CKOSEL[3:0]	CLKOUT 出力ソース選択ビット b10 b8 0 0 0 : LOCO クロック 0 0 1 : HOCO クロック 0 1 0 : メインクロック 0 1 1 : サブクロック 上記以外は設定しないでください	CLKOUT 出力ソース選択ビット b11 b8 0 0 0 0 : LOCO クロック 0 0 0 1 : HOCO クロック 0 0 1 0 : メインクロック 0 0 1 1 : サブクロック 0 1 0 0 : PLL 上記以外は設定しないでください
LOCOTRR	—	—	低速オンチップオシレータトリミングレジスタ
ILOCOTRR	—	—	IWDT 専用オンチップオシレータトリミングレジスタ
HOCOTRRn (n = 0)	—	—	高速オンチップオシレータトリミングレジスタ n

2.7 消費電力低減機能

表 2.9 に消費電力低減機能の概要比較を、表 2.10～表 2.12 に各モードにおける遷移および解除方法と動作状態比較を、表 2.13 に消費電力低減機能のレジスタ比較を示します。

表 2.9 消費電力低減機能の概要比較

項目	RX113	RX130
クロックの切り替えによる消費電力の低減	システムクロック (ICLK)、周辺モジュールクロック (PCLKB)、S12AD 用クロック (PCLKD)、FlashIF クロック (FCLK) に対し、個別に分周比を設定することが可能	システムクロック (ICLK)、周辺モジュールクロック (PCLKB)、S12AD 用クロック (PCLKD)、FlashIF クロック (FCLK) に対し、個別に分周比を設定することが可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	- スリープモード - ディープスリープモード - ソフトウェアスタンバイモード	- スリープモード - ディープスリープモード - ソフトウェアスタンバイモード
動作電力低減機能	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 - 動作電力制御状態:3 種類 高速動作モード 中速動作モード 低速動作モード	- 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、および全モジュールクロックストップモード時の消費電力を低減することが可能 - 動作電力制御状態:3 種類 高速動作モード 中速動作モード 低速動作モード

表 2.10 各モードにおける遷移および解除方法と動作状態比較（スリープモード）

遷移および解除方法と 動作状態	RX113	RX130
	スリープモード	スリープモード
遷移方法	制御レジスタ+命令	制御レジスタ+命令
リセット以外の解除方法	割り込み	割り込み
解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
メインクロック発振器	動作可能	動作可能
サブクロック発振器	動作可能	動作可能
高速オンチップオシレータ	動作可能	動作可能
低速オンチップオシレータ	動作可能	動作可能
IWDT 専用オンチップオシレータ	動作可能	動作可能
PLL	動作可能	動作可能
USB 専用 PLL	動作可能	—
CPU	停止（保持）	停止（保持）
RAM0 (0000 0000h~0000 3FFFh)	動作可能（保持）	—
RAM0 (0000 0000h~0000 BFFFh)	—	動作可能（保持）
DTC	動作可能	動作可能
フラッシュメモリ	動作	動作
独立ウォッチドッグタイマ（IWDT）	動作可能	動作可能
リモコン信号受信回路（REMC）	—	動作可能
リアルタイムクロック（RTC）	動作可能	動作可能
ローパワータイマ（LPT）	動作可能	動作可能
電圧検出回路（LVD）	動作可能	動作可能
パワーオンリセット回路	動作	動作
周辺モジュール	動作可能	動作可能
I/O ポート	動作	動作
RTCCOUT 出力	動作可能	動作可能
CLKOUT 出力	動作可能	動作可能
コンパレータ B	動作可能	動作可能
LCD コントローラ／ドライバ	動作可能	—

表 2.11 各モードにおける遷移および解除方法と動作状態比較（ディープスリープモード）

遷移および解除方法と 動作状態	RX113	RX130
	ディープスリープモード	ディープスリープモード
遷移方法	制御レジスタ + 命令	制御レジスタ + 命令
リセット以外の解除方法	割り込み	割り込み
解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
メインクロック発振器	動作可能	動作可能
サブクロック発振器	動作可能	動作可能
高速オンチップオシレータ	動作可能	動作可能
低速オンチップオシレータ	動作可能	動作可能
IWDT 専用オンチップオシレータ	動作可能	動作可能
PLL	動作可能	動作可能
USB 専用 PLL	動作可能	—
CPU	停止（保持）	停止（保持）
RAM0 (0000 0000h~0000 3FFFh)	停止（保持）	—
RAM0 (0000 0000h~0000 BFFFh)	—	停止（保持）
DTC	停止（保持）	停止（保持）
フラッシュメモリ	停止（保持）	停止（保持）
独立ウォッチドッグタイマ（IWDT）	動作可能	動作可能
リモコン信号受信回路（REMC）	—	動作可能
リアルタイムクロック（RTC）	動作可能	動作可能
ローパワータイマ（LPT）	動作可能	動作可能
電圧検出回路（LVD）	動作可能	動作可能
パワーオンリセット回路	動作	動作
周辺モジュール	動作可能	動作可能
I/O ポート	動作	動作
RTCCOUT 出力	動作可能	動作可能
CLKOUT 出力	動作可能	動作可能
コンパレータ B	動作可能	動作可能
LCD コントローラ／ドライバ	動作可能	—

表 2.12 各モードにおける遷移および解除方法と動作状態比較（ソフトウェアスタンバイモード）

遷移および解除方法と 動作状態	RX113	RX130
	ソフトウェアスタンバイモード	ソフトウェアスタンバイモード
遷移方法	制御レジスタ+命令	制御レジスタ+命令
リセット以外の解除方法	割り込み	割り込み
解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
メインクロック発振器	停止	停止
サブクロック発振器	動作可能	動作可能
高速オンチップオシレータ	停止	動作可能
低速オンチップオシレータ	停止	停止
IWDT 専用オンチップオシレータ	動作可能	動作可能
PLL	停止	停止
USB 専用 PLL	停止	—
CPU	停止（保持）	停止（保持）
RAM0 (0000 0000h~0000 3FFFh)	停止（保持）	—
RAM0 (0000 0000h~0000 BFFFh)	—	停止（保持）
DTC	停止（保持）	停止（保持）
フラッシュメモリ	停止（保持）	停止（保持）
独立ウォッチドッグタイマ（IWDT）	動作可能	動作可能
リモコン信号受信回路（REMC）	—	動作可能
リアルタイムクロック（RTC）	動作可能	動作可能
ローパワータイマ（LPT）	動作可能	動作可能
電圧検出回路（LVD）	動作可能	動作可能
パワーオンリセット回路	動作	動作
周辺モジュール	停止（保持）	停止（保持）
I/O ポート	保持	保持
RTCCOUT 出力	動作可能	動作可能
CLKOUT 出力	動作可能	動作可能
コンパレータ B	動作可能	動作可能
LCD コントローラ／ドライバ	動作可能	—

表 2.13 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX113	RX130
MSTPCRA	MSTPA14	コンペアマッチタイマ 1 (ユニット 1) モジュールストップ設定ビット	—
	MSTPA18	12 ビット D/A コンバータモジュールストップ設定ビット	—
	MSTPA19	—	D/A コンバータモジュールストップ設定ビット
MSTPCRB	MSTPB19	USB0 モジュールストップ設定ビット	—
	MSTPB29	シリアルコミュニケーションインタフェース 2 モジュールストップ設定ビット	—
MSTPCRC	b15-b1	予約ビット 読むと “1” が読めます。書く場合、“1” としてください	予約ビット 読むと “0” が読めます。書く場合、“0” としてください
	MSTPC20	IrDA モジュールストップ設定ビット	—
	MSTPC28	—	リモコン受信 1 モジュールストップ設定ビット
	MSTPC29	—	リモコン受信 0 モジュールストップ設定ビット
MSTPCRD	b7-b0	予約ビット 読むと “1” が読めます。書く場合、“1” としてください	予約ビット 読むと “0” が読めます。書く場合、“0” としてください
	MSTPD11	LCD コントローラ モジュールストップ設定ビット	—
	MSTPD15	シリアルサウンドインタフェースモジュールストップ設定ビット	—

2.8 レジスタライトプロテクション機能

表 2.14 にレジスタライトプロテクション機能の概要比較を、表 2.15 にレジスタライトプロテクション機能のレジスタ比較を示します。

表 2.14 レジスタライトプロテクション機能の概要比較

項目	RX113	RX130
PRCR0 ビット	クロック発生回路関連レジスタ SCKCR、SCKCR3、PLLCR、 PLLCR2、MOSCCR、SOSCCR、 LOCOCR、ILOCOCR、HOCOCR、 OSTDCR、OSTDSR、CKOCR、 UPLLCR、UPLLCR2、LCDCLKCR、 LCDCLKCR2	クロック発生回路関連レジスタ SCKCR、SCKCR3、PLLCR、 PLLCR2、MOSCCR、SOSCCR、 LOCOCR、ILOCOCR、HOCOCR、 HOFCR、 OSTDCR、OSTDSR、CKOCR、 LOCOTRR、ILOCOTRR、 HOCOTRR0
PRCR1 ビット	- 動作モード関連レジスタ SYSCR1 - 消費電力低減機能関連レジスタ SBYCR、MSTPCRA、MSTPCRB、 MSTPCRC、MSTPCRD、OPCCR、 RSTCKCR、SOPCCR - クロック発生回路関連レジスタ MOFCR、MOSCWTCR - ソフトウェアリセットレジスタ SWRR	- 動作モード関連レジスタ SYSCR1 - 消費電力低減機能関連レジスタ SBYCR、MSTPCRA、MSTPCRB、 MSTPCRC、MSTPCRD、OPCCR、 RSTCKCR、SOPCCR - クロック発生回路関連レジスタ MOFCR、MOSCWTCR - ソフトウェアリセットレジスタ SWRR
PRCR2 ビット	クロック発生回路関連レジスタ HOCOWTCR - ローパワータイマ関連レジスタ LPTCR1、LPTCR2、LPTCR3、 LPTPRD、LPCMR0、LPWUCR	ローパワータイマ関連レジスタ LPTCR1、LPTCR2、LPTCR3、 LPTPRD、LPCMR0、LPWUCR
PRCR3 ビット	LVD 関連レジスタ LVCMPCCR、LVDLVLR、LVD1CR0、 LVD1CR1、LVD1SR、LVD2CR0、 LVD2CR1、LVD2SR	LVD 関連レジスタ LVCMPCCR、LVDLVLR、LVD1CR0、 LVD1CR1、LVD1SR、LVD2CR0、 LVD2CR1、LVD2SR

表 2.15 レジスタライトプロテクション機能のレジスタ比較

レジスタ	ビット	RX113	RX130
PRCR	PRC2	プロテクトビット 2 ローパワータイマ、 クロック発生回路 関連レジスタの書き込み許可	プロテクトビット 2 ローパワータイマ関連レジスタへの書 き込み許可

2.9 割り込みコントローラ

表 2.16 に割り込みコントローラの概要比較を、表 2.17 に割り込みコントローラのレジスタ比較を示します。

表 2.16 割り込みコントローラの概要比較

項目		RX113 (ICUb)	RX130 (ICUb)
割り込み	周辺機能割り込み	- 周辺モジュールからの割り込み - 割り込み検出：エッジ検出/レベル検出 - 接続している周辺モジュールの要因ごとの検出方法は固定	- 周辺モジュールからの割り込み - 割り込み検出：エッジ検出/レベル検出 - 接続している周辺モジュールの要因ごとの検出方法は固定
	外部端子割り込み	- IRQ0～IRQ7 端子からの割り込み - 要因数：8 - 割り込み検出：Low/立ち下がりエッジ/立ち上がりエッジ/両エッジを要因ごとに設定可能 - デジタルフィルタ機能：あり	- IRQ0～IRQ7 端子からの割り込み - 要因数：8 - 割り込み検出：Low/立ち下がりエッジ/立ち上がりエッジ/両エッジを要因ごとに設定可能 - デジタルフィルタ機能：あり
	ソフトウェア割り込み	- レジスタ書き込みによる割り込み - 要因数：1	- レジスタ書き込みによる割り込み - 要因数：1
	イベントリンク割り込み	ELC イベントより、ELSR18I、 ELSR19I 割り込みを発生	ELC イベントより、 ELSR8I 、ELSR18I 割り込みを発生
	割り込み優先順位	レジスタにより優先順位を設定	レジスタにより優先順位を設定
	高速割り込み機能	CPU の割り込み処理を高速化可能。1 要因にのみ設定	CPU の割り込み処理を高速化可能。1 要因にのみ設定
	DTC 制御	割り込み要因により DTC を起動可能	割り込み要因により DTC を起動可能
ノンマスカブル割り込み	NMI 端子割り込み	- NMI 端子からの割り込み - 割り込み検出：立ち下がりエッジ/立ち上がりエッジ - デジタルフィルタ機能：あり	- NMI 端子からの割り込み - 割り込み検出：立ち下がりエッジ/立ち上がりエッジ - デジタルフィルタ機能：あり
	発振停止検出割り込み	発振停止検出時の割り込み	発振停止検出時の割り込み
	IWDT アンダフロー/リフレッシュエラー	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出回路 1 (LVD1) の電圧監視割り込み	電圧検出回路 1 (LVD1) の電圧監視割り込み
	電圧監視 2 割り込み	電圧検出回路 2 (LVD2) の電圧監視割り込み	電圧検出回路 2 (LVD2) の電圧監視割り込み
低消費電力状態からの復帰		- スリープモード、ディープスリープモード：ノンマスカブル割り込み、全割り込み要因で復帰 - ソフトウェアスタンバイモード：ノンマスカブル割り込み、IRQ0～IRQ7 割り込み、RTC アラーム/周期割り込みで復帰	- スリープモード、ディープスリープモード：ノンマスカブル割り込み、全割り込み要因で復帰 - ソフトウェアスタンバイモード：ノンマスカブル割り込み、IRQ0～IRQ7 割り込み、RTC アラーム/周期割り込みで復帰

表 2.17 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX113	RX130
DTCErN	DTCE	DTC 起動 許可ビット 0 : DTC 起動禁止 1 : DTC 起動許可	DTC 転送要求 許可ビット 0 : CPU への割り込み要因に設定する 1 : DTC の起動要因に設定する

2.10 バス

表 2.18 にバスの概要比較を示します。

表 2.18 バスの概要比較

項目		RX113	RX130
CPU バス	命令バス	• CPU（命令）を接続 • 内蔵メモリを接続（RAM、ROM） • システムクロック（ICLK）に同期して動作	• CPU（命令）を接続 • 内蔵メモリを接続（RAM、ROM） • システムクロック（ICLK）に同期して動作
	オペランドバス	• CPU（オペランド）を接続 • 内蔵メモリを接続（RAM、ROM） • システムクロック（ICLK）に同期して動作	• CPU（オペランド）を接続 • 内蔵メモリを接続（RAM、ROM） • システムクロック（ICLK）に同期して動作
メモリバス	メモリバス 1	• RAM を接続	• RAM を接続
	メモリバス 2	• ROM を接続	• ROM を接続
内部メインバス	内部メインバス 1	• CPU を接続 • システムクロック（ICLK）に同期して動作	• CPU を接続 • システムクロック（ICLK）に同期して動作
	内部メインバス 2	• DTC を接続 • 内蔵メモリを接続（RAM、ROM） • システムクロック（ICLK）に同期して動作	• DTC を接続 • 内蔵メモリを接続（RAM、ROM） • システムクロック（ICLK）に同期して動作
内部周辺バス	内部周辺バス 1	• 周辺機能（DTC、割り込みコントローラ、バスエラー監視部）を接続 • システムクロック（ICLK）に同期して動作	• 周辺機能（DTC、割り込みコントローラ、バスエラー監視部）を接続 • システムクロック（ICLK）に同期して動作
	内部周辺バス 2	• 周辺機能を接続 • 周辺モジュールクロック（PCLKB）に同期して動作	• 周辺機能を接続 • 周辺モジュールクロック（PCLKB、PCLKD）に同期して動作
	内部周辺バス 3	• 周辺機能（USB）を接続 • 周辺モジュールクロック（PCLKB）に同期して動作	• 周辺機能（Touch）を接続 • 周辺モジュールクロック（PCLKB）に同期して動作
	内部周辺バス 4	• ROM（P/E 時）、E2 データフラッシュを接続 • FlashIF クロック（FCLK）に同期して動作	• ROM（P/E 時）、E2 データフラッシュを接続 • FlashIF クロック（FCLK）に同期して動作

2.11 イベントリンクコントローラ

表 2.19 にイベントリンクコントローラの概要比較を、表 2.20 にイベントリンクコントローラのレジスタ比較を、表 2.21 に ELSRn レジスタへの設定値比較を示します。

表 2.19 イベントリンクコントローラの概要比較

項目	RX113 (ELC)	RX130 (ELC)
イベントリンク機能	45 種類のイベント信号を、直接モジュールへリンク可能 - タイマ系のモジュールは、イベント入力時の動作の選択が可能 - ポート B のイベントリンク動作が可能 シングルポート：指定した 1 ビットのポートにイベントリンクの動作設定が可能 ポートグループ：8 本ある I/O ポート内で、指定した複数ビットをグループ化してイベントリンクの動作設定が可能	47 種類のイベント信号を、直接モジュールへリンク可能 - タイマ系のモジュールは、イベント入力時の動作の選択が可能 - ポート B のイベントリンク動作が可能 シングルポート：指定した 1 ビットのポートにイベントリンクの動作設定が可能 ポートグループ：8 本ある I/O ポート内で、指定した複数ビットをグループ化してイベントリンクの動作設定が可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.20 イベントリンクコントローラのレジスタ比較

レジスタ	ビット	RX113	RX130
ELOPC	LPTMD[1:0]	—	LPT 動作選択ビット

表 2.21 ELSRn レジスタへの設定値比較

設定値	RX113	RX130	イベントの種類
32h	—	○	LPT・コンペアマッチ
34h	—	○	S12AD・比較条件成立
35h	—	○	S12AD・比較条件不成立
5Dh	○	—	LPT・コンペアマッチ

2.12 I/O ポート

表 2.22 に I/O ポートの仕様比較を、表 2.23、表 2.24 に I/O ポートの機能の相違点（100 ピン、64 ピン）を、表 2.25 に I/O ポートのレジスタ比較を示します。

表 2.22 I/O ポートの仕様比較（100 ピン、64 ピン）

ポート シンボル	RX113		RX130	
	100 ピン	64 ピン	100 ピン	64 ピン
PORT0	P02, P04, P07	なし	P03~P07	P03, P05
PORT1	P10~P17	P14~P17	P12~P17	P14~P17
PORT2	P20~P27	P26, P27	P20~P27	P26, P27
PORT3	P30~P32, P35	P30~P32, P35	P30~P37	P30~P32, P35~P37
PORT4	P40~P44, P46	P40~P42	P40~P47	P40~P47
PORT5	P50~P56	P54, P55	P50~P55	P54, P55
PORT9	P90~P92	なし	なし	なし
PORTA	PA0~PA7	PA0, PA1, PA3, PA4, PA6	PA0~PA7	PA0, PA1, PA3, PA4, PA6
PORTB	PB0~PB7	PB0, PB1, PB3, PB5~PB7 (注 1)	PB0~PB7	PB0, PB1, PB3, PB5~PB7
PORTC	PC0~PC7	PC2~PC7 (注 1)	PC0~PC7	PC0~PC7 (注 2)
PORTD	PD0~PD4	PD0~PD2	PD0~PD7	なし
PORTE	PE0~PE7	PE0~PE7	PE0~PE7	PE0~PE5
PORTF	PF6, PF7	なし	なし	なし
PORTH	PH7	PH7	PH0~PH3	PH0~PH3
PORTJ	PJ0, PJ2, PJ3, PJ6, PJ7	PJ0, PJ2, PJ6, PJ7	PJ1, PJ3, PJ6, PJ7	PJ6, PJ7

注 1. ポート切り替えレジスタ A（PSRA）で、PB6 と PC0、PB7 と PC1 は切り替え可能です。

注 2. PC0、PC1 は、ポート切り替えレジスタ A（PSRA）により、切り替えた場合のみ有効です。

表 2.23 I/O ポートの機能の相違点 (100 ピン)

項目	ポートシンボル	RX113	RX130
入力プルアップ機能	PORT0	P02、P04、P07	P03~P07
	PORT1	P10~P17	P12~P17
	PORT2	P20~P27	P20~P27
	PORT3	P30~P32	P30~P34、P36、P37
	PORT4	—	P40~P47
	PORT5	P50~P56	P50~P55
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC2~PC7	PC0~PC7
	PORTD	PD0~PD4	PD0~PD7
	PORTE	PE0~PE7	PE0~PE7
	PORTF	PF6、PF7	—
	PORTH	—	PH0~PH3
	PORTJ	PJ0、PJ2、PJ3	PJ1、PJ3、PJ6、PJ7
オープンドレイン出力機能	PORT0	P02、P04、P07	—
	PORT1	P10~P17	P12~P17
	PORT2	P20~P27	P20~P23、P26、P27
	PORT3	P30~P32	P30~P34、P36、P37
	PORT5	P50~P53、P56	—
	PORTA	PA0~PA7	PA0~PA7
	PORTB	PB0~PB7	PB0~PB7
	PORTC	PC2~PC7	PC0~PC7
	PORTD	—	PD0~PD2
	PORTE	PE0~PE7	PE0~PE3
	PORTJ	PJ3	PJ3
駆動能力切り替え機能	PORT0	—	P03~P07 (注1)
	PORT1	—	P12~P17
	PORT2	—	P20~P27
	PORT3	—	P30~P34、P36 (注1)、P37 (注1)
	PORT4	—	P40~P47 (注1)
	PORT5	—	P50~P55
	PORTA	—	PA0~PA7
	PORTB	—	PB0~PB7
	PORTC	—	PC0~PC7
	PORTD	—	PD0~PD7
	PORTE	—	PE0~PE7
	PORTH	—	PH0~PH3
	PORTJ	—	PJ1、PJ3、PJ6 (注1)、PJ7 (注1)
5V トレラント	PORT1	P16、P17	P12、P13、P16、P17
	PORTA	PA6	—
	PORTB	PB0	—

注 1. 通常出力固定

表 2.24 I/O ポートの機能の相違点 (64 ピン)

項目	ポートシンボル	RX113	RX130
入力プルアップ機能	PORT0	—	P03、P05
	PORT1	P14~P17	P14~P17
	PORT2	P26、P27	P26、P27
	PORT3	P30~P32	P30~P32、P35~P37
	PORT4	—	P40~P47
	PORT5	P54、P55	P54、P55
	PORTA	PA0、PA1、PA3、PA4、PA6	PA0、PA1、PA3、PA4、PA6
	PORTB	PB0、PB1、PB3、PB5~PB7 (注 1)	PB0、PB1、PB3、PB5~PB7 (注 1) (注 2)
	PORTC	PC2~PC7 (注 1)	PC0~PC7 (注 1) (注 2)
	PORTD	PD0~PD2	—
	PORTE	PE0~PE7	PE0~PE5
	PORTH	—	PH0~PH3
	PORTJ	PJ0、PJ2	PJ6、PJ7
オープンドレイン出力機能	PORT1	P14~P17	P14~P17
	PORT2	P26、P27	P26、P27
	PORT3	P30~P32	P30~P32、P36、P37
	PORTA	PA0、PA1、PA3、PA4、PA6	PA0、PA1、PA3、PA4、PA6
	PORTB	PB0、PB1、PB3、PB5~PB7 (注 1)	PB0、PB1、PB3、PB5~PB7 (注 1) (注 2)
	PORTC	PC2~PC7 (注 1)	PC0~PC7 (注 1) (注 2)
	PORTE	PE0~PE7	PE0~PE3
駆動能力切り替え機能	PORT0	—	P03、P05
	PORT1	—	P14~P17
	PORT2	—	P26、P27
	PORT3	—	P30~P32、P36、P37
	PORT4	—	P40~P47
	PORT5	—	P54、P55
	PORTA	—	PA0、PA1、PA3、PA4、PA6
	PORTB	—	PB0、PB1、PB3、PB5~PB7 (注 1) (注 2)
	PORTC	—	PC0~PC7 (注 1) (注 2)
	PORTE	—	PE0~PE5
	PORTH	—	PH0~PH3
	PORTJ	—	PJ6、PJ7
5V トレラント	PORT1	P16、P17	P12、P13、P16、P17
	PORTA	PA6	—
	PORTB	PB0	—

注 1. 80 ピン (RX130 のみ)、64 ピンパッケージで、PB6 と PC0、PB7 と PC1 は端子を兼用しています。PSRA レジスタにより切り替えることができます。端子の機能は、選択したポートの設定に従います。

注 2. 48 ピンパッケージで、PB0 と PC0、PB1 と PC1、PB3 と PC2、PB5 と PC3 は端子を兼用しています。PSRB レジスタにより切り替えることができます。端子の機能は、選択したポートの設定に従います。

表 2.25 I/O ポートのレジスタ比較

レジスタ	ビット	RX113	RX130
ODR0	B0,B1	Pm0 出力形態指定ビット ● P20, P30, P50, PA0, PB0, PC0, PE0 b0 0 : CMOS 出力 1 : N チャネルオープン ドレイン b1 読むと “0” が読めます。 書く場合、“0” として ください ● P10 b1 b0 0 0 : CMOS 出力 0 1 : N チャネルオープン ドレイン 1 0 : P チャネルオープン ドレイン 1 1 : 設定しないでください	Pm0 出力形態指定ビット b0 0 : CMOS 出力 1 : N チャネルオープン ドレイン b1 読むと “0” が読めます。 書く場合、“0” として ください
ODR1	B0,B1	Pm4 出力形態指定ビット ● P04, P24, PA4, PB4, PC4, PE4 b0 0 : CMOS 出力 1 : N チャネルオープン ドレイン b1 読むと “0” が読めます。 書く場合、“0” として ください ● P14 b1 b0 0 0 : CMOS 出力 0 1 : N チャネルオープン ドレイン 1 0 : P チャネルオープン ドレイン 1 1 : 設定しないでください	Pm4 出力形態指定ビット b0 0 : CMOS 出力 1 : N チャネルオープン ドレイン b1 読むと “0” が読めます。 書く場合、“0” として ください
PSRB	—	—	ポート切り替えレジスタ B
DSCR	—	—	駆動能力制御レジスタ

2.13 マルチファンクションピンコントローラ

表 2.26 にマルチプル端子の割り当て端子比較を、表 2.27 にマルチファンクションピンコントローラのレジスタ比較を示します。

※マルチプル端子の割り当て端子比較の、**青字**は RX113 のみに存在する端子、**橙字**は RX130 のみに存在する端子です。“○”は端子あり、“×”は端子なし、“—”は端子機能に対するピンアサインなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.26 マルチプル端子の割り当て端子比較

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
割り込み	NMI (入力)	P35	○	○	○	○
	IRQ0 (入力)	P30	○	○	○	○
		PE0	○	○	—	—
		PD0	○	○	○	×
		PH1	—	—	○	○
	IRQ1 (入力)	P31	○	○	○	○
		PE1	○	○	—	—
		PD1	○	○	○	×
		PH2	—	—	○	○
	IRQ2 (入力)	P32	○	○	○	○
		PB0	○	○	—	—
		PC4	○	○	—	—
		P12	○	×	○	×
		PD2	○	○	○	×
	IRQ3 (入力)	P27	○	○	—	—
		PE3	○	○	—	—
		PA6	○	○	—	—
		P13	○	×	○	×
		PD3	○	×	○	×
		P33	—	—	○	×
	IRQ4 (入力)	P14	○	○	○	○
		PB1	○	○	○	○
		PE4	○	○	—	—
		PD4	○	×	○	×
		P34	—	—	○	×
	IRQ5 (入力)	P15	○	○	○	○
		PA4	○	○	○	○
		PE5	○	○	○	○
		P56	○	×	—	—
		PD5	—	—	○	×
	IRQ6 (入力)	P16	○	○	○	○
		PA3	○	○	○	○
		PE6	○	○	○	×
		P10	○	×	—	—
		PD6	—	—	○	×

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
割り込み	IRQ7 (入力)	P17	○	○	○	○
		PE2	○	○	○	○
		PE7	○	○	○	×
		P11	○	×	—	—
		PD7	—	—	○	×
マルチファンクシ ョンタイマユニット 2	MTIOC0A (入出力)	P14	○	○	—	—
		PB3	○	○	○	○
		PE3	○	○	—	—
		P04	○	×	—	—
		P34	—	—	○	×
	MTIOC0B (入出力)	P15	○	○	○	○
		PA1	○	○	○	○
		P13	○	×	○	×
	MTIOC0C (入出力)	P17	○	○	—	—
		P32	○	○	○	○
		PB0	○	○	—	—
		PB1	○	○	○	○
	MTIOC0D (入出力)	PA3	○	○	○	○
		P02	○	×	—	—
		P33	—	—	○	×
	MTIOC1A (入出力)	PE4	○	○	○	○
		P20	○	×	○	×
		P56	○	×	—	—
	MTIOC1B (入出力)	PA3	○	○	—	—
		PB5	○	○	○	○
		PE3	○	○	—	—
		P21	○	×	○	×
	MTIOC2A (入出力)	P26	○	○	○	○
		PA6	○	○	—	—
		PB5	○	○	○	○
		PE0	○	○	—	—
		P50	○	×	—	—
	MTIOC2B (入出力)	P27	○	○	○	○
		PA4	○	○	—	—
		PE5	○	○	○	○
		P53	○	×	—	—
	MTIOC3A (入出力)	P14	○	○	○	○
		P17	○	○	○	○
		PC7	○	○	○	○
		PE4	○	○	—	—
		PC1	○	×	○	×
		PF7	○	×	—	—
		PJ1	—	—	○	×

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
マルチファンクシ ンタイマユニット 2	MTIOC3B (入出力)	P17	○	○	○	○
		PB3	○	○	—	—
		PB7	○	○	○	○
		PC5	○	○	○	○
		P22	○	×	○	×
	MTIOC3C (入出力)	P16	○	○	○	○
		PC6	○	○	○	○
		PJ3	○	×	○	×
		PC0	○	×	○	×
		PF6	○	×	—	—
	MTIOC3D (入出力)	P16	○	○	○	○
		PB6	○	○	○	○
		PC4	○	○	○	○
		P23	○	×	○	×
	MTIOC4A (入出力)	PA0	○	○	○	○
		PB3	○	○	○	○
		PE2	○	○	○	○
		P24	○	×	○	×
	MTIOC4B (入出力)	P30	○	○	○	○
		P54	○	○	○	○
		PC2	○	○	○	○
		PE3	○	○	○	○
		PD1	○	○	○	×
	MTIOC4C (入出力)	PB1	○	○	○	○
		PE1	○	○	○	○
		PE5	○	○	○	○
		P25	○	×	○	×
		P51	○	×	—	—
	MTIOC4D (入出力)	P31	○	○	○	○
		P55	○	○	○	○
		PC3	○	○	○	○
		PE4	○	○	○	○
		PD2	○	○	○	×
	MTIC5U (入力)	PA4	○	○	○	○
		P11	○	×	—	—
		PD7	—	—	○	×
	MTIC5V (入力)	PA6	○	○	○	○
		P10	○	×	—	—
		PD6	—	—	○	×
	MTIC5W (入力)	PB0	○	○	○	○
		P56	○	×	—	—
		PD5	—	—	○	×

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
マルチファンクション タイマユニット 2	MTCLKA (入力)	P14	○	○	○	○
		PA4	○	○	○	○
		PC6	○	○	○	○
		P24	○	×	○	×
	MTCLKB (入力)	P15	○	○	○	○
		PA6	○	○	○	○
		PC7	○	○	○	○
		P25	○	×	○	×
	MTCLKC (入力)	PA1	○	○	○	○
		PC4	○	○	○	○
		P22	○	×	○	×
	MTCLKD (入力)	PA3	○	○	○	○
		PC5	○	○	○	○
		P23	○	×	○	×
ポートアウトプット イネーブル 2	POE0# (入力)	PC4	○	○	○	○
		PA3	○	○	—	—
		P11	○	×	—	—
		PD7	—	—	○	×
	POE1# (入力)	PB5	○	○	○	○
		P10	○	×	—	—
		PD6	—	—	○	×
	POE2# (入力)	PA6	○	○	○	○
		P04	○	×	—	—
		P56	○	×	—	—
		P34	—	—	○	×
		PD5	—	—	○	×
	POE3# (入力)	PB3	○	○	○	○
		PE0	○	○	—	—
		P02	○	×	—	—
		PD4	○	×	○	×
		P33	—	—	○	×
	POE8# (入力)	P17	○	○	○	○
		P30	○	○	○	○
		PE3	○	○	○	○
		PD3	○	×	○	×
8 ビットタイマ	TMO0 (出力)	P22	○	×	○	×
		PB3	○	○	○	○
		PH1	—	—	○	○
	TMCIO (入力)	P21	○	×	○	×
		PB1	○	○	○	○
		PH3	—	—	○	○
	TMRI0 (入力)	P20	○	×	○	×
		PA4	○	○	○	○
		PH2	—	—	○	○

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
8 ビットタイマ	TMO1 (出力)	P17	○	○	○	○
		P26	○	○	○	○
	TMC11 (入力)	P12	○	×	○	×
		P54	○	○	○	○
		PC4	○	○	○	○
	TMRI1 (入力)	P24	○	×	○	×
		PB5	○	○	○	○
	TMO2 (出力)	P16	○	○	○	○
		PC7	○	○	○	○
	TMC12 (入力)	P15	○	○	○	○
		P31	○	○	○	○
		PC6	○	○	○	○
	TMRI2 (入力)	P14	○	○	○	○
		PC5	○	○	○	○
	TMO3 (出力)	P13	○	×	○	×
		P32	○	○	○	○
		P55	○	○	○	○
	TMC13 (入力)	P04	○	×	—	—
		P27	○	○	○	○
		PA6	○	○	○	○
		P34	—	—	○	×
	TMRI3 (入力)	P02	○	×	—	—
		P30	○	○	○	○
		P33	—	—	○	×
シリアルコミュニケーションインタフェース	RXD0 (入力) / SMISO0 (入出力) /SSCL0 (入出力)	P21	○	×	○	×
		P11	○	×	—	—
	TXD0 (出力) / SMOSI0 (入出力) /SSDA0 (入出力)	P20	○	×	○	×
		P10	○	×	—	—
	SCK0 (入出力)	P22	○	×	○	×
		P12	○	×	—	—
	CTS0# (入力) / RTS0# (出力) / SS0# (入力)	P23	○	×	○	×
		P13	○	×	—	—
	RXD1 (入力) / SMISO1 (入出力) /SSCL1 (入出力)	P15	○	○	○	○
		P30	○	○	○	○
		PC6	○	○	—	—
	TXD1 (出力) / SMOSI1 (入出力) /SSDA1 (入出力)	P16	○	○	○	○
		P26	○	○	○	○
		PC7	○	○	—	—
		P56	○	×	—	—

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
シリアルコミュニケーションインタフェース	SCK1 (入出力)	P17	○	○	○	○
		P27	○	○	○	○
		PC5	○	○	—	—
	CTS1# (入力) / RTS1# (出力) / SS1# (入力)	P14	○	○	○	○
		P31	○	○	○	○
	RXD2 (入力) / SMISO2 (入出力) /SSCL2 (入出力)	P52	○	×		
	TXD2 (出力) / SMOSI2 (入出力) /SSDA2 (入出力)	P50	○	×		
	SCK2 (入出力)	P51	○	×		
	CTS2# (入力) / RTS2# (出力) / SS2# (入力)	P53	○	×		
	RXD5 (入力) / SMISO5 (入出力) /SSCL5 (入出力) /IRRXD5 (入力)	PA3	○	○	○	○
		PC2	○	○	○	○
		PA2	○	×	○	×
	TXD5 (出力) / SMOSI5 (入出力) /SSDA5 (入出力) /IRTXD5 (出力)	PA4	○	○	○	○
		PC3	○	○	○	○
	SCK5 (入出力)	PA1	○	○	○	○
		PC4	○	○	○	○
		PC1	○	×	○	×
	CTS5# (入力) / RTS5# (出力) / SS5# (入力)	PA6	○	○	○	○
		PC0	○	×	○	×
	RXD6 (入力) / SMISO6 (入出力) /SSCL6 (入出力)	P02	○	×	—	—
		P27	○	○	—	—
		PB0	○	○	○	○
		P33	—	—	○	×
		PD1	—	—	○	×
	TXD6 (出力) / SMOSI6 (入出力) /SSDA6 (入出力)	P07	○	×	—	—
		P26	○	○	—	—
		PB1	○	○	○	○
		P32	○	○	○	○
		PD0	—	—	○	×
	SCK6 (入出力)	P04	○	×	—	—
		PB3	○	○	○	○

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
シリアルコミュニケーションインターフェース	SCK6 (入出力)	P34	—	—	○	×
		PD2	—	—	○	×
	CTS6# (入力) / RTS6# (出力) / SS6# (入力)	P32	○	○	—	—
		PJ3	○	×	○	×
		PB2	○	×	○	×
	RXD8 (入力) / SMISO8 (入出力) /SSCL8 (入出力)	PC6	○	○	○	×
		PA6	○	×	—	—
	TXD8 (出力) / SMOSI8 (入出力) /SSDA8 (入出力)	PC7	○	○	○	×
		PA7	○	×	—	—
	SCK8 (入出力)	PC5	○	○	○	×
		PA5	○	×	—	—
	CTS8# (入力) / RTS8# (出力) / SS8# (入力)	PC4	○	○	○	×
		PA4	○	×	—	—
	RXD9 (入力) / SMISO9 (入出力) /SSCL9 (入出力)	PB6	○	○	○	×
		PE4	○	○	—	—
	TXD9 (出力) / SMOSI9 (入出力) /SSDA9 (入出力)	PB7	○	○	○	×
		PE5	○	○	—	—
	SCK9 (入出力)	PB5	○	○	○	×
		PE3	○	○	—	—
	CTS9# (入力) / RTS9# (出力) / SS9# (入力)	PB4	○	×	○	×
		PE0	○	○	—	—
	RXD12 (入力) / SMISO12 (入出力) /SSCL12 (入出力) / RXDX12 (入力)	PE2	○	○	○	○
		P17	○	○	—	—
		P11	○	×	—	—
	TXD12 (出力) / SMOSI12 (入出力) /SSDA12 (入出力) / TXDX12 (出力) / SIOX12 (入出力)	PE1	○	○	○	○
		P14	○	○	—	—
		P10	○	×	—	—
	SCK12 (入出力)	PE0	○	○	○	○
		P27	○	○	—	—

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
シリアルコミュニケーション	SCK12 (入出力)	P12	○	×	—	—
	CTS12# (入力) /	PE3	○	○	○	○

インタフェース	RTS12# (出力) / SS12# (入力)	P13	○	×	—	—
I2C バスインタフェース	SCL0 (入出力)	P16	○	○	○	○
		PB0	○	○	—	—
		P12	—	—	○	×
	SDA0 (入出力)	P17	○	○	○	○
		PA6	○	○	—	—
		P13	—	—	○	×
シリアルペリフェラルインタフェース	RSPCKA (入出力)	P15	○	○	—	—
		PB0	○	○	○	○
		PC5	○	○	○	○
		PE3	○	○	—	—
		P51	○	×	—	—
		PA5	—	—	○	×
	MOSIA (入出力)	P16	○	○	○	○
		PA6	○	○	○	○
		PE4	○	○	—	—
		PC6	○	○	○	○
		P50	○	×	—	—
	MISOA (入出力)	P17	○	○	○	○
		PC7	○	○	○	○
		PA3	○	○	—	—
		P52	○	×	—	—
		PE5	○	○	—	—
		PA7	—	—	○	×
	SSLA0 (入出力)	P14	○	○	—	—
		PA4	○	○	○	○
		PC4	○	○	○	○
		P53	○	×	—	—
	SSLA1 (出力)	PA0	○	○	○	○
		PC0	○	×	○	×
	SSLA2 (出力)	PA1	○	○	○	○
		PC1	○	×	○	×
	SSLA3 (出力)	PC2	○	○	○	○
		PA2	○	×	○	×
USB2.0 ホスト/ファンクションモジュール	USB0_EXICEN (出力)	PC6	○	○		
	USB0_VBUSEN (出力)	P16	○	○		
		PC4	○	○		
		P26	○	○		
	USB0_OVRCURA (入力)	P14	○	○		
		PB3	○	○		

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
USB2.0 ホスト/ファンクションモジュール	USB0_OVRCURB (入力)	P16	○	○		
		PC7	○	○		
	USB0_ID (入力)	PC5	○	○		
	USB0_VBUS (入力)	P16	○	○		
	USB0_VBUS (入力)	PC4	○	○		
リアルタイムクロック	RTCCOUT (出力)	P16	○	○	○	○
		P32	○	○	○	○
		PB0	○	○	—	—
		PA1	○	○	—	—
12 ビット A/D コンバータ	AN000 (入力)	P40	○	○	○	○
	AN001 (入力)	P41	○	○	○	○
	AN002 (入力)	P42	○	○	○	○
	AN003 (入力)	P43	○	×	○	○
	AN004 (入力)	P44	○	×	○	○
		P90	○	×	—	—
	AN005 (入力)	P45	—	—	○	○
		P46	○	×	○	○
	AN007 (入力)	P91	○	×	—	—
		P47	—	—	○	○
	AN008 (入力)	PE0	○	○		
	AN009 (入力)	PE1	○	○		
	AN010 (入力)	PE2	○	○		
	AN011 (入力)	PE3	○	○		
	AN012 (入力)	PE4	○	○		
	AN013 (入力)	PE5	○	○		
	AN014 (入力)	PE6	○	○		
	AN015 (入力)	PE7	○	○		
	AN016 (入力)	PE0			○	○
	AN017 (入力)	PE1			○	○
	AN018 (入力)	PE2			○	○
	AN019 (入力)	PE3			○	○
	AN020 (入力)	PE4			○	○
	AN021 (入力)	PE5			○	○
	AN022 (入力)	PE6			○	×
	AN023 (入力)	PE7			○	×
	AN024 (入力)	PD0			○	×
	AN025 (入力)	PD1			○	×
	AN026 (入力)	PD2			○	×
	AN027 (入力)	PD3			○	×
	AN028 (入力)	PD4			○	×
	AN029 (入力)	PD5			○	×
	AN030 (入力)	PD6			○	×
	AN031 (入力)	PD7			○	×

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
12 ビット A/D コンバータ	AN0021 (入力)	P92	○	×		
	VREFH0 (入力)	PJ6	○	○		
	VREFL0 (入力)	PJ7	○	○		
	ADTRG0# (入力)	P16	○	○	○	○
		P27	○	○	—	—
		PB0	○	○	—	—
		P25	○	×	○	×
		P07	○	×	○	×
12 ビット D/A コンバータ	DA0 (出力)	PJ0	○	○	—	—
		P03	—	—	○	○
	DA1 (出力)	PJ2	○	○	—	—
		P05	—	—	○	○
	VREFH	P41	○	○		
	VREFL	P42	○	○		
クロック	CLKOUT (出力)	P15	○	○	—	—
		PC4	○	○	—	—
		PE3	—	—	○	○
		PE4	—	—	○	○
クロック周波数精度測定回路	CACREF (入力)	P27	○	○	—	—
		PA0	○	○	○	○
		PC7	○	○	○	○
		P15	○	○	—	—
		PH0	—	—	○	○
電圧検出回路	CMPA2 (入力)	P27	○	○	—	—
		PE4	—	—	○	○
コンパレータ B	CMPB0 (入力)	PE1	○	○	○	○
	CVREFB0 (入力)	PE2	○	○	○	○
	CMPOB0 (出力)	PE7	○	○	—	—
		PE5	—	—	○	○
	CMPB1 (入力)	PA3	○	○	○	○
	CVREFB1 (入力)	PA4	○	○	○	○
	CMPOB1 (出力)	PE5	○	○	—	—
		PB1	—	—	○	○
シリアルサウンドインターフェース	SSISCK0 (入出力)	PB5	○	○		
		PE0	○	○		
	SSIWS0 (入出力)	PB1	○	○		
		PE4	○	○		
	SSIRXD0 (入力)	PB6	○	○		
		PE2	○	○		
	SSITXD0 (入力)	PB7	○	○		
		PE1	○	○		
	AUDIO_MCLK (入力)	PB3	○	○		
		PE3	○	○		

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
LCD コントローラ ／ドライバ	COM0 (出力)	PC5	○	○		
	COM1 (出力)	PC4	○	○		
	COM2 (出力)	PC3	○	○		
	COM3 (出力)	PC2	○	○		
	SEG00 (出力)	P13	○	×		
	SEG01 (出力)	P12	○	×		
	SEG02 (出力)	P11	○	×		
	SEG03 (出力)	P10	○	×		
	SEG04 (出力)	P56	○	×		
	SEG05 (出力)	P53	○	×		
	SEG06 (出力)	P52	○	×		
	SEG07 (出力)	P51	○	×		
	SEG08 (出力)	P50	○	×		
	SEG09 (出力)	PC1	○	×		
	SEG10 (出力)	PC0	○	×		
	SEG11／COM4 (出力)	PB7	○	○		
	SEG12／COM5 (出力)	PB6	○	○		
	SEG13／COM6 (出力)	PB5	○	○		
	SEG14 (出力)	PB4	○	×		
	SEG15／COM7 (出力)	PB3	○	○		
	SEG16 (出力)	PB2	○	×		
	SEG17 (出力)	PB1	○	○		
	SEG18 (出力)	PA7	○	×		
	SEG19 (出力)	PA5	○	×		
	SEG20 (出力)	PA4	○	○		
	SEG21 (出力)	PA3	○	○		
	SEG22 (出力)	PA2	○	×		
	SEG23 (出力)	PA1	○	○		
	SEG24 (出力)	PA0	○	○		
	SEG25 (出力)	PF7	○	×		
	SEG26 (出力)	PF6	○	×		
	SEG27 (出力)	PE5	○	○		
	SEG28 (出力)	PE4	○	○		
	SEG29 (出力)	PE3	○	○		
	SEG30 (出力)	PE2	○	○		
	SEG31 (出力)	PE1	○	○		
	SEG32 (出力)	PE0	○	○		
	SEG33 (出力)	PE7	○	○		
	SEG34 (出力)	PE6	○	○		
	SEG35 (出力)	PD4	○	×		
	SEG36 (出力)	PD3	○	×		
	SEG37 (出力)	PD2	○	○		
	SEG38 (出力)	PD1	○	○		

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
LCD コントローラ/ ドライバ	SEG39 (出力)	PD0	○	○		
	CAPH (出力)	P30	○	○		
	CAPL (出力)	P31	○	○		
	VL1 (入出力)	P55	○	○		
	VL2 (入出力)	P54	○	○		
	VL3 (入出力)	PC7	○	○		
	VL4 (入出力)	PC6	○	○		
静電容量式タッチセンサ	TS0 (出力)	P07	○	×		
	TS0 (入出力)	P32			○	○
	TS1 (出力)	P04	○	×		
	TS1 (入出力)	P31			○	○
	TS2 (出力)	P02	○	×	—	—
		P30	—	—	○	○
	TS3 (出力)	PJ3	○	×	—	—
		P27	—	—	○	○
	TS4 (出力)	P25	○	×	—	—
		P26	—	—	○	○
	TS5 (出力)	P24	○	×	—	—
		P15	—	—	○	○
	TS6 (出力)	P23	○	×	—	—
		P14	—	—	○	○
	TS7 (出力)	P22	○	×	—	—
		PH3	—	—	○	○
	TS8 (出力)	P21	○	×	—	—
		PH2	—	—	○	○
	TS9 (出力)	P20	○	×	—	—
		PH1	—	—	○	○
	TS10 (出力)	P27	○	×	—	—
		PH0	—	—	○	○
	TS11 (出力)	P32	○	×	—	—
		P55	—	—	○	○
	TS12 (出力)	P54			○	○
	TS13 (出力)	PC7			○	○
	TS14 (出力)	PC6			○	○
	TS15 (出力)	PC5			○	○
	TS16 (出力)	PC3			○	○
	TS17 (出力)	PC2			○	○
	TS18 (出力)	PB7			○	○
	TS19 (出力)	PB6			○	○
	TS20 (出力)	PB5			○	○
	TS21 (出力)	PB4			○	×
	TS22 (出力)	PB3			○	○
	TS23 (出力)	PB2			○	×

モジュール/機能	端子機能	割り当て ポート	RX113		RX130	
			100 ピン	64 ピン	100 ピン	64 ピン
静電容量式タッチセンサ	TS24 (出力)	PB1			○	○
	TS25 (出力)	PB0			○	○
	TS26 (出力)	PA6			○	○
	TS27 (出力)	PA5			○	×
	TS28 (出力)	PA4			○	○
	TS29 (出力)	PA3			○	○
	TS30 (出力)	PA2			○	×
	TS31 (出力)	PA1			○	○
	TS32 (出力)	PA0			○	○
	TS33 (出力)	PE4			○	○
	TS34 (出力)	PE3			○	○
	TS35 (出力)	PE2			○	○
	TSCAP (入出力)	P26	○	×		
	TSCAP (—)	PC4			○	○
リモコン受信回路	PMC0	P51			○	×
	PMC1	P52			○	×

表 2.27 マルチファンクションピンコントローラのレジスタ比較

レジスタ	ビット	RX113	RX130
P0nPFS	ASEL	—	アナログ機能選択ビット
P1nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P10 : IRQ6 (100 ピン) P11 : IRQ7 (100 ピン) P12 : IRQ2 (100 ピン) P13 : IRQ3 (100 ピン) P14 : IRQ4 (100/64 ピン) P15 : IRQ5 (100/64 ピン) P16 : IRQ6 (100/64 ピン) P17 : IRQ7 (100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P12 : IRQ2 (100/80 ピン) P13 : IRQ3 (100/80 ピン) P14 : IRQ4 (100/80/64/48 ピン) P15 : IRQ5 (100/80/64/48 ピン) P16 : IRQ6 (100/80/64/48 ピン) P17 : IRQ7 (100/80/64/48 ピン)
P2nPFS	ISEL	割り込み入力機能選択ビット	—
	ASEL	アナログ機能選択ビット	—
P3nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0 (100/64 ピン) P31 : IRQ1 (100/64 ピン) P32 : IRQ2 (100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ0 (100/80/64/48 ピン) P31 : IRQ1 (100/80/64/48 ピン) P32 : IRQ2 (100/80/64 ピン) P33 : IRQ3 (100 ピン) P34 : IRQ4 (100/80 ピン)
P4nPFS	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000 (100/64 ピン) P41 : AN001/VREFH (100/64 ピン) P42 : AN002/VREFL (100/64 ピン) P43 : AN003 (100 ピン) P44 : AN004 (100 ピン) P46 : AN006 (100 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P40 : AN000 (100/80/64/48 ピン) P41 : AN001 (100/80/64/48 ピン) P42 : AN002 (100/80/64/48 ピン) P43 : AN003 (100/80/64 ピン) P44 : AN004 (100/80/64 ピン) P45 : AN005 (100/80/64/48 ピン) P46 : AN006 (100/80/64/48 ピン) P47 : AN007 (100/80/64/48 ピン)
P5nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P56 : IRQ5 (100 ピン)	—
P9nPFS	—	P9n 端子機能制御レジスタ	—
PAnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA3 : IRQ6 (100/64 ピン) PA4 : IRQ5 (100/64 ピン) PA6 : IRQ3 (100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA3 : IRQ6 (100/80/64/48 ピン) PA4 : IRQ5 (100/80/64/48 ピン)

レジスタ	ビット	RX113	RX130
PBnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB0 : IRQ2 (100/64 ピン) PB1 : IRQ4 (100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PB1 : IRQ4 (100/80/64/48 ピン)
PCnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PC4 : IRQ2 (100/64 ピン)	—
PDnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD0 : IRQ0 (100/64 ピン) PD1 : IRQ1 (100/64 ピン) PD2 : IRQ2 (100/64 ピン) PD3 : IRQ3 (100 ピン) PD4 : IRQ4 (100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD0 : IRQ0 (100/80 ピン) PD1 : IRQ1 (100/80 ピン) PD2 : IRQ2 (100/80 ピン) PD3 : IRQ3 (100 ピン) PD4 : IRQ4 (100 ピン) PD5 : IRQ5 (100 ピン) PD6 : IRQ6 (100 ピン) PD7 : IRQ7 (100 ピン)
	ASEL	—	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PD0 : AN024 (100/80 ピン) PD1 : AN025 (100/80 ピン) PD2 : AN026 (100/80 ピン) PD3 : AN027 (100/ピン) PD4 : AN028 (100/ピン) PD5 : AN029 (100/ピン) PD6 : AN030 (100/ピン) PD7 : AN031 (100/ピン)
PEnPFS	ISEL	入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE0 : IRQ0 (100/64 ピン) PE1 : IRQ1 (100/64 ピン) PE2 : IRQ7 (100/64 ピン) PE3 : IRQ3 (100/64 ピン) PE4 : IRQ4 (100/64 ピン) PE5 : IRQ5 (100/64 ピン) PE6 : IRQ6 (100/64 ピン) PE7 : IRQ7 (100/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE2 : IRQ7 (100/80/64/48 ピン) PE5 : IRQ5 (100/80/64 ピン) PE6 : IRQ6 (100 ピン) PE7 : IRQ7 (100 ピン)

レジスタ	ビット	RX113	RX130
PEnPFS	ASEL	PEn アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN008 (100/64 ピン) PE1 : AN009/CMPB0 (100/64 ピン) PE2 : AN010/CVREFB0 (100/64 ピン) PE3 : AN011 (100/64 ピン) PE4 : AN012 (100/64 ピン) PE5 : AN013 (100/64 ピン) PE6 : AN014 (100/64 ピン) PE7 : AN015 (100/64 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PE0 : AN016 (100/80/64 ピン) PE1 : AN017, CMPB0 (100/80/64/48 ピン) PE2 : AN018, CVREFB0 (100/80/64/48 ピン) PE3 : AN019 (100/80/64/48 ピン) PE4 : AN020, CMPA2 (100/80/64/48 ピン) PE5 : AN021 (100/80/64 ピン) PE6 : AN022 (100 ピン) PE7 : AN023 (100 ピン)
PFnPFS	—	PFn 端子機能制御レジスタ	—
PHnPFS	—	—	PHn 端子機能制御レジスタ
PJnPFS	ASEL	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PJ0 : DA0 (100/64 ピン) PJ2 : DA1 (100/64 ピン) 0 : 高電位側の基準電源端子に AVCC0 端子を選択 1 : 高電位側の基準電源端子に VREFH0 端子を選択 PJ6 : AVCC0/VREFH0 (100/64 ピン) 0 : 低電位側の基準電源グランド端子に AVSS0 端子を選択 1 : 低電位側の基準電源グランド端子に VREFL0 端子を選択 PJ7 : AVSS0/VREFL0 (100/64 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する PJ6 : VREFH0 PJ7 : VREFL0

2.14 8 ビットタイマ

表 2.28 に 8 ビットタイマの概要比較を示します。

表 2.28 8 ビットタイマの概要比較

項目	RX113 (TMR)	RX130 (TMR)
カウントクロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック : 外部カウントクロック	- 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 - 外部クロック : 外部カウントクロック
チャンネル数	(8 ビット×2 チャンネル) ×2 ユニット	(8 ビット×2 チャンネル) ×2 ユニット
コンペアマッチ	8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B)	8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B)
カウンタクリア	コンペアマッチ A、コンペアマッチ B、外部カウンタリセット信号から選択	コンペアマッチ A、コンペアマッチ B、外部カウンタリセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、PWM 出力	任意のデューティ比のパルス出力、PWM 出力
2 チャンネルのカスケード接続	16 ビットカウントモード TMR0 を上位、TMR1 を下位 (TMR2 を上位、TMR3 を下位) とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント (TMR3 は TMR2 のコンペアマッチをカウント)	16 ビットカウントモード TMR0 を上位、TMR1 を下位 (TMR2 を上位、TMR3 を下位) とする 16 ビットタイマ - コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント (TMR3 は TMR2 のコンペアマッチをカウント)
割り込み要因	コンペアマッチ A、コンペアマッチ B、オーバーフロー	コンペアマッチ A、コンペアマッチ B、オーバーフロー
イベントリンク機能 (出力)	コンペアマッチ A、コンペアマッチ B、オーバーフロー (TMR0, 2)	コンペアマッチ A、コンペアマッチ B、オーバーフロー (TMR0, 2)
イベントリンク機能 (入力)	イベント受付により、3 種類のうち 1 つの動作が可能 (1) カウントスタート動作 (TMR0, 2) (2) イベントカウンタ動作 (TMR0, 2) (3) カウンタリスタート動作 (TMR0, 2)	イベント受付により、3 種類のうち 1 つの動作が可能 (1) カウントスタート動作 (TMR0, 2) (2) イベントカウンタ動作 (TMR0, 2) (3) カウンタリスタート動作 (TMR0, 2)
DTC の起動	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みにより起動可能	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みにより起動可能
SCI のボーレートクロック生成	—	SCI のボーレートクロックを生成
REMC 受信クロック生成	—	REMC (リモコン信号受信機能) の動作クロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態への遷移が可能	ユニットごとにモジュールストップ状態への遷移が可能

2.15 コンペアマッチタイマ

表 2.29 にコンペアマッチタイマの概要比較を、表 2.30 にコンペアマッチタイマのレジスタ比較を示します。

表 2.29 コンペアマッチタイマの概要比較

項目	RX113 (CMT)	RX130 (CMT)
ユニット数	2 チャンネルの 16 ビットタイマにより構成されるコンペアマッチタイマ (CMT) を 2 ユニット (ユニット 0、ユニット 1)、合計 4 チャンネル内蔵	2 チャンネルの 16 ビットタイマにより構成されるコンペアマッチタイマ (CMT) を 1 ユニット (ユニット 0)、合計 2 チャンネル内蔵
カウントクロック	4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、PCLK/512 の中からチャンネルごとに選択可能	4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、PCLK/512 の中からチャンネルごとに選択可能
割り込み	コンペアマッチ割り込みをチャンネルごとに要求することが可能	コンペアマッチ割り込みをチャンネルごとに要求することが可能
イベントリンク機能 (出力)	CMT1 のコンペアマッチによりイベント信号出力	CMT1 のコンペアマッチによりイベント信号出力
イベントリンク機能 (入力)	設定したモジュールに対してリンク動作が可能 CMT1 のカウントスタート、イベントカウンタ、カウントリスタート動作が可能	設定したモジュールに対してリンク動作が可能 CMT1 のカウントスタート、イベントカウンタ、カウントリスタート動作が可能
消費電力低減機能	ユニットごとに モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.30 コンペアマッチタイマのレジスタ比較

レジスタ	ビット	RX113	RX130
CMSTR1	—	コンペアマッチタイマスタートレジスタ 1	—

2.16 リアルタイムクロック

表 2.31 にリアルタイムクロックのレジスタ比較を示します。

表 2.31 リアルタイムクロックのレジスタ比較

レジスタ	ビット	RX113 (RTCA)	RX130 (RTCc)
RCR3	RTCDV[2:0]	サブクロック発振器ドライブ能力制御 ビット b3 b1 000: 低 CL 用ドライブ能力中 001: 低 CL 用ドライブ能力高 010: 低 CL 用ドライブ能力低 100: 標準 CL 用ドライブ能力 上記以外は設定しないでください	サブクロック発振器ドライブ能力制御 ビット b3 b1 000: 設定しないでください 001: 低 CL 用ドライブ能力 010: 設定しないでください 011: 設定しないでください 100: 設定しないでください 101: 設定しないでください 110: 標準 CL 用ドライブ能力 111: 設定しないでください

2.17 シリアルコミュニケーションインタフェース

表 2.32、表 2.33 にシリアルコミュニケーションインタフェースの概要比較を、表 2.34 にシリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.32 シリアルコミュニケーションインタフェース (SCle:RX113、SClg:RX130) の概要比較

項目	RX113 (SCle)	RX130 (SClg)
チャンネル	7 チャンネル (SCI0、SCI1、 SCI2 、SCI5、SCI6、SCI8、SCI9)	6 チャンネル (SCI0、SCI1、SCI5、SCI6、SCI8、SCI9)
シリアル通信方式	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス
転送速度	ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信	送信部：ダブルバッファ構成による連続送信が可能 受信部：ダブルバッファ構成による連続受信が可能	送信部：ダブルバッファ構成による連続送信が可能 受信部：ダブルバッファ構成による連続受信が可能
入出力端子	- SCI の入出力端子 (調歩同期式/クロック同期式モード) SCK0、RXD0、TXD0、CTS0#/RTS0# SCK1、RXD1、TXD1、CTS1#/RTS1# SCK2、RXD2、TXD2、CTS2#/RTS2# SCK5、RXD5、TXD5、CTS5#/RTS5# SCK6、RXD6、TXD6、CTS6#/RTS6# SCK8、RXD8、TXD8、CTS8#/RTS8# SCK9、RXD9、TXD9、CTS9#/RTS9# - SCI の入出力端子 (簡易 I²C モード) SSCL0、SSDA0、SSCL1、SSDA1、 SSCL2、SSDA2、 SSCL5、SSDA5、SSCL6、SSDA6、 SSCL8、SSDA8、SSCL9、SSDA9 - SCI の入出力端子 (簡易 SPI モード) SCK0、SMISO0、SMOSI0、SS0#、 SCK1、SMISO1、SMOSI1、SS1#、 SCK2、SMISO2、SMOSI2、SS2#、 SCK5、SMISO5、SMOSI5、SS5#、 SCK6、SMISO6、SMOSI6、SS6#、 SCK8、SMISO8、SMOSI8、SS8#、 SCK9、SMISO9、SMOSI9、SS9#	- SCI の入出力端子 (調歩同期式/クロック同期式モード) SCK0、RXD0、TXD0、CTS0#/RTS0# SCK1、RXD1、TXD1、CTS1#/RTS1# SCK5、RXD5、TXD5、CTS5#/RTS5# SCK6、RXD6、TXD6、CTS6#/RTS6# SCK8、RXD8、TXD8、CTS8#/RTS8# SCK9、RXD9、TXD9、CTS9#/RTS9# - SCI の入出力端子 (簡易 I²C モード) SSCL0、SSDA0、SSCL1、SSDA1、 SSCL5、SSDA5、SSCL6、SSDA6、 SSCL8、SSDA8、SSCL9、SSDA9 - SCI の入出力端子 (簡易 SPI モード) SCK0、SMISO0、SMOSI0、SS0#、 SCK1、SMISO1、SMOSI1、SS1#、 SCK5、SMISO5、SMOSI5、SS5#、 SCK6、SMISO6、SMOSI6、SS6#、 SCK8、SMISO8、SMOSI8、SS8#、 SCK9、SMISO9、SMOSI9、SS9#
データ転送	LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能

項目		RX113 (SC1e)	RX130 (SC1g)
割り込み要因		送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了 (簡易 I ² C モード用)	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了 (簡易 I ² C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への遷移が可能	チャンネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS#端子、RTSn#端子を用いた送受信制御が可能	CTS#端子、RTSn#端子を用いた送受信制御が可能
	スタートビットの検出	Low または立ち下がりエッジを選択可能	Low または立ち下がりエッジを選択可能
	ブ레이크検出	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブ레이크を検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブ레이크を検出可能
	クロックソース	内部クロック/外部クロックの選択が可能 MTU からの転送レートクロック入力が可能 (SCI1, SCI5)	内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能 (SCI5, SCI6)
	倍速モード	—	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTS#端子、RTSn#端子を用いた送受信制御が可能	CTS#端子、RTSn#端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出	受信時パリティエラーを検出するとエラーシグナルを自動送出
		送信時エラーシグナルを受信するとデータを自動再送信	送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート

項目		RX113 (SCIe)	RX130 (SCIg)
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ (シングルマスタ動作のみ)	マスタ (シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
ビットレートモジュレーション		—	機能内蔵ボーレートジェネレータの出力補正により誤差を低減可能
イベントリンク機能 (SCI5 のみ対応)		エラー (受信エラー・エラーシグナル検出) イベント出力	エラー (受信エラー・エラーシグナル検出) イベント出力
		受信データフルイベント出力	受信データフルイベント出力
		送信データエンプティイベント出力	送信データエンプティイベント出力
		送信終了イベント出力	送信終了イベント出力

表 2.33 シリアルコミュニケーションインタフェース (SCI_f : RX113、SCI_h : RX130) の概要比較

項目		RX113 (SCI _f)	RX130 (SCI _h)
チャンネル		1 チャンネル (SCI12)	1 チャンネル (SCI12)
シリアル通信方式		- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス	- 調歩同期式 - クロック同期式 - スマートカードインタフェース - 簡易 I²C バス - 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		送信部：ダブルバッファ構成による連続送信が可能 受信部：ダブルバッファ構成による連続受信が可能	送信部：ダブルバッファ構成による連続送信が可能 受信部：ダブルバッファ構成による連続受信が可能
入出力端子		- SCI の入出力端子 (調歩同期式/クロック同期式モード) SCK12、RXD12、TXD12、CTS12#/RTS12# - SCI の入出力端子 (簡易 I²C モード) SSCL12、SSDA12 - SCI の入出力端子 (簡易 SPI モード) SCK12、SMISO12、SMOSI12、SS12# - SCI の入出力端子 (拡張シリアルモード) RXDX12、TXDX12、SIOX12	- SCI の入出力端子 (調歩同期式/クロック同期式モード) SCK12、RXD12、TXD12、CTS12#/RTS12# - SCI の入出力端子 (簡易 I²C モード) SSCL12、SSDA12 - SCI の入出力端子 (簡易 SPI モード) SCK12、SMISO12、SMOSI12、SS12# - SCI の入出力端子 (拡張シリアルモード) RXDX12、TXDX12、SIOX12
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
割り込み要因		送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了 (簡易 I ² C モード用)	送信終了、送信データエンプティ、受信データフル、受信エラー、開始条件/再開条件/停止条件生成終了 (簡易 I ² C モード用)
消費電力低減機能		モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能
	スタートビットの検出	Low または立ち下がリエッジを選択可能	Low または立ち下がリエッジを選択可能

項目		RX113 (SCI _f)	RX130 (SCI _h)
調歩同期式モード	ブレーク検出	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能
	クロックソース	内部クロック/外部クロックの選択が可能 MTU からの転送レートクロック入力が可能 (SCI12)	内部クロック/外部クロックの選択が可能 MTU からの転送レートクロック入力が可能 (SCI12)
	倍速モード	—	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTSn#端子、RTSn#端子を用いた送受信制御が可能	CTSn#端子、RTSn#端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信	受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インバースコンベンションをサポート	ダイレクトコンベンション/インバースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ (シングルマスタ動作のみ)	マスタ (シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応
	ノイズ除去	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能	SSCLn、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー
	SS 入力端子機能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、出力端子をハイインピーダンスにすることが可能
	クロック設定	クロック位相、クロック極性の設定を 4 種類から選択可能	クロック位相、クロック極性の設定を 4 種類から選択可能
拡張シリアルモード	Start Frame 送信	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり	- Break Field Low width の出力が可能/出力完了割り込み機能あり - バス衝突検出機能あり/検出割り込み機能あり

項目		RX113 (SCI _f)	RX130 (SCI _h)
拡張シリアルモード	Start Frame 受信	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり	- Break Field Low width の検出が可能/検出完了割り込み機能あり - Control Field 0、Control Field 1 のデータ比較/一致割り込み機能あり - Control Field 1 にはプライマリ/セカンダリの 2 種類の比較データを設定可能 - Control Field 1 にプライオリティインタラプトビットを設定可能 - Break Field がない Start Frame にも対応可能 - Control Field 0 がない Start Frame にも対応可能 - ビットレート測定機能あり
	入出力制御機能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能 - 拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCle ヘスルー出力可能	- TXDX12/RXDX12 信号の極性選択が可能 - RXDX12 信号にデジタルフィルタ機能を設定可能 - RXDX12 端子と TXDX12 端子を兼用した半二重通信が可能 - RXDX12 端子受信データサンプリングタイミング選択可能 - 拡張シリアルモード制御部 OFF 時、RXDX12 受信信号を SCIg ヘスルー出力可能
	タイマ機能	リロードタイマ機能として使用可能	リロードタイマ機能として使用可能
ビットレートモジュレーション		—	機能内蔵ボーレートジェネレータの出力補正により誤差を低減可能

表 2.34 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX113 (SCle, SCIf)	RX130 (SClg, SClh)
RDRH	—	—	レシーブデータレジスタ H
RDRL	—	—	レシーブデータレジスタ L
RDRHL	—	—	レシーブデータレジスタ HL
TDRH	—	—	トランスミットデータレジスタ H
TDRL	—	—	トランスミットデータレジスタ L
TDRHL	—	—	トランスミットデータレジスタ HL
SMR	CHR	キャラクタレングスビット (調歩同期式モードのみ有効) 0 : データ長 8 ビットで送受信 1 : データ長 7 ビットで送受信	キャラクタレングスビット (調歩同期式モードのみ有効) SCMR.CHR1 ビットと組み合わせて選択します。 CHR1 CHR 0 0 : データ長 9 ビットで送受信 0 1 : データ長 9 ビットで送受信 1 0 : データ長 8 ビットで送受信 (初期値) 1 1 : データ長 7 ビットで送受信
	CM	コミュニケーションモードビット 0 : 調歩同期式モードで動作 1 : クロック同期式モード、または簡易 SPI モードで動作	コミュニケーションモードビット 0 : 調歩同期式モード、または簡易 I²C モードで動作 1 : クロック同期式モード、または簡易 SPI モードで動作
SCR	CKE[1:0]	クロックイネーブルビット • SCi0、SCi2、SCi6、SCi8、SCi9 の場合 (調歩同期式の場合) b1 b0 0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます 0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周波数のクロックを出力します 1 x : 外部クロック SCKn 端子からビットレートの 16 倍の周波数のクロックを入力してください。SEMR.ABCS ビットが“1”のときは 8 倍の周波数のクロックを入力してください (クロック同期式の場合) b1 b0 0 x : 内部クロック SCKn 端子はクロック出力端子となります 1 x : 外部クロック SCKn 端子はクロック入力端子となります	クロックイネーブルビット • SCi0、SCi1、SCi8、SCi9 の場合 (調歩同期式の場合) b1 b0 0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、SCKn 端子は入出力ポートとして使用できます 0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周波数のクロックを出力します 1 x : 外部クロック SCKn 端子からビットレートの 16 倍の周波数のクロックを入力してください。SEMR.ABCS ビットが“1”のときは 8 倍の周波数のクロックを入力してください (クロック同期式の場合) b1 b0 0 x : 内部クロック SCKn 端子はクロック出力端子となります 1 x : 外部クロック SCKn 端子はクロック入力端子となります

レジスタ	ビット	RX113 (SC1e, SC1f)	RX130 (SC1g, SC1h)
SCR	CKE[1:0]	• SCI1、SCI5、SCI12 の場合 (調歩同期式の場合) b1 b0 0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、SCKn 端子 は入出力ポートとして使用できます 0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周 波数のクロックを出力します 1 x : 外部クロックまたは MTU クロッ ク ・ 外部クロック使用時は、SCKn 端子 からビットレートの 16 倍の周波数の クロックを入力してください。 SEMR.ABCS ビットが“1”のときは 8 倍の周波数のクロックを入力してくだ さい ・ MTU クロックを使用可能 MTU クロック使用時は、I/O ポートの 設定によって、SCKn 端子は入出力 ポートとして使用できます。 (クロック同期式の場合) b1 b0 0 x : 内部クロック : SCKn 端子はクロック出力端子となり ます 1 x : 外部クロック SCKn 端子はクロック入力端子となり ます	• SCI5、SCI6、SCI12 の場合 (調歩同期式の場合) b1 b0 0 0 : 内蔵ポーレートジェネレータ I/O ポートの設定によって、SCKn 端子 は入出力ポートとして使用できます 0 1 : 内蔵ポーレートジェネレータ SCKn 端子からビットレートと同じ周 波数のクロックを出力します 1 x : 外部クロックまたは TMR クロッ ク ・ 外部クロック使用時は、SCKn 端子 からビットレートの 16 倍の周波数の クロックを入力してください。 SEMR.ABCS ビットが“1”のときは 8 倍の周波数のクロックを入力してくだ さい ・ TMR クロックを使用可能 TMR クロック使用時は、I/O ポートの 設定によって、SCKn 端子は入出力 ポートとして使用できます。 (クロック同期式の場合) b1 b0 0 x : 内部クロック : SCKn 端子はクロック出力端子となり ます 1 x : 外部クロック SCKn 端子はクロック入力端子となり ます
SCMR	CHR1	—	キャラクタレンクスビット 1 (調歩同期式モードのみ有効) SMR.CHR ビットと組み合わせて選択 します CHR1 CHR 0 0 : データ長 9 ビットで送受信 0 1 : データ長 9 ビットで送受信 1 0 : データ長 8 ビットで送受信 (初期 値) 1 1 : データ長 7 ビットで送受信
MDDR	—	—	モジュレーションデューティレジスタ
SEMR	ACS0	調歩同期クロックソースセレクトビッ ト (調歩同期式モードのみ有効) 0 : 外部クロック 1 : MTU から出力される 2 つのコンペ アマッチ出力の論理積 (SCI1、 SCI5、SCI12 のみ有効)	調歩同期クロックソースセレクトビッ ト (調歩同期式モードのみ有効) 0 : 外部クロック 1 : TMR から出力される 2 つのコンペ アマッチ出力の論理積 (SCI5、 SCI6 、SCI12 のみ有効)
	BRME	—	ビットレートモジュレーションイネー ブルビット

レジスタ	ビット	RX113 (SCle, SCIf)	RX130 (SClg, SClh)
	BGDM	—	ポーレートジェネレータ倍速モードセレクトビット
CR2	BCCS[1:0]	バス衝突検出クロック選択ビット b5 b4 0 0 : SCI 基本クロック 0 1 : SCI 基本クロックの 2 分周 1 0 : SCI 基本クロックの 4 分周 1 1 : 設定しないでください	バス衝突検出クロック選択ビット - SEMR.BGDM ビットが “0” または、SEMR.BGDM ビットが “1” かつ SMR.CKS[1:0] ビットが “00b” 以外の場合 b5 b4 0 0 : SCI 基本クロック 0 1 : SCI 基本クロックの 2 分周 1 0 : SCI 基本クロックの 4 分周 1 1 : 設定しないでください - SEMR.BGDM ビットが “1” かつ SMR.CKS[1:0] ビットが “00b” の場合 b5 b4 0 0 : SCI 基本クロックの 2 分周 0 1 : SCI 基本クロックの 4 分周 1 0 : 設定しないでください 1 1 : 設定しないでください

2.18 I²C バスインタフェース

表 2.35 に I²C バスインタフェースのレジスタ比較を示します。

表 2.35 I²C バスインタフェースのレジスタ比較

レジスタ	ビット	RX113 (RIIC)	RX130 (RIICa)
ICMR2	TMWE	TMWE タイムアウト内部カウンタ書き込み許可ビット	—
TMOCNLT	—	タイムアウト内部カウンタ	—
TMOCNTU	—	タイムアウト内部カウンタ	—

2.19 シリアルペリフェラルインタフェース

表 2.36 にシリアルペリフェラルインタフェースの概要比較を、表 2.37 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.36 シリアルペリフェラルインタフェースの概要比較

項目	RX113 (RSPI)	RX130 (RSPIa)
チャンネル数	1 チャンネル	1 チャンネル
RSPI 転送機能	• MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock) 信号を使用して、SPI 動作 (4 線式) / クロック同期式動作 (3 線式) でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード：全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能	• MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock) 信号を使用して、SPI 動作 (4 線式) / クロック同期式動作 (3 線式) でシリアル通信が可能 • 送信のみの動作が可能 • 通信モード：全二重または送信のみを選択可能 • RSPCK の極性を変更可能 • RSPCK の位相を変更可能
データフォーマット	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)	• MSB ファースト/LSB ファーストの切り替え可能 • 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 • 送信/受信バッファは 128 ビット • 一度の送受信で最大 4 フレームを転送 (1 フレームは最大 32 ビット)
ビットレート	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成 (分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能 (RSPCK の最大周波数は PCLK の 8 分周) High 幅 : PCLK の 4 サイクル、Low 幅 : PCLK の 4 サイクル	• マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成 (分周比は 2~4096 分周) • スレーブ時は、PCLK の最小 8 分周のクロックを、RSPCK として入力可能 (RSPCK の最大周波数は PCLK の 8 分周) High 幅 : PCLK の 4 サイクル、Low 幅 : PCLK の 4 サイクル
バッファ構成	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット	• 送信および受信バッファはそれぞれダブルバッファ構造 • 送信および受信バッファは 128 ビット
エラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出	• モードフォルトエラー検出 • オーバランエラー検出 • パリティエラー検出

項目	RX113 (RSPI)	RX130 (RSPIa)
SSL 制御機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延 (RSPCK 遅延) を設定可能 設定範囲：1~8 RSPCK 設定単位：1 RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延 (SSL ネゲート遅延) を設定可能 設定範囲：1~8 RSPCK 設定単位：1 RSPCK - 次アクセスの SSL 出力アサートのウェイト (次アクセス遅延) を設定可能 設定範囲：1~8 RSPCK 設定単位：1 RSPCK - SSL 極性変更機能	1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) - シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 - マルチマスタ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 - スレーブ設定時：SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 - SSL 出力のアサートから RSPCK 動作までの遅延 (RSPCK 遅延) を設定可能 設定範囲：1~8 RSPCK 設定単位：1 RSPCK - RSPCK 停止から SSL 出力のネゲートまでの遅延 (SSL ネゲート遅延) を設定可能 設定範囲：1~8 RSPCK 設定単位：1 RSPCK - 次アクセスの SSL 出力アサートのウェイト (次アクセス遅延) を設定可能 設定範囲：1~8 RSPCK 設定単位：1 RSPCK - SSL 極性変更機能
マスタ転送時の制御方式	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、 RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能	- 最大 8 コマンドで構成された転送を連続してループ実行可能 - 各コマンドに以下の項目を設定可能 SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、 RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 - 送信バッファへのライトで転送を起動可能 - SSL ネゲート時の MOSI 信号値を設定可能 RSPCK 自動停止機能
割り込み要因	割り込み要因 受信バッファフル割り込み 送信バッファエンpty割り込み RSPI エラー割り込み (モードフォルト、オーバーラン、パリティエラー) RSPI アイドル割り込み (RSPI アイドル)	割り込み要因 受信バッファフル割り込み 送信バッファエンpty割り込み RSPI エラー割り込み (モードフォルト、オーバーラン、パリティエラー) RSPI アイドル割り込み (RSPI アイドル)
その他の機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能	- CMOS/オープンドレイン出力切り替え機能 - RSPI 初期化機能 - ループバックモード機能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.37 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX113 (RSPI)	RX130 (RSPIa)
SPCR2	SCKASE	—	RSPCK 自動停止機能許可ビット

2.20 静電容量式タッチセンサ

表 2.38 に静電容量式タッチセンサの概要比較を、表 2.39 に静電容量式タッチセンサのレジスタ比較を示します。

表 2.38 静電容量式タッチセンサの概要比較

項目		RX113 (CTSUS)	RX130 (CTSUA)
動作クロック		PCLK、PCLK/2 または PCLK/4	PCLK、PCLK/2 または PCLK/4
端子	RX113: TS0～TS11 RX130: TS0～TS35	静電容量計測端子 (12 チャンネル)	静電容量計測端子 (36 チャンネル)
	TSCAP	LPF (Low-pass filter) 接続用端子	LPF (Low-pass filter) 接続用端子
計測モード	自己容量シングルスキャンモード	自己容量方式による任意の 1 チャンネルの静電容量を計測	自己容量方式による任意の 1 チャンネルの静電容量を計測
	自己容量マルチスキャンモード	自己容量方式による任意の複数チャンネルの静電容量を連続して計測	自己容量方式による任意の複数チャンネルの静電容量を連続して計測
	相互容量フルスキャンモード	相互容量による任意の複数チャンネルの静電容量を連続して計測	相互容量による任意の複数チャンネルの静電容量を連続して計測
ノイズ対策		同期系ノイズ対策、高域ノイズ対策	同期系ノイズ対策、高域ノイズ対策
計測開始条件		- ソフトウェアトリガ - 外部トリガ (イベントリンクコントローラ(ELC) からのイベント入力)	- ソフトウェアトリガ - 外部トリガ (イベントリンクコントローラ(ELC) からのイベント入力)

表 2.39 静電容量式タッチセンサのレジスタ比較

レジスタ	ビット	RX113 (CTSU)	RX130 (CTSUA)
CTSUCR0	CTSUIOC	—	CTSU 送信端子制御ビット
	CTSUTXVSEL	—	CTSU 送信電源選択ビット
CTSUMCH0	RX113: CTSUMCH0[3:0] RX130: CTSUMCH0[5:0]	CTSU 計測チャネル 0 ビット - 自己容量シングルスキャンモード b3 b0 0000: TS0 0001: TS1 0010: TS2 0011: TS3 0100: TS4 0101: TS5 0110: TS6 0111: TS7 1000: TS8 1001: TS9 1010: TS10 1011: TS11 上記以外: 設定後の計測動作開始 (CTSUCR0.CTSUSTRT ビット = 1) は禁止 - 自己容量シングルスキャン以 外の計測モード b3 b0 0000: TS0 0001: TS1 0010: TS2 0011: TS3 0100: TS4 0101: TS5 0110: TS6 0111: TS7 1000: TS8 1001: TS9 1010: TS10 1011: TS11 1111: 計測停止中	CTSU 計測チャネル 0 ビット - 自己容量シングルスキャンモード b5 b0 000000: TS0 : 100011: TS35 上記以外: 設定後の計測動作開始 (CTSUCR0.CTSUSTRT ビット = 1) は禁止 - 自己容量シングルスキャン以 外の計測モード b5 b0 000000: TS0 : 100011: TS35 111111: 計測停止中

レジスタ	ビット	RX113 (CTSU)	RX130 (CTSUa)
CTSUMCH1	RX113: CTSUMCH1[3:0] RX130: CTSUMCH1[5:0]	CTSU 計測チャンネル 1 ビット b3 b0 0 0 0 0 : TS0 0 0 0 1 : TS1 0 0 1 0 : TS2 0 0 1 1 : TS3 0 1 0 0 : TS4 0 1 0 1 : TS5 0 1 1 0 : TS6 0 1 1 1 : TS7 1 0 0 0 : TS8 1 0 0 1 : TS9 1 0 1 0 : TS10 1 0 1 1 : TS11 1 1 1 1 : 計測停止中	CTSU 計測チャンネル 1 ビット b5 b0 0 0 0 0 0 0 : TS0 : 1 0 0 0 1 1 : TS35 1 1 1 1 1 1 : 計測停止中
CTSUCHAC1	CTSUCHAC14	—	CTSU チャンネル有効制御 14 ビット
	CTSUCHAC15	—	CTSU チャンネル有効制御 15 ビット
	CTSUCHAC16	—	CTSU チャンネル有効制御 16 ビット
	CTSUCHAC17	—	CTSU チャンネル有効制御 17 ビット
CTSUCHAC2	—	—	CTSU チャンネル有効制御レジスタ 2
CTSUCHAC3	—	—	CTSU チャンネル有効制御レジスタ 3
CTSUCHAC4	—	—	CTSU チャンネル有効制御レジスタ 4
CTSUCHTRC1	CTSUCHTRC14	—	CTSU チャンネル送受信制御 14 ビット
	CTSUCHTRC15	—	CTSU チャンネル送受信制御 15 ビット
	CTSUCHTRC16	—	CTSU チャンネル送受信制御 16 ビット
	CTSUCHTRC17	—	CTSU チャンネル送受信制御 17 ビット
CTSUCHTRC2	—	—	CTSU チャンネル送受信制御レジスタ 2
CTSUCHTRC3	—	—	CTSU チャンネル送受信制御レジスタ 3
CTSUCHTRC4	—	—	CTSU チャンネル送受信制御レジスタ 4
CTSUERRS	CTSUSPMD[1:0]	—	キャリブレーションモードビット
	CTSUTSOD	—	TS 端子固定出力ビット
	CTSUDRV	—	キャリブレーション設定ビット 3
	CTSUTSOC	—	キャリブレーション設定ビット 7
CTSUTRMR	—	—	CTSU 基準電流調整レジスタ

2.21 12 ビット A/D コンバータ

表 2.40 に 12 ビット A/D コンバータの概要比較を、表 2.41 に 12 ビット A/D コンバータのレジスタ比較を示します。

表 2.40 12 ビット A/D コンバータの概要比較

項目	RX113 (S12ADb)	RX130 (S12ADE)
ユニット数	1 ユニット	1 ユニット
入力チャンネル	17 チャンネル	24 チャンネル
拡張アナログ機能	温度センサ出力、内部基準電圧	温度センサ出力、内部基準電圧
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネル当たり 1.0 μ s (A/D 変換クロック ADCLK=32MHz 動作時)	1 チャンネル当たり 1.4 μ s (A/D 変換クロック ADCLK = 32MHz 動作時)
A/D 変換クロック	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の分周比で設定可能 PCLK : ADCLK 分周比 = 1 : 1、1 : 2、1 : 4、1 : 8、2 : 1、4 : 1 ADCLK の設定はクロック発生回路で行います	周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います
データレジスタ	アナログ入力用 17 本、ダブルトリガモードでの A/D 変換データ二重化用 1 本、温度センサ用 1 本、内部基準電圧用 1 本 A/D 変換結果を 12 ビット A/D データレジスタに保持 加算モード時は A/D 変換結果の加算値を 14 ビットで A/D データレジスタに保持 A/D 変換データの二重化 - 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は A/D データレジスタ y に保持、2 回目の A/D データは二重化レジスタに保持 - シングルスキャンモードとグループスキャンモードでダブルトリガモード選択時のみ二重化が可能	- アナログ入力用 24 本、ダブルトリガモードでの A/D 変換データ二重化用 1 本 - 温度センサ用 1 本 - 内部基準電圧用 1 本 - 自己診断用 1 本 - A/D 変換結果を 12 ビット A/D データレジスタに保持 - A/D 変換結果の 12 ビット精度出力に対応 - 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット / 4 ビットで A/D データレジスタに保持 - ダブルトリガモード（シングルスキャンとグループスキャンモードで選択可能） - 選択した 1 つのチャンネルのアナログ入力の A/D 変換データを 1 回目は対象チャンネルのデータレジスタに保持、2 回目の A/D 変換データは二重化レジスタに保持

項目	RX113 (S12ADb)	RX130 (S12ADE)
動作モード	- シングルスキャンモード：任意に選択した最大 17 チャンネルのアナログ入力を 1 回のみ A/D 変換 温度センサ出力を 1 回のみ A/D 変換 内部基準電圧を 1 回のみ A/D 変換 - 連続スキャンモード：任意に選択した最大 17 チャンネルのアナログ入力を繰り返し A/D 変換 - グループスキャンモード：最大 17 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択した全チャンネルのアナログ入力を 1 回のみ変換 グループ A とグループ B は、各々の変換開始条件を選択することで異なるタイミングで変換開始可能	- シングルスキャンモード：任意に選択した最大 24 チャンネルのアナログ入力を 1 回のみ A/D 変換 温度センサ出力を 1 回のみ A/D 変換 内部基準電圧を 1 回のみ A/D 変換 - 連続スキャンモード：任意に選択した最大 24 チャンネルのアナログ入力を繰り返し A/D 変換 - グループスキャンモード：任意に選択した最大 24 チャンネルのアナログ入力をグループ A とグループ B に分け、グループ単位で選択したアナログ入力を 1 回のみ A/D 変換 グループ A とグループ B は、各々の変換開始条件（同期トリガ）を選択することで異なるタイミングで変換開始可能 - グループスキャンモード（グループ A 優先制御選択時） グループ B の A/D 変換動作中にグループ A のトリガ入力があった場合、グループ B の A/D 変換動作を中断し、グループ A の A/D 変換動作を実施 グループ A の A/D 変換動作終了後、グループ B の A/D 変換動作を再実行（再スキャン）の設定が可能
A/D 変換開始条件	- ソフトウェアトリガ - 同期トリガ MTU、ELC からのトリガ - 非同期トリガ ADTRG0#端子による A/D 変換の開始が可能	- ソフトウェアトリガ - 同期トリガ マルチファンクションタイマパルスユニット（MTU）、イベントリンクコントローラ（ELC）からのトリガ - 非同期トリガ 外部トリガ ADTRG0#端子による A/D 変換動作の開始が可能
機能	- サンプリングステート数可変機能 - A/D 変換値加算モード - ダブルトリガモード（A/D 変換データ二重化機能）	- サンプリングステート数可変機能 12 ビット A/D コンバータの自己診断機能 - A/D 変換値加算モードと平均モードが選択可能 - アナログ入力断線検出機能（ディスチャージ機能/プリチャージ機能） - ダブルトリガモード（A/D 変換データ二重化機能） - A/D データレジスタオートクリア機能 - コンペア機能（ウィンドウ A、ウィンドウ B） - コンペア機能使用時のリングバッファ（16 本）

項目	RX113 (S12ADb)	RX130 (S12ADE)
割り込み要因	- ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生 - ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生 - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI) を発生 - グループスキャンモードでダブルトリガモードの設定では、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI) を発生。 - S12ADI0 または GBADI 割り込みでデータトランスファコントローラ (DTC) を起動可能	- ダブルトリガモードとグループスキャンモードを除き、1回のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生 - ダブルトリガモードの設定では、2回のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生 - グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI) を発生 - グループスキャンモードでダブルトリガモードの設定では、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求 (S12ADI0) を発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求 (GBADI) を発生。 - S12ADI0 または GBADI 割り込みでデータトランスファコントローラ (DTC) を起動可能
イベントリンク機能	- グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生可能 - ELC からのトリガにより A/D 変換開始可能	- グループスキャンモードでのグループ B のスキャン終了を除くスキャン終了時に ELC イベント発生 - グループスキャンモードでのグループ B のスキャン終了時に ELC イベント発生 - すべてのスキャン終了時に ELC イベント発生 - ELC からのトリガによりスキャン開始可能 - シングルスキャンモードでのウィンドウコンペア機能のイベント条件に応じて、ELC イベント発生
基準電圧	- 高電位側基準電圧は VREFH0、AVCC0、内部基準電圧から選択可能 - 低電位側基準電圧は VREFL0 か AVSS0 を選択可能	- 高電位側基準電圧は VREFH0、AVCC0 から選択可能 - 低電位側基準電圧は VREFL0 か AVSS0 を選択可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

注 1. 表記のみの相違です。機能に相違はありません。

表 2.41 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX113	RX130
ADDRy	AD[11:0] (注1)	12 ビット A/D 変換値	A/D 変換値
	AD[13:0] (注1)	14 ビット A/D 変換値加算結果	同一チャネルの A/D 変換値を加算した値
ADDBLDR	AD[11:0] (注1)	12 ビット A/D 変換値	A/D 変換値
	AD[13:0] (注1)	14 ビット A/D 変換値加算結果	同一チャネルの A/D 変換値を加算した値
ADTSDR	AD[11:0] (注1)	12 ビット A/D 変換値	A/D 変換値
	AD[13:0] (注1)	14 ビット A/D 変換値加算結果	同一チャネルの A/D 変換値を加算した値
ADOCDR	AD[11:0] (注1)	12 ビット A/D 変換値	A/D 変換値
	AD[13:0] (注1)	14 ビット A/D 変換値加算結果	同一チャネルの A/D 変換値を加算した値
ADRD	—	—	A/D 自己診断データレジスタ
ADCSR	DBLANS[4:0]	A/D 変換データ二重化チャネル選択ビット	ダブルトリガ対象チャネル選択ビット
	ADHSC	A/D 変換動作モード選択ビット 0 : 通常変換動作 1 : 高速変換動作	A/D 変換動作選択ビット 0 : 高速変換動作 1 : 低電流変換動作
ADANSA	—	A/D チャンネル選択レジスタ A	—
ADANSA0	—	—	A/D チャンネル選択レジスタ A0
ADANSA1	ANSA1[5]	A/D 変換チャネル 21 選択ビット	—
	ANSA100~ANSA115	—	A/D 変換チャネル選択ビット
ADANSB	—	A/D チャンネル選択レジスタ B	—
ADANSB0	—	—	A/D チャンネル選択レジスタ B0
ADANSB1	ANSB1[5]	A/D 変換チャネル 21 選択ビット	—
	ANSB100~ANSB115	—	A/D 変換チャネル選択ビット
ADADS	—	A/D 変換値加算モード選択レジスタ	—
ADADS0	—	—	A/D 変換値加算/ 平均機能チャネル選択レジスタ 0
ADADS1	ADS1[5]	A/D 変換値加算チャネル 21 選択ビット	—
	ADS100~ADS115	—	A/D 変換値加算/平均チャネル選択ビット
ADADC	RX113: ADC[1:0] RX130: ADC[2:0]	加算回数選択ビット	加算回数選択ビット
	AVE	—	平均モードイネーブルビット
ADCER	ACE	自動クリアイネーブルビット	A/D データレジスタ自動クリアイネーブルビット
	DIAGVAL[1:0]	—	自己診断変換電圧選択ビット
	DIAGLD	—	自己診断モード選択ビット
	DIAGM	—	自己診断イネーブルビット

レジスタ	ビット	RX113	RX130
ADSTRGR	RX113: TRSB[3:0] RX130: TRSB[5:0]	グループ B 専用 A/D 変換開始トリガ選択ビット	グループ B 専用 A/D 変換開始トリガ選択ビット
	RX113: TRSA[3:0] RX130: TRSA[5:0]	A/D 変換開始トリガ選択ビット	A/D 変換開始トリガ選択ビット
ADEXICR	TSSAD	温度センサ出力 A/D 変換値加算機能選択ビット 0 : 温度センサ出力 A/D 変換値加算機能非選択 1 : 温度センサ出力 A/D 変換値加算機能選択	温度センサ出力 A/D 変換値加算/ 平均モード選択ビット 0 : 温度センサ出力 A/D 変換値加算/ 平均モード非選択 1 : 温度センサ出力 A/D 変換値加算/ 平均モード選択
	OCSAD	内部基準電圧 A/D 変換値加算モード選択ビット 0 : 内部基準電圧 A/D 変換値加算モード非選択 1 : 内部基準電圧 A/D 変換値加算モード選択	内部基準電圧 A/D 変換値加算/ 平均モード選択ビット 0 : 内部基準電圧 A/D 変換値加算/ 平均モード非選択 1 : 内部基準電圧 A/D 変換値加算/ 平均モード選択
	TSS	温度センサ出力 A/D 変換選択ビット	—
	OCS	内部基準電圧 A/D 変換選択ビット	—
	TSSA	—	温度センサ出力 A/D 変換選択ビット
	OCSA	—	内部基準電圧 A/D 変換選択ビット
ADSSTRn	SST[7:0]	サンプリング時間設定ビット	—
ADDISCR	—	—	A/D 断線検出コントロールレジスタ
ADELCCR	—	—	A/D イベントリンクコントロールレジスタ
ADGSPCR	—	—	A/D グループスキャン優先コントロールレジスタ
ADCMPPCR	—	—	A/D コンペア機能コントロールレジスタ
ADCMPANSR0	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 0
ADCMPANSR1	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 1
ADCMPANSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ
ADCMPPLR0	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0
ADCMPPLR1	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1
ADCMPLER	—	—	A/D コンペア機能ウィンドウ A 拡張入力比較条件設定レジスタ
ADCMPDR0	—	—	A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ

レジスタ	ビット	RX113	RX130
ADCMPDR1	—	—	A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ
ADCMPSR0	—	—	A/D コンペア機能ウィンドウ A チャンステータスレジスタ 0
ADCMPSR1	—	—	A/D コンペア機能ウィンドウ A チャンステータスレジスタ 1
ADCMPSER	—	—	A/D コンペア機能ウィンドウ A 拡張入力チャンネルステータスレジスタ
ADHVREFCNT	HVREFDIS	高電位側基準電圧ディスチャージビット	—
	CSVSEL	高電位側基準電圧選択ビット	—
	HVSEL[1:0]	—	高電位側基準電圧選択ビット
	LVSEL	—	低電位側基準電圧選択ビット
	ADSLP	—	スリープビット
ADWINMON	—	—	A/D コンペア機能ウィンドウ A/B ステータスマニタレジスタ
ADCMPBNSR	—	—	A/D コンペア機能ウィンドウ B チャンネル選択レジスタ
ADWINLLB	—	—	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	—	—	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ
ADCMPBSR	—	—	A/D コンペア機能ウィンドウ B チャンステータスレジスタ
ADBUF _n	—	—	A/D データ格納バッファレジスタ n
ADBUFEN	—	—	A/D データ格納バッファイネーブルレジスタ
ADBUFPTR	—	—	A/D データ格納バッファポインタレジスタ

注 1. 設定条件により使用可能なビット数が異なります。

2.22 D/A コンバータ

表 2.42 に D/A コンバータの概要比較を、表 2.43 に D/A コンバータのレジスタ比較を示します。

表 2.42 D/A コンバータの概要比較

項目	RX113 (R12DAA)	RX130 (DAa)
分解能	12 ビット	8 ビット
出力チャンネル	2 チャンネル	2 チャンネル
アナログモジュールの干渉対策	D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータが出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。 これにより、12 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。	D/A 変換と A/D 変換の干渉対策 12 ビット A/D コンバータが出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。 これにより、8 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
イベントリンク機能（入力）	イベント信号の入力により、DA0 変換開始が可能	イベント信号の入力により、DA0 変換開始が可能

表 2.43 D/A コンバータのレジスタ比較

レジスタ	ビット	RX113 (R12DAA)	RX130 (DAa)
DADRm (m = 0, 1)	—	D/A データレジスタ m - DADPR.DPSEL ビット= 0（データは右詰め） データの配置 : b11~b0 - DADPR.DPSEL ビット= 1（データは左詰め） データの配置 : b15~b4	D/A データレジスタ m - DADPR.DPSEL ビット= 0（データは右詰め） データの配置 : b7~b0 - DADPR.DPSEL ビット= 1（データは左詰め） データの配置 : b15~b8
DAADSCR	DAADST	D/A A/D 同期変換ビット 0 : 12 ビット D/A コンバータは、12 ビット A/D コンバータと同期変換しない（D/A 変換と A/D 変換の干渉対策の無効） 1 : 12 ビット D/A コンバータは、12 ビット A/D コンバータと同期変換する（D/A 変換と A/D 変換の干渉対策の有効）	D/A A/D 同期変換ビット 0 : 8 ビット D/A コンバータは、12 ビット A/D コンバータと同期変換しない（D/A 変換と A/D 変換の干渉対策の無効） 1 : 8 ビット D/A コンバータは、12 ビット A/D コンバータと同期変換する（D/A 変換と A/D 変換の干渉対策の有効）
DAVREFCR	—	D/A VREF 制御レジスタ	—

2.23 RAM

表 2.44 に RAM の概要比較を示します。

表 2.44 RAM の概要比較

項目	RX113	RX130
RAM 容量	最大 64K バイト	最大 48K バイト
RAM アドレス	0000 0000h~0000 7FFFh (32K バイト) 0000 0000h~0000 FFFFh (64K バイト)	0000 0000h~0000 27FFh (10K バイト) 0000 0000h~0000 3FFFh (16K バイト) 0000 0000h~0000 7FFFh (32K バイト) 0000 0000h~0000 BFFFh (48K バイト)
アクセス	- 読み出し、書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能	- 読み出し、書き込みともに 1 サイクルで動作 - RAM 有効/無効選択可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

2.24 フラッシュメモリ(ROM)

表 2.45 にフラッシュメモリの概要比較を示します。

表 2.45 フラッシュメモリの概要比較

項目	RX113	RX130
メモリ空間	- ユーザ領域：最大 512K バイト - データ領域：8K バイト - エクストラ領域：スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納	- ユーザ領域：最大 512K バイト - データ領域：8K バイト - エクストラ領域：スタートアップ領域情報、アクセスウィンドウ情報、ユニーク ID を格納
ソフトウェアコマンド	- 以下のソフトウェアコマンドを実装 プログラム、ブランクチェック、ブロックイレース、ユニーク ID リード - エクストラ領域のプログラム用に以下のコマンドを実装 スタートアップ領域情報プログラム、アクセスウィンドウ情報プログラム	- 以下のソフトウェアコマンドを実装 プログラム、ブランクチェック、ブロックイレース、ユニーク ID リード - エクストラ領域のプログラム用に以下のコマンドを実装 スタートアップ領域情報プログラム、アクセスウィンドウ情報プログラム
イレース後の値	- ROM : FFh - E2 データフラッシュ : FFh	- ROM : FFh - E2 データフラッシュ : FFh
割り込み	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み (FRDYI) が発生	ソフトウェアコマンド処理の完了、または強制停止処理の完了により割り込み (FRDYI) が発生
オンボードプログラミング	ブートモード (SCI インタフェース) - シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1) を調歩同期式モードで使用 - ユーザ領域とデータ領域を書き換え可能 ブートモード (FINE インタフェース) - FINE を使用 - ユーザ領域とデータ領域を書き換え可能 ブートモード (USB インタフェース) - USB2.0 ファンクションモジュールのチャンネル 0 (USB0) を使用 - ユーザ領域とデータ領域を書き換え可能 - セルフパワー、バスパワーいずれのモードでもフラッシュ書き換えが可能 - USB ケーブルだけを用いてパソコンと接続が可能 セルフプログラミング (シングルチップモード) - ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能	ブートモード (SCI インタフェース) - シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1) を調歩同期式モードで使用 - ユーザ領域とデータ領域を書き換え可能 ブートモード (FINE インタフェース) - FINE を使用 - ユーザ領域とデータ領域を書き換え可能 セルフプログラミング (シングルチップモード) - ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能
オフボードプログラミング	本 MCU に対応したフラッシュプログラマを使用して、ユーザ領域とデータ領域の書き換えが可能	本 MCU に対応したフラッシュプログラマを使用して、ユーザ領域とデータ領域の書き換えが可能

項目	RX113	RX130
ID コードプロテクト	• ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 • オンチップデバッグエミュレータ接続時、ID コードにより制御可能	• ブートモード時、シリアルプログラマとの接続の許可または禁止を、ID コードにより制御可能 • オンチップデバッグエミュレータ接続時、ID コードにより制御可能
スタートアッププログラム保護機能	ブロック 0~15 の書き換えを安全に行うための機能	ブロック 0~15 の書き換えを安全に行うための機能
エリアプロテクション	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能	セルフプログラミング時、ユーザ領域内の指定された範囲のみ書き換えを許可し、それ以外への書き換えを禁止することが可能
バックグラウンドオペレーション (BGO) 機能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能

2.25 パッケージ(LFQFP64/100 のみ)

LFQFP64、LFQFP100 のパッケージの外形図に一部差分がありますので、基板設計時には留意ください。

詳細は、「RX ファミリ間の移行設計ガイド パッケージ外形寸法の相違点」(R01AN4591JJ)を参照してください。

表 2.46 パッケージコードの比較

パッケージ	RX113	RX130
64 ピン LFQFP	PLQP0064KB-A	PLQP0064KB-C
100 ピン LFQFP	PLQP0100KB-A	PLQP0100KB-B

3. 端子機能の比較

表 3.1、表 3.2 に RX113 グループ、RX130 グループで相違がある端子（100 ピン LFQFP、64 ピン LFQFP）のみを示します。いずれかのグループにしか存在しない項目は青字にしています。どちらのグループにも存在し、相違点がない項目は黒字にしています。

詳細は「5. 参考ドキュメント」のユーザーズマニュアル ハードウェア編を参照してください。

表 3.1 相違がある端子一覧（100 ピン LFQFP）

LFQFP 100-Pin No.	RX113	RX130
1	P04/MTIOC0A/POE2#/TMCI3/SCK6/TS1	P06
2	PJ0/DA0	P03/DA0
3	P02/MTIOC0D/POE3#/TMRI3/RXD6/SMISO6/SSCL6/TS2	P04
4	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#/TS3	PJ3/MTIOC3C/CTS6#/RTS6#/SS6#
5	P25/MTIOC4C/MTCLKB/TS4/ADTRG0#	VCL
6	P24/MTIOC4A/MTCLKA/TMRI1/TS5	PJ1/MTIOC3A
7	P23/MTIOC3D/MTCLKD/CTS0#/RTS0#/SS0#/TS6	MD/FINED
8	P22/MTIOC3B/MTCLKC/TMO0/SCK0/TS7	XCIN
9	P21/MTIOC1B/TMCI0/RXD0/SMISO0/SSCL0/TS8	XCOUT
10	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/SSDA0/TS9	RES#
11	P27/MTIOC2B/TMCI3/SCK12/SCK1/RXD6/SMISO6/SSCL6/TS10/IRQ3/ADTRG0#/CACREF/CMPA2	XTAL/P37
12	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/USB0_VBUSEN/TXD6/SMOSI6/SSDA6/TSCAP	VSS
13	P30/MTIOC4B/POE8#/TMRI3/RXD1/SMISO1/SSCL1/CAPH/IRQ0	EXTAL/P36
14	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/SS1#/CAPL/IRQ1	VCC
15	MD/FINED	P35/NMI
16	RES#	P34/MTIOC0A/TMCI3/POE2#/SCK6/IRQ4
17	XCOUT	P33/MTIOC0D/TMRI3/POE3#/RXD6/SMISO6/SSCL6/IRQ3
18	XCIN/PH7	P32/MTIOC0C/TMO3/TXD6/SMOSI6/SSDA6/TS0/IRQ2/RTCOUT
19	UPSEL/P35/NMI	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/SS1#/TS1/IRQ1
20	XTAL	P30/MTIOC4B/POE8#/TMRI3/RXD1/SMISO1/SSCL1/TS2/IRQ0
21	EXTAL	P27/MTIOC2B/TMCI3/SCK1/TS3
22	VCL	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/TS4
23	VSS	P25/MTIOC4C/MTCLKB/ADTRG0#
24	VCC	P24/MTIOC4A/MTCLKA/TMRI1
25	P32/MTIOC0C/RTCOUT/TMO3/TXD6/SMOSI6/SSDA6/CTS6#/RTS6#/SS6#/TS11/IRQ2	P23/MTIOC3D/MTCLKD/CTS0#/RTS0#/SS0#

LFQFP 100-Pin No.	RX113	RX130
26	P17/MTIOC0C/MTIOC3A/MTIOC3B/POE8#/TMO1/SCK1/MISOA/SDA0/RXD12/RXD12/S MISO12/SSCL12/IRQ7	P22/MTIOC3B/MTCLKC/TMO0/SCK0
27	P16/MTIOC3C/MTIOC3D/RTCOU/TMO2/TXD1/SMOSI1/SSDA1/MOSIA/SCL0/USB0_VBUS/USB0_VBUSEN/USB0_OVRCURB/IRQ6/ADTRG0#	P21/MTIOC1B/TMCI0/RXD0/SMISO0/SSCL0
28	P15/MTIOC0B/MTCLKB/TMCI2/RXD1/SMISO1/SSCL1/RSPCKA/IRQ5/CLKOUT/CACREF	P20/MTIOC1A/TMRI0/TXD0/SMOSI0/SSDA0
29	UB#/P14/MTIOC0A/MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1#/SS1#/SSLA0/TXD12/TXD12/SIOX12/SMOSI12/SSDA12/USB0_OVRCURB/IRQ4	(5V トレラント) /P17/MTIOC3A/MTIOC3B/TMO1/POE8#/SCK1/MISOA/SDA/IRQ7
30	VCC_USB	(5V トレラント) /P16/MTIOC3C/MTIOC3D/TMO2/TXD1/SMOSI1/SSDA1/MOSIA/SCL/IRQ6/RTCOU/ADTRG0#
31	USB0_DM	P15 MTIOC0B/MTCLKB/TMCI2/RXD1/SMISO1/SSCL1/TS5/IRQ5
32	USB0_DP	P14 MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1#/SS1#/TS6/IRQ4
33	VSS_USB	(5V トレラント) /P13/MTIOC0B/TMO3/SDA/IRQ3
34	P13/MTIOC0B/TMO3/CTS12#/RTS12#/SS12#/CTS0#/RTS0#/SS0#/SEG00/IRQ3	(5V トレラント) /P12/TMCI1/SCL/IRQ2
35	P12/TMCI1/SCK12/SCK0/SEG01/IRQ2	PH3/TMCI0/TS7
36	P11/MTIC5U/POE0#/RXD12/RXD12/SMISO12/SSCL12/RXD0/SMISO0/SSCL0/SEG02/IRQ7	PH2/TMRI0/TS8/IRQ1
37	P10/MTIC5V/POE1#/TXD12/TXD12/SIOX12/SMOSI12/SSDA12/TXD0/SMOSI0/SSDA0/SEG03/IRQ6	PH1/TMO0/TS9/IRQ0
38	P56/MTIOC1A/MTIC5W/POE2#/TXD1/SMOSI1/SSDA1/SEG04/IRQ5	PH0/TS10/CACREF
39	P53/MTIOC2B SSLA0/CTS2#/RTS2#/SS2#/SEG05	P55/MTIOC4D/TMO3/TS11
40	P52/MISOA/RXD2/SMISO2/SSCL2/SEG06	P54/MTIOC4B/TMCI1/TS12
41	P51/MTIOC4C/RSPCKA/SCK2/SEG07	P53
42	P50/MTIOC2A/MOSIA/TXD2/SMOSI2/SSDA2/SEG08	P52/PMC1
43	P55/MTIOC4D/TMO3/VL1	P51/PMC0
44	P54/MTIOC4B/TMCI1/VL2	P50
45	PC7/MTIOC3A/MTCLKB/TMO2/TXD1/SMOSI1/SSDA1/MISOA/TXD8/SMOSI8/SSDA8/USB0_OVRCURB/VL3/CACREF	PC7/MTIOC3A/MTCLKB/TMO2/MISOA/TXD8/SMOSI8/SSDA8/TS13/CACREF
46	PC6/MTIOC3C/MTCLKA/TMCI2/RXD1/SMISO1/SSCL1/MOSIA/RXD8/SMISO8/SSCL8/USB0_EXICEN/VL4	PC6/MTIOC3C/MTCLKA/TMCI2/MOSIA/RXD8/SMISO8/SSCL8/TS14
47	PC5/MTIOC3B/MTCLKD/TMRI2/SCK1/RSPCKA/SCK8/USB0_ID/COM0	PC5/MTIOC3B/MTCLKD/TMRI2/RSPCKA/SCK8/TS15
48	PC4/MTIOC3D/MTCLKC/POE0#/TMCI1/SSLA0/CTS8#/RTS8#/SS8#/SCK5/USB0_VBUSEN/USB0_VBUS/COM1/IRQ2/CLKOUT	PC4/MTIOC3D/MTCLKC/POE0#/TMCI1/SSLA0/CTS8#/RTS8#/SS8#/SCK5/TSCAP

LFQFP 100-Pin No.	RX113	RX130
49	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5/IRTXD5/COM2	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5/TS16
50	PC2/MTIOC4B/RXD5/SMOSI5/SSCL5/IRRXD5/SSLA3/COM3	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/SSLA3/TS17
51	PC1/MTIOC3A/SCK5/SSLA2/SEG09	PC1/MTIOC3A/SCK5/SSLA2
52	PC0/MTIOC3C/CTS5#/RTS5#/SS5#/SSLA1/SEG10	PC0/MTIOC3C/CTS5#/RTS5#/SS5#/SSLA1
53	PB7/MTIOC3B/TXD9/SMOSI9/SSDA9/SSITXD0/SEG11/COM4	PB7/MTIOC3B/TXD9/SMOSI9/SSDA9/TS18
54	PB6/MTIOC3D/RXD9/SMISO9/SSCL9/SSIRXD0/SEG12/COM5	PB6/MTIOC3D/RXD9/SMISO9/SSCL9/TS19
55	PB5/MTIOC1B/MTIOC2A/POE1#/TMRI1/SCK9/SSISCK0/SEG13/COM6	PB5/MTIOC1B/MTIOC2A/POE1#/TMRI1/SCK9/TS20
56	PB4/CTS9#/RTS9#/SS9#/SEG14	PB4/CTS9#/RTS9#/SS9#/TS21
57	PB3/MTIOC0A/MTIOC3B/MTIOC4A/POE3#/TMO0/SCK6/AUDIO_MCLK/USB0_OVRCURA/SEG15/COM7	PB3/MTIOC0A/MTIOC4A/POE3#/TMO0/SCK6/TS22
58	PB2/CTS6#/RTS6#/SS6#/SEG16	PB2/CTS6#/RTS6#/SS6#/TS23
59	PB1/MTIOC0C/MTIOC4C/TMCI0 TXD6/SMOSI6/SSDA6/SSIWS0/SEG17/IRQ4	PB1/MTIOC0C/MTIOC4C/TMCI0 TXD6/SMOSI6/SSDA6/TS24/IRQ4/CMPOB1
60	VCC	VCC
61	PB0/MTIOC0C/MTIC5W/RTCOUT/SCL0/RSPCKA/RXD6/SMISO6/SSCL6/IRQ2/ADTRG0#	PB0/MTIC5W/RSPCKA/RXD6/SMISO6/SSCL6/TS25
62	VSS	VSS
63	PA6/MTIC5V/MTCLKB/MTIOC2A/POE2#/TMCI3/CTS5#/RTS5#/SS5#/SDA0/MOSIA/RXD8/SMISO8/SSCL8/IRQ3	PA7/MISOA
64	PA7/TXD8/SMOSI8/SSDA8/SEG18	PA6/MTIC5V/MTCLKB/TMCI3/POE2#/CTS5#/RTS5#/SS5#/MOSIA/TS26
65	PA5/SCK8/SEG19	PA5/RSPCKA/TS27
66	PA4/MTIOC2B/MTIC5U/MTCLKA/TMRI0/TXD5/SMOSI5/SSDA5/IRTXD5/SSLA0/CTS8#/RTS8#/SS8#/SEG20/IRQ5/CVREFB1	PA4/MTIC5U/MTCLKA/TMRI0/TXD5/SMOSI5/SSDA5/SSLA0/TS28/IRQ5/CVREFB1
67	PA3/MTIOC0D/MTIOC1B/MTCLKD/POE0#/RXD5/SMISO5/SSCL5/IRRXD5/MISOA/SEG21/IRQ6/CMPB1	PA3/MTIOC0D/MTCLKD/RXD5/SMISO5/SSCL5/TS29/IRQ6/CMPB1
68	PA2/RXD5/SMISO5/SSCL5/IRRXD5/SSLA3/SEG22	PA2/RXD5/SMISO5/SSCL5/SSLA3/TS30
69	PA1/MTIOC0B/MTCLKC/RTCOUT/SCK5/SSLA2/SEG23	PA1/MTIOC0B/MTCLKC/SCK5/SSLA2/TS31
70	PA0/MTIOC4A/SSLA1/SEG24/CACREF	PA0/MTIOC4A/SSLA1/TS32/CACREF
71	PF7/MTIOC3A/SEG25	PE7/IRQ7/AN023
72	PF6/MTIOC3C/SEG26	PE6/IRQ6/AN022
73	PE5/MTIOC2B/MTIOC4C/MISOA/TXD9/SMOSI9/SSDA9/SEG27/IRQ5/AN013/CMPOB1	PE5/MTIOC2B/MTIOC4C/IRQ5/AN021/CMPOB0
74	PE4/MTIOC1A/MTIOC3A/MTIOC4D/MOSIA/RXD9/SMISO9/SSCL9/SSIWS0/SEG28/IRQ4/AN012	PE4/MTIOC1A/MTIOC4D/TS33/AN020/CMPA2/CLKOUT
75	PE3/MTIOC0A/MTIOC1B/MTIOC4B/POE8#/CTS12#/RTS12#/SS12#/RSPCKA/SCK9/AUDIO_MCLK/SEG29/IRQ3/AN011	PE3/MTIOC4B/POE8#/CTS12#/RTS12#/SS12#/TS34/AN019/CLKOUT

LFQFP 100-Pin No.	RX113	RX130
76	PE2/MTIOC4A/RXD12/RXDX12/SMISO12/SSCL12/ SSIRXD0/SEG30/IRQ7/AN010/CVREFB0	PE2/MTIOC4A/RXD12/RXDX12/SMISO12/SSCL12/ TS35/IRQ7/AN018/CVREFB0
77	PE1/MTIOC4C/TXD12/TXDX12/SIOX12/SMOSI12/SSDA12/ SSITXD0/SEG31/IRQ1/AN009/CMPB0	PE1/MTIOC4C/TXD12/TXDX12/SIOX12/SMOSI12/SSDA12/ AN017/CMPB0
78	PE0/MTIOC2A/POE3#/ SCK12/CTS9#/RTS9#/SS9#/SSISCK0/SEG32/IRQ0/AN008	PE0/SCK12/ AN016
79	PE7/SEG33/IRQ7/AN015/CMPOB0	PD7/MTIC5U/POE0#/IRQ7/AN031
80	PE6/SEG34/IRQ6/AN014	PD6/MTIC5V/POE1#/IRQ6/AN030
81	PD4/POE3#/SEG35/IRQ4	PD5/MTIC5W/POE2#/IRQ5/AN029
82	PD3/POE8#/SEG36/IRQ3	PD4/POE3#/IRQ4/AN028
83	PD2/MTIOC4D/SEG37/IRQ2	PD3/POE8#/IRQ3/AN027
84	PD1/MTIOC4B/SEG38/IRQ1	PD2/MTIOC4D/SCK6/IRQ2/AN026
85	PD0/SEG39/IRQ0	PD1/MTIOC4B/RXD6/SMISO6/SSCL6/IRQ1/AN025
86	P92/AN021	PD0/TXD6/SMOSI6/SSDA6/IRQ0/AN024
87	P91/AN007	P47/AN007
88	P46/AN006	P46/AN006
89	P90/AN005	P45/AN005
90	P44/AN004	P44/AN004
91	P43/AN003	P43/AN003
92	VREFL/P42/AN002	P42/AN002
93	VREFH/P41/AN001	P41/AN001
94	VREFL0/PJ7	VREFL0/PJ7
95	P40/AN000	P40/AN000
96	VREFH0/PJ6	VREFH0/PJ6
97	AVSS0	AVCC0
98	AVCC0	P07/ADTRG0#
99	P07/TXD6/SMOSI6/SSDA6/TS0/ADTRG0#	AVSS0
100	PJ2/DA1	P05/DA1

表 3.2 相違がある端子一覧 (64 ピン LFQFP)

LFQFP 64-Pin No.	RX113	RX130
1	PJ0/DA0	P03
2	P27/MTIOC2B/TMCI3/SCK1/SCK12/RXD6/S MISO6/SSCL6/IRQ3/COMP2/CACREF/ADTR G0#	VCL
3	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/ USB0_VBUSEN/TXD6/SMOSI6/SSDA6	MD/FINED
4	P30/MTIOC4B/POE8#/TMRI3/RXD1/SMISO1/ SSCL1/CAPH/IRQ0	XCIN
5	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/SS1#/C APL/IRQ1	XCOUT
6	MD/FINED	RES#
7	RES#	XTAL/P37
8	XCOUT	VSS
9	XCIN/PH7	EXTAL/P36
10	UPSEL/P35/NMI	VCC
11	XTAL	P35/NMI
12	EXTAL	P32/MTIOC0C/TMO3/TXD6/SMOSI6/SSDA6/ TS0/IRQ2/RTCOUT
13	VCL	P31/MTIOC4D/TMCI2/CTS1#/RTS1#/SS1#/T S1/IRQ1
14	VSS	P30/MTIOC4B/TMRI3/POE8#/RXD1/SMISO1/ SSCL1/TS2/IRQ0
15	VCC	P27/MTIOC2B/TMCI3/SCK1/TS3
16	P32/MTIOC0C/RTCOUT/TMO3/TXD6/SMOSI 6/SSDA6/CTS6#/RTS6#/ SS6# IRQ2	P26/MTIOC2A/TMO1/TXD1/SMOSI1/SSDA1/ TS4
17	P17/MTIOC0C/MTIOC3A/MTIOC3B/POE8#/T MO1/SCK1/MISOA/SDA0/RXD12/RXD12/S MISO12/SSCL12/IRQ7	(5V/トレラント) /P17/MTIOC3A/MTIOC3B/ TMO1/POE8#/SCK1/MISOA/SDA/IRQ7
18	P16/MTIOC3C/MTIOC3D/TMO2/TXD1/SMOSI 1/SSDA1/MOSIA/SCL0/USB0_VBUS/USB0_V BUSEN/USB0_OVRCURB/IRQ6/RTCOUT/AD TRG0#	(5V/トレラント) /P16/MTIOC3C/MTIOC3D/ TMO2/TXD1/SMOSI1/SSDA1/MOSIA/SCL/IR Q6/RTCOUT/ ADTRG0#
19	P15/MTIOC0B/MTCLKB/TMCI2/RXD1/SMISO 1/SSCL1/RSPCKA/IRQ5/CLKOUT/CACREF	P15/MTIOC0B/MTCLKB/TMCI2/RXD1/SMISO 1/SSCL1/TS5/IRQ5
20	UB#/P14/MTIOC0A/MTIOC3A/MTCLKA/TMRI 2/CTS1#/RTS1#/SS1#/SSLA0/TXD12/TXD1 2/SIOX12/SMOSI12/SSDA12/USB0_OVRCU RA/IRQ4	P14/MTIOC3A/MTCLKA/TMRI2/CTS1#/RTS1 #/SS1#/TS6/IRQ4
21	VCC_USB	PH3/TMCI0/TS7
22	USB0_DM	PH2/TMRI0/TS8/IRQ1
23	USB0_DP	PH1/TMO0/TS9/IRQ0
24	VSS_USB	PH0/TS10/CACREF
25	P55/MTIOC4D/TMO3/VL1	P55/MTIOC4D/TMO3/TS11
26	P54/MTIOC4B/TMCI1/VL2	P54/MTIOC4B/TMCI1/TS12
27	PC7/MTIOC3A/MTCLKB/TMO2/TXD1/SMOSI 1/SSDA1/MISOA/TXD8/SMOSI8/SSDA8/USB 0_OVRCURB/VL3/CACREF	PC7/MTIOC3A/TMO2/MTCLKB/MISOA/TS13/ CACREF

LFQFP 64-Pin No.	RX113	RX130
28	PC6/MTIOC3C/MTCLKA/TMCI2/RXD1/SMISO1/SSCL1/MOSIA/RXD8/SMISO8/SSCL8/USB0_EXICEN/VL4	PC6/MTIOC3C/MTCLKA/TMCI2/MOSIA/TS14
29	PC5/MTIOC3B/MTCLKD/TMRI2/SCK1/RSPCKA/SCK8/USB0_ID/COM0	PC5/MTIOC3B/MTCLKD/TMRI2/RSPCKA/TS15
30	PC4/MTIOC3D/MTCLKC/POE0#/TMCI1/SSLA0/CTS8#/RTS8#/SS8#/SCK5/USB0_VBUSEN/USB0_VBUS/COM1/IRQ2/CLKOUT	PC4/MTIOC3D/MTCLKC/TMCI1/POE0#/SCK5/SSLA0/TSCAP
31	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5/IRTXD5/COM2	PC3/MTIOC4D/TXD5/SMOSI5/SSDA5/TS16
32	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/SSLA3/IRRXD5/COM3	PC2/MTIOC4B/RXD5/SMISO5/SSCL5/SSLA3/TS17
33	PB7/PC1/MTIOC3B/TXD9/SMOSI9/SSDA9/SITXD0/SEG11/COM4	PB7/PC1/MTIOC3B/TS18
34	PB6/PC0/MTIOC3D/RXD9/SMOSI9/SSCL9/SIRXD0/SEG12/COM5	PB6/PC0/MTIOC3D/TS19
35	PB5/MTIOC2A/MTIOC1B/POE1#/TMRI1/SCK9/SSISCK0/SEG13/COM6	PB5/MTIOC2A/MTIOC1B/TMRI1/POE1#/TS20
36	PB3/MTIOC0A/MTIOC3B/MTIOC4A/POE3#/TMO0/SCK6/AUDIO_MCLK/USB0_OVRCURA/SEG15/COM7	PB3/MTIOC0A/MTIOC4A/TMO0/POE3#/SCK6/TS22
37	PB1/MTIOC0C/MTIOC4C/TMCI0/TXD6/SMOSI6/SSDA6/SSIWS0/SEG17/IRQ4	PB1/MTIOC0C/MTIOC4C/TMCI0/TXD6/SMOSI6/SSDA6/TS24/IRQ4/CMPOB1
38	VCC	VCC
39	PB0/MTIC5W/MTIOC0C/RTCOUT/SCL0/RSPCKA/RXD6/SMOSI6/SSCL6/IRQ2/ADTRG0#	PB0/MTIC5W/RXD6/SMISO6/SSCL6/RSPCKA/TS25
40	VSS	VSS
41	PA6/MTIC5V/MTCLKB/MTIOC2A/POE2#/TMCI3/CTS5#/RTS5#/SS5#/SDA0/MOSIA/IRQ3	PA6/MTIC5V/MTCLKB/TMCI3/POE2#/CTS5#/RTS5#/SS5#/MOSIA/TS26
42	PA4/MTIC5U/MTCLKA/MTIOC2B/TMRI0/TXD5/SMOSI5/SSDA5/IRTXD5/SSLA0/SEG20/IRQ5/CVREFB1	PA4/MTIC5U/MTCLKA/TMRI0/TXD5/SMOSI5/SSDA5/SSLA0/TS28/IRQ5/CVREFB1
43	PA3/MTIOC0D/MTCLKD/MTIOC1B/POE0#/RXD5/SMISO5/SSCL5/IRRXD5/MISOA/SEG21/IRQ6/CMPB1	PA3/MTIOC0D/MTCLKD/RXD5/SMISO5/SSCL5/TS29/IRQ6/CMPB1
44	PA1/MTIOC0B/MTCLKC/RTCOUT/SCK5/SSLA2/SEG23	PA1/MTIOC0B/MTCLKC/SCK5/SSLA2/TS31
45	PA0/MTIOC4A/SSLA1/SEG24/CACREF	PA0/MTIOC4A/SSLA1/TS32/CACREF
46	PE5/MTIOC4C/MTIOC2B/MISOA/TXD9/SMOSI9/SSDA9/SEG27/IRQ5/AN013/CMPOB1	PE5/MTIOC4C/MTIOC2B/IRQ5/AN021/CMPOB0
47	PE4/MTIOC4D/MTIOC1A/MTIOC3A/MOSIA/RXD9/SMISO9/SSCL9/SSIWS0/SEG28/IRQ4/AN012	PE4/MTIOC4D/MTIOC1A/TS33/AN020/CMPA2/CLKOUT
48	PE3/MTIOC0A/MTIOC1B/MTIOC4B/POE8#/CTS12#/RTS12#/SS12#/RSPCKA/SCK9/AUDIO_MCLK/SEG29/IRQ3/AN011	PE3/MTIOC4B/POE8#/CTS12#/RTS12#/SS12#/TS34/AN019/CLKOUT
49	PE2/MTIOC4A/RXD12/RXDX12/SMISO12/SSCL12/RXDX12/SSIRXD0/SEG30/IRQ7/AN010/CVREFB0	PE2/MTIOC4A/RXD12/RXDX12/SMISO12/SSCL12/TS35/IRQ7/AN018/CVREFB0
50	PE1/MTIOC4C/TXD12/TXDX12/SIOX12/SMOSI12/SSDA12/SSITXD0/SEG31/IRQ1/AN009/CMPB0	PE1/MTIOC4C/TXD12/TXDX12/SIOX12/SMOSI12/SSDA12/AN017/CMPB0

LFQFP 64-Pin No.	RX113	RX130
51	PE0/MTIOC2A/POE3#/SCK12/CTS9#/RTS9#/ SS6#/SSISCK0/SEG32/IRQ0/AN008	PE0/SCK12/AN016
52	PE7/SEG33/IRQ7/AN015/CMPOB0	P47/AN007
53	PE6/SEG34/IRQ6/AN014	P46/AN006
54	PD2/MTIOC4D/SEG37/IRQ2	P45/AN005
55	PD1/MTIOC4B/SEG38/IRQ1	P44/AN004
56	PD0/SEG39/IRQ0	P43/AN003
57	VREFL/P42/AN002	P42/AN002
58	VREFH/P41/AN001	P41/AN001
59	VREFL0/PJ7	VREFL0/PJ7
60	P40/AN000	P40/AN000
61	VREFH0/PJ6	VREFH0/PJ6
62	AVSS0	AVCC0
63	AVCC0	P05/DA1
64	PJ2/DA1	AVSS0

4. 移行の際の留意点

RX113 グループと RX130 グループの相違について、いくつかの留意点があります。動作電圧範囲を「4.1 動作電圧範囲」、ハードウェアに関する留意点を「4.2 端子設計の留意点」、ソフトウェアに関する留意点を「4.3 機能設定の留意点」で説明します。なお以下は 100 ピンについての説明です。

4.1 動作電圧範囲

4.1.1 電源電圧

RX113 グループと RX130 グループでは電源電圧範囲が異なります。

表 4.1 に電源電圧範囲の仕様比較を示します。

表 4.1 電源電圧範囲の仕様比較

項目	RX113	RX130
VCC (USB 未使用時)	1.8V~3.6V (注1) (注2)	1.8V~5.5V (注1)
VCC (USB 使用時)	3.0V~3.6V (注1) (注2)	—
AVCC0	1.8V~3.6V	1.8V~5.5V
VREFH0	1.8V~AVCC0	1.8V~AVCC0
VREFH	1.8V~AVCC0	—
VCC_USB	VCC と同電位	—

注 1. VCC $\geq$ 2.0V の時、AVCC0 と VCC は使用範囲内で独立して設定可能

VCC<2.0V の時、AVCC0=VCC

注 2. PJ0、PJ2 端子の電圧と VCC、AVCC0 には、以下の制約があります。

12 ビット D/A コンバータ使用時：ポート J0、J2 端子電圧 (D/A 出力電圧) $\leq$ VCC

汎用ポート選択時：VCC $\leq$ AVCC0

4.2 端子設計の留意点

RX113 と RX130 に共通して搭載している機能に互換性があります。但し、端子機能のレイアウトについては、相違がありますので「3 端子機能の比較」および RX130 ユーザーズマニュアル ハードウェア編をご確認の上、基板設計を行ってください。

4.2.1 USB 端子

VCC_USB 端子、VSS_USB 端子、USB0_VBUS 端子、USB0_VBUSEN 端子、USB0_OVRCURA 端子、USB0_OVRCURB 端子、USB0_EXICEN 端子、USB0_ID 端子、USB0_DM 端子、USB0_DP 端子および USBc 機能は、RX113 グループの MCU には存在しますが、RX130 グループの MCU には存在しません。

4.2.2 発振子接続端子

RX130 グループは、メインクロックを使用しない場合、EXTAL 端子、XTAL 端子を汎用ポート P36、P37 として使用することができます。汎用ポートとして使用する場合は、メインクロック停止設定 (MOSCCR.MOSTP = 1) で使用してください。ただし、メインクロックを使用するシステムにおいては EXTAL 端子、XTAL 端子を汎用ポートとして使用しないでください。

メインクロックを使用する場合は、P36、P37 を出力に設定しないでください。

RX113 グループは、EXTAL 端子、XTAL 端子を汎用ポートとして使用することはできません。

外部クロックを入力する場合は、外部クロック入力の接続先にご留意ください。

RX113 グループは XTAL 端子に、RX130 グループは EXTAL 端子に接続ください。

4.2.3 A/D コンバータ用のアナログ入力端子

AN008 端子～AN015 端子の 8 チャンネルは、RX130 グループの MCU には存在しますが、RX113 グループの MCU には存在しません。

AN016 端子～AN020 端子、AN022 端子～AN031 端子の 15 チャンネルは、RX113 グループの MCU には存在しますが、RX130 グループの MCU には存在しません。

4.2.4 D/A コンバータ用のアナログ入力端子

VREFH 端子、VREFL 端子は、RX113 グループの MCU には存在しますが、RX130 グループの MCU には存在しません。

RX113 グループでは、AVCC0 と VCC の電圧は個別に設定可能ですが、以下の制約があります。

- PJ0 端子と PJ2 端子を D/A コンバータの出力端子として使用する場合は、D/A コンバータの出力電圧が VCC の電圧より高くないようにしてください。
- PJ0 端子と PJ2 端子を入出力ポートとして使用する場合は、VCC の電圧が AVCC0 の電圧より高くないようにしてください。
- PJ0 端子と PJ2 端子を使用しない場合は、本制約はありません。

4.2.5 モード設定端子

P14/UB#端子およびブートモード（USB インタフェース）は、RX113 グループの MCU には存在しますが、RX130 グループの MCU には存在しません。

表 4.2 にモード設定端子と動作モードを示します。

モード設定端子についての留意点は 100 ピンパッケージ、80 ピンパッケージ、64 ピンパッケージ、および 48 ピンパッケージに共通した事項です。

表 4.2 モード設定端子と動作モード

モード設定端子		動作モード	
MD	UB#	RX113	RX130
High	—	シングルチップモード	
Low	—	—	ブートモード（SCI インタフェース）
Low	Low	ブートモード（USB インタフェース）	—
Low	High またはオープン	ブートモード（SCI インタフェース）	—

4.2.6 汎用入出力ポート

ポート P03、P05、P06、P33、P34、P36、P37、P45、P47、PD5～PD7、PH0～PH3、PJ1 は RX113 グループの MCU に存在しません。

ポート P02、P10、P11、P56、P90～P92、PF6、PF7、PH7、PJ0、PJ2 は RX130 グループの MCU に存在しません。

他の汎用入出力ポートに変更してください。

RX113 グループでは P40～P44、P46、P90～P92、PJ6、PJ7 が、RX130 グループでは P03～P07、P40～P47、PJ6、PJ7 のポートが AVCC 依存の入出力ポートのため注意が必要です。これらの端子を使用しない場合は、入力に設定して 1 端子ごとに抵抗を介して AVCC に接続（プルアップ）するか、1 端子ごとに抵抗を介して AVSS に接続（プルダウン）してください。または、出力に設定して端子を開放してください。

出力に設定して端子を開放する場合、リセット解除直後は端子が入力設定になっていますので、入力になっている間は端子電圧のレベルが不定となり、電源電流が増加する場合があります。

4.3 機能設定の留意点

RX113 グループの MCU で動作するソフトウェアは RX130 グループのソフトウェアに対し、高い互換性があります。しかし、動作タイミングや電氣的特性などが異なるため、十分に評価してください。

以下は RX113 グループの MCU と RX130 グループの MCU で異なる機能の設定に関し、ソフトウェアでの留意点について掲載しております。

モジュールおよび機能の相違点の詳細については「2. 仕様の概要比較」を参照してください。本アプリケーションノートを適用する場合、十分評価してください。

4.3.1 オプション設定メモリ

フラッシュメモリ上のオプション機能選択レジスタ 0 (OFS0)、およびオプション機能選択レジスタ 1 (OFS1) は、RX113 グループの MCU と、RX130 グループの MCU で異なります。設定値を適切な値に変更してください。

相違点は「2.4 オプション設定メモリ」を参照してください。詳細は「5. 参考ドキュメント」のユーザーズマニュアル ハードウェア編を参照してください。

4.3.2 動作モード

ブートモード (USB インタフェース) は、RX113 グループの MCU には存在しますが、RX130 グループの MCU には存在しません。

4.3.3 クロック発生回路

RX113 グループには USB 専用 PLL 回路がありますが、RX130 グループには USB 専用 PLL 回路はありません。また、RX113 グループと RX130 グループの PLL 回路の選択可能な通倍率および、発振周波数が異なります。

表 4.3 に通倍率と発振周波数の差分を以下に示します。

表 4.3 PLL 回路の通倍率と発振周波数

項目	RX113	RX130
通倍比	6 通倍、8 通倍	4~8 通倍 (0.5 刻み)
発振周波数	32MHz~48MHz (VCC $\geq$ 2.4V)	24MHz~32MHz (VCC $\geq$ 2.4V)

相違点は「2.6 クロック発生回路」を参照してください。詳細は「5. 参考ドキュメント」のユーザーズマニュアル ハードウェア編を参照してください。

4.3.4 シリアルコミュニケーションインタフェース

RX130 グループにおいて RTS 機能使用時に受信停止するには、調歩同期式モードでは、SCR.RE ビットを“0”にしてから RTS 信号生成回路が停止するまでに、PCLK で 1 サイクル必要です。

RE ビットを“0”にしてから RDR (または RDRL) レジスタを読み出す場合は、これら 2 つの処理が連続して行われないように、RE ビットが“0”になったのを確認してから RDR (または RDRL) レジスタを読み出してください。

相違点は「2.17 シリアルコミュニケーションインタフェース」を参照してください。詳細は「5 参考ドキュメント」のユーザーズマニュアル ハードウェア編を参照してください。

4.3.5 I²C バスインタフェース

RX113 グループではタイムアウト検出機能を使用し、かつ内部基準クロック選択ビット (ICMR1.CKS[2:0]) が 000b 以外の場合、TMWE タイムアウト内部カウンタ書き込み許可ビット (ICMR2.TMWE) の書き込み許可設定および、タイムアウト内部カウンタ (TMOCNTL, TMOCNTU) の初期化が必要です。

相違点は「2.18 I²C バスインタフェース」を参照してください。詳細は「5. 参考ドキュメント」のユーザーズマニュアル ハードウェア編を参照してください。

4.3.6 12 ビット A/D コンバータ

12 ビット A/D コンバータは RX130 グループで機能強化され、使用する I/O レジスタが増加しています。また、RX113 グループでチャンネル AN008 端子～AN015 端子の 8 チャンネルを使用するソフトウェアは RX130 グループで拡張された AN016 端子～AN031 端子の 16 チャンネル (100 ピンの場合)、または AN016 端子～AN021 端子の 6 チャンネル (64 ピンの場合) のいずれかに変更してください。

ADSSTRn レジスタは、RX113 グループではビットは存在せず、RX130 グループではサンプリング時間設定ビット (SST[7:0]) を使用するため、設定値が異なります。

A/D 変換開始条件に非同期トリガ、または同期トリガを選択している場合、RX113 グループと RX130 グループで、の A/D 変換停止手順が異なります。RX113 グループでは、ADCSR.TRGE ビットを“0”に設定し、A/D 変換開始条件をソフトウェアトリガにした後、ADCSR.ADST ビットを“0” (A/D 変換停止) に設定してください。RX130 グループでは、以下のフローチャートの手順に従ってください。

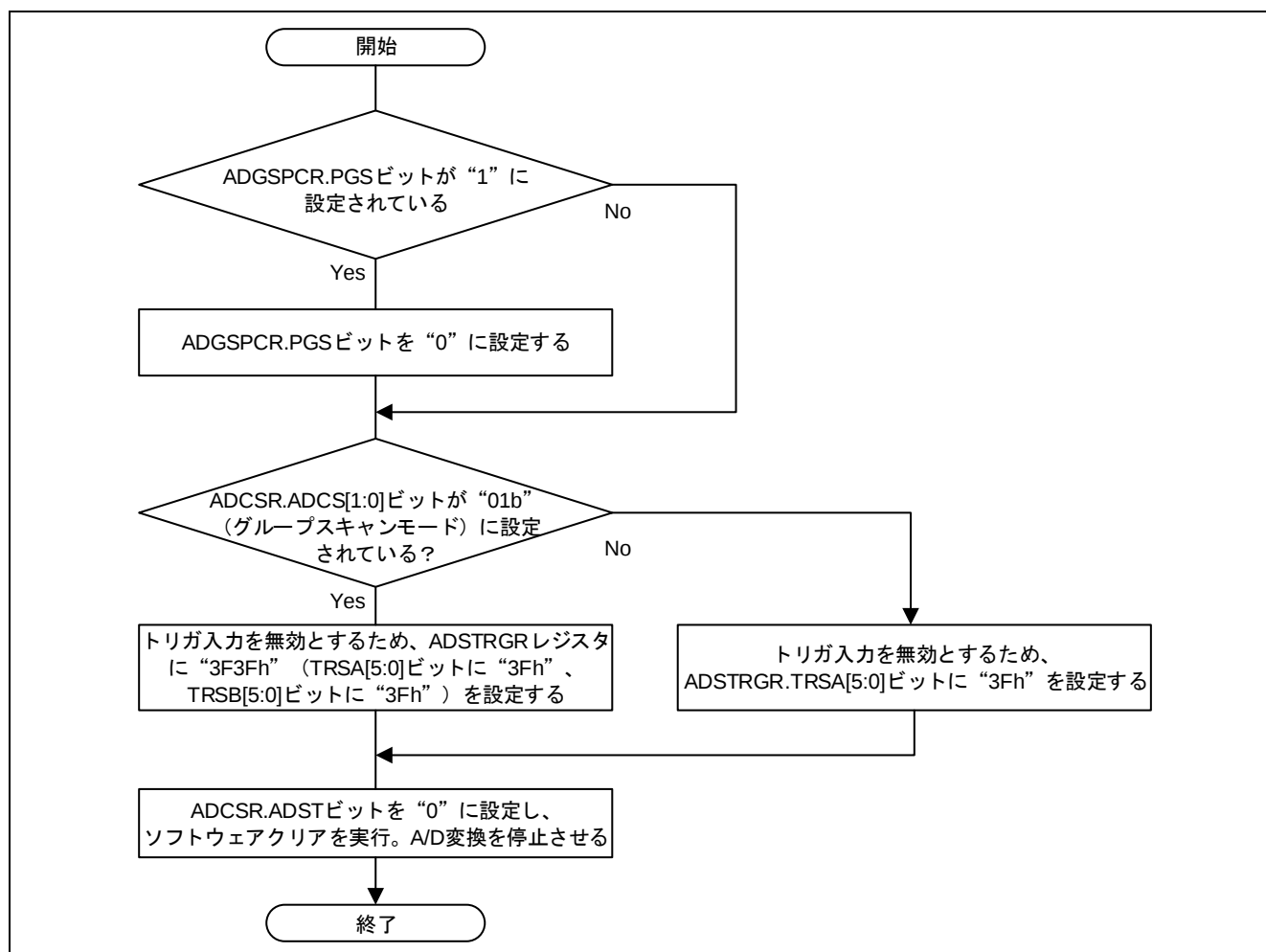


図 4.1 ADCSR.ADST ビットによるソフトウェアクリア実行の設定フロー

相違点は「2.21 12 ビット A/D コンバータ」を参照してください。詳細は「5. 参考ドキュメント」のユーザーズマニュアル ハードウェア編を参照してください。

5. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

RX113 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0448JJ0110)

RX130 グループ ユーザーズマニュアル ハードウェア編 Rev.3.00 (R01UH0560JJ0300)

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

アプリケーションノート

RX130 グループと RX230/231 グループの相違点 (R01AN3067JJ)

RX ファミリ間の移行設計ガイド パッケージ外形寸法の相違点 (R01AN4591JJ)

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(参照した各ユーザーマニュアル以降に発行されたテクニカルアップデートは本アプリケーションノートには未反映のため、最新の情報をルネサス エレクトロニクスホームページから入手してください。)

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2018.11.22	—	初版発行
1.10	2019.05.08	全体	RX130 の 512KB 版対応 記載内容の見直し（記載もれを追記）
		6	アドレス空間のメモリマップの比較を追加
		8	オプション設定メモリの領域比較を追加
		16	各モードにおける遷移および解除方法と動作状態比較を追加
		30	マルチプル端子の割り当て端子比較を追加
		72	パッケージの外形寸法の差分を追加

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1 2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の

商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。