

RX26T グループ RX24T/RX24U グループ

RX26T グループと RX24T/RX24U グループの相違点

要旨

本アプリケーションノートは、主に RX26T グループ、RX24T/RX24U グループにおける周辺機能の概要、I/O レジスタ、端子機能の相違点、および移行の際の留意点を確認することを目的とした参考資料です。

本アプリケーションノートでは、特に記載のない箇所については、それぞれのマイコンの最大仕様として、RX26T グループの 100 ピンパッケージ、RX24T グループの 100 ピンパッケージ、RX24U グループの 144 ピンパッケージについて記載しています。電気的特性、注意事項、設定手順等の詳細な仕様差分についてはユーザーズマニュアルをご確認ください。

対象デバイス

RX26T グループ、RX24T グループ、RX24U グループ

目次

1. RX26T グループと RX24T/RX24U グループの搭載機能比較	4
2. 仕様の概要比較	6
2.1 CPU	6
2.2 動作モード	7
2.3 アドレス空間	8
2.4 リセット	9
2.5 オプション設定メモリ	10
2.6 電圧検出回路	12
2.7 クロック発生回路	23
2.8 消費電力低減機能	28
2.9 レジスタライトプロテクション機能	32
2.10 割り込みコントローラ	33
2.11 バス	36
2.12 データトランスファコントローラ	38
2.13 I/O ポート	40
2.14 マルチファンクションピンコントローラ	44
2.15 マルチファンクションタイマパルスユニット 3	100
2.16 ポートアウトプットイネーブル 3	102
2.17 汎用 PWM タイマ	119
2.18 8 ビットタイマ	134
2.19 コンペアマッチタイマ	135
2.20 独立ウォッチドッグタイマ	136
2.21 シリアルコミュニケーションインタフェース	139
2.22 I ² C バスインタフェース	144
2.23 CAN モジュール/ CAN FD モジュール	146
2.24 シリアルペリフェラルインタフェース	153
2.25 CRC 演算器	156
2.26 12 ビット A/D コンバータ	158
2.27 D/A コンバータ / 12 ビット D/A コンバータ	173
2.28 コンパレータ C	174
2.29 データ演算回路	177
2.30 RAM	179
2.31 フラッシュメモリ	180
2.32 パッケージ	185
3. 端子機能の比較	186
3.1 100 ピン LFQFP パッケージ (RX24T : チップバージョン A)	186
3.2 100 ピン LFQFP パッケージ (RX24T : チップバージョン B)	191
3.3 100 ピン LFQFP パッケージ (RX24U)	196
3.4 80 ピン LFQFP パッケージ	201
3.5 64 ピンパッケージ	205
4. 移行の際の留意点	209
4.1 端子設計の留意点	209
4.1.1 VCL 端子(外付け容量)	209

4.1.2	メインクロック発振器	209
4.1.3	アナログ電源端子に接続するコンデンサ	209
4.2	機能設計の留意点	209
4.2.1	セルフプログラミングでオプション設定メモリを変更する方法	209
4.2.2	選択型割り込み	209
4.2.3	フラッシュメモリのコマンド使用方法	209
4.2.4	フラッシュアクセスウィンドウ設定レジスタ	210
4.2.5	クロック周波数設定	211
4.2.6	RIIC 動作電圧設定	211
4.2.7	電圧レベル設定	211
4.2.8	オプション設定メモリ	211
4.2.9	PLL 回路	211
4.2.10	全モジュールクロックストップモード	211
4.2.11	MTU/GPTW 動作周波数	212
4.2.12	MTU による DMAC 起動	212
4.2.13	レジスタ退避バンク内 RAM の自己診断に関する注意事項	212
4.2.14	コンペア機能制約	212
4.2.15	I ² C バスインタフェースのノイズ除去	212
4.2.16	ポートアウトプットイネーブル 3 出力停止要求発生時の制御	212
4.2.17	12 ビット A/D コンバータがモジュールストップ中のコンパレータ C の動作	213
4.2.18	ポート方向レジスタ(PDR)の初期化	213
4.2.19	カウントクロックソースのパルス幅	213
4.2.20	POE3 の汎用入出力ポート切り替え制御の注意事項	213
4.2.21	ELC イベント入力の時タイマモードレジスタ設定の注意事項	214
4.2.22	MTU/GPTW 反転出力設定時のアクティブレベル設定について	214
4.2.23	POE と POEG を併用した場合の注意事項	214
4.2.24	ハイインピーダンス時の端子の読み出しについて	214
5.	参考ドキュメント	215
	改訂記録	217

1. RX26T グループと RX24T/RX24U グループの搭載機能比較

RX26T グループと RX24T/RX24U グループの搭載機能比較を以下に示します。機能の詳細については「2. 仕様の概要比較」および「5.参考ドキュメント」を参照してください。

表 1.1 に RX24T/RX24U/RX26T 搭載機能比較を示します。

表 1.1 RX24T/RX24U/RX26T 搭載機能比較

機能名	RX24T		RX24U	RX26T
	チップ バージョン A	チップ バージョン B		
CPU	●/▲/■			
動作モード	●/▲			
アドレス空間	▲			
リセット	●			
オプション設定メモリ	●/▲/■			
電圧検出回路 (LVDAb):RX24T/RX24U、(LVDA):RX26T	●/▲/■			
クロック発生回路	●/▲/■			
クロック周波数精度測定回路 (CAC)	○			
消費電力低減機能	●/▲/■			
レジスタライトプロテクション機能	●/■			
例外処理	○			
割り込みコントローラ (ICUb):RX24T/RX24U、(ICUG):RX26T	●			
バス	●/■			
メモリプロテクションユニット (MPU)	○			
DMA コントローラ (DMACa)	×			○
データトランスファコントローラ (DTCa):RX24T/RX24U、(DTCb):RX26T	●			
イベントリンクコントローラ (ELC)	×			○
I/O ポート	●/▲/■			
マルチファンクションピンコントローラ (MPC)	●/▲			
マルチファンクションタイマパルスユニット 3 (MTU3d)	●/▲			
ポートアウトプットイネーブル 3 (POE3b, POE3A):RX24T、(POE3A):RX24U、(POE3D):RX26T	●/▲/■ ^(注 1)			
汎用 PWM タイマ (GPTB):RX24T/RX24U、(GPTWa):RX26T	●/▲/■			
高分解能 PWM 波形生成回路 (HRPWM)	×			○
GPTW 用ポートアウトプットイネーブル (POEG)	×			○
8 ビットタイマ (TMR):RX24T/RX24U、(TMRb):RX26T	●			
コンペアマッチタイマ (CMT)	●			
コンペアマッチタイマ W (CMTW)	×			○
ウォッチドッグタイマ (WDTA)	×			○
独立ウォッチドッグタイマ (IWDTa)	●/■			
シリアルコミュニケーションインタフェース (SCIg):RX24T/RX24U、(SCIk, SCIH):RX26T	●/▲/■			

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

機能名	RX24T		RX24U	RX26T
	チップバージョン A	チップバージョン B		
シリアルコミュニケーションインタフェース (RSCI)	×			○
I²C バスインタフェース (RIICa)	●			
I ³ C バスインタフェース (RI3C)	×			○
CAN モジュール (RSCAN):RX24T/RX24U、 CAN FD モジュール (CANFD):RX26T	●/▲/■			
シリアルペリフェラルインタフェース (RSPiB):RX24T/RX24U、(RSPiD):RX26T	●/▲/■			
シリアルペリフェラルインタフェース (RSPIA)	×			○
CRC 演算器 (CRC):RX24T/RX24U、(CRCA):RX26T	●/▲			
三角関数演算器(TFUV2)	×			○
Trusted Secure IP (TSIP-Lite)	×			○
12 ビット A/D コンバータ (S12ADB):RX24T/RX24U、(S12ADHa):RX26T	●/▲/■			
D/A コンバータ (DA, DAa):RX24T、(DAa):RX24U 12 ビット D/A コンバータ (R12DAb):RX26T	●/▲/■ (注 2)			
温度センサ (TEMPS)	×			○
コンパレータ C (CMPC) RX24T、(CMPCa):RX26T	●/▲/■			
データ演算回路 (DOC) RX24T、(DOCA):RX26T	●/▲/■			
RAM	●/▲			
フラッシュメモリ	●/▲/■			
パッケージ	●/■			

○:機能搭載、×:機能未搭載、●:機能追加による差分あり、▲:機能変更による差分あり

■:機能削除による差分あり

注 1. RX24T グループではチップバージョン A に POE3b、チップバージョン B に POE3A を搭載しています。

注 2. RX24T グループではチップバージョン A に DA、チップバージョン B に DAa を搭載しています。

2. 仕様の概要比較

以下に概要の比較、レジスタの比較を示します。

概要の比較では、いずれかのグループにしか存在しない、または両方のグループに存在するが相違点がある項目は**赤字**にしています。

レジスタの比較では、両方のグループに存在するが相違点がある項目は**赤字**に、いずれかのグループにしか存在しない項目は**黒字**でレジスタ名のみ記載しています。レジスタ仕様に相違点がない項目は記載していません。

2.1 CPU

表 2.1 に CPU の概要比較を示します。

表 2.1 CPU の概要比較

項目	RX24T/RX24U	RX26T
中央演算処理装置	<ul style="list-style-type: none"> 最大動作周波数：80MHz 32 ビット RX CPU (RXv2) 最小命令実行時間：1 命令 1 クロック アドレス空間：4G バイト・リニアアドレス レジスタ <ul style="list-style-type: none"> 汎用レジスタ：32 ビット×16 本 制御レジスタ：32 ビット×10 本 アキュムレータ：72 ビット×2 本 基本命令：75 種類 可変長命令形式 浮動小数点演算命令：11 種類 DSP 機能命令：23 命令 アドレッシングモード：11 種類 データ配置 <ul style="list-style-type: none"> 命令：リトルエンディアン データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット×32 ビット→64 ビット 除算器： 32 ビット÷32 ビット→32 ビット バレルシフタ：32 ビット ROM キャッシュ 2KB (デフォルト無効) 	<ul style="list-style-type: none"> 最大動作周波数：120MHz 32 ビット RX CPU (RXv3) 最小命令実行時間：1 命令 1 クロック アドレス空間：4G バイト・リニアアドレス レジスタ <ul style="list-style-type: none"> 汎用レジスタ：32 ビット × 16 本 制御レジスタ：32 ビット × 10 本 アキュムレータ：72 ビット× 2 本 113 命令(RAM 容量が 64K バイトの製品) 111 命令(RAM 容量が 48K バイトの製品) <ul style="list-style-type: none"> 基本命令：77 命令 単精度浮動小数点演算命令：11 命令 DSP 機能命令：23 命令 レジスター括退避機能命令：2 命令 (RAM 容量が 64K バイトの製品のみ) アドレッシングモード：11 種類 データ配置 <ul style="list-style-type: none"> 命令：リトルエンディアン データ：リトルエンディアン/ ビッグエンディアンを選択可能 32 ビット乗算器： 32 ビット× 32 ビット→64 ビット 除算器： 32 ビット÷ 32 ビット→32 ビット バレルシフタ：32 ビット
FPU	<ul style="list-style-type: none"> 単精度浮動小数点数(32 ビット) IEEE754 に準拠したデータタイプ、および例外 	<ul style="list-style-type: none"> 単精度浮動小数点数(32 ビット) IEEE754 に準拠したデータタイプ、および例外
レジスター括退避機能	—	<ul style="list-style-type: none"> CPU レジスタの退避・復帰を一括して高速に行う 16 個のレジスタ退避バンクを搭載

2.2 動作モード

表 2.2 に動作モードのレジスタ比較を示します。

表 2.2 動作モードのレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX26T
SYSCR1	—	システムコントロールレジスタ 1	システムコントロールレジスタ 1
		リセット後の初期値が異なります	
VOLSR	—	—	電圧レベル設定レジスタ

2.3 アドレス空間

図 2.1 にシングルチップモードのメモリマップ比較を示します。

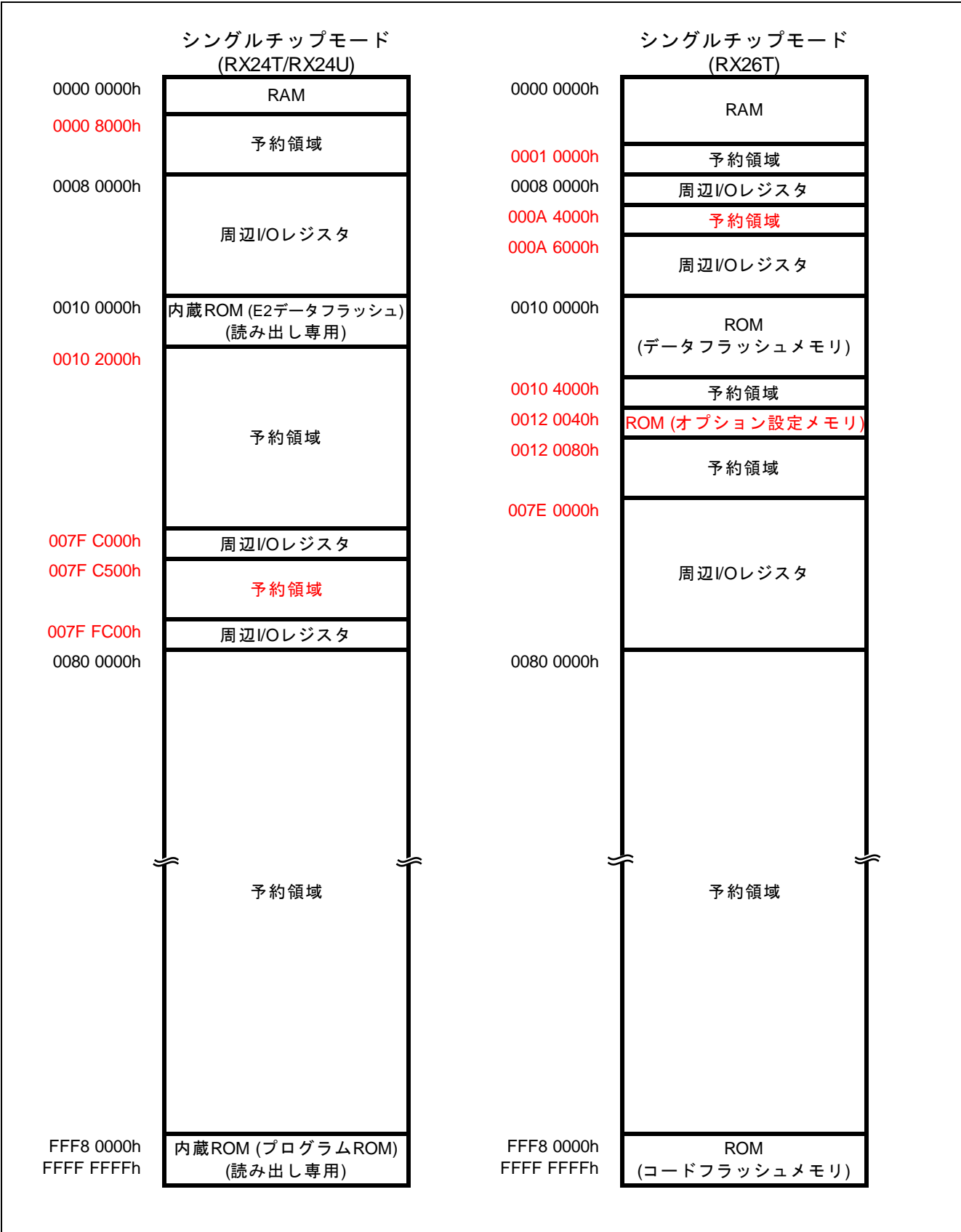


図 2.1 シングルチップモードのメモリマップ比較

2.4 リセット

表 2.3 にリセットの概要比較を、表 2.4 にリセットのレジスタ比較を示します。

表 2.3 リセットの概要比較

項目	RX24T/RX24U	RX26T
RES#端子リセット	RES#端子の入力電圧が Low	RES#端子の入力電圧が Low
パワーオンリセット	VCC の上昇(監視電圧 : VPOR)	VCC の上昇(監視電圧 : VPOR)
電圧監視 0 リセット	VCC の下降(監視電圧 : Vdet0)	VCC の下降(監視電圧 : Vdet0)
電圧監視 1 リセット	VCC の下降(監視電圧 : Vdet1)	VCC の下降(監視電圧 : Vdet1)
電圧監視 2 リセット	VCC の下降(監視電圧 : Vdet2)	VCC の下降(監視電圧 : Vdet2)
独立ウォッチドッグタイマ リセット	独立ウォッチドッグタイマのアンダ フロー、またはリフレッシュエラー	独立ウォッチドッグタイマのアンダ フローまたはリフレッシュエラー
ウォッチドッグタイマ リセット	—	ウォッチドッグタイマのアンダ フローまたはリフレッシュエラー
ソフトウェアリセット	レジスタ設定	レジスタ設定

表 2.4 リセットのレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX26T
RSTSR2	WDTRF	—	ウォッチドッグタイマリセット 検出フラグ

2.5 オプション設定メモリ

図 2.2 にオプション設定メモリ領域比較を、表 2.5 にオプション設定メモリのレジスタ比較を示します。

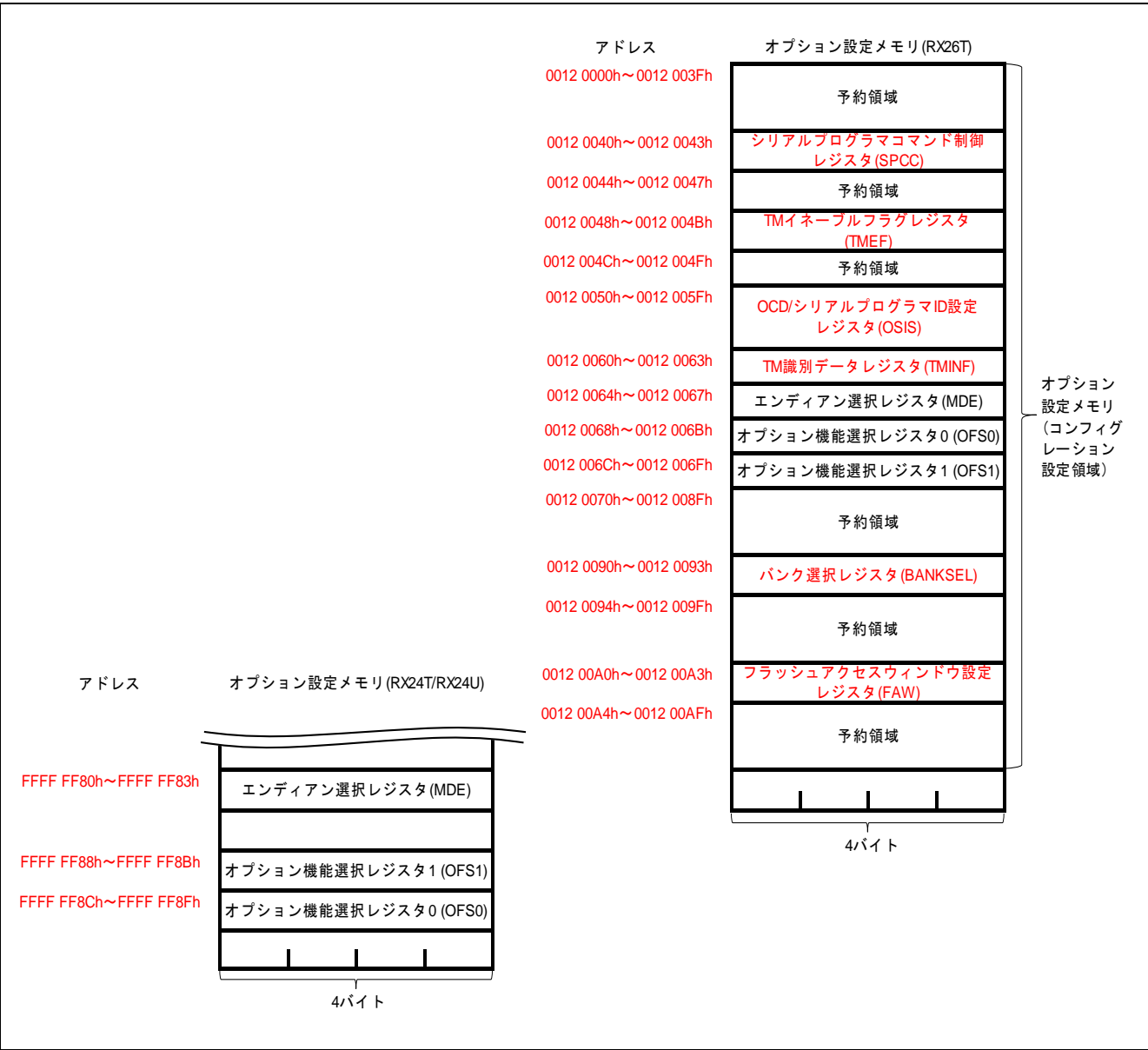


図 2.2 オプション設定メモリ領域比較

表 2.5 オプション設定メモリのレジスタ比較

レジスタ	ビット名	RX24T/RX24U	RX26T (OFSM)
SPCC	—	—	シリアルプログラマコマンド制御レジスタ
OSIS	—	—	OCD/シリアルプログラマ ID 設定レジスタ
OFS0	IWDTTOPS[1:0]	IWDT タイムアウト期間選択ビット b3 b2 0 0 : 128 サイクル(007Fh) 0 1 : 512 サイクル(01FFh) 1 0 : 1024 サイクル(03FFh) 1 1 : 2048 サイクル(07FFh)	IWDT タイムアウト期間選択ビット b3 b2 0 0 : 1024 サイクル(03FFh) 0 1 : 4096 サイクル(0FFFh) 1 0 : 8192 サイクル(1FFFh) 1 1 : 16384 サイクル(3FFFh)
	IWDRSTIRQS	IWDT リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求を許可 1 : リセットを許可	IWDT リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求、 または割り込み要求 を許可 1 : リセットを許可
	IWDTSLCSTP	IWDT スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、および ディープスリープモード 移行時のカウント停止有効	IWDT スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェアスタンバイモード、 ディープソフトウェアスタンバイモード、および全モジュールクロックストップモード 移行時のカウント停止有効
	WDTSTRT	—	WDT スタートモード選択ビット
	WDTTOPS[1:0]	—	WDT タイムアウト期間選択ビット
	WDTCKS[3:0]	—	WDT クロック分周比選択ビット
	WDRPES[1:0]	—	WDT ウィンドウ終了位置選択ビット
	WDRPSS[1:0]	—	WDT ウィンドウ開始位置選択ビット
	WDRSTIRQS	—	WDT リセット割り込み要求選択ビット
OFS1	VDSEL[1:0]	電圧検出 0 レベル選択ビット b1 b0 0 0 : 3.84V を選択 0 1 : 2.82V を選択 1 0 : 2.51V を選択 電圧検出 0 回路を使用する場合は、上記以外は設定しないでください	電圧検出 0 レベル選択ビット b1 b0 0 0 : 予約 0 1 : 予約 1 0 : 2.83V を選択 1 1 : 4.22V を選択
MDE	BANKMD[2:0]	—	バンクモード選択ビット
TMEF	—	—	TM イネーブルフラグレジスタ
TMINF	—	—	TM 識別データレジスタ
BANKSEL	—	—	バンク選択レジスタ
FAW	—	—	フラッシュアクセスウィンドウ設定レジスタ

2.6 電圧検出回路

表 2.6 に電圧検出回路の概要比較を、表 2.7 電圧検出回路のレジスタ比較を示します。

また、表 2.8 に Vdet1 のモニタの設定手順比較を、表 2.9 に Vdet2 のモニタの設定手順比較を、表 2.10～表 2.13 に電圧監視 1/2 割り込み、電圧監視 1/2 リセット関連ビットの設定手順比較を示します。

表 2.6 電圧検出回路の概要比較

項目		RX24T(LVDA ^b) /RX24U(LVDA ^b)			RX26T(LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
VCC 監視	監視する電圧	Vdet0	Vdet1	Vdet2	Vdet0	Vdet1	Vdet2
	検出対象	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合	下降して Vdet0 を通過した場合	上昇または下降して Vdet1 を通過した場合	上昇または下降して Vdet2 を通過した場合
	検出電圧	OFS1 レジスタで 3 レベルから選択可能	LVDLVLR. LVD1LVL[3:0] ビットで 9 レベルから選択可能	LVDLVLR. LVD2LVL[1:0] ビットで 4 レベルから選択可能	OFS1. VDSEL[1:0] ビットで 2 レベルから選択可能	LVDLVLR. LVD1LVL[3:0] ビットで 5 レベルから選択可能	LVDLVLR. LVD2LVL[3:0] ビットで 5 レベルから選択可能
	モニタフラグ	なし	LVD1SR. LVD1MON フラグ : Vdet1 より高いか低いかをモニタ LVD1SR. LVD1DET フラグ : Vdet1 通過検出	LVD2SR. LVD2MON フラグ : Vdet2 より高いか低いかをモニタ LVD2SR. LVD2DET フラグ : Vdet2 通過検出	なし	LVD1SR. LVD1MON フラグ : Vdet1 より高いか低いかをモニタ LVD1SR. LVD1DET フラグ : Vdet1 通過検出	LVD2SR. LVD2MON フラグ : Vdet2 より高いか低いかをモニタ LVD2SR. LVD2DET フラグ : Vdet2 通過検出
電圧検出時の処理	リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット	電圧監視 0 リセット	電圧監視 1 リセット	電圧監視 2 リセット
		Vdet0 > VCC でリセット : VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット : VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet2 > VCC でリセット : VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet0 > VCC でリセット : VCC > Vdet0 の一定時間後に CPU 動作再開	Vdet1 > VCC でリセット : VCC > Vdet1 の一定時間後に CPU 動作再開、または Vdet1 > VCC の一定時間後に CPU 動作再開を選択可能	Vdet2 > VCC でリセット : VCC > Vdet2 の一定時間後に CPU 動作再開、または Vdet2 > VCC の一定時間後に CPU 動作再開を選択可能

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

項目		RX24T(LVDA ^b) /RX24U(LVDA ^b)			RX26T(LVDA)		
		電圧監視 0	電圧監視 1	電圧監視 2	電圧監視 0	電圧監視 1	電圧監視 2
電圧検出時の処理	割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み	なし	電圧監視 1 割り込み	電圧監視 2 割り込み
			ノンマスクابلまたはマスクابلを選択可能	ノンマスクابلまたはマスクابلを選択可能		ノンマスクابل割り込み、またはマスクابل割り込みを選択可能	ノンマスクابل割り込み、またはマスクابل割り込みを選択可能
			Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求	Vdet2 > VCC、VCC > Vdet2 の両方、またはどちらかで割り込み要求		Vdet1 > VCC、VCC > Vdet1 の両方、またはどちらかで割り込み要求	Vdet2 > VCC、VCC > Vdet2 の両方、またはどちらかで割り込み要求
デジタルフィルタ	有効/無効切り替え	—	—	—	デジタルフィルタ機能なし	あり	あり
	サンプリング時間	—	—	—	—	LOCO の n 分周 × 2 (n : 2, 4, 8, 16)	LOCO の n 分周 × 2 (n : 2, 4, 8, 16)
イベントリンク機能		—	—	—	なし	あり Vdet 通過検出イベント出力	あり Vdet 通過検出イベント出力

表 2.7 電圧検出回路のレジスタ比較

レジスタ	ビット	RX24T(LVDA ^b)/RX24U(LVDA ^b)	RX26T(LVDA)
LVDLVLR	—	電圧検出レベル選択レジスタ リセット後の初期値が異なります	電圧検出レベル選択レジスタ
	LVD1LVL[3:0]	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 0 0 0 : 4.29V 0 0 0 1 : 4.14V 0 0 1 0 : 4.02V 0 0 1 1 : 3.84V 0 1 0 0 : 3.10V 0 1 0 1 : 3.00V 0 1 1 0 : 2.90V 0 1 1 1 : 2.79V 1 0 0 0 : 2.68V 上記以外は設定しないでください	電圧検出 1 レベル選択ビット (電圧下降時の標準電圧) b3 b0 0 1 0 0 : 4.57V (Vdet1_0) 0 1 0 1 : 4.47V (Vdet1_1) 0 1 1 0 : 4.32V (Vdet1_2) 1 0 1 0 : 2.93V (Vdet1_3) 1 0 1 1 : 2.88V (Vdet1_4) 上記以外は設定しないでください
	LVD2LVL [1:0] (RX24T/ RX24U) LVD2LVL [3:0] (RX26T)	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b5 b4 0 0 : 4.29V 0 1 : 4.14V 1 0 : 4.02V 1 1 : 3.84V	電圧検出 2 レベル選択ビット (電圧下降時の標準電圧) b7 b4 0 1 0 0 : 4.57V (Vdet2_0) 0 1 0 1 : 4.47V (Vdet2_1) 0 1 1 0 : 4.32V (Vdet2_2) 1 0 1 0 : 2.93V (Vdet2_3) 1 0 1 1 : 2.88V (Vdet2_4) 上記以外は設定しないでください
	LVD1CR0	電圧監視 1 回路制御レジスタ 0 リセット後の初期値が異なります	電圧監視 1 回路制御レジスタ 0
LVD2CR0	LVD1DFDIS	—	電圧監視 1 デジタルフィルタ無効 モード選択ビット
	LVD1FSAMP[1:0]	—	サンプリングクロック選択ビット
	LVD2CR0	電圧監視 2 回路制御レジスタ 0 リセット後の初期値が異なります	電圧監視 2 回路制御レジスタ 0
LVD2CR0	LVD2DFDIS	—	電圧監視 2 デジタルフィルタ無効 モード選択ビット
	LVD2FSAMP[1:0]	—	サンプリングクロック選択ビット

表 2.8 Vdet1 のモニタの設定手順比較

項目		RX24T(LVDA ^b)/RX24U(LVDA ^b)	RX26T(LVDA)
Vdet1 のモニタの設定手順	1	LVDLVLR.LVD1LVL[3:0]ビット (電圧検出 1 検出電圧)を設定する	LVDLVLR.LVD1LVL[3:0]ビットで検出電圧 を選択する
	2	LVCMPPCR.LVD1E ビットを“1” (電圧検出 1 回路有効)にする	LVCMPPCR.LVD1E = 1 (電圧検出 1 回路有効)にする
	3	td(E-A)以上待つ	td(E-A) : LVD 動作安定時間 (LVD 有効切り替え時)以上待つ
	4	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD1CR0.LVD1FSAMP[1:0]ビットで デジタルフィルタのサンプリング クロックを選択する デジタルフィルタを使用しない場合 — (手順なし)
	5	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD1CR0.LVD1DFDIS = 0 (デジタル フィルタ有効)にする デジタルフィルタを使用しない場合 — (手順なし)
	6	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタの サンプリングクロック = LOCO の n 分周) デジタルフィルタを使用しない場合 — (手順なし)
	7	LVD1CR0.LVD1CMPE ビットを“1” (電圧監視 1 回路比較結果出力許可) にする。	LVD1CR0.LVD1CMPE = 1 (電圧監視 1 回路比較結果出力許可)にする

表 2.9 Vdet2 のモニタの設定手順比較

項目		RX24T(LVDA ^b)/RX24U(LVDA ^b)	RX26T(LVDA)
Vdet2 のモニタの設定手順	1	LVDLVLR.LVD2LVL[1:0] ビット (電圧検出 2 検出電圧) を設定する	LVDLVLR.LVD2LVL[3:0] ビットで検出電圧を選択する
	2	LVCMPPCR.LVD2E ビットを “1” (電圧検出 2 回路有効) にする	LVCMPPCR.LVD2E = 1 (電圧検出 2 回路有効) にする
	3	td(E-A) 以上待つ	td(E-A) : LVD 動作安定時間 (LVD 有効切り替え時) 以上待つ
	4	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD2CR0.LVD2FSAMP[1:0] ビットでデジタルフィルタのサンプリングクロックを選択する デジタルフィルタを使用しない場合 — (手順なし)
	5	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD2CR0.LVD2DFDIS = 0 (デジタルフィルタ有効) にする デジタルフィルタを使用しない場合 — (手順なし)
	6	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタのサンプリングクロック = LOCO の n 分周) デジタルフィルタを使用しない場合 — (手順なし)
	7	LVD2CR0.LVD2CMPE ビットを “1” (電圧監視 2 回路比較結果出力許可) にする。	LVD2CR0.LVD2CMPE = 1 (電圧監視 2 回路比較結果出力許可) にする

表 2.10 電圧監視 1 割り込み、電圧監視 1 リセット関連ビットの動作設定手順比較

項目		RX24T(LVDA ^b)/RX24U(LVDA ^b)	RX26T(LVDA)
電圧監視 1 割り込み 関連ビットの 動作設定手順	1	LVDLVLRLVD1LVL[3:0]ビットで検出電圧 を選択する	LVDLVLRLVD1LVL[3:0]ビットで検出電圧 を選択する
	2	LVD1CR0.LVD1RI ビットを “0” (電圧監視 1 割り込み)にする	LVCMPCLR.LVD1E = 1 (電圧検出 1 回路有効)にする
	3	<ul style="list-style-type: none"> LVD1CR1.LVD1IDTSEL[1:0]ビットで 割り込み要求のタイミングを選択する。 LVD1CR1.LVD1IRQSEL ビットで 割り込みの種類を選択する 	td(E-A) : LVD 動作安定時間 (LVD 有効切り替え時)以上待つ
	4	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD1CR0.LVD1FSAMP[1:0] ビットでデジタルフィルタの サンプリングクロックを選択する デジタルフィルタを使用しない場合 — (手順なし)
	5	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD1CR0.LVD1DFDIS = 0 (デジタル フィルタ有効)にする デジタルフィルタを使用しない場合 — (手順なし)
	6	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタの サンプリングクロック = LOCO の n 分周) デジタルフィルタを使用しない場合 — (手順なし)
	7	LVCMPCLR.LVD1E ビットを “1” (電圧検出 1 回路有効)にする	LVD1CR0.LVD1RI = 0 (電圧監視 1 割り込み)にする
	8	td(E-A)以上待つ	<ul style="list-style-type: none"> LVD1CR1.LVD1IDTSEL[1:0]ビットで 割り込み要求のタイミングを選択する LVD1CR1.LVD1IRQSEL ビットで 割り込みの種類を選択する
	9	LVD1CR0.LVD1CMPE ビットを “1” (電圧監視 1 回路比較結果出力許可)にする	—
	10	LVD1SR.LVD1DET ビットを “0” にする	LVD1SR.LVD1DET = 0 にする
	11	LVD1CR0.LVD1RIE ビットを “1” (電圧監視 1 割り込み/リセット許可)にする	LVD1CR0.LVD1RIE = 1 (電圧監視 1 割り込み/リセット許可)にする
	12	—	LVD1CR0.LVD1CMPE = 1 (電圧監視 1 回路比較結果出力許可)にする

項目		RX24T(LVDA ^b)/RX24U(LVDA ^b)	RX26T(LVDA)
電圧監視 1 リセット 関連ビットの 動作設定手順	1	LVD1VLR.LVD1LVL[3:0]ビットで検出電圧 を選択する	LVD1VLR.LVD1LVL[3:0]ビットで検出電圧 を選択する
	2	<ul style="list-style-type: none"> LVD1CR0.LVD1RI ビットを “1” (電圧監視 1 リセット)にする LVD1CR0.LVD1RN ビットでリセット ネゲートの種類を選択する 	LVCMPCR.LVD1E = 1 (電圧検出 1 回路有効)にする
	3	LVD1CR0.LVD1RIE ビットを “1” (電圧監視 1 割り込み/リセット許可)にする。	td(E-A) : LVD 動作安定時間 (LVD 有効切り替え時)以上待つ
	4	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD1CR0.LVD1FSAMP[1:0] ビットでデジタルフィルタの サンプリングクロックを選択する デジタルフィルタを使用しない場合 — (手順なし)
	5	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD1CR0.LVD1DFDIS = 0 (デジタル フィルタ有効)にする デジタルフィルタを使用しない場合 — (手順なし)
	6	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタの サンプリングクロック = LOCO の n 分周) デジタルフィルタを使用しない場合 — (手順なし)
	7	LVCMPCR.LVD1E ビットを “1” (電圧検出 1 回路有効)にする	<ul style="list-style-type: none"> LVD1CR0.LVD1RI = 1 (電圧監視 1 リセット)にする LVD1CR0.LVD1RN ビットでリセット ネゲートの種類を選択する
	8	td(E-A)以上待つ	LVD1SR.LVD1DET = 0 にする
	9	—	LVD1CR0.LVD1RIE = 1 (電圧監視 1 割り込 み/リセット許可)にする
	10	LVD1CR0.LVD1CMPE ビットを “1” (電圧 監視 1 回路比較結果出力許可)にする	LVD1CR0.LVD1CMPE = 1 (電圧監視 1 回路 比較結果出力許可)にする

表 2.11 電圧監視 1 割り込み、電圧監視 1 リセット関連ビットの停止設定手順比較

項目		RX24T(LVDA ^b)/RX24U(LVDA ^b)	RX26T(LVDA)
電圧監視 1 割り込み 関連ビットの停止 設定手順	1	LVD1CR0.LVD1RIE ビットを “0” (電圧監視 1 割り込み/リセット禁止)にする	LVD1CR0.LVD1CMPE = 0 (電圧監視 1 回路比較結果出力禁止)にする
	2	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LOCO の 2n + 3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタの サンプリングクロック = LOCO の n 分周) デジタルフィルタを使用しない場合 — (手順なし)
	3	LVD1CR0.LVD1CMPE ビットを “0” (電圧監視 1 回路比較結果出力禁止)にする	LVD1CR0.LVD1RIE = 0 (電圧監視 1 割り込み/リセット禁止)にする
	4	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD1CR0.LVD1DFDIS = 1 (デジタル フィルタ無効)にする デジタルフィルタを使用する場合 — (手順なし)
	5	LVCMPPCR.LVD1E ビットを “0” (電圧検出 1 回路無効)にする	LVCMPPCR.LVD1E = 0 (電圧検出 1 回路無効)にする
	6	LVCMPPCR.LVD1E、LVD1CR0.LVD1RIE、 LVD1CR0.LVD1CMPE を除く電圧検出回路 関連レジスタの設定を変更する	—
電圧監視 1 リセット 関連ビットの停止 設定手順	1	LVD1CR0.LVD1CMPE ビットを “0” (電圧監視 1 回路比較結果出力禁止)にする	LVD1CR0.LVD1CMPE = 0 (電圧監視 1 回路比較結果出力禁止)にする
	2	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LOCO の 2n + 3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタの サンプリングクロック = LOCO の n 分周) デジタルフィルタを使用しない場合 — (手順なし)
	3	LVCMPPCR.LVD1E ビットを “0” (電圧検出 1 回路無効)にする	LVD1CR0.LVD1RIE = 0 (電圧監視 1 割り込み/リセット禁止)にする
	4	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD1CR0.LVD1DFDIS = 1 (デジタル フィルタ無効)にする デジタルフィルタを使用する場合 — (手順なし)
	5	LVD1CR0.LVD1RIE ビットを “0” (電圧監視 1 割り込み/リセット禁止)にする	LVCMPPCR.LVD1E = 0 (電圧検出 1 回路無効)にする
	6	LVCMPPCR.LVD1E、LVD1CR0.LVD1RIE、 LVD1CR0.LVD1CMPE を除く電圧検出回路 関連レジスタの設定を変更する	—

表 2.12 電圧監視 2 割り込み、電圧監視 2 リセット関連ビットの動作設定手順比較

項目		RX24T(LVDA ^b)/RX24U(LVDA ^b)	RX26T(LVDA)
電圧監視 2 割り込み 関連ビットの 動作設定手順	1	LVDLVLRLVD2LVL[1:0]ビットで検出電圧を設定する	LVDLVLRLVD2LVL[3:0]ビットで検出電圧を選択する
	2	LVD2CR0.LVD2RI ビットを“0” (電圧監視 2 割り込み)にする	LVCMPCLR.LVD2E = 1 (電圧検出 2 回路有効)にする
	3	<ul style="list-style-type: none"> LVD2CR1.LVD2IDTSEL[1:0]ビットで割り込み要求のタイミングを選択する。 LVD2CR1.LVD2IRQSEL ビットで割り込みの種類を選択する 	td(E-A) : LVD 動作安定時間 (LVD 有効切り替え時)以上待つ
	4	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD2CR0.LVD2FSAMP[1:0]ビットでデジタルフィルタのサンプリングクロックを選択する デジタルフィルタを使用しない場合 — (手順なし)
	5	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD2CR0.LVD2DFDIS = 0 (デジタルフィルタ有効)にする デジタルフィルタを使用しない場合 — (手順なし)
	6	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタのサンプリングクロック = LOCO の n 分周) デジタルフィルタを使用しない場合 — (手順なし)
	7	LVCMPCLR.LVD2E ビットを“1” (電圧検出 2 回路有効)にする	LVD2CR0.LVD2RI = 0 (電圧監視 2 割り込み)にする
	8	td(E-A)以上待つ	<ul style="list-style-type: none"> LVD2CR1.LVD2IDTSEL[1:0]ビットで割り込み要求のタイミングを選択する LVD2CR1.LVD2IRQSEL ビットで割り込みの種類を選択する
	9	LVD2CR0.LVD2CMPE ビットを“1” (電圧監視 2 回路比較結果出力許可)にする	—
	10	LVD2SR.LVD2DET ビットを“0”にする	LVD2SR.LVD2DET = 0にする
	11	LVD2CR0.LVD2RIE ビットを“1” (電圧監視 2 割り込み/リセット許可)にする	LVD2CR0.LVD2RIE = 1 (電圧監視 2 割り込み/リセット許可)にする
	12	—	LVD2CR0.LVD2CMPE = 1 (電圧監視 2 回路比較結果出力許可)にする

項目		RX24T(LVDA ^b)/RX24U(LVDA ^b)	RX26T(LVDA)
電圧監視 2 リセット 関連ビットの 動作設定手順	1	LVDLVLRL.VLD2LVL[1:0]ビットで 検出電圧を設定する	LVDLVLRL.VLD2LVL[3:0]ビットで 検出電圧を選択する
	2	<ul style="list-style-type: none"> LVD2CR0.LVD2RI ビットを “1” (電圧監視 2 リセット)にする LVD2CR0.LVD2RN ビットでリセット ネゲートの種類を選択する 	LVCMPCR.LVD2E = 1 (電圧検出 2 回路有効)にする
	3	LVD2CR0.LVD2RIE ビットを “1” (電圧監視 2 割り込み/リセット許可)にする	td(E-A) : LVD 動作安定時間 (LVD 有効切り替え時)以上待つ
	4	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD2CR0.LVD2FSAMP[1:0]ビットで デジタルフィルタのサンプリング クロックを選択する デジタルフィルタを使用しない場合 — (手順なし)
	5	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD2CR0.LVD2DFDIS = 0 (デジタル フィルタ有効)にする デジタルフィルタを使用しない場合 — (手順なし)
	6	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LOCO の 2n+3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタの サンプリングクロック = LOCO の n 分周) デジタルフィルタを使用しない場合 — (手順なし)
	7	LVCMPCR.LVD2E ビットを “1” (電圧検出 2 回路有効)にする	<ul style="list-style-type: none"> LVD2CR0.LVD2RI = 1 (電圧監視 2 リセット)にする LVD2CR0.LVD2RN ビットでリセット ネゲートの種類を選択する
	8	td(E-A)以上待つ	LVD2SR.LVD2DET = 0 にする
	9	—	LVD2CR0.LVD2RIE = 1 (電圧監視 2 割り込 み/リセット許可)にする
	10	LVD2CR0.LVD2CMPE ビットを “1” (電圧監視 2 回路比較結果出力許可)にする	LVD2CR0.LVD2CMPE = 1 (電圧監視 2 回路比較結果出力許可)にする

表 2.13 電圧監視 2 割り込み、電圧監視 2 リセット関連ビットの停止設定手順比較

項目		RX24T(LVDA ^b)/RX24U(LVDA ^b)	RX26T(LVDA)
電圧監視 2 割り込み 関連ビットの停止 設定手順	1	LVD2CR0.LVD2RIE ビットを “0” (電圧監視 2 割り込み/リセット禁止)にする	LVD2CR0.LVD2CMPE = 0 (電圧監視 2 回路比較結果出力禁止)にする
	2	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LOCO の 2n + 3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタの サンプリングクロック = LOCO の n 分周) デジタルフィルタを使用しない場合 — (手順なし)
	3	LVD2CR0.LVD2CMPE ビットを “0” (電圧監視 2 回路比較結果出力禁止)にする	LVD2CR0.LVD2RIE = 0 (電圧監視 2 割り込み/リセット禁止)にする
	4	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD2CR0.LVD2DFDIS = 1 (デジタル フィルタ無効)にする デジタルフィルタを使用する場合 — (手順なし)
	5	LVCMPPCR.LVD2E ビットを “0” (電圧検出 2 回路無効)にする	LVCMPPCR.LVD2E = 0 (電圧検出 2 回路無効)にする
	6	LVCMPPCR.LVD2E、LVD2CR0.LVD2RIE、 LVD2CR0.LVD2CMPE を除く電圧検出回路 関連レジスタの設定を変更する	—
電圧監視 2 リセット 関連ビットの停止設 定手順	1	LVD2CR0.LVD2CMPE ビットを “0” (電圧監視 2 回路比較結果出力禁止)にする	LVD2CR0.LVD2CMPE = 0 (電圧監視 2 回路比較結果出力禁止)にする
	2	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LOCO の 2n + 3 サイクル以上待つ (n = 2, 4, 8, 16 : デジタルフィルタの サンプリングクロック = LOCO の n 分周) デジタルフィルタを使用しない場合 — (手順なし)
	3	LVCMPPCR.LVD2E ビットを “0” (電圧検出 2 回路無効)にする	LVD2CR0.LVD2RIE = 0 (電圧監視 2 割り込み/リセット禁止)にする
	4	— (デジタルフィルタがないため、手順なし)	<ul style="list-style-type: none"> デジタルフィルタを使用する場合 LVD2CR0.LVD2DFDIS = 1 (デジタル フィルタ無効)にする デジタルフィルタを使用する場合 — (手順なし)
	5	LVD2CR0.LVD2RIE ビットを “0” (電圧監視 2 割り込み/リセット禁止)にする	LVCMPPCR.LVD2E = 0 (電圧検出 2 回路無効)にする
	6	LVCMPPCR.LVD2E、LVD2CR0.LVD2RIE、 LVD2CR0.LVD2CMPE を除く電圧検出回路 関連レジスタの設定を変更する	—

2.7 クロック発生回路

表 2.14 にクロック発生回路の概要比較を、表 2.15 にクロック発生回路のレジスタ比較を示します。

表 2.14 クロック発生回路の概要比較

項目	RX24T	RX24U	RX26T
用途	<ul style="list-style-type: none"> • CPU、DTC、ROM および RAM に供給されるシステムクロック(ICLK)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKA, PCLKB, PCLKD)の生成 : 周辺モジュールクロック(PCLKA)は MTU、GPT 用、 周辺モジュールクロック(PCLKD)は S12AD 用、 周辺モジュールクロック(PCLKB)はそれ以外の周辺モジュール用の動作クロックです。 • FlashIF に供給され FlashIF クロック(FCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • IWDTC に供給される IWDTC 専用クロック(IWDTCCLK)の生成 • RSCAN に供給される CAN クロック(CANMCLK)の生成 	<ul style="list-style-type: none"> • CPU、DTC、ROM および RAM に供給されるシステムクロック(ICLK)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKA, PCLKB, PCLKD)の生成 : 周辺モジュールクロック(PCLKA)は MTU、GPT、 SCI11 用、 周辺モジュールクロック(PCLKD)は S12AD 用、 周辺モジュールクロック(PCLKB)はそれ以外の周辺モジュール用の動作クロックです。 • FlashIF に供給され FlashIF クロック(FCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • IWDTC に供給される IWDTC 専用クロック(IWDTCCLK)の生成 • RSCAN に供給される CAN クロック(CANMCLK)の生成 	<ul style="list-style-type: none"> • CPU、TFU、DMAC、DTC、コードフラッシュメモリおよび RAM に供給されるシステムクロック(ICLK)の生成 • RSPI、RSPIA、RSCI、RI3C、CANFD、MTU (内部周辺バス)、GPTW (内部周辺バス)、HRPWM (内部周辺バス)に供給される周辺モジュールクロック(PCLKA)の生成 • 周辺モジュールに供給される周辺モジュールクロック(PCLKB)の生成 • MTU と GPTW に供給される周辺モジュールのカウンタ基準クロック、HRPWM の基準クロック(PCLKC)の生成 • S12AD に供給される周辺モジュール(アナログ変換用)クロック(PCLKD)の生成 • FlashIF に供給される FlashIF クロック(FCLK)の生成 • CAC に供給される CAC クロック(CACCLK)の生成 • CANFD に供給される CANFD クロック(CANFDCLK)の生成 • CANFD に供給される CANFD メインクロック (CANFDMCLK)の生成 • IWDTC に供給される IWDTC 専用クロック(IWDTCCLK)の生成

項目	RX24T	RX24U	RX26T
動作周波数	<ul style="list-style-type: none"> • ICLK : 80MHz (max) • PCLKA : 80MHz (max) • PCLKB : 40MHz (max) • PCLKD : 40MHz (max) • FCLK : 1MHz~32MHz (ROM) • CACCLK : 各発振器のクロックと同じ • IWDTCCLK : 15kHz • CANMCLK : 20MHz (max) 	<ul style="list-style-type: none"> • ICLK : 80MHz (max) • PCLKA : 80MHz (max) • PCLKB : 40MHz (max) • PCLKD : 40MHz (max) • FCLK : 1MHz~32MHz (ROM) • CACCLK : 各発振器のクロックと同じ • IWDTCCLK : 15kHz • CANMCLK : 20MHz (max) 	<ul style="list-style-type: none"> • ICLK : 120MHz (max) • PCLKA : 120MHz (max) • PCLKB : 60MHz (max) • PCLKC : 120MHz (max) • PCLKD : 8MHz~60MHz (12 ビット A/D コンバータ 変換時) • FCLK : - 4MHz~60MHz (コードフラッシュメモリ、 データフラッシュメモリ P/E 時) - 60MHz (max) (データフラッシュメモリ 読み出し時) • CACCLK : 発振器のクロックと同じ • CANFDCLK : 60MHz (max) • CANFDMCLK : 24MHz (max) • IWDTCCLK : 120kHz
メインクロック 発振器	<ul style="list-style-type: none"> • 発振子周波数 : 1MHz~20MHz • 外部クロック入力周波数 : 20MHz (max) • 接続できる発振子、または 付加回路 : セラミック共振子、 水晶振動子 • 接続端子 : EXTAL, XTAL • 発振停止検出機能 : メインクロックの発振停止 検出時、LOCO に切り替える 機能、MTU、GPT の端子 出力を停止する機能 • ドライブ能力を切り替える 機能 	<ul style="list-style-type: none"> • 発振子周波数 : 1MHz~20MHz • 外部クロック入力周波数 : 20MHz (max) • 接続できる発振子、または 付加回路 : セラミック共振子、 水晶振動子 • 接続端子 : EXTAL, XTAL • 発振停止検出機能 : メインクロックの発振停止 検出時、LOCO に切り替える 機能、MTU、GPT の端子 出力を停止する機能 • ドライブ能力を切り替える 機能 	<ul style="list-style-type: none"> • 発振子周波数 : 8MHz~24MHz • 外部クロック入力周波数 : 24MHz (max) • 接続できる発振子または 付加回路 : セラミック共振子、 水晶振動子 • 接続端子 : EXTAL, XTAL • 発振停止検出機能 : メインクロックの発振停止 検出時、LOCO に切り替える 機能、MTU、GPTW の端子を ハイインピーダンスにする 機能
PLL 周波数 シンセサイザ	<ul style="list-style-type: none"> • 入力クロック源 : メインクロック、HOCO (32MHz)の 4 分周クロック • 入力分周比 : 1、2、4 分周から選択可能 • 入力周波数 : 4MHz~12.5MHz • 通倍比 : 4~15.5 通倍(0.5 刻み)から 選択可能 • 発振周波数 : 40MHz~80MHz 	<ul style="list-style-type: none"> • 入力クロック源 : メインクロック、HOCO (32MHz)の 4 分周クロック • 入力分周比 : 1、2、4 分周から選択可能 • 入力周波数 : 4MHz~12.5MHz • 通倍比 : 4~15.5 通倍(0.5 刻み)から 選択可能 • 発振周波数 : 40MHz~80MHz 	<ul style="list-style-type: none"> • 入力クロックソース : メインクロック、HOCO • 入力分周比 : 1、2、3 分周から選択可能 • 入力周波数 : 8MHz~24MHz • 通倍比 : 10~30 通倍から選択可能 • PLL 周波数シンセサイザ 出力クロック周波数 : 120MHz~240MHz
高速オンチップ オシレータ (HOCO)	発振周波数 : 32MHz, 64MHz	発振周波数 : 32MHz, 64MHz	<ul style="list-style-type: none"> • 発振周波数 : 16MHz、18MHz、 20MHz から選択可能 • HOCO 電源制御

項目	RX24T	RX24U	RX26T
低速オンチップ オシレータ (LOCO)	発振周波数 : 4MHz	発振周波数 : 4MHz	発振周波数 : 240kHz
IWDT 専用 オンチップ オシレータ	発振周波数 : 15kHz	発振周波数 : 15kHz	発振周波数 : 120kHz
イベントリンク 機能(出力)	—	—	メインクロック発振器の発振 停止検出
イベントリンク 機能(入力)	—	—	低速オンチップオシレータへの クロックソース切り替え

表 2.15 クロック発生回路のレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX26T
SCKCR	—	システムクロックコントロールレジスタ リセット後の初期値が異なります	システムクロックコントロールレジスタ
	PCKC[3:0]	—	周辺モジュールクロック C (PCLKC) 選択ビット
SCKCR2	—	—	システムクロックコントロール レジスタ 2
PLLCR	—	PLL コントロールレジスタ リセット後の初期値が異なります	PLL コントロールレジスタ
	PLLSRCSEL	PLL クロックソース選択ビット (b2)	PLL クロックソース選択ビット (b4)
	STC[5:0]	周波数逡倍率設定ビット	周波数逡倍率設定ビット
		b13 b8 0 0 0 1 1 1 : ×4 : : 0 1 0 0 1 0 : ×9.5 0 1 0 0 1 1 : ×10 0 1 0 1 0 0 : ×10.5 0 1 0 1 0 1 : ×11 0 1 0 1 1 0 : ×11.5 0 1 0 1 1 1 : ×12 0 1 1 0 0 0 : ×12.5 0 1 1 0 0 1 : ×13 0 1 1 0 1 0 : ×13.5 0 1 1 0 1 1 : ×14 0 1 1 1 0 0 : ×14.5 0 1 1 1 0 1 : ×15 0 1 1 1 1 0 : ×15.5 上記以外は設定しないでください	b13 b8 0 1 0 0 1 1 : ×10.0 0 1 0 1 0 0 : ×10.5 0 1 0 1 0 1 : ×11.0 0 1 0 1 1 0 : ×11.5 0 1 0 1 1 1 : ×12.0 0 1 1 0 0 0 : ×12.5 0 1 1 0 0 1 : ×13.0 0 1 1 0 1 0 : ×13.5 0 1 1 0 1 1 : ×14.0 0 1 1 1 0 0 : ×14.5 0 1 1 1 0 1 : ×15.0 0 1 1 1 1 0 : ×15.5 0 1 1 1 1 1 : ×16.0 : : 1 1 1 0 1 1 : ×30.0 上記以外は設定しないでください

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T/RX24U	RX26T
HOCOCR2	HCFRQ[1:0]	<p>HOCO 周波数設定ビット</p> <p>b1 b0 0 0 : 32MHz 1 1 : 64MHz 上記以外は設定しないでください</p>	<p>HOCO 周波数設定ビット</p> <p>b1 b0 0 0 : 16MHz 0 1 : 18MHz 1 0 : 20MHz 上記以外は設定しないでください</p>
HOCOWTCR	—	高速オンチップオシレータウェイト コントロールレジスタ	—
OSCOVFSR	—	発振安定フラグレジスタ	発振安定フラグレジスタ
	—	リセット後の初期値が異なります	
	MOOVF	<p>メインクロック発振安定フラグ</p> <p>0 : メインクロック停止 1 : 発振安定、システムクロックとして 使用可能</p>	<p>メインクロック発振安定フラグ</p> <p>0 : MOSTP = 1 (停止)、または発振安定 待ち中 1 : 発振が安定し、システムクロック として使用可能</p>
	ILCOVF	—	IWDT 専用クロック発振安定フラグ
OSTDCR	OSTDIE	<p>発振停止検出割り込み許可ビット</p> <p>0 : 発振停止検出割り込みを禁止、POE への発振停止検出通知なし 1 : 発振停止検出割り込みを許可、POE への発振停止検出通知あり</p>	<p>発振停止検出割り込み許可ビット</p> <p>0 : 発振停止検出割り込みを禁止、POE、 POEG への発振停止検出通知なし 1 : 発振停止検出割り込みを許可、POE、 POEG への発振停止検出通知あり</p>
MOSCWTCR	—	<p>メインクロック発振器ウェイト コントロールレジスタ</p> <p>リセット後の初期値が異なります</p>	<p>メインクロック発振器ウェイト コントロールレジスタ</p>
	<p>MSTS[4:0] (RX24T/ RX24U) MSTS[7:0] (RX26T)</p>	<p>メインクロック発振器ウェイト時間 設定ビット(b4 - b0)</p> <p>b4 b0 0 0 0 0 : 待ち時間 = 2 サイクル(0.5 μs) 0 0 0 1 : 待ち時間 = 1024 サイクル (256 μs) 0 0 1 0 : 待ち時間 = 2048 サイクル (512 μs) 0 0 1 1 : 待ち時間 = 4096 サイクル (1.024ms) 0 0 1 0 0 : 待ち時間 = 8192 サイクル (2.048ms) 0 0 1 0 1 : 待ち時間 = 16384 サイクル (4.096ms) 0 0 1 1 0 : 待ち時間 = 32768 サイクル (8.192ms) 0 0 1 1 1 : 待ち時間 = 65536 サイクル (16.384ms) 上記以外は設定しないでください 待ち時間は LOCO = 4.0MHz (0.25 μs, TYP)の場合</p>	<p>メインクロック発振器の出力を内部回路 に供給するまでの待機時間(b7- b0)</p> <p>MSTS[7:0] > [tMAINOSC \times (fLOCO_max) + 16] / 32 (tMAINOSC : メインクロック発振安定 時間、fLOCO_max : fLOCO 最大周波数)</p>

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T/RX24U	RX26T
MOFCR	MODRV21 (RX24T/ RX24U) MODRV2[1:0] (RX26T)	メインクロック発振器ドライブ能力 切り替えビット 0 : 1MHz~10MHz 未満 1 : 10MHz~20MHz	メインクロック発振器ドライブ能力 2 切り替えビット b5 b4 0 0 : 20.1~24MHz 0 1 : 16.1~20MHz 1 0 : 8.1~16MHz 1 1 : 8MHz
HOCOPCR	—	—	高速オンチップオシレータ電源 コントロールレジスタ
MEMWAIT	—	メモリウェイトサイクル設定レジスタ	—

2.8 消費電力低減機能

表 2.16 に消費電力低減機能の概要比較を、表 2.17 に各モードにおける遷移および解除方法と動作状態の比較を、表 2.18 に消費電力低減機能のレジスタ比較を示します。

表 2.16 消費電力低減機能の概要比較

項目	RX24T/RX24U	RX26T
クロックの切り替えによる消費電力の低減	システムクロック(ICLK)、高速周辺モジュールクロック(PCLKA)、周辺モジュールクロック(PCLKB)、S12AD 用クロック(PCLKD)、FlashIF クロック(FCLK) に対し、個別に分周比を設定することが可能	システムクロック(ICLK)、周辺モジュールクロック(PCLKA, PCLKB, PCLKC , PCLKD)、フラッシュインタフェースクロック(FCLK) に対し、個別に分周比を設定することが可能
モジュールストップ機能	周辺モジュールごとに機能を停止させることが可能	周辺モジュールごとに機能を停止させることが可能
低消費電力状態への遷移機能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能	CPU、周辺モジュール、発振器を停止させる低消費電力状態にすることが可能
低消費電力状態	<ul style="list-style-type: none"> スリープモード ディープスリープモード ソフトウェアスタンバイモード 	<ul style="list-style-type: none"> スリープモード 全モジュールクロックストップモード ソフトウェアスタンバイモード
動作電力低減機能	<ul style="list-style-type: none"> 動作周波数、動作電圧範囲に応じて動作電力制御モードを選択することにより、通常動作時、スリープモード時、およびディープスリープモード時の消費電力を低減することが可能 動作電力制御状態：2 種類 高速動作モード 中速動作モード 	—

表 2.17 各モードにおける遷移および解除方法と動作状態の比較

モード	遷移および解除方法と動作状態	RX24T/RX24U	RX26T
スリープモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	動作可能	動作可能
	高速オンチップオシレータ	動作可能	動作可能
	低速オンチップオシレータ	動作可能	動作可能
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	動作可能	動作可能
	CPU	停止(保持)	停止(保持)
	RAM	動作可能(保持)	動作可能(保持)
	DTC	動作可能	動作可能
	フラッシュメモリ	動作	動作
	ウォッチドッグタイマ	—	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	ポートアウトブットイネーブル(POE)	—	動作可能
	8ビットタイマ(ユニット 0, 1) (TMR)	—	動作可能
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	動作可能	動作可能
	I/O ポート	動作	動作
	コンパレータ C	動作可能	—
ソフトウェアスタンバイモード	遷移方法	制御レジスタ+命令	制御レジスタ+命令
	リセット以外の解除方法	割り込み	割り込み
	解除後の状態	プログラム実行状態 (割り込み処理)	プログラム実行状態 (割り込み処理)
	メインクロック発振器	停止	停止
	高速オンチップオシレータ	停止	停止
	低速オンチップオシレータ	停止	停止
	IWDT 専用オンチップオシレータ	動作可能	動作可能
	PLL	停止	停止
	CPU	停止(保持)	停止(保持)
	RAM	停止(保持)	停止(保持)
	DTC	停止(保持)	停止(保持)
	フラッシュメモリ	停止(保持)	停止(保持)
	ウォッチドッグタイマ	—	停止(保持)
	独立ウォッチドッグタイマ(IWDT)	動作可能	動作可能
	ポートアウトブットイネーブル(POE)	—	停止(保持)
	8ビットタイマ(ユニット 0, 1) (TMR)	—	停止(保持)
	電圧検出回路(LVD)	動作可能	動作可能
	パワーオンリセット回路	動作	動作
	周辺モジュール	停止(保持)	停止(保持)
	I/O ポート	保持	保持
	コンパレータ C	動作可能	—

動作可能は制御レジスタの設定によって、動作/停止を制御可能であることを示します。

停止(保持)は、内部レジスタ値保持、内部状態は動作中断を示します。

表 2.18 消費電力低減機能のレジスタ比較

レジスタ	ビット	RX24T	RX24U	RX26T
MSTPCRA	—	モジュールストップ コントロールレジスタ A	モジュールストップ コントロールレジスタ A	モジュールストップ コントロールレジスタ A
		リセット後の初期値が異なります		
	MSTPA0	—	—	コンペアマッチタイマ W (ユニット 1)モジュール ストップ設定ビット
	MSTPA1	—	—	コンペアマッチタイマ W (ユニット 0)モジュール ストップ設定ビット
	MSTPA7	汎用 PWM タイマモジュール ストップ設定ビット 対象モジュール : GPT 0: モジュールストップ状態の 解除 1: モジュールストップ状態へ 遷移	汎用 PWM タイマモジュール ストップ設定ビット 対象モジュール : GPT 0: モジュールストップ状態の 解除 1: モジュールストップ状態へ 遷移	汎用 PWM タイマ/高分解能 PWM/GPTW 専用ポート アウトプットイネーブル モジュールストップ設定ビット 対象モジュール : GPTW, HRPWM, POEG 0: モジュールストップ状態の 解除 1: モジュールストップ状態へ 遷移
	MSTPA19	8 ビット D/A コンバータモ ジュールストップ設定ビット 対象モジュール : DA 0: モジュールストップ状態の 解除 1: モジュールストップ状態へ 遷移	8 ビット D/A コンバータモ ジュールストップ設定ビット 対象モジュール : DA 0: モジュールストップ状態の 解除 1: モジュールストップ状態へ 遷移	12 ビット D/A コンバータ モジュールストップ設定ビット 対象モジュール : 12 ビット DA 0: モジュールストップ状態の 解除 1: モジュールストップ状態へ 遷移
	MSTPA24	—	—	モジュールストップ A24 設定 ビット
	MSTPA27	—	—	モジュールストップ A27 設定 ビット
	MSTPA28	データ転送ファ コンローラモジュール ストップ設定ビット 対象モジュール : DTC 0: モジュールストップ状態の 解除 1: モジュールストップ状態へ 遷移	データ転送ファ コンローラモジュール ストップ設定ビット 対象モジュール : DTC 0: モジュールストップ状態の 解除 1: モジュールストップ状態へ 遷移	DMA コントローラ/データ 転送ファコンローラ モジュールストップ設定ビット 対象モジュール : DMAC/DTC 0: モジュールストップ状態の 解除 1: モジュールストップ状態へ 遷移
	MSTPA29	—	—	モジュールストップ A29 設定 ビット
	ACSE	—	—	全モジュールクロックストップ モード許可ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T	RX24U	RX26T
MSTPCRB	MSTPB0	RSCAN モジュールストップ 設定ビット (注 1)	RSCAN モジュールストップ 設定ビット (注 1)	—
	MSTPB4	—	—	シリアルコミュニケーション インタフェース 12 モジュール ストップ設定ビット
	MSTPB9	—	—	イベントリンクコントローラ モジュールストップ設定ビット
MSTPCRC	MSTPC24	—	シリアルコミュニケーション インタフェース 11 モジュール ストップ設定ビット 対象モジュール : SCI11 0 : モジュールストップ状態の 解除 1 : モジュールストップ状態へ 遷移	シリアルコミュニケーション インタフェース 11 モジュール ストップ設定ビット 対象モジュール : RSCI11 0 : モジュールストップ状態の 解除 1 : モジュールストップ状態へ 遷移
	MSTPC26	—	シリアルコミュニケーション インタフェース 9 モジュール ストップ設定ビット 対象モジュール : SCI9 0 : モジュールストップ状態の 解除 1 : モジュールストップ状態へ 遷移	シリアルコミュニケーション インタフェース 9 モジュール ストップ設定ビット 対象モジュール : RSCI9 0 : モジュールストップ状態の 解除 1 : モジュールストップ状態へ 遷移
	MSTPC27	—	シリアルコミュニケーション インタフェース 8 モジュール ストップ設定ビット 対象モジュール : SCI8 0 : モジュールストップ状態の 解除 1 : モジュールストップ状態へ 遷移	シリアルコミュニケーション インタフェース 8 モジュール ストップ設定ビット 対象モジュール : RSCI8 0 : モジュールストップ状態の 解除 1 : モジュールストップ状態へ 遷移
	DSLPE	ディープスリープモード許可 ビット	ディープスリープモード許可 ビット	—
	—	—	—	モジュールストップ コントロールレジスタ D
MSTPCRD	—	—	—	モジュールストップ コントロールレジスタ D
RSTCKCR	—	—	—	スリープモード復帰クロック ソース切り替えレジスタ
OPCCR	—	動作電力コントロール レジスタ	動作電力コントロール レジスタ	—

注 1. 本ビットの書き換えは、本ビットによって制御するクロックの発振が安定しているときに行ってください。本ビットを書き換えた後、ソフトウェアスタンバイモードに遷移する場合は、書き換え後 CANMCLK で 2 サイクル経過したのち、WAIT 命令を実行してください。

2.9 レジスタライトプロテクション機能

表 2.19 にレジスタライトプロテクション機能の概要比較を、表 2.20 にレジスタライトプロテクション機能のレジスタ比較を示します。

表 2.19 レジスタライトプロテクション機能の概要比較

項目	RX24T/RX24U	RX26T
PRC0 ビット	<ul style="list-style-type: none"> クロック発生回路関連レジスタ SCKCR, SCKCR3, PLLCR, PLLCR2, MOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR, MEMWAIT 	<ul style="list-style-type: none"> クロック発生回路関連レジスタ SCKCR, SCKCR2, SCKCR3, PLLCR, PLLCR2, MOSCCR, LOCOCR, ILOCOCR, HOCOCR, HOCOCR2, OSTDCR, OSTDSR
PRC1 ビット	<ul style="list-style-type: none"> 動作モード関連レジスタ SYSCR1 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, OPCCR クロック発生回路関連レジスタ MOFCR, MOSCWTCR ソフトウェアリセットレジスタ SWRR 	<ul style="list-style-type: none"> 動作モード関連レジスタ SYSCR1, VOLSR 消費電力低減機能関連レジスタ SBYCR, MSTPCRA, MSTPCRB, MSTPCRC, MSTPCRD, RSTCKCR クロック発生回路関連レジスタ MOSCWTCR, MOFCR, HOCOPCR ソフトウェアリセットレジスタ SWRR
PRC2 ビット	<ul style="list-style-type: none"> クロック発生回路関連レジスタ HOCOWTCR 	—
PRC3 ビット	<ul style="list-style-type: none"> LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR 	<ul style="list-style-type: none"> LVD 関連レジスタ LVCMPCR, LVDLVLR, LVD1CR0, LVD1CR1, LVD1SR, LVD2CR0, LVD2CR1, LVD2SR

表 2.20 レジスタライトプロテクション機能のレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX26T
PRCR	PRC2	プロテクトビット 2	—

2.10 割り込みコントローラ

表 2.21 に割り込みコントローラの概要比較を、表 2.22 に割り込みコントローラのレジスタ比較を示します。

表 2.21 割り込みコントローラの概要比較

項目		RX24T(ICUb)/RX24U(ICUb)	RX26T(ICUG)
割り込み	周辺機能 割り込み	<ul style="list-style-type: none"> 周辺モジュールからの割り込み 割り込み検出 : エッジ検出/レベル検出 - 接続している周辺モジュールの 要因ごとの検出方法は固定 	<ul style="list-style-type: none"> 周辺モジュールからの割り込み 割り込みの検出方法 : エッジ検出ま たはレベル検出(割り込み要因ごと に検出方法は固定) グループ割り込み : 複数の割り込み 要因をグループ化し、1つの割り込 み要因として扱う機能 <ul style="list-style-type: none"> グループ IE0 割り込み : ICLK を動作クロックとする コプロセッサの割り込み要因 (エッジ検出) グループ BE0 割り込み : PCLKB を動作クロックとする 周辺モジュールの割り込み要因 (エッジ検出) グループ BL0/BL1/BL2 割り込み : PCLKB を動作クロックとする 周辺モジュールの割り込み要因 (レベル検出) グループ AL0/AL1 割り込み : PCLKA を動作クロックとする 周辺モジュールの割り込み要因 (レベル検出) 選択型割り込み A : 割り込みベクタ番号 208~255 に、 PCLKA を動作クロックとする周辺 モジュールの割り込み要因から それぞれ任意の 1つを割り当てる ことが可能
	外部端子 割り込み	<ul style="list-style-type: none"> IRQ0~IRQ7 端子からの割り込み 要因数 : 8 割り込み検出 : Low/立ち下がリエッジ/ 立ち上がりエッジ/ 両エッジを要因ごとに設定可能 デジタルフィルタ機能 : あり 	<ul style="list-style-type: none"> IRQi 端子(i = 0~15)への入力信号 による割り込み 割り込み検出 : Low レベル、立ち下がリエッジ、 立ち上がりエッジ、 両エッジを要因ごとに設定可能 デジタルフィルタを使用すること により、ノイズを除去することが可能
	ソフトウェア 割り込み	<ul style="list-style-type: none"> レジスタ書き込みによる割り込み 要因数 : 1 	<ul style="list-style-type: none"> レジスタへの書き込みにより、割り 込み要求を発生させることが可能 要因数 : 2
	割り込み 優先順位	レジスタにより優先順位を設定	割り込み要因プライオリティレジスタ r (IPRr) (r = 000~255)により優先レベル を設定
	高速割り 込み機能	CPU の割り込み処理を高速化可能。 1 要因にのみ設定	CPU の割り込み応答時間を短縮可能。 1 つの割り込み要因にのみ設定可能
	DTC、DMAC 制御	割り込み要因により DTC の起動が可能	割り込み要因により DTC や DMAC の 起動が可能

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

項目		RX24T(ICUb)/RX24U(ICUb)	RX26T(ICUG)
ノン マスクابل 割り込み	NMI 端子 割り込み	NMI 端子からの割り込み <ul style="list-style-type: none"> 割り込み検出 : 立ち下がリエッジ/ 立ち上がりエッジ デジタルフィルタ機能 : あり 	NMI 端子への入力信号による割り込み <ul style="list-style-type: none"> 割り込み検出 : 立ち下がリエッジ または立ち上がりエッジ デジタルフィルタを使用することにより、ノイズを除去することが可能
	発振停止検出割り込み	発振停止検出時の割り込み	メインクロック発振器の停止を検出したときの割り込み
	WDT アンダフロー / リフレッシュエラー 割り込み	—	ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	IWDT アンダフロー/ リフレッシュエラー	ダウンカウンタがアンダフローしたとき、もしくはリフレッシュエラーが発生したときの割り込み	独立ウォッチドッグタイマがアンダフローしたとき、またはリフレッシュエラーが発生したときの割り込み
	電圧監視 1 割り込み	電圧検出回路 1 (LVD1)の電圧監視割り込み	電圧検出 1 回路(LVD1)からの割り込み
	電圧監視 2 割り込み	電圧検出回路 2 (LVD2)の電圧監視割り込み	電圧検出 2 回路(LVD2)からの割り込み
	RAM エラー割り込み	—	RAM のパリティチェックエラーを検出したときの割り込み
低消費電力 状態からの 復帰	スリープモード	ノンマスクابل割り込み、全割り込み要因で復帰	すべてのノンマスクابل割り込み、すべての割り込みで復帰
	全モジュール クロックストップ モード	—	ノンマスクابل割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、IWDT、TMR0~3)で復帰
	ソフトウェア スタンバイモード	ノンマスクابل割り込み、IRQ0~IRQ7 割り込みで復帰	ノンマスクابل割り込み、外部端子割り込み、周辺機能割り込み(電圧監視 1、電圧監視 2、IWDT)で復帰

表 2.22 割り込みコントローラのレジスタ比較

レジスタ	ビット	RX24T(ICUb)/RX24U(ICUb)	RX26T(ICUG)
IRn (注 1)	—	割り込み要求レジスタ n (n = 016~249)	割り込み要求レジスタ n (n = 016~255)
IPRn (注 1)	—	割り込み要因プライオリティレジスタ n (n = 000~249)	割り込み要因プライオリティレジスタ r (r = 000~255)
SWINT2R	—	—	ソフトウェア割り込み 2 起動レジスタ
DTCERn (注 1)	—	DTC 転送要求許可レジスタ n (n = 027~248)	DTC 転送要求許可レジスタ n (DTCERn) (n = 026~255)
	DTCE	DTC 転送要求許可ビット 0 : CPU への割り込み要因に設定する 1 : DTC の起動要因に設定する	DTC 転送要求許可ビット 0 : CPU への割り込み要因、または DMAC の起動要因に設定する 1 : DTC の起動要因に設定する
DMRSRm	—	—	DMAC 起動要因選択レジスタ m (m = 0~7)
IRQCRi	—	IRQ コントロールレジスタ i (i = 0~7)	IRQ コントロールレジスタ i (i = 0~15)
IRQFLTE1	—	—	IRQ 端子デジタルフィルタ許可レジスタ 1
IRQFLTC1	—	—	IRQ 端子デジタルフィルタ設定レジスタ 1
NMISR	WDTST	—	WDT アンダフロー/リフレッシュエラーステータスフラグ
	RAMST	—	RAM エラー割り込みステータスフラグ
NMIER	WDTEN	—	WDT アンダフロー/リフレッシュエラー許可ビット
	RAMEN	—	RAM エラー割り込み許可ビット
NMICLR	WDTCLR	—	WDT クリアビット
GRPBL0/ GRPBL1/ GRPBL2	—	—	グループ BL0/BL1/BL2 割り込み要求レジスタ
GRPAL0/ GRPAL1	—	—	グループ AL0/AL1 割り込み要求レジスタ
GENBL0/ GENBL1/ GENBL2	—	—	グループ BL0/BL1/BL2 割り込み要求許可レジスタ
GENAL0/ GENAL1	—	—	グループ AL0/AL1 割り込み要求許可レジスタ
PIARk	—	—	選択型割り込み A 要求レジスタ k (k = 0h~Fh, 12h~14)
SLIARn	—	—	選択型割り込み A 要因選択レジスタ n (n = 208~255)
SLIPRCR	—	—	選択型割り込み要因選択レジスタ 書き込み保護レジスタ

注 1. RX24T グループでは n=250~255、RX24U グループでは n=254、255 は予約領域です。

2.11 バス

表 2.23 にバスの概要比較を、表 2.24 にバスのレジスタ比較を示します。

表 2.23 バスの概要比較

項目		RX24T	RX24U	RX26T
CPU バス	命令バス	<ul style="list-style-type: none"> ● CPU (命令)を接続 ● 内蔵メモリを接続 (RAM, ROM) ● システムクロック (ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU (命令)を接続 ● 内蔵メモリを接続 (RAM, ROM) ● システムクロック (ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU (命令)を接続 ● 内蔵メモリを接続 (RAM、コードフラッシュメモリ) ● システムクロック (ICLK)に同期して動作
	オペランドバス	<ul style="list-style-type: none"> ● CPU (オペランド)を接続 ● 内蔵メモリを接続 (RAM, ROM) ● システムクロック (ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU (オペランド)を接続 ● 内蔵メモリを接続 (RAM, ROM) ● システムクロック (ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU (オペランド)を接続 ● 内蔵メモリを接続 (RAM、コードフラッシュメモリ) ● システムクロック (ICLK)に同期して動作
メモリバス	メモリバス 1	RAM を接続	RAM を接続	RAM を接続
	メモリバス 2	ROM を接続	ROM を接続	コードフラッシュメモリを接続
内部メインバス	内部メインバス 1	<ul style="list-style-type: none"> ● CPU を接続 ● システムクロック (ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU を接続 ● システムクロック (ICLK)に同期して動作 	<ul style="list-style-type: none"> ● CPU を接続 ● システムクロック (ICLK)に同期して動作
	内部メインバス 2	<ul style="list-style-type: none"> ● DTC を接続 ● 内蔵メモリを接続 (RAM, ROM) ● システムクロック (ICLK)に同期して動作 	<ul style="list-style-type: none"> ● DTC を接続 ● 内蔵メモリを接続 (RAM, ROM) ● システムクロック (ICLK)に同期して動作 	<ul style="list-style-type: none"> ● DTC、DMAC を接続 ● 内蔵メモリを接続 (RAM、コードフラッシュメモリ) ● システムクロック (ICLK)に同期して動作
内部周辺バス	内部周辺バス 1	<ul style="list-style-type: none"> ● 周辺機能(DTC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック (ICLK)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(DTC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック (ICLK)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(TFU、DTC、DMAC、割り込みコントローラ、バスエラー監視部)を接続 ● システムクロック (ICLK)に同期して動作
	内部周辺バス 2	<ul style="list-style-type: none"> ● 周辺機能(内部周辺バス 1、3、4 以外の周辺機能)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(内部周辺バス 1、3、4 以外の周辺機能)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(内部周辺バス 1、3、4、5 以外の周辺機能)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作
	内部周辺バス 3	<ul style="list-style-type: none"> ● 周辺機能(RSCAN, CMPC)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(RSCAN, CMPC)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(DOC, RSCI, CANFD, CMPC)を接続 ● 周辺モジュールクロック (PCLKB)に同期して動作
	内部周辺バス 4	<ul style="list-style-type: none"> ● 周辺機能(MTU, GPT)を接続 ● 周辺モジュールクロック (PCLKA)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(MTU, GPT, SCI11)を接続 ● 周辺モジュールクロック (PCLKA)に同期して動作 	<ul style="list-style-type: none"> ● 周辺機能(MTU, GPTW, HRPWM, RSPI)を接続 ● 周辺モジュールクロック (PCLKA)に同期して動作
	内部周辺バス 5	—	—	<ul style="list-style-type: none"> ● 周辺機能(RSCI, RSPIA, RI3C, CANFD)を接続 ● 周辺モジュールクロック (PCLKA)に同期して動作

項目		RX24T	RX24U	RX26T
内部周辺バス	内部周辺バス 6	<ul style="list-style-type: none"> フラッシュ制御モジュール、E2 データフラッシュを接続 FlashIF クロック(FCLK)に同期して動作 	<ul style="list-style-type: none"> フラッシュ制御モジュール、E2 データフラッシュを接続 FlashIF クロック(FCLK)に同期して動作 	<ul style="list-style-type: none"> コードフラッシュメモリ (P/E 時)、データフラッシュメモリを接続 FlashIF クロック(FCLK)に同期して動作

表 2.24 バスのレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX26T
BERSR1	MST[2:0]	バスマスタコードビット b6 b4 0 0 0 : CPU 0 0 1 : 予約 0 1 0 : 予約 0 1 1 : DTC 1 0 0 : 予約 1 0 1 : 予約 1 1 0 : 予約 1 1 1 : 予約	バスマスタコードビット b6 b4 0 0 0 : CPU 0 0 1 : 予約 0 1 0 : 予約 0 1 1 : DTC/DMAC 1 0 0 : 予約 1 0 1 : 予約 1 1 0 : 予約 1 1 1 : 予約
BUSPRI	BPHB[1:0]	内部周辺バス 4 プライオリティ制御ビット b9 b8 0 0 : 優先順位固定 0 1 : 優先順位トグル 1 0 : 設定しないでください 1 1 : 設定しないでください	内部周辺バス 4, 5 プライオリティ制御ビット b9 b8 0 0 : 優先順位固定 0 1 : 優先順位トグル 1 0 : 設定しないでください 1 1 : 設定しないでください

2.12 データトランスファコントローラ

表 2.25 にデータトランスファコントローラの概要比較を、表 2.26 にデータトランスファコントローラのレジスタ比較を示します。

表 2.25 データトランスファコントローラの概要比較

項目	RX24T(DTCa)/RX24U(DTCa)	RX26T(DTCb)
転送チャンネル数	DTC 起動が可能なすべての割り込み要因の数と同数	DTC 起動が可能なすべての割り込み要因の数と同数
転送モード	<ul style="list-style-type: none"> ノーマル転送モード 1 回の起動で 1 つのデータを転送する リピート転送モード 1 回の起動で 1 つのデータを転送する リピートサイズ分データを転送すると 転送開始アドレスに復帰 リピート回数は最大 256 回設定可能で、 256 × 32 ビットで、最大 1024 バイト 転送可能 ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する ブロックサイズは、最大 256 × 32 ビット = 1024 バイト設定可能 	<ul style="list-style-type: none"> ノーマル転送モード 1 回の起動で 1 つのデータを転送する リピート転送モード 1 回の起動で 1 つのデータを転送する リピートサイズ分データを転送すると 転送開始アドレスに復帰 リピート回数は最大 256 回設定可能で、 256 × 32 ビットで、最大 1024 バイト 転送可能 ブロック転送モード 1 回の起動で 1 ブロックのデータを転送する ブロックサイズは、最大 256 × 32 ビット = 1024 バイト設定可能
チェーン転送機能	<ul style="list-style-type: none"> 1 回の転送要求に対して複数種類のデータ 転送を連続して実行可能 「転送カウンタが“0”になったときのみ 実施」/「毎回実施」のいずれかを選択可能 	<ul style="list-style-type: none"> 1 回の転送要求に対して複数種類のデータ 転送を連続して実行可能 「転送カウンタが“0”になったときのみ 実施」/「毎回実施」のいずれかを選択可能
シーケンス転送	—	<p>複雑な一連の転送をシーケンスとして登録し、 転送データにより任意のシーケンスを選択して 実行可能</p> <ul style="list-style-type: none"> シーケンス転送の起動要因は同時に 1 つのみ選択可能 シーケンスは、1 つの起動要因に対し 最大 256 通り 転送要求によって最初に転送された データがシーケンスを決定 シーケンスは、1 回の転送要求で最後まで 実行することも、途中で止めて次の転送 要求で再開する(シーケンス分割)ことも 可能
転送空間	<ul style="list-style-type: none"> ショートアドレスモードのとき 16M バイト (“0000 0000h” ~ “007F FFFFh” と “FF80 0000h” ~ “FFFF FFFFh” の うち、予約領域以外の領域) フルアドレスモードのとき 4G バイト (“0000 0000h” ~ “FFFF FFFFh” の うち、予約領域以外の領域) 	<ul style="list-style-type: none"> ショートアドレスモードのとき 16M バイト (“0000 0000h” ~ “007F FFFFh” と “FF80 0000h” ~ “FFFF FFFFh” の うち、予約領域以外の領域) フルアドレスモードのとき 4G バイト (“0000 0000h” ~ “FFFF FFFFh” の うち、予約領域以外の領域)
データ転送単位	<ul style="list-style-type: none"> 1 データ : 1 バイト(8 ビット)、1 ワード (16 ビット)、1 ロングワード(32 ビット) 1 ブロックサイズ : 1~256 データ 	<ul style="list-style-type: none"> 1 データ : 1 バイト(8 ビット)、1 ワード (16 ビット)、1 ロングワード(32 ビット) 1 ブロックサイズ : 1~256 データ

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

項目	RX24T(DTCa)/RX24U(DTCa)	RX26T(DTCb)
CPU 割り込み要求	<ul style="list-style-type: none"> DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能 	<ul style="list-style-type: none"> DTC を起動した割り込みで CPU への割り込み要求を発生可能 1 回のデータ転送終了後に CPU への割り込み要求を発生可能 指定したデータ数のデータ転送終了後に CPU への割り込み要求を発生可能
イベントリンク機能	—	1 回のデータ転送後(ブロックの場合は 1 ブロック転送後)、イベントリンク要求を発生
リードスキップ	同一転送が連続したときの転送情報の読み出しを省略する設定が可能	同一転送が連続したときの転送情報の読み出しを省略する設定が可能
ライトバックスキップ	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略	転送元アドレスまたは転送先アドレスが固定の場合、更新されない転送情報の書き戻しを省略
ライトバックディスエーブル	—	転送情報のライトバックを実行しない設定が可能
ディスプレースメント加算	—	転送元アドレスにディスプレースメントを加算可能(転送情報ごとに選択)
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.26 データトランスファコントローラのレジスタ比較

レジスタ	ビット	RX24T(DTCa)/RX24U(DTCa)	RX26T(DTCb)
MRA	WBDIS	—	ライトバックディスエーブルビット
MRB	SQEND	—	シーケンス転送終了ビット
	INDX	—	インデックステーブル参照ビット
MRC	—	—	DTC モードレジスタ C
DTCIBR	—	—	DTC インデックステーブルベースレジスタ
DTCOR	—	—	DTC オペレーションレジスタ
DTCSEQ	—	—	DTC シーケンス転送許可レジスタ
DTCDISP	—	—	DTC アドレスディスプレースメントレジスタ

2.13 I/O ポート

表 2.27 に I/O ポート 100 ピンの概要比較を、表 2.29 に I/O ポート 64 ピンの概要比較を、表 2.30 に I/O ポートの機能比較を、表 2.32 に I/O ポートのレジスタ比較を示します。

表 2.27 I/O ポート 100 ピンの概要比較

項目	RX24T(100 ピン) チップバージョン A, B 共通	RX24U(100 ピン)	RX26T(100 ピン)
PORT0	P00~P02	P00~P02	P00, P01
PORT1	P10, P11	P10, P11	P10, P11
PORT2	P20~P24	P20~P24, P27	P20~P24, P27
PORT3	P30~P33, P36, P37	P30~P33, P36, P37	P30~P33, P36, P37
PORT4	P40~P47	P40~P47	P40~P47
PORT5	P50~P55	P52~P55	P50~P55
PORT6	P60~P65	P60~P65	P60~P65
PORT7	P70~P76	P70~P76	P70~P76
PORT8	P80~P82	P80~P82	P80~P82
PORT9	P90~P96	P90~P96	P90~P96
PORTA	PA0~PA5	PA0~PA5	PA0~PA5
PORTB	PB0~PB7	PB0~PB7	PB0~PB7
PORTD	PD0~PD7	PD0~PD7	PD0~PD7
PORTE	PE0~PE5	PE0~PE5	PE0~PE5
PORTN	—	—	PN6, PN7

表 2.28 I/O ポート 80 ピンの概要比較

項目	RX24T(80 ピン)	RX26T(80 ピン)
PORT0	P00~P02	P00, P01
PORT1	P10, P11	P10, P11
PORT2	P20~P24	P20~P22, P27
PORT3	P30, P31, P36, P37	P30, P31, P36, P37
PORT4	P40~P47	P40~P47
PORT5	P50~P55	P50~P55
PORT6	P62	P60, P64, P65
PORT7	P70~P76	P70~P76
PORT9	P90~P96	P90~P96
PORTA	PA3, PA5	PA3, PA5
PORTB	PB0~PB6	PB0~PB6
PORTD	PD2~PD7	PD2~PD7
PORTE	PE2~PE4	PE2~PE4
PORTN	—	PN6, PN7

表 2.29 I/O ポート 64 ピンの概要比較

項目	RX24T(64 ピン)	RX26T(64 ピン)
PORT0	P00~P02	P00, P01
PORT1	P11	P11
PORT2	P21~P24	P20~P22
PORT3	P30, P31, P36, P37	P36, P37
PORT4	P40~P42, P44~P46	P40~P47
PORT5	P50~P54	P52~P54
PORT6	—	P64, P65

項目	RX24T(64 ピン)	RX26T(64 ピン)
PORT7	P70~P76	P70~P76
PORT9	P90~P96	P90~P96
PORTB	PB1~PB6	PB0~PB6
PORTD	PD3~PD7	PD3~PD7
PORTE	PE2	PE2
PORTN	—	PN6, PN7

表 2.30 I/O ポートの機能比較

項目	ポート シンボル	RX24T	RX24U	RX26T
入力プルアップ 機能	PORT0	P00~P02	P00~P02	P00, P01
	PORT1	P10, P11	P10~P17	P10, P11
	PORT2	P20~P24	P20~P27	P20~P24, P27
	PORT3	P30~P33, P36, P37	P30~P37	P30~P33, P36, P37
	PORT4	P40~P47	P40~P47	P40~P47
	PORT5	P50~P55	P50~P55	P50~P55
	PORT6	P60~P65	P60~P65	P60~P65
	PORT7	P70~P76	P70~P76	P70~P76
	PORT8	P80~P82	P80~P84	P80~P82
	PORT9	P90~P96	P90~P96	P90~P96
	PORTA	PA0~PA5	PA0~PA7	PA0~PA5
	PORTB	PB0~PB7	PB0~PB7	PB0~PB7
	PORTC	—	PC0~PC6	—
	PORTD	PD0~PD7	PD0~PD7	PD0~PD7
	PORTE	PE0, PE1, PE3~PE5	PE0, PE1, PE3~PE6	PE0, PE1, PE3~PE5
	PORTF	—	PF0~PF3	—
	PORTG	—	PG0~PG2	—
	PORTN	—	—	PN6, PN7
オープンドレイン 出力機能	PORT0	P00~P02	P00~P02	P00, P01
	PORT1	P10, P11	P10~P17	P10, P11
	PORT2	P20~P24	P20~P27	P20~P24, P27
	PORT3	P30~P33, P36, P37	P30~P37	P30~P33, P36, P37
	PORT4	—	—	P40~P47
	PORT5	—	—	P50~P55
	PORT6	—	—	P60~P65
	PORT7	P70~P76	P70~P76	P70~P76
	PORT8	P80~P82	P80~P84	P80~P82
	PORT9	P90~P96	P90~P96	P90~P96
	PORTA	PA0~PA5	PA0~PA7	PA0~PA5
	PORTB	PB0~PB7	PB0~PB7	PB0~PB7
	PORTC	—	PC0~PC6	—
	PORTD	PD0~PD7	PD0~PD7	PD0~PD7
	PORTE	PE0, PE1, PE3~PE5	PE0, PE1, PE3~PE6	PE0, PE1, PE3~PE5
	PORTF	—	PF0~PF3	—
	PORTG	—	PG0~PG2	—
	PORTN	—	—	PN6
5V トレラント	PORTB	PB1, PB2	PB1, PB2	PB1, PB2

表 2.31 I/O ポートの駆動能力切り替え機能比較

ポートシンボル	切り替え機能	RX24T	RX24U	RX26T
PORT0	通常出力固定	—	—	—
	通常/高駆動	P00~P02	P00~P02	P00, P01
PORT1	通常出力固定	—	—	—
	通常/高駆動	P10, P11	P10~P17	P10, P11
PORT2	通常出力固定	—	—	—
	通常/高駆動	P20~P24	P20~P27	P20~P24, P27
PORT3	通常出力固定	P36, P37	P36, P37	P36, P37
	通常/高駆動	P30~P33	P30~P35	P30~P33
PORT4	通常出力固定	P40~P47	P40~P47	P40~P47
	通常/高駆動	—	—	—
PORT5	通常出力固定	P50~P55	P50~P55	P50~P55
	通常/高駆動	—	—	—
PORT6	通常出力固定	P60~P65	P60~P65	P60~P65
	通常/高駆動	—	—	—
PORT7	通常出力固定	—	—	—
	高駆動出力固定	P71~P76	P71~P76	—
	通常/高駆動	P70	P70	P70
	通常/高駆動/大電流出力	—	—	P71~P76
PORT8	通常出力固定	—	—	—
	高駆動出力固定	P81	P81	—
	通常/高駆動	P80, P82	P80, P82~P84	P80, P82
	通常/高駆動/大電流出力	—	—	P81
PORT9	通常出力固定	—	—	—
	高駆動出力固定	P90~P95	P90~P95	—
	通常/高駆動	P96	P96	P96
	通常/高駆動/大電流出力	—	—	P90~P95
PORTA	通常出力固定	—	—	—
	通常/高駆動	PA0~PA5	PA0~PA7	PA0~PA5
PORTB	通常出力固定	—	—	PB1, PB2
	高駆動出力固定	PB1, PB2, PB5	PB1, PB2, PB5	—
	通常/高駆動	PB0, PB3, PB4, PB6, PB7	PB0, PB3, PB4, PB6, PB7	PB0, PB3, PB4, PB6, PB7
	通常/高駆動/大電流出力	—	—	PB5
PORTC	通常出力固定	—	—	—
	通常/高駆動	—	PC0~PC6	—
PORTD	通常出力固定	—	—	—
	高駆動出力固定	PD3	PD3	—
	通常/高駆動	PD0~PD2, PD4~PD7	PD0~PD2, PD4~PD7	PD0~PD2, PD4~PD7
	通常/高駆動/大電流出力	—	—	PD3
PORTE	通常出力固定	—	—	—
	通常/高駆動	PE0, PE1, PE3~PE5	PE0, PE1, PE3~PE6	PE0, PE1, PE3~PE5
PORTF	通常出力固定	—	—	—
	通常/高駆動	—	PF0~PF3	—
PORTG	通常出力固定	—	—	—
	通常/高駆動	—	PG0~PG2	—
PORTN	通常/高駆動	—	—	PN6, PN7

表 2.32 I/O ポートのレジスタ比較

レジスタ	ビット名	RX24T	RX24U	RX26T
PDR	B0~B7	Pm0~7 方向制御ビット (m = 0~9, A, B, D, E)	Pm0~7 方向制御ビット (m = 0~9, A~G)	Pm0~7 方向制御ビット (m = 0~9, A, B, D, E, N)
PODR	B0~B7	Pm0~7 出力データ格納 ビット (m = 0~9, A, B, D, E)	Pm0~7 出力データ格納 ビット (m = 0~9, A~G)	Pm0~7 出力データ格納ビット (m = 0~9, A, B, D, E, N)
PIDR	B0~B7	Pm0~7 ビット (m = 0~9, A, B, D, E)	Pm0~7 ビット (m = 0~9, A~G)	Pm0~7 ビット (m = 0~9, A, B, D, E, N)
PMR	B0~B7	Pm0~7 端子モード制御 ビット (m = 0~3, 7~9, A, B, D, E)	Pm0~7 端子モード制御 ビット (m = 0~3, 7~9, A~G)	Pm0~7 端子モード制御ビット (m = 0~9, A, B, D, E, N)
ODR0	B0, B2, B4, B6	Pm0, 1, 2, 3 出力形態指定 ビット (m = 0~3, 7~9, A, B, D, E)	Pm0, 1, 2, 3 出力形態指定 ビット (m = 0~3, 7~9, A~G)	Pm0, 1, 2, 3 出力形態指定ビット (m = 0~9, A, B, D, E)
ODR1	B0, B2, B4, B6	Pm4, 5, 6, 7 出力形態指定 ビット (m = 2, 7, 9, A, B, D, E)	Pm4, 5, 6, 7 出力形態指定 ビット (m = 1~3, 7~9, A~E)	Pm4, 5, 6, 7 出力形態指定ビット (m = 2~7, 9, A, B, D, E, N)
PCR	B0~B7	Pm0~7 入力プルアップ 抵抗制御ビット (m = 0~9, A, B, D, E)	Pm0~7 入力プルアップ 抵抗制御ビット (m = 0~9, A~G)	Pm0~7 入力プルアップ抵抗 制御ビット (m = 0~9, A, B, D, E, N)
DSCR	B0~B7	Pm0~7 駆動能力制御 ビット (m = 0~3, 7~9, A, B, D, E)	Pm0~7 駆動能力制御 ビット (m = 0~3, 7~9, A~G)	Pm0~7 駆動能力制御 ビット (m = 0~3, 7~9, A, B, D, E, N)
DSCR2	—	—	—	駆動能力制御レジスタ 2
POHSR1	—	—	—	ポート出力保持設定レジスタ 1
POHSR2	—	—	—	ポート出力保持設定レジスタ 2
POHCR	—	—	—	ポート出力保持制御レジスタ
GPSEXT	—	—	—	汎用入出力端子選択拡張レジ スタ

2.14 マルチファンクションピンコントローラ

表 2.33、表 2.34 にマルチプル端子の割り当て端子比較を、表 2.35～表 2.52 にマルチファンクションピンコントローラのレジスタ比較を示します。

マルチプル端子の割り当て端子比較の、**青字**はRX26Tグループのみに存在する端子、**橙字**はRX24T/RX24Uグループのみに存在する端子、**緑字**はRX24Uグループのみに存在する端子、**紫字**はRX26T/RX24Tのみに存在する端子です。“○”は機能割り当てあり、“×”は端子なし、または機能割り当てなし、グレーの塗りつぶしは非搭載機能を表しています。

表 2.33 マルチプル端子の割り当て端子比較 (100 ピン)

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
割り込み	IRQ0 (入力)	P10	○	○	○	○
		P52	○	○	○	○
		PE2	×	×	×	○
		PE5	○	○	○	○
	IRQ1 (入力)	P11	○	○	○	○
		P53	○	○	○	○
		P95	×	×	×	○
		PA5	○	○	○	○
		PE4	○	○	○	○
	IRQ2 (入力)	P00	○	○	○	○
		P54	○	○	○	○
		PB6	×	×	×	○
		PD4	○	○	○	○
		PE3	○	○	○	○
	IRQ3 (入力)	P55	○	○	○	○
		P82	×	×	×	○
		PB4	○	○	○	○
		PD5	○	○	○	×
	IRQ4 (入力)	P01	○	○	○	○
		P24	×	×	×	○
		P60	○	○	○	○
		P96	○	○	○	○
		PB1	×	×	×	○
	IRQ5 (入力)	P02	○	○	○	×
		P61	○	○	○	○
		P70	○	○	○	○
		P80	×	×	×	○
		PB6	○	○	○	×
		PD6	○	○	○	○
		PN7	×	×	×	○
	IRQ6 (入力)	P21	○	○	○	○
		P31	○	○	○	○
		P62	○	○	○	○
		PD5	×	×	×	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
割り込み	IRQ7 (入力)	P20	○	○	○	○
		P30	○	○	○	○
		P63	○	○	○	○
		PE0	×	×	×	○
	IRQ8 (入力)	P64				○
		PB0				○
		PD7				○
	IRQ9 (入力)	P65				○
		PB3				○
	IRQ10 (入力)	P22				○
	IRQ11 (入力)	P23				○
	IRQ12 (入力)	P32				○
	IRQ13 (入力)	P33				○
	IRQ14 (入力)	P93				○
		PA1				○
	IRQ15 (入力)	P27				○
		PE1				○
	NMI (入力)	PE2	○	○	○	○
マルチファン クションタイ マユニット 3	MTIIOC0A (入出力)/ MTIIOC0A# (入出力)	P31	○	○	○	○
		P70	×	×	×	○
		PB3	○	○	○	○
	MTIIOC0B (入出力)/ MTIIOC0B# (入出力)	P30	○	○	○	○
		PB2	○	○	○	○
	MTIIOC0C (入出力)/ MTIIOC0C# (入出力)	P27	×	×	×	○
		PB1	○	○	○	○
	MTIIOC0D (入出力)/ MTIIOC0D# (入出力)	PB0	○	○	○	○
	MTIIOC1A (入出力)/ MTIIOC1A# (入出力)	P27	×	×	○	○
		P95	×	×	×	○
		PA5	○	○	○	○
	MTIIOC1B (入出力)/ MTIIOC1B# (入出力)	PA4	○	○	○	○
	MTIIOC2A (入出力)/ MTIIOC2A# (入出力)	P94	×	×	×	○
		PA3	○	○	○	○
	MTIIOC2B (入出力)/ MTIIOC2B# (入出力)	PA2	○	○	○	○
	MTIIOC3A (入出力)/ MTIIOC3A# (入出力)	P11	○	○	○	○
		P33	○	○	○	○
	MTIIOC3B (入出力)/ MTIIOC3B# (入出力)	P71	○	○	○	○
	MTIIOC3C (入出力)/ MTIIOC3C# (入出力)	P32	○	○	○	○
	MTIIOC3D (入出力)/ MTIIOC3D# (入出力)	P74	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
マルチファン クションタイ マユニット 3	MTIOC4A (入出力)/ MTIOC4A# (入出力)	P72	○	○	○	○
	MTIOC4B (入出力)/ MTIOC4B# (入出力)	P73	○	○	○	○
	MTIOC4C (入出力)/ MTIOC4C# (入出力)	P75	○	○	○	○
	MTIOC4D (入出力)/ MTIOC4D# (入出力)	P76	○	○	○	○
	MTIC5U (入力)/ MTIC5U# (入力)	P24	○	○	○	○
		P82	○	○	○	○
	MTIC5V (入力)/ MTIC5V# (入力)	P23	○	○	○	○
		P81	○	○	○	○
	MTIC5W (入力)/ MTIC5W# (入力)	P22	○	○	○	○
		P80	○	○	○	○
	MTIOC6A (入出力)/ MTIOC6A# (入出力)	P93	×	×	×	○
		PA1	○	○	○	○
	MTIOC6B (入出力)/ MTIOC6B# (入出力)	P95	○	○	○	○
	MTIOC6C (入出力)/ MTIOC6C# (入出力)	P92	×	×	×	○
		PA0	○	○	○	○
	MTIOC6D (入出力)/ MTIOC6D# (入出力)	P92	○	○	○	○
	MTIOC7A (入出力)/ MTIOC7A# (入出力)	P94	○	○	○	○
	MTIOC7B (入出力)/ MTIOC7B# (入出力)	P93	○	○	○	○
	MTIOC7C (入出力)/ MTIOC7C# (入出力)	P91	○	○	○	○
	MTIOC7D (入出力)/ MTIOC7D# (入出力)	P90	○	○	○	○
	MTIOC9A (入出力)/ MTIOC9A# (入出力)	P00	×	×	×	○
		P21	○	○	○	○
		PD7	○	○	○	○
	MTIOC9B (入出力)	P22				○
	MTIOC9B (入出力)/ MTIOC9B# (入出力)	P10	○	○	○	○
		PE0	○	○	○	○
	MTIOC9C (入出力)/ MTIOC9C# (入出力)	P01	×	×	×	○
		P20	○	○	○	○
		PD6	○	○	○	○
	MTIOC9D (入出力)	P11				○
	MTIOC9D (入出力)/ MTIOC9D# (入出力)	P02	○	○	○	×
		PE1	○	○	○	○
		PE5	×	×	×	○
		PN7	×	×	×	○
	MTCLKA (入力)/ MTCLKA# (入力)	P21	○	○	○	○
		P33	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
マルチファン クションタイ マユニット 3	MTCLKB (入力)/ MTCLKB# (入力)	P20	○	○	○	○
		P32	○	○	○	○
	MTCLKC (入力)/ MTCLKC# (入力)	P11	○	○	○	○
		P31	○	○	○	○
		P70	×	×	×	○
		PE4	○	○	○	○
	MTCLKD (入力)/ MTCLKD# (入力)	P10	○	○	○	○
		P22	×	×	×	○
		P30	○	○	○	○
		PE3	○	○	○	○
	ADSM0 (出力)	PB2	○	○	○	○
	ADSM1 (出力)	PB1	○	○	○	○
汎用 PWM タイマ	GTIOC0A (入出力)/ GTIOC0A# (入出力)	P71	×	○	○	○
		PD2	×	○	○	○
		PD7	×	×	×	○
	GTIOC0B (入出力)/ GTIOC0B# (入出力)	P74	×	○	○	○
		PD1	×	○	○	○
		PD6	×	×	×	○
	GTIOC1A (入出力)/ GTIOC1A# (入出力)	P72	×	○	○	○
		PD0	×	○	○	○
		PD5	×	×	×	○
	GTIOC1B (入出力)/ GTIOC1B# (入出力)	P75	×	○	○	○
		PB7	×	○	○	○
		PD4	×	×	×	○
	GTIOC2A (入出力)/ GTIOC2A# (入出力)	P73	×	○	○	○
		PB6	×	○	○	○
		PD3	×	×	×	○
	GTIOC2B (入出力)/ GTIOC2B# (入出力)	P76	×	○	○	○
		PB5	×	○	○	○
		PD2	×	×	×	○
	GTIOC3A (入出力)/ GTIOC3A# (入出力)	P10	×	×	×	○
		P32	×	×	×	○
		PB6	×	×	×	○
		PD1	×	×	×	○
		PD7	×	○	○	○
		PE5	×	×	×	○
	GTIOC3B (入出力)/ GTIOC3B# (入出力)	P11	×	×	×	○
		P33	×	×	×	○
		PB5	×	×	×	○
		PD0	×	×	×	○
		PD6	×	○	○	○
	GTIOC4A (入出力)/ GTIOC4A# (入出力)	P71				○
		P95				○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
汎用 PWM タイマ	GTIOC4B (入出力)/ GTIOC4B# (入出力)	P74				○
		P92				○
	GTIOC5A (入出力)/ GTIOC5A# (入出力)	P72				○
		P94				○
	GTIOC5B (入出力)/ GTIOC5B# (入出力)	P75				○
		P91				○
	GTIOC6A (入出力)/ GTIOC6A# (入出力)	P73				○
		P93				○
	GTIOC6B (入出力)/ GTIOC6B# (入出力)	P76				○
		P90				○
	GTIOC7A (入出力)/ GTIOC7A# (入出力)	P32				○
		P95				○
		PB2				○
	GTIOC7A (入出力)	PD5				○
	GTIOC7B (入出力)/ GTIOC7B# (入出力)	P33				○
		P92				○
		PB1				○
	GTIOC7B (入出力)	PD3				○
	GTECLKA (入力)	PD5	×	○	○	
	GTECLKB (入力)	PD4	×	○	○	
	GTECLKC (入力)	PD3	×	○	○	
	GTECLKD (入力)	PB4	×	○	○	
	GTETRG (入力)	PB4	×	○	○	
	GTETRG (入力)	P01				○
		P11				○
		P70				○
		P96				○
		PB4				○
		PD5				○
		PE3				○
		PE4				○
	GTETRGA (入力)	P01				○
		P10				○
		P70				○
		P96				○
		PB4				○
		PD4				○
		PE3				○
		PE4				○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
汎用 PWM タイマ	GTETRG (入力)	P01				○
		P11				○
		P70				○
		P96				○
		PB4				○
		PD3				○
		PE3				○
		PE4				○
	GTETRGD (入力)	P01				○
		P10				○
		P70				○
		P96				○
		PB4				○
		PE3				○
		PE4				○
		PE5				○
	GTADSM0 (出力)	P94	×	×	×	○
		PA3	×	○	○	○
		PB2	×	×	×	○
	GTADSM1 (出力)	PA2	×	○	○	○
		PB1	×	×	×	○
	GTCPP00 (出力)	P11				○
		P33				○
		P70				○
		PB4				○
	GTCPP04 (出力)	P96				○
		PA1				○
	GTIU (入力)	P00				○
		P21				○
		P31				○
		PB3				○
		PD7				○
	GTIV (入力)	P10				○
		P22				○
		P30				○
		PB2				○
		PE0				○
	GTIW (入力)	P01				○
		P20				○
		PB1				○
		PD6				○
	GTOULO (出力)	P74				○
		P92				○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
汎用 PWM タイマ	GTOUUP (出力)	P71				○
		P95				○
	GTOVLO (出力)	P75				○
		P91				○
	GTOVUP (出力)	P72				○
		P94				○
	GTOWLO (出力)	P76				○
		P90				○
	GTOWUP (出力)	P73				○
		P93				○
8 ビットタイマ	TMO0 (出力)	P33	○	○	○	○
		PB0	○	○	○	○
		PD3	○	○	○	○
	TMCI0 (入力)	PB1	○	○	○	○
		PD4	○	○	○	○
	TMRI0 (入力)	PB2	○	○	○	○
		PD5	○	○	○	○
	TMO1 (出力)	PD6	○	○	○	○
	TMCI1 (入力)	PD2	○	○	○	○
		PE0	○	○	○	○
	TMRI1 (入力)	PD7	○	○	○	○
	TMO2 (出力)	P20	×	×	×	○
		P23	○	○	○	○
		P27	×	×	×	○
		P92	×	×	×	○
		PA0	○	○	○	○
		PD1	○	○	○	○
	TMCI2 (入力)	P24	○	○	○	○
	TMRI2 (入力)	P22	○	○	○	○
	TMO3 (出力)	P11	○	○	○	○
	TMCI3 (入力)	P95	×	×	×	○
		PA5	○	○	○	○
	TMRI3 (入力)	P10	○	○	○	○
	TMO4 (出力)	P22	○	○	○	○
		P82	○	○	○	○
		P93	×	×	×	○
		PA1	○	○	○	○
		PD2	○	○	○	○
	TMCI4 (入力)	P21	○	○	○	○
		P81	○	○	○	○
	TMRI4 (入力)	P20	○	○	○	○
		P80	○	○	○	○
	TMO5 (出力)	PE1	○	○	○	○
	TMCI5 (入力)	PE0	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
8 ビットタイマ	TMRI5 (入力)	PD7	○	○	○	○
	TMO6 (出力)	P21	×	×	×	○
		P24	○	○	○	○
		P27	×	×	×	○
		P32	○	○	○	○
		PD0	○	○	○	○
	TMCI6 (入力)	P30	○	○	○	○
		PD4	○	○	○	○
	TMRI6 (入力)	P31	○	○	○	○
		P70	×	×	×	○
		PD5	○	○	○	○
	TMO7 (出力)	PA2	○	○	○	○
	TMCI7 (入力)	PA4	○	○	○	○
	TMRI7 (入力)	P94	×	×	×	○
		PA3	○	○	○	○
CAN モジュール	CTXD0 (出力)	PA0	×	○	○	
	CRXD0 (入力)	PA1	×	○	○	
ポート アウトプット イネーブル 3	POE0# (入力)	P70	○	○	○	○
	POE4# (入力)	P96	○	○	○	○
	POE8# (入力)	PB4	○	○	○	○
	POE9# (入力)	P11				○
		P27				○
	POE10# (入力)	PE2	○	○	○	○
		PE4	○	○	○	○
	POE11# (入力)	PE3	○	○	○	○
	POE12# (入力)	P01	○	○	○	○
		P10	○	○	○	○
シリアル コミュニケー ションインタ フェース	RXD1 (入力)/ SMISO1 (入出力)/ SSCL1 (入出力)	PD5	○	○	○	○
	TXD1 (出力)/ SMOSI1 (入出力)/ SSDA1 (入出力)	PD3	○	○	○	○
	SCK1 (入出力)	PD4	○	○	○	○
	CTS1# (入力)/ RTS1# (出力)/ SS1# (入力)	P02	○	○	○	×
		PD6	○	○	○	○
	RXD5 (入力)/ SMISO5 (入出力)/ SSCL5 (入出力)	P37	×	×	×	○
		P91	×	×	×	○
		PB6	○	○	○	○
		PE0	×	○	○	○
	TXD5 (出力)/ SMOSI5 (入出力)/ SSDA5 (入出力)	P36	×	×	×	○
		P90	×	×	×	○
		PB5	○	○	○	○
		PD7	×	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
シリアル コミュニケー ションインタ フェース	SCK5 (入出力)	P70	×	×	×	○
		PB7	○	○	○	○
		PD2	○	○	○	○
	CTS5# (入力)/ RTS5# (出力)/ SS5# (入力)	PB4	○	○	○	○
		PE1	○	○	○	○
	RXD6 (入力)/ SMISO6 (入出力)/ SSCL6 (入出力)	P80	○	○	○	○
		P95	×	×	×	○
		PA5	○	○	○	○
		PB1	○	○	○	○
	TXD6 (出力)/ SMOSI6 (入出力)/ SSDA6 (入出力)	P81	○	○	○	○
		PB0	○	○	○	○
		PB2	○	○	○	○
	SCK6 (入出力)	P82	○	○	○	○
		PA4	○	○	○	○
		PB3	○	○	○	○
	CTS6# (入力)/ RTS6# (出力)/ SS6# (入力)	P10	○	○	○	○
		PA2	○	○	○	○
	RXD11 (入力)/ SMISO11 (入出力)/ SSCL11 (入出力)	PD5			○	
	TXD11 (出力)/ SMOSI11 (入出力)/ SSDA11 (入出力)	PD3			○	
	SCK11 (入出力)	PD4			○	
	CTS11# (入力)/ RTS11# (出力)/ SS11# (入力)	PD6			○	
	RXD12 (入力)/ SMISO12 (入出力)/ SSCL12 (入出力)/ RXDX12 (入力)	P00				○
		P22				○
		P80				○
		PB6				○
		PB4				○
		PD6				○
	TXD12 (出力)/ SMOSI12 (入出力)/ SSDA12 (入出力)/ TXDX12 (出力)/ SIOX12 (入出力)	P01				○
		P21				○
		P23				○
		P81				○
		PB5				○
		PB3				○
		PD4				○
	SCK12 (入出力)	P82				○
		PB7				○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
シリアル コミュニケー ションインタ フェース	CTS12# (入力)/ RTS12# (出力)/ SS12# (入力)	PE1				○
	RXD008 (入力) / SMISO008 (入出力) / SSCL008 (入出力)	P20				○
		P22				○
		P95				○
		PA5				○
		PD1				○
	TXD008 (出力) / TXDA008 (出力) / SMOSI008 (入出力) / SSDA008 (入出力)	P21				○
		P23				○
		PA4				○
		PB0				○
		PD0				○
		PD7				○
	SCK008 (入出力)	P11				○
		P22				○
		P24				○
		P30				○
		P94				○
		PA3				○
		PD2				○
	TXDB008 (出力)	P22				○
		P94				○
		PA3				○
		PD2				○
	CTS008# (入力) / RTS008# (出力) / SS008# (入力)	P20				○
		P24				○
		P30				○
		P96				○
	DE008 (出力)	P20				○
		P24				○
		P30				○
		P96				○
	RXD009 (入力) / SMISO009 (入出力) / SSCL009 (入出力)	P00				○
		PA2				○
	TXD009 (出力) / TXDA009 (出力) / SMOSI009 (入出力) / SSDA009 (入出力)	P01				○
		P10				○
		P93				○
		P94				○
		PA1				○
		PA3				○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
シリアル コミュニケー ションインタ フェース	SCK009 (入出力)	P11				○
		P92				○
		PA0				○
		PD7				○
		PE4				○
		PE5				○
	TXDB009 (出力)	P11				○
		P92				○
		PA0				○
		PD7				○
		PE4				○
		PE5				○
	CTS009# (入力) / RTS009# (出力) / SS009# (入力)	P70				○
		PB3				○
		PE3				○
		PE5				○
	DE009 (出力)	P70				○
		PB3				○
		PE3				○
	RXD011 (入力) / SMISO011 (入出力) / SSCL011 (入出力)	P93				○
		PA1				○
		PB6				○
		PD5				○
	TXD011 (出力) / TXDA011 (出力) / SMOSI011 (入出力) / SSDA011 (入出力)	P92				○
		PA0				○
		PB5				○
		PD3				○
	SCK011 (入出力)	PB4				○
		PB7				○
		PD4				○
	TXDB011 (出力)	PB4				○
		PB7				○
		PD4				○
	CTS011# (入力) / RTS011# (出力) / SS011# (入力)	PB0				○
		PB4				○
		PD6				○
	DE011 (出力)	PB0				○
		PD6				○
I ² C バスインタ フェース	SCL0 (入出力)	PB1	○	○	○	○
	SDA0 (入出力)	PB2	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
シリアル ペリフェラル インタフェース	RSPCKA (入出力)	P20	×	×	×	○
		P24	○	○	○	○
		P27	×	×	×	○
		PA4	○	○	○	○
		PB3	○	○	○	○
		PD0	○	○	○	○
	MOSIA (入出力)	P21	×	×	×	○
		P23	○	○	○	○
		PB0	○	○	○	○
		PD2	○	○	○	○
	MISOA (入出力)	P22	○	○	○	○
		P95	×	×	×	○
		PA5	○	○	○	○
		PB4	×	×	×	○
		PD1	○	○	○	○
	SSLA0 (入出力)	P30	○	○	○	○
		P70	×	×	×	○
		P94	×	×	×	○
		PA3	○	○	○	○
		PD6	○	○	○	○
	SSLA1 (出力)	P31	○	○	○	○
		PA2	○	○	○	○
		PD7	○	○	○	○
	SSLA2 (出力)	P32	○	○	○	○
		P93	×	×	×	○
		PA1	○	○	○	○
		PE0	○	○	○	○
	SSLA3 (出力)	P33	○	○	○	○
		P92	×	×	×	○
		PA0	○	○	○	○
		PE1	○	○	○	○
	RSPCK0 (入出力)	P20				○
		P24				○
		P27				○
		P70				○
		P91				○
		P96				○
		PA4				○
		PB5				○
		PD0				○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
シリアル ペリフェラル インタフェー ス	MOSI0 (入出力)	P21				○
		P23				○
		P72				○
		P93				○
		PB0				○
		PD2				○
		PD3				○
	MISO0 (入出力)	P22				○
		P71				○
		P92				○
		P95				○
		PA5				○
		PB6				○
		PD1				○
	SSL00 (入出力)	P30				○
		P73				○
		P94				○
		PA3				○
		PD5				○
		PD6				○
	SSL01 (出力)	P31				○
		P74				○
		P90				○
		PA2				○
		PB4				○
		PD7				○
	SSL02 (出力)	P32				○
		P75				○
		P93				○
		P95				○
		PA1				○
		PD4				○
		PE0				○
	SSL03 (出力)	P33				○
		P76				○
		P92				○
		P96				○
		PA0				○
		PB7				○
		PE1				○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
12 ビット A/D コンバータ	AN000 (入力)	P40	○	○	○	○
	AN001 (入力)	P41	○	○	○	○
	AN002 (入力)	P42	○	○	○	○
	AN003 (入力)	P43	○	○	○	○
	AN016 (入力)	P20	○	○	○	
	AN100 (入力)	P44	○	○	○	○
	AN101 (入力)	P45	○	○	○	○
	AN102 (入力)	P46	○	○	○	○
	AN103 (入力)	P47	○	○	○	○
	AN116 (入力)	P21	○	○	○	
	AN200 (入力)	P52	×	×	×	○
		P60	○	○	○	×
	AN201 (入力)	P53	×	×	×	○
		P61	○	○	○	×
	AN202 (入力)	P54	×	×	×	○
		P62	○	○	○	×
	AN203 (入力)	P55	×	×	×	○
		P63	○	○	○	×
	AN204 (入力)	P50	×	×	×	○
		P64	○	○	○	×
	AN205 (入力)	P51	×	×	×	○
		P65	○	○	○	×
	AN206 (入力)	P50	○	○	×	×
		P60	×	×	×	○
	AN207 (入力)	P51	○	○	×	×
		P61	×	×	×	○
	AN208 (入力)	P52	○	○	○	×
		P62	×	×	×	○
	AN209 (入力)	P53	○	○	○	×
		P63	×	×	×	○
	AN210 (入力)	P54	○	○	○	×
		P64	×	×	×	○
	AN211 (入力)	P55	○	○	○	×
		P65	×	×	×	○
	AN216 (入力)	P20				○
	AN217 (入力)	P21				○
	ADTRG0# (入力)	P20	○	○	○	○
		P93	×	×	×	○
		PA1	○	○	○	○
		PA4	○	○	○	○
	ADTRG1# (入力)	P21	○	○	○	○
		P95	×	×	×	○
		PA5	○	○	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
12 ビット A/D コンバータ	ADTRG2# (入力)	P22	○	○	○	○
		PB0	○	○	○	○
	ADST0 (出力)	P02	○	○	○	×
		PD6	○	○	○	○
		PE5	×	×	×	○
		PN7	×	×	×	○
	ADST1 (出力)	P00	○	○	○	○
	ADST2 (出力)	P01	○	○	○	○
8 ビット D/A コンバータ/ 12 ビット D/A コンバータ	DA0 (出力)	P24	×	○	○	×
		P64	×	×	×	○
	DA1 (出力)	P23	×	○	○	×
		P65	×	×	×	○
クロック 周波数 精度測定回路	CACREF (入力)	P00	×	×	×	○
		P23	○	○	○	○
		PB3	○	○	○	○
コンパレータ	COMP0 (出力)	P00	×	×	×	○
		P24	○	○	○	○
	COMP1 (出力)	P01	×	×	×	○
		P23	○	○	○	○
	COMP2 (出力)	P22	○	○	○	○
	COMP3 (出力)	P30	○	○	○	○
		P80	×	×	×	○
	COMP4 (出力)	P20				○
		P81				○
	COMP5 (出力)	P21				○
		P82				○
	CMPC00 (入力) ¹⁾	P40	○	○	○	○
	CMPC01 (入力) ¹⁾	P40	○	○	○	○
	CMPC02 (入力) ¹⁾	P45	○	○	○	×
		P52	×	×	×	○
	CMPC03 (入力) ¹⁾	P45	○	○	○	×
		P60	×	×	×	○
	CMPC10 (入力)	P41	×	×	×	○
		P44	○	○	○	×
	CMPC11 (入力)	P41	×	×	×	○
		P44	○	○	○	×
	CMPC12 (入力)	P46	○	○	○	×
		P53	×	×	×	○
	CMPC13 (入力)	P46	○	○	○	×
		P61	×	×	×	○
	CMPC20 (入力)	P42	×	×	×	○
		P45	○	○	○	×
	CMPC21 (入力)	P42	×	×	×	○
		P45	○	○	○	×

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
コンパレータ	CMPC22 (入力)	P40	○	○	○	×
		P54	×	×	×	○
	CMPC23 (入力)	P40	○	○	○	×
		P63	×	×	×	○
	CMPC30 (入力)	P44	×	×	×	○
		P46	○	○	○	×
	CMPC31 (入力)	P44	×	×	×	○
		P46	○	○	○	×
	CMPC32 (入力)	P44	○	○	○	×
		P55	×	×	×	○
	CMPC33 (入力)	P44	○	○	○	×
		P64	×	×	×	○
	CMPC40 (入力)	P45				○
	CMPC41 (入力)	P45				○
	CMPC42 (入力)	P50				○
	CMPC43 (入力)	P62				○
	CMPC50 (入力)	P46				○
	CMPC51 (入力)	P46				○
	CMPC52 (入力)	P51				○
	CMPC53 (入力)	P65				○
	CVREFC0 (入力)	P20	○	×		×
		P53	×	×		○
	CVREFC1 (入力)	P21	○	×		×
		P54	×	×		○
CAN FD モジュール	CTX0 (出力)	P23				○
		P92				○
		PA0				○
		PB3				○
		PB5				○
		PD7				○
	CRX0 (入力)	P22				○
		P93				○
		PA1				○
		PB4				○
		PB6				○
		PE0				○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX24U (MPC)	RX26T (MPC)
			100 ピン		100 ピン	100 ピン
			チップ バージョン A	チップ バージョン B		
コンペア マッチタイマ W	TOC0 (出力)	PB6				○
	TIC0 (入力)	PB5				○
	TOC1 (出力)	PB3				○
	TIC1 (入力)	PB2				○
	TOC2 (出力)	PB1				○
	TIC2 (入力)	PB0				○
	TOC3 (出力)	P11				○
	TIC3 (入力)	P00				○
I ² C バスインタ フェース		P10				○
	SCL00 (入出力)	PB1				○
	SDA00 (入出力)	PB2				○

注 1. RX24U グループの 100 ピンパッケージでは本機能はありません。

表 2.34 マルチプル端子の割り当て端子比較 (80 ピン/ 64 ピン)

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
割り込み	IRQ0 (入力)	P10	○	×	○	×
		P52	○	○	○	○
		PE2	×	×	○	○
	IRQ1 (入力)	P11	○	○	○	○
		P53	○	○	○	○
		P95	×	×	○	○
		PA5	○	×	○	×
		PE4	○	×	○	×
	IRQ2 (入力)	P00	○	○	○	○
		P54	○	○	○	○
		PB6	×	×	○	○
		PD4	○	○	○	○
		PE3	○	×	○	×
	IRQ3 (入力)	P55	○	×	○	×
		PB4	○	○	○	○
		PD5	○	○	×	×
	IRQ4 (入力)	P01	○	○	○	○
		P60	×	×	○	×
		P96	○	○	○	○
		PB1	×	×	○	○
	IRQ5 (入力)	P02	○	○	×	×
		P70	○	○	○	○
		PB6	○	○	×	×
		PD6	○	○	○	○
		PN7	×	×	○	○
	IRQ6 (入力)	P21	○	○	○	○
		P31	○	○	○	×
		P62	○	×	×	×
		PD5	×	×	○	○
	IRQ7 (入力)	P20	○	×	○	○
		P30	○	○	○	×
	NMI (入力)	PE2	○	○	○	○
	IRQ8 (入力)	P64			○	○
		PB0			○	○
		PD7			○	○
	IRQ9 (入力)	P65			○	○
		PB3			○	○
	IRQ10 (入力)	P22			○	○
	IRQ14 (入力)	P93			○	○
	IRQ15 (入力)	P27			○	×
マルチ ファンクション タイマユニット 3	MTIOC0A (入出力) / MTIOC0A# (入出力)	P31	○	○	○	×
		P70	×	×	○	○
		PB3	○	○	○	○
	MTIOC0B (入出力) / MTIOC0B# (入出力)	P30	○	○	○	×
		PB2	○	○	○	○
	MTIOC0C (入出力) / MTIOC0C# (入出力)	P27	×	×	○	×
		PB1	○	○	○	○
	MTIOC0D (入出力) / MTIOC0D# (入出力)	PB0	○	×	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
マルチ ファンクション タイマユニット 3	MTIOC1A (入出力) / MTIOC1A# (入出力)	P27	×	×	○	×
		P95	×	×	○	○
		PA5	○	×	○	×
	MTIOC2A (入出力) / MTIOC2A# (入出力)	P94	×	×	○	○
		PA3	○	×	○	×
	MTIOC3A (入出力) / MTIOC3A# (入出力)	P11	○	○	○	○
		P71	○	○	○	○
	MTIOC3B (入出力) / MTIOC3B# (入出力)	P71	○	○	○	○
		P74	○	○	○	○
	MTIOC3D (入出力) / MTIOC3D# (入出力)	P74	○	○	○	○
		P72	○	○	○	○
	MTIOC4A (入出力) / MTIOC4A# (入出力)	P72	○	○	○	○
		P73	○	○	○	○
	MTIOC4B (入出力) / MTIOC4B# (入出力)	P73	○	○	○	○
		P75	○	○	○	○
	MTIOC4C (入出力) / MTIOC4C# (入出力)	P75	○	○	○	○
		P76	○	○	○	○
	MTIOC4D (入出力) / MTIOC4D# (入出力)	P76	○	○	○	○
		P24	○	○	○	○
	MTIC5U (入力) / MTIC5U# (入力)	P24	○	○	○	○
		P23	○	○	○	○
	MTIC5V (入力) / MTIC5V# (入力)	P23	○	○	○	○
		P22	○	○	○	○
	MTIC5W (入力) / MTIC5W# (入力)	P22	○	○	○	○
		P93	×	×	○	○
	MTIOC6A (入出力) / MTIOC6A# (入出力)	P93	×	×	○	○
		P95	○	○	○	○
	MTIOC6B (入出力) / MTIOC6B# (入出力)	P95	○	○	○	○
		P92	×	×	○	○
	MTIOC6C (入出力) / MTIOC6C# (入出力)	P92	×	×	○	○
		P92	○	○	○	○
	MTIOC6D (入出力) / MTIOC6D# (入出力)	P92	○	○	○	○
		P94	○	○	○	○
	MTIOC7A (入出力) / MTIOC7A# (入出力)	P94	○	○	○	○
		P93	○	○	○	○
	MTIOC7B (入出力) / MTIOC7B# (入出力)	P93	○	○	○	○
		P91	○	○	○	○
	MTIOC7C (入出力) / MTIOC7C# (入出力)	P91	○	○	○	○
		P90	○	○	○	○
	MTIOC7D (入出力) / MTIOC7D# (入出力)	P90	○	○	○	○
		P00	×	×	○	○
	MTIOC9A (入出力) / MTIOC9A# (入出力)	P21	○	○	○	○
		PD7	○	○	○	○
		P10	○	×	○	×
	MTIOC9B (入出力) / MTIOC9B# (入出力)	P10	○	×	○	×
		P01	×	×	○	○
		P20	○	×	○	○
	MTIOC9C (入出力) / MTIOC9C# (入出力)	PD6	○	○	○	○
		P02	○	○	○	○
		P02	○	○	○	○
	MTIOC9D (入出力) / MTIOC9D# (入出力)	P02	○	○	○	○
		PN7	×	×	○	○

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
マルチ ファンクション タイマユニット 3	MTCLKA (入力) / MTCLKA# (入力)	P21	○	○	○	○
	MTCLKB (入力) / MTCLKB# (入力)	P20	○	×	○	○
	MTCLKC (入力) / MTCLKC# (入力)	P11	○	○	○	○
		P31	○	○	○	×
		P70	×	×	○	○
		PE4	○	×	○	×
	MTCLKD (入力) / MTCLKD# (入力)	P10	○	×	○	×
		P22	×	×	○	○
		P30	○	○	○	×
		PE3	○	×	○	×
	ADSM0 (出力)	PB2	○	○	○	○
	ADSM1 (出力)	PB1	○	○	○	○
	MTIOC9B (入出力)	P22			○	○
	MTIOC9D (入出力)	P11			○	○
汎用 PWM タイマ	GTIOC0A (入出力) / GTIOC0A# (入出力)	P71	×	×	○	○
		PD2	×	×	○	×
		PD7	×	×	○	○
	GTIOC0B (入出力) / GTIOC0B# (入出力)	P74	×	×	○	○
		PD6	×	×	○	○
	GTIOC1A (入出力) / GTIOC1A# (入出力)	P72	×	×	○	○
		PD5	×	×	○	○
	GTIOC1B (入出力) / GTIOC1B# (入出力)	P75	×	×	○	○
		PD4	×	×	○	○
	GTIOC2A (入出力) / GTIOC2A# (入出力)	P73	×	×	○	○
		PB6	×	×	○	○
		PD3	×	×	○	○
	GTIOC2B (入出力) / GTIOC2B# (入出力)	P76	×	×	○	○
		PB5	×	×	○	○
		PD2	×	×	○	×
	GTIOC3A (入出力) / GTIOC3A# (入出力)	P10	×	×	○	×
		PB6	×	×	○	○
		PD7	×	×	○	○
	GTIOC3B (入出力) / GTIOC3B# (入出力)	P11	×	×	○	○
		PB5	×	×	○	○
		PD6	×	×	○	○
	GTADSM0 (出力)	P94	×	×	○	○
		PA3	×	×	○	×
		PB2	×	×	○	○
	GTADSM1 (出力)	PB1	×	×	○	○
	GTIOC4A (入出力) / GTIOC4A# (入出力)	P71			○	○
		P95			○	○
	GTIOC4B (入出力) / GTIOC4B# (入出力)	P74			○	○
		P92			○	○
	GTIOC5A (入出力) / GTIOC5A# (入出力)	P72			○	○
		P94			○	○
	GTIOC5B (入出力) / GTIOC5B# (入出力)	P75			○	○
		P91			○	○

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
汎用 PWM タイマ	GTIOC6A (入出力) / GTIOC6A# (入出力)	P73			○	○
		P93			○	○
	GTIOC6B (入出力) / GTIOC6B# (入出力)	P76			○	○
		P90			○	○
	GTIOC7A (入出力) / GTIOC7A# (入出力)	P95			○	○
		PB2			○	○
	GTIOC7A (入出力)	PD5			○	○
	GTIOC7B (入出力) / GTIOC7B# (入出力)	P92			○	○
		PB1			○	○
	GTIOC7B (入出力)	PD3			○	○
	GTETRGA (入力)	P01			○	○
		P11			○	○
		P70			○	○
		P96			○	○
		PB4			○	○
		PD5			○	○
		PE3			○	×
		PE4			○	×
	GTETRGB (入力)	P01			○	○
		P10			○	×
		P70			○	○
		P96			○	○
		PB4			○	○
		PD4			○	○
		PE3			○	×
		PE4			○	×
	GTETRGC (入力)	P01			○	○
		P11			○	○
		P70			○	○
		P96			○	○
		PB4			○	○
		PD3			○	○
		PE3			○	×
		PE4			○	×
	GTETRGD (入力)	P01			○	○
		P10			○	×
		P70			○	○
		P96			○	○
		PB4			○	○
		PE3			○	×
		PE4			○	×
	GTCPP00 (出力)	P11			○	○
		P70			○	○
		PB4			○	○
	GTCPP04 (出力)	P96			○	○
	GTIU (入力)	P00			○	○
		P21			○	○
		P31			○	×
		PB3			○	○
		PD7			○	○

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
汎用 PWM タイマ	GTIV (入力)	P10			○	×
		P22			○	○
		P30			○	×
		PB2			○	○
	GTIW (入力)	P01			○	○
		P20			○	○
		PB1			○	○
		PD6			○	○
	GTOULO (出力)	P74			○	○
		P92			○	○
	GTOUUP (出力)	P71			○	○
		P95			○	○
	GTOVLO (出力)	P75			○	○
		P91			○	○
	GTOVUP (出力)	P72			○	○
		P94			○	○
	GTOWLO (出力)	P76			○	○
		P90			○	○
	GTOWUP (出力)	P73			○	○
		P93			○	○
8 ビットタイマ	TMO0 (出力)	PB0	○	×	○	○
		PD3	○	○	○	○
	TMCi0 (入力)	PB1	○	○	○	○
		PD4	○	○	○	○
	TMRI0 (入力)	PB2	○	○	○	○
		PD5	○	○	○	○
	TMO1 (出力)	PD6	○	○	○	○
	TMCi1 (入力)	PD2	○	×	○	×
	TMRI1 (入力)	PD7	○	○	○	○
	TMO2 (出力)	P23	○	○	×	×
		P20	×	×	○	○
		P27	×	×	○	×
		P92	×	×	○	○
	TMCi2 (入力)	P24	○	○	×	×
	TMRI2 (入力)	P22	○	○	○	○
	TMO3 (出力)	P11	○	○	○	○
	TMCi3 (入力)	P95	×	×	○	○
		PA5	○	×	○	×
	TMRI3 (入力)	P10	○	×	○	×
	TMO4 (出力)	P22	○	○	○	○
		P93	×	×	○	○
		PD2	○	×	○	×
	TMCi4 (入力)	P21	○	○	○	○
	TMRI4 (入力)	P20	○	×	○	○
	TMRI5 (入力)	PD7	○	○	○	○
	TMO6 (出力)	P21	×	×	○	○
		P24	○	○	×	×
		P27	×	×	○	×
	TMCi6 (入力)	P30	○	○	○	×
		PD4	○	○	○	○

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
8 ビットタイマ	TMRI6 (入力)	P31	○	○	○	×
		P70	×	×	○	○
		PD5	○	○	○	○
	TMRI7 (入力)	P94	×	×	○	○
		PA3	○	×	○	×
ポートアウト プットイネーブル 3	POE0# (入力)	P70	○	○	○	○
	POE4# (入力)	P96	○	○	○	○
	POE8# (入力)	PB4	○	○	○	○
	POE10# (入力)	PE2	○	○	○	○
		PE4	○	×	○	×
	POE11# (入力)	PE3	○	×	○	×
	POE12# (入力)	P01	○	○	○	○
		P10	○	×	○	×
	POE9# (入力)	P11			○	○
		P27			○	×
シリアル コミュニケーションインタ フェース	RXD1 (入力) / SMISO1(入出力) / SSCL1 (入出力)	PD5	○	○	○	○
	TXD1 (出力) / SMOSI1 (入出力) / SSDA1 (入出力)	PD3	○	○	○	○
	SCK1 (入出力)	PD4	○	○	○	○
	CTS1# (入力) / RTS1# (出力) / SS1# (入力)	P02	○	○	×	×
		PD6	○	○	○	○
	RXD5 (入力) / SMISO5 (入出力) / SSCL5 (入出力)	P37	×	×	○	○
		P91	×	×	○	○
		PB6	○	○	○	○
	TXD5 (出力) / SMOSI5 (入出力) / SSDA5 (入出力)	P36	×	×	○	○
		P90	×	×	○	○
		PB5	○	○	○	○
		PD7	×	×	○	○
	SCK5 (入出力)	P70	×	×	○	○
		PD2	○	×	○	×
	CTS5# (入力) / RTS5# (出力) / SS5# (入力)	PB4	○	○	○	○
	RXD6 (入力) / SMISO6 (入出力) / SSCL6 (入出力)	P95	×	×	○	○
		PA5	○	×	○	×
		PB1	○	○	○	○
	TXD6 (出力) / SMOSI6 (入出力) / SSDA6 (入出力)	PB0	○	×	○	○
		PB2	○	○	○	○
	SCK6 (入出力)	PB3	○	○	○	○
	CTS6# (入力) / RTS6# (出力) / SS6# (入力)	P10	○	×	○	×

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
シリアル コミュニケー ションインタ フェース	RXD12 (入力) / SMISO12 (入出力) / SSCL12 (入出力) / RXDX12 (入力)	P00			○	○
		P22			○	○
		PB4			○	○
		PB6			○	○
		PD6			○	○
	TXD12 (出力) / SMOSI12 (入出力) / SSDA12 (入出力) / TXDX12 (出力) / SIOX12 (入出力)	P01			○	○
		P21			○	○
		PB3			○	○
		PB5			○	○
		PD4			○	○
	RXD008 (入力) / SMISO008 (入出力) / SSCL008 (入出力)	P20			○	○
		P22			○	○
		P95			○	○
		PA5			○	×
	TXD008 (出力) / TXDA008 (出力) / SMOSI008 (入出力) / SSDA008 (入出力)	P21			○	○
		PB0			○	○
		PD7			○	○
	SCK008 (入出力)	P11			○	○
		P22			○	○
		P30			○	×
		P94			○	○
		PA3			○	×
		PD2			○	×
	TXDB008 (出力)	P22			○	○
		P94			○	○
		PA3			○	×
		PD2			○	×
	CTS008# (入力) / RTS008# (出力) / SS008# (入力)	P20			○	○
		P30			○	×
		P96			○	○
	DE008 (出力)	P20			○	○
		P30			○	×
		P96			○	○
	RXD009 (入力) / SMISO009 (入出力) / SSCL009 (入出力)	P00			○	○
		P01			○	○
		P10			○	×
	TXD009 (出力) / TXDA009 (出力) / SMOSI009 (入出力) / SSDA009 (入出力)	P93			○	○
		P94			○	○
		PA3			○	×
	SCK009 (入出力)	P11			○	○
		P92			○	○
		PD7			○	○
		PE4			○	×
	TXDB009 (出力)	P11			○	○
		P92			○	○
		PD7			○	○
		PE4			○	×

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
シリアル コミュニケー ションインタ フェース	CTS009# (入力) / RTS009# (出力) / SS009# (入力)	P70			○	○
		PB3			○	○
		PE3			○	×
	DE009 (出力)	P70			○	○
		PB3			○	○
		PE3			○	×
	RXD011 (入力) / SMISO011 (入出力) / SSCL011 (入出力)	P93			○	○
		PB6			○	○
		PD5			○	○
	TXD011 (出力) / TXDA011 (出力) / SMOSI011 (入出力) / SSDA011 (入出力)	P92			○	○
		PB5			○	○
		PD3			○	○
	SCK011 (入出力)	PB4			○	○
		PD4			○	○
	TXDB011 (出力)	PB4			○	○
		PD4			○	○
	CTS011# (入力) / RTS011# (出力) / SS011# (入力)	PB0			○	○
		PB4			○	○
		PD6			○	○
	DE011 (出力)	PB0			○	○
		PD6			○	○
I ² C バス インタフェース	SCL0 (入出力)	PB1	○	○	○	○
	SDA0 (入出力)	PB2	○	○	○	○
シリアル ペリフェラル インタフェース	RSPCKA (入出力)	P20	×	×	○	○
		P24	○	○	×	×
		P27	×	×	○	×
		PB3	○	○	○	○
	MOSIA (入出力)	P21	×	×	○	○
		P23	○	○	×	×
		PB0	○	×	○	○
		PD2	○	×	○	×
	MISOA (入出力)	P22	○	○	○	○
		P95	×	×	○	○
		PA5	○	×	○	×
		PB4	×	×	○	○
	SSLA0 (入出力)	P30	○	○	○	×
		P70	×	×	○	○
		P94	×	×	○	○
		PA3	○	×	○	×
		PD6	○	○	○	○
	SSLA1 (出力)	P31	○	○	○	×
		PD7	○	○	○	○
	SSLA2 (出力)	P93	×	×	○	○
	SSLA3 (出力)	P92	×	×	○	○

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
シリアル ペリフェラル インタフェース	RSPCK0 (入出力)	P20			○	○
		P27			○	×
		P70			○	○
		P91			○	○
		P96			○	○
		PB5			○	○
	MOSI0 (入出力)	P21			○	○
		P72			○	○
		P93			○	○
		PB0			○	○
		PD2			○	×
		PD3			○	○
	MISO0 (入出力)	P22			○	○
		P71			○	○
		P92			○	○
		P95			○	○
		PA5			○	×
		PB6			○	○
	SSL00 (入出力)	P30			○	×
		P73			○	○
		P94			○	○
		PA3			○	×
		PD5			○	○
		PD6			○	○
	SSL01 (出力)	P31			○	×
		P74			○	○
		P90			○	○
		PB4			○	○
		PD7			○	○
	SSL02 (出力)	P75			○	○
		P93			○	○
		P95			○	○
		PD4			○	○
	SSL03 (出力)	P76			○	○
		P92			○	○
		P96			○	○
12 ビット A/D コンバータ	AN000 (入力)	P40	○	○	○	○
	AN001 (入力)	P41	○	○	○	○
	AN002 (入力)	P42	○	○	○	○
	AN003 (入力)	P43	○	×	○	○
	AN016 (入力)	P20	○	×		
	AN100 (入力)	P44	○	○	○	○
	AN101 (入力)	P45	○	○	○	○
	AN102 (入力)	P46	○	○	○	○
	AN103 (入力)	P47	○	×	○	○
	AN116 (入力)	P21	○	○		
	AN200 (入力)	P52	×	×	○	○
	AN201 (入力)	P53	×	×	○	○
	AN202 (入力)	P54	×	×	○	○
		P62	○	×	×	×

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
12 ビット A/D コンバータ	AN203 (入力)	P55	×	×	○	×
	AN204 (入力)	P50	×	×	○	×
	AN205 (入力)	P51	×	×	○	×
	AN206 (入力)	P50	○	○	×	×
		P60	×	×	○	×
	AN207 (入力)	P51	○	○	×	×
	AN208 (入力)	P52	○	○	×	×
	AN209 (入力)	P53	○	○	×	×
	AN210 (入力)	P54	○	○	×	×
		P64	×	×	○	○
	AN211 (入力)	P55	○	×	×	×
		P65	×	×	○	○
	ADTRG0# (入力)	P20	○	×	○	○
		P93	×	×	○	○
	ADTRG1# (入力)	P21	○	○	○	○
		P95	×	×	○	○
		PA5	○	×	○	×
	ADTRG2# (入力)	P22	○	○	○	○
		PB0	○	×	○	○
	ADST0 (出力)	P02	○	○	×	×
		PD6	○	○	○	○
		PN7	×	×	○	○
	ADST1 (出力)	P00	○	○	○	○
	ADST2 (出力)	P01	○	○	○	○
	AN216 (入力)	P20			○	○
	AN217 (入力)	P21			○	○
12 ビット D/A コンバータ	DA0 (出力)	P64			○	○
	DA1 (出力)	P65			○	○
クロック周波数 精度測定回路	CACREF (入力)	P00	×	×	○	○
		P23	○	○	×	×
		PB3	○	○	○	○
コンパレータ	COMP0 (出力)	P00	×	×	○	○
		P24	○	○	×	×
	COMP1 (出力)	P01	×	×	○	○
		P23	○	○	×	×
	COMP2 (出力)	P22	○	○	○	○
	COMP3 (出力)	P30	○	○	○	×
	CVREFC0 (入力)	P20	○	×	×	×
		P53	×	×	○	○
	CVREFC1 (入力)	P21	○	○	×	×
		P54	×	×	○	○
	CMPC00 (入力)	P40	○	○	○	○
	CMPC01 (入力)	P40	○	○	○	○
	CMPC02 (入力)	P45	○	○	×	×
		P52	×	×	○	○
	CMPC03 (入力)	P45	○	○	×	×
		P60	×	×	○	×
	CMPC10 (入力)	P41	×	×	○	○
		P44	○	○	×	×

モジュール/ 機能	端子機能	割り当て ポート	RX24T(MPC)		RX26T(MPC)	
			80 ピン	64 ピン	80 ピン	64 ピン
コンパレータ	CMPC11 (入力)	P41	×	×	○	○
		P44	○	○	×	×
	CMPC12 (入力)	P46	○	○	×	×
		P53	×	×	○	○
	CMPC13 (入力)	P46	○	○	×	×
	CMPC20 (入力)	P42	×	×	○	○
		P45	○	○	×	×
	CMPC21 (入力)	P42	×	×	○	○
		P45	○	○	×	×
	CMPC22 (入力)	P40	○	○	×	×
		P54	×	×	○	○
	CMPC23 (入力)	P40	○	○	×	×
	CMPC30 (入力)	P44	×	×	○	○
		P46	○	○	×	×
	CMPC31 (入力)	P44	×	×	○	○
		P46	○	○	×	×
	CMPC32 (入力)	P44	○	○	×	×
		P55	×	×	○	×
	CMPC33 (入力)	P44	○	○	×	×
		P64	×	×	○	○
	COMP4 (出力)	P20			○	○
	COMP5 (出力)	P21			○	○
	CMPC40 (入力)	P45			○	○
	CMPC41 (入力)	P45			○	○
	CMPC42 (入力)	P50			○	×
	CMPC50 (入力)	P46			○	○
	CMPC51 (入力)	P46			○	○
	CMPC52 (入力)	P51			○	×
	CMPC53 (入力)	P65			○	○
コンペアマッチ タイマ W	TOC0 (出力)	PB6			○	○
	TIC0 (入力)	PB5			○	○
	TOC1 (出力)	PB3			○	○
	TIC1 (入力)	PB2			○	○
	TOC2 (出力)	PB1			○	○
	TIC2 (入力)	PB0			○	○
	TOC3 (出力)	P11			○	○
	TIC3 (入力)	P00			○	○
		P10			○	×
I ² C バス インタフェース	SCL00 (入出力)	PB1			○	○
	SDA00 (入出力)	PB2			○	○
CAN FD モジュール	CRX0 (入力)	P22			○	○
		P93			○	○
		PB4			○	○
		PB6			○	○
	CTX0 (出力)	P92			○	○
		PB3			○	○
		PB5			○	○
		PD7			○	○

表 2.35 P0n 端子機能制御レジスタ (P0nPFS) の比較

レジスタ	ビット	RX24T (n = 0~2)	RX24U (n = 0~2)	RX26T (n = 0, 1)
P00PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 01001b : ADST1	端子機能選択ビット b4 b0 00000b : Hi-Z 01001b : ADST1	端子機能選択ビット b5 b0 00000b : Hi-Z 000001b : MTIOC9A 000011b : MTIOC9A# 000111b : CACREF 001001b : ADST1 001100b : RXD12/SMISO12/ SSCL12/RDX12 011000b : GTIU 011101b : TIC3 011110b : COMP0 101100b : RXD009/SMISO009/ SSCL009
P01PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE12# 01001b : ADST2	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE12# 01001b : ADST2	端子機能選択ビット b5 b0 00000b : Hi-Z 000001b : MTIOC9C 000011b : MTIOC9C# 000111b : POE12# 001001b : ADST2 001100b : TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12 010100b : GTETRGA 010101b : GTETRGA 010110b : GTETRGC 010111b : GTETRGD 011000b : GTIW 011110b : COMP1 101100b : XD009/TXDA009/ SMOSI009/SSDA009
P02PFS	—	P02 端子機能制御レジスタ	P02 端子機能制御レジスタ	—
P0nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P00 : IRQ2 (100/80/64 ピン) P01 : IRQ4 (100/80/64 ピン) P02 : IRQ5 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P00 : IRQ2 (144/100 ピン) P01 : IRQ4 (144/100 ピン) P02 : IRQ5 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P00 : IRQ2 (32/48/64/80/100 ピン) P01 : IRQ4 (64/80/100 ピン)

表 2.36 P1n 端子機能制御レジスタ (P1nPFS) の比較

レジスタ	ビット	RX24T (n = 0, 1)	RX24U (n = 0~7)	RX26T (n = 0, 1)
P10PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00010b : MTCLKD 00011b : MTIOC9B# ^(注1) 00100b : MTCLKD# ^(注1) 00101b : TMRI3 00111b : POE12# 01010b : CTS6#/RTS6#/SS6#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00010b : MTCLKD 00011b : MTIOC9B# 00100b : MTCLKD# 00101b : TMRI3 00111b : POE12# 01010b : CTS6#/RTS6#/SS6#	端子機能選択ビット b5 b0 00000b : Hi-Z 000001b : MTIOC9B 000010b : MTCLKD 000011b : MTIOC9B# 000100b : MTCLKD# 000101b : TMRI3 000111b : POE12# 001010b : CTS6#/RTS6#/SS6# 010100b : GTIOC3A 010101b : GTETRGB 010110b : GTIOC3A# 010111b : GTETRGD 011000b : GTIV 011101b : TIC3 101100b : TXD009/TXDA009/ SMOSI009/SSDA009
P11PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKC 00011b : MTIOC3A# ^(注1) 00100b : MTCLKC# ^(注1) 00101b : TMO3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKC 00011b : MTIOC3A# 00100b : MTCLKC# 00101b : TMO3	端子機能選択ビット b5 b0 00000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKC 000011b : MTIOC3A# 000100b : MTCLKC# 000101b : TMO3 000111b : POE9# 001000b : MTIOC9D 010100b : GTIOC3B 010101b : GTETRGA 010110b : GTIOC3B# 010111b : GTETRGC 011000b : GTCPP00 011101b : TOC3 101100b : SCK009 101101b : SCK008 101110b : TXDB009
P12PFS	—	—	P12 端子機能制御レジスタ	—
P13PFS	—	—	P13 端子機能制御レジスタ	—
P14PFS	—	—	P14 端子機能制御レジスタ	—
P15PFS	—	—	P15 端子機能制御レジスタ	—
P16PFS	—	—	P16 端子機能制御レジスタ	—
P17PFS	—	—	P17 端子機能制御レジスタ	—

注 1. RX24T グループではチップバージョン B のみ

表 2.37 P2n 端子機能制御レジスタ (P2nPFS) の比較

レジスタ	ビット	RX24T (n = 0~4)	RX24U (n = 0~7)	RX26T (n = 0~4, 7)
P20PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9C 00010b : MTCLKB 00011b : MTIOC9C# (注 1) 00100b : MTCLKB# (注 1) 00101b : TMRI4 01001b : ADTRG0#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9C 00010b : MTCLKB 00011b : MTIOC9C# 00100b : MTCLKB# 00101b : TMRI4 01001b : ADTRG0#	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC9C 00010b : MTCLKB 00011b : MTIOC9C# 000100b : MTCLKB# 000101b : TMRI4 000110b : TMO2 001101b : RSPCKA 001110b : RSPCK0 011000b : GTIW 011110b : COMP4 101100b : CTS008#/RTS008#/ SS008# 101101b : RXD008/SMISO008/ SSCL008 101110b : DE008
P21PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9A 00010b : MTCLKA 00011b : MTIOC9A# (注 1) 00100b : MTCLKA# (注 1) 00101b : TMCI4 01001b : ADTRG1#	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9A 00010b : MTCLKA 00011b : MTIOC9A# 00100b : MTCLKA# 00101b : TMCI4 01001b : ADTRG1#	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC9A 00010b : MTCLKA 00011b : MTIOC9A# 000100b : MTCLKA# 000101b : TMCI4 000110b : TMO6 001100b : TXD12/SMISO12/SSDA12/ TXDX12/SIOX12 001101b : MOSIA 001110b : MOSIO 011000b : GTIU 011110b : COMP5 101100b : TXD008/TXDA008/ SMOSI008/SSDA008

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~4)	RX24U(n = 0~7)	RX26T (n = 0~4, 7)
P22PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# ^(注1) 00101b : TMRI2 00110b : TMO4 01001b : ADTRG2# 01101b : MISOA 11110b : COMP2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# 00101b : TMRI2 00110b : TMO4 01001b : ADTRG2# 01101b : MISOA 10110b : COMP2	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIC5W 000010b : MTCLKD 000011b : MTIC5W# 000100b : MTCLKD# 000101b : TMRI2 000110b : TMO4 001000b : MTIOC9B 001001b : ADTRG2# 001100b : RXD12/SMISO12/SSCL12/ RXDX12 001101b : MISOA 001110b : MISOO 010000b : CRX0 011000b : GTIV 01110b : COMP2 101100b : RXD008/SMISO008/ SSCL008 101101b : SCK008 101110b : TXDB008
P23PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V# ^(注1) 00101b : TMO2 00111b : CACREF 01101b : MOSIA 11110b : COMP1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V# 00101b : TMO2 00111b : CACREF 01101b : MOSIA 10110b : COMP1	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIC5V 000011b : MTIC5V# 000101b : TMO2 000111b : CACREF 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 001101b : MOSIA 001110b : MOSIO 010000b : CTX0 01110b : COMP1 101100b : TXD008/TXDA008/ SMOSI008/SSDA008

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~4)	RX24U (n = 0~7)	RX26T (n = 0~4, 7)
P24PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5U 00011b : MTIC5U# ^(注1) 00101b : TMCI2 00110b : TMO6 01101b : RSPCKA 11110b : COMP0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5U 00011b : MTIC5U# 00101b : TMCI2 00110b : TMO6 01101b : RSPCKA 10110b : COMP0	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIC5U 000011b : MTIC5U# 000101b : TMCI2 000110b : TMO6 001101b : RSPCKA 001110b : RSPCK0 011110b : COMP0 101100b : CTS008#/RTS008#/ SS008# 101101b : SCK008 101110b : DE008
P25PFS	—	—	P25 端子機能制御レジスタ	—
P26PFS	—	—	P26 端子機能制御レジスタ	—
P27PFS	—	—	P27 端子機能制御レジスタ	P27 端子機能制御レジスタ
P2nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P20 : IRQ7 (100/80 ピン) P21 : IRQ6 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P20 : IRQ7 (144/100 ピン) P21 : IRQ6 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P20 : IRQ7 (48/64/80/100 ピン) P21 : IRQ6 (48/64/80/100 ピン) P22 : IRQ10 (64/80/100 ピン) P23 : IRQ11 (100 ピン) P24 : IRQ4 (100 ピン) P27 : IRQ15 (80/100 ピン)
	ASEL	アナログ端子機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する 【チップバージョン A の場合】 P20 : AN016, CVREFC0 (100/80 ピン) P21 : AN116, CVREFC1 (100/80/64 ピン) 【チップバージョン B の場合】 P20 : AN016, CVREFC0 (100 ピン) P21 : AN116, CVREFC1 (100 ピン) P23 : DA1 (100 ピン) P24 : DA0 (100 ピン)	アナログ端子機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P20 : AN016 (144/100 ピン) P21 : AN116 (144/100 ピン) P23 : DA1 (144/100 ピン) P24 : DA0 (144/100 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P20 : AN216 (48/64/80/100 ピン) P21 : AN217 (48/64/80/100 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.38 P3n 端子機能制御レジスタ (P3nPFS) の比較

レジスタ	ビット	RX24T (n = 0~3)	RX24U(n = 0~5)	RX26T (n = 0~3, 6, 7)
P30PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKD 00011b : MTIOC0B# ^(注 1) 00100b : MTCLKD# ^(注 1) 00101b : TMCi6 01101b : SSLA0 11110b : COMP3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKD 00011b : MTIOC0B# 00100b : MTCLKD# 00101b : TMCi6 01101b : SSLA0 11110b : COMP3	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC0B 00010b : MTCLKD 00011b : MTIOC0B# 00100b : MTCLKD# 00101b : TMCi6 00110b : SSLA0 00111b : SSL00 01100b : GTIV 01110b : COMP3 10110b : SCK008 10110b : CTS008#/RTS008# SS008#10111b : DE008
P31PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTCLKC 00011b : MTIOC0A# ^(注 1) 00100b : MTCLKC# ^(注 1) 00101b : TMRi6 01101b : SSLA1	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTCLKC 00011b : MTIOC0A# 00100b : MTCLKC# 00101b : TMRi6 01101b : SSLA1	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC0A 00010b : MTCLKC 00011b : MTIOC0A# 00100b : MTCLKC# 00101b : TMRi6 00110b : SSLA1 00111b : SSL01 01100b : GTIU
P32PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKB 00011b : MTIOC3C# ^(注 1) 00100b : MTCLKB# ^(注 1) 00101b : TMO6 01101b : SSLA2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKB 00011b : MTIOC3C# 00100b : MTCLKB# 00101b : TMO6 01101b : SSLA2	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC3C 00010b : MTCLKB 00011b : MTIOC3C# 00100b : MTCLKB# 00101b : TMO6 00110b : SSLA2 00111b : SSL02 01010b : GTIOC3A 01010b : GTIOC7A 01011b : GTIOC3A# 01011b : GTIOC7A#

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~3)	RX24U(n = 0~5)	RX26T (n = 0~3, 6, 7)
P33PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 00011b : MTIOC3A# ^(注1) 00100b : MTCLKA# ^(注1) 00101b : TMO0 01101b : SSLA3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3A 00010b : MTCLKA 00011b : MTIOC3A# 00100b : MTCLKA# 00101b : TMO0 01101b : SSLA3	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC3A 000010b : MTCLKA 000011b : MTIOC3A# 000100b : MTCLKA# 000101b : TMO0 001101b : SSLA3 001110b : SSL03 010100b : GTIOC3B 010101b : GTIOC7B 010110b : GTIOC3B# 010111b : GTIOC7B# 011000b : GTCPP00
P34PFS	—	—	P34 端子機能制御レジスタ	—
P35PFS	—	—	P35 端子機能制御レジスタ	—
P36PFS	—	—	—	P36 端子機能制御レジスタ
P37PFS	—	—	—	P37 端子機能制御レジスタ
P3nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ7 (100/80/64 ピン) P31 : IRQ6 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ7 (144/100 ピン) P31 : IRQ6 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P30 : IRQ7 (80/100 ピン) P31 : IRQ6 (80/100 ピン) P32 : IRQ12 (100 ピン) P33 : IRQ13 (100 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.39 P4n 端子機能制御レジスタ (P4nPFS) の比較

レジスタ	ビット	RX24T(n = 0~7)	RX24U(n = 0~7)	RX26T (n = 0~7)
P4nPFS	ASEL	<p>アナログ端子機能選択ビット</p> <p>0 : アナログ端子以外に使用する 1 : アナログ端子として使用する</p> <p>P40 : AN000, CMPC00, CMPC01, CMPC22, CMPC23 (100/80/64 ピン)</p> <p>P41 : AN001 (100/80/64 ピン)</p> <p>P42 : AN002 (100/80/64 ピン)</p> <p>P43 : AN003 (100/80 ピン)</p> <p>P44 : AN100, CMPC10, CMPC11, CMPC32, CMPC33 (100/80/64 ピン)</p> <p>P45 : AN101, CMPC02, CMPC03, CMPC20, CMPC21 (100/80/64 ピン)</p> <p>P46 : AN102, CMPC12, CMPC13, CMPC30, CMPC31 (100/80/64 ピン)</p> <p>P47 : AN103 (100/80 ピン)</p>	<p>アナログ入力機能選択ビット</p> <p>0 : アナログ端子以外に使用する 1 : アナログ端子として使用する</p> <p>P40 : AN000, CMPC00, CMPC01, CMPC22, CMPC23 (144/100 ピン)</p> <p>P41 : AN001 (144/100 ピン)</p> <p>P42 : AN002 (144/100 ピン)</p> <p>P43 : AN003 (144/100 ピン)</p> <p>P44 : AN100, CMPC10, CMPC11, CMPC32, CMPC33 (144/100 ピン)</p> <p>P45 : AN101, CMPC02, CMPC03, CMPC20, CMPC21 (144/100 ピン)</p> <p>P46 : AN102, CMPC12, CMPC13, CMPC30, CMPC31 (144/100 ピン)</p> <p>P47 : AN103 (144/100 ピン)</p>	<p>アナログ機能選択ビット</p> <p>0 : アナログ端子以外に使用する 1 : アナログ端子として使用する</p> <p>P40 : AN000, CMPC00, CMPC01 (48/64/80/100 ピン)</p> <p>P41 : AN001, CMPC10, CMPC11 (48/64/80/100 ピン)</p> <p>P42 : AN002, CMPC20, CMPC21 (48/64/80/100 ピン)</p> <p>P43 : AN003 (48/64/80/100 ピン)</p> <p>P44 : AN100, CMPC30, CMPC31 (48/64/80/100 ピン)</p> <p>P45 : AN101, CMPC40, CMPC41 (64/80/100 ピン)</p> <p>P46 : AN102, CMPC50, CMPC51 (64/80/100 ピン)</p> <p>P47 : AN103 (64/80/100 ピン)</p>

表 2.40 P5n 端子機能制御レジスタ (P5nPFS) の比較

レジスタ	ビット	RX24T(n = 0~5)	RX24U(n = 0~5)	RX26T(n = 0~5)
P5nPFS	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P50 : AN206 (100/80/64 ピン) P51 : AN207 (100/80/64 ピン) P52 : AN208 (100/80/64 ピン) P53 : AN209 (100/80/64 ピン) P54 : AN210 (100/80/64 ピン) P55 : AN211 (100/80 ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P50 : AN206 (144 ピン) P51 : AN207 (144 ピン) P52 : AN208 (144/100 ピン) P53 : AN209 (144/100 ピン) P54 : AN210 (144/100 ピン) P55 : AN211 (144/100 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P50 : AN204, CMPC42 (80/100 ピン) P51 : AN205, CMPC52 (80/100 ピン) P52 : AN200, CMPC02 (48/64/80/100 ピン) P53 : AN201, CMPC12 (32/48/64/80/100 ピン) P54 : AN202, CMPC22 (64/80/100 ピン) P55 : AN203, CMPC32 (80/100 ピン)

表 2.41 P6n 端子機能制御レジスタ (P6nPFS) の比較

レジスタ	ビット	RX24T(n = 0~5)	RX24U(n = 0~5)	RX26T(n = 0~5)
P6nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P60 : IRQ4 (100 ピン) P61 : IRQ5 (100 ピン) P62 : IRQ6 (100/80 ピン) P63 : IRQ7 (100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P60 : IRQ4 (144/100 ピン) P61 : IRQ5 (144/100 ピン) P62 : IRQ6 (144/100 ピン) P63 : IRQ7 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する P60 : IRQ4 (80/100 ピン) P61 : IRQ5 (100 ピン) P62 : IRQ6 (48/100 ピン) P63 : IRQ7 (100 ピン) P64 : IRQ8 (32/64/80/100 ピン) P65 : IRQ9 (32/64/80/100 ピン)

レジスタ	ビット	RX24T(n = 0~5)	RX24U(n = 0~5)	RX26T(n = 0~5)
P6nPFS	ASEL	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P60 : AN200 (144/100 ピン) P61 : AN201 (144/100 ピン) P62 : AN202 (144/100 ピン) P63 : AN203 (144/100 ピン) P64 : AN204 (144/100 ピン) P65 : AN205 (144/100 ピン)	アナログ入力機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P60 : AN200 (100 ピン) P61 : AN201 (100 ピン) P62 : AN202 (100/80 ピン) P63 : AN203 (100 ピン) P64 : AN204 (100 ピン) P65 : AN205 (100 ピン)	アナログ機能選択ビット 0 : アナログ端子以外に使用する 1 : アナログ端子として使用する P60 : AN206, CMPC03 (80/100 ピン) P61 : AN207, CMPC13 (100 ピン) P62 : AN208, CMPC43 (48/100 ピン) P63 : AN209, CMPC23 (100 ピン) P64 : AN210, CMPC33, DA0 (64/80/100 ピン) P65 : AN211, CMPC53, DA1 (64/80/100 ピン)

表 2.42 P7n 端子機能制御レジスタ (P7nPFS) の比較

レジスタ	ビット	RX24T (n = 0~6)	RX24U(n = 0~6)	RX26T (n = 0~6)
P70PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE0#	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE0# 01010b : CTS9#/RTS9#/SS9#	端子機能選択ビット b5 b0 00000b : Hi-Z 000001b : MTIOC0A 000010b : MTCLKC 000011b : MTIOC0A# 000100b : MTCLKC# 000101b : TMR16 000111b : POE0# 001010b : SCK5 001101b : SSLA0 001110b : RSPCK0 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRGC 010111b : GTETRGD 011000b : GTCPP00 101100b : CTS009#/RTS009#/ SS009# 101110b : DE009

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~6)	RX24U(n = 0~6)	RX26T (n = 0~6)
P71PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00011b : MTIOC3B#(注1) 10100b : GTIOC0A(注1) 10110b : GTIOC0A#(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3B 00011b : MTIOC3B# 10100b : GTIOC0A 10110b : GTIOC0A#	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC3B 00011b : MTIOC3B# 001110b : MISO0 010100b : GTIOC0A 010101b : GTIOC4A 010110b : GTIOC0A# 010111b : GTIOC4A# 011000b : GTOUUP
P72PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4A 00011b : MTIOC4A#(注1) 10100b : GTIOC1A(注1) 10110b : GTIOC1A#(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4A 00011b : MTIOC4A# 10100b : GTIOC1A 10110b : GTIOC1A#	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC4A 00011b : MTIOC4A# 001110b : MOSI0 010100b : GTIOC1A 010101b : GTIOC5A 010110b : GTIOC1A# 010111b : GTIOC5A# 011000b : GTOVUP
P73PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4B 00011b : MTIOC4B#(注1) 10100b : GTIOC2A(注1) 10110b : GTIOC2A#(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4B 00011b : MTIOC4B# 10100b : GTIOC2A 10110b : GTIOC2A#	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC4B 00011b : MTIOC4B# 001110b : SSL00 010100b : GTIOC2A 010101b : GTIOC6A 010110b : GTIOC2A# 010111b : GTIOC6A# 011000b : GTOWUP
P74PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3D 00011b : MTIOC3D#(注1) 10100b : GTIOC0B(注1) 10110b : GTIOC0B#(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC3D 00011b : MTIOC3D# 10100b : GTIOC0B 10110b : GTIOC0B#	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC3D 00011b : MTIOC3D# 001110b : SSL01 010100b : GTIOC0B 010101b : GTIOC4B 010110b : GTIOC0B# 010111b : GTIOC4B# 011000b : GTOULO

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~6)	RX24U(n = 0~6)	RX26T (n = 0~6)
P75PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4C 00011b : MTIOC4C# ^(注 1) 10100b : GTIOC1B ^(注 1) 10110b : GTIOC1B# ^(注 1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4C 00011b : MTIOC4C# 10100b : GTIOC1B 10110b : GTIOC1B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC4C 000011b : MTIOC4C# 001110b : SSL02 010100b : GTIOC1B 010101b : GTIOC5B 010110b : GTIOC1B# 010111b : GTIOC5B# 011000b : GTOVLO
P76PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4D 00011b : MTIOC4D# ^(注 1) 10100b : GTIOC2B ^(注 1) 10110b : GTIOC2B# ^(注 1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC4D 00011b : MTIOC4D# 10100b : GTIOC2B 10110b : GTIOC2B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC4D 000011b : MTIOC4D# 001110b : SSL03 010100b : GTIOC2B 010101b : GTIOC6B 010110b : GTIOC2B# 010111b : GTIOC6B# 011000b : GTOWLO

注 1. RX24T グループではチップバージョン B のみ

表 2.43 P8n 端子機能制御レジスタ (P8nPFS) の比較

レジスタ	ビット	RX24T (n = 0~2)	RX24U(n = 0~2)	RX26T (n = 0~2)
P80PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W#(注1) 00101b : TMRI4 01010b : RXD6/SMISO6/SSCL6	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# 00101b : TMRI4 01010b : RXD6/SMISO6/SSCL6	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# 00101b : TMRI4 01010b : RXD6/SMISO6/SSCL6 001100b : RXD12/SMISO12/SSCL12/ RXDX12 011110b : COMP3
P81PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V#(注1) 00101b : TMCi4 01010b : TXD6/SMOSI6/SSDA6	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V# 00101b : TMCi4 01010b : TXD6/SMOSI6/SSDA6	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIC5V 00011b : MTIC5V# 00101b : TMCi4 01010b : TXD6/SMOSI6/SSDA6 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 011110b : COMP4
P82PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5U 00011b : MTIC5U#(注1) 00101b : TMO4 01010b : SCK6	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIC5U 00011b : MTIC5U# 00101b : TMO4 01010b : SCK6	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIC5W 00011b : MTIC5W# 00101b : TMRI4 01010b : SCK6 001100b : SCK12 011110b : COMP5
P83PFS	—	—	P83 端子機能制御レジスタ	—
P84PFS	—	—	P84 端子機能制御レジスタ	—
P8nPFS	ISEL	—	—	割り込み入力機能選択ビット

注 1. RX24T グループではチップバージョン B のみ

表 2.44 P9n 端子機能制御レジスタ (P9nPFS) の比較

レジスタ	ビット	RX24T (n = 0~6)	RX24U (n = 0~6)	RX26T (n = 0~6)
P90PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7D 00011b : MTIOC7D#(注 1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7D 00011b : MTIOC7D#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC7D 000011b : MTIOC7D# 001010b : TXD5/SMOSI5/SSDA5 001110b : SSL01 010100b : GTIOC6B 010110b : GTIOC6B# 011000b : GTOWLO
P91PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7C 00011b : MTIOC7C#(注 1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7C 00011b : MTIOC7C#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC7C 000011b : MTIOC7C# 001010b : RXD5/SMISO5/SSCL5 001110b : RSPCK0 010100b : GTIOC5B 010110b : GTIOC5B# 011000b : GTOVLO
P92PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6D 00011b : MTIOC6D#(注 1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6D 00011b : MTIOC6D#	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC6D 000010b : MTIOC6C 000011b : MTIOC6D# 000100b : MTIOC6C# 000101b : TMO2 001101b : SSLA3 001110b : MISO0 010000b : CTX0 010100b : GTIOC4B 010101b : GTIOC7B 010110b : GTIOC4B# 010111b : GTIOC7B# 011000b : GTOULO 101100b : SCK009 101101b : TXD011/TXDA011/ SMOSI011/SSDA011 101110b : TXDB009 110011b : SSL03

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~6)	RX24U(n = 0~6)	RX26T (n = 0~6)
P93PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7B 00011b : MTIOC7B#(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7B 00011b : MTIOC7B#	端子機能選択ビット b5 b0 00000b : Hi-Z 000001b : MTIOC7B 000010b : MTIOC6A 000011b : MTIOC7B# 000100b : MTIOC6A# 000101b : TMO4 001001b : ADTRG0# 001101b : SSLA2 001110b : MOSI0 010000b : CRX0 010100b : GTIOC6A 010110b : GTIOC6A# 011000b : GTOWUP 101100b : TXD009/TXDA009/ SMOSI009/SSDA009 101101b : RXD011/SMISO011/ SSCL011 110011b : SSL02
P94PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7A 00011b : MTIOC7A#(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC7A 00011b : MTIOC7A#	端子機能選択ビット b5 b0 00000b : Hi-Z 000001b : MTIOC7A 000010b : MTIOC2A 000011b : MTIOC7A# 000100b : MTIOC2A# 000101b : TMR17 001101b : SSLA0 001110b : SSL00 010100b : GTIOC5A 010101b : GTADSM0 010110b : GTIOC5A# 011000b : GTOVUP 101100b : TXD009/TXDA009/ SMOSI009/SSDA009 101101b : SCK008 101110b : TXDB008 110011b : SSL00

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~6)	RX24U(n = 0~6)	RX26T (n = 0~6)
P95PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6B 00011b : MTIOC6B#(注 1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6B 00011b : MTIOC6B#	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC6B 000010b : MTIOC1A 000011b : MTIOC6B# 000100b : MTIOC1A# 000101b : TMCI3 001001b : ADTRG1# 001010b : RXD6/SMISO6/SSCL6 001101b : MISOA 001110b : SSL02 010100b : GTIOC4A 010101b : GTIOC7A 010110b : GTIOC4A# 010111b : GTIOC7A# 011000b : GTOUUP 101101b : RXD008/SMISO008/ SSCL008 110011b : MISO0
P96PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 000000b : Hi-Z 000111b : POE4#	端子機能選択ビット b4 b0 000000b : Hi-Z 000111b : POE4#	端子機能選択ビット b5 b0 000000b : Hi-Z 000111b : POE4# 001110b : SSL03 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRGC 010111b : GTETRGD 011000b : GTCPP04 101100b : CTS008#/RTS008#/ SS008# 101110b : DE008 110011b : RSPCK0
P9nPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する P96 : IRQ4 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する P96 : IRQ4(144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する P93 : IRQ14 (48/64/80/100 ピン) P95:IRQ1 (48/64/80/100 ピン) P96 : IRQ4 (64/80/100 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.45 PAn 端子機能制御レジスタ (PAnPFS) の比較

レジスタ	ビット	RX24T (n = 0~5)	RX24U(n = 0~7)	RX26T (n = 0~5)
PA0PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6C 00010b : MTIOC6C# ^(注1) 00101b : TMO2 01101b : SSLA3 10000b : CTXD0 ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6C 00010b : MTIOC6C# 00101b : TMO2 01101b : SSLA3 10000b : CTXD0	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC6C 00011b : MTIOC6C# 00101b : TMO2 001101b : SSLA3 001110b : SSL03 010000b : CTX0 101100b : SCK009 101101b : TXD011/TXDA011/ SMOSI011/SSDA011 101110b : TXDB009
PA1PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6A 00010b : MTIOC6A# ^(注1) 00101b : TMO4 01001b : ADTRG0# 01101b : SSLA2 10000b : CRXD0 ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC6A 00010b : MTIOC6A# 00101b : TMO4 01001b : ADTRG0# 01101b : SSLA2 10000b : CRXD0	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC6A 00011b : MTIOC6A# 00101b : TMO4 001001b : ADTRG0# 001101b : SSLA2 001110b : SSL02 010000b : CRX0 011000b : GTCPP04 101100b : TXD009/TXDA009/ SMOSI009/SSDA009 101101b : RXD011/SMISO011/ SSCL011
PA2PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2B 00010b : MTIOC2B# ^(注1) 00101b : TMO7 01010b : CTS6#/RTS6#/SS6# 01101b : SSLA1 10100b : GTADSM1 ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2B 00011b : MTIOC2B# 00101b : TMO7 01010b : CTS6#/RTS6#/SS6# 01101b : SSLA1 10100b : GTADSM1	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC2B 00011b : MTIOC2B# 00101b : TMO7 001010b : CTS6#/RTS6#/SS6# 001101b : SSLA1 001110b : SSL01 010100b : GTADSM1 101101b : RXD009/SMISO009/ SSCL009

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~5)	RX24U(n = 0~7)	RX26T (n = 0~5)
PA3PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00010b : MTIOC2A# ^(注1) 00101b : TMRI7 01101b : SSLA0 10100b : GTADSM0 ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC2A 00011b : MTIOC2A# 00101b : TMRI7 01101b : SSLA0 10100b : GTADSM0	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC2A 00011b : MTIOC2A# 00101b : TMRI7 001101b : SSLA0 001110b : SSL00 010100b : GTADSM0 101100b : TXD009/TXDA009/ SMOSI009/SSDA009 101101b : SCK008 101110b : TXDB008
PA4PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1B 00010b : MTIOC1B# ^(注1) 00101b : TMCI7 01001b : ADTRG0# 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1B 00011b : MTIOC1B# 00101b : TMCI7 01001b : ADTRG0# 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC1B 00011b : MTIOC1B# 00101b : TMCI7 001101b : ADTRG0# 001101b : SCK6 001101b : RSPCKA 001110b : RSPCK0 101101b : TXD008/TXDA008/ SMOSI008/SSDA008
PA5PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1A 00010b : MTIOC1A# ^(注1) 00101b : TMCI3 01001b : ADTRG1# 01010b : RXD6/SMISO6/SSCL6 01101b : MISOA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC1A 00011b : MTIOC1A# 00101b : TMCI3 01001b : ADTRG1# 01010b : RXD6/SMISO6/SSCL6 01101b : MISOA	端子機能選択ビット b5 b0 00000b : Hi-Z 00001b : MTIOC1A 00011b : MTIOC1A# 00101b : TMCI3 001101b : ADTRG1# 001101b : RXD6/SMISO6/SSCL6 001101b : MISOA 001110b : MIS00 101101b : RXD008/SMISO008/ SSCL008
PA6PFS	—	—	PA6 端子機能制御レジスタ	—
PA7PFS	—	—	PA7 端子機能制御レジスタ	—

レジスタ	ビット	RX24T (n = 0~5)	RX24U(n = 0~7)	RX26T (n = 0~5)
PAnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA5 : IRQ1 (100/80 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA5 : IRQ1(144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PA1 : IRQ14 (100 ピン) PA5 : IRQ1 (80/100 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.46 PBn 端子機能制御レジスタ(PBnPFS)の比較

レジスタ	ビット	RX24T (n = 0~7)	RX24U(n = 0~7)	RX26T (n = 0~7)
PB0PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0D 00011b : MTIOC0D#(注 1) 00101b : TMO0 01001b : ADTRG2# 01010b : TXD6/SMOSI6/SSDA6 01101b : MOSIA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0D 00011b : MTIOC0D# 00101b : TMO0 01001b : ADTRG2# 01010b : TXD6/SMOSI6/SSDA6 01101b : MOSIA	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0D 000011b : MTIOC0D# 000101b : TMO0 001001b : ADTRG2# 001010b : TXD6/SMOSI6/SSDA6 001101b : MOSIA 001110b : MOSI0 011101b : TIC2 101100b : TXD008/TXDA008/ SMOSI008/SSDA008 101101b : CTS011#/RTS011#/ SS011# 101110b : DE011
PB1PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0C 00011b : MTIOC0C#(注 1) 00101b : TMCIO 01001b : ADSM1 01010b : RXD6/SMISO6/SSCL6 01111b : SCL0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0C 00011b : MTIOC0C# 00101b : TMCIO 01001b : ADSM1 01010b : RXD6/SMISO6/SSCL6 01111b : SCL0	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0C 000011b : MTIOC0C# 000101b : TMCIO 001001b : ADSM1 001010b : RXD6/SMISO6/SSCL6 001111b : SCL0 010100b : GTADSM1 010101b : GTIOC7B 010111b : GTIOC7B# 011000b : GTIW 011101b : TOC2 110010b : SCL00

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~7)	RX24U(n = 0~7)	RX26T (n = 0~7)
PB2PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00011b : MTIOC0B# ^(注1) 00101b : TMRI0 01001b : ADSM0 01010b : TXD6/SMOSI6/SSDA6 01111b : SDA0	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0B 00011b : MTIOC0B# 00101b : TMRI0 01001b : ADSM0 01010b : TXD6/SMOSI6/SSDA6 01111b : SDA0	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0B 000011b : MTIOC0B# 000101b : TMRI0 001001b : ADSM0 001010b : TXD6/SMOSI6/SSDA6 001111b : SDA0 010100b : GTADSM0 010101b : GTIOC7A 010111b : GTIOC7A# 011000b : GTIV 011101b : TIC1 110010b : SDA00
PB3PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00011b : MTIOC0A# ^(注1) 00111b : CACREF 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC0A 00011b : MTIOC0A# 00111b : CACREF 01010b : SCK6 01101b : RSPCKA	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC0A 000011b : MTIOC0A# 000111b : CACREF 001010b : SCK6 001100b : TXD12/SMOSI12/ SSDA12/TXD12/SIOX12 001101b : RSPCKA 010000b : CTX0 011000b : GTIU 011101b : TOC1 101100b : CTS009#/RTS009#/ SS009# 101110b : DE009

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~7)	RX24U(n = 0~7)	RX26T (n = 0~7)
PB4PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE8# 01010b : CTS5#/RTS5#/SS5# 10100b : GTETR ^(注1) 10101b : GTECLKD ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00111b : POE8# 01010b : CTS5#/RTS5#/SS5# 10100b : GTETR ^(注1) 10101b : GTECLKD	端子機能選択ビット b5 b0 00000b : Hi-Z 00011b : POE8# 001010b : CTS5#/RTS5#/SS5# 001100b : RXD12/SMISO12/ SSCL12/RXDX12 001101b : MISOA 001110b : SSL01 010000b : CRX0 010100b : GTETRGA 010101b : GTETR ^(注1) GB 010110b : GTETRGC 010111b : GTETRGD 011000b : GTCPP00 101100b : CTS011#/RTS011#/ SS011# 101101b : SCK011 101110b : TXDB011
PB5PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : TXD5/SMOSI5/SSDA5 10100b : GTIOC2B ^(注1) 10110b : GTIOC2B ^(注1) #	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : TXD5/SMOSI5/SSDA5 10100b : GTIOC2B ^(注1) 10110b : GTIOC2B#	端子機能選択ビット b5 b0 00000b : Hi-Z 001010b : TXD5/SMOSI5/SSDA5 001100b : TXD12/SMOSI12/ SSDA12/TXDX12/SIOX12 001110b : RSPCK0 010000b : CTX0 010100b : GTIOC2B 010101b : GTIOC3B 010110b : GTIOC2B# 010111b : GTIOC3B# 011101b : TIC0 101101b : TXD011/TXDA011/ SMOSI011/SSDA011

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~7)	RX24U(n = 0~7)	RX26T (n = 0~7)
PB6PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5 10100b : GTIOC2A ^(注1) 10110b : GTIOC2A# ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : RXD5/SMISO5/SSCL5 10100b : GTIOC2A 10110b : GTIOC2A#	端子機能選択ビット b5 b0 000000b : Hi-Z 001010b : RXD5/SMISO5/SSCL5 001100b : RXD12/SMISO12/ SSCL12/RXDX12 001110b : MISO0 010000b : CRX0 010100b : GTIOC2A 010101b : GTIOC3A 010110b : GTIOC2A# 010111b : GTIOC3A# 011101b : TOC0 101101b : RXD011/SMISO011/ SSCL011
PB7PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : SCK5 10100b : GTIOC1B ^(注1) 10110b : GTIOC1B# ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 01010b : SCK5 10100b : GTIOC1B 10110b : GTIOC1B#	端子機能選択ビット b5 b0 000000b : Hi-Z 001010b : SCK5 001100b : SCK12 001110b : SSL03 010100b : GTIOC1B 010110b : GTIOC1B# 101101b : SCK011 101110b : TXDB011
PBnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する PB4 : IRQ3 (100/80/64 ピン) PB6 : IRQ5 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する PB4 : IRQ3 (144/100 ピン) PB6 : IRQ5 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用 しない 1 : IRQn 入力端子として使用 する PB0 : IRQ8 (48/64/80/100 ピン) PB1 : IRQ4 (32/48/64/80/100 ピン) PB3 : IRQ9 (32/48/64/80/100 ピン) PB4 : IRQ3 (48/64/80/100 ピン) PB6 : IRQ2 (48/64/80/100 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.47 PCn 端子機能制御レジスタ(PCnPFS)の比較

レジスタ	ビット	RX24T	RX24U	RX26T
PCnPFS	—	—	PCn 端子機能制御レジスタ (n = 0~6)	—

表 2.48 PDn 端子機能制御レジスタ(PDnPFS)の比較

レジスタ	ビット	RX24T (n = 0~7)	RX24U(n = 0~7)	RX26T (n = 0~7)
PD0PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO6 01101b : RSPCKA 10100b : GTIOC1A ^(注1) 10110b : GTIOC1A# ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO6 01101b : RSPCKA 10100b : GTIOC1A 10110b : GTIOC1A#	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMO6 001101b : RSPCKA 001110b : RSPCK0 010100b : GTIOC3B 010101b : GTIOC1A 010110b : GTIOC3B# 010111b : GTIOC1A# 101101b : TXD008/TXDA008/ SMOSI008/SSDA008
PD1PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO2 01101b : MISOA 10100b : GTIOC0B ^(注1) 10110b : GTIOC0B# ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO2 01101b : MISOA 10100b : GTIOC0B 10110b : GTIOC0B#	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMO2 001101b : MISOA 001110b : MIS00 010100b : GTIOC3A 010101b : GTIOC0B 010110b : GTIOC3A# 010111b : GTIOC0B# 101101b : RXD008/SMISO008/ SSCL008
PD2PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMCI1 00110b : TMO4 01010b : SCK5 01101b : MOSIA 10100b : GTIOC0A ^(注1) 10110b : GTIOC0A# ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMCI1 00110b : TMO4 01010b : SCK5 01101b : MOSIA 10100b : GTIOC0A 10110b : GTIOC0A#	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMCI1 000110b : TMO4 001010b : SCK5 001101b : MOSIA 001110b : MOSI0 010100b : GTIOC2B 010101b : GTIOC0A 010110b : GTIOC2B# 010111b : GTIOC0A# 101101b : SCK008 101110b : TXDB008

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~7)	RX24U(n = 0~7)	RX26T (n = 0~7)
PD3PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO0 01010b : TXD1/SMOSI1/SSDA1 10101b : GTECLKC ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMO0 01010b : TXD1/SMOSI1/SSDA1 01011b : TXD11/SMOSI11/SSDA11 10101b : GTECLKC	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMO0 001010b : TXD1/SMOSI1/SSDA1 001110b : MOSI0 010100b : GTIOC2A 010101b : GTETRG 010110b : GTIOC2A# 010111b : GTIOC7B 101101b : TXD011/TXDA011/ SMOSI011/SSDA011
PD4PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMCIO 00110b : TMCIO6 01010b : SCK1 10101b : GTECLKB ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMCIO 00110b : TMCIO6 01010b : SCK1 01011b : SCK11 10101b : GTECLKB	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMCIO 000110b : TMCIO6 001010b : SCK1 001100b : TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12 001110b : SSL02 010100b : GTIOC1B 010101b : GTETRGB 010110b : GTIOC1B# 101101b : SCK011 101110b : TXDB011
PD5PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMRI0 00110b : TMRI6 01010b : RXD1/SMISO1/SSCL1 10101b : GTECLKA ^(注1)	端子機能選択ビット b4 b0 00000b : Hi-Z 00101b : TMRI0 00110b : TMRI6 01010b : RXD1/SMISO1/SSCL1 01011b : RXD11/SMISO11/SSCL11 10101b : GTECLKA	端子機能選択ビット b5 b0 000000b : Hi-Z 000101b : TMRI0 000110b : TMRI6 001010b : RXD1/SMISO1/SSCL1 001110b : SSL00 010100b : GTIOC1A 010101b : GTETRGA 010110b : GTIOC1A# 010111b : GTIOC7A 101101b : RXD011/SMISO011/ SSCL011

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~7)	RX24U(n = 0~7)	RX26T (n = 0~7)
PD6PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	<p>端子機能選択ビット</p> <p>b4 b0</p> <p>00000b : Hi-Z</p> <p>00001b : MTIOC9C</p> <p>00011b : MTIOC9C#^(注 1)</p> <p>00101b : TMO1</p> <p>01001b : ADST0</p> <p>01010b : CTS1#/RTS1#/SS1#</p> <p>01101b : SSLA0</p> <p>10100b : GTIOC3B^(注 1)</p> <p>10110b : GTIOC3B#^(注 1)</p>	<p>端子機能選択ビット</p> <p>b4 b0</p> <p>00000b : Hi-Z</p> <p>00001b : MTIOC9C</p> <p>00011b : MTIOC9C#</p> <p>00101b : TMO1</p> <p>01001b : ADST0</p> <p>01010b : CTS1#/RTS1#/SS1#</p> <p>01011b : CTS11#/RTS11#/SS11#</p> <p>01101b : SSLA0</p> <p>10100b : GTIOC3B</p> <p>10110b : GTIOC3B#</p>	<p>端子機能選択ビット</p> <p>b5 b0</p> <p>000000b : Hi-Z</p> <p>000001b : MTIOC9C</p> <p>000011b : MTIOC9C#</p> <p>000101b : TMO1</p> <p>001001b : ADST0</p> <p>001010b : CTS1#/RTS1#/SS1#</p> <p>001100b : RXD12/SMISO12/SSCL12/ RXDX12</p> <p>001101b : SSLA0</p> <p>001110b : SSL00</p> <p>010100b : GTIOC0B</p> <p>010101b : GTIOC3B</p> <p>010110b : GTIOC0B#</p> <p>010111b : GTIOC3B#</p> <p>011000b : GTIW</p> <p>101101b : CTS011#/RTS011#/ SS011#</p> <p>101110b : DE011</p>
PD7PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	<p>端子機能選択ビット</p> <p>b4 b0</p> <p>00000b : Hi-Z</p> <p>00001b : MTIOC9A</p> <p>00011b : MTIOC9A#^(注 1)</p> <p>00101b : TMRI1</p> <p>00110b : TMRI5</p> <p>01010b : TXD5/SMOSI5/SSDA5^(注 1)</p> <p>01101b : SSLA1</p> <p>10100b : GTIOC3A^(注 1)</p> <p>10110b : GTIOC3A#^(注 1)</p>	<p>端子機能選択ビット</p> <p>b4 b0</p> <p>00000b : Hi-Z</p> <p>00001b : MTIOC9A</p> <p>00011b : MTIOC9A#</p> <p>00101b : TMRI1</p> <p>00110b : TMRI5</p> <p>01010b : TXD5/SMOSI5/SSDA5</p> <p>01101b : SSLA1</p> <p>10100b : GTIOC3A</p> <p>10110b : GTIOC3A#</p>	<p>端子機能選択ビット</p> <p>b5 b0</p> <p>000000b : Hi-Z</p> <p>000001b : MTIOC9A</p> <p>000011b : MTIOC9A#</p> <p>000101b : TMRI1</p> <p>000110b : TMRI5</p> <p>001010b : TXD5/SMOSI5/SSDA5</p> <p>001101b : SSLA1</p> <p>001110b : SSL01</p> <p>010000b : CTX0</p> <p>010100b : GTIOC0A</p> <p>010101b : GTIOC3A</p> <p>010110b : GTIOC0A#</p> <p>010111b : GTIOC3A#</p> <p>011000b : GTIU</p> <p>101100b : SCK009</p> <p>101101b : TXD008/TXDA008/ SMOSI008/SSDA008</p> <p>101110b : TXDB009</p>

レジスタ	ビット	RX24T (n = 0~7)	RX24U(n = 0~7)	RX26T (n = 0~7)
PDnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD4 : IRQ2 (100/80/64 ピン) PD5 : IRQ3 (100/80/64 ピン) PD6 : IRQ5 (100/80/64 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD4 : IRQ2 (144/100 ピン) PD5 : IRQ3 (144/100 ピン) PD6 : IRQ5 (144/100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PD4 : IRQ2 (64/80/100 ピン) PD5 : IRQ6 (32/48/64/80/100 ピン) PD6 : IRQ5 (64/80/100 ピン) PD7 : IRQ8 (32/48/64/80/100 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.49 PEn 端子機能制御レジスタ (PEnPFS) の比較

レジスタ	ビット	RX24T (n = 0~5)	RX24U(n = 0~6)	RX26T (n = 0~5)
PE0PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00011b : MTIOC9B#(注1) 00101b : TMCI1 00110b : TMCI5 01010b : RXD5/SMISO5/SSCL5(注1) 01101b : SSLA2	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9B 00011b : MTIOC9B# 00101b : TMCI1 00110b : TMCI5 01010b : RXD5/SMISO5/SSCL5 01101b : SSLA2	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9B 000011b : MTIOC9B# 000101b : TMCI1 000110b : TMCI5 001010b : RXD5/SMISO5/SSCL5 001101b : SSLA2 001110b : SSL02 010000b : CRX0 011000b : GTIV
PE1PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9D 00011b : MTIOC9D#(注1) 00101b : TMO5 01010b : CTS5#/RTS5#/SS5# 01101b : SSLA3	端子機能選択ビット b4 b0 00000b : Hi-Z 00001b : MTIOC9D 00011b : MTIOC9D# 00101b : TMO5 01010b : CTS5#/RTS5#/SS5# 01101b : SSLA3	端子機能選択ビット b5 b0 000000b : Hi-Z 000001b : MTIOC9D 000011b : MTIOC9D# 000101b : TMO5 001010b : CTS5#/RTS5#/SS5# 001100b : CTS12#/RTS12#/SS12# 001101b : SSLA3 001110b : SSL03

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T (n = 0~5)	RX24U(n = 0~6)	RX26T (n = 0~5)
PE3PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00010b : MTCLKD 00100b : MTCLKD#(注1) 00111b : POE11#	端子機能選択ビット b4 b0 00000b : Hi-Z 00010b : MTCLKD 00100b : MTCLKD# 00111b : POE11#	端子機能選択ビット b5 b0 000000b : Hi-Z 000010b : MTCLKD 000100b : MTCLKD# 000111b : POE11# 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG 010111b : GTETRGD 101100b : CTS009#/RTS009#/ SS009# 101110b : DE009
PE4PFS	PSEL[4:0] (RX24T/ RX24U) PSEL[5:0] (RX26T)	端子機能選択ビット b4 b0 00000b : Hi-Z 00010b : MTCLKC 00100b : MTCLKC#(注1) 00111b : POE10#	端子機能選択ビット b4 b0 00000b : Hi-Z 00010b : MTCLKC 00100b : MTCLKC# 00111b : POE10#	端子機能選択ビット b5 b0 000000b : Hi-Z 000010b : MTCLKC 000100b : MTCLKC# 000111b : POE10# 010100b : GTETRGA 010101b : GTETRGB 010110b : GTETRG 010111b : GTETRGD 101100b : SCK009 101110b : TXDB009
PE5PFS	—	—	—	PE5 端子機能制御レジスタ
PE6PFS	—	—	PE6 端子機能制御レジスタ	—
PEnPFS	ISEL	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE3 : IRQ2 (100/80 ピン) PE4 : IRQ1 (100/80 ピン) PE5 : IRQ0 (100 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE3 : IRQ2 (144/100 ピン) PE4 : IRQ1 (144/100 ピン) PE5 : IRQ0 (144/100 ピン) PE6 : IRQ3 (144 ピン)	割り込み入力機能選択ビット 0 : IRQn 入力端子として使用しない 1 : IRQn 入力端子として使用する PE0 : IRQ7 (100 ピン) PE1 : IRQ15 (100 ピン) PE2 : IRQ0 (32/48/64/80/100) PE3 : IRQ2 (80/100 ピン) PE4 : IRQ1 (80/100 ピン) PE5 : IRQ0 (100 ピン)

注 1. RX24T グループではチップバージョン B のみ

表 2.50 PFn 端子機能制御レジスタ (PFnPFS) の比較

レジスタ	ビット	RX24T	RX24U	RX26T
PFnPFS	—	—	PFn 端子機能制御レジスタ (n = 0~3)	—

表 2.51 PGn 端子機能制御レジスタ (PGnPFS)の比較

レジスタ	ビット	RX24T	RX24U	RX26T
PGnPFS	—	—	PGn 端子機能制御レジスタ (n = 0~2)	—

表 2.52 PN7 端子機能制御レジスタ (PN7PFS)の比較

レジスタ	ビット	RX24T	RX24U	RX26T
PN7PFS	—	—	—	PN7 端子機能制御レジスタ

2.15 マルチファンクションタイマパルスユニット 3

表 2.53 にマルチファンクションタイマパルスユニット 3 の概要比較を、表 2.54 にマルチファンクションタイマパルスユニット 3 のレジスタ比較を示します。

表 2.53 マルチファンクションタイマパルスユニット 3 の概要比較

項目	RX24T(MTU3d)/RX24U(MTU3d)	RX26T (MTU3d)
パルス入出力	最大 28 本	最大 28 本
パルス入力	3 本	3 本
カウントクロック	チャンネルごとに 11 種類 (MTU0、MTU9 は 14 種類、MTU2 は 12 種類、MTU5 は 10 種類、MTU1 & MTU2(LWA = 1 のとき)は 4 種類)	チャンネルごとに 11 種類 (MTU0、MTU9 は 14 種類、MTU2 は 12 種類、MTU5 は 10 種類、MTU1 & MTU2(LWA = 1 のとき)は 4 種類)
動作周波数	~80MHz	~120MHz
設定可能動作	【MTU0~MTU4, MTU6, MTU7, MTU9】 <ul style="list-style-type: none"> コンペアマッチによる波形出力 インプットキャプチャ機能 (ノイズフィルタ設定可能) カウンタクリア動作 複数のタイマカウンタ(TCNT)への同時書き込み コンペアマッチ/インプットキャプチャによる同時クリア カウンタの同期動作による各レジスタの同期入出力 同期動作と組み合わせることによる最大 14 相の PWM 出力 	【MTU0~MTU4, MTU6, MTU7, MTU9】 <ul style="list-style-type: none"> コンペアマッチによる波形出力 インプットキャプチャ機能 (ノイズフィルタ設定可能) カウンタクリア動作 複数のタイマカウンタ(TCNT)への同時書き込み コンペアマッチ/インプットキャプチャによる同時クリア カウンタの同期動作による各レジスタの同期入出力 同期動作と組み合わせることによる最大 14 相の PWM 出力
	【MTU0, MTU3, MTU4, MTU6, MTU7, MTU9】 <ul style="list-style-type: none"> バッファ動作を設定可能 	【MTU0, MTU3, MTU4, MTU6, MTU7, MTU9】 <ul style="list-style-type: none"> バッファ動作を設定可能
	【MTU1, MTU2】 <ul style="list-style-type: none"> 独立に位相計数モードを設定可能 MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能 (TMDR3.LWA = 1 設定時) カスケード接続動作が可能 	【MTU1, MTU2】 <ul style="list-style-type: none"> 独立に位相計数モードを設定可能 MTU1、MTU2 連動の 32 ビット位相計数モードを設定可能 (TMDR3.LWA = 1 設定時) カスケード接続動作が可能
	【MTU3, MTU4, MTU6, MTU7】 <ul style="list-style-type: none"> MTU3/MTU4、および MTU6/MTU7 の連動動作による相補 PWM、リセット PWM 動作で、6 相のポジ/ネガ計 12 相の出力が可能 相補 PWM モード時、タイマカウンタの山/谷もしくはバッファレジスタ (MTU4.TGRD, MTU7.TGRD)への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能 相補 PWM モードでダブルバッファ機能を設定可能 	【MTU3, MTU4, MTU6, MTU7】 <ul style="list-style-type: none"> MTU3/MTU4、および MTU6/MTU7 の連動動作による相補 PWM、リセット同期 PWM 動作で、6 相のポジ/ネガ計 12 相の出力が可能 相補 PWM モード時、タイマカウンタの山または谷のとき、またはバッファレジスタ (MTU4.TGRD, MTU7.TGRD)への書き込み時に、バッファレジスタからテンポラリレジスタへデータ転送可能 相補 PWM モードでダブルバッファ機能を設定可能
	【MTU3, MTU4】 <ul style="list-style-type: none"> MTU0 と連動させて、相補 PWM、リセット PWM を用いた AC 同期モータ (ブラシレス DC モータ)駆動モードが設定可能で、2 種類(チョッピング、レベル)の波形出力が選択可能 	【MTU3, MTU4】 <ul style="list-style-type: none"> MTU0 と連動させて、相補 PWM、リセット同期 PWM を用いた AC 同期モータ (ブラシレス DC モータ)駆動モードが設定可能で、2 種類(チョッピング、レベル)の波形出力が選択可能

項目	RX24T(MTU3d)/RX24U(MTU3d)	RX26T (MTU3d)
設定可能動作	<p>【MTU5】</p> <ul style="list-style-type: none"> デッドタイム補償用カウンタとして使用することが可能 <p>【MTU6, MTU7】</p> <ul style="list-style-type: none"> MTU9 と連動させて、相補 PWM、リセット PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類(チョッピング、レベル)の波形出力が選択可能 	<p>【MTU5】</p> <ul style="list-style-type: none"> デッドタイム補償用カウンタとして使用することが可能 <p>【MTU6, MTU7】</p> <ul style="list-style-type: none"> MTU9 と連動させて、相補 PWM、リセット同期 PWM を用いた AC 同期モータ (ブラシレス DC モータ) 駆動モードが設定可能で、2 種類(チョッピング、レベル)の波形出力が選択可能
割り込み間引き機能	相補 PWM モード時に、カウンタの山/谷での割り込み、および A/D コンバータの変換スタートトリガを間引くことが可能	相補 PWM モード時に、カウンタの山、谷での割り込み、および A/D コンバータの変換スタートトリガを間引くことが可能
割り込み要因	45 種類	45 種類
バッファ動作	レジスタデータの自動転送(バッファレジスタからタイマレジスタへの転送)	レジスタデータの自動転送(バッファレジスタからタイマレジスタへの転送)
トリガ生成	<ul style="list-style-type: none"> A/D コンバータの変換開始トリガを生成可能 A/D 変換開始要求のディレイド機能により、任意のタイミングで A/D 変換開始が可能。また PWM 出力との同期動作が可能 	<ul style="list-style-type: none"> A/D コンバータの変換開始トリガを生成可能 A/D 変換開始要求のディレイド機能により、任意のタイミングで A/D 変換開始が可能。また PWM 出力との同期動作が可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.54 マルチファンクションタイマパルスユニット 3 のレジスタ比較

レジスタ	ビット	RX24T(MTU3d)/RX24U(MTU3d)	RX26T (MTU3d)
TADSTRGR0	TADSMEN0	—	ADSM0 端子出力許可ビット
TADSTRGR1	TADSMEN1	—	ADSM1 端子出力許可ビット

2.16 ポートアウトプットイネーブル 3

表 2.55 にポートアウトプットイネーブル 3 の概要比較を、表 2.56 にポートアウトプットイネーブル 3 のレジスタ比較を示します。

表 2.55 ポートアウトプットイネーブル 3 の概要比較

項目	RX24T(POE3b, POE3A)/RX24U(POE3A)	RX26T(POE3D)
出力停止時の端子の状態	<ul style="list-style-type: none"> • ハイインピーダンス • 汎用入出力ポート (注 1) 	<ul style="list-style-type: none"> • ハイインピーダンス • 汎用入出力ポート
出力停止制御対象端子	<ul style="list-style-type: none"> • MTU の出力端子 <ul style="list-style-type: none"> – MTU0 端子(MTIIOC0A, MTIIOC0B, MTIIOC0C, MTIIOC0D) – MTU3 端子(MTIIOC3B, MTIIOC3D) – MTU4 端子(MTIIOC4A, MTIIOC4B, MTIIOC4C, MTIIOC4D) – MTU6 端子(MTIIOC6B, MTIIOC6D) – MTU7 端子(MTIIOC7A, MTIIOC7B, MTIIOC7C, MTIIOC7D) – MTU9 端子(MTIIOC9A, MTIIOC9B, MTIIOC9C, MTIIOC9D) • GPT の出力端子 (注 1) <ul style="list-style-type: none"> – GPT0 端子(GTIIOC0A, GTIIOC0B) – GPT1 端子(GTIIOC1A, GTIIOC1B) – GPT2 端子(GTIIOC2A, GTIIOC2B) – GPT3 端子(GTIIOC3A, GTIIOC3B) 	<ul style="list-style-type: none"> • MTU の出力端子 <ul style="list-style-type: none"> – MTU0 端子(MTIIOC0A, MTIIOC0B, MTIIOC0C, MTIIOC0D) – MTU3 端子(MTIIOC3B, MTIIOC3D) – MTU4 端子(MTIIOC4A, MTIIOC4B, MTIIOC4C, MTIIOC4D) – MTU6 端子(MTIIOC6B, MTIIOC6D) – MTU7 端子(MTIIOC7A, MTIIOC7B, MTIIOC7C, MTIIOC7D) – MTU9 端子(MTIIOC9A, MTIIOC9B, MTIIOC9C, MTIIOC9D) • GPTW の出力端子 <ul style="list-style-type: none"> – GPTW0 端子(GTIIOC0A, GTIIOC0B) – GPTW1 端子(GTIIOC1A, GTIIOC1B) – GPTW2 端子(GTIIOC2A, GTIIOC2B) – GPTW3 端子(GTIIOC3A, GTIIOC3B) – GPTW4 端子(GTIIOC4A, GTIIOC4B) – GPTW5 端子(GTIIOC5A, GTIIOC5B) – GPTW6 端子(GTIIOC6A, GTIIOC6B) – GPTW7 端子(GTIIOC7A, GTIIOC7B)
出力停止要求発生条件	<ul style="list-style-type: none"> • 入力端子の変化 : POE0#、POE4#、POE8#、POE10#、POE11#、POE12#端子に信号が入力されたとき • レジスタ設定をしたとき • メインクロック発生回路の発振停止を検出したとき • コンパレータ C(CMPC)の出力を検出したとき 	<ul style="list-style-type: none"> • 入力端子の変化 : POE0#、POE4#、POE8#、POE10#、POE11#、POE12#、POE9#端子に信号が入力されたとき • SPOER レジスタを設定したとき • メインクロック発生回路の発振停止を検出したとき • コンパレータ C(CMPC)の出力を検出したとき

項目	RX24T(POE3b, POE3A)/RX24U(POE3A)	RX26T(POE3D)
出力停止要求発生条件	<ul style="list-style-type: none"> 出力端子の短絡： 以下の組み合わせの出力信号レベル (アクティブレベル)が 1 サイクル以上一致 (短絡)したとき 【MTU 相補 PWM 出力端子】 - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - MTIOC6B と MTIOC6D - MTIOC7A と MTIOC7C - MTIOC7B と MTIOC7D 【GPT 出力端子】 - GTIOC0A と GTIOC0B - GTIOC1A と GTIOC1B - GTIOC2A と GTIOC2B 	<ul style="list-style-type: none"> 出力端子の短絡： 以下の組み合わせの出力信号レベル (アクティブレベル)が 1 サイクル以上一致 (短絡)したとき 【MTU 相補 PWM 出力端子】 - MTIOC3B と MTIOC3D - MTIOC4A と MTIOC4C - MTIOC4B と MTIOC4D - MTIOC6B と MTIOC6D - MTIOC7A と MTIOC7C - MTIOC7B と MTIOC7D 【GPTW 出力端子】 - GTIOC0A と GTIOC0B - GTIOC1A と GTIOC1B - GTIOC2A と GTIOC2B - GTIOC4A と GTIOC4B - GTIOC5A と GTIOC5B - GTIOC6A と GTIOC6B - GTIOC7A と GTIOC7B
機能	<ul style="list-style-type: none"> POE0#、POE4#、POE8#、POE10#、POE11#、POE12#の各入力端子に立ち下がりエッジ、PCLK/8×16 回、PCLK/16×16 回、PCLK/128×16 回の Low サンプリングの設定が可能です POE0#、POE4#、POE8#、POE10#、POE11#、POE12#端子の立ち下がりエッジ、または Low サンプリングによって、すべての制御対象端子の出力を停止できます クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力を停止できます MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力を停止できます GPT 出力端子(GPT0/1/2)の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、GPT 出力端子の出力を停止できます コンパレータ C (CMPC)出力の検出によって、すべての制御対象端子の出力を停止できます POE のレジスタの設定により、すべての制御対象端子の出力を停止できます 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です 	<ul style="list-style-type: none"> POE0#、POE4#、POE8#、POE10#、POE11#、POE12#、POE9#端子のそれぞれに立ち下がりエッジ検出、立ち上がりエッジ検出、Low レベル検出、High レベル検出のいずれかを選択できます。レベル検出の場合、サンプリングクロックは PCLK/1、PCLK/2、PCLK/4、PCLK/8、PCLK/16、PCLK/128 から、サンプリング回数は 4 回、8 回～16 回のいずれかから選択できます POE0#、POE4#、POE8#、POE10#、POE11#、POE12#、POE9#端子への入力のエッジ検出、またはレベル検出によって、すべての制御対象端子の出力を停止できます クロック発生回路の発振停止を検出した場合、すべての制御対象端子の出力を停止できます MTU 相補 PWM 出力端子の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、MTU 相補 PWM 出力端子の出力を停止できます GPTW 出力端子(GPTW0～GPTW2、GPTW4～GPTW6、GPTW7 端子)の出力レベルを比較し、同時にアクティブレベル出力が 1 サイクル以上続いた場合、GPTW 出力端子の出力を停止できます コンパレータ C (CMPC)出力の検出によって、すべての制御対象端子の出力を停止できます POE のレジスタの設定により、すべての制御対象端子の出力を停止できます 入力レベルのサンプリングまたは出力レベルの比較結果により、それぞれ割り込みの発生が可能です

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

項目	RX24T(POE3b, POE3A)/RX24U(POE3A)	RX26T(POE3D)
機能		<ul style="list-style-type: none"> MTU 出力端子(MTU0~4、MTU6、MTU7、MTU9)、GPTW 出力端子(GPTW0~7)から出力される信号によって、POE0#、POE4#、POE8#、POE10#、POE11#、POE12#、POE9# 端子および COMP0~COMP5 レベル検出信号による出力停止要求をマスクすることができます

注 1. RX24T グループではチップバージョン B のみ

表 2.56 ポートアウトプットイネーブル 3 のレジスタ比較

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
ICSR1	POE0M[1:0] (RX24T/RX24U) POE0M[3:0] (RX26T)	POE0 モード選択ビット b1 b0 0 0 : POE0#端子入力の立ち下がリエッジで要求を受け付け 0 1 : POE0#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 1 0 : POE0#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 1 1 : POE0#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け	POE0 モード選択ビット b1 b0 0 0 : POE0#端子入力の立ち下がリエッジで要求を受け付け 0 1 : POE0#端子入力の Low を PCLK/8 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 1 0 : POE0#端子入力の Low を PCLK/16 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け 1 1 : POE0#端子入力の Low を PCLK/128 クロックごとに 16 回サンプリングし、すべて Low だった場合、要求を受け付け	POE0 モード選択ビット b3 b0 0 0 0 0 : POE0#端子入力の立ち下がリエッジまたは立ち上がりエッジで要求を受け付け 0 0 0 1 : POE0#端子からの入力を PCLK/8 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け 0 0 1 0 : POE0#端子からの入力を PCLK/16 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け 0 0 1 1 : POE0#端子からの入力を PCLK/128 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け 0 1 0 0 : POE0#端子からの入力を PCLK でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け 0 1 0 1 : POE0#端子からの入力を PCLK/2 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け 0 1 1 0 : POE0#端子からの入力を PCLK/4 でサンプリングし、Low または High レベルが指定回数連続で検出された場合、要求を受け付け 上記以外は設定しないでください
	POE0M2[3:0]	—	—	POE0 サンプリング回数選択ビット
	INV	—	—	POE0#端子入力反転ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
ICSR2	POE4M[1:0] (RX24T/RX24U) POE4M[3:0] (RX26T)	POE4 モード選択ビット b1 b0 0 0 : POE4#端子入力の 立ち下がリエッジ で要求を受け付け 0 1 : POE4#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE4#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE4#端子入力の Low を PCLK/128 ク ロックごとに 16 回サ ンプリングし、すべて Low だった場合、要求 を受け付け	POE4 モード選択ビット b1 b0 0 0 : POE4#端子入力の 立ち下がリエッジ で要求を受け付け 0 1 : POE4#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE4#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE4#端子入力の Low を PCLK/128 ク ロックごとに 16 回サ ンプリングし、すべて Low だった場合、要求 を受け付け	POE4 モード選択ビット b3 b0 0 0 0 0 : POE4#端子入力の 立ち下がリエッジ または立ち上がり エッジで要求を受 け付け 0 0 0 1 : POE4#端子からの 入力を PCLK/8 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 0 0 1 0 : POE4#端子からの 入力を PCLK/16 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 0 0 1 1 : POE4#端子からの 入力を PCLK/128 でサンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 0 1 0 0 : POE4#端子からの 入力を PCLK でサ ンプリングし、Low または High レベル が指定回数連続で 検出された場合、要 求を受け付け 0 1 0 1 : POE4#端子からの 入力を PCLK/2 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 0 1 1 0 : POE4#端子からの 入力を PCLK/4 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 上記以外は設定しないで ください
	POE4M2[3:0]	—	—	POE4 サンプリング回数 選択ビット
	INV	—	—	POE4#端子入力反転ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
ICSR3	POE8M[1:0] (RX24T/RX24U) POE8M[3:0] (RX26T)	POE8 モード選択ビット b1 b0 0 0 : POE8#端子入力の 立ち下がリエッジ で要求を受け付け 0 1 : POE8#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE8#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE8#端子入力の Low を PCLK/128 ク ロックごとに 16 回サ ンプリングし、すべて Low だった場合、要求 を受け付け	POE8 モード選択ビット b1 b0 0 0 : POE8#端子入力の 立ち下がリエッジ で要求を受け付け 0 1 : POE8#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE8#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE8#端子入力の Low を PCLK/128 ク ロックごとに 16 回サ ンプリングし、すべて Low だった場合、要求 を受け付け	POE8 モード選択ビット b3 b0 0 0 0 0 : POE8#端子入力の 立ち下がリエッジ または立ち上がり エッジ で要求を受 け付け 0 0 0 1 : POE8#端子からの 入力を PCLK/8 で サンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 0 1 0 : POE8#端子からの 入力を PCLK/16 で サンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 0 1 1 : POE8#端子からの 入力を PCLK/128 でサンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 1 0 0 : POE8#端子からの 入力を PCLK でサ ンプリングし、Low または High レベル が指定回数連続で 検出された場合、要 求を受け付け 0 1 0 1 : POE8#端子からの 入力を PCLK/2 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 0 1 1 0 : POE8#端子からの 入力を PCLK/4 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 上記以外は設定しないで ください
	POE8M2[3:0]	—	—	POE8 サンプリング回数 選択ビット
	INV	—	—	POE8#端子入力反転ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
ICSR4	POE10M[1:0] (RX24T/RX24U) POE10M[3:0] (RX26T)	POE10 モード選択ビット b1 b0 0 0 : POE10#端子入力の 立ち下がリエッジ で要求を受け付け 0 1 : POE10#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE10#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE10#端子入力の Low を PCLK/128 ク ロックごとに 16 回サ ンプリングし、すべて Low だった場合、要求 を受け付け	POE10 モード選択ビット b1 b0 0 0 : POE10#端子入力の 立ち下がリエッジ で要求を受け付け 0 1 : POE10#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE10#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE10#端子入力の Low を PCLK/128 ク ロックごとに 16 回サ ンプリングし、すべて Low だった場合、要求 を受け付け	POE10 モード選択ビット b3 b0 0 0 0 0 : POE10#端子入力の 立ち下がリエッジ または立ち上がり エッジ で要求を受 け付け 0 0 0 1 : POE10#端子からの 入力を PCLK/8 で サンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 0 1 0 : POE10#端子からの 入力を PCLK/16 で サンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 0 1 1 : POE10#端子からの 入力を PCLK/128 でサンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 1 0 0 : POE10#端子からの 入力を PCLK でサ ンプリングし、Low または High レベル が指定回数連続で 検出された場合、要 求を受け付け 0 1 0 1 : POE10#端子からの 入力を PCLK/2 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 0 1 1 0 : POE10#端子からの 入力を PCLK/4 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 上記以外は設定しないで ください
	POE10M2[3:0]	—	—	POE10 サンプリング回数 選択ビット
	INV	—	—	POE10#端子入力反転 ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
ICSR5	POE11M[1:0] (RX24T/RX24U) POE11M[3:0] (RX26T)	POE11 モード選択ビット b1 b0 0 0 : POE11#端子入力の 立ち下がリエッジ で要求を受け付け 0 1 : POE11#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE11#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE11#端子入力の Low を PCLK/128 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け	POE11 モード選択ビット b1 b0 0 0 : POE11#端子入力の 立ち下がリエッジ で要求を受け付け 0 1 : POE11#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE11#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE11#端子入力の Low を PCLK/128 ク ロックごとに 16 回サ ンプリングし、すべて Low だった場合、要求 を受け付け	POE11 モード選択ビット b3 b0 0 0 0 0 : POE11#端子入力の 立ち下がリエッジ または立ち上がり エッジ で要求を受 け付け 0 0 0 1 : POE11#端子からの 入力を PCLK/8 で サンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 0 1 0 : POE11#端子からの 入力を PCLK/16 で サンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 0 1 1 : POE11#端子からの 入力を PCLK/128 でサンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 1 0 0 : POE11#端子からの 入力を PCLK でサ ンプリングし、Low または High レベル が指定回数連続で 検出された場合、要 求を受け付け 0 1 0 1 : POE11#端子からの 入力を PCLK/2 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 0 1 1 0 : POE11#端子からの 入力を PCLK/4 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 上記以外は設定しないで ください
	POE11M2[3:0]	—	—	POE11 サンプリング回数 選択ビット
	INV	—	—	POE11#端子入力反転ビッ ト

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
ICSR7	POE12M[1:0] (RX24T/RX24U) POE12M[3:0] (RX26T)	POE12 モード選択ビット b1 b0 0 0 : POE12#端子入力の 立ち下がリエッジ で要求を受け付け 0 1 : POE12#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE12#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE12#端子入力の Low を PCLK/128 ク ロックごとに 16 回サ ンプリングし、すべて Low だった場合、要求 を受け付け	POE12 モード選択ビット b1 b0 0 0 : POE12#端子入力の 立ち下がリエッジ で要求を受け付け 0 1 : POE12#端子入力の Low を PCLK/8 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 0 : POE12#端子入力の Low を PCLK/16 ク ロックごとに 16 回 サンプリングし、す べて Low だった場 合、要求を受け付け 1 1 : POE12#端子入力の Low を PCLK/128 ク ロックごとに 16 回サ ンプリングし、すべて Low だった場合、要求 を受け付け	POE12 モード選択ビット b3 b0 0 0 0 0 : POE12#端子入力の 立ち下がリエッジ または立ち上がり エッジ で要求を受 け付け 0 0 0 1 : POE12#端子からの 入力を PCLK/8 で サンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 0 1 0 : POE12#端子からの 入力を PCLK/16 で サンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 0 1 1 : POE12#端子からの 入力を PCLK/128 でサンプリングし、 Low または High レ ベルが 指定回数連 続 で検出された場 合、要求を受け付け 0 1 0 0 : POE12#端子からの 入力を PCLK でサ ンプリングし、Low または High レベル が指定回数連続で 検出された場合、要 求を受け付け 0 1 0 1 : POE12#端子からの 入力を PCLK/2 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 0 1 1 0 : POE12#端子からの 入力を PCLK/4 で サンプリングし、 Low または High レ ベルが指定回数連 続で検出された場 合、要求を受け付け 上記以外は設定しないで ください
	POE12M2[3:0]	—	—	POE12 サンプリング回数 選択ビット
	INV	—	—	POE12#端子入力反転ビッ ト

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
ICSR8	—	—	—	入力レベルコントロール/ ステータスレジスタ 8
OCSR3	—	—	出力レベルコントロール/ ステータスレジスタ 3	出力レベルコントロール/ ステータスレジスタ 3
OCSR4	—	—	—	出力レベルコントロール/ ステータスレジスタ 4
OCSR5	—	—	—	出力レベルコントロール/ ステータスレジスタ 5
ALR1	OLSG0A	MTIOC3B/GTIOC0A(P71) 端子アクティブレベル設定 ビット	MTIOC3B/GTIOC0A(P71) 端子アクティブレベル設定 ビット	MTIOC3B 端子アクティブ レベル設定ビット
	OLSG0B	MTIOC3D/GTIOC0B(P74) 端子アクティブレベル設定 ビット	MTIOC3D/GTIOC0B(P74) 端子アクティブレベル設定 ビット	MTIOC3D 端子アクティブ レベル設定ビット
	OLSG1A	MTIOC4A/GTIOC1A(P72) 端子アクティブレベル設定 ビット	MTIOC4A/GTIOC1A(P72) 端子アクティブレベル設定 ビット	MTIOC4A 端子アクティブ レベル設定ビット
	OLSG1B	MTIOC4C/GTIOC1B(P75) 端子アクティブレベル設定 ビット	MTIOC4C/GTIOC1B(P75) 端子アクティブレベル設定 ビット	MTIOC4C 端子アクティブ レベル設定ビット
	OLSG2A	MTIOC4B/GTIOC2A(P73) 端子アクティブレベル設定 ビット	MTIOC4B/GTIOC2A(P73) 端子アクティブレベル設定 ビット	MTIOC4B 端子アクティブ レベル設定ビット
	OLSG2B	MTIOC4D/GTIOC2B(P76) 端子アクティブレベル設定 ビット	MTIOC4D/GTIOC2B(P76) 端子アクティブレベル設定 ビット	MTIOC4D 端子アクティブ レベル設定ビット
ALR3	OLSG0A	—	MTIOC3B/GTIOC0A(P12) 端子アクティブレベル設定 ビット	GTIOC0A(PD7/PD2/P71) 端子アクティブレベル設定 ビット
	OLSG0B	—	MTIOC3D/GTIOC0B(P15) 端子アクティブレベル設定 ビット	GTIOC0B(PD6/PD1/P74) 端子アクティブレベル設定 ビット
	OLSG1A	—	MTIOC4A/GTIOC1A(P13) 端子アクティブレベル設定 ビット	GTIOC1A(PD5/PD0/P72) 端子アクティブレベル設定 ビット
	OLSG1B	—	MTIOC4C/GTIOC1B(P16) 端子アクティブレベル設定 ビット	GTIOC1B(PD4/PB7/P75) 端子アクティブレベル設定 ビット
	OLSG2A	—	MTIOC4B/GTIOC2A(P14) 端子アクティブレベル設定 ビット	GTIOC2A(PD3/PB6/P73) 端子アクティブレベル設定 ビット
	OLSG2B	—	MTIOC4D/GTIOC2B(P17) 端子アクティブレベル設定 ビット	GTIOC2B(PD2/PB5/P76) 端子アクティブレベル設定 ビット
ALR4	—	—	—	アクティブレベルレジスタ 4
ALR5	—	—	—	アクティブレベルレジスタ 5

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3 D)
SPOER	—	ソフトウェアポートアウト プットイネーブルレジスタ SPOER は、8 ビットレジ スタです。	ソフトウェアポートアウト プットイネーブルレジスタ SPOER は、8 ビットレジ スタです。	ソフトウェアポートアウト プットイネーブルレジスタ SPOER は、 16 ビットレジ スタです。
	MTUCH34HIZ	MTU3, MTU4/ GPT0~GPT2 端子 出力停止許可ビット	MTU3, MTU4/ GPT0~GPT2 端子 出力停止許可ビット	MTU3, MTU4 端子 出力停止許可ビット
	GPT01HIZ	—	—	GPTW0, GPTW1 端子 出力停止許可ビット
	GPT23HIZ	—	—	GPTW2, GPTW3 端子 出力停止許可ビット
	GPT02HIZ	—	GPT0~GPT2/ MTU3, MTU4 端子 出力停止許可ビット(b3)	GPTW0~GPTW2 端子 出力停止許可ビット(b 8)
	GPT03HIZ	GPT0~GPT3 端子 出力停止許可ビット (注1)	GPT0~GPT3 端子 出力停止許可ビット	—
	GPT46HIZ	—	—	GPTW4~GPTW6 端子 出力停止許可ビット
	GPT79HIZ	—	—	GPTW7 端子出力停止許可 ビット
POECR1	MTU0A1ZE	MTIOC0A (P31)端子ハイ インピーダンス許可ビット	MTIOC0A (P31)端子ハイ インピーダンス許可ビット	—
	MTU0B1ZE	MTIOC0B (P30)端子ハイ インピーダンス許可ビット	MTIOC0B (P30)端子ハイ インピーダンス許可ビット	—
POECR3 (注2)	GPT0AZE	—	GTIOC0A (P12)端子ハイ インピーダンス許可ビット	—
	GPT0BZE	—	GTIOC0B (P15)端子ハイ インピーダンス許可ビット	—
	GPT1AZE	—	GTIOC1A (P13)端子ハイ インピーダンス許可ビット	—
	GPT1BZE	—	GTIOC1B (P16)端子ハイ インピーダンス許可ビット	—
	GPT2AZE	—	GTIOC2A (P14)端子ハイ インピーダンス許可ビット	—
	GPT2BZE	—	GTIOC2B (P17)端子ハイ インピーダンス許可ビット	—
	GPT0ABZE	—	—	GTIOC0A/GTIOC0B 端子 ハイインピーダンス許可 ビット
	GPT1ABZE	—	—	GTIOC1A/GTIOC1B 端子 ハイインピーダンス許可 ビット
	GPT2ABZE	—	—	GTIOC2A/GTIOC2B 端子 ハイインピーダンス許可 ビット
	GPT3ABZE	—	—	GTIOC3A/GTIOC3B 端子 ハイインピーダンス許可 ビット
	GPT4ABZE	—	—	GTIOC4A/GTIOC4B 端子 ハイインピーダンス許可 ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
POECR3 (注2)	GPT5ABZE	—	—	GTIOC5A/GTIOC5B 端子ハイインピーダンス許可ビット
	GPT6ABZE	—	—	GTIOC6A/GTIOC6B 端子ハイインピーダンス許可ビット
	GPT7ABZE	—	—	GTIOC7A/GTIOC7B 端子ハイインピーダンス許可ビット
	GPT0A1ZE	GTIOC0A (PD2)端子ハイインピーダンス許可ビット	GTIOC0A (PD2)端子ハイインピーダンス許可ビット	—
	GPT0B1ZE	GTIOC0B (PD1)端子ハイインピーダンス許可ビット	GTIOC0B (PD1)端子ハイインピーダンス許可ビット	—
	GPT1A1ZE	GTIOC1A (PD0)端子ハイインピーダンス許可ビット	GTIOC1A (PD0)端子ハイインピーダンス許可ビット	—
	GPT1B1ZE	GTIOC1B (PB7)端子ハイインピーダンス許可ビット	GTIOC1B (PB7)端子ハイインピーダンス許可ビット	—
	GPT2A1ZE	GTIOC2A (PB6)端子ハイインピーダンス許可ビット	GTIOC2A (PB6)端子ハイインピーダンス許可ビット	—
	GPT2B1ZE	GTIOC2B (PB5)端子ハイインピーダンス許可ビット	GTIOC2B (PB5)端子ハイインピーダンス許可ビット	—
	GPT3A1ZE	GTIOC3A ハイインピーダンス許可ビット	GTIOC3A ハイインピーダンス許可ビット	—
	GPT3B1ZE	GTIOC3B ハイインピーダンス許可ビット	GTIOC3B ハイインピーダンス許可ビット	—
POECR4	—	ポートアウトプットイネーブルコントロールレジスタ 4	ポートアウトプットイネーブルコントロールレジスタ 4	ポートアウトプットイネーブルコントロールレジスタ 4
	リセット後の初期値が異なります			
	IC1ADDMT34ZE	—	—	MTU3、MTU4 出力停止条件 POE0F 追加ビット
	IC8ADDMT34ZE	—	—	MTU3、MTU4 出力停止条件 POE9F 追加ビット
	CMADDMT67ZE	MTU6、MTU7 出力停止条件 CFLAG 追加ビット	MTU6、MTU7 出力停止条件 CFLAG 追加ビット	—
	IC1ADDMT67ZE	MTU6、MTU7 出力停止条件 POE0F 追加ビット	MTU6、MTU7 出力停止条件 POE0F 追加ビット	—
	IC3ADDMT67ZE	MTU6、MTU7 出力停止条件 POE8F 追加ビット	MTU6、MTU7 出力停止条件 POE8F 追加ビット	—
	IC4ADDMT67ZE	MTU6、MTU7 出力停止条件 POE10F 追加ビット	MTU6、MTU7 出力停止条件 POE10F 追加ビット	—
	IC5ADDMT67ZE	MTU6、MTU7 出力停止条件 POE11F 追加ビット	MTU6、MTU7 出力停止条件 POE11F 追加ビット	—
	IC6ADDMT67ZE	MTU6、MTU7 出力停止条件 POE12F 追加ビット	MTU6、MTU7 出力停止条件 POE12F 追加ビット	—
POECR4B	—	—	—	ポートアウトプットイネーブルコントロールレジスタ 4B
POECR5	IC3ADDMT0ZE	—	—	MTU0 出力停止条件 POE8F 追加ビット
	IC8ADDMT0ZE	—	—	MTU0 出力停止条件 POE9F 追加ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
POECR6 (注2)	—	ポートアウトプット イネーブルコントロール レジスタ 6	ポートアウトプット イネーブルコントロール レジスタ 6	ポートアウトプット イネーブルコントロール レジスタ 6
		リセット後の初期値が異なります		
	CMADDGPT01ZE	—	—	GPTW0、GPTW1 出力停止 条件 CFLAG 追加ビット
	IC1ADDGPT01ZE	—	—	GPTW0、GPTW1 出力停止 条件 POE0F 追加ビット
	IC2ADDGPT01ZE	—	—	GPTW0、GPTW1 出力停止 条件 POE4F 追加ビット
	IC3ADDGPT01ZE	—	—	GPTW0、GPTW1 出力停止 条件 POE8F 追加ビット
	IC4ADDGPT01ZE	—	—	GPTW0、GPTW1 出力停止 条件 POE10F 追加ビット
	IC5ADDGPT01ZE	—	—	GPTW0、GPTW1 出力停止 条件 POE11F 追加ビット
	IC6ADDGPT01ZE	—	—	GPTW0、GPTW1 出力停止 条件 POE12F 追加ビット
	IC8ADDGPT01ZE	—	—	GPTW0、GPTW1 出力停止 条件 POE9F 追加ビット
	CMADDGPT02ZE	—	GPT0～GPT2 出力停止 条件 CFLAG 追加ビット	—
	IC1ADDGPT02ZE	—	GPT0～GPT2 出力停止 条件 POE0F 追加ビット	—
	IC2ADDGPT02ZE	—	GPT0～GPT2 出力停止 条件 POE4F 追加ビット	—
	IC3ADDGPT02ZE	—	GPT0～GPT2 出力停止 条件 POE8F 追加ビット	—
	IC5ADDGPT02ZE	—	GPT0～GPT2 出力停止 条件 POE11F 追加ビット	—
	IC6ADDGPT02ZE	—	GPT0～GPT2 出力停止 条件 POE12F 追加ビット	—
	CMADDGPT03ZE	GPT0～GPT3 出力停止 条件 CFLAG 追加ビット	GPT0～GPT3 出力停止 条件 CFLAG 追加ビット	—
	IC1ADDGPT03ZE	GPT0～GPT3 出力停止 条件 POE0F 追加ビット	GPT0～GPT3 出力停止 条件 POE0F 追加ビット	—
	IC2ADDGPT03ZE	GPT0～GPT3 出力停止 条件 POE4F 追加ビット	GPT0～GPT3 出力停止 条件 POE4F 追加ビット	—
	IC3ADDGPT03ZE	GPT0～GPT3 出力停止 条件 POE8F 追加ビット	GPT0～GPT3 出力停止 条件 POE8F 追加ビット	—
	IC4ADDGPT03ZE	GPT0～GPT3 出力停止 条件 POE10F 追加ビット	GPT0～GPT3 出力停止 条件 POE10F 追加ビット	—
	IC6ADDGPT03ZE	GPT0～GPT3 出力停止 条件 POE12F 追加ビット	GPT0～GPT3 出力停止 条件 POE12F 追加ビット	—
POECR6B	—	—	—	ポートアウトプット イネーブルコントロール レジスタ 6B
POECR7	MTU9A1ZE	MTIOC9A (P21)端子ハイ インピーダンス許可ビット	MTIOC9A (P21)端子ハイ インピーダンス許可ビット	—
	MTU9B1ZE	MTIOC9B (P10)端子ハイ インピーダンス許可ビット	MTIOC9B (P10)端子ハイ インピーダンス許可ビット	—
	MTU9C1ZE	MTIOC9C (P20)端子ハイ インピーダンス許可ビット	MTIOC9C (P20)端子ハイ インピーダンス許可ビット	—

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
POECR7	MTU9D1ZE	MTIOC9D (P02)端子ハイインピーダンス許可ビット	MTIOC9D (P02)端子ハイインピーダンス許可ビット	—
	MTU9A2ZE	—	MTIOC9A (P26)端子ハイインピーダンス許可ビット	—
	MTU9C2ZE	—	MTIOC9C (P25)端子ハイインピーダンス許可ビット	—
POECR8	—	ポートアウトプットイネーブルコントロールレジスタ 8	ポートアウトプットイネーブルコントロールレジスタ 8	ポートアウトプットイネーブルコントロールレジスタ 8
	—	リセット後の初期値が異なります		
	IC6ADDMT9ZE	—	—	MTU9 出力停止条件 POE12F 追加ビット
	IC8ADDMT9ZE	—	—	MTU9 出力停止条件 POE9F 追加ビット
POECR9	—	—	—	ポートアウトプットイネーブルコントロールレジスタ 9
POECR10	—	—	—	ポートアウトプットイネーブルコントロールレジスタ 10
POECR11	—	—	—	ポートアウトプットイネーブルコントロールレジスタ 11
PMMCR0 (注2)	—	ポートモードマスクコントロールレジスタ 0 (注2) PMMCR0 は、8 ビットレジスタです。	ポートモードマスクコントロールレジスタ 0 PMMCR0 は、8 ビットレジスタです。	ポートモードマスクコントロールレジスタ 0 PMMCR0 は、16 ビットレジスタです。
	MTU0A1ME	MTIOC0A (P31)端子ポートモードマスク許可ビット	MTIOC0A (P31)端子ポートモードマスク許可ビット	—
	MTU0B1ME	MTIOC0B (P30)端子ポートモードマスク許可ビット	MTIOC0B (P30)端子ポートモードマスク許可ビット	—
	MTU9AME	—	—	MTIOC9A 端子ポートモードマスク許可ビット
	MTU9BME	—	—	MTIOC9B 端子ポートモードマスク許可ビット
	MTU9CME	—	—	MTIOC9C 端子ポートモードマスク許可ビット
	MTU9DME	—	—	MTIOC9D 端子ポートモードマスク許可ビット
	—	—	—	—
PMMCR1 (注2)	MTU4BME	MTIOC4B/GTIOC2A (P73)端子ポートモードマスク許可ビット	MTIOC4B/GTIOC2A (P73)端子ポートモードマスク許可ビット	MTIOC4B 端子ポートモードマスク許可ビット
	MTU4AME	MTIOC4A/GTIOC1A (P72)端子ポートモードマスク許可ビット	MTIOC4A/GTIOC1A (P72)端子ポートモードマスク許可ビット	MTIOC4A 端子ポートモードマスク許可ビット
	MTU3BME	MTIOC3B/GTIOC0A (P71)端子ポートモードマスク許可ビット	MTIOC3B/GTIOC0A (P71)端子ポートモードマスク許可ビット	MTIOC3B 端子ポートモードマスク許可ビット
	MTU4DME	MTIOC4D/GTIOC2B (P76)端子ポートモードマスク許可ビット	MTIOC4D/GTIOC2B (P76)端子ポートモードマスク許可ビット	MTIOC4D 端子ポートモードマスク許可ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
PMMCR1 (注2)	MTU4CME	MTIOC4C/GTIOC1B (P75) 端子ポートモードマスク 許可ビット	MTIOC4C/GTIOC1B (P75) 端子ポートモードマスク 許可ビット	MTIOC4C 端子ポート モードマスク許可ビット
	MTU3DME	MTIOC3D/GTIOC0B (P74) 端子ポートモードマスク 許可ビット	MTIOC3D/GTIOC0B (P74) 端子ポートモードマスク 許可ビット	MTIOC3D 端子ポート モードマスク許可ビット
PMMCR2 (注2)	GPT0AME	—	GTIOC0A/MTIOC3B (P12) 端子ポートモードマスク 許可ビット	GTIOC0A (PD7/PD2/P71) 端子ポートモードマスク 許可ビット
	GPT0BME	—	GTIOC0B/MTIOC3D (P15) 端子ポートモードマスク 許可ビット	GTIOC0B (PD6/PD1/P74) 端子ポートモードマスク 許可ビット
	GPT1AME	—	GTIOC1A/MTIOC4A (P13) 端子ポートモードマスク 許可ビット	GTIOC1A (PD5/PD0/P72) 端子ポートモードマスク 許可ビット
	GPT1BME	—	GTIOC1B/MTIOC4C (P16) 端子ポートモードマスク 許可ビット	GTIOC1B (PD4/PB7/P75) 端子ポートモードマスク 許可ビット
	GPT2AME	—	GTIOC2A/MTIOC4B (P14) 端子ポートモードマスク 許可ビット	GTIOC2A (PD3/PB6/P73) 端子ポートモードマスク 許可ビット
	GPT2BME	—	GTIOC2B/MTIOC4D (P17) 端子ポートモードマスク 許可ビット	GTIOC2B (PD2/PB5/P76) 端子ポートモードマスク 許可ビット
	GPT3AME	—	—	GTIOC3A 端子ポート モードマスク許可ビット
	GPT3BME	—	—	GTIOC3B 端子ポート モードマスク許可ビット
	GPT4AME	—	—	GTIOC4A 端子ポート モードマスク許可ビット
	GPT4BME	—	—	GTIOC4B 端子ポート モードマスク許可ビット
	GPT5AME	—	—	GTIOC5A 端子ポート モードマスク許可ビット
	GPT5BME	—	—	GTIOC5B 端子ポート モードマスク許可ビット
	GPT6AME	—	—	GTIOC6A 端子ポート モードマスク許可ビット
	GPT6BME	—	—	GTIOC6B 端子ポート モードマスク許可ビット
	GPT7AME	—	—	GTIOC7A 端子ポート モードマスク許可ビット
	GPT7BME	—	—	GTIOC7B 端子ポート モードマスク許可ビット
	GPT0A1ME	GTIOC0A (PD2)端子 ポートモードマスク 許可ビット	GTIOC0A (PD2)端子 ポートモードマスク 許可ビット	—
	GPT0B1ME	GTIOC0B (PD1)端子 ポートモードマスク 許可ビット	GTIOC0B (PD1)端子 ポートモードマスク 許可ビット	—
	GPT1A1ME	GTIOC1A (PD0)端子 ポートモードマスク 許可ビット	GTIOC1A (PD0)端子 ポートモードマスク 許可ビット	—

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
PMMCR2 (注2)	GPT1B1ME	GTIOC1B (PB7)端子 ポートモードマスク 許可ビット	GTIOC1B (PB7)端子 ポートモードマスク 許可ビット	—
	GPT2A1ME	GTIOC2A (PB6)端子 ポートモードマスク 許可ビット	GTIOC2A (PB6)端子 ポートモードマスク 許可ビット	—
	GPT2B1ME	GTIOC2B (PB5)端子 ポートモードマスク 許可ビット	GTIOC2B (PB5)端子 ポートモードマスク 許可ビット	—
	GPT3A1ME	GTIOC3A/MTIOC9A (PD7) 端子ポートモードマスク 許可ビット	GTIOC3A/MTIOC9A (PD7) 端子ポートモードマスク 許可ビット	—
	GPT3B1ME	GTIOC3B/MTIOC9C (PD6) 端子ポートモードマスク 許可ビット	GTIOC3B/MTIOC9C (PD6) 端子ポートモードマスク 許可ビット	—
PMMCR3 (注2)	MTU9A2ME	—	MTIOC9A (P26)端子ポート モードマスク許可ビット	—
	MTU9C2ME	—	MTIOC9C (P25)端子ポート モードマスク許可ビット	—
POECMPFR	C4FLAG	—	—	コンパレータチャンネル 4 出力検出フラグ
	C5FLAG	—	—	コンパレータチャンネル 5 出力検出フラグ
POECMPSEL	POEREQ4	—	—	コンパレータチャンネル 4 出力停止許可ビット
	POEREQ5	—	—	コンパレータチャンネル 5 出力停止許可ビット
POECMPExm (注2)	—	ポートアウトプット イネーブルコンパレータ要 求拡張選択レジスタ m (m = 0~2, 4, 5)	ポートアウトプット イネーブルコンパレータ要 求拡張選択レジスタ m (m = 0~5)	ポートアウトプット イネーブルコンパレータ要 求拡張選択レジスタ m (m = 0~8)
	POEREQ4	—	—	コンパレータチャンネル 4 出力停止許可ビット
	POEREQ5	—	—	コンパレータチャンネル 5 出力停止許可ビット
M0SELR1	—	—	—	MTU0 端子選択レジスタ 1
M0SELR2	—	—	—	MTU0 端子選択レジスタ 2
M3SELR	—	—	—	MTU3 端子選択レジスタ
M4SELR1	—	—	—	MTU4 端子選択レジスタ 1
M4SELR2	—	—	—	MTU4 端子選択レジスタ 2
M6SELR	—	—	—	MTU6 端子選択レジスタ
M7SELR1	—	—	—	MTU7 端子選択レジスタ 1
M7SELR2	—	—	—	MTU7 端子選択レジスタ 2
M9SELR1	—	—	—	MTU9 端子選択レジスタ 1
M9SELR2	—	—	—	MTU9 端子選択レジスタ 2
G0SELR	—	—	—	GPTW0 端子選択レジスタ
G1SELR	—	—	—	GPTW1 端子選択レジスタ
G2SELR	—	—	—	GPTW2 端子選択レジスタ
G3SELR	—	—	—	GPTW3 端子選択レジスタ
G4SELR	—	—	—	GPTW4 端子選択レジスタ
G5SELR	—	—	—	GPTW5 端子選択レジスタ
G6SELR	—	—	—	GPTW6 端子選択レジスタ
G7SELR	—	—	—	GPTW7 端子選択レジスタ

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(POE3b, POE3A)	RX24U(POE3A)	RX26T(POE3D)
IMCR0	—	—	—	入力信号マスク制御 レジスタ 0
IMCR1	—	—	—	入力信号マスク制御 レジスタ 1
IMCR2	—	—	—	入力信号マスク制御 レジスタ 2
IMCR3	—	—	—	入力信号マスク制御 レジスタ 3
IMCR4	—	—	—	入力信号マスク制御 レジスタ 4
IMCR5	—	—	—	入力信号マスク制御 レジスタ 5
IMCR6	—	—	—	入力信号マスク制御 レジスタ 6
IMCR9	—	—	—	入力信号マスク制御 レジスタ 9
IMCR10	—	—	—	入力信号マスク制御 レジスタ 10
IMCR11	—	—	—	入力信号マスク制御 レジスタ 11
IMCR12	—	—	—	入力信号マスク制御 レジスタ 12
IMCR13	—	—	—	入力信号マスク制御 レジスタ 13
IMCR14	—	—	—	入力信号マスク制御 レジスタ 14

注 1. RX24T グループでは、チップバージョン A では予約ビットです。読むと“0”が読めます。書く場合“0”としてください。

注 2. RX24T グループでは、チップバージョン B のみにあります。

2.17 汎用 PWM タイマ

表 2.57 に汎用 PWM タイマの概要比較表 2.58 に汎用 PWM タイマのレジスタ比較、表 2.59 に GTIOA/B ビットの設定比較を示します。

表 2.57 汎用 PWM タイマの概要比較

項目	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPTWa)
機能	<ul style="list-style-type: none"> 16 ビット× 4 チャンネル、 16 ビット× 2 チャンネル+32 ビット× 1 チャンネル、 32 ビット× 2 チャンネルのいずれを選択可能 各カウンタは、アップカウントもしくは ダウンカウント(のこぎり波)、アップダウン カウント(三角波) 動作モード のこぎり波 PWM モード のこぎり波ワンショットパルスモード 三角波 PWM モード 1 三角波 PWM モード 2 三角波 PWM モード 3 チャンネルごとに独立したクロックソース (内部クロック 9 種、外部クロック 4 種)を選択可能 チャンネルごとに 2 本の入出力端子 チャンネルごとにアウトプットコンペア/ インプットキャプチャ用レジスタが 2 本 各チャンネル 2 本のアウトプットコンペア/ インプットキャプチャレジスタに対し、 それぞれバッファレジスタとして 4 本の レジスタがあり、バッファ動作しないときには コンペアレジスタとしても動作可能 アウトプットコンペア動作時に山/谷それぞれ バッファ動作可能で左右非対称な PWM 波形を 生成 チャンネルごとにフレーム周期用レジスタを搭載 (オーバフロー /アンダフローで割り込み可能) PWM 動作の際にデッドタイム生成が可能 3 つのカウンタを組み合わせ、デッドタイム付き の 3 相 PWM 波形を生成可能 	<ul style="list-style-type: none"> 32 ビット× 8 チャンネル 各カウンタは、アップカウントもしくは ダウンカウント(のこぎり波)、アップダウン カウント(三角波) 動作モード のこぎり波 PWM モード のこぎり波ワンショットパルスモード 三角波 PWM モード 1 三角波 PWM モード 2 三角波 PWM モード 3 相補 PWM モード 1 (山転送) 相補 PWM モード 2 (谷転送) 相補 PWM モード 3 (山/谷転送) 相補 PWM モード 4 (即時転送) チャンネルごとに独立したクロックソースを (内部クロック 11 種)選択可能 チャンネルごとに 2 本の入出力端子 チャンネルごとにアウトプットコンペア/ インプットキャプチャ用レジスタが 2 本 各チャンネル 2 本のアウトプットコンペア/ インプットキャプチャレジスタに対し、 それぞれバッファレジスタとして 4 本の レジスタがあり、バッファ動作しないときには コンペアレジスタとしても動作可能 アウトプットコンペア動作時に山/谷それぞれ バッファ動作可能で左右非対称な PWM 波形を 生成 チャンネルごとにフレーム周期用レジスタを搭載 (オーバフロー /アンダフローで割り込み可能) PWM 動作の際にデッドタイム生成が可能 PWM 出力 100%/0%近傍のデューティを高精度に 生成可能 アウトプットコンペア動作時にコンペアレジスタの 設定を即時反映し、デッドタイムを確保した PWM 波形を生成可能

項目	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPT ^{Wa})
機能	<ul style="list-style-type: none"> それぞれのカウンタを同期動作可能 同期動作のモード(同時または任意のタイミングでずらす位相シフトに対応) 外部/内部トリガ(ハードウェア要因)によりカウントスタート/カウントストップ/カウンタクリアが可能 内部トリガ要因として、コンパレータ出力、MTU のカウントスタート、ソフトウェア、コンペアマッチ A/D 変換開始トリガ生成機能 端子入力経路にノイズフィルタを選択可能 	<ul style="list-style-type: none"> 任意のチャンネルのカウンタを同時スタート/ストップ/クリア可能 ELC 設定により、最大 8 つの ELC イベントによるカウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 2 本の入力信号の状態を検出し、カウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 最大 4 本の外部トリガにより、カウントスタート/カウントストップ/カウンタクリア/アップカウント/ダウンカウント/インプットキャプチャ動作が可能 デッドタイムエラー、POEG からの出力停止要求による出力ネゲート制御機能 A/D 変換開始トリガ生成機能 コンペアマッチ A~F イベント信号、オーバーフロー /アンダフローイベント信号を ELC へ出力可能 インプットキャプチャ入力にノイズフィルタ機能を選択可能 周期カウント機能 外部入力のパルス幅測定機能 チャンネル間でコンペアマッチ出力の論理演算が可能 チャンネル間で同期セット/クリア/インプットキャプチャが可能 バスクロック : PCLKA、 GPTWA カウント基準クロック : PCLKC 周波数比 PCLKA : PCLKC = 1 : N (N = 1/2)

表 2.58 汎用 PWM タイマのレジスタ比較

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPTWa)
GTWP	—	汎用 PWM タイマ書き込み保護レジスタ GTWP は、16 ビットレジスタです。	汎用 PWM タイマ書き込み保護レジスタ GTWP は、32 ビットレジスタです。
	WP0~WP3 (RX24T/RX24U) WP(RX26T)	GPT0、GPT1/GPT01、 GPT2、GPT3/GPT23 レジスタ書き込み禁止ビット	レジスタ書き込み禁止ビット
	STRWP	—	GTSTR.CSTRT ビット書き込み禁止 ビット
	STPWP	—	GTSTP.CSTOP ビット書き込み禁止 ビット
	CLRWP	—	GTCLR.CCLR ビット書き込み禁止 ビット
	CMNWP	—	共通レジスタ書き込み禁止ビット
	PRKEY[7:0]	—	GTWP キーコードビット
GTSTR	—	汎用 PWM タイマソフトウェアスタート レジスタ GTSTR は、16 ビットレジスタです。	汎用 PWM タイマソフトウェアスタート レジスタ GTSTR は、32 ビットレジスタです。
	CST0 (RX24T/RX24U) CSTRT0(RX26T)	GPT0.GTCNT カウントスタートビット	チャンネル 0 カウントスタートビット
	CST1 (RX24T/RX24U) CSTRT1(RX26T)	GPT1.GTCNT/GPT01.GTCNTLW カウントスタートビット	チャンネル 1 カウントスタートビット
	CST2 (RX24T/RX24U) CSTRT2(RX26T)	GPT2.GTCNT カウントスタートビット	チャンネル 2 カウントスタートビット
	CST3 (RX24T/RX24U) CSTRT3(RX26T)	GPT3.GTCNT/GPT23.GTCNTLW カウントスタートビット	チャンネル 3 カウントスタートビット
	CSTRT4	—	チャンネル 4 カウントスタートビット
	CSTRT5	—	チャンネル 5 カウントスタートビット
	CSTRT6	—	チャンネル 6 カウントスタートビット
	CSTRT7	—	チャンネル 7 カウントスタートビット
GTSTP	—	—	汎用 PWM タイマソフトウェア ストップレジスタ
GTCLR	—	—	汎用 PWM タイマソフトウェア クリアレジスタ
GTSSR	—	—	汎用 PWM タイマスタート要因 セレクトレジスタ
GTPSR	—	—	汎用 PWM タイマストップ要因 セレクトレジスタ
GTCSR	—	—	汎用 PWM タイマクリア要因 セレクトレジスタ
GTUPSR	—	—	汎用 PWM タイマカウントアップ要 因セレクトレジスタ
GTDNSR	—	—	汎用 PWM タイマカウントダウン要 因セレクトレジスタ
GTICASR	—	—	汎用 PWM タイマインプット キャプチャ要因セレクトレジスタ A

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPT Wa)
GTICBSR	—	—	汎用 PWM タイマインプット キャプチャ要因セレクトレジスタ B
GTCR	—	汎用 PWM タイマ制御レジスタ GTCR は、16 ビットレジスタです。	汎用 PWM タイマ制御レジスタ GTCR は、 32 ビットレジスタです。
	CST	—	カウントスタートビット
	ICDS	—	カウント停止時インプットキャプチャ 動作選択ビット
	SCGTIOC	—	GTIOC 入力要因同期クリア許可 ビット
	SSOGRP [1:0]	—	同期セット/クリアグループ選択 ビット
	SSCEN	—	同期セット/リセット許可ビット
	MD[2:0] (RX24T/RX24U) MD[3:0] (RX26T)	モード選択ビット b2 b0 0 0 0 : のこぎり波PWMモード (シングル/ダブルバッファ可) 0 0 1 : のこぎり波ワンショット パルスモード (バッファ動作固定) 0 1 0 : 設定しないでください 0 1 1 : 設定しないでください 1 0 0 : 三角波PWMモード1 (谷16ビット転送) (シングル/ダブルバッファ可) 1 0 1 : 三角波PWMモード2 (山/谷16ビット転送) (シングル/ダブルバッファ可) 1 1 0 : 三角波PWMモード3 (谷32ビット転送) (バッファ動作固定) 1 1 1 : 設定しないでください	モード選択ビット b 19 b16 0 0 0 0 : のこぎり波 PWM モード 1 (シングル/ダブルバッファ可 能) 0 0 0 1 : のこぎり波ワンショット パルスモード (バッファ動作固定) 0 0 1 0 : のこぎり波 PWM モード 2(シングル/ ダブルバッファ可能) 0 0 1 1 : 設定しないでください 0 1 0 0 : 三角波 PWM モード 1 (谷 32 ビット転送) (シングル/ダブルバッファ可 能) 0 1 0 1 : 三角波 PWM モード 2 (山/谷 32 ビット転送) (シングル/ダブルバッファ可 能) 0 1 1 0 : 三角波 PWM モード 3 (谷 64 ビット転送) (バッファ動作固定) 0 1 1 1 : 設定しないでください 1 0 0 0 : 設定しないでください 1 0 0 1 : 設定しないでください 1 0 1 0 : 設定しないでください 1 0 1 1 : 設定しないでください 1 1 0 0 : 相補 PWM モード 1 (山転送) 1 1 0 1 : 相補 PWM モード 2 (谷転送) 1 1 1 0 : 相補 PWM モード 3 (山/谷転送) 1 1 1 1 : 相補 PWM モード 4 (即時転送)

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPT Wa)
GTCR	TPCS[3:0]	タイマプリスケラ選択ビット b11 b8 0 0 0 0 : PCLKA 0 0 0 1 : PCLKA/2 0 0 1 0 : PCLKA/4 0 0 1 1 : PCLKA/8 0 1 0 0 : PCLKA/16 0 1 0 1 : PCLKA/32 0 1 1 0 : PCLKA/64 0 1 1 1 : PCLKA/256 1 0 0 0 : PCLKA/1024 1 0 0 1 : 設定しないでください 1 0 1 0 : 設定しないでください 1 0 1 1 : 設定しないでください 1 1 0 0 : GTECLKA 1 1 0 1 : GTECLKB 1 1 1 0 : GTECLKC 1 1 1 1 : GTECLKD	タイマプリスケラ選択ビット b26 b23 0 0 0 0 : PCLKC 0 0 0 1 : PCLKC/2 0 0 1 0 : PCLKC/4 0 0 1 1 : PCLKC/8 0 1 0 0 : PCLKC/16 0 1 0 1 : PCLKC/32 0 1 1 0 : PCLKC/64 0 1 1 1 : PCLKC/128 1 0 0 0 : PCLKC/256 1 0 0 1 : PCLKC/512 1 0 1 0 : PCLKC/1024 1 0 1 1 : 設定しないでください 1 1 0 0 : GTETRGA (POEG 経由) 1 1 0 1 : GTETRGA (POEG 経由) 1 1 1 0 : GTETRGC (POEG 経由) 1 1 1 1 : GTETRGD (POEG 経由)
	CCLR[1:0]	カウンタクリア要因選択ビット	—
	CKEG[1:0]	—	クロックエッジ選択ビット
	—	—	汎用 PWM タイマカウンタ方向、 デューティ設定レジスタ
GTUDDTYC	—	—	汎用 PWM タイマ I/O 制御レジスタ (n = 0~7) GTIOR は、32 ビットレジスタです。
GTIOR	—	汎用 PWM タイマ I/O 制御レジスタ (n = 0~3) GTIOR は、16 ビットレジスタです。	汎用 PWM タイマ I/O 制御レジスタ (n = 0~7) GTIOR は、32 ビットレジスタです。
	GTIOA[5:0] (RX24T/RX24U) GTIOA[4:0] (RX26T)	GTIOCnA 端子機能選択ビット (b5-b0) 詳細は表 2.59 を参照してください。	GTIOCnA 端子機能選択ビット (b4-b0) 詳細は表 2.59 を参照してください。
	CPSCIR	—	相補 PWM モード同期クリア初期 出力抑止ビット
	OAE	—	GTIOCnA 端子出力カインールビット
	OADF[1:0]	—	GTIOCnA 端子ネゲート値設定ビット
	OAEOCD	—	GTCCRA レジスタコンペアマッチ時 周期の終わり出力設定無効ビット
	PSYE	—	PWM 周期同期出力許可ビット
	NFAEN	—	GTIOCnA 端子入力ノイズフィルタ イネールビット
	NFCSA[1:0]	—	GTIOCnA 端子入力ノイズフィルタ サンプリングクロック選択ビット
	GTIOB[5:0] (RX24T/RX24U) GTIOB[4:0] (RX26T)	GTIOCnB 端子機能選択ビット (b13-b8) 詳細は表 2.59 を参照してください。	GTIOCnB 端子機能選択ビット (b20-b16) 詳細は表 2.59 を参照してください。
	OBDFLT	GTIOCnB 端子カウンタ 停止時の出力値ビット(b14)	GTIOCnB 端子カウンタ ストップ時の出力値ビット(b22)
	OBHLD	GTIOCnB 端子カウンタ開始 停止時の出力保持ビット(b15)	GTIOCnB 端子カウンタスタート/ ストップ時の出力保持ビット(b23)
	OBE	—	GTIOCnB 端子出力カインールビット
	OBDF[1:0]	—	GTIOCnB 端子ネゲート値設定ビット
	OBEOCD	—	GTCCRB レジスタコンペアマッチ時 周期の終わり出力設定無効ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPT Wa)
GTIOR	NFBEN	—	GTIOcNB 端子入力ノイズフィルタ イネーブルビット
	NFCSB[1:0]	—	GTIOcNB 端子入力ノイズフィルタ サンプリングクロック選択ビット
GTINTAD	—	汎用 PWM タイマ割り込み出力設定 レジスタ GTINTAD は、16 ビットレジスタです。	汎用 PWM タイマ割り込み出力設定 レジスタ GTINTAD は、 32 ビットレジスタです。
	GTINTA	GTCCRA(LW)コンペアマッチ/インプ ットキャプチャ割り込み許可ビット	—
	GTINTB	GTCCRB(LW)コンペアマッチ/インプ ットキャプチャ割り込み許可ビット	—
	GTINTC	GTCCRC(LW)コンペアマッチ割り込み 許可ビット	—
	GTINTD	GTCCRD(LW)コンペアマッチ割り込み 許可ビット	—
	GTINTE	GTCCRE(LW)コンペアマッチ割り込み 許可ビット	—
	GTINTF	GTCCRF(LW)コンペアマッチ割り込み 許可ビット	—
	GTINTPR[1:0]	GTPR(LW)コンペアマッチ割り込み許 可ビット	—
	SCFA	—	GTCCRA レジスタコンペアマッチ/ インプットキャプチャ要因同期クリア 許可ビット
	SCFB	—	GTCCRB レジスタコンペアマッチ/ インプットキャプチャ要因同時クリア 許可ビット
	SCFC	—	GTCCRC レジスタコンペアマッチ 要因同時クリア許可ビット
	SCFD	—	GTCCRD レジスタコンペアマッチ 要因同時クリア許可ビット
	SCFE	—	GTCCRE レジスタコンペアマッチ 要因同時クリア許可ビット
	SCFF	—	GTCCRF レジスタコンペアマッチ 要因同時クリア許可ビット
	SCFPO	—	オーバフロー要因同時クリア許可 ビット
	SCFPU	—	アンダフロー要因同時クリア許可 ビット
	EINT	デッドタイムエラー割り込み許可ビッ ト	—
	ADTRAUEN	GTADTRA(LW)コンペアマッチ (アップカウント)A/D 変換開始要求許可 ビット (b12)	GTADTRA レジスタコンペアマッチ (アップカウント) A/D 変換開始要求 許可ビット (b 16)
	ADTRADEN	GTADTRA(LW)コンペアマッチ (ダウンカウント)A/D 変換開始要求許可 ビット (b13)	GTADTRA レジスタコンペアマッチ (ダウンカウント) A/D 変換開始要求 許可ビット (b 17)
	ADTRBUEN	GTADTRB(LW)コンペアマッチ (アップカウント)A/D 変換開始要求許可 ビット (b14)	GTADTRB レジスタコンペアマッチ (アップカウント) A/D 変換開始要求 許可ビット (b 18)
	ADTRBDEN	GTADTRB(LW)コンペアマッチ (ダウンカウント)A/D 変換開始要求許可 ビット (b15)	GTADTRB レジスタコンペアマッチ (ダウンカウント) A/D 変換開始要求 許可ビット (b 19)

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPT Wa)
GTINTAD	GRP[1:0]	—	出力停止グループ選択ビット
	GRPDTE	—	デッドタイムエラー出力停止検出許可ビット
	GRPABH	—	同時 High 出力停止検出許可ビット
	GRPABL	—	同時 Low 出力停止検出許可ビット
GTINTAD	GTINTPC	—	サイクルカウント機能終了割り込み許可ビット
GTST	—	汎用PWMタイマステータスレジスタ GTST は、16 ビットレジスタです。	汎用PWMタイマステータスレジスタ GTST は、 32 ビットレジスタです。
	TCFA	—	コンペアマッチ/インプットキャプチャフラグ A
	TCFB	—	コンペアマッチ/インプットキャプチャフラグ B
	TCFC	—	コンペアマッチフラグ C
	TCFD	—	コンペアマッチフラグ D
	TCFE	—	コンペアマッチフラグ E
	TCFF	—	コンペアマッチフラグ F
	TCFPO	—	オーバフローフラグ
	TCFPU	—	アンダフローフラグ
	DTEF	デッドタイムエラーフラグ(b11)	デッドタイムエラーフラグ (b28)
	ADTRAUF	—	GTADTRA レジスタコンペアマッチ(アップカウント)A/D 変換開始要求フラグ
	ADTRADF	—	GTADTRA レジスタコンペアマッチ(ダウンカウント)A/D 変換開始要求フラグ
	ADTRBUF	—	GTADTRB レジスタコンペアマッチ(アップカウント)A/D 変換開始要求フラグ
	ADTRBDF	—	GTADTRB レジスタコンペアマッチ(ダウンカウント)A/D 変換開始要求フラグ
	ODF	—	出力停止要求フラグ
	OABHF	—	同時 High 出力フラグ
	OABLF	—	同時 Low 出力フラグ
	PCF	—	周期カウント機能終了フラグ
GTBER	—	汎用PWMタイマバッファイネーブルレジスタ GTBER は、16 ビットレジスタです。	汎用PWMタイマバッファイネーブルレジスタ GTBER は、 32 ビットレジスタです。
	BD[0]	—	GTCCRA/GTCCRB レジスタのバッファ動作禁止ビット
	BD[1]	—	GTPR レジスタのバッファ動作禁止ビット
	BD[2]	—	GTADTRA/GTADTRB レジスタのバッファ動作禁止ビット
	BD[3]	—	GTDVU/GTDVD レジスタのバッファ動作禁止ビット
	DBRTECA	—	GTCCRA レジスタのダブルバッファリピート動作許可ビット
	DBRTSCA	—	GTCCRA レジスタのダブルバッファリピート動作期間選択ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPT Wa)
GTBER	DBRTECB	—	GTCCRB レジスタのダブルバッファ リピート動作許可ビット
	DBRTSCB	—	GTCCRB レジスタのダブルバッファ リピート動作期間選択ビット
	DBRTEADA	—	GTADTRA レジスタのダブルバッファ リピート動作許可ビット
	DBRTSADA	—	GTADTRA レジスタのダブルバッファ リピート期間選択ビット
	DBRTEADB	—	GTADTRB レジスタのダブルバッファ リピート動作許可ビット
	DBRTSADB	—	GTADTRB レジスタのダブルバッファ リピート期間選択ビット
	CCRA[1:0]	GTCCRA(LW)バッファ動作ビット (b1-b0)	GTCCRA レジスタのバッファ動作 ビット(b 17 -b 16)
	CCRB[1:0]	GTCCRB(LW)バッファ動作ビット (b3-b2)	GTCCRB レジスタのバッファ動作 ビット(b 19 -b 18)
	PR[1:0]	GTPR(LW)バッファ動作ビット (b5-b4)	GTPR レジスタのバッファ動作 ビット(b 21 -b 20)
	CCRSWT	GTCCRA(LW)・GTCCRB(LW) 強制バッファ動作ビット(b6)	GTCCRA/GTCCRB レジスタの 強制バッファ動作ビット(b 22)
	ADTTA[1:0]	GTADTRA(LW)バッファ転送 タイミング選択ビット <ul style="list-style-type: none"> 三角波の場合 b9 b8 0 0 : 転送しない 0 1 : (山)で転送 1 0 : (谷)で転送 1 1 : (谷/山)両方で転送 のこぎり波の場合 b9 b8 0 0 : 転送しない 0 0 以外 : アンダフロー (ダウンカウント時)、 オーバフロー (アップカウント時)、 カウンタクリアで転送 	GTADTRA レジスタのバッファ 転送タイミング選択ビット <ul style="list-style-type: none"> 三角波、相補 PWM モードの場合 b25 b24 0 0 : 転送しない 0 1 : (山)で転送 1 0 : (谷)で転送 1 1 : (谷/山)両方で転送 のこぎり波の場合 b25 b24 0 0 : 転送しない 0 0 以外 : アンダフロー (ダウンカウント時)、 オーバフロー (アップカウント時)、 カウンタクリアで転送
	ADTDA	GTADTRA(LW)ダブルバッファ 動作ビット(b10)	GTADTRA レジスタのダブルバッファ 動作ビット(b 26)

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPT Wa)
GTBER	ADTTB[1:0]	GTADTRB(LW)バッファ転送 タイミング選択ビット <ul style="list-style-type: none"> 三角波の場合 b13 b12 0 0: 転送しない 0 1: (山)で転送 1 0: (谷)で転送 1 1: (谷/山)両方で転送 のこぎり波の場合 b13 b12 0 0: 転送しない 0 0以外: アンダフロー (ダウンカウント時)、 オーバフロー (アップカウント時)、 カウンタクリアで転送 	GTADTRB レジスタのバッファ転送 タイミング選択ビット <ul style="list-style-type: none"> 三角波、相補 PWM モードの場合 b29 b28 0 0: 転送しない 0 1: (山)で転送 1 0: (谷)で転送 1 1: (谷/山)両方で転送 のこぎり波の場合 b29 b28 0 0: 転送しない 0 0以外: アンダフロー (ダウンカウント時)、 オーバフロー (アップカウント時)、 カウンタクリアで転送
	ADTDB	GTADTRB(LW)ダブルバッファ 動作ビット(b14)	GTADTRB レジスタのダブルバッファ 動作ビット(b 30)
GTITC		汎用 PWM タイマ割り込み、A/D 変換開始要求間引き設定レジスタ GTITC は、16 ビットレジスタです。	汎用 PWM タイマ割り込み、A/D 変換開始要求間引き設定レジスタ GTITC は、 32 ビットレジスタです。
GTCNTLW (RX24T/24U) GTCNT (RX26T)	—	汎用 PWM タイマ ロングワード カウンタ	汎用 PWM タイマカウンタ ^(注1)
GTCCRmLW (RX24T/24U) GTCCRm (RX26T)	—	汎用PWMタイマ ロングワード コンペア キャプチャレジスタ m (m = A~F)	汎用PWMタイマコンペアキャプチャ レジスタ m (m = A~F) ^(注1)
GTPRLW (RX24T/24U) GTPR (RX26T)	—	汎用PWMタイマ ロングワード 周期設定 レジスタ	汎用PWMタイマ周期設定レジスタ ^(注1)
GTPBRLW (RX24T/24U) GTPBR (RX26T)	—	汎用PWMタイマ ロングワード 周期設定 バッファレジスタ	汎用PWMタイマ周期設定バッファ レジスタ ^(注1)
GTPDBRLW (RX24T/24U) GTPDBR (RX26T)	—	汎用PWMタイマ ロングワード 周期設定 ダブルバッファレジスタ	汎用PWMタイマ周期設定ダブル バッファレジスタ ^(注1)
GTADTRmLW (RX24T/24U) GTADTRm (RX26T)	—	ロングワード A/D変換開始要求 タイミングレジスタ m (m = A, B)	A/D変換開始要求タイミングレジスタ m (m = A, B) ^(注1)
GTADTBRLW (RX24T/24U) GTADTBRLm (RX26T)	—	ロングワード A/D変換開始要求タイミン グバッファレジスタ m (m = A, B)	A/D変換開始要求タイミングバッファ レジスタ m (m = A, B) ^(注1)

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPTWa)
GTADTDBRmLW (RX24T/24U) GTADTDBRm (RX26T)	—	ロングワードA/D変換開始要求タイミン グダブルバッファレジスタm (m = A, B)	A/D変換開始要求タイミングダブル バッファレジスタm (m = A, B) (注1)
GTDTCR	—	汎用PWMタイマデッドタイム制御 レジスタ GTDTCR は、16 ビットレジスタです。	汎用PWMタイマデッドタイム制御 レジスタ GTDTCR は、32 ビットレジスタです。
GTDVmLW (RX24T/24U) GTDVm (RX26T)	—	汎用PWMタイマロングワード デッドタイム値レジスタm (m = U, D)	汎用PWMタイマデッドタイム値 レジスタm (m = U, D) (注1)
GTDBmLW (RX24T/24U) GTDBm (RX26T)	—	汎用PWMタイマロングワードデッドタイ ムバッファレジスタm (m = U, D)	汎用PWMタイマデッドタイムバッファ レジスタm (m = U, D) (注1)
GTSOS	—	汎用PWMタイマ出力保護機能 ステータスレジスタ GTSOS は、16 ビットレジスタです。	汎用PWMタイマ出力保護機能 ステータスレジスタ GTSOS は、32 ビットレジスタです。
GTSOTR	—	汎用PWMタイマ出力保護機能一時解除 レジスタ GTSOTR は、16 ビットレジスタです。	汎用PWMタイマ出力保護機能一時解除 レジスタ GTSOTR は、32 ビットレジスタです。

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPT ^{Wa})
GTADSMR	ADSMS0[3:0] (RX24T/RX24U) ADSMS0[1:0] (RX26T)	A/D 変換開始要求信号モニタ 0 選択 ビット b3 b0 0 0 0 0 : GPT0.GTADTRA によるアップカ ウント時の A/D 変換開始要求信号 0 0 0 1 : GPT0.GTADTRA による ダウンカウント時の A/D 変換開始 要求信号 0 0 1 0 : GPT0.GTADTRB によるアップカ ウント時の A/D 変換開始要求信号 0 0 1 1 : GPT0.GTADTRB によるダウンカ ウント時の A/D 変換開始要求信号 0 1 0 0 : GPT1.GTADTRA/ GPT01.GTADTRALW によるアッ プカウント時の A/D 変換開始要求 信号 0 1 0 1 : GPT1.GTADTRA/ GPT01.GTADTRALW によるダウ ンカウント時の A/D 変換開始要求 信号 0 1 1 0 : GPT1.GTADTRB/ GPT01.GTADTRBLW によるアッ プカウント時の A/D 変換開始要求 信号 0 1 1 1 : GPT1.GTADTRB/ GPT01.GTADTRBLW によるダウ ンカウント時の A/D 変換開始要求 信号 1 0 0 0 : GPT2.GTADTRA によるアップカ ウント時の A/D 変換開始要求信号 1 0 0 1 : GPT2.GTADTRA によるダウンカ ウント時の A/D 変換開始要求信号 1 0 1 0 : GPT2.GTADTRB によるアップカ ウント時の A/D 変換開始要求信号 1 0 1 1 : GPT2.GTADTRB によるダウンカ ウント時の A/D 変換開始要求信号 1 1 0 0 : GPT3.GTADTRA/ GPT23.GTADTRALW によるアッ プカウント時の A/D 変換開始要求 信号 1 1 0 1 : GPT3.GTADTRA/ GPT23.GTADTRALW によるダウ ンカウント時の A/D 変換開始要求 信号 1 1 1 0 : GPT3.GTADTRB/ GPT23.GTADTRBLW によるアッ プカウント時の A/D 変換開始要求 信号 1 1 1 1 : GPT3.GTADTRB/ GPT23.GTADTRBLW によるダ ウンカウント時の A/D 変換開始 要求信号	A/D 変換開始要求信号モニタ 0 選択 ビット b1 b0 0 0 : GTADTRA によるアップカウント 時の A/D 変換開始要求信号 0 1 : GTADTRA によるダウンカウント 時の A/D 変換開始要求信号 1 0 : GTADTRB によるアップカウント 時の A/D 変換開始要求信号 1 1 : GTADTRB によるダウンカウント 時の A/D 変換開始要求信号

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPTWa)
GTADSMR	ADSMS1[3:0] (RX24T/RX24U) ADSMS1[1:0] (RX26T)	A/D 変換開始要求信号モニタ 1 選択 ビット b19 b16 0 0 0 0 : GPT0.GTADTRA によるアップカ ウント時の A/D 変換開始要求信号 0 0 0 1 : GPT0.GTADTRA によるダウンカ ウント時の A/D 変換開始要求信号 0 0 1 0 : GPT0.GTADTRB によるアップカ ウント時の A/D 変換開始要求信号 0 0 1 1 : GPT0.GTADTRB によるダウンカ ウント時の A/D 変換開始要求信号 0 1 0 0 : GPT1.GTADTRA/ GPT01.GTADTRALW によるアッ プカウント時の A/D 変換開始要求 信号 0 1 0 1 : GPT1.GTADTRA/ GPT01.GTADTRALW によるダウ ンカウント時の A/D 変換開始要求 信号 0 1 1 0 : GPT1.GTADTRB/ GPT01.GTADTRBLW によるアッ プカウント時の A/D 変換開始要求 信号 0 1 1 1 : GPT1.GTADTRB/ GPT01.GTADTRBLW によるダウ ンカウント時の A/D 変換開始要求 信号 1 0 0 0 : GPT2.GTADTRA によるアップカ ウント時の A/D 変換開始要求信号 1 0 0 1 : GPT2.GTADTRA による ダウンカウント時の A/D 変換開始 要求信号 1 0 1 0 : GPT2.GTADTRB によるアップカ ウント時の A/D 変換開始要求信号 1 0 1 1 : GPT2.GTADTRB による ダウンカウント時の A/D 変換開始 要求信号 1 1 0 0 : GPT3.GTADTRA/ GPT23.GTADTRALW によるアッ プカウント時の A/D 変換開始要求 信号 1 1 0 1 : GPT3.GTADTRA/ GPT23.GTADTRALW によるダウ ンカウント時の A/D 変換開始要求 信号 1 1 1 0 : GPT3.GTADTRB/ GPT23.GTADTRBLW によるアッ プカウント時の A/D 変換開始要求 信号 1 1 1 1 : GPT3.GTADTRB/ GPT23.GTADTRBLW によるダ ウンカウント時の A/D 変換開始 要求信号	A/D 変換開始要求信号モニタ 1 選択 ビット b17 b16 0 0 : GTADTRA によるアップカウント 時の A/D 変換開始要求信号 0 1 : GTADTRA によるダウンカウント 時の A/D 変換開始要求信号 1 0 : GTADTRB によるアップカウント 時の A/D 変換開始要求信号 1 1 : GTADTRB によるダウンカウント 時の A/D 変換開始要求信号
GTEITC	—	—	汎用 PWM タイマ拡張割り込み 間引きカウンタ制御レジスタ

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPTWa)
GTEITLI1	—	—	汎用 PWM タイマ拡張割り込み 間引き設定レジスタ 1
GTEITLI2	—	—	汎用 PWM タイマ拡張割り込み 間引き設定レジスタ 2
GTEITLB	—	—	汎用 PWM タイマ拡張バッファ転送 間引き設定レジスタ
GTICLF	—	—	汎用 PWM タイマチャンネル間 論理演算レジスタ
GTPC	—	—	汎用 PWM タイマサイクルカウント レジスタ
GTADCMSC	—	—	汎用 PWM タイマ A/D 変換開始要求 コンペアマッチ間引き設定レジスタ
GTADCMSS	—	—	汎用 PWM タイマ A/D 変換開始要求 コンペアマッチ間引き設定レジスタ
GTSECSR	—	—	汎用 PWM タイマ動作許可ビット 同時制御チャンネル選択レジスタ
GTSECR	—	—	汎用 PWM タイマ動作許可ビット 同時制御レジスタ
GTBER2	—	—	汎用 PWM タイマバッファファイネーブル レジスタ 2
GTOLBR	—	—	汎用 PWM タイマ出力レベルバッ ファレジスタ
GTICCR	—	—	汎用 PWM タイマのチャンネル間連携 インプットキャプチャ制御レジスタ
OPSCR	—	—	出力位相スイッチ制御レジスタ
NFCR	—	ノイズフィルタ制御レジスタ	—
GTHSCR	—	汎用 PWM タイマハードウェア要因 スタート/ストップ制御レジスタ	—
GTHCCR	—	汎用 PWM タイマハードウェア要因 クリア制御レジスタ	—
GTHSSR	—	汎用 PWM タイマハードウェアスター ト要因セレクトレジスタ	—
GTHPSR	—	汎用 PWM タイマハードウェア ストップ/クリア要因セレクトレジスタ	—
GTSYNC	—	汎用 PWM タイマシンクロレジスタ	—
GTETINT	—	汎用 PWM タイマ外部トリガ入力 割り込みレジスタ	—
GTBDR	—	汎用 PWM タイマバッファ動作禁止 レジスタ	—
GTSWP	—	汎用 PWM タイマスタート書き込み 保護レジスタ	—
GTCWP	—	汎用 PWM タイマクリア書き込み保護 レジスタ	—
GTCMNWP	—	汎用 PWM タイマ共通レジスタ 書き込み保護レジスタ	—
GTMDR	—	汎用 PWM タイマモードレジスタ	—
GTECNFCR	—	汎用 PWM タイマ外部クロックノイズ フィルタコントロールレジスタ	—
GTUDC	—	汎用 PWM タイマカウント方向 レジスタ	—
GTCNTLW	—	汎用 PWM タイマロングワード カウンタレジスタ	—

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPT ^{Wa})
GTCCRmLW	—	汎用 PWM タイマロングワード コンペアキャプチャレジスタ m (m = A~F)	—
GTPRLW	—	汎用 PWM タイマロングワード周期 設定レジスタ	—
GTPBRLW	—	汎用 PWM タイマロングワード周期 設定バッファレジスタ	—
GTPDBRLW	—	汎用 PWM タイマロングワード周期 設定ダブルバッファレジスタ	—
GTADTRmLW	—	ロングワード A/D 変換開始要求 タイミングレジスタ m (m = A, B)	—
GTADTBRLW	—	ロングワード A/D 変換開始要求 タイミングバッファレジスタ m (m = A, B)	—
GTADTDBRLW	—	ロングワード A/D 変換開始要求 タイミングダブルバッファレジスタ m (m = A, B)	—
GTONCR	—	汎用 PWM タイマ出力ネゲート制御 レジスタ	—
GTDVmLW	—	汎用 PWM タイマロングワードデッド タイム値レジスタ m (m = U, D)	—
GTDBmLW	—	汎用 PWM タイマロングワードデッド タイムバッファレジスタ m (m = U, D)	—

注 1. RAM 容量が 48K バイトの製品では、上位 16 ビットは予約ビットです。読むと“0”が読めます。

表 2.59 GTIOA/B ビットの設定比較

ビット	RX24T(GPTB)/RX24U(GPTB)	RX26T(GPTWA)
	GTIOA/B[5:0]ビット	GTIOA/B[4:0]ビット
b5	0 : コンペアマッチ 1 : インพุットキャプチャ	—
b4	<ul style="list-style-type: none"> b5=0 の場合 0 : 初期出力 Low 1 : 初期出力 High b5=1 の場合 x : Don't care 	0 : 初期出力 Low 1 : 初期出力 High
b3-b2	<ul style="list-style-type: none"> b5=0 の場合 00 : 周期の終わりで出力保持 01 : 周期の終わりで Low 出力 10 : 周期の終わりで High 出力 11 : 周期の終わりでトグル出力 b5=1 の場合 x : Don't care 	00 : 周期の終わりで出力保持 01 : 周期の終わりで Low 出力 10 : 周期の終わりで High 出力 11 : 周期の終わりでトグル出力
b1-b0	<ul style="list-style-type: none"> b5=0 の場合 00 : GPTn.GTCCRA(LW)/GTCCRB(LW) レジスタのコンペアマッチで出力保持 01 : GPTn.GTCCRA(LW)/GTCCRB(LW) レジスタのコンペアマッチで Low 出力 10 : GPTn.GTCCRA(LW)/GTCCRB(LW) レジスタのコンペアマッチで High 出力 11 : GPTn.GTCCRA(LW)/GTCCRB(LW) レジスタのコンペアマッチでトグル出力 b5=1 の場合 00 : 立ち上がりエッジでインพุットキャプチャ 01 : 立ち下がりエッジでインพุットキャプチャ 10 : 両エッジでインพุットキャプチャ 11 : 両エッジでインพุットキャプチャ 	00 : GTCCRA/GTCCRB レジスタのコンペアマッチで出力保持 01 : GTCCRA/GTCCRB レジスタのコンペアマッチで Low 出力 10 : GTCCRA/GTCCRB レジスタのコンペアマッチで High 出力 11 : GTCCRA/GTCCRB レジスタのコンペアマッチでトグル出力

2.18 8 ビットタイマ

表 2.60 に 8 ビットタイマの概要比較を、表 2.61 に 8 ビットタイマのレジスタ比較を示します。

表 2.60 8 ビットタイマの概要比較

項目	RX24T(TMR)/RX24U(TMR)	RX26T(TMR _b)
カウントクロック	<ul style="list-style-type: none"> 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 外部クロック : 外部カウントクロック 	<ul style="list-style-type: none"> 内部クロック : PCLK/1、PCLK/2、PCLK/8、PCLK/32、PCLK/64、PCLK/1024、PCLK/8192 外部クロック : 外部カウントクロック
チャンネル数	(8 ビット×2 チャンネル)×4 ユニット	(8 ビット× 2 チャンネル) × 4 ユニット
コンペアマッチ	<ul style="list-style-type: none"> 8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B) 	<ul style="list-style-type: none"> 8 ビットモード (コンペアマッチ A、コンペアマッチ B) 16 ビットモード (コンペアマッチ A、コンペアマッチ B)
カウンタクリア	コンペアマッチ A、コンペアマッチ B、外部カウンタリセット信号から選択	コンペアマッチ A、コンペアマッチ B、外部カウンタリセット信号から選択
タイマ出力	任意のデューティ比のパルス出力、PWM 出力	任意のデューティ比のパルス出力、PWM 出力
2 チャンネルのカスケード接続	<ul style="list-style-type: none"> 16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位、TMR4 を上位、TMR5 を下位、TMR6 を上位、TMR7 を下位)とする 16 ビットタイマ コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント、TMR5 は TMR4 のコンペアマッチをカウント、TMR7 は TMR6 のコンペアマッチをカウント) 	<ul style="list-style-type: none"> 16 ビットカウントモード TMR0 を上位、TMR1 を下位(TMR2 を上位、TMR3 を下位、TMR4 を上位、TMR5 を下位、TMR6 を上位、TMR7 を下位)とする 16 ビットタイマ コンペアマッチカウントモード TMR1 は TMR0 のコンペアマッチをカウント(TMR3 は TMR2 のコンペアマッチをカウント、TMR5 は TMR4 のコンペアマッチをカウント、TMR7 は TMR6 のコンペアマッチをカウント)
割り込み要因	コンペアマッチ A、コンペアマッチ B、オーバフロー	コンペアマッチ A、コンペアマッチ B、オーバフロー
イベントリンク機能(出力)	—	コンペアマッチ A、コンペアマッチ B、オーバフロー (TMR0~3)
イベントリンク機能(入力)	—	イベント受付により、3 種類のうち 1 つの動作が可能 (1) カウントスタート動作(TMR0~3) (2) イベントカウンタ動作(TMR0~3) (3) カウンタリスタート動作(TMR0~3)
DTC の起動	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みにより起動可能	コンペアマッチ A 割り込み、コンペアマッチ B 割り込みにより起動可能
A/D コンバータの変換開始トリガ	TMR0、TMR2、TMR4、TMR6 のコンペアマッチ A	TMR0、TMR2、TMR4、TMR6 のコンペアマッチ A
SCI のボーレートクロック生成	SCI のボーレートクロックを生成	SCI の基本クロックを生成
消費電力低減機能	ユニットごとにモジュールストップ状態への設定が可能	ユニットごとにモジュールストップ状態への遷移が可能

表 2.61 8 ビットタイマのレジスタ比較

レジスタ	ビット	RX24T(TMR)/RX24U(TMR)	RX26T(TMR _b)
TCSTR	—	—	タイマカウンタスタートレジスタ

2.19 コンペアマッチタイマ

表 2.62 にコンペアマッチタイマの概要比較を示します。

表 2.62 コンペアマッチタイマの概要比較

項目	RX24T(CMT)/RX24U(CMT)	RX26T(CMT)
カウントクロック	<ul style="list-style-type: none"> 4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、PCLK/512 の中からチャンネルごとに選択可能 	<ul style="list-style-type: none"> 4 種類の分周クロック PCLK/8、PCLK/32、PCLK/128、PCLK/512 の中からチャンネルごとに選択可能
割り込み	コンペアマッチ割り込みをチャンネルごとに要求することが可能	コンペアマッチ割り込みをチャンネルごとに要求することが可能
イベントリンク機能 (出力)	—	CMT1 のコンペアマッチによりイベント信号出力
イベントリンク機能 (入力)	—	<ul style="list-style-type: none"> 設定したモジュールに対してリンク動作が可能 CMT1 のカウントスタート、イベントカウンタ、カウントリスタート動作が可能
消費電力低減機能	ユニットごとにモジュールストップ状態への設定が可能	ユニットごとにモジュールストップ状態への設定が可能

2.20 独立ウォッチドッグタイマ

表 2.63 に独立ウォッチドッグタイマの概要比較を、表 2.64 に独立ウォッチドッグタイマのレジスタ比較を示します。

表 2.63 独立ウォッチドッグタイマの概要比較

項目	RX24T(IWDTa)/RX24U(IWDTa)	RX26T(IWDTa)
カウントソース	IWDT 専用クロック(IWDTCLK)	IWDT 専用クロック(IWDTCLK)
カウント分周比	1 分周/16 分周/32 分周/64 分周/128 分周/256 分周	1 分周/16 分周/32 分周/64 分周/128 分周/256 分周
カウント動作	14 ビットのダウンカウンタによる ダウンカウント	14 ビットのカウンタによるダウンカウン ト
カウント開始条件	<ul style="list-style-type: none"> リセット後、自動的にカウント開始 (オートスタートモード) リフレッシュ(IWDTRR レジスタに 00h を書き込み後、FFh を書き込む)により、 カウント開始 (レジスタスタートモード) 	<ul style="list-style-type: none"> オートスタートモード：リセット 解除後、自動的にカウント開始 レジスタスタートモード：リフレッシュ 動作(IWDTRR レジスタに “00h” を書 き込み後、“FFh” を書き込む)により、 カウント開始
カウント停止条件	<ul style="list-style-type: none"> リセット(ダウンカウンタ、レジスタは 初期値に戻る) 低消費電力状態(レジスタ設定による) アンダフロー、リフレッシュエラー発生 時 <ul style="list-style-type: none"> カウント再開(オートスタートモード： リセットもしくはノンマスカブル割り 込み要求を出力後に自動でカウント再 開レジスタスタートモード：リフレッ シュ後にカウント再開) 	<ul style="list-style-type: none"> リセット(ダウンカウンタ、レジスタは 初期値に戻る) 低消費電力状態(レジスタ設定による) アンダフロー、リフレッシュエラー 発生時(レジスタスタートモード時の み)
ウィンドウ機能	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)	ウィンドウ開始/終了位置を設定可能 (リフレッシュ許可/禁止期間)
リセット出力要因	<ul style="list-style-type: none"> ダウンカウンタがアンダフローした とき リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー) 	<ul style="list-style-type: none"> カウンタがアンダフローしたとき リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
ノンマスカブル割り込み/ 割り込み要因 (RX24T/RX24U) ノンマスカブル割り込み/ マスカブル割り込み要因 (RX26T)	<ul style="list-style-type: none"> ダウンカウンタがアンダフローした とき リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー) 	<ul style="list-style-type: none"> カウンタがアンダフローしたとき リフレッシュ許可期間以外で リフレッシュを行った場合 (リフレッシュエラー)
カウンタ値の読み出し	IWDTSR レジスタを読み出すことで、 ダウンカウンタのカウント値の読み出しが 可能	IWDTSR レジスタを読み出すことで、 カウンタのカウント値の読み出しが可能
イベントリンク機能(出力)	—	<ul style="list-style-type: none"> カウンタのアンダフロー イベント出力 リフレッシュエラーイベント出力
出力信号(内部信号)	<ul style="list-style-type: none"> リセット出力 割り込み要求出力 スリープモードカウント停止制御出力 	<ul style="list-style-type: none"> リセット出力 割り込み要求出力 スリープモードカウント停止制御出力

項目	RX24T(IWDTa)/RX24U(IWDTa)	RX26T(IWDTa)
オートスタートモード (オプション機能選択 レジスタ 0 (OFS0)制御)	<ul style="list-style-type: none"> リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDTRPSS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウncウント停止の選択 (OFS0.IWDTSLCSTP ビット) 	<ul style="list-style-type: none"> リセット後のクロック分周比の選択 (OFS0.IWDTCKS[3:0]ビット) 独立ウォッチドッグタイマのタイムアウト期間の選択 (OFS0.IWDTTOPS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (OFS0.IWDTRPSS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (OFS0.IWDRPES[1:0]ビット) リセット出力、または割り込み要求出力の選択 (OFS0.IWDRSTIRQS ビット) 低消費状態でのカウンタ動作/停止の選択 (OFS0.IWDTSLCSTP ビット)
レジスタスタートモード (IWDT レジスタ制御)	<ul style="list-style-type: none"> リフレッシュ動作後のクロック分周比の選択(IWDTCR.CKS[3:0]ビット) 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) リセット出力、または割り込み要求出力の選択(IWDTCCR.RSTIRQS ビット) スリープモード、ソフトウェアスタンバイモード、またはディープスリープモード遷移時のダウncウント停止の選択 (IWDTCSTPR.SLCSTP ビット) 	<ul style="list-style-type: none"> リフレッシュ動作後のクロック分周比の選択(IWDTCR.CKS[3:0]ビット) 独立ウォッチドッグタイマのタイムアウト期間の選択 (IWDTCR.TOPS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ開始位置の選択 (IWDTCR.RPSS[1:0]ビット) 独立ウォッチドッグタイマのウィンドウ終了位置の選択 (IWDTCR.RPES[1:0]ビット) リセット出力、または割り込み要求出力の選択(IWDTCCR.RSTIRQS ビット) 低消費状態でのカウンタ動作/停止の選択 (IWDTCSTPR.SLCSTP ビット)

表 2.64 独立ウォッチドッグタイマのレジスタ比較

レジスタ	ビット	RX24T(IWDTa)/RX24U(IWDTa)	RX26T(IWDTa)
IWDTCR	TOPS[1:0]	タイムアウト期間選択ビット b1 b0 0 0 : 128 サイクル(007Fh) 0 1 : 512 サイクル(01FFh) 1 0 : 1024 サイクル(03FFh) 1 1 : 2048 サイクル(07FFh)	タイムアウト期間選択ビット b1 b0 0 0 : 1024 サイクル(03FFh) 0 1 : 4096 サイクル(0FFFh) 1 0 : 8192 サイクル(1FFFh) 1 1 : 16384 サイクル(3FFFh)
IWDTRCR	RSTIRQS	リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求出力を許可 1 : リセット出力を許可	リセット割り込み要求選択ビット 0 : ノンマスカブル割り込み要求、 またはマスカブル割り込み要求を出力 1 : リセット出力を出力
IWDTCSTPR	SLCSTP	スリープモードカウント停止制御ビット 0 : カウント停止無効 1 : スリープモード、ソフトウェア スタンバイモード、および ディープスリープモード 遷移時のカウント停止有効	スリープモードカウント停止制御ビット 0 : 低消費電力状態でもカウンタが動作 ^(注1) 1 : 低消費電力状態でカウンタが停止

注 1. スリープモード、全モジュールクロックストップモード、またはソフトウェアスタンバイモードでカウンタがカウントを継続します。

2.21 シリアルコミュニケーションインタフェース

表 2.65 にシリアルコミュニケーションインタフェースの概要比較を、表 2.66 に SCI チャンネル別仕様比較を、表 2.67 にシリアルコミュニケーションインタフェースのレジスタ比較を示します。

表 2.65 シリアルコミュニケーションインタフェースの概要比較

項目		RX24T(SCI _g)	RX24U(SCI _g)	RX26T(SCI _k , SCI _h)
チャンネル数		<ul style="list-style-type: none"> SCI_g : 3 チャンネル 	<ul style="list-style-type: none"> SCI_g : 6 チャンネル 	<ul style="list-style-type: none"> SCI_k : 3 チャンネル SCI_h : 1 チャンネル
シリアル通信方式		<ul style="list-style-type: none"> 調歩同期式 クロック同期式 スマートカードインタフェース 簡易 I²C バス 簡易 SPI バス 	<ul style="list-style-type: none"> 調歩同期式 クロック同期式 スマートカードインタフェース 簡易 I²C バス 簡易 SPI バス 	<ul style="list-style-type: none"> 調歩同期式 クロック同期式 スマートカードインタフェース 簡易 I²C バス 簡易 SPI バス
転送速度		ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能	ボーレートジェネレータ内蔵により任意のビットレートを設定可能
全二重通信		<ul style="list-style-type: none"> 送信部 : ダブルバッファ構成による連続送信が可能 受信部 : ダブルバッファ構成による連続受信が可能 	<ul style="list-style-type: none"> 送信部 : ダブルバッファ構成による連続送信が可能 受信部 : ダブルバッファ構成による連続受信が可能 	<ul style="list-style-type: none"> 送信部 : ダブルバッファ構成による連続送信が可能 受信部 : ダブルバッファ構成による連続受信が可能
データ転送		LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能	LSB ファースト/MSB ファースト選択可能
入出力信号レベル反転		—	—	入力信号、出力信号のレベルをそれぞれ独立して反転可能 (SCI1, SCI5, SCI6)
割り込み要因		<ul style="list-style-type: none"> 送信終了、送信データエンプティ、受信データフル、受信エラー 開始条件/再開条件/停止条件生成終了(簡易 I²C モード用) 	<ul style="list-style-type: none"> 送信終了、送信データエンプティ、受信データフル、受信エラー 開始条件/再開条件/停止条件生成終了(簡易 I²C モード用) 	<ul style="list-style-type: none"> 送信終了、送信データエンプティ、受信データフル、受信エラー、データ一致(SCI1, SCI5, SCI6) 開始条件/再開条件/停止条件生成終了(簡易 I²C モード用)
消費電力低減機能		チャンネルごとにモジュールストップ状態への遷移が可能	チャンネルごとにモジュールストップ状態への遷移が可能	チャンネルごとにモジュールストップ状態への遷移が可能
調歩同期式モード	データ長	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット	7 ビット/8 ビット/9 ビット
	送信ストップビット	1 ビット/2 ビット	1 ビット/2 ビット	1 ビット/2 ビット
	パリティ機能	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし	偶数パリティ/奇数パリティ/パリティなし
	受信エラー検出機能	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー	パリティエラー、オーバランエラー、フレーミングエラー
	ハードウェアフロー制御	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能
	データ一致検出	—	—	受信データと比較データレジスタの内容を比較して、値が一致すると割り込み要求を生成可能(SCI1, SCI5, SCI6)

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

項目		RX24T(SCI _g)	RX24U(SCI _g)	RX26T(SCI _k , SCI _h)
調歩同期式モード	スタートビットの検出	Low または立ち下がリエッジを選択可能	Low または立ち下がリエッジを選択可能	Low または立ち下がリエッジを選択可能
	受信データサンプリングタイミング調整	—	—	受信データのサンプリングポイントをデータの中央を基点に前後に変更可能 (SCI1, SCI5, SCI6)
	送信信号変化タイミング調整	—	—	送信データの立ち下がリエッジまたは立ち上がリエッジのいずれかを遅延させることが可能(SCI1, SCI5, SCI6)
	ブレーク検出	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接リードすることでブレークを検出可能	フレーミングエラー発生時、RXDn 端子のレベルを直接読み出す、または SPT _R .RXDMON フラグを読み出すことでブレークを検出可能
	クロックソース	<ul style="list-style-type: none"> 内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能 (SCI5, SCI6) 	<ul style="list-style-type: none"> 内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能 (SCI5, SCI6) 	<ul style="list-style-type: none"> 内部クロック/外部クロックの選択が可能 TMR からの転送レートクロック入力が可能 (SCI5, SCI6, SCI12)
	倍速モード	ボーレートジェネレータ倍速モードを選択可能	ボーレートジェネレータ倍速モードを選択可能	ボーレートジェネレータ倍速モードを選択可能
	マルチプロセッサ通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能	複数のプロセッサ間のシリアル通信機能
	ノイズ除去	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵	RXDn 端子入力経路にデジタルノイズフィルタを内蔵
クロック同期式モード	データ長	8 ビット	8 ビット	8 ビット
	受信エラーの検出	オーバランエラー	オーバランエラー	オーバランエラー
	ハードウェアフロー制御	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能	CTS _n #端子、RTS _n #端子を用いた送受信制御が可能
スマートカードインタフェースモード	エラー処理	<ul style="list-style-type: none"> 受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信 	<ul style="list-style-type: none"> 受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信 	<ul style="list-style-type: none"> 受信時パリティエラーを検出するとエラーシグナルを自動送出 送信時エラーシグナルを受信するとデータを自動再送信
	データタイプ	ダイレクトコンベンション/インパースコンベンションをサポート	ダイレクトコンベンション/インパースコンベンションをサポート	ダイレクトコンベンション/インパースコンベンションをサポート
簡易 I ² C モード	通信フォーマット	I ² C バスフォーマット	I ² C バスフォーマット	I ² C バスフォーマット
	動作モード	マスタ (シングルマスタ動作のみ)	マスタ (シングルマスタ動作のみ)	マスタ (シングルマスタ動作のみ)
	転送速度	ファストモード対応	ファストモード対応	ファストモード対応
	ノイズ除去	<ul style="list-style-type: none"> SSCL_n、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能 	<ul style="list-style-type: none"> SSCL_n、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能 	<ul style="list-style-type: none"> SSCL_n、SSDAn 入力経路にデジタルノイズフィルタを内蔵 ノイズ除去幅調整可能
簡易 SPI モード	データ長	8 ビット	8 ビット	8 ビット
	エラーの検出	オーバランエラー	オーバランエラー	オーバランエラー

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

項目		RX24T(SCIg)	RX24U(SCIg)	RX26T(SCIk, SCIH)
簡易 SPI モード	SS 入力端子 機能	SSn#端子が High のとき、 出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、 出力端子をハイインピーダンスにすることが可能	SSn#端子が High のとき、 出力端子をハイインピーダンスにすることが可能
	クロック 設定	クロック位相、クロック極性の 設定を 4 種類から選択可能	クロック位相、クロック極性の 設定を 4 種類から選択可能	クロック位相、クロック極性の 設定を 4 種類から選択可能
拡張 シリアル モード (SCI12 の み対応)	Start Frame 送信	—	—	<ul style="list-style-type: none"> Break Field Low width の出力が可能/出力完了 割り込み機能あり バス衝突検出機能あり/ 検出割り込み機能あり
	Start Frame 受信	—	—	<ul style="list-style-type: none"> Break Field Low width の検出が可能/検出完了 割り込み機能あり Control Field 0、Control Field 1 のデータ比較/ 一致割り込み機能あり Control Field 1 には プライマリ/セカンダリの 2 種類の比較データを 設定可能 Control Field 1 に プライオリティインタ ラプトビットを設定可能 Break Field がない Start Frame にも対応可能 Control Field 0 がない Start Frame にも対応可能 ビットレート測定機能あり
	入出力制御 機能	—	—	<ul style="list-style-type: none"> TXDX12/RXDX12 信号の 極性選択が可能 RXDX12 信号にデジタル フィルタ機能を設定可能 RXDX12 端子と TXDX12 端子を兼用した半二重 通信が可能 RXDX12 端子受信データ サンプリングタイミング 選択可能
	タイマ機能	—	—	リロードタイマ機能として 使用可能
ビットレート モジュレーション機能		内蔵ボーレートジェネレータ の出力補正により誤差を低減 可能	内蔵ボーレートジェネレータ の出力補正により誤差を低減 可能	内蔵ボーレートジェネレータ の出力補正により誤差を低減 可能
イベントリンク機能 (SCI5 のみ対応)		—	—	<ul style="list-style-type: none"> エラー(受信エラー・ エラーシグナル検出) イベント出力 受信データフルイベント 出力 送信データエンプティ イベント出力 送信終了イベント出力

表 2.66 SCI チャンネル別仕様比較

項目	RX24T(SCI _g)	RX24U(SCI _g)	RX26T(SCI _k , SCI _h)
調歩同期式モード	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6, SCI12
クロック同期式モード	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6, SCI12
スマートカードインタフェースモード	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6, SCI12
簡易 I ² C モード	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6, SCI12
簡易 SPI モード	SCI1, SCI5, SCI6	SCI1, SCI5, SCI6, SCI8, SCI9, SCI11	SCI1, SCI5, SCI6, SCI12
データ一致検出	—	—	SCI1, SCI5, SCI6
拡張シリアルモード	—	—	SCI12
TMR クロック入力	SCI5, SCI6	SCI5, SCI6	SCI5, SCI6, SCI12
イベントリンク機能	—	—	SCI5
周辺モジュールクロック	PCLKB : SCI1, SCI5, SCI6	PCLKB : SCI1, SCI5, SCI6, SCI8, SCI9 PCLKA : SCI11	PCLKB : SCI1, SCI5, SCI6, SCI12

表 2.67 シリアルコミュニケーションインタフェースのレジスタ比較

レジスタ	ビット	RX24T(SCI _g)/RX24U(SCI _g)	RX26T(SCI _k , SCI _h)
SEMR	ACS0	調歩同期クロックソースセレクトビット (調歩同期式モードのみ有効) 0 : 外部クロック 1 : TMR から出力される 2 つのコンペアマッチ出力の論理積 (SCI5, SCI6 のみ有効) SCI のチャネルごとに使用できるコンペアマッチ出力が異なります	調歩同期クロックソースセレクトビット (調歩同期式モードでのみ有効) 0 : 外部クロック 1 : TMR から出力される 2 つのコンペアマッチ出力の論理積(SCI5、SCI6、 SCI12 のみ有効)SCI のチャネルごとに使用できるコンペアマッチ出力が異なります
	ITE	—	即時送信許可ビット(注 1)
	ABCSE	—	調歩同期基本クロックセレクト拡張ビット(注 1)
SPMR	MSS	マスタスレーブセレクトビット 0 : TXDn 端子 : 送信、RXDn 端子 : 受信 (マスタモード) 1 : TXDn 端子 : 受信、RXDn 端子 : 送信 (スレーブモード)	マスタスレーブセレクトビット 0 : SMOSIn 端子 : 送信、 SMISOn 端子 : 受信(マスタモード) 1 : SMOSIn 端子 : 受信、 SMISOn 端子 : 送信(スレーブモード)
CDR	—	—	比較データレジスタ
DCCR	—	—	データ比較制御レジスタ
SPTR	—	—	シリアルポートレジスタ
TMGR	—	—	送受信タイミング選択レジスタ
ESMER	—	—	拡張シリアルモード有効レジスタ
CR0	—	—	コントロールレジスタ 0
CR1	—	—	コントロールレジスタ 1
CR2	—	—	コントロールレジスタ 2
CR3	—	—	コントロールレジスタ 3
PCR	—	—	ポートコントロールレジスタ
ICR	—	—	割り込みコントロールレジスタ
STR	—	—	ステータスレジスタ
STCR	—	—	ステータスクリアレジスタ
CF0DR	—	—	Control Field 0 データレジスタ
CF0CR	—	—	Control Field 0 コンペアイネーブルレジスタ
CF0RR	—	—	Control Field 0 受信データレジスタ
PCF1DR	—	—	プライマリ Control Field 1 データレジスタ
SCF1DR	—	—	セカンダリ Control Field 1 データレジスタ
CF1CR	—	—	Control Field 1 コンペアイネーブルレジスタ
CF1RR	—	—	Control Field 1 受信データレジスタ
TCR	—	—	タイマコントロールレジスタ
TMR	—	—	タイマモードレジスタ
TPRE	—	—	タイマプリスケアラレジスタ
TCNT	—	—	タイマカウントレジスタ
PRDFR0	—	—	製品機能選択レジスタ 0

注 1. SCI12 では予約ビットです。読むと“0”が読めます。書く場合、“0”としてください。

2.22 I²C バスインタフェース

表 2.68 に I²C バスインタフェースの概要比較を示します。

表 2.68 I²C バスインタフェースの概要比較

項目	RX24T(RIICa)/RX24U(RIICa)	RX26T(RIICa)
通信フォーマット	<ul style="list-style-type: none"> I²C バスフォーマット/SMBus フォーマット マスタ/スレーブ選択可能 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保 	<ul style="list-style-type: none"> I²C バスフォーマット/SMBus フォーマット マスタ/スレーブ選択可能 設定した転送速度に応じた各種セットアップ時間、ホールド時間、バスフリー時間を自動確保
転送速度	ファストモード対応(~400 kbps)	ファストモード対応(~400 kbps)
SCL クロック	マスタ時、SCL クロックのデューティ比を 4% ~96%の範囲で設定可能	マスタ時、SCL クロックのデューティ比を 4% ~96%の範囲で設定可能
コンディション発行・コンディション検出	<ul style="list-style-type: none"> スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、 スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能 	<ul style="list-style-type: none"> スタートコンディション/リスタートコンディション/ストップコンディションの自動生成、 スタートコンディション(リスタートコンディション含む)/ストップコンディション検出可能
スレーブアドレス	<ul style="list-style-type: none"> 異なるスレーブアドレスを 3 種類まで設定可能 7 ビット/10 ビットアドレスフォーマット対応(混在可能) ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能 	<ul style="list-style-type: none"> 異なるスレーブアドレスを 3 種類まで設定可能 7 ビット/10 ビットアドレスフォーマット対応(混在可能) ジェネラルコールアドレス検出、デバイス ID アドレス検出、SMBus のホストアドレス検出可能
アクノリッジ応答	<ul style="list-style-type: none"> 送信時、アクノリッジビットの自動ロード - ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 受信時、アクノリッジビットの自動送出 - 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジビット応答のソフトウェア制御が可能 	<ul style="list-style-type: none"> 送信時、アクノリッジビットの自動ロード - ノットアクノリッジ受信時に次送信データ転送の自動中断が可能 受信時、アクノリッジビットの自動送出 - 8 クロック目と 9 クロック目の間にウェイトありを選択すると、受信データ内容に応じたアクノリッジ応答のソフトウェア制御が可能
ウェイト機能	<ul style="list-style-type: none"> 受信時、SCL クロックの Low ホールドによるウェイトが可能 - 8 クロック目と 9 クロック目の間をウェイト - 9 クロック目と 1 クロック目の間をウェイト 	<ul style="list-style-type: none"> 受信時、SCL ラインの Low ホールドによるウェイトが可能 - 8 クロック目と 9 クロック目の間でウェイト - 9 クロック目と 1 クロック目の間でウェイト
SDA 出力遅延機能	アクノリッジ送信を含むデータ送信の出力タイミングを遅延させることが可能	アクノリッジ送信を含むデータ送信出力の変化タイミングを遅延させることが可能

項目	RX24T(RIICa)/RX24U(RIICa)	RX26T(RIICa)
アービトレーション	<ul style="list-style-type: none"> マルチマスタ対応 <ul style="list-style-type: none"> 他のマスタとの SCL クロック衝突時、SCL クロックの同期動作可能 スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 マスタ時、送信データ不一致でアービトレーションロスト検出可能 バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能 (スタートコンディションの二重発行防止) ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 スレーブ送信時、データ不一致でアービトレーションロスト検出可能 	<ul style="list-style-type: none"> マルチマスタ対応 <ul style="list-style-type: none"> 他のマスタとの SCL 衝突時、SCL の同期動作可能 スタートコンディション発行競合時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 マスタ時、送信データ不一致でアービトレーションロスト検出可能 バスビジー中のスタートコンディション発行でアービトレーションロスト検出可能 (スタートコンディションの二重発行防止) ノットアクノリッジ送信時、SDA ライン上の信号の状態が不一致ならアービトレーションロスト検出可能 スレーブ送信時、データ不一致でアービトレーションロスト検出可能
タイムアウト検出機能	内蔵タイムアウト検出機能により SCL クロックの長時間停止を検出可能	内蔵タイムアウト検出機能により SCL の長時間停止を検出可能
ノイズ除去	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能	SCL、SDA 入力にデジタルノイズフィルタを内蔵、ノイズ除去幅をソフトウェアで調整可能
割り込み要因	<ul style="list-style-type: none"> 4 種類 <ul style="list-style-type: none"> 通信エラー/通信イベント発生、アービトレーション検出、NACK 検出、タイムアウト検出、スタートコンディション検出 (リスタートコンディション含む)、ストップコンディション検出 受信データフル (スレーブアドレス一致時含む) 送信データエンプティ (スレーブアドレス一致時含む) 送信終了 	<ul style="list-style-type: none"> 4 種類 <ul style="list-style-type: none"> 通信エラー/通信イベント <ul style="list-style-type: none"> アービトレーションロスト検出、NACK 検出、タイムアウト検出、スタートコンディション検出 (リスタートコンディション含む)、ストップコンディション検出 受信データフル (スレーブアドレス一致時含む) 送信データエンプティ (スレーブアドレス一致時含む) 送信終了
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
RIIC の動作モード	<ul style="list-style-type: none"> 4 種類 <ul style="list-style-type: none"> マスタ送信モード マスタ受信モード スレーブ送信モード スレーブ受信モード 	<ul style="list-style-type: none"> 4 種類 <ul style="list-style-type: none"> マスタ送信モード マスタ受信モード スレーブ送信モード スレーブ受信モード
イベントリンク機能 (出力)	—	<ul style="list-style-type: none"> 4 種類(RIIC0) <ul style="list-style-type: none"> 通信エラー/通信イベント発生、アービトレーションロスト検出、NACK 検出、タイムアウト検出、スタートコンディション検出 (リスタートコンディション含む)、ストップコンディション検出 受信データフル (スレーブアドレス一致時含む) 送信データエンプティ (スレーブアドレス一致時含む) 送信終了

2.23 CAN モジュール/ CAN FD モジュール

表 2.69 に CAN モジュール/CAN FD モジュールの概要比較を、表 2.70 に CAN モジュール/CAN FD モジュールのレジスタ比較を示します。

表 2.69 CAN モジュール/CAN FD モジュールの概要比較

項目	RX24T(RSCAN)/RX24U(RSCAN)	RX26T(CANFD)
プロトコル	ISO 11898-1 規格準拠	ISO 11898-1:2015 仕様に準拠
通信速度 (RX24T/RX24U) データ転送レート (RX26T)	最大 1Mbps	アービトレーションフェーズ：最高 1 Mbps データフェーズ：最高 8 Mbps (注1)
動作周波数	PCLKB：40MHz (max) CANMCLK：20MHz (max)	レジスタ部：最高 60 MHz (PCLKB) メッセージバッファ RAM： 最高 120 MHz (PCLKA)
データリンク層動作 クロック(DLL クロック)	—	最高 60 MHz (CANFDMCLK と CANFDCLK のいずれかを選択可能)
バッファ (RX24T/RX24U) メッセージバッファ (RX26T)	合計 20 バッファ <ul style="list-style-type: none"> 各チャネル専用：4 バッファ (4 バッファ×1 チャネル) 送信バッファ：4 バッファ/1 チャネル チャネル間共用：16 バッファ 受信バッファ：0~16 バッファ 受信 FIFO バッファ：2 本(1 本あたり 最大 16 バッファ割り当て可能) 送受信 FIFO バッファ：1 本/1 チャネル (1 本あたり最大 16 バッファ割り当て 可能) 	<ul style="list-style-type: none"> 送信メッセージバッファ：4 個 送信キュー：1 個 送信キューへのメッセージ自動転送を サポート 受信メッセージバッファ：32 個
フレームタイプ	<ul style="list-style-type: none"> 標準フォーマット(11 ビット ID) データフレーム 拡張フォーマット(29 ビット ID) データフレーム 標準フォーマット(11 ビット ID) リモートフレーム 拡張フォーマット(29 ビット ID) リモートフレーム 	Classic CAN (CAN 2.0) <ul style="list-style-type: none"> 標準フォーマット(11 ビット ID) データフレーム 拡張フォーマット(29 ビット ID) データフレーム 標準フォーマット(11 ビット ID) リモートフレーム 拡張フォーマット(29 ビット ID) リモートフレーム CAN FD (注1) <ul style="list-style-type: none"> 標準フォーマット(11 ビット ID) データフレーム 拡張フォーマット(29 ビット ID) データフレーム
受信	<ul style="list-style-type: none"> データフレームとリモートフレームを 受信可能 受信する ID フォーマット(標準 ID、拡張 ID、両方)を選択可能 FIFO ごとの割り込み許可/禁止設定可能 ミラー機能(自送信メッセージの受信 機能) 	<ul style="list-style-type: none"> データフレームとリモートフレームを 受信可能 受信する ID フォーマット (標準 ID のみ、拡張 ID のみ、標準と拡張両方の ID) を選択可能 受信メッセージバッファ割り込みの許可/ 禁止をメッセージバッファごとに個別に 設定可能

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

項目	RX24T(RSCAN)/RX24U(RSCAN)	RX26T(CANFD)
データ長	0～8 バイト	Classic CAN : 0～8 バイト CAN FD : 0～8、12、16、20、24、32、48、64 バイト ^(注1)
受信フィルタ機能 (RX24T/RX24U) アクセプタンス フィルタ (RX26T)	<ul style="list-style-type: none"> 合計 16 個の受信ルールで受信メッセージを選別可能 チャンネルごとに 0～16 個の範囲で受信ルール数を設定可能 アクセプタンスフィルタ処理：受信ルールごとに ID、マスク設定可能 DLC フィルタ処理：受信ルールごとに DLC フィルタチェック可能 	以下のフィールドでフィルタリング可能 <ul style="list-style-type: none"> IDE ビット(標準フォーマット/拡張フォーマット/両方) ID フィールド RTR ビット(データフレーム/リモートフレーム) (Classic CAN のみ) DLC フィールド(データ長) ペイロードサイズ超過時の保護機能あり 通信中にアクセプタンスフィルタリスト(AFL)のエントリを更新可能
受信メッセージ転送機能	<ul style="list-style-type: none"> ルーティング機能 受信メッセージを任意のバッファへ転送する機能(転送可能バッファ数：2) 転送先：受信バッファ、受信 FIFO バッファ、送受信 FIFO バッファ ラベル付加機能 受信バッファおよび FIFO バッファへメッセージを格納時、ラベル情報も同時に格納可能 	—
送信	<ul style="list-style-type: none"> データフレームとリモートフレームを送信可能 送信する ID フォーマット(標準 ID、拡張 ID、両方)を選択可能 ワンショット送信機能 ID 優先送信または送信バッファ番号優先送信を選択可能 送信アボート機能(フラグでアボート完了を確認可能) 送信バッファ、送受信 FIFO バッファごとに割り込み許可/禁止設定可能 	<ul style="list-style-type: none"> データフレームとリモートフレームを送信可能 送信する ID フォーマット(標準 ID のみ、拡張 ID のみ)を選択可能 ワンショット送信機能を選択可能 ID 優先送信モードかメッセージバッファ番号優先送信モードを選択可能 送信要求をアボート可能(フラグでアボート完了を確認可能) チャンネル送信割り込みの許可/禁止を設定可能
FIFO	<ul style="list-style-type: none"> 受信 FIFO バッファ：2 本 (1 本あたり最大 16 バッファ割り当て可能) 送受信 FIFO バッファ：1 本/1 チャンネル (1 本あたり最大 16 バッファ割り当て可能) 	FIFO サイズはプログラマブル <ul style="list-style-type: none"> 受信 FIFO：2 個 共通 FIFO：1 個 (受信 FIFO として使用するか送信 FIFO として使用するかを選択可能)
インターバル送信機能 (RX24T/RX24U) 送信間隔自動調整 (RX26T)	メッセージの送信間隔を設定可能 (送受信 FIFO バッファの送信モード)	共通 FIFO を送信 FIFO として使用しているときに有効 FIFO から送信されるメッセージの送信間隔を調整可能
送信履歴機能	送信完了したメッセージの履歴情報を格納する機能	—

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

項目	RX24T(RSCAN)/RX24U(RSCAN)	RX26T(CANFD)
バスオフ復帰方法	バスオフ状態からの復帰方法を選択可能 <ul style="list-style-type: none"> ISO 11898-1 規格準拠 バスオフ開始でチャンネル待機モードへ自動遷移 バスオフ終了でチャンネル待機モードへ自動遷移 プログラムによるチャンネル待機モードへの遷移 プログラムによるエラーアクティブ状態への遷移(バスオフ強制復帰機能) 	バスオフ状態からの復帰方法を選択可能 <ul style="list-style-type: none"> ノーマルモード(ISO 11898-1 準拠) バスオフ開始時に自動的に CH_HALT モードに入ります。 バスオフ終了時に自動的に CH_HALT モードに入ります。 ソフトウェアにより CH_HALT モード(バスオフリカバリ期間中)に入ります。 プログラムによりエラーアクティブ状態へ遷移
タイマ	タイムスタンプ機能(メッセージの受信時間を 16 ビットタイマ値で記録)	送信時、受信時のタイムスタンプ機能
割り込み機能	<ul style="list-style-type: none"> グローバル(2 本) <ul style="list-style-type: none"> グローバル受信 FIFO 割り込み グローバルエラー割り込み チャンネル(3 本) <ul style="list-style-type: none"> チャンネル送信割り込み 送信完了割り込み 送信アボート割り込み 送受信 FIFO 送信完了割り込み 送信履歴割り込み チャンネルエラー割り込み 送受信 FIFO 受信割り込み 	受信 FIFO 割り込み グローバルエラー割り込み チャンネル送信割り込み チャンネルエラー割り込み 共通 FIFO 受信割り込み 受信メッセージバッファ割り込み
ソフトウェアサポート	—	受信メッセージにラベル情報を自動付加
テストモード	ユーザ評価用テスト機能 <ul style="list-style-type: none"> リッスンオンリモード セルフテストモード 0 (外部ループバック) セルフテストモード 1 (内部ループバック) RAM テスト(読み書きテスト) 	<ul style="list-style-type: none"> 基本テストモード リッスンオンリモード セルフテストモード 0 (外部ループバックモード) セルフテストモード 1 (内部ループバックモード)
消費電力低減機能 (RX24T/RX24U) パワーダウン機能 (RX26T)	モジュールストップ状態への設定が可能	CAN ノードのモジュール起動停止機能 (CH_SLEEP モードと GL_SLEEP モード) モジュールストップ状態への遷移が可能
RAM	—	RAM ECC 保護

注 1. CAN FD プロトコル対応製品のみ

表 2.70 CAN モジュール/CAN FD モジュールのレジスタ比較

レジスタ	ビット	RX24T(RSCAN)/RX24U(RSCAN)	RX26T(CANFD-Lite)
NBCR	—	—	公称ビットレート設定レジスタ
CHCR	—	—	チャネル制御レジスタ
CHSR	—	—	チャネルステータスレジスタ
CHESR	—	—	チャネルエラーステータスレジスタ
DBCR	—	—	データビットレート設定レジスタ
FDCFG	—	—	CAN FD 設定レジスタ
FDCTR	—	—	CAN FD 制御レジスタ
FDSTS	—	—	CAN FD ステータスレジスタ
FDCRC	—	—	CAN FD CRC レジスタ
GCFG	—	—	グローバル設定レジスタ
GCR	—	—	グローバル制御レジスタ
GSR	—	—	グローバルステータスレジスタ
GESR	—	—	グローバルエラーステータスレジスタ
TISR	—	—	送信割り込みステータスレジスタ
TSCR	—	—	タイムスタンプカウンタレジスタ
AFCR	—	—	アクセプタンスフィルタリスト制御レジスタ
AFCFG	—	—	アクセプタンスフィルタリスト設定レジスタ
AFLn.IDR	—	—	アクセプタンスフィルタリストn IDレジスタ (n = 0~15)
AFLn.MASK	—	—	アクセプタンスフィルタリストn マスクレジスタ (n = 0~15)
AFLn.PTR0	—	—	アクセプタンスフィルタリストn ポインタレジスタ0 (n = 0~15)
AFLn.PTR1	—	—	アクセプタンスフィルタリストn ポインタレジスタ1 (n = 0~15)
RMCR	—	—	受信メッセージバッファ設定レジスタ
RMNDR	—	—	受信メッセージバッファ新データレジスタ
RFCRn	—	—	受信 FIFO n 設定レジスタ (n = 0, 1)
RFSRn	—	—	受信 FIFO n ステータスレジスタ (n = 0, 1)
RFPCRn	—	—	受信 FIFO n ポインタ制御レジスタ (n = 0, 1)
CFCR0	—	—	共通 FIFO 0設定レジスタ
CFSR0	—	—	共通 FIFO 0ステータスレジスタ
CFPCR0	—	—	共通 FIFO 0ポインタ制御レジスタ
FESR	—	—	FIFO エンプティステータスレジスタ
FFSR	—	—	FIFO フルステータスレジスタ
FMSLR	—	—	FIFO メッセージロスステータスレジスタ
RFISR	—	—	受信 FIFO 割り込みステータスレジスタ
DTCR	—	—	DMA 転送制御レジスタ
DTSR	—	—	DMA 転送ステータスレジスタ
TMCRn	—	—	送信メッセージバッファn 制御レジスタ (n = 0~3)
TMSRn	—	—	送信メッセージバッファn ステータスレジスタ (n = 0~3)

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(RSCAN)/RX24U(RSCAN)	RX26T(CANFD-Lite)
TMTRSR0	—	—	送信メッセージバッファ送信要求ステータスレジスタ0
TMARSR0	—	—	送信メッセージバッファ送信アボート要求ステータスレジスタ0
TMTCSR0	—	—	送信メッセージバッファ送信完了ステータスレジスタ0
TMTASR0	—	—	送信メッセージバッファ送信アボートステータスレジスタ0
TMIER0	—	—	送信メッセージバッファ割り込み許可レジスタ0
TQCR0	—	—	送信キュー0設定レジスタ
TQSR0	—	—	送信キュー0ステータスレジスタ
TQPCR0	—	—	送信キュー0ポインタ制御レジスタ
THCR	—	—	送信履歴設定レジスタ
THSR	—	—	送信履歴ステータスレジスタ
THACR0	—	—	送信履歴アクセスレジスタ0
THACR1	—	—	送信履歴アクセスレジスタ1
THPCR	—	—	送信履歴ポインタ制御レジスタ
GRCR	—	—	グローバルリセット制御レジスタ
GTMC	—	—	グローバルテストモード設定レジスタ
GTMER	—	—	グローバルテストモード許可レジスタ
GFDCFG	—	—	グローバル CAN FD 設定レジスタ
GTMLKR	—	—	グローバルテストモードロックキーレジスタ
RTPARK	—	—	RAM テストページアクセスレジスタ k(k = 0~63)
AFIGSR	—	—	アクセプタンスフィルタ無効エントリ設定レジスタ
AFIGER	—	—	アクセプタンスフィルタ無効エントリ許可レジスタ
RMIER	—	—	受信メッセージバッファ割り込み許可レジスタ
ECCSR	—	—	ECC 制御 / ステータスレジスタ
ECTMR	—	—	ECC テストモードレジスタ
ECTDR	—	—	ECC デコーダテストデータレジスタ
ECEAR	—	—	ECC エラーアドレスレジスタ
CFG_L	—	ビットコンフィギュレーションレジスタ L	—
CFG_H	—	ビットコンフィギュレーションレジスタ H	—
CTRL_L	—	制御レジスタ L	—
CTRL_H	—	制御レジスタ H	—
STSL	—	ステータスレジスタ L	—
STSH	—	ステータスレジスタ H	—
ERFLL	—	エラーフラグレジスタ L	—
ERFLH	—	エラーフラグレジスタ H	—
GCFG_L	—	グローバル設定レジスタ L	—
GCFG_H	—	グローバル設定レジスタ H	—
GCTRL_L	—	グローバル制御レジスタ L	—
GCTRL_H	—	グローバル制御レジスタ H	—
GSTS	—	グローバルステータスレジスタ	—
GERFLL	—	グローバルエラーフラグレジスタ	—
GTINTSTS	—	グローバル送信割り込みステータスレジスタ	—

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(RSCAN)/RX24U(RSCAN)	RX26T(CANFD-Lite)
GTSC	—	タイムスタンプレジスタ	—
GAFLCFG	—	受信ルール数設定レジスタ	—
GAFLIDLj	—	受信ルール登録レジスタ jAL (j = 0~15)	—
GAFLIDHj	—	受信ルール登録レジスタ jAH (j = 0~15)	—
GAFLMLj	—	受信ルール登録レジスタ jBL (j = 0~15)	—
GAFLMHj	—	受信ルール登録レジスタ jBH (j = 0~15)	—
GAFLPLj	—	受信ルール登録レジスタ jCL (j = 0~15)	—
GAFLPHj	—	受信ルール登録レジスタ jCH (j = 0~15)	—
RMNB	—	受信バッファ数設定レジスタ	—
RMND0	—	受信バッファ受信完了フラグレジスタ	—
RMIDLn	—	受信バッファレジスタ nAL (n = 0~15)	—
RMIDHn	—	受信バッファレジスタ nAH (n = 0~15)	—
RMTSn	—	受信バッファレジスタ nBL (n = 0~15)	—
RMPTRn	—	受信バッファレジスタ nBH (n = 0~15)	—
RMDF0n	—	受信バッファレジスタ nCL (n = 0~15)	—
RMDF1n	—	受信バッファレジスタ nCH (n = 0~15)	—
RMDF2n	—	受信バッファレジスタ nDL (n = 0~15)	—
RMDF3n	—	受信バッファレジスタ nDH (n = 0~15)	—
RFCCm	—	受信 FIFO 制御レジスタ m (m = 0, 1)	—
RFSTSm	—	受信 FIFO ステータスレジスタ m (m = 0, 1)	—
RFPCTRm	—	受信 FIFO ポインタ制御レジスタ m (m = 0, 1)	—
RFIDLm	—	受信 FIFO アクセスレジスタ mAL (m = 0, 1)	—
RFIDHm	—	受信 FIFO アクセスレジスタ mAH (m = 0, 1)	—
RFTSm	—	受信 FIFO アクセスレジスタ mBL (m = 0, 1)	—
RFPTRm	—	受信 FIFO アクセスレジスタ mBH (m = 0, 1)	—
RFDF0m	—	受信 FIFO アクセスレジスタ mCL (m = 0, 1)	—
RFDF1m	—	受信 FIFO アクセスレジスタ mCH (m = 0, 1)	—
RFDF2m	—	受信 FIFO アクセスレジスタ mDL (m = 0, 1)	—
RFDF3m	—	受信 FIFO アクセスレジスタ mDH (m = 0, 1)	—
CFCCLO	—	送受信 FIFO 制御レジスタ 0L	—
CFCCHO	—	送受信 FIFO 制御レジスタ 0H	—
CFSTS0	—	送受信 FIFO ステータスレジスタ 0	—
CFPCTR0	—	送受信 FIFO ポインタ制御レジスタ 0	—
CFIDL0	—	送受信 FIFO アクセスレジスタ 0AL	—
CFIDH0	—	送受信 FIFO アクセスレジスタ 0AH	—
CFTS0	—	送受信 FIFO アクセスレジスタ 0BL	—
CFPTR0	—	送受信 FIFO アクセスレジスタ 0BH	—
CFDF00	—	送受信 FIFO アクセスレジスタ 0CL	—
CFDF10	—	送受信 FIFO アクセスレジスタ 0CH	—
CFDF20	—	送受信 FIFO アクセスレジスタ 0DL	—
CFDF30	—	送受信 FIFO アクセスレジスタ 0DH	—

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(RSCAN)/RX24U(RSCAN)	RX26T(CANFD-Lite)
RFMSTS	—	受信 FIFO メッセージロストステータスレジスタ	—
CFMSTS	—	送受信 FIFO メッセージロストステータスレジスタ	—
RFISTS	—	受信 FIFO 割り込みステータスレジスタ	—
CFISTS	—	送受信 FIFO 受信割り込みステータスレジスタ	—
TMCP	—	送信バッファ制御レジスタ p (p = 0~3)	—
TMSTSP	—	送信バッファステータスレジスタ p (p = 0~3)	—
TMTRSTS	—	送信バッファ送信要求ステータスレジスタ	—
TMTCSTS	—	送信バッファ送信完了ステータスレジスタ	—
TMTASTS	—	送信バッファ送信アボートステータスレジスタ	—
TMIEC	—	送信バッファ割り込み許可レジスタ	—
TMIDLp	—	送信バッファレジスタ pAL (p = 0~3)	—
TMIDHp	—	送信バッファレジスタ pAH (p = 0~3)	—
TMPTRp	—	送信バッファレジスタ pBH (p = 0~3)	—
TMDF0p	—	送信バッファレジスタ pCL (p = 0~3)	—
TMDF1p	—	送信バッファレジスタ pCH (p = 0~3)	—
TMDF2p	—	送信バッファレジスタ pDL (p = 0~3)	—
TMDF3p	—	送信バッファレジスタ pDH (p = 0~3)	—
THLCC0	—	送信履歴バッファ制御レジスタ	—
THLSTS0	—	送信履歴バッファステータスレジスタ	—
THLACC0	—	送信履歴バッファアクセスレジスタ	—
THLPCTR0	—	送信履歴バッファポインタ制御レジスタ	—
GRWCR	—	グローバル RAM ウィンドウ制御レジスタ	—
GTSTCFG	—	グローバルテスト設定レジスタ	—
GTSTCTRL	—	グローバルテスト制御レジスタ	—
GLOCKK	—	グローバルテストプロテクト解除レジスタ	—
RPGACCr	—	RAM テストレジスタ r (r = 0~127)	—

2.24 シリアルペリフェラルインタフェース

表 2.71 にシリアルペリフェラルインタフェースの概要比較を、表 2.72 にシリアルペリフェラルインタフェースのレジスタ比較を示します。

表 2.71 シリアルペリフェラルインタフェースの概要比較

項目	RX24T(RSPIb)/RX24U(RSPIb)	RX26T(RSPId)
チャンネル数	1 チャンネル	1 チャンネル
RSPI 転送機能	<ul style="list-style-type: none"> MOSI(Master Out Slave In)、MISO(Master In Slave Out)、SSL(Slave Select)、RSPCK(RSPI Clock) 信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 送信のみの動作が可能 通信モード：全二重または送信のみを選択可能 RSPCK の極性を変更可能 RSPCK の位相を変更可能 	<ul style="list-style-type: none"> MOSI (Master Out Slave In)、MISO (Master In Slave Out)、SSL (Slave Select)、RSPCK (RSPI Clock) 信号を使用して、SPI 動作(4 線式)/クロック同期式動作(3 線式)でシリアル通信が可能 通信モード：全二重または単方向(送信のみ、受信のみ(スレーブモード時))を選択可能 RSPCK の極性を変更可能 RSPCK の位相を変更可能
データフォーマット	<ul style="list-style-type: none"> MSB ファースト/LSB ファーストの切り替え可能 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 送信/受信バッファは 128 ビット 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) 	<ul style="list-style-type: none"> MSB ファースト/LSB ファーストの切り替え可能 転送ビット長を 8、9、10、11、12、13、14、15、16、20、24、32 ビットから選択可能 送信/受信バッファは 128 ビット 一度の送受信で最大 4 フレームを転送(1 フレームは最大 32 ビット) 送受信データをバイト単位でスワップ可能 送受信データのロジックレベルを反転可能
ビットレート	<ul style="list-style-type: none"> マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) スレーブ時は、PCLK の最小 6 分周のクロックを、RSPCK として入力可能(RSPCK の最大周波数は PCLK の 6 分周) <ul style="list-style-type: none"> High 幅：PCLK の 3 サイクル Low 幅：PCLK の 3 サイクル 	<ul style="list-style-type: none"> マスタモード時、内蔵ボーレートジェネレータで PCLK を分周して RSPCK を生成(分周比は 2~4096 分周) スレーブ時は、PCLK の最小 4 分周のクロックを、RSPCK として入力可能(RSPCK の最高周波数は PCLK の 4 分周) <ul style="list-style-type: none"> High 幅：PCLK の 2 サイクル Low 幅：PCLK の 2 サイクル
バッファ構成	<ul style="list-style-type: none"> 送信および受信バッファはそれぞれダブルバッファ構造 送信および受信バッファは 128 ビット 	<ul style="list-style-type: none"> 送信および受信バッファはそれぞれダブルバッファ構造 送信および受信バッファは 128 ビット
エラー検出	<ul style="list-style-type: none"> モードフォルトエラー検出 オーバランエラー検出 パリティエラー検出 アンダランエラー検出 	<ul style="list-style-type: none"> モードフォルトエラー検出 オーバランエラー検出 パリティエラー検出 アンダランエラー検出

項目	RX24T(RSPIb)/RX24U(RSPIb)	RX26T(RSPId)
SSL 制御機能	<ul style="list-style-type: none"> 1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 マルチマスタ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 スレーブ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK 次アクセスの SSL 出力アサートのウェイト (次アクセス遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK SSL 極性変更機能 	<ul style="list-style-type: none"> 1 チャンネルあたり 4 本の SSL 端子 (SSLA0~SSLA3) シングルマスタ設定時には、SSLA0~SSLA3 端子を出力 マルチマスタ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は出力または未使用 スレーブ設定時： SSLA0 端子は入力、SSLA1~SSLA3 端子は未使用 SSL 出力のアサートから RSPCK 動作までの遅延(RSPCK 遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK RSPCK 停止から SSL 出力のネゲートまでの遅延(SSL ネゲート遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK 次アクセスの SSL 出力アサートのウェイト (次アクセス遅延)を設定可能 - 設定範囲：1~8 RSPCK - 設定単位：1 RSPCK SSL 極性変更機能
マスタ転送時の制御方式	<ul style="list-style-type: none"> 最大 8 コマンドで構成された転送を連続してループ実行可能 各コマンドに以下の項目を設定可能 - SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 送信バッファへのライトで転送を起動可能 SSL ネゲート時の MOSI 信号値を設定可能 RSPCK 自動停止機能 	<ul style="list-style-type: none"> 最大 8 コマンドで構成された転送を連続してループ実行可能 各コマンドに以下の項目を設定可能 - SSL 信号値、ビットレート、RSPCK 極性/位相、転送データ長、LSB/MSB ファースト、バースト、RSPCK 遅延、SSL ネゲート遅延、次アクセス遅延 送信バッファへのライトで転送を起動可能 SSL ネゲート時の MOSI 信号値を設定可能 RSPCK 自動停止機能 バースト転送時のデータバイト間遅延を短縮可能
割り込み要因	<ul style="list-style-type: none"> 割り込み要因 - 受信バッファフル割り込み - 送信バッファエンプティ割り込み - RSPI エラー割り込み(モードフォルト、オーバラン、アンダラン、パリティエラー) - RSPI アイドル割り込み(RSPI アイドル) 	<ul style="list-style-type: none"> 割り込み要因 - 受信バッファフル割り込み - 送信バッファエンプティ割り込み - エラー割り込み(モードフォルト、オーバラン、アンダラン、パリティエラー) - アイドル割り込み - 通信完了割り込み
イベントリンク機能(出力)	—	<ul style="list-style-type: none"> 以下のイベントをイベントリンクコントローラへ出力可能(RSPI0) - 受信バッファフルイベント - 送信バッファエンプティイベント - エラーイベント(モードフォルト、オーバラン、アンダラン、パリティエラー) - アイドルイベント - 通信完了イベント
その他の機能	<ul style="list-style-type: none"> CMOS/オープンドレイン出力切り替え機能 RSPI 初期化機能 ループバックモード機能 	<ul style="list-style-type: none"> RSPI 初期化機能 ループバックモード機能

項目	RX24T(RSPIb)/RX24U(RSPIb)	RX26T(RSPI ^d)
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への設定が可能

表 2.72 シリアルペリフェラルインタフェースのレジスタ比較

レジスタ	ビット	RX24T(RSPIb)/RX24U(RSPIb)	RX26T(RSPI ^d)
SPSR	SPCF	—	通信完了フラグ
SPDR	—	RSPI データレジスタ 可能アクセスサイズ <ul style="list-style-type: none"> • ロングワードアクセス (SPDCR.SPLW=1) • ワードアクセス (SPDCR.SPLW=0) 	RSPI データレジスタ 可能アクセスサイズ <ul style="list-style-type: none"> • ロングワードアクセス (SPDCR.SPLW=1, SPDCR.SPBYT=0) • ワードアクセス (SPDCR.SPLW=0, SPDCR.SPBYT=0) • バイトアクセス (SPDCR.SPBYT=1)
SPDCR	SPBYT	—	RSPI バイトアクセス設定ビット
SPCR2	SPPE	パリティ許可ビット 0 : 送信データパリティビットを付加しない 受信データのパリティチェックを行わない 1 : 送信データにパリティビットを付加し、 受信データのパリティチェックを行う (SPCR.TXMD = 0 のとき) 送信データにパリティビットを付加するが、 受信データのパリティチェックは行わない (SPCR.TXMD = 1 のとき)	パリティ許可ビット 0 : 送信データにパリティビットを付加しない 受信データのパリティチェックを行わない 1 : 送信データにパリティビットを付加する 受信データのパリティチェックを行う
SPDCR2	—	—	RSPI データコントロールレジスタ 2
SPCR3	—	—	RSPI 制御レジスタ 3

2.25 CRC 演算器

表 2.73 に CRC 演算器の概要比較を、表 2.74 に CRC 演算器のレジスタ比較を示します。

表 2.73 CRC 演算器の概要比較

項目	RX24T(CRC)/RX24U(CRC)	RX26T(CRCA)	
データサイズ	8 ビット	8 ビット	32 ビット
CRC 演算対象データ	8n ビットのデータに対して CRC コードを生成 (n=自然数)	8n ビットのデータに対して CRC コードを生成 (n=自然数)	32n ビットのデータに対して CRC コードを生成 (n=自然数)
CRC 演算処理方式	8 ビット並列実行	8 ビット並列実行	32 ビット並列実行
CRC 生成多項式	3 つの多項式から選択可能 <ul style="list-style-type: none"> 8 ビット CRC $X^8 + X^2 + X + 1$ 16 ビット CRC $X^{16} + X^{15} + X^2 + 1$ $X^{16} + X^{12} + X^5 + 1$ 	3 つの多項式から選択可能 <ul style="list-style-type: none"> 8 ビット CRC $X^8 + X^2 + X + 1$ 16 ビット CRC $X^{16} + X^{15} + X^2 + 1$ $X^{16} + X^{12} + X^5 + 1$ 	2 つの多項式から選択可能 <ul style="list-style-type: none"> 32 ビット CRC $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$ $X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1$
CRC 演算切り替え	LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能	LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能	LSB ファーストまたは MSB ファーストでの通信用に、CRC 演算結果のビットオーダを切り替えることが可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

表 2.74 CRC 演算器のレジスタ比較

レジスタ	ビット	RX24T(CRC)/RX24U(CRC)	RX26T(CRCA)
CRCCR	GPS[1:0] (RX24T/ RX24U) GPS[2:0] (RX26T)	CRC 生成多項式切り替えビット b1 b0 0 0 : 演算しません 0 1 : 8 ビット CRC ($X^8 + X^2 + X + 1$) 1 0 : 16 ビット CRC ($X^{16} + X^{15} + X^2 + 1$) 1 1 : 16 ビット CRC ($X^{16} + X^{12} + X^5 + 1$)	CRC 生成多項式切り替えビット b2 b0 0 0 0 : 計算しません 0 0 1 : 8 ビット CRC ($X^8 + X^2 + X + 1$) 0 1 0 : 16 ビット CRC ($X^{16} + X^{15} + X^2 + 1$) 0 1 1 : 16 ビット CRC ($X^{16} + X^{12} + X^5 + 1$) 1 0 0 : 32 ビット CRC ($X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$) 1 0 1 : 32 ビット CRC ($X^{32} + X^{28} + X^{27} + X^{26} + X^{25} + X^{23} + X^{22} + X^{20} + X^{19} + X^{18} + X^{14} + X^{13} + X^{11} + X^{10} + X^9 + X^8 + X^6 + 1$) 1 1 0 : 計算しません 1 1 1 : 計算しません
	LMS	CRC 演算切り替えビット(b2)	CRC 演算切り替えビット(b6)
CRCDIR	—	CRC データ入力レジスタ 可能アクセスサイズ • バイトアクセス	CRC データ入力レジスタ 可能アクセスサイズ • ロングワードアクセス (32 ビット CRC 生成時) • バイトアクセス (16 ビット CRC、8 ビット CRC 生成時)
CRCDOR	—	CRC データ出力レジスタ 可能アクセスサイズ • ワードアクセス 8 ビット CRC 生成時は、下位バイト (b7~b0)を使用	CRC データ出力レジスタ 可能アクセスサイズ • ロングワードアクセス (32 ビット CRC 生成時) • ワードアクセス (16 ビット CRC 生成時) • バイトアクセス (8 ビット CRC 生成時)

2.26 12 ビット A/D コンバータ

表 2.75 に 12 ビット A/D コンバータの概要比較を、表 2.76 に 12 ビット A/D コンバータのレジスタ比較を、表 2.77 に ADSTRGR レジスタに設定する A/D 起動要因比較を、表 2.78 に ADGCTRGR レジスタ、ADGCTRGR2 レジスタに設定する A/D 起動要因比較を示します。

表 2.75 12 ビット A/D コンバータの概要比較

項目	RX24T(S12ADF)/RX24U(S12ADF)	RX26T(S12ADHa)
ユニット数	3 ユニット(S12AD, S12AD1, S12AD2)	3 ユニット(S12AD, S12AD1, S12AD2) (RAM 容量が 64K バイトの製品) 2 ユニット(S12AD, S12AD2) (RAM 容量が 48K バイトの製品)
入力チャンネル	S12AD : 5 チャンネル S12AD1 : 5 チャンネル S12AD2 : 12 チャンネル	S12AD : 4 チャンネル、 S12AD1 : 4 チャンネル、 S12AD2 : 14 チャンネル (RAM 容量が 64K バイトの製品) S12AD : 7 チャンネル S12AD2 : 8 チャンネル (RAM 容量が 48K バイトの製品)
拡張アナログ機能	内部基準電圧(S12AD2 のみ)	温度センサ出力、内部基準電圧(S12AD2 のみ)
A/D 変換方式	逐次比較方式	逐次比較方式
分解能	12 ビット	12 ビット
変換時間	1 チャンネルあたり 1 μ s (A/D 変換クロック ADCLK = 40MHz 動作時)	1 チャンネルあたり 0.9 μ s (A/D 変換クロック ADCLK = 60MHz 動作時)
A/D 変換クロック	<ul style="list-style-type: none"> 周辺モジュールクロック PCLK と A/D 変換クロック ADCLK を以下の周波数比で設定可能 – PCLK : ADCLK 周波数比 = 1 : 1、1 : 2、2 : 1、4 : 1、8 : 1 ADCLK の設定はクロック発生回路で行います 	<ul style="list-style-type: none"> 周辺モジュールクロック PCLKB と A/D 変換クロック ADCLK を以下の周波数比で設定可能 – PCLKB : ADCLK 周波数比 = 1 : 1、2 : 1、4 : 1、1 : 2 ADCLK の設定はクロック発生回路で行います。 A/D 変換クロック ADCLK は最大 60MHz、最低 8MHz まで動作可能
データレジスタ	<ul style="list-style-type: none"> アナログ入力用 22 本(S12AD : 5 本、S12AD1 : 5 本、S12AD2 : 12 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本、ダブルトリガモード拡張動作時の A/D 変換データ二重化用 2 本/ユニット 内部基準電圧用 1 本(S12AD2) 自己診断用 1 本/ユニット A/D 変換結果を 12 ビット A/D データレジスタに保持 A/D 変換結果の 12 ビット精度出力に対応 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット/4 ビットで A/D データレジスタに保持 	<ul style="list-style-type: none"> アナログ入力用 22 本(S12AD : 4 本、S12AD1 : 4 本、S12AD2 : 14 本)、ダブルトリガモードでの A/D 変換データ二重化用 1 本/各ユニット、ダブルトリガ拡張モード時の A/D 変換データ二重化用 2 本/各ユニット 温度センサ用 1 本(S12AD2) 内部基準電圧用 1 本(S12AD2) 自己診断用 1 本/ユニット A/D 変換結果を 12 ビット A/D データレジスタに保持 加算モード時は A/D 変換結果の加算値を変換精度ビット数 + 2 ビット/4 ビットで A/D データレジスタに保持

項目	RX24T(S12ADF)/RX24U(S12ADF)	RX26T(S12ADHa)
データレジスタ	<ul style="list-style-type: none"> ダブルトリガモード(シングルスキャンとグループスキャンモードで選択可能) <ul style="list-style-type: none"> 選択した1つのチャンネルのアナログ入力 のA/D変換データを1回目は対象 チャンネルのデータレジスタに保持、2回目 のA/D変換データは二重化レジスタ に保持 ダブルトリガモード拡張動作 (特定トリガ種別で有効) <ul style="list-style-type: none"> 選択した1つのチャンネルのアナログ入力 のA/D変換データをトリガ種別毎に準備 した二重化レジスタに保持 	<ul style="list-style-type: none"> ダブルトリガモード(シングルスキャンと グループスキャンモードで使用可能) <ul style="list-style-type: none"> 選択した1つのチャンネルのアナログ入力 のA/D変換データを1回目は対象 チャンネルのデータレジスタに保持、2回目 のA/D変換データは二重化レジスタ に保持 ダブルトリガ拡張モード (特定トリガ種別で有効) <ul style="list-style-type: none"> 選択した1つのチャンネルのアナログ入力 のA/D変換データをトリガ種別毎に準備 した二重化レジスタに保持
動作モード	<p>動作モードは3ユニット個別で設定可能です。</p> <ul style="list-style-type: none"> シングルスキャンモード： <ul style="list-style-type: none"> 任意に選択したチャンネルの アナログ入力を1回のみA/D変換 内部基準電圧を1回のみA/D変換(S12AD2) 連続スキャンモード： <ul style="list-style-type: none"> 任意に選択したチャンネルのアナログ入力を 繰り返しA/D変換 グループスキャンモード： <ul style="list-style-type: none"> 使用するグループの数は 2つ(グループA、B)と 3つ(グループA、B、C)が選択可能 (グループの数が2つの場合、 グループA、グループBの 組み合わせのみ選択可能) 任意に選択したチャンネルのアナログ入力 をグループAとグループBまたはグループ A、B、Cに分け、グループ単位で選択した アナログ入力を1回のみA/D変換 グループAとグループBとグループCは、 各々の変換開始条件(同期トリガ)を 選択することで異なるタイミングで 変換開始可能 グループスキャンモード (グループ優先制御選択時) <ul style="list-style-type: none"> 低優先グループのスキャン中に 優先グループのトリガがあった場合、 低優先グループのスキャンを中断し、 優先グループのスキャンを開始。 優先順位は、グループA(高)>グループB >グループC(低) 優先グループのスキャン終了後、 低優先グループのスキャンを再実行 (再スキャン)する/しないを設定可能。 また再スキャンは、選択チャンネルの最初 からか、A/D変換未終了のチャンネル からかを設定可能 	<p>動作モードは3ユニット個別で設定可能です。</p> <ul style="list-style-type: none"> シングルスキャンモード： <ul style="list-style-type: none"> 任意に選択したチャンネルの アナログ入力を1回のみA/D変換 温度センサ出力(S12AD2)を1回のみ A/D変換 内部基準電圧を1回のみA/D変換(S12AD2) 連続スキャンモード： <ul style="list-style-type: none"> 任意に選択したチャンネルのアナログ入力を 繰り返しA/D変換 グループスキャンモード： <ul style="list-style-type: none"> 使用するグループの数は 2つ(グループA、B)と 3つ(グループA、B、C)が選択可能 (グループの数が2つの場合、 グループA、グループBの 組み合わせのみ選択可能) 任意に選択したチャンネルのアナログ入力、 温度センサ出力(S12AD2)、 内部基準電圧(S12AD2)をグループAと グループBまたはグループA、B、Cに 分け、グループ単位で選択した アナログ入力を1回のみA/D変換 グループAとグループBとグループCは、 各々の変換開始条件(同期トリガ)を 選択することで異なるタイミングで 変換開始可能 グループスキャンモード (グループ優先制御選択時) <ul style="list-style-type: none"> 低優先グループのスキャン中に 優先グループのトリガがあった場合、 低優先グループのスキャンを中断し、 優先グループのスキャンを開始。 優先順位は、グループA(高)>グループB >グループC(低)。 優先グループのスキャン終了後、 低優先グループのスキャンを再実行 (再スキャン)する/しないを設定可能。 また再スキャンは、選択チャンネルの最初 からか、A/D変換未終了のチャンネル からかを設定可能。

項目	RX24T(S12ADF)/RX24U(S12ADF)	RX26T(S12ADHa)
A/D 変換開始条件	<ul style="list-style-type: none"> ソフトウェアトリガ 同期トリガ <ul style="list-style-type: none"> マルチファンクションタイマパルスユニット(MTU)、汎用 PWM タイマ(GPT)、8 ビットタイマ(TMR)からのトリガ 非同期トリガ <ul style="list-style-type: none"> 外部トリガ ADTRG0#(S12AD), ADTRG1#(S12AD1), ADTRG2#(S12AD2)端子による A/D 変換動作の開始が可能(3 ユニット個別) 	<ul style="list-style-type: none"> ソフトウェアトリガ 同期トリガ <ul style="list-style-type: none"> マルチファンクションタイマパルスユニット(MTU)、汎用 PWM タイマ(GPTW)、8 ビットタイマ(TMR)、イベントリンクコントローラ(ELC)からのトリガ 非同期トリガ <ul style="list-style-type: none"> 外部トリガ ADTRG0# (S12AD)、ADTRG1# (S12AD1)、ADTRG2# (S12AD2)端子による A/D 変換動作の開始が可能(3 ユニット個別)
機能	<ul style="list-style-type: none"> チャンネル専用サンプル&ホールド機能(3ch : S12AD1 のみ) サンプリングステート数可変機能(チャンネルごとに設定可能) 12 ビット A/D コンバータの自己診断機能 A/D 変換値加算モードと平均モードが選択可能 アナログ入力断線検出アシスト機能(ディスチャージ機能/プリチャージ機能) ダブルトリガモード(A/D 変換データ二重化機能) A/D データレジスタオートクリア機能 プログラマブルゲインアンプによる入力信号増幅機能(1ch/S12AD, 3ch/S12AD1) 	<ul style="list-style-type: none"> チャンネル専用サンプル&ホールド機能(3 チャンネル : S12AD、3 チャンネル : S12AD1) (常時サンプリング設定可能) サンプリング時間可変機能(チャンネルごとに設定可能) 12 ビット A/D コンバータの自己診断機能 A/D 変換値加算モードと平均モードが選択可能 アナログ入力断線検出アシスト機能(ディスチャージ機能/プリチャージ機能) ダブルトリガモード(A/D 変換データ二重化機能) A/D データレジスタオートクリア機能 コンペア機能(ウィンドウ A、ウィンドウ B) 各ユニットでのチャンネル変換順序を設定可能 プログラマブルゲインアンプによる入力信号増幅機能(ユニットごとにそれぞれ 3 チャンネル) (RAM 容量が 64K バイトの製品のみ)
割り込み要因	<ul style="list-style-type: none"> ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生(3 ユニット個別) ダブルトリガモードの設定では、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生(3 ユニット個別) グループスキャンモードの設定では、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生。グループ B のスキャン終了でグループ B 専用のスキャン終了割り込み要求(GBADI, GBADI1, GBADI2)が発生。グループ C のスキャン終了でグループ C 専用のスキャン終了割り込み要求(GCADI, GCADI1, GBADI2)が発生 	<ul style="list-style-type: none"> ダブルトリガモードとグループスキャンモードを除き、1 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生(各ユニット個別) ダブルトリガモードでは、2 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生(各ユニット個別) グループスキャンモードでは、グループ A のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生。グループ B のスキャン終了でグループ B スキャン終了割り込み要求(S12GBADI, S12GBADI1, S12GBADI2)が発生。グループ C のスキャン終了でグループ C スキャン終了割り込み要求(S12GCADI, S12GCADI1, S12GCADI2)が発生

項目	RX24T(S12ADF)/RX24U(S12ADF)	RX26T(S12ADHa)
割り込み要因	<ul style="list-style-type: none"> グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生。グループ B とグループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求(GBADI / GCADI, GBADI1 / GCADI1, GBADI2 / GCADI2)が発生 S12ADI / S12ADI1 / S12ADI2, GBADI / GBADI1 / GBADI2, GCADI / GCADI1 / GCADI2 割り込みでデータトランスファコントローラ(DTC)を起動可能 	<ul style="list-style-type: none"> グループスキャンモードでダブルトリガモード選択時は、グループ A の 2 回のスキャン終了でスキャン終了割り込み要求(S12ADI, S12ADI1, S12ADI2)が発生。グループ B とグループ C のスキャン終了で、それぞれ専用のスキャン終了割り込み要求(S12GBADI / S12GCADI, S12GBADI1 / S12GCADI1, S12GBADI2 / S12GCADI2)が発生 デジタルコンペア機能の比較条件成立で、コンペア割り込み要求(S12CMPAI, S12CMPAI1, S12CMPAI2, S12CMPBI, S12CMPBI1, S12CMPBI2)が発生 S12ADI / S12ADI1 / S12ADI2, S12GBADI / S12GBADI1 / S12GBADI2, S12GCADI / S12GCADI1 / S12GCADI2 割り込みで DMA コントローラ(DMAC)、データトランスファコントローラ(DTC)を起動可能
イベントリンク機能	—	<ul style="list-style-type: none"> すべてのスキャン終了時にイベント出力 シングルスキャンモードでのコンペア機能ウィンドウの条件に応じてイベント出力 ELC からのトリガによりスキャン開始可能
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能

表 2.76 12 ビット A/D コンバータのレジスタ比較

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX26T(S12ADHa)
ADDRy	—	A/D データレジスタ y (y = 0~3, 16 : S12AD と S12AD1, y = 0~11 : S12AD2)	A/D データレジスタ y (y = 0~3, 16 : S12AD と S12AD1, y = 0~11 : S12AD2)	A/D データレジスタ y (y = 0~3 : S12AD、 y = 0~3 : S12AD1、 y = 0~11, 16, 17 : S12AD2)
ADTSR	—	—	—	A/D 温度センサデータレジスタ
ADCSR	DBLANS[4:0] (S12AD)	ダブルトリガ対象チャネル 選択ビット 00000 : AN000 00001 : AN001 00010 : AN002 00011 : AN003 10000 : AN016	ダブルトリガ対象チャネル 選択ビット 00000 : AN000 00001 : AN001 00010 : AN002 00011 : AN003 10000 : AN016	ダブルトリガ モード 対象チャネル 選択ビット 00000 : AN000 00001 : AN001 00010 : AN002 00011 : AN003 00100 : AN004 00101 : AN005 00110 : AN006
	DBLANS[4:0] (S12AD1)	ダブルトリガ対象チャネル 選択ビット 00000 : AN100 00001 : AN101 00010 : AN102 00011 : AN103 10000 : AN116	ダブルトリガ対象チャネル 選択ビット 00000 : AN100 00001 : AN101 00010 : AN102 00011 : AN103 10000 : AN116	ダブルトリガ モード 対象チャネル 選択ビット 00000 : AN100 00001 : AN101 00010 : AN102 00011 : AN103

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX26T(S12ADHa)
ADCSR	DBLANS[4:0] (S12AD2)	ダブルトリガ対象チャンネル 選択ビット 00000 : AN200 00001 : AN201 00010 : AN202 00011 : AN203 00100 : AN204 00101 : AN205 00110 : AN206 00111 : AN207 01000 : AN208 01001 : AN209 01010 : AN210 01011 : AN211	ダブルトリガ対象チャンネル 選択ビット 00000 : AN200 00001 : AN201 00010 : AN202 00011 : AN203 00100 : AN204 00101 : AN205 00110 : AN206 00111 : AN207 01000 : AN208 01001 : AN209 01010 : AN210 01011 : AN211	ダブルトリガ モード 対象チャンネル 選択ビット 00000 : AN200 00001 : AN201 00010 : AN202 00011 : AN203 00100 : AN204 00101 : AN205 00110 : AN206 00111 : AN207 01000 : AN208 01001 : AN209 01010 : AN210 01011 : AN211 10000 : AN216 10001 : AN217
	DBLE	ダブルトリガモード選択ビッ ト 0 : ダブルトリガモード非選 択 1 : ダブルトリガモード選択	ダブルトリガモード選択 ビット 0 : ダブルトリガモード非選 択 1 : ダブルトリガモード選択	ダブルトリガモード 許可 ビット 0 : ダブルトリガモード 無効 1 : ダブルトリガモード 有効
S12AD. ADANSA0	ANSA004	—	—	A/D 変換チャンネル選択ビット
	ANSA005	—	—	A/D 変換チャンネル選択ビット
	ANSA006	—	—	A/D 変換チャンネル選択ビット
S12AD. ADANSA1	—	A/D チャンネル選択レジスタ A1	A/D チャンネル選択レジスタ A1	—
S12AD1. ADANSA1	—	A/D チャンネル選択レジスタ A1	A/D チャンネル選択レジスタ A1	—
S12AD2. ADANSA1	—	—	—	A/D チャンネル選択レジスタ A1
S12AD. ADANSB0	ANSB004	—	—	A/D 変換チャンネル選択ビット
	ANSB005	—	—	A/D 変換チャンネル選択ビット
	ANSB006	—	—	A/D 変換チャンネル選択ビット
S12AD. ADANSB1	—	A/D チャンネル選択レジスタ B1	A/D チャンネル選択レジスタ B1	—
S12AD1. ADANSB1	—	A/D チャンネル選択レジスタ B1	A/D チャンネル選択レジスタ B1	—
S12AD2. ADANSB1	—	—	—	A/D チャンネル選択レジスタ B1
S12AD. ADANSC0 S12AD. ADANSC0	ANSC004	—	—	A/D 変換チャンネル選択ビット
	ANSC005	—	—	A/D 変換チャンネル選択ビット
	ANSC006	—	—	A/D 変換チャンネル選択ビット
S12AD. ADANSC1	—	A/D チャンネル選択レジスタ C1	A/D チャンネル選択レジスタ C1	—
S12AD1. ADANSC1	—	A/D チャンネル選択レジスタ C1	A/D チャンネル選択レジスタ C1	—
S12AD2. ADANSC1	—	—	—	A/D チャンネル選択レジスタ C1
ADSCSn	—	—	—	A/D チャンネル変換順序設定 レジスタ n(n = 0~13)

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX26T(S12ADHa)
S12AD. ADADS0	ADS004	—	—	A/D 変換値加算/平均チャンネル 選択ビット
	ADS005	—	—	A/D 変換値加算/平均チャンネル 選択ビット
S12AD. ADADS0	ADS006	—	—	A/D 変換値加算/平均チャンネル 選択ビット
S12AD. ADADS1	—	A/D 変換値加算/平均機能 チャンネル選択レジスタ 1	A/D 変換値加算/平均機能 チャンネル選択レジスタ 1	—
S12AD1. ADADS1	—	A/D 変換値加算/平均機能 チャンネル選択レジスタ 1	A/D 変換値加算/平均機能 チャンネル選択レジスタ 1	—
S12AD2. ADADS1	—	—	—	A/D 変換値加算/平均機能 チャンネル選択レジスタ 1
ADCER	ASE	—	—	A/D データレジスタ自動 セッティネーブルビット
	DIAGM	自己診断イネーブルビット	自己診断イネーブルビット	自己診断許可ビット
ADSTRGR	TRSB[5:0] (RX24T/ RX24U) TRSB[6:0] (RX26T)	グループ B A/D 変換開始 トリガ選択ビット	グループ B A/D 変換開始 トリガ選択ビット	グループ B A/D 変換開始 トリガ選択ビット
	TRSA[5:0] (RX24T/ RX24U) TRSA[6:0] (RX26T)	A/D 変換開始トリガ選択 ビット	A/D 変換開始トリガ選択 ビット	A/D 変換開始トリガ選択 ビット
ADEXICR	TSSAD	—	—	温度センサ出力 A/D 変換値加算/ 平均モード選択ビット
	TSSA	—	—	温度センサ出力 A/D 変換選択 ビット
	TSSB	—	—	グループ B 温度センサ出力 A/D 変換選択ビット
	OCSB	—	—	グループ B 内部基準電圧 A/D 変換選択ビット
ADGCEXCR	—	—	—	A/D グループ C 拡張入力 コントロールレジスタ
ADGCTRGR2	—	—	—	A/D グループ C トリガ選択 レジスタ 2
ADSSTRn	—	A/D サンプリングステート レジスタ n (n = 0~11, L, O) リセット後の初期値が異なります	A/D サンプリングステート レジスタ n (n = 0~11, L, O)	A/D サンプリングステート レジスタ n (n = 0~11, L, T, O)
ADSHCR	—	A/D サンプル & ホールド 回路コントロールレジスタ	A/D サンプル & ホールド 回路コントロールレジスタ	A/D サンプル & ホールド 回路コントロールレジスタ
		リセット後の初期値が異なります		
ADSHCR	SSTSH[7:0]	4~255 ステートの中で サンプリング時間を設定 します	4~255 ステートの中で サンプリング時間を設定 します	12~252 クロックの中で サンプリング時間を設定 します

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX26T(S12ADHa)
ADSHCR	SHANS [2:0] (RX24T/ RX24U) SHANS[0] SHANS[1] SHANS[2] (RX26T)	チャンネル専用サンプル& ホールド回路バイパス選択 ビット AN100～AN102 の チャンネル専用サンプル& ホールド回路を使用するか、 使用せずバイパスするかを 選択します。 0 : チャンネル専用サンプル& ホールド回路をバイパス 1 : チャンネル専用サンプル& ホールド回路を使用	チャンネル専用サンプル& ホールド回路バイパス選択 ビット AN100～AN102 の チャンネル専用サンプル& ホールド回路を使用するか、 使用せずバイパスするかを 選択します。 0 : チャンネル専用サンプル& ホールド回路をバイパス 1 : チャンネル専用サンプル& ホールド回路を使用	チャンネル専用サンプル& ホールド回路バイパス選択 ビット AN000 または AN100 の チャンネル/AN001 または AN101 のチャンネル/AN002 または AN102 のチャンネル 専用サンプル&ホールド回路を 使用するか、しないかを選択し ます。 0 : チャンネル専用サンプル& ホールド回路無効 1 : チャンネル専用サンプル& ホールド回路有効
ADSHMSR	—	—	—	A/D サンプル & ホールド動作 モード選択レジスタ
ADDISCR	—	A/D 断線検出アシスト設定 ビット ADNDIS[4] : ディスチャージ/ プリチャージの選択 b4 0 : ディスチャージ 1 : プリチャージ ADNDIS[3:0] : ディスチャージ/ プリチャージ期間 b3 b0 0 0 0 0 : チャージなし (断線検出アシスト 機能無効) 0 0 1 0～1 1 1 1 : プリチャージ/ ディスチャージ期間の ステート数 上記以外は設定しないで ください	A/D 断線検出アシスト設定 ビット ADNDIS[4] : ディスチャージ/ プリチャージの選択 b4 0 : ディスチャージ 1 : プリチャージ ADNDIS[3:0] : ディスチャージ/ プリチャージ期間 b3 b0 0 0 0 0 : チャージなし (断線検出アシスト 機能無効) 0 0 1 0～1 1 1 1 : プリチャージ/ ディスチャージ期間の ステート数 上記以外は設定しないで ください	A/D 断線検出アシスト設定 ビット ADNDIS[4] ディスチャージ/ プリチャージの選択 b4 0 : ディスチャージ 1 : プリチャージ ADNDIS[3:0] ディスチャージ/ プリチャージ期間を ADCLK のクロック数で 指定します。 b3 b0 0 0 0 0 : チャージなし (断線検出アシスト 機能無効) 0 0 1 1 : チャージ期間 3 クロック 0 1 1 0 : チャージ期間 6 クロック 1 0 0 1 : チャージ期間 9 クロック 1 1 0 0 : チャージ期間 12 クロック 1 1 1 1 : チャージ期間 15 クロック 上記以外は設定しないで ください
ADELCCR	—	—	—	A/D イベントリンク コントロールレジスタ

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX26T(S12ADHa)
ADCMPCR	—	—	—	A/D コンペア機能 コントロールレジスタ
ADCMANSR0	—	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 0
ADCMANSR1	—	—	—	A/D コンペア機能ウィンドウ A チャンネル選択レジスタ 1
ADCMANSE R	—	—	—	A/D コンペア機能ウィンドウ A 拡張入力選択レジスタ
ADCMPLR0	—	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 0
ADCMPLR1	—	—	—	A/D コンペア機能ウィンドウ A 比較条件設定レジスタ 1
ADCMPLER	—	—	—	A/D コンペア機能ウィンドウ A 拡張入力比較条件設定レジスタ
ADCMPCR0	—	—	—	A/D コンペア機能ウィンドウ A 下位側レベル設定レジスタ
ADCMPCR1	—	—	—	A/D コンペア機能ウィンドウ A 上位側レベル設定レジスタ
ADCMPSR0	—	—	—	A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 0
ADCMPSR1	—	—	—	A/D コンペア機能ウィンドウ A チャンネルステータスレジスタ 1
ADCMPSER	—	—	—	A/D コンペア機能ウィンドウ A 拡張入力チャンネルステータス レジスタ
ADWINMON	—	—	—	A/D コンペア機能ウィンドウ A/B ステータスマニタレジスタ
ADCMPBNSR	—	—	—	A/D コンペア機能ウィンドウ B チャンネル選択レジスタ
ADWINLLB	—	—	—	A/D コンペア機能ウィンドウ B 下位側レベル設定レジスタ
ADWINULB	—	—	—	A/D コンペア機能ウィンドウ B 上位側レベル設定レジスタ
ADCMPSR	—	—	—	A/D コンペア機能ウィンドウ B チャンネルステータスレジスタ
S12AD. ADPGACR	—	A/D プログラマブルゲイン アンプコントロール レジスタ	A/D プログラマブルゲイン アンプコントロール レジスタ	A/D プログラマブルゲイン アンプコントロール レジスタ
		リセット後の初期値が異なります		
	P000SEL1	PGA P000 用アンプ経由 イネーブルビット	PGA P000 用アンプ経由 イネーブルビット	—
	P000ENAMP	PGA P000 用アンプ イネーブルビット	PGA P000 用アンプ イネーブルビット	—
	P000CR[3:0]	—	—	P000 アンプコントロール ビット
	P001CR[3:0]	—	—	P001 アンプコントロール ビット
	P002CR[3:0]	—	—	P002 アンプコントロール ビット
S12AD1. ADPGACR	—	A/D プログラマブルゲイン アンプコントロール レジスタ	A/D プログラマブルゲイン アンプコントロール レジスタ	A/D プログラマブルゲイン アンプコントロール レジスタ
		リセット後の初期値が異なります		

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX26T(S12ADHa)
S12AD1. ADPGACR	P100SEL1	PGA P100 用アンプ経由 イネーブルビット	PGA P100 用アンプ経由 イネーブルビット	—
	P100ENAMP	PGA P100 用アンプ イネーブルビット	PGA P100 用アンプ イネーブルビット	—
	P100CR[3:0]	—	—	P100 アンプコントロール ビット
	P101SEL1	PGA P101 用アンプ経由 イネーブルビット	PGA P101 用アンプ経由 イネーブルビット	—
	P101ENAMP	PGA P101 用アンプ イネーブルビット	PGA P101 用アンプ イネーブルビット	—
	P101CR[3:0]	—	—	P101 アンプコントロール ビット
	P102SEL1	PGA P102 用アンプ経由 イネーブルビット	PGA P102 用アンプ経由 イネーブルビット	—
	P102ENAMP	PGA P102 用アンプ イネーブルビット	PGA P102 用アンプ イネーブルビット	—
	P102CR[3:0]	—	—	P102 アンプコントロール ビット
S12AD. ADPGAGS0	P000GAIN [3:0]	PGA P000 ゲイン設定ビット 各設定と増幅率の関係は 以下のようになります。 b3 b0 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 1 0 0 : × 3.077 0 1 1 0 : × 3.636 0 1 1 1 : × 4.000 1 0 0 0 : × 4.444 上記以外は設定しないでく ださい	PGA P000 ゲイン設定ビット 各設定と増幅率の関係は 以下のようになります。 b3 b0 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 1 0 0 : × 3.077 0 1 1 0 : × 3.636 0 1 1 1 : × 4.000 1 0 0 0 : × 4.444 1 0 0 1 : × 5.000 1 0 1 1 : × 6.667 1 1 0 0 : × 8.000 1 1 0 1 : × 10.000 1 1 1 0 : × 13.333 上記以外は設定しないでく ださい	P000 アンプゲイン設定ビット b3 b0 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 0 1 1 : × 3.077 0 1 0 1 : × 3.636 0 1 1 0 : × 4.000 0 1 1 1 : × 4.444 1 0 0 0 : × 5.000 1 0 1 0 : × 6.667 1 0 1 1 : × 8.000 1 1 0 0 : × 10.000 1 1 0 1 : × 13.333 1 1 1 0 : × 20.000 上記以外は設定しないで ください
	P001GAIN [3:0]	—	—	P001 アンプゲイン設定ビット
	P002GAIN [3:0]	—	—	P002 アンプゲイン設定ビット

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T(S12ADF)	RX24U(S12ADF)	RX26T(S12ADHa)
S12AD1. ADPGAGS0	P100GAIN [3:0] P101GAIN [3:0] P102GAIN [3:0]	PGA P100/ PGA P101/ PGA P102 ゲイン設定ビット 各設定と増幅率の関係は 以下ようになります。 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 1 0 0 : × 3.077 0 1 1 0 : × 3.636 0 1 1 1 : × 4.000 1 0 0 0 : × 4.444 上記以外は設定しないでくだ さい	PGA P100/ PGA P101/ PGA P102 ゲイン設定ビット 各設定と増幅率の関係は 以下ようになります。 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 1 0 0 : × 3.077 0 1 1 0 : × 3.636 0 1 1 1 : × 4.000 1 0 0 0 : × 4.444 1 0 0 1 : × 5.000 1 0 1 1 : × 6.667 1 1 0 0 : × 8.000 1 1 0 1 : × 10.000 1 1 1 0 : × 13.333 上記以外は設定しないでく ださい	P100/ P101 /P102 アンプゲイン設定ビット 0 0 0 0 : × 2.000 0 0 0 1 : × 2.500 0 0 1 1 : × 3.077 0 1 0 1 : × 3.636 0 1 1 0 : × 4.000 0 1 1 1 : × 4.444 1 0 0 0 : × 5.000 1 0 1 0 : × 6.667 1 0 1 1 : × 8.000 1 1 0 0 : × 10.000 1 1 0 1 : × 13.333 1 1 1 0 : × 20.000 上記以外は設定しないでく ださい
ADVMONCR	—	—	—	A/D 内部基準電圧モニタ回路許 可レジスタ
ADVMONO	—	—	—	A/D 内部基準電圧モニタ回路出 力許可レジスタ

表 2.77 ADSTRGR レジスタに設定する A/D 起動要因比較

ビット	RX24T(S12ADF)/RX24U(S12ADF)	RX26T(S12ADHa)
TRSB[5:0] (RX24T/ RX24U)	グループ B 専用 A/D 変換開始トリガ選択ビット	グループ B A/D 変換開始トリガ選択ビット
TRSB[6:0] (RX26T)	b5 b0 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 0 1 1 0 : TRGA6N 0 0 0 1 1 1 : TRGA7N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 0 1 1 0 1 : TRG7AN 0 0 1 1 1 0 : TRG7BN 0 0 1 1 1 1 : TRG7AN または TRG7BN 0 1 0 0 0 0 : TRG7ABN 0 1 0 0 1 1 : TRGA9N 0 1 0 1 0 0 : TRG9N 0 1 1 0 0 1 : TRGA0N または TRG0N 0 1 1 0 1 0 : TRGA9N または TRG9N 0 1 1 0 1 1 : TRGA0N または TRGA9N 0 1 1 1 0 0 : TRG0N または TRG9N 0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1 0 1 1 1 1 1 : TMTRG0AN_2 1 0 0 0 0 0 : TMTRG0AN_3 1 0 0 0 0 1 : TRG9AEN 1 0 0 0 1 0 : TRG0AEN 1 0 0 0 1 1 : TRGA09N 1 0 0 1 0 0 : TRG09N 1 1 0 0 1 0 : GTADTRA0N 1 1 0 0 1 1 : GTADTRB0N 1 1 0 1 0 0 : GTADTRA1N 1 1 0 1 0 1 : GTADTRB1N 1 1 0 1 1 0 : GTADTRA2N 1 1 0 1 1 1 : GTADTRB2N 1 1 1 0 0 0 : GTADTRA3N 1 1 1 0 0 1 : GTADTRB3N 1 1 1 0 1 0 : GTADTRA0N または GTADTRB0N 1 1 1 0 1 1 : GTADTRA1N または GTADTRB1N 1 1 1 1 0 0 : GTADTRA2N または GTADTRB2N 1 1 1 1 0 1 : GTADTRA3N または GTADTRB3N	b6 b0 0111111 : トリガ要因非選択状態 1111111 : トリガ要因非選択状態 0000001 : TRGA0N 0000010 : TRGA1N 0000011 : TRGA2N 0000100 : TRGA3N 0000101 : TRGA4N 0000110 : TRGA6N 0000111 : TRGA7N 0001000 : TRG0N 0001001 : TRG4AN 0001010 : TRG4BN 0001011 : TRG4AN または TRG4BN 0001100 : TRG4ABN 0001101 : TRG7AN 0001110 : TRG7BN 0001111 : TRG7AN または TRG7BN 0010000 : TRG7ABN 0010011 : TRGA9N 0010100 : TRG9N 0011001 : TRGA0N または TRG0N 0011010 : TRGA9N または TRG9N 0011011 : TRGA0N または TRGA9N 0011100 : TRG0N または TRG9N 0100001 : TRG9AEN 0100010 : TRG0AEN 0100011 : TRGA09N 0100100 : TRG09N 1000000 : GTADTRA0N 1000001 : GTADTRB0N 1000010 : GTADTRA1N 1000011 : GTADTRB1N 1000100 : GTADTRA2N 1000101 : GTADTRB2N 1000110 : GTADTRA3N 1000111 : GTADTRB3N 1001000 : GTADTRA0N または GTADTRB0N 1001001 : GTADTRA1N または GTADTRB1N 1001010 : GTADTRA2N または GTADTRB2N 1001011 : GTADTRA3N または GTADTRB3N

ビット	RX24T(S12ADF)/RX24U(S12ADF)	RX26T(S12ADHa)
TRSB[5:0] (RX24T/ RX24U) TRSB[6:0] (RX26T)		1001100 : GTADTRA4N 1001101 : GTADTRB4N 1001110 : GTADTRA5N 1001111 : GTADTRB5N 1010000 : GTADTRA6N 1010001 : GTADTRB6N 1010010 : GTADTRA7N 1010011 : GTADTRB7N 1010100 : GTADTRA4N または GTADTRB4N 1010101 : GTADTRA5N または GTADTRB5N 1010110 : GTADTRA6N または GTADTRB6N 1010111 : GTADTRA7N または GTADTRB7N 0011101 : TMTRG0AN_0 0011110 : TMTRG0AN_1 0011111 : TMTRG0AN_2 0100000 : TMTRG0AN_3 0110010 : ELCTRG00N ^(注1) ELCTRG10N ^(注2) ELCTRG20N ^(注3) 0110011 : ELCTRG01N ^(注1) ELCTRG11N ^(注2) ELCTRG21N ^(注3) 0111010 : ELCTRG00N または ELCTRG01N ^(注1) ELCTRG10N または ELCTRG11N ^(注2) ELCTRG20N または ELCTRG21N ^(注3)
TRSA[5:0] (RX24T/ RX24U) TRSA[6:0] (RX26T)	A/D 変換開始トリガ選択ビット b13 b8 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 0 1 1 0 : TRGA6N 0 0 0 1 1 1 : TRGA7N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 0 1 1 0 1 : TRG7AN 0 0 1 1 1 0 : TRG7BN 0 0 1 1 1 1 : TRG7AN または TRG7BN 0 1 0 0 0 0 : TRG7ABN 0 1 0 0 1 1 : TRGA9N 0 1 0 1 0 0 : TRG9N 0 1 1 0 0 1 : TRGA0N または TRG0N 0 1 1 0 1 0 : TRGA9N または TRG9N 0 1 1 0 1 1 : TRGA0N または TRGA9N 0 1 1 1 0 0 : TRG0N または TRG9N	A/D 変換開始トリガ選択ビット b14 b8 0111111 : トリガ要因非選択状態 1111111 : トリガ要因非選択状態 0000000 : ADTRGn# 0000001 : TRGA0N 0000010 : TRGA1N 0000011 : TRGA2N 0000100 : TRGA3N 0000101 : TRGA4N 0000110 : TRGA6N 0000111 : TRGA7N 0001000 : TRG0N 0001001 : TRG4AN 0001010 : TRG4BN 0001011 : TRG4AN または TRG4BN 0001100 : TRG4ABN 0001101 : TRG7AN 0001110 : TRG7BN 0001111 : TRG7AN または TRG7BN 0010000 : TRG7ABN 0010011 : TRGA9N 0010100 : TRG9N 0011001 : TRGA0N または TRG0N 0011010 : TRGA9N または TRG9N 0011011 : TRGA0N または TRGA9N 0011100 : TRG0N または TRG9N

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

ビット	RX24T(S12ADF)/RX24U(S12ADF)	RX26T(S12ADHa)
TRSA[5:0] (RX24T/ RX24U)	0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1 0 1 1 1 1 1 : TMTRG0AN_2	
TRSA[6:0] (RX26T)	1 0 0 0 0 0 : TMTRG0AN_3 1 0 0 0 0 1 : TRG9AEN 1 0 0 0 1 0 : TRG0AEN 1 0 0 0 1 1 : TRGA09N 1 0 0 1 0 0 : TRG09N 1 1 0 0 1 0 : GTADTRA0N 1 1 0 0 1 1 : GTADTRB0N 1 1 0 1 0 0 : GTADTRA1N 1 1 0 1 0 1 : GTADTRB1N 1 1 0 1 1 0 : GTADTRA2N 1 1 0 1 1 1 : GTADTRB2N 1 1 1 0 0 0 : GTADTRA3N 1 1 1 0 0 1 : GTADTRB3N 1 1 1 0 1 0 : GTADTRA0N または GTADTRB0N 1 1 1 0 1 1 : GTADTRA1N または GTADTRB1N 1 1 1 1 0 0 : GTADTRA2N または GTADTRB2N 1 1 1 1 0 1 : GTADTRA3N または GTADTRB3N	0100001 : TRG9AEN 0100010 : TRG0AEN 0100011 : TRGA09N 0100100 : TRG09N 1000000 : GTADTRA0N 1000001 : GTADTRB0N 1000010 : GTADTRA1N 1000011 : GTADTRB1N 1000100 : GTADTRA2N 1000101 : GTADTRB2N 1000110 : GTADTRA3N 1000111 : GTADTRB3N 1001000 : GTADTRA0N または GTADTRB0N 1001001 : GTADTRA1N または GTADTRB1N 1001010 : GTADTRA2N または GTADTRB2N 1001011 : GTADTRA3N または GTADTRB3N 1001100 : GTADTRA4N 1001101 : GTADTRB4N 1001110 : GTADTRA5N 1001111 : GTADTRB5N 1010000 : GTADTRA6N 1010001 : GTADTRB6N 1010010 : GTADTRA7N 1010011 : GTADTRB7N 1010100 : GTADTRA4N または GTADTRB4N 1010101 : GTADTRA5N または GTADTRB5N 1010110 : GTADTRA6N または GTADTRB6N 1010111 : GTADTRA7N または GTADTRB7N 0011101 : TMTRG0AN_0 0011110 : TMTRG0AN_1 0011111 : TMTRG0AN_2 0100000 : TMTRG0AN_3 0110010 : ELCTRG00N ^(注 1) ELCTRG10N ^(注 2) ELCTRG20N ^(注 3) 0110011 : ELCTRG01N ^(注 1) ELCTRG11N ^(注 2) ELCTRG21N ^(注 3) 0111010 : ELCTRG00N または ELCTRG01N ^(注 1) ELCTRG10N または ELCTRG11N ^(注 2) ELCTRG20N または ELCTRG21N ^(注 3)

注 1. ユニット 0

注 2. ユニット 1

注 3. ユニット 2

表 2.78 ADGCTRGR レジスタ、ADGCTRGR2 レジスタに設定する A/D 起動要因比較

ビット	RX24T(S12ADF)/RX24U(S12ADF)	RX26T(S12ADHa)
TRSC[5:0] (RX24T/ RX24U)	グループ C 専用 A/D 変換開始トリガ選択ビット	グループ C A/D 変換開始トリガ選択ビット グループ C A/D 変換開始トリガ選択ビット 6
TRSC[5:0]、 TRSC6 (RX26T)	b5 b0 1 1 1 1 1 1 : トリガ要因非選択状態 0 0 0 0 0 1 : TRGA0N 0 0 0 0 1 0 : TRGA1N 0 0 0 0 1 1 : TRGA2N 0 0 0 1 0 0 : TRGA3N 0 0 0 1 0 1 : TRGA4N 0 0 0 1 1 0 : TRGA6N 0 0 0 1 1 1 : TRGA7N 0 0 1 0 0 0 : TRG0N 0 0 1 0 0 1 : TRG4AN 0 0 1 0 1 0 : TRG4BN 0 0 1 0 1 1 : TRG4AN または TRG4BN 0 0 1 1 0 0 : TRG4ABN 0 0 1 1 0 1 : TRG7AN 0 0 1 1 1 0 : TRG7BN 0 0 1 1 1 1 : TRG7AN または TRG7BN 0 1 0 0 0 0 : TRG7ABN 0 1 0 0 1 1 : TRGA9N 0 1 0 1 0 0 : TRG9N 0 1 1 0 0 1 : TRGA0N または TRG0N 0 1 1 0 1 0 : TRGA9N または TRG9N 0 1 1 0 1 1 : TRGA0N または TRGA9N 0 1 1 1 0 0 : TRG0N または TRG9N 0 1 1 1 0 1 : TMTRG0AN_0 0 1 1 1 1 0 : TMTRG0AN_1 0 1 1 1 1 1 : TMTRG0AN_2 1 0 0 0 0 0 : TMTRG0AN_3 1 0 0 0 0 1 : TRG9AEN 1 0 0 0 1 0 : TRG0AEN 1 0 0 0 1 1 : TRGA09N 1 0 0 1 0 0 : TRG09N 1 1 0 0 1 0 : GTADTRA0N 1 1 0 0 1 1 : GTADTRB0N 1 1 0 1 0 0 : GTADTRA1N 1 1 0 1 0 1 : GTADTRB1N 1 1 0 1 1 0 : GTADTRA2N 1 1 0 1 1 1 : GTADTRB2N 1 1 1 0 0 0 : GTADTRA3N 1 1 1 0 0 1 : GTADTRB3N 1 1 1 0 1 0 : GTADTRA0N または GTADTRB0N 1 1 1 0 1 1 : GTADTRA1N または GTADTRB1N 1 1 1 1 0 0 : GTADTRA2N または GTADTRB2N 1 1 1 1 0 1 : GTADTRA3N または GTADTRB3N	b6 b0 0111111 : トリガ要因非選択状態 1111111 : トリガ要因非選択状態 0000001 : TRGA0N 0000010 : TRGA1N 0000011 : TRGA2N 0000100 : TRGA3N 0000101 : TRGA4N 0000110 : TRGA6N 0000111 : TRGA7N 0001000 : TRG0N 0001001 : TRG4AN 0001010 : TRG4BN 0001011 : TRG4AN または TRG4BN 0001100 : TRG4ABN 0001101 : TRG7AN 0001110 : TRG7BN 0001111 : TRG7AN または TRG7BN 0010000 : TRG7ABN 0010011 : TRGA9N 0010100 : TRG9N 0011001 : TRGA0N または TRG0N 0011010 : TRGA9N または TRG9N 0011011 : TRGA0N または TRGA9N 0011100 : TRG0N または TRG9N 0100001 : TRG9AEN 0100010 : TRG0AEN 0100011 : TRGA09N 0100100 : TRG09N 1000000 : GTADTRA0N 1000001 : GTADTRB0N 1000010 : GTADTRA1N 1000011 : GTADTRB1N 1000100 : GTADTRA2N 1000101 : GTADTRB2N 1000110 : GTADTRA3N 1000111 : GTADTRB3N 1001000 : GTADTRA0N または GTADTRB0N 1001001 : GTADTRA1N または GTADTRB1N 1001010 : GTADTRA2N または GTADTRB2N 1001011 : GTADTRA3N または GTADTRB3N

ビット	RX24T(S12ADF)/RX24U(S12ADF)	RX26T(S12ADHa)
TRSC[5:0] (RX24T/ RX24U) TRSC[5:0]、 TRSC6 (RX26T)		1001100 : GTADTRA4N 1001101 : GTADTRB4N 1001110 : GTADTRA5N 1001111 : GTADTRB5N 1010000 : GTADTRA6N 1010001 : GTADTRB6N 1010010 : GTADTRA7N 1010011 : GTADTRB7N 1010100 : GTADTRA4N または GTADTRB4N 1010101 : GTADTRA5N または GTADTRB5N 1010110 : GTADTRA6N または GTADTRB6N 1010111 : GTADTRA7N または GTADTRB7N 0011101 : TMTRG0AN_0 0011110 : TMTRG0AN_1 0011111 : TMTRG0AN_2 0100000 : TMTRG0AN_3 0110010 : ELCTRG00N ^(注 1) ELCTRG10N ^(注 2) ELCTRG20N ^(注 3) 0110011 : ELCTRG01N ^(注 1) ELCTRG11N ^(注 2) ELCTRG21N ^(注 3) 0111010 : ELCTRG00N または ELCTRG01N ^(注 1) ELCTRG10N または ELCTRG11N ^(注 2) ELCTRG20N または ELCTRG21N ^(注 3)

注 1. ユニット 0

注 2. ユニット 1

注 3. ユニット 2

2.27 D/A コンバータ / 12 ビット D/A コンバータ

表 2.79 に D/A コンバータの概要比較を、表 2.80 に D/A コンバータのレジスタ比較を示します。

表 2.79 D/A コンバータの概要比較

項目	RX24T(DA, DAa)	RX24U(DAa)	RX26T(R12DAb)
分解能	8 ビット	8 ビット	12 ビット
出力チャンネル	【チップバージョン A の場合】 1 チャンネル 【チップバージョン B の場合】 2 チャンネル	2 チャンネル	2 チャンネル
アナログモジュールの干渉対策	<ul style="list-style-type: none"> D/A 変換と A/D 変換の干渉対策 – 12 ビット A/D コンバータ (ユニット 2) が出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、8 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。 	<ul style="list-style-type: none"> D/A 変換と A/D 変換の干渉対策 – 12 ビット A/D コンバータ (ユニット 2) が出力する 12 ビット A/D コンバータ同期 D/A 変換許可入力信号により、D/A 変換データの更新タイミングを制御する。これにより、8 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。 	<ul style="list-style-type: none"> D/A 変換と A/D 変換の干渉対策 – 12 ビット A/D コンバータ (ユニット 2) が出力する 12 ビット A/D コンバータ同期 D/A 変換許可信号により、D/A 変換データの更新タイミングを制御する。これにより、12 ビット D/A コンバータのラッシュカレント発生タイミングを許可信号で制御し、干渉による A/D 変換精度劣化を低減する。
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能
イベントリンク機能(入力)	—	—	イベント信号の入力により、チャンネル 0 の D/A 変換を開始可能
出力先切り替え	—	—	外部端子への出力と、コンパレータ C への出力を独立して制御可能

表 2.80 D/A コンバータのレジスタ比較

レジスタ	ビット	RX24T(DA, DAa)	RX24U(DAa)	RX26T(R12DAb)
DACR	DAE	—	—	D/A 許可ビット
DAADSCR (注 1)	DAADST	D/A A/D 同期変換ビット 0 : 8 ビット D/A コンバータは、12 ビット A/D コンバータ(ユニット 2)と同期変換しない(D/A 変換と A/D 変換の干渉対策の無効) 1 : 8 ビット D/A コンバータは、12 ビット A/D コンバータ(ユニット 2)と同期変換する(D/A 変換と A/D 変換の干渉対策の有効)	D/A A/D 同期変換ビット 0 : 8 ビット D/A コンバータは、12 ビット A/D コンバータ(ユニット 2)と同期変換しない(D/A 変換と A/D 変換の干渉対策の無効) 1 : 8 ビット D/A コンバータは、12 ビット A/D コンバータ(ユニット 2)と同期変換する(D/A 変換と A/D 変換の干渉対策の有効)	D/A A/D 同期変換ビット 0 : 12 ビット D/A コンバータは、12 ビット A/D コンバータ(ユニット 2)と同期変換しない(D/A 変換と A/D 変換の干渉対策の無効) 1 : 12 ビット D/A コンバータは、12 ビット A/D コンバータ(ユニット 2)と同期変換する(D/A 変換と A/D 変換の干渉対策の有効)
DADSELR	—	—	—	D/A 出力先選択レジスタ

注 1. 24T グループではチップバージョン B にのみあります。

2.28 コンパレータ C

表 2.81 にコンパレータ C の概要比較を、表 2.82 にコンパレータ C のレジスタ比較を示します。

表 2.81 コンパレータ C の概要比較

項目	RX24T(CMPC)	RX24U(CMPC)	RX26T(CMPCa)
チャンネル数	4 チャンネル (コンパレータ C0～コンパレータ C3)	4 チャンネル (コンパレータ C0～コンパレータ C3)	6 チャンネル (コンパレータ C0～コンパレータ C5)
アナログ入力電圧	<ul style="list-style-type: none"> CMPCnm 端子 (n = チャンネル番号、 m = 0～3)への入力電圧 	<ul style="list-style-type: none"> CMPCnm 端子 (n = チャンネル番号、 m = 0～3)への入力電圧 	<ul style="list-style-type: none"> CMPCnm 端子 (n = チャンネル番号、 m = 0～3)からの入力電圧
リファレンス入力電圧	<p>【チップバージョン A の場合】</p> <ul style="list-style-type: none"> CVREFC0、CVREFC1 端子への入力電圧または内蔵 D/A コンバータ 0 の出力電圧 <p>【チップバージョン B の場合】</p> <ul style="list-style-type: none"> 内蔵 D/A コンバータ 0 出力電圧または内蔵 D/A コンバータ 1 出力電圧 	<ul style="list-style-type: none"> 内蔵 D/A コンバータ 0 出力電圧または内蔵 D/A コンバータ 1 出力電圧 	<ul style="list-style-type: none"> CVREFC0、CVREFC1 端子からの入力電圧、内蔵 D/A コンバータ 0 出力電圧、または内蔵 D/A コンバータ 1 出力電圧 CVREFC0、CVREFC1 端子からの入力電圧、内蔵 D/A コンバータ 0 出力電圧、または内蔵 D/A コンバータ 1 出力電圧
比較結果	比較結果を外部出力可能	比較結果を外部出力可能	比較結果を外部出力可能
デジタルフィルタ機能	<ul style="list-style-type: none"> 3 種類のサンプリング周期の選択可能 フィルタ未使用も可能 ノイズフィルタを通した信号から割り込み要求出力、POE 要因出力の生成、GPT 内部トリガ要因出力の生成、およびレジスタを介して比較結果を読み出し可能 	<ul style="list-style-type: none"> 3 種類のサンプリング周期の選択可能 フィルタ未使用も可能 ノイズフィルタを通した信号から割り込み要求出力、POE 要因出力の生成、GPT 内部トリガ要因出力の生成、およびレジスタを介して比較結果を読み出し可能 	<ul style="list-style-type: none"> 3 種類のサンプリング周期の選択可能 フィルタ未使用も可能 ノイズフィルタを通した信号から割り込み要求出力、ELC へのイベント出力の生成、POE 要因出力の生成^(注 1)、およびレジスタを介して比較結果を読み出し可能
割り込み要求	<ul style="list-style-type: none"> 比較結果の有効エッジを検出して割り込み要求を発生 比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジを選択可能 	<ul style="list-style-type: none"> 比較結果の有効エッジを検出して割り込み要求を発生 比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジを選択可能 	<ul style="list-style-type: none"> 比較結果の有効エッジを検出して割り込み要求を発生 有効エッジは、比較結果の立ち上がりエッジ/立ち下がりエッジ/両エッジから選択可能
消費電力低減機能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能	モジュールストップ状態への遷移が可能

注 1. POE の場合はレベル検出信号のみ。POEG の場合はレベル検出信号とエッジ検出信号。

表 2.82 コンパレータ C のレジスタ比較

レジスタ	ビット	RX24T(CMPC)	RX24U(CMPC)	RX26T(CMPCa)
CMPSEL0	CMPSEL[3:0]	<p>コンパレータ入力切り替えビット</p> <ul style="list-style-type: none"> コンパレータ C0 の場合 b3 b0 0000 : 入力なし 0001 : CMPC00 を選択 0010 : CMPC01 を選択 0100 : CMPC02 を選択 1000 : CMPC03 を選択 上記以外は設定しないでください コンパレータ C1 の場合 b3 b0 0000 : 入力なし 0001 : CMPC10 を選択 0010 : CMPC11 を選択 0100 : CMPC12 を選択 1000 : CMPC13 を選択 上記以外は設定しないでください コンパレータ C2 の場合 b3 b0 0000 : 入力なし 0001 : CMPC20 を選択 0010 : CMPC21 を選択 0100 : CMPC22 を選択 1000 : CMPC23 を選択 上記以外は設定しないでください コンパレータ C3 の場合 b3 b0 0000 : 入力なし 0001 : CMPC30 を選択 0010 : CMPC31 を選択 0100 : CMPC32 を選択 1000 : CMPC33 を選択 上記以外は設定しないでください 	<p>コンパレータ入力切り替えビット</p> <ul style="list-style-type: none"> コンパレータ C0 の場合 b3 b0 0000 : 入力なし 0001 : CMPC00 を選択 0010 : CMPC01 を選択 0100 : CMPC02 を選択 1000 : CMPC03 を選択 上記以外は設定しないでください コンパレータ C1 の場合 b3 b0 0000 : 入力なし 0001 : CMPC10 を選択 0010 : CMPC11 を選択 0100 : CMPC12 を選択 1000 : CMPC13 を選択 上記以外は設定しないでください コンパレータ C2 の場合 b3 b0 0000 : 入力なし 0001 : CMPC20 を選択 0010 : CMPC21 を選択 0100 : CMPC22 を選択 1000 : CMPC23 を選択 上記以外は設定しないでください コンパレータ C3 の場合 b3 b0 0000 : 入力なし 0001 : CMPC30 を選択 0010 : CMPC31 を選択 0100 : CMPC32 を選択 1000 : CMPC33 を選択 上記以外は設定しないでください 	<p>コンパレータ入力切り替えビット</p> <ul style="list-style-type: none"> コンパレータ C0 の場合 b3 b0 0000 : 入力なし 0001 : CMPC00 を選択 0010 : CMPC01 を選択 0100 : CMPC02 を選択 1000 : CMPC03 を選択 上記以外は設定しないでください コンパレータ C1 の場合 b3 b0 0000 : 入力なし 0001 : CMPC10 を選択 0010 : CMPC11 を選択 0100 : CMPC12 を選択 1000 : CMPC13 を選択 上記以外は設定しないでください コンパレータ C2 の場合 b3 b0 0000 : 入力なし 0001 : CMPC20 を選択 0010 : CMPC21 を選択 0100 : CMPC22 を選択 1000 : CMPC23 を選択 上記以外は設定しないでください コンパレータ C3 の場合 b3 b0 0000 : 入力なし 0001 : CMPC30 を選択 0010 : CMPC31 を選択 0100 : CMPC32 を選択 1000 : CMPC33 を選択 上記以外は設定しないでください コンパレータ C4 の場合 b3 b0 0000 : 入力なし 0001 : CMPC40 を選択 0010 : CMPC41 を選択 0100 : CMPC42 を選択 1000 : CMPC43 を選択 上記以外は設定しないでください

レジスタ	ビット	RX24T(CMPC)	RX24U(CMPC)	RX26T(CMPCa)
CMPSEL0	CMPSEL[3:0]			<ul style="list-style-type: none"> コンパレータ C5 の場合 b3 b0 0000: 入力なし 0001: CMPC50 を選択 0010: CMPC51 を選択 0100: CMPC52 を選択 1000: CMPC53 を選択 上記以外は設定しないでください
CMPSEL1	CVRS[1:0] (RX24T/ RX24U) CVRS[3:0] (RX26T)	リファレンス入力電圧選択 ビット 【チップバージョン A の場合】 <ul style="list-style-type: none"> コンパレータ C1~C3 の場合 b1 b0 0 0: 入力なし 0 1: リファレンス入力電圧に CVREFC1 入力を選択 1 0: リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください コンパレータ C0 の場合 b1 b0 0 0: 入力なし 0 1: リファレンス入力電圧に CVREFC0 入力を選択 1 0: リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください 【チップバージョン B の場合】 b1 b0 0 0: 入力なし 0 1: リファレンス入力電圧に内蔵 D/A コンバータ 1 の出力を選択 1 0: リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください	リファレンス入力電圧選択 ビット b1 b0 0 0: 入力なし 0 1: リファレンス入力電圧に内蔵 D/A コンバータ 1 の出力を選択 1 0: リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 上記以外は設定しないでください	リファレンス入力電圧選択 ビット b3 b0 0000: 入力なし 0001: リファレンス入力電圧に内蔵 D/A コンバータ 1 の出力を選択 0010: リファレンス入力電圧に内蔵 D/A コンバータ 0 の出力を選択 0100: リファレンス入力電圧に CVREFC1 入力を選択 1000: リファレンス入力電圧に CVREFC0 入力を選択 上記以外は設定しないでください
CMPCTL2	—	—	—	コンパレータ制御レジスタ 2

2.29 データ演算回路

表 2.83 にデータ演算回路の概要比較を、表 2.84 にデータ演算回路のレジスタ比較を示します。

表 2.83 データ演算回路の概要比較

項目	RX24T(DOC)/RX24U(DOC)	RX26T(DOCA)
データ演算機能	16 ビットデータの比較、加算、または減算	<ul style="list-style-type: none"> 16 または 32 ビットデータの比較 (一致/不一致、大小、範囲内外) 16 または 32 ビットデータの加算、または減算
消費電力低減機能	モジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能
割り込み	<ul style="list-style-type: none"> データ比較の結果が一致または不一致のとき データ加算の結果が“FFFFh”より大きくなったとき データ減算の結果が“0000h”より小さくなったとき 	<ul style="list-style-type: none"> データ比較の結果が検出条件に合致したとき データ加算の結果が“FFFFh” (DOCR.DOPSZ = 0 の場合)、または“FFFF FFFFh” (DOCR.DOPSZ = 1 の場合)より大きくなったとき (オーバフロー) データ減算の結果が“0000h” (DOCR.DOPSZ = 0 の場合)、または“0000 0000h” (DOCR.DOPSZ = 1 の場合)より小さくなったとき (アンダフロー)
イベントリンク機能(出力)	—	<ul style="list-style-type: none"> データ比較の結果が検出条件に合致したとき データ加算の結果が“FFFFh” (DOCR.DOPSZ = 0 の場合)、または“FFFF FFFFh” (DOCR.DOPSZ = 1 の場合)より大きくなったとき (オーバフロー) データ減算の結果が“0000h” (DOCR.DOPSZ = 0 の場合)、または“0000 0000h” (DOCR.DOPSZ = 1 の場合)より小さくなったとき (アンダフロー)

表 2.84 データ演算回路のレジスタ比較

レジスタ	ビット	RX24T(DOC)/RX24U(DOC)	RX26T(DOCA)
DOCR	DCSEL (RX24T/ RX24U) DCSEL[2:0] (RX26T)	検出条件選択ビット b2 0 : 不一致を検出する 1 : 一致を検出する	検出条件選択ビット b6 b4 0 0 0 : 不一致(DODIR ≠ DODSR0) 0 0 1 : 一致(DODIR = DODSR0) 0 1 0 : 小さい(DODIR < DODSR0) 0 1 1 : 大きい(DODIR > DODSR0) 1 0 0 : 範囲内(DODSR0 < DODIR < DODSR1) 1 0 1 : 範囲外(DODIR < DODSR0, DODSR1 < DODIR) 上記以外 : 設定禁止
	DOPSZ	—	データ演算サイズ選択ビット
	DOPCIE	データ演算回路割り込み許可ビット(b4)	データ演算回路割り込み許可ビット(b7)
	DOPCF	データ演算回路フラグ	—
	DOPCFCL	DOPCFクリアビット	—
DOSR	—	—	DOC ステータスレジスタ
DOSCR	—	—	DOC ステータスクリアレジスタ
DODIR	—	DOC データインプットレジスタ DODIR は、16ビットレジスタです。	DOC データインプットレジスタ DODIR は、32 ビットレジスタです。
DODSR	—	DOC データセッティングレジスタ	—
DODSR0	—	—	DOC データセッティングレジスタ0
DODSR1	—	—	DOC データセッティングレジスタ1

2.30 RAM

表 2.85 に RAM の概要比較を、表 2.86 に RAM のレジスタ比較を示します。

表 2.85 RAM の概要比較

項目	RX24T	RX24U	RX26T
RAM 容量	最大 32K バイト (RAM0 : 32K バイト)	32K バイト (RAM0 : 32K バイト)	64K バイト
RAM アドレス	<ul style="list-style-type: none"> RAM 容量が 32K バイトの場合 RAM0 : 0000 0000h~0000 7FFFh RAM 容量が 16K バイトの場合 RAM0 : 0000 0000h~0000 3FFFh 	RAM0 : 0000 0000h~0000 7FFFh	<ul style="list-style-type: none"> RAM 容量が 64K バイトの製品 0000 0000h~0000 FFFFh RAM 容量が 48K バイトの製品 0000 0000h~0000 BFFFh
メモリバス	メモリバス 1	メモリバス 1	メモリバス 1
アクセス	<ul style="list-style-type: none"> 読み出し、書き込みともに 1 サイクルで動作 RAM 有効/無効選択可能 	<ul style="list-style-type: none"> 読み出し、書き込みともに 1 サイクルで動作 RAM 有効/無効選択可能 	<ul style="list-style-type: none"> 読み出し/書き込みともに 1 サイクルで動作 RAM 有効/無効選択可能
消費電力低減機能	RAM0 をモジュールストップ状態への設定が可能	RAM0 をモジュールストップ状態への設定が可能	モジュールストップ状態への遷移が可能
エラーチェック機能	—	—	<ul style="list-style-type: none"> パリティチェック : 1 ビット誤り検出 エラー発生時、ノンマスカブル割り込み、または割り込みを発生

表 2.86 RAM のレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX26T
RAMMODE	—	—	RAM 動作モード制御レジスタ
RAMSTS	—	—	RAM エラーステータスレジスタ
RAMECAD	—	—	RAM エラーアドレスキャプチャレジスタ
RAMPRCR	—	—	RAM プロテクトレジスタ

2.31 フラッシュメモリ

表 2.87 にフラッシュメモリの概要比較を、表 2.88 にフラッシュメモリのレジスタ比較を示します。

表 2.87 フラッシュメモリの概要比較

項目		RX24T	RX24U	RX26T
共通	プログラム/イレーズ方式	<ul style="list-style-type: none"> 以下のソフトウェアコマンドを実装 <ul style="list-style-type: none"> プログラム、 ブランクチェック、 ブロックイレーズ、 全ブロックイレーズ 	<ul style="list-style-type: none"> 以下のソフトウェアコマンドを実装 <ul style="list-style-type: none"> プログラム、 ブランクチェック、 ブロックイレーズ、 全ブロックイレーズ 	<ul style="list-style-type: none"> FACI コマンド発行領域 (007E 0000h) に設定した FACI コマンドで、コードフラッシュメモリ/データフラッシュメモリのプログラム/イレーズが可能 フラッシュメモリ プログラムによるシリアル インタフェース通信を介したプログラム/イレーズ (シリアルプログラミング) ユーザプログラムによるフラッシュメモリのプログラム/イレーズ (セルフプログラミング)
	セキュリティ機能	フラッシュメモリの不正改ざん/不正リードを防止	フラッシュメモリの不正改ざん/不正リードを防止	フラッシュメモリの不正改ざん/不正リードを防止
	プロテクション機能	フラッシュメモリの誤書き換えを防止 (ソフトウェアプロテクション、スタートアッププログラム保護機能、エリアプロテクションによるプロテクト)	フラッシュメモリの誤書き換えを防止 (ソフトウェアプロテクション、スタートアッププログラム保護機能、エリアプロテクションによるプロテクト)	フラッシュメモリの誤書き換えを防止 (ソフトウェアプロテクション、 エラープロテクション 、スタートアッププログラム保護機能、エリアプロテクションによるプロテクト)
	バックグラウンドオペレーション (BGO) 機能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能	E2 データフラッシュの書き換え中に、ROM 上に配置されたプログラムを実行可能	<ul style="list-style-type: none"> コードフラッシュメモリのプログラム/イレーズ中にコードフラッシュメモリのリードが可能 コードフラッシュメモリのプログラム/イレーズ中にデータフラッシュメモリのリードが可能 データフラッシュメモリのプログラム/イレーズ中にコードフラッシュメモリのリードが可能
	その他の機能	セルフプログラミング中の割り込み受け付け可能	セルフプログラミング中の割り込み受け付け可能	セルフプログラミング中の割り込み受け付け可能

項目		RX24T	RX24U	RX26T
共通	オンボードプログラミング (シリアルプログラミング/セルフプログラミング)	<ul style="list-style-type: none"> ブートモード (SCI インタフェース) <ul style="list-style-type: none"> シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1)を調歩同期式モードで使用 ユーザ領域とデータ領域を書き換え可能 ブートモード (FINE インタフェース) <ul style="list-style-type: none"> FINE を使用 ユーザ領域とデータ領域を書き換え可能 セルフプログラミング (シングルチップモード) <ul style="list-style-type: none"> ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能 	<ul style="list-style-type: none"> ブートモード (SCI インタフェース) <ul style="list-style-type: none"> シリアルコミュニケーションインタフェースのチャンネル 1 (SCI1)を調歩同期式モードで使用 ユーザ領域とデータ領域を書き換え可能 ブートモード (FINE インタフェース) <ul style="list-style-type: none"> FINE を使用 ユーザ領域とデータ領域を書き換え可能 セルフプログラミング (シングルチップモード) <ul style="list-style-type: none"> ユーザプログラム内のフラッシュ書き換えルーチンによるユーザ領域とデータ領域の書き換えが可能 	<ul style="list-style-type: none"> ブートモード (SCI インタフェース)によるプログラム/イレーズ <ul style="list-style-type: none"> 調歩同期式シリアルインタフェース(SCI1)を使用 通信速度は自動調整 ブートモード (FINE インタフェース)によるプログラム/イレーズ <ul style="list-style-type: none"> FINE を使用 シングルチップモードによるプログラム/イレーズ <ul style="list-style-type: none"> ユーザプログラム中のコードフラッシュメモリ/データフラッシュメモリ書き換えルーチンによるプログラム/イレーズが可能
	ユニーク ID	本 MCU 個体ごとの 16 バイト長の ID コード	本 MCU 個体ごとの 16 バイト長の ID コード	本 MCU 個体ごとの 12 バイト長の ID コード
ROM (RX24T/RX24U) コードフラッシュメモリ (RX26T)	メモリ容量	<ul style="list-style-type: none"> ユーザ領域 : 最大 512K バイト 	<ul style="list-style-type: none"> ユーザ領域 : 最大 512K バイト 	<ul style="list-style-type: none"> 最大 512K バイト
	アドレス	<ul style="list-style-type: none"> 容量が 512K バイトの場合 <ul style="list-style-type: none"> FFF8 0000h ~ FFFF FFFFh 容量が 384K バイトの場合 <ul style="list-style-type: none"> FFFA 0000h ~ FFFF FFFFh 容量が 256K バイトの場合 <ul style="list-style-type: none"> FFFC 0000h ~ FFFF FFFFh 容量が 128K バイトの場合 <ul style="list-style-type: none"> FFFE 0000h ~ FFFF FFFFh 	<ul style="list-style-type: none"> 容量が 512K バイトの場合 <ul style="list-style-type: none"> FFF8 0000h ~ FFFF FFFFh 容量が 384K バイトの場合 <ul style="list-style-type: none"> FFFA 0000h ~ FFFF FFFFh 容量が 256K バイトの場合 <ul style="list-style-type: none"> FFFC 0000h ~ FFFF FFFFh 	<ul style="list-style-type: none"> 容量が 512K バイトの場合 <ul style="list-style-type: none"> リニアモード <ul style="list-style-type: none"> FFF8 0000h ~ FFFF FFFFh デュアルモード (BANKSEL.BANKSWP[2:0] = 111b の場合) <ul style="list-style-type: none"> バンク 1 : FFF8 0000h ~ FFFB FFFFh バンク 0 : FFFC 0000h ~ FFFF FFFFh 容量が 256K バイトの場合 <ul style="list-style-type: none"> FFFC 0000h ~ FFFF FFFFh 容量が 128K バイトの場合 <ul style="list-style-type: none"> FFFE 0000h ~ FFFF FFFFh
	ROM キャッシュ	<ul style="list-style-type: none"> 容量 : 2K バイト 	<ul style="list-style-type: none"> 容量 : 2K バイト 	—

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

項目		RX24T	RX24U	RX26T
ROM (RX24T/ RX24U) コードフラ ッシュメモリ (RX26T)	リード サイクル	<ul style="list-style-type: none"> ICLK\leq32MHz 時： ROM のウェイトサイクル なし ICLK>32MHz 時： ROM のウェイトサイクル あり 	<ul style="list-style-type: none"> ICLK\leq32MHz 時： ROM のウェイトサイクル なし ICLK>32MHz 時： ROM のウェイトサイクル あり 	1 サイクル
	イレーズ後 の値	FFh	FFh	FFh
	デュアルバ ンク機能	—	—	デュアルバンク構成を用いて、 書き換え動作中の中断に対して 安全な更新を行うことが可能 <ul style="list-style-type: none"> リニアモード：コード フラッシュメモリを 1 領域 として使用するモード デュアルモード：コード フラッシュメモリを 2 領域 に分割して使用するモード
	Trusted Memory (TM)機能	—	—	コードフラッシュメモリに対す る不正リード防止 <ul style="list-style-type: none"> リニアモード：ブロック 8、9 デュアルモード：ブロック 8、9、30、31
	プログラム /イレーズ 単位	<ul style="list-style-type: none"> ユーザ領域の書き込み 単位：8 バイト ユーザ領域の消去単位： ブロック単位 	<ul style="list-style-type: none"> ユーザ領域の書き込み 単位：8 バイト ユーザ領域の消去単位： ブロック単位 	<ul style="list-style-type: none"> プログラム：128 バイト イレーズ：ブロック単位
	オフボード プログラミ ング(パラ レルプログ ラムによる プログラム /イレーズ)	本 MCU に対応した フラッシュプログラマ (シリアルプログラマ、 パラレルプログラマ)を使用 して、ユーザ領域の書き換え が可能	本 MCU に対応した フラッシュプログラマ (シリアルプログラマ、 パラレルプログラマ)を使用 して、ユーザ領域の書き換え が可能	—
E2 データ フラッシュ (RX24T/ RX24U) データフ ラッシュ メモリ (RX26T)	メモリ容量	<ul style="list-style-type: none"> データ領域：8K バイト 	<ul style="list-style-type: none"> データ領域：8K バイト 	<ul style="list-style-type: none"> 16K バイト
	アドレス	0010 0000h~0010 1FFFh	0010 0000h~0010 1FFFh	0010 0000h~0010 3FFFh
	リード サイクル	—	—	16 ビット、8 ビットアクセス 時には FCLK 8 サイクルで リード
	イレーズ後 の値	FFh	FFh	不定値
	プログラム /イレーズ 単位	<ul style="list-style-type: none"> データ領域へのプログラ ム：1 バイト データ領域のイレーズ： ブロック単位 	<ul style="list-style-type: none"> データ領域へのプログラ ム：1 バイト データ領域のイレーズ： ブロック単位 	<ul style="list-style-type: none"> プログラム：4 バイト イレーズ：ブロック単位
	オフボード プログラミ ング(パラ レルプログ ラムによる プログラム /イレーズ)	本 MCU に対応した フラッシュプログラマ (シリアルプログラマ、 パラレルプログラマ)を 使用して、データ領域の 書き換えが可能	本 MCU に対応した フラッシュプログラマ (シリアルプログラマ、 パラレルプログラマ)を 使用して、データ領域の 書き換えが可能	—

表 2.88 フラッシュメモリのレジスタ比較

レジスタ	ビット	RX24T/RX24U	RX26T
FWEPROR	—	—	フラッシュ P/E プロテクトレジスタ
FASTAT	—	—	フラッシュアクセスステータスレジスタ
FAEINT	—	—	フラッシュアクセスエラー割り込み許可レジスタ
FRDYIE	—	—	フラッシュレディ割り込み許可レジスタ
FSADDR	—	—	FACI コマンド処理開始アドレスレジスタ
FEADDR	—	—	FACI コマンド処理終了アドレスレジスタ
FSTATR	—	—	フラッシュステータスレジスタ
FENTRYR	—	—	フラッシュ P/E モードエントリレジスタ
FSUINTR	—	—	フラッシュシーケンサ設定初期化レジスタ
FCMDR	—	—	FACI コマンドレジスタ
FPESTAT	—	—	フラッシュ P/E ステータスレジスタ
FBCCNT	—	—	データフラッシュブランクチェック制御レジスタ
FBCSTAT	—	—	データフラッシュブランクチェックステータスレジスタ
FPSADDR	—	—	データフラッシュ書き込み開始アドレスレジスタ
FAWMON	—	—	フラッシュアクセスウィンドウモニタレジスタ
FCPSR	—	—	フラッシュシーケンサ処理切り替えレジスタ
FPCKAR	—	—	フラッシュシーケンサ処理クロック周波数通知レジスタ
FSUACR	—	—	スタートアップ領域コントロールレジスタ
DFLCTL	—	E2 データフラッシュ制御レジスタ	—
FENTRYR	—	フラッシュ P/E モードエントリレジスタ	—
FPR	—	プロテクト解除レジスタ	—
FPSR	—	プロテクト解除ステータスレジスタ	—
FPMCR	—	フラッシュ P/E モード制御レジスタ	—
FISR	—	フラッシュ初期設定レジスタ	—
FRESETR	—	フラッシュリセットレジスタ	—
FASR	—	フラッシュ領域選択レジスタ	—
FCR	—	フラッシュ制御レジスタ	—
FEXCR	—	フラッシュエクストラ領域制御レジスタ	—
FSARH	—	フラッシュ処理開始アドレスレジスタ H	—
FSARL	—	フラッシュ処理開始アドレスレジスタ L	—
FEARH	—	フラッシュ処理終了アドレスレジスタ H	—
FEARL	—	フラッシュ処理終了アドレスレジスタ L	—
FWBn	—	フラッシュライトバッファ n レジスタ (n = 0~3)	—
FSTATR0	—	フラッシュステータスレジスタ 0	—
FSTATR1	—	フラッシュステータスレジスタ 1	—
FEAMH	—	フラッシュエラーアドレスモニタレジスタ H	—
FEAML	—	フラッシュエラーアドレスモニタレジスタ L	—

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

レジスタ	ビット	RX24T/RX24U	RX26T
FSCMR	—	フラッシュスタートアップ設定モニタレジスタ	—
FAWSMR	—	フラッシュアクセスウィンドウ開始アドレスモニタレジスタ	—
FAWEMR	—	フラッシュアクセスウィンドウ終了アドレスモニタレジスタ	—
UIDRn	—	ユニーク ID レジスタ n (n = 0~3)	ユニーク ID レジスタ n (n = 0~2)
ROMCE	—	ROM キャッシュ許可レジスタ	—
ROMCIV	—	ROM キャッシュ無効化レジスタ	—

2.32 パッケージ

表 2.89 に示す通り、一部パッケージの外形図やパッケージ展開に差分がありますので、基板設計時には留意ください。

表 2.89 パッケージ

パッケージタイプ	RENESAS Code		
	RX24T	RX24U	RX26T
144 ピン LFQFP	×	○	×
80 ピン LQFP	○	×	×
80 ピン LFQFP	○	×	○
64 ピン LQFP	○	×	×
64 ピン LFQFP	○	×	○
64 ピン HWQFN	×	×	○
48 ピン LFQFP	×	×	○
48 ピン HWQFN	×	×	○
32 ピン HWQFN	×	×	○

○ : パッケージあり(RENESAS Code は省略)、× : パッケージなし

3. 端子機能の比較

以下に端子機能の比較、および電源、クロック、システム制御端子の比較を示します。いずれかのグループにしか存在しない項目は青字に、両方のグループに存在するが相違点がある項目は赤字にしています。仕様に相違点がない項目は黒字にしています。

3.1 100 ピン LFQFP パッケージ (RX24T : チップバージョン A)

表 3.1 に 100 ピン LFQFP パッケージ端子機能の比較(RX24T : チップバージョン A)を示します。

表 3.1 100 ピン LFQFP パッケージ端子機能の比較(RX24T : チップバージョン A)

100 ピン LFQFP	RX24T (チップバージョン A)	RX26T
1	PE5/IRQ0	PE5/MTIOC9D/MTIOC9D#/GTIOC3A/GTETRGB/ GTIOC3A#/GTETRGD/SCK009/CTS009#/ RTS009#/SS009#/TXDB009/IRQ0/ADST0
2	P02/MTIOC9D/CTS1#/RTS1#/SS1#/IRQ5/ ADST0	EMLE/PN7/MTIOC9D/MTIOC9D#/IRQ5/ADST0
3	VSS	VSS
4	P00/IRQ2/ADST1	P00/MTIOC9A/MTIOC9A#/CACREF/GTIU/TIC3/ RXD12/SMISO12/SSCL12/RXDX12/RXD009/ SMISO009/SSCL009/IRQ2/ADST1/COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED/PN6
7	P01/POE12#/IRQ4/ADST2	P01/MTIOC9C/MTIOC9C#/POE12#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/GTIW/ TXD12/SMOSI12/SSDA12/TXDX12/SIOX12/ TXD009/TXDA009/SMOSI009/SSDA009/IRQ4/ ADST2/COMP1
8	PE4/MTCLKC/POE10#/IRQ1	PE4/MTCLKC/MTCLKC#/POE10#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/SCK009/ TXDB009/IRQ1
9	PE3/MTCLKD/POE11#/IRQ2	PE3/MTCLKD/MTCLKD#/POE11#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/CTS009#/ RTS009#/SS009#/DE009/IRQ2
10	RES#	RES#
11	XTAL/P37	XTAL/P37/RXD5/SMISO5/SSCL5
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36/TXD5/SMOSI5/SSDA5
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI/IRQ0
16	PE1/MTIOC9D/TMO5/CTS5#/RTS5#/SS5#/ SSLA3	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/CTS12#/RTS12#/SS12#/SSLA3/ SSL03/IRQ15
17	PE0/MTIOC9B/TMC11/TMC15/SSLA2	PE0/MTIOC9B/MTIOC9B#/TMC11/TMC15/GTIV/ RXD5/SMISO5/SSCL5/SSLA2/SSL02/CRX0/ IRQ7
18	PD7/MTIOC9A/TMRI1/TMRI5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ GTIU/TXD5/SMOSI5/SSDA5/SCK009/TXD008/ TXDA008/SMOSI008/SSDA008/TXDB009/ SSLA1/SSL01/CTX0/IRQ8

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX26T
19	PD6/MTIOC9C/TMO1/CTS1#/RTS1#/SS1#/ SSLA0/IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/TMO1/ GTIOC0B/GTIOC3B/GTIOC0B#/GTIOC3B#/ GTIW/CTS1#/RTS1#/SS1#/RXD12/SMISO12/ SSCL12/RDX12/CTS011#/RTS011#/SS011#/ DE011/SSLA0/SSL00/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ IRQ3	TDI/PD5/TMRI0/TMRI6/GTIOC1A/GTETRGA/ GTIOC1A#/GTIOC7A/RXD1/SMISO1/SSCL1/ RXD011/SMISO011/SSCL011/SSL00/IRQ6
21	PD4/TMC10/TMC16/SCK1/IRQ2	TCK/PD4/TMC10/TMC16/GTIOC1B/GTETRGB/ GTIOC1B#/SCK1/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/SCK011/TXDB011/SSL02/IRQ2
22	PD3/TMO0/TXD1/SMOSI1/SSDA1	TDO/PD3/TMO0/GTIOC2A/GTETRGC/ GTIOC2A#/GTIOC7B/TXD1/SMOSI1/SSDA1/ TXD011/TXDA011/SMOSI011/SSDA011/MOSI0
23	PD2/TMC11/TMO4/SCK5/MOSIA	PD2/TMC11/TMO4/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/SCK5/SCK008 /TXDB008/MOSIA/MOSI0
24	PD1/TMO2/MISOA	PD1/TMO2/GTIOC3A/GTIOC0B/GTIOC3A#/ GTIOC0B#/RXD008/SMISO008/SSCL008/ MISOA/MISO0
25	PD0/TMO6/RSPCKA	PD0/TMO6/GTIOC3B/GTIOC1A/GTIOC3B#/ GTIOC1A#/TXD008/TXDA008/SMOSI008/ SSDA008/RSPCKA/RSPCK0
26	PB7/SCK5	PB7/GTIOC1B/GTIOC1B#/SCK5/SCK12/ SCK011/TXDB011/SSL03
27	PB6/RXD5/SMISO5/SSCL5/IRQ5	PB6/GTIOC2A/GTIOC3A/GTIOC2A#/ GTIOC3A#/TOC0/RXD5/SMISO5/SSCL5/ RXD12/SMISO12/SSCL12/RDX12/RXD011/ SMISO011/SSCL011/MISO0/CRX0/IRQ2
28	PB5/TXD5/SMOSI5/SSDA5	PB5/GTIOC2B/GTIOC3B/GTIOC2B#/ GTIOC3B#/TIC0/TXD5/SMOSI5/SSDA5/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/TXD011/ TXDA011/SMOSI011/SSDA011/RSPCK0/CTX0
29	VCC	VCC
30	PB4/POE8#/CTS5#/RTS5#/SS5#/IRQ3	PB4/POE8#/GTETRGA/GTETRGB/GTETRGC/ GTETRGD/GTCTPPO0/CTS5#/RTS5#/SS5#/ RXD12/SMISO12/SSCL12/RDX12/CTS011#/ RTS011#/SS011#/SCK011/TXDB011/MISOA/ SSL01/CRX0/IRQ3
31	VSS	VSS
32	PB3/MTIOC0A/CACREF/SCK6/RSPCKA	PB3/MTIOC0A/MTIOC0A#/CACREF/ GTIU/TOC1/SCK6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTS009#/RTS009#/SS009#/ DE009/RSPCKA/CTX0/IRQ9
33	PB2/MTIOC0B/TMRI0/ADSM0/TXD6/ SMOSI6/SSDA6/SDA0	PB2/MTIOC0B/MTIOC0B#/TMRI0/GTADSM0/ GTIOC7A/GTIOC7A#/GTIV/TIC1/TXD6/ SMOSI6/SSDA6/SDA0/SDA00/ADSM0
34	PB1/MTIOC0C/TMC10/ADSM1/RXD6/ SMISO6/SSCL6/SCL0	PB1/MTIOC0C/MTIOC0C#/TMC10/GTADSM1/ GTIOC7B/GTIOC7B#/GTIW/TOC2/RXD6/ SMISO6/SSCL6/SCL0/SCL00/IRQ4/ADSM1

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX26T
35	PB0/MTIOC0D/TMO0/TXD6/SMOSI6/ SSDA6/MOSIA/ADTRG2#	PB0/MTIOC0D/ MTIOC0D# /TMO0/ TIC2 / TXD6/SMOSI6/SSDA6/ TXD008 / TXDA008 / SMOSI008 / SSDA008 / CTS011# / RTS011# / SS011# / DE011 /MOSIA/ MOSI0 / IRQ8 /ADTRG2#
36	PA5/MTIOC1A/TMCI3/RXD6/SMISO6/ SSCL6/MISOA/IRQ1/ADTRG1#	PA5/MTIOC1A/ MTIOC1A# /TMCI3/RXD6/ SMISO6/SSCL6/ RXD008 / SMISO008 / SSCL008 / MISOA/ MISO0 /IRQ1/ADTRG1#
37	PA4/MTIOC1B/TMCI7/SCK6/RSPCKA/ ADTRG0#	PA4/MTIOC1B/ MTIOC1B# /TMCI7/SCK6/ TXD008 / TXDA008 / SMOSI008 / SSDA008 / RSPCKA/ RSPCK0 /ADTRG0#
38	PA3/MTIOC2A/TMRI7/SSLA0	PA3/MTIOC2A/ MTIOC2A# /TMRI7/ GTADSM0 / TXD009 / TXDA009 / SMOSI009 / SSDA009 / SCK008 / TXDB008 / SSLA0 / SSL00
39	PA2/MTIOC2B/TMO7/CTS6#/RTS6#/SS6#/ SSLA1	PA2/MTIOC2B/ MTIOC2B# /TMO7/ GTADSM1 / CTS6#/RTS6#/SS6#/ RXD009 / SMISO009 / SSCL009 / SSLA1 / SSL01
40	PA1/MTIOC6A/TMO4/SSLA2/ADTRG0#	PA1/MTIOC6A/ MTIOC6A# /TMO4/ GTCPP04 / TXD009 / TXDA009 / SMOSI009 / SSDA009 / RXD011 / SMISO011 / SSCL011 / SSLA2 / SSL02 / CRX0 / IRQ14 /ADTRG0#
41	PA0/MTIOC6C/TMO2/SSLA3	PA0/MTIOC6C/ MTIOC6C# /TMO2/ SCK009 / TXD011 / TXDA011 / SMOSI011 / SSDA011 / TXDB009 / SSLA3 / SSL03 / CTX0
42	VCC	VCC
43	P96/POE4#/IRQ4	P96/POE4#/ GTETRGA / GTETRGB / GTETRGC / GTETRGD / GTCPP04 / CTS008# / RTS008# / SS008# / DE008 / SSL03 / RSPCK0 /IRQ4
44	VSS	VSS
45	P95/MTIOC6B	P95/MTIOC6B/ MTIOC1A / MTIOC6B# / MTIOC1A# /TMCI3/ GTIOC4A / GTIOC7A / GTIOC4A# / GTIOC7A# / GTOUUP / RXD6 / SMISO6/SSCL6/ RXD008 / SMISO008 / SSCL008 / MISOA / SSL02 / MISO0 /IRQ1/ADTRG1#
46	P94/MTIOC7A	P94/MTIOC7A/ MTIOC2A / MTIOC7A# / MTIOC2A# /TMRI7/ GTIOC5A / GTADSM0 / GTIOC5A# / GTOVUP / TXD009 / TXDA009 / SMOSI009 / SSDA009 / SCK008 / TXDB008 / SSLA0 / SSL00
47	P93/MTIOC7B	P93/MTIOC7B/ MTIOC6A / MTIOC7B# / MTIOC6A# /TMO4/ GTIOC6A / GTIOC6A# / GTOWUP / TXD009 / TXDA009 / SMOSI009 / SSDA009 / RXD011 / SMISO011 / SSCL011 / SSLA2 / SSL02 / MOSI0 / CRX0 / IRQ14 /ADTRG0#
48	P92/MTIOC6D	P92/MTIOC6D/ MTIOC6C / MTIOC6D# / MTIOC6C# /TMO2/ GTIOC4B / GTIOC7B / GTIOC4B# / GTIOC7B# / GTOULO / SCK009 / TXD011 / TXDA011 / SMOSI011 / SSDA011 / TXDB009 / SSLA3 / SSL03 / MISO0 / CTX0
49	P91/MTIOC7C	P91/MTIOC7C/ MTIOC7C# / GTIOC5B / GTIOC5B# / GTOVLO / RXD5 / SMISO5 / SSCL5 / RSPCK0

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX26T
50	P90/MTIOC7D	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC6B#/ GTOWLO/TXD5/SMOSI5/SSDA5/SSL01
51	P76/MTIOC4D	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#/GTOWLO/SSL03
52	P75/MTIOC4C	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#/GTOWLO/SSL02
53	P74/MTIOC3D	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#/GTOWLO/SSL01
54	P73/MTIOC4B	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#/GTOWUP/SSL00
55	P72/MTIOC4A	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/ GTIOC1A#/GTIOC5A#/GTOWUP/MOSI0
56	P71/MTIOC3B	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/ GTIOC0A#/GTIOC4A#/GTOWUP/MISO0
57	P70/POE0#/IRQ5	P70/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/ TMR16/POE0#/GTETRG/GTETRGB/GTETRG/CT/ GTETRGD/GTETRGD/SCK5/CTS009#/RTS009#/ SS009#/DE009/SSLA0/RSPCK0/IRQ5
58	P33/MTIOC3A/MTCLKA/TMO0/SSLA3	P33/MTIOC3A/MTCLKA/MTIOC3A#/MTCLKA#/ TMO0/GTIOC3B/GTIOC7B/GTIOC3B#/ GTIOC7B#/GTIOC7B#/SSLA3/SSL03/IRQ13
59	P32/MTIOC3C/MTCLKB/TMO6/SSLA2	P32/MTIOC3C/MTCLKB/MTIOC3C#/ MTCLKB#/TMO6/GTIOC3A/GTIOC7A/ GTIOC3A#/GTIOC7A#/SSLA2/SSL02/IRQ12
60	VCC	VCC
61	P31/MTIOC0A/MTCLKC/TMR16/SSLA1/IRQ6	P31/MTIOC0A/MTCLKC/MTIOC0A#/ MTCLKC#/TMR16/GTIU/SSLA1/SSL01/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTCLKD/TMC16/SSLA0/ IRQ7/COMP3	P30/MTIOC0B/MTCLKD/MTIOC0B#/MTCLKD#/ TMC16/GTIV/SCK008/CTS008#/RTS008#/ SS008#/DE008/SSLA0/SSL00/IRQ7/COMP3
64	P24/MTIC5U/TMC12/TMO6/RSPCKA/ COMP0	P27/MTIOC1A/MTIOC0C/MTIOC1A#/ MTIOC0C#/TMO2/TMO6/POE9#/RSPCKA/ RSPCK0/IRQ15
65	P23/MTIC5V/TMO2/CACREF/MOSIA/ COMP1	P24/MTIC5U/MTIC5U#/TMC12/TMO6/CTS008#/ RTS008#/SS008#/SCK008/DE008/RSPCKA/ RSPCK0/IRQ4/COMP0
66	P22/MTIC5W/TMR12/TMO4/MISOA/ ADTRG2#/COMP2	P23/MTIC5V/MTIC5V#/TMO2/CACREF/TXD12/ SMOSI12/SSDA12/TXD12/SIOX12/TXD008/ TXDA008/SMOSI008/SSDA008/MOSIA/MOSI0/ CTX0/IRQ11/COMP1
67	P21/MTCLKA/MTIOC9A/TMC14/IRQ6/ ADTRG1#/AN116/CVREFC1	P22/MTIC5W/MTCLKD/MTIC5W#/MTCLKD#/ TMR12/TMO4/MTIOC9B/GTIV/RXD12/SMISO12/ SSCL12/RXD12/RXD008/SMISO008/SSCL008/ SCK008/TXDB008/MISOA/MISO0/CRX0/IRQ10/ ADTRG2#/COMP2
68	P20/MTCLKB/MTIOC9C/TMR14/IRQ7/ ADTRG0#/AN016/CVREFC0	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/ TMC14/TMO6/GTIU/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/TXD008/TXDA008/SMOSI008/ SSDA008/MOSIA/MOSI0/IRQ6/AN217/ ADTRG1#/COMP5

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン A)	RX26T
69	P65/AN205	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMRI4/TMO2/GTIW/CTS008#/RTS008#/SS008#/ RXD008/SMISO008/SSCL008/DE008/RSPCKA/ RSPCK0/IRQ7/AN216/ADTRG0#/COMP4
70	P64/AN204	P65/IRQ9/AN211/CMPC53/DA1
71	AVCC2	P64/IRQ8/AN210/CMPC33/DA0
72	VREF	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/IRQ6/AN208/CMPC43
76	P61/AN201/IRQ5	P61/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/IRQ2/AN202/CMPC22/CVREFC1
80	P53/AN209/IRQ1	P53/IRQ1/AN201/CMPC12/CVREFC0
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P51/AN207	P51/AN205/CMPC52
83	P50/AN206	P50/AN204/CMPC42
84	P47/AN103	P47/AN103
85	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P46/AN102/CMPC50/CMPC51
86	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	P45/AN101/CMPC40/CMPC41
87	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P44/AN100/CMPC30/CMPC31
88	P43/AN003	P43/AN003
89	P42/AN002	P42/AN002/CMPC20/CMPC21
90	P41/AN001	P41/AN001/CMPC10/CMPC11
91	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	P40/AN000/CMPC00/CMPC01
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/TMO4/SCK6	P82/MTIC5U/MTIC5U#/TMO4/SCK6/SCK12/ IRQ3/COMP5
97	P81/MTIC5V/TMCI4/TXD6/SMOSI6/SSDA6	P81/MTIC5V/MTIC5V#/TMCI4/TXD6/SMOSI6/ SSDA6/TXD12/SMOSI12/SSDA12/TXDX12/ SIOX12/COMP4
98	P80/MTIC5W/TMRI4/RXD6/SMISO6/SSCL6	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/SMISO6/ SSCL6/RXD12/SMISO12/SSCL12/RXDX12/ IRQ5/COMP3
99	P11/MTIOC3A/MTCLKC/TMO3/IRQ1	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ TMO3/POE9#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/GTCPP00/TOC3/ SCK009/SCK008/TXDB009/IRQ1
100	P10/MTIOC9B/MTCLKD/TMRI3/POE12#/ CTS6#/RTS6#/SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/MTCLKD#/ TMRI3/POE12#/GTIOC3A/GTETRGA/GTIOC3A#/ GTETRGD/GTIV/TIC3/CTS6#/RTS6#/SS6#/ TXD009/TXDA009/SMOSI009/SSDA009/IRQ0

3.2 100 ピン LFQFP パッケージ (RX24T : チップバージョン B)

表 3.2 に 100 ピン LFQFP パッケージ端子機能の比較(RX24T : チップバージョン B)を示します。

表 3.2 100 ピン LFQFP パッケージ端子機能の比較(RX24T : チップバージョン B)

100 ピン LFQFP	RX24T (チップバージョン B)	RX26T
1	PE5/IRQ0	PE5/MTIOC9D/MTIOC9D#/GTIOC3A/GTETRGB/ GTIOC3A#/GTETRGD/SCK009/CTS009#/ RTS009#/SS009#/TXDB009/IRQ0/ADST0
2	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0	EMLE/PN7/MTIOC9D/MTIOC9D#/IRQ5/ADST0
3	VSS	VSS
4	P00/IRQ2/ADST1	P00/MTIOC9A/MTIOC9A#/CACREF/GTIU/TIC3/ RXD12/SMISO12/SSCL12/RXD12/RXD009/ SMISO009/SSCL009/IRQ2/ADST1/COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED/PN6
7	P01/POE12#/IRQ4/ADST2	P01/MTIOC9C/MTIOC9C#/POE12#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/GTIW/ TXD12/SMOSI12/SSDA12/TXD12/SIOX12/ TXD009/TXDA009/SMOSI009/SSDA009/IRQ4/ ADST2/COMP1
8	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1	PE4/MTCLKC/MTCLKC#/POE10#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/SCK009/ TXDB009/IRQ1
9	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2	PE3/MTCLKD/MTCLKD#/POE11#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/CTS009#/ RTS009#/SS009#/DE009/IRQ2
10	RES#	RES#
11	XTAL/P37	XTAL/P37/RXD5/SMISO5/SSCL5
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36/TXD5/SMOSI5/SSDA5
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI/IRQ0
16	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/CTS12#/RTS12#/SS12#/SSLA3/ SSL03/IRQ15
17	PE0/MTIOC9B/MTIOC9B#/TMC11/TMC15/ RXD5/SMISO5/SSCL5/SSLA2	PE0/MTIOC9B/MTIOC9B#/TMC11/TMC15/GTIV/ RXD5/SMISO5/SSCL5/SSLA2/SSL02/CRX0/ IRQ7
18	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/ SSDA5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ GTIU/TXD5/SMOSI5/SSDA5/SCK009/TXD008/ TXDA008/SMOSI008/SSDA008/TXDB009/ SSLA1/SSL01/CTX0/IRQ8
19	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/SSLA0/ IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/TMO1/ GTIOC0B/GTIOC3B/GTIOC0B#/GTIOC3B#/ GTIW/CTS1#/RTS1#/SS1#/RXD12/SMISO12/ SSCL12/RXD12/CTS011#/RTS011#/SS011#/ DE011/SSLA0/SSL00/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/GTECLKA/ RXD1/SMISO1/SSCL1/IRQ3	TDI/PD5/TMRI0/TMRI6/GTIOC1A/GTETRGA/ GTIOC1A#/GTIOC7A/RXD1/SMISO1/SSCL1/ RXD011/SMISO011/SSCL011/SSL00/IRQ6

100 ピン LFQFP	RX24T (チップバージョン B)	RX26T
21	PD4/TMC10/TMC16/GTECLKB/SCK1/IRQ2	TCK/PD4/TMC10/TMC16/GTIOC1B/GTETRGB/ GTIOC1B#/SCK1/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/SCK011/TXDB011/SSL02/IRQ2
22	PD3/TMO0/GTECLKC/TXD1/SMOSI1/SSDA1	TDO/PD3/TMO0/GTIOC2A/GTETRGC/ GTIOC2A#/GTIOC7B/TXD1/SMOSI1/SSDA1/ TXD011/TXDA011/SMOSI011/SSDA011/MOSIO
23	PD2/TMC11/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA	PD2/TMC11/TMO4/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/SCK5/SCK008 /TXDB008/MOSIA/MOSIO
24	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA	PD1/TMO2/GTIOC3A/GTIOC0B/GTIOC3A#/ GTIOC0B#/RXD008/SMISO008/SSCL008/ MISOA/MISO0
25	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA	PD0/TMO6/GTIOC3B/GTIOC1A/GTIOC3B#/ GTIOC1A#/TXD008/TXDA008/SMOSI008/ SSDA008/RSPCKA/RSPCK0
26	PB7/GTIOC1B/GTIOC1B#/SCK5	PB7/GTIOC1B/GTIOC1B#/SCK5/SCK12/ SCK011/TXDB011/SSL03
27	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/IRQ5	PB6/GTIOC2A/GTIOC3A/GTIOC2A#/ GTIOC3A#/TOC0/RXD5/SMISO5/SSCL5/ RXD12/SMISO12/SSCL12/RXDX12/RXD011/ SMISO011/SSCL011/MISO0/CRX0/IRQ2
28	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5	PB5/GTIOC2B/GTIOC3B/GTIOC2B#/ GTIOC3B#/TIC0/TXD5/SMOSI5/SSDA5/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/TXD011/ TXDA011/SMOSI011/SSDA011/RSPCK0/CTX0
29	VCC	VCC
30	PB4/POE8#/GTETRGA/GTECLKD/CTS5#/ RTS5#/SS5#/IRQ3	PB4/POE8#/GTETRGA/GTETRGA/GTETRGC/ GTETRGA/GTCPP00/CTS5#/RTS5#/SS5#/ RXD12/SMISO12/SSCL12/RXDX12/CTS011#/ RTS011#/SS011#/SCK011/TXDB011/MISOA/ SSL01/CRX0/IRQ3
31	VSS	VSS
32	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA	PB3/MTIOC0A/MTIOC0A#/CACREF/ GTIU/TOC1/SCK6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTS009#/RTS009#/SS009#/ DE009/RSPCKA/CTX0/IRQ9
33	PB2/MTIOC0B/MTIOC0B#/TMR10/ADSM0/ TXD6/SMOSI6/SSDA6/SDA0	PB2/MTIOC0B/MTIOC0B#/TMR10/GTADSM0/ GTIOC7A/GTIOC7A#/GTIV/TIC1/TXD6/ SMOSI6/SSDA6/SDA0/SDA00/ADSM0
34	PB1/MTIOC0C/MTIOC0C#/TMC10/ADSM1/ RXD6/SMISO6/SSCL6/SCL0	PB1/MTIOC0C/MTIOC0C#/TMC10/GTADSM1/ GTIOC7B/GTIOC7B#/GTIW/TOC2/RXD6/ SMISO6/SSCL6/SCL0/SCL00/IRQ4/ADSM1
35	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/MOSIA/ADTRG2#	PB0/MTIOC0D/MTIOC0D#/TMO0/TIC2/ TXD6/SMOSI6/SSDA6/TXD008/TXDA008/ SMOSI008/SSDA008/CTS011#/RTS011#/ SS011#/DE011/MOSIA/MOSIO/IRQ8/ADTRG2#
36	PA5/MTIOC1A/MTIOC1A#/TMC13/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA5/MTIOC1A/MTIOC1A#/TMC13/RXD6/ SMISO6/SSCL6/RXD008/SMISO008/SSCL008/ MISOA/MISO0/IRQ1/ADTRG1#
37	PA4/MTIOC1B/MTIOC1B#/TMC17/SCK6/ RSPCKA/ADTRG0#	PA4/MTIOC1B/MTIOC1B#/TMC17/SCK6/ TXD008/TXDA008/SMOSI008/SSDA008/ RSPCKA/RSPCK0/ADTRG0#

100 ピン LFQFP	RX24T (チップバージョン B)	RX26T
38	PA3/MTIOC2A/MTIOC2A#/TMRI7/GTADSM0/ SSLA0	PA3/MTIOC2A/MTIOC2A#/TMRI7/GTADSM0/ TXD009/TXDA009/SMOSI009/SSDA009/ SCK008/TXDB008/SSLA0/SSL00
39	PA2/MTIOC2B/MTIOC2B#/TMO7/GTADSM1/ CTS6#/RTS6#/SS6#/SSLA1	PA2/MTIOC2B/MTIOC2B#/TMO7/GTADSM1/ CTS6#/RTS6#/SS6#/RXD009/SMISO009/ SSCL009/SSLA1/SSL01
40	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/ CRXD0/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/GTCPPO4/ TXD009/TXDA009/SMOSI009/SSDA009/ RXD011/SMISO011/SSCL011/SSLA2/SSL02/ CRX0/IRQ14/ADTRG0#
41	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/ CTXD0	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK009/ TXD011/TXDA011/SMOSI011/SSDA011/ TXDB009/SSLA3/SSL03/CTX0
42	VCC	VCC
43	P96/POE4#/IRQ4	P96/POE4#/GTETRGA/GTETRGB/GTETRGC/ GTETRGD/GTCPPO4/CTS008#/RTS008#/ SS008#/DE008/SSL03/RSPCK0/IRQ4
44	VSS	VSS
45	P95/MTIOC6B/MTIOC6B#	P95/MTIOC6B/MTIOC1A/MTIOC6B#/ MTIOC1A#/TMCi3/GTIOC4A/GTIOC7A/ GTIOC4A#/GTIOC7A#/GTOWUP/RXD6/ SMISO6/SSCL6/RXD008/SMISO008/ SSCL008/MISOA/SSL02/MISO0/IRQ1/ADTRG1#
46	P94/MTIOC7A/MTIOC7A#	P94/MTIOC7A/MTIOC2A/MTIOC7A#/ MTIOC2A#/TMRI7/GTIOC5A/GTADSM0/ GTIOC5A#/GTOWUP/TXD009/TXDA009/ SMOSI009/SSDA009/SCK008/TXDB008/ SSLA0/SSL00
47	P93/MTIOC7B/MTIOC7B#	P93/MTIOC7B/MTIOC6A/MTIOC7B#/ MTIOC6A#/TMO4/GTIOC6A/GTIOC6A#/ GTOWUP/TXD009/TXDA009/SMOSI009/ SSDA009/RXD011/SMISO011/SSCL011/ SSLA2/SSL02/MOSI0/CRX0/IRQ14/ADTRG0#
48	P92/MTIOC6D/MTIOC6D#	P92/MTIOC6D/MTIOC6C/MTIOC6D#/ MTIOC6C#/TMO2/GTIOC4B/GTIOC7B/ GTIOC4B#/GTIOC7B#/GTOWLO/SCK009/ TXD011/TXDA011/SMOSI011/SSDA011/ TXDB009/SSLA3/SSL03/MISO0/CTX0
49	P91/MTIOC7C/MTIOC7C#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC5B#/ GTOWLO/RXD5/SMISO5/SSCL5/RSPCK0
50	P90/MTIOC7D/MTIOC7D#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC6B#/ GTOWLO/TXD5/SMOSI5/SSDA5/SSL01
51	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#/GTOWLO/SSL03
52	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#/GTOWLO/SSL02
53	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#/GTOWLO/SSL01
54	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#/GTOWUP/SSL00

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX26T
55	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/ GTIOC1A#/GTIOC5A#/GTOVUP/MOSI0
56	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/ GTIOC0A#/GTIOC4A#/GTOUUP/MISO0
57	P70/POE0#/IRQ5	P70/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/ TMRI6/POE0#/GTETRG/MTETRGB/GTETRG/CT GTETRGD/GTCPP00/SCK5/CTS009#/RTS009#/ SS009#/DE009/SSLA0/RSPCK0/IRQ5
58	P33/MTIOC3A/MTIOC3A#/MTCLKA/MTCLKA#/ TMO0/SSLA3	P33/MTIOC3A/MTCLKA/MTIOC3A#/MTCLKA#/ TMO0/GTIOC3B/GTIOC7B/GTIOC3B#/ GTIOC7B#/GTCPP00/SSLA3/SSL03/IRQ13
59	P32/MTIOC3C/MTIOC3C#/MTCLKB/MTCLKB#/ TMO6/SSLA2	P32/MTIOC3C/MTCLKB/MTIOC3C#/MTCLKB#/ TMO6/GTIOC3A/GTIOC7A/ GTIOC3A#/GTIOC7A#/SSLA2/SSL02/IRQ12
60	VCC	VCC
61	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6	P31/MTIOC0A/MTCLKC/MTIOC0A#/ MTCLKC#/TMRI6/GTIU/SSLA1/SSL01/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCi6/SSLA0/IRQ7/COMP3	P30/MTIOC0B/MTCLKD/MTIOC0B#/MTCLKD#/ TMCi6/GTIV/SCK008/CTS008#/RTS008#/ SS008#/DE008/SSLA0/SSL00/IRQ7/COMP3
64	P24/MTIC5U/MTIC5U#/TMCi2/TMO6/ RSPCKA/COMP0/DA0	P27/MTIOC1A/MTIOC0C/MTIOC1A#/ MTIOC0C#/TMO2/TMO6/POE9#/RSPCKA/ RSPCK0/IRQ15
65	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/DA1	P24/MTIC5U/MTIC5U#/TMCi2/TMO6/CTS008#/ RTS008#/SS008#/SCK008/DE008/RSPCKA/ RSPCK0/IRQ4/COMP0
66	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2	P23/MTIC5V/MTIC5V#/TMO2/CACREF/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/TXD008/ TXDA008/SMOSI008/SSDA008/MOSIA/MOSI0/ CTX0/IRQ11/COMP1
67	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCi4/IRQ6/ADTRG1#/AN116	P22/MTIC5W/MTCLKD/MTIC5W#/MTCLKD#/ TMRI2/TMO4/MTIOC9B/GTIV/RXD12/SMISO12/ SSCL12/RXD12/RXD008/SMISO008/SSCL008/ SCK008/TXDB008/MISOA/MISO0/CRX0/IRQ10/ ADTRG2#/COMP2
68	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/AN016	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/ TMCi4/TMO6/GTIU/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/TXD008/TXDA008/SMOSI008/ SSDA008/MOSIA/MOSI0/IRQ6/AN217/ ADTRG1#/COMP5
69	P65/AN205	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMRI4/TMO2/GTIW/CTS008#/RTS008#/SS008#/ RXD008/SMISO008/SSCL008/DE008/RSPCKA/ RSPCK0/IRQ7/AN216/ADTRG0#/COMP4
70	P64/AN204	P65/IRQ9/AN211/CMPC53/DA1
71	AVCC2	P64/IRQ8/AN210/CMPC33/DA0
72	VREF	AVCC2
73	AVSS2	AVSS2
74	P63/AN203/IRQ7	P63/IRQ7/AN209/CMPC23
75	P62/AN202/IRQ6	P62/IRQ6/AN208/CMPC43

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24T (チップバージョン B)	RX26T
76	P61/AN201/IRQ5	P61/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/IRQ2/AN202/CMPC22/CVREFC1
80	P53/AN209/IRQ1	P53/IRQ1/AN201/CMPC12/CVREFC0
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P51/AN207	P51/AN205/CMPC52
83	P50/AN206	P50/AN204/CMPC42
84	P47/AN103	P47/AN103
85	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P46/AN102/CMPC50/CMPC51
86	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	P45/AN101/CMPC40/CMPC41
87	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P44/AN100/CMPC30/CMPC31
88	P43/AN003	P43/AN003
89	P42/AN002	P42/AN002/CMPC20/CMPC21
90	P41/AN001	P41/AN001/CMPC10/CMPC11
91	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	P40/AN000/CMPC00/CMPC01
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/MTIC5U#/TMO4/SCK6	P82/MTIC5U/MTIC5U#/TMO4/SCK6/SCK12/ IRQ3/COMP5
97	P81/MTIC5V/MTIC5V#/TMC14/TXD6/SMOSI6/ SSDA6	P81/MTIC5V/MTIC5V#/TMC14/TXD6/SMOSI6/ SSDA6/TXD12/SMOSI12/SSDA12/TXDX12/ SIOX12/COMP4
98	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/SMISO6/ SSCL6	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/SMISO6/ SSCL6/RXD12/SMISO12/SSCL12/RXDX12/ IRQ5/COMP3
99	P11/MTIOC3A/MTIOC3A#/MTCLKC/MTCLKC#/ TMO3/IRQ1	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ TMO3/POE9#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/GTCPPO0/TOC3/ SCK009/SCK008/TXDB009/IRQ1
100	P10/MTIOC9B/MTIOC9B#/MTCLKD/MTCLKD#/ TMRI3/POE12#/CTS6#/RTS6#/SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/MTCLKD#/ TMRI3/POE12#/GTIOC3A/GTETRGA/GTIOC3A#/ GTETRGD/GTIV/TIC3/CTS6#/RTS6#/SS6#/ TXD009/TXDA009/SMOSI009/SSDA009/IRQ0

3.3 100 ピン LFQFP パッケージ(RX24U)

表 3.3 に 100 ピンパッケージ端子機能の比較(RX24U)を示します。

表 3.3 100 ピンパッケージ端子機能の比較(RX24U)

100 ピン LFQFP	RX24U	RX26T
1	PE5/IRQ0	PE5/MTIOC9D/MTIOC9D#/GTIOC3A/GTETRGB/ GTIOC3A#/GTETRGD/SCK009/CTS009#/ RTS009#/SS009#/TXDB009/IRQ0/ADST0
2	P02/MTIOC9D/MTIOC9D#/CTS1#/RTS1#/ SS1#/IRQ5/ADST0	EMLE/PN7/MTIOC9D/MTIOC9D#/IRQ5/ADST0
3	VSS	VSS
4	P00/IRQ2/ADST1	P00/MTIOC9A/MTIOC9A#/CACREF/GTIU/TIC3/ RXD12/SMISO12/SSCL12/RXD12/RXD009/ SMISO009/SSCL009/IRQ2/ADST1/COMP0
5	VCL	VCL
6	MD/FINED	MD/FINED/PN6
7	P01/POE12#/IRQ4/ADST2	P01/MTIOC9C/MTIOC9C#/POE12#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/GTIW/ TXD12/SMOSI12/SSDA12/TXD12/SIOX12/ TXD009/TXDA009/SMOSI009/SSDA009/IRQ4/ ADST2/COMP1
8	PE4/MTCLKC/MTCLKC#/POE10#/IRQ1	PE4/MTCLKC/MTCLKC#/POE10#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/SCK009/ TXDB009/IRQ1
9	PE3/MTCLKD/MTCLKD#/POE11#/IRQ2	PE3/MTCLKD/MTCLKD#/POE11#/GTETRGA/ GTETRGB/GTETRGC/GTETRGD/CTS009#/ RTS009#/SS009#/DE009/IRQ2
10	RES#	RES#
11	XTAL/P37	XTAL/P37/RXD5/SMISO5/SSCL5
12	VSS	VSS
13	EXTAL/P36	EXTAL/P36/TXD5/SMOSI5/SSDA5
14	VCC	VCC
15	PE2/POE10#/NMI	PE2/POE10#/NMI/IRQ0
16	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/SSLA3	PE1/MTIOC9D/MTIOC9D#/TMO5/CTS5#/ RTS5#/SS5#/CTS12#/RTS12#/SS12#/SSLA3/ SSL03/IRQ15
17	PE0/MTIOC9B/MTIOC9B#/TMC11/TMC15/ RXD5/SMISO5/SSCL5/SSLA2	PE0/MTIOC9B/MTIOC9B#/TMC11/TMC15/GTIV/ RXD5/SMISO5/SSCL5/SSLA2/SSL02/CRX0/ IRQ7
18	PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC3A/GTIOC3A#/TXD5/SMOSI5/SSDA5/ SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ GTIU/TXD5/SMOSI5/SSDA5/SCK009/TXD008/ TXDA008/SMOSI008/SSDA008/TXDB009/ SSLA1/SSL01/CTX0/IRQ8
19	PD6/MTIOC9C/MTIOC9C#/TMO1/GTIOC3B/ GTIOC3B#/CTS1#/RTS1#/SS1#/CTS11#/ RTS11#/SS11#/SSLA0/IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/TMO1/ GTIOC0B/GTIOC3B/GTIOC0B#/GTIOC3B#/ GTIU/CTS1#/RTS1#/SS1#/RXD12/SMISO12/ SSCL12/RXD12/CTS011#/RTS011#/SS011#/ DE011/SSLA0/SSL00/IRQ5/ADST0
20	PD5/TMRI0/TMRI6/GTECLKA/RXD1/ SMISO1/SSCL1/RXD11/SMISO11/SSCL11/ IRQ3	TDI/PD5/TMRI0/TMRI6/GTIOC1A/GTETRGA/ GTIOC1A#/GTIOC7A/RXD1/SMISO1/SSCL1/ RXD011/SMISO011/SSCL011/SSL00/IRQ6

100 ピン LFQFP	RX24U	RX26T
21	PD4/TMC10/TMC16/GTECLKB/SCK1/SCK11/ IRQ2	TCK/PD4/TMC10/TMC16/GTIOC1B/GTETRGB/ GTIOC1B#/SCK1/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/SCK011/TXDB011/SSL02/IRQ2
22	PD3/TMO0/GTECLKC/TXD1/SMOSI1/ SSDA1/TXD11/SMOSI11/SSDA11	TDO/PD3/TMO0/GTIOC2A/GTETRGC/ GTIOC2A#/GTIOC7B/TXD1/SMOSI1/SSDA1/ TXD011/TXDA011/SMOSI011/SSDA011/MOSIO
23	PD2/TMC11/TMO4/GTIOC0A/GTIOC0A#/ SCK5/MOSIA	PD2/TMC11/TMO4/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/SCK5/SCK008/ TXDB008/MOSIA/MOSIO
24	PD1/TMO2/GTIOC0B/GTIOC0B#/MISOA	PD1/TMO2/GTIOC3A/GTIOC0B/GTIOC3A#/ GTIOC0B#/RXD008/SMISO008/SSCL008/ MISOA/MISO0
25	PD0/TMO6/GTIOC1A/GTIOC1A#/RSPCKA	PD0/TMO6/GTIOC3B/GTIOC1A/GTIOC3B#/ GTIOC1A#/TXD008/TXDA008/SMOSI008/ SSDA008/RSPCKA/RSPCK0
26	PB7/GTIOC1B/GTIOC1B#/SCK5	PB7/GTIOC1B/GTIOC1B#/SCK5/SCK12/ SCK011/TXDB011/SSL03
27	PB6/GTIOC2A/GTIOC2A#/RXD5/SMISO5/ SSCL5/IRQ5	PB6/GTIOC2A/GTIOC3A/GTIOC2A#/ GTIOC3A#/TOC0/RXD5/SMISO5/SSCL5/ RXD12/SMISO12/SSCL12/RXDX12/RXD011/ SMISO011/SSCL011/MISO0/CRX0/IRQ2
28	PB5/GTIOC2B/GTIOC2B#/TXD5/SMOSI5/ SSDA5	PB5/GTIOC2B/GTIOC3B/GTIOC2B#/ GTIOC3B#/TIC0/TXD5/SMOSI5/SSDA5/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/TXD011/ TXDA011/SMOSI011/SSDA011/RSPCK0/CTX0
29	VCC	VCC
30	PB4/POE8#/GTETRGA/GTECLKD/CTS5#/ RTS5#/SS5#/IRQ3	PB4/POE8#/GTETRGA/GTETRGA/GTETRGC/ GTETRGC/GTETRGA/CTS5#/RTS5#/SS5#/ RXD12/SMISO12/SSCL12/RXDX12/CTS011#/ RTS011#/SS011#/SCK011/TXDB011/MISOA/ SSL01/CRX0/IRQ3
31	VSS	VSS
32	PB3/MTIOC0A/MTIOC0A#/CACREF/SCK6/ RSPCKA	PB3/MTIOC0A/MTIOC0A#/CACREF/ GTIU/TOC1/SCK6/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/CTS009#/RTS009#/SS009#/ DE009/RSPCKA/CTX0/IRQ9
33	PB2/MTIOC0B/MTIOC0B#/TMR10/ADSM0/ TXD6/SMOSI6/SSDA6/SDA0	PB2/MTIOC0B/MTIOC0B#/TMR10/GTADSM0/ GTIOC7A/GTIOC7A#/GTIV/TIC1/TXD6/ SMOSI6/SSDA6/SDA0/SDA00/ADSM0
34	PB1/MTIOC0C/MTIOC0C#/TMC10/ADSM1/ RXD6/SMISO6/SSCL6/SCL0	PB1/MTIOC0C/MTIOC0C#/TMC10/GTADSM1/ GTIOC7B/GTIOC7B#/GTIW/TOC2/RXD6/ SMISO6/SSCL6/SCL0/SCL00/IRQ4/ADSM1
35	PB0/MTIOC0D/MTIOC0D#/TMO0/TXD6/ SMOSI6/SSDA6/MOSIA/ADTRG2#	PB0/MTIOC0D/MTIOC0D#/TMO0/TIC2/ TXD6/SMOSI6/SSDA6/TXD008/TXDA008/ SMOSI008/SSDA008/CTS011#/RTS011#/ SS011#/DE011/MOSIA/MOSIO/IRQ8
36	PA5/MTIOC1A/MTIOC1A#/TMC13/RXD6/ SMISO6/SSCL6/MISOA/IRQ1/ADTRG1#	PA5/MTIOC1A/MTIOC1A#/TMC13/RXD6/ SMISO6/SSCL6/RXD008/SMISO008/SSCL008/ MISOA/MISO0/IRQ1/ADTRG1#
37	PA4/MTIOC1B/MTIOC1B#/TMC17/SCK6/ RSPCKA/ADTRG0#	PA4/MTIOC1B/MTIOC1B#/TMC17/SCK6/ TXD008/TXDA008/SMOSI008/SSDA008/ RSPCKA/RSPCK0/ADTRG0#

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24U	RX26T
38	PA3/MTIOC2A/MTIOC2A#/TMRI7/GTADSM0/ SSLA0	PA3/MTIOC2A/MTIOC2A#/TMRI7/GTADSM0/ TXD009/TXDA009/SMOSI009/SSDA009/ SCK008/TXDB008/SSLA0/SSL00
39	PA2/MTIOC2B/MTIOC2B#/TMO7/GTADSM1/ CTS6#/RTS6#/SS6#/SSLA1	PA2/MTIOC2B/MTIOC2B#/TMO7/GTADSM1/ CTS6#/RTS6#/SS6#/RXD009/SMISO009/ SSCL009/SSLA1/SSL01
40	PA1/MTIOC6A/MTIOC6A#/TMO4/SSLA2/ CRXD0/ADTRG0#	PA1/MTIOC6A/MTIOC6A#/TMO4/GTCPPO4/ TXD009/TXDA009/SMOSI009/SSDA009/ RXD011/SMISO011/SSCL011/SSLA2/SSL02/ CRX0/IRQ14/ADTRG0#
41	PA0/MTIOC6C/MTIOC6C#/TMO2/SSLA3/ CTXD0	PA0/MTIOC6C/MTIOC6C#/TMO2/SCK009/ TXD011/TXDA011/SMOSI011/SSDA011/ TXDB009/SSLA3/SSL03/CTX0
42	VCC	VCC
43	P96/POE4#/IRQ4	P96/POE4#/GTETRGA/GTETRGB/GTETRGC/ GTETRGD/GTCPPO4/CTS008#/RTS008#/ SS008#/DE008/SSL03/RSPCK0/IRQ4
44	VSS	VSS
45	P95/MTIOC6B/MTIOC6B#	P95/MTIOC6B/MTIOC1A/MTIOC6B#/ MTIOC1A#/TMCi3/GTIOC4A/GTIOC7A/ GTIOC4A#/GTIOC7A#/GTOWUP/RXD6/ SMISO6/SSCL6/RXD008/SMISO008/ SSCL008/MISOA/SSL02/MISO0/IRQ1/ADTRG1#
46	P94/MTIOC7A/MTIOC7A#	P94/MTIOC7A/MTIOC2A/MTIOC7A#/ MTIOC2A#/TMRI7/GTIOC5A/GTADSM0/ GTIOC5A#/GTOWUP/TXD009/TXDA009/ SMOSI009/SSDA009/SCK008/TXDB008/ SSLA0/SSL00
47	P93/MTIOC7B/MTIOC7B#	P93/MTIOC7B/MTIOC6A/MTIOC7B#/ MTIOC6A#/TMO4/GTIOC6A/GTIOC6A#/ GTOWUP/TXD009/TXDA009/SMOSI009/ SSDA009/RXD011/SMISO011/SSCL011/ SSLA2/SSL02/MOSI0/CRX0/IRQ14/ADTRG0#
48	P92/MTIOC6D/MTIOC6D#	P92/MTIOC6D/MTIOC6C/MTIOC6D#/ MTIOC6C#/TMO2/GTIOC4B/GTIOC7B/ GTIOC4B#/GTIOC7B#/GTOWLO/SCK009/ TXD011/TXDA011/SMOSI011/SSDA011/ TXDB009/SSLA3/SSL03/MISO0/CTX0
49	P91/MTIOC7C/MTIOC7C#	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC5B#/ GTOWLO/RXD5/SMISO5/SSCL5/ RSPCK0
50	P90/MTIOC7D/MTIOC7D#	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC6B#/ GTOWLO/TXD5/SMOSI5/SSDA5/ SSL01
51	P76/MTIOC4D/MTIOC4D#/GTIOC2B/ GTIOC2B#	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#/GTOWLO/SSL03
52	P75/MTIOC4C/MTIOC4C#/GTIOC1B/ GTIOC1B#	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#/GTOWLO/SSL02
53	P74/MTIOC3D/MTIOC3D#/GTIOC0B/ GTIOC0B#	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#/GTOWLO/SSL01
54	P73/MTIOC4B/MTIOC4B#/GTIOC2A/ GTIOC2A#	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#/GTOWUP/SSL00

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24U	RX26T
55	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC1A#	P72/MTIOC4A/MTIOC4A#/GTIOC1A/ GTIOC5A/ GTIOC1A#/GTIOC5A#/GTOVUP/MOSI0
56	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC0A#	P71/MTIOC3B/MTIOC3B#/GTIOC0A/ GTIOC4A/ GTIOC0A#/GTIOC4A#/GTOUUP/MISO0
57	P70/POE0#/IRQ5	P70/ MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/ TMRI6/POE0#/GTETRG/MTETRGB/GTETRG/ GTETRGD/GTCPP00/SCK5/CTS009#/RTS009#/ SS009#/DE009/SSLA0/RSPCK0/IRQ5
58	P33/MTIOC3A/MTIOC3A#/MTCLKA/ MTCLKA#/TMO0/SSLA3	P33/MTIOC3A/MTCLKA/MTIOC3A#/MTCLKA#/ TMO0/ GTIOC3B/GTIOC7B/GTIOC3B#/ GTIOC7B#/GTCPP00/SSLA3/SSL03/IRQ13
59	P32/MTIOC3C/MTIOC3C#/MTCLKB/ MTCLKB#/TMO6/SSLA2	P32/MTIOC3C/MTCLKB/MTIOC3C#/ MTCLKB#/TMO6/ GTIOC3A/GTIOC7A/ GTIOC3A#/GTIOC7A#/SSLA2/SSL02/IRQ12
60	VCC	VCC
61	P31/MTIOC0A/MTIOC0A#/MTCLKC/ MTCLKC#/TMRI6/SSLA1/IRQ6	P31/MTIOC0A/MTCLKC/MTIOC0A#/ MTCLKC#/TMRI6/ GTIU/SSLA1/SSL01/IRQ6
62	VSS	VSS
63	P30/MTIOC0B/MTIOC0B#/MTCLKD/ MTCLKD#/TMCi6/SSLA0/IRQ7/COMP3	P30/MTIOC0B/MTCLKD/MTIOC0B#/MTCLKD#/ TMCi6/ GTIV/SCK008/CTS008#/RTS008#/ SS008#/DE008/SSLA0/SSL00/IRQ7/COMP3
64	P27/MTIOC1A/MTIOC1A#	P27/MTIOC1A/ MTIOC0C/MTIOC1A#/ MTIOC0C#/TMO2/TMO6/POE9#/RSPCKA/ RSPCK0/IRQ15
65	P24/MTIC5U/MTIC5U#/TMCi2/TMO6/ RSPCKA/COMP0/ DA0	P24/MTIC5U/MTIC5U#/TMCi2/TMO6/ CTS008#/ RTS008#/SS008#/SCK008/DE008/RSPCKA/ RSPCK0/IRQ4/COMP0
66	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ MOSIA/COMP1/ DA1	P23/MTIC5V/MTIC5V#/TMO2/CACREF/ TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/TXD008/ TXDA008/SMOSI008/SSDA008/MOSIA/MOSI0/ CTX0/IRQ11/COMP1
67	P22/MTIC5W/MTIC5W#/TMRI2/TMO4/ MISOA/ADTRG2#/COMP2	P22/MTIC5W/ MTCLKD/MTIC5W#/MTCLKD#/ TMRI2/TMO4/MTIOC9B/GTIV/RXD12/SMISO12/ SSCL12/RXD12/RXD008/SMISO008/SSCL008/ SCK008/TXDB008/MISOA/MISO0/CRX0/IRQ10/ ADTRG2#/COMP2
68	P21/MTCLKA/MTCLKA#/MTIOC9A/ MTIOC9A#/TMCi4/IRQ6/ADTRG1#/ AN116	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/ TMCi4/ TMO6/GTIU/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/TXD008/TXDA008/SMOSI008/ SSDA008/MOSIA/MOSI0/IRQ6/AN217/ ADTRG1#/COMP5
69	P20/MTCLKB/MTCLKB#/MTIOC9C/ MTIOC9C#/TMRI4/IRQ7/ADTRG0#/ AN016	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMRI4/ TMO2/GTIW/CTS008#/RTS008#/SS008#/ RXD008/SMISO008/SSCL008/DE008/RSPCKA/ RSPCK0/IRQ7/AN216/ADTRG0#/COMP4
70	P65/ AN205	P65/ IRQ9/AN211/CMPC53/DA1
71	P64/ AN204	P64/ IRQ8/AN210/CMPC33/DA0
72	AVCC2	AVCC2
73	AVSS2	AVSS2
74	P63/ AN203/IRQ7	P63/IRQ7/ AN209/CMPC23
75	P62/ AN202/IRQ6	P62/IRQ6/ AN208/CMPC43

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

100 ピン LFQFP	RX24U	RX26T
76	P61/AN201/IRQ5	P61/IRQ5/AN207/CMPC13
77	P60/AN200/IRQ4	P60/IRQ4/AN206/CMPC03
78	P55/AN211/IRQ3	P55/IRQ3/AN203/CMPC32
79	P54/AN210/IRQ2	P54/IRQ2/AN202/CMPC22/CVREFC1
80	P53/AN209/IRQ1	P53/IRQ1/AN201/CMPC12/CVREFC0
81	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
82	P47/AN103	P51/AN205/CMPC52
83	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P50/AN204/CMPC42
84	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	P47/AN103
85	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P46/AN102/CMPC50/CMPC51
86	PGAVSS1	P45/AN101/CMPC40/CMPC41
87	P43/AN003	P44/AN100/CMPC30/CMPC31
88	P42/AN002	P43/AN003
89	P41/AN001	P42/AN002/CMPC20/CMPC21
90	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	P41/AN001/CMPC10/CMPC11
91	PGAVSS0	P40/AN000/CMPC00/CMPC01
92	AVCC1	AVCC1
93	AVCC0	AVCC0
94	AVSS0	AVSS0
95	AVSS1	AVSS1
96	P82/MTIC5U/MTIC5U#/TMO4/SCK6	P82/MTIC5U/MTIC5U#/TMO4/SCK6/SCK12/ IRQ3/COMP5
97	P81/MTIC5V/MTIC5V#/TMC14/TXD6/ SMOSI6/SSDA6	P81/MTIC5V/MTIC5V#/TMC14/TXD6/SMOSI6/ SSDA6/TXD12/SMOSI12/SSDA12/TXDX12/ SIOX12/COMP4
98	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/ SMISO6/SSCL6	P80/MTIC5W/MTIC5W#/TMRI4/RXD6/SMISO6/ SSCL6/RXD12/SMISO12/SSCL12/RXDX12/ IRQ5/COMP3
99	P11/MTIOC3A/MTIOC3A#/MTCLKC/ MTCLKC#/TMO3/IRQ1	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ TMO3/POE9#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/GTCPPO0/TOC3/ SCK009/SCK008/TXDB009/IRQ1
100	P10/MTIOC9B/MTIOC9B#/MTCLKD/ MTCLKD#/TMRI3/POE12#/CTS6#/RTS6#/ SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/MTCLKD#/ TMRI3/POE12#/GTIOC3A/GTETRGA/GTIOC3A#/ GTETRGD/GTIV/TIC3/CTS6#/RTS6#/SS6#/ TXD009/TXDA009/SMOSI009/SSDA009/IRQ0

3.4 80 ピン LFQFP パッケージ

表 3.4 に 80 ピン LFQFP パッケージ端子機能の比較を示します。なお、RX24U グループに 80 ピンパッケージはありません。

表 3.4 80 ピン LFQFP パッケージ端子機能の比較

80 ピン LFQFP	RX24T	RX26T
1	P02/MTIOC9D/CTS1#/RTS1#/SS1#/IRQ5/ ADST0	EMLE/PN7/MTIOC9D/MTIOC9D#/IRQ5/ADST0
2	VSS	VSS
3	P00/IRQ2/ADST1	P00/MTIOC9A/MTIOC9A#/CACREF/GTIU/TIC3/ RXD12/SMISO12/SSCL12/RXDX12/RXD009/ SMISO009/SSCL009/IRQ2/ADST1/COMP0
4	VCL	VCL
5	MD/FINED	MD/FINED/PN6
6	P01/POE12#/IRQ4/ADST2	P01/MTIOC9C/MTIOC9C#/POE12#/GTETRGA/ GTETRGA/GTETRGC/GTETRGC/GTIW/TXD12/ SMOSI12/SSDA12/TXDX12/SIOX12/TXD009/ TXDA009/SMOSI009/SSDA009/IRQ4/ADST2/ COMP1
7	PE4/MTCLKC/POE10#/IRQ1	PE4/MTCLKC/MTCLKC#/POE10#/GTETRGA/ GTETRGA/GTETRGC/GTETRGC/SCK009/ TXDB009/IRQ1
8	PE3/MTCLKD/POE11#/IRQ2	PE3/MTCLKD/MTCLKD#/POE11#/GTETRGA/ GTETRGA/GTETRGC/GTETRGC/CTS009#/ RTS009#/SS009#/DE009/IRQ2
9	RES#	RES#
10	XTAL/P37	XTAL/P37/RXD5/SMISO5/SSCL5
11	VSS	VSS
12	EXTAL/P36	EXTAL/P36/TXD5/SMOSI5/SSDA5
13	VCC	VCC
14	PE2/POE10#/NMI	PE2/POE10#/NMI/IRQ0
15	PD7/MTIOC9A/TMRI1/TMRI5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/GTIU/ TXD5/SMOSI5/SSDA5/SCK009/TXD008/ TXDA008/SMOSI008/SSDA008/TXDB009/ SSLA1/SSL01/CTX0/IRQ8
16	PD6/MTIOC9C/TMO1/CTS1#/RTS1#/SS1#/ SSLA0/IRQ5/ADST0	TMS/PD6/MTIOC9C/MTIOC9C#/TMO1/ GTIOC0B/GTIOC3B/GTIOC0B#/GTIOC3B#/ GTIW/CTS1#/RTS1#/SS1#/RXD12/SMISO12/ SSCL12/RXDX12/CTS011#/RTS011#/SS011#/ DE011/SSLA0/SSL00/IRQ5/ADST0
17	PD5/TMRI0/TMRI6/RXD1/SMISO1/SSCL1/ IRQ3	TDI/PD5/TMRI0/TMRI6/GTIOC1A/GTETRGA/ GTIOC1A#/GTIOC7A/RXD1/SMISO1/SSCL1/ RXD011/SMISO011/SSCL011/SSL00/IRQ6
18	PD4/TMCI0/TMCI6/SCK1/IRQ2	TCK/PD4/TMCI0/TMCI6/GTIOC1B/GTETRGA/ GTIOC1B#/SCK1/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/SCK011/TXDB011/SSL02/IRQ2
19	PD3/TMO0/TXD1/SMOSI1/SSDA1	TDO/PD3/TMO0/GTIOC2A/GTETRGC/ GTIOC2A#/GTIOC7B/TXD1/SMOSI1/SSDA1/ TXD011/TXDA011/SMOSI011/SSDA011/MOSI0

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

80 ピン LFQFP	RX24T	RX26T
20	PD2/TMC11/TMO4/SCK5/MOSIA	PD2/TMC11/TMO4/GTIOC2B/GTIOC0A/ GTIOC2B#/GTIOC0A#/SCK5/SCK008/TXDB008/ MOSIA/MOSI0
21	PB6/RXD5/SMISO5/SSCL5/IRQ5	PB6/GTIOC2A/GTIOC3A/GTIOC2A#/GTIOC3A#/ TOC0/RXD5/SMISO5/SSCL5/RXD12/SMISO12/ SSCL12/RXD12/RXD011/SMISO011/SSCL011/ MISO0/CRX0/IRQ2
22	PB5/TXD5/SMOSI5/SSDA5	PB5/GTIOC2B/GTIOC3B/GTIOC2B#/GTIOC3B#/ TIC0/TXD5/SMOSI5/SSDA5/TXD12/SMOSI12/ SSDA12/TXD12/SIOX12/TXD011/TXDA011/ SMOSI011/SSDA011/RSPCK0/CTX0
23	VCC	VCC
24	PB4/POE8#/CTS5#/RTS5#/SS5#/IRQ3	PB4/POE8#/GTETRGA/GTETRGA/GTETRGC/ GTETRGC/GTETRGC/CTS5#/RTS5#/SS5#/ RXD12/SMISO12/SSCL12/RXD12/CTS011#/ RTS011#/SS011#/SCK011/TXDB011/MISOA/ SSL01/CRX0/IRQ3
25	VSS	VSS
26	PB3/MTIOC0A/CACREF/SCK6/RSPCKA	PB3/MTIOC0A/MTIOC0A#/CACREF/GTIU/ TOC1/SCK6/TXD12/SMOSI12/SSDA12/TXD12/ SIOX12/CTS009#/RTS009#/SS009#/DE009/ RSPCKA/CTX0/IRQ9
27	PB2/MTIOC0B/TMRI0/ADSM0/TXD6/ SMOSI6/SSDA6/SDA0	PB2/MTIOC0B/MTIOC0B#/TMRI0/GTADSM0/ GTIOC7A/GTIOC7A#/GTIV/TIC1/TXD6/SMOSI6/ SSDA6/SDA0/SDA00/ADSM0
28	PB1/MTIOC0C/TMC10/ADSM1/RXD6/ SMISO6/SSCL6/SCL0	PB1/MTIOC0C/MTIOC0C#/TMC10/GTADSM1/ GTIOC7B/GTIOC7B#/GTIW/TOC2/RXD6/ SMISO6/SSCL6/SCL0/SCL00/IRQ4/ADSM1
29	PB0/MTIOC0D/TMO0/TXD6/SMOSI6/ SSDA6/MOSIA/ADTRG2#	PB0/MTIOC0D/MTIOC0D#/TMO0/TIC2/TXD6/ SMOSI6/SSDA6/TXD008/TXDA008/SMOSI008/ SSDA008/CTS011#/RTS011#/SS011#/DE011/ MOSIA/MOSI0/IRQ8/ADTRG2#
30	PA5/MTIOC1A/TMC13/RXD6/SMISO6/ SSCL6/MISOA/IRQ1/ADTRG1#	PA5/MTIOC1A/MTIOC1A#/TMC13/RXD6/ SMISO6/SSCL6/RXD008/SMISO008/SSCL008/ MISOA/MISO0/IRQ1/ADTRG1#
31	PA3/MTIOC2A/TMRI7/SSLA0	PA3/MTIOC2A/MTIOC2A#/TMRI7/GTADSM0/ TXD009/TXDA009/SMOSI009/SSDA009/ SCK008/TXDB008/SSLA0/SSL00
32	VCC	VCC
33	P96/POE4#/IRQ4	P96/POE4#/GTETRGA/GTETRGA/GTETRGC/ GTETRGC/GTETRGC/CTS008#/RTS008#/ SS008#/DE008/SSL03/RSPCK0/IRQ4
34	VSS	VSS
35	P95/MTIOC6B	P95/MTIOC6B/MTIOC1A/MTIOC6B#/MTIOC1A#/ TMC13/GTIOC4A/GTIOC7A/GTIOC4A#/ GTIOC7A#/GTIOUUP/RXD6/SMISO6/SSCL6/ RXD008/SMISO008/SSCL008/MISOA/SSL02/ MISO0/IRQ1/ADTRG1#

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

80 ピン LFQFP	RX24T	RX26T
36	P94/MTIOC7A	P94/MTIOC7A/MTIOC2A/MTIOC7A#/MTIOC2A#/ TMRI7/GTIOC5A/GTADSM0/GTIOC5A#/ GTOVUP/TXD009/TXDA009/SMOSI009/ SSDA009/SCK008/TXDB008/SSLA0/SSL00
37	P93/MTIOC7B	P93/MTIOC7B/MTIOC6A/MTIOC7B#/MTIOC6A#/ TMO4/GTIOC6A/GTIOC6A#/GTOWUP/TXD009/ TXDA009/SMOSI009/SSDA009/RXD011/ SMISO011/SSCL011/SSLA2/SSL02/MOSI0/ CRX0/IRQ14/ADTRG0#
38	P92/MTIOC6D	P92/MTIOC6D/MTIOC6C/MTIOC6D#/MTIOC6C#/ TMO2/GTIOC4B/GTIOC7B/GTIOC4B#/ GTIOC7B#/GTOULO/SCK009/TXD011/TXDA011/ SMOSI011/SSDA011/TXDB009/SSLA3/SSL03/ MISO0/CTX0
39	P91/MTIOC7C	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC5B#/ GTOVLO/RXD5/SMISO5/SSCL5/RSPCK0
40	P90/MTIOC7D	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC6B#/ GTOWLO/TXD5/SMOSI5/SSDA5/SSL01
41	P76/MTIOC4D	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#/GTOWLO/SSL03
42	P75/MTIOC4C	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#/GTOVLO/SSL02
43	P74/MTIOC3D	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#/GTOULO/SSL01
44	P73/MTIOC4B	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#/GTOWUP/SSL00
45	P72/MTIOC4A	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/ GTIOC1A#/GTIOC5A#/GTOVUP/MOSI0
46	P71/MTIOC3B	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/ GTIOC0A#/GTIOC4A#/GTOWUP/MISO0
47	P70/POE0#/IRQ5	P70/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/ TMRI6/POE0#/GTETRGA/GTETRGA/GTETRGC/ GTETRGD/GTCPPO0/SCK5/CTS009#/RTS009#/ SS009#/DE009/SSLA0/RSPCK0/IRQ5
48	VCC	VCC
49	P31/MTIOC0A/MTCLKC/TMRI6/SSLA1/ IRQ6	P31/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/ TMRI6/GTIU/SSLA1/SSL01/IRQ6
50	VSS	VSS
51	P30/MTIOC0B/MTCLKD/TMCI6/SSLA0/ IRQ7/COMP3	P30/MTIOC0B/MTCLKD/MTIOC0B#/MTCLKD#/ TMCI6/GTIV/SCK008/CTS008#/RTS008#/ SS008#/DE008/SSLA0/SSL00/IRQ7/COMP3
52	P24/MTIC5U/TMCI2/TMO6/RSPCKA/ COMP0	P27/MTIOC1A/MTIOC0C/MTIOC1A#/MTIOC0C#/ TMO2/TMO6/POE9#/RSPCKA/RSPCK0/IRQ15
53	P23/MTIC5V/TMO2/CACREF/MOSIA/ COMP1	P22/MTIC5W/MTCLKD/MTIC5W#/MTCLKD#/ TMRI2/TMO4/MTIOC9B/GTIV/RXD12/SMISO12/ SSCL12/RXDX12/RXD008/SMISO008/SSCL008/ SCK008/TXDB008/MISOA/MISO0/CRX0/IRQ10/ ADTRG2#/COMP2

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

80 ピン LFQFP	RX24T	RX26T
54	P22/MTIC5W/TMRI2/TMO4/MISOA/ ADTRG2#/COMP2	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/ TMC14/TMO6/GTIU/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/TXD008/TXDA008/SMOSI008/ SSDA008/MOSIA/MOSI0/IRQ6/AN217/ ADTRG1#/COMP5
55	P21/MTCLKA/MTIOC9A/TMC14/IRQ6/ ADTRG1#/AN116/CVREFC1	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMRI4/TMO2/GTIW/CTS008#/RTS008#/SS008#/ RXD008/SMISO008/SSCL008/DE008/RSPCKA/ RSPCK0/IRQ7/AN216/ADTRG0#/COMP4
56	P20/MTCLKB/MTIOC9C/TMRI4/IRQ7/ ADTRG0#/AN016/CVREFC0	P65/IRQ9/AN211/CMPC53/DA1
57	AVCC2	P64/IRQ8/AN210/CMPC33/DA0
58	VREF	AVCC2
59	AVSS2	AVSS2
60	P62/AN202/IRQ6	P60/IRQ4/AN206/CMPC03
61	P55/AN211/IRQ3	P55/IRQ3/AN203/CMPC32
62	P54/AN210/IRQ2	P54/IRQ2/AN202/CMPC22/CVREFC1
63	P53/AN209/IRQ1	P53/IRQ1/AN201/CMPC12/CVREFC0
64	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
65	P51/AN207	P51/AN205/CMPC52
66	P50/AN206	P50/AN204/CMPC42
67	P47/AN103	P47/AN103
68	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P46/AN102/CMPC50/CMPC51
69	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	P45/AN101/CMPC40/CMPC41
70	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P44/AN100/CMPC30/CMPC31
71	P43/AN003	P43/AN003
72	P42/AN002	P42/AN002/CMPC20/CMPC21
73	P41/AN001	P41/AN001/CMPC10/CMPC11
74	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	P40/AN000/CMPC00/CMPC01
75	AVCC1	AVCC1
76	AVCC0	AVCC0
77	AVSS0	AVSS0
78	AVSS1	AVSS1
79	P11/MTIOC3A/MTCLKC/TMO3/IRQ1	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ TMO3/POE9#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/GTCPP00/TOC3/ SCK009/SCK008/TXDB009/IRQ1
80	P10/MTIOC9B/MTCLKD/TMRI3/POE12#/ CTS6#/RTS6#/SS6#/IRQ0	P10/MTIOC9B/MTCLKD/MTIOC9B#/MTCLKD#/ TMRI3/POE12#/GTIOC3A/GTETRGA/GTIOC3A#/ GTETRGD/GTIV/TIC3/CTS6#/RTS6#/SS6#/ TXD009/TXDA009/SMOSI009/SSDA009/IRQ0

3.5 64 ピンパッケージ

表 3.5 に 64 ピンパッケージ端子機能の比較を示します。なお、RX24U グループに 64 ピンパッケージはありません。

表 3.5 64 ピンパッケージ端子機能の比較

64 ピン	RX24T (64 ピン LFQFP)	RX26T (64 ピン LFQFP、64 ピン HWQFN)
1	P02/MTIOC9D/CTS1#/RTS1#/SS1#/IRQ5/ ADST0	EMLE/PN7/MTIOC9D/MTIOC9D#/IRQ5/ADST0
2	P00/IRQ2/ADST1	P00/MTIOC9A/MTIOC9A#/CACREF/GTIU/TIC3/ RXD12/SMISO12/SSCL12/RXD12/RXD009 ^(注1) / SMISO009 ^(注1) /SSCL009 ^(注1) /IRQ2/ADST1 ^(注1) / COMP0
3	VCL	VCL
4	MD/FINED	MD/FINED/PN6
5	P01/POE12#/IRQ4/ADST2	P01/MTIOC9C/MTIOC9C#/POE12#/GTETRG/
6	RES#	RES#
7	XTAL/P37	XTAL/P37/RXD5/SMISO5/SSCL5
8	VSS	VSS
9	EXTAL/P36	EXTAL/P36/TXD5/SMOSI5/SSDA5
10	VCC	VCC
11	PE2/POE10#/NMI	PE2/POE10#/NMI/IRQ0
12	PD7/MTIOC9A/TMRI1/TMRI5/SSLA1	TRST#/PD7/MTIOC9A/MTIOC9A#/TMRI1/TMRI5/ GTIOC0A/GTIOC3A/GTIOC0A#/GTIOC3A#/ GTIU/TXD5/SMOSI5/SSDA5/SCK009 ^(注1) / TXD008 ^(注1) /TXDA008 ^(注1) /SMOSI008 ^(注1) / SSDA008 ^(注1) /TXDB009 ^(注1) /SSLA1/SSL01 ^(注1) / CTX0/IRQ8
13	PD6/MTIOC9C/TMO1/CTS1#/RTS1#/SS1#	TMS/PD6/MTIOC9C/MTIOC9C#/TMO1/ GTIOC0B/GTIOC3B/GTIOC0B#/GTIOC3B#/ GTIU/CTS1#/RTS1#/SS1#/RXD12/SMISO12/ SSCL12/RXD12/CTS011# ^(注1) /RTS011# ^(注1) / SS011# ^(注1) /DE011/SSLA0 ^(注1) /SSL00 ^(注1) /IRQ5/ ADST0
14	PD5/TMRI0/TMRI6/RXD1/SMISO1/SSCL1	TDI/PD5/TMRI0/TMRI6/GTIOC1A/GTETRG/
15	PD4/TMCI0/TMCI6/SCK1/IRQ2	TCK/PD4/TMCI0/TMCI6/GTIOC1B/GTETRGB/ GTIOC1B#/SCK1/TXD12/SMOSI12/SSDA12/ TXD12/SIOX12/SCK011 ^(注1) /TXDB011 ^(注1) / SSL02 ^(注1) /IRQ2
16	PD3/TMO0/TXD1/SMOSI1/SSDA1	TDO/PD3/TMO0/GTIOC2A/GTETRG/
		GTIOC2A#/GTIOC7B/TXD1/SMOSI1/SSDA1/ TXD011 ^(注1) /TXDA011 ^(注1) /SMOSI011 ^(注1) / SSDA011 ^(注1) /MOSI0

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

64 ピン	RX24T (64 ピン LFQFP)	RX26T (64 ピン LFQFP、64 ピン HWQFN)
17	PB6/RXD5/SMISO5/SSCL5/IRQ5	PB6/GTIOC2A/GTIOC3A/GTIOC2A#/GTIOC3A#/ TOC0/RXD5/SMISO5/SSCL5/RXD12/SMISO12/ SSCL12/RDX12/RXD011 ^(注1) /SMISO011 ^(注1) / SSCL011 ^(注1) /MISO0 ^(注1) /CRX0/IRQ2
18	PB5/TXD5/SMOSI5/SSDA5	PB5/GTIOC2B/GTIOC3B/GTIOC2B#/GTIOC3B#/ TIC0/TXD5/SMOSI5/SSDA5/TXD12/SMOSI12/ SSDA12/TDX12/SIOX12/TXD011 ^(注1) / TXDA011 ^(注1) /SMOSI011 ^(注1) /SSDA011 ^(注1) / RSPCK0 ^(注1) /CTX0
19	PB4/POE8#CTS5#RTS5#SS5#IRQ3	PB4/POE8#/GTETRGA/GTETRGA#/GTETRGC/ GTETRGC/GTCTPP00/CTS5#RTS5#SS5#/ RXD12/SMISO12/SSCL12/RDX12/CTS011#/ RTS011# ^(注1) /SS011# ^(注1) /SCK011 ^(注1) / TXDB011 ^(注1) /MISOA/SSL01 ^(注1) /CRX0/IRQ3
20	PB3/MTIOC0A/CACREF/SCK6/RSPCKA	PB3/MTIOC0A/MTIOC0A#/CACREF/GTIU/TOC1/ SCK6/TXD12/SMOSI12/SSDA12/TDX12/ SIOX12/CTS009# ^(注1) /RTS009# ^(注1) /SS009# ^(注1) / DE009 ^(注1) /RSPCKA/CTX0/IRQ9
21	PB2/MTIOC0B/TMRI0/ADSM0/TXD6/ SMOSI6/SSDA6/SDA0	PB2/MTIOC0B/MTIOC0B#/TMRI0/GTADSM0/ GTIOC7A/GTIOC7A#/GTIV/TIC1/TXD6/SMOSI6/ SSDA6/SDA0/SDA00 ^(注1) /ADSM0
22	PB1/MTIOC0C/TMCI0/ADSM1/RXD6/ SMISO6/SSCL6/SCL0	PB1/MTIOC0C/MTIOC0C#/TMCI0/GTADSM1/ GTIOC7B/GTIOC7B#/GTIW/TOC2/RXD6/ SMISO6/SSCL6/SCL0/SCL00 ^(注1) /IRQ4/ADSM1
23	VCC	PB0/MTIOC0D/MTIOC0D#/TMO0/TIC2/TXD6/ SMOSI6/SSDA6/TXD008 ^(注1) /TXDA008 ^(注1) / SMOSI008 ^(注1) /SSDA008 ^(注1) /CTS011# ^(注1) / RTS011# ^(注1) /SS011# ^(注1) /DE011 ^(注1) /MOSIA/ MOSI0 ^(注1) /IRQ8/ADTRG2#
24	P96/POE4#/IRQ4	VCC
25	VSS	P96/POE4#/GTETRGA/GTETRGA#/GTETRGC/ GTETRGC/GTCTPP04/CTS008# ^(注1) /RTS008# ^(注1) / SS008# ^(注1) /DE008 ^(注1) /SSL03 ^(注1) /RSPCK0 ^(注1) / IRQ4
26	P95/MTIOC6B	VSS
27	P94/MTIOC7A	P95/MTIOC6B/MTIOC1A/MTIOC6B#/MTIOC1A#/ TMCI3/GTIOC4A/GTIOC7A/GTIOC4A#/ GTIOC7A#/GTOWUP/RXD6/SMISO6/SSCL6/ RXD008 ^(注1) /SMISO008 ^(注1) /SSCL008 ^(注1) / MISOA/SSL02 ^(注1) /MISO0 ^(注1) /IRQ1/ADTRG1# ^(注1)
28	P93/MTIOC7B	P94/MTIOC7A/MTIOC2A/MTIOC7A#/MTIOC2A#/ TMRI7/GTIOC5A/GTADSM0/GTIOC5A#/ GTOWUP/TXD009 ^(注1) /TXDA009 ^(注1) / SMOSI009 ^(注1) /SSDA009 ^(注1) /SCK008 ^(注1) / TXDB008 ^(注1) /SSLA0/SSL00
29	P92/MTIOC6D	P93/MTIOC7B/MTIOC6A/MTIOC7B#/MTIOC6A#/ TMO4/GTIOC6A/GTIOC6A#/GTOWUP/ TXD009 ^(注1) /TXDA009 ^(注1) /SMOSI009 ^(注1) / SSDA009 ^(注1) /RXD011 ^(注1) /SMISO011 ^(注1) / SSCL011 ^(注1) /SSLA2/SSL02 ^(注1) /MOSI0 ^(注1) / CRX0/IRQ14/ADTRG0#

64 ピン	RX24T (64 ピン LFQFP)	RX26T (64 ピン LFQFP、64 ピン HWQFN)
30	P91/MTIOC7C	P92/MTIOC6D/MTIOC6C/MTIOC6D#/MTIOC6C#/ TMO2/GTIOC4B/GTIOC7B/GTIOC4B#/ GTIOC7B#/GTOULO/SCK009 ^(注1) /TXD011 ^(注1) / TXDA011 ^(注1) /SMOSI011 ^(注1) /SSDA011 ^(注1) / TXDB009 ^(注1) /SSLA3/SSL03 ^(注1) /MISO0 ^(注1) / CTX0 ^(注1)
31	P90/MTIOC7D	P91/MTIOC7C/MTIOC7C#/GTIOC5B/GTIOC5B#/ GTOVLO/RXD5/SMISO5/SSCL5/RSPCK0 ^(注1)
32	P76/MTIOC4D	P90/MTIOC7D/MTIOC7D#/GTIOC6B/GTIOC6B#/ GTOWLO/TXD5/SMOSI5/SSDA5/SSL01 ^(注1)
33	P75/MTIOC4C	P76/MTIOC4D/MTIOC4D#/GTIOC2B/GTIOC6B/ GTIOC2B#/GTIOC6B#/GTOWLO/SSL03 ^(注1)
34	P74/MTIOC3D	P75/MTIOC4C/MTIOC4C#/GTIOC1B/GTIOC5B/ GTIOC1B#/GTIOC5B#/GTOVLO/SSL02 ^(注1)
35	P73/MTIOC4B	P74/MTIOC3D/MTIOC3D#/GTIOC0B/GTIOC4B/ GTIOC0B#/GTIOC4B#/GTOULO/SSL01 ^(注1)
36	P72/MTIOC4A	P73/MTIOC4B/MTIOC4B#/GTIOC2A/GTIOC6A/ GTIOC2A#/GTIOC6A#/GTOWUP/SSL00 ^(注1)
37	P71/MTIOC3B	P72/MTIOC4A/MTIOC4A#/GTIOC1A/GTIOC5A/ GTIOC1A#/GTIOC5A#/GTOVUP/MOSI0 ^(注1)
38	P70/POE0#/IRQ5	P71/MTIOC3B/MTIOC3B#/GTIOC0A/GTIOC4A/ GTIOC0A#/GTIOC4A#/GTOUUP/MISO0 ^(注1)
39	VCC	P70/MTIOC0A/MTCLKC/MTIOC0A#/MTCLKC#/ TMRI6/POE0#/GTETRG/GTETRGA/GTETRGA/GTETRGC/ GTETRGD/GTCPPO0/SCK5/CTS009# ^(注1) / RTS009# ^(注1) /SS009# ^(注1) /DE009 ^(注1) /SSLA0/ RSPCK0 ^(注1) /IRQ5
40	P31/MTIOC0A/MTCLKC/TMRI6/SSLA1/IRQ6	VCC
41	VSS	VSS
42	P30/MTIOC0B/MTCLKD/TMCI6/SSLA0/ IRQ7/COMP3	P22/MTIC5W/MTCLKD/MTIC5W#/MTCLKD#/ TMRI2/TMO4/MTIOC9B/GTIV/RXD12/SMISO12/ SSCL12/RXD12/RXD008 ^(注1) /SMISO008 ^(注1) / SSCL008 ^(注1) /SCK008 ^(注1) /TXDB008 ^(注1) / MISOA/MISO0 ^(注1) /CRX0/IRQ10/ADTRG2#/ COMP2
43	P24/MTIC5U/TMCI2/TMO6/RSPCKA/ COMP0	P21/MTIOC9A/MTCLKA/MTIOC9A#/MTCLKA#/ TMCI4/TMO6/GTIU/TXD12/SMOSI12/SSDA12/ TXDX12/SIOX12/TXD008 ^(注1) /TXDA008 ^(注1) / SMOSI008 ^(注1) /SSDA008 ^(注1) /MOSIA/MOSI0 ^(注1) / IRQ6/AN217/ADTRG1# ^(注1) /COMP5
44	P23/MTIC5V/TMO2/CACREF/MOSIA/ COMP1	P20/MTIOC9C/MTCLKB/MTIOC9C#/MTCLKB#/ TMRI4/TMO2/GTIW/CTS008# ^(注1) /RTS008# ^(注1) / SS008# ^(注1) /RXD008 ^(注1) /SMISO008 ^(注1) / SSCL008 ^(注1) /DE008 ^(注1) /RSPCKA/RSPCK0 ^(注1) / IRQ7/AN216/ADTRG0#/COMP4
45	P22/MTIC5W/TMRI2/TMO4/MISOA/ ADTRG2#/COMP2	P65/IRQ9/AN211/CMPC53/DA1
46	P21/MTCLKA/MTIOC9A/TMCI4/IRQ6/ ADTRG1#/AN116/CVREFC1	P64/IRQ8/AN210/CMPC33/CMPC52 ^(注2) /DA0
47	AVCC2/VREF	AVCC2
48	AVSS2	AVSS2

RX26T グループ RX24T/RX24U グループ RX26T グループと RX24T/RX24U グループの相違点

64 ピン	RX24T (64 ピン LFQFP)	RX26T (64 ピン LFQFP、64 ピン HWQFN)
49	P54/AN210/IRQ2	P54/IRQ2/AN202/CMPC22/CVREFC1
50	P53/AN209/IRQ1	P53/IRQ1/AN201/CMPC12/CVREFC0
51	P52/AN208/IRQ0	P52/IRQ0/AN200/CMPC02
52	P51/AN207	P47/AN103 ^(注1) /AN206 ^(注2) /CMPC03 ^(注2)
53	P50/AN206	P46/AN102/CMPC50/CMPC51
54	P46/AN102/CMPC12/CMPC13/CMPC30/ CMPC31	P45/AN101 ^(注1) /AN005 ^(注2) /CMPC40 ^(注1) / CMPC41 ^(注1) /CMPC11 ^(注2)
55	P45/AN101/CMPC02/CMPC03/CMPC20/ CMPC21	P44/AN100 ^(注1) /AN004 ^(注2) /CMPC30 ^(注1) / CMPC31 ^(注1) /CMPC01 ^(注2)
56	P44/AN100/CMPC10/CMPC11/CMPC32/ CMPC33	P43/AN003/CMPC23 ^(注2) /CMPC50 ^(注2)
57	P42/AN002	P42/AN002/CMPC20/CMPC21 ^(注1)
58	P41/AN001	P41/AN001/CMPC10/CMPC11 ^(注1)
59	P40/AN000/CMPC00/CMPC01/CMPC22/ CMPC23	P40/AN000/CMPC00/CMPC01 ^(注1) /CMPC13 ^(注2)
60	AVCC1	AVCC1 ^(注1) /NC ^(注2)
61	AVCC0	AVCC0
62	AVSS0	AVSS0
63	AVSS1	AVSS1 ^(注1) /NC ^(注2)
64	P11/MTIOC3A/MTCLKC/TMO3/IRQ1	P11/MTIOC3A/MTCLKC/MTIOC3A#/MTCLKC#/ TMO3/POE9#/MTIOC9D/GTIOC3B/GTETRGA/ GTIOC3B#/GTETRGC/GTCPPO0/TOC3/ SCK009 ^(注1) /SCK008 ^(注1) /TXDB009 ^(注1) /IRQ1

注 1.RAM サイズが 48KB の製品には存在しません。

注 2.RAM サイズが 64KB の製品には存在しません。

4. 移行の際の留意点

RX26T グループと RX24T/RX24U グループの相違について、いくつかの留意点があります。

ハードウェアに関する留意点を「4.1 端子設計の留意点」で説明します。また、ソフトウェアに関する留意点を「4.2 機能設計の留意点」で説明します。

4.1 端子設計の留意点

4.1.1 VCL 端子(外付け容量)

VCL 端子に接続する内部電源安定用の平滑コンデンサは、RX24T/RX24U グループでは 4.7 μ F の容量を、RX26T グループでは 0.47 μ F の容量を使用してください。

4.1.2 メインクロック発振器

RX26T グループの EXTAL 端子、XTAL 端子に発振子を接続する場合、発振子周波数：8MHz～24MHz の発振子を接続してください。

4.1.3 アナログ電源端子に接続するコンデンサ

RX26T グループでは、A/D 変換クロックを 40 MHz より高くする場合、0.1 μ F のコンデンサと電源端子の間に 0.01 μ F のコンデンサを追加してください。

4.2 機能設計の留意点

RX24T/RX24U グループで動作するソフトウェアは RX26T グループの一部のソフトウェアに対し、互換性があります。しかし、動作タイミングや電気的特性などが異なる場合があるため、十分に評価してください。

以下に RX26T グループと RX24T/RX24U グループで異なる機能の設定に関し、ソフトウェアでの留意点について説明します。

モジュールおよび機能の相違点については「2.仕様の概要比較」を参照してください。詳細は「5.参考ドキュメント」のユーザーズマニュアルハードウェア編を参照してください。

4.2.1 セルフプログラミングでオプション設定メモリを変更する方法

RX26T グループでは、セルフプログラミングでオプション設定メモリを変更する場合、コンフィギュレーション設定コマンドで、オプション設定メモリのコンフィギュレーション設定領域に対するプログラムを行います。

コンフィギュレーション設定コマンドの詳細につきましては、「5 参考ドキュメント」の RX26T グループ フラッシュメモリ ユーザーズマニュアル ハードウェア編を参照してください。

4.2.2 選択型割り込み

RX24T/RX24U グループでは、割り込み要因は固定のベクタ番号ですが、RX26T グループでは MTU/GPTW の割り込み要因は選択型割り込み A となり、選択型割り込み A 要因選択レジスタ n (SLIARn)を設定することで、割り込み要因を割り込みベクタテーブル 208～255 に配置することができます

4.2.3 フラッシュメモリのコマンド使用方法

RX24T/RX24U グループでは、ROM のプログラム/イレーズ用の専用シーケンサのモードへ移行して、ソフトウェアコマンドを発行することにより、フラッシュメモリのプログラム/イレーズ等を行います。RX26T グループでは、FACI コマンド発行領域に FACI コマンドを設定することにより、FCU を制御してフラッシュメモリのプログラム/イレーズ等を行います。

表 4.1 にソフトウェアコマンドと FACI コマンドの仕様比較を示します。

表 4.1 ソフトウェアコマンドと FACI コマンドの仕様比較

項目	ソフトウェアコマンド (RX24T/RX24U)	FACI コマンド (RX26T)
コマンド発行領域	—	FACI コマンド発行領域 (007E 0000h)
使用可能コマンド	<ul style="list-style-type: none"> プログラム ブロックイレーズ 全ブロックイレーズ ブランクチェック スタートアップ領域情報プログラム アクセスウィンドウ情報プログラム 	<ul style="list-style-type: none"> プログラム ブロックイレーズ P/E サスペンド P/E レジューム ステータスクリア 強制終了 ブランクチェック コンフィギュレーション設定

4.2.4 フラッシュアクセスウィンドウ設定レジスタ

RX26T グループでは、フラッシュアクセスウィンドウ設定レジスタ(FAW)のアクセスウィンドウプロテクトビット(FSPR)を、いったん“0”に設定すると“1”に戻すことができません。

詳細につきましては、「5 参考ドキュメント」の RX26T グループ ユーザーズマニュアル ハードウェア編を参照してください。

4.2.5 クロック周波数設定

RX24T/RX24U グループと RX26T グループでは、クロック周波数設定制限が異なります。詳細は表 4.2 を参照してください。

表 4.2 クロック周波数設定制限の比較

項目	RX24T/RX24U	RX26T
クロック周波数 設定制限	$ICLK \geq PCLK$	$PCLKC \geq PCLKA \geq PCLKB$
CANFD 使用時の クロック周波数 設定制限	—	$PCLKA : PCLKB = 2 : 1$ $PCLKB \geq CANFDCLK$ $PCLKB \geq CANFDMCLK$
クロック周波数 比制限	$ICLK : FCLK = N : 1$ $ICLK : PCLKA = N : 1$ $ICLK : PCLKB = N : 1$ $ICLK : PCLKD = N : 1$	$ICLK : FCLK = N : 1$ or $1 : N$ $ICLK : PCLKA = N : 1$ or $1 : N$ $ICLK : PCLKB = N : 1$ or $1 : N$ $ICLK : PCLKC = N : 1$ or $1 : N$ $ICLK : PCLKD = N : 1$ or $1 : N$ $PCLKA : PCLKC = 1 : 1$ or $1 : 2$ $PCLKB : PCLKD = 1 : 1$ or $2 : 1$ or $4 : 1$ or $1 : 2$

4.2.6 RIIC 動作電圧設定

RX26T グループで RIIC を使用する場合、スロープ特性を保つために、電源電圧範囲を指定する必要があります。初期値は VCC が 4.5V 以上の設定になっています。4.5V 未満で使用する場合、RIIC を動作させる前に電圧範囲を変更してください。

詳細は、「RX26T グループ ユーザーズマニュアル ハードウェア編」で、VOLSR.RICVLS ビットを参照してください。

4.2.7 電圧レベル設定

RX26T グループでは、動作電圧に応じて動作モードの電圧レベル設定レジスタ (VOLSR)、電圧検出回路の電圧検出レベル選択レジスタ (LVDLVLR)、オプション設定メモリのオプション機能選択レジスタ 1 (OFS1) を適切な値に変更する必要があります。プログラムで必ず設定してください。

4.2.8 オプション設定メモリ

RX24T/RX24U グループでは、ID コードプロテクト、オンチップデバッグの ID コードプロテクトは ROM に配置されていますが、RX26T グループではオプション設定メモリに配置されています。設定方法が異なるため、注意してください。

4.2.9 PLL 回路

PLL 回路の逡倍率は、RX24T/RX24U グループで 4~15.5 逡倍(0.5 刻み)、RX26T グループで 10~30 逡倍(0.5 刻み)です。PLL 回路を使用するには、PLLCR.STC ビットに設定値を適切な値に変更してください。また、RX26T グループでは、PLL クロックの切り替えはプログラムで実施してください。

4.2.10 全モジュールクロックストップモード

RX24T/RX24U グループでは、全モジュールクロックストップモードはありません。

RX26T グループでは、全モジュールクロックストップモードへ移行させる場合、MSTPA24、MSTPA27、MSTPA29 ビットに“1”を書き込んでおく必要があります。

4.2.11 MTU/GPTW 動作周波数

RX26T グループでは、MTU/GPTW のカウントクロックは PCLKC ですが、使用するバスのクロックは PCLKA です。使用する周波数の組み合わせによっては制限がありますので、注意してください。

4.2.12 MTU による DMAC 起動

RX26T グループでは、MTU による DMAC 起動時は、DMAC が内部バス権を要求するときに起動要因がクリアされます。したがって、内部バスの状態によっては、起動要因がクリアされても DMAC 転送が開始待ち状態になる期間が発生します。

4.2.13 レジスタ退避バンク内 RAM の自己診断に関する注意事項

RX26T グループのレジスタ退避バンクは RAM で構成されています。レジスタ退避バンクにはバッファが搭載されているため、SAVE 命令で書き込みを行った後に同一バンクから RSTR 命令で読み出しを行うと、RAM のメモリセルではなくバッファのデータが読み出されることがあります。レジスタ退避バンク内 RAM の自己診断を行う場合、バッファのデータを読み出さないように、以下の手順で書いたデータの確認を実施してください。

- (1) 診断対象のバンクに SAVE 命令でデータを書く
- (2) (1) のバンクとは異なるバンクに、SAVE 命令でデータを書く
- (3) (1) のバンクから RSTR 命令でデータを読む

4.2.14 コンペア機能制約

RX26T グループの 12 ビット A/D コンバータのコンペア機能には、以下の制約があります。

- (1) 自己診断機能およびダブルトリガモードの使用は禁止です。
(ADRD、ADDBLDR、ADDBLDRA、ADDBLDRB はコンペア機能対象外です)
- (2) マッチ/アンマッチイベント出力を使用する場合は、シングルスキャンモードを設定してください。
- (3) ウィンドウ A で温度センサか内部基準電圧選択時は、ウィンドウ B の動作は禁止です。
- (4) ウィンドウ B で温度センサか内部基準電圧選択時は、ウィンドウ A の動作は禁止です。
- (5) ウィンドウ A とウィンドウ B で同一 CH は設定禁止です。
- (6) High 側基準値 \geq Low 側基準値となるように設定してください。

4.2.15 I²C バスインタフェースのノイズ除去

RX24T/RX24U グループでは、SCL、SDA ラインにアナログノイズフィルタを内蔵していますが、RX26T グループではアナログノイズフィルタを内蔵していません。

4.2.16 ポートアウトプットイネーブル 3 出力停止要求発生時の制御

RX26T グループでは、出力停止要求が発生したとき、POECR1~POECR3、POECR7 レジスタの対応するビットを“1”にした端子はハイインピーダンスになり、PMMCR0~PMMCR2 レジスタの対応するビットを“1”にした端子は汎用入出力ポートに切り替わります。

同一端子に対して両方のビットを“1”にした場合は、POECR1~POECR3、POECR7 レジスタの設定が優先され、端子はハイインピーダンスになります。汎用入出力ポートに切り替わった後は、PDR レジスタ、PODR レジスタの設定により端子の状態が決定します。

4.2.17 12 ビット A/D コンバータがモジュールストップ中のコンパレータ C の動作

RX26T グループでは、プログラマブルゲインアンプ(PGA)と 12 ビット A/D コンバータは同じモジュールストップ信号で制御されていますので、12 ビット A/D コンバータがモジュールストップ中は、以下の PGA 出力の比較はできません。

- AN000 端子 PGA 出力
- AN001 端子 PGA 出力
- AN002 端子 PGA 出力
- AN100 端子 PGA 出力
- AN101 端子 PGA 出力
- AN102 端子 PGA 出力

12 ビット A/D コンバータがモジュールストップ中は、以下のアナログ端子の比較はできません。

- AN000 端子 PGA 出力
- AN001 端子 PGA 出力
- AN002 端子 PGA 出力
- AN100 端子 PGA 出力
- AN101 端子 PGA 出力
- AN102 端子 PGA 出力

4.2.18 ポート方向レジスタ(PDR)の初期化

同一ピン数でも、PDR レジスタの初期化が異なります。

4.2.19 カウントクロックソースのパルス幅

RX24T/RX24U グループと RX26T グループでは、MTU のカウントクロックソースのパルス幅が異なります。詳細は表 4.2 を参照してください。これ以下のパルス幅では正しく動作しませんのでご注意ください。

表 4.3 カウントクロックソースのパルス幅の比較

項目		RX24T/RX24U	RX26T
単エッジ		3PCLKA 以上	1.5 PCLKC 以上
両エッジ		5PCLKA 以上	2.5 PCLKC 以上
位相計数 モード	位相差、オーバーラップ	3PCLKA 以上	1.5 PCLKC 以上
	パルス幅	5PCLKA 以上	2.5 PCLKC 以上

4.2.20 POE3 の汎用入出力ポート切り替え制御の注意事項

RX26T グループでは、POE3 で指定した出力停止要求が発生すると、PMMCRn レジスタ(n = 0~3)の当該ビットを“1”にした端子は、汎用入出力ポートに切り替わります。事前に対応する POECRn レジスタ(n = 0~3)のビットを“0”にしてください。

4.2.21 ELC イベント入力の時タイマモードレジスタ設定の注意事項

RX26T グループでは、MTU を ELC のアクション動作に設定する場合は、該当チャンネルのタイマモードレジスタ (TMDR) は初期値 (00h) に設定してください。

4.2.22 MTU/GPTW 反転出力設定時のアクティブレベル設定について

RX26T グループでは、MPC.PmnPFS レジスタにより MTU/GPTW の出力を正転出力/反転出力から選択することができます。

MTU の反転出力を選択した場合、MTU.TOCR1j、MTU.TOCR2j レジスタ (j = A, B) で設定したアクティブレベルと端子に出力される信号のアクティブレベルが反転します。このとき出力短絡検出を使用する場合、ALR1、ALR2 レジスタで端子に出力される信号を基準にアクティブレベルを設定してください。

GPTW の反転出力を選択した場合、端子に出力される信号のアクティブレベルが反転します。このとき出力短絡検出を使用する場合、ALR3～ALR5 レジスタで端子に出力される信号を基準にアクティブレベルを設定してください。

4.2.23 POE と POEG を併用した場合の注意事項

RX26T グループでは、POE と POEG を併用する場合、同一の GPTW 出力端子に対して、POE と POEG の両方で出力停止制御を行わないでください。

4.2.24 ハイインピーダンス時の端子の読み出しについて

RX26T グループでは、POE によって端子がハイインピーダンスになっているときは、当該端子のレベルを読み出すことはできません。読んだ場合の値は不定です。端子のレベルを読み出すには、ハイインピーダンス状態を解除してください。

ハイインピーダンス制御の代わりにポート切り替え制御を選択した場合、この制限はありません。

5. 参考ドキュメント

ユーザーズマニュアル:ハードウェア

RX24T グループ ユーザーズマニュアル ハードウェア編 Rev.2.00 (R01UH0576JJ0200)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX24U グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0658JJ0100)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

RX26T グループ ユーザーズマニュアル ハードウェア編 Rev.1.20(R01UH0979JJ0120)
(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデートの対応について

本アプリケーションノートは以下のテクニカルアップデートの内容を反映しています。

TN-RX*-A0147B/J
TN-RX*-A151A/J
TN-RX*-A163A/J
TN-RX*-A173A/J
TN-RX*-A193A/J
TN-RX*-A194A/J
TN-RX*-A200A/J
TN-RX*-A0206A/J
TN-RX*-A0213A/J
TN-RX*-A0216A/J
TN-RX*-A0224B/J
TN-RX*-A0232A/J

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Mar.22.23	—	初版発行
1.01	Aug.24.23	44	誤記訂正
		204~207	表 3.5 の誤記訂正と注記追加
1.10	Mar.31.25	34	表 2.21 割り込みコントローラの概要比較 変更
		72	表 2.35 P0n 端子機能制御レジスタ(P0nPFS)の比較 ビット追加
		80	表 2.40 P5n 端子機能制御レジスタ(P5nPFS)の比較 変更
			表 2.41 P6n 端子機能制御レジスタ(P6nPFS)の比較 変更
		93	表 2.46 PBn 端子機能制御レジスタ(PBnPFS)の比較 変更
		97	表 2.48 PDn 端子機能制御レジスタ(PDnPFS)の比較 変更
		98	表 2.49 PEn 端子機能制御レジスタ(PEnPFS)の比較 変更
		103	表 2.55 ポートアウトプットイネーブル 3 の概要比較 変更
		122	表 2.58 汎用 PWM タイマのレジスタ比較 変更
		136~137	表 2.63 独立ウォッチドッグタイマの概要比較 変更
		138	表 2.64 独立ウォッチドッグタイマのレジスタ比較 変更
		158~160	表 2.75 12 ビット A/D コンバータの概要比較 変更
		161~162	表 2.76 12 ビット A/D コンバータのレジスタ比較 変更
		185	表 2.89 パッケージ 32 ピン HWQFN 追加

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または転移等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものいたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。