

【注意事項】

R20TS0926JJ0100

Rev.1.00

2023.03.01 号

CS+用 RL78 コード生成 (CS+ for CC / CACX)

e² studio Code Generator プラグイン

RL78 コード生成支援ツール Applilet3

概要

タイトルに記載している製品の使用上の注意事項を連絡します。

1. コード生成が生成したデータ・フラッシュ用 API を用いて、データ・フラッシュ・ライブラリ使用する場合の注意事項

1. コード生成が生成したデータ・フラッシュ用 API を用いて、データ・フラッシュ・ライブラリ使用する場合の注意事項

1.1 該当製品

- CS+用 RL78 コード生成 (CS+ for CC) V2.22.00 以前
- CS+用 RL78 コード生成 (CS+ for CACX) V2.22.00 以前
- e² studio Code Generator プラグイン(e² studio V2.19.0) 以前
- Applilet3 for RL78 V1.21.00 以前

1.2 該当デバイス

- RL78 ファミリ :
RL78/F12、RL78/F13、RL78/F14、RL78/F15、RL78/G13
RL78/G13A、RL78/G14

1.3 内容

【データ・フラッシュ・ライブラリの設定】で「使用する」を選択、【クロック設定】で「メイン・システム・クロック(fMAIN)設定」の「高速システム・クロック(fMX)」を指定し、「高速オンチップオシレータクロック設定」と「CPU と周辺クロック設定」の周波数が異なる場合に、データ・フラッシュ・ライブラリが正常に動作しない可能性があります。「高速オンチップオシレータクロック設定」の周波数が「CPU と周辺クロック設定」より小さい場合は、データ・フラッシュ・ライブラリで正しく書き込めない場合があります。「高速オンチップオシレータクロック設定」の周波数が「CPU と周辺クロック設定」より大きい場合は、データ・フラッシュ・ライブラリの待ち時間が長くなりますが、書き込みは正常に完了します。

1.4 発生条件

【データ・フラッシュ・ライブラリの設定】で「使用する」を選択し、【クロック設定】で「高速オンチップオシレータクロック設定」と「CPU と周辺クロック設定」の周波数が異なる場合に発生します。

不適切な値の例：(RL78/F14 グループ：48 ピン製品の場合)

- ・「メイン・システム・クロック設定」：高速システム・クロック(fMX)
- ・「高速オンチップオシレータクロック設定」の周波数：32MHz
- ・「高速システム・クロック設定」の周波数：20MHz

メイン・システム・クロック(fMAIN)設定

☐ 高速オンチップオシレータクロック(fIH) ☒ 高速システム・クロック(fMX)

高速オンチップオシレータクロック設定

☒ 動作 周波数 32 (MHz)

高速システム・クロック設定

☒ 動作

☒ X1発振(fX) ☐ 外部クロック入力(fEX)

周波数 20 (MHz)

発振安定時間 13107.2 (2¹⁸/fX) (μs)

図 1 「高速オンチップオシレータクロック設定」の設定

- ・ 「CPU と周辺クロック設定」の周波数は 20MHz

CPUと周辺クロック設定

CPUと周辺クロック(fCLK) 20000 (fMP) (kHz)

図 2 「CPU と周辺クロック設定」の設定

1.5 回避策

回避策 1. 「高速オンチップオシレータクロック設定」と「CPU と周辺クロック設定」は同相の周波数を設定し、再コード生成してください。（データ・フラッシュ・ライブラリの待ち時間は最小になります）

回避策 2. 「高速オンチップオシレータクロック設定」と「CPU と周辺クロック設定」に同相の周波数を設定できない場合は、「高速オンチップオシレータクロック設定」の周波数に「CPU と周辺クロック設定」の周波数と近似でかつ高速オンチップオシレータクロックの方が大きくなる周波数を設定し、再コード生成してください。（データ・フラッシュ・ライブラリの待ち時間は長くなりますが、正常に動作します）

「高速オンチップオシレータクロック設定」周波数の設定例：(RL78/F14 グループ：48 ピン製品の場合)

表 1 周波数の設定例

「CPU と周辺クロック設定」	「高速オンチップオシレータクロック設定」
4MHz 未満	回避策 3 をご参照ください。
4MHz	4MHz
4MHz < fMAIN ≤ 8MHz	8MHz
8MHz < fMAIN ≤ 12MHz	12MHz
12MHz < fMAIN ≤ 16MHz	16MHz
16MHz < fMAIN ≤ 20MHz	24MHz

注：CPU クロックが 1MHz 未満の場合はデータ・フラッシュ・ライブラリの動作範囲外です。

回避策 3. 回避策 2 で同相の周波数が選択できない場合で、データ・フラッシュ・ライブラリの待ち時間を最小にしたい場合は、生成コードを書き換えて、「CPU と周辺クロック設定」で設定した周波数と同じ数値を用いるようにしてください。

下記の修正例を参考に生成コードを書き換えてください。

- ・ r_cg_pfdl.h 及び r_cg_pfdl.c の `_xx_HOCO_CLOCK_MHz` (xx)のマクロ値を正しい値に書き換える。

以下に「高速システム・クロック(fMX)」に 20MHz を設定した場合の例を示します。

r_cg_pfdl.h のファイル :

```
#define _32_HOCO_CLOCK_MHz          (32) /* HOCO clock value in MHz */
書き換え :
#define _20_HOCO_CLOCK_MHz          (20) /* HOCO clock value in MHz */
```

r_cg_pfdl.c のファイル :

```
gFdlDesc.fx_MHz_u08 = _32_HOCO_CLOCK_MHz; /* Set an integer of the range from 1 to
32 according to GUI setting of HOCO. */
書き換え :
gFdlDesc.fx_MHz_u08 = _20_HOCO_CLOCK_MHz; /* Set an integer of the range from 1 to
32 according to GUI setting of HOCO. */
```

- ・使用する数値はデータ・フラッシュ・ライブラリの仕様書を参照してください。

1.6 恒久対策

コード生成ツールは、スマート・コンフィグレータを公開しています。今後コード生成のバージョンアップはせず、スマート・コンフィグレータのみの更新となります。

コード生成のバージョンアップによる改修は行いません。コード生成を継続して使用する場合は回避策を適用してください。

以上

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	Mar.01.23	-	新規発行

本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。

過去のニュース内容は発行当時の情報をもとにしており、現時点では変更された情報や無効な情報が含まれている場合があります。

ニュース本文中の URL を予告なしに変更または中止することがありますので、あらかじめご承知ください。

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）
www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。
www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。