

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
ルネサス エレクトロニクス株式会社  
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RL*-A0152A/J	Rev.	第1版
題名	RL78/G24 グループ コンパレータを使用する際の制限事項について		情報分類	技術情報	
適用製品	RL78/G24 グループ	対象ロット等 全ロット	関連資料	RL78/G24 ユーザーズマニュアル ハードウェア編 Rev.1.20 (R01UH0961JJ0120)	

上記製品に搭載されているコンパレータに関して、以下の制限がございます。

## 制限事項内容

コンパレータのアナログ入力電圧やリファレンス電圧が、 $\pm 3.0\text{V}/\mu\text{s}$  を超える傾きで急峻に変化した場合、もしくは、基準電圧として使用する DAC 出力の変更幅が 1V より大きい、または変更間隔が  $1\mu\text{s}$  未満である場合、比較結果に最長 150ns のパルスが現れることがあります。

## 対策

比較結果に現れるパルスが問題となる場合、以下の対策を実施してください。

- CiFCK[1:0] ( $i = 0 - 3$ ) ビットを設定し、最長 150ns のノイズを除去できるようにデジタル・フィルタ (3 回一致) を有効にする。
- CiMON ( $i = 0 - 3$ ) フラグをポーリングする場合は、ポーリング間隔を 150ns 以上にする。