

発行日：2026年6月4日

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
ルネサス エレクトロニクス株式会社

問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RA*-A0174A/J	Rev.	第1版
題名	ユーザーズマニュアル ハードウェア編の誤記訂正		情報分類	技術情報	
適用製品	RA2L2 グループ	対象ロット等	関連資料	Renesas RA2L2 グループ ユーザーズマニュアル ハードウェア編 R01UH1080JJ0110 Rev.1.10	
		すべて			

RA2L2 グループユーザーズマニュアル ハードウェア編の誤記訂正を行います。

詳細につきましては、次ページ以降を参照ください。

ユーザーズマニュアル ハードウェア編の誤記訂正

10. 低消費電力モード

10.1 概要の表 10.2 各低消費電力モードの動作状態 の注 8 の誤記

修正前

注 8. スヌーズモードで 12 ビット A/D コンバータ (ADC12) を使用する場合は、ADCMPCR, CMPAE ビットまたは ADCMPCR, CMPBE ビットが 1 でなければなりません。

10.2.14 LPOPT : 消費電力低減動作コントロールレジスタ内のビット 6 初期値および書き込み値の誤記。

修正前

10.2.14 LPOPT : 消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001\_E000

Offset address: 0x04C

Bit position:	7	6	5	4	3	2	1	0
Bit field:	LPOP TEN	—	—	—	BPFC LKDIS	DCLKDIS[1:0]	MPUD IS	
Value after reset:	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN = 1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCCLKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
6:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
7	LPOPTEN	消費電力低減動作許可 0: 消費電力低減機能をすべて禁止 1: 消費電力低減機能をすべて許可	R/W

修正後

注 8. スヌーズモードで 12 ビット A/D コンバータ (ADC12) を使用する場合は、ADCMPCR, CMPAE ビットおよび ADCMPCR, CMPBE ビットが 1 でなければなりません。

修正後

10.2.14 LPOPT : 消費電力低減動作コントロールレジスタ

Base address: SYSC = 0x4001\_E000

Offset address: 0x04C

Bit position:	7	6	5	4	3	2	1	0
Bit field:	LPOP TEN	—	—	—	BPFC LKDIS	DCLKDIS[1:0]	MPUD IS	
Value after reset:	0	1	0	0	0	0	0	0

ビット	シンボル	機能	R/W
0	MPUDIS	MPU クロック禁止制御 MPU 動作クロックを停止 (LPOPTEN = 1 のときのみ有効) 0: MPU は通常動作 1: MPU 動作クロックが停止 (MPU 機能は無効)	R/W
2:1	DCLKDIS[1:0]	デバッグクロック禁止制御 0 0: デバッグクロックは停止しない その他: デバッグクロックが停止する (LPOPT.LPOPTEN = 1 のときのみ有効)	R/W
3	BPFCCLKDIS	BPF クロック禁止制御 フラッシュレジスタ R/W クロックを停止 (LPOPT.LPOPTEN = 1 のときのみ有効) 0: フラッシュレジスタ R/W クロックは通常動作する 1: フラッシュレジスタ R/W クロックは停止する	R/W
5:4	—	読むと 0 が読めます。書く場合、0 としてください。	R/W
6	—	読むと 1 が読めます。書く場合、1 としてください。	R/W
7	LPOPTEN	消費電力低減動作許可 0: 消費電力低減機能をすべて禁止 1: 消費電力低減機能をすべて許可	R/W

## 26. USB Type-C インタフェース

### 26.1 概要の誤記

#### 修正前

##### 26.1 概要

USB Type-C インタフェースは、Universal Serial Bus Type-C Cable and Connector Specification: Release 2.3 に準拠します。

USB Type-C インタフェースは、構成チャネル (USB\_CC1 と USB\_CC2) および USB バスパワー ステータス (USB\_VBUS) を介して以下の機能をサポートします。

#### 修正後

##### 26.1 概要

USB Type-C インタフェースは、Universal Serial Bus Type-C Cable and Connector Specification: Release **2.4** に準拠します。

USB Type-C インタフェースは、構成チャネル (USB\_CC1 と USB\_CC2) および USB バスパワー ステータス (USB\_VBUS) を介して以下の機能をサポートします。

34. 12ビット A/D コンバータ (ADC12)

表 34.16 DBLANS ビット設定値とダブルトリガ対象チャネルの関係内の DBLANS[4:0] ビット設定値の誤記。

修正前

表 34.16 DBLANS ビット設定値とダブルトリガ対象チャネルの関係

DBLANS[4:0]ビット設定値	ダブルトリガ対象チャネル
0x00	AN000
0x01	AN001
0x02	AN002
0x03	AN003
0x04	AN004
0x05	AN005
0x06	AN006
0x07	AN007
0x08	AN008
0x09	AN009
0x0A	AN010
0x11	AN017
0x13	AN018
0x14	AN019
0x15	AN020
0x16	AN021
0x17	AN022

修正後

表 34.16 DBLANS ビット設定値とダブルトリガ対象チャネルの関係

DBLANS[4:0]ビット設定値	ダブルトリガ対象チャネル
0x00	AN000
0x01	AN001
0x02	AN002
0x03	AN003
0x04	AN004
0x05	AN005
0x06	AN006
0x07	AN007
0x08	AN008
0x09	AN009
0x0A	AN010
0x11	AN017
0x12	AN018
0x13	AN019
0x14	AN020
0x15	AN021
0x16	AN022

41. 電気的特性

(1) 41.3.4 ウェイクアップ時間 の表 41.23 低消費電力モードからの復帰  
 タイミング(2)の表中、以下を修正。

- ・「システムクロックソースは MOCO」 項のシンボル： $t_{SBYMO}$  の罫線位置。
- ・「メインクロック発振器に外部クロックを入力」の  $VCC=1.6V\sim 1.8V$  時の発振器周波数誤記と Typ、Max の復帰時間誤記。
- ・(注 4) を「システムクロックソースは HOCO」部から削除し、電圧範囲記載部 ( $VCC=1.8V\sim 5.5V$ ) に追加。

修正前

表 41.23 低消費電力モードからの復帰タイミング (2)

項目	シンボル	Min	Typ	Max	単位	測定条件		
ソフトウェアスタンバイモードからの復帰時間(注1)	Middle-speed モード メインクロック発振器に水晶振動子を接続	システムクロックソースはメインクロック発振器 (20 MHz)(注2)	$t_{SBYMC}$	—	2	3	ms	図 41.10
		メインクロック発振器に外部クロックを入力	$t_{SBYEX}$	—	2.4	3.1	$\mu s$	
	システムクロックソースはメインクロック発振器 (20 MHz)(注3) $VCC = 1.8 V \sim 5.5 V$	$t_{SBYHO}$	システムクロックソースはメインクロック発振器 (20 MHz)(注3) $VCC = 1.6 V \sim 1.8 V$	—	11.7	13		
			システムクロックソースは HOCO(注4)	—	7.7	9.4	$\mu s$	
	システムクロックソースは HOCO(注4)	$t_{SBYHO}$	$VCC = 1.8 V \sim 5.5 V$	—	7.7	9.4	$\mu s$	
			$VCC = 1.6 V \sim 1.8 V$	—	15.7	17.9		
	システムクロックソースは MOCO (8 MHz)	$t_{SBYMO}$	$VCC = 1.8 V \sim 5.5 V$	—	4	5	$\mu s$	
$VCC = 1.6 V \sim 1.8 V$			—	7.2	9			

注 1. ICLK と PCLKx の分周比は許容周波数範囲の最小分周比です。復帰時間は、システムクロックソースにより決定されます。  
 注 2. メインクロック発振器ウェイトコントロールレジスタ (MOSCWTCR) の設定値は 0x05 です。  
 注 3. メインクロック発振器ウェイトコントロールレジスタ (MOSCWTCR) の設定値は 0x00 です。  
 注 4. システムクロックは 24 MHz です。

修正後

表 41.23 低消費電力モードからの復帰タイミング (2)

項目	シンボル	Min	Typ	Max	単位	測定条件		
ソフトウェアスタンバイモードからの復帰時間(注1)	Middle-speed モード メインクロック発振器に水晶振動子を接続	システムクロックソースはメインクロック発振器 (20 MHz)(注2)	$t_{SBYMC}$	—	2	3	ms	図 41.10
		メインクロック発振器に外部クロックを入力	$t_{SBYEX}$	—	2.4	3.1	$\mu s$	
	システムクロックソースはメインクロック発振器 (20 MHz)(注3) $VCC = 1.8 V \sim 5.5 V$	$t_{SBYHO}$	システムクロックソースはメインクロック発振器 (20 MHz)(注3) $VCC = 1.6 V \sim 1.8 V$	—	8.5	9.1		
			システムクロックソースは HOCO(注4)	—	7.7	9.4	$\mu s$	
	システムクロックソースは HOCO(注4)	$t_{SBYHO}$	$VCC = 1.8 V \sim 5.5 V$ (注4)	—	7.7	9.4	$\mu s$	
			$VCC = 1.6 V \sim 1.8 V$	—	15.7	17.9		
	システムクロックソースは MOCO (8 MHz)	$t_{SBYMO}$	$VCC = 1.8 V \sim 5.5 V$	—	4	5	$\mu s$	
$VCC = 1.6 V \sim 1.8 V$			—	7.2	9			

注 1. ICLK と PCLKx の分周比は許容周波数範囲の最小分周比です。復帰時間は、システムクロックソースにより決定されます。  
 注 2. メインクロック発振器ウェイトコントロールレジスタ (MOSCWTCR) の設定値は 0x05 です。  
 注 3. メインクロック発振器ウェイトコントロールレジスタ (MOSCWTCR) の設定値は 0x00 です。  
 注 4. システムクロックは 24 MHz です。

(2) 41.3.4 ウェイクアップ時間 の表 41.24 低消費電力モードからの復帰  
 タイミング(3)の「システムクロックソースはMOCO」の周波数誤記。

修正前

表 41.24 低消費電力モードからの復帰タイミング (3)

項目	シンボル	Min	Typ	Max	単位	測定条件	
ソフトウェアスタンバイモードからの復帰時間(注1)	Low-speedモード メインクロック発振器に水晶振動子を接続	tSBYMC	—	2	3	ms	図 41.10
	メインクロック発振器に外部クロックを入力	tSBYEX	—	14.5	16	μs	
	システムクロックソースはMOCO (2 MHz)	tSBYMO	—	12	15	μs	

注 1. ICLK と PCLKx の分周比は許容周波数範囲の最小分周比です。復帰時間は、システムクロックソースにより決定されます。  
 注 2. メインクロック発振器ウェイトコントロールレジスタ (MOSCWTCR) の設定値は 0x05 です。  
 注 3. メインクロック発振器ウェイトコントロールレジスタ (MOSCWTCR) の設定値は 0x00 です。

41.4.2 USBCC 特性

表 41.43 USB Type-C インタフェース仕様の誤記

修正前

表 41.43 USB Type-C インタフェース仕様

条件：VCC = 3.0~3.6

項目	シンボル	Min	Typ	Max	単位	測定条件
SRC 電圧検出スレッシュホールド	V <sub>SRC</sub>	0.15	0.20	0.25	V	—
SNK VRD-1.5 電圧検出スレッシュホールド	V <sub>VRD15</sub>	0.613	0.66	0.70	V	—
SNK VRD-3.0 電圧検出スレッシュホールド	V <sub>VRD30</sub>	1.165	1.23	1.31	V	—
Rd ブルダウン抵抗	Rd	4.6	5.1	5.6	kΩ	—
Rzopen ブルダウン抵抗	Rzopen	126	—	—	kΩ	—

修正後

表 41.24 低消費電力モードからの復帰タイミング (3)

項目	シンボル	Min	Typ	Max	単位	測定条件	
ソフトウェアスタンバイモードからの復帰時間(注1)	Low-speedモード メインクロック発振器に水晶振動子を接続	tSBYMC	—	2	3	ms	図 41.10
	メインクロック発振器に外部クロックを入力	tSBYEX	—	14.5	16	μs	
	システムクロックソースはMOCO (8 MHz)	tSBYMO	—	12	15	μs	

注 1. ICLK と PCLKx の分周比は許容周波数範囲の最小分周比です。復帰時間は、システムクロックソースにより決定されます。  
 注 2. メインクロック発振器ウェイトコントロールレジスタ (MOSCWTCR) の設定値は 0x05 です。  
 注 3. メインクロック発振器ウェイトコントロールレジスタ (MOSCWTCR) の設定値は 0x00 です。

修正後

表 41.43 USB Type-C インタフェース仕様

条件：VCC = 3.0~3.6

項目	シンボル	Min	Typ	Max	単位	測定条件
SRC 電圧検出スレッシュホールド	V <sub>SRC</sub>	0.15	0.20	0.25	V	—
SNK VRD-1.5 電圧検出スレッシュホールド	V <sub>VRD15</sub>	0.613	—	0.70	V	—
SNK VRD-3.0 電圧検出スレッシュホールド	V <sub>VRD30</sub>	1.165	—	1.31	V	—
Rd ブルダウン抵抗	Rd	4.6	5.1	5.6	kΩ	—
Rzopen ブルダウン抵抗	Rzopen	126	—	—	kΩ	—