

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>

E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-RL*-A0146A/J	Rev.	第1版
題名	誤記訂正通知 RL78/F12 ユーザーズマニュアル Rev.1.10 の誤記通知		情報分類	技術情報	
適用製品	RL78/F12 グループ	対象ロット等 全ロット	関連資料	RL78/F12 グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0231JJ0110)	

RL78/F12 ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0231JJ0110) において、下記訂正がございます。

## 今回通知する訂正内容

(1/2)

No	訂正内容	R01UH0231JJ0110 の該当ページ	本通知の 該当ページ
1	1.2 オーダ情報のオーダ型名の追加・変更	P.3	P.3
2	1.3.1 20ピン製品：パッケージ・タイプの誤記修正	P.4	P.4
3	1.3.2 30ピン製品：パッケージ・タイプの誤記修正	P.5	P.4
4	1.3.3 32ピン製品：パッケージ・タイプの誤記、RESET 端子の入出力方向修正	P.6	P.4
5	1.3.4 48ピン製品：パッケージ・タイプの誤記修正	P.7, 8	P.5
6	1.3.5 64ピン製品：パッケージ・タイプの誤記および端子名の誤記修正	P.9	P.6
7	1.5.1 20ピン製品：簡易 I <sup>2</sup> C の SCL <sub>xx</sub> 端子の入出力方向	P.11	P.7
8	1.5.2 30ピン製品：簡易 I <sup>2</sup> C の SCL <sub>xx</sub> 端子の入出力方向	P.12	P.7
9	1.5.3 32ピン製品：簡易 I <sup>2</sup> C の SCL <sub>xx</sub> 端子の入出力方向	P.13	P.8
10	1.5.4 48ピン製品：簡易 I <sup>2</sup> C の SCL <sub>xx</sub> 端子の入出力方向	P.14	P.9
11	1.5.5 64ピン製品：簡易 I <sup>2</sup> C の SCL <sub>xx</sub> 端子の入出力方向および端子名の誤記修正	P.15	P.10
12	図 7-5 RWAIT ビットの説明追加 (TN-RL*-A058A)	P.336	P.11
13	図 7-19, 図 7-20 アラーム割り込み使用時の説明を追加 (TN-RL*-A123A)	P.348, 349	P.11
14	表 11-4 ウィンドウ・オープン期間 = 75% 時の注記を追加 (TN-RL*-A068A)	P.379	P.12
15	13.3, (7) SSR <sub>mn</sub> レジスタ OVF <sub>mn</sub> ビットの誤記修正	P.466	P.12
16	24.1, 24.3.2, 24.3.4, 24.3.5 IEC61508 の不要な記載を削除	P.921, 926, 929, 930	P.13
17	図 24-8 RAM ガード機能に注記を追加 (TN-RL*-A071A)	P.929	P.14
18	図 24-10 不正メモリ・アクセス検出機能に注記を追加 (TN-RL*-A072A)	P.931	P.15
19	表 27-1 パッケージ・タイプの誤記修正	P.949	P.17
20	27.4.3 データ・フラッシュへのアクセス手順、注記追加 (TN-RL*-A096A)	P.957	P.17
21	31.6.2, 32.6.2 IICA 転送タイミングの誤記修正	P.1019, 1051	P.18
22	31.7.1, 32.7.1 A/D コンバータ特性表の誤記修正	P.1020-1023, P.1052-1055	P.18
23	31.7.2 温度センサ特性の誤記修正	P.1024	P.19
24	31.7.4 LVD 回路特性の誤記修正	P.1025	P.19
25	32.7.4 LVD 回路特性の誤記修正	P.1057	P.19

(2/2)

No	訂正内容	R01UH0231JJ0110 の該当ページ	本通知の 該当ページ
26	33.1 20ピン製品 パッケージ・コード等の記載を追加	P.1060	P.20
27	33.2 30ピン製品 パッケージ・コード等の記載を追加	P.1061	P.22
28	33.3 32ピン製品 パッケージ・コード等の記載を追加およびパラメータ表の記載を変更	P.1062	P.24
29	33.3 32ピン製品 パッケージ外形図を追加	-	P.26
30	33.4 48ピン製品 パッケージ・コード等の記載を追加	P.1063	P.27
31	33.4 48ピン製品 パッケージ・コード等の記載を追加およびパラメータ表の記載を変更	P.1064	P.29
32	33.5 64ピン製品 パッケージ・コード等の記載を追加	P.1065	P.31

誤記訂正の該当箇所は、誤) 太字下線、正) グレー・ハッチングで記載します。

**No.1: 1.2 オーダ情報のオーダ型名の追加・変更**

誤)

ピン数	パッケージ	デバイス	オーダ名称
20 ピン	20 ピン・プラスチック <del>SSQP</del> (7.62 mm (300))	Jバージョン	R5F10968JSP, R5F1096AJSP, R5F1096BJSP, R5F1096CJSP, R5F1096DJSP, R5F1096EJSP
		Kバージョン	R5F10968KSP, R5F1096AKSP, R5F1096BKSP, R5F1096CKSP, R5F1096DKSP, R5F1096EKSP
30 ピン	30 ピン・プラスチック <del>SSQP</del> (7.62 mm (300))	Jバージョン	R5F109AAJSP, R5F109ABJSP, R5F109ACJSP, R5F109ADJSP, R5F109AEJSP
		Kバージョン	R5F109AAKSP, R5F109ABKSP, R5F109ACKSP, R5F109ADKSP, R5F109AEKSP
32 ピン	32 ピン・プラスチック <del>WQFN</del> (5x5)	Jバージョン	R5F109BAJNA, R5F109BBJNA, R5F109BCJNA, R5F109BDJNA, R5F109BEJNA
		Kバージョン	R5F109BAKNA, R5F109BBKNA, R5F109BCKNA, R5F109BDKNA, R5F109BEKNA
48 ピン	48 ピン・プラスチック <del>LQFP</del> (ファインピッチ) (7x7)	Jバージョン	<del>R5F109GAJFB, R5F109GBJFB, R5F109GCJFB, R5F109GDJFB, R5F109GEJFB</del>
		Kバージョン	<del>R5F109GAKFB, R5F109GBKFB, R5F109GCKFB, R5F109GDKFB, R5F109GEKFB</del>
	48 ピン・プラスチック <del>WQFN</del> (7x7) 注	Jバージョン	R5F109GAJNA, R5F109GBJNA, R5F109GCJNA, R5F109GDJNA, R5F109GEJNA
		Kバージョン	R5F109GAKNA, R5F109GBKNA, R5F109GCKNA, R5F109GDKNA, R5F109GEKNA
64 ピン	64 ピン・プラスチック <del>LQFP</del> (ファインピッチ) (10x10)	Jバージョン	<del>R5F109LAJFB, R5F109LBJFB, R5F109LCJFB, R5F109LDJFB, R5F109LEJFB</del>
		Kバージョン	<del>R5F109LAKFB, R5F109LBKFB, R5F109LCKFB, R5F109LDKFB, R5F109LEKFB</del>

注 本パッケージについては弊社営業窓口までお問い合わせください。

**正) オーダ型名追加**

ピン数	パッケージ	デバイス	オーダ名称
20 ピン	20 ピン・プラスチック <del>LSSOP</del> (7.62 mm (300))	Jバージョン	R5F10968JSP, R5F10968CJSP, R5F1096AJSP, R5F1096ACJSP, R5F1096BJSP, R5F1096BCJSP, R5F1096CJSP, R5F1096CCJSP, R5F1096DJSP, R5F1096DCJSP, R5F1096EJSP, R5F1096ECJSP
		Kバージョン	R5F10968KSP, R5F10968CKSP, R5F1096AKSP, R5F1096ACKSP, R5F1096BKSP, R5F1096BCKSP, R5F1096CKSP, R5F1096CCKSP, R5F1096DKSP, R5F1096DCKSP, R5F1096EKSP, R5F1096ECKSP
30 ピン	30 ピン・プラスチック <del>LSSOP</del> (7.62 mm (300))	Jバージョン	R5F109AAJSP, R5F109AACJSP, R5F109ABJSP, R5F109ABCJSP, R5F109ACJSP, R5F109ACCJSP, R5F109ADJSP, R5F109ADCJSP, R5F109AEJSP, R5F109AECJSP
		Kバージョン	R5F109AAKSP, R5F109AACKSP, R5F109ABKSP, R5F109ABCKSP, R5F109ACKSP, R5F109ACCKSP, R5F109ADKSP, R5F109ADCKSP, R5F109AEKSP, R5F109AECKSP
32 ピン	32 ピン・プラスチック <del>HWQFN</del> (5x5)	Jバージョン	R5F109BAJNA, R5F109BACJNA, R5F109BBJNA, R5F109BBCJNA, R5F109BCJNA, R5F109BCCJNA, R5F109BDJNA, R5F109BDCJNA, R5F109BEJNA, R5F109BECJNA
		Kバージョン	R5F109BAKNA, R5F109BACKNA, R5F109BBKNA, R5F109BBCKNA, R5F109BCKNA, R5F109BCCKNA, R5F109BDKNA, R5F109BDCKNA, R5F109BEKNA, R5F109BECKNA
48 ピン	48 ピン・プラスチック <del>LFQFP</del> (ファインピッチ) (7x7)	Jバージョン	R5F109GACJFB, R5F109GBCJFB, R5F109GCCJFB, R5F109GDCJFB, R5F109GECJFB
		Kバージョン	R5F109GACKFB, R5F109GBCKFB, R5F109GCCKFB, R5F109GDCKFB, R5F109GECKFB
	48 ピン・プラスチック <del>HWQFN</del> (7x7) 注	Jバージョン	R5F109GAJNA, R5F109GBJNA, R5F109GCJNA, R5F109GDJNA, R5F109GEJNA
		Kバージョン	R5F109GAKNA, R5F109GBKNA, R5F109GCKNA, R5F109GDKNA, R5F109GEKNA
64 ピン	64 ピン・プラスチック <del>LFQFP</del> (ファインピッチ) (10x10)	Jバージョン	R5F109LACJFB, R5F109LBCJFB, R5F109LCCJFB, R5F109LDCJFB, R5F109LECJFB
		Kバージョン	R5F109LACKFB, R5F109LBCKFB, R5F109LCKFB, R5F109LDCKFB, R5F109LECKFB

注 本パッケージについては弊社営業窓口までお問い合わせください。

**No.2: 1.3.1 20ピン製品：パッケージ・タイプの誤記修正**

誤)

- 20ピン・プラスチック ~~SSOP~~ (7.62 mm (300))

正) **パッケージ・タイプの誤記修正**

- 20ピン・プラスチック **LSSOP** (7.62 mm (300))

**No.3: 1.3.2 30ピン製品：パッケージ・タイプの誤記修正**

誤)

- 30ピン・プラスチック ~~SSOP~~ (7.62 mm (300))

正) **パッケージ・タイプの誤記修正**

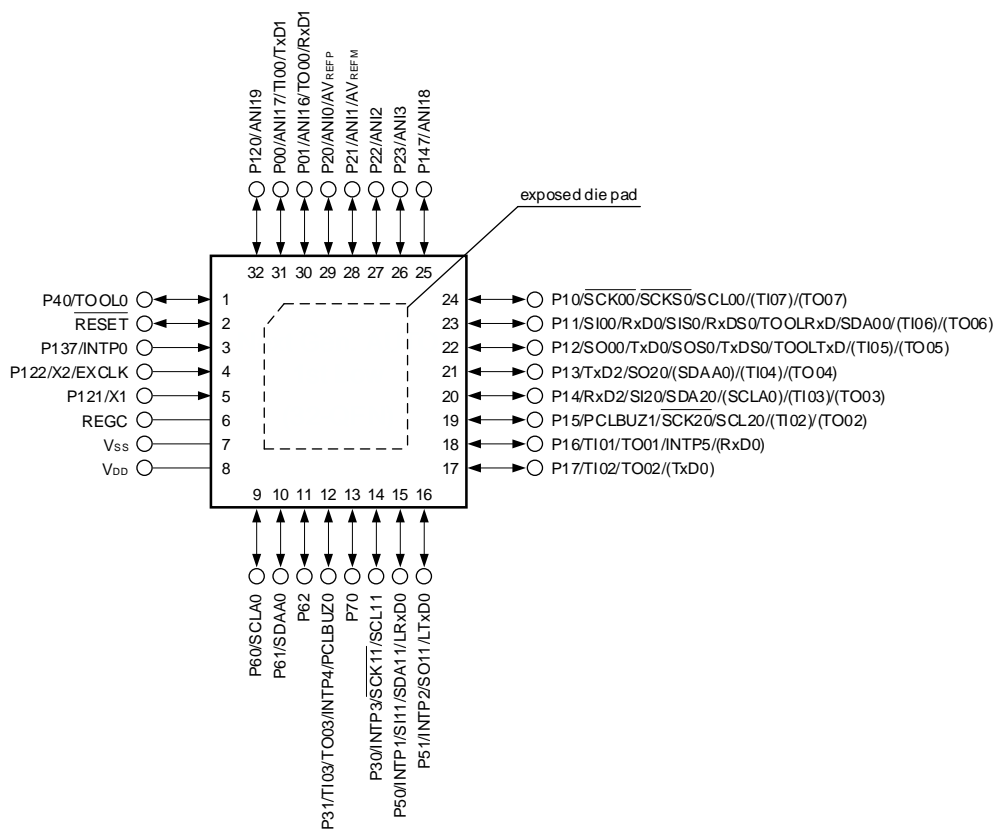
- 30ピン・プラスチック **LSSOP** (7.62 mm (300))

**No.4: 1.3.3 32ピン製品：パッケージ・タイプの誤記および RESET 端子の入出力修正**

誤)

- 32ピン・プラスチック ~~WQFN~~ (ファインピッチ) (5×5)

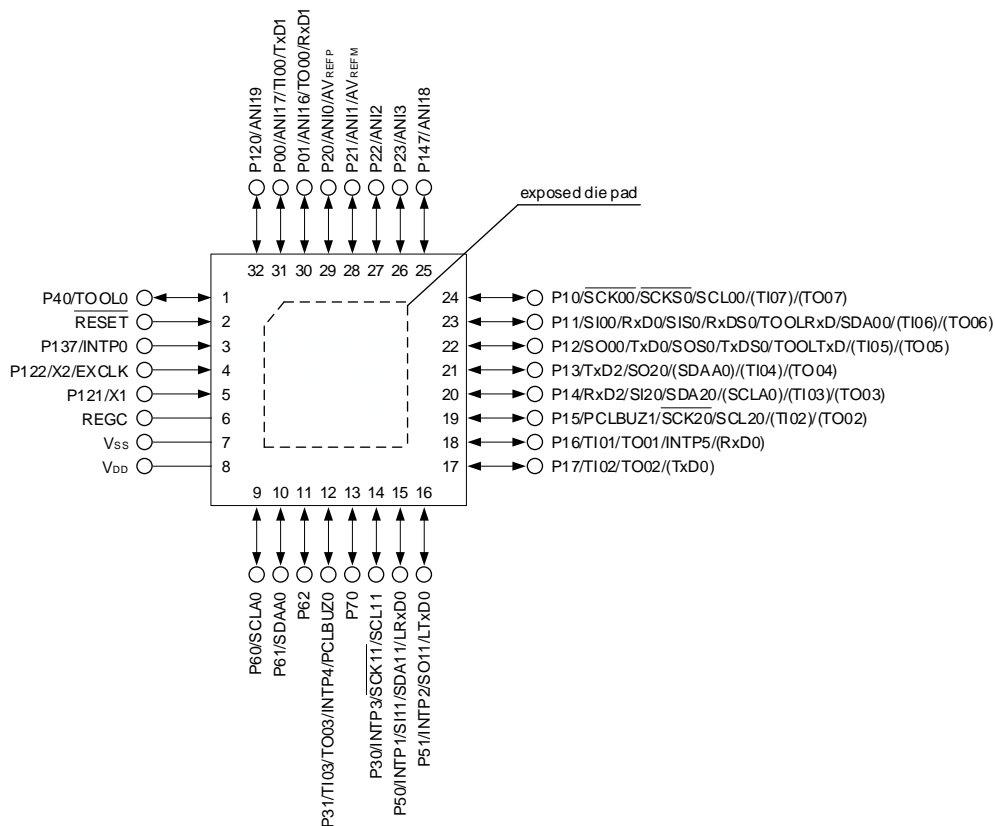
RESET 端子の矢印の方向 (**双方向**)



正)

- 32ピン・プラスチック HWQFN (ファインピッチ) (5×5)

RESET 端子の矢印の方向 (入力方向)



No.5: 1.3.4 48ピン製品：パッケージ・タイプの誤記修正

誤)

- 48ピン・プラスチック LQFP (ファインピッチ) (7×7)
- 48ピン・プラスチック WQFN (7×7)

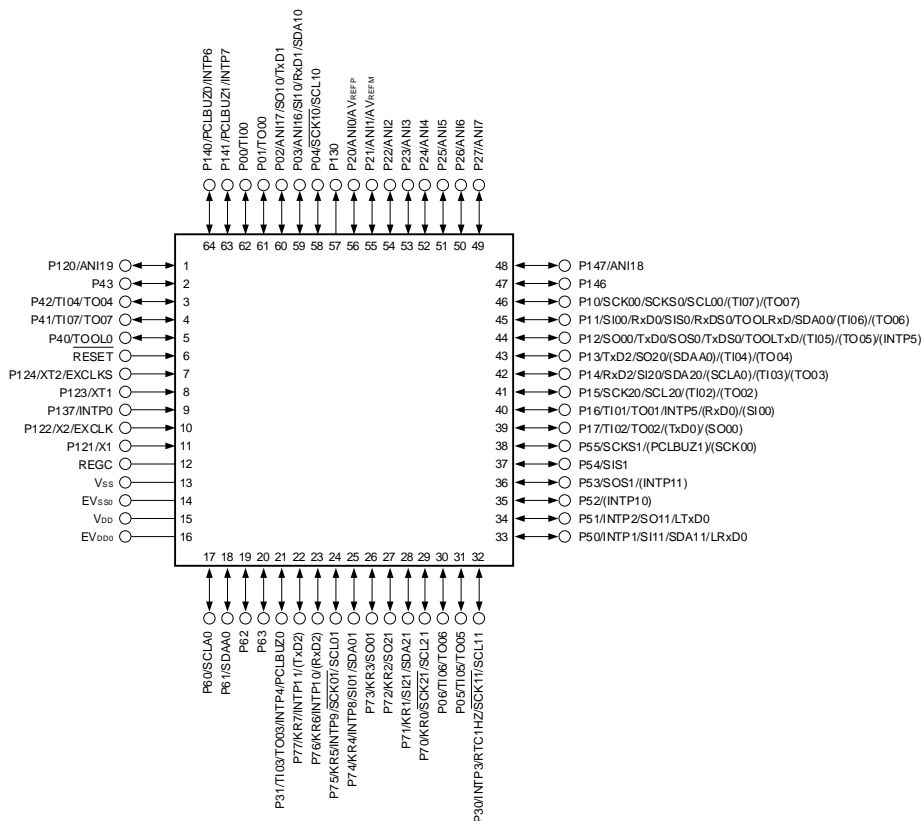
正) パッケージ・タイプの誤記修正

- 48ピン・プラスチック LFQFP (ファインピッチ) (7×7)
- 48ピン・プラスチック HWQFN (7×7)

**No.6: 1.3.5 64ピン製品：パッケージ・タイプの誤記および端子名の誤記修正**

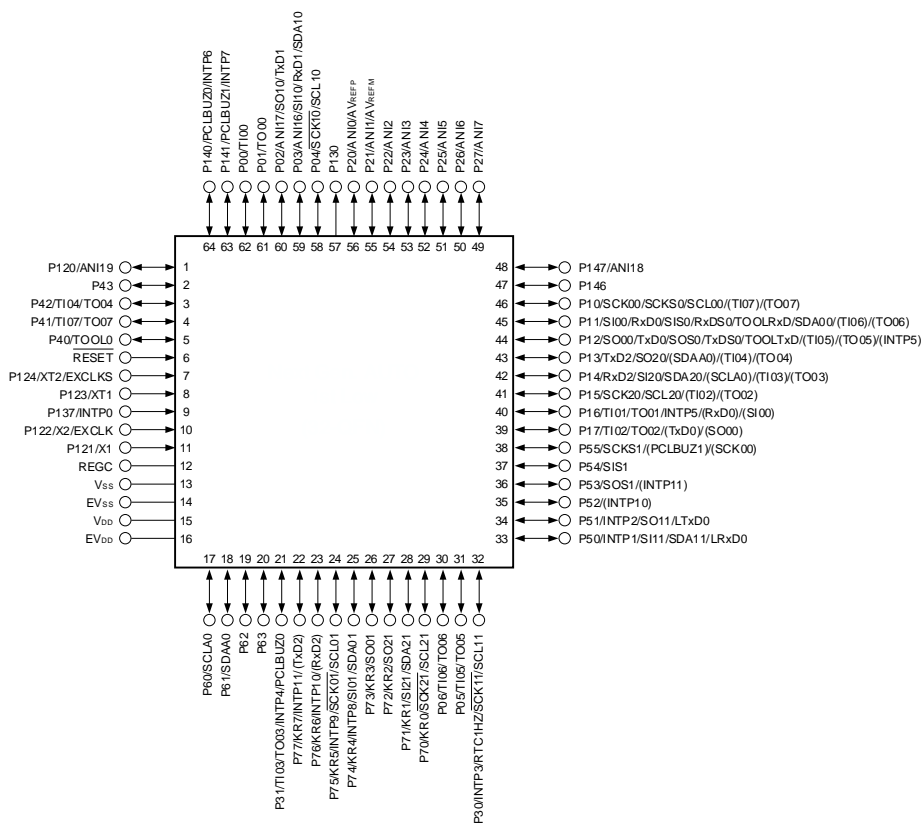
誤)

- 64ピン・プラスチック **LQFP** (ファインピッチ) (10×10)  
 14ピン：~~EVSS0~~, 16ピン：~~EVDD0~~



**正) パッケージ・タイプの誤記修正、端子名の誤記修正**

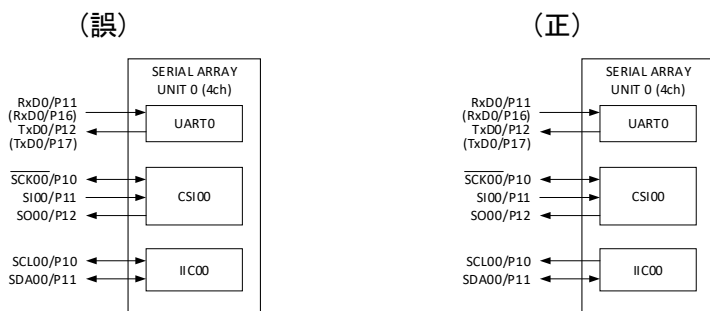
- 64ピン・プラスチック **LEQFP** (ファインピッチ) (10×10)  
 14ピン：~~EVSS0~~, 16ピン：~~EVDD0~~



**No.7: 1.5.1 20ピン製品：簡易I<sup>2</sup>CのSCLxx端子の入出力方向**

誤) SCL00/P10端子の入出力方向 (双方向)

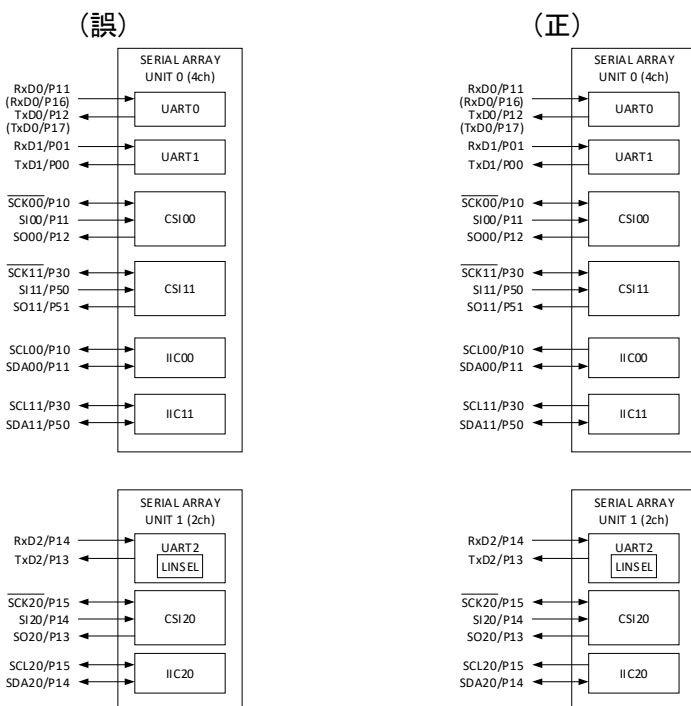
正) SCL00/P10端子の入出力方向 (出力方向)



**No.8: 1.5.2 30ピン製品：簡易I<sup>2</sup>CのSCLxx端子の入出力方向**

誤) SCL00/P10, SCL11/P30, SCL20/P15端子の入出力方向 (双方向)

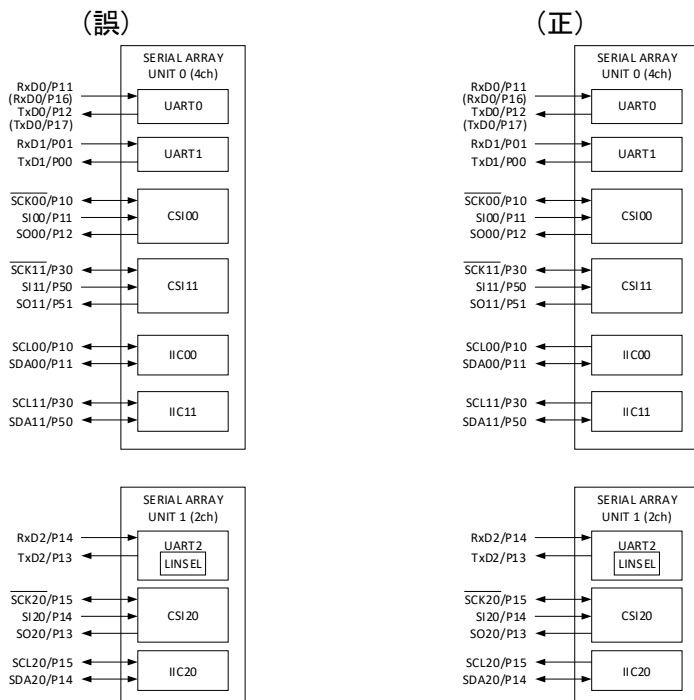
正) SCL00/P10, SCL11/P30, SCL20/P15端子の入出力方向 (出力方向)



**No.9: 1.5.3 32ピン製品：簡易 I<sup>2</sup>C の SCLxx 端子の入出力方向**

誤) SCL00/P10, SCL11/P30, SCL20/P15 端子の入出力方向 (双方向)

正) SCL00/P10, SCL11/P30, SCL20/P15 端子の入出力方向 (出力方向)

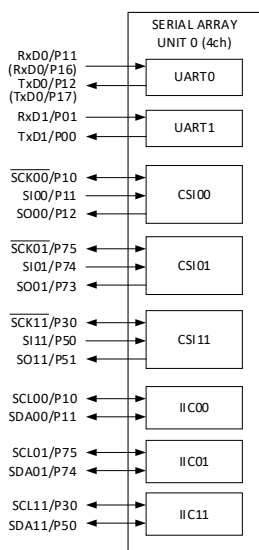


**No.10: 1.5.4 48ピン製品：簡易 I<sup>2</sup>C の SCLxx 端子の入出力方向**

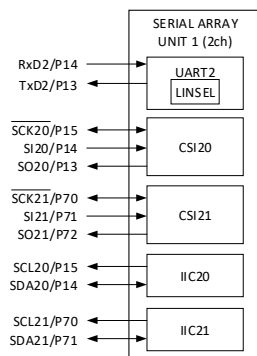
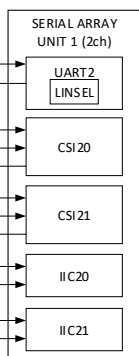
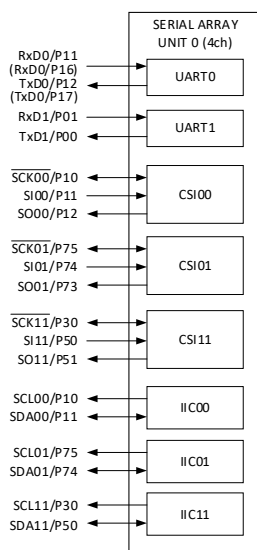
誤) SCL00/P10, SCL01/P75, SCL11/P30, SCL20/P15, SCL21/P70 端子の入出力方向 (双方向)

正) SCL00/P10, SCL01/P75, SCL11/P30, SCL20/P15, SCL21/P70 端子の入出力方向 (出力方向)

(誤)



(正)

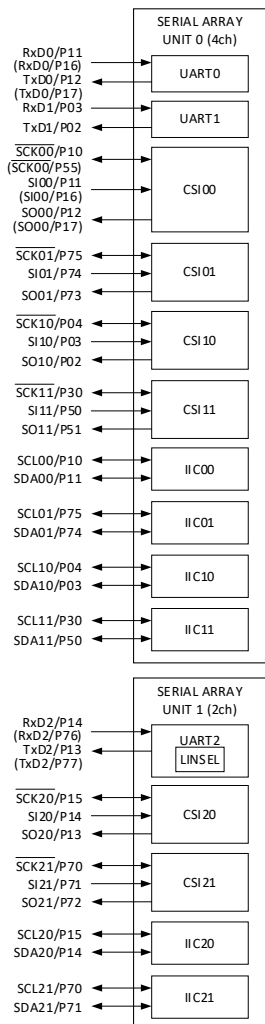


**No.11: 1.5.5 64ピン製品：簡易 I<sup>2</sup>C の SCLxx 端子の入出力方向、端子名の誤記修正**

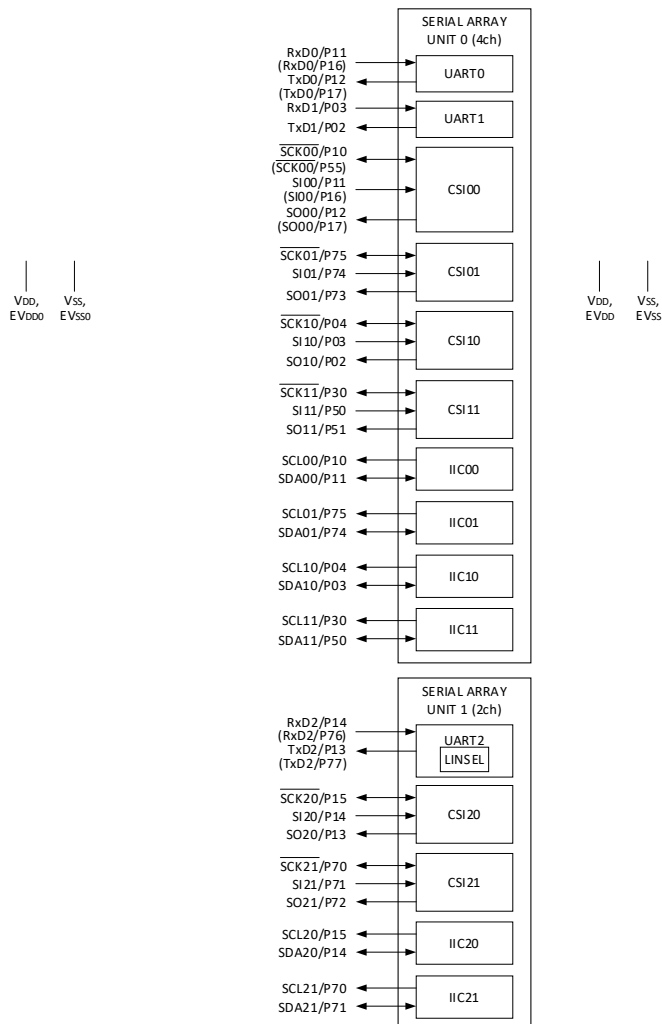
**誤)** SCL00/P10, SCL01/P75, SCL11/P30, SCL20/P15, SCL21/P70 端子の入出力方向 (双方向)、および端子名の誤記 (~~EVDD0, EVSS0~~)

**正)** SCL00/P10, SCL01/P75, SCL11/P30, SCL20/P15, SCL21/P70 端子の入出力方向 (出力方向)、および端子名の誤記修正 (EVDD, EVSS)

(誤)



(正)



**No.12: 7.3 リアルタイム・クロックを制御するレジスタ、図 7-5 RTCC1.RWAIT ビット**

誤)

RWAIT	リアルタイム・クロックのウエイト制御
0	カウンタ動作設定
1	SEC~YEAR カウンタ停止設定。カウンタ値読み出し、書き込みモード。

カウンタの動作を制御します。カウンタ値を読み出し、書き込みを行う際は必ず“1”を書き込んでください。カウンタ（16ビット）は動作を継続するので、1秒以内に読み出しや書き込みを終了し、0に戻してください。RWAIT = 1 に設定後、カウンタ値の読み出し、書き込みが可能（RWST = 1）となるまで最大1クロック（fRTC）の時間がかかります。カウンタ（16ビット）のオーバーフローがRWAIT = 1のときに起きた場合は、オーバーフローが起きたことを保持してRWAIT = 0になったあと、カウント・アップします。ただし、秒カウント・レジスタへの書き込みを行った場合は、オーバーフローが起きたことを保持しません。

正) アラーム割り込み使用時の説明を追加

RWAIT	リアルタイム・クロックのウエイト制御
0	カウンタ動作設定
1	SEC~YEAR カウンタ停止設定。カウンタ値読み出し、書き込みモード。

カウンタの動作を制御します。カウンタ値を読み出し、書き込みを行う際は必ず“1”を書き込んでください。カウンタ（16ビット）は動作を継続するので、1秒以内に読み出しや書き込みを終了し、0に戻してください。RWAIT = 1 に設定後、カウンタ値の読み出し、書き込みが可能（RWST = 1）となるまで最大1クロック（fRTC）の時間がかかります。<sup>注1,2</sup>

アラーム割り込みを使用するときに、カウンタの読み出し／書き込みを行う場合は、RTCC0レジスタのCT2~CT0ビットを010B（1秒毎に定周期割り込み発生）にして、RWAIT = 1 から RWAIT = 0 までの処理を次の定周期割り込みが発生するまでに行ってください。

カウンタ（16ビット）のオーバーフローがRWAIT = 1のときに起きた場合は、オーバーフローが起きたことを保持してRWAIT = 0になったあと、カウント・アップします。ただし、秒カウント・レジスタへの書き込みを行った場合は、オーバーフローが起きたことを保持しません。

注 1. RTCE = 1 に設定した後、fRTC の1クロック時間内で RWAIT = 1 とした場合、RWST ビットが“1”になるまで動作クロック（fRTC）の2クロック時間がかかる場合があります。

2. スタンバイ（HALT モード、STOP モード、SNOOZE モード）から復帰した後、fRTC の1クロック時間内で RWAIT = 1 とした場合、RWST ビットが“1”になるまで動作クロック（fRTC）の2クロック時間がかかる場合があります。

**No.13: 7.4.3 リアルタイム・クロックのカウンタ読み出し／書き込み、図 7-19、図 7-20**

誤) 図下部の注記

注意 RWAIT = 1 から RWAIT = 0 とするまでを1秒以内で行ってください。

正) 図下部の注記に記載追加（アラーム割り込み使用時の説明を追加）

注意 RWAIT = 1 から RWAIT = 0 とするまでを1秒以内で行ってください。アラーム割り込みを使用するときに、カウンタ読み出しを行う場合は、RTCC0レジスタのCT2~CT0ビットを010B（1秒毎に定周期割り込み発生）にして、RWAIT = 1 から RWAIT = 0 までの処理を次の定周期割り込みが発生するまでに行ってください。

**No.14: 11.4.3 ウォッチドッグ・タイマのウィンドウ・オープン期間の設定、表 11-4**

誤)

WINDOW1	WINDOW0	ウォッチドッグ・タイマのウィンドウ・オープン期間
0	0	設定禁止
0	1	50%
1	0	75%
1	1	100%

**正) ウィンドウ・オープン期間 = 75% 時の注記を追加**

WINDOW1	WINDOW0	ウォッチドッグ・タイマのウィンドウ・オープン期間
0	0	設定禁止
0	1	50%
1	0	75% 注
1	1	100%

注 ウィンドウ・オープン期間を 75% に設定した時に、ウォッチドッグ・タイマのカウンタ・クリア (WDTE への ACH の書き込み) を行う場合、ウォッチドッグ・タイマのインターバル割り込み要求フラグ (WDTIIF) を確認する等、下表に示すカウンタのクリア禁止期間以外のタイミングで実施してください。

WDCS2	WDCS1	WDCS0	ウォッチドッグ・タイマ・オーバフロー時間 (fIL = 17.25 kHz (MAX.))	ウィンドウ・オープン期間を 75% に設定した時のカウンタのクリア禁止期間
0	0	0	2 <sup>6</sup> /fIL (3.71 ms)	1.85 ms~2.51 ms
0	0	1	2 <sup>7</sup> /fIL (7.42 ms)	3.71 ms~5.02 ms
0	1	0	2 <sup>8</sup> /fIL (14.84 ms)	7.42 ms~10.04 ms
0	1	1	2 <sup>9</sup> /fIL (29.68 ms)	14.84 ms~20.08 ms
1	0	0	2 <sup>11</sup> /fIL (118.72 ms)	56.36 ms~80.32 ms
1	0	1	2 <sup>13</sup> /fIL (474.89 ms)	237.44 ms~321.26 ms
1	1	0	2 <sup>14</sup> /fIL (949.79 ms)	474.89 ms~642.51 ms
1	1	1	2 <sup>16</sup> /fIL (3799.18 ms)	1899.59 ms~2570.04 ms

**No.15: 13.3 シリアル・アレイ・ユニットを制御するレジスタ、(7) SSRmn レジスタ**

誤) 図下部の注記

注意 BFFmn = 1 のときに SDRmn レジスタに書き込みをすると、格納されている送信/受信データが破壊され、オーバラン・エラー (OVEmn = 1) と検出されます。

**正) OVFmn ビットの誤記修正**

注意 BFFmn = 1 のときに SDRmn レジスタに書き込みをすると、格納されている送信/受信データが破壊され、オーバラン・エラー (OVFmn = 1) と検出されます。

**No.16: 24.1, 24.3.2, 24.3.4, 24.3.5 IEC61508 の不要な記載**

誤)

**24.1 安全機能の概要**

安全規格 ~~IEC60730...IEC61508~~ に対応するため、RL78/F12 では以下の安全機能を搭載しています。

この安全機能は、マイコンで自己診断することで、故障を検出して安全に停止することを目的としています。

**24.3.2 CRC 演算機能（汎用 CRC）**

~~IEC61508 では動作中の安全を保証しなければならないため、CPU 動作中にもデータ確認する手段が必要です。~~

この汎用 CRC では、CPU 動作中に、周辺機能として CRC 演算を実行できます。

**24.3.4 RAM ガード機能**

~~IEC61508 では動作中の安全を保証しなければならないため、CPU が暴走しても RAM に格納されている重要なデータを保護する必要があります。~~

この RAM ガード機能は、指定した空間のデータを保護するための機能です。

**24.3.5 SFR ガード機能**

~~IEC61508 では動作中の安全を保証しなければならないため、CPU が暴走しても重要な SFR が書き換わってしまわないように保護する必要があります。~~

SFR ガード機能は、ポート機能、割り込み機能、クロック制御機能、電圧検出回路、RAM パリティ・エラー検出機能の制御レジスタのデータを保護するための機能です。

**正) IEC61508 の不要な記載を削除****24.1 安全機能の概要**

安全規格 IEC60730 に対応するため、RL78/F12 では以下の安全機能を搭載しています。

この安全機能は、マイコンで自己診断することで、故障を検出して安全に停止することを目的としています。

**24.3.2 CRC 演算機能（汎用 CRC）**

この汎用 CRC では、CPU 動作中に、周辺機能として CRC 演算を実行できます。

**24.3.4 RAM ガード機能**

RAM ガード機能は、指定した空間のデータを保護するための機能です。

**24.3.5 SFR ガード機能**

SFR ガード機能は、ポート機能、割り込み機能、クロック制御機能、電圧検出回路、RAM パリティ・エラー検出機能の制御レジスタのデータを保護するための機能です。

**No.17: 24.3.4, 図 24-8 RAM ガード機能に注記を追加**

誤)

24. 3. 4 RAM ガード機能

RAM ガード機能は、指定した空間のデータを保護するための機能です。

RAM ガード機能を設定すると、指定した空間への RAM 書き込みは無効になり、読み出しは通常通りに可能となります。

GRAM1	GRAM0	RAM ガード空間 <sup>注</sup>
0	0	無効。RAM へのライト可能
0	1	RAM 下位アドレスから 128 バイト
1	0	RAM 下位アドレスから 256 バイト
1	1	RAM 下位アドレスから 512 バイト

注 RAM の先頭アドレスは、製品の搭載 RAM サイズにより変わります。

**正) RAM ガード機能の注記を追加**

24. 3. 4 RAM ガード機能

RAM ガード機能は、指定した空間のデータを保護するための機能です。

RAM ガード機能を設定すると、指定した空間への RAM 書き込みは無効になり、読み出しは通常通りに可能となります。

**注意** RAM 容量が 1.5KB の製品は、RAM ガード機能を使用できません。  
 RAM 容量が 1.5KB の製品：R5F1096B, R5F109AB, R5F109BB, R5F10GB, R5F109LB

GRAM1	GRAM0	RAM ガード空間 <sup>注</sup>
0	0	無効。RAM へのライト可能
0	1	RAM 下位アドレスから 128 バイト
1	0	RAM 下位アドレスから 256 バイト
1	1	RAM 下位アドレスから 512 バイト

注 RAM の先頭アドレスは、製品の搭載 RAM サイズにより変わります。

RAM 容量が 1.5KB の製品は、RAM ガード機能を使用できません。

**No.18: 24.3.6 不正メモリ・アクセス検出機能、図 24-10**

誤)

		アクセス可否		命令フェッチ (実行)
		読み出し	書き込み	
FFFFH	特殊機能レジスタ(SFR) 256バイト	OK	NG	NG
FFF0H FFEFH				
FFEE0H FFEDFH	RAM <sup>注</sup>			OK
yyyyyH				Mirror
	データ・フラッシュ・メモリ			
F1000H FOFFFH				使用不可
F0800H F07FFH	特殊機能レジスタ(2nd SFR) 2Kバイト			
F0000H EFFFFH				使用不可
EF000H EEFFFH	使用不可			
xxxxxH				コード・フラッシュ・メモリ <sup>注</sup>
00000H				

注 各製品のコード・フラッシュ・メモリ，RAM のアドレスは次のようになります。

製 品	コード・フラッシュ・メモリ (00000H – xxxxxH)	RAM (yyyyyH – FFFFFH)
R5F10968	8192 × 8 bits (00000H to 01FFFFH)	512 × 8 ビット
R5F109xA (x = 6, A, B, G, L)	16384 × 8 bits (00000H to 03FFFFH)	1024 × 8 ビット
R5F109xB (x = 6, A, B, G, L)	24576 × 8 bits (00000H to 05FFFFH)	1536 × 8 ビット
R5F109xC (x = 6, A, B, G, L)	32768 × 8 bits (00000H to 07FFFFH)	2048 × 8 ビット (FF700H to FFEFFH)
R5F109xD (x = 6, A, B, G, L)	49152 × 8 bits (00000H to 0BFFFFH)	2048 × 8 ビット (FF300H to FFEFFH)
R5F109xE (x = 6, A, B, G, L)	65536 × 8 bits (00000H to 0FFFFH)	2048 × 8 ビット (FEF00H to FFEFFH)

正) 不正メモリ・アクセス検出機能の注記を追加

アドレス	メモリタイプ	アクセス可否		命令フェッチ (実行)	
		読み出し	書き込み		
FFFFFH	特殊機能レジスタ(SFR) 256バイト	OK	NG	NG	
FF00H					汎用レジスタ 32バイト
FFEE0H	RAM <sup>注1</sup>			OK	
FFEDFH					Mirror
yyyyyH	データ・フラッシュ・メモリ			OK	
F1000H					使用不可
F0FFFH	特殊機能レジスタ(2nd SFR) 2Kバイト			OK	
F0800H					使用不可
F07FFH	使用不可			NG	
F0000H					コード・フラッシュ・メモリ <sup>注1</sup>
EF000H	コード・フラッシュ・メモリ <sup>注1</sup>	OK	OK		
EEFFFH				コード・フラッシュ・メモリ <sup>注1</sup>	OK
xxxxxH	コード・フラッシュ・メモリ <sup>注1</sup>	OK	OK		
00000H				コード・フラッシュ・メモリ <sup>注1</sup>	OK

注 1. 各製品のコード・フラッシュ・メモリ，RAM のアドレスは次のようになります。

製品	コード・フラッシュ・メモリ (00000H – xxxxxH)	RAM (yyyyyH – FFFFFH)
R5F10968	8192 × 8 bits (00000H to 01FFFFH) <sup>注2</sup>	512 × 8 ビット (FFD00H-FFEFFH)
R5F109xA (x = 6, A, B, G, L)	16384 × 8 bits (00000H to 03FFFFH) <sup>注2</sup>	1024 × 8 ビット (FFB00H-FFEFFH)
R5F109xB (x = 6, A, B, G, L)	24576 × 8 bits (00000H to 05FFFFH) <sup>注2</sup>	1536 × 8 ビット (FF900H-FFEFFH) <sup>注3</sup>
R5F109xC (x = 6, A, B, G, L)	32768 × 8 bits (00000H to 07FFFFH) <sup>注2</sup>	2048 × 8 ビット (FF700H to FFEFFH)
R5F109xD (x = 6, A, B, G, L)	49152 × 8 bits (00000H to 0BFFFFH) <sup>注2</sup>	2048 × 8 ビット (FF300H to FFEFFH)
R5F109xE (x = 6, A, B, G, L)	65536 × 8 bits (00000H to 0FFFFH)	2048 × 8 ビット (FEF00H to FFEFFH)

- xxxxxH-0FFFFH の領域で不正アクセスにより命令フェッチ (実行) した場合，不正メモリ・アクセスではなく不正命令の実行によるリセットが発生します。読み出した場合，不正メモリ・アクセスによるリセットは発生せず“FFH” が読めます。
- FF700H-FFBFFFH の領域で不正アクセスにより命令フェッチ (実行) した場合，不正メモリ・アクセスによるリセットは発生せず，RAM パリティ・エラーによりリセットが発生する場合があります。また，書き込んだ場合，不正メモリ・アクセスによるリセットは発生しません。

**No.19: 27.1 フラッシュ・メモリ・プログラマによる書き込み方法、表 27-1**

誤)

専用フラッシュ・メモリ・プログラマ接続端子				端子名	ピン番号				
信号名		入出力	端子機能		20ピン	30ピン	32ピン	48ピン	64ピン
PG-FP5, FL-PR5	E1オンチップデバッ ギングエミュレータ						<b>SSQP</b>	<b>SSQP</b>	<b>WQFN (5x5)</b>
-	TOOL0	入出力	送受信信号	TOOL0/P40	3	5	1	39	5
SI/RxD	-	入出力	送受信信号						

**正) パッケージ・タイプの誤記修正**

専用フラッシュ・メモリ・プログラマ接続端子				端子名	ピン番号				
信号名		入出力	端子機能		20ピン	30ピン	32ピン	48ピン	64ピン
PG-FP5, FL-PR5	E1オンチップデバッ ギングエミュレータ						<b>LSSOP</b>	<b>LSSOP</b>	<b>HWQFN (5x5)</b>
-	TOOL0	入出力	送受信信号	TOOL0/P40	3	5	1	39	5
SI/RxD	-	入出力	送受信信号						

**No.20: 27.4.3 データ・フラッシュへのアクセス手順、注意記載追加**

誤)

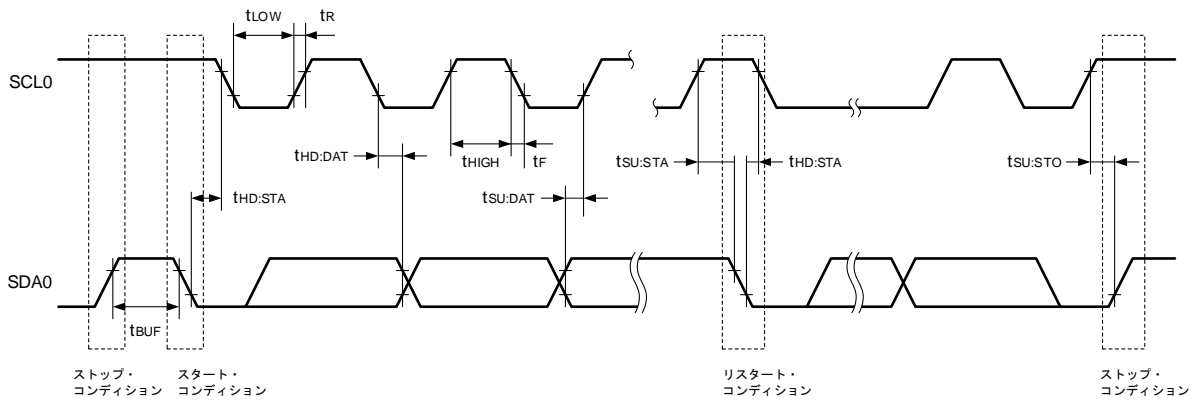
- 注意 1. セットアップ時間中は、データ・フラッシュへのアクセス禁止です。
2. セットアップ時間中に STOP 命令を実行したい場合は、いったん DFLEN = 0 に設定してから STOP 命令を実行してください。
3. CPU が高速オンチップ・オシレータ以外のクロックで動作する際は、必ず CSC レジスタの HIOSTOP = 0 に設定してください。
4. データ・フラッシュの読み出しは、次のいずれかの方法で実施してください。
- ・当社製フラッシュ・ライブラリ (EEL (Pack01) バージョン V1.13 以降) を使用して、データ・フラッシュを読み出す。
  - ・DMA 転送を停止してからデータ・フラッシュを読み出す。

**正) データ・フラッシュ・アクセス時の注記追加**

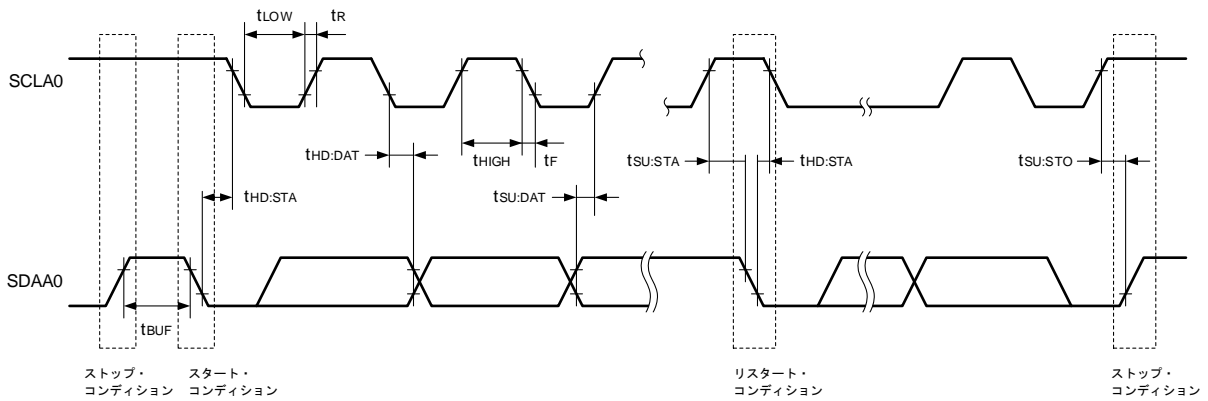
- 注意 1. セットアップ時間中は、データ・フラッシュへのアクセス禁止です。
2. セットアップ時間中に STOP 命令を実行したい場合は、いったん DFLEN = 0 に設定してから STOP 命令を実行してください。
3. CPU が高速オンチップ・オシレータ以外のクロックで動作する際は、必ず CSC レジスタの HIOSTOP = 0 に設定してください。
4. データ・フラッシュの読み出しは、次のいずれかの方法で実施してください。
- ・当社製フラッシュ・ライブラリ (EEL (Pack01) バージョン V1.13 以降) を使用して、データ・フラッシュを読み出す。
  - ・DMA 転送を停止してからデータ・フラッシュを読み出す。
5. fCLK (CPU/周辺ハードウェア・クロック) が fsUB (サブシステム・クロック) のときに、データ・フラッシュにアクセスする必要がある場合は、以下のいずれかで対応してください。
- i) fCLK を fsUB からメイン・システム・クロックに切り替える場合は、以下の (1) ~ (3) の手順を行ってください。
    - (1) メイン・システム・クロックに切り替わったこと (CLS\* = 0) を確認する。
    - (2) 任意のデータ・フラッシュを読み出す。(読み出した値は使用しないでください)
    - (3) 以下の時間が経過するまでウェイトする。
      - HS (高速メイン) モードの場合 : 5 μs
      - LS (低速メイン) モードの場合 : 1μs
  - \* : システム・クロック制御レジスタ (CKC) のビット
  - ii) fCLK が fSL を選択している場合は、データ・フラッシュを読み出さないでください。fSL を fCLK に設定する前に、必要なデータ・フラッシュの内容を RAM に格納して RAM の値を読み出してください。

**No.21: 31.6.2, 32.6.2 シリアル・インタフェース IICA、IICA 転送タイミング**

誤)



**正) 信号名の誤記修正 (SCLA0, SDAA0)**



**No.22: 31.7.1, 32.7.1 A/D コンバータ特性**

誤) A/D コンバータ特性、(1)~(4)

項目	略号	条件		MIN.	TYP.	MAX.	単位
総合誤差 注1	AINL	10ビット分解能	$4.0\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		<b>1.2</b>	$\pm 3.0$	LSB
			$1.8\text{ V} \leq V_{DD} \leq 4.0\text{ V}$		<b>1.2</b>	$\pm 3.5$	LSB

(2) AVREF (+) = AVREFP/ANI0 (ADREFP1 = 0, ADREFP0 = 1),  
 AVREF (-) = AVREFM/ANI1 (ADREFM = 1) 選択時,  
 対象 ANI 端子 : ANI16-ANI19 (~~EVDD0~~を電源とする ANI 端子)

項目	略号	条件		MIN.	TYP.	MAX.	単位
総合誤差 注1	AINL	10ビット分解能 AVREFP = VDD AVREFM = VSS	$4.0\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		<b>1.2</b>	$\pm 4.5$	LSB
			$1.8\text{ V} \leq V_{DD} \leq 4.0\text{ V}$		<b>1.2</b>	$\pm 5.0$	LSB

項目	略号	条件		MIN.	TYP.	MAX.	単位	
総合誤差 注1	AINL	10ビット分解能	$4.0\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	ANI0-ANI7		<b>1.2</b>	$\pm 5.0$	LSB
			$1.8\text{ V} \leq V_{DD} \leq 4.0\text{ V}$	ANI0-ANI7		<b>1.2</b>	$\pm 5.5$	LSB

項目	略号	条件		MIN.	TYP.	MAX.	単位	
総合誤差 注1	AINL	10ビット分解能	$4.0\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	ANI16-ANI19		<b>1.2</b>	$\pm 6.5$	LSB
			$1.8\text{ V} \leq V_{DD} \leq 4.0\text{ V}$	ANI16-ANI19		<b>1.2</b>	$\pm 7.0$	LSB
アナログ入力電圧	VAIN	ANI16-ANI19		VSS		<del>VDD0</del>	V	

**正) A/D コンバータ特性表の誤記修正**

項目	略号	条件		MIN.	TYP.	MAX.	単位
総合誤差 注1	AINL	10ビット分解能	$4.0\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		$\pm 1.2$	$\pm 3.0$	LSB
			$1.8\text{ V} \leq V_{DD} \leq 4.0\text{ V}$		$\pm 1.2$	$\pm 3.5$	LSB

(2) AVREF (+) = AVREFP/ANI0 (ADREFP1 = 0, ADREFP0 = 1),  
 AVREF (-) = AVREFM/ANI1 (ADREFM = 1) 選択時,  
 対象 ANI 端子 : ANI16-ANI19 (EVDD を電源とする ANI 端子)

項目	略号	条件		MIN.	TYP.	MAX.	単位
総合誤差 注1	AINL	10ビット分解能 AVREFP = VDD AVREFM = VSS	$4.0\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		$\pm 1.2$	$\pm 4.5$	LSB
			$1.8\text{ V} \leq V_{DD} \leq 4.0\text{ V}$		$\pm 1.2$	$\pm 5.0$	LSB

項目	略号	条件		MIN.	TYP.	MAX.	単位	
総合誤差 注1	AINL	10ビット分解能	$4.0\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	ANI0-ANI7		$\pm 1.2$	$\pm 5.0$	LSB
			$1.8\text{ V} \leq V_{DD} \leq 4.0\text{ V}$	ANI0-ANI7		$\pm 1.2$	$\pm 5.5$	LSB

項目	略号	条件		MIN.	TYP.	MAX.	単位	
総合誤差 注1	AINL	10ビット分解能	$4.0\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	ANI16-ANI19		$\pm 1.2$	$\pm 6.5$	LSB
			$1.8\text{ V} \leq V_{DD} \leq 4.0\text{ V}$	ANI16-ANI19		$\pm 1.2$	$\pm 7.0$	LSB
アナログ入力電圧	VAIN	ANI16-ANI19		VSS		VDD	V	

**No.23: 31.7.2 温度センサ特性**

誤)

(TA = -40 to +85°C, 2.7 V ≤ VDD ≤ 5.5 V, VSS = EVSS0 = EVSS1 = 0 V, HS (高速メイン)モード)

項目	略号	条件		MIN.	TYP.	MAX.	単位
温度センサ出力電圧	VTMPS25	ADS レジスタ = 80H, TA = +25°C			1.05		V

**正) 誤記修正**

(TA = -40 to +85°C, 2.7 V ≤ VDD ≤ 5.5 V, VSS = EVSS = 0 V, HS (高速メイン)モード)

項目	略号	条件		MIN.	TYP.	MAX.	単位
温度センサ出力電圧	VTMPS25	ADS レジスタ = 80H, TA = +25°C			1.05		V

**No.24: 31.7.4 LVD 回路特性**

誤)

備考 V<sub>LVI</sub> (n-1) > V<sub>LVIn</sub> : ~~n = 1-13~~

**正) 誤記修正**

備考 V<sub>LVI</sub> (n-1) > V<sub>LVIn</sub> : n = 1-11

**No.25: 32.7.4 LVD 回路特性**

誤)

備考 V<sub>LVI</sub> (n-1) > V<sub>LVIn</sub> : ~~n = 1-13~~

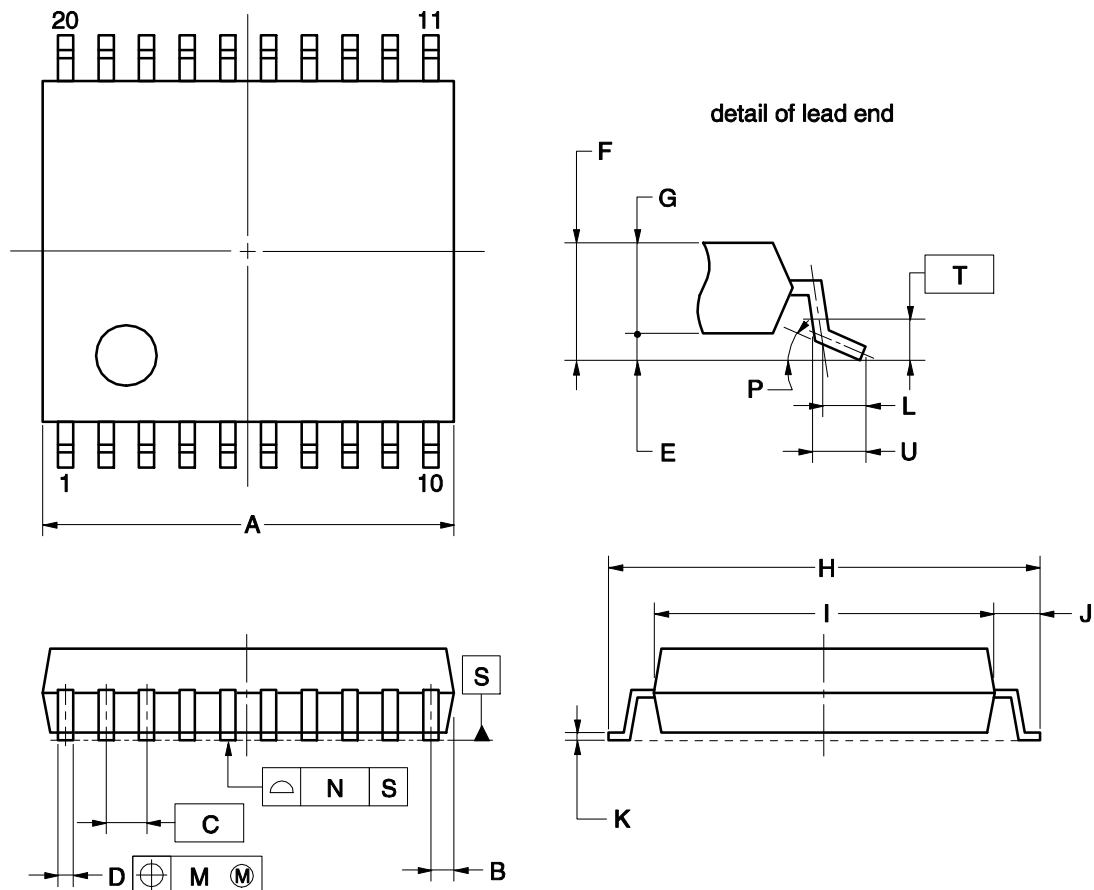
**正) 誤記修正**

備考 V<sub>LVI</sub> (n-1) > V<sub>LVIn</sub> : n = 1-5

**No.26: 33.1 20ピン製品 (LSSOP)**

誤)

**20-PIN PLASTIC SSOP (7.62 mm (300))**



**NOTE**

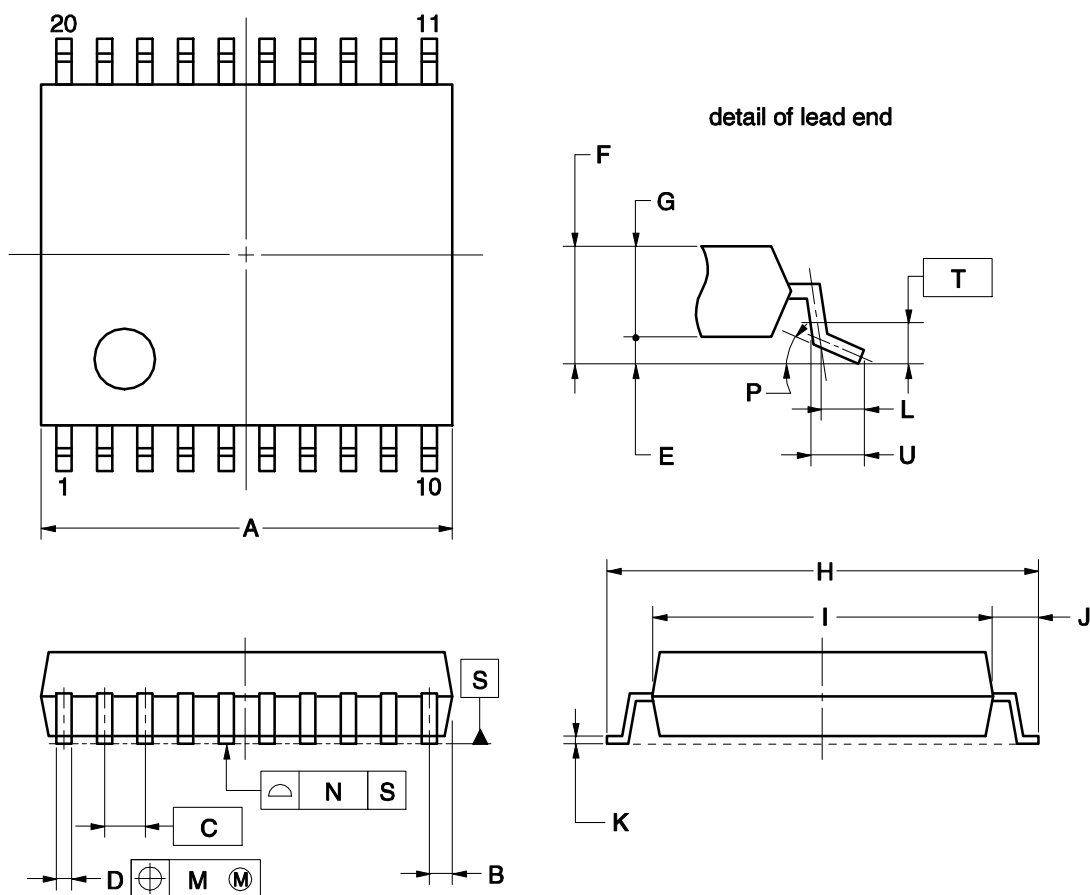
Each lead centerline is located within 0.13 mm of its true position (T.P.) at maximum material condition.

ITEM	MILLIMETERS
A	6.65±0.15
B	0.475 MAX.
C	0.65 (T.P.)
D	0.24 <sup>+0.08</sup> <sub>-0.07</sub>
E	0.1±0.05
F	1.3±0.1
G	1.2
H	8.1±0.2
I	6.1±0.2
J	1.0±0.2
K	0.17±0.03
L	0.5
M	0.13
N	0.10
P	3° <sup>+5°</sup> <sub>-3°</sub>
T	0.25
U	0.6±0.15

**S20MC-65-5A4-2**

正) 外形図にパッケージ・コード等の記載を追加

JEITA Package Code	RENESAS Code	Previous Code	MASS (TYP.) [g]
P-LSSOP20-0300-0.65	PLSP0020JC-A	S20MC-65-5A4-3	0.12



**NOTE**

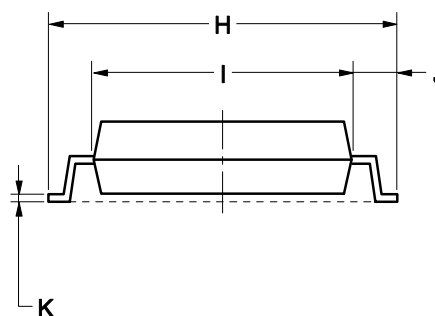
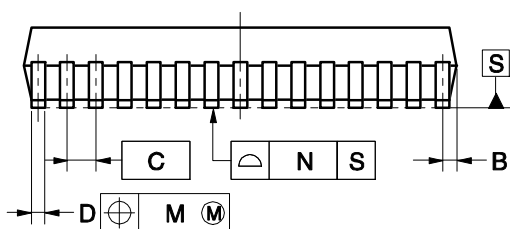
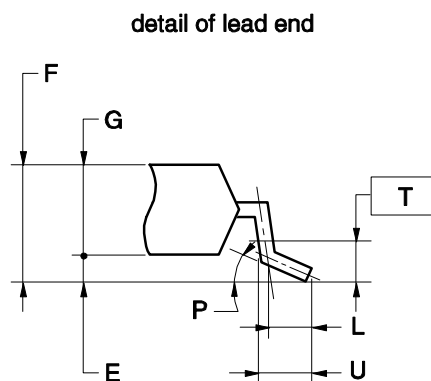
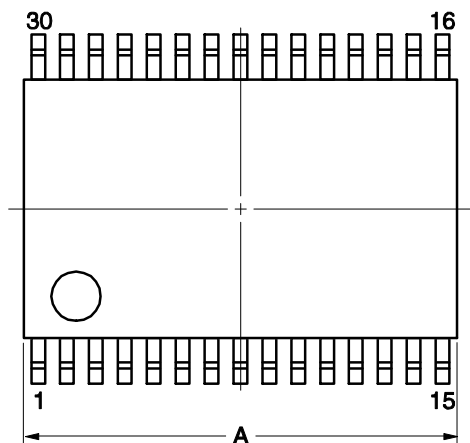
Each lead centerline is located within 0.13 mm of its true position (T.P.) at maximum material condition.

ITEM	MILLIMETERS
A	6.65±0.15
B	0.475 MAX.
C	0.65 (T.P.)
D	0.24 <sup>+0.08</sup> <sub>-0.07</sub>
E	0.1±0.05
F	1.3±0.1
G	1.2
H	8.1±0.2
I	6.1±0.2
J	1.0±0.2
K	0.17±0.03
L	0.5
M	0.13
N	0.10
P	3° <sup>+5°</sup> <sub>-3°</sub>
T	0.25
U	0.6±0.15

No.27: 33.2 30ピン製品 (LSSOP)

誤)

30-PIN PLASTIC SSOP (7.62 mm (300))



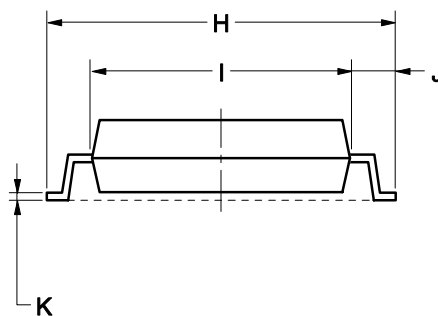
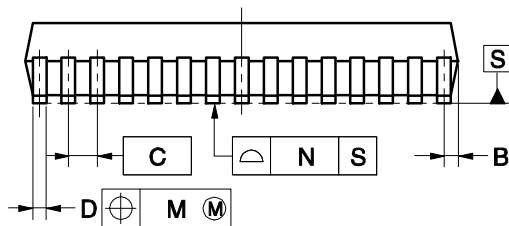
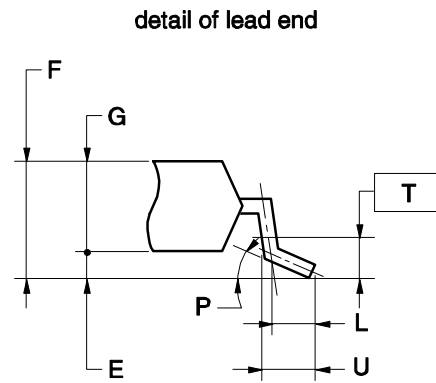
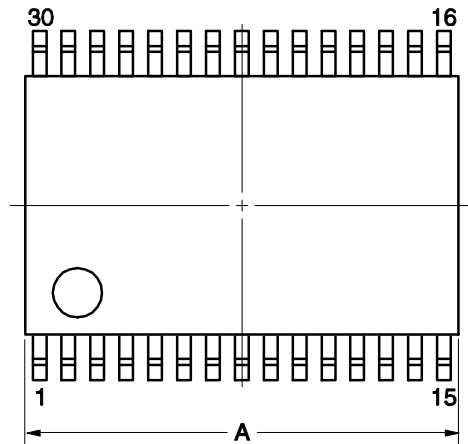
NOTE

Each lead centerline is located within 0.13 mm of its true position (T.P.) at maximum material condition.

ITEM	MILLIMETERS
A	9.85±0.15
B	0.45 MAX.
C	0.65 (T.P.)
D	0.24 <sup>+0.08</sup> <sub>-0.07</sub>
E	0.1±0.05
F	1.3±0.1
G	1.2
H	8.1±0.2
I	6.1±0.2
J	1.0±0.2
K	0.17±0.03
L	0.5
M	0.13
N	0.10
P	3° <sup>+5°</sup> <sub>-3°</sub>
T	0.25
U	0.6±0.15
<b>S30MC-65-5A4-2</b>	

正) 外形図にパッケージ・コード等の記載を追加

JEITA Package Code	RENESAS Code	Previous Code	MASS (TYP.) [g]
P-LSSOP30-0300-0.65	PLSP0030JB-B	S30MC-65-5A4-3	0.18



**NOTE**

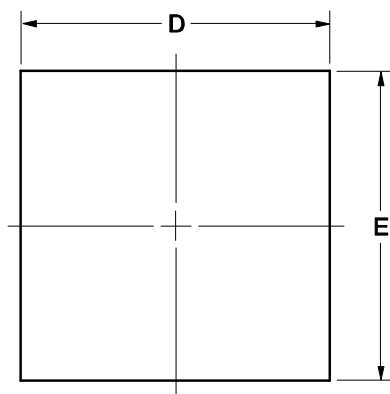
Each lead centerline is located within 0.13 mm of its true position (T.P.) at maximum material condition.

ITEM	MILLIMETERS
A	9.85±0.15
B	0.45 MAX.
C	0.65 (T.P.)
D	0.24 <sup>+0.08</sup> <sub>-0.07</sub>
E	0.1±0.05
F	1.3±0.1
G	1.2
H	8.1±0.2
I	6.1±0.2
J	1.0±0.2
K	0.17±0.03
L	0.5
M	0.13
N	0.10
P	3° <sup>+5°</sup> <sub>-3°</sub>
T	0.25
U	0.6±0.15

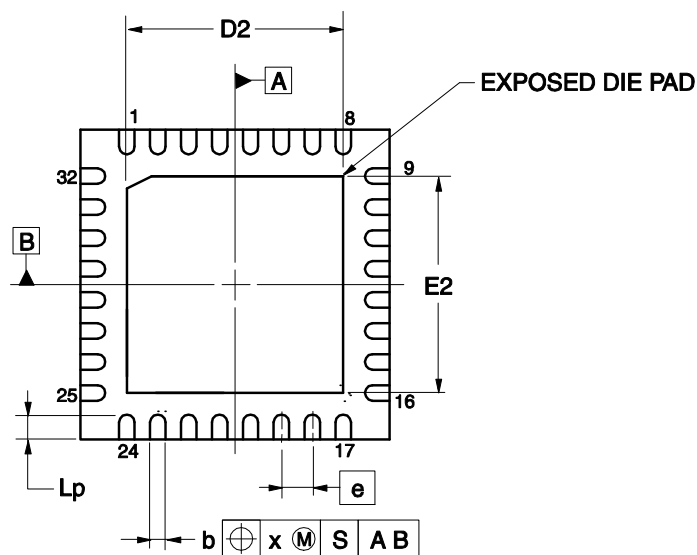
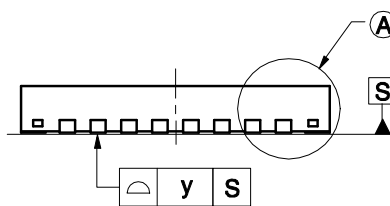
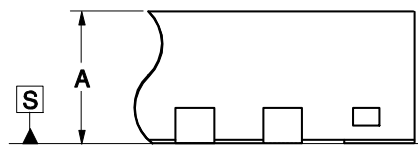
No.28: 33.3 32ピン製品 (HWQFN[1])

誤)

32-PIN PLASTIC WQFN(5x5)



DETAIL OF (A) PART



(UNIT:mm)

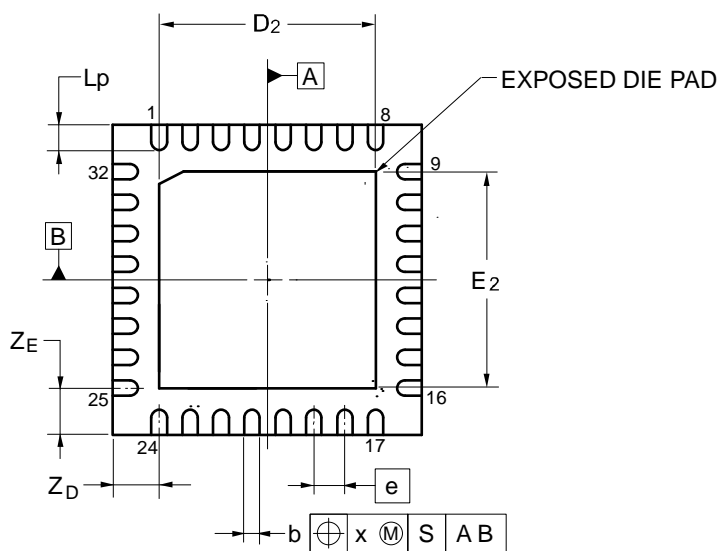
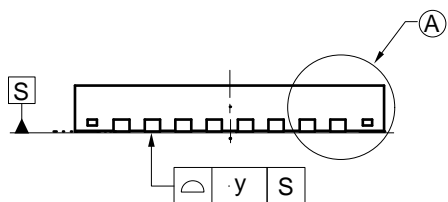
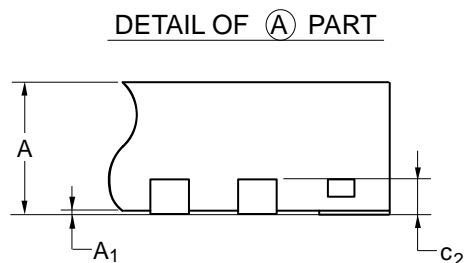
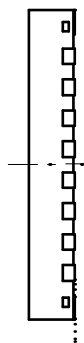
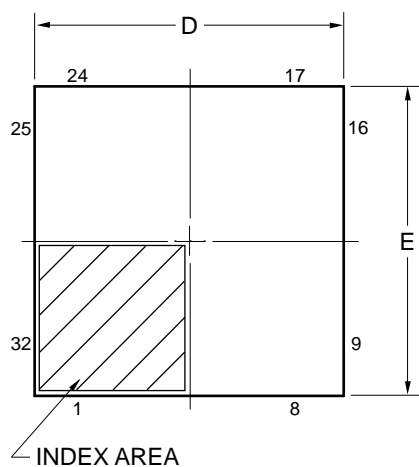
ITEM	DIMENSIONS
D	5.00±0.05
E	5.00±0.05
A	0.75±0.05
b	0.25 <sup>+0.05</sup> <sub>-0.07</sub>
e	0.50
Lp	0.40±0.10
x	0.05
y	0.05

P32K8-50-3B4-2

ITEM	A	D2			E2		
		MIN	NOM	MAX	MIN	NOM	MAX
EXPOSED DIE PAD VARIATIONS		3.45	3.50	3.55	3.45	3.50	3.55

正) 外形図にパッケージ・コード等の記載を追加、パラメータ表の記載を変更

JEITA Package code	RENESAS code	Previous code	MASS(TYP.)[g]
P-HWQFN32-5x5-0.50	PWQN0032KB-A	P32K8-50-3B4-5	0.06

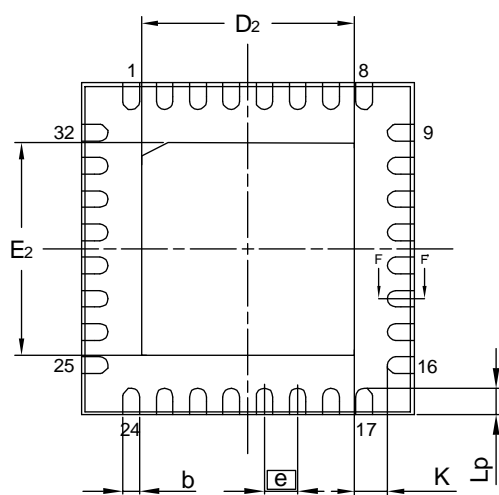
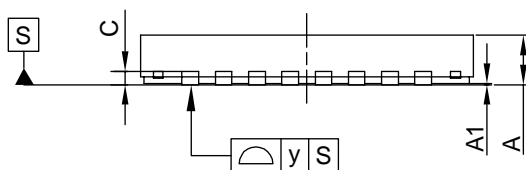
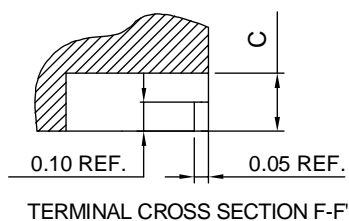
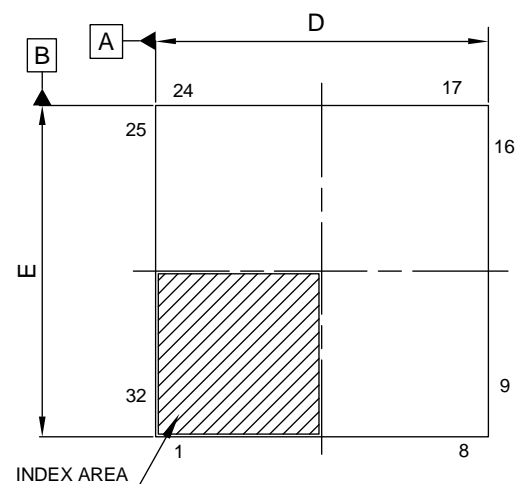


Reference Symbol	Dimension in Millimeters		
	Min	Nom	Max
D	4.95	5.00	5.05
E	4.95	5.00	5.05
A	—	—	0.80
A <sub>1</sub>	0.00	—	—
b	0.18	0.25	0.30
e	—	0.50	—
L <sub>p</sub>	0.30	0.40	0.50
x	—	—	0.05
y	—	—	0.05
Z <sub>D</sub>	—	0.75	—
Z <sub>E</sub>	—	0.75	—
c <sub>2</sub>	0.15	0.20	0.25
D <sub>2</sub>	—	3.50	—
E <sub>2</sub>	—	3.50	—

**No.29: 33.3 32ピン製品 (HWQFN[2])**

**正) 外形図を追加**

JEITA Package code	RENESAS code	MASS(TYP.)[g]
P-HWQFN32-5x5-0.50	PWQN0032KH-A	0.06

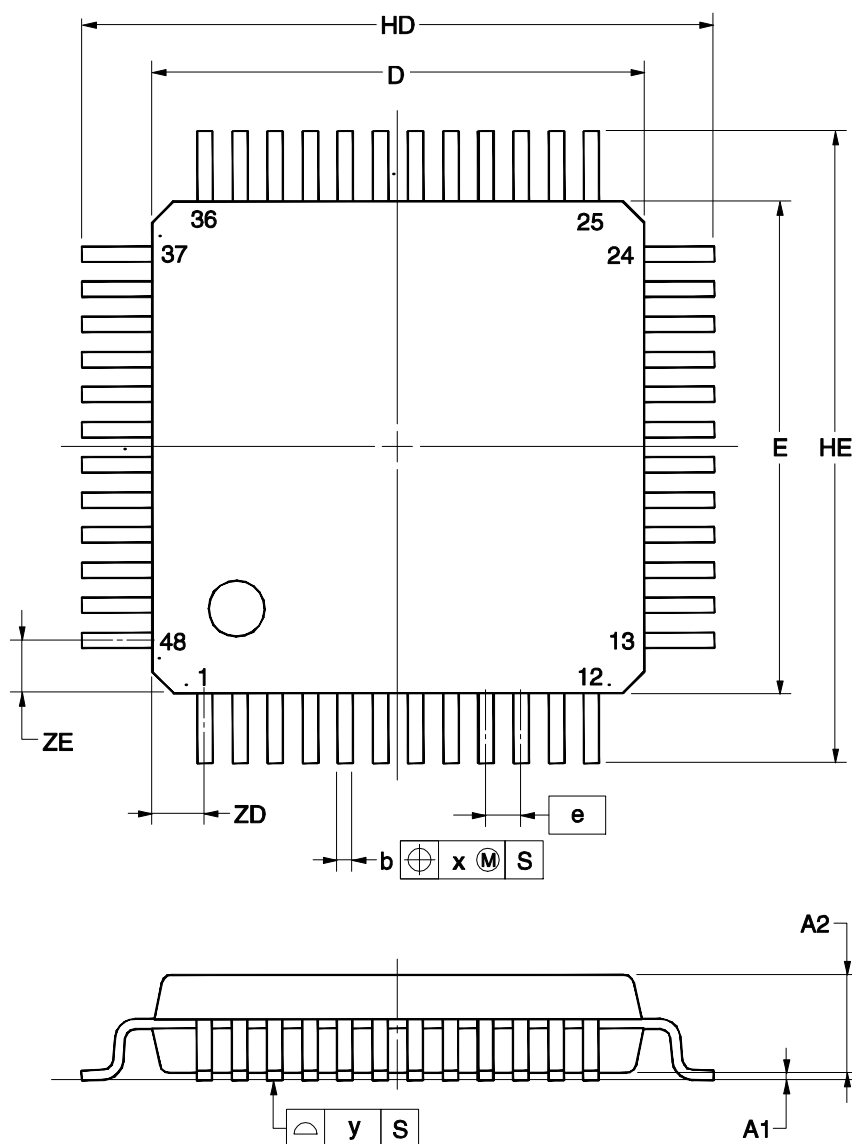


Reference Symbol	Dimension in Millimeters		
	Min.	Nom.	Max.
D	4.85	5.00	5.15
E	4.85	5.00	5.15
A	—	—	0.80
A <sub>1</sub>	0.00	—	0.05
b	0.18	0.25	0.30
e	0.50 BSC		
L <sub>p</sub>	0.35	0.40	0.45
y	—	—	0.08
c	—	0.20	—
K	0.20	—	—
D <sub>2</sub>	—	3.20	—
E <sub>2</sub>	—	3.20	—

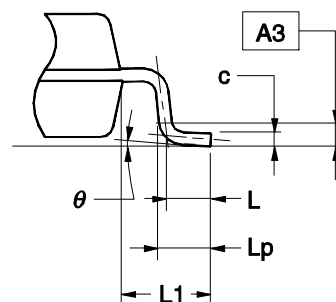
No.30: 33.4 48ピン製品 (LFQFP)

誤)

48-PIN PLASTIC LQFP (FINE PITCH)(7x7)



detail of lead end



(UNIT:mm)

ITEM	DIMENSIONS
D	7.00±0.20•
E	7.00±0.20•
HD	9.00±0.20•
HE	9.00±0.20•
A	1.60 MAX.•
A1	0.10±0.05•
A2	1.40±0.05
A3	0.25
b	0.22±0.05
c	0.145 <sup>+0.055</sup> / <sub>-0.045</sub>
L	0.50
Lp	0.60±0.15
L1	1.00±0.20
θ	3° <sup>+5°</sup> / <sub>-3°</sub>
e	0.50
x	0.08•
y	0.08•
ZD	0.75•
ZE	0.75

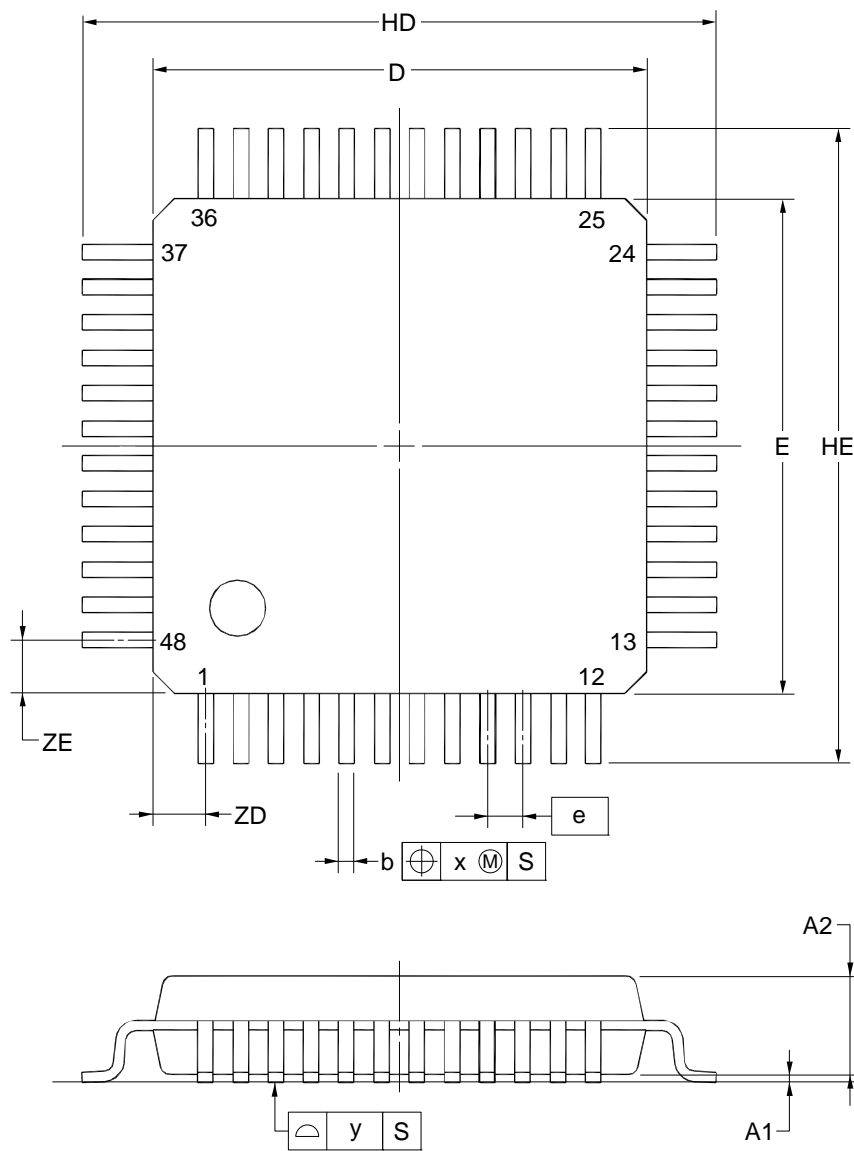
NOTE

Each lead centerline is located within 0.08 mm of its true position at maximum material condition.

P48GA-50-8EU

正) 外形図にパッケージ・コード等の記載を追加

JEITA Package Code	RENESAS Code	Previous Code	MASS (TYP.) [g]
P-LFQFP48-7x7-0.50	PLQP0048KF-A	P48GA-50-8EU-1	0.16



(UNIT:mm)

ITEM	DIMENSIONS
D	7.00±0.20
E	7.00±0.20
HD	9.00±0.20
HE	9.00±0.20
A	1.60 MAX.
A1	0.10±0.05
A2	1.40±0.05
A3	0.25
b	0.22±0.05
c	0.145 <sup>+0.055</sup> <sub>-0.045</sub>
L	0.50
Lp	0.60±0.15
L1	1.00±0.20
θ	3° <sup>+5°</sup> <sub>-3°</sub>
e	0.50
x	0.08
y	0.08
ZD	0.75
ZE	0.75

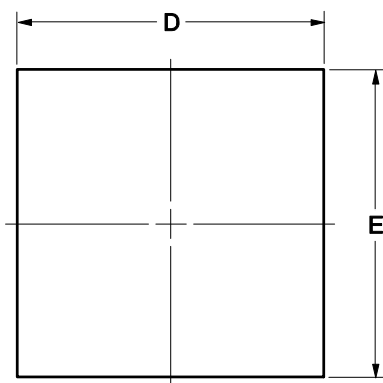
NOTE

Each lead centerline is located within 0.08 mm of its true position at maximum material condition.

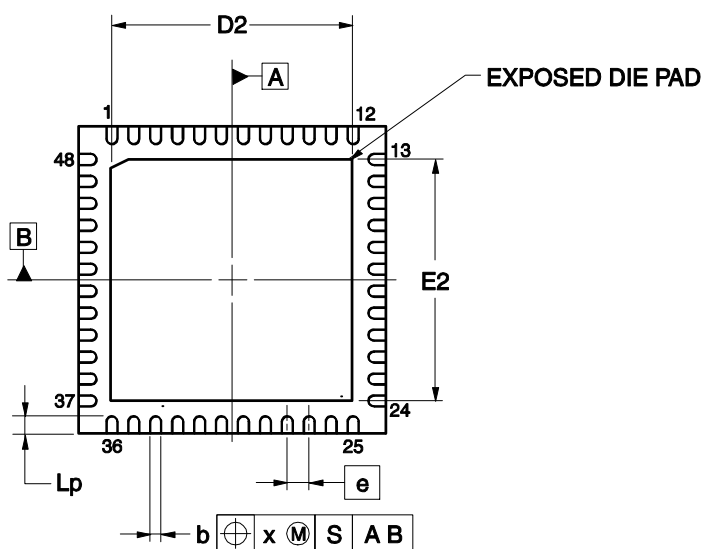
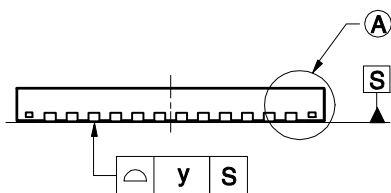
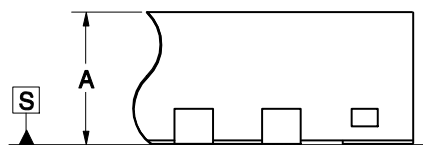
No.31: 33.4 48ピン製品 (HWQFN)

誤)

48-PIN PLASTIC WQFN(7x7)



DETAIL OF (A) PART



(UNIT:mm)

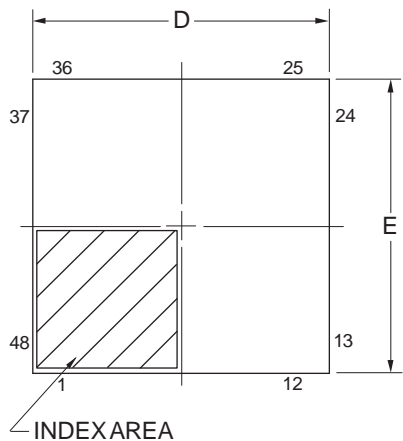
ITEM	DIMENSIONS
D	7.00±0.05
E	7.00±0.05
A	0.75±0.05
b	0.25 <sup>+0.05</sup> <sub>-0.07</sub>
e	0.50
Lp	0.40±0.10
x	0.05
y	0.05

P48K8-50-5B4-3

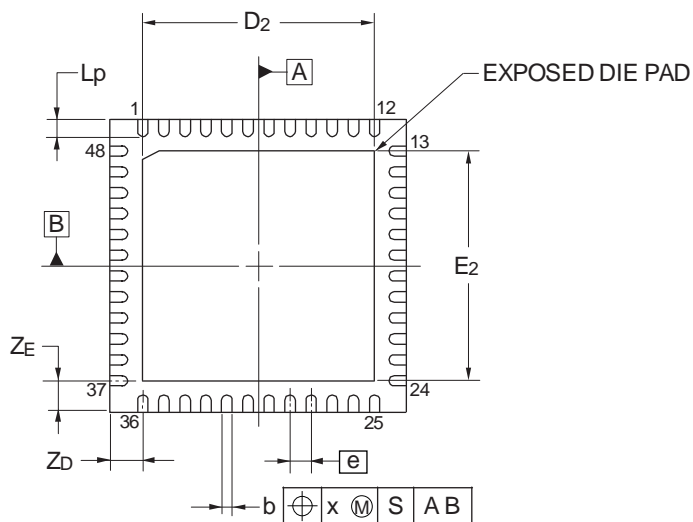
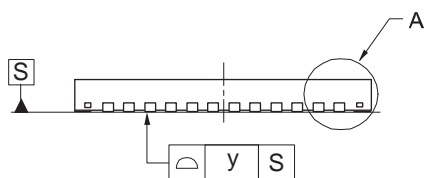
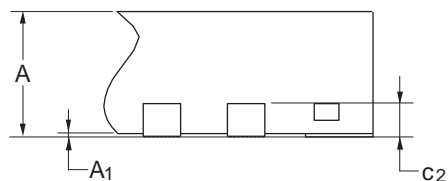
ITEM		D2			E2		
		MIN	NOM	MAX	MIN	NOM	MAX
EXPOSED DIE PAD VARIATIONS	A	5.45	5.50	5.55	5.45	5.50	5.55

正) 外形図にパッケージ・コード等の記載を追加、パラメータ表の記載を変更

JEITA Package Code	RENESAS Code	Previous Code	MASS (TYP.) [g]
P-HWQFN48-7x7-0.50	PWQN0048KB-A	48PJN-A P48K8-50-5B4-7	0.13



DETAIL OF (A) PART

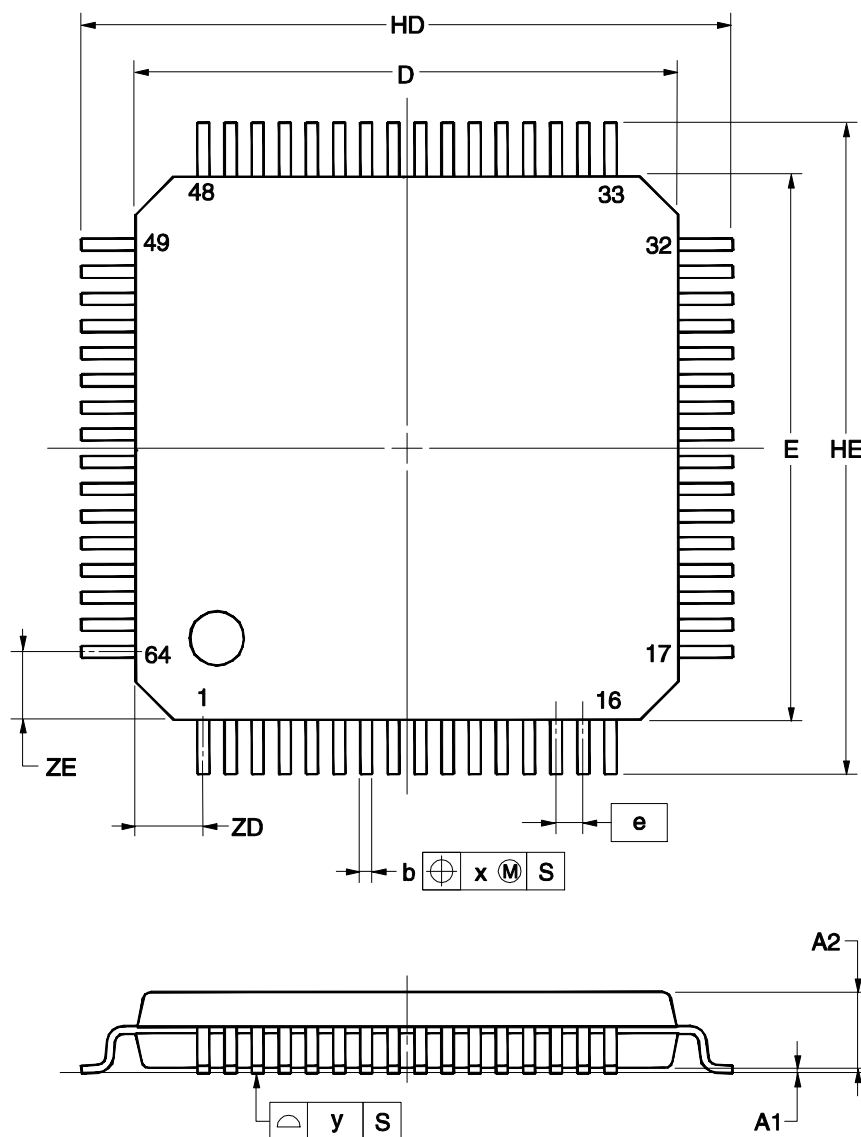


Reference Symbol	Dimensions in millimeters		
	Min	Nom	Max
D	6.95	7.00	7.05
E	6.95	7.00	7.05
A	—	—	0.80
A1	0.00	—	—
b	0.18	0.25	0.30
e	—	0.50	—
Lp	0.30	0.40	0.50
x	—	—	0.05
y	—	—	0.05
ZD	—	0.75	—
ZE	—	0.75	—
c2	0.15	0.20	0.25
D2	—	5.50	—
E2	—	5.50	—

No.32: 33.5 64ピン製品 (LFQFP)

誤)

64-PIN PLASTIC LQFP(FINE PITCH)(10x10)



detail of lead end

(UNIT:mm)

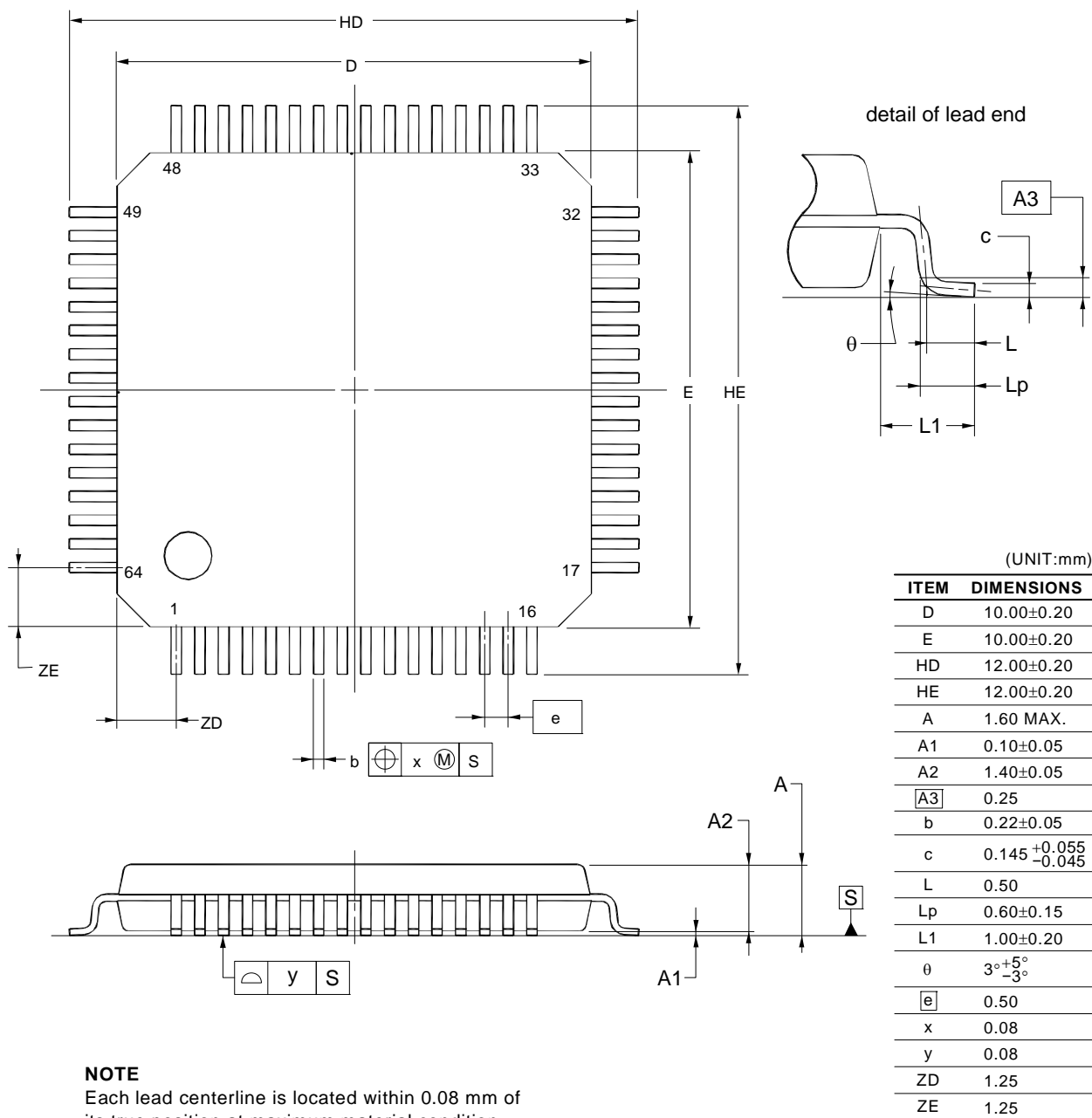
ITEM	DIMENSIONS
D	10.00±0.20*
E	10.00±0.20*
HD	12.00±0.20*
HE	12.00±0.20*
A	1.60 MAX.*
A1	0.10±0.05*
A2	1.40±0.05
A3	0.25
b	0.22±0.05
c	0.145 <sup>+0.055</sup> / <sub>-0.045</sub>
L	0.50
Lp	0.60±0.15
L1	1.00±0.20
θ	3° <sup>+5°</sup> / <sub>-3°</sub>
e	0.50
x	0.08*
y	0.08*
ZD	1.25*
ZE	1.25

**NOTE**  
Each lead centerline is located within 0.08 mm of its true position at maximum material condition.

P64GB-50-UEU-1

正) 外形図にパッケージ・コード等の記載を追加

JEITA Package Code	RENESAS Code	Previous Code	MASS (TYP.) [g]
P-LFQFP64-10x10-0.50	PLQP0064KF-A	P64GB-50-UEU	0.35



**NOTE**  
Each lead centerline is located within 0.08 mm of its true position at maximum material condition.