

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社

問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RZ*-A0154B/J	Rev.	第2版
題名	A-Formatに関する制限事項、および電気的特性に関する変更		情報分類	技術情報	
適用製品	RZ/T2M グループ, RZ/T2ME グループ, RZ/T2L グループ, RZ/N2L グループ	対象ロット等	すべて	関連資料	RZ/T2M グループ ユーザーズマニユアル ハードウェア編 Rev.1.20 (R01UH0916JJ0120), RZ/T2ME グループ ユーザーズマニユアル ハードウェア編 Rev.1.00 (R01UH1062JJ0100), RZ/T2L グループ ユーザーズマニユアル ハードウェア編 Rev.1.20 (R01UH0985JJ0120), RZ/N2L グループ ユーザーズマニユアル ハードウェア編 Rev.1.30 (R01UH0955JJ0130)

本文書は、RZ/T2L 搭載の A-Format に関するハードウェアの制限、および RZ/T2M, RZ/T2ME, RZ/T2L, RZ/N2L の電気的特性に関する追加・変更について説明します。これらは改訂版ユーザーズマニュアル ハードウェア編に反映されます。

【改訂版ユーザーズマニュアル】

- RZ/T2M グループ ユーザーズマニュアル ハードウェア編 Rev.1.30 (R01UH0916JJ0130)
- RZ/T2ME グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH1062JJ0110)
- RZ/T2L グループ ユーザーズマニュアル ハードウェア編 Rev.1.30 (R01UH0985JJ0130)
- RZ/N2L グループ ユーザーズマニュアル ハードウェア編 Rev.1.40 (R01UH0955JJ0140)

1. A-Format (AFMT)

対象製品：RZ/T2L グループ製品

制限

サポートプロトコルバージョンは Ver.2.0 のみです。Ver.1.x はシリアルデータ伝送タイミングが変更されたためサポートできません。

2. 電気的特性

赤字の項目が追加または変更されます。

2.1 イーサネット PHY 基準クロック出力タイミング

対象製品：RZ/T2M グループ, RZ/T2ME グループ, RZ/T2L グループ, RZ/N2L グループ製品

表 45.16 イーサネット PHY 基準クロック出力タイミング (RZ/T2M グループ, RZ/T2ME グループ)

表 52.16 イーサネット PHY 基準クロック出力タイミング (RZ/T2L グループ)

表 48.16 イーサネット PHY 基準クロック出力タイミング (RZ/N2L グループ)

項目	シンボル	条件	Min.	Typ.	Max.	単位
ETHn_REFCLK サイクルタイム	t _{ck}	—	40	—	—	ns
ETHn_REFCLK 周波数	—	—	25.00 ± 50 ppm			MHz
		EtherCAT 使用中	25.00 ± 25 ppm			MHz
ETHn_REFCLK デューティ	—	—	45	—	55	%
ETHn_REFCLK 立ち上がり / 立ち下がり時間	t _{ckr} / t _{ckf}	—	0.5	—	4.0	ns
RMII _n _REFCLK サイクルタイム	t _{ck}	—	20	—	—	ns
RMII _n _REFCLK 周波数	—	—	50.00 ± 50 ppm			MHz
RMII _n _REFCLK デューティ	—	—	45	—	55	%
RMII _n _REFCLK 立ち上がり / 立ち下がり時間	t _{ckr} / t _{ckf}	—	0.5	—	3.5	ns

2.2 SCI タイミング

対象製品：RZ/T2M グループ, RZ/T2ME グループ, RZ/T2L グループ, RZ/N2L グループ製品

表 45.32 SCI タイミング (RZ/T2M グループ, RZ/T2ME グループ)

表 52.32 SCI タイミング (RZ/T2L グループ)

表 48.32 SCI タイミング (RZ/N2L グループ)

項目	シンボル	Min.	Max.	Unit	参照図		
SCI (クロック同期、簡易 SPI)	SCK 出カクロックサイクル (マスタ)	t _{SPcyc}	2	65536	t _{PSClcyc}	☒ xx.57~☒ xx.62	
	SCK 入カクロックサイクル (スレーブ)		2	65536			
	SCK クロック High レベルパルス幅	t _{SPCKWH}	0.4	0.6	t _{SPcyc}		
	SCK クロック Low レベルパルス幅	t _{SPCKWL}	0.4	0.6	t _{SPcyc}		
	SCK クロック立ち上がり / 立ち下がり時間	t _{SPCKR} 、 t _{SPCKF}	—	3	ns		
	データ入力セットアップ時間	内部クロック	t _{SU}	7	—		ns
		外部クロック		3	—		
	データ入力ホールド時間	内部クロック	t _H	3	—		ns
		外部クロック		3	—		
	データ出力遅延時間	内部クロック	t _{OD}	—	3		ns
		外部クロック		—	12		
	データ出力ホールド時間	内部クロック	t _{OH}	-3	—		ns
		外部クロック		0	—		
	データ立ち上がり / 立ち下がり時間	t _{DR} 、t _{DF}	—	3	ns		
スレーブアクセス時間	内部クロック	t _{SA}	—	3 × t _{PSClcyc} + 12	ns		
	外部クロック		—	3 × t _{PSClcyc} + 12			
スレーブ出力開放時間	内部クロック	t _{REL}	—	3 × t _{PSClcyc} + 12	ns		
	外部クロック		—	3 × t _{PSClcyc} + 12			
SCI (簡易 SPI)	SS 入力セットアップ時間	t _{LEAD}	1	—	t _{SPcyc}		
	SS 入力ホールド時間	t _{LAG}	1	—	t _{SPcyc}		
	SS 入力立ち上がり / 立ち下がり時間	t _{SSR} 、t _{SSF}	—	3	ns		

2.3 xSPI タイミング

対象製品：RZ/T2M グループ, RZ/T2ME グループ, RZ/T2L グループ, RZ/N2L グループ製品

表 45.36 xSPI タイミング (RZ/T2M グループ, RZ/T2ME グループ)

表 52.36 xSPI タイミング (RZ/T2L グループ)

表 48.36 xSPI タイミング (RZ/N2L グループ)

項目	シンボル	1.8 V		3.3 V		単位	参照図	
		Min.	Max.	Min.	Max.			
サイクルタイム	SDR	t_{PERIOD}	7.5	—	13.3	—	ns	図 xx.73
	DDR		10.0	—	13.3	—		
クロック出カスルーレート		t_{SRck}	0.75/0.56 (注2)	—	0.56	—	V/ns	
クロックディーティサイクル歪み		t_{CKDCD}	0.0	$t_{PERIOD} \times 0.05$	0.0	$t_{PERIOD} \times 0.05$	ns	
クロック最小パルス幅		t_{CKMPW}	$t_{PERIOD} \times 0.45$	—	$t_{PERIOD} \times 0.45$	—	ns	
差動クロック交差電圧		$V_{OX(AC)}$	$0.4 \times VCC18$	$0.6 \times VCC18$	—	—	V	
DS デューティサイクル歪み		t_{DSDCD}	0.0	$t_{PERIOD} \times 0.04$	0.0	$t_{PERIOD} \times 0.04$	ns	
DS 最小パルス幅		t_{DSMPW}	$t_{PERIOD} \times 0.41$	—	$t_{PERIOD} \times 0.41$	—	ns	
データ入出カスルーレート		t_{SR}	0.75/0.56 (注2)	—	0.56	—	V/ns	
データ入カセットアップ時間 (CK に対して)	SDR	t_{SU}	2.0	—	2.0	—	ns	図 xx.74
データ入カホールド時間 (CK に対して)		t_H	1.0	—	1.0	—	ns	
データ出力遅延時間		t_{OD}	—	$1.0^{(注3)}$	—	$2.0^{(注3)}$	ns	
データ出力ホールド時間		t_{OH}	-1.0	—	-2.0	—	ns	
データ出力バッファオフ時間		t_{BOFF}	-1.0	—	-2.0	—	ns	
データ入カセットアップ時間 (DS に対して)	DDR (注1) (注3)	t_{SU}	-0.8	—	-0.8	—	ns	図 xx.75, 図 xx.76
データ入カホールド時間 (DS に対して)		t_H	$t_{PERIOD} \times 0.41 - 0.8$	—	$t_{PERIOD} \times 0.41 - 0.8$	—	ns	
データ出カセットアップ時間 (CK に対して)		t_{SUO}	1.0	—	1.0	—	ns	
データ出カホールド時間 (CK に対して)		t_{HO}	1.0	—	1.0	—	ns	
CS Low ~ クロック High		t_{CSLCKH}	6.0/8.0 ^(注2) (注4)	—	8.0 ^(注4)	—	ns	図 xx.74 ~ 図 xx.76
クロック Low ~ CS High		t_{CKLCSH}	6.0/8.0 ²	—	8.0	—	ns	
CS High 時間		t_{CSTD}	1	16	1	16	t_{PERIOD}	
DS Low ~ CS High		t_{DSLCSH}	6.0/8.0 ^(注2) (注5)	—	10.6 ^(注5)	—	ns	図 xx.77
CS High ~ DS トライステート		t_{CSHDST}	0.0	t_{PERIOD}	0.0	t_{PERIOD}	ns	
CS Low ~ DS Low ^(注6)		t_{CSLDSL}	0.0	16.0 ^(注9)	0.0	20.0 ^(注9)	ns	
DS トライステート ~ CS low		t_{DSTCSL}	0.0	—	0.0	—	ns	
CK Low ~ DS Low ^(注6)		t_{CKLDSL}	—	$(0.45 + e) \times t_{PERIOD} - 2^{(注7)}$	—	$(0.45 + e) \times t_{PERIOD} - 2^{(注7)}$	ns	

注 1. DS シフト設定 (WRAPCFG.DSSFTCSx[4:0]) は、xSPI200 で 01000b です。

注 2. 133 MHz 時の仕様 / 100 MHz 時の仕様

注 3. これは OEN アサートが出力許可アサート拡張ビット (COMCFG.OEASTEX = 1) で拡張されたときの値です。

注 4. これは CS アサートが CS アサート拡張ビット (LIOCFGCSn.CSASTEX = 1) で拡張されたときの値です。

注 5. t_{CKLDSL} の制約を満たしている場合の値です。

注 6. この制約は、 t_{DSLCSH} は t_{PERIOD} の 80%以上である必要があると規定している、JESD251 の t_{DSLCSH} 要件を満たすためにのみ必要です。メモリ仕様がこの制約に確実に従うようにするため、LIOCFGCSn.CSNEGEX を適切な値に設定してください。

注 7. $e = LIOCFGCSn.CSNEGEX$

- 注 8. JESD251 プロファイル 2.0 メモリを使用しているときに、コマンド&モディファイアフェーズの間に DS が High である場合、CS Low から DS High になるまでの時間もこの仕様を満たす必要があります。
- 注 9. LIOCFGCSn.LATEMD を 0 に設定して JESD251 プロファイル 1.0 メモリまたは JESD251 プロファイル 2.0 メモリを使用するとき、DS 端子の内部プルダウン抵抗が有効であれば、この制約は適用しません。

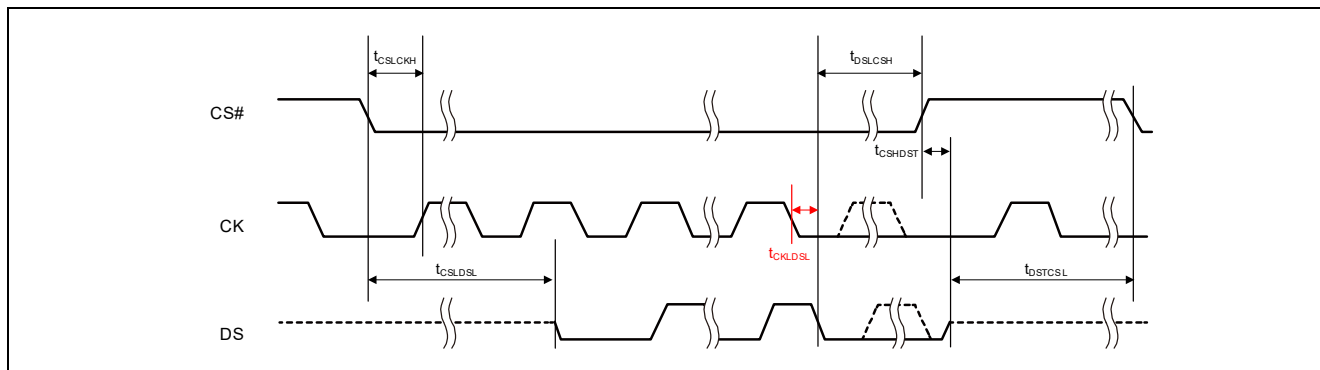


図 xx.77 DS ~ CS 信号タイミング

2.4 Ethernet インタフェースタイミング

対象製品：RZ/T2M グループ, RZ/T2ME グループ製品

表 45.38 Ethernet インタフェースタイミング

項目	シンボル	Min.	Max.	単位	参照図		
イーサネット (RGMII)	ETHn_TXCLK, ETHn_RXCLK サイクルタイム期間	1 Gbps	t _{RGMIICK}	7.2	8.8	ns	図 45.81
		100 Mbps		36	44		
		10 Mbps		360	440		
	ETHn_TXCLK, ETHn_RXCLK 周波	1 Gbps	—	125 - 50 ppm	125 + 50 ppm	MHz	
		100 Mbps		25 - 50 ppm	25 + 50 ppm		
		10 Mbps		2.5 - 50 ppm	2.5 + 50 ppm		
	ETHn_TXCLK, ETHn_RXCLK デューティーサイクル	1 Gbps	—	45	55	%	
		100 Mbps		40	60		
		10 Mbps					
	ETHn_TXCLK, ETHn_TXD0 ~ ETHn_TXD3, ETHn_TXEN (TX_CTL), ETHn_RXCLK, ETHn_RXD0 ~ ETHn_RXD3, ETHn_RXDV (RX_CTL) 立ち上がり / 立ち下がり時間	t _{RGMIIR} , t _{RGMIIF} (注 1)	—	—	0.75	ns	
ETHn_TXD0 ~ ETHn_TXD3, ETHn_TXEN (TX_CTL) ~ ETHn_TXCLK 出力スキュー	t _{RGMILOS}	-0.5	—	0.5	ns		
ETHn_RXD0 ~ ETHn_RXD3, ETHn_RXDV (RX_CTL) セットアップ時間	t _{RGMIIS}	1	—	—	ns		
ETHn_RXD0 ~ ETHn_RXD3, ETHn_RXDV (RX_CTL) ホールド時間	t _{RGMIIH}	1	—	—	ns		
イーサネット (RMII)	ETHn_RXCLK サイクルタイム	t _{RMIIICK}	20	—	ns	図 45.82, 図 45.83	
	ETHn_RXCLK 周波数 Typ. 50 MHz	—	50 - 50 ppm	50 + 50 ppm	MHz		
	ETHn_RXCLK デューティー	—	35	65	%		
	ETHn_RXCLK 立ち上がり / 立ち下がり時間	t _{RMIIICKR} , t _{RMIIICKF}	0.5	—	3.5		ns
	ETHn_TXD0, ETHn_TXD1, ETHn_TXEN 出力遅延時間	t _{RMIIID}	2.5	—	12		ns

	ETHn_RXD0, ETHn_RXD1, ETHn_RXER, ETHn_RXDV (CRS_DV)セットアップ時間	ケース A(注2)	t_{RMilS}	4.0	—	ns	
		ケース B(注2)		4.0	—	ns	
		ケース C(注2)		4.8	—	ns	
	ETHn_RXD0, ETHn_RXD1, ETHn_RXER, ETHn_RXDV (CRS_DV)ホールド時間		t_{RMilH}	2	—	ns	
	ETHn_TXD0, ETHn_TXD1, ETHn_TXEN, ETHn_RXD0, ETHn_RXD1, ETHn_RXER, ETHn_RXDV (CRS_DV)立ち上がり / 立ち下がり時 間		t_{RMilr} , t_{RMilf}	0.5	4	ns	
イーサネ ット (MII)	ETHn_TXCLK, ETHn_RXCLK サ イクルタイム	100 Mbps	t_{MIICk}	40	—	ns	図 45.84、 図 45.85
		10 Mbps		400	—		
	ETHn_TXCLK, ETHn_RXCLK 周 波数	100 Mbps	—	25 - 50 ppm	25 + 50 ppm	MHz	
		10 Mbps		2.5 - 50 ppm	2.5 + 50 ppm		
	ETHn_TXD0 to ETHn_TXD3, ETHn_TXEN, ETHn_TXER 出力遅延時間		$t_{MIIDESC}$	1	20	ns	
	ETHn_TXD0 to ETHn_TXD3, ETHn_TXEN 出力遅延時間 (ESC、自動送信シフト無効化 (ETHn_TXCLK はクランプ状態))	TXSFTn = 00b	$t_{MIIDESC}$	20.2	25.0	ns	
		TXSFTn = 01b		30.2	35.0	ns	
TXSFTn = 10b		0.2		5.0	ns		
TXSFTn = 11b		10.2		15.0	ns		
ETHn_RXD0 ~ ETHn_RXD3, ETHn_RXDV, ETHn_RXER セットアップ時間		t_{MIS}	10	—	ns		
ETHn_RXD0 ~ ETHn_RXD3, ETHn_RXDV, ETHn_RXER ホールド時間		t_{MIH}	10	—	ns		

注 1. t_{RGMIIR} と t_{RGMIIF} の測定条件は、Reduced Gigabit Media Independent Interface (RGMI) 12/10/2000 Version 1.3 の FIGURE 3. をご確認ください。

注 2. それぞれのケースの詳細は以下です。

ケース A: ETHn_RXCLK (基準クロック入力) 使用時の ETHn_RXD0, ETHn_RXD1, ETHn_RXER, ETHn_RXDV (CRS_DV) セットアップ時間

ケース B: RMII_n_REFCLK (基準クロック出力) 使用時の ETHn_RXD0, ETHn_RXD1, ETHn_RXDV (CRS_DV) セットアップ時間

ケース C: RMII_n_REFCLK (基準クロック出力) 使用時の ETHn_RXER セットアップ時間

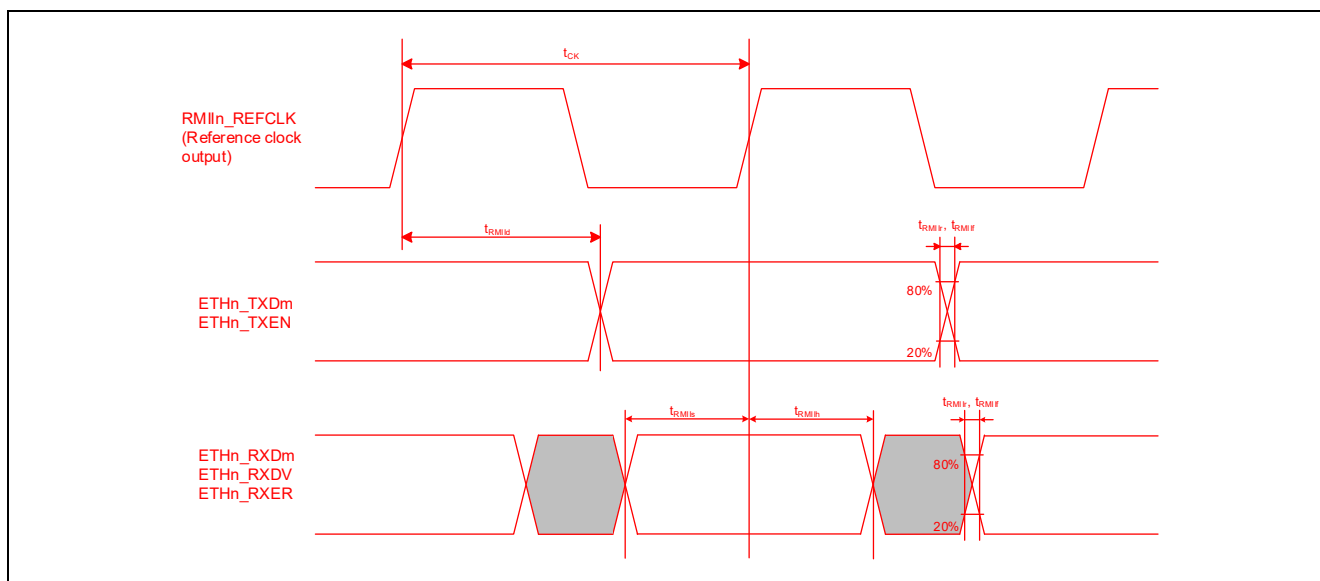


図 45.83 RMII の送信および受信タイミング (基準クロック出力) (n = 0 ~ 2, m = 0 ~ 1)

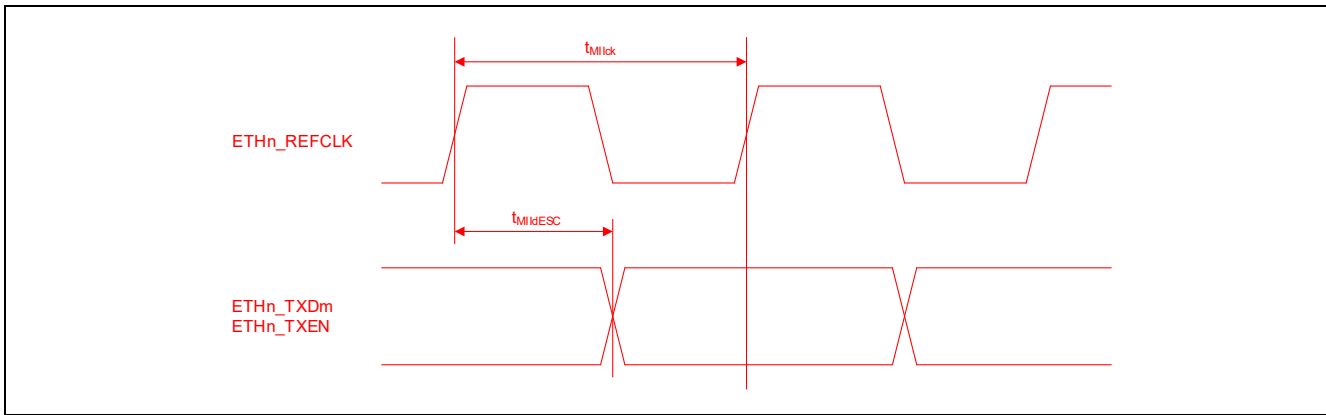


図 45.85 ESC MII 伝送タイミング (自動送信切り替え無効)(n = 0~2、m = 0~3)