

32Mb/64Mb 低消費電力 SRAM の後工程生産拠点変更、および製品型名統合と 4Mb 非同期高速 SRAM:SOJ 製品のテスト拠点変更に関するご案内

(管理番号 : CST-R2-AD120 Rev.1.0)

2017 年 2 月 17 日

お客様 各位

拝啓

貴社益々ご清栄のこととお慶び申し上げます。平素は格別のご高配を賜り、厚く御礼申し上げます。

貴社への出荷履歴を確認しましたところ、本通知書に記載されている変更の対象となる製品が含まれておりますので、ご案内いたします。内容ご確認いただき、趣旨ご理解の上、早期ご承認を賜りますよう宜しくお願い申し上げます。

敬具

変更の概要: 対象製品

- ・ 32Mb/64Mb 低消費電力 SRAM のうち一部製品
- ・ 4Mb 非同期高速 SRAM のうち一部製品 (SOJ 製品)

変更内容 (製品によって変更内容が異なります。3 ページ目以降をご覧ください)

- ・ 選別テスト拠点の変更
- ・ 組立拠点および組立材料変更
- ・ 下位グレード品(-5SR, -7SI, -7SR 品)から、上位グレード品(-5SI 品)への型名統合
- ・ 梱包仕様の変更

変更の目的: 生産設備老朽化に伴う拠点の変更、生産効率化による長期安定供給を目的とした製品型名統合

変更後製品の識別方法:

- ・ 出荷梱包ラベルに記載のルネサス内部コードにより、変更前後での製品識別が可能です。
- ・ 製品型名統合の対象製品では、パッケージ表面にマーキングされている表示内容により、変更前後での製品識別が可能です。

変更による影響:

- ・ 選別テスト拠点変更に伴い、梱包仕様を変更します (本ご案内文書の対象製品全て)。
- ・ 32Mb 48pin-TSOP(I)製品 : R1LV3216RSA のみ、アセンブリ材料のリードフレーム母材変更(42Alloy→Cu)に伴い、防湿梱包性能を MSL2→3 に変更します。
- ・ -5SI 品の電気的特性は、-5SR, -7SI, -7SR 品に対して完全上位互換です。

スケジュール:

- ・ 32Mb/64Mb 低消費電力 SRAM の製品型名統合 : -5SR, -7SI, -7SR 品について
生産中止予告 : 2017 年 6 月 実施予定
統合後の-5SI 品の信頼性保証サンプル提出予定時期 : 2017 年 3 月
- ・ 後工程拠点変更について (生産中止を予定している製品は除く)
変更後製品の量産開始: 2017 年 7 月より順次切り替え開始予定

補足情報: 本通知書 3~7 ページ、および、別紙 (CST-R2-AD120 補足資料) をご参照ください。

お問い合わせ先: ルネサス エレクトロニクス株式会社 第二ソリューション事業本部
A & P・ソリューション事業部 アナログ&パワーソリューション第三部

添付資料: 別紙 : CST-R2-AD120 補足資料

本内容に関するお問い合わせは、弊社販売員もしくは弊社販売特約店にご連絡いただきますよう、お願い申し上げます。

お客様ご回答欄（メールもしくは郵送にてご返答ください）

☐ 受領しました

貴社名: _____

☐ 承諾します

ご担当者名/役職名: _____

☐ 承諾しません（コメント欄に理由を記載下さい）

メールアドレス: _____

お電話番号: _____

注記： 本通知書（PCN）の発行日より 30 日以内に受領のご返事をいただけなかった場合、弊社（ルネサス）は、ご案内の変更内容につき、お客様の承諾がいただけたものと判断いたします。 お客様から 30 日の期限内に PCN 受領のご返事をいただいた場合、PCN 受領日もしくは信頼性保証サンプルの受領日から起算しさらに 90 日の期間内において、お客様はルネサスに対し、変更内容に対する異議・不服を申し出できるものとします。PCN 受領日もしくは信頼性保証サンプルの受領日から 90 日以内に異議等の申し出が無かった場合、ルネサスは、ご案内の変更内容につき、お客様の承諾がいただけたものと判断いたします。 また、変更内容をご承諾いただけない場合、お客様はルネサスに対し、変更前製品の最終購入（LTB: Last Time Buy）についての所要数提示と発注手続きをいただくものとします。

コメント

サイン

1. 変更の背景

このたび弊社では、32Mb/64Mb 低消費電力 SRAM に関して、生産設備老朽化に伴う後工程生産拠点変更と、生産効率化による長期安定供給を目的とした製品型名統合を、さらに、4Mb 非同期高速 SRAM : SOJ 製品に関しては、生産設備老朽化に伴う選別テスト拠点の変更を進めさせて頂く運びとなりました。趣旨ご理解の上、変更後製品の早期ご承認を賜りますよう、何卒よろしくお願い申し上げます。

2. 変更内容

- 本通知書の対象製品は、7 ページの「7.対象製品リスト」をご参照ください。

変更内容は、下記(1),(2),(3)の3つに分類されます。

(1) < 対象発注型名 : R1LV3216RSA-5SR, -7SI, -7SR#B0/#S0 >

(a) 32Mb 48pin-TSOP(I)製品 : R1LV3216RSA の -5SR, -7SI, -7SR 品を -5SI 品へ統合いたします。なお、-5SR, -7SI, -7SR 品は、生産中止を予定しております。

(b) -5SR, -7SI, -7SR 品から、-5SI 品への統合に合わせて、下記の表の通り、変更点がございます。

項目		型名統合前 : 生産中止予定品 (R1LV3216RSA-5SR, -7SI, -7SR #B0/#S0)	型名統合後 (R1LV3216RSA-5SI #B1/#S1)
組立	拠点名称	Renesas Semiconductor Beijing	Amkor Technology Malaysia
	所在地 (国名)	中国	マレーシア
	材料	リードフレーム母材	Cu
		リード外装めっき	Sn
	パッケージ表面: マーキング原産国表示	CHINA	MALAYSIA
防湿梱包性能		MSL 2	MSL 3
選別テスト	拠点名称	Renesas Semiconductor Beijing	Powertech Technology Inc.
	所在地 (国名)	中国	台湾
梱包仕様	トレイ品	現行仕様	新仕様
		・トレイ型番、トレイにおけるパッケージ着座高さ、トレイ段数(Max.)、内装箱サイズが変更になります。詳細は別紙をご参照ください。	
	テープ&リール品	現行仕様	新仕様
		・エンボステープ型番、内装箱サイズが変更になります。詳細は別紙をご参照ください。	

(c) 変更前後において、

- ・統合後の-5SI 品の電気的特性(DC/AC)は、-5SR, -7SI, -7SR 品に対して、完全上位互換です。電気的特性(DC/AC)の変更前後での比較については、別紙をご参照ください。
- ・パッケージ表面にマーキングされている表示内容のうち、電気特性を示す部分が、「-5SR, -7SI, -7SR」から「-5SI」に変更となります。
- ・パッケージの外形寸法とピン配置は、同等です（実装コンパチブル）。
- ・ウエハプロセス（前工程）およびマスクバージョンは、変更ありません。
- ・製品の信頼性および品質レベルは、同等です。
- ・発注型名の末尾が、#B0/#S0 から #B1/#S1 に変更になります。

(2) < 対象発注型名 : R1WV6416RSA-5SR, -7SI, -7SR#B0/#S0
R1WV6416RBG-5SR, -7SI, -7SR#B0/#S0
R1LV3216RSD-5SR, -7SI, -7SR#B0/#S0
R1WV6416RSD-5SR, -7SI, -7SR#B0/#S0 >

- (a) 上記 32Mb/64Mb 低消費電力 SRAM の -5SR, -7SI, -7SR 品を -5SI 品へ統合いたします。(統合後の型名は、「7.対象製品リスト」をご覧ください。) なお、-5SR, -7SI, -7SR 品は、生産中止を予定しております。
- (b) -5SR, -7SI, -7SR 品から、-5SI 品への統合に合わせて、下記の表の通り、変更点がございます。

項目		型名統合前：生産中止予定品 (-5SR, -7SI, -7SR#B0/#S0)	型名統合後 (-5SI#B0/#S0)
選別テスト	拠点名称	Renesas Semiconductor Beijing	Powertech Technology Inc.
	所在地 (国名)	中国	台湾
梱包仕様	トレイ品	現行仕様 ・R1WV6416RSA については、トレイ型番、トレイにおけるパッケージ着座高さ、トレイ段数(Max.)、内装箱サイズが変更になります。詳細は別紙をご参照ください。 ・R1WV6416RBG, R1LV3216RSD, R1WV6416RSD については、トレイ型番は変更なしですが、トレイへの IC 収納順序、トレイ段数(Max.)、内装箱サイズが変更になります。詳細は別紙をご参照ください。	新仕様
	テープ&リール品	現行仕様 ・R1WV6416RSA については、エンボステープ型番、内装箱サイズが変更になります。詳細は別紙をご参照ください。 ・R1WV6416RBG, R1LV3216RSD, R1WV6416RSD については、内装箱サイズが変更になります。詳細は別紙をご参照ください。	新仕様

- (c) 変更前後において、
- 統合後の-5SI 品の電気的特性(DC/AC)は、-5SR, -7SI, -7SR 品に対して、完全上位互換です。電気的特性(DC/AC)の変更前後での比較については、別紙をご参照ください。
 - パッケージ表面にマーキングされている表示内容のうち、電気特性を示す部分が、「-5SR, -7SI, -7SR」から「-5SI」に変更となります。
 - 組立拠点および組立材料は、変更ありません。
(組立拠点と組立材料の変更は、(1)に記載の 32Mb 48pin-TSOP(I)製品:R1LV3216RSA のみが対象です。)
 - ウエハプロセス (前工程) およびマスクバージョンは、変更ありません。
 - 製品の信頼性および品質レベルは、同等です。

(3) < 対象発注型名 : R1WV6416RSA-5SI#B0/#S0

R1RP0408DGE-0PI, -0PR, -2LR, -2PI, -2PR#B0

R1RW0408DGE-0PI, -0PR, -2LR, -2PI, -2PR#B0

R1RP0416DGE-0PR, -2LR, -2PI, -2PR, -2SR, -2UR, -2VR#B0

R1RW0416DGE-0PR, -2LR, -2PI, -2PR, -2SR, -2UR#B0 >

(a) 上記の製品について、下記の表の通り、選別テスト拠点と梱包仕様を変更いたします。

項目		変更前	変更後
選別テスト	拠点名称	Renesas Semiconductor Beijing	Powertech Technology Inc.
	所在地（国名）	中国	台湾
梱包仕様	トレイ品	現行仕様	新仕様
		・トレイ型番、トレイにおけるパッケージ着座高さ、トレイ段数(Max.)、内装箱サイズが変更になります。詳細は別紙をご参照ください。	
	テープ&リール品	現行仕様	新仕様
		・エンボステープ型番、内装箱サイズが変更になります。詳細は別紙をご参照ください。	
	マガジン品（チューブ品）	現行仕様	新仕様
		・内装箱サイズが変更になります。詳細は別紙をご参照ください。	

(b) 変更前後において、

- ・ 組立拠点および組立材料は、変更ありません。
- ・ ウエハプロセス（前工程）およびマスクバージョンは、変更ありません。
- ・ 製品の信頼性、および品質レベルは、変更ありません。
- ・ 製品の電気的特性(DC/AC)は、変更ありません。
- ・ 発注型名は、変更ありません。

3. ご承認に関するサンプルおよび資料のご案内

信頼性保証サンプル	選別テスト拠点変更については、信頼性保証サンプルをご提供する予定はございません。 -5SR, -7SI, -7SR 品の生産中止に伴う、統合後の-5SI 品の信頼性保証サンプルについては、2017 年 3 月よりご提供予定です。
信頼性資料	選別テスト拠点変更については、信頼性資料をご提出する予定はございません。 -5SR, -7SI, -7SR 品の生産中止に伴う、統合後の-5SI 品の信頼性資料については、2017 年 3 月よりご提出予定です。

4. 変更後製品の識別方法

- (1) 出荷梱包ラベルに記載のルネサス内部コードにより、変更前後での製品識別が可能です。
- (2) 製品型名統合の対象製品では、パッケージ表面にマーキングされている表示内容により、変更前後での製品識別が可能です。詳細は、別紙（CST-R2-AD120 補足資料）をご参照ください。

5. スケジュール

- (1) 32Mb/64Mb 低消費電力 SRAM の製品型名統合：-5SR, -7SI, -7SR 品について
生産中止予告：2017 年 6 月 実施予定
統合後の-5SI 品の信頼性保証サンプル提出予定時期：2017 年 3 月
- (2) 後工程拠点変更について（ただし、生産中止品は除く）
変更後製品の量産開始：2017 年 7 月より順次切り替え開始予定

6. 補足情報

別紙（CST-R2-AD120 補足資料）をご参照ください。

7. 対象製品リスト

パッケージ タイプ	メモリ容量 電源電圧	発注型名	
		変更前	変更後
48pin-TSOP(I)	32Mb 3V	R1LV3216RSA-5SR, -7SI, -7SR#B0	R1LV3216RSA-5SI#B1
		R1LV3216RSA-5SR, -7SI, -7SR#S0	R1LV3216RSA-5SI#S1
	64Mb 3V	R1WV6416RSA-5SI#B0	←
		R1WV6416RSA-5SI#S0	←
		R1WV6416RSA-5SR, -7SI, -7SR#B0	R1WV6416RSA-5SI#B0
		R1WV6416RSA-5SR, -7SI, -7SR#S0	R1WV6416RSA-5SI#S0
48ball-FBGA	64Mb 3V	R1WV6416RBG-5SR, -7SI, -7SR#B0	R1WV6416RBG-5SI#B0
		R1WV6416RBG-5SR, -7SI, -7SR#S0	R1WV6416RBG-5SI#S0
52pin-μTSOP	32Mb 3V	R1LV3216RSD-5SR, -7SI, -7SR#B0	R1LV3216RSD-5SI#B0
		R1LV3216RSD-5SR, -7SI, -7SR#S0	R1LV3216RSD-5SI#S0
	64Mb 3V	R1WV6416RSD-5SR, -7SI, -7SR#B0	R1WV6416RSD-5SI#B0
		R1WV6416RSD-5SR, -7SI, -7SR#S0	R1WV6416RSD-5SI#S0
36pin-SOJ	4Mb Fast 5V	R1RP0408DGE-0PI, -0PR, -2LR, -2PI, -2PR#B0	←
	4Mb Fast 3V	R1RW0408DGE-0PI, -0PR, -2LR, -2PI, -2PR#B0	←
44pin-SOJ	4Mb Fast 5V	R1RP0416DGE-0PR, -2LR, -2PI, -2PR, -2SR, -2UR, -2VR#B0	←
	4Mb Fast 3V	R1RW0416DGE-0PR, -2LR, -2PI, -2PR, -2SR, -2UR#B0	←

- ・ 32Mb/64Mb 低消費電力 SRAM のうち、上記の対象製品リストに、「変更前」の発注型名の記載が無い製品について、
R1LV3216RSA-5SI#B0/#S0 は、後工程拠点（組立・選別テスト）変更とアセンブリ材料の変更に、2016 年 8 月に通知済みです（通知書 No. CST-R2-AJ092）。
- また、RMWV3216AGBG-5S2#AC0/#KC0, R1WV6416RBG-5SI#B0/#S0, R1LV3216RSD-5SI#B0/#S0, R1WV6416RSD-5SI#B0/#S0 については、選別テスト拠点の変更に、2016 年 8 月に通知済みです（通知書 No. CST-R2-AJ093）。

別紙：CST-R2-AD120 補足資料
(32Mb/64Mb低消費電力SRAMの後工程生産拠点変更、
および製品型名統合と
4Mb非同期高速SRAM:SOJ製品のテスト拠点変更に関するご案内)

本別紙は、CST-R2-AD120 (32Mb/64Mb 低消費電力SRAMの後工程生産拠点変更、および製品型名統合と 4Mb非同期高速SRAM:SOJ製品のテスト拠点変更に関するご案内) の補足資料として、変更前後での比較について記載しております。誠に恐縮ではございますが、主旨ご理解の上、変更後製品の早期ご承認を賜ります様、ご協力の程よろしくお願い申し上げます。

目次

1. 対象型名リスト	pp.2-3
2. 変更前後の比較	pp.4-12
3. 32Mb/64Mb低消費電力SRAMの型名統合内容	p.13
4. 32Mb/64Mb低消費電力SRAMのデータシート電气的特性比較	pp.14-17
5. 梱包仕様の変更内容 (トレイ)	p.18
6. 出荷梱包ラベル仕様	pp.19-20
7. 移管先拠点の概要	p.20

1. 対象型名リスト

(1) 32Mb/64Mb : 48pin-TSOP(I), 48ball-FBGA, 52pin-μTSOP パッケージ品

パッケージ タイプ	メモリ容量、 電源電圧	語 構成	発注型名		梱包仕様	変更前後 比較表の 参照ページ
			変更前	変更後		
48pin- TSOP(I)	32Mb 3V	x16	R1LV3216RSA-5SR#B0	R1LV3216RSA-5SI#B1	トレイ	p.4, p.13, pp.14-15
			R1LV3216RSA-7SI#B0			
			R1LV3216RSA-7SR#B0			
			R1LV3216RSA-5SR#S0	R1LV3216RSA-5SI#S1	テープ&リール	
			R1LV3216RSA-7SI#S0			
			R1LV3216RSA-7SR#S0			
	64Mb 3V	x16	R1WV6416RSA-5SI#B0	R1WV6416RSA-5SI#B0	トレイ	p.5, p.13, pp.16-17
			R1WV6416RSA-5SR#B0			
			R1WV6416RSA-7SI#B0			
			R1WV6416RSA-7SR#B0	R1WV6416RSA-5SI#S0	テープ&リール	
			R1WV6416RSA-5SI#S0			
			R1WV6416RSA-5SR#S0			
48ball- FBGA	64Mb 3V	x16	R1WV6416RBG-5SR#B0	R1WV6416RBG-5SI#B0	トレイ	p.6, p.13, pp.16-17
			R1WV6416RBG-7SI#B0			
			R1WV6416RBG-7SR#B0			
			R1WV6416RBG-5SR#S0	R1WV6416RBG-5SI#S0	テープ&リール	
			R1WV6416RBG-7SI#S0			
			R1WV6416RBG-7SR#S0			
52pin- μTSOP	32Mb 3V	x16	R1LV3216RSD-5SR#B0	R1LV3216RSD-5SI#B0	トレイ	p.7, p.13, pp.14-15
			R1LV3216RSD-7SI#B0			
			R1LV3216RSD-7SR#B0			
			R1LV3216RSD-5SR#S0	R1LV3216RSD-5SI#S0	テープ&リール	
			R1LV3216RSD-7SI#S0			
			R1LV3216RSD-7SR#S0			
	64Mb 3V	x16	R1WV6416RSD-5SR#B0	R1WV6416RSD-5SI#B0	トレイ	p.8, p.13, pp.16-17
			R1WV6416RSD-7SI#B0			
			R1WV6416RSD-7SR#B0			
			R1WV6416RSD-5SR#S0	R1WV6416RSD-5SI#S0	テープ&リール	
			R1WV6416RSD-7SI#S0			
			R1WV6416RSD-7SR#S0			

・上記リストの【発注型名：変更前】に、R1LV3216RSA-5SI#B0/#S0, R1WV6416RBG-5SI#B0/#S0, R1LV3216RSD-5SI#B0/#S0, R1WV6416RSD-5SI#B0/#S0 の型名を記載しておりませんが、R1LV3216RSA-5SI#B0/#S0 は、後工程拠点（組立・選別テスト）変更とアセンブリ材料の変更にに関して、2016年8月に通知済みです（通知書No. CST-R2-AJ092）。

また、R1WV6416RBG-5SI#B0/#S0, R1LV3216RSD-5SI#B0/#S0, R1WV6416RSD-5SI#B0/#S0 については、選別テスト拠点の変更にに関して、2016年8月に通知済みです（通知書No. CST-R2-AJ093）。

(2) 4Mb 非同期高速SRAM : 36pin-SOJ, 44pin-SOJ パッケージ品

パッケージ タイプ	メモリ容量、 電源電圧	語 構成	発注型名		梱包仕様	変更前後 比較表の 参照ページ
			変更前	変更後		
36pin- SOJ	4Mb Fast 5V	x8	R1RP0408DGE-0PI#B0	←	マガジン	p.9
			R1RP0408DGE-0PR#B0	←		
			R1RP0408DGE-2LR#B0	←		
			R1RP0408DGE-2PI#B0	←		
			R1RP0408DGE-2PR#B0	←		
	4Mb Fast 3V	x8	R1RW0408DGE-0PI#B0	←	マガジン	p.10
			R1RW0408DGE-0PR#B0	←		
			R1RW0408DGE-2LR#B0	←		
			R1RW0408DGE-2PI#B0	←		
			R1RW0408DGE-2PR#B0	←		
44pin- SOJ	4Mb Fast 5V	x16	R1RP0416DGE-0PR#B0	←	マガジン	p.11
			R1RP0416DGE-2LR#B0	←		
			R1RP0416DGE-2PI#B0	←		
			R1RP0416DGE-2PR#B0	←		
			R1RP0416DGE-2SR#B0	←		
			R1RP0416DGE-2UR#B0	←		
			R1RP0416DGE-2VR#B0	←		
	4Mb Fast 3V	x16	R1RW0416DGE-0PR#B0	←	マガジン	p.12
			R1RW0416DGE-2LR#B0	←		
			R1RW0416DGE-2PI#B0	←		
			R1RW0416DGE-2PR#B0	←		
			R1RW0416DGE-2SR#B0	←		
			R1RW0416DGE-2UR#B0	←		
			R1RW0416DGE-2UR#B0	←		

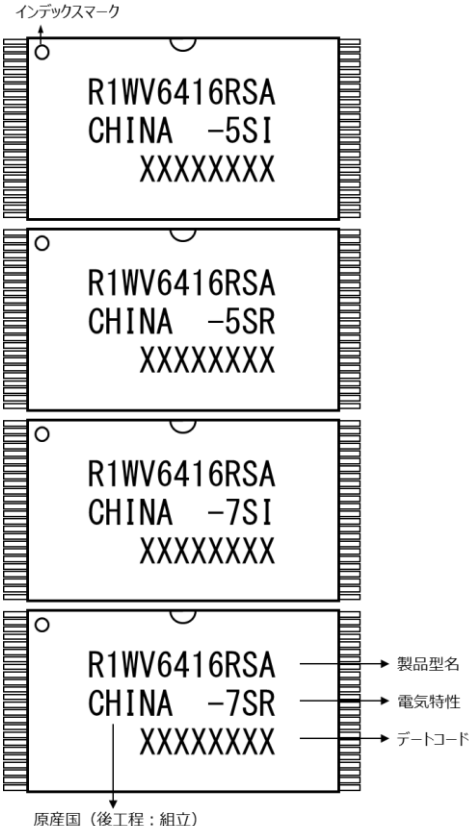
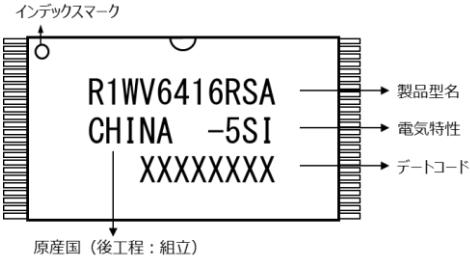
2. 変更前後の比較

(1) 48pin-TSOP(I) 32Mb(3V) 製品型名： R1LV3216RSA

項目		変更前	変更後
発注型名		R1LV3216RSA-5SR/-7SI/-7SR#B0 (トレイ品)	R1LV3216RSA-5SI#B1 (トレイ品)
		R1LV3216RSA-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1LV3216RSA-5SI#S1 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	Amkor Technology Malaysia (マレーシア)
マーキング原産国表示		CHINA	MALAYSIA
JEITA Package Code		P-TSOP(1)48-12x18.4-0.50	P-TSOP(1)48-12x18.4-0.50
パッケージ表面仕様		インデックスマーク 製品型名 電気特性 データコード 原産国 (後工程：組立)	インデックスマーク 製品型名 電気特性 データコード 原産国 (後工程：組立)
アセンブリ材料	リードフレーム材質	42Alloy	Cu
	リードめっき材	Sn-Cu	純Sn
	ダイボンディング材	樹脂フィルム	樹脂ペースト
	ボンディングワイヤー	Au	Au
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	エポキシ樹脂 (ハロゲンフリー)
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 12mm x 18.4mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 12mm x 18.4mm)
	収納数	96pcs/tray	96pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚+1枚 (フタ)	10枚+1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボスステップ	現行仕様 (型名：TE3216-16P)	新仕様 (型名：TSOP48-3)
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	347mm x 368mm x 54mm	362mm x 340mm x 60mm
防湿梱包性能		MSL 2	MSL 3
出荷梱包ラベル		現行仕様	フォーマットの変更なし (発注型名、原産国、MSL表示は変更)

- ・トレイの仕様変更に伴い、トレイにおけるパッケージの着座高さが変更になります。Page 18をご参照ください。
- ・エンボスステップの仕様変更に伴い、パッケージの着座高さやエンボスステップ幅、エンボスステップピッチの変更はございません。
また、リール径の変更もございません。

(2) 48pin-TSOP(I) 64Mb(3V) 製品型名： R1WV6416RSA

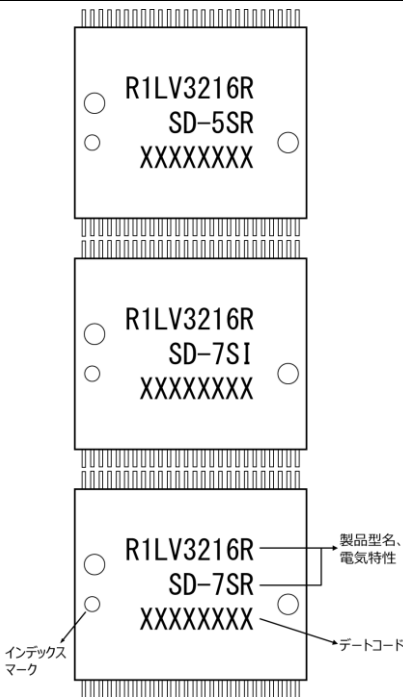
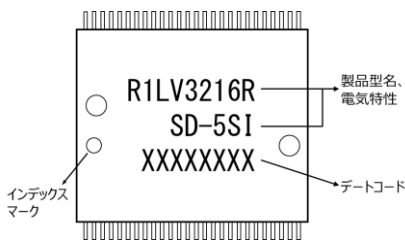
項目		変更前	変更後
発注型名		R1WV6416RSA-5SI/-5SR/-7SI/-7SR#B0 (トレイ品)	R1WV6416RSA-5SI#B0 (トレイ品)
		R1WV6416RSA-5SI/-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1WV6416RSA-5SI#S0 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	←
マーキング原産国表示		CHINA	←
JEITA Package Code		P-TSOP(1)48-12x18.4-0.50	←
パッケージ表面仕様		インデックスマーク 	インデックスマーク 
アセンブリ材料	リードフレーム材質	42Alloy	←
	リードめっき材	Sn-Cu	←
	ダイボンディング材	樹脂フィルム	←
	ボンディングワイヤー	Au	←
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	←
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (TSOP I package size: 12mm x 18.4mm)	JEDEC Tray ルネサスロゴ無し (TSOP I package size: 12mm x 18.4mm)
	収納数	96pcs/tray	96pcs/tray
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、 左上から下方向へ配置	変更なし
	トレイ段数 (Max.)	8枚+1枚 (フタ)	10枚+1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボスステップ	現行仕様 (型名：TE3216-16P)	新仕様 (型名：TSOP48-3)
	収納数	1,000pcs/reel	1,000pcs/reel
	内装箱サイズ (LxWxH)	347mm x 368mm x 54mm	362mm x 340mm x 60mm
防湿梱包性能		MSL 2	←
出荷梱包ラベル		現行仕様	フォーマットの変更なし (内部コードのみ変更あり)

- ・トレイの仕様変更に伴い、トレイにおけるパッケージの着座高さが変更になります。Page 18をご参照ください。
- ・エンボスステップの仕様変更に伴い、パッケージの着座高さやエンボスステップ幅、エンボスステップピッチの変更はございません。
- また、リール径の変更もございません。

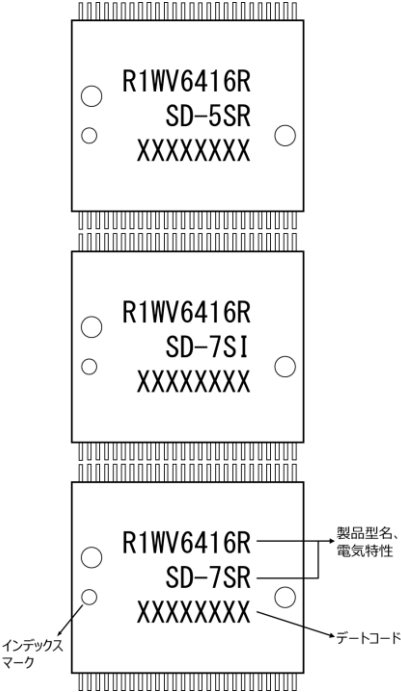
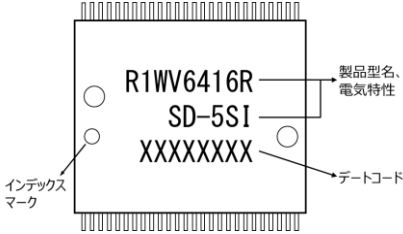
(3) 48ball-FBGA 64Mb(3V) 製品型名： R1WV6416RBG

項目		変更前	変更後
発注型名		R1WV6416RBG-5SR/-7SI/-7SR#B0 (トレイ品)	R1WV6416RBG-5SI#B0 (トレイ品)
		R1WV6416RBG-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1WV6416RBG-5SI#S0 (Tape & Reel品)
組立拠点		株式会社ジェイデバイス 熊本地区 (日本)	←
マーキング原産国表示		JAPAN	←
JEITA Package Code		P-TFBGA48-8.5x11-0.75	←
パッケージ表面仕様		R1WV6416RBG JAPAN -5SR ○ XXXXXXXX R1WV6416RBG JAPAN -7SI ○ XXXXXXXX R1WV6416RBG JAPAN -7SR ○ XXXXXXXX 製品型名 電気特性 データコード インデックスマーク 原産国 (後工程：組立)	R1WV6416RBG JAPAN -5SI ○ XXXXXXXX 製品型名 電気特性 データコード インデックスマーク 原産国 (後工程：組立)
アセンブリ材料	基板材質	ガラスエポキシ	←
	はんだボール材	Sn-Ag-Cu	←
	ダイボンディング材	樹脂フィルム	←
	ボンディングワイヤー	Au	←
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	←
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (型名：L196-121)	←
	収納数	242pcs/tray	←
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、右下から上方向へ配置	トレイの切欠きが左下になる状態にして、左上から下方向へ配置
	トレイ段数 (Max.)	8枚+1枚 (フタ)	10枚+1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボステーブ	現行仕様	仕様変更なし
	収納数	1,000pcs/reel	←
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 3	←
出荷梱包ラベル		現行仕様	フォーマットの変更なし (内部コードのみ変更あり)

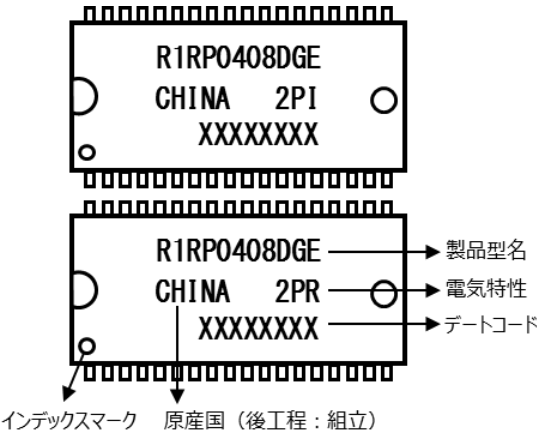
(4) 52pin-μTSOP 32Mb(3V) 製品型名： R1LV3216RSD

項目		変更前	変更後
発注型名		R1LV3216RSD-5SR/-7SI/-7SR#B0 (トレイ品)	R1LV3216RSD-5SI#B0 (トレイ品)
		R1LV3216RSD-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1LV3216RSD-5SI#S0 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	←
JEITA Package Code		P-TSOP(2)52-8.89x10.79-0.40	←
パッケージ表面仕様			
アセンブリ材料	リードフレーム材質	42Alloy	←
	リードめっき材	Sn-Cu	←
	ダイボンディング材	樹脂フィルム	←
	ボンディングワイヤー	Au	←
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	←
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (型名：L196-24)	←
	収納数	230pcs/tray	←
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、右下から上方向へ配置	トレイの切欠きが左下になる状態にして、左上から下方向へ配置
	トレイ段数 (Max.)	8枚+1枚 (フタ)	10枚+1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボステーブ	現行仕様	仕様変更なし
	収納数	1,000pcs/reel	←
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	←
出荷梱包ラベル		現行仕様	フォーマットの変更なし (内部コードのみ変更あり)

(5) 52pin-μTSOP 64Mb(3V) 製品型名： R1WV6416RSD

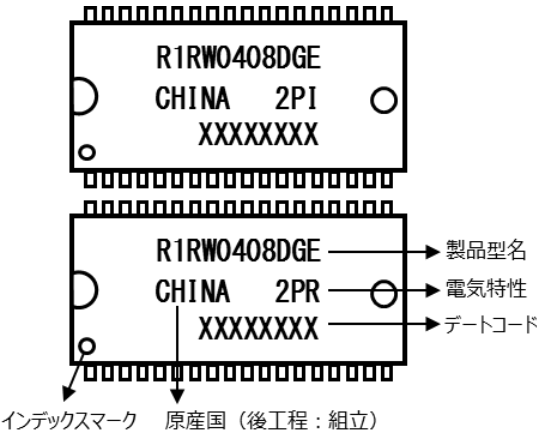
項目		変更前	変更後
発注型名		R1WV6416RSD-5SR/-7SI/-7SR#B0 (トレイ品)	R1WV6416RSD-5SI#B0 (トレイ品)
		R1WV6416RSD-5SR/-7SI/-7SR#S0 (Tape & Reel品)	R1WV6416RSD-5SI#S0 (Tape & Reel品)
組立拠点		Renesas Semiconductor Beijing (中国)	←
JEITA Package Code		P-TSOP(2)52-8.89x10.79-0.40	←
パッケージ表面仕様			
アセンブリ材料	リードフレーム材質	42Alloy	←
	リードめっき材	Sn-Cu	←
	ダイボンディング材	樹脂フィルム	←
	ボンディングワイヤー	Au	←
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	←
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
トレイ品	梱包仕様	現行仕様	新仕様
	トレイ	JEDEC Tray ルネサスロゴ有り (型名：L196-24)	←
	収納数	230pcs/tray	←
	トレイへのIC収納順序	トレイの切欠きが左下になる状態にして、右下から上方向へ配置	トレイの切欠きが左下になる状態にして、左上から下方向へ配置
	トレイ段数 (Max.)	8枚 + 1枚 (フタ)	10枚 + 1枚 (フタ)
	内装箱サイズ (LxWxH)	330mm x 152mm x 75mm	351mm x 175mm x 104mm
Tape & Reel品	梱包仕様	現行仕様	新仕様
	エンボステーブ	現行仕様	仕様変更なし
	収納数	1,000pcs/reel	←
	内装箱サイズ (LxWxH)	288mm x 273mm x 48mm	289mm x 264mm x 60mm
防湿梱包性能		MSL 2	←
出荷梱包ラベル		現行仕様	フォーマットの変更なし (内部コードのみ変更あり)

(6) 36pin-SOJ 4Mb Fast(5V) x8 製品型名： R1RP0408DGE

項目		変更前	変更後
発注型名		R1RP0408DGE-0PI/-0PR/-2LR/-2PI/-2PR#B0 (マガジン品)	←
組立拠点		Renesas Semiconductor Beijing (中国)	←
マーキング原産国表示		CHINA	←
JEITA Package Code		P-SOJ36-10.16x23.39-1.27	←
パッケージ表面仕様 (図は一例)			仕様変更なし
アセンブリ 材料	リードフレーム材質	42Alloy	←
	リードめっき材	Sn-Cu	←
	ダイボンディング材	樹脂フィルム	←
	ボンディングワイヤー	Au	←
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	←
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
マガジン 品	梱包仕様	現行仕様	新仕様
	マガジン	マガジン型名：JP400PC	←
	収納数	22pcs/magazine	←
	マガジン本数 (Max.)	60本	←
	内装箱サイズ (LxWxH)	600mm x 172mm x 77mm	595mm x 170mm x 72mm
防湿梱包性能		MSL 2	←
出荷梱包ラベル		現行仕様	フォーマットの変更なし (内部コードのみ変更あり)

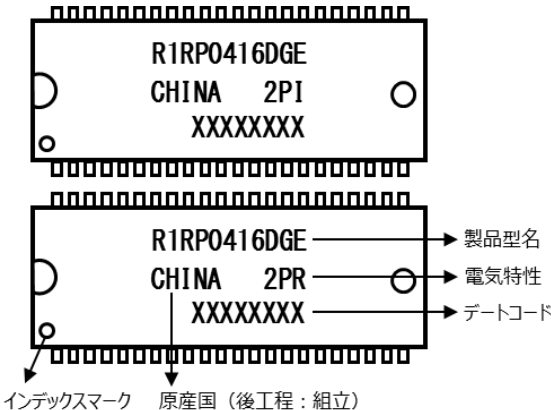
・ 本製品につきましては、変更前後ともに、パッケージ表面のレーザーマーキングを選別テスト拠点で実施しております。

(7) 36pin-SOJ 4Mb Fast(3V) x8 製品型名 : R1RW0408DGE

項目		変更前	変更後
発注型名		R1RW0408DGE-0PI/-0PR/-2LR/-2PI/-2PR#B0 (マガジン品)	←
組立拠点		Renesas Semiconductor Beijing (中国)	←
マーキング原産国表示		CHINA	←
JEITA Package Code		P-SOJ36-10.16x23.39-1.27	←
パッケージ表面仕様 (図は一例)			仕様変更なし
アセンブリ 材料	リードフレーム材質	42Alloy	←
	リードめっき材	Sn-Cu	←
	ダイボンディング材	樹脂フィルム	←
	ボンディングワイヤー	Au	←
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	←
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
マガジン 品	梱包仕様	現行仕様	新仕様
	マガジン	マガジン型名 : JP400PC	←
	収納数	22pcs/magazine	←
	マガジン本数 (Max.)	60本	←
	内装箱サイズ (LxWxH)	600mm x 172mm x 77mm	595mm x 170mm x 72mm
防湿梱包性能		MSL 2	←
出荷梱包ラベル		現行仕様	フォーマットの変更なし (内部コードのみ変更あり)

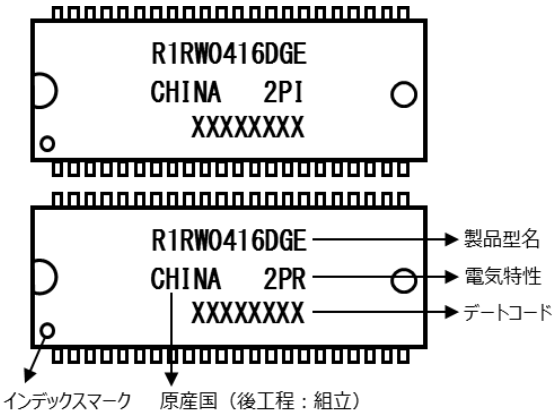
・ 本製品につきましては、変更前後ともに、パッケージ表面のレーザーマーキングを選別テスト拠点で実施しております。

(8) 44pin-SOJ 4Mb Fast(5V) x16 製品型名： R1RP0416DGE

項目		変更前	変更後
発注型名		R1RP0416DGE -0PR/-2LR/-2PI/-2PR/-2SR/-2UR/-2VR#B0 (マガジン品)	←
組立拠点		Renesas Semiconductor Beijing (中国)	←
マーキング原産国表示		CHINA	←
JEITA Package Code		P-SOJ44-10.16x28.47-1.27	←
パッケージ表面仕様 (図は一例)			仕様変更なし
アセンブリ 材料	リードフレーム材質	42Alloy	←
	リードめっき材	Sn-Cu	←
	ダイボンディング材	樹脂フィルム	←
	ボンディングワイヤー	Au	←
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	←
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
マガジン 品	梱包仕様	現行仕様	新仕様
	マガジン	マガジン型名：JP400PC	←
	収納数	18pcs/magazine	←
	マガジン本数 (Max.)	60本	←
	内装箱サイズ (LxWxH)	600mm x 172mm x 77mm	595mm x 170mm x 72mm
防湿梱包性能		MSL 2	←
出荷梱包ラベル		現行仕様	フォーマットの変更なし (内部コードのみ変更あり)

・ 本製品につきましては、変更前後ともに、パッケージ表面のレーザーマーキングを選別テスト拠点で実施しております。

(9) 44pin-SOJ 4Mb Fast(3V) x16 製品型名： R1RW0416DGE

項目		変更前	変更後
発注型名		R1RW0416DGE -0PR/-2LR/-2PI/-2PR/-2SR/-2UR#B0 (マガジン品)	←
組立拠点		Renesas Semiconductor Beijing (中国)	←
マーキング原産国表示		CHINA	←
JEITA Package Code		P-SOJ44-10.16x28.47-1.27	←
パッケージ表面仕様 (図は一例)			仕様変更なし
アセンブリ 材料	リードフレーム材質	42Alloy	←
	リードめっき材	Sn-Cu	←
	ダイボンディング材	樹脂フィルム	←
	ボンディングワイヤー	Au	←
	封止材料	エポキシ樹脂 (非ハロゲンフリー)	←
選別テスト拠点		Renesas Semiconductor Beijing (中国)	Powertech Technology Inc. (台湾)
マガジン 品	梱包仕様	現行仕様	新仕様
	マガジン	マガジン型名：JP400PC	←
	収納数	18pcs/magazine	←
	マガジン本数 (Max.)	60本	←
	内装箱サイズ (LxWxH)	600mm x 172mm x 77mm	595mm x 170mm x 72mm
防湿梱包性能		MSL 2	←
出荷梱包ラベル		現行仕様	フォーマットの変更なし (内部コードのみ変更あり)

・ 本製品につきましては、変更前後ともに、パッケージ表面のレーザーマーキングを選別テスト拠点で実施しております。

3. 32Mb/64Mb低消費電力SRAMの型名統合内容

本PCN（CST-R2-AD120）の対象製品のうち、型名統合の対象となる発注型名と、型名ごとの統合内容（アクセスタイム、動作温度範囲）を下記に示します。-5SR、-7SI、-7SR品は生産中止とし、上位互換品の-5SI品に統合いたします。

パッケージ タイプ	メモリ容量, 電源電圧	語 構成	変更前			変更後		
			発注型名	アクセス タイム	動作 温度 範囲	発注型名	アクセス タイム	動作 温度 範囲
48pin- TSOP(I)	32Mb 3V	x16	R1LV3216RSA-5SR#B0 R1LV3216RSA-5SR#S0	55ns	0℃ ～70℃	R1LV3216RSA-5SI#B1 R1LV3216RSA-5SI#S1	55ns	-40℃ ～85℃
			R1LV3216RSA-7SI#B0 R1LV3216RSA-7SI#S0	70ns	-40℃ ～85℃			
			R1LV3216RSA-7SR#B0 R1LV3216RSA-7SR#S0		0℃ ～70℃			
	64Mb 3V	x16	R1WV6416RSA-5SI#B0 R1WV6416RSA-5SI#S0	55ns	-40℃ ～85℃	R1WV6416RSA-5SI#B0 R1WV6416RSA-5SI#S0	55ns	-40℃ ～85℃
			R1WV6416RSA-5SR#B0 R1WV6416RSA-5SR#S0		-0℃ ～70℃			
			R1WV6416RSA-7SI#B0 R1WV6416RSA-7SI#S0	70ns	-40℃ ～85℃			
			R1WV6416RSA-7SR#B0 R1WV6416RSA-7SR#S0		0℃ ～70℃			
48ball- FBGA	64Mb 3V	x16	R1WV6416RBG-5SR#B0 R1WV6416RBG-5SR#S0	55ns	0℃ ～70℃	R1WV6416RBG-5SI#B0 R1WV6416RBG-5SI#S0	55ns	-40℃ ～85℃
			R1WV6416RBG-7SI#B0 R1WV6416RBG-7SI#S0	70ns	-40℃ ～85℃			
			R1WV6416RBG-7SR#B0 R1WV6416RBG-7SR#S0		0℃ ～70℃			
52pin- μTSOP	32Mb 3V	x16	R1LV3216RSD-5SR#B0 R1LV3216RSD-5SR#S0	55ns	0℃ ～70℃	R1LV3216RSD-5SI#B0 R1LV3216RSD-5SI#S0	55ns	-40℃ ～85℃
			R1LV3216RSD-7SI#B0 R1LV3216RSD-7SI#S0	70ns	-40℃ ～85℃			
			R1LV3216RSD-7SR#B0 R1LV3216RSD-7SR#S0		0℃ ～70℃			
	64Mb 3V	x16	R1WV6416RSD-5SR#B0 R1WV6416RSD-5SR#S0	55ns	0℃ ～70℃	R1WV6416RSD-5SI#B0 R1WV6416RSD-5SI#S0	55ns	-40℃ ～85℃
			R1WV6416RSD-7SI#B0 R1WV6416RSD-7SI#S0	70ns	-40℃ ～85℃			
			R1WV6416RSD-7SR#B0 R1WV6416RSD-7SR#S0		0℃ ～70℃			

・ #B0, #B1はトレイ梱包品です。 #S0, #S1はテープ&リール梱包品です。

4. 32Mb/64Mb低消費電力SRAMのデータシート電氣的特性比較

(1)–a. データシート電氣的特性 DC項目： 32Mb(3V) R1LV3216RSA, R1LV3216RSD

対象型名

項目	変更前	変更後
発注型名	R1LV3216RSA-5SR, -7SI, -7SR#B0	R1LV3216RSA-5SI#B1
	R1LV3216RSA-5SR, -7SI, -7SR#S0	R1LV3216RSA-5SI#S1
	R1LV3216RSD-5SR, -7SI, -7SR#B0	R1LV3216RSD-5SI#B0
	R1LV3216RSD-5SR, -7SI, -7SR#S0	R1LV3216RSD-5SI#S0

DC動作条件

項目	Symbol	変更前		Symbol	変更後
動作電源電圧	Vcc	2.7V~3.6V		Vcc	←
動作温度範囲	Ta	5SR, 7SR	0℃~70℃	Ta	-40℃~85℃
		7SI	-40℃~85℃		
入力電圧 (High)	VIH	2.4V(min.) / Vcc+0.2V(max.)		VIH	←
入力電圧 (Low)	VIL	-0.2V(min.) / 0.4V(max.)		VIL	←

DC特性

項目	Symbol	変更前		Symbol	変更後	
動作電流	Icc1(TTL入力,Min.Cycle)	55mA(max.) / 40mA(typ.)		Icc1(TTL入力,Min.Cycle)	←	
	Icc2(MOS入力,Cycle=1us)	8mA(max.) / 3mA(typ.)		Icc2(MOS入力,Cycle=1us)	←	
スタンバイ電流	ISB(TTL入力)	0.3mA(max.) / 0.1mA(typ.)		ISB(TTL入力)	←	
	ISB1(MOS入力)	~25℃	12uA(max.) / 4uA(typ.)	ISB1(MOS入力)	~25℃	←
		~40℃	24uA(max.) / 7uA(typ.)		~40℃	←
		~70℃	50uA(max.)		~70℃	←
		~85℃ (7SIのみ)	80uA(max.)		~85℃	←
出力電圧 (High)	VOH	IOH=-0.5mA	2.4V(min.)	VOH	IOH=-0.5mA	←
出力電圧 (Low)	VOL	IOL=2mA	0.4V(max.)	VOL	IOL=2mA	←

容量

項目	Symbol	変更前	Symbol	変更後
Input capacitance	C in	10pF(max.)	C in	←
Input/Output capacitance	C I/O	10pF(max.)	C I/O	←

データ保持特性

項目	Symbol	変更前		Symbol	変更後	
データ保持電圧	VDR	2.0V(min.)		VDR	←	
データ保持電流	IccDR	~25℃	12uA(max.) / 4uA(typ.)	IccDR	~25℃	←
		~40℃	24uA(max.) / 7uA(typ.)		~40℃	←
		~70℃	50uA(max.)		~70℃	←
		~85℃ (7SIのみ)	80uA(max.)		~85℃	←
Chip deselect time to data retention	tCDR	0ns(min.)		tCDR	←	
Operation recovery time	tR	5ms(min.)		tR	←	

(1)-b. データシート電気的特性 AC項目： 32Mb(3V) R1LV3216RSA, R1LV3216RSD

対象型名

項目	変更前	変更後
発注型名	R1LV3216RSA-5SR, -7SI, -7SR#B0	R1LV3216RSA-5SI#B1
	R1LV3216RSA-5SR, -7SI, -7SR#S0	R1LV3216RSA-5SI#S1
	R1LV3216RSD-5SR, -7SI, -7SR#B0	R1LV3216RSD-5SI#B0
	R1LV3216RSD-5SR, -7SI, -7SR#S0	R1LV3216RSD-5SI#S0

AC特性
リードサイクル

項目	Symbol	変更前		Symbol	変更後
Read cycle time	tRC	5SR	55ns(min.)	tRC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address access time	tAA	5SR	55ns(max.)	tAA	55ns(max.)
		7SI, 7SR	70ns(max.)		
Chip select access time	tACS1 / tACS2	5SR	55ns(max.)	tACS1 / tACS2	55ns(max.)
		7SI, 7SR	70ns(max.)		
Output enable to output valid	tOE	5SR	25ns(max.)	tOE	25ns(max.)
		7SI, 7SR	35ns(max.)		
Output hold from address change	tOH	5SR	10ns(min.)	tOH	←
		7SI, 7SR	10ns(min.)		
LB#,UB# access time	tBA	5SR	55ns(max.)	tBA	55ns(max.)
		7SI, 7SR	70ns(max.)		
Chip select to output in low-Z	tCLZ1 / tCLZ2	5SR	10ns(min.)	tCLZ1 / tCLZ2	←
		7SI, 7SR	10ns(min.)		
LB#,UB# enable to low-Z	tBLZ	5SR	5ns(min.)	tBLZ	←
		7SI, 7SR	5ns(min.)		
Output enable to output in low-Z	tOLZ	5SR	5ns(min.)	tOLZ	←
		7SI, 7SR	5ns(min.)		
Chip deselect to output in high-Z	tCHZ1 / tCHZ2	5SR	0ns(min.) / 20ns(max.)	tCHZ1 / tCHZ2	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
LB#,UB# disable to high-Z	tBHZ	5SR	0ns(min.) / 20ns(max.)	tBHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Output disable to output in high-Z	tOHZ	5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

ライトサイクル

項目	Symbol	変更前		Symbol	変更後
Write cycle time	tWC	5SR	55ns(min.)	tWC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address valid to end of write	tAW	5SR	50ns(min.)	tAW	50ns(min.)
		7SI, 7SR	65ns(min.)		
Chip select to end of write	tCW	5SR	50ns(min.)	tCW	50ns(min.)
		7SI, 7SR	65ns(min.)		
Write pulse width	tWP	5SR	40ns(min.)	tWP	40ns(min.)
		7SI, 7SR	55ns(min.)		
LB#,UB# valid to end of write	tBW	5SR	50ns(min.)	tBW	50ns(min.)
		7SI, 7SR	65ns(min.)		
Address setup time	tAS	5SR	0ns(min.)	tAS	←
		7SI, 7SR	0ns(min.)		
Write recovery time	tWR	5SR	0ns(min.)	tWR	←
		7SI, 7SR	0ns(min.)		
Data to write time overlap	tDW	5SR	25ns(min.)	tDW	25ns(min.)
		7SI, 7SR	35ns(min.)		
Data hold from write time	tDH	5SR	0ns(min.)	tDH	←
		7SI, 7SR	0ns(min.)		
Output enable from end of write	tOW	5SR	5ns(min.)	tOW	←
		7SI, 7SR	5ns(min.)		
Output disable to output in high-Z	tOHZ	5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Write to output in high-Z	tWHZ	5SR	0ns(min.) / 20ns(max.)	tWHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

(2)-a. データシート電気的特性 DC項目： 64Mb(3V)

R1WV6416RSA, R1WV6416RBG, R1WV6416RSD

対象型名

項目	変更前	変更後
発注型名	R1WV6416RSA-5SI, 5SR, -7SI, -7SR#B0	R1WV6416RSA-5SI#B0
	R1WV6416RSA-5SI, 5SR, -7SI, -7SR#S0	R1WV6416RSA-5SI#S0
	R1WV6416RBG-5SR, -7SI, -7SR#B0	R1WV6416RBG-5SI#B0
	R1WV6416RBG-5SR, -7SI, -7SR#S0	R1WV6416RBG-5SI#S0
	R1WV6416RSD-5SR, -7SI, -7SR#B0	R1WV6416RSD-5SI#B0
	R1WV6416RSD-5SR, -7SI, -7SR#S0	R1WV6416RSD-5SI#S0

DC動作条件

項目	Symbol	変更前	Symbol	変更後
動作電源電圧	Vcc	2.7V~3.6V	Vcc	←
動作温度範囲	Ta	5SR, 7SR	Ta	-40℃~85℃
		0℃~70℃		
		5SI, 7SI		-40℃~85℃
入力電圧 (High)	VIH	2.4V(min.) / Vcc+0.2V(max.)	VIH	←
入力電圧 (Low)	VIL	-0.2V(min.) / 0.4V(max.)	VIL	←

DC特性

項目	Symbol	変更前		Symbol	変更後	
動作電流	Icc1(TTL入力,Min.Cycle)	60mA(max.) / 45mA(typ.)		Icc1(TTL入力,Min.Cycle)	←	
	Icc2(MOS入力,Cycle=1us)	10mA(max.) / 5mA(typ.)		Icc2(MOS入力,Cycle=1us)	←	
スタンバイ電流	ISB(TTL入力)	0.3mA(max.) / 0.1mA(typ.)		ISB(TTL入力)	←	
	ISB1(MOS入力)	～25℃	24uA(max.) / 8uA(typ.)	ISB1(MOS入力)	～25℃	←
		～40℃	48uA(max.) / 14uA(typ.)		～40℃	←
		～70℃	100uA(max.)		～70℃	←
		～85℃ (5SI, 7SIのみ)	160uA(max.)		～85℃	←
出力電圧 (High)	VOH	IOH=-0.5mA	2.4V(min.)	VOH	IOH=-0.5mA	←
出力電圧 (Low)	VOL	IOL=2mA	0.4V(max.)	VOL	IOL=2mA	←

容量

項目	Symbol	変更前	Symbol	変更後
Input capacitance	C in	20pF(max.)	C in	←
Input/Output capacitance	C I/O	20pF(max.)	C I/O	←

データ保持特性

項目	Symbol	変更前		Symbol	変更後	
データ保持電圧	VDR	2.0V(min.)		VDR	←	
データ保持電流	IccDR	~25℃	24uA(max.) / 8uA(typ.)	IccDR	~25℃	←
		~40℃	48uA(max.) / 14uA(typ.)		~40℃	←
		~70℃	100uA(max.)		~70℃	←
		~85℃ (5SI, 7SIのみ)	160uA(max.)		~85℃	←
Chip deselect time to data retention	tCDR	0ns(min.)		tCDR	←	
Operation recovery time	tR	5ms(min.)		tR	←	

(2)-b. データシート電気的特性 AC項目： 64Mb(3V)

R1WV6416RSA, R1WV6416RBG, R1WV6416RSD

対象型名

項目	変更前	変更後
発注型名	R1WV6416RSA-5SI, 5SR, -7SI, -7SR#B0	R1WV6416RSA-5SI#B0
	R1WV6416RSA-5SI, 5SR, -7SI, -7SR#S0	R1WV6416RSA-5SI#S0
	R1WV6416RBG-5SR, -7SI, -7SR#B0	R1WV6416RBG-5SI#B0
	R1WV6416RBG-5SR, -7SI, -7SR#S0	R1WV6416RBG-5SI#S0
	R1WV6416RSD-5SR, -7SI, -7SR#B0	R1WV6416RSD-5SI#B0
	R1WV6416RSD-5SR, -7SI, -7SR#S0	R1WV6416RSD-5SI#S0

AC特性
リードサイクル

項目	Symbol	変更前		Symbol	変更後
Read cycle time	tRC	5SI, 5SR	55ns(min.)	tRC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address access time	tAA	5SI, 5SR	55ns(max.)	tAA	55ns(max.)
		7SI, 7SR	70ns(max.)		
Chip select access time	tACS1 / tACS2	5SI, 5SR	55ns(max.)	tACS1 / tACS2	55ns(max.)
		7SI, 7SR	70ns(max.)		
Output enable to output valid	tOE	5SI, 5SR	25ns(max.)	tOE	25ns(max.)
		7SI, 7SR	35ns(max.)		
Output hold from address change	tOH	5SI, 5SR	10ns(min.)	tOH	←
		7SI, 7SR	10ns(min.)		
LB#,UB# access time	tBA	5SI, 5SR	55ns(max.)	tBA	55ns(max.)
		7SI, 7SR	70ns(max.)		
Chip select to output in low-Z	tCLZ1 / tCLZ2	5SI, 5SR	10ns(min.)	tCLZ1 / tCLZ2	←
		7SI, 7SR	10ns(min.)		
LB#,UB# enable to low-Z	tBLZ	5SI, 5SR	5ns(min.)	tBLZ	←
		7SI, 7SR	5ns(min.)		
Output enable to output in low-Z	tOLZ	5SI, 5SR	5ns(min.)	tOLZ	←
		7SI, 7SR	5ns(min.)		
Chip deselect to output in high-Z	tCHZ1 / tCHZ2	5SI, 5SR	0ns(min.) / 20ns(max.)	tCHZ1 / tCHZ2	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
LB#,UB# disable to high-Z	tBHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tBHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

ライトサイクル

項目	Symbol	変更前		Symbol	変更後
Write cycle time	tWC	5SI, 5SR	55ns(min.)	tWC	55ns(min.)
		7SI, 7SR	70ns(min.)		
Address valid to end of write	tAW	5SI, 5SR	50ns(min.)	tAW	50ns(min.)
		7SI, 7SR	65ns(min.)		
Chip select to end of write	tCW	5SI, 5SR	50ns(min.)	tCW	50ns(min.)
		7SI, 7SR	65ns(min.)		
Write pulse width	tWP	5SI, 5SR	40ns(min.)	tWP	40ns(min.)
		7SI, 7SR	55ns(min.)		
LB#,UB# valid to end of write	tBW	5SI, 5SR	50ns(min.)	tBW	50ns(min.)
		7SI, 7SR	65ns(min.)		
Address setup time	tAS	5SI, 5SR	0ns(min.)	tAS	←
		7SI, 7SR	0ns(min.)		
Write recovery time	tWR	5SI, 5SR	0ns(min.)	tWR	←
		7SI, 7SR	0ns(min.)		
Data to write time overlap	tDW	5SI, 5SR	25ns(min.)	tDW	25ns(min.)
		7SI, 7SR	35ns(min.)		
Data hold from write time	tDH	5SI, 5SR	0ns(min.)	tDH	←
		7SI, 7SR	0ns(min.)		
Output enable from end of write	tOW	5SI, 5SR	5ns(min.)	tOW	←
		7SI, 7SR	5ns(min.)		
Output disable to output in high-Z	tOHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tOHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		
Write to output in high-Z	tWHZ	5SI, 5SR	0ns(min.) / 20ns(max.)	tWHZ	0ns(min.) / 20ns(max.)
		7SI, 7SR	0ns(min.) / 25ns(max.)		

5. 梱包仕様の変更内容（トレイ）

(1) トレイ変更内容（対象は、48pin-TSOP(I)製品のみ）

- ・ 48pin-TSOP(I) 製品：R1LV3216RSA, R1WV6416RSA につきましては、トレイにおけるパッケージの着座高さが変更になります。下記の表をご参照ください。
JEDEC規定寸法（外形寸法、ポケットピッチ等）の変更はございません。
- ・ 上記以外のパッケージ品（48ball-FBGA, 52pin-μTSOP）では、選別テスト拠点の変更前後で、トレイは同一です。

パッケージ タイプ	変更前		変更後	
	トレイ型名	パッケージ着座高さ (mm)	トレイ型名	パッケージ着座高さ (mm)
48pin-TSOP(I)	L196-126	2.0	EA51220	1.5



トレイポケット断面図

(2) 「トレイへのIC収納順序」の変更内容

- ・ 48ball-FBGA製品：R1WV6416RBG 及び 52pin-μTSOP製品：R1LV3216RSD, R1WV6416RSD のトレイ納入品につきましては、JEDECトレイへのICの収納順序が変更になります。下記をご参照ください。
- ・ 上記以外の製品（48pin-TSOP(I)製品：R1LV3216RSA, R1WV6416RSA）につきましては、ICの収納順序は変更ございません。現状すでに、下記の図の「変更後」と同じ収納順序になっております。

	変更前	変更後
トレイへの IC収納順序		
対象発注型名	R1WV6416RBG-5SR/-7SI/-7SR#B0 R1LV3216RSD-5SR/-7SI/-7SR#B0 R1WV6416RSD-5SR/-7SI/-7SR#B0	R1WV6416RBG-5SI#B0 R1LV3216RSD-5SI#B0 R1WV6416RSD-5SI#B0

6. 出荷梱包ラベル仕様

- ラベルフォーマット自体の変更はございません。
- ルネサス内部コードが変更となります。下記のラベル例をご参照ください。
(R1LV3216RSA については、「原産国表示」、「MSL表示」の記載内容も変更になります。)

(1) R1LV3216RSA
(-5SR, -7SI, -7SR品)

変更前

ルネサス内部コード

Pb-Free T.

RENESAS

MSL: 2

原産国表示

MO: JPCN
ASSEMBLED IN CHINA
FROM WAFERS OF JAPAN

2015/12/01

D/N R1LV3216RSA-7SR B002

SPN R1LV3216RSA-7SR#B0 B002

発注型名

PID 154909700F-001

QTY 777 (PARTIAL)

PCD R1LV3216RSA-7SR#B0

T/C 1549 5062ZEEG

S. LOT ZE3363001Z

【注】発注型名が、
-5SI#B1/#S1 に
変更になります。

変更後

Pb-Free T.

RENESAS

MSL: 3

MO: JPMY
ASSEMBLED IN MALAYSIA
FROM WAFERS OF JAPAN

2018/02/01

D/N R1LV3216RSA-5SI B10L

SPN R1LV3216RSA-5SI#B1 B10L

PID 154909G50F-001

QTY 777 (PARTIAL)

PCD A000025708

T/C 1805 8022KEOE

S. LOT ZE333K002Z

(2) R1LV3216RSA 以外の
型名統合対象製品
(-5SR, -7SI, -7SR品)

変更前

ルネサス内部コード

Pb-Free T.

RENESAS

MSL: 2

MO: JPCN
ASSEMBLED IN CHINA
FROM WAFERS OF JAPAN

2015/12/01

D/N R1LV3216RSD-7SR B002

SPN R1LV3216RSD-7SR#B0 B002

発注型名

PID 15490970FF-001

QTY 777 (PARTIAL)

PCD R1LV3216RSD-7SR#B0

T/C 1549 5062ZE9C

S. LOT ZE3363009Z

【注】発注型名が、
-5SI#B0/#S0 に
変更になります。

変更後

Pb-Free T.

RENESAS

MSL: 2

MO: JPCN
ASSEMBLED IN CHINA
FROM WAFERS OF JAPAN

2018/02/01

D/N R1LV3216RSD-5SI B00P

SPN R1LV3216RSD-5SI#B0 B00P

PID 154P0970FF-001

QTY 777 (PARTIAL)

PCD R1LV3216RSD-5SI#B0

T/C 1805 8022ZE9C

S. LOT ZE3383009Z

(3) 変更前後で受注型名が

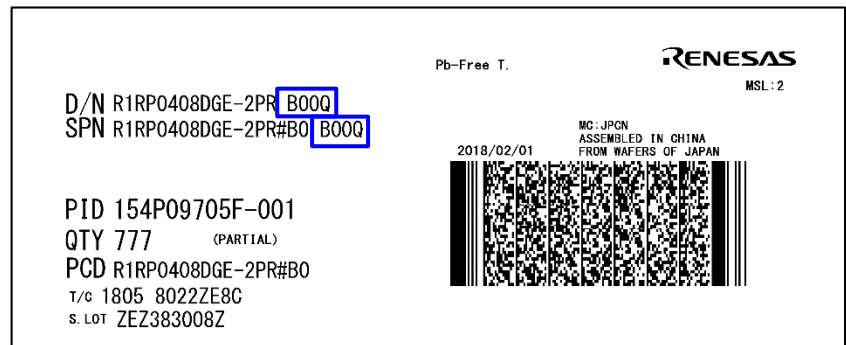
変わらない製品

(選別テスト拠点のみ変更)

変更前



変更後



7. 移管先拠点の概要

- ・移管先拠点(選別テスト)の会社名、生産国、所在地は下記の通りとなります。(本通知書の全対象製品)

<選別テスト拠点>

- 会社名 : Powertech Technology Inc.
- 生産国 : 台湾
- 所在地 : No.10, Datong Rd., Hsinchu Industrial Park, Hukou, Hsinchu 30352, Taiwan

- ・R1LV3216RSA (32Mb 48pin-TSOP(I)) は、組立拠点も変更になります。(p.4 をご参照ください)
組立の移管先拠点の会社名、生産国、所在地は下記の通りです。

<組立拠点>

- 移管後の型名 : R1LV3216RSA-5SI#B1/#S1 (32Mb 48pin-TSOP(I))
- 会社名 : Amkor Technology Malaysia Sdn,Bhd.
- 生産国 : マレーシア
- 所在地 : 15km, Jalan Klang-Banting, 42507 Telok Panglima Garang, Kuala Langat, Selangor Darul Ehsan, Malaysia

- ・本通知書の対象製品のうち、R1LV3216RSA 以外の製品につきましては、組立拠点の変更はございません。
変更前後の比較ページ (pp.5~12) の記載内容をご参照ください。