User's Manual

32

RZ/A2M CPU ボード

RTK7921053C00000BE

ユーザーズマニュアル

ルネサスマイクロプロセッサ
RZファミリ／RZ/Aシリーズ

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサス エレクトロニクスは、
予告なしに、本資料に記載した製品または仕様を変更することがあります。
ルネサス エレクトロニクスのホームページなどにより公開される最新情報をご確認ください。

ルネサス エレクトロニクス
www.renesas.com

Rev.2.00　2020.01

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

   標準水準：　コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

   高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

   当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.4.0-1　2017.11)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

© 2020 Renesas Electronics Corporation. All rights reserved.

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策
   CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。
2. 電源投入時の処置
   電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。
3. 電源オフ時における入力信号
   当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。
4. 未使用端子の処理
   未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。
5. クロックについて
   リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。
6. 入力端子の印加波形
   入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、V_{IL}（Max.）から V_{IH}（Min.）までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、V_{IL}（Max.）から V_{IH}（Min.）までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。
7. リザーブアドレス（予約領域）のアクセス禁止
   リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。
8. 製品間の相違について
   型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ幅射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

European Union Regulatory Notices:

The WEEE (Waste Electrical and Electronic Equipment) regulations put responsibilities on producers for the collection and recycling or disposal of electrical and electronic waste. Return of WEEE under these regulations is applicable in the European Union only. This equipment (including all accessories) is not intended for household use. After use the equipment cannot be disposed of as household waste, and the WEEE must be treated, recycled and disposed of in an environmentally sound manner. Renesas Electronics Europe GmbH can take back end of life equipment, register for this service at “http://www.renesas.eu/weee”.

このマニュアルの使い方

1. 目的と対象者

このマニュアルは、本 CPU ボードの機能と操作仕様をユーザに理解していただくためのマニュアルです。本 CPU ボードを使用するユーザを対象にしています。このマニュアルを使用するには、電気回路、論理回路、マイクロコンピュータに関する基本的な知識が必要です。

このマニュアルは、大きく分類すると、製品の概要、機能仕様、操作仕様で構成されています。

本 CPU ボードは、注意事項を十分確認の上、使用してください。注意事項は、各章の本文中に記載しています。

改訂記録は旧版の記載内容に対して訂正または追加した主な箇所をまとめたものです。改訂内容すべてを記載したものではありません。詳細は、このマニュアルの本文でご確認ください。

RZ/A2M CPU ボード RTK7921053C00000BE では次のドキュメントを用意しています。

ドキュメントの種類	記載内容	資料名	資料番号
ユーザーズマニュアル	機能仕様（搭載デバイス、メモリマップ、電気的特性等）と操作仕様（コネクタ、スイッチ類）の説明	RZ/A2M CPU ボード RTK7921053C00000BE ユーザーズマニュアル	本ユーザーズマニュアル

RZ/A2M グループでは次のドキュメントを用意しています。ドキュメントは最新版を使用してください。最新版はルネサス エレクトロニクスホームページに掲載されています。

ドキュメントの種類	記載内容	資料名	資料番号
アプリケーションノート	応用例、参考プログラムなど	ルネサス エレクトロニクスホームページに掲載されています。	
RENESAS TECHNICAL UPDATE	製品の仕様、ドキュメント等に関する速報		

2. 略語および略称の説明

略語／略称	英語名	日本語名
ACIA	Asynchronous Communication Interface Adapter	調歩同期式通信アダプタ
bps	bits per second	転送速度を表す単位、ビット/秒
CRC	Cyclic Redundancy Check	巡回冗長検査
DMA	Direct Memory Access	CPU の命令を介さずに直接データ転送を行う方式
DMAC	Direct Memory Access Controller	DMA を行うコントローラ
GSM	Global System for Mobile Communications	FDD-TDMA の第二世代携帯電話の方式
Hi-Z	High Impedance	回路が電気的に接続されていない状態
IEBus	Inter Equipment bus	—
I/O	Input/Output	入出力
IrDA	Infrared Data Association	赤外線通信の業界団体または規格
LSB	Least Significant Bit	最下位ビット
MSB	Most Significant Bit	最上位ビット
NC	Non-Connection	未接続
PLL	Phase Locked Loop	位相同期回路
PWM	Pulse Width Modulation	パルス幅変調
SFR	Special Function Registers	周辺機能を制御するためのレジスタ
SIM	Subscriber Identity Module	ISO/IEC 7816 規定の接触型 IC カード
UART	Universal Asynchronous Receiver/Transmitter	調歩同期式シリアルインタフェース
VCO	Voltage Controlled Oscillator	電圧制御発振器

すべての商標および登録商標は、それぞれの所有者に帰属します。

目次

1. 概要 1-1

1.1 概要 1-1
1.2 構成 1-2
1.3 外部仕様 1-3
1.4 外観 1-4
1.5 ブロック図 1-5
1.6 部品配置図 1-6
1.7 メモリ配置図 1-9
1.8 絶対最大定格 1-10
1.9 動作条件 1-10

2. 機能仕様 2-1

2.1 機能概略 2-1
2.2 CPU 2-2
2.2.1 RZ/A2M 概要 2-2
2.2.2 RZ/A2M 端子機能一覧 2-2
2.3 メモリ 2-15
2.3.1 RZ/A2M 内蔵 RAM 2-15
2.3.2 シリアルフラッシュメモリ 2-16
2.3.3 HyperMCP 2-17
2.4 USBインタフェース 2-18
2.5 MIPI CSI-2インタフェース 2-20
2.6 入出力ポート 2-21
2.7 クロック構成 2-22
2.8 リセット制御 2-23
2.9 電源構成 2-24
2.10 デバッグインタフェース 2-25
2.11 SD/MMCホストインタフェース（4ビット） 2-26

3. 操作仕様 3-1

3.1 コネクタ概要 3-1
3.1.1 microSD カードスロット（CN1） 3-2
3.1.2 MIPI CSI-2 コネクタ（CN2、J1） 3-3
3.1.3 USB コネクタ（CN3） 3-5
3.1.4 電源コネクタ（CN4） 3-6
3.1.5 UDI コネクタ（CN5） 3-7

3.1.6 SUB ボード接続コネクタ（J2） 3-8
3.2 操作部品配置 3-12
3.2.1 ジャンパ（JP3） 3-13
3.2.2 スイッチ、LED 機能 3-14
3.3 外形寸法 3-16

付録 1 RTK7921053C00000BE 接続図 ..... 付録 1-1

付録 2 RTK7921053C00000BE 実装図 ..... 付録 2-1

1.　概要

1.1　概要

RTK7921053C00000BE は、ルネサスエレクトロニクス製マイクロプロセッサ RZ/A2M「R7S921053VCBG」の機能・性能評価および、アプリケーションソフトウェアの開発・評価を行うための CPU ボードです。

以下に RTK7921053C00000BE の特徴を示します。

- 下記の外部メモリを搭載しています。
  - シリアルフラッシュメモリ：64M バイト×1 個
  - HyperMCP（HyperFlash：64M バイト、HyperRAM：8M バイト）×1 個
- ブートメモリとしてシリアルフラッシュメモリ、HyperMCP および SD コントローラ内蔵 NAND フラッシュメモリのいずれかを選択することが可能です。
- RZ/A2M 周辺機能インタフェースとして、USB Type-C コネクタ、microSD カードスロットを標準搭載しています。
- USB コネクタは、Type-C レセプタクルを標準搭載しています。
- カメラ機器向け高速シリアルインタフェースとして MIPI CSI-2 コネクタを搭載しています（15 ピン FPC コネクタ×1 個）。
- 本ボードで使用していない端子は SODIMM コネクタ（J2）へ接続しており、RZ/A2M SUB ボード（RTK79210XXB00000BE）に接続して使用することが可能です。また、開発用途に合わせた拡張ボードの開発が可能です。
- RZ/A2M ユーザデバッグインタフェースとの接続用に、CoreSight 20 コネクタを実装しています。

1.2　構成

図 1.1 に RTK7921053C00000BE を用いたシステム構成例を示します。

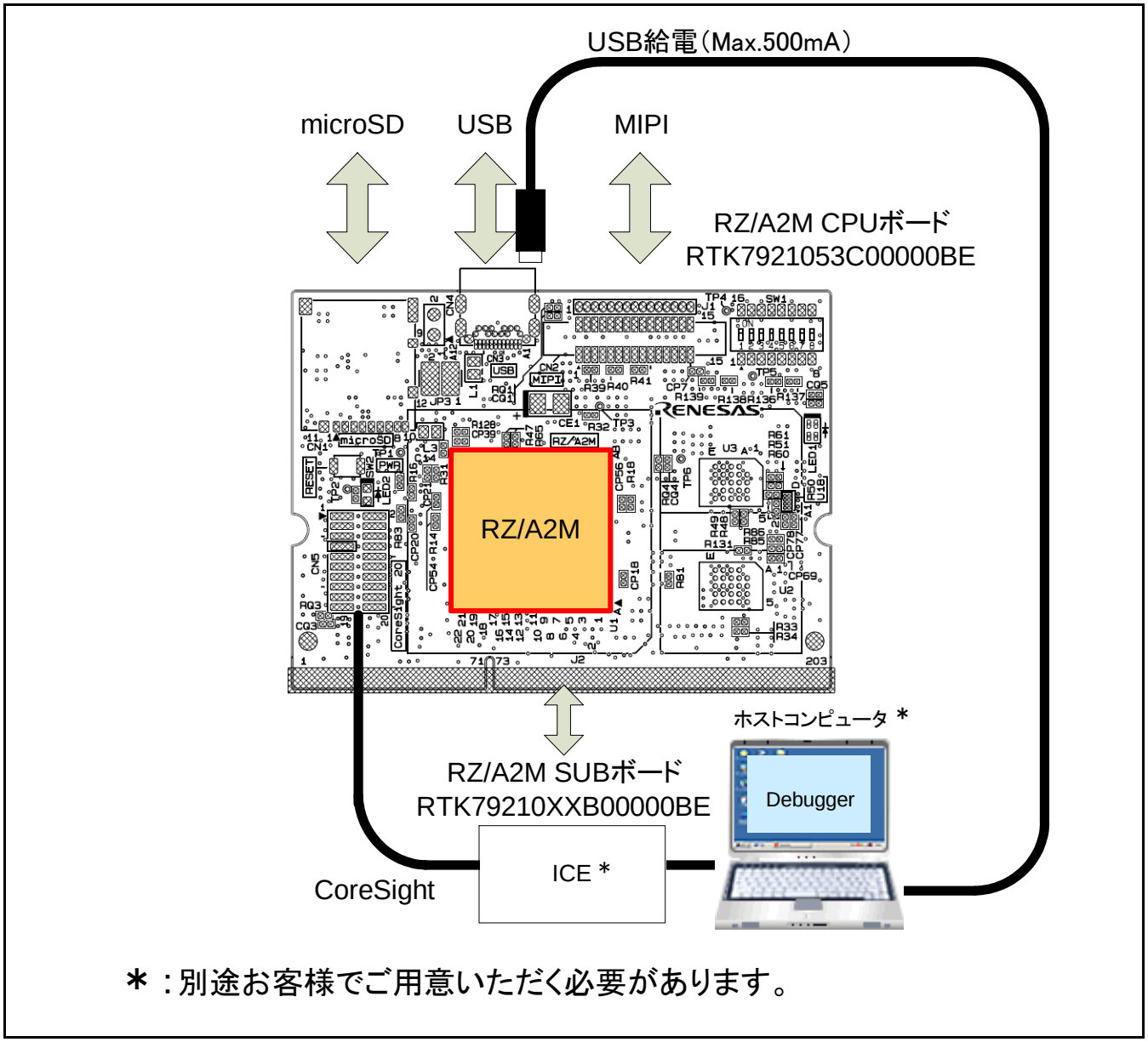


図 1.1　　RTK7921053C00000BE を用いたシステム構成例

1.3　外部仕様

表 1.1 に RTK7921053C00000BE の外部仕様一覧を示します。

表 1.1　RTK7921053C00000BE 外部仕様一覧

項目	内容
CPU	RZ/A2M • 入力（XIN）クロック：24MHz • CPU クロック（Iφ）：最大 528MHz • 画像処理クロック（Gφ）：最大 264MHz • 内部バスクロック（Bφ）：最大 132MHz • 外部バスクロック（CKIO）：最大 132MHz • 周辺クロック 1（P1φ）：最大 66MHz • 周辺クロック 0（P0φ）：最大 33MHz • 内蔵メモリ 大容量内蔵 RAM：4M バイト 命令キャッシュ：32K バイト データキャッシュ：32K バイト（ライトバック方式） • 電源電圧：内部：1.2V、I/O：3.3V、1.8V • 324 ピン BGA 0.8mm ピッチ（パッケージコード：PRBG0324GA-A）
メモリ	• シリアルフラッシュメモリ：64M バイト×1 個 - Macronix 製 MX25L51245GXDI-08G • HyperMCP（HyperFlash：64M バイト、HyperRAM：8M バイト）×1 個 - Cypress 製 S71KS512SC0BHV000
コネクタ	• USB Type-C レセプタクル：1 個 • microSD カードスロット（4 ビット）：1 個 • MIPI CSI-2 用コネクタ（15 ピン）：1 個 • ユーザデバッグインタフェースコネクタ（CoreSight 20）：1 個 • SUB ボード接続コネクタ（204 ピン）：1 個
LED	• 電源 LED：1 個 • ユーザ LED：1 個（Dual）
スイッチ	• リセットスイッチ：1 個 • システム設定用ディップスイッチ：8 極×1 個
基板仕様	• 寸法：67.6mm×50mm • 実装形態：8 層 両面実装 • 基板構成：1 枚

1.4　外観

図 1.2 に RTK7921053C00000BE の外観を示します。

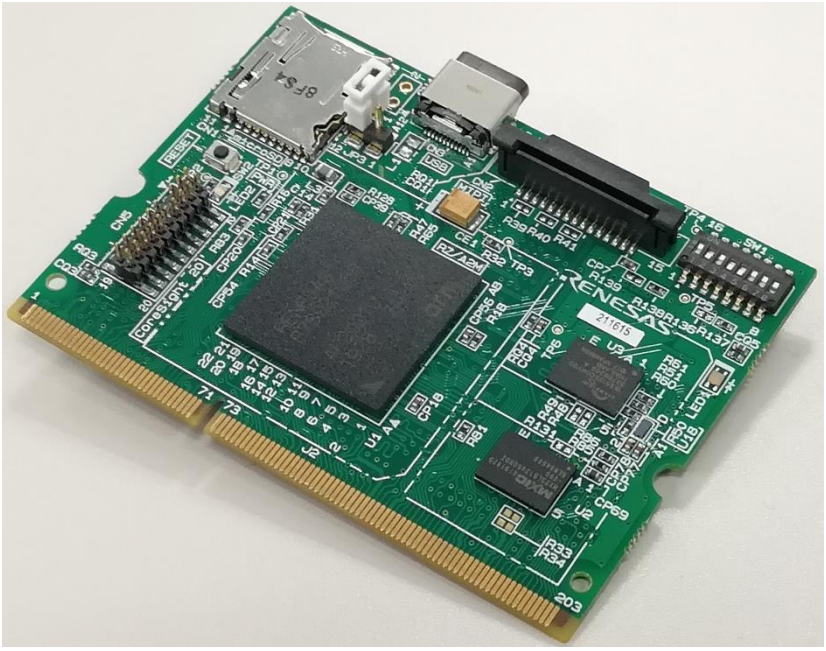


図 1.2　RTK7921053C00000BE 外観図

1.5　　ブロック図

図 1.3 に RTK7921053C00000BE のブロック図を示します。

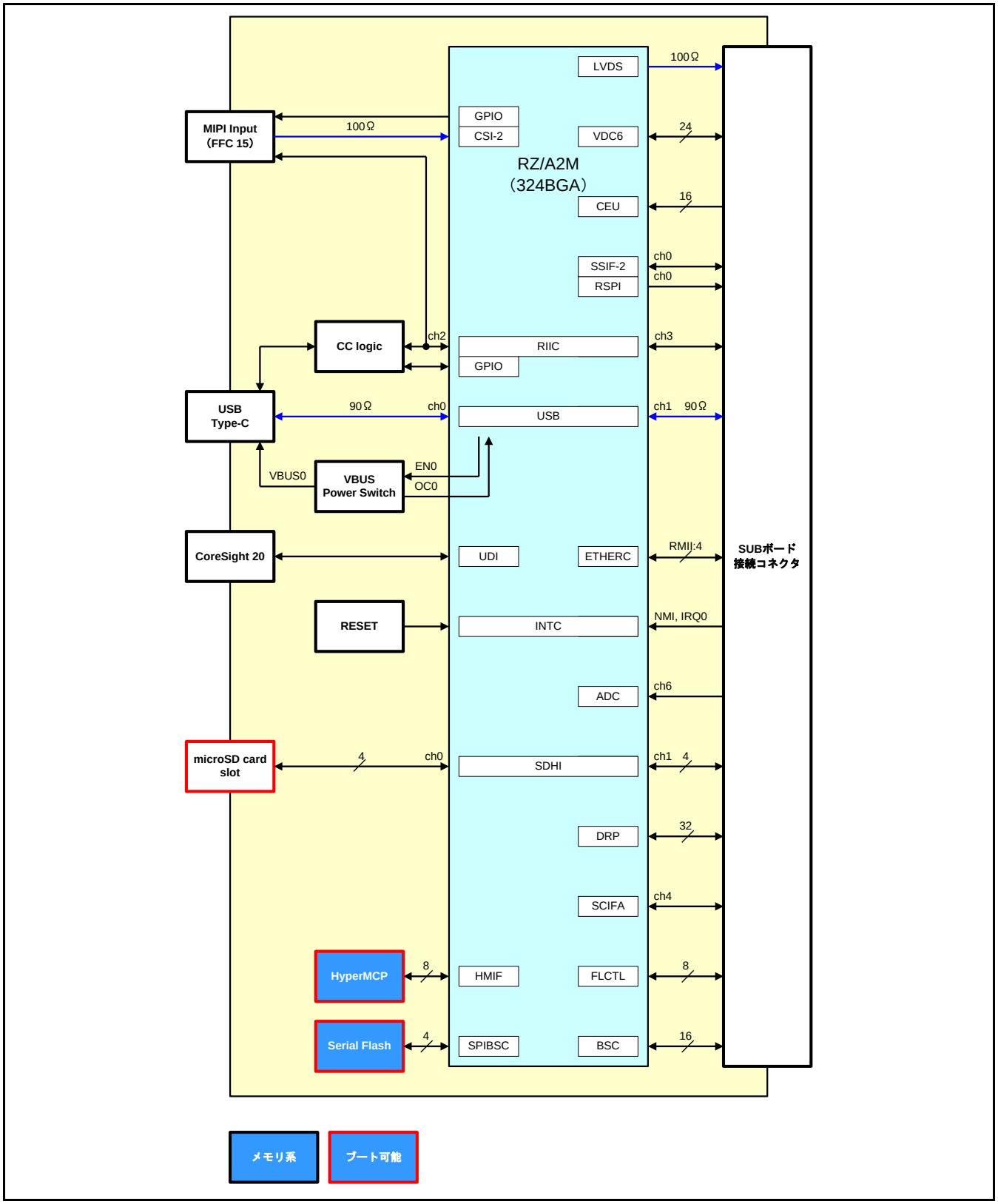


図 1.3　　RTK7921053C00000BE ブロック図

1.6　部品配置図

図 1.4 および図 1.5 に RTK7921053C00000BE の主な部品配置を示します。

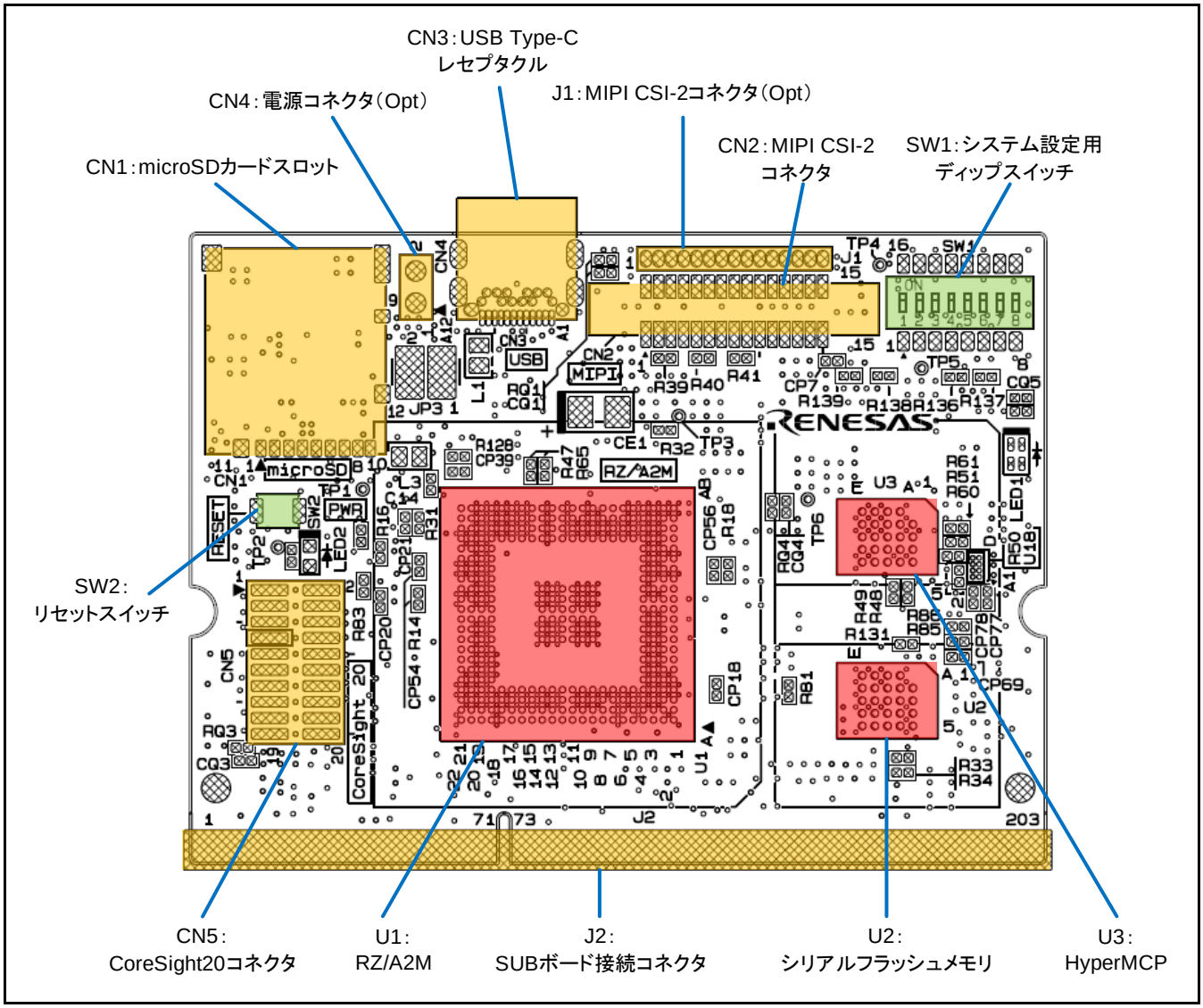


図 1.4　　RTK7921053C00000BE 部品配置図（C 面上面図）

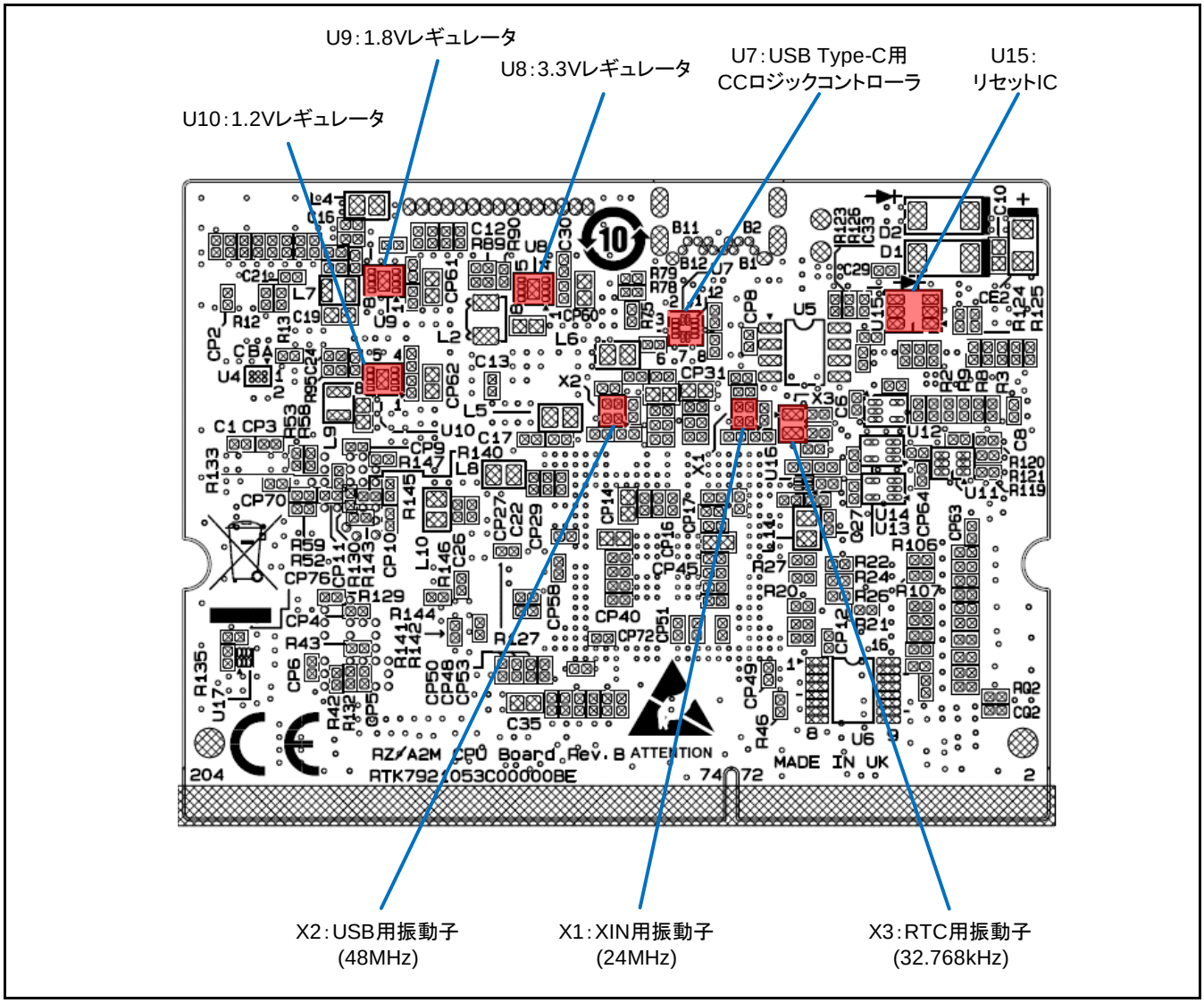


図 1.5　　RTK7921053C00000BE 部品配置図（S 面上面図）

表 1.2 および表 1.3 に RTK7921053C00000BE の主な実装部品一覧を示します。

表 1.2　　RTK7921053C00000BE の主な実装部品一覧（1）IC

部品番号	部品名称	型名、メーカ	未実装品推奨型名等
U1	CPU	R7S921053VCBG （Renesas）	
U2	シリアルフラッシュメモリ	MX25L51245GXDI-08G（Macronix）	
U3	HyperMCP	S71KS512SC0BHV000（Cypress）	
U7	USB Type-C 用 CC ロジックコントローラ	TUSB320LIRWBR（TI）	
U8	3.3V レギュレータ	ISL80030AFRZ-T7A（Intersil）	5V→3.3V
U9	1.8V レギュレータ	ISL80020AIRZ-T7A（Intersil）	5V→1.8V
U10	1.2V レギュレータ	ISL80020AIRZ-T7A（Intersil）	5V→1.2V
U15	リセット IC	TPS3808G01DBV（TI）	
X1	XIN 用水晶振動子	CX1612DB24000D0PPSCC（Kyocera）	24MHz
X2	USB 用水晶振動子	CX1612DB48000D0PPSC1（Kyocera）	48MHz
X3	RTC 用水晶振動子	ST2012SB32768H5HPWAA（Kyocera）	32.768kHz

表 1.3　　RTK7921053C00000BE の主な実装部品一覧（2）コネクタ

部品番号	部品名称	型名、メーカ	未実装品推奨型名等
J1	MIPI CSI-2 コネクタ（Opt）（15 ピン）	未実装	LL1013-04A-15（LANL）
J2	SUB ボード接続コネクタ （SODIMM 204 ピン）		
CN1	microSD カードスロット	DM3AT-SF-PEJM5（HRS）	
CN2	MIPI CSI-2 コネクタ（15 ピン）	1-1734248-5（TE）	
CN3	USB Type-C レセプタクル	DX07S024XJ1（JAE）	
CN4	電源コネクタ（Opt）	未実装	A2-2PA-2.54DSA(71) （HRS）
CN5	CoreSight20 コネクタ（20 ピン）	FTSH-110-01-L-DV（Samtec）	

1.7　メモリ配置図

図 1.6 に RTK7921053C00000BE での RZ/A2M のメモリ配置を示します。

論理アドレス	RZ/A2M論理空間	RTK7921053C00000BE メモリマッピング
H'0000 0000	CS0空間：64MB	-
H'0400 0000	CS1空間：64MB	-
H'0800 0000	CS2空間：64MB	-
H'0C00 0000	CS3空間：64MB	-
H'1000 0000	CS4空間：64MB	-
H'1400 0000	CS5空間：64MB	-
H'1800 0000	その他：128MB	その他：128MB
H'2000 0000	SPIマルチI/Oバス空間：256MB	シリアルフラッシュメモリ（64MB）
H'2400 0000		-
H'3000 0000	HyperFlash空間：256MB	HyperFlash（64MB）
H'3400 0000		-
H'4000 0000	HyperRAM空間：256MB	HyperRAM（8MB）
H'4080 0000		-
H'5000 0000	OctaFlash空間：256MB	-
H'6000 0000	OctaRAM空間：256MB	-
H'7000 0000	予約領域（使用禁止）	予約領域（使用禁止）
H'8000 0000	大容量内蔵RAM：4MB	大容量内蔵RAM：4MB
H'8040 0000	その他：2044MB	その他：2044MB
H'FFFF FFFF		

図 1.6　　RZ/A2M メモリ配置

1.8　絶対最大定格

表 1.4 に RTK7921053C00000BE の絶対最大定格を示します。

表 1.4　RTK7921053C00000BE の絶対最大定格

記号	項目	定格値	備考
D5V	5V 電源電圧	−0.3V～6.25V	Vss 基準
T_{opr}	動作周囲温度 *	0℃～50℃	結露なきこと、腐蝕性ガス環境は不可
T_{stg}	保存周囲温度 *	−10℃～60℃	結露なきこと、腐蝕性ガス環境は不可

【注】 *　周囲温度とはボードに限りなく近い部分の空気の温度のことを言います。

1.9　動作条件

表 1.5 に RTK7921053C00000BE の動作条件を示します。

表 1.5　RTK7921053C00000BE の動作条件

記号	項目	定格値	備考
D5V	5V 電源電圧	4.75V～5.25V	Vss 基準
−	最大消費電流	1A	5V、3.3V、1.8V、1.2V 電源の合計値
T_{opr}	動作周囲温度 *	0℃～40℃	結露なきこと、腐蝕性ガス環境は不可

【注】 *　周囲温度とはボードに限りなく近い部分の空気の温度のことを言います。

2.　機能仕様

2.1　機能概略

表 2.1.1 に、RTK7921053C00000BE の機能モジュール一覧を示します。

表 2.1.1　RTK7921053C00000BE 機能モジュール一覧

見出し	機能	内容
2.2	CPU	● RZ/A2M - 入力（XIN）クロック：24MHz - CPUクロック：最大528MHz - バスクロック：最大132MHz
2.3	メモリ	● 内蔵メモリ - 大容量内蔵RAM：4Mバイト ● シリアルフラッシュメモリ：64Mバイト×1個 - Macronix製MX25L51245GXDI-08G ● HyperMCP（HyperFlash：64Mバイト、HyperRAM：8Mバイト）×1個 - Cypress製S71KS512SC0BHV000
2.4	USBインタフェース	RZ/A2M USB2.0ホスト/ファンクションモジュールとUSBコネクタの接続
2.5	MIPI CSI-2インタフェース	RZ/A2M MIPI CSI-2インタフェースとFPCコネクタの接続
2.6	入出力ポート	RZ/A2M入出力ポートとLED、ディップスイッチの接続
2.7	クロック構成	システムクロック構成
2.8	リセット制御	RTK7921053C00000BEに実装されているデバイスのリセット制御
2.9	電源構成	RTK7921053C00000BEのシステム電源構成
2.10	デバッグインタフェース	RZ/A2MユーザデバッグインタフェースとCoreSight20コネクタの接続
2.11	SD/MMCホストインタフェース（4ビット）	RZ/A2M SD/MMCホストインタフェース（SDHI）チャネル0とmicroSDカードスロットの接続
—	操作仕様	コネクタ、スイッチ、LED 第3章にて詳細説明

2.2　CPU

2.2.1　RZ/A2M 概要

RTK7921053C00000BE は、CPU クロック最大 528MHz で動作する 32 ビット RISC マイクロコンピュータ RZ/A2M を実装しています。

2.2.2　RZ/A2M 端子機能一覧

表 2.2.1～表 2.2.13 に、RTK7921053C00000BE で使用する RZ/A2M 端子機能一覧を示します。

表 2.2.1　RZ/A2M 端子機能選択一覧（1）

U1ピン	端子名	端子機能	説明	J2ピン	備考
A1	Vcc				
A2	QSPI1_IO3		シリアルフラッシュメモリ（U2）に接続	—	
A3	QSPI1_SPCLK		シリアルフラッシュメモリ（U2）に接続	—	
A4	RPC_WP#		オープン	—	
A5	QSPI0_IO3		シリアルフラッシュメモリ（U2）に接続	—	
A6	PVcc_SPI				3.3V
A7	Vss				
A8	PVcc				
A9	PF_4 / RxD2 / DV0_DATA19 / LCD0_DATA4 / MTIOC6A / SSIBCK0 / IRQ1	DV0_DATA19 LCD0_DATA4	SUBボードにて使用	113	
A10	PE_6 / ET0_MDIO / VIO_D2 / SSIRxD0 / MTIOC0D / CC2_RD1	ET0_MDIO VIO_D2	SUBボードにて使用	107	
A11	PL_2 / MD_BOOT2 / IRQ6	MD_BOOT2 IRQ6	ディップスイッチ（SW1）に接続 USB用CCロジックコントローラ（U7）に接続	—	PD_0：High SW1-3 PD_0：Low
A12	PE_5 / ET0_MDC / VIO_D3 / SSITxD0 / MTIOC0C / CC1_RD1	ET0_MDC VIO_D3	SUBボードにて使用	103	
A13	P8_4 / A4 / DRP20 / DV0_DATA13 / SSL00 / SSIRxD3	A4 DRP20 SSL00	SUBボードにて使用	101	
A14	P8_6 / A6 / DRP18 / DV0_DATA11 / MOSI0 / SSIFS3	A6 DRP18 MOSI0	SUBボードにて使用	95	
A15	PE_4 / ET0_CRS/RMII0_CRSDV / VIO_D4 / SSIFS0 / MTIOC0B	ET0_CRS/RMII0_CRSDV VIO_D4	SUBボードにて使用	91	
A16	P9_1 / A9 / DRP15 / DV0_DATA8 / RxD4 / SSIFS2	A9 DRP15 RxD4	SUBボードにて使用	83	
A17	PVcc				

【注】　：3.3V 電源、　：1.8V 電源、　：1.2V 電源、　：3.3V または 1.8V 電源、　：GND を示します。

表 2.2.2　RZ/A2M 端子機能選択一覧（2）

U1ピン	端子名	端子機能	説明	J2ピン	備考
A18	Vss				
A19	PE_1 / ET0_RXD0/RMII0_RXD0 / VIO_D7 / RxD2 / POE8 / VBUSIN1 / IRQ1	ET0_RXD0/RMII0_RXD0 VIO_D7	SUBボードにて使用	73	
A20	PA_4 / A20 / DV0_DATA9 / LCD0_DATA14 / SCI_TXD0 / MTIOC0C	DV0_DATA9 LCD0_DATA14	SUBボードにて使用	69	
A21	CKIO		SUBボードにて使用	54	
A22	Vss				
B1	PK_1 / ET1_TXD0/RMII1_TXD0 / NAF4 / CC1_RA0 / CAN_CLK / SSIDATA2	ET1_TXD0/RMII1_TXD0 NAF4	SUBボードにて使用	137	
B2	Vcc				
B3	QSPI1_IO1		シリアルフラッシュメモリ（U2）に接続	—	
B4	QSPI1_IO0		シリアルフラッシュメモリ（U2）に接続	—	
B5	RPC_RESET#		シリアルフラッシュメモリ（U2）に接続	—	
B6	QSPI0_IO1		シリアルフラッシュメモリ（U2）に接続	—	
B7	QSPI0_SPCLK		シリアルフラッシュメモリ（U2）に接続	—	
B8	PF_5 / TxD2 / DV0_DATA20 / LCD0_DATA3 / MTIOC6B / SSIFS0	DV0_DATA20 LCD0_DATA3	SUBボードにて使用	115	
B9	P6_3 / ET0_TXD1/RMII0_TXD1 / VIO_HD / TxD3 / POE0	ET0_TXD1/RMII0_TXD1 VIO_HD	SUBボードにて使用	111	
B10	PH_0 / AUDIO_CLK / VIO_D1 / GTIOC4A / MTIOC1A / CC1_RD0 / IRQ3	VIO_D1	SUBボードにて使用	105	
B11	PL_3 / MD_BOOT1 / IRQ7	MD_BOOT1 IRQ7	ディップスイッチ（SW1）に接続 USB用CCロジックコントローラ（U7）に接続	—	PD_0：High SW1-4 PD_0：Low
B12	PL_1 / MD_CLK / IRQ5	MD_CLK IRQ5	ディップスイッチ（SW1）に接続 SUBボードにて使用	48	PD_0：High SW1-2 PD_0：Low
B13	P8_3 / A3 / DRP21 / DV0_DATA14 / MTIOC6A / GTIOC3A	A3 DRP21	SUBボードにて使用	97	
B14	PF_2 / TxD3 / DV0_DATA17 / LCD0_DATA6 / MTIOC7C / MISO1	DV0_DATA17 LCD0_DATA6	SUBボードにて使用	93	

【注】：3.3V 電源、：1.8V 電源、：1.2V 電源、：3.3V または 1.8V 電源、：GND を示します

表 2.2.3　RZ/A2M 端子機能選択一覧（3）

U1ピン	端子名	端子機能	説明	J2ピン	備考
B15	P8_7 / A7 / DRP17 / DV0_DATA10 / RSPCK0 / SSIBCK3	A7 DRP17 RSPCK0	SUBボードにて使用	87	
B16	PE_3 / ET0_RXER/RMII0_RXER / VIO_D5 / SSIBCK0 / MTIOC0A	ET0_RXER/RMII0_RXER VIO_D5	SUBボードにて使用	79	
B17	PA_0 / A16 / DV0_DATA13 / LCD0_DATA10 / SCI_TXD1 / MTIOC8C	DV0_DATA13 LCD0_DATA10	SUBボードにて使用	77	
B18	PA_3 / A19 / DV0_DATA10 / LCD0_DATA13 / SCI_CTS0/RTS0 / MTIOC0D	DV0_DATA10 LCD0_DATA13	SUBボードにて使用	68	
B19	PA_5 / A21 / DV0_DATA8 / LCD0_DATA15 / SCI_RXD0 / MTIOC0B / IRQ5	DV0_DATA8 LCD0_DATA15	SUBボードにて使用	71	
B20	PA_6 / A22 / DV0_DATA7 / LCD0_DATA16 / SCI_SCK0 / MTIOC0A	DV0_DATA7 LCD0_DATA16	SUBボードにて使用	67	
B21	Vss		ディップスイッチ（SW1）に接続	—	SW1-8：ON
B22	PVcc				
C1	PH_2 / CTS2 / DV0_DATA22 / LCD0_DATA1 / MTIOC6D / SSIRxD0	DV0_DATA22 LCD0_DATA1	SUBボードにて使用	143	
C2	P8_2 / A2 / DRP22 / DV0_DATA15 / GTIOC5A / IRQ2	A2 DRP22	SUBボードにて使用	141	
C3	Vcc				
C4	QSPI1_SSL		シリアルフラッシュメモリ（U2）に接続	—	
C5	RPC_INT#		シリアルフラッシュメモリ（U2）に接続	—	
C6	QSPI0_SSL		シリアルフラッシュメモリ（U2）に接続	—	
C7	QSPI0_IO0		シリアルフラッシュメモリ（U2）に接続	—	
C8	P6_1 / ET0_TXEN/RMII0_TXDEN / VIO_CLK / SCK3 / MTIOC2A	ET0_TXEN/RMII0_TXDEN VIO_CLK	SUBボードにて使用	119	
C9	P6_2 / ET0_TXD0/RMII0_TXD0 / VIO_VD / RxD3 / MTIOC2B / OTG_EXICEN1 / IRQ0	ET0_TXD0/RMII0_TXD0 VIO_VD	SUBボードにて使用	106	
C10	PH_1 / AUDIO_XOUT / VIO_D0 / GTIOC4B / MTIOC1B / CC2_RD0 / IRQ2	VIO_D0	SUBボードにて使用	126	
C11	PL_4 / MD_BOOT0 / IRQ0	MD_BOOT0	ディップスイッチ（SW1）に接続	—	SW1-5

【注】：3.3V 電源、：1.8V 電源、：1.2V 電源、：3.3V または 1.8V 電源、：GND を示します。

表 2.2.4　RZ/A2M 端子機能選択一覧（4）

U1ピン	端子名	端子機能	説明	J2ピン	備考
C12	PL_0 / MD_CLKS / IRQ4	IRQ4	SUBボードにて使用	50	PD_0：Low
		MD_CLKS	ディップスイッチ（SW1）に接続	—	PD_0：High SW1-1
C13	P8_5 / A5 / DRP19 / DV0_DATA12 / MISO0 / SSITxD3	A5	SUBボードにて使用	92	
		DRP19			
C14	PF_1 / RxD3 / DV0_DATA16 / LCD0_DATA7 / MTIOC7B / MOSI1 / IRQ4	DV0_DATA16	SUBボードにて使用	88	
		LCD0_DATA7			
C15	P9_0 / A8 / DRP16 / DV0_DATA9 / TxD4 / SSIDATA2	A8	SUBボードにて使用	84	
		DRP16			
		TxD4			
C16	PE_2 / ET0_RXD1/RMII0_RXD1 / VIO_D6 / TxD2 / POE10	ET0_RXD1/RMII0_RXD1	SUBボードにて使用	78	
		VIO_D6			
C17	PA_2 / A18 / DV0_DATA11 / LCD0_DATA12 / SCI_SCK1 / MTIOC8A	DV0_DATA11	SUBボードにて使用	74	
		LCD0_DATA12			
C18	PG_0 / ET0_TXCLK / VIO_D8 / RSPCK0 / MTIOC3A / HM_RSTO#	VIO_D8	SUBボードにて使用	72	
C19	PB_0 / A24 / DV0_DATA5 / LCD0_DATA18 / SSITxD1 / POE8	DV0_DATA5	SUBボードにて使用	64	
		LCD0_DATA18			
C20	Vss		ディップスイッチ（SW1）に接続	—	SW1-7：ON
C21	PD_7 / RIIC3SDA / IRQ7	RIIC3SDA	SUBボードにて使用	58	
C22	PD_3 / RIIC1SDA / IRQ3 / MTCLKD / GTETRGD	PD_3	MIPI CSI-2コネクタ（CN2、J1）に接続	—	
D1	PVcc				
D2	BSCANP		ディップスイッチ（SW1）に接続	—	SW1-6
D3	P8_1 / A1 / DRP23 / DV0_DATA16 / GTIOC5B / IRQ3	A1	SUBボードにて使用	128	
		DRP23			
D4	Vcc				
D5	QSPI1_IO2		シリアルフラッシュメモリ（U2）に接続	—	
D6	Vss				
D7	QSPI0_IO2		シリアルフラッシュメモリ（U2）に接続	—	
D8	PK_0 / ET1_TXEN/RMII1_TXDEN / NAF3 / CC1_RD0 / MTIOC1B / SSIBCK2	ET1_TXEN/RMII1_TXDEN	SUBボードにて使用	110	
		NAF3			
D9	PF_6 / RTS2 / DV0_DATA21 / LCD0_DATA2 / MTIOC6C / SSITxD0	DV0_DATA21	SUBボードにて使用	108	
		LCD0_DATA2			
D10	PE_0 / ET0_RXCLK/REF50CK0 / VIO_FLD / SCK2 / POE4	ET0_RXCLK/REF50CK0	SUBボードにて使用	102	
		VIO_FLD			

【注】：3.3V 電源、：1.8V 電源、：1.2V 電源、：3.3V または 1.8V 電源、：GND を示します。

表 2.2.5　RZ/A2M 端子機能選択一覧（5）

U1ピン	端子名	端子機能	説明	J2ピン	備考
D11	PF_3 / SCK2 / DV0_DATA18 / LCD0_DATA5 / MTIOC7D / SSL10	DV0_DATA18 LCD0_DATA5	SUBボードにて使用	124	
D12	PVcc				
D13	Vss				
D14	PF_0 / SCK3 / DV0_DATA15 / LCD0_DATA8 / MTIOC7A / RSPCK1	DV0_DATA15 LCD_DATA8	SUBボードにて使用	90	
D15	P8_0 / A0 / DV0_DATA14 / LCD0_DATA9 / SCI_CTS1/RTS1 / MTIOC8D	DV0_DATA14 LCD0_DATA9	SUBボードにて使用	86	
D16	PA_1 / A17 / DV0_DATA12 / LCD0_DATA11 / SCI_RXD1 / MTIOC8B / IRQ6	DV0_DATA12 LCD0_DATA11	SUBボードにて使用	80	
D17	PA_7 / A23 / DV0_DATA6 / LCD0_DATA17 / SSIRxD1 / POE10	DV0_DATA6 LCD0_DATA17	SUBボードにて使用	76	
D18	PVcc				
D19	Vss				
D20	PD_6 / RIIC3SCL / IRQ6	RIIC3SCL	SUBボードにて使用	60	
D21	PD_4 / RIIC2SCL / IRQ4	RIIC2SCL	MIPI CSI-2コネクタ（CN2、J1）およびUSB用CCロジックコントローラ（U7）に接続	—	
D22	PD_1 / RIIC0SDA / IRQ1 / MTCLKB / GTETRGB	PD_1	PVcc_SD0への電源供給を制御	—	0：1.8V 1：3.3V
E1	Vss				
E2	PH_3 / HM_RSTO# / RTS2 / GTIOC6A / MTIOC2A / SD0_CD / IRQ3	HM_RSTO#	HyperMCP（U3）に接続	—	
E3	PK_3 / ET1_RXCLK/REF50CK1 / NAF6 / CC2_RD0 / CAN0RX_DATARATE_EN / MOSI0	ET1_RXCLK/REF50CK1 NAF6	SUBボードにて使用	132	
E4	PK_2 / ET1_TXD1/RMII1_TXD1 / NAF5 / VBUSEN1 / CAN0RX / RSPCK0 / IRQ5	ET1_TXD1/RMII1_TXD1 NAF5	SUBボードにて使用	133	
E19	PD_5 / RIIC2SDA / IRQ5	RIIC2SDA	MIPI CSI-2コネクタ（CN2、J1）およびUSB用CCロジックコントローラ（U7）に接続	—	
E20	PD_2 / RIIC1SCL / IRQ2 / MTCLKC / GTETRGC	PD_2	MIPI CSI-2コネクタ（CN2、J1）に接続	—	
E21	JP0_3 / TCK	TCK	UDIコネクタ（CN5）に接続	—	
E22	JP0_0 / TDI	TDI	UDIコネクタ（CN5）に接続	—	
F1	PVcc_HO				1.8V
F2	HM_CS0#/OM_CS0#	HM_CS0#	HyperMCP（U3）に接続	—	
F3	HM_CK/OM_SCLK	HM_CK	HyperMCP（U3）に接続	—	

【注】：3.3V 電源、：1.8V 電源、：1.2V 電源、：3.3V または 1.8V 電源、：GND を示します。

表 2.2.6　RZ/A2M 端子機能選択一覧（6）

U1ピン	端子名	端子機能	説明	J2ピン	備考
F4	PF_7 / GTETRGD / DV0_DATA23 / LCD0_DATA0 / MTCLKD / IRQ1	DV0_DATA23 LCD0_DATA0	SUBボードにて使用	136	
F19	PD_0 / RIIC0SCL / IRQ0 / MTCLKA / GTETRGA	PD_0	PL_[3:0]の接続先制御	—	0：IRQ入力 1：SW1
F20	JP0_4 / TRST#	TRST#	UDIコネクタ（CN5）に接続	—	
F21	JP_2 / TMS	TMS	UDIコネクタ（CN5）に接続	—	
F22	PB_1 / A25 / DV0_DATA4 / LCD0_DATA19 / SSIFS1 / POE4	DV0_DATA4 LCD0_DATA19	SUBボードにて使用	63	
G1	HM_DQ1/OM_SIO1	HM_DQ1	HyperMCP（U3）に接続	—	
G2	HM_RWDS/OM_DQS	HM_RWDS	HyperMCP（U3）に接続	—	
G3	HM_CS1#/OM_CS1#	HM_CS1#	HyperMCP（U3）に接続	—	
G4	HM_CK#		HyperMCP（U3）に接続	—	
G19	JP0_1 / TDO	TDO	UDIコネクタ（CN5）に接続	—	
G20	PB_2 / BS / DV0_DATA3 / LCD0_DATA20 / SSIBCK1 / POE0	DV0_DATA3 LCD0_DATA19	SUBボードにて使用	66	
G21	PB_3 / CS0 / DV0_DATA2 / LCD0_DATA21 / SSIDATA2 / CTS0	DV0_DATA2 LCD0_DATA21	SUBボードにて使用	61	
G22	P9_2 / A10 / DRP14 / DV0_DATA7 / SCK4 / SSIBCK2	A10 DRP14	SUBボードにて使用	59	
H1	HM_DQ4/OM_SIO4	HM_DQ4	HyperMCP（U3）に接続	—	
H2	HM_DQ2/OM_SIO2	HM_DQ2	HyperMCP（U3）に接続	—	
H3	HM_DQ3/OM_SIO3	HM_DQ3	HyperMCP（U3）に接続	—	
H4	HM_DQ0/OM_SIO0	HM_DQ0	HyperMCP（U3）に接続	—	
H19	PB_4 / CS1 / DV0_DATA1 / LCD0_DATA22 / SSIFS2 / RTS0	DV0_DATA1 LCD0_DATA22	SUBボードにて使用	40	
H20	P9_3 / A11 / DRP13 / DV0_DATA6 / SSIRxD0	A11 DRP13 SSIRxD0	SUBボードにて使用	42	
H21	PB_5 / WAIT / DV0_DATA0 / LCD0_DATA23 / SSIBCK2 / TxD0	DV0_DATA0 LCD0_DATA23	SUBボードにて使用	57	
H22	P9_5 / A13 / DRP11 / DV0_DATA4 / SSIFS0	A13 DRP11 SSIFS0	SUBボードにて使用	55	
J1	HM_RESET#/OM_RESET#	HM_RESET#	HyperMCP（U3）に接続	—	
J2	HM_DQ6/OM_SIO6	HM_DQ6	HyperMCP（U3）に接続	—	
J3	HM_DQ7/OM_SIO7	HM_DQ7	HyperMCP（U3）に接続	—	
J4	HM_DQ5/OM_SIO5	HM_DQ5	HyperMCP（U3）に接続	—	
J9	Vcc				
J10	Vss				
J11	Vss				
J12	Vss				
J13	Vss				
J14	Vcc				

【注】　：3.3 電源、　：1.8V 電源、　：1.2V 電源、　：3.3V または 1.8V 電源、　：GND を示します。

表 2.2.7　RZ/A2M 端子機能選択一覧（7）

U1ピン	端子名	端子機能	説明	J2ピン	備考
J19	P9_4 / A12 / DRP12 / DV0_DATA5 / SSITxD0	A12 DRP12 SSITxD0	SUBボードにて使用	112	
J20	P7_7 / RD / DV0_HSYNC / LCD0_TCON0 / GTIOC3B / RxD0	DV0_HSYNC LCD0_TCON	SUBボードにて使用	44	
J21	P7_6 / AH / DV0_VSYNC / LCD0_TCON1 / GTIOC3A / SCK0	GTIOC3A DV0_VSYNC	SUBボードにて使用	53	
J22	P9_6 / A14 / DRP10 / DV0_DATA3 / SSIBCK0	A14 DRP10 SSIBCK0	SUBボードにて使用	49	
K1	Vss				
K2	PJ_6 / GTETRGC / FCE / LCD0_CLK / MTCLKC / IRQ0	LCD0_CLK FCE	SUBボードにて使用	147	
K3	PH_4 / HM_INT# / CTS2 / GTIOC6B / MTIOC2B / SD0_WP / IRQ2	HM_INT#	HyperMCP（U3）に接続	—	
K4	PJ_0 / TRACECLK / SPDIF_OUT / VRAMMON0 / SCK1 / SSIRxD3	TRACECLK	UDIコネクタ（CN5）に接続	—	
K9	Vcc				
K10	Vss				
K11	Vss				
K12	Vss				
K13	Vss				
K14	Vcc				
K19	P9_7 / A15 / DRP09 / DV0_DATA2 / SD1_WP	A15 DRP09	SUBボードにて使用	118	
K20	PG_1 / ET0_TXD2 / VIO_D9 / MOSI0 / MTIOC3C / HM_INT#	VIO_D9	SUBボードにて使用	116	
K21	P7_5 / CKE / DRP08 / DV0_DATA1 / CTS1 / OVRCUR1	CKE DRP08 CTS1 OVRCUR1	SUBボードにて使用	45	
K22	PG_2 / ET0_TXD3 / VIO_D10 / MISO0 / MTIOC3B / GTIOC0A / IRQ4	VIO_D10	SUBボードにて使用	43	
L1	PVcc				
L2	P0_1 / D1 / DRP25 / DV0_DATA18 / MTIOC6C / GTIOC4A	D1 DRP25	SUBボードにて使用	151	
L3	P0_0 / D0 / DRP24 / DV0_DATA17 / MTIOC6B / GTIOC3B	D0 DRP24	SUBボードにて使用	144	
L4	PJ_7 / GTETRGB / NAF0 / LCD0_EXTCLK / MTCLKB	LCD0_EXTCLK NAF0	SUBボードにて使用	140	
L9	Vcc				

【注】　：3.3V 電源、　：1.8V 電源、　：1.2V 電源、　：3.3V または 1.8V 電源、　：GND を示します。

表 2.2.8　RZ/A2M 端子機能選択一覧（8）

U1ピン	端子名	端子機能	説明	J2ピン	備考
L10	Vss				
L11	Vss				
L12	Vss				
L13	Vss				
L14	Vcc				
L19	P7_1 / RD/WR / DRP05 / DV0_VSYNC / RxD1 / CC1_RA1	RD/WR DRP05 RxD1	SUBボードにて使用	123	
L20	P7_4 / CAS / DRP07 / DV0_DATA0 / RTS1 / CC2_RA1	CAS DRP07 RTS1	SUBボードにて使用	120	
L21	P7_3 / RAS / DRP06 / DV0_HSYNC / TxD1 / CC2_RD1	RAS DRP06 TxD1	SUBボードにて使用	41	
L22	P7_2 / CS4 / DV0_CLK / LCD0_TCON2 / TEND0 / CC2_RA0	DV0_CLK	SUBボードにて使用	37	
M1	P0_2 / D2 / DRP26 / DV0_DATA19 / MTIOC6D / GTIOC4B	D2 DRP26	SUBボードにて使用	155	
M2	P0_5 / D5 / DRP29 / DV0_DATA22 / MTIOC7C / GTIOC7A	D5 DRP29	SUBボードにて使用	153	
M3	P0_4 / D4 / DRP28 / DV0_DATA21 / MTIOC7B / GTIOC6B	D4 DRP28	SUBボードにて使用	146	
M4	P0_3 / D3 / DRP27 / DV0_DATA20 / MTIOC7A / GTIOC6A	D3 DRP27	SUBボードにて使用	148	
M9	Vcc				
M10	Vss				
M11	Vss				
M12	Vss				
M13	Vss				
M14	Vcc				
M19	P6_6 / CS2 / DRP02 / LCD0_TCON4 / DREQ0 / CC1_RA0	DRP02	SUBボードにて使用	127	
M20	P6_0 / ADTRG0	P6_0	LED1（赤）に接続	125	1：点灯
M21	P7_0 / WE1/DQMU / DRP04 / DV0_CLK / SCK1 / CC1_RD1	WE1/DQML DRP04 SCK1	SUBボードにて使用	25	
M22	PVcc				
N1	PJ_3 / TRACEDATA1 / NAF0 / VRAMMON3 / RTS1 / SSIFS3	TRACEDATA1	UDIコネクタ（CN5）に接続	—	
N2	PJ_1 / TRACECTL / SPDIF_IN / VRAMMON1 / RxD1 / VBUSIN0 / IRQ0	IRQ0	SUBボードにて使用	159	

【注】：3.3V 電源、：1.8V 電源、：1.2V 電源、：3.3V または 1.8V 電源、：GND を示します。

表 2.2.9　RZ/A2M 端子機能選択一覧（9）

U1ピン	端子名	端子機能	説明	J2ピン	備考
N3	P0_6 / D6 / DRP30 / DV0_DATA23 / MTIOC7D / GTIOC7B	D6 DRP30	SUBボードにて使用	150	
N4	PJ_2 / TRACEDATA0 / FCE / VRAMMON2 / TxD1 / SSITxD3	TRACEDATA0	UDIコネクタ（CN5）に接続	—	
N9	Vcc				
N10	Vss				
N11	Vss				
N12	Vss				
N13	Vss				
N14	Vcc				
N19	P6_5 / CS3 / DRP01 / LCD0_TCON5 / AUDIO_XOUT / CC1_RD0	CS3 DRP01	SUBボードにて使用	135	
N20	PG_3 / ET0_COL / VIO_D11 / SSL00 / MTIOC3D / GTIOC0B	VIO_D11	SUBボードにて使用	129	
N21	P6_4 / CS5 / DRP00 / LCD0_TCON6 / AUDIO_CLK / SD1_CD	DRP00 AUDIO_CLK	SUBボードにて使用	36	
N22	Vss				
P1	PH_6 / HM_INT# / NAF3 / ET1_WOL / MTIC5V / IRQ4	ET1_WOL	SUBボードにて使用	163	
P2	PH_5 / HM_RSTO# / NAF2 / ET1_EXOUT / MTIC5U / IRQ5	ET1_EXOUT NAF2	SUBボードにて使用	161	
P3	PK_5 / GTETRGA / NAF1 / WDTOVF/PERROUT / MTCLKA	NAF1	SUBボードにて使用	167	
P4	PVcc				
P9	Vcc				
P10	Vss				
P11	Vss				
P12	Vss				
P13	Vss				
P14	Vcc				
P19	SD0_DAT7		抵抗を介してSDVccに接続	—	
P20	SD0_RST#		テストポイント（TP1）に接続	—	
P21	P6_7 / WE0/DQML / DRP03 / LCD0_TCON3 / DACK0 / CC2_RD0	WE0/DQML DRP03	SUBボードにて使用 SUBボードにて使用	23	
P22	PVcc_SD0				
R1	PVcc				
R2	PJ_4 / TRACEDATA2 / NAF1 / VRAMMON4 / CTS1 / SSIBCK3	TRACEDATA2	UDIコネクタ（CN5）に接続	—	
R3	PJ_5 / TRACEDATA3 / NAF2 / OVRCUR0 / MTIOC1A / SSIFS2 / IRQ4	TRACEDATA3	UDIコネクタ（CN5）に接続	—	
R4	Vss				
R19	SD0_DAT2		microSDカードスロット（CN1）に接続	—	
R20	SD0_DAT5		抵抗を介してSDVccに接続	—	

【注】　：3.3V 電源、　：1.8V 電源、　：1.2V 電源、　：3.3V または 1.8V 電源、　：GND を示します。

表 2.2.10　RZ/A2M 端子機能選択一覧（10）

U1ピン	端子名	端子機能	説明	J2ピン	備考
R21	SD0_DAT4		抵抗を介してSDVccに接続	—	
R22	SD0_DAT6		抵抗を介してSDVccに接続	—	
T1	AUDIO_X1		抵抗を介してGNDに接続	—	
T2	AUDIO_X2		オープン	—	
T3	P3_5 / ET1_RXD1/RMII1_RXD1 / FCLE / CC2_RA0 / CAN0TX_DATARATE_EN / SSL00	ET1_RXD1/RMII1_RXD1 FCLE	SUBボードにて使用	156	
T4	P3_2 / ET1_CRS/RMII1_CRSDV / FRE / CC1_RA1 / CAN1RX_DATARATE_EN / MOSI2	ET1_CRS/RMII1_CRSDV FRE	SUBボードにて使用	154	
T19	SD0_DAT0		microSDカードスロット（CN1）に接続	—	
T20	SD0_DAT1		microSDカードスロット（CN1）に接続	—	
T21	SD0_DAT3		microSDカードスロット（CN1）に接続	—	
T22	Vss				
U1	Vss				
U2	PK_4 / ET1_RXD0/RMII1_RXD0 / NAF7 / OVRCUR1 / CAN0TX / MISO0 / IRQ6	ET1_RXD0/RMII1_RXD0 NAF7	SUBボードにて使用	164	
U3	P3_1 / ET1_RXER/RMII1_RXER / FALE / VBUSEN0 / CAN1RX / RSPCK2 / IRQ6	ET1_RXER/RMII1_RXER FALE	SUBボードにて使用	166	
U4	MIPIAVcc18_1				
U19	SD1_DAT0		SUBボードにて使用	33	
U20	SD1_DAT2		SUBボードにて使用	31	
U21	SD0_CMD		microSDカードスロット（CN1）に接続	—	
U22	SD0_CLK		microSDカードスロット（CN1）に接続	—	
V1	CSI_CLKP		MIPI CSI-2コネクタ（CN2、J1）に接続	—	
V2	CSI_CLKN		MIPI CSI-2コネクタ（CN2、J1）に接続	—	
V3	PG_4 / ET0_TXER / VIO_D15 / RSPCK1 / MTIOC4A / GTIOC1A	VIO_D15	SUBボードにて使用	169	
V4	Vss				
V19	P5_4 / AN004 / IRQ0 / SD1_CD	SD1_CD	SUBボードにて使用	18	
V20	SD1_DAT1		SUBボードにて使用	29	
V21	SD1_DAT3		SUBボードにて使用	32	
V22	PVcc_SD1				3.3V
W1	CSI_DATA0P		MIPI CSI-2コネクタ（CN2、J1）に接続	—	
W2	CSI_DATA0N		MIPI CSI-2コネクタ（CN2、J1）に接続	—	
W3	Vss				
W4	PG_6 / ET0_RXD2 / VIO_D13 / MISO1 / MTIOC4C / GTIOC2A / IRQ5	VIO_D13	SUBボードにて使用	171	

【注】　：3.3V 電源、　：1.8V 電源、　：1.2V 電源、　：3.3V または 1.8V 電源、　：GND を示します。

表 2.2.11　RZ/A2M 端子機能選択一覧（11）

U1ピン	端子名	端子機能	説明	J2ピン	備考
W5	P1_0 / D7 / DRP31 / IRQ0 / CAN_CLK / VBUSEN0	D7 DRP31	SUBボードにて使用	160	
W6	P1_2 / D9 / MTIOC8B / IRQ2 / CAN0RX_DATARATE_EN / VBUSEN1	D9	SUBボードにて使用	196	
W7	P2_0 / D12 / GTIOC6A / IRQ5 / CAN1RX / OTG_EXICEN0	D12	SUBボードにて使用	200	
W8	PC_2 / OTG_EXICEN0 / NAF7 / ET1_TXD3 / MISO2 / LCD0_TCON5	PC_2	SUBボードにて使用	202	
W9	P4_3 / RTS0 / TXOUT1M / SCI_CTS1/RTS1 / SSIFS1 / MTIOC8D / IRQ3	TXOUT1M	SUBボードにて使用	184	
W10	LVDSAPVcc				
W11	Vss				
W12	LVDSPLLVcc				
W13	USBDPVcc0				
W14	USBVss				
W15	Vss				
W16	PVcc				
W17	Vss				
W18	PLLVcc				
W19	P5_2 / AN002 / IRQ6 / VBUSIN0	VBUSIN0	USBコネクタ（CN3）に接続	—	JP3
W20	P5_6 / AN006 / IRQ2	AN006	SUBボードにて使用	14	
W21	SD1_CMD		SUBボードにて使用	28	
W22	Vss				
Y1	CSI_DATA1P		MIPI CSI-2コネクタ（CN2、J1）に接続	—	
Y2	CSI_DATA1N		MIPI CSI-2コネクタ（CN2、J1）に接続	—	
Y3	Vss				
Y4	P3_3 / ET1_MDC / FWE / OTG_EXICEN0 / CAN1TX / MISO2 / IRQ7	ET1_MDC FWE	SUBボードにて使用	177	
Y5	P1_4 / D11 / MTIOC8D / IRQ4 / CAN0TX_DATARATE_EN / VBUSIN0	D11	SUBボードにて使用	173	
Y6	PC_0 / VBUSIN1 / NAF5 / ET1_TXCLK / RSPCK2 / IRQ2	VBUSIN1	SUBボードにて使用	194	
Y7	P2_2 / D14 / GTIOC7A / IRQ7 / CAN1TX / VBUSIN1	D14	SUBボードにて使用	198	
Y8	P4_2 / TxD0 / TXOUT1P / SCI_TXD1 / SSITxD1 / MTIOC8C / IRQ2	TXOUT1P	SUBボードにて使用	182	
Y9	P4_6 / ET0_EXOUT / TXCLKOUTP / SCI_TXD0 / TxD4 / DACK0	TXCLKOUTP	SUBボードにて使用	188	
Y10	NMI		SUBボードにて使用	203	

【注】：3.3V 電源、：1.8V 電源、：1.2V 電源、：3.3V または 1.8V 電源、：GND を示します。

表 2.2.12　RZ/A2M 端子機能選択一覧（12）

U1ピン	端子名	端子機能	説明	J2ピン	備考
Y11	Vss				
Y12	USBVss				
Y13	USBVss				
Y14	USBVss				
Y15	USBVss				
Y16	USBDPVcc1				
Y17	PC_7 / OVRCUR0 / FRB / ET1_RXD3 / SD1_WP / LCD0_TCON0 / IRQ6	OVRCUR0	USB用VBUS電源制御IC（U5）に接続	—	
Y18	PC_6 / VBUSEN0 / FWE / ET1_RXD2 / SD1_CD / LCD0_TCON1 / IRQ7	VBUSEN0	USB用VBUS電源制御IC（U5）に接続	—	
Y19	P5_0 / AN000 / IRQ4 / SD0_CD / SD1_CD	SD0_CD	microSDカードスロット（CN1）に接続	—	
Y20	P5_1 / AN001 / IRQ5 / SD0_WP / SD1_WP	SD0_WP	抵抗を介してD3.3VおよびGNDに接続	—	
Y21	P5_7 / AN007 / IRQ3	IRQ3	SUBボードにて使用	19	
Y22	SD1_CLK		SUBボードにて使用	24	
AA1	MIPIAVcc18_2				
AA2	Vss				
AA3	P1_1 / D8 / MTIOC8A / IRQ1 / CAN0RX / OVRCUR0	D8	SUBボードにて使用	179	
AA4	P3_4 / ET1_MDIO / FRB / CC2_RA1 / CAN1TX_DATARATE_EN / SSL20	ET1_MDIO FRB	SUBボードにて使用	187	
AA5	P3_0 / OTG_EXICEN1 / NAF4 / ET1_LINKSTA / MTIC5W / IRQ3	ET1_LINKSTA	SUBボードにて使用	191	
AA6	PC_1 / VBUSIN0 / NAF6 / ET1_TXD2 / MOSI2 / LCD0_TCON6	PC_1	LED1（黄緑）に接続	197	1：点灯
AA7	P4_0 / SCK0 / TXOUT0P / SCI_SCK1 / SSIBCK1 / MTIOC8A / IRQ0	TXOUT0P	SUBボードにて使用	170	
AA8	P4_4 / CTS0 / TXOUT2P / SCI_CTS0/RTS0 / WDTOVF/PERROUT / OTG_EXICEN0	TXOUT2P	SUBボードにて使用	176	
AA9	P4_7 / ET0_WOL / TXCLKOUTM / SCI_SCK0 / SCK4 / TEND0	TXCLKOUTM	SUBボードにて使用	190	
AA10	USB_X2		USB用振動子（X2）に接続	—	48MHz
AA11	DP0		USBコネクタ（CN3）に接続	—	
AA12	USBAPVcc0				
AA13	RREF0		抵抗を介してGNDに接続	—	2.2kΩ±1%
AA14	USBVss				
AA15	DP1		SUBボードにて使用	96	
AA16	PVcc				
AA17	PC_5 / VBUSEN1 / FRE / ET1_RXDV / SPDIF_OUT / LCD0_TCON2 / IRQ0	VBUSEN1	SUBボードにて使用	8	

【注】　：3.3V 電源、　：1.8V 電源、　：1.2V 電源、　：3.3V または 1.8V 電源、　：GND を示します。

表 2.2.13　RZ/A2M 端子機能選択一覧（13）

U1ピン	端子名	端子機能	説明	J2ピン	備考
AA18	XTAL		システムクロック用振動子（X1）に接続	—	24MHz
AA19	PC_4 / OTG_ID1 / FALE / ET1_TXER / SPDIF_IN / LCD0_TCON3 / IRQ1	LCD0_TCON3	SUBボードにて使用	20	
AA20	RTC_X2		RTC用振動子（X3）に接続	—	32.768kHz
AA21	P5_3 / AN003 / IRQ7 / OTG_ID0	P5_3	SUBボードにて使用	15	
AA22	P5_5 / AN005 / IRQ1 / SD1_WP	SD1_WP	SUBボードにて使用	17	
AB1	Vss				
AB2	PG_5 / ET0_RXDV / VIO_D14 / MOSI1 / MTIOC4B / GTIOC1B	VIO_D14	SUBボードにて使用	183	
AB3	PG_7 / ET0_RXD3 / VIO_D12 / SSL10 / MTIOC4D / GTIOC2B	VIO_D12	SUBボードにて使用	181	
AB4	P1_3 / D10 / MTIOC8C / IRQ3 / CAN0TX / OTG_ID1	D10	SUBボードにて使用	189	
AB5	P2_1 / D13 / GTIOC6B / IRQ6 / CAN1RX_DATARATE_EN / OTG_ID0	D13	SUBボードにて使用	193	
AB6	P2_3 / D15 / GTIOC7B / WDTOVF/PERROUT / CAN1TX_DATARATE_EN / OTG_EXICEN1	D15	SUBボードにて使用	199	
AB7	P4_1 / RxD0 / TXOUT0M / SCI_RXD1 / SSIRxD1 / MTIOC8B / IRQ1	TXOUT0M	SUBボードにて使用	172	
AB8	P4_5 / ET0_LINKSTA / TXOUT2M / SCI_RXD0 / RxD4 / DREQ0	TXOUT2M	SUBボードにて使用	178	
AB9	RES#		リセット入力スイッチ（SW2）に接続	7	
AB10	USB_X1		USB用振動子（X2）に接続	—	48MHz
AB11	DM0		USBコネクタ（CN3）に接続	—	
AB12	USBAPVcc1				
AB13	RREF1		抵抗を介してGNDに接続	—	2.2kΩ±1%
AB14	USBVss				
AB15	DM1		SUBボードにて使用	98	
AB16	PVcc				
AB17	PC_3 / OTG_ID0 / FCLE / ET1_COL / SSL20 / LCD0_TCON4	LCD0_TCON4	SUBボードにて使用	10	
AB18	EXTAL		システムクロック用振動子（X1）に接続	—	24MHz
AB19	Vss				
AB20	RTC_X1		RTC用振動子（X3）に接続	—	32.768kHz
AB21	AVcc				
AB22	AVcc				

【注】　：3.3V 電源、　：1.8V 電源、　：1.2V 電源、　：3.3V または 1.8V 電源、　：GND を示します。

2.3　メモリ

RTK7921053C00000BE は、RZ/A2M の内蔵 RAM の他、外部メモリとして、シリアルフラッシュメモリおよび HyperMCP を搭載しています。

以下に詳細を示します。

2.3.1　RZ/A2M 内蔵 RAM

RZ/A2M は、4M バイトの大容量内蔵 RAM（内 128K バイトをデータ保持用内蔵 RAM と共用）を搭載しています。

2.3.2　　シリアルフラッシュメモリ

RTK7921053C00000BE は、表 2.3.1 に示すシリアルフラッシュメモリ×1 個を標準実装しています。シリアルフラッシュメモリの制御は、RZ/A2M 内蔵の SPI マルチ I/O バスコントローラ（SPIBSC）で行います。ブート時（ブートモード 3）には、シリアルフラッシュメモリからデータ（プログラム）を読み出すことが可能です。

図 2.3.1 にシリアルフラッシュメモリのブロック図を示します。

表 2.3.1　シリアルフラッシュメモリ概要

メモリ種類	型名	動作電圧	容量	パッケージ
シリアルフラッシュメモリ	MX25L51245GXDI-08G	3.3V	64Mバイト	24ボール BGA

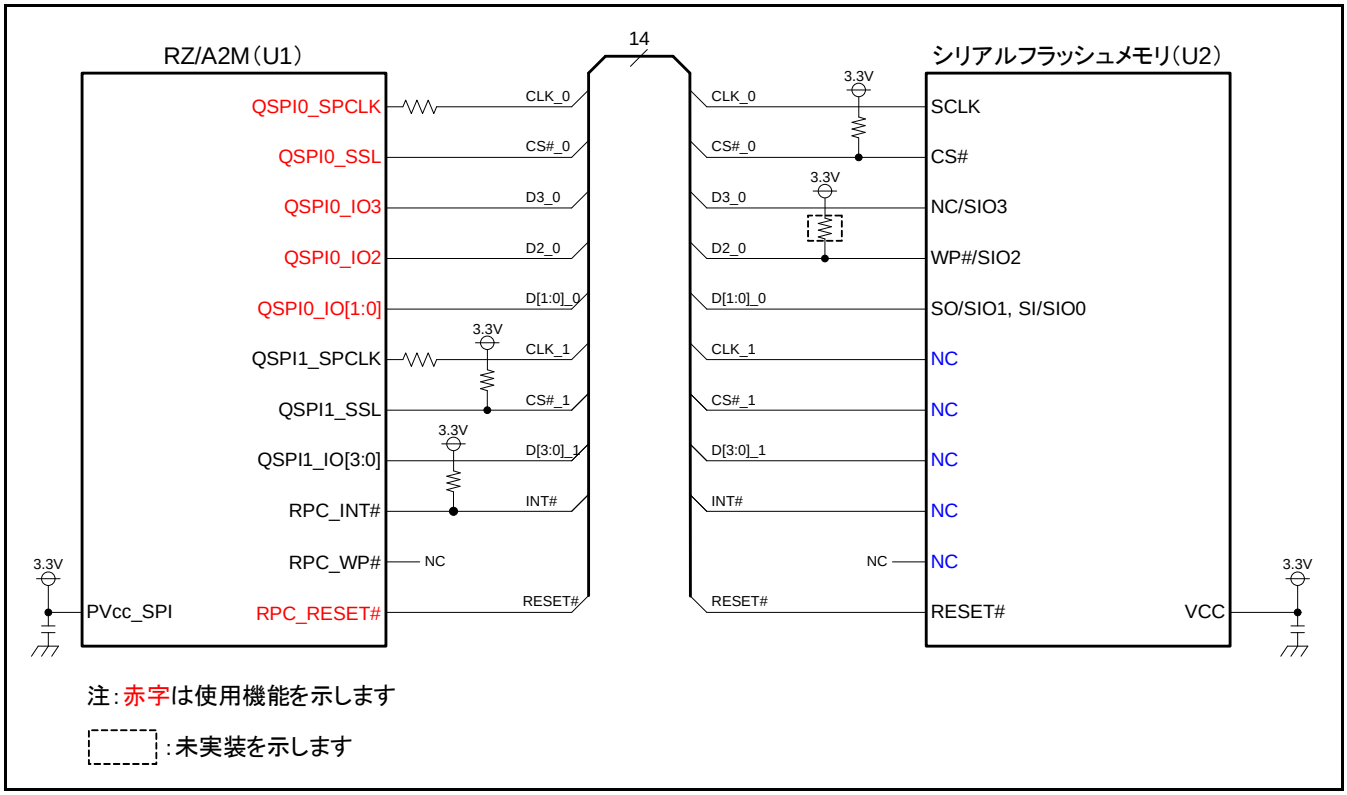


図 2.3.1　シリアルフラッシュメモリブロック図

2.3.3　HyperMCP

RTK7921053C00000BE は、表 2.3.2 に示す HyperMCP×1 個を標準実装しています。HyperMCP の制御は HyperBus コントローラで行います。ブート時（ブートモード 7）には、HyperMCP 内の HyperFlash からデータ（プログラム）を読み出すことが可能です。

図 2.3.2 に HyperMCP のブロック図を示します。

表 2.3.2　HyperMCP 概要

メモリ種類	型名	RZ/A2Mとの 接続インタフェース	動作電圧	容量	パッケージ
HyperMCP	S71KS512SC0BHV000	HyperBusコントローラ	1.8V	HyperFlash : 64Mバイト HyperRAM : 8Mバイト	24ボール BGA

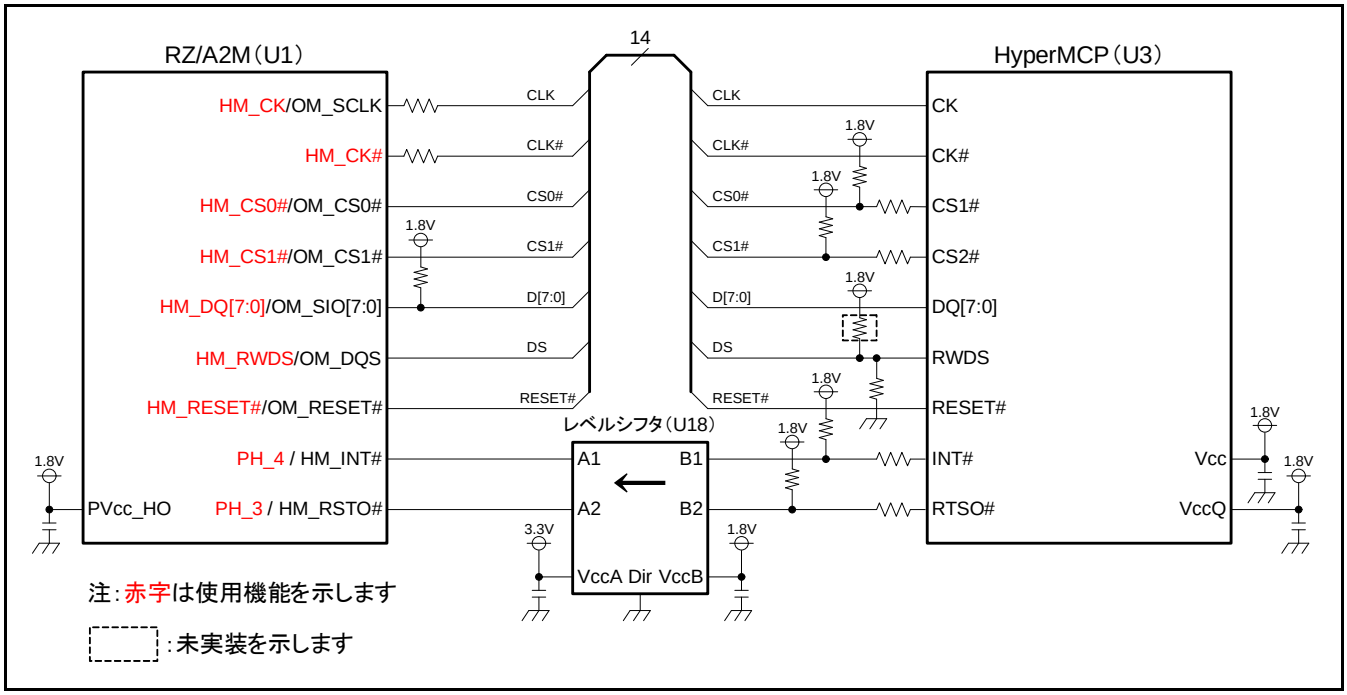


図 2.3.2　HyperMCP ブロック図

2.4　USB インタフェース

RTK7921053C00000BE は、USB Type-C レセプタクル×1 個を標準実装しています。

USB ホストとして使用する場合は、USB コネクタに VBUS 電源を供給するため、JP3 を取り付けてください。USB ファンクションとして使用する場合は、JP3 を取り外してください。

また、CC ロジックコントローラ（U7）の PORT 端子の設定により、USB ポートの設定を行うことが可能です。初期設定では、USB ポートは DRP（Dual Role Port）に設定されています。USB ホストとして使用する場合、抵抗 R78 を実装し、USB ポートを DFP（Downstream Facing Port）に設定してください。USB ファンクションとして使用する場合、抵抗 R79 を実装し、USB ポートを UFP（Upstream Facing Port）に設定してください。

図 2.4.1 に USB インタフェースのブロック図を、表 2.4.1 にジャンパ JP3 の機能設定表を、表 2.4.2 にポート L 機能切り替え表を、表 2.4.3 に USB ポート機能切り替え表を示します。

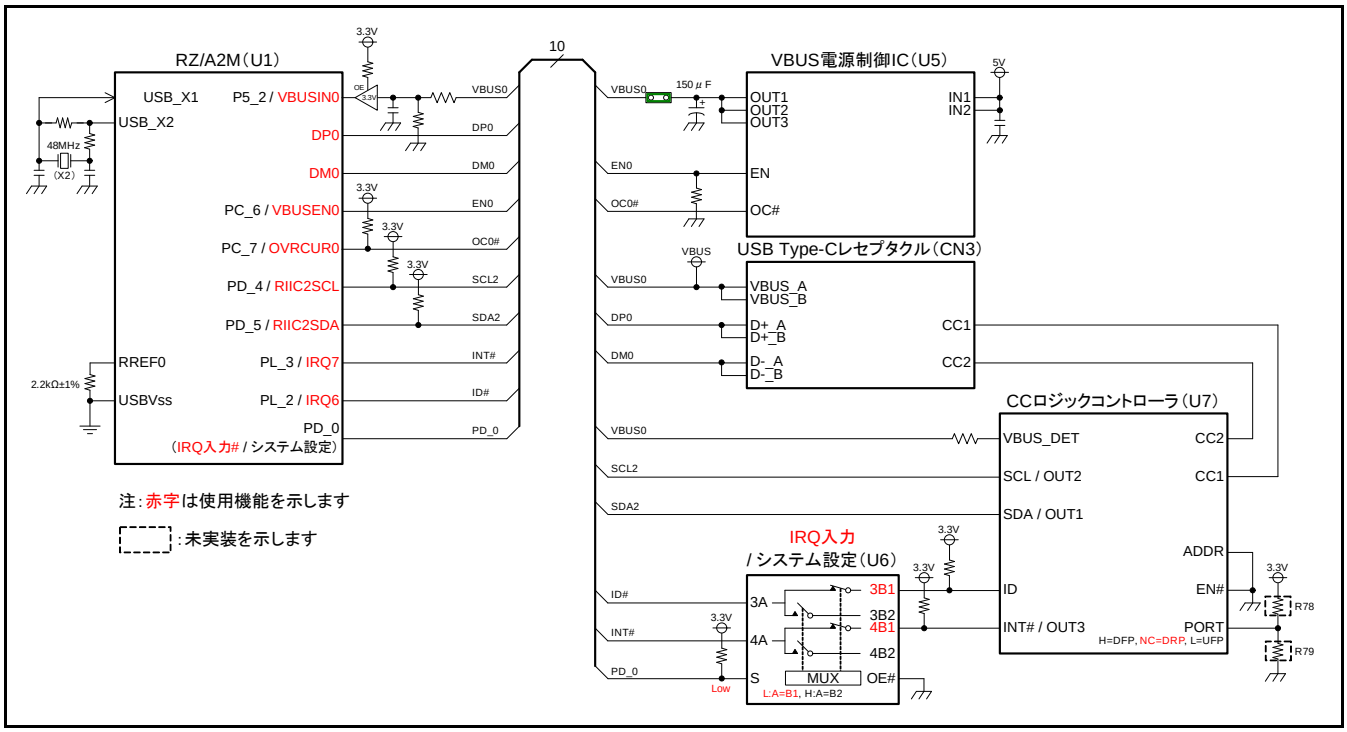


図 2.4.1　USB インタフェースブロック図

表 2.4.1　ジャンパ JP3 機能設定表

ジャンパ	Short	Open
JP3	VBUS0に電源を供給する	VBUS0に電源を供給しない（初期設定）

表 2.4.2　ポート L 機能切り替え表

端子	機能	
	High	Low
PD_0	PL_[3 :0]をシステム設定用端子として使用 （初期設定）	PL_[3 :0]をIRQ入力端子として使用

【注】　は設定機能を示します。

表 2.4.3　USB ポート機能切り替え表

端子	機能		
	High	NC	Low
PORT （U7）	USBポートをDFPとして使用	USBポートをDRPとして使用 （初期設定）	USBポートをUFPとして使用

2.5　MIPI CSI-2 インタフェース

RZ/A2M は、YCbCy422、RGB888、RAW8 映像に対応した MIPI CSI-2 インタフェースを搭載しています。RTK7921053C00000BE では、RZ/A2M 内蔵の MIPI CSI-2 インタフェースを FPC コネクタに接続しています。また、拡張コネクタとして 1.0mm ピッチピンヘッダを実装可能な基板パターンとしています。

MIPI CSI-2 端子は FPC コネクタおよび拡張コネクタと共用端子です。拡張コネクタを使用する場合、FPC コネクタは使用できません。

図 2.5.1 に MIPI CSI-2 インタフェースのブロック図を示します。

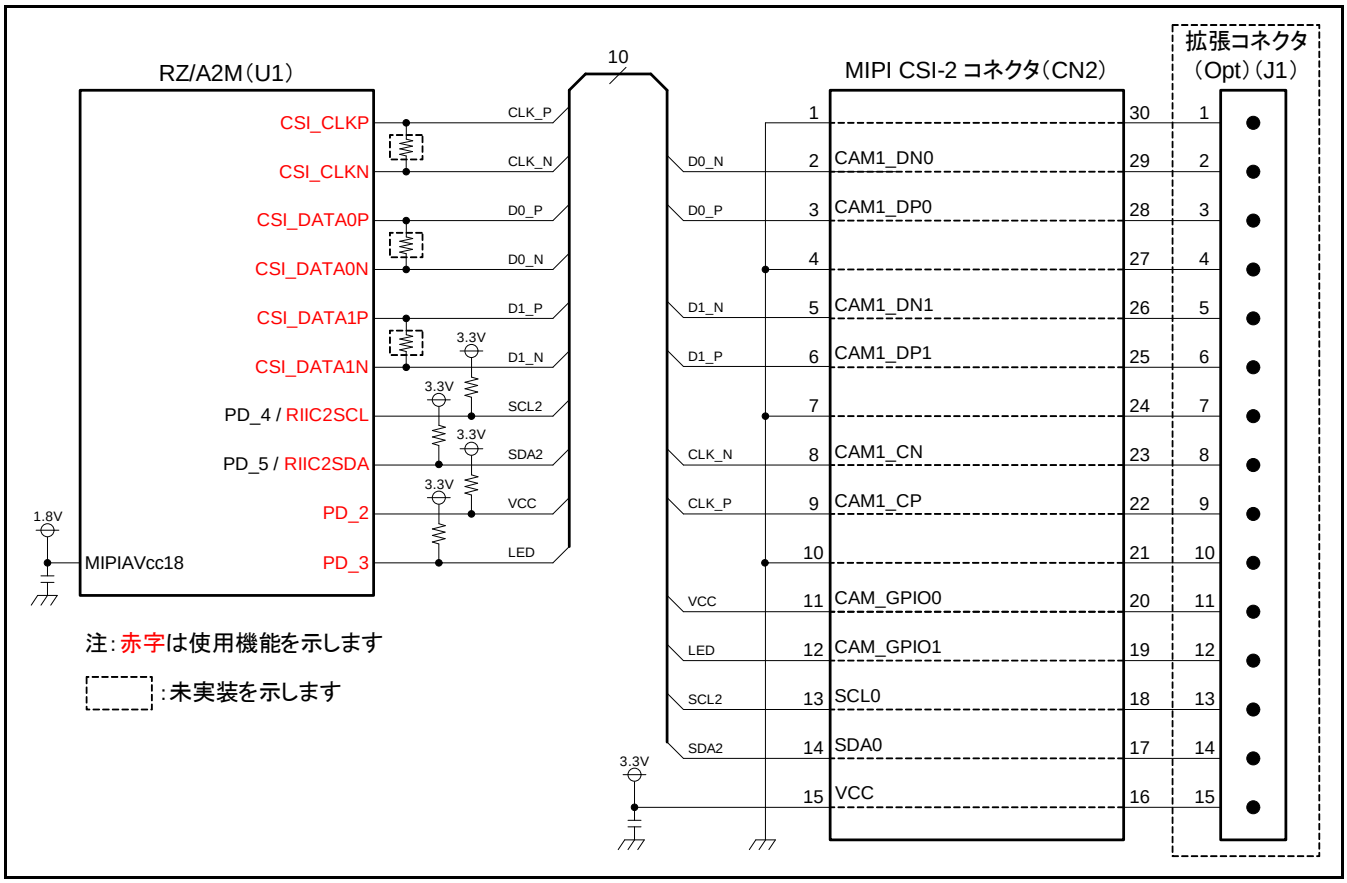


図 2.5.1　MIPI CSI-2 インタフェースブロック図

2.6　入出力ポート

RTK7921053C00000BE では、RZ/A2M の I/O ポートをスイッチや LED に接続しています。
図 2.6.1 に入出力ポートのブロック図を、表 2.6.1 にポート L 機能切り替え表を示します。

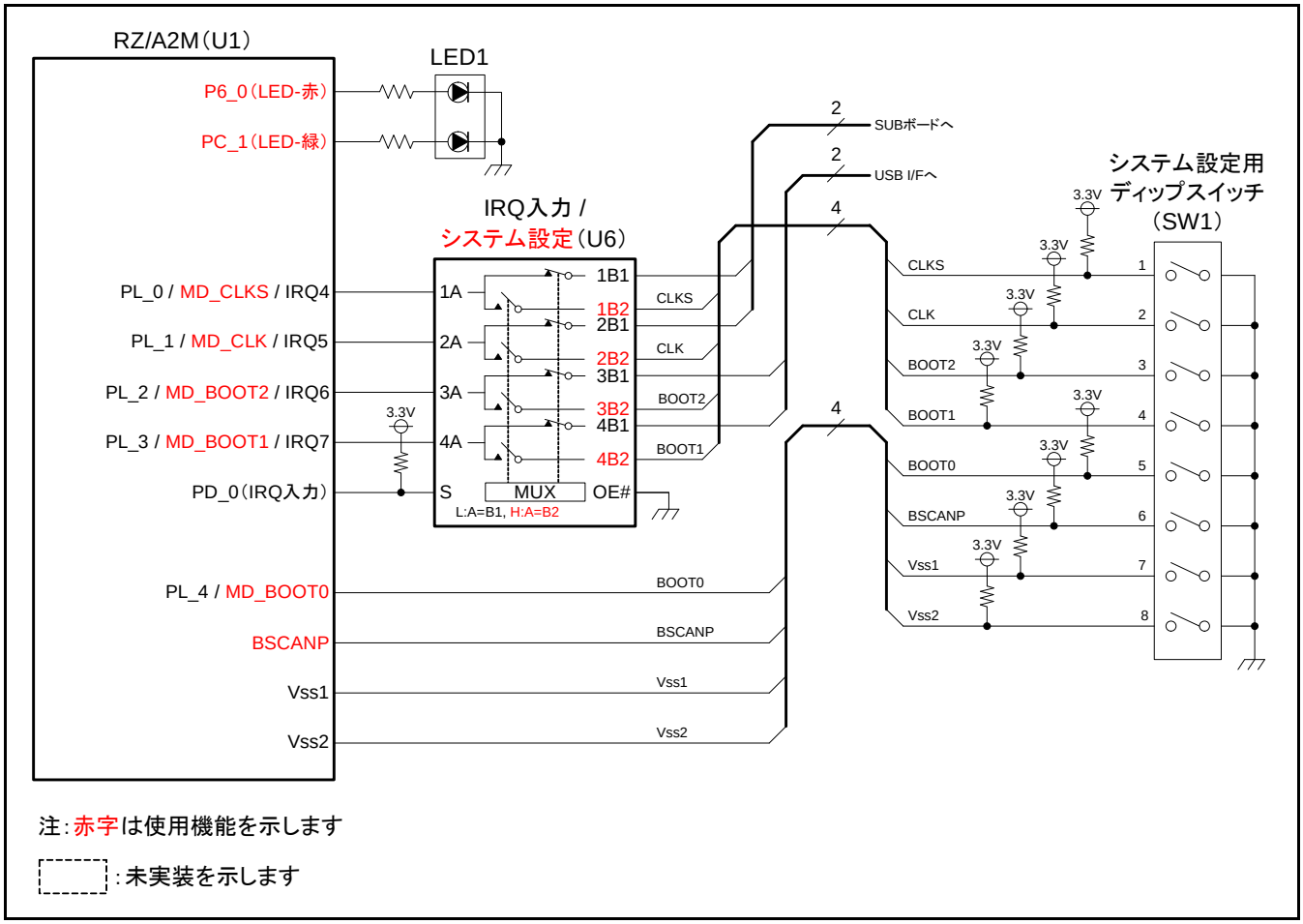


図 2.6.1　入出力ポートブロック図

表 2.6.1　ポート L 機能切り替え表

端子	機能	
	High	Low
PD_0	PL_[3 :0]をシステム設定用端子として使用 （初期設定）	PL_[3 :0]をIRQ入力端子として使用

【注】　は設定機能を示します。

2.7　　クロック構成

RTK7921053C00000BE 上の RZ/A2M には、以下 3 種類のクロックを入力します。

・RZ/A2M 入力クロック　　：24MHz
・RZ/A2M USB 用クロック　　：48MHz
・RZ/A2M RTC 用クロック　　：32.768kHz

図 2.7.1 にクロック構成図を、表 2.7.1 にシステム設定用ディップスイッチ SW1-1、SW1-2 の機能設定表を示します。

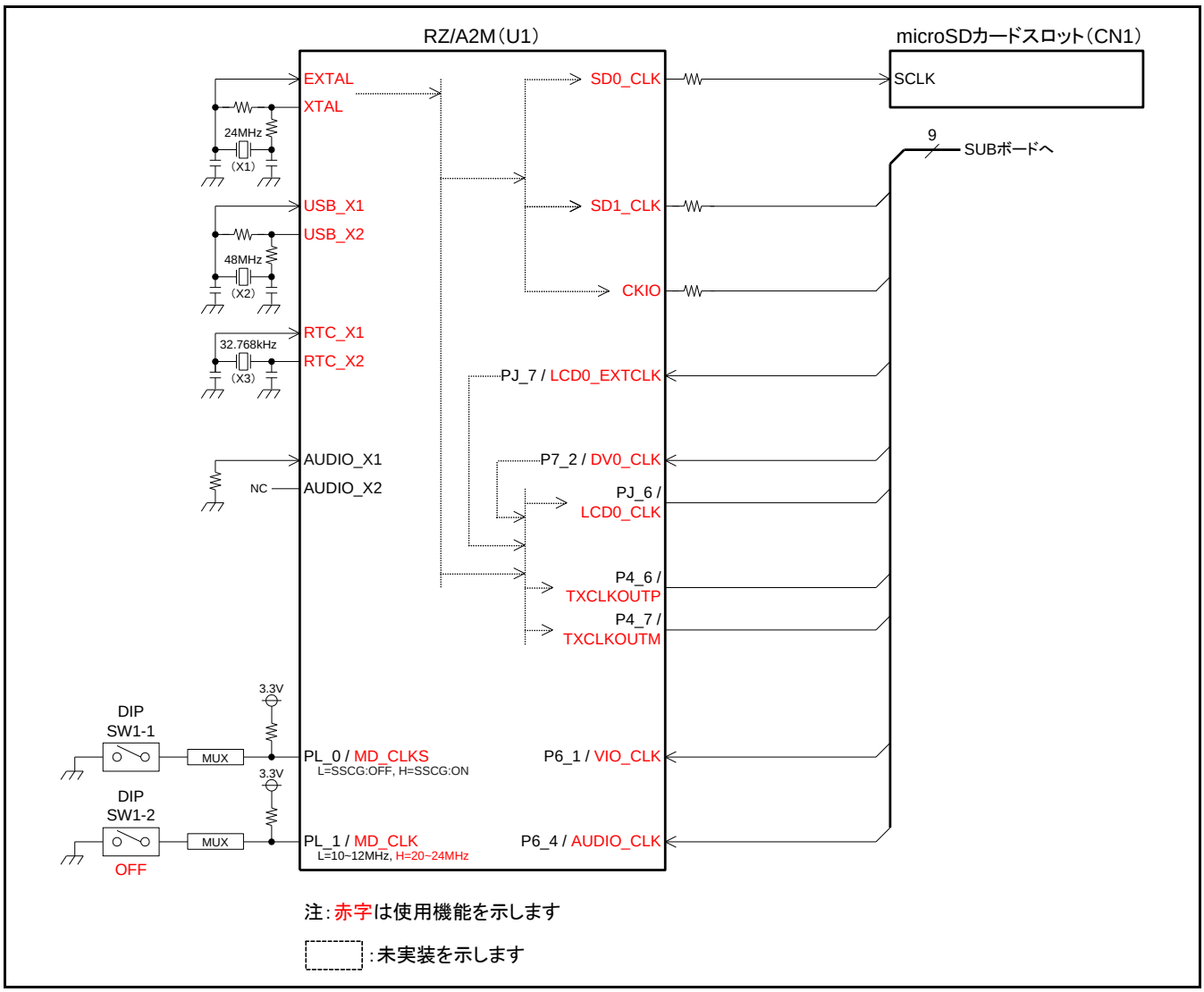


図 2.7.1　クロック構成図

表 2.7.1　システム設定用ディップスイッチ SW1-1、SW1-2 機能設定表

ディップスイッチ	機能	
	ON	OFF
SW1-1	SSCG機能をOFF（初期設定）	SSCG機能をON
SW1-2	EXTAL入力の周波数範囲を10～12MHzに設定（設定禁止）	EXTAL入力の周波数範囲を20～24MHzに設定（初期設定）

【注】　は設定機能を示します。

2.8　　リセット制御

RTK7921053C00000BE では、リセット IC により RZ/A2M、各種メモリ、各種コネクタなどに接続されるリセット信号の制御を行います。

システムリセットには、パワーオンリセット、スイッチによるリセットの 2 種類があります。

図 2.8.1 に、リセット制御のブロック図を示します。

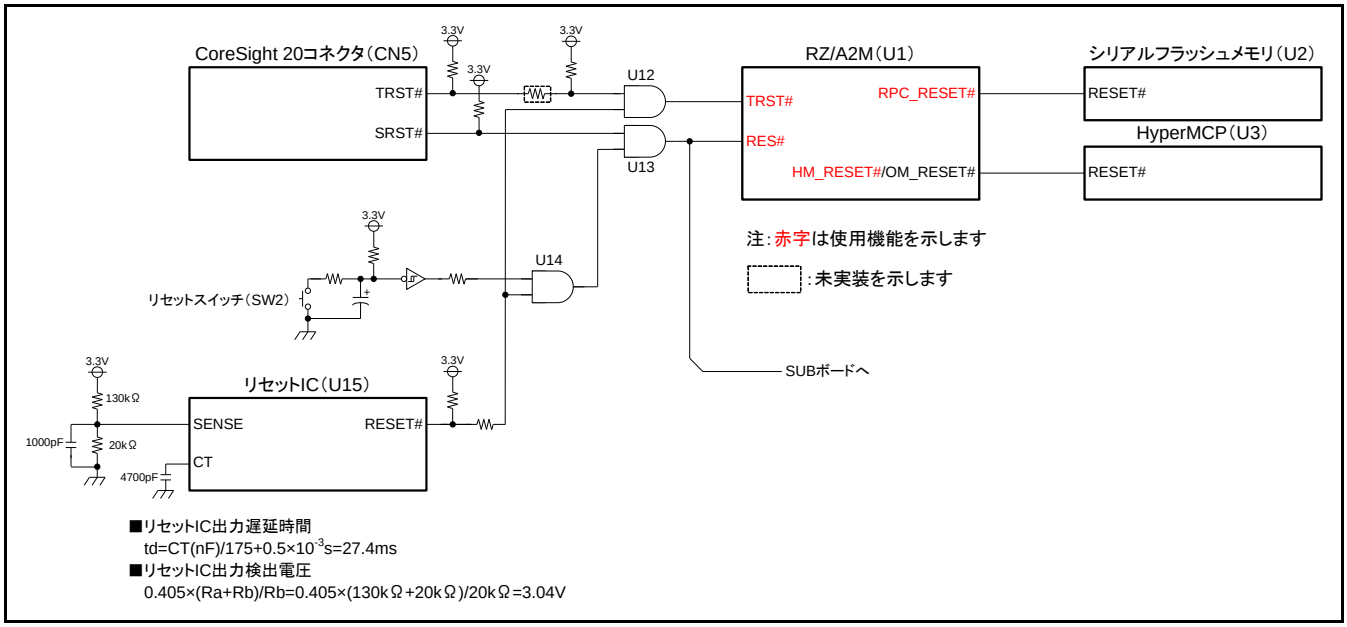


図 2.8.1　　リセット制御ブロック図

2.9　電源構成

RTK7921053C00000BE では、5V 電源を使用し、レギュレータにより 3.3V、1.8V、1.2V を生成しています。

図 2.9.1 に、電源構成のブロック図を示します。

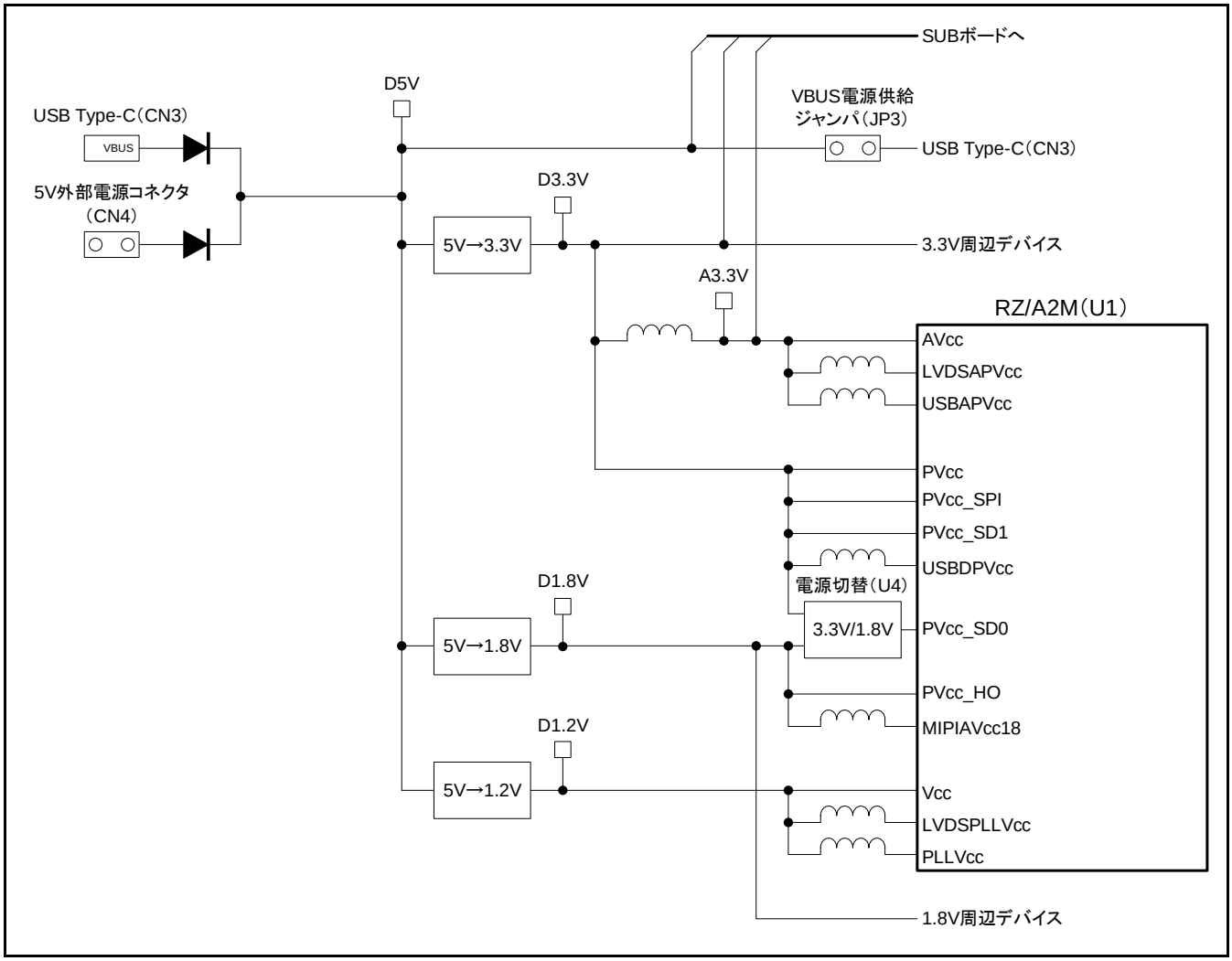


図 2.9.1　電源構成図

2.10　デバッグインタフェース

RTK7921053C00000BE は、RZ/A2M ユーザデバッグインタフェースとの接続用に、CoreSight 20 コネクタ（CN5）を実装しています。

図 2.10.1 にデバッグインタフェースのブロック図を示します。

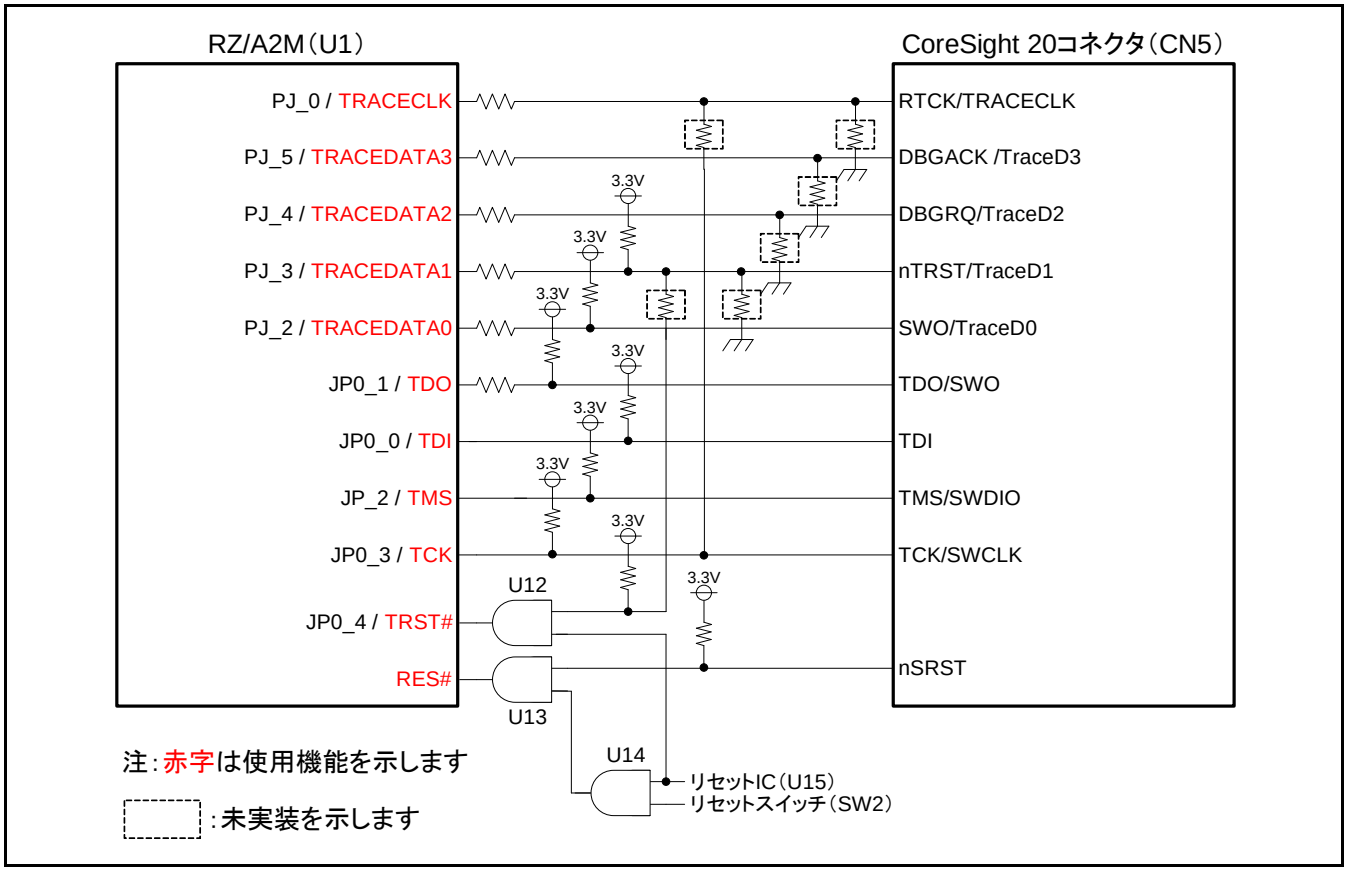


図 2.10.1　デバッグインタフェースブロック図

2.11　SD/MMC ホストインタフェース（4 ビット）

RTK7921053C00000BE は、4 ビットの microSD スロットを実装しており、RZ/A2M に内蔵されている SD/MMC ホストインタフェースと接続しています。

また、PD_1 端子により SD/MMC ホストインタフェース ch0 端子の動作電圧を変更することができます。3.3V 動作の場合は PD_1 を High に、1.8V 動作の場合は PD_1 を Low に設定してください。

図 2.11.1 に SD/MMC ホストインタフェースのブロック図を、表 2.11.1 に PVcc_SD0 電圧切り替え表を示します。

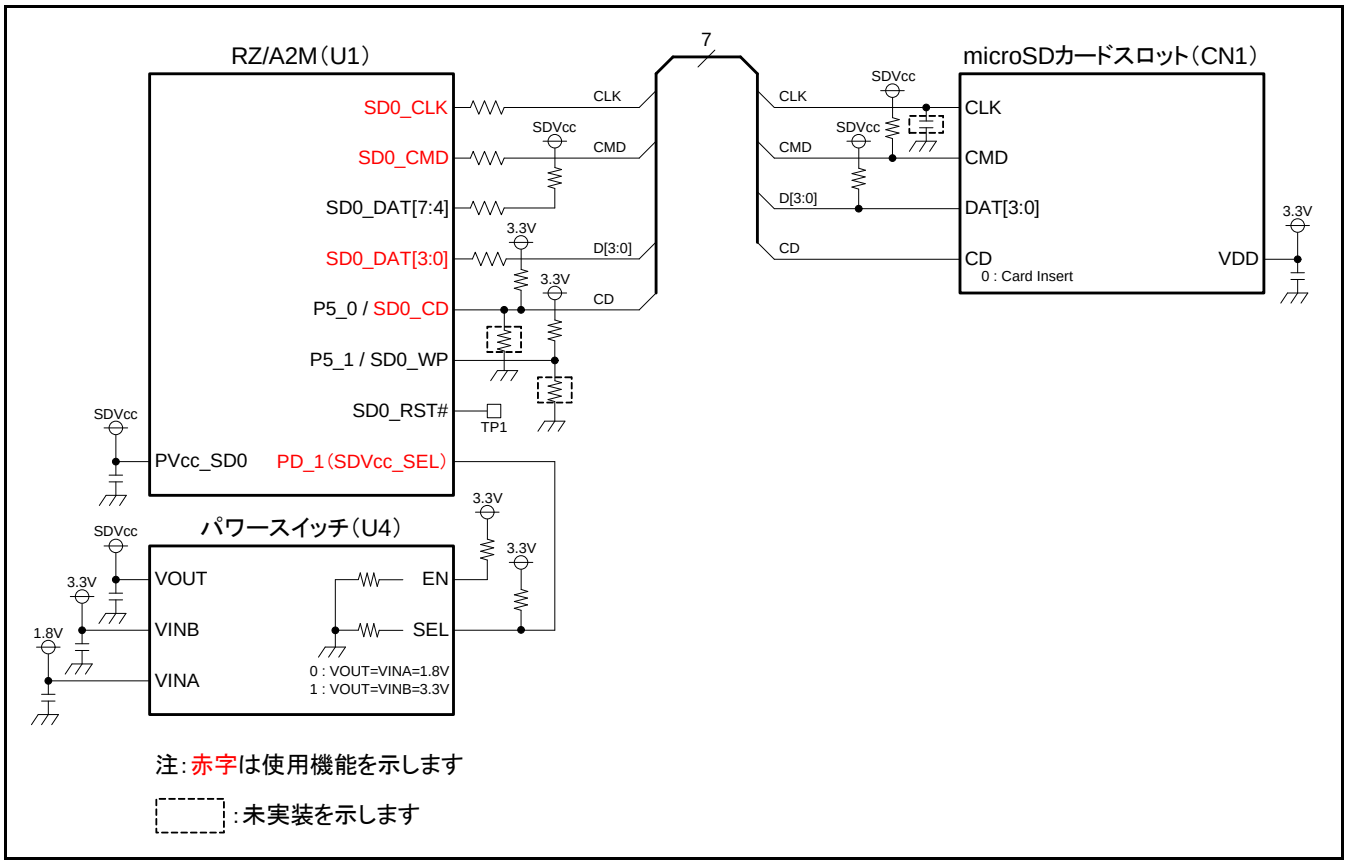


図 2.11.1　SD/MMC ホストインタフェースブロック図

表 2.11.1　PVcc_SD0 電圧切り替え表

端子	機能	
	High	Low
PD_1	PVcc_SD0に3.3Vを供給（初期設定）	PVcc_SD0に1.8Vを供給

3.　操作仕様

3.1　コネクタ概要

図 3.1.1 に RTK7921053C00000BE のコネクタ配置図を示します。

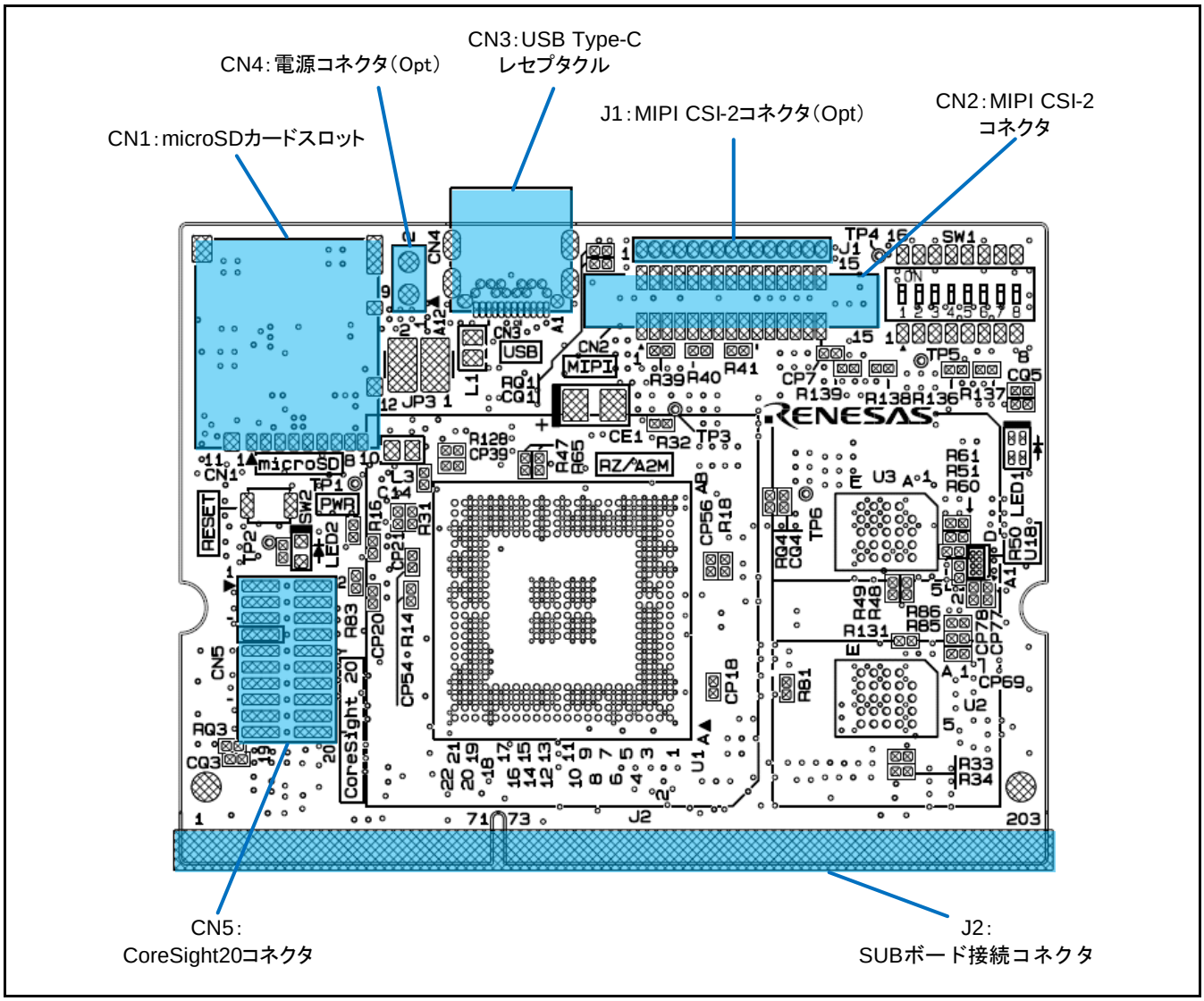


図 3.1.1　RTK7921053C00000BE コネクタ配置図（C 面上面図）

3.1.1　　microSD カードスロット（CN1）

RTK7921053C00000BE は、microSD カードスロット（CN1）を実装しています。
図 3.1.2 に microSD カードスロットの端子配置図を、表 3.1.1 に microSD カードスロットの端子配置表を示します。

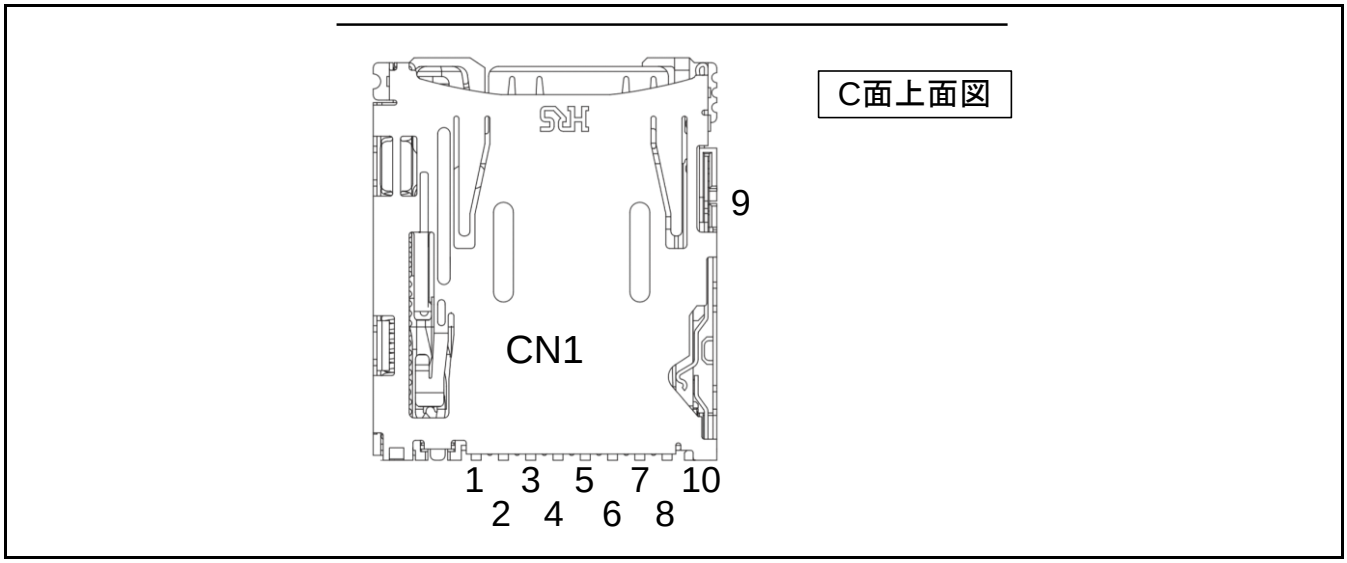


図 3.1.2　microSD カードスロット端子配置図

表 3.1.1　microSD カードスロット（CN1）端子配置表

ピン	信号名
1	DAT2（SD0_DAT2）
2	CD/DAT3（SD0_DAT3）
3	CMD（SD0_CMD）
4	+3.3V
5	CLK（SD0_CLK）
6	VSS（Vss）
7	DAT0（SD0_DAT0）
8	DAT1（SD0_DAT1）
9	COMMON（Vss）
10	Card_Detect（SD0_CD）

【注】赤字は使用機能を示します。

3.1.2　　MIPI CSI-2 コネクタ（CN2、J1）

RTK7921053C00000BE は、MIPI CSI-2 用にコネクタ（CN2）を実装しています。また、コネクタ（J1）を実装可能なパターンとしてあります。

コネクタ（CN2）の 30～16 ピンは 1～15 ピンと接続されています。また、コネクタ（J1）の 1～15 ピンは、コネクタ（CN2）の 30～16 ピンに接続されています。

コネクタ（CN2）に接続できないデバイスを使用する場合、コネクタ（J1）経由で変換コネクタを作成し、接続することが可能です。

図 3.1.3 に MIPI CSI-2 コネクタの端子配置図を、表 3.1.2 および表 3.1.3 に MIPI CSI-2 コネクタの端子配置表を示します。

コネクタ（J1）を実装し接続する場合、1 番ピンの方向に注意してください。

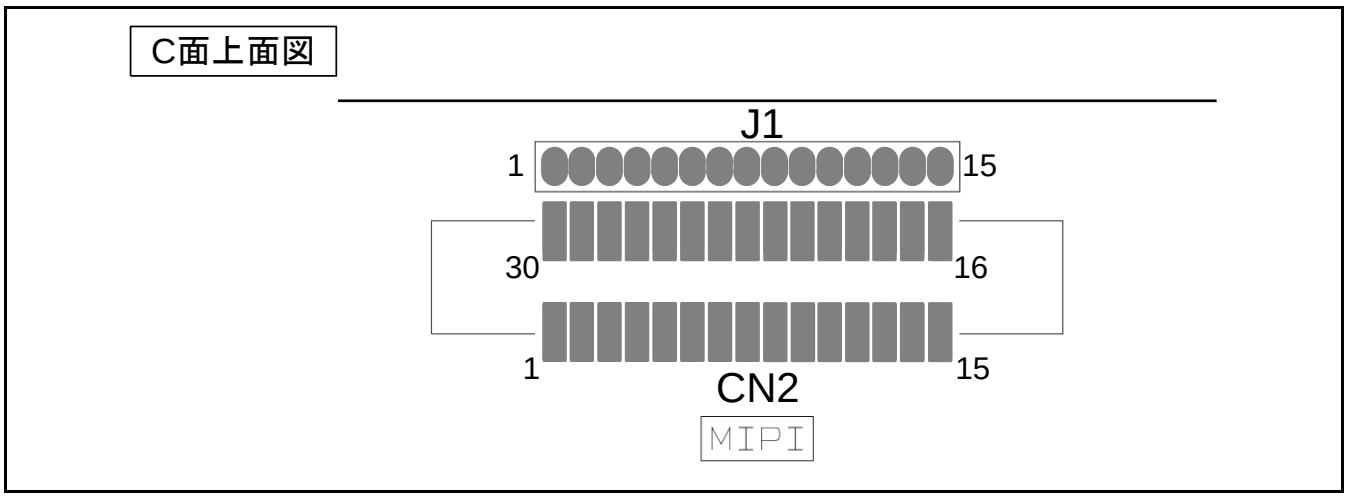


図 3.1.3　　MIPI CSI-2 コネクタ端子配置図

表 3.1.2　MIPI CSI-2 コネクタ端子配置表（CN2）

ピン	信号名
1, 30	GND（Vss）
2, 29	CAM1_DN0（CSI_DATA0N）
3, 28	CAM1_DP0（CSI_DATA0P）
4, 27	GND（Vss）
5, 26	CAM1_DN1（CSI_DATA1N）
6, 25	CAM1_DP1（CSI_DATA1P）
7, 24	GND（Vss）
8, 23	CAM1_CN（CSI_CLKN）
9, 22	CAM1_CP（CSI_CLKP）
10, 21	GND（Vss）
11, 20	CAM_GPIO0（PD_2）
12, 19	CAM_GPIO1（PD_3）
13, 18	SCL0（PD_4 / RIIC2SCL）
14, 17	SDA0（PD_5 / RIIC2SDA）
15, 16	+3.3V

【注】赤字は使用機能を示します。

表 3.1.3　MIPI CSI-2 コネクタ端子配置表（J1）

ピン	信号名	備考
1	Vss	CN2の30ピンに接続
2	CSI_DATA0N	CN2の29ピンに接続
3	CSI_DATA0P	CN2の28ピンに接続
4	Vss	CN2の27ピンに接続
5	CSI_DATA1N	CN2の26ピンに接続
6	CSI_DATA1P	CN2の25ピンに接続
7	Vss	CN2の24ピンに接続
8	CSI_CLKN	CN2の23ピンに接続
9	CSI_CLKP	CN2の22ピンに接続
10	Vss	CN2の21ピンに接続
11	PD_2	CN2の20ピンに接続
12	PD_3	CN2の19ピンに接続
13	PD_4 / RIIC2SCL	CN2の18ピンに接続
14	PD_5 / RIIC2SDA	CN2の17ピンに接続
15	+3.3V	CN2の16ピンに接続

【注】赤字は使用機能を示します。

3.1.3　　USB コネクタ（CN3）

RTK7921053C00000BE は、Type-C レセプタクル（CN3）を実装しています。

図 3.1.4 に Type-C レセプタクルの端子配置図を、表 3.1.4 に USB Type-C レセプタクルの端子配置表を示します。

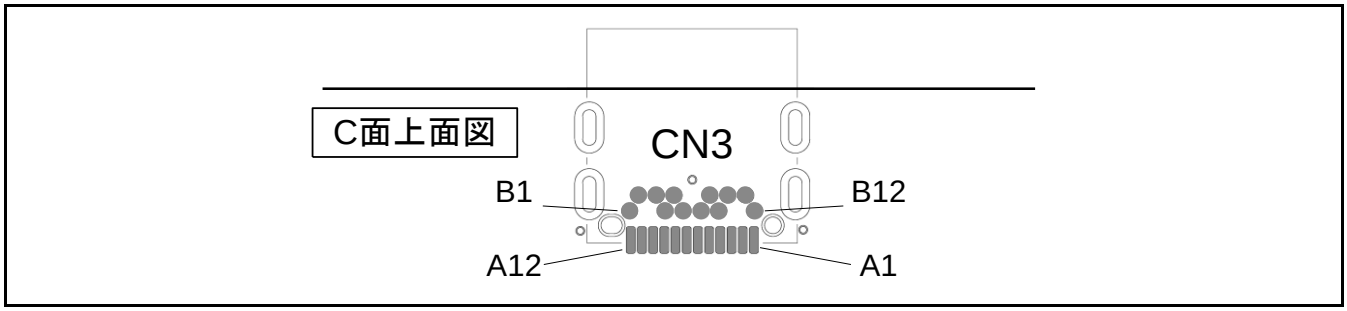


図 3.1.4　Type-C レセプタクル端子配置図

表 3.1.4　Type-C レセプタクル（CN3）端子配置表

ピン	信号名	ピン	信号名
A1	GND（Vss）	B12	GND（Vss）
A2	TX1+（NC）	B11	RX1+（NC）
A3	TX1-（NC）	B10	RX1-（NC）
A4	VBUS（P5_2 / VBUSIN0）	B9	VBUS（P5_2 / VBUSIN0）
A5	CC1（CC1）	B8	SBU2（NC）
A6	D+（DP0）	B7	D-（DM0）
A7	D-（DM0）	B6	D+（DP0）
A8	SBU1（NC）	B5	CC2（CC2）
A9	VBUS（P5_2 / VBUSIN0）	B4	VBUS（P5_2 / VBUSIN0）
A10	RX2-（NC）	B3	TX2-（NC）
A11	RX2+（NC）	B2	TX2+（NC）
A12	GND（Vss）	B1	GND（Vss）

【注】赤字は使用機能を示します。

3.1.4　　電源コネクタ（CN4）

RTK7921053C00000BE は、システム電源を供給するための電源コネクタ（CN4）を実装可能なパターンとしてあります。

図 3.1.5 に電源コネクタの端子配置図を、表 3.1.5 に電源コネクタの端子配置表を示します。

コネクタ（CN4）を実装し接続する場合、1 番ピンの方向に注意してください。

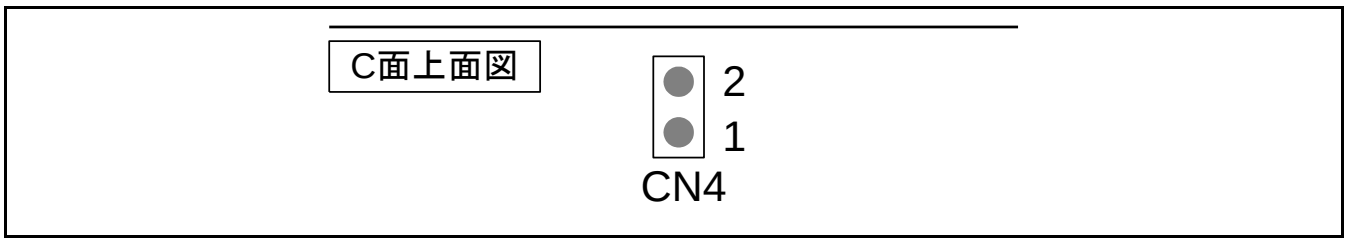


図 3.1.5　電源コネクタ端子配置図

表 3.1.5　電源コネクタ（CN4）端子配置表

ピン	信号名
1	+5V
2	GND（Vss）

3.1.5　　UDI コネクタ（CN5）

RTK7921053C00000BE は、1.27mm ピッチの CoreSight20 コネクタ（CN5）を実装しています。
図 3.1.6 に UDI コネクタの端子配置図を、表 3.1.6 に UDI コネクタの端子配置表を示します。

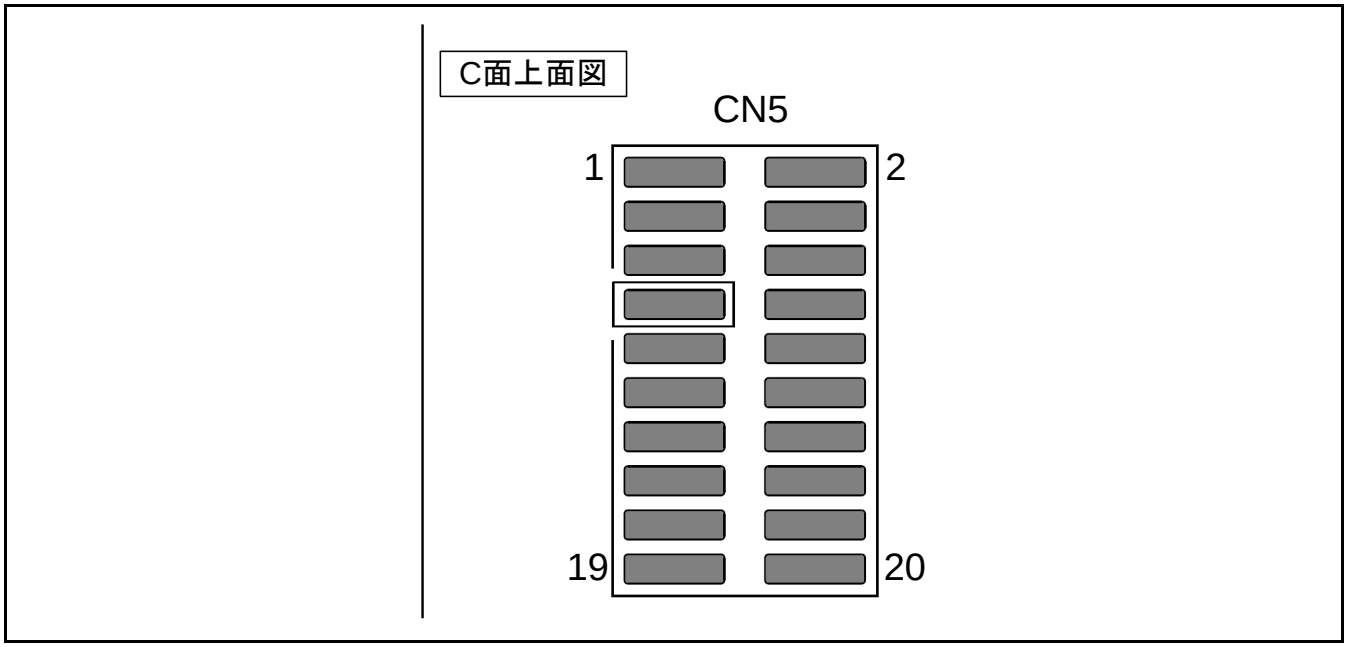


図 3.1.6　UDI コネクタ端子配置図

表 3.1.6　CoreSight 20 コネクタ（CN5）端子配置表

ピン	信号名	ピン	信号名
1	+3.3V	2	TMS/SWDIO（JP_2 / TMS）
3	GND（Vss）	4	TCK/SWCLK（JP0_3 / TCK）
5	GND（Vss）	6	TDO/SWO（JP0_1 / TDO）
7	KEY（NC）	8	TDI（JP0_0 / TDI）
9	GND（Vss）	10	nSRST
11	NC	12	RTCK/TraceCLK（PJ_0 / TRACECLK）
13	NC	14	SWO/TraceD0（PJ_2 / TRACEDATA0）
15	GND（Vss）	16	nTRST/TraceD1（PJ_3 / TRACEDATA1）
17	GND（Vss）	18	DBGRQ/TraceD2（PJ_4 / TRACEDATA2）
19	GND（Vss）	20	DBGACK/TaceD3（PJ_5 / TRACEDATA3）

【注】赤字は使用機能を示します。

3.1.6　　SUB ボード接続コネクタ（J2）

RTK7921053C00000BE は、SUB ボード接続コネクタ（J2）により外部拡張ボードと接続が可能です。

図 3.1.7 に SUB ボード接続コネクタの端子配置図を、表 3.1.7～表 3.1.9 に SUB ボード接続コネクタの端子配置表を示します。

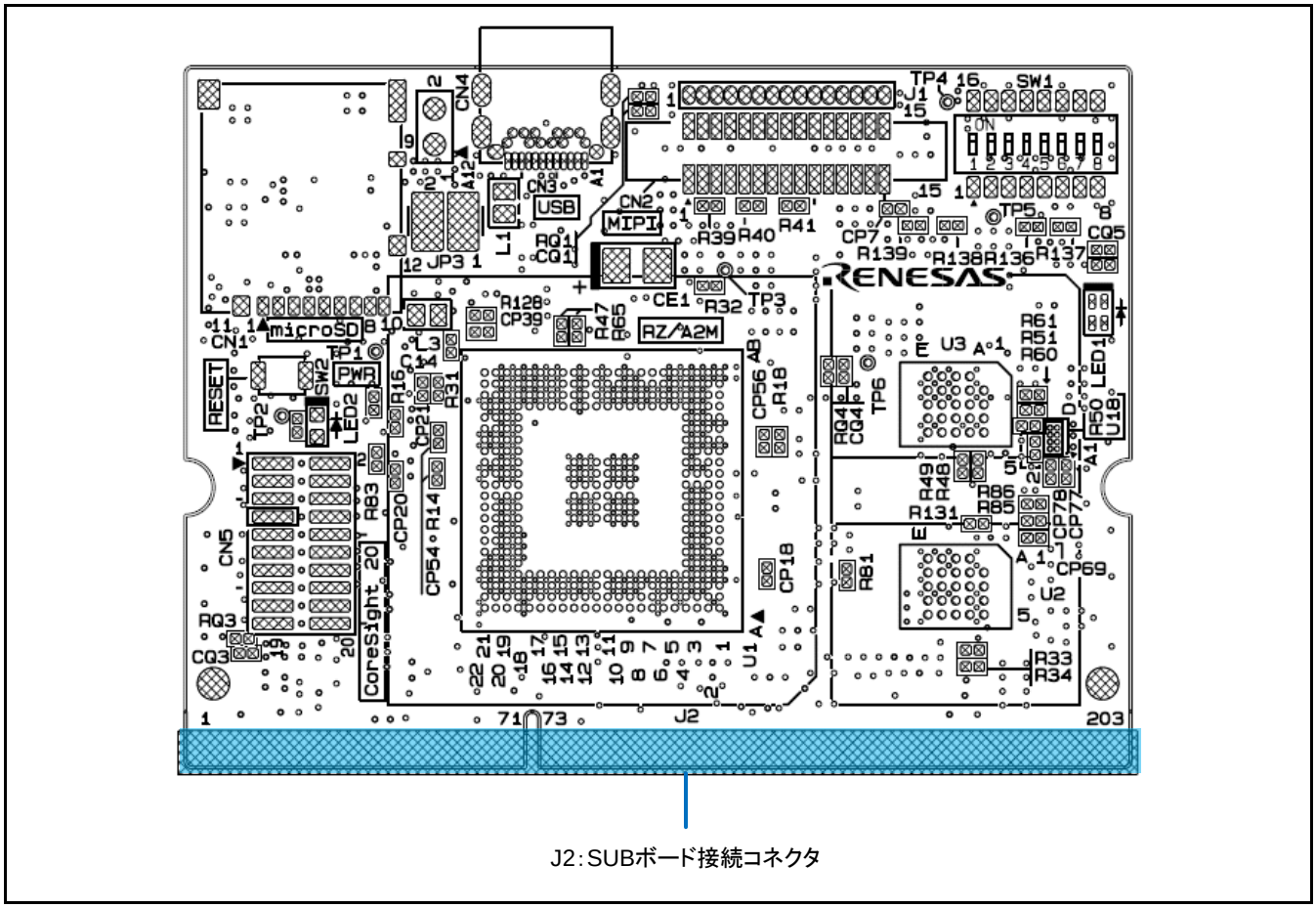


図 3.1.7　　SUB ボード接続コネクタ端子配置図

表 3.1.7　SUB ボード接続コネクタ（J2）端子配置表（1）

ピン	信号名	ピン	信号名
1	D5V	2	D5V
3	D5V	4	D5V
5	D5V	6	D5V
7	RES#	8	PC_5 / VBUSEN1
9	D3.3V	10	PC_3 / LCD0_TCON4
11	D3.3V	12	AVcc
13	D3.3V	14	P5_6 / AN006
15	P5_3	16	AVss
17	P5_5 / SD1_WP	18	P5_4 / SD1_CD
19	P5_7 / IRQ3	20	PC_4 / LCD0_TCON3
21	D3.3V	22	Vss
23	P6_7 / WE0/DQML / DRP03	24	SD1_CLK
25	P7_0 / WE1/DQMU / DRP04 / SCK1	26	Vss
27	D3.3V	28	SD1_CMD
29	SD1_DAT1	30	Vss
31	SD1_DAT2	32	SD1_DAT3
33	SD1_DAT0	34	Vss
35	Vss	36	P6_4 / DRP00 / AUDIO_CLK
37	P7_2 / DV0_CLK	38	Vss
39	Vss	40	PB_4 / DV0_DATA1 / LCD0_DATA22
41	P7_3 / RAS / DRP06 / TxD1	42	P9_3 / A11 / DRP13 / SSIRxD0
43	PG_2 / VIO_D10	44	P7_7 / DV0_HSYNC / LCD0_TCON0
45	P7_5 / CKE / DRP08 / CTS1 / OVRCUR1	46	Vss
47	Vss	48	PL_1 / MD_CLK / IRQ5
49	P9_6 / A14 / DRP10 / SSIBCK0	50	PL_0 / MD_CLKS / IRQ4
51	Vss	52	Vss
53	P7_6 / DV0_VSYNC / GTIOC3A	54	CKIO
55	P9_5 / A13 / DRP11 / SSIFS0	56	Vss
57	PB_5 / DV0_DATA0 / LCD0_DATA23	58	PD_7 / RIIC3SDA
59	P9_2 / A10 / DRP14	60	PD_6 / RIIC3SCL
61	PB_3 / DV0_DATA2 / LCD0_DATA21	62	Vss
63	PB_1 / DV0_DATA4 / LCD0_DATA19	64	PB_0 / DV0_DATA5 / LCD0_DATA18
65	Vss	66	PB_2 / DV0_DATA3 / LCD0_DATA20
67	PA_6 / DV0_DATA7 / LCD0_DATA16	68	PA_3 / DV0_DATA10 / LCD0_DATA13
69	PA_4 / DV0_DATA9 / LCD0_DATA14	70	Vss
71	PA_5 / DV0_DATA8 / LCD0_DATA15	72	PG_0 / VIO_D8

【注】 ：5V 電源、 ：3.3V 電源、 ：GND を示します。

表 3.1.8　SUB ボード接続コネクタ（J2）端子配置表（2）

ピン	信号名	ピン	信号名
73	PE_1 / ET0_RXD0/RMII0_RXD0 / VIO_D7	74	PA_2 / DV0_DATA11 / LCD0_DATA12
75	Vss	76	PA_7 / DV0_DATA6 / LCD0_DATA17
77	PA_0 / DV0_DATA13 / LCD0_DATA10	78	PE_2 / ET0_RXD1/RMII0_RXD1 / VIO_D6
79	PE_3 / ET0_RXER/RMII0_RXER / VIO_D5	80	PA_1 / DV0_DATA12 / LCD0_DATA11
81	Vss	82	Vss
83	P9_1 / A9 / DRP15 / RxD4	84	P9_0 / A8 / DRP16 / TxD4
85	Vss	86	P8_0 / DV0_DATA14 / LCD0_DATA9
87	P8_7 / A7 / DRP17 / RSPCK0	88	PF_1 / DV0_DATA16 / LCD0_DATA7
89	Vss	90	PF_0 / DV0_DATA15 / LCD0_DATA8
91	PE_4 / ET0_CRS/RMII0_CRSDV / VIO_D4	92	P8_5 / A5 / DRP19 / MISO0
93	PF_2 / DV0_DATA17 / LCD0_DATA6	94	Vss
95	P8_6 / A6 / DRP18 / MOSI0	96	DP1
97	P8_3 / A3 / DRP21	98	DM1
99	Vss	100	Vss
101	P8_4 / A4 / DRP20 / SSL00	102	PE_0 / ET0_RXCLK/REF50CK0 / VIO_FLD
103	PE_5 / ET0_MDC / VIO_D3	104	Vss
105	PH_0 / VIO_D1	106	P6_2 / ET0_TXD0/RMII0_TXD0 / VIO_VD
107	PE_6 / ET0_MDIO / VIO_D2	108	PF_6 / DV0_DATA21 / LCD0_DATA2
109	Vss	110	PK_0 / ET1_TXEN/RMII1_TXDEN / NAF3
111	P6_3 / ET0_TXD1/RMII0_TXD1 / VIO_HD	112	P9_4 / A12 / DRP12 / SSITxD0
113	PF_4 / DV0_DATA19 / LCD0_DATA4	114	Vss
115	PF_5 / DV0_DATA20 / LCD0_DATA3	116	PG_1 / VIO_D9
117	Vss	118	P9_7 / A15 / DRP09
119	P6_1 / ET0_TXEN/RMII0_TXDEN / VIO_CLK	120	P7_4 / CAS / DRP07 / RTS1
121	Vss	122	Vss
123	P7_1 / RD/WR / DRP05 / RxD1	124	PF_3 / DV0_DATA18 / LCD0_DATA5
125	P6_0	126	PH_1 / VIO_D0
127	P6_6 / DRP02	128	P8_1 / A1 / DRP23
129	PG_3 / VIO_D11	130	Vss
131	Vss	132	PK_3 / ET1_RXCLK/REF50CK1 / NAF6
133	PK_2 / ET1_TXD1/RMII1_TXD1 / NAF5	134	Vss
135	P6_5 / CS3 / DRP01	136	PF_7 / DV0_DATA23 / LCD0_DATA0
137	PK_1 / ET1_TXD0/RMII1_TXD0 / NAF4	138	Vss
139	Vss	140	PJ_7 / NAF0 / LCD0_EXTCLK
141	P8_2 / A2 / DRP22	142	Vss
143	PH_2 / DV0_DATA22 / LCD0_DATA1	144	P0_0 / D0 / DRP24
145	Vss	146	P0_4 / D4 / DRP28
147	PJ_6 / FCE / LCD0_CLK	148	P0_3 / D3 / DRP27
149	Vss	150	P0_6 / D6 / DRP30
151	P0_1 / D1 / DRP25	152	Vss
153	P0_5 / D5 / DRP29	154	P3_2 / ET1_CRS/RMII1_CRSDV / FRE
155	P0_2 / D2 / DRP26	156	P3_5 / ET1_RXD1/RMII1_RXD1 / FCLE

【注】　：5V 電源、　：3.3V 電源、　：GND を示します。

表 3.1.9　SUB ボード接続コネクタ（J2）端子配置表（3）

ピン	信号名	ピン	信号名
157	Vss	158	Vss
159	PJ_1 / IRQ0	160	P1_0 / D7 / DRP31
161	PH_5 / NAF2 / ET1_EXOUT	162	Vss
163	PH_6 / ET1_WOL	164	PK_4 / ET1_RXD0/RMII1_RXD0 / NAF7
165	Vss	166	P3_1 / ET1_RXER/RMII1_RXER / FALE
167	PK_5 / NAF1	168	Vss
169	PG_4 / VIO_D15	170	P4_0 / TXOUT0P
171	PG_6 / VIO_D13	172	P4_1 / TXOUT0M
173	P1_4 / D11	174	Vss
175	Vss	176	P4_4 / TXOUT2P
177	P3_3 / ET1_MDC / FWE	178	P4_5 / TXOUT2M
179	P1_1 / D8	180	Vss
181	PG_7 / VIO_D12	182	P4_2 / TXOUT1P
183	PG_5 / VIO_D14	184	P4_3 / TXOUT1M
185	Vss	186	Vss
187	P3_4 / ET1_MDIO / FRB	188	P4_6 / TXCLKOUTP
189	P1_3 / D10	190	P4_7 / TXCLKOUTM
191	P3_0 / ET1_LINKSTA	192	Vss
193	P2_1 / D13	194	PC_0 / VBUSIN1
195	Vss	196	P1_2 / D9
197	PC_1	198	P2_2 / D14
199	P2_3 / D15	200	P2_0 / D12
201	Vss	202	PC_2
203	NMI	204	Vss

【注】 ：5V 電源、 ：3.3V 電源、 ：GND を示します。

3.2　操作部品配置

図 3.2.1 に RTK7921053C00000BE の操作部品配置図を示します。

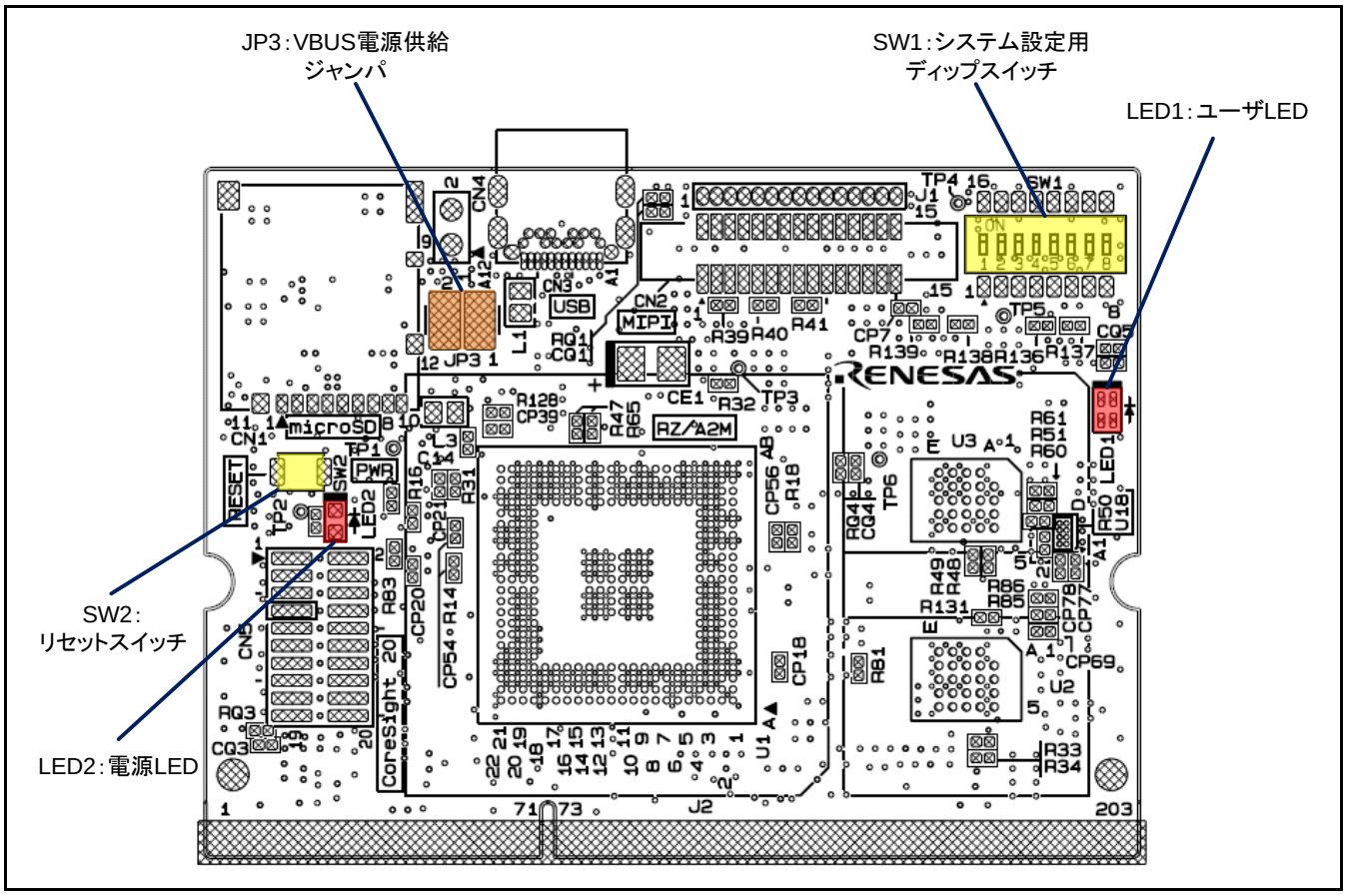


図 3.2.1　RTK7921053C00000BE 操作部品配置図

3.2.1　　ジャンパ（JP3）

RTK7921053C00000BE には、VBUS 電源供給ジャンパを実装しています。
図 3.2.2 にジャンパ配置図を、表 3.2.1 にジャンパ設定を示します。

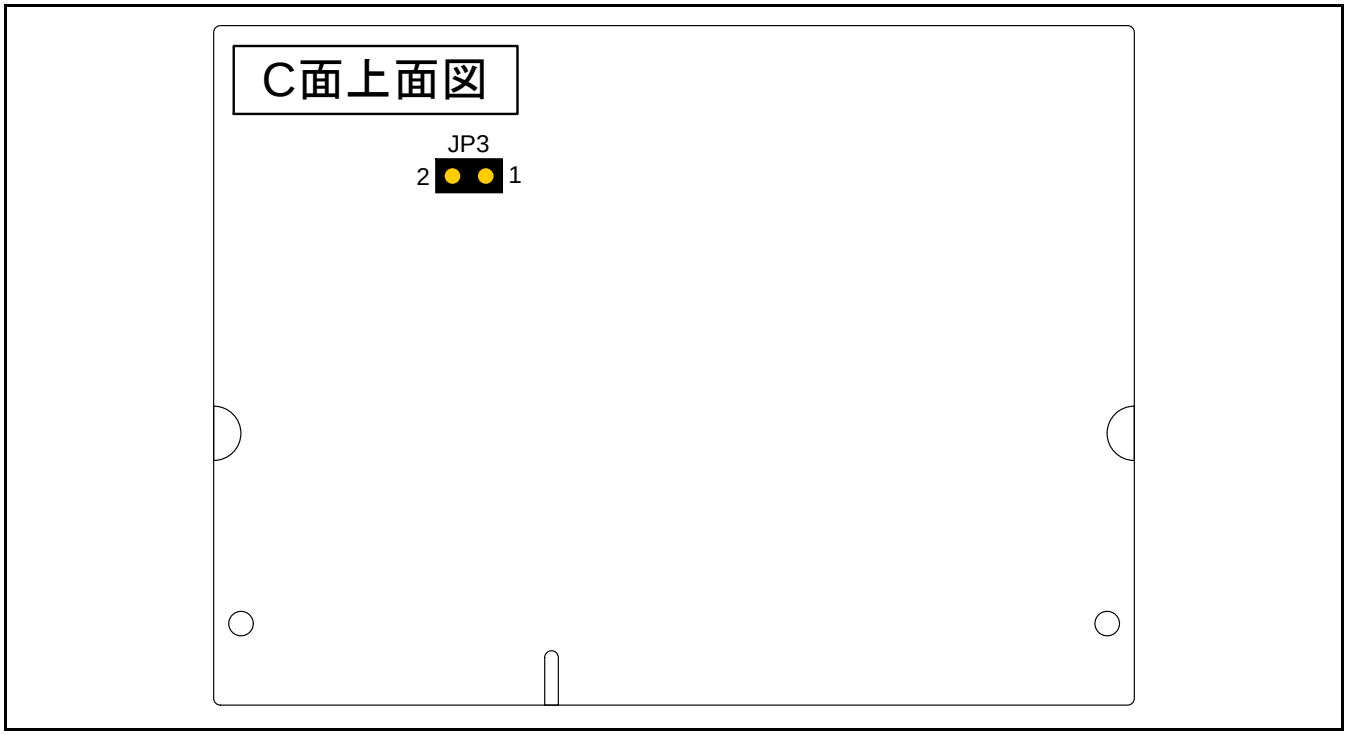


図 3.2.2　　RTK7921053C00000BE ジャンパ配置図

表 3.2.1　　VBUS 電源供給ジャンパ設定（JP3）

ジャンパ	設定	機能
JP3 USB ch0用	Short	USB ch0をホストモードで使用する（VBUS0電源を供給する）
	Open	USB ch0をファンクションモードで使用する（VBUS0電源を供給しない）

【注】　は初期設定を示します。
ジャンパの設定変更は、必ずボードの電源をオフにした状態で行ってください。

3.2.2　　スイッチ、LED 機能

RTK7921053C00000BE には、スイッチを 2 個、LED を 2 個実装しています。

図 3.2.3 に実装スイッチ、LED 配置図を、表 3.2.2 に実装スイッチ一覧を、表 3.2.3 にディップスイッチの機能説明を、表 3.2.4 に実装 LED 一覧を示します。

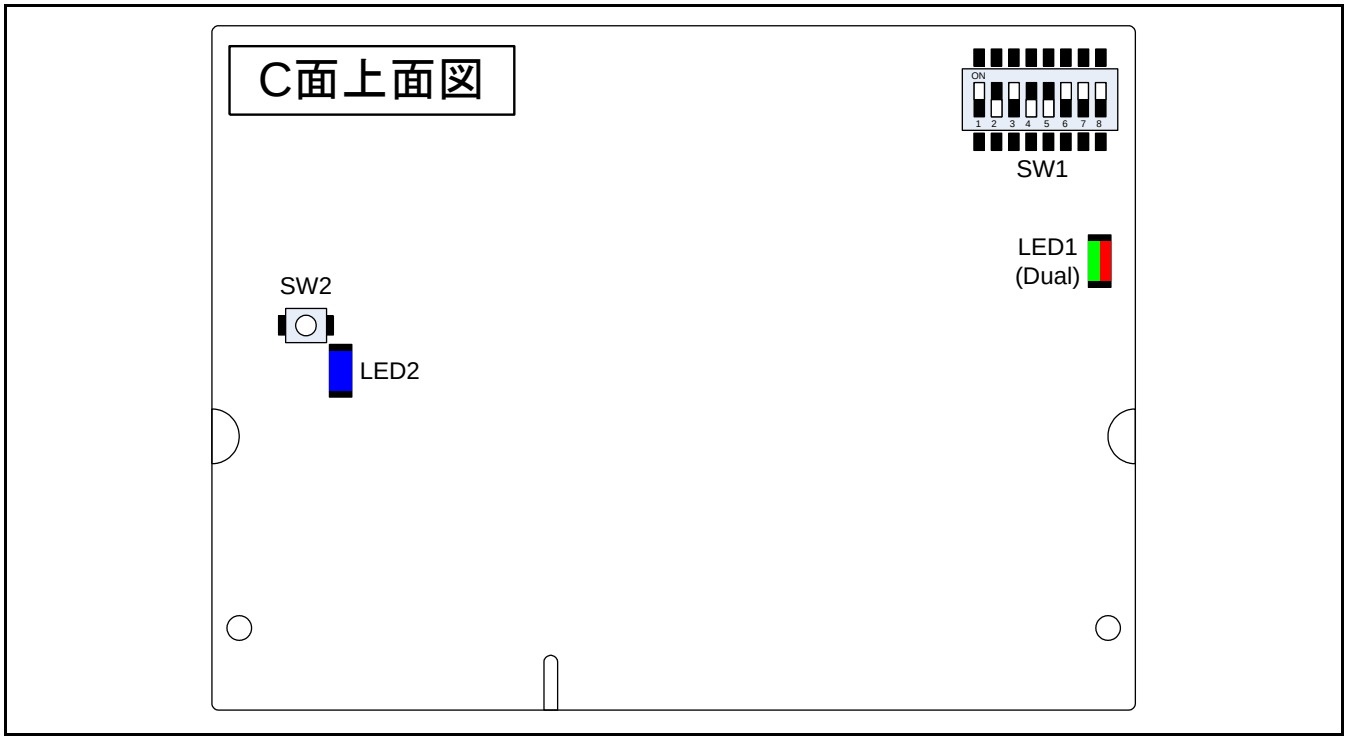


図 3.2.3　RTK7921053C00000BE 実装スイッチ、LED 配置図

表 3.2.2　RTK7921053C00000BE 実装スイッチ一覧表

番号	機能	備考
SW1	システム設定用ディップスイッチ	詳細は、表3.2.3を参照してください
SW2	リセットスイッチ	詳細は、2.8節を参照してください。

表 3.2.3　システム設定用ディップスイッチ機能説明（SW1）

番号	設定		機能
SW1-1 MD_CLKS	OFF	MD_CLKS=”H”	SSCG機能ON
	ON	MD_CLKS=”L”	SSCG機能OFF
SW1-2 MD_CLK	OFF	MD_CLK=”H”	EXTAL入力の入力周波数を20～24MHzに設定
	ON	MD_CLK=”L”	EXTAL入力の入力周波数を10～12MHzに設定（設定禁止）
SW1-3 MD_BOOT2	OFF	MD_BOOT2=”H”	ブートモード MD_BOOT[2:0] / ブートデバイス 0（B'000）：CS0空間に接続されたメモリ（バス幅16ビット）（設定禁止） 1（B'001）：eSD 2（B'010）：eMMC（設定禁止） 3（B'011）：SPIBSC空間に接続されたシリアルフラッシュメモリ（3.3V） 4（B'100）：SPIBSC空間に接続されたOctaFlash（1.8V） 5（B'101）：SPIBSC空間に接続されたHyperFlash（1.8V） 6（B'110）：OctaFlash空間に接続されたOctaFlash（1.8V） 7（B'111）：HyperFlash空間に接続されたHyperFlash（1.8V）
	ON	MD_BOOT2=”L”	
SW1-4 MD_BOOT1	OFF	MD_BOOT1=”H”	
	ON	MD_BOOT1=”L”	
SW1-5 MD_BOOT0	OFF	MD_BOOT0=”H”	
	ON	MD_BOOT0=”L”	
SW1-6 BSCANP	OFF	BSCANP=”H”	バウンダリスキャンモード
	ON	BSCANP=”L”	通常動作（CoreSightデバッグモード）
SW1-7 Vss1	OFF	Vss1=”H”	3.3V印可（設定禁止）
	ON	Vss1=”L”	GND結線
SW1-8 Vss2	OFF	Vss2=”H”	3.3V印可（設定禁止）
	ON	Vss2=”L”	GND結線

【注】　は初期設定を示します。

ディップスイッチの設定変更は、必ずボードの電源をオフにした状態で行ってください。

表 3.2.4　RTK7921053C00000BE 実装 LED 一覧表

番号	色	機能
LED1	赤	ユーザLED（P6_0が"H"出力時に点灯）
	緑	ユーザLED（PC_1が"H"出力時に点灯）
LED2	青	電源LED（5V電源供給時に点灯）

3.3　　外形寸法

図 3.3.1 に RTK7921053C00000BE C 面上面図の外形寸法図を示します。

＜C 面上面図＞　　単位：mm

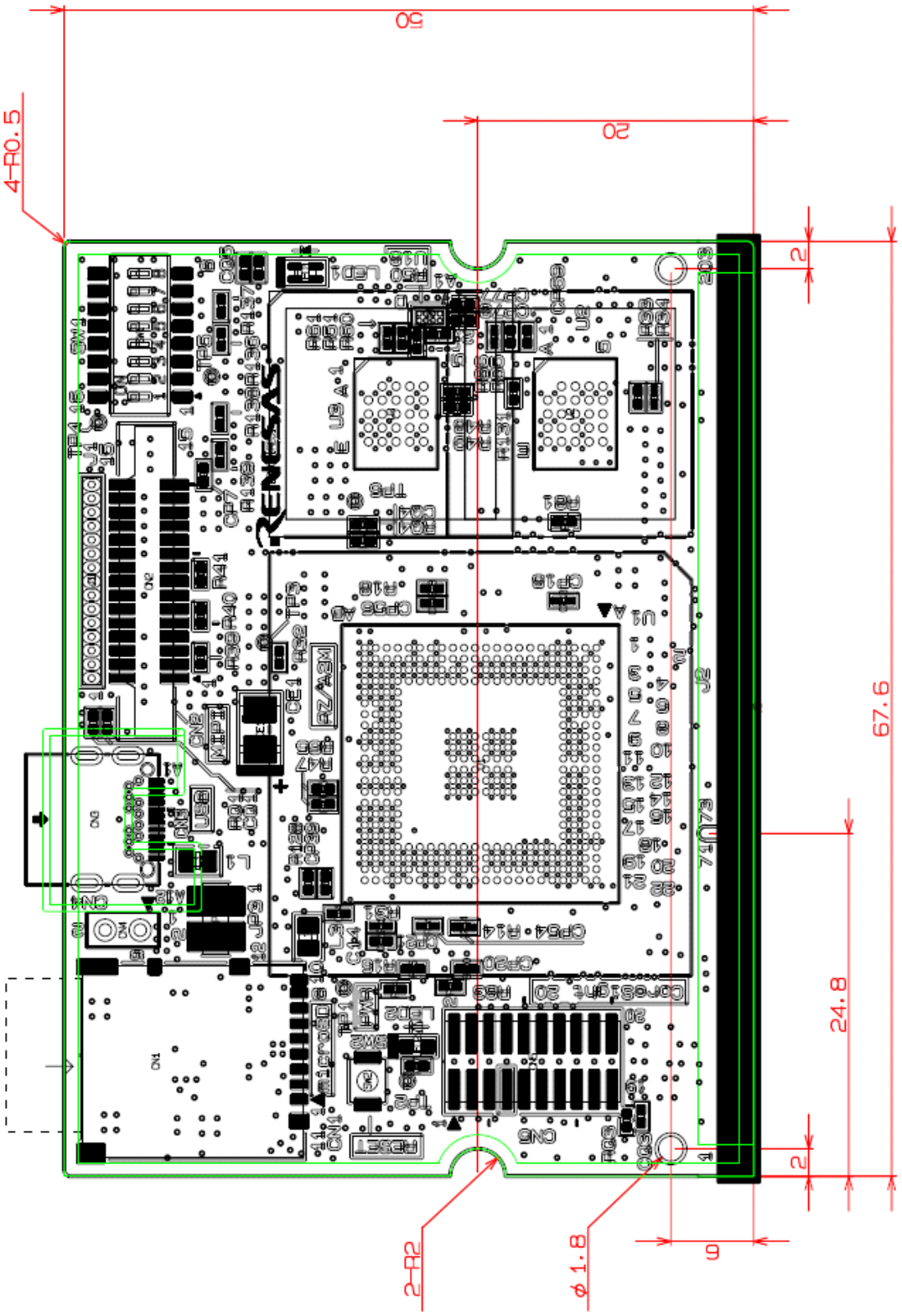


図 3.3.1　　RTK7921053C00000BE 外形寸法図（C 面上面図）

付録 1　RTK7921053C00000BE 接続図

RZ/A2M CPU board RTK7921053C00000BE SCHEMATICS (BGA324)

TITLE	PAGE
Index	1
RZ/A2M(Dedicate), RAM, ROM, USB, MIPI, microSD, Clock, Dip-SW	2
RZ/A2M(Multi purpose, Power)	3
Mating	4
Power	5
POR, UDI	6

Note:

Digital GND (GND)

Analog GND (AVss)

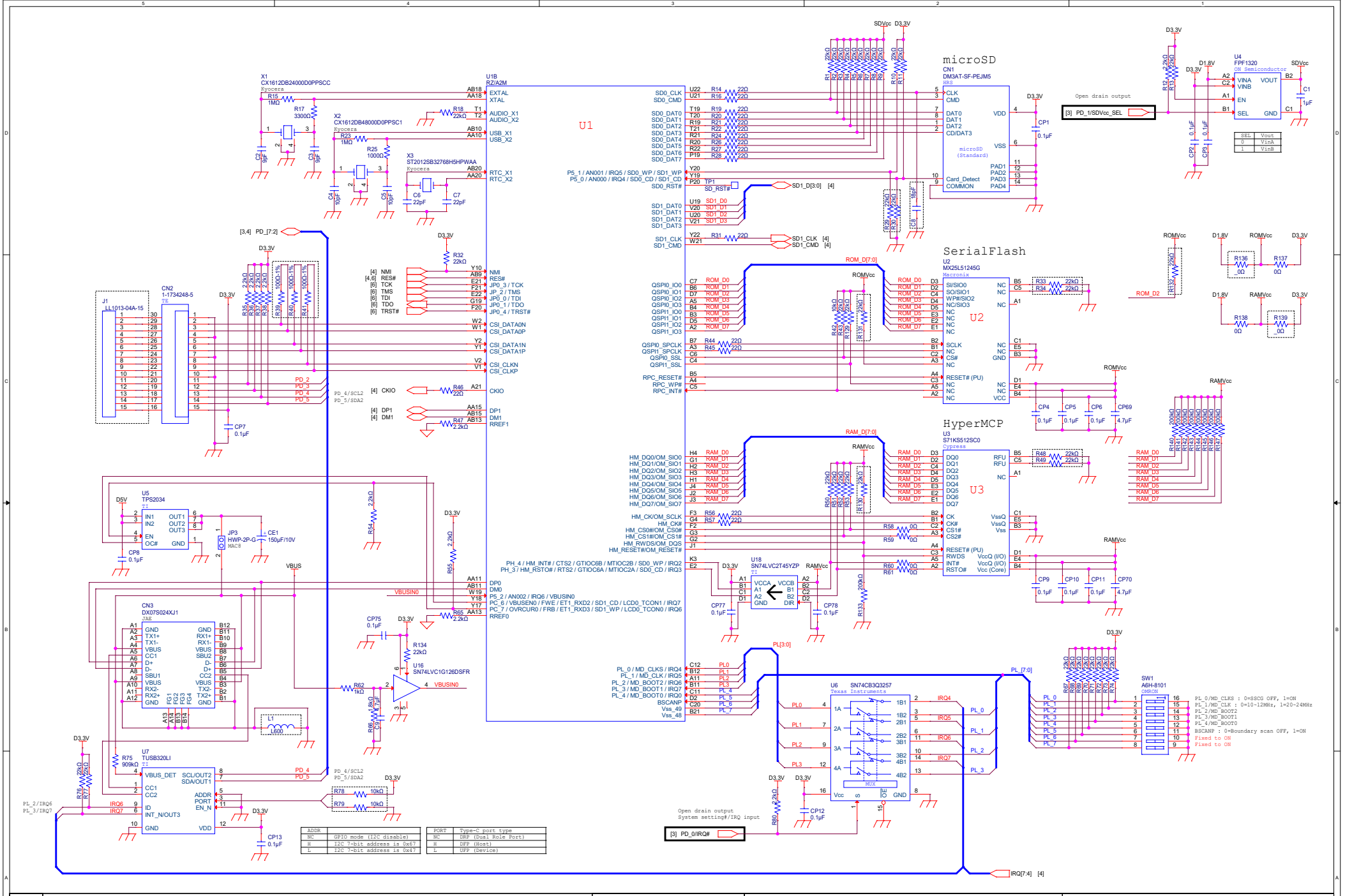
USB GND (UVss)

Not mounted

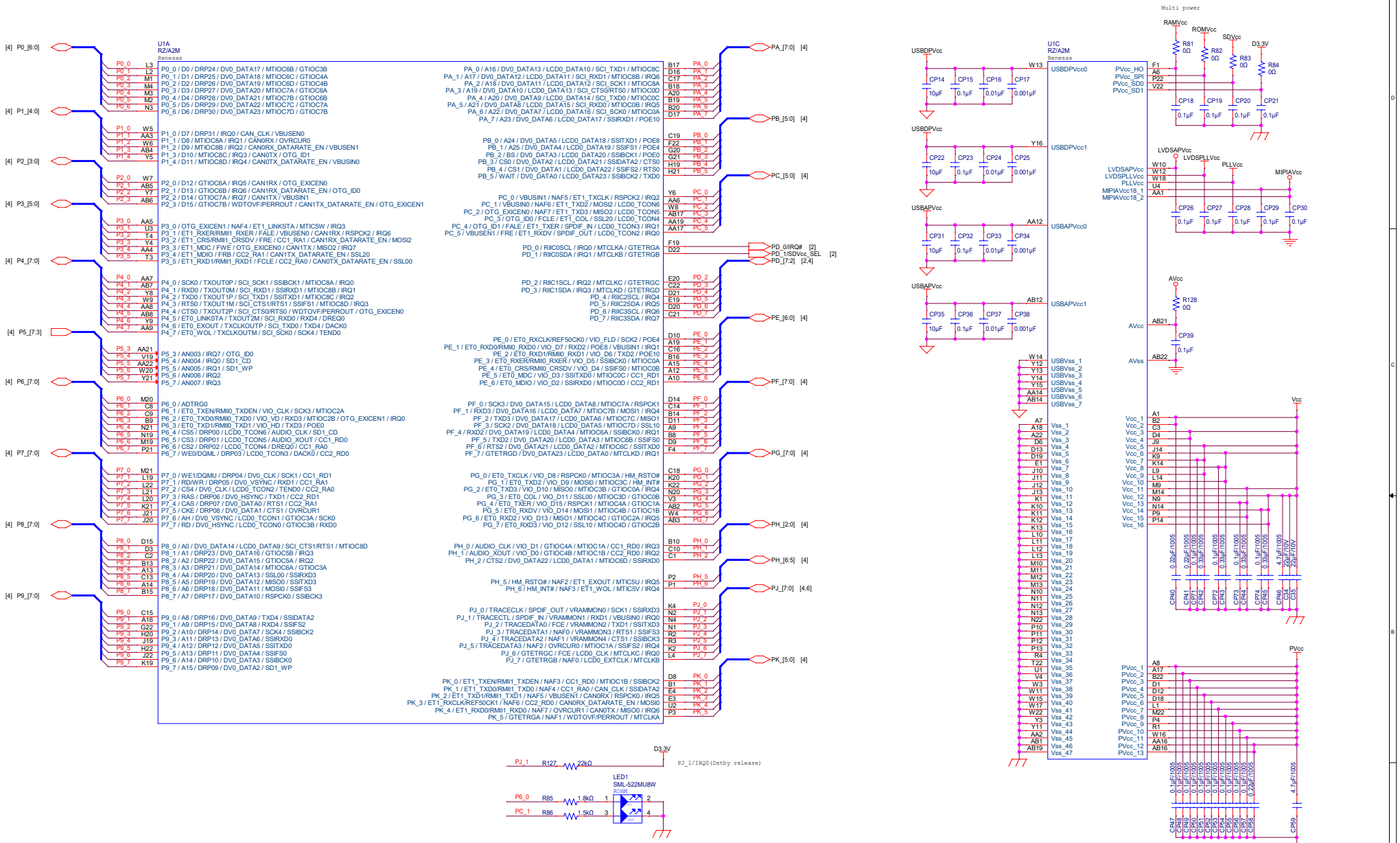
D5V = Digital 5V (System Power)
D3.3V = Digital 3.3V
A3.3V = Analog 3.3V
PVcc = 3.3V for RZ/A2M I/O
Vcc = 1.2V for RZ/A2M Core
AVcc = Analog 3.3V for RZ/A2M
PLLVcc = Analog 1.2V for RZ/A2M PLL
USBAPVcc = Analog 3.3V for RZ/A2M USB
USBDPVcc = Digital 3.3V for RZ/A2M USB
LVDSAPVcc = Analog 3.3V for RZ/A2M LVDS

R = Fixed Resistors
RA = Resistor Array
C = Ceramic Caps
CE = Tantalum Electrolytic Caps
CP = Decoupling Caps

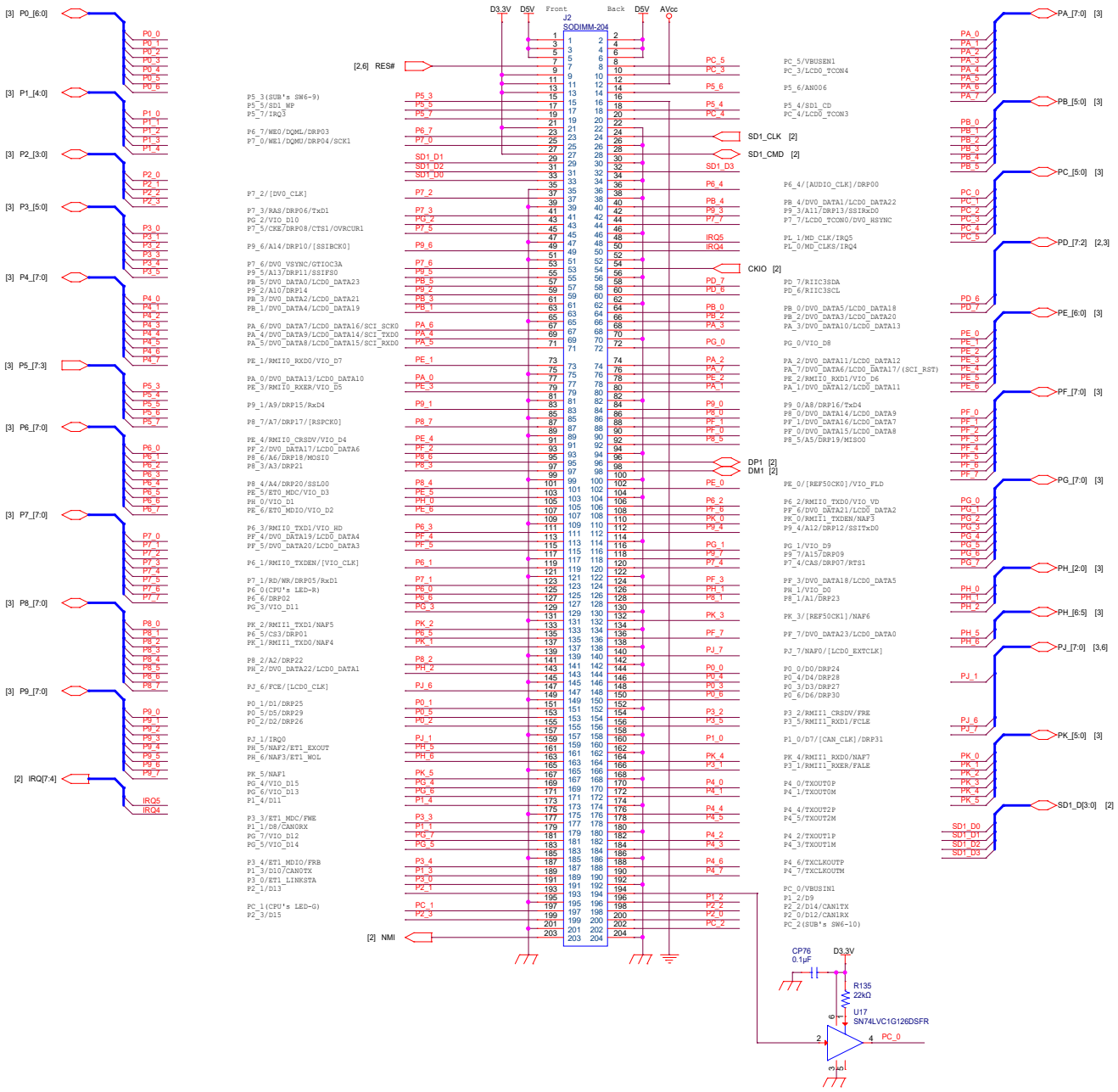
CHANGE		SCALE		Renesas Electronics Corporation.				RZ/A2M CPU board
				DRAWN	CHECKED	DESIGNED	APPROVED	INDEX (1 / 6)
		DATE	19-09-10					R20UT4394EJ0400



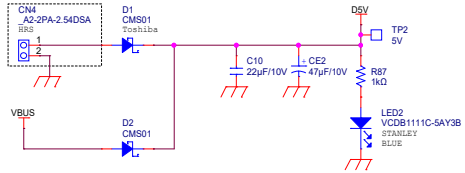
CHANGE		Renesas Electronics Corporation.				RZ/A2M CPU board
		DRAWN	CHECKED	DESIGNED	APPROVED	RZ/A2M(Dedicated)
SCALE						R20UT4394EJ0400
DATE	19-09-10					(2 / 6)



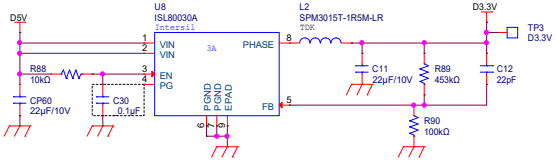
CHANGE			Renesas Electronics Corporation.		RZ/A2M CPU board
			DRAWN	CHECKED / DESIGNED / APPROVED	RZ/A2M(Multi purpose & Power)
		SCALE			R20UT4394EJ0400
		DATE	19-09-10		(3 / 6)

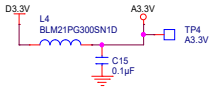


CHANGE			Renesas Electronics Corporation.		RZ/A2M CPU board
			DRAWN	CHECKED / DESIGNED / APPROVED	SODIMM Connector
		SCALE			R20UT4394EJ0400
		DATE	19-09-10		(4 / 6)

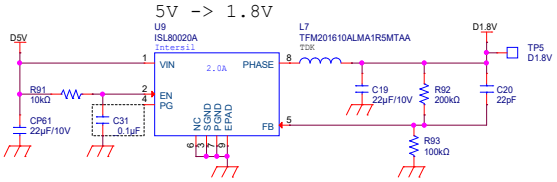


5V -> 3.3V

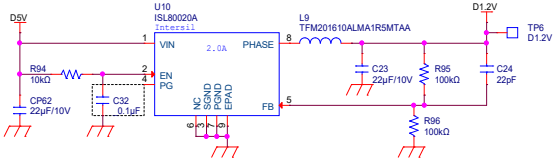




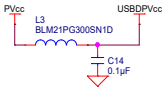
5V -> 1.8V



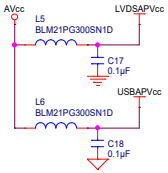
5V -> 1.2V



/* PVcc-300mA */

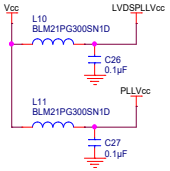


/* AVcc-44mA */

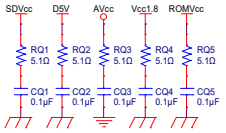


/* MIPIAVcc18-6mA */

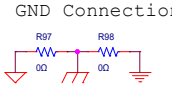
/* Vcc-1.6A */



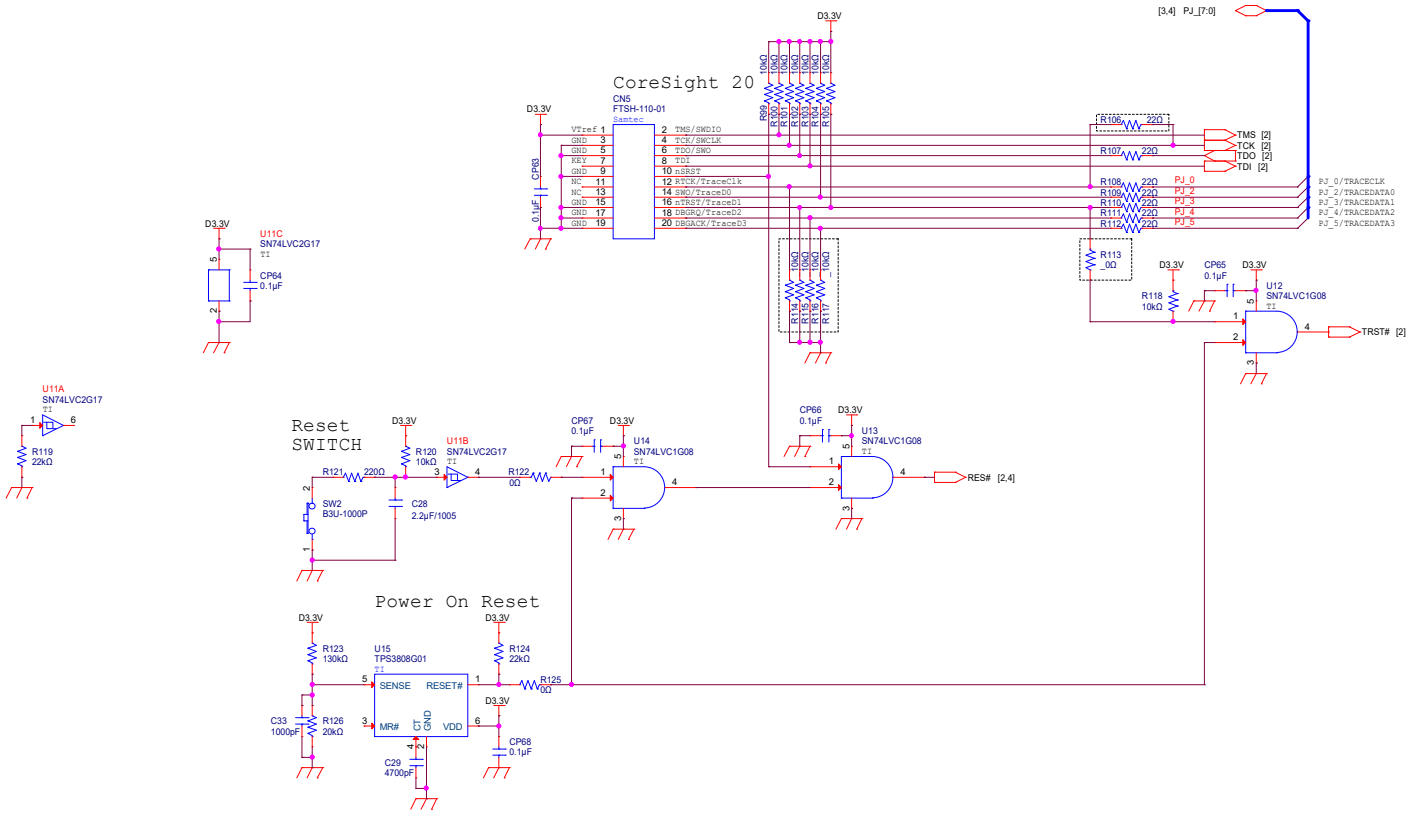
Anti-resonant circuit



GND Connection

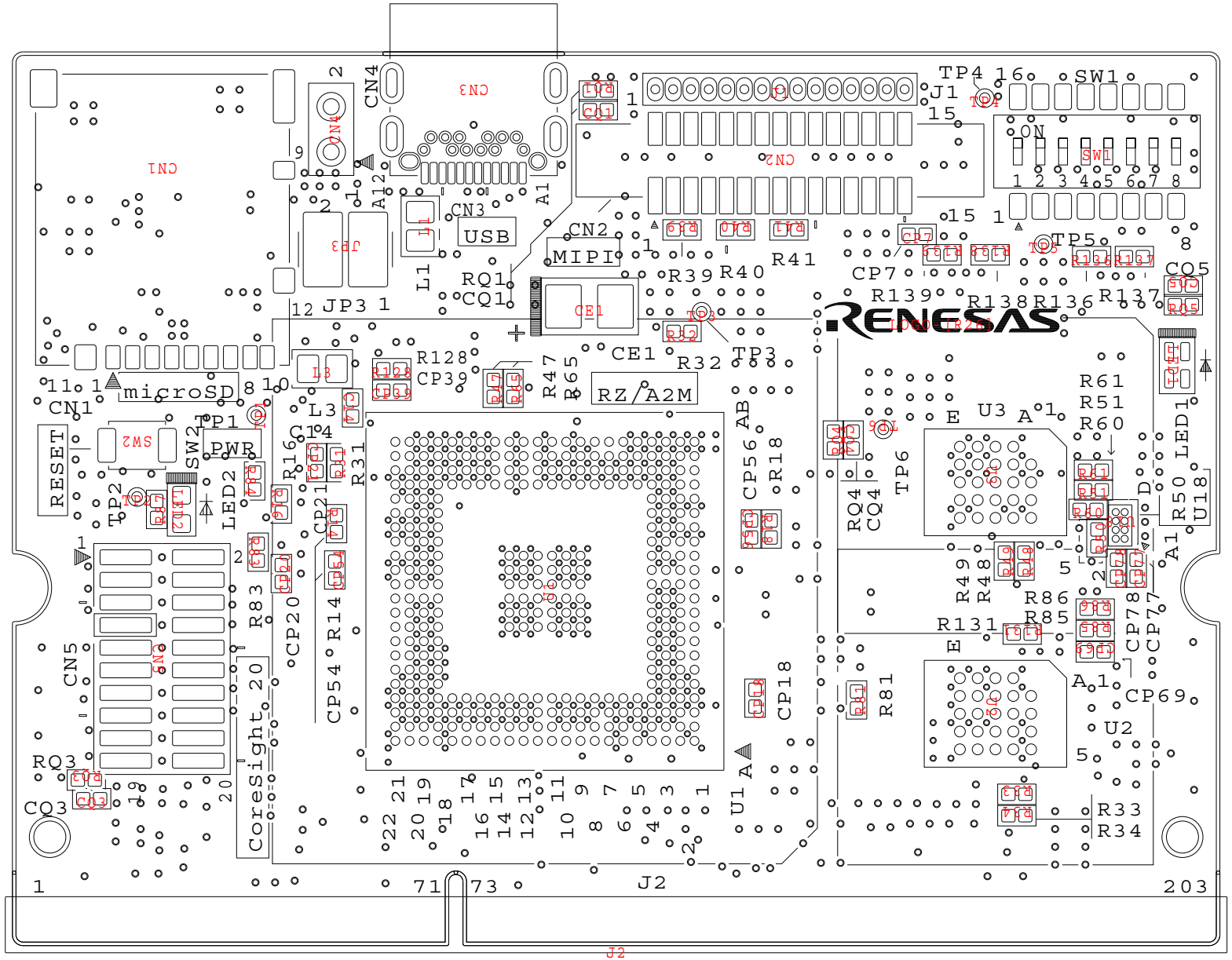


CHANGE			Renesas Electronics Corporation.				RZ/A2M CPU board
			DRAWN	CHECKED	DESIGNED	APPROVED	Power
		SCALE					R20UT4394EJ0400
		DATE	19-09-10				(5 / 6)

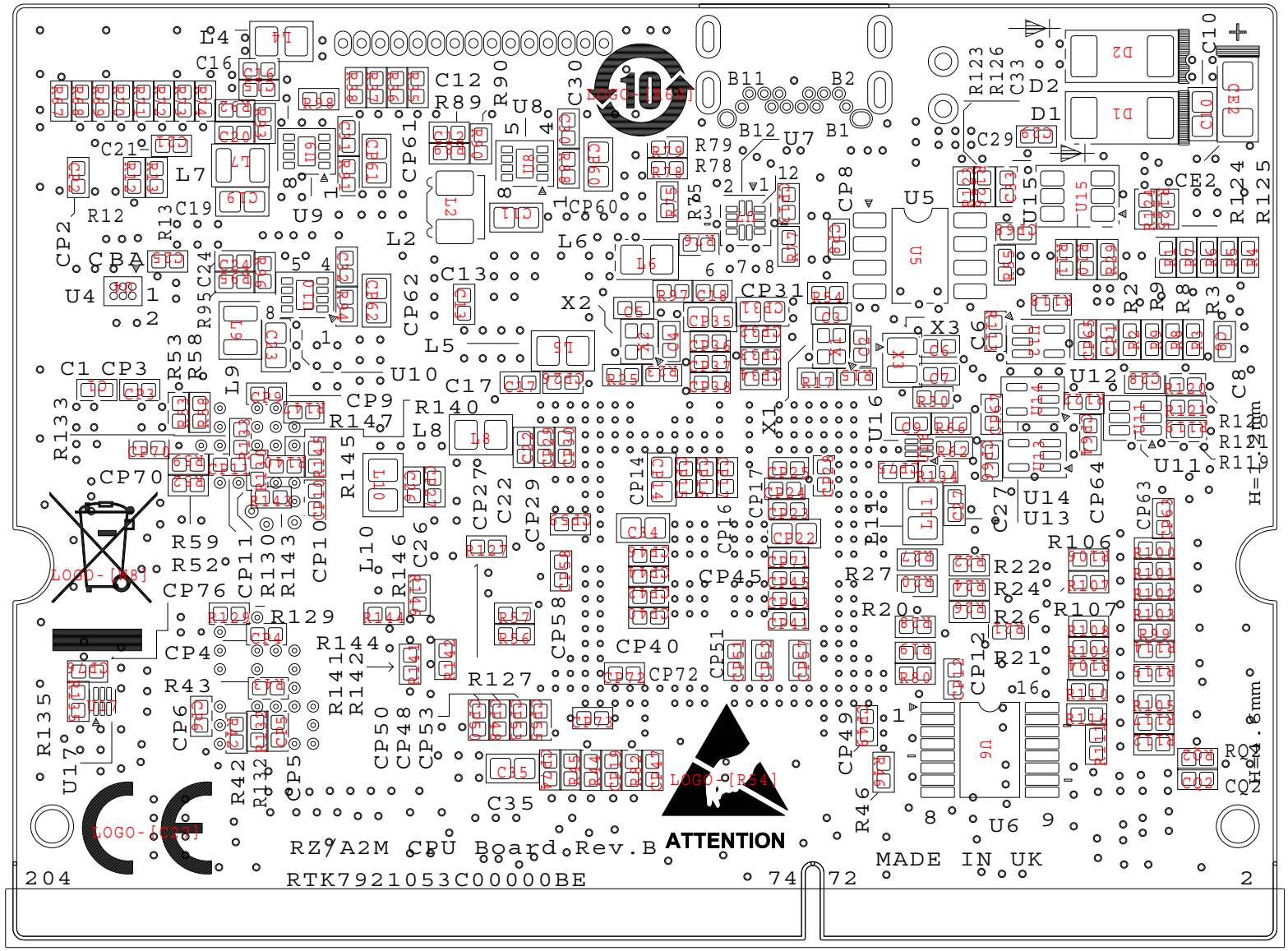


CHANGE			Renesas Electronics Corporation.				RZ/A2M CPU board
			DRAWN	CHECKED	DESIGNED	APPROVED	POR, UDI
		SCALE					R20UT4394EJ0400
		DATE	19-09-10				(6 / 6)

付録 2　RTK7921053C00000BE 実装図



CN1
CN2
CN3
CN4
CN5
JP3
JP1
JP2
USB
MIPI
RZ/A2M
microSD
RESET
PWR
LED1
LED2
CoreSight 20
J1
J2
SW1
SW2
TP1
TP2
TP3
TP4
TP5
TP6
U1
U2
U3
U18
CE1
CP7
CP18
CP20
CP21
CP39
CP54
CP56
CP69
CP77
CP78
CQ1
CQ3
CQ4
CQ5
RQ1
RQ3
RQ4
R128
R139
R138
R136
R137
R41
R39
R40
R47
R65
R32
R61
R51
R60
R50
R49
R48
R86
R85
R131
R81
R33
R34
R83
R14
R16
R31
L1
L3
C14
A1
A12
1
71
73
203


ATTENTION
MADE IN UK
RZ/A2M CPU Board Rev.B
RTK7921053C00000BE

改訂記録	RZ/A2M CPU ボード RTK7921053C00000BE ユーザーズマニュアル

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2018.10.11	―	初版発行
1.10	2019.04.08	付録 1	RTK7921053C00000BE 接続図を更新
1.20	2019.07.17	―	HM_INT#および HM_RSTO#端子を未使用化
		2-6	・表 2.2.5　E2 ピン
		2-8	・表 2.2.7　K3 ピン
		2-17	・図 2.3.2
		付録 1	・接続図
		―	誤記修正
2.00	2020.01.31	全体	シルク図　更新
		1-4	図 1.2　更新
		2-2	表 2.2.1　修正（A6 ピン：備考）
		2-6	表 2.2.5　修正（E2 ピン：端子機能、説明）
		2-6	表 2.2.5　修正（F1 ピン：備考）
		2-8	表 2.2.7　修正（K3 ピン：端子機能、説明）
		2-16	2.3.2　本文修正（JP1 関連文を削除）
		2-16	図 2.3.1　修正（JP1 を削除、ROMVcc を 3.3V に変更）
		2-16	表 2.3.2　削除
		2-17	2.3.3　本文修正（JP2 関連文を削除）
		2-17	図 2.3.2　修正 （JP2 を削除、RAMVcc を 1.8V に変更、 HM_DQ[7:0]端子にプルアップ抵抗を追加、 HM_RWDS 端子にプルダウン抵抗を追加、 HM_INT#, HM_RSTO#端子にレベルシフタを挿入）
		2-17	表 2.3.4　削除
		2-18	図 2.4.1　修正（VBUSIN0 端子にバッファを挿入）
		2-24	図 2.9.1　修正（JP1, JP2 を削除）
		2-26	図 2.11.1　修正（SD0_CD, SD0_WP 端子のプルダウン抵抗を未実装に変更）
		3-12	図 3.2.1　修正（JP1, JP2 を削除）
		3-13	3.2.1　本文修正（JP1, JP2 関連文を削除）
		3-13	図 3.2.2　修正（JP1, JP2 を削除）
		3-13	表 3.2.1　削除
		付録 1	RTK7921053C00000BE 接続図　更新
		付録 2	RTK7921053C00000BE 実装図　更新

RZ/A2M CPU ボード　RTK7921053C00000BE　ユーザーズマニュアル

発行年月日	2018 年 10 月 11 日	Rev.1.00
	2019 年　4 月　8 日	Rev.1.10
	2019 年　7 月 17 日	Rev.1.20
	2020 年　1 月 31 日	Rev.2.00

発行　ルネサス エレクトロニクス株式会社
〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

RZ/A2M CPU ボード
RTK7921053C00000BE
ユーザーズマニュアル

ルネサス エレクトロニクス株式会社

R20UT4397JJ0200