

R2A20118ASP

R03DS0002JJ0200

Rev.2.00

2015.09.25

臨界モードインターリーブ PFC コントロール IC

概要

R2A20118A は力率改善 (PFC) ブーストコンバータコントロール IC です。

従来品 R2A20117 をベースに OVP2, ブラウンアウトの保護機能を追加した製品です。

R2A20118A の PFC 制御は臨界モードのゼロカレントスイッチングによる高効率・低スイッチングノイズを実現します。

インターリーブ機能は, 2 系統のブーストコンバータを 180°位相シフトさせることにより, 従来, 連続モードが適した電力範囲もカバーし, 高効率・低スイッチングノイズと共に入出力のリプル電流を低減します。

R2A20118A はフィードバックループ断線検出, 2 モード過電圧保護, 第二系統 OVP (OVP2), 過電流保護, 異常負荷時タイマラッチ保護, ZCD 信号オープン検出機能を内蔵し, 少ない外付け部品で高信頼度の電源システムを構成できます。

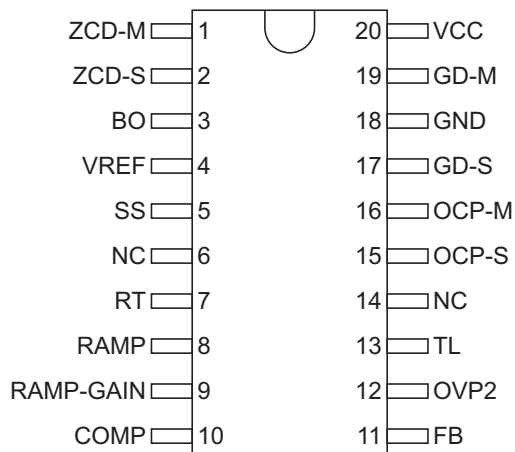
特長

- 絶対最大定格
 - 電源電圧 V_{CC} : 24V
 - 接合温度 T_j : -40 ~ +150°C
- 電気的特性
 - VREF 出力電圧 V_{REF} : 5.0V $\pm$ 1.5%
 - UVLO 動作開始電圧 V_{UVLH} : 10.5V $\pm$ 0.7V
 - UVLO 動作停止電圧 V_{UVLL} : 9.3V $\pm$ 0.5V
 - UVLO ヒステリシス電圧 H_{YSUVL} : 1.2V $\pm$ 0.5V
- 機能
 - 臨界モードブーストコンバータコントロール
 - インターリーブコントロール
 - ブラウンアウト機能
 - 2 モード過電圧保護と OVP2
 - モード 1: 負荷急変時の電圧上昇を防止する, ダイナミック OVP
 - モード 2: 定常時の過電圧を防止する, スタティック OVP
 - OVP2: 独立ピンとして PFC 電圧の過電圧を防止する, OVP2
 - フィードバックループ断線検出
 - スレーブ ZCD 信号オープン検出
 - RAMP 充電電流調節機能
 - マスタ, スレーブ独立過電流保護
 - 異常負荷時タイマラッチ保護
 - 280 μ s リスタートタイマ
 - エラールンプの基準電圧に対してのソフトスタート機能
 - パッケージ: Pb フリー-SOP-20

発注情報

発注型名	パッケージ名称	パッケージコード	パッケージ略称	テーピング略称 (数量)
R2A20118ASPW0	FP-20DAV	PRSP0020DD-B	SP	W (2,000 個/リール)

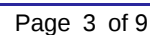
ピン配置



(上面図)

ピン機能

ピン No.	ピン名	入出力端子区分	機能
1	ZCD-M	Input	マスタコンバータゼロ電流検出入力端子
2	ZCD-S	Input	スレーブコンバータゼロ電流検出入力端子
3	BO	Input	ブラウンアウト入力端子
4	VREF	Output	基準電圧出力端子
5	SS	Output	ソフトスタート時間設定用容量接続端子
6	NC	—	オープン端子
7	RT	Input/Output	クロック周波数設定用タイミング抵抗接続端子
8	RAMP	Input/Output	RAMP 波形設定用容量接続端子
9	RAMP-GAIN	Input	RAMP 充電電流調節機能設定端子
10	COMP	Output	エラーアンプ出力端子
11	FB	Input	エラーアンプ入力端子
12	OVP2	Input	過電圧検出入力端子
13	TL	Output	過電流タイマラッチ用容量接続端子
14	NC	—	オープン端子
15	OCP-S	Input	スレーブコンバータ用過電流検出入力端子
16	OCP-M	Input	マスタコンバータ用過電流検出入力端子
17	GD-S	Output	スレーブコンバータ用パワーMOSFET ゲート駆動出力端子
18	GND	—	接地端子
19	GD-M	Output	マスタコンバータ用パワーMOSFET ゲート駆動出力端子
20	VCC	Input	電源電圧入力端子



絶対最大定格

(Ta = 25°C)

項目	記号	定格値	単位	注
電源電圧	VCC	-0.3 ~ 24	V	
GD 端子ピーク電流	l _{pk-gd}	-300 +1200	mA	3
GD 端子 DC 電流	l _{dc-gd}	-15 +60	mA	
ZCD 端子電流	l _{zcd}	+3 -3	mA	
BO 端子電流	l _{bom}	200	μA	
RT 端子電流	l _{rt}	-200	μA	
Vref 端子電流	l _{ref}	-5	mA	
Vref 端子容量	C _{ref min}	1000	pF	
	C _{ref max}	1	μF	
COMP 端子電流	l _{comp}	±1	mA	
端子電圧	V _{t-group1}	-0.3 ~ V _{cc}	V	4
	V _{t-group2}	-0.3 ~ V _{ref}	V	5
Vref 端子電圧	V _{t-ref}	-0.3 ~ V _{ref} + 0.3	V	
OCP 端子電圧	V _{t-ocp}	*-1 ~ V _{ref}	V	6
許容消費電力	P _t	1	W	7
動作周囲温度	T _{a-opr}	-40 ~ +125	°C	
接合温度	T _j	-40 ~ +150	°C	8
保存温度	T _{stg}	-55 ~ +150	°C	

- 【注】
1. 定格電圧は、GND 端子を基準とします。
 2. 定格電流は、IC に流れ込む方向を(+), 吐き出す方向を(-)とします。
 3. 容量性負荷を駆動する際の過渡的な電流です。
 4. 以下の端子についての定格電圧です。
NC
 5. 以下の端子についての定格電圧です。
FB, OVP2, RT, TL, RAMP-GAIN, SS, RAMP
 6. 負電圧の値はピーク電圧です。負の DC 電圧を印加しないでください。
 7. $\theta_{ja} = 120^{\circ}\text{C/W}$
この値は 40×40 (厚み: 1.6mm) [mm²], 配線密度 10%のガラスエポキシ基板に実装時のものです。
 8. 絶対最大定格を超えるストレスは製品に致命的なダメージを与えることがあります。
これはストレスの定格のみを示しており、推奨する動作周囲温度範囲を超える状態での本製品の機能動作は含まれていません。
絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

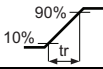
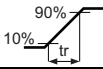
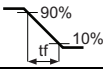
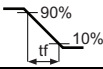
電気的特性

(Ta = 25°C, VCC = 12 V, RT = 33 kΩ, BO = 5 V, OCP = TL = OVP2 = GND, CRAMP = 820 pF, FB = COMP, RAMP-GAIN = OPEN)

項目		記号	Min	Typ	Max	単位	測定条件
Supply	UVLO turn-on threshold	Vuvlh	9.8	10.5	11.2	V	
	UVLO turn-off threshold	Vuvll	8.8	9.3	9.8	V	
	UVLO hysteresis	Hysuwl	0.7	1.2	1.7	V	
	Standby current	Istby	—	85	170	μA	VCC = 8.9 V
	Operating current	Icc	—	4.2	6.3	mA	FB: Open
Brownout	BO threshold voltage	Vbo	1.33	1.40	1.47	V	
	BO pin hysteresis current	Ibo	6.7	7.5	8.3	μA	BO = 1 V
VREF	Output voltage	Vref	4.925	5.00	5.075	V	Isource = -1 mA
	Line regulation	Vref-line	—	5	20	mV	Isource = -1 mA Vcc = 10 V to 24 V
	Load regulation	Vref-load	—	5	20	mV	Isource = -1 mA to -5 mA
	Temperature stability	dVref	—	±80	—	ppm/°C	Ta = -40 to 125°C *1
Error amplifier	Feedback voltage	Vfb	2.452	2.49	2.528	V	FB-COMP short
	Input bias current	Ifb	-0.5	-0.3	-0.1	μA	Measured pin: FB FB = 3 V *1
	Open loop gain	Av	—	60	—	dB	*1
	Upper clamp voltage	Vclamp-comp	4.0	4.3	—	V	FB = 2.0 V COMP: Open
	Low voltage	VI-comp	—	0.1	0.3	V	FB = 3.0 V COMP: Open
	Source current	Isrc-comp	—	-120	—	μA	FB = 1.5 V COMP = 2.5 V
	Sink current	Isnk-comp	—	330	—	μA	FB = 3.5 V COMP = 2.5 V
	Transconductance	gm	120	200	290	μs	FB = 2.45V ↔ 2.55 V COMP = 2.5 V
RAMP	RAMP charge current 1	Ic-ramp1	72	80	88	μA	RAMP = 0 V to 3 V RAMP-GAIN = GND
	RAMP charge current 2	Ic-ramp2	288	320	352	μA	RAMP = 0 V to 3 V
	RAMP discharge current	Id-ramp	7	15	29	mA	FB = 3 V RAMP = 1 V
	Low voltage	VI-ramp	—	17	200	mV	FB = 3 V Isink = 100 μA
RAMP gain control	Threshold voltage	Vth-ramp_gain	1.5	2.5	3.5	V	Measured pin RAMP-GAIN
	Input bias current	I _{ramp_gain}	-14	-10	-6	μA	RAMP-GAIN = 3.5 V
	AC detect low threshold voltage	Vac-lo	2.9	3.2	3.5	V	Measured pin BO
	AC detect hysteresis	Hys-ac	350	390	430	mV	Measured pin BO

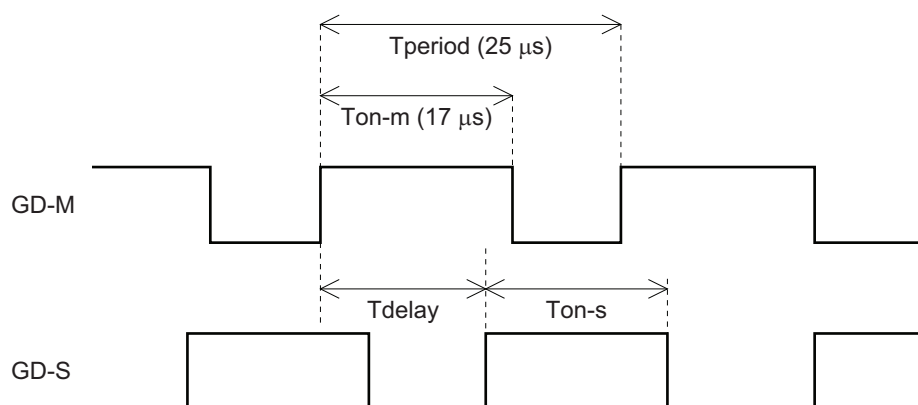
【注】 *1 Design spec

(Ta = 25°C, VCC = 12 V, RT = 33 kΩ, BO = 5 V, OCP = TL = OVP2 = GND, CRAMP = 820 pF, FB = COMP, RAMP-GAIN = OPEN)

項目		記号	Min	Typ	Max	単位	測定条件
Slave control	Phase delay	Phase	160	180	200	deg	*1, *2
	On time ratio	Ton-ratio	0	—	5	%	*1, *2
Gate drive	Master gate drive rise time	tr-gdm	—	20	100	ns	CL = 100 pF 
	Slave gate drive rise time	tr-gds	—	20	100	ns	CL = 100 pF 
	Master gate drive fall time	tf-gdm	—	5	30	ns	CL = 100 pF 
	Slave gate drive fall time	tf-gds	—	5	30	ns	CL = 100 pF 
	Master gate drive low voltage	Vol1-gdm	—	0.02	0.1	V	Isink = 2 mA
		Vol2-gdm	—	0.01	0.2	V	Isink = 1 mA, VCC = 5 V
	Master gate drive high voltage	Voh-gdm	11.5	11.9	—	V	Isource = −2 mA *1
	Slave gate drive low voltage	Vol1-gds	—	0.02	0.1	V	Isink = 2 mA
		Vol2-gds	—	0.01	0.2	V	Isink = 1 mA, VCC = 5 V
Slave gate drive high voltage	Voh-gds	11.5	11.9	—	V	Isource = −2 mA *1	
Over current protection	OCP threshold voltage	Vocp	0.27	0.30	0.33	V	
Over voltage protection	Dynamic OVP threshold voltage	Vdovp	VFB× 1.035	VFB× 1.050	VFB× 1.065	V	COMP = 2.5 V
	Static OVP threshold voltage	Vsovp1	VFB× 1.075	VFB× 1.090	VFB× 1.105	V	COMP = 2.5 V
	Static OVP hysteresis	Hys-sovp1	50	100	150	mV	COMP = 2.5 V
	FB Low detect threshold voltage	Vfblow	0.45	0.50	0.55	V	COMP = 2.5 V
	FB Low detect hysteresis	Hysfblow	0.16	0.20	0.24	V	COMP = 2.5 V
	OVP2 threshold voltage	Vovp2	2.670	2.725	2.780	V	Measured pin: OVP2
	OVP2 pin input bias current	Iovp2	−0.5	−0.3	−0.1	μA	Measured pin: OVP2 OVP2 = 3 V *1

【注】 *1 Design spec

*2



$$\text{Phase} = \frac{T_{delay}}{T_{period}} \times 360 [\text{deg}]$$

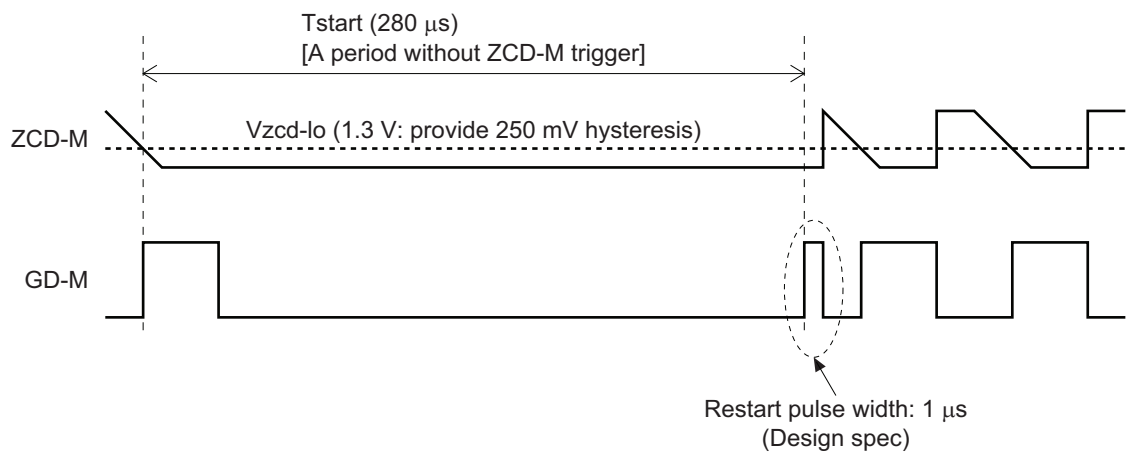
$$\text{Ton-ratio} = \left(1 - \frac{T_{on-s}}{T_{on-m}}\right) \times 100 [\%]$$

($T_a = 25^\circ\text{C}$, $V_{CC} = 12\text{ V}$, $R_T = 33\text{ k}\Omega$, $BO = 5\text{ V}$, $OC_P = TL = OVP2 = GND$, $CRAMP = 820\text{ pF}$, $FB = COMP$, $RAMP-GAIN = OPEN$)

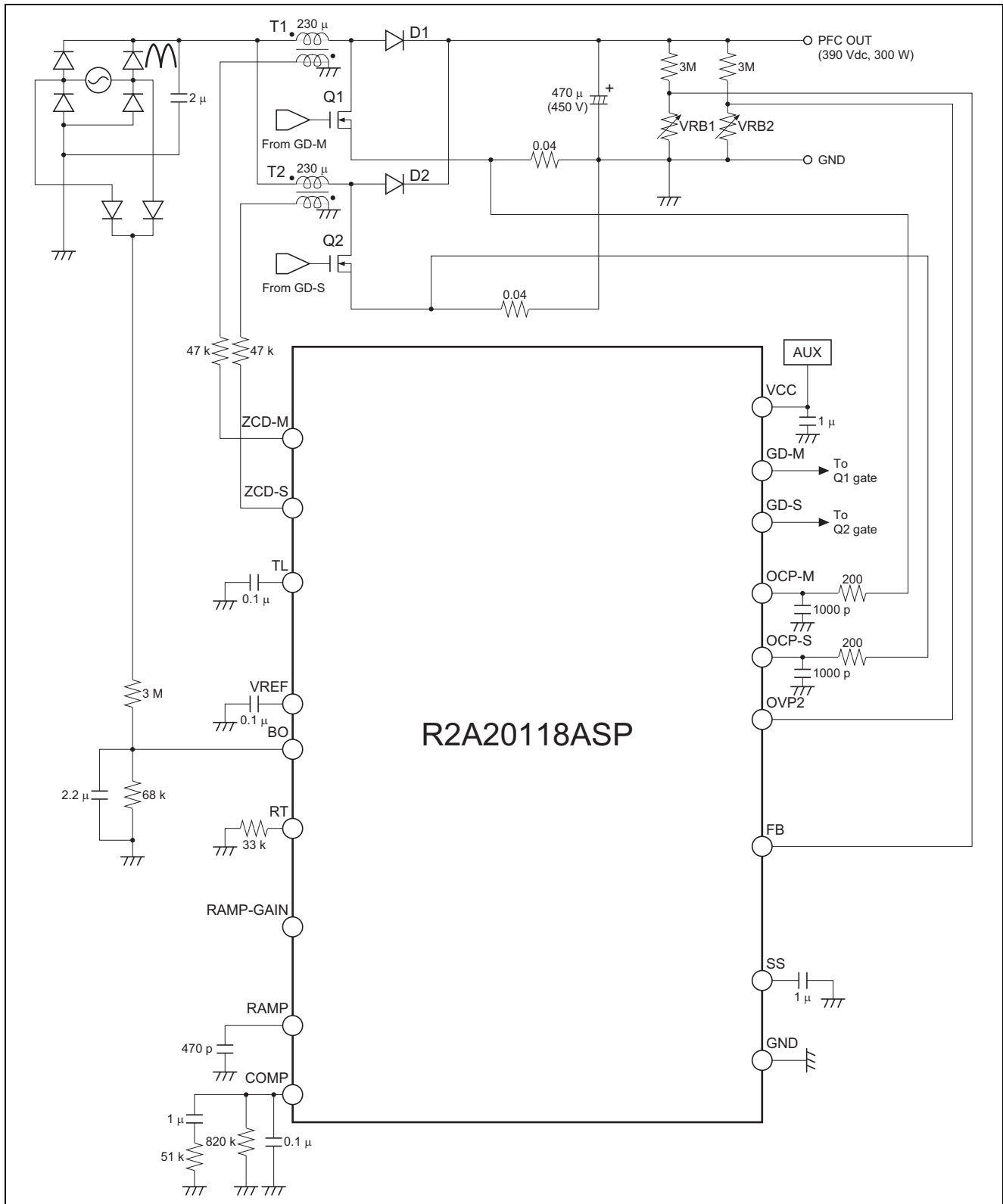
項目		記号	Min	Typ	Max	単位	測定条件
Zero current detector	Upper clamp voltage	Vzcdh	4.0	4.5	5.0	V	I _{source} = -3 mA
	Lower clamp voltage	Vzcdl	-0.5	-0.1	0.4	V	I _{sink} = 3 mA
	ZCD low threshold voltage	Vzcd-lo	0.9	1.3	1.6	V	*1
	ZCD hysteresis	Hysgcd	130	250	360	mV	*1
	Input bias current	Izcd	-14	-10	-6	μA	$1.2\text{ V} < V_{zcd} < 2.5\text{ V}$
ZCD open detector	Slave ZCD open detect delay time	tzcds	—	100	—	ms	ZCD-S: Open Gate drive 10 kHz *1
Soft start	Charge current	Ic-ss	-14	-10	-6	μA	SS = 2 V
Timer latch for overcurrent	Charge current	Ic-tl	-4.8	-3.2	-1.2	μA	TL = 2 V OCP-M = 0.5 V
	Discharge current	Id-tl	1.2	3.2	4.8	μA	TL = 2 V
	Threshold voltage	Vtl	2.88	3.2	3.52	V	
Restart	Restart time delay	Tstart	210	280	350	μs	ZCD-M = 10 k Ω ZCD-S = 10 k Ω *2

【注】 *1 Design spec

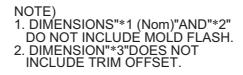
*2



周边回路例



JEITA Package Code	RENESAS Code	Previous Code	MASS[Typ.]
P-SOP20-5.5x12.6-1.27	PRSP0020DD-B	FP-20DAV	0.31g



Reference Symbol	Dimension in Millimeters		
	Min	Nom	Max
D	—	12.60	13.0
E	—	5.50	—
A ₂	—	—	—
A ₁	0.00	0.10	0.20
A	—	—	2.20
b _p	0.34	0.40	0.46
b ₁	—	—	—
c	0.15	0.20	0.25
c ₁	—	—	—
θ	0°	—	8°
H _E	7.50	7.80	8.00
Ⓔ	—	1.27	—
x	—	—	0.12
y	—	—	0.15
Z	—	—	0.80
L	0.50	0.70	0.90
L ₁	—	1.15	—

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したものです。誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、
各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、
家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、
防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口： <http://japan.renesas.com/contact/>