

## RL78/G14

### タイマ RJ を起動要因とした A/D コンバータ (SNOOZE モード)

#### CC-RL

#### 要旨

本アプリケーションノートでは、16 ビットカウンタのタイマ RJ を起動要因とした A/D コンバータ (SNOOZE モード) の使用方法を説明します。SNOOZE モードの使用によって CPU を起動させずに A/D 変換を行うことができます。変換した値は内蔵 RAM に格納され、最新の 10 回の A/D 変換値を保持します。

#### 対象デバイス

RL78/G14

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様にあわせて変更し、十分評価してください。

## 目次

1. 仕様	3
2. 動作確認条件	5
3. 関連アプリケーションノート	5
4. ハードウェア説明	6
4.1 ハードウェア構成例	6
4.2 使用端子一覧	6
5. ソフトウェア説明	7
5.1 動作概要	7
5.2 オプション・バイトの設定一覧	9
5.3 定数一覧	9
5.4 変数一覧	9
5.5 関数一覧	10
5.6 関数仕様	10
5.7 フローチャート	12
5.7.1 初期設定関数	13
5.7.2 システム初期化関数	14
5.7.3 入出力ポートの設定	15
5.7.4 CPU クロックの設定	17
5.7.5 A/D コンバータの設定	18
5.7.6 タイマ RJ の設定	24
5.7.7 ELC 初期設定	28
5.7.8 メイン処理	29
5.7.9 A/D コンバータ、タイマ RJ 動作開始処理	31
5.7.10 A/D 電圧コンパレータ動作許可	32
5.7.11 A/D 変換トリガ待ち受け開始	33
5.7.12 タイマ RJ 動作開始	35
5.7.13 A/D 変換の Snooze 機能開始	36
5.7.14 A/D 変換の Snooze 機能停止	37
5.7.15 A/D 変換の結果取得	38
6. サンプルコード	39
7. 参考ドキュメント	39

## 1. 仕様

本アプリケーションノートでは、16 ビットカウンタのタイマ RJ を起動要因とした A/D コンバータ (SNOOZE モード) の使用例を示します。

タイマ RJ は、カウントソースに  $F_{IL}$ (低速 OCO : TYP. 15 kHz)を用いて 4 秒毎に割り込み要求を発生させます。また、タイマ RJ の割り込み要求は、イベント・リンク・コントローラ(ELC)を経由して、A/D コンバータのハードウェア・トリガになります。

「SNOOZE モード機能を使用する (AWC=1)」に設定後 STOP 命令を実行すると、STOP モードで A/D 変換待機状態となります。A/D 変換待機状態でハードウェア・トリガを検出すると、SNOOZE モードに移行して A/D 変換を開始します。SNOOZE モード状態で A/D 変換が完了すると、SNOOZE モードから通常モードに復帰します。その後、A/D 変換結果をデータ変換 (データを 6 ビット右シフト) して、変換値を内蔵 RAM に格納します。

使用する周辺機能と用途を表 1.1 に示し、A/D コンバータ (SNOOZE モード) の動作概要を図 1.1 に示します。なお、図 1.1 下部の番号は 5.1 動作概要の処理番号を示しています。

表 1.1 使用する周辺機能と用途

周辺機能	用途
A/D コンバータ	P20/ANI0 端子のアナログ信号入力レベルを変換する

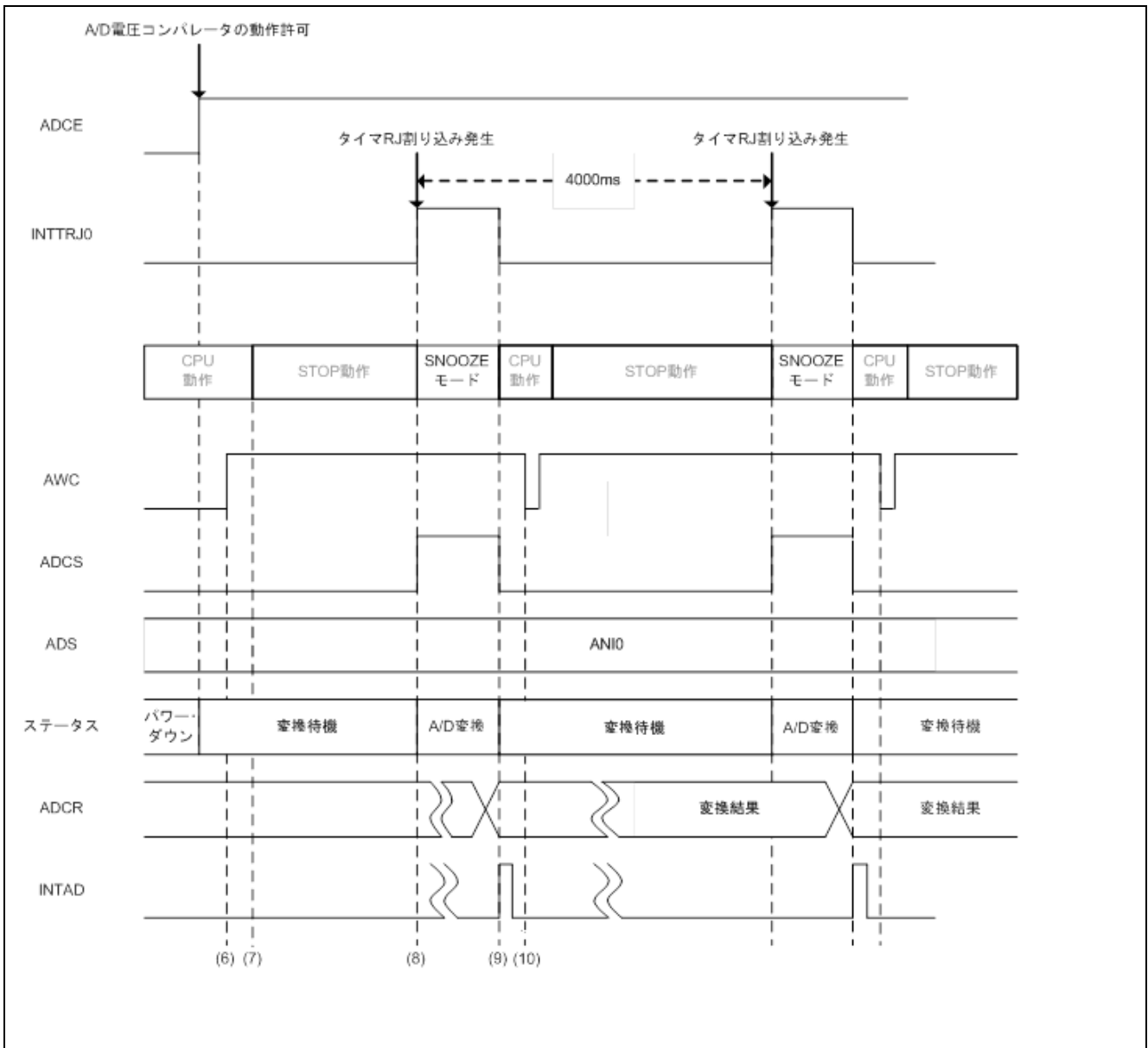


図 1.1 A/DコンバータのSNOOZE動作概要

備考 図 1.1 の(6)~(10)は、「5.1 動作概要」を参照してください。

## 2. 動作確認条件

本アプリケーションノートのサンプルコードは、下記の条件で動作を確認しています。

表 2.1 動作確認条件

項目	内容
使用マイコン	RL78/G14 (R5F104PJA)
動作周波数	<ul style="list-style-type: none"> <li>高速オンチップ・オシレータ・クロック : 24 MHz</li> <li>CPU/周辺ハードウェア・クロック : 24 MHz</li> </ul>
動作電圧	5.0 V (2.9 V~5.5 V で動作可能) LVD 動作 (V <sub>LVD</sub> ) : リセット・モード 2.81 V (2.76 V~2.87 V)
統合開発環境 (CS+)	ルネサス エレクトロニクス製 CS+ V3.01.00
C コンパイラ (CS+)	ルネサス エレクトロニクス製 CC-RL V1.01.00
統合開発環境 (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 e <sup>2</sup> studio V4.0.0.26
C コンパイラ (e <sup>2</sup> studio)	ルネサス エレクトロニクス製 CC-RL V1.01.00
統合開発環境 (IAR)	IAR Systems 製 IAR Embedded Workbench for Renesas RL78 V4.21.3
C コンパイラ (IAR)	IAR Systems 製 IAR C/C++ Compiler for Renesas RL78 V4.21.3.2447

## 3. 関連アプリケーションノート

本アプリケーションノートに関連するアプリケーションノートを以下に示します。併せて参照してください。

- RL78/G13 初期設定 (R01AN2575J) アプリケーションノート
- RL78/G13 A/D コンバータ (R01AN2581J) アプリケーションノート
- RL78/G14 時計アラーム機能と ELC を使用したパルス出力の強制遮断 (R01AN2782J) アプリケーションノート

## 4. ハードウェア説明

### 4.1 ハードウェア構成例

図 4.1 に本アプリケーションノートで使用するハードウェアを示します。

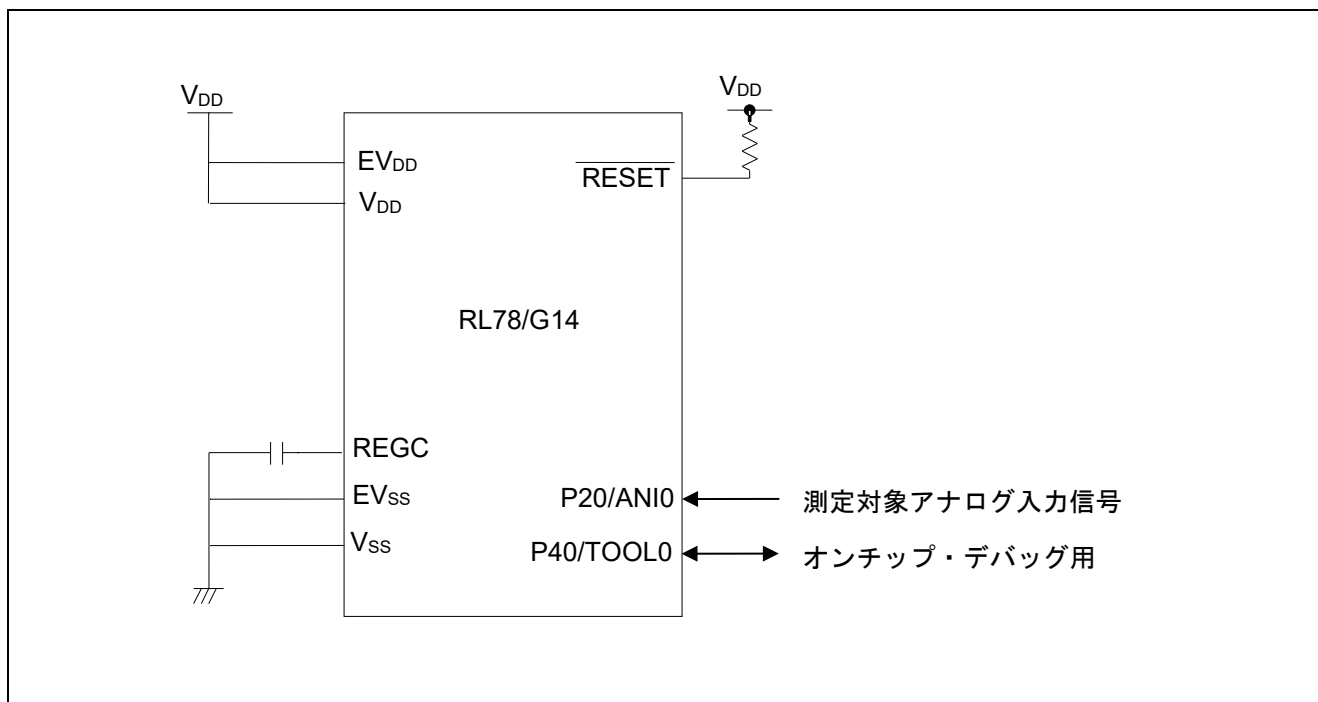


図 4.1 ハードウェア構成例

注意 1 この回路イメージは接続の概要を示す為に簡略化しています。実際に回路を作成される場合は、端子処理などを適切に行い、電気的特性を満たすように設計してください（入力専用ポートは個別に抵抗を介して  $V_{DD}$  又は  $V_{SS}$  に接続して下さい）。

2  $EV_{SS}$  で始まる名前の端子がある場合には  $V_{SS}$  に、 $EV_{DD}$  で始まる名前の端子がある場合には  $V_{DD}$  にそれぞれ接続してください。

3  $V_{DD}$  は LVD にて設定したリセット解除電圧 ( $V_{LVD}$ ) 以上にしてください。

### 4.2 使用端子一覧

表 4.1 に使用端子と機能を示します。

表 4.1 使用端子と機能

端子名	入出力	機能
P20/ANIO	入力	A/D コンバータ アナログ入力ポート

## 5. ソフトウェア説明

### 5.1 動作概要

本サンプルコードでは、A/D コンバータのSNOOZEモードを使用し、STOPモード時にハードウェア・トリガの入力でANI0 に入力されたアナログ電圧をA/D 変換します。A/D変換終了後、A/D変換結果を6 ビット右シフトして内蔵RAM に格納していきます。

なお、図1.1下部に下記処理が実行されるタイミングが明記してあります。

#### (1) A/D コンバータの初期設定を行います

<設定条件>

- アナログ入力は P20/ANI0 端子を使用します。
- A/D 変換チャンネル選択モードは「セレクト・モード」を選択します。
- A/D 変換動作モードは「ワンショット変換モード」を選択します。
- A/D 変換トリガ・モードは「ハードウェア・トリガ・ウエイト・モード」を選択します。
- ハードウェア・トリガ信号は「ELC で選択されたイベント信号」を選択します。
- A/D 変換完了割り込み(INTAD)を使用します。

#### (2) タイマ RJ(A/D コンバータのハードウェア・トリガとして使用)の初期設定を行います

<設定条件>

- 動作モードは、「タイマモード」を使用します。
- カウントソースは、 $f_{IL}=15\text{ kHz(TYP.)}$ を使用します。
- タイマ RJ カウンタレジスタ 0 に"EA5FH"(59999)を設定します。

#### (3) ELC の初期設定を行います

<設定条件>

- ELC のイベント発生元に「タイマ RJ0 アンダフロー」を選択します。
- ELC のリンク先周辺機能に「A/D コンバータ」を選択します。

Applilet3 を使用して ELC のプログラムを自動生成した場合に、R\_ELC\_Stop 関数の変数宣言時にビルドエラーが発生します。ビルドエラーが発生しないように変数宣言時に\_\_no\_bit\_access を付加し修正してください。

```
void R_ELC_Stop(uint32_t event)
{
    Volatile uint32_t w_count;
    Volatile uint8_t __no_bit_access * sfr_addr;

    sfr_addr = &ELSELR00;
}
```

追加

- (4) 初期化終了後、ADM0 レジスタの ADCE ビットに"1" (A/D 変換動作許可) を設定します。
- (5) TRJCR0 レジスタの TSTART ビットに"1"(カウンタ開始)、MK1H レジスタの TRJMK0 ビットに"1" (割り込み処理禁止) を設定します。
- (6) ADM2 レジスタの AWC ビットに"1"を設定し SNOOZE モードにします。
- (7) STOP モードへ移行し、ハードウェア・トリガを待ちます。
- (8) ハードウェア・トリガが入力されると A/D 変換を開始します。
- (9) A/D コンバータは ANI0 から入力された電圧の A/D 変換が終了すると、A/D 変換結果を ADCR レジスタに転送し、A/D 変換完了割り込みを発生させます。
- (10) A/D 変換完了割り込みが発生すると A/D コンバータは SNOOZE モードから通常動作モードへ移行するので、それに合わせて ADM2 レジスタの AWC ビットに"0"をセットします。その後、A/D 変換結果を ADCR レジスタから読み出し 6 ビット右シフトして内蔵 RAM に格納します。
- (11) (6)へ戻り、再び SNOOZE モードへ移行します。

注意 デバイス使用上の注意事項については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.2 オプション・バイトの設定一覧

表 5.1 にオプション・バイト設定一覧を示します。

表 5.1 オプション・バイト設定一覧

アドレス	設定値	内容
000C0H/010C0H	01101110B	ウォッチドッグ・タイマ 動作停止 (リセット解除後、カウント停止)
000C1H/010C1H	01111111B	LVD リセット・モード 2.81 V (2.76 V~2.87 V)
000C2H/010C2H	11100000B	HS モード、HOCO クロック : 24 MHz
000C3H/010C3H	10000100B	オンチップ・デバッグ許可 オンチップ・デバッグ・セキュリティ ID 認証失敗時にフラッシュ・ メモリのデータを消去する

## 5.3 定数一覧

表 5.2 にサンプルコードで使用する定数を示します。

表 5.2 サンプルコードで使用する定数

定数名	設定値	内容
MAX_BUFFER	0AH	保存するバッファの数

## 5.4 変数一覧

表 5.3 にグローバル変数を示します。

表 5.3 グローバル変数

Type	Variable Name	Contents	Function Used
uint8_t	g_buffer_count	使用するバッファ番号	main()
uint16_t	g_result_buffer [MAX_BUFFER]	A/D 変換結果格納用エリア	main()

## 5.5 関数一覧

表 5.4 に関数一覧を示します。

表 5.4 関数一覧

関数名	概要
R_ADC_Set_OperationOn	A/D 電圧コンパレータの動作許可
R_ADC_Start	A/D 変換トリガ待ち受け開始
R_ADC_Get_Result	A/D 変換の結果取得
R_ADC_Set_SnoozeOn	A/D 変換の Snooze 機能開始
R_ADC_Set_SnoozeOff	A/D 変換の Snooze 機能停止
R_TMR_RJ0_Start	タイマ RJ 動作開始

## 5.6 関数仕様

サンプルコードの関数仕様を示します。

### [関数名] R\_ADC\_Set\_OperationOn

概要	A/D 電圧コンパレータの動作許可
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_OperationOn(void)
説明	A/D コンバータの動作許可(ADCE = 1)を設定します
引数	なし
リターン値	なし
備考	なし

### [関数名] R\_ADC\_Start

概要	A/D 変換トリガ待ち受け開始
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Start (void)
説明	A/D 変換終了割り込みフラグをクリア(ADIF=0)し、A/D 変換終了割り込みを許可(ADMK=0)に設定します。
引数	なし
リターン値	なし
備考	なし

### [関数名] R\_ADC\_Get\_Result

概要	A/D 変換の結果取得
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Get_Result(uint16_t * const buffer)
説明	A/D 変換結果を、6 ビット右シフトして引数で与えられるエリアに格納します
引数	buffer A/D 変換結果を格納するエリアのアドレス
リターン値	なし
備考	なし

---

**[関数名] R\_ADC\_Set\_SnoozeOn**

---

概要	A/D 変換の Snooze 機能開始
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_SnoozeOn(void)
説明	A/D 変換の SNOOZE モード機能を使用(AWC=1)に設定します。
引数	なし
リターン値	なし
備考	なし

---

**[関数名] R\_ADC\_Set\_SnoozeOff**

---

概要	A/D 変換の Snooze 機能停止
ヘッダ	r_cg_adc.h
宣言	void R_ADC_Set_SnoozeOff(void)
説明	A/D 変換の SNOOZE モード機能を停止(AWC=0)に設定します。
引数	なし
リターン値	なし
備考	なし

---

**[関数名] R\_TMR\_RJ0\_Start**

---

概要	タイマ RJ 動作開始
ヘッダ	r_cg_timer.h
宣言	void R_TMR_RJ0_Start (void)
説明	タイマ RJ の動作開始(TSTART=1)を設定します。
引数	なし
リターン値	なし
備考	なし

## 5.7 フローチャート

図 5.1 に本アプリケーションノートの全体フローを示します。

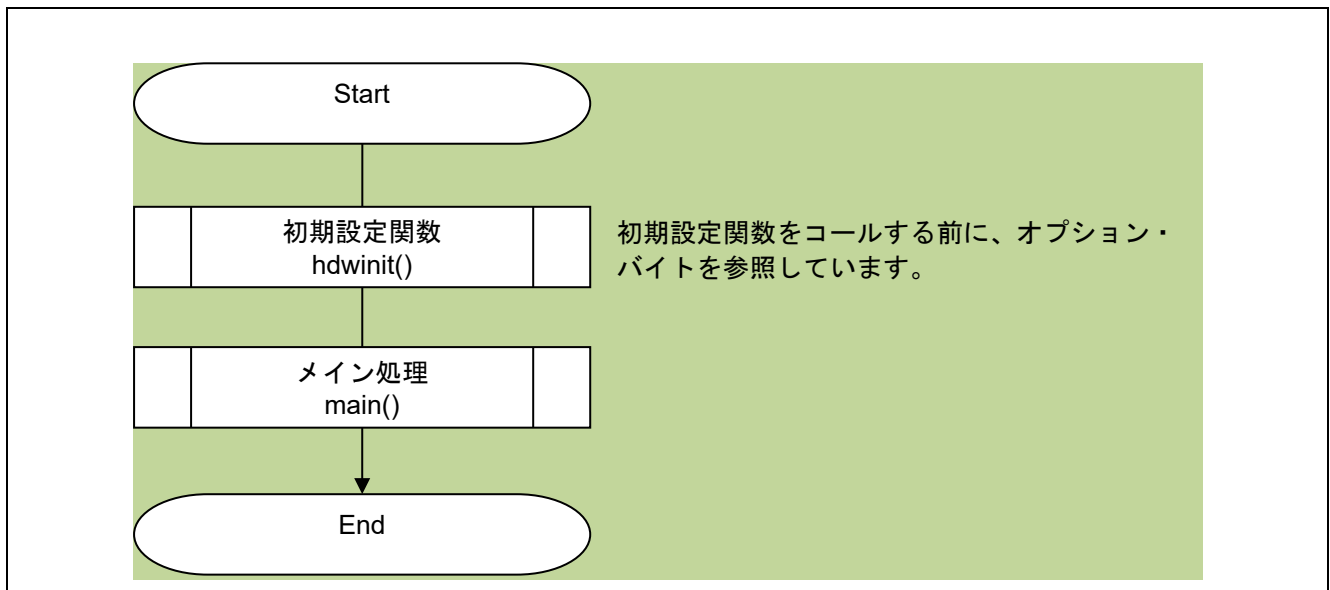


図 5.1 全体フロー

## 5.7.1 初期設定関数

図 5.2 に初期設定関数のフローチャートを示します。

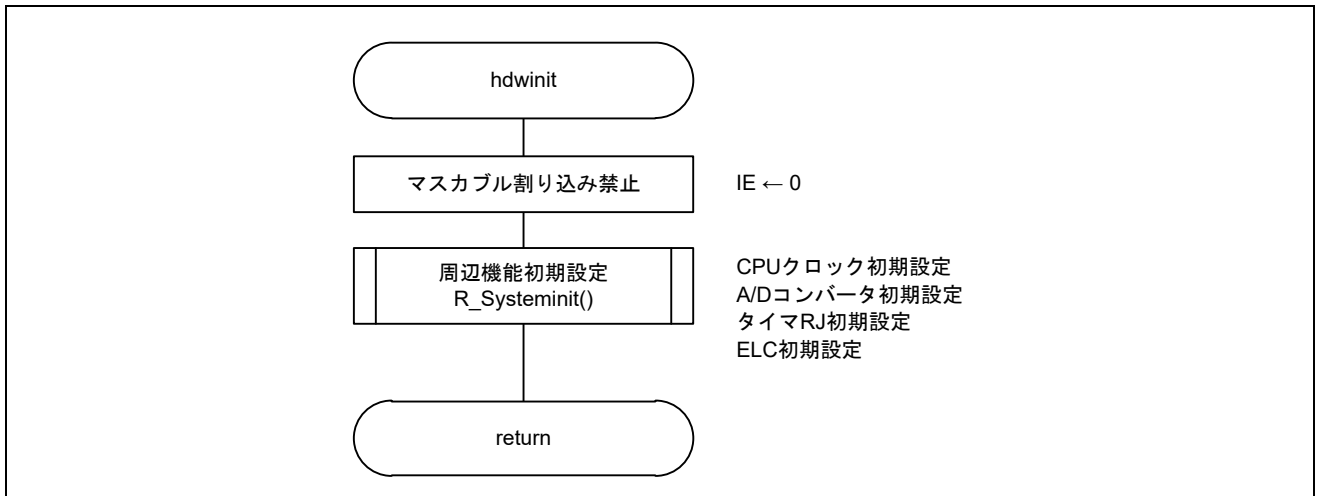


図 5.2 初期設定関数

## 5.7.2 システム初期化関数

図 5.3 にシステム初期化関数のフローチャートを示します。

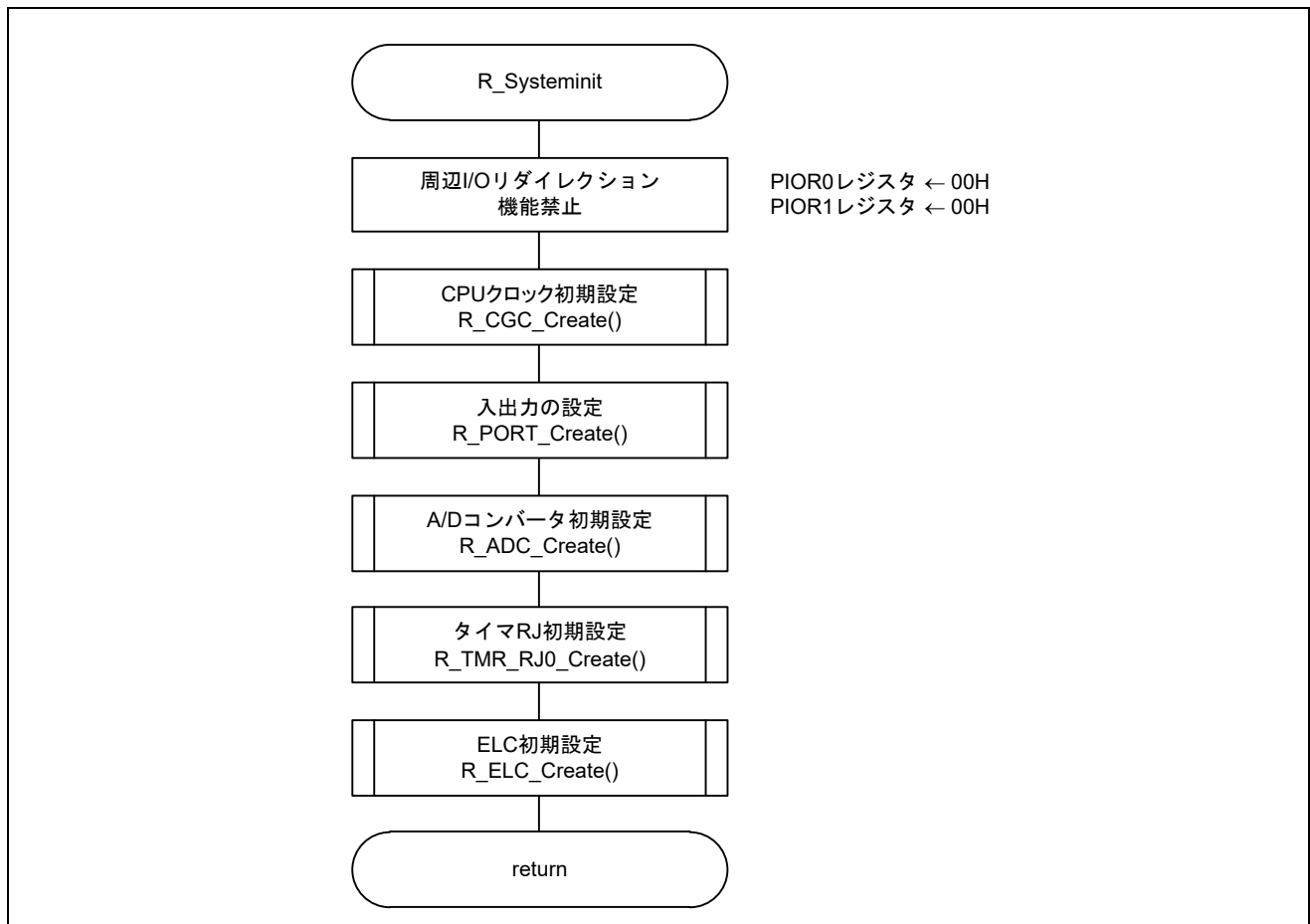


図 5.3 システム初期化関数

## 5.7.3 入出力ポートの設定

図 5.4 に入出力ポートの設定のフローチャートを示します。

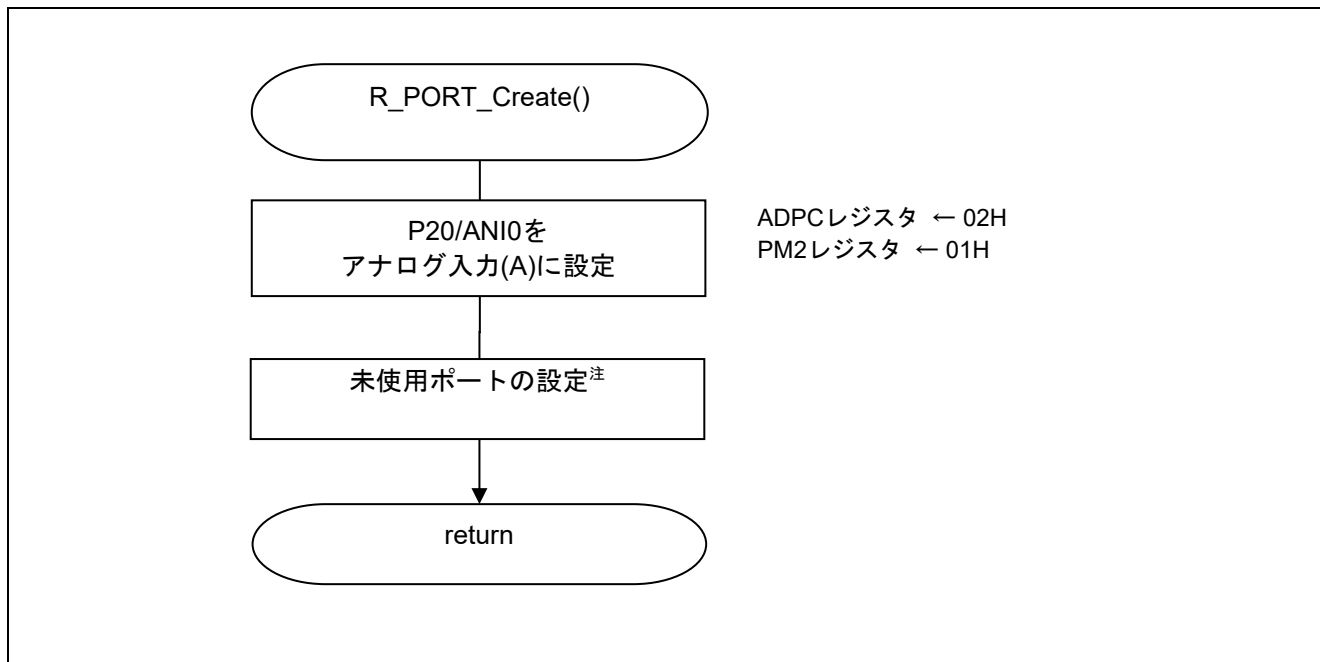


図 5.4 入出力ポートの設定

注 未使用ポートの設定については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート “フローチャート” を参照して下さい。

注意 未使用のポートは、端子処理などを適切に行い、電気的特性を満たすように設計してください。また、未使用の入力専用ポートは個別に抵抗を介して  $V_{DD}$  又は  $V_{SS}$  に接続して下さい。

## A/D 変換するチャンネルの設定

- A/D ポート・コンフィギュレーション・レジスタ(ADPC)  
A/D コンバータのアナログ入力/ポートのデジタル入出力の切り替え
- ポート・モード・レジスタ 2(PM2)  
PM2 の入出力モードとの選択

略号 : ADPC

7	6	5	4	3	2	1	0
0	0	0	0	ADPC3	ADPC2	ADPC1	ADPC0
0	0	0	0	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>

ビット 3 - 0

ADPC3	ADPC2	ADPC1	ADPC0	使用できるアナログ入力
<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>	<b>ANIO</b>

略号 : PM2

7	6	5	4	3	2	1	0
PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20
x	x	x	x	x	x	x	<b>1</b>

ビット 0

PM20	PM20 の入出力モードの選択
0	出力モード (出力バッファ・オン)
<b>1</b>	<b>入力モード (出力バッファ・オフ)</b>

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.7.4 CPU クロックの設定

図 5.5 に CPU クロックの設定のフローチャートを示します。



図 5.5 CPU クロックの設定

注意 CPU クロックの設定 (R\_CGC\_Create()) については、RL78/G13 初期設定 (R01AN2575J) アプリケーションノート"フローチャート"を参照して下さい。

## 5.7.5 A/D コンバータの設定

図 5.6 に A/D コンバータの設定のフローチャートを示します。

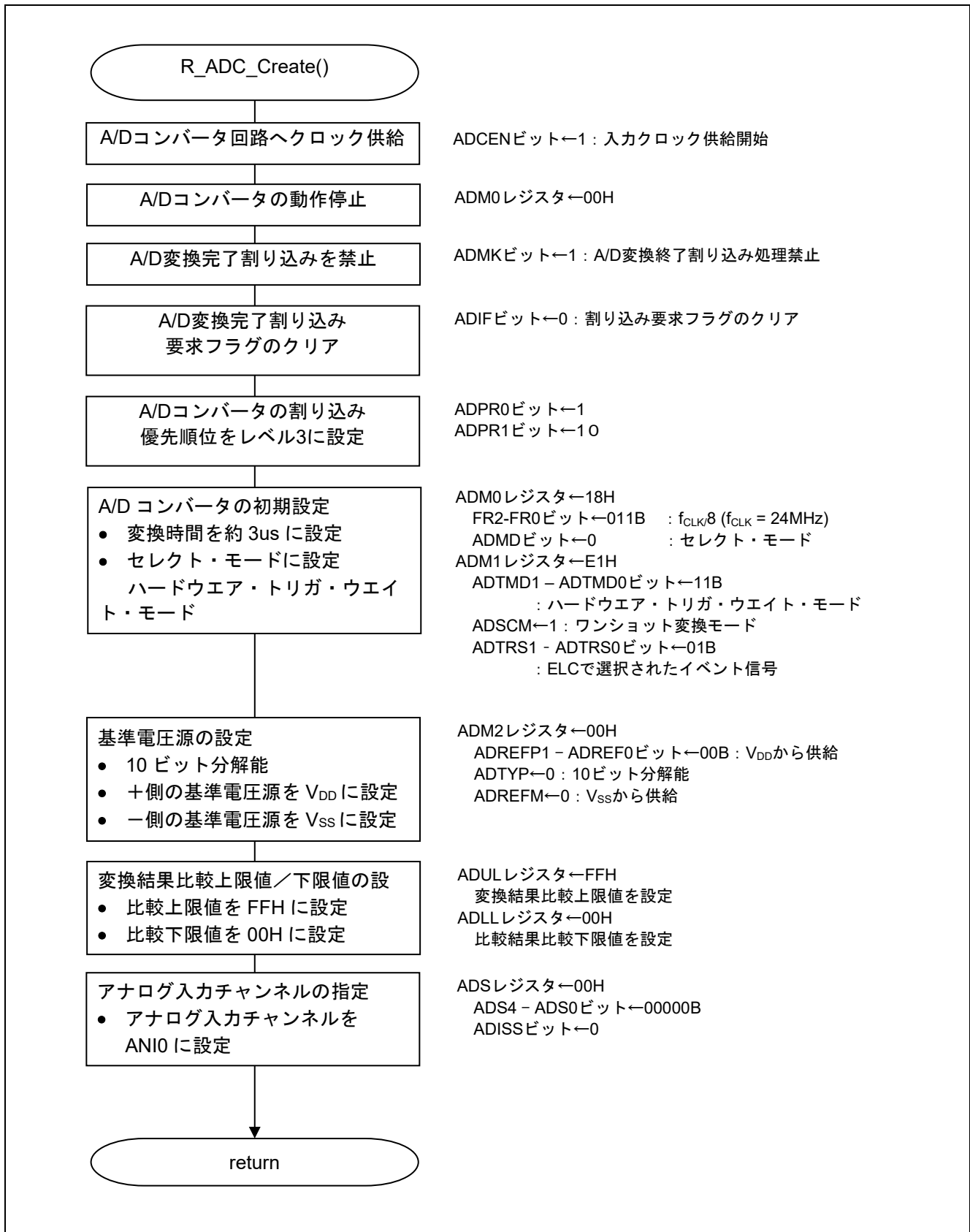


図 5.6 A/D コンバータの設定

## A/D コンバータへのクロック供給開始

- 周辺イネーブル・レジスタ 0 (PER0)  
A/D コンバータへのクロック供給を開始します。

略号 : PER0

7	6	5	4	3	2	1	0
RTCCEN	IICA1EN	ADCEN	IICA0EN	SAU1EN	SAU0EN	TAU1EN	TAU0EN
x	x	<b>1</b>	x	x	x	x	x

## ビット 5

ADCEN	A/D コンバータの入カクロックの制御
0	入カクロック供給停止
<b>1</b>	<b>入カクロック供給</b>

## A/D 変換時間と動作モードの設定

- A/D コンバータ・モード・レジスタ 0(ADM0)  
A/D 変換動作の制御  
A/D 変換チャンネル選択モードの指定

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
x	<b>0</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	x

## ビット 6

ADMD	A/D チャンネル選択モードを指定
<b>0</b>	<b>セレクト・モード</b>
1	スキャン・モード

## ビット 5 - 1

ADM0					モード	変換クロック ( $f_{AD}$ )	安定待ち クロック数	変換クロック数	安定待ち時間+ 変換時間	安定待ち時間+ 変換時間の選択 ( $f_{CLK}=24MHz$ )
FR2	FR1	FR0	LV1	LV2						
<b>0</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	標準 1	$f_{CLK}/8$	$8f_{AD}$	$19 f_{AD}$ (サンプリング・ クロック数:7 $f_{AD}$ )	$216/f_{CLK}$	<b>9<math>\mu</math>s</b>

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## A/D 変換トリガ・モードの設定

- A/D コンバータ・モード・レジスタ 1(ADM1)  
A/D 変換トリガ・モードの選択  
A/D 変換動作モードの設定  
ハードウェア・トリガ信号の選択

略号 : ADM1

7	6	5	4	3	2	1	0
ADTMD1	ADTMD0	ADSCM	0	0	0	ADTRS1	ADTRS0
<b>1</b>	<b>1</b>	<b>1</b>	x	x	x	<b>1</b>	<b>0</b>

ビット 7 – 6

ADTMD1	ADTMD0	A/D 変換トリガ・モードの選択
0	x	ソフトウェア・トリガ・モード
1	0	ハードウェア・トリガ・ノーウエイト・モード
<b>1</b>	<b>1</b>	<b>ハードウェア・トリガ・ウエイト・モード</b>

ビット 5

ADSCM	A/D 変換動作モードの設定
0	連続変換モード
<b>1</b>	<b>ワンショット変換モード</b>

ビット 1 – 0

ADTRS1	ADTRS0	ハードウェア・トリガ信号の選択
0	0	タイマ・チャンネル 01 のカウント完了またはキャプチャ完了割り込み信号(INTTM01)
<b>0</b>	<b>1</b>	<b>ELC で選択されたイベント信号</b>
1	0	リアルタイム・クロック割り込み信号(INTRTC)
1	1	12 ビット・インターバル・タイマ割り込み信号(INTIT)

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 基準電圧源の設定

- A/D コンバータ・モード・レジスタ 2(ADM2)

A/D コンバータの+側の基準電圧源の選択

A/D コンバータの-側の基準電圧源の選択

変換結果上限/下限値チェック

SNOOZE モードの設定

A/D 変換分解能の設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADYTP
0	0	0	x	0	0	0	0

## ビット 7 - 6

ADREFP1	ADREFP0	A/D コンバータの+側の基準電圧源の選択
0	0	V <sub>DD</sub> から供給
0	1	P20/AV <sub>REFP</sub> /ANI0 から供給
1	0	内部基準電圧 (1.45 V) から供給
1	1	設定禁止

## ビット 5

ADREFM	A/D コンバータの-側の基準電圧源の選択
0	V <sub>SS</sub> から供給
1	P21/AV <sub>REFM</sub> /ANI1 から供給

## ビット 3

ADRCK	変換結果上限/下限値チェック
0	ADLL レジスタ ≤ ADCR レジスタ ≤ ADUL レジスタのとき割り込み信号(INTAD)が発生。
1	ADCR レジスタ < ADLL レジスタ、ADUL レジスタ < ADCR レジスタのとき割り込み信号(INTAD)が発生。

## ビット 2

AWC	SNOOZE モードの設定
0	SNOOZE モード機能を使用しない
1	SNOOZE モード機能を使用する

## ビット 0

ADYTP	A/D 変換分解能の設定
0	10 ビット分解能
1	8 ビット分解能

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 変換結果比較上限値／下限値の設定

- 変換結果比較上限値設定レジスタ (ADUL)
- 変換結果比較下限値設定レジスタ (ADLL)

変換結果比較上限値／下限値の設定

略号 : ADUL

7	6	5	4	3	2	1	0
ADUL7	ADUL6	ADUL5	ADUL4	ADUL3	ADUL2	ADUL1	ADUL0
1	1	1	1	1	1	1	1

略号 : ADLL

7	6	5	4	3	2	1	0
ADLL7	ADLL6	ADLL5	ADLL4	ADLL3	ADLL2	ADLL1	ADLL0
0	0	0	0	0	0	0	0

## 入力チャンネルの指定

- アナログ入力チャンネル指定レジスタ (ADS)
- A/D 変換するアナログ電圧の入力チャンネルを指定

略号 : ADS

7	6	5	4	3	2	1	0
ADISS	0	0	ADS4	ADS3	ADS2	ADS1	ADS0
0	x	x	0	0	0	0	0

ビット 7、4 - 0

ADISS	ADS4	ADS3	ADS2	ADS1	ADS0	アナログ入力 チャンネル	入力ソース
0	0	0	0	0	0	AN10	P20/AN10/AV <sub>REFP</sub> 端子

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## A/D 変換完了割り込みの設定

- 割り込み要求フラグ・レジスタ(IF1H)  
割り込み要求フラグのクリア
- 割り込みマスク・フラグ・レジスタ(MK1H)  
割り込み処理禁止

略号 : IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIIF31 IICIF31	STIF3 CSIIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	x	x	x	x	x	x	<b>0</b>

ビット 0

ADIF	割り込み要求フラグ
<b>0</b>	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	x	x	x	x	x	x	<b>1</b>

ビット 0

ADMK	割り込み処理の制御
0	割り込み処理許可
<b>1</b>	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.7.6 タイマ RJ の設定

図 5.7 にタイマ RJ の設定のフローチャートを示します。

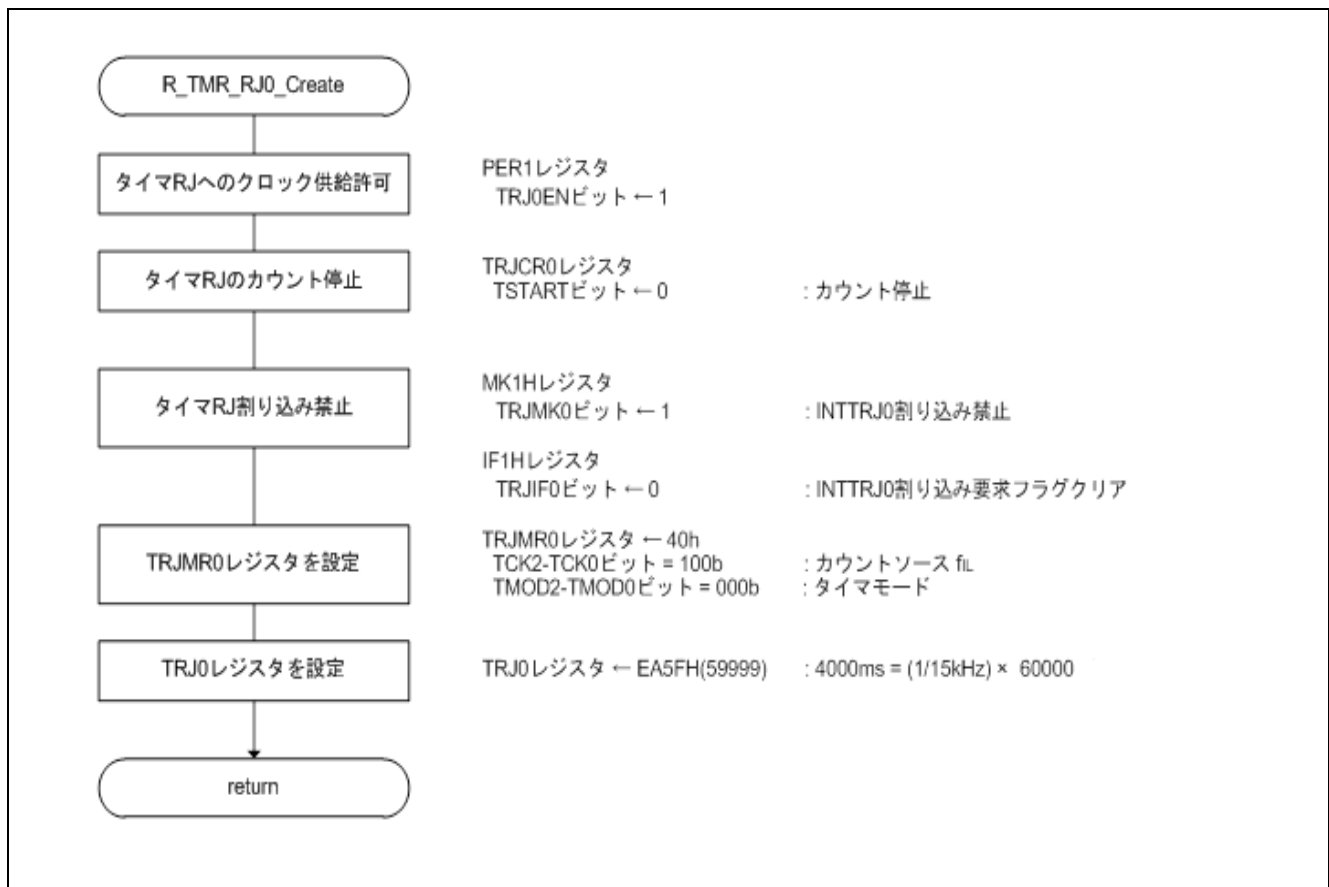


図 5.7 タイマ RJ の設定

## タイマ RJ へのクロック供給開始

- 周辺イネーブル・レジスタ 1 (PER1)  
タイマ RJ へのクロック供給を開始します  
略号 : PER1

7	6	5	4	3	2	1	0
DACEN	TRGEN	CMPEN	TRD0EN	DTCEN	0	0	TRJ0EN
x	x	x	x	x	x	x	<b>1</b>

## ビット 0

TRJ0EN	タイマ RJ0 の入カクロック供給の制御
0	入カクロック供給停止
<b>1</b>	<b>入カクロック供給</b>

## タイマ RJ 動作と割り込みレベルの設定

- タイマ RJ 制御レジスタ 0 (TRJCR0)  
タイマ RJ のカウンタ動作を停止します  
割り込み周期の設定をします

略号 : TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
x	x	x	x	x	x	x	<b>0</b>

## ビット 0

TSTART	タイマ RJ カウント開始
<b>0</b>	<b>カウント停止</b>
1	カウント開始

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## タイマ RJ 割り込みの設定

- 割り込み要求フラグ・レジスタ(IF1H)  
割り込み要求フラグのクリア
- 割り込みマスク・フラグ・レジスタ(MK1H)  
割り込み処理禁止

略号 : IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	<b>0</b>	x	x	x	x	x	x

ビット 6

TRJIF0	割り込み要求フラグ
<b>0</b>	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	<b>1</b>	x	x	x	x	x	x

ビット 6

TRJMK0	割り込み処理の制御
0	割り込み処理許可
<b>1</b>	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## タイマ RJ の設定

- タイマ RJ モードレジスタ 0 (TRJMR0)  
カウントソースの選択、動作モードの選択
- タイマ RJ カウンタレジスタ 0 (TRJ0)  
タイマ RJ の割り込み周期を設定

略号 : TRJMR0

	7	6	5	4	3	2	1	0
	0	TCK2	TCK1	TCK0	TEDGPL	TMOD2	TMOD1	TMOD0
	x	<b>1</b>	<b>0</b>	<b>0</b>	x	x	x	x

## ビット 6 – 4

TCK2	TCK1	TCK0	タイマ RJ カウントソース選択
0	0	0	$f_{CLK}$
0	0	1	$f_{CLK}/8$
0	1	1	$f_{CLK}/2$
<b>1</b>	<b>0</b>	<b>0</b>	$f_{IL}$
1	0	1	ELC からのイベント入力
1	1	0	$f_{SUB}$
上記以外			設定禁止

## ビット 2 – 0

TMOD2	TMOD1	TMOD0	タイマ RJ 動作モード選択
<b>0</b>	<b>0</b>	<b>0</b>	<b>タイマモード</b>
0	0	1	パルス出力モード
0	1	0	イベントカウンタモード
0	1	1	パルス幅測定モード
1	0	0	パルス周期測定モード
上記以外			設定禁止

略号 : TRJ0

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

タイマ RJ 割り込み (INTTRJ0) の発生 = ( TRJ0 の設定値 + 1 ) × カウント・クロック周期

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.7.7 ELC 初期設定

図 5.8 に ELC 初期設定のフローチャートを示します。

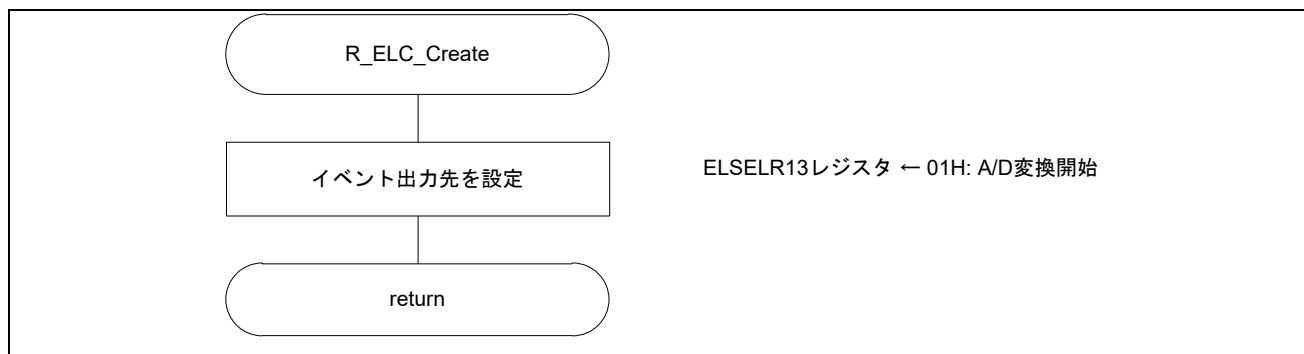


図 5.8 ELC 初期設定

## イベント出力先の設定

- イベント出力先選択レジスタ 13 (ELSELR13)

略号 : ELSELR13

7	6	5	4	3	2	1	0
0	0	0	0	ELSELR133	ELSELR132	ELSELR131	ELSELR130
x	x	x	x	0	0	0	1

ビット 3 - 0

ELSELR133	ELSELR132	ELSELR131	ELSELR130	イベント・リンクの選択
0	0	0	0	イベント・リンク禁止
0	0	0	1	リンク先周辺機能 : A/D コンバータ イベント受付時の動作 : A/D 変換開始
0	0	1	0	リンクする周辺機能の動作を選択
0	0	1	1	リンクする周辺機能の動作を選択
0	1	0	0	リンクする周辺機能の動作を選択
0	1	0	1	リンクする周辺機能の動作を選択
0	1	1	0	リンクする周辺機能の動作を選択
0	1	1	1	リンクする周辺機能の動作を選択
1	0	0	0	リンクする周辺機能の動作を選択
1	0	0	1	リンクする周辺機能の動作を選択

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.7.8 メイン処理

図 5.9 にメイン処理のフローチャートを示します。

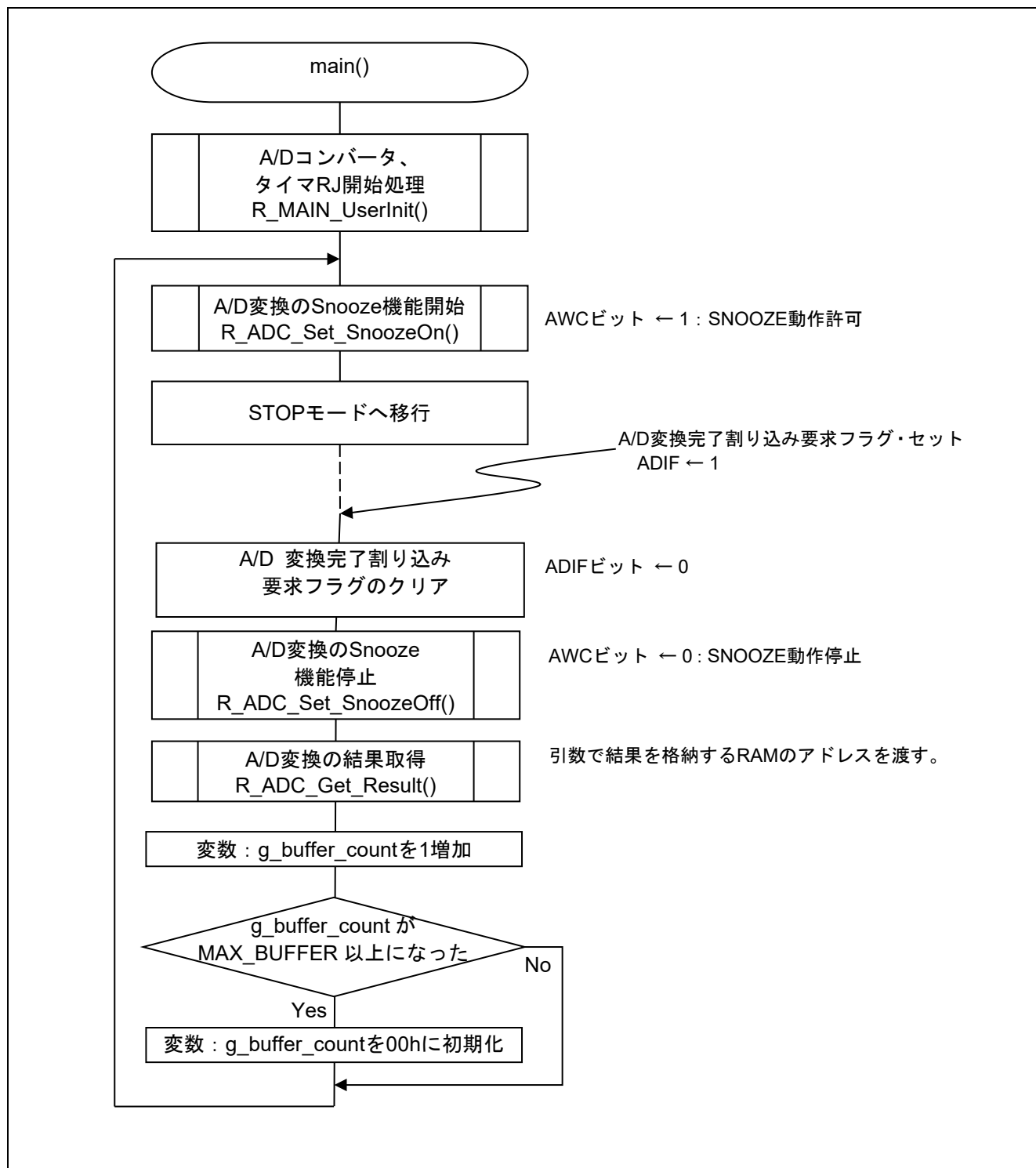


図 5.9 メイン処理

## 割り込み要求フラグの設定

- 割り込み要求フラグ・レジスタ(IF1H)

割り込み要求フラグのクリア

略号 : IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIIF31 IICIF31	STIF3 CSIIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	x	x	x	x	x	x	<b>0</b>

ビット 0

ADIF	割り込み要求フラグ
<b>0</b>	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.7.9 A/D コンバータ、タイマ RJ 動作開始処理

図 5.10 に A/D コンバータ、タイマ RJ 動作開始処理のフローチャートを示します。

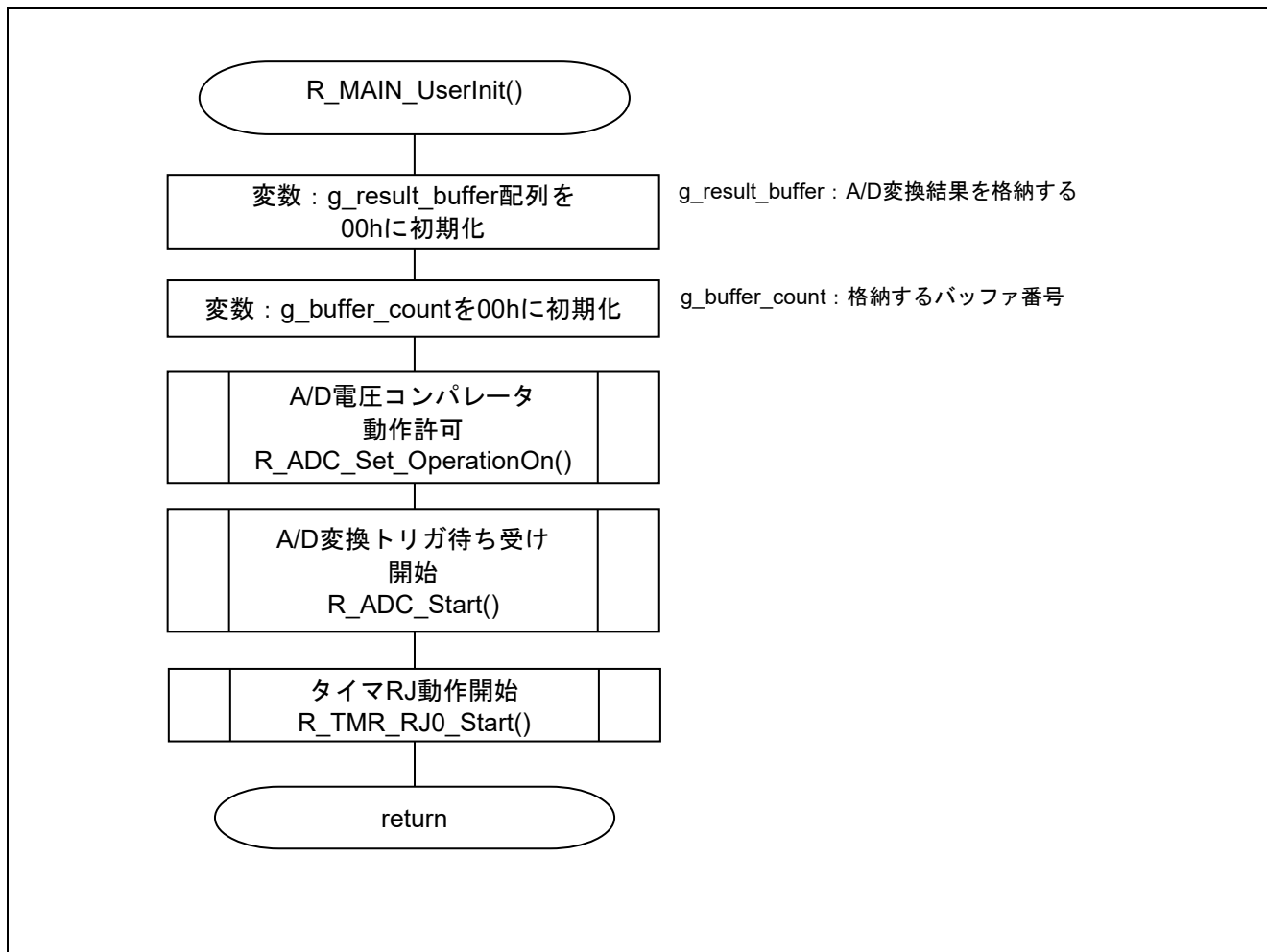


図 5.10 A/D コンバータ、タイマ RJ 動作開始処理

## 5.7.10 A/D 電圧コンパレータ動作許可

図 5.11 に A/D 電圧コンパレータ動作許可のフローチャートを示します。

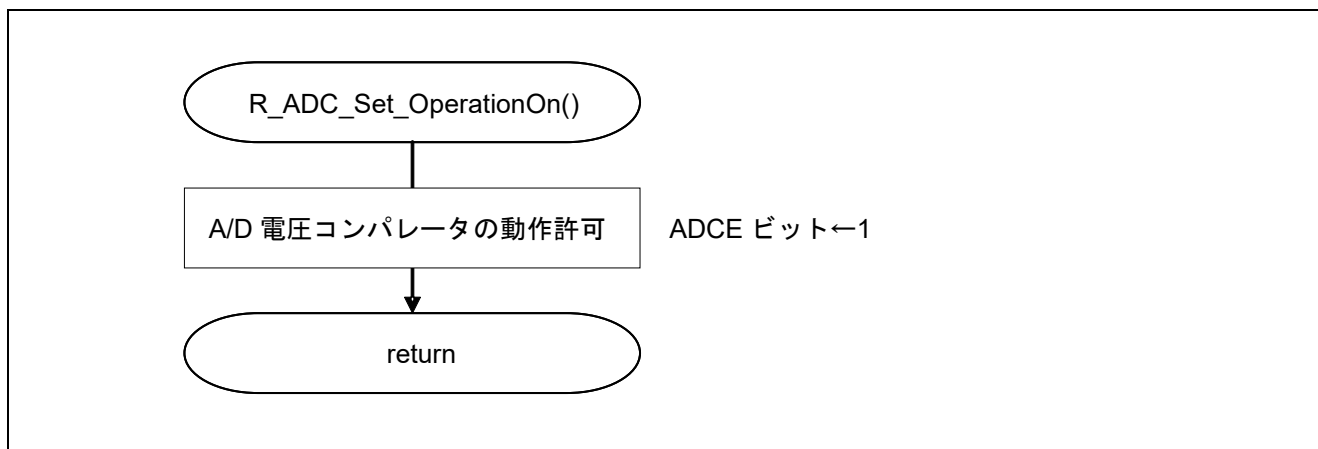


図 5.11 A/D 電圧コンパレータ動作許可

## A/D 電圧コンパレータの動作開始

- A/D コンバータ・モード・レジスタ 0 (ADM0)  
A/D 電圧コンパレータの動作制御

略号 : ADM0

7	6	5	4	3	2	1	0
ADCS	ADMD	FR2	FR1	FR0	LV1	LV0	ADCE
x	x	x	x	x	x	x	<b>1</b>

ビット 0

ADCE	A/D 電圧コンパレータの動作制御
0	A/D 電圧コンパレータの動作停止
<b>1</b>	<b>A/D 電圧コンパレータの動作許可</b>

注意 レジスタ設定方法の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.7.11 A/D 変換トリガ待ち受け開始

図 5.12 に A/D 変換トリガ待ち受け開始のフローチャートを示します。

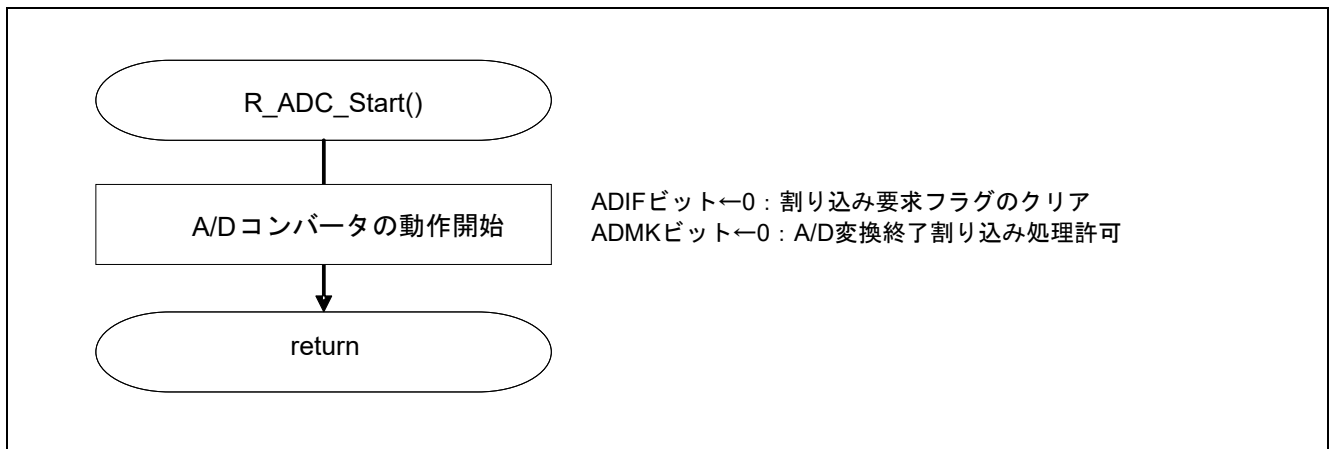


図 5.12 A/D 変換トリガ待ち受け開始

## A/D 変換完了割り込みの設定

- 割り込み要求フラグ・レジスタ(IF1H)  
割り込み要求フラグのクリア
- 割り込みマスク・フラグ・レジスタ(MK1H)  
割り込み処理許可

略号 : IF1H

7	6	5	4	3	2	1	0
TMIF10	TRJIF0	SRIF3 CSIF31 IICIF31	STIF3 CSIF30 IICIF30	KRIF	ITIF	RTCIF	ADIF
x	x	x	x	x	x	x	<b>0</b>

ビット 0

ADIF	割り込み要求フラグ
<b>0</b>	割り込み要求信号が発生していない
1	割り込み要求信号が発生し、割り込み要求状態

略号 : MK1H

7	6	5	4	3	2	1	0
TMMK10	TRJMK0	SRMK3 CSIMK31 IICMK31	STMK3 CSIMK30 IICMK30	KRMK	ITMK	RTCMK	ADMK
x	x	x	x	x	x	x	<b>0</b>

ビット 0

ADMK	割り込み処理の制御
<b>0</b>	割り込み処理許可
1	割り込み処理禁止

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.7.12 タイマ RJ 動作開始

図 5.13 にタイマ RJ 動作開始のフローチャートを示します。

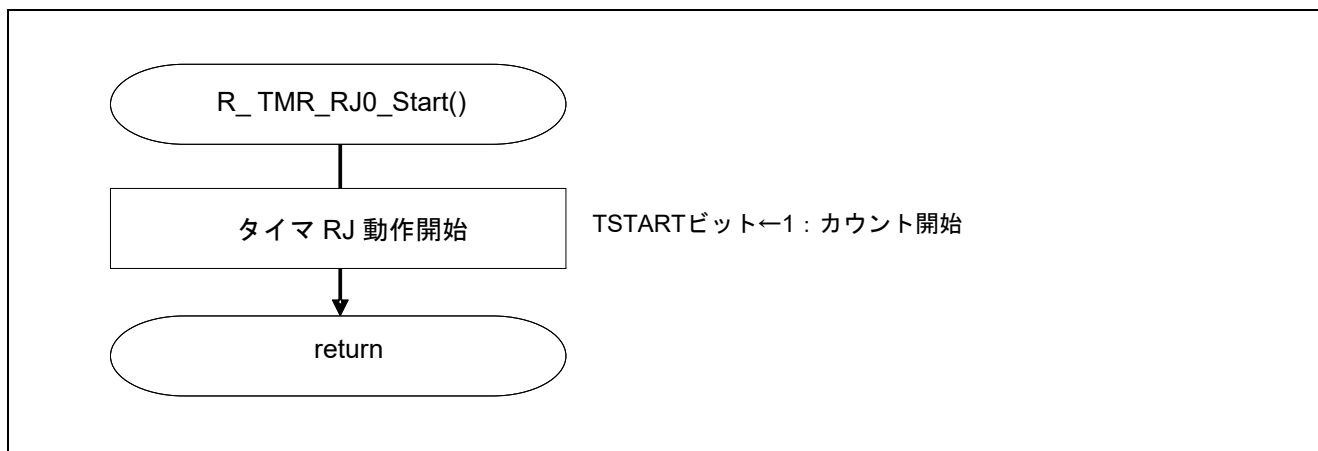


図 5.13 タイマ RJ 動作開始

## タイマ RJ 動作の設定

- タイマ RJ 制御レジスタ 0 (TRJCR0)  
タイマ RJ のカウンタ動作を開始します  
略号 : TRJCR0

7	6	5	4	3	2	1	0
0	0	TUNDF	TEDGF	0	TSTOP	TCSTF	TSTART
x	x	x	x	x	x	x	<b>1</b>

## ビット 0

TSTART	タイマ RJ カウント開始
0	カウント停止
<b>1</b>	<b>カウント開始</b>

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.7.13 A/D 変換の Snooze 機能開始

図 5.14 に A/D 変換の Snooze 機能開始のフローチャートを示します。

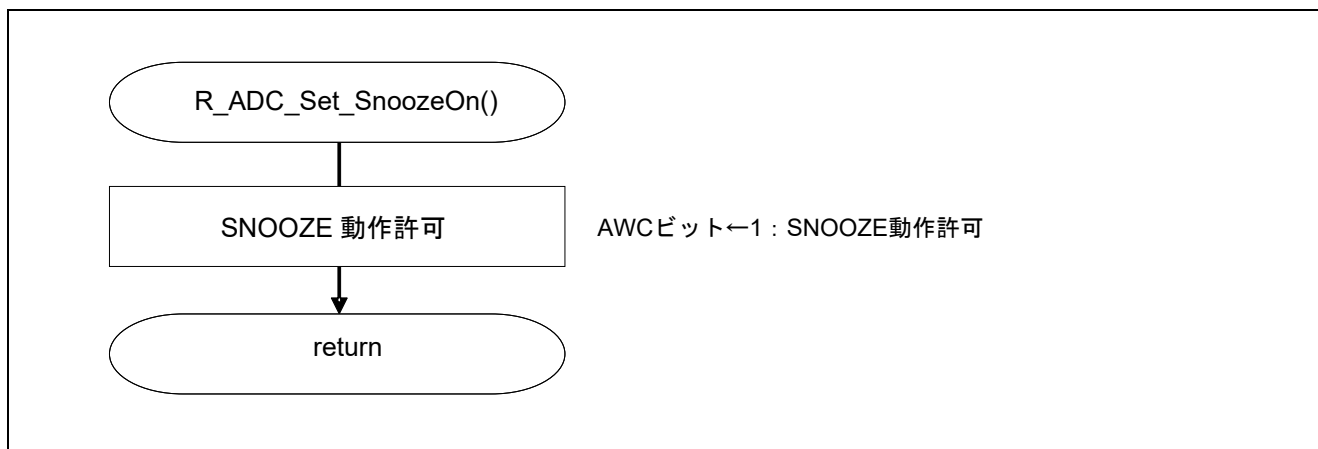


図 5.14 A/D 変換の Snooze 機能開始

## SNOOZE モードの設定

- A/D コンバータ・モード・レジスタ 2(ADM2)

SNOOZE モードの設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADYTP
x	x	x	x	x	1	x	x

ビット 2

AWC	SNOOZE モードの設定
0	SNOOZE モード機能を使用しない
1	SNOOZE モード機能を使用する

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.7.14 A/D 変換の Snooze 機能停止

図 5.15 に A/D 変換の Snooze 機能停止のフローチャートを示します。

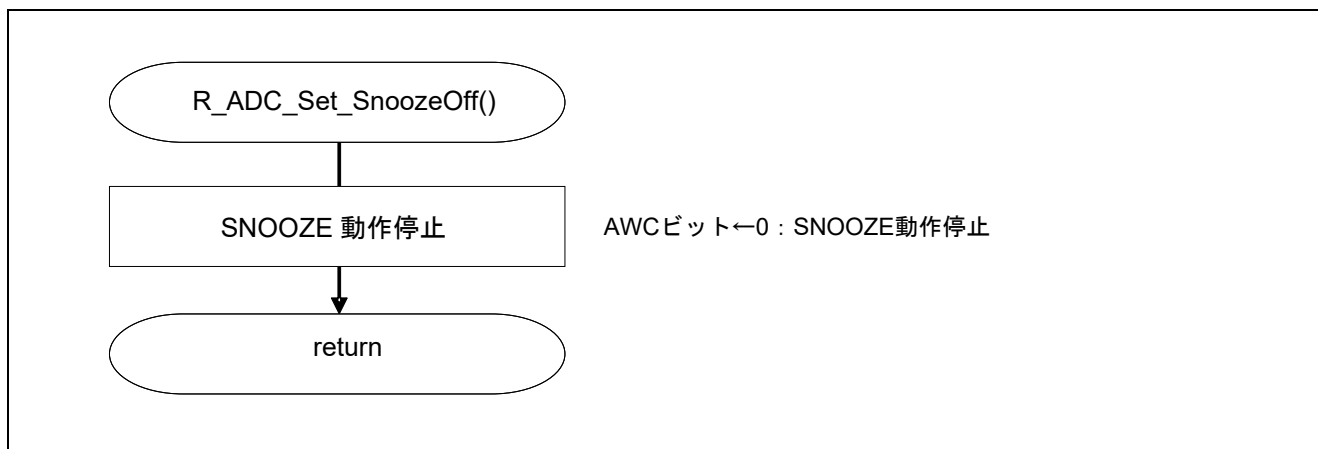


図 5.15 A/D 変換の Snooze 機能停止

## SNOOZE モードの設定

- A/D コンバータ・モード・レジスタ 2(ADM2)

SNOOZE モードの設定

略号 : ADM2

7	6	5	4	3	2	1	0
ADREFP1	ADREFP0	ADREFM	0	ADRCK	AWC	0	ADYTP
x	x	x	x	x	<b>0</b>	X	X

ビット 2

AWC	SNOOZE モードの設定
<b>0</b>	SNOOZE モード機能を使用しない
1	SNOOZEモード機能を使用する

注意 レジスタ設定の詳細については、RL78/G14 ユーザーズマニュアル ハードウェア編を参照してください。

## 5.7.15 A/D 変換の結果取得

図 5.16 に A/D 変換の結果取得のフローチャートを示します。

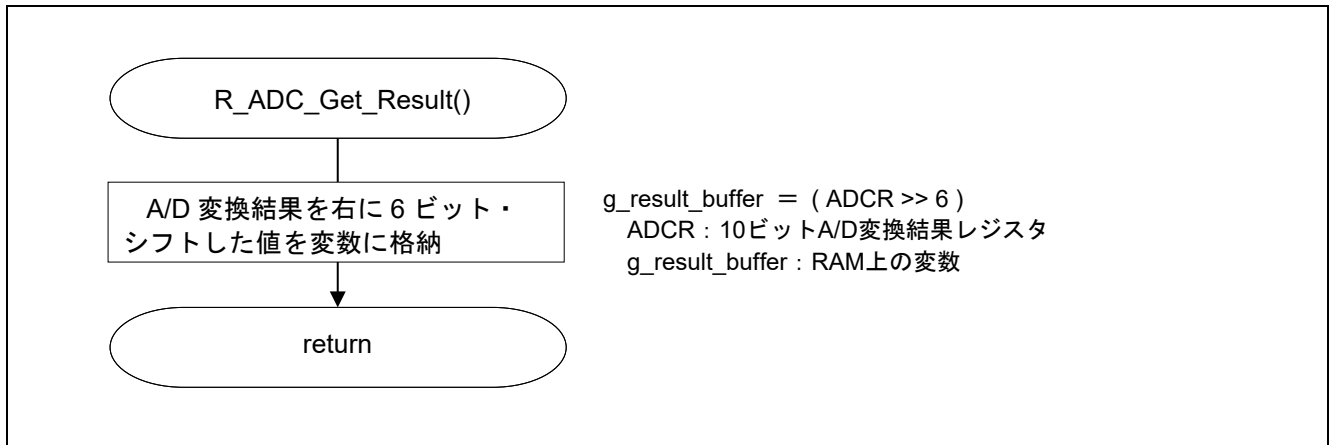


図 5.16 A/D 変換の結果取得

## 6. サンプルコード

サンプルコードは、ルネサス エレクトロニクスホームページから入手してください。

## 7. 参考ドキュメント

- RL78/G14 ユーザーズマニュアル ハードウェア編 (R01UH0186J)
- RL78 ファミリ ユーザーズマニュアル ソフトウェア編 (R01US0015J)
- (最新版をルネサス エレクトロニクスホームページから入手してください。)
  
- テクニカルアップデート/テクニカルニュース
- (最新の情報をルネサス エレクトロニクスホームページから入手してください。)

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2015.12.15	-	初版発行
1.10	2022.05.11	5	動作確認条件を更新

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}$  (Max.) から  $V_{IH}$  (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、変更、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、変更、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な変更、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレストシア）

[www.renesas.com](http://www.renesas.com)

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。