RH850/U2B6-FCC

EMU3S AD トリガ動作例

要旨

本アプリケーションノートは、RH850/U2B6 で EMU3S に搭載された各機能を使用する方法について説明します。なお、本アプリケーションノートに掲載されているタスク例およびアプリケーション例は動作確認済みですが、実際にご使用になる場合には、必ず動作環境を確認の上ご使用下さいますようにお願いします。

動作確認デバイス

RH850/U2B6-FCC (R7F702Z22EDBB)

目次

1. はじめに 3
1.1 使用機能 3

2. EMU3S によるモータ制御動作 4
2.1 共通設定 8
2.2 TSG3 サブカウンタを使用した AD トリガ生成 16
2.2.1 仕様概要 16
2.2.2 使用機能の動作条件 17
2.2.3 動作説明 17
2.2.4 動作フロー 18
2.2.5 ソフトウェア説明 20
2.3 EMU3S の角度ラッチ、電流値ラッチへのディレー時間設定 21
2.3.1 仕様概要 21
2.3.2 使用機能の動作条件 21
2.3.3 動作説明 21
2.3.4 動作フロー 22
2.3.5 ソフトウェア説明 22
2.4 キャリア半周期に複数回 A/D 変換トリガ生成&値一括取得 23
2.4.1 仕様概要 23
2.4.2 使用機能の動作条件 24
2.4.3 動作説明 25
2.4.4 動作フロー 26
2.4.5 ソフトウェア説明 27
2.5 山谷割込み間引き機能と間引き回数設定 28
2.5.1 仕様概要 28
2.5.2 使用機能の動作条件 28
2.5.3 動作説明 28
2.5.4 動作フロー 29
2.5.5 ソフトウェア説明 30

3. 改訂記録 31

1. はじめに

本アプリケーションノートでは、 RH850/U2B6-FCC で EMU3S の各種機能の動作を説明します。

本アプリケーションノートで説明する機能を以下に示します。

- TSG3 サブカウンタを使用した AD トリガ生成
- EMU3S の角度ラッチ、電流値ラッチへのディレー時間設定
- キャリア半周期に複数回 A/D 変換トリガ生成&値一括取得
- 山谷割込み間引き機能と間引き回数

1.1 使用機能

本アプリケーションノートで使用する RH850/U2B6 のハードウェア機能を以下に示します。

また、本アプリケーションノートでは、各ハードウェア機能を CPU0 から制御します。

ハードウェア機能名称	シンボル
Enhanced Motor control Unit 3 S	EMU3S
Motor Control Timer	TSG3
Peripheral Interconnect	PIC
Resolver to Digital Converter	RDC3AL
Analog to Digital Converter	ADCK

2. EMU3S によるモータ制御動作

はじめに、EMU3S を用いたモータ制御動作について説明します。EMU3S はモータ電流値と角度情報をもとにベクトル制御を行い、PWM コンペア値を生成します。EMU3S は ADCK、RDC3AL、TSG3 と連携し、モータ電流値は ADCK から、角度情報は RDC3AL から入力されます。また、EMU3S が生成した PWM コンペア値は TSG3 に送られて、PWM 波形が出力されます。本アプリケーションノートでは、EMU3S が持つ、角度生成 IP、入力 IP、PI 制御 IP、PWM IP を使用してモータ制御を行います。

図 2-1 に、EMU3S と各ハードウェア機能が連携した、モータ制御動作のフローを示します。

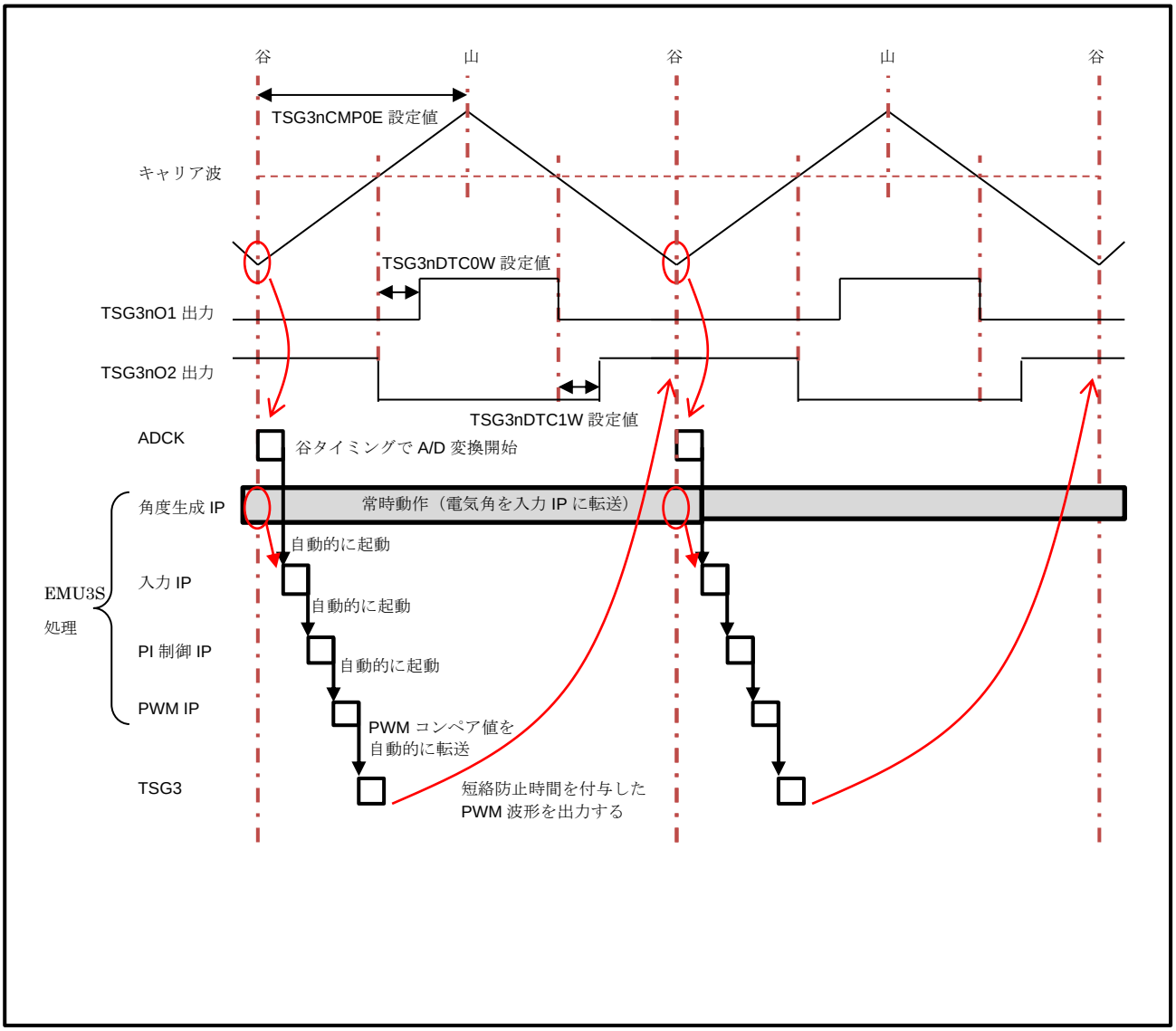

図 2-1 EMU3S によるモータ制御フロー図

以下に、EMU3S が持つ角度生成 IP、入力 IP、PI 制御 IP、PWM IP の動作について説明します。

- 角度生成 IP は、RDC3AL からの角度データの値(RDC3ALnENC1 レジスタの上位 16 ビット)が変化するごとに起動します。そして RDC3ALnENC1 レジスタの値にオフセット値(EMU3nANGOFS レジスタ)を加算してから電気角を生成します。生成された電気角は EMU3nTHTEFIX レジスタに格納されます。
  図 2-2 に角度生成 IP のブロック図を示します。

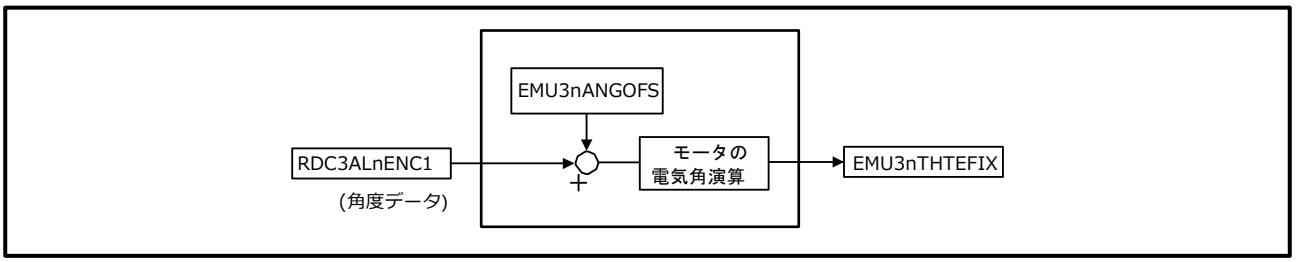

図 2-2 角度生成 IP のブロック図

- 入力 IP は二相のモータ電流値から残り一相の電流値を求め、さらに求めた電流値と電気角をもとに dq 変換を行います。EMU3nIPTRG レジスタの INIPTRG[1:0]ビットを“B’10”に設定した場合、A/D 変換が完了すると入力 IP が自動的に起動します。EMU3nTHTEFIX レジスタに格納された値は、A/D トリガ発生時に入力 IP へ転送され、EMU3nTHTE レジスタに格納されます。図 2-3 に入力 IP のブロック図を示します。

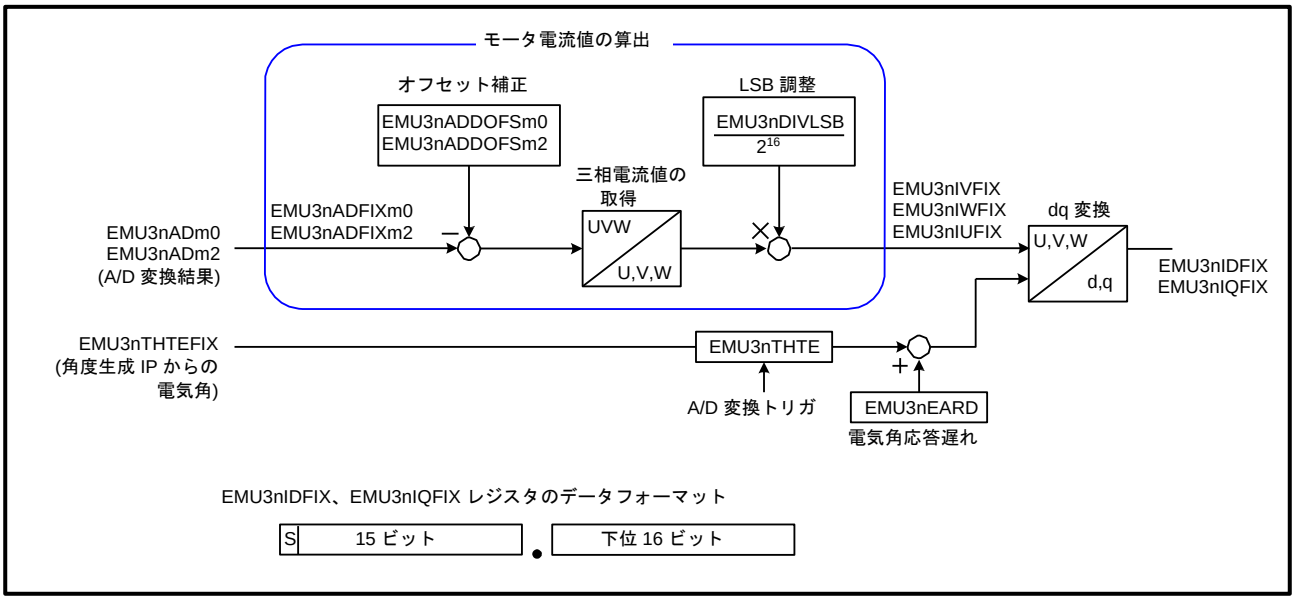

図 2-3 入力 IP のブロック図

- PI 制御 IP は、dq 変換で算出された d 軸電流(帰還値)と q 軸電流(帰還値)と、ソフトウェアで設定した d 軸電流(指令値)と q 軸電流値(指令値)を用いて、d 軸電圧と q 軸電圧を算出します。EMU3nIPTRG レジスタの PIIPTRG ビットを“1”に設定した場合、入力 IP の処理が完了すると、PI 制御 IP が自動的に起動します。図 2-4 に PI 制御 IP のブロック図を示します。EMU3nIDFIX、EMU3nIQFIX レジスタに格納された帰還値と EMU3nIDIN、EMU3nIQIN レジスタに設定した指令値から、操作量である d 軸電圧と q 軸電圧を算出します。その結果、d 軸電圧が EMU3nVD レジスタに、q 軸電圧が EMU3nVQ レジスタに格納されます。

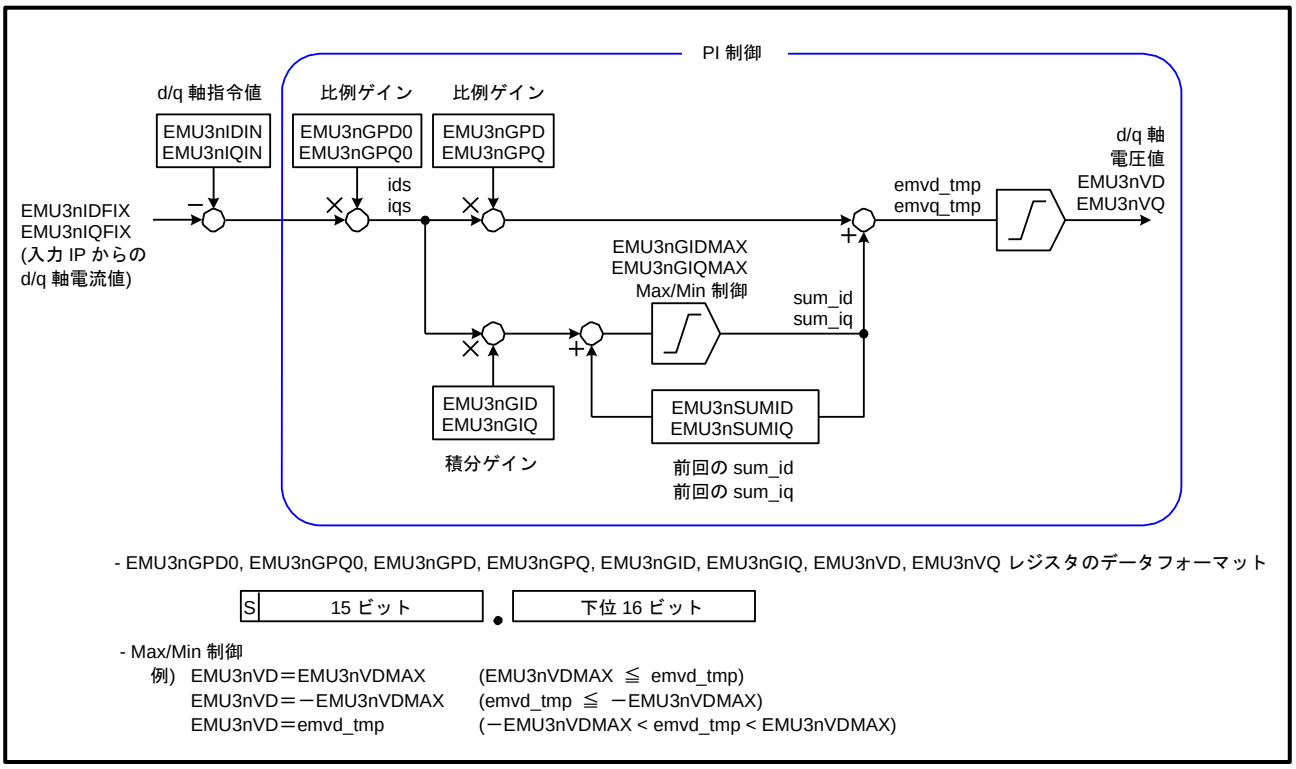

図 2-4 PI 制御 IP のブロック図

- PWM IP は、PI 制御 IP で算出された d 軸電圧と q 軸電圧を用いて、U/V/W 相の出力電圧を求め、その電圧値から PWM 波形出力における各相のデューティ比とコンペアレジスタ値を算出します。EMU3nIPTRG レジスタの PWMIPTRG ビットを“1”に設定した場合、PI IP の処理が完了すると、PWM IP が自動的に起動します。図 2-5 に PWM IP のブロック図を示します。

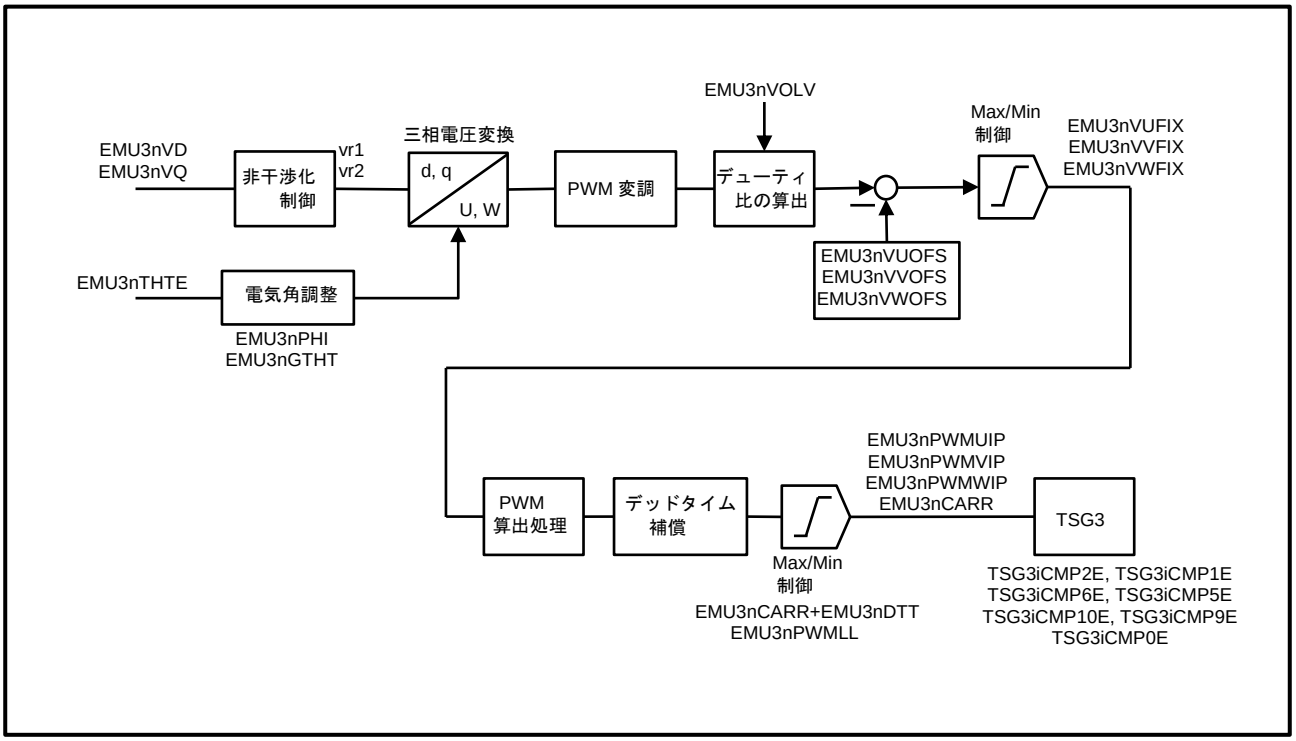

図 2-5 PWM IP のブロック図

そのほかの EMU3S と連携する各ハードウェア機能について、以下に示します。

- R/D コンバータ 3AL (RDC3AL)
  レゾルバから出力されるアナログ信号をデジタル変換し、角度値(レゾルバ角)、角速度を算出します。
- ペリフェラルインタコネクション (PIC)
  EMU3S からキャリア波に同期して出力される信号をもとに、ADCK ハードウェアトリガ信号を生成します。
- A/D コンバータ (ADCK)
  モータ電流値を A/D 変換し、変換値を EMU3S に入力します。本アプリケーションノートでは、EMU3S からの出力信号に応じて PIC が生成するトリガにより A/D 変換を開始させます。トリガが入力されると、ADCK0I00 で V 相の電流値を、ADCK0I01 で W 相の電流値を、ADCK0I02 で U 相の電流値をそれぞれ変換します。W 相の電流値は処理では使用しません。
- モータコントロールタイマ 3 (TSG3)
  TSG3 は EMU3S から転送されたコンペア値をもとに三相 PWM 波形を出力します。TSG3 は 18 ビットカウンタと 18 ビットサブカウンタとのコンペアー致（EMU3S との組み合わせでは 16bit 分を使用）からデューティを生成し、短絡防止時間を付加した三相 PWM 波形を出力します。

2.1 共通設定

以下に、本アプリケーションノートで使用する共通のレジスタ設定を説明します。

表 2-1 ADCK レジスタ設定

レジスタ名	設定値	機能
ADCK0.VCR00	0x00000800H	ADCK0I00 を仮想チャネル 0 に T&H 割り当て
ADCK0.VCR01	0x00000801H	ADCK0I01 を仮想チャネル 1 に T&H 割り当て
ADCK0.VCR00	0x00000802H	ADCK0I02 を仮想チャネル 2 に T&H 割り当て
ADCK0.VCR03	0x00000004H	ADCK0I10 を仮想チャネル 3 に割り当て
ADCK0.SGVCPR4	0x0300H	VCSP = 0x00 ： 仮想チャネル 0 から開始 VCEP = 0x03 ： 仮想チャネル 3 で終了
ADCK0.SGCR4	0x01H	スキャングループ 4 マルチサイクルモード設定 スキャングループ 4 への H/W トリガ入力有効
ADCK0.ADCR2	0x10H	符号付整数
ADCK0.ADCR1	0x02H	非同期サスペンド
ADCK0.THCR	0x00H	T&H サンプリングモード
ADCK0.THER	0x07H	TH A 0-2 許可
ADCK0.THGSR	0x0000H	T&H グループ A 割り当て
ADCK0.THACR	0x33H	T&H グループ A 設定、T&H グループ A 動作許可
ADCK0.THSMPSTCR	0x01H	T&H サンプリング開始

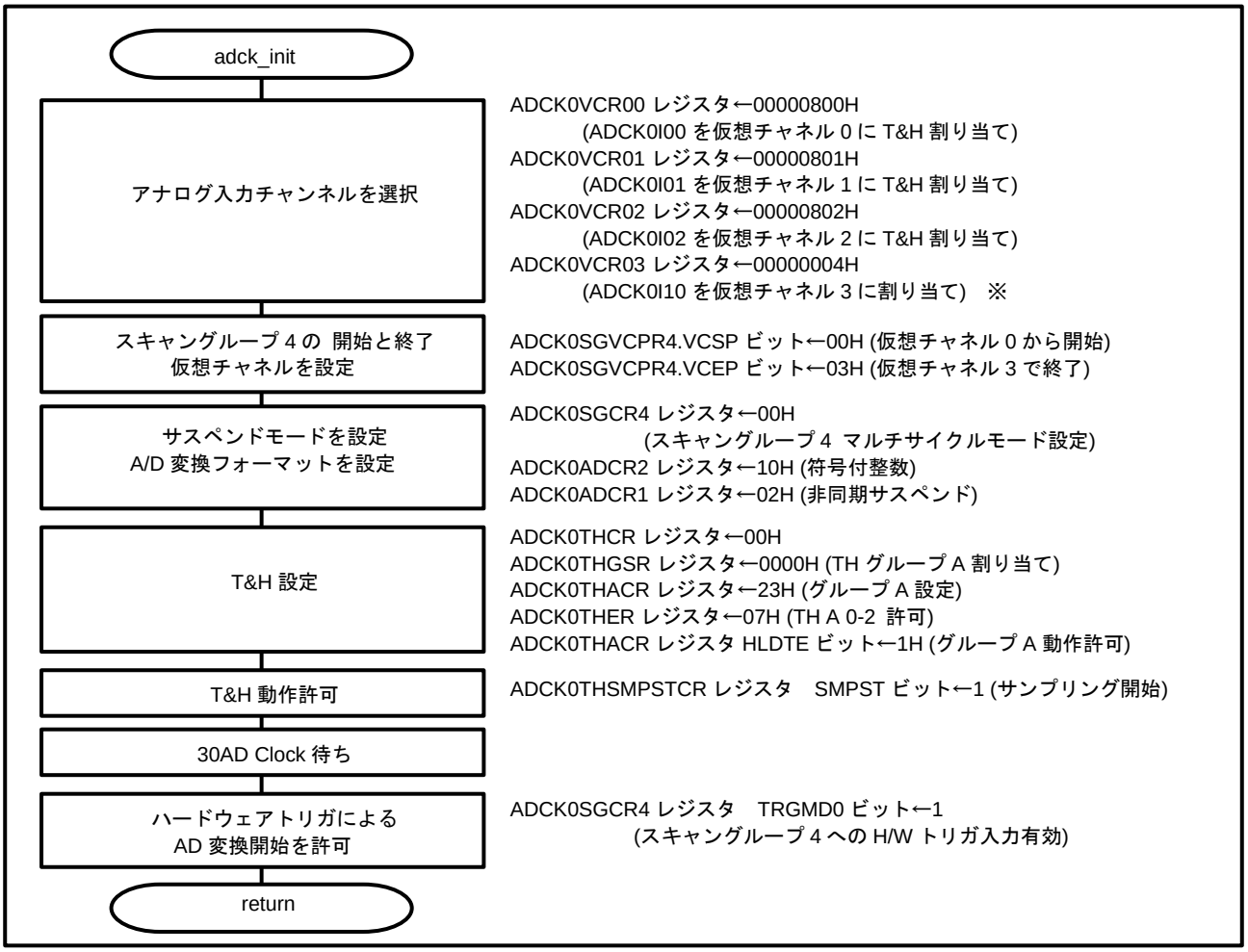

図 2-6 ADCK の初期設定

表 2-2　RDC3AL レジスタ設定

レジスタ名	設定値	機能
RDC3AL0.REF	0x0B0F0400H	励磁信号出力 10kHz
RDC3AL0.PI0	0x00020017H	自動調整
RDC3AL0.PI1	0x00010001H	速度 12bit
RDC3AL0.ATMNT0	0x00240200H	振幅自動調整設定
RDC3AL0.DIAG0	0x001A2933H	2 経路異常 256LSB
RDC3AL0.DIAG1	0xB0010001H	初期化
RDC3AL0.RDSTP	0x00000100H	動作開始
RDC3AL0.ADSTD1	0x00010000H	ADC キャリブレーションスタート
RDC3AL0.ROMCOR1	0x00001001H	ROM テーブル修正設定
RDC3AL0.DCUR0	0x00000000H	デジタル演算の設定

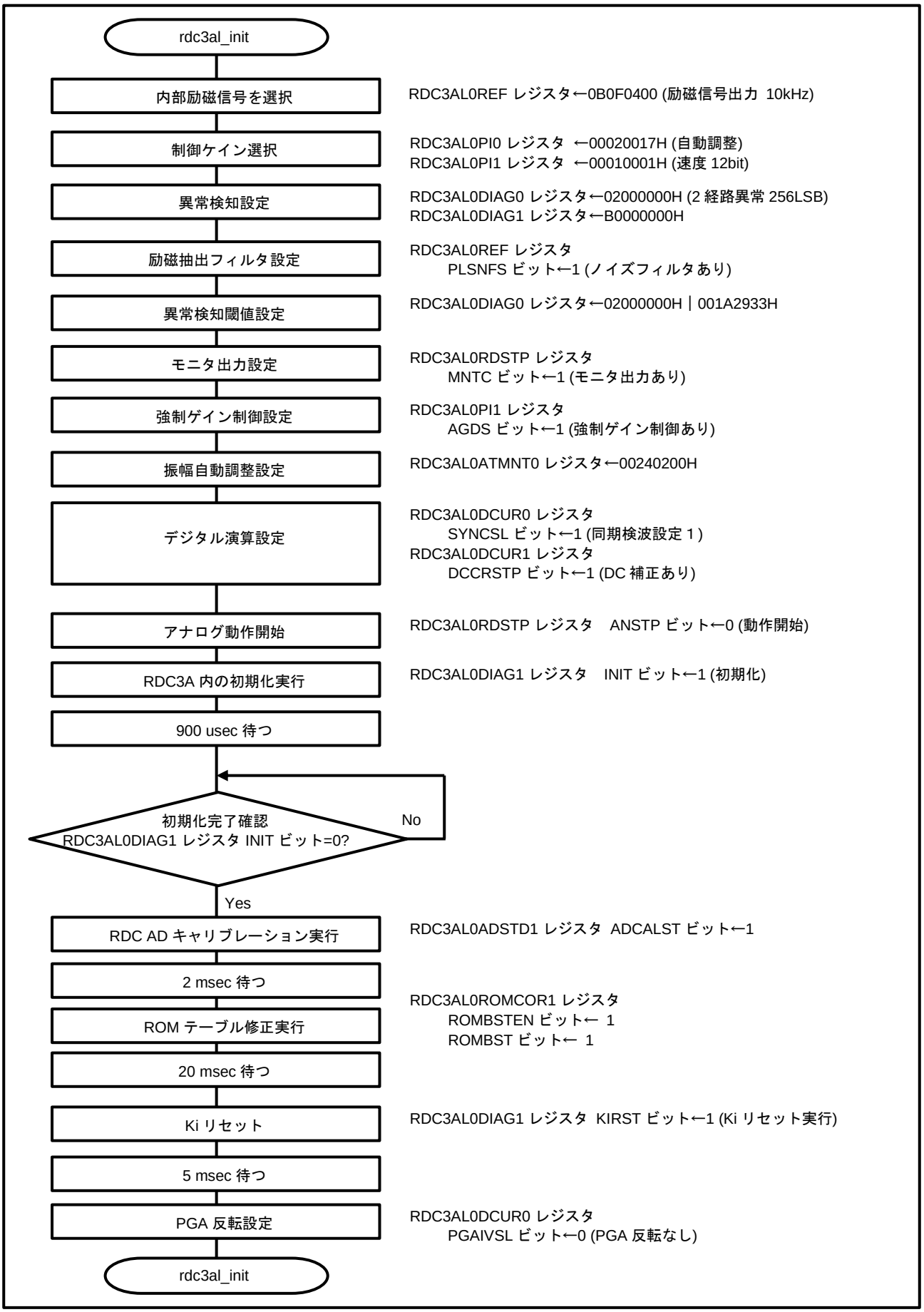

図 2-7 RDC3AL の初期設定

表 2-3 PIC レジスタ設定

レジスタ名	設定値	機能
PIC21.ADCK0TSEL4	0x00300000H	ADCK0 スキャングループ 4 のトリガソースとして EMU30 を選択

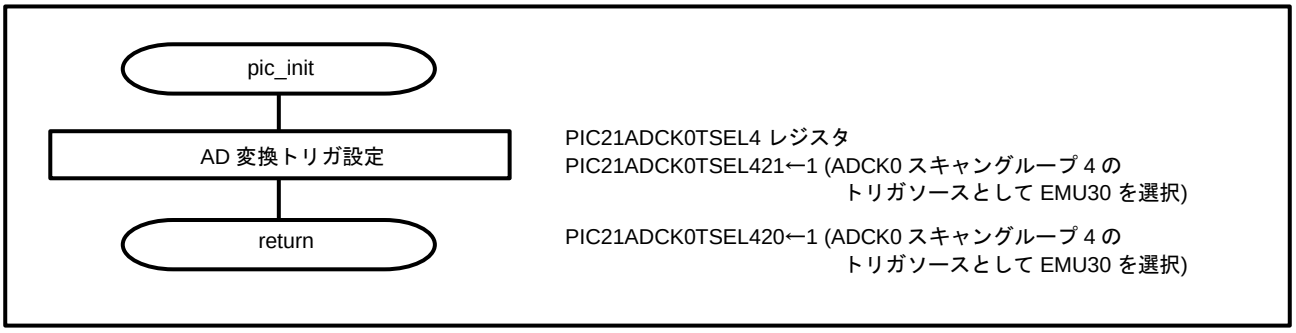

図 2-8 PIC の初期設定

表 2-4 TSG3 レジスタ設定

レジスタ名	設定値	機能
TSG30.CTL0	0x01H	HT-PWM モード
TSG30.DTPR	0x0000H	書き換えを許可
TSG30.DTC0W	0x00000140H	逆相→正相デッドタイム値 4us
TSG30.DTC1W	0x00000140H	正相→逆相デッドタイム値 4us
TSG30.CMP0E	0x00001F40H	PWM 周期を 100μsec に設定
TSG30.CMPUE	0x00000FA0H	U 相コンペア値 (50%)
TSG30.CMPVE	0x00000FA0H	V 相コンペア値 (50%)
TSG30.CMPWE	0x00000FA0H	W 相コンペア値 (50%)
TSG30.CTL4	0x00000080H	PWM 谷リロードに設定

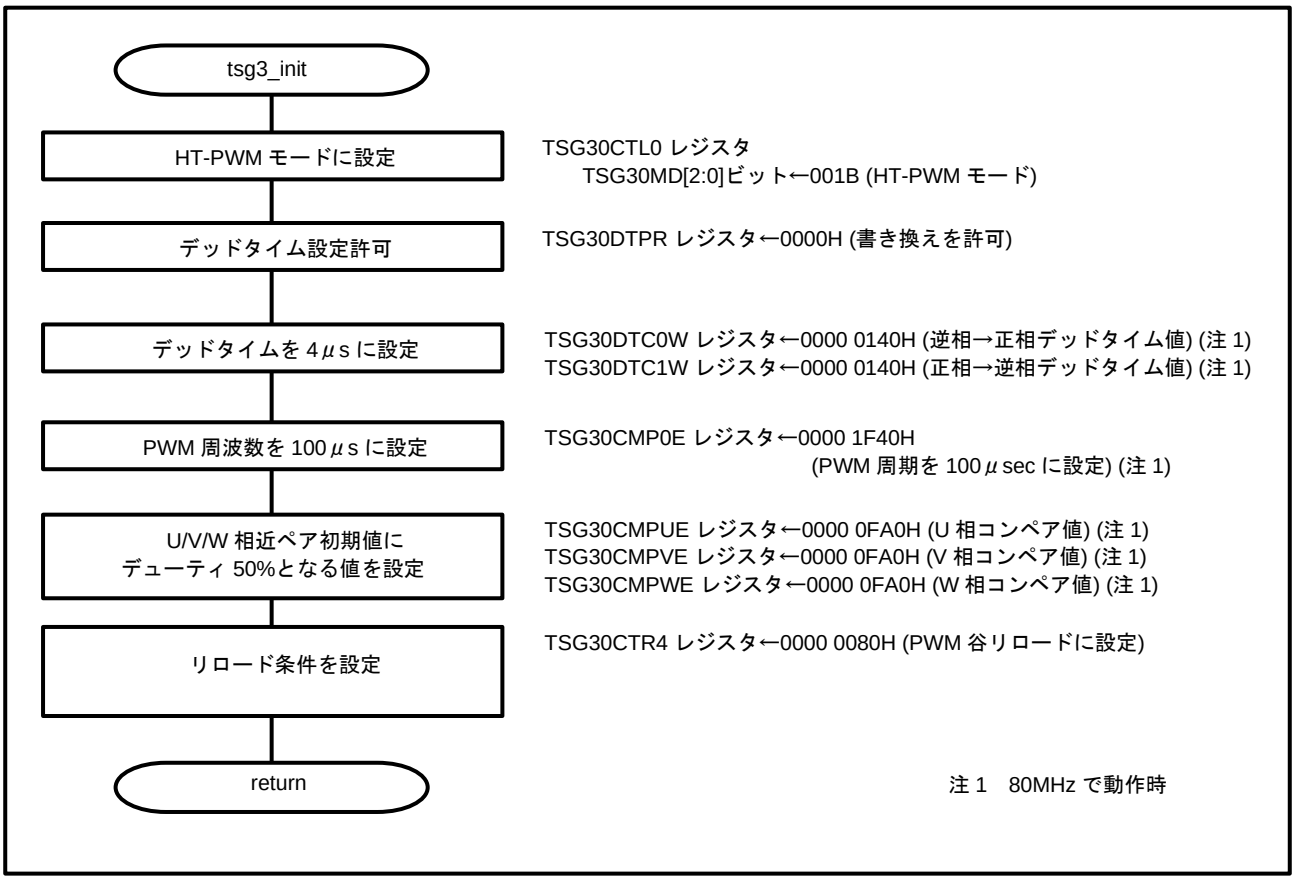

図 2-9 TSG3 の初期設定

表 2-5 EMU3S レジスタ設定

レジスタ名	設定値	機能
EMU30.CTR	0x01H	EMU3S 起動
EMU30.ANGCTR	0x00H	角度生成 IP 設定
EMU30.RESRLD	0x01H	レゾルバ軸倍角設定
EMU30.PXR	0x0100H	電気角生成係数設定
EMU30.ANGOFS	0x0000H	角度オフセット
EMU30.CTRINMD	0x0025H	入力 IP 設定
EMU30.AD0OFS	0x0800H	AD0 データオフセット
EMU30.AD1OFS	0x0800H	AD1 データオフセット
EMU30.AD2OFS	0x0800H	AD2 データオフセット
EMU30.DIVLSB	0x00010000H	LSB 調整
EMU30.SR2	0x0000D106H	dq 変換係数設定
EMU30.PICTR	0x03H	PI 制御 IP 設定
EMU30.IDIN	0x00000000H	ID 入力
EMU30.IQIN	0x00000000H	IQ 入力
EMU30.GPD0	0x00010000H	PI 制御係数
EMU30.GPQ0	0x00010000H	PI 制御係数
EMU30.GID	0x00000100H	PI 制御係数
EMU30.GIQ	0x00000100H	PI 制御係数
EMU30.GPD	0x00010000H	PI 制御係数
EMU30.GPQ	0x00010000H	PI 制御係数

レジスタ名	設定値	機能
EMU30.SUMID	0x00000000H	d 軸ソフトウェア設定
EMU30.SUMIQ	0x00000000H	q 軸ソフトウェア設定
EMU30.VDMAX	0x7FFFFFFFH	d 軸電圧最大値設定
EMU30.VQMAX	0x7FFFFFFFH	q 軸電圧最大値設定
EMU30.GIDMAX	0x00000800H	GID 最大値設定
EMU30.GIQMAX	0x00000800H	GIQ 最大値設定
EMU30.REFCTR	0x01H	PWM IP レジスタ値反映制御
EMU30.PWMCTR	0x000102A1H	PWM IP 設定
EMU30.DECVELG	0x00000000H	非干渉化制御係数角速度値ゲイン
EMU30.DECFLUX	0x00000000H	非干渉化制御係数磁束値
EMU30.DECLD	0x00000000H	非干渉化制御係数 Ld 値
EMU30.DECLQ	0x00000000H	非干渉化制御係数 Lq 値
EMU30.VDCRCT	0x00000000H	d 軸電圧補正値
EMU30.VQCRCT	0x00000000H	q 軸電圧補正値
EMU30.VD2MAX	0x7FFFFFFFH	非干渉化制御 d 軸最大値
EMU30.VQ2MAX	0x7FFFFFFFH	非干渉化制御 q 軸最大値
EMU30.PHI	0x0000H	PWM IP 用電気角オフセット
EMU30.GTHT	0x00000100H	PWM IP 用電気角調整用係数レ
EMU30.SR23	0x0000D106H	三相電圧変換係数レ
EMU30.PWMK1	0x00800000H	桁数あわせ 1
EMU30.VOLV	0x1000H	入力電圧
EMU30.VUOFS	0x0000H	U 相電圧補正値
EMU30.VVOFS	0x0000H	V 相電圧補正値
EMU30.VWOFS	0x0000H	W 相電圧補正値
EMU30.DTUL	0x7FFFFFFFH	デューティ比上限値
EMU30.DTLL	0x80000000H	デューティ比下限値
EMU30.PWMK2	0x00000100H	桁数あわせ 2
EMU30.DTOTH	0x7FFFFFFFH	デッドタイム補償閾値
EMU30.DTOPV	0x00000000H	デッドタイム補償正電流時加算値
EMU30.DTONV	0x00000000H	デッドタイム補償負電流時加算値
EMU30.PWMUL	0x0003FFFFH	PWM 上限値
EMU30.PWMLL	0x00000000H	PWM 下限値
EMU30.DTT	0x00000140H	デッドタイム設定
EMU30.CARR	0x00001F40H	キャリア周期設定
EMU30.IPTRG	0x0EH	IP 起動トリガ要因選択
EMU30.ADDCNT	0x00000000H	AD 値取得遅延カウント設定
EMU30.RDDCNT	0x00000000H	角度情報取得遅延カウント設定
EMU30.INT0	0x00000000H	EMU30 割込み設定 0
EMU30.INT1	0x00000000H	EMU30 割込み設定 1
EMU30.INT2	0x00000000H	EMU30 割込み設定 2
EMU30.INT3	0x00000000H	EMU30 割込み設定 3
EMU30.INT4	0x00000000H	EMU30 割込み設定 4

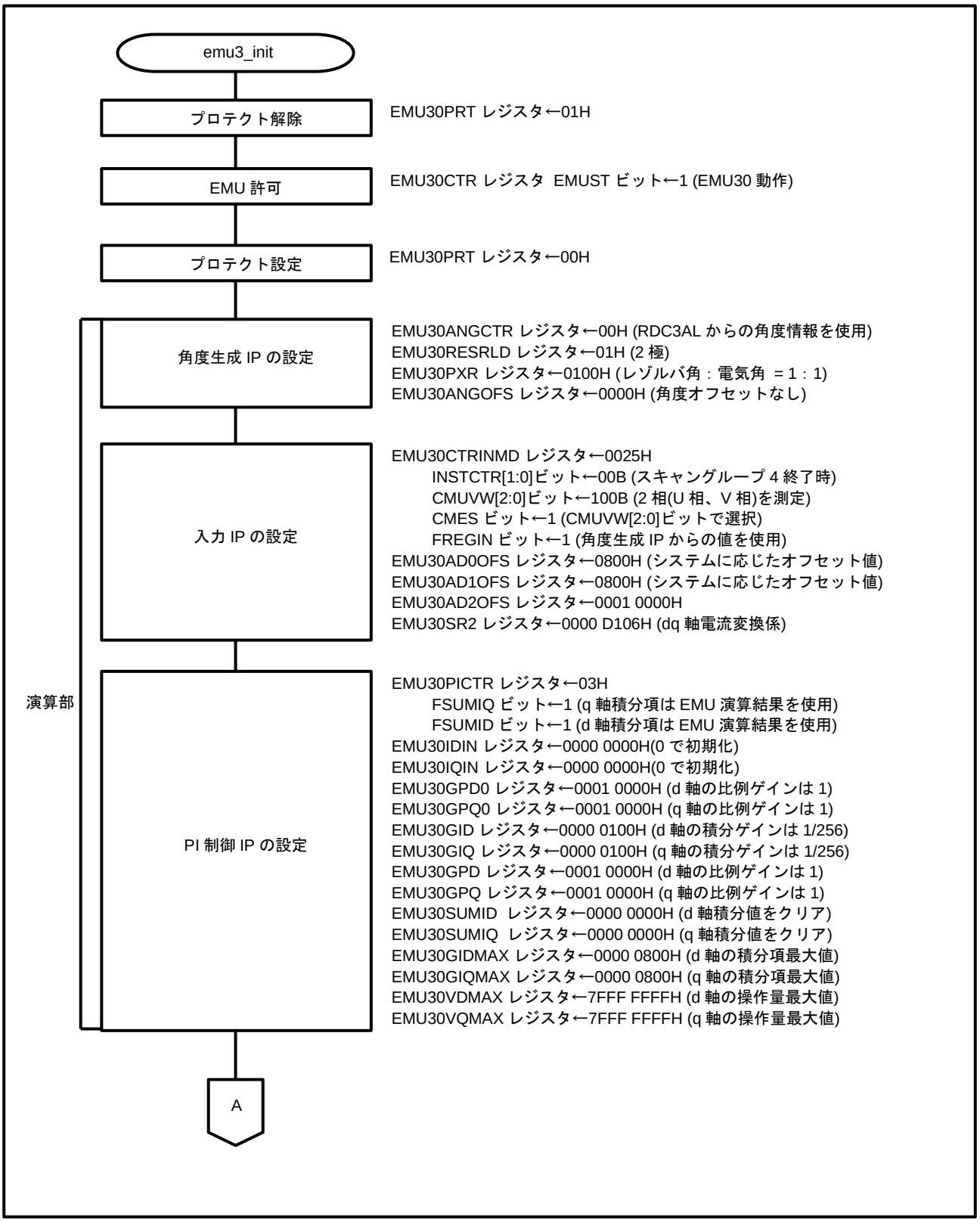

図 2-10 EMU3S の初期設定 (1)

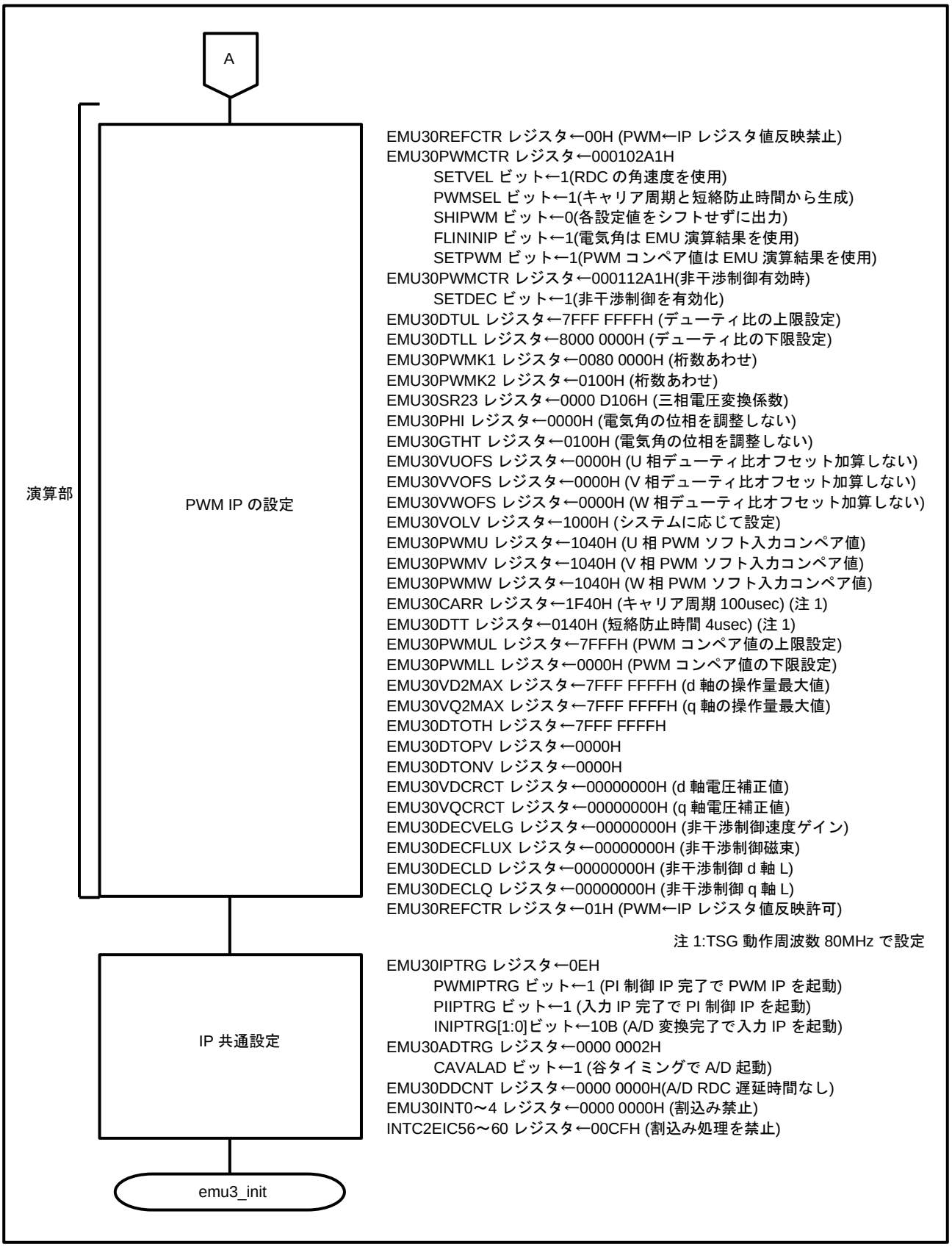

図 2-11 EMU3S の初期設定 (2)

2.2 TSG3 サブカウンタを使用した AD トリガ生成

2.2.1 仕様概要

EMU3S は TSG3 の HT-PWM モードと連携して、3 相同期モータ用の PWM 波形を生成することができます。また、EMU3S は ADCK と連携して、TSG3 からの PWM キャリアに同期したタイミングで AD 変換を行うことができます。EMU3S では、AD 変換要求のタイミングについて、図 **2-12** に示す、PWM キャリアのサブカウンタ山谷タイミングで変換要求を出力することが可能です。

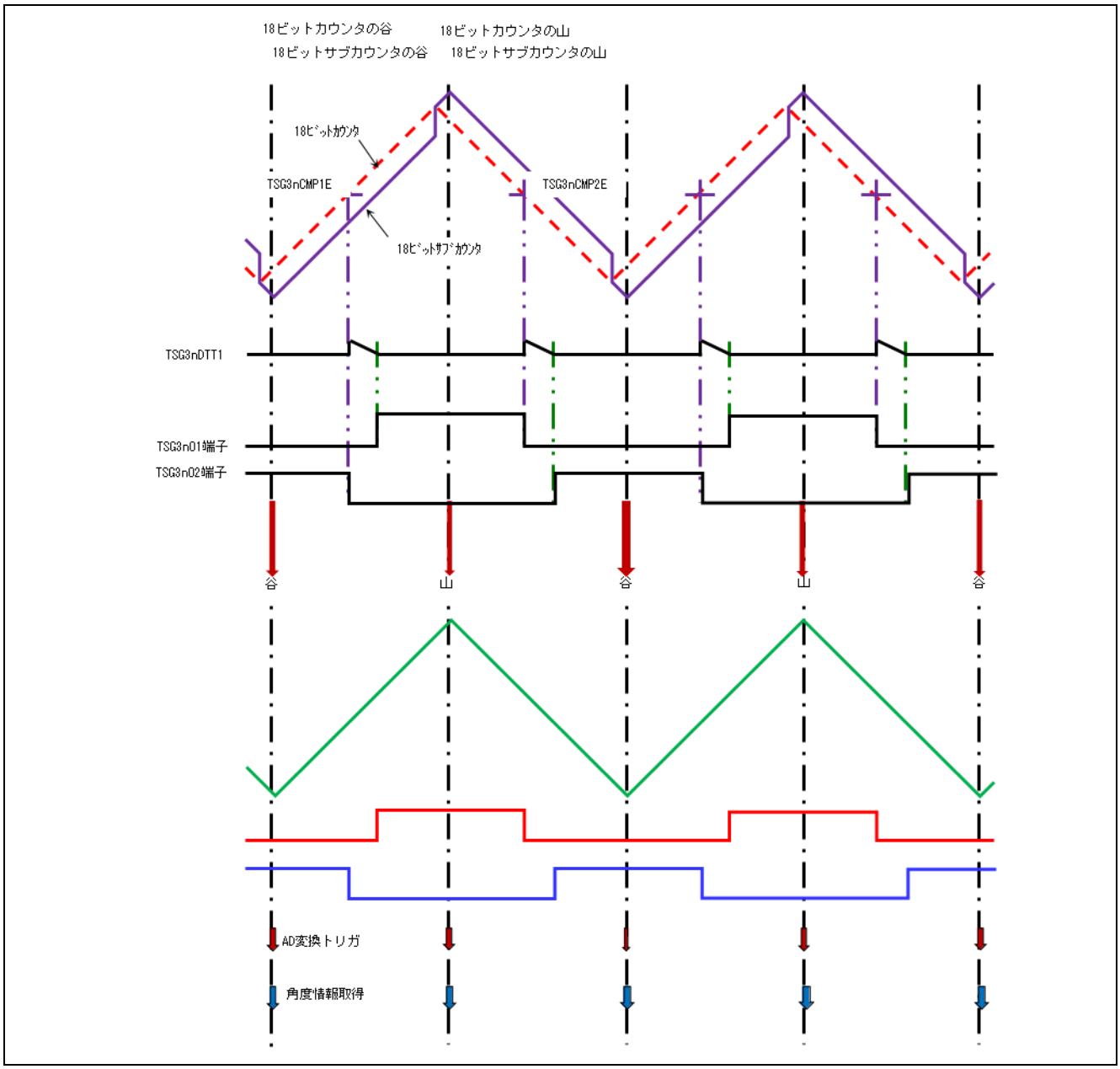

図 2-12 動作概要

2.2.2 使用機能の動作条件

以下に、サブカウンタ山谷タイミングでの AD トリガ機能の動作条件を示します。共通の設定については、2.1 を参照してください。

表 2-6 使用機能

項目	内容
使用機能	● キャリア波のサブカウンタ山谷タイミングで A/D 変換機能 ● A/D 変換と R/D 変換のトリガ出力遅延なし

2.2.3 動作説明

TSG3 の HT-PWM モードでは、カウンタとサブカウンタを用いて PWM 波形が生成されます。EMU3S では、サブカウンタの山谷で A/D 変換要求を生成し、ADCK を動作させることができます。サブカウンタ山谷タイミングで AD 変換要求機能を実現するには、EMU3S、TSG3、PIC それぞれの設定が必要です。

EMU3s における AD 変換要求の出力タイミングは、EMU3nADTRG レジスタにて設定します。

TSG3 における AD 変換トリガ出力のタイミングは、キャリア山については TSG3nCTL5 レジスタ、キャリア谷については TSG3nCTL6 レジスタにて設定します。

PIC では ADCK に出力する AD 変換要求を設定することができ、PIC21ADCKnTSEL4 レジスタにて設定します。

2.2.4 動作フロー

図 **2-13**、図 **2-14**、図 **2-15** に EMU3S、TSG3、PIC の動作フローを示します。

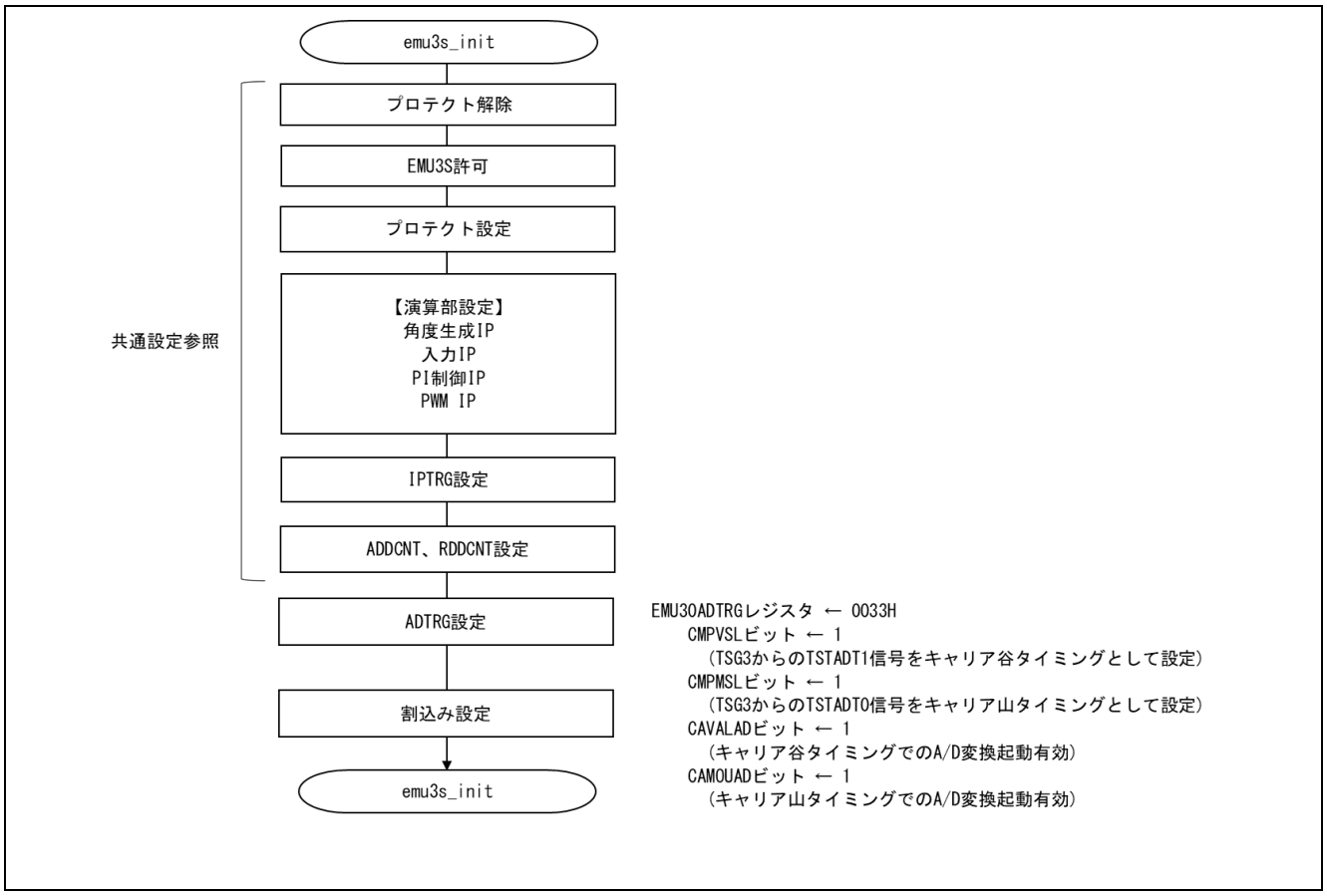

図 2-13 EMU3S 動作フロー

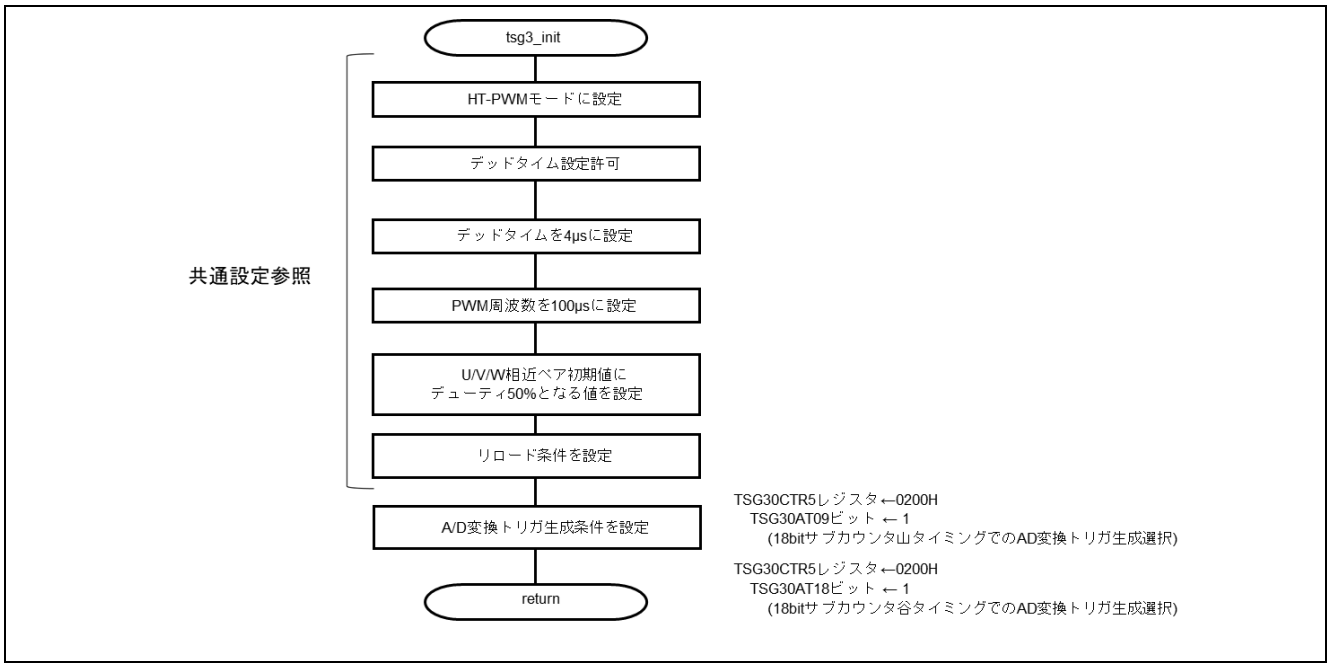

図 2-14 TSG3S 動作フロー

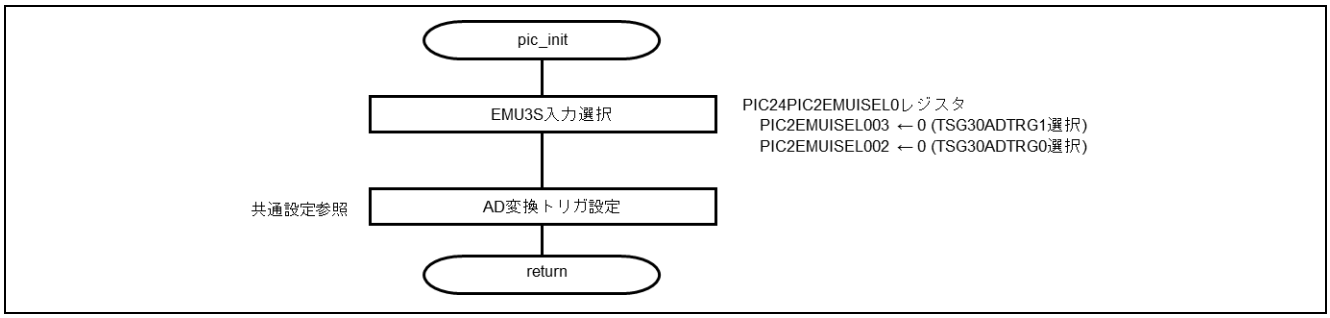

図 2-15 PIC 動作フロー

2.2.5 ソフトウェア説明

表 **2-7**、表 **2-8**、表 **2-9** に EMU3S、TSG3、PIC 各レジスタの設定例を示します。なお、ここで説明する内容は関連部分のみとします。共通設定は 2.1 を参照してください。

表 2-7 EMU3S レジスタ設定例（関連部のみ）

レジスタ名	設定値	機能
EMU30.ADTRG	0x0033H	CMPVSL = 1: TSG3 からの TSTAD1 信号をキャリア谷タイミングとして選択 CMPMSL = 1: TSG3 からの TSTAD0 信号をキャリア山タイミングとして選択 CAVALAD = 1: キャリア谷タイミングでの A/D 変換起動有効 CAMOUAD = 1: キャリア山タイミングでの A/D 変換起動有効

表 2-8 TSG3 レジスタ設定例（関連部のみ）

レジスタ名	設定値	機能
TSG30.CTL5	0x0200H	TSG3nAT09 = 1: サブカウンタ山タイミングでの AD 変換トリガ生成選択
TSG30.CTL6	0x0100H	TSG3nAT18 = 1: サブカウンタ谷タイミングでの AD 変換トリガ生成選択

表 2-9 PIC レジスタ設定例（関連部のみ）

レジスタ名	設定値	機能
PIC24.PIC2EMUISEL0	0x00000000H	PIC2EMUISEL003 = 0: TSG30ADTRG1 選択 PIC2EMUISEL002 = 0: TSG30ADTRG0 選択

2.3 EMU3S の角度ラッチ、電流値ラッチへのディレー時間設定

2.3.1 仕様概要

EMU3S は 2.2 で説明した TSG3 サブカウンタを使用した AD トリガの生成方法、動作例をベースにして、さらに AD 変換トリガ出力、角度情報取得にディレー時間を付加する方法について説明します。

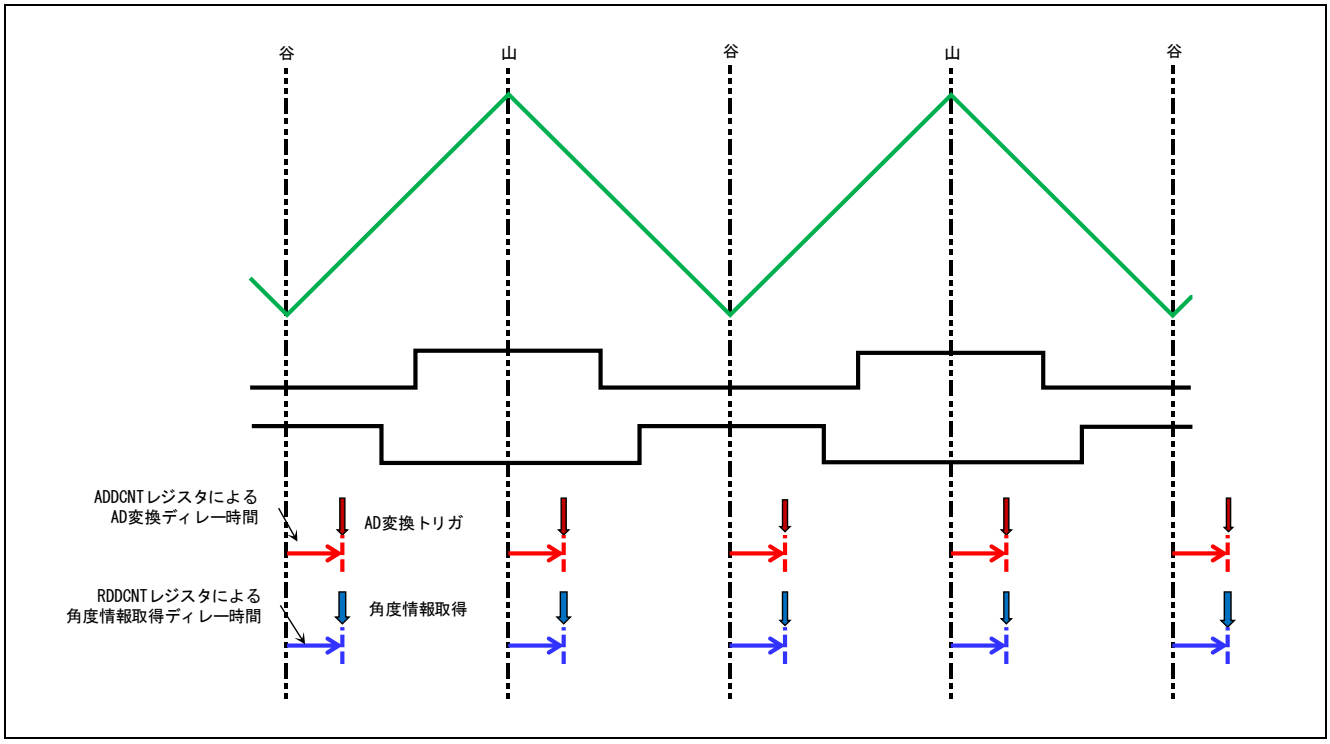

図 2-16 動作概要

2.3.2 使用機能の動作条件

以下に、AD 変換トリガ出力、角度情報取得にディレー時間を設定する機能の動作条件を示します。共通の設定については、2.1 を参照してください。

項目	内容
使用機能	● キャリア波のサブカウンタ山谷タイミングで A/D 変換機能 ● A/D 変換と R/D 変換のトリガ出力遅延 10us

2.3.3 動作説明

EMU3S では、TSG3 の PWM キャリアに同期した A/D 変換トリガと R/D 変換結果の角度値のラッチにディレー時間を設定することができます。A/D 変換トリガのディレー時間は EMU3nADDCNT レジスタにて設定します。また、角度情報取得のディレー時間は EMU3nRDDCNT レジスタにて設定します。各ディレー時間は個別に設定することが可能です。また EMU3nADDCNT、EMU3nRDDCNT は 80-MHz CCLK にて動作します。カウント値はクロックに同期して 1 ずつダウンカウントされ、0x0000 になった際に信号が出力されます。

2.3.4 動作フロー

図 **2-17** に EMU3S の動作フローを示します。TSG3、PIC のフローについては、2.2 と同様の設定となるため、2.2.4 を参照してください。

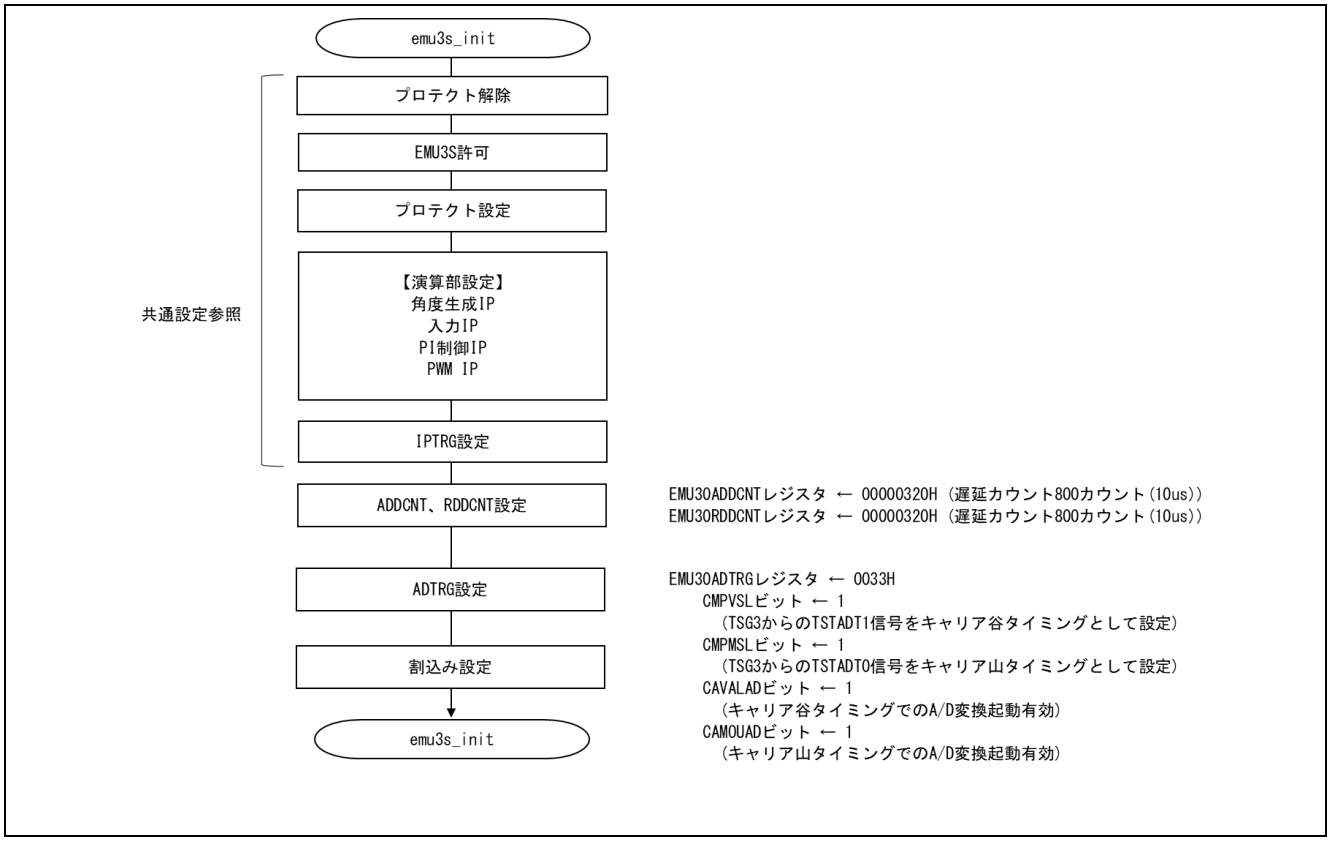

図 2-17 EMU3S 動作フロー

2.3.5 ソフトウェア説明

表 **2-10** に、各レジスタの設定例を示します。なお、ここで説明する内容は関連部分のみとします。共通設定は 2.1 を参照してください。また、TSG3、PIC のフローについては、2.2 と同様の設定となるため、2.2.5 を参照してください。

表 2-10 EMU3S レジスタ設定例（関連部のみ）

レジスタ名	設定値	機能
EMU30.ADTRG	0x0033H	CMPVSL = 1: TSG3 からの TSTAD1 信号をキャリア谷タイミングとして選択 CMPMSL = 1: TSG3 からの TSTAD0 信号をキャリア山タイミングとして選択 CAVALAD = 1: キャリア谷タイミングでの A/D 変換起動有効 CAMOUAD = 1: キャリア山タイミングでの A/D 変換起動有効
EMU30.ADDCNT	0x00000320H	A/D データ取得遅延カウント
EMU30.RDDCNT	0x00000320H	R/D 角度情報取得遅延カウント

2.4 キャリア半周期に複数回 A/D 変換トリガ生成&値一括取得

2.4.1 仕様概要

EMU3S は TSG3 が管理するキャリアに同期して、1 キャリア内で複数回の A/D 変換要求を出力することが可能です。また、EMU3S が持つメモリ転送機能を使用して、発生した A/D 変換要求に対して、ADCK が出力した変換結果を自動的にユーザが指定した領域へ転送することができます。本アプリケーションノートでは、EMU3S からの 1 キャリア内での複数回 A/D 変換要求出力と、変換結果のメモリへの転送について説明します。なお、本アプリケーションノートでは、転送先のメモリは Cluster RAM (Cluster0)とします。

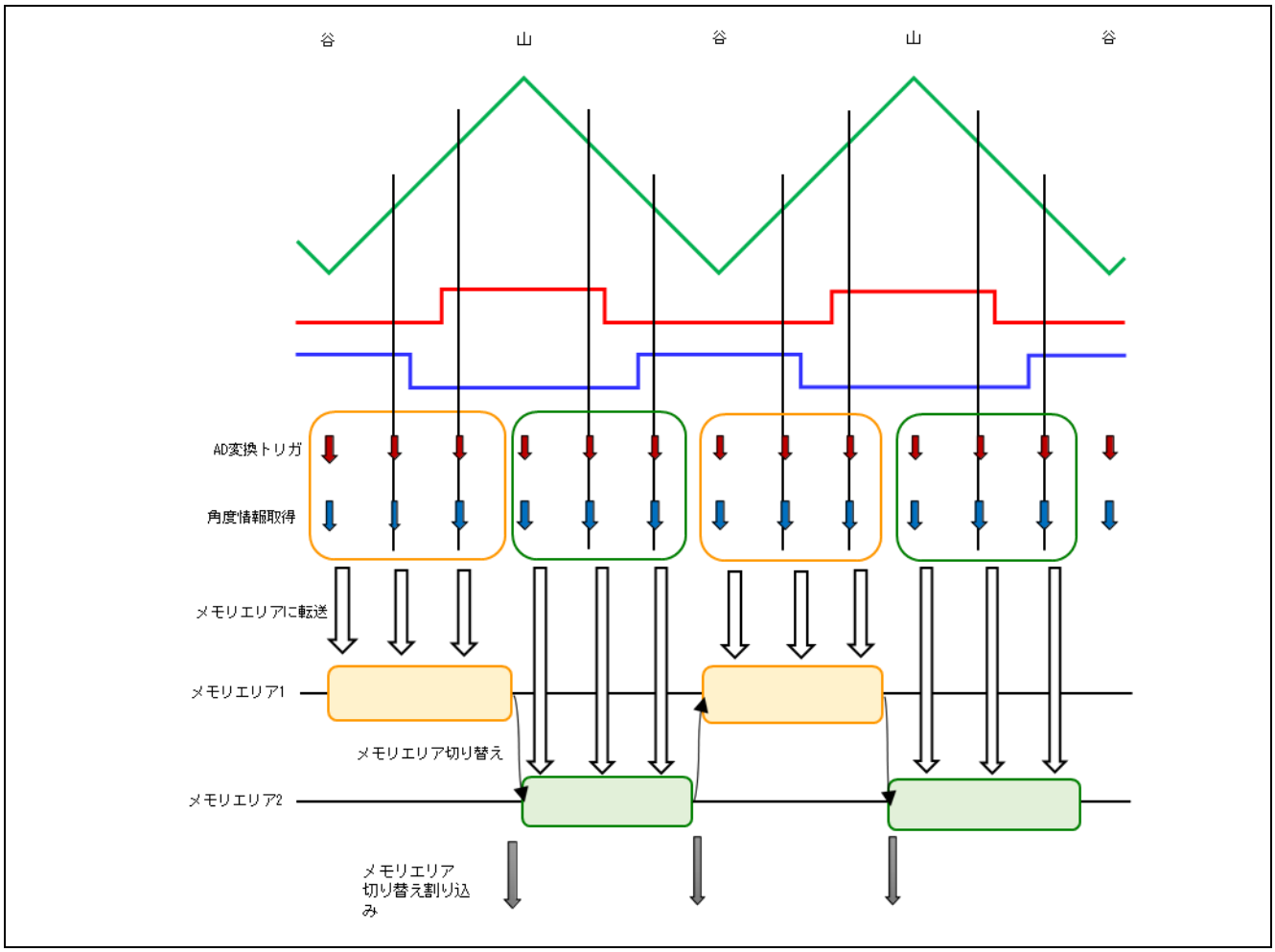

図 2-18 動作概要

2.4.2 使用機能の動作条件

以下に、キャリア半周期に複数回 A/D 変換トリガ生成&値一括取得の機能の動作条件を示します。共通の設定については、2.1 を参照してください。

項目	内容
使用機能	● キャリア波のサブカウンタ山谷タイミングで A/D 変換機能 ● A/D 変換と R/D 変換のトリガ出力遅延なし ● 山谷タイミングで AD 変換を 3 回実施 ● AD 変換トリガのオフセット時間なし ● メモリ転送回数は 3 回 ● 転送先は ClusterRAM0（0xFE001000） ● 転送完了割込み設定

2.4.3 動作説明

EMU3S では、EMU3nADSMTRG レジスタで、TSG3 からの AD 変換トリガを起点に AD 変換トリガの出力回数とサンプリング間隔を設定することが可能です。また、EMU3nADSMOFS レジスタを設定することで、起点の AD 変換トリガに対して、ディレー時間を設定することも可能です。サンプリング間隔、およびディレー時間は 80-MHz CLKC_HSB にて動作します。

また、EMU3S はメモリ転送機能を持ち、A/D 変換完了信号をトリガに、A/D 変換結果と角度情報をメモリに転送することが可能です。転送する角度情報は、EMU3nADMWCTR レジスタの THTSEL ビットにより、レゾルバ角情報か電気角情報かを選択できます。メモリ転送機能は EMU3nADMWCTR レジスタにて有効化します。メモリ転送回数は EMU3nADMNCNT レジスタにて設定し、メモリ転送先は EMU3nTBLADR レジスタと、EMU3nADMOFS2 レジスタにて設定します。メモリはエリア 1 とエリア 2 に分かれており、キャリア山・谷のタイミングで自動的に切り替えます。図 **2-19** に、メモリエリア設定の例を示します。

メモリ転送機能について、EMU3nADMNCNT レジスタで設定したカウント分転送発生したタイミングで割込み信号を発生させることができます。割込み要因は EMU3nINTSD レジスタの SMBIF ビットに割り当てられています。

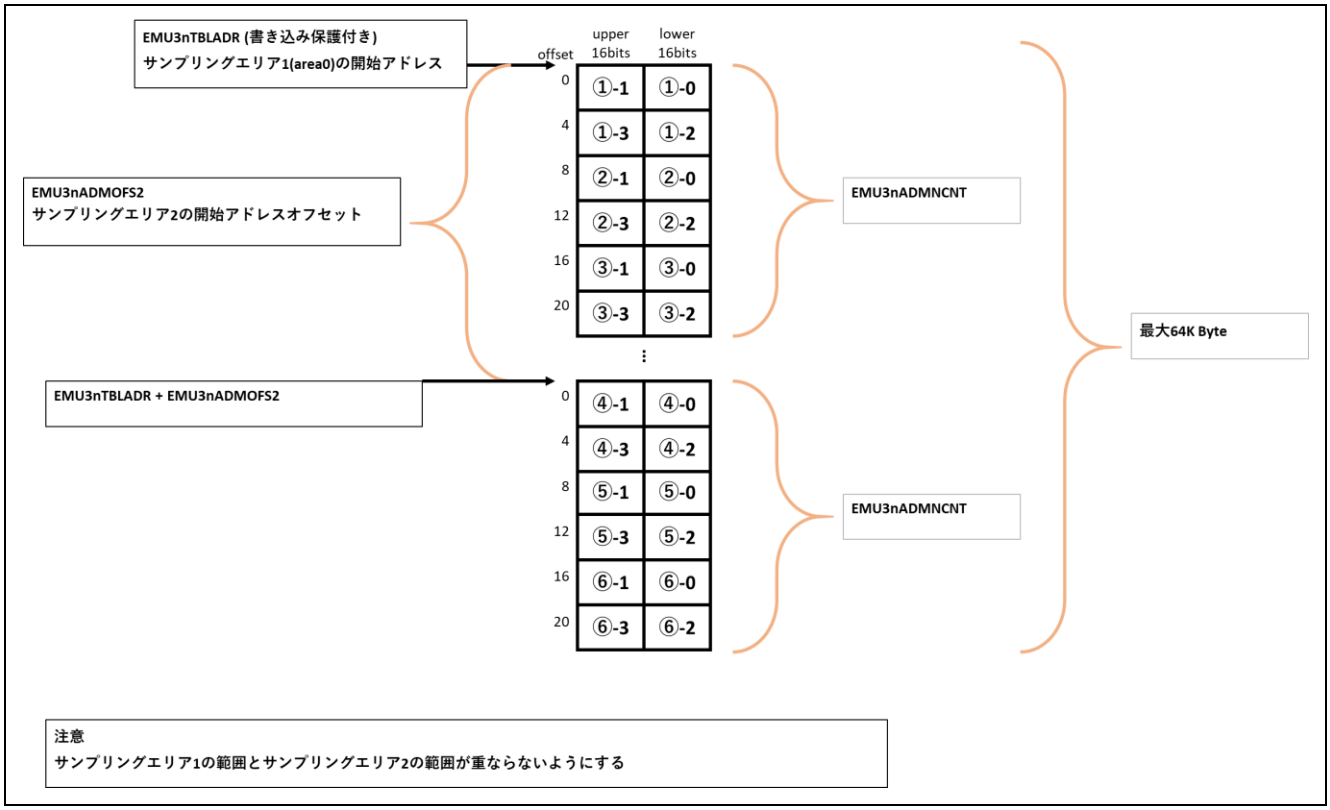

図 2-19 メモリエリア設定の例

2.4.4 動作フロー

図 **2-20** に動作フローを示します。また、図 **2-21** に割込み制御フローを示します。

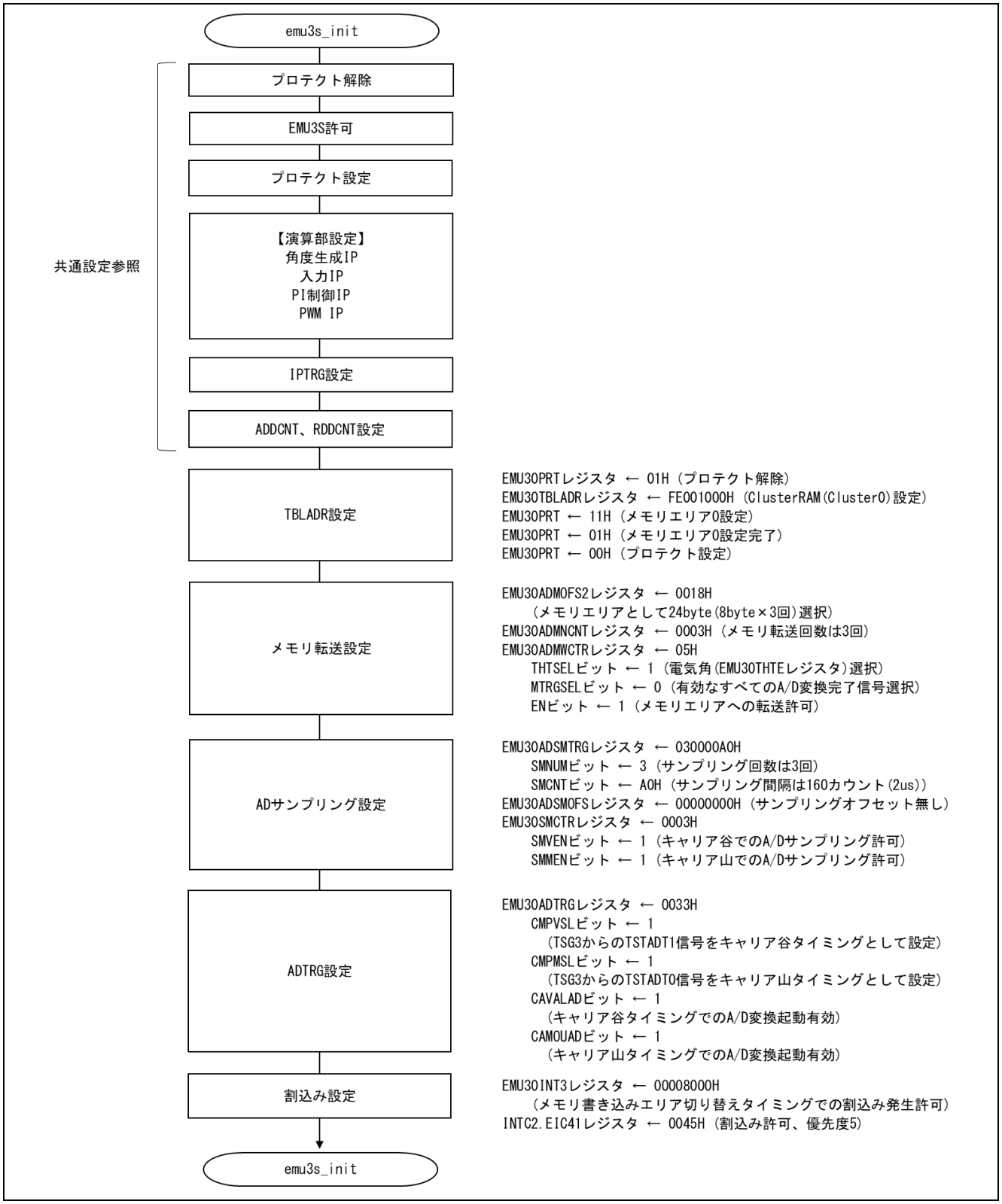

図 2-20 動作フロー

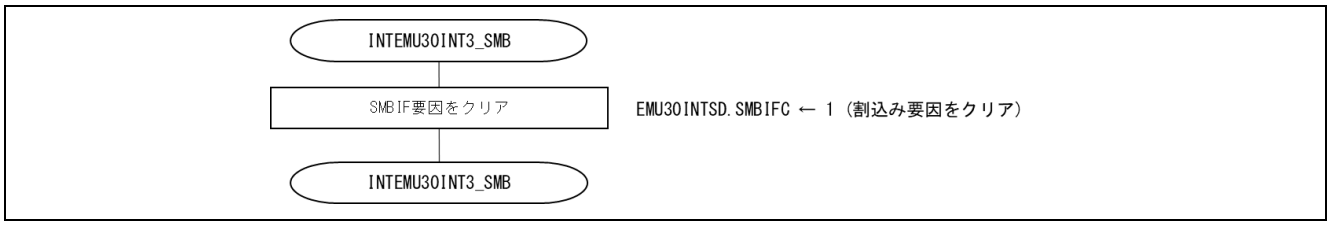

図 2-21　割込み制御フロー

2.4.5　ソフトウェア説明

表 **2-11** に、各レジスタの設定例を示します。

表 2-11　EMU3S レジスタ設定例（関連部のみ）

レジスタ名	設定値	機能
EMU30.SMCTR	0x0003H	SMVEN = 1: キャリア谷での AD 変換サンプリング許可 SMMEN = 1: キャリア山での AD 変換サンプリング許可
EMU30.ADSMTRG	0x030000A0H	SMNUM = 3: AD 変換のサンプリング回数 3 回 SMCNT = 160: AD 変換要求出力サンプリング間隔設定
EMU30.ADSMOFS	0x00000000H	SMOFS = 0: オフセット時間なし
EMU30.ADMWCTR	0x05	THTSEL = 1: メモリエリアへのラッチは電気角 (EMU3nTHTE)を選択 MTRGSEL = 0: 有効なすべての AD 変換完了信号を設定 EN = 1: メモリエリアへの転送許可
EMU30.TBLADR	0xFE001000H	DATA = 0xFE001000: Cluster RAM (Cluster0)を設定
EMU30.ADMOFS2	0x0018H	メモリエリア領として 24byte 設定
EMU30.ADMNCNT	0x0003H	メモリ書き込み回数 3
EMU30.INT3	0x00008000H	メモリ書き込みエリア切り替えタイミングでの割込み発生許可
INTC2.EIC41	0x0045H	割込み許可、優先度 5

2.5 山谷割込み間引き機能と間引き回数設定

2.5.1 仕様概要

EMU3S では、TSG3 と連動したキャリア山/谷における割込み要求について、割込み要求の間引きが可能です。本節では、割込み間引き機能を使用した、キャリア山/谷タイミングでの割込み間引きについて説明します。

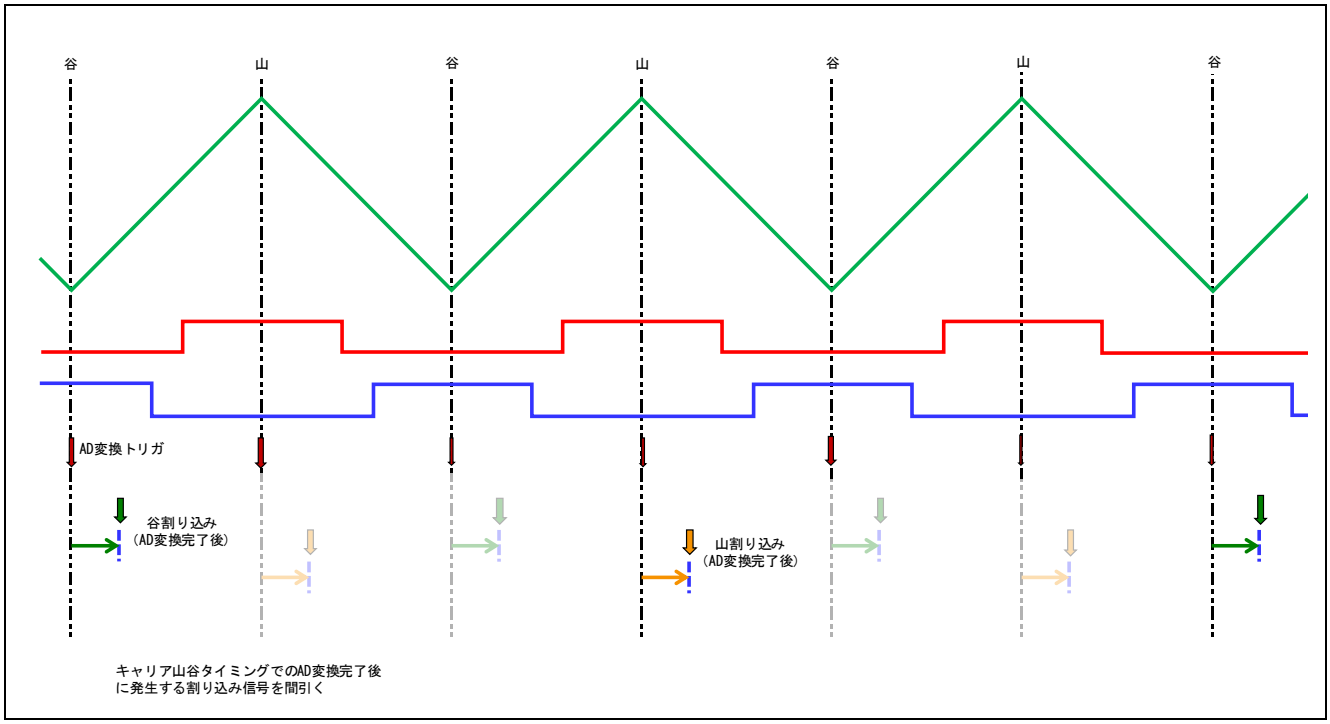

図 2-22 動作概要

2.5.2 使用機能の動作条件

以下に、キャリア山谷タイミングの割込み間引き機能の動作条件を示します。共通の設定については、を参照してください。

項目	内容
使用機能	● キャリア波のサブカウンタ山谷タイミングで AD 変換トリガ出力 ● AD 変換完了に対して割込み発生 ● 割込み間引き回数設定(2 回)

2.5.3 動作説明

キャリア山谷に同期した割込み間引きについては A/D 変換要求トリガの設定と合わせて設定することが可能です。EMU3n TRGGCM レジスタにより A/D 変換完了信号の間引き設定、間引き回数を指定します。その後、間引き後の A/D 変換完了信号を割込み信号として活用します。

2.5.4 動作フロー

図 **2-23** に動作フローを示します。また、図 **2-24** に割込み制御フローを示します。

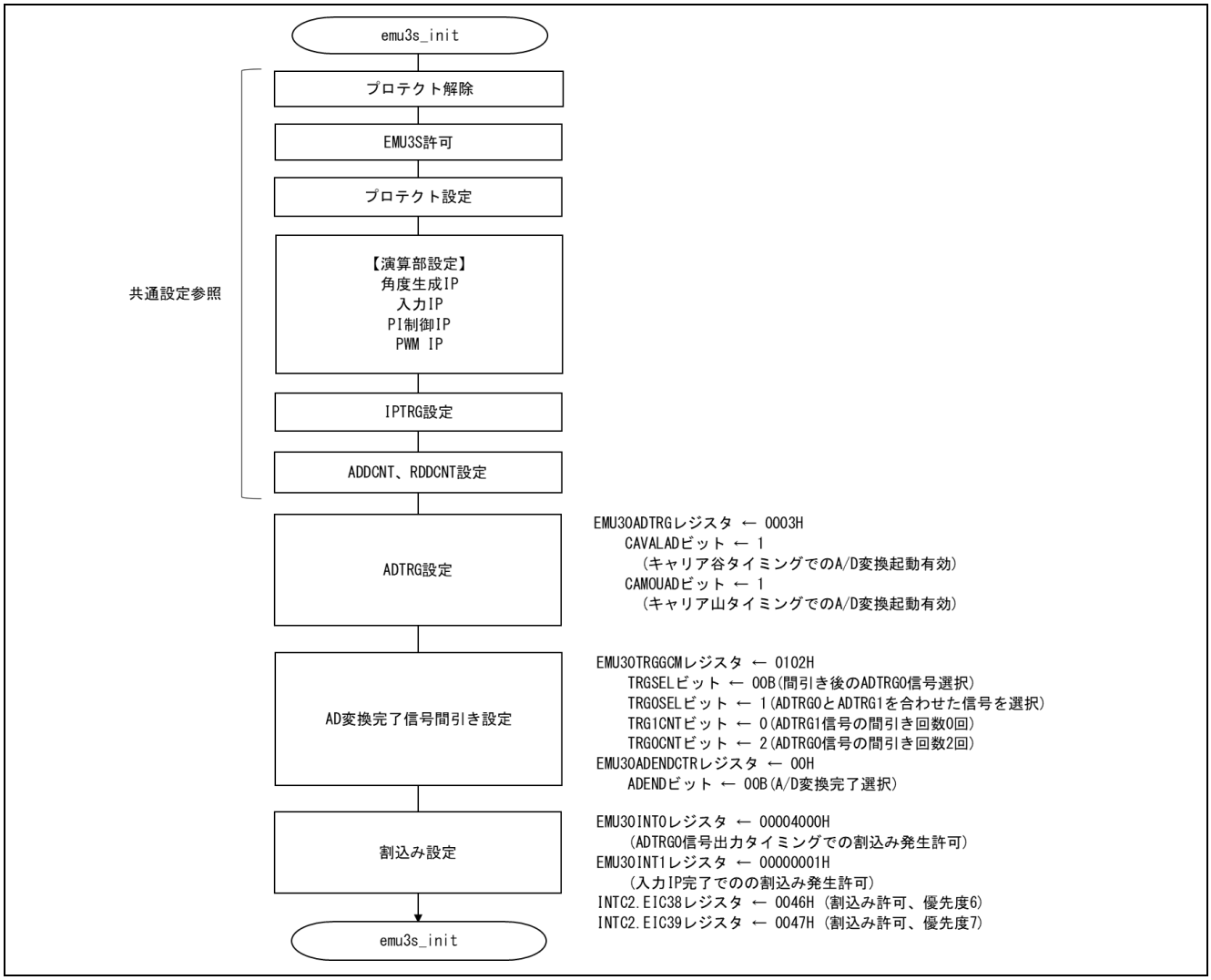

図 2-23 動作フロー

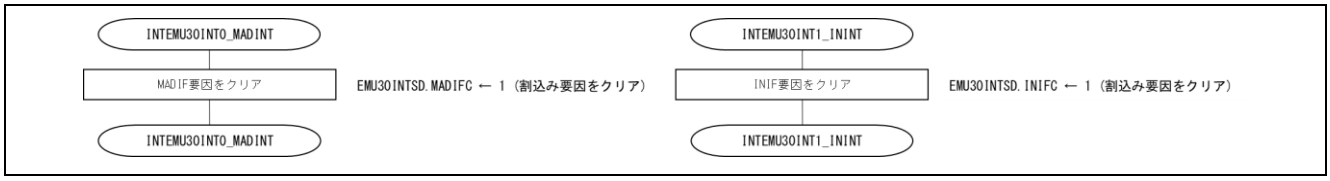

図 2-24 割込み制御フロー

2.5.5 ソフトウェア説明

表 **2-12** に、各レジスタの設定例を示します。なお、ここで説明する内容は関連部分のみとします。共通設定は 2.1 を参照してください。

表 2-12 EMU3S レジスタ設定例（関連部のみ）

レジスタ名	設定値	機能
EMU30.TRGGCM	0x0102H	TRGSEL=0: 入力 IP 起動トリガとして、間引き後の ADTRG0 信号を選択 TRG0SEL = 1: ADTRG0 信号として、ADTRG0 と ADTRG1 を合わせた信号とする TRG1CNT = 0: ADTRG1 信号の間引き回数 0 TRG0CNT = 2: ADTRG0 信号の間引き回数 2
EMU30.ADENDCTR	0x00H	ADEND = 0: AD 変換完了タイミングを AD 変換完了に設定
EMU30.INT0	0x00004000H	ADTRG0 信号出力タイミングでの割込み発生許可
EMU30.INT1	0x00000001H	入力 IP 完了タイミングでの割込み発生許可
INTC2.EIC38	0x0046H	割込み許可、優先度 6
INTC2.EIC39	0x0047H	割込み許可、優先度 7

3. 改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2021.12.20	-	初版発行
1.01	2023.01.01	8	ADC 仮想 CH の設定値修正

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策
   CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。
2. 電源投入時の処置
   電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。
3. 電源オフ時における入力信号
   当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。
4. 未使用端子の処理
   未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。
5. クロックについて
   リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。
6. 入力端子の印加波形
   入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、V_{IL}（Max.）から V_{IH}（Min.）までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、V_{IL}（Max.）から V_{IH}（Min.）までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。
7. リザーブアドレス（予約領域）のアクセス禁止
   リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。
8. 製品間の相違について
   型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違うと、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

   標準水準：　コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

   高品質水準：輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

   当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1　2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

© 2021 Renesas Electronics Corporation. All rights reserved.