

RH850/U2B Group

R01AN6435JJ0100

Rev.1.00

Code Flash アプリケーションノート

要旨

本アプリケーションノートは、ユーザ・プログラムによる RH850/U2Bx の内蔵フラッシュ書き換えプログラム動作例をまとめたものです。外部デバイスとのインタフェースとして、RS-CANFD を使用します。内蔵フラッシュ書き換えプログラムはユーザマット上にあるものとします。

なお、本アプリケーションノートに掲載されているタスク例およびアプリケーション例は確認済みですが、実際にご使用になる場合には、必ず動作環境を確認の上ご使用下さいますようお願いいたします。

適用

この資料は、RH850 / U2Bx に適用されます。

【注】セルフプログラミング機能有効化

本アプリケーションノートでは、内蔵フラッシュ ROM を書き換えるために CS+上で下記設定を有効にしてください。

- (1)プロジェクト・ツリーから「***** (デバック・ツール)」を選択
- (2)「接続用設定」のタブを選択
- (3)「フラッシュ」の“フラッシュ・セルフ・プログラミングを行う” = “はい” に設定

目次

1. 仕様.....	3
1.1 全体仕様	3
1.2 RS-CANFD通信仕様	4
1.3 CANFDコマンド仕様	4
1.4 全体シーケンス	5
1.5 使用機能	6
1.6 動作モード	7
2. フラッシュ書き換え	8
2.1 フラッシュメモリ関連モジュール	8
2.2 レジスタの説明	9
2.3 ユーザ・プログラムによるROM消去/書き込み	18
2.4 ROM消去	19
2.5 ROM書き込み	21
3. 外部デバイスを使用したROM消去/書き込み	23
3.1 動作手順	23
3.1.1 ① ユーザ領域/RAM転送(ROM/RAM転送)	23
3.1.2 ② ID認証	25
3.1.3 ③ ROM消去	26
3.1.4 ④ ROM書き込みデータダウンロード	28
3.1.5 ⑤ ROM書き込み	29
3.1.6 ⑥ ROM_WE_MAIN関数	31
3.1.7 RAM転送をしない書き込み	32
4. 詳細仕様	34
4.1 アドレスマップ	34
4.1.1 アドレス配置図	34
4.1.2 ROM/RAMセクションのリンク設定	35

1. 仕様

1.1 全体仕様

- 本アプリケーションノートは、ユーザ・プログラムによる内蔵フラッシュメモリ（以下 ROM と表記）のユーザマットの書き換えを行います。
- 動作モードはノーマルオペレーションモード、起動マットはユーザマットから起動します。
- Block6 (H'00018000)～(H'0001BFFF)を ROM 書き換え領域として使用します。
- ROM 書き込みに使用されるデータは RS-CANFD(ch0)を使用し、内蔵 RAM に格納されます。
- ROM 書き換え対象デバイスは、外部デバイスから RS-CANFD を使用して、特定の ID および、データを受信時に、対応した ROM 書き換え処理を行います。それら特定の ID および、データの組み合わせを本アプリケーションノートでは CANFD コマンドと呼びます。
- CANFD コマンドは、スタートコマンド、書き込みデータ要求コマンド、書き込みデータダウンロードコマンド、書き込み終了コマンドの 4 種類を使用します。
- 内蔵 ROM 書き換え制御プログラムはあらかじめ、ユーザマットに格納し、内蔵 RAM に転送されます。

図 1-1にシステム構成図を示します。

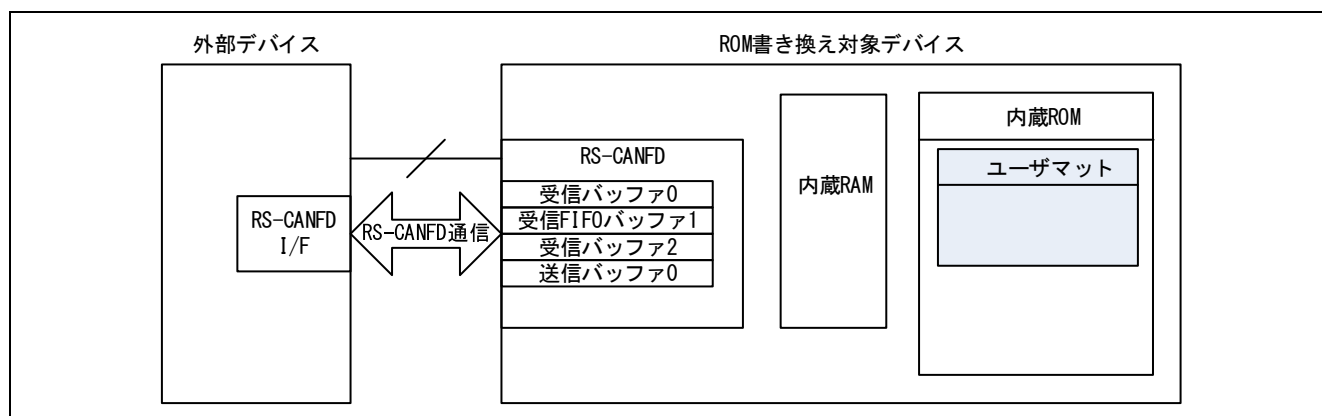


図 1-1 システム構成図

1.2 RS-CANFD 通信仕様

- チャンネルは 0 を使用します。
- 通信速度を通常ビットレート 1Mbps、データビットレート 2Mbps に設定します。
- 通信フレームを、CAN FD フレームに設定します。
- 外部デバイスから送信される各 CANFD コマンド(スタートコマンド、書き込みデータダウンロードコマンド、書き込み終了コマンド)を格納するために、チャンネル 0 の受信ルール数を 3 に設定します。
- スタートコマンドに ID(H'100)、データ長(1Byte)、書き込みデータ要求コマンドに ID(H'101)、データ長(1Byte)、書き込みデータダウンロードコマンドに ID(H'111)、データ長(64Byte)、書き込み終了コマンドに ID(H'131)、データ長(4Byte)を設定します。

1.3 CANFD コマンド仕様

- スタートコマンドは、外部デバイスから ROM 書き換え対象デバイスに送信することにより ROM 書き換え処理が開始されます。
- 書き込みデータ要求コマンドは、ROM 書き換え対象デバイスから外部デバイスに送信することにより ROM 書き換えデータを要求します。
- 書き込みデータダウンロードコマンドは、外部デバイスから ROM 書き換え対象デバイスに書き込みデータを送信します。
- 書き込み終了コマンドは、外部デバイスから ROM 書き換え対象デバイスに送信することにより ROM 書き換えを終了します。
- 外部デバイスから送信された CANFD コマンドは、受信バッファに格納します。スタートコマンドは受信バッファ 0(1Byte)、書き込みデータダウンロードコマンドは受信 FIFO バッファ 1(64Byte)、書き込み終了コマンドは受信バッファ 2(4Byte)に格納されるようにレジスタを設定します。

表 1-1に CANFD コマンド仕様を示します。

表 1-1 CANFD コマンド仕様

バッファ	チャンネル	コマンド名	送/受	標準 ID	データ長	データ
0	1	スタートコマンド	受信	H'100	1Byte	H'11
0	1	書き込みデータ要求コマンド	送信	H'101	1Byte	H'22
1	1	書き込みデータダウンロードコマンド	受信	H'111	64Byte	ROM 書き込みデータ 512Byte をダウンロード(64Byte x 8)
2	1	書き込み終了コマンド	受信	H'131	4Byte	H'FFFFFFFF

1.4 全体シーケンス

図 1-2～図 1-3に全体シーケンスを示します。

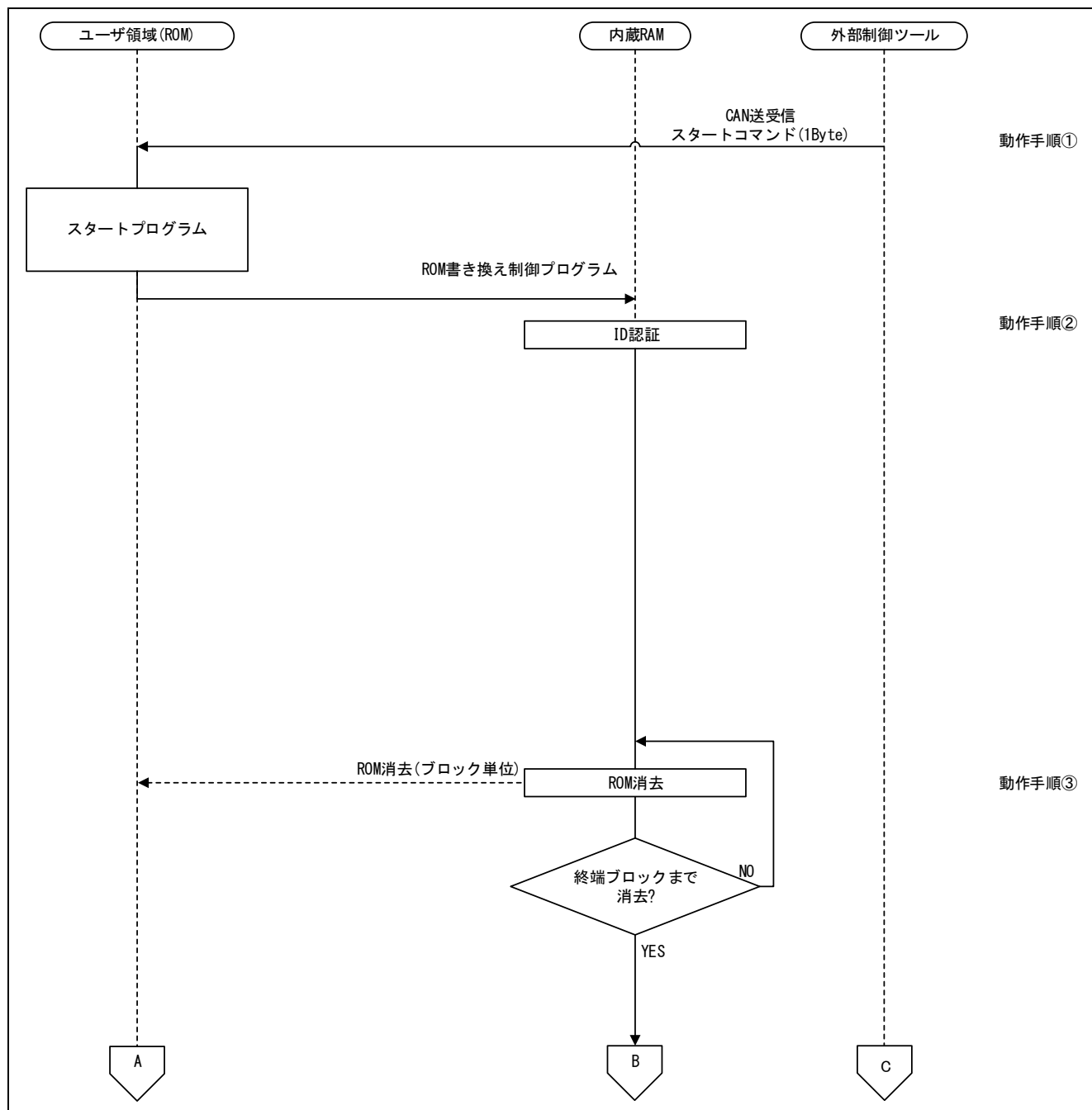


図 1-2 全体シーケンス図(1)

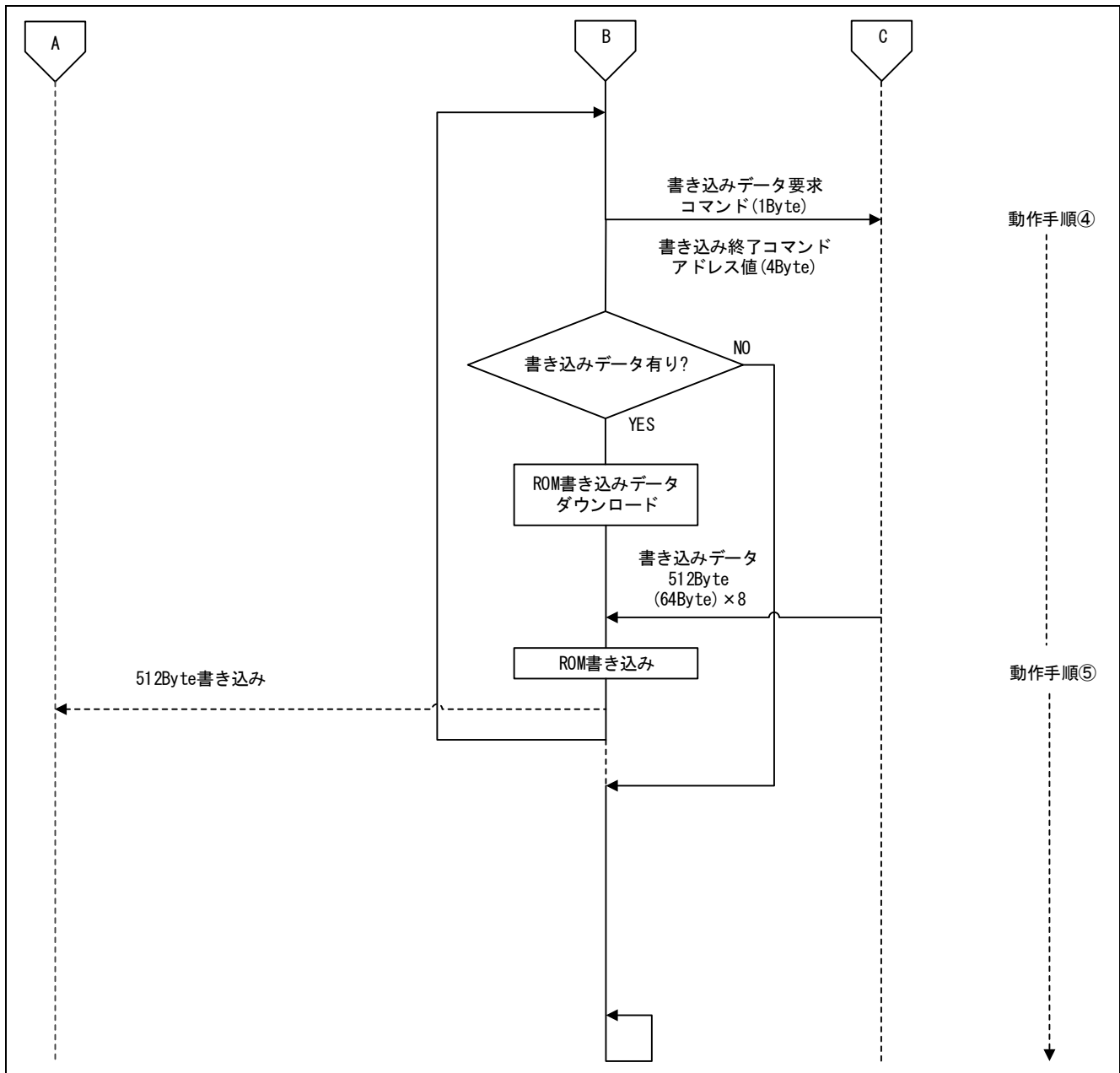


図 1-3 全体シーケンス図(2)

1.5 使用機能

- CANFD インタフェース(RS-CANFD)
- FSCI
- 端子

1.6 動作モード

本アプリケーションノートでは、ROM 書き換え時のマイコンの動作モードはノーマルオペレーションモードで行います。ノーマルオペレーションモードは、起動マットをユーザブートマットもしくはユーザマットから選択できますが、本アプリケーションノートでは、ユーザマットを使用します。なお、ユーザブートマットは使用しません。

動作モード選択方法は、モード端子で設定します。オプションバイトの設定は、RH850 ファミリ用 Renesas Flash Programmer を使用し設定します。

表 1-2に動作モード選択を示します。

表 1-2 動作モード選択

端子設定値			オプションバイト設定値		動作モード	起動マット
FLMD1	FLMD0	TRST	STMSEL1	STMSEL0		
0	0	0	0	0	ノーマルオペレーションモード	ユーザマット

2. フラッシュ書き換え

2.1 フラッシュメモリ関連モジュール

フラッシュメモリ消去/書き込みは、P-Bus 経由でフラッシュメモリ専用のシーケンサ（フラッシュシーケンサ）を使用した消去/書き込みを実行可能です。

フラッシュシーケンサは、FCU と FACI から構成されます。FCU は、フラッシュメモリ書き換えの基本制御を実行します。FACI は、P-Bus 経由で受信した FACI コマンドに従い FCU を制御します。ICUM 専用のデータフラッシュメモリを搭載した製品には、もう 1 組のシーケンサが搭載されています。このシーケンサは、ICUM 専用のデータフラッシュメモリを個別に制御します。リセット転送動作時に、FACI はフラッシュメモリから、IDCTRL/オプションバイト格納レジスタヘデータを転送します。IDCTRL では、フラッシュメモリに転送された ID と IDCTRL の CUSTIDAIN0～7 レジスタの比較を行います。

図 2-1にフラッシュメモリ関連モジュールの構成図を示します。

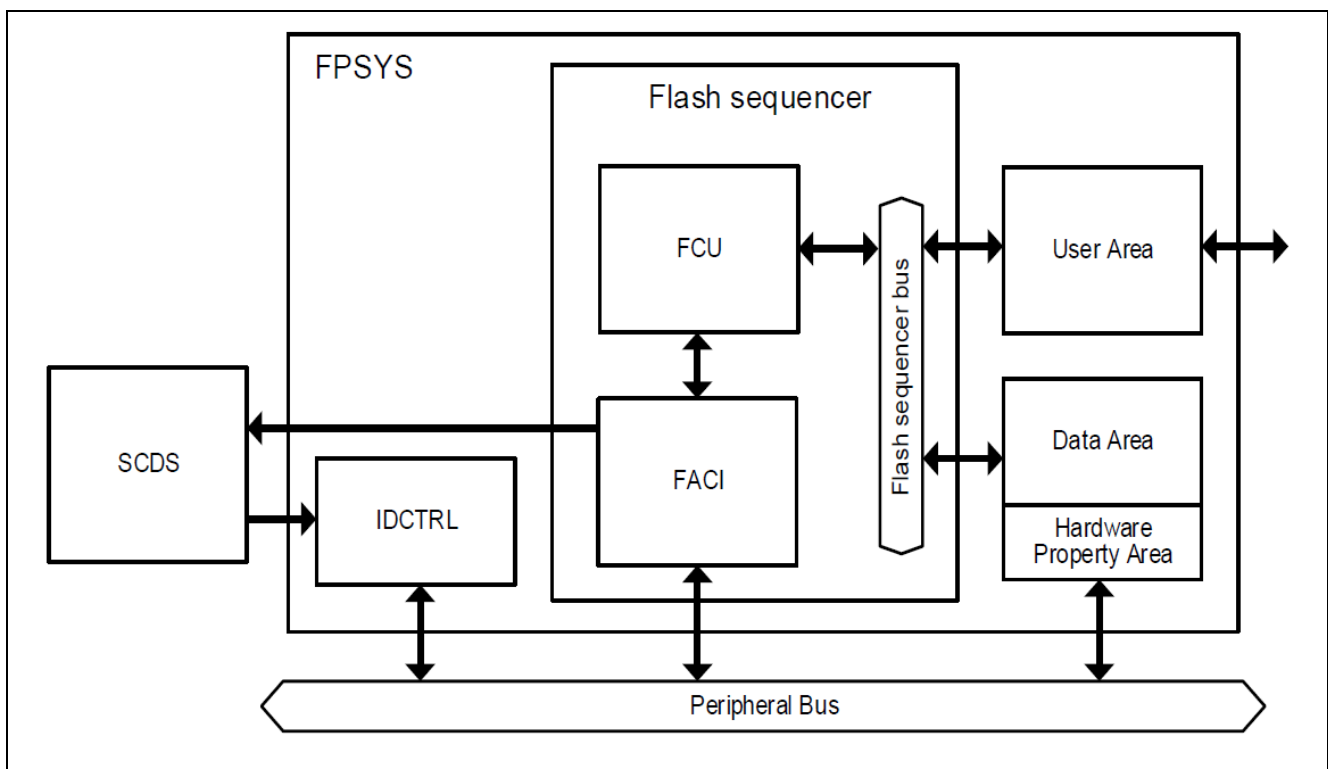


図 2-1 フラッシュメモリ関連モジュール構成図

2.2 レジスタの説明

ユーザ・プログラムによる ROM 消去/書き込みで、使用するレジスタの説明を以下に示します。

- ROM 消去/書き込み処理での共通使用レジスタ

- ID 認証レジスタ

CUSTIDAIN レジスタ 0～7(CUSTIDAIN0～7)

CUSTIDAIN レジスタは、コードフラッシュ/構成設定保護の認証に使用する ID の入力用です。フラッシュメモリのセキュリティ設定エリアに予め設定されている 256 ビットの ID と CUSTIDAIN0～CUSTIDAINID7 レジスタの値とを比較することにより、ID を認証します。フラッシュメモリのセキュリティ設定エリアに格納されている ID は、セキュリティ設定 FACI の設定コマンドで設定できます。CUSTIDAIN は、最も低いレジスタ番号から順に入力する必要があります。

フラッシュ P/E モードエントリレジスタ(FENTRYR_0)

FENTRYR_0 レジスタはコードフラッシュまたはデータフラッシュのプログラミング/消去モードを指定します。フラッシュシーケンサが FACI コマンドを受け付けるように、コードフラッシュまたはデータフラッシュの書き込み/消去モードを指定するには、FENTRYD または FENTRYC ビットのいずれかを 1 に設定します。このレジスタを 0000H、0001H、0080H 以外の値に設定すると、FSTATR_0 レジスタの ILGLERR ビットがセットされ、フラッシュシーケンサはコマンドロック状態になります。FENTRY_0 の値は、FSUINITR_0 の SUINIT ビットが 1 にセットされると初期化されます。リセットによっても初期化されます。

フラッシュアクセスエラー割り込み許可レジスタ(FAEINT_0)

FAEINT_0 レジスタは、フラッシュアクセスエラー(FLERR)割り込み要求の発生を許可/ 禁止するためのレジスタです。

FACI コマンド処理開始アドレスレジスタ(FSADDR_0)

FSADDR_0 レジスタは、FACI コマンド (プログラミング、マルチプログラミング、DMA プログラミング、ブロック消去、エリア消去、ブランクチェック、コンフィギュレーション設定の設定、ブロック保護設定の設定、またはセキュリティ設定の設定) が実行されたときのコマンド処理の対象領域の開始アドレスを指定します。発行されます。FSADDR_0 の値は、FSUINITR_0 の SUINIT ビットが 1 にセットされると初期化されます。リセットによっても初期化されます。

- エラー処理での使用レジスタ

フラッシュステータスレジスタ(FSTATR_0)

FSTATR_0 レジスタは、フラッシュシーケンサの状態を確認するためのレジスタです。

フラッシュアクセスステータスレジスタ(FASTAT_0)

FASTAT_0 レジスタは Code Flash メモリ/Data Flash メモリのアクセス違反有無を示すレジスタです。

表 2-1に ROM 消去/書き込みレジスタ設定例を示します。

表 2-1 ROM 消去/書き込みレジスタ設定例

レジスタ名	設定値	機能
CUSTIDAIN レジスタ 0~7 (RHSIFIDIN0~7)	CUSTIDAIN0 に H'0FFFFFFF CUSTIDAIN1~7 に H'FFFFFFF をライト	コードフラッシュ/構成設定保護の認証に使用する ID を入力するために使用 31-0 ビット: CUSTIDAIN n[31:0] コードフラッシュ/構成設定保護の認証用 ID
フラッシュ P/E モード エントリレジスタ (FENTRYR_0)	ROM リード (H'AA00) ROM P/E (H'AA01)	P/E モードまたはリードモードにするために使用 上位 8 ビットは、KEY コード:AA 固定 7 ビット: FENTRYD Data Flash P/E モードエントリ 0:Data Flash メモリはリードモード 6-1 ビット: リザーブビット全て"0" 0 ビット: Code Flash P/E モードエントリ 0:ROM はリードモード 1:ROM は P/E モード

レジスタ名	設定値	機能
フラッシュアクセス エラー割り込み許可 レジスタ (FAEINT_0)	エラー割り込み要求 禁止 (H'00)	フラッシュアクセスエラー(FLERR)割り込み 要求発生 of 許可/禁止を設定 7 ビット: CFAEIE 0:CFAE ビット="1"で割り込み要求 発生しない 6-5 ビット: リザーブビット全て"0" 4 ビット: CMDLKIE 0:CMDLK ビット="1"で割り込み要 求発生しない 3 ビット: DFAEIE 0:DFAE ビット="1"で割り込み要求 発生しない 2-1 ビット: リザーブ全て"0" 0 ビット: ECRCTIE 0:ECRCT="1"で割り込み要求発生 しない
FACI コマンド処理 開始アドレスレジス タ (FSADDR_0)	H'00018000 +H'200 * n (n = 0,1,2,...)	FACI コマンド処理開始アドレス 31-0 ビット: FSADDR[31:0]
FHVE15 コントロー ルレジスタ (FHVE15)	書き込み/消去可能 (H'00000001)	フラッシュ書き込み/消去実行をソフト的に プロテクトするためのレジスタです。 31-1 ビット: リザーブ全て"0" 0 ビット: FHVE15CNT 0:書き込み/消去不可能 1:書き込み/消去可能
FHVE3 コントロー ルレジスタ (FHVE3)	書き込み/消去可能 (H'00000001)	フラッシュ書き込み/消去実行をソフト的に プロテクトするためのレジスタです。 31-1 ビット: リザーブ全て"0" 0 ビット: FHVE3CNT 0:書き込み/消去不可能 1:書き込み/消去可能

表 2-2にエラー処理で使用するレジスタを示します。

表 2-2 エラー処理で使用するレジスタ

レジスタ名	機能
フラッシュステータス レジスタ (FSTATR_0)	フラッシュシーケンサの状態を確認するためのレジスタです。 31-30 ビット: リザーブビット全て"0" 29 ビット: ERCDTCT 消去カウンタ ECC 2 ビットエラー検出監視ビット 0:2 ビットエラーは検出されていない 1:2 ビットエラーが検出された 28 ビット: ERCCRCT 消去カウンタ ECC 1 ビットエラー検出監視ビット 0:1 ビットエラーは検出されていない 1:1 ビットエラーが検出された 27 ビット: SWTDTCT スイッチ/タグエリア ECC 2 ビットエラー検出監視ビット 0:2 ビットエラーは検出されていない 1:2 ビットエラーが検出された 26 ビット: SWTCRCT スイッチ/タグエリア ECC 1 ビットエラー検出監視ビット 0:1 ビットエラーは検出されていない 1:1 ビットエラーが検出された 25 ビット: SECDTCT セキュリティ設定エリア ECC 2 ビットエラー検出監視ビット 0:2 ビットエラーは検出されていない 1:2 ビットエラーが検出された 24 ビット: SECCRCT セキュリティ設定エリア ECC 1 ビットエラー訂正監視ビット 0:2 ビットエラーは訂正されていない 1:2 ビットエラーが訂正された 23 ビット: ILGCOMERR 不正コマンドエラー フラッシュシーケンサがコマンドロック状態のとき、このビットが"1"になる [設定条件] エラー検出時 [クリア条件] ステータスクリアまたは強制停止コマンド処理の完了 22 ビット: FESETERR FENTRY 設定エラー フラッシュシーケンサがコマンドロック状態のとき、このビットが"1"になる [設定条件] エラー検出時 [クリア条件] ステータスクリアまたは強制停止コマンド処理の完了 21 ビット: SECERR セキュリティエラー フラッシュシーケンサがコマンドロック状態のとき、このビットが"1"になる [設定条件] エラー検出時 [クリア条件] ステータスクリアまたは強制停止コマンド処理の完了

レジスタ名	機能
	20 ビット: OTERR その他のエラー フラッシュシーケンサがコマンドロック状態のとき、このビットが "1"になる [設定条件] エラー検出時 [クリア条件] ステータスクリアまたは強制停止コマンド処理の完了 19 ビット: リザーブビット 18 ビット: EBFULL FDMYECC バッファフル 0:ECC バッファは空 1:ECC バッファはフル 17 ビット: BPLDTCT ブロック保護領域 2 ビットエラー検出モニタ (OTP 設定) 0:2 ビットエラーは検出されていない 1:2 ビットエラーが検出された 16 ビット: BPLCRCT ブロック保護領域 1 ビットエラー訂正モニタ (OTP 設定) 0:1 ビットエラー訂正は発生していない 1:1 ビットエラー訂正された 15 ビット: FRDY フラッシュレディービット 0: プログラム、DMA プログラム、ブロックイレーズ、P/E サスペンド、P/E レジューム、強制終了、ブランクチェック、コンフィギュレーション設定、ブロック保護設定、セキュリティ設定のコマンド処理中 1:上記処理が実行されていない。 14 ビット: ILGLERR イリーガルコマンドエラービット 0:フラッシュシーケンサは不正な FACL コマンドや不正なフラッシュメモリアクセスを検出していない。 1:フラッシュシーケンサは不正な FACL コマンドや不正なフラッシュメモリアクセスを検出した。 13 ビット: ERSERR 消去エラービット 0:消去処理は正常終了 1:消去処理中に異常が発生 12 ビット: PRGERR 書き込みエラービット 0:書き込み処理は正常終了 1:書き込み処理中に異常が発生 11 ビット: SUSRDY サスペンドレディビット 0:P/E サスペンドコマンド受付不可能 1:P/E サスペンドコマンド受付可能 10 ビット: DBFULL データバッファフル 0:データバッファは空 1:データバッファはフル 9 ビット: ERSSPD 消去サスペンドステータスビット 0:下記以外の状態 1:消去の中断処理中または消去サスペンド中 8 ビット: PRGSPD 書き込みサスペンドステータスビット

レジスタ名	機能
	0:下記以外の状態 1:書き込みの中断処理中または書き込み サスペンド中

レジスタ名	機能
	7 ビット: リザーブビット 6 ビット: FHVEERR フラッシュライトイレースプロテクトエラー 0:エラー未発生 1:エラー発生 5 ビット: CFGDTCT 2 ビットエラー検出モニタ 0:2 ビットエラーは検出されていない 1:2 ビットエラーが検出された 4 ビット: CFGCRCT 1 ビットエラー訂正モニタ 0:1 ビットエラー訂正は発生していない 1:1 ビットエラー訂正が発生した 3 ビット: TBLDTCT 2 ビットエラー検出モニタ 0:2 ビットエラーは検出されていない 1:2 ビットエラーが検出された 2 ビット: TBLCRCT 1 ビットエラー訂正モニタ 0:1 ビットエラー訂正は発生していない 1:1 ビットエラー訂正が発生した 1-0 ビット: リザーブビット
フラッシュアクセスステータスレジスタ (FASTAT_0)	Code Flash メモリ/Data Flash メモリのアクセス違反有無を示すレジスタです。 7 ビット: CFAE Code Flash メモリアクセス違反ビット 0:アクセス違反なし 1:アクセス違反あり 6-5 ビット: リザーブビット全て"0" 4 ビット: CMDLK コマンドロックビット 0:フラッシュシーケンサはコマンドロック状態ではない 1:フラッシュシーケンサはコマンドロック状態 3 ビット: データフラッシュアクセスエラー データフラッシュアクセスエラーが発生したかどうかを示します。このビットが1になると、FSTATR_n の ILGLERR ビットが1にセットされ、フラッシュシーケンサがコマンドロック状態になります。 0: データフラッシュアクセスエラーは発生していない 1: データフラッシュアクセスエラーが発生した [設定条件] コマンドは、データフラッシュプログラミング/イレースモードで以下の設定のように発行されています。 (1) 他の FACL のデータ領域またはデータ領域を反転するために、FACL コマンドが発行された場合。 FACL0 の場合、FSADDR_0 レジスタの 20~0 の設定が: 03 0000H~1F FFFFH (データフラッシュ 192KB + 32KB * 2) 01 0000H~1F FFFFH (日付フラッシュ 64KB + 32KB * 2) (FACL1 のデータ領域 (ICUM の場合) またはその逆のデータ領域の場合) FACL1 の場合、FSADDR_1 レジスタの 20~0 の設定が:

レジスタ名	機能
	00 0000H~02 FFFFH または 03 8000H~1F FFFFH (データフラッシュ 192KB + 32KB * 2) 00 0000H~00 FFFFH または 01 8000H~1F FFFFH (日付フラッシュ 64KB + 32KB * 2) (FACI0 のデータ領域またはその逆のデータ領域) (2) コンフィグレーション設定エリア以外にコンフィグレーション設定のコマンドが発行された場合。 FACI0 の場合、FSADDR_0 レジスタの 20~0 の設定が : 00 0000H~12 003FH または 12 0100H~1F FFFFH。 FACI1 の場合、FSADDR_1 レジスタの 20~0 の設定が : 00 0000H~FF FFFFH (可能なすべての値) (3) ブロック保護設定の設定コマンドがブロック保護エリア以外に発行された場合。 FACI0 の場合、FSADDR_0 レジスタの 20~0 の設定が : 00 0000H~12 203FH または 12 2100H~1F FFFFH。 FACI1 の場合、FSADDR_1 レジスタの 20~0 の設定が : 00 0000H~FF FFFFH (可能なすべての値) (4) セキュリティ設定エリア以外にセキュリティ設定の設定コマンドを発行した場合。 FACI0 の場合、FSADDR_0 レジスタの 20~0 の設定が : 00 0000H~10 003FH または 10 0200H~1F FFFFH。 FACI1 の場合、FSADDR_1 レジスタの 20~0 の設定が : 00 0000H~FF FFFFH (可能なすべての値) [クリア条件] (1) このビットから 1 が読み出された後、0 が書かれる。 (2) ステータスクリアまたは強制停止コマンド処理が完了する。 2-1 ビット:リザーブビット全て"0" 0 ビット: エラー訂正 フラッシュシーケンサがフラッシュメモリ(コンフィグレーション設定エリア、ブロックプロテクトエリア、セキュリティ設定エリア、上書きパラメータ/テーブル、および OTP 設定)を読み込んだときに 1 ビットエラーが修正されたことを示します。 0 : 1 ビットエラーは修正されていない 1 : 1 ビットエラーが修正された [クリア条件] フラッシュシーケンサは、FSTATR_n の SECCRCT、BPLCRCT、CFGCRCT ビットが 1 または FSTATR_n の TBLCRCT が 1 のとき、ステータスクリアまたは強制停止コマンド処理を開始します。
ID 認証ステータスレジスタ (IDST)	ID 認証結果を示すレジスタです。 31-7 ビット: リザーブビット全て"0" 6 ビット: CUSTIDRC Customer ID C 認証ステータス 0:ID が一致(セキュリティ解除状態) 1:ID が不一致(セキュリティロック状態) 5 ビット: CUSTIDRB Customer ID B 認証ステータス 0:ID が一致(セキュリティ解除状態) 1:ID が不一致(セキュリティロック状態)

レジスタ名	機能
	4 ビット: CUSTIDRA Customer ID A 認証ステータス 0:ID が一致(セキュリティ解除状態) 1:ID が不一致(セキュリティロック状態)
	3 ビット: CTESTIDR C-TEST ID 認証ステータス 0:ID が一致(セキュリティ解除状態) 1:ID が不一致(セキュリティロック状態)
	2 ビット: OCDIDR OCD ID 認証ステータス 0:ID が一致(セキュリティ解除状態) 1:ID が不一致(セキュリティロック状態)
	1 ビット: DFIDR Data-Flash ID 認証ステータス 0:ID が一致(セキュリティ解除状態) 1:ID が不一致(セキュリティロック状態)
	0 ビット: SPIDR Serial-Programming ID 認証ステータス 0:ID が一致(セキュリティ解除状態) 1:ID が不一致(セキュリティロック状態)

2.3 ユーザ・プログラムによる ROM 消去/書き込み

ユーザ・プログラムによる ROM 消去/書き込みは、マイコンに内蔵されている FCU ファームウェアを使用します。FCU ファームウェアに FACI コマンドを発行することで、コマンドに対応した処理を FCU ファームウェアが行います。ROM 消去/書き込みは、内蔵 RAM 上で行います。

ROM 消去/書き込みを行うために必要なソフトウェア処理を以下に示します。また、消去用 FACI コマンドを表 2-3、書き込み用 FACI コマンドを表 2-4に示します。

(1)RAM へコピーされた、ROM 書き換え制御プログラムへジャンプします。

(2)FCU ファームウェアを制御するプログラムです。また、FCU コマンドは、ID 認証によるセキュリティロック解除を行うことにより使用可能になります。

(以下、両プログラムをまとめて ROM 書き換え制御プログラムと表記)

表 2-3 消去用 FACI コマンド

コマンド	バス サイクル数	1 サイクル目		2 サイクル目	
		アドレス	データ	アドレス	データ
ブロック イレーズ	2	H'FFA20000	H'20	H'FFA20000	H'D0

表 2-4 書き込み用 FACI コマンド

コマンド	バス サイクル数	1 サイクル目		2 サイクル目	
		アドレス	データ	アドレス	データ
プログラム	131	H'FFA20000	H'E8	H'FFA20000	H'80

3 サイクル目		4～130 サイクル目		131 サイクル目	
アドレス	データ	アドレス	データ	アドレス	データ
H'FFA20000	ROM 書き込み データ (1 ワード目)	H'FFA20000	ROM 書き込み データ(2～128 ワード目)	H'FFA20000	H'D0

2.4 ROM 消去

ROM 消去は、メモリマップで指定されているブロック単位で消去を実行します。また、ROM 消去は FACI コマンド発行領域に消去用の FACI コマンドを書き込むことで、CPU が FCU に消去用の FACI コマンドを発行し、FCU が消去対象ブロックを消去します。

図 2-2にコード・フラッシュメモリマップを示します。

H' 017F_FFFF	ブロック69 (64Kバイト)	BankF (4Mバイト)
H' 017F_0000	:	
H' 0140_3FFF	ブロック0 (16Kバイト)	
H' 0140_0000	ブロック69 (64Kバイト)	BankE (4Mバイト)
H' 013F_FFFF	:	
H' 013F_0000	ブロック0 (16Kバイト)	
H' 0100_3FFF	ブロック69 (64Kバイト)	BankD (4Mバイト)
H' 0100_0000	:	
H' 00FF_FFFF	ブロック0 (16Kバイト)	
H' 00FF_0000	ブロック69 (64Kバイト)	BankC (4Mバイト)
H' 00C0_3FFF	:	
H' 00C0_0000	ブロック0 (16Kバイト)	
H' 00BF_FFFF	ブロック69 (64Kバイト)	BankB (4Mバイト)
H' 00BF_0000	:	
H' 0080_3FFF	ブロック0 (16Kバイト)	
H' 0080_0000	ブロック69 (64Kバイト)	BankA (4Mバイト)
H' 007F_FFFF	:	
H' 007F_0000	ブロック8 (64Kバイト)	
H' 0040_3FFF	ブロック7 (16Kバイト)	
H' 0040_0000	:	
H' 003F_FFFF	ブロック1 (16Kバイト)	
H' 003F_0000	ブロック0 (16Kバイト)	
H' 0002_FFFF		
H' 0002_0000		
H' 0001_FFFF		
H' 0001_C000		
H' 0000_7FFF		
H' 0000_4000		
H' 0000_3FFF		
H' 0000_0000		

24Mバイト (U2B24)

図 2-2 コード・フラッシュメモリマップ (シングルマップモード、ユーザ領域)

● ROM 消去手順

(1) 消去ブロックの先頭アドレスを FSADDR_0 レジスタに設定します。また、消去対象(コード・フラッシュ/データ・フラッシュ)に応じて FENTRYR_0 を設定します。

(2) FACI コマンド発行領域に FACI コマンド[H'20]を書き込みます。

(3) FACI コマンド発行領域に FACI コマンド[H'D0]を書き込みます。(消去処理開始)

(4) 消去完了は、FSTATR_0 の FRDY ビットで確認します。(消去時間が長時間かかる場合*2.1 は、エラーと見なし強制終了コマンドを発行します)

(5) 消去完了後は、FASTAT_0 の CMDLK ビットを確認します。

【注】*2.1 (4)のタイムアウト判定時間は『RH850/U2Bx Flash Memory User's Manual: Hardware Interface』を参照。

図 2-3に ROM 消去フローチャートを示します。

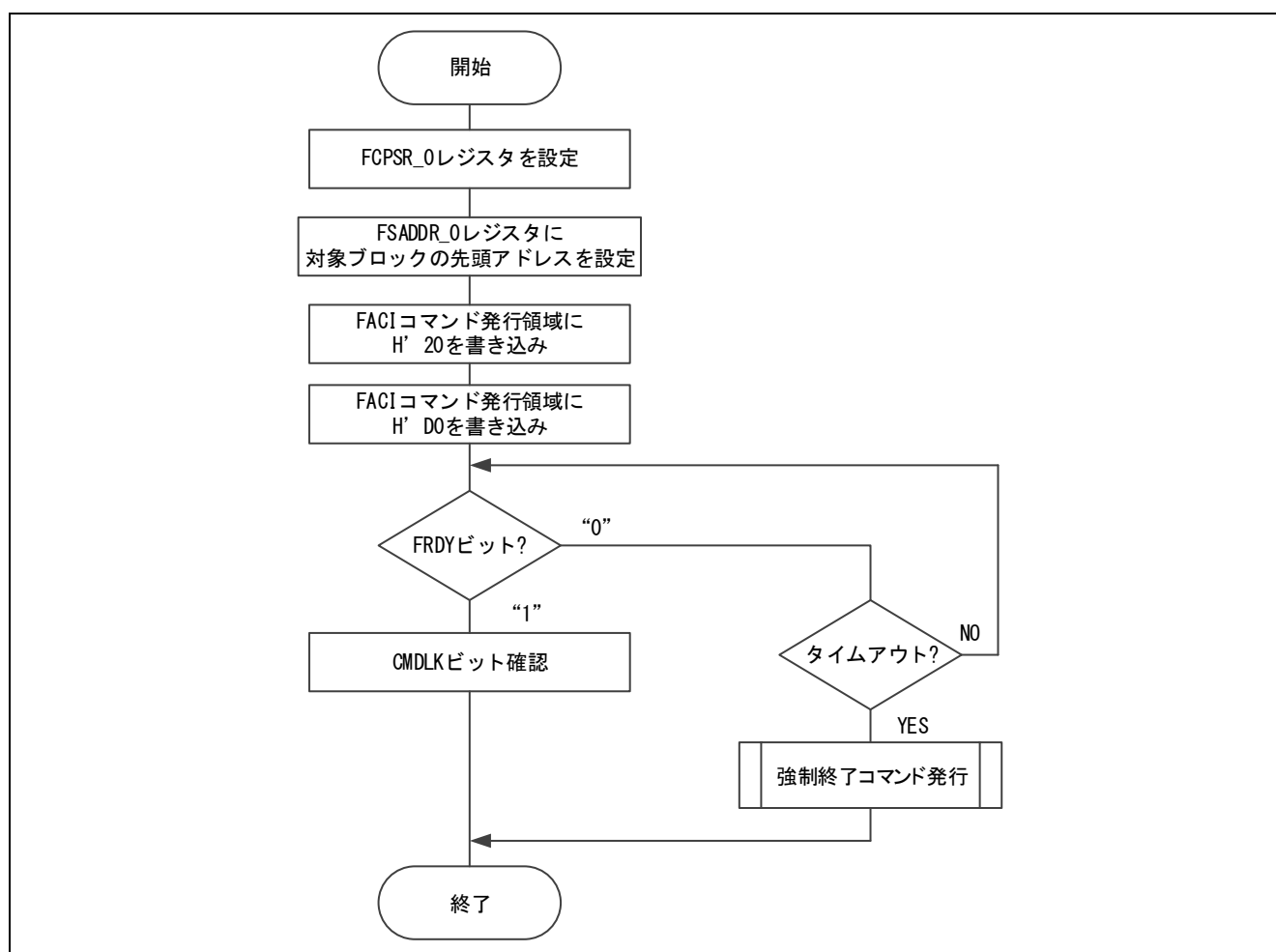


図 2-3 ROM 消去フローチャート

2.5 ROM 書き込み

ROM 書き込みは、FACI コマンド発行領域に書き込み用の FACI コマンドを書き込むことで、CPU が FCU に書き込み用の FACI コマンドを発行し、FACI は指定された書き込み先アドレスから 512Byte 書き込みを行います。

● ROM 書き込み手順

- (1) 書き込み先の先頭アドレスを FSADDR_0 レジスタに指定します。また、FENTRYR_0 を設定します。
- (2) FACI コマンド発行領域に FACI コマンド[H'E8]を書き込みます。
- (3) FACI コマンド発行領域に FACI コマンド[H'80](コード・フラッシュメモリ書き込み)を書き込みます。
- (4) FACI コマンド発行領域に ROM 書き込みデータを 32 ビットサイズで書き込みます。
- (5) 512Byte 分の ROM 書き込みデータを FACI コマンド発行領域に書き込みます。
- (6) FACI コマンド発行領域に FACI コマンド[H'D0]を書き込みます。(書き込み処理開始)
- (7) 書き込み完了は、FSTATR_0 の FRDY ビットで確認します。(書き込み時間が長時間経過した場合^{*2.2}はエラーと見なし強制終了コマンドを発行します)
- (8) 書き込み完了後は、FASTAT_0 の CMDLK ビットを確認します。

【注】*2.2 (7)の処理で行うタイムアウト判定時間は『RH850/U2Bx Flash Memory User's Manual: Hardware Interface』を参照。

図 2-4 に ROM 書き込みフローチャートを示します。

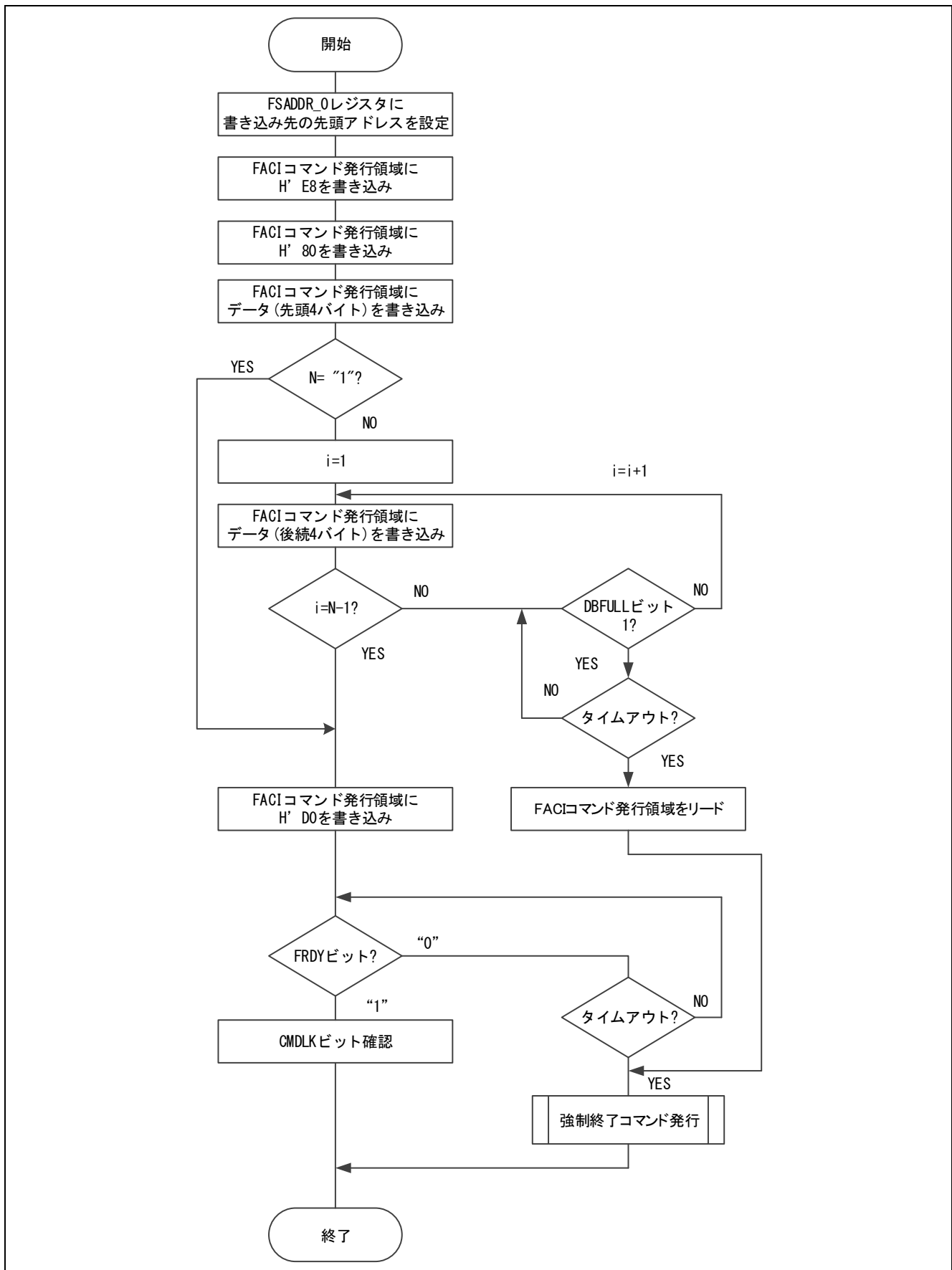


図 2-4 ROM 書き込みフローチャート

3. 外部デバイスを使用した ROM 消去/書き込み

3.1 動作手順

動作手順①～⑤は、「1.4 全体シーケンス」に対応します。

3.1.1 ① ユーザ領域/RAM 転送(ROM/RAM 転送)

リセットスタート後、ユーザ領域に格納した「書き込み制御プログラム (ROM)」が RAM に転送*3.1 されます。以降の処理は RAM 上で実行します。

図 3-1に ROM 消去/書き込み開始動作を示します。

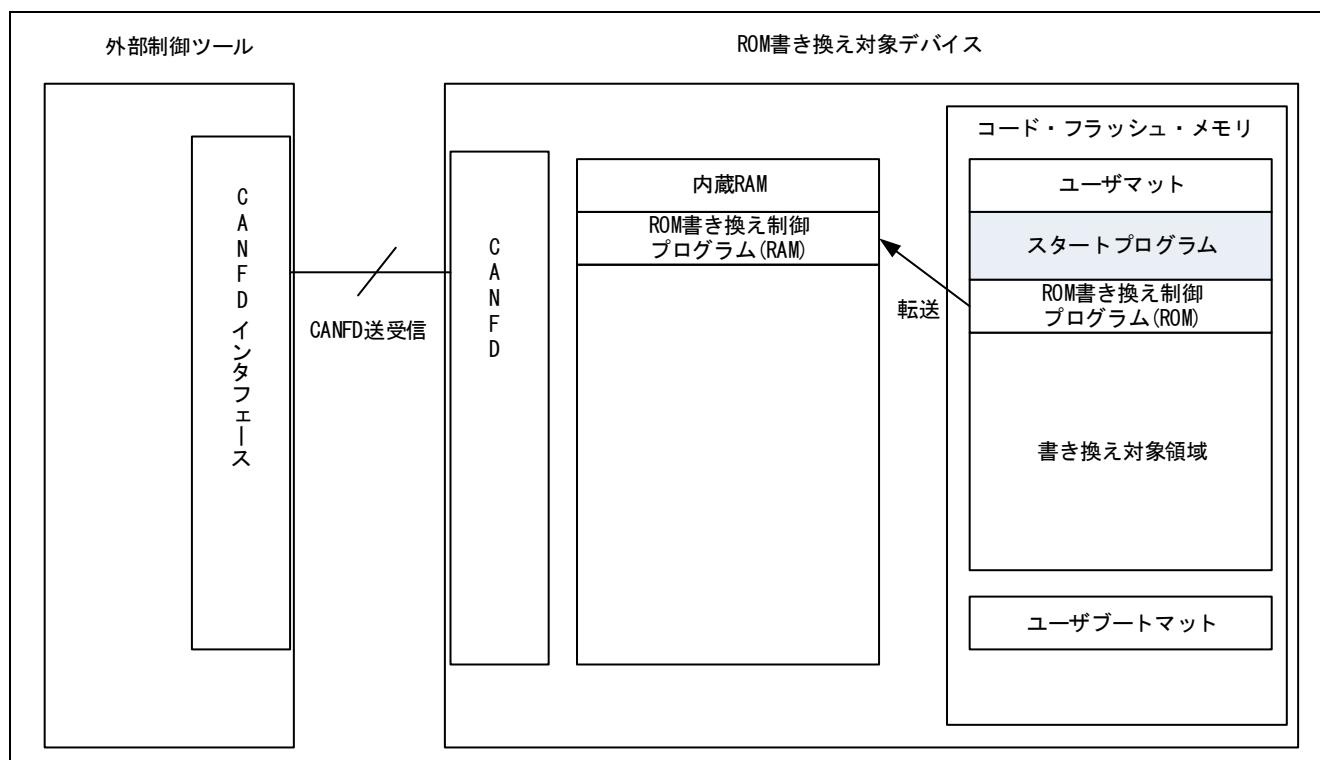


図 3-1 ROM 消去/書き込み開始動作

【注】 *3.1 ROM(ユーザマット)上から RAM 上にプログラムが転送されます。

関数説明

表 3-1 「main()関数」

関数名	概要
main()	プログラム開始。 スタートコマンド受信後、 「内蔵 RAM/ROM 書き換え制御プログラム」が実行されます。

図 3-2に「main()関数」のフローチャートを示します。

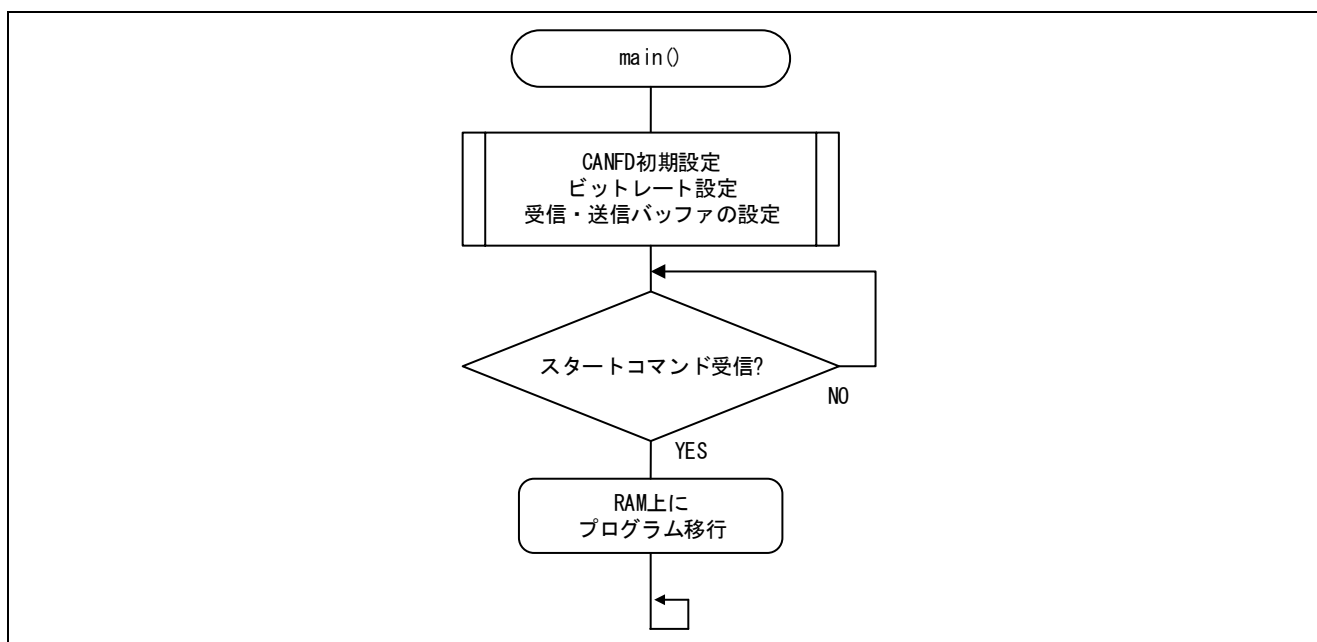


図 3-2 「main()関数」のフローチャート
「動作手順①」

3.1.2 ② ID 認証

「ROM 書き換え制御プログラム(RAM)」の「ID 認証関数」を実行。フラッシュメモリの特殊領域にあらかじめ設定した 256 ビットの ID と RHSIFIDIN0～7 の値を比較することで ID の認証を実行します。

本アプリケーションノートでは、ID 設定は 1 バイト目を”0”、1 バイト目以外を”F”の設定で使用しています。ID 設定を変更する際には RH850 ファミリ用 Renesas Flash Programmer または、コンフィグレーション設定コマンドを使用し設定します。

関数説明

表 3-2 「FCU_ID()関数」

関数名	概要
FCU_ID()	フラッシュメモリの特殊領域に設定された ID との比較と ID 認証を実行します。

図 3-3に「FCU_ID()関数」のフローチャートを示します。

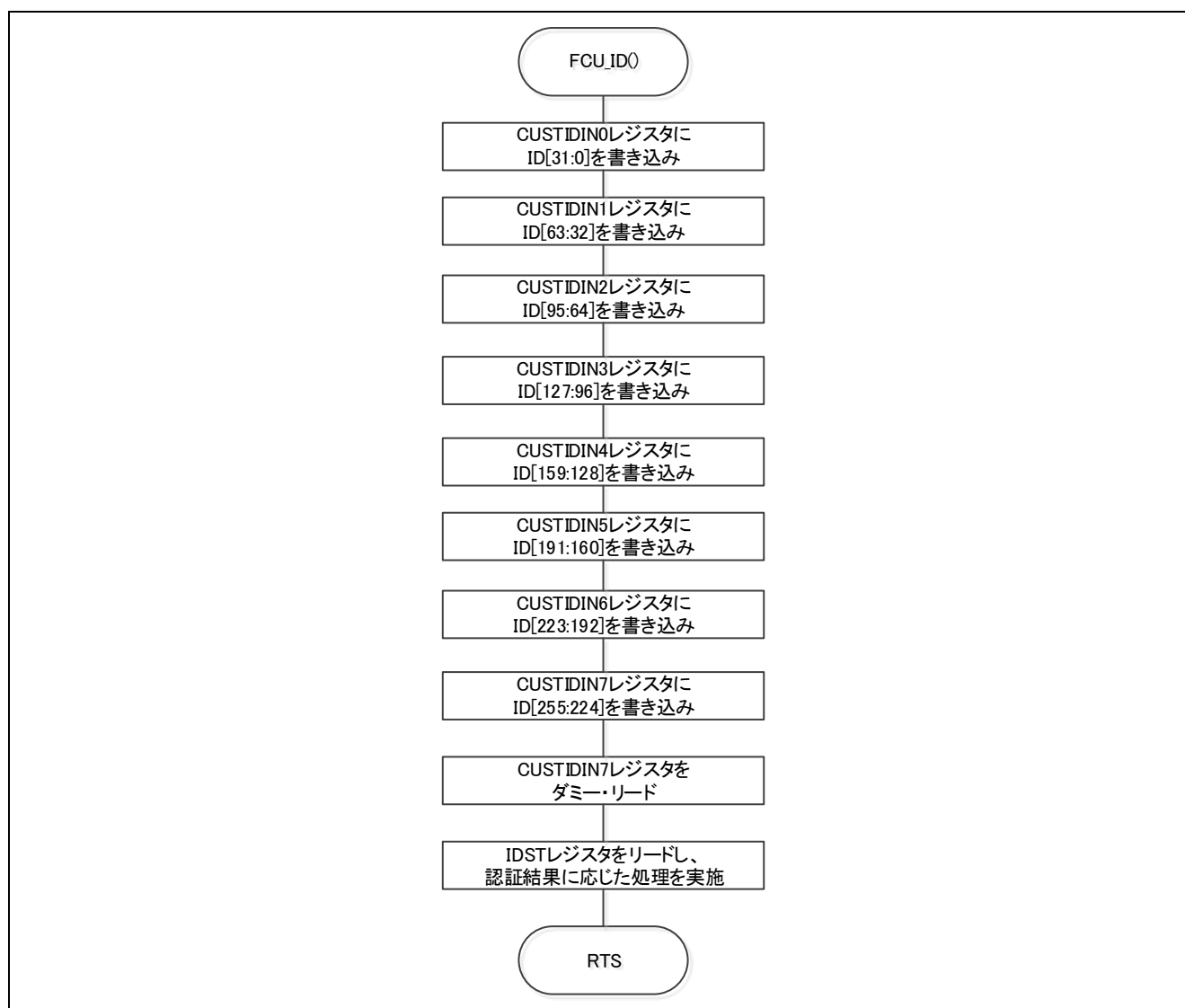


図 3-3 「FCU_ID()関数」のフローチャート
「動作手順②」

3.1.3 ③ ROM 消去

ID 認証後、「ROM 書き換え制御プログラム(RAM)」の「ROM 消去関数」を実行。

FACI コマンド発行領域にブロックイレーズコマンドを発行し、ROM 書き換え指定領域を消去します。

関数説明

表 3-3 「ROM_ERASE()関数」

関数名	概要
ROM_ERASE()	ROM 書き換え指定領域を消去します。

図 3-4に「ROM_ERASE()関数」のフローチャートを示します。

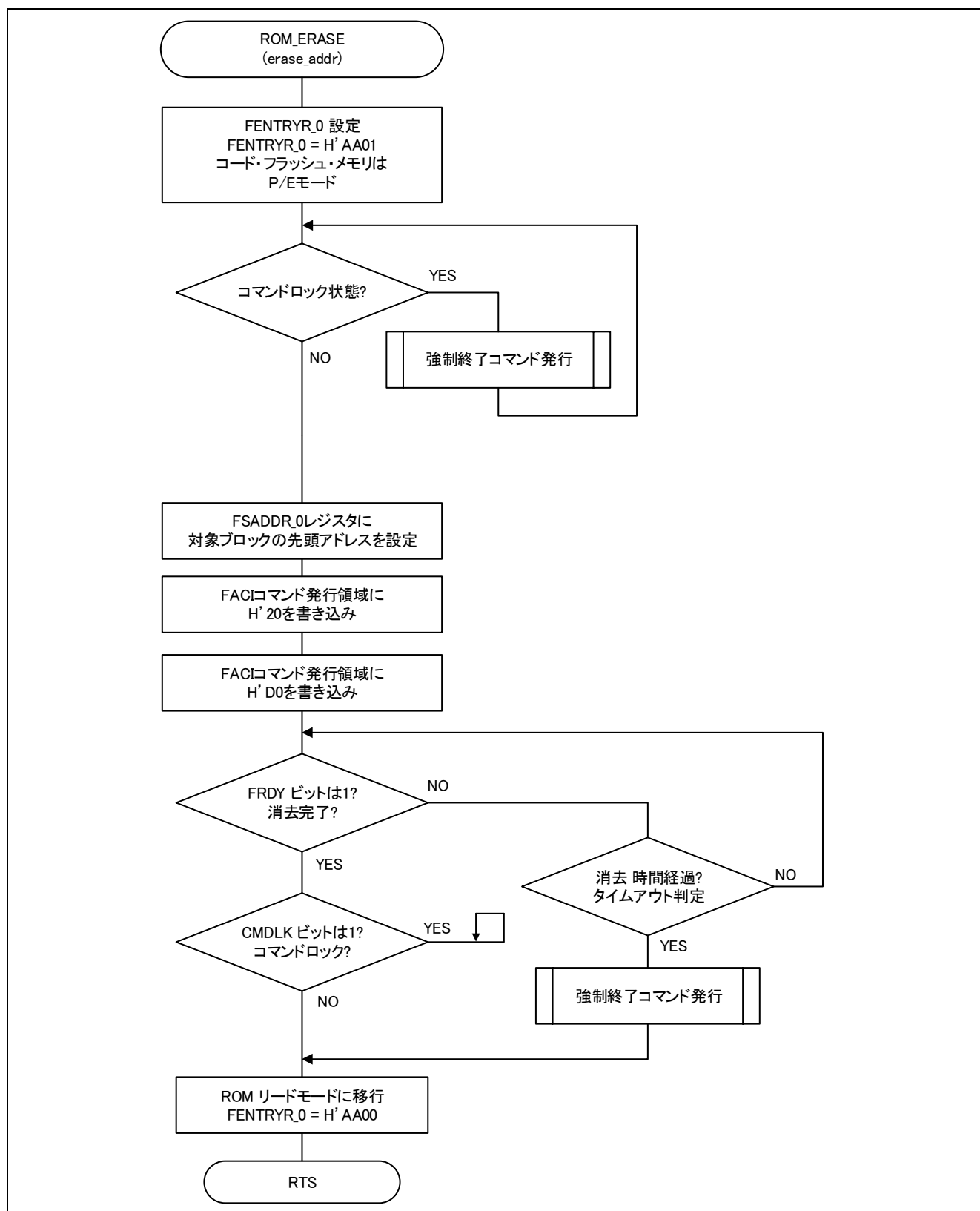


図 3-4 「ROM_ERASE()関数」のフローチャート

「動作手順③」

3.1.4 ④ ROM 書き込みデータダウンロード

ROM 消去完了後、外部デバイスに書き込みデータ要求コマンドを送信し、「ROM 書き換え制御プログラム(RAM)」の「ROM 書き込みデータダウンロード関数」を実行します。書き込みデータ要求コマンドを受信した外部デバイスは、書き込みデータダウンロードコマンドで書き込みデータ 512Byte をマイコンへ送信します。「ROM 書き込みデータダウンロード関数」では受信した書き込みデータを RAM へ保存します。

書き込み終了コマンドを受信している場合は、書き込みデータ要求コマンドの送信と「ROM 書き込みデータダウンロード関数」の実行は行わず、フラッシュ書き換えを終了します。

関数説明

表 3-4 「ROM_WE_DL()関数」

関数名	概要
ROM_WE_DL()	外部デバイスから書き込みデータをダウンロード

図 3-5に「ROM_WE_DL()関数」のフローチャートを示します。

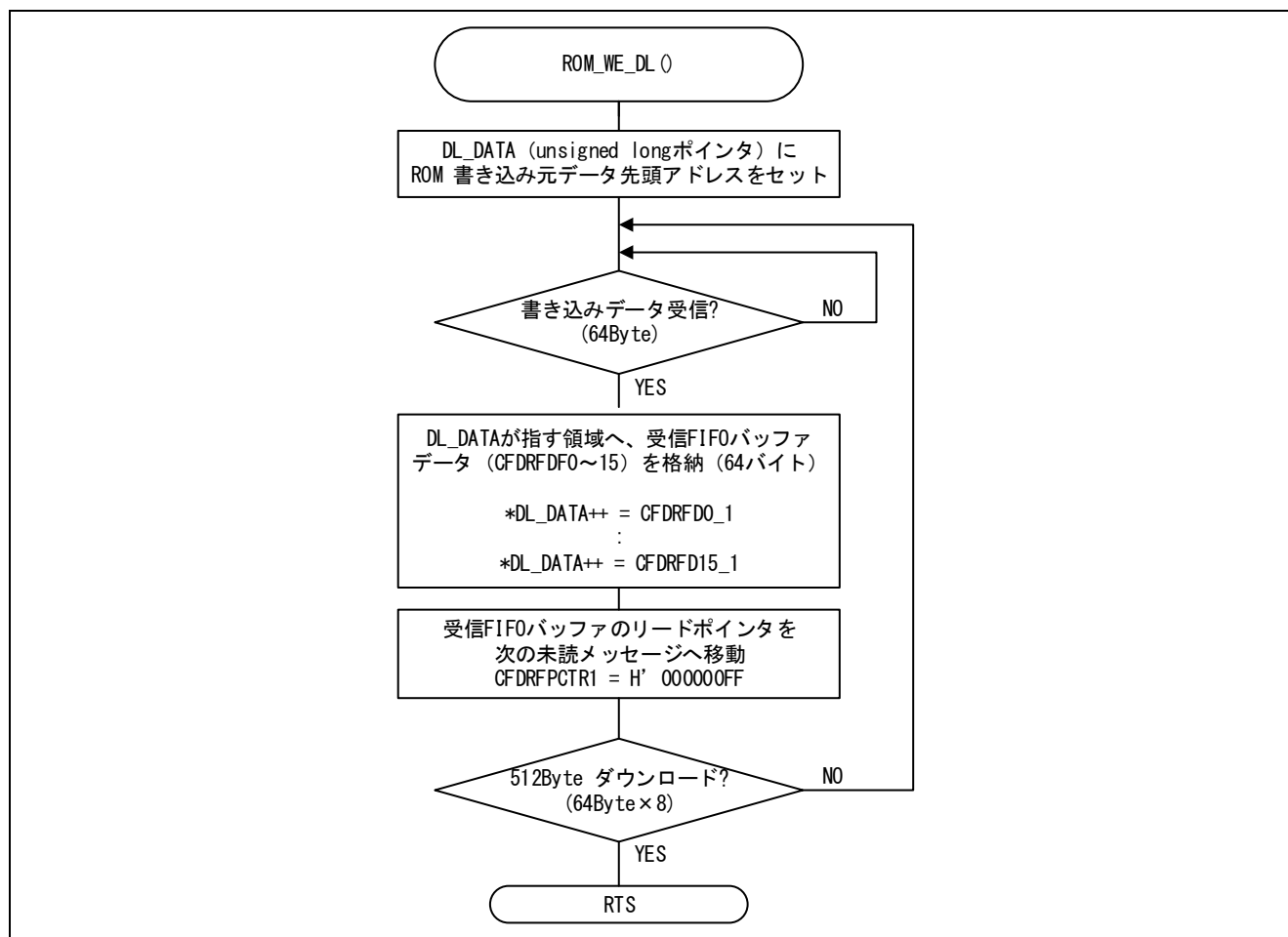


図 3-5 「ROM_WE_DL()関数」のフローチャート
「動作手順④」

3.1.5 ⑤ ROM 書き込み

CAN 通信で外部デバイスから受信した書き込みデータは、「ROM 書き換え制御プログラム(RAM)」の「ROM 書き込み関数」を使用して ROM に書き込みます。

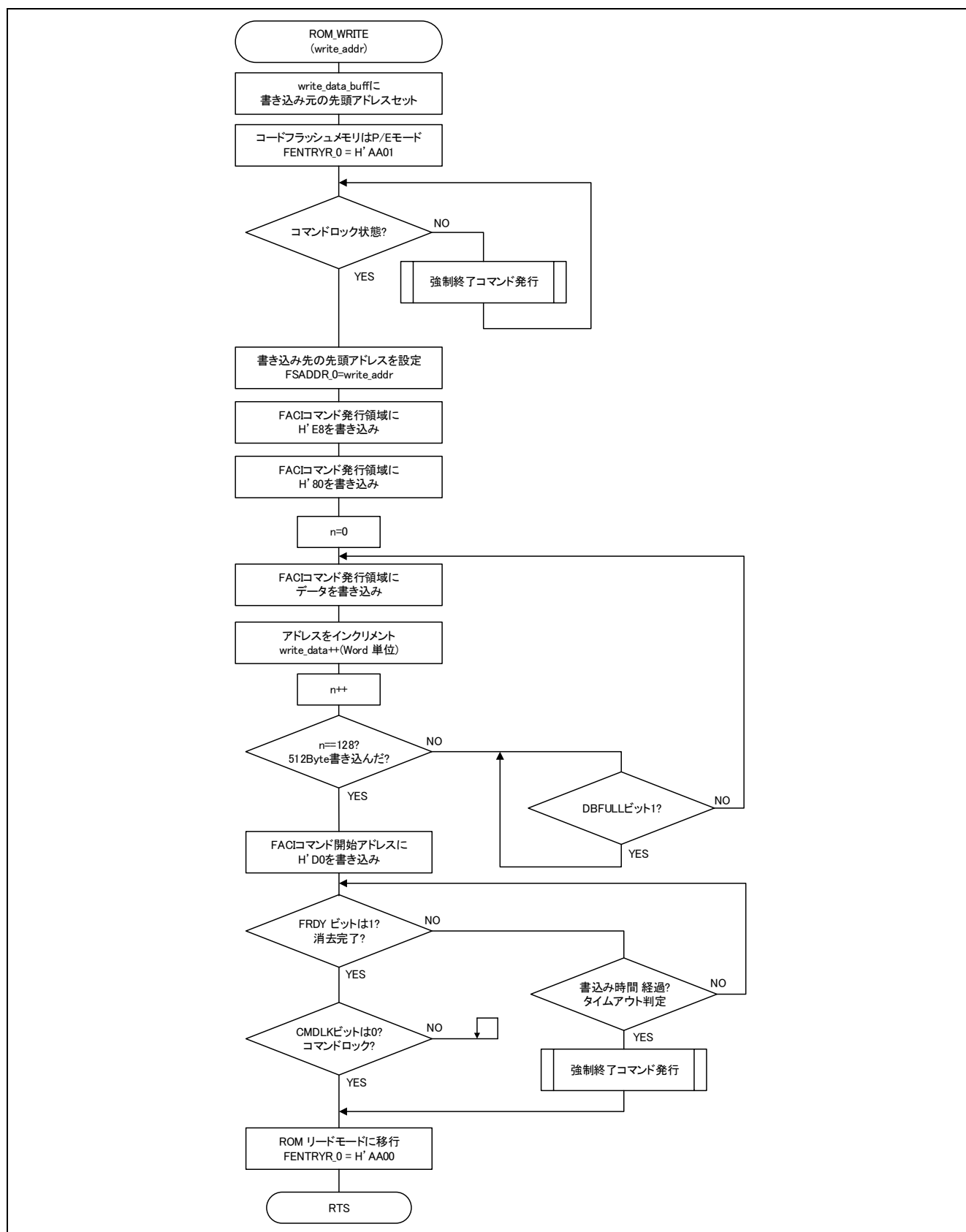
FACI コマンド発行領域にプログラム・コマンドを発行し、ROM 書き換え指定領域に書き込みます。

関数説明

表 3-5 「ROM_WRITE()関数」

関数名	概要
ROM_WRITE()	ROM 書き換え指定領域に書き込みます(512Byte 単位)

図 3-6に「ROM_WRITE()関数」のフローチャートを示します。

図 3-6 ROM_WRITE()関数」のフローチャート
「動作手順⑤」

3.1.6 ⑥ ROM_WE_MAIN 関数

「ROM 書き換え制御プログラム」のメインルーチンです。ユーザマツトに格納されている「ROM 書き換え制御プログラム」は内蔵 RAM に転送され実行されます。

「ROM 書き換え制御プログラム」は ID 認証、ROM 消去、ROM 書き込みデータダウンロード、ROM 書き込み、の各種関数コールを実施します。

関数説明

表 3-6 「ROM_WE_MAIN()関数」

関数名	概要
ROM_WE_MAIN()	「ROM 書き換え制御プログラム」のメインルーチン(RAM 上で実行) ROM 書き換え用の各種関数コールを実施

図 3-7に「ROM_WE_MAIN()関数」のフローチャートを示します。

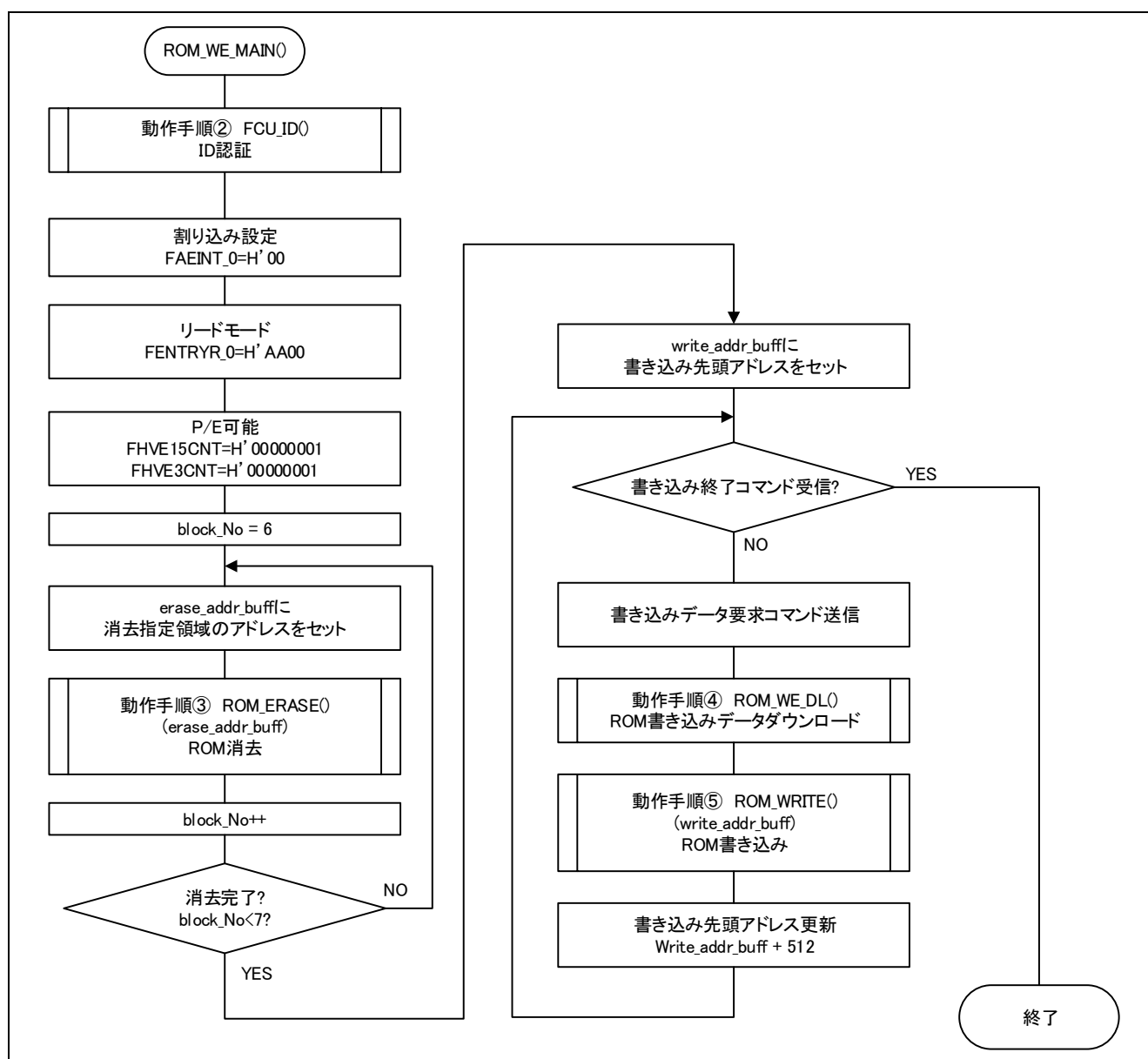


図 3-7 「ROM_WE_MAIN()関数」のフローチャート

「動作手順②③④⑤を含む」

3.1.7 RAM 転送をしない書き込み

リセットスタート後、書き込み対象の ROM 領域が、ユーザ領域に格納した「書き込み制御プログラム (ROM)」とは異なる Bank の場合、「書き込み制御プログラム (ROM)」を RAM に転送せずに ROM へ書き込むことができます。したがって以降の処理は ROM 上で実行します。ここでは「書き込み制御プログラム (ROM)」は BankA にあり、書き込み対象の ROM 領域は BankB とします。

プログラムは RAM に移動することなく、スタートコマンド受信後に ROM_WE_MAIN 関数を実行します。個々のルーチンは、対象アドレスが異なるだけです。

図 3-8 に ROM 消去/書き込み開始動作を示します。

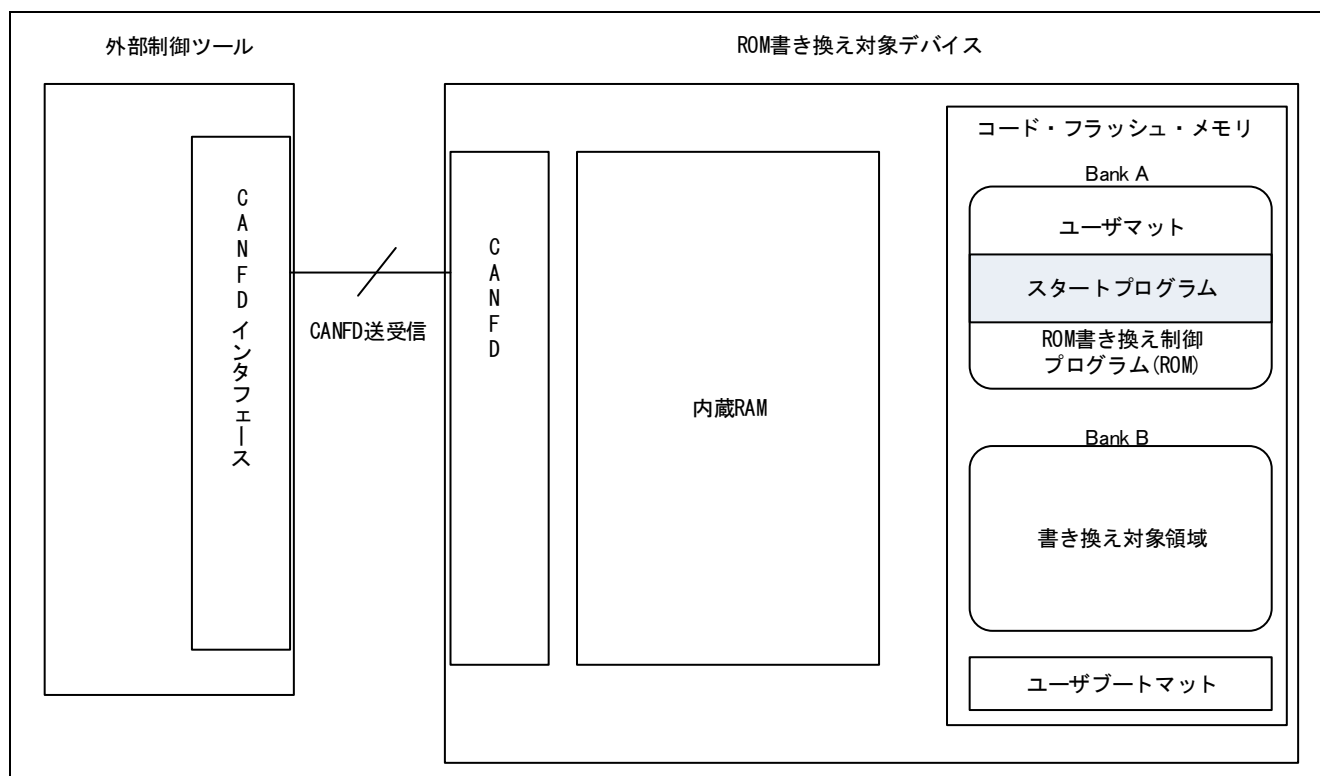


図 3-8 ROM 消去/書き込み開始動作

関数説明

表 3-7 「main()関数」

関数名	概要
main()	プログラム開始。 スタートコマンド受信後、 「ROM 書き換え制御プログラム」が実行されます。

図 3-2に「main()関数」のフローチャートを示します。

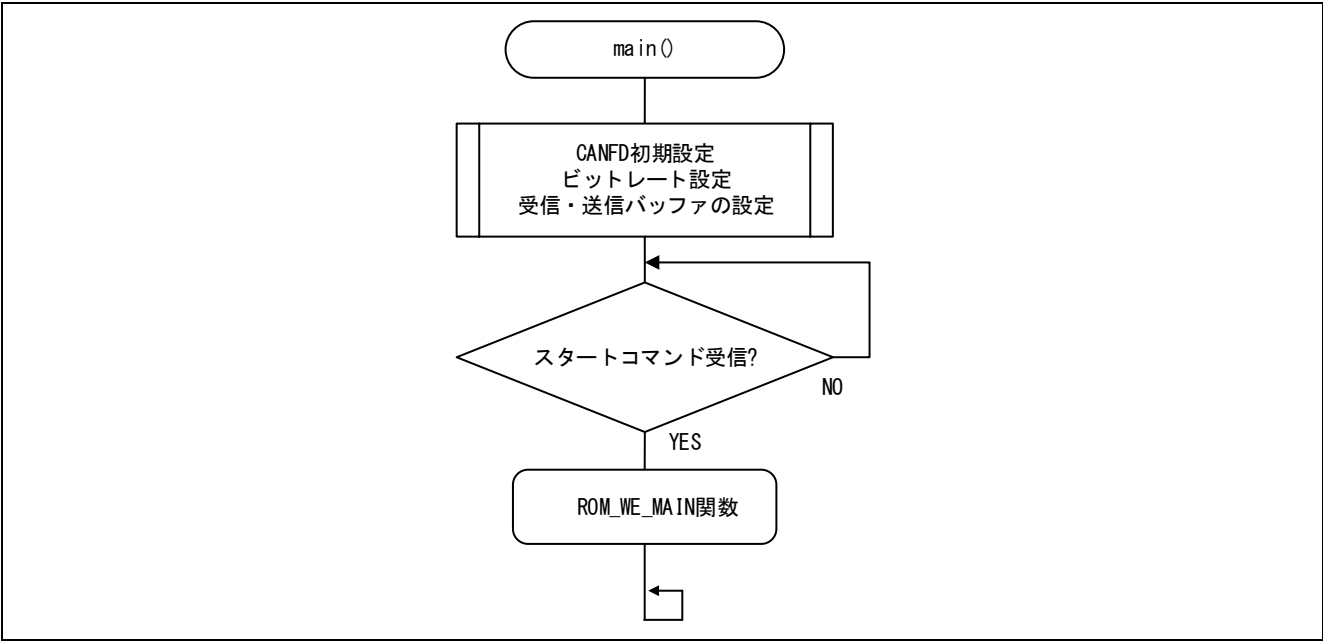


図 3-9 「main()関数」のフローチャート

4. 詳細仕様

4.1 アドレスマップ

4.1.1 アドレス配置図

図 4-1にアドレス配置図を示します。

アドレス	セクション	
H' 0000_0000	RESET	ROM(ユーザマツト)
H' 0000_0400	EIINTTBL	
	.text	
	PE0.rodata	
	PE0.text	
	.ROM.ROMWE.text	
	.ROM.data	
H' FDA0_0000	PE1.stack.bss	RAM
H' FDC0_0000	PE0.bss	
	PE0.stack.bss	
	.data	
	.bss	
H' FDC0_5000	ROMWE.text	
H' FE00_0000	CRAM0.bss	
H' FE08_0000	CRAM1.bss	
H' FE58_0000	RRAM.bss	
アドレス	FCU,FACI	
H' FFA2_0000	FACIコマンド発行領域	

図 4-1 アドレス配置図

4.1.2 ROM/RAM セクションのリンク設定

本アプリケーションノートでは、「ROM 書き換え制御プログラム」を内蔵 RAM に転送します。そのために、CS+上で転送元(ROM 書き換え制御プログラムが格納される ROM)と転送先(内蔵 RAM)のセクションのリンク設定を行います。この設定を行うことでスタートアップ時に「ROM 書き換え制御プログラム」を ROM から RAM に自動で転送します。

図 4-2に ROM/RAM セクションのリンク設定を示します。

ユーザマット (セクション)	
ROM to RAM mapped sections	
ROM	RAM
PE0.data	PE0.data.R
ROMWE.text	ROMWE.text.R

図 4-2 ROM/RAM セクションのリンク設定

ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com/>

お問い合わせ先

<http://japan.renesas.com/contact/>

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置等
当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。
6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

- 注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。
- 注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<http://japan.renesas.com/contact/>