

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

4571 グループ 割り込み

1. 要約

この資料は4571グループの割り込みの設定方法例、及び応用例について説明しています。

2. はじめに

この資料で説明する応用例は、次のマイコン、条件での利用に適用されます。

- マイコン : 4571グループ
- 発振周波数 : 4MHz(外部0、外部1、タイマ1)、2MHz(タイマ2)
6MHz(タイマ3)、1MHz(電圧低下検出回路)
- システムクロック : スルーモード(分周なし)使用

本サンプルプログラムでは、制御レジスタのビット配置の都合上、使用しない機能のビットを操作している場合があります。これらの設定値はユーザシステムの使用状況に合わせて設定してください。

本アプリケーションノートでは以下の内容の割り込み設定方法例、及び応用例について説明していません。

- 外部0割り込み
- 外部1割り込み
- タイマ1割り込み
- タイマ2割り込み
- タイマ3割り込み
- 電圧低下検出回路割り込み

3. 関連レジスタ

3.1 割り込み制御レジスタ V1

表3.1に割り込み制御レジスタV1のビット構成を示します。
レジスタV1への書き込みは、レジスタAに値を設定した後、TV1A命令で行います。
また、TAV1命令でレジスタV1の内容をレジスタAに転送できます。

表 3.1 割り込み制御レジスタ V1 のビット構成

割り込み制御レジスタ V1		リセット時：0000 ₂	RAM バックアップ時：0000 ₂	R/W TAV1/TV1A
V13	タイマ2割り込み可能ビット	0	発生禁止 (SNZT2 命令有効)	
		1	発生可能 (SNZT2 命令無効)	
V12	タイマ1割り込み可能ビット	0	発生禁止 (SNZT1 命令有効)	
		1	発生可能 (SNZT1 命令無効)	
V11	外部1割り込み可能ビット	0	発生禁止 (SNZ1 命令有効)	
		1	発生可能 (SNZ1 命令無効)	
V10	外部0割り込み可能ビット	0	発生禁止 (SNZ0 命令有効)	
		1	発生可能 (SNZ0 命令無効)	

注 1. “R” は読み出し可、“W” は書き込み可を表します。

3.2 割り込み制御レジスタ V2

表3.2に割り込み制御レジスタV2のビット構成を示します。
レジスタV2への書き込みは、レジスタAに値を設定した後、TV2A命令で行います。
また、TAV2命令でレジスタV2の内容をレジスタAに転送できます。

表 3.2 割り込み制御レジスタ V2 のビット構成

割り込み制御レジスタ V2		リセット時：0000 ₂	RAM バックアップ時：0000 ₂	R/W TAV2/TV2A
V23	電圧低下検出回路割り込み可能ビット	0	発生禁止 (SNZVD 命令有効)	
		1	発生可能 (SNZVD 命令無効)	
V22	使用しません	0	このビットに機能はありませんがR/Wは可能です。	
		1		
V21	使用しません	0	このビットに機能はありませんがR/Wは可能です。	
		1		
V20	タイマ3割り込み可能ビット	0	発生禁止 (SNZT3 命令有効)	
		1	発生可能 (SNZT3 命令無効)	

注 1. “R” は読み出し可、“W” は書き込み可を表します。

注 2. : 割り込みの設定時使用しないビットです。

3.3 割り込み制御レジスタ I1

表3.3に割り込み制御レジスタ I1 のビット構成を示します。

レジスタ I1 への書き込みは、レジスタ A に値を設定した後、TI1A 命令で行います。

また、TAI1 命令でレジスタ I1 の内容をレジスタ A に転送できます。

表 3.3 割り込み制御レジスタ I1 のビット構成

割り込み制御レジスタ I1		リセット時：0000 ₂	RAM バックアップ時：状態保持	R/W TAI1/TI1A
I13	INT0 端子入力制御ビット (注2)	0	入力禁止	
		1	入力可能	
I12	INT0 端子割り込み有効波形/ 復帰レベル選択ビット (注2)	0	立ち下がり波形 "L" レベル (SNZIO 命令は INT0 端子の "L" レベル認識)	
		1	立ち上がり波形 "H" レベル (SNZIO 命令は INT0 端子の "H" レベル認識)	
I11	INT0 端子エッジ検出回路制御ビット	0	片エッジ検出	
		1	両エッジ検出	
I10	INT0 端子タイマ 1 制御可能ビット	0	タイマ 1 制御禁止	
		1	タイマ 1 制御可能	

注 1. “R” は読み出し可、“W” は書き込み可を表します。

注 2. これらのビット (I12、I13) の内容を変更した際に、外部割り込み要求フラグ (EXF0) がセットされる場合があります。

3.4 割り込み制御レジスタ I2

表3.4に割り込み制御レジスタ I2 のビット構成を示します。

レジスタ I2 への書き込みは、レジスタ A に値を設定した後、TI2A 命令で行います。

また、TAI2 命令でレジスタ I2 の内容をレジスタ A に転送できます。

表 3.4 割り込み制御レジスタ I2 のビット構成

割り込み制御レジスタ I2		リセット時：0000 ₂	RAM バックアップ時：状態保持	R/W TAI2/TI2A
I23	INT1 端子入力制御ビット (注2)	0	入力禁止	
		1	入力可能	
I22	INT1 端子割り込み有効波形/ 復帰レベル選択ビット (注2)	0	立ち下がり波形 "L" レベル (SNZI1 命令は INT1 端子の "L" レベル認識)	
		1	立ち上がり波形 "H" レベル (SNZI1 命令は INT1 端子の "H" レベル認識)	
I21	INT1 端子エッジ検出回路制御ビット	0	片エッジ検出	
		1	両エッジ検出	
I20	使用しません	0	このビットに機能はありませんが R/W は可能です。	
		1		

注 1. “R” は読み出し可、“W” は書き込み可を表します。

注 2. これらのビット (I22、I23) の内容を変更した際に、外部割り込み要求フラグ (EXF1) がセットされる場合があります。

注 3. : 割り込みの設定時使用しないビットです。

3.5 タイマ制御レジスタ PA

表3.5にタイマ制御レジスタPAのビット構成を示します。

レジスタPAへの書き込みは、レジスタAに値を設定した後、TPAA命令で行います。

表 3.5 タイマ制御レジスタ PA のビット構成

タイマ制御レジスタ PA		リセット時：00 ₂	RAM バックアップ時：00 ₂	W TPAA
PA ₁	プリスケアラカウントソース 選択ビット	0	インストラクシヨックロック (INSTCK)	
		1	インストラクシヨックロック (INSTCK)の4分周信号	
PA ₀	プリスケアラ制御ビット	0	停止 (状態保持)	
		1	動作	

注 1. “W” は書き込み可を表します。

3.6 タイマ制御レジスタ W1

表3.6にタイマ制御レジスタW1のビット構成を示します。

レジスタW1への書き込みは、レジスタAに値を設定した後、TW1A命令で行います。

また、TAW1命令でレジスタW1の内容をレジスタAに転送できます。

表 3.6 タイマ制御レジスタ W1 のビット構成

タイマ制御レジスタ W1		リセット時：0000 ₂	RAM バックアップ時：状態保持	R/W TAW1/TW1A
W1 ₃	タイマ1 カウント自動停止回路選択ビット (注2)	0	タイマ1カウント自動停止回路非選択	
		1	タイマ1カウント自動停止回路選択	
W1 ₂	タイマ1制御ビット	0	停止 (状態保持)	
		1	動作	
W1 ₁	タイマ1カウントソース選択ビット	W1 ₁	W1 ₀	カウントソース
		0	0	PWM信号 (PWMOUT)
		0	1	プリスケアラ出力 (ORCLK)
W1 ₀		1	0	システムクロック (STCK)
		1	1	CNTR0入力

注 1. “R” は読み出し可、“W” は書き込み可を表します。

注 2. この機能は、INT0 端子タイマ 1 制御可能 (I10="1") 及びタイマ 1 カウント開始同期回路選択 (W53="1") 時にのみ有効です。

3.7 タイマ制御レジスタW2

表3.7にタイマ制御レジスタW2のビット構成を示します。
レジスタW2への書き込みは、レジスタAに値を設定した後、TW2A命令で行います。
また、TAW2命令でレジスタW2の内容をレジスタAに転送できます。

表 3.7 タイマ制御レジスタ W2 のビット構成

タイマ制御レジスタ W2		リセット時：0000 ₂		RAM バックアップ時：状態保持	R/W TAW2/TW2A
W23	CNTR0端子機能選択ビット	0	タイマ1アンダフロー信号の2分周出力		
		1	タイマ2アンダフロー信号の2分周出力		
W22	タイマ2制御ビット	0	停止(状態保持)		
		1	動作		
W21	タイマ2カウントソース選択ビット	W21	W20	カウントソース	
		0	0	PWM信号(PWMOUT)	
		0	1	プリスケアラ出力(ORCLK)	
W20		1	0	システムクロック(STCK)	
		1	1	タイマ1アンダフロー信号(T1UDF)	

注 1. “R” は読み出し可、“W” は書き込み可を表します。

3.8 タイマ制御レジスタW3

表3.8にタイマ制御レジスタW3のビット構成を示します。
レジスタW3への書き込みは、レジスタAに値を設定した後、TW3A命令で行います。
また、TAW3命令でレジスタW3の内容をレジスタAに転送できます。

表 3.8 タイマ制御レジスタ W3 のビット構成

タイマ制御レジスタ W3		リセット時：0000 ₂		RAM バックアップ時：0000 ₂	R/W TAW3/TW3A
W33	CNTR1端子出力制御ビット	0	CNTR1端子出力無効		
		1	CNTR1端子出力有効		
W32	PWM信号 "H"期間拡張機能制御ビット	0	PWM信号"H"期間拡張機能無効		
		1	PWM信号"H"期間拡張機能有効		
W31	タイマ3制御ビット	0	停止(状態保持)		
		1	動作		
W30	タイマ3カウントソース選択ビット	0	XIN入力		
		1	プリスケアラ出力(ORCLK)の2分周信号		

注 1. “R” は読み出し可、“W” は書き込み可を表します。

3.9 タイマ制御レジスタ W5

表3.9にタイマ制御レジスタ W5のビット構成を示します。

レジスタ W5への書き込みは、レジスタ A に値を設定した後、TW5A 命令で行います。

また、TAW5 命令でレジスタ W5の内容をレジスタ A に転送できます。

表 3.9 タイマ制御レジスタ W5 のビット構成

タイマ制御レジスタ W5		リセット時 : 0000 ₂	RAM バックアップ時 : 状態保持	R/W TAW5/TW5A
W5 ₃	タイマ1 カウント開始同期回路選択ビット(注2)	0	タイマ1カウント開始同期回路非選択	
		1	タイマ1カウント開始同期回路選択	
W5 ₂	CNTR0端子 入力カウントエッジ選択ビット	0	立ち下がりエッジ	
		1	立ち上がりエッジ	
W5 ₁	CNTR1端子 出力自動制御回路選択ビット	0	CNTR1端子出力自動制御回路非選択	
		1	CNTR1端子出力自動制御回路選択	
W5 ₀	D4/CNTR0端子機能選択ビット	0	D4入出力/CNTR0入力	
		1	D4入力/CNTR0入出力	

注 1. “ R ” は読み出し可、“ W ” は書き込み可を表します。

注 2. この機能は、INT0 端子タイマ 1 制御可能 (I10=“1”) 時にのみ有効です。

4. 割り込みの応用例

4.1 外部0割り込み

INT0 端子は有効波形を選択できる外部割り込み端子で、立ち下がりエッジ(H L)、立ち上がりエッジ(L H) 又は両エッジ(H LとL H)を認識できます。

ポイント：立ち下がりエッジ(H L) 立ち上がりエッジ(L H) 又は両エッジ(H LとL H)をトリガとして外部0割り込みを使用できます。

仕様：外部信号の両エッジ(H LとL H)により外部0割り込みを発生させます。

図4.1に外部0割り込み動作例を、図4.3に外部0割り込み設定例を示します。

4.2 外部1割り込み

INT1 端子は有効波形を選択できる外部割り込み端子で、立ち下がりエッジ(H L)、立ち上がりエッジ(L H) 又は両エッジ(H LとL H)を認識できます。

ポイント：立ち下がりエッジ(H L) 立ち上がりエッジ(L H) 又は両エッジ(H LとL H)をトリガとして外部1割り込みを使用できます。

仕様：外部信号の片エッジ(L H)により外部1割り込みを発生させます。

図4.2に外部1割り込み動作例を、図4.4に外部1割り込み設定例を示します。

4.3 タイマ1割り込み

タイマ1では、設定されたタイマ値による定周期割り込みを使用できます。

ポイント：タイマ1のアンダフロー信号による定周期割り込みを使用できます。

仕様：システムクロック周波数(=4.0MHz)をプリスケラとタイマ1で分周し、1msごとにタイマ1割り込みを発生させます。

図4.5にタイマ1定周期割り込み設定例を示します。

4.4 タイマ2割り込み

タイマ2では、設定されたタイマ値による定周期割り込みを使用できます。

ポイント：タイマ2のアンダフロー信号による定周期割り込みを使用できます。

仕様：システムクロック周波数(=2.0MHz)をタイマ2で分周し、0.125msごとにタイマ2割り込みを発生させます。

図4.6にタイマ2定周期割り込み設定例を示します

4.5 タイマ3割り込み

タイマ3では、設定されたタイマ値による定周期割り込みを使用できます。

ポイント：タイマ3のアンダフロー信号による定周期割り込みを使用できます。

仕様：システムクロック周波数(=6.0MHz)をプリスケアラとタイマ3で分周し、10msごとにタイマ3割り込みを発生させます。

図4.7にタイマ3定周期割り込み設定例を示します

4.6 電圧低下検出回路割り込み

電圧低下検出回路では、電源電圧がある一定値(V_{INT})以下による割り込みを使用できます。

ポイント：電源電圧がある一定値(V_{INT})以下による割り込みを使用できます。

仕様：電源電圧がある一定値(V_{INT})以下で割り込みを発生させ、D0ポートの出力を反転させます。

図4.8に電圧低下検出回路割り込み設定例を示します

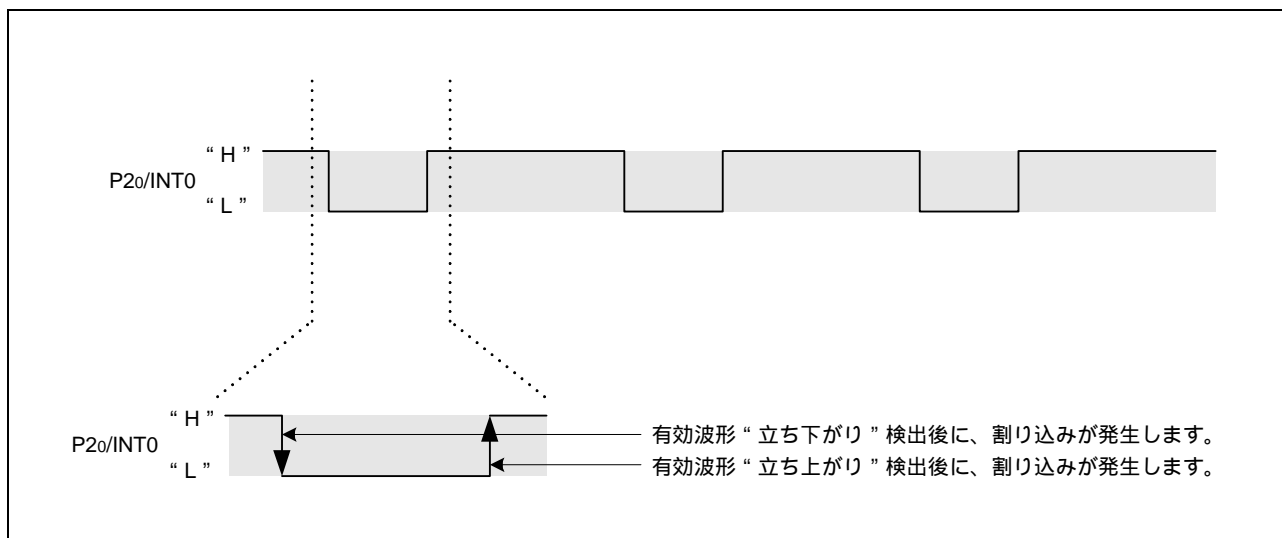


図 4.1 外部 0 割り込み動作例

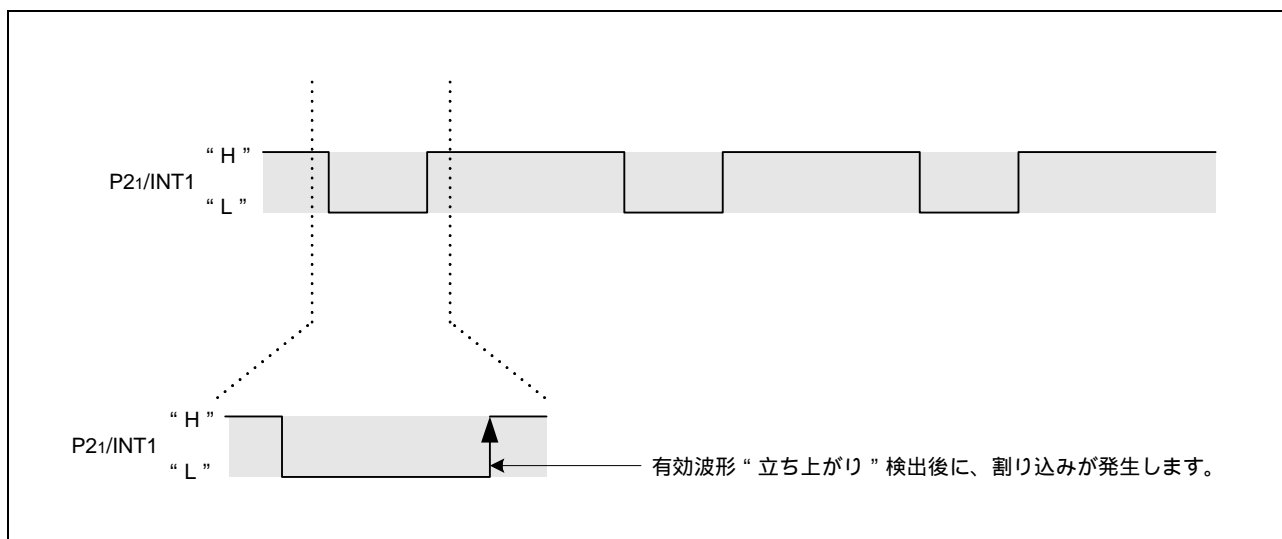


図 4.2 外部 1 割り込み動作例

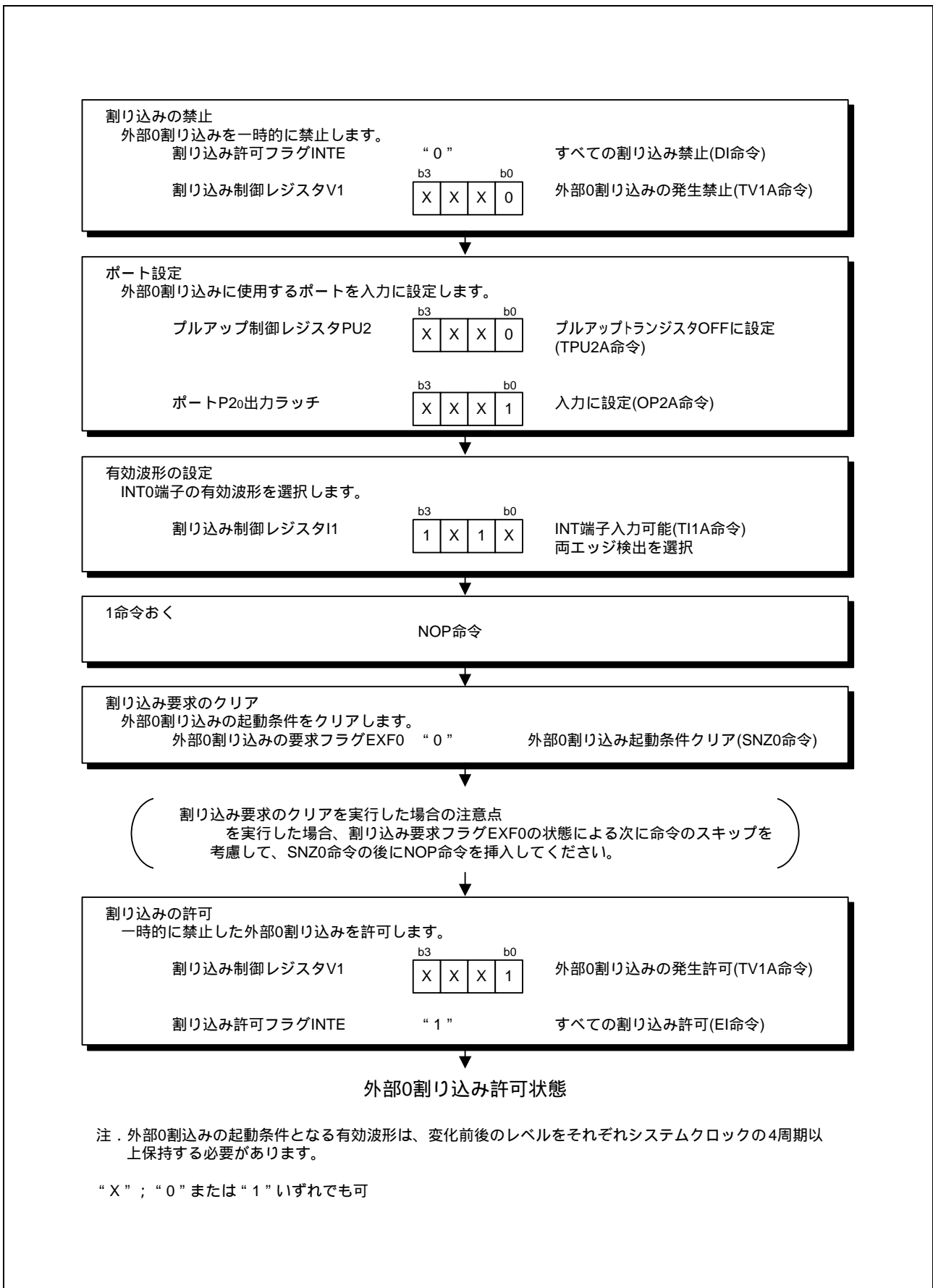


図 4.3 外部 0 割り込み設定例

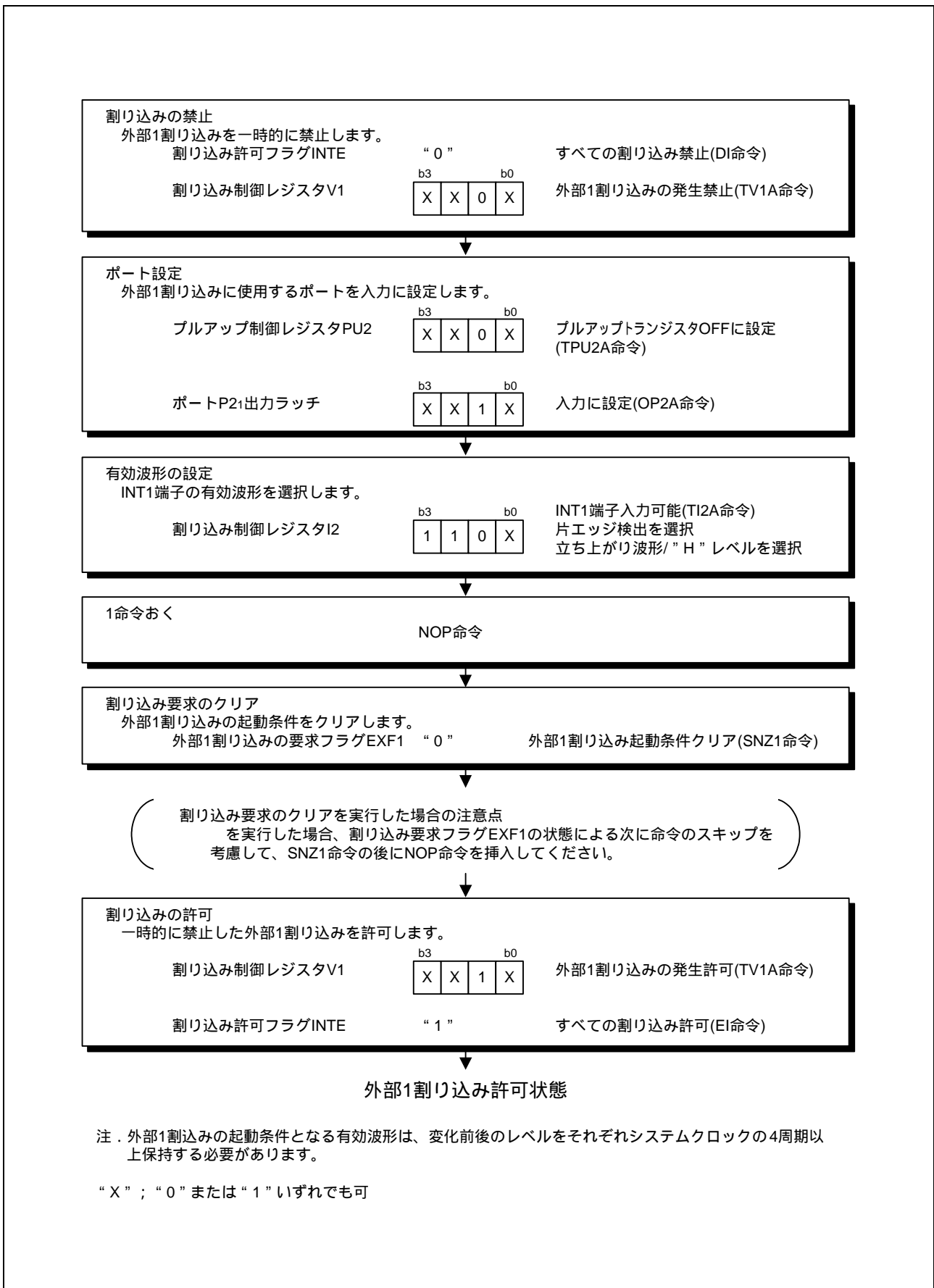


図 4.4 外部 1 割り込み設定例

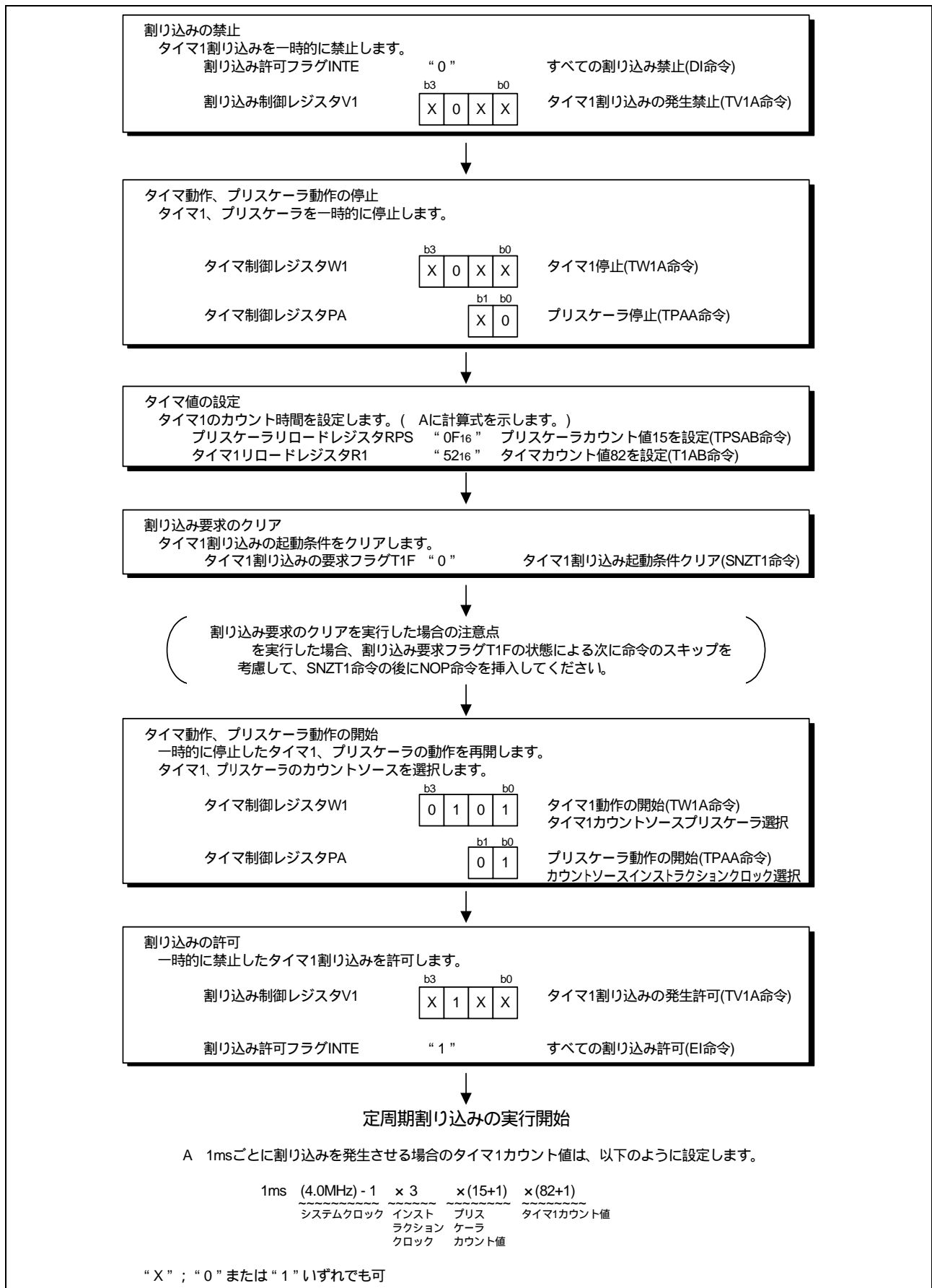


図 4.5 タイマ 1 定周期割り込み設定例

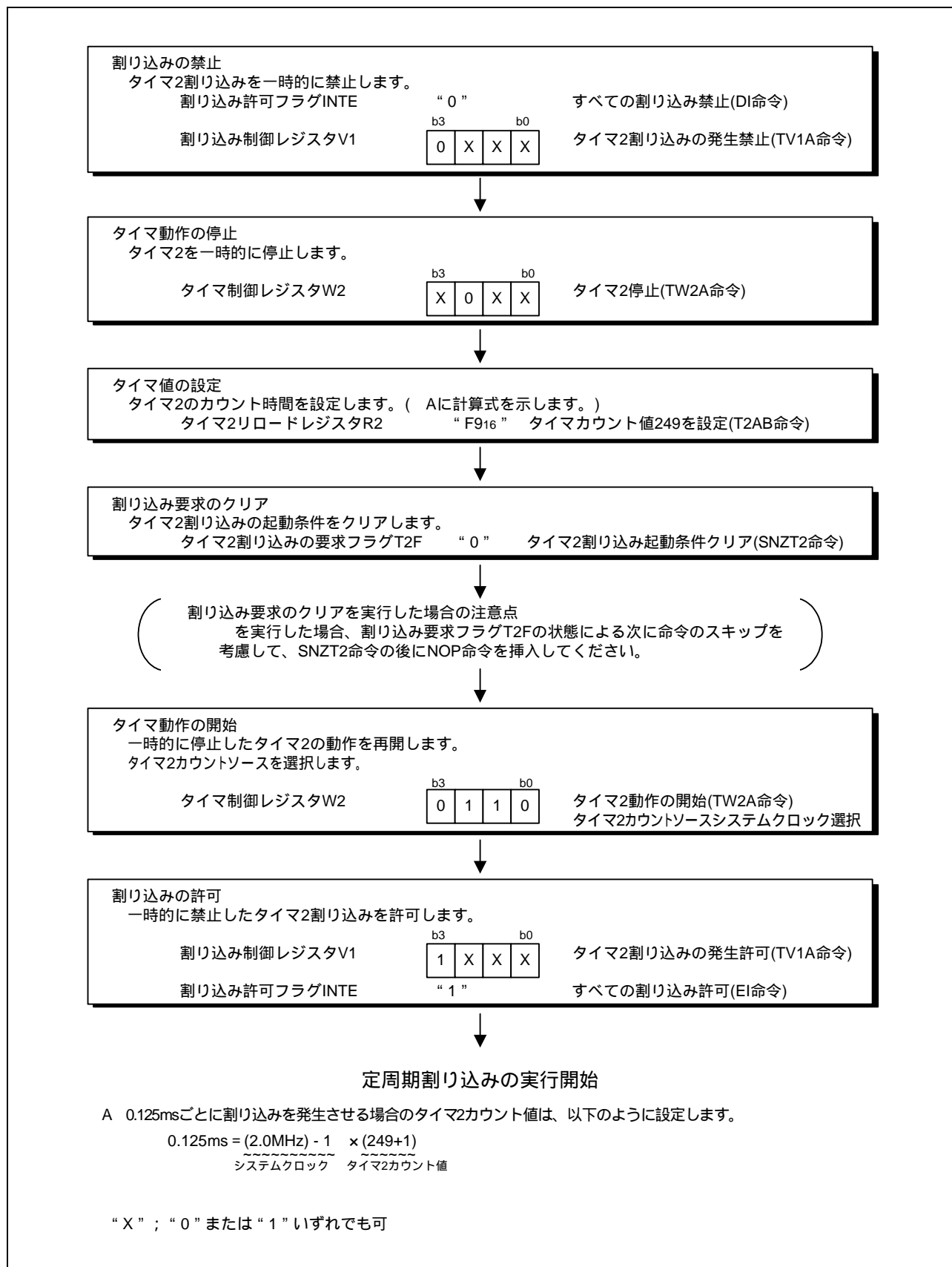


図 4.6 タイマ 2 定周期割り込み設定例

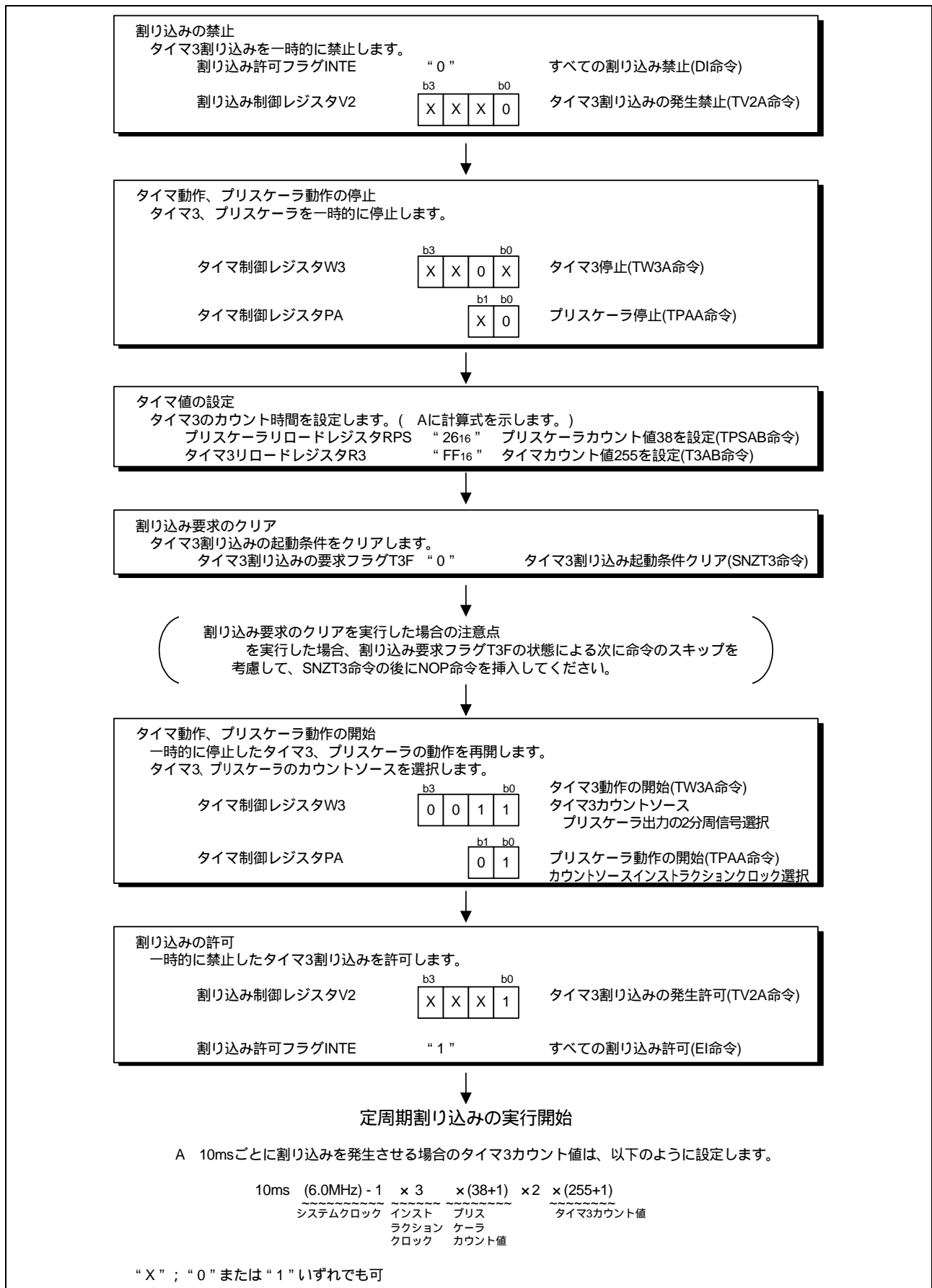


図 4.7 タイマ 3 定周期割り込み設定例

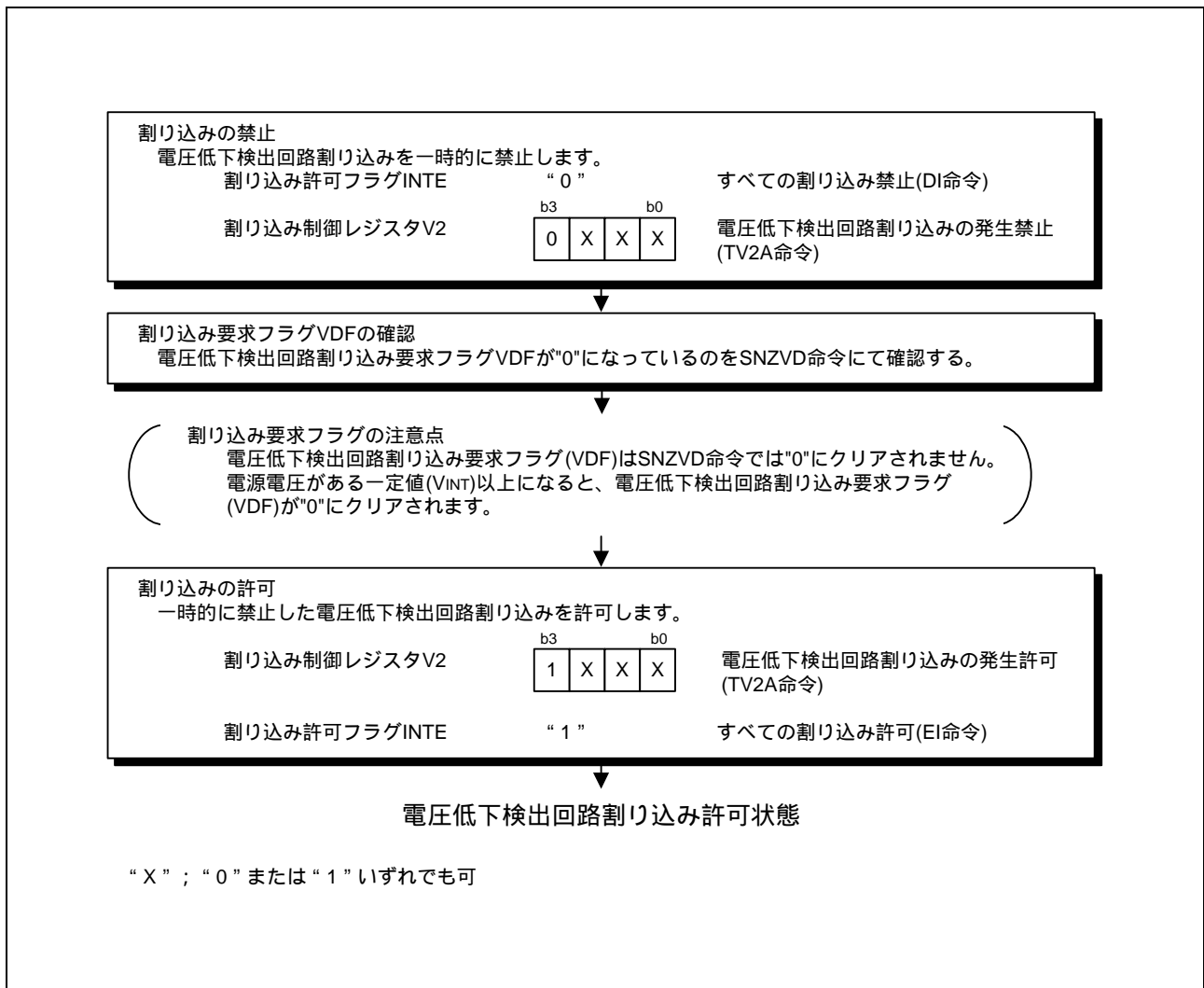


図 4.8 電圧低下検出回路割り込み設定例

5. 参考プログラム例

参考プログラムは、ルネサステクノロジホームページから入手してください。
4571グループのページの画面左メニュー「アプリケーションノート」をクリックしてください。

6. 参考ドキュメント

データシート
4571グループデータシート

最新版をルネサステクノロジホームページから入手してください。

7. ホームページとサポート窓口

ルネサステクノロジホームページ
<http://japan.renesas.com/>

お問い合わせ先
<http://japan.renesas.com/inquiry>
csc@renesas.com

改訂記録	4571 グループ割り込み アプリケーションノート
------	------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2006.08.01	-	初版発行

安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご注意ください。

本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジ製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジ半導体製品のご購入に当たりますは、事前にルネサス テクノロジ、ルネサス販売または特約店へ最新の情報をご確認頂きますとともに、ルネサス テクノロジホームページ(<http://www.renesas.com>)などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジ、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジ、ルネサス販売または特約店までご照会ください。