

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル  
 株式会社 ルネサス テクノロジ  
 問合せ窓口 <http://japan.renesas.com/inquiry>  
 E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-SH7-A749A/J	Rev.	第1版
題名	SH7780 PCIC マスタアクセス時のパリティエラー検出について		情報分類	技術情報	
適用製品	SH7780 グループ	対象ロット等	関連資料	SH7780 ハードウェアマニュアル (RJJ09B0221)	
		全ロット			

上記適用製品のPCICに関して、マスタアクセス時のパリティエラー検出についての注意事項があります。

**【内 容】**

PCIC がマスタリードアクセス時に TRDY# (# : ローアクティブ) アサート中のデータパリティエラー検出ができない場合があります。

**【条 件】**

下記条件すべてを満たすとき、データパリティエラー検出ができません。

PERR#をアサートせず、検出ビットもたたないため、未検出と同じ動作となります。

PCIC(マスタ)動作条件

- 1) PCI コマンドレジスタの PER ビットに 1 を設定 (検出したパリティエラーに応答する)
- 2) マスタメモリリードサイクル

外部 PCI デバイス(ターゲット)動作条件

- 1) ターゲット・イニシエーテッド・ディスコネクト (データ有り) : STOP#アサート

**【システムでの影響】**

ターゲット・イニシエーテッド・ディスコネクト (データ有り) において、ディスコネクトされたデータフェーズのパリティエラーが検出されず PERR#がアサートされません。上記条件のうち1つでも満たさない場合は正常にパリティエラーを判定いたします。

マスタリードアクセス時において本現象が問題になる場合があります (ターゲット・データ・パリティエラー)。

**【回避策】**

本不具合に対するPCICによる回避策はございません。

以 上