

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
 株式会社 ルネサス テクノロジ
 問合せ窓口 <http://japan.renesas.com/inquiry>
 E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-A676A/J	Rev.	第1版
題名	SH7764 内蔵 SSI(DMAC 部)の不具合、および ハードウェアマニュアル(Rev1.0)への注意事項追記について		情報分類	技術情報	
適用製品	R5S77640P300BG R5S77640D300BG R5S77640N300BG R5S77641P300BG R5S77641D300BG R5S77641N300BG	対象ロット等 全ロット	関連資料	SH7764 グループ ハードウェアマニュアル Rev.1.00 (RJJ09B0395-0100)	

拝啓 貴社ますますご清栄のこととお喜び申し上げます。また、日頃より弊社半導体製品に格段のご愛顧を賜り深謝申し上げます。さて、首記の件につきまして、ご連絡を致します。ご迷惑をお掛けいたしますが、本内容をご配慮の上、ご使用下さいますよう、お願い申し上げます。

敬具

—記—

1. SSI(DMAC部)の不具合現象

SSI 受信動作中に、SSI の DMAC 部(以下 DMAC と呼びます)にソフトウェアリセットをかけた後(SSIDMCOR レジスタの DMRST ビットをセットした後)、DMAC を再起動すると、次のような誤動作をすることがあります。

不具合現象(1)

DMAC の実行アドレスが、(RAM 上にアロケートされた)受信バッファの末端に達する前に、受信バッファの先頭に戻ることがあります。図 1 を参照下さい。その結果、DMAC が受信データをバッファに格納するアドレスと、SSIBLCNT カウンタ、および、SSIBLNCNT カウンタに基づいてソフトウェアがバッファから受信データを読み出すアドレスにズレが生じます。

不具合現象(2)

DMAC の実行アドレスが、受信バッファの範囲を越えて、インクリメント/デクリメントされることがあります。図 1 を参照下さい。その結果、DMAC が受信バッファ以外の領域に対して不正なデータを転送することがあります。プログラムを RAM 上に展開している場合は、その領域も書換えられ、システムレベルのハングアップに至ります。

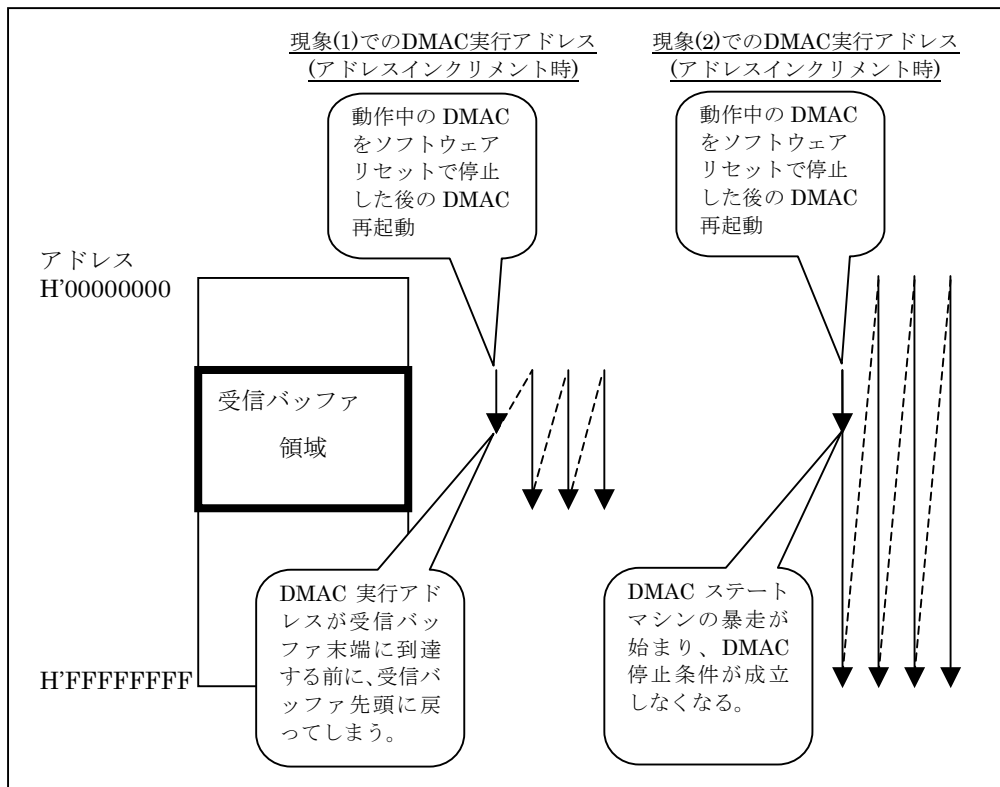


図 1. SSI(DMAC 部)不具合現象

2. SSI(DMAC部)の不具合回避策

SSI 受信モードで起動中の DMAC を、SSIDMCOR レジスタの DMRST ビット、RXRST ビットの操作で強制停止させる場合、SSIDMMR の WDMBSZ ビットで、1 バースト(8 バイト)、または 2 バースト(16 バイト)を設定した上で、以下のような手順を踏めば、不具合(1)、(2)を回避可能です。WDMBSZ ビットで 4 バースト(32 バイト)を選択しないで下さい。

- (a) SSIDMCOR の RPTMD ビットをクリア
- (b) SSIDMCOR の DMEN ビットをクリア
- (c) DMEND 割込み待ちまたは SSIDMINTSR の DMEND フラグをポーリング
- (d) SSICR の DMEN をクリア
- (e) SSICR の EN をクリア
- (f) SSIDMCOR の DMRST ビットをセット
- (g) SSIDMCOR の RXRST ビットをセット
- (h) SSIDMCOR の RXRST ビットをクリア
- (i) この後、SSI、SSIDMAC 再起動

- 注 1) 各操作の順番は守って下さい。
- 注 2) (a)と(b)は同時に行っても問題ありません。
- 注 3) (g)と(h)では、TXRST ビットも同時にセット/クリアしても問題ありません。
- 注 4) (h)と(i)は同時に行っても問題ありません。
- 注 5) 各操作の間に SSI、SSI-DMAC 動作に関係しない操作やソフトウェアでの待ち時間を入れても問題ありません。

なお、DMAC が起動されていない状態や、上記手順により DMAC が自発的に停止した後でのソフトウェアリセット発行は何ら問題ありません。

3. ハードウェアマニュアルへの注意事項追記（次版で追記いたします）**追記事項(1)**

カスケードに動作している、SSIBLCNT カウンタと SSIBLNCNT カウンタにおいて、SSIBLCNT カウンタ値が繰り上がる付近で、両カウンタの読み出し値が整合しないことがあります。このため、SSIBLCNT カウンタ、SSIBLNCNT カウンタを1回ずつ読み出しただけでは、転送済ブロック数を正しく算出できない場合があります。次の手順で転送済ブロック数を算出して下さい。

1 回目に SSIBLNCNT カウンタ読み出し、2 回目に SSIBLCNT カウンタ読み出し、3 回目に SSIBLNCNT カウンタ読み出します。読み出した値によって、次のような判定を行います。

1 回目の読み出し値=3 回目の読み出し値ならば、

転送済ブロック数

$$= (3 \text{ 回目の読み出し値}) \times (\text{SSIBLNCNTSR レジスタ値}) \times (\text{SSIBLCNTSR レジスタ値}) \\ + (2 \text{ 回目の読み出し値}) \times (\text{SSIBLCNTSR レジスタ値})$$

1 回目の読み出し値≠3 回目の読み出し値ならば、

転送済ブロック数

$$= (3 \text{ 回目の読み出し値}) \times (\text{SSIBLNCNTSR レジスタ値}) \times (\text{SSIBLCNTSR レジスタ値})$$

追記事項(2)

起動中の DMAC を、SSIDMCOR レジスタの DMEN ビット、RPTMD ビットの操作で停止させる場合、次の手順に従って下さい。

SSIDMCORレジスタのRPTMDビット=0の状態でのDMAC起動中の場合

DMACは、残転送語数カウンタ*がゼロになると自動的に停止します。このとき、SSIDMINTSRレジスタのDMENDビットがセットされます。

SSIDMCORレジスタのRPTMDビット=1の状態でのDMAC起動中の場合

(a) SSIDMCORレジスタのDMENビット、RPTMDビットの両方をクリアして下さい。上記操作をした後、DMACは最初に残転送語数カウンタ*がゼロになるまで動作を継続し、同カウンタがゼロになった時点で自動的に停止します。ただし、この停止方法では、下記追記事項(4)に関する注意が必要です。

(b) または、SSIDMCORレジスタのRPTMDビットのみをクリアして下さい。上記操作をした後、DMACは最初に残転送語数カウンタ*がゼロになるまで動作を継続し、同カウンタがゼロになった時点で自動的に停止します。

*：本カウンタはソフトウェアからはアクセスできません。本カウンタには、DMAC 起動の際や、リピートモードのリピートの際に、SSIWDMCNTR/SSIRDMCNTR の設定値がリロードされ、DMAC 転送の度にデクリメントされます。受信バッファ/送信バッファの末端に到達すると、本カウンタはゼロになります。

追記事項(3)

SSI 送信モードで起動中の DMAC を、SSIDMCOR レジスタの DMRST ビット、TXRST ビットの操作で強制停止させる場合、次の手順に従って下さい。

- (a) SSIDMCOR の DMEN をクリア
- (b) SSICR の DMEN をクリア
- (c) SSICR の EN をクリア
- (d) SSIDMCOR の DMRST ビットをセット
- (e) SSIDMCOR の TXRST ビットをセット
- (f) SSIDMCOR の TXRST ビットをクリア

注 1) 各操作の順番は守って下さい。

注 2) (b)と(c)は同時に行っても問題ありません。

注 3) (e)と(f)では、RXRST ビットも同時にセット/クリアしても問題ありません。

注 4) 各操作の間に SSI、SSI-DMAC 動作に関係しない操作やソフトウェアでの待ち時間を入れても問題ありません。

追記事項(4)

SSIBLCNT カウンタ、SSIBLNCNT カウンタ、SSIDMINTSR レジスタの BLKEND ビット、BLKNEND ビットについての注意事項を追記いたします。

SSIDMCORのDMENビット=0の期間、SSIBLCNT、SSIBLNCNTは更新されず、SSIDMINTSRのBLKENDビット、BLKNENDビットもセットされません。したがって、SSIDMCORのDMENビットをクリアした後、残転送語数カウンタ*がゼロになるまでDMACが動作を継続しているにも関わらず、SSIBLCNT、SSIBLNCNTは更新されず、SSIDMINTSRのBLKENDビット、BLKNENDビットもセットされません。

この状態で DMAC が再起動されると、SSIBLCNT カウンタには SSIBLNCNTSR の設定値より、大きな値が保持されているため、カウンタがオーバーフローして、再び SSIBLNCNTSR の設定値に一致するまで、SSIDMINTSR の BLKEND ビットがセットされません。したがって、DMAC の再起動前に、SSIBLCNT、SSIBLNCNT を初期化する必要があります。

SSIDMCOR の DMEN ビットと RPTMD ビットの同時クリアにより、DMAC を停止させた場合(SSIDMCOR レジスタの RPTMD ビット=1 の状態で起動中の DMAC を、追記事項(2)の(a)の方法で停止させた場合)は、SSIBLCNT、SSIBLNCNT を初期化するために、SSIDMINTSR の DMEND ビットがセットされた後に DMAC ソフトウェアリセットをかけて下さい。

*：本カウンタはソフトウェアからはアクセスできません。本カウンタには、DMAC 起動の際や、リピートモードのリピートの際に、SSIWDMCNTR/SSIRDWCNTR の設定値がリロードされ、DMAC 転送の度にデクリメントされます。受信バッファ/送信バッファの末端に到達すると、本カウンタはゼロになります。

追記事項(5)

SSISR レジスタの IIRQ ビット、IDST ビットの初期化条件についての注意事項を追記いたします。また、ハードウェアマニュアルの『図 18.18 動作モード遷移図』に次の注意事項を追記いたします。

IIRQ ビット、IDST ビットを初期化するためには、パワーオンリセット後に SH 内部のシリアルビットクロックラインにクロックを供給する必要があります。パワーオンリセットをかけるだけでは、本ビットは初期化されません。SH 内部のシリアルビットクロックラインにクロックを供給するには、次の 2 つの方法があります。

- (a) ポートコントロールレジスタの操作で当該 SSI チャンネルの SSISCK 端子を活性化し、SSICR レジスタの SCKD ビットにおいて『シリアルビットクロックは入力』を選択した状態で、かつ、SH 外部から SSISCK 端子にクロックを供給します。
- (b) ポートコントロールレジスタの操作で当該 SSI チャンネルの AUDIO_CLK 端子を活性化し、SSICR レジスタの SCKD ビットにおいて『シリアルビットクロックは出力』を選択した状態で、かつ、SH 外部から AUDIO_CLK 端子にクロックを供給します。

上記のとおり、パワーオンリセットだけでは SSISR レジスタの IDST ビットは初期されません。パワーオンリセット後、最初に SSI をモジュール有効モードに遷移させる際には、IDST ビットが初期値となっていることを確認する必要があります。

以上