

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル  
株式会社 ルネサス テクノロジ  
問合せ窓口 E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-A468B/J	Rev.	第2版
題名	SH7760 ハードウェアマニュアル Rev1.0 の電気的特性訂正、USB、その他モジュール機能訂正機能説明の修正およびコメント追加		情報分類	技術情報	
適用製品	SH7760	対象ロット等	関連資料	SH7760 ハードウェアマニュアル (ADJ-602-328 第1版)	
		全ロット			

半導体技術情報(TN-SH7-468A)の

9. HAC インタフェースモジュール信号タイミング (表 33.28)

10. SSI インタフェースモジュール信号タイミング (表 33.29)

11. 第16章 タイマ/カウンタ (CMT) 16.4.5 タイマ16ビット: アウトプットコンペア

の修正後の記述に誤記がありましたので訂正いたします。

## 1. 絶対最大定格 (表 33.1)

変更前(マニュアル 1.0 版)		変更後	
項目	記号	項目	記号
I/O、CPG、ADC、USB 電源電圧	V <sub>DDQ</sub> V <sub>DD-CPG</sub> AV <sub>CC-ADC</sub>	I/O、CPG、ADC 電源電圧	V <sub>DDQ</sub> V <sub>DD-CPG</sub> AV <sub>CC-ADC</sub>

## 2. DC 特性 (表 33.2)

項目	記号	変更前(マニュアル 1.0 版)			変更後			単位	
		Min.	Typ.	Max.	Min.	Typ.	Max.		
入力電圧	I2C1_SCL,I2C1_SDA, I2C0_SCL,I2C_SDA	V <sub>IH</sub>	V <sub>DDQ</sub> × 0.8	-	5.5	V <sub>DDQ</sub> × 0.7	-	5.5	V
			その他の端子	V <sub>DDQ</sub> × 0.8	-	V <sub>DDQ</sub> + 0.3	2.2	-	
	I2C1_SCL,I2C1_SDA, I2C0_SCL,I2C_SDA	V <sub>IL</sub>	-0.5	-	V <sub>DDQ</sub> × 0.1	-0.5	-	V <sub>DDQ</sub> × 0.3	

変更前(マニュアル 1.0 版)

【注】1. PLLの使用の有無にかかわらず、V<sub>DD-CPG</sub>をV<sub>DDQ</sub>、AV<sub>CC-ADC</sub>と同電位、V<sub>DD-PLL1/2/3</sub>をV<sub>DD</sub>と同電位、V<sub>SS-CPG</sub>およびV<sub>SS-PLL1/2/3</sub>をGNDに接続してください。これを満たさない場合、本LSIが破壊される可能性があります。

変更後

【注】1. PLLの使用の有無にかかわらず、V<sub>DD-CPG</sub>をV<sub>DDQ</sub>、AV<sub>CC-ADC</sub>と同電位、V<sub>DD-PLL1/2/3</sub>をV<sub>DD</sub>と同電位、V<sub>SS</sub>、V<sub>SS-CPG</sub>およびV<sub>SS-PLL1/2/3</sub>をGNDに接続してください。これを満たさない場合、本LSIが破壊される可能性があります。

2. DC 特性 (表 33.2) の続き

修正前(マニュアル 1.0 版)			修正後		
項目		記号	項目		記号
出力電圧	全端子	$V_{OH}$	出力電圧	全端子*6	$V_{OH}$

変更後追記

【注】6. I2Cn\_SCL, I2Cn\_SDA は除く

3. CMT モジュール信号タイミング (表 33.13)

項目	記号	変更前(マニュアル 1.0 版)		変更後		単位
		Min.	Max.	Min.	Max.	
CMT_CTR 出力遅延時間	$t_{TMD}$	-	36	-	8	ns
CMT_CTR 入力セットアップ時間	$t_{TMS}$	20	-	6	-	ns
CMT_CTR 入力ホールド時間	$t_{TMH}$	20	-	2	-	ns

4. HCAN2 モジュール信号タイミング (表 33.14)

項目	記号	変更前(マニュアル 1.0 版)		変更後		単位
		Min.	Max.	Min.	Max.	
CAN_TX 出力遅延時間	$t_{CAND}$	-	100	-	6	ns
CAN_RX 入力セットアップ時間	$t_{CANS}$	100	-	4	-	ns
CAN_RX 入力ホールド時間	$t_{CANH}$	100	-	2.5	-	ns

5. GPIO 信号タイミング (表 33.15)

項目	記号	変更前(マニュアル 1.0 版)		変更後		単位
		Min.	Max.	Min.	Max.	
GPIO 出力遅延時間	$t_{IOPD}$	-	20	-	9	ns
GPIO 入力セットアップ時間	$t_{IOPS}$	20	-	7	-	ns
GPIO 入力ホールド時間	$t_{IOPH}$	20	-	5	-	ns

6. PC 電気的特性 (2) PC DC 特性 (表 33.17)

項目	記号	変更前(マニュアル 1.0 版)		変更後		単位
		Min.	Max.	Min.	Max.	
入力電圧	$t_{IH}$	$V_{DDQ} \times 0.8$	5.5	$V_{DDQ} \times 0.7$	5.5	V
	$t_{IL}$	0.5	$V_{DDQ} \times 0.1$	0.5	$V_{DDQ} \times 0.3$	V

7. PC 電気的特性 (3) PC AC 特性 (表 33.18)

項目	記号	変更前(マニュアル 1.0 版)			変更後			単位
		Min.	Typ.	Max.	Min.	Typ.	Max.	
I2Cn_SCL 周波数	$t_{Icvc}$	0	-	400	-	-	400	kHz
I2Cn_SCL/I2Cn_SDA 立ち上がり時間	$t_{ICr}$	-	-	300	$20 + 0.1Cb^*$	-	300	ns
I2Cn_SCL/I2Cn_SDA 立ち下がり時間	$t_{ICf}$	-	-	300	$20 + 0.1Cb^*$	-	300	ns

【注追加】\* Cb は1つのバス・ラインのトータル容量 (max. 400pF)

8. PC 電気的特性 (4) PC シュミット特性 (表 33.19)

項目	記号	変更前(マニュアル 1.0 版)		変更後		単位
		Min.	Max.	Min.	Max.	
スレッシュホールド電圧	VTT+	-	$V_{DDQ} \times 0.8$	$V_{DDQ} \times 0.7$	-	V
	VTT	$V_{DDQ} \times 0.1$	-	-	$V_{DDQ} \times 0.3$	V

9. HAC インタフェースモジュール信号タイミング (表 33.28)

項目	記号	変更前(マニュアル 1.0 版)		変更後		単位
		Min.	Max.	Min.	Max.	
HAC_BIT_CLK 入力ハイレベル幅	t <sub>IHL</sub> HIGH	t <sub>peye</sub> /2	-	2 × t <sub>peye</sub>	-	ns
HAC_BIT_CLK 入力ローレベル幅	t <sub>IHL</sub> Low	t <sub>peye</sub> /2	-	2 × t <sub>peye</sub>	-	ns

10. SSI インタフェースモジュール信号タイミング (表 33.29)

項目	記号	変更前(マニュアル 1.0 版)		変更後		単位
		Min.	Max.	Min.	Max.	
出力サイクル時間	t <sub>OSCK</sub>	T.B.D	T.B.D	40	710	ns
入力サイクル時間	t <sub>ISCK</sub>	T.B.D	T.B.D	80	3300	ns
入力ハイレベル幅/入力ローレベル幅	t <sub>IHL</sub> /t <sub>ILC</sub>	T.B.D	-	30	-	ns
出力ハイレベル幅/出力ローレベル幅	t <sub>OHL</sub> /t <sub>OLC</sub>	T.B.D	-	20	-	ns

11. A/D 変換器特性 (表 33.30)

変更前(マニュアル 1.0 版)

【注】 2. AV<sub>CC</sub>\_ADC= GND

変更後

【注】 2. AV<sub>SS</sub>\_ADC= GND

12. 第 16 章 タイマ/カウンタ (CMT)

変更前(マニュアル 1.0 版)

16.4.4 タイマ 16 ビット：インプットキャプチャ 4 行目

カウンタは値を保持、あるいはタイマイネーブルビットを無効にすることにより H'0000 に初期化されます。

16.4.5 タイマ 16 ビット：アウトプットコンペア 5 行目

カウンタは値を保持、あるいはタイマイネーブルビットを無効にすることにより H'0000 に初期化されます。

16.4.7 カウンタ：キャプチャ付きアップカウンタ 4 行目

カウンタは値を保持、あるいはタイマイネーブルビットを無効にすることにより H'0000 に初期化されます。

変更後

16.4.4 タイマ 16 ビット：インプットキャプチャ 4 行目

ピンアクティブコントロールビット(CMTCFG.EDn)の設定によってアクティブエッジが検出されると、チャンネル n タイムレジスタ (CMTCHnT) に 16 ビットカウンタ (CMTCHnC) の値がセットされ、エッジ割り込みビット (CMTIRQS.IEn) が 1 にセットされ、16 ビットカウンタ (CMTCHnC) は、H'0000 にリセットされ、そのままカウントを再開します。

また、16 ビットカウンタは、タイマイネーブルビットを無効 (CMTCTL.TEn=0) にすることにより、H'0000 にセットされます。

16.4.5 タイマ 16 ビット：アウトプットコンペア 5 行目

各チャンネルのタイマ CMTCHnC のカウントアップ時に、タイマ CMTCHnC のねがタイムレジスタ CMTCHnT の下位 16 ビットと一致していた場合、CMT\_CTR 端子出力を現在の状態から反転 (トグル) します。この場合、コンペア割り込みビット (CMTIRQS.ICn) が 1 にセットされ、16 ビットカウンタ (CMTCHnC) は、H'0000 にリセットされ、そのままカウントを再開します。

また、16 ビットカウンタは、タイマイネーブルビットを無効 (CMTCTL.TEn=0) にすることにより、H'0000 にセットされます。

16.4.7 カウンタ：キャプチャ付きアップカウンタ 4 行目

ピンアクティブコントロールビット(CMTCFG.EDn)の設定によってアクティブエッジが検出されると、チャンネル n タイムレジスタ (CMTCHnT) に 16 ビットカウンタ (CMTCHnC) の値がセットされ、エッジ割り込みビット (CMTIRQS.IEn) が 1 にセットされ、16 ビットカウンタ (CMTCHnC) は、H'0000 にリセットされ、そのままカウントを再開します。

また、16 ビットカウンタは、タイマイネーブルビットを無効 (CMTCTL.TEn=0) にすることにより、H'0000 にセットされます。

## 13. 第21章 USBホスト(USB)

## 変更前(マニュアル1.0版)

本USBホストは、ユニバーサルシリアルバス(Universal Serial Bus)バージョン1.1とOpenHCIをサポートしています。

## 変更後

本USBホストは、ユニバーサルシリアルバス(Universal Serial Bus)バージョン1.1\*1とOpenHCIをサポート\*2しています。

【注】\*1：USBの電気的特性は、電気的特性の章を参照してください。

\*2：レジスタの機能に一部準拠していない部分があります。詳細は、「21.3 レジスタの説明」  
「21.6 HcRhDescriptorAの設定に関する制約」を参照してください。