

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24

豊洲フォレシア

ルネサスエレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A010C/J	Rev.	第 3 版
題名	RL78/L13 制限事項について		情報分類	技術情報	
適用製品	RL78/L13 R5F10WxxA, R5F10WxxG (詳細の品名については別紙 1 制限事項対象製品一覧を参照)	対象ロット等 全ロット	関連資料	RL78/L13 ユーザーズマニュアル ハードウェア編 Rev.2.00 R01UH0382JJ0200 (Nov. 2013)	

上記適用製品において、16 ビット・タイマ KB20 の IH 用 PWM 出力機能を使用する場合に制限事項がございます。

本通知で追加となる制限事項一覧

項目	内容	対象製品	本通知での該当ページ
1	16 ビット・タイマ KB20 IH 用 PWM 出力機能 制限事項 2	全ての製品	p.2

通知済みの制限事項一覧

項目	内容	対象製品	本通知での該当ページ
1	16 ビット・タイマ KB20 IH 用 PWM 出力機能 制限事項 1	捺印のロット番号が 2015 年 13 週以前の製品 詳細は 2.1.3 恒久対策を参照	p.3-p.5
2	データフラッシュ機能読み出し制限事項	全ての製品	p.6-p.7

発行文書履歴

RL78/L13 制限事項 発行文書履歴

文書番号	発行日	記事
TN-RL*-A010A/J	2013 年 8 月 9 日	初版発行 通知済みの制限事項一覧の項目 2
TN-RL*-A010B/J	2015 年 4 月 2 日	第 2 版発行 通知済みの制限事項一覧の項目 1
TN-RL*-A010C/J	2015 年 10 月 15 日	第 3 版発行 追加となる制限事項の項目 1 を追加(本通知です。)

1. 本通知で追加となる制限事項

1.1 16ビット・タイマ KB20 IH用PWM出力機能制限事項2

1.1.1 制限事項について

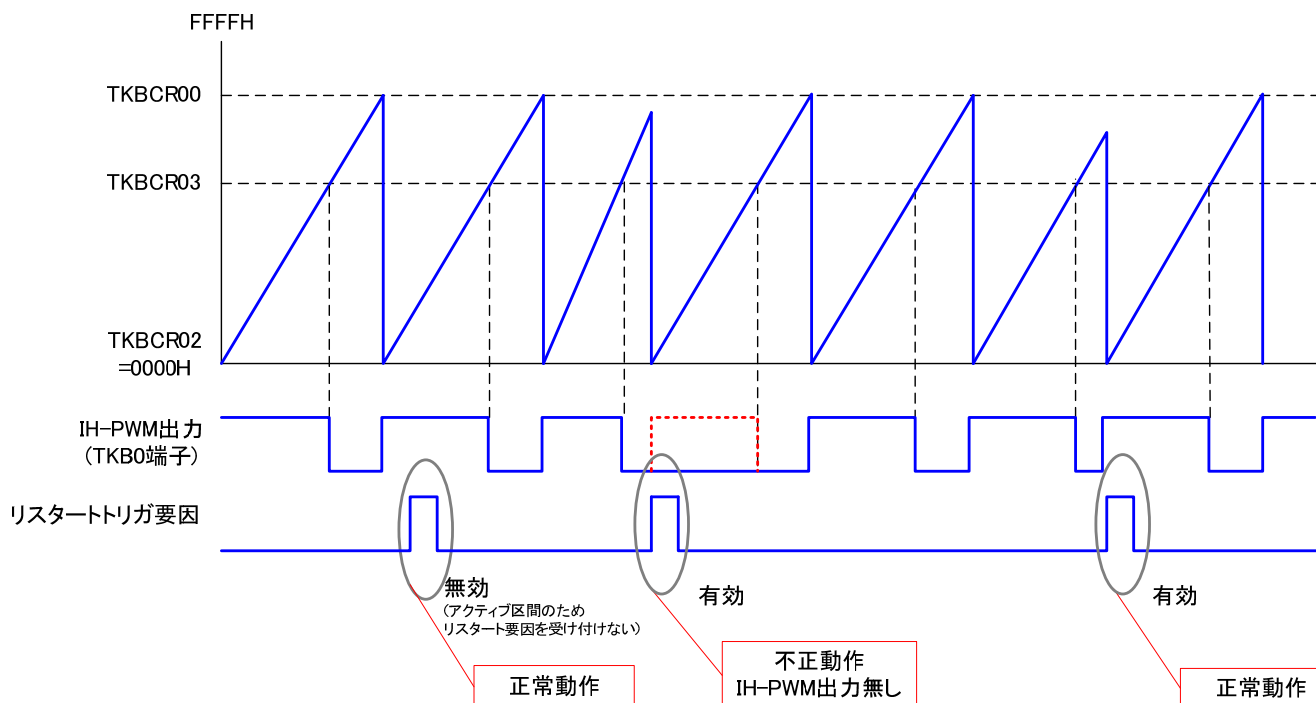
【対象の使用方法】

本制限事項は、下記の発生条件 1~3 がすべて成立した場合に対象となります。

1. IH-PWM 出力機能を使用(TKBCTL00 レジスタのビット 15(TKBIHE0)=1)
2. コンペア・レジスタ 02(TKBCR02)に 0000H を設定
3. タイマ・クロック選択レジスタ(TKBPSCS0)に 00H(分周なし)以外を設定

【制限事項】

IH-PWM 出力機能において、有効なリスタートトリガ要因が発生しても、IH-PWM 出力が 1 パルス出力されない場合があります。



1.1.2 対策(使用制限)

IH-PWM 出力機能を使用(TKBIHE0=1)する場合は、以下のいずれかの設定を行ってください。

1. コンペア・レジスタ 02(TKBCR02)に 0000H 以外の値を設定
2. タイマ・クロック選択レジスタ(TKBPSCS0)に分周なしを設定

1.1.3 改善計画

本件は、使用上の制限事項とさせていただきます。次回ユーザーズ・マニュアル改版時に第 7 章 16 ビット・タイマ KB20 に上記の対策を記載致します。

2. 通知済みの制限事項

2.1. 16ビット・タイマ KB20 IH用PWM出力機能制限事項1

2.1.1. 制限事項について

【対象の使用方法】

使用方法が下記にあてはまる場合、制限の対象となります。

- ・ IH用PWM出力機能を使用する(TKBCTL00レジスタのビット15(TKBIHE0)=1)

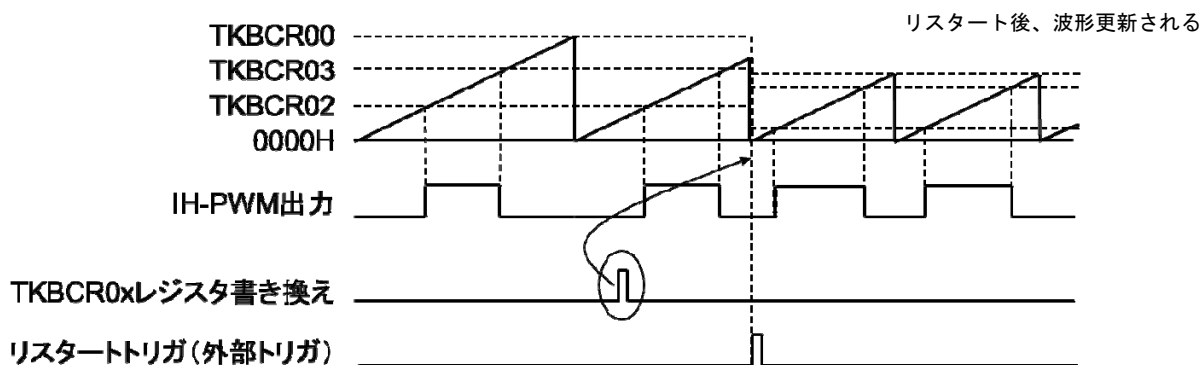
【制限事項内容】

次の2つの制限事項がございます。

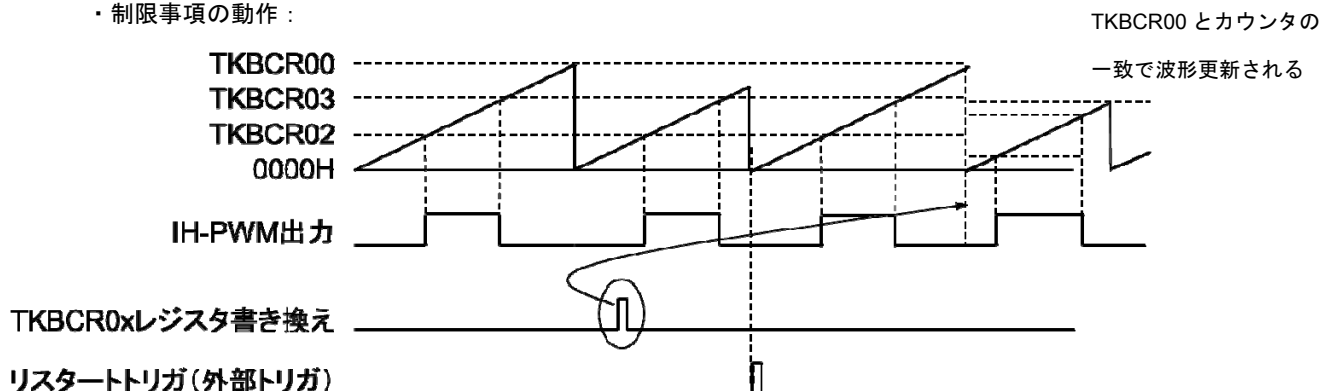
- ① 外部トリガによるコンペア・レジスタ(TKBCR00, TKBCR02, TKBCR03)の一斉書き換え機能を使用できない。

外部トリガによるコンペア・レジスタ一斉書き換え機能を使用する(TKBCTL00レジスタのビット2(TKBTSE0)=1)に設定しても、外部トリガによるコンペア・レジスタ(TKBCR00, TKBCR02, TKBCR03)への書き換えが行われず次のように動作します。なお、リスタートトリガは受け付けます。

・ 正常動作：

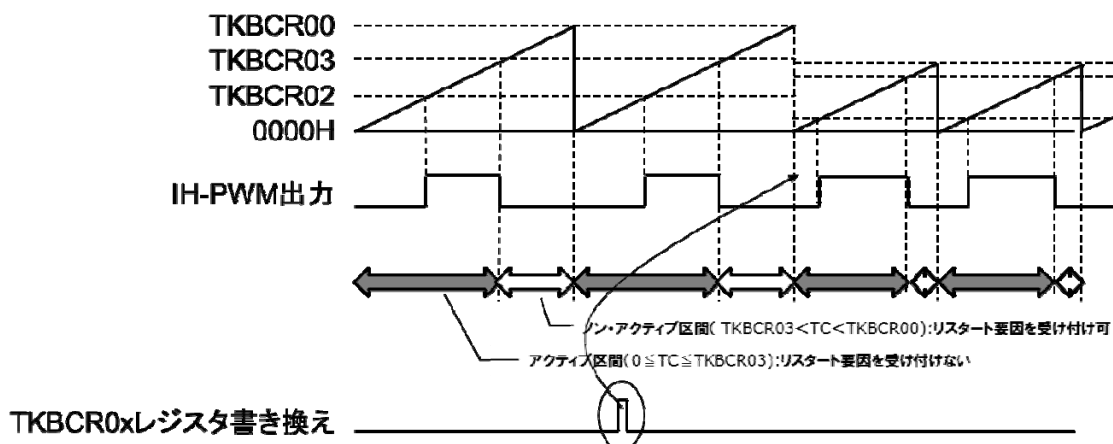


・ 制限事項の動作：

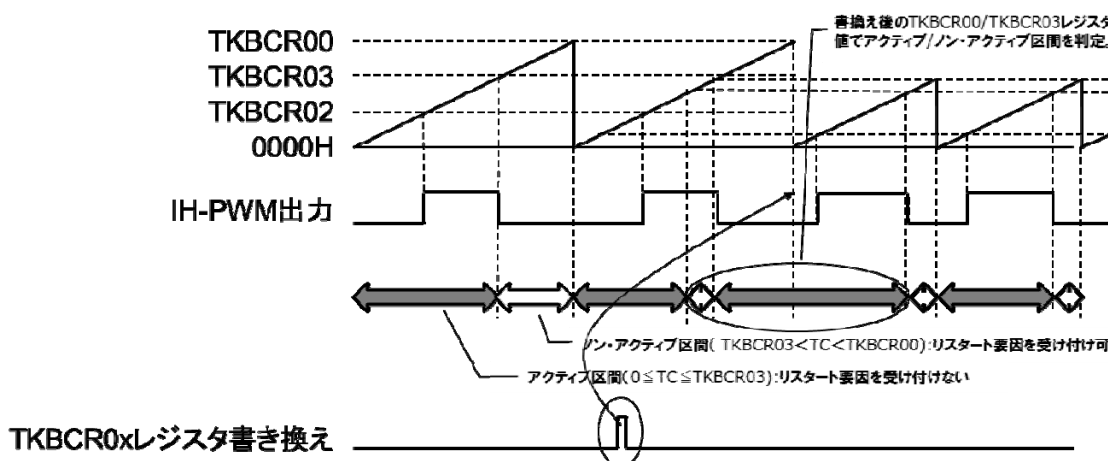


- ② IH-PWM出力機能動作時に、TKBCR00 または TKBCR03 を書き換えると、リスタートトリガ要因や TKBCR03 とのコンパレー一致が発生する前であっても、アクティブ期間／ノンアクティブ期間が書き換えられた値の設定になります。それにより、アクティブ期間でも IH-PWM出力・リスタート要求を受け付ける場合や、ノンアクティブ期間でも IH-PWM出力・リスタート要求を受け付けない場合があります。タイミング例は次のようになります。

・正常動作



・制限事項の動作



2.1.2. 暫定対策（使用制限）

IH 用 PWM 出力機能を使用しない(TKBCTL00 レジスタのビット 15(TKBIHE0)=0)にてご使用ください。

2.1.3. 恒久対策

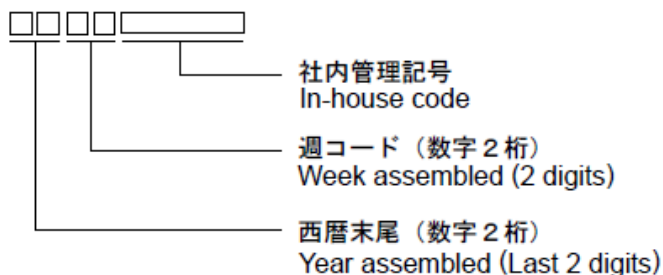
ハードウェア改訂を実施しております。改訂された製品では TKBCTL00 レジスタのビット 15(TKBIHE0)=1 にて IH 用 PWM 出力機能が使用可能となります。なお、従来品と電気的特性の変更はございません。製品毎の出荷日程については弊社営業へお問い合わせください。

IH 用 PWM 出力機能が使用可能なことは、パッケージ捺印のロット番号にてご確認くださいませ。

ロット番号の見方

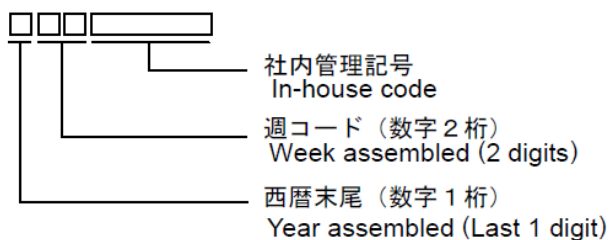
- ・ LQFP,0.65mm ピッチ製品 (R5F10WxxAFA)

先頭 4 ケタが、” 1514 ” 以降の 2015 年 4 月(2015 年の 14W)以降



- ・ LFQFP,0.50mm ピッチ製品 (R5F10WxxAFB, R5F10WxxGFB)

先頭 3 ケタが、” 514 ” 以降の 2015 年 4 月(2015 年の 14W)以降



3.1. データフラッシュ機能読み出し制限事項

3.1.1. 制限事項について

【対象の使用方法】

使用方法が下記の①～③の全てにあてはまる場合、下記制限の対象となります。

- ① データフラッシュと DMA を使用している。
- ② データフラッシュの読み出し時^{注1}に DMA が動作している。
- ③ 弊社が提供している EEL (EEPROM エミュレーションライブラリ)^{注1}Pack01 V1.12 以前または、FDL (データフラッシュライブラリ) Type01 V1.11 以前、FDL Type02 V1.00 以前、FDL Type04 V1.04 以前を用いてデータフラッシュを読み出している。または、ライブラリを使用せずに CPU の対象命令^{注2}の組み合わせで対象メモリ^{注3}とデータフラッシュの順で読み出している。

注1 EEL 使用時は、READ コマンド実行時以外でもデータフラッシュの読み出しをしているため、その他のコマンド実行時も対象となります。

注2 対象となる読み出し命令には演算も含まれます。詳細は別紙2 “対象命令一覧”をご参照ください。

注3 対象メモリは、RAM(汎用レジスタ領域を含む)、SFR、2nd SFR、ES、CS、PSW、SP となります。

【制限事項内容】

DMA 転送直後に、対象メモリの読み出し (対象命令 1) とデータフラッシュの読み出し (対象命令 2) が連続すると、対象メモリの読み出しとデータフラッシュの読み出しが競合し、対象メモリの読み出し結果が不定になる場合があります。

現象の発生例

```

      ⋮
      (DMA 転送要因の発生)
      (DMA 転送の実行)
      MOVW HL, !adder16 ; RAM の読み出し (対象命令 1)
      MOV  A, [DE]      ; データフラッシュの読み出し (対象命令 2)
      ⋮
    
```

上記タイミングで DMA 転送が発生した場合、HL レジスタに不定の値が書き込まれます。

3.1.2. 対策

データフラッシュ読み出しと DMA 転送が同時期に動作する可能性がある場合は、データフラッシュの読み出し方法に応じて次の対策を適用してください。

- 1) EEL (EEPROM エミュレーションライブラリ) を利用している場合、または、FDL (データフラッシュライブラリ) を使用してデータフラッシュの値を読み出している場合

現在使用しているライブラリを、以下のバージョンにアップデートしてください。

- EEL (Pack01) バージョン V1.13 以降^注
- FDL (Type01) バージョン V1.12 以降^注
- FDL (Type02) バージョン V1.01 以降^注
- FDL (Type04) バージョン V1.05 以降^注

- 2) EEL (EEPROM エミュレーションライブラリ) および FDL (データフラッシュライブラリ) を使用せず、命令

でデータフラッシュの値を読み出している場合

以下のいずれかの対策を実施してください。

(A) DMA の転送保留/強制終了

データフラッシュを読み出す前に、ユーザーズマニュアルの手順に沿って DMA 転送を保留してください。但し、DWAITn ビットに 1 を設定後、データフラッシュの読み出し前までに 3 クロック (f_{CLK}) 以上の間隔をあけてください。データフラッシュの読み出し後に、DWAITn ビットを 0 に設定し転送保留を解除してください。

または、データフラッシュを読み出す前に、ユーザーズマニュアルの手順に沿って DMA の転送を強制終了してください。DMA 転送の再開はデータフラッシュ読み出し後に行ってください。

(B) ライブラリを使用してデータフラッシュを読み出す

1) のアップデートされた FDL (データフラッシュライブラリ) を使用してデータフラッシュを読み出してください。

(C) NOP の挿入

データフラッシュの読み出し命令の直前に NOP 命令を挿入してください。

対策適用例：

MOVW	HL, !addr16	； RAM の読み出し
NOP		； データフラッシュのリード前に NOP 命令を挿入
MOV	A, [DE]	； データフラッシュの読み出し

但し、C 言語など的高级言語を使用している場合、1 コードに対してコンパイラが制限事項の対象となる 2 命令を生成する場合があります。この場合、NOP 命令を挿入する対策を実施することは非常に困難なため、対策 (A) または対策 (B) を実施して読み出す事を推奨します。

注. EEL (EEPROM エミュレーションライブラリ)、FDL (データフラッシュライブラリ) の対策済みバージョンは、2013 年 7 月末以降に順次公開予定です。

備考. f_{CLK} : CPU/周辺ハードウェア・クロック周波数

3.1.3. 改善計画

本件は制限事項とさせていただきます。次回ユーザーズマニュアル改版時に第 28 章フラッシュ・メモリ “データ・フラッシュへのアクセス手順” に前記対策を記載致します。

以上

【別紙 1】

【制限事項対象製品 品名一覧】

RL78/L13 (R5F10W)

64 ピン LQFP 12x12mm	R5F10WLAFA, R5F10WLCAFA, R5F10WLDFA, R5F10WLEAFA, R5F10WLFafa, R5F10WLGafa,
64 ピン LFQFP 10x10mm	R5F10WLAafb, R5F10WLCAfb, R5F10WLDafb, R5F10WLEafb, R5F10WLFafb, R5F10WLGafb, R5F10WLAGfb, R5F10WLCGfb, R5F10WLDGfb, R5F10WLEGfb, R5F10WLFgfb, R5F10WLGgfb
80 ピン LQFP 14x14mm	R5F10WMAFA, R5F10WMCafa, R5F10WMDafa, R5F10WMEafa, R5F10WMFAFA, R5F10WMGafa,
80 ピン LQFP 12x12mm	R5F10WMAafb, R5F10WMCafb, R5F10WMDafb, R5F10WMEafb, R5F10WMFAfb, R5F10WMGafb, R5F10WMAGfb, R5F10WMCgfb, R5F10WMDgfb, R5F10WMEgfb, R5F10WMFGfb, R5F10WMGgfb

【対象命令一覧】

“対象命令1”で対象メモリを読み出し、次の“対象命令2”でデータフラッシュを読み出した場合、制限事項の対象となります。但し、別紙2-2で示される特定の命令の組み合わせでは制限事項は発生しません。

対象命令1 RAM(汎用レジスタ領域を含む)、SFR、2nd SFR、ES、CS、PSW、SPの読み出し命令

(ミラー領域、データフラッシュの読み出しは対象となりません。)

命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド	
MOV	A, saddr	ADDC	A, saddr	XOR	A, saddr	MOV	ES, saddr	MOV1	CY, saddr.bit	
	A, sfr		A, !addr16		A, !addr16		B, saddr		CY, sfr.bit	
	A, !addr16		A, [HL]		A, [HL]		B, !addr16		CY, PSW.bit	
	A, PSW		A, [HL+byte]		A, [HL+byte]		C, saddr		CY, [HL].bit	
	A, ES		A, [HL+B]		A, [HL+B]		C, !addr16		AND1	CY, saddr.bit
	A, CS		A, [HL+C]	A, [HL+C]	X, saddr	CY, sfr.bit				
	A, [DE]		SUB	A, saddr	CMP	A, saddr	X, !addr16		CY, PSW.bit	
	A, [DE+byte]			A, !addr16		A, !addr16	MOVW		BC, saddrp	CY, [HL].bit
	A, [HL]			A, [HL]		A, [HL]	BC, !addr16		OR1	CY, saddr.bit
	A, [HL+byte]			A, [HL+byte]		A, [HL+byte]	DE, saddrp		CY, sfr.bit	
	A, [HL+B]	A, [HL+B]		A, [HL+B]		DE, !addr16	CY, PSW.bit			
	A, [HL+C]	A, [HL+C]	A, [HL+C]	HL, saddrp	CY, [HL].bit					
	A, word[B]	SUBC	A, saddr	ADDW	AX, saddrp	HL, !addr16	XOR1	CY, saddr.bit		
	A, word[C]		A, !addr16		AX, !addr16	BC, SP	CY, sfr.bit			
	A, word[BC]		A, [HL]		AX, [HL+byte]	DE, SP	CY, PSW.bit			
	A, [SP+byte]		A, [HL+byte]		AX, saddrp	HL, SP	CY, [HL].bit			
			A, [HL+B]		AX, !addr16	CMP	saddr, #byte	POP	rp	
	MOVW	AX, saddrp	AND	A, saddr	!addr16, #byte					
		AX, sfrp		A, !addr16	A, !addr16		CMPO	saddr		
		AX, !addr16		A, [HL]	A, [HL]		!addr16			
AX, [DE]		A, [HL+byte]		A, [HL+byte]	CMPS		X, [HL+byte]			
AX, [DE+byte]		A, [HL+B]		A, [HL+B]						
AX, [HL]		A, [HL+C]	A, [HL+C]							
AX, [HL+byte]		OR	A, saddr	MOVW	AX, SP					
AX, word[B]			A, !addr16							
AX, word[C]			A, [HL]							
AX, word[BC]			A, [HL+byte]							
AX, [SP+byte]	A, [HL+B]									
ADD	A, saddr		A, [HL+C]							
	A, !addr16									
	A, [HL]									
	A, [HL+byte]									
	A, [HL+B]									
A, [HL+C]										

対象命令2 データフラッシュの読み出し命令

命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド	
MOV	A, !addr16	ADD	A, !addr16	AND	A, !addr16	MOV	B, !addr16	
	A, [DE]		A, [HL]		A, [HL]		C, !addr16	
	A, [DE+byte]		A, [HL+byte]		A, [HL+byte]		X, !addr16	
	A, [HL]		A, [HL+B]		A, [HL+B]	CMP	!addr16, #byte	
	A, [HL+byte]		A, [HL+C]		A, [HL+C]	CMPO	!addr16	
	A, [HL+B]	ADDC	A, !addr16	OR	A, !addr16	CMPS	X, [HL+byte]	
	A, [HL+C]		A, [HL]		A, [HL]			
	A, word[B]		A, [HL+byte]		A, [HL+byte]			
	A, word[C]		A, [HL+B]		A, [HL+B]			
	A, word[BC]		A, [HL+C]		A, [HL+C]			
		SUB	A, !addr16	XOR	A, !addr16			
			A, [HL]		A, [HL]			
			A, [HL+byte]		A, [HL+byte]			
			A, [HL+B]		A, [HL+B]			
			A, [HL+C]		A, [HL+C]			
		SUBC	A, !addr16	CMP	A, !addr16			
			A, [HL]		A, [HL]			
			A, [HL+byte]		A, [HL+byte]			
			A, [HL+B]		A, [HL+B]			
			A, [HL+C]		A, [HL+C]			

【別紙2-2】

制限事項が発生しない命令の組み合わせ①

対象命令1		対象命令2	
命令	オペランド	命令	オペランド
MOVW	DE, saddrp	MOV	A, [DE]
	DE, !addr16		A, [DE+byte]
	DE, SP		
POP	DE		

制限事項が発生しない命令の組み合わせ②

対象命令1		対象命令2					
命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド
MOVW	HL, saddrp	MOV	A, [HL]	ADD	A, [HL]	AND	A, [HL]
	HL, !addr16		A, [HL+byte]		A, [HL+byte]		A, [HL+byte]
	HL, SP		A, [HL+B]		A, [HL+B]		A, [HL+B]
POP	HL		A, [HL+C]		A, [HL+C]		A, [HL+C]
				ADDC	A, [HL]	OR	A, [HL]
		命令	オペランド		A, [HL+byte]		A, [HL+byte]
		CMPS	X, [HL+byte]		A, [HL+B]		A, [HL+B]
					A, [HL+C]		A, [HL+C]
				SUB	A, [HL]	XOR	A, [HL]
					A, [HL+byte]		A, [HL+byte]
					A, [HL+B]		A, [HL+B]
					A, [HL+C]		A, [HL+C]
				SUBC	A, [HL]	CMP	A, [HL]
					A, [HL+byte]		A, [HL+byte]
					A, [HL+B]		A, [HL+B]
					A, [HL+C]		A, [HL+C]

制限事項が発生しない命令の組み合わせ③

対象命令1		対象命令2					
命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド
MOV	B, saddr	MOV	A, [HL+B]	ADD	A, [HL+B]	AND	A, [HL+B]
	B, !addr16		A, word[B]	ADDC	A, [HL+B]	OR	A, [HL+B]
MOVW	BC, saddrp			SUB	A, [HL+B]	XOR	A, [HL+B]
	BC, !addr16			SUBC	A, [HL+B]	CMP	A, [HL+B]
	BC, SP						
POP	BC						

制限事項が発生しない命令の組み合わせ④

対象命令1		対象命令2					
命令	オペランド	命令	オペランド	命令	オペランド	命令	オペランド
MOV	C, saddr	MOV	A, [HL+C]	ADD	A, [HL+C]	AND	A, [HL+C]
	C, !addr16		A, word[C]	ADDC	A, [HL+C]	OR	A, [HL+C]
MOVW	BC, saddrp			SUB	A, [HL+C]	XOR	A, [HL+C]
	BC, !addr16			SUBC	A, [HL+C]	CMP	A, [HL+C]
	BC, SP						
POP	BC						

制限事項が発生しない命令の組み合わせ⑤

対象命令1		対象命令2	
命令	オペランド	命令	オペランド
MOV	B, saddr	MOV	A, word[BC]
	B, !addr16		
	C, saddr		
	C, !addr16		
MOVW	BC, saddrp		
	BC, !addr16		
	BC, SP		
POP	BC		