

## マイクロコントローラ技術情報

<b>技術通知</b>  V850ES/FE3, FF3, FG3, FJ3, FK3 用 インサーキット・エミュレータ QB-V850ESFX3 使用制限事項の件		発行番号	ZBG-CD-07-0004号	1 / 2	
		発行日	2007年1月17日		
		発行部門	NEC エレクトロニクス株式会社 第四システム事業本部 汎用マイコンシステム事業部 開発ツールグループ		
文書分類	○	使用制限事項	バージョンアップ	ドキュメント誤記訂正 (正誤表)	その他
関連資料	QB-V850ESFX3ユーザズ・マニュアル      資料番号：ZUD-CD-06-0062				

CP (K), 0

### 1. 対象製品

対象製品名	概要	管理記号 <sup>注)</sup>
QB-V850ESFX3	V850ES/FE3, FF3, FG3, FJ3, FK3 用インサーキット・エミュレータ	A, B

### 2. 新たな制限事項

今回新たに No. 13, No. 14 の不具合を追加させていただきました。  
 詳細は、別紙を参照してください。

### 3. 回避策

詳細は、別紙を参照してください。

### 4. 改善計画

No. 14 について下記日程で改善することを計画しております。

新規出荷品	2007年2月出荷分より (管理記号：C)
出荷済みバージョンアップ	2007年2月14日より受け付け開始 (弊社持ち込みバージョンアップ)

★本日程については予告無しに変更する場合がございますので、改善品のリリース日程については、別途、弊社営業までお問い合わせください。

注) 管理記号は 10 桁の製造番号 (シリアル No.) の左から 2 桁目に表示されています。  
 バージョンアップを行っている場合は、統合デバッグ ID850QB からバージョン表示ダイアログにてバージョン情報を確認してください。  
 IECUBE V850 \*\*\*\* X F/W: V.\*.\*\* の X が管理記号です。

## 5. 制限事項一覧

添付の別紙をご参照ください。

## 6. 発行文書履歴

V850ES/FE3,FF3,FG3,FJ3,FK3 用インサーキット・エミュレータ  
QB-V850ESFX3 使用制限事項一覧

文書番号	発行日	記事
ZBG-CD-07-0004	2007.1.17	新規不具合追加 (No.13, No.14)

## QB-V850ESFX3 使用上の注意

本文書はエミュレータのみが該当する制限事項 ,およびエミュレータで修正予定のある制限事項を記載しています。

対象デバイスの制限事項については下記文書に記載されておりますので、あわせてお読みください。

- ・対象デバイスのユーザズ・マニュアル
- ・対象デバイスの制限事項文書

また ,エミュレータの注意事項についてはエミュレータのユーザズ・マニュアルに記載されております。こちらも含めてお読みください。

なお ,フラッシュ・プログラマ ( PG-FPL ) での V850ES/FE3, V850ES/FF3, V850ES/FG3, V850ES/FJ3, V850ES/FK3 への書き込みは , GUI V1.50 以上でサポートしています。QB-MINI2(MINICUBE2)での書き込みは QB-Programmer V2.00 以上 , F/W V4.00 以上でサポートしています。

### 1. 製品バージョン

管理記号 <sup>注</sup>	備考
A	-
B	-
C	-

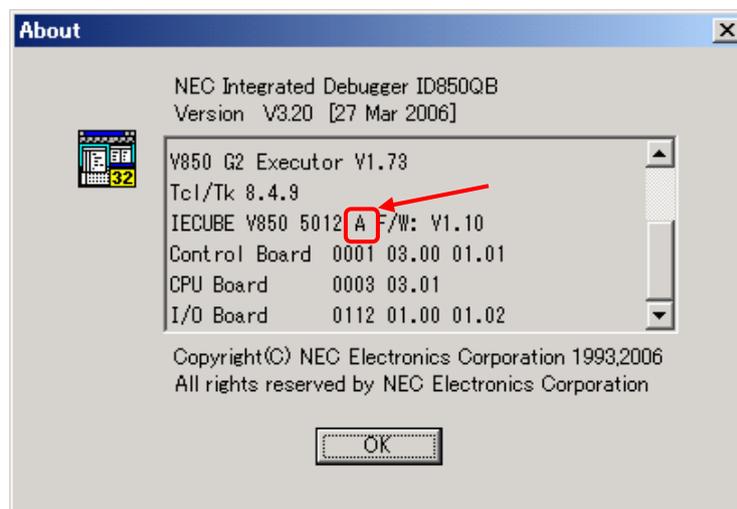
注) 管理記号とは、ご購入時 (バージョンアップを行っていない) は、IECUBE 本体底面のシールに記載されている 10 桁のシリアル・ナンバーの左から 2 桁目の記号です。

管理記号は次に示すようにデバッガ上でも確認できます。バージョンアップを行っている場合は、この方法により確認してください。

➤ ID850QB の場合

[ヘルプ] [バージョン情報]で確認します。

IECUBE V850 \*\*\*\* X \*\*. \*\*の X が管理記号になります。



➤ Green Hills Software(GHS)社製デバッガ MULTI<sup>®</sup>の場合  
850eserv の version コマンドで確認します。

IECUBE Control Code=X の X が管理記号になります。

```
850eserv Version: 3.2342 (for MULTI V4.0.x)
IE type=NU85E Full ICE Generation 2 (IECUBE)
Executor Version=V850 G2 Executor V1.63 Copyright 2004
Device File Format Version=V2.18
Device File File Version=V2.10
IECUBE Control Code=A
IECUBE Firmware Version=V1.10
Control Board Version=V2.02 (FPGA Version=0.01)
CPU Board Version=V3.00
I/O Board Version=V1.01 (FPGA Version=0.01)
```

## 2. 製品履歴

項番	仕様変更・追加 / 不具合事項	管理記号		
		A	B	C
No. 1	ブレーク時の CnRGPT レジスタ アクセス不具合 (n=0-3)	恒久的な制限事項		
No. 2	ブレーク時の CnTGPT レジスタ アクセス不具合 (n=0-3)	恒久的な制限事項		
No. 3	ブレーク時の CnGMCTRL レジスタ アクセス不具合 (n=0-3)	恒久的な制限事項		
No. 4	内蔵 RAM でのプログラム実行と DMA 転送に関する不具合	恒久的な制限事項		
No. 5	ダウンロード/ソフトウェア・ブレーク設定時のハングアップ制限事項	デバッガで対応		
No. 6	外部 RAM 接続時のデータ破壊について	デバッガで対応		
No. 7	POC 回路, クロック・モニタのエミュレーションについて	デバッガで対応		
No. 8	内蔵 RAM でプログラム実行時のイリーガル・ブレーク制限事項 1	恒久的な制限事項		
No. 9	ブレーク中のリセット入力制限事項	恒久的な制限事項		
No.10	RESET マスク使用時の STOP 移行および解除による不具合	恒久的な制限事項		
No.11	内蔵 RAM でプログラム実行時のイリーガル・ブレーク制限事項 2	恒久的な制限事項		
No.12	LOCKR レジスタの LOCK ビット値の不具合	×		
No.13	ブレーク時の CBnRX レジスタ アクセス不具合 (n=0-2)	恒久的な制限事項		
No.14	サブクロック発振回路の不具合	×	×	

× : 該当する      : 該当しない, または修正済み

### 3. 不具合および仕様追加事項詳細

#### No.1 ブレーク時の CnRGPT レジスタ アクセス不具合 (n=0-3)

【内 容】 下記(a), (b)の状況で本来インクリメントされるはずの読み出しポインタ(RGPT)がインクリメントされず、前回と同じデータをリードしてしまいます。

- (a) CANn モジュール受信履歴・リスト・レジスタ(CnRGPT)をリードした直後にソフトウェア・ブレークが発生した場合
- (b) ブレーク中<sup>注</sup>に CANn モジュール受信履歴・リスト・レジスタ(CnRGPT)を転送元とする DMA 転送が発生した場合

注：RAM モニタ機能，DMM 機能，ステップ実行，フェイル・セーフ・ブレーク，RUN 中のイベント変更によるブレーク中を含みます。ただし，リアルタイム RAM モニタ機能はブレークしないため問題ありません。

【回避策】 (a) CnRGPT レジスタをリードした直後にブレークを設定する場合はハードウェア・ブレークを設定してください。

(b) 申し訳ありませんが，回避策はありません。

申し訳ありませんが，(a)，(b)共に恒久的な制限事項とさせていただきます。

#### No.2 ブレーク時の CnTGPT レジスタ アクセス不具合 (n=0-3)

【内 容】 下記(a), (b)の状況で本来インクリメントされるはずの読み出しポインタ(TGPT)がインクリメントされず，前回と同じデータを送信してしまいます。

- (a) CANn モジュール送信履歴・リスト・レジスタ(CnTGPT)をリードした直後にソフトウェア・ブレークが発生した場合
- (b) ブレーク中<sup>注</sup>に CANn モジュール送信履歴・リスト・レジスタ(CnTGPT)を転送元とする DMA 転送が発生した場合

注：RAM モニタ機能，DMM 機能，ステップ実行，フェイル・セーフ・ブレーク，RUN 中のイベント変更によるブレーク中を含みます。ただし，リアルタイム RAM モニタはブレークしないため問題ありません。

【回避策】 (a) CnTGPT レジスタをリードした直後にブレークを設定する場合はハードウェア・ブレークを設定してください。

(b) 申し訳ありませんが，回避策はありません。

申し訳ありませんが，(a)，(b)共に恒久的な制限事項とさせていただきます。

#### No.3 ブレーク時の CnGMCTRL レジスタ アクセス不具合 (n=0-3)

【内 容】 下記のシーケンスでアクセスを行った際，本来発生しないはずの強制シャットダウンがシーケンス終了後に発生する場合があります。

[発生シーケンス]

- (1) CANn モジュール制御レジスタ(CnGMCTRL)の EFSD ビットをセット
- (2) I/O レジスタをアクセス<sup>注</sup>
- (3) CANn モジュール制御レジスタ(CnGMCTRL)の GOM ビットをクリア

注：CnGMCTRL レジスタの GOM ビットをクリアする以外の I/O レジスタ・アクセス強制シャットダウンが発生してしまう条件を下記に示します。

- (a) (2)の I/O レジスタ・アクセス直後にブレークが発生した場合

(b) (2)の I/O レジスタ・アクセス直後に RAM モニタ機能、DMM 機能によるブレークが発生した場合

(c) (2)の I/O レジスタ・アクセスをステップ実行した場合

【回避策】 強制シャットダウンを行う場合、必ず EFSD ビットのセットと GOM ビットのクリアを連続して行ってください。

強制シャットダウンを行わない場合、上記シーケンスでのアクセスは行わないでください。

申し訳ありませんが、恒久的な制限事項とさせていただきます。

#### No.4 内蔵 RAM でのプログラム実行と DMA 転送に関する不具合

【内容】 内蔵 RAM 上に配置されたミス・アライン・アドレスに対するデータ・アクセス命令の実行と内蔵 RAM を対象とした DMA 転送を実行した場合、内部バスの競合動作により、CPU がデッド・ロックする可能性があります。

デッド・ロック中はリセットのみ受付可能です（NMI も割り込みも受け付けられません）。

【回避策】 下記のいずれかの方法により、回避をお願い致します。

(1) 内蔵 RAM 上に配置されたミス・アライン・アドレスに対するデータ・アクセス命令を実行する場合は、内蔵 RAM を対象とした DMA 転送を行わない。

(2) 内蔵 RAM を対象とする DMA 転送を実行する場合は、内蔵 RAM 上に配置されたミス・アライン・アドレスに対するデータ・アクセス命令を実行しない。

申し訳ありませんが、恒久的な制限事項とさせていただきます。

#### No.5 ダウンロード/ソフトウェア・ブレーク設定時のハングアップ制限事項

【内容】 内蔵 ROM エリアへのダウンロード中/内蔵 ROM エリアへのソフトウェア・ブレーク設定中に、WAIT 端子、HLDRQ 端子がアクティブ・レベルになっていると、エミュレータがハングアップします。

【回避策】 WAIT 端子、HLDRQ 端子を使用しない場合、デバッグの端子マスク機能で WAIT、HLDRQ をマスクしてください。

WAIT 端子、HLDRQ 端子を使用する場合、内蔵 ROM エリアへのダウンロード中/内蔵 ROM エリアへのソフトウェア・ブレーク設定中にアクティブ・レベルにしないでください。

デバッグのバージョンアップで改善されます。

・ ID850QB の場合 V2.92 以上を使用してください。

・ Multi の場合 V1.57 以上の EXEC を使用してください。

#### No.6 外部 RAM 接続時のデータ破壊について

【内容】 ターゲット・システム上に外部 RAM が存在し、バス制御端子がアクティブのとき、内蔵 ROM へのダウンロードおよび、内蔵 ROM へのソフトウェア・ブレークの設定により、外部 RAM の CS0 領域 (0x100000 ~ 0x1FFFFFF) のデータが書き換わる場合があります。

【回避策】 該当する場合は、ダウンロード後のプログラム実行で外部 RAM 値を初期化してください。また、内部 ROM 空間に対してはソフトウェア・ブレークを使用せず、ハードウェア・ブレークを使用してください。

デバッグのバージョンアップで改善されます。

・ ID850QB の場合 V2.92 以上を使用してください。

・ Multi の場合 V1.57 以上の EXEC を使用してください。

**No.7 POC 回路, クロック・モニタのエミュレーションについて**

【内 容】 POC 回路およびクロック・モニタのエミュレーションはできません。

【回避策】 申し訳ありませんが、回避策はありません。

デバッガおよびデバイス・ファイルのバージョンアップでの対応を予定しています。

**No.8 内蔵 RAM でプログラム実行時のイリーガル・ブレイク制限事項 1**

【内 容】 内蔵 RAM でプログラム実行時に周辺 I/O レジスタへのアクセスを行うと、意図しないブレイクが発生する場合があります。

【回避策】 デバッガ上で内蔵RAMに対するフェイル・セーフ・ブレイクの設定を解除してください。

・ ID850QB の場合

コンフィギュレーション・ウインドウの「Fail-safe Break」欄にある「Detail」ボタンを押して「Internal RAM」のチェックを外してください。

・ Multi の場合

「Target flsf」コマンドで「ramgrd」と「ramgrdv」のフェイル・セーフ・ブレイクを解除してください。

申し訳ありませんが、恒久的な制限事項とさせていただきます。

**No.9 ブレイク中のリセット入力制限事項**

【内 容】 RESET 端子がアクティブな状態(ロー・レベル)でブレイクが発生すると、ハングアップすることがあります。

【回避策】 デバッガの端子マスク機能でRESET端子をマスクしてください。

申し訳ありませんが、恒久的な制限事項とさせていただきます。

**No.10 RESET マスク使用時の STOP 移行および解除による不具合**

【内 容】 デバッガの端子マスク機能で RESET をマスクし、ウォッチドッグ・タイマ2をリセット・モードで使用すると STOP モードの移行および解除タイミング(下表 1~3 のいずれか)により、STOP モード解除後 CPU の動作クロックが内蔵発振器になります。一度内蔵発振器に切り替わるとデバッガの CPU リセット・ボタンを押すまで内蔵発振器で動作し続けます。

No.	ウォッチドッグ・タイマ2の動作クロック	不具合が発生するタイミング
1	メイン・クロック	ウォッチドッグ・タイマ2のリセット発生からウォッチドッグ・タイマ2のリセットが解除される間 <sup>注</sup> にSTOPモードへ移行
2	内蔵発振器	ウォッチドッグ・タイマ2のリセット発生からウォッチドッグ・タイマ2のリセットが解除される間 <sup>注</sup> にSTOPモードを解除
3		ウォッチドッグ・タイマ2のリセット発生からウォッチドッグ・タイマ2のリセットが解除される間 <sup>注</sup> に内蔵発振器を停止、その後STOPモードへ移行

注: デバッガの端子マスク機能でRESETをマスクすると、ウォッチドッグ・タイマ2のリセット信号がマスクされます。その状態でウォッチドッグ・タイマ2がリセット信号を発生している期間を示します。

- 【回避策】 ウォッチドッグ・タイマ2を使用しないでください。ウォッチドッグ・タイマ2のリセットを発生させたい場合、デバッガの端子マスク機能でRESETをマスクしないでください。申し訳ありませんが、恒久的な制限事項とさせていただきます。

#### No.11 内蔵RAMでプログラム実行時のイリーガル・ブレイク制限事項2

【内容】 下記の条件をすべて満たした場合、正常なプログラムにかかわらず、Non Map Breakが発生いたします。

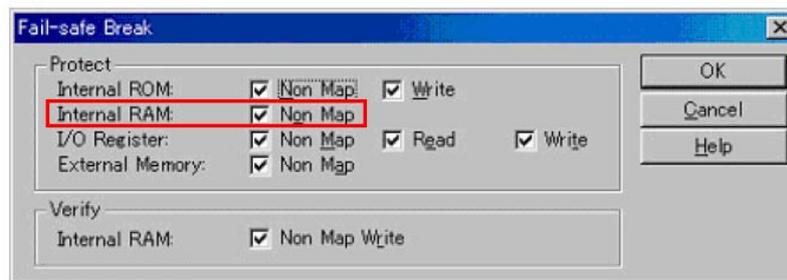
- ・ 内蔵RAM領域でプログラムを実行
- ・ 2回以上連続して内蔵RAM領域へデータ・アクセス
- ・ 上記の連続したデータ・アクセス直後、またはNOP1つを挟んで、JRもしくはJARL命令で内蔵ROM領域へ分岐

【回避策】 下記のいずれかの方法により回避をお願いいたします。

(a) デバッガ上で内蔵RAMに対するフェイル・セーフ・ブレイクの設定を解除してください。

- ・ ID850QBの場合

コンフィギュレーション・ウインドウの「Fail-safe Break」欄にある「Detail」ボタンを押して「Internal RAM」のチェックを外してください。



- ・ MULTIの場合

「Target flsf」コマンドで「ramgrd」と「ramgrdv」のフェイル・セーフ・ブレイクを解除してください。

(b) 内蔵RAM領域への連続したデータ・アクセスから内蔵ROM領域への分岐の間にNOPを2つ以上挿入してください。

申し訳ありませんが、恒久的な制限事項とさせていただきます。

#### No.12 LOCKR レジスタのLOCK ビット値の不具合

【内容】 PLLON ビットをセット後、PLL ロックアップ時間タイマがオーバーフローしても LOCKR ビットがクリアされないことがあります。

【回避策】 申し訳ありませんが、回避策はありません。管理記号 B 以上で修正済みです。

### No.13 ブレーク時の CBnRX レジスタ アクセス不具合 (n=0-2)

【内 容】 CSIBn 受信データ・レジスタ(CBnRX)をリードすると、次の受信動作を開始するのが本来の動作ですが、下記(a)，(b)の状況ではCSIBnをリードしても受信動作が開始されません。このため、次の現象が発生します。

- ・通信が停止してしまう
- ・DMA コントローラが停止してしまう

(a)CSIBn 受信データ・レジスタ(CBnRX)をリードした直後にソフトウェア・ブレークが発生した場合

(b)ブレーク中<sup>注</sup>にCSIBn 受信データ・レジスタ(CBnRX)を転送元とするDMA転送が発生した場合  
注：RAM モニタ機能，DMM 機能，ステップ実行，フェイル・セーフ・ブレーク，RUN 中のイベント変更によるブレーク中を含みます。ただし，リアルタイム RAM モニタ機能はブレークしないため問題ありません。

【回避策】 (a)CBnRX レジスタをリードした直後にブレークを設定する場合，ハードウェア・ブレークを設定してください。

(b)申し訳ありませんが，回避策はありません。

申し訳ありませんが，(a)，(b)共に恒久的な制限事項とさせていただきます。

### No.14 サブクロック発振回路の不具合

【内 容】 サブクロック発振回路の外部接続でRC発振の場合、2分周で発振しません。

【回避策】 申し訳ありませんが，回避策はありません。

管理記号 C 以上で修正済みです。