

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲3-2-24 豊洲フォレンジア  
ルネサス エレクトロニクス株式会社  
問合せ窓口 <http://japan.renesas.com/contact/>  
E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-RL*-A044A/J	Rev.	第1版
題名	LIN/UART モジュール (RLIN3) LIN 通信クロック源に関する 注意事項		情報分類	技術情報	
適用製品	RL78/F13 グループ RL78/F14 グループ RL78/F1A グループ	対象ロット等	関連資料	RL78/F13, F14 ユーザーズマニュアル ハードウェア編 Rev.2.00 RL78/F1A ユーザーズマニュアル ハードウェア編 Rev.1.01	

ユーザーズマニュアルにおいて、注意事項を追加します。

## 1-1. LIN マスタモード、LIN スレーブモード[固定ボー・レート]における注意事項

タイムアウトエラー検出許可時、LIN 通信クロック源と CPU/周辺ハードウェア・クロック (fCLK クロック) の組み合わせによっては、レスポンス送受信中にタイムアウトエラーを検出しても、タイムアウトエラーフラグは“1”にならず、割り込み要求も発生しない場合があります。

## 1-2. 対策

LIN 通信クロック源に fCLK クロックを選択してください。

- ・ LINCKSEL レジスタの LINnMCK ビットを“0” (fCLK クロックを選択) [n = 0, 1]

## 2-1. LIN マスタモード、LIN スレーブモード[オート・ボー・レート]/[固定ボー・レート]、UART モード、LIN セルフテストモードにおける注意事項

LIN 通信クロック源と fCLK クロックの組み合わせ<sup>(\*1)</sup>によっては、LIN/UART モジュール (RLIN3) が期待動作とならない場合があります。<sup>(\*2)</sup>

- \*1. fCLK クロックが LIN 通信クロック源に選択したクロック周波数の 1.2 倍未満の周波数の場合 (ただし、LIN 通信クロック源が fCLK クロックの場合を除く)。
- \*2. 送受信が開始できない、各ステータスフラグが反映されない、割り込みが発生しない等。

## 2-2. 対策

LIN 通信クロック源に fCLK クロック、または fCLK クロックが LIN 通信クロック源の 1.2 倍以上の周波数を選択してください。

- ・ LINCKSEL レジスタの LINnMCK ビットを“0” (fCLK クロックを選択) [n = 0, 1]
- ・ タイムアウトエラー検出機能を使用しない場合、LINnMCK ビットを“1” (fMX クロックを選択) でも使用可能。  
その場合、fCLK クロックは LIN 通信クロック源の 1.2 倍以上の周波数でご使用ください。

3. ユーザーズマニュアルを、以下の通り訂正予定です。

● LIN クロック選択レジスタ (LINCKSEL) への注意事項 (注意 3) 追加

注意 3. LINnMCK を“1” (f<sub>MX</sub> クロックを選択) で使用する場合、タイムアウトエラーを使用しないでください。

その場合、CPU/周辺ハードウェア・クロック (f<sub>CLK</sub>) は LIN 通信クロック源の 1.2 倍以上の周波数でご使用  
ください。

● ボー・レート・ジェネレータの各モードのクロック条件記載変更 (変更箇所は下線部)

[訂正前]

LIN 通信クロック源は、以下の条件に設定してください。

- ・ LIN 通信クロック源  $\leq$  f<sub>CLK</sub><sup>注1</sup>
- ・ 4 MHz ~ 32 MHz

注 1. LIN 通信クロック源に高速システム・クロック (f<sub>MX</sub>) を選択し、f<sub>CLK</sub> のクロック源が高速オンチップ・オシ  
レータ・クロック (f<sub>IH</sub>) の場合、または高速オンチップ・オシレータ・クロックをクロック源とする PLL  
クロックの場合、「LIN 通信クロック源 < f<sub>CLK</sub>」としてください。

[訂正後]

LIN 通信クロック源は、以下の条件に設定してください。

- ・ LIN 通信クロック源  $=$  f<sub>CLK</sub><sup>注1</sup>
- ・ 4 MHz ~ 32 MHz

注 1. タイムアウトエラー検出機能を使用しない場合、LIN 通信クロック源 = f<sub>MX</sub> を選択可。

その場合、CPU/周辺ハードウェア・クロック (f<sub>CLK</sub>) は LIN 通信クロック源の 1.2 倍以上の周波数。

4. 本注意事項における LIN 通信クロック源と f<sub>CLK</sub> クロックの組み合わせ例

次ページ以降に示します。

【f<sub>CLK</sub>のクロック源がf<sub>IH</sub>の場合】

CPU/周辺 ハードウェア ア・クロック 周波数 (f <sub>CLK</sub> ) [MHz]	f <sub>CLK</sub> 生成条件			LIN通信クロック源 (4MHz~32MHz)						
	f <sub>IH</sub> [MHz]	PLL [通倍]	f <sub>MP</sub> クロック 分周 [分周]	f <sub>CLK</sub>	f <sub>MX</sub>					
					20MHz	16MHz	12MHz	10MHz	8MHz	4MHz
32.00	64	-	2	A	B	B	B	B	B	B
16.00	64	-	4	A	設定禁止	設定禁止	B	B	B	B
8.00	64	-	8	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
24.00	48	-	2	A	C	B	B	B	B	B
12.00	48	-	4	A	設定禁止	設定禁止	設定禁止	C	B	B
6.00	48	-	8	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
32.00	32	-	1	A	B	B	B	B	B	B
16.00	32	-	2	A	設定禁止	設定禁止	B	B	B	B
8.00	32	-	4	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
24.00	24	-	1	A	C	B	B	B	B	B
12.00	24	-	2	A	設定禁止	設定禁止	設定禁止	C	B	B
6.00	24	-	4	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
16.00	16	-	1	A	設定禁止	設定禁止	B	B	B	B
8.00	16	-	2	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
12.00	12	-	1	A	設定禁止	設定禁止	設定禁止	C	B	B
6.00	12	-	2	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
8.00	8	-	1	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
24.00	8	3	1	A	C	B	B	B	B	B
12.00	8	3	2	A	設定禁止	設定禁止	設定禁止	C	B	B
6.00	8	3	4	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
32.00	8	4	1	A	B	B	B	B	B	B
16.00	8	4	2	A	設定禁止	設定禁止	B	B	B	B
8.00	8	4	4	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
24.00	8	6	2	A	C	B	B	B	B	B
12.00	8	6	4	A	設定禁止	設定禁止	設定禁止	C	B	B
6.00	8	6	8	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
32.00	8	8	2	A	B	B	B	B	B	B
16.00	8	8	4	A	設定禁止	設定禁止	B	B	B	B
8.00	8	8	8	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
12.00	4	3	1	A	設定禁止	設定禁止	設定禁止	C	B	B
6.00	4	3	2	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
16.00	4	4	1	A	設定禁止	設定禁止	B	B	B	B
8.00	4	4	2	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
24.00	4	6	1	A	C	B	B	B	B	B
12.00	4	6	2	A	設定禁止	設定禁止	設定禁止	C	B	B
6.00	4	6	4	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B
32.00	4	8	1	A	B	B	B	B	B	B
16.00	4	8	2	A	設定禁止	設定禁止	B	B	B	B
8.00	4	8	4	A	設定禁止	設定禁止	設定禁止	設定禁止	設定禁止	B

A：使用可能な組み合わせ

B：タイムアウトエラー未使用時に、使用可能な組み合わせ

C：使用不可な組み合わせ

設定禁止：RL78/F13, F14 ユーザーズマニュアル ハードウェア編 Rev.2.00、

RL78/F1A ユーザーズマニュアル ハードウェア編 Rev.1.01 で、設定禁止の組み合わせ(従来仕様)

【f<sub>CLK</sub>のクロック源がf<sub>MX</sub>の場合】

CPU/周辺 ハードウェ ア・クロック 周波数 (f <sub>CLK</sub> ) [MHz]	f <sub>CLK</sub> 生成条件			LIN通信クロック源 (4MHz~32MHz)						
	f <sub>MX</sub> [MHz]	PLL [通倍]	f <sub>MP</sub> クロッ ク分周 [分周]	f <sub>CLK</sub>	f <sub>MX</sub>					
					20MHz	16MHz	12MHz	10MHz	8MHz	4MHz
20.00	20	-	1	A	C	-	-	-	-	-
10.00	20	-	2	A	設定禁止	-	-	-	-	-
5.00	20	-	4	A	設定禁止	-	-	-	-	-
16.00	16	-	1	A	-	C	-	-	-	-
8.00	16	-	2	A	-	設定禁止	-	-	-	-
4.00	16	-	4	A	-	設定禁止	-	-	-	-
12.00	12	-	1	A	-	-	C	-	-	-
6.00	12	-	2	A	-	-	設定禁止	-	-	-
10.00	10	-	1	A	-	-	-	C	-	-
5.00	10	-	2	A	-	-	-	設定禁止	-	-
8.00	8	-	1	A	-	-	-	-	C	-
4.00	8	-	2	A	-	-	-	-	設定禁止	-
24.00	8	3	1	A	-	-	-	-	B	-
12.00	8	3	2	A	-	-	-	-	B	-
6.00	8	3	4	A	-	-	-	-	設定禁止	-
32.00	8	4	1	A	-	-	-	-	B	-
16.00	8	4	2	A	-	-	-	-	B	-
8.00	8	4	4	A	-	-	-	-	C	-
4.00	8	4	8	A	-	-	-	-	設定禁止	-
24.00	8	6	2	A	-	-	-	-	B	-
12.00	8	6	4	A	-	-	-	-	B	-
6.00	8	6	8	A	-	-	-	-	設定禁止	-
32.00	8	8	2	A	-	-	-	-	B	-
16.00	8	8	4	A	-	-	-	-	B	-
8.00	8	8	8	A	-	-	-	-	C	-
4.00	8	8	16	A	-	-	-	-	設定禁止	-
4.00	4	-	1	A	-	-	-	-	-	C
12.00	4	3	1	A	-	-	-	-	-	B
6.00	4	3	2	A	-	-	-	-	-	B
16.00	4	4	1	A	-	-	-	-	-	B
8.00	4	4	2	A	-	-	-	-	-	B
4.00	4	4	4	A	-	-	-	-	-	C
24.00	4	6	1	A	-	-	-	-	-	B
12.00	4	6	2	A	-	-	-	-	-	B
6.00	4	6	4	A	-	-	-	-	-	B
32.00	4	8	1	A	-	-	-	-	-	B
16.00	4	8	2	A	-	-	-	-	-	B
8.00	4	8	4	A	-	-	-	-	-	B
4.00	4	8	8	A	-	-	-	-	-	C

A：使用可能な組み合わせ

B：タイムアウトエラー未使用時に、使用可能な組み合わせ

C：使用不可な組み合わせ

設定禁止：RL78/F13, F14 ユーザーズマニュアル ハードウェア編 Rev.2.00、

RL78/F1A ユーザーズマニュアル ハードウェア編 Rev.1.01 で、設定禁止の組み合わせ(従来仕様)