

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ
問合せ窓口 <http://japan.renesas.com/inquiry>
E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-R8C-A006A/J	Rev.	第1版
題名	タイマ RG に関する注意事項		情報分類	技術情報	
適用製品	R8C/36A グループ、R8C/38A グループ、 R8C/Lx シリーズ	対象ロット等	関連資料	-	

上記適用製品におきまして、タイマ RG を使用する場合、以下の内容に注意してください。

1. タイマ RG 使用上の注意事項

- (1) TRG レジスタ、または、TRGCR レジスタに書く場合は、TRGMR レジスタの TSTART ビットが“0”（カウント停止）の状態で行ってください。
- (2) TRGSR レジスタの IMFA,IMFB,UDF,OVF ビットを“0”にするときは、MOV 命令を使用して、“0”にしたいビットに“0”、そうでないビットに“1”を書いてください。また、この書き込みの後、続けて“0Fh”を書いてください。
“0Fh”を書くまでの間は、割り込み、及び DTC 転送が実行されないようにしてください。
- (3) TRGSR レジスタに書いた後、TRGSR レジスタを読み出す場合は、書き込みと読み出しの命令間に、NOP 命令を1つ以上挿入してください。
- (4) タイマモードのアウトプットコンペア機能を使用する場合、TIMSR レジスタの TRGIOASEL ビット、TRGIOBSEL ビット(注)が“1”のとき、TRGIOR レジスタでコンペア一致出力を“L”出力/“H”出力/トグル出力の3種類から選択して波形出力モードに設定すると、ポートはコンペア一致出力端子(TRGIOA、TRGIOB)となります。最初のコンペア一致が発生するまでのコンペア一致出力端子の出力レベルは TRGIOR レジスタの IOA0~IOA1 ビット、IOB0~IOB1 ビットの設定で決まります。
TRGIOR レジスタを設定した後、タイマ RG の動作クロック 1 サイクル分、出力レベルが不定となります。その後、IOA0~IOA1 ビット、IOB0~IOB1 ビットに対応するレベルが出力されます。
注. R8C/36A、R8C/38A グループの場合。R8C/Lx シリーズは、TRGPSR レジスタの TRGIOASEL0 ビット、TRGIOBSEL0 ビット。
- (5) PWM モードを使用する場合、TIMSR レジスタの TRGIOASEL ビット(注)が“1”のとき、TRGMR レジスタの PWM ビットを“1”（PWM モード）にすると、TRGIOA 端子は PWM 出力端子となります。最初のコンペア一致が発生するまでの PWM 出力端子の出力レベルは、TRGCR レジスタの CCLR0~CCLR1 ビットの設定で決まります。
PWM ビットを設定した後、タイマ RG の動作クロック 1 サイクル分、出力レベルが不定となります。その後、CCLR0~CCLR1 ビットに対応するレベルが出力されます。
注. R8C/36A、R8C/38A グループの場合。R8C/Lx シリーズは、TRGPSR レジスタの TRGIOASEL0 ビット。

2. TIMSR レジスタ

R8C/36A グループ、R8C/38A グループの TIMSR レジスタを示します。

次のハードウェアマニュアルに記載の TIMSR レジスタは誤記がありますので、このレジスタ表を参照してください。

- ・R8C/36A グループハードウェアマニュアル Rev.0.20 (RJJ09B0512-0020)
- ・R8C/38A グループハードウェアマニュアル Rev.0.10 (RJJ09B0517-0010)

タイマ端子選択レジスタ (TIMSR)

アドレス 0186h 番地

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	TRGCLKBSEL	TRGCLKASEL	TRGIOBSEL	TRGIOASEL	—	TRFISEL0	—	TREOSEL0
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	TREOSEL0	TREO 端子選択ビット	0 : P0_4 に割り当てる 1 : P6_0 に割り当てる	R/W
b1	—	何も配置されていない。書く場合、“0” を書いてください。読んだ場合、その値は “0”。		—
b2	TRFISEL0	TRFI 端子選択ビット	0 : TRFI 端子は使用しない 1 : P8_3 に割り当てる	R/W
b3	—	何も配置されていない。書く場合、“0” を書いてください。読んだ場合、その値は “0”。		—
b4	TRGIOASEL	TRGIOA 端子選択ビット	0 : TRGIOA 端子は使用しない 1 : P5_6 に割り当てる	R/W
b5	TRGIOBSEL	TRGIOB 端子選択ビット	0 : TRGIOB 端子は使用しない 1 : P5_7 に割り当てる	R/W
b6	TRGCLKASEL	TRGCLKA 端子選択ビット	0 : TRGCLKA 端子は使用しない 1 : P3_0 に割り当てる	R/W
b7	TRGCLKBSEL	TRGCLKB 端子選択ビット	0 : TRGCLKB 端子は使用しない 1 : P3_2 に割り当てる	R/W

TIMSR レジスタは、タイマRE、タイマRF、タイマRGの入出力をどの端子に割り当てるかを選択するレジスタです。タイマRE、タイマRF、タイマRGの入出力端子を使用する場合は、TIMSR レジスタを設定してください。

タイマRE、タイマRF、タイマRGの関連レジスタを設定する前に、TIMSR レジスタを設定してください。また、タイマRE、タイマRF、タイマRGの動作中はTIMSR レジスタの設定値を変更しないでください。

以上