

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RX*-A126A/J	Rev.	第 1 版
題名	シリアルペリフェラルインターフェイス(RSPI)オープンドレイン出力選択時の注意事項		情報分類	技術情報	
適用製品	RX63T グループ	対象ロット等	関連資料	RX63T グループ ユーザーズマニュアル ハードウェア編 Rev.2.10 (01UH0238JJ0210)	
		全ロット			

シリアルペリフェラルインターフェイス (RSPI) のオープンドレイン出力選択がマニュアル記載の不備のため正しく選択できないことが判明しました。つきましては、オープンドレイン出力選択方法、およびマニュアル改訂内容を以下に報告いたします。

■シリアルペリフェラルインターフェイス (RSPI) のオープンドレイン出力選択方法

144/120/112/100 ピン版はオープンドレイン出力選択できますが、64/48 ピン版はオープンドレイン出力選択できません。

144/120/112/100 ピン版も現状のマニュアル記載内容ではオープンドレイン出力選択できません。

以下に、144/120/112/100 ピン版のオープンドレイン出力選択方法を説明します。

RX63T グループ ユーザーズマニュアル ハードウェア編 Rev.2.10 の 32.3.2 RSPI 端子の制御で説明している ODRn.Bi ビットを“1”に設定してもオープンドレイン出力となりません。32.2.3 RSPI 端子制御レジスタ (SPPCR) の非公開ビットである SPOM ビットの設定をしてください。以下、「32.2.3 RSPI 端子制御レジスタ (SPPCR)」の修正内容を示します。

32.2.3 RSPI 端子制御レジスタ (SPPCR)

アドレス RSPI0.SPPCR 0008 8382h、 RSPI1.SPPCR 0008 83A2h

	b7	b6	b5	b4	b3	b2	b1	b0
	—	—	MOIFE	MOIFV	—	SPOM	SPLP2	SPLP
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	SPLP	RSPI ループバックビット	0: 通常モード 1: ループバックモード(送信データの反転=受信データ)	R/W
b1	SPLP2	RSPI ループバック 2 ビット	0: 通常モード 1: ループバックモード(送信データ=受信データ)	R/W
b2	SPOM	RSPI 出力端子モードビット	【144/120/112/100 ピン版の場合】 0: CMOS 出力 1: オープンドレイン出力 【64/48 ピン版の場合】 0: CMOS 出力 1: 設定禁止	R/W
b3	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b4	MOIFV	MOSI アイドル固定値ビット	0: MOSI アイドル時の MOSIn 端子の出力値は Low 1: MOSI アイドル時の MOSIn 端子の出力値は High	R/W
b5	MOIFE	MOSI アイドル値固定許可ビット	0: MOSI 出力値は前回転送の最終データ 1: MOSI 出力値は MOIFV ビットの設定値	R/W
b7-b6	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W

SPCR.SPE ビットが“1”の状態において、SPPCR レジスタを書き換えた場合には、以降の動作はしないでください。

SPLP ビット(RSPI ループバックビット)

RSPI の端子モードを選択します。

SPLP ビットを”1”にすると、RSPI は SPCR.MSTR ビットが”1”ならば、MISO_n 端子とシフトレジスタ間を、SPCR.MSTR ビットが”0”ならば、スレーブ動作の場合、MOSI_n 端子とシフトレジスタ間の経路を遮断し、シフトレジスタの入力経路と出力経路（反転）を接続します。（ループバックモード）

SPLP2 ビット(RSPI ループバック 2 ビット)

RSPI の端子モードを選択します。

SPLP2 ビットを”1”にすると、RSPI は SPCR.MSTR ビットが”1”ならば、MISO_n 端子とシフトレジスタ間を、SPCR.MSTR ビットが”0”ならば、スレーブ動作の場合、MOSI_n 端子とシフトレジスタ間の経路を遮断し、シフトレジスタの入力経路と出力経路を接続します。（ループバックモード）

SPOM ビット(RSPI 出力端子モードビット)

144/120/112/100 ピン版の場合、RSPI の出力端子を CMOS 出力端子あるいはオープンドレイン出力端子にするかを選択します。64/48 ピン版の場合、初期値から変更しないでください。

MOIFV ビット(MOSI アイドル固定値ビット)

マスタモードで MOIFE ビットが”1”の場合、SSL ネゲート期間（バースト転送における SSL 保持期間を含む）の MOSI_n 端子の出力値を選択します。

MOIFE ビット(MOSI アイドル値固定許可ビット)

マスタモードの RSPI が、SSL ネゲート期間（バースト転送における SSL 保持期間を含む）に MOSI_n 出力値を固定するために使用するビットです。MOIFE が”0”の場合には、RSPI は SSL ネゲート期間中に前回のシリアル転送の最終データを MOSI_n に出力します。MOIFE が”1”の場合には、RSPI は MOIFV ビットに設定された固定値を MOSI_n に出力します。

■ マニュアル改訂内容

■ Page1352 「32.2.3 RSPI 端子制御レジスタ（SPPPCR）」に朱書きの説明を追加します。

アドレス RSPI0.SPPPCR 0008 8382h、 RSPI1.SPPPCR 0008 83A2h

	b7	b6	b5	b4	b3	b2	b1	b0
	—	—	MOIFE	MOIFV	—	SPOM	SPLP2	SPLP
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	SPLP	RSPI ループバックビット	0：通常モード 1：ループバックモード(送信データの反転=受信データ)	R/W
b1	SPLP2	RSPI ループバック 2 ビット	0：通常モード 1：ループバックモード(送信データ=受信データ)	R/W
b2	SPOM	RSPI 出力端子モードビット	【144/120/112/100 ピン版の場合】 0：CMOS 出力 1：オープンドレイン出力 【64/48 ピン版の場合】 0：CMOS 出力 1：設定禁止	R/W
b3	—	予約ビット	読むと”0”が読めます。書く場合、”0”としてください	R/W
b4	MOIFV	MOSI アイドル固定値ビット	0：MOSI アイドル時の MOSI _n 端子の出力値は Low 1：MOSI アイドル時の MOSI _n 端子の出力値は High	R/W
b5	MOIFE	MOSI アイドル値固定許可ビット	0：MOSI 出力値は前回転送の最終データ 1：MOSI 出力値は MOIFV ビットの設定値	R/W
b7-b6	—	予約ビット	読むと”0”が読めます。書く場合、”0”としてください	R/W

SPCR.SPE ビットが”1”の状態において、SPPCR レジスタを書き換えた場合には、以降の動作はしないでください。

SPLP ビット(RSPI ループバックビット)

RSPI の端子モードを選択します。

SPLP ビットを”1”にすると、RSPI は SPCR.MSTR ビットが”1”ならば、MISO_n 端子とシフトレジスタ間を、SPCR.MSTR ビットが”0”ならば、スレーブ動作の場合、MOSI_n 端子とシフトレジスタ間の経路を遮断し、シフトレジスタの入力経路と出力経路（反転）を接続します。（ループバックモード）

SPLP2 ビット(RSPI ループバック 2 ビット)

RSPI の端子モードを選択します。

SPLP2 ビットを”1”にすると、RSPI は SPCR.MSTR ビットが”1”ならば、MISO_n 端子とシフトレジスタ間を、SPCR.MSTR ビットが”0”ならば、スレーブ動作の場合、MOSI_n 端子とシフトレジスタ間の経路を遮断し、シフトレジスタの入力経路と出力経路を接続します。（ループバックモード）

SPOM ビット(RSPI 出力端子モードビット)

144/120/112/100 ピン版の場合、RSPI の出力端子を CMOS 出力端子あるいはオープンドレイン出力端子にするかを選択します。64/48 ピン版の場合、初期値から変更しないでください。

MOIFV ビット(MOSI アイドル固定値ビット)

マスターモードで MOIFE ビットが”1”の場合、SSL ネゲート期間（バースト転送における SSL 保持期間を含む）の MOSI_n 端子の出力値を選択します。

MOIFE ビット(MOSI アイドル値固定許可ビット)

マスターモードの RSPI が、SSL ネゲート期間（バースト転送における SSL 保持期間を含む）に MOSI_n 出力値を固定するために使用するビットです。MOIFE が”0”の場合には、RSPI は SSL ネゲート期間中に前回のシリアル転送の最終データを MOSI_n に出力します。MOIFE が”1”の場合には、RSPI は MOIFV ビットに設定された固定値を MOSI_n に出力します。

・ Page1369 「32.3.2 RSPI 端子の制御」の説明と「表 32.6 RSPI 端子の状態と制御ビット設定値の関係」及びその注記を朱書きのように修正します。

RSPI は、SPCR.MSTR, MODFEN, SPMS ビットと **SPPCR.SPOM** ビットの設定により、端子の状態を切り替えます。**SPPCR.SPOM** ビット設定値を”0”にすると CMOS 出力に、”1”にするとオープンドレイン出力となります。端子状態と各ビットの設定値の関係を表 32.6 に示します。なお、64/48 ピン版は CMOS 出力モードのみ対応します。64/48 ピン版では **SPPCR.SPOM** ビットを”1”に設定しないでください。

表 32.6 RSPI 端子の状態と制御ビット設定値の関係

モード	端子	端子状態 ^(注 2)	
		SPPCR.SPOM = 0	SPPCR.SPOM = 1^(注 6)
シングルマスタ(SPI 動作) (MSTR=1, MODFEN=0, SPMS=0)	RSPCKn	CMOS 出力	オープンドレイン出力
	SSLn0~3	CMOS 出力	オープンドレイン出力
	MOSIn	CMOS 出力	オープンドレイン出力
	MISO _n	入力	入力
マルチマスタ(SPI 動作) (MSTR=1, MODFEN=1, SPMS=0)	RSPCKn ^(注 3)	CMOS 出力/Hi-Z	オープンドレイン出力/Hi-Z
	SSLn0	入力	入力
	SSLn1~3 ^(注 3)	CMOS 出力/Hi-Z	オープンドレイン出力/Hi-Z
	MOSIn ^(注 3)	CMOS 出力/Hi-Z	オープンドレイン出力/Hi-Z
	MISO _n	入力	入力
スレーブ(SPI 動作) (MSTR=0, SPMS=0)	RSPCKn	入力	入力
	SSLn0	入力	入力
	SSLn1~3 ^(注 5)	Hi-Z ^(注 1)	Hi-Z ^(注 1)
	MOSIn	入力	入力
	MISO _n ^(注 4)	CMOS 出力/Hi-Z	オープンドレイン出力/Hi-Z
マスタ(クロック同期式動作) (MSTR=1, MODFEN=0, SPMS=1)	RSPCKn	CMOS 出力	オープンドレイン出力
	SSLn0~3 ^(注 5)	Hi-Z ^(注 1)	Hi-Z ^(注 1)
	MOSIn	CMOS 出力	オープンドレイン出力
	MISO _n	入力	入力
スレーブ(クロック同期式動作) (MSTR=0, SPMS=1)	RSPCKn	入力	入力
	SSLn0~3 ^(注 5)	Hi-Z ^(注 1)	Hi-Z ^(注 1)
	MOSIn	入力	入力
	MISO _n	CMOS 出力	オープンドレイン出力

注 1. 本モードでは使用しません。

注 2. RSPI 機能が選択されていないマルチファンクションピンには、RSPI の設定値は反映されません。~~また該当するマルチファンクションピンに ODRn.Bi ビットが存在しない場合は、ODRn.Bi = 0 の端子状態となります。~~

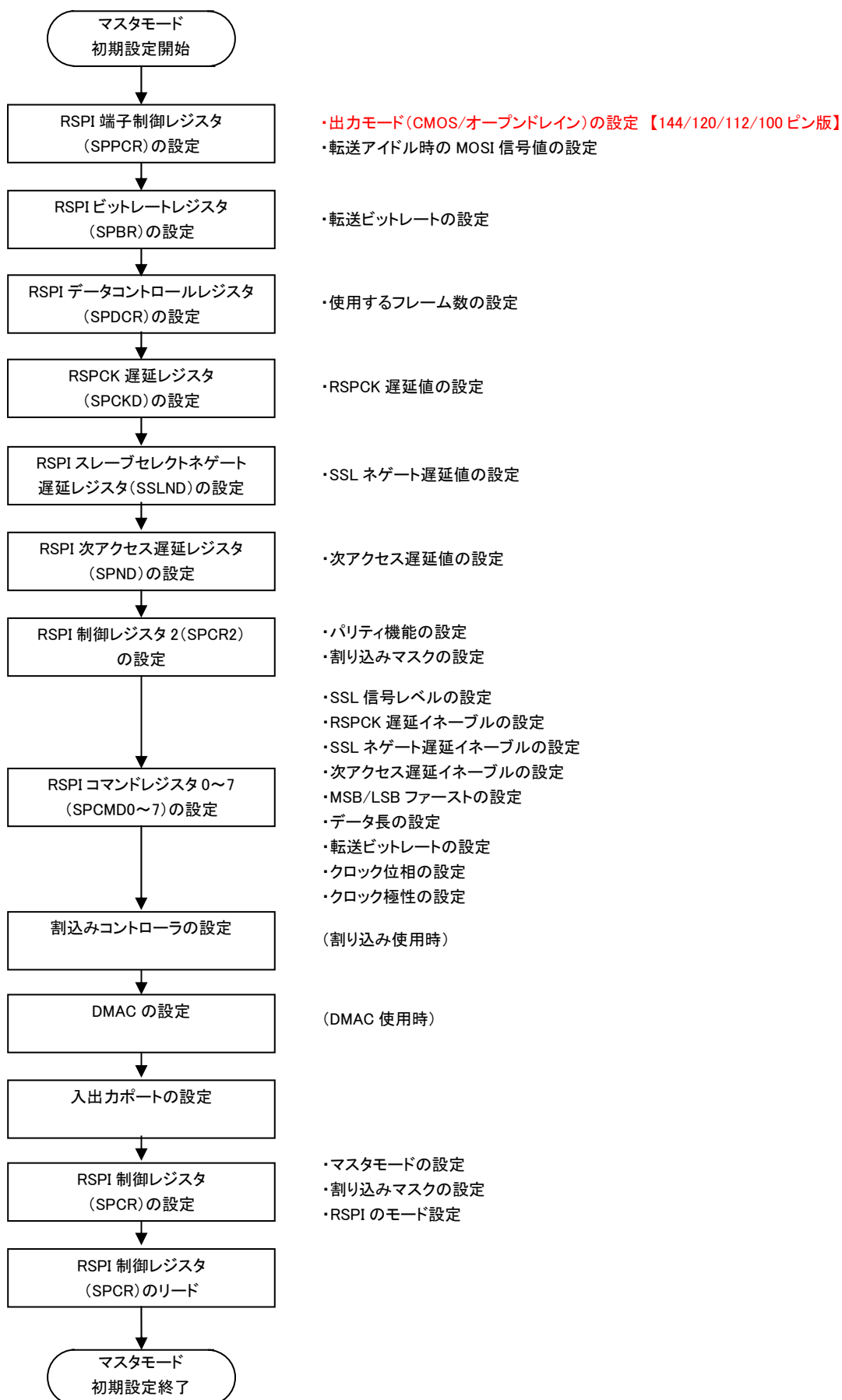
注 3. SSLn0 がアクティブレベルの場合、端子状態が Hi-Z になります。

注 4. SSLn0 が非アクティブレベルまたは SPCR.SPE ビットが”0”の場合、端子状態が Hi-Z になります。

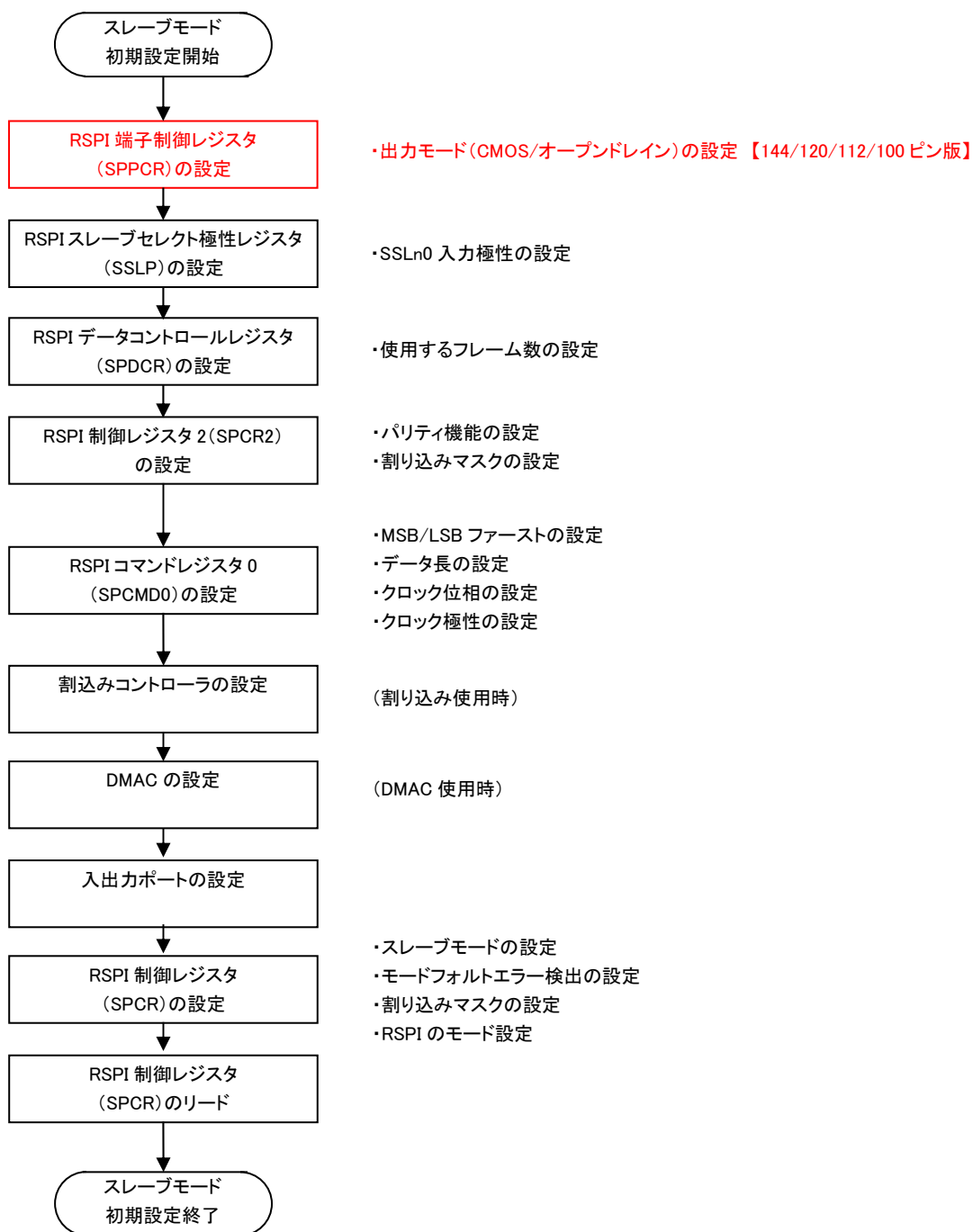
注 5. I/O ポートとして使用できます。

注 6. 144/120/112/100 ピン版のみオープンドレイン出力モードを選択可能です。64/48 ピン版では **SPPCR.SPOM** ビットを”1”に設定しないでください。

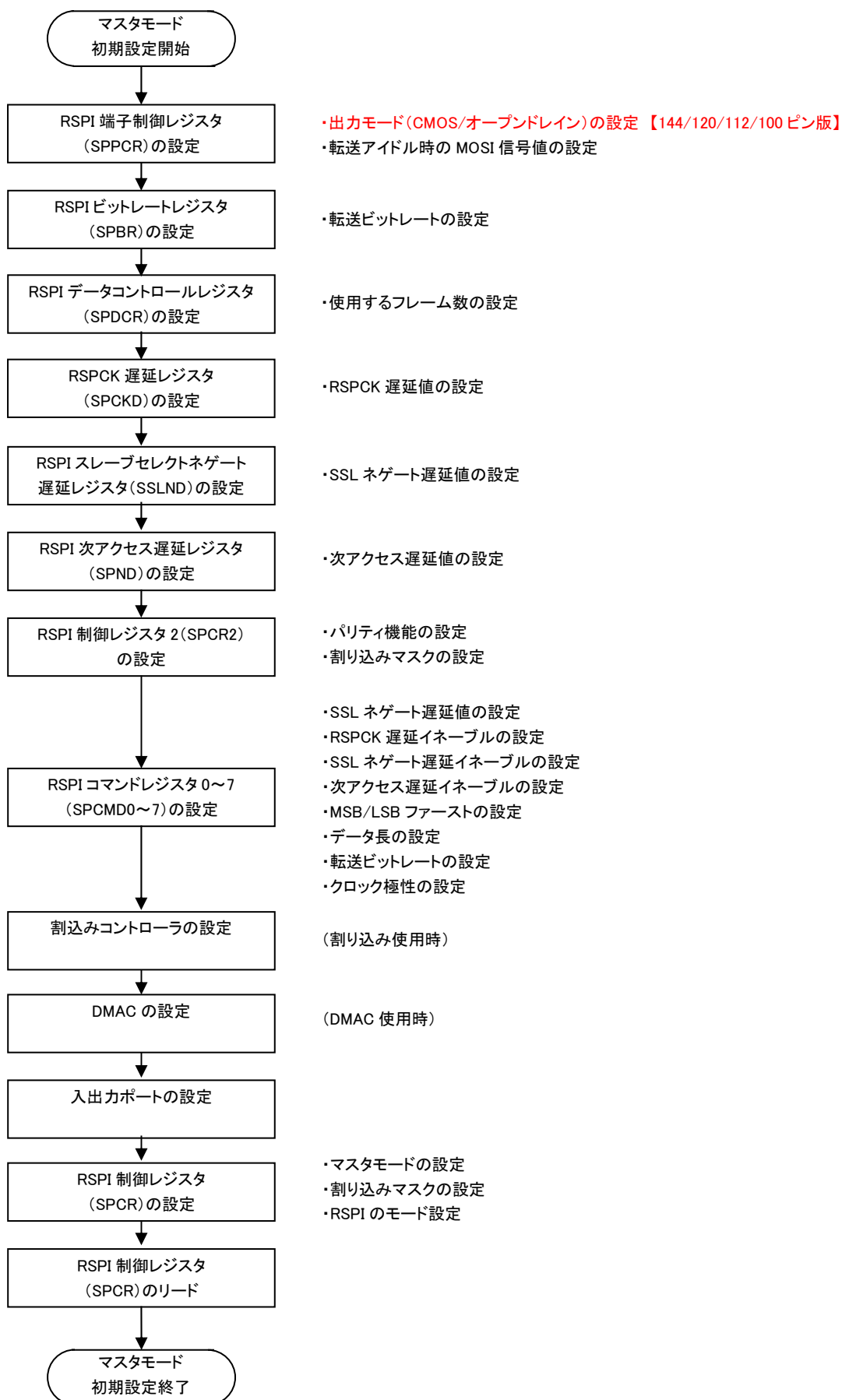
・ Page1401 「図 32.34 マスタモード時の初期化フロー例 (SPI 動作)」に朱書きの説明を追記します。



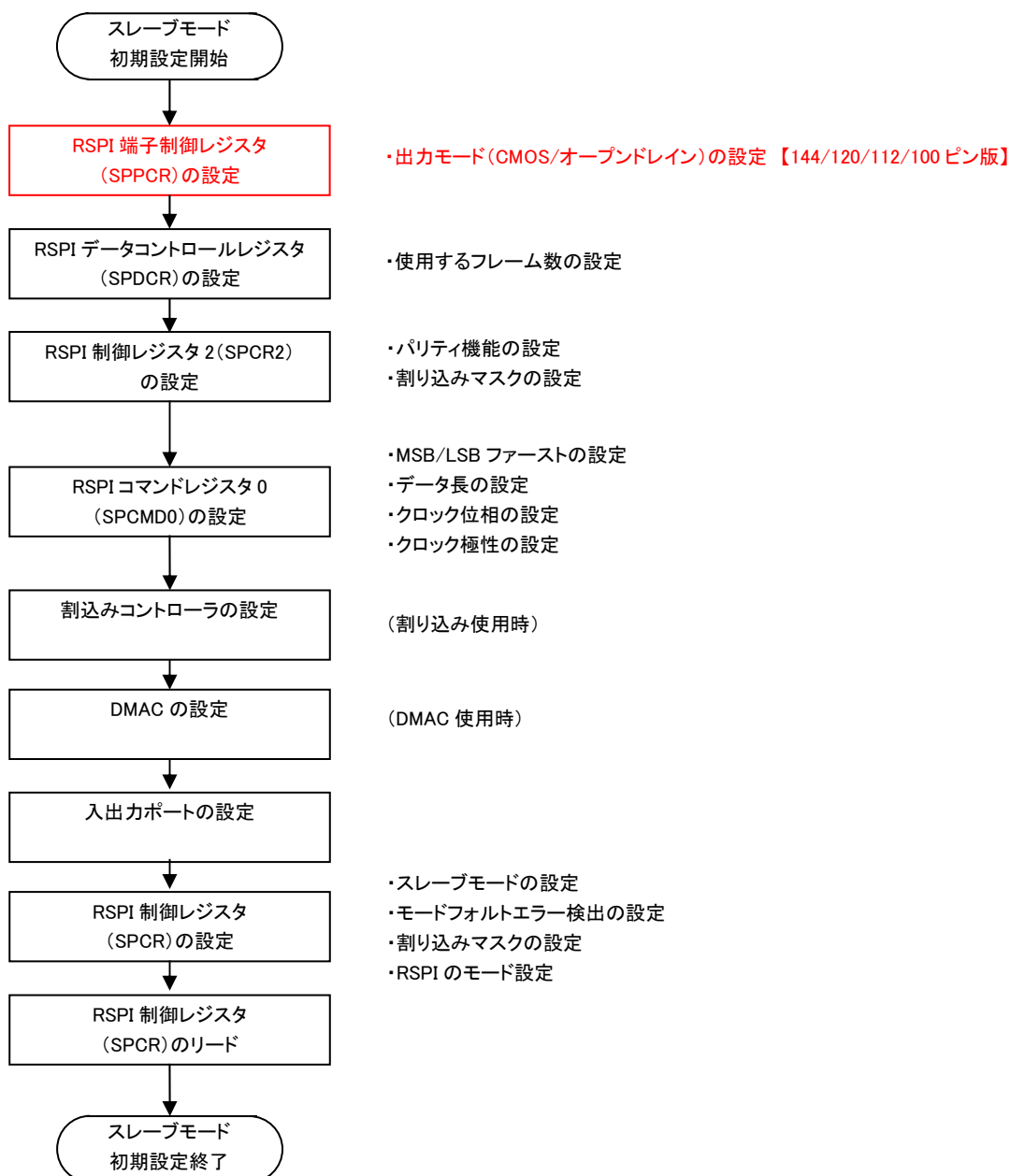
・ Page1406 「図 32.38 スレーブモード時の初期化フロー例（SPI 動作）」に朱書きの説明を追記します。



・ Page1412 「図 32.45 マスタモード時の初期化フロー例（クロック同期式動作）」に朱書きの説明を追記します。



・ Page1414 「図 32.46 スレーブモード時の初期化フロー例（クロック同期式動作）」に朱書きの説明を追記します。



以上