

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RX*-A041A/J	Rev.	第1版
題名	RX210 グループ 電気的特性の訂正		情報分類	技術情報	
適用製品	RX210 グループ	対象ロット等	関連資料	RX210 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0037JJ0100)	
		全ロット			

RX210 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 において、以下のとおり訂正いたします。

なお、赤色の文字が追加事項、赤取り消し線が削除事項、赤色の⇒が変更事項を表します。

■PAGE 1331/1406

表 41.2 DC 特性(1)を以下のとおり訂正します。

条件：VCC=AVCC0=2.7~5.5V、VSS=AVSS0=VREFL=VREFL0=0V、T_a=-40~+105°C

項目		記号	min	typ	max	単位	測定条件
シュミットトリガ入力電圧	RIIC 入力端子 (SMBus を除く、5Vトレラント)	V _{IH}	VCC×0.7	—	5.8	V	
	ポート 12, 13, 16, 17 (5Vトレラント)		VCC×0.8	—	5.8		
	その他の端子⇒ポート 0、ポート 14, 15、ポート 2、ポート 3、ポート 4、ポート 5、ポート A、ポート B、ポート C、ポート D、ポート E、ポート H、ポート J、RES#		VCC×0.8	—	VCC+0.3		
	RIIC 入力端子 (SMBus を除く)	V _{IL}	-0.3	—	VCC×0.3		
	RIIC 入力端子以外		-0.3	—	VCC×0.2		
	RIIC 入力端子 (SMBus を除く)	ΔV _T	VCC×0.05	—	—		
RIIC 入力端子以外	VCC×0.1		—	—			
入力レベル電圧 (シュミットトリガ入力端子を除く)	MD 端子	V _{IH}	VCC×0.9	—	VCC+0.3	V	
	EXTAL、WAIT#、 XGIN RSPI 入力端子		VCC×0.8	—	VCC+0.3		
	D0~D15		VCC×0.7	—	VCC+0.3		
	RIIC 入力端子 (SMBus)		2.1	—	VCC+0.3		
	MD 端子	V _{IL}	-0.3	—	VCC×0.1		
	EXTAL、WAIT#、 XGIN RSPI 入力端子		-0.3	—	VCC×0.2		
	D0~D15		-0.3	—	VCC×0.3		
	RIIC 入力端子 (SMBus)		-0.3	—	0.8		

表 41.3 DC 特性(2)を以下のとおり訂正します。

条件：VCC=AVCC0=1.62~2.7V、VSS=AVSS0=VREFL=VREFL0=0V、Ta=-40~+105°C

項目		記号	min	typ	max	単位	測定条件	
シュミットトリガ入力電圧	ポート 12, 13, 16, 17 (5Vトレラント)	V _{IH}	VCC × 0.8	—	5.8	V		
	その他の端子⇒ポート 0、ポート 14, 15、ポート 2、 ポート 3、ポート 4、ポート 5、ポート A、ポート B、 ポート C、ポート D、ポート E、ポート H、 ポート J、RES#		VCC × 0.8	—	VCC + 0.3			
	全端子	V _{IL}	-0.3	—	VCC × 0.2			
	全端子⇒ポート 0、ポート 1、 ポート 2、ポート 3、ポート 4、 ポート 5、ポート A、ポート B、 ポート C、ポート D、ポート E、 ポート H、ポート J	VCC ≥ 2.2V	ΔV _T	VCC × 0.05	—			—
		VCC < 2.2V		VCC × 0.05 ⇒ VCC × 0.01	—			—
RES#	VCC × 0.05 ⇒ VCC × 0.1	—		—				
入カレベル電圧 (シュミットトリガ入力端子を除く)	MD 端子	V _{IH}	VCC × 0.9	—	VCC + 0.3	V		
	EXTAL、WAIT#、 XGIN RSPI入力端子		VCC × 0.8	—	VCC + 0.3			
	D0~D15		VCC × 0.7	—	VCC + 0.3			
	MD 端子	V _{IL}	-0.3	—	VCC × 0.1			
	EXTAL、WAIT#、 XGIN RSPI入力端子		-0.3	—	VCC × 0.2			
	D0~D15		-0.3	—	VCC × 0.3			

■PAGE 1332/1406, 1333/1406

表 41.6 DC 特性(5)を以下のとおり訂正します。

(訂正前)

項目			記号	min	typ	max	単位	測定条件
消費電流 ^(注1)	高速動作モード	最大動作 ^(注2)	I _{cc}	-	-	55	mA	ICLK = 50MHz PCLKB = 25MHz FCLK = 25MHz BCLK = 25MHz
		通常動作		-	14	-		
		通常動作 ^(注3)		10	-	-		ICLK = 50MHz PCLKB = 0.78MHz FCLK = 0.78MHz BCLK = 0.78MHz
		スリープモード		-	10.5	35		ICLK = 50MHz PCLKB = 25MHz FCLK = 25MHz BCLK = 25MHz
		全モジュールクロック ストップモード		-	7.5	20		
		BGO 動作時の増加分 ^(注4)		-	25	-		

- 注1. 消費電流値はすべての出力端子を無負荷状態にして、さらに内蔵プルアップ MOS をオフ状態にした場合の値です。
- 注2. 周辺機能はクロック供給状態。BGO 動作は除きます。
- 注3. 周辺機能はクロック停止状態。BGO 動作は除きます。
- 注4. プログラム実行中に、ROM、またはデータ格納用フラッシュにデータをプログラム/イレーズを実行した場合の増加分です。
- 注5. VCC= 3.3V の値となります。

(訂正後)

項目				記号	typ	max	単位	測定条件
消費電流 ^(注1)	高速動作モード	通常動作モード	周辺動作なし ^(注2)	I _{cc}	10	-	mA	
			全周辺動作 通常動作 ^(注3)		31.5	-		
			全周辺動作 最大動作 ^(注3)		-	55		
		スリープモード	周辺動作なし		7.5	-		
			全周辺動作 通常動作		17.5	-		
		全モジュールクロックストップモード	6.7		-			
		BGO 動作時の増加分 ^(注4)	25		-			

- 注1. 消費電流値はすべての端子での出力充放電電流を含みません。さらに内蔵プルアップ MOS をオフ状態にした場合の値です。
- 注2. 周辺機能はクロック停止状態。BGO 動作は除きます。クロックソースはPLLでVCO発振周波数は100MHzです。
BCLK、FCLK、PCLKは64分周です。
- 注3. 周辺機能はクロック供給状態。BGO 動作は除きます。クロックソースは PLL で VCO 発振周波数は 100MHz です。
BCLK、FCLK、PCLK は ICLK の 2 分周です。
- 注4. プログラム実行中に、ROM、または E2 データフラッシュにデータをプログラム/イレーズを実行した場合の増加分です。

表 41.7 DC 特性(6)を以下のとおり訂正します。

(訂正前)

項目			記号	typ ^(注5)	max	単位	測定条件	
消費電流 ^(注1)	中速動作モード A, B	最大動作 ^(注2)	I _{cc}	-	40	mA	ICLK = 32MHz PCLKB = 32MHz FCLK = 32MHz BCLK = 16MHz	
		通常動作 ^(注3)		10	-			
		スリープモード		8.5	30			
		全モジュールクロックストップモード		6.5	15			
		BGO 動作時 の増加分 ^(注4)		中速動作モード A	25			-
				中速動作モード B	20			-
	低速動作モード 1	最大動作		-	7	ICLK = 1MHz		
		通常動作		0.8	-			
	低速動作モード 2	最大動作		-	3	ICLK = 32kHz		
		通常動作		0.03	-			

- 注1. 消費電流値はすべての出力端子を無負荷状態にして、さらに内蔵プルアップ MOS をオフ状態にした場合の値です。
- 注2. 周辺機能はクロック供給状態。BGO 動作は除きます。
- 注3. 周辺機能はクロック停止状態。BGO 動作は除きます。
- 注4. プログラム実行中に、ROM、またはデータ格納用フラッシュにデータをプログラム/イレーズを実行した場合の増加分です。
- 注5. VCC=3.3V の値となります。

(訂正後)

項目				記号	typ	max	単位	測定条件	
消費電流 ^(注1)	中速動作モード 1A,1B	通常動作モード	周辺動作なし ^(注2)	ICLK =32MHz	7.0	—	mA		
				ICLK =20MHz	6.0	—			
			全周辺動作 通常動作 ^(注3)	ICLK =32MHz	26	—			
				ICLK =20MHz	18.5	—			
			全周辺動作 最大動作 ^(注3)	ICLK =32MHz	—	40			
				ICLK =20MHz	—	30			
		スリープモード	周辺動作なし	ICLK =32MHz	5.0	—			
				ICLK =20MHz	4.6	—			
			全周辺動作 通常動作	ICLK =32MHz	15.5	—			
				ICLK =20MHz	12	—			
		全モジュールクロックストップ モード		ICLK =32MHz	4.5	—			
				ICLK =20MHz	4.3	—			
	BGO 動作時の 増加分 ^(注4)	中速動作モード A			25	—			
		中速動作モード B			20	—			
	低速動作モード 1	通常動作モード	周辺動作なし ^(注5)	ICLK =1MHz	0.68	—			
				ICLK =1MHz	2.4	—			
			全周辺動作 通常動作 ^(注6)	ICLK =1MHz	—	7			
				ICLK =1MHz	—	7			
			スリープモード	周辺動作なし	ICLK =1MHz	0.6			—
				全周辺動作 通常動作	ICLK =1MHz	2			—
		全モジュールクロックストップモード			0.58	—			
		低速動作モード 2	通常動作モード	周辺動作なし ^(注7)	ICLK =32kHz	0.024			—
					ICLK =32kHz	0.05			—
				全周辺動作 通常動作 ^(注8)	ICLK =32kHz	—			3 ^(注9)
ICLK =32kHz	—				3 ^(注9)				
スリープモード	周辺動作なし		ICLK =32kHz	0.02	—				
	全周辺動作 通常動作		ICLK =32kHz	0.04	—				
全モジュールクロックストップモード				0.018	—				

注1.消費電流値はすべての端子での出力充放電電流を含みません。さらに内蔵プルアップ MOS をオフ状態にした場合の値です。

注2.周辺機能はクロック停止状態。BGO動作は除きます。クロックソースはPLLでVCO発振周波数はそれぞれ64MHz、40MHzです。BCLK、FCLK、PCLKは64分周です。

注3.周辺機能はクロック供給状態。BGO動作は除きます。クロックソースはPLLでVCO発振周波数はそれぞれ64MHz、40MHzです。BCLK、FCLK、PCLKはICLKと同じです。

注4.プログラム実行中に、ROM、またはE2データフラッシュにデータをプログラム/イレーズを実行した場合の増加分です。

注5.周辺機能はクロック停止状態。BGO動作は除きます。クロックソースはHOCOで発振周波数は32MHzです。

BCLK、FCLK、PCLKは64分周です。

注6.周辺機能はクロック供給状態。BGO動作は除きます。クロックソースはHOCOで発振周波数は32MHzです。

BCLK、FCLK、PCLKはICLKと同じです。

注7.周辺機能はクロック停止状態。BGO動作は除きます。クロックソースはサブ発振回路です。BCLK、FCLK、PCLKは64分周です。

注8.周辺機能はクロック供給状態。BGO動作は除きます。クロックソースはサブ発振回路です。BCLK、FCLK、PCLKはICLKと同じです。

注9.メインクロックが12.5MHzで発振継続している場合の値です。

■PAGE 1334

表 41.10 DC 特性(9)を以下のとおり訂正します。

条件：VCC=AVCC0=1.62~5.5V、VREFH=1.8~AVCC0、VREFH0=1.62~AVCC0、
VSS=AVSS0=VREFL=VREFL0=0V、Ta=-40~+105°C

項目		記号	min	typ	max	単位	測定条件
アナログ 電源電流	A/D 変換中	I _{CC}	—	1.6⇒1.0	3.0⇒3.2	mA	
	D/A 変換中(1チャンネル当り) ^(注1)		—	0.25	0.50⇒0.75		
	温度センサ		—	60	200	μA	
	A/D、D/A 変換待機時(全ユニット)		—	0.2	0.4⇒5.0		
リファレンス 電源電流	A/D 変換中	I _{REFH} 、 I _{REFH0}	—	0.01⇒0.1	0.03⇒0.2	mA	
	A/D、D/A 変換待機時(全ユニット)		—	0.2	0.4		

注：A/D コンバータは、サンプル&ホールドなしの値です。

注1：D/A コンバータの電源電流の値は、リファレンス電源電流も含まれます。

■PAGE 1334

表 41.11 DC 特性(10)に測定条件を新規記載します。

条件：VCC=AVCC0=0~5.5V、VREFH=VREFH0=0~AVCC0、VSS=AVSS0=VREFL=VREFL0=0V
Ta=-40~+105°C

項目	記号	min	typ	max	単位	測定条件
VCC 立ち上がり勾配	SrVCC	0.02	—	20	ms/V	コールドスタート時

DC 特性(16)を新規記載します。

条件：VCC=AVCC0=1.62~5.5V、VSS=AVSS0=VREFL=VREFL0=0V、Ta=-40~+105°C

電源リップルは、VCC の上限と下限は超えない範囲で許容電源リップル周波数 fr(VCC)を満たしてください。VCC 変動が VCC±10%を超える場合は、許容電源変動立ち上がり/立ち下り勾配 dt/dVCC を満たしてください。

項目	記号	min	typ	max	単位	測定条件
許容電源リップル周波数	f _{r(VCC)}	—	—	10	kHz	図 41.18 VCC x 0.1 < V _{r(VCC)} ≤ VCC x 0.2
		—	—	1		MHz
		—	—	10	MHz	図 41.18 V _{r(VCC)} ≤ VCC x 0.05
許容電源変動立ち上がり/ 立ち下り勾配	dt/dVCC	1.0	—	—	ms/V	VCC 変動が VCC±10%を超える場合

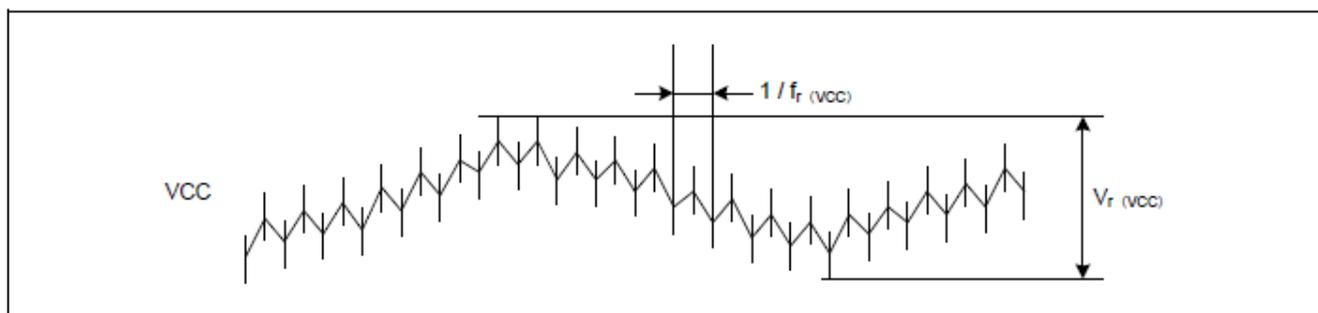


図 41.18 電源リップル波形

■PAGE 1336

表 41.14 出力電流値(1)を以下のとおり訂正します。

(訂正前)

項目			記号	max	単位	測定条件
出力 Low レベル	全出力端子 (RIIC 以外)	通常出力時	I _{OL}	0.5	mA	V _{OL} =0.4V
		高駆動出力時		1.0		
出力 High レベル	全出力端子	通常出力時	I _{OH}	-0.5	mA	V _{OH} =VCC-0.4V
		高駆動出力時		-1.0		

(訂正後)

項目			記号	min	max	単位	測定条件
出力 Low レベル	全出力端子 (RIIC 以外)	通常出力時	V _{OL}	-	0.4	V	I _{OL} =0.5mA
		高駆動出力時					I _{OL} =1.0mA
出力 High レベル	全出力端子	通常出力時	V _{OH}	VCC-0.4	-	V	I _{OH} =-0.5mA
		高駆動出力時					I _{OH} =-1.0mA

表 41.15 出力電流値(2)を以下のとおり訂正します。

(訂正前)

項目			記号	VCC		単位	測定条件
				2.7~4.0V	4.0~5.5V		
			max				
出力 Low レベル	全出力端子 (RIIC 以外)	通常出力時	I _{OL}	3.0	4.0	mA	V _{OL} =1.0V
		高駆動出力時		5.0	8.0		
	RIIC 端子	スタンダードモード		3.0	3.0		V _{OL} =0.4V
		ファストモード		6.0	6.0		V _{OL} =0.6V
出力 High レベル	全出力端子	通常出力時	I _{OH}	-3.0	-4.0	mA	V _{OH} =VCC-1.0V
		高駆動出力時		-5.0	-8.0		

(訂正後)

項目			記号	min	max	単位	測定条件	
							VCC=2.7~4.0V	VCC=4.0~5.5V
出力 Low レベル	全出力端子 (RIIC 以外)	通常出力時	V _{OL}	-	1.0	V	I _{OL} =3.0mA	I _{OL} =4.0mA
		高駆動出力時					I _{OL} =5.0mA	I _{OL} =8.0mA
	RIIC 端子						I _{OL} =3.0mA	
							I _{OL} =6.0mA	
出力 High レベル	全出力端子	通常出力時	V _{OH}	VCC-1.0	-	V	I _{OH} =-3.0mA	I _{OH} =-4.0mA
		高駆動出力時					I _{OH} =-5.0mA	I _{OH} =-8.0mA

■PAGE 1339

表 41.23 BCLK タイミング(3)を以下のとおり訂正します。

条件：VCC=AVCC0=1.62~1.8V、VSS=AVSS0=VREFL=VREFL0=0V
fBCLK≤12MHz (BCLK 端子出力周波数≤6MHz)、 Ta=-40~+105°C

項目	記号	min	typ	max	単位	測定条件
BCLK 端子出力サイクル時間	t _{Bcyc}	166.6	—	—	ns	図 41.33
BCLK 端子出力 High レベルパルス幅(注1)	t _{CH}	42	—	—	ns	
BCLK 端子出力 Low レベルパルス幅(注1)	t _{CL}	42	—	—	ns	
BCLK 端子出力立ち上がり時間	t _{Cr}	—	—	35	ns	
BCLK 端子出力立ち下がり時間	t _{Cf}	—	—	35	ns	

注. BCLK 端子出力ポートの駆動能力は、高駆動出力にしてください。

注1. EXTAL 外部クロック入力を使用して、BCLK 端子から1分周(SCKCR.BCK[3:0]ビット="0000b"かつBCKCR.BCLKDIVビットが"0")で出力する場合は、デューティ比45~55%で上記を満たします。

表 41.21 BCLK タイミング(1)、表 41.22 BCLK タイミング(2)にも表 41.23 と同様に注1を追加します。

■PAGE 1340

表 41.24 クロックタイミングにサブクロック発振安定待機時間を新規記載します。

条件：VCC=AVCC0=1.62~5.5V、VSS=AVSS0=VREFL=VREFL0=0V、Ta=-40~+105°C

項目	記号	min	typ	max	単位	測定条件
サブクロック発振安定待機時間(注5)	t _{SUBOSCWT}	4	—	—	s	

■PAGE 1345

表 41.26 低消費電力状態からの復帰タイミングに注3, 注4を追記します。また、注の本文、脚注番号を変更します。
条件：VCC=AVCC0=1.62~5.5V、VSS=AVSS0=VREFL=VREFLO=0V、Ta=-40~+105°C

項目		記号	min	typ	max	単位	測定条件	
ソフトウェアスタンバイモード解除後復帰時間 (フラッシュメモリ、HOCO電源供給) (SOFTCUT[2:0]ビット=000b) (注1)	メインクロック発振器に水晶振動子を接続(注2)	メインクロック発振器動作	t _{SBYMC}	—	3	—	ms	図 41.46
		メインクロック発振器、PLL回路動作	t _{SBYPC}	—	3.5	—	ms	
	メインクロック発振器に外部クロックを入力	メインクロック発振器動作	t _{SBYEX}	10	—	—	μs	
		メインクロック発振器、PLL回路動作	t _{SBYPE}	0.5	—	—	ms	
	サブクロック発振器動作		t _{SBYSC}	2(注3)	—	—	s	
	HOCOクロック動作		t _{SBYHO}	—	—	500	μs	
	LOCOクロック動作		t _{SBYLO}	—	—	90	μs	
ソフトウェアスタンバイモード解除後復帰時間 (フラッシュメモリ電源供給、HOCO電源供給なし) (SOFTCUT[2:0]ビット=110b) (注1)	メインクロック発振器に水晶振動子を接続(注2)	メインクロック発振器動作	t _{SBYMC}	—	3	—	ms	図 41.46
		メインクロック発振器、PLL回路動作	t _{SBYPC}	—	3.5	—	ms	
	メインクロック発振器に外部クロックを入力	メインクロック発振器動作	t _{SBYEX}	40	—	—	μs	
		メインクロック発振器、PLL回路動作	t _{SBYPE}	0.5	—	—	ms	
	サブクロック発振器動作		t _{SBYSC}	2(注3)	—	—	s	
	HOCOクロック動作		t _{SBYHO}	—	—	1.2	ms	
	LOCOクロック動作		t _{SBYLO}	—	—	90	μs	
ソフトウェアスタンバイモード解除後復帰時間 (フラッシュメモリ、HOCO電源供給なし) (SOFTCUT[2:0]ビット=111b) (注1)	メインクロック発振器に水晶振動子を接続(注2)	メインクロック発振器動作	t _{SBYMC}	—	3	—	ms	図 41.46
		メインクロック発振器、PLL回路動作	t _{SBYPC}	—	3.5	—	ms	
	メインクロック発振器に外部クロックを入力	メインクロック発振器動作	t _{SBYEX}	100	—	—	μs	
		メインクロック発振器、PLL回路動作	t _{SBYPE}	0.5	—	—	ms	
	サブクロック発振器動作		t _{SBYSC}	2(注4)	—	—	s	
	HOCOクロック動作		t _{SBYHO}	—	—	1.2	ms	
	LOCOクロック動作		t _{SBYLO}	—	—	10	ms	
ディープソフトウェアスタンバイモード解除後復帰時間		t _{DSBY}	—	—	8	ms	図 41.47	
ディープソフトウェアスタンバイモード解除後待機時間		t _{DSBYWT}	—	—	0.8	ms		

注1. WAIT命令実行時の各発振器の状態によって復帰時間が異なります。複数の発振器が動作している場合の復帰時間は、システムクロックのクロックソースに選択されていない発振器の動作状態によって異なり、それぞれの発振器に対応したウェイトコントロールレジスタで設定した時間に依存します。

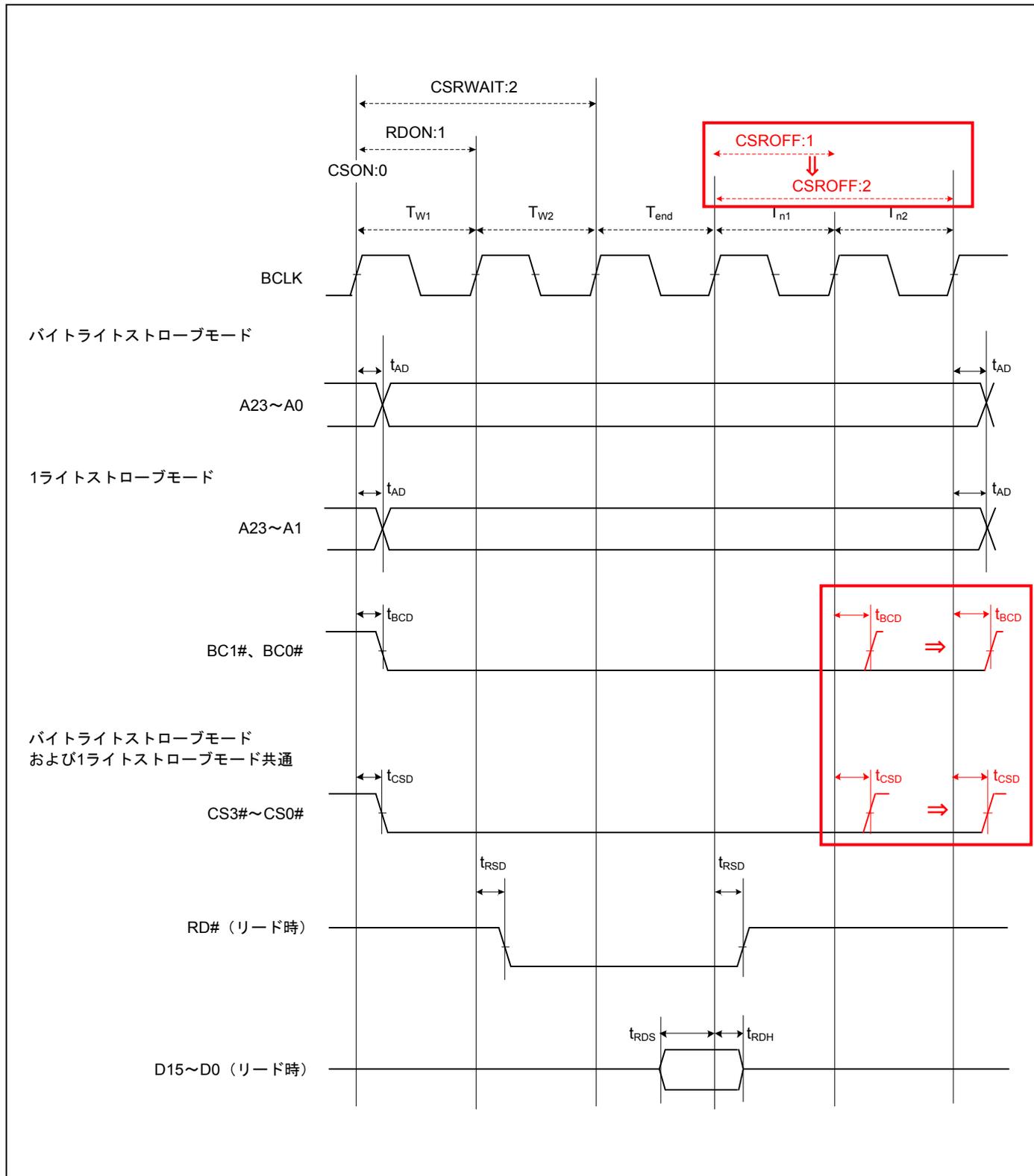
注2. 水晶振動子の周波数が8MHzの場合です。

注3. RCR3.RTCEN=1の場合はSOSCWTGRレジスタに設定した待機時間から2sを減算した時間になります。

注4. RCR3.RTCEN=1の場合はSOSCWTGRレジスタに設定した待機時間から2sを減算し、さらに31.25msを加算した時間になります。

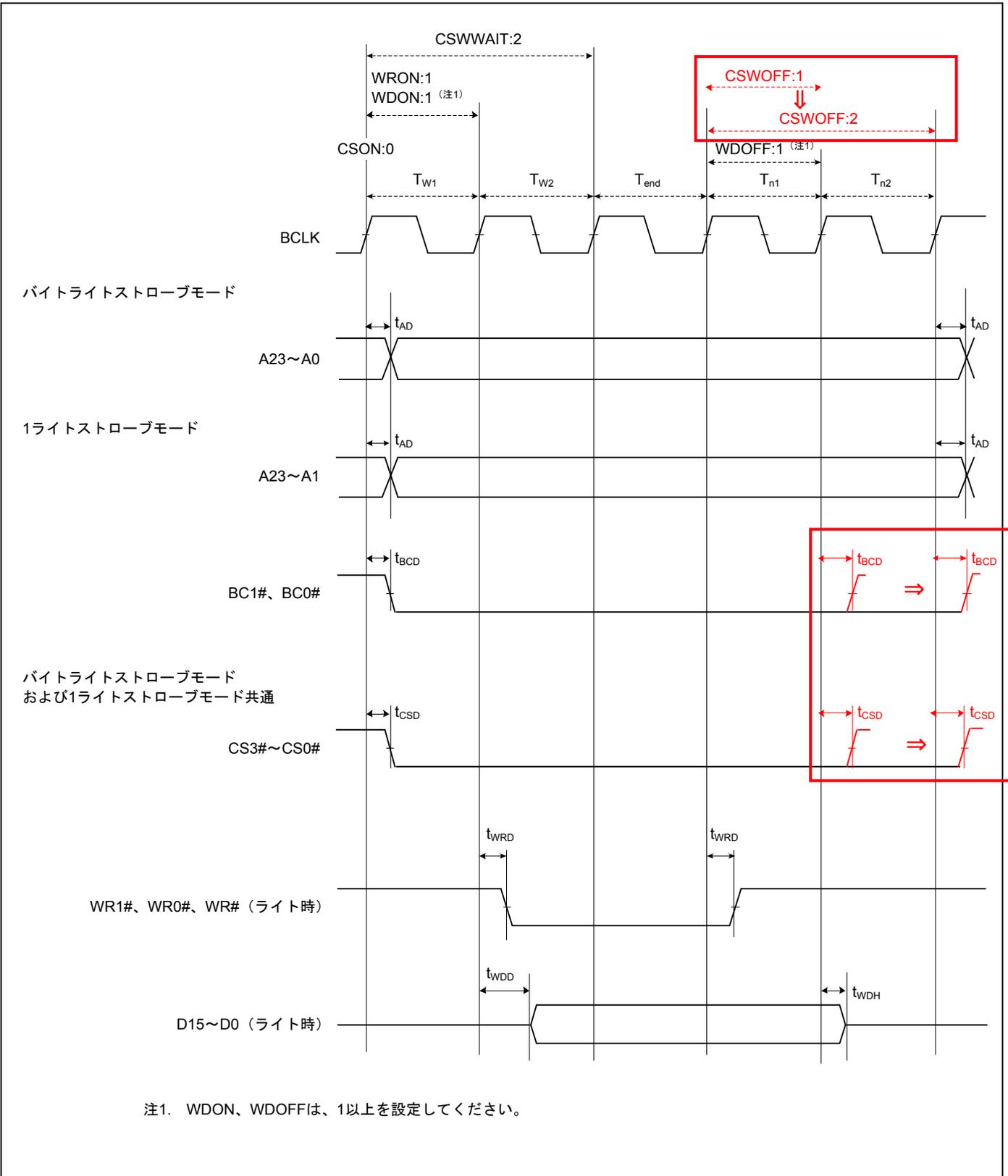
■PAGE 1350

図 41.17 外部バスタイミング／ノーマルリードサイクル(バスクロック同期)の BCn#, CSn#信号と CSROFF を訂正します。



■PAGE 1351

図 41.18 外部バスタイミング／ノーマルライトサイクル(バスクロック同期)の BCn#, CSn#信号と CSWOFF を訂正します。



■PAGE 1352

図 41.19 外部バスタイミング／ページリードサイクル(バスクロック同期)の BCn#, CSn#信号と CSROFF を訂正します。

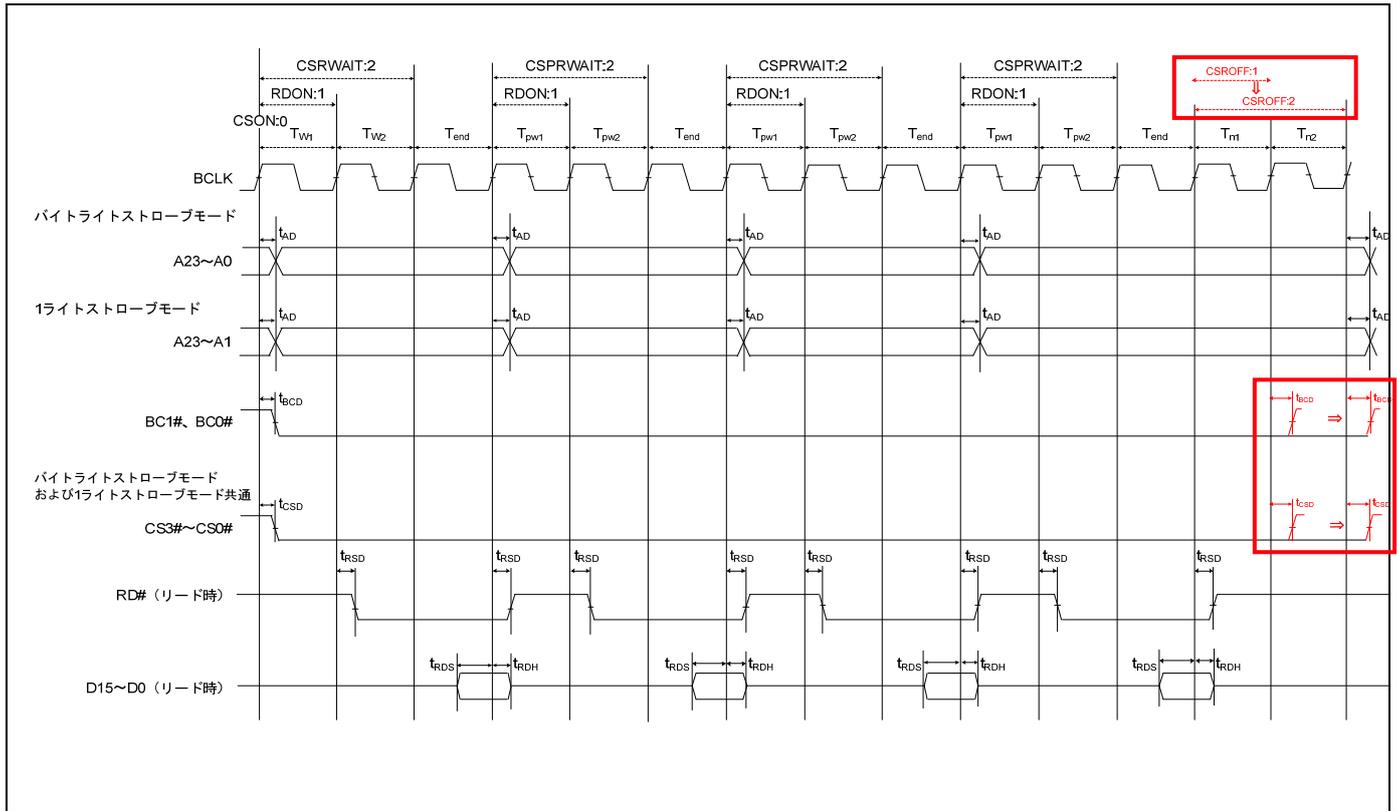
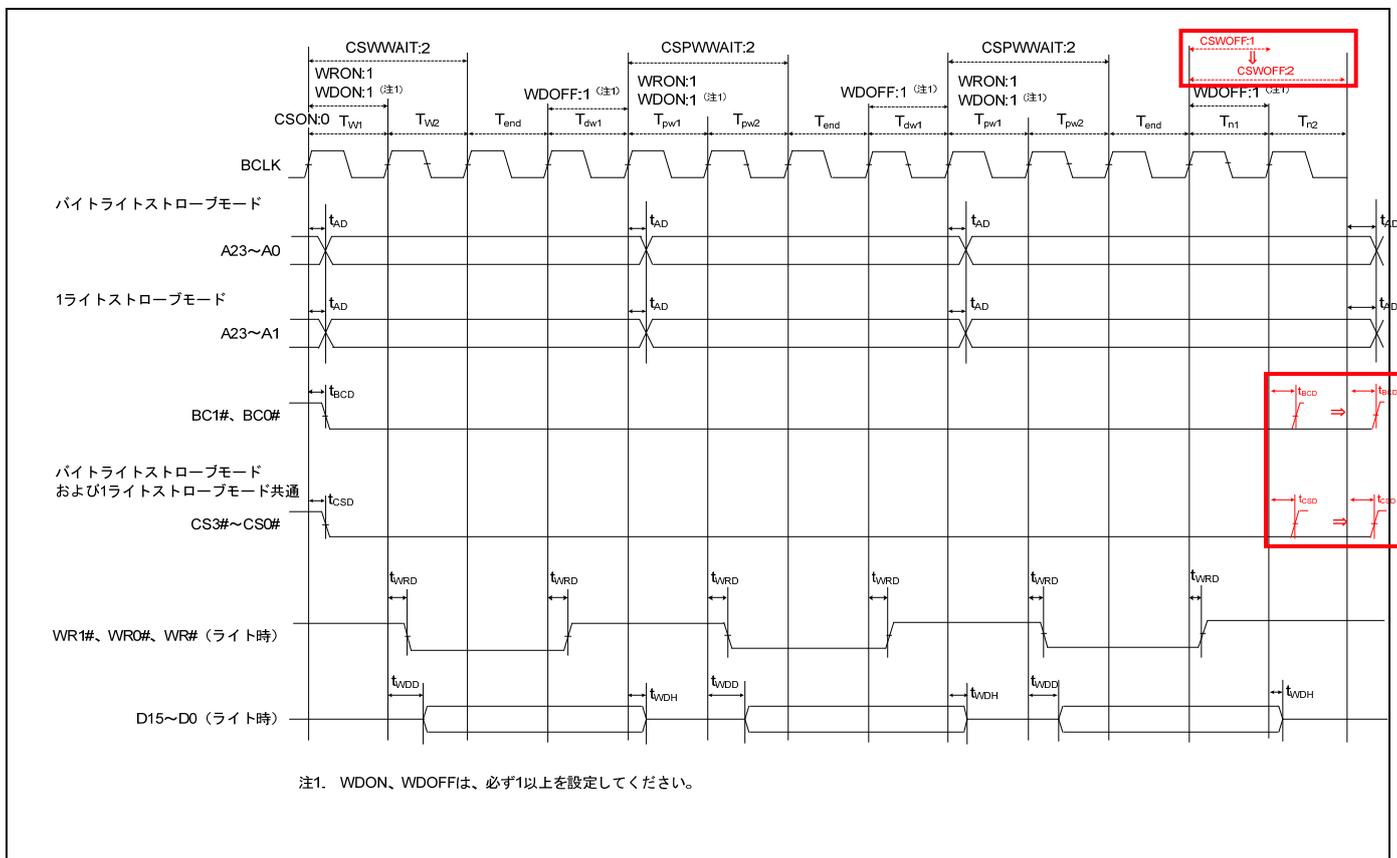


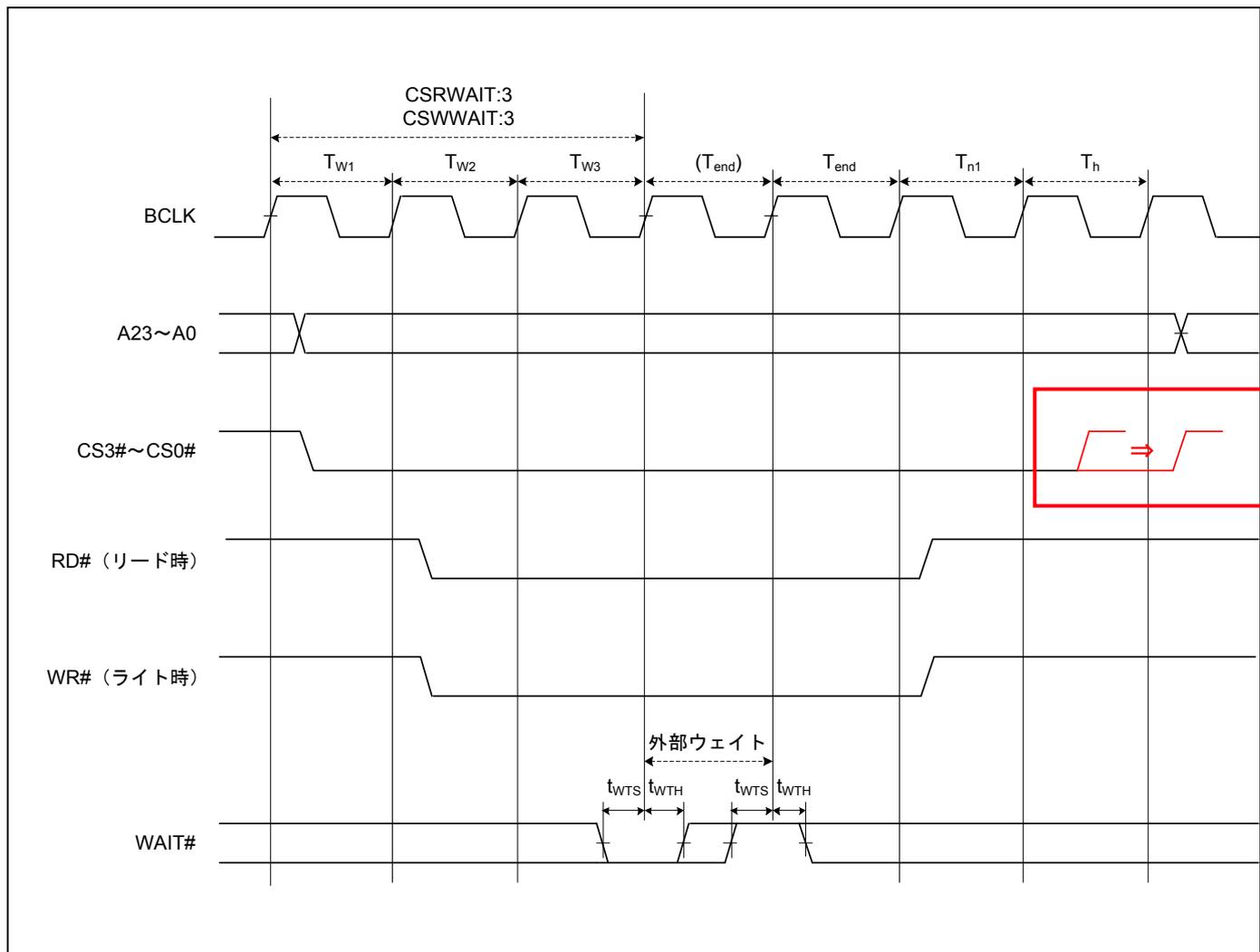
図 41.20 外部バスタイミング／ページライトサイクル(バスクロック同期)の BCn#, CSn#信号と CSWOFF を訂正します。



注1. WDOFF、WDOFFは、必ず1以上を設定してください。

■PAGE 1353

図 41.21 外部バスタイミング／外部ウェイト制御の CSn# 信号を訂正します。



■PAGE 1357

表 41.34 内蔵周辺モジュールタイミング(1) に CAC を新規記載します。

条件：VCC=AVCC0=1.62~5.5V、VSS=AVSS0=VREFL=VREFL0=0V、 $T_a = -40 \sim +105^\circ\text{C}$

項目		記号	min	max	単位	測定条件
CAC	CACREF 入カパルス幅	$t_{Pcyc} \leq t_{cac}$ (注2)	$4.5 t_{cac} + 3 t_{Pcyc}$	—	ns	
		$t_{Pcyc} > t_{cac}$ (注2)	$5 t_{cac} + 6.5 t_{Pcyc}$	—	ns	

注 1. t_{Pcyc} : PCLK の周期

注 2. t_{cac} : CAC カウントクロックソースの周期

■PAGE 1367

表 41.39 AD 変換特性(1)を訂正します。

条件：VCC=AVCC0=2.7~5.5V、 $V_{REFH} = 2.7V \leq V_{REFH0} = (AVCC0 - 0.9V) \sim AVCC0$ (注4)、
VSS=AVSS0=VREFL=VREFL0=0V、fPCLKD=1~50MHz、Ta=-40~+105°C

項目	Min	typ	max	単位	測定条件
分解能	-	-	12	ビット	
変換時間(注1) (fPCLKD=50MHz時) (注3)	許容信号源インピーダンス max=0.5kΩ	1.0 (0.4)(注2)	-	μs	サンプリング20ステート
	許容信号源インピーダンス max=1kΩ	1.1 (0.5)(注2)	-		サンプリング25ステート
	許容信号源インピーダンス max=5kΩ	1.5 (0.9)(注2)	-		サンプリング45ステート
アナログ入力容量	-	-	30	pF	
オフセット誤差	-	±2.0⇒±0.5	±4.5	LSB	高精度チャンネル
			±7.5		通常精度チャンネル
フルスケール誤差	-	±3.0⇒±0.75	±4.5	LSB	高精度チャンネル
			±7.5		通常精度チャンネル
量子化誤差	-	±0.5	-	LSB	
絶対精度	-	±3.0⇒±1.25	±5.0	LSB	高精度チャンネル
	-	±3.0⇒±1.25	±8.0	LSB	通常精度チャンネル
DNL 微分非直線性誤差	-	±2.0⇒±1.0	-	LSB	
INL 積分非直線性誤差	-	±2.0⇒±1.0	±3.0	LSB	

注. A/D 変換クロックに HOCO を選択する場合、PCLKD を 40MHz 以下にしてください。A/D コンバータ入力以外の端子機能を使用していない場合の特性です。絶対精度は、量子化誤差を含みます。オフセット誤差、フルスケール誤差、DNL 微分非直線性誤差、INL 積分非直線性誤差は、量子化誤差を含みません。

注 1. 変換時間はサンプリング時間と比較時間の合計です。各項目には、測定条件にサンプリングステート数を示します。

注 2. ()はサンプリング時間を示します。

注 3. PCLKD の下限周波数は 1MHz です。

注 4. 温度センサを使用する場合は、VREFH0 = AVCC0 の条件で使用してください。

表 41.42 AD 変換特性(2)を訂正します。

条件：VCC=AVCC0=1.8~~~2.7~~ 3.6V、 $V_{REFH} = V_{REFH0} = (AVCC0 - 0.9V) \sim AVCC0$ 、 $V_{REFH0} = 1.8 \sim 2.7V$ (注4)、
VSS=AVSS0=VREFL=VREFL0=0V、fPCLKD=1~32MHz、Ta=-40~+105°C

項目	min	typ	max	単位	測定条件
分解能	-	-	12	ビット	
変換時間(注1) (fPCLKD=25MHz時)(注3)	許容信号源インピーダンス max=1kΩ	2.0 (0.8)(注2)	-	μs	サンプリング20ステート
	許容信号源インピーダンス max=5kΩ	2.2 (1.0)(注2)	-		サンプリング25ステート
アナログ入力容量	-	-	30	pF	
オフセット誤差	-	±1.5⇒±0.5	±7.5	LSB	
フルスケール誤差	-	±2.5⇒±1.25	±7.5	LSB	
量子化誤差	-	±0.5	-	LSB	
絶対精度	-	±3.5⇒±3.0	±8.0	LSB	
DNL 微分非直線性誤差	-	±2.0⇒±1.25	-	LSB	
INL 積分非直線性誤差	-	±2.5⇒±1.5	±3.0	LSB	

注. A/D 変換クロックに HOCO を選択する場合、PCLKD を 40MHz 以下にしてください。A/D コンバータ入力以外の端子機能を使用していない場合の特性です。絶対精度は、量子化誤差を含みます。オフセット誤差、フルスケール誤差、DNL 微分非直線性誤差、INL 積分非直線性誤差は、量子化誤差を含みません。

注 1. 変換時間はサンプリング時間と比較時間の合計です。各項目には、測定条件にサンプリングステート数を示します。

注 2. ()はサンプリング時間を示します。

注 3. PCLKD の下限周波数は 1MHz です。

注 4. 温度センサを使用する場合は、VREFH0 = AVCC0 の条件で使用してください。

表 41.43 AD 変換特性(3)を訂正します。

条件：VCC=AVCC0=1.62~1.8V、VREFH=VREFH0=(AVCC0=0.9V)~AVCC0、
VSS=AVSS0=VREFL=VREFL0=0V、fPCLKD=1~16MHz、Ta=-40~+105°C

項目		min	typ	max	単位	測定条件
分解能		—	—	12	ビット	
変換時間 ^(注1) (fPCLKD=12.5MHz 時) ^(注3)	許容信号源インピーダンス max=1kΩ	3.36 (0.96) ^(注2)	—	—	μs	サンプリング12ステート
	許容信号源インピーダンス max=5kΩ	3.6 (1.2) ^(注2)	—	—		サンプリング15ステート
アナログ入力容量		—	—	30	pF	
オフセット誤差		—	±1.5⇒±0.5	±7.5	LSB	
フルスケール誤差		—	±3.0⇒±1.25	±7.5	LSB	
量子化誤差		—	±0.5	—	LSB	
絶対精度		—	±4.0⇒±2.75	±8.0	LSB	
DNL 微分非直線性誤差		—	±2.0⇒±1.25	—	LSB	
INL 積分非直線性誤差		—	±2.5⇒±1.25	±3.0	LSB	

注: A/D 変換クロックに H0C0 を選択する場合、PCLKD を 40MHz 以下にしてください。A/D コンバータ入力以外の端子機能を使用していない場合の特性です。絶対精度は、量子化誤差を含みます。オフセット誤差、フルスケール誤差、DNL 微分非直線性誤差、INL 積分非直線性誤差は、量子化誤差を含みません。

注 1. 変換時間はサンプリング時間と比較時間の合計です。各項目には、測定条件にサンプリングステート数を示します。

注 2. ()はサンプリング時間を示します。

注 3. PCLKD の下限周波数は 1MHz です。

■PAGE 1370

表 41.46 温度センサ特性の条件を訂正します。

条件: VCC = AVCC0 = VREFH0 = 1.8~5.5V、VSS = AVSS0 = VREFL = VREFL0 = 0V、Ta = -40~+105°C

■PAGE 1373

表 41.48 パワーオンリセット回路、電圧検出回路特性(1)を訂正します。

条件：VCC=AVCC0、VSS=AVSS0=VREFL=VREFL0=0V、Ta=-40~+105°C

項目		記号	min	typ	max	単位	測定条件	
電圧検出レベル	パワーオンリセット (POR)	低消費電力機能無効(注1)	V _{POR}	1.30	1.40	1.55	V	図 41.74、図 41.75
		低消費電力機能有効(注2)		1.00	1.20	1.45		
電圧検出回路 (LVD0) (注3)	電圧検出回路 (LVD0) (注3)	Vdet0_0	3.65	3.80	3.95	V	図 41.76	
		Vdet0_1	2.70	2.85 ⇒ 2.80	2.90			
		Vdet0_2	1.80	1.90	2.00			
		Vdet0_3	1.62	1.72	1.82			
電圧検出回路 (LVD1) (注4)	電圧検出回路 (LVD1) (注4)	Vdet1_0	4.00	4.15	4.30	V	図 41.77 VCC 立ち下がり時	
		Vdet1_1	3.85	4.00	4.15			
		Vdet1_2	3.70	3.85	4.00			
		Vdet1_3	3.55	3.70	3.85			
		Vdet1_4	3.40	3.55	3.70			
		Vdet1_5	3.25	3.40	3.55			
		Vdet1_6	3.10	3.25	3.40			
		Vdet1_7	2.95	3.10	3.25			
		Vdet1_8	2.85	2.95	3.05			
		Vdet1_9	2.70	2.80	2.90			
		Vdet1_A	2.55	2.65	2.75			
		Vdet1_B	2.40	2.50	2.60			
		Vdet1_C	2.25	2.35	2.45			
		Vdet1_D	2.10	2.20	2.30			
Vdet1_E	1.95	2.05	2.15					
Vdet1_F	1.80	1.90	2.00					

注. 電源にノイズが重畳されていない状態での特性です。

注1. ソフトウェアスタンバイモード、ディープソフトウェアスタンバイモード以外の場合、または FHSSBYCR.SOFTCUT [2] ビットが “0” でソフトウェアスタンバイモードに移行した場合か、DPSBYCR.DEEPCUT1 ビットが “0” でディープソフトウェアスタンバイモードに移行した場合です。

注2. FHSSBYCR.SOFTCUT [2] ビットが “1” でソフトウェアスタンバイモードに移行、または DPSBYCR.DEEPCUT1 ビットが “1” でディープソフトウェアスタンバイモードに移行した場合です。

注3. 記号 Vdet0_# の #は、LDSEL [1:0] ビットの値です。

注3. 記号 Vdet1_# の #は、LVDLVL.R.LVD1LVL [3:0] ビットの値です。

■PAGE 1378

表 41.52 ROM(コード格納フラッシュメモリ)特性(2) 高速動作モード・中速動作モード A を訂正します。
 条件：VCC=AVCC0=2.7~5.5V、VREFH=VREFH0=AVCC0、VSS=AVSS0=VREFL=VREFL0=0V
 プログラム/イレーズ時の動作温度範囲：T_a=-40~+105°C

項目	記号	FCLK=4MHz			FCLK=32MHz			単位	
		min	typ	max	min	typ	max		
プログラム時間 N _{PEC} ≤ 100 回のとき	2 バイト	t _{P2}	—	0.52	4.7	—	0.5⇒0.19	2.5	ms
	8 バイト	t _{P8}	—	0.52	4.8	—	0.5⇒0.19	2.5	
	128 バイト	t _{P128}	—	1.50	10.7	—	1.0⇒0.57	4.8	
プログラム時間 N _{PEC} > 100 回のとき	2 バイト	t _{P2}	—	0.61	5.6	—	0.23	3.0	ms
	8 バイト	t _{P8}	—	0.61	6.2	—	0.23	3.2	
	128 バイト	t _{P128}	—	1.71	13.2	—	0.65	6.0	
イレーズ時間 N _{PEC} ≤ 100 回のとき	2K バイト	t _{E2K}	—	17.0	92.8	—	16⇒11.0	29	ms
イレーズ時間 N _{PEC} > 100 回のとき	2K バイト	t _{E2K}	—	20.8	195.8	—	13.5	60	ms
プログラム中のサスペンド遅延時間 (プログラム/イレーズ優先モード)	t _{SPD}	—	—	0.9	—	—	—	0.8	ms
プログラム中の1回目のサスペンド遅延時間 (サスペンド優先モード時)	t _{SPSD1}	—	—	220	—	—	—	120	μs
プログラム中の2回目のサスペンド遅延時間 (サスペンド優先モード時)	t _{SPSD2}	—	—	0.9	—	—	—	0.8	ms
イレーズ中のサスペンド遅延時間 (プログラム/イレーズ優先モード時)	t _{SED}	—	—	0.9	—	—	—	0.8	ms
イレーズ中の1回目のサスペンド遅延時間 (サスペンド優先モード時)	t _{SESD1}	—	—	220	—	—	—	120	μs
イレーズ中の2回目のサスペンド遅延時間 (サスペンド優先モード時)	t _{SESD2}	—	—	0.9	—	—	—	0.8	ms
FCUリセット時間	t _{FCUR}	20μs 以上かつ FCLK×6 以上	—	—	20μs 以上かつ FCLK×6 以上	—	—	—	μs

表 41.53 ROM(コード格納フラッシュメモリ)特性(3) 中速動作モード B を訂正します。
 条件：VCC=AVCC0=1.62~3.6V、VREFH=VREFH0=AVCC0、VSS=AVSS0=VREFL=VREFL0=0V
 プログラム/イレーズ時の動作温度範囲：T_a=-40~+105°C

項目	記号	FCLK=4MHz			FCLK=32MHz ^(注1)			単位	
		min	typ	max	Min	typ	max		
プログラム時間 N _{PEC} ≤ 100 回のとき	2 バイト	t _{P2}	—	0.69	5.9	—	0.8⇒0.30	3.5	ms
	8 バイト	t _{P8}	—	0.69	5.9	—	0.8⇒0.30	3.5	
	128 バイト	t _{P128}	—	1.76	14.2	—	1.6⇒0.85	8.3	
プログラム時間 N _{PEC} > 100 回のとき	2 バイト	t _{P2}	—	0.81	7.0	—	0.35	4.2	ms
	8 バイト	t _{P8}	—	0.81	7.6	—	0.35	4.5	
	128 バイト	t _{P128}	—	1.99	17.5	—	0.96	10	
イレーズ時間 N _{PEC} ≤ 100 回のとき	2K バイト	t _{E2K}	—	24.5	113.6	—	27⇒19.0	46	ms
イレーズ時間 N _{PEC} > 100 回のとき	2K バイト	t _{E2K}	—	29.8	225.7	—	23.2	90⇒ 90(1K 回 ≥ N _{PEC} > 100 回) 98(10K 回 ≥ N _{PEC} > 1K 回)	ms
プログラム中のサスペンド遅延時間 (プログラム/イレーズ優先モード)	t _{SPD}	—	—	1.7	—	—	—	1.6	ms
プログラム中の1回目のサスペンド遅延時間 (サスペンド優先モード時)	t _{SPSD1}	—	—	220	—	—	—	120	μs
プログラム中の2回目のサスペンド遅延時間 (サスペンド優先モード時)	t _{SPSD2}	—	—	1.7	—	—	—	1.6	ms
イレーズ中のサスペンド遅延時間 (プログラム/イレーズ優先モード時)	t _{SED}	—	—	1.7	—	—	—	1.6	ms
イレーズ中の1回目のサスペンド遅延時間 (サスペンド優先モード時)	t _{SESD1}	—	—	220	—	—	—	120	μs
イレーズ中の2回目のサスペンド遅延時間 (サスペンド優先モード時)	t _{SESD2}	—	—	1.7	—	—	—	1.6	ms
FCUリセット時間	t _{FCUR}	20μs 以上かつ FCLK×6 以上	—	—	20μs 以上かつ FCLK×6 以上	—	—	—	μs

注 1. 電圧範囲=1.62V~1.8V 未満では、動作周波数は 20MHz max です。

■PAGE 1380

表 41.55 E2 データフラッシュ特性(2) 高速動作モード・中速動作モード A を訂正します。

条件：VCC=AVCC0=2.7~5.5V、VREFH=VREFH0=AVCC0、VSS=AVSS0=VREFL=VREFL0=0V

プログラム/イレーズ時の動作温度範囲：Ta=-40~+105°C

項目	記号	FCLK=4MHz			FCLK=32MHz			単位	
		min	typ	max	min	typ	max		
プログラム時間 N _{PEC} ≤ 100 回するとき	2 バイト	t _{DP2}	—	0.40	4.4	—	0.3⇒0.16	2.0	ms
	8 バイト	t _{DP8}	—	0.45	5.1	—	0.4⇒0.17	2.2	
プログラム時間 N _{PEC} > 100 回するとき	2 バイト	t _{DP2}	—	0.62	6.4	—	0.25	3.0	ms
	8 バイト	t _{DP8}	—	0.69	7.5	—	0.26	3.2	
イレーズ時間 N _{PEC} ≤ 100 回するとき	128 バイト	t _{DE128}	—	5.6	27.1	—	4.5⇒2.8	8	ms
イレーズ時間 N _{PEC} > 100 回するとき	128 バイト	t _{DE128}	—	6.8	45.1	—	3.4	12	ms
ブランクチェック時間	2 バイト	t _{DBC2}	—	—	98	—	—	35	μs
	2K バイト	t _{DBC2K}	—	—	16	—	—	2.5	ms
プログラム中のサスペンド遅延時間 (プログラム/イレーズ優先モード)		t _{DSPD}	—	—	0.9	—	—	0.8	ms
プログラム中の1回目のサスペンド遅延時間 (サスペンド優先モード時)		t _{DSPSD1}	—	—	220	—	—	120	μs
プログラム中の2回目のサスペンド遅延時間 (サスペンド優先モード時)		t _{DSPSD2}	—	—	0.9	—	—	0.8	ms
イレーズ中のサスペンド遅延時間 (プログラム/イレーズ優先モード時)		t _{DSED}	—	—	0.9	—	—	0.8	ms
イレーズ中の1回目のサスペンド遅延時間 (サスペンド優先モード時)		t _{DSESD1}	—	—	220	—	—	120	μs
イレーズ中の2回目のサスペンド遅延時間 (サスペンド優先モード時)		t _{DSESD2}	—	—	0.9	—	—	0.8	ms

表 41.56 E2 データフラッシュ特性(3) 中速動作モード B を訂正します。

条件：VCC=AVCC0=1.62~3.6V、VREFH=VREFH0=AVCC0、VSS=AVSS0=VREFL=VREFL0=0V

プログラム/イレーズ時の動作温度範囲：Ta=-40~+105°C

項目	記号	FCLK=4MHz			FCLK=32MHz(注1)			単位	
		min	typ	max	min	typ	max		
プログラム時間 N _{PEC} ≤ 100 回するとき	2 バイト	t _{DP2}	—	0.52	5.1	—	0.6⇒0.24	2.8	ms
	8 バイト	t _{DP8}	—	0.57	5.9	—	0.6⇒0.26	3.2	
プログラム時間 N _{PEC} > 100 回するとき	2 バイト	t _{DP2}	—	0.77	7.6	—	0.36	4.2	ms
	8 バイト	t _{DP8}	—	0.84	8.8	—	0.38	4.5	
イレーズ時間 N _{PEC} ≤ 100 回するとき	128 バイト	t _{DE128}	—	6.8	32.5	—	7⇒4.4	12	ms
イレーズ時間 N _{PEC} > 100 回するとき	128 バイト	t _{DE128}	—	8.2	51.4	—	5.3	17	ms
ブランクチェック時間	2 バイト	t _{DBC2}	—	—	110	—	—	40	μs
	2K バイト	t _{DBC2K}	—	—	16.3	—	—	2.6	ms
プログラム中のサスペンド遅延時間 (プログラム/イレーズ優先モード)		t _{DSPD}	—	—	1.7	—	—	1.6	ms
プログラム中の1回目のサスペンド遅延時間 (サスペンド優先モード時)		t _{DSPSD1}	—	—	220	—	—	120	μs
プログラム中の2回目のサスペンド遅延時間 (サスペンド優先モード時)		t _{DSPSD2}	—	—	1.7	—	—	1.6	ms
イレーズ中のサスペンド遅延時間 (プログラム/イレーズ優先モード時)		t _{DSED}	—	—	1.7	—	—	1.6	ms
イレーズ中の1回目のサスペンド遅延時間 (サスペンド優先モード時)		t _{DSESD1}	—	—	220	—	—	120	μs
イレーズ中の2回目のサスペンド遅延時間 (サスペンド優先モード時)		t _{DSESD2}	—	—	1.7	—	—	1.6	ms

注 1. 電圧範囲=1.62V~1.8V 未満では、動作周波数は 20MHz max です。

以上