

# RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部1753  
 ルネサス エレクトロニクス株式会社  
 問合せ窓口 <http://japan.renesas.com/contact/>  
 E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-RX*-A115A/J	Rev.	第1版
題名	RX630グループ USB2.0ファンクションモジュール(USBa)に関するマニュアルの誤記訂正		情報分類	技術情報	
適用製品	RX630グループ	対象ロット等	関連資料	RX630グループ ユーザーズマニュアル ハードウェア編Rev.1.60 (R01UH0040JJ0160)	
		全ロット			

RX630グループ ユーザーズマニュアルハードウェア編のUSB2.0ファンクションモジュール(USBa)章において誤記がありましたので、以下のとおり訂正いたします。

## 〈訂正内容〉

### •用語変更

以下の用語を変更いたします。

#### 【誤】

SOF補間機能

#### 【正】

SOF補完機能

### •Page 998 of 1725

表31.1に以下のとおり注記を追加いたします。

#### 【正】

表31.1 USBの仕様

項目	内容
特長	<ul style="list-style-type: none"> <li>•</li> <li>•</li> <li>•フルスピード転送(12Mbps)に対応(注1)</li> <li>•</li> <li>•</li> <li>•</li> </ul>
以下省略	

注1. ロースピード転送(1.5Mbps)には対応していません。

•Page 1002 of 1725

31.2.3 DVSTCTR0レジスタのRHST[2:0]ビットの機能欄を以下のとおり訂正いたします。

【誤】

ビット	シンボル	ビット名	機能	R/W
b2-b0	RHST[2:0]	USBバスリセットステータスビット	b2 b0 000：通信速度不定 100：USBバスリセット処理中 010：フルスピード接続時	R

【正】

ビット	シンボル	ビット名	機能	R/W
b2-b0	RHST[2:0]	USBバスリセットステータスビット	b2 b0 000：通信速度不定 010：USBバスリセット処理中 またはフルスピード接続時	R

•Page 1002 of 1725

31.2.3 DVSTCTR0レジスタのWKUPビットに関する注意事項を削除いたします。

【誤】

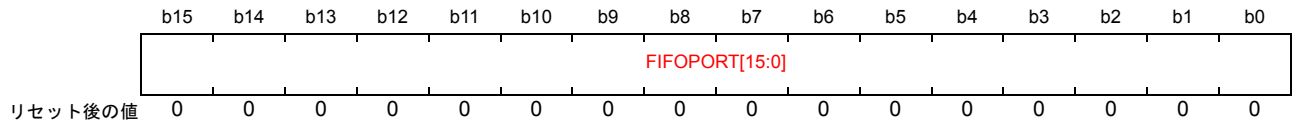
注1. “1”を書くことのみ可能です。

•Page 1003, 1004 of 1725

31.2.4 CFIFO、D0FIFO、D1FIFOレジスタに関する記載内容を以下のとおり変更いたします。

**【誤】**

アドレス USB0.CFIFO 000A 0014h, USB0.D0FIFO 000A 0018h, USB0.D1FIFO 000A 001Ch



ビット	シンボル	ビット名	機能	R/W
b15-b0	FIFOPORT[15:0]	FIFOポートビット	FIFOポートレジスタの有効ビットは、MBWビットの設定値およびBIGENDビットの設定値により異なります。有効ビットを、表31.4、表31.5に示します	R/W

**FIFOPORT[15:0]ビット (FIFOポートビット)**

FIFOPORT[15:0]ビットにアクセスすることにより、FIFOバッファからの受信データを読み出し、もしくはFIFOバッファへの送信データの書き込みを行います。

FIFOポートレジスタへのアクセスは、ポートコントロールレジスタ (CFIFOCTR、D0FIFOCTR、D1FIFOCTR) のFRDYビットが“1”を示しているときのみ可能です。

FIFOポートレジスタの有効ビットは、ポート選択レジスタ (CFIFOSEL、D0FIFOSEL、D1FIFOSEL) のMBWビットおよびBIGENDビットの設定値により異なります。有効ビットを表31.4、表31.5に示します。

表31.4 16ビットアクセス時のエンディアン動作表

CFIFOSEL.BIGENDビット D0FIFOSEL.BIGENDビット D1FIFOSEL.BIGENDビット	ビット15～8	ビット7～0
0	N+1データ	N+0データ
1	N+0データ	N+1データ

表31.5 8ビットアクセス時のエンディアン動作表

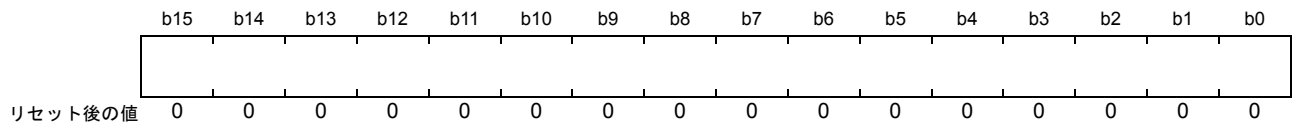
CFIFOSEL.BIGENDビット D0FIFOSEL.BIGENDビット D1FIFOSEL.BIGENDビット	ビット15～8	ビット7～0
0	アクセス禁止 (注1)	N+0データ
1	アクセス禁止 (注1)	N+0データ

注1. 禁止領域を読むことは禁止です。

【正】

(1) MBWビットが“1”の場合

アドレス USB0.CFIFO 000A 0014h, USB0.D0FIFO 000A 0018h, USB0.D1FIFO 000A 001Ch



ビット	シンボル	ビット名	機能	R/W
b15-b0	—	FIFOポートビット	FIFOバッファからの受信データの読み出し、FIFOバッファへの送信データの書き込みを行うポートです	R/W

(2) MBWビットが“0”の場合

アドレス USB0.CFIFO 000A 0014h, USB0.D0FIFO 000A 0018h, USB0.D1FIFO 000A 001Ch



ビット	シンボル	ビット名	機能	R/W
b7-b0	L[7:0]	FIFOポートビット	FIFOバッファからの受信データの読み出し、FIFOバッファへの送信データの書き込みを行うポートです	R/W

FIFOポートビット

FIFOポートビットにアクセスすることにより、FIFOバッファからの受信データの読み出し、もしくはFIFOバッファへの送信データの書き込みを行います。

FIFOポートレジスタへのアクセスは、FIFOポートコントロールレジスタ（CFIFOCTR、D0FIFOCTR、D1FIFOCTR）のFRDYビットが“1”を示しているときのみ可能です。

FIFOポートレジスタの有効ビットは、ポート選択レジスタ（CFIFOSEL、D0FIFOSEL、D1FIFOSEL）のMBWビットの設定値により異なります。

MBWビットが“1”（16ビット幅）の場合は、MDEB.MDE[2:0]ビットまたはMDES.MDE[2:0]ビットの値と、BIGENDビット（CFIFOSEL.BIGEND、D0FIFOSEL.BIGEND、D1FIFOSEL.BIGEND）の設定値との関係により、RAM上とデータ配置が変わる場合があります。16ビットアクセス時のエンディアン動作を表31.4に示します。なお、送信データ総数が奇数バイトの場合、最後のデータを書くときはL[7:0]ビットにバイトアクセスしてください。

MBWビットが“0”（8ビット幅）の場合は、L[7:0]ビットにバイトアクセスしてください。

表31.4 16ビットアクセス時のエンディアン動作

MDEB.MDE[2:0]ビット MDES.MDE[2:0]ビット	CFIFOSEL.BIGENDビット D0FIFOSEL.BIGENDビット D1FIFOSEL.BIGENDビット	ビット15～8	ビット7～0	備考
000b (ビッグエンディアン)	0 (リトルエンディアン)	N+1番地のデータ	N番地のデータ	バイト逆転あり
	1 (ビッグエンディアン)	N番地のデータ	N+1番地のデータ	
111b (リトルエンディアン)	0 (リトルエンディアン)	N+1番地のデータ	N番地のデータ	
	1 (ビッグエンディアン)	N番地のデータ	N+1番地のデータ	バイト逆転あり

•Page 1009 of 1725

31.2.6 CFIFOCTR、D0FIFOCTR、D1FIFOCTR レジスタのBCLRビットに関する注意事項を以下のとおり訂正いたします。

【誤】

注1. “0”を読み出し、“1”を書くことのみ可能です。

【正】

注1. 読むと“0”が読めます。

•Page 1009 of 1725

31.2.6 CFIFOCTR、D0FIFOCTR、D1FIFOCTR レジスタのBVALビットに関する注意事項を削除いたします。

【誤】

注2. “1”を書くことのみ可能です。

•Page 1016 of 1725

31.2.12 INTSTS0 レジスタのリセット後の値に関する注意事項を以下のとおり訂正いたします。

【誤】

	b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
	VBINT	RESM	SOFR	DVST	CTRTR	BEMP	NRDY	BRDY	VBSTS	DVSQ[2:0]		VALID	CTSQ[2:0]			
リセット後の値	0	0	0	0/1 (注1)	0	0	0	0	0 (注3)	0	0	0/1 (注2)	0	0	0	0

- 注1. パワーオンリセットのとき“0b”、USBバスリセットのとき“1b”になります。
- 注2. パワーオンリセットのとき“000b”、USBバスリセットのとき“001b”になります。
- 注3. USB0\_VBUS端子がHighのとき“1”、Lowのとき“0”です。

【正】

	b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
	VBINT	RESM	SOFR	DVST	CTRTR	BEMP	NRDY	BRDY	VBSTS	DVSQ[2:0]		VALID	CTSQ[2:0]			
リセット後の値	0	0	0	0/1 (注1)	0	0	0	0	0 (注2)	0 (注3)	0 (注3)	0/1 (注3)	0	0	0	0

- 注1. MCUがリセットされると“0”、USBバスリセットが起こると“1”になります。
- 注2. USB0\_VBUS端子がHighのとき“1”、Lowのとき“0”になります。
- 注3. MCUがリセットされると“000b”、USBバスリセットが起こると“001b”になります。

•Page 1016 of 1725

31.2.12 INTSTS0 レジスタのDVSQ[2:0]ビットの機能欄を以下のとおり訂正いたします。

【誤】

ビット	シンボル	ビット名	機能	R/W
b6-b4	DVSQ[2:0]	デバイスステートビット	b6 b4 0 0 0 : パワードステート 0 0 1 : デフォルトステート 0 1 0 : アドレスステート 0 1 1 : コンフィギュレーションステート 1 x x : サスペンドステート x : Don't care	R

【正】

ビット	シンボル	ビット名	機能	R/W
b6-b4	DVSQ[2:0]	デバイスステートビット	b6 b4 0 0 0 : <b>Powered</b> ステート 0 0 1 : <b>Default</b> ステート 0 1 0 : <b>Address</b> ステート 0 1 1 : <b>Configured</b> ステート 1 x x : <b>Suspended</b> ステート (x : Don't care)	R

•Page 1022 of 1725

31.2.16 FRMNUM レジスタのCRCE ビット、OVRN ビットに関する注意事項を以下のとおり訂正いたします。

【誤】

注1. “0”を書くことのみ有効です。

【正】

注1. **各ステータスを“0”にする場合は、クリアしたいビットに“0”を、その他のビットには“1”を書いてください。**

•Page 1022 of 1725

31.2.16 FRMNUM レジスタのCRCE ビットの説明文を以下のとおり訂正いたします。

【誤】

CRCエラーの検出時には、USBは内部NRDY割り込み要求を**発生させません**。

【正】

CRCエラーの検出時には、USBは内部NRDY割り込み要求を発生させます。

## •Page 1028 of 1725

31.2.24 DCPCTRレジスタのSQSET、SQCLRビットに関する注意事項を以下のとおり訂正いたします。

## 【誤】

注1. 読むと“0”が読み出されます。“1”書き込みのみ有効です。

## 【正】

注1. 読むと“0”が読めます。

## •Page 1033 of 1725

31.2.27 PIPEMAXPレジスタのMXPS[8:0]ビットに関する説明文を以下のとおり訂正いたします。

## 【誤】

選択パイプの最大データペイロード(マックスパケットサイズ)を指定します。

MXPS[8:0]ビットの設定は、転送タイプごとにUSB規格に準拠した値を設定してください。MXPS[8:0]ビットが“0”の状態でのFIFOバッファへの書き込み、またはPID = BUFの設定は行わないでください。

## 【正】

選択パイプの最大データペイロード(マックスパケットサイズ)を指定します。

MXPS[8:0]ビットの設定は、転送タイプごとにUSB規格に準拠した値を設定してください。ただし、パイプ1,2の最大値は“256”です。MXPS[8:0]ビットが“000h”のとき、FIFOバッファにデータを書いたり、PID[1:0]ビットを“01b”(BUF)にしないでください。

## •Page 1035, 1039 of 1725

31.2.29 PIPEnCTRレジスタのSQSET、SQCLRビットに関する注意事項を以下のとおり訂正いたします。

## 【誤】

注1. “0”読み出し、“1”書き込みのみ有効です。

## 【正】

注1. 読むと“0”が読めます。

•Page 1054 of 1725

図31.8を以下のとおり訂正いたします。

【誤】

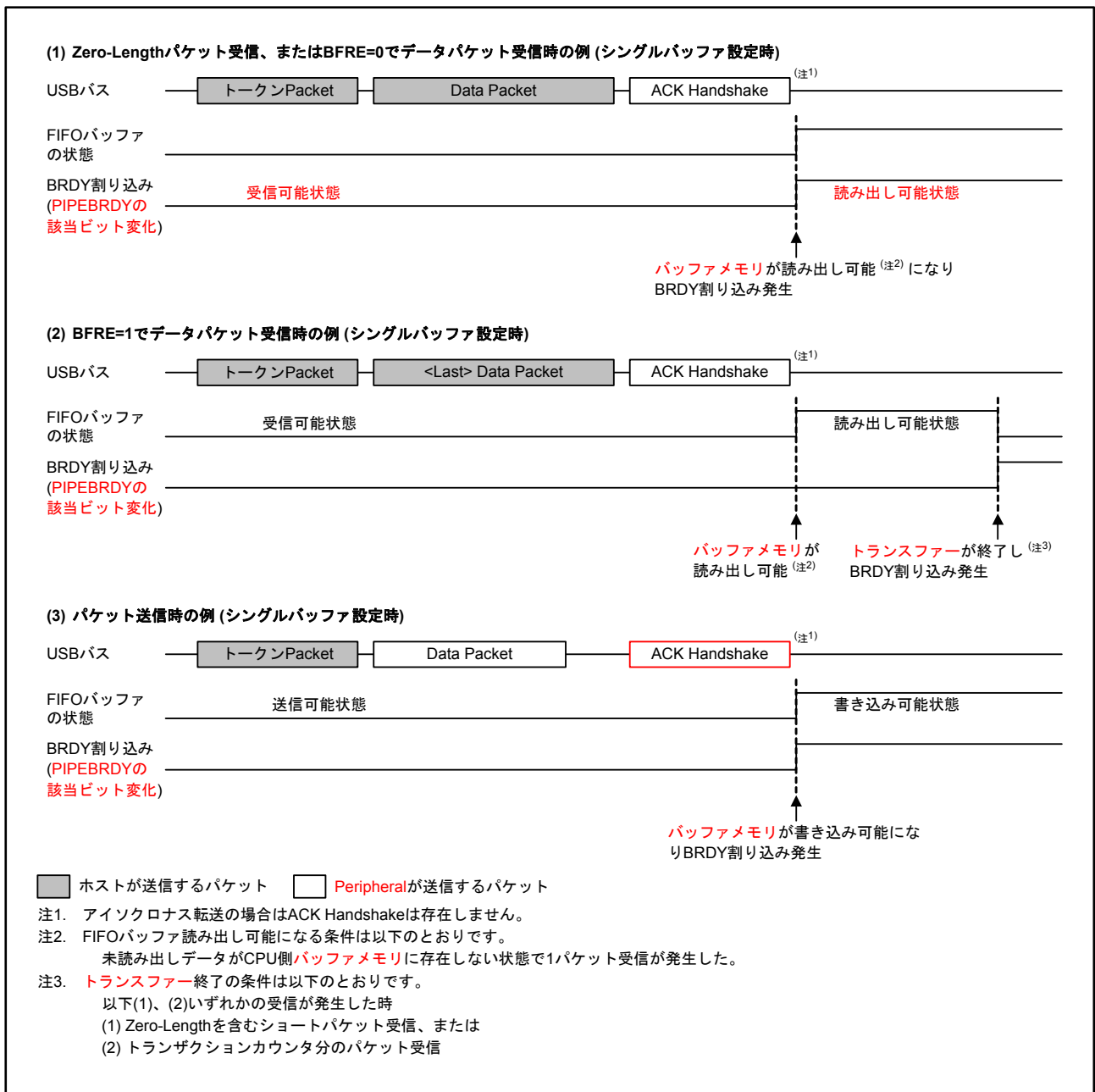


図31.8 BRDY割り込み発生タイミング図



【正】

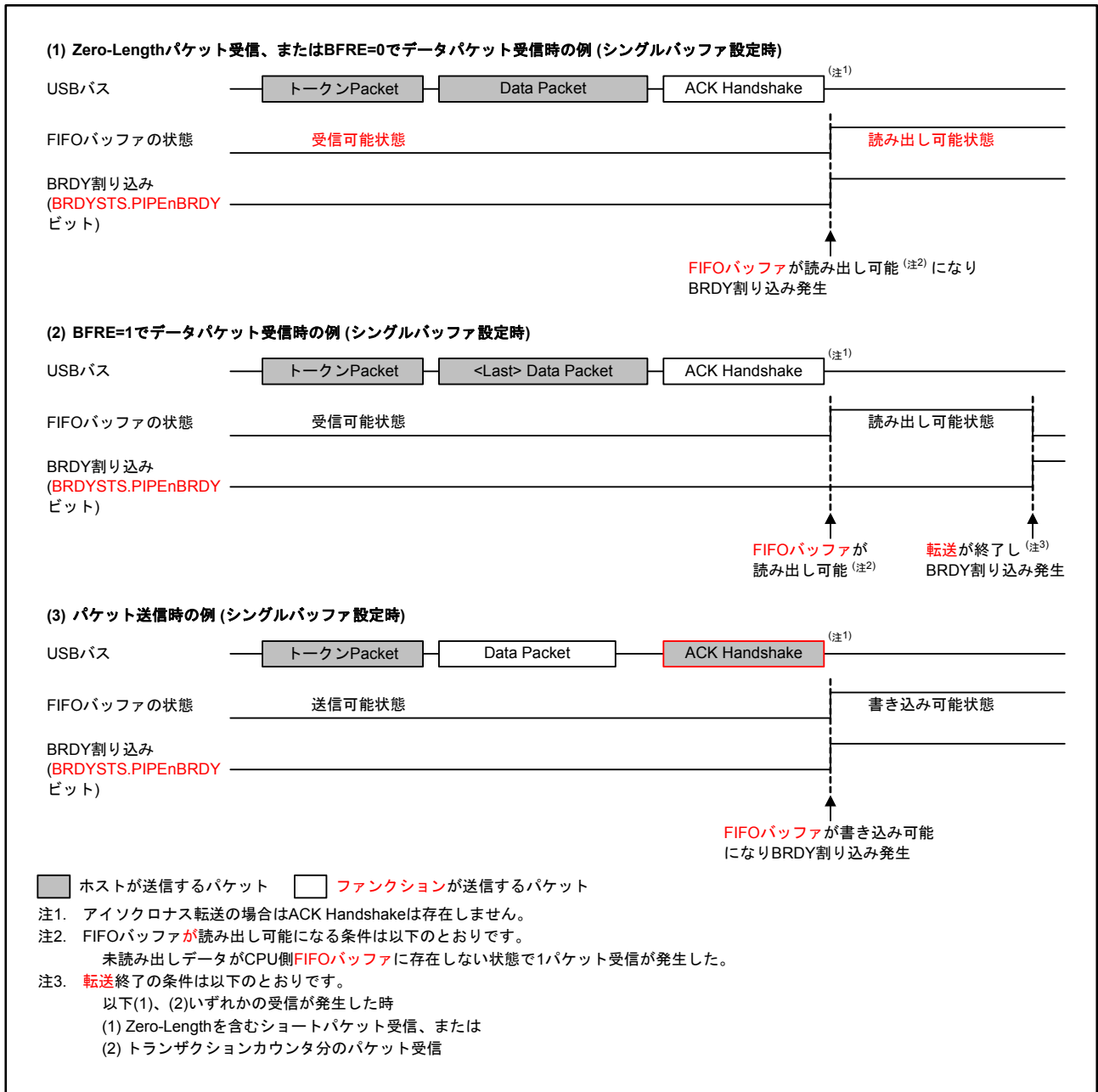


図31.8 BRDY割り込み発生タイミング図

•Page 1056 of 1725

図31.9を以下のとおり訂正いたします。

【誤】

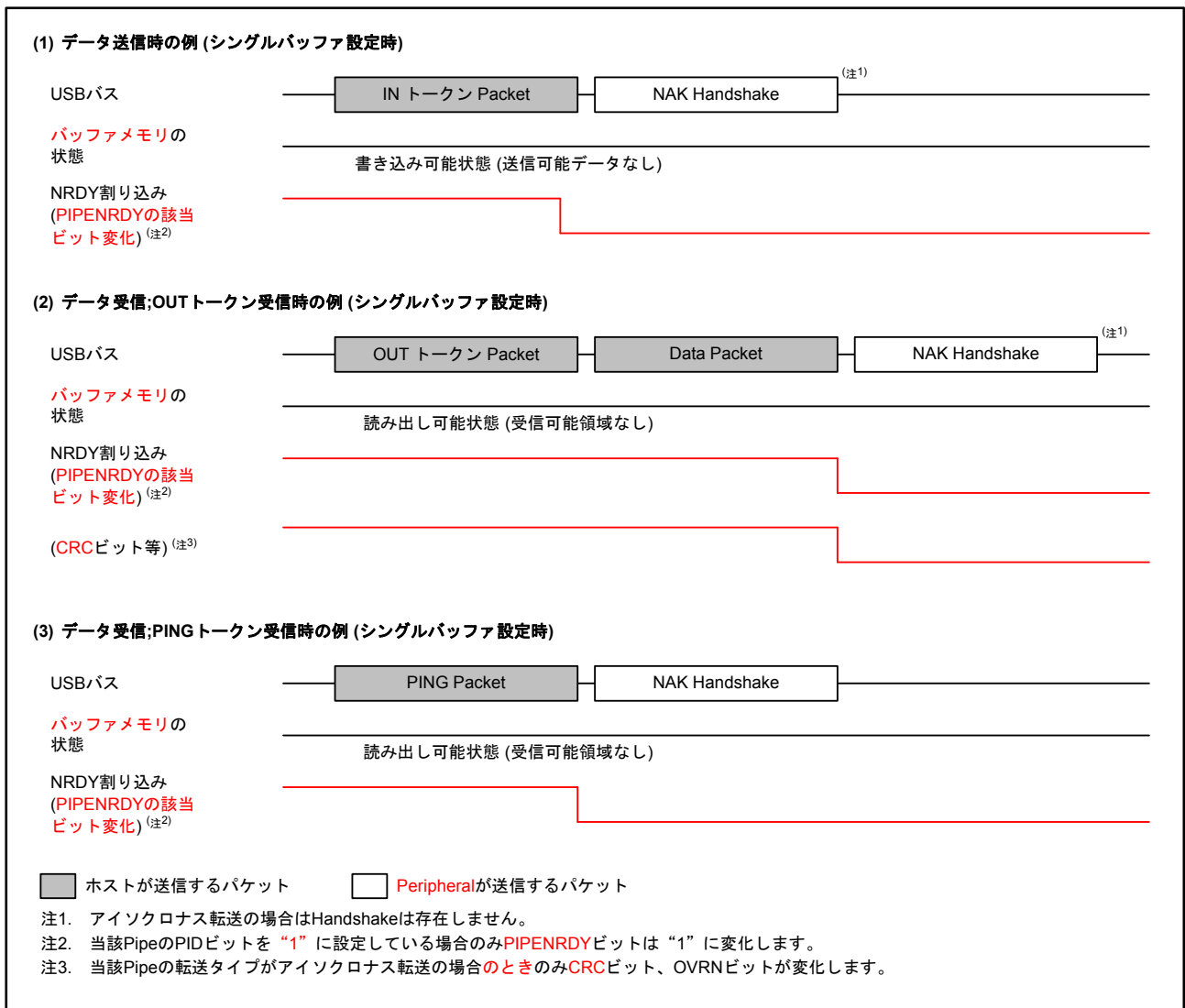


図31.9 NRDY割り込み発生タイミング図

【正】

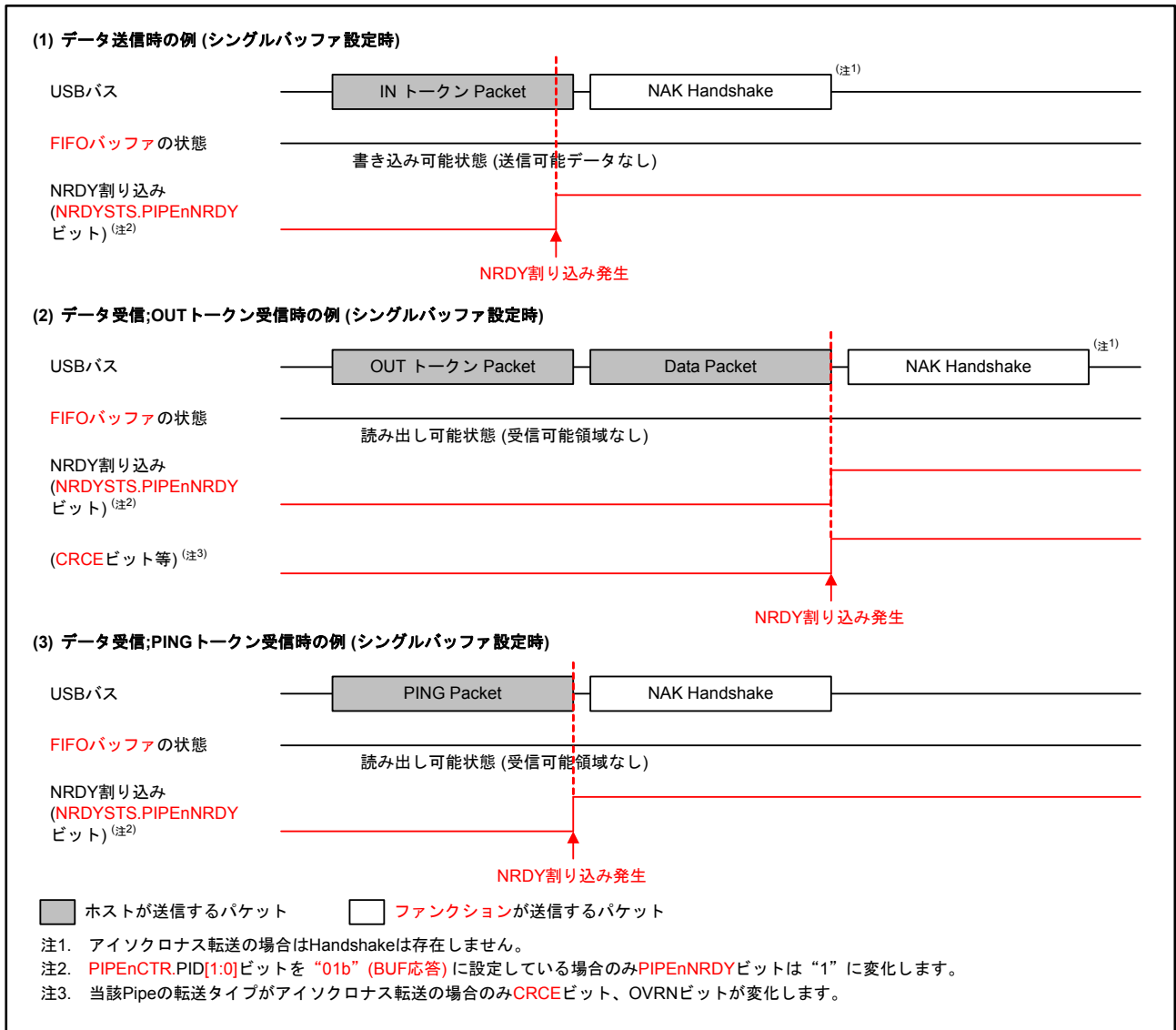


図31.9 NRDY割り込み発生タイミング図

•Page 1058 of 1725

図31.10を以下のとおり訂正いたします。

【誤】

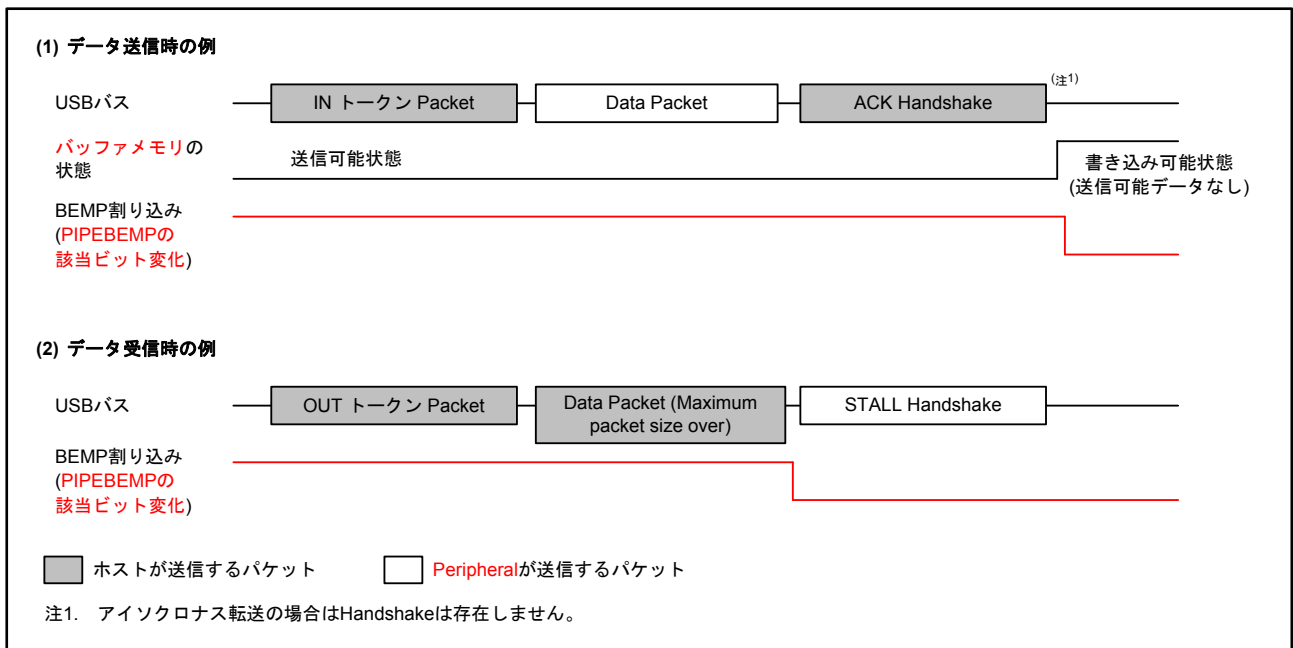


図31.10 BEMP 割り込み発生タイミング図

【正】

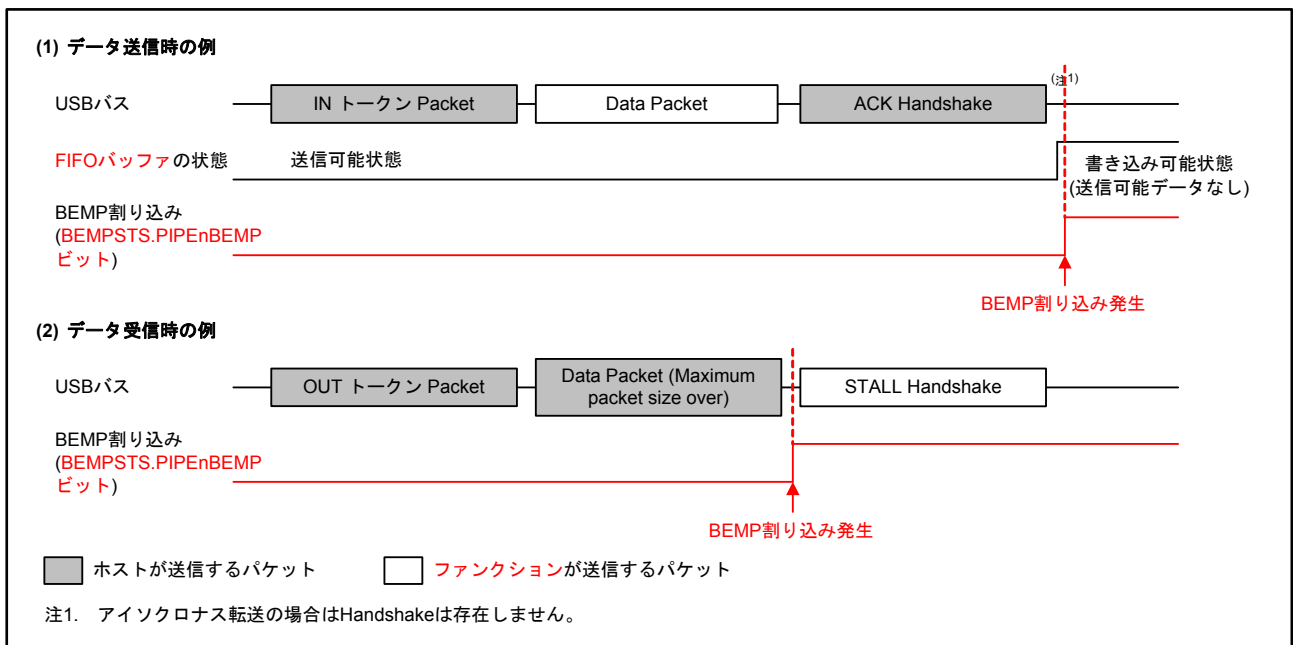


図31.10 BEMP 割り込み発生タイミング図

## •Page 1069 of 1725

31.3.6.1 (4) 「コントロール転送自動応答機能」の説明文を以下のとおり訂正いたします。

## 【誤】

## (4) コントロール転送自動応答機能

USBは、正常なSET\_ADDRESS リクエストに自動応答します。SET\_ADDRESS リクエストに下記のエラーがある場合はソフトウェアによる応答が必要です。

- コントロール**リ**ード転送以外の場合：bmRequestType ≠ “00h”
- リクエストエラーの場合：wIndex ≠ 00h
- ノーデータコントロール転送以外の場合：wLength ≠ “00h”
- リクエストエラーの場合：wValue > 7Fh
- デバイスステートエラーのコントロール転送：INTSTS0.DVSQ[2:0] = “011b” (Configured)

SET\_ADDRESS 以外のすべてのリクエストには対応するソフトウェアによる応答が必要です。

## 【正】

## (4) コントロール転送自動応答機能

USBは、正常なSET\_ADDRESS リクエストに自動応答します。SET\_ADDRESS リクエストに下記のエラーがある場合はソフトウェアによる応答が必要です。

- bmRequestType が “00h” でない場合：コントロール**ラ**イト転送以外
- wIndex が “00h” でない場合：リクエストエラー
- wLength が “00h” でない場合：ノーデータコントロール転送以外
- wValue が “7Fh” より大きい場合：リクエストエラー
- INTSTS0.DVSQ[2:0] ビットが “011b”(Configured **ス**テート)の場合：デバイスステートエラーのコントロール転送

SET\_ADDRESS 以外のすべてのリクエストには対応するソフトウェアによる応答が必要です。

## •Page 1072 of 1725

31.3.9.3 (1) 「カウンタの初期化」の説明文を以下のとおり訂正いたします。

## 【誤】

## (1) カウンタの初期化

USBは、下記の条件でインターバルカウンタを初期化します。

## • パワーオンリセット

PIPEPERI.IITV[2:0]ビットが初期化されます。

## • ACLRMによるバッファメモリ初期化

PIPEPERI.IITV[2:0]ビットは初期化されませんがカウントは初期化されます。PIPEEnCTR.ACLRMビットを“0”にすることにより、PIPEPERI.IITV[2:0]の設定値からカウントを開始します。

## 【正】

## (1) カウンタの初期化

インターバルカウンタは、MCUがリセットされたとき、またはPIPEEnCTR.ACLRMビットを“1”にしたときに初期化されます。なお、ACLRMビットによる初期化時は、PIPEPERI.IITV[2:0]ビットは初期化されません。

•Page 1072 of 1725

31.3.9.3 (2) の「IITV = 0 のとき」の説明文と図31.13を以下のとおり訂正いたします。

**【誤】**

- IITV = 0 のとき：選択パイプのPID[1:0]ビットをBUFに変更した**次のフレーム**からインターバルのカウンタを開始します。

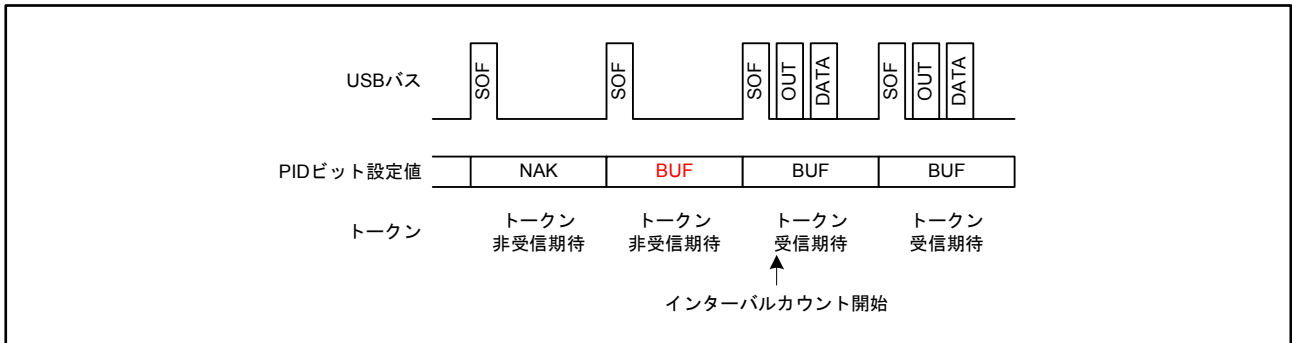


図31.13 IITV=0の場合のフレームとトークン受信期待有無の関係

**【正】**

- IITV = 0 の場合  
選択パイプのPID[1:0]ビットをBUFに変更した**時点で**インターバルのカウンタを開始します。

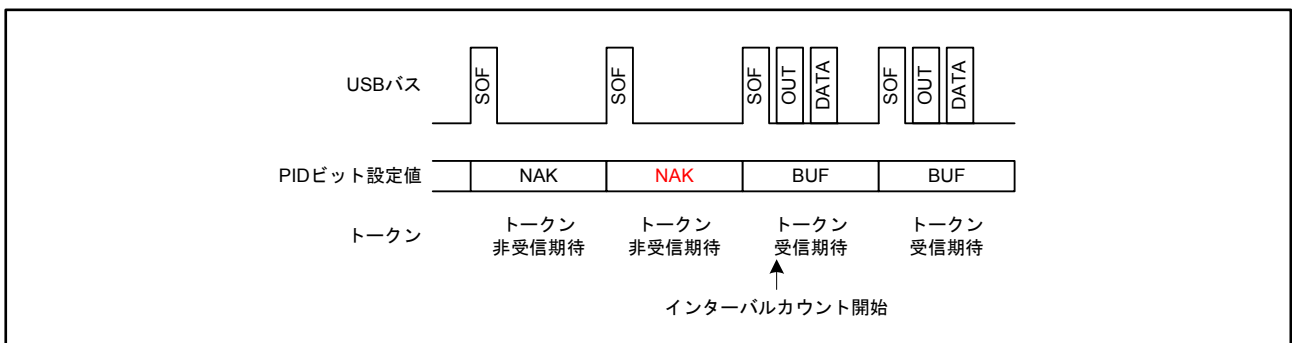


図31.13 IITV = 0 の場合のフレームとトークン受信期待有無の関係

## •Page 1076 of 1725

31.3.10 「SOF補間機能」の説明文を以下のとおり訂正いたします。

**【誤】**

SOFパケットの破損または欠落のために、1ms間隔でSOFパケットを受信できなかった場合に、USBはSOFを補間します。SOF補間動作の開始はSYSCFG.USBEビットが“1”、SYSCFG.SCKEビットが“1”かつSOFパケット受信となります。また、下記の条件で補間機能が初期化されます。

- パワーオンリセット
- USBバスリセット
- サスペンド検出

**【正】**

SOFパケットの破損または欠落のために、1ms間隔でSOFパケットを受信できなかった場合に、USBはSOFを補完します。SOF補完動作の開始はSYSCFG.USBEビットが“1”、SYSCFG.SCKEビットが“1”かつSOFパケット受信となります。また、下記の条件で補完機能が初期化されます。

- MCUのリセット
- USBバスリセット
- サスペンド検出

以上