

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲三丁目 2 番 24 号

豊洲フォレシア

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-78K-A010A/J	Rev.	第1版
題名	誤記訂正通知 78K0R/Lx3 ユーザーズマニュアル ハードウェア編 Rev.5.01 の 記載変更		情報分類	技術情報	
適用製品	78K0R/Lx3 グループ	対象ロット等	関連資料	78K0R/Lx3 ユーザーズマニュアル ハードウェア編(R01UH0004JJ0501)	
		全ロット			

上記適用製品の ユーザーズマニュアル ハードウェア編において、下記訂正がございます。

今回通知する訂正内容

訂正箇所	該当ページ	内容
16. 2 LCDコントローラ／ドライバの構成 図16－1 LCDコントローラ／ドライバのブロック図	p.665	誤記訂正
16. 3 LCDコントローラ／ドライバを制御するレジスタ 図16－4 LCDクロック制御レジスタ(LCDC0)のフォーマット	p.668	誤記訂正

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所			本通知での 該当ページ
	ドキュメントNo.	和文	R01UH0004JJ0501	
1	16. 2 LCDコントローラ／ドライバの構成 図16－1 LCDコントローラ／ドライバのブロック図		p.665	p.3
2	16. 3 LCDコントローラ／ドライバを制御するレジスタ 図16－4 LCDクロック制御レジスタ(LCDC0)のフォーマット		p.668	p.4

誤記訂正の該当箇所は、誤)太字下線、正)グレー・ハッチングで記載します。

発行文書履歴

K0R/Lx3 ユーザーズマニュアル Rev.5.01 誤記訂正通知 発行文書履歴

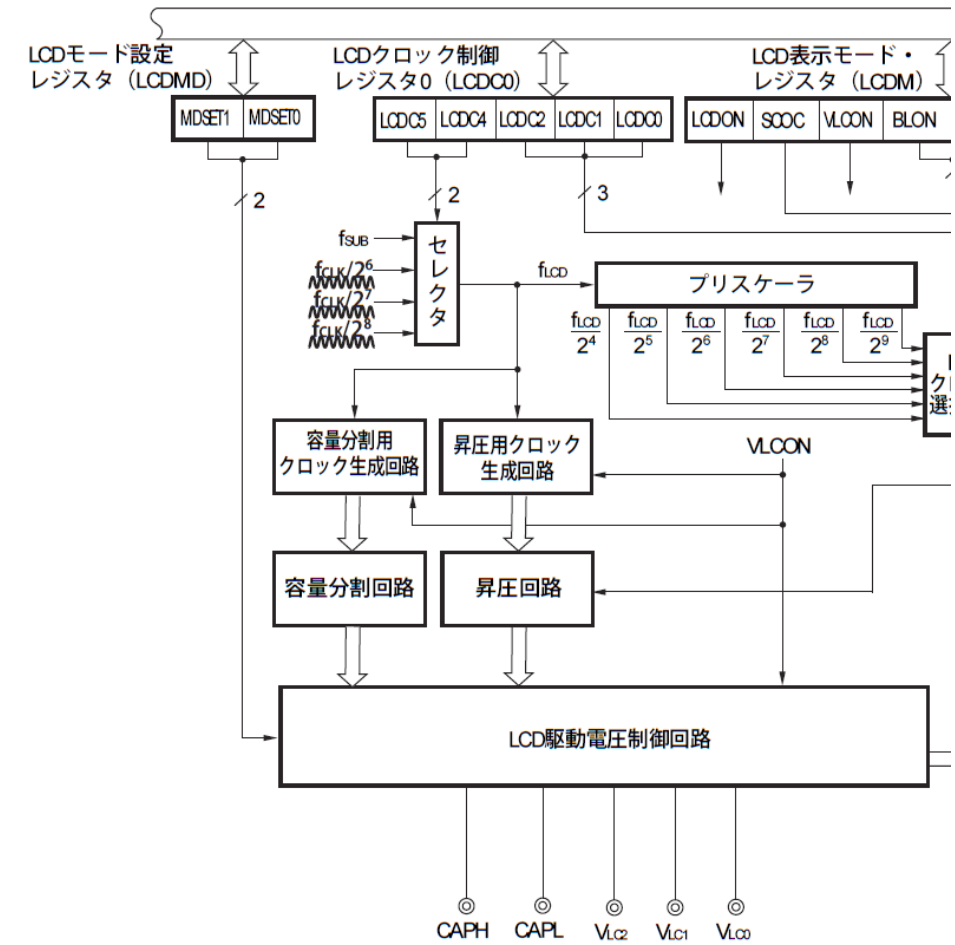
文書番号	発行日	記事
TN-78K-A010A/J	2017 年 1 月 31 日	初版発行 訂正一覧の No.1 ,No.2 の誤記訂正(本通知です。)

1. 16.2 LCD コントローラ／ドライバの構成

図 16-1 LCD コントローラ／ドライバのブロック図 (p.665)

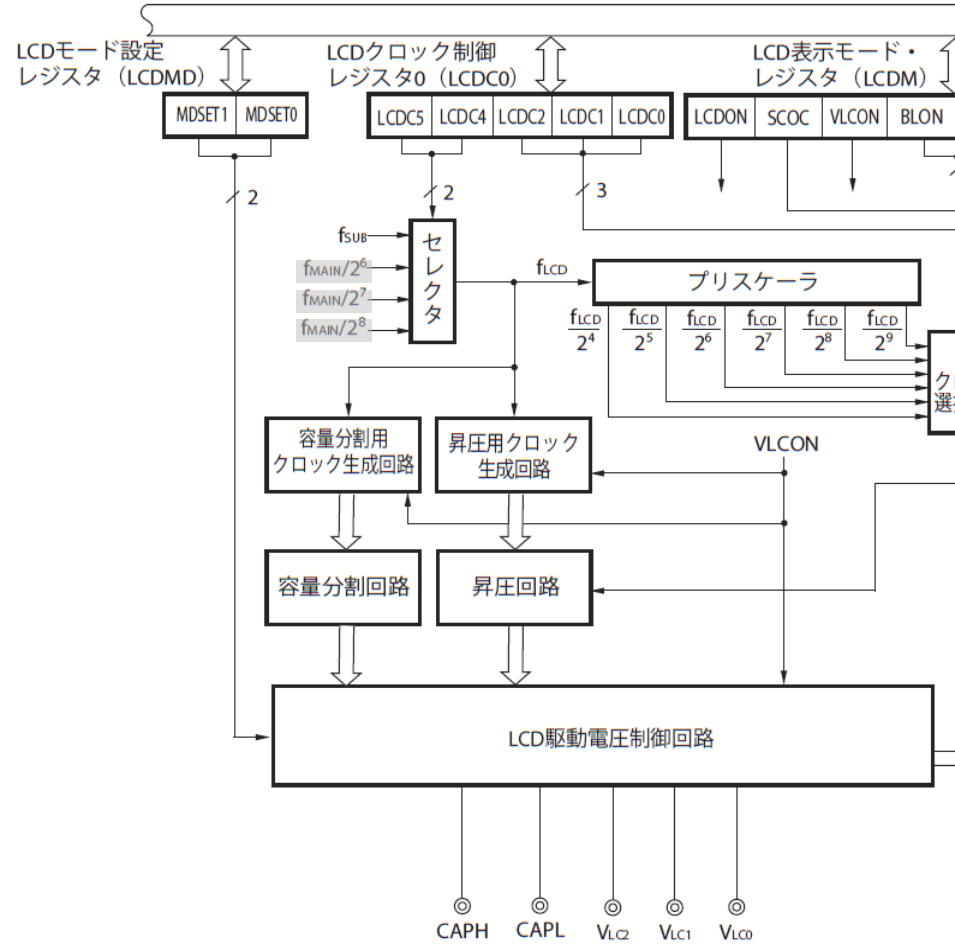
誤)

図 16-1 LCD コントローラ／ドライバのブロック図(一部抜粋)



正)

図 16-1 LCD コントローラ／ドライバのブロック図(一部抜粋)



2. 16.3 LCD コントローラ／ドライバを制御するレジスタ

図 16－4 LCD クロック制御レジスタ(LCDC0)のフォーマット (p.668)

誤)

図16－4 LCDクロック制御レジスタ (LCDC0) のフォーマット

アドレス：FFF42 H リセット時：00H R/W

略号	7	6	5	4	3	2	1	0
LCDC0	0	0	LCDC05	LCDC04	0	LCDC02	LCDC01	LCDC00

LCDC05	LCDC04	LCDソース・クロック (f _{lcd}) の選択
0	0	f _{SUB}
0	1	f _{CLK} /2 ⁶
1	0	f _{CLK} /2 ⁷
1	1	f _{CLK} /2 ⁸

LCDC02	LCDC01	LCDC00	LCDクロック (LCDCL) の選択
0	0	0	f _{lcd} /2 ⁴
0	0	1	f _{lcd} /2 ⁵
0	1	0	f _{lcd} /2 ⁶
0	1	1	f _{lcd} /2 ⁷
1	0	0	f _{lcd} /2 ⁸
1	0	1	f _{lcd} /2 ⁹
上記以外			設定禁止

- 注意1. ビット3, 6, 7には、必ず0を設定してください。
2. 内部昇圧方式に設定した場合、LCDクロック (LCDCL) は、512 Hz以下に設定してください。

備考 f_{CLK} : CPU／周辺ハードウェア・クロック周波数
f_{SUB} : サブシステム・クロック周波数

正)

図16－4 LCDクロック制御レジスタ (LCDC0) のフォーマット

アドレス：FFF42 H リセット時：00H R/W

略号	7	6	5	4	3	2	1	0
LCDC0	0	0	LCDC05	LCDC04	0	LCDC02	LCDC01	LCDC00

LCDC05	LCDC04	LCDソース・クロック (f _{lcd}) の選択
0	0	f _{SUB}
0	1	f _{MAIN} /2 ⁶
1	0	f _{MAIN} /2 ⁷
1	1	f _{MAIN} /2 ⁸

LCDC02	LCDC01	LCDC00	LCDクロック (LCDCL) の選択
0	0	0	f _{lcd} /2 ⁴
0	0	1	f _{lcd} /2 ⁵
0	1	0	f _{lcd} /2 ⁶
0	1	1	f _{lcd} /2 ⁷
1	0	0	f _{lcd} /2 ⁸
1	0	1	f _{lcd} /2 ⁹
上記以外			設定禁止

- 注意1. ビット3, 6, 7には、必ず0を設定してください。
2. 内部昇圧方式に設定した場合、LCDクロック (LCDCL) は、512 Hz以下に設定してください。

備考 f_{MAIN} : メイン・システム・クロック周波数
f_{SUB} : サブシステム・クロック周波数