

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ

問合せ窓口 <http://japan.renesas.com/inquiry>

E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-SH7-A630A/J	Rev.	第1版
題名	SH7720 ハードウェアマニュアル 汎用ポート端子の誤記訂正について		情報分類	技術情報	
適用製品	SH7720 グループ SH7721 グループ	対象ロット等	関連資料	SH7720 ハードウェアマニュアル Rev.2.00 (RJJ09B0027-0200)	
		全ロット			

SH7720 グループ、SH7721 グループの汎用ポート端子について、下記の誤記訂正がございます。

ご理解、ご了承いただきますよう、お願いいたします。

1. P1-12 表 1.2 ピン配置表

(誤) C14 E17 $\overline{\text{ADTRG}}/\text{PTF0}$ 外部トリガ信号 I/IO VccQ

(正) C14 E17 $\overline{\text{ADTRG}}/\text{PTF0}$ **ADC** 外部トリガ/**汎用ポート** **I/I** VccQ

2. P1-25 表 1.3 SH7720 端子機能

(誤) I/O ポート PTF0 入出力 汎用ポート 7ビットの汎用ポート端子です。

(正) I/O ポート PTF0 **入力** 汎用ポート 7ビットの汎用ポート端子です。

3. P34-2 表 34.1 マルチプレクスー一覧表

(誤) ポート ポート機能 (関連モジュール) その他の機能 (関連モジュール)

E	PTE6 入力 (ポート)	$\overline{\text{AFE_RXIN}}$ 入力 (AFEC) / IIC_SCL 出力 (IIC)
E	PTE5 入力 (ポート)	$\overline{\text{AFE_RDET}}$ 入力 (AFEC) / IIC_SDA 出力 (IIC)
F	PTF0 入出力 (ポート)	$\overline{\text{ADTRG}}$ 入力 (ADC)

(正) ポート ポート機能 (関連モジュール) その他の機能 (関連モジュール)

E	PTE6 入力 (ポート)	$\overline{\text{AFE_RXIN}}$ 入力 (AFEIF) / IIC_SCL 入出力 (IIC)
E	PTE5 入力 (ポート)	$\overline{\text{AFE_RDET}}$ 入力 (AFEIF) / IIC_SDA 入出力 (IIC)
F	PTF0 入力 (ポート)	$\overline{\text{ADTRG}}$ 入力 (ADC)

4. P34-13 34.1.6 ポート F コントロールレジスタ (PF0CR)

(誤) ビット 1,0 PF0MD1,0 PF0 モード 01 : ポート出力

(正) ビット 1,0 PF0MD1,0 PF0 モード 01 : **リザーブ**

5. P35-6 図 35.5 ポート E

- (誤) PTE6 (入出力) / AFE_RXIN (入力) / IIC_SCL (出力)
 PTE5 (入出力) / AFE_RDET (入力) / IIC_SDA (出力)
 (正) PTE6 (入力) / AFE_RXIN (入力) / IIC_SCL (入出力)
 PTE5 (入力) / AFE_RDET (入力) / IIC_SDA (入出力)

6. P35-7 表 35.5 ポート E データレジスタ (PEDR) の読み出し/書き込み動作

(誤) (n=5,6)

PEnMD1,0	端子状態	読み出しの場合	書き込みの場合
0,0	その他の機能	PEDR の値	PEDR に書き込めるが、端子の状態に影響しない
0,1	出力	PEDR の値	書き込み値が端子から出力される
1,0	入力(プルアップ MOS オン)	端子の状態	PEDR に書き込めるが、端子の状態に影響しない
1,1	入力(プルアップ MOS オフ)	端子の状態	PEDR に書き込めるが、端子の状態に影響しない

(正) (n=5,6)

PEnMD1,0	端子状態	読み出しの場合	書き込みの場合
0,-	その他の機能	PEDR の値	PEDR に書き込めるが、端子の状態に影響しない
1,-	入力(プルアップ MOS オフ)	端子の状態	PEDR に書き込めるが、端子の状態に影響しない

7. P35-8 図 35.6 ポート F

- (誤) PTF0 (入出力) / ADTRG (入力)
 (正) PTF0 (入力) / ADTRG (入力)

8. P35-9 表 35.6 ポート F データレジスタ (PFDR) の読み出し/書き込み動作

PF0MD1,0	端子状態	読み出しの場合	書き込みの場合
(誤) 0,1	出力	-	リザーブ
(正) 0,1	リザーブ	-	-

9. 付録-2 表 A.1 SH7720 端子状態表

(誤)

分類		端子名	パワー オン リセット	マニュアル リセット	ソフト ウェア スタンバイ	ハード ウェア スタンバイ	バス解放	I/O	未使用端子 の処理
PLBG0 256GA-A	PLBG0 256KA-A								
C14	E17	ADTRG/PTF0	V	I/P	Z/K	Z/Z	I/P	I/O	オープン

(正)

分類		端子名	パワー オン リセット	マニュアル リセット	ソフト ウェア スタンバイ	ハード ウェア スタンバイ	バス解放	I/O	未使用端子 の処理
PLBG0 256GA-A	PLBG0 256KA-A								
C14	E17	ADTRG/PTF0	V	I/P	Z/K	Z/Z	I/P	I/I	オープン

以上