

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## MAEC TECHNICAL NEWS

No.M16C-94-0302

## M16C/62 グループ、M16C/6H グループ、M16C/30L グループ

DMA0 の DMA 要求要因に  $\overline{\text{INT0}}$  端子の両エッジを選択するときの注意事項

分 類	ドキュメント正誤表 注意事項 ノウハウ その他	対 象	M16C/62 グループ M16C/6H グループ M16C/30L グループ
--------	----------------------------------	--------	---

## 1 . 注意事項

対象品種一覧(3項の表2を参照)に示す品種では、DM0SLレジスタのDSEL3~DSEL0ビットを"0110<sub>2</sub>"にし、かつDMSビットを"1"(DMA要求要因を、 $\overline{\text{INT0}}$ 端子の両エッジ)にする場合、IFSRレジスタのIFSR0ビットを"1"(両エッジ)にしてください。この場合、IFSR0ビットを"1"(両エッジ)にするため、INT0の割り込みも両エッジで発生することになるので、注意してください。

## 2 . 現象の説明

DM0SLレジスタのDSEL3~DSEL0ビットを"0110<sub>2</sub>"にし、かつDMSビットを"1"(DMA要求要因を、 $\overline{\text{INT0}}$ 端子の両エッジ)にする場合、IFSRレジスタのIFSR0ビットを"0"(片エッジ)にしていると、立ち下がリエッジでDMA転送されます。表1にDM0SLレジスタのDSEL3~DSEL0ビットとDMA0転送トリガとの関係を示します。

DMA1で $\overline{\text{INT1}}$ 端子の両エッジを選択した場合は、IFSRレジスタのIFSR1ビットの値にかかわらず、両エッジでDMA転送されます。(DMA1では、本現象は発生しません。)

表 1. DM0SL レジスタの DSEL3~DSEL0 ビットと DMA0 転送トリガとの関係

DM0SL		IFSR	INT0IC	DMA0 転送トリガ
DSEL3-DSEL0	DMS	IFSR0	POL	
0000 <sub>2</sub>	0	0	0	$\overline{\text{INT0}}$ 端子の立ち下がりエッジ
0000 <sub>2</sub>	0	0	1	$\overline{\text{INT0}}$ 端子の立ち下がりエッジ
0000 <sub>2</sub>	0	1	0	$\overline{\text{INT0}}$ 端子の立ち下がりエッジ
<b>0110<sub>2</sub></b>	<b>1</b>	<b>0</b>	<b>0</b>	<b><u><math>\overline{\text{INT0}}</math> 端子の立ち下がりエッジ</u></b>
<b>0110<sub>2</sub></b>	<b>1</b>	<b>0</b>	<b>1</b>	<b><u><math>\overline{\text{INT0}}</math> 端子の立ち下がりエッジ</u></b>
0110 <sub>2</sub>	1	1	0	$\overline{\text{INT0}}$ 端子の両エッジ

### 3 . 対象品種

表 2 に対象品種一覧を示します。

表 2.対象品種一覧

	対象品種
M16C/62A グループ	M30620FCAFP/GP、M30621FCAGP
M16C/62M グループ	M30620FCMFP/GP、M30621FCMGP
M16C/62N グループ	全品種(M3062GF8NFP/GP を含む)
M16C/6H グループ	M306H2FCFP
M16C/30L グループ	全品種