カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (http://www.renesas.com)

2010 年 4 月 1 日 ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社(http://www.renesas.com)

【問い合わせ先】http://japan.renesas.com/inquiry



発行日: 2009年10月30日

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル 株式会社 ルネサス テクノロジ

問合せ窓口 http://japan.renesas.com/inquiry

E-mail: csc@renesas.com

No 10 製品分類		MPU & MCU	発行番号	TN-SH7-A747A/J		Rev.	第1版
題名	SH721	6 グループハードウェアマニュアル誤記訂〕	情報分類	技術情報			
適			対象ロット等		・SH7216 グループハードウェア		
用製品	· SH	7216 グループ 、 SH7214 グループ	全ロット	関連資料	7 - 7 H. (DI 100P0578		

上記適用製品のハードウェアマニュアルにおいて、誤記がございましたので、訂正のご連絡を致します。 詳細は、以下をご参照ください。

「20章 A/D 変換機(ADC)」 P20-10、「20.3.5 A/D バイパスコントロールレジスタ(ADBYPSCR_0, ADBYPSCR_1)」の説明を以下のように修正します。

【修正前】

グループ A(GrA)は各チャネル専用のサンプル&ホールド回路を用いた A/D 変換を行うか、グループ A 以外のチャネルと同様にインピーダンス変換回路を用いた A/D 変換を行うかを選択することが可能です。

ADBYPSCR_0 レジスタの SH ビットを 0 に設定することでインピーダンス変換回路が選ばれます。また、SH ビットを 1 に設定することで各チャネル専用のサンプル&ホールド回路が選ばれます。インピーダンス変改回路が選択されている場合、A/D 変換時間には各チャネル専用のサンプル&ホールド回路でのサンプリング時間を含みません。、詳細は「20.4 動作説明」を参照してください。

本レジスタの SH ビット機能は A/D 変換機_0 のみの機能です。A/D 変換機_1 は SH ビットが 0 の状態と同じになります。

ビット	ビット名	初期値	R/W	説明
0	SH	0	R/W	各チャネルの専用サンプル&ホールド回路選択ビット(ADBYPCSR_0 のみ) 0:インピーダンス変換回路を選択 1:サンプル&ホールド回路を選択 ADBYPCSR_1 のビット 0 はリザーブビットです。書き込むときは 0 を選択してください。

【修正後】

グループ A(GrA)は各チャネル専用のサンプル&ホールド回路を用いた A/D 変換と、用いない A/D 変換を行うかを選択することが可能です。

ADBYPSCR_0 レジスタの SH ビットを 1 に設定することで各チャネル専用のサンプル&ホールド回路が選ばれます。サンプル&ホールド回路を用いない場合、A/D 変換時間には各チャネル専用のサンプル&ホールド回路でのサンプリング時間を含みません。、詳細は「20.4 動作説明」を参照してください。

本レジスタの SH ビット機能は A/D 変換機 0 のみの機能です。A/D 変換機_1 は SH ビットが 0 の状態と同じになります。

RENESAS TECHNICAL UPDATE TN-SH7-A747A/J

ビット	ビット名	初期値	R/W	説明
0	SH	0	R/W	各チャネルの専用サンプル&ホールド回路選択ビット(ADBYPCSR_0 のみ)
				0: サンプル&ホールド回路を非選択
				1:サンプル&ホールド回路を選択
				ADBYPCSR_1 のビット 0 はリザーブビットです。書き込むときは 0 を選択してく
				ださい。

「2 4章 USB ファンクションモジュール(USB)」 P24-45、「24.3.54 USB エンドポイント情報レジスタ(USBEPIR)」の USBEPIR01 の説明を以下のように修正します。

【変更前】

ビット	ビット名	初期値	R/W	説明
7, 6	D7 ~ D6		W	エンドポイントが属する Alternate 番号 【設定可能範囲】 O or 1

【変更後】

ビット	ビット名	初期値	R/W	説明
7, 6	D7 ~ D6		W	エンドポイントが属する Alternate 番号は
				0 固定にしてください

「2 7章 フラッシュメモリ(ROM)」 P27-17、「27.3.9 フラッシュ P/E モードエントリレジスタ(FENTRYR)」に以下の説明を追記します。

【変更後】

FENTRYR をアクセスして、FCU のモードを遷移させるときには、FENTRYR を書き込んだ後、リードを行い、レジスタが設定値になっていることを確認後、ROMの書込み/消去/リードの各動作を行ってください。

「27章 フラッシュメモリ(ROM)」 P27-62 に「(2) 内蔵 RAM へのジャンプ」を追加します。

【変更後】

フラッシュメモリ(ROM)への書き込み / 消去を行う場合、フラッシュメモリ(ROM)に対する命令フェッチを実行させないため、フラッシュメモリ(ROM)以外の領域に移る必要があります。必要な命令コードを内蔵 RAM にコピーして内蔵 RAM へジャンプしてください。

発行日: 2009年10月30日

発行日: 2009年10月30日

「27章 フラッシュメモリ(ROM)」 P27-87、「27.10.2 その他のご注意」に以下の項目を追加します。

【変更後】

(8) 書き込み/消去中の割り込みベクタの配置

書き込み/消去中に割り込みが発生するとフラッシュメモリ(ROM)からのベクタフェッチが発生する場合があります。そのため、割り込みベクタテーブルや割り込み処理ルーチンはフラッシュメモリ(ROM)以外に準備してください。

(9) 書き込み/消去中の禁止事項

書き込み/消去中はフラッシュメモリ (ROM) 内に高電圧が印加されています。本LSIの破壊を防ぐため、以下の動作は行わないでください。

- ・ 電源を切断すること
- ・ ソフトウェアスタンバイモードへ遷移させること

「28章 データフラッシュ(FLD)」 P28-1、「28.1 特徴」の説明を以下のように修正します。

【変更前】

FLD には、同一アドレス空間に配置される 2 種類のメモリ空間(以下メモリマットと呼びます)があり、制御レジスタを使用したバンク切り替えでマットを切り替えることができます。

【変更後】

削除

「2 8章 データフラッシュ(FLD)」 P28-15、「28.3.6 フラッシュ P/E モードエントリレジスタ(FENTRYR)」に以下の説明を追記します。

【変更後】

FENTRYR をアクセスして、FCU のモードを遷移させるときには、FENTRYR を書き込んだ後、リードを行い、レジスタが設定値になっていることを確認後、FLD の書込み/消去/リードの各動作を行ってください。

RENESAS TECHNICAL UPDATE TN-SH7-A747A/J	発行日: 2009 年 10 月30 日
「28章 データフラッシュ(FLD)」 P28-37、「28.8 使用上の注意事項」の説明を以下の。	ように追記します。
【変更後】	
(8) 読み出しプログラムについて	
FLD を読み出すプログラムは、内蔵 RAM もしくは内蔵 ROM 上にて実行してください。	
(9)書き込み/消去中の禁止事項	
書き込み/消去中はデータフラッシュ(FLD)内に高電圧が印加されています。本LSIの	破壊を防ぐため、以下の動作は行わな
いでください。	
・電源を切断すること	
・ ソフトウェアスタンバイモードへ遷移させること	