

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事事業の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

# SuperH™ファミリ用 E10A-USB エミュレータ ユーザズマニュアル 別冊 SH4A\_custom\_SoC ご使用時の補足説明

ルネサスマイクロコンピュータ開発環境システム  
SuperH™ファミリ

E10A-USB for SH-4A\_custom\_SoC HS0778KCU01HJ



### 安全設計に関するお願い

1. 弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

### 本資料ご利用に際しての留意事項

1. 本資料は、お客様が用途に応じた適切なルネサス テクノロジー製品をご購入いただくための参考資料であり、本資料中に記載の技術情報についてルネサス テクノロジーが所有する知的財産権その他の権利の実施、使用を許諾するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、ルネサス テクノロジーは責任を負いません。
3. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、ルネサス テクノロジーは、予告なしに、本資料に記載した製品または仕様を変更することがあります。ルネサス テクノロジー半導体製品のご購入に当たりますは、事前にルネサス テクノロジー、ルネサス販売または特約店へ最新の情報を確認頂きますとともに、ルネサス テクノロジーホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
4. 本資料に記載した情報は、正確を期すため、慎重に制作したものです。万一本資料の記述誤りに起因する損害がお客様に生じた場合には、ルネサス テクノロジーはその責任を負いません。
5. 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。ルネサス テクノロジーは、適用可否に対する責任を負いません。
6. 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、ルネサス テクノロジー、ルネサス販売または特約店へご照会ください。
7. 本資料の転載、複製については、文書によるルネサス テクノロジーの事前の承諾が必要です。
8. 本資料に関し詳細についてのお問い合わせ、その他お気付きの点がございましたらルネサス テクノロジー、ルネサス販売または特約店までご照会ください。



---

# 目次

---

1.	エミュレータとユーザシステムとの接続について	1
1.1	E10A-USB エミュレータの構成	1
1.2	E10A-USB エミュレータとユーザシステムの接続	3
1.3	ユーザシステム上に実装する H-UDI ポートコネクタ	3
1.4	H-UDI ポートコネクタのピン配置	3
1.5	H-UDI ポートコネクタとチップ間の推奨接続例	3
2.	SH-4A_custom_SoC ご使用時のソフトウェア仕様	5
2.1	E10A-USB エミュレータと SH-4A_custom_SoC の相違点	5
2.2	SH-4A_custom_SoC ご使用時のエミュレータ特有機能	9
2.2.1	Event Condition 機能	9
2.2.2	トレース機能	14
2.2.3	JTAG (H-UDI) クロック (TCK) 使用時の注意事項	21
2.2.4	[Breakpoint]ダイアログボックス設定時の注意事項	21
2.2.5	[Event Condition]ダイアログボックス、BREAKCONDITION_SET コマンド 設定時の注意事項	22
2.2.6	UBC_MODE コマンド設定時の注意事項	22
2.2.7	PPC_MODE コマンド設定時の注意事項	22
2.2.8	パフォーマンス測定機能	23





---

## 1. エミュレータとユーザシステムとの接続について





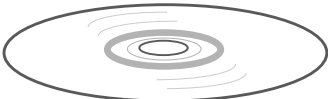
---

### 1.1 E10A-USB エミュレータの構成

E10A-USB エミュレータは、SH-4A\_custom\_SoC をサポートしています。  
表 1.1 に、E10A-USB エミュレータの構成を示します。

## 1. エミュレータとユーザシステムとの接続について

表 1.1 E10A-USB エミュレータの構成品

分類	品名	構成品外観	数量	備考
ハードウェア	エミュレータ本体		1	HS0005KCU01H 縦：65.0 mm、横：97.0 mm、 高さ：20.0 mm、質量：72.9 g または HS0005KCU02H 縦：65.0 mm、横：97.0 mm、 高さ：20.0 mm、質量：73.7 g
	ユーザインタフェースケーブル		1	14 ピンタイプ 長さ：20 cm、質量：33.1 g
	ユーザインタフェースケーブル		1	36 ピンタイプ 長さ：20 cm、質量：49.2 g (製品型名：HS0005KCU02H のみ)
	USB ケーブル		1	長さ：150 cm、質量：50.6 g
ソフトウェア	E10A-USB エミュレータ セットアップ プログラム、  SuperH™ファミリ用 E10A-USB エミュレータ ユーザズマニュアル、  別冊 SH-4A_custom_SoC ご使用時の補足説明 <sup>【注】</sup> 、  HS0005KCU01H , HS0005KCU02H テスト プログラムマニュアル		1	HS0005KCU01SR  HS0005KCU01HJ HS0005KCU01HE  HS0778KCU01HJ HS0778KCU01HE  HS0005TM01HJ HS0005TM01HE  (CD-R で提供)

【注】 その他 E10A-USB でサポートしている MPU の個別マニュアルが収録されています。  
対象 MPU を確認の上対象となる個別マニュアルをご参照ください。

## 1.2 E10A-USB エミュレータとユーザシステムの接続

E10A-USB エミュレータを接続するためには、ユーザシステム上に、ユーザ I/F ケーブルを接続するための H-UDI ポートコネクタを実装する必要があります。ユーザシステム設計の際、下記に示す H-UDI ポートコネクタとチップ間の推奨接続例を参考にしてください。

また、ユーザシステム設計の際には、E10A-USB ユーザーズマニュアルおよび関連するデバイスのハードウェアマニュアルを必ずよくお読みになってください。

## 1.3 ユーザシステム上に実装する H-UDI ポートコネクタ

E10A-USB エミュレータが推奨する H-UDI ポートコネクタを表 1.2 に示します。

表 1.2 推奨コネクタ

	型名	メーカ	仕様
14 ピンコネクタ	7614 - 6002	住友スリーエム株式会社	14 ピンストレートタイプ

### 【留意事項】

H-UDI ポートコネクタ実装時、14 ピンコネクタ使用時は、周囲 3 mm 四方に他の部品を実装しないでください。

## 1.4 H-UDI ポートコネクタのピン配置

H-UDI ポートコネクタの 14 ピンタイプのピン配置は、営業経由でルネサス テクノロジまでお問い合わせください。

## 1.5 H-UDI ポートコネクタとチップ間の推奨接続例

E10A-USB エミュレータ使用時の H-UDI ポートコネクタ(14 ピンタイプ)とチップ間の推奨接続例は営業経由でルネサス テクノロジまでお問い合わせください。

## 1. エミュレータとユーザシステムとの接続について

---

---

## 2. SH-4A\_custom\_SoC ご使用時のソフトウェア仕様

---

### 2.1 E10A-USB エミュレータと SH-4A\_custom\_SoC の相違点

- (1) E10A-USBエミュレータは、システム起動時に汎用レジスタやコントロールレジスタの一部を初期化していますので注意してください(表2.1)。なお、E10A-USBエミュレータを接続していない時のデバイスの初期値は不定です。  
ワークスペースから起動する場合は、セッションで保存されている値が入力されます。

表 2.1 E10A-USB エミュレータでのレジスタ初期値

状態	レジスタ名	E10A-USB エミュレータ
E10A-USB エミュレータ 起動時	R0 ~ R14	H'00000000
	R15(SP)	H'A0000000
	R0_BANK ~ R7_BANK	H'00000000
	PC	H'A0000000
	SR	H'700000F0
	GBR	H'00000000
	VBR	H'00000000
	MACH	H'00000000
	MACL	H'00000000
	PR	H'00000000
	DBR	H'00000000
	SGR	H'00000000
	SPC	H'00000000
	SSR	H'000000F0
	FPUL	H'00000000
	FPSCR	H'00040001
	FR0 ~ FR15	H'00000000
	XF0 ~ XF15	H'00000000

- (2) H-UDIはE10A-USBエミュレータで使用しているので、アクセスしないでください。

- (3) 低消費電力状態 (スリープ、DDR-SDRAM電源バックアップ)  
SH-4A\_custom\_SoCには、低消費電力状態としてスリープ状態、DDR-SDRAM電源バックアップ状態があります。スリープ状態は、SLEEP命令の実行により状態を切り替えます。E10A-USBエミュレータ使用時は、スリープ状態は通常の解除要因の他に、[Stop]ボタンによっても状態が解除され、ブレイクします。DDR-SDRAM電源バックアップはサポートしていません。

### 【留意事項】

スリープ状態中に、メモリ参照や変更をしないでください。

- (4) リセット信号  
デバイスのリセット信号は、GOボタンおよびSTEP系ボタンをクリックすることによるエミュレーションで有効です。したがって、E10A-USBエミュレータのコマンド待ち状態では、リセット信号はデバイスに入力されません。

### 【留意事項】

リセット、バス解放要求信号がアクティブのまま、およびWAIT制御信号がアクティブのままユーザプログラムをブレイクしないでください。TIMEOUTエラーが発生します。また、ブレイク中にWAIT制御信号がアクティブ、またはバス解放要求信号がアクティブ固定状態になると、メモリアクセス時にTIMEOUTエラーが発生します。

- (5) ダイレクトメモリアクセスコントローラ(DMAC)  
DMACはE10A-USBエミュレータ使用時でも機能しています。転送要求が発生すると、DMA転送を実行します。
- (6) ユーザプログラム実行中のメモリアクセス  
ユーザプログラム実行中にメモリウィンドウ等からメモリアクセスした場合、E10A-USBエミュレータ内部でユーザプログラムの実行を一旦停止してメモリアクセスし、その後ユーザプログラムを再実行しています。したがって、ユーザプログラムのリアルタイム性はありません。

参考値として、以下の環境でのユーザプログラムの停止時間を示します。

環境

ホストPC	: Pentium®	800MHz
JTAGクロック	: TCKクロック	20MHz

コマンドラインウィンドウから1バイトメモリアクセスを行った場合、停止時間は約40 msとなります。

参考値のため、ご使用のデバイスにより異なります。

- (7) ユーザプログラムブレイク中のメモリアクセス  
E10A-USBエミュレータは、フラッシュメモリ領域に対してダウンロードすることができません。( SuperH™ファミリ用 E10A-USB エミュレータユーザーズマニュアル 「6.22章 フラッシュメモリへのダウンロード機能」参照)  
しかし他のメモライト操作はRAM領域に対してのみ可能です。したがって、メモライト、BREAKPOINT等の設定はRAM領域のみに行ってください。
- (8) ユーザプログラムブレイク中のキャッシュ操作  
キャッシュイネーブルの場合、E10A-USBエミュレータは以下の方法でメモリアクセスしています。  
メモライト時：キャッシュに書き込み、外部ヘシングルライトを発行します。LRUの更新は行いません。  
メモリード時：キャッシュから読み出しを行います。LRUの更新は行いません。  
したがって、ユーザプログラムブレイク中にメモリードやライト操作を行っても、キャッシュの状態は変化しません。  
  
ブレイクポイント設定時：命令キャッシュを無効にします。
- (9) UBCについて  
[Configuration]ダイアログボックスの[UBC mode]リストボックスで[User]を設定すると、UBCをユーザプログラムで使用することができます。  
また、[Configuration]ダイアログボックスの[UBC mode]リストボックスで[EML]と設定している場合は、E10A-USBエミュレータでUBCを使用していますので、ユーザプログラムで使用しないでください。
- (10) ブレイク中のメモリアクセスについて  
MMUが有効でブレイク中にメモリアクセスによりTLBエラーが発生した場合は、TLB例外抑止するか、ユーザ例外ハンドラにジャンプするかを選択することができます。[Configuration]ダイアログボックスの[TLB Mode]で選択を行います。[TLB miss exception is enable]を選択している場合、TLB例外ハンドラが正しく動作しないと「Communication Timeoutエラー」が発生します。  
[TLB miss exception is disable]を選択している場合、TLB例外が発生してもTLB例外ハンドラにジャンプしません。したがって、TLB例外ハンドラが正しく動作しない場合にも「Communication Timeoutエラー」は発生しませんが、メモリ内容が正しく表示されない場合があります。
- (11) セッションロードについて  
[Configuration]ダイアログボックスの[JTAG clock]の情報は、セッションロードで回復されません。このため、TCKの値は、5MHzになります。

## 2. SH-4A\_custom\_SoC ご使用時のソフトウェア仕様

---

### (12) [IO]ウィンドウ

- 表示と変更

ユーザブレイクコントローラ ( User Break Controller ) は、E10A-USBエミュレータが使用するため、値の変更は行わないでください。

ウォッチドッグタイマ ( Watchdog Timer ) の各レジスタは、読み出し / 書き込みの2つを用意しています。

表 2.2 ウォッチドッグタイマのレジスタ

レジスタ名	用途	レジスタ
WTCSR (W)	書き込み用	ウォッチドッグタイマコントロール / ステータスレジスタ
WTCNT (W)	書き込み用	ウォッチドッグタイマカウンタ
WTCSR (R)	読み出し用	ウォッチドッグタイマコントロール / ステータスレジスタ
WTCNT (R)	読み出し用	ウォッチドッグタイマカウンタ

ウォッチドッグタイマは、ユーザプログラムの実行時以外は動作しません。周波数変更レジスタの値は、[IO]ウィンドウや[Memory]ウィンドウから変更せず、必ずユーザプログラム内で変更してください。

E10A-USBエミュレータでは[IO]ウィンドウから内蔵I/Oレジスタにアクセスできます。SH-4A\_custom\_SoCご使用時は、I/Oレジスタファイルにはすべてのモジュールは記載されていません。必要に応じてデバイスマニュアルの記載にしたがい修正してご使用ください。I/Oレジスタは、I/Oレジスタファイルのフォーマットにしたがい、カスタマイズすることが可能です。なお、E10A-USBエミュレータでは、ビットフィールド機能についてはサポートしていませんので、ご了承ください。

- ベリファイ

[IO]ウィンドウにおいては、入力値のベリファイ機能は無効です。

### (13) 不当命令

不当命令をSTEP実行すると、次のプログラムカウンタに進みません。



## 2.2 SH-4A\_custom\_SoC ご使用時のエミュレータ特有機能

以下の機能をサポートしていません。

- AUDトレース機能

### 2.2.1 Event Condition 機能

E10A-USB エミュレータは、Ch 1 ~ Ch12 の 12 個の Event 条件設定およびソフトウェアトレースの設定をすることができます。表 2.3 に Event Condition の条件の内容を示します。

表 2.3 Event Condition の条件

項番	Event Condition 条件	説明
1	アドレスバス条件 (Address)	デバイスのアドレスバスまたはプログラムカウンタの値が一致したときにブレイクします。
2	データバス条件 (Data)	デバイスのデータバスの値が一致したときにブレイクします。 バイト、ワード、ロングアクセスのデータサイズを指定できます。
3	バスステート条件 (Bus State)	バスステート条件には、次の 2 つの条件設定があります。 Bus State 条件 : デバイスのデータバス、X バス、Y バスアドレスバスのいずれかの値が一致したときにブレイクまたはトレース取得します。 Read/Write 条件 : 指定したリード/ライト条件と一致したときにブレイクまたはトレース取得します。
4	ウィンドウアドレス条件	指定したメモリ範囲内のデータをアクセスしたときにブレイク、またはトレース取得を行います。
5	システムバス	システムバス上のアドレス、データなどが一致したときにブレイク、またはトレース取得を行います。
6	LDTLB 命令ブレイク条件	デバイスが LDTLB 命令を実行したときにブレイクします。
7	カウント	設定した条件が、指定した回数分成立したときにブレイクします。
8	分岐条件 (Branch trace)	デバイスが設定した条件で分岐したときにブレイク、またはトレース取得を行います。(デフォルトではトレース取得が有効となっています。)
9	ソフトウェアトレース	ソフトウェアトレースを取得するかどうかを選択します。
10	Action	ブレイク、トレース、パフォーマンス開始/終了条件の設定など条件が一致したときの動作を選択します

## 2. SH-4A\_custom\_SoC ご使用時のソフトウェア仕様

表 2.4 に Ch 1 ~ Ch12 および Software trace で設定できる条件の組み合わせについて説明します。

表 2.4 Event Condition の条件設定用のダイアログボックス

ダイアログボックス	機能										
	アドレス バス条件 (Address)	データ バス 条件 (Data)	ASID 条件 (ASID)	バス ステ ート 条件 (Bus State)	ウィンドウ アドレス 条件 (Window address)	シス テム バス	LDTLB 命令 ブレイク	カウン ト 条件 (Count)	分岐 条件 (Branch Trace)	Software Trace	Action
[Event Condition 1] ダイアログボックス		×			×	×	×	×	×	×	(B・P)
[Event Condition 2] ダイアログボックス					×	×	×		×	×	(B・P)
[Event Condition 3] ダイアログボックス		×		×	×	×	×	×	×	×	(B・P)
[Event Condition 4] ダイアログボックス		×		×	×	×	×	×	×	×	(B・P)
[Event Condition 5] ダイアログボックス	×	×				×	×	×	×	×	(B・T・P)
[Event Condition 6] ダイアログボックス	×	×				×	×	×	×	×	(B・T・P)
[Event Condition 7] ダイアログボックス	×	×	×	×	×	×		×	×	×	ブレイク 固定
[Event Condition 8] ダイアログボックス		×	×	×	×		×	×	×	×	(B・T・P)
[Event Condition 9] ダイアログボックス		×	×	×	×		×	×	×	×	(B・T・P)
[Event Condition 10] ダイアログボックス		×			×	×	×	×	×	×	(B・P)
[Event Condition 11] ダイアログボックス					×	×	×		×	×	(B・P)
[Event Condition 12] ダイアログボックス	×	×	×	×	×	×	×	×		×	(B・T・P)
[Software trace] ダイアログボックス	×	×	×	×	×	×	×	×	×		トレース 固定

【注】 は、ダイアログボックスで設定できることを表します。

×は、設定できないことを表します。

Action 項目の

Bは、ブレイク設定ができることを表します。

Tは、トレース設定ができることを表します。

Pは、パフォーマンス開始/終了条件の設定ができることを表します。

## (1) シーケンシャル設定

E10A-USB エミュレータは、Event Condition のシーケンシャル設定をすることができます。

表 2.5 シーケンシャルブレイク条件

	分類	ブレイク条件	説明	
[CPU Sequential Event]ページ	2 Channel Sequential	Ch 2 -> 1	Event Condition 2,1 の順番で条件が成立したときにプログラムを停止します。 Ch2,1 に break 条件が設定されている必要があります。	
		Ch 4 -> 3	Event Condition 4,3 の順番で条件が成立したときにプログラムを停止します。 Ch4,3 に break 条件が設定されている必要があります。	
		Ch 6 -> 5	Event Condition 6,5 の順番で条件が成立したときにプログラムを停止します。 Ch6,5 に break 条件が設定されている必要があります。	
		Ch 11 -> 10	Event Condition 11,10 の順番で条件が成立したときにプログラムを停止します。 Ch11,10 に break 条件が設定されている必要があります。	
	Many Channel Sequential	Ch 3 -> 2 -> 1	Event Condition 3,2,1 の順番で条件が成立したときにプログラムを停止します。 Ch3,2,1 に break 条件が設定されている必要があります。	
		Ch 4 -> 3 -> 2 -> 1	Event Condition 4,3,2,1 の順番で条件が成立したときにプログラムを停止します。 Ch4,3,2,1 に break 条件が設定されている必要があります。	
		Ch 5 -> 4 -> 3 -> 2 -> 1	Event Condition 5,4,3,2,1 の順番で条件が成立したときにプログラムを停止します。 Ch5,4,3,2,1 に break 条件が設定されている必要があります。	
		Ch 6 -> 5 -> 4 -> 3 -> 2 -> 1	Event Condition 6,5,4,3,2,1 の順番で条件が成立したときにプログラムを停止します。 Ch6, 5,4,3,2,1 に break 条件が設定されている必要があります。	
		Ch 10 -> 6 -> 5 -> 4 -> 3 -> 2 -> 1	Event Condition 10,6,5,4,3,2,1 の順番で条件が成立したときにプログラムを停止します。 Ch10,6, 5,4,3,2,1 に break 条件が設定されている必要があります。	
		Ch 11 -> 10 -> 6 -> 5 -> 4 -> 3 -> 2 -> 1	Event Condition 11,10,6,5,4,3,2,1 の順番で条件が成立したときにプログラムを停止します。 Ch11,10,6, 5,4,3,2,1 に break 条件が設定されている必要があります。	
	CPU Extend		[CPU Sequential Extend]ページを展開します。 ここでは任意の組み合わせでシーケンシャル設定を行うことができます。 詳しくは「2.2.1 (2)シーケンシャルブレイクの拡張設定」を参照してください。	
	[System Bus Sequential Event]ページ	System Bus Sequential Event	Ch 9 -> 8	Event Condition 9,8 番で条件が成立したときにプログラムを停止します。 Ch9,8 に break 条件が設定されている必要があります。
			Ch 8 -> 9	Event Condition 8,9 番で条件が成立したときにプログラムを停止します。 Ch8,9 に break 条件が設定されている必要があります。
System Bus Extend			[System Bus Sequential Extend]ページを展開します。 ここでは任意の組み合わせでシーケンシャル設定を行うことができます。 詳しくは「2.2.1 (2)シーケンシャルブレイクの拡張設定」を参照してください。	

(2) シーケンシャルブレイク拡張設定

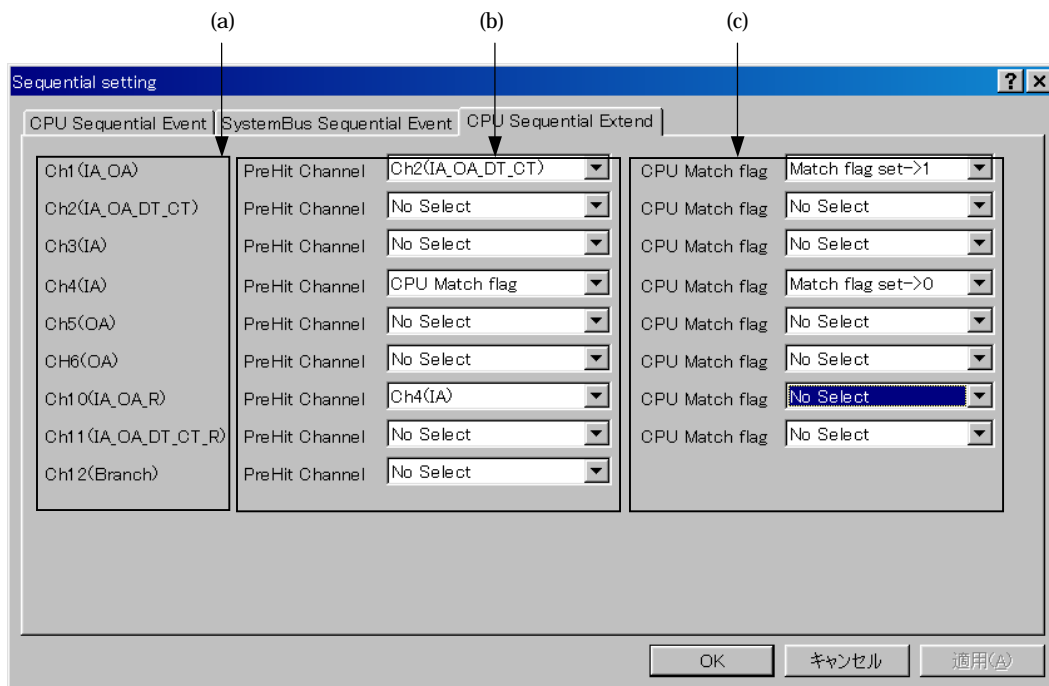


図 2.1 [CPU Sequential Extend]ページ

- (a) 条件を設定するチャンネル名を表します。
- (b) 条件を設定するチャンネルの前に成立させる条件を選択します。  
 チャンネル名を選択した場合は、ここで選択したチャンネルが既に条件成立していることを必要条件とします。  
 CPU Match flagを選択した場合は、CPU Match flagがセットされていることを必要条件とします。  
 ここで選択されたチャンネルでの条件選択ではブレイクは発生しません。
- (c) 条件が成立した場合に、CPU Match flagをセットまたはクリアします。  
 プログラムがブレイクするとCPU Match flagは初期化されます。

各チャンネルのブレイク条件設定は、[Event Condition]ダイアログボックスより設定を行ってください。  
[System Bus Sequential Extend]ページでも同様です。

## (3) シーケンシャルブレーク拡張設定の使用例

製品添付のチュートリアルプログラムを例に説明します。

チュートリアルプログラムについては、「SuperH™ファミリ用 E10A-USB エミュレータユーザーズマニュアル 6章 チュートリアル」を参照してください。

Event Condition 条件を次のように設定します。

## 1. Ch 1

アドレスH'00001068をPrefetch address break after executing条件が成立した時にブレークする。

## 2. Ch 2

アドレスH'00001058をPrefetch address break after executing条件が成立した時にブレークする。

## 3. Ch 4

アドレスH'0000107aをPrefetch address break after executing条件が成立した時にブレークする。

## 4. Ch10

アドレスH'00001086をPrefetch address break after executing条件が成立した時にブレークする。

【注】この時その他のチャンネルは設定しないでください。

## 5. [CPU Sequential Extend]ページを図2.1のように設定します。

次に、プログラムカウンタ、スタックポインタ (PC=H'00000800、R15=H'00010000) を[レジスタ]ウィンドウに設定して、[Go]ボタンをクリックしてください。

正常に実行できない場合は、一旦リセットを発行してから上記手順を実行してください。

Ch 10 の条件まで、プログラムを実行して停止します。

この時 Ch2 -> 1 -> 4 -> 10 の順で条件が成立しています。

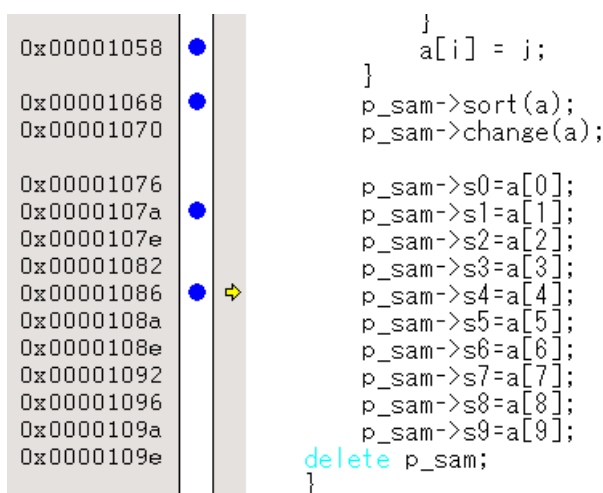


図 2.2 実行停止時の[Source]ウィンドウ (シーケンシャルブレーク)

## 2.2.2 トレース機能

E10A-USB エミュレータには、表 2.6 に示すトレース機能が使用できます。

表 2.6 トレース機能一覧

機能	内蔵トレース	メモリ出力トレース
分岐トレース機能	可 (8 分岐)	可
範囲内メモリアクセストレース機能	可 (8 事象)	可
ソフトウェアトレース機能	可 (8 事象)	可

(1) 分岐トレース機能

分岐元、分岐先アドレスとそのソース、分岐種別、アクセスを行ったバスマスタの種別を表示します。

【設定方法】

[イベントポイント]ウィンドウのCh12(Branch)行をダブルクリックして開く[Branch trace]ダイアログボックスの[Branch trace]ページ[Branch]グループボックス中のチェックボックスにチェックをつけることで取得する分岐条件が設定できます。

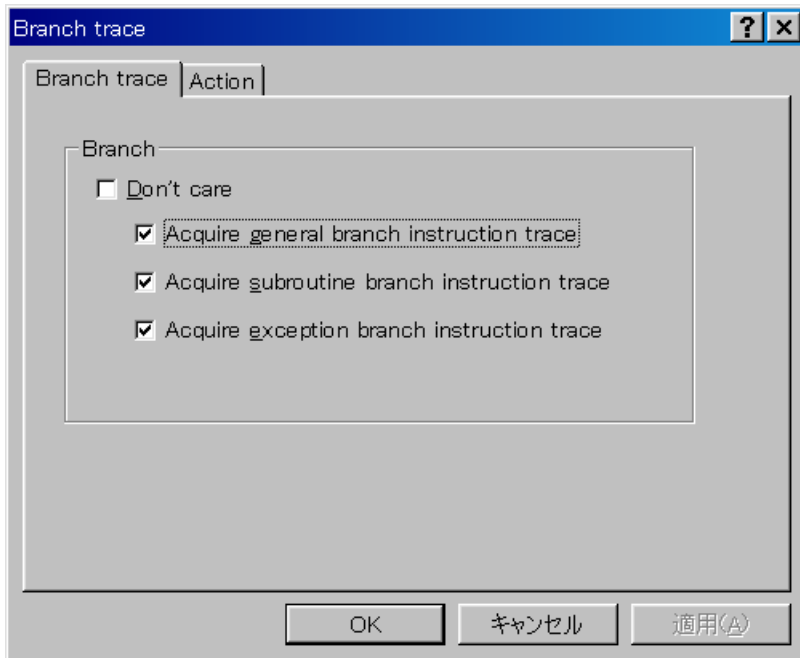


図 2.3 [Branch trace]ダイアログボックス

[Action]ページの[Acquire trace]チェックボックスにチェックをつけることによって分岐トレースが取得できます。

【留意事項】

設定を解除する場合は、Ch12(Branch)行を右クリックして開くポップアップメニューから削除を選択してください。

(2) 範囲内メモリアクセストレース機能

指定した範囲内のメモリアクセスをトレース取得します。

それぞれトレース取得するバスの種類、ASID 値、バスサイクルとして、リードサイクル、ライトサイクル、またはリードライトサイクルを選択できます。

【設定方法】

- (i) [イベントポイント]ウィンドウの Ch5(OA)行または Ch6(OA)行をダブルクリックして [Event condition5]または[Event condition6]ダイアログボックスを開いてください。
- (ii) [Window address]ページの[Don't care]チェックボックスのチェックを外し設定するメモリ範囲を入力してください

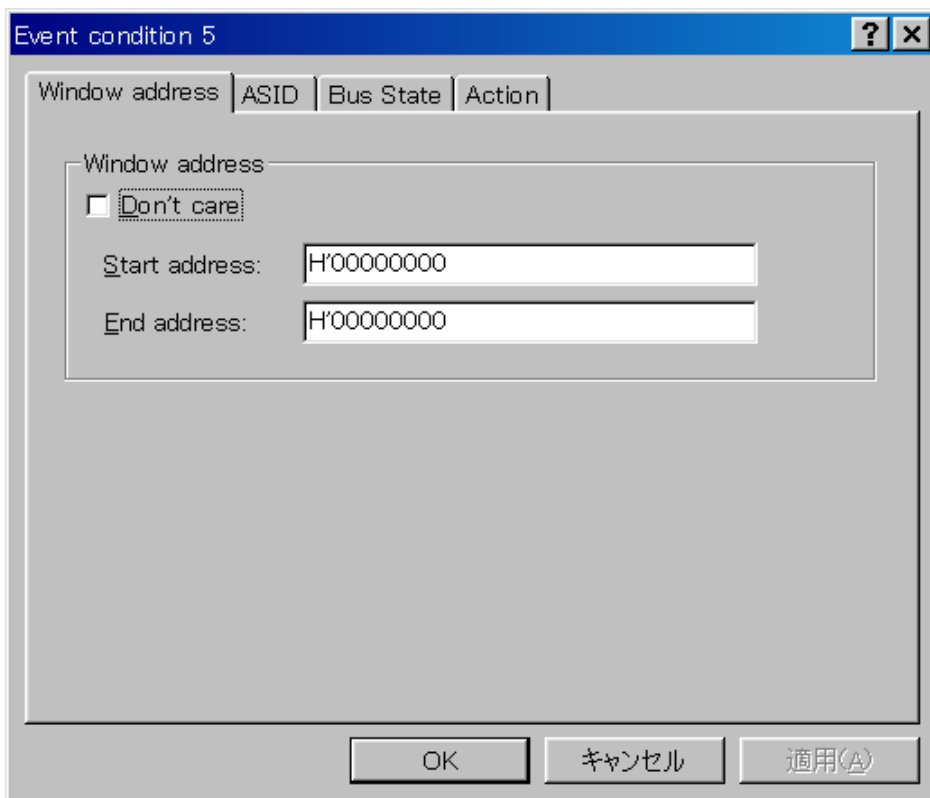


図 2.4 [Window address]ページ



- (iii) [ASID]ページを開き、[Don't care]チェックボックスのチェックを外し設定する ASID 値を入力してください。  
ASID 値を条件に設定しない場合は[Don't care]チェックボックスをチェックしたままにしてください。
- (iv) [Bus state]ページを開き、設定するバスの種類とバスサイクルを指定してください。

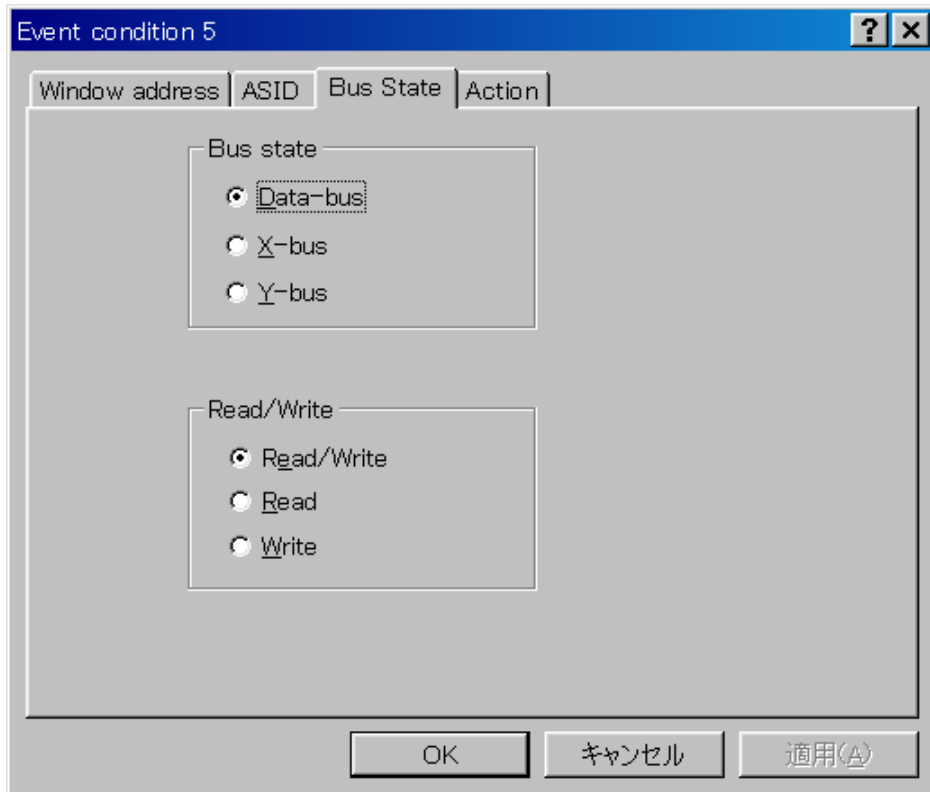


図 2.5 [Bus State]ページ

- (v) [Action]ページの[Acquire trace]チェックボックスにチェックをつけることによって範囲内メモリアクセストレースが取得できます。

**【留意事項】**

設定を解除する場合は、Ch5(OA)または Ch6(OA)行上を右クリックして開くポップアップメニューから削除を選択してください。

### (3) ソフトウェアトレース機能

#### 【留意事項】

本機能はルネサス テクノロジ製 SHC/C++コンパイラ(OEM、バンドル販売品を含む)V6.0 よりサポートされます。

ただし、SH4 互換命令以外を出力される場合には SHC/C++コンパイラ(OEM、バンドル販売品を含む)V8.0 以降が必要です。

特殊な命令を実行した場合に、実行時の PC 値と 1 つの汎用レジスタ内容をトレース取得します。

あらかじめ、C ソース上に Trace(x)関数 (x は変数名) を記述し、コンパイル、リンクしてください。詳細は SuperH RISC engine C/C++コンパイラ、アセンブラ最適化リンケージエディタユーザーズマニュアルを参照してください。

ロードモジュールを E10A-USB エミュレータにロードし、ソフトウェアトレース機能を有効にして実行すると、Trace(x)関数を実行した PC 値と、x に対応する汎用レジスタの値と、ソースが表示されます。

ソフトウェアトレース機能を有効にするには、[イベントポイント]ウィンドウの software Trace 行をダブルクリックして開く [Software trace]ダイアログボックスで [Acquire Software trace]ラジオボタンをチェックしてください。

#### 【留意事項】

設定を解除する場合は、[Software trace]ダイアログボックスで [Don't care]ラジオボタンをチェックするか、software Trace 行を右クリックして開くポップアップメニューから削除を選択してください。

### (4) 内蔵トレース

[Trace mode]ページの [Trace type]グループボックス中の、[Internal trace] ラジオボタンを選択することによって有効となる機能です。

ご使用になるトレース条件を設定して使用してください。

#### 【留意事項】

1. プログラム実行 (ステップ実行を含む) 開始、終了時に割り込みが発生した場合、エミュレータ使用領域のアドレスがトレース取得されることがあります。このとき、モニタ、オペランドの表示箇所に次のメッセージが表示されます。このアドレスはユーザプログラムのアドレスではないので、無視してください。

\*\*\* EML \*\*\*

2. 例外分岐取得時において、完了型例外が発生したとき、例外発生したアドレスの次のアドレスが取得されます。
3. 以下の分岐命令は、トレース取得できません。
  - ・ BF, BT 命令のうち、ディスプレイメント値が 0 の場合
  - ・ リセットによる、H'A0000000 への分岐

## (5) メモリ出力トレース機能

[Trace mode]ページの[Trace type]グループボックス中の、[User Memory trace] ラジオボタンを選択することによって有効となる機能です。

この機能では、指定したユーザメモリ範囲にトレースデータを書き出します。

[User memory area]グループボックス内の[Start]エディットボックスにトレース出力に使用するメモリ範囲の先頭アドレス、[End Address]エディットボックスにトレース出力に使用するメモリ範囲の終了アドレスを指定してください。

ご使用になるトレース条件を設定して使用してください。

表 2.7 に、各トレース機能で設定できるメモリ出力トレースのトレース取得モードを示します。

表 2.7 メモリ出力トレース取得モード

種別	モード	説明
トレース出力が連続して発生した場合の取得モード	Realtime trace モード	トレース情報を出力中に次の分岐が発生した場合、出力中のトレース情報は出力されますが、次のトレース情報は出力されません。このため、ユーザプログラムはリアルタイムに動作しますが、トレース情報が一部取得できないことがあります。
	Non realtime trace モード	トレース情報を出力中に次の分岐が発生した場合、トレース情報が出力し終わるまで、CPU は動作を停止します。このため、ユーザプログラムのリアルタイム性はありません。
E10A-USB エミュレータのトレースバッファがフルになった場合の取得モード	Trace continue モード	古い情報に上書きして、常に最新の情報を取得します。
	Trace stop モード	その後のトレースを取得しません。 ユーザプログラムは継続して実行されます。

メモリ出力トレース取得モードを設定するには、[Trace]ウィンドウを右クリックすることによって開くポップアップメニューから[設定]を選択し、[Acquisition]ダイアログボックスを開いてください。

[Acquisition]ダイアログボックスの[Trace mode]ページにある、[Trace mode1]、[Trace mode2]グループボックスで設定できます。

## 2. SH-4A\_custom\_SoC ご使用時のソフトウェア仕様

---

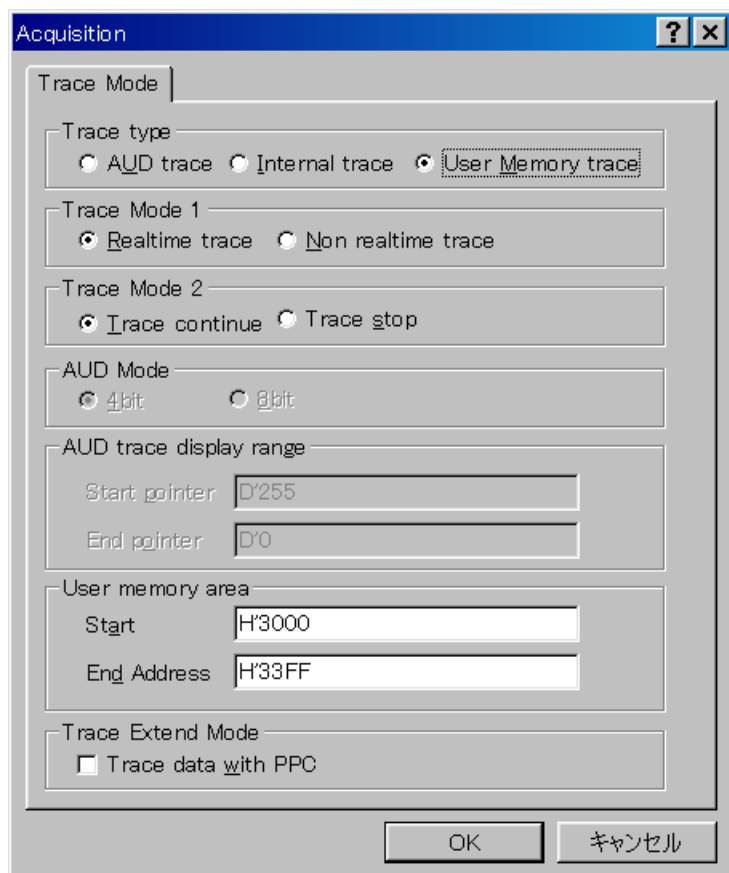


図 2.6 [Trace Mode]ページ

### 【留意事項】

1. 出力先のメモリ範囲は SystemBus 上のアドレスとなりますので、MMU/キャッシュ対象外です。
2. 出力先のメモリ範囲にはユーザプログラムがダウンロードされている範囲、ユーザプログラムよりアクセスを行う範囲は指定しないでください。
3. 出力先に内蔵 RAM 領域は指定しないでください。
4. トレース出力範囲は 1MB 以下としてください。

### 2.2.3 JTAG (H-UDI) クロック (TCK) 使用時の注意事項

- (1) JTAGクロック (TCK) の周波数は、SH-4A\_custom\_SoCの周辺モジュールクロック (CKP) の周波数より小さくしてください。
- (2) JTAGクロック (TCK) の設定値は、[CPUのリセット]、[リセット後実行]を行うと初期化されます。このため、TCKの値は、5MHzになります。

### 2.2.4 [Breakpoint]ダイアログボックス設定時の注意事項

- (1) 指定アドレスが奇数時は、偶数に切り捨てます。
- (2) BREAKPOINTは、命令を置き換えることにより実現するので、CS0~6空間のRAM領域と内蔵RAM領域にだけ設定できます。  
次に示すアドレスには指定できません。
  - CS0~6空間のROM領域
  - 内蔵RAMをのぞくCS0~6空間以外の領域
  - 遅延分岐命令のスロット命令
  - MMUによりリードのみ可に設定されている領域
- (3) ステップ実行中は、BREAKPOINTは無効です。
- (4) BREAKPOINTで停止後、そのアドレスから実行を再開する場合、そのアドレスをシングルステップにより実行し、次のPC値より継続実行を行うため、リアルタイム性はなくなります。
- (5) 遅延分岐命令のスロット命令にBREAKPOINTを設定した場合、PC値は不当な値となります。したがって、遅延分岐命令のスロット命令にBREAKPOINTを設定しないでください。
- (6) [Configuration]ダイアログボックスの[General]ページの[Memory area]グループボックスでNormalを指定した場合、VPMAP\_SETコマンド設定が無効であればコマンド入力時のデバイスのMMUの状態に従って、物理アドレスまたは論理アドレスにBREAKPOINTを設定します。ASID値は、コマンド入力時のデバイスのPTEHレジスタのASID値に従います。また、VPMAP\_SETコマンド設定が有効な場合VP\_MAPテーブルにしたがってアドレス変換した物理アドレスにBREAKPOINTを設定します。ただし、VP\_MAPテーブル範囲外のアドレスに対してはコマンド入力時のデバイスのMMU状態に従います。BREAKPOINT設定後にVP\_MAPテーブルを変更した場合でも、BREAKPOINT設定時のアドレス変換が有効です。
- (7) [Configuration]ダイアログボックスの[General]ページの[Memory area]グループボックスでPhysicalを指定した場合は物理アドレスにBREAKPOINTを設定します。プログラム実行時にデバイスのMMUを無効にしてからBREAKPOINTを設定し、設定後にMMUを元の状態に戻します。対応する論理アドレスでブレークした場合、ステータスバーおよび[Output]ウィンドウに表示する停止要因は、BREAKPOINTではなく、ILLEGAL INSTRUCTIONになります。

- (8) [Configuration]ダイアログボックスの[General]ページの[Memory area]グループボックスでVirtualを指定した場合は論理アドレスにBREAKPOINTを設定します。プログラム実行時にデバイスのMMUを有効にしてからBREAKPOINTを設定し、設定後にMMUを元の状態に戻します。ASID値の指定がある場合は、指定されたASID値に従う論理アドレスにBREAKPOINTを設定します。E10A-USBエミュレータはASID値を指定値に書き換えてからBREAKPOINTを設定し、設定後にASID値を元の状態に戻します。ASID値の指定がない場合は、コマンド入力時のASID値に従う論理アドレスにBREAKPOINTを設定します。
- (9) BREAKPOINTが設定されるアドレス（物理アドレス）はBREAKPOINTを設定した時点で決まるため、設定後にVP\_MAPテーブルを書き換えてもBREAKPOINTの設定アドレスは変わりません。ただし、VP\_MAPテーブルが変更されたアドレスでBREAKPOINTが成立した場合、ステータスバーおよび[Output]ウィンドウに表示する停止要因は、BREAKPOINTではなくILLEGAL INSTRUCTIONとなります。
- (10) BREAKPOINTのアドレスがROM、フラッシュ領域などで正しく設定できなかった場合、Go実行後に[Memory]ウィンドウ等でREFRESHを行うと[Source], [Disassembly]ウィンドウの該当アドレスの[BP]エリアに が表示されることがあります。ただし、このアドレスではブレークしません。また、ブレーク条件で停止すると の表示は消えます。

### 2.2.5 [Event Condition]ダイアログボックス、BREAKCONDITION\_SET コマンド設定時の注意事項

- (1) Event Condition 3の条件は、Go to cursor、Step In、Step Over、Step Out使用時は無効です。
- (2) Event Conditionの条件成立後に複数命令を実行してから停止することがあります。
- (3) 遅延分岐命令のスロット命令ではPCブレークの実行前にプログラムを停止することができません。遅延分岐命令のスロット命令にPCブレーク（実行前停止条件）を設定した場合、分岐先の命令実行前で停止します。

### 2.2.6 UBC\_MODE コマンド設定時の注意事項

[Configuration]ダイアログボックスにおいて、[UBC mode]リストボックス設定時に[User]と設定した場合、Event Condition の Ch10(IA\_OA\_R)と Ch11(IA\_OA\_DT\_CT\_R)は使用できません。

### 2.2.7 PPC\_MODE コマンド設定時の注意事項

[Configuration]ダイアログボックスにおいて、[PPC mode]リストボックス設定時に[User]と設定した場合、パフォーマンス解析機能の Ch1、Ch2 とプロファイル機能のオプション 1、オプション 2 は使用できません。

## 2.2.8 パフォーマンス測定機能

E10A-USB エミュレータは、パフォーマンス測定機能をサポートしています。

### (1) パフォーマンスの測定条件の設定

パフォーマンスの測定条件の設定は、[Performance Analysis]ダイアログボックス、および PERFORMANCE\_SET コマンドを使用します。[Performance Analysis]ダイアログボックスは、[パフォーマンス解析]ウィンドウ上の設定を行うチャンネル行を選択しマウスの右ボタンを押すと、ポップアップメニューが表示され、[設定]を選択すると表示されます。



図 2.7 [Performance Analysis]ダイアログボックス

#### 【留意事項】

コマンドラインシンタックスについては、オンラインヘルプを参照してください。

## 2. SH-4A\_custom\_SoC ご使用時のソフトウェア仕様

---

### (a) 測定開始 / 終了条件指定

測定開始 / 終了条件指定は、[イベントポイント]ウィンドウ[Event Condition]シートの Ch1 ~ 6、Ch8~12 をダブルクリックして開く、[Event Condition]ダイアログボックスで条件を設定した後[Action]ページで測定開始 / 終了を指定してください。

#### 【留意事項】

1. 測定開始 / 終了条件指定を行わなかった場合は、プログラムの実行で測定を開始し、ブレーク条件成立により測定を終了します。
2. 測定開始 / 終了条件のどちらか一方のみを指定した場合は、パフォーマンス測定を行うことができません。必ず測定開始 / 終了両方の条件指定を行ってください。
3. 測定開始 / 終了条件指定をした場合は、ステップ実行はできません。

表 2.8 [Action]ページで指定できる条件

項目		意味
PA1	pa1_start_point	設定した Event Condition の条件をパフォーマンスチャンネル 1 の測定開始条件に設定します。
	pa1_end_point	設定した Event Condition の条件をパフォーマンスチャンネル 1 の測定終了条件に設定します。
PA2	pa2_start_point	設定した Event Condition の条件をパフォーマンスチャンネル 2 の測定開始条件に設定します。
	pa2_end_point	設定した Event Condition の条件をパフォーマンスチャンネル 2 の測定終了条件に設定します。
PA3	pa3_start_point	設定した Event Condition の条件をパフォーマンスチャンネル 3 の測定開始条件に設定します。
	pa3_end_point	設定した Event Condition の条件をパフォーマンスチャンネル 3 の測定終了条件に設定します。
PA4	pa4_start_point	設定した Event Condition の条件をパフォーマンスチャンネル 4 の測定開始条件に設定します。
	pa4_end_point	設定した Event Condition の条件をパフォーマンスチャンネル 4 の測定終了条件に設定します。



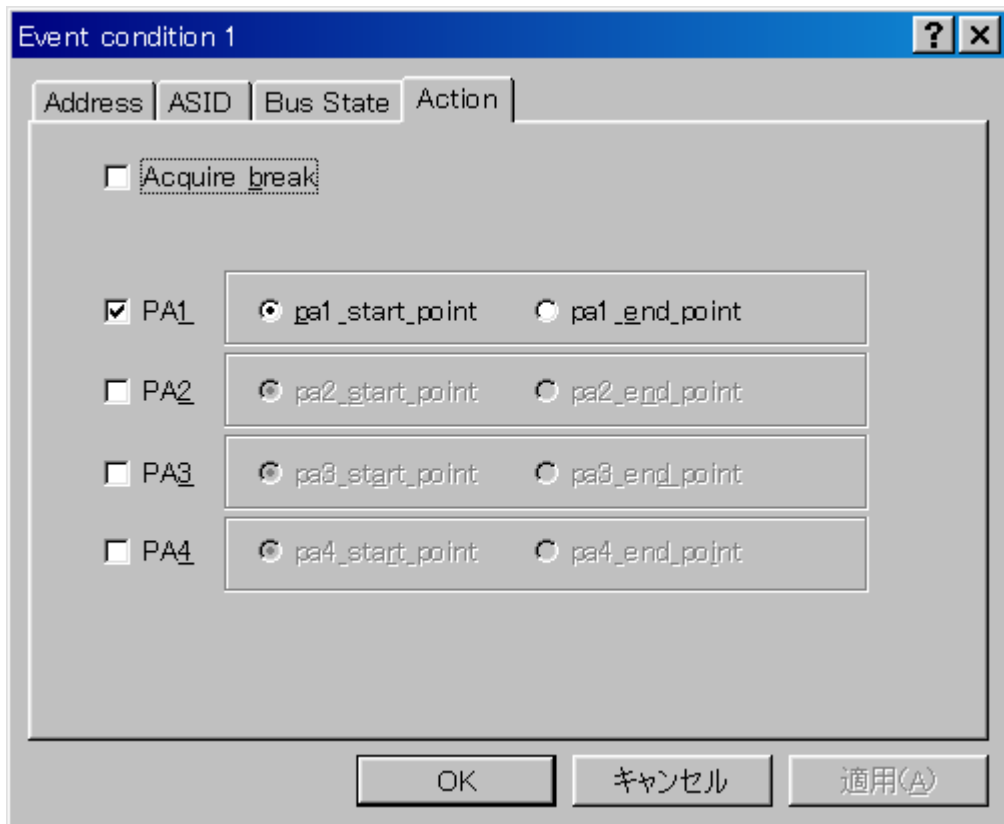


図 2.8 [Action]ページ

【注】 Ch8,9 では PA1、PA2 の設定はできません。

## 2. SH-4A\_custom\_SoC ご使用時のソフトウェア仕様

### (b) 測定誤差について

- 測定値は、誤差を含みます。
- ブレーク発生の前後で誤差が生じることがあります。

上記につきましては、表 2.11 も参照してください。

### (c) 測定項目

測定項目は、Ch1~4 毎に [Performance Analysis]ダイアログボックスで行います。最大 4 つの条件を同時に指定可能です。表 2.9 に示します (表 2.9 のオプションは、PERFORMANCE\_SET コマンドの<mode>パラメータです。また、[Performance Analysis]ウィンドウの CONDITION に表示します)。

表 2.9 測定項目 (1)

大分類	分類	測定項目	オプション	備考
無効			なし	測定しない。
CPU 性能	サイクル	経過サイクル数	AC	パワーオンリセット期間を除きます。 CPU クロックでカウントします。
		特権モードサイクル数	PM	経過サイクル数中の特権モードサイクル数です。
		SR.BL ビットアサートサイクル数	BL	経過サイクル数中のSR.BL ビット=1のサイクル数です。
	カウント (命令系)	有効命令発行回数	I	有効命令発行回数 + 2 命令同時実行回数 = 実行命令数 有効命令数とは、完了した命令数を指します。
		2 命令同時実行回数	2I	有効命令発行回数中の 2 命令同時実行された回数
	カウント (分岐系)	無条件分岐回数	BT	例外発生による分岐以外の無条件分岐回数です。ただし、RTE はカウントされません。
	カウント (例外、割り込み系)	例外受付回数	EA	割り込みを含みます。
		割り込み受け付け回数	INT	NMI を含みます。
		UBC チャネルヒット回数	UBC	すべての CPU 内チャネルヒット回数の OR でカウントします。
	ストール サイクル	フルトレースモード・ストールサイクル数(多重カウントあり)	SFM	すべての項目に対して独立にカウントされます。
フルトレースモード・ストールサイクル数(多重カウントなし)		SF	命令実行起因ストールサイクルと同時発生した場合には、本項目はカウントされません。	
TLB 性能	TLB	命令フェッチ UTLB ミス回数	UMI	命令フェッチによる TLB ミス例外発生回数(EXPEVT セット回数)
		オペランドアクセス UTLB ミス回数	UMO	オペランドアクセスによる TLB ミス例外発生回数(EXPEVT セット回数)
		ITLB ミス回数	IM	有効アクセスに対する ITLB ミス回数 (UTLB のミス/ヒットは考慮しません。)

表 2.9 測定項目 (2)

大分類	分類	測定項目	オプション	備考
命令バス性能	命令バス	命令側メモリアクセス回数	MIF	命令フェッチによるメモリアクセス回数 命令フェッチバスでキャンセルされたアクセスはカウントされません。 分岐予測中にフェッチされ実際には実行されなかった命令フェッチはカウントされます。 PREFI 命令によるアクセスを含みます。
		命令キャッシュアクセス回数	IC	命令側メモリアクセス回数中の命令キャッシュへのアクセス回数
		命令キャッシュミス回数	ICM	命令キャッシュアクセスによるキャッシュミス回数。(キャッシュミスにより CPU コア外へアクセスする回数。)
		命令側内蔵メモリアクセス回数 (XY-RAM または L メモリ)	XL	命令側メモリアクセス回数中のデバイスにおける XY メモリまたは L メモリへのアクセス回数。
オペランドバス性能	アクセス	オペランド側メモリアクセス回数(リード)	MR	オペランドリードによるメモリアクセス回数(オペランドバス上でのロードに相当します)。 PREF 命令によるアクセスおよびキャンセルされたアクセスは対象外です。
		オペランド側メモリアクセス回数(ライト)	MW	オペランドライトによるメモリアクセス回数。(オペランドバス上でのストアに相当します)。 キャンセルされたアクセスは対象外です。
		オペランドキャッシュアクセス回数(リード)	CR	オペランド側メモリアクセス回数(リード)中のオペランドキャッシュリード回数
		オペランドキャッシュアクセス回数(ライト)	CW	オペランド側メモリアクセス回数(ライト)中のオペランドキャッシュライト回数
		オペランド側内蔵メモリアクセス回数(リード) (XY-RAM または L メモリ)	XLR	オペランド側メモリアクセス回数(リード)中の、デバイスにおける XY メモリまたは L メモリへのアクセス回数 (XY バス経由/オペランドバス経由、両方含みます)。 また、MOVX、MOVY が同時に実行された時はリード/ライトによらず 1 カウント UP されます。)
		オペランド側内蔵メモリアクセス回数(ライト) (XY-RAM または L メモリ)	XLW	オペランド側メモリアクセス回数(ライト)中の、デバイスにおける XY メモリまたは L メモリへのアクセス回数 (XY バス経由/オペランドバス経由、両方含みます)。 また、MOVX、MOVY が同時に実行された時はリード/ライトによらず 1 カウント UP されます。)

## 2. SH-4A\_custom\_SoC ご使用時のソフトウェア仕様

表 2.9 測定項目 (3)

大分類	分類	測定項目	オプション	備考	
オペランドバス性能	アクセスミス	オペランドキャッシュミス回数(リード)	CMR	オペランドキャッシュアクセス回数(リード)のアクセスによるキャッシュミス回数(キャッシュミスによりコア外へアクセスする回数) PREF 命令によるミスはカウントされません。	
		オペランドキャッシュミス回数(ライト)	CMW	オペランドキャッシュアクセス回数(ライト)のアクセスによるキャッシュミス回数(キャッシュミスによりコア外へアクセスする回数) ライトスルーの設定の場合、カウントされません。 PREF 命令によるミスはカウントされません。	
	ウェイトサイクル	オペランドアクセスウェイトサイクル(リード)	WOR	オペランド側メモリアクセス回数(リード)によるウェイトサイクル数	
		オペランドアクセスウェイトサイクル(ライト)	WOW	オペランド側メモリアクセス回数(ライト)によるウェイトサイクル数	
		オペランドキャッシュミスウェイトサイクル(リード)	WCMR	オペランドキャッシュミス回数(リード)によるウェイトサイクル数(ただし、キャッシュ競合などによるウェイトサイクル数を含みます)	
		オペランドキャッシュミスウェイトサイクル(ライト)	WCMW	オペランドキャッシュミス回数(ライト)によるウェイトサイクル数	
	システムバス性能 (Ch3,4でのみ選択可能です。)	システムバス	リクエスト数	RQ	有効なバス使用サイクル数(セル数)を System Bus クロックでカウントします。
			レスポンス数	RS	有効なバス使用サイクル数(セル数)を System Bus クロックでカウントします。
リクエストウェイトサイクル			WRQ	発行されたリクエスト(req)に対し、許可信号(gnt)が発行されないサイクルを System Bus クロックでカウントします。複数のリクエストに対するウェイトが同時に発生しても 1 とカウントします。	
レスポンスウェイトサイクル			WRS	発行されたレスポンス(r_req)に対し、許可信号(r_gnt)が発行されないサイクルを System Bus クロックでカウントします。複数のレスポンスに対するウェイトが同時に発生しても 1 とカウントします。	

以下に代表的な測定項目と測定方法を説明します。

表 2.10 代表的測定内容

代表的測定項目	測定方法
経過時間	経過サイクル数×CPU クロック周期
実行命令数	有効命令発行回数 + 2 命令同時実行回数
割り込み受付回数	例外受付回数
命令フェッチ回数 (キャッシュ、非キャッシュ両方含む)	命令側メモリアクセス回数
命令キャッシュヒット率	(命令キャッシュアクセス回数 - 命令キャッシュミス回数)/命令キャッシュアクセス回数
オペランドアクセス回数 (キャッシュ、非キャッシュ両方含む)	オペランド側メモリアクセス回数(リード) + オペランド側メモリアクセス回数(ライト)
オペランドキャッシュヒット率(リード)	(オペランドキャッシュアクセス回数(リード) - オペランドキャッシュミス回数(リード))/オペランドキャッシュアクセス回数(リード)
オペランドキャッシュヒット率(ライト)	(オペランドキャッシュアクセス回数(ライト) - オペランドキャッシュミス回数(ライト))/オペランドキャッシュアクセス回数(ライト)
オペランドキャッシュヒット率	(オペランドキャッシュアクセス回数(リード) + オペランドキャッシュアクセス回数(ライト) - オペランドキャッシュミス回数(リード) - オペランドキャッシュミス回数(ライト))/(オペランドキャッシュアクセス回数(リード) + オペランドキャッシュアクセス回数(ライト))
System Bus リクエストバス占有率	(リクエスト数の CPU クロック換算値)/経過サイクル数
System Bus レスポンスバス占有率	(レスポンス数の CPU クロック換算値)/経過サイクル数

各測定条件については、表 2.11 に示す条件が発生した場合についてもカウントを行います。

表 2.11 パフォーマンス各測定条件においてカウントする場合

測定条件	留意事項
TLB のキャッシング可能ビットの設定により、キャッシングされない場合	キャッシュ可能領域へのアクセスにカウントされます。
キャッシュオンでのカウント	キャッシュ不可領域のアクセスがサイクル数、回数が実際よりも少なく、キャッシュ可能領域、X/Y-RAM、U-RAM エリアへのアクセスは実際よりも多くカウントされることがあります。
分岐回数のカウント	カウンタの値は、2 ずつ増えます。これは、1 回の分岐につき有効なサイクルが 2 サイクルという意味です。

#### 【留意事項】

1. メモリ出力トレースの Non realtime trace モード中は、ストールの発生状況や実行サイクルが変化するため、正確なカウントが出来ません。
2. カウンタのクロックソースが CPU クロックであるため、スリープモード等で CPU クロックが停止する場合は、カウントもストップします。

### (d) 測定結果格納カウンタの拡張設定

測定結果を格納するカウンタは 32 ビットであり、2 本を接続して 64 ビットカウンタとして使用することも可能です。

64 ビットカウンタを設定するには、[Performance Analysis]ダイアログボックスの Ch1,3 の [Performance Analysis]ダイアログボックス[拡張カウンタ]グループボックスの[有効]チェックボックスをチェックしてください。

### (2) 測定結果の表示

測定結果は、[Performance Analysis]ウィンドウ、または、PERFORMANCE\_ANALYSIS コマンドで行います。表示結果は 16 進数 (32 ビット) で表示します。

ただし、拡張カウンタを有効にしている場合は 16 進数 (64 ビット) で表示します。

#### 【留意事項】

パフォーマンス測定の結果のカウンタがオーバーフローした場合、上位ビットを "\*" で表示します。

### (3) 測定結果の初期化

測定結果の初期化は、[Performance Analysis]ウィンドウのポップアップメニューで [全てリセット] を選択するか、PERFORMANCE\_ANALYSIS コマンドで INIT を指定してください。

---

SuperH™ファミリ用 E10A-USB エミュレータ ユーザーズマニュアル 別冊  
SH-4A\_custom\_SoC ご使用時の補足説明

発行年月日 2006年 9月 14日 Rev.1.00

発行 株式会社ルネサス テクノロジ 営業統括部  
〒100-0004 東京都千代田区大手町 2-6-2

編集 株式会社ルネサスソリューションズ  
グローバルストラテジックコミュニケーション本部  
カスタマサポート部

---

© 2006. Renesas Technology Corp., All rights reserved. Printed in Japan.

株式会社ルネサス テクノロジ 営業統括部 〒100-0004 東京都千代田区大手町2-6-2 日本ビル

営業お問合せ窓口  
株式会社ルネサス販売

# RENESAS

<http://www.renesas.com>

本			社	〒100-0004	千代田区大手町2-6-2 (日本ビル)	(03) 5201-5350
京	浜	支	社	〒212-0058	川崎市幸区鹿島田890-12 (新川崎三井ビル)	(044) 549-1662
西	東	京	支	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル2F)	(042) 524-8701
東	北	支	社	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア13F)	(022) 221-1351
い	わ	き	支	〒970-8026	いわき市平小太郎町4-9 (平小太郎ビル)	(0246) 22-3222
茨	城	支	店	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田1F)	(029) 271-9411
新	潟	支	店	〒950-0087	新潟市東大通1-4-2 (新潟三井物産ビル3F)	(025) 241-4361
松	本	支	社	〒390-0815	松本市深志1-2-11 (昭和ビル7F)	(0263) 33-6622
中	部	支	社	〒460-0008	名古屋市中区栄4-2-29 (名古屋広小路プレイス)	(052) 249-3330
関	西	支	社	〒541-0044	大阪府中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル)	(06) 6233-9500
北	陸	支	社	〒920-0031	金沢市広岡3-1-1 (金沢パークビル8F)	(076) 233-5980
広	島	支	店	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング8F)	(082) 244-2570
島	取	支	店	〒680-0822	鳥取市今町2-251 (日本生命鳥取駅前ビル)	(0857) 21-1915
九	州	支	社	〒812-0011	福岡市博多区博多駅前2-17-1 (ヒロカネビル本館5F)	(092) 481-7695

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：コンタクトセンター E-Mail: [csc@renesas.com](mailto:csc@renesas.com)





SuperH™ ファミリ用 E10A-USB エミュレータ  
ユーザーズマニュアル 別冊  
SH4A\_custom\_SoC ご使用時の補足説明



ルネサスエレクトロニクス株式会社  
神奈川県川崎市中原区下沼部1753 〒211-8668

RJJ10J1758-0100