

# R8C/3MQ 群

用户手册 硬件篇

瑞萨单片机  
R8C族 / R8C/3x 系列

本资料所记载的内容，均为本资料发行时的信息，瑞萨电子对于本资料所记载的产品或者规格可能会作改动，恕不另行通知。  
请通过瑞萨电子的主页确认发布的最新信息。

## Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: "Standard", "High Quality", and "Specific". The recommended applications for each Renesas Electronics product depends on the product's quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as "Specific" without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as "Specific" or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is "Standard" unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.
  - "Standard": Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.
  - "High Quality": Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.
  - "Specific": Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) "Renesas Electronics" as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) "Renesas Electronics product(s)" means any product developed or manufactured by or for Renesas Electronics.

## 产品使用时的注意事项

本文对适用于单片机所有产品的“使用时的注意事项”进行说明。有关个别的使用时的注意事项请参照正文。此外，如果在记载上有与本手册的正文有差异之处，请以正文为准。

### 1. 未使用的引脚的处理

**【注意】**将未使用的引脚按照正文的“未使用引脚的处理”进行处理。

CMOS产品的输入引脚的阻抗一般为高阻抗。如果在开路的状态下运行未使用的引脚，由于感应现象，外加LSI周围的噪声，在LSI内部产生穿透电流，有可能被误认为是输入信号而引起误动作。未使用的引脚，请按照正文的“未使用引脚的处理”中的指示进行处理。

### 2. 通电时的处理

**【注意】**通电时产品处于不定状态。

通电时，LSI内部电路处于不确定状态，寄存器的设定和各引脚的状态不定。通过外部复位引脚对产品进行复位时，从通电到复位有效之前的期间，不能保证引脚的状态。

同样，使用内部上电复位功能对产品进行复位时，从通电到达到复位产生的一定电压的期间，不能保证引脚的状态。

### 3. 禁止存取保留地址（保留区）

**【注意】**禁止存取保留地址（保留区）

在地址区域中，有被分配将来用作功能扩展的保留地址（保留区）。因为无法保证存取这些地址时的运行，所以不能对保留地址（保留区）进行存取。

### 4. 关于时钟

**【注意】**复位时，请在时钟稳定后解除复位。

在程序运行中切换时钟时，请在要切换成的时钟稳定之后进行。复位时，在通过使用外部振荡器（或者外部振荡电路）的时钟开始运行的系统中，必须在时钟充分稳定后解除复位。另外，在程序运行中，切换成使用外部振荡器（或者外部振荡电路）的时钟时，在要切换成的时钟充分稳定后再进行切换。

### 5. 关于产品间的差异

**【注意】**在变更不同型号的产品时，请对每一个产品型号进行系统评价测试。

即使是同一个群的单片机，如果产品型号不同，由于内部ROM、版本模式等不同，在电特性范围内有时特性值、动作容限、噪声耐量、噪声辐射量等不同。因此，在变更不认同型号的产品时，请对每一个型号的产品进行系统评价测试。

# 本手册的使用方法

## 1 目的和对象

本手册是一本帮助用户理解本单片机的硬件功能和电特性的手册。它以使用本手册来设计应用系统的用户为对象。在使用本手册时，需要具备电路、逻辑电路以及单片机的基础知识。

本手册由产品概要、CPU、系统控制功能、外围功能、电特性、使用时的注意事项几大部分组成。

必须在充分确认注意事项后使用本单片机。注意事项记录在各章的正文中、各章的最后和注意事项章节中。

修订记录归纳了对旧版本记载内容的更正或追加的主要位置。并不是修订内容的全部记载。详情请确认本手册的正文。

R8C/3MQ 群准备了以下的文献。请使用最新的文献。最新版本刊登在瑞萨电子的主页上。

文献的种类	记载内容	资料名	资料号
数据表	硬件的概要和电特性	R8C/3MQ Group Datasheet	R01DS0044EJ0100
硬件手册	硬件的说明（引脚配置、存储器映像、外围功能的说明、电特性、时序）和工作说明 ※外围功能的使用方法必须参照应用注意事项。	R8C/3MQ 群 用户手册 硬件篇	本硬件手册
软件手册	CPU 指令集的说明	R8C/Tiny 系列软件说明	RCJ09B0006
应用注意事项	外围功能的使用方法、应用例子 参考程序 应用汇编语言、C 语言编成方法	刊登在瑞萨电子的主页上	
RENESAS TECHNICAL UPDATE	相关产品说明、文献等的快速公告		

## 2 数字、符号的表示

本手册使用的寄存器名或位名、数字或符号的表示范例如下所示。

1. 寄存器名、位名、引脚名

在正文中用符号表示。符号后面带有寄存器、位、引脚字样加以区别。

(例) PM0 寄存器的 PM03 位

P3\_5 引脚、VCC 引脚

2. 数字的表示

2 进制数的后面带有“b”，但是在只有 1 位时数字后面什么也没有；16 进制数后面带有“h”；十进制数后面什么也没有。

(例) 2 进制数: 11b

16 进制数: EFA0h

10 进制数: 1234

### 3 寄存器图表的阅读方法

说明在寄存器图表中使用的符号和用语。

x.x.x . . . . 寄存器（符号）

地址 地址 . . . h

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	. . . 7	. . . 6	. . . 5	—	—	—	. . . 1	. . . 0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	. . . 0	. . . 位	b1 b0 00: . . .	R/W
b1	. . . 1		01: . . . 10: 不能设定 11: . . .	R/W
b2	—	什么也不指定。只能写“0”，读取值为不定值。		—
b3	—	保留位	必须置“0”。	W
b4	—			
b5	. . . 5	. . . 位	功能因运行模式而不同。	R/W
b6	. . . 6			R/W
b7	. . . 7	. . . 位	0: . . . 1: . . .	R

\* 1

R/W : 读时能读位的状态。写时为有效数据。

R : 读时能读位的状态。写入值为无效值。

W : 写时为有效数据。不能读位的状态。

— : 什么也不指定的位。

\* 2

- 保留位  
保留位，必须写指定值。

\* 3

- 什么也不指定  
对相应的位什么也不指定。根据将来外围功能的展开，有可能出现新的功能。因此，写时只能写“0”。
- 不能设定  
不能保证设定后的运行。
- 功能因运行模式而不同  
位功能随外围功能的模式而变。请参照各模式的寄存器图表。

#### 4 省略语及简称的说明

省略 / 简称	全称	备注
ACIA	Asynchronous Communication Interface Adapter	异步通信接口适配器
bps	bits per second	位 / 秒; 每秒传送位数
CRC	Cyclic Redundancy Check	循环冗余校验
DMA	Direct Memory Access	直接存储器存取
DMAC	Direct Memory Access Controller	DMA 控制器
GSM	Global System for Mobile Communications	全球数字移动电话系统
Hi-Z	High Impedance	高阻抗
IEBus	Inter Equipment bus	-
I/O	Input/Output	输入 / 输出
IrDA	Infrared Data Association	红外线数据协会
LSB	Least Significant Bit	最低有效位
MSB	Most Significant Bit	最高有效位
NC	Non-Connection	未连接引脚
PLL	Phase Locked Loop	锁相环路
PWM	Pulse Width Modulation	脉宽调制
SFR	Special Function Registers	特殊功能寄存器
SIM	Subscriber Identity Module	ISO-7816 规定的 IC 卡
UART	Universal Asynchronous Receiver/Transmitter	通用异步收发器
VCO	Voltage Controlled Oscillator	电压控制振荡器

所有商标及注册商标分别归属于其所有者。  
本用户手册仅为参考译文，对应的日文版和英文版具有正式效力。

# 目 录

地址 - 页速查表.....	速查表 -1
1. 概要 .....	1
1.1 特点.....	1
1.1.1 用途 .....	1
1.1.2 规格概要 .....	2
1.2 产品一览表 .....	4
1.3 框图 .....	5
1.4 引脚排列图 .....	6
1.5 引脚功能的说明 .....	8
2. 中央处理器（CPU） .....	10
2.1 数据寄存器（R0、R1、R2、R3） .....	11
2.2 地址寄存器（A0、A1） .....	11
2.3 帧基址寄存器（FB） .....	11
2.4 中断表寄存器（INTB） .....	11
2.5 程序计数器（PC） .....	11
2.6 用户堆栈指针（USP）和中断堆栈指针（ISP） .....	11
2.7 静态基址寄存器（SB） .....	11
2.8 标志寄存器（FLG） .....	11
2.8.1 进位标志（C标志） .....	11
2.8.2 调试标志（D标志） .....	11
2.8.3 零标志（Z标志） .....	11
2.8.4 符号标志（S标志） .....	12
2.8.5 寄存器组指定标志（B标志） .....	12
2.8.6 上溢标志（O标志） .....	12
2.8.7 中断允许标志（I标志） .....	12
2.8.8 堆栈指针指定标志（U标志） .....	12
2.8.9 处理器中断优先级（IPL） .....	12
2.8.10 保留位 .....	12
3. 存储器 .....	13
3.1 R8C/3MQ 群 .....	13
4. SFR .....	14
5. 复位 .....	26
5.1 寄存器说明 .....	28
5.1.1 处理器模式寄存器 0（PM0） .....	28
5.1.2 复位源判断寄存器（RSTFR） .....	28
5.1.3 选项功能选择寄存器（OFS） .....	29
5.1.4 选项功能选择寄存器 2（OFS2） .....	30
5.2 硬件复位 .....	31
5.2.1 电源稳定的情况 .....	31
5.2.2 接通电源的情况 .....	31
5.3 上电复位功能 .....	33
5.4 电压监视 0 复位 .....	34
5.5 看门狗定时器复位 .....	35
5.6 软件复位 .....	35
5.7 冷启动 / 热启动的判断功能 .....	35



5.8	复位源的判断功能 .....	35
6.	电压检测电路 .....	36
6.1	概要 .....	36
6.2	寄存器说明 .....	39
6.2.1	电压监视电路的控制寄存器 (CMPA) .....	39
6.2.2	电压监视电路的边沿选择寄存器 (VCAC) .....	39
6.2.3	电压检测寄存器 2 (VCA2) .....	40
6.2.4	电压检测 1 的电平选择寄存器 (VD1LS) .....	41
6.2.5	电压监视 0 电路的控制寄存器 (VW0C) .....	42
6.2.6	电压监视 1 电路的控制寄存器 (VW1C) .....	43
6.2.7	WDT 检测标志 (VW2C) .....	44
6.2.8	选项功能选择寄存器 (OFS) .....	45
6.3	VCC 输入电压的监视 .....	46
6.3.1	Vdet0 的监视 .....	46
6.3.2	Vdet1 的监视 .....	46
6.4	电压监视 0 复位 .....	46
6.5	电压监视 1 中断 .....	47
6.5.1	数字滤波器 .....	47
7.	I/O 端口 .....	49
7.1	I/O 端口的功能 .....	50
7.2	对外围功能的影响 .....	50
7.3	I/O 端口以外的引脚 .....	51
7.4	寄存器说明 .....	59
7.4.1	端口 Pi 方向寄存器 (PDi) (i=0、1、3、4) .....	59
7.4.2	端口 Pi 寄存器 (Pi) (i=0、1、3、4) .....	60
7.4.3	定时器 RA 的引脚选择寄存器 (TRASR) .....	61
7.4.4	定时器 RB/RC 的引脚选择寄存器 (TRBRCR) .....	62
7.4.5	定时器 RC 的引脚选择寄存器 0 (TRCPSR0) .....	63
7.4.6	定时器 RC 的引脚选择寄存器 1 (TRCPSR1) .....	64
7.4.7	UART0 引脚选择寄存器 (U0SR) .....	65
7.4.8	SSU/IIC 引脚选择寄存器 (SSUICSR) .....	65
7.4.9	INT 中断输入的引脚选择寄存器 (INTSR) .....	66
7.4.10	输入 / 输出功能的引脚选择寄存器 (PINSR) .....	67
7.4.11	上拉控制寄存器 0 (PUR0) .....	68
7.4.12	上拉控制寄存器 1 (PUR1) .....	68
7.4.13	端口 P1 的驱动能力控制寄存器 (PIDRR) .....	69
7.4.14	驱动能力控制寄存器 0 (DRR0) .....	70
7.4.15	驱动能力控制寄存器 1 (DRR1) .....	71
7.4.16	输入阈值控制寄存器 0 (VLT0) .....	72
7.4.17	输入阈值控制寄存器 1 (VLT1) .....	73
7.5	端口的设定 .....	74
7.6	未使用引脚的处理 .....	83
8.	总线控制 .....	84
9.	时钟发生电路 .....	85
9.1	概要 .....	85
9.2	寄存器说明 .....	88
9.2.1	系统时钟控制寄存器 0 (CM0) .....	88
9.2.2	系统时钟控制寄存器 1 (CM1) .....	89

9.2.3	系统时钟控制寄存器 3 (CM3)	90
9.2.4	振荡停止检测寄存器 (OCD)	91
9.2.5	时钟分频器的复位标志 (CPSRF)	92
9.2.6	电压检测寄存器 2 (VCA2)	92
9.2.7	输入 / 输出功能的引脚选择寄存器 (PINSR)	93
9.3	XIN 时钟	94
9.4	内部振荡器时钟	94
9.4.1	低速内部振荡器时钟	94
9.5	XCIN 时钟	95
9.6	CPU 时钟和外围功能时钟	96
9.6.1	系统时钟	96
9.6.2	CPU 时钟	96
9.6.3	外围功能时钟 (f1、f2、f4、f8、f32)	96
9.6.4	fOCO	96
9.6.5	fOCO-S	96
9.6.6	fOCO128	96
9.6.7	fC、fC2、fC4、fC32	96
9.6.8	fOCO-WDT	96
9.7	功率控制	97
9.7.1	标准运行模式	97
9.7.2	等待模式	99
9.7.3	停止模式	104
9.8	振荡停止检测功能	107
9.8.1	振荡停止检测功能的使用方法	107
9.9	使用时钟发生电路时的注意事项	108
9.9.1	停止模式	108
9.9.2	等待模式	109
9.9.3	通过 VCA20 位设定内部电源低功耗的操作	109
9.9.4	振荡停止检测功能	109
9.9.5	振荡电路常数	109
10.	保护	110
10.1	寄存器说明	110
10.1.1	保护寄存器 (PRCR)	110
11.	中断	111
11.1	概要	111
11.1.1	中断的分类	111
11.1.2	软件中断	112
11.1.3	特殊中断	113
11.1.4	外围功能中断	113
11.1.5	中断和中断向量	114
11.2	寄存器说明	117
11.2.1	中断控制寄存器 (BBTIM2IC、TREIC、KUPIC、S0TIC、S0RIC、BBRX0IC/BBIDLEIC、 TRAIC、TRBIC、BBTIM1IC、BBCCAIC、BBTIM0IC、BBADFIC、 BBTXORIC、BBTXIC、BBRXOR1IC、BBPLLIC、BBRXOR0IC/BBCALIC、 VCMP1IC、BBRX1IC/BBCREGIC)	117
11.2.2	中断控制寄存器 (FMRDYIC、TRCIC、SSUIC/IICIC)	118
11.2.3	INTi 中断控制寄存器 (INTiC) (i=0、1、3)	119
11.3	中断控制	120
11.3.1	I 标志	120

11.3.2	IR 位 .....	120
11.3.3	ILVL2 ~ ILVL0 位和 IPL .....	120
11.3.4	中断响应顺序 .....	121
11.3.5	中断响应时间 .....	122
11.3.6	接受中断请求时的 IPL 变化 .....	122
11.3.7	寄存器压栈 .....	123
11.3.8	从中断程序的返回 .....	124
11.3.9	中断优先级 .....	124
11.3.10	中断优先级的判断电路 .....	125
11.4	INT 中断 .....	126
11.4.1	INT <sub>i</sub> 中断 (i=0、1、3) .....	126
11.4.2	INT 中断输入的引脚选择寄存器 (INTSR) .....	126
11.4.3	外部输入允许寄存器 0 (INTEN) .....	127
11.4.4	INT 输入滤波器的选择寄存器 0 (INTF) .....	128
11.4.5	INT <sub>i</sub> 输入滤波器 (i=0、1、3) .....	129
11.5	键输入中断 .....	130
11.5.1	键输入允许寄存器 0 (KIEN) .....	132
11.5.2	键输入允许寄存器 1 (KIEN1) .....	133
11.6	地址匹配中断 .....	134
11.6.1	地址匹配中断允许寄存器 i (AIER <sub>i</sub> ) (i=0 ~ 1) .....	135
11.6.2	地址匹配中断寄存器 i (RMAD <sub>i</sub> ) (i=0 ~ 1) .....	135
11.7	定时器 RC 中断、同步串行通信单元中断、I <sup>2</sup> C 总线接口、闪存中断 (有多个中断请求源的中断) .....	136
11.8	中断源判断方法 .....	137
11.9	使用中断时的注意事项 .....	138
11.9.1	读地址 00000h .....	138
11.9.2	SP 的设定 .....	138
11.9.3	外部中断和键输入中断 .....	138
11.9.4	中断源的变更 .....	139
11.9.5	中断控制寄存器的变更 .....	140
12.	ID 码区域 .....	141
12.1	概要 .....	141
12.2	功能 .....	142
12.3	强制擦除功能 .....	143
12.4	标准串行输入 / 输出模式的禁止功能 .....	144
12.5	使用 ID 码区域时的注意事项 .....	144
12.5.1	ID 码区域的设定例子 .....	144
13.	选项功能选择区 .....	145
13.1	概要 .....	145
13.2	寄存器说明 .....	146
13.2.1	选项功能选择寄存器 (OFS) .....	146
13.2.2	选项功能选择寄存器 2 (OFS2) .....	147
13.3	使用选项功能选择区时的注意事项 .....	148
13.3.1	选项功能选择区的设定例子 .....	148
14.	看门狗定时器 .....	149
14.1	概要 .....	149
14.2	寄存器说明 .....	151
14.2.1	处理器模式寄存器 1 (PM1) .....	151
14.2.2	看门狗定时器的复位寄存器 (WDTR) .....	151

14.2.3	看门狗定时器的开始寄存器 (WDTS)	152
14.2.4	看门狗定时器的控制寄存器 (WDTC)	152
14.2.5	计数源保护模式寄存器 (CSPR)	153
14.2.6	选择功能选择寄存器 (OFS)	154
14.2.7	选择功能选择寄存器 2 (OFS2)	155
14.3	运行说明	156
14.3.1	有关多个模式的共同事项	156
14.3.2	计数源保护模式无效的情况	157
14.3.3	计数源保护模式有效的情况	158
15.	DTC	159
15.1	概要	159
15.2	寄存器说明	160
15.2.1	DTC 控制寄存器 j (DTCCRj) (j=0 ~ 23)	161
15.2.2	DTC 块大小寄存器 j (DTBLSj) (j=0 ~ 23)	162
15.2.3	DTC 传送次数寄存器 j (DTCCTj) (j=0 ~ 23)	162
15.2.4	DTC 传送次数重加载寄存器 j (DTRL Dj) (j=0 ~ 23)	162
15.2.5	DTC 源地址寄存器 j (DTSARj) (j=0 ~ 23)	163
15.2.6	DTC 目标地址寄存器 j (DTDARj) (j=0 ~ 23)	163
15.2.7	DTC 启动允许寄存器 i (DTCENi) (i=0 ~ 3、5、6)	164
15.2.8	DTC 启动控制寄存器 (DTCTL)	165
15.3	运行说明	166
15.3.1	概要	166
15.3.2	启动源	166
15.3.3	控制数据的分配和 DTC 向量表	168
15.3.4	正常模式	173
15.3.5	重复模式	174
15.3.6	链传送	175
15.3.7	中断源	176
15.3.8	运行时序	176
15.3.9	DTC 的执行周期数	177
15.3.10	DTC 启动源的接受和中断源标志	178
15.4	使用 DTC 时的注意事项	179
15.4.1	DTC 启动源	179
15.4.2	DTCENi (i=0 ~ 3、5、6) 寄存器	179
15.4.3	外围模块	179
15.4.4	中断请求	179
16.	定时器概论	180
17.	定时器 RA	181
17.1	概要	181
17.2	寄存器说明	182
17.2.1	定时器 RA 的控制寄存器 (TRACR)	182
17.2.2	定时器 RA 的 I/O 控制寄存器 (TRAIOC)	183
17.2.3	定时器 RA 的模式寄存器 (TRAMR)	184
17.2.4	定时器 RA 的预分频寄存器 (TRAPRE)	185
17.2.5	定时器 RA 寄存器 (TRA)	185
17.2.6	定时器 RA 的引脚选择寄存器 (TRASR)	186
17.3	定时器模式	187
17.3.1	定时器 RA 的 I/O 控制寄存器 (TRAIOC) [ 定时器模式 ]	187
17.3.2	计数过程中的定时器写控制	188

17.4	脉冲输出模式	189
17.4.1	定时器 RA 的 I/O 控制寄存器 (TRAIOC) [脉冲输出模式]	190
17.5	事件计数器模式	191
17.5.1	定时器 RA 的 I/O 控制寄存器 (TRAIOC) [事件计数器模式]	192
17.6	脉宽测量模式	193
17.6.1	定时器 RA 的 I/O 控制寄存器 (TRAIOC) [脉宽测量模式]	194
17.6.2	运行例子	195
17.7	脉冲周期测量模式	196
17.7.1	定时器 RA 的 I/O 控制寄存器 (TRAIOC) [脉冲周期测量模式]	197
17.7.2	运行例子	198
17.8	使用定时器 RA 时的注意事项	199
<b>18.</b>	<b>定时器 RB</b>	<b>200</b>
18.1	概要	200
18.2	寄存器说明	201
18.2.1	定时器 RB 的控制寄存器 (TRBCR)	201
18.2.2	定时器 RB 的单触发控制寄存器 (TRBOCR)	202
18.2.3	定时器 RB 的 I/O 控制寄存器 (TRBIOC)	202
18.2.4	定时器 RB 的模式寄存器 (TRBMR)	203
18.2.5	定时器 RB 的预分频寄存器 (TRBPRES)	203
18.2.6	定时器 RB 的辅助寄存器 (TRBSC)	204
18.2.7	定时器 RB 的主寄存器 (TRBPR)	204
18.2.8	定时器 RB/RC 的引脚选择寄存器 (TRBRCR)	205
18.3	定时器模式	206
18.3.1	定时器 RB 的 I/O 控制寄存器 (TRBIOC) [定时器模式]	206
18.3.2	计数过程中的定时器写控制	207
18.4	可编程波形发生模式	209
18.4.1	定时器 RB 的 I/O 控制寄存器 (TRBIOC) [可编程波形发生模式]	210
18.4.2	运行例子	211
18.5	可编程单触发发生模式	212
18.5.1	定时器 RB 的 I/O 控制寄存器 (TRBIOC) [可编程单触发发生模式]	213
18.5.2	运行例子	214
18.5.3	单触发的选择	215
18.6	可编程等待单触发发生模式	216
18.6.1	定时器 RB 的 I/O 控制寄存器 (TRBIOC) [可编程等待单触发发生模式]	217
18.6.2	运行例子	218
18.7	使用定时器 RB 时的注意事项	219
18.7.1	定时器模式	219
18.7.2	可编程波形发生模式	219
18.7.3	可编程单触发发生模式	219
18.7.4	可编程等待单触发发生模式	219
<b>19.</b>	<b>定时器 RC</b>	<b>220</b>
19.1	概要	220
19.2	寄存器说明	222
19.2.1	模块待机控制寄存器 (MSTCR)	223
19.2.2	定时器 RC 的模式寄存器 (TRCMR)	224
19.2.3	定时器 RC 的控制寄存器 1 (TRCCR1)	225
19.2.4	定时器 RC 的中断允许寄存器 (TRCIER)	226
19.2.5	定时器 RC 的状态寄存器 (TRCSR)	227
19.2.6	定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0)	228
19.2.7	定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1)	229

19.2.8	定时器 RC 计数器 (TRC) .....	229
19.2.9	定时器 RC 的通用寄存器 A、B、C、D (TRCGRA、TRCGRB、TRCGRC、TRCGRD) .....	230
19.2.10	定时器 RC 的控制寄存器 2 (TRCCR2) .....	230
19.2.11	定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF) .....	231
19.2.12	定时器 RC 的输出主控允许寄存器 (TRCOER) .....	232
19.2.13	定时器 RB/RC 的引脚选择寄存器 (TRBRCR) .....	233
19.2.14	定时器 RC 的引脚选择寄存器 0 (TRCPSR0) .....	234
19.2.15	定时器 RC 的引脚选择寄存器 1 (TRCPSR1) .....	235
19.3	有关多个模式的共同事项 .....	236
19.3.1	计数源 .....	236
19.3.2	缓冲器运行 .....	237
19.3.3	数字滤波器 .....	239
19.3.4	脉冲输出的强制截止 .....	240
19.4	定时器模式 (输入捕捉功能) .....	242
19.4.1	定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输入捕捉功能)] .....	244
19.4.2	定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输入捕捉功能)] .....	245
19.4.3	运行例子 .....	246
19.5	定时器模式 (输出比较功能) .....	247
19.5.1	定时器 RC 的控制寄存器 1 (TRCCR1) [定时器模式 (输出比较功能)] .....	249
19.5.2	定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输出比较功能)] .....	250
19.5.3	定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输出比较功能)] .....	251
19.5.4	定时器 RC 的控制寄存器 2 (TRCCR2) [定时器模式 (输出比较功能)] .....	252
19.5.5	运行例子 .....	253
19.5.6	TRCGRC 寄存器和 TRCGRD 寄存器的输出引脚的变更 .....	254
19.6	PWM 模式 .....	256
19.6.1	定时器 RC 的控制寄存器 1 (TRCCR1) [PWM 模式] .....	257
19.6.2	定时器 RC 的控制寄存器 2 (TRCCR2) [PWM 模式] .....	258
19.6.3	运行例子 .....	259
19.7	PWM2 模式 .....	261
19.7.1	寄存器 RC 的控制寄存器 1 (TRCCR1) [PWM2 模式] .....	263
19.7.2	定时器 RC 的控制寄存器 2 (TRCCR2) [PWM2 模式] .....	264
19.7.3	定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF) [PWM2 模式] .....	265
19.7.4	运行例子 .....	266
19.8	定时器 RC 中断 .....	269
19.9	使用定时器 RC 时的注意事项 .....	270
19.9.1	TRC 寄存器 .....	270
19.9.2	TRCSR 寄存器 .....	270
19.9.3	计数源的转换 .....	270
19.9.4	输入捕捉功能 .....	270
19.9.5	PWM2 模式的 TRCMR 寄存器 .....	270
20.	定时器 RE .....	271
20.1	概要 .....	271
20.2	实时时钟模式 .....	272
20.2.1	定时器 RE 的秒数据寄存器 (TRESEC) [实时时钟模式] .....	273
20.2.2	定时器 RE 的分钟数据寄存器 (TREMINT) [实时时钟模式] .....	274
20.2.3	定时器 RE 的小时数据寄存器 (TREHR) [实时时钟模式] .....	274
20.2.4	定时器 RE 的天数据寄存器 (TREWK) [实时时钟模式] .....	275
20.2.5	定时器 RE 的控制寄存器 1 (TRECRI) [实时时钟模式] .....	276
20.2.6	定时器 RE 的控制寄存器 2 (TRECRI2) [实时时钟模式] .....	277
20.2.7	定时器 RE 的计数源选择寄存器 (TRECSCR) [实时时钟模式] .....	278

20.2.8	运行例子 .....	278
20.3	输出比较模式 .....	279
20.3.1	定时器 RE 的计数数据寄存器 (TRESEC) [输出比较模式] .....	280
20.3.2	定时器 RE 的比较数据寄存器 (TREMIN) [输出比较模式] .....	280
20.3.3	定时器 RE 的控制寄存器 1 (TRECRC1) [输出比较模式] .....	281
20.3.4	定时器 RE 的控制寄存器 2 (TRECRC2) [输出比较模式] .....	282
20.3.5	定时器 RE 的计数源选择寄存器 (TRECSCR) [输出比较模式] .....	282
20.3.6	运行例子 .....	283
20.4	使用定时器 RE 时的注意事项 .....	284
20.4.1	计数的开始 / 停止 .....	284
20.4.2	寄存器的设定 .....	284
20.4.3	实时时钟模式的时间读取步骤 .....	286
21.	串行接口 (UART0) .....	287
21.1	概要 .....	287
21.2	寄存器说明 .....	289
21.2.1	UART0 发送 / 接收模式寄存器 (U0MR) .....	289
21.2.2	UART0 位速率寄存器 (U0BRG) 0 .....	289
21.2.3	UART0 发送缓冲寄存器 (U0TB) .....	290
21.2.4	UART0 发送 / 接收控制寄存器 0 (U0C0) .....	291
21.2.5	UART0 发送 / 接收控制寄存器 1 (U0C1) .....	292
21.2.6	UART0 接收缓冲寄存器 (U0RB) .....	293
21.2.7	UART0 引脚选择寄存器 (U0SR) .....	294
21.3	时钟同步串行 I/O 模式 .....	295
21.3.1	发生通信错误时的处理方法 .....	298
21.3.2	极性选择功能 .....	298
21.3.3	LSB first 或者 MSB first 的选择 .....	299
21.3.4	连续接收模式 .....	299
21.4	异步串行 I/O (UART) 模式 .....	300
21.4.1	位速率 .....	304
21.4.2	发生通信错误时的处理方法 .....	305
21.5	使用串行接口 (UART0) 时的注意事项 .....	305
22.	时钟同步串行接口 .....	306
22.1	模式的选择 .....	306
23.	同步串行通信单元 (SSU) .....	307
23.1	概要 .....	307
23.2	寄存器说明 .....	309
23.2.1	模块待机控制寄存器 (MSTCR) .....	309
23.2.2	SSU/IIC 引脚选择寄存器 (SSUICSR) .....	309
23.2.3	SS 位的计数寄存器 (SSBR) .....	310
23.2.4	SS 发送数据寄存器 (SSTD) .....	311
23.2.5	SS 接收数据寄存器 (SSRD) .....	311
23.2.6	SS 控制寄存器 H (SSCRH) .....	312
23.2.7	SS 控制寄存器 L (SSCRL) .....	313
23.2.8	SS 模式寄存器 (SSMR) .....	314
23.2.9	SS 允许寄存器 (SSER) .....	315
23.2.10	SS 状态寄存器 (SSSR) .....	316
23.2.11	SS 模式寄存器 2 (SSMR2) .....	317
23.3	有关多个模式的共同事项 .....	318
23.3.1	传送时钟 .....	318

23.3.2	SS 移位寄存器 (SSTRSR) .....	320
23.3.3	中断请求 .....	321
23.3.4	各通信模式和引脚功能 .....	322
23.4	时钟同步通信模式 .....	323
23.4.1	时钟同步通信模式的初始化 .....	323
23.4.2	数据的发送 .....	324
23.4.3	数据的接收 .....	326
23.5	4 线式总线通信模式 .....	330
23.5.1	4 线式总线通信模式的初始化 .....	330
23.5.2	数据的发送 .....	331
23.5.3	数据的接收 .....	333
23.5.4	SCS 引脚控制和仲裁 .....	335
23.6	使用同步串行通信单元时的注意事项 .....	335
24.	I <sup>2</sup> C 总线接口 .....	336
24.1	概要 .....	336
24.2	寄存器说明 .....	339
24.2.1	模块待机控制寄存器 (MSTCR) .....	339
24.2.2	SSU/IIC 引脚选择寄存器 (SSUICSR) .....	339
24.2.3	输入 / 输出功能的引脚选择寄存器 (PINSR) .....	340
24.2.4	IIC 总线发送数据寄存器 (ICDRT) .....	341
24.2.5	IIC 总线接收数据寄存器 (ICDRR) .....	341
24.2.6	IIC 总线控制寄存器 1 (ICCR1) .....	342
24.2.7	IIC 总线控制寄存器 2 (ICCR2) .....	343
24.2.8	IIC 总线模式寄存器 (ICMR) .....	344
24.2.9	IIC 总线中断允许寄存器 (ICIER) .....	345
24.2.10	IIC 总线状态寄存器 (ICSR) .....	346
24.2.11	从属地址寄存器 (SAR) .....	347
24.2.12	IIC 总线移位寄存器 (ICDRS) .....	347
24.3	有关多个模式的共同事项 .....	348
24.3.1	传送时钟 .....	348
24.3.2	SDA 引脚的数字延迟的选择 .....	350
24.3.3	中断请求 .....	351
24.4	I <sup>2</sup> C 总线接口模式 .....	352
24.4.1	I <sup>2</sup> C 总线格式 .....	352
24.4.2	主控发送 .....	353
24.4.3	主控接收 .....	354
24.4.4	从属发送 .....	357
24.4.5	从属接收 .....	359
24.5	时钟同步串行模式 .....	361
24.5.1	时钟同步串行格式 .....	361
24.5.2	发送 .....	362
24.5.3	接收 .....	363
24.6	寄存器的设定例子 .....	364
24.7	噪声消除电路 .....	368
24.8	位同步电路 .....	369
24.9	使用 I <sup>2</sup> C 总线接口时的注意事项 .....	370
24.9.1	主控接收模式 .....	370
24.9.2	ICCR1 寄存器的 ICE 位和 ICCR2 寄存器的 IICRST 位 .....	370
25.	基带功能 .....	371
25.1	基带功能说明 .....	371



25.1.1	基带框图 .....	372
25.1.2	基带用语说明 .....	372
25.1.3	26 位定时器 .....	373
25.1.4	发送 RAM .....	374
25.1.5	接收 RAM .....	374
25.1.6	发送帧的生成功能 .....	375
25.1.7	滤波器功能 .....	376
25.1.8	中断 .....	377
25.1.9	CRC 运算电路 .....	378
25.1.10	自动 ACK 应答功能 .....	378
25.1.11	自动 ACK 接收功能 .....	380
25.1.12	自动接收转换功能 .....	381
25.1.13	ANTSW 输出转换功能 .....	381
25.1.14	自动 CSMA-CA 功能 .....	381
25.1.15	状态转移 .....	383
25.2	基带的相关寄存器 .....	384
25.2.1	基带控制寄存器 (BBCON) .....	384
25.2.2	发送 / 接收复位寄存器 (BBTXRRST) .....	385
25.2.3	发送 / 接收模式寄存器 0 (BBTXRXMODE0) .....	386
25.2.4	发送 / 接收模式寄存器 1 (BBTXRXMODE1) .....	387
25.2.5	接收帧长度寄存器 (BBRXFLEN) .....	388
25.2.6	接收数据计数器的寄存器 (BBRXCOUNT) .....	389
25.2.7	RSSI/CCA 结果寄存器 (BBRSSICCARSLT) .....	390
25.2.8	发送 / 接收状态寄存器 0 (BBTXRXST0) .....	391
25.2.9	发送帧长度寄存器 (BBTXFLEN) .....	393
25.2.10	发送 / 接收模式寄存器 2 (BBTXRXMODE2) .....	394
25.2.11	发送 / 接收模式寄存器 3 (BBTXRXMODE3) .....	395
25.2.12	接收电平阈值设定寄存器 (BBLVLVTH) .....	396
25.2.13	发送 / 接收控制寄存器 (BBTXRXCON) .....	397
25.2.14	CSMA 控制寄存器 0 (BBCSMACON0) .....	398
25.2.15	CCA 电平阈值设定寄存器 (BBCCAVTH) .....	399
25.2.16	发送 / 接收状态寄存器 1 (BBTXRXST1) .....	400
25.2.17	RF 控制寄存器 (BBRFCON) .....	401
25.2.18	发送 / 接收模式寄存器 4 (BBTXRXMODE4) .....	402
25.2.19	CSMA 控制寄存器 1 (BBCSMACON1) .....	403
25.2.20	CSMA 控制寄存器 2 (BBCSMACON2) .....	404
25.2.21	PAN 标识符寄存器 (BBPANID) .....	404
25.2.22	短地址寄存器 (BBSHORTAD) .....	405
25.2.23	扩展地址寄存器 (BBEXTENDAD0、BBEXTENDAD1、BBEXTENDAD2、 BBEXTENDAD3) .....	405
25.2.24	定时器读寄存器 0、定时器读寄存器 1 (BBTIMEREAD0、BBTIMEREAD1) .....	406
25.2.25	定时器比较 i (i=0 ~ 2) 寄存器 (BBTCOMPiREG0、BBTCOMPiREG1) (i=0 ~ 2) .....	407
25.2.26	时戳寄存器 0、时戳寄存器 1 (BBTSTAMP0、BBTSTAMP1) .....	408
25.2.27	定时器控制寄存器 (BBTIMECON) .....	409
25.2.28	退避期间寄存器 (BBBOFFPROD) .....	410
25.2.29	PLL 分频寄存器 0、PLL 分频寄存器 1 (BBPLLDIVL、BBPLLDIVH) .....	411
25.2.30	发送输出功率寄存器 (BBTXOUTPWR) .....	412
25.2.31	RSSI 偏移寄存器 (BBRSSIOFS) .....	413
25.2.32	评价模式设定寄存器 (BBEVAREG) .....	414
25.2.33	IDLE 等待设定寄存器 (BBIDLEWAIT) .....	415
25.2.34	ANTSW 输出时序设定寄存器 (BBANTSWTIMG) .....	416
25.2.35	RF 初始设定寄存器 (BBRFINI) .....	416

25.2.36	ANTSW 控制寄存器 (BBANTSWCON)	417
25.2.37	自动 ACK 应答时序调整寄存器 (BBACKRTNTIMG)	417
25.3	控制顺序	418
25.3.1	RF 部以及基带部上升步骤的例子	418
25.3.2	RF 部以及基带部下降步骤的例子	418
25.3.3	发送顺序的例子	418
25.3.4	接收顺序的例子	419
25.3.5	CCA 步骤的例子	419
25.3.6	CSAM-CA 步骤的例子	419
25.4	使用基带功能时的注意事项	422
25.4.1	特定的接收帧的处理	422
25.4.2	带定时器触发 CSMA-CA 发送的方法	422
25.4.3	使用自动 CSMA-CA 功能时的设定	422
25.4.4	自动发送 / 接收的运行例子	423
26.	闪存	424
26.1	概要	424
26.2	存储器的分配	425
26.3	闪存的改写禁止功能	427
26.3.1	ID 码检查功能	427
26.3.2	ROM 码保护功能	427
26.3.3	选项功能选择寄存器 (OFS)	428
26.4	CPU 改写模式	429
26.4.1	闪存状态寄存器 (FST)	430
26.4.2	闪存控制寄存器 0 (FMR0)	433
26.4.3	闪存控制寄存器 1 (FMR1)	436
26.4.4	闪存控制寄存器 2 (FMR2)	438
26.4.5	EW0 模式	440
26.4.6	EW1 模式	440
26.4.7	挂起	441
26.4.8	各模式的设定和解除方法	442
26.4.9	BGO (后台操作) 功能	443
26.4.10	数据保护功能	443
26.4.11	软件命令	444
26.4.12	全状态检查	452
26.5	标准串行输入 / 输出模式	454
26.5.1	ID 码检查功能	454
26.6	并行输入 / 输出模式	457
26.6.1	ROM 码保护功能	457
26.7	使用闪存时的注意事项	458
26.7.1	CPU 改写模式	458
27.	功耗的降低	463
27.1	概要	463
27.2	降低功耗的要点和处理方法	463
27.2.1	电压检测电路	463
27.2.2	端口	463
27.2.3	时钟	463
27.2.4	等待模式和停止模式	463
27.2.5	外围功能时钟的停止	463
27.2.6	定时器	463
27.2.7	时钟同步串行接口	463

27.2.8	内部电源的低功耗 .....	463
27.2.9	闪存的停止 .....	464
27.2.10	低消耗电流读模式 .....	465
28.	电特性 .....	466
29.	使用时的注意事项 .....	484
29.1	使用时钟发生电路时的注意事项 .....	484
29.1.1	停止模式 .....	484
29.1.2	等待模式 .....	485
29.1.3	通过 VCA20 位设定内部电源低功耗的操作 .....	485
29.1.4	振荡停止检测功能 .....	485
29.1.5	振荡电路常数 .....	485
29.2	使用中断时的注意事项 .....	486
29.2.1	读地址 00000h .....	486
29.2.2	SP 的设定 .....	486
29.2.3	外部中断和键输入中断 .....	486
29.2.4	中断源的变更 .....	487
29.2.5	中断控制寄存器的变更 .....	488
29.3	使用 ID 码区域时的注意事项 .....	489
29.3.1	ID 码区域的设定例子 .....	489
29.4	使用选项功能选择区时的注意事项 .....	489
29.4.1	选项功能选择区的设定例子 .....	489
29.5	使用 DTC 时的注意事项 .....	490
29.5.1	DTC 启动源 .....	490
29.5.2	DTCEN <sub>i</sub> (i=0 ~ 3、5、6) 寄存器 .....	490
29.5.3	外围模块 .....	490
29.5.4	中断请求 .....	490
29.6	使用定时器 RA 时的注意事项 .....	491
29.7	使用定时器 RB 时的注意事项 .....	492
29.7.1	定时器模式 .....	492
29.7.2	可编程波形发生模式 .....	492
29.7.3	可编程单触发发生模式 .....	492
29.7.4	可编程等待单触发发生模式 .....	492
29.8	使用定时器 RC 时的注意事项 .....	493
29.8.1	TRC 寄存器 .....	493
29.8.2	TRCSR 寄存器 .....	493
29.8.3	计数源的转换 .....	493
29.8.4	输入捕捉功能 .....	493
29.8.5	PWM2 模式的 TRCMR 寄存器 .....	493
29.8.6	计数源 fOCO40M .....	493
29.9	使用定时器 RE 时的注意事项 .....	494
29.9.1	计数的开始 / 停止 .....	494
29.9.2	寄存器的设定 .....	494
29.9.3	实时时钟模式的时间读取步骤 .....	496
29.10	使用串行接口 (UART0) 时的注意事项 .....	496
29.11	使用同步串行通信单元时的注意事项 .....	496
29.12	使用 I <sup>2</sup> C 总线接口时的注意事项 .....	497
29.12.1	主控接收模式 .....	497
29.12.2	ICCR1 寄存器的 ICE 位和 ICCR2 寄存器的 IICRST 位 .....	497
29.13	使用闪存时的注意事项 .....	498
29.13.1	CPU 改写模式 .....	498

29.14 有关噪声的注意事项 .....	502
29.14.1 作为噪声和闩锁对策，在 VCC-VSS 引脚之间插入旁路电容 .....	502
29.14.2 端口控制寄存器的噪声误动作对策 .....	502
29.15 有关电源电压波动的注意事项 .....	502
30. On-chip 调试器的注意事项 .....	503
附录 .....	504
附录 1. 封装尺寸图.....	504
附录 2. 串行编程器和 on-chip 调试仿真器的连接例子 .....	505
附录 3. 振荡评估电路例子.....	507
索引 .....	508

# 地址 - 页速查表

地址	寄存器	符号	记载页
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器 0	PM0	28
0005h	处理器模式寄存器 1	PM1	151
0006h	系统时钟控制寄存器 0	CM0	88
0007h	系统时钟控制寄存器 1	CM1	89
0008h	模块待机控制寄存器	MSTCR	223、309、339
0009h	系统时钟控制寄存器 3	CM3	90
000Ah	保护寄存器	PRCR	110
000Bh	复位源判断寄存器	RSTFR	28
000Ch	振荡停止检测寄存器	OCD	91
000Dh	看门狗定时器的复位寄存器	WDTR	151
000Eh	看门狗定时器的开始寄存器	WDTS	152
000Fh	看门狗定时器的控制寄存器	WDTC	152
0010h			
0011h			
0012h			
0013h			
0014h			
0015h			
0016h			
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	计数源保护模式寄存器	CSPR	153
001Dh			
001Eh			
001Fh			
0020h			
0021h			
0022h			
0023h			
0024h			
0025h			
0026h			
0027h			
0028h	时钟预分频器的复位标志	CPSRF	153
0029h			
002Ah			
002Bh			
002Ch			
002Dh			
002Eh			
002Fh			
0030h	电压监视电路的控制寄存器	CMPA	39
0031h	电压监视电路的边沿选择寄存器	VCAC	39
0032h			
0033h			
0034h	电压检测寄存器 2	VCA2	40、92
0035h			
0036h	电压检测 1 的电平选择寄存器	VD1LS	41
0037h			
0038h	电压监视 0 电路的控制寄存器	VW0C	42
0039h	电压监视 1 电路的控制寄存器	VW1C	43
003Ah	WDT 检测标志	VW2C	44
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			

注 1. 空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
0040h			
0041h	闪存就绪中断控制寄存器	FMRDYIC	118
0042h	BB 定时器比较 2 的中断控制寄存器	BBTIM2IC	117
0043h			
0044h			
0045h			
0046h			
0047h	定时器 RC 的中断控制寄存器	TRCIC	118
0048h			
0049h			
004Ah	定时器 RE 的中断控制寄存器	TREIC	117
004Bh			
004Ch			
004Dh	键输入中断控制寄存器	KUPIC	117
004Eh			
004Fh	SSU 中断控制寄存器 / IIC 总线中断控制寄存器	SSUIC/IICIC	118
0050h			
0051h	UART0 发送中断控制寄存器	S0TIC	117
0052h	UART0 接收中断控制寄存器	S0RIC	117
0053h			
0054h	存储体 0 接收结束 / IDEL 中断控制寄存器	BBRX0IC/ BBIDELIC	117
0055h			
0056h	定时器 RA 的中断控制寄存器	TRAIC	117
0057h			
0058h	定时器 RB 的中断控制寄存器	TRBIC	117
0059h	INT1 中断控制寄存器	INT1IC	119
005Ah	INT3 中断控制寄存器	INT3IC	119
005Bh			
005Ch	BB 定时器比较 0 的中断控制寄存器	BBTIM1IC	
005Dh	INT0 中断控制寄存器	INT0IC	119
005Eh	CCA 结束中断控制寄存器	BBCCAIC	117
005Fh	BB 定时器比较 0 的中断控制寄存器	BBTIM0IC	117
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah			
006Bh			
006Ch	地址滤波中断控制寄存器	BBADFIC	117
006Dh	发送溢出中断控制寄存器	BBTXORIC	117
006Eh	发送结束中断控制寄存器	BBTXIC	117
006Fh	接收溢出 1 的中断控制寄存器	BBRXOR1IC	117
0070h	PLL 锁定检测的中断控制寄存器	BBPLLIC	117
0071h	接收溢出 0 / 校准结束中断控制寄存器	BBRXOR0IC/ BBCALIC	117
0072h	电压监视 1 的中断控制寄存器	VCMP1IC	117
0073h	存储体 1 接收结束 / 时钟稳压器的中断控制寄存器	BBRX1IC/ BBCREGIC	117
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			

地址	寄存器	符号	记载页
0080h	DTC 启动控制寄存器	DTCTL	165
0081h			
0082h			
0083h			
0084h			
0085h			
0086h			
0087h			
0088h	DTC 启动允许寄存器 0	DTCEN0	164
0089h	DTC 启动允许寄存器 1	DTCEN1	164
008Ah	DTC 启动允许寄存器 2	DTCEN2	164
008Bh	DTC 启动允许寄存器 3	DTCEN3	164
008Ch			
008Dh	DTC 启动允许寄存器 5	DTCEN5	164
008Eh	DTC 启动允许寄存器 6	DTCEN6	164
008Fh			
0090h			
0091h			
0092h			
0093h			
0094h			
0095h			
0096h			
0097h			
0098h			
0099h			
009Ah			
009Bh			
009Ch			
009Dh			
009Eh			
009Fh			
00A0h	UART0 发送 / 接收模式寄存器	U0MR	289
00A1h	UART0 位速率寄存器	U0BRG	289
00A2h	UART0 发送缓冲寄存器	U0TB	290
00A3h			
00A4h	UART0 发送 / 接收控制寄存器 0	U0C0	291
00A5h	UART0 发送 / 接收控制寄存器 1	U0C1	292
00A6h	UART0 接收缓冲寄存器	U0RB	293
00A7h			
00A8h			
00A9h			
00AAh			
00ABh			
00ACh			
00ADh			
00AEh			
00AFh			
00B0h			
00B1h			
00B2h			
00B3h			
00B4h			
00B5h			
00B6h			
00B7h			
00B8h			
00B9h			
00BAh			
00BBh			
00BCh			
00BDh			
00BEh			
00BFh			

注 1. 空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
00C0h			
00C1h			
00C2h			
00C3h			
00C4h			
00C5h			
00C6h			
00C7h			
00C8h			
00C9h			
00CAh			
00CBh			
00CCh			
00CDh			
00CEh			
00CFh			
00D0h			
00D1h			
00D2h			
00D3h			
00D4h			
00D5h			
00D6h			
00D7h			
00D8h			
00D9h			
00DAh			
00DBh			
00DCh			
00DDh			
00DEh			
00DFh			
00E0h	端口 P0 寄存器	P0	60
00E1h	端口 P1 寄存器	P1	60
00E2h	端口 P0 方向寄存器	PD0	59
00E3h	端口 P1 方向寄存器	PD1	59
00E4h			
00E5h	端口 P3 寄存器	P3	60
00E6h			
00E7h	端口 P3 方向寄存器	PD3	59
00E8h	端口 P4 寄存器	P4	60
00E9h			
00EAh	端口 P4 方向寄存器	PD4	59
00EBh			
00ECh			
00EDh			
00EEh			
00EFh			
00F0h			
00F1h			
00F2h			
00F3h			
00F4h			
00F5h			
00F6h			
00F7h			
00F8h			
00F9h			
00FAh			
00FBh			
00FCh			
00FDh			
00FEh			
00FFh			

地址	寄存器	符号	记载页
0100h	定时器 RA 的控制寄存器	TRACR	182
0101h	定时器 RA 的 I/O 控制寄存器	TRAIOC	183、187、190 192、194、197
0102h	定时器 RA 的模式寄存器	TRAMR	184
0103h	定时器 RA 的预分频寄存器	TRAPRE	185
0104h	定时器 RA 寄存器	TRA	185
0105h			
0106h			
0107h			
0108h	定时器 RB 的控制寄存器	TRBCR	201
0109h	定时器 RB 的单触发控制寄存器	TRBOCR	202
010Ah	定时器 RB 的 I/O 控制寄存器	TRBIOC	202、206 210、213、217
010Bh	定时器 RB 的模式寄存器	TRBMR	203
010Ch	定时器 RB 的预分频寄存器	TRBPRES	203
010Dh	定时器 RB 的辅助寄存器	TRBSC	204
010Eh	定时器 RB 的主寄存器	TRBPR	204
010Fh			
0110h			
0111h			
0112h			
0113h			
0114h			
0115h			
0116h			
0117h			
0118h	定时器 RE 的秒数据寄存器 / 计数数据寄存器	TRESEC	273、280
0119h	定时器 RE 的分数据寄存器 / 比较数据寄存器	TREMIN	274、280
011Ah	定时器 RE 的小时数据寄存器	TREHR	274
011Bh	定时器 RE 的天数据寄存器	TREWK	275
011Ch	定时器 RE 的控制寄存器 1	TRECR1	276、281
011Dh	定时器 RE 的控制寄存器 2	TRECR2	277、282
011Eh	定时器 RE 的计数源选择寄存器	TRECSR	278、282
011Fh			
0120h	定时器 RC 的模式寄存器	TRCMR	224
0121h	定时器 RC 的控制寄存器 1	TRCCR1	225、249 257、263
0122h	定时器 RC 的中断允许寄存器	TRCIER	226
0123h	定时器 RC 的状态寄存器	TRCSR	227
0124h	定时器 RC 的 I/O 控制寄存器 0	TRCIOR0	228、244、250
0125h	定时器 RC 的 I/O 控制寄存器 1	TRCIOR1	229、245、251
0126h	定时器 RC 计数器	TRC	229
0127h			
0128h	定时器 RC 的通用寄存器 A	TRCGRA	230
0129h			
012Ah	定时器 RC 的通用寄存器 B	TRCGRB	230
012Bh			
012Ch	定时器 RC 的通用寄存器 C	TRCGRC	230
012Dh			
012Eh	定时器 RC 的通用寄存器 D	TRCGRD	230
012Fh			

注 1. 空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
0130h	定时器 RC 的控制寄存器 2	TRCCR2	230、252、 258、264
0131h	定时器 RC 的数字滤波器的功能选择寄存器	TRCDF	231、265
0132h	定时器 RC 的输出主控允许寄存器	TRCOER	232
0133h			
0134h			
0135h			
0136h			
0137h			
0138h			
0139h			
013Ah			
013Bh			
013Ch			
013Dh			
013Eh			
013Fh			

0180h	定时器 RA 的引脚选择寄存器	TRASR	61、186
0181h	定时器 RB/RC 的引脚选择寄存器	TRBRCR	62、205、226
0182h	定时器 RC 的引脚选择寄存器 0	TRCPSR0	63、234
0183h	定时器 RC 的引脚选择寄存器 1	TRCPSR1	64、235
0184h			
0185h			
0186h			
0187h			
0188h	UART0 引脚选择寄存器	U0SR	65、294
0189h			
018Ah			
018Bh			
018Ch	SSU/IIC 引脚选择寄存器	SSUICSR	65、309、339
018Dh			
018Eh	INT 中断输入的引脚选择寄存器	INTSR	66、126
018Fh	输入 / 输出功能的引脚选择寄存器	PINSR	67、93、340
0190h			
0191h			
0192h			
0193h	SS 位的计数寄存器	SSBR	310
0194h	SS 发送数据寄存器 L/IIC 总线发送数据寄存器	SSTDR/ICDRT	311、341
0195h	SS 发送数据寄存器 H	SSTDRH	
0196h	SS 接收数据寄存器 L/IIC 总线接收数据寄存器	SSRDR/ICDRR	311、341
0197h	SS 接收数据寄存器 H	SSRDRH	
0198h	SS 控制寄存器 H/IIC 总线控制寄存器 1	SSCRH/ICCR1	312、342
0199h	SS 控制寄存器 L/IIC 总线控制寄存器 2	SSCRL/ICCR2	313、343
019Ah	SS 模式寄存器 /IIC 总线模式寄存器	SSMR/ICMR	314、344
019Bh	SS 允许寄存器 /IIC 总线模式寄存器	SSER/ICIER	315、345
019Ch	SS 状态寄存器 /IIC 总线状态寄存器	SSSR/ICSR	316、346
019Dh	SS 模式寄存器 2/ 从属地址寄存器	SSMR2/SAR	317、347
019Eh			
019Fh			

地址	寄存器	符号	记载页
01A0h			
:			
01B0h			
01B1h			
01B2h	闪存状态寄存器	FST	430
01B3h			
01B4h	闪存控制寄存器 0	FMR0	433
01B5h	闪存控制寄存器 1	FMR1	436
01B6h	闪存控制寄存器 2	FMR2	438
01B7h			
01B8h			
01B9h			
01BAh			
01BBh			
01BCh			
01BDh			
01BEh			
01BFh			
01C0h	地址匹配中断寄存器 0	RMAD0	135
01C1h			
01C2h			
01C3h	地址匹配中断允许寄存器 0	AIER0	135
01C4h	地址匹配中断寄存器 1	RMAD1	135
01C5h			
01C6h			
01C7h	地址匹配中断允许寄存器 1	AIER1	135
01C8h			
:			
01DFh			
01E0h	上拉控制寄存器 0	PUR0	68
01E1h	上拉控制寄存器 1	PUR1	68
01E2h			
01E3h			
01E4h			
01E5h			
01E6h			
01E7h			
01E8h			
01E9h			
01EAh			
01EBh			
01ECh			
01EDh			
01EEh			
01EFh			
01F0h	端口 P1 的驱动能力控制寄存器	P1DRR	69
01F1h			
01F2h	驱动能力控制寄存器 0	DRR0	70
01F3h	驱动能力控制寄存器 1	DRR1	71
01F4h			
01F5h	输入阈值控制寄存器 0	VLT0	72
01F6h	输入阈值控制寄存器 1	VLT1	73
01F7h			
01F8h			
01F9h			
01FAh	外部输入允许寄存器 0	INTEN	127
01FBh			
01FCh	INT 输入滤波器的选择寄存器 0	INTF	128
01FDh			
01FEh	键输入允许寄存器 0	KIEN	132
01FFh	键输入允许寄存器 1	KI1EN	133
:			
D2FFh			

注 1. 空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
2C00h	DTC 传送向量区		
2C01h	DTC 传送向量区		
2C02h	DTC 传送向量区		
2C03h	DTC 传送向量区		
2C04h	DTC 传送向量区		
2C05h	DTC 传送向量区		
2C06h	DTC 传送向量区		
2C07h	DTC 传送向量区		
2C08h	DTC 传送向量区		
2C09h	DTC 传送向量区		
2C0Ah	DTC 传送向量区		
:	DTC 传送向量区		
:	DTC 传送向量区		
2C3Ah	DTC 传送向量区		
2C3Bh	DTC 传送向量区		
2C3Ch	DTC 传送向量区		
2C3Dh	DTC 传送向量区		
2C3Eh	DTC 传送向量区		
2C3Fh	DTC 传送向量区		
2C40h	DTC 控制数据 0	DTCD0	
2C41h			
2C42h			
2C43h			
2C44h			
2C45h			
2C46h			
2C47h			
2C48h	DTC 控制数据 1	DTCD1	
2C49h			
2C4Ah			
2C4Bh			
2C4Ch			
2C4Dh			
2C4Eh			
2C4Fh			
2C50h	DTC 控制数据 2	DTCD2	
2C51h			
2C52h			
2C53h			
2C54h			
2C55h			
2C56h			
2C57h			
2C58h	DTC 控制数据 3	DTCD3	
2C59h			
2C5Ah			
2C5Bh			
2C5Ch			
2C5Dh			
2C5Eh			
2C5Fh			
2C60h	DTC 控制数据 4	DTCD4	
2C61h			
2C62h			
2C63h			
2C64h			
2C65h			
2C66h			
2C67h			
2C68h	DTC 控制数据 5	DTCD5	
2C69h			
2C6Ah			
2C6Bh			
2C6Ch			
2C6Dh			
2C6Eh			
2C6Fh			



地址	寄存器	符号	记载页
2C70h	DTC 控制数据 6	DTCD6	
2C71h			
2C72h			
2C73h			
2C74h			
2C75h			
2C76h			
2C77h			
2C78h			
2C78h	DTC 控制数据 7	DTCD7	
2C79h			
2C7Ah			
2C7Bh			
2C7Ch			
2C7Dh			
2C7Eh			
2C7Fh			
2C80h			
2C80h	DTC 控制数据 8	DTCD8	
2C81h			
2C82h			
2C83h			
2C84h			
2C85h			
2C86h			
2C87h			
2C88h			
2C88h	DTC 控制数据 9	DTCD9	
2C89h			
2C8Ah			
2C8Bh			
2C8Ch			
2C8Dh			
2C8Eh			
2C8Fh			
2C90h			
2C90h	DTC 控制数据 10	DTCD10	
2C91h			
2C92h			
2C93h			
2C94h			
2C95h			
2C96h			
2C97h			
2C98h			
2C98h	DTC 控制数据 11	DTCD11	
2C99h			
2C9Ah			
2C9Bh			
2C9Ch			
2C9Dh			
2C9Eh			
2C9Fh			
2CA0h			
2CA0h	DTC 控制数据 12	DTCD12	
2CA1h			
2CA2h			
2CA3h			
2CA4h			
2CA5h			
2CA6h			
2CA7h			
2CA8h			
2CA8h	DTC 控制数据 13	DTCD13	
2CA9h			
2CAAh			
2CABh			
2CACH			
2CADh			
2CAEh			
2CAFh			

地址	寄存器	符号	记载页
2CB0h	DTC 控制数据 14	DTCD14	
2CB1h			
2CB2h			
2CB3h			
2CB4h			
2CB5h			
2CB6h			
2CB7h			
2CB8h	DTC 控制数据 15	DTCD15	
2CB9h			
2CBAh			
2CB Bh			
2CBCh			
2CBDh			
2CBEh			
2CBFh			
2CC0h	DTC 控制数据 16	DTCD16	
2CC1h			
2CC2h			
2CC3h			
2CC4h			
2CC5h			
2CC6h			
2CC7h			
2CC8h	DTC 控制数据 17	DTCD17	
2CC9h			
2CCAh			
2CCBh			
2CCCh			
2CCDh			
2CCEh			
2CCFh			
2CD0h	DTC 控制数据 18	DTCD18	
2CD1h			
2CD2h			
2CD3h			
2CD4h			
2CD5h			
2CD6h			
2CD7h			
2CD8h	DTC 控制数据 19	DTCD19	
2CD9h			
2CDAh			
2CDBh			
2CDCh			
2CDDh			
2CDEh			
2CDFh			
2CE0h	DTC 控制数据 20	DTCD20	
2CE1h			
2CE2h			
2CE3h			
2CE4h			
2CE5h			
2CE6h			
2CE7h			
2CE8h	DTC 控制数据 21	DTCD21	
2CE9h			
2CEAh			
2CEBh			
2CECh			
2CEDh			
2CEEh			
2CEFh			

注 1. 空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
2CF0h	DTC 控制数据 22	DTCD22	
2CF1h			
2CF2h			
2CF3h			
2CF4h			
2CF5h			
2CF6h			
2CF7h			
2CF8h	DTC 控制数据 23	DTCD23	
2CF9h			
2CFAh			
2CFBh			
2CFCh			
2CFDh			
2CFEh			
2CFFh			
2D00h	基带控制寄存器	BBCON	384
2D01h	发送 / 接收复位寄存器	BBTXRXRST	385
2D02h	发送 / 接收模式寄存器 0	BBTXRXMODE0	386
2D03h	发送 / 接收模式寄存器 1	BBTXRXMODE1	387
2D04h	接收帧长度寄存器	BBRXFLen	388
2D05h	接收数据计数器寄存器	BBRXCOUNT	389
2D06h	RSSI/CCA 结果寄存器	BBRSSICARSLT	390
2D07h	发送 / 接收状态寄存器 0	BBTXRXST0	391
2D08h	发送帧长度寄存器	BBTXFLEN	393
2D09h	发送 / 接收模式寄存器 2	BBTXRXMODE2	394
2D0Ah	发送 / 接收模式寄存器 3	BBTXRXMODE3	395
2D0Bh	接收电平阈值设定寄存器	BBLLVTH	396
2D0Ch	发送 / 接收控制寄存器	BBTXRXCON	397
2D0Dh	CSMA 控制寄存器 0	BBCSMACON0	398
2D0Eh	CCA 电平阈值设定寄存器	BBCCAVTH	399
2D0Fh	发送 / 接收状态寄存器 1	BBTXRXST1	400
2D10h	RF 控制寄存器	BBRFCON	401
2D11h	发送 / 接收模式寄存器 4	BBTXRXMODE4	402
2D12h	CSMA 控制寄存器 1	BBCSMACON1	403
2D13h	CSMA 控制寄存器 2	BBCSMACON2	404
2D14h	PAN 标识符寄存器	BBPANID	404
2D15h			
2D16h	短地址寄存器	BBSHORTAD	405
2D17h			
2D18h	扩展地址寄存器	BBEXTENDAD0	405
2D19h			
2D1Ah		BBEXTENDAD1	405
2D1Bh			
2D1Ch		BBEXTENDAD2	405
2D1Dh			
2D1Eh		BBEXTENDAD3	405
2D1Fh			
2D20h	定时器读取寄存器 0	BBTIMERAD0	406
2D21h			
2D22h	定时器读取寄存器 1	BBTIMERAD1	406
2D23h			
2D24h	定时器比较 0 的寄存器 0	BBCOMP0REG0	407
2D25h			
2D26h	定时器比较 0 的寄存器 1	BBCOMP0REG1	407
2D27h			
2D28h	定时器比较 1 的寄存器 0	BBCOMP1REG0	407
2D29h			
2D2Ah	定时器比较 1 的寄存器 1	BBCOMP1REG1	407
2D2Bh			
2D2Ch	定时器比较 2 的寄存器 0	BBCOMP2REG0	407
2D2Dh			
2D2Eh	定时器比较 2 的寄存器 1	BBCOMP2REG1	407
2D2Fh			

注 1. 空白部分为保留区, 不能存取。

地址	寄存器	符号	记载页
2D30h	时戳寄存器 0	BBTSTAMP0	408
2D31h			
2D32h	时戳寄存器 1	BBTSTAMP1	408
2D33h			
2D34h	定时器控制寄存器	BBTIMECON	409
2D35h	退避期间寄存器	BBBOFFPROD	410
2D36h			
2D37h			
2D38h			
2D39h			
2D3Ah	PLL 频率寄存器 0	BBPLLDIVL	411
2D3Bh	PLL 频率寄存器 1	BBPLLDIVH	411
2D3Ch	发送输出功率寄存器	BBPLLDIVL	412
2D3Dh	RSSI 偏移寄存器	BBRSSIOFS	413
2D3Eh			
2D3Fh			
2D40h			
:			
2D45h			
2D46h	自动 ACK 应答时序调整寄存器	BBACKRTNTIMG	417
2D47h			
:			
2D63h			
2D64h			
2D65h			
2D66h			
2D67h			
2D68h	评价模式设定寄存器	BBEVAREG	414
2D69h			
2D6Ah			
2D6Bh			
2D6Ch			
2D6Dh			
2D6Eh			
2D6Fh			
2D70h			
2D71h			
2D72h			
2D73h			
2D74h			
2D75h			
2D76h	IDEL 等待设定寄存器	BBIDELWAIT	415
2D77h			
2D78h			
2D79h			
2D7Ah	ANTSW 输出时序设定寄存器	BBANTSWTIMG	416
2D7Bh			
2D7Ch	RF 初始设定寄存器	BBRFINI	416
2D7Eh			
2D7Fh			
2D80h			
2D81h			
2D82h	ANTSW 控制寄存器	BBANTSWCON	417
2D83h			
:			
2DFFh			

地址	寄存器	符号	记载页
2E00h	发送 RAM	TRANSMIT_ RAM_START	
:	发送 RAM		
2E7Eh	发送 RAM	TRANSMIT_ RAM_END	
2E7Fh			
2E80h	接收 RAM	RECIEVE_ RAM_START	
:	接收 RAM		
2EFEh	接收 RAM	RECIEVE_ RAM_END	
2EFFh			
2E00h			
:			
2FFFh			
:			
FFDBh	选项功能选择寄存器 2	OFS2	30、147、155
:			
FFFFh	选项功能选择寄存器	OFS	29、45、146 154、428

## 1. 概要

### 1.1 特点

R8C/3MQ 群是以 IEEE802.15.4 规格为基准的 2.4GHz 带域，搭载了低功耗收发器和 R8C CPU 内核的单芯片微型计算机。R8C CPU 内核有高功能指令和高指令效率，还具备 1M 字节的地址空间和快速执行指令的能力，并且因有乘法器而能进行快速运算处理。

R8C/3MQ 群不仅功耗小，而且能通过运行模式进行功率控制。

R8C/3MQ 群内置了多功能定时器、串行接口等各种外围功能，能减少系统的部件数。

R8C/3MQ 群还内置了带 BGO（后台操作）功能的数据闪存（1KB×4 块）。

#### 1.1.1 用途

家电、办公设备、音响、民用设备等。

## 1.1.2 规格概要

R8C/3MQ 群的规格概要如表 1.1 ~ 表 1.2 所示。

表 1.1 R8C/3MQ 群的规格概要 (1)

分类	功能	说明
CPU	中央处理器	R8C CPU 内核 <ul style="list-style-type: none"> <li>基本指令数: 89 条指令</li> <li>最短指令执行时间: 62.5ns (f(BCLK)=16MHz、VCC=2.7 ~ 3.6V) 125ns (f(BCLK)=8MHz、VCC=2.2 ~ 3.6V) 250ns (f(BCLK)=4MHz、VCC=1.8 ~ 3.6V)</li> <li>乘法器: 16 位 × 16 位 → 32 位</li> <li>乘加运算指令: 16 位 × 16 位 + 32 位 → 32 位</li> <li>运行模式: 单芯片模式 (地址空间: 1M 字节)</li> </ul>
存储器	ROM、RAM 数据闪存	请参照“表 1.3 R8C/3MQ 群的产品一览表”。
电压检测	电压检测电路	<ul style="list-style-type: none"> <li>上电复位</li> <li>电压检测 2 处 (电压检测 1 可选择检测电平)</li> </ul>
I/O 端口	可编程输入 / 输出 端口	CMOS 输入 / 输出: 18 个 (包含 XCIN、XCOUT), 可选择上拉电阻 (一部分)
时钟	时钟发生电路	<ul style="list-style-type: none"> <li>3 个电路: XIN 时钟振荡电路 XCIN 时钟振荡电路 (32kHz) 低速内部振荡器</li> <li>振荡停止检测: XIN 时钟振荡停止检测功能</li> <li>分频电路: 可选择 1 分频、2 分频、4 分频、8 分频和 16 分频</li> <li>低功耗结构: 标准运行模式 (高速时钟、低速时钟、低速内部振荡器)、等待模式、停止模式</li> </ul>
		有实时时钟 (定时器 RE)
中断		<ul style="list-style-type: none"> <li>中断向量数: 69 个</li> <li>外部中断输入: 11 个 (INT×3、键输入×8)</li> <li>中断优先级: 7 级</li> </ul>
看门狗定时器		<ul style="list-style-type: none"> <li>14 位 × 1 (带预分频器)</li> <li>可选择复位开始功能。</li> <li>可选择看门狗定时器的低速内部振荡器。</li> </ul>
DTC (数据传送控制器)		<ul style="list-style-type: none"> <li>1 个通道</li> <li>启动源: 17 个</li> <li>传送模式: 2 个 (正常模式、重复模式)</li> </ul>
定时器	定时器 RA	8 位 × 1 (带 8 位预分频器) 定时器模式 (周期定时器)、脉冲输出模式 (各周期的电平反相输出)、事件计数器模式、脉宽测量模式、脉冲周期测量模式
	定时器 RB	8 位 × 1 (带 8 位预分频器) 定时器模式 (周期定时器)、可编程波形发生模式 (PWM 输出)、可编程单触发生模式、可编程等待单触发生模式
	定时器 RC	16 位 × 1 (带 4 个捕捉 / 比较寄存器) 定时器模式 (输入捕捉功能、输出比较功能)、PWM 模式 (3 个输出)、PWM2 模式 (1 个 PWM 输出)
	定时器 RE	8 位 × 1 实时时钟模式 (对秒、分钟、小时和天进行计数) 输出比较模式
串行接口 (UART0)		时钟同步串行 I/O / 异步串行 I/O 兼用
同步串行通信单元 (SSU)		1 个 (和 I <sup>2</sup> C 总线兼用)

表 1.2 R8C/3MQ 群的规格概要 (2)

分类	功能	说明
I <sup>2</sup> C 总线		1 个 (和 SSU 兼用)
RF	RF 频率	2405MHz ~ 2480MHz
	接收灵敏度	-95dBm
	发送输出电平	0dBm
基带		<ul style="list-style-type: none"> <li>• 127 字节发送 RAM、127 字节接收 RAM×2</li> <li>• 自动 ACK 应答功能</li> <li>• 26 位定时器: 比较功能 3 个通道</li> </ul>
暗号	AES	AES 暗号处理 (键长 128 位)
闪存		<ul style="list-style-type: none"> <li>• 编程 / 擦除电压: 1.8 ~ 3.6V (改写模式时)</li> <li>• 编程 / 擦除次数: 10000 次 (数据闪存) 1000 次 (程序 ROM)</li> <li>• 编程保护: ROM 码保护、ID 码检查</li> <li>• 调试功能: on-chip 调试功能、板上闪存改写功能</li> <li>• BGO (后台操作) 功能</li> </ul>
工作频率 / 电源电压 (单芯片模式时)		f(BCLK)=16MHz(VCC=2.7 ~ 3.6V) f(BCLK)=8MHz(VCC=2.2 ~ 3.6V) f(BCLK)=4MHz(VCC=1.8 ~ 3.6V) 注: f(XIN)=16MHz 固定
消耗电流 (注 1)		RF=Tx: 18mA RF=Rx (接收中): 25mA RF=Rx (等待接收): 24mA RF=Rx (等待接收) / 等待模式: 23mA RF=idle: 4mA RF=off: 2.5mA ※以上 f(XIN)=16MHz、f(BCLK)=4MHz、VCC=VCCRF=1.8 ~ 3.6V 时
		RF=Tx: 19mA RF=Rx (接收中): 26mA RF=Rx (等待接收): 25mA RF=Rx (等待接收) / 等待模式: 23mA RF=idle: 5mA RF=off: 3.5mA ※以上 f(XIN)=16MHz、f(BCLK)=8MHz、VCC=VCCRF=2.2 ~ 3.6V 时
		RF=Tx: 21.5mA RF=Rx (接收中): 28.5mA RF=Rx (等待接收): 27.5mA RF=Rx (等待接收) / 等待模式: 23mA RF=idle: 7.5mA RF=off: 6mA ※以上 f(XIN)=16MHz、f(BCLK)=16MHz、VCC=VCCRF=2.7 ~ 3.6V 时
		低速内部振荡器模式 (f(BCLK)=15.6kHz): 80μA 低速时钟模式 (f(BCLK)=32kHz、闪存低功耗读模式): 95μA 低速时钟模式 (f(BCLK)=32kHz、闪存停止 / RAM 内的程序运行): 45μA 等待模式 (系统时钟 =XCIN(32kHz)、外围功能时钟运行): 6μA 等待模式 (系统时钟 =XCIN(32kHz)、外围功能时钟停止): 4.5μA 等待模式 (系统时钟 =fOCO-S(125kHz)、外围功能时钟运行): 13μA 等待模式 (系统时钟 =fOCO-S(125kHz)、外围功能时钟停止): 7.5μA 停止模式 (全时钟停止): 2μA ※ VCC=VCCRF=1.8 ~ 3.6V、RF=off 时
		工作环境温度 -20°C ~ 85°C (N 版)
封装		40 个引脚 HWQFN 封装代码: PWQN0040KB-A (旧代码: 40PJS-A)

注 1. 测量条件请参照“28. 电特性”。

## 1.2 产品一览表

R8C/3MQ 群的产品一览表如表 1.3 所示，产品型号、存储器容量和封装如图 1.1 所示。

表 1.3 R8C/3MQ 群的产品一览表

2011 年 3 月

产品型号	内部 ROM 容量		内部 RAM 容量	封装	备注
	程序 ROM	数据闪存			
R5F213M6QNNP	32K 字节	1K 字节 ×4	2.5K 字节	PWQN0040KB-A	N 版
R5F213M7QNNP	48K 字节	1K 字节 ×4	4K 字节		
R5F213M8QNNP	64K 字节	1K 字节 ×4	6K 字节		
R5F213MAQNNP	96K 字节	1K 字节 ×4	7K 字节		
R5F213MCQNNP	128K 字节	1K 字节 ×4	7.5K 字节		

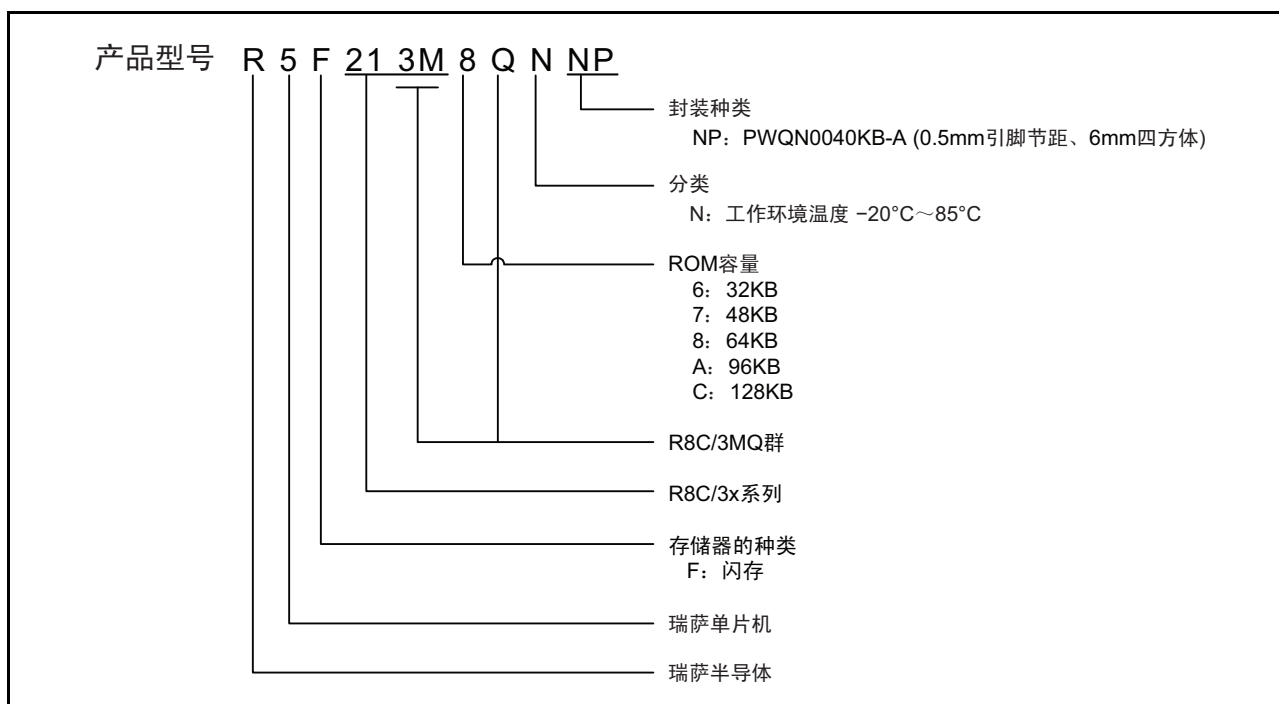


图 1.1 R8C/3MQ 群的产品型号、存储器容量和封装

## 1.3 框图

框图如图 1.2 所示。

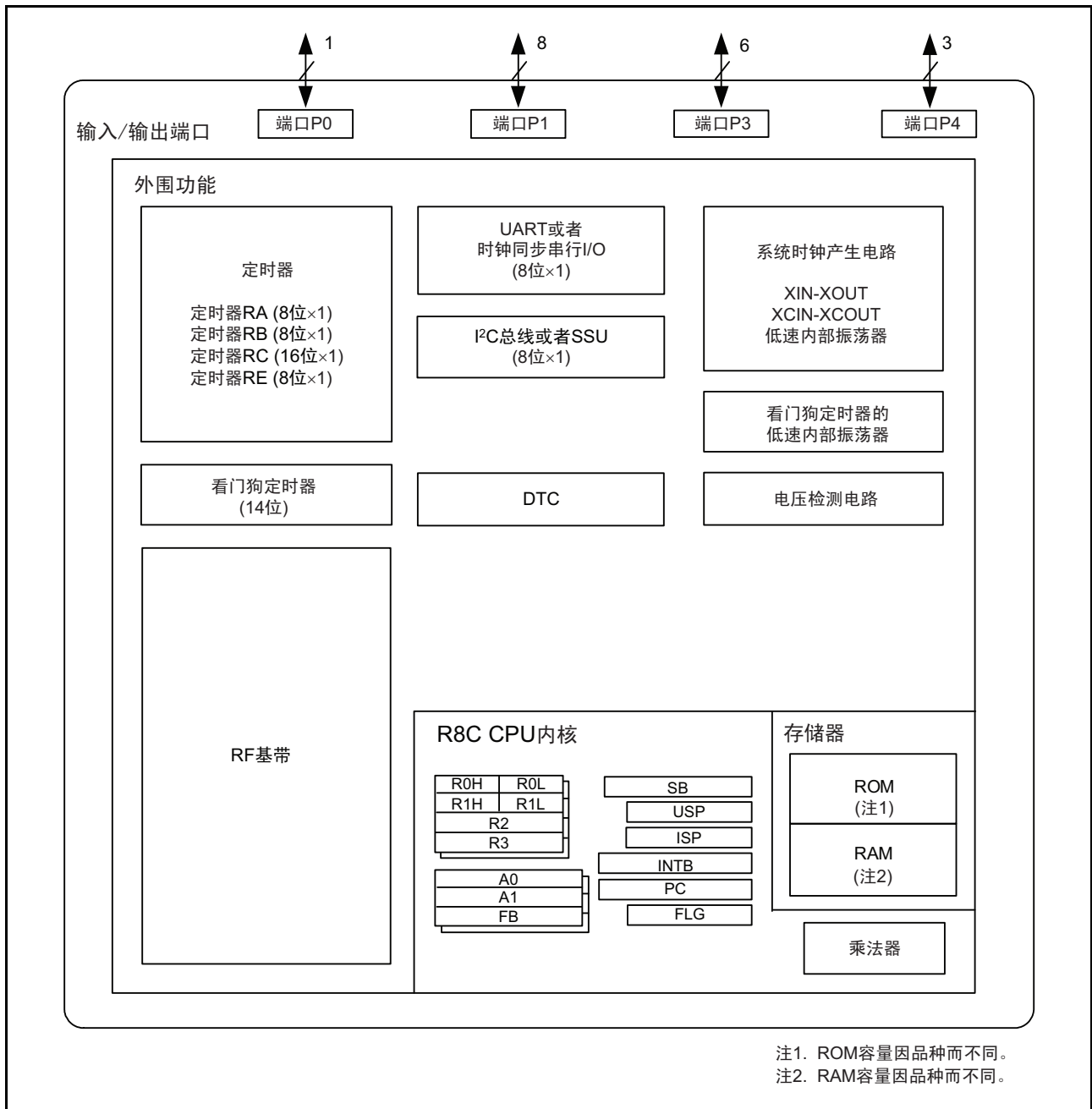


图 1.2 框图



### 1.4 引脚排列图

引脚排列图（俯视图）和引脚名一览表（按引脚序号分类）分别如图 1.3 和表 1.4 所示。

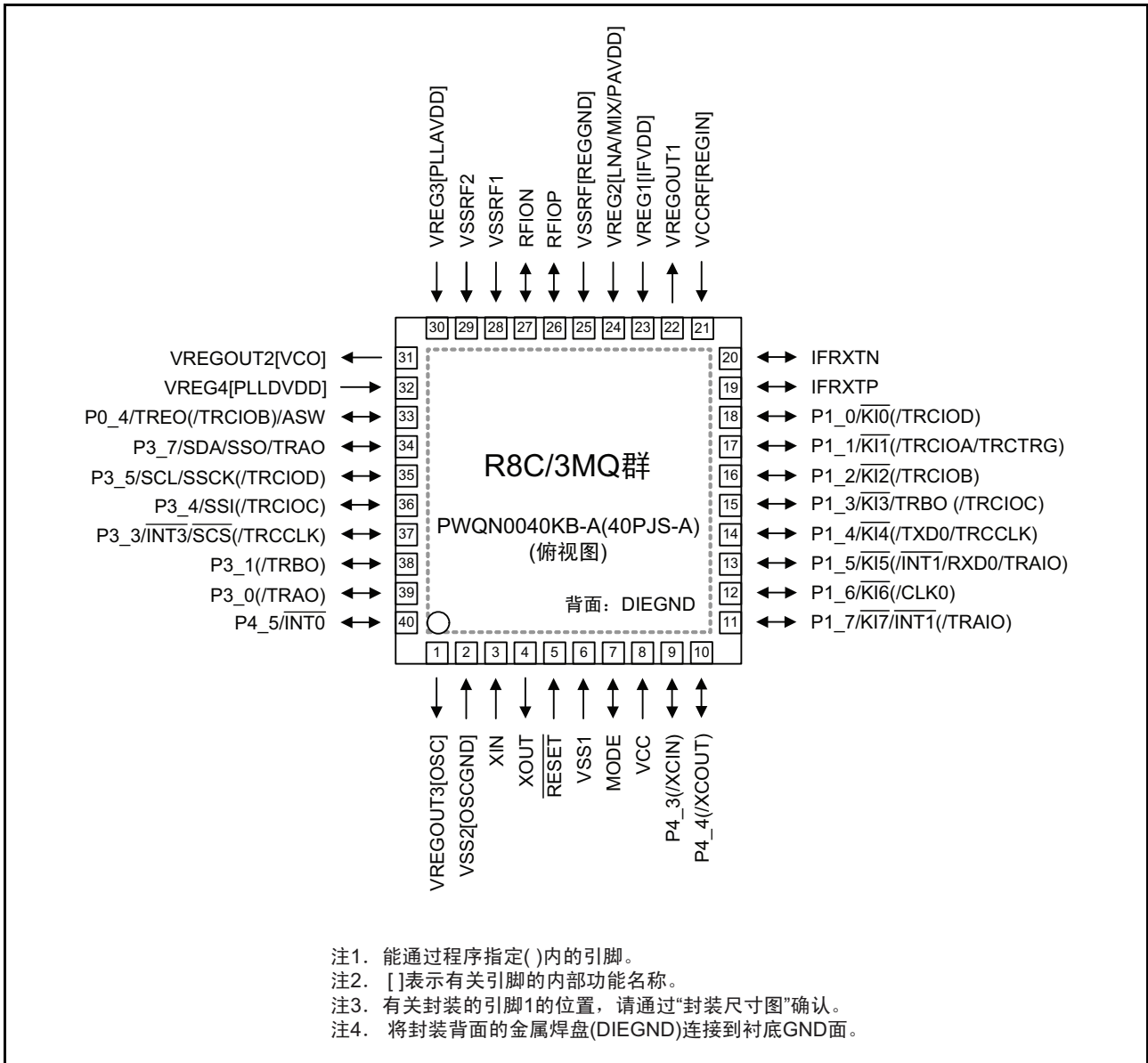


图 1.3 引脚排列图（俯视图）

表 1.4 引脚名一览表（按引脚序号分类）

引脚序号	控制引脚	端口	外围功能的输入 / 输出引脚					
			中断	定时器	串行接口	SSU	I <sup>2</sup> C 总线	RF 引脚 其他
1	VREGOUT3							
2	VSS2							
3	XIN							
4	XOUT							
5	RESET							
6	VSS1							
7	MODE							
8	VCC							
9	(XCIN)	P4_3						
10	(XCOUT)	P4_4						
11		P1_7	KI7/ $\overline{\text{INT1}}$	(TRAIO)				
12		P1_6	KI6		(CLK0)			
13		P1_5	KI5/ $\overline{\text{INT1}}$	(TRAIO)	(RXD0)			
14		P1_4	KI4	(TRCCLK)	(TXD0)			
15		P1_3	KI3	TRBO/(TRCIOC)				
16		P1_2	KI2	(TRCIOB)				
17		P1_1	KI1	(TRCIOA/TRCTRG)				
18		P1_0	KI0	(TRCIOD)				
19								IFRXTP
20								IFRXTN
21	VCCRF							
22	VREGOUT1							
23	VREG1							
24	VREG2							
25	VSSRF							
26								RFIOP
27								RFION
28	VSSRF1							
29	VSSRF2							
30	VREG3							
31	VREGOUT2							
32	VREG4							
33		P0_4		TREO/(TRCIOB)				ASW
34		P3_7		TRAO		SSO	SDA	
35		P3_5		(TRCIOD)		SSCK	SCL	
36		P3_4		(TRCIOC)		SSI		
37		P3_3	$\overline{\text{INT3}}$	(TRCCLK)		SCS		
38		P3_1		(TRBO)				
39		P3_0		(TRAO)				
40		P4_5	$\overline{\text{INT0}}$					
背面	DIEGND							

注 1. 能通过程序指定 ( ) 内的引脚。

## 1.5 引脚功能的说明

引脚功能的说明如表 1.5 ~ 表 1.6 所示。

表 1.5 引脚功能的说明 (1)

分类	引脚名	输入 / 输出	功能
电源输入	VCC、VSS1	—	必须给 VCC 输入 1.8V ~ 3.6V。 必须给 VSS1 输入 0V。
复位输入	RESET	输入	如果给此引脚输入“L”电平，单片机就进入复位状态。
MODE	MODE	输入	必须通过电阻连接 VCC。
XIN 时钟输入	XIN	输入	XIN 时钟振荡电路的输入 / 输出。必须在 XIN 和 XOUT 之间连接晶体振荡器。
XIN 时钟输出	XOUT	输入 / 输出	
XCIN 时钟输入	XCIN	输入	XCIN 时钟振荡电路的输入 / 输出。必须在 XCIN 和 XCOUT 之间连接晶体振荡器。
XCIN 时钟输出	XCOUT	输出	
INT 中断输入	INT0、INT1、INT3	输入	INT 中断的输入。 INT0 是定时器 RB、定时器 RC 的输入。
键输入中断的输入	KI0 ~ KI7	输入	键输入中断的输入
定时器 RA	TRAIO	输入 / 输出	定时器 RA 的输入 / 输出
	TRA0	输出	定时器 RA 的输出
定时器 RB	TRBO	输出	定时器 RB 的输出
定时器 RC	TRCCLK	输入	外部时钟的输入
	TRCTRG	输入	外部触发的输入
	TRCIOA、TRCIOB、TRCIOC、TRCIOD	输入 / 输出	定时器 RC 的输入 / 输出
定时器 RE	TRE0	输出	分频时钟输出
串行接口	CLK0	输入 / 输出	传送时钟的输入 / 输出
	RXD0	输入	串行数据的输入
	TXD0	输出	串行数据的输出
SSU	SSI	输入 / 输出	数据的输入 / 输出
	SCS	输入 / 输出	片选输入 / 输出
	SSCK	输入 / 输出	时钟输入 / 输出
	SSO	输入 / 输出	数据输入 / 输出
I <sup>2</sup> C 总线	SCL	输入 / 输出	时钟输入 / 输出
	SDA	输入 / 输出	数据输入 / 输出
输入 / 输出端口	P0_4、 P1_0 ~ P1_7、 P3_0 ~ P3_1、 P3_3 ~ P3_5、P3_7、 P4_3 ~ P4_5	输入 / 输出	CMOS 的输入 / 输出端口。有用于选择输入 / 输出的方向寄存器，每个引脚都能设定为输入端口或者输出端口。输入端口能通过程序选择有无上拉电阻。

表 1.6 引脚功能的说明 (2)

分类	引脚名	输入 / 输出	功能
模拟电源输入	VCCRF、VSSRF、VSSRF1、VSSRF2、VSS2、DIEGND	—	VCCRF 必须输入同 1.8V ~ 3.6V 的 VCC 相同电压。必须给 VSSRF、VSSRF1、VSSRF2、VSS2、DIEGND 输入 0V。
	VREG1	—	用于 1.5V 系 IF 的 VDD。必须连接 VREGOUT1。
	VREG2	—	用于 1.5V 系 LNA/MIX/PA 的 VDD。必须连接 VREGOUT1。
	VREG3	—	用于 1.5V 系 PLL 的 ANALOG VDD。必须连接 VREGOUT1。
	VREG4	—	用于 1.5V 系 PLL 的 DIGITAL VDD。必须连接 VREGOUT1。
稳压器输出	VREGOUT1	—	用于模拟电路的内置稳压器输出 (1.5V)。必须在 VSS 之间仅连接旁路电路。仅作为 VREG1、VREG2、VREG3、VREG4 的电源使用。
	VREGOUT2	—	用于 VCO 的稳压器输出 (1.5V)。必须在 VSS 之间仅连接旁路电路。作为其他的电路电源不使用。
	VREGOUT2	—	用于 XIN 振荡电路的稳压器输出 (1.5V)。必须在 VSS 之间仅连接旁路电路。作为其他的电路电源不使用。
RF 输入 / 输出	RFIOP、RFION	输入 / 输出	RF 输入 / 输出
测试引脚	IFRXTN、IFRXTP	输入 / 输出	用于模拟测试的引脚。必须将输入置为开路或者 0V。
外置天线开关控制输出	ASW	输出	外置天线开关控制信号输出。 在不需要天线开关控制时，必须置为开路。

## 2. 中央处理器 (CPU)

CPU 的寄存器如图 2.1 所示。CPU 有 13 个寄存器，其中 R0、R1、R2、R3、A0、A1、FB 构成寄存器组，有 2 个寄存器组。

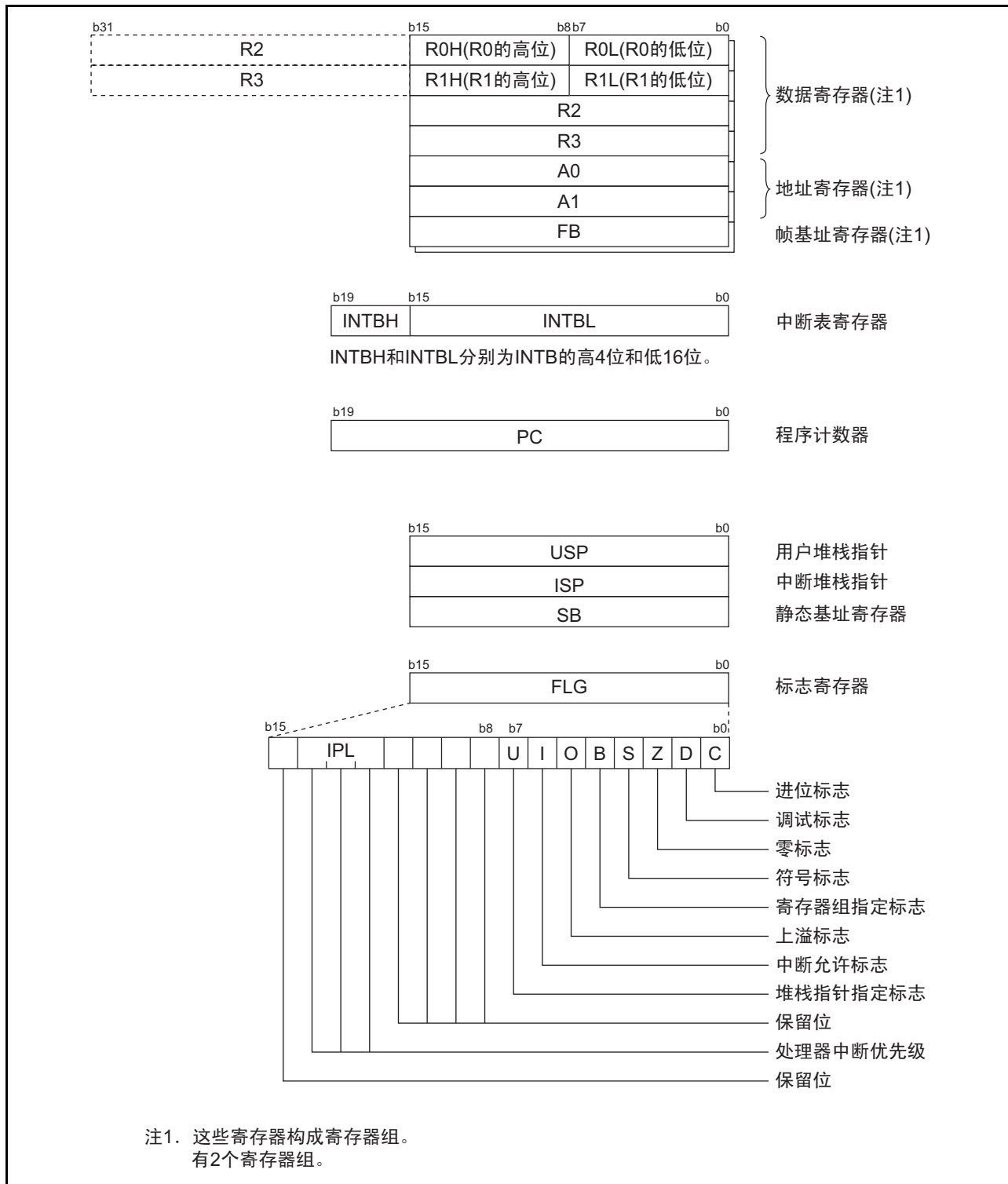


图 2.1 CPU 的寄存器

## 2.1 数据寄存器 (R0、R1、R2、R3)

R0 由 16 位构成，主要用于传送、算术运算和逻辑运算。R1 ~ R3 和 R0 相同。能将 R0 的高位 (R0H) 和低位 (R0L) 分别用作 8 位数据寄存器，R1H、R1L 和 R0H、R0L 相同。能将 R2 和 R0 组合用作 32 位数据寄存器 (R2R0)，R3R1 和 R2R0 相同。

## 2.2 地址寄存器 (A0、A1)

A0 由 16 位构成，用于地址寄存器间接寻址和地址寄存器相对寻址。另外，还用于传送、算术运算和逻辑运算。A1 和 A0 相同，并且能将 A1 和 A0 组合用作 32 位地址寄存器 (A1A0)。

## 2.3 帧基址寄存器 (FB)

FB 由 16 位构成，用于 FB 相对寻址。

## 2.4 中断表寄存器 (INTB)

INTB 由 20 位构成，表示可变中断向量表的起始地址。

## 2.5 程序计数器 (PC)

PC 由 20 位构成，表示下次执行的指令地址。

## 2.6 用户堆栈指针 (USP) 和中断堆栈指针 (ISP)

堆栈指针 (SP) 有 USP 和 ISP 两种，都由 16 位构成。能通过 FLG 的 U 标志，进行 USP 和 ISP 的转换。

## 2.7 静态基址寄存器 (SB)

SB 由 16 位构成，用于 SB 相对寻址。

## 2.8 标志寄存器 (FLG)

FLG 由 11 位构成，表示 CPU 状态。

### 2.8.1 进位标志 (C 标志)

保存由算术逻辑运算器产生的进位、借位和移出位等。

### 2.8.2 调试标志 (D 标志)

D 标志是调试专用标志，必须置“0”。

### 2.8.3 零标志 (Z 标志)

在运算结果为 0 时，此标志为“1”，否则为“0”。

#### 2.8.4 符号标志 (S 标志)

在运算结果为负时, 此标志为 “1”, 否则为 “0”。

#### 2.8.5 寄存器组指定标志 (B 标志)

在 B 标志为 “0” 时, 指定寄存器组 0; 在 B 标志为 “1” 时, 指定寄存器组 1。

#### 2.8.6 上溢标志 (O 标志)

在运算结果上溢时, 此标志为 “1”, 否则为 “0”。

#### 2.8.7 中断允许标志 (I 标志)

这是允许可屏蔽中断的标志。在 I 标志为 “0” 时, 禁止可屏蔽中断; 在 I 标志为 “1” 时, 允许可屏蔽中断。如果接受中断请求, I 标志就变为 “0”。

#### 2.8.8 堆栈指针指定标志 (U 标志)

在 U 标志为 “0” 时, 指定 ISP; 在 U 标志为 “1” 时, 指定 USP。

在接受硬件中断请求或者执行软件中断序号 0 ~ 31 的 INT 指令时, U 标志变为 “0”。

#### 2.8.9 处理器中断优先级 (IPL)

IPL 由 3 位构成, 指定 0 ~ 7 级的 8 个处理器中断优先级。

如果请求的中断优先级高于 IPL, 就允许该中断请求。

#### 2.8.10 保留位

只能写 “0”, 读取值为不定值。

### 3. 存储器

#### 3.1 R8C/3MQ 群

R8C/3MQ 群的存储器分配如图 3.1 所示。地址空间为地址 00000h ~ 地址 FFFFFh 的 1M 字节。内部 ROM（程序 ROM）分配在从地址 0FFFFh 向低位地址方向延伸的区域。但是内部 ROM（程序 ROM）的容量大于等于 64K 字节的产品分配在从地址 0FFFFh 向高位地址。例如，32K 字节的内部 ROM 分配在地址 08000h ~ 地址 0FFFFh，96K 字节的内部 ROM 分配在地址 04000h ~ 地址 1BFFFh。

固定中断向量表分配在地址 0FFDCh ~ 地址 0FFFFh，保存中断程序的起始地址。

内部 ROM（数据闪存）分配在地址 03000h ~ 地址 03FFFh。

内部 RAM 分配在从地址 00400h 向高位地址方向延伸的区域。例如，2.5K 字节的内部 RAM 分配在地址 00400h ~ 地址 00DFFh。内部 RAM 除了保存数据以外，还用作子程序调用和中断时的堆栈。

SFR 分配在地址 00000h ~ 地址 002FFh 和地址 02C00h ~ 地址 02FFFh，配置了外围功能的控制寄存器。SFR 中未被配置的区域全部为保留区，用户不能使用。

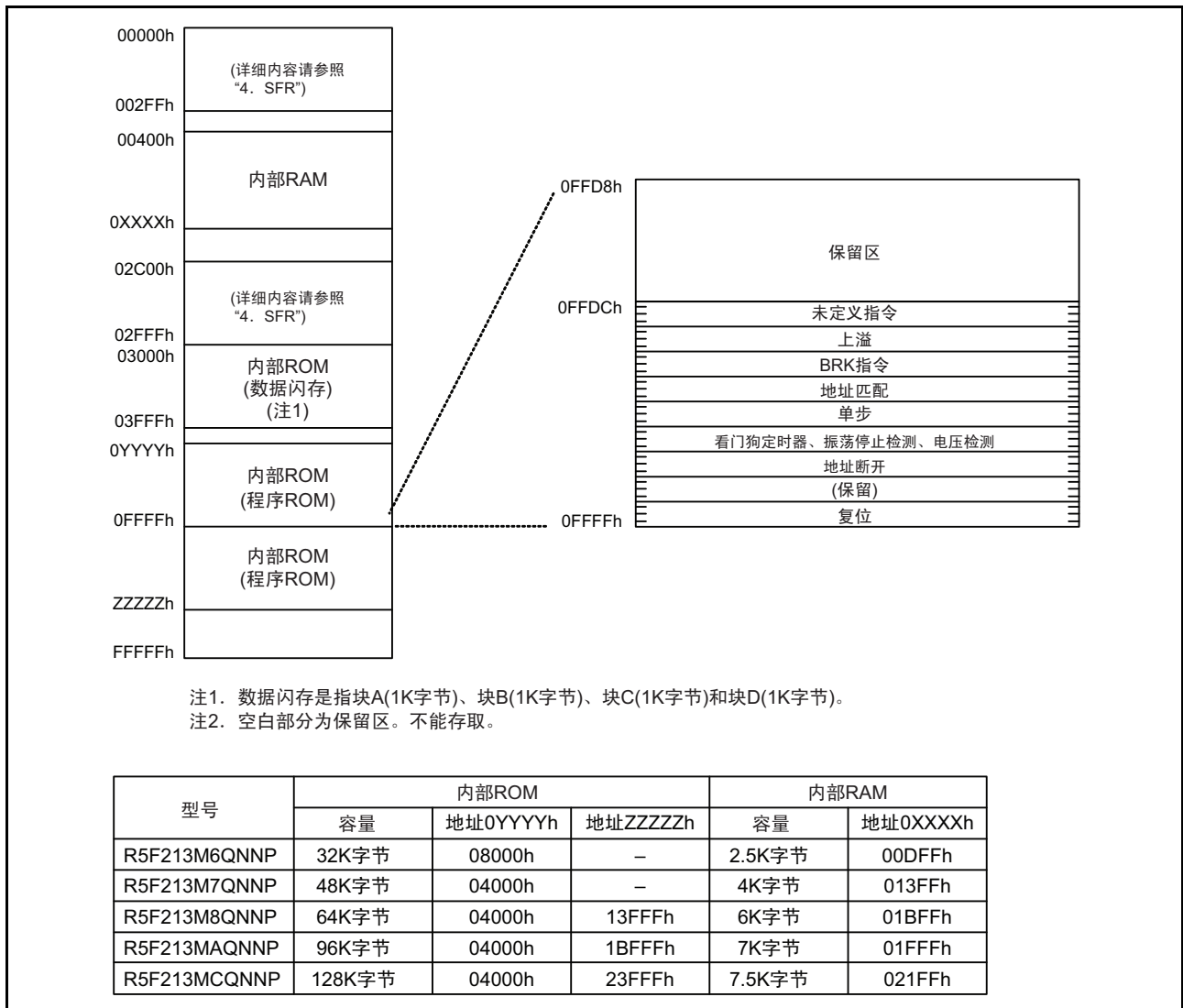


图 3.1 R8C/3MQ 群的存储器分配图



## 4. SFR

SFR（Special Function Register）是外围功能控制寄存器，SFR 一览如表 4.1～表 4.11 所示。ID 码区域、选项功能选择区如表 4.12 所示。

表 4.1 SFR 一览（1）（0000～002Fh）（注 1）

地址	寄存器	符号	复位后的值
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器 0	PM0	00h
0005h	处理器模式寄存器 1	PM1	00h
0006h	系统时钟控制寄存器 0	CM0	00101000b
0007h	系统时钟控制寄存器 1	CM1	00101000b
0008h	模块待机控制寄存器	MSTCR	00h
0009h	系统时钟控制寄存器 3	CM3	00h
000Ah	保护寄存器	PRCR	00h
000Bh	复位源判断寄存器	RSTFR	0XXXXXXb（注 2）
000Ch	振荡停止检测寄存器	OCD	00000100b
000Dh	看门狗定时器的复位寄存器	WDTR	XXh
000Eh	看门狗定时器的开始寄存器	WDTS	XXh
000Fh	看门狗定时器的控制寄存器	WDTC	00111111b
0010h			
0011h			
0012h			
0013h			
0014h			
0015h			
0016h			
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	计数源保护模式寄存器	CSPR	00h 10000000b（注 3）
001Dh			
001Eh			
001Fh			
0020h			
0021h			
0022h			
0023h			
0024h			
0025h			
0026h			
0027h			
0028h	时钟预分频器的复位标志	CPSRF	00h
0029h			
002Ah			
002Bh			
002Ch			
002Dh			
002Eh			
002Fh			

注 1. 空白部分为保留区。不能存取。

注 2. RSTFR 寄存器的 CWR 位在接通电源后或者在电压监视 0 复位后为“0”，在硬件复位、软件复位、看门狗定时器复位时不变。

注 3. 这是 OFS 寄存器的 CSPROINI 位为“0”的情况。

X: 不定值。

表 4.2 SFR 一览 (2) (0030h ~ 006Fh) (注 1)

地址	寄存器	符号	复位后的值
0030h	电压监视电路的控制寄存器	CMPA	00h
0031h	电压监视电路的边沿选择寄存器	VCAC	00h
0032h			
0033h			
0034h	电压检测寄存器 2	VCA2	00h (注 3) 00100000b (注 4)
0035h			
0036h	电压检测 1 的电平选择寄存器	VD1LS	00000111b
0037h			
0038h	电压监视 0 电路的控制寄存器	VW0C	1100X010b (注 3) 1100X011b (注 4)
0039h	电压监视 1 电路的控制寄存器	VW1C	10001010b
003Ah	WDT 检测标志	VW2C	10000010b
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			
0040h			
0041h	闪存就绪中断控制寄存器	FMRDYIC	XXXXX000b
0042h	BB 定时器比较 2 的中断控制寄存器	BBTIM2IC	XX00X000b
0043h			
0044h			
0045h			
0046h			
0047h	定时器 RC 的中断控制寄存器	TRCIC	XXXXX000b
0048h			
0049h			
004Ah	定时器 RE 的中断控制寄存器	TREIC	XXXXX000b
004Bh			
004Ch			
004Dh	键输入中断控制寄存器	KUPIC	XXXXX000b
004Eh			
004Fh	SSU 中断控制寄存器 / IIC 总线中断控制寄存器 (注 2)	SSUIC/IICIC	XXXXX000b
0050h			
0051h	UART0 发送中断控制寄存器	S0TIC	XXXXX000b
0052h	UART0 接收中断控制寄存器	S0RIC	XXXXX000b
0053h			
0054h	存储体 0 接收结束 / IDEL 中断控制寄存器 (注 5)	BBRX0IC/BBIDELIC	XXXXX000b
0055h			
0056h	定时器 RA 的中断控制寄存器	TRAIC	XXXXX000b
0057h			
0058h	定时器 RB 的中断控制寄存器	TRBIC	XXXXX000b
0059h	INT1 中断控制寄存器	INT1IC	XX00X000b
005Ah	INT3 中断控制寄存器	INT3IC	XX00X000b
005Bh			
005Ch	BB 定时器比较 1 的中断控制寄存器	BBTIM1IC	XX00X000b
005Dh	INT0 中断控制寄存器	INT0IC	XX00X000b
005Eh	CCA 结束中断控制寄存器	BBCCAIC	XXXXX000b
005Fh	BB 定时器比较 0 的中断控制寄存器	BBTIM0IC	XXXXX000b
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h			
006Ah	传感器控制单元中断控制寄存器	SCUIC	XXXXX000b
006Bh			
006Ch			
006Dh			
006Eh			
006Fh			

注 1. 空白部分为保留区，不能存取。

注 2. 能通过 SSUICSR 寄存器的 IICSEL 位进行选择。

注 3. 这是 OFS 寄存器的 LVDAS 位为“1”的情况。

注 4. 这是 OFS 寄存器的 LVDAS 位为“0”的情况。

注 5. 能通过 BBTXRXMODE4 寄存器的 BANK0INTSEL 位进行选择。

X: 不定值。

表 4.3 SFR 一览 (3) (0070h ~ 00AFh) (注 1)

地址	寄存器	符号	复位后的值
0070h	PLL 锁定检测的 中断控制寄存器	BBPLLIC	XXXXX000b
0071h	接收溢出 0 / 校准结束 中断控制寄存器 (注 3)	BBRXOR0IC/BBCALIC	XXXXX000b
0072h	电压监视 1 的 中断控制寄存器	VCMP1IC	XXXXX000b
0073h	存储器 1 接收结束 / 时钟稳压器 中断控制寄存器 (注 2)	BBRX1IC/BBCREGIC	XXXXX000b
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh			
007Ch			
007Dh			
007Eh			
007Fh			
0080h	DTC 启动控制寄存器	DTCTL	00h
0081h			
0082h			
0083h			
0084h			
0085h			
0086h			
0087h			
0088h	DTC 启动允许寄存器 0	DTCEN0	00h
0089h	DTC 启动允许寄存器 1	DTCEN1	00h
008Ah	DTC 启动允许寄存器 2	DTCEN2	00h
008Bh	DTC 启动允许寄存器 3	DTCEN3	00h
008Ch			
008Dh	DTC 启动允许寄存器 5	DTCEN5	00h
008Eh	DTC 启动允许寄存器 6	DTCEN6	00h
008Fh			
0090h			
0091h			
0092h			
0093h			
0094h			
0095h			
0096h			
0097h			
0098h			
0099h			
009Ah			
009Bh			
009Ch			
009Dh			
009Eh			
009Fh			
00A0h	UART0 发送 / 接收模式寄存器	U0MR	00h
00A1h	UART0 位速率寄存器	U0BRG	XXh
00A2h	UART0 发送缓冲寄存器	U0TB	XXh
00A3h			XXh
00A4h	UART0 发送 / 接收控制寄存器 0	U0C0	00001000b
00A5h	UART0 发送 / 接收控制寄存器 1	U0C1	00000010b
00A6h	UART0 接收缓冲寄存器	U0RB	XXh
00A7h			XXh
00A8h			
00A9h			
00AAh			
00ABh			
00ACh			
00ADh			
00AEh			
00AFh			

注 1. 空白部分为保留区，不能存取。

注 2. 可通过 BBTXRXMODE4 寄存器的 BANK1INTSEL 位进行选择。

注 3. 可通过 BBTXRXMODE4 寄存器的 ROR0INTSEL 位进行选择。

X: 不定值。

表 4.4 SFR 一览 (4) (00B0h ~ 011Fh) (注 1)

地址	寄存器	符号	复位后的值
00B0h	UART2 数字滤波器的功能选择寄存器	URXDF	00h
00DFh			
00E0h	端口 P0 寄存器	P0	XXh
00E1h	端口 P1 寄存器	P1	XXh
00E2h	端口 P0 方向寄存器	PD0	00h
00E3h	端口 P1 方向寄存器	PD1	00h
00E4h			
00E5h	端口 P3 寄存器	P3	XXh
00E6h			
00E7h	端口 P3 方向寄存器	PD3	00h
00E8h	端口 P4 寄存器	P4	XXh
00E9h			
00EAh	端口 P4 方向寄存器	PD4	00h
00EBh			
00ECh			
00EDh			
00EEh			
00EFh			
00F0h			
00F1h			
00F2h			
00F3h			
00F4h			
00F5h			
00F6h			
00F7h			
00F8h			
00F9h			
00FAh			
00FBh			
00FCh			
00FDh			
00FEh			
00FFh			
0100h	定时器 RA 的控制寄存器	TRACR	00h
0101h	定时器 RA 的 I/O 控制寄存器	TRAIOC	00h
0102h	定时器 RA 的模式寄存器	TRAMR	00h
0103h	定时器 RA 的预分频寄存器	TRAPRE	FFh
0104h	定时器 RA 寄存器	TRA	FFh
0105h			
0106h			
0107h			
0108h	定时器 RB 的控制寄存器	TRBCR	00h
0109h	定时器 RB 的单触发控制寄存器	TRBOCR	00h
010Ah	定时器 RB 的 I/O 控制寄存器	TRBIOC	00h
010Bh	定时器 RB 的模式寄存器	TRBMR	00h
010Ch	定时器 RB 的预分频寄存器	TRBPRE	FFh
010Dh	定时器 RB 的辅助寄存器	TRBSC	FFh
010Eh	定时器 RB 的主寄存器	TRBPR	FFh
010Fh			
0110h			
0111h			
0112h			
0113h			
0114h			
0115h			
0116h			
0117h			
0118h	定时器 RB 的秒数据寄存器 / 计数数据寄存器	TRESEC	00h
0119h	定时器 RE 的分钟数据寄存器 / 比较数据寄存器	TREMIN	00h
011Ah	定时器 RE 的小时数据寄存器	TREHR	00h
011Bh	定时器 RE 的天数据寄存器	TREWK	00h
011Ch	定时器 RE 的控制寄存器 1	TRECR1	00h
011Dh	定时器 RE 的控制寄存器 2	TRECR2	00h
011Eh	定时器 RE 的计数源选择寄存器	TRECSR	00001000b
011Fh			

注 1. 空白部分为保留区，不能存取。

X: 不定值。

表 4.5 SFR 一览 (5) (0120h ~ 019Fh) (注 1)

地址	寄存器	符号	复位后的值
0120h	定时器 RC 的模式寄存器	TRCMR	01001000b
0121h	定时器 RC 的控制寄存器 1	TRCCR1	00h
0122h	定时器 RC 的中断允许寄存器	TRCIER	01110000b
0123h	定时器 RC 的状态寄存器	TRCSR	01110000b
0124h	定时器 RC 的 I/O 控制寄存器 0	TRCIOR0	10001000b
0125h	定时器 RC 的 I/O 控制寄存器 1	TRCIOR1	10001000b
0126h	定时器 RC 计数器	TRC	00h
0127h			00h
0128h	定时器 RC 的通用寄存器 A	TRCGRA	FFh
0129h			FFh
012Ah	定时器 RC 的通用寄存器 B	TRCGRB	FFh
012Bh			FFh
012Ch	定时器 RC 的通用寄存器 C	TRCGRC	FFh
012Dh			FFh
012Eh	定时器 RC 的通用寄存器 D	TRCGRD	FFh
012Fh			FFh
0130h	定时器 RC 的控制寄存器 2	TRCCR2	00011000b
0131h	定时器 RC 的数字滤波器的功能选择寄存器	TRCDF	00h
0132h	定时器 RC 的输出主控允许寄存器	TRCOER	01111111b
0133h			
0134h			
0135h			
0136h			
0137h			
0138h			
0139h			
013Ah			
013Bh			
013Ch			
013Dh			
013Eh			
013Fh			
:			
0180h	定时器 RA 的引脚选择寄存器	TRASR	00h
0181h	定时器 RB/RC 的引脚选择寄存器	TRBRCSR	00h
0182h	定时器 RC 的引脚选择寄存器 0	TRCPSR0	00h
0183h	定时器 RC 的引脚选择寄存器 1	TRCPSR1	00h
0184h			
0185h			
0186h			
0187h			
0188h	UART0 引脚选择寄存器	U0SR	00h
0189h			
018Ah			
018Bh			
018Ch	SSU/IIC 引脚选择寄存器	SSUICSR	00h
018Dh			
018Eh	INT 中断输入的引脚选择寄存器	INTSR	00h
018Fh	输入 / 输出功能的引脚选择寄存器	PINSR	00h
0190h			
0191h			
0192h			
0193h	SS 位计数寄存器	SSBR	11111000b
0194h	SS 发送数据寄存器 L/IIC 总线发送数据寄存器 (注 2)	SSTDR/ICDRT	FFh
0195h	SS 发送数据寄存器 H (注 2)	SSTDRH	FFh
0196h	SS 接收数据寄存器 L/IIC 总线接收数据寄存器 (注 2)	SSDR/ICDRR	FFh
0197h	SS 接收数据寄存器 H (注 2)	SSDRH	FFh
0198h	SS 控制寄存器 H/IIC 总线控制寄存器 1 (注 2)	SSVRH/ICCR1	00h
0199h	SS 控制寄存器 L/IIC 总线控制寄存器 2 (注 2)	SSVRH/ICCR2	01111010b
019Ah	SS 模式寄存器 /IIC 总线模式寄存器 (注 2)	SSMR/ICMR	00011000b
019Bh	SS 允许寄存器 /IIC 总线中断允许寄存器 (注 2)	SSEI/ICIER	00h
019Ch	SS 状态寄存器 /IIC 总线状态寄存器 (注 2)	SSSR/ICSR	00h/0000X000b
019Dh	SS 模式寄存器 2/ 从属地址寄存器 (注 2)	SSMR2/SAR	00h
019Eh			
019Fh			

注 1. 空白部分为保留区, 不能存取。

注 2. 通过 SSUICSR 寄存器的 IICSEL 位进行选择。

X: 不定值。

表 4.6 SFR 一览 (6) (01A0h ~ 02FFh) (注 1)

地址	寄存器	符号	复位后的值
01A0h			
:			
01B0h			
01B1h			
01B2h	闪存状态寄存器	FST	10000X00b
01B3h			
01B4h	闪存控制寄存器 0	FMR0	00h
01B5h	闪存控制寄存器 1	FMR1	00h
01B6h	闪存控制寄存器 2	FMR2	00h
01B7h			
01B8h			
01B9h			
01BAh			
01BBh			
01BCh			
01BDh			
01BEh			
01BFh			
01C0h	地址匹配中断寄存器 0	RMAD0	XXh
01C1h			XXh
01C2h			0000XXXXb
01C3h	地址匹配中断允许寄存器 0	AIER0	00h
01C4h	地址匹配中断寄存器 1	RMAD1	XXh
01C5h			XXh
01C6h			0000XXXXb
01C7h	地址匹配中断允许寄存器 1	AIER1	00h
01C8h			
:			
01DFh			
01E0h	上拉控制寄存器 0	PUR0	00h
01E1h	上拉控制寄存器 1	PUR1	00h
01E2h			
01E3h			
01E4h			
01E5h			
01E6h			
01E7h			
01E8h			
01E9h			
01EAh			
01EBh			
01ECh			
01EDh			
01EEh			
01EFh			
01F0h	端口 P1 的驱动能力控制寄存器	P1DRR	00h
01F1h			
01F2h	驱动能力控制寄存器 0	DRR0	00h
01F3h	驱动能力控制寄存器 1	DRR1	00h
01F4h			
01F5h	输入阈值控制寄存器 0	VLT0	00h
01F6h	输入阈值控制寄存器 1	VLT1	00h
01F7h			
01F8h			
01F9h			
01FAh	外部输入允许寄存器 0	INTEN	00h
01FBh			
01FCh	INT 输入滤波器的选择寄存器 0	INTF	00h
01FDh			
01FEh	键输入允许寄存器 0	KIEN	00h
01FFh	键输入允许寄存器 1	KI1EN	00h
0200h			
:			
02FFh			

注 1. 空白部分为保留区，不能存取。

X: 不定值。

表 4.7 SFR 一览 (7) (2C00h ~ 2C6Fh) (注 1)

地址	寄存器	符号	复位后的值
2C00h	DTC 传送向量区		XXh
2C01h	DTC 传送向量区		XXh
2C02h	DTC 传送向量区		XXh
2C03h	DTC 传送向量区		XXh
2C04h	DTC 传送向量区		XXh
2C05h	DTC 传送向量区		XXh
2C06h	DTC 传送向量区		XXh
2C07h	DTC 传送向量区		XXh
2C08h	DTC 传送向量区		XXh
2C09h	DTC 传送向量区		XXh
2C0Ah	DTC 传送向量区		XXh
:	DTC 传送向量区		XXh
:	DTC 传送向量区		XXh
2C3Ah	DTC 传送向量区		XXh
2C3Bh	DTC 传送向量区		XXh
2C3Ch	DTC 传送向量区		XXh
2C3Dh	DTC 传送向量区		XXh
2C3Eh	DTC 传送向量区		XXh
2C3Fh	DTC 传送向量区		XXh
2C40h	DTC 控制数据 0	DTCD0	XXh
2C41h			XXh
2C42h			XXh
2C43h			XXh
2C44h			XXh
2C45h			XXh
2C46h			XXh
2C47h			XXh
2C48h	DTC 控制数据 1	DTCD1	XXh
2C49h			XXh
2C4Ah			XXh
2C4Bh			XXh
2C4Ch			XXh
2C4Dh			XXh
2C4Eh			XXh
2C4Fh			XXh
2C50h	DTC 控制数据 2	DTCD2	XXh
2C51h			XXh
2C52h			XXh
2C53h			XXh
2C54h			XXh
2C55h			XXh
2C56h			XXh
2C57h			XXh
2C58h	DTC 控制数据 3	DTCD3	XXh
2C59h			XXh
2C5Ah			XXh
2C5Bh			XXh
2C5Ch			XXh
2C5Dh			XXh
2C5Eh			XXh
2C5Fh			XXh
2C60h	DTC 控制数据 4	DTCD4	XXh
2C61h			XXh
2C62h			XXh
2C63h			XXh
2C64h			XXh
2C65h			XXh
2C66h			XXh
2C67h			XXh
2C68h	DTC 控制数据 5	DTCD5	XXh
2C69h			XXh
2C6Ah			XXh
2C6Bh			XXh
2C6Ch			XXh
2C6Dh			XXh
2C6Eh			XXh
2C6Fh			XXh

注 1. 空白部分为保留区，不能存取。

X: 不定值。

表 4.8 SFR 一览 (8) (2C70h ~ 2CAFh) (注 1)

地址	寄存器	符号	复位后的值
2C70h	DTC 控制数据 6	DTCD6	XXh
2C71h			XXh
2C72h			XXh
2C73h			XXh
2C74h			XXh
2C75h			XXh
2C76h			XXh
2C77h			XXh
2C78h	DTC 控制数据 7	DTCD7	XXh
2C79h			XXh
2C7Ah			XXh
2C7Bh			XXh
2C7Ch			XXh
2C7Dh			XXh
2C7Eh			XXh
2C7Fh			XXh
2C80h	DTC 控制数据 8	DTCD8	XXh
2C81h			XXh
2C82h			XXh
2C83h			XXh
2C84h			XXh
2C85h			XXh
2C86h			XXh
2C87h			XXh
2C88h	DTC 控制数据 9	DTCD9	XXh
2C89h			XXh
2C8Ah			XXh
2C8Bh			XXh
2C8Ch			XXh
2C8Dh			XXh
2C8Eh			XXh
2C8Fh			XXh
2C90h	DTC 控制数据 10	DTCD10	XXh
2C91h			XXh
2C92h			XXh
2C93h			XXh
2C94h			XXh
2C95h			XXh
2C96h			XXh
2C97h			XXh
2C98h	DTC 控制数据 11	DTCD11	XXh
2C99h			XXh
2C9Ah			XXh
2C9Bh			XXh
2C9Ch			XXh
2C9Dh			XXh
2C9Eh			XXh
2C9Fh			XXh
2CA0h	DTC 控制数据 12	DTCD12	XXh
2CA1h			XXh
2CA2h			XXh
2CA3h			XXh
2CA4h			XXh
2CA5h			XXh
2CA6h			XXh
2CA7h			XXh
2CA8h	DTC 控制数据 13	DTCD13	XXh
2CA9h			XXh
2CAAh			XXh
2CABh			XXh
2CACH			XXh
2CADh			XXh
2CAEh			XXh
2CAFh			XXh

注 1. 空白部分为保留区，不能存取。

X: 不定值。



表 4.9 SFR 一览 (9) (2CB0h ~ 2CEfh) (注 1)

地址	寄存器	符号	复位后的值
2CB0h	DTC 控制数据 14	DTCD14	XXh
2CB1h			XXh
2CB2h			XXh
2CB3h			XXh
2CB4h			XXh
2CB5h			XXh
2CB6h			XXh
2CB7h			XXh
2CB8h	DTC 控制数据 15	DTCD15	XXh
2CB9h			XXh
2CBAh			XXh
2CBBh			XXh
2CBCh			XXh
2CBDh			XXh
2CBEh			XXh
2CBFh			XXh
2CC0h	DTC 控制数据 16	DTCD16	XXh
2CC1h			XXh
2CC2h			XXh
2CC3h			XXh
2CC4h			XXh
2CC5h			XXh
2CC6h			XXh
2CC7h			XXh
2CC8h	DTC 控制数据 17	DTCD17	XXh
2CC9h			XXh
2CCAh			XXh
2CCBh			XXh
2CCCh			XXh
2CCDh			XXh
2CCEh			XXh
2CCFh			XXh
2CD0h	DTC 控制数据 18	DTCD18	XXh
2CD1h			XXh
2CD2h			XXh
2CD3h			XXh
2CD4h			XXh
2CD5h			XXh
2CD6h			XXh
2CD7h			XXh
2CD8h	DTC 控制数据 19	DTCD19	XXh
2CD9h			XXh
2CDAh			XXh
2CDBh			XXh
2CDCh			XXh
2CDDh			XXh
2CDEh			XXh
2CDFh			XXh
2CE0h	DTC 控制数据 20	DTCD20	XXh
2CE1h			XXh
2CE2h			XXh
2CE3h			XXh
2CE4h			XXh
2CE5h			XXh
2CE6h			XXh
2CE7h			XXh
2CE8h	DTC 控制数据 21	DTCD21	XXh
2CE9h			XXh
2CEAh			XXh
2CEBh			XXh
2CECh			XXh
2CEDh			XXh
2CEEh			XXh
2CEFh			XXh

注 1. 空白部分为保留区，不能存取。

X: 不定值。

表 4.10 SFR 一览 (10) (2CF0h ~ 2D2Fh) (注 1)

地址	寄存器	符号	复位后的值
2CF0h	DTC 控制数据 22	DTCD22	XXh
2CF1h			XXh
2CF2h			XXh
2CF3h			XXh
2CF4h			XXh
2CF5h			XXh
2CF6h			XXh
2CF7h			XXh
2CF8h	DTC 控制数据 23	DTCD23	XXh
2CF9h			XXh
2CFAh			XXh
2CFBh			XXh
2CFC			XXh
2CFDh			XXh
2CFEh			XXh
2CFFh			XXh
2D00h	基带控制寄存器	BBCON	00h
2D01h	发送 / 接收复位寄存器	BBTXRXRST	00h
2D02h	发送 / 接收模式寄存器 0	BBTXRXMODE0	00h
2D03h	发送 / 接收模式寄存器 1	BBTXRXMODE1	00h
2D04h	接收帧长度寄存器	BBRXFLEN	00h
2D05h	接收数据计数寄存器	BBRXCOUNT	00h
2D06h	RSSI/CCA 结果寄存器	BBRSSICCARSLT	00h
2D07h	发送 / 接收状态寄存器 0	BBTXRXST0	80h
2D08h	发送帧长度寄存器	BBTXFLEN	00h
2D09h	发送 / 接收模式寄存器 2	BBTXRXMODE2	30h
2D0Ah	发送 / 接收模式寄存器 3	BBTXRXMODE3	00h
2D0Bh	接收电平阈值设定寄存器	BBLVLVTH	80h
2D0Ch	发送 / 接收控制寄存器	BBTXRXCON	00h
2D0Dh	CSMA 控制寄存器 0	BBCSMACON0	00h
2D0Eh	CCA 电平阈值设定寄存器	BBCCAVTH	80h
2D0Fh	发送 / 接收状态寄存器 1	BBTXRXST1	00h
2D10h	RF 控制寄存器	BBRFCON	00h
2D11h	发送 / 接收模式寄存器 4	BBTXRXMODE4	00h
2D12h	CSMA 控制寄存器 1	BBCSMACON1	9Ch
2D13h	CSMA 控制寄存器 2	BBCSMACON2	05h
2D14h	PAN 标识符寄存器	BBPANID	00h
2D15h			00h
2D16h	短地址寄存器	BBSHORTAD	00h
2D17h			00h
2D18h	扩展地址寄存器	BBEXTENDAD0	00h
2D19h			00h
2D1Ah			00h
2D1Bh			00h
2D1Ch			00h
2D1Dh			00h
2D1Eh			00h
2D1Fh			00h
2D20h	定时器读取寄存器 0	BBTIMEREAD0	00h
2D21h			00h
2D22h	定时器读取寄存器 1	BBTIMEREAD1	00h
2D23h			00h
2D24h	定时器比较 0 的寄存器 0	BBCOMP0REG0	00h
2D25h			00h
2D26h	定时器比较 0 的寄存器 1	BBCOMP0REG1	00h
2D27h			00h
2D28h	定时器比较 1 的寄存器 0	BBCOMP1REG0	00h
2D29h			00h
2D2Ah	定时器比较 1 的寄存器 1	BBCOMP1REG1	00h
2D2Bh			00h
2D2Ch	定时器比较 2 的寄存器 0	BBCOMP2REG0	00h
2D2Dh			00h
2D2Eh	定时器比较 2 的寄存器 1	BBCOMP2REG1	00h
2D2Fh			00h

注 1. 空白部分为保留区，不能存取。

X: 不定值。

表 4.11 SFR 一览 (11) (2D30h ~ 2FFFh) (注 1)

地址	寄存器	符号	复位后的值
2D30h	时截寄存器 0	BBTSTAMP0	00h
2D31h			00h
2D32h	时截寄存器 1	BBTSTAMP1	00h
2D33h			00h
2D34h	定时器控制寄存器	BBTIMECON	00h
2D35h	退避期间寄存器	BBBOFFPROD	00h
2D36h			
2D37h			
2D38h			
2D39h			
2D3Ah	PLL 分频寄存器 0	BBPLLDIVL	65h
2D3Bh	PLL 分频寄存器 1	BBPLLDIVH	09h
2D3Ch	发送输出功率寄存器	BBTXOUTPWR	00h
2D3Dh	偏移寄存器	BBRSSIOFS	F6h
2D3Eh			
2D3Fh			
2D40h			
:			
2D45h			
2D46h	自动 ACK 应答时序调整寄存器	BBACKRTNTIMG	22h
2D47h			
:			
2D63h			
2D64h			
2D65h			
2D66h			
2D67h			
2D68h	评价模式设定寄存器	BBEVAREG	00h
2D69h			
2D6Ah			
2D6Bh			
2D6Ch			
2D6Dh			
2D6Eh			
2D6Fh			
2D70h			
2D71h			
2D72h			
2D73h			
2D74h			
2D75h			
2D76h	IDEL 等待设定寄存器	BBIDELWAIT	72h
2D77h			
2D78h			
2D79h			
2D7Ah	ANTSW 输出时序设定寄存器	BBANTSTWTIMG	72h
2D7Bh			
2D7Ch	RF 初始设定寄存器	BBRFINI	XXh
2D7Dh			XXh
2D7Eh			
2D7Fh			
2D80h			
2D81h			
2D82h	ANTSW 控制寄存器	BBANTSWCON	00h
2D83h			
:			
2DFFh			
2E00h	发送 RAM	TRANSMIT_RAM_START	
:	发送 RAM		
2E7Eh	发送 RAM	TRANSMIT_RAM_END	
2E7Fh			
2E80h	接收 RAM	RECIEVE_RAM_START	
:	接收 RAM		
2EFEh	接收 RAM	RECIEVE_RAM_END	
2EFFh			
2F00h			
:			
2FFFh			

注 1. 空白部分为保留区, 不能存取。

X: 不定值。

表 4.12 ID 码区域、选项功能选择区

地址	区域名	符号	复位后的值
FFDBh	选项功能选择寄存器 2	OFS2	(注 1)
FFDFh	ID1		(注 2)
FFE3h	ID2		(注 2)
FFEBh	ID3		(注 2)
FFEFh	ID4		(注 2)
FFF3h	ID5		(注 2)
FFF7h	ID6		(注 2)
FFFBh	ID7		(注 2)
FFFFh	选项功能选择寄存器	OFS	(注 1)

- 注 1. 选项功能选择区在闪存内，并且选项功能选择区不是 SFR。必须在编程时设定适当的值作为 ROM 数据。  
 不能对选项功能选择区进行追加写。如果擦除包括选项功能选择区的块，选项功能选择区的值就变为“FFh”。  
 空白出货产品在工厂出货时，选项功能选择区的值为“FFh”。用户在进行编程后，选项功能选择区的值为编程后的值。  
 编程后的出货产品在工厂出货时，选项功能选择区的值为用户在编程时设定的值。
- 注 2. ID 码区域在闪存内，并且 ID 码区域不是 SFR。在编程时设定适当的值作为 ROM 数据。  
 不能对 ID 码区域进行追加写。如果擦除包括 ID 码区域的块，ID 码区域的值就变为“FFh”。  
 空白出货产品在工厂出货时，ID 码区域的值为“FFh”。用户在进行编程后，ID 码区域的值为编程后的值。  
 编程后的出货产品在工厂出货时，ID 码区域的值为用户在编程时设定的值。

## 5. 复位

复位有硬件复位、上电复位、电压监视 0 复位、看门狗定时器复位和软件复位。

复位名称和复位源如表 5.1 所示，复位电路的框图如图 5.1 所示。

表 5.1 复位名称和复位源

复位名称	复位源
硬件复位	RESET 引脚的输入电压为“L”电平。
上电复位	VCC 的上升
电压监视 0 复位	VCC 的下降（监视电压：Vdet0）
看门狗定时器复位	看门狗定时器的下溢
软件复位	给 PM0 寄存器的 PM03 位写“1”。

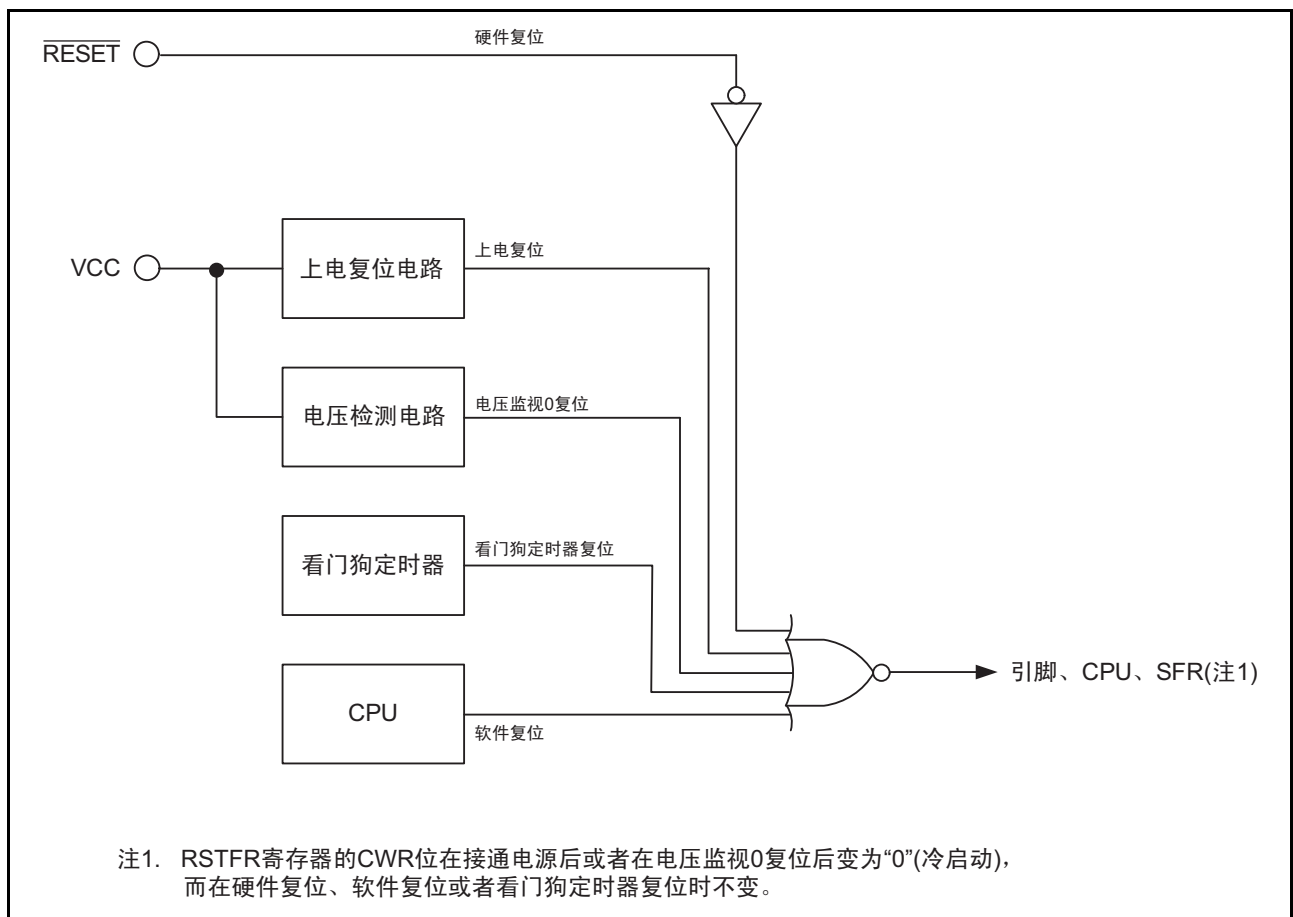


图 5.1 复位电路的框图

RESET 引脚为“L”电平期间的引脚状态如表 5.2 所示，复位后的 CPU 寄存器状态和复位顺序分别如图 5.2 和图 5.3 所示。

表 5.2 RESET 引脚为“L”电平期间的引脚状态

引脚名	引脚状态
P0_4、P1、P3_0、P3_1、P3_3 ~ P3_5、P3_7、P4_3 ~ P4_5	输入端口

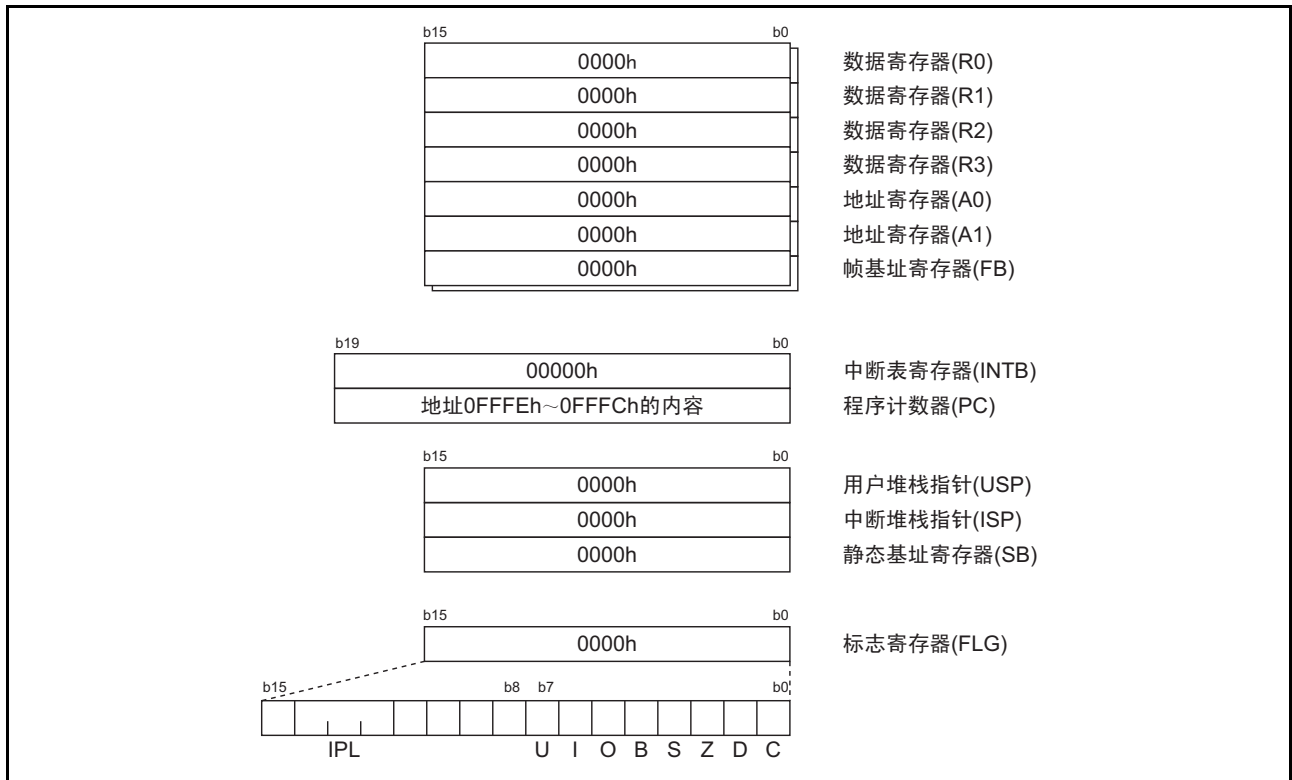


图 5.2 复位后的 CPU 寄存器状态

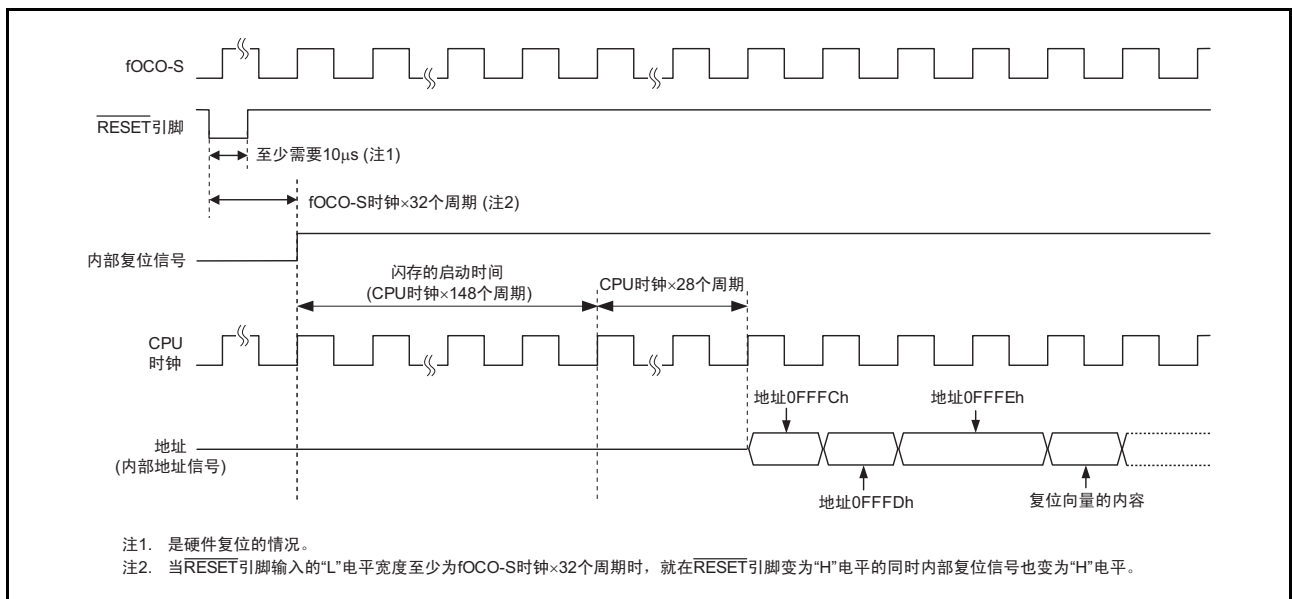


图 5.3 复位顺序

## 5.1 寄存器说明

### 5.1.1 处理器模式寄存器 0 (PM0)

地址	地址 0004h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	PM03	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	—			
b3	PM03	软件复位的位	如果将此位置“1”，单片机就被复位。读取值为“0”。	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 PM0 寄存器。

### 5.1.2 复位源判断寄存器 (RSTFR)

地址	地址 000Bh								
位	b7	b6	b5	b4	b3	b2	b1	b0	
符号	—	—	—	—	WDR	SWR	HWR	CWR	
复位后的值	0	X	X	X	X	X	X	X	(注1)

位	符号	位名	功能	R/W
b0	CWR	冷启动 / 热启动的判断标志 (注2、注3)	0: 冷启动 1: 热启动	R/W
b1	HWR	硬件复位的检测标志	0: 未检测到 1: 检测到	R
b2	SWR	软件复位的检测标志	0: 未检测到 1: 检测到	R
b3	WDR	看门狗定时器复位的检测标志	0: 未检测到 1: 检测到	R
b4	—	保留位	读取值为不定值。	R
b5	—			
b6	—			
b7	—	保留位	必须置“0”。	R/W

注1. CWR 位在接通电源后或者在电压监视 0 复位后变为“0”（冷启动），而在硬件复位、软件复位或者看门狗定时器复位时不变。

注2. 如果通过程序给 CWR 位写“1”，此位就变为“1”（即使写“0”也不变）。

注3. 当 VWOC 寄存器的 VWOC0 位为“0”（禁止电压监视 0 复位）时，CWR 位为不定值。

## 5.1.3 选项功能选择寄存器 (OFS)

地址	地址 0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	—	—	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	LVDAS	电压检测 0 电路的启动位 (注 3)	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

- 注 1. OFS 寄存器在闪存内, 并且 OFS 寄存器不是 SFR。必须在编程时设定适当的值作为 ROM 数据。  
 不能对 OFS 寄存器进行追加写。如果擦除包括 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。  
 在工厂出货时, OFS 寄存器的值为“FFh”。用户在进行编程后, OFS 寄存器的值为编程后的值。
- 注 2. 在使用上电复位和电压监视 0 复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

OFS 寄存器的设定例子请参照“13.3.1 选项功能选择区的设定例子”。



## 5.1.4 选项功能选择寄存器 2 (OFS2)

地址	地址 0FFDBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	WDTRCS1	WDTRCS0	WDTUFS1	WDTUFS0
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTUFS0	看门狗定时器的下溢周期设定位	b1 b0 0 0: 03FFh 0 1: 0FFFh 1 0: 1FFFh 1 1: 3FFFh	R/W
b1	WDTUFS1			R/W
b2	WDTRCS0	看门狗定时器的刷新接受周期设定位	b3 b2 0 0: 25% 0 1: 50% 1 0: 75% 1 1: 100%	R/W
b3	WDTRCS1			R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	—			
b7	—			

注 1. OFS2 寄存器在闪存内，并且 OFS2 寄存器不是 SFR。必须在编程时设定适当的值作为 ROM 数据。  
 不能对 OFS2 寄存器进行追加写。如果擦除包括 OFS2 寄存器的块，OFS2 寄存器的值就变为“FFh”。  
 在工厂出货时，OFS2 寄存器的值为“FFh”。用户在进行编程后，OFS2 寄存器的值为编程后的值。

OFS2 寄存器的设定例子请参照“13.3.1 选项功能选择区的设定例子”。

## WDTRCS0 位和 WDTRCS1 位 (看门狗定时器的刷新接受周期设定位)

假设看门狗定时器从开始计数到发生下溢的期间为 100%，则能选择看门狗定时器可接受刷新的期间。  
 详细内容请参照“14.3.1.1 刷新接受期间”。

## 5.2 硬件复位

硬件复位是由  $\overline{\text{RESET}}$  引脚控制的复位。当电源电压满足推荐工作条件时，如果将“L”电平输入到  $\overline{\text{RESET}}$  引脚，引脚、CPU 和 SFR 就被初始化（参照“表 5.2  $\overline{\text{RESET}}$  引脚为“L”电平期间的引脚状态”、“图 5.2 复位后的 CPU 寄存器状态”和“表 4.1 ~ 表 4.11 SFR 一览”）。

如果将  $\overline{\text{RESET}}$  引脚的输入电平从“L”变为“H”，就从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

复位后的 SFR 状态请参照“4. SFR”。

不对内部 RAM 进行初始化。另外，如果在写内部 RAM 的过程中  $\overline{\text{RESET}}$  引脚变为“L”电平，内部 RAM 的内容就为不定值。

硬件复位的电路例子和运行如图 5.4 所示，硬件复位的电路例子（外接电源电压检测电路的使用例子）和运行如图 5.5 所示。

### 5.2.1 电源稳定的情况

1. 将“L”电平输入到  $\overline{\text{RESET}}$  引脚。
2. 等待 10 $\mu\text{s}$ 。
3. 将“H”电平输入到  $\overline{\text{RESET}}$  引脚。

### 5.2.2 接通电源的情况

1. 将“L”电平输入到  $\overline{\text{RESET}}$  引脚。
2. 使电源电压上升到满足推荐运行条件的电平。
3. 等待  $t_{\text{d(P-R)}}$  直到内部电源稳定（参照“28. 电特性”）。
4. 等待 10 $\mu\text{s}$ 。
5. 将“H”电平输入到  $\overline{\text{RESET}}$  引脚。

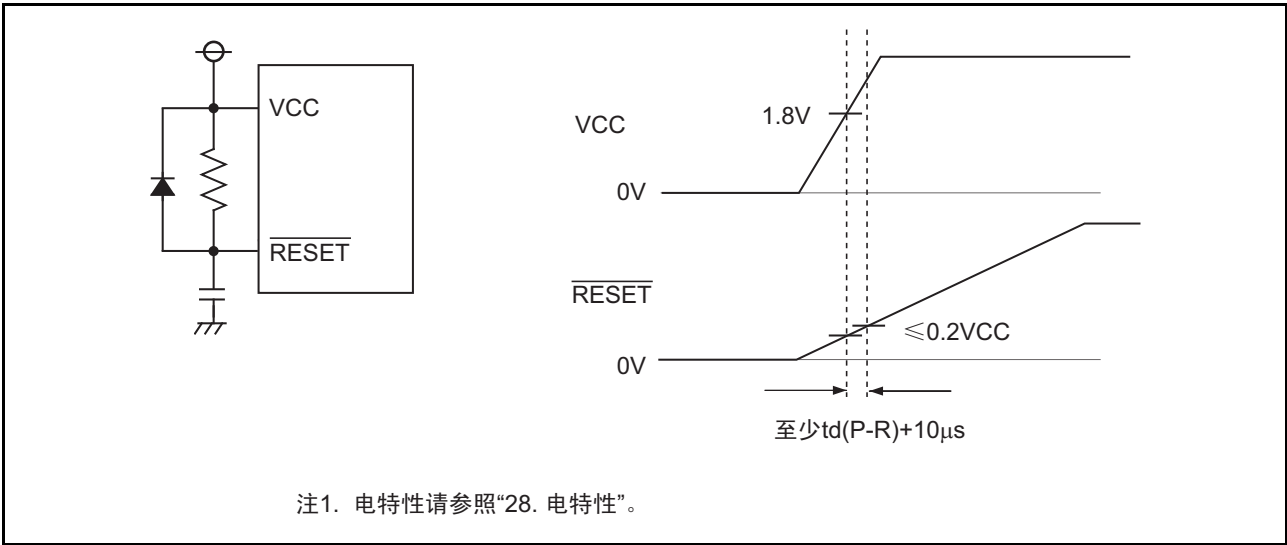


图 5.4 硬件复位的电路例子和运行

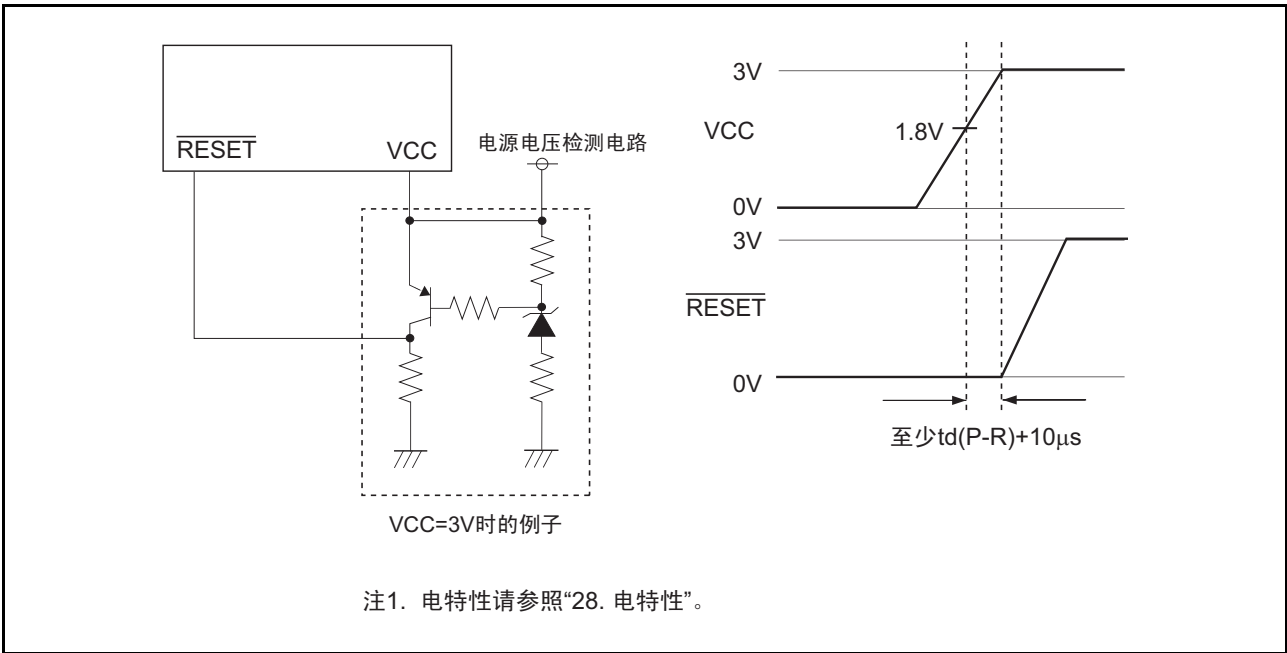


图 5.5 硬件复位的电路例子（外接电源电压检测电路的使用例子）和运行

### 5.3 上电复位功能

通过电阻将  $\overline{\text{RESET}}$  引脚连接  $\text{VCC}$ ，当  $\text{VCC}$  上升时，上电复位功能有效，并且引脚、CPU 和 SFR 被初始化。必须注意：在将电容器连接  $\overline{\text{RESET}}$  引脚时， $\overline{\text{RESET}}$  引脚的电压不能低于  $0.8\text{VCC}$ 。

当  $\text{VCC}$  引脚的输入电压高于等于  $V_{\text{det0}}$  时，就对低速内部振荡器时钟开始计数。当对低速内部振荡器时钟进行了 32 次计数时，内部复位信号就变为“H”电平，并进入复位顺序（参照图 5.3）。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

上电复位后的 SFR 状态请参照“4. SFR”。

在使用上电复位时，必须将 OFS 寄存器的 LVDAS 位置“0”，使电压监视 0 复位有效。

上电复位的电路例子和运行如图 5.6 所示。

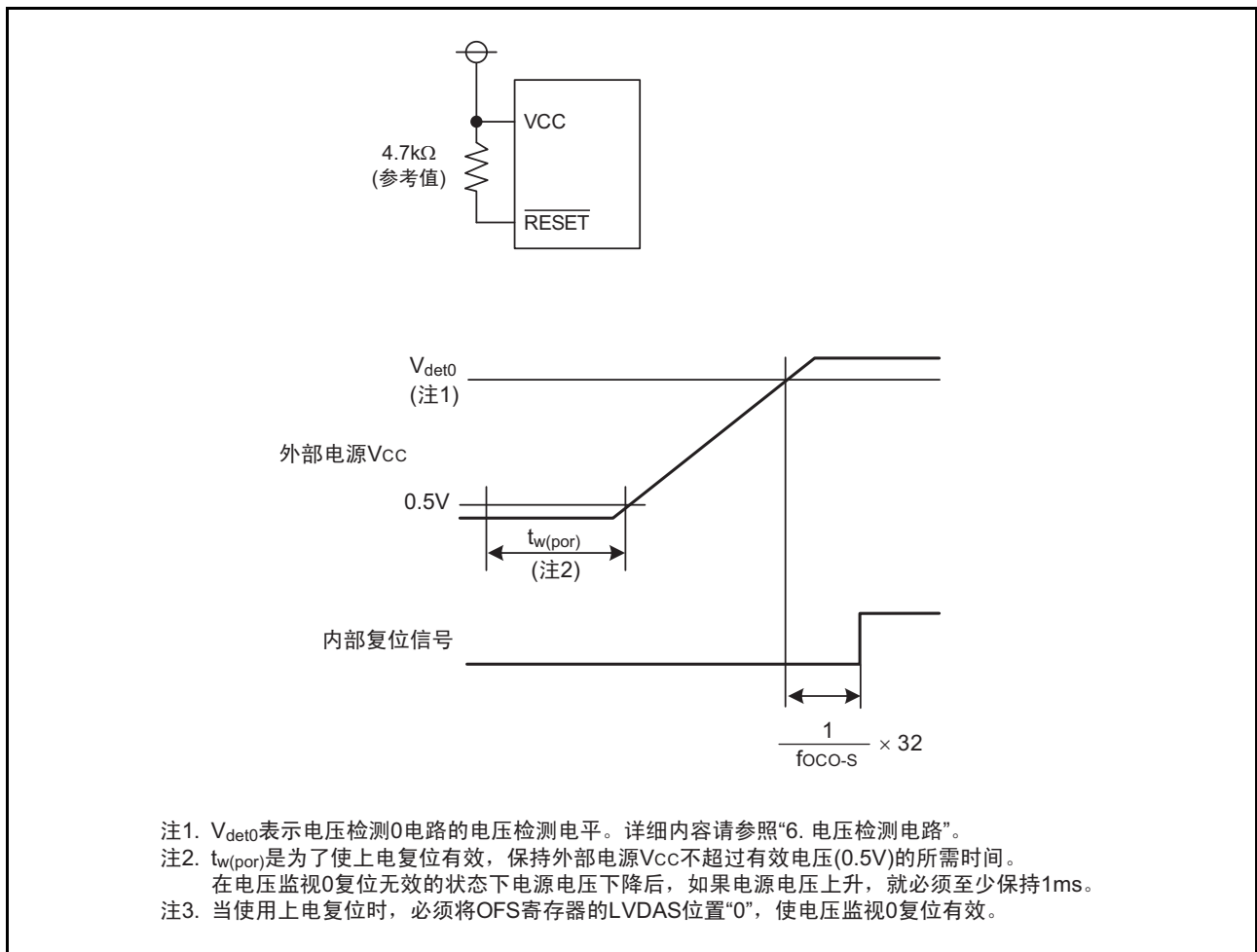


图 5.6 上电复位的电路例子和运行

## 5.4 电压监视 0 复位

电压监视 0 复位是由单片机内部的电压检测 0 电路控制的复位。电压检测 0 电路监视 VCC 引脚的输入电压，监视电压为  $V_{det0}$ 。在使用电压监视 0 复位时，必须将 OFS 寄存器的 LVDAS 位置“0”（复位后，电压监视 0 复位有效）。

当 VCC 引脚的输入电压低于  $V_{det0}$  时，引脚、CPU 和 SFR 就被初始化。

当 VCC 引脚的输入电压大于等于  $V_{det0}$  时，就对低速内部振荡器时钟开始计数。当对低速内部振荡器时钟进行了 32 次计数时，内部复位信号就变为“H”电平，并进入复位顺序（参照图 5.3）。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

在使用上电复位时，必须将 OFS 寄存器的 LVDAS 位置“0”，使电压监视 0 复位有效。

不能通过程序更改 LVDAS 位。在设定这些位时，必须通过闪存编程器将值写到地址 0FFFFh 的 b6。有关 OFS 寄存器的详细内容，请参照“5.1.3 选项功能选择寄存器（OFS）”。

电压监视 0 复位后的 SFR 状态请参照“4. SFR”。

不对内部 RAM 进行初始化。另外，如果在写内部 RAM 的过程中 VCC 引脚的输入电压低于  $V_{det0}$ ，内部 RAM 的内容就为不定值。

电压监视 0 复位的详细内容请参照“6. 电压检测电路”。

电压监视 0 复位的运行例子如图 5.7 所示。

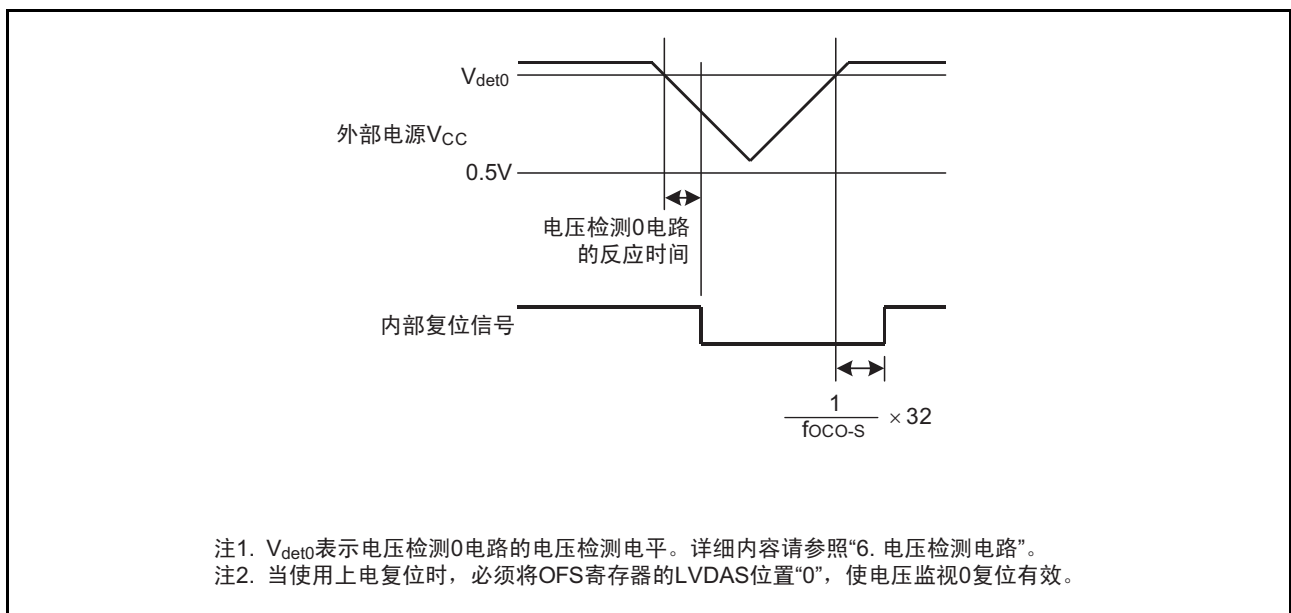


图 5.7 电压监视 0 复位的运行例子

### 5.5 看门狗定时器复位

当 PM1 寄存器的 PM12 位为“1”（在看门狗定时器下溢时复位）时，如果看门狗定时器发生下溢，单片机就对引脚、CPU 和 SFR 进行初始化。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

看门狗定时器复位后的 SFR 状态请参照“4. SFR”。

不对内部 RAM 进行初始化。另外，如果在写内部 RAM 的过程中看门狗定时器发生下溢，内部 RAM 的内容就为不定值。

能通过 OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位和 WDTRCS0 ~ WDTRCS1 位分别设定看门狗定时器的下溢周期和刷新接受周期。

看门狗定时器的详细内容请参照“14. 看门狗定时器”。

### 5.6 软件复位

如果将 PM0 寄存器的 PM03 位置“1”（将单片机复位），单片机就对引脚、CPU 和 SFR 进行初始化。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

软件复位后的 SFR 状态请参照“4. SFR”。

不对内部 RAM 进行初始化。

### 5.7 冷启动 / 热启动的判断功能

冷启动 / 热启动的判断功能通过 RSTFR 寄存器的 CWR 位，判断接通电源时的冷启动（复位处理）以及在运行中发生复位时的热启动（复位处理）。

CWR 位在接通电源时为“0”（冷启动），并且在电压监视 0 复位时也为“0”。如果通过程序给 CWR 位写“1”，此位就变为“1”，而在硬件复位、软件复位或者看门狗定时器复位时，此位不变。

冷启动 / 热启动的判断功能使用电压监视 0 复位。

冷启动 / 热启动的判断功能的运行例子如图 5.8 所示。

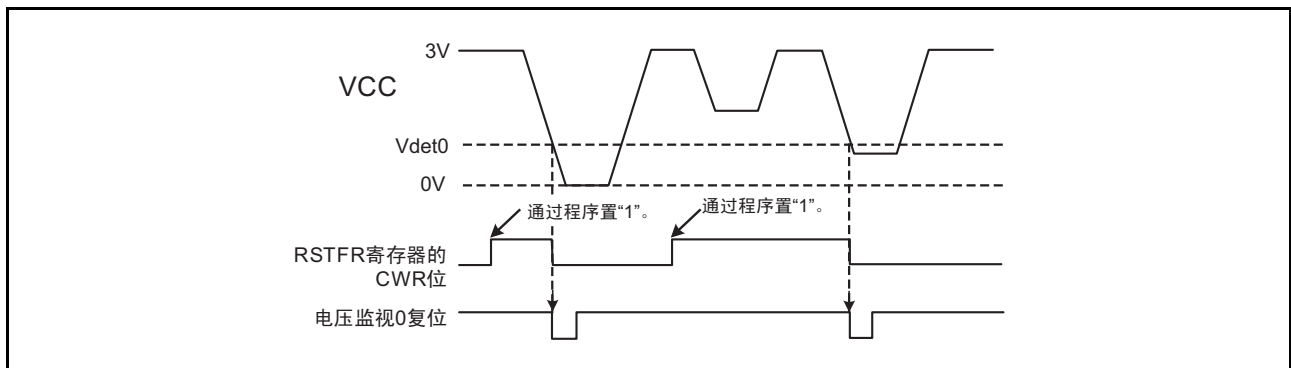


图 5.8 冷启动 / 热启动的判断功能的运行例子

### 5.8 复位源的判断功能

能通过 RSTFR 寄存器检测到硬件复位、软件复位和看门狗定时器复位的发生。

如果发生硬件复位，HWR 位就变为“1”（检测到）；如果发生软件复位，SWR 位就变为“1”（检测到）；如果发生看门狗定时器复位，WDR 位就变为“1”（检测到）。

## 6. 电压检测电路

电压检测电路是能通过程序监视 VCC 引脚的输入电压的电路。

### 6.1 概要

电压检测 1 能通过 VD1LS 寄存器从 2 种电平中选择检测电压。  
另外，能使用电压监视 0 复位、电压监视 1 中断。

表 6.1 电压检测电路的规格

项目		电压监视 0	电压监视 1
VCC 监视	监视电压	Vdet0	Vdet1
	检测对象	上升或者下降过程中是否经过 Vdet0。	上升或者下降过程中是否经过 Vdet1。
	检测电压	固定电平	能通过 VD1LS 寄存器从 2 种电平中进行选择。
	监视	无	VW1C 寄存器的 VW1C3 位 高于或者低于 Vdet1
电压检测时的处理	复位	电压监视 0 复位 当 $Vdet0 > VCC$ 时，复位； 当 $VCC > Vdet0$ 时， CPU 重新开始运行。	无
	中断	无	电压监视 1 中断 可选择非屏蔽中断或者可屏蔽中断。 Vdet1 > VCC 和 $VCC > Vdet1$ 时，都产生中断请求。Vdet1 > VCC 或者 $VCC > Vdet1$ 时，产生中断请求。
数字滤波器	有效 / 无效的转换	没有数字滤波器功能	有
	采样时间	—	$(f_{OCO-S} \text{ 的 } n \text{ 分频}) \times 2$ n: 1、2、4、8

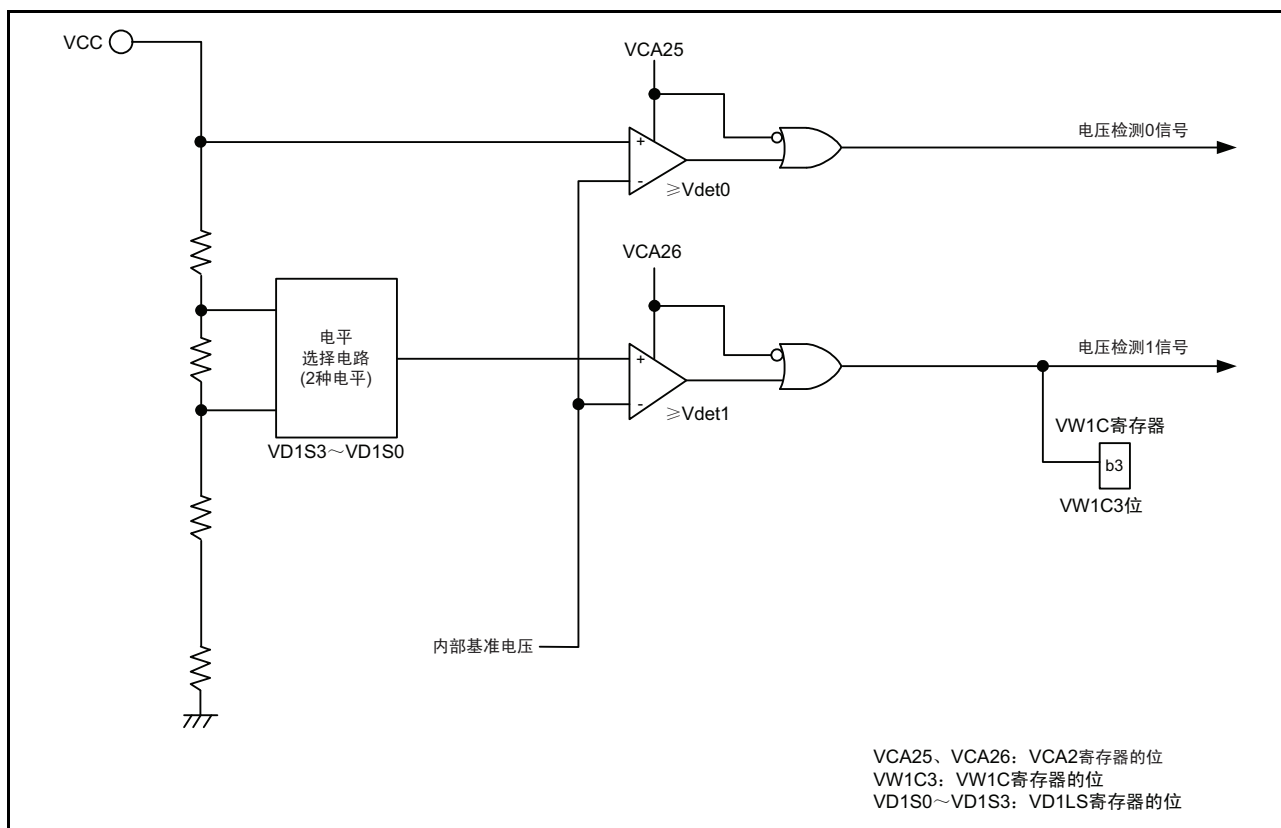


图 6.1 电压检测电路的框图

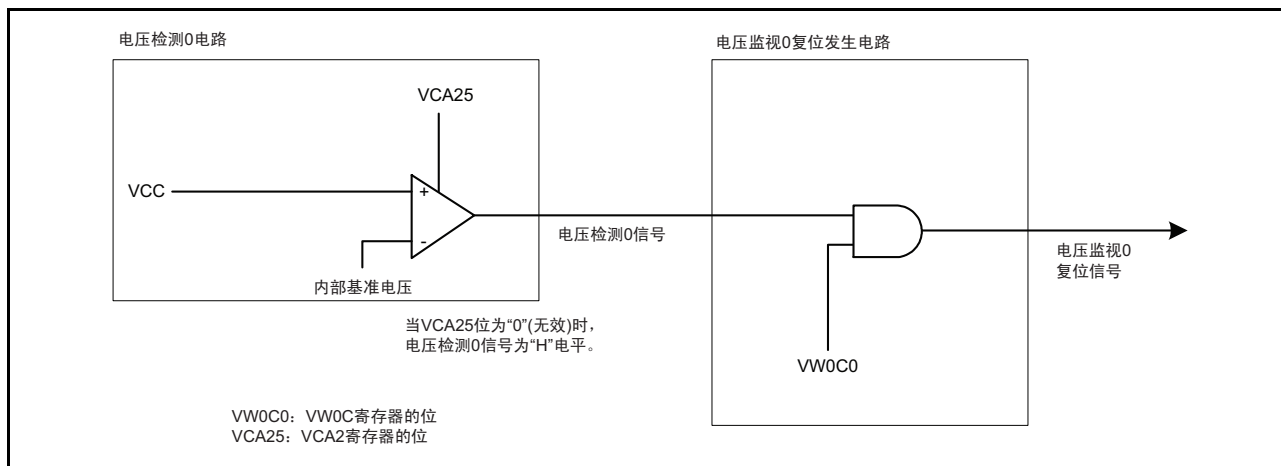


图 6.2 电压监视 0 复位发生电路的框图



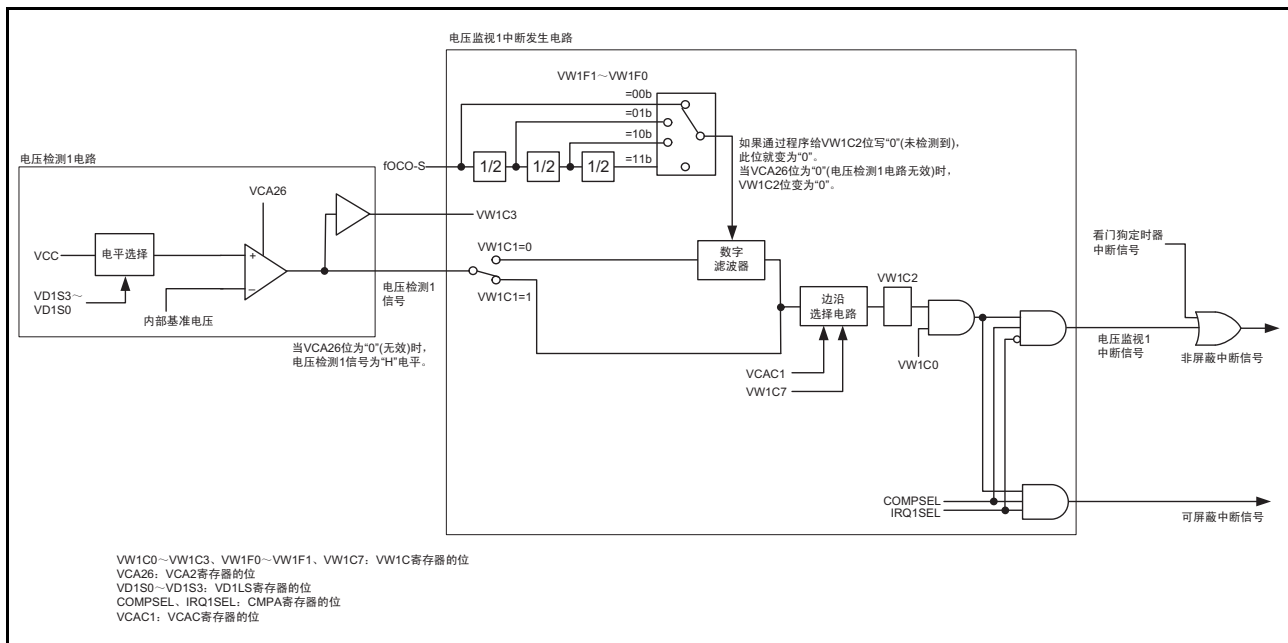


图 6.3 电压监视 1 中断发生电路的框图

## 6.2 寄存器说明

### 6.2.1 电压监视电路的控制寄存器 (CMPA)

地址	地址 0030h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	COMPSEL	—	—	IRQ1SEL	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	—			
b3	—			
b4	IRQ1SEL	电压监视 1 的中断种类选择位 (注 1)	0: 非屏蔽中断 1: 可屏蔽中断	R/W
b5	—	保留位	必须置“0”。	R/W
b6	—			
b7	COMPSEL	电压监视的中断种类选择有效位 (注 1)	0: IRQ1SEL 位无效 1: IRQ1SEL 位有效	R/W

注 1. 当 VW1C 寄存器的 VW1C0 位为“1”（允许）时，不能同时（用 1 条指令）设定 IRQ1SEL 位和 COMPSEL 位。

### 6.2.2 电压监视电路的边沿选择寄存器 (VCAC)

地址	地址 0031h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	VCAC1	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	VCAC1	电压监视 1 电路的边沿选择位 (注 1)	0: 单边沿 1: 双边沿	R/W
b2	—	保留位	必须置“0”。	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 当 VCAC1 位为“0”（单边沿）时，VW1C 寄存器的 VW1C7 位有效。必须在将 VCAC1 位置“0”后设定 VW1C7 位。

## 6.2.3 电压检测寄存器 2 (VCA2)

地址	地址 0034h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	VCA26	VCA25	—	—	—	—	VCA20
复位后的值	0	0	0	0	0	0	0	0
	上述为 OFS 寄存器的 LVDAS 位为 “1” 的情况							
复位后的值	0	0	1	0	0	0	0	0
	上述为 OFS 寄存器的 LVDAS 位为 “0” 的情况							

位	符号	位名	功能	R/W
b0	VCA20	内部电源低功耗允许位 (注 1)	0: 禁止低功耗 1: 允许低功耗 (注 2)	R/W
b1	—	保留位	必须置 “0”。	R/W
b2	—			
b3	—			
b4	—			
b5	VCA25	电压检测 0 允许位 (注 3)	0: 电压检测 0 电路无效 1: 电压检测 0 电路有效	R/W
b6	VCA26	电压检测 1 允许位 (注 4)	0: 电压检测 1 电路无效 1: 电压检测 1 电路有效	R/W
b7	—	保留位	必须置 “0”。	R/W

注 1. 只有在转移到等待模式时才能使用 VCA20 位。必须按照 “9.7.2.2 通过 VCA20 位设定内部电源低功耗的操作” 设定 VCA20 位。

注 2. 当 VCA20 位为 “1” (允许低功耗) 时, 不能将 CM1 寄存器的 CM10 位置 “1” (停止模式)。

注 3. 在写 VCA25 位时, 必须写复位后的值。

注 4. 在使用电压检测 1 中断或者 VW1C 寄存器的 VW1C3 位时, 必须将 VCA26 位置 “1”。  
在将 VCA26 位从 “0” 置为 “1” 后, 电压检测 1 电路在经过 td(E-A) 后开始运行。

必须在将 PRCR 寄存器的 PRC3 位置 “1” (允许写) 后改写 VCA2 寄存器。

## 6.2.4 电压检测 1 的电平选择寄存器 (VD1LS)

地址	地址 0036h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	VD1S3	VD1S2	VD1S1	VD1S0
复位后的值	0	0	0	0	0	1	1	1

位	符号	位名	功能	R/W
b0	VD1S0	电压检测 1 的电平选择位 (电压下降时的标准电压)	b3 b2 b1 b0 0 0 1 0: 2.50V (Vdet1_2) 0 1 0 1: 2.95V (Vdet1_5) 上述以外, 不能设定。	R/W
b1	VD1S1			R/W
b2	VD1S2			R/W
b3	VD1S3			R/W
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	—			
b7	—			

必须在将 PRCR 寄存器的 PRC3 位置“1”（允许写）后改写 VD1LS 寄存器。

## 6.2.5 电压监视 0 电路的控制寄存器 (VW0C)

地址	地址 0038h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	VW0C0
复位后的值	1	1	0	0	X	0	1	0
	上述为 OFS 寄存器的 LVDAS 位为 “1” 的情况							
复位后的值	1	1	0	0	X	0	1	1
	上述为 OFS 寄存器的 LVDAS 位为 “0” 的情况							

位	符号	位名	功能	R/W
b0	VW0C0	电压监视 0 复位的允许位 (注 1)	0: 禁止 1: 允许	R/W
b1	—	保留位	必须置 “1”。	R/W
b2	—	保留位	必须置 “0”。	R/W
b3	—	保留位	读取值为不定值。	R
b4	—	保留位	必须置 “0”。	R/W
b5	—			
b6	—	保留位	必须置 “1”。	R/W
b7	—			

注 1. VW0C0 位在 VCA2 寄存器的 VCA25 位为 “1” (电压检测 0 电路有效) 时有效。  
在写 VW0C0 位时, 必须写复位后的值。

必须在将 PRCR 寄存器的 PRC3 位置 “1” (允许写) 后改写 VW0C 寄存器。

## 6.2.6 电压监视 1 电路的控制寄存器 (VW1C)

地址	地址 0039h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	VW1C7	—	VW1F1	VW1F0	VW1C3	VW1C2	VW1C1	VW1C0
复位后的值	1	0	0	0	1	0	1	0

位	符号	位名	功能	R/W
b0	VW1C0	电压监视 1 的中断允许位 (注 1)	0: 禁止 1: 允许	R/W
b1	VW1C1	电压监视 1 数字滤波器的无效模式选择位 (注 2、注 6)	0: 数字滤波器有效模式 (数字滤波器电路有效) 1: 数字滤波器无效模式 (数字滤波器电路无效)	R/W
b2	VW1C2	电压变化检测标志 (注 3、注 4)	0: 未检测到 1: 检测到经过 Vdet1	R/W
b3	VW1C3	电压检测 1 信号的监视标志 (注 3)	0: $VCC < Vdet1$ 1: $VCC \geq Vdet1$ 或者电压检测 1 电路无效	R
b4	VW1F0	采样时钟选择位 (注 6)	b5 b4 00: fOCO-S 的 1 分频 01: fOCO-S 的 2 分频 10: fOCO-S 的 4 分频 11: fOCO-S 的 8 分频	R/W
b5	VW1F1			R/W
b6	—	保留位	必须置“0”。	R/W
b7	VW1C7	电压监视 1 中断的发生条件选择位 (注 5)	0: 当 $VCC \geq Vdet1$ 时 1: 当 $VCC \leq Vdet1$ 时	R/W

注 1. VW1C0 位在 VCA2 寄存器的 VCA26 位为“1” (电压检测 1 电路有效) 时有效。当 VCA26 位为“0” (电压检测 1 电路无效) 时, 必须将 VW1C0 位置“0” (禁止)。在将 VW1C0 位置“1” (允许) 时, 必须遵循“表 6.2 电压监视 1 中断相关位的设定步骤”。

注 2. 在使用数字滤波器时 (VW1C1 位为“0”), 必须将 CM1 寄存器的 CM14 位置“0” (低速内部振荡器振荡)。另外, 在将电压监视 1 中断用于从停止模式的返回时, 必须将 VW1C 寄存器的 VW1C1 位置“1” (数字滤波器无效)。

注 3. VW1C2 位和 VW1C3 位在 VCA2 寄存器的 VCA26 位为“1” (电压检测 1 电路有效) 时有效。

注 4. 必须通过程序置“0”。如果通过程序写“0”, 此位就变为“0” (即使写“1”也不变)。

注 5. VW1C7 位在 VCAC 寄存器的 VCAC1 位为“0” (单边沿) 时有效。必须在将 VCAC1 位置“0”后设定 VW1C7 位。

注 6. 当 VW1C0 位为“1” (允许) 时, 不能同时 (用 1 条指令) 设定 VW1C1 位和 VW1F1 ~ VW1F0 位。

必须在将 PRCR 寄存器的 PRC3 位置“1” (允许写) 后改写 VW1C 寄存器。

如果改写 VW1C 寄存器, VW1C2 位就可能变为“1”。因此必须在改写 VW1C 寄存器后将 VW1C2 位置“0”。

## 6.2.7 WDT 检测标志 (VW2C)

地址	地址 003Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	VW2C3	—	—	—
复位后的值	1	0	0	0	0	0	1	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	—	保留位	必须置“0”。	R/W
b3	VW2C3	WDT 检测标志 (注 1)	0: 未检测到 1: 检测到	R/W
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	—			
b7	—			

注 1. 必须通过程序置“0”。如果通过程序写“0”，此位就变为“0”（即使写“1”也不变）。

必须在将 PRCR 寄存器的 PRC3 位置“1”（允许写）后改写 VW2C 寄存器。

## 6.2.8 选项功能选择寄存器 (OFS)

地址	地址 0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	—	—	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	LVDAS	电压检测 0 电路的启动位 (注 3)	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

- 注 1. OFS 寄存器在闪存内, 并且 OFS 寄存器不是 SFR。必须在编程时设定适当的值作为 ROM 数据。不能对 OFS 寄存器进行追加写。如果擦除包括 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。在工厂出货时, OFS 寄存器的值为“FFh”。用户在进行编程后, OFS 寄存器的值为编程后的值。
- 注 2. 在使用上电复位和电压监视 0 复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

OFS 寄存器的设定例子请参照“13.3.1 选项功能选择区的设定例子”。



## 6.3 VCC 输入电压的监视

### 6.3.1 Vdet0 的监视

不能监视 Vdet0。

### 6.3.2 Vdet1 的监视

在进行以下的设定并且经过  $t_d(E-A)$ （参照“28. 电特性”）后，能通过 VW1C 寄存器的 VW1C3 位监视电压监视 1 的比较结果。

1. 设定 VD1LS 寄存器的 VD1S3 ~ VD1S0 位（电压检测 1 的检测电压）。
2. 将 VCA2 寄存器的 VCA26 位置“1”（电压检测 1 电路有效）。

## 6.4 电压监视 0 复位

在使用电压监视 0 复位时，必须将 OFS 寄存器的 LVDAS 位置“0”（复位后，电压监视 0 复位有效）。  
电压监视 0 复位的运行例子如图 6.4 所示。

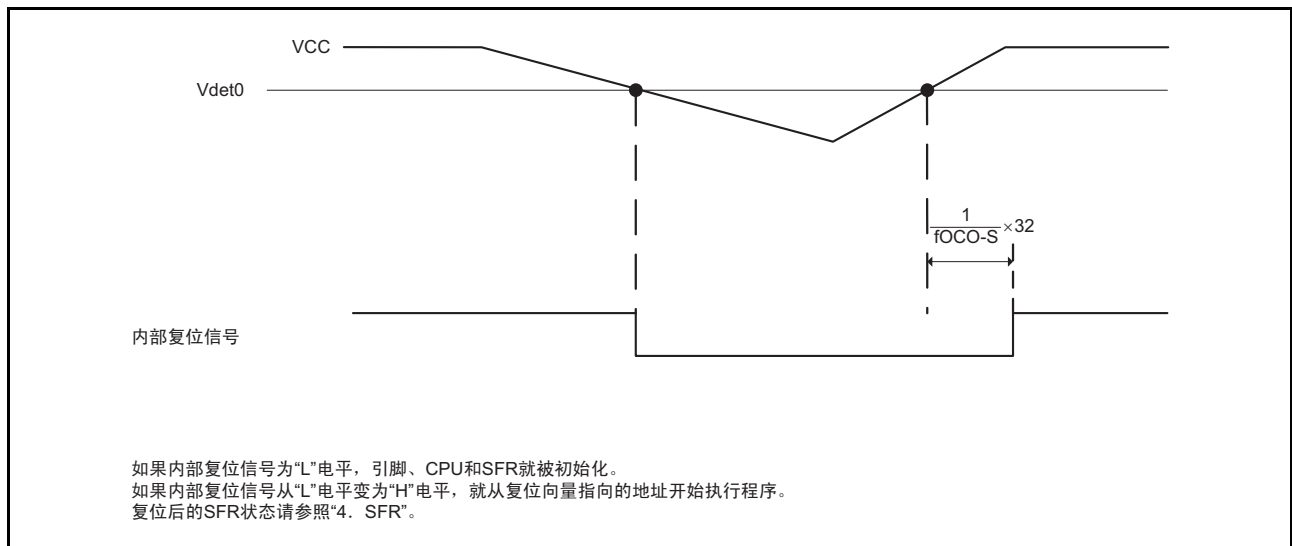


图 6.4 电压监视 0 复位的运行例子

## 6.5 电压监视 1 中断

电压监视 1 中断相关位的设定步骤如表 6.2 所示，电压监视 1 中断的运行例子如图 6.5 所示。

在将电压监视 1 中断用于从停止模式的返回时，必须将 VW1C 寄存器的 VW1C1 位置“1”（数字滤波器无效）。

表 6.2 电压监视 1 中断相关位的设定步骤

步骤	使用数字滤波器的情况	不使用数字滤波器的情况
1	通过 VD1LS 寄存器的 VD1S3 ~ VD1S0 位选择电压检测 1 的检测电压。	
2	将 VCA2 寄存器的 VCA26 位置“1”（电压检测 1 电路有效）。	
3	等待 td(E-A)。	
4	将 CMPA 寄存器的 COMPSEL 位置“1”。	
5 (注 1)	通过 CMPA 寄存器的 IRQ1SEL 位选择中断的种类。	
6	通过 VW1C 寄存器的 VW1F1 ~ VW1F0 位选择数字滤波器的采样时钟。	将 VW1C 寄存器的 VW1C1 位置“1”（数字滤波器无效）。
7 (注 2)	将 VW1C 寄存器的 VW1C1 位置“0”（数字滤波器有效）。	—
8	通过 VCAC 寄存器的 VCAC1 位和 VW1C 寄存器的 VW1C7 位选择中断请求的时序。	
9	将 VW1C 寄存器的 VW1C2 位置“0”。	
10	将 CM1 寄存器的 CM14 位置“0”（低速内部振荡器振荡）。	—
11	等待 2 个数字滤波器的采样时钟周期。	—（无等待时间）
12 (注 3)	将 VW1C 寄存器的 VW1C0 位置“1”（允许电压监视 1 中断）。	

注 1. 当 VW1C0 位为“0”时，可以同时（用 1 条指令）执行步骤 4 和步骤 5。

注 2. 当 VW1C0 位为“0”时，可以同时（用 1 条指令）执行步骤 6 和步骤 7。

注 3. 即使在禁止电压监视 1 中断的状态下，如果电压检测 1 电路为有效，检测到电压降低时，VW1C2 位变为“1”。在电压监视 1 中断相关位的设定步骤中，从设定电压检测 1 电路有效，到设定允许中断为止有可能检测到电压降低，但不会发生中断。因此，在设定允许中断后读 VW1C2 位，如果为“1”，则必须执行电压降低时的处理。

### 6.5.1 数字滤波器

如果将 VW1C 寄存器的 VW1C1 位置“0”（数字滤波器有效模式），电压检测 1 信号的采样数字滤波功能变为有效。对电压检测 1 信号进行采样，如果信号 2 次相同，就视为已确定电平。采样时钟通过 VW1C 寄存器的 VW1F0 位、VW1F1 位进行选择。

在使用数字滤波器时（VW1C1 位为“0”），将 CM1 寄存器的 CM14 位置“0”（低速内部振荡器振荡）。

当将电压监视 1 中断用于从停止模式的返回时，必须将 VW1C1 位置“1”（数字滤波器无效模式）。

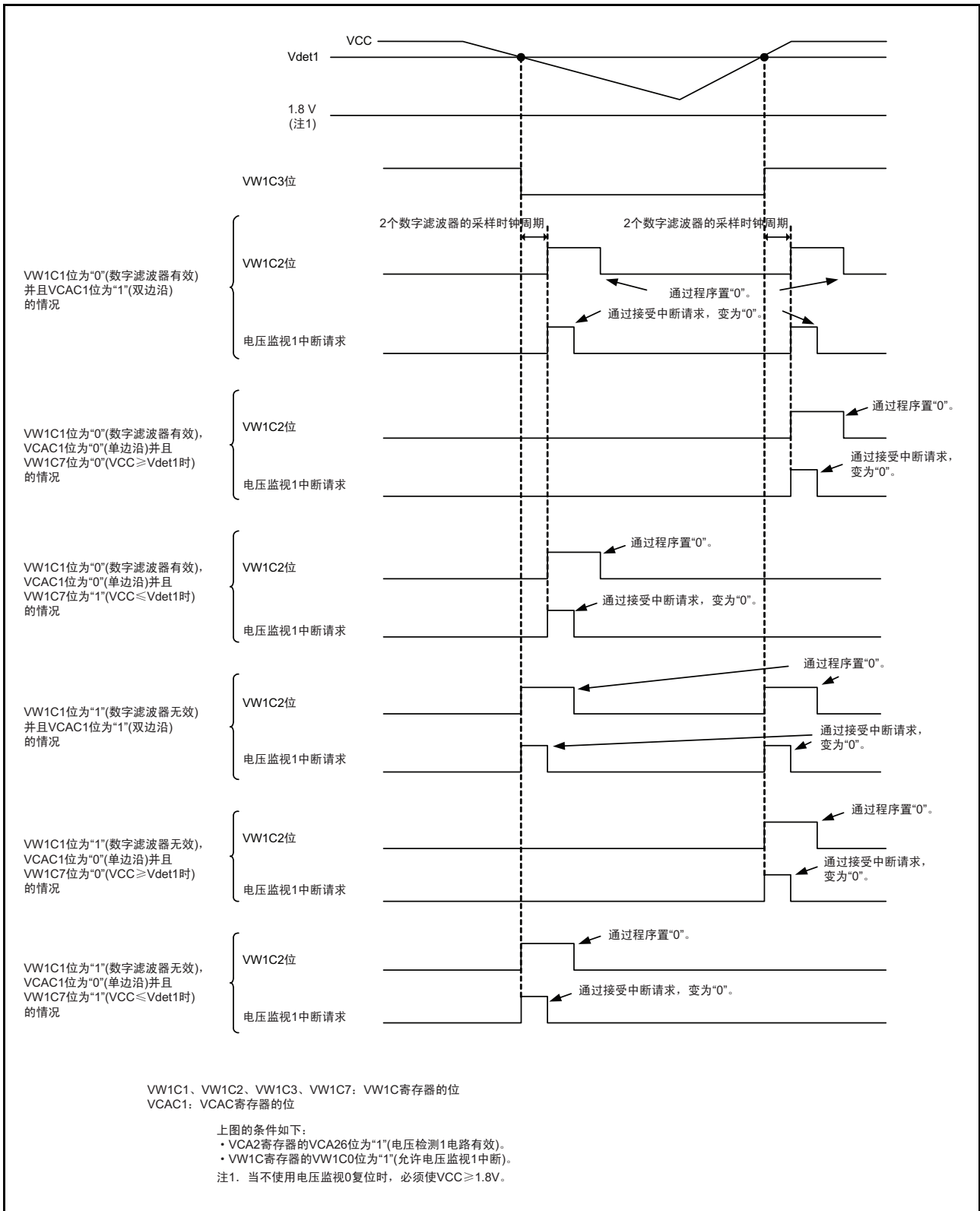


图 6.5 电压监视 1 中断的运行例子

## 7. I/O 端口

I/O 端口有 P0\_4、P1、P3\_0、P3\_1、P3\_3 ~ P3\_5、P3\_7、P4\_3 ~ P4\_5 等 18 个端口（在不使用 XCIN 时钟发生电路时，能将 P4\_3 和 P4\_4 用作 I/O 端口）。

I/O 端口的概要如表 7.1 所示。

表 7.1 I/O 端口的概要

端口名	输入 / 输出	输出格式	输入 / 输出的设定	内部上拉电阻	驱动能力的转换	输入电平的转换
P0_4	输入 / 输出	CMOS 三态	以 1 位为单位进行设定	以 1 位为单位进行设定（注 1）	以 1 位为单位进行设定（注 3）	以 1 位为单位进行设定（注 4）
P1	输入 / 输出	CMOS 三态	以 1 位为单位进行设定	以 4 位为单位进行设定（注 1）	以 1 位为单位进行设定（注 2）	以 8 位为单位进行设定（注 4）
P3_0、P3_1、P3_3	输入 / 输出	CMOS 三态	以 1 位为单位进行设定	以 3 位为单位进行设定（注 1）	以 3 位为单位进行设定（注 3）	以 6 位为单位进行设定（注 4）
P3_4、P3_5、P3_7	输入 / 输出	CMOS 三态	以 1 位为单位进行设定	以 3 位为单位进行设定（注 1）	以 3 位为单位进行设定（注 3）	
P4_3（注 5）	输入 / 输出	CMOS 三态	以 1 位为单位进行设定	以 1 位为单位进行设定（注 1）	以 1 位为单位进行设定（注 3）	以 3 位为单位进行设定（注 4）
P4_4（注 5）、P4_5	输入 / 输出	CMOS 三态	以 1 位为单位进行设定	以 2 位为单位进行设定（注 1）	以 2 位为单位进行设定（注 3）	

注 1. 在输入模式中，能通过 PUR0 寄存器和 PUR1 寄存器选择是否连接内部上拉电阻。

注 2. 能通过 P1DRR 寄存器，将输出晶体管的驱动能力置为 Low 电平或者 High 电平。

注 3. 能通过 DRR0 寄存器和 DRR1 寄存器，将输出晶体管的驱动能力置为 Low 电平或者 High 电平。

注 4. 能通过 VLT0 寄存器和 VLT1 寄存器，从 3 种电压电平（0.35VCC、0.50VCC、0.70VCC）中选择输入阈值。

注 5. 在不使用 XCIN 时钟振荡电路时，能用作 I/O 端口。

## 7.1 I/O 端口的功能

端口 P0\_4、P1、P3\_0、P3\_1、P3\_3 ~ P3\_5、P3\_7、P4\_3 ~ P4\_5 的输入 / 输出由 PDi (i=0、1、3、4) 寄存器的 PDi\_j (j=0 ~ 7) 位控制。Pi 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成。

I/O 端口的结构如图 7.1 ~ 图 7.9 所示，I/O 端口的功能如表 7.2 所示。

表 7.2 I/O 端口的功能

存取 Pi 寄存器时的运行	PDi 寄存器的 PDi_j 位的值 (注 1)	
	“0” (输入模式)	“1” (输出模式)
读	读引脚的输入电平。	读端口锁存器。
写	写端口锁存器。	写端口锁存器。从引脚输出已写到端口锁存器的值。

i=0、1、3、4、j=0 ~ 7

注 1. PD0\_0 ~ PD0\_3 位、PD0\_5 ~ PD0\_7 位、P3\_2 位、P3\_6 位、PD4\_0 ~ PD4\_2 位、PD4\_6 位、PD4\_7 位什么也不指定。

## 7.2 对外围功能的影响

I/O 端口有时用作外围功能的输入 / 输出 (参照“表 1.4 引脚名一览表 (按引脚序号分类)”)。

用作外围功能的输入 / 输出时的 PDi\_j 位的设定 (i=0、1、3、4、j=0 ~ 7) 如表 7.3 所示。

外围功能的设定方法请参照各功能说明。

表 7.3 用作外围功能的输入 / 输出时的 PDi\_j 位的设定 (i=0、1、3、4、j=0 ~ 7)

外围功能的输入 / 输出	引脚复用端口的 PDi_j 位的设定
输入	必须置“0” (输入模式)。
输出	置“0”或者“1” (与端口的设定无关, 为输出模式)。

### 7.3 I/O 端口以外的引脚

引脚的结构如图 7.10 所示。

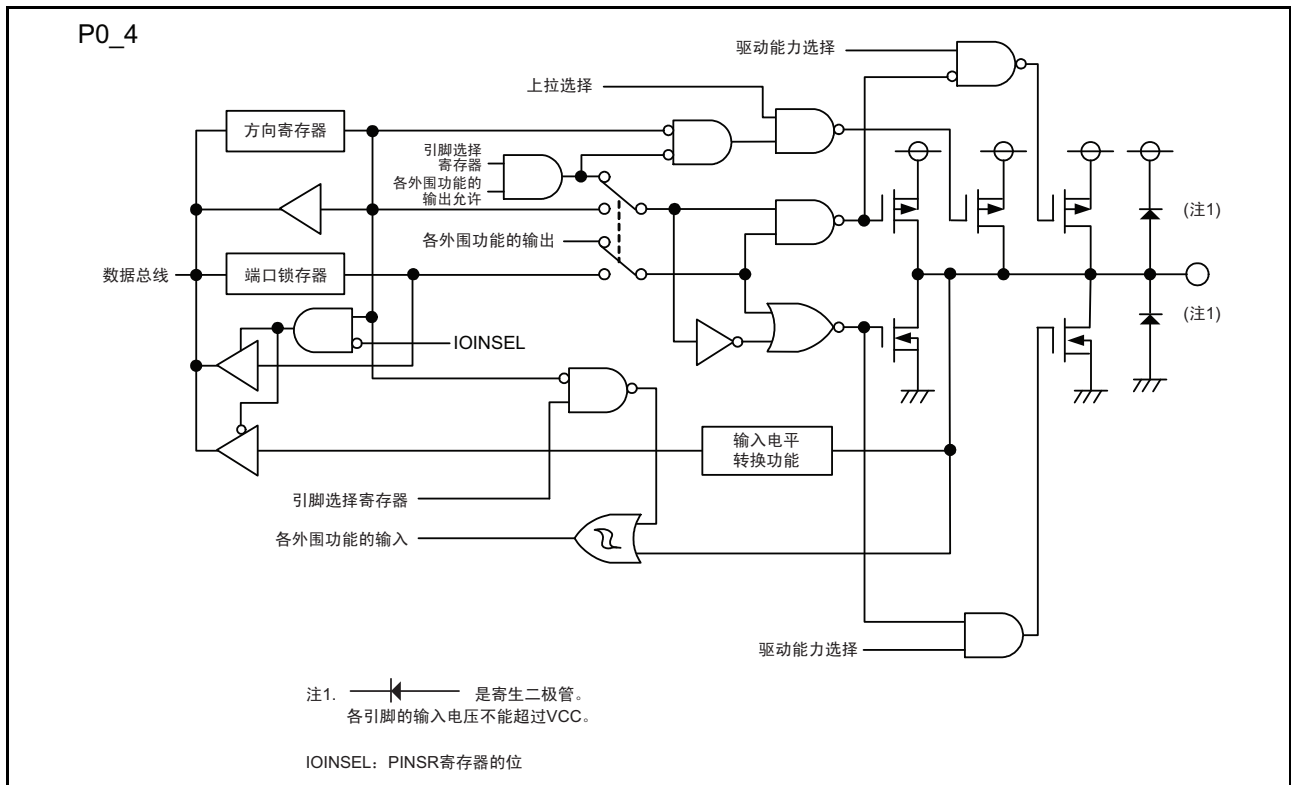


图 7.1 I/O 端口的结构 (1)

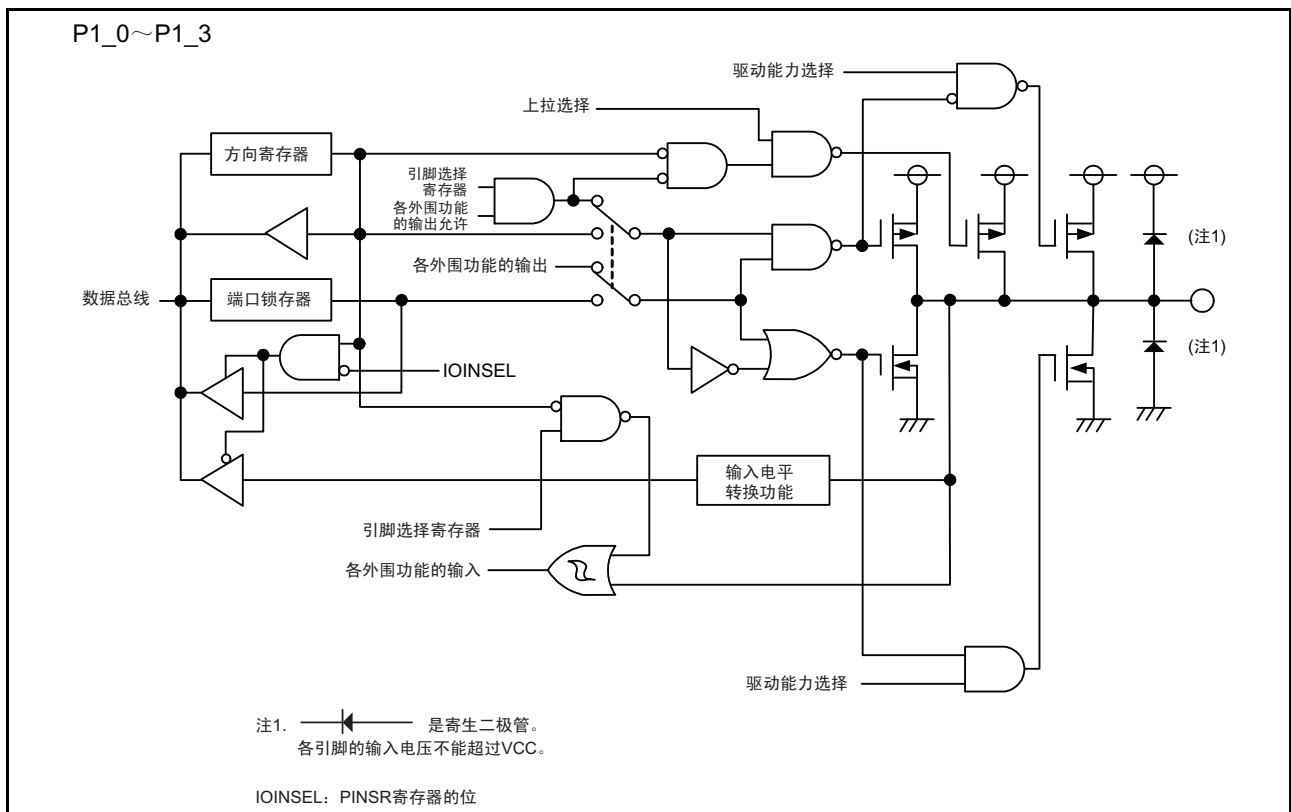


图 7.2 I/O 端口的结构 (2)

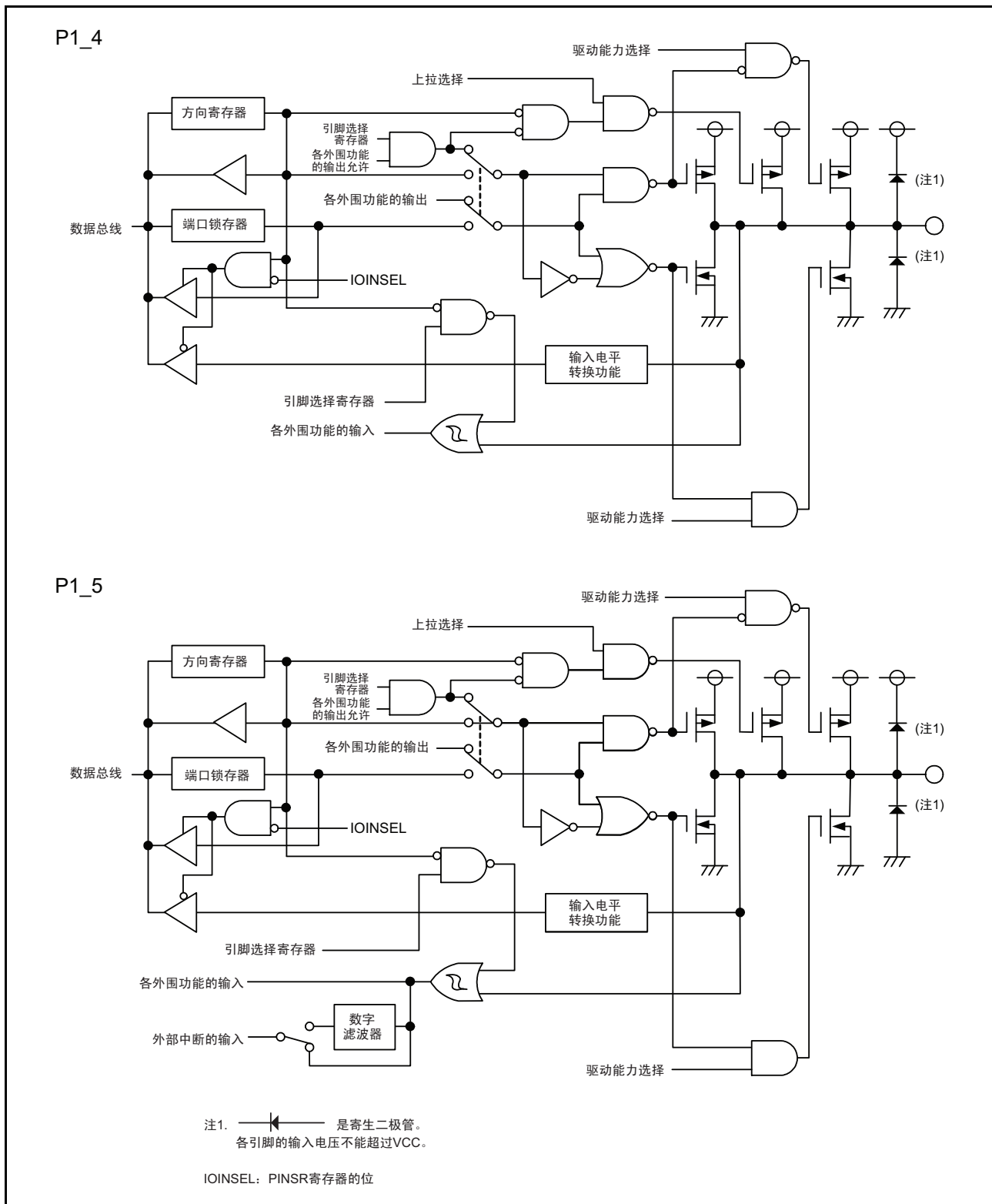


图 7.3 I/O 端口的结构 (3)

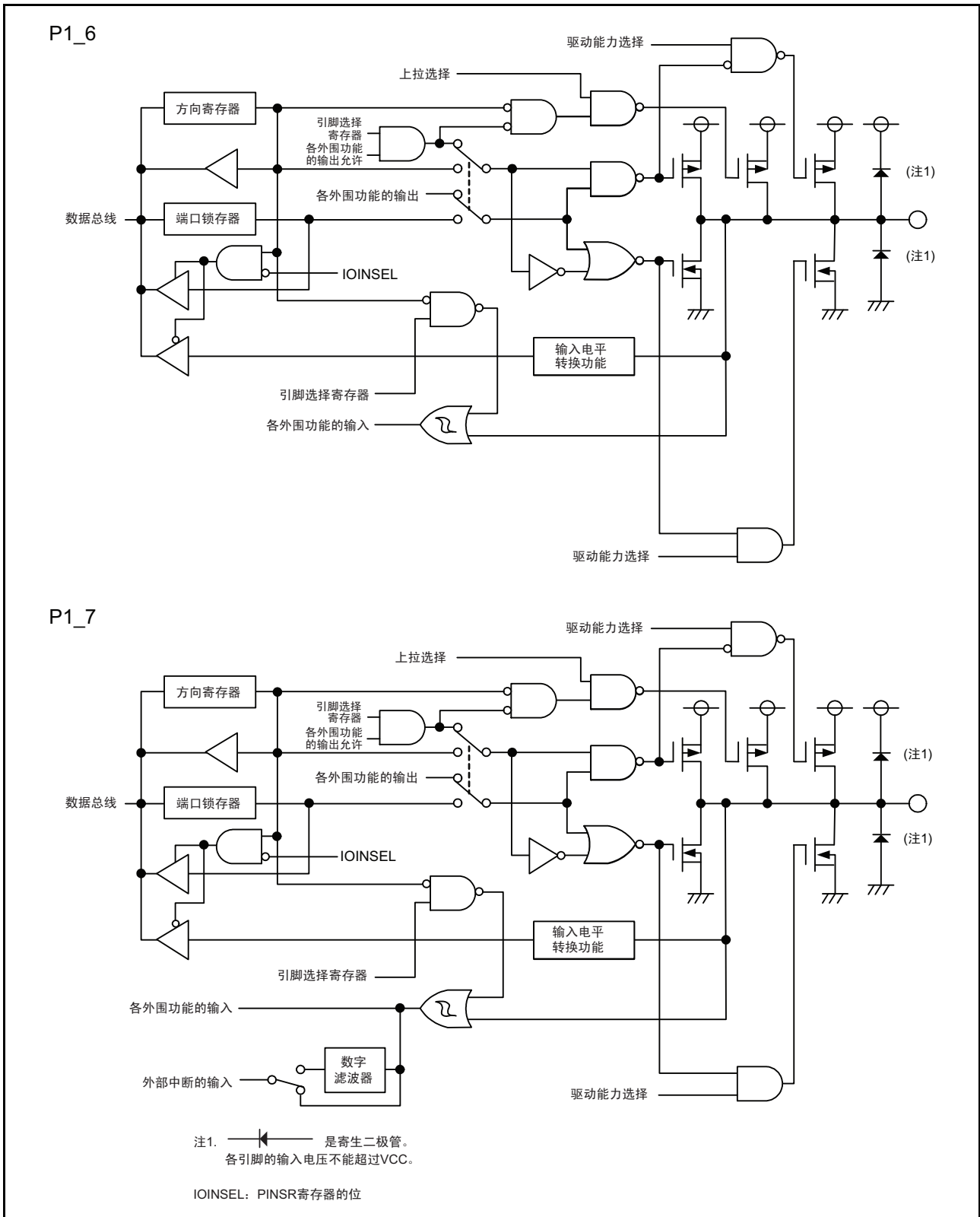


图 7.4 I/O 端口的结构 (4)



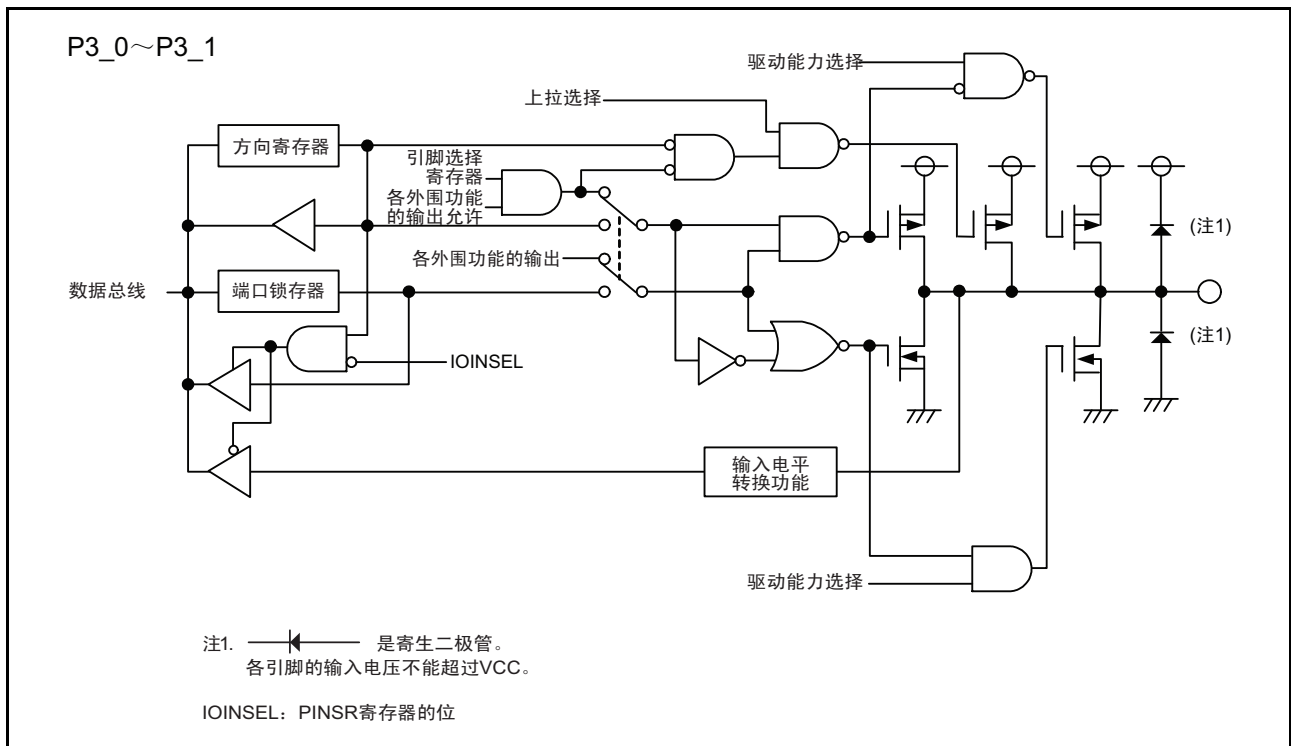


图 7.5 I/O 端口的结构 (5)

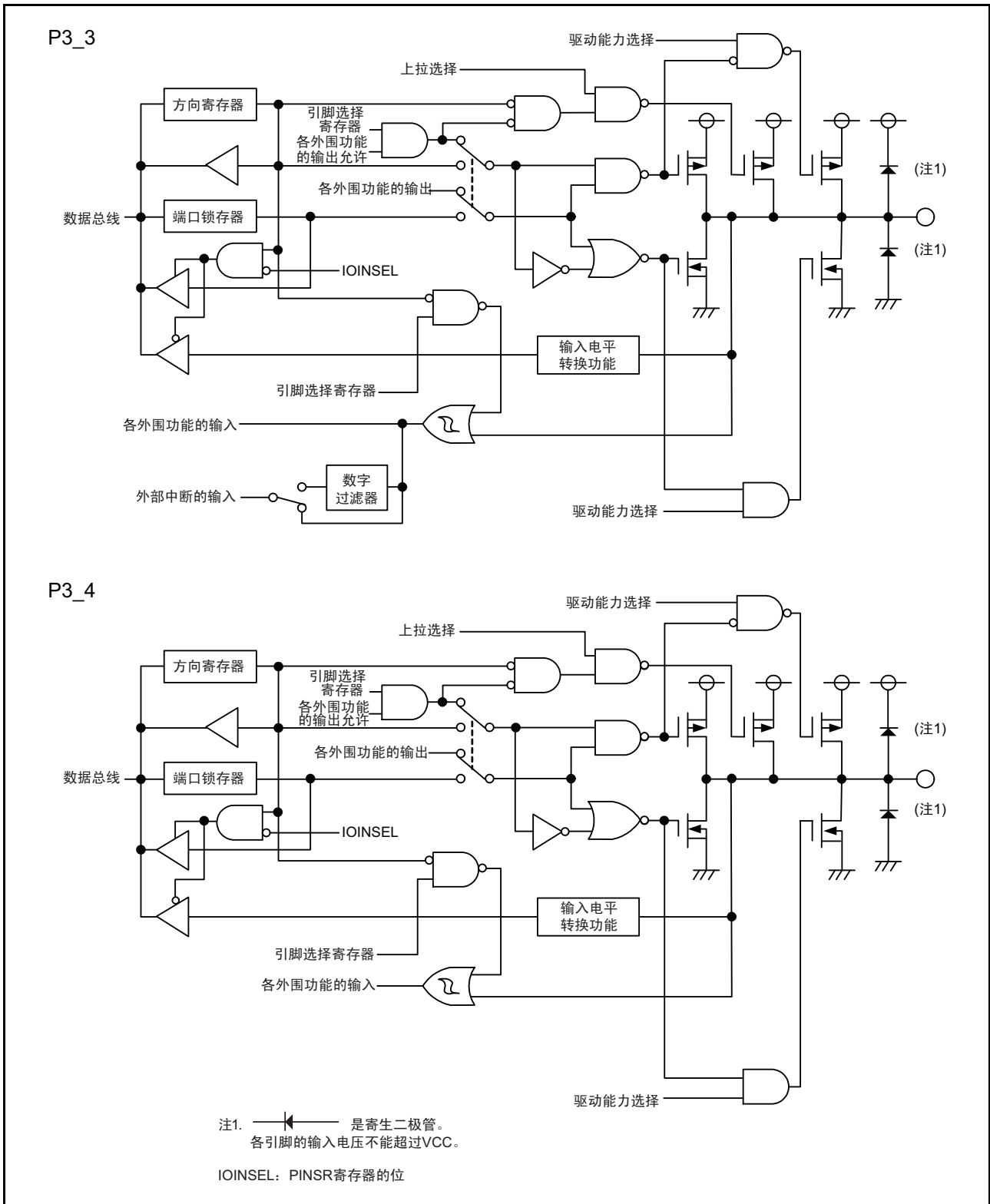


图 7.6 I/O 端口的结构 (7)

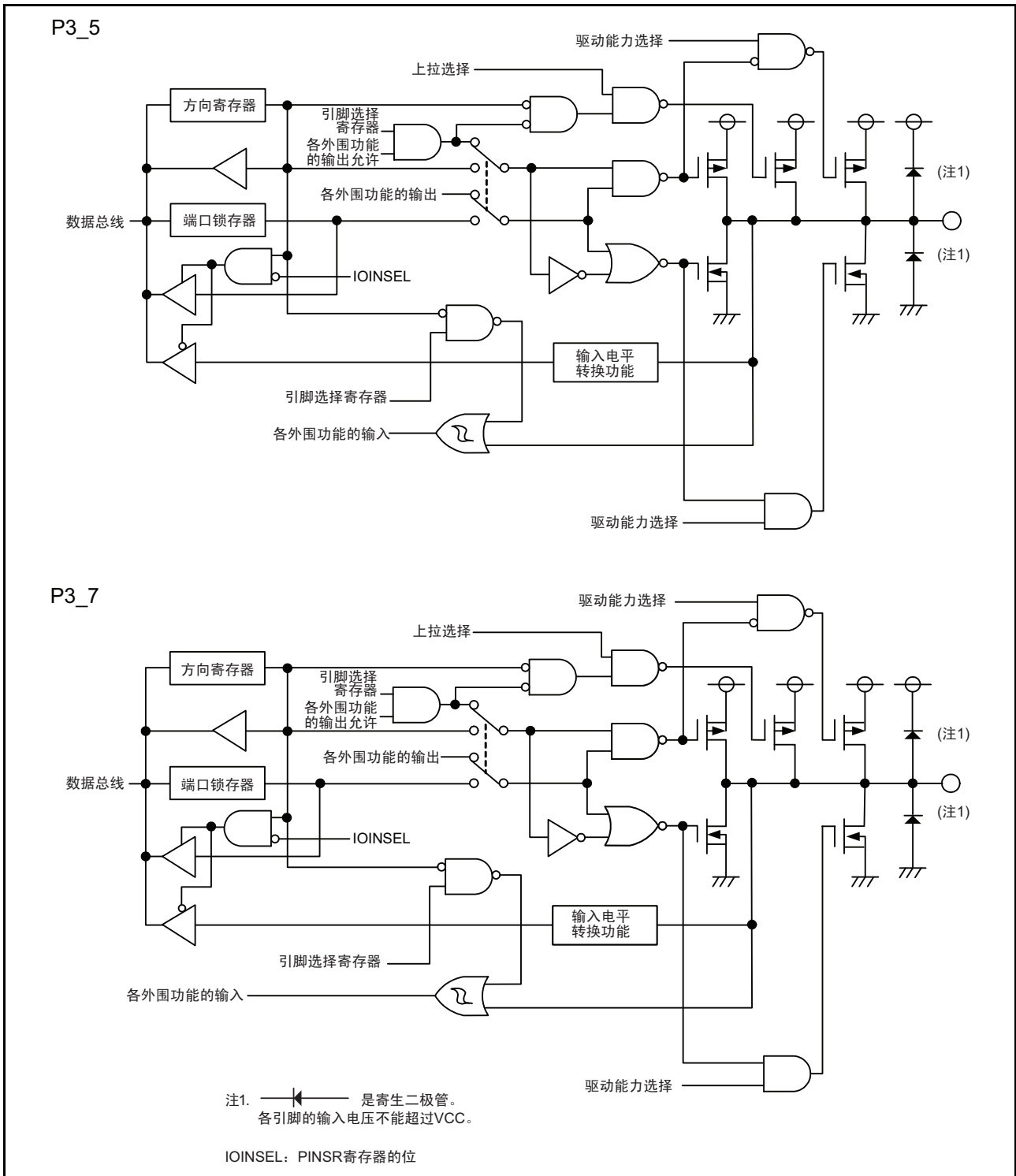


图 7.7 I/O 端口的结构 (7)

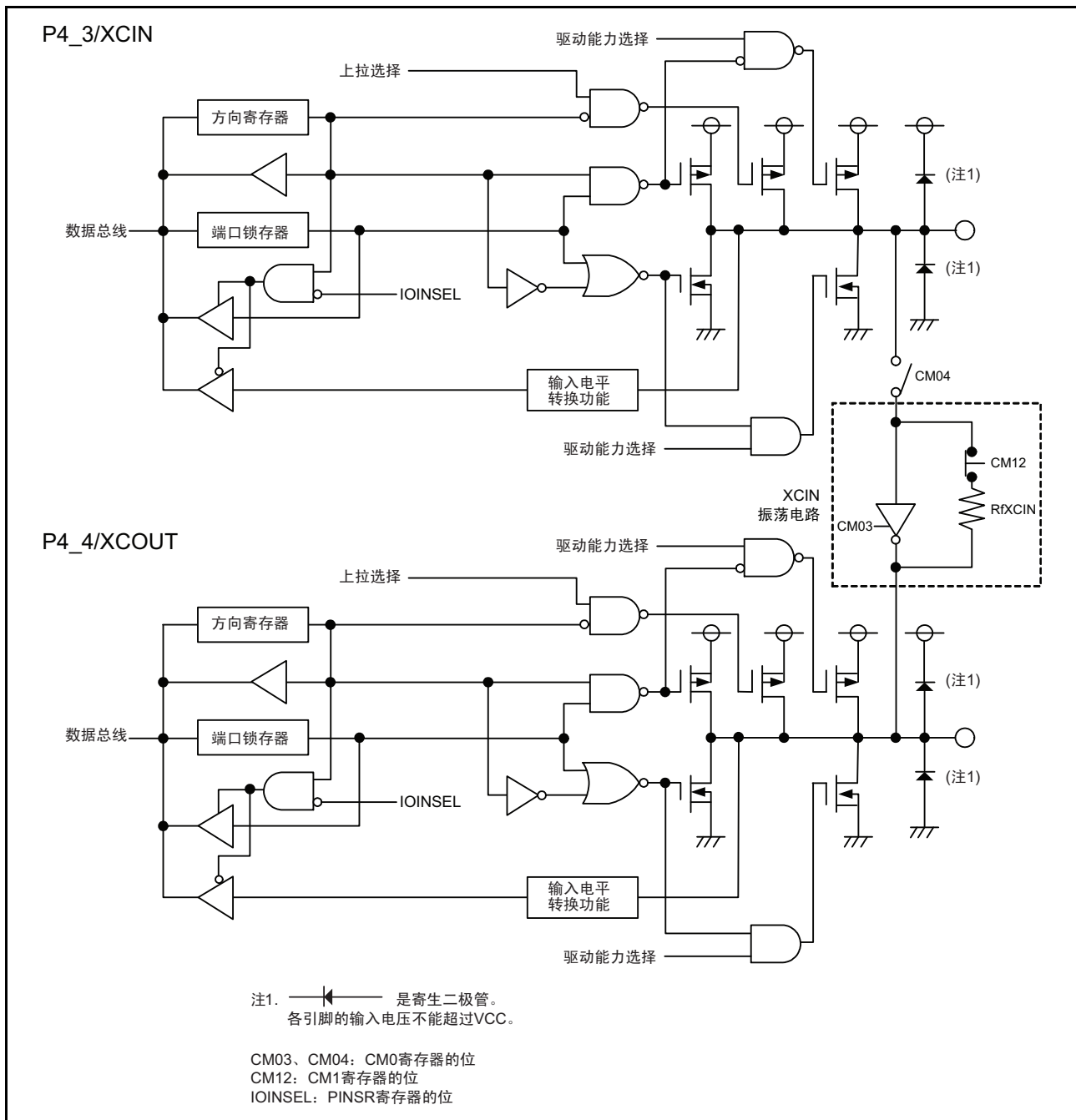


图 7.8 I/O 端口的结构 (8)

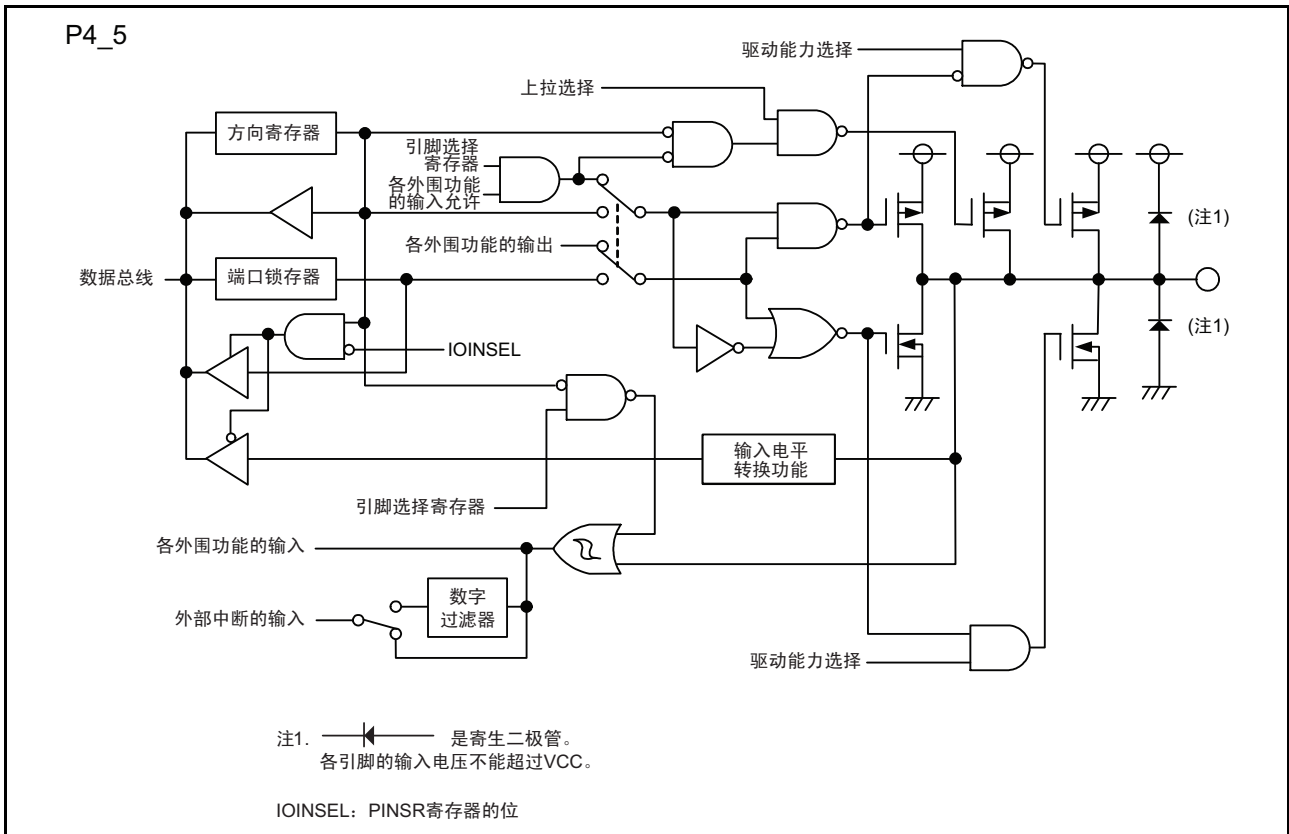


图 7.9 I/O 端口的结构 (10)

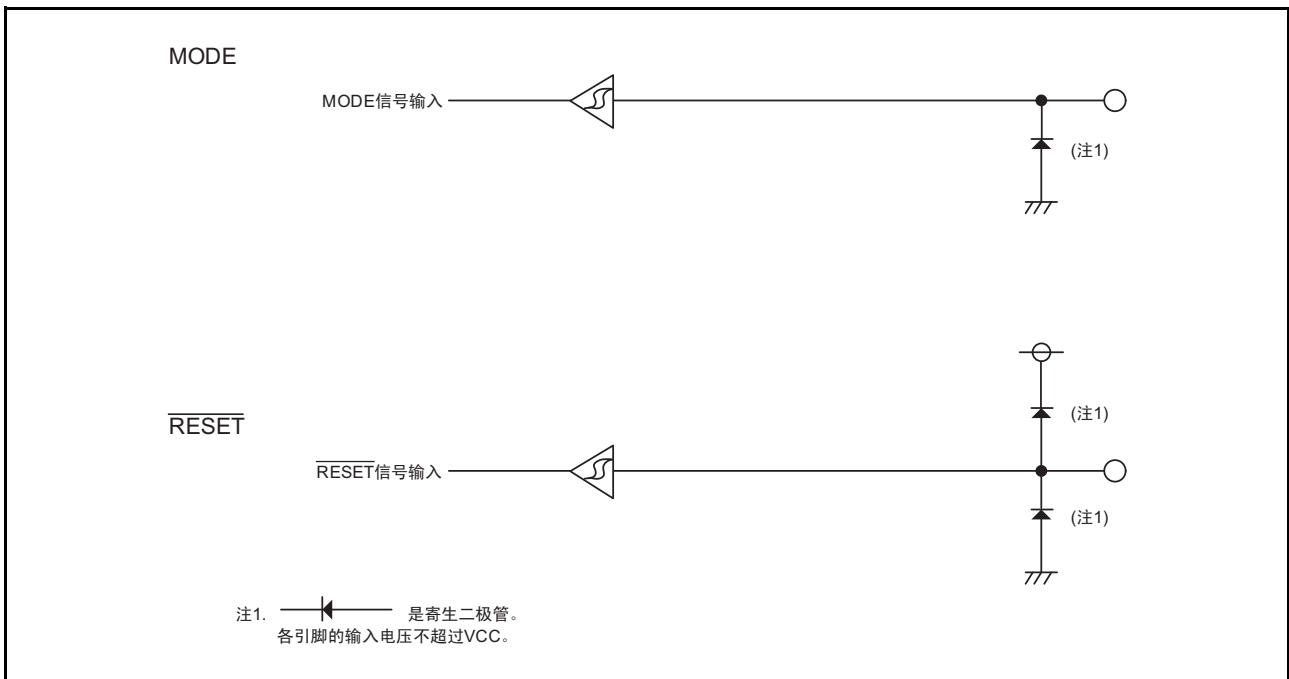


图 7.10 引脚的结构

## 7.4 寄存器说明

### 7.4.1 端口 Pi 方向寄存器 (PDi) (i=0、1、3、4)

地址 地址 00E2h (PD0 (注1、注2))、地址 00E3h (PD1)、地址 00E7h (PD3 (注3))、  
地址 00EAh (PD4 (注4))

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PDi_7	PDi_6	PDi_5	PDi_4	PDi_3	PDi_2	PDi_1	PDi_0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PDi_0	端口 Pi_0 方向位	0: 输入模式 (用作输入端口) 1: 输出模式 (用作输出端口)	R/W
b1	PDi_1	端口 Pi_1 方向位		R/W
b2	PDi_2	端口 Pi_2 方向位		R/W
b3	PDi_3	端口 Pi_3 方向位		R/W
b4	PDi_4	端口 Pi_4 方向位		R/W
b5	PDi_5	端口 Pi_5 方向位		R/W
b6	PDi_6	端口 Pi_6 方向位		R/W
b7	PDi_7	端口 Pi_7 方向位		R/W

注1. 必须通过将 PRCR 寄存器的 PRC2 位置 “1” (允许写) 后的下一条指令写 PD0 寄存器。

注2. PD0 寄存器的 PD0\_0 ~ PD0\_3、PD0\_5 ~ PD0\_7 位什么也不指定, 读写值都为 “0”。

注3. PD3 寄存器的 PD3\_2 位和 PD3\_6 位什么也不指定, 读写值都为 “0”。

注4. PD4 寄存器的 PD4\_0 ~ PD4\_2、PD4\_6、PD4\_7 位什么也不指定, 读写值都为 “0”。

PDi 寄存器是选择将 I/O 端口用于输入端口还是输出端口的寄存器, 各位分别对应 1 个端口。

### 7.4.2 端口 Pi 寄存器 (Pi) (i=0、1、3、4)

地址 地址 00E0h (P0 (注1))、地址 00E1h (P1)、地址 00E5h (P3 (注2))、  
地址 00E8h (P4 (注3))

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	Pi_7	Pi_6	Pi_5	Pi_4	Pi_3	Pi_2	Pi_1	Pi_0
复位后的值	X	X	X	X	X	X	X	X

位	符号	位名	功能	R/W
b0	Pi_0	端口 Pi_0 位	0: “L” 电平 1: “H” 电平	R/W
b1	Pi_1	端口 Pi_1 位		R/W
b2	Pi_2	端口 Pi_2 位		R/W
b3	Pi_3	端口 Pi_3 位		R/W
b4	Pi_4	端口 Pi_4 位		R/W
b5	Pi_5	端口 Pi_5 位		R/W
b6	Pi_6	端口 Pi_6 位		R/W
b7	Pi_7	端口 Pi_7 位		R/W

注1. P0 寄存器的 P0\_0 ~ P0\_3、P0\_5 ~ P0\_7 位什么也不指定，读写值都为“0”。

注2. P3 寄存器的 P3\_2、P3\_6 位什么也不指定，读写值都为“0”。

注3. P4 寄存器的 P4\_0 ~ P4\_2、P4\_6、P4\_7 位什么也不指定，读写值都为“0”。

通过读写 Pi 寄存器，和外部进行数据的输入 / 输出。Pi 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成。从引脚输出端口锁存器的值。Pi 寄存器的各位分别对应 1 个端口。

#### Pi\_j 位 (i=0、1、3、4、j=0 ~ 7) (端口 Pi\_j 位)

如果读被设定为输入模式的 I/O 端口的对应位，就能读到引脚的电平；如果写被设定为输出模式的 I/O 端口的对应位，就能控制引脚的电平。

## 7.4.3 定时器 RA 的引脚选择寄存器 (TRASR)

地址	地址 0180h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	TRAOSEL1	TRAOSEL0	—	TRATIOSEL1	TRATIOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRATIOSEL0	TRATIO 引脚选择位	b1 b0 0 0: 不使用 TRATIO 引脚 0 1: 分配到 P1_7 1 0: 分配到 P1_5 1 1: 不能设定	R/W
b1	TRATIOSEL1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	TRAOSEL0	TRAO 引脚选择位	b4 b3 0 0: 分配到 P3_7 0 1: 分配到 P3_0 1 0: 不能设定 1 1: 不能设定	R/W
b4	TRAOSEL1			
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

TRASR 寄存器是选择将定时器 RA 的输入 / 输出分配到哪个引脚的寄存器。在使用定时器 RA 的输入 / 输出引脚时，必须设定 TRASR 寄存器。

在设定定时器 RA 的相关寄存器前，必须设定 TRASR 寄存器，但是不能在定时器 RA 运行中更改 TRASR 寄存器的设定值。



## 7.4.4 定时器 RB/RC 的引脚选择寄存器 (TRBRCSR)

地址	地址 0181h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	TRCCLKSEL1	TRCCLKSEL0	—	—	—	TRBOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRBOSEL0	TRBO 引脚选择位	0: 分配到 P1_3 1: 分配到 P3_1	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	TRCCLKSEL0	TRCCLK 引脚选择位	b5 b4 0 0: 不使用 TRCCLK 引脚 0 1: 分配到 P1_4 1 0: 分配到 P3_3 1 1: 不能设定	R/W
b5	TRCCLKSEL1			R/W
b6	—	保留位	必须置“0”。	R/W
b7	—	什么也不指定。读写值都为“0”。		—

TRBRCSR 寄存器是选择将定时器 RB 和定时器 RC 的输入 / 输出分配到哪个引脚的寄存器。在使用定时器 RB 和定时器 RC 的输入 / 输出引脚时，必须设定 TRBRCSR 寄存器。

在设定定时器 RB 的相关寄存器前，必须设定 TRBOSEL0 位，但是不能在定时器 RB 运行中更改 TRCCLKSEL0 ~ TRCCLKSEL1 位的设定值。在设定定时器 RC 的相关寄存器前，必须设定 TRBOSEL0 位，但是不能在定时器 RC 运行中更改 TRCCLKSEL0 ~ TRCCLKSEL1 位的设定值。

## 7.4.5 定时器 RC 的引脚选择寄存器 0 (TRCPSR0)

地址	地址 0182h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	TRCIOBSEL2	TRCIOBSEL1	TRCIOBSEL0	—	TRCIOASEL2	TRCIOASEL1	TRCIOASEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRCIOASEL0	TRCIOA/TRCTRГ 引脚选择位	b2 b1 b0 0 0 0: 不使用 TRCIOA/TRCTRГ 引脚 0 0 1: 分配到 P1_1 上述以外: 不能设定	R/W
b1	TRCIOASEL1			R/W
b2	TRCIOASEL2			R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TRCIOBSEL0	TRCIOB 引脚选择位	b6 b5 b4 0 0 0: 不使用 TRCIOB 引脚 0 0 1: 分配到 P1_2 0 1 1: 分配到 P0_4 上述以外: 不能设定	R/W
b5	TRCIOBSEL1			R/W
b6	TRCIOBSEL2			R/W
b7	—	什么也不指定。读写值都为“0”。		—

TRCPSR0 寄存器是选择将定时器 RC 的输入 / 输出分配到哪个引脚的寄存器。在使用定时器 RC 的输入 / 输出引脚时，必须设定 TRCPSR0 寄存器。

在设定定时器 RC 的相关寄存器前，必须设定 TRCPSR0 寄存器，但是不能在定时器 RC 运行中更改 TRCPSR0 寄存器的设定值。

## 7.4.6 定时器 RC 的引脚选择寄存器 1 (TRCPSR1)

地址	地址 0183h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	TRCIODSEL2	TRCIODSEL1	TRCIODSEL0	—	TRCIOSEL2	TRCIOSEL1	TRCIOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRCIOSEL0	TRCIOSEL 引脚选择位	b2 b1 b0 0 0 0: 不使用 TRCIOSEL 引脚 0 0 1: 分配到 P1_3 0 1 0: 分配到 P3_4 上述以外: 不能设定	R/W
b1	TRCIOSEL1			R/W
b2	TRCIOSEL2			R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TRCIODSEL0	TRCIODSEL 引脚选择位	b6 b5 b4 0 0 0: 不使用 TRCIODSEL 引脚 0 0 1: 分配到 P1_0 0 1 0: 分配到 P3_5 上述以外: 不能设定	R/W
b5	TRCIODSEL1			R/W
b6	TRCIODSEL2			R/W
b7	—	什么也不指定。读写值都为“0”。		—

TRCPSR1 寄存器是选择将定时器 RC 的输入 / 输出分配到哪个引脚的寄存器。在使用定时器 RC 的输入 / 输出引脚时，必须设定 TRCPSR1 寄存器。

在设定定时器 RC 的相关寄存器前，必须设定 TRCPSR1 寄存器，但是不能在定时器 RC 运行中更改 TRCPSR1 寄存器的设定值。

### 7.4.7 UART0 引脚选择寄存器 (U0SR)

地址	地址 0188h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	CLK0SEL0	—	RXD0SEL0	—	TXD0SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TXD0SEL0	TXD0 引脚选择位	0: 不使用 TXD0 引脚 1: 分配到 P1_4	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	RXD0SEL0	RXD0 引脚选择位	0: 不使用 RXD0 引脚 1: 分配到 P1_5	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	CLK0SEL0	CLK0 引脚选择位	0: 不使用 CLK0 引脚 1: 分配到 P1_6	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

U0SR 寄存器是选择将 UART0 的输入 / 输出分配到哪个引脚的寄存器。在使用 UART0 的输入 / 输出引脚时，必须设定 U0SR 寄存器。

在设定 UART0 的相关寄存器前，必须设定 U0SR 寄存器，但是不能在 UART0 运行中更改 U0SR 寄存器的设定值。

### 7.4.8 SSU/IIC 引脚选择寄存器 (SSUICSR)

地址	地址 018Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	IICSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	IICSEL	SSU/I <sup>2</sup> C 总线转换位	0: 选择 SSU 功能 1: 选择 I <sup>2</sup> C 总线功能	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	—			
b5	—	保留位	必须置“0”。	R/W
b6	—			
b7	—			

## 7.4.9 INT 中断输入的引脚选择寄存器 (INTSR)

地址	地址 018Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INT1SEL2	INT1SEL1	INT1SEL0	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	INT1SEL0	INT1 引脚选择位	b3 b2 b1 0 0 0: 分配到 P1_7 0 0 1: 分配到 P1_5 上述以外: 不能设定	R/W
b2	INT1SEL1			R/W
b3	INT1SEL2			R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

INTSR 寄存器是选择将  $\overline{\text{INT1}}$  的输入分配到哪个引脚的寄存器。在使用  $\overline{\text{INT1}}$  时，必须设定 INTSR 寄存器。

在设定  $\overline{\text{INT1}}$  的相关寄存器前，必须设定 INTSR 寄存器，但是不能在  $\overline{\text{INT1}}$  运行中更改 INTSR 寄存器的设定值。

## 7.4.10 输入 / 输出功能的引脚选择寄存器 (PINSR)

地址	地址 018Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SDADLY1	SDADLY0	IICTCHALF	IICTCTWI	IOINSEL	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	IOINSEL	I/O 端口输入功能选择位	0: I/O 端口的输入功能取决于 PDi (i=0、1、3、4) 寄存器。 当 PDi 寄存器的 PDi <sub>j</sub> (j=0~7) 位为“0” (输入模式) 时, 读引脚的输入电平。 当 PDi 寄存器的 PDi <sub>j</sub> 位为“1” (输出模式) 时, 读端口锁存器。 1: I/O 端口的输入功能与 PDi 寄存器无关, 读引脚的输入电平。	R/W
b4	IICTCTWI	2 倍 I <sup>2</sup> C 传送率的选择位	0: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值 1: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值的 2 倍	R/W
b5	IICTCHALF	1/2 倍 I <sup>2</sup> C 传送率的选择位	0: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值 1: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值的 1/2 倍	R/W
b6	SDADLY0	SDA 引脚的数字延迟选择位	b7 b6 0 0: 3×f1 周期的数字延迟 0 1: 11×f1 周期的数字延迟 1 0: 19×f1 周期的数字延迟 1 1: 不能设定	R/W
b7	SDADLY1			R/W

## IOINSEL 位 (I/O 端口的输入功能选择位)

IOINSEL 位是在 PDi (i=0、1、3、4) 寄存器的 PDi<sub>j</sub> (j=0~7) 位为“1” (输出模式) 时选择读 I/O 端口的引脚输入电平的位。如果将此位置“1”, I/O 端口的输入功能就读引脚的输入电平, 与 PDi 寄存器无关。

IOINSEL 位的 I/O 端口的读取值如表 7.4 所示。除了 P4\_2 以外, 能通过 IOINSEL 位更改全部 I/O 端口的输入功能。

表 7.4 IOINSEL 位的 I/O 端口的读取值

PDi 寄存器的 PDi <sub>j</sub> 位	“0” (输入模式)		“1” (输出模式)		
	IOINSEL 位	“0”	“1”	“0”	“1”
I/O 端口的读取值		引脚的输入电平		端口锁存器的值	引脚的输入电平

## 7.4.11 上拉控制寄存器 0 (PUR0)

地址	地址 01E0h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PU07	PU06	—	—	PU03	PU02	PU01	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。只能写“0”，读取值为不定值。		—
b1	PU01	P0_4 的上拉	0: 无上拉 1: 有上拉 (注 1)	R/W
b2	PU02	P1_0 ~ P1_3 的上拉		R/W
b3	PU03	P1_4 ~ P1_7 的上拉		R/W
b4	—	什么也不指定。只能写“0”，读取值为不定值。		—
b5	—			
b6	PU06	P3_0、P3_1、P3_3 的上拉	0: 无上拉 1: 有上拉 (注 1)	R/W
b7	PU07	P3_4、P3_5、P3_7 的上拉		R/W

注 1. 此位为“1”（有上拉）并且端口方向位为“0”（输入模式）的引脚被上拉。

对于用作输入端口的引脚，PUR0 寄存器的设定值有效。

## 7.4.12 上拉控制寄存器 1 (PUR1)

地址	地址 01E1h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	PU11	PU10
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PU10	P4_3 的上拉	0: 无上拉 1: 有上拉 (注 1)	R/W
b1	PU11	P4_4、P4_5 的上拉		R/W
b2	—	什么也不指定。只能写“0”，读取值为不定值。		—
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 此位为“1”（有上拉）并且端口方向位为“0”（输入模式）的引脚被上拉。

对于用作输入端口的引脚，PUR1 寄存器的设定值有效。

## 7.4.13 端口 P1 的驱动能力控制寄存器 (P1DRR)

地址	地址 01F0h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	P1DRR7	P1DRR6	P1DRR5	P1DRR4	P1DRR3	P1DRR2	P1DRR1	P1DRR0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	P1DRR0	P1_0 的驱动能力	0: Low 1: High (注 1)	R/W
b1	P1DRR1	P1_1 的驱动能力		R/W
b2	P1DRR2	P1_2 的驱动能力		R/W
b3	P1DRR3	P1_3 的驱动能力		R/W
b4	P1DRR4	P1_4 的驱动能力		R/W
b5	P1DRR5	P1_5 的驱动能力		R/W
b6	P1DRR6	P1_6 的驱动能力		R/W
b7	P1DRR7	P1_7 的驱动能力		R/W

注 1. “H”电平输出和“L”电平输出都设定为 High 驱动能力。

P1DRR 寄存器是选择将 P1 的输出晶体管的驱动能力置为 Low 电平或者 High 电平的寄存器。能通过 P1DRR<sub>i</sub> 位 (i=0 ~ 7)，选择是将每个引脚的输出晶体管的驱动能力置为 Low 电平还是 High 电平。

对于用作输出端口的引脚，P1DRR 寄存器的设定值有效。



## 7.4.14 驱动能力控制寄存器 0 (DRR0)

地址	地址 01F2h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	DRR07	DRR06	—	—	—	—	DRR01	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	DRR01	P0_4 的驱动能力	0: Low 1: High (注 1)	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	—			
b5	—			
b6	DRR06	P3_0、P3_1、P3_3 的驱动能力	0: Low	R/W
b7	DRR07	P3_4、P3_5、P3_7 的驱动能力	1: High (注 1)	R/W

注 1. “H”电平输出和“L”电平输出都设定为 High 驱动能力。

对于用作输出端口的引脚，DRR0 寄存器的设定值有效。

## DRR01 位 (P0\_4 的驱动能力)

DRR01 位是选择将 P0\_4 的输出晶体管的驱动能力置为 Low 电平或者 High 电平的位。能通过 DRR01 位，选择是将 1 个引脚的输出晶体管的驱动能力置为 Low 电平还是 High 电平。

## DRR06 位 (P3\_0、P3\_1、P3\_3 的驱动能力)

DRR06 位是选择将 P3\_0、P3\_1、P3\_3 的输出晶体管的驱动能力置为 Low 电平或者 High 电平的位。能通过 DRR06 位，选择是将 3 个引脚的输出晶体管的驱动能力置为 Low 电平还是 High 电平。

## DRR07 位 (P3\_4、P3\_5、P3\_7 的驱动能力)

DRR07 位是选择将 P3\_4、P3\_5、P3\_7 的输出晶体管的驱动能力置为 Low 电平或者 High 电平的位。能通过 DRR07 位，选择是将 3 个引脚的输出晶体管的驱动能力置为 Low 电平还是 High 电平。

## 7.4.15 驱动能力控制寄存器 1 (DRR1)

地址	地址 01F3h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	DRR11	DRR10
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	DRR10	P4_3 的驱动能力	0: Low 1: High (注 1)	R/W
b1	DRR11	P4_4、P4_5 的驱动能力		R/W
b2	—	什么也不指定。只能写“0”，读取值为不定值。		—
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—	什么也不指定。只能写“0”，读取值为不定值。		—
b7	—			

注 1. “H”电平输出和“L”电平输出都设定为 High 驱动能力。

对于用作输出端口的引脚，DRR1 寄存器的设定值有效。

## DRR10 位 (P4\_3 的驱动能力)

DRR10 位是选择将 P4\_3 的输出晶体管的驱动能力置为 Low 电平或者 High 电平的位。能通过 DRR10 位，选择是将 1 个引脚的输出晶体管的驱动能力置为 Low 电平还是 High 电平。

## DRR11 位 (P4\_4、P4\_5 的驱动能力)

DRR11 位是选择将 P4\_4、P4\_5 的输出晶体管的驱动能力置为 Low 电平或者 High 电平的位。能通过 DRR11 位，选择是将 2 个引脚的输出晶体管的驱动能力置为 Low 电平还是 High 电平。

## 7.4.16 输入阈值控制寄存器 0 (VLT0)

地址	地址 01F5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	VLT07	VLT06	—	—	VLT03	VLT02	VLT01	VLT00
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	VLT00	P0 的输入电平选择位	b1 b0 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b1	VLT01			R/W
b2	VLT02	P1 的输入电平选择位	b3 b2 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b3	VLT03			R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	VLT06	P3_0、P3_1、P3_3 ~ P3_5、 P3_7 的输入电平选择位	b7 b6 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b7	VLT07			R/W

VLT0 寄存器是选择端口 P0\_4、P1、P3\_0、P3\_1、P3\_3 ~ P3\_5、P3\_7 的输入阈值电压电平的寄存器。通过 VLT00 ~ VLT03 位和 VLT06、VLT07 位从 3 种电压电平 (0.35VCC、0.50VCC、0.70VCC) 中选择输入阈值。

## 7.4.17 输入阈值控制寄存器 1 (VLT1)

地址	地址 01F6h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	VLT11	VLT10
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	VLT10	P4_3 ~ P4_5 的输入电平选择位	b1 b0 0 0: 0.50×VCC 0 1: 0.35×VCC 1 0: 0.70×VCC 1 1: 不能设定	R/W
b1	VLT11			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	—			
b5	—			
b6	—	什么也不指定。只能写“0”，读取值为不定值。		—
b7	—			

VLT1 寄存器是选择端口 P4\_3 ~ P4\_5 的输入阈值电压电平的寄存器。能通过 VLT10、VLT11 位，从 3 种电压电平（0.35VCC、0.50VCC、0.70VCC）中选择输入阈值。

## 7.5 端口的设定

端口的设定如表 7.5 ~ 表 7.27 所示。

表 7.5 端口 P0\_4/TREO/TRCIOB/ASW

寄存器	PD0	TRECR1	TRCPSR0			BBANTSWCON	定时器 RC 的设定	功能
位	PD0_4	TOENA	TRCIOBSEL			ANTSWEN	—	
			2	1	0			
设定值	0	0	011b 以外			0	X	输入端口 (注 1)
	1	0	011b 以外			0	X	输出端口 (注 2)
	X	1	011b 以外			0	X	TREO 输出 (注 2)
	0	X	0	1	1	0	参照“表 7.25 TRCIOB 引脚的设定”。	TRCIOB 输入 (注 1)
	X	X	0	1	1	0	参照“表 7.25 TRCIOB 引脚的设定”。	TRCIOB 输出 (注 2)
	0	X	X	X	X	1	X	ANTSW 输出 (注 2)

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU01 位置为 “1”，该端口就被上拉。

注 2. 如果将 DRR0 寄存器的 DRR01 位置 “1”，该端口的输出就为 High 驱动能力。

表 7.6 端口 P1\_0/KI0/TRCIOD

寄存器	PD1	KIEN	TRCPSR1			定时器 RC 的设定	功能
位	PD1_0	KI0EN	TRCIODSEL			—	
			2	1	0		
设定值	0	X	001b 以外			X	输入端口 (注 1)
	1	X	001b 以外			X	输出端口 (注 2)
	0	1	001b 以外			X	KI0 输入 (注 1)
	0	X	0	0	1	参照“表 7.27 TRCIOD 引脚的设定”。	TRCIOD 输入 (注 1)
	X	X	0	0	1	参照“表 7.27 TRCIOD 引脚的设定”。	TRCIOD 输出 (注 2)

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU02 位置 “1”，该端口就被上拉。

注 2. 如果将 P1DRR 寄存器的 P1DRR0 位置 “1”，该端口的输出就为 High 驱动能力。

表 7.7 端口 P1\_1/KI1/TRCIOA/TRCTR $\overline{G}$ 

寄存器	PD1	KIEN	TRCPSR0			定时器 RC 的设定	功能
位	PD1_1	KI1EN	TRCIOASEL			—	
			2	1	0		
设定值	0	X	001b 以外			X	输入端口 (注 1)
	1	X	001b 以外			X	输出端口 (注 2)
	0	1	001b 以外			X	KI1 输入 (注 1)
	0	X	0	0	1	参照“表 7.24 TRCIOA 引脚的设定”。	TRCIOA 输入 (注 1)
	X	X	0	0	1	参照“表 7.24 TRCIOA 引脚的设定”。	TRCIOA 输出 (注 2)

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU02 位置 “1”，该端口就被上拉。

注 2. 如果将 P1DRR 寄存器的 P1DRR1 位置 “1”，该端口的输出就为 High 驱动能力。

表 7.8 端口 P1\_2/KI2/TRCIOB

寄存器	PD1	KIEN	TRCPSR0			定时器 RC 的设定	功能
位	PD1_2	KI2EN	TRCIOBSEL			—	
			2	1	0		
设定值	0	X	001b 以外			X	输入端口 (注 1)
	1	X	001b 以外			X	输出端口 (注 2)
	0	1	001b 以外			X	KI2 输入 (注 1)
	0	X	0	0	1	参照“表 7.25 TRCIOB 引脚的设定”。	TRCIOB 输入 (注 1)
	X	X	0	0	1	参照“表 7.25 TRCIOB 引脚的设定”。	TRCIOB 输出 (注 2)

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU02 位置 “1”，该端口就被上拉。

注 2. 如果将 P1DRR 寄存器的 P1DRR2 位置 “1”，该端口的输出就为 High 驱动能力。

表 7.9 端口 P1\_3/KI3/TRBO/TRCIOC

寄存器	PD1	KIEN	TRBRCSR	TRCPSR1			定时器 RB 的设定	定时器 RC 的设定	功能
位	PD1_3	KI3EN	TRBOSEL0	TRCIOCSEL			—	—	
				2	1	0			
设定值	0	X	1	001b 以外			X	X	输入端口 (注 1)
			X				TRBO 使用条件以外		
	1	X	1	001b 以外			X	X	输出端口 (注 2)
			X				TRBO 使用条件以外		
	0	1	1	001b 以外			X	X	KI3 输入 (注 1)
			X				TRBO 使用条件以外		
X	X	0	X	X	X	参照“表 7.23 TRBO 引脚的设定”。	X	TRBO 输出 (注 2)	
0	X	1	0	0	1	X	参照“表 7.26 TRCIOC 引脚的设定”。	TRCIOC 输入 (注 1)	
		X				TRBO 使用条件以外			
X	X	1	0	0	1	X	参照“表 7.26 TRCIOC 引脚的设定”。	TRCIOC 输出 (注 2)	
		X				TRBO 使用条件以外			

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU02 位置 “1”，该端口就被上拉。

注 2. 如果将 P1DRR 寄存器的 P1DRR3 位置 “1”，该端口的输出就为 High 驱动能力。

表 7.10 端口 P1\_4/KI4/TXD0/TRCCLK

寄存器	PD1	KIEN	U0SR	U0MR			TRBRCSR	TRCCR1			功能		
位	PD1_4	KI4EN	TXD0SEL0	SMD			TRCCLKSEL		TCK				
				2	1	0	1	0	2	1	0		
设定值	0	X	0	X	X	X	X	X	X	X	X	输入端口 (注 1)	
	1	X	0	X	X	X	X	X	X	X	X	输出端口 (注 2)	
	0	1	0	X	X	X	X	X	X	X	X	KI4 输入 (注 1)	
	X	X	1	1	0	1	X	X	X	X	X	X	TXD0 输出 (注 2、注 3)
						0							
						1							
				1	0								
0	X	0	X	X	X	0	1	1	0	1	TRCCLK 输入 (注 1)		

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU03 位置 “1”，该端口就被上拉。

注 2. 如果将 P1DRR 寄存器的 P1DRR4 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 U0C0 寄存器的 NCH 位置 “1”，该端口就为 N 沟道漏极开路输出。

表 7.11 端口 P1\_5/KI5/RXD0/TRAI0/INT1

寄存器	PD1	KIEN1	U0SR	TRASR		TRAI0C	TRAMR			INTSR			INTEN	功能
位	PD1_5	KI5EN	RXD0SEL0	TRAI0SEL		TOPCR	TMOD			INT1SEL			INT1EN	
				1	0		2	1	0	2	1	0		
设定值	0	X	X	10b 以外		X	X	X	X	X	X	X	X	输入端口 (注 1)
	1	X	X	10b 以外		X	X	X	X	X	X	X	X	输出端口 (注 2)
	0	1	X	10b 以外		X	X	X	X	X	X	X	X	KI5 输入
	0	X	1	10b 以外		X	X	X	X	X	X	X	X	RXD0 输入 (注 1)
	0	X	X	1	0	0	000b、001b 以外			X	X	X	X	TRAI0 输入 (注 1)
	0	X	X	10b 以外		X	X	X	X	0	0	1	1	INT1 输入 (注 1)
	0	X	X	1	0	0	000b、001b 以外			0	0	1	1	TRAI0/INT1 输入 (注 1)
	X	X	X	1	0	0	0	0	1	X	X	X	X	TRAI0 脉冲输出 (注 2)

X: "0" 或者 "1"

注 1. 如果将 PUR0 寄存器的 PU03 位置 "1", 该端口就被上拉。

注 2. 如果将 P1DRR 寄存器的 P1DRR5 位置 "1", 该端口的输出就为 High 驱动能力。

表 7.12 端口 P1\_6/KI6/CLK0

寄存器	PD1	KIEN1	U0SR	U0MR				功能
位	PD1_6	KI6EN	CLK0SEL0	SMD			CKDIR	
				2	1	0		
设定值	0	X	0	X	X	X	X	输入端口 (注 1)
	1	X	0	X	X	X	X	输出端口 (注 2)
	0	1	0	X	X	X	X	KI6 输入 (注 1)
	0	X	1	X	X	X	1	CLK0 (外部时钟) 输入 (注 1)
	X	X	1	0	0	1	0	CLK0 (内部时钟) 输出 (注 2)

X: "0" 或者 "1"

注 1. 如果将 PUR0 寄存器的 PU03 位置 "1", 该端口就被上拉。

注 2. 如果将 P1DRR 寄存器的 P1DRR6 位置 "1", 该端口的输出就为 High 驱动能力。

表 7.13 端口 P1\_7/KI7/INT1/TRAI0

寄存器	PD1	KIEN1	TRASR		TRAI0C	TRAMR			INTSR			INTEN	功能
位	PD1_7	KI7EN	TRAI0SEL		TOPCR	TMOD			INT1SEL			INT1EN	
			1	0		2	1	0	2	1	0		
设定值	0	X	01b 以外		X	X	X	X	X	X	X	X	输入端口 (注 1)
	1	X	01b 以外		X	X	X	X	X	X	X	X	输出端口 (注 2)
	0	1	01b 以外		X	X	X	X	X	X	X	X	KI7 输入
	0	X	0	1	0	000b、001b 以外			X	X	X	X	TRAI0 输入 (注 1)
	0	X	01b 以外		X	X	X	X	0	0	0	1	INT1 输入 (注 1)
	0	X	0	1	0	000b、001b 以外			0	0	0	1	TRAI0/INT1 输入 (注 1)
	X	X	0	1	0	0	0	1	X	X	X	X	TRAI0 脉冲输出 (注 2)

X: "0" 或者 "1"

注 1. 如果将 PUR0 寄存器的 PU03 位置 "1", 该端口就被上拉。

注 2. 如果将 P1DRR 寄存器的 P1DRR7 位置 "1", 该端口的输出就为 High 驱动能力。



表 7.14 端口 P3\_0/TRAO

寄存器	PD3	TRASR		TRAIOC	功能
位	PD3_0	TRAIOSEL		TOENA	
		1	0		
设定值	0	01b 以外		X	输入端口 (注 1)
	1	01b 以外		X	输出端口 (注 2)
	X	0	1	1	TRAO 输出 (注 2)

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU06 位置 “1”，该端口就被上拉。

注 2. 如果将 DRR0 寄存器的 DRR06 位置 “1”，该端口的输出就为 High 驱动能力。

表 7.15 端口 P3\_1/TRBO

寄存器	PD3	TRBRCSR	定时器 RB 设定	功能
位	PD3_1	TRBOSEL0	—	
设定值	0	0	X	输入端口 (注 1)
	1	0	X	输出端口 (注 2)
	X	1	参照“表 7.23 TRBO 引脚设定”。	TRBO 输出 (注 2)

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU06 位置 “1”，该端口就被上拉。

注 2. 如果将 DRR0 寄存器的 DRR06 位置 “1”，该端口的输出就为 High 驱动能力。

表 7.16 端口 P3\_3/ $\overline{\text{INT3}}$ / $\overline{\text{TRCCLK}}$ / $\overline{\text{SCS}}$ 

寄存器	PD3	SSMR2		INTSR		INTEN	TRBRCSR		TRCCR1			功能	
位	PD3_3	CSS		INT3SEL		INT3EN	TRCCLKSEL		TCK				
		1	0	1	0		1	0	2	1	0		
设定值	0	0	0	X	X	X	X	X	X	X	X	输入端口 (注 1)	
	1	0	0	X	X	X	X	X	X	X	X	输出端口 (注 2)	
	0	0	0	0	0	1	X	X	X	X	X	$\overline{\text{INT3}}$ 输入 (注 1)	
	0	0	0	X	X	X	1	0	1	0	1	$\overline{\text{TRCCLK}}$ 输入 (注 1)	
	X	0	1	X	X	X	X	X	X	X	X	X	$\overline{\text{SCS}}$ 输入 (注 1)
	X	1	0	X	X	X	X	X	X	X	X	X	$\overline{\text{SCS}}$ 输出 (注 2、注 3)

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU06 位置 “1”，该端口就被上拉。

注 2. 如果将 DRR0 寄存器的 DRR06 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 SSMR2 寄存器的 CSOS 位置 “1” (N 沟道漏极开路输出)，该端口就为 N 沟道漏极开路输出。

表 7.17 端口 P3\_4/TRCIOCS/SSI

寄存器	PD3	SSUICSR	同步串行通信单元 (参照表“表 23.4 通信模式的输入/输出 引脚的关系”)		TRCPSR1			定时器 RC 的 设定	功能
位	PD3_4	IICSEL	SSI 输出 控制	SSI 输入 控制	TRCIOCSSEL			—	
					2	1	0		
设定值	0	X	0	0	010b 以外			X	输入端口 (注 1)
	1	X	0	0	010b 以外			X	输出端口 (注 2)
	0	X	0	0	0	1	0	参照“表 7.26 TRCIOCS 引脚 的设定”	TRCIOCS 输入 (注 1)
	X	X	0	0	0	1	0	参照“表 7.26 TRCIOCS 引脚 的设定”	TRCIOCS 输出 (注 2)
	X	0	0	1	X	X	X	X	SSI 输入 (注 1)
	X	0	1	0	X	X	X	X	SSI 输出 (注 2、注 3)

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU07 位置 “1”，该端口就被上拉。

注 2. 如果将 DRR0 寄存器的 DRR07 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 SSMR2 寄存器的 SOOS 位置 “1” (N 沟道漏极开路输出) 并且 BIDE 位置 “0” (标准模式)，该端口就为 N 沟道漏极开路输出。

表 7.18 端口 P3\_5/SCL/SSCK/TRCIOD

寄存器	PD3	SSUICSR	ICCR1	同步串行通信单元 (参照表“表 23.4 通信模式的输入/输出 引脚的关系”)		TRCPSR1			定时器 RC 的 设定	功能
位	PD3_5	IICSEL	ICE	SSCK 输出控制	SSCK 输入控制	TRCIODSEL			—	
						2	1	0		
设定值	0	0	X	0	0	010b 以外			X	输入端口 (注 1)
		1	0	X	X	010b 以外				
	1	0	X	0	0	010b 以外			X	输出端口 (注 2)
		1	0	X	X	010b 以外				
	X	1	1	X	X	X	X	X	X	SCL 输入/输出 (注 2)
	X	0	X	0	1	X	X	X	X	SSCK 输入 (注 1)
	X	0	X	1	0	X	X	X	X	SSCK 输出 (注 2、注 3)
	0	0	X	0	0	0	1	0	参照“表 7.27 TRCIOD 引脚的设定”	TRCIOD 输入 (注 1)
		1	0	X	X	0	1	0	参照“表 7.27 TRCIOD 引脚的设定”	
	X	0	X	0	0	0	1	0	参照“表 7.27 TRCIOD 引脚的设定”	TRCIOD 输出 (注 2)
		1	0	X	X	0	1	0	参照“表 7.27 TRCIOD 引脚的设定”	

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU07 位置 “1”，该端口就被上拉。

注 2. 如果将 DRR0 寄存器的 DRR07 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 SSMR2 寄存器的 SCKOS 位置 “1” (N 沟道漏极开路输出)，该端口就为 N 沟道漏极开路输出。

表 7.19 端口 P3\_7/SSO/TRAO/SDA

寄存器	PD3	SSUIICSR	ICCR1	同步串行通信单元 (参照表“表 23.4 通信模式的输入/输出 引脚的关系”)		TRASR		TRAIOC	功能
位	PD3_7	IICSEL	ICE	SSO 输出控制	SSO 输入控制	TRAOSEL		TOENA	
						1	0		
设定值	0	1	0	X	X	001b 以外			输入端口 (注 1)
		0	X	0	0	001b 以外			输出端口 (注 2)
	1	1	0	X	X	001b 以外			输出端口 (注 2)
		0	X	0	0	001b 以外			输出端口 (注 2)
	X	1	1	X	X	X	X	X	SDA 输入/输出 (注 2)
	X	0	X	0	1	X	X	X	SSO 输入 (注 1)
	X	0	X	1	0	X	X	X	SSO 输出 (注 2、注 3)
	X	1	0	X	X	0	0	1	TRAO 输出 (注 2)
0		X	0	0					

X: “0” 或者 “1”

注 1. 如果将 PUR0 寄存器的 PU07 位置 “1”，该端口就被上拉。

注 2. 如果将 DRR0 寄存器的 DRR07 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 如果将 SSMR2 寄存器的 SOOS 位置 “1” (N 沟道漏极开路输出)，该端口就为 N 沟道漏极开路输出。

表 7.20 端口 P4\_3/XCIN

寄存器	PD4	CM0		CM1		电路规格		功能
位	PD4_3	CM03	CM04	CM10	CM12	振荡缓冲器	反馈电阻	
设定值	0	X	X	X	X	OFF	OFF	输入端口 (注 1)
			0					
	1	X	X	X	X	OFF	OFF	输出端口 (注 2)
			0					
	0	0	1	0	0	ON	ON	XCIN-XCOUT 振荡 (内部反馈电阻有效) (注 3)
					1	ON	OFF	XCIN-XCOUT 振荡 (内部反馈电阻无效) (注 3)
					0	OFF	ON	XCIN-XCOUT 振荡停止 (内部反馈电阻有效)
					1	OFF	OFF	XCIN-XCOUT 振荡停止 (内部反馈电阻无效)
X	X	X	1	X	OFF	OFF	XCIN-XCOUT 振荡停止 (STOP 模式)	

X: “0” 或者 “1”

注 1. 如果将 PUR1 寄存器的 PU10 位置 “1”，该端口就被上拉。

注 2. 如果将 DRR1 寄存器的 DRR10 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 在使用 XCIN 时钟时，必须将 PUR1 寄存器的 PU10 位置 “0” (无上拉)。

表 7.21 端口 P4\_4/XCOUT

寄存器位	PD4	CM0		CM1		电路规格		功能
	PD4_4	CM03	CM04	CM10	CM12	振荡缓冲器	反馈电阻	
设定值	0	X	X	X	X	OFF	OFF	输入端口（注 1）
			0					
	1	X	X	X	X	OFF	OFF	输出端口（注 2）
			0					
	0	0	1	0	0	ON	ON	XCIN-XCOUT 振荡（内部反馈电阻有效）（注 3、注 4）
					1	ON	OFF	XCIN-XCOUT 振荡（内部反馈电阻无效）（注 3、注 4）
					0	OFF	ON	XCIN-XCOUT 振荡停止（内部反馈电阻有效）
					1	OFF	OFF	XCIN-XCOUT 振荡停止（内部反馈电阻无效）
X	X	X	1	X	OFF	OFF	XCIN-XCOUT 振荡停止（STOP 模式）	

X: “0” 或者 “1”

注 1. 如果将 PUR1 寄存器的 PU11 位置 “1”，该端口就被上拉。

注 2. 如果将 DRR1 寄存器的 DRR11 位置 “1”，该端口的输出就为 High 驱动能力。

注 3. 因为 XCIN-XCOUT 振荡缓冲器通过内部降压电源工作，所以不能将 XCOUT 输出电平直接用作 CMOS 电平的信号。

注 4. 在使用 XCIN 时钟时，必须将 PUR1 寄存器的 PU11 位置 “0”（无上拉）。

表 7.22 端口 P4\_5/ $\overline{\text{INT0}}$ 

寄存器位	PD4	INTEN	功能
	PD4_5	INT0EN	
设定值	0	X	输入端口（注 1）
	1	X	输出端口（注 2）
	0	1	$\overline{\text{INT0}}$ 输入（注 1）

X: “0” 或者 “1”

注 1. 如果将 PUR1 寄存器的 PU11 位置 “1”，该端口就被上拉。

注 2. 如果将 DRR1 寄存器的 DRR11 位置 “1”，该端口的输出就为 High 驱动能力。

表 7.23 TRBO 引脚的设定

寄存器位	TRBIOC	TRBMR		功能
	TOCNT	TMOD1	TMOD0	
设定值	0	0	1	可编程波形发生模式（脉冲输出）
	1	0	1	可编程波形发生模式（可编程输出）
	0	1	0	可编程单触发生模式
	0	1	1	可编程等待单触发生模式

表 7.24 TRCIOA 引脚的设定

寄存器 位	TRCOER	TRCMR	TRCIOR0			TRCCR2		功能
	EA	PWM2	IOA2	IOA1	IOA0	TCEG1	TCEG0	
设定值	0	1	0	0	1	X	X	定时器波形输出 (输出比较功能)
				1	X			
	1	0	X	X	X	X	X	定时器模式 (输入捕捉功能)
1	0	X	X	X	0	1	PWM2 模式的 TRCTR G 输入	
					1	X		

X: “0” 或者 “1”

表 7.25 TRCIOB 引脚的设定

寄存器 位	TRCOER	TRCMR		TRCIOR0			功能	
	EB	PWM2	PWMB	IOB2	IOB1	IOB0		
设定值	0	0	0	X	X	X	PWM2 模式波形输出	
	0	1	1	X	X	X	PWM 模式波形输出	
	0	1	0	0	0	1	X	定时器波形输出 (输出比较功能)
					1	X		
	0	1	0	1	X	X	定时器模式 (输入捕捉功能)	
1								

X: “0” 或者 “1”

表 7.26 TRCIOC 引脚的设定

寄存器 位	TRCOER	TRCMR		TRCIOR1			功能
	EC	PWM2	PWMC	IOC2	IOC1	IOC0	
设定值	0	1	1	X	X	X	PWM 模式波形输出
	0	1	0	0	0	1	定时器波形输出 (输出比较功能)
					1	X	
	0	1	0	1	X	X	定时器模式 (输入捕捉功能)
1							

X: “0” 或者 “1”

表 7.27 TRCIOD 引脚的设定

寄存器 位	TRCOER	TRCMR		TRCIOR1			功能
	ED	PWM2	PWMD	IOD2	IOD1	IOD0	
设定值	0	1	1	X	X	X	PWM 模式波形输出
	0	1	0	0	0	1	定时器波形输出 (输出比较功能)
					1	X	
	0	1	0	1	X	X	定时器模式 (输入捕捉功能)
1							

X: “0” 或者 “1”

### 7.6 未使用引脚的处理

未使用引脚的处理例子如表 7.28 所示。

表 7.28 未使用引脚的处理例子

引脚名	处理内容
端口 P0_4、P1、P3_0、P3_1、P3_3 ~ P3_5、P3_7、P4_3 ~ P4_5	<ul style="list-style-type: none"> <li>• 设定为输入模式，每个引脚通过电阻连接 VSS（下拉）或者 VCC（上拉）（注 2）。</li> <li>• 设定为输出模式并将引脚置为开路（注 1、注 2）。</li> </ul>
RESET（注 3）	通过电阻连接 VCC（上拉）（注 2）。

- 注 1. 在将端口设定为输出模式并且使引脚开路的情况下，在通过程序将端口转换为输出模式前，端口为输入模式。因此，引脚的电压电平不稳定，在端口为输入模式期间，电源电流有可能增加。考虑到因噪声或者噪声引起的失控等而使方向寄存器的内容发生变化的情况，建议通过程序定期地对方向寄存器的内容进行重新设定，以提高程序的可靠性。
- 注 2. 必须尽量用短的布线（不超过 2cm）处理单片机的未使用引脚。
- 注 3. 这是使用上电复位功能的情况。

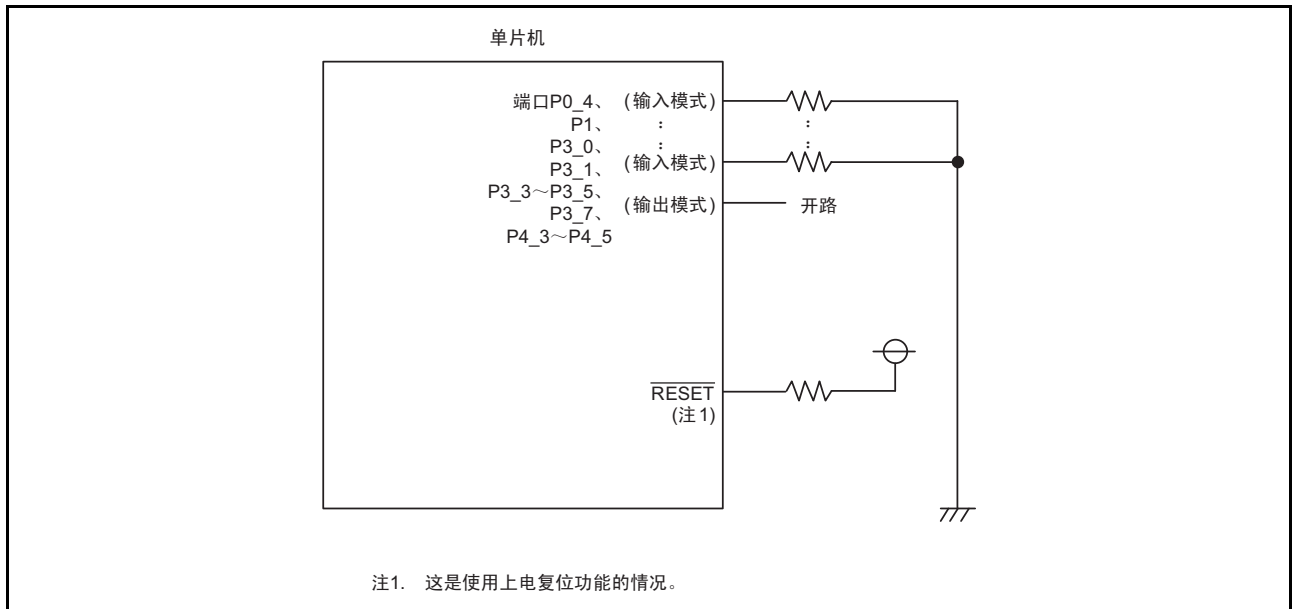


图 7.11 未使用引脚的处理例子

## 8. 总线控制

ROM、RAM、DTC 向量区、DTC 控制数据和 SFR 存取时的总线周期不同。

























R8C/3MQ 群的存取区的总线周期如表 8.1 所示。

ROM、RAM、DTC 向量区、DTC 控制数据和 SFR 通过 8 位总线连接 CPU，所以在以字（16 位）为单位存取时需要 2 次以 8 位为单位的存取。存取单位和总线的运行如表 8.2 所示。

表 8.1 R8C/3MQ 群的存取区的总线周期

存取区	总线周期
SFR/ 数据闪存	2 个 CPU 时钟周期
程序 ROM、RAM	1 个 CPU 时钟周期

表 8.2 存取单位和总线的运行

区域	SFR、数据闪存	ROM（程序 ROM）、RAM DTC 向量区、DTC 控制数据
偶数地址 字节存取	CPU 时钟  地址  偶数 数据  数据	CPU 时钟  地址  偶数 数据  数据
奇数地址 字节存取	CPU 时钟  地址  奇数 数据  数据	CPU 时钟  地址  奇数 数据  数据
偶数地址 字存取	CPU 时钟  地址  偶数 偶数+1 数据  数据 数据	CPU 时钟  地址  偶数 偶数+1 数据  数据 数据
奇数地址 字存取	CPU 时钟  地址  奇数 奇数+1 数据  数据 数据	CPU 时钟  地址  奇数 奇数+1 数据  数据 数据

但是，以下的 SFR 通过 16 位总线和 CPU 连接：

中断：各中断控制定时器

定时器 RC：TRC、TRCGRA、TRCGRB、TRCGRC、TRCGRD 寄存器

SSU：SSTD、SSTDH、SSRD、SSRDH 寄存器

地址匹配中断：RMAD0、AIER0、RMAD1、AIER1 寄存器

因此，以 16 位为单位存取 1 次。总线的运行和“表 8.2 存取单位和总线的运行”的“区域：SFR、数据闪存、偶数地址字节存取”相同，1 次存取 16 位数据。

## 9. 时钟发生电路

R8C/3MQ 群内置了 4 种时钟发生电路：

- XIN 时钟振荡电路
- XCIN 时钟振荡电路
- 低速内部振荡器
- 看门狗定时器的低速内部振荡器

### 9.1 概要

时钟发生电路的概略规格如表 9.1 所示，时钟发生电路、外围功能的时钟分别如图 9.1、图 9.2 所示。

表 9.1 时钟发生电路的概略规格

项目	XIN 时钟振荡电路	XCIN 时钟振荡电路	低速内部振荡器	看门狗定时器的低速内部振荡器
用途	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> <li>• 收发器的基准时钟源</li> </ul>	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> </ul>	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> <li>• XIN 时钟振荡停止时的 CPU 和外围功能的时钟源</li> </ul>	看门狗定时器的时钟源
时钟频率	16MHz（固定） （注 4）	32.768kHz	约 125kHz	约 125kHz
能连接的振荡器	晶体振荡器	晶体振荡器	—	—
振荡器的连接引脚	XIN、XOUT	XCIN、XCOUT （注 1）	—	—
振荡的开始 / 停止	有	有	有	有
复位后的状态	停止	停止	振荡	停止（注 2） 振荡（注 3）
其他	—	内置反馈电阻 R <sub>f</sub> （可选择连接或者不连接）	—	—

注 1. 在不使用 XCIN 时钟振荡电路和 XIN 时钟振荡电路而将内部振荡器时钟用于 CPU 时钟的情况下，这些引脚能用作 P4\_3 或者 P4\_4。

注 2. 这是 OFS 寄存器的 CSPROINI 位为“1”（复位后，计数源保护模式无效）的情况。

注 3. 这是 OFS 寄存器的 CSPROINI 位为“0”（复位后，计数源保护模式有效）的情况。

注 4. XIN 时钟能用作收发器的基准时钟使用，为 16MHz（固定）。  
另外，频率容许误差在 -40ppm 到 +40ppm 之间选择晶体振荡器。



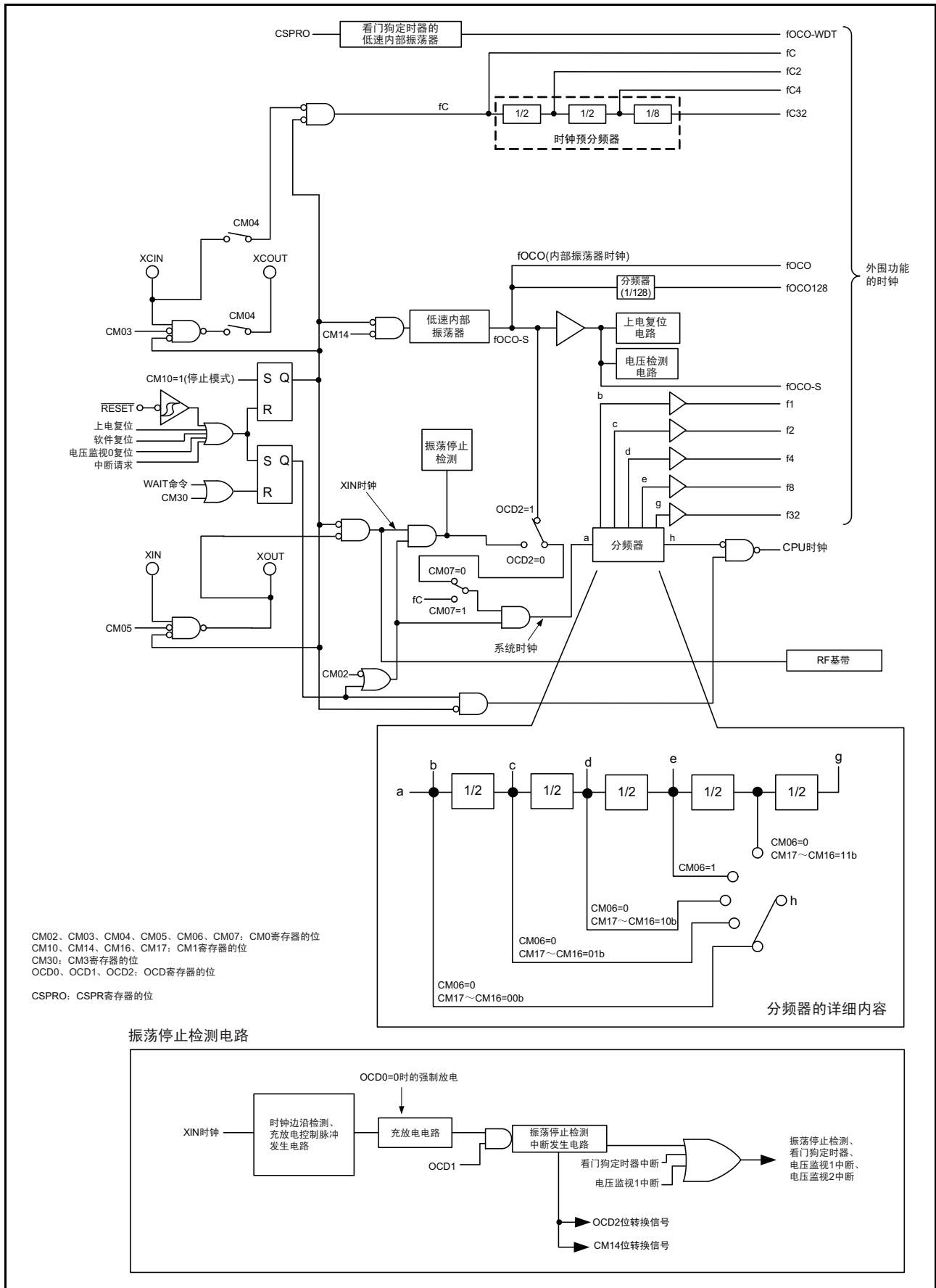


图 9.1 时钟发生电路

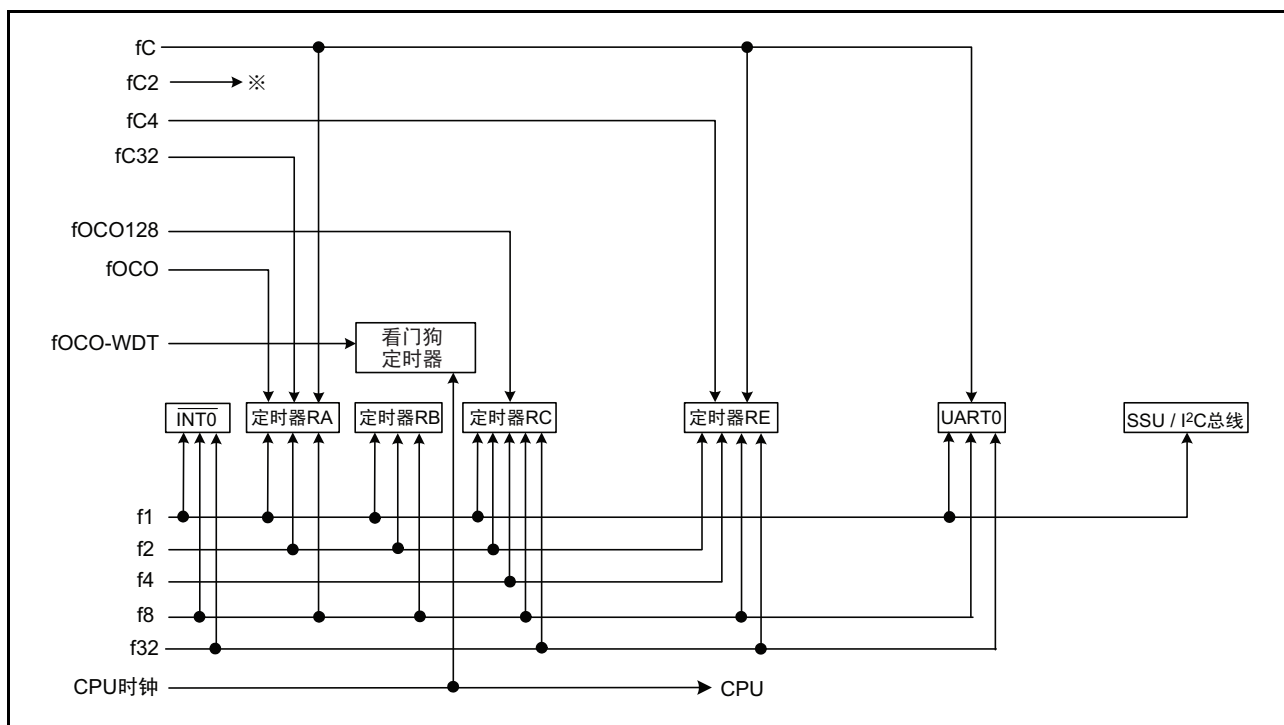


图 9.2 外围功能的时钟

## 9.2 寄存器说明

### 9.2.1 系统时钟控制寄存器 0 (CM0)

地址	地址 0006h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CM07	CM06	CM05	CM04	CM03	CM02	—	—
复位后的值	0	0	1	0	1	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	CM02	等待模式中的外围功能时钟停止位	0: 在等待模式中, 不停止外围功能时钟。 1: 在等待模式中, 停止外围功能时钟。	R/W
b3	CM03	XCIN 时钟停止位	0: 振荡 1: 停止	R/W
b4	CM04	端口 /XCIN-XCOUT 转换位 (注 3)	0: 输入 / 输出端口 P4_3、P4_4 1: XCIN、XCOUT 引脚 (注 4)	R/W
b5	CM05	XIN 时钟 (XIN-XOUT) 停止位 (注 1)	0: 振荡 1: 停止	R/W
b6	CM06	CPU 时钟分频比选择位 0 (注 2)	0: CM1 寄存器的 CM16 位和 CM17 位有效 1: 8 分频模式	R/W
b7	CM07	XIN、XCIN 时钟选择位 (注 5)	0: XIN 时钟 1: XCIN 时钟	R/W

注 1. CM05 位是在系统时钟不为 XIN 时钟时, 高速内部振荡器模式或者低速内部振荡器模式中使 XIN 时钟停止振荡的位, 但是不能用于检测 XIN 时钟是否已经停止。在使 XIN 时钟停止振荡时, 必须进行以下的设定:

(1) 将 OCD 寄存器的 OCD1 ~ OCD0 位置 “00b”。

(2) 将 OCD2 位置 “1” (选择内部振荡器时钟)。

注 2. 在转移到停止模式时, CM06 位变为 “1” (8 分频模式)。

注 3. 能通过程序将 CM04 位置 “1”, 但是不能置 “0”。

注 4. 在使用 XCIN 时钟时, 必须将 CM04 位置 “1”。另外, 端口 P4\_3、P4\_4 能用作输入端口, 设定为无上拉。

注 5. 在将 CM04 位置 “1” (XCIN-XCOUT 引脚) 并在 XCIN 时钟的振荡稳定后, 必须将 CM07 位从 “0” 置为 “1” (XCIN 时钟)。

必须在将 PRCR 寄存器的 PRC0 位置 “1” (允许写) 后改写 CM0 寄存器。

## 9.2.2 系统时钟控制寄存器 1 (CM1)

地址	地址 0007h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CM17	CM16	—	CM14	—	CM12	CM11	CM10
复位后的值	0	0	1	0	1	0	0	0

位	符号	位名	功能	R/W
b0	CM10	全部时钟停止控制位 (注 2、注 5)	0: 时钟振荡 1: 全部时钟停止振荡 (停止模式)	R/W
b1	CM11	XIN-XOUT 内部反馈电阻选择位	0: 内部反馈电阻有效 1: 内部反馈电阻无效	R/W
b2	CM12	XCIN-XCOUT 内部反馈电阻选择位	0: 内部反馈电阻有效 1: 内部反馈电阻无效	R/W
b3	—	保留位	必须置“1”。	R/W
b4	CM14	低速内部振荡器振荡停止位 (注 3、注 4)	0: 低速内部振荡器振荡 1: 低速内部振荡器停止振荡	R/W
b5	—	保留位	必须置“1”。	R/W
b6	CM16	CPU 时钟分频比选择位 1 (注 1)	b7 b6 0 0: 无分频模式 0 1: 2 分频模式 1 0: 4 分频模式 1 1: 16 分频模式	R/W
b7	CM17			R/W

注 1. CM16 ~ CM17 位在 CM06 位为“0” (CM16 位和 CM17 位有效) 时有效。

注 2. 内部反馈电阻在 CM10 位为“1” (停止模式) 时无效。

注 3. 在 OCD2 位为“0” (选择 XIN 时钟) 时, 能将 CM14 位置“1” (低速内部振荡器停止振荡)。如果将 OCD2 位置“1” (选择内部振荡器时钟), CM14 位就变为“0” (低速内部振荡器振荡)。此时, 即使给 CM14 位写“1”, 值也不变。

注 4. 在使用电压监视 1 中断 (使用数字滤波器) 时, 必须将 CM14 位置“0” (低速内部振荡器振荡)。

注 5. 在 VCA2 寄存器的 VCA20 位为“1” (允许低功耗) 时, 不能将 CM10 位置“1” (停止模式)。

必须在将 PRCR 寄存器的 PRC0 位置“1” (允许写) 后改写 CM1 寄存器。

## 9.2.3 系统时钟控制寄存器 3 (CM3)

地址	地址 0009h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CM37	CM36	CM35	—	—	—	—	CM30
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CM30	等待控制位 (注 1)	0: 不是等待模式 1: 转移到等待模式	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	—	保留位	必须置“0”。	R/W
b5	CM35	从等待模式返回时的 CPU 时钟分频比选择位 (注 2)	0: CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效。 1: 无分频	R/W
b6	CM36	从等待模式或者停止模式返回时的系统时钟选择位	b7 b6 0 0: 转移到等待模式或者停止模式前的 CPU 时钟 0 1: 不能设定 1 0: 不能设定 1 1: 选择 XIN 时钟 (注 3)	R/W
b7	CM37			R/W

注 1. 在通过外围功能中断从等待模式返回时，CM30 位变为“0”（不是等待模式）。

注 2. 在停止模式中，必须将 CM35 位置“0”。在转移到等待模式并且 CM35 位为“1”（无分频）时，CM0 寄存器的 CM06 位变为“0”（CM16 位和 CM17 位有效）并且 CM1 寄存器的 CM17 位和 CM16 位变为“00b”（无分频模式）。

注 3. 当 CM37 位和 CM36 位为“11b”（选择 XIN 时钟）时，从等待模式或者停止模式返回时的状态如下：

- CM0 寄存器的 CM05 位为“0”（XIN 时钟振荡）。
- OCD 寄存器的 OCD2 位为“0”（选择 XIN 时钟）。

当 CM0 寄存器的 CM05 位为“1”（XIN 时钟停止振荡）并且转移到等待模式时，如果选择 XIN 时钟作为从等待模式返回时的 CPU 时钟，就必须将 CM06 位置“1”（8 分频模式）并且将 CM35 位置“0”。

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 CM3 寄存器。

## CM30 位（等待控制位）

如果将 CM30 位置“1”（转移到等待模式），CPU 时钟就停止振荡（等待模式）。因为 XIN 时钟、XCIN 时钟和内部振荡器时钟不停止振荡，所以使用这些时钟的外围功能运行。如果将 CM30 位置“1”，就必须将 I 标志置“0”（禁止可屏蔽中断）。

通过复位或者外围功能中断从等待模式返回。在通过外围功能中断从等待模式返回时，从紧接在将 CM30 位置“1”的指令之后的指令开始重新执行。

但是，在通过 WAIT 指令转移到等待模式时，必须将 I 标志置“1”（允许可屏蔽中断）。因此在从等待模式返回时，CPU 进行中断处理。

## 9.2.4 振荡停止检测寄存器 (OCD)

地址	地址 000Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	OCD3	OCD2	OCD1	OCD0
复位后的值	0	0	0	0	0	1	0	0

位	符号	位名	功能	R/W
b0	OCD0	振荡停止检测有效位 (注 6)	0: 振荡停止检测功能无效 (注 1) 1: 振荡停止检测功能有效	R/W
b1	OCD1	振荡停止检测中断允许位	0: 禁止 (注 1) 1: 允许	R/W
b2	OCD2	系统时钟选择位 (注 3)	0: 选择 XIN 时钟 (注 6) 1: 选择内部振荡器时钟 (注 2)	R/W
b3	OCD3	时钟监视位 (注 4、注 5)	0: XIN 时钟振荡 1: XIN 时钟停止振荡	R
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	—			
b7	—			

- 注 1. 必须在转移到停止模式、低速内部振荡器模式 (XIN 时钟停止振荡) 前, 将 OCD1 ~ OCD0 位置 “00b”。
- 注 2. 如果将 OCD2 位置 “1” (选择内部振荡器时钟), CM14 位就变为 “0” (低速内部振荡器振荡)。
- 注 3. 当 OCD1 ~ OCD0 位为 “11b” 时, 如果检测到 XIN 时钟振荡停止, OCD2 位就自动变为 “1” (选择内部振荡器时钟)。当 OCD3 位为 “1” (XIN 时钟停止振荡) 时, 即使给 OCD2 位写 “0” (选择 XIN 时钟), 值也不变。
- 注 4. OCD3 位在 OCD0 位为 “1” (振荡停止检测功能有效) 时有效。另外, 不能使用 XIN 时钟的振荡安定确认。
- 注 5. 当 OCD1 ~ OCD0 位为 “00b” 时, OCD3 位保持 “0” (XIN 时钟振荡)。
- 注 6. 有关在检测到振荡停止后使 XIN 时钟重新振荡的转换步骤, 请参照 “图 9.11 从低速内部振荡器到 XIN 时钟的转换步骤”。

必须在将 PRCR 寄存器的 PRC0 位置 “1” (允许写) 后改写 OCD 寄存器。

## 9.2.5 时钟分频器的复位标志 (CPSRF)

地址	地址 0028h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CPSR	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	CPSR	时钟预分频器的复位标志	如果将此位置“1”，时钟预分频器就被初始化（读取值为“0”）。	R/W

## 9.2.6 电压检测寄存器 2 (VCA2)

地址	地址 0034h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	VCA26	VCA25	—	—	—	—	VCA20
复位后的值	0	0	0	0	0	0	0	0

上述为 OFS 寄存器的 LVDAS 位为“1”的情况

复位后的值	0	0	1	0	0	0	0	0
-------	---	---	---	---	---	---	---	---

上述为 OFS 寄存器的 LVDAS 位为“0”的情况

位	符号	位名	功能	R/W
b0	VCA20	内部电源低功耗允许位（注1）	0: 禁止低功耗 1: 允许低功耗（注2）	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—			
b3	—			
b4	—			
b5	VCA25	电压检测 0 允许位（注3）	0: 电压检测 0 电路无效 1: 电压检测 0 电路有效	R/W
b6	VCA26	电压检测 1 允许位（注4）	0: 电压检测 1 电路无效 1: 电压检测 1 电路有效	R/W
b7	—	保留位	必须置“0”。	R/W

注 1. 只有在转移到等待模式时才能使用 VCA20 位。必须按照“9.7.2.2 通过 VCA20 位设定内部电源低功耗的操作”设定 VCA20 位。

注 2. 当 VCA20 位为“1”（允许低功耗）时，不能将 CM1 寄存器的 CM10 位置“1”（停止模式）。

注 3. 在写 VCA25 位时，必须写复位后的值。

注 4. 在使用电压检测 1 中断或者 VW1C 寄存器的 VW1C3 位时，必须将 VCA26 位置“1”。在将 VCA26 位从“0”置为“1”后，电压检测 1 电路在经过 td(E-A) 后开始运行。

VCA2 寄存器必须在将 PRCR 寄存器的 PRC3 位置“1”（允许写）后改写 VCA2 寄存器。

## 9.2.7 输入 / 输出功能的引脚选择寄存器 (PINSR)

地址	地址 018Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SDADLY1	SDADLY0	IICTCHALF	IICTCTWI	IOINSEL	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	IOINSEL	I/O 端口输入功能选择位	0: I/O 端口的输入功能取决于 PDi (i=0、1、3、4) 寄存器。当 PDi 寄存器的 PDi <sub>j</sub> (j=0~7) 位为“0” (输入模式) 时, 读引脚的输入电平。 当 PDi 寄存器的 PDi <sub>j</sub> 位为“1” (输出模式) 时, 读端口锁存器。 1: I/O 端口的输入功能与 PDi 寄存器无关, 读引脚的输入电平。	R/W
b4	IICTCTWI	2 倍 I <sup>2</sup> C 传送率选择位	0: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值 1: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位设定值的 2 倍	R/W
b5	IICTCHALF	1/2 倍 I <sup>2</sup> C 传送率选择位	0: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位的设定值 1: 传送率为 ICCR1 寄存器的 CKS0 ~ CKS3 位设定值的 1/2 倍	R/W
b6	SDADLY0	SDA 引脚的数字延迟选择位	b7 b6 0 0: 3×f1 周期的数字延迟 0 1: 11×f1 周期的数字延迟 1 0: 19×f1 周期的数字延迟 1 1: 不能设定	R/W
b7	SDADLY1			R/W

## IOINSEL 位 (I/O 端口的输入功能选择位)

IOINSEL 位是在 PDi (i=0、1、3、4) 寄存器的 PDi<sub>j</sub> (j=0~7) 位为“1” (输出模式) 时选择读 I/O 端口的引脚输入电平的位。如果将此位置“1”, I/O 端口的输入功能就读引脚的输入电平, 与 PDi 寄存器无关。

IOINSEL 位的 I/O 端口的读取值如表 9.2 所示。能通过 IOINSEL 位更改全部 I/O 端口的输入功能。

表 9.2 IOINSEL 位的 I/O 端的读取值

PDi 寄存器的 PDi <sub>j</sub> 位	“0” (输入模式)		“1” (输出模式)	
	“0”	“1”	“0”	“1”
IOINSEL 位				
I/O 端口的读取值	引脚的输入电平		端口锁存器的值	引脚的输入电平



以下说明时钟发生电路生成的时钟。

### 9.3 XIN 时钟

XIN 时钟是 XIN 时钟振荡电路提供的时钟，是 CPU 时钟和外围功能时钟的时钟源。XIN 时钟振荡电路通过在 XIN-XOUT 引脚之间连接振荡器构成振荡电路。XIN 时钟振荡电路内置反馈电阻，为了在停止模式中降低功耗，将反馈电阻从振荡电路分开。

XIN 时钟的连接电路例子如图 9.3 所示。

在复位过程中和复位后，XIN 时钟停止振荡。

如果将 CM0 寄存器的 CM05 位置“0”（XIN 时钟振荡），XIN 时钟就开始振荡。在 XIN 时钟振荡稳定后，如果将 OCD 寄存器的 OCD2 位置“0”（选择 XIN 时钟），XIN 时钟就变为 CPU 的时钟源。

在将 OCD2 位置“1”（选择内部振荡器时钟）的情况下，如果将 CM0 寄存器的 CM05 位置“1”（XIN 时钟停止振荡），就能降低功耗。

在停止模式中，包括 XIN 时钟在内的全部时钟都停止振荡，详细内容请参照“9.7 功率控制”。

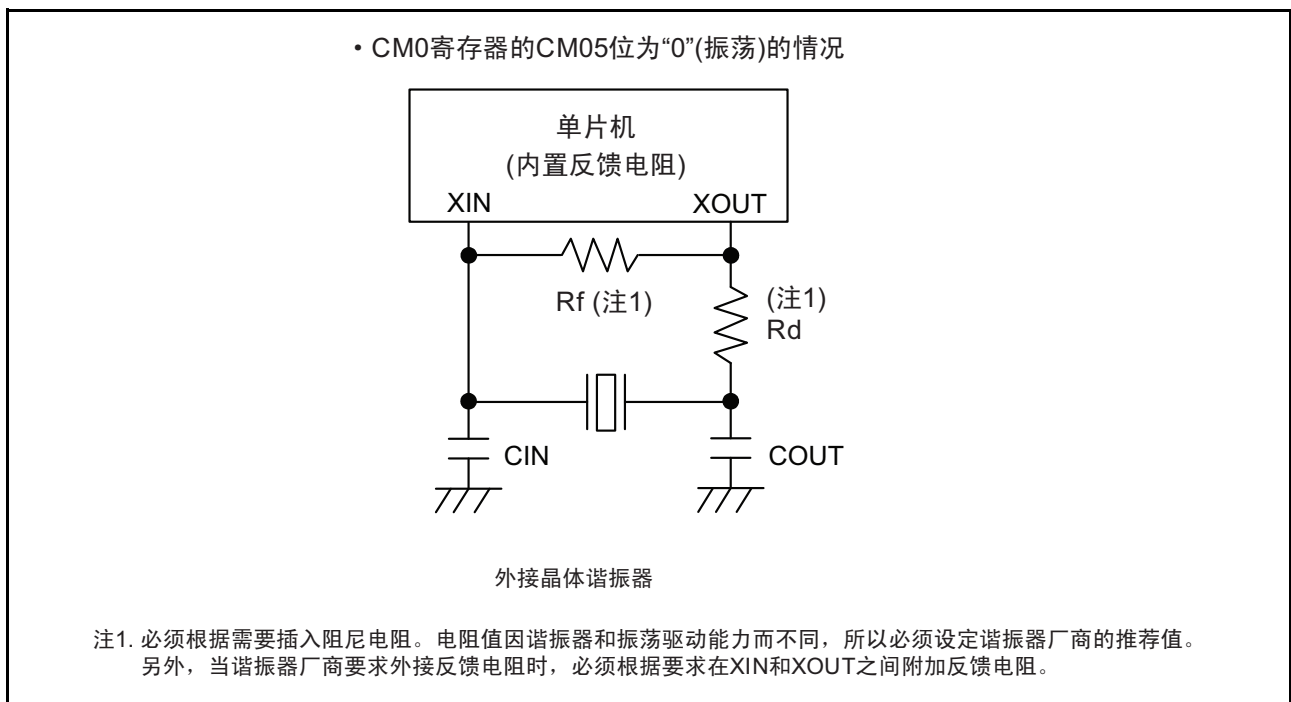


图 9.3 XIN 时钟的连接电路例子

### 9.4 内部振荡器时钟

内部振荡器时钟是内部振荡器提供的时钟，有高速内部振荡器和低速内部振荡器。

#### 9.4.1 低速内部振荡器时钟

低速内部振荡器生成的时钟为 CPU 时钟、外围功能时钟、fOCO、fOCO-S 和 fOCO128 的时钟源。

在复位后，低速内部振荡器生成的内部振荡器时钟的无分频时钟为 CPU 时钟。

当 OCD 寄存器的 OCD1 ~ OCD0 位为“11b”时，低速内部振荡器在 XIN 时钟停止振荡时自动开始振荡并提供时钟。

根据电源电压和工作环境温度的不同，低速内部振荡器的频率会发生很大的变化，所以在设计应用产品时，必须对频率变化留有充分的容限。

## 9.5 XCIN 时钟

XCIN 时钟是 XCIN 时钟振荡电路提供的时钟，是 CPU 时钟和外围功能时钟的时钟源。XCIN 时钟振荡电路通过在 XCIN-XCOUT 引脚之间连接振荡器构成振荡电路。XCIN 时钟振荡电路内置反馈电阻，为了在停止模式中降低功耗，将反馈电阻从振荡电路分开。

XCIN 时钟的连接电路例子如图 9.4 所示。

在复位过程中和复位后，XCIN 时钟停止振荡。

在将 CM0 寄存器的 CM04 位置“1”（XCIN-XCOUT 引脚）后，如果将 CM0 寄存器的 CM03 位置“0”（XCIN 时钟振荡），XCIN 时钟就开始振荡。在 XCIN 时钟振荡稳定后，如果将 CM0 寄存器的 CM07 位置“1”（XCIN 时钟），XCIN 时钟就变为 CPU 的时钟源。

本单片机内置反馈电阻，能通过 CM1 寄存器的 CM12 位设定内部电阻有效或者无效。

在停止模式中，包括 XCIN 时钟在内的全部时钟都停止振荡，详细内容请参照“9.7 功率控制”。

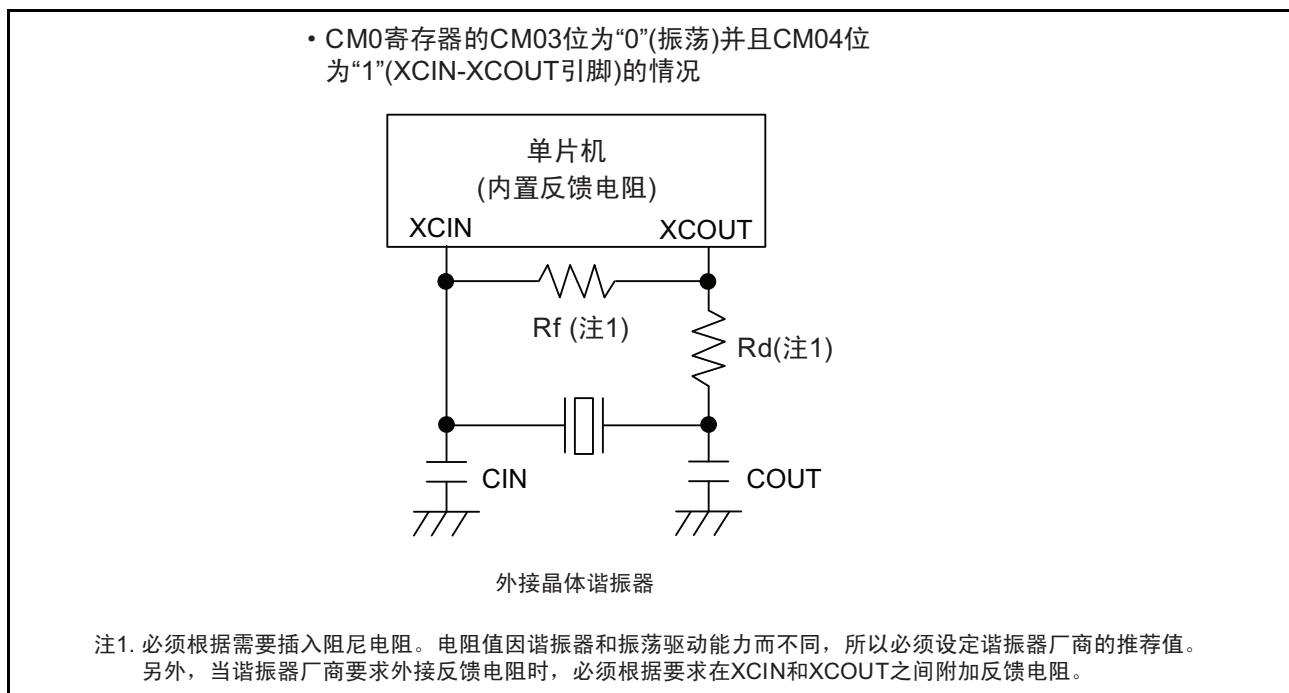


图 9.4 XCIN 时钟的连接电路例子

## 9.6 CPU 时钟和外围功能时钟

有使 CPU 运行的 CPU 时钟和使外围功能运行的时钟（请参照“图 9.1 时钟发生电路”）。

### 9.6.1 系统时钟

系统时钟是 CPU 时钟和外围功能时钟的时钟源，能选择 XIN 时钟或者内部振荡器时钟。

### 9.6.2 CPU 时钟

CPU 时钟是 CPU 和看门狗定时器的运行时钟。

对系统时钟进行 1 分频（无分频）或者 2 分频、4 分频、8 分频、16 分频后的时钟为 CPU 时钟。能通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM16、CM17 位选择分频。

必须在 XCIN 时钟振荡稳定时使用 XCIN 时钟。

在复位后，低速内部振荡器时钟的无分频时钟为 CPU 时钟。

在转移到停止模式时，CM06 位变为“1”（8 分频模式）。在转移到停止模式时，必须将 CM3 寄存器的 CM35 位置“0”（CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效）。

### 9.6.3 外围功能时钟（f1、f2、f4、f8、f32）

外围功能时钟是外围功能的运行时钟。

f<sub>i</sub>（i=1、2、4、8、32）是对系统时钟进行 i 分频后的时钟，用于定时器 RA、定时器 RB、定时器 RC、定时器 RE、串行接口和 A/D 转换器。

如果在将 CM0 寄存器的 CM02 位置“1”（在等待模式中停止外围功能时钟）后转移到等待模式，f<sub>i</sub> 就停止振荡。

### 9.6.4 fOCO

fOCO 是外围功能的运行时钟。

fOCO 频率和内部振荡器时钟的频率相同，用于定时器 RA。fOCO 在等待模式中，不停止振荡。

### 9.6.5 fOCO-S

fOCO-S 是电压检测电路的运行时钟。

fOCO-S 是低速内部振荡器生成的时钟。如果将 CM14 位置“0”（低速内部振荡器振荡），就提供 fOCO-S。

fOCO-S 在等待模式中不停止振荡。

### 9.6.6 fOCO128

fOCO128 是 128 分频的时钟。

fOCO128 是定时器 RC 的 TRCGRA 寄存器使用的捕捉信号。

### 9.6.7 fC、fC2、fC4、fC32

fC、fC2、fC4、fC32 用于定时器 RA、定时器 RE、串行接口。

必须在 XCIN 时钟振荡稳定时使用 fC、fC2、fC4、fC32。

### 9.6.8 fOCO-WDT

fOCO-WDT 是看门狗定时器的运行时钟。

fOCO-WDT 是看门狗定时器的低速内部振荡器生成的时钟。如果将 CSPR 寄存器的 CSPRO 位置“1”（计数源保护模式有效），就提供 fOCO-WDT。

fOCO-WDT 在看门狗定时器的计数源保护模式中不停止振荡。

## 9.7 功率控制

功率控制有 3 种模式。在此将等待模式和停止模式以外的状态称为标准运行模式。

### 9.7.1 标准运行模式

标准运行模式又分为 3 种模式。

在标准运行模式中，因为提供 CPU 时钟和外围功能时钟，所以 CPU 和外围功能都运行。通过控制 CPU 时钟的频率进行功率控制。CPU 时钟的频率越高，处理能力就越强；频率越低，功耗就越小。如果停止不需要的振荡电路，功耗就会更小。

需要在转换目标的时钟振荡稳定时，转换 CPU 时钟的时钟源。必须通过程序在经过振荡稳定的等待时间后再转换时钟。

表 9.3 时钟相关位的设定和模式

模式		OCD 寄存器	CM1 寄存器		CM0 寄存器				
		OCD2	CM17、CM16	CM14	CM07	CM06	CM05	CM04	CM03
高速时钟模式	无分频	0	00b	—	0	0	0	—	—
	2 分频	0	01b	—	0	0	0	—	—
	4 分频	0	10b	—	0	0	0	—	—
	8 分频	0	—	—	0	1	0	—	—
	16 分频	0	11b	—	0	0	0	—	—
低速时钟模式	无分频	—	00b	—	1	0	—	1	0
	2 分频	—	01b	—	1	0	—	1	0
	4 分频	—	10b	—	1	0	—	1	0
	8 分频	—	—	—	1	1	—	1	0
	16 分频	—	11b	—	1	0	—	1	0
低速内部振荡器模式	无分频	1	00b	0	0	0	—	—	—
	2 分频	1	01b	0	0	0	—	—	—
	4 分频	1	10b	0	0	0	—	—	—
	8 分频	1	—	0	0	1	—	—	—
	16 分频	1	11b	0	0	0	—	—	—

—: “0” 和 “1” 都可以。

### 9.7.1.1 高速时钟模式

XIN 时钟的 1 分频（无分频）、2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟。当 CM14 位为“0”（低速内部振荡器振荡）时，fOCO 能用于定时器 RA。

当 CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于电压检测电路。

### 9.7.1.2 低速时钟模式

XCIN 时钟的 1 分频（无分频）、2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟。

在此模式中，能通过停止 XIN 时钟以及将 FMR2 寄存器的 FMR27 位置“1”（允许低消耗电流读模式），进行低功耗运行。CPU 时钟为 XCIN 时钟的 1 分频（无分频）、2 分频、4 分频或者 8 分频时，能使用低消耗电流读模式。但是，当所选 CPU 时钟的频率在不超过 3kHz 时，就不能使用低消耗电流读模式。在设定 CPU 时钟的分频比后，必须将 FMR27 位置“1”。

当 CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于电压检测电路。

在从低速时钟模式转移到等待模式时，能通过将 VCA2 寄存器的 VCA20 位置“1”（允许内部电源低功耗），进一步降低等待模式中的消耗电流。

降低功耗的方法请参照“27. 功耗的降低”。

### 9.7.1.3 低速内部振荡器模式

当 CM1 寄存器的 CM14 位为“0”（低速内部振荡器振荡）时，低速内部振荡器为内部振荡器时钟。此时，内部振荡器时钟的 1 分频（无分频）、2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟。另外，内部振荡器时钟为外围功能时钟的时钟源。

当 CM14 位为“0”（低速内部振荡器振荡）时，fOCO-S 能用于电压检测电路。

在此模式中，能通过停止 XIN 时钟以及将 FMR2 寄存器的 FMR27 位置“1”（允许闪存低消耗电流读模式），进行低功耗运行。CPU 时钟为低速内部振荡器时钟的 4 分频、8 分频、或者 16 分频时，能使用低消耗电流读模式。在设定 CPU 时钟的分频比后，必须将 FMR27 位置“1”。

在从低速内部振荡器模式转移到等待模式时，能通过将 VCA2 寄存器的 VCA20 位置“1”（允许内部电源低功耗），进一步降低等待模式中的消耗电流。

降低功耗的方法请参照“27. 功耗的降低”。

## 9.7.2 等待模式

因为在等待模式中 CPU 时钟停止振荡，所以通过 CPU 时钟运行的 CPU 停止运行，并且计数源保护模式无效时的看门狗定时器也停止运行。因为 XIN 时钟、XCIN 时钟和内部振荡器时钟不停止振荡，所以使用这些时钟的外围功能保持运行状态。

### 9.7.2.1 外围功能时钟停止功能

当 CM02 位为“1”（在等待模式中停止外围功能时钟）时，因为 f1、f2、f4、f8、f32 在等待模式中停止振荡，所以能降低功耗。

### 9.7.2.2 通过 VCA20 位设定内部电源低功耗的操作

通过将 VCA2 寄存器的 VCA20 位置“1”（允许内部电源低功耗），能进一步降低等待模式中的消耗电流。必须将 VCA20 位在低速时钟模式或者低速内部振荡器模式中置“1”后，转移到等待模式。

通过 VCA20 位实现内部电源低功耗的操作步骤，将 CM3 寄存器的 CM30 位置“1”（转移到等待模式）后转移到等待模式的情况与执行等待指令后转移到等待模式的情况不同。将 CM3 寄存器的 CM30 位置“1”（转移到等待模式）后转移到等待模式的情况下通过 VCA20 位设定内部电源低功耗的操作步骤如图 9.5 所示。在执行等待指令后等待模式的情况下通过 VCA20 位设定内部电源低功耗的操作步骤如图 9.6 所示。

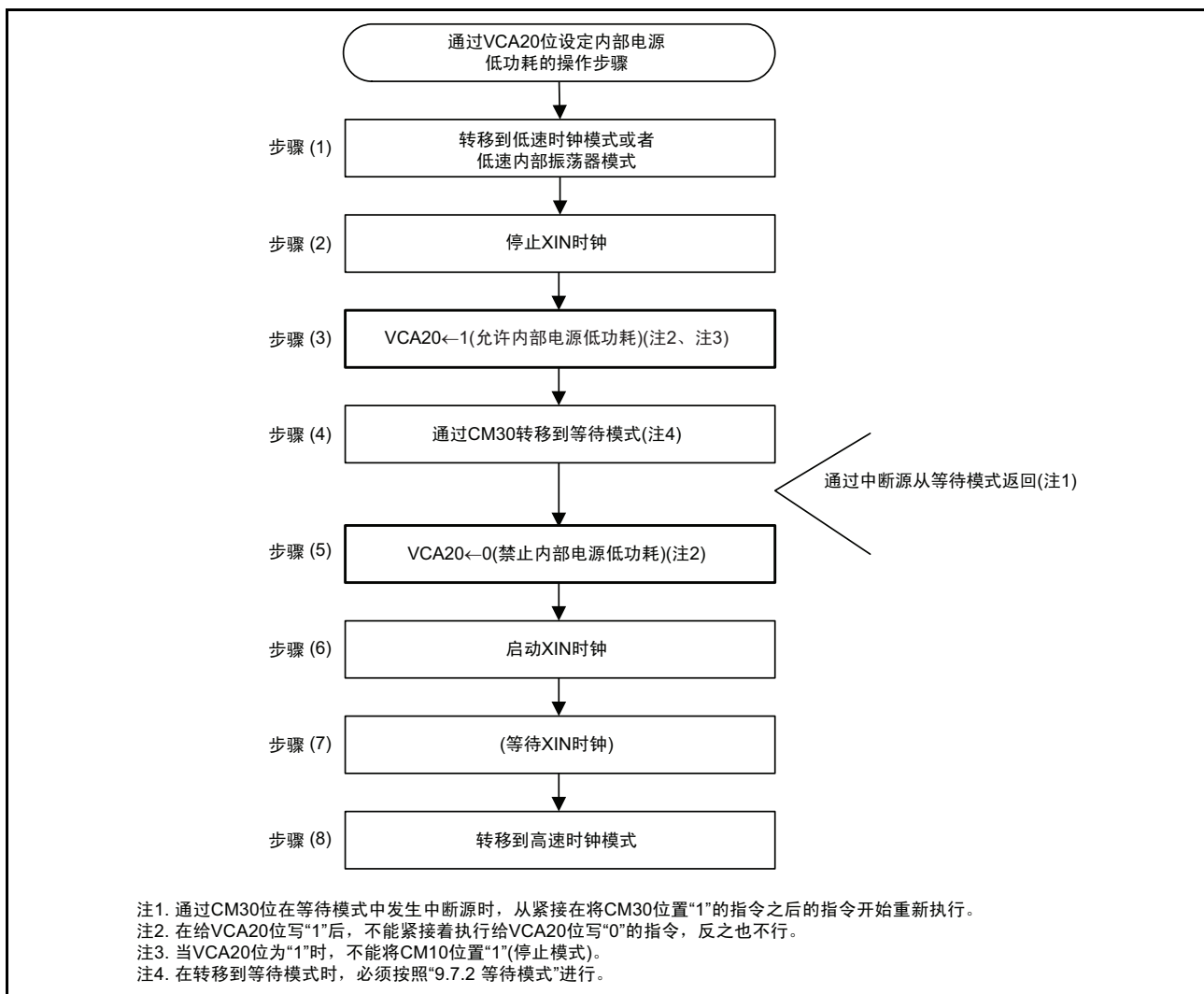


图 9.5 将 CM3 寄存器的 CM30 位置“1”（转移到等待模式）后转移到等待模式的情况下通过 VCA20 位设定内部电源低功耗的操作步骤

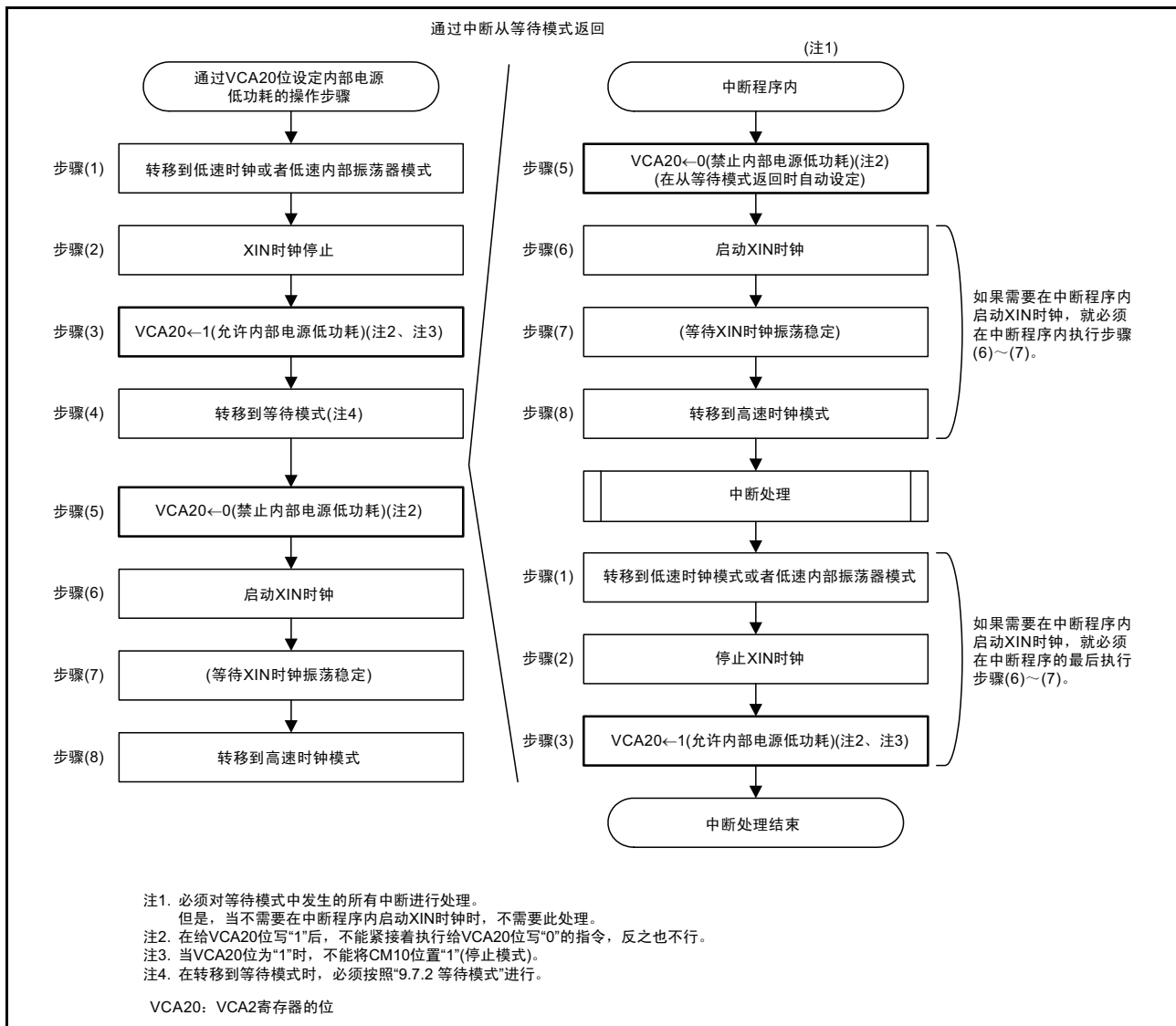


图 9.6 在执行等待指令后等待模式的情况下通过 VCA20 位设定内部电源低功耗的操作步骤

### 9.7.2.3 向等待模式的转移

一旦执行 WAIT 指令或者将 CM3 寄存器的 CM30 位置“1”（转移到等待模式），就转移到等待模式。

当 OCD 寄存器的 OCD2 位为“1”（内部振荡器为系统时钟）时，必须在将 OCD 寄存器的 OCD1 位置“0”（禁止振荡停止检测中断）后，执行 WAIT 指令或者将 CM3 寄存器的 CM30 位置“1”（转移到等待模式）。

如果在 OCD1 位为“1”（允许振荡停止检测中断）的状态下转移到等待模式，由于 CPU 时钟不停止振荡，所以不能降低消耗电流。

只有在将 FMR0 寄存器的 FMR01 位置“0”（CPU 改写模式无效）以及 FMR27 位置“0”（禁止低消耗电流读模式）后，才能向等待模式转移。在 FMR01 位置“1”（CPU 改写模式有效）或者 FMR27 位置“1”（允许低消耗电流读模式）的状态下，不能向等待模式转移。

将 CM30 位置“1”转移到等待模式时，必须将 I 标志置“0”（禁止可屏蔽中断）。在通过 WAIT 指令转移到等待模式时，必须将 I 标志置“1”（允许可屏蔽中断）。

### 9.7.2.4 等待模式中的引脚状态

输入 / 输出端口保持进入等待模式前的状态。

### 9.7.2.5 从等待模式的返回

通过复位或者外围功能中断从等待模式返回。

外围功能中断受 CM02 位的影响。当 CM02 位为“0”（在等待模式中不停止外围功能时钟）时，外围功能中断能用于从等待模式的返回；当 CM02 位为“1”（在等待模式中停止外围功能时钟）时，使用外围功能时钟的外围功能停止运行，所以通过外部信号或者内部振荡器时钟运行的外围功能中断能用于从等待模式的返回。

能用于从等待模式返回的中断和使用条件如表 9.4 所示。

表 9.4 能用于从等待模式返回的中断和使用条件

中断	CM02=0	CM02=1
串行接口中断	可用于内部时钟和外部时钟。	可用于外部时钟。
同步串行通信单元中断 / I <sup>2</sup> C 总线接口中断	可用于所有模式	—（不能使用）
键输入中断	可使用	可使用
定时器 RA 中断	可用于所有模式。	可在没有滤波器的情况下用于事件计数器模式。可在 fOCO、fC、fC32 为计数源时使用。
定时器 RB 中断	可用于所有模式。	可在 fOCO 为定时器 RA 的计数源并且定时器 RA 的下溢为定时器 RB 的计数源时使用。
定时器 RC 中断	可用于所有模式。	—（不能使用）
定时器 RE 中断	可用于所有模式。	可用于实时时钟模式。
INT 中断	可使用	可在没有滤波器的情况下使用。
电压监视 1 中断	可使用	可使用
振荡停止检测中断	可使用	—（不能使用）



## 9.7.2.6 从 CM3 寄存器的 CM30 位被置“1”（转移到等待模式）后的等待模式返回

从 CM3 寄存器的 CM30 位被置“1”（转移到等待模式）后的等待模式返回后到执行第一条指令的时间如图 9.7 所示。

当将外围功能中断用于从等待模式的返回时，必须在将 CM30 位置“1”前进行以下的设定：

1. 将 I 标志置“0”（禁止可屏蔽中断）。
2. 对用于从等待模式返回的外围功能中断，给其对应的中断控制寄存器的 ILVL2~ILVL0 位设定中断优先级。对不用于从等待模式返回的外围功能中断，将其对应的 ILVL2~ILVL0 位全部置“000b”（禁止中断）。
3. 运行用于从等待模式返回的外围功能。

在通过外围功能中断返回时，从发生中断请求到执行下一条指令的时间（周期数）取决于 FMR0 寄存器的 FMSTP 位和 VCA2 寄存器的 VCA20 位的设定，如图 9.7 所示。

通过外围功能中断从等待模式返回后的 CPU 时钟是 CM3 寄存器的 CM35、CM36、CM37 位设定的时钟。此时，CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位被自动更改。

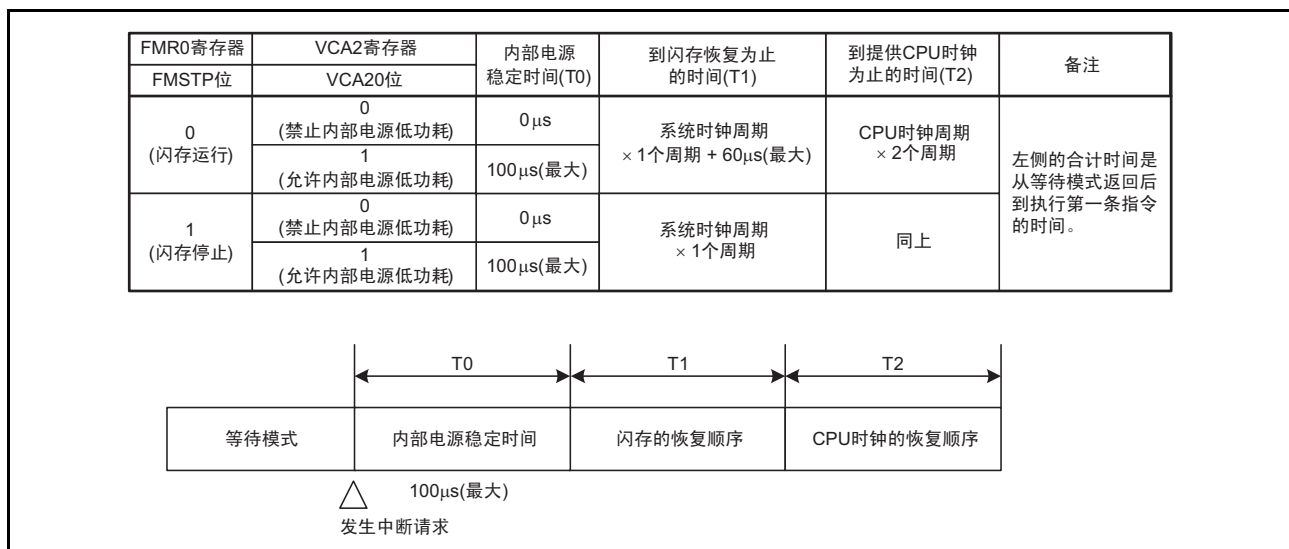


图 9.7 从 CM3 寄存器的 CM30 位被置“1”（转移到等待模式）后的等待模式返回后到执行第一条指令的时间

## 9.7.2.7 从执行 WAIT 指令后的等待模式返回

从执行 WAIT 指令后的等待模式到执行中断程序的时间如图 9.8 所示。

当将外围功能中断用于从等待模式的返回时，必须在执行 WAIT 指令前进行以下的设定：

1. 对用于从等待模式返回的外围功能中断，给其对应的中断控制寄存器的 ILVL2 ~ ILVL0 位设定中断优先级。对不用于从等待模式返回的外围功能中断，将其对应的 ILVL2 ~ ILVL0 位全部置“000b”（禁止中断）。
2. 将 I 标志置“1”。
3. 运行用于从等待模式返回的外围功能。

在通过外围功能中断返回时，从发生中断请求到执行中断程序的时间（周期数）取决于 FMR0 寄存器的 FMSTP 位和 VCA2 寄存器的 VCA20 位的设定，如图 9.8 所示。

通过外围功能中断从等待模式返回后的 CPU 时钟是 CM3 寄存器的 CM35、CM36、CM37 位设定的时钟。此时，CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位被自动更改。

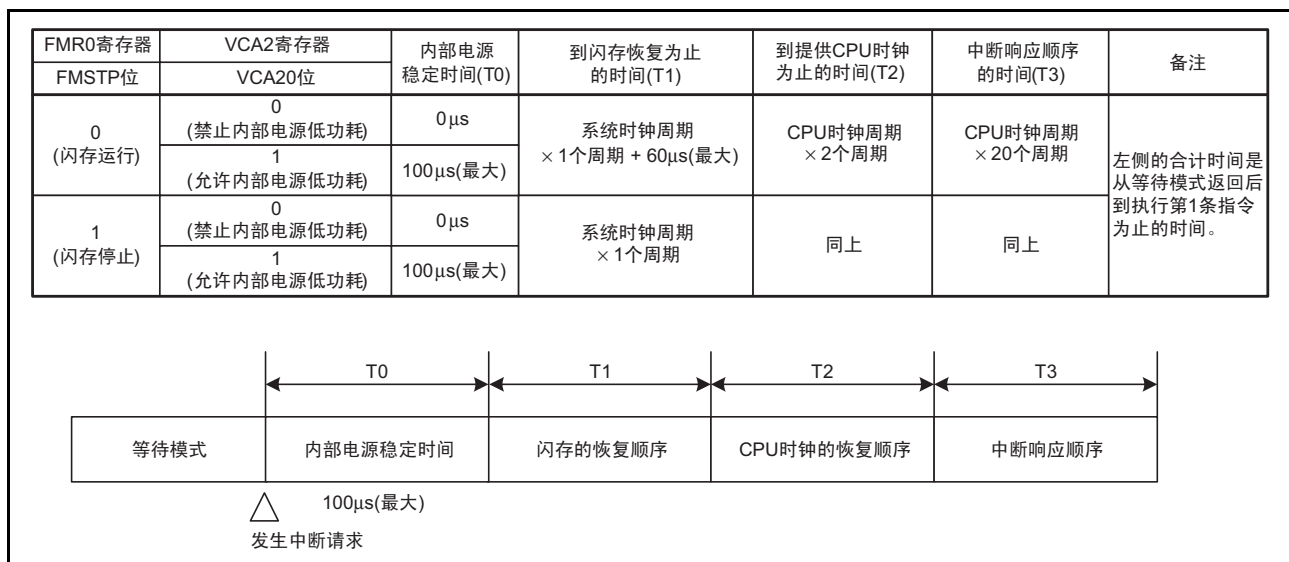


图 9.8 从执行 WAIT 指令后的等待模式到执行中断程序的时间

### 9.7.3 停止模式

在停止模式中，除 fOCO-WDT 以外，全部振荡停止。因为 CPU 时钟和外围功能时钟停止振荡，所以通过这些时钟运行的 CPU 和外围功能也停止运行。停止模式是功耗最小的模式。当 VCC 引脚的外加电压不低于 VRAM 时，保持内部 RAM 的内容。

另外，通过外部信号运行的外围功能保持运行状态。

能用于从停止模式返回的中断和使用条件如表 9.5 所示。

表 9.5 能用于从停止模式返回的中断和使用条件

中断	使用条件
键输入中断	可使用
INT 中断	可在没有滤波器的情况下使用。
定时器 RA 中断	在没有滤波器的情况下，可在事件计数器模式中对外部脉冲进行计数时使用。
串行接口中断	可在选择外部时钟时使用。
电压监视 1 中断	可在数字滤波器无效模式（VW1C 寄存器的 VW1C1 位为“1”）中使用。

#### 9.7.3.1 向停止模式的转移

一旦将 CM1 寄存器的 CM10 位置“1”（全部时钟停止振荡），就转移到停止模式，同时 CM0 寄存器的 CM06 位变为“1”（8 分频模式）。

在使用停止模式时，必须先将 OCD 寄存器的 OCD1 ~ OCD0 位置“00b”，然后将 CM3 寄存器的 CM35 位置“0”（CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效），再转移到停止模式。

只有在将 FMR27 位置“0”（禁止低消耗电流读模式）后，才能向停止模式转移。在 FMR27 位为“1”（允许低消耗电流读模式）的状态下，不能向停止模式转移。

#### 9.7.3.2 停止模式中的引脚状态

输入 / 输出端口保持进入停止模式前的状态。

XOUT 引脚为“H”电平。

## 9.7.3.3 从停止模式的返回

通过复位或者外围功能中断从停止模式返回。

从停止模式到执行中断程序的时间如图 9.9 所示。

在通过外围功能中断返回时，必须在将 CM10 位置“1”前进行以下的设定：

1. 对用于从停止模式返回的外围功能中断，给其对应的 ILVL2~ILVL0 位设定中断优先级。  
对不用于从停止模式返回的外围功能中断，将其对应的 ILVL2~ILVL0 位全部置“000b”（禁止中断）。
2. 将 I 标志置“1”。
3. 运行用于从停止模式返回的外围功能。

在通过外围功能中断返回时，如果在发生中断请求后开始提供 CPU 时钟，就执行中断程序。

通过外围功能中断从停止模式返回后的 CPU 时钟为进入停止模式前所用时钟的 8 分频。在转移到停止模式时，必须将 CM3 寄存器的 CM35 位置“0”（CM0 寄存器的 CM06 位、CM1 寄存器的 CM16 位和 CM17 位的设定有效）。

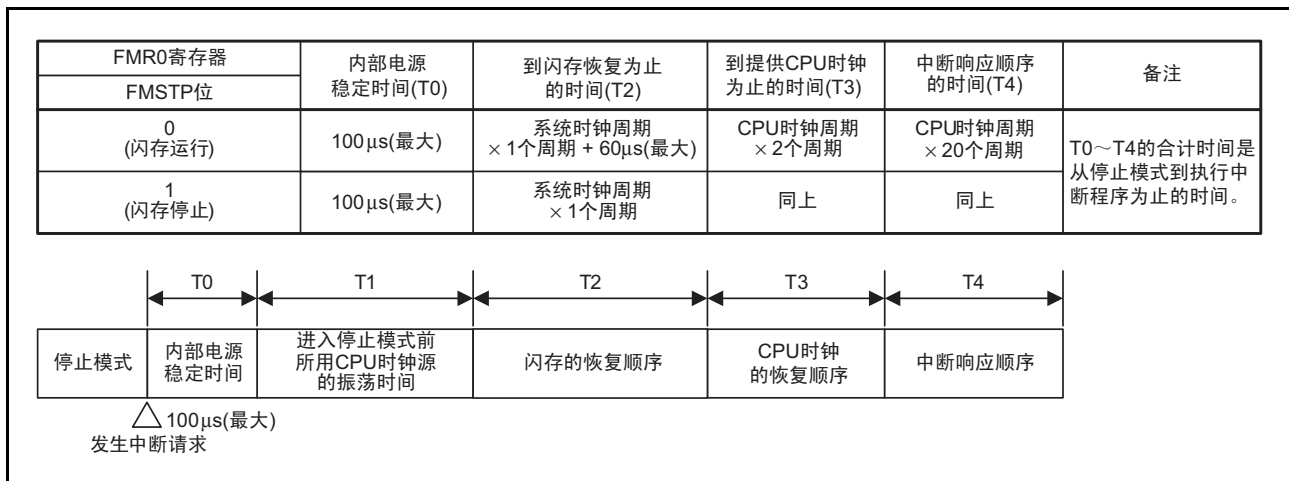


图 9.9 从停止模式到执行中断程序的时间

功率控制模式的状态转移如图 9.10 所示。

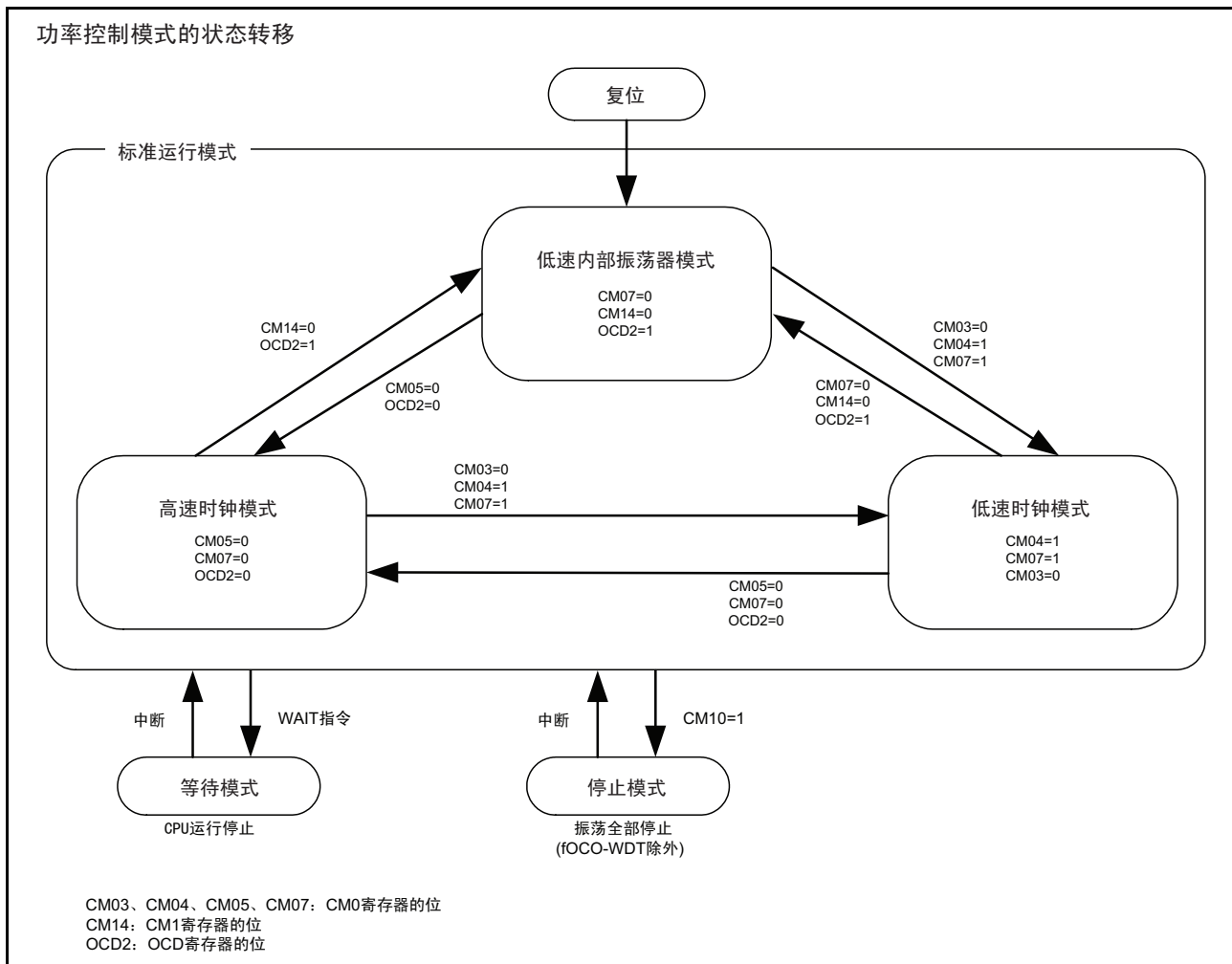


图 9.10 功率控制模式的状态转移

## 9.8 振荡停止检测功能

振荡停止检测功能是检测 XIN 时钟振荡电路停止的功能。

能通过 OCD 寄存器的 OCD0 位选择振荡停止检测功能是否有效。

振荡停止检测功能的规格如表 9.6 所示。

在 XIN 时钟为 CPU 时钟源并且 OCD1 ~ OCD0 位为 “11b” 的情况下，如果 XIN 时钟停止振荡，就出现以下的状态：

- OCD 寄存器的 OCD2 位变为 “1”（选择内部振荡器时钟）。
- OCD 寄存器的 OCD3 位变为 “1”（XIN 时钟停止振荡）。
- CM1 寄存器的 CM14 位变为 “0”（低速内部振荡器振荡）。
- 产生振荡停止检测中断请求。

表 9.6 振荡停止检测功能的规格

项目	规格
能检测振荡停止的时钟和频率范围	$f(\text{XIN}) \geq 2\text{MHz}$
振荡停止检测功能的有效条件	将 OCD1 ~ OCD0 位置 “11b”。
振荡停止检测时的运行	发生振荡停止检测中断。

### 9.8.1 振荡停止检测功能的使用方法

- 振荡停止检测中断与看门狗定时器中断、电压监视 1 中断共用向量。在同时使用振荡停止检测中断和看门狗定时器中断时，必须判断中断源。
- 如果 XIN 时钟在振荡停止后重新开始振荡，就必须通过程序将 XIN 时钟恢复为 CPU 时钟或者外围功能的时钟源。

从低速内部振荡器时钟到 XIN 时钟的转换步骤如图 9.11 所示。

- 如果在使用振荡停止检测功能的过程中转移到等待模式，就必须将 CM02 位置 “0”（在等待模式中不停止外围功能时钟）。
- 振荡停止检测功能是针对因外部因素导致 XIN 时钟停止振荡而设置的功能，因此在通过程序使 XIN 时钟停止或者振荡时（设定为停止模式或者更改 CM05 位），必须将 OCD1 ~ OCD0 位置 “00b”。
- 因为在 XIN 时钟的频率低于 2MHz 时不能使用该功能，所以必须将 OCD1 ~ OCD0 位置 “00b”。
- 在检测到振荡停止后，如果将低速内部振荡器时钟用作 CPU 时钟和外围功能的时钟源，就必须将 OCD1 ~ OCD0 位置 “11b”。

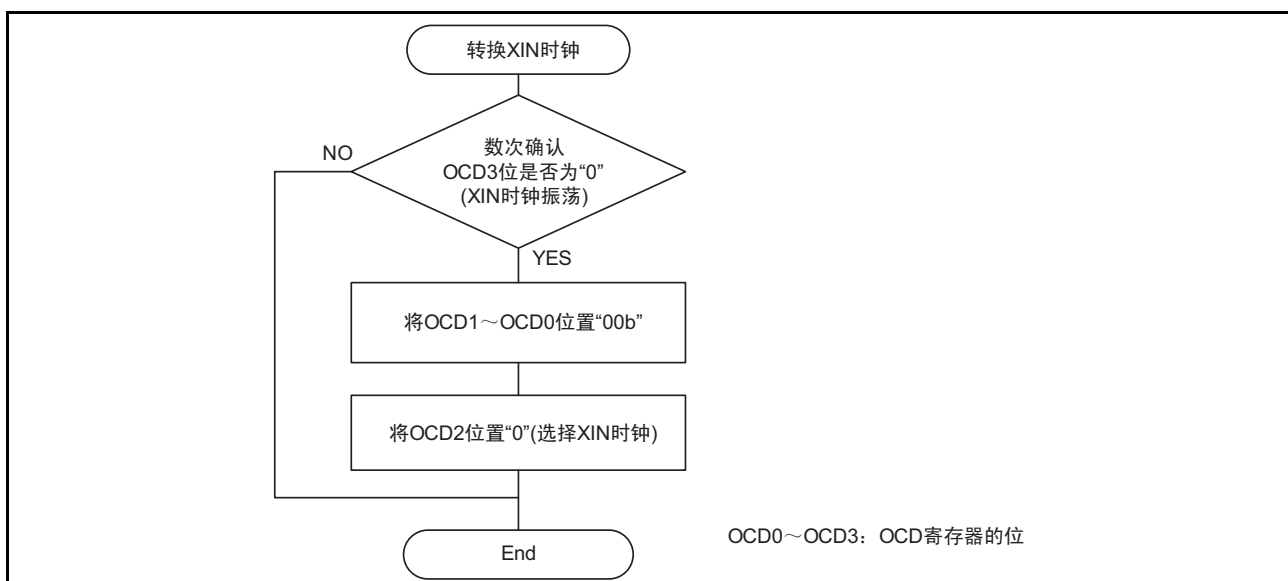


图 9.11 从低速内部振荡器到 XIN 时钟的转换步骤

## 9.9 使用时钟发生电路时的注意事项

### 9.9.1 停止模式

要转移到停止模式时，必须先将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效），然后将 CM1 寄存器的 CM10 位置 “1”（停止模式）。指令队列是从将 CM10 位置 “1”（停止模式）的指令开始预读 4 字节，然后程序停止。

必须紧接在将 CM10 位置 “1” 的指令之后插入 JMP.B 指令，再至少插入 4 条 NOP 指令。

- 转移到停止模式的程序例子

```
        BCLR      1, FMR0      ; CPU改写模式无效
        BCLR      7, FMR2      ; 禁止低消耗电流读模式
        BSET      0, PRCR      ; 允许写CM1寄存器
        FSET      I           ; 允许中断
        BSET      0, CM1       ; 停止模式
        JMP.B     LABEL_001

LABEL_001:
        NOP
        NOP
        NOP
        NOP
```

### 9.9.2 等待模式

在转移到等待模式时，必须在将 FMR0 寄存器的 FMR01 位置“0”（CPU 改写模式无效）并且将 FMR27 位置“0”（禁止低消耗电流读模式）后再转移。在 FMR01 位置“1”（CPU 改写模式有效）或者 FMR27 位置“1”（允许低消耗电流读模式）的状态下，不能向等待模式转移。

将 CM30 位置“1”转移到等待模式时，必须将 I 标志置“0”（禁止可屏蔽中断）。在通过 WAIT 指令转移到等待模式时，必须将 I 标志置“1”（允许可屏蔽中断）。指令队列是从将 CM30 位置“1”（转移到等待模式）的指令或者 WAIT 指令开始预读 4 字节，然后程序停止。必须在将 CM30 位置“1”（转移到等待模式）的指令或者 WAIT 指令之后至少插入 4 条 NOP 指令。

- 执行 WAIT 指令的程序例子

```

BCLR      1, FMR0      ; CPU 改写模式无效
BCLR      7, FMR2      ; 禁止低消耗电流读模式
FSET      I            ; 允许中断
WAIT      ; 等待模式
NOP
NOP
NOP
NOP

```

- 执行将 CM30 位置“1”的程序例子

```

BCLR      1, FMR0      ; CPU 改写模式无效
BCLR      7, FMR2      ; 禁止低消耗电流读模式
BSET      0, PRCR      ; 允许写 CM3 寄存器
FCLR      I            ; 禁止中断
BSET      0, CM3       ; 等待模式
NOP
NOP
NOP
NOP
BCLR      0, PRCR      ; 禁止写 CM3 寄存器
FSET      I            ; 允许中断

```

### 9.9.3 通过 VCA20 位设定内部电源低功耗的操作

必须将 VCA20 位在低速时钟模式或者低速内部振荡器模式中置“1”后，转移到等待模式。

将 CM3 寄存器的 CM30 位置“1”（转移到等待模式）后转移到等待模式的情况下通过 VCA20 位设定内部电源低功耗的操作步骤如图 9.5 所示。

在执行等待指令后等待模式的情况下通过 VCA20 位设定内部电源低功耗的操作步骤如图 9.6 所示。

### 9.9.4 振荡停止检测功能

因为在 XIN 时钟频率低于 2MHz 时不能使用振荡停止检测功能，所以必须将 OCD1 ~ OCD0 位置“00b”。另外，OCD3 位不能用作确认 XIN 时钟的振荡稳定。

### 9.9.5 振荡电路常数

有关用户系统的最佳振荡电路常数，请向谐振器生产厂商询问后决定。



## 10. 保护

这是为了在程序失控时保护重要的寄存器不被轻易改写的功能。

PRCR 寄存器保护的寄存器如下：

- 由 PRC0 位保护的寄存器：CM0、CM1、CM3、OCD 寄存器
- 由 PRC1 位保护的寄存器：PM0 寄存器和 PM1 寄存器
- 由 PRC2 位保护的寄存器：PD0 寄存器
- 由 PRC3 位保护的寄存器：VCA2、VD1LS、VW0C、VW1C、VW2C 寄存器

### 10.1 寄存器说明

#### 10.1.1 保护寄存器（PRCR）

地址	地址 000Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	PRC3	PRC2	PRC1	PRC0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PRC0	保护位 0	允许写 CM0、CM1、CM3、OCD 寄存器。 0: 禁止写 1: 允许写（注 2）	R/W
b1	PRC1	保护位 1	允许写 PM0、PM1 寄存器。 0: 禁止写 1: 允许写（注 2）	R/W
b2	PRC2	保护位 2	允许写 PD0 寄存器。 0: 禁止写 1: 允许写（注 1）	R/W
b3	PRC3	保护位 3	允许写 VCA2、VD1LS、VW0C、VW1C、VW2C 寄存器。 0: 禁止写 1: 允许写（注 2）	R/W
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	—			
b7	—	什么也不指定。读写值都为“0”。		—

注 1. 如果在给 PRC2 位写“1”（允许写）后写 SFR 区域，PRC2 位就变为“0”。必须通过将 PRC2 位置“1”的指令的下一条指令更改由 PRC2 位保护的寄存器。另外，在将 PRC2 位置“1”的指令和下一条指令之间不能发生中断和 DTC 启动。

注 2. 即使在给 PRC0、PRC1、PRC3 位写“1”（允许写）后写 SFR 区域，PRC0、PRC1、PRC3 位也不变为“0”，因此必须通过程序置“0”。

## 11. 中断

### 11.1 概要

#### 11.1.1 中断的分类

中断的分类如图 11.1 所示。

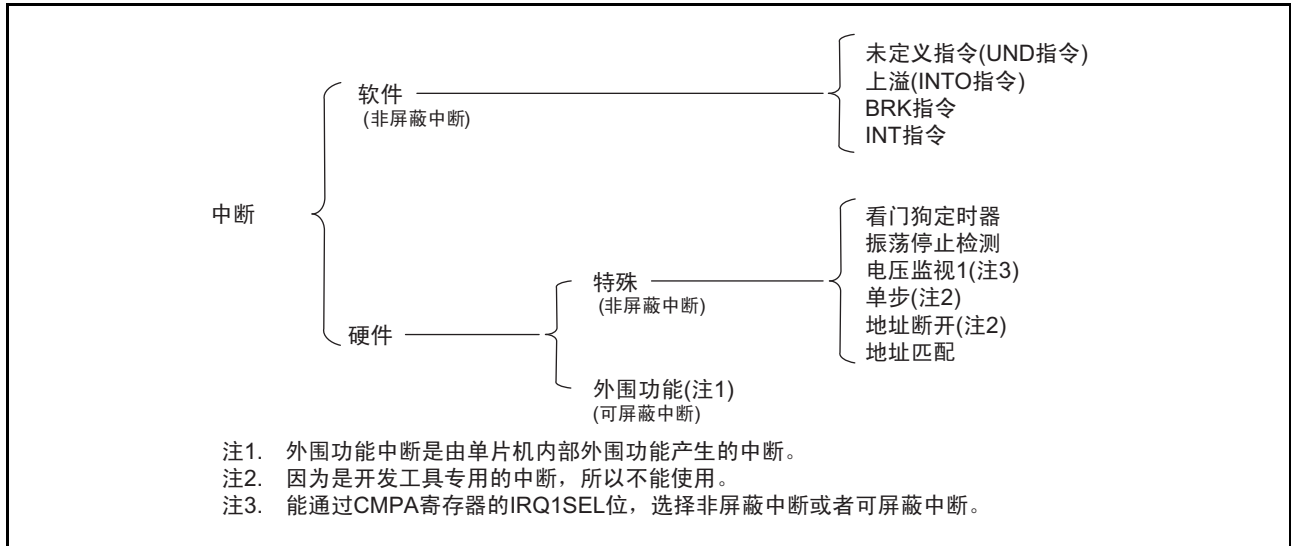


图 11.1 中断的分类

- 可屏蔽中断：能通过中断允许标志（I 标志）允许（禁止）中断，并且能通过中断优先级更改中断的优先级。
- 非屏蔽中断：不能通过中断允许标志（I 标志）允许（禁止）中断，也不能通过中断优先级更改中断的优先级。

## 11.1.2 软件中断

软件中断通过执行指令而产生，是非屏蔽中断。

### 11.1.2.1 未定义指令中断

如果执行 UND 指令，就产生未定义指令中断。

### 11.1.2.2 上溢中断

在 O 标志为“1”（运算结果上溢）时，如果执行 INTO 指令，就产生上溢中断。根据运算，O 标志发生变化的指令如下：

ABS、ADC、ADCF、ADD、CMP、DIV、DIVU、DIVX、NEG、RMPA、SBB、SHA、SUB

### 11.1.2.3 BRK 中断

如果执行 BRK 指令，就产生 BRK 中断。

### 11.1.2.4 INT 指令中断

如果执行 INT 指令，就产生 INT 指令中断。INT 指令能指定的软件中断序号是 0 ~ 63。分配给外围功能中断的软件中断序号能通过执行 INT 指令，执行和外围功能中断相同的中断程序。

对于软件中断序号 0 ~ 31，在执行指令时先将 U 标志压栈，然后将 U 标志置“0”（选择 ISP），再执行中断响应顺序。在从中断程序返回时恢复被压栈的 U 标志。对于软件中断序号 32 ~ 63，在执行指令时 U 标志不变，使用当时选择的 SP。

### 11.1.3 特殊中断

特殊中断是非屏蔽中断。

#### 11.1.3.1 看门狗定时器中断

看门狗定时器是看门狗定时器产生的中断。有关看门狗定时器的详细内容，请参照“14. 看门狗定时器”。

#### 11.1.3.2 振荡停止检测中断

振荡停止检测中断是振荡停止检测功能产生的中断。有关振荡停止检测功能的详细内容，请参照“9. 时钟发生电路”。

#### 11.1.3.3 电压监视 1 中断

电压监视 1 中断是电压检测电路产生的中断。能通过 CMPA 寄存器的 IRQ1SEL 位选择非屏蔽中断或者可屏蔽中断。在 CMPA 寄存器的 IRQ1SEL 位置“0”时为非屏蔽中断（固定向量表），在置“1”时为可屏蔽中断（可变向量表）。有关电压检测电路的详细内容，请参照“6. 电压检测电路”。

#### 11.1.3.4 单步中断和地址断开中断

因为单步中断和地址断开中断是开发工具专用的中断，所以不能使用。

#### 11.1.3.5 地址匹配中断

如果 AIER0 寄存器的 AIER00 位和 AIER1 寄存器的 AIER10 位中的任意 1 位为“1”（允许地址匹配中断），就在执行对应的 RMAD0 ~ RMAD1 寄存器所指地址的指令前产生地址匹配中断。有关地址匹配中断的详细内容，请参照“11.6 地址匹配中断”。

### 11.1.4 外围功能中断

外围功能中断是单片机内部的外围功能产生的中断，是可屏蔽中断。有关外围功能中断的中断源，请参照“表 11.2 ~ 表 11.3 可变向量表”中分配的中断和向量表地址。有关外围功能的详细内容，请参照各外围功能的说明。

### 11.1.5 中断和中断向量

1 个向量为 4 字节。必须给各中断向量设定中断程序的起始地址。如果接受中断请求，就转移到设定在中断向量的地址。

中断向量如图 11.2 所示。

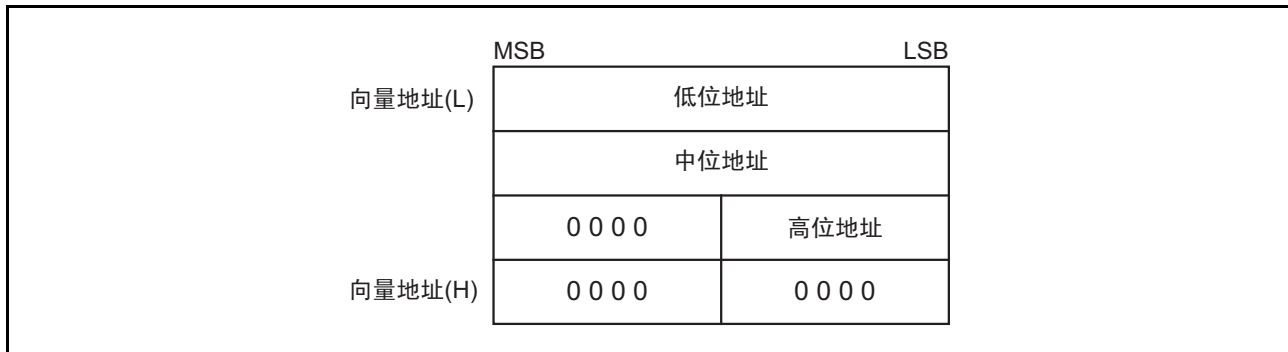


图 11.2 中断向量

#### 11.1.5.1 固定向量表

如表 11.1 所示，固定向量表分配在地址 0FFDCh ~ 地址 0FFFFh。固定向量的向量地址（H）用于 ID 码检查功能，详细内容请参照“26.3 闪存的改写禁止功能”。

表 11.1 固定向量表

中断源	向量地址 地址（L）～地址（H）	备注	参照
未定义指令	0FFDCh ~ 0FFDFh	通过 UND 指令产生中断。	R8C/Tiny 系列软件手册
上溢	0FFE0h ~ 0FFE3h	通过 INTO 指令产生中断。	
BRK 指令	0FFE4h ~ 0FFE7h	当地址 0FFE6h 的内容为 FFh 时，从可变向量表内的向量指向的地址开始执行。	
地址匹配	0FFE8h ~ 0FFEBh		11.6 地址匹配中断
单步（注 1）	0FFEC h ~ 0FFEFh		
看门狗定时器、 振荡停止检测、 电压监视 1（注 2）	0FFF0h ~ 0FFF3h		14. 看门狗定时器 9. 时钟发生电路 6. 电压检测电路
地址断开（注 1）	0FFF4h ~ 0FFF7h		
（保留）	0FFF8h ~ 0FFFBh		
复位	0FFFCh ~ 0FFFFh		5. 复位

注 1. 因为是开发工具专用的中断，所以不能使用。

注 2. 电压监视 1 中断是 CMPA 寄存器的 IRQ1SEL 位为“0”（非屏蔽中断）的情况。

## 11.1.5.2 可变向量表

从设定在 INTB 寄存器的起始地址开始的 256 字节为可变向量表区域。

可变向量表如表 11.2 ~ 表 11.3 所示。

表 11.2 可变向量表 (1)

中断源	向量地址 (注 1) 地址 (L) ~ 地址 (H)	软件中断 序号	中断控制 寄存器	参照
BRK 指令 (注 3)	+0 ~ +3 (0000h ~ 0003h)	0	—	R8C/Tiny 系列软件手册
闪存就绪	+4 ~ +7 (0004h ~ 0007h)	1	FMRDYIC	26. 闪存
BB 定时器比较 2	+8 ~ +12 (0008h ~ 000Bh)	2	BBTIM2IC	25. 基带功能
— (保留)		3 ~ 5	—	—
— (保留)		6	—	—
定时器 RC	+28 ~ +31 (001Ch ~ 001Fh)	7	TRCIC	19. 定时器 RC
— (保留)		8	—	—
— (保留)		9	—	—
定时器 RE	+40 ~ +43 (0028h ~ 002Bh)	10	TREIC	20. 定时器 RE
— (保留)		11	—	—
— (保留)		12	—	—
键输入	+52 ~ +55 (0034h ~ 0037h)	13	KUPIC	11.5 键输入中断
— (保留)		14	—	—
同步串行通信单元中断 / I <sup>2</sup> C 总线接口中断 (注 2)	+60 ~ +63 (003Ch ~ 003Fh)	15	SSUIC/ IICIC	23. 同步串行通信单元 (SSU)、 24. I <sup>2</sup> C 总线接口
— (保留)	+64 ~ +67 (0040h ~ 0043h)	16	—	—
UART0 发送	+68 ~ +71 (0044h ~ 0047h)	17	S0TIC	21. 串行接口 (UART0)
UART0 接收	+72 ~ +75 (0048h ~ 004Bh)	18	S0RIC	
— (保留)	+76 ~ +79 (004Ch ~ 004Fh)	19	—	
存储体 0 接收结束 /IDLE (注 3)	+80 ~ +83 (0050h ~ 0053h)	20	BBRX0IC/ BBIDLEIC	25. 基带功能
— (保留)		21	—	—
定时器 RA	+88 ~ +91 (0058h ~ 005Bh)	22	TRAIC	17. 定时器 RA
— (保留)		23	—	—
定时器 RB	+96 ~ +99 (0060h ~ 0063h)	24	TRBIC	18. 定时器 RB
INT1	+100 ~ +103 (0064h ~ 0067h)	25	INT1IC	11.4 INT 中断
INT3	+104 ~ +107 (0068h ~ 006Bh)	26	INT3IC	
— (保留)		27	—	—
BB 定时器比较 1	+112 ~ +115 (0070h ~ 0073h)	28	BBTIM1IC	25. 基带功能
INT0	+116 ~ +119 (0074h ~ 0077h)	29	INT0IC	11.4 INT 中断
CCA 结束	+120 ~ +123 (0078h ~ 007Bh)	30	BBCCAIC	25. 基带功能
BB 定时器比较 0	+124 ~ +127 (007Ch ~ 007Fh)	31	BBTIM0IC	25. 基带功能

注 1. 这是从 INTB 寄存器指向的地址开始的相对地址。

注 2. 通过 SSUICSR 寄存器的 IICSEL 位进行选择。

注 3. 通过 BBTXRXMODE4 寄存器的 BANK0INTSEL 位进行选择。

表 11.3 可变向量表 (2)

中断源	向量地址 (注 1) 地址 (L) ~ 地址 (H)	软件中断 序号	中断控制 寄存器	参照
软件 (注 2)	+128 ~ +131 (0080h ~ 0083h) ~ +164 ~ +167 (00A4h ~ 00A7h)	32 ~ 41	—	R8C/Tiny 系列软件手册
— (保留)		42 ~ 43	—	—
地址滤波器	+176 ~ +179 (00B0h ~ 00B3h)	44	BBADFIC	25. 基带功能
发送溢出	+180 ~ +183 (00B4h ~ 00B7h)	45	BBTXORIC	25. 基带功能
发送结束	+184 ~ +187 (00B8h ~ 00BBh)	46	BBYXIC	25. 基带功能
接收溢出 1	+188 ~ +191 (00BCh ~ 00BFh)	47	BBRXOR1IC	25. 基带功能
PLL 锁定 / 解锁检测	+192 ~ +195 (00C0h ~ 00C3h)	48	BBPLLIC	25. 基带功能
接收溢出 0 / 校准结束 (注 5)	+196 ~ +199 (00C4h ~ 00C7h)	49	BBRXOR0IC /BBCALIC	25. 基带功能
电压监视 1 (注 4)	+200 ~ +203 (00C8h ~ 00CBh)	50	VCMP1IC	6. 电压检测电路
存储器 1 接收结束 / 时钟稳压器 (注 3)	+204 ~ +207 (00CCh ~ 00CFh)	51	BBRX1IC/ BBCREGIC	25. 基带功能
— (保留)		52 ~ 55	—	—
软件 (注 2)	+224 ~ +227 (00E0h ~ 00E3h) ~ +252 ~ +255 (00FCh ~ 00FFh)	56 ~ 63		R8C/Tiny 系列软件手册

注 1. 这是从 INTB 寄存器指向的地址开始的相对地址。

注 2. 不能通过 I 标志禁止该中断源。

注 3. 通过 BBTXRXMODE4 寄存器的 BANK1INTSEL 位进行选择。

注 4. 电压监视 1 中断是 CMPA 寄存器的 IRQ1SEL 位为“0” (非屏蔽中断) 的情况。

注 5. 通过 BBTXRXMODE4 寄存器的 ROR0INTSEL 位进行选择。

## 11.2 寄存器说明

### 11.2.1 中断控制寄存器

(BBTIM2IC、TREIC、KUPIC、S0TIC、S0RIC、BBRX0IC/BBIDLEIC、TRAIC、TRBIC、BBTIM1IC、BBCCAIC、BBTIM0IC、BBADFC、BBTXORIC、BBTXIC、BBRXOR1IC、BBPLLIC、BBRXOR0IC/BBCALIC、VCMP1IC、BBRX1IC/BBCREGIC)

地址 地址 0042h (BBTIM2IC)、地址 004Ah (TREIC)、地址 004Dh (KUPIC)、地址 0051h (S0TIC)、地址 0052h (S0RIC)、地址 0054h (BBRX0IC/BBIDLEIC)、地址 0056h (TRAIC)、地址 0058h (TRBIC)、地址 005Ch (BBTIM2IC)、地址 006Ch (BBADFC)、地址 005Eh (BBCCAIC)、地址 005Fh (BBTIM0IC)、地址 006Dh (BBTXORIC)、地址 006Eh (BBTXIC)、地址 006Fh (BBRXOR1IC)、地址 0070h (BBPLLIC)、地址 0071h (BBRXOR0IC/BBCALIC)、地址 0072h (VCMP1IC) (注 2)、地址 0073h (BBRX1IC/BBCREGIC)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	IR	ILVL2	ILVL1	ILVL0
复位后的值	X	X	X	X	X	0	0	0

位	符号	位名	功能	R/W
b0	ILVL0	中断优先级选择位	b2 b1 b0 0 0 0: 0 (禁止中断)	R/W
b1	ILVL1		0 0 1: 1	R/W
b2	ILVL2		0 1 0: 2	R/W
			0 1 1: 3	
		1 0 0: 4		
		1 0 1: 5		
		1 1 0: 6		
		1 1 1: 7		
b3	IR	中断请求位	0: 无中断请求 1: 有中断请求	R/W (注 1)
b4	—	什么也不指定。只能写“0”，读取值为不定值。		—
b5	—			
b6	—			
b7	—			

注 1. IR 位只能写“0” (不能写“1”)。

注 2. VCMP1IC 寄存器是 CMPA 寄存器的 IRQ1SEL 位为“1” (可屏蔽中断) 的情况。

必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器，请参照“11.9.5 中断控制寄存器的变更”。



## 11.2.2 中断控制寄存器 (FMRDYIC、TRCIC、SSUIC/IICIC)

地址	地址 0041h (FMRDYIC)、地址 0047h (TRCIC)、地址 004Fh (SSUIC/IICIC (注1))							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	IR	ILVL2	ILVL1	ILVL0
复位后的值	X	X	X	X	X	0	0	0

位	符号	位名	功能	R/W
b0	ILVL0	中断优先级选择位	b2 b1 b0 0 0 0: 0 (禁止中断)	R/W
b1	ILVL1		0 0 1: 1	R/W
b2	ILVL2		0 1 0: 2	R/W
			0 1 1: 3	
		1 0 0: 4		
		1 0 1: 5		
		1 1 0: 6		
		1 1 1: 7		
b3	IR	中断请求位	0: 无中断请求 1: 有中断请求	R
b4	—	什么也不指定。只能写“0”，读取值为不定值。		—
b5	—			
b6	—			
b7	—			

注1. 通过 SSUICSR 寄存器的 IICSEL 位进行选择。

必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器，请参照“11.9.5 中断控制寄存器的变更”。

11.2.3 INT<sub>i</sub> 中断控制寄存器 (INT<sub>i</sub>IC) (i=0、1、3)

地址	地址 0059h (INT1IC)、地址 005Ah (INT3IC)、地址 005Dh (INT0IC)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	POL	IR	ILVL2	ILVL1	ILVL0
复位后的值	X	X	0	0	X	0	0	0

位	符号	位名	功能	R/W
b0	ILVL0	中断优先级选择位	b2 b1 b0 0 0 0: 0 (禁止中断)	R/W
b1	ILVL1		0 0 1: 1	R/W
b2	ILVL2		0 1 0: 2	R/W
			0 1 1: 3	
		1 0 0: 4		
		1 0 1: 5		
		1 1 0: 6		
		1 1 1: 7		
b3	IR	中断请求位	0: 无中断请求 1: 有中断请求	R/W (注 1)
b4	POL	极性转换位 (注 3)	0: 选择下降沿 1: 选择上升沿 (注 2)	R/W
b5	—	保留位	必须置“0”。	R/W
b6	—	什么也不指定。只能写“0”，读取值为不定值。		—
b7	—			—

注 1. IR 位只能写“0” (不能写“1”)。

注 2. 当 INTEN 寄存器的 INTIPL 位为“1” (双边沿) 时, 必须将 POL 位置“0” (选择下降沿)。

注 3. 如果更改 POL 位, IR 位就可能变为“1” (有中断请求), 请参照“11.9.4 中断源的变更”。

必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器, 请参照“11.9.5 中断控制寄存器的变更”。

### 11.3 中断控制

以下说明可屏蔽中断的允许和禁止以及接受优先级的设定，但是在此说明的内容不适用于非屏蔽中断。

通过 FLG 寄存器的 I 标志、IPL 以及各中断控制寄存器的 ILVL2 ~ ILVL0 位允许或者禁止可屏蔽中断，各中断控制寄存器的 IR 位表示中断请求的有无。

#### 11.3.1 I 标志

通过 I 标志允许或者禁止可屏蔽中断。如果将 I 标志置“1”（允许），就允许可屏蔽中断；如果置“0”（禁止），就禁止全部的可屏蔽中断。

#### 11.3.2 IR 位

如果发生中断请求，IR 位就变为“1”（有中断请求）。在接受中断请求并转移到对应的中断向量后，IR 位变为“0”（无中断请求）。

能通过程序给 IR 位写“0”，但是不能写“1”。

但是，在定时器 RC 中断、定时器 RD 中断、同步串行通信单元中断、I<sup>2</sup>C 总线接口、闪存中断的情况下，IR 位的操作不同，请参照“11.7 定时器 RC 中断、同步串行通信单元中断、I<sup>2</sup>C 总线接口、闪存中断（有多个中断请求源的中断）”。

#### 11.3.3 ILVL2 ~ ILVL0 位和 IPL

能通过 ILVL2 ~ ILVL0 位设定中断优先级。

中断优先级的设定以及 IPL 允许的中断优先级分别如表 11.4 和表 11.5 所示。

接受中断请求的条件如下所示：

- I 标志 = 1
- IR 位 = 1
- 中断优先级 > IPL

I 标志、IR 位、ILVL2 ~ ILVL0 位和 IPL 各自独立，互不影响。

表 11.4 中断优先级的设定

ILVL2 ~ ILVL0 位	中断优先级	优先级
000b	0（禁止中断）	—
001b	1	低 ↓ 高
010b	2	
011b	3	
100b	4	
101b	5	
110b	6	
111b	7	

表 11.5 IPL 允许的中断优先级

IPL	允许的中断优先级
000b	允许 1 级以上 (含 1 级)
001b	允许 2 级以上 (含 2 级)
010b	允许 3 级以上 (含 3 级)
011b	允许 4 级以上 (含 4 级)
100b	允许 5 级以上 (含 5 级)
101b	允许 6 级以上 (含 6 级)
110b	允许 7 级以上 (含 7 级)
111b	禁止全部的可屏蔽中断

### 11.3.4 中断响应顺序

以下说明从接受中断请求到执行中断程序的中断响应顺序。

如果在执行指令过程中发生中断请求，CPU 就在该指令执行结束后判断优先级，从下一个周期转移到中断响应顺序。但是，如果在执行 SMOVB、SMOVF、SSTR、RMPA 各指令的过程中发生中断请求，就暂时中断指令的运行，转移到中断响应顺序。

中断响应顺序的运行如下，中断响应顺序的执行时间如图 11.3 所示。

1. 在 CPU 通过读地址 00000h 获得中断信息（中断序号和中断请求优先级）后，对应中断的 IR 位变为“0”（无中断请求）（注 2）。
  2. 将中断响应顺序前的 FLG 寄存器保存到 CPU 内部的临时寄存器（注 1）。
  3. FLG 寄存器中的 I 标志、D 标志和 U 标志的状态如下所示：  
I 标志为“0”（禁止中断）。  
D 标志为“0”（禁止单步中断）。  
U 标志为“0”（指定 ISP）。
- 但是，如果执行软件中断序号 32~63 的 INT 指令，U 标志就不变。
4. 将 CPU 内部的临时寄存器（注 1）压栈。
  5. 将 PC 压栈。
  6. 给 IPL 设定已接受中断的中断优先级。
  7. 将设定在中断向量的中断程序的起始地址取到 PC。

在中断响应顺序结束后，从中断程序的起始地址开始执行指令。

注 1. 用户不能使用。

注 2. 有关定时器 RC 中断、同步串行通信单元中断、I<sup>2</sup>C 总线接口中断的 IR 位操作，请参照“11.7 定时器 RC 中断、同步串行通信单元中断、I<sup>2</sup>C 总线接口、闪存中断（有多个中断请求源的中断）”。

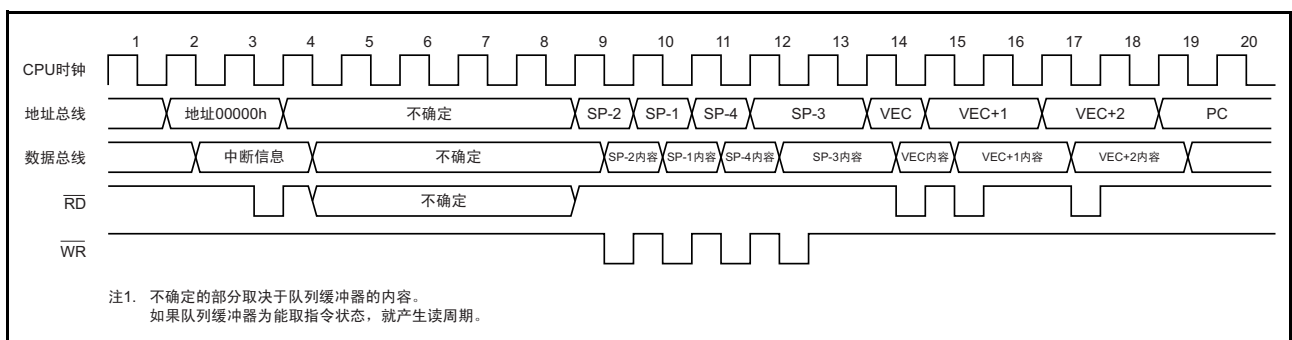


图 11.3 中断响应顺序的执行时间

### 11.3.5 中断响应时间

中断响应时间如图 11.4 所示。中断响应时间是从发生中断请求开始到执行中断程序内的第一条指令为止的时间，由发生中断请求开始到正在执行的指令结束为止的时间（图 11.4 的 (a)）和执行中断响应顺序的时间（20 个周期 (b)）构成。

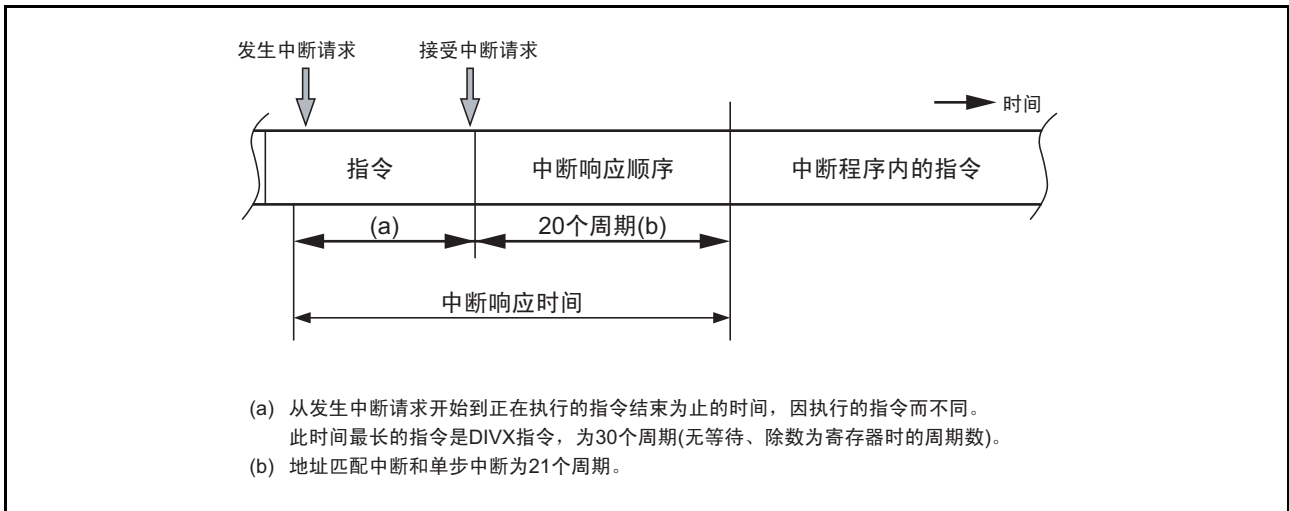


图 11.4 中断响应时间

### 11.3.6 接受中断请求时的 IPL 变化

如果接受可屏蔽中断的中断请求，就给 IPL 设定已接受中断的中断优先级。

如果接受软件中断或者特殊中断请求，就给 IPL 设定表 11.6 所示的值。

接受软件中断和特殊中断时的 IPL 值如表 11.6 所示。

表 11.6 接受软件中断和特殊中断时的 IPL 值

没有中断优先级的中断源	IPL 的设定值
看门狗定时器、振荡停止检测、电压监视 1（注 1）、地址断开	7
软件、地址匹配、单步	不变

注 1. 电压监视 1 中断是 CMPA 寄存器的 IRQ1SEL 位为“0”（非屏蔽中断）的情况。

### 11.3.7 寄存器压栈

在中断响应顺序中，将 FLG 寄存器和 PC 压栈。

先将 PC 的高 4 位、FLG 寄存器的高 4 位（IPL）和低 8 位共 16 位压栈，然后将 PC 的低 16 位压栈。

接受中断请求前后的堆栈状态如图 11.5 所示。

必须在中断程序的开始位置通过程序将其他需要的寄存器压栈。如果使用 PUSHM 指令，就能用 1 条指令将正在使用的寄存器组的多个寄存器压栈（注 1）。

注 1. 能从 R0、R1、R2、R3、A0、A1、SB、FB 寄存器中进行选择。

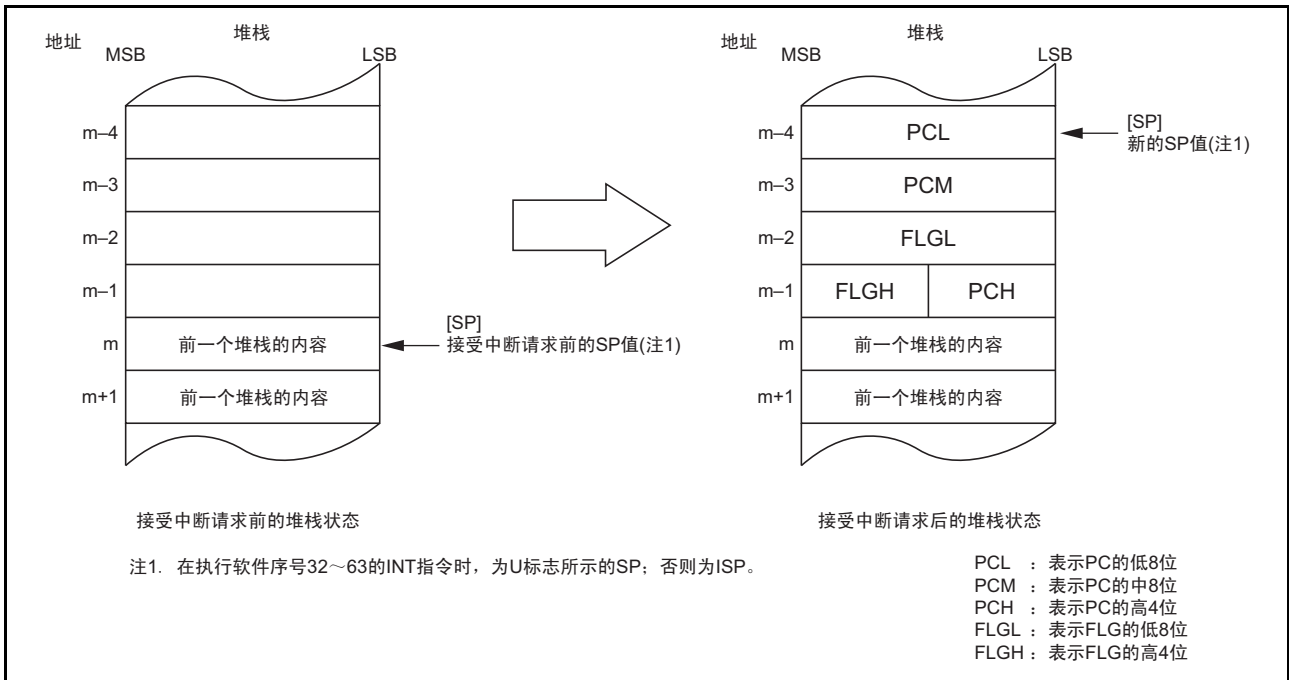


图 11.5 接受中断请求前后的堆栈状态

在中断响应顺序中，按 8 位分 4 次进行寄存器的压栈操作。

寄存器的压栈操作如图 11.6 所示。

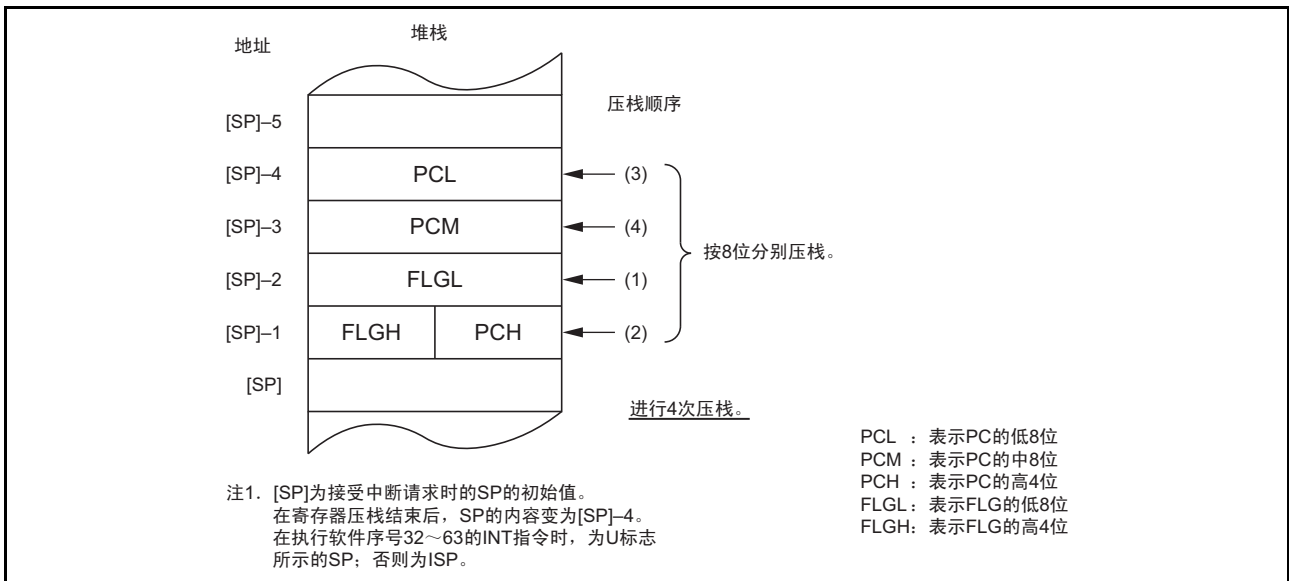


图 11.6 寄存器的压栈操作

### 11.3.8 从中断程序的返回

如果在中断程序的最后执行 REIT 指令，就先恢复被压栈的中断响应顺序前的 FLG 寄存器和 PC，然后返回到接受中断请求前正在执行的程序。

必须在执行 REIT 指令前使用 POPM 指令等，恢复在中断程序内通过程序压栈的寄存器。

### 11.3.9 中断优先级

如果在执行 1 条指令过程中发生 2 个或者 2 个以上的中断请求，就接受优先级高的中断。

能通过 ILVL2 ~ ILVL0 位任意选择可屏蔽中断（外围功能中断）的优先级。如果中断优先级为相同的设定值，就接受硬件设定的优先级高的中断。

通过硬件设定看门狗定时器中断等特殊中断的优先级。

硬件中断的中断优先级如图 11.7 所示。

软件中断不受中断优先级的影响。如果执行指令，就执行中断程序。

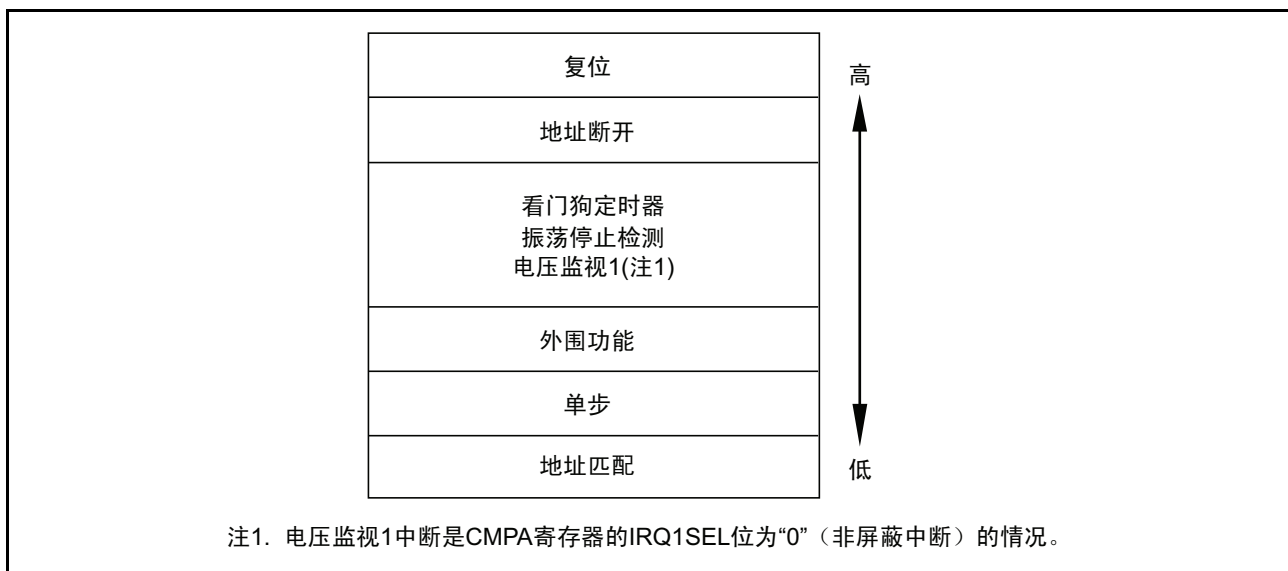


图 11.7 硬件中断的中断优先级

### 11.3.10 中断优先级的判断电路

中断优先级的判断电路用于选择优先级最高的中断。  
 中断优先级的判断电路如图 11.8 所示。

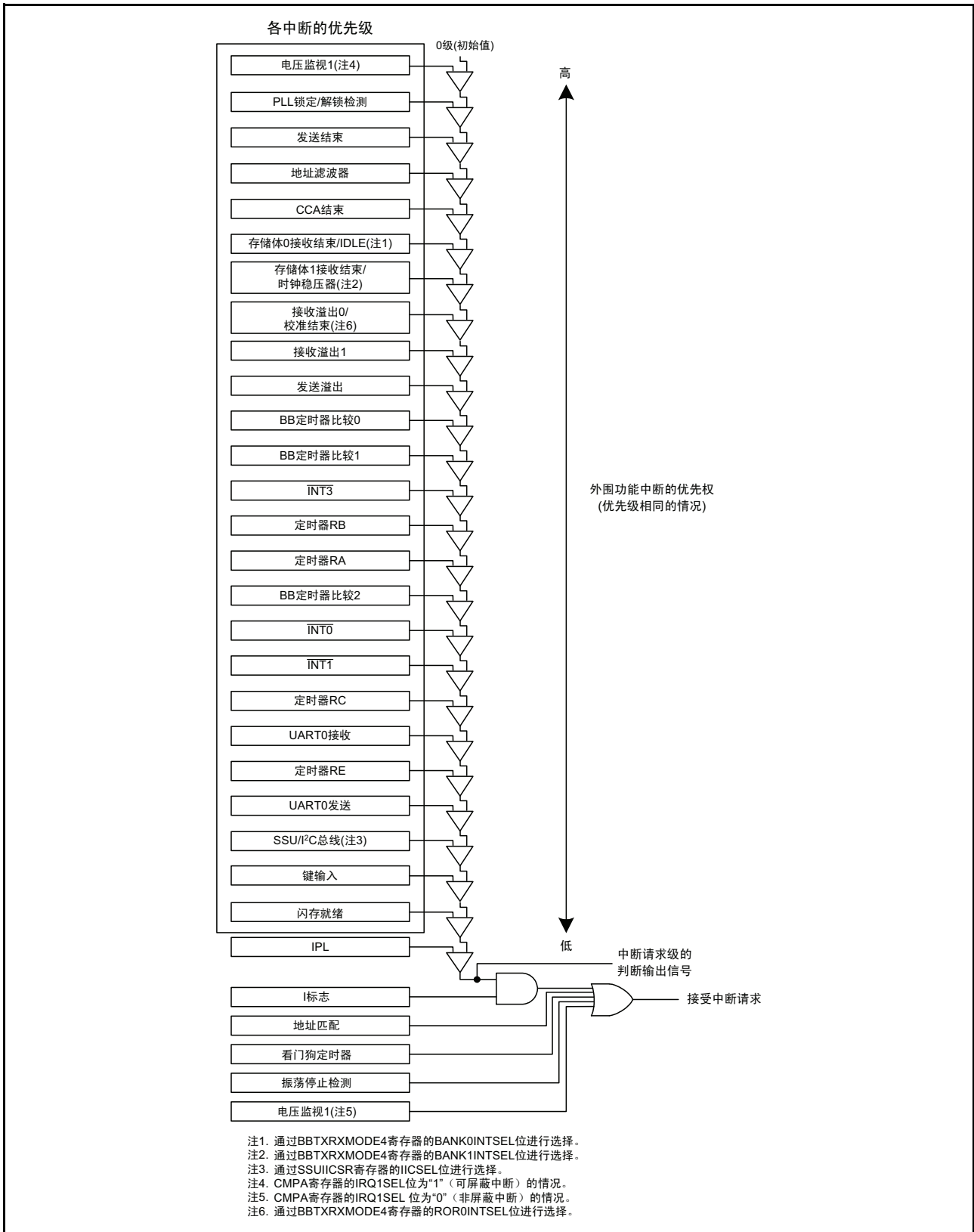


图 11.8 中断优先级的判断电路



## 11.4 $\overline{\text{INT}}$ 中断

### 11.4.1 $\overline{\text{INT}}_i$ 中断 (i=0、1、3)

$\overline{\text{INT}}_i$  中断是  $\overline{\text{INT}}_i$  输入产生的中断。在使用  $\overline{\text{INT}}_i$  中断时，必须将 INTEN 寄存器的 INTiEN 位置“1”（允许）。能通过 INTEN 寄存器的 INTiPL 位和 INTiIC 寄存器的 POL 位选择极性。 $\overline{\text{INT}}_1$ 、 $\overline{\text{INT}}_3$  的输入能选择输入引脚，也能通过有 3 种采样时钟的数字滤波器进行输入。

定时器 RC 的脉冲输出强制截止输入引脚以及定时器 RB 的外部触发输入引脚与  $\overline{\text{INT}}_0$  引脚兼用。

$\overline{\text{INT}}$  中断的引脚结构如表 11.7 所示。

表 11.7  $\overline{\text{INT}}$  中断的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
$\overline{\text{INT}}_0$	P4_5	输入	$\overline{\text{INT}}_0$ 中断输入、定时器 RB 的外部触发输入、定时器 RC 的脉冲输出强制截止输入
$\overline{\text{INT}}_1$	P1_5 或者 P1_7	输入	$\overline{\text{INT}}_1$ 中断输入
$\overline{\text{INT}}_3$	P3_3	输入	$\overline{\text{INT}}_3$ 中断输入

### 11.4.2 INT 中断输入的引脚选择寄存器 (INTSR)

地址	地址 018Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INT1SEL2	INT1SEL1	INT1SEL0	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	INT1SEL0	$\overline{\text{INT}}_1$ 引脚选择位	b3 b2 b1 0 0 0: 分配到 P1_7 0 0 1: 分配到 P1_5 上述以外: 不能设定	R/W
b2	INT1SEL1			R/W
b3	INT1SEL2			R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

INTSR 寄存器是选择将  $\overline{\text{INT}}_1$  的输入分配到哪个引脚的寄存器。在使用  $\overline{\text{INT}}_1$  时，必须设定 INTSR 寄存器。

在设定  $\overline{\text{INT}}_1$  的相关寄存器前，必须设定 INTSR 寄存器，但是不能在  $\overline{\text{INT}}_1$  运行中更改 INTSR 寄存器的设定值。

## 11.4.3 外部输入允许寄存器 0 (INTEN)

地址	地址 01FAh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT3PL	INT3EN	—	—	INT1PL	INT1EN	INT0PL	INT0EN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0EN	$\overline{\text{INT0}}$ 输入允许位	0: 禁止 1: 允许	R/W
b1	INT0PL	$\overline{\text{INT0}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W
b2	INT1EN	$\overline{\text{INT1}}$ 输入允许位	0: 禁止 1: 允许	R/W
b3	INT1PL	$\overline{\text{INT1}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W
b4	—	保留位	必须置“0”。	R/W
b5	—			
b6	INT3EN	$\overline{\text{INT3}}$ 输入允许位	0: 禁止 1: 允许	R/W
b7	INT3PL	$\overline{\text{INT3}}$ 输入极性选择位 (注 1、注 2)	0: 单边沿 1: 双边沿	R/W

注 1. 要将 INTiPL 位 (i=0、1、3) 置“1” (双边沿) 时, 必须将 INTiIC 寄存器的 POL 位置“0” (选择下降沿)。

注 2. 如果更改 INTEN 寄存器, INTiIC 寄存器的 IR 位就可能变为“1” (有中断请求), 请参照“11.9.4 中断源的变更”。

## 11.4.4 INT 输入滤波器的选择寄存器 0 (INTF)

地址	地址 01FCh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT3F1	INT3F0	—	—	INT1F1	INT1F0	INT0F1	INT0F0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0F0	$\overline{\text{INT0}}$ 输入滤波器选择位	b1 b0 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b1	INT0F1			R/W
b2	INT1F0	$\overline{\text{INT1}}$ 输入滤波器选择位	b3 b2 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b3	INT1F1			R/W
b4	—	保留位	必须置“0”。	R/W
b5	—			R/W
b6	INT3F0	$\overline{\text{INT3}}$ 输入滤波器选择位	b7 b6 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b7	INT3F1			R/W

### 11.4.5 INTi 输入滤波器 (i=0、1、3)

INTi 输入有数字滤波器，能通过 INTF 寄存器的 INTiF0 ~ INTiF1 位选择采样时钟。以每个采样时钟对 INTi 的电平进行采样，在电平 3 次相同时，INTiIC 寄存器的 IR 位变为“1”（有中断请求）。

INTi 输入滤波器的结构和运行例子分别如图 11.9 和图 11.10 所示。

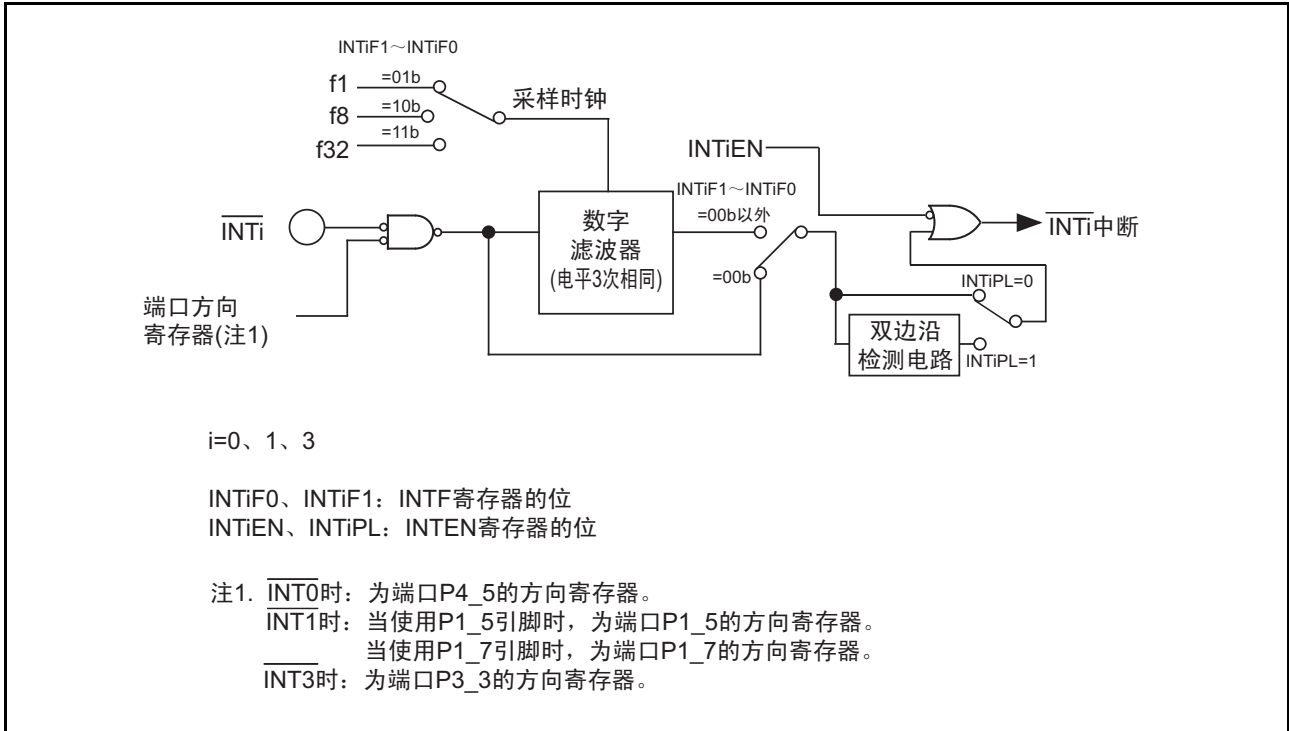


图 11.9 INTi 输入滤波器的结构

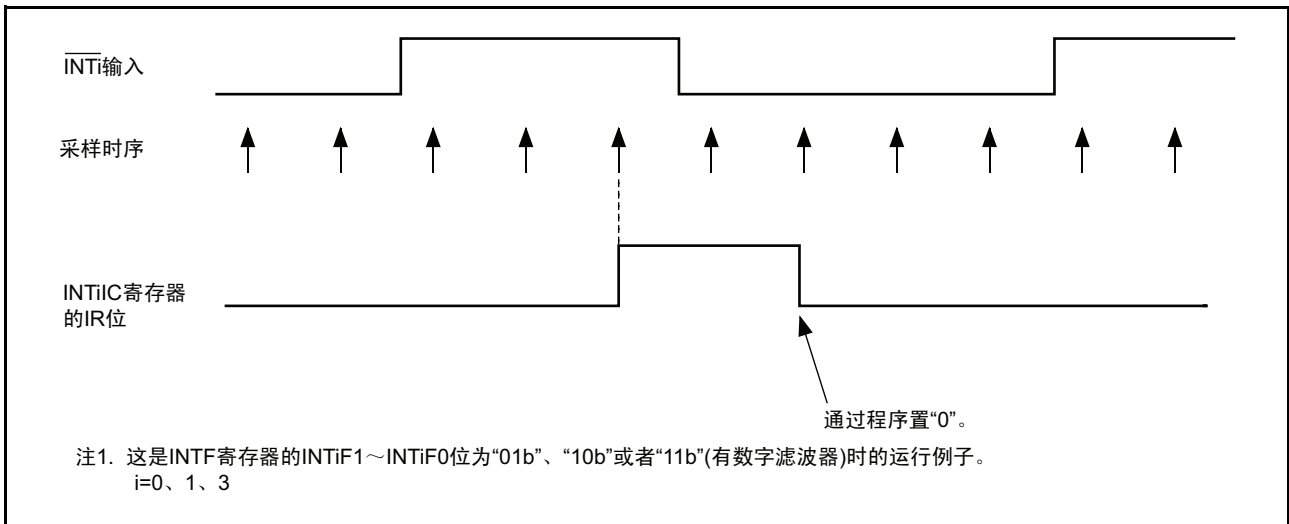


图 11.10 INTi 输入滤波器的运行例子

### 11.5 键输入中断

在  $\overline{KI0} \sim \overline{KI7}$  引脚中的任何一个输入边沿都会发生键输入中断请求。键输入中断也能用作解除等待模式和停止模式的键唤醒功能。

能通过 **KIEN** 寄存器的  $KIiEN$  位 ( $i=0 \sim 3$ ) 以及 **KIEN1** 寄存器的  $KIiEN$  位 ( $i=4 \sim 7$ ) 选择是否将引脚用作  $\overline{KIi}$  输入引脚。

另外，还能通过 **KIEN** 寄存器的  $KIiPL$  位 ( $i=0 \sim 3$ ) 以及 **KIEN1** 寄存器的  $KIiPL$  位 ( $i=4 \sim 7$ ) 选择输入极性。

如果给  $KIiPL$  位为“0”（下降沿）的  $\overline{KIi}$  引脚输入“L”电平，就无法检测到其他  $\overline{KI0} \sim \overline{KI7}$  引脚的输入中断。同样，如果给  $KIiPL$  位为“1”（上升沿）的  $\overline{KIi}$  引脚输入“H”电平，就无法检测到其他  $\overline{KI0} \sim \overline{KI7}$  引脚的输入中断。

键输入中断的框图和引脚结构分别如图 11.11 和表 11.8 所示。

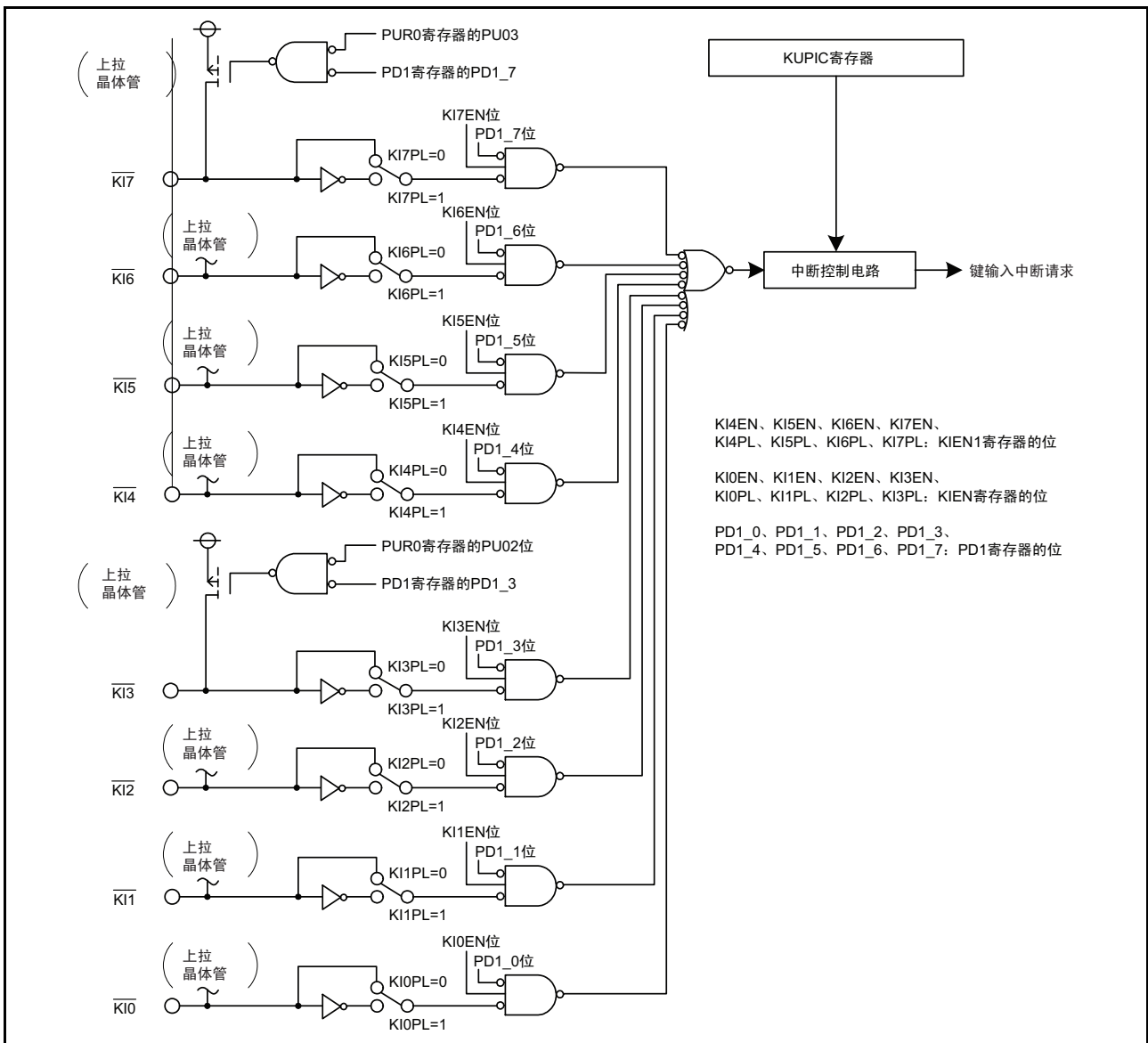


图 11.11 键输入中断的框图

表 11.8 键输入中断的引脚结构

引脚名	输入 / 输出	功能
$\overline{\text{KI0}}$	输入	$\overline{\text{KI0}}$ 中断输入
$\overline{\text{KI1}}$	输入	$\overline{\text{KI1}}$ 中断输入
$\overline{\text{KI2}}$	输入	$\overline{\text{KI2}}$ 中断输入
$\overline{\text{KI3}}$	输入	$\overline{\text{KI3}}$ 中断输入
$\overline{\text{KI4}}$	输入	$\overline{\text{KI4}}$ 中断输入
$\overline{\text{KI5}}$	输入	$\overline{\text{KI5}}$ 中断输入
$\overline{\text{KI6}}$	输入	$\overline{\text{KI6}}$ 中断输入
$\overline{\text{KI7}}$	输入	$\overline{\text{KI7}}$ 中断输入

## 11.5.1 键输入允许寄存器 0 (KIEN)

地址	地址 01FEh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	KI3PL	KI3EN	KI2PL	KI2EN	KI1PL	KI1EN	KI0PL	KI0EN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	KI0EN	KI0 输入允许位	0: 禁止 1: 允许	R/W
b1	KI0PL	KI0 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b2	KI1EN	KI1 输入允许位	0: 禁止 1: 允许	R/W
b3	KI1PL	KI1 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b4	KI2EN	KI2 输入允许位	0: 禁止 1: 允许	R/W
b5	KI2PL	KI2 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b6	KI3EN	KI3 输入允许位	0: 禁止 1: 允许	R/W
b7	KI3PL	KI3 输入极性选择位	0: 下降沿 1: 上升沿	R/W

如果更改 KIEN 寄存器，KUPIC 寄存器的 IR 位就可能变为“1”（有中断请求），请参照“11.9.4 中断源的变更”。

## 11.5.2 键输入允许寄存器 1 (KIEN1)

地址	地址 01FFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	KI7PL	KI7EN	KI6PL	KI6EN	KI5PL	KI5EN	KI4PL	KI4EN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	KI4EN	KI4 输入允许位	0: 禁止 1: 允许	R/W
b1	KI4PL	KI4 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b2	KI5EN	KI5 输入允许位	0: 禁止 1: 允许	R/W
b3	KI5PL	KI5 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b4	KI6EN	KI6 输入允许位	0: 禁止 1: 允许	R/W
b5	KI6PL	KI6 输入极性选择位	0: 下降沿 1: 上升沿	R/W
b6	KI7EN	KI7 输入允许位	0: 禁止 1: 允许	R/W
b7	KI7PL	KI7 输入极性选择位	0: 下降沿 1: 上升沿	R/W

如果更改 KIEN1 寄存器，KUPIC 寄存器的 IR 位就可能变为“1”（有中断请求），请参照“11.9.4 中断源的变更”。



## 11.6 地址匹配中断

在即将执行 RMADi (i=0 ~ 1) 寄存器所指地址的指令前发生地址匹配中断请求。地址匹配中断用于调试器的断点功能。在使用 on-chip 调试器时，不能通过用户系统设定地址匹配中断 (AIER0、AIER1、RMAD0、RMAD1 寄存器和固定向量表)。

必须给 RMADi (i=0 ~ 1) 设定指令的起始地址。能通过 AIERi 寄存器的 AIERi0 位选择是允许还是禁止中断。地址匹配中断不受 I 标志和 IPL 的影响。

接受地址匹配中断请求时被压栈的 PC 值 (参照“11.3.7 寄存器压栈”) 因 RMADi 寄存器所指地址的指令而不同 (正确的返回目标地址没有被压栈)。因此，从地址匹配中断返回时，必须使用以下的任何一种方法：

- 改写堆栈内容，通过 REIT 指令返回。
- 使用 POP 等指令将堆栈恢复到中断请求接受前的状态，然后通过跳转指令返回。

接受地址匹配中断请求时被压栈的 PC 值如表 11.9 所示，地址匹配中断源和相关寄存器的对应如表 11.10 所示。

表 11.9 接受地址匹配中断请求时被压栈的 PC 值

RMADi 寄存器 (i=0 ~ 1) 所指地址的指令	被压栈的 PC 值 (注 1)
<ul style="list-style-type: none"> <li>• 操作码为 2 字节的指令 (注 2)</li> <li>• 操作码为 1 字节的指令 (注 2)</li> </ul>	RMADi 寄存器指向的地址 +2
ADD.B:S #IMM8,dest SUB.B:S #IMM8,dest AND.B:S #IMM8,dest	
OR.B:S #IMM8,dest MOV.B:S #IMM8,dest STZ #IMM8,dest	
STNZ #IMM8,dest STZX #IMM81,#IMM82,dest	
CMP.B:S #IMM8,dest PUSHM src POPM dest	
JMPS #IMM8 JSRS #IMM8	
MOV.B:S #IMM,dest (但是, dest=A0 或者 A1)	
上述以外	RMADi 寄存器指向的地址 +1

注 1. 被压栈的 PC 值请参照“11.3.7 寄存器压栈”。

注 2. 操作码：请参照《R8C/Tiny 系列软件手册 (RCJ09B0006)》。在手册的“第 4 章 指令码/周期数”的各部分的下面有指令码图，图中粗框部分为操作码。

表 11.10 地址匹配中断源和相关寄存器的对应

地址匹配中断源	地址匹配中断允许位	地址匹配中断寄存器
地址匹配中断 0	AIER00	RMAD0
地址匹配中断 1	AIER10	RMAD1

## 11.6.1 地址匹配中断允许寄存器 i (AIERi) (i=0 ~ 1)

地址	地址 01C3h (AIER0)、地址 01C7h (AIER1)								
位	b7	b6	b5	b4	b3	b2	b1	b0	
符号	—	—	—	—	—	—	—	AIER00	AIER0 寄存器
复位后的值	0	0	0	0	0	0	0	0	
符号	—	—	—	—	—	—	—	AIER10	AIER1 寄存器
复位后的值	0	0	0	0	0	0	0	0	

位	符号	位名	功能	R/W
b0	AIERi0	地址匹配中断 i 允许位	0: 禁止 1: 允许	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

## 11.6.2 地址匹配中断寄存器 i (RMADi) (i=0 ~ 1)

地址	地址 01C2h ~ 01C0h (RMAD0)、地址 01C6h ~ 01C4h (RMAD1)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b23	b22	b21	b20	b19	b18	b17	b16
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	X	X	X	X

位	符号	功能	可设定的值	R/W
b19 ~ b0	—	地址匹配中断的地址设定寄存器	00000h ~ FFFFFh	R/W
b20	—	什么也不指定。读写值都为“0”。		—
b21	—			
b22	—			
b23	—			

## 11.7 定时器 RC 中断、同步串行通信单元中断、I<sup>2</sup>C 总线接口、闪存中断（有多个中断请求源的中断）

定时器 RC 中断、同步串行通信单元、I<sup>2</sup>C 总线接口、闪存的中断分别有多个中断请求源，这些中断请求源的逻辑“或”为中断请求，并且反映在中断控制寄存器的 IR 位。因此，这些外围功能有各自独立的中断请求源状态寄存器（以下称为状态寄存器）和中断请求源允许寄存器（以下称为允许寄存器），用于控制中断请求的发生（中断控制寄存器的 IR 位的变化）。

传感器控制单元有单个中断请求源，这些中断请求源的逻辑“或”为中断请求，并且反映在中断控制寄存器的 IR 位。因此，这些传感器控制单元有中断请求源状态寄存器（以下称为状态寄存器）和中断请求源允许寄存器（以下称为允许寄存器），用于控制中断请求的发生（中断控制寄存器的 IR 位的变化）。

定时器 RC、同步串行通信单元、I<sup>2</sup>C 总线接口、闪存的中断相关寄存器如表 11.11 所示。

表 11.11 定时器 RC、同步串行通信单元中断、I<sup>2</sup>C 总线接口、闪存的中断相关寄存器

外围功能名	中断请求源的状态寄存器	中断请求源的允许寄存器	中断控制寄存器
定时器 RC	TRCSR	TRCIER	TRCIC
同步串行通信单元	SSSR	SSER	SSUIC
I <sup>2</sup> C 总线接口	ICSR	ICIER	IICIC
闪存	RDYSTI	RDYSTIE	FMRDYIC
	BSYAEI	BSYAEIE	
		CMDERIE	

定时器 RC 中断、同步串行通信单元、I<sup>2</sup>C 总线接口、闪存的中断和其他可屏蔽中断相同，通过 I 标志、IR 位、ILVL0 ~ ILVL2 位和 IPL 的关系进行中断控制。但是，由于是多个中断请求源产生 1 个中断请求，所以和其他可屏蔽中断有以下的不同：

- 当状态寄存器的位为“1”并且其对应的允许寄存器的位为“1”（允许中断）时，中断控制寄存器的 IR 位就变为“1”（有中断请求）。
- 如果状态寄存器的位或者其对应的允许寄存器的位为“0”，或者这两个位都为“0”，IR 位就变为“0”（无中断请求）。  
即，一旦 IR 位为“1”，即使不接受中断也不保持中断请求。  
即使给 IR 位写“0”，其值也不变为“0”。
- 即使接受中断，状态寄存器的各位也不自动变为“0”。  
因此，在接受中断后，IR 位也不自动变为“0”。  
必须在中断程序内将状态寄存器的各位置“0”。有关将状态寄存器的各位置“0”的方法，请参照状态寄存器的图。
- 在允许寄存器的多个位为“1”时，如果在 IR 位变为“1”后发生其他请求源，IR 位就保持“1”。
- 当允许寄存器的多个位为“1”时，必须通过状态寄存器判断是哪个请求源产生的中断。

有关状态寄存器和允许寄存器，请参照各外围功能的章节（“19. 定时器 RC”、“23. 同步串行通信单元（SSU）”、“24. I<sup>2</sup>C 总线接口”、“26. 闪存”）。

有关中断控制寄存器，请参照“11.3 中断控制”。

### 11.8 中断源判断方法

振荡停止检测中断、看门狗定时器中断、电压监视 1 中断的中断源判断如表 11.12 所示，振荡停止检测中断、看门狗定时器中断、电压监视 1 中断的中断源判断方法的例子如图 11.12 所示。

表 11.12 振荡停止检测中断、看门狗定时器中断、电压监视 1 中断的中断源判断

发生的中断源	表示中断源的位
振荡停止检测 (在 (a) 或者 (b) 时)	(a)OCD 寄存器的 OCD3=1
	(b)OCD 寄存器的 OCD1 ~ OCD0=11b 并且 OCD2=1
看门狗定时器	VW2C 寄存器的 VW2C3=1
电压监视 1	VW1C 寄存器的 VW1C2=1

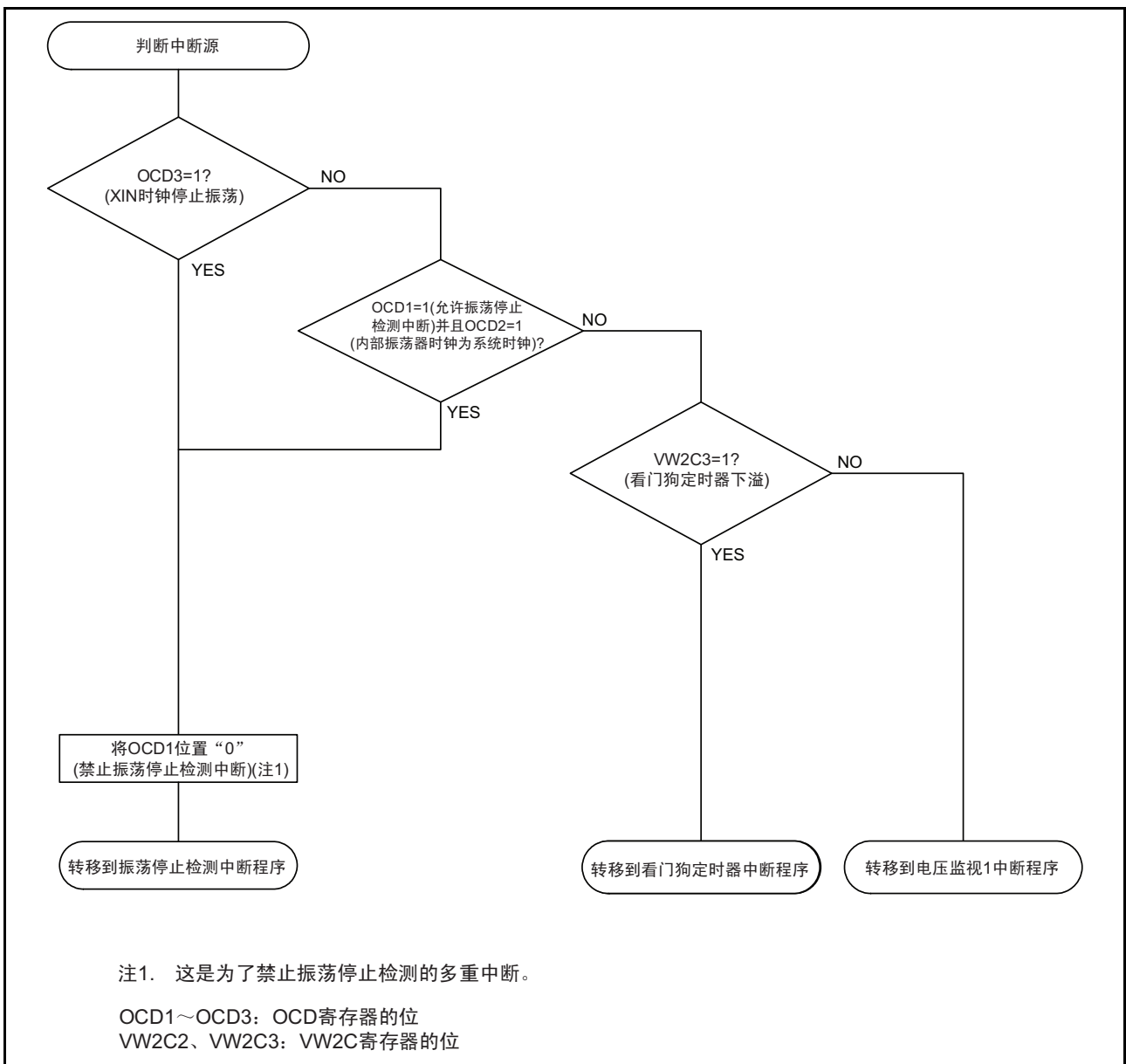


图 11.12 振荡停止检测中断、看门狗定时器中断、电压监视 1 中断的中断源判断方法的例子

## 11.9 使用中断时的注意事项

### 11.9.1 读地址 00000h

不能通过程序读地址 00000h。如果接受可屏蔽中断的中断请求，CPU 就在中断响应顺序中从地址 00000h 读中断信息（中断序号和中断请求优先级）。此时，接受中断的 IR 位为“0”。

如果通过程序读地址 00000h，允许的中断中优先级最高的中断的 IR 位就变为“0”。因此，中断有可能被取消或者发生意外的中断。

### 11.9.2 SP 的设定

必须在接受中断前给 SP 设定值，SP 在复位后为“0000h”。因此，如果在给 SP 设定值前接受中断，就会导致程序失控。

### 11.9.3 外部中断和键输入中断

输入到  $\overline{\text{INT0}}$ 、 $\overline{\text{INT1}}$ 、 $\overline{\text{INT3}}$  引脚和  $\overline{\text{KI0}} \sim \overline{\text{KI7}}$  引脚的信号与 CPU 运行时钟无关，需要保持电特性的外部中断  $\overline{\text{INTi}}$  输入（ $i=0、1、3$ ）所示的“L”电平宽度或者“H”电平宽度（详细内容请参照“表 28.17（ $V_{CC}=3V$ ）、表 28.21（ $V_{CC}=2.2V$ ）的外部中断  $\overline{\text{INTi}}$  输入（ $i=0、1、3$ ）、键输入中断  $\overline{\text{Kli}}$ （ $i=0 \sim 7$ ）”）。

### 11.9.4 中断源的变更

如果更改中断源，中断控制寄存器的 IR 位就可能变为“1”（有中断请求）。在使用中断时，必须在更改中断源后将 IR 位置“0”（无中断请求）。

中断源的变更是指更改各软件中断序号分配的中断源、极性和时序的全部要素。因此，如果外围功能的模式变更等与中断源、极性和时序有关，就必须在更改这些内容后将 IR 位置“0”（无中断请求）。外围功能的中断请参照各外围功能。

中断源的变更步骤例子如图 11.13 所示。

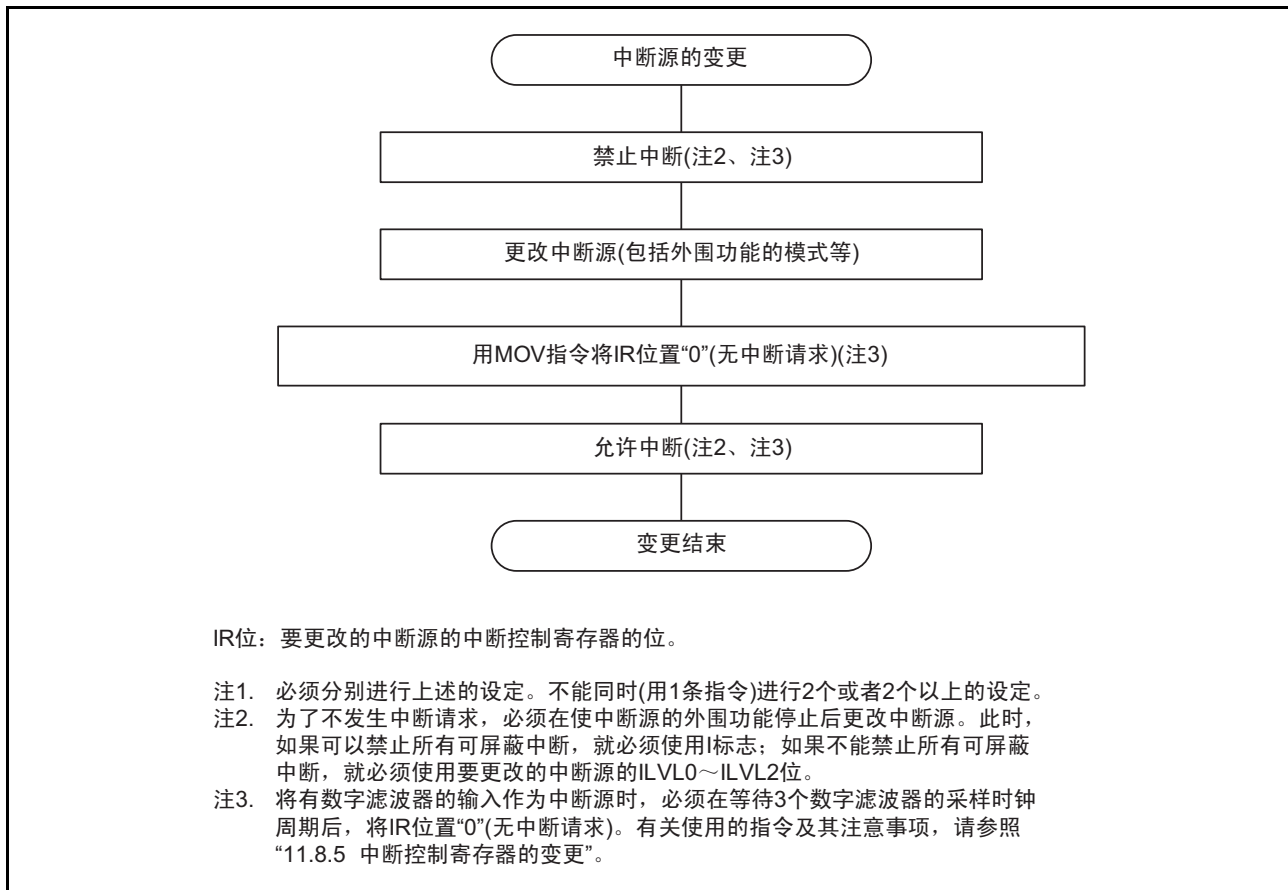


图 11.13 中断源的变更步骤例子

### 11.9.5 中断控制寄存器的变更

1. 必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器。如果有可能发生中断请求，就必须在禁止中断后更改中断控制寄存器。

2. 在禁止中断后更改中断控制寄存器时，必须注意所使用的指令。

#### 非IR位的变更

如果在执行指令过程中发生与该寄存器对应的中断请求，就可能因IR位不变为“1”（有中断请求）而忽视中断。如果引起问题，就必须使用以下的指令更改寄存器：

对象指令：AND、OR、BCLR、BSET

#### IR位的变更

在将IR位置“0”（无中断请求）时，根据所使用的指令，IR位有可能不变为“0”。必须使用MOV指令将IR位置“0”。

3. 在使用I标志禁止中断时，必须按照以下的参考程序例子来设定I标志（参考程序例子的中断控制寄存器的变更请参照上述的2.）。

例1～例3是防止因受内部总线和指令队列缓冲器的影响而使I标志在更改中断控制寄存器前变为“1”（允许中断）的方法。

例1：使用NOP指令等待中断控制寄存器被更改的例子

INT\_SWITCH1:

```

FCLR          I          ; 禁止中断
AND.B        #00H, 0056H ; 将 TRAIC 寄存器置 “00h”。
NOP          ;
NOP          ;
FSET         I          ; 允许中断

```

例2：通过虚读让FSET指令等待的例子

INT\_SWITCH2:

```

FCLR          I          ; 禁止中断
AND.B        #00H, 0056H ; 将 TRAIC 寄存器置 “00h”。
MOV.W       MEM, R0     ; 虚读
FSET         I          ; 允许中断

```

例3：使用POPC指令更改I标志的例子

INT\_SWITCH3:

```

PUSHC        FLG
FCLR          I          ; 禁止中断
AND.B        #00H, 0056H ; 将 TRAIC 寄存器置 “00h”。
POPC        FLG          ; 允许中断

```

## 12. ID 码区域

ID 码区域用于标准串行输入 / 输出模式中的闪存改写禁止功能。闪存改写禁止功能禁止读、改写和擦除闪存。

### 12.1 概要

ID 码区域是固定向量表的各向量最高位地址中的地址 0FFDFh、0FFE3h、0FFEBh、0FFEfH、0FFF3h、0FFF7h、0FFFBh，如图 12.1 所示。

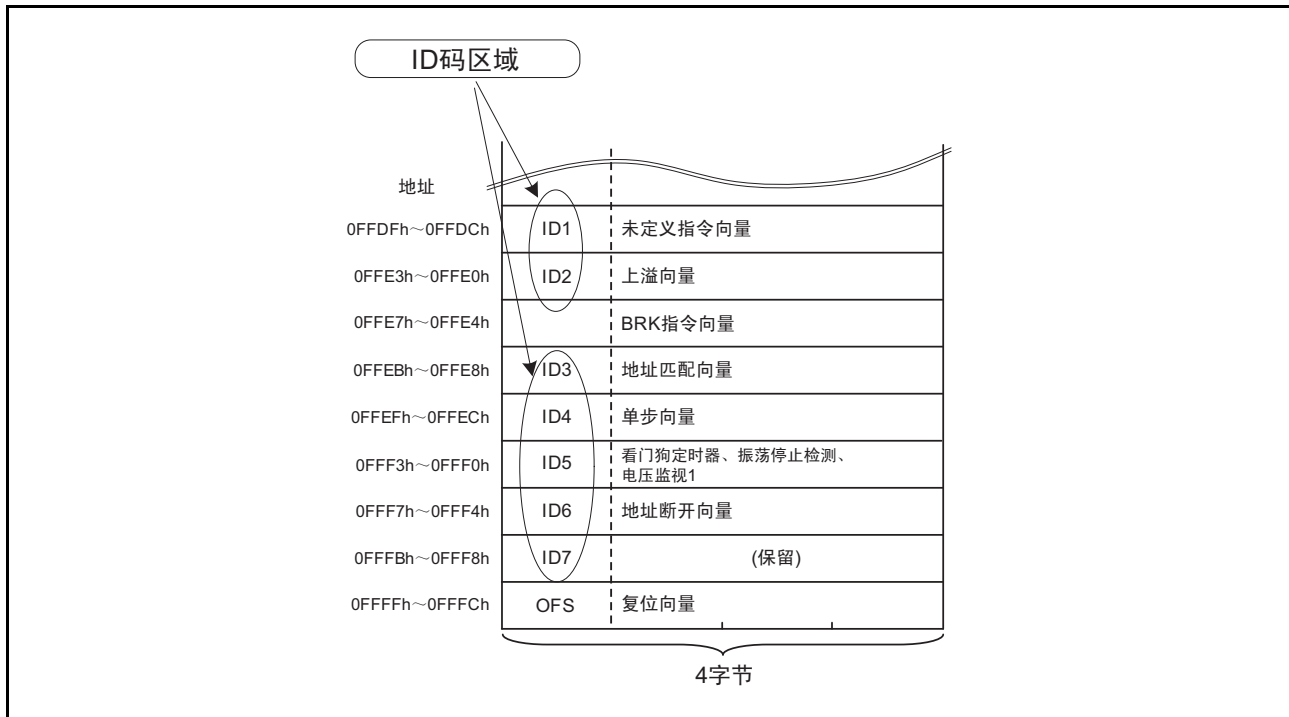


图 12.1 ID 码区域



## 12.2 功能

ID 码区域用于标准串行输入 / 输出模式。在标准串行输入 / 输出模式中，当复位向量的 3 字节（地址 0FFFCh ~ 0FFFEh）不为“FFFFFFh”时，就判断 ID 码区域保存的 ID 码和串行编程器或者 on-chip 调试仿真器送来的 ID 码是否相同。如果相同，就接受被送来的命令，否则就不接受。因此，在准备使用串行编程器或者 on-chip 调试仿真器时，必须预先将决定的 ID 码写到 ID 码区域。

当复位向量的 3 字节（地址 0FFFCh ~ 0FFFEh）为“FFFFFFh”时，就不判断 ID 码而接受全部的命令。

ID 码区域在闪存内，并且 ID 码区域不是 SFR。必须在编程时设定适当的值作为 ROM 数据。

ASCII 码“ALeRASE”的 ID 码是强制擦除功能中使用的保留字；“Protect”的 ID 码是标准串行输入 / 输出模式的禁止功能中使用的保留字。ID 码的保留字如表 12.1 所示。当 ID 码的保存地址和数据与表 12.1 完全相同时，为保留字。在不使用强制擦除功能和标准串行输入 / 输出模式的禁止功能时，必须使用其他的 ID 码。

表 12.1 ID 码的保留字

ID 码的保存地址		ID 码的保留字（ASCII 码）（注 1）	
		ALeRASE	Protect
0FFDFh	ID1	41h(A)	50h(P)
0FFE3h	ID2	4Ch(L)	72h(r)
0FFEBh	ID3	65h(e)	6Fh(o)
0FFEFh	ID4	52h(R)	74h(t)
0FFF3h	ID5	41h(A)	65h(e)
0FFF7h	ID6	53h(S)	63h(c)
0FFFBh	ID7	45h(E)	74h(t)

注 1. 当 ID 码的保存地址和数据与表 12.1 完全相同时，为保留字。

### 12.3 强制擦除功能

强制擦除功能用于标准串行输入 / 输出模式。当串行编程器或者 on-chip 调试仿真器送来的 ID 码为 ASCII 码 “ALeRASE” 时，就将用户 ROM 区全部擦除。如果 ID 码保存地址的内容不为 ASCII 码 “ALeRASE”（“表 12.1 ID 码的保留字” 以外）、OFS 寄存器的 ROMCR 位为 “1” 并且 ROMCP1 位为 “0”（ROM 码保护有效），就不强制擦除而通过 ID 码的检查功能判断 ID 码。强制擦除功能的条件和操作如表 12.2 所示。

预先将 ID 码保存地址的内容设定为 ASCII 码 “ALeRASE”，如果串行编程器或者 on-chip 调试仿真器送来的 ID 码为 “ALeRASE”，就擦除用户 ROM 区；如果不是 “ALeRASE”，因 ID 不同而不接受命令，所以就无法操作用户 ROM 区。

表 12.2 强制擦除功能的条件和操作

条件			操作
串行编程器或者 on-chip 调试仿真器送来的 ID 码	ID 码保存地址中的 ID 码	OFS 寄存器的 ROMCP1 位和 ROMCR 位	
ALeRASE	ALeRASE	—	将用户 ROM 区全部擦除。 (强制擦除功能)
	不是 ALeRASE (注 1)	不是 “01b” (解除 ROM 码保护)	
不是 ALeRASE	ALeRASE	—	判断 ID 码。 (ID 码检查功能, ID 码不同)
	不是 ALeRASE (注 1)	—	判断 ID 码。 (ID 码检查功能)

注 1. 有关 ID 码为 “Protect” 的情况，请参照 “12.4 标准串行输入 / 输出模式的禁止功能”。

## 12.4 标准串行输入 / 输出模式的禁止功能

标准串行输入 / 输出模式的禁止功能用于标准串行输入 / 输出模式。当 ID 码保存地址的 ID 码为 ASCII 码“Protect”（参照“表 12.1 ID 码的保留字”）时，就不和串行编程器或者 on-chip 调试仿真器进行通信。因此，能通过串行编程器或者 on-chip 调试仿真器禁止闪存的读写和擦除。

当 ID 码为“Protect”、OFS 寄存器的 ROMCR 位为“1”并且 ROMCP1 位为“0”（ROM 码保护有效）时，不能通过串行编程器或者 on-chip 调试仿真器解除 ROM 码保护。因此，不能通过串行编程器、on-chip 调试仿真器或者并行编程器进行闪存的读写和擦除。

## 12.5 使用 ID 码区域时的注意事项

### 12.5.1 ID 码区域的设定例子

ID 码区域在闪存内，并且 ID 码区域不是 SFR。必须在编程时设定适当的值作为 ROM 数据。设定的例子如下所示：

- 将整个 ID 码区域设定为“55h”的情况

```
.org 00FFDCH
.lword dummy | (55000000h) ; UND
.lword dummy | (55000000h) ; INTO
.lword dummy ; BREAK
.lword dummy | (55000000h) ; ADDRESS MATCH
.lword dummy | (55000000h) ; SET SINGLE STEP
.lword dummy | (55000000h) ; WDT
.lword dummy | (55000000h) ; ADDRESS BREAK
.lword dummy | (55000000h) ; RESERVE
```

（编程格式因编译程序而不同，请通过编译程序的使用手册进行确认。）

## 13. 选项功能选择区

### 13.1 概要

选项功能选择区是选择复位后的单片机状态以及选择并行输入 / 输出模式的改写禁止功能的区域，为固定向量表的复位向量最高位、地址 0FFDBh 和地址 0FFDBh。选项功能选择区如图 13.1 所示。

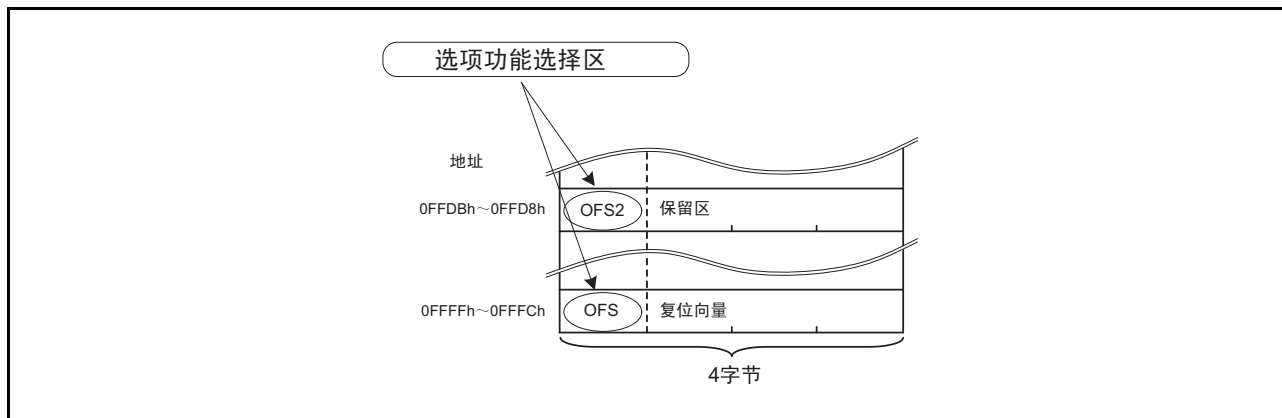


图 13.1 选项功能选择区

## 13.2 寄存器说明

OFS 寄存器和 OFS2 寄存器是选择复位后的单片机状态以及选择并行输入 / 输出模式的改写禁止功能的寄存器。

### 13.2.1 选项功能选择寄存器 (OFS)

地址	地址 0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	—	—	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	LVDAS	电压检测 0 电路的启动位 (注 2)	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

- 注 1. OFS 寄存器在闪存内, 并且 OFS 寄存器不是 SFR。必须在编程时设定适当的值作为 ROM 数据。不能对 OFS 寄存器进行追加写。如果擦除包括 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。在工厂出货时, OFS 寄存器的值为“FFh”。用户在进行编程后, OFS 寄存器的值为编程后的值。
- 注 2. 在使用上电复位和电压监视 0 复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

OFS 寄存器的设定例子请参照“13.3.1 选项功能选择区的设定例子”。

## 13.2.2 选项功能选择寄存器 2 (OFS2)

地址	地址 0FFDBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	WDTRCS1	WDTRCS0	WDTUFS1	WDTUFS0
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTUFS0	看门狗定时器的下溢周期设定位	b1 b0 0 0: 03FFh 0 1: 0FFFh 1 0: 1FFFh 1 1: 3FFFh	R/W
b1	WDTUFS1			R/W
b2	WDTRCS0	看门狗定时器的刷新接受周期设定位	b3 b2 0 0: 25% 0 1: 50% 1 0: 75% 1 1: 100%	R/W
b3	WDTRCS1			R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	—			
b7	—			

注 1. OFS2 寄存器在闪存内，并且 OFS2 寄存器不是 SFR。必须在编程时设定适当的值作为 ROM 数据。不能对 OFS2 寄存器进行追加写。如果擦除包括 OFS2 寄存器的块，OFS2 寄存器的值就变为“FFh”。在工厂出货时，OFS2 寄存器的值为“FFh”。用户在进行编程后，OFS2 寄存器的值为编程后的值。

OFS2 寄存器的设定例子请参照“13.3.1 选项功能选择区的设定例子”。

## WDTRCS0 位和 WDTRCS1 位 (看门狗定时器的刷新接受周期设定位)

假设看门狗定时器从计数开始到发生下溢的期间为 100%，则能选择看门狗定时器可接受刷新的期间。详细内容请参照“14.3.1.1 刷新接受期间”。

### 13.3 使用选项功能选择区时的注意事项

#### 13.3.1 选项功能选择区的设定例子

选项功能选择区在闪存内，并且选项功能选择区不是 SFR。必须在编程时设定适当的值作为 ROM 数据。设定例子如下所示：

- 将OFS寄存器设定为“FFh”的情况  
    .org 00FFFCH  
    .lword reset | (0FF00000h) ; RESET  
    (编程格式因编译程序而不同，请通过编译程序的使用手册进行确认。)
- 将OFS2寄存器设定为“FFh”的情况  
    .org 00FFDBH  
    .byte 0FFh  
    (编程格式因编译程序而不同，请通过编译程序的使用手册进行确认。)

## 14. 看门狗定时器

看门狗定时器用于检测程序的失控。为了提高系统的可靠性，建议使用看门狗定时器。

### 14.1 概要

看门狗定时器有 1 个 14 位计数器，能选择计数源保护模式是否有效。

看门狗定时器的规格如表 14.1 所示。

看门狗定时器复位的详细内容请参照“5.5 看门狗定时器复位”。

看门狗定时器的框图如图 14.1 所示。

表 14.1 看门狗定时器的规格

项目	计数源保护模式无效	计数源保护模式有效
计数源	CPU 时钟	看门狗定时器的低速内部振荡器时钟
计数	递减计数	
计数开始条件	可选择以下任意一项： <ul style="list-style-type: none"> <li>复位后自动开始计数。</li> <li>通过写 WDTS 寄存器开始计数。</li> </ul>	
计数停止条件	停止模式、等待模式	无
看门狗定时器的初始化条件	<ul style="list-style-type: none"> <li>复位</li> <li>将“00h”和“FFh”连续写到 WDTR 寄存器（设定接受期间）（注 1）。</li> <li>下溢</li> </ul>	
下溢时的运行	看门狗定时器中断或者看门狗定时器复位	看门狗定时器复位
选择功能	<ul style="list-style-type: none"> <li>预分频器的分频比 通过 WDTC 寄存器的 WDTC7 位或者 CM0 寄存器的 CM07 位进行选择。</li> <li>计数源保护模式 通过 OFS 寄存器的 CSPROINI 位（闪存）选择此模式在复位后是否有效。在复位后无效的情况下，通过 CSPR 寄存器的 CSPRO 位（编程）进行选择。</li> <li>复位后的看门狗定时器启动或者停止 通过 OFS 寄存器的 WDTON 位（闪存）进行选择。</li> <li>看门狗定时器的初始值 通过 OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位进行选择。</li> <li>看门狗定时器的刷新接受周期 通过 OFS2 寄存器的 WDTRCS0 ~ WDTRCS1 位进行选择。</li> </ul>	

注 1. 必须在看门狗定时器计数过程中写 WDTR 寄存器。



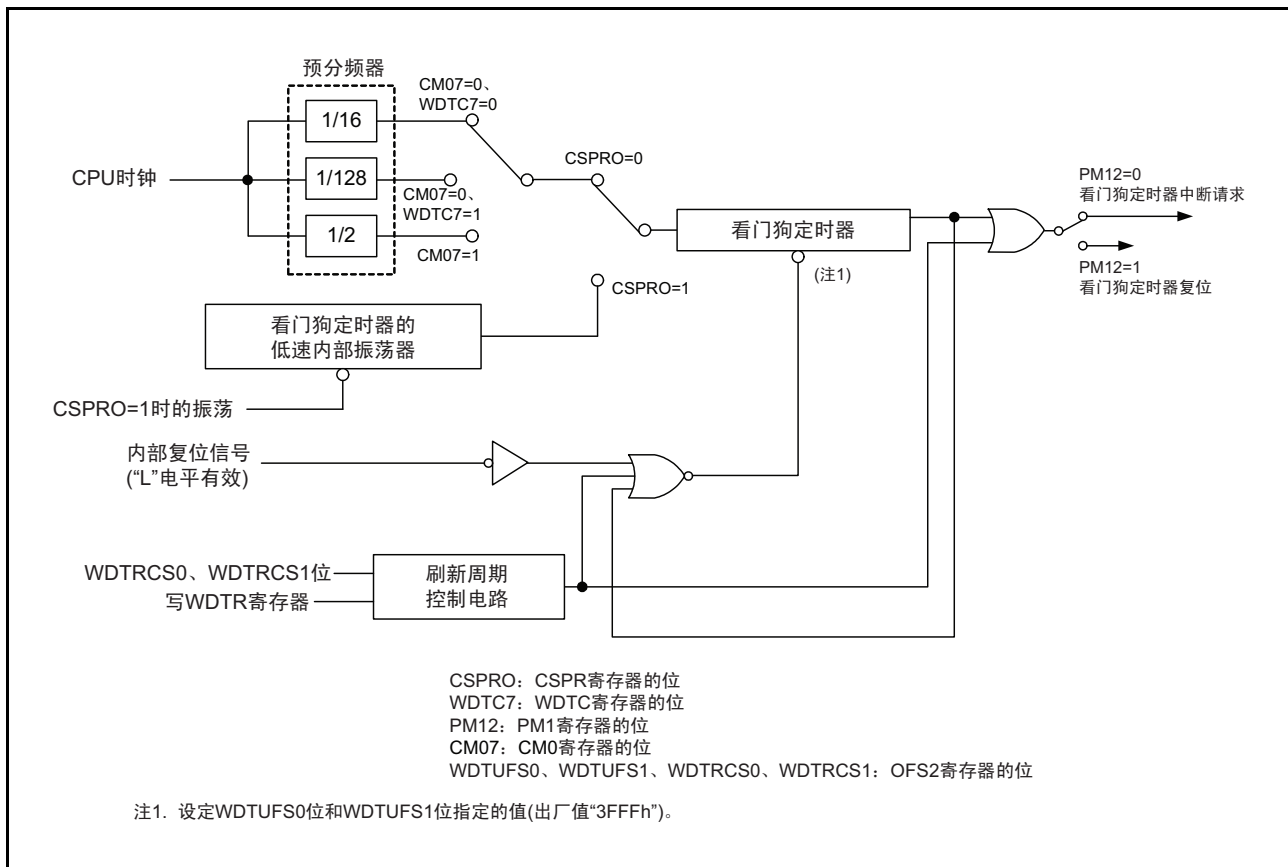


图 14.1 看门狗定时器的框图

## 14.2 寄存器说明

### 14.2.1 处理器模式寄存器 1 (PM1)

地址	地址 0005h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	PM12	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	PM12	WDT 中断 / 复位的转换位	0: 看门狗定时器中断 1: 看门狗定时器复位 (注 1)	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—	保留位	必须置“0”。	R/W

注 1. 如果通过程序给 PM12 位写“1”，此位就变为“1”（即使写“0”也不变）。  
当 CSPR 寄存器的 CSPRO 位为“1”（计数源保护模式有效）时，PM12 位自动变为“1”。

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 PM1 寄存器。

### 14.2.2 看门狗定时器的复位寄存器 (WDTR)

地址	地址 000Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	R/W
b7 ~ b0	如果在写“00h”后继续写“FFh”，看门狗定时器就被初始化。 通过 OFS2 寄存器的 WDTUFS0 位和 WDTUFS1 位指定看门狗定时器的初始值（注 1）。	W

注 1. 必须在看门狗定时器计数过程中写 WDTR 寄存器。

## 14.2.3 看门狗定时器的开始寄存器 (WDTS)

地址	地址 000Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	R/W
b7 ~ b0	通过此寄存器的写指令，开始看门狗定时器的计数。	W

## 14.2.4 看门狗定时器的控制寄存器 (WDTC)

地址	地址 000Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	WDTC7	—	—	—	—	—	—	—
出厂值	0	0	1	1	1	1	1	1

位	符号	位名	功能	R/W
b0	—	能读看门狗定时器的以下的位： 当 OFS2 寄存器的 WDTUFS1 ~ WDTUFS0 位为 “00b” (03FFh)：b5 ~ b0 “01b” (0FFFh)：b7 ~ b2 “10b” (1FFFh)：b8 ~ b3 “11b” (3FFFh)：b9 ~ b4		R
b1	—			R
b2	—			R
b3	—			R
b4	—			R
b5	—			R
b6	—	保留位	读取值为“0”。	R
b7	WDTC7	预分频器选择位	0: 16 分频 1: 128 分频	R/W

## 14.2.5 计数源保护模式寄存器 (CSPR)

地址	地址 001Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPRO	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0
	上述为 OFS 寄存器的 CSPROINI 位为 “1” 的情况							
复位后的值	1	0	0	0	0	0	0	0
	上述为 OFS 寄存器的 CSPROINI 位为 “0” 的情况							

位	符号	位名	功能	R/W
b0	—	保留位	必须置 “0”。	R/W
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	CSPRO	计数源保护模式选择位 (注 1)	0: 计数源保护模式无效 1: 计数源保护模式有效	R/W

注 1. 如果要写 CSPRO 位置 “1”，就必须在写 “0” 后继续写 “1”，而不能通过程序将此位置 “0”。另外，不能在写 “0” 后到写 “1” 前发生中断和 DTC 启动。

## 14.2.6 选择功能选择寄存器 (OFS)

地址	地址 0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	—	—	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	LVDAS	电压检测 0 电路的启动位 (注 2)	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

- 注 1. OFS 寄存器在闪存内, 并且 OFS 寄存器不是 SFR。必须在编程时设定适当的值作为 ROM 数据。不能对 OFS 寄存器进行追加写。如果擦除包括 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。在工厂出货时, OFS 寄存器的值为“FFh”。用户在进行编程后, OFS 寄存器的值为编程后的值。
- 注 2. 在使用上电复位和电压监视 0 复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

OFS 寄存器的设定例子请参照“13.3.1 选项功能选择区的设定例子”。

## 14.2.7 选择功能选择寄存器 2 (OFS2)

地址	地址 0FFDBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	WDTRCS1	WDTRCS0	WDTUFS1	WDTUFS0
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTUFS0	看门狗定时器的下溢周期设定位	b1 b0 0 0: 03FFh 0 1: 0FFFh 1 0: 1FFFh 1 1: 3FFFh	R/W
b1	WDTUFS1			R/W
b2	WDTRCS0	看门狗定时器的刷新接受周期设定位	b3 b2 0 0: 25% 0 1: 50% 1 0: 75% 1 1: 100%	R/W
b3	WDTRCS1			R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	—			
b7	—			

注 1. OFS2 寄存器在闪存内，并且 OFS2 寄存器不是 SFR。必须在编程时设定适当的值作为 ROM 数据。不能对 OFS2 寄存器进行追加写。如果擦除包括 OFS2 寄存器的块，OFS2 寄存器的值就变为“FFh”。在工厂出货时，OFS2 寄存器的值为“FFh”。用户在进行编程后，OFS2 寄存器的值为编程后的值。

OFS2 寄存器的设定例子请参照“13.3.1 选项功能选择区的设定例子”。

## WDTRCS0 位和 WDTRCS1 位 (看门狗定时器的刷新接受周期设定位)

假设看门狗定时器从计数开始到发生下溢的期间为 100%，则能选择看门狗定时器可接受刷新的期间。详细内容请参照“14.3.1.1 刷新接受期间”。

## 14.3 运行说明

### 14.3.1 有关多个模式的共同事项

#### 14.3.1.1 刷新接受期间

能通过 OFS2 寄存器的 WDTRCS0 ~ WDTRCS1 位选择看门狗定时器可接受刷新（写 WDTR 寄存器）的期间。看门狗定时器的刷新接受期间如图 14.2 所示。

假设看门狗定时器从开始计数到发生下溢的期间为 100%，则在可接受期间内执行的刷新操作被接受，而在可接受期间外执行的刷新操作被视为不正确的写操作，发生看门狗定时器中断或者看门狗定时器复位（通过 PM1 寄存器的 PM12 位选择）。

不能在看门狗定时器停止计数时执行刷新操作。

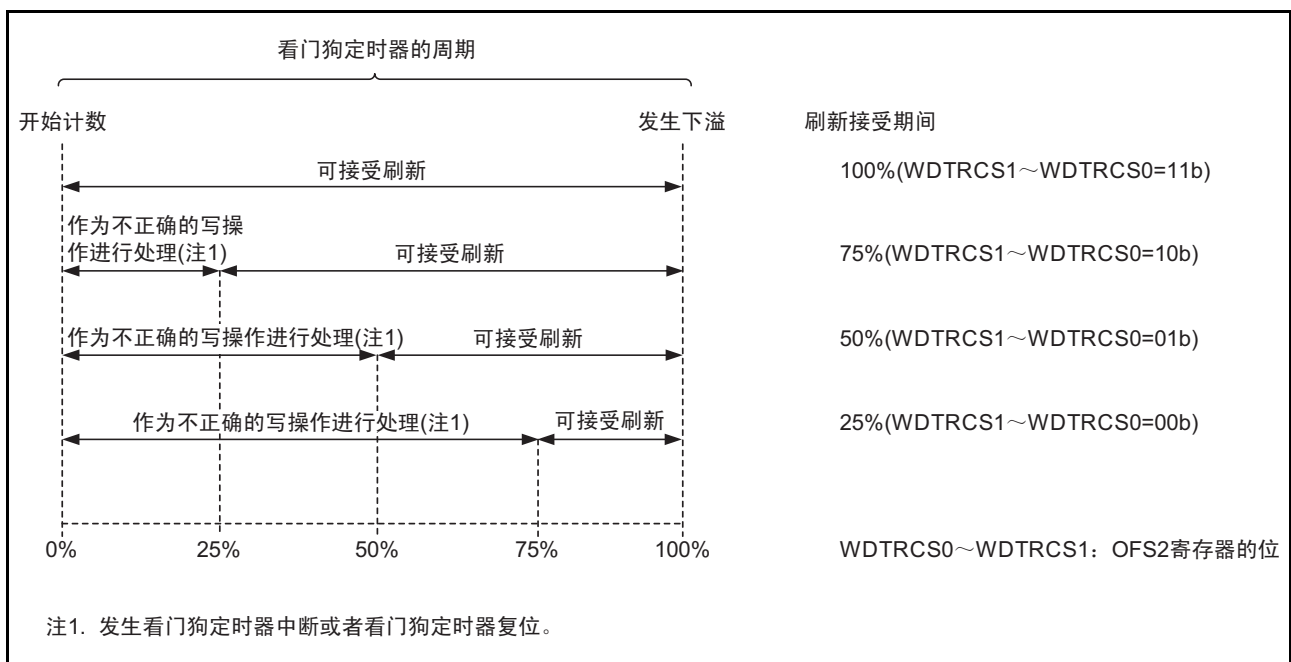


图 14.2 看门狗定时器的刷新接受期间

### 14.3.2 计数源保护模式无效的情况

当计数源保护模式无效时，看门狗定时器的计数源为 CPU 时钟。看门狗定时器的规格（计数源保护模式无效）如表 14.2 所示。

表 14.2 看门狗定时器的规格（计数源保护模式无效）

项目	规格
计数源	CPU 时钟
计数	递减计数
周期	<p>预分频器的分频比 (n) × 看门狗定时器的计数值 (m) (注 1) CPU 时钟</p> <p>n: 16 或者 128 (通过 WDC 寄存器的 WDC7 位选择) 或者在低速时钟选择时 (CM0 寄存器的 CM07 位 = 1) 为 2。</p> <p>m: OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位的设定值。</p> <p>例: 当 CPU 时钟为 16MHz, 预分频器为 16 分频并且 WDTUFS1 ~ WDTUFS0 位为 “11b” (“3FFFh”) 时, 周期约为 16.38ms。</p>
看门狗定时器的初始化条件	<ul style="list-style-type: none"> <li>• 复位</li> <li>• 将 “00h” 和 “FFh” 连续写到 WDTR 寄存器 (注 3)。</li> <li>• 下溢</li> </ul>
计数开始条件	<p>通过 OFS 寄存器 (地址 0FFFFh) 的 WDTON 位 (注 2) 选择复位后的看门狗定时器运行。</p> <ul style="list-style-type: none"> <li>• 当 WDTON 位为 “1” (复位后, 看门狗定时器处于停止状态) 时 复位后, 看门狗定时器和预分频器停止运行, 通过写 WDTS 寄存器开始计数。</li> <li>• 当 WDTON 位为 “0” (复位后, 看门狗定时器自动启动) 时 复位后, 看门狗定时器和预分频器自动开始计数。</li> </ul>
计数停止条件	停止模式、等待模式 (解除后, 从被保持的值开始继续计数)
下溢时的运行	<ul style="list-style-type: none"> <li>• 当 PM1 寄存器的 PM12 位为 “0” 时 看门狗定时器中断</li> <li>• 当 PM1 寄存器的 PM12 位为 “1” 时 看门狗定时器复位 (参照 “5.5 看门狗定时器复位”)</li> </ul>

注 1. 如果将 “00h” 和 “FFh” 连续写到 WDTR 寄存器, 看门狗定时器就被初始化。预分频器在复位后被初始化。因此, 看门狗定时器的周期将发生由预分频器引起的误差。

注 2. 不能通过程序更改 WDTON 位。在设定 WDTON 位时, 必须通过闪存编程器给地址 0FFFFh 的 b0 写 “0”。

注 3. 必须在看门狗定时器计数过程中写 WDTR 寄存器。



### 14.3.3 计数源保护模式有效的情况

当计数源保护模式有效时，看门狗定时器的计数源为看门狗定时器的低速内部振荡器时钟。在程序失控时，即使 CPU 时钟停止振荡，也能给看门狗定时器提供时钟。

看门狗定时器的规格（计数源保护模式有效）如表 14.3 所示。

表 14.3 看门狗定时器的规格（计数源保护模式有效）

项目	规格
计数源	低速内部振荡器时钟
计数	递减计数
周期	$\frac{\text{看门狗定时器的计数值 (m)}}{\text{看门狗定时器的低速内部振荡器时钟}}$ m: OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位的设定值 例: 当看门狗定时器的低速内部振荡器时钟为 125kHz 并且 WDTUFS1 ~ WDTUFS0 位为“00b” (“03FFh”) 时, 周期约为 8.2ms。
看门狗定时器的初始化条件	<ul style="list-style-type: none"> <li>• 复位</li> <li>• 将“00h”和“FFh”连续写到 WDTR 寄存器（注 3）。</li> <li>• 下溢</li> </ul>
计数开始条件	通过 OFS 寄存器（地址 0FFFFh）的 WDTON 位（注 1）选择复位后的看门狗定时器运行。 <ul style="list-style-type: none"> <li>• 当 WDTON 位为“1”（复位后，看门狗定时器处于停止状态）时 复位后，看门狗定时器和预分频器停止运行，通过写 WDTS 寄存器开始计数。</li> <li>• 当 WDTON 位为“0”（复位后，看门狗定时器自动启动）时 复位后，看门狗定时器和预分频器自动开始计数。</li> </ul>
计数停止条件	无（在开始计数后，即使在等待模式或者停止模式中也不停止运行）
下溢时的运行	看门狗定时器复位（参照“5.5 看门狗定时器复位”）
寄存器和位	<ul style="list-style-type: none"> <li>• 如果将 CSPR 寄存器的 CSPRO 位置“1”（计数源保护模式有效）（注 2），就自动进行以下的设定：               <ul style="list-style-type: none"> <li>- 看门狗定时器的低速内部振荡器开始振荡。</li> <li>- 将 PM1 寄存器的 PM12 位置“1”（在看门狗定时器发生下溢时，看门狗定时器复位）。</li> </ul> </li> </ul>

注 1. 不能通过程序更改 WDTON 位。在设定 WDTON 位时，必须通过闪存编程器给地址 0FFFFh 的 b0 写“0”。

注 2. 即使给 OFS 寄存器的 CSPROINI 位写“0”，CSPRO 位也为“1”。不能通过程序更改 CSPROINI 位。在设定 CSPROINI 位时，必须通过闪存编程器给地址 0FFFFh 的 b7 写“0”。

注 3. 必须在看门狗定时器计数过程中改写 WDTR 寄存器。

## 15. DTC

DTC（数据传送控制器）是不使用 CPU 而在 SFR 和内部存储器之间进行数据传送的功能，有 1 个通道。通过外围功能中断启动 DTC 进行数据传送。DTC 和 CPU 使用相同的数据总线，其总线使用权高于 CPU。

将控制 DTC 数据传送的控制数据（传送源地址、传送目标地址、运行模式等）分配到 DTC 控制数据区。在每次启动 DTC 时，读控制数据并进行数据传送。

### 15.1 概要

DTC 的规格如表 15.1 所示。

表 15.1 DTC 的规格

项目		规格
启动源		17 个源
可分配的控制数据		24 组
可传送的地址空间		64K 字节空间 (00000h ~ 0FFFFh)
最大传送次数	正常模式	256 次
	重复模式	255 次
最大传送块大小	正常模式	256 字节
	重复模式	255 字节
传送单位		字节
传送模式	正常模式	在 DTCCTj 寄存器从“1”变为“0”的传送后结束。
	重复模式	在 DTCCTj 寄存器从“1”变为“0”的传送结束后，对重复区的地址进行初始化，在将 DTRLDj 寄存器的值重新加载到 DTCCTj 寄存器后继续传送。
地址控制	正常模式	固定或者递增
	重复模式	固定或者递增非重复区的地址。
启动源的优先级		参照“表 15.5 DTC 启动源和 DTC 向量地址”。
中断请求	正常模式	在进行 DTCCTj 寄存器从“1”变为“0”的数据传送时，向 CPU 请求启动源的中断，并在数据传送结束后进行中断处理。
	重复模式	在 DTCCRj 寄存器的 RPTINT 位为“1”（允许发生中断）的情况下，进行 DTCCTj 寄存器从“1”变为“0”的数据传送时，向 CPU 请求启动源的中断，并在数据传送结束后进行中断处理。
传送开始		如果将 DTCENi 寄存器的 DTCENi0 ~ DTCENi7 位置“1”（允许启动），就在每次发生 DTC 启动源时开始数据传送。
传送停止	正常模式	<ul style="list-style-type: none"> <li>将 DTCENi0 ~ DTCENi7 位置“0”（禁止启动）。</li> <li>DTCCTj 寄存器从“1”变为“0”的数据传送结束。</li> </ul>
	重复模式	<ul style="list-style-type: none"> <li>将 DTCENi0 ~ DTCENi7 位置“0”（禁止启动）。</li> <li>RPTINT 位为“1”（允许发生中断）并且 DTCCTj 寄存器从“1”变为“0”的数据传送结束。</li> </ul>

i=0 ~ 3、5、6、j=0 ~ 23

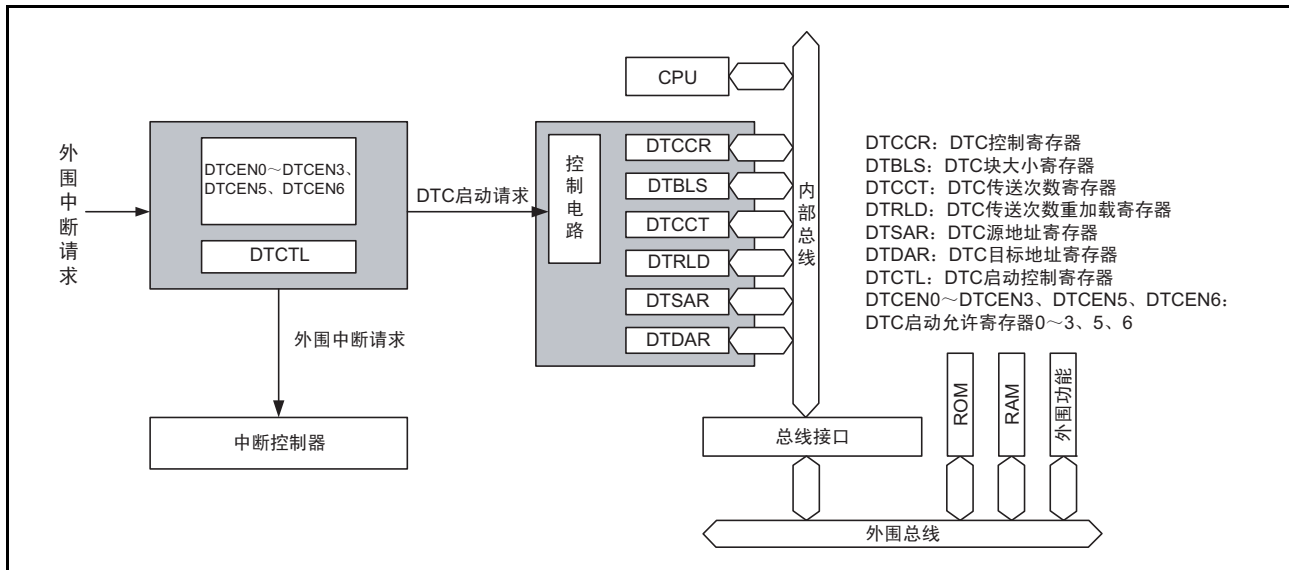


图 15.1 DTC 的框图

## 15.2 寄存器说明

DTC 一旦启动，就读被分配在控制数据区的控制数据（DTCCR<sub>j</sub>、DTBLS<sub>j</sub>、DTCCT<sub>j</sub>、DTRLD<sub>j</sub>、DTSAR<sub>j</sub>、DTDAR<sub>j</sub>，j=0 ~ 23），并传送到 DTC 内的控制寄存器（DTCCR、DTBLS、DTCCT、DTRLD、DTSAR、DTDAR）。在 DTC 的数据传送结束后，将 DTC 内控制寄存器的内容回写到控制数据区。

不能直接存取 DTCCR、DTBLS、DTCCT、DTRLD、DTSAR、DTDAR 寄存器。

将 DTCCR<sub>j</sub>、DTBLS<sub>j</sub>、DTCCT<sub>j</sub>、DTRLD<sub>j</sub>、DTSAR<sub>j</sub>、DTDAR<sub>j</sub> 作为控制数据，分配到 DTC 控制数据区的地址 2C40h ~ 2CFFh，能直接存取这些数据。

能直接存取 DTCTL 寄存器和 DTCEN<sub>i</sub>（i=0 ~ 3、5、6）寄存器。

## 15.2.1 DTC 控制寄存器 j (DTCCRj) (j=0 ~ 23)

地址 参照“表 15.4 控制数据的分配地址”。

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	RPTINT	CHNE	DAMOD	SAMOD	RPTSEL	MODE
复位后的值	X	X	X	X	X	X	X	X

位	符号	位名	功能	R/W
b0	MODE	传送模式选择位	0: 正常模式 1: 重复模式	R/W
b1	RPTSEL	重复区选择位 (注 1)	0: 传送目标为重复区 1: 传送源为重复区	R/W
b2	SAMOD	源地址控制位 (注 2)	0: 固定 1: 递增	R/W
b3	DAMOD	目标地址控制位 (注 2)	0: 固定 1: 递增	R/W
b4	CHNE	链传送允许位 (注 3)	0: 禁止链传送 1: 允许链传送	R/W
b5	RPTINT	重复模式中断允许位 (注 1)	0: 禁止发生中断 1: 允许发生中断	R/W
b6	—	保留位	必须置“0”。	R/W
b7	—			

注 1. 此位在 MODE 位为“1”(重复模式)时有效。

注 2. 对重复区, SAMOD 位和 DAMOD 位的设定无效。

注 3. 必须将 DTCCR23 寄存器的 CHNE 位置“0”(禁止链传送)。

### 15.2.2 DTC 块大小寄存器 j (DTBLSj) (j=0 ~ 23)

地址 参照“表 15.4 控制数据的分配地址”。

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	能设定的值	R/W
b7 ~ b0	设定 1 次启动要传送的数据块大小。	00h ~ FFh (注 1)	R/W

注 1. 当设定值为“00h”时，块大小为 256 字节。

### 15.2.3 DTC 传送次数寄存器 j (DTCCTj) (j=0 ~ 23)

地址 参照“表 15.4 控制数据的分配地址”。

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	能设定的值	R/W
b7 ~ b0	设定 DTC 的数据传送次数。	00h ~ FFh (注 1)	R/W

注 1. 当设定值为“00h”时，传送次数为 256 次。在每次启动 DTC 时，传送次数减 1。

### 15.2.4 DTC 传送次数重加载寄存器 j (DTRLDj) (j=0 ~ 23)

地址 参照“表 15.4 控制数据的分配地址”。

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	能设定的值	R/W
b7 ~ b0	在重复模式中，将此寄存器的值重新加载到 DTCCT 寄存器。	00h ~ FFh (注 1)	R/W

注 1. 必须设定 DTCCT 寄存器的初始值。

## 15.2.5 DTC 源地址寄存器 j (DTSARj) (j=0 ~ 23)

地址 参照“表 15.4 控制数据的分配地址”。

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	能设定的值	R/W
b15 ~ b0	指定数据传送时的传送源地址。	0000h ~ FFFFh	R/W

## 15.2.6 DTC 目标地址寄存器 j (DTDARj) (j=0 ~ 23)

地址 参照“表 15.4 控制数据的分配地址”。

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	能设定的值	R/W
b15 ~ b0	指定数据传送时的传送目标地址。	0000h ~ FFFFh	R/W

## 15.2.7 DTC 启动允许寄存器 i (DTCENi) (i=0 ~ 3、5、6)

地址 地址 0088h (DTCEN0)、地址 0089h (DTCEN1)、地址 008Ah (DTCEN2)、地址 008Bh (DTCEN3)、  
地址 008Dh (DTCEN5)、地址 008Eh (DTCEN6)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	DTCENi7	DTCENi6	DTCENi5	DTCENi4	DTCENi3	DTCENi2	DTCENi1	DTCENi0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	DTCENi0	DTC 启动允许位 (注 1)	分配了中断源的情况 0: 禁止启动 1: 允许启动  没有分配中断源的情况, 必须置“0”(保留位)	R/W
b1	DTCENi1			R/W
b2	DTCENi2			R/W
b3	DTCENi3			R/W
b4	DTCENi4			R/W
b5	DTCENi5			R/W
b6	DTCENi6			R/W
b7	DTCENi7			R/W

i=0 ~ 3、5、6

注 1. 有关此位的操作, 请参照“15.3.7 中断源”。

DTCENi (i=0 ~ 3、5、6) 寄存器允许或者禁止通过各中断源启动 DTC。中断源和 DTCENi0 ~ DTCENi7 (i=0 ~ 3、5、6) 位的对应 (注 1) 如表 15.2 所示。

表 15.2 中断源和 DTCENi0 ~ DTCENi7 (i=0 ~ 3、5、6) 位的对应 (注 1)

寄存器	DTCENi7 位	DTCENi6 位	DTCENi5 位	DTCENi4 位	DTCENi3 位	DTCENi2 位	DTCENi1 位	DTCENi0 位
DTCEN0	INT0	INT1	—	INT3	—	—	—	—
DTCEN1	键输入	—	UART0 接收	UART0 发送	—	—	—	—
DTCEN2	SSU/I <sup>2</sup> C 总线接收 数据满	SSU/I <sup>2</sup> C 总线发送 数据空	—	电压监视 1	—	—	定时器 RC 的输入捕捉 / 比较匹配 A	定时器 RC 的输入捕捉 / 比较匹配 B
DTCEN3	定时器 RC 的输入捕捉 / 比较匹配 C	定时器 RC 的输入捕捉 / 比较匹配 D	—	—	—	—	—	—
DTCEN5	—	—	定时器 RE	—	—	—	—	—
DTCEN6	—	定时器 RA	—	定时器 RB	闪存 就绪状态	—	—	—

注 1. 没有分配中断源的位为保留位。保留位必须置“0”。

## 15.2.8 DTC 启动控制寄存器 (DTCTL)

地址	地址 0080h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	NMIF	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	NMIF	非屏蔽中断发生位 (注 1)	0: 无非屏蔽中断 1: 发生非屏蔽中断	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 当读的结果为“1”时，如果给此位写“0”，值就变为“0”；当读的结果为“0”时，即使给此位写“0”，值也不变。写“1”时，此位不变。

DTCTL 寄存器控制非屏蔽中断（看门狗定时器、振荡停止检测、电压监视 1）发生时的 DTC 启动。

## NMIF 位（非屏蔽中断发生位）

如果发生看门狗定时器中断、振荡停止检测中断、电压监视 1 中断，NMIF 位就变为“1”。

当 NMIF 位为“1”时，即使发生允许 DTC 启动的中断，也不启动 DTC。在 DTC 传送过程中，即使 NMIF 位变为“1”也继续传送，直到传送结束为止。

当中断源为看门狗定时器时，如果 WDTC 寄存器的 WDTC7 位为“0”（预分频器为 16 分频），就必须从发生中断源开始等待 16 个 CPU 时钟周期，然后给 NMIF 位写“0”；如果 WDTC7 位为“1”（预分频器为 128 分频），就必须从发生中断源开始等待 128 个 CPU 时钟周期，然后给 NMIF 位写“0”。

当中断源为振荡停止检测时，必须在将 OCD 寄存器的 OCD1 位置“0”（禁止振荡停止检测中断）后，给 NMIF 位写“0”。



## 15.3 运行说明

### 15.3.1 概要

DTC 一旦启动，就读被分配在 DTC 控制数据区的控制数据，根据此控制数据进行数据传送，并将数据传送后的控制数据回写到 DTC 控制数据区。能将 24 组控制数据保存到 DTC 控制数据区，并进行 24 组数据的传送。

传送模式有正常模式和重复模式。在 DTCCRj (j=0 ~ 23) 寄存器的 CHNE 位为“1”（允许链传送）时，对 1 个启动源读多个控制数据，连续传送数据（链传送）。

通过 16 位 DTSARj 寄存器和 16 位 DTDARj 寄存器分别指定传送源地址和传送目标地址。在数据传送后，根据控制数据分别使 DTSARj 寄存器和 DTDARj 寄存器的值递增或者固定。

### 15.3.2 启动源

通过中断源启动 DTC，DTC 启动源的控制框图如图 15.2 所示。

通过 DTCENi (i=0 ~ 3、5、6) 寄存器选择启动 DTC 的中断源。

当数据传送（在进行链传送时，连续进行最初的传送）的设定为下述两种情况时，就在 DTC 运行中将对应的 DTCENi 寄存器的 DTCENi0 ~ DTCENi7 位置“0”（禁止启动）。

- 在正常模式中，进行 DTCCTj (j=0 ~ 23) 寄存器变为“0”的传送。
- 在重复模式中，DTCCRj 寄存器的 RPTINT 位为“1”（允许发生中断）并且进行 DTCCTj 寄存器变为“0”的传送。

当不是上述数据传送的设定而启动源是定时器 RC 或者闪存的中断源时，DTC 就在运行中将启动源的中断源标志置“0”。

DTC 启动源以及 DTC 运行中被置“0”的中断源标志如表 15.3 所示。

如果同时发生多个启动源，就根据 DTC 启动源的优先级启动 DTC。

如果在 DTC 运行结束时发生多个 DTC 启动源，就根据优先级进行下一次传送。

DTC 的启动请求不同于中断请求，不受 I 标志和中断控制寄存器的影响，所以在禁止中断等的情况下，即使不接受中断请求，也能接受 DTC 的启动请求。即使发生允许 DTC 启动的中断源，中断控制寄存器的 IR 位也不变。

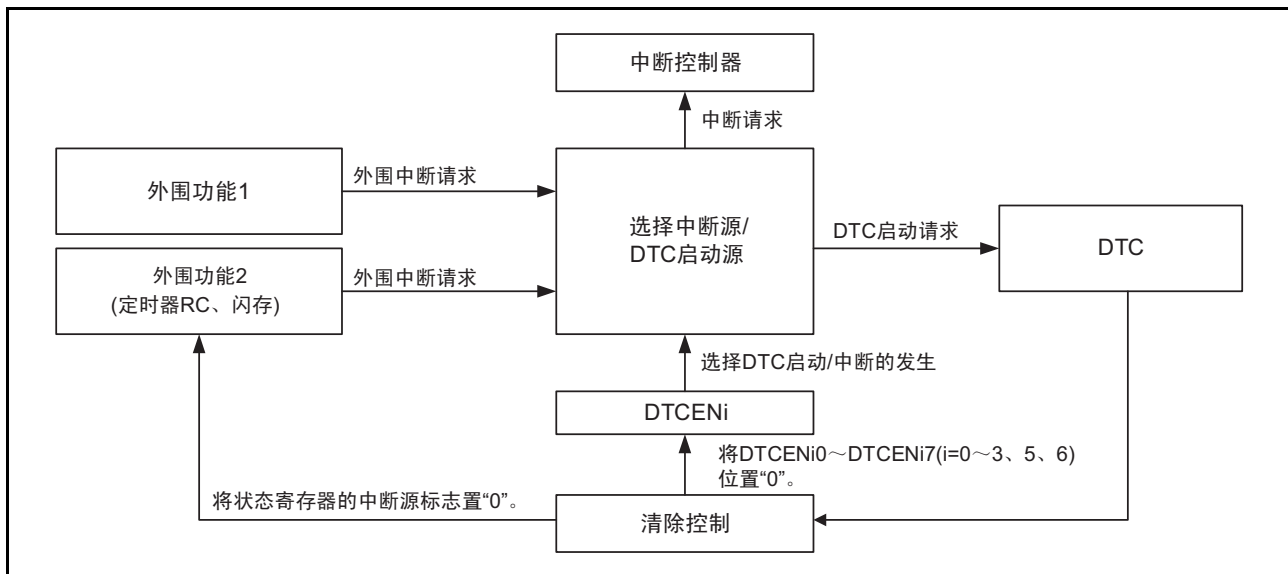


图 15.2 DTC 启动源的控制框图

表 15.3 DTC 启动源以及 DTC 运行中被置“0”的中断源标志

DTC 启动源	被置“0”的中断源标志
定时器 RC 的输入捕捉 / 比较匹配 A	TRCSR 寄存器的 IMFA 位
定时器 RC 的输入捕捉 / 比较匹配 B	TRCSR 寄存器的 IMFB 位
定时器 RC 的输入捕捉 / 比较匹配 C	TRCSR 寄存器的 IMFC 位
定时器 RC 的输入捕捉 / 比较匹配 D	TRCSR 寄存器的 IMFD 位
闪存就绪状态	FST 寄存器的 RDYSTI 位

### 15.3.3 控制数据的分配和 DTC 向量表

从起始地址开始，按照 DTCCR<sub>j</sub>、DTBLS<sub>j</sub>、DTCCT<sub>j</sub>、DTRL<sub>Dj</sub>、DTSAR<sub>j</sub>、DTDAR<sub>j</sub> (j=0 ~ 23) 寄存器的顺序分配控制数据。控制数据的分配地址如表 15.4 所示。

表 15.4 控制数据的分配地址

寄存器符号	控制数据序号	地址	DTCCR <sub>j</sub> 寄存器	DTBLS <sub>j</sub> 寄存器	DTCCT <sub>j</sub> 寄存器	DTRL <sub>Dj</sub> 寄存器	DTSAR <sub>j</sub> 寄存器 (低 8 位)	DTSAR <sub>j</sub> 寄存器 (高 8 位)	DTDAR <sub>j</sub> 寄存器 (低 8 位)	DTDAR <sub>j</sub> 寄存器 (高 8 位)
DTCD0	控制数据 0	2C40h ~ 2C47h	2C40h	2C41h	2C42h	2C43h	2C44h	2C45h	2C46h	2C47h
DTCD1	控制数据 1	2C48h ~ 2C4Fh	2C48h	2C49h	2C4Ah	2C4Bh	2C4Ch	2C4Dh	2C4Eh	2C4Fh
DTCD2	控制数据 2	2C50h ~ 2C57h	2C50h	2C51h	2C52h	2C53h	2C54h	2C55h	2C56h	2C57h
DTCD3	控制数据 3	2C58h ~ 2C5Fh	2C58h	2C59h	2C5Ah	2C5Bh	2C5Ch	2C5Dh	2C5Eh	2C5Fh
DTCD4	控制数据 4	2C60h ~ 2C67h	2C60h	2C61h	2C62h	2C63h	2C64h	2C65h	2C66h	2C67h
DTCD5	控制数据 5	2C68h ~ 2C6Fh	2C68h	2C69h	2C6Ah	2C6Bh	2C6Ch	2C6Dh	2C6Eh	2C6Fh
DTCD6	控制数据 6	2C70h ~ 2C77h	2C70h	2C71h	2C72h	2C73h	2C74h	2C75h	2C76h	2C77h
DTCD7	控制数据 7	2C78h ~ 2C7Fh	2C78h	2C79h	2C7Ah	2C7Bh	2C7Ch	2C7Dh	2C7Eh	2C7Fh
DTCD8	控制数据 8	2C80h ~ 2C87h	2C80h	2C81h	2C82h	2C83h	2C84h	2C85h	2C86h	2C87h
DTCD9	控制数据 9	2C88h ~ 2C8Fh	2C88h	2C89h	2C8Ah	2C8Bh	2C8Ch	2C8Dh	2C8Eh	2C8Fh
DTCD10	控制数据 10	2C90h ~ 2C97h	2C90h	2C91h	2C92h	2C93h	2C94h	2C95h	2C96h	2C97h
DTCD11	控制数据 11	2C98h ~ 2C9Fh	2C98h	2C99h	2C9Ah	2C9Bh	2C9Ch	2C9Dh	2C9Eh	2C9Fh
DTCD12	控制数据 12	2CA0h ~ 2CA7h	2CA0h	2CA1h	2CA2h	2CA3h	2CA4h	2CA5h	2CA6h	2CA7h
DTCD13	控制数据 13	2CA8h ~ 2CAFh	2CA8h	2CA9h	2CAAh	2CABh	2CACH	2CADh	2CAEh	2CAFh
DTCD14	控制数据 14	2CB0h ~ 2CB7h	2CB0h	2CB1h	2CB2h	2CB3h	2CB4h	2CB5h	2CB6h	2CB7h
DTCD15	控制数据 15	2CB8h ~ 2CBFh	2CB8h	2CB9h	2CBAh	2CBBh	2CBCh	2CBDh	2CBEh	2CBFh
DTCD16	控制数据 16	2CC0h ~ 2CC7h	2CC0h	2CC1h	2CC2h	2CC3h	2CC4h	2CC5h	2CC6h	2CC7h
DTCD17	控制数据 17	2CC8h ~ 2CCFh	2CC8h	2CC9h	2CCAh	2CCBh	2CCCh	2CCDh	2CCEh	2CCFh
DTCD18	控制数据 18	2CD0h ~ 2CD7h	2CD0h	2CD1h	2CD2h	2CD3h	2CD4h	2CD5h	2CD6h	2CD7h
DTCD19	控制数据 19	2CD8h ~ 2CDFh	2CD8h	2CD9h	2CDAh	2CDBh	2CDCh	2CDDh	2CDEh	2CDFh
DTCD20	控制数据 20	2CE0h ~ 2CE7h	2CE0h	2CE1h	2CE2h	2CE3h	2CE4h	2CE5h	2CE6h	2CE7h
DTCD21	控制数据 21	2CE8h ~ 2CEFh	2CE8h	2CE9h	2CEAh	2CEBh	2CECh	2CEDh	2CEEh	2CEFh
DTCD22	控制数据 22	2CF0h ~ 2CF7h	2CF0h	2CF1h	2CF2h	2CF3h	2CF4h	2CF5h	2CF6h	2CF7h
DTCD23	控制数据 23	2CF8h ~ 2CFFh	2CF8h	2CF9h	2CFAh	2CFBh	2CFCh	2CFDh	2CFEh	2CFFh

j=0 ~ 23

DTC 一旦启动，就通过从向量表（按启动源进行分配）中读取的数据来决定控制数据，读被分配在 DTC 控制数据区的控制数据。

DTC 启动源和 DTC 向量地址如表 15.5 所示。各启动源的 DTC 向量表有 1 字节，保存“00000000b”～“00010111b”的数据（表 15.4 中的控制数据序号），并从 24 组控制数据中选择 1 个数据。

DTC 的内部运行流程图如图 15.3～图 15.7 所示。

表 15.5 DTC 启动源和 DTC 向量地址

中断源的发生源	名称	源序号	DTC 向量地址	优先级
外部输入	$\overline{\text{INT0}}$	0	2C00h	高  低
	$\overline{\text{INT1}}$	1	2C01h	
	$\overline{\text{INT3}}$	3	2C03h	
键输入	键输入	8	2C08h	
UART0	UART0 接收	10	2C0Ah	
	UART0 发送	11	2C0Bh	
SSU/I <sup>2</sup> C 总线	接收数据满	16	2C10h	
	发送数据空	17	2C11h	
电压检测电路	电压监视 1	19	2C13h	
定时器 RC	输入捕捉 / 比较匹配 A	22	2C16h	
	输入捕捉 / 比较匹配 B	23	2C17h	
	输入捕捉 / 比较匹配 C	24	2C18h	
	输入捕捉 / 比较匹配 D	25	2C19h	
定时器 RE	定时器 RE	42	2C2Ah	
定时器 RA	定时器 RA	49	2C31h	
定时器 RB	定时器 RB	51	2C33h	
闪存	闪存就绪状态	52	2C34h	

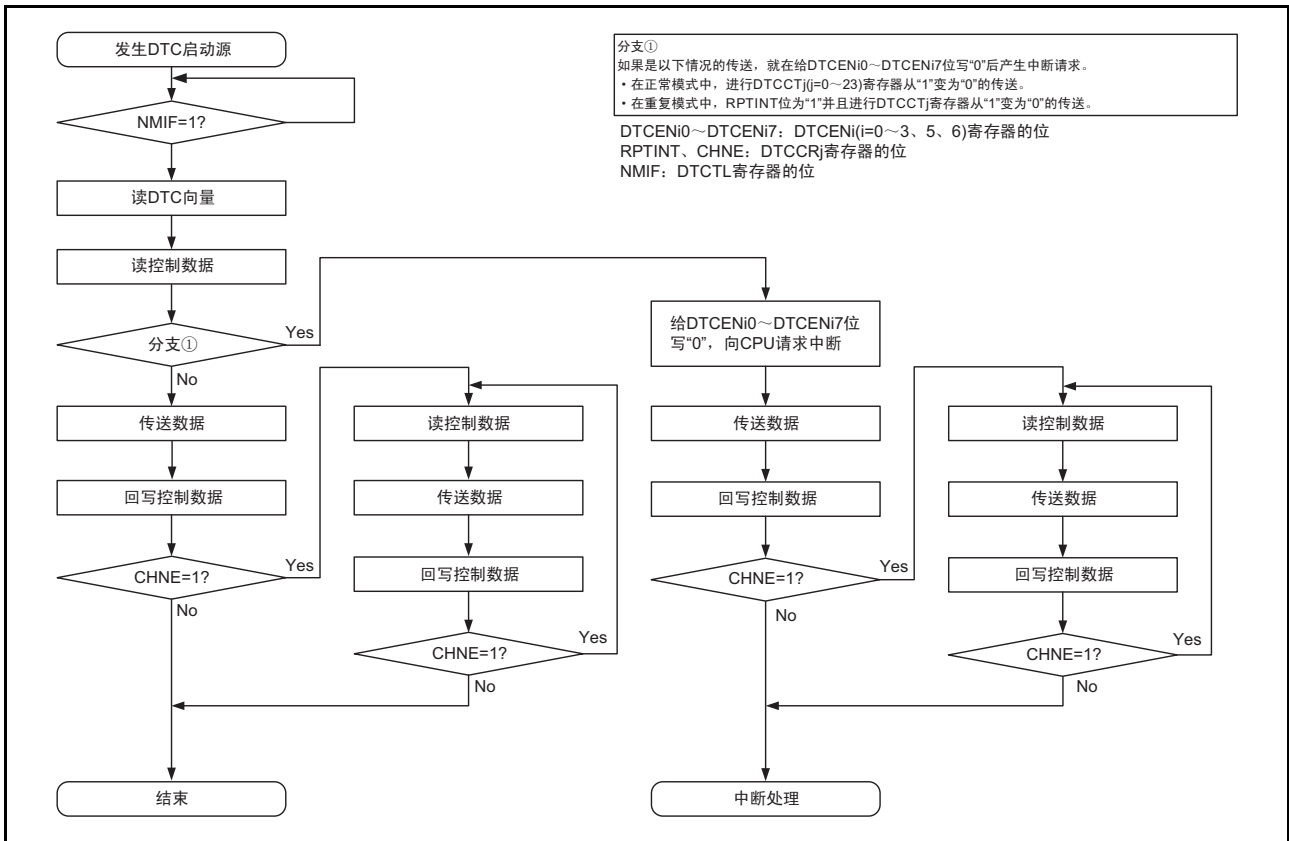


图 15.3 DTC 的内部运行流程图 (DTC 启动源不是 SSU/I<sup>2</sup>C 总线、定时器 RC、或者闪存的中断源)

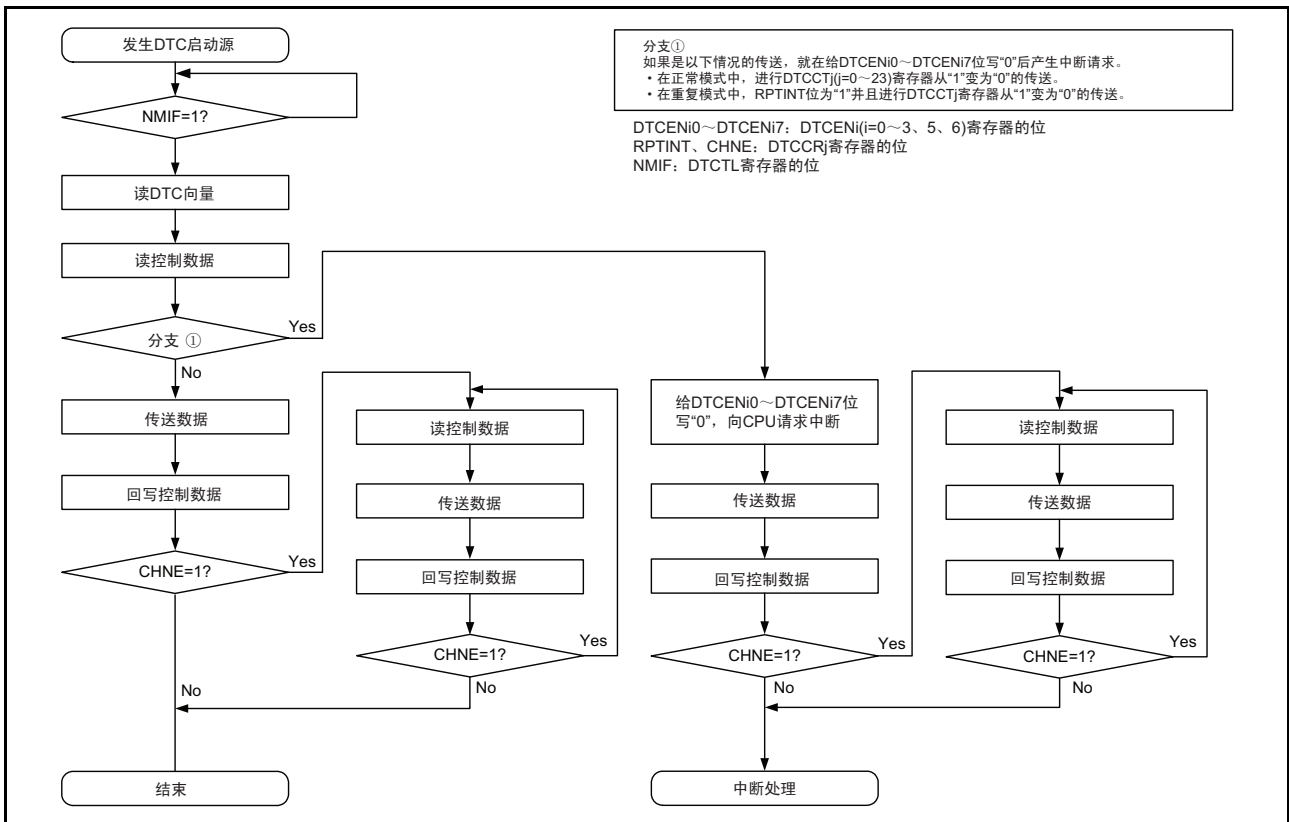


图 15.4 DTC 的内部运行流程图 (DTC 启动源是定时器 RC 的中断源)

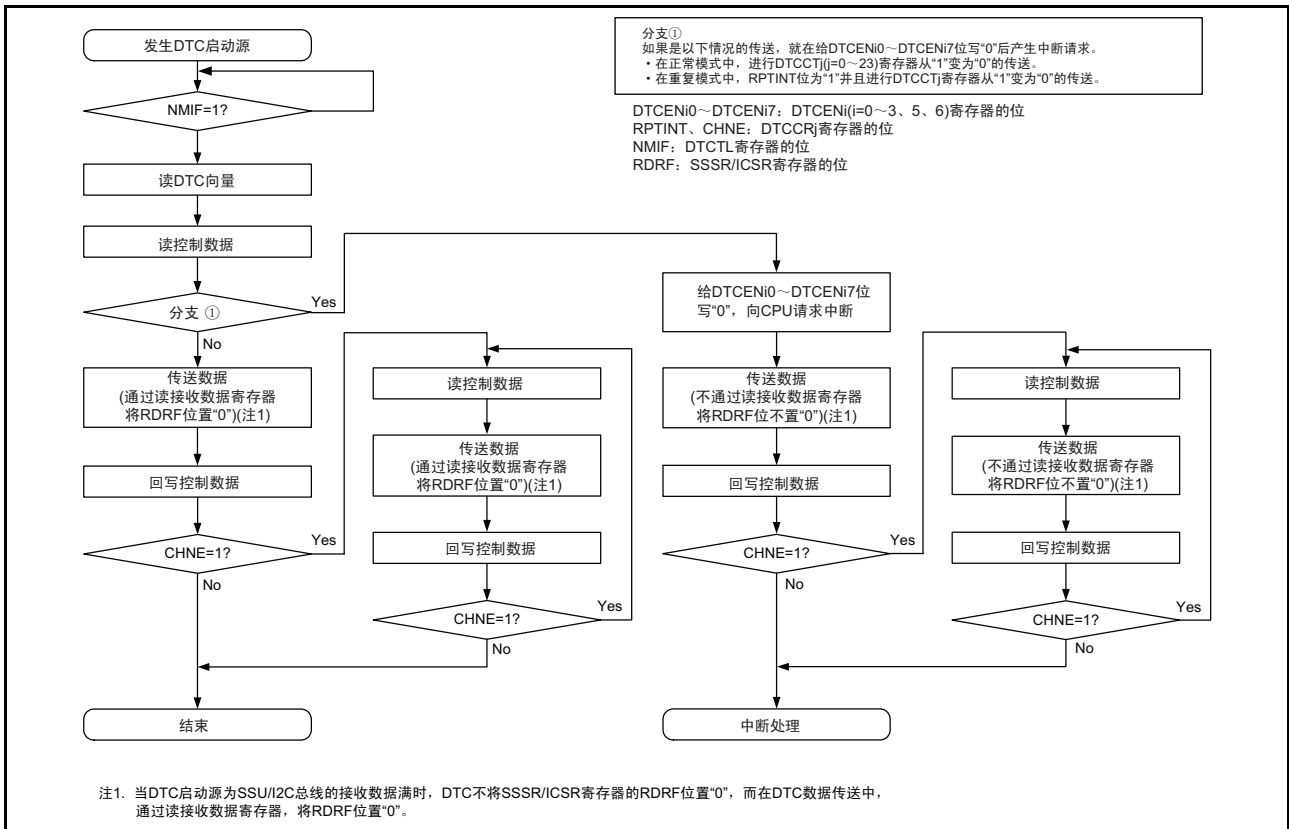


图 15.5 DTC 的内部运行流程图（DTC 启动源是 SSU/I<sup>2</sup>C 总线的接收数据满）

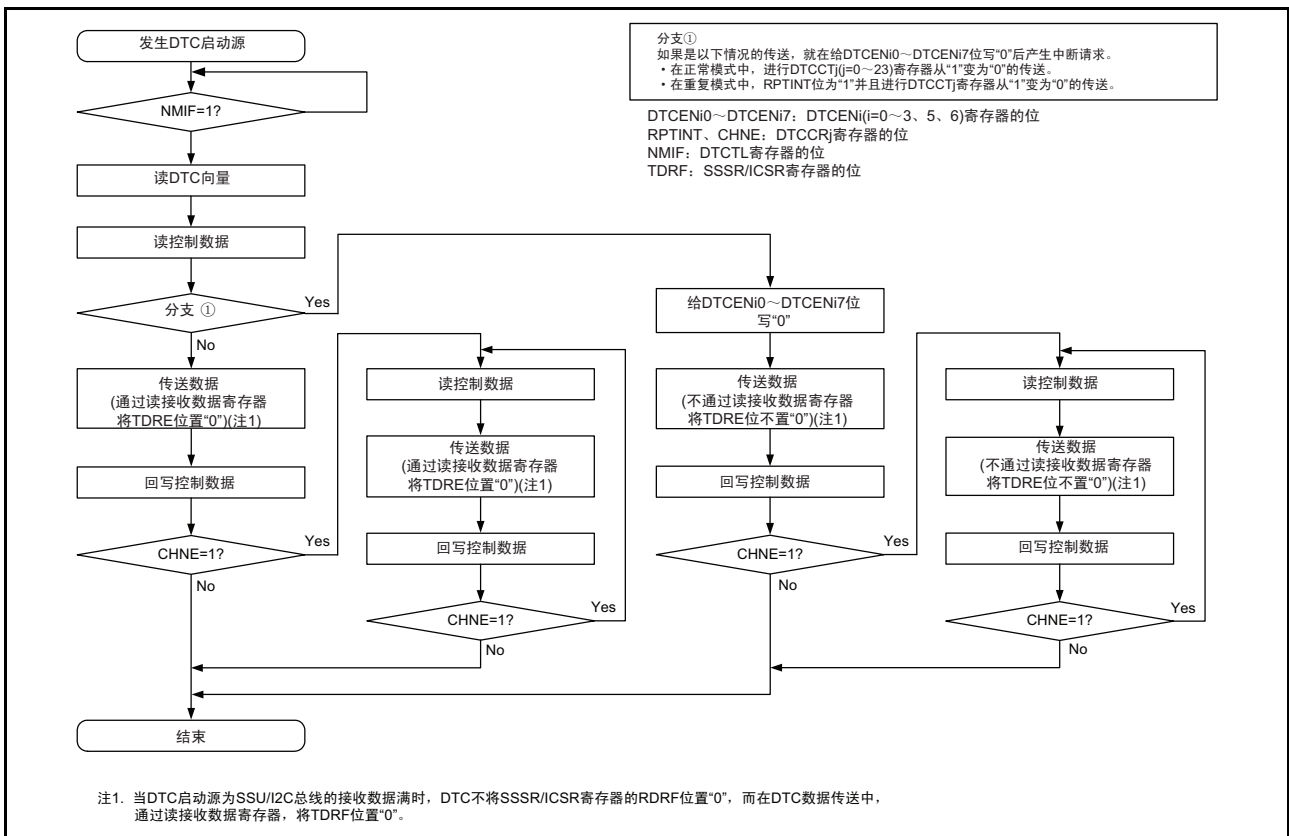


图 15.6 DTC 的内部运行流程图（DTC 启动源是 SSU/I<sup>2</sup>C 总线的发送数据空）

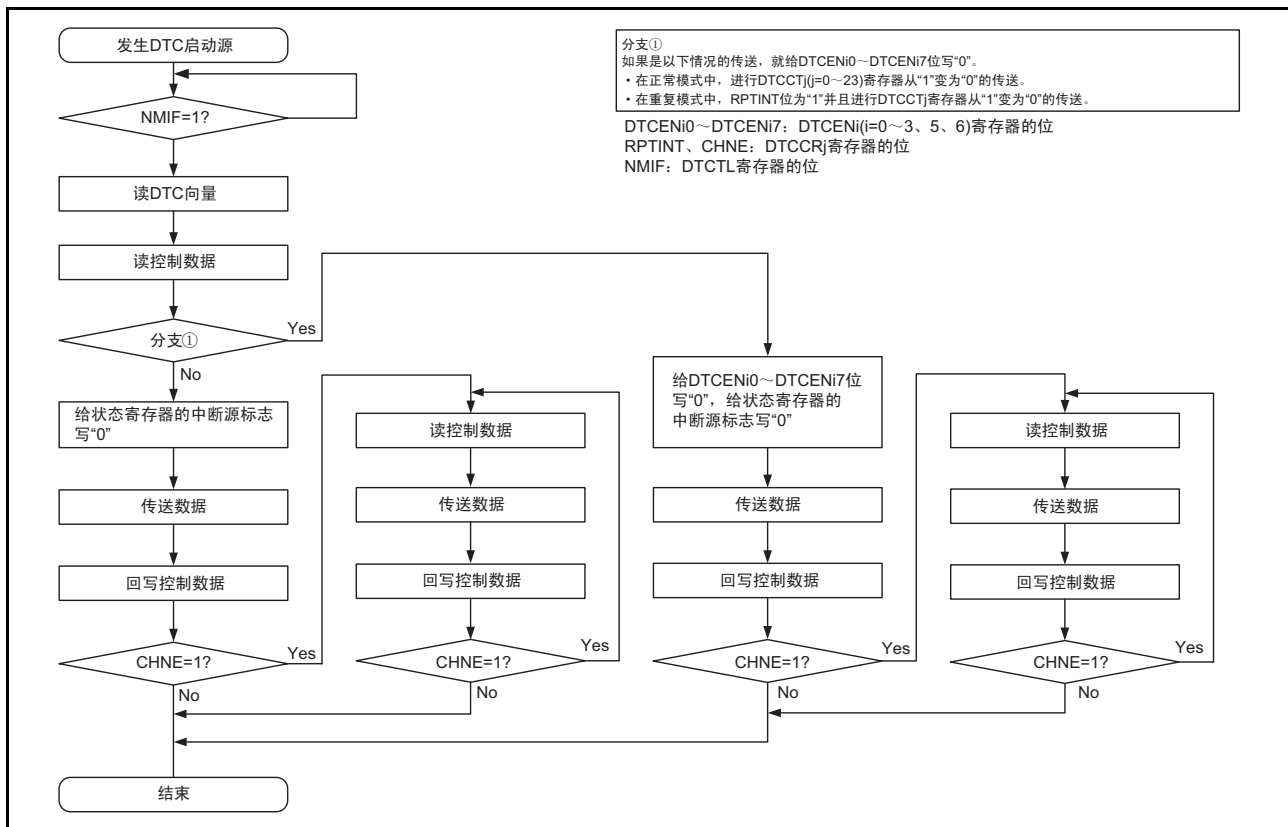


图 15.7 DTC 的内部运行流程图（DTC 启动源是闪存就绪状态）

### 15.3.4 正常模式

1 次启动的传送数据为 1 ~ 256 字节，传送次数为 1 ~ 256 次。当进行 DTCCTj (j=0 ~ 23) 寄存器变为“0”的数据传送时，就在 DTC 运行中向 CPU 请求中断。

正常模式的寄存器功能和数据传送分别如表 15.6 和图 15.8 所示。

表 15.6 正常模式的寄存器功能

寄存器	符号	功能
DTC 块大小寄存器 j	DTBLSj	1 次启动要传送的数据块大小
DTC 传送次数寄存器 j	DTCCTj	数据的传送次数
DTC 传送次数重加载寄存器 j	DTRLdj	不使用
DTC 源地址寄存器 j	DTSARj	数据的传送源地址
DTC 目标地址寄存器 j	DTDARj	数据的传送目标地址

j=0 ~ 23

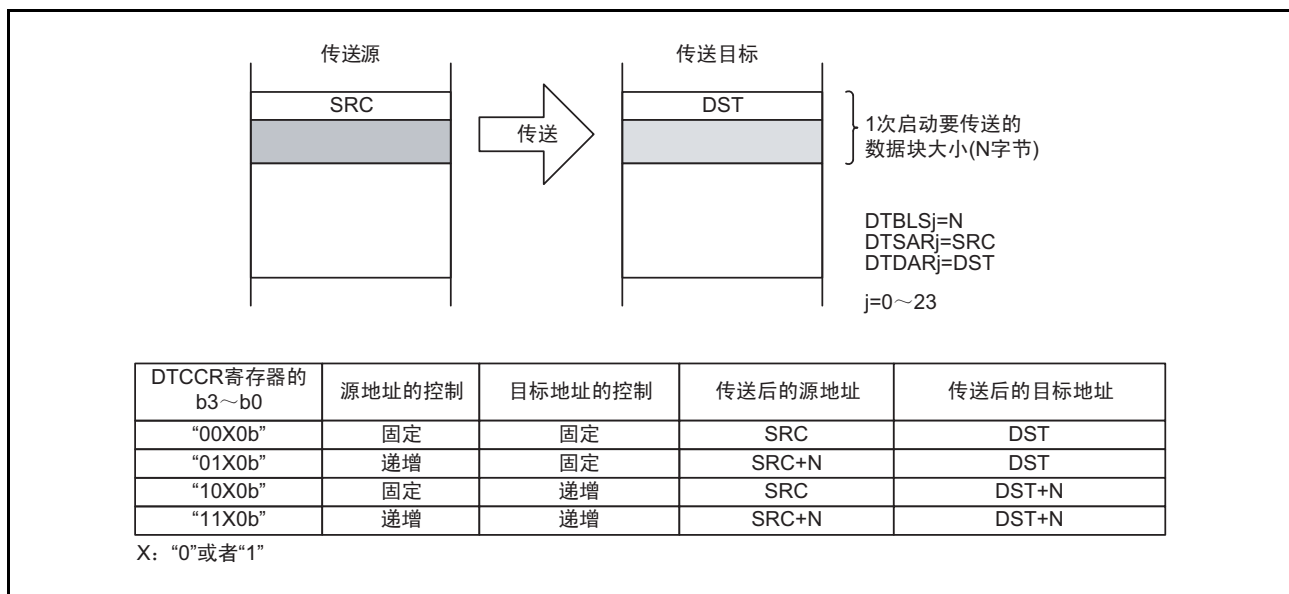


图 15.8 正常模式的数据传送



### 15.3.5 重复模式

1 次启动的传送数据为 1 ~ 255 字节。将传送源或者传送目标指定为重复区，传送次数为 1 ~ 255 次。当指定次数的传送结束时，对 DTCCTj (j=0 ~ 23) 寄存器以及指定为重复区的地址进行初始化，并重复进行传送。当 DTCCRj 寄存器的 RPTINT 位为“1”（允许发生中断）并且进行 DTCCTj 寄存器变为“0”的数据传送时，就在 DTC 运行中向 CPU 请求中断。

必须将指定为重复区的地址低 8 位的初始值置“00h”。在指定次数的传送结束前，要传送的数据大小不能超过 255 字节。

重复模式的寄存器功能和数据传送分别如表 15.7 和图 15.9 所示。

表 15.7 重复模式的寄存器功能

寄存器	符号	功能
DTC 块大小寄存器 j	DTBLSj	1 次启动所要传送的数据块大小
DTC 传送次数寄存器 j	DTCCTj	数据的传送次数
DTC 传送次数重加载寄存器 j	DTRLdj	将此寄存器的值重新加载到 DTCCT 寄存器。 (对数据的传送次数进行初始化)
DTC 源地址寄存器 j	DTSARj	数据的传送源地址
DTC 目标地址寄存器 j	DTDARj	数据的传送目标地址

j=0 ~ 23

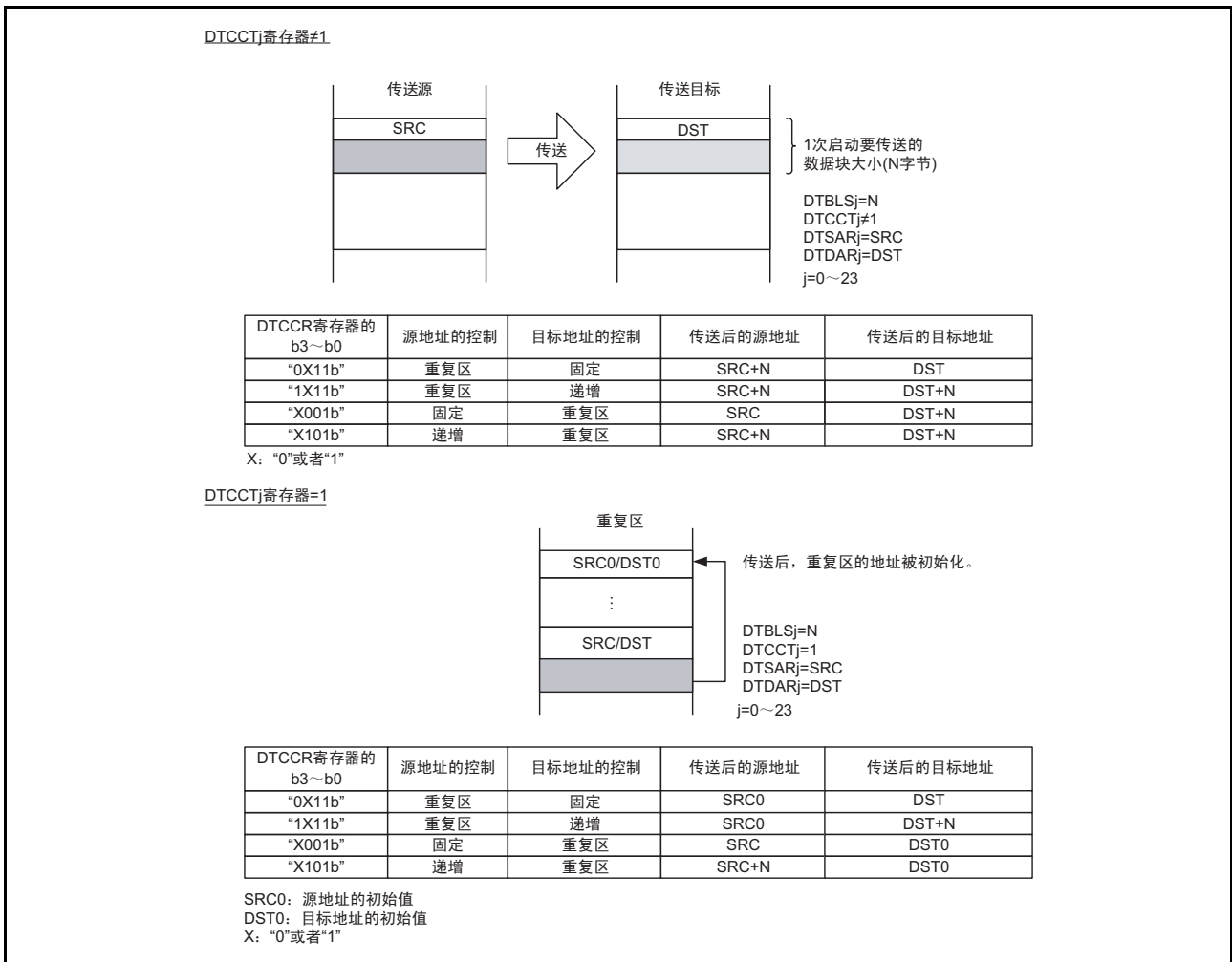


图 15.9 重复模式的数据传送

### 15.3.6 链传送

在 DTCCRj (j=0 ~ 22) 寄存器的 CHNE 位为 “1 (允许链传送)” 时, 能通过 1 个启动源连续进行多个数据的传送。链传送的流程图如图 15.10 所示。

DTC 一旦启动, 就通过从启动源对应的 DTC 向量地址中读取的数据来选择控制数据, 读被分配在 DTC 控制数据区的控制数据。如果读到的控制数据的 CHNE 位为 “1” (允许链传送), 就在传送结束后, 读被分配的下一个控制数据, 继续传送。重复此操作, 直到 CHNE 位为 “0” (禁止链传送) 的控制数据传送结束为止。

必须将 DTCCR23 寄存器的 CHNE 位置 “0” (禁止链传送)。

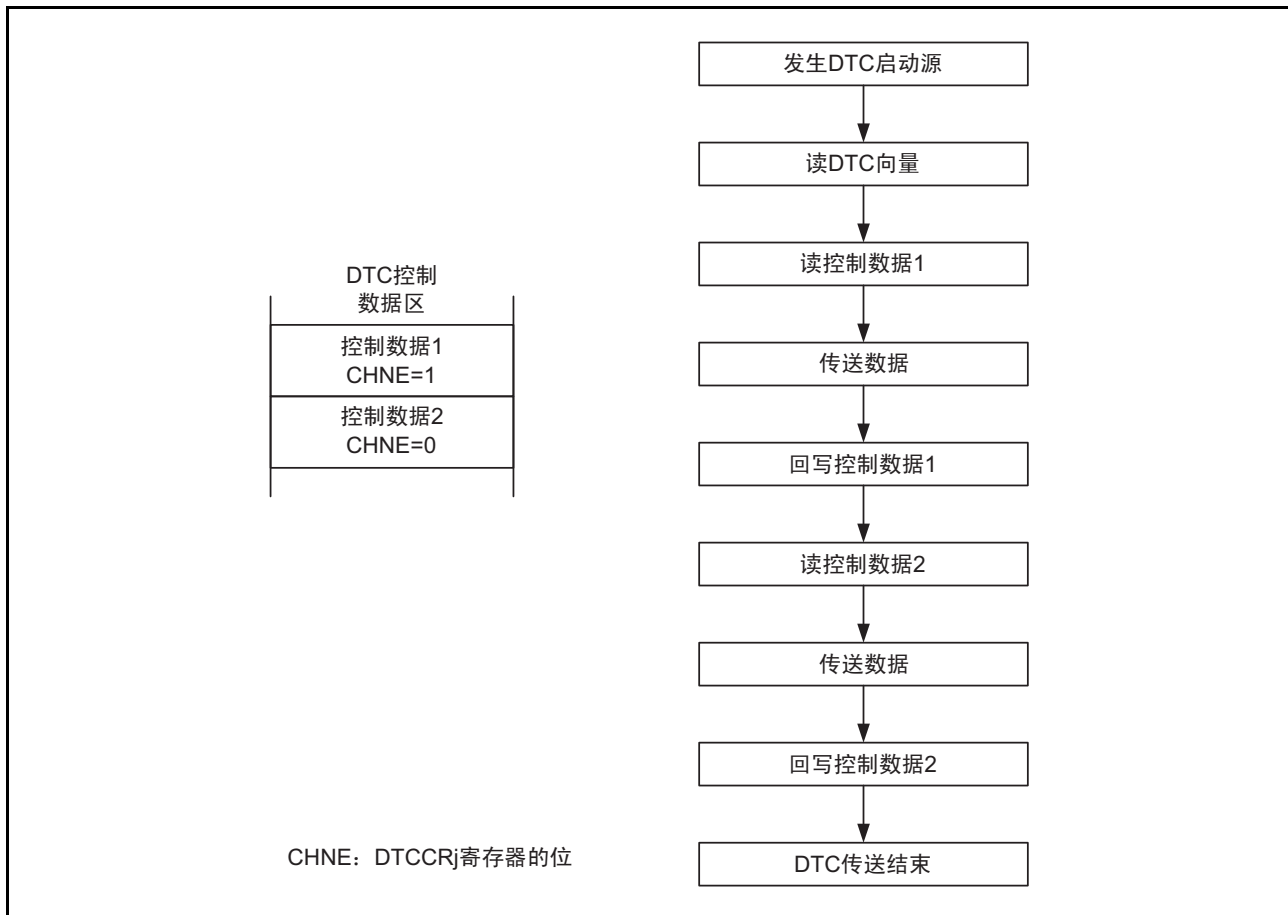


图 15.10 链传送的流程图

### 15.3.7 中断源

如果 DTC 在正常模式中进行 DTCCT<sub>j</sub> (j=0 ~ 23) 寄存器变为 “0” 的数据传送, 或者在重复模式中 DTCCR<sub>j</sub> 寄存器的 RPTINT 位为 “1” (允许发生中断) 并进行 DTCCT<sub>j</sub> 寄存器变为 “0” 的数据传送, 就在 DTC 运行中向 CPU 请求启动源的中断。但是, 当启动源为 SSU/I<sup>2</sup>C 总线发送数据空或者闪存就绪状态时, 就不向 CPU 请求中断。

向 CPU 请求的此中断受 I 标志和中断控制寄存器的影响。在链传送的情况下, 是否产生中断请求取决于连续进行的最初传送的传送次数和 RPTINT 位。在向 CPU 请求中断时, 对应启动源的 DTCEN<sub>i</sub> (i=0 ~ 3、5、6) 寄存器的 DTCEN<sub>i0</sub> ~ DTCEN<sub>i7</sub> (i=0 ~ 3、5、6) 位变为 “0” (禁止启动)。

### 15.3.8 运行时序

读被分配在 DTC 控制数据区的控制数据需要 5 个周期。控制数据的回写周期数取决于控制数据的设定。DTC 的运行时序例子和链传送时的 DTC 的运行时序例子分别如图 15.11 和图 15.12 所示。控制数据的回写如表 15.8 所示。

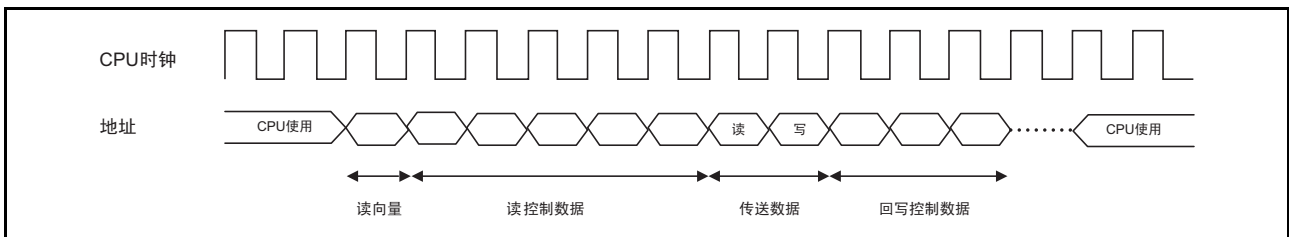


图 15.11 DTC 的运行时序例子

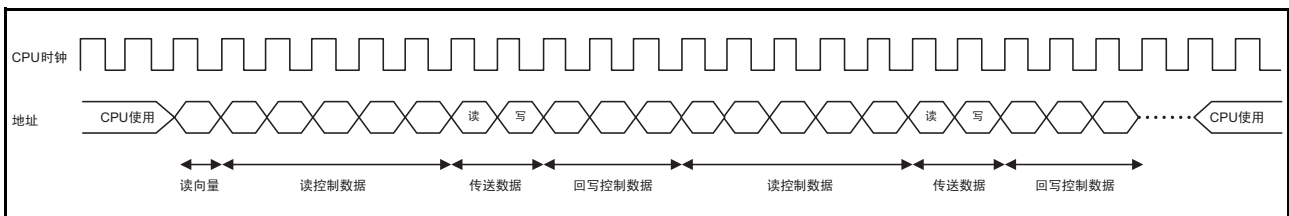


图 15.12 链传送时的 DTC 的运行时序例子

表 15.8 控制数据的回写规格

DTCCR 寄存器的 b3 ~ b0	运行模式	地址控制		回写的控制数据				周期数
		源	目标	DTCCT <sub>j</sub> 寄存器	DTRL <sub>Dj</sub> 寄存器	DTSAR <sub>j</sub> 寄存器	DTDAR <sub>j</sub> 寄存器	
“00X0b”	正常模式	固定	固定	回写	回写	不回写	不回写	1
“01X0b”		递增	固定	回写	回写	回写	不回写	2
“10X0b”		固定	递增	回写	回写	不回写	回写	2
“11X0b”		递增	递增	回写	回写	回写	回写	3
“0X11b”	重复模式	重复区	固定	回写	回写	回写	不回写	2
“1X11b”			递增	回写	回写	回写	回写	3
“X001b”		固定	重复区	回写	回写	不回写	回写	2
“X101b”		递增		回写	回写	回写	回写	3

j=0 ~ 23

X: “0” 或者 “1”

### 15.3.9 DTC 的执行周期数

DTC 启动时的执行状态和所需的周期数如表 15.9 所示，数据传送时所需的周期数如表 15.10 所示。

表 15.9 DTC 启动时的执行状态和所需的周期数

读向量	控制数据		读数据	写数据	内部运行
	读	回写			
1	5	(注 2)	(注 1)	(注 1)	1

注 1. 有关读写数据时所需的周期数，请参照“表 15.10 数据传送时所需的周期数”。

注 2. 有关回写控制数据时所需的周期数，请参照“表 15.8 控制数据的回写规格”。

假设 DTBLSj (j=0 ~ 23) 寄存器为 N，则在传送数据时执行以下的操作：

1. 当  $N=2n$  (偶数) 时，进行  $n$  次 2 字节数据的传送。
2. 当  $N=2n+1$  (奇数) 时，在  $n$  次 2 字节数据的传送后，进行 1 次 1 字节数据的传送。

表 15.10 数据传送时所需的周期数

执行状态	传送单位	内部 RAM (DTC 正在传送)		内部 ROM (程序 ROM)	内部 ROM (数据 闪存)	SFR (字存取)		SFR (字节存取)	SFR (DTC 控制数据区)	
		偶数地址	奇数地址			偶数地址	奇数地址		偶数地址	奇数地址
读数据	1 字节 SK1	1		1	2	2		2	1	
	2 字节 SK2	1	2	2	4	2	4	4	1	2
写数据	1 字节 SL1	1		—	—	2		2	1	
	2 字节 SL2	1	2	—	—	2	4	4	1	2

用下述计算式求执行周期数：

执行周期数 =  $1 + \Sigma[\text{表达式 A}] + 2$

$\Sigma$  为 1 个启动源的传送次数 (CHNE 位被置“1”的次数 +1) 之和。

1. 当  $N=2n$  (偶数) 时  
表达式  $A = J + n \cdot SK2 + n \cdot SL2$
2. 当  $N=2n+1$  (奇数) 时  
表达式  $A = J + n \cdot SK2 + 1 \cdot SK1 + n \cdot SL2 + 1 \cdot SL1$

J: 读控制数据时的周期数 (5 个周期) + 回写时所需的周期数。

对于需要以 16 位为单位进行存取的寄存器，必须在读写数据时给 DTBLSj (j=0 ~ 23) 寄存器设定“2”以上 (包括“2”) 的偶数值。

以 16 位为单位存取 DTC。

### 15.3.10 DTC 启动源的接受和中断源标志

#### 15.3.10.1 闪存、定时器 RC、同步串行通信单元 (SSU) /I<sup>2</sup>C 总线以外的中断源

当 DTC 启动源为闪存、定时器 RC、同步串行通信单元 (SSU) /I<sup>2</sup>C 总线以外的中断源时，DTC 不能在发生中断源后 8 ~ 12 个 CPU 时钟周期内，接受相同的 DTC 启动源。如果在执行软件命令时发生中断源，就不能在 9 ~ 16 个 CPU 时钟周期内，接受相同的 DTC 启动源；如果在 DTC 运行中发生并接受 DTC 启动源，就不能在该源启动 DTC 前的 DTC 传送结束后 8 ~ 12 个 CPU 时钟周期内，接受相同的 DTC 启动源；如果在启动 DTC 前的 DTC 传送结束后立即执行软件命令，就不能在 16 个 CPU 时钟周期内，接受相同的 DTC 启动源。

#### 15.3.10.2 闪存

当 DTC 启动源为闪存就绪状态时，在 FST 寄存器的 RDYSTI 位变为“1”（有闪存就绪状态中断请求）后到 DTC 将此位置“0”（无闪存就绪状态中断请求）前，即使发生闪存就绪状态中断请求，也不作为 DTC 启动源。如果在 DTC 将 RDYSTI 位置“0”后发生闪存就绪状态中断请求，DTC 就接受此中断请求并作为启动源。在 RDYSTI 位变为“1”后到 DTC 将中断源标志置“0”前，需要 8 ~ 12 个 CPU 时钟周期。如果在执行软件命令时发生闪存就绪状态中断，就在 DTC 将中断源标志置“0”前，需要 9 ~ 16 个 CPU 时钟周期。如果在 DTC 运行中发生闪存就绪状态中断请求并接受此中断请求作为 DTC 启动源，就在该源启动 DTC 前的 DTC 传送结束后经过 8 ~ 12 个 CPU 时钟周期，RDYSTI 位变为“0”。如果在启动 DTC 前的 DTC 传送结束后立即执行软件命令，就在 16 个 CPU 时钟周期后，RDYSTI 位变为“0”。

#### 15.3.10.3 定时器 RC

当 DTC 启动源为定时器 RC 的中断源时，在中断源标志变为“1”后到 DTC 将此标志置“0”前，即使各定时器发生输入捕捉或者比较匹配，也不作为 DTC 启动源。如果在 DTC 将中断源标志置“0”后发生输入捕捉或者比较匹配，DTC 就接受此中断请求并作为启动源。在中断源标志变为“1”后到 DTC 将中断源标志置“0”前，需要 8 ~ 12 个 CPU 时钟周期 0.5 ~ 1.5 个定时器运行时钟周期。如果在执行软件命令时中断源标志变为“1”，就在 DTC 将中断源标志置“0”前，需要 9 ~ 16 个 CPU 时钟周期 0.5 ~ 1.5 个定时器运行时钟周期。如果在启动 DTC 时发生并接受定时器 RC 的各 DTC 启动源，就在该源启动 DTC 前的 DTC 传送结束后经过 8 ~ 12 个 CPU 时钟周期 0.5 ~ 1.5 个定时器运行时钟周期，中断源标志变为“0”。如果在启动 DTC 前的 DTC 传送结束后立即执行软件命令，就在 16 个 CPU 时钟周期 0.5 ~ 1.5 个定时器运行时钟周期后，中断源标志变为“0”。

#### 15.3.10.4 SSU/I<sup>2</sup>C 总线的接收数据满

当 DTC 启动源为 SSU/I<sup>2</sup>C 总线的接收数据满时，必须在数据传送过程中读 SSRDR/ICDRR 寄存器。通过读 SSRDR/ICDRR 寄存器，SSSR/ICSR 寄存器的 RDRF 位变为“0”（SSRDR/ICDRR 寄存器无数据）。此后，如果发生接收数据满的中断源，DTC 就接受此中断请求并作为启动源。

#### 15.3.10.5 SSU/I<sup>2</sup>C 总线的接收数据空

当 DTC 启动源为 SSU/I<sup>2</sup>C 总线的发送数据空时，必须在数据传送过程中写 SSRDR/ICDRR 寄存器。通过写 SSTDR/ICDRT 寄存器，SSSR/ICSR 寄存器的 TDRE 位变为“0”（没有将数据从 SSTDR/ICDRT 寄存器传送到 SSSTRS/ICDRS 寄存器）。此后，如果发生发送数据空的中断源，DTC 就接受此中断请求并作为启动源。

## 15.4 使用 DTC 时的注意事项

### 15.4.1 DTC 启动源

- 在转移到等待模式前或者在等待模式中，不能发生 DTC 启动源。
- 在转移到停止模式前或者在停止模式中，不能发生 DTC 启动源。

### 15.4.2 DTCEN<sub>i</sub> (i=0 ~ 3、5、6) 寄存器

- 必须在不发生与 DTCEN<sub>i0</sub> ~ DTCEN<sub>i7</sub> 位对应的中断请求的位置更改这些位。
- 在外围功能的状态寄存器的中断源标志为“1”时，不能更改对应的启动源的 DTCEN<sub>i0</sub> ~ DTCEN<sub>i7</sub> 位。
- 不能在 DTC 传送过程中存取 DTCEN<sub>i</sub> 寄存器。
- 没有分配到中断源的位为保留位。保留位必须置“0”。

### 15.4.3 外围模块

- 不能在 DTC 传送过程中将外围功能的状态寄存器的位置“0”。
- 当 DTC 启动源为 SSU/I<sup>2</sup>C 总线的接收数据满时，必须在 DTC 传送过程中读 SSRDR/ICDRR 寄存器。通过读 SSRDR/ICDRR 寄存器，SSSR/ICSR 寄存器的 RDRF 位变为“0”（SSRDR/ICDRR 寄存器没有数据）。  
但是，当 DTC 数据传送的设定为以下两种情况时，即使读 SSRDR/ICDRR 寄存器，SSSR/ICSR 寄存器的 RDRF 位也不变为“0”（SSRDR/ICDRR 寄存器没有数据）。
  - 在正常模式中，进行 DTCCT<sub>j</sub> (j=0 ~ 23) 寄存器从“1”变为“0”的传送。
  - 在重复模式中，DTCCR<sub>j</sub> 寄存器的 RPTINT 位为“1”（允许发生中断）并且进行 DTCCT<sub>j</sub> 寄存器从“1”变为“0”的传送。
- 当 DTC 启动源为 SSU/I<sup>2</sup>C 总线的发送数据空时，必须在 DTC 传送过程中写 SSTDR/ICDRT 寄存器。通过写 SSTDR/ICDRT 寄存器，SSSR/ICSR 寄存器的 TDRE 位变为“0”（没有将数据从 SSTDR/ICDRT 寄存器传送到 SSTRSR/ICDRS 寄存器）。

### 15.4.4 中断请求

当 DTC 启动源为 SSU/I<sup>2</sup>C 发送数据空或者闪存就绪状态时，如果 DTC 在正常模式中进行 DTCCT<sub>j</sub> (j=0 ~ 23) 寄存器变为“0”的数据传送，或者在重复模式中 DTCCR<sub>j</sub> 寄存器的 RPTINT 位为“1”（允许发生中断）并且进行 DTCCT<sub>j</sub> 寄存器变为“0”的数据传送，就不在 DTC 运行中向 CPU 请求启动源的中断。

## 16. 定时器概论

定时器内置 2 个带 8 位预分频器的 8 位定时器、1 个 16 位定时器、1 个 4 位计数器、1 个 8 位计数器。带 8 位预分频器的 8 位定时器为定时器 RA 和定时器 RB，这些定时器有保存计数器初始值的重加载寄存器。16 位定时器为定时器 RC，有输入捕捉和输出比较功能。4 位计数器、8 位计数器为定时器 RE，有输出比较功能。全部定时器各自独立运行。

各定时器的功能比较如表 16.1 所示。

表 16.1 各定时器的功能比较

项目	定时器 RA	定时器 RB	定时器 RC	定时器 RE	
结构	带 8 位预分频器的 8 位定时器 (带重加载寄存器)	带 8 位预分频器的 8 位定时器 (带重加载寄存器)	16 位定时器 (具有输入捕捉和输出比较功能)	4 位计数器 8 位计数器	
计数	递减计数	递减计数	递增计数	递增技术	
计数源	<ul style="list-style-type: none"> <li>• f1</li> <li>• f2</li> <li>• f8</li> <li>• fOCO</li> <li>• fC32</li> <li>• fC</li> </ul>	<ul style="list-style-type: none"> <li>• f1</li> <li>• f2</li> <li>• f8</li> <li>• 定时器 RA 下溢</li> </ul>	<ul style="list-style-type: none"> <li>• f1</li> <li>• f2</li> <li>• f4</li> <li>• f8</li> <li>• f32</li> <li>• TRCCLK</li> </ul>	<ul style="list-style-type: none"> <li>• f4</li> <li>• f8</li> <li>• f32</li> <li>• fC4</li> </ul>	
功能	内部计数源的计数	定时器模式	定时器模式 (输出比较功能)	—	
	外部计数源的计数	事件计数器模式	—	定时器模式 (输出比较功能)	
	外部脉宽 / 周期的测量	脉宽测量模式 脉冲周期测量模式	—	定时器模式 (输入捕捉功能, 4 个引脚)	
	PWM 输出	脉冲输出模式 (注 1) 事件计数器模式 (注 1)	可编程波形发生模式	定时器模式 (输出比较功能, 4 个引脚) (注 1)、 PWM 模式 (3 个引脚)、 PWM2 模式 (1 个引脚)	输出比较模式
	单触发波形输出	—	可编程单触发发生模式 可编程等待单触发发生模式	PWM 模式 (3 个引脚)	—
	三相波形输出	—	—	—	—
	定时器	—	—	—	实时时钟模式
输入引脚	TRAIO	INT0	INT0、TRCCLK、 TRCTRG、TRCIOA、 TRCIOB、TRCIOC、 TRCIOD	—	
输出引脚	TRA0 TRAIO	TRBO	TRCIOA、TRCIOB、 TRCIOC、TRCIOD	TRE0	
相关中断	定时器 RA 中断	定时器 RB 中断 INT0 中断	比较匹配 / 输入捕捉的 A ~ D 中断、上溢中断 INT0 中断	定时器 RE 中断	
定时器停止	有	有	有	有	

注 1. 在这些模式中输出矩形波。因为在每次发生上溢时输出反相波形，所以脉冲的“H”电平和“L”电平的宽度相同。

## 17. 定时器 RA

定时器 RA 是带 8 位预分频器的 8 位定时器。

### 17.1 概要

预分频器和定时器各自由重加载寄存器和计数器构成，重加载寄存器和计数器分配在相同的地址。如果存取 TRAPRE 寄存器和 TRA 寄存器，就能存取重加载寄存器和计数器（参照表 17.2 ~ 表 17.6 中各模式的规格）。

定时器 RA 的计数源为计数和重新加载等的定时器运行的时钟。

定时器 RA 的框图和引脚结构分别如图 17.1 和表 17.1 所示。定时器 RA 有以下 5 种模式：

- 定时器模式 这是对内部计数源进行计数的模式。
- 脉冲输出模式 这是对内部计数源进行计数，并在定时器下溢时输出极性相反的脉冲的模式。
- 事件计数器模式 这是对外部脉冲进行计数的模式。
- 脉宽测量模式 这是测量外部脉冲脉宽的模式。
- 脉冲周期测量模式 这是测量外部脉冲周期的模式。

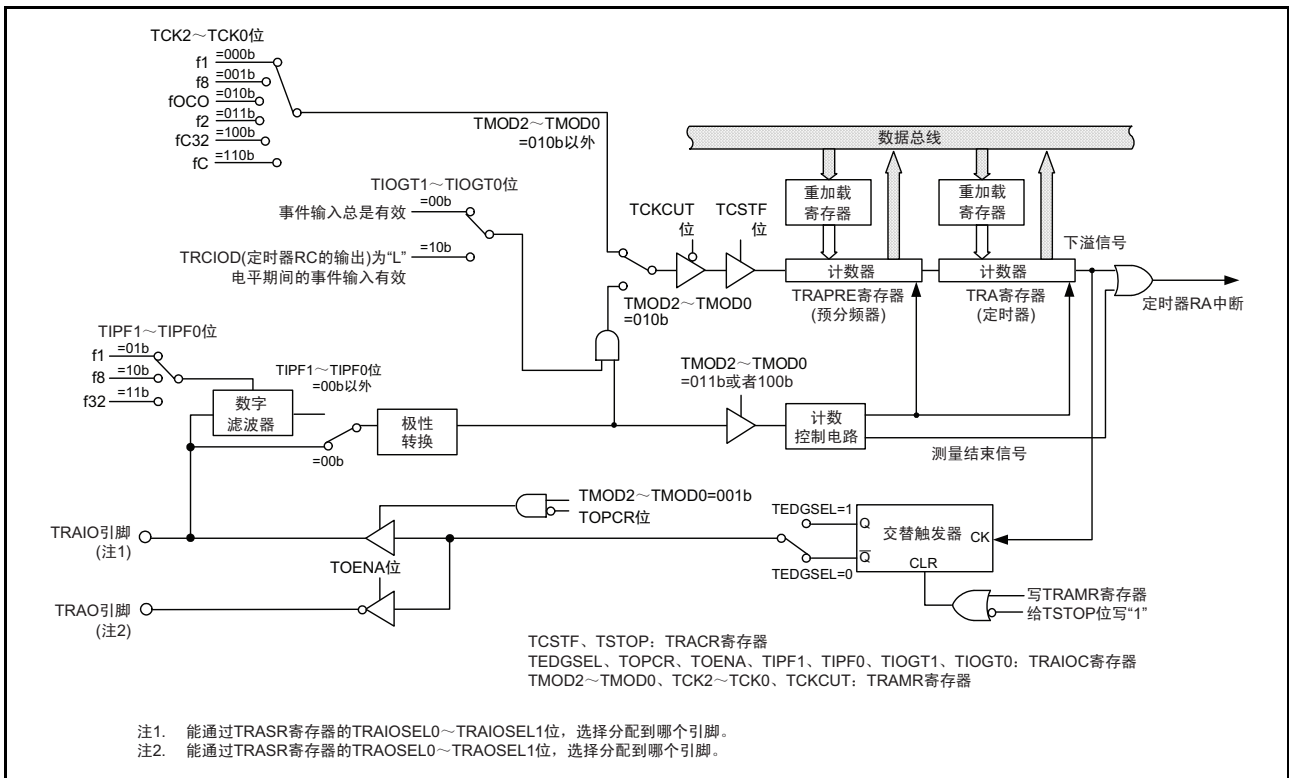


图 17.1 定时器 RA 的框图

表 17.1 定时器 RA 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TRAI0	P1_5 或者 P1_7	输入 / 输出	功能因运行模式而不同，详细内容请参照各模式。
TRAO	P3_0 或者 P3_7	输出	



## 17.2 寄存器说明

### 17.2.1 定时器 RA 的控制寄存器 (TRACR)

地址	地址 0100h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	TUNDF	TEDGF	—	TSTOP	TCSTF	TSTART
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TSTART	定时器 RA 的计数开始位 (注 1)	0: 停止计数 1: 开始计数	R/W
b1	TCSTF	定时器 RA 的计数状态标志 (注 1)	0: 停止计数 1: 正在计数	R
b2	TSTOP	定时器 RA 的计数强制停止位 (注 2)	如果置“1”，就强制停止计数。 读取值为“0”。	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TEDGF	有效边沿的判断标志 (注 3、注 4)	0: 无有效边沿 1: 有有效边沿 (测量期间结束)	R/W
b5	TUNDF	定时器 RA 的下溢标志 (注 3、注 4)	0: 无下溢 1: 有下溢	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

注 1. 有关使用 TSTART 位和 TCSTF 位时的注意事项，请参照“17.8 使用定时器 RA 时的注意事项”。

注 2. 如果给 TSTOP 位写“1”，TSTART 位、TCSTF 位、TRAPRE 寄存器和 TRA 寄存器就变为复位后的值。

注 3. 如果通过程序给 TEDGF 位和 TUNDF 位写“0”，这些位就变为“0” (即使写“1”也不变)。

注 4. 在定时器模式、脉冲输出模式和事件计数器模式中，必须将 TEDGF 位和 TUNDF 位置“0”。

在脉宽测量模式和脉冲周期测量模式中，必须对 TRACR 寄存器使用 MOV 指令。此时，如果不想让 TEDGF 位和 TUNDF 位变化，就必须将这些位置“1”。

## 17.2.2 定时器 RA 的 I/O 控制寄存器 (TRAIOC)

地址	地址 0101h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIOGT1	TIOGT0	TIPF1	TIPF0	—	TOENA	TOPCR	TEDGSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TEDGSEL	TRAIO 极性转换位	功能因运行模式而不同。	R/W
b1	TOPCR	TRAIO 输出控制位		R/W
b2	TOENA	TRAIO 输出允许位		R/W
b3	—	保留位	必须置“0”。	R/W
b4	TIPF0	TRAIO 输入滤波器选择位	功能因运行模式而不同。	R/W
b5	TIPF1			R/W
b6	TIOGT0			R/W
b7	TIOGT1			R/W

## 17.2.3 定时器 RA 的模式寄存器 (TRAMR)

地址	地址 0102h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCKCUT	TCK2	TCK1	TCK0	—	TMOD2	TMOD1	TMOD0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TMOD0	定时器 RA 的运行模式选择位	b2 b1 b0 0 0 0: 定时器模式 0 0 1: 脉冲输出模式 0 1 0: 事件计数器模式 0 1 1: 脉宽测量模式 1 0 0: 脉冲周期测量模式 1 0 1: 不能设定 1 1 0: 不能设定 1 1 1: 不能设定	R/W
b1	TMOD1			R/W
b2	TMOD2			R/W
b3	—			什么也不指定。读写值都为“0”。
b4	TCK0	定时器 RA 的计数源选择位	b6 b5 b4 0 0 0: f1 0 0 1: f8 0 1 0: fOCO 0 1 1: f2 1 0 0: fC32 1 0 1: 不能设定 1 1 0: fC 1 1 1: 不能设定	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	TCKCUT	定时器 RA 的计数源截止位	0: 提供计数源 1: 截止计数源	R/W

必须在 TRACR 寄存器的 TSTART 位和 TCSTF 位都为“0”（停止计数）时更改 TRAMR 寄存器。

## 17.2.4 定时器 RA 的预分频寄存器 (TRAPRE)

地址	地址 0103h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

(注 1)

位	模式	功能	设定范围	R/W
b7 ~ b0	定时器模式	对内部计数源进行计数。	00h ~ FFh	R/W
	脉冲输出模式		00h ~ FFh	R/W
	事件计数器模式	对外部计数源进行计数。	00h ~ FFh	R/W
	脉宽测量模式	测量外部输入脉冲的脉宽 (对内部计数源进行计数)。	00h ~ FFh	R/W
	脉宽周期测量模式	测量外部输入脉冲的脉冲周期 (对内部计数源进行计数)。	00h ~ FFh	R/W

注 1. 如果给 TRACR 寄存器的 TSTOP 位写“1”，TRAPRE 寄存器的值就变为“FFh”。

## 17.2.5 定时器 RA 寄存器 (TRA)

地址	地址 0104h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

(注 1)

位	模式	功能	设定范围	R/W
b7 ~ b0	全部模式	对 TRAPRE 寄存器的下溢进行计数。	00h ~ FFh (注 2)	R/W

注 1. 如果给 TRACR 寄存器的 TSTOP 位写“1”，TRA 寄存器的值就变为“FFh”。

注 2. 在脉宽测量模式和脉冲周期测量模式中，不能给 TRA 寄存器设定“00h”。

## 17.2.6 定时器 RA 的引脚选择寄存器 (TRASR)

地址	地址 0180h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	TRAOSEL1	TRAOSEL0	—	TRAIOSSEL1	TRAIOSSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRAIOSSEL0	TRAI0 引脚选择位	b1 b0 0 0: 不使用 TRAI0 引脚 0 1: 分配到 P1_7 1 0: 分配到 P1_5 1 1: 不能设定	R/W
b1	TRAIOSSEL1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	TRAOSEL0	TRAO 引脚选择位	b4 b3 0 0: 分配到 P3_7 0 1: 分配到 P3_0 1 0: 不能设定 1 1: 不能设定	
b4	TRAOSEL1			
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

TRASR 寄存器是选择将定时器 RA 的输入 / 输出分配到哪个引脚的寄存器。在使用定时器 RA 的输入 / 输出引脚时，必须设定 TRASR 寄存器。

在设定定时器 RA 的相关寄存器前，必须设定 TRASR 寄存器，但是不能在定时器 RA 运行中更改 TRASR 寄存器的设定值。

### 17.3 定时器模式

这是对内部生成的计数源进行计数的模式（表 17.2）。

表 17.2 定时器模式的规格

项目	规格
计数源	f1、f2、f8、fOCO、fC32、fC
计数	<ul style="list-style-type: none"> <li>递减计数</li> <li>在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
分频比	$1/(n+1)(m+1)$ n: TRAPRE 寄存器的设定值 m: TRA 寄存器的设定值
计数开始条件	给 TRACR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>给 TRACR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>给 TRACR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	在定时器 RA 发生下溢时 [ 定时器 RA 中断 ]。
TRAIO 引脚功能	可编程输入 / 输出端口
TRAO 引脚功能	可编程输入 / 输出端口
读定时器	如果读 TRA 寄存器和 TRAPRE 寄存器，就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TRAPRE 寄存器和 TRA 寄存器，数据就同时被写到各自的重加载寄存器和计数器。</li> <li>如果在计数过程中写 TRAPRE 寄存器和 TRA 寄存器，数据就被写到各自的重加载寄存器和计数器（参照“17.3.2 计数过程中的定时器写控制”）。</li> </ul>

#### 17.3.1 定时器 RA 的 I/O 控制寄存器（TRAIOC）[ 定时器模式 ]

地址 地址 0101h

位 b7 b6 b5 b4 b3 b2 b1 b0

符号	TIOGT1	TIOGT0	TIPF1	TIPF0	—	TOENA	TOPCR	TEDGSEL
----	--------	--------	-------	-------	---	-------	-------	---------

复位后的值 0 0 0 0 0 0 0 0

位	符号	位名	功能	R/W
b0	TEDGSEL	TRAIO 极性转换位	在定时器模式中，必须置“0”。	R/W
b1	TOPCR	TRAIO 输出控制位		R/W
b2	TOENA	TRAO 输出允许位		R/W
b3	—	保留位	必须置“0”。	R/W
b4	TIPF0	TRAIO 输入滤波器选择位	在定时器模式中，必须置“0”。	R/W
b5	TIPF1			R/W
b6	TIOGT0	TRAIO 事件输入控制位		R/W
b7	TIOGT1			R/W

### 17.3.2 计数过程中的定时器写控制

定时器 RA 有预分频器和定时器（对预分频器的下溢进行计数），各自有重加载寄存器和计数器。在写预分频器和定时器时，数据同时被写到重加载寄存器和计数器。

但是，与计数源同步将数据从预分频器的重加载寄存器传送到计数器，与预分频器的下溢同步将数据从定时器的重加载寄存器传送到计数器。因此，如果在计数过程中写预分频器和定时器，就不会在执行写指令后立即更新计数器的值。在定时器 RA 计数过程中改写计数值的运行例子如图 17.2 所示。

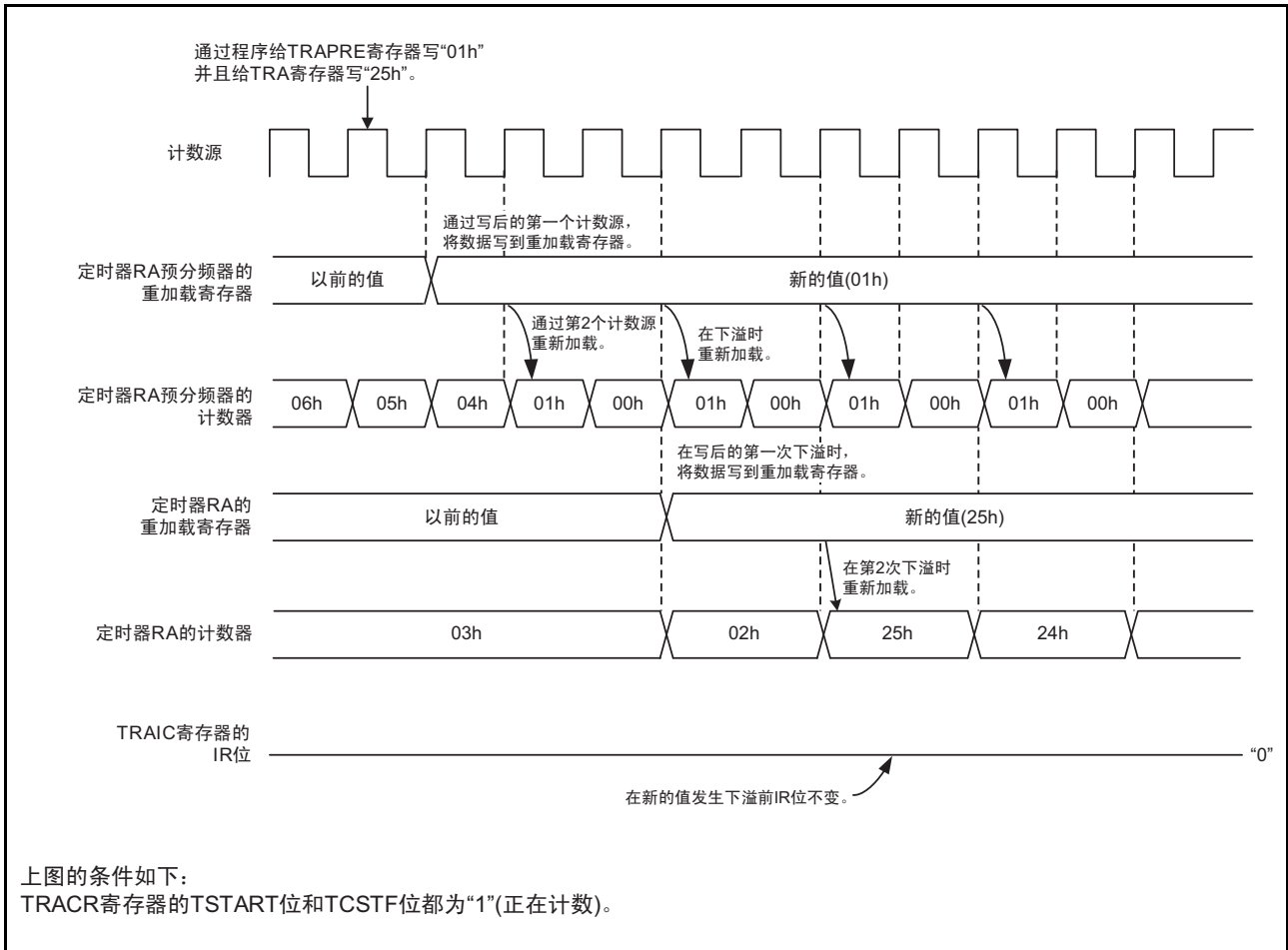


图 17.2 在定时器 RA 计数过程中改写计数值的运行例子

## 17.4 脉冲输出模式

这是对内部生成的计数源进行计数，并在定时器每次下溢时从 TRAI0 引脚输出极性相反的脉冲的模式（表 17.3）。

表 17.3 脉冲输出模式的规格

项目	规格
计数源	f1、f2、f8、fOCO、fC32、fC
计数	<ul style="list-style-type: none"> <li>• 递减计数</li> <li>• 在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
分频比	$1/(n+1)(m+1)$ n: TRAPRE 寄存器的设定值 m: TRA 寄存器的设定值
计数开始条件	给 TRACR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>• 给 TRACR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>• 给 TRACR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	在定时器 RA 发生下溢时 [定时器 RA 中断]。
TRAI0 信号引脚功能	脉冲输出引脚或者可编程输出端口
TRAO 引脚功能	可编程输入 / 输出端口或者 TRAI0 的反相输出引脚
读定时器	如果读 TRA 寄存器和 TRAPRE 寄存器，就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>• 如果在停止计数时写 TRAPRE 寄存器和 TRA 寄存器，数据就同时被写到各自的重加载寄存器和计数器。</li> <li>• 如果在计数过程中写 TRAPRE 寄存器和 TRA 寄存器，数据就被写到各自的重加载寄存器和计数器（参照“17.3.2 计数过程中的定时器写控制”）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>• TRAI0 输出极性转换功能 能通过 TRAI0C 寄存器的 TEDGSEL 位选择开始输出脉冲时的电平（注 1）。</li> <li>• TRAO 输出功能 TRAO 引脚输出 TRAI0 的输出极性相反的脉冲（通过 TRAI0C 寄存器的 TOENA 位选择）。</li> <li>• 脉冲输出停止功能 能通过 TRAI0C 寄存器的 TOPCR 位停止 TRAI0 引脚输出脉冲。</li> <li>• TRAI0 引脚选择功能 能通过 TRASR 寄存器的 TRAI0SEL0 ~ TRAI0SEL1 位选择 P1_5 或者 P1_7。</li> <li>• TRAO 引脚选择功能 能通过 TRASR 寄存器的 TRAOSEL0 ~ TRAOSEL1 位选择 P3_0 或者 P3_7。</li> </ul>

注 1. 通过写 TRAMR 寄存器，输出脉冲变为开始输出时的电平。



## 17.4.1 定时器 RA 的 I/O 控制寄存器 (TRAIOC) [脉冲输出模式]

地址	地址 0101h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIOGT1	TIOGT0	TIPF1	TIPF0	—	TOENA	TOPCR	TEDGSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W	
b0	TEDGSEL	TRAIO 极性转换位	0: 从“H”电平开始 TRAI0 输出 1: 从“L”电平开始 TRAI0 输出	R/W	
b1	TOPCR	TRAIO 输出控制位	0: TRAI0 输出 1: 禁止 TRAI0 输出	R/W	
b2	TOENA	TRAO 输出允许位	0: 禁止 TRAO 输出 1: TRAO 输出 (端口输出 TRAI0 输出的反相信号)	R/W	
b3	—	保留位	必须置“0”。	R/W	
b4	TIPF0	TRAIO 输入滤波器选择位	在脉冲输出模式中, 必须置“0”。	R/W	
b5	TIPF1			R/W	
b6	TIOGT0			TRAIO 事件输入控制位	R/W
b7	TIOGT1			R/W	

## 17.5 事件计数器模式

这是对 TRAI0 引脚输入的外部信号进行计数的模式（表 17.4）。

表 17.4 事件计数器模式的规格

项目	规格
计数源	TRAI0 引脚输入的外部信号（能通过程序选择有效边沿）。
计数	<ul style="list-style-type: none"> <li>• 递减计数</li> <li>• 在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
分频比	$1/(n+1)(m+1)$ n: TRAPRE 寄存器的设定值 m: TRA 寄存器的设定值
计数开始条件	给 TRACR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>• 给 TRACR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>• 给 TRACR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	在定时器 RA 发生下溢时 [ 定时器 RA 中断 ]。
TRAI0 信号引脚功能	计数源输入引脚
TRAO 引脚功能	可编程输入 / 输出端口或者脉冲输出引脚（注 1）
读定时器	如果读 TRA 寄存器和 TRAPRE 寄存器，就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>• 如果在停止计数时写 TRAPRE 寄存器和 TRA 寄存器，数据就同时被写到各自的重加载寄存器和计数器。</li> <li>• 如果在计数过程中写 TRAPRE 寄存器和 TRA 寄存器，数据就被写到各自的重加载寄存器和计数器（参照“17.3.2 计数过程中的定时器写控制”）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>• TRAI0 输入极性转换功能 能通过 TRAI0C 寄存器的 TEDGSEL 位选择计数源的有效边沿。</li> <li>• 计数源输入引脚选择功能 通过 TRASR 寄存器的 TRAI0SEL0 ~ TRAI0SEL1 位选择 P1_5 或者 P1_7。</li> <li>• 脉冲输出功能 在定时器每次下溢时，TRAO 引脚输出极性相反的脉冲（通过 TRAI0C 寄存器的 TOENA 位选择）（注 1）。</li> <li>• TRAO 引脚选择功能 通过 TRASR 寄存器的 TRAOSEL0 ~ TRAOSEL1 位选择 P3_0 或者 P3_7。</li> <li>• 数字滤波器功能 能通过 TRAI0C 寄存器的 TIPF0 ~ TIPF1 位选择数字滤波器的有无和采样频率。</li> <li>• 事件输入控制功能 能通过 TRAI0C 寄存器的 TIOGT0 ~ TIOGT1 位选择 TRAI0 引脚的事件输入的有效期间。</li> </ul>

注 1. 通过写 TRAMR 寄存器，输出脉冲变为开始输出时的电平。

## 17.5.1 定时器 RA 的 I/O 控制寄存器 (TRAIOC) [事件计数器模式]

地址	地址 0101h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIOGT1	TIOGT0	TIPF1	TIPF0	—	TOENA	TOPCR	TEDGSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TEDGSEL	TRAIO 极性转换位	0: 在 TRAI0 输入的上升沿进行计数并且从“L”电平开始 TRAO 输出 1: 在 TRAI0 输入的下降沿进行计数并且从“H”电平开始 TRAO 输出	R/W
b1	TOPCR	TRAIO 输出控制位	在事件计数器模式中, 必须置“0”。	R/W
b2	TOENA	TRA0 输出允许位	0: 禁止 TRAO 输出 1: TRAO 输出	R/W
b3	—	保留位	必须置“0”。	R/W
b4	TIPF0	TRAIO 输入滤波器选择位 (注 1)	b5 b4 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b5	TIPF1			R/W
b6	TIOGT0	TRAIO 事件输入控制位	b7 b6 0 0: 事件输入总是有效 0 1: 不能设定 1 0: TRCIOD (定时器 RC 的输出) 为“L”电平期间的事件输入有效 1 1: 不能设定	R/W
b7	TIOGT1			R/W

注 1. 在从 TRAI0 引脚连续 3 次采样到相同值时确定输入。

## 17.6 脉宽测量模式

这是测量 TRAI0 引脚输入的外部信号脉宽的模式（表 17.5）。

脉宽测量模式的运行例子如图 17.3 所示。

表 17.5 脉宽测量模式的规格

项目	规格
计数源	f1、f2、f8、fOCO、fC32、fC
计数	<ul style="list-style-type: none"> <li>• 递减计数</li> <li>• 只在测量脉冲的“H”电平或者“L”电平期间继续计数。</li> <li>• 在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
计数开始条件	给 TRACR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>• 给 TRACR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>• 给 TRACR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>• 在定时器 RA 发生下溢时 [ 定时器 RA 中断 ]。</li> <li>• 在 TRAI0 输入的上升沿或者下降沿（测量期间结束） [ 定时器 RA 中断 ]。</li> </ul>
TRAI0 信号引脚功能	测量脉冲的输入引脚
TRAO 引脚功能	可编程输入 / 输出端口
读定时器	如果读 TRA 寄存器和 TRAPRE 寄存器，就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>• 如果在计数停止时写 TRAPRE 寄存器和 TRA 寄存器，数据就同时被写到各自的重加载寄存器和计数器。</li> <li>• 如果在计数过程中写 TRAPRE 寄存器和 TRA 寄存器，数据就被写到各自的重加载寄存器和计数器（参照“17.3.2 计数过程中的定时器写控制”）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>• 测量电平的选择 能通过 TRAI0C 寄存器的 TEDGSEL 位选择“H”电平期间或者“L”电平期间。</li> <li>• 测量脉冲的输入引脚选择功能 能通过 TRASR 寄存器的 TRAI0SEL0 ~ TRAI0SEL1 位选择 P1_5 或者 P1_7。</li> <li>• 数字滤波器功能 能通过 TIPF0 ~ TIPF1 位选择数字滤波器的有无和采样频率。</li> </ul>

## 17.6.1 定时器 RA 的 I/O 控制寄存器 (TRAIOC) [脉宽测量模式]

地址	地址 0101h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIOGT1	TIOGT0	TIPF1	TIPF0	—	TOENA	TOPCR	TEDGSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TEDGSEL	TRAIO 极性转换位	0: 测量 TRAI0 输入的“L”电平宽度 1: 测量 TRAI0 输入的“H”电平宽度	R/W
b1	TOPCR	TRAIO 输出控制位	在脉宽测量模式中, 必须置“0”。	R/W
b2	TOENA	TRAO 输出允许位		R/W
b3	—	保留位	必须置“0”。	R/W
b4	TIPF0	TRAIO 输入滤波器选择位 (注 1)	b5 b4 00: 无滤波器 01: 有滤波器, 通过 f1 进行采样。 10: 有滤波器, 通过 f8 进行采样。 11: 有滤波器, 通过 f32 进行采样。	R/W
b5	TIPF1			R/W
b6	TIOGT0	TRAIO 事件输入控制位	在脉宽测量模式中, 必须置“0”。	R/W
b7	TIOGT1			R/W

注 1. 在从 TRAI0 引脚连续 3 次采样到相同值时确定输入。

## 17.6.2 运行例子

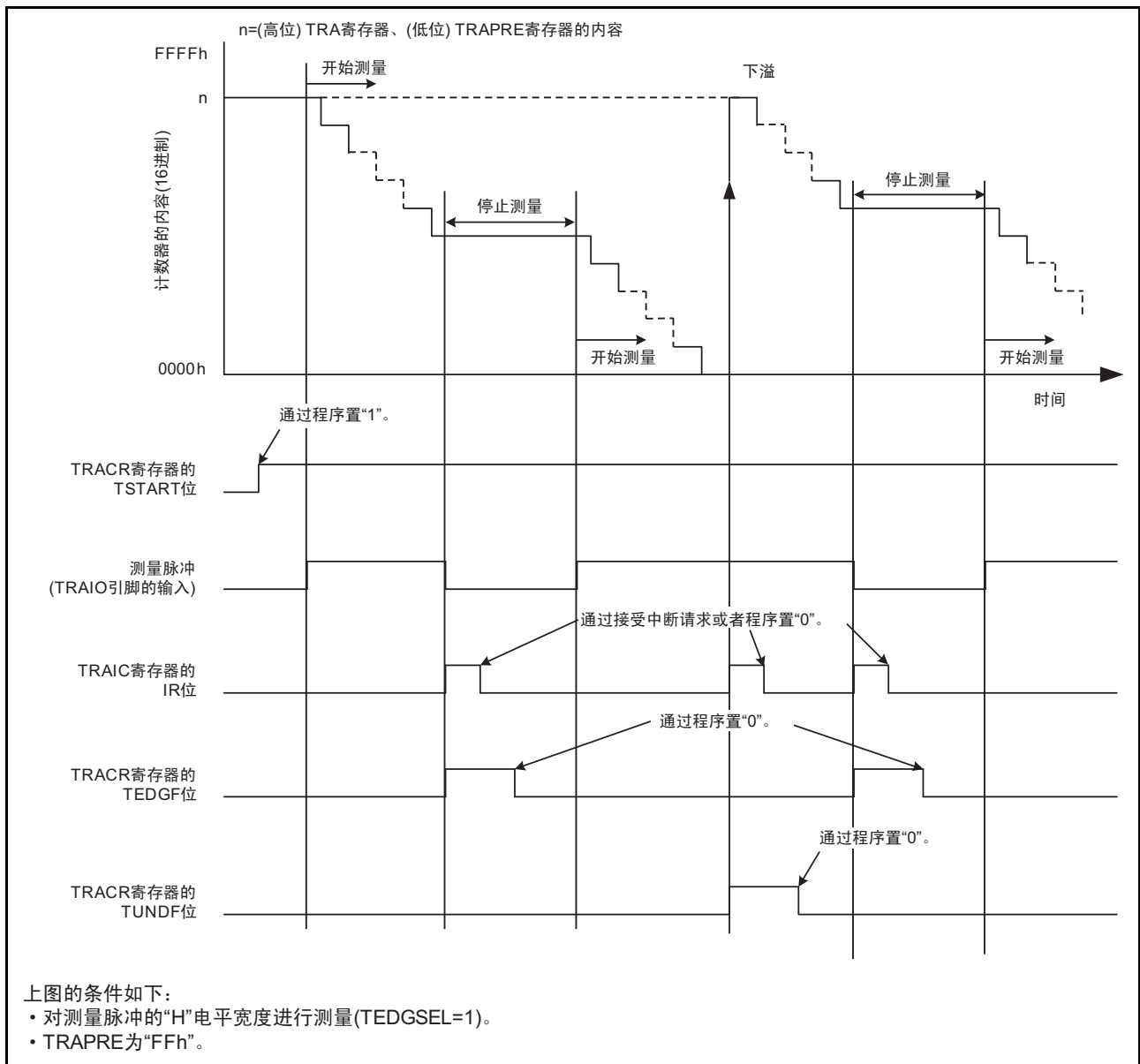


图 17.3 脉宽测量模式的运行例子

## 17.7 脉冲周期测量模式

这是测量 TRAI0 引脚输入的外部信号脉冲周期的模式（表 17.6）。

脉冲周期测量模式的运行例子如图 17.4 所示。

表 17.6 脉冲周期测量模式的规格

项目	规格
计数源	f1、f2、f8、fOCO、fC32、fC
计数	<ul style="list-style-type: none"> <li>递减计数</li> <li>输入测量脉冲的有效边沿后，在定时器 RA 的预分频器第 1 次发生下溢时，保持读缓冲器的内容；在定时器 RA 的预分频器第 2 次发生下溢时，定时器 RA 在将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
计数开始条件	给 TRACR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>给 TRACR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>给 TRACR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>在定时器 RA 发生下溢时 [ 定时器 RA 中断 ]。</li> <li>在 TRAI0 输入的上升沿或者下降沿（测量期间结束） [ 定时器 RA 中断 ]。</li> </ul>
TRAI0 引脚功能	测量脉冲的输入引脚（注 1）
TRAO 引脚功能	可编程输入 / 输出端口
读定时器	如果读 TRA 寄存器和 TRAPRE 寄存器，就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在计数停止时写 TRAPRE 寄存器和 TRA 寄存器，数据就同时被写到各自的重加载寄存器和计数器。</li> <li>如果在计数过程中写 TRAPRE 寄存器和 TRA 寄存器写数据，数据就被写到各自的重加载寄存器和计数器（参照“17.3.2 计数过程中的定时器写控制”）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>测量时间的选择 能通过 TRAI0C 寄存器的 TEDGSEL 位选择输入脉冲的测量期间。</li> <li>测量脉冲的输入引脚选择功能 能通过 TRASR 寄存器的 TRAI0SEL0 ~ TRAI0SEL1 位选择 P1_5 或者 P1_7。</li> <li>数字滤波器功能</li> <li>能通过 TIPF0 ~ TIPF1 位选择数字滤波器的有无和采样频率。</li> </ul>

注 1. 必须输入大于 2 倍定时器 RA 预分频器周期的脉冲。另外，必须对“H”电平宽度和“L”电平宽度分别输入大于定时器 RA 预分频器周期的脉冲，否则就可能忽视该输入。

## 17.7.1 定时器 RA 的 I/O 控制寄存器 (TRAIOC) [脉冲周期测量模式]

地址	地址 0101h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIOGT1	TIOGT0	TIPF1	TIPF0	—	TOENA	TOPCR	TEDGSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TEDGSEL	TRAIO 极性转换位	0: 对测量脉冲的 2 个上升沿之间的时间进行测量 1: 对测量脉冲的 2 个下降沿之间的时间进行测量	R/W
b1	TOPCR	TRAIO 输出控制位	在脉冲周期测量模式中, 必须置“0”。	R/W
b2	TOENA	TRAIO 输出允许位		R/W
b3	—	保留位	必须置“0”。	R/W
b4	TIPF0	TRAIO 输入滤波器选择位 (注 1)	b5 b4 00: 无滤波器 01: 有滤波器, 通过 f1 进行采样。 10: 有滤波器, 通过 f8 进行采样。 11: 有滤波器, 通过 f32 进行采样。	R/W
b5	TIPF1			R/W
b6	TIOGT0	TRAIO 事件输入控制位	在脉冲周期测量模式中, 必须置“0”。	R/W
b7	TIOGT1			R/W

注 1. 在从 TRAI0 引脚连续 3 次采样到相同值时确定输入。



17.7.2 运行例子

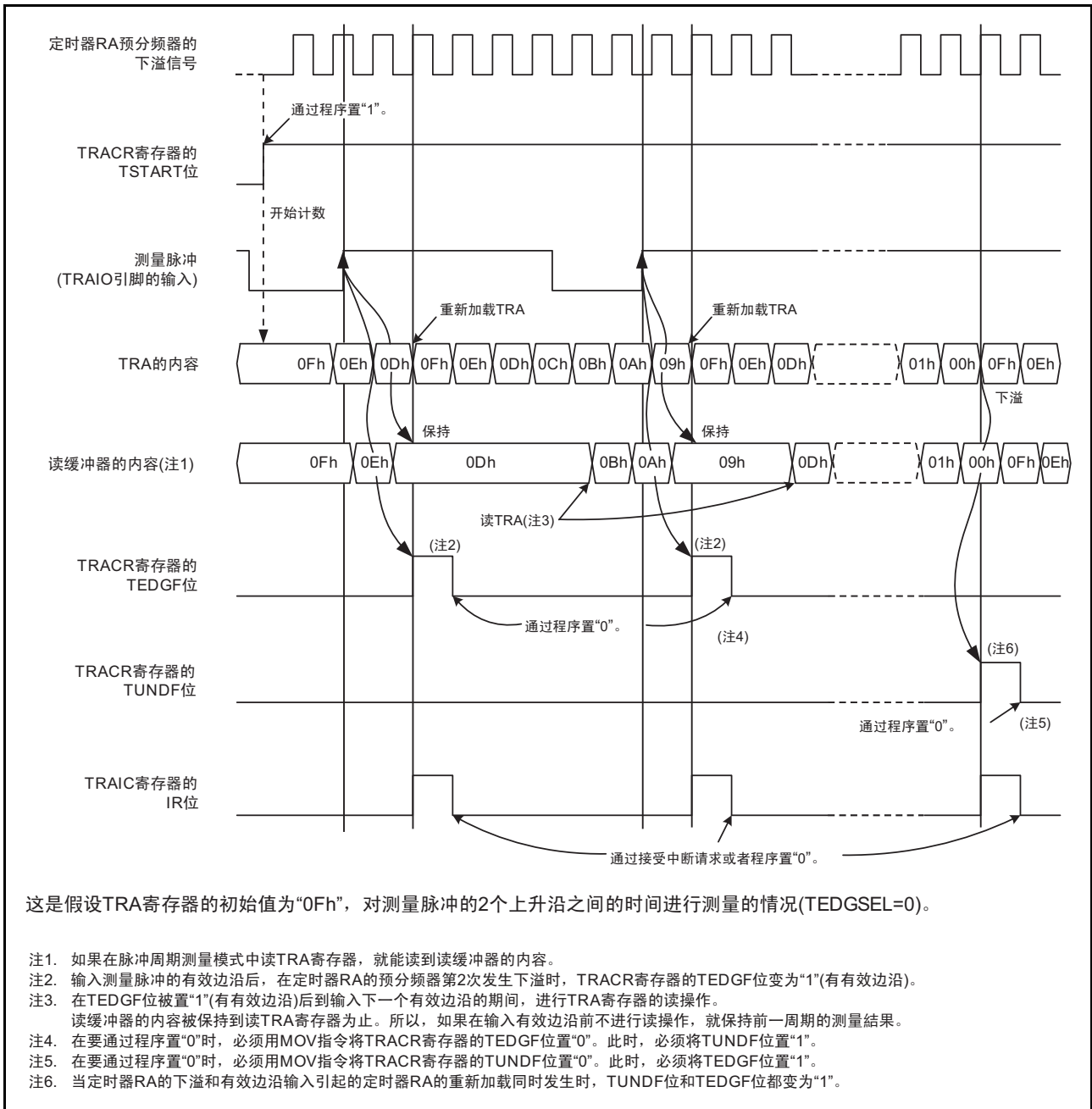


图 17.4 脉冲周期测量模式的运行例子

## 17.8 使用定时器 RA 时的注意事项

- 复位后，定时器停止计数。必须先给定时器和预分频器设定值，然后开始计数。
- 即使以 16 位为单位读预分频器和定时器，单片机内部也按字节顺序逐个读取。因此，在读这 2 个寄存器期间，定时器的值有可能被更新。
- 如果通过程序给脉宽测量模式和脉冲周期测量模式使用的 TRACR 寄存器的 TEDGF 位和 TUNDF 位写“0”，这些位就变为“0”，即使给这些位写“1”其值也不变。如果对 TRACR 寄存器使用读-改-写指令，即使 TEDGF 位和 TUNDF 位为“1”，也有可能在执行指令过程中被置“0”。此时，必须通过执行 MOV 指令给不想被置“0”的 TEDGF 位和 TUNDF 位写“1”。
- 在从其他模式变为脉宽测量模式和脉冲周期测量模式时，TEDGF 位和 TUNDF 位为不定值。必须先给 TEDGF 位和 TUNDF 位写“0”，然后开始定时器 RA 的计数。
- 根据计数开始后最初发生的定时器 RA 预分频器的下溢信号，TEDGF 位有可能变为“1”。
- 在使用脉冲周期测量模式时，必须紧接在计数开始之后至少空出 2 个定时器 RA 的预分频器周期的时间，将 TEDGF 位置“0”后再使用。
- 如果在计数停止时给 TSTART 位写“1”，TCSTF 位就会在 0~1 个计数源周期的期间变为“0”。除 TCSTF 位以外，不能在 TCSTF 位变为“1”前存取定时器 RA 的相关寄存器（注 1）。  
在 TCSTF 位变为“1”后的最初的计数源有效边沿开始计数。  
如果在计数过程中给 TSTART 位写“0”，TCSTF 位就会在 0~1 个计数源周期的期间变为“1”。在 TCSTF 位变为“0”时，停止计数。  
除 TCSTF 位以外，不能在 TCSTF 位变为“0”前存取定时器 RA 的相关寄存器（注 1）。

注 1. 定时器 RA 的相关寄存器：TRACR、TRAI0C、TRAMR、TRAPRE、TRA

- 在计数过程中（TCSTF 位为“1”）连续写 TRAPRE 寄存器时，必须将各自的写间隔至少空出 3 个计数源时钟周期。
- 在计数过程中（TCSTF 位为“1”）连续写 TRA 寄存器时，必须将各自的写间隔至少空出 3 个预分频器的下溢周期。
- 在脉宽测量模式和脉冲周期测量模式中，不能给 TRA 寄存器设定“00h”。

## 18. 定时器 RB

定时器 RB 是带 8 位预分频器的 8 位定时器。

### 18.1 概要

预分频器和定时器各自由重加载寄存器和计数器构成（有关重加载寄存器和计数器的存取，请参照表 18.2 ~ 表 18.5 的各模式的规格）。作为重加载寄存器，定时器 RB 有主寄存器和辅助寄存器。

定时器 RB 的计数源为计数和重新加载等的定时器运行的时钟。

定时器 RB 的框图和引脚结构分别如图 18.1 和表 18.1 所示。

定时器 RB 有以下 4 种模式：

- 定时器模式 这是对内部计数源（外围功能时钟或者定时器 RA 的下溢）进行计数的模式。
- 可编程波形发生模式 这是连续输出任意宽度脉冲的模式。
- 可编程单触发生模式 这是输出单触发脉冲的模式。
- 可编程等待单触发生模式 这是输出延迟单触发脉冲的模式。

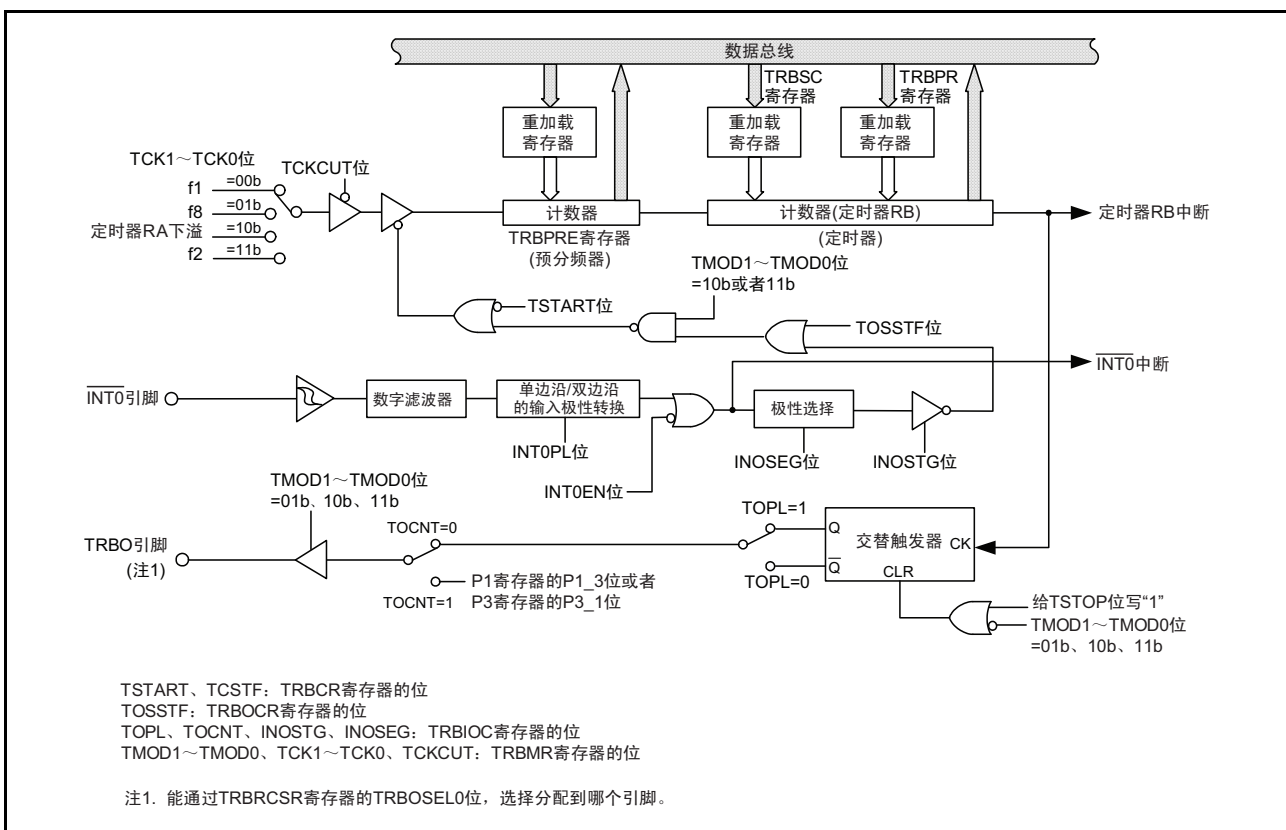


图 18.1 定时器 RB 的框图

表 18.1 定时器 RB 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TRBO	P1_3 或者 P3_1	输出	脉冲输出（可编程波形发生模式、可编程单触发生模式和可编程等待单触发生模式）

## 18.2 寄存器说明

### 18.2.1 定时器 RB 的控制寄存器 (TRBCR)

地址	地址 0108h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	TSTOP	TCSTF	TSTART
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TSTART	定时器 RB 的计数开始位 (注 1)	0: 停止计数 1: 开始计数	R/W
b1	TCSTF	定时器 RB 的计数状态标志 (注 1)	0: 停止计数 1: 正在计数 (注 3)	R
b2	TSTOP	定时器 RB 的计数强制停止位 (注 1、注 2)	如果置“1”，就强制停止计数。 读取值为“0”。	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 有关使用 TSTART 位、TCSTF 位和 TSTOP 位时的注意事项，请参照“18.7 使用定时器 RB 时的注意事项”。

注 2. 如果给 TSTOP 位写“1”，TRBPRES 寄存器、TRBSC 寄存器、TRBPR 寄存器、TSTART 位、TCSTF 位和 TRBOCR 寄存器的 TOSSTF 位就变为复位后的值。

注 3. 在定时器模式和可编程波形发生模式中，表示正在计数；在可编程单触发发生模式和可编程等待单触发发生模式中，表示已接受单触发脉冲的触发。

## 18.2.2 定时器 RB 的单触发控制寄存器 (TRBOCR)

地址	地址 0109h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	TOSSTF	TOSSP	TOSST
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOSST	定时器 RB 的单触发开始位	如果写“1”，就产生单触发。 读取值为“0”。	R/W
b1	TOSSP	定时器 RB 的单触发停止位	如果写“1”，就停止单触发脉冲（包括等待）的计数。 读取值为“0”。	R/W
b2	TOSSTF	定时器 RB 的单触发状态标志 (注 1)	0: 单触发停止中 1: 单触发运行中（包括等待期间）	R
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 如果给 TRBCR 寄存器的 TSTOP 位写“1”，TOSSTF 位就变为“0”。

在 TRBMR 寄存器的 TMOD1 ~ TMOD0 位为“10b”（可编程单触发发生模式）或者“11b”（可编程等待单触发发生模式）时，TRBOCR 寄存器有效。

## 18.2.3 定时器 RB 的 I/O 控制寄存器 (TRBIOC)

地址	地址 010Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INOSEG	INOSTG	TOCNT	TOPL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOPL	定时器 RB 的输出电平选择位	功能因运行模式而不同。	R/W
b1	TOCNT	定时器 RB 的输出转换位		R/W
b2	INOSTG	单触发控制位		R/W
b3	INOSEG	单触发极性选择位		R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

## 18.2.4 定时器 RB 的模式寄存器 (TRBMR)

地址	地址 010Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCKCUT	—	TCK1	TCK0	TWRC	—	TMOD1	TMOD0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TMOD0	定时器 RB 的运行模式选择位 (注 1)	b1 b0 0 0: 定时器模式 0 1: 可编程波形发生模式 1 0: 可编程单触发发生模式 1 1: 可编程等待单触发发生模式	R/W
b1	TMOD1			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	TWRC	定时器 RB 的写控制位 (注 2)	0: 写重加载寄存器和计数器 1: 只写重加载寄存器	R/W
b4	TCK0	定时器 RB 的计数源选择位 (注 1)	b5 b4 0 0: f1 0 1: f8 1 0: 定时器 RA 的下溢 (注 3) 1 1: f2	R/W
b5	TCK1			R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	TCKCUT	定时器 RB 的计数源截止位 (注 1)	0: 提供计数源 1: 截止计数源	R/W

注 1. 必须在 TRBCR 寄存器的 TSTART 位和 TCSTF 位都为“0” (停止计数) 时更改 TMOD1 ~ TMOD0 位、TCK1 ~ TCK0 位和 TCKCUT 位。

注 2. 在定时器模式中, TWRC 位可以为“0”或者“1”; 在可编程波形发生模式、可编程单触发发生模式和可编程等待单触发发生模式中, 必须将此位置“1” (只写重加载寄存器)。

注 3. 将定时器 RA 的下溢信号用作定时器 RB 的计数源时, 定时器 RA 必须设定为定时器模式、脉冲输出模式或者事件计数模式。

## 18.2.5 定时器 RB 的预分频寄存器 (TRBPRES)

地址	地址 010Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	模式	功能	设定范围	R/W
b7 ~ b0	定时器模式	对内部计数源或者定时器 RA 的下溢进行计数。	00h ~ FFh	R/W
	可编程波形发生模式		00h ~ FFh	R/W
	可编程单触发发生模式		00h ~ FFh	R/W
	可编程等待单触发发生模式		00h ~ FFh	R/W

如果给 TRBCR 寄存器的 TSTOP 位写“1”, TRBPRES 寄存器的值就变为“FFh”。

## 18.2.6 定时器 RB 的辅助寄存器 (TRBSC)

地址	地址 010Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	模式	功能	设定范围	R/W
b7 ~ b0	定时器模式	无效	00h ~ FFh	—
	可编程波形发生模式	对定时器 RB 的预分频器的下溢进行计数 (注 1)。	00h ~ FFh	W (注 2)
	可编程单触发发生模式	无效	00h ~ FFh	—
	可编程等待单触发发生模式	对定时器 RB 的预分频器的下溢进行计数 (对单触发的宽度进行计数)。	00h ~ FFh	W (注 2)

注 1. 交替将 TRBPR 寄存器和 TRBSC 寄存器的值重新加载到计数器后继续计数。

注 2. 在辅助期间进行计数的过程中, 也能通过 TRBPR 寄存器读计数值。

如果给 TRBCR 寄存器的 TSTOP 位写 “1”, TRBSC 寄存器的值就变为 “FFh”。

在写 TRBSC 寄存器时, 必须按照以下的步骤进行:

1. 将值写到 TRBSC 寄存器。
2. 将值写到 TRBPR 寄存器 (即使值不变也要重写相同的值)。

## 18.2.7 定时器 RB 的主寄存器 (TRBPR)

地址	地址 010Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	模式	功能	设定范围	R/W
b7 ~ b0	定时器模式	对定时器 RB 的预分频器的下溢进行计数。	00h ~ FFh	R/W
	可编程波形发生模式	对定时器 RB 的预分频器的下溢进行计数 (注 1)。	00h ~ FFh	R/W
	可编程单触发发生模式	对定时器 RB 的预分频器的下溢进行计数 (对单触发的宽度进行计数)。	00h ~ FFh	R/W
	可编程等待单触发发生模式	对定时器 RB 的预分频器的下溢进行计数 (对等待期间进行计数)。	00h ~ FFh	R/W

注 1. 交替将 TRBPR 寄存器和 TRBSC 寄存器的值重新加载到计数器后继续计数。

如果给 TRBCR 寄存器的 TSTOP 位写 “1”, TRBPR 寄存器的值就变为 “FFh”。

## 18.2.8 定时器 RB/RC 的引脚选择寄存器 (TRBRCSR)

地址	地址 0181h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	TRCCLKSEL1	TRCCLKSEL0	—	—	—	TRBOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRBOSEL0	TRBO 引脚选择位	0: 分配到 P1_3 1: 分配到 P3_1	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	TRCCLKSEL0	TRCCLK 引脚选择位	b5 b4 0 0: 不使用 TRCCLK 引脚 0 1: 分配到 P1_4 1 0: 分配到 P3_3 1 1: 不能设定	R/W
b5	TRCCLKSEL1			R/W
b6	—	保留位	必须置“0”。	R/W
b7	—	什么也不指定。读写值都为“0”。		—

TRBRCSR 寄存器是选择将定时器 RB 和定时器 RC 的输入 / 输出分配到哪个引脚的寄存器。在使用定时器 RB 和定时器 RC 的输入 / 输出引脚时，必须设定 TRBRCSR 寄存器。

在设定定时器 RB 的相关寄存器前，必须设定 TRBOSEL0 位；在设定定时器 RC 的相关寄存器前，必须设定 TRCCLKSEL0 ~ TRCCLKSEL1 位，但是不能在定时器 RB 运行中更改 TRBOSEL0 位的设定值，也不能在定时器 RC 运行中更改 TRCCLKSEL0 ~ TRCCLKSEL1 位的设定值。



### 18.3 定时器模式

这是对内部生成的计数源或者定时器 RA 的下溢进行计数的模式（表 18.2）。在定时器模式中，不使用 TRBOCR 寄存器和 TRBSC 寄存器。

表 18.2 定时器模式的规格

项目	规格
计数源	f1、f2、f8、定时器 RA 的下溢
计数	<ul style="list-style-type: none"> <li>递减计数</li> <li>在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数（在定时器 RB 发生下溢时，重新加载定时器 RB 的主重加载寄存器的内容）。</li> </ul>
分频比	$1/(n+1)(m+1)$ n: TRBPRES 寄存器的设定值 m: TRBPR 寄存器的设定值
计数开始条件	给 TRBCR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>给 TRBCR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>给 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	在定时器 RB 发生下溢时 [ 定时器 RB 中断 ]。
TRBO 引脚功能	可编程输入 / 输出端口
INT0 引脚功能	可编程输入 / 输出端口或者 INT0 中断的输入引脚
读定时器	如果读 TRBPR 寄存器和 TRBPRES 寄存器，就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TRBPRES 寄存器和 TRBPR 寄存器，数据就同时被写到各自的重加载寄存器和计数器。</li> <li>如果在计数过程中写 TRBPRES 寄存器和 TRBPR 寄存器，在 TRBMR 寄存器的 TWRC 位为“0”时，数据就被写到各自的重加载寄存器和计数器；在 TWRC 位为“1”时，数据就只被写到各自的重加载寄存器（参照“18.3.2 计数过程中的定时器写控制”）。</li> </ul>

#### 18.3.1 定时器 RB 的 I/O 控制寄存器（TRBIOC） [ 定时器模式 ]

地址	地址 010Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INOSEG	INOSTG	TOCNT	TOPL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOPL	定时器 RB 的输出电平选择位	在定时器模式中，必须置“0”。	R/W
b1	TOCNT	定时器 RB 的输出转换位		R/W
b2	INOSTG	单触发控制位		R/W
b3	INOSEG	单触发极性选择位		R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

### 18.3.2 计数过程中的定时器写控制

定时器 RB 有预分频器和定时器（对预分频器的下溢进行计数），各自有重加载寄存器和计数器。在定时器模式中写正在计数的预分频器和定时器时，能通过 TRBMR 寄存器的 TWRC 位选择是写重加载寄存器和定时器，还是只写重加载寄存器。

但是，与计数源同步将数据从预分频器的重加载寄存器传送到计数器，与预分频器的下溢同步将数据从定时器的重加载寄存器传送到计数器。因此，即使通过 TWRC 位选择写重加载寄存器和计数器，也不会执行写指令后立即更新计数器的值。在选择了只写重加载寄存器的情况下，如果更改预分频器的值，写时的周期就会错位。在定时器 RB 计数过程中改写计数值的运行例子如图 18.2 所示。

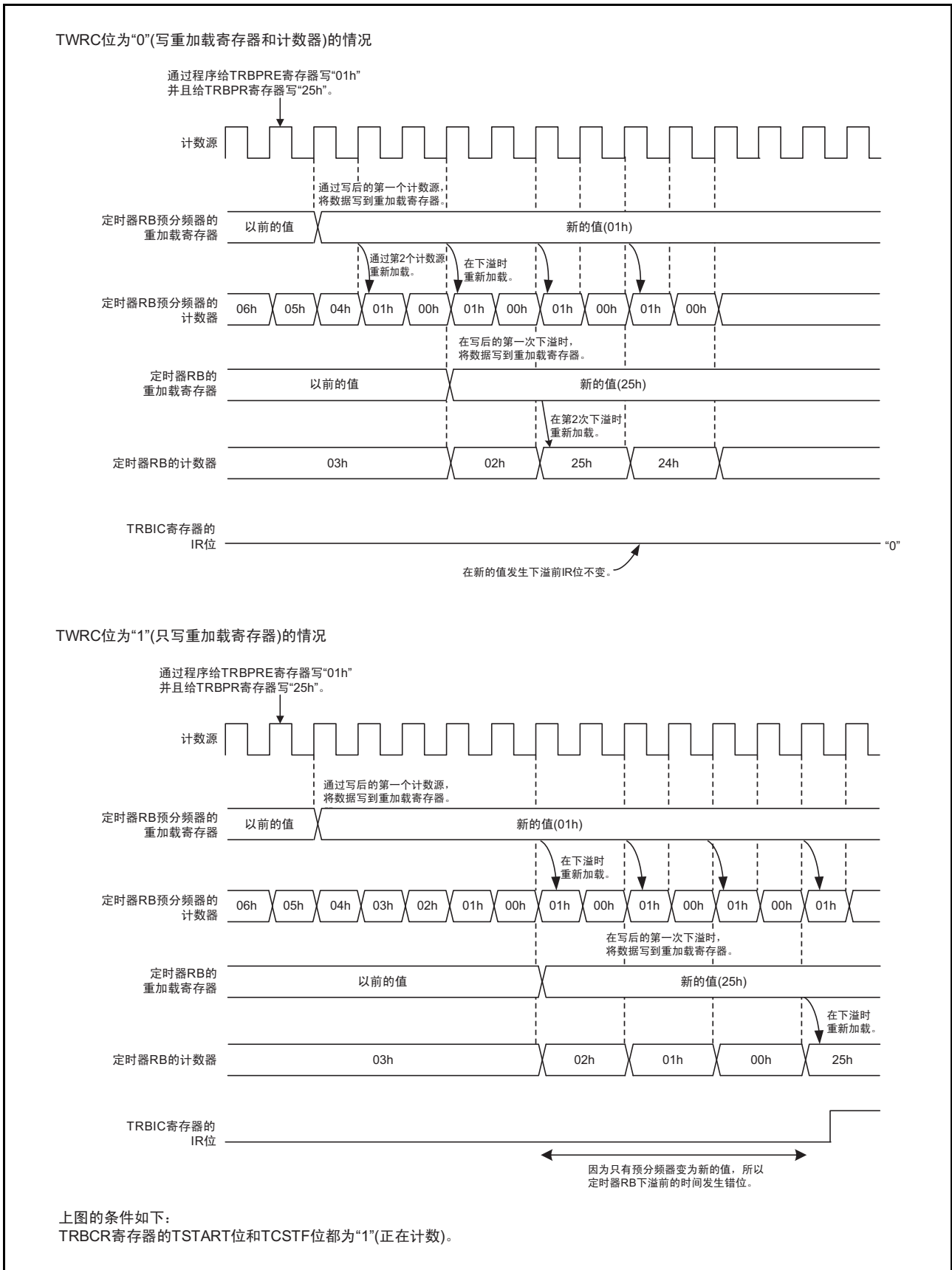


图 18.2 在定时器 RB 计数过程中改写计数值的运行例子

## 18.4 可编程波形发生模式

这是对 TRBPR 寄存器和 TRBSC 寄存器的值进行交替计数，并在计数器每次下溢时将 TRBO 引脚的输出信号反相的模式（表 18.3）。在开始计数时，从 TRBPR 寄存器的设定值开始计数。在可编程波形发生模式中，不使用 TRBOCR 寄存器。

可编程波形发生模式的定时器 RB 的运行例子如图 18.3 所示。

表 18.3 可编程波形发生模式的规格

项目	规格
计数源	f1、f2、f8、定时器 RA 的下溢
计数	<ul style="list-style-type: none"> <li>• 递减计数</li> <li>• 在发生下溢时，交替将主重加载寄存器和辅助重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
输出波形的宽度和周期	主期间： $(n+1)(m+1)/f_i$ 辅助期间： $(n+1)(p+1)/f_i$ 周期： $(n+1)\{(m+1)+(p+1)\}/f_i$ $f_i$ : 计数源的频率 $n$ : TRBPRES 寄存器的设定值 $m$ : TRBPR 寄存器的设定值 $p$ : TRBSC 寄存器的设定值
计数开始条件	给 TRBCR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>• 给 TRBCR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>• 给 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	从辅助期间的定时器 RB 发生下溢开始经过 1/2 个计数源周期后（和 TRBO 输出的变化同时发生）[定时器 RB 中断]。
TRBO 引脚功能	可编程输出端口或者脉冲输出引脚
INT0 引脚功能	可编程输入 / 输出端口或者 INT0 中断输入引脚
读定时器	如果读 TRBPR 寄存器和 TRBPRES 寄存器，就能读到各自的计数值（注 1）。
写定时器	<ul style="list-style-type: none"> <li>• 如果在停止计数时写 TRBPRES 寄存器、TRBSC 寄存器和 TRBPR 寄存器，数据就同时被写到各自的重加载寄存器和计数器。</li> <li>• 如果在计数过程中写 TRBPRES 寄存器、TRBSC 寄存器和 TRBPR 寄存器，数据就只被写到各自的重加载寄存器（注 2）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>• 输出电平选择功能 能通过 TOPL 位选择主期间和辅助期间的输出电平。</li> <li>• TRBO 引脚的输出转换功能 能通过 TRBIOC 寄存器的 TOCNT 位选择定时器 RB 脉冲输出或者 P3_1（P1_3）锁存器输出（注 3）。</li> </ul>

注 1. 即使在对辅助期间进行计数的过程中，也必须读 TRBPR 寄存器。

注 2. 在写 TRBPR 寄存器后，从下一个主期间开始将设定值反映到波形的输出中。

注 3. TOCNT 位的写入值在以下情况下有效：

- 在开始计数时
- 在发生定时器 RB 的中断请求时

因此，在更改 TOCNT 位后，从下一个主期间的输出开始反映 TOCNT 位的写入值。

## 18.4.1 定时器 RB 的 I/O 控制寄存器 (TRBIOC) [ 可编程波形发生模式 ]

地址	地址 010Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INOSEG	INOSTG	TOCNT	TOPL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOPL	定时器 RB 的输出电平选择位	0: 在主期间, 输出 “H” 电平、在辅助期间以及定时器停止计数时, 输出 “L” 电平。 1: 在主期间, 输出 “L” 电平, 在辅助期间以及定时器停止计数时, 输出 “H” 电平。	R/W
b1	TOCNT	定时器 RB 的输出转换位	0: 输出定时器 RB 的波形 1: 输出 P3_1 (P1_3) 端口锁存器的值	R/W
b2	INOSTG	单触发控制位	在可编程波形发生模式中, 必须置 “0”。	R/W
b3	INOSEG	单触发极性选择位		R/W
b4	—	什么也不指定。读写值都为 “0”。		—
b5	—			
b6	—			
b7	—			

## 18.4.2 运行例子

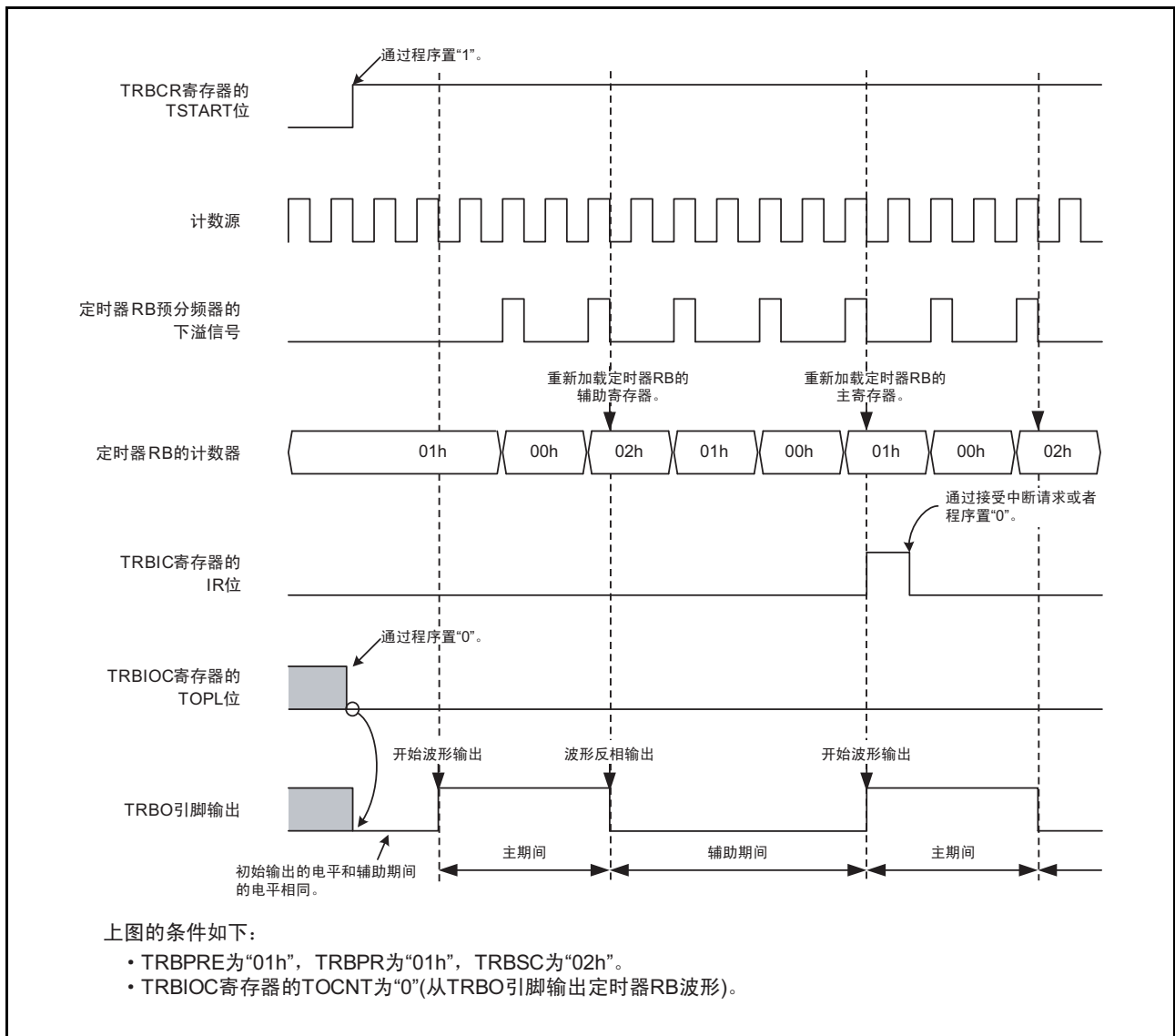


图 18.3 可编程波形发生模式的定时器 RB 的运行例子

## 18.5 可编程单触发发生模式

这是通过程序或者外部触发（ $\overline{\text{INT0}}$  引脚的输入）从 TRBO 引脚输出单触发脉冲的模式（表 18.4）。如果发生触发，就从此刻起经过任意时间（TRBPR 寄存器的设定值）后，定时器只运行 1 次。在可编程单触发发生模式中，不使用 TRBSC 寄存器。

可编程单触发发生模式的运行例子如图 18.4 所示。

表 18.4 可编程单触发发生模式的规格

项目	规格
计数源	f1、f2、f8、定时器 RA 的下溢
计数	<ul style="list-style-type: none"> <li>对 TRBPR 寄存器的设定值进行递减计数。</li> <li>在发生下溢时，将主重加载寄存器的内容进行重新加载后结束计数，TOSSTF 位变为“0”（停止单触发）。</li> <li>在停止计数时，将重加载寄存器的内容进行重新加载并停止计数。</li> </ul>
单触发脉冲的输出时间	$(n+1)(m+1)/f_i$ $f_i$ : 计数源的频率 $n$ : TRBPRES 寄存器的设定值 $m$ : TRBPR 寄存器的设定值
计数开始条件	<ul style="list-style-type: none"> <li>TRBCR 寄存器的 TSTART 位为“1”（开始计数）并且发生下一个触发。</li> <li>给 TRBOCR 寄存器的 TOSST 位写“1”（开始单触发）。</li> <li>将触发输入到 <math>\overline{\text{INT0}}</math> 引脚。</li> </ul>
计数停止条件	<ul style="list-style-type: none"> <li>在定时器 RB 的主寄存器的计数值发生下溢并进行重新加载后。</li> <li>给 TRBOCR 寄存器的 TOSSP 位写“1”（停止单触发）。</li> <li>给 TRBCR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>给 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	从发生下溢开始经过 1/2 计数源周期后（和 TRBO 引脚波形输出的结束同时发生）[定时器 RB 中断]。
TRBO 引脚功能	脉冲输出引脚
$\overline{\text{INT0}}$ 引脚功能	<ul style="list-style-type: none"> <li>当 TRBIOC 寄存器的 INOSTG 位为“0”（<math>\overline{\text{INT0}}</math> 引脚的单触发无效）时，为可编程输入 / 输出端口或者 <math>\overline{\text{INT0}}</math> 中断输入引脚。</li> <li>当 TRBIOC 寄存器的 INOSTG 位为“1”（<math>\overline{\text{INT0}}</math> 引脚的单触发有效）时，为外部触发输入引脚（<math>\overline{\text{INT0}}</math> 中断输入）。</li> </ul>
读定时器	如果读 TRBPR 寄存器和 TRBPRES 寄存器，就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TRBPRES 寄存器和 TRBPR 寄存器，数据就同时被写到各自的重加载寄存器和计数器。</li> <li>如果在计数过程中写 TRBPRES 寄存器和 TRBPR 寄存器，数据就只被写到各自的重加载寄存器（注 1）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>输出电平选择功能 能通过 TOPL 位选择单触发脉冲波形的输出电平。</li> <li>单触发选择功能 请参照“18.5.3 单触发的选择”。</li> </ul>

注 1. 从下一个单触发脉冲开始反映 TRBPR 寄存器的写入值。

## 18.5.1 定时器 RB 的 I/O 控制寄存器 (TRBIOC) [ 可编程单触发发生模式 ]

地址	地址 010Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INOSEG	INOSTG	TOCNT	TOPL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOPL	定时器 RB 的输出电平选择位	0: 输出“H”电平的单触发脉冲; 在定时器停止计数时输出“L”电平。 1: 输出“L”电平的单触发脉冲; 在定时器停止计数时输出“H”电平。	R/W
b1	TOCNT	定时器 RB 的输出转换位	在可编程单触发发生模式中, 必须置“0”。	R/W
b2	INOSTG	单触发控制位 (注 1)	0: $\overline{\text{INT0}}$ 引脚的单触发无效 1: $\overline{\text{INT0}}$ 引脚的单触发有效	R/W
b3	INOSEG	单触发极性选择位 (注 1)	0: 下降沿触发 1: 上升沿触发	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

注 1. 请参照“18.5.3 单触发的选择”。



18.5.2 运行例子

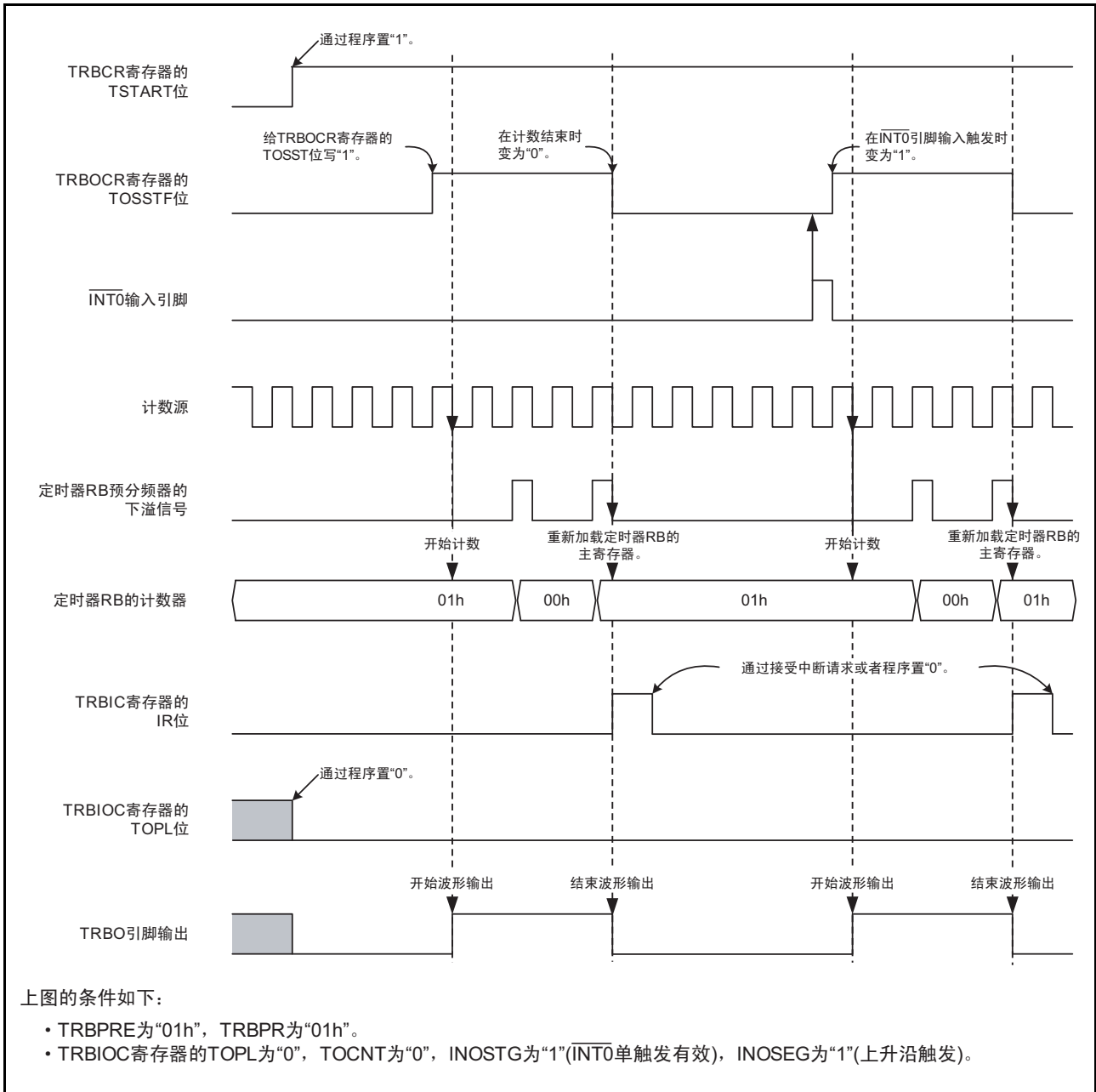


图 18.4 可编程单触发生模式的运行例子

### 18.5.3 单触发的选择

在可编程单触发发生模式和可编程等待单触发发生模式中，如果在 TRBCR 寄存器的 TCSTF 位为“1”（开始计数）的状态下发生单触发，就开始运行。

通过以下任意的发生源产生单触发：

- 通过程序给 TRBOCR 寄存器的 TOSST 位写“1”。
- 从  $\overline{\text{INT0}}$  引脚输入触发。

从发生单触发开始经过 1 ~ 2 个计数源周期后，TRBOCR 寄存器的 TOSSTF 位变为“1”（单触发运行中），然后开始计数，在可编程单触发发生模式中开始单触发波形输出（在可编程等待单触发发生模式中，开始对等待期间进行计数）。在 TOSSTF 位为“1”的期间，即使发生单触发也不再触发。

当使用从  $\overline{\text{INT0}}$  引脚输入的触发时，必须在输入触发前进行以下的设定：

- 将 PD4 寄存器的 PD4\_5 位置“0”（输入端口）。
- 通过 INTF 寄存器的 INT0F1 ~ INT0F0 位选择  $\overline{\text{INT0}}$  的数字滤波器。
- 通过 INTEN 寄存器的 INT0PL 位选择双边沿或者单边沿。如果选择单边沿，就要通过 TRBIOC 寄存器的 INOSEG 位选择上升沿或者下降沿。
- 将 INTEN 寄存器的 INT0EN 置“1”（允许）。
- 在进行上述的设定后，将 TRBIOC 寄存器的 INOSTG 位置“1”（ $\overline{\text{INT0}}$  引脚的单触发有效）。

在通过  $\overline{\text{INT0}}$  引脚的触发输入产生中断请求时，必须注意以下几点：

- 需要使用中断处理，详细内容请参照“11. 中断”。
- 如果选择单边沿，就必须通过 INTOIC 寄存器的 POL 位选择下降沿或者上升沿（TRBIOC 寄存器的 INOSEG 位与  $\overline{\text{INT0}}$  中断无关）。
- 在 TOSSTF 位为“1”期间，即使发生单触发，也不影响定时器 RB 的运行，但是 INTOIC 寄存器的 IR 位会发生变化。

## 18.6 可编程等待单触发发生模式

这是通过程序或者外部触发（ $\overline{\text{INT0}}$  引脚的输入），在经过一定时间后从 TRBO 引脚输出单触发脉冲的模式（表 18.5）。如果发生触发，就从此刻起经过任意时间（TRBPR 寄存器的设定值）后，只输出 1 次任意时间（TRBSC 寄存器的设定值）的脉冲。

可编程等待单触发发生模式的运行例子如图 18.5 所示。

表 18.5 可编程等待单触发发生模式的规格

项目	规格
计数源	f1、f2、f8、定时器 RA 的下溢
计数	<ul style="list-style-type: none"> <li>对定时器 RB 的主寄存器的设定值进行递减计数。</li> <li>在定时器 RB 的主寄存器的计数发生下溢时，将定时器 RB 的辅助寄存器的内容进行重新加载后继续计数。</li> <li>在定时器 RB 的辅助寄存器的计数发生下溢时，将定时器 RB 的主寄存器的内容进行重新加载后结束计数，TOSSTF 位变为“0”（停止单触发）。</li> <li>在停止计数时，将重加载寄存器的内容进行重新加载并停止计数。</li> </ul>
等待时间	$(n+1)(m+1)/f_i$ $f_i$ : 计数源的频率 $n$ : TRBPRES 寄存器的设定值 $m$ : TRBPR 寄存器的设定值
单触发脉冲的输出时间	$(n+1)(p+1)/f_i$ $f_i$ : 计数源的频率 $n$ : TRBPRES 寄存器的设定值 $p$ : TRBSC 寄存器的设定值
计数开始条件	<ul style="list-style-type: none"> <li>TRBCR 寄存器的 TSTART 位为“1”（开始计数）并且发生下一个触发。</li> <li>给 TRBOCR 寄存器的 TOSST 位写“1”（开始单触发）。</li> <li>将触发输入到 <math>\overline{\text{INT0}}</math> 引脚。</li> </ul>
计数停止条件	<ul style="list-style-type: none"> <li>在定时器 RB 的辅助寄存器的计数值发生下溢并进行重新加载后。</li> <li>给 TRBOCR 寄存器的 TOSSP 位写“1”（停止单触发）。</li> <li>给 TRBCR 寄存器的 TSTART 位写“0”（停止计数）。</li> <li>给 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数）。</li> </ul>
中断请求的发生时序	从辅助期间的定时器 RB 发生下溢开始经过 1/2 计数源周期后（和 TRBO 引脚波形输出的结束同时发生）[定时器 RB 中断]。
TRBO 引脚功能	脉冲输出引脚
$\overline{\text{INT0}}$ 引脚功能	<ul style="list-style-type: none"> <li>当 TRBIOC 寄存器的 INOSTG 位为“0”（<math>\overline{\text{INT0}}</math> 单触发无效）时，为可编程输入/输出端口或者 <math>\overline{\text{INT0}}</math> 中断输入引脚。</li> <li>当 TRBIOC 寄存器的 INOSTG 位为“1”（<math>\overline{\text{INT0}}</math> 单触发有效）时，为外部触发输入引脚（<math>\overline{\text{INT0}}</math> 中断输入）。</li> </ul>
读定时器	如果读 TRBPR 寄存器和 TRBPRES 寄存器，就能读到各自的计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TRBPRES 寄存器、TRBSC 寄存器和 TRBPR 寄存器，数据就同时被写到各自的重加载寄存器和计数器。</li> <li>如果在计数过程中写 TRBPRES 寄存器、TRBSC 寄存器和 TRBPR 寄存器，数据就只被写到各自的重加载寄存器（注 1）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>输出电平选择功能 通过 TOPL 位选择单触发脉冲波形的输出电平。</li> <li>单触发选择功能 请参照“18.5.3 单触发的选择”。</li> </ul>

注 1. 从下一个单触发脉冲开始反映 TRBSC 寄存器和 TRBPR 寄存器的写入值。

## 18.6.1 定时器 RB 的 I/O 控制寄存器 (TRBIOC) [ 可编程等待单触发发生模式 ]

地址	地址 010Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INOSEG	INOSTG	TOCNT	TOPL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOPL	定时器 RB 的输出电平选择位	0: 输出“H”电平的单触发脉冲, 在定时器停止计数时以及等待过程中输出“L”电平。 1: 输出“L”电平的单触发脉冲, 在定时器停止计数时以及等待过程中输出“H”电平。	R/W
b1	TOCNT	定时器 RB 的输出转换位	在可编程波形发生模式中, 必须置“0”。	R/W
b2	INOSTG	单触发控制位 (注 1)	0: $\overline{\text{INT0}}$ 引脚的单触发无效 1: $\overline{\text{INT0}}$ 引脚的单触发有效	R/W
b3	INOSEG	单触发极性选择位 (注 1)	0: 下降沿触发 1: 上升沿触发	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

注 1. 请参照“18.5.3 单触发的选择”。

18.6.2 运行例子

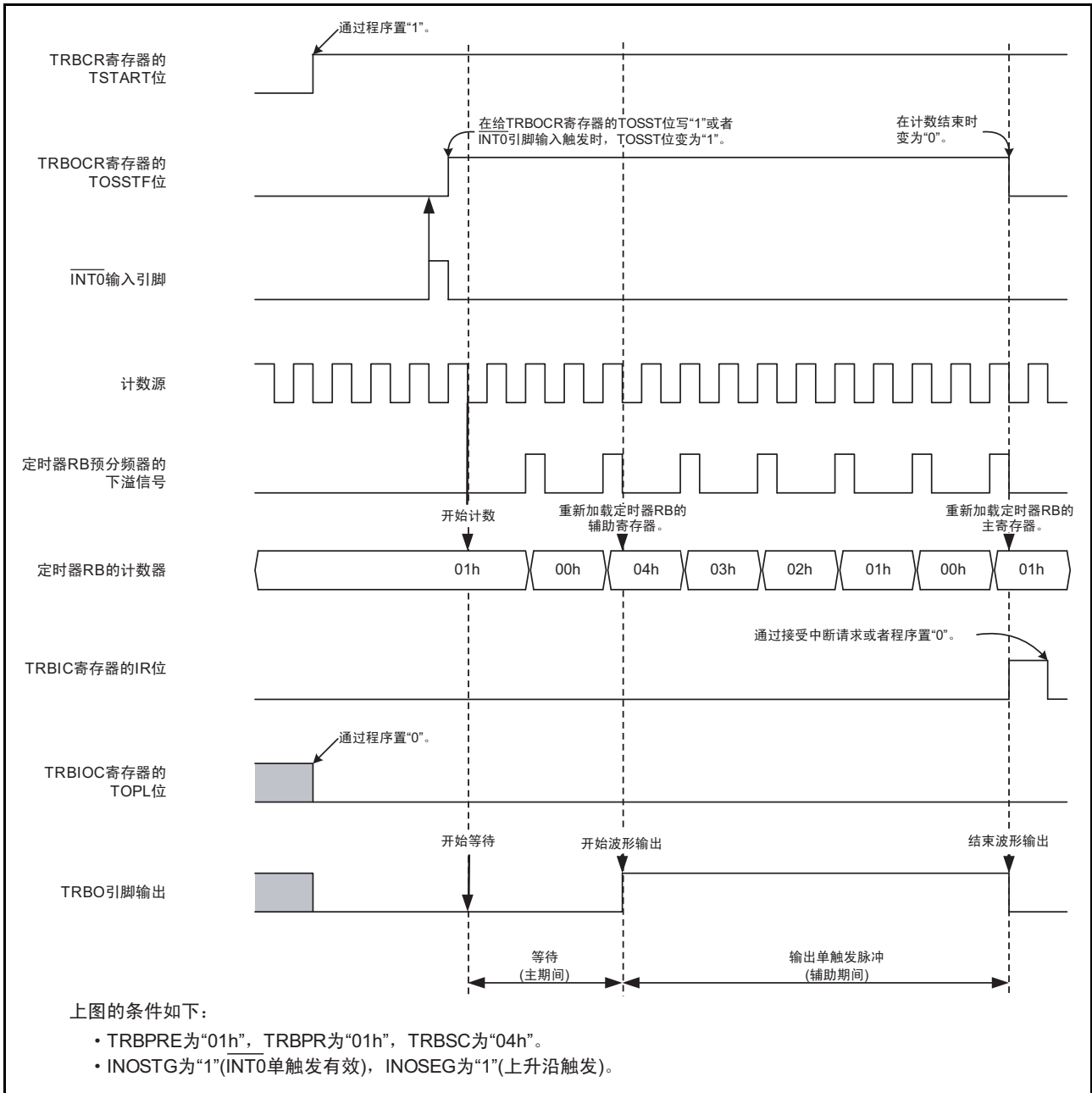


图 18.5 可编程等待单触发生模式的运行例子

## 18.7 使用定时器 RB 时的注意事项

- 复位后，定时器停止计数。必须先给定时器和预分频器设定值，然后开始计数。
- 即使以 16 位为单位读预分频器和定时器，单片机内部也按字节顺序逐个读取。因此，在读这 2 个寄存器期间，定时器的值有可能被更新。
- 在可编程单触发发生模式和可编程等待单触发发生模式中，如果在将 TRBCR 寄存器的 TSTART 位置“0”后停止计数，或者在将 TRBOCR 寄存器的 TOSSP 位置“1”后停止单触发，定时器就在将重加载寄存器的值进行重新加载后停止计数。必须在定时器停止计数前读定时器的计数值。
- 如果在停止计数时给 TSTART 位写“1”，TCSTF 位就会在 1~2 个计数源周期的期间变为“0”。除了 TCSTF 位以外，不能在 TCSTF 位变为“1”之前存取定时器 RB 的相关寄存器（注 1）。如果在计数过程中给 TSTART 位写“0”，TCSTF 位就会在 1~2 个计数源周期的期间变为“1”。在 TCSTF 位变为“0”时，停止计数。除了 TCSTF 位以外，不能在 TCSTF 位变为“0”之前存取定时器 RB 的相关寄存器（注 1）。

注 1. 定时器 RB 的相关寄存器：TRBCR、TRBOCR、TRBIOC、TRBMR、TRBPRES、TRBSC、TRBPR

- 如果在计数过程中给 TRBCR 寄存器的 TSTOP 位写“1”，定时器 RB 就立即停止计数。
- 如果给 TRBOCR 寄存器的 TOSST 位或者 TOSSP 位写“1”，TOSSTF 位就会在 1~2 个计数源周期后发生变化。在给 TOSST 位写“1”到 TOSSTF 位变为“1”期间，如果给 TOSSP 位写“1”，TOSSTF 位根据内部状态有可能变为“0”或者“1”。同样，在给 TOSSP 位写“1”到 TOSSTF 位变为“0”期间，如果给 TOSST 位写“1”，TOSSTF 位也可能变为“0”或者“1”。
- 将定时器 RA 的下溢信号用作定时器 RB 的计数源时，定时器 RA 必须设定为定时器模式、脉冲输出模式或者事件计数模式。

### 18.7.1 定时器模式

在计数过程中（TRBCR 寄存器的 TCSTF 位为“1”）写 TRBPRES 寄存器和 TRBPR 寄存器时，必须注意以下几点：

- 如果连续写 TRBPRES 寄存器，就必须将各自的写间隔至少空出 3 个计数源时钟周期。
- 如果连续写 TRBPR 寄存器，就必须将各自的写间隔至少空出 3 个预分频器的下溢周期。

### 18.7.2 可编程波形发生模式

在计数过程中（TRBCR 寄存器的 TCSTF 位为“1”）写 TRBPRES 寄存器和 TRBPR 寄存器时，必须注意以下几点：

- 如果连续写 TRBPRES 寄存器，就必须将各自的写间隔至少空出 3 个计数源时钟周期。
- 如果连续写 TRBPR 寄存器，就必须将各自的写间隔至少空出 3 个预分频器的下溢周期。

### 18.7.3 可编程单触发发生模式

在计数过程中（TRBCR 寄存器的 TCSTF 位为“1”）写 TRBPRES 寄存器和 TRBPR 寄存器时，必须注意以下几点：

- 如果连续写 TRBPRES 寄存器，就必须将各自的写间隔至少空出 3 个计数源时钟周期。
- 如果连续写 TRBPR 寄存器，就必须将各自的写间隔至少空出 3 个预分频器的下溢周期。

### 18.7.4 可编程等待单触发发生模式

在计数过程中（TRBCR 寄存器的 TCSTF 位为“1”）写 TRBPRES 寄存器和 TRBPR 寄存器时，必须注意以下几点：

- 如果连续写 TRBPRES 寄存器，就必须将各自的写间隔至少空出 3 个计数源时钟周期。
- 如果连续写 TRBPR 寄存器，就必须将各自的写间隔至少空出 3 个预分频器的下溢周期。

## 19. 定时器 RC

定时器 RC 是 16 位定时器，有 4 个输入 / 输出引脚。

### 19.1 概要

定时器 RC 的运行时钟为  $f_1$ ，如表 19.1 所示。

表 19.1 定时器 RC 的运行时钟

条件	定时器 RC 的运行时钟
计数源为 $f_1$ 、 $f_2$ 、 $f_4$ 、 $f_8$ 、 $f_{32}$ 或者 TRCCLK 输入 (TRCCR1 寄存器的 TCK2 ~ TCK0 位为 “000b” ~ “101b”)	$f_1$

定时器 RC 的引脚结构和定时器 RC 的框图分别如表 19.2 和图 19.1 所示。

定时器 RC 有以下 3 种模式：

- 定时器模式
  - 输入捕捉功能          外部信号作为触发，将计数器的值取到寄存器。
  - 输出比较功能          检测计数器的值和寄存器的值是否相同（可在检测时更改引脚的输出）。

以下 2 种模式使用输出比较功能：

- PWM 模式                  这是连续输出任意宽度脉冲的模式。
- PWM2 模式                这是在触发后经过等待时间，输出单触发波形或者 PWM 波形的模式。

每个引脚都能选择输入捕捉功能、输出比较功能和 PWM 模式。

PWM2 模式通过计数器和寄存器的组合输出波形，引脚功能取决于运行模式。

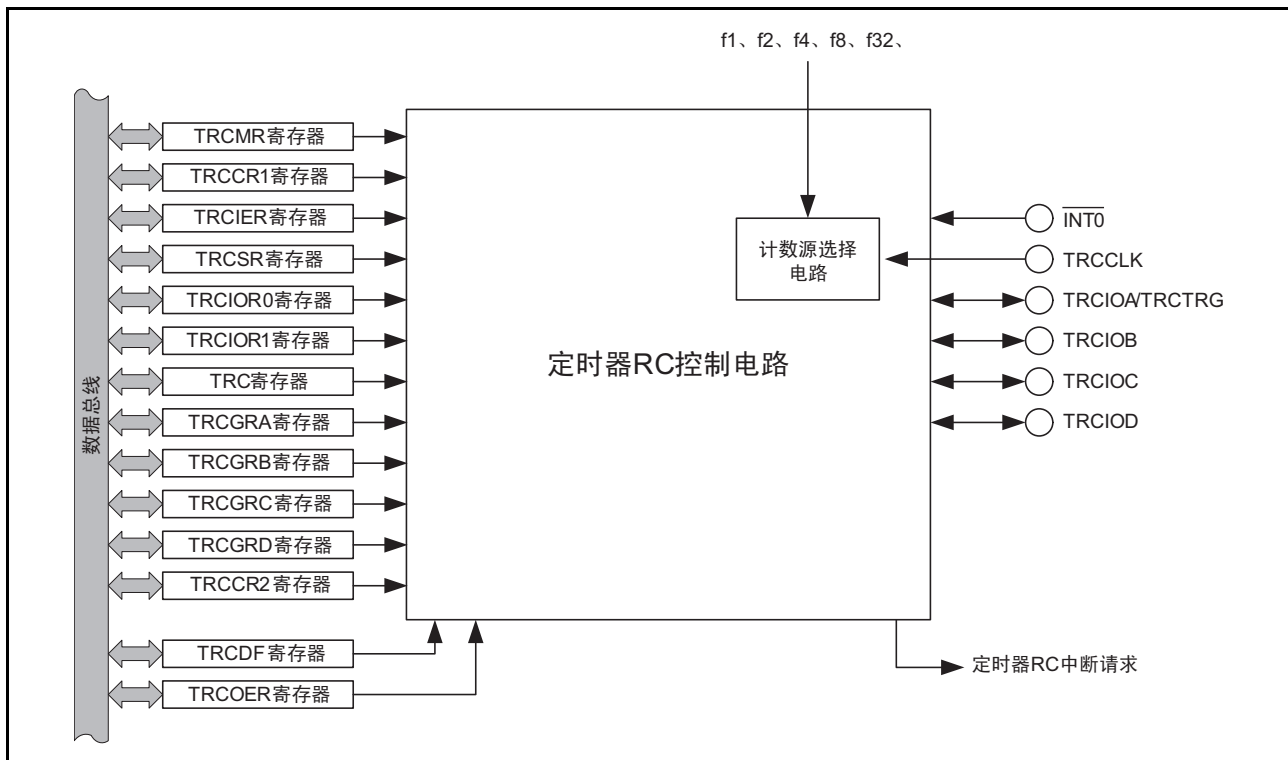


图 19.1 定时器 RC 的框图

表 19.2 定时器 RC 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TRCIOA	P1_1	输入 / 输出	功能因运行模式而不同，详细内容请参照各模式。
TRCIOB	P0_4 或者 P1_2		
TRCIOC	P1_3 或者 P3_4		
TRCIOD	P1_0 或者 P3_5		
TRCCLK	P1_4 或者 P3_3	输入	外部时钟输入
TRCTRIG	P1_1	输入	PWM2 模式的外部触发输入



## 19.2 寄存器说明

定时器 RC 的相关寄存器一览表如表 19.3 所示。

表 19.3 定时器 RC 的相关寄存器一览表

地址	符号	模式				参照
		定时器		PWM	PWM2	
		输入捕捉功能	输出比较功能			
0008h	MSTCR	有效	有效	有效	有效	19.2.1 模块待机控制寄存器 (MSTCR)
0120h	TRCMR	有效	有效	有效	有效	19.2.2 定时器 RC 的模式寄存器 (TRCMR)
0121h	TRCCR1	有效	有效	有效	有效	定时器 RC 的控制寄存器 1 19.2.3 定时器 RC 的控制寄存器 1 (TRCCR1) 19.5.1 定时器 RC 的控制寄存器 1 (TRCCR1) [定时器模式 (输出比较功能)] 19.6.1 定时器 RC 的控制寄存器 1 (TRCCR1) [PWM 模式] 19.7.1 寄存器 RC 的控制寄存器 1 (TRCCR1) [PWM2 模式]
0122h	TRCIER	有效	有效	有效	有效	19.2.4 定时器 RC 的中断允许寄存器 (TRCIER)
0123h	TRCSR	有效	有效	有效	有效	19.2.5 定时器 RC 的状态寄存器 (TRCSR)
0124h	TRCIOR0	有效	有效	—	—	定时器 RC 的 I/O 控制寄存器 0 和 I/O 控制寄存器 1 19.2.6 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) 19.2.7 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) 19.4.1 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输入捕捉功能)] 19.4.2 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输入捕捉功能)] 19.5.2 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输出比较功能)] 19.5.3 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输出比较功能)]
0125h	TRCIOR1					
0126h 0127h	TRC	有效	有效	有效	有效	19.2.8 定时器 RC 计数器 (TRC)
0128h 0129h	TRCGRA	有效	有效	有效	有效	19.2.9 定时器 RC 的通用寄存器 A、B、C、D (TRCGRA、TRCGRB、TRCGRC、TRCGRD)
012Ah 012Bh	TRCGRB					
012Ch 012Dh	TRCGRC					
012Eh 012Fh	TRCGRD					
0130h	TRCCR2	—	有效	有效	有效	19.2.10 定时器 RC 的控制寄存器 2 (TRCCR2)
0131h	TRCDF	有效	—	—	有效	19.2.11 定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF)
0132h	TRCOER	—	有效	有效	有效	19.2.12 定时器 RC 的输出主控允许寄存器 (TRCOER)
0181h	TRBRCSR	有效	有效	有效	有效	19.2.13 定时器 RB/RC 的引脚选择寄存器 (TRBRCSR)
0182h	TRCPSR0	有效	有效	有效	有效	19.2.14 定时器 RC 的引脚选择寄存器 0 (TRCPSR0)
0183h	TRCPSR1	有效	有效	有效	有效	19.2.15 定时器 RC 的引脚选择寄存器 1 (TRCPSR1)

—: 无效

## 19.2.1 模块待机控制寄存器 (MSTCR)

地址	地址 0008h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	MSTTRC	—	MSTIIC	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	MSTIIC	SSU、I <sup>2</sup> C 总线待机位	0: 有效 1: 待机 (注 1)	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 2)	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

注 1. 在待机前必须停止 SSU、I<sup>2</sup>C 总线功能。当 MSTIIC 位为“1”（待机）时，SSU、I<sup>2</sup>C 总线的相关寄存器（地址 0193h ~ 019Dh）的存取无效。

注 2. 在待机前必须停止定时器 RC 功能。当 MSTTRC 位为“1”（待机）时，定时器 RC 的相关寄存器（地址 0120h ~ 0132h）的存取无效。

## 19.2.2 定时器 RC 的模式寄存器 (TRCMR)

地址	地址 0120h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TSTART	—	BFD	BFC	PWM2	PWMD	PWMC	PWMB
复位后的值	0	1	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	PWMB	TRCIOB 的 PWM 模式选择位 (注 1)	0: 定时器模式 1: PWM 模式	R/W
b1	PWMC	TRCIOC 的 PWM 模式选择位 (注 1)	0: 定时器模式 1: PWM 模式	R/W
b2	PWMD	TRCIOD 的 PWM 模式选择位 (注 1)	0: 定时器模式 1: PWM 模式	R/W
b3	PWM2	PWM2 模式选择位	0: PWM2 模式 1: 定时器模式或者 PWM 模式	R/W
b4	BFC	TRCGRC 寄存器的功能选择位 (注 2)	0: 通用寄存器 1: TRCGRA 寄存器的缓冲寄存器	R/W
b5	BFD	TRCGRD 寄存器的功能选择位	0: 通用寄存器 1: TRCGRB 寄存器的缓冲寄存器	R/W
b6	—	什么也不指定。只能写“0”，读取值为“1”。		—
b7	TSTART	TRC 的计数开始位	0: 停止计数 1: 开始计数	R/W

注 1. 此位在 PWM2 位为“1”（定时器模式或者 PWM 模式）时有效。

注 2. 在 PWM2 模式中，必须将 BFC 位置“0”（通用寄存器）。

有关 TRCMR 寄存器在 PWM2 模式中的注意事项，请参照“19.9.5 PWM2 模式的 TRCMR 寄存器”。

## 19.2.3 定时器 RC 的控制寄存器 1 (TRCCR1)

地址	地址 0121h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CCLR	TCK2	TCK1	TCK0	TOD	TOC	TOB	TOA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOA	TRCIOA 输出电平选择位 (注 1)	功能因运行模式 (功能) 而不同。	R/W
b1	TOB	TRCIOB 输出电平选择位 (注 1)		R/W
b2	TOC	TRCIOC 输出电平选择位 (注 1)		R/W
b3	TOD	TRCIOD 输出电平选择位 (注 1)		R/W
b4	TCK0	计数源选择位 (注 1)	b6 b5 b4 0 0 0: f1 0 0 1: f2 0 1 0: f4 0 1 1: f8 1 0 0: f32 1 0 1: TRCCLK 输入的上升沿 1 1 0: 不能设定 1 1 1: 不能设定	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	CCLR	TRC 计数器的清除选择位	0: 禁止清除 (自由运行) 1: 在输入捕捉或者 TRCGRA 比较匹配时清除 TRC 计数器	R/W

注 1. 必须在 TRCMR 寄存器的 TSTART 位为“0” (停止计数) 时写此位。

## 19.2.4 定时器 RC 的中断允许寄存器 (TRCIER)

地址	地址 0122h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	OVIE	—	—	—	IMIED	IMIEC	IMIEB	IMIEA
复位后的值	0	1	1	1	0	0	0	0

位	符号	位名	功能	R/W
b0	IMIEA	输入捕捉 / 比较匹配的中断允许位 A	0: 禁止由 IMFA 位控制的中断 (IMIA) 1: 允许由 IMFA 位控制的中断 (IMIA)	R/W
b1	IMIEB	输入捕捉 / 比较匹配的中断允许位 B	0: 禁止由 IMFB 位控制的中断 (IMIB) 1: 允许由 IMFB 位控制的中断 (IMIB)	R/W
b2	IMIEC	输入捕捉 / 比较匹配的中断允许位 C	0: 禁止由 IMFC 位控制的中断 (IMIC) 1: 允许由 IMFC 位控制的中断 (IMIC)	R/W
b3	IMIED	输入捕捉 / 比较匹配的中断允许位 D	0: 禁止由 IMFD 位控制的中断 (IMID) 1: 允许由 IMFD 位控制的中断 (IMID)	R/W
b4	—	什么也不指定。只能写“0”，读取值为“1”。		—
b5	—			
b6	—			
b7	OVIE	上溢中断允许位	0: 禁止由 OVF 位控制的中断 (OVI) 1: 允许由 OVF 位控制的中断 (OVI)	R/W

## 19.2.5 定时器 RC 的状态寄存器 (TRCSR)

地址	地址 0123h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	OVF	—	—	—	IMFD	IMFC	IMFB	IMFA
复位后的值	0	1	1	1	0	0	0	0

位	符号	位名	功能	R/W
b0	IMFA	输入捕捉 / 比较匹配的标志 A	[为“0”的条件] 读后写“0”（注1）。 [为“1”的条件] 参照“表 19.4 各标志为“1”的条件”。	R/W
b1	IMFB	输入捕捉 / 比较匹配的标志 B		R/W
b2	IMFC	输入捕捉 / 比较匹配的标志 C		R/W
b3	IMFD	输入捕捉 / 比较匹配的标志 D		R/W
b4	—	什么也不指定。只能写“0”，读取值为“1”。		—
b5	—			
b6	—			
b7	OVF	上溢标志	[为“0”的条件] 读后写“0”（注1）。 [为“1”的条件] 参照“表 19.4 各标志为“1”的条件”。	R/W

注 1. 写的结果如下：

- 当读的结果为“1”时，如果给此位写“0”，值就变为“0”。
- 当读的结果为“0”时，即使给此位写“0”，值也不变（如果此位在读后从“0”变为“1”，即使给此位写“0”，值也不变而保持“1”的状态）。
- 即使给此位写“1”，值也不变。

表 19.4 各标志为“1”的条件

位符号	定时器模式		PWM 模式	PWM2 模式
	输入捕捉功能	输出比较功能		
IMFA	TRCIOA 引脚的输入边沿（注 1）	在 TRC 的值和 TRCGRA 的值相同时。		
IMFB	TRCIOB 引脚的输入边沿（注 1）	在 TRC 的值和 TRCGRB 的值相同时。		
IMFC	TRCIOC 引脚的输入边沿（注 1）	在 TRC 的值和 TRCGRC 的值相同时（注 2）。		
IMFD	TRCIOD 引脚的输入边沿（注 1）	在 TRC 的值和 TRCGRD 的值相同时（注 2）。		
OVF	在 TRC 发生上溢时。			

注 1. 这是通过 TRCIOR0 寄存器和 TRCIOR1 寄存器的 IOj1 ~ IOj0 位（j=A、B、C、D）选择的边沿。

注 2. 包括 TRCMR 寄存器的 BFC 位和 BFD 位为“1”（TRCGRA 和 TRCGRB 的缓冲寄存器）的情况。

## 19.2.6 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0)

地址	地址 0124h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	IOB2	IOB1	IOB0	IOA3	IOA2	IOA1	IOA0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W	
b0	IOA0	TRCGRA 控制位	功能因运行模式（功能）而不同。	R/W	
b1	IOA1			R/W	
b2	IOA2	TRCGRA 模式选择位（注 1）	0: 输出比较功能 1: 输入捕捉功能	R/W	
b3	IOA3	TRCGRA 输入捕捉的输入转换位（注 3）	0: fOCO128 信号 1: TRCIOA 引脚输入	R/W	
b4	IOB0	TRCGRB 控制位	功能因运行模式（功能）而不同。	R/W	
b5	IOB1			R/W	
b6	IOB2	TRCGRB 模式选择位（注 2）	0: 输出比较功能 1: 输入捕捉功能	R/W	
b7	—	什么也不指定。只能写“0”，读取值为“1”。			—

注 1. 如果将 TRCMR 寄存器的 BFC 位置“1”（TRCGRA 寄存器的缓冲寄存器），就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置“1”（TRCGRB 寄存器的缓冲寄存器），就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

注 3. 此位在 IOA2 位为“1”（输入捕捉功能）时有效。

TRCIOR0 寄存器在定时器模式中有效，但是在 PWM 模式和 PWM2 模式中无效。

## 19.2.7 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1)

地址	地址 0125h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	IOD3	IOD2	IOD1	IOD0	IOC3	IOC2	IOC1	IOC0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOC0	TRCGRC 控制位	功能因运行模式 (功能) 而不同。	R/W
b1	IOC1			R/W
b2	IOC2	TRCGRC 模式选择位 (注 1)	0: 输出比较功能 1: 输入捕捉功能	R/W
b3	IOC3	TRCGRC 寄存器的功能选择位	0: TRCIOA 输出寄存器 1: 通用寄存器或者缓冲寄存器	R/W
b4	IOD0	TRCGRD 控制位	功能因运行模式 (功能) 而不同。	R/W
b5	IOD1			R/W
b6	IOD2	TRCGRD 模式选择位 (注 2)	0: 输出比较功能 1: 输入捕捉功能	R/W
b7	IOD3	TRCGRD 寄存器的功能选择位	0: TRCIOB 输出寄存器 1: 通用寄存器或者缓冲寄存器	R/W

注 1. 如果将 TRCMR 寄存器的 BFC 位置 “1” (TRCGRA 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置 “1” (TRCGRB 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

TRCIOR1 寄存器在定时器模式中有效, 但是在 PWM 模式和 PWM2 模式中无效。

## 19.2.8 定时器 RC 计数器 (TRC)

地址	地址 0127h ~ 0126h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	设定范围	R/W
b15 ~ b0	对计数源进行递增计数。 如果发生上溢, TRCSR 寄存器的 OVF 位就变为 “1”。	0000h ~ FFFFh	R/W

必须以 16 位为单位存取 TRC 寄存器, 而不能以 8 位为单位进行存取。



### 19.2.9 定时器 RC 的通用寄存器 A、B、C、D (TRCGRA、TRCGRB、TRCGRC、TRCGRD)

地址 地址 0129h ~ 0128h (TRCGRA)、地址 012Bh ~ 012Ah (TRCGRB)  
地址 012Dh ~ 012Ch (TRCGRC)、地址 012Fh ~ 012Eh (TRCGRD)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	功能	R/W
b15 ~ b0	功能因运行模式而不同。	R/W

必须以 16 位为单位存取 TRCGRA ~ TRCGRD 寄存器，而不能以 8 位为单位进行存取。

### 19.2.10 定时器 RC 的控制寄存器 2 (TRCCR2)

地址 地址 0130h

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCEG1	TCEG0	CSEL	—	—	POLD	POLC	POLB
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	POLB	PWM 模式的输出电平控制位 B (注 1)	0: TRCIOB 的输出电平为“L”电平有效 1: TRCIOB 的输出电平为“H”电平有效	R/W
b1	POLC	PWM 模式的输出电平控制位 C (注 1)	0: TRCIOC 的输出电平为“L”电平有效 1: TRCIOC 的输出电平为“H”电平有效	R/W
b2	POLD	PWM 模式的输出电平控制位 D (注 1)	0: TRCIOD 的输出电平为“L”电平有效 1: TRCIOD 的输出电平为“H”电平有效	R/W
b3	—	什么也不指定。只能写“0”，读取值为“1”。		—
b4	—			
b5	CSEL	TRC 计数选择位 (注 2)	0: 在和 TRCGRA 寄存器比较匹配后继续计数 1: 在和 TRCGRA 寄存器比较匹配时停止计数	R/W
b6	TCEG0	TRCTRГ 输入边沿选择位 (注 3)	b7 b6 00: 禁止 TRCTRГ 的触发输入 01: 选择上升沿 10: 选择下降沿 11: 选择双边沿	R/W
b7	TCEG1			R/W

注 1. 此位在 PWM 模式中有效。

注 2. 此位在输出比较功能、PWM 模式、PWM2 模式中有效。有关 PWM2 模式中的注意事项，请参照“19.9.5 PWM2 模式的 TRCMR 寄存器”。

注 3. 此位在 PWM2 模式中有效。

## 19.2.11 定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF)

地址	地址 0131h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	DFCK1	DFCK0	—	DFTRG	DFD	DFC	DFB	DFA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	DFA	TRCIOA 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b1	DFB	TRCIOB 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b2	DFC	TRCIOC 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b3	DFD	TRCIOD 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b4	DFTRG	TRCTRG 引脚的数字滤波器的功能选择位 (注 2)	0: 无功能 1: 有功能	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	DFCK0	数字滤波器功能的时钟选择位 (注 1、注 2)	b7 b6 0 0: f32 0 1: f8 1 0: f1 1 1: 计数源 (通过 TRCCR1 寄存器的 TCK2 ~ TCK0 位选择的时钟)	R/W
b7	DFCK1			R/W

注 1. 此位在输入捕捉功能中有效。

注 2. 此位在 PWM2 模式中并且 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位为“01b”、“10b”或者“11b” (允许 TRCTRG 触发输入) 时有效。

## 19.2.12 定时器 RC 的输出主控允许寄存器 (TRCOER)

地址	地址 0132h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PTO	—	—	—	ED	EC	EB	EA
复位后的值	0	1	1	1	1	1	1	1

位	符号	位名	功能	R/W
b0	EA	TRCIOA 输出禁止位 (注 1)	0: 允许输出 1: 禁止输出 (TRCIOA 引脚为可编程输入/输出端口)	R/W
b1	EB	TRCIOB 输出禁止位 (注 1)	0: 允许输出 1: 禁止输出 (TRCIOB 引脚为可编程输入/输出端口)	R/W
b2	EC	TRCIOC 输出禁止位 (注 1)	0: 允许输出 1: 禁止输出 (TRCIOC 引脚为可编程输入/输出端口)	R/W
b3	ED	TRCIOD 输出禁止位 (注 1)	0: 允许输出 1: 禁止输出 (TRCIOD 引脚为可编程输入/输出端口)	R/W
b4	—	什么也不指定。只能写“0”，读取值为“1”。		—
b5	—			
b6	—			
b7	PTO	脉冲输出强制截止信号的输入 $\overline{\text{INT0}}$ 有效位	0: 脉冲输出的强制截止输入无效 1: 脉冲输出的强制截止输入有效 (如果将 L” 电平输入到 $\overline{\text{INT0}}$ 引脚, EA 位、EB 位、EC 位和 ED 位就变为“1”(禁止输出)。)	R/W

注 1. 此位在引脚被用作输入捕捉引脚时无效。

## 19.2.13 定时器 RB/RC 的引脚选择寄存器 (TRBRCSR)

地址	地址 0181h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	TRCCLKSEL1	TRCCLKSEL0	—	—	—	TRBOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRBOSEL0	TRBO 引脚选择位	0: 分配到 P1_3 1: 分配到 P3_1	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	TRCCLKSEL0	TRCCLK 引脚选择位	b5 b4 0 0: 不使用 TRCCLK 引脚 0 1: 分配到 P1_4 1 0: 分配到 P3_3 1 1: 不能设定	R/W
b5	TRCCLKSEL1			R/W
b6	—	保留位	必须置“0”。	R/W
b7	—	什么也不指定。读写值都为“0”。		—

TRBRCSR 寄存器是选择将定时器 RB 和定时器 RC 的输入 / 输出分配到哪个引脚的寄存器。在使用定时器 RB 和定时器 RC 的输入 / 输出引脚时，必须设定 TRBRCSR 寄存器。

在设定定时器 RB 的相关寄存器前，必须设定 TRBOSEL0 位；在设定定时器 RC 的相关寄存器前，必须设定 TRCCLKSEL0 ~ TRCCLKSEL1 位。但是不能在定时器 RB 运行中更改 TRBOSEL0 位的设定值，也不能在定时器 RC 运行中更改 TRCCLKSEL0 ~ TRCCLKSEL1 位的设定值。

## 19.2.14 定时器 RC 的引脚选择寄存器 0 (TRCPSR0)

地址	地址 0182h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	TRCIOBSEL2	TRCIOBSEL1	TRCIOBSEL0	—	TRCIOASEL2	TRCIOASEL1	TRCIOASEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRCIOASEL0	TRCIOA/TRCTRГ 引脚选择位	b2 b1 b0 0 0 0: 不使用 TRCIOA/TRCTRГ 引脚 0 0 1: 分配到 P1_1 上述以外: 不能设定	R/W
b1	TRCIOASEL1			R/W
b2	TRCIOASEL2			R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TRCIOBSEL0	TRCIOB 引脚选择位	b6 b5 b4 0 0 0: 不使用 TRCIOB 引脚 0 0 1: 分配到 P1_2 0 1 1: 分配到 P0_4 上述以外: 不能设定	R/W
b5	TRCIOBSEL1			R/W
b6	TRCIOBSEL2			R/W
b7	—	什么也不指定。读写值都为“0”。		—

TRCPSR0 寄存器是选择将定时器 RC 的输入 / 输出分配到哪个引脚的寄存器。在使用定时器 RC 的输入 / 输出引脚时，必须设定 TRCPSR0 寄存器。

在设定定时器 RC 的相关寄存器前，必须设定 TRCPSR0 寄存器，但是不能在定时器 RC 运行中更改 TRCPSR0 寄存器的设定值。

## 19.2.15 定时器 RC 的引脚选择寄存器 1 (TRCPSR1)

地址	地址 0183h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	TRCIODSEL2	TRCIODSEL1	TRCIODSEL0	—	TRCIOSEL2	TRCIOSEL1	TRCIOSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TRCIOSEL0	TRCIOC 引脚选择位	b2 b1 b0 0 0 0: 不使用 TRCIOC 引脚 0 0 1: 分配到 P1_3 0 1 0: 分配到 P3_4 上述以外: 不能设定	R/W
b1	TRCIOSEL1			R/W
b2	TRCIOSEL2			R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TRCIODSEL0	TRCIOD 引脚选择位	b6 b5 b4 0 0 0: 不使用 TRCIOD 引脚 0 0 1: 分配到 P1_0 0 1 0: 分配到 P3_5 上述以外: 不能设定	R/W
b5	TRCIODSEL1			R/W
b6	TRCIODSEL2			R/W
b7	—	什么也不指定。读写值都为“0”。		—

TRCPSR1 寄存器是选择将定时器 RC 的输入 / 输出分配到哪个引脚的寄存器。在使用定时器 RC 的输入 / 输出引脚时，必须设定 TRCPSR1 寄存器。

在设定定时器 RC 的相关寄存器前，必须设定 TRCPSR1 寄存器，但是不能在定时器 RC 运行中更改 TRCPSR1 寄存器的设定值。

## 19.3 有关多个模式的共同事项

### 19.3.1 计数源

计数源的选择方法是所有模式通用的方法。

计数源的选择和计数源的框图分别如表 19.5 和图 19.2 所示。

表 19.5 计数源的选择

计数源	选择方法
f1、f2、f4、f8、f32	通过 TRCCR1 寄存器的 TCK2 ~ TCK0 位选择计数源。
TRCCLK 引脚的外部输入信号	TRCCR1 寄存器的 TCK2 ~ TCK0 为“101b”（计数源为外部时钟的上升沿）。对应的方向寄存器的方向位为“0”（输入模式）。

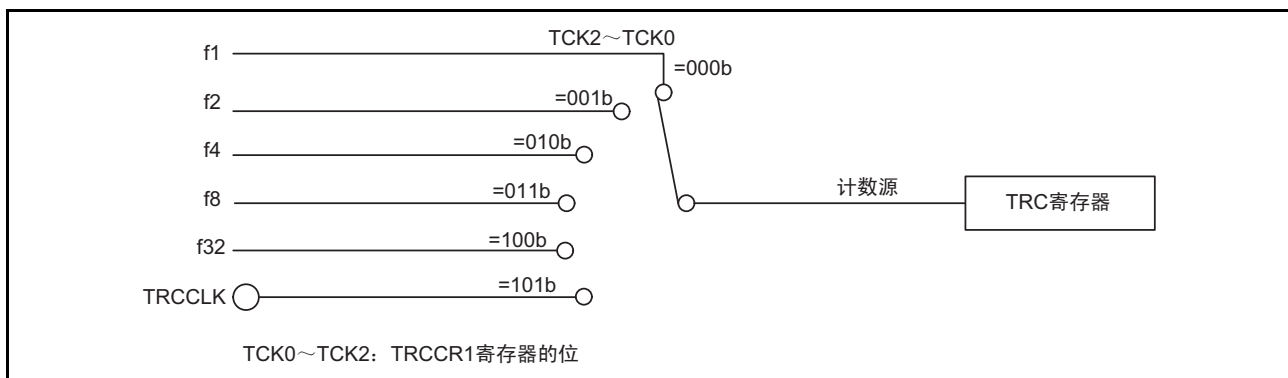


图 19.2 计数源的框图

TRCCLK 引脚的外部输入时钟的脉宽至少为 3 个定时器 RC 的运行时钟周期（参照“表 19.1 定时器 RC 的运行时钟”）。

### 19.3.2 缓冲器运行

能通过 TRCMR 寄存器的 BFC 位和 BFD 位，将 TRCGRC 寄存器和 TRCGRD 寄存器分别设定为 TRCGRA 寄存器和 TRCGRB 寄存器的缓冲寄存器。

- TRCGRA 的缓冲寄存器：TRCGRC 寄存器
- TRCGRB 的缓冲寄存器：TRCGRD 寄存器

缓冲器运行因运行模式而不同。各模式的缓冲器运行如表 19.6 所示，输入捕捉功能和输出比较功能的缓冲器运行分别如图 19.3 和图 19.4 所示。

表 19.6 各模式的缓冲器运行

功能和模式	传送时序	传送的寄存器
输入捕捉功能	输入捕捉信号的输入	将 TRCGRA (TRCGRB) 寄存器的内容传送到缓冲寄存器。
输出比较功能	TRC 寄存器和 TRCGRA (TRCGRB) 寄存器的比较匹配	将缓冲寄存器的内容传送到 TRCGRA (TRCGRB) 寄存器。
PWM 模式		
PWM2 模式	<ul style="list-style-type: none"> <li>• TRC 寄存器和 TRCGRA 寄存器的比较匹配</li> <li>• TRCTRG 引脚的触发输入</li> </ul>	将缓冲寄存器 (TRCGRD) 的内容传送到 TRCGRB 寄存器。

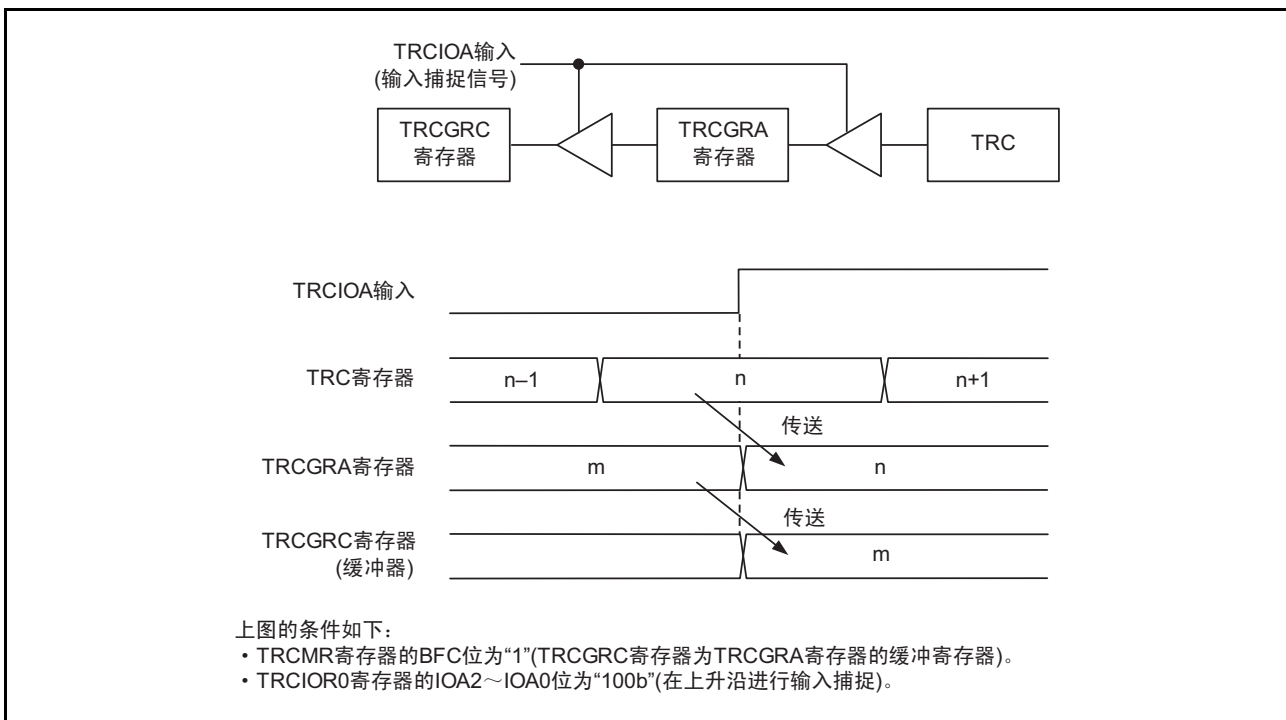


图 19.3 输入捕捉功能的缓冲器运行



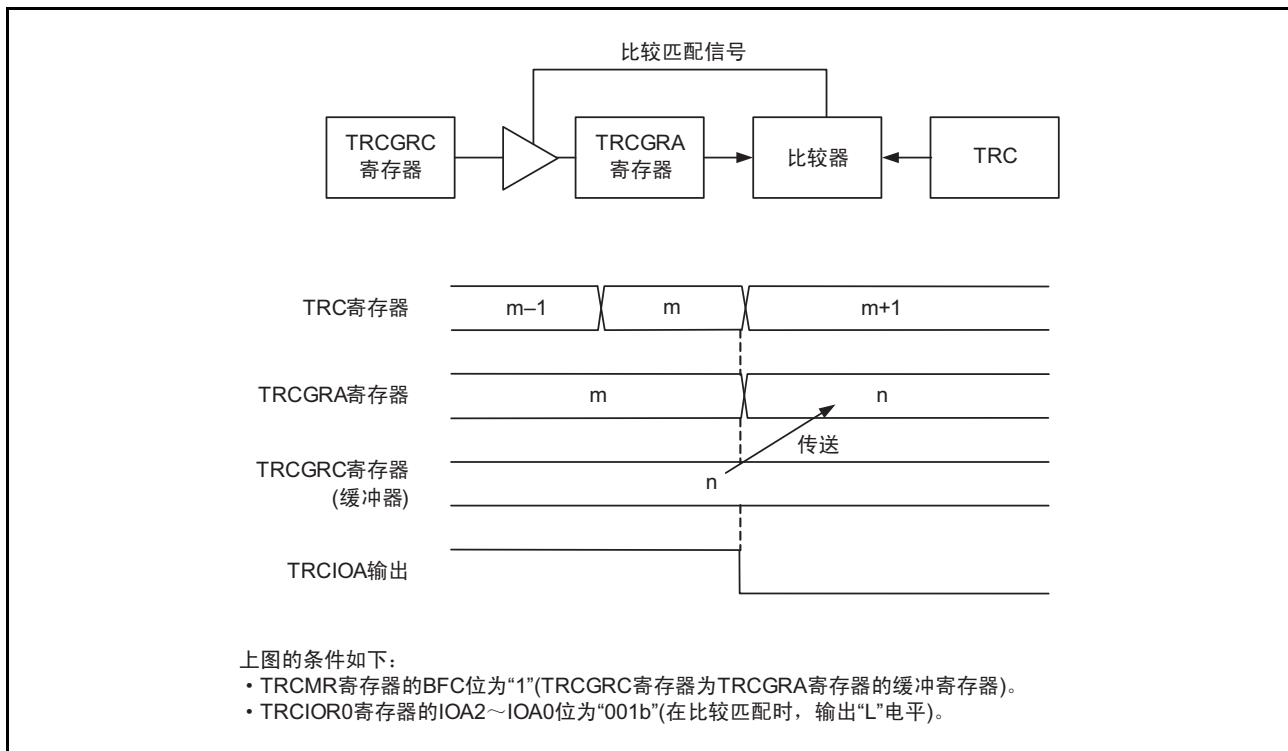


图 19.4 输出比较功能的缓冲器运行

在定时器模式中，必须进行以下的设定：

- 在将TRCGRC寄存器用作TRCGRA寄存器的缓冲寄存器时必须对TRCIOR1寄存器的IOC2位和TRCIOR0寄存器的IOA2位进行相同的设定。
- 在将TRCGRD寄存器用作TRCGRB寄存器的缓冲寄存器时必须对TRCIOR1寄存器的IOD2位和TRCIOR0寄存器的IOB2位进行相同的设定。

在输出比较功能、PWM模式和PWM2模式中，即使将TRCGRC寄存器和TRCGRD寄存器用作缓冲寄存器，在和TRC寄存器比较匹配时，TRCSR寄存器的IMFC位和IMFD位也变为“1”。

在输入捕捉功能中，即使将TRCGRC寄存器和TRCGRD寄存器用作缓冲寄存器，在TRCIOC引脚和TRCIOD引脚的输入边沿，TRCSR寄存器的IMFC位和IMFD位也变为“1”。

### 19.3.3 数字滤波器

对 TRCTR<sub>j</sub> 或者 TRCIO<sub>j</sub> (j=A、B、C、D) 的输入进行采样，如果信号 3 次相同，就视为已确定电平。必须通过 TRCDF 寄存器选择数字滤波的功能和采样时钟。

数字滤波器的框图如图 19.5 所示。

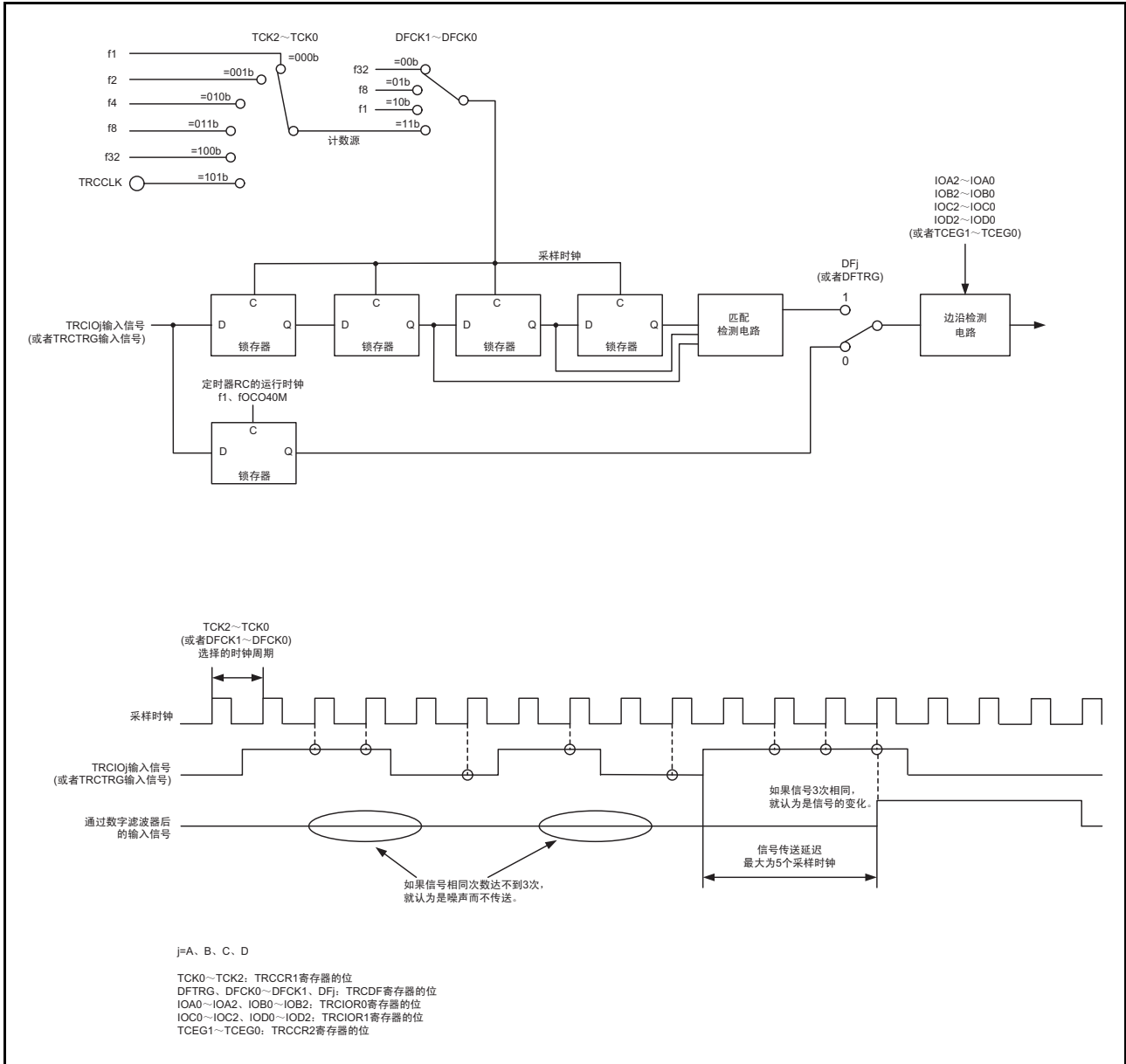


图 19.5 数字滤波器的框图

### 19.3.4 脉冲输出的强制截止

在定时器模式的输出比较功能、PWM 模式和 PWM2 模式中，能通过  $\overline{\text{INT0}}$  引脚的输入将 TRCIOj (j=A、B、C、D) 的输出引脚强制设定为可编程输入 / 输出端口，并截止脉冲输出。

如果将 TRCOER 寄存器的 Ej 位置 “0” (允许定时器 RC 的输出)，就将上述功能或者模式中使用的输出引脚用作定时器 RC 的输出引脚。当 TRCOER 寄存器的 PTO 位为 “1” (脉冲输出强制截止信号的输入  $\overline{\text{INT0}}$  有效) 时，如果给  $\overline{\text{INT0}}$  引脚输入 “L” 电平，TRCOER 寄存器的 EA 位、EB 位、EC 位和 ED 位就全部变为 “1” (禁止定时器 RC 的输出，TRCIOj 输出引脚为可编程输入 / 输出端口)。在给  $\overline{\text{INT0}}$  引脚输入 “L” 电平后经过 1 ~ 2 个定时器 RC 的运行时钟周期 (参照 “表 19.1 定时器 RC 的运行时钟”)，TRCIOj 输出引脚变为可编程输入 / 输出端口。

在使用此功能时，必须进行以下的设定：

- 设定脉冲输出被强制截止后的引脚状态 (高阻抗输入、“L” 电平输出或者 “H” 电平输出) (参照 “7. I/O 端口”)。
- 将 INTEN 寄存器的 INT0EN 位置 “1” (允许  $\overline{\text{INT0}}$  输入)，INT0PL 位置 “0” (单边沿)，将 INTOIC 寄存器的 POL 位置 “0” (选择下降沿)。
- 将 PD4 寄存器的 PD4\_5 位置 “0” (输入模式)。
- 通过 INTF 寄存器的 INT0F1 ~ INT0F0 位选择  $\overline{\text{INT0}}$  的数字滤波器。
- 将 TRCOER 寄存器的 PTO 位置 “1” (脉冲输出强制截止信号的输入  $\overline{\text{INT0}}$  有效)。

由于 INTOIC 寄存器的 POL 位和 INTEN 寄存器的 INT0PL 位的选择以及  $\overline{\text{INT0}}$  引脚输入的变更，INTOIC 寄存器的 IR 位变为 “1” (有中断请求) (参照 “11.9 使用中断时的注意事项”)。

中断的详细内容请参照 “11. 中断”。

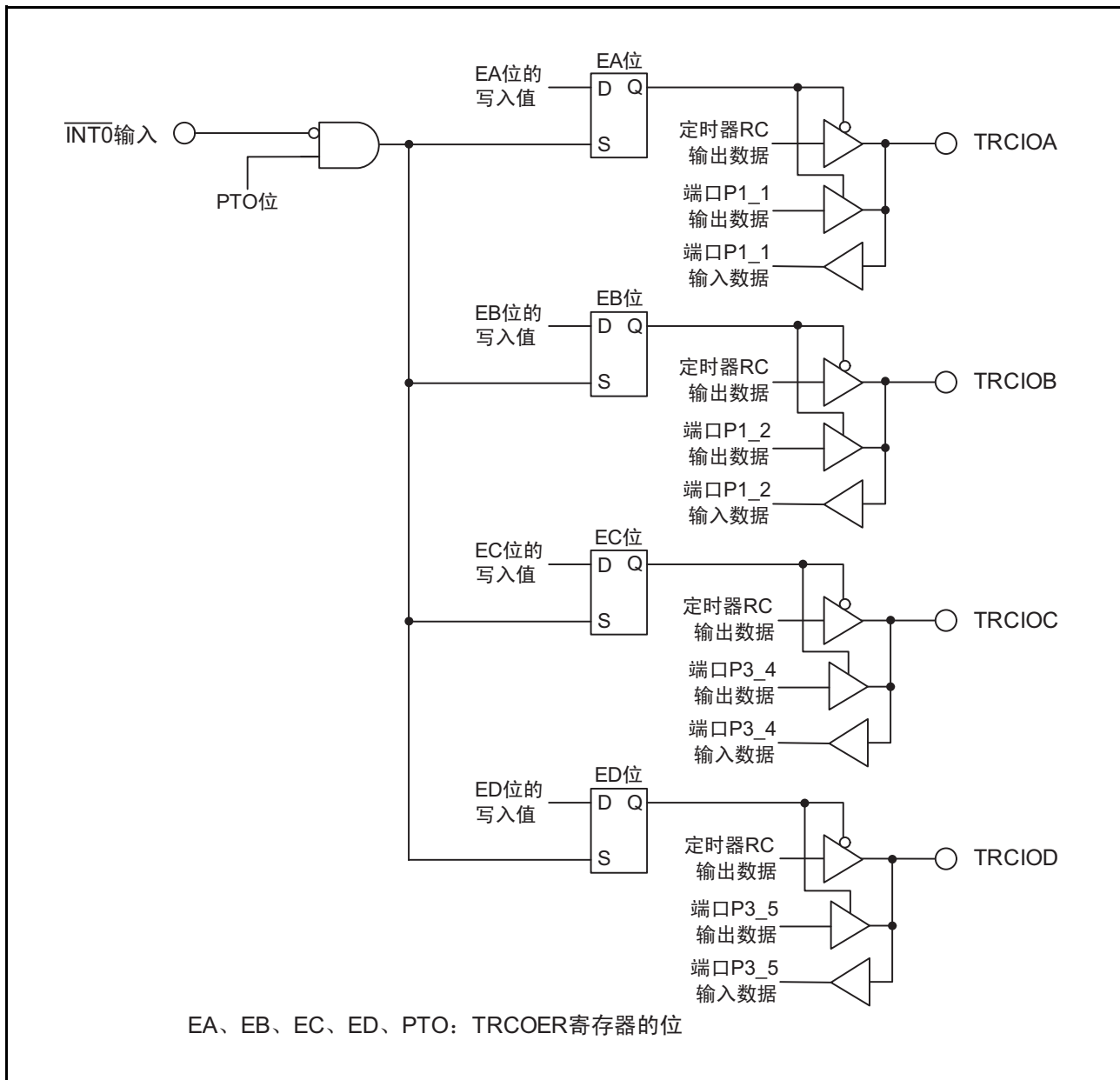


图 19.6 脉冲输出的强制截止

## 19.4 定时器模式（输入捕捉功能）

这是测量外部信号的宽度和周期的功能。TRCIO<sub>j</sub>（j=A、B、C、D）引脚的外部信号作为触发，将 TRC 寄存器（计数器）的内容传送到 TRCGR<sub>j</sub> 寄存器（输入捕捉）。能将各引脚设定为输入捕捉功能、或者其他模式和功能。

另外，TRCGRA 寄存器能选择 fOCO128 作为输入捕捉的触发输入。

输入捕捉功能的规格和输入捕捉功能的 TRCGR<sub>j</sub> 寄存器功能分别如表 19.7 和表 19.8 所示，输入捕捉功能的框图和输入捕捉功能的运行例子分别如图 19.7 和图 19.8 所示。

表 19.7 输入捕捉功能的规格

项目	规格
计数源	f1、f2、f4、f8、f32 TRCCLK 引脚的外部输入信号（上升沿）
计数	递增计数
计数周期	<ul style="list-style-type: none"> <li>当 TRCCR1 寄存器的 CCLR 位为“0”（自由运行）时 <math>1/fk \times 65536</math> fk: 计数源的频率</li> <li>当 TRCCR1 寄存器的 CCLR 位为“1”（在 TRCGRA 的比较匹配时将 TRC 寄存器置“0000h”）时 <math>1/fk \times (n+1)</math> n: TRCGRA 寄存器的设定值</li> </ul>
计数开始条件	给 TRCMR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	给 TRCMR 寄存器的 TSTART 位写“0”（停止计数）。 TRC 寄存器保持停止前的值。
中断请求的发生时序	<ul style="list-style-type: none"> <li>输入捕捉（TRCIO<sub>j</sub> 输入的有效边沿或者 fOCO128 的信号边沿）</li> <li>TRC 寄存器的上溢</li> </ul>
TRCIOA、TRCIOB、TRCIOC、TRCIOD 引脚功能	可编程输入 / 输出端口或者输入捕捉的输入引脚（能按引脚选择）
INT0 引脚功能	可编程输入 / 输出端口或者 INT0 中断的输入引脚
读定时器	如果读 TRC 寄存器，就能读到计数值。
写定时器	能写 TRC 寄存器。
选择功能	<ul style="list-style-type: none"> <li>输入捕捉的输入引脚的选择 TRCIOA、TRCIOB、TRCIOC 和 TRCIOD 引脚中的 1 个或者多个引脚</li> <li>输入捕捉的输入有效边沿的选择 上升沿、下降沿或者双边沿</li> <li>缓冲器运行（参照“19.3.2 缓冲器运行”）</li> <li>数字滤波器（参照“19.3.3 数字滤波器”）</li> <li>将 TRC 寄存器置“0000h”的时序 上溢或者输入捕捉</li> <li>输入捕捉的触发选择 能选择 fOCO128 作为 TRCGRA 寄存器的输入捕捉的触发输入。</li> </ul>

j=A、B、C、D

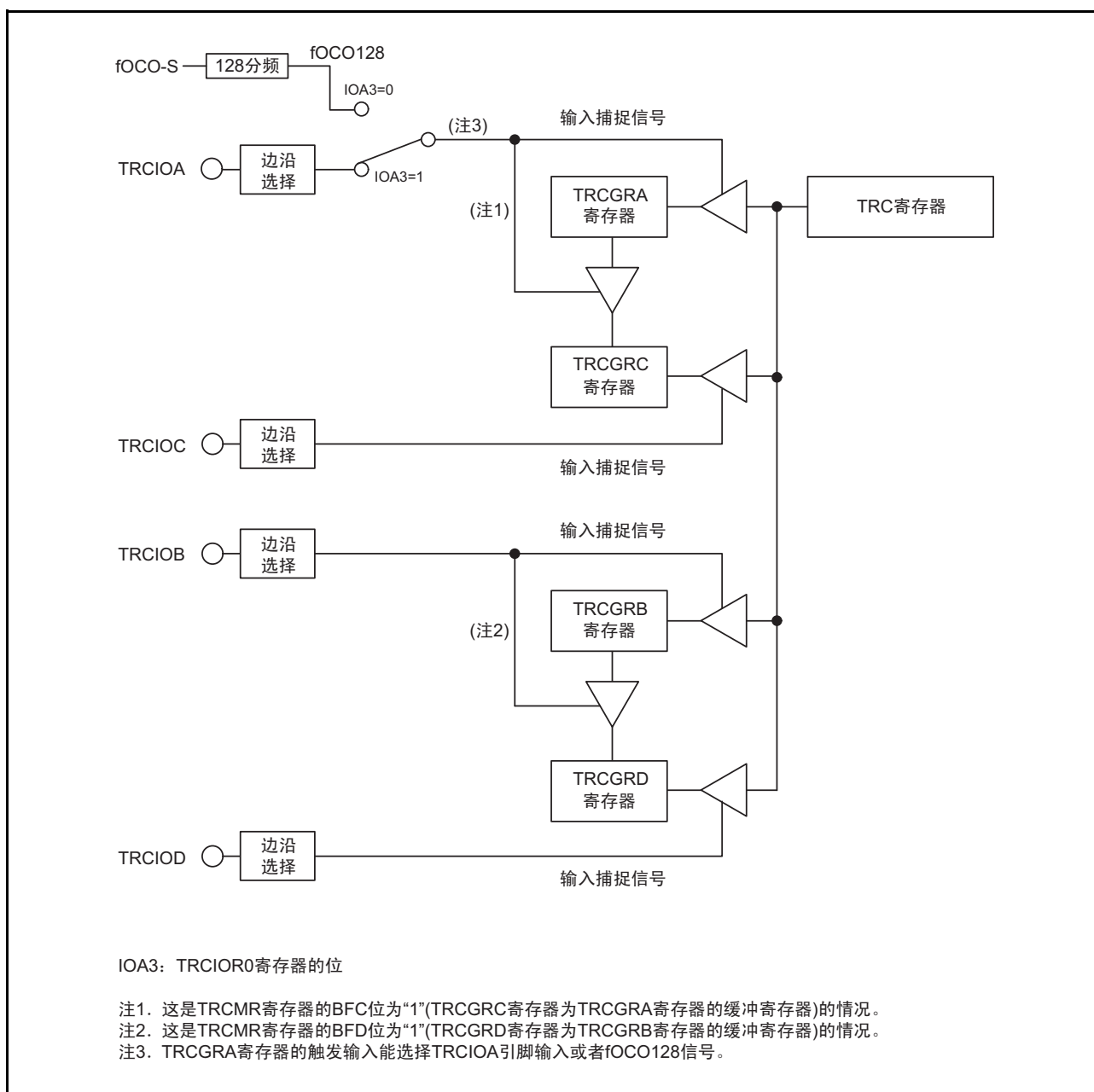


图 19.7 输入捕捉功能的框图

## 19.4.1 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输入捕捉功能)]

地址	地址 0124h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	IOB2	IOB1	IOB0	IOA3	IOA2	IOA1	IOA0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOA0	TRCGRA 控制位	b1 b0 0 0: 在上升沿输入捕捉到 TRCGRA 0 1: 在下降沿输入捕捉到 TRCGRA 1 0: 在双边沿输入捕捉到 TRCGRA 1 1: 不能设定	R/W
b1	IOA1			R/W
b2	IOA2	TRCGRA 模式选择位 (注 1)	在输入捕捉功能时, 必须置 “1” (输入捕捉)。	R/W
b3	IOA3	TRCGRA 输入捕捉的输入转换位 (注 3)	0: fOCO128 信号 1: TRCIOA 引脚的输入	R/W
b4	IOB0	TRCGRB 控制位	b5 b4 0 0: 在上升沿输入捕捉到 TRCGRB 0 1: 在下降沿输入捕捉到 TRCGRB 1 0: 在双边沿输入捕捉到 TRCGRB 1 1: 不能设定	R/W
b5	IOB1			R/W
b6	IOB2	TRCGRB 模式选择位 (注 2)	在输入捕捉功能时, 必须置 “1” (输入捕捉)。	R/W
b7	—	什么也不指定。只能写 “0”, 读取值为 “1”。		—

注 1. 如果将 TRCMR 寄存器的 BFC 位置 “1” (TRCGRA 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置 “1” (TRCGRB 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

注 3. 此位在 IOA2 位为 “1” (输入捕捉功能) 时有效。

## 19.4.2 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输入捕捉功能)]

地址	地址 0125h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	IOD3	IOD2	IOD1	IOD0	IOC3	IOC2	IOC1	IOC0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOC0	TRCGRC 控制位	b1 b0 0 0: 在上升沿输入捕捉到 TRCGRC 0 1: 在下降沿输入捕捉到 TRCGRC 1 0: 在双边沿输入捕捉到 TRCGRC 1 1: 不能设定	R/W
b1	IOC1			R/W
b2	IOC2	TRCGRC 模式选择位 (注 1)	在输入捕捉功能时, 必须置 “1” (输入捕捉)。	R/W
b3	IOC3	TRCGRC 寄存器的功能选择位	必须置 “1”。	R/W
b4	IOD0	TRCGRD 控制位	b5 b4 0 0: 在上升沿输入捕捉到 TRCGRD 0 1: 在下降沿输入捕捉到 TRCGRD 1 0: 在双边沿输入捕捉到 TRCGRD 1 1: 不能设定	R/W
b5	IOD1			R/W
b6	IOD2	TRCGRD 模式选择位 (注 2)	在输入捕捉功能时, 必须置 “1” (输入捕捉)。	R/W
b7	IOD3	TRCGRD 寄存器的功能选择位	必须置 “1”。	R/W

注 1. 如果将 TRCMR 寄存器的 BFC 位置 “1” (TRCGRA 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置 “1” (TRCGRB 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

表 19.8 输入捕捉功能时的 TRCGRj 寄存器功能

寄存器	设定	寄存器功能	输入捕捉的输入引脚
TRCGRA	—	通用寄存器, 能读输入捕捉时的 TRC 寄存器的值。	TRCIOA
TRCGRB			TRCIOB
TRCGRC	BFC=0	通用寄存器, 能读输入捕捉时的 TRC 寄存器的值。	TRCIOC
TRCGRD	BFD=0		TRCIOD
TRCGRC	BFC=1	缓冲寄存器, 保持通用寄存器的传送值 (参照 “19.3.2 缓冲器运行”)。	TRCIOA
TRCGRD	BFD=1		TRCIOB

j=A、B、C、D

BFC、BFD: TRCMR 寄存器的位



## 19.4.3 运行例子

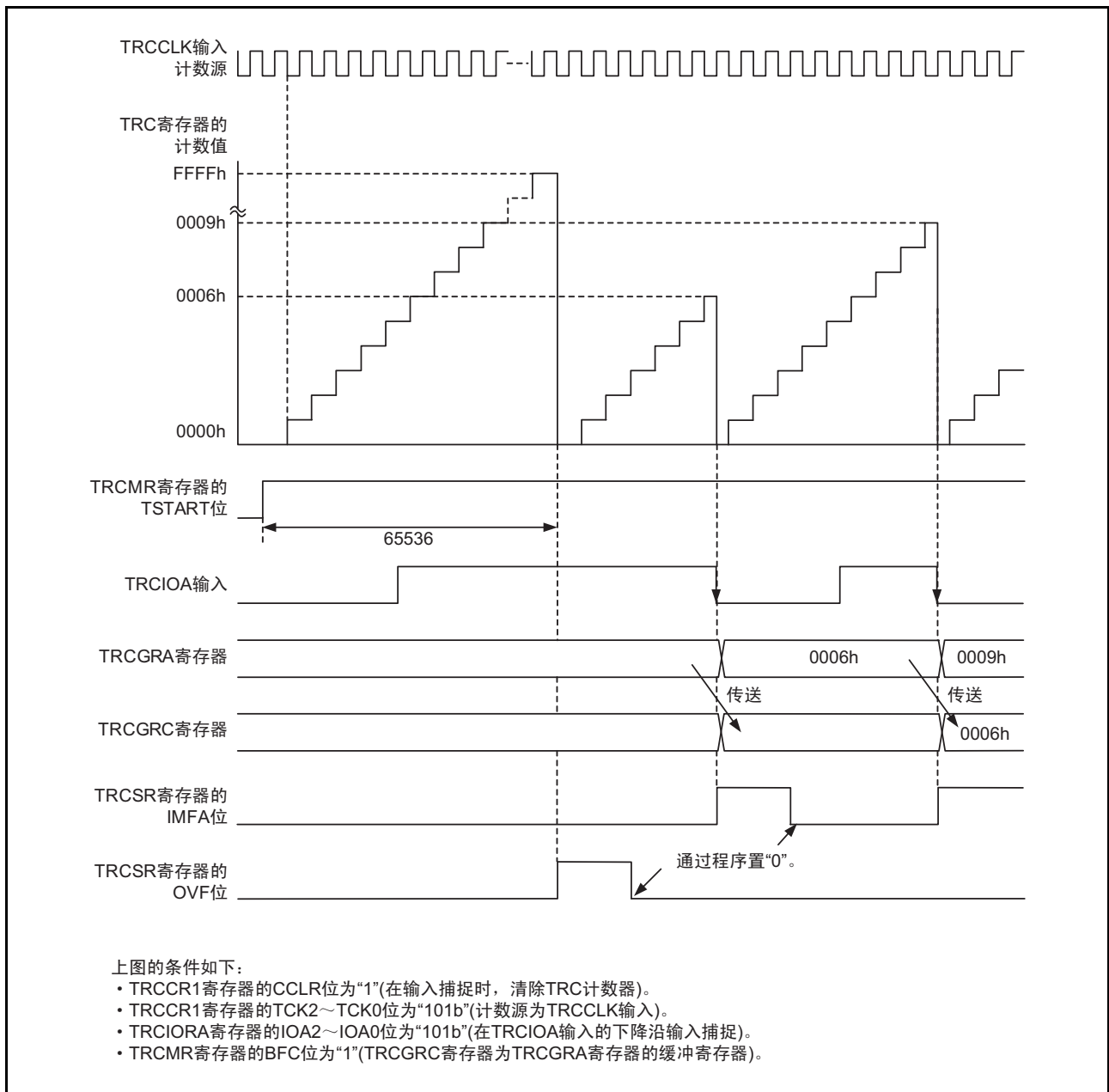


图 19.8 输入捕捉功能的运行例子

### 19.5 定时器模式（输出比较功能）

这是检测 TRC 寄存器（计数器）的内容和 TRCGR<sub>j</sub>（j=A、B、C、D）寄存器的内容是否相同（比较匹配）的模式。在内容相同时，从 TRCIO<sub>j</sub> 引脚输出任意的电平。能将各引脚设定为输出比较功能、或者其他模式和功能。

输出比较功能的规格和输出比较功能的 TRCGR<sub>j</sub> 寄存器功能分别如表 19.9 和表 19.10 所示，输出比较功能的框图和输出比较功能的运行例子分别如图 19.9 和图 19.10 所示。

表 19.9 输出比较功能的规格

项目	规格
计数源	f1、f2、f4、f8、f32 TRCCLK 引脚的外部输入信号（上升沿）
计数	递增计数
计数周期	<ul style="list-style-type: none"> <li>当 TRCCR1 寄存器的 CCLR 位为“0”（自由运行）时 <math>1/fk \times 65536</math> fk: 计数源的频率</li> <li>当 TRCCR1 寄存器的 CCLR 位为“1”（在 TRCGRA 比较匹配时将 TRC 寄存器置“0000h”）时 <math>1/fk \times (n+1)</math> n: TRCGRA 寄存器的值</li> </ul>
波形输出时序	比较匹配
计数开始条件	给 TRCMR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>当 TRCCR2 寄存器的 CSEL 位为“0”（在和 TRCGRA 寄存器比较匹配后继续计数）时给 TRCMR 寄存器的 TSTART 位写“0”（停止计数），输出比较的输出引脚保持停止计数前的输出电平，TRC 寄存器保持停止前的值。</li> <li>当 TRCCR2 寄存器的 CSEL 位为“1”（在和 TRCGRA 寄存器比较匹配时停止计数）时和在 TRCGRA 寄存器比较匹配时停止计数，输出比较的输出引脚保持比较匹配引起输出变化后的电平。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>比较匹配（TRC 寄存器和 TRCGR<sub>j</sub> 寄存器的内容相同）</li> <li>TRC 寄存器的上溢</li> </ul>
TRCIOA、TRCIOB、TRCIOC、TRCIOD 引脚功能	可编程输入 / 输出端口或者输入捕捉的输入引脚（能按引脚选择）
INT0 引脚功能	可编程输入 / 输出端口、脉冲输出强制截止信号的输入引脚或者 INT0 中断的输入引脚
读定时器	如果读 TRC 寄存器，就能读到计数值。
写定时器	能写 TRC 寄存器。
选择功能	<ul style="list-style-type: none"> <li>输出比较的输出引脚的选择 TRCIOA、TRCIOB、TRCIOC、TRCIOD 引脚中的 1 个或者多个引脚</li> <li>比较匹配时的输出电平的选择 “L”电平输出、“H”电平输出或者交替输出</li> <li>初始输出电平的选择 设定从开始计数到比较匹配前的电平。</li> <li>将 TRC 寄存器置“0000h”的时序 上溢或者 TRCGRA 寄存器的比较匹配</li> <li>缓冲器运行（参照“19.3.2 缓冲器运行”）</li> <li>脉冲输出强制截止信号的输入（参照“19.3.4 脉冲输出的强制截止”）</li> <li>能将定时器 RC 用作内部定时器而不输出。</li> <li>TRCGRC 和 TRCGRD 输出引脚的变更 能将 TRCGRC 和 TRCGRD 分别用于 TRCIOA 引脚和 TRCIOB 引脚的输出控制。</li> </ul>

j=A、B、C、D

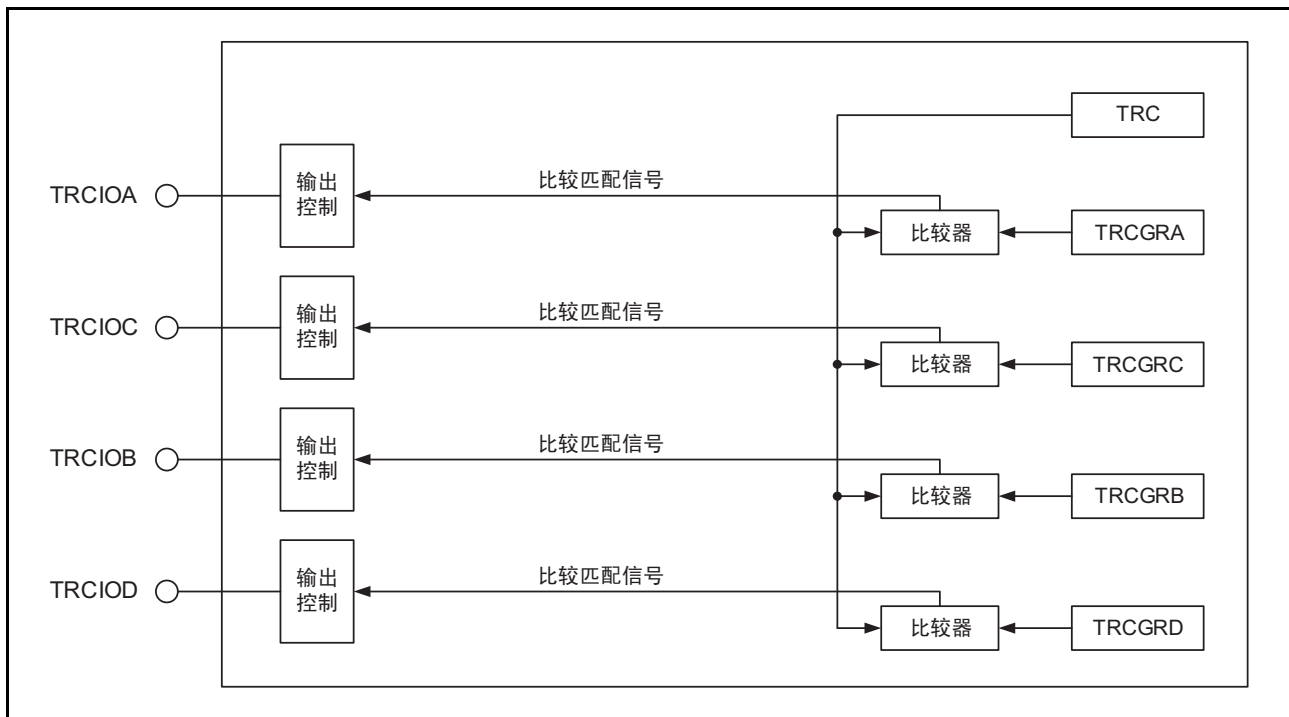


图 19.9 输出比较功能的框图

## 19.5.1 定时器 RC 的控制寄存器 1 (TRCCR1) [定时器模式 (输出比较功能)]

地址	地址 0121h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CCLR	TCK2	TCK1	TCK0	TOD	TOC	TOB	TOA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOA	TRCIOA 输出电平选择位 (注 1、注 2)	0: 初始输出 “L” 电平 1: 初始输出 “H” 电平	R/W
b1	TOB	TRCIOB 输出电平选择位 (注 1、注 2)		R/W
b2	TOC	TRCIOC 输出电平选择位 (注 1、注 2)		R/W
b3	TOD	TRCIOD 输出电平选择位 (注 1、注 2)		R/W
b4	TCK0	计数源选择位 (注 1)	b6 b5 b4 0 0 0: f1 0 0 1: f2 0 1 0: f4 0 1 1: f8 1 0 0: f32 1 0 1: TRCCLK 输入的上升沿 1 1 0: 不能设定 1 1 1: 不能设定	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	CCLR	TRC 计数器的清除选择位	0: 禁止清除 (自由运行) 1: 在 TRCGRA 比较匹配时清除	R/W

注 1. 必须在 TRCMR 寄存器的 TSTART 位为 “0” (停止计数) 时写此位。

注 2. 在引脚功能为波形输出的情况下 (参照 “7.5 端口的设定”) 设定 TRCCR1 寄存器时, 输出初始电平。

表 19.10 输出比较功能时的 TRCGRj 寄存器功能

寄存器	设定	寄存器功能	输出比较的输出引脚
TRCGRA	—	通用寄存器, 必须写比较值。	TRCIOA
TRCGRB			TRCIOB
TRCGRC	BFC=0	通用寄存器, 必须写比较值。	TRCIOC
TRCGRD	BFD=0		TRCIOD
TRCGRC	BFC=1	缓冲寄存器, 必须写下一个比较值 (参照 “19.3.2 缓冲器运行”)。	TRCIOA
TRCGRD	BFD=1		TRCIOB

j=A、B、C、D

BFC、BFD: TRCMR 寄存器的位

## 19.5.2 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) [定时器模式 (输出比较功能)]

地址	地址 0124h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	IOB2	IOB1	IOB0	IOA3	IOA2	IOA1	IOA0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOA0	TRCGRA 控制位	b1 b0 0 0: 禁止由比较匹配控制的引脚输出 (TRCIOA 引脚为可编程输入 / 输出端口) 0 1: 在 TRCGRA 比较匹配时输出 “L” 电平 1 0: 在 TRCGRA 比较匹配时输出 “H” 电平 1 1: 在 TRCGRA 比较匹配时进行交替输出	R/W
b1	IOA1			R/W
b2	IOA2	TRCGRA 模式选择位 (注 1)	在输出比较功能时, 必须置 “0” (输出比较)。	R/W
b3	IOA3	TRCGRA 输入捕捉的输入转换位	必须置 “1”。	R/W
b4	IOB0	TRCGRB 控制位	b5 b4 0 0: 禁止由比较匹配控制的引脚输出 (TRCIOB 引脚为可编程输入 / 输出端口) 0 1: 在 TRCGRB 比较匹配时输出 “L” 电平 1 0: 在 TRCGRB 比较匹配时输出 “H” 电平 1 1: 在 TRCGRB 比较匹配时进行交替输出	R/W
b5	IOB1			R/W
b6	IOB2	TRCGRB 模式选择位 (注 2)	在输出比较功能时, 必须置 “0” (输出比较)。	R/W
b7	—	什么也不指定。只能写 “0”, 读取值为 “1”。		—

注 1. 如果将 TRCMR 寄存器的 BFC 位置 “1” (TRCGRA 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置 “1” (TRCGRB 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

## 19.5.3 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) [定时器模式 (输出比较功能)]

地址	地址 0125h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	IOD3	IOD2	IOD1	IOD0	IOC3	IOC2	IOC1	IOC0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOC0	TRCGRC 控制位	b1 b0 0 0: 禁止由比较匹配控制的引脚输出 0 1: 在 TRCGRC 比较匹配时输出 “L” 电平 1 0: 在 TRCGRC 比较匹配时输出 “H” 电平 1 1: 在 TRCGRC 比较匹配时进行交替输出	R/W
b1	IOC1			R/W
b2	IOC2	TRCGRC 模式选择位 (注 1)	在输出比较功能时, 必须置 “0” (输出比较)。	R/W
b3	IOC3	TRCGRC 寄存器的功能选择位	0: TRCIOA 输出寄存器 1: 通用寄存器或者缓冲寄存器	R/W
b4	IOD0	TRCGRD 控制位	b5 b4 0 0: 禁止由比较匹配控制的引脚输出 0 1: 在 TRCGRD 比较匹配时输出 “L” 电平 1 0: 在 TRCGRD 比较匹配时输出 “H” 电平 1 1: 在 TRCGRD 比较匹配时进行交替输出	R/W
b5	IOD1			R/W
b6	IOD2	TRCGRD 模式选择位 (注 2)	在输出比较功能时, 必须置 “0” (输出比较)。	R/W
b7	IOD3	TRCGRD 寄存器的功能选择位	0: TRCIOB 输出寄存器 1: 通用寄存器或者缓冲寄存器	R/W

注 1. 如果将 TRCMR 寄存器的 BFC 位置 “1” (TRCGRA 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOA2 位和 TRCIOR1 寄存器的 IOC2 位进行相同的设定。

注 2. 如果将 TRCMR 寄存器的 BFD 位置 “1” (TRCGRB 寄存器的缓冲寄存器), 就必须对 TRCIOR0 寄存器的 IOB2 位和 TRCIOR1 寄存器的 IOD2 位进行相同的设定。

## 19.5.4 定时器 RC 的控制寄存器 2 (TRCCR2) [定时器模式 (输出比较功能)]

地址	地址 0130h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCEG1	TCEG0	CSEL	—	—	POLD	POLC	POLB
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	POLB	PWM 模式的输出电平控制位 B (注 1)	0: TRCIOB 的输出电平为 “L” 电平有效 1: TRCIOB 的输出电平为 “H” 电平有效	R/W
b1	POLC	PWM 模式的输出电平控制位 C (注 1)	0: TRCIOC 的输出电平为 “L” 电平有效 1: TRCIOC 的输出电平为 “H” 电平有效	R/W
b2	POLD	PWM 模式的输出电平控制位 D (注 1)	0: TRCIOD 的输出电平为 “L” 电平有效 1: TRCIOD 的输出电平为 “H” 电平有效	R/W
b3	—	什么也不指定。只能写 “0”，读取值为 “1”。		—
b4	—			
b5	CSEL	TRC 计数选择位 (注 2)	0: 在和 TRCGRA 寄存器比较匹配后继续计数 1: 在和 TRCGRA 寄存器比较匹配时停止计数	R/W
b6	TCEG0	TRCTRG 输入沿选择位 (注 3)		R/W
b7	TCEG1			R/W
		b7 b6		
		0 0: 禁止 TRCTRG 的触发输入		
		0 1: 选择上升沿		
		1 0: 选择下降沿		
		1 1: 选择双边沿		

注 1. 此位在 PWM 模式中有效。

注 2. 此位在输出比较功能、PWM 模式和 PWM2 模式中有效。有关 PWM2 模式中的注意事项，请参照 “19.9.5 PWM2 模式的 TRCMR 寄存器”。

注 3. 此位在 PWM2 模式中有效。

### 19.5.5 运行例子

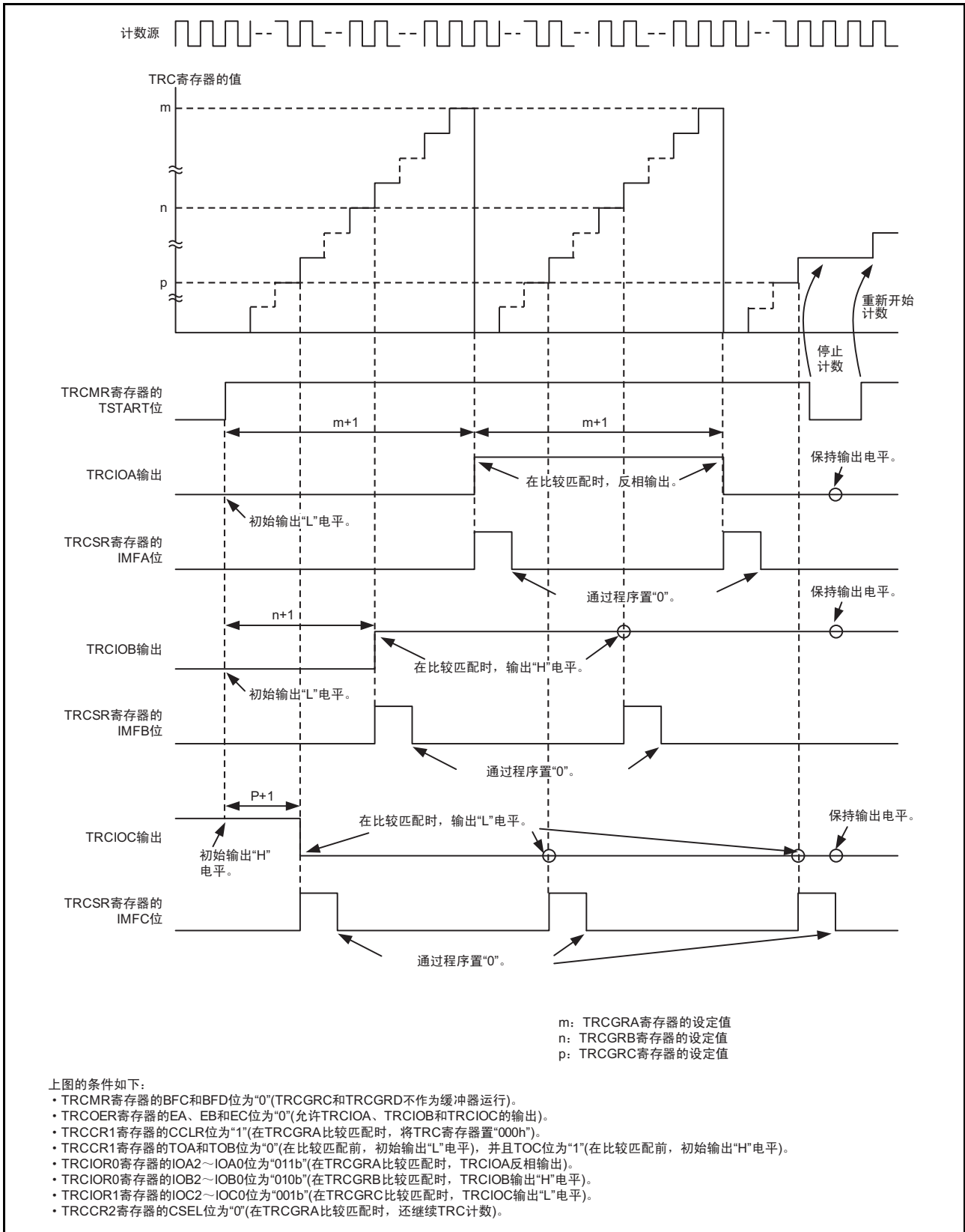


图 19.10 输出比较功能的运行例子



### 19.5.6 TRCGRC 寄存器和 TRCGRD 寄存器的输出引脚的变更

能将 TRCGRC 寄存器和 TRCGRD 寄存器分别用于 TRCIOA 引脚和 TRCIOB 引脚的输出控制。因此，能对各引脚进行如下的输出控制：

- 通过 TRCGRA 寄存器的值和 TRCGRC 寄存器的值控制 TRCIOA 输出。
- 通过 TRCGRB 寄存器的值和 TRCGRD 寄存器的值控制 TRCIOB 输出。

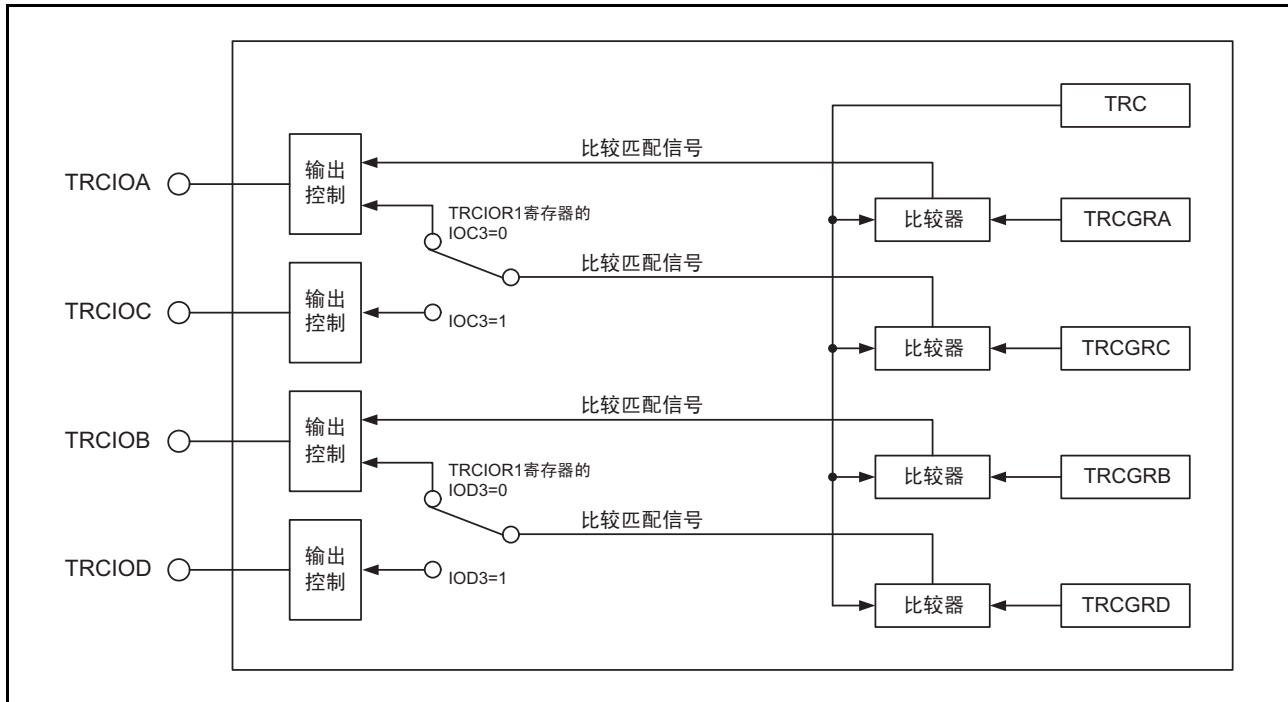


图 19.11 TRCGRC 和 TRCGRD 的输出引脚的变更

如果要更改 TRCGRC 寄存器和 TRCGRD 寄存器的输出引脚，就必须进行以下的设定：

- 将 TRCIOR1 寄存器的 IOC3 位置 “0”（TRCIOA 输出寄存器），并且将 IOD3 位置 “0”（TRCIOB 输出寄存器）。
- 将 TRCMR 寄存器的 BFC 位和 BFD 位置 “0”（通用寄存器）。
- 给 TRCGRA 寄存器和 TRCGRC 寄存器设定不同的值，并且给 TRCGRB 寄存器和 TRCGRD 寄存器设定不同的值。

将 TRCGRC 和 TRCGRD 分别用于 TRCIOA 引脚和 TRCIOB 引脚的输出控制时的运行例子如图 19.12 所示。

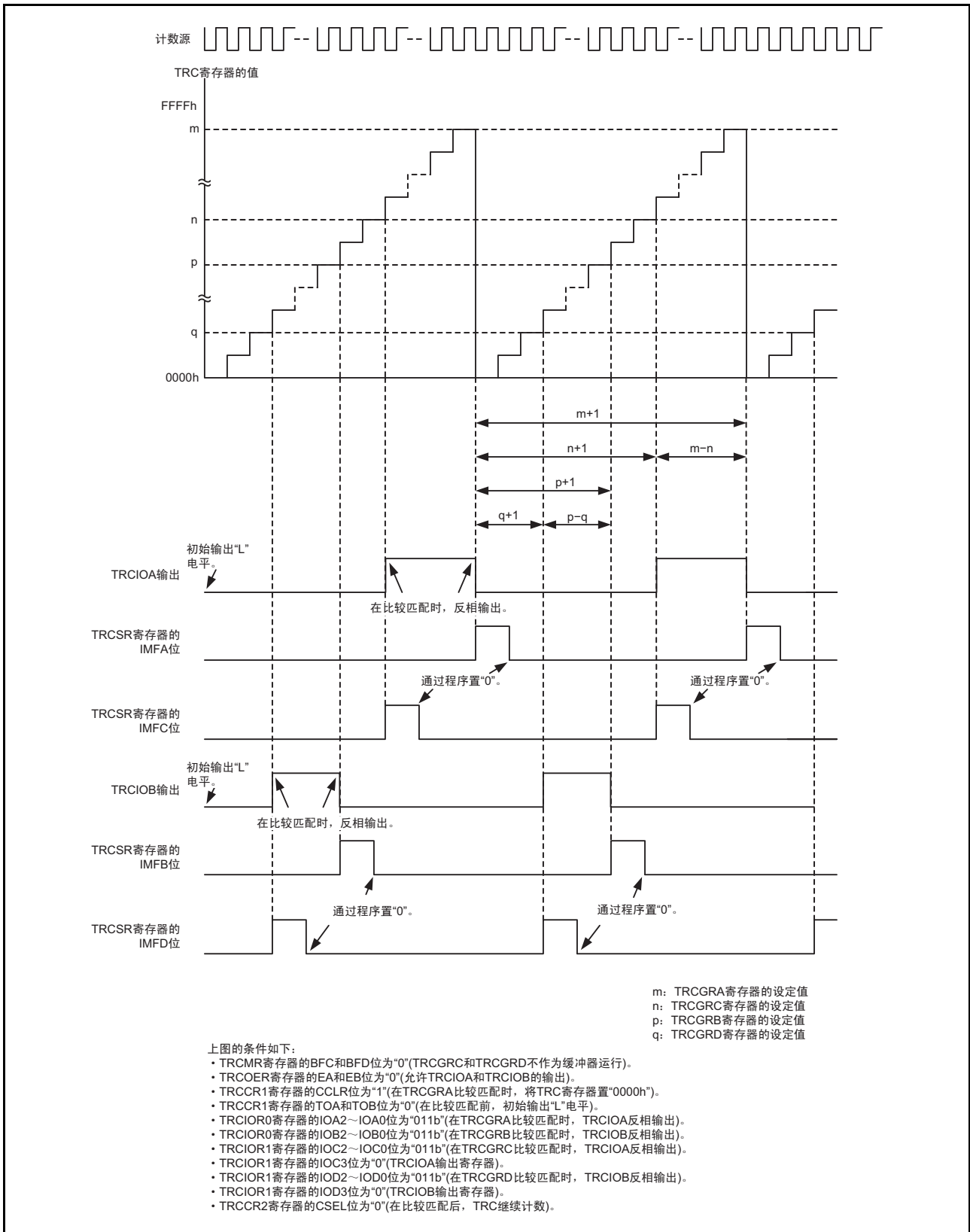


图 19.12 将 TRCGRC 和 TRCGRD 分别用于 TRCIOA 引脚和 TRCIOB 引脚的输出控制时的运行例子

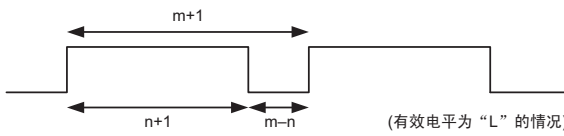
## 19.6 PWM 模式

这是输出 PWM 波形的模式，最多能输出 3 个同周期的 PWM 波形。

能将各引脚设定为 PWM 模式或者定时器模式（但是，只要有 1 个引脚用于 PWM 模式，就使用 TRCGRA 寄存器，因此 TRCGRA 寄存器不能用于定时器模式）。

PWM 模式的规格和 PWM 模式的 TRCGRh 寄存器功能分别如表 19.11 和表 19.12 所示，PWM 模式的框图和 PWM 模式的运行例子分别如图 19.13 和图 19.14 ~ 图 19.15 所示。

表 19.11 PWM 模式的规格

项目	规格
计数源	f1、f2、f4、f8、f32 TRCCLK 引脚的外部输入信号（上升沿）
计数	递增计数
PWM 波形	PWM 周期: $1/fk \times (m+1)$ 有效电平宽度: $1/fk \times (m-n)$ 无效电平宽度: $1/fk \times (n+1)$ fk: 计数源的频率 m: TRCGRA 寄存器的设定值 n: TRCGRj 寄存器的设定值 
计数开始条件	给 TRCMR 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	<ul style="list-style-type: none"> <li>当 TRCCR2 寄存器的 CSEL 位为“0”（在和 TRCGRA 寄存器比较匹配后继续计数）时给 TRCMR 寄存器的 TSTART 位写“0”（停止计数），PWM 输出引脚保持停止计数前的输出电平，TRC 寄存器保持停止前的值。</li> <li>当 TRCCR2 寄存器的 CSEL 位为“1”（在和 TRCGRA 寄存器比较匹配时停止计数）时和在 TRCGRA 寄存器比较匹配时停止计数，PWM 输出引脚保持比较匹配引起输出变化后的电平。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>比较匹配（TRC 寄存器和 TRCGRh 寄存器的内容相同）</li> <li>TRC 寄存器的上溢</li> </ul>
TRCIOA 引脚功能	可编程输入 / 输出端口
TRCIOB、TRCIOC、TRCIOD 引脚功能	可编程输入 / 输出端口或者 PWM 输出引脚（能按引脚选择）
INTO 引脚功能	可编程输入 / 输出端口、脉冲输出强制截止信号的输入引脚或者 INTO 中断的输入引脚
读定时器	如果读 TRC 寄存器，就能读到计数值。
写定时器	能写 TRC 寄存器。
选择功能	<ul style="list-style-type: none"> <li>1 ~ 3 个 PWM 输出引脚的选择 TRCIOB、TRCIOC、TRCIOD 引脚中的 1 个或者多个引脚</li> <li>各引脚有效电平的选择 各引脚初始输出电平的选择</li> <li>缓冲器运行（参照“19.3.2 缓冲器运行”）</li> <li>脉冲输出强制截止信号的输入（参照“19.3.4 脉冲输出的强制截止”）</li> </ul>

j=B、C、D

h=A、B、C、D

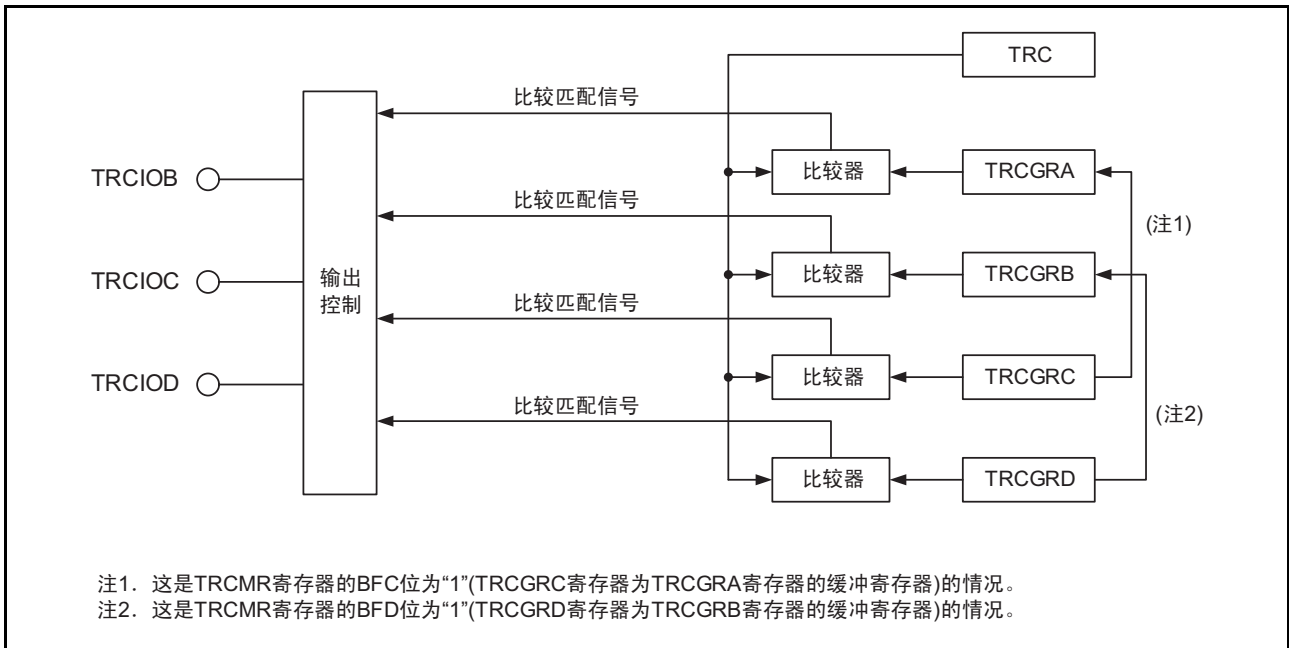


图 19.13 PWM 模式的框图

19.6.1 定时器 RC 的控制寄存器 1 (TRCCR1) [PWM 模式]

地址	地址 0121h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CCLR	TCK2	TCK1	TCK0	TOD	TOC	TOB	TOA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOA	TRCIOA 输出电平选择位 (注 1)	在 PWM 模式中无效。	R/W
b1	TOB	TRCIOB 输出电平选择位 (注 1、注 2)	0: 初始输出为无效电平 1: 初始输出为有效电平	R/W
b2	TOC	TRCIOC 输出电平选择位 (注 1、注 2)		R/W
b3	TOD	TRCIOD 输出电平选择位 (注 1、注 2)		R/W
b4	TCK0	计数源选择位 (注 1)	b6 b5 b4 0 0 0: f1 0 0 1: f2 0 1 0: f4 0 1 1: f8 1 0 0: f32 1 0 1: TRCCLK 输入的上升沿 1 1 0: 不能设定 1 1 1: 不能设定	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	CCLR	TRC 计数器的清除选择位	0: 禁止清除 (自由运行) 1: 在 TRCGRA 比较匹配时清除	R/W

注 1. 必须在 TRCMR 寄存器的 TSTART 位为 “0” (停止计数) 时写此位。

注 2. 在引脚功能为波形输出的情况下 (参照 “7.5 端口的设定”) 设定 TRCCR1 寄存器时, 输出初始电平。

## 19.6.2 定时器 RC 的控制寄存器 2 (TRCCR2) [PWM 模式]

地址	地址 0130h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCEG1	TCEG0	CSEL	—	—	POLD	POLC	POLB
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	POLB	PWM 模式的输出电平控制位 B (注 1)	0: TRCIOB 的输出电平为 “L” 电平有效 1: TRCIOB 的输出电平为 “H” 电平有效	R/W
b1	POLC	PWM 模式的输出电平控制位 C (注 1)	0: TRCIOC 的输出电平为 “L” 电平有效 1: TRCIOC 的输出电平为 “H” 电平有效	R/W
b2	POLD	PWM 模式的输出电平控制位 D (注 1)	0: TRCIOD 的输出电平为 “L” 电平有效 1: TRCIOD 的输出电平为 “H” 电平有效	R/W
b3	—	什么也不指定。只能写 “0”，读取值为 “1”。		—
b4	—			
b5	CSEL	TRC 计数选择位 (注 2)	0: 在和 TRCGRA 寄存器比较匹配后继续计数 1: 在和 TRCGRA 寄存器比较匹配时停止计数	R/W
b6	TCEG0	TRCTRГ 的输入沿选择位 (注 3)	b7 b6 0 0: 禁止 TRCTRГ 的触发输入 0 1: 选择上升沿 1 0: 选择下降沿 1 1: 选择双边沿	R/W
b7	TCEG1			R/W

注 1. 此位在 PWM 模式中有效。

注 2. 此位在输出比较功能、PWM 模式和 PWM2 模式中有效。有关 PWM2 模式中的注意事项，请参照 “19.9.5 PWM2 模式的 TRCMR 寄存器”。

注 3. 此位在 PWM2 模式中有效。

表 19.12 PWM 模式的 TRCGRh 寄存器功能

寄存器	设定	寄存器功能	PWM 输出引脚
TRCGRA	—	通用寄存器，必须设定 PWM 周期。	—
TRCGRB	—	通用寄存器，必须设定 PWM 输出的变化点。	TRCIOB
TRCGRC	BFC=0	通用寄存器，必须设定 PWM 输出的变化点。	TRCIOC
TRCGRD	BFD=0		TRCIOD
TRCGRC	BFC=1	缓冲寄存器，必须设定下一个 PWM 周期 (参照 “19.3.2 缓冲器运行”)。	—
TRCGRD	BFD=1	缓冲寄存器，必须设定下一个 PWM 输出的变化点 (参照 “19.3.2 缓冲器运行”)。	TRCIOB

h=A、B、C、D

BFC、BFD: TRCMR 寄存器的位

注 1. 在 TRCGRA 寄存器的值 (PWM 周期) 和 TRCGRB、TRCGRC、TRCGRD 寄存器的值相同的情况下，即使发生比较匹配，引脚的输出电平也不变。

19.6.3 运行例子

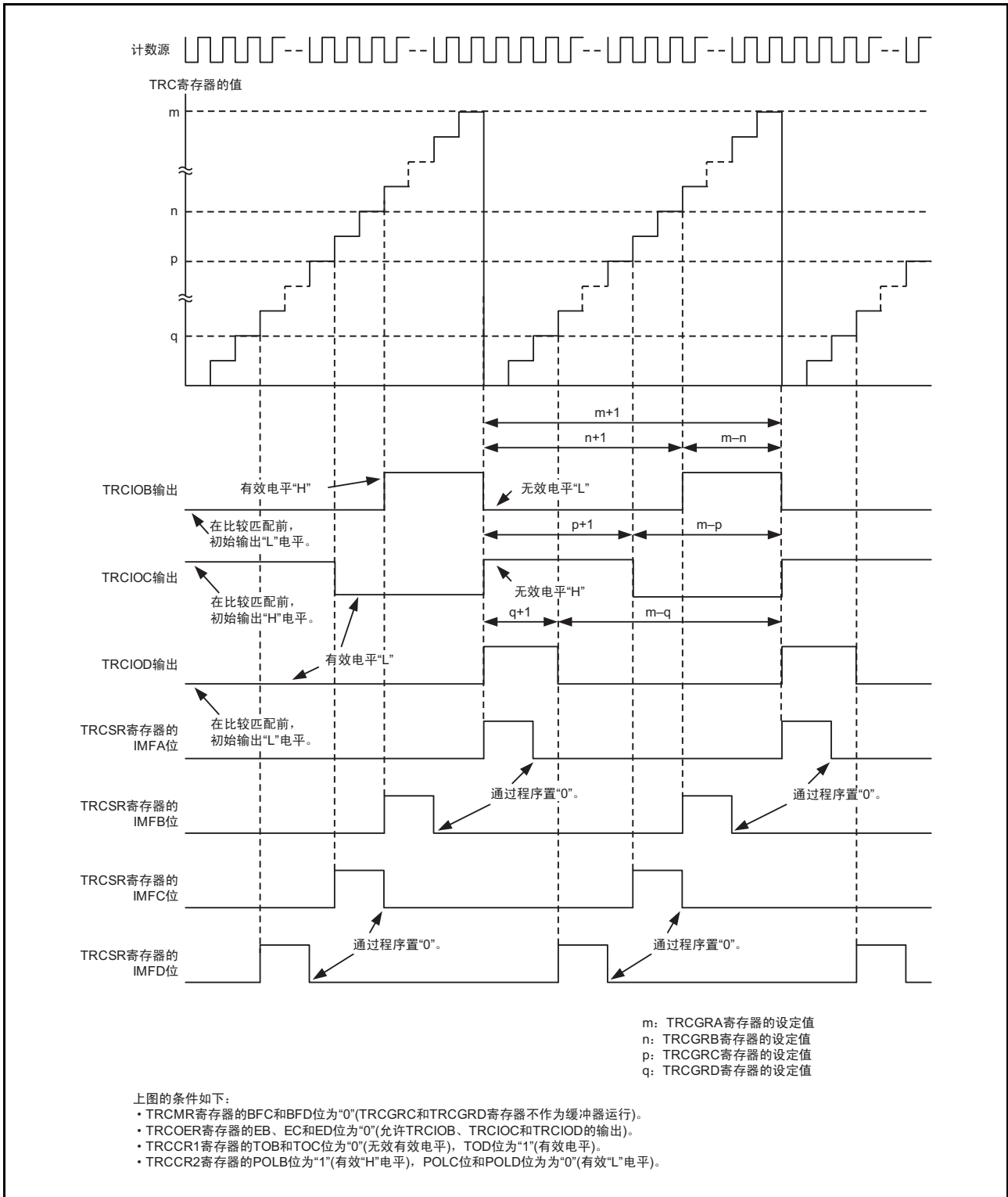


图 19.14 PWM 模式的运行例子

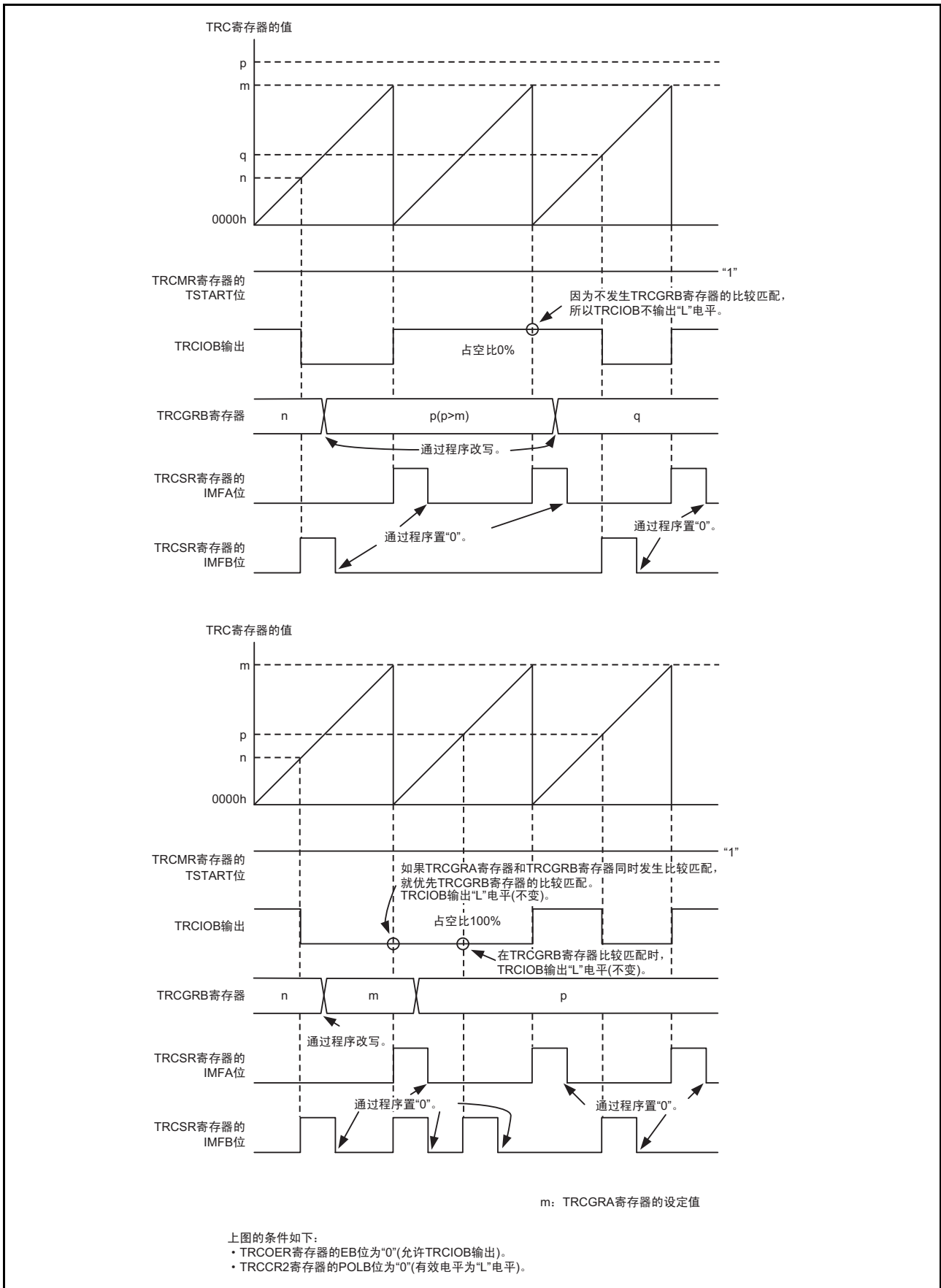


图 19.15 PWM 模式的运行例子 (占空比为 0% 和 100%)

### 19.7 PWM2 模式

这是输出 1 个 PWM 波形的模式。在触发后经过任意的等待时间，引脚的输出电平变为有效电平，再经过任意时间后，恢复为无效电平。因为能在恢复为无效电平的同时停止计数器的计数，所以也能输出可编程等待单触发波形。

在 PWM2 模式中，因为定时器 RC 的多个通用寄存器组合使用，所以不能和其它模式一起使用。

PWM2 模式的框图和 PWM2 模式的运行例子分别如图 19.16 和图 19.17 ~ 图 19.19 所示，PWM2 模式的规格和 PWM2 模式的 TRCGRj 寄存器功能分别如表 19.13 和表 19.14 所示。

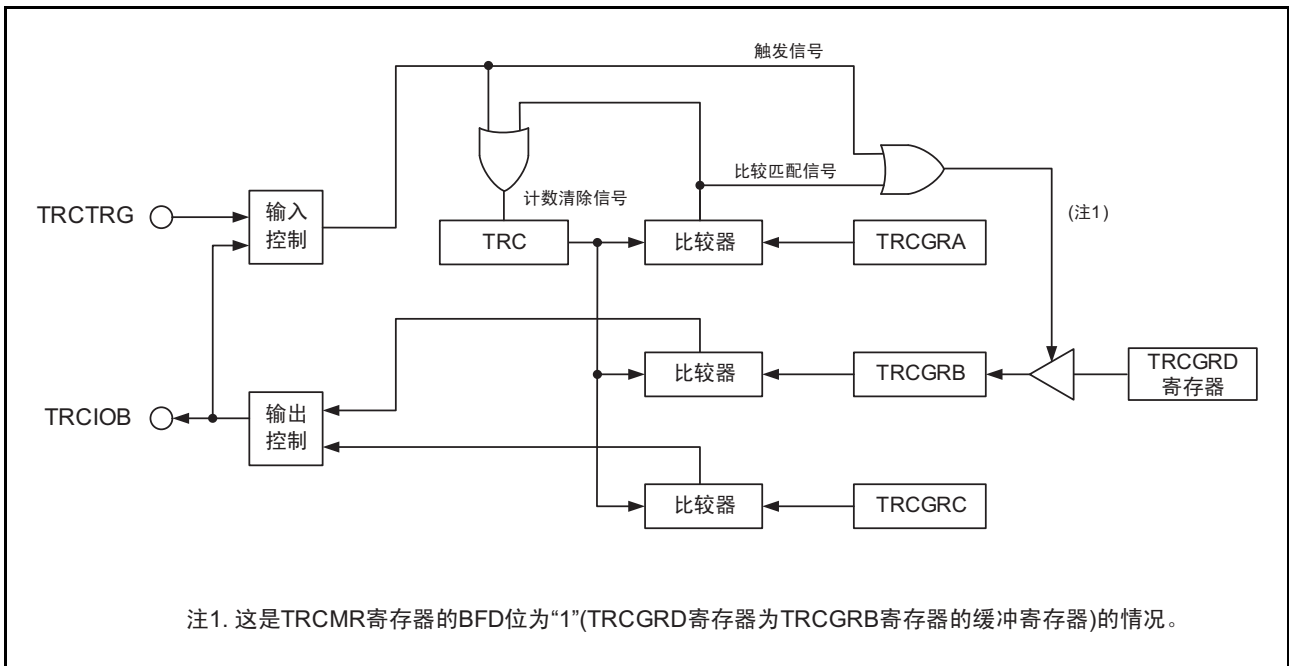


图 19.16 PWM2 模式的框图



表 19.13 PWM2 模式的规格

项目	规格
计数源	f1、f2、f4、f8、f32 TRCCLK 引脚的外部输入信号（上升沿）
计数	TRC 寄存器进行递增计数。
PWM 波形	<p>PWM 周期: <math>1/fk \times (m+1)</math>（没有 TRCTRG 输入）            有效电平宽度: <math>1/fk \times (n-p)</math>            开始计数或者触发后的等待时间: <math>1/fk \times (p+1)</math></p> <p>fk: 计数源的频率            m: TRCGRA 寄存器的设定值            n: TRCGRB 寄存器的设定值            p: TRCGRC 寄存器的设定值</p> <p>(TRCTRG: 上升沿, 有效电平为“H”的情况)</p>
计数开始条件	<ul style="list-style-type: none"> <li>当 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位为“00b”（禁止 TRCTRG 触发输入）或者 TRCCR2 寄存器的 CSEL 位为“0”（继续计数）时给 TRCMR 寄存器的 TSTART 位写“1”（开始计数）。</li> <li>当 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位为“01b”、“10b”或者“11b”（允许 TRCTRG 触发输入）并且 TRCMR 寄存器的 TSTART 位为“1”（开始计数）时给 TRCTRG 引脚输入触发信号。</li> </ul>
计数停止条件	<ul style="list-style-type: none"> <li>给 TRCMR 寄存器的 TSTART 位写“0”（停止计数）（包括 TRCCR2 寄存器的 CSEL 位为“0”或者“1”的情况）。TRCIOB 引脚根据 TRCCR1 寄存器的 TOB 位的内容输出初始电平，TRC 寄存器保持停止前的值。</li> <li>当 TRCCR2 寄存器的 CSEL 位为“1”时，在 TRCGRA 比较匹配时停止计数。TRCIOB 引脚输出初始电平。当 TRCCR1 寄存器的 CCLR 位为“0”时，TRC 寄存器保持停止前的值；当 TRCCR1 寄存器的 CCLR 位为“1”时，TRC 寄存器为“0000h”。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>比较匹配（TRC 寄存器和 TRCGRj 寄存器的内容相同）</li> <li>TRC 寄存器的上溢</li> </ul>
TRCIOA/TRCTRG 引脚功能	可编程输入 / 输出端口或者 TRCTRG 输入引脚
TRCIOB 引脚功能	PWM 输出引脚
TRCIOC、TRCIOD 引脚功能	可编程输入 / 输出端口
INT0 引脚功能	可编程输入 / 输出端口、脉冲输出强制截止信号的输入引脚或者 INT0 中断的输入引脚
读定时器	如果读 TRC 寄存器，就能读到计数值。
写定时器	能写 TRC 寄存器。
选择功能	<ul style="list-style-type: none"> <li>外部触发和有效边沿的选择 能将 TRCTRG 引脚的输入边沿作为 PWM 输出的触发信号。 上升沿、下降沿或者双边沿。</li> <li>缓冲器运行（参照“19.3.2 缓冲器运行”）</li> <li>脉冲输出强制截止信号的输入（参照“19.3.4 脉冲输出的强制截止”）</li> <li>数字滤波器（参照“19.3.3 数字滤波器”）</li> </ul>

j=A、B、C

## 19.7.1 寄存器 RC 的控制寄存器 1 (TRCCR1) [PWM2 模式]

地址	地址 0121h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CCLR	TCK2	TCK1	TCK0	TOD	TOC	TOB	TOA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOA	TRCIOA 输出电平选择位 (注 1)	在 PWM2 模式中无效。	R/W
b1	TOB	TRCIOB 输出电平选择位 (注 1、注 2)	0: 有效电平为 “H” 电平 (初始输出 “L” 电平, 在 TRCGRC 比较匹配时输出 “H” 电平, 在 TRCGRB 比较匹配时输出 “L” 电平。) 1: 有效电平为 “L” 电平 (初始输出 “H” 电平, 在 TRCGRC 比较匹配时输出 “L” 电平, 在 TRCGRB 比较匹配时输出 “H” 电平。)	R/W
b2	TOC	TRCIOC 输出电平选择位 (注 1)	在 PWM2 模式中无效。	R/W
b3	TOD	TRCIOD 输出电平选择位 (注 1)		R/W
b4	TCK0	计数源选择位 (注 1)	b6 b5 b4 0 0 0: f1 0 0 1: f2 0 1 0: f4 0 1 1: f8 1 0 0: f32 1 0 1: TRCCLK 输入的上升沿 1 1 0: 不能设定 1 1 1: 不能设定	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	CCLR	TRC 计数器的清除选择位	0: 禁止清除 (自由运行) 1: 在 TRCGRA 比较匹配时清除	R/W

注 1. 必须在 TRCMR 寄存器的 TSTART 位为 “0” (停止计数) 时写此位。

注 2. 在引脚功能为波形输出的情况下 (参照 “7.5 端口的设定”) 设定 TRCCR1 寄存器时, 输出初始电平。

## 19.7.2 定时器 RC 的控制寄存器 2 (TRCCR2) [PWM2 模式]

地址	地址 0130h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCEG1	TCEG0	CSEL	—	—	POLD	POLC	POLB
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	POLB	PWM 模式的输出电平控制位 B (注 1)	0: TRCIOB 的输出电平为 “L” 电平有效 1: TRCIOB 的输出电平为 “H” 电平有效	R/W
b1	POLC	PWM 模式的输出电平控制位 C (注 1)	0: TRCIOC 的输出电平为 “L” 电平有效 1: TRCIOC 的输出电平为 “H” 电平有效	R/W
b2	POLD	PWM 模式的输出电平控制位 D (注 1)	0: TRCIOD 的输出电平为 “L” 电平有效 1: TRCIOD 的输出电平为 “H” 电平有效	R/W
b3	—	么也不指定。只能写 “0”，读取值为 “1”。		—
b4	—			
b5	CSEL	TRC 计数选择位 (注 2)	0: 在和 TRCGRA 寄存器比较匹配后继续计数 1: 在和 TRCGRA 寄存器比较匹配时停止计数	R/W
b6	TCEG0	TRCTRG 的输入沿选择位 (注 3)	b7 b6 00: 禁止 TRCTRG 的触发输入 01: 选择上升沿 10: 选择下降沿 11: 选择双边沿	R/W
b7	TCEG1			R/W

注 1. 此位在 PWM 模式中有效。

注 2. 此位在输出比较功能、PWM 模式和 PWM2 模式中有效。

有关 PWM2 模式中的注意事项，请参照 “19.9.5 PWM2 模式的 TRCMR 寄存器”。

注 3. 此位在 PWM2 模式中有效。

## 19.7.3 定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF) [PWM2 模式]

地址	地址 0131h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	DFCK1	DFCK0	—	DFTRG	DFD	DFC	DFB	DFA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	DFA	TRCIOA 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b1	DFB	TRCIOB 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b2	DFC	TRCIOC 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b3	DFD	TRCIOD 引脚的数字滤波器的功能选择位 (注 1)	0: 无功能 1: 有功能	R/W
b4	DFTRG	TRCTRGR 引脚的数字滤波器的功能选择位 (注 2)	0: 无功能 1: 有功能	R/W
b5	—	什么也不指定。只能写“0”，读取值为“0”。		—
b6	DFCK0	数字滤波器的功能时钟选择位 (注 1、注 2)	b7 b6 0 0: f32 0 1: f8 1 0: f1 1 1: 计数源 (通过 TRCCR1 寄存器的 TCK2 ~ TCK0 位选择的时钟)	R/W
b7	DFCK1			R/W

注 1. 此位在输入捕捉功能中有效。

注 2. 此位在 PWM2 模式中并且 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位为“01b”、“10b”或者“11b” (允许 TRCTRGR 触发输入) 时有效。

表 19.14 PWM2 模式的 TRCGRj 寄存器功能

寄存器	设定	寄存器功能	PWM2 输出引脚
TRCGRA	—	通用寄存器, 必须设定 PWM 周期。	TRCIOB 引脚
TRCGRB (注 1)	—	通用寄存器, 必须设定 PWM 输出的变化点。	
TRCGRC (注 1)	BFC=0	通用寄存器, 必须设定 PWM 输出的变化点 (触发后的等待时间)。	
TRCGRD	BFD=0	(在 PWM2 模式中不使用)	—
TRCGRD	BFD=1	缓冲寄存器, 必须设定下一个 PWM 输出的变化点 (参照“19.3.2 缓冲器运行”)。	TRCIOB 引脚

j=A、B、C、D

BFC、BFD: TRCMR 寄存器的位

注 1. 不能给 TRCGRB 寄存器和 TRCGRC 寄存器设定相同的值。

19.7.4 运行例子

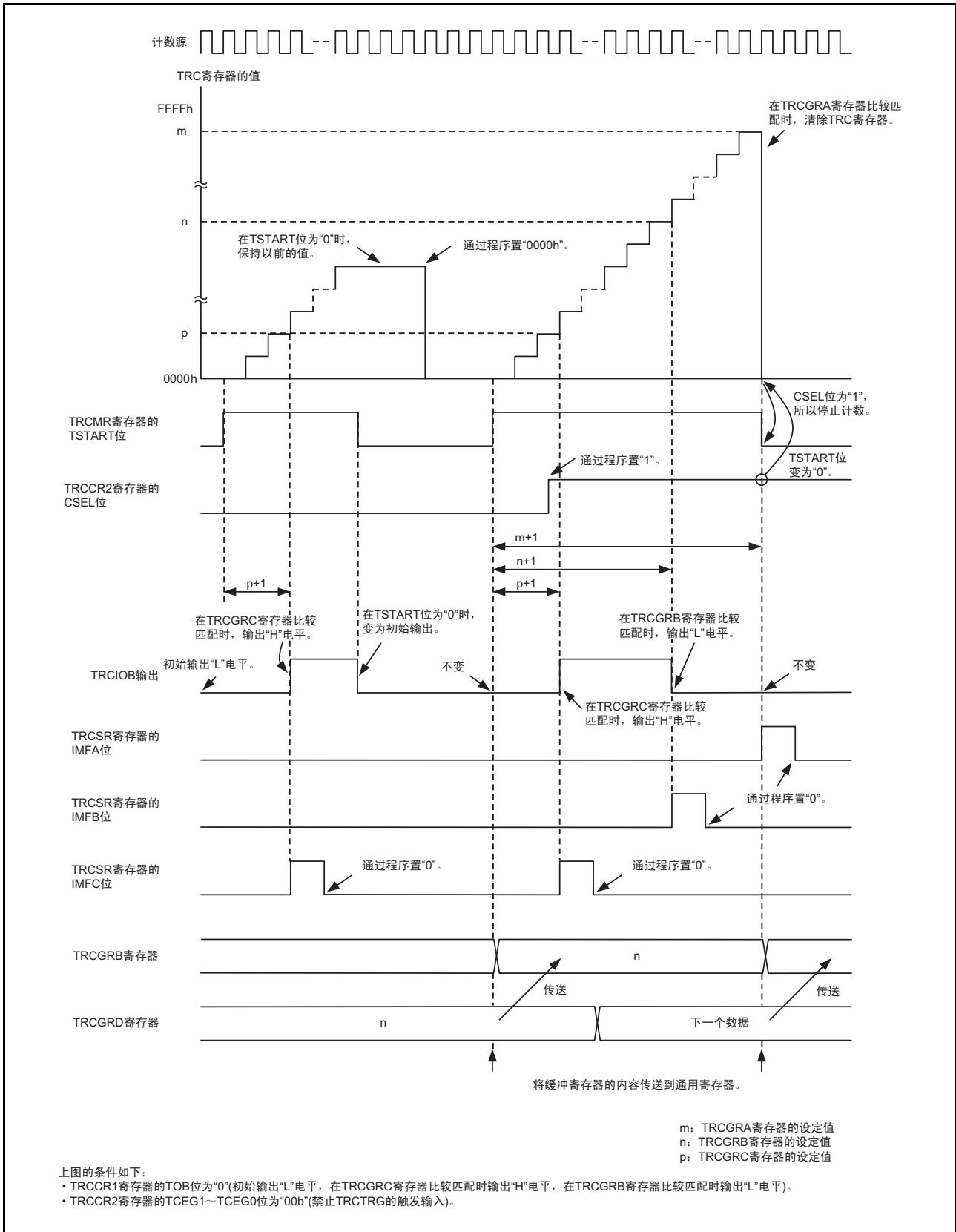


图 19.17 PWM2 模式的运行例子 (禁止 TRCTRIG 触发输入)

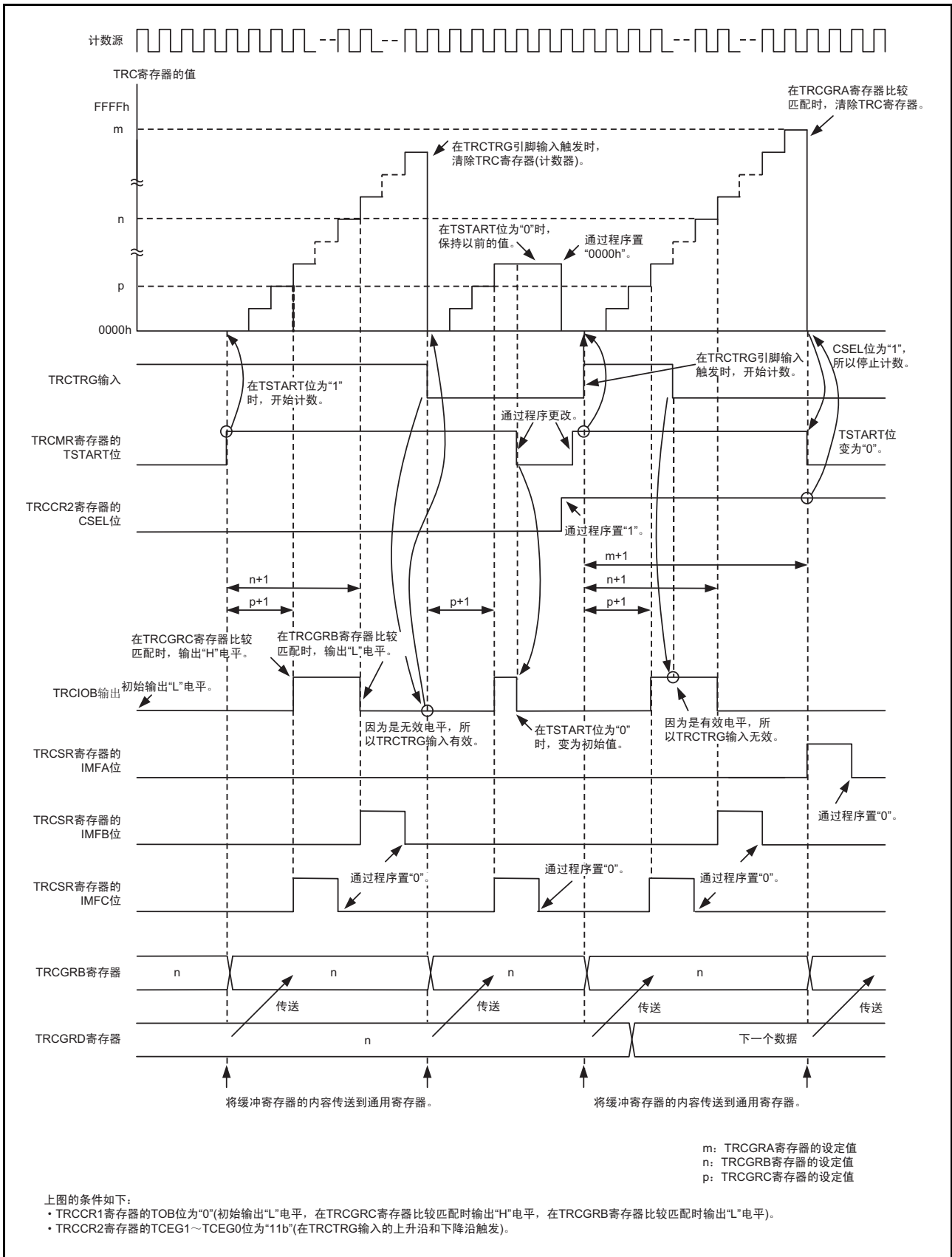


图 19.18 PWM2 模式的运行例子 (允许 TRCTR 触发输入)

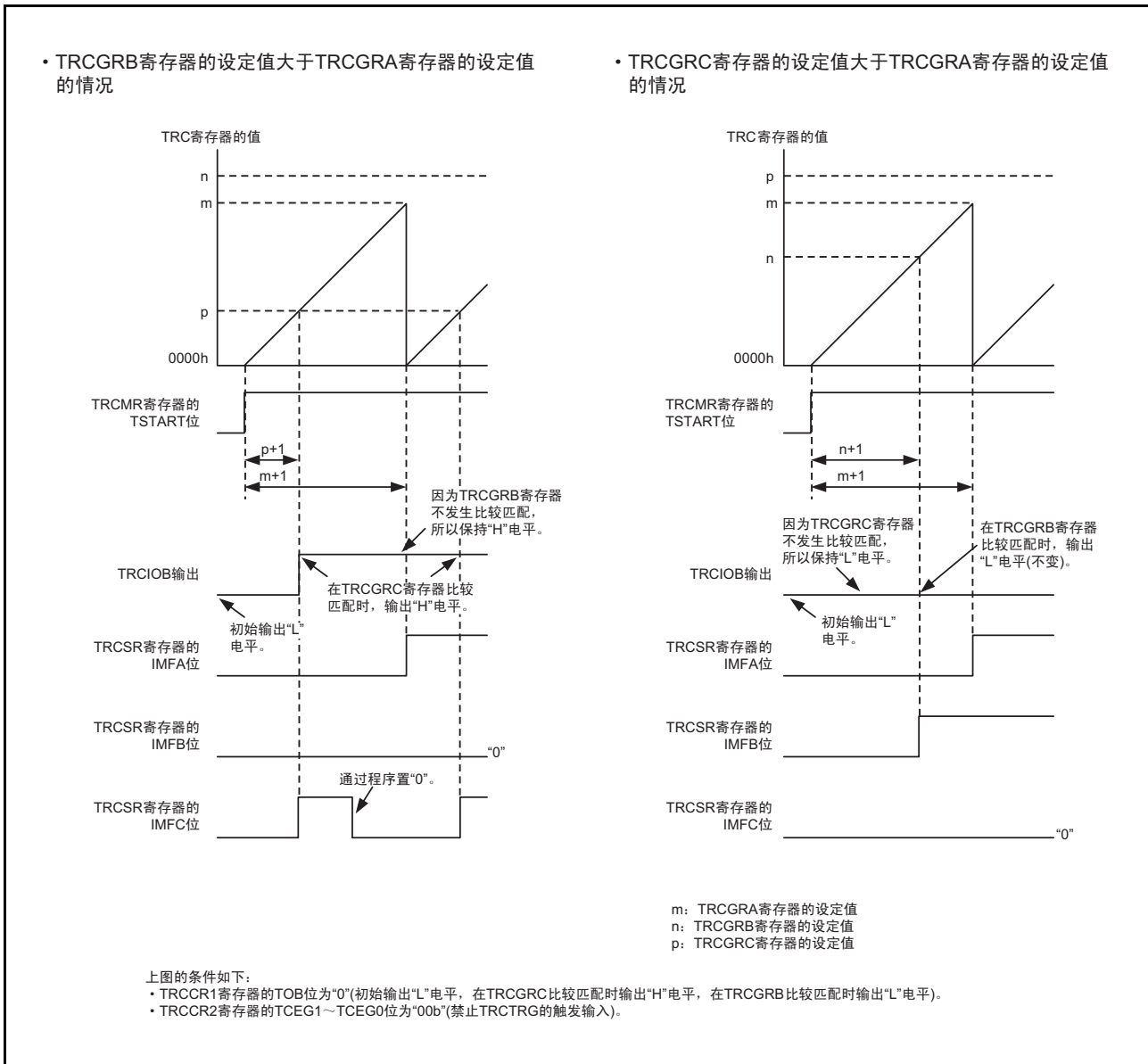


图 19.19 PWM2 模式的运行例子（占空比为 0% 和 100%）

## 19.8 定时器 RC 中断

定时器 RC 由 5 个中断源产生定时器 RC 的中断请求。定时器 RC 中断有 1 个 TRCIC 寄存器（IR 位和 ILVL0 ~ ILVL2 位）和 1 个向量。

定时器 RC 中断的相关寄存器和定时器 RC 中断的框图分别如表 19.15 和图 19.20 所示。

表 19.15 定时器 RC 中断的相关寄存器

定时器 RC 的状态寄存器	定时器 RC 的中断允许寄存器	定时器 RC 的中断控制寄存器
TRCSR	TRCIER	TRCIC

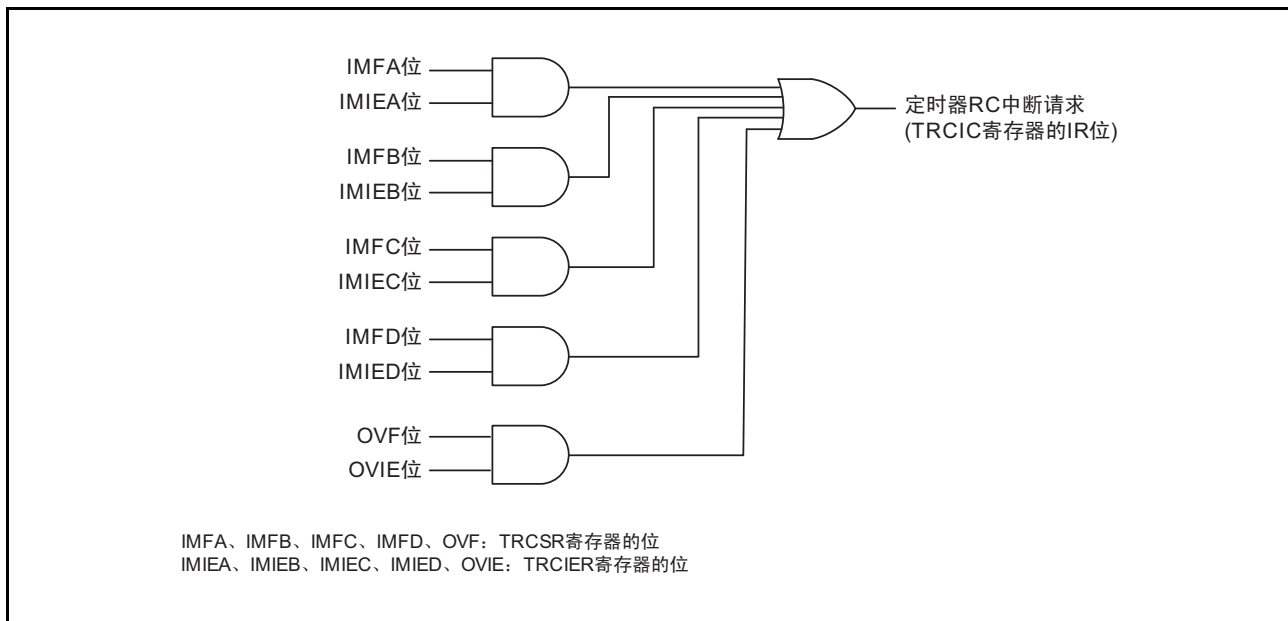


图 19.20 定时器 RC 中断的框图

定时器 RC 中断和其他可屏蔽中断相同，通过 I 标志、IR 位、ILVL0 ~ ILVL2 位和 IPL 的关系进行中断控制。但是，由于从多个中断请求源产生 1 个中断请求（定时器 RC 中断），所以和其他可屏蔽中断有以下不同：

- 当 TRCSR 寄存器的位为“1”并且其对应的 TRCIER 寄存器的位为“1”（允许中断）时，TRCIC 寄存器的 IR 位就变为“1”（有中断请求）。
- 当 TRCSR 寄存器的位或者其对应的 TRCIER 寄存器的位为“0”时，IR 位就变为“0”（无中断请求）。即，一旦 IR 位为“1”，即使没有接受中断也不保持中断请求。
- 如果在 IR 位变为“1”后发生其他的请求源，IR 位就保持“1”。
- 如果 TRCIER 寄存器的多个位被置“1”，就必须通过 TRCSR 寄存器判断是哪个请求源发生的中断。
- 即使接受中断，TRCSR 寄存器的各位也不会自动变为“0”，因此必须在中断程序内将这些位置“0”。有关置“0”的方法，请参照“19.2.5 定时器 RC 的状态寄存器（TRCSR）”。

TRCIER 寄存器请参照“19.2.4 定时器 RC 的中断允许寄存器（TRCIER）”。

TRCIC 寄存器请参照“11.3 中断控制”，中断向量请参照“11.1.5.2 可变量表”。



## 19.9 使用定时器 RC 时的注意事项

### 19.9.1 TRC 寄存器

- 在 TRCCR1 寄存器的 CCLR 位为 “1”（在和 TRCGRA 寄存器比较匹配时清除 TRC 寄存器）时，需要注意以下事项：  
当 TRCMR 寄存器的 TSTART 位为 “1”（开始计数）时，不能在 TRC 寄存器变为 “0000h” 的同时通过程序写 TRC 寄存器。  
如果 TRC 寄存器变为 “0000h” 和写 TRC 寄存器同时发生，值就无法被写入而 TRC 寄存器变为 “0000h”。
- 如果在写 TRC 寄存器后接着读 TRC 寄存器，就可能读到写入前的值。此时，必须在写和读之间执行 JMP.B 指令。

```

程序例子          MOV.W    #XXXXh, TRC    ; 写
                  JMP.B    L1          ; JMP.B 指令
L1:                MOV.W    TRC,DATA    ; 读
  
```

### 19.9.2 TRCSR 寄存器

如果在写 TRCSR 寄存器后接着读 TRCSR 寄存器，就可能读到写入前的值。此时，必须在写和读之间执行 JMP.B 指令。

```

程序例子          MOV.B    #XXh, TRCSR    ; 写
                  JMP.B    L1          ; JMP.B 指令
L1:                MOV.B    TRCSR,DATA    ; 读
  
```

### 19.9.3 计数源的转换

- 必须在停止计数后进行计数源的转换。  
变更步骤：  
(1)将 TRCMR 寄存器的 TSTART 位置 “0”（停止计数）。  
(2)更改 TRCCR1 寄存器的 TCK2 ~ TCK0 位。

### 19.9.4 输入捕捉功能

- 必须如下设定输入捕捉信号的脉宽：  
[无数字滤波器的情况]  
至少设定为 3 个定时器 RC 的运行时钟周期（参照“表 19.1 定时器 RC 的运行时钟”）。  
[有数字滤波器的情况]  
至少设定为 5 个数字滤波器的采样时钟周期 + 3 个定时器 RC 的运行时钟周期（参照“图 19.5 数字滤波器的框图”）。
- 在给 TRCIOj (j=A、B、C、D) 引脚输入了输入捕捉信号后，需要等待 1~2 个定时器 RC 的运行时钟周期，然后将 TRC 寄存器的值传送到 TRCGRj 寄存器（无数字滤波器时）。

### 19.9.5 PWM2 模式的 TRCMR 寄存器

当 TRCCR2 寄存器的 CSEL 位为 “1”（在和 TRCGRA 寄存器比较匹配时停止计数）时，不能在 TRC 寄存器和 TRCGRA 寄存器发生比较匹配时写 TRCMR 寄存器。

## 20. 定时器 RE

定时器 RE 是（带 4 位预分频器）8 位计数器的定时器。

### 20.1 概要

定时器 RE 有以下 2 种模式：

- 实时时钟模式            这是由 fC4 生成 1 秒并对秒、分钟、小时和天进行计数的模式。
- 输出比较模式            这是对计数源进行计数并检测比较匹配的模式。

定时器 RE 的计数源为定时器的运行时钟。

定时器 RE 的引脚结构如表 20.1 所示。

表 20.1 定时器 RE 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TREO	P0_4	输出	功能因运行模式而不同，详细内容请参照各模式。

### 20.2 实时时钟模式

这是使用 2 分频器、4 位计数器和 8 位计数器，由 fC4 生成 1 秒并以此为基准对秒、分钟、小时、天进行计数的模式。实时时钟模式的框图、时间表现的定义和实时时钟模式的运行例子分别如图 20.1、图 20.2 和图 20.3 所示，实时时钟模式的规格和中断源分别如表 20.2 和表 20.3 所示。

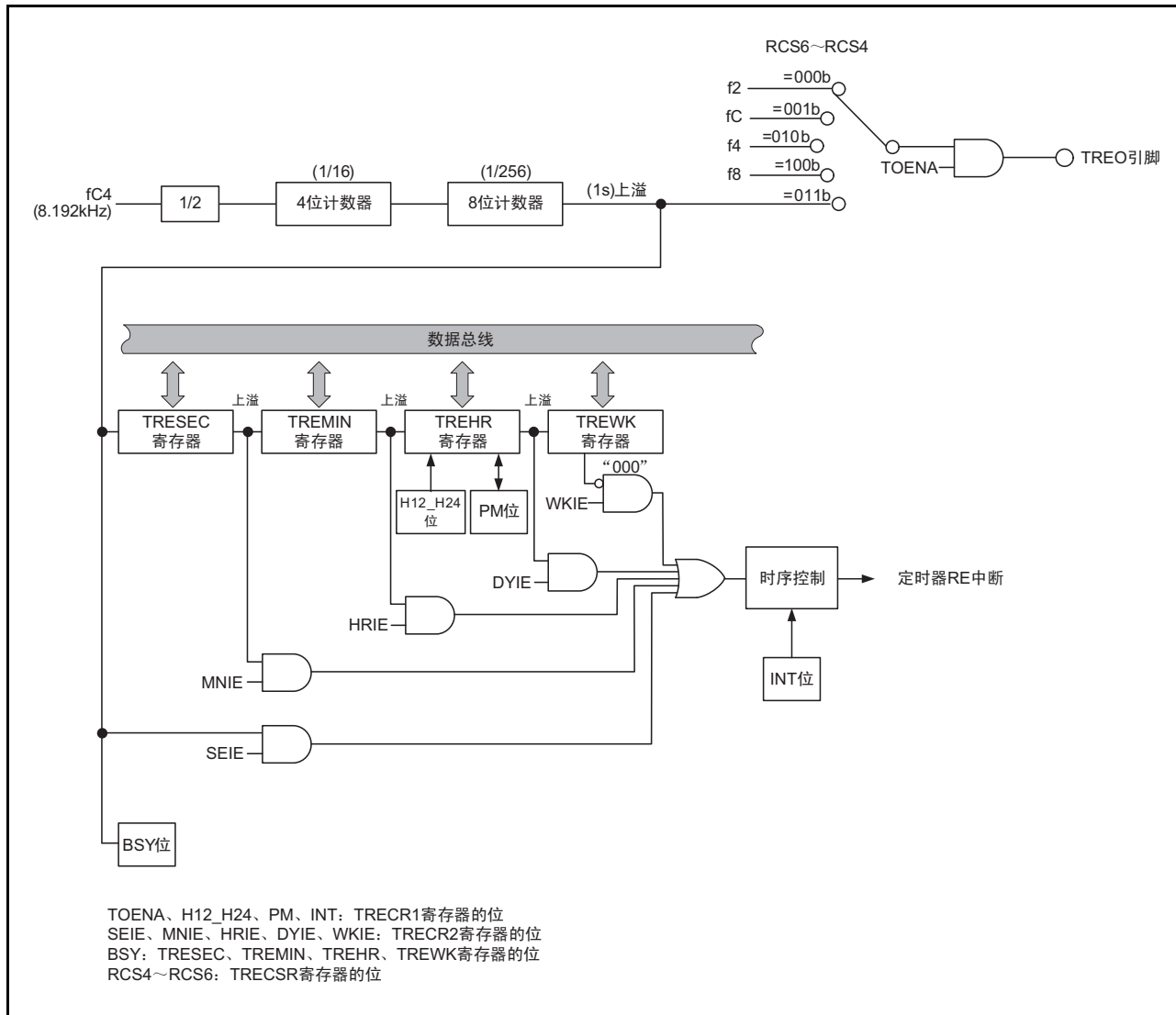


图 20.1 实时时钟模式的框图

表 20.2 实时时钟模式的规格

项目	规格
计数源	fC4
计数	递增计数
开始计数条件	给 TRECR1 寄存器的 TSTART 位写“1”（开始计数）。
停止计数条件	给 TRECR1 寄存器的 TSTART 位写“0”（停止计数）。
中断请求的发生时序	选择以下任意一个： <ul style="list-style-type: none"> <li>更新秒数据。</li> <li>更新分钟数据。</li> <li>更新小时数据。</li> <li>更新天数据。</li> <li>天数据变为“000b”（星期日）。</li> </ul>
TREO 引脚功能	可编程输入 / 输出端口或者输出 f2、fC、f4、f8、1Hz 中的任意一个时钟。
读定时器	如果读 TRESEC、TREMINT、TREHR、TREWK 寄存器，就能读到计数值。 TRESEC、TREMINT、TREHR 寄存器的值为 BCD 码。
写定时器	当 TRECR1 寄存器的 TSTART 位和 TCSTF 位都是“0”（定时器停止）时，写 TRESEC、TREMINT、TREHR、TREWK 寄存器。TRESEC、TREMINT、TREHR 寄存器的写入值为 BCD 码。
选择功能	<ul style="list-style-type: none"> <li>12 小时模式 / 24 小时模式的转换功能</li> </ul>

## 20.2.1 定时器 RE 的秒数据寄存器（TRESEC）[实时时钟模式]

地址	地址 0118h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	BSY	SC12	SC11	SC10	SC03	SC02	SC01	SC00
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	设定范围	R/W
b0	SC00	秒的个位计数位	按秒进行 0 ~ 9 的计数，如果发生进位，秒的十位就加 1。	0 ~ 9 (BCD 码)	R/W
b1	SC01				R/W
b2	SC02				R/W
b3	SC03				R/W
b4	SC10	秒的十位计数位	进行 0 ~ 5 的计数，是 60 秒计数。	0 ~ 5 (BCD 码)	R/W
b5	SC11				R/W
b6	SC12				R/W
b7	BSY	定时器 RE 忙标志	当 TRESEC、TREMINT、TREHR、TREWK 寄存器正在更新时，此位变为“1”。		R

## 20.2.2 定时器 RE 的分钟数据寄存器 (TREMIN) [实时时钟模式]

地址	地址 0119h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	BSY	MN12	MN11	MN10	MN03	MN02	MN01	MN00
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	设定范围	R/W
b0	MN00	分钟的个位计数位	按分钟进行 0 ~ 9 的计数, 如果发生进位, 分钟的十位就加 1。	0 ~ 9 (BCD 码)	R/W
b1	MN01				R/W
b2	MN02				R/W
b3	MN03				R/W
b4	MN10	分钟的十位计数位	进行 0 ~ 5 的计数, 是 60 分钟计数。	0 ~ 5 (BCD 码)	R/W
b5	MN11				R/W
b6	MN12				R/W
b7	BSY	定时器 RE 忙标志	当 TRESEC、TREMIN、TREHR、TREWK 寄存器正在更新时, 此位变为“1”。		R

## 20.2.3 定时器 RE 的小时数据寄存器 (TREHR) [实时时钟模式]

地址	地址 011Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	BSY	—	HR11	HR10	HR03	HR02	HR01	HR00
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	设定范围	R/W
b0	HR00	小时的个位计数位	按小时进行 0 ~ 9 的计数, 如果发生进位, 小时的十位就加 1。	0 ~ 9 (BCD 码)	R/W
b1	HR01				R/W
b2	HR02				R/W
b3	HR03				R/W
b4	HR10	小时的十位计数位	当 H12_H24 位为“0”(12 小时模式)时, 进行 0 ~ 1 的计数。 当 H12_H24 位为“1”(24 小时模式)时, 进行 0 ~ 2 的计数。	0 ~ 2 (BCD 码)	R/W
b5	HR11				R/W
b6	—	什么也不指定。读写值都为“0”。			—
b7	BSY	定时器 RE 忙标志	当 TRESEC、TREMIN、TREHR、TREWK 寄存器正在更新时, 此位变为“1”。		R

## 20.2.4 定时器 RE 的天数据寄存器 (TREWK) [实时时钟模式]

地址	地址 011Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	BSY	—	—	—	—	WK2	WK1	WK0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	WK0	天计数位	b2 b1 b0	R/W
b1	WK1		0 0 0: 星期日	R/W
b2	WK2		0 0 1: 星期一	R/W
			0 1 0: 星期二	
		0 1 1: 星期三		
		1 0 0: 星期四		
		1 0 1: 星期五		
		1 1 0: 星期六		
		1 1 1: 不能设定		
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	BSY	定时器 RE 忙标志	当 TRESEC、TREMINT、TREHR、TREWK 寄存器正在更新时，此位变为“1”。	R

### 20.2.5 定时器 RE 的控制寄存器 1 (TRECRI) [实时时钟模式]

地址	地址 011Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TSTART	H12_H24	PM	TRERST	INT	TOENA	TCSTF	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	TCSTF	定时器 RE 的计数状态标志	0: 停止计数 1: 正在计数	R
b2	TOENA	TREO 引脚的输出允许位	0: 禁止时钟输出 1: 允许时钟输出	R/W
b3	INT	中断请求时序位	在实时时钟模式中，必须置“1”。	R/W
b4	TRERST	定时器 RE 复位的位	如果在将此位置“1”后再置“0”，就出现以下的状态： • TRESEC、TREMINT、TREHR、TREWK、TRECRI 寄存器变为“00h”。 • TRECRI 寄存器的 TCSTF、INT、PM、H12_H24、TSTART 位变为“0”。 • 8 位计数器变为“00h”，4 位计数器变为“0h”。	R/W
b5	PM	上午 / 下午位	当 H12_H24 位为“0”（12 小时模式）时（注 1） 0: 上午 1: 下午 当 H12_H24 位为“1”（24 小时模式）时，为不定值。	R/W
b6	H12_H24	运行模式选择位	0: 12 小时模式 1: 24 小时模式	R/W
b7	TSTART	定时器 RE 的计数开始位	0: 停止计数 1: 开始计数	R/W

注 1. 在定时器 RE 计数中自动变化。



图 20.2 时间表现的定义

## 20.2.6 定时器 RE 的控制寄存器 2 (TRECR2) [实时时钟模式]

地址	地址 011Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	COMIE	WKIE	DYIE	HRIE	MNIE	SEIE
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	SEIE	秒周期的中断允许位 (注 1)	0: 禁止秒周期中断 1: 允许秒周期中断	R/W
b1	MNIE	分钟周期的中断允许位 (注 1)	0: 禁止分钟周期中断 1: 允许分钟周期中断	R/W
b2	HRIE	小时周期的中断允许位 (注 1)	0: 禁止小时周期中断 1: 允许小时周期中断	R/W
b3	DYIE	天周期的中断允许位 (注 1)	0: 禁止天周期中断 1: 允许天周期中断	R/W
b4	WKIE	星期周期的中断允许位 (注 1)	0: 禁止星期周期中断 1: 允许星期周期中断	R/W
b5	COMIE	比较匹配的中断允许位	在实时时钟模式中, 必须置 “0”。	R/W
b6	—	什么也不指定。读写值都为 “0”。		—
b7	—			

注 1. 不能将多个允许位置 “1” (允许中断)。

表 20.3 中断源

中断源名	中断源	中断允许位
星期周期中断	TREWK 寄存器的值变为 “000b” (星期日) (1 星期周期)。	WKIE
天周期中断	更新 TREWK 寄存器 (1 天周期)。	DYIE
小时周期中断	更新 TREHR 寄存器 (1 小时周期)。	HRIE
分钟周期中断	更新 TREMIN 寄存器 (1 分钟周期)。	MNIE
秒周期中断	更新 TRESEC 寄存器 (1 秒周期)。	SEIE



## 20.2.7 定时器 RE 的计数源选择寄存器 (TRECSR) [实时时钟模式]

地址	地址 011Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	RCS6	RCS5	RCS4	RCS3	RCS2	RCS1	RCS0
复位后的值	0	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	RCS0	计数源选择位	在实时时钟模式中，必须置“00b”。	R/W
b1	RCS1			R/W
b2	RCS2	4位计数器选择位	在实时时钟模式中，必须置“0”。	R/W
b3	RCS3	实时时钟模式选择位	在实时时钟模式中，必须置“1”。	R/W
b4	RCS4	时钟输出选择位 (注 1)	b6 b5 b4 0 0 0: f2 0 0 1: fC 0 1 0: f4 0 1 1: 1Hz 1 0 0: f8 上述以外: 不能设定	R/W
b5	RCS5			R/W
b6	RCS6			R/W
b7	—	什么也不指定。读写值都为“0”。		—

注 1. 必须在 TRECR1 寄存器的 TOENA 位为“0”（禁止时钟输出）时写 RCS4 ~ RCS6 位。

## 20.2.8 运行例子

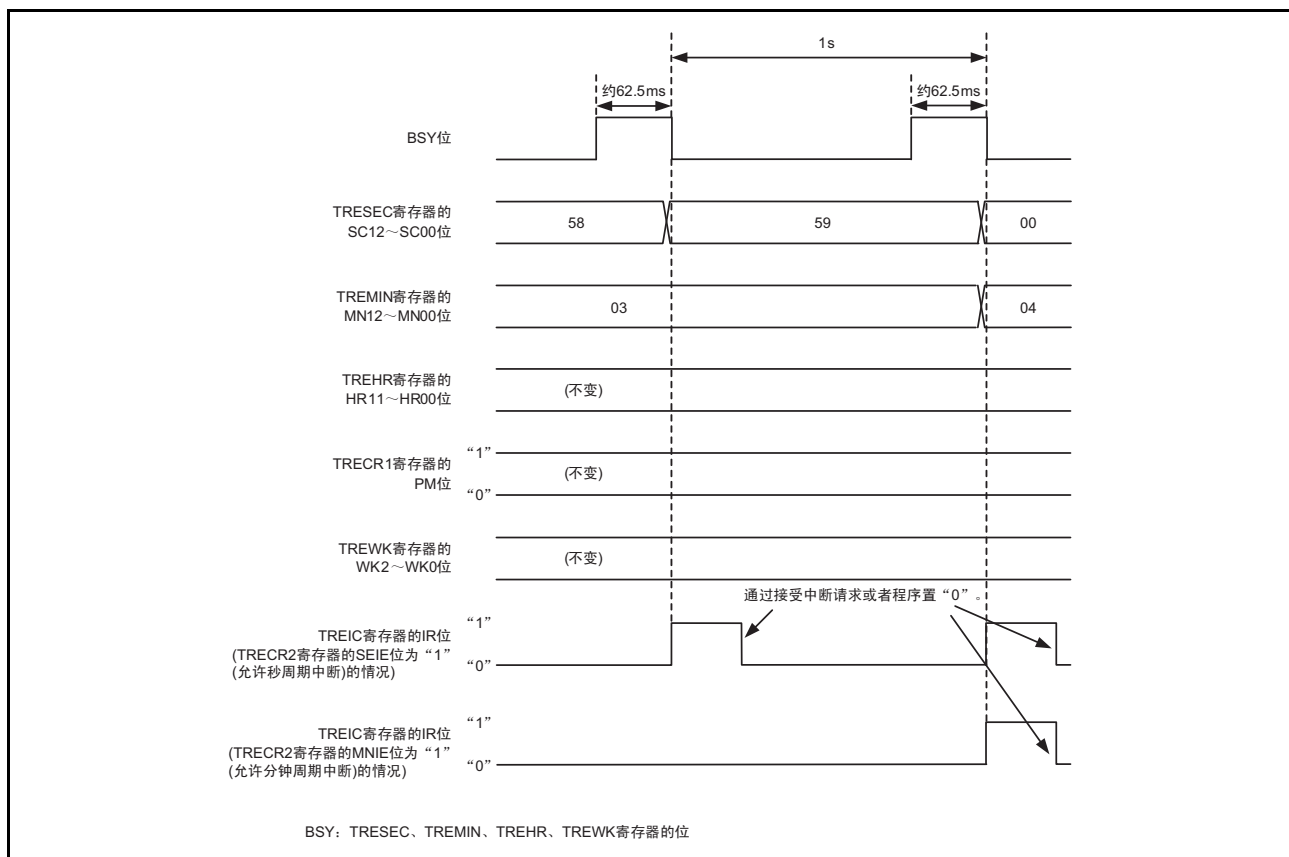


图 20.3 实时时钟模式的运行例子

## 20.3 输出比较模式

这是将计数源 2 分频，使用 4 位计数器和 8 位计数器对分频后的时钟进行计数，并且检测 8 位计数器的值和比较值是否相同的模式。输出比较模式的框图和输出比较模式的运行例子分别如图 20.4 和图 20.5 所示，输出比较模式的规格如表 20.4 所示。

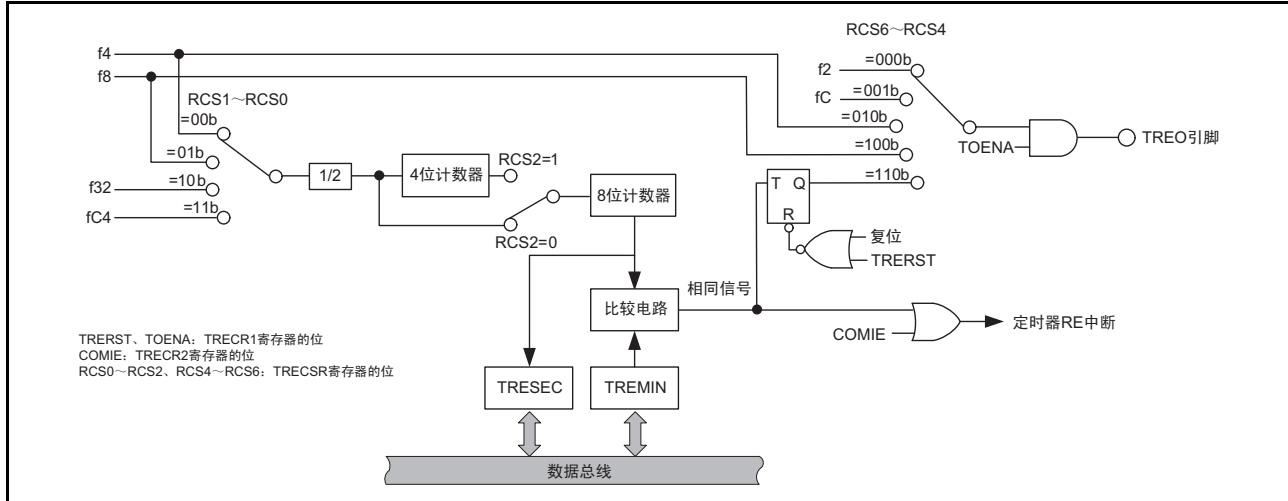


图 20.4 输出比较模式的框图

表 20.4 输出比较模式的规格

项目	规格
计数源	f4、f8、f32、fC4
计数	<ul style="list-style-type: none"> <li>递增计数</li> <li>如果 8 位计数器的值和 TREMIN 寄存器的内容相同，8 位计数器就恢复为“00h”继续计数。在停止计数时保持计数值。</li> </ul>
计数周期	<ul style="list-style-type: none"> <li>当 RCS2=0（不使用 4 位计数器）时 <math>1/f_i \times 2 \times (n+1)</math></li> <li>当 RCS2=1（使用 4 位计数器）时 <math>1/f_i \times 32 \times (n+1)</math></li> </ul> f <sub>i</sub> : 计数源的频率 n: TREMIN 寄存器的设定值
开始计数条件	给 TRECR1 寄存器的 TSTART 位写“1”（开始计数）。
停止计数条件	给 TRECR1 寄存器的 TSTART 位写“0”（停止计数）。
中断请求的发生时序	8 位计数器的内容和 TREMIN 寄存器的内容相同。
TREO 引脚功能	选择以下任意一个： <ul style="list-style-type: none"> <li>可编程输入 / 输出端口</li> <li>输出 f2、fC、f4、f8 中的任意一个时钟。</li> <li>比较输出</li> </ul>
读定时器	如果读 TRESEC 寄存器，就能读到 8 位计数器的值。 如果读 TREMIN 寄存器，就能读到比较值。
写定时器	不能写 TRESEC 寄存器。 当 TRECR1 寄存器的 TSTART 位和 TCSTF 位都为“0”（定时器停止计数）时，能写 TREMIN 寄存器。
选择功能	<ul style="list-style-type: none"> <li>4 位计数器的使用选择</li> <li>比较输出功能</li> </ul> 每当 8 位计数器的值和 TREMIN 寄存器的内容相同时，将 TREO 的输出极性反转。在解除复位后以及通过 TRECR1 的 TRERST 位将定时器 RE 复位后，输出“L”电平。如果将 TSTART 位置“0”（停止计数），就保持输出电平。

## 20.3.1 定时器 RE 的计数数据寄存器 (TRESEC) [输出比较模式]

地址	地址 0118h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b7 ~ b0	能读 8 位计数器的数据。 即使定时器 RE 停止计数，计数值也保持不变。 当比较匹配时，TRESEC 寄存器变为“00h”。	R

## 20.3.2 定时器 RE 的比较数据寄存器 (TREMINT) [输出比较模式]

地址	地址 0119h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b7 ~ b0	保存 8 位比较数据。	R/W

## 20.3.3 定时器 RE 的控制寄存器 1 (TRECRI) [输出比较模式]

地址	地址 011Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TSTART	H12_H24	PM	TRERST	INT	TOENA	TCSTF	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	TCSTF	定时器 RE 的计数状态标志	0: 停止计数 1: 正在计数	R
b2	TOENA	TREO 引脚的输出允许位	0: 禁止时钟输出 1: 允许时钟输出	R/W
b3	INT	中断请求时序位	在输出比较模式中，必须置“0”。	R/W
b4	TRERST	定时器 RE 复位的位	如果在将此位置“1”后再置“0”，就出现以下的状态： <ul style="list-style-type: none"> <li>TRESEC、TREMINT、TREHR、TREWK、TRECRI 寄存器变为“00h”。</li> <li>TRECRI 寄存器的 TCSTF、INT、PM、H12_H24、TSTART 位变为“0”。</li> <li>8 位计数器变为“00h”，4 位计数器变为“0h”。</li> </ul>	R/W
b5	PM	上午 / 下午位	在输出比较模式中，必须置“0”。	R/W
b6	H12_H24	运行模式选择位		R/W
b7	TSTART	定时器 RE 的计数开始位	0: 停止计数 1: 开始计数	R/W

## 20.3.4 定时器 RE 的控制寄存器 2 (TRECR2) [输出比较模式]

地址	地址 011Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	COMIE	WKIE	DYIE	HRIE	MNIE	SEIE
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	SEIE	秒周期的中断允许位	在输出比较模式中，必须置“0”。	R/W
b1	MNIE	分钟周期的中断允许位		R/W
b2	HRIE	小时周期的中断允许位		R/W
b3	DYIE	天周期的中断允许位		R/W
b4	WKIE	星期周期的中断允许位		R/W
b5	COMIE	比较匹配的中断允许位		0: 禁止比较匹配中断 1: 允许比较匹配中断
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			—

## 20.3.5 定时器 RE 的计数源选择寄存器 (TREC SR) [输出比较模式]

地址	地址 011Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	RCS6	RCS5	RCS4	RCS3	RCS2	RCS1	RCS0
复位后的值	0	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	RCS0	计数源选择位 (注 1)	b1 b0 0 0: f4 0 1: f8 1 0: f32 1 1: fC4	R/W
b1	RCS1			R/W
b2	RCS2	4 位计数器选择位 (注 1)	0: 不使用 1: 使用	R/W
b3	RCS3	实时时钟模式选择位	在输出比较模式中，必须置“0”。	R/W
b4	RCS4	时钟输出选择位 (注 2)	b6 b5 b4 0 0 0: f2 0 0 1: fC 0 1 0: f4 1 0 0: f8 1 1 0: 比较输出 上述以外: 不能设定	R/W
b5	RCS5			R/W
b6	RCS6			R/W
b7	—	什么也不指定。读写值都为“0”。		—

注 1. 必须在 TRECR1 寄存器的 TCSTF 位为“0” (停止计数) 时写 RCS0 ~ RCS2 位。

注 2. 必须在 TRECR1 寄存器的 TOENA 位为“0” (禁止时钟输出) 时写 RCS4 ~ RCS6 位。

## 20.3.6 运行例子

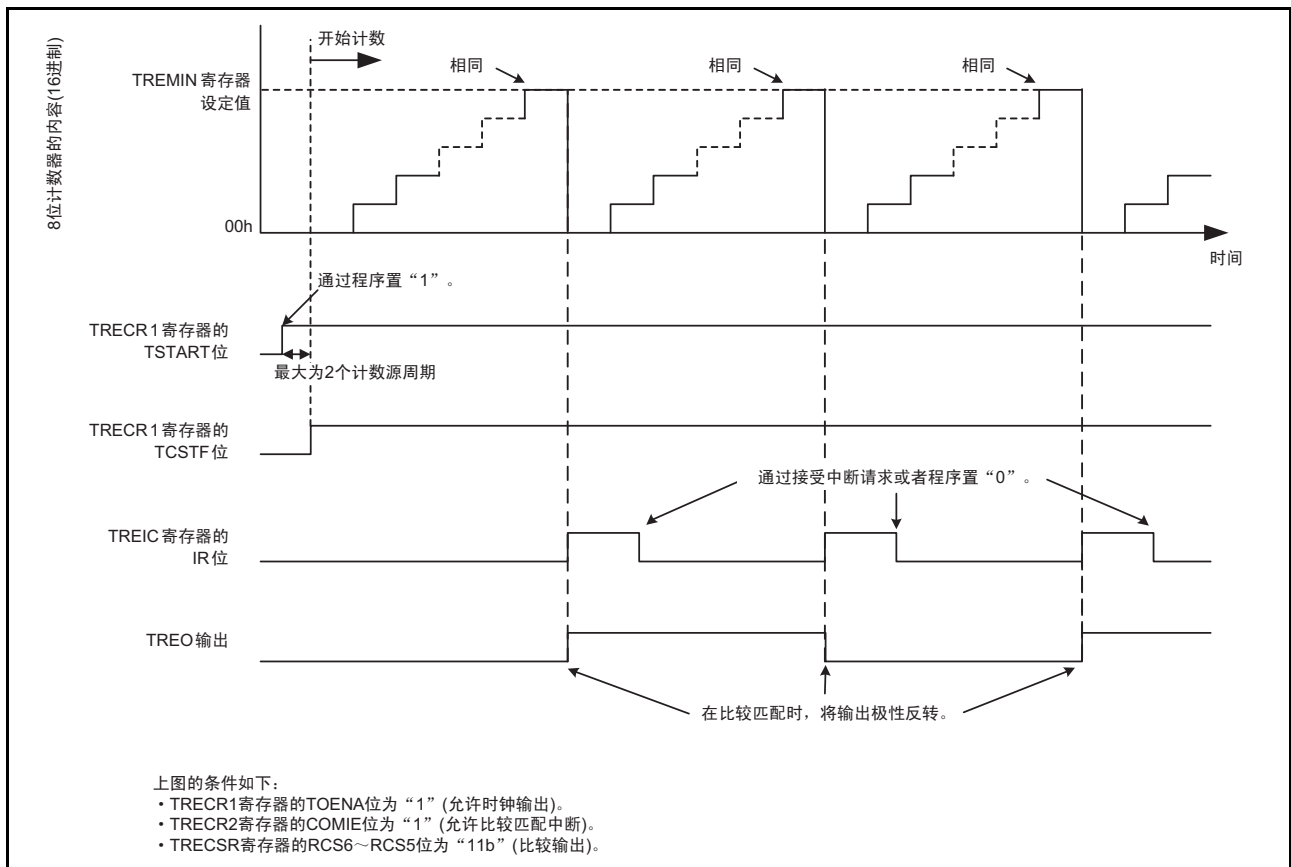


图 20.5 输出比较模式的运行例子

## 20.4 使用定时器 RE 时的注意事项

### 20.4.1 计数的开始 / 停止

定时器 RE 有指示计数开始或者停止的 TSTART 位以及表示已经开始或者停止计数的 TCSTF 位，TSTART 位和 TCSTF 位都在寄存器 TREC1 中。

如果将 TSTART 位置“1”（开始计数），定时器 RE 就开始计数，并且 TCSTF 位变为“1”（开始计数）。在将 TSTART 位置“1”后到 TCSTF 位变为“1”为止，最多需要 2 个计数源周期。在此期间，不能存取除 TCSTF 位以外的定时器 RE 的相关寄存器（注 1）。

同样，如果将 TSTART 位置“0”（停止计数），定时器 RE 就停止计数，并且 TCSTF 位变为“0”（停止计数）。在将 TSTART 位置“0”后到 TCSTF 位变为“0”为止，最多需要 2 个计数源周期。在此期间，不能存取除 TCSTF 位以外的定时器 RE 的相关寄存器。

注 1. 定时器 RE 的相关寄存器：TREM1N、TREHR、TREWK、TREC1、TREC2、TREC3R

### 20.4.2 寄存器的设定

必须在定时器 RE 停止计数时写以下的寄存器和位：

- TRESEC、TREM1N、TREHR、TREWK、TREC2 寄存器
- TREC1 寄存器的 H12\_H24 位、PM 位和 INT 位
- TREC3R 寄存器的 RCS0 ~ RCS3 位

所谓定时器 RE 停止计数是指 TREC1 寄存器的 TSTART 位和 TCSTF 位都为“0”（定时器 RE 停止计数）的状态。

必须在设定上述的寄存器和位的最后（定时器 RE 开始计数前）设定 TREC2 寄存器。

实时时钟模式的设定例子如图 20.6 所示。

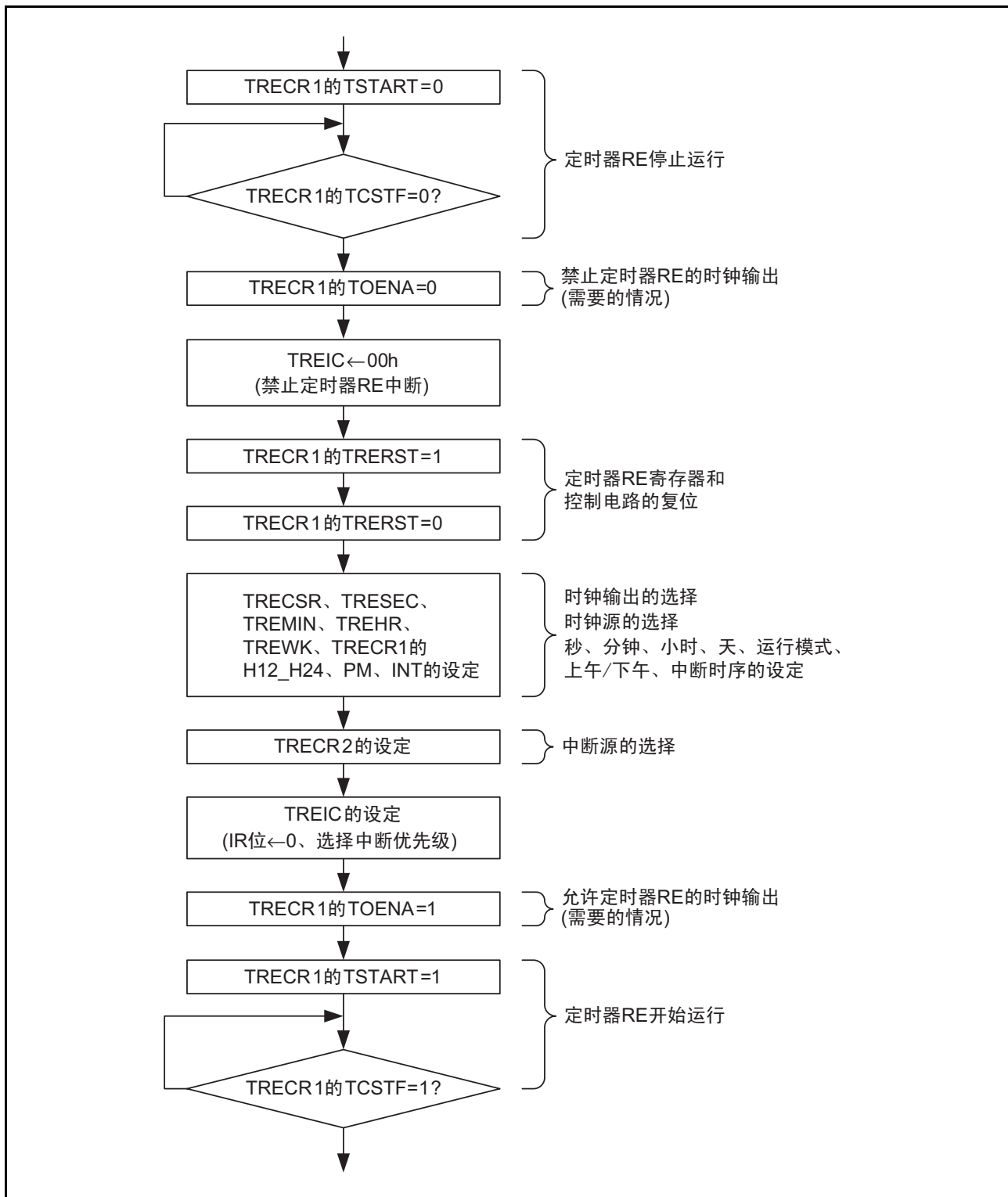


图 20.6 实时时钟模式的设定例子



### 20.4.3 实时时钟模式的时间读取步骤

在实时时钟模式中更新时间数据时，必须在 BSY 位为“0”（数据不在更新中）时读 TRESEC、TREMINT、TREHR、TREWK 寄存器和 TRECRI 寄存器的 PM 位。

在读多个寄存器时，如果在读某个寄存器后到读另一个寄存器前更新数据，就会读到错误的时间数据。避免上述错误的读取步骤例子如下所示：

- 使用中断的方法  
在定时器 RE 的中断程序内，从 TRESEC、TREMINT、TREHR、TREWK 寄存器和 TRECRI 寄存器的 PM 位中读所需的内容。
- 程序监视方法 1  
通过程序监视 TREIC 寄存器的 IR 位，如果此位变为“1”（发生定时器 RE 的中断请求），就从 TRESEC、TREMINT、TREHR、TREWK 寄存器和 TRECRI 寄存器的 PM 位中读所需的内容。
- 程序监视方法 2
  - (1) 监视 BSY 位。
  - (2) 如果 BSY 位变为“1”，就在此位变为“0”之前监视此位（BSY 为“1”的时间约为 62.5ms）。
  - (3) 如果 BSY 位变为“0”，就从 TRESEC、TREMINT、TREHR、TREWK 寄存器和 TRECRI 寄存器的 PM 位中读所需的内容。
- 2 次相同读取结果时的采用方法
  - (1) 从 TRESEC、TREMINT、TREHR、TREWK 寄存器和 TRECRI 寄存器的 PM 位中读所需的内容。
  - (2) 读和(1)相同的寄存器，比较内容。
  - (3) 如果相同，就作为正确的值采用，否则就重复读，直到读取值和前一次的值相同为止。另外，在读多个寄存器时，尽量连续读。

## 21. 串行接口 (UART0)

串行接口由 UART0 的 1 个通道构成。

### 21.1 概要

UART0 有各自专用的传送时钟发生定时器独立运行。还有时钟同步串行 I/O 模式和异步串行 I/O 模式 (UART 模式)。

UART0 的框图和发送 / 接收部的框图分别如图 21.1 和图 21.2 所示, UART0 的引脚结构如表 21.1 所示。

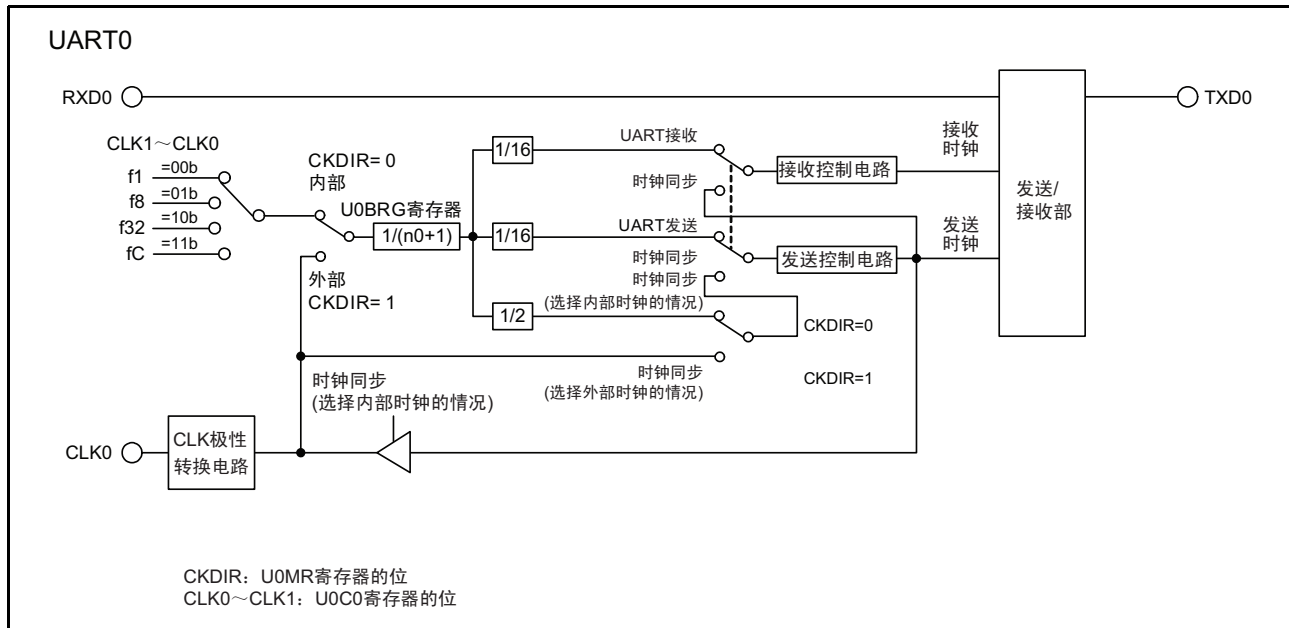


图 21.1 UART0 的框图

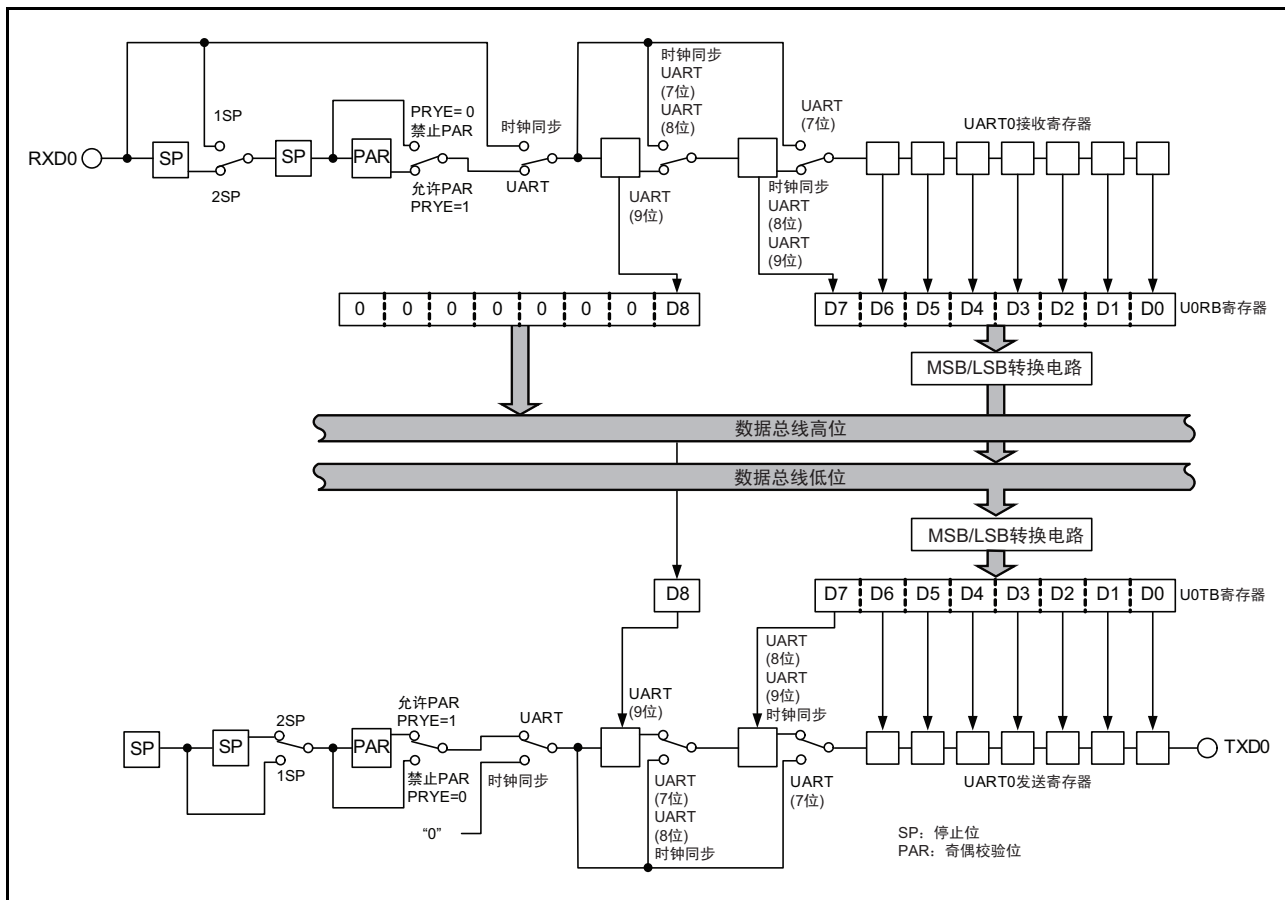


图 21.2 发送 / 接收部的框图

表 21.1 UART0 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
TXD0	P1_4	输出	串行数据输出
RXD0	P1_5	输入	串行数据输入
CLK0	P1_6	输入 / 输出	传送时钟输入 / 输出

## 21.2 寄存器说明

## 21.2.1 UART0 发送 / 接收模式寄存器 (U0MR)

地址	地址 00A0h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	PRYE	PRY	STPS	CKDIR	SMD2	SMD1	SMD0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	SMD0	串行 I/O 模式选择位	b2 b1 b0 0 0 0: 串行接口无效 0 0 1: 时钟同步串行 I/O 模式 1 0 0: UART 模式、传送数据长为 7 位 1 0 1: UART 模式、传送数据长为 8 位 1 1 0: UART 模式、传送数据长为 9 位 上述以外: 不能设定	R/W
b1	SMD1			R/W
b2	SMD2			R/W
b3	CKDIR	内部 / 外部时钟选择位	0: 内部时钟 1: 外部时钟	R/W
b4	STPS	停止位长选择位	0: 1 个停止位 1: 2 个停止位	R/W
b5	PRY	奇偶校验选择位	在 PRYE=1 时有效。 0: 奇校验 1: 偶校验	R/W
b6	PRYE	奇偶校验允许位	0: 禁止奇偶校验 1: 允许奇偶校验	R/W
b7	—	保留位	必须置“0”。	R/W

## 21.2.2 UART0 位速率寄存器 (U0BRG) 0

地址	地址 00A1h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	设定范围	R/W
b7 ~ b0	假设设定值为 n, 则 U0BRG 对计数源进行 n+1 分频。	00h ~ FFh	W

必须在停止发送和接收时写 U0BRG 寄存器。

必须使用 MOV 指令写 U0BRG 寄存器。

必须在设定 U0C0 寄存器的 CLK0 ~ CLK1 位后写 U0BRG 寄存器。

## 21.2.3 UART0 发送缓冲寄存器 (U0TB)

地址	地址 00A3h ~ 00A2h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	符号	功能	R/W
b0	—	发送数据	W
b1	—		
b2	—		
b3	—		
b4	—		
b5	—		
b6	—		
b7	—		
b8	—		
b9	—	什么也不指定。只能写“0”，读取值为不定值。	—
b10	—		
b11	—		
b12	—		
b13	—		
b14	—		
b15	—		

在传送数据长为 9 位时，必须按照高位字节 → 低位字节的顺序写 U0TB 寄存器。  
必须使用 MOV 指令写 U0TB 寄存器。

## 21.2.4 UART0 发送 / 接收控制寄存器 0 (U0C0)

地址	地址 00A4h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	UFORM	CKPOL	NCH	—	TXEPT	—	CLK1	CLK0
复位后的值	0	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	CLK0	BRG 计数源选择位 (注 1)	b1 b0 0 0: 选择 f1 0 1: 选择 f8 1 0: 选择 f32 1 1: 选择 fC	R/W
b1	CLK1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	TXEPT	发送寄存器空标志	0: 发送寄存器有数据 (正在发送) 1: 发送寄存器无数据 (发送结束)	R
b4	—	什么也不指定。读写值都为“0”。		—
b5	NCH	数据输出选择位	0: TXD0 引脚为 CMOS 输出 1: TXD0 引脚为 N 沟道漏极开路输出	R/W
b6	CKPOL	CLK 极性选择位	0: 在传送时钟的下降沿输出发送数据, 在上升沿输入接收数据。 1: 在传送时钟的上升沿输出发送数据, 在下降沿输入接收数据。	R/W
b7	UFORM	传送格式选择位	0: LSB first 1: MSB first	R/W

注 1. 如果更改 BRG 计数源, 就必须重新设定 U0BRG 寄存器。

## 21.2.5 UART0 发送 / 接收控制寄存器 1 (U0C1)

地址	地址 00A5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	U0RRM	U0IRS	RI	RE	TI	TE
复位后的值	0	0	0	0	0	0	1	0

位	符号	位名	功能	R/W
b0	TE	发送允许位	0: 禁止发送 1: 允许发送	R/W
b1	TI	发送缓冲器空标志	0: U0TB 有数据 1: U0TB 无数据	R
b2	RE	接收允许位	0: 禁止接收 1: 允许接收	R/W
b3	RI	接收结束标志 (注 1)	0: U0RB 无数据 1: U0RB 有数据	R
b4	U0IRS	UART0 发送中断源选择位	0: 发送缓冲器空 (TI=1) 1: 发送结束 (TXEPT=1)	R/W
b5	U0RRM	UART0 连续接收模式允许位 (注 2)	0: 禁止连续接收模式 1: 允许连续接收模式	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

注 1. 如果读 U0RB 寄存器的高位字节，RI 位就变为“0”。

注 2. 在 UART 模式中，必须将 U0RRM 位置“0”（禁止连续接收模式）。

## 21.2.6 UART0 接收缓冲寄存器 (U0RB)

地址	地址 00A7h ~ 00A6h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	SUM	PER	FER	OER	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	符号	位名	功能	R/W
b0	—	—	接收数据 (D7 ~ D0)	R
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			
b8	—	—	接收数据 (D8)	R
b9	—	什么也不指定。只能写“0”，读取值为不定值。		—
b10	—			
b11	—			
b12	OER			
b13	FER	帧错误标志 (注 1、注 2)	0: 无帧错误 1: 发生帧错误	R
b14	PER	奇偶校验错误标志 (注 1、注 2)	0: 无奇偶校验错误 1: 发生奇偶校验错误	R
b15	SUM	错误和标志 (注 1、注 2)	0: 无错误 1: 发生错误	R

注 1. 如果将 U0MR 寄存器的 SMD2 ~ SMD0 位置“000b” (串行接口无效) 或者将 U0C1 寄存器的 RE 位置“0” (禁止接收), SUM、PER、FER 和 OER 位就全部变为“0” (无错误) (当 PER、FER 和 OER 位全部为“0” (无错误) 时, SUM 位就为“0” (无错误))。另外, 如果读 U0RB 寄存器的高位字节, PER 位和 FER 位就变为“0”。如果将 U0MR 寄存器的 SMD2 ~ SMD0 位置“000b”, 就必须将 U0C1 寄存器的 TE 位置“0” (禁止发送)、RE 位置“0” (禁止接收)。

注 2. 当 U0MR 寄存器的 SMD2 ~ SMD0 位为“001b” (时钟同步串行 I/O 模式) 时, 这些错误标志无效。读取值为不定值。

必须以 16 位为单位读 U0RB 寄存器。



## 21.2.7 UART0 引脚选择寄存器 (U0SR)

地址	地址 0188h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	CLK0SEL0	—	RXD0SEL0	—	TXD0SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TXD0SEL0	TXD0 引脚选择位	0: 不使用 TXD0 引脚 1: 分配到 P1_4	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	RXD0SEL0	RXD0 引脚选择位	0: 不使用 RXD0 引脚 1: 分配到 P1_5	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	CLK0SEL0	CLK0 引脚选择位	0: 不使用 CLK0 引脚 1: 分配到 P1_6	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

U0SR 寄存器是选择将 UART0 的输入 / 输出分配到哪个引脚的寄存器。在使用 UART0 的输入 / 输出引脚时，必须设定 U0SR 寄存器。

在设定 UART0 的相关寄存器前，必须设定 U0SR 寄存器，但是不能在 UART0 运行中更改 U0SR 寄存器的设定值。

### 21.3 时钟同步串行 I/O 模式

时钟同步串行 I/O 模式是使用传送时钟进行发送和接收的模式。

时钟同步串行 I/O 模式的规格以及时钟同步串行 I/O 模式中使用的寄存器及其设定值分别如表 21.2 和表 21.3 所示。

表 21.2 时钟同步串行 I/O 模式的规格

项目	规格
传送数据格式	<ul style="list-style-type: none"> <li>传送数据长: 8 位</li> </ul>
传送时钟	<ul style="list-style-type: none"> <li>当 U0MR 寄存器的 CKDIR 位为 “0” (内部时钟) 时: <math>f_i/(2(n+1))</math>  <math>f_i</math>: f1、f8、f32、fC n: U0BRG 寄存器的设定值 (00h ~ FFh)</li> <li>当 CKDIR 位为 “1” (外部时钟) 时: CLK0 引脚的输入</li> </ul>
发送开始条件	开始发送时需要以下的条件 (注 1): <ul style="list-style-type: none"> <li>U0C1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>U0C1 寄存器的 TI 位为 “0” (U0TB 寄存器有数据)。</li> </ul>
接收开始条件	开始接收时需要以下的条件 (注 1): <ul style="list-style-type: none"> <li>U0C1 寄存器的 RE 位为 “1” (允许接收)。</li> <li>U0C1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>U0C1 寄存器的 TI 位为 “0” (U0TB 寄存器有数据)。</li> </ul>
中断请求的发生时序	在发送时, 能选择以下的任意条件: <ul style="list-style-type: none"> <li>U0IRS 位为 “0” (发送缓冲器空): 在将数据从 U0TB 寄存器传送到 UART0 发送寄存器时 (开始发送时)。</li> <li>U0IRS 位为 “1” (发送结束): 在 UART0 发送寄存器的数据发送结束时。</li> </ul> 在接收时 <ul style="list-style-type: none"> <li>在将数据从 UART0 接收寄存器传送到 U0RB 寄存器时 (接收结束时)。</li> </ul>
错误检测	<ul style="list-style-type: none"> <li>溢出错误 (注 2) 如果在读 U0RB 寄存器前接收到下一个数据的第 7 位, 就发生溢出错误。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>CLK 极性选择 传送数据的输出和输入时序可选择传送时钟的上升沿或者下降沿。</li> <li>LSB first 或者 MSB first 的选择 选择是从 bit0 还是从 bit7 开始发送和接收。</li> <li>连续接收模式的选择 在读 U0RB 寄存器的同时变为接收允许状态。</li> </ul>

i 注 1. 在已选择外部时钟的情况下, 必须满足以下的条件:

当 U0C0 寄存器的 CKPOL 位为 “0” (在传送时钟的下降沿输出发送数据, 在上升沿输入接收数据) 时, 外部时钟为 “H” 电平状态; 当 CKPOL 位为 “1” (在传送时钟的上升沿输出发送数据, 在下降沿输入接收数据) 时, 外部时钟为 “L” 电平状态。

注 2. 如果发生溢出错误, U0RB 寄存器的接收数据 (b0 ~ b8) 就为不定值, 而且 S0RIC 寄存器的 IR 位不变。

表 21.3 同步串行 I/O 模式中使用的寄存器及其设定值 (注 1)

寄存器	位	功能
U0TB	b0 ~ b7	必须设定发送数据。
U0RB	b0 ~ b7	能读接收数据。
	OER	溢出错误标志
U0BRG	b0 ~ b7	必须设定速率。
U0MR	SMD2 ~ SMD0	必须置“001b”。
	CKDIR	必须选择内部时钟或者外部时钟。
U0C0	CLK1 ~ CLK0	必须选择 U0BRG 寄存器的计数源。
	TXEPT	发送寄存器空标志
	NCH	必须选择 TXD0 引脚的输出形式。
	CKPOL	必须选择传送时钟的极性。
	UFORM	必须选择 LSB first 或者 MSB first。
U0C1	TE	在允许发送和接收时, 必须置“1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置“1”。
	RI	接收结束标志
	U0IRS	必须选择 UART0 发送中断源。
	U0RRM	在使用连续接收模式时, 必须置“1”。

注 1. 在时钟同步串行 I/O 模式中, 只能给此表中没有记载的位写“0”。

时钟同步串行 I/O 模式的输入 / 输出引脚功能如表 21.4 所示。

在选择 UART0 的运行模式后到开始传送前, TXD0 引脚输出“H”电平 (在 NCH 位为“1” (N 沟道漏极开路输出) 时, 为高阻抗状态)。

表 21.4 时钟同步串行 I/O 模式的输入 / 输出引脚功能

引脚名	功能	选择方法
TXD0 (P1_4)	串行数据输出	U0SR 寄存器的 TXD0SEL0 位 =1 (在只进行接收时, 能通过设定 TXD0SEL0 位 =0, 将 P1_4 用作端口。)
RXD0 (P1_5)	串行数据输入	U0SR 寄存器的 RXD0SEL0 位 =1 PD1 寄存器的 PD1_5 位 =0 (在只进行发送时, 能通过设定 RXD0SEL0 位 =0, 将 P1_5 用作端口。)
CLK0 (P1_6)	传送时钟输出	U0SR 寄存器的 CLK0SEL0 位 =1 U0MR 寄存器的 CKDIR 位 =0
	传送时钟输入	U0SR 寄存器的 CLK0SEL0 位 =1 U0MR 寄存器的 CKDIR 位 =1 PD1 寄存器的 PD1_6 位 =0

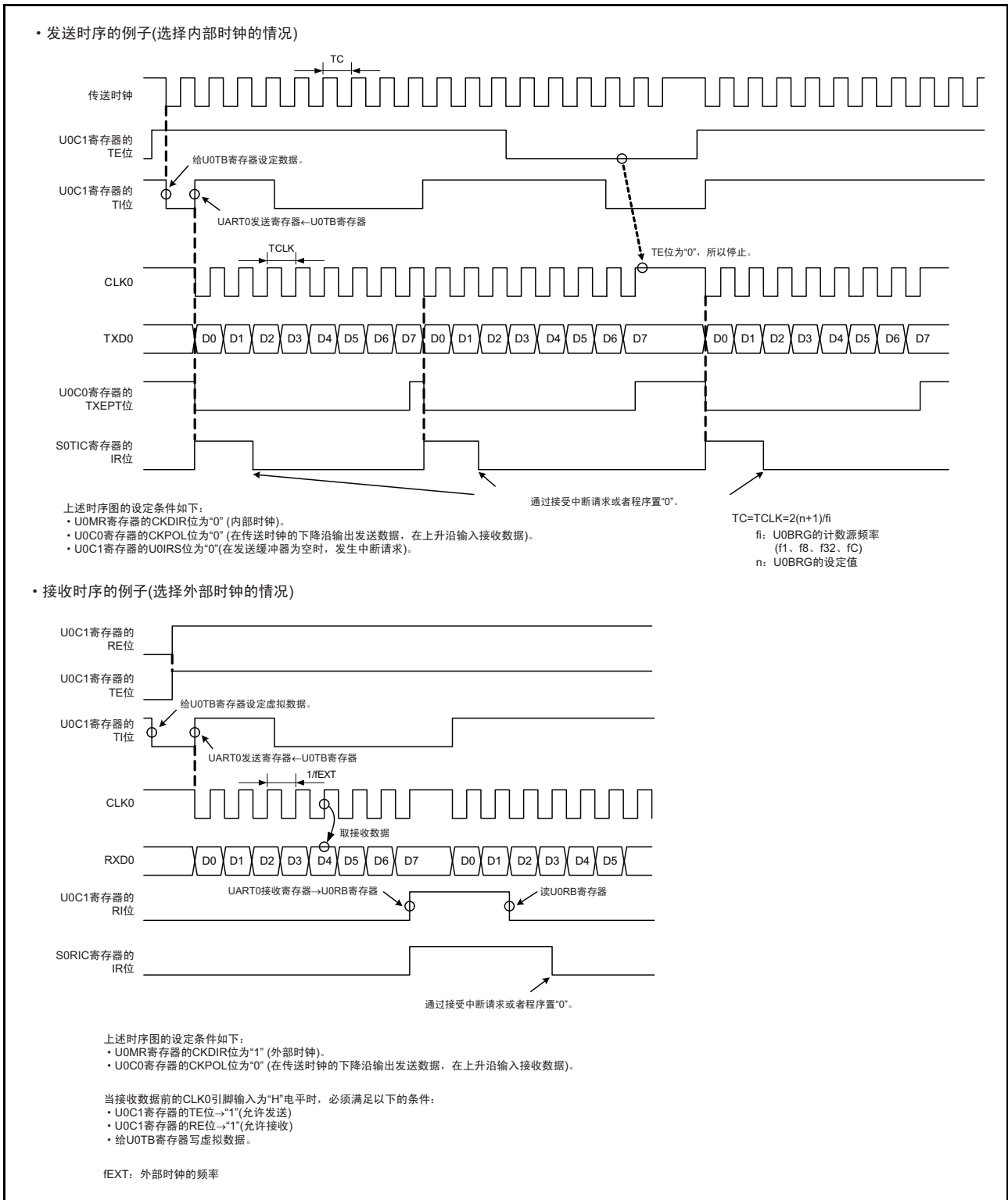


图 21.3 时钟同步串行 I/O 模式的发送和接收时序例子

### 21.3.1 发生通信错误时的处理方法

如果想在时钟同步串行 I/O 模式中的接收或者发送途中结束通信或者发生通信错误时，就必须按照以下的步骤进行设定：

1. 将U0C1寄存器的TE位置“0”（禁止发送）、RE位置“0”（禁止接收）。
2. 将U0MR寄存器的SMD2~SMD0位置“000b”（串行接口无效）。
3. 将U0MR寄存器的寄存器的SMD2~SMD0位置“001b”（时钟同步串行I/O模式）。
4. 将U0C1寄存器的TE位置“1”（允许发送）、RE位置“1”（允许接收）。

### 21.3.2 极性选择功能

传送时钟的极性如图 21.4 所示，能通过 U0C0 寄存器的 CKPOL 位选择传送时钟的极性。

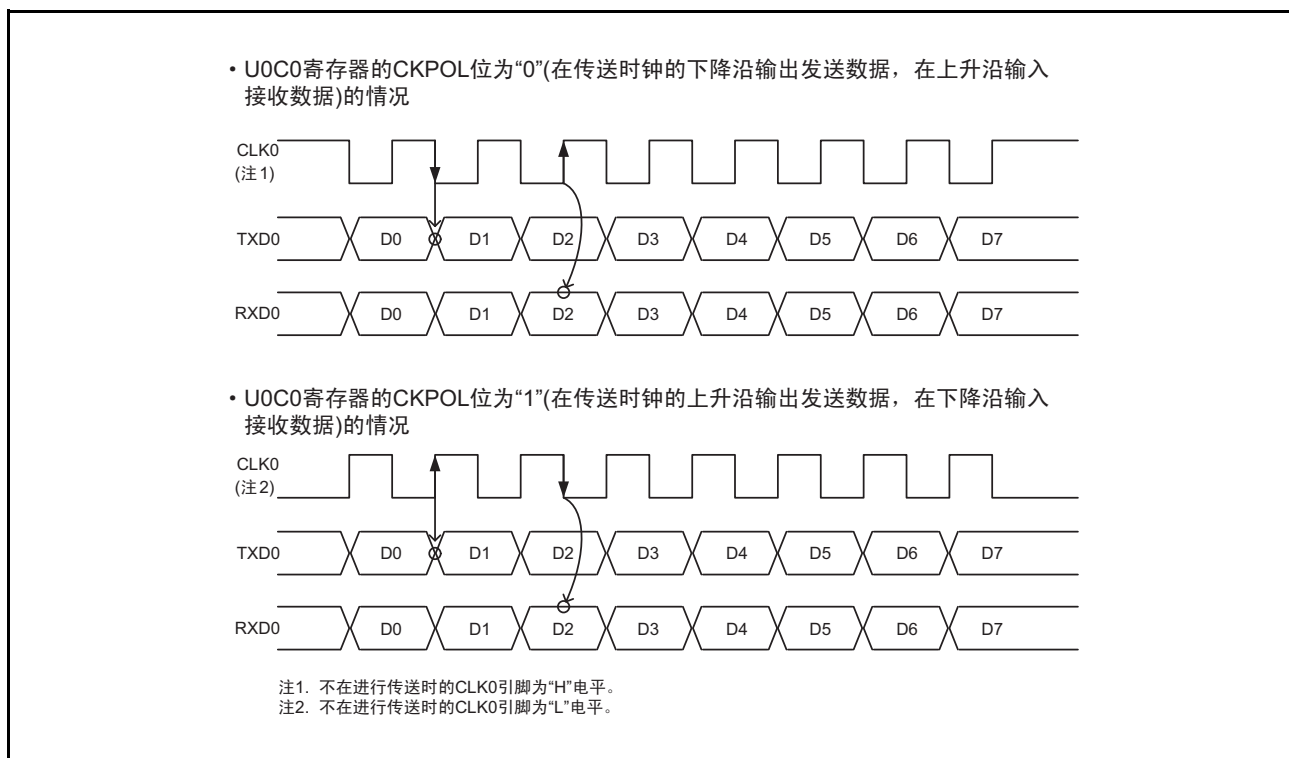


图 21.4 传送时钟的极性

### 21.3.3 LSB first 或者 MSB first 的选择

传送格式如图 21.5 所示，能通过 U0C0 寄存器的 UFORM 位选择传送格式。

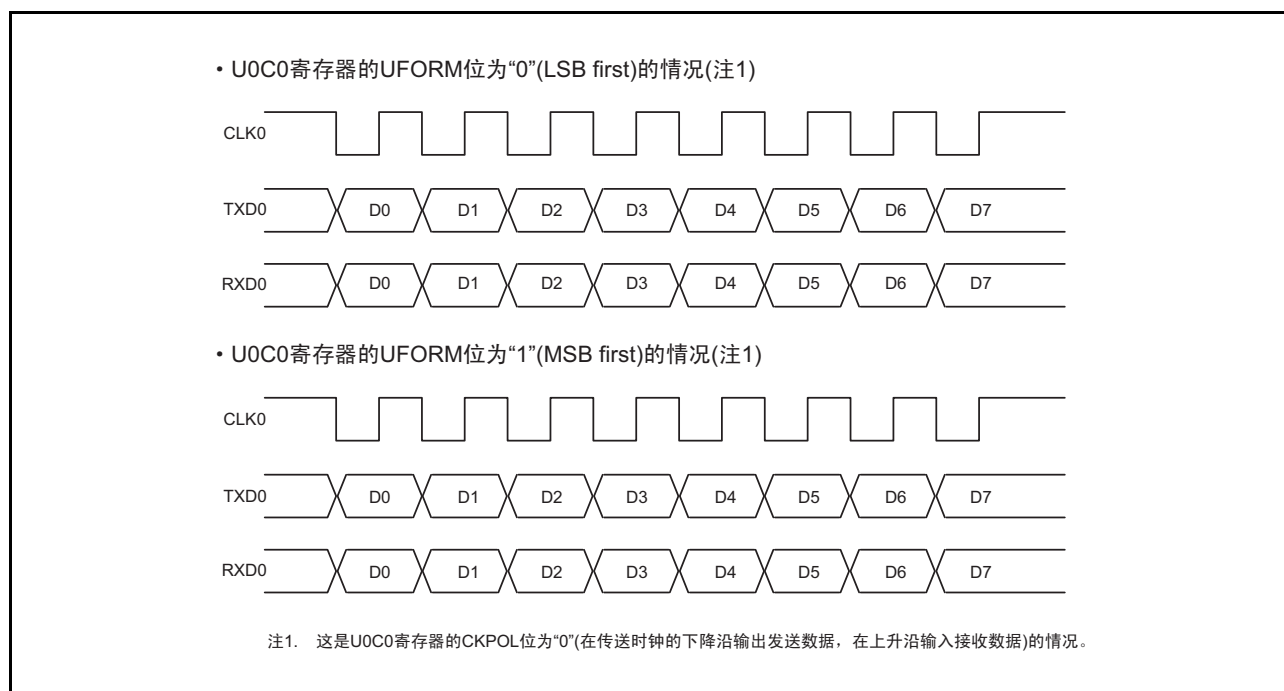


图 21.5 传送格式

### 21.3.4 连续接收模式

通过将 U0C1 寄存器的 U0RRM 位置 “1” (允许连续接收模式)，进入连续接收模式。在连续接收模式中，通过读 U0RB 寄存器，U0C1 寄存器的 TI 位变为 “0” (U0TB 有数据)。当 U0RRM 位为 “1” 时，不能通过程序给 U0TB 寄存器写虚拟数据。

## 21.4 异步串行 I/O (UART) 模式

异步串行 I/O 模式是在设定任意位速率和传送数据格式后进行发送和接收的模式。

异步串行 I/O 模式的规格以及 UART 模式中使用的寄存器及其设定值分别如表 21.5 所示和表 21.6 所示。

表 21.5 异步串行 I/O 模式的规格

项目	规格
传送数据格式	<ul style="list-style-type: none"> <li>• 字符位 (传送数据): 可选择 7 位、8 位或者 9 位</li> <li>• 起始位: 1 位</li> <li>• 奇偶校验位: 可选择奇校验、偶校验或者无奇偶校验</li> <li>• 停止位: 可选择 1 位或者 2 位</li> </ul>
传送时钟	<ul style="list-style-type: none"> <li>• 当 U0MR 寄存器的 CKDIR 位为 “0” (内部时钟) 时: <math>f_j/(16(n+1))</math>  <math>f_j</math>: f1、f8、f32、fC n: U0BRG 寄存器的设定值 (00h ~ FFh)</li> <li>• 当 CKDIR 位为 “1” (外部时钟) 时: <math>f_{EXT}/(16(n+1))</math>  <math>f_{EXT}</math>: CLK0 引脚的输入 n: U0BRG 寄存器的设定值 (00h ~ FFh)</li> </ul>
发送开始条件	开始发送时需要以下的条件: <ul style="list-style-type: none"> <li>• U0C1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>• U0C1 寄存器的 TI 位为 “0” (U0TB 寄存器有数据)。</li> </ul>
接收开始条件	开始接收时需要以下的条件: <ul style="list-style-type: none"> <li>• U0C1 寄存器的 RE 位为 “1” (允许接收)。</li> <li>• 检测到起始位。</li> </ul>
中断请求的发生时序	在发送时, 能选择以下的任意条件: <ul style="list-style-type: none"> <li>• U0IRS 位为 “0” (发送缓冲器空): 在将数据从 U0TB 寄存器传送到 UART0 发送寄存器时 (开始发送时)。</li> <li>• U0IRS 位为 “1” (发送结束): 在 UART0 发送寄存器的数据发送结束时。</li> </ul> 在接收时 <ul style="list-style-type: none"> <li>• 在将数据从 UART0 接收寄存器传送到 U0RB 寄存器时 (接收结束时)。</li> </ul>
错误检测	<ul style="list-style-type: none"> <li>• 溢出错误 (注 1): 如果在读 U0RB 寄存器前接收到下一个数据的最后停止位的前 1 位, 就发生溢出错误。</li> <li>• 帧错误: 当未检测到设定个数的停止位时, 发生帧错误。(注 2)</li> <li>• 奇偶校验错误: 在允许奇偶校验的情况下, 如果奇偶校验位和字符位中的 “1” 的个数不是设定的个数, 就发生奇偶校验错误。(注 2)</li> <li>• 错误和标志: 如果发生溢出错误、帧错误或者奇偶校验错误, 此标志就变为 “1”。</li> </ul>

注 1. 如果发生溢出错误, U0RB 寄存器的接收数据 (b0 ~ b8) 就为不定值, 而且 S0RIC 寄存器的 IR 位不变。

注 2. 在数据从 UART0 接收寄存器传送到 U0RB 寄存器时, 帧错误标志、奇偶校验错误标志就变为 “1”。

表 21.6 UART 模式中使用的寄存器及其设定值

寄存器	位	功能
U0TB	b0 ~ b8	必须设定发送数据 (注 1)。
U0RB	b0 ~ b8	能读接收数据 (注 2)。
	OER、FER、PER、SUM	错误标志
U0BRG	b0 ~ b7	必须设定速率。
U0MR	SMD2 ~ SMD0	当传送数据长为 7 位时, 必须设定 “100b”。 当传送数据长为 8 位时, 必须设定 “101b”。 当传送数据长为 9 位时, 必须设定 “110b”。
	CKDIR	必须选择内部时钟或者外部时钟。
	STPS	必须选择停止位。
	PRY、PRYE	必须选择奇校验、偶校验或者无奇偶校验。
U0C0	CLK1 ~ CLK0	必须选择 U0BRG 寄存器的计数源。
	TXEPT	发送寄存器空标志
	NCH	必须选择 TXD0 引脚的输出形式。
	CKPOL	必须置 “0”。
	UFORM	当传送数据长为 8 位时, 能选择 LSB first 或者 MSB first ; 当传送数据长为 7 位或者 9 位, 必须置 “0”。
U0C1	TE	在允许发送时, 必须置 “1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置 “1”。
	RI	接收结束标志
	U0IRS	必须选择 UART0 发送中断源。
	U0RRM	必须置 “0”。

注 1. 使用的位如下:

当传送数据长为 7 位时, 使用的位为 b0 ~ b6; 当传送数据长为 8 位时, 使用的位为 b0 ~ b7; 当传送数据长为 9 位时, 使用的位为 b0 ~ b8。

注 2. 当传送数据长为 7 位时, b7 ~ b8 的内容为不定值; 当传送数据长为 8 位时, b8 的内容为不定值。

UART 模式的输入 / 输出引脚功能如表 21.7 所示。在选择 UART0 的运行模式后到开始传送前, TXD0 引脚输出 “H” 电平 (在 NCH 位为 “1” (N 沟道漏极开路输出) 时, 为高阻抗状态)。

表 21.7 UART 模式的输入 / 输出引脚功能

引脚名	功能	选择方法
TXD0 (P1_4)	串行数据输出	U0SR 寄存器的 TXD0SEL0 位 =1 (在只进行接收时, 能通过设定 TXD0SEL0 位 =0, 将 P1_4 用作端口。)
RXD0 (P1_5)	串行数据输入	U0SR 寄存器的 RXD0SEL0 位 =1 PD1 寄存器的 PD1_5 位 =0 (在只进行发送时, 能通过设定 RXD0SEL0 位 =0, 将 P1_5 用作端口。)
CLK0 (P1_6)	可编程输入 / 输出 端口	U0SR 寄存器的 CLK0SEL0 位 =0 (不使用 CLK0 引脚)
	传送时钟输入	U0SR 寄存器的 CLK0SEL0 位 =1 U0MR 寄存器的 CKDIR 位 =1 PD1 寄存器的 PD1_6 位 =0



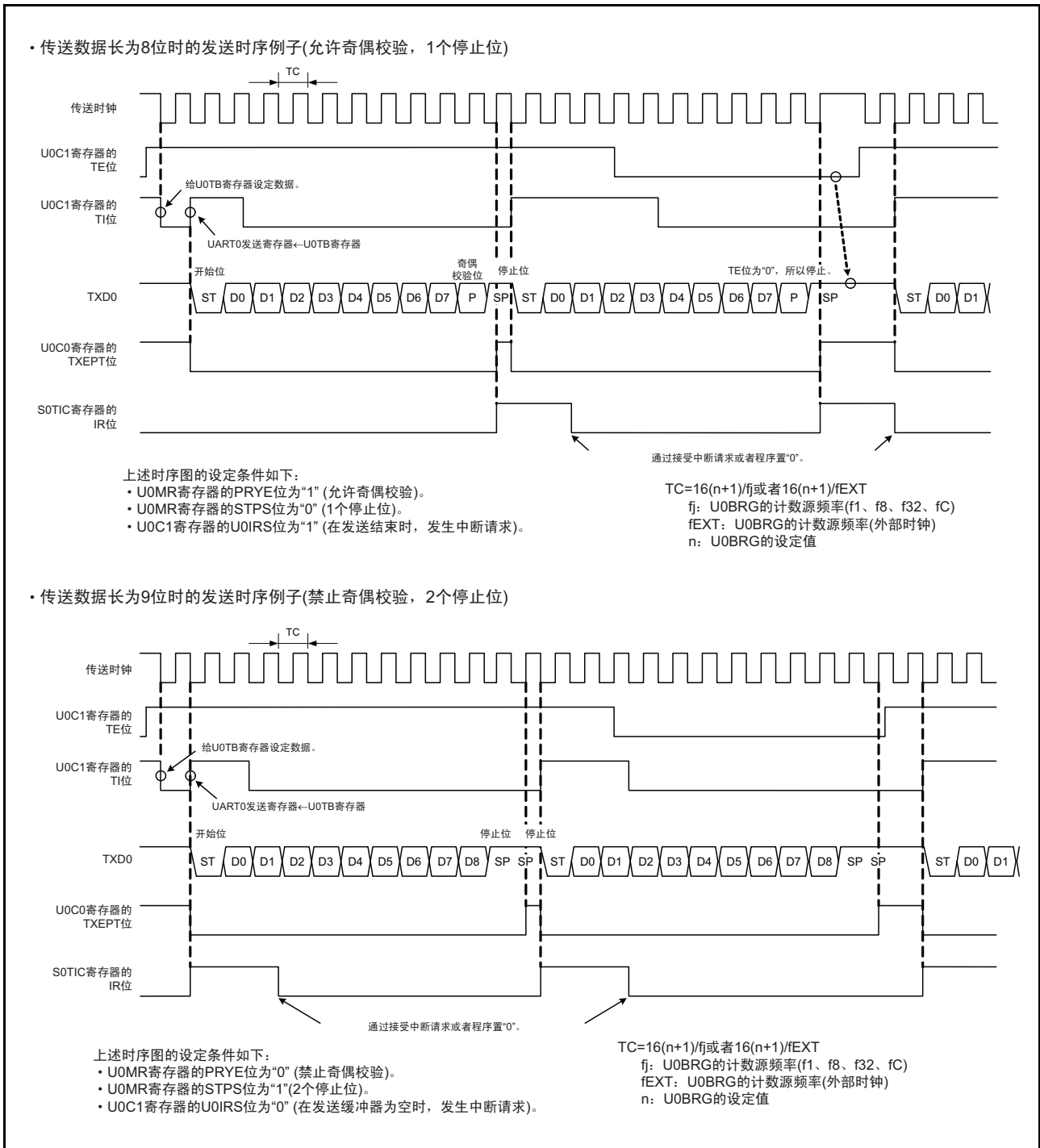


图 21.6 UART 模式的发送时序

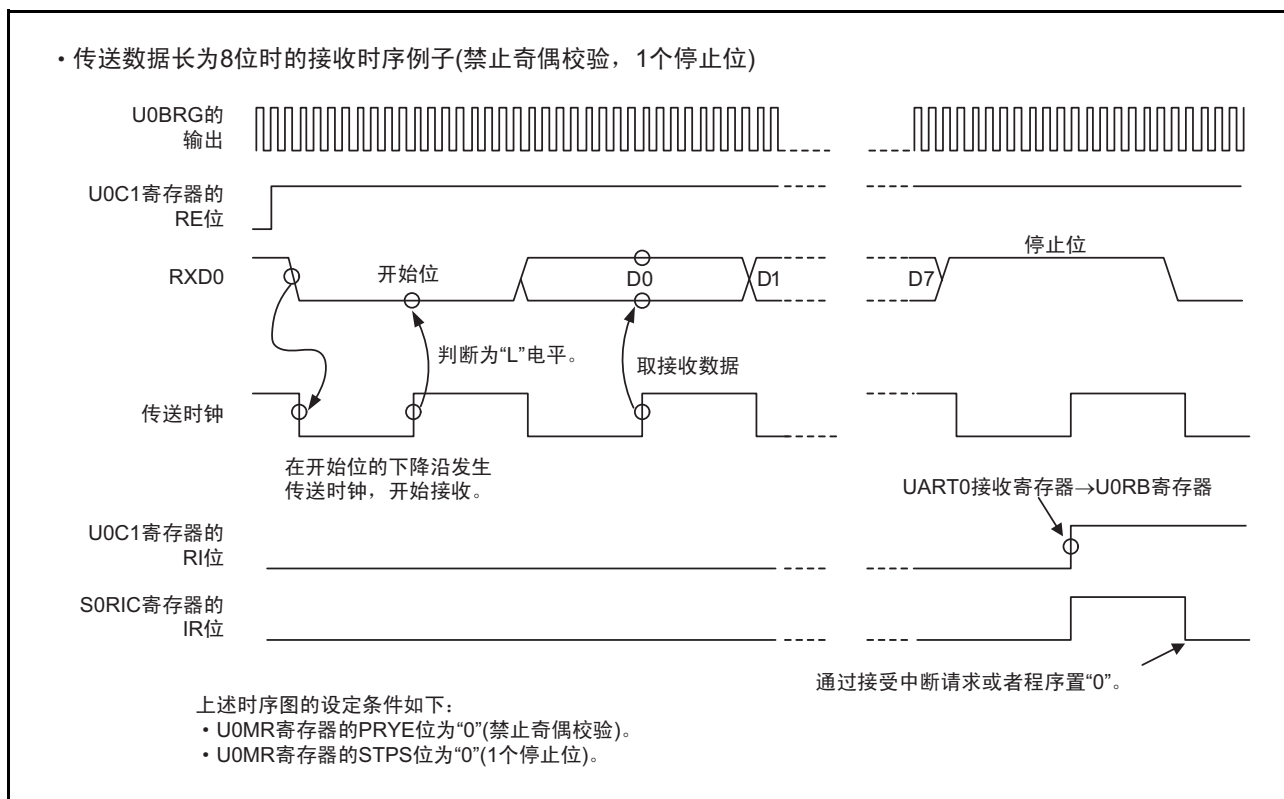


图 21.7 UART 模式的接收时序例子

### 21.4.1 位速率

在 UART 模式中，位速率是由 U0BRG 寄存器进行 16 分频后的频率。

<UART模式>	
<ul style="list-style-type: none"> <li>选择内部时钟的情况</li> </ul>	
$\text{U0BRG寄存器的设定值} = \frac{f_j}{\text{位速率} \times 16} - 1$	
$f_j$ : U0BRG寄存器的计数源频率( $f_1$ 、 $f_8$ 、 $f_{32}$ 、 $f_C$ )	
<ul style="list-style-type: none"> <li>选择外部时钟的情况</li> </ul>	
$\text{U0BRG寄存器的设定值} = \frac{f_{\text{EXT}}}{\text{位速率} \times 16} - 1$	
$f_{\text{EXT}}$ : U0BRG寄存器的计数源频率(外部时钟)	

图 21.8 U0BRG 寄存器的设定值的计算式

表 21.8 UART 模式的位速率设定例子 (选择内部时钟的情况)

位速率 (bps)	U0BRG 的计数源	系统时钟 =16MHz		
		U0BRG 的设定值	实际时间 (bps)	设定误差 (%)
1200	f8	103(67h)	1201.92	0.16
2400	f8	51(33h)	2403.85	0.16
4800	f8	25(19h)	4807.69	0.16
9600	f1	103(67h)	9615.38	0.16
14400	f1	68(44h)	14492.75	0.64
19200	f1	51(33h)	19230.77	0.16
28800	f1	34(22h)	28571.43	-0.79
38400	f1	25(19h)	38461.54	0.16
57600	f1	16(10h)	58823.53	2.12
115200	f1	8(08h)	111111.11	-3.55

### 21.4.2 发生通信错误时的处理方法

如果想在 URAT 模式中的接收或者发送途中结束通信或者发生通信错误时，就必须按照以下的步骤进行设定：

1. 将U0C1寄存器的TE位置“0”（禁止发送）、RE位置“0”（禁止接收）。
2. 将U0MR寄存器的SMD2～SMD0位置“000b”（串行接口无效）。
3. 将U0MR寄存器的SMD2～SMD0位置“001b”（UART模式、传送数据长为7位）、“101b”（UART模式、传送数据长为8位）或者“110b”（UART模式、传送数据长为9位）。
4. 将U0C1寄存器的TE位置“1”（允许发送）、RE位置“1”（允许接收）。

### 21.5 使用串行接口 (UART0) 时的注意事项

- 与时钟同步串行I/O模式和异步串行I/O模式无关，必须以16位为单位读U0RB寄存器。如果读U0RB寄存器的高位字节，U0RB寄存器的PER位和FER位以及U0C1寄存器的RI位就变为“0”。  
如果发生接收错误，就必须在读U0RB寄存器后用读取值进行确认。

<读接收缓冲寄存器的程序例子>

```
MOV.W      00A6H, R0      ;读U0RB寄存器
```

- 在传送数据位长为9位的异步串行I/O模式中，必须以8位为单位按照高位字节→低位字节的顺序写U0TB寄存器。

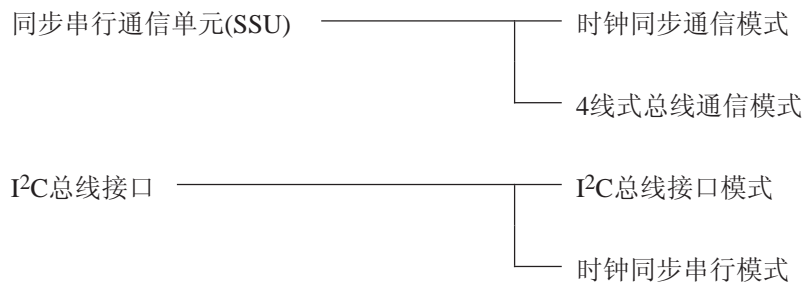
<写发送缓冲寄存器的程序例子>

```
MOV.B      #XXH, 00A3H   ;写U0TB寄存器的高位字节
MOV.B      #XXH, 00A2H   ;写U0TB寄存器的低位字节
```

## 22. 时钟同步串行接口

时钟同步串行接口的结构如下：

时钟同步串行接口



时钟同步串行接口使用地址 0193h ~ 019Dh 的寄存器，即使是相同的地址，寄存器名、位名、符号和功能也因模式而不同，详细内容请参照各功能的寄存器说明。

另外，时钟同步通信模式和时钟同步串行模式的不同点是传送时钟的选择方法、时钟输出形式和数据输出形式等的不同。

### 22.1 模式的选择

时钟同步串行接口有 4 种模式。

模式选择的相关位如表 22.1 所示，各模式的详细内容请参照“24. 同步串行通信单元（SSU）”和“25. I<sup>2</sup>C 总线接口”。

表 22.1 模式的选择

SSUICSR 寄存器的 IICSEL 位	地址 0198h 的 bit7 (ICCR1 寄存器的 ICE 位)	地址 019Dh 的 bit0 (SSMR2 寄存器的 SSUMS 位、SAR 寄存器的 FS 位)	功能名	模式
0	0	0	同步串行通信单元	时钟同步通信模式
0	0	1		4 线式总线通信模式
1	1	0	I <sup>2</sup> C 总线接口	I <sup>2</sup> C 总线接口模式
1	1	1		时钟同步串行模式

## 23. 同步串行通信单元 (SSU)

同步串行通信单元 (SSU) 能进行时钟同步的串行数据通信。

### 23.1 概要

同步串行通信单元的规格和框图分别如表 23.1 和图 23.1 所示，同步串行通信单元的引脚结构如表 23.2 所示。

表 23.1 同步串行通信单元的规格

项目	规格
传送数据格式	<ul style="list-style-type: none"> <li>传送数据长：8 ~ 16 位</li> <li>发送部和接收部为缓冲结构，所以能连续发送和接收串行数据。</li> </ul>
运行模式	<ul style="list-style-type: none"> <li>时钟同步通信模式</li> <li>4 线式总线通信模式（包括双向通信模式）</li> </ul>
主控 / 从属器件	可选择
输入 / 输出引脚	SSCK（输入 / 输出）：时钟输入 / 输出引脚 SSI（输入 / 输出）：数据输入 / 输出引脚 SSO（输入 / 输出）：数据输入 / 输出引脚 SCS（输入 / 输出）：片选输入 / 输出引脚
传送时钟	<ul style="list-style-type: none"> <li>当 SSCRH 寄存器的 MSS 位为“0”（作为从属器件运行）时，为外部时钟（SSCK 引脚的输入）。</li> <li>当 SSCRH 寄存器的 MSS 位为“1”（作为主控器件运行）时，为内部时钟（可从 f1/256、f1/128、f1/64、f1/32、f1/16、f1/8 和 f1/4 中进行选择，SSCK 引脚的输出）。</li> <li>可选择时钟极性和相位。</li> </ul>
接收错误的检测	<ul style="list-style-type: none"> <li>检测到溢出错误</li> <li>表示在接收时发生溢出错误并异常结束。在 SSSR 寄存器的 RDRF 位为“1”（SSRDR 寄存器有数据）的状态下结束下一个串行数据的接收时，ORER 位变为“1”。</li> </ul>
多主控错误的检测	<ul style="list-style-type: none"> <li>检测到冲突错误</li> <li>在 SSMR2 寄存器的 SSUMS 位为“1”（4 线式总线通信模式）并且 SSCRH 寄存器的 MSS 位为“1”（作为主控器件运行）的状态下开始串行通信时，如果 SCS 引脚的输入为“L”电平，SSSR 寄存器的 CE 位就变为“1”。</li> <li>在 SSMR2 寄存器的 SSUMS 位为“1”（4 线式总线通信模式）并且 SSCRH 寄存器的 MSS 位为“0”（作为从属器件运行）的状态下，如果 SCS 引脚的输入在传送过程中从“L”电平变为“H”电平时，SSSR 寄存器的 CE 位就变为“1”。</li> </ul>
中断请求	5 种（发送结束、发送数据空、接收数据满、溢出错误、冲突错误）（注 1）
选择功能	<ul style="list-style-type: none"> <li>数据传送方向</li> <li>可选择 MSB first 或者 LSB first。</li> <li>SSCK 时钟极性</li> <li>时钟停止时的电平可选择“L”电平或者“H”电平。</li> <li>SSCK 时钟相位</li> <li>可选择数据变化以及取数据的边沿。</li> </ul>

注 1. 中断向量表中有 1 个同步串行通信单元的中断向量。

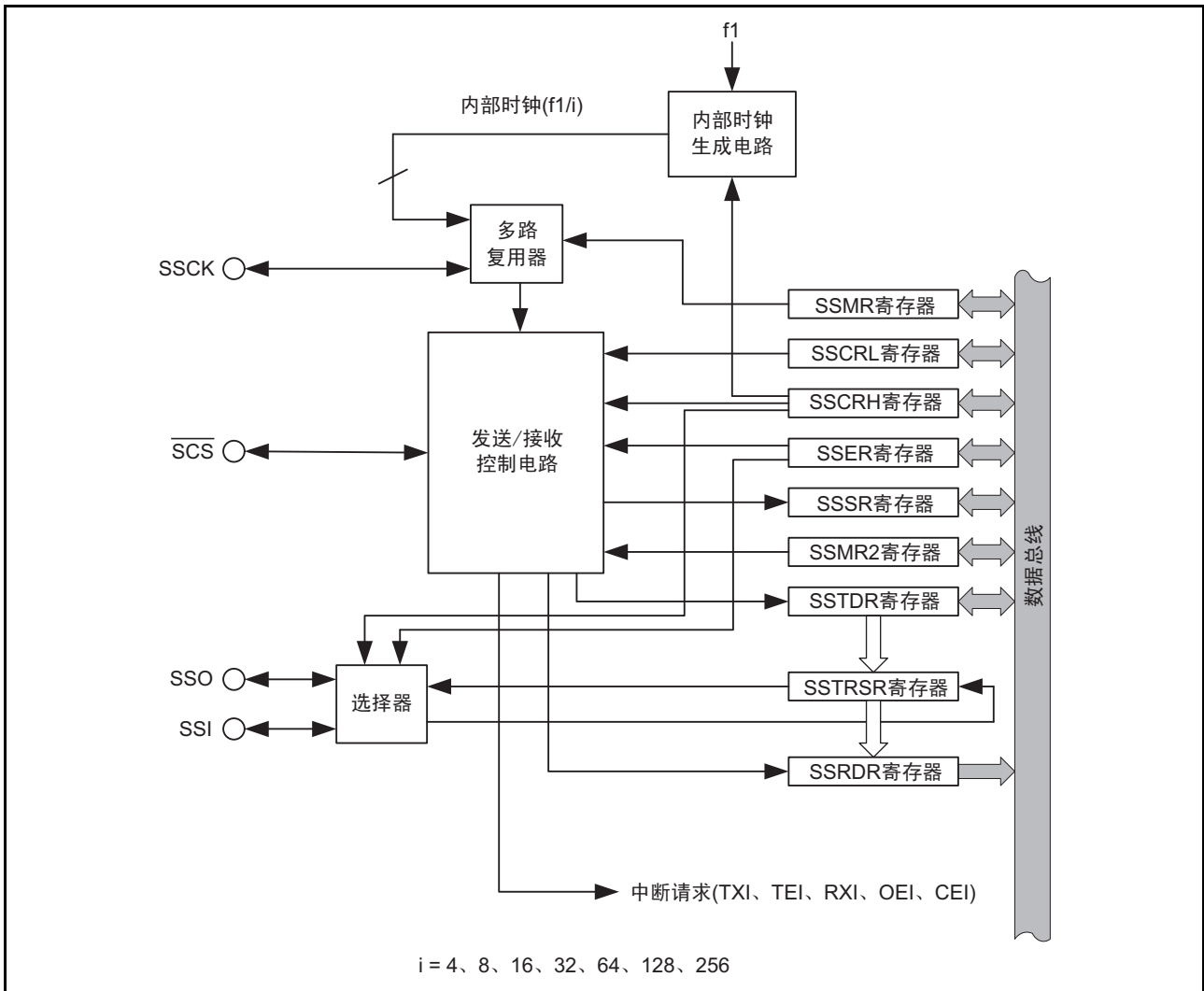


图 23.1 同步串行通信单元的框图

表 23.2 同步串行通信单元的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
SSI	P3_4	输入 / 输出	数据输入 / 输出
SCS	P3_3	输入 / 输出	片选输入 / 输出
SSCK	P3_5	输入 / 输出	时钟输入 / 输出
SSO	P3_7	输入 / 输出	数据输入 / 输出

## 23.2 寄存器说明

### 23.2.1 模块待机控制寄存器 (MSTCR)

地址	地址 0008h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	MSTTRC	—	MSTIIC	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	MSTIIC	SSU/I <sup>2</sup> C 总线待机位	0: 有效 1: 待机 (注 1)	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 2)	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

注 1. 在待机前必须停止 SSU、I<sup>2</sup>C 总线功能。当 MSTIIC 位为“1”（待机）时，SSU/I<sup>2</sup>C 总线的相关寄存器（地址 0193h ~ 019Dh）的存取无效。

注 2. 在待机前必须停止定时器 RC 功能。当 MSTTRC 位为“1”（待机）时，定时器 RC 的相关寄存器（地址 0120h ~ 0132h）的存取无效。

### 23.2.2 SSU/IIC 引脚选择寄存器 (SSUICSR)

地址	地址 018Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	IICSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	IICSEL	SSU/I <sup>2</sup> C 总线转换位	0: 选择 SSU 功能 1: 选择 I <sup>2</sup> C 总线功能	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	—			
b4	—	保留位	必须置“0”。	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			



## 23.2.3 SS 位的计数寄存器 (SSBR)

地址	地址 0193h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	BS3	BS2	BS1	BS0
复位后的值	1	1	1	1	1	0	0	0

位	符号	位名	功能	R/W
b0	BS0	SSU 数据传送长度设定位 (注 1)	b3 b2 b1 b0 0 0 0 0: 16 位	R/W
b1	BS1		1 0 0 0: 8 位	R/W
b2	BS2		1 0 0 1: 9 位	R/W
b3	BS3		1 0 1 0: 10 位	R/W
			1 0 1 1: 11 位	
		1 1 0 0: 12 位		
		1 1 0 1: 13 位		
		1 1 1 0: 14 位		
		1 1 1 1: 15 位		
b4	—	什么也不指定。只能写“0”，读取值为“1”。		—
b5	—			—
b6	—			—
b7	—			—
				—

注 1. 不能在 SSU 运行中写 BS0 ~ BS3 位。

在设定 SSBR 寄存器时，必须将 SSER 寄存器的 RE 位置“0”（禁止接收）和 TE 位置“0”（禁止发送）。

## BS0 ~ BS3 位 (SSU 数据传送长度设定位)

能使用 8 ~ 16 位的 SSU 数据传送长度。

## 23.2.4 SS 发送数据寄存器 (SSTDR)

地址	地址 0195h ~ 0194h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	符号	功能	R/W
b15 ~ b0	—	保存发送数据 (注 1)。 如果检测到 SSTRSR 寄存器为空, 就将被保存的发送数据传送到 SSTRSR 寄存器, 开始发送。 如果在从 SSTRSR 寄存器发送数据的过程中将下一个发送数据写到 SSTDR 寄存器, 就能连续发送。 当 SSMR 寄存器的 MLS 位为 “1” (LSB first 的数据传送) 时, 如果在写 SSTDR 寄存器后读此寄存器, 就能读到 MSB 和 LSB 顺序颠倒的数据。	R/W

注 1. 当通过 SSBR 寄存器将 SSU 数据传送长度设定为 9 位以上 (包括 9 位) 时, 必须以 16 位为单位存取 SSTDR 寄存器。

## 23.2.5 SS 接收数据寄存器 (SSRDR)

地址	地址 0197h ~ 0196h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	符号	功能	R/W
b15 ~ b0	—	保存接收数据 (注 1、注 2)。 如果 SSTRSR 寄存器接收到 1 字节的数据, 就将接收数据传送到 SSRDR 寄存器并结束接收。此时, 能接收下一个数据。能通过 SSTRSR 寄存器和 SSRDR 寄存器进行连续接收。	R

注 1. 当 SSSR 寄存器的 ORER 位为 “1” (发生溢出错误) 时, SSRDR 寄存器就保持发生溢出错误前的接收数据, 并取消发生溢出错误时的接收数据。

注 2. 当通过 SSBR 寄存器将 SSU 数据传送长度设定为 9 位以上 (包括 9 位) 时, 必须以 16 位为单位存取 SSRDR 寄存器。

## 23.2.6 SS 控制寄存器 H (SSCRH)

地址	地址 0198h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	RSSTP	MSS	—	—	CKS2	CKS1	CKS0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CKS0	传送时钟选择位 (注 1)	b2 b1 b0	R/W
b1	CKS1		0 0 0: f1/256	R/W
b2	CKS2		0 0 1: f1/128 0 1 0: f1/64 0 1 1: f1/32 1 0 0: f1/16 1 0 1: f1/8 1 1 0: f1/4 1 1 1: 不能设定	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	MSS	主控 / 从属器件选择位 (注 2)	0: 作为从属器件运行 1: 作为主控器件运行	R/W
b6	RSSTP	接收停止位 (注 3)	0: 在接收到 1 字节数据后继续接收 1: 在接收到 1 字节数据后结束接收	R/W
b7	—	什么也不指定。读写值都为“0”。		—

注 1. 当 MSS 位为“1”（作为主控器件运行）时，使用所设定的时钟。

注 2. 当 MSS 位为“1”（作为主控器件运行）时，SSCK 引脚为传送时钟的输出引脚。如果 SSSR 寄存器的 CE 位变为“1”（发生冲突错误），MSS 位就变为“0”（作为从属器件运行）。

注 3. 当 MSS 位为“0”（作为从属器件运行）时，RSSTP 位无效。

## 23.2.7 SS 控制寄存器 L (SSCRL)

地址	地址 0199h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	SOL	SOLP	—	—	SRES	—
复位后的值	0	1	1	1	1	1	0	1

位	符号	位名	功能	R/W
b0	—	什么也不指定。只能写“0”，读取值为“1”。		—
b1	SRES	SSU 控制部复位的位	如果给此位写“1”，就对 SSU 控制部和 SSTRSR 寄存器进行初始化，保持 SSU 内部寄存器（注 1）的值。	R/W
b2	—	什么也不指定。只能写“0”，读取值为“1”。		—
b3	—			
b4	SOLP	SOL 写保护位（注 2）	如果给此位写“0”，就能通过 SOL 位更改输出电平。即使写“1”，值也不变。读取值为“1”。	R/W
b5	SOL	串行数据输出值的设定位	读时 0: 串行数据的输出为“L”电平。 1: 串行数据的输出为“H”电平。 写时（注 2、注 3） 0: 数据的输出为“L”电平。 1: 数据的输出为“H”电平。	R/W
b6	—	什么也不指定。只能写“0”，读取值为“1”。		—
b7	—	什么也不指定。读写值都为“0”。		—

注 1. 为 SSBR、SSCRH、SSCRL、SSMR、SSER、SSSR、SSMR2、SSTDTR 和 SSRDR 的各寄存器。

注 2. 发送串行数据后的数据输出保持被发送的串行数据最后位的值。

如果在发送串行数据前后改写 SOL 位的内容，就从此时开始反映到数据输出。

在写 SOL 位时，必须使用 MOV 指令给 SOLP 位写“0”，同时给 SOL 位写“0”或者“1”。

注 3. 不能在传送数据过程中写 SOL 位。

## 23.2.8 SS 模式寄存器 (SSMR)

地址	地址 019Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MLS	CPOS	CPHS	—	BC3	BC2	BC1	BC0
复位后的值	0	0	0	1	0	0	0	0

位	符号	位名	功能	R/W
b0	BC0	位计数器 3 ~ 0	b3 b2 b1 b0 0 0 0 0: 剩 16 位	R
b1	BC1		0 0 0 1: 剩 1 位	R
b2	BC2		0 0 1 0: 剩 2 位	R
b3	BC3		0 0 1 1: 剩 3 位	R
			0 1 0 0: 剩 4 位	
		0 1 0 1: 剩 5 位		
		0 1 1 0: 剩 6 位		
		0 1 1 1: 剩 7 位		
		1 0 0 0: 剩 8 位		
		1 0 0 1: 剩 9 位		
		1 0 1 0: 剩 10 位		
		1 0 1 1: 剩 11 位		
		1 1 0 0: 剩 12 位		
		1 1 0 1: 剩 13 位		
		1 1 1 0: 剩 14 位		
		1 1 1 1: 剩 15 位		
b4	—	什么也不指定。只能写“0”，读取值为“1”。	—	
b5	CPHS	SSCK 时钟相位选择位 (注 1)	0: 在奇数边沿发生数据变化 (在偶数边沿取数据) 1: 在偶数边沿发生数据变化 (在奇数边沿取数据)	R/W
b6	CPOS	SSCK 时钟极性选择位 (注 1)	0: 时钟停止时为“H”电平 1: 时钟停止时为“L”电平	R/W
b7	MLS	MSB first/LSB first 选择位	0: 进行 MSB first 的数据传送 1: 进行 LSB first 的数据传送	R/W

注 1. 有关 CPHS 位和 CPOS 位的设定, 请参照“23.3.1.1 传送时钟的极性、相位和数据的关系”。  
当 SSMR2 寄存器的 SSUMS 位为“0” (时钟同步通信模式) 时, 必须将 CPHS 位和 CPOS 位置“0”。

## 23.2.9 SS 允许寄存器 (SSER)

地址	地址 019Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIE	TEIE	RIE	TE	RE	—	—	CEIE
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CEIE	冲突错误中断允许位	0: 禁止冲突错误中断请求 1: 允许冲突错误中断请求	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	RE	接收允许位	0: 禁止接收 1: 允许接收	R/W
b4	TE	发送允许位	0: 禁止发送 1: 允许发送	R/W
b5	RIE	接收中断允许位	0: 禁止接收数据满和溢出错误的中断请求 1: 允许接收数据满和溢出错误的中断请求	R/W
b6	TEIE	发送结束中断允许位	0: 禁止发送结束中断请求 1: 允许发送结束中断请求	R/W
b7	TIE	发送中断允许位	0: 禁止发送数据空中断请求 1: 允许发送数据空中断请求	R/W

## 23.2.10 SS 状态寄存器 (SSSR)

地址	地址 019Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TDRE	TEND	RDRF	—	—	ORER	—	CE
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CE	冲突错误标志 (注 1)	0: 无冲突错误 1: 发生冲突错误 (注 2)	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	ORER	溢出错误标志 (注 1)	0: 无溢出错误 1: 发生溢出错误 (注 3)	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	RDRF	接收数据寄存器满标志 (注 1、注 4)	0: SSRDR 寄存器无数据 1: SSRDR 寄存器有数据	R/W
b6	TEND	发送结束标志 (注 1、注 5)	0: 在进行发送数据最后位的发送时, TDRE 位为“0”。 1: 在进行发送数据最后位的发送时, TDRE 位为“1”。	R/W
b7	TDRE	发送数据空标志 (注 1、注 5、注 6)	0: 没有将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器 1: 已将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器	R/W

- 注 1. 即使给 CE、ORER、RDRF、TEND 或者 TDRE 位写“1”，值也不变。要将此位置“0”时，必须在读到“1”后写“0”。
- 注 2. 在 SSMR2 寄存器的 SSUMS 位为“1”（4 线式总线通信模式）并且 SSCRH 寄存器的 MSS 位为“1”（作为主控器件运行）的状态下开始串行通信时，如果 SCS 引脚的输入为“L”电平，CE 位就变为“1”。请参照“23.5.4 SCS 引脚控制和仲裁”。
- 在 SSMR2 寄存器的 SSUMS 位为“1”（4 线式总线通信模式）并且 SSCRH 寄存器的 MSS 位为“0”（作为从属器件运行）的状态下，如果 SCS 引脚输入在传送过程中从“L”电平变为“H”电平，CE 位就变为“1”。
- 注 3. 表示在接收时发生溢出错误并异常结束。在 RDRF 位为“1”（SSRDR 寄存器有数据）的状态下结束下一个串行数据的接收时，ORER 位变为“1”。
- 在 ORER 位变为“1”（发生溢出错误）后，不能在“1”的状态下进行接收，也不能在 MSS 位为“1”（作为主控器件运行）的状态下进行发送。
- 注 4. 如果从 SSRDR 寄存器读数据，RDRF 位就变为“0”。
- 注 5. 如果将数据写到 SSTDR 寄存器，TEND 位和 TDRE 位就变为“0”。
- 在写 SSTDR 寄存器后立即读这些位时，必须在读和写的指令之间至少插入 3 条 NOP 指令。
- 注 6. 如果将 SSER 寄存器的 TE 位置“1”（允许发送），TDRE 位就变为“1”。

在连续存取 SSSR 寄存器时，必须在存取的指令之间至少插入 1 条 NOP 指令。

## 23.2.11 SS 模式寄存器 2 (SSMR2)

地址	地址 019Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	BIDE	SCKS	CSS1	CSS0	SCKOS	SOOS	CSOS	SSUMS
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	SSUMS	SSU 模式选择位 (注 1)	0: 时钟同步通信模式 1: 4 线式总线通信模式	R/W
b1	CSOS	$\overline{\text{SCS}}$ 引脚的漏极开路输出选择位	0: CMOS 输出 1: N 沟道漏极开路输出	R/W
b2	SOOS	串行数据的漏极开路输出选择位 (注 1)	0: CMOS 输出 (注 5) 1: N 沟道漏极开路输出	R/W
b3	SCKOS	SSCK 引脚的漏极开路输出选择位	0: CMOS 输出 1: N 沟道漏极开路输出	R/W
b4	CSS0	$\overline{\text{SCS}}$ 引脚选择位 (注 2)	b5 b4 00: 用作端口 01: 用作 $\overline{\text{SCS}}$ 输入引脚 10: 用作 $\overline{\text{SCS}}$ 输出引脚 (注 3) 11: 用作 $\overline{\text{SCS}}$ 输出引脚 (注 3)	R/W
b5	CSS1			R/W
b6	SCKS	SSCK 引脚选择位	0: 用作端口 1: 用作串行时钟引脚	R/W
b7	BIDE	双向模式允许位 (注 1、注 4)	0: 标准模式 (使用 2 个引脚进行数据输入和数据输出的通信) 1: 双向模式 (使用 1 个引脚进行数据输入和数据输出的通信)	R/W

注 1. 有关数据输入 / 输出引脚的组合, 请参照 “23.3.2.1 数据的输入 / 输出引脚和 SS 移位寄存器的关系”。

注 2. 当 SSUMS 位为 “0” (时钟同步通信模式) 时, 与 CSS0 位和 CSS1 位的内容无关,  $\overline{\text{SCS}}$  引脚用作端口。

注 3. 在开始传送前, 用作  $\overline{\text{SCS}}$  输入引脚。

注 4. BIDE 位在 SSUMS 位为 “0” (时钟同步通信模式) 时无效。

注 5. 当 SOOS 位为 “0” (CMOS 输出) 时, 必须将 SSI 引脚和 SSO 引脚对应的端口方向寄存器的位置 “0” (输入模式)。



## 23.3 有关多个模式的共同事项

### 23.3.1 传送时钟

能从 7 种内部时钟 (f1/256、f1/128、f1/64、f1/32、f1/16、f1/8、f1/4) 和外部时钟中选择传送时钟。

在使用同步串行通信单元时，必须先将 SSMR2 寄存器的 SCKS 位置 “1”，然后选择 SSCK 引脚作为串行时钟引脚。

当 SSCRH 寄存器的 MSS 位为 “1” (作为主控器件运行) 时，选择内部时钟，SSCK 引脚变为输出状态。一旦开始传送，就从 SSCK 引脚输出 SSCRH 寄存器的 CKS0 ~ CKS2 位选择的传送率时钟。

当 SSCRH 寄存器的 MSS 位为 “0” (作为从属器件运行) 时，选择外部时钟，SSCK 引脚变为输入状态。

#### 23.3.1.1 传送时钟的极性、相位和数据的关系

传送时钟的极性、相位和传送数据的关系因 SSMR2 寄存器的 SSUMS 位和 SSMR 寄存器的 CPHS 位、CPOS 位的组合而不同。传送时钟的极性、相位和传送数据的关系如图 23.2 所示。

能通过设定 SSMR 寄存器的 MLS 位，选择是 MSB first 传送还是 LSB first 传送。当 MLS 位为 “1” 时，按照从 LSB 到 MSB 的顺序进行传送；当 MLS 位为 “0” 时，按照从 MSB 到 LSB 的顺序进行传送。

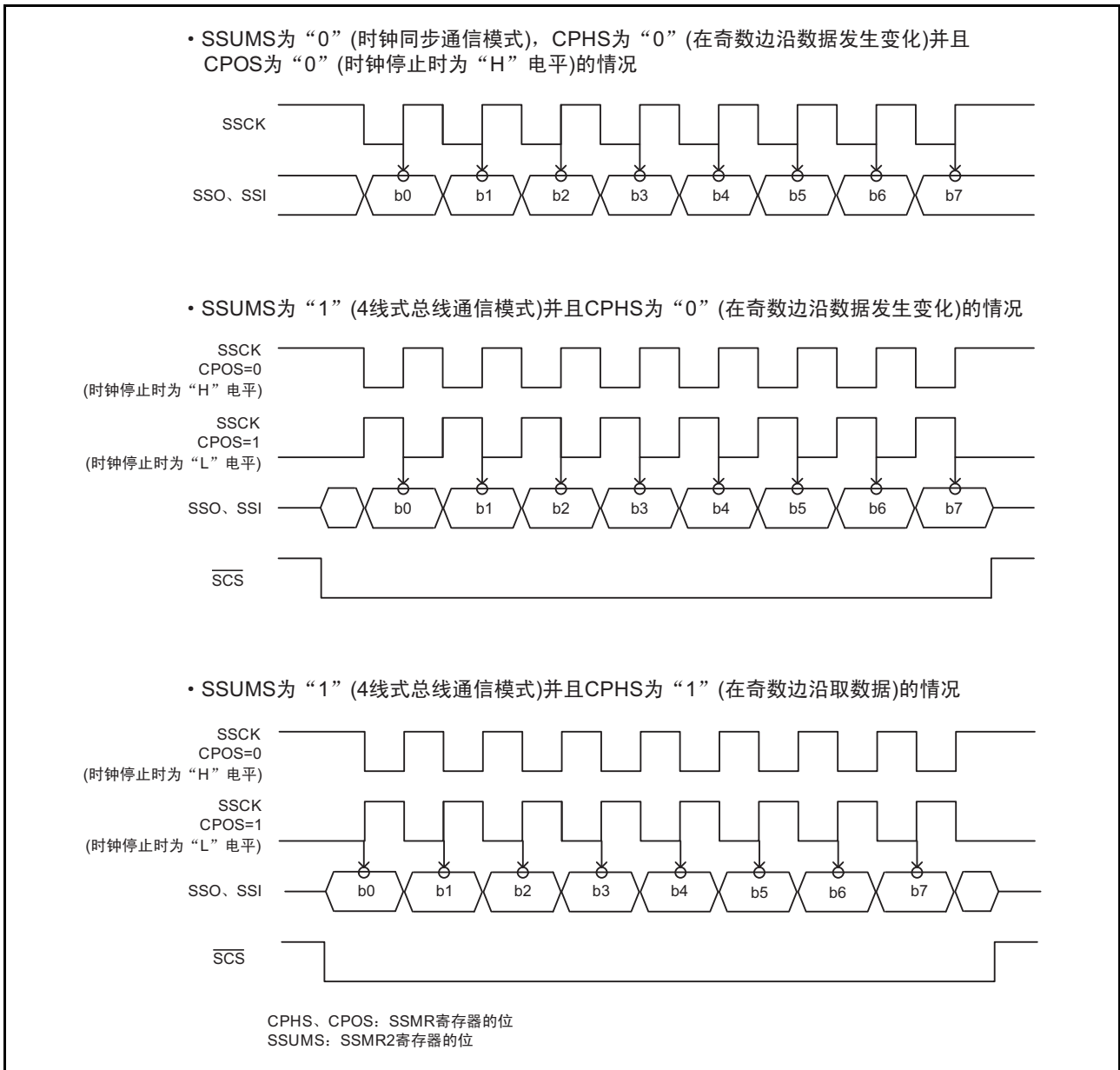


图 23.2 传送时钟的极性、相位和传送数据的关系

### 23.3.2 SS 移位寄存器 (SSTRSR)

SSTRSR 寄存器是发送和接收串行数据的移位寄存器。

在将发送数据从 SSTDR 寄存器传送到 SSTRSR 寄存器时，如果 SSMR 寄存器的 MLS 位为“0” (MSB first)，就将 SSTDR 寄存器的 bit0 传送到 SSTRSR 寄存器的 bit0；如果 MLS 位为“1” (LSB first)，就将 SSTDR 寄存器的 bit7 传送到 SSTRSR 寄存器的 bit0。

#### 23.3.2.1 数据的输入 / 输出引脚和 SS 移位寄存器的关系

能通过 SSCRH 寄存器的 MSS 位和 SSMR2 寄存器的 SSUMS 位的组合，改变数据的输入 / 输出引脚和 SSTRSR 寄存器的连接关系，也可以通过 SSMR2 寄存器的 BIDE 位改变连接关系。数据的输入 / 输出引脚和 SSTRSR 寄存器的连接关系如图 23.3 所示。

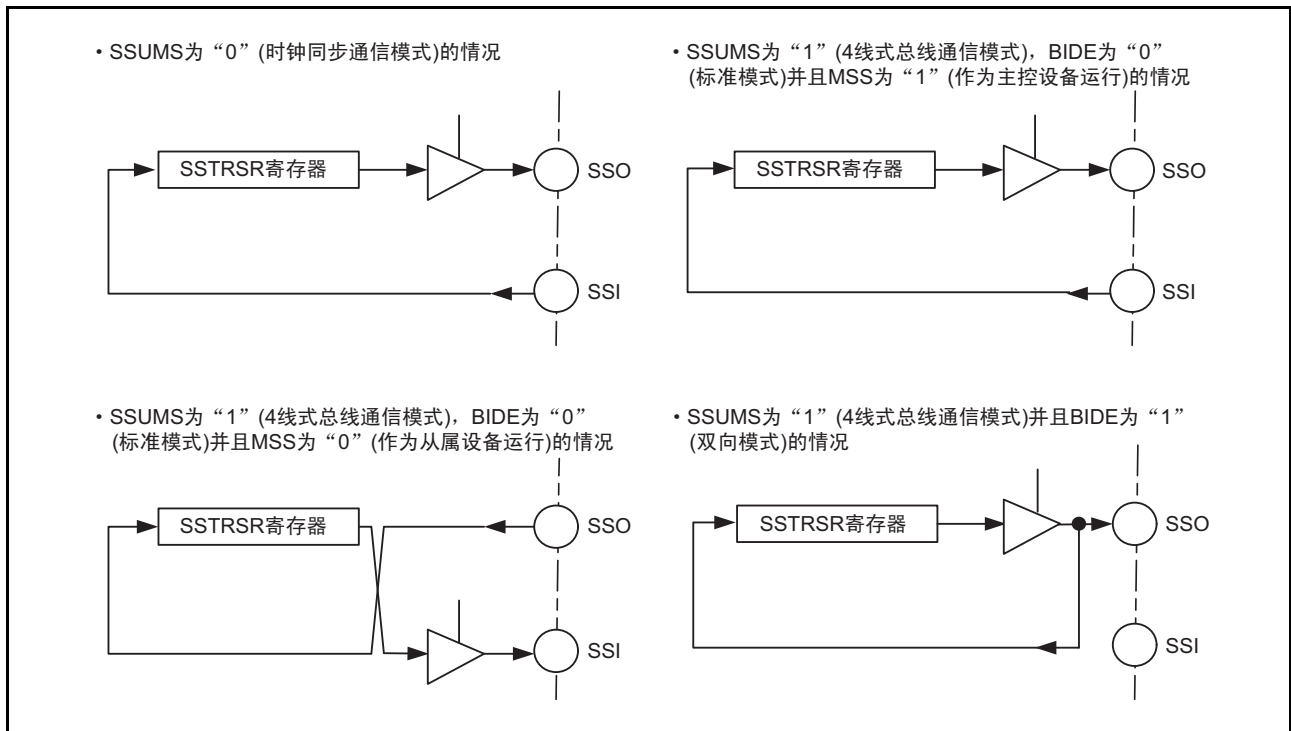


图 23.3 数据的输入 / 输出引脚和 SSTRSR 寄存器的连接关系

### 23.3.3 中断请求

同步串行通信单元的中断请求有发送数据空、发送结束、接收数据满、溢出错误和冲突错误的中断请求。由于这些中断请求被分配在同步串行通信单元的中断向量表中，所以需要根据标志判断中断源。同步串行通信单元的中断请求如表 23.3 所示。

表 23.3 同步串行通信单元的中断请求

中断请求	略称	发生条件
发送数据空	TXI	TIE=1 且 TDRE=1
发送结束	TEI	TEIE=1 且 TEND=1
接收数据满	RXI	RIE=1 且 RDRF=1
溢出错误	OEI	RIE=1 且 ORER=1
冲突错误	CEI	CEIE=1 且 CE=1

CEIE、RIE、TEIE、TIE: SSER 寄存器的位

ORER、RDRF、TEND、TDRE: SSSR 寄存器的位

在满足表 23.3 的发生条件时，产生同步串行通信单元的中断请求。必须通过同步串行通信单元的中断程序将各自的中断源置“0”。

但是，通过将发送数据写到 SSTDR 寄存器，TDRE 位和 TEND 位自动变为“0”；通过读 SSRDR 寄存器，RDRF 位自动变为“0”。尤其是在将发送数据写到 SSTDR 寄存器的同时，TDRE 位会再次变为“1”（已将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），如果将 TDRE 位置“0”（没有将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），就可能多发送 1 字节数据。

### 23.3.4 各通信模式和引脚功能

同步串行通信单元的输入 / 输出引脚的功能因各通信模式中的 SSCRH 寄存器的 MSS 位、SSER 寄存器的 RE 位和 TE 位的设定而不同。通信模式和输入 / 输出引脚的关系如表 23.4 所示。

表 23.4 通信模式的输入 / 输出引脚的关系

通信模式	位的设定					引脚的状态			
	SSUMS	BIDE	MSS	TE	RE	SSI	SSO	SSCK	
时钟同步通信模式	0	无效	0	0	1	输入	— (注1)	输入	
				1	0	— (注1)	输出	输入	
				1	1	输入	输出	输入	
			1	0	1	输入	— (注1)	输出	输出
				1	0	— (注1)	输出	输出	
				1	1	输入	输出	输出	
4 线式总线通信模式	1	0	0	0	1	— (注1)	输入	输入	
				1	0	输出	— (注1)	输入	
				1	1	输出	输入	输入	
			1	0	1	输入	— (注1)	输出	输出
				1	0	— (注1)	输出	输出	
				1	1	输入	输出	输出	
4 线式总线 (双向) 通信模式 (注2)	1	1	0	0	1	— (注1)	输入	输入	
				1	0	— (注1)	输出	输入	
			1	0	1	— (注1)	输入	输出	
				1	0	— (注1)	输出	输出	

注 1. 能用作可编程输入 / 输出端口。

注 2. 在 4 线式总线 (双向) 通信模式中, 不能将 TE 位和 RE 位都置 “1”。

SSUMS、BIDE: SSMR2 寄存器的位

MSS: SSCRH 寄存器的位

TE、RE: SSER 寄存器的位

## 23.4 时钟同步通信模式

### 23.4.1 时钟同步通信模式的初始化

时钟同步通信模式的初始化如图 23.4 所示。必须在发送和接收数据前先将 SSER 寄存器的 TE 位置“0”（禁止发送），并且将 RE 位置“0”（禁止接收），然后进行初始化。

要更改通信模式和通信格式等时，必须在将 TE 位和 RE 位置“0”后进行更改。

即使将 RE 位置“0”，也保持 RDRF 和 ORER 的各标志以及 SSRDR 寄存器的内容。

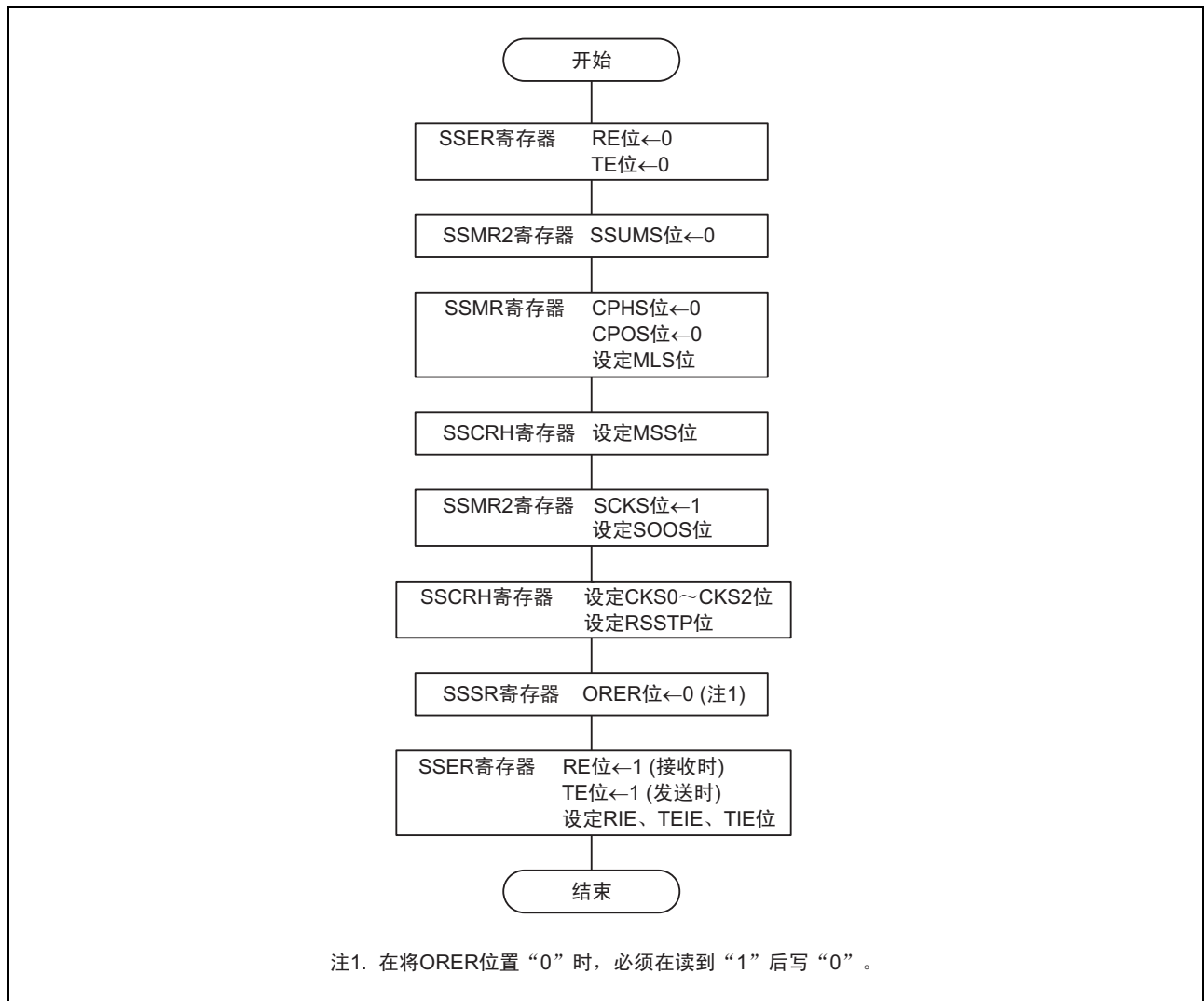


图 23.4 时钟同步通信模式的初始化

### 23.4.2 数据的发送

发送数据时的运行例子（时钟同步通信模式、SSU 数据传送长度为 8 位）如图 23.5 所示。发送数据时的运行如下（能通过 SSSR 寄存器将数据传送长度设定为 8 ~ 16 位）。

同步串行通信单元在设定为主控器件时，输出同步时钟和数据；在设定为从属器件时，与输入时钟同步输出数据。

如果在将 TE 位置“1”（允许发送）后将发送数据写到 SSTDR 寄存器，TDRE 位就自动变为“0”（没有将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），并且将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器。然后，TDRE 位变为“1”（已将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器），开始发送。此时，如果 SSER 寄存器的 TIE 位为“1”，就产生 TXI 中断请求。

如果在 TDRE 位为“0”的状态下结束 1 帧的传送，就将数据从 SSTDR 寄存器传送到 SSTRSR 寄存器，并且开始发送下一个帧。如果在 TDRE 位为“1”的状态下发送第 8 位，SSSR 寄存器的 TEND 位就变为“1”（在进行发送数据最后位的发送时，TDRE 位变为“1”），并且保持该状态。此时，如果 SSER 寄存器的 TEIE 位为“1”（允许发送结束中断请求），就产生 TEI 中断请求。在发送结束后，SSCK 引脚被固定为“H”电平。

不能在 SSSR 寄存器的 ORER 位为“1”（发生溢出错误）的状态下进行发送。必须在发送前确认 ORER 位是否为“0”。

发送数据的流程图例子（时钟同步通信模式）如图 23.6 所示。

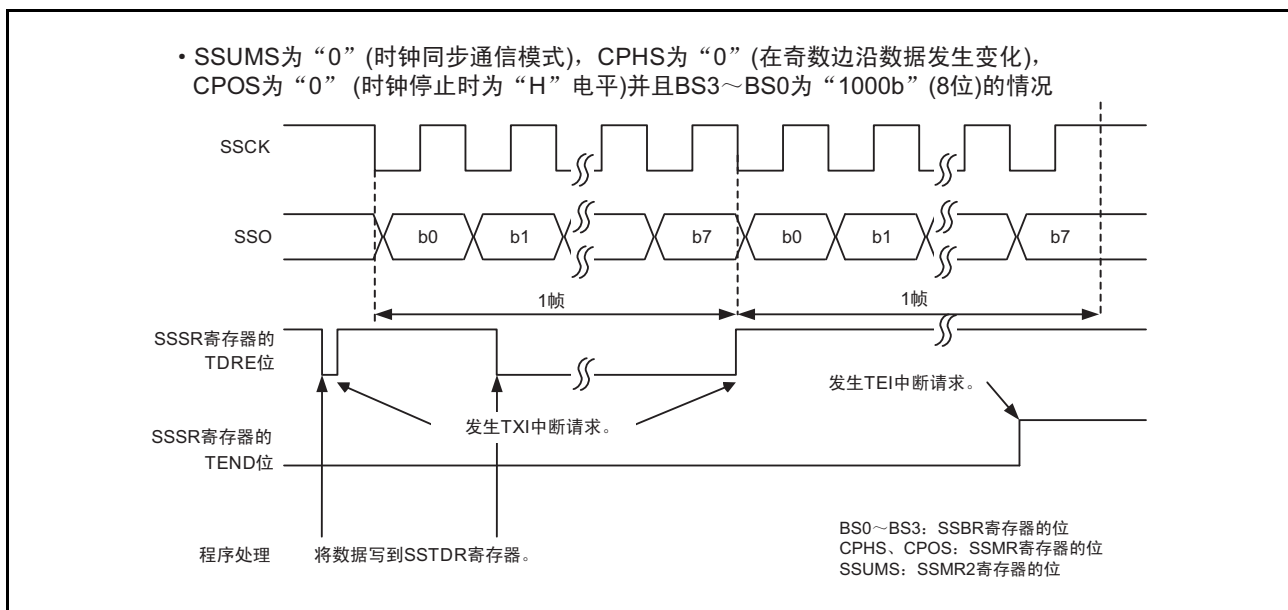


图 23.5 发送数据时的运行例子（时钟同步通信模式、SSU 数据传送长度为 8 位）

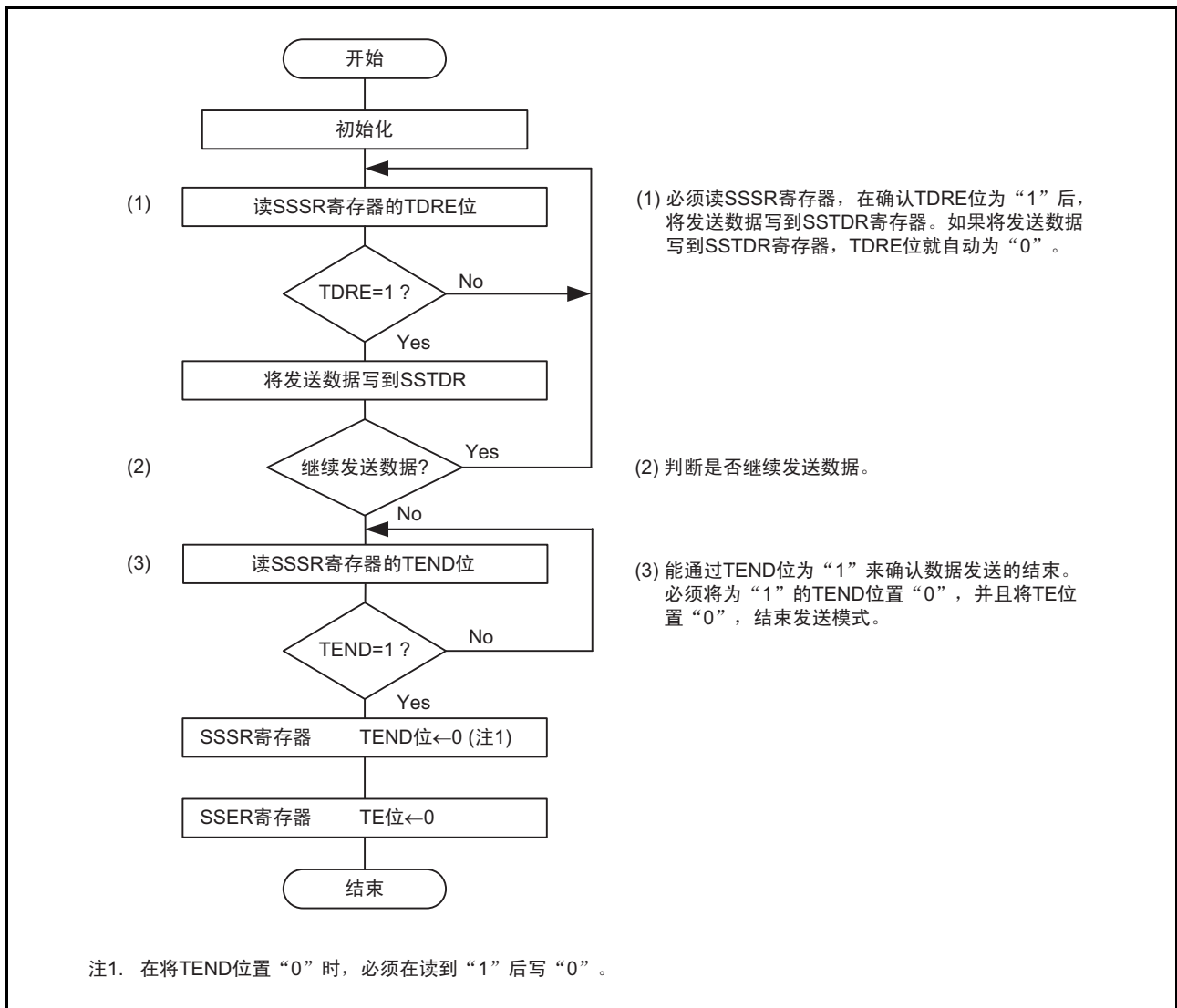


图 23.6 发送数据的流程图例子 (时钟同步通信模式)



### 23.4.3 数据的接收

接收数据时的运行例子（时钟同步通信模式、SSU 数据传送长度为 8 位）如图 23.7 所示，接收数据时的运行如下（能通过 SSSR 寄存器将数据传送长度设定为 8 ~ 16 位）。

同步串行通信单元在设定为主控器件时，输出同步时钟并输入数据；在设定为从属器件时，与输入时钟同步输入数据。

在设定为主控器件后，最初通过虚读 SSRDR 寄存器输出接收时钟，开始接收。

在接收 8 位数据后，SSSR 寄存器的 RDRF 位变为“1”（SSRDR 寄存器有数据），并且接收数据被保存到 SSRDR 寄存器。此时，如果 SSER 寄存器的 RIE 位为“1”（允许 RXI 中断请求和 OEI 中断请求），就产生 RXI 中断请求。如果读 SSRDR 寄存器，RDRF 位就自动变为“0”（SSRDR 寄存器无数据）。

要设定为主控器件并结束接收时，必须先将 SSCRH 寄存器的 RSSTP 位置“1”（在接收到 1 字节数据后结束接收），再读接收到的数据，从而在输出 8 位时钟后停止接收。然后，必须将 SSER 寄存器的 RE 位置“0”（禁止接收）并且将 RSSTP 位置“0”（在接收到 1 字节数据后继续接收），最后读接收到的数据。如果在 RE 位为“1”（允许接收）的状态下读 SSRDR 寄存器，就重新输出接收时钟。

如果在 RDRF 位为“1”的状态下第 8 个时钟上升，SSSR 寄存器的 ORER 位就变为“1”（发生溢出错误），发生溢出错误（OEI）并停止接收。不能在 ORER 位为“1”的状态下进行接收。在重新开始接收前，必须确认 ORER 位是否为“0”。

接收数据的流程图例子（MSS=1）（时钟同步通信模式）如图 23.8 所示。

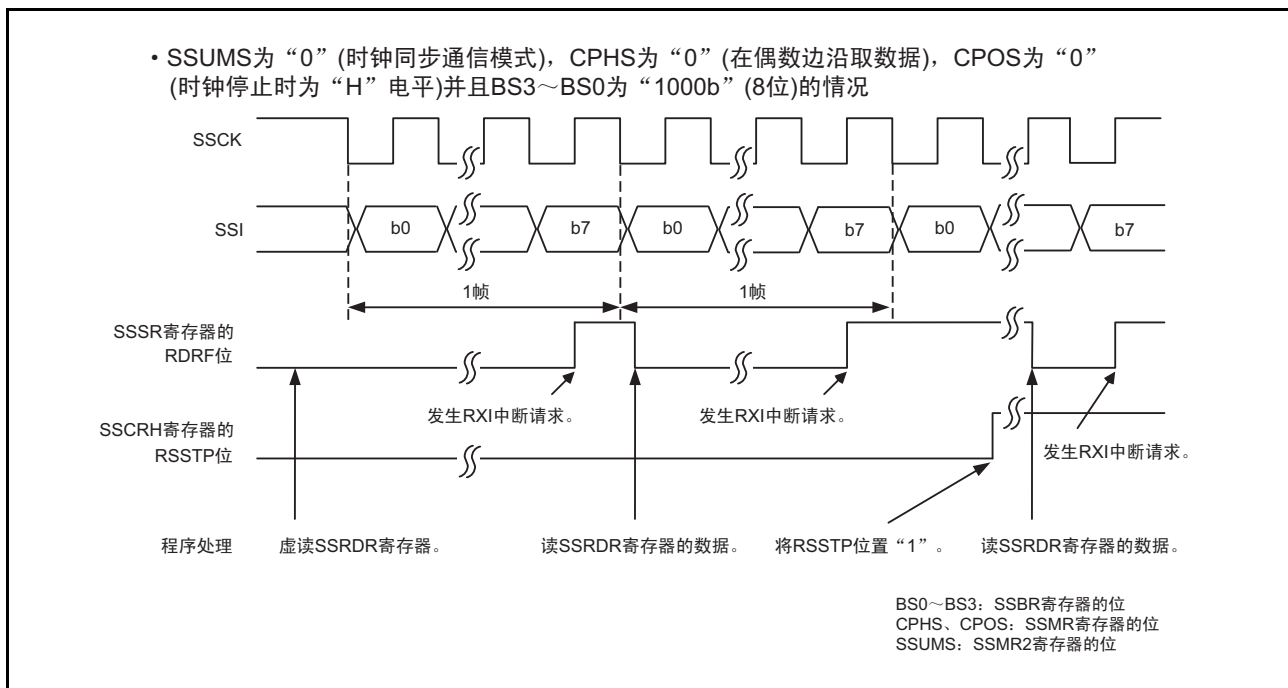


图 23.7 接收数据时的运行例子（时钟同步通信模式、SSU 数据传送长度为 8 位）

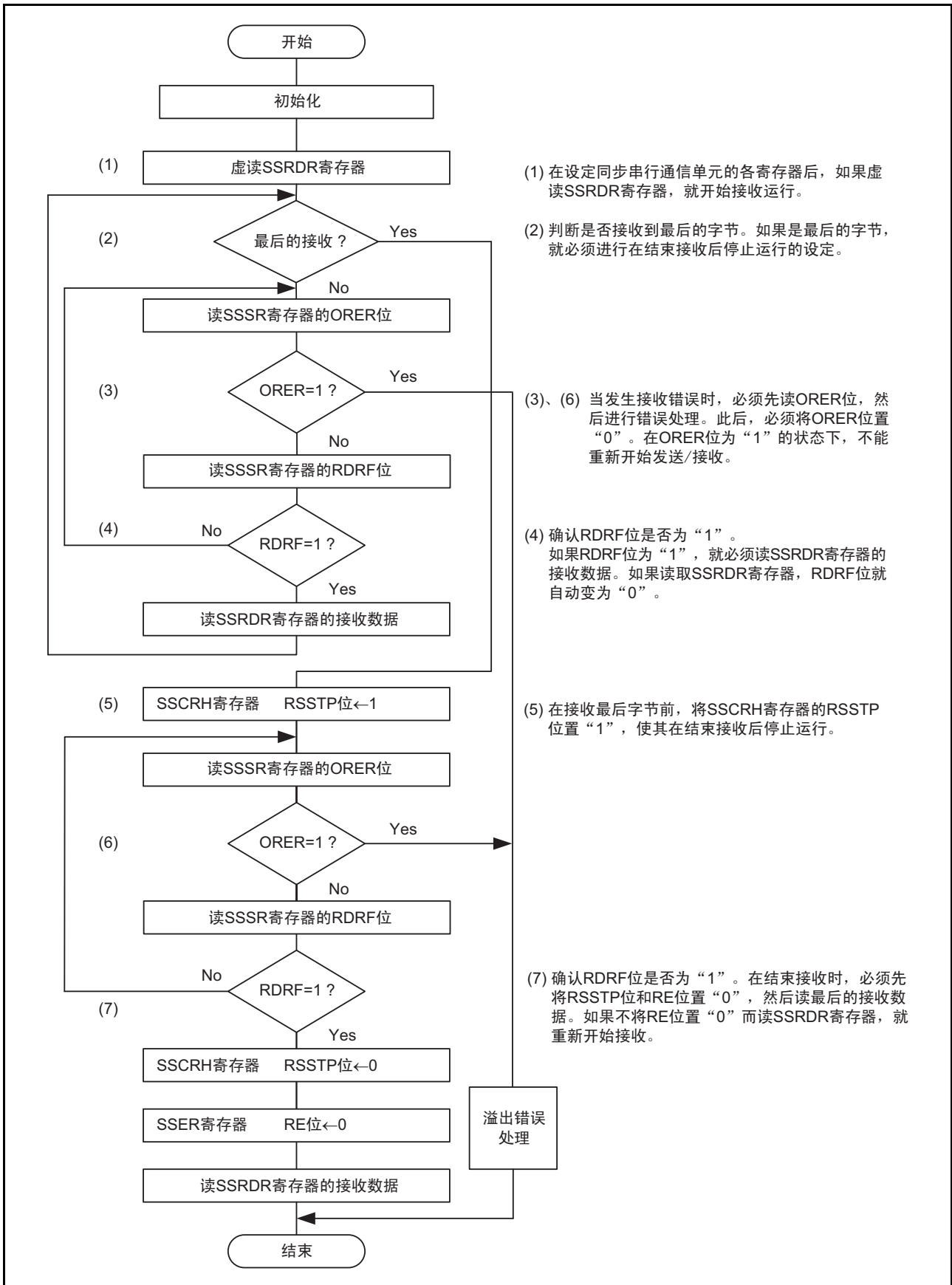


图 23.8 接收数据的流程图例子 (MSS=1) (时钟同步通信模式)

### 23.4.3.1 数据的发送和接收

数据的发送和接收为前述的数据发送和数据接收的复合运行。

如果将发送数据写到 SSTDTR 寄存器，就开始发送和接收。如果在 TDRE 位为“1”（已将数据从 SSTDTR 寄存器传送到 SSTRSR 寄存器）的状态下最后的传送时钟（能通过 SSBR 寄存器将数据传送长度设定为 8 ~ 16 位）上升或者 ORER 位变为“1”（发生溢出错误），就停止发送和接收。

要从发送模式（TE=1）或者接收模式（RE=1）转换为发送和接收模式（TE=RE=1）时，必须在将 TE 位和 RE 位置“0”后进行转换。必须在确认 TEND 位为“0”（在进行发送数据最后位的发送时，TDRE 位为“0”）、RDRF 位为“0”（SSRDR 寄存器有数据）、ORER 位为“0”（无溢出错误）后，将 TE 位和 RE 位置“1”。

发送和接收数据的流程图例子（时钟同步通信模式）如图 23.9 所示。

在解除发送和接收模式（TE=RE=1）时，如果在读 SSRDR 寄存器后解除发送和接收模式，就可能输出时钟。为了避免这种情况，必须通过以下的任意步骤进行设定：

- 先将 RE 位置“0”，然后将 TE 位置“0”。
- 将 TE 位和 RE 位同时置“0”。

此后，要设定为接收模式（TE=0，RE=1）时，必须在给 SRES 位写“1”后继续写“0”，再对 SSU 控制部和 SSTRSR 寄存器进行初始化，然后将 RE 位置“1”。

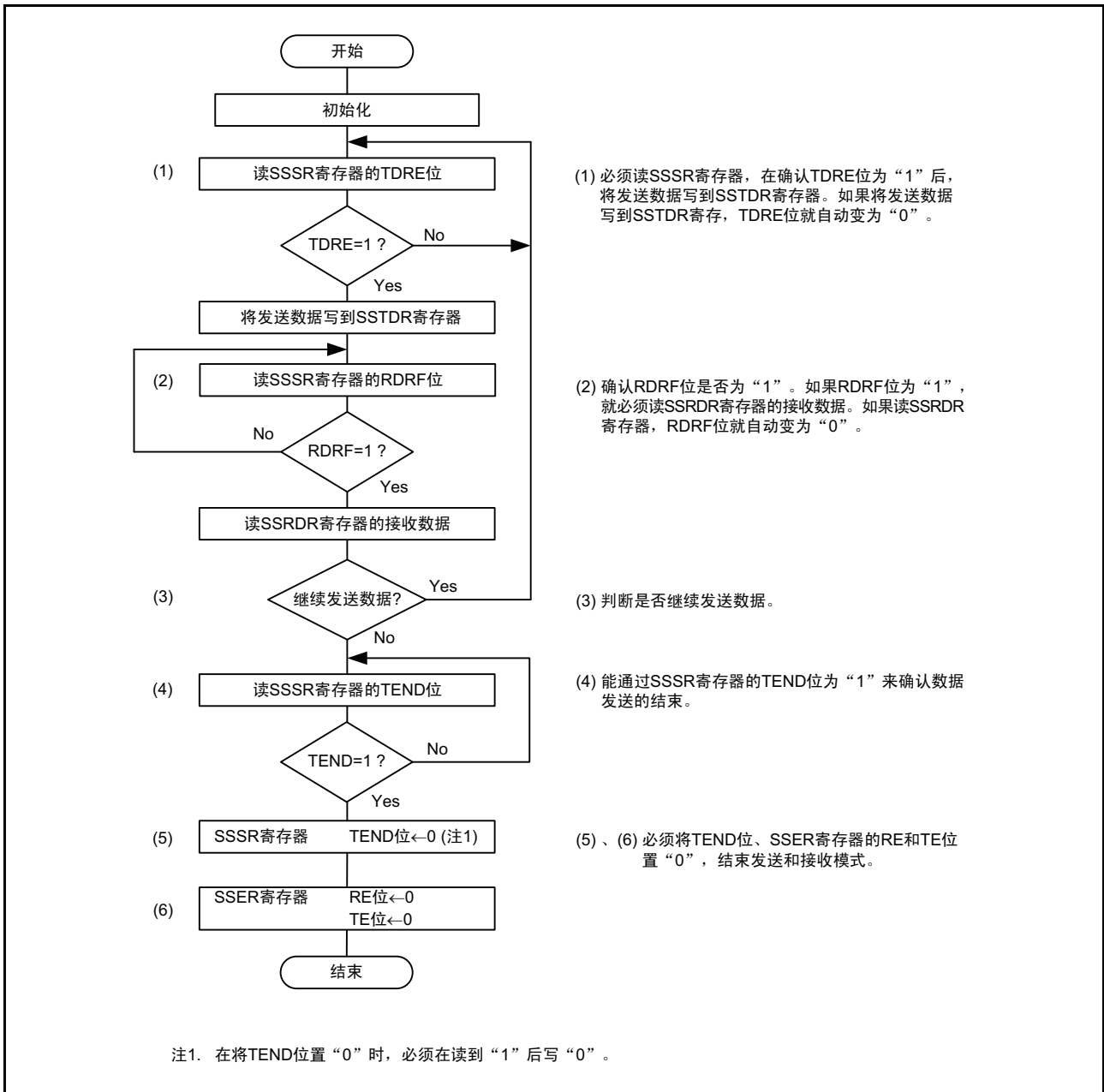


图 23.9 发送和接收数据的流程图例子 (时钟同步通信模式)

## 23.5 4 线式总线通信模式

4 线式总线通信模式是使用时钟线、数据输入线、数据输出线和片选线这 4 条总线进行通信的模式。此模式也包括数据输入线和数据输出线共用 1 个引脚的双向模式。

数据输入线和数据输出线因 SSCRH 寄存器的 MSS 位和 SSMR2 寄存器的 BIDE 位的设定而不同，详细内容请参照“23.3.2.1 数据的输入 / 输出引脚和 SS 移位寄存器的关系”。在此模式中，能通过 SSMR 寄存器的 CPOS 位和 CPHS 位设定时钟的极性、相位和数据的关系，详细内容请参照“23.3.1.1 传送时钟的极性、相位和数据的关系”。

在设定为主控器件时，片选线进行输出控制；在设定为从属器件时，片选线进行输入控制。在主控器件的情况下，能通过将 SSMR2 寄存器的 CSS1 位置“1”，进行  $\overline{SCS}$  引脚或者通用端口的输出控制；在从属器件的情况下，通过将 SSMR2 寄存器的 CSS1 位和 CSS0 位置“01b”，将  $\overline{SCS}$  引脚用作输入引脚。

在 4 线式总线通信模式中，一般通过将 SSMR 寄存器的 MLS 位置“0”进行 MSB first 的通信。

### 23.5.1 4 线式总线通信模式的初始化

4 线式总线通信模式的初始化如图 23.10 所示。必须在发送和接收数据前先将 SSER 寄存器的 TE 位置“0”（禁止发送），并且将 RE 位置“0”（禁止接收），然后进行初始化。

要更改通信模式和通信格式等时，必须在将 TE 位和 RE 位置“0”后进行更改。

即使将 RE 位置“0”，也保持 RDRF 和 ORER 的各标志以及 SSRDR 寄存器的内容。

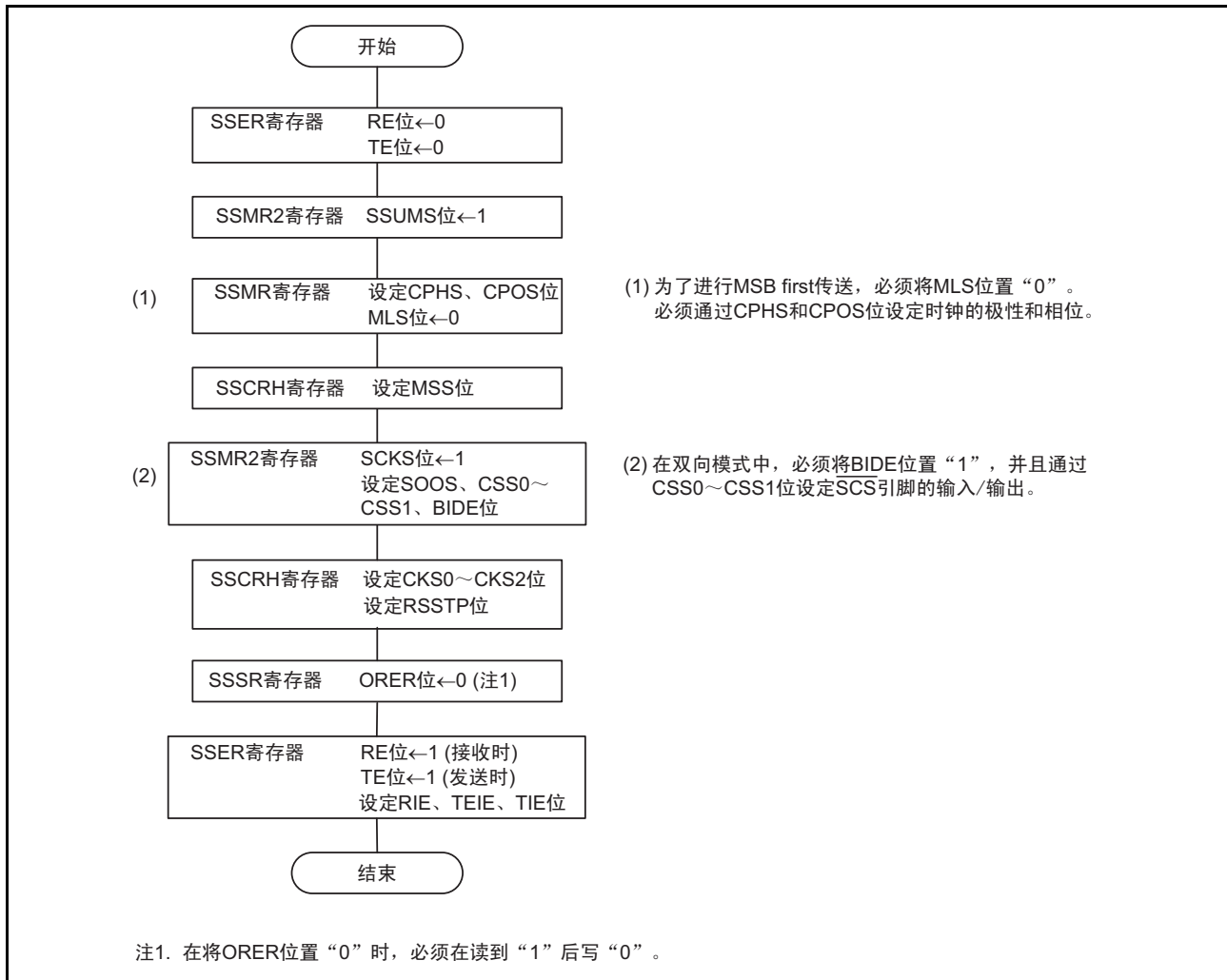


图 23.10 4 线式总线通信模式的初始化

### 23.5.2 数据的发送

发送数据时的运行例子（4线式总线通信模式、SSU数据传送长度为8位）如图23.11所示。发送数据时的运行如下（能通过SSBR寄存器将数据传送长度设定为8~16位）。

同步串行通信单元在设定为主控器件时，输出同步时钟和数据；在设定为从属器件时，在 $\overline{\text{SCS}}$ 引脚为“L”电平的输入状态下，与输入时钟同步输出数据。

如果在将TE位置“1”（允许发送）后将发送数据写到SSTDR寄存器，TDRE位就自动变为“0”（没有将数据从SSTDR寄存器传送到SSTRSR寄存器），并且将数据从SSTDR寄存器传送到SSTRSR寄存器。然后，TDRE位变为“1”（已将数据从SSTDR寄存器传送到SSTRSR寄存器），开始发送。此时，如果SSER寄存器的TIE位为“1”，就产生TXI中断请求。

如果在TDRE位为“0”的状态下结束1帧的传送，就将数据从SSTDR寄存器传送到SSTRSR寄存器，并且开始发送下一个帧。如果在TDRE为“1”的状态下发送第8位，SSSR寄存器的TEND位就变“1”（在进行发送数据最后位的发送时，TDRE位变为“1”），并且保持该状态。此时，如果SSER寄存器的TEIE位为“1”（允许发送结束中断请求），就产生TEI中断请求。在发送结束后，SSCK引脚被固定为“H”电平， $\overline{\text{SCS}}$ 引脚变为“H”电平。在 $\overline{\text{SCS}}$ 引脚为“L”电平的输入状态下连续发送时，必须在送出第8位前将下一个发送数据写到SSTDR寄存器。

不能在SSSR寄存器的ORER位为“1”（发生溢出错误）的状态下进行发送。必须在发送前确认ORER位是否为“0”。

和时钟同步通信模式不同的是：设定为主控器件时，在 $\overline{\text{SCS}}$ 引脚为高阻抗的状态下，SSO引脚处于高阻抗状态；设定为从属器件时，在 $\overline{\text{SCS}}$ 引脚为“H”电平的输入状态下，SSI引脚处于高阻抗状态。

流程图例子和时钟同步通信模式相同（请参照“图23.6 发送数据的流程图例子（时钟同步通信模式）”）。

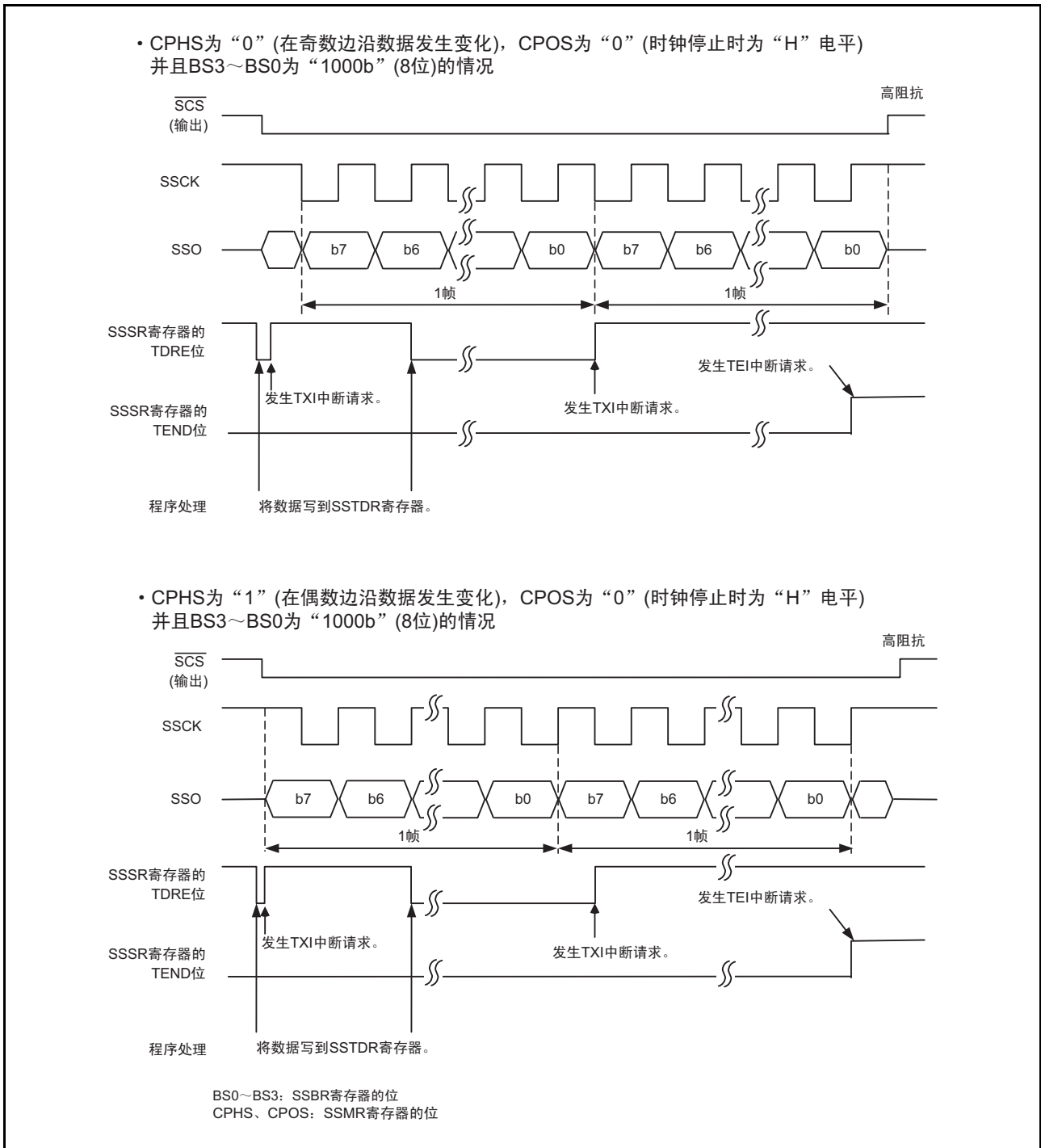


图 23.11 发送数据时的运行例子 (4 线式总线通信模式、SSU 数据传送长度为 8 位)

### 23.5.3 数据的接收

接收数据时的运行例子（4线式总线通信模式、SSU数据传送长度为8位）如图23.12所示。接收数据时的运行如下（能通过SSBR寄存器将数据传送长度设定为8~16位）。

同步串行通信单元在设定为主控器件时，输出同步时钟并输入数据；在设定为从属器件时，在 $\overline{\text{SCS}}$ 引脚为“L”电平的输入状态下，与输入时钟同步输入数据。

在设定为主控器件后，最初通过虚读SSRDR寄存器输出接收时钟，开始接收。

在接收8位数据后，SSSR寄存器的RDRF位变为“1”（SSRDR寄存器有数据），并且接收数据被保存到SSRDR寄存器。此时，如果SSER寄存器的RIE位为“1”（允许RXI中断请求和OEI中断请求），就产生RXI中断请求。如果读SSRDR寄存器，RDRF位就自动变为“0”（SSRDR寄存器无数据）。

要设定为主控器件并结束接收时，必须先将SSCRH寄存器的RSSTP位置“1”（在接收到1字节数据后结束接收），再读接收到的数据，从而在输出8位时钟后停止接收。然后，必须将SSER寄存器的RE位置“0”（禁止接收）并且将RSSTP位置“0”（在接收到1字节的数据后继续接收），最后读接收到的数据。如果在RE位为“1”（允许接收）的状态下读SSRDR寄存器，就重新输出接收时钟。

如果在RDRF位为“1”的状态下第8个时钟上升，SSSR寄存器的ORER位就变为“1”（发生溢出错误），发生溢出错误（OEI）并停止接收。不能在ORER位为“1”的状态下进行接收，在重新开始接收前，必须确认ORER位是否为“0”。

如图23.12所示，RDRF位和ORER位为“1”的时序因SSMR寄存器的CPHS位的设定而不同。如果将CPHS位置“1”（在奇数边沿取数据），RDRF位和ORER位就在帧的中途变为“1”，所以在接收结束时必须注意。

流程图例子和时钟同步通信模式相同（请参照“图23.8接收数据的流程图例子（MSS=1）（时钟同步通信模式）”）。



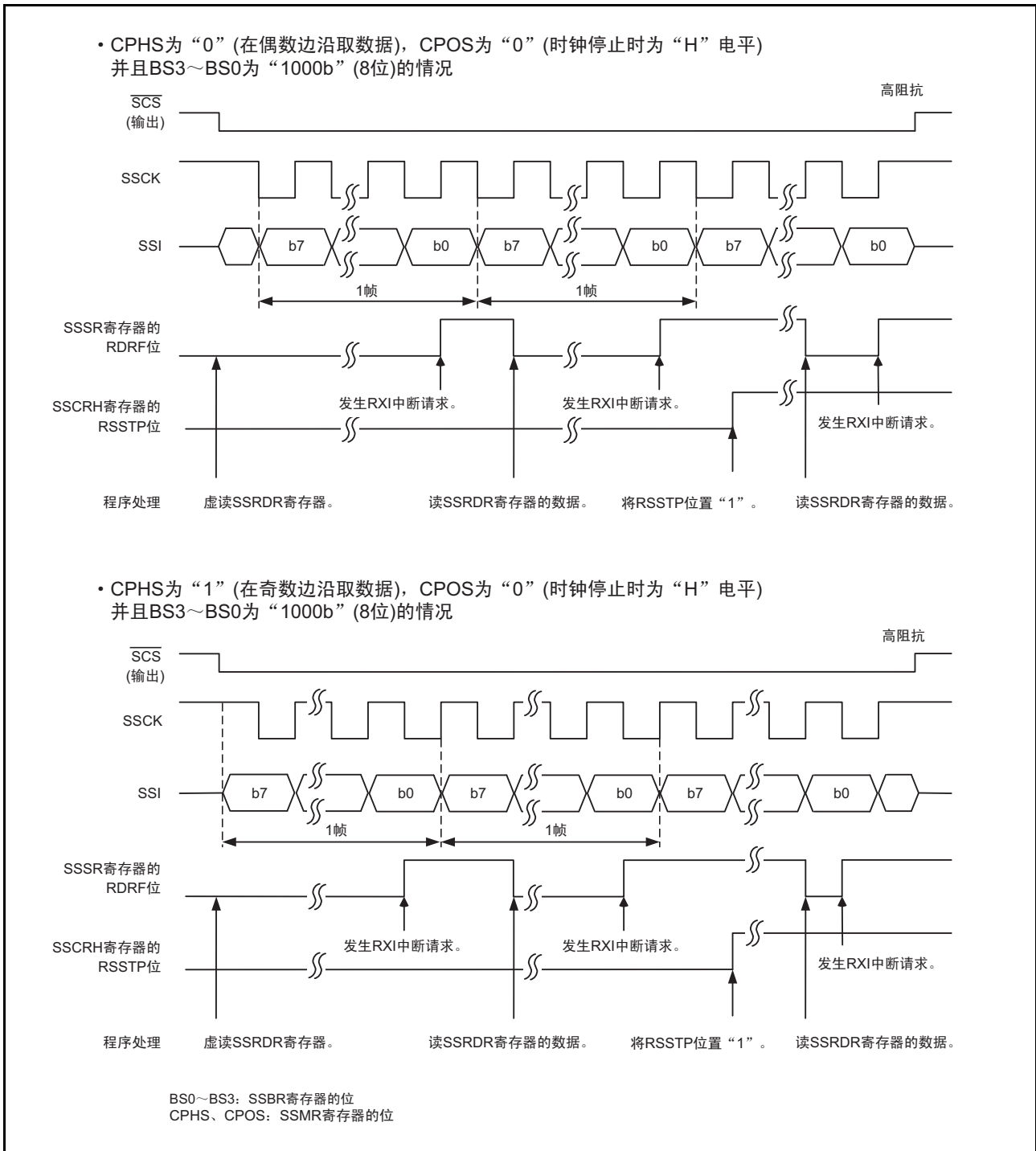


图 23.12 接收数据时的运行例子 (4 线式总线通信模式、SSU 数据传送长度为 8 位)

### 23.5.4 $\overline{\text{SCS}}$ 引脚控制和仲裁

如果将 SSMR2 寄存器的 SSUMS 位置 “1” (4 线式总线通信模式) 并且将 CSS1 位置 “1” (用作  $\overline{\text{SCS}}$  输出引脚), 就在将 SSCRH 寄存器的 MSS 位置 “1” (作为主控器件运行) 后到开始串行传送前, 检查  $\overline{\text{SCS}}$  引脚的仲裁。如果在此期间检测到同步内部  $\overline{\text{SCS}}$  信号变为 “L” 电平, SSSR 寄存器的 CE 位就变为 “1” (发生冲突错误), 并且 MSS 位自动变为 “0” (作为从属器件运行)。

仲裁检查时序如图 23.13 所示。

不能在 CE 位为 “1” 的状态下进行以后的发送, 因此必须在开始发送前将 CE 位置 “0” (无冲突错误)。

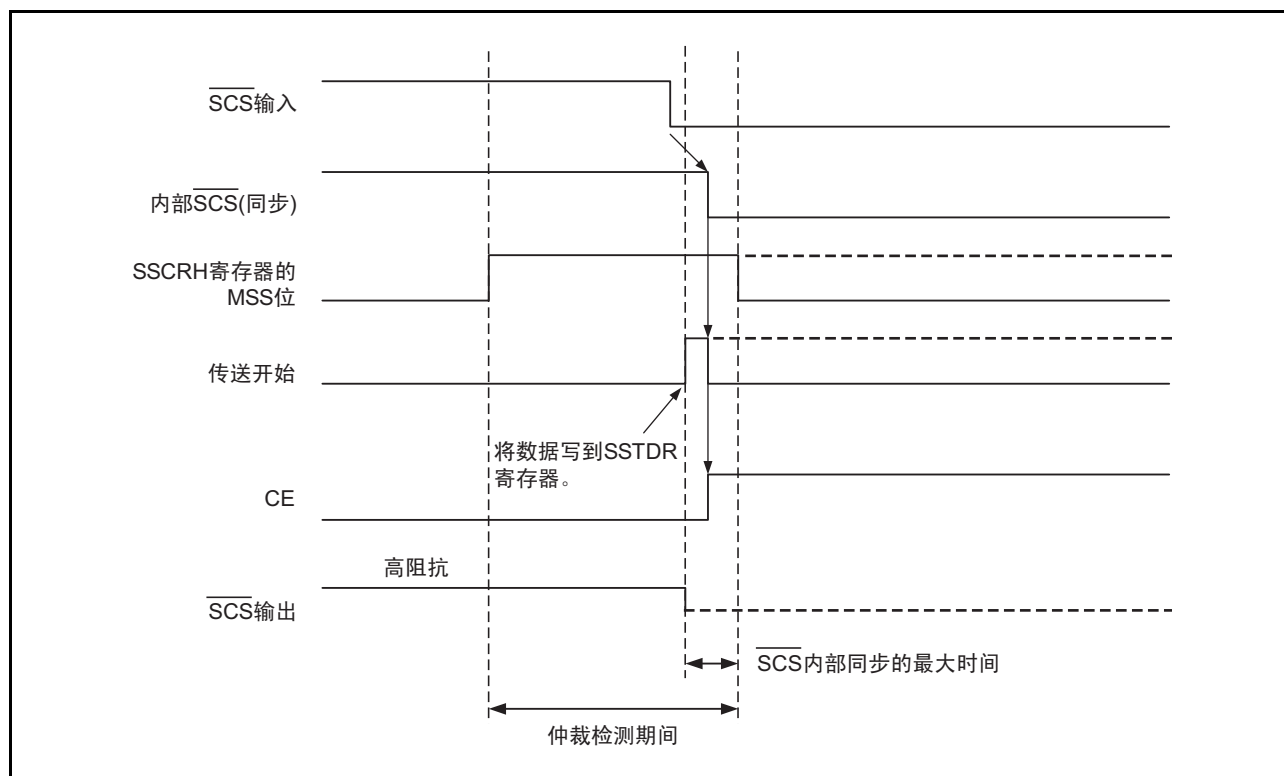


图 23.13 仲裁检查时序

### 23.6 使用同步串行通信单元时的注意事项

在使用同步串行通信单元时, 必须将 SSUICSR 寄存器的 IICSEL 位置 “0” (选择 SSU 功能)。

## 24. I<sup>2</sup>C 总线接口

I<sup>2</sup>C 总线接口是基于飞利浦公司的 I<sup>2</sup>C 总线数据传送格式进行串行通信的电路。

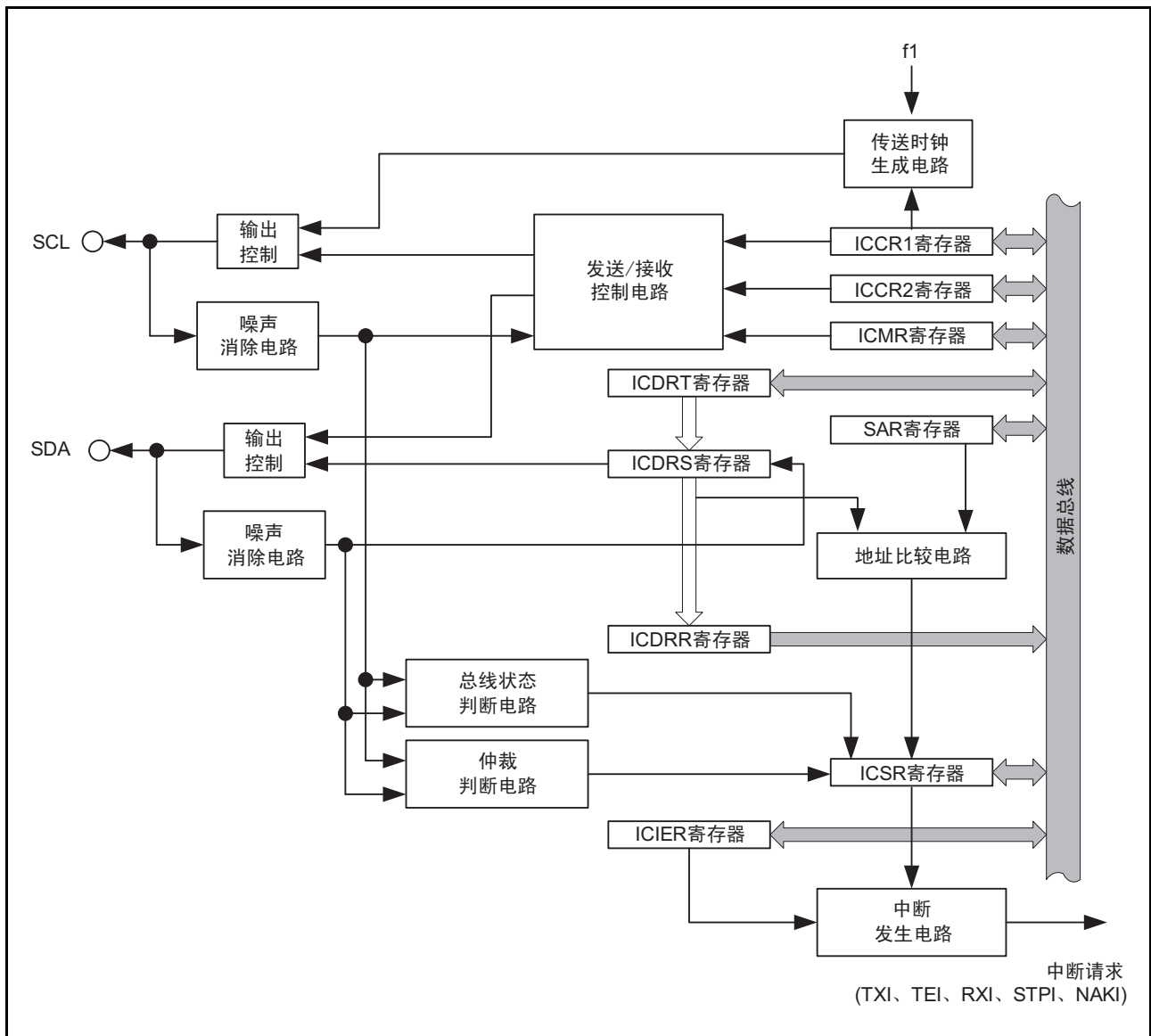
### 24.1 概要

I<sup>2</sup>C 总线接口的规格和引脚结构分别如表 24.1 和表 24.2 所示，I<sup>2</sup>C 总线接口的框图以及 SCL 引脚和 SDA 引脚的外部电路连接例子分别图 24.1 和图 24.2 所示。

表 24.1 I<sup>2</sup>C 总线接口的规格

项目	规格
通信格式	<ul style="list-style-type: none"> <li>• I<sup>2</sup>C 总线格式               <ul style="list-style-type: none"> <li>- 可选择主控/从属器件。</li> <li>- 能连续发送和连续接收（移位寄存器、发送数据寄存器和接收数据寄存器各自独立）。</li> <li>- 在主机模式中自动生成开始条件和停止条件。</li> <li>- 在发送时，自动加载应答位。</li> <li>- 内置位同步功能和等待功能（在主机模式中，按位监视 SCL 的状态，自动取得同步。在尚未准备好传送时，将 SCL 置为“L”电平进行等待）。</li> <li>- 能直接驱动 SCL 引脚和 SDA 引脚（N 沟道漏极开路输出）。</li> </ul> </li> <li>• 时钟同步串行格式               <ul style="list-style-type: none"> <li>- 能连续发送和连续接收（移位寄存器、发送数据寄存器和接收数据寄存器各自独立）。</li> </ul> </li> </ul>
输入 / 输出引脚	SCL（输入 / 输出）：串行时钟的输入 / 输出引脚 SDA（输入 / 输出）：串行数据的输入 / 输出引脚
传送时钟	<ul style="list-style-type: none"> <li>• 当 ICCR1 寄存器的 MST 位为“0”时，为外部时钟（SCL 引脚的输入）。</li> <li>• 当 ICCR1 寄存器的 MST 位为“1”时，为 ICCR1 寄存器的 CKS0 ~ CKS3 位、PINSR 寄存器的 IICTCTWI 位和 IICTCHALF 位选择的内部时钟（SCL 引脚的输出）。</li> </ul>
接收错误的检测	<ul style="list-style-type: none"> <li>• 检测到溢出错误（时钟同步串行格式） 表示在接收时发生溢出错误。在 ICSR 寄存器的 RDRF 位为“1”（ICDRR 寄存器有数据）的状态下接收下一个数据的最后位时，AL 位变为“1”。</li> </ul>
中断源	<ul style="list-style-type: none"> <li>• I<sup>2</sup>C 总线格式：.....6 种（注 1） 发送数据空（包含从属地址匹配时）、发送结束、接收数据满（包含从属地址匹配时）、仲裁失败、NACK 检测和停止条件的检测</li> <li>• 时钟同步串行格式：.....4 种（注 1） 发送数据空、发送结束、接收数据满、溢出错误</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>• I<sup>2</sup>C 总线格式               <ul style="list-style-type: none"> <li>- 在接收时，可选择应答的输出电平。</li> </ul> </li> <li>• 时钟同步串行格式               <ul style="list-style-type: none"> <li>- 可选择 MSB first 或者 LSB first 的数据传送。</li> </ul> </li> <li>• SDA 的数字延迟               <ul style="list-style-type: none"> <li>- 可通过 PINSR 寄存器的 SDADLY0 ~ SDADLY1 位选择 SDA 引脚的数字延迟值。</li> </ul> </li> </ul>

注 1. 中断向量表中有 1 个 I<sup>2</sup>C 总线接口的中断向量。

图 24.1 I<sup>2</sup>C 总线接口的框图表 24.2 I<sup>2</sup>C 总线接口的引脚结构

引脚名	分配的引脚	功能
SCL	P3_5	时钟输入 / 输出
SDA	P3_7	数据输入 / 输出

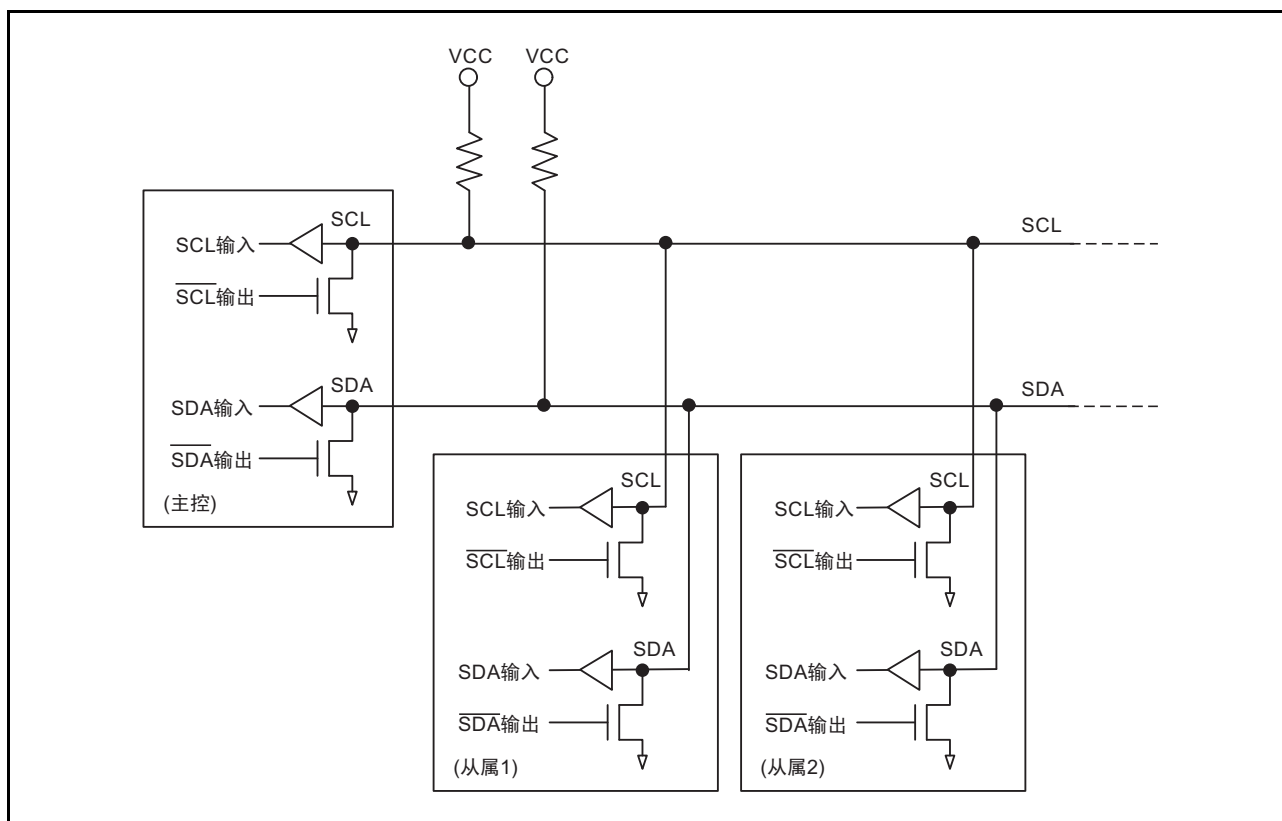


图 24.2 SCL 引脚和 SDA 引脚的外部电路连接例子

## 24.2 寄存器说明

### 24.2.1 模块待机控制寄存器 (MSTCR)

地址	地址 0008h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	MSTTRC	—	MSTIIC	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	MSTIIC	SSU、I <sup>2</sup> C 总线待机位	0: 有效 1: 待机 (注 1)	R/W
b4	—	什么也不指定。读写值都为“0”。		R/W
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 2)	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

注 1. 在待机前必须停止 SSU、I<sup>2</sup>C 总线功能。当 MSTIIC 位为“1”（待机）时，SSU、I<sup>2</sup>C 总线的相关寄存器（地址 0193h ~ 019Dh）的存取无效。

注 2. 在待机前必须停止定时器 RC 功能。当 MSTTRC 位为“1”（待机）时，定时器 RC 的相关寄存器（地址 0120h ~ 0132h）的存取无效。

### 24.2.2 SSU/IIC 引脚选择寄存器 (SSUICSR)

地址	地址 018Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	IICSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	IICSEL	SSU/I <sup>2</sup> C 总线转换位	0: 选择 SSU 功能 1: 选择 I <sup>2</sup> C 总线功能	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	—			
b4	—	保留位	必须置“0”。	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

## 24.2.3 输入 / 输出功能的引脚选择寄存器 (PINSR)

地址	地址 018Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SDADLY1	SDADLY0	IICTCHALF	IICTCTWI	IOINSEL	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	IOINSEL	I/O 端口的输入功能选择位	0: I/O 端口的输入功能取决于 PDi (i=0、1、3、4) 寄存器。当 PDi 寄存器的 PDi <sub>j</sub> (j=0~7) 位为“0” (输入模式) 时, 读引脚的输入电平。 当 PDi 寄存器的 PDi <sub>j</sub> 位为“1” (输出模式) 时, 读端口锁存器。 1: I/O 端口的输入功能与 PDi 寄存器无关, 读引脚的输入电平。	R/W
b4	IICTCTWI	2 倍 I <sup>2</sup> C 传送率的选择位	0: 传送率为 ICCR1 寄存器 CKS0 ~ CKS3 位的设定值 1: 传送率为 ICCR1 寄存器 CKS0 ~ CKS3 位设定值的 2 倍	R/W
b5	IICTCHALF	1/2 倍 I <sup>2</sup> C 传送率的选择位	0: 传送率为 ICCR1 寄存器 CKS0 ~ CKS3 位的设定值 1: 传送率为 ICCR1 寄存器 CKS0 ~ CKS3 位设定值的 1/2 倍	R/W
b6	SDADLY0	SDA 引脚的数字延迟选择位	b7 b6 0 0: 3×f1 周期的数字延迟 0 1: 11×f1 周期的数字延迟 1 0: 19×f1 周期的数字延迟 1 1: 不能设定	R/W
b7	SDADLY1			R/W

## IOINSEL 位 (I/O 端口的输入功能选择位)

IOINSEL 位是在 PDi (i=0、1、3、4) 寄存器的 PDi<sub>j</sub> (j=0~7) 位为“1” (输出模式) 时选择读 I/O 端口的引脚输入电平的位。如果将此位置“1”, I/O 端口的输入功能就读引脚的输入电平, 与 PDi 寄存器无关。

IOINSEL 位的 I/O 端口的读取值如表 24.3 所示。能通过 IOINSEL 位更改全部 I/O 端口的输入功能。

表 24.3 IOINSEL 位的 I/O 端口的读取值

PDi 寄存器的 PDi <sub>j</sub> 位	“0” (输入模式)		“1” (输出模式)	
	“0”	“1”	“0”	“1”
IOINSEL 位	“0”	“1”	“0”	“1”
I/O 端口的读取值	引脚的输入电平		端口锁存器的值	引脚的输入电平

## 24.2.4 IIC 总线发送数据寄存器 (ICDRT)

地址	地址 0194h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	功能	R/W
b7 ~ b0	保存发送数据。 如果检测到 ICDRS 寄存器为空，就将被保存的发送数据传送到 ICDRS 寄存器，开始发送。 如果在从 ICDRS 寄存器发送数据的过程中将下一个发送数据写到 ICDRT 寄存器，就能连续发送。 当 ICMR 寄存器的 MLS 位为“1”（LSB first 的数据传送）时，如果在写 ICDRT 寄存器后读此寄存器，就能读到 MSB 和 LSB 顺序颠倒的数据。	R/W

## 24.2.5 IIC 总线接收数据寄存器 (ICDRR)

地址	地址 0196h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	功能	R/W
b7 ~ b0	保存接收数据。 如果 ICDRS 寄存器接收到 1 字节的数据，就将接收数据传送到 ICDRR 寄存器，然后能接收下一个数据。	R



## 24.2.6 IIC 总线控制寄存器 1 (ICCR1)

地址	地址 0198h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ICE	RCVD	MST	TRS	CKS3	CKS2	CKS1	CKS0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CKS0	传送时钟选择位 3 ~ 0 (注 1)	b3 b2 b1 b0 0 0 0 0: f1/28	R/W
b1	CKS1		0 0 0 1: f1/40	R/W
b2	CKS2		0 0 1 0: f1/48	R/W
b3	CKS3		0 0 1 1: f1/64 0 1 0 0: f1/80 0 1 0 1: f1/100 0 1 1 0: f1/112 0 1 1 1: f1/128 1 0 0 0: f1/56 1 0 0 1: f1/80 1 0 1 0: f1/96 1 0 1 1: f1/128 1 1 0 0: f1/160 1 1 0 1: f1/200 1 1 1 0: f1/224 1 1 1 1: f1/256	R/W
b4	TRS	发送 / 接收选择位 (注 2、注 3、注 6)	b5 b4 0 0: 从属接收模式 (注 4) 0 1: 从属发送模式 1 0: 主控接收模式 1 1: 主控发送模式	R/W
b5	MST	主控 / 从属选择位 (注 5、注 6)		R/W
b6	RCVD	接收禁止位	在 TRS=0 的状态下读 ICDRR 寄存器后 0: 继续下一个数据的接收 1: 禁止下一个数据的接收	R/W
b7	ICE	I <sup>2</sup> C 总线接口允许位 (注 7)	0: 此模块处于功能停止状态 (SCL 引脚和 SDA 引脚用作端口) 1: 此模块处于可传送状态 (SCL 引脚和 SDA 引脚处于总线驱动状态)	R/W

注 1. 在 主控模式中，必须根据所需的传送率进行设定。有关传送率请参照“表 24.4 传送率的例子 (1)”。在从属模式中，此位用于确保发送模式的数据准备时间，此时间在 CKS3=0 时为 10T<sub>cyc</sub>，在 CKS3=1 时为 20T<sub>cyc</sub> (1T<sub>cyc</sub>=1/f1(s))。

注 2. 必须在传送帧之间改写 TRS 位。

注 3. 在从属接收模式中，如果开始条件后的 7 位和 SAR 寄存器设定的从属地址相同并且第 8 位为“1”，TRS 位就变为“1”。

注 4. 如果在 I<sup>2</sup>C 总线格式的主控模式中总线竞争失败，MST 位和 TRS 位就变为“0”，进入从属接收模式。

注 5. 如果在时钟同步串行格式的主控接收模式中发生溢出错误，MST 位就变为“0”，进入从属接收模式。

注 6. 在用于多主控时，必须使用 MOV 指令设定 TRS 位和 MST 位。

注 7. 如果在 I<sup>2</sup>C 总线接口运行时给 ICE 位写“0”或者给 ICCR2 寄存器的 IICRST 位写“1”，ICCR2 寄存器的 BBSY 位和 ICSR 寄存器的 STOP 位就可能为不定值。请参照“24.9 使用 I<sup>2</sup>C 总线接口时的注意事项”。

## 24.2.7 IIC 总线控制寄存器 2 (ICCR2)

地址	地址 0199h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	BBSY	SCP	SDAO	SDAOP	SCLO	—	IICRST	—
复位后的值	0	1	1	1	1	1	0	1

位	符号	位名	功能	R/W
b0	—	什么也不指定。只能写“0”，读取值为“1”。		—
b1	IICRST	I <sup>2</sup> C 总线控制部复位的位（注5）	如果在 I <sup>2</sup> C 总线运行中因通信故障等造成意外停机时给此位写“1”，就不进行端口的设定以及寄存器的初始化，而将 I <sup>2</sup> C 总线的控制部复位。	R/W
b2	—	什么也不指定。只能写“0”，读取值为“1”。		—
b3	SCLO	SCL 监视标志	0: SCL 引脚为“L”电平 1: SCL 引脚为“H”电平	R
b4	SDAOP	SDAO 写保护位	必须在改写 SDAO 位的同时给此位写“0”（注1）。 读取值为“1”。	R/W
b5	SDAO	SDA 输出值控制位	读时 0: SDA 引脚的输出为“L”电平 1: SDA 引脚的输出为“H”电平 写时（注1、注2） 0: 将 SDA 引脚的输出改为“L”电平。 1: 将 SDA 引脚的输出电平改为高阻抗（通过外部上拉电阻输出“H”电平）。	R/W
b6	SCP	开始 / 停止条件的发行禁止位	必须在写 BBSY 位的同时给此位写“0”（注3）。 读取值为“1”，即使写“1”，值也不变。	R/W
b7	BBSY	总线忙位（注4）	读时 0: 总线处于释放状态（在 SCL 信号为“H”电平的状态下 SDA 信号从“L”电平变为“H”电平） 1: 总线处于占有状态（在 SCL 信号为“H”电平的状态下 SDA 信号从“H”电平变为“L”电平） 写时（注3） 0: 发行停止条件 1: 发行开始条件	R/W

注 1. 在改写 SDAO 位时，必须同时使用 MOV 指令给 SDAOP 位写“0”。

注 2. 不能在传送过程中写此位。

注 3. 此位在主控模式中有效。在写 BBSY 位时，必须同时使用 MOV 指令给 SCP 位写“0”。在重新发行开始条件时，也必须进行相同的操作。

注 4. 此位在时钟同步串行格式时无效。

注 5. 如果在 I<sup>2</sup>C 总线接口运行时给 ICCR1 寄存器的 ICE 位写“0”或者给 IICRST 位写“1”，BBSY 位和 ICSR 寄存器的 STOP 位就可能为不定值。请参照“24.9 使用 I<sup>2</sup>C 总线接口时的注意事项”。

## 24.2.8 IIC 总线模式寄存器 (ICMR)

地址	地址 019Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	MLS	WAIT	—	—	BCWP	BC2	BC1	BC0
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	BC0	位计数器 2 ~ 0	I <sup>2</sup> C 总线格式 (读时, 为剩余的传送位数; 写时, 为下一个要传送的数据位数) (注 1、注 2) b2 b1 b0 0 0 0: 9 位 (注 3) 0 0 1: 2 位 0 1 0: 3 位 0 1 1: 4 位 1 0 0: 5 位 1 0 1: 6 位 1 1 0: 7 位 1 1 1: 8 位 时钟同步串行格式 (读时, 为剩余的传送位数; 写时, 只能写 “000b”。) b2 b1 b0 0 0 0: 8 位 0 0 1: 1 位 0 1 0: 2 位 0 1 1: 3 位 1 0 0: 4 位 1 0 1: 5 位 1 1 0: 6 位 1 1 1: 7 位	R/W
b1	BC1			R/W
b2	BC2			R/W
b3	BCWP	BC 写保护位	在改写 BC0 ~ BC2 位时, 必须同时给此位写 “0” (注 2、注 4)。 读取值为 “1”。	R/W
b4	—	什么也不指定。只能写 “0”, 读取值为 “1”。		—
b5	—	保留位	必须置 “0”。	R/W
b6	WAIT	等待插入位 (注 5)	0: 无等待 (连续传送数据和应答) 1: 有等待 (在数据最后位的时钟下降后, 延长 2 个传送时钟的 “L” 电平)	R/W
b7	MLS	MSB first/LSB first 选择位	0: 进行 MSB first 的数据传送 (注 6) 1: 进行 LSB first 的数据传送	R/W

注 1. 必须在传送帧之间进行改写。如果给此位写 “000b” 以外的值, 就必须在 SCL 信号为 “L” 电平时写此位。

注 2. 在写 BC0 ~ BC2 位时, 必须同时使用 MOV 指令给 BCWP 位写 “0”。

注 3. 在数据 (包括应答) 传送结束后, BC2 ~ BC0 位自动变为 “000b”。在检测到开始条件时, BC2 ~ BC0 位自动变为 “000b”。

注 4. 不能在时钟同步串行格式时改写此位。

注 5. 设定值在 I<sup>2</sup>C 总线格式的主控模式中有效, 而在 I<sup>2</sup>C 总线格式的从属模式中以及时钟同步串行格式时无效。

注 6. 在 I<sup>2</sup>C 总线格式时, 必须将此位置 “0”。

## 24.2.9 IIC 总线中断允许寄存器 (ICIER)

地址	地址 019Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIE	TEIE	RIE	NAKIE	STIE	ACKE	ACKBR	ACKBT
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ACKBT	发送应答选择位	0: 在接收模式中, 在应答时发送 “0”。 1: 在接收模式中, 在应答时发送 “1”。	R/W
b1	ACKBR	接收应答位	0: 在发送模式中, 从接收器件收到的应答位为 “0”。 1: 在发送模式中, 从接收器件收到的应答位为 “1”。	R
b2	ACKE	应答位判断选择位	0: 忽视接收应答的内容而进行连续传送 1: 在接收应答位为 “1” 时中止传送	R/W
b3	STIE	停止条件检测中断允许位	0: 禁止停止条件检测中断请求 1: 允许停止条件检测中断请求 (注 2)	R/W
b4	NAKIE	NACK 接收中断允许位	0: 禁止 NACK 接收中断请求和仲裁失败 / 溢出错误中断请求 1: 允许 NACK 接收中断请求和仲裁失败 / 溢出错误中断请求 (注 1)	R/W
b5	RIE	接收中断允许位	0: 禁止接收数据满和溢出错误的中断请求 1: 允许接收数据满和溢出错误的中断请求 (注 1)	R/W
b6	TEIE	发送结束中断允许位	0: 禁止发送结束中断请求 1: 允许发送结束中断请求	R/W
b7	TIE	发送中断允许位	0: 禁止发送数据空中断请求 1: 允许发送数据空中断请求	R/W

注 1. 这是时钟同步格式的溢出错误中断请求。

注 2. 当 ICSR 寄存器的 STOP 位为 “0” 时, 必须将 STIE 位置 “1” (允许停止条件检测中断请求)。

## 24.2.10 IIC 总线状态寄存器 (ICSR)

地址	地址 019Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TDRE	TEND	RDRF	NACKF	STOP	AL	AAS	ADZ
复位后的值	0	0	0	0	X	0	0	0

位	符号	位名	功能	R/W
b0	ADZ	一般调用地址识别标志 (注 1、注 2)	在检测到一般调用地址时, 此位变为“1”。	R/W
b1	AAS	从属地址识别标志 (注 1)	在从属接收模式中, 如果开始条件后的第 1 个帧和 SAR 寄存器的 SVA0 ~ SVA6 相同, 此位就变为“1” (检测到从属地址和一般调用地址)。	R/W
b2	AL	仲裁失败标志 / 溢出错误标志 (注 1)	在 I <sup>2</sup> C 总线格式时, 表示在主控模式中总线竞争失败。在以下的情况下, 此位变为“1” (注 3): <ul style="list-style-type: none"> <li>在 主控发送模式中, 在 SCL 信号的上升沿内部 SDA 信号和 SDA 引脚的电平不相同。</li> <li>在 主控发送 / 接收模式中, 在检测到开始条件时 SDA 引脚为“H”电平。</li> </ul> 在时钟同步格式时, 表示发生溢出错误。在以下的情况下, 此位变为“1”: <ul style="list-style-type: none"> <li>在 RDRF 位为“1”的状态下接收到下一个数据的最后位。</li> </ul>	R/W
b3	STOP	停止条件检测标志 (注 1、注 7)	如果在帧传送结束后检测到停止条件, 此位就变为“1”。	R/W
b4	NACKF	无应答检测标志 (注 1、注 4)	如果在发送时接收器件没有应答, 此位就变为“1”。	R/W
b5	RDRF	接收数据寄存器满标志 (注 1、注 5)	在已将接收数据从 ICDRS 寄存器传送到 ICDRR 寄存器时, 此位变为“1”。	R/W
b6	TEND	发送结束标志 (注 1、注 6)	在 I <sup>2</sup> C 总线格式的情况下, 如果在 TDRE 位为“1”的状态下 SCL 信号的第 9 个时钟上升, 此位就变为“1”。 在时钟同步格式的情况下, 当发送了发送帧的最后位时, 此位变为“1”。	R/W
b7	TDRE	发送数据空标志 (注 1、注 6)	在以下的情况下, 此位变为“1”: <ul style="list-style-type: none"> <li>将数据从 ICDRT 寄存器传送到 ICDRS 寄存器并且 ICDRT 寄存器为空。</li> <li>将 ICCR1 寄存器的 TRS 位置“1” (发送模式)。</li> <li>发行开始条件 (包括重新发送)。</li> <li>从从属接收模式变为从属发送模式。</li> </ul>	R/W

注 1. 如果在读到“1”后写“0”, 各位就变为“0”。

注 2. 此位在 I<sup>2</sup>C 总线格式的从属接收模式中有效。

注 3. 在多个主控几乎同时占有总线时, I<sup>2</sup>C 总线接口监视 SDA, 如果和自己发送的数据不同, 就将 AL 标志置“1”, 表示总线被其他主控占有。

注 4. 在 ICIER 寄存器的 ACKE 位为“1” (在接收应答位为“1”时, 中止传送) 时, NACKF 位有效。

注 5. 如果从 ICDRR 寄存器读数据, RDRF 位就变为“0”。  
在写 SSTDR 寄存器后立即读这些位时, 必须在读和写的指令之间至少插入 3 条 NOP 指令。

注 6. 如果将数据写到 ICDRT 寄存器, TEND 位和 TDRE 位就变为“0”。

注 7. 如果在 I<sup>2</sup>C 总线接口运行时给 ICCR1 寄存器的 ICE 位写“0”或者给 IICRST 位写“1”, ICCR2 寄存器的 BBSY 位和 ICSR 寄存器的 STOP 位就可能为不定值。请参照“24.9 使用 I<sup>2</sup>C 总线接口时的注意事项”。

在连续存取 ICSR 寄存器时, 必须在存取的指令之间至少插入 1 条 NOP 指令。

## 24.2.11 从属地址寄存器 (SAR)

地址	地址 019Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SVA6	SVA5	SVA4	SVA3	SVA2	SVA1	SVA0	FS
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	FS	格式选择位	0: I <sup>2</sup> C 总线格式 1: 时钟同步串行格式	R/W
b1	SVA0	从属地址 6 ~ 0	必须设定和 I <sup>2</sup> C 总线连接的其他从属器件不同的地址。在 I <sup>2</sup> C 总线格式的从属模式中，如果在开始条件后送来的第 1 个帧的高 7 位和 SVA0 ~ SVA6 相同，就作为从属器件运行。	R/W
b2	SVA1			R/W
b3	SVA2			R/W
b4	SVA3			R/W
b5	SVA4			R/W
b6	SVA5			R/W
b7	SVA6			R/W

## 24.2.12 IIC 总线移位寄存器 (ICDRS)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—

位	功能	R/W
b7 ~ b0	这是发送和接收数据的移位寄存器。 在发送时，将发送数据从 ICRDT 寄存器传送到 ICDRS 寄存器，从 SDA 引脚输出数据。 在接收时，如果 1 字节数据的接收结束，就将数据从 ICDRS 寄存器传送到 ICDRR 寄存器。	—

## 24.3 有关多个模式的共同事项

### 24.3.1 传送时钟

当 ICCR1 寄存器的 MST 位为 “0” 时，传送时钟是 SCL 引脚输入的外部时钟。

当 ICCR1 寄存器的 MST 位为 “1” 时，传送时钟是 ICCR1 寄存器的 CKS0 ~ CKS3 位、PINSR 寄存器的 IICTCTWI 位和 IICTCHALF 位选择的内部时钟，并且从 SCL 引脚输出。传送率的例子如表 24.4 ~ 表 24.5 所示。

表 24.4 传送率的例子 (1)

PINSR 寄存器		ICCR1 寄存器				传送时钟	传送率	
IICTCHALF	IICTCTWI	CKS3	CKS2	CKS1	CKS0		f1=16MHz	
0	0	0	0	0	0	f1/28	571kHz	
					1	f1/40	400kHz	
				1	0	f1/48	333kHz	
					1	f1/64	250kHz	
			1	0	0	f1/80	200kHz	
					1	f1/100	160kHz	
				1	0	f1/112	143kHz	
					1	f1/128	125kHz	
		1	0	0	0	0	f1/56	286kHz
						1	f1/80	200kHz
					1	0	f1/96	167kHz
						1	f1/128	125kHz
				1	0	0	f1/160	100kHz
						1	f1/200	80.0kHz
					1	0	f1/224	71.4kHz
						1	f1/256	62.5kHz

表 24.5 传送率的例子 (2)

PINSR 寄存器		ICCR1 寄存器				传送时钟	传送率		
IICTCHALF	IICTCTWI	CKS3	CKS2	CKS1	CKS0		f1=16MHz		
0	1	0	0	0	0	0	f1/28	1142kHz	
					1	1	f1/40	800kHz	
				1	0	0	f1/48	666kHz	
					1	1	f1/64	500kHz	
			1	0	0	0	f1/80	400kHz	
					1	1	f1/100	320kHz	
				1	0	0	f1/112	286kHz	
					1	1	f1/128	250kHz	
		1	1	0	0	0	0	f1/56	572kHz
						1	1	f1/80	400kHz
					1	0	0	f1/96	334kHz
						1	1	f1/128	250kHz
				1	0	0	0	f1/160	200kHz
						1	1	f1/200	160kHz
					1	0	0	f1/224	143kHz
						1	1	f1/256	125kHz
1	0	0	0	0	0	0	f1/28	286kHz	
					1	1	f1/40	200kHz	
				1	0	0	f1/48	167kHz	
					1	1	f1/64	125kHz	
			1	0	0	0	f1/80	100kHz	
					1	1	f1/100	80kHz	
				1	0	0	f1/112	72kHz	
					1	1	f1/128	63kHz	
		1	0	0	0	0	0	f1/56	143kHz
						1	1	f1/80	100kHz
					1	0	0	f1/96	84kHz
						1	1	f1/128	63kHz
				1	0	0	0	f1/160	50kHz
						1	1	f1/200	40kHz
					1	0	0	f1/224	36kHz
						1	1	f1/256	31kHz



### 24.3.2 SDA 引脚的数字延迟的选择

能通过 PINSR 寄存器的 SDADLY0 ~ SDADLY1 位选择 SDA 引脚的数字延迟值，SDA 引脚的数字延迟的运行例子如图 24.3 所示。

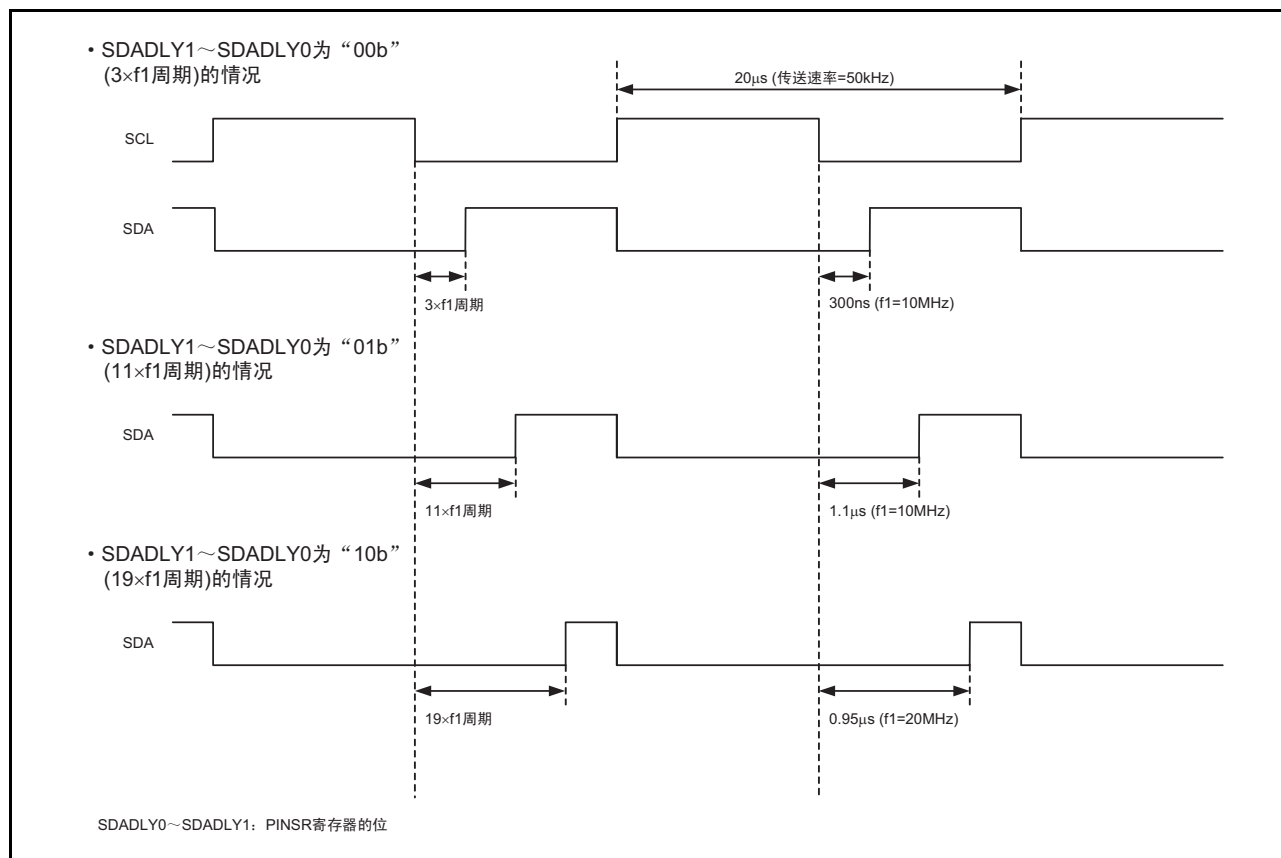


图 24.3 SDA 引脚的数字延迟的运行例子

### 24.3.3 中断请求

在 I<sup>2</sup>C 总线格式时，I<sup>2</sup>C 总线接口的中断请求有 6 种；在时钟同步串行格式时，中断请求有 4 种。I<sup>2</sup>C 总线接口的中断请求如表 24.6 所示。

由于这些中断请求被分配在 I<sup>2</sup>C 总线接口的中断向量表中，所以需要根据各位判断中断源。

表 24.6 I<sup>2</sup>C 总线接口的中断请求

中断请求		发生条件	格式	
			I <sup>2</sup> C 总线	时钟同步串行
发送数据空	TXI	TIE=1 且 TDRE=1	有效	有效
发送结束	TEI	TEIE=1 且 TEND=1	有效	有效
接收数据满	RXI	RIE=1 且 RDRF=1	有效	有效
停止条件检测	STPI	STIE=1 且 STOP=1	有效	无效
NACK 检测	NAKI	NAKIE=1 且 AL=1 (或者 NAKIE=1 且 NACKF=1)	有效	无效
仲裁失败 / 溢出错误			有效	有效

STIE、NAKIE、RIE、TEIE、TIE: ICIER 寄存器的位

AL、STOP、NACKF、RDRF、TEND、TDRE: ICSR 寄存器的位

在满足表 24.6 的发生条件时，产生 I<sup>2</sup>C 总线接口的中断请求。必须通过 I<sup>2</sup>C 总线接口的中断程序将各自的中断发生条件位置“0”。

但是，通过将发送数据写到 ICDRT 寄存器，TDRE 位和 TEND 位自动变为“0”；通过读 ICDRR 寄存器，RDRF 位自动变为“0”。尤其是在将发送数据写到 ICDRT 寄存器时，TDRE 位变为“0”；在将数据从 ICDRT 寄存器传送到 ICDRS 寄存器时，TDRE 位变为“1”。此时，如果将 TDRE 位置“0”，就可能多发送 1 字节数据。

要将 STIE 位置“1”（允许停止条件检测的中断请求）时，必须在 STOP 位为“0”时进行此操作。

## 24.4 I<sup>2</sup>C 总线接口模式

### 24.4.1 I<sup>2</sup>C 总线格式

如果将 SAR 寄存器的 FS 位置“0”，就以 I<sup>2</sup>C 总线格式进行通信。

I<sup>2</sup>C 总线格式和总线时序如图 24.4 所示，接在开始条件后的第 1 个帧总是由 8 位构成。

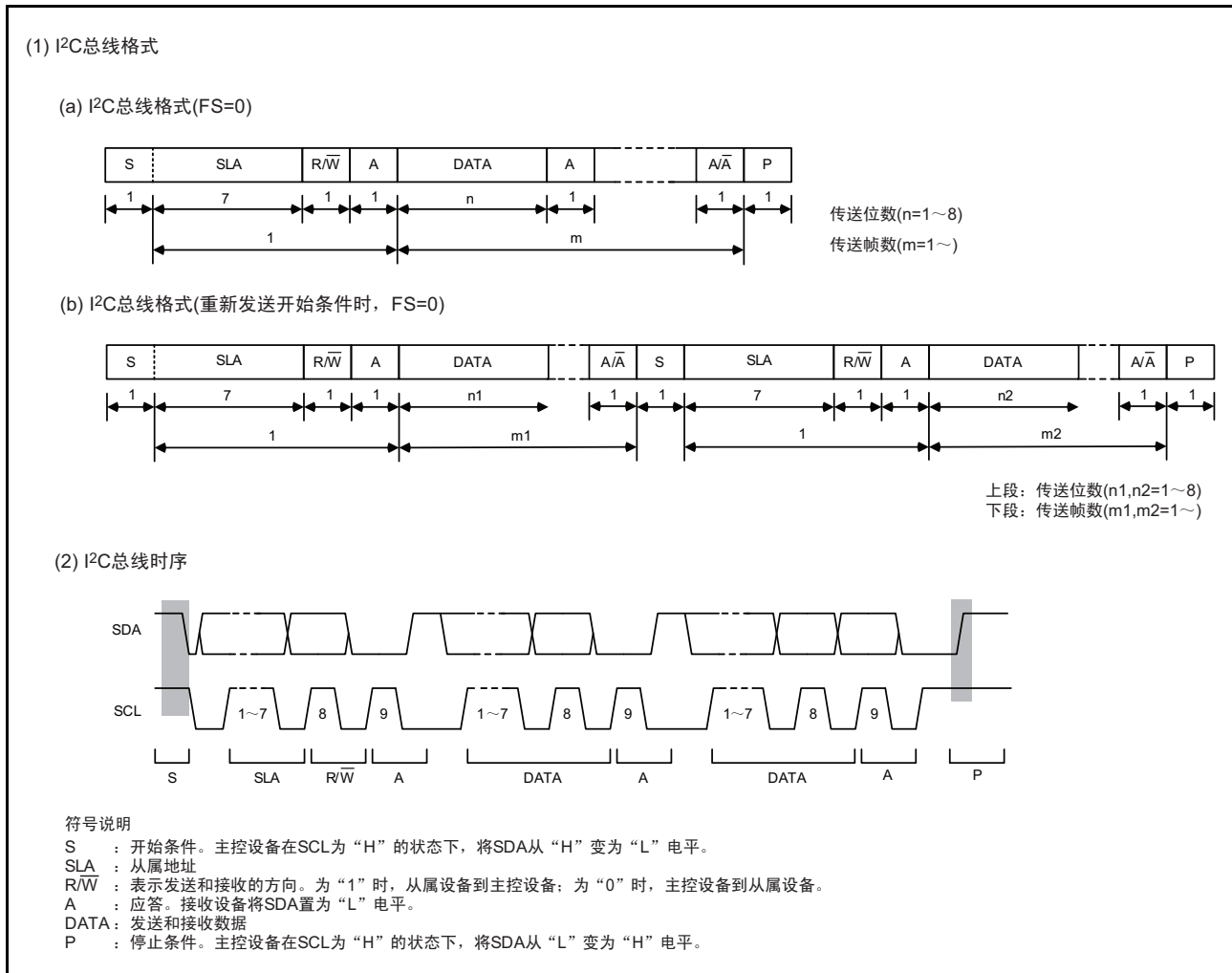


图 24.4 I<sup>2</sup>C 总线格式和总线时序

### 24.4.2 主控发送

在主控发送模式中，主控制器输出发送时钟和发送数据，从属器件返回应答。主控发送模式的运行时序（I<sup>2</sup>C 总线接口模式）如图 24.5 和图 24.6 所示。

主控发送模式的发送步骤和运行如下所示：

1. 为了对 ICSR 寄存器的 STOP 位进行初始化，必须先将此位置“0”，再将 ICCR1 寄存器的 ICE 位置“1”（可传送状态），然后设定 ICMR 寄存器的 WAIT 位、MLS 位和 ICCR1 寄存器的 CKS0～CKS3 位等（初始设定）。
2. 必须读 ICCR2 寄存器的 BBSY 位，在确认总线处于释放状态后，将 ICCR1 寄存器的 TRS 位和 MST 位设定为主控发送模式，然后使用 MOV 指令写 BBSY=1 和 SCP=0（发行开始条件），生成开始条件。
3. 必须在确认 ICSR 寄存器的 TDRE 位为“1”后，将发送数据写到 ICDRT 寄存器（第 1 个字节是表示从属地址和 R/W 的数据）。此时，TDRE 位自动变为“0”，在将数据从 ICDRT 寄存器传送到 ICDRS 寄存器后，TDRE 位再次变为“1”。
4. 在 TDRE 位为“1”的状态下结束 1 字节数据的发送，在发送时钟的第 9 个时钟的上升沿，ICSR 寄存器的 TEND 位变为“1”。必须读 ICIER 寄存器的 ACKBR 位，在确认从属器件已被选择后，将第 2 个字节的数据写到 ICDRT 寄存器。当 ACKBR 位为“1”时，从属器件没有被识别，所以必须发行停止条件。通过使用 MOV 指令写 BBSY=0 和 SCP=0 来发行停止条件，而且在尚未准备好数据时或者发行停止条件前，SCL 被固定为“L”电平。
5. 每当 TDRE 位变为“1”时，必须将第 2 个字节以后的发送数据写到 ICDRT 寄存器。
6. 在要发送的字节数被写到 ICDRT 寄存器后，必须在 TDRE 位为“1”的状态下等到 TEND 位变为“1”，或者在 ICIER 寄存器的 ACKE 位为“1”（接收应答位为“1”时，中止传送）的状态下等待接收器件的 NACK（ICSR 寄存器的 NACKF=1），然后发行停止条件，将 TEND 位或者 NACKF 位置“0”。
7. 当 ICSR 寄存器的 STOP 位变为“1”时，必须返回从属接收模式。

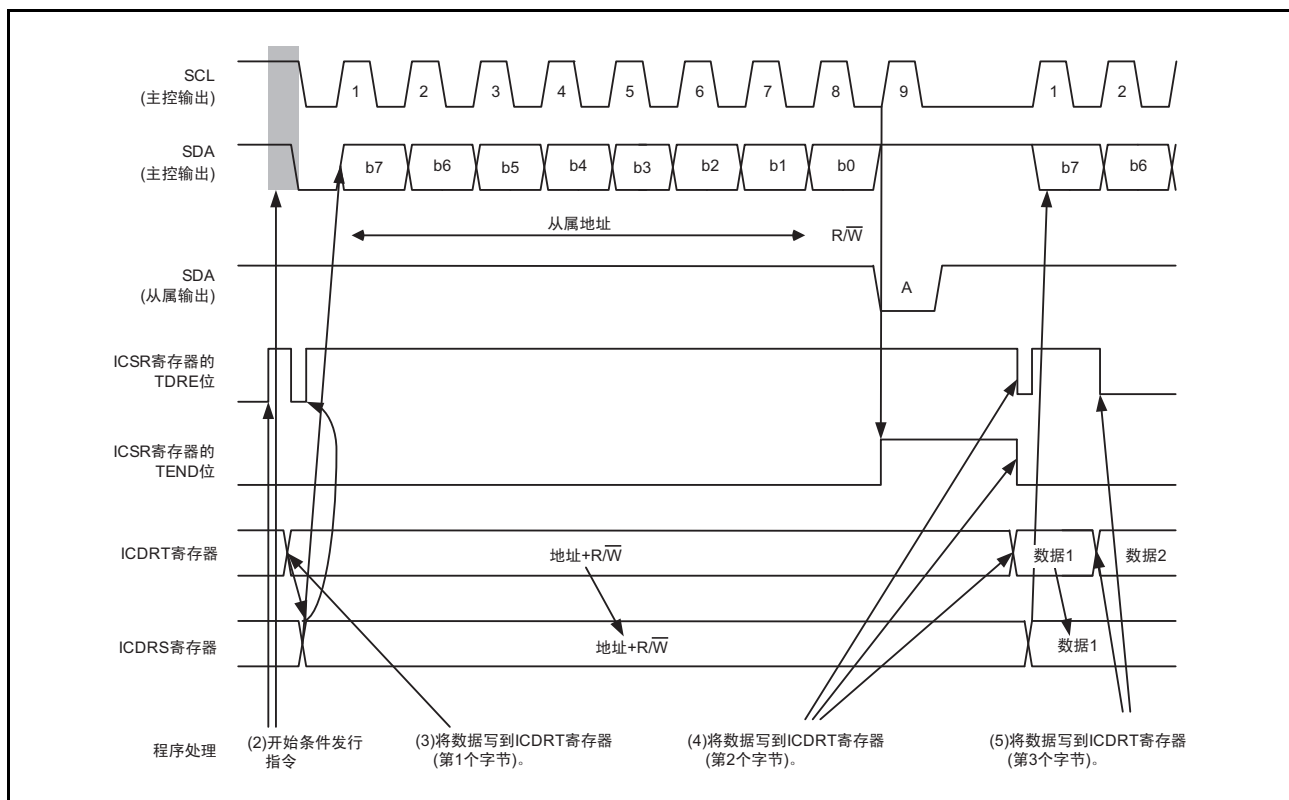
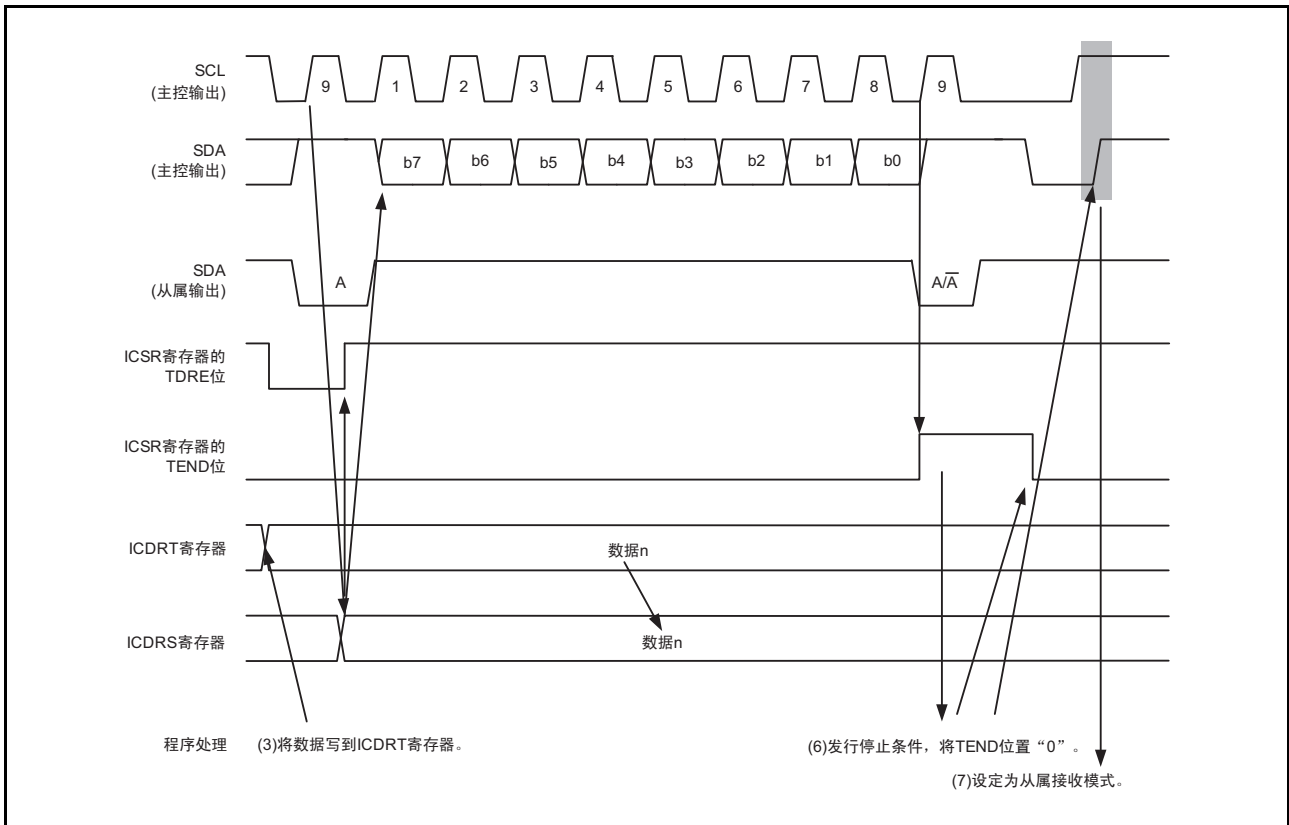


图 24.5 主控发送模式的运行时序（I<sup>2</sup>C 总线接口模式）（1）

图 24.6 主控发送模式的运行时序 (I<sup>2</sup>C 总线接口模式) (2)

### 24.4.3 主控接收

在主控接收模式中，主控器件输出接收时钟，在接收到从属器件的数据后返回应答。主控接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) 如图 24.7 和图 24.8 所示。

主控接收模式的接收步骤和运行如下所示：

1. 必须先将 ICSR 寄存器的 TEND 位置 “0”，再将 ICCR1 寄存器的 TRS 位置 “0”，从主控发送模式转换为主控接收模式，然后将 ICSR 寄存器的 TDRE 位置 “0”。
2. 一旦虚读 ICDRR 寄存器，就开始接收，与内部时钟同步输出接收时钟并接收数据。在接收时钟的第 9 个时钟，主控器件将 ICIEP 寄存器的 ACKBT 位设定的电平输出到 SDA。
3. 结束 1 帧数据的接收，在接收时钟的第 9 个时钟的上升沿，ICSR 寄存器的 RDRF 位变为 “1”。此时，如果读 ICDRR 寄存器，就能读到接收数据，同时 RDRF 位变为 “0”。
4. 每当 RDRF 位变为 “1” 时读 ICDRR 寄存器，就能连续接收。在 RDRF 位为 “1” 的状态下，如果因其它处理而推迟了 ICDRR 寄存器的读操作并且第 8 个时钟下降，就在读 ICDRR 寄存器前将 SCL 固定为 “L” 电平。
5. 在下一个接收数据为最后帧的情况下，必须在读 ICDRR 寄存器前将 ICCR1 寄存器的 RCVD 位置 “1”（禁止下一个数据的接收）。从而，在接收下一个数据后变为可发行停止条件的状态。
6. 如果在接收时钟的第 9 个时钟的上升沿，RDRF 位变为 “1”，就必须发行停止条件。如果在第 9 个时钟下降时发行停止条件或者重新发行开始条件，SCL 就在第 9 个时钟后多输出 1 个时钟，请参照 “24.9 使用 I<sup>2</sup>C 总线接口时的注意事项”。
7. 当 ICSR 寄存器的 STOP 位变为 “1” 时，必须读 ICDRR 寄存器，然后将 RCVD 位置 “0”（继续下一个数据的接收）。
8. 必须返回从属接收模式。

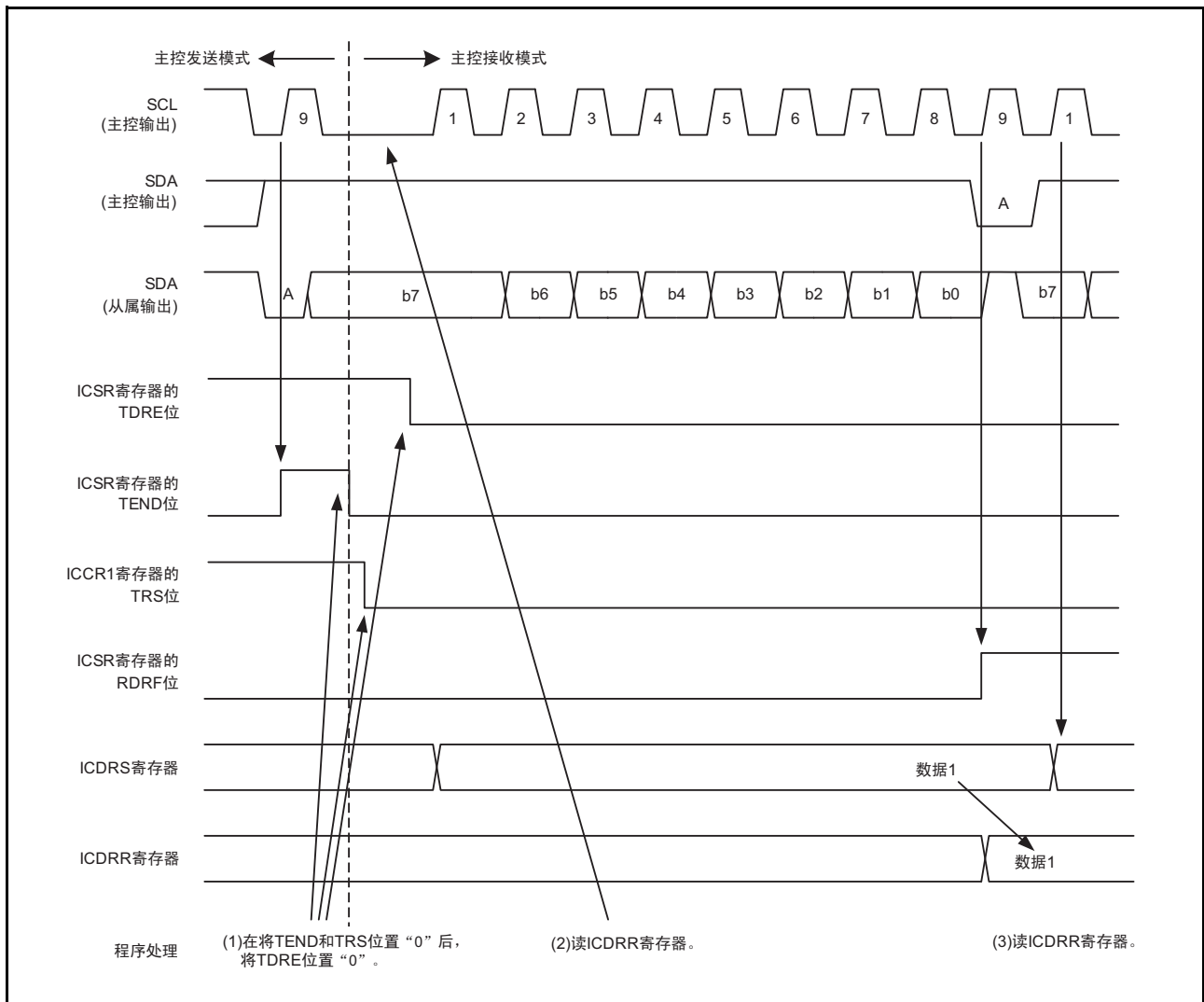


图 24.7 主控接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) (1)

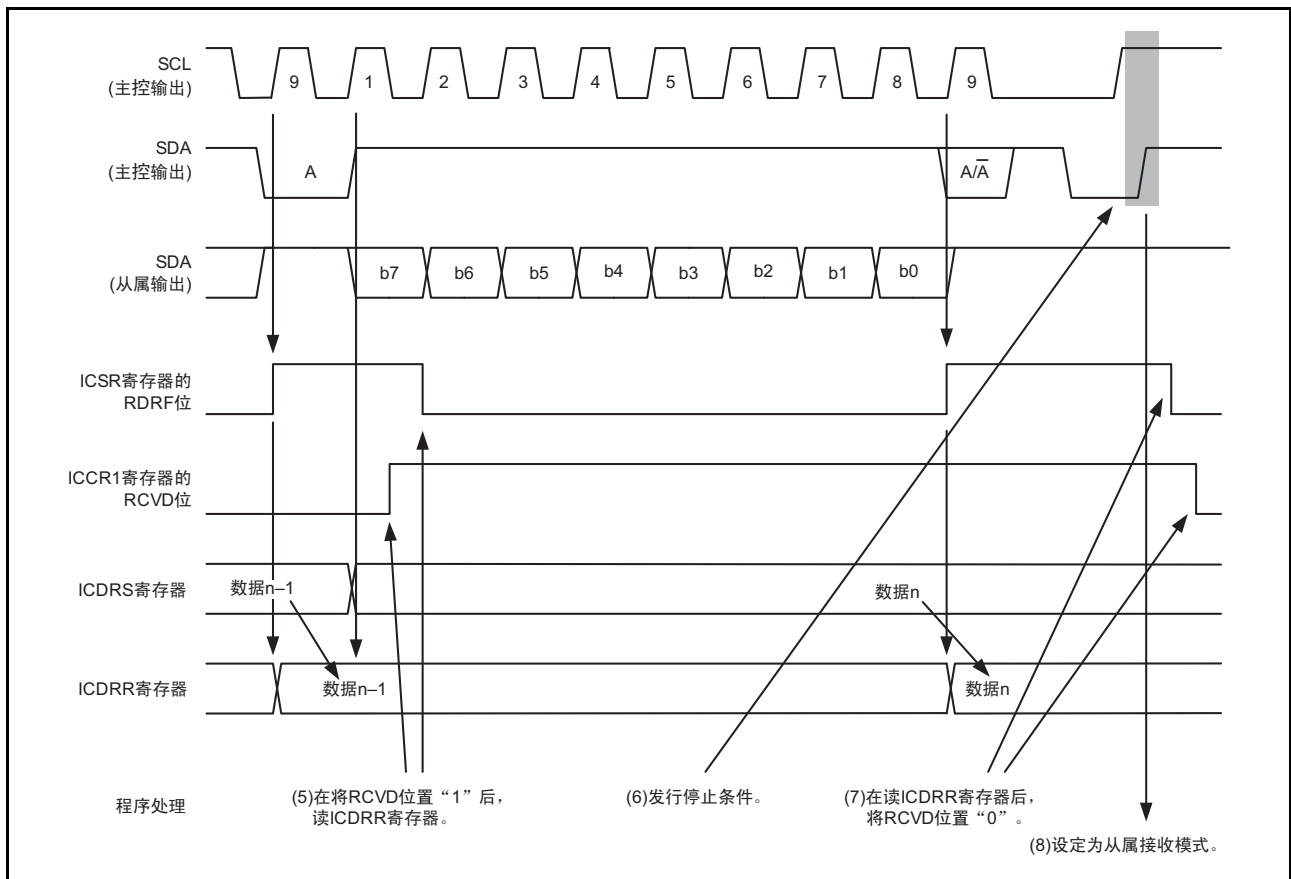


图 24.8 主控接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) (2)

#### 24.4.4 从属发送

在从属发送模式中，从属器件输出发送数据，主控制器件在输出接收时钟后返回应答。从属发送模式的运行时序（I<sup>2</sup>C 总线接口模式）如图 24.9 和图 24.10 所示。

从属发送模式的发送步骤和运行如下所示：

1. 必须先将 ICCR1 寄存器的 ICE 位置“1”（可传送状态），再设定 ICMR 寄存器的 WAIT 位、MLS 位和 ICCR1 寄存器的 CKS0～CKS3 位等（初始设定），然后将 ICCR1 寄存器的 TRS 位和 MST 位置“0”，在从属接收模式中等待到相同的从属地址。
2. 如果在检测到开始条件后的第 1 个帧和从属地址相同，从属器件就在第 9 个时钟的上升沿，将 ICIER 寄存器的 ACKBT 位设定的电平输出到 SDA。此时，如果第 8 位的数据 (R/W) 为“1”，TRS 位和 ICSR 寄存器的 TDRE 位就变为“1”，自动转换为从属发送模式。每当 TDRE 位变为“1”时将发送数据写到 ICDRT 寄存器，就能连续发送。
3. 在将最后的发送数据写到 ICDRT 寄存器后，如果 TDRE 位变为“1”，就必须在 TDRE 位为“1”的状态下等待到 ICSR 寄存器的 TEND 位变为“1”。如果 TEND 位变为“1”，就必须将 TEND 位置“0”。
4. 要结束处理时，必须将 TRS 位置“0”并虚读 ICDRR 寄存器，释放 SCL。
5. 必须将 TDRE 位置“0”。

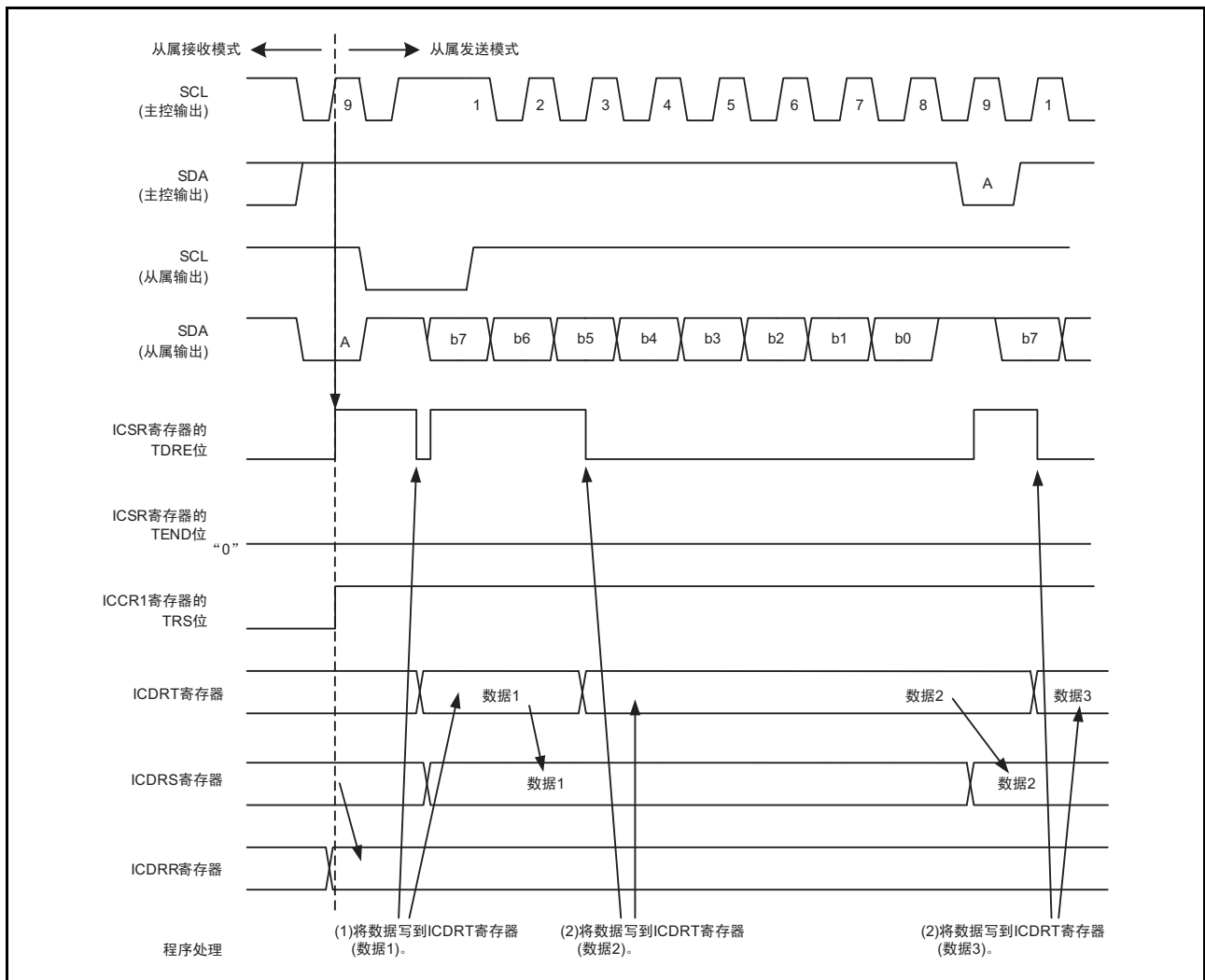


图 24.9 从属发送模式的运行时序（I<sup>2</sup>C 总线接口模式）（1）



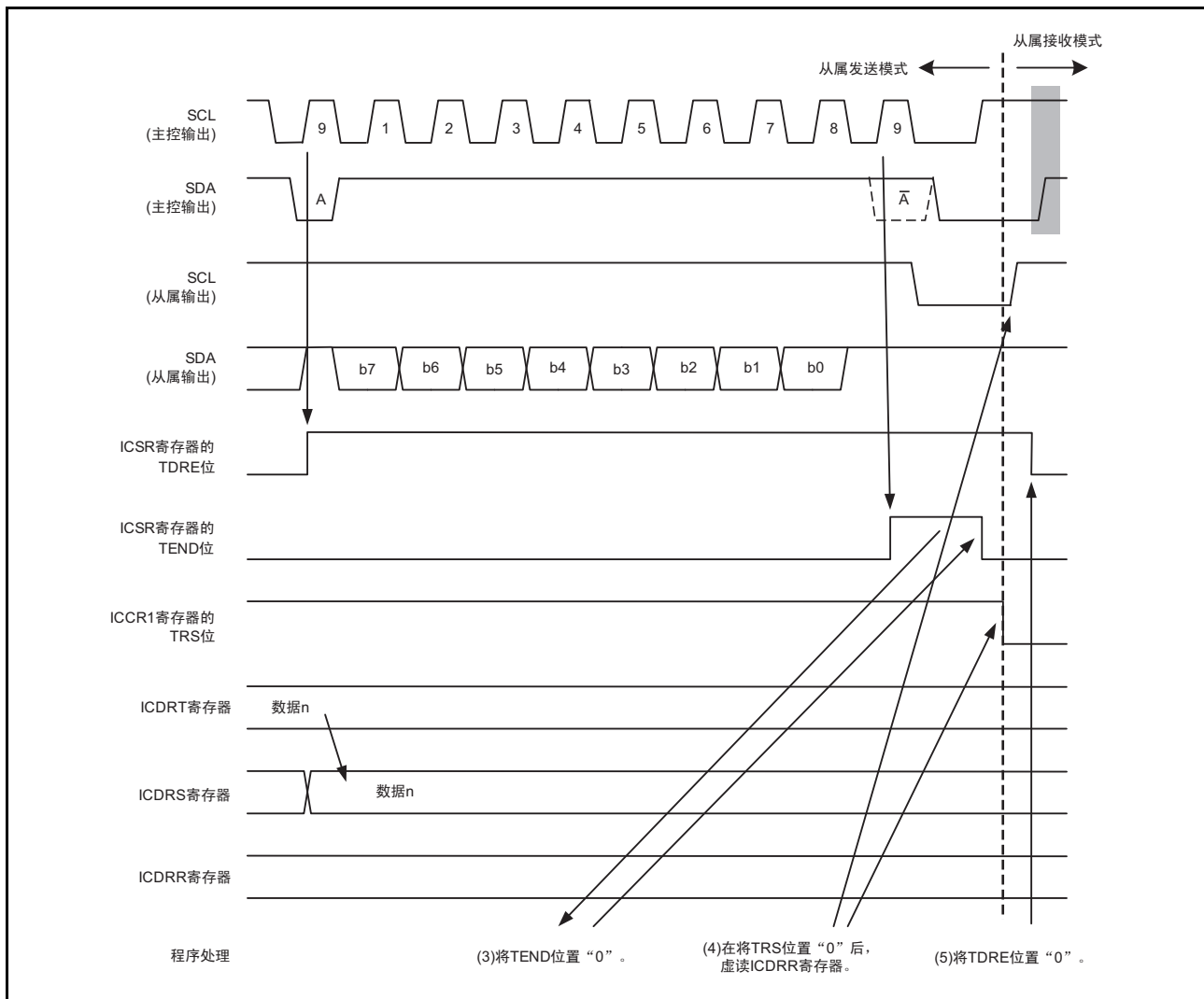


图 24.10 从属发送模式的运行时序 (I<sup>2</sup>C 总线接口模式) (2)

### 24.4.5 从属接收

在从属接收模式中，主控器件输出发送时钟和发送数据，从属器件返回应答。从属接收模式的运行时序（I<sup>2</sup>C 总线接口模式）如图 24.11 和图 24.12 所示。

从属接收模式的接收步骤和运行如下所示：

1. 必须先将 ICCR1 寄存器的 ICE 位置 “1”（可传送状态），再设定 ICMR 寄存器的 WAIT 位、MLS 位和 ICCR1 寄存器的 CKS0～CKS3 位等（初始设定），然后将 ICCR1 寄存器的 TRS 位和 MST 位置 “0”，在从属接收模式中等到相同的从属地址。
2. 如果在检测到开始条件后的第 1 个帧和从属地址相同，从属器件就在第 9 个时钟的上升沿，将 ICIER 寄存器的 ACKBT 位设定的电平输出到 SDA。同时，ICSR 寄存器的 RDRF 位变为 “1”，所以必须虚读 ICDRR 寄存器（因为读取的数据表示从属地址 +R/W，所以不需要）。
3. 每当 RDRF 位变为 “1” 时，必须读 ICDRR 寄存器。如果在 RDRF 位为 “1” 的状态下第 8 个时钟下降，就在读 ICDRR 寄存器前将 SCL 固定为 “L” 电平。读 ICDRR 寄存器前所更改的应答设定（返回给主控器件）将反映在下一个传送帧。
4. 同样，从 ICDRR 寄存器读最后的字节数据。

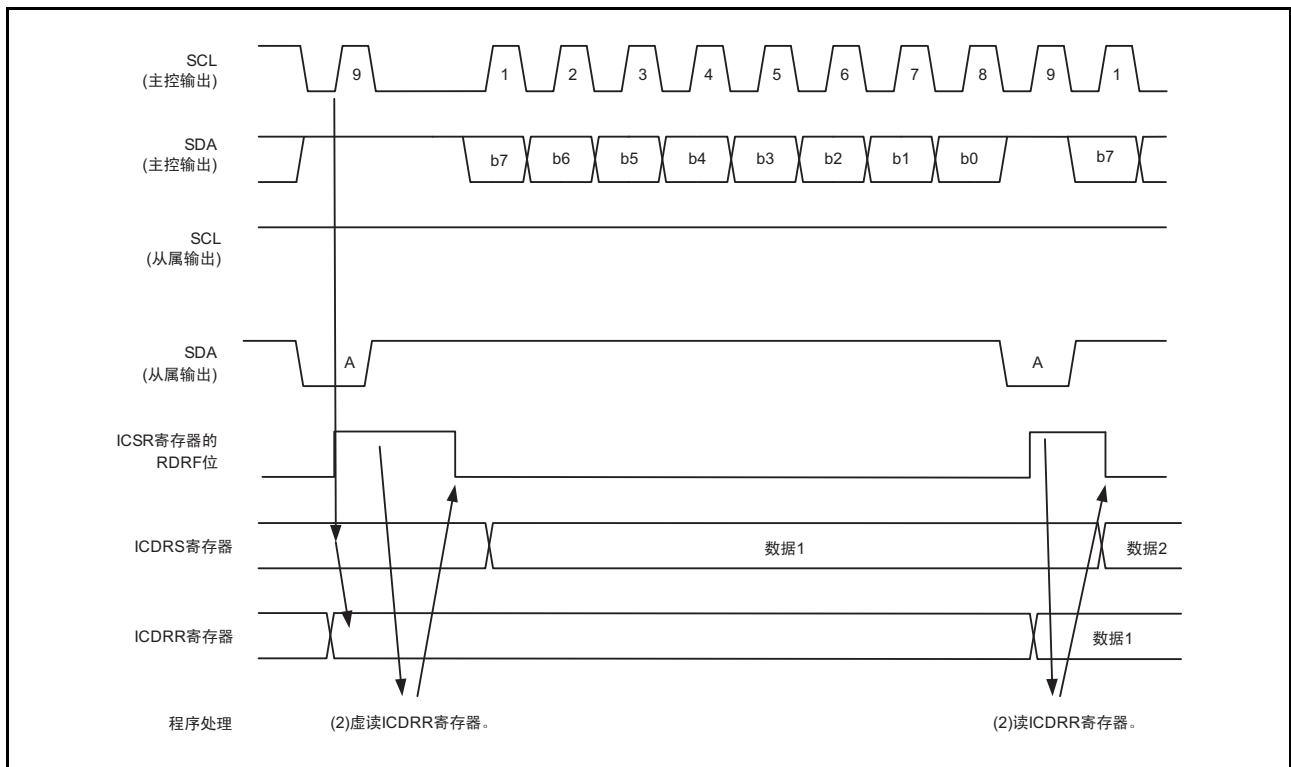


图 24.11 从属接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) (1)

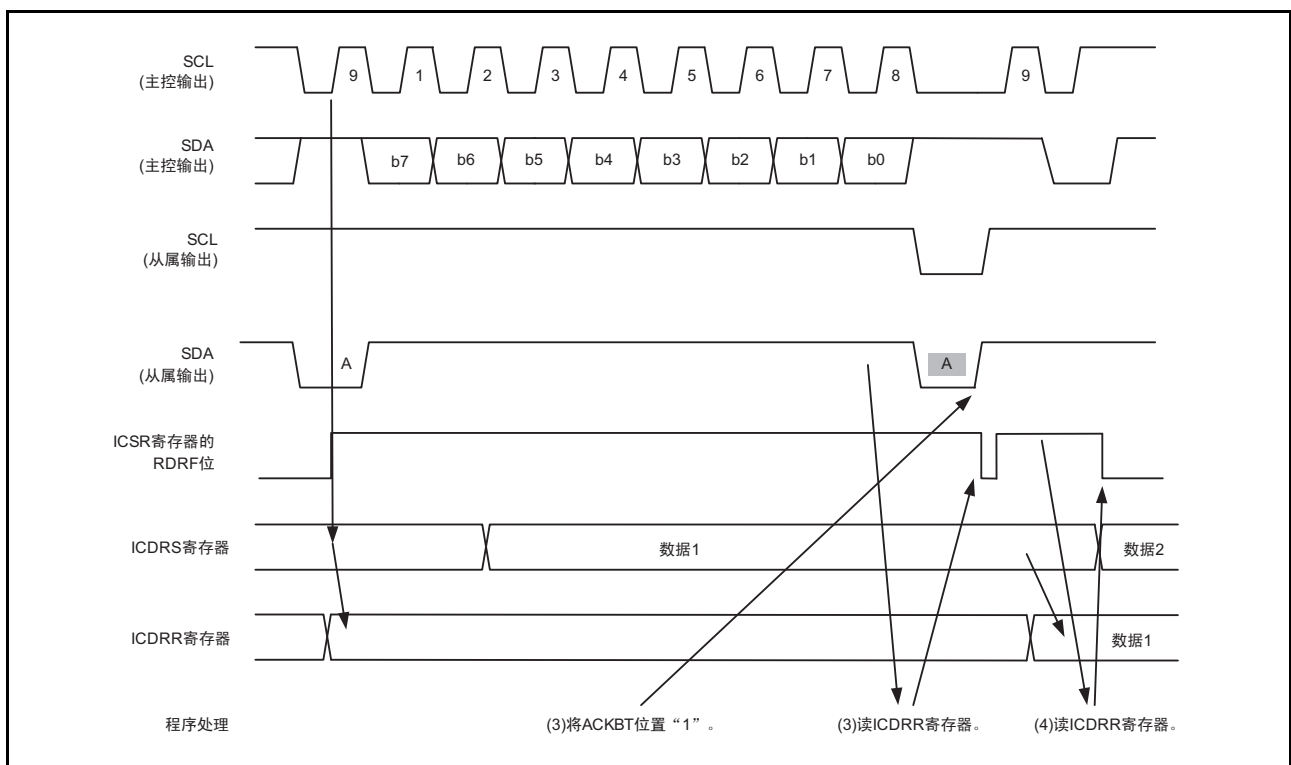


图 24.12 从属接收模式的运行时序 (I<sup>2</sup>C 总线接口模式) (2)

## 24.5 时钟同步串行模式

### 24.5.1 时钟同步串行格式

如果将 SAR 寄存器的 FS 位置 “1”，就以时钟同步串行格式进行通信。

时钟同步串行格式的传送格式如图 24.13 所示。

当 ICCR1 寄存器的 MST 位为 “1” 时，从 SCL 输出传送时钟；当 MST 位为 “0” 时，输入外部时钟。

在 SCL 时钟的 2 个下降沿之间输出传送数据，在 SCL 时钟的上升沿确定数据。能通过 ICMR 寄存器的 MLS 位选择 MSB first 或者 LSB first 的数据传送顺序，并且能通过 ICCR2 寄存器的 SDAO 位，在传送待机时更改 SDA 的输出电平。

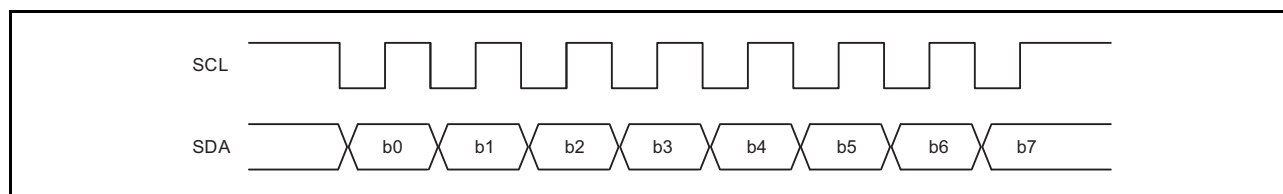


图 24.13 时钟同步串行格式的传送格式

### 24.5.2 发送

在发送模式中，与传送时钟的下降沿同步从 SDA 输出发送数据。当 ICCR1 寄存器的 MST 位为“1”时，输出传送时钟；当 MST 位为“0”，输入传送时钟。

发送模式的运行时序（时钟同步串行模式）如图 24.14 所示。

发送模式的步骤和运行如下所示：

1. 必须先将 ICCR1 寄存器的 ICE 位置“1”（可传送状态），然后设定 ICCR1 寄存器的 CKS0~CKS3 位和 MST 位等（初始设定）。
2. 必须通过将 ICCR1 寄存器的 TRS 位置“1”设定为发送模式，从而 ICSR 寄存器的 TDRE 位变为“1”。
3. 必须在确认 TDRE 位为“1”后，将发送数据写到 ICDRT 寄存器，从而将数据从 ICDRT 寄存器传送到 ICDRS 寄存器，并且 TDRE 位自动变为“1”。如果每当 TDRE 位变为“1”时将数据写到 ICDRT 寄存器，就能连续发送。在从发送模式转换为接收模式时，必须在 TDRE 位为“1”的状态下将 TRS 位置“0”。

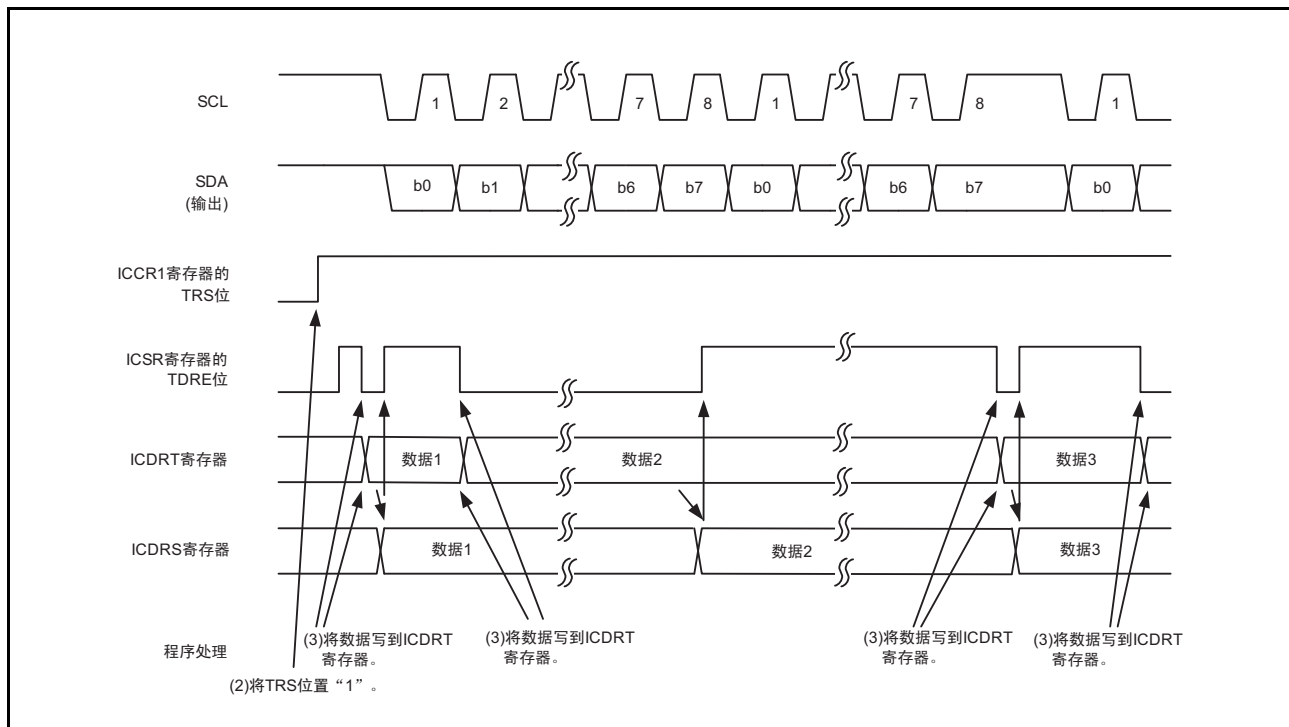


图 24.14 发送模式的运行时序（时钟同步串行模式）

### 24.5.3 接收

在接收模式中，在传送时钟的上升沿锁存数据。当 ICCR1 寄存器的 MST 位为“1”时，输出传送时钟；当 MST 位为“0”时，输入传送时钟。

接收模式的运行时序（时钟同步串行模式）如图 24.15 所示。

接收模式的步骤和运行如下所示：

1. 必须先将 ICCR1 寄存器的 ICE 位置“1”（可传送状态），然后设定 ICCR1 寄存器的 CKS0~CKS3 位和 MST 位等（初始设定）。
2. 在输出传送时钟时，必须将 MST 位置“1”，从而开始输出接收时钟。
3. 如果接收结束，就将数据从 ICDRS 寄存器传送到 ICDRR 寄存器，ICSR 寄存器的 RDRF 位变为“1”。当 MST 位为“1”时，因为处于可接受下一个字节数据的状态，所以连续输出时钟。如果每当 RDRF 位变为“1”时读 ICDRR 寄存器，就能连续接收。如果在 RDRF 位为“1”的状态下第 8 个时钟上升，就检测到溢出，ICSR 寄存器的 AL 位变为“1”。此时，ICDRR 寄存器保持以前的接收数据。
4. 当 MST 位为“1”时，为了停止接收，必须在将 ICCR1 寄存器的 RCVD 位置“1”（禁止下一个数据的接收）后读 ICDRR 寄存器，从而在结束下一个字节数据的接收后，将 SCL 固定为“H”电平。

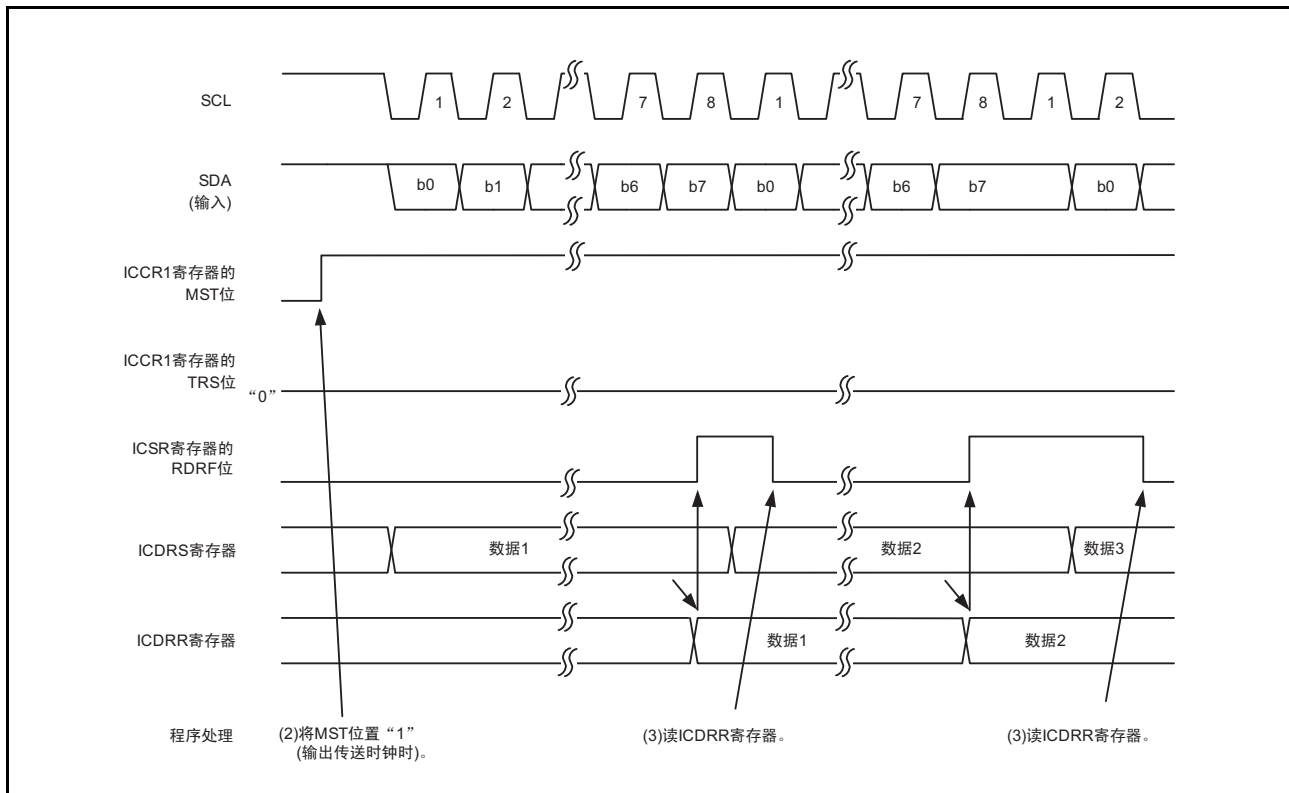


图 24.15 接收模式的运行时序（时钟同步串行模式）

### 24.6 寄存器的设定例子

使用 I<sup>2</sup>C 总线接口时的寄存器设定例子如图 24.16 ~ 图 24.19 所示。

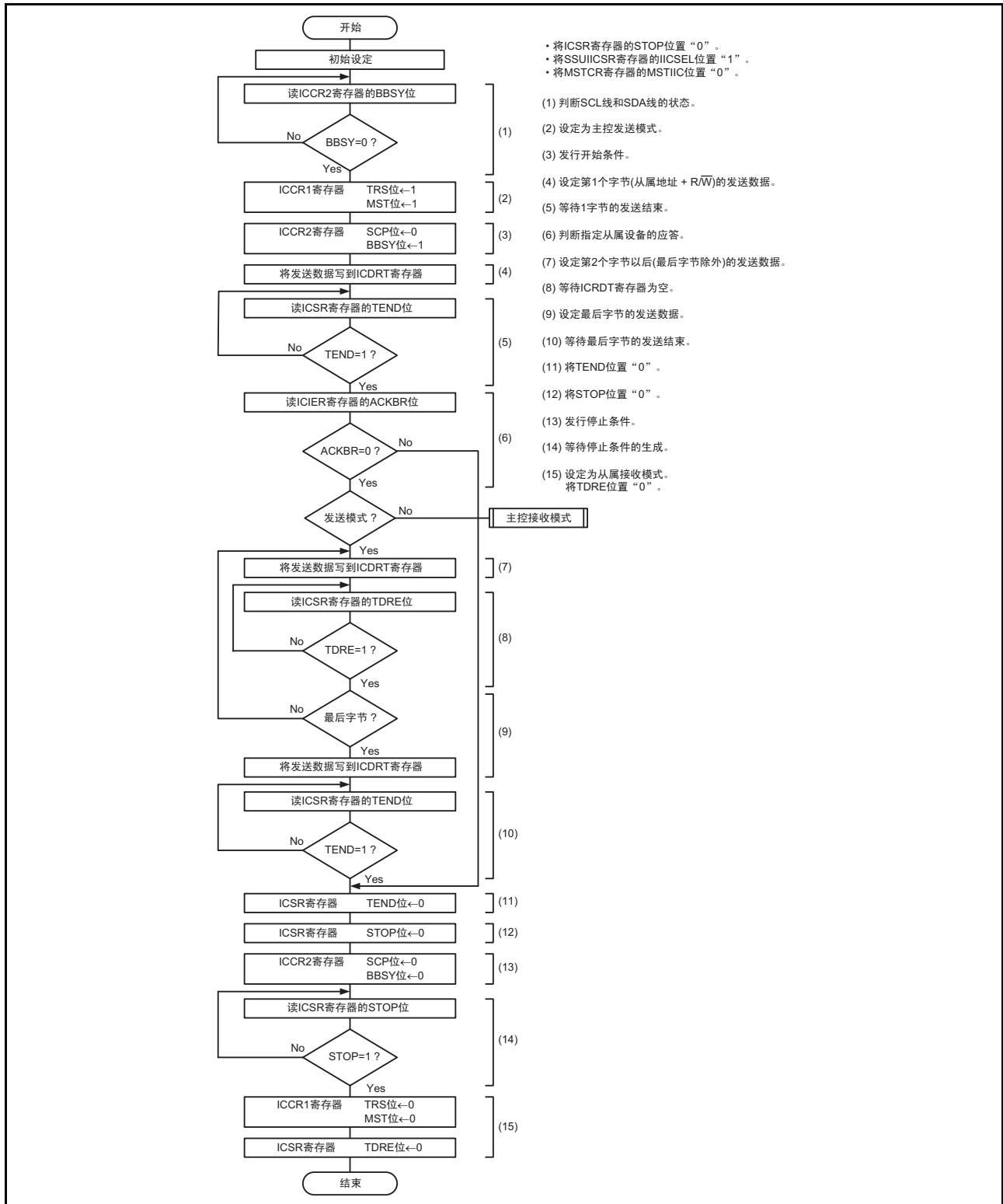


图 24.16 主控发送模式的寄存器设定例子 (I<sup>2</sup>C 总线接口模式)

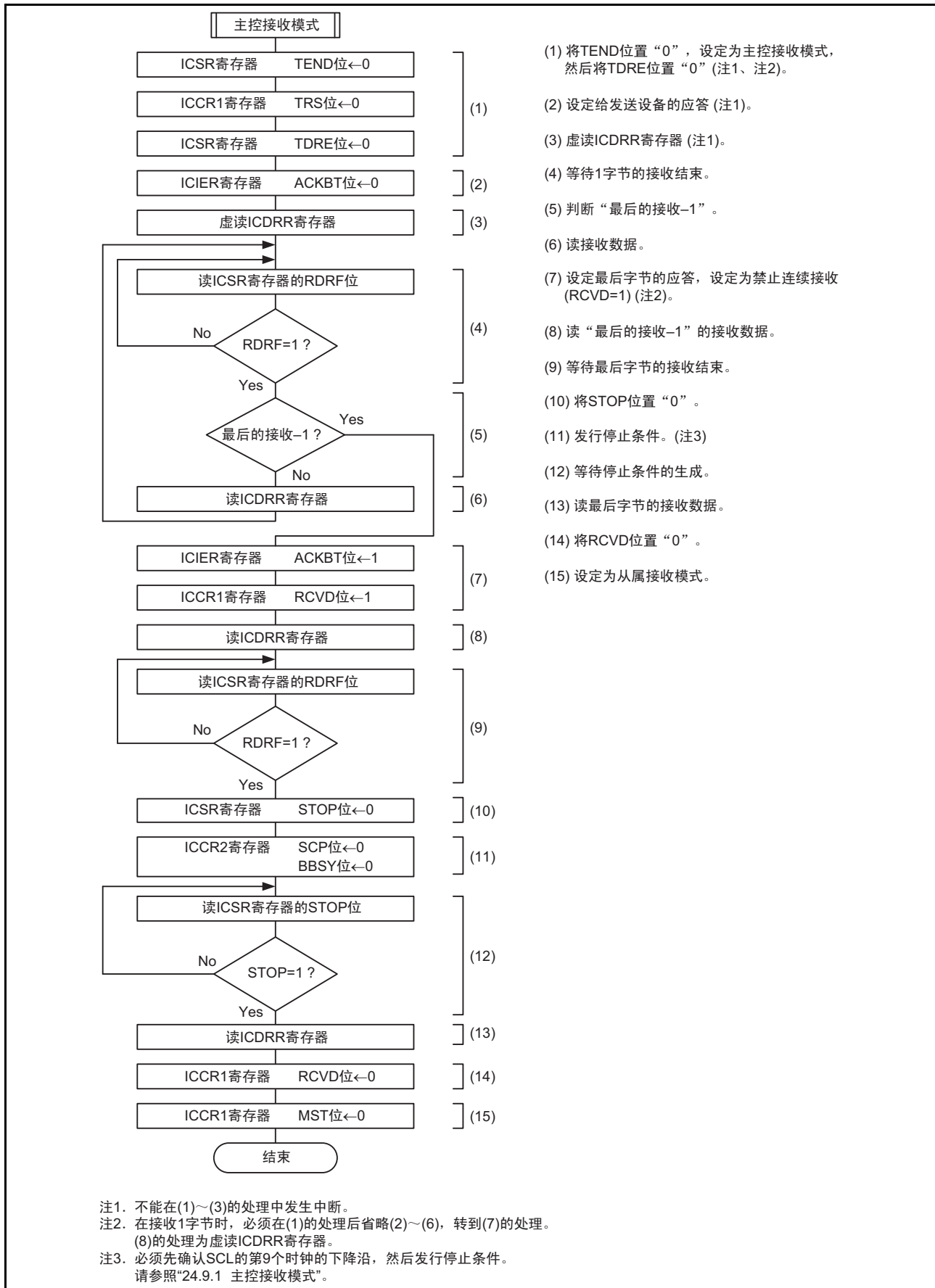


图 24.17 主控接收模式的寄存器设定例子 (I<sup>2</sup>C 总线接口模式)



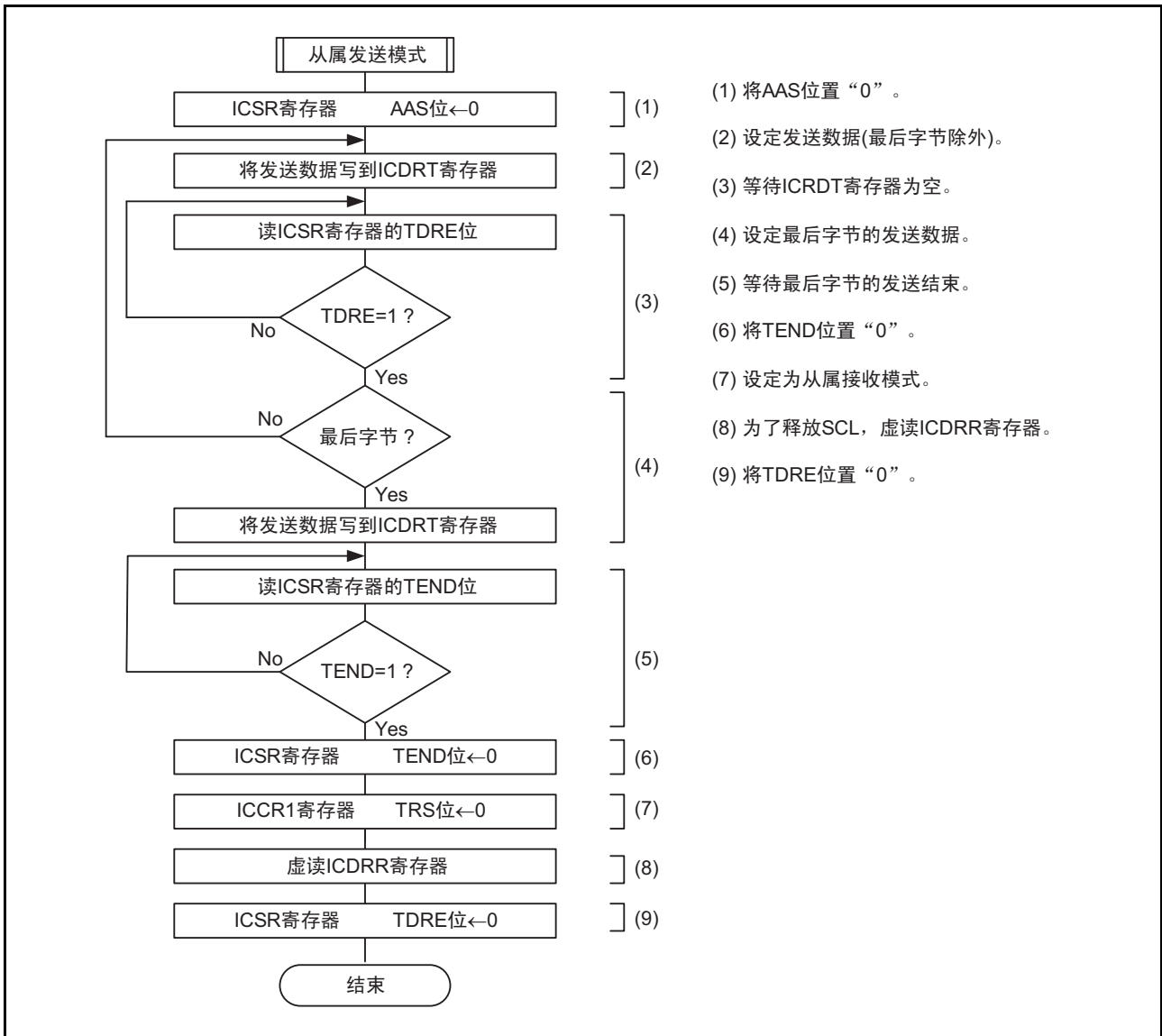
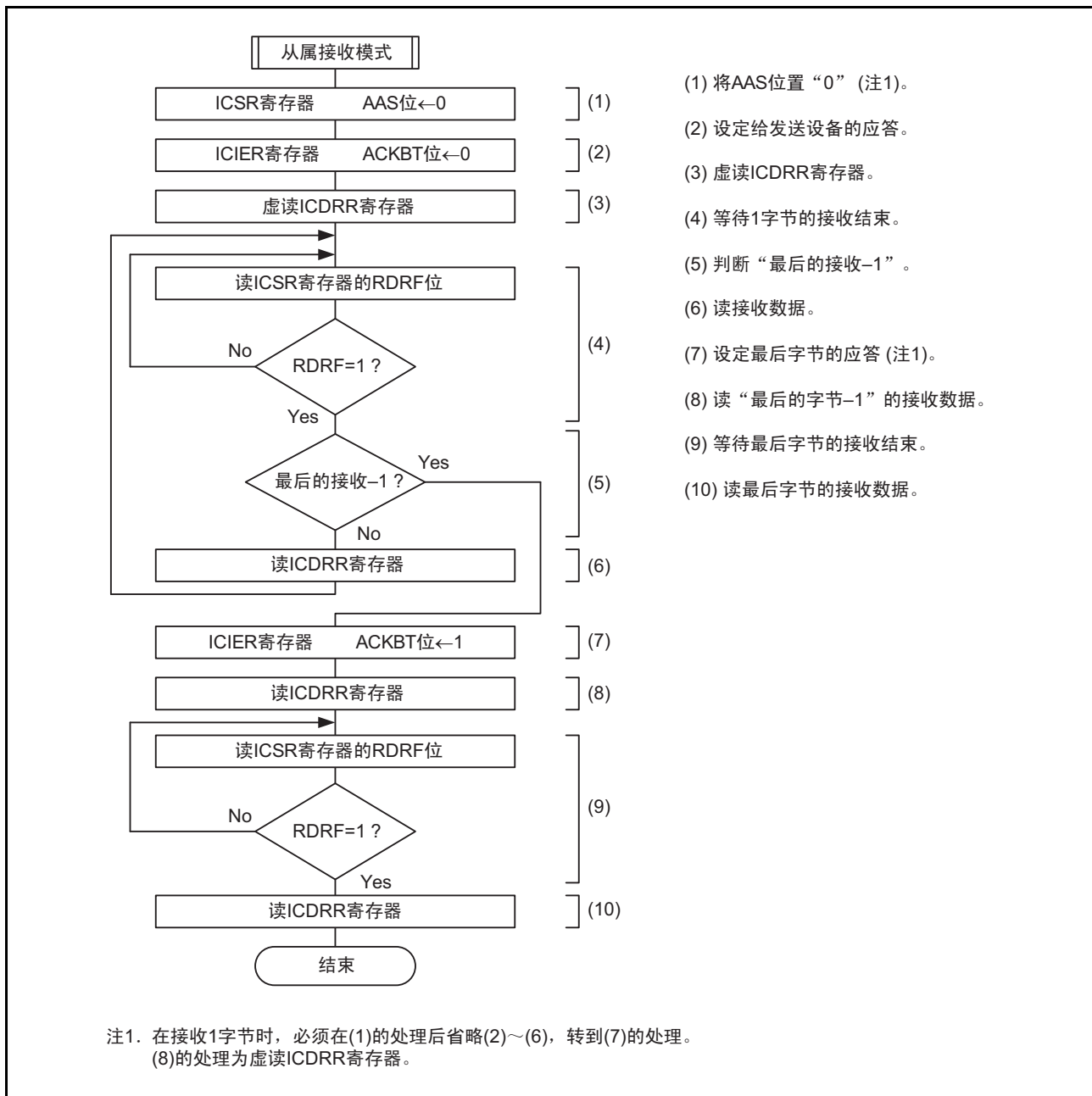


图 24.18 从属发送模式的寄存器设定例子 (I<sup>2</sup>C 总线接口模式)

图 24.19 从属接收模式的寄存器设定例子 (I<sup>2</sup>C 总线接口模式)

## 24.7 噪声消除电路

SCL 引脚和 SDA 引脚的状态经过噪声消除电路被取到内部。噪声消除电路的框图如图 24.20 所示。

噪声消除电路由 2 段串联的锁存器电路和匹配检测电路构成。通过  $f_1$  对 SCL 引脚的输入信号（或者 SDA 引脚的输入信号）进行采样，如果 2 个锁存器的输出电平相同，就将该电平信号传送到后段，否则就保持以前的值。

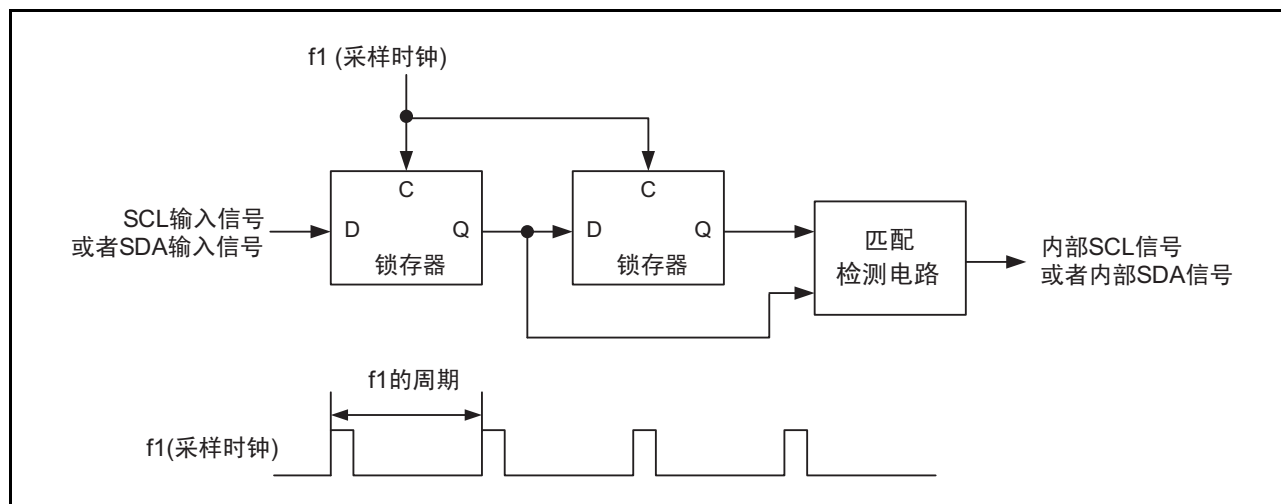


图 24.20 噪声消除电路的框图

## 24.8 位同步电路

在将 I<sup>2</sup>C 总线接口设定为主控模式时，以下 2 种状态可能会缩短 “H” 电平的期间，所以需要监视 SCL，边按位取得同步边进行通信。

- SCL 通过从属器件保持为 “L” 电平。
- 因 SCL 线的负载（负载电容和上拉电阻）而使 SCL 的信号上升变得缓慢。

位同步电路的时序如图 24.21 所示，SCL 从输出 “L” 电平变为高阻抗到监视 SCL 为止的时间如表 24.7 所示。

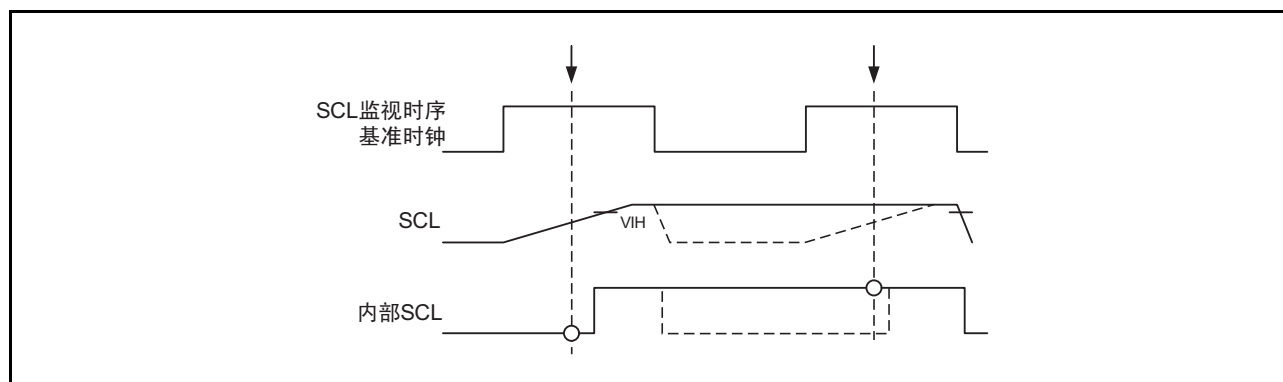


图 24.21 位同步电路的时序

表 24.7 SCL 从输出 “L” 电平变为高阻抗到监视 SCL 为止的时间

ICCR1 寄存器		监视 SCL 的时间
CKS3	CKS2	
0	0	7.5Tcyc
	1	19.5Tcyc
1	0	17.5Tcyc
	1	41.5Tcyc

1Tcyc=1/f1(s)

## 24.9 使用 I<sup>2</sup>C 总线接口时的注意事项

在使用 I<sup>2</sup>C 总线接口时，必须将 SSUICSR 寄存器的 IICSEL 位置 “1”（选择 I<sup>2</sup>C 总线接口功能）。

### 24.9.1 主控接收模式

在主控接收结束后，如果在第 9 个时钟下降时发行停止条件或者重新发行开始条件，SCL 就在第 9 个时钟后多输出 1 个时钟。

#### 24.9.1.1 对策

必须在主控接收结束后先确认 SCL 的第 9 个时钟的下降沿，然后发行停止条件或者重新发行开始条件。

必须通过以下的方法确认 SCL 的第 9 个时钟的下降沿：

必须在确认 ICSR 寄存器的 RDRF 位（接收数据寄存器满标志）变为 “1” 后，确认 ICCR2 寄存器的 SCLO 位（SCL 监视标志）变为 “0”（SCL 引脚为 “L” 电平）。

### 24.9.2 ICCR1 寄存器的 ICE 位和 ICCR2 寄存器的 IICRST 位

如果在 I<sup>2</sup>C 总线接口运行时给 ICE 位写 “0” 或者给 IICRST 位写 “1”，ICCR2 寄存器的 BBSY 位和 ICSR 寄存器的 STOP 位就可能为不定值。

#### 24.9.2.1 位变为不定值的条件

- 在发送模式（ICCR1 寄存器的 MST 位和 TRS 位都为 “1”）中，当本模块占有 I<sup>2</sup>C 总线时。
- 在接收模式（MST 位为 “1” 并且 TRS 位为 “0”）中，当本模块占有 I<sup>2</sup>C 总线时。
- 在从属发送模式（MST 位为 “0” 并且 TRS 位为 “1”）中，当本模块在发送数据时。
- 在从属接收模式（MST 位和 TRS 位都为 “0”）中，当本模块在发送应答时。

#### 24.9.2.2 对策

- 如果输入开始条件（在 SCL 为 “H” 电平时 SDA 下降），BBSY 位就变为 “1”。
- 如果输入停止条件（在 SCL 为 “H” 电平时 SDA 上升），BBSY 位就变为 “0”。
- 在发送模式中，如果在 SCL 和 SDA 都为 “H” 电平时的状态下给 BBSY 位写 “1” 并且给 SCP 位写 “0”，输出开始条件（在 SCL 为 “H” 电平时 SDA 下降），BBSY 位就变为 “1”。
- 在发送模式或者接收模式中，如果在 SDA 为 “L” 电平并且没有其他器件（本模块除外的器件）将 SCL 置为 “L” 电平时的状态下给 BBSY 位和 SCP 位写 “0”，输出停止条件（在 SCL 为 “H” 电平时 SDA 上升），BBSY 位就变为 “0”。
- 如果给 SAR 寄存器的 FS 位写 “1”，BBSY 位就变为 “0”。

#### 24.9.2.3 IICRST 位的补充说明

- 如果给 IICRST 位写 “1”，ICCR2 寄存器的 SDAO 位和 SCLO 位就变为 “1”。
- 在发送模式或者从属发送模式中，如果给 IICRST 位写 “1”，ICSR 寄存器的 TDRE 位就变为 “1”。
- 在通过 IICRST 位进行的 I<sup>2</sup>C 总线控制部的复位期间，BBSY 位、SCP 位和 SDAO 位的写操作无效，因此必须在给 IICRST 位写 “0” 后写这些位。
- 即使给 IICRST 位写 “1”，BBSY 位也不变为 “0”。但是，根据 SCL 和 SDA 的状态而生成停止条件（在 SCL 为 “H” 电平时 SDA 上升），因此 BBSY 位有可能变为 “0”。同样，也可能影响其他的位。
- 在通过 IICRST 位进行的 I<sup>2</sup>C 总线控制部的复位期间，停止发送和接收数据。但是，开始条件、停止条件和总线竞争失败的检测功能继续运行，因此根据 SCL 引脚和 SDA 引脚的输入信号，有可能更改 ICCR1 寄存器、ICCR2 寄存器和 ICSR 寄存器的值。

## 25. 基带功能

由于本章的内容是通过瑞萨电子产 RF 驱动的 API (Application Program Interface) 的支持, 所以在使用瑞萨电子产 RF 驱动时, 不需要进行本章的设定。

### 25.1 基带功能说明

硬件中内置以下所示的基带功能。

- (1) 26 位定时器
- (2) 发送 RAM
- (3) 接收 RAM
- (4) 发送帧生成功能
- (5) 滤波器功能
- (6) 中断
- (7) CRC 运算电路
- (8) 自动 ACK 应答功能
- (9) 自动 ACK 接收功能
- (10) 自动接收转换功能
- (11) ANTSW 输出转换功能
- (12) 自动 CSMA-CA 功能
- (13) 状态转移
- (14) 基带的相关寄存器
- (15) 控制顺序
- (16) 自动发送/接收的运行例子

### 25.1.1 基带框图

基带框图如图 25.1 所示。

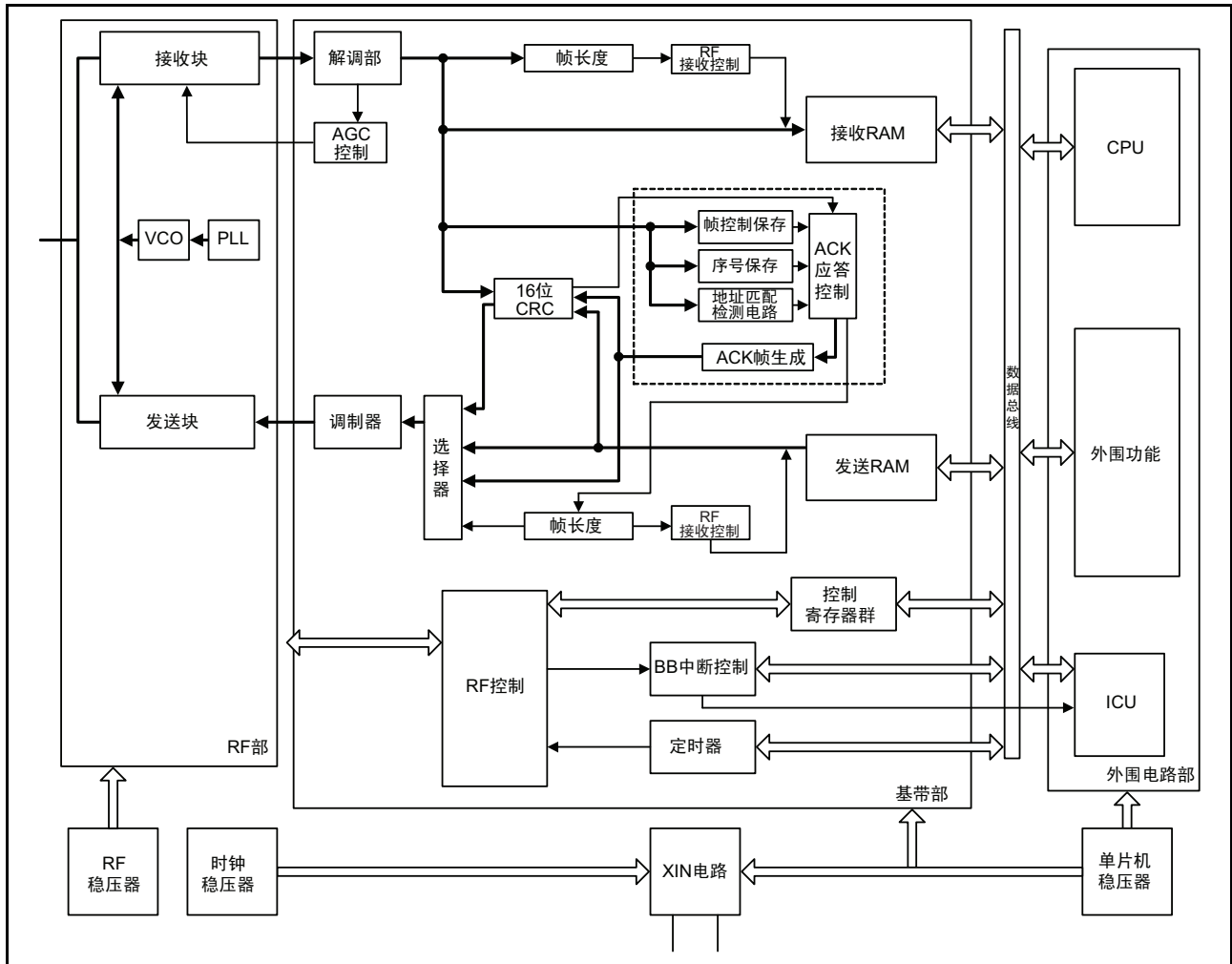


图 25.1 基带框图

### 25.1.2 基带用语说明

有关文中的用语如下所示。

- IDLE 状态：提供给 RF 部内部的 RF 稳压器为稳定上升状态。
- RF 稳压器：表示 RF 部专用的内置稳压器。
- 时钟稳压器：为了稳定基准 16MHzCLK 而内置于 XIN 电路专用的稳压器。时钟稳压器的电源由 VCCRF 引脚输入。

### 25.1.3 26 位定时器

26 位定时器内置 3 个定时器比较功能。在定时器值和定时器比较  $i$  ( $i=0 \sim 2$ ) 值相同时，能发生 BB 定时器比较  $i$  ( $i=0 \sim 2$ ) 中断。

能通过预分频器将对计数源 16MHz 进行 256 分频后的时钟输入到定时器。

26 位定时器的结构如图 25.2 所示。

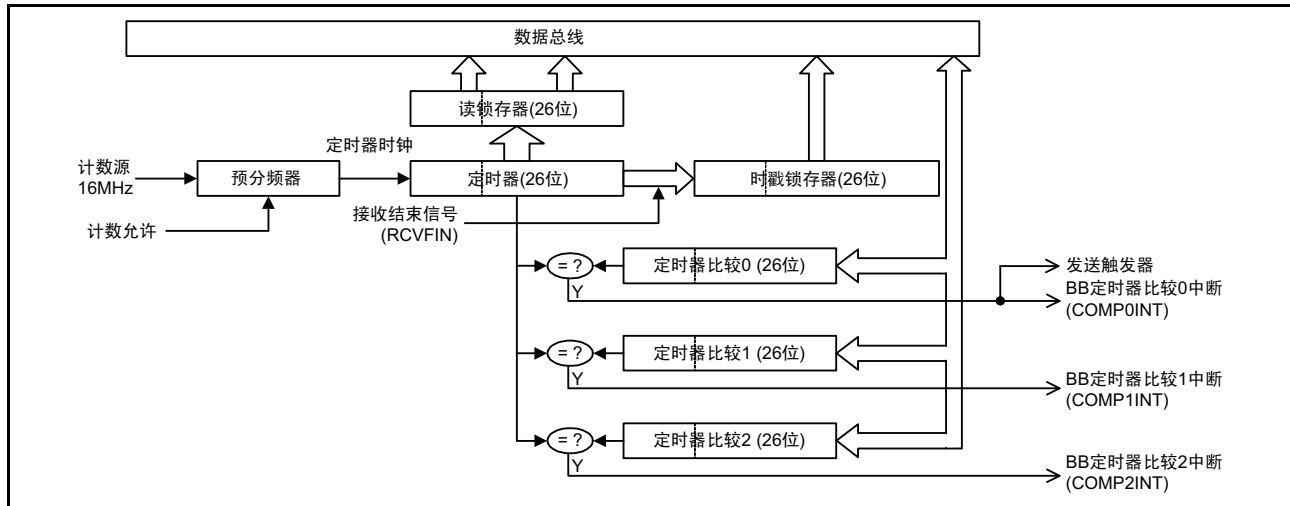


图 25.2 26 位定时器的结构

#### 25.1.3.1 BB 定时器比较 $i$ 中断

在定时器值和定时器比较  $i$  值相同时，发生 BB 定时器比较  $i$  中断。

另外，定时器比较 0 也用作发送开始信号。

在发送开始信号发生 144 $\mu$ s 后，就自动开始发送。

#### 25.1.3.2 时戳

将帧接收结束时的定时器值保存到 BBTSTAMP0、BBTSTAMP1 寄存器。

BBTSTAMP0、BBTSTAMP1 寄存器被保持到下一个帧接收结束为止。

#### 25.1.3.3 读定时器值

能从 BBTIMEREAD0、BBTIMEREAD1 寄存器读定时器值。读时必须从 BBTIMEREAD0 寄存器（低位字节）进行读。

在读 BBTIMEREAD0 寄存器的 7 ~ 0、15 ~ 8 位的任何一个（或者两个）时，锁存全部位的计数值。另外，在读 BBTIMEREAD1 寄存器（最高位字节）的 25 位、24 位时，取消被锁存的计数值。

在先读 BBTIMEREAD1 寄存器时，必须注意 BBTIMEREAD0 寄存器不被锁存。

在读 BBTIMEREAD0 寄存器后，如果不读 BBTIMEREAD1 寄存器，那么即使再次读 BBTIMEREAD0 寄存器的值，读之前的读取值。



#### 25.1.4 发送 RAM

专用基带块内置 127 字节的发送 RAM。

地址为 2E00h ~ 2E7Eh。

发送 RAM 数据以每 1 个字节由起始地址开始发送帧。

因为发送 RAM 数据不满 127 字节时，下一个帧发送必须从起始地址开始，所以发送 RAM 数据必须从起始地址开始写。

另外，如果开始发送并且内部发送计数的值达到或超过写地址，就发生发送溢出中断请求，并且同时取消发送处理。

能读给发送 RAM 写的的数据。

#### 25.1.5 接收 RAM

专用基带块内置 127×2 字节（存储体 0、1）的发送 RAM。

地址为 2E80h ~ 2EFEh，专用于读。

在基带功能有效后，从接收 RAM 的存储体 0 开始帧的保存，并且每次接收都向存储体 0、1 进行相互保存。另外，发生对应每次帧接收结束的存储体的接收结束中断请求。在读接收 RAM 时，读设定在 BBTXRXMODE3 寄存器的 RCVBANKSEL 位的存储体的接收 RAM 数据。

接收帧以每 1 个字节从接收 RAM 的起始地址开始进行保存。

当接收 RAM 数据不满 127 字节时，在开始下一个帧接收时，从接收 RAM 起始地址开始保存。

另外，能在接收中读接收 RAM 的数据。同时能通过读 BBRXCOUNT 寄存器的值，确认正在接收中的数据地址。

能通过 BBTXRXMODE3 寄存器的 ADRSFILEN 位或者 LVLFILEN 位设定是否有捕获帧的滤波器。详细内容请参照“25.1.7 滤波器功能”。

另外，能通过 BBTXRXST0 寄存器的 RCVBANK0、RCVBANK1 位，作为进行接收 RAM 数据接受时的标志利用。接收开始自动置“1”（有接收数据）。通过程序在结束读接收数据后，清“0”（接收允许）。在保持为置“1”（有接收数据）的状态下，如果再次开始帧接收就发生接收溢出中断。

最后接收结束的帧是存储体 0 还是存储体 1 能通过 BBTXRXST0 寄存器的 RCVBANKST 位确认。

### 25.1.6 发送帧的生成功能

自动生成并且输出发送帧。

发送帧的结构如图 25.3 所示。

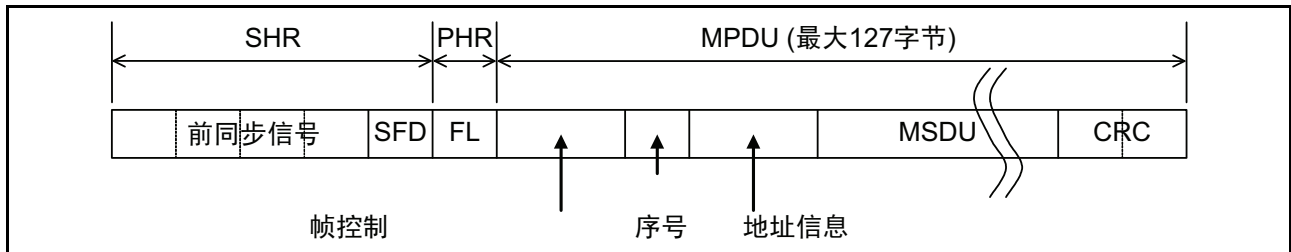


图 25.3 发送帧的结构

SHR: Synchronization Header

PHR: PHY Header

MPDU: MAC Protocol Data Unit

SFD: Start of frame Delimiter

FL: Frame Length

MSDU: MAC Service Data Unit

CRC: Cyclic Redundancy Check

- (1) 前同步信号: 4 字节 (8 符号)、“00000000h”
- (2) SFD: 1 字节 (2 符号)、“A7h”
- (3) FL: 1 字节 (2 符号)、MPDU 的长度、给 BBTXFLEN 寄存器写的值
- (4) MPDU: 最大 127 字节的数据。依次输出给发送 RAM 写的的数据。

最后的 2 字节在 BBTXRXMODE2 寄存器的 NOCRC 位为 “0” (自动 CRC 有效) 时, 自动附加在 CRC 运算电路生成的 CRC 数据。

- 帧控制: 2 字节 (4 符号)
  - 帧型 (bit2~0)
    - 000b: 信标帧、001b: 数据帧、010b: ACK 帧
    - 011b: MAC 命令帧、100b-111b: 保留
  - 安全有/无 (bit3)、发送挂起位 (bit4)
  - ACK 请求 (bit5)、PAN 内发送 (bit6)
  - 发送源地址模式 (bit10、bit11)、发送目标地址模式 (bit14、bit15)
- 序号: 1 字节 (2 符号)
- 地址信息: 发送目标、发送源的 PANID 和地址
- MSDU (MAC 有效载荷): 帧有效载荷
- CRC: 帧 CRC 检查列

## 25.1.7 滤波器功能

### 25.1.7.1 地址滤波器

能通过 BBTXRXMODE3 寄存器的 ADRSFILEN 位设定是否有捕获帧的地址滤波器。

在地址滤波器有效的状态下，除以下所示的地址滤波器条件以外的帧不保存到接收 RAM。另外，不发生存储器 0、1 接收结束中断请求。

在地址滤波器无效的状态下，捕获全部接收帧。另外，在全部帧接收结束时，发生存储器 0、1 接收结束中断请求。

### 25.1.7.2 地址滤波器的条件

当帧包括发送目标 PAN 标识符时，与 BBPANDID 寄存器或者 FFFFh 相同。

当帧包括发送目标短地址时，与 BBSHORTAD 寄存器或者 FFFFh 相同。另外，当帧包括发送目标扩展地址时，与 BBENXTENDAD0 ~ BBENXTENDAD3 寄存器相同。

当帧型为信标帧而不为 BBPANID 寄存器的 FFFFh 时，发送目标 PAN 标识符与 BBPANID 寄存器相同。当 BBPANID 寄存器为 FFFFh 时，捕获全部的接收帧。

当帧型为数据帧或者 MAC 命令帧，并且仅包括发送目标寻址字段时，当 BBTXRXMODE3 寄存器的 PANCORD 位为“1”（PAN 协调器）时，发送源 PAN 标识符与 BBPANID 寄存器相同。

另外，发送源和发送目标都没有寻址字段和 PAN 标识符字段时，仅能接收 ACK 帧（即：帧类型 =ACK、加密位 =0、接收帧长度 =05h）。但是当地址滤波器有效时，带帧 ACK 请求发送后，仅在 54 符号期间能接收 ACK 帧。除此期间以外的 ACK 帧接收时，取消数据并且等待再次接收。

### 25.1.7.3 接收电平滤波器

能通过 BBTXRXMODE3 寄存器的 LVLFILEN 位设定是否有捕获帧的滤波器。

在接收电平滤波器为有效的状态下，仅能接收给 BBLVLVTH 寄存器设定的达到或者超过接收电平的帧。

设定接收电平阈值设定寄存器或者 CCA 电平阈值设定寄存器的值，与保存到 RSSI/CCA 结果寄存器（加上将 RSSI 偏移寄存器设定的偏移值）的值进行比较。

### 25.1.8 中断

基带块的中断信号如表 25.1 所示。

表 25.1 基带中断一览

中断序号	中断名	中断发生条件
31	BB 定时器比较 0	在定时器值和定时器比较 0 的值相同时发生请求。
28	BB 定时器比较 1	在定时器值和定时器比较 1 的值相同时发生请求。
2	BB 定时器比较 2	在定时器值和定时器比较 2 的值相同时发生请求。
46	发送结束	在帧发送结束时发生中断请求。 但是在自动 ACK 接收模式有效时，如果发送帧有 ACK 请求，发送结束时就不发生中断请求。在 ACK 接收结束时或者 ACK 接收超时时，便发生中断请求。
20 (注 1)	存储器 0 接收结束	在存储体 0 的帧接收结束时发生中断请求。 但是在自动 ACK 应答模式有效时，如果发送帧有 ACK 请求，接收结束时就不发生中断请求。在 ACK 应答结束时，便发生中断请求。
51 (注 2)	存储器 1 接收结束	在存储体 1 的帧接收结束时发生中断请求。 但是在自动 ACK 应答模式有效时，如果接收帧有 ACK 请求，接收结束时就不发生中断请求。在 ACK 应答结束时，便发生中断请求。
44	地址滤波器	在识别地址匹配时发生中断请求。
30	CCA 结束	在 CCA 顺序结束时发生中断请求，或者在 CSMA-CA 顺序结束时也发生中断请求。
48	PLL 锁定检测	在 PLL 锁定 / 解锁检测时发生中断请求。 能在 BBTXRMODE4 寄存器的 PLLINTSEL 位转换锁定 / 解锁。 在 PLL 没有锁定的状态下，发送或者接收运行时发生解锁中断。
45	发送溢出	如果开始发送并且内部发送计数的值达到或超过写地址，就发生发送溢出中断请求。
49 (注 3)	接收溢出 0	在将 BBTXRST0 寄存器的 RCVBANK0 位置“1”（有接收数据）的状态下，如果存储体 0 再次开始数据接收，就发生接收溢出 0 中断。
47	接收溢出 1	将 BBTXRST0 寄存器的 RCVBANK1 位置“1”（有接收数据）的状态下，如果存储体 1 再次开始数据接收，就发生接收溢出 1 中断。
20 (注 1)	IDLE	在经过 IDLE 上升沿时间后，发生中断请求。
51 (注 2)	时钟稳压器	在经过时钟稳压器的上升沿时间后，发生中断请求。
49 (注 3)	校准结束	在校准结束时发生中断请求。

注 1. 通过 BBTXRMODE4 寄存器的 BANK0INTSEL 位转换。

注 2. 通过 BBTXRMODE4 寄存器的 BANK1INTSEL 位转换。

注 3. 通过 BBTXRMODE4 寄存器的 ROR0INTSEL 位转换。

### 25.1.9 CRC 运算电路

CRC 运算电路对发送帧以及接收帧自动实施运算。

CRC 码的生成使用  $X^{16}+X^{12}+X^5+1$  的生成多项式。

从有效载荷数据的起始地址开始通过 8 位单位进行数据输入，然后生成 16 位的代码。

发送时，从发送 RAM 的起始地址开始 CRC 运算，并且将到 (BBTXFLEN 寄存器值 -2) 地址为止的运算结果加上自动发送帧的最后 2 字节后进行发送。

另外，通过将 BBTXRXMODE2 寄存器的 NOCRC 位置“1”（自动 CRC 无效），就可以将 RAM 上的数据作为 CRC 数据进行发送而不发送 CRC 运算结果。

接收时，从接收 RAM 的起始地址开始 CRC 运算，并且将到 (BBRXFLEN 寄存器值 -2) 地址为止的运算结果与接收了帧的最后 2 字节的 CRC 数据比较后的结果，保存到 BBTXRXST0 寄存器的 CRC 位。接收 RAM 保存接收帧的 CRC 数据。

### 25.1.10 自动 ACK 应答功能

能通过 BBTXRXMODE0 寄存器的 AUTOACKEN 位，在帧接收结束后，自动应答 ACK。

自动 ACK 应答的条件，通过接收了帧控制位等用硬件自动进行判断。

- CRC 结果                      接收帧和 CRC 运算结果相同
- 地址滤波器有效
- 帧控制位                      b2-b0
- 帧型                              001b or 011b（数据帧或者 MAC 命令帧）
- 帧控制位                      b5
- ACK 请求                      1: 有
- 帧控制位                      b11、b10、b15、b14（参照表 25.2）

表 25.2 自动 ACK 应答的条件

帧控制				PAN 协调器位 (BBTXRXMODE3 寄存器的 PANCORD 位)	PANID (BBPANID)	短地址 (BBSHORTAD)	扩展地址 (BBEXTENDAD3-0)
b11	b10	b15	b14				
1	0	—	—	—	与发送目标 PANID 相同	与发送目标地址相同	×
1	1	—	—	—	与发送目标 PANID 相同 (注 1)	×	与发送目标地址相同
0	0	1	0	1	与发送目标 PANID 相同	×	×
0	0	1	1	1	与发送目标 PANID 相同	×	×

注 1. 发送目标 PANID=FFFFh 时，不取决于 BBPANID 的值。

另外 ACK 帧应答如下图所示。

- FL（帧长度）：与设定值无关为“05h”。
- 序号：保持接收的序号进行发送。

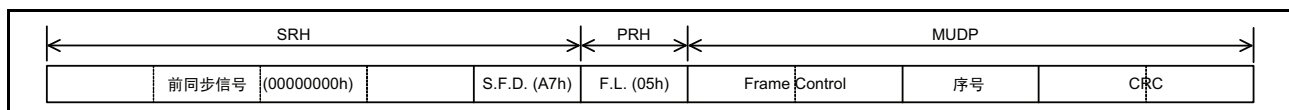


图 25.4 ACK 帧

ACK 应答的时序在非信标模式或者信标模式中不同。

非信标模式和信标模式通过 BBTXRXMODE0 寄存器的 BEACON 位进行设定。

非信标模式时，在帧接收结束并且经过 192 $\mu$ s 后发送 ACK 帧。

信标模式时，在帧接收开始后，开始检查退避期间为 320 $\mu$ s 的间隔。如果帧接收结束到退避期间结束为止的间隔不低于 192 $\mu$ s，则在退避期间结束后开始发送 ACK 帧（情况 1）。如果帧接收结束到退避期间结束的间隔为 192 $\mu$ s 以内，即使退避期间结束也不开始发送，而是等待下一个退避期间然后开始发送（情况 2）。

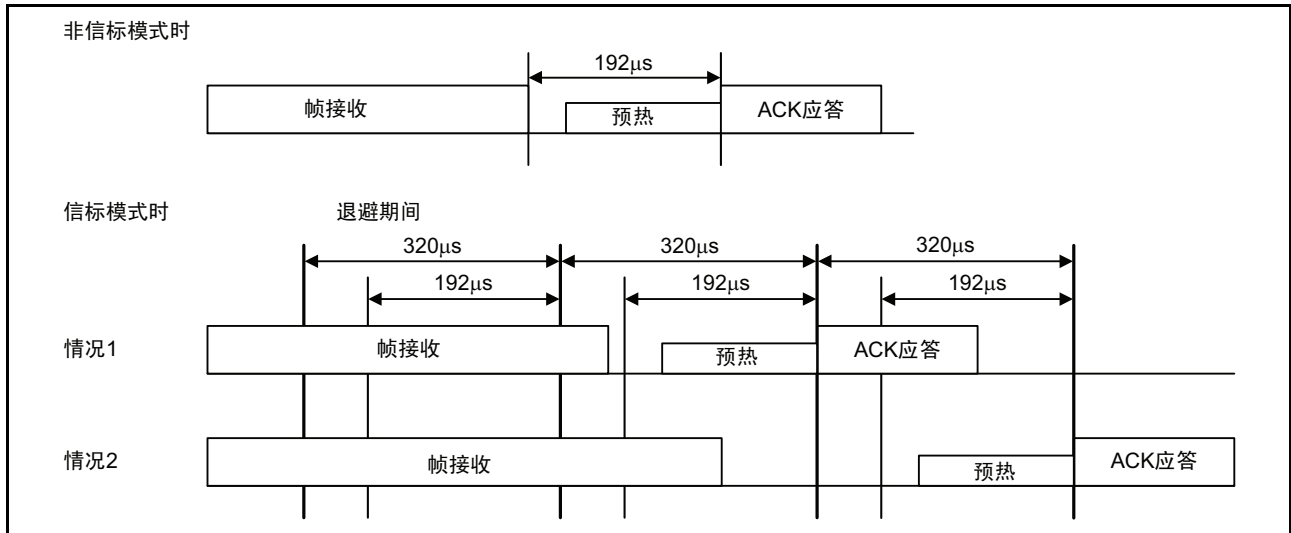


图 25.5 ACK 应答时序

- 注 1. 在执行自动 ACK 应答处理中，即使将 BBTXRXMODE0 寄存器的 AUTOACKEN 位设定为“0”（自动 ACK 无效）也不取消在执行中的应答处理。
- 注 2. 在进行帧发送（包括自动 ACK 接收）时，到帧发送结束为止，必须将本功能（自动 ACK 应答功能）置为无效。
- 注 3. ACK 应答结束时，发生发送结束中断。

### 25.1.11 自动 ACK 接收功能

通过 BBTXRXMODE1 寄存器的 ACKRCVEN 位，在帧发送结束后，能自动处理 ACK 接收。不接收除 ACK 以外的帧。

进行自动 ACK 接收的条件：

- 有 ACK 请求时发送
- 接收帧为 ACK 帧
- 发送的帧的序号与接收的帧的序号相同
- CRC 相同
- 发送结束后在 54 符号期间内

当满足以上所有的条件，在 ACK 接收结束时发生发送结束中断请求。另外，与地址滤波器有效 / 无效无关，接收 RAM、BBRXFLEN 寄存器以及 BBTXRXST0 寄存器的 CRC 位不更新。

另外在发送结束后，当 54 符号期间内不能确认 ACK 接收时，能再次从 CSMA-CA 运行进行重新发送处理。

重新发送处理后也等待 ACK 接收，进行相同的运行。

重新发送处理重复进行 BBTXRXMODE1 寄存器的 RETRN 位中所设定的次数（默认值 3 次）。不需要重新发送处理时，必须将 BBTXRXMODE1 寄存器的 RETRN 位设定为“000b”。

进行重新发送处理时，必须将 BBCSMACON0 寄存器的 CSMATRNST 设定为“1”（CSMA-CA 后发送处理），并且通过将 BBCSMACON0 寄存器的 CSMAST 位设定为“1”（自动 CSMA-CA 开始），开始发送运行。

在 ACK 接收结束时或者不能确认 ACK 接收的情况下，即使进行了设定次数的重新发送处理，在不能接收 ACK 时（超时），也发生发送结束中断请求。

能通过 BBTXRXST0 寄存器的 TRNRCVSQLC 位，确认 ACK 能否正常接收或者即使重复进行重新发送 ACK 也无法接收。

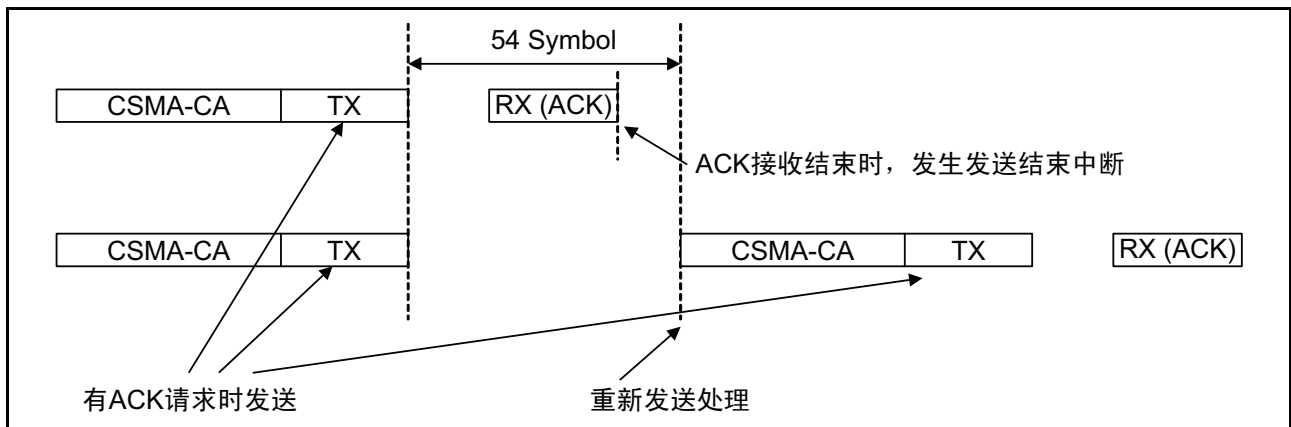


图 25.6 ACK 接收时序

### 25.1.12 自动接收转换功能

#### 25.1.12.1 从发送到接收

通过将 BBTXRXMODE0 寄存器的 AUTORCV0 位设定为“1”（允许自动接收转换），则可以在帧发送结束后自动成为接收状态。

在发送结束并且经过 184 $\mu$ s 后，为可接收状态。

但是，在 CSMA-CA 发送时 CSMA-CA 忙状态下，或者在带 ACK 请求发送中的 ACK 不能接收时，不为接收状态而为 IDLE 状态。

#### 25.1.12.2 从接收到接收

通过将 BBTXRXMODE0 寄存器的 AUTORCV1 位设定为“1”（允许自动接收转换），便可以在帧接收结束后自动成为接收状态。

在发送结束并且经过 184 $\mu$ s 后，为可接收状态。

但是，在 BBTXRXMODE0 寄存器的 AUTOACKEN 位设定为“1”（允许自动 ACK）的状态下，满足 ACK 应答的条件时，优先 ACK 应答。

注 1. 在自动接收转换模式有效时转换到接收后，即使给 BBTXRXMODE0 寄存器的 AUTORCV0、AUTORCV1 设定为“0”（自动接收转换无效），到接收运行结束（帧接收结束）为止仍然保持接收状态。

### 25.1.13 ANTSW 输出转换功能

为了可以控制外部功率放大器等，能从 P0\_4/ASW 引脚输出发送时为“H”电平输出的信号。转换到 ASW 输出能通过 BBANTSWCON 寄存器进行设定。

时序能通过 BBANTSWTIMG 寄存器进行设定。

### 25.1.14 自动 CSMA-CA 功能

将 BBCSMACON0 寄存器的 CSMASST 位设定为“1”（自动 CSMA-CA 开始），便可以自动执行 CSMA-CA 流程图。

给 BBCCA VTH 寄存器设定 CCA 的阈值电平。

能通过 BBCSMACON1 寄存器、BBCSMACON2 寄存器设定各变数。

CSMA-CA 运行结束的同时，能将结果保存到 BBTXRXST0 寄存器的 CSMACA 位，并且发生 CSMA-CA 中断。

另外，事先将 BBCSMACON0 寄存器的 CSMATRNST 位设定为“1”（CSMA-CA 后发送处理），如果 CSMA-CA 判断结果为 OK，自动 CSMA-CA 功能就可以执行到自动发送处理为止。

在开始执行自动 CSMA-CA 前，必须设定为 IDLE 状态后，必须在经过不少于 BBIDLEWAIT 寄存器中设定的等待时间后再执行自动 CSMA-CA 功能。

在将 BBCSMACON1 寄存器的 BEMIN 位设定为“000b”的状态下将 BBCSMACON0 寄存器的 CSMASST 位设定为“1”（自动 CSMA-CA 开始）时，不进行 CSMA-CA 运行从发送开始。另外当自动 ACK 接收功能有效的情况下，在发送结束后 54 符号期间内不能确认 ACK 接收时，就从发送运行开始进行 BBBBTXRXMODE1 寄存器的 RETRN 位中设定的次数的重新发送处理。但是，如果 BBTXRXMODE1 寄存器的 RETRN 位为“000b”时不进行重新发送处理。



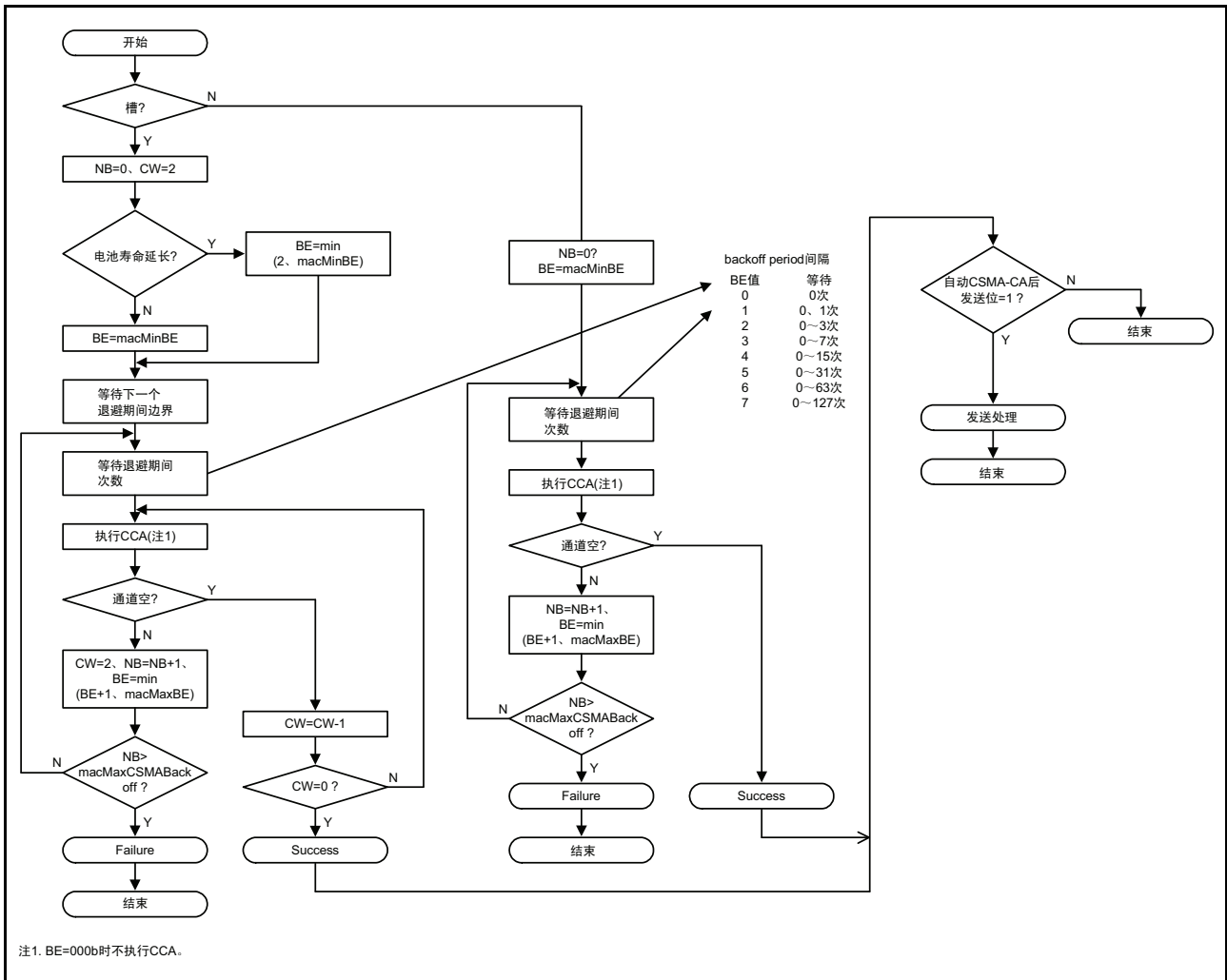


图 25.7 CSMA-CA 流程图

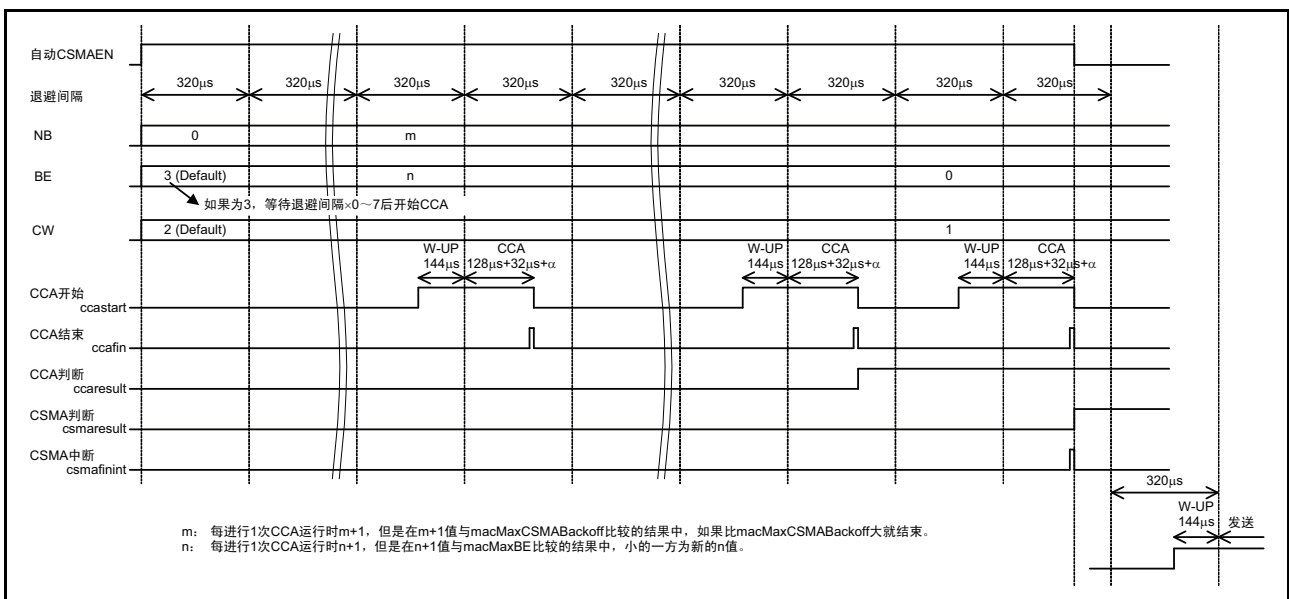


图 25.8 CSMA-CA 时序图 (信标模式的例子)

### 25.1.15 状态转移

状态转移如图 25.9 所示。

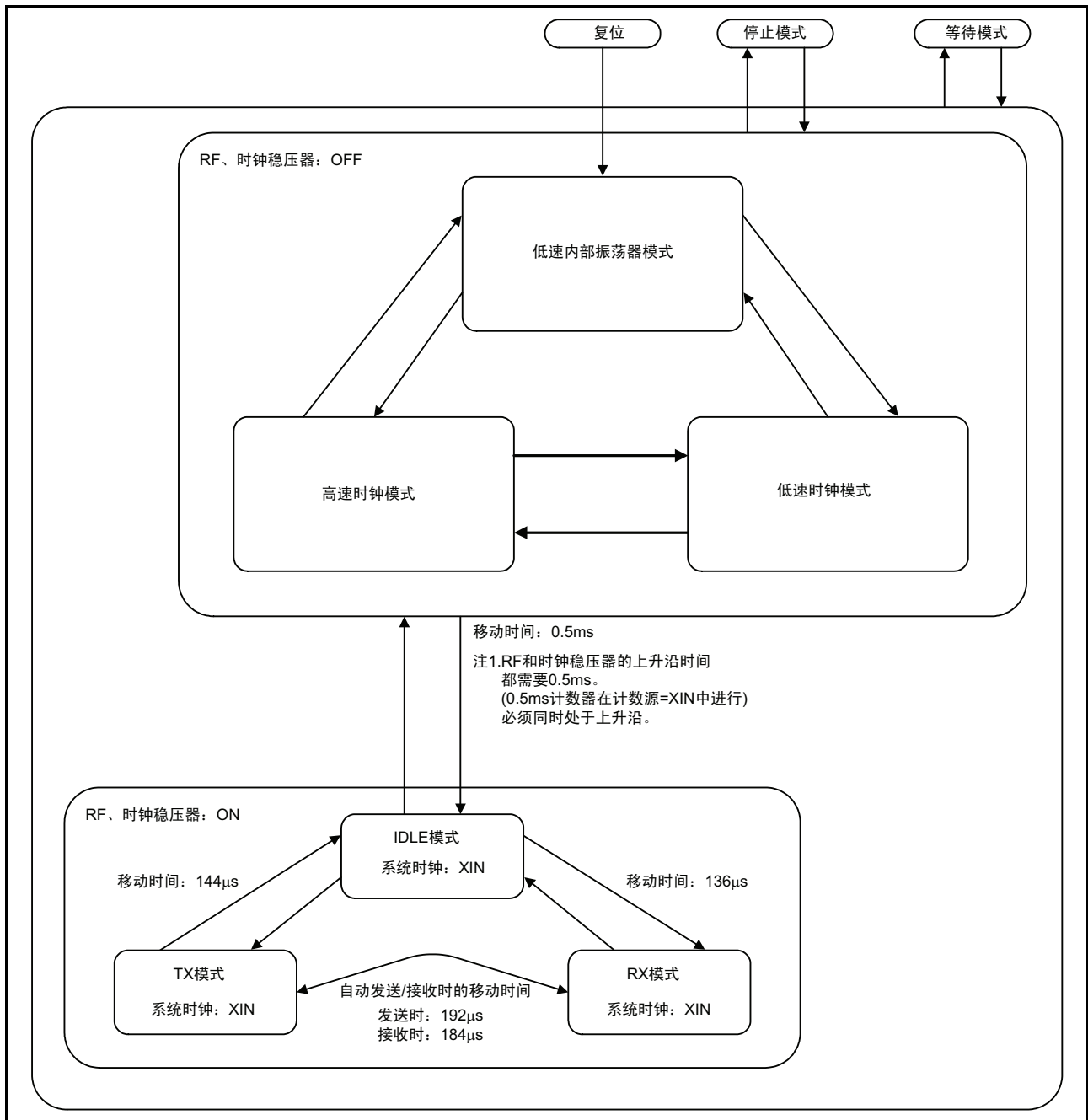


图 25.9 状态转移图

## 25.2 基带的相关寄存器

基带的相关寄存器如以下所示。

### 25.2.1 基带控制寄存器（BBCON）

地址	地址 2D00h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	BBEN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	BBEN	基带允许位	0: 基带功能为无效（停止） 1: 基带功能为有效	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

#### BBEN 位（基带允许位）

控制基带功能的有效 / 无效。通过将此位置“1”，基带功能为有效。

当此位为“1”时，向基带的相关寄存器进行存取。

通过将此位置“0”，通信中的处理被初始化，但是保持各寄存器的设定值。另外，还取消自动 ACK 应答、自动接收转换功能等的处理。

必须将 BBRFCON 寄存器的 RFPWRON 位置“0”（RF 功率 OFF）后再将此位置“0”。

## 25.2.2 发送 / 接收复位寄存器 (BBTXRXRST)

地址	地址 2D01h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	RFRESET	RFSTOP
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	RFSTOP	RF 通信停止位	0: RF 通信可能 1: RF 通信停止	R/W
b1	RFRESET	RF 复位的位	0: 保持基带功能寄存器的值 1: 复位基带的相关寄存器	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

## RFSTOP 位 (RF 通信停止位)

能通过置“1”取消在发送、接收、CCA 中以及校准中的处理 (取消后为 IDLE 状态)。另外, 还取消自动 ACK 应答、自动接收转换模式功能等的处理。本位自动清“0”。但是保持各寄存器的设定值。

## RFRESET 位 (RF 复位的位)

通过置“1”将全部基带的相关寄存器初始化。另外, 由于所有的控制信号也被初始化, 所以与 RFSTOP 位一样通信也被取消。本位自动清“0”。本位与基带控制寄存器的 BBEN 位的值无关, 能进行设定。

## 25.2.3 发送 / 接收模式寄存器 0 (BBTXRXMODE0)

地址	地址 2D02h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	BEACON	BATLIFEEXT	AUTORCV1	AUTORCV0	AUTOACKEN	—	CCACOND
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CCACOND	CCA 型位	0: 正常 1: CCA/ED	R/W
b1	—	保留位	必须置“0”。	R/W
b2	AUTOACKEN	自动 ACK 模式允许位	0: 自动 ACK 无效 1: 允许自动 ACK	R/W
b3	AUTORCV0	自动接收转换模式 0 允许位 (发送 → 接收)	0: 自动接收转换无效 1: 允许自动接收转换	R/W
b4	AUTORCV1	自动接收转换模式 1 允许位 (接收 → 接收)	0: 自动接收转换无效 1: 允许自动接收转换	R/W
b5	BATLIFEEXT	电池寿命延长模式位	0: 无效 1: 允许	R/W
b6	BEACON	信标模式位	0: 非信标模式 1: 信标模式	R/W
b7	—	保留位	必须置“0”。	R/W

## CCACOND 位 (CCA 型位)

在执行 CCA 以及 ED 时, 必须将此位设定为“1”。

## AUTOACKEN 位 (自动 ACK 模式允许位)

在接收结束后可选择是否进行自动 ACK 应答。

## AUTORCV0 位 (自动接收转换模式 0 允许位)

发送结束后, 可设定为自动转移到接收状态。

## AUTORCV1 位 (自动接收转换模式 1 允许位)

接收结束后, 可设定为自动转移到接收状态。但是在此位为“1”(允许自动 ACK)时, 当满足 ACK 应答的条件时优先进行 ACK 应答。

## BATLIFEEXT 位 (电池寿命延长模式位)

在图 25.8 的 CSMA-CA 处理时的转移条件中, 可设定电池寿命延长模式位为有效。

## BEACON 位 (信标模式位)

可指定 ACK 帧应答和 CSMA-CA 的时序运行模式。

## 25.2.4 发送 / 接收模式寄存器 1 (BBTXRXMODE1)

地址	地址 2D03h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	CCASEL	—	—	—	ACKRCVEN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ACKRCVEN	自动 ACK 接收模式位	0: 禁止自动 ACK 接收 1: 允许自动 ACK 接受	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—			
b3	—			
b4	CCASEL	CCA 结果选择位	0: CCA/ED 1: RSSI	R/W
b5	—	保留位	必须置“0”。	R/W
b6	—			
b7	—			

## ACKRCVEN 位 (自动 ACK 接收模式位)

可选择是否进行自动 ACK 接收运行。

## CCASEL 位 (CCA 结果选择位)

在读 RSSI/CCA 结果寄存器时, 可选择 CCA/ED 值或者 RSSI 值。

## 25.2.5 接收帧长度寄存器 (BBRXFLEN)

地址	地址 2D04h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	RXFLEN	RXFLEN	RXFLEN	RXFLEN	RXFLEN	RXFLEN	RXFLEN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	RXFLEN	接收帧长度 (注 1)	表示接收时的帧长度。	R
b1	RXFLEN			
b2	RXFLEN			
b3	RXFLEN			
b4	RXFLEN			
b5	RXFLEN			
b6	RXFLEN			
b7	—	什么也不指定。读写值都为“0”。		—

注 1. 对应接收 RAM 存储体。

## RXFLEN 位 (接收帧长度)

保存接收时的帧长度值。读取值为对应通过 BBTXRXMODE3 寄存器的 RCVBANKSEL 位指定的接收 RAM 的存储体的帧长度值。

在开始帧接收时保存。在下次帧接收开始为止保持值。但是在地址滤波器有效的情况下，地址匹配识别时更新帧长度值。

在接收帧长度不超过 04h 时，不接受帧接收。此时，不更新接收帧长度值。另外，不发生接收结束中断请求。

## 25.2.6 接收数据计数器的寄存器 (BBRXCOUNT)

地址	地址 2D05h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	RXCOUNT	RXCOUNT	RXCOUNT	RXCOUNT	RXCOUNT	RXCOUNT	RXCOUNT
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	RXCOUNT	接收数据计数器	表示接收时的数据计数器值。	R
b1	RXCOUNT			
b2	RXCOUNT			
b3	RXCOUNT			
b4	RXCOUNT			
b5	RXCOUNT			
b6	RXCOUNT			
b7	—	什么也不指定。读写值都为“0”。		—

## RXCOUNT 位 (接收数据计数器)

表示接收时的接收数据计数器值。可确认数据接收了几个字节。在帧接收结束后值清除为“00h”。



## 25.2.7 RSSI/CCA 结果寄存器 (BBRSSICCARSLT)

地址	地址 2D06h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	RSSICCARSLT	RSSICCARSLT	RSSICCARSLT	RSSICCARSLT	RSSICCARSLT	RSSICCARSLT	RSSICCARSLT	RSSICCARSLT
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	RSSICCARSLT	RSSI/CCA 结果数据 (注 1)	表示 RSSI/CCA 的结果数据。	R
b1	RSSICCARSLT			
b2	RSSICCARSLT			
b3	RSSICCARSLT			
b4	RSSICCARSLT			
b5	RSSICCARSLT			
b6	RSSICCARSLT			
b7	RSSICCARSLT			

注 1. 对应接收 RAM 存储体。

## RSSICCARSLT 位 (RSSI/CCA 结果数据)

保存 CCA/ED 或者 RSSI 的结果数据。

能通过 BBTXRXMODE1 寄存器的 CCASEL 位转换 CCA/ED 值和 RSSI 值。读取 RSSI 值时，读取对应通过 BBTXRXMODE3 寄存器的 RCVBANKSEL 位指定的接收 RAM 存储体的结果。

通过 2 的补码表示读数据。单位为 dBm (例：“9Eh”为“-98dBm”)。

请参照“25.2.31 RSSI 偏移寄存器 (BBRSSIOFS)”。

## 25.2.8 发送 / 接收状态寄存器 0 (BBTXRXST0)

地址	地址 2D07h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	RCVBANKST	RCVPEND	RCVBANK1	RCVBANK0	TRNRCVSQC	CSMACA	CRC	CCA
复位后的值	1	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CCA	CCA 判断结果位	0: 清除通道 1: 通道忙	R
b1	CRC	CRC 判断结果位 (注 1)	0: OK 1: NG	R
b2	CSMACA	CSMA-CA 判断结果位	0: OK 1: NG	R
b3	TRNRCVSQC	发送 / 接收运行结束判断结果位	0: OK 1: NG	R
b4	RCVBANK0	接收存储体 0 的状态位	0: 允许接收 1: 有接收数据	R/W
b5	RCVBANK1	接收存储体 1 的状态位	0: 允许接收 1: 有接收数据	R/W
b6	RCVPEND	接收挂起位	0: 无挂起 1: 有挂起	R
b7	RCVBANKST	接收存储体指针位	0: 存储体 0 1: 存储体 1	R

注 1. 对应接收 RAM 存储体

## CCA 位 (CCA 判断结果位)

保存 CCA 的判断结果。

## CRC 位 (CRC 判断结果位)

保存 CRC 的判断结果。读取值为对应通过 BBTXRXMODE3 寄存器的 RCVBANKSEL 位指定的接收 RAM 的存储体的 CRC 结果。

## CSMACA 位 (CSMA-CA 判断结果位)

保存 CSMA-CA 判断结果。

## TRNRCVSQC 位 (发送 / 接收运行结束的判断结果位)

保存发送 / 接收运行顺序 (CSMA-CA → 发送 → ACK 接收 → 重新发送 → ACK 接收 ...) 结束时的判断结果。即使重复重新发送设定次数, 也不能接收 ACK 接收时为 “1” (NG)。

RCVBANK0 位（接收存储体 0 的状态位）

RCVBANK1 位（接收存储体 1 的状态位）

在使用接收存储体 0、存储体 1 各自的帧时，可作为标志利用。

在开始帧接收时自动置“1”。另外，在地址滤波器有效的情况下，与在发生地址滤波器中断的同时置“1”。然后，当读接收 RAM 数据后，通过软件清“0”，并且只能写“0”。在这些位为“1”的状态下重新接收，如果发生向各自接收 RAM 数据的写运行，就发生接收溢出中断。

RCVPEND 位（接收挂起位）

在接收 ACK 帧时，保存其挂起位的值。

RCVBANKST 位（接收存储体指针位）

最后，可确认接收结束帧的接收 RAM 的存储体。复位后，初始化后表示为“1”。

## 25.2.9 发送帧长度寄存器 (BBTXFLEN)

地址	地址 2D08h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	TXFLEN	TXFLEN	TXFLEN	TXFLEN	TXFLEN	TXFLEN	TXFLEN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TXFLEN	发送帧长度	表示发送时的帧长度值。	R/W
b1	TXFLEN			
b2	TXFLEN			
b3	TXFLEN			
b4	TXFLEN			
b5	TXFLEN			
b6	TXFLEN			
b7	—	什么也不指定。读写值都为“0”。		—

## TXFLEN 位 (发送帧长度)

写发送时的帧长度值。帧长度值设定有效载荷数据长度以及 CRC 长度 (2 字节) 的总值。在发送帧长度值不超过 04h 的状态下, 不能将 BBTXRXCON 寄存器的 TRNTRG 位或者 BBCSMACON0 寄存器的 CSMAST 位设定为“1”(开始发送、或者开始自动 CSMA-CA)。

仅 ACK 自动应答功能与发送帧长度值无关发送 ACK 帧。

## 25.2.10 发送 / 接收模式寄存器 2 (BBTXRXMODE2)

地址	地址 2D09h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	RETRN	RETRN	RETRN	RETRN	—	FLMPENDST	FLMPEND	NOCRC
复位后的值	0	0	1	1	0	0	0	0

位	符号	位名	功能	R/W
b0	NOCRC	自动 CRC 无效位	0: 有效 1: 无效	R/W
b1	FLMPEND	帧挂起位	0: 无帧挂起 1: 有帧挂起	R/W
b2	FLMPENDST	帧挂起状态位 (注 1)	0: 通过无帧挂起 ACK 帧应答 1: 通过有帧挂起 ACK 帧应答	R
b3	—	什么也不指定。读写值都为“0”。		—
b4	RETRN	重新发送计数器	设定 0000b ~ 1000b	R/W
b5	RETRN			
b6	RETRN			
b7	RETRN			

注 1. 对应接收 RAM 存储体

## NOCRC 位 (自动 CRC 无效位)

发送时可选择发送自动附加 CRC 运算的结果, 或者仅发送发送 RAM 的数据。

## FLMPEND 位 (帧挂起位)

设定 ACK 帧的挂起位的设定值。将此位的信息自动编入自动 ACK 应答帧。

## FLMPENDST 位 (帧挂起状态位)

在自动 ACK 应答时通过有帧挂或者无帧挂起表示 ACK 帧应答。在 ACK 应答结束时, 与发生存储体 0/1 接收结束中断请求的同时进行更新。

由于此位反映在每次接收存储体时进行自动 ACK 应答的结果, 所以如果读取值为通过 BBTXRXMODE3 寄存器的 RCVBANKSEL 位选择存储体的接收 RAM 数据, 就在 ACK 应答时读帧挂起的信息。

## RETRN 位 (重新发送计数器)

能设定在自动 ACK 接收模式为有效的情况下的无 ACK 应答时的重新发送处理次数。能设定为 0000b ~ 1000b。

## 25.2.11 发送 / 接收模式寄存器 3 (BBTXRXMODE3)

地址	地址 2D0Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	RCVOVERWREN	RCVBANKSEL	LVLFILEN1	LVLFILEN0	PANCORD	ADRSFILEN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ADRSFILEN	地址滤波器有效位	0: 地址滤波器无效 1: 地址滤波器有效	R/W
b1	PANCORD	PAN 协调器位	0: 无 PAN 协调器 1: 有 PAN 协调器	R/W
b2	LVLFILEN0	接收滤波器有效位	b3 b2 00: 电平滤波器无效 01: 不能设定 10: 不能设定 11: 电平滤波器有效	R/W
b3	LVLFILEN1			
b4	RCVBANKSEL	接收存储体选择位	0: 存储体 0 1: 存储体 1	R/W
b5	RCVOVERWREN	接收 RAM 盖写有效位	0: 盖写无效 1: 盖写有效	R/W
b6	—	保留位	必须置“0”。	R/W
b7	—			R/W

## ADRSFILEN 位 (地址滤波器有效位)

可在接收时设定地址滤波器为有效。

## PANCORD 位 (PAN 协调器位)

作为地址滤波器的条件, 即使在接收帧没有发送目标地址的情况下, 也能设定是否接收 (是否为 PAN 协调器位)。

## LVLFILEN0 位、LVLFILEN1 位 (接滤波器有效位)

可设定只接收阈值电平不低于 BBLVLVTH 寄存器中设定的阈值电平的输入帧。

## RCVOVERWREN 位 (接收 RAM 盖写有效位)

可控制向接收 RAM 的盖写。在此位为“0”时, 如果 BBTXRXMODE0 寄存器的 RCVBANK0、RCVBANK1 位为“1”(有接收数据), 在向各接收 RAM 进行写存取时, 不盖写接收数据。但是, 将发生接收溢出 0/1 中断。

在此位为“1”时, 即使 BBTXRXMODE0 寄存器的 RCVBANK0、RCVBANK1 位为“1”(有接收数据), 在向各接收 RAM 进行写存取时, 也盖写接收数据。但是将发生接收溢出 0/1 中断。

## 25.2.12 接收电平阈值设定寄存器 (BBLVLVTH)

地址	地址 2D0Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	LVLVTH	LVLVTH	LVLVTH	LVLVTH	LVLVTH	LVLVTH	LVLVTH	LVLVTH
复位后的值	1	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	LVLVTH	接收电平阈值	设定接收电平滤波器功能的阈值。	R/W
b1	LVLVTH			
b2	LVLVTH			
b3	LVLVTH			
b4	LVLVTH			
b5	LVLVTH			
b6	LVLVTH			
b7	LVLVTH			

## LVLVTH 位 (接收电平阈值)

设定接收电平滤波器功能的阈值。值为 2 的补码并且必须设定单位为 dBm (例：“9Eh”为“-98dBm”)。

将接收电平阈值设定寄存器中设定的值与保存到 RSSI/CCA 结果寄存器 (加上将 RSSI 偏移寄存器设定的偏移值) 的值进行比较。

## 25.2.13 发送 / 接收控制寄存器 (BBTXRXCON)

地址	地址 2D0Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	CCATRG	TRNTRG	RCVTRG
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	RCVTRG	接收触发位 (注 1)	0: 不进行任何操作 1: 开始接收	W
b1	TRNTRG	发送触发位 (注 1)	0: 不进行任何操作 1: 开始发送	W
b2	CCATRG	CCA 触发位 (注 1)	0: 不进行任何操作 1: 开始 CCA	W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 必须在 IDLE 状态下设定这些位。不能同时将 2 个或者 2 个以上的位设定为“1”。另外，在发送 / 接收结束或者 CCA 结束时，这些位被自动清“0”。在发送 / 接收、CCA 的过程中取消时，必须通过 BBTXRXCON 寄存器的 RFSTOP 位进行取消。

## RCVTRG 位 (接收触发位)

将此位设定为“1”，即可以开始 RF 部的预热，并且在经过 138 $\mu$ s 后成为可接收状态。

## TRNTRG 位 (发送触发位)

将此位设定为“1”，即可以开始 RF 部的预热，并且在经过 144 $\mu$ s 后开始发送。

## CCATRG 位 (CCA 触发位)

将此位设定为“1”，即可以开始 RF 部的预热，并且在经过 138 $\mu$ s 后开始 CCA 运行。



## 25.2.14 CSMA 控制寄存器 0 (BBCSMACON0)

地址	地址 2D0Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	CSMATRNST	CSMAST
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CSMAST	自动 CSMA-CA 开始位	0: 不进行任何操作 1: 开始自动 CSMA-CA	W
b1	CSMATRNST	自动 CSMA-CA 后发送位	0: 不进行任何操作 1: 自动 CSMA-CA 后发送处理	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

## CSMAST 位 (自动 CSMA-CA 开始位)

将此位设定为“1”，开始 CSMA-CA 运行，必须在 IDLE 状态下设定本位。

此位在 CSMA-CA 运行结束时自动清“0”。另外即使设定为“0”也不能写。

## CSMATRNST 位 (自动 CSMA-CA 后发送位)

将此位将 CSMATRNST 位设定为“1”，即可在 CSMA-CA 运行结束时，如果结果为 OK 就自动进行发送处理。

在 CSMA-CA 运行过程中取消时，必须通过 BBTXRXRST 寄存器的 RFSTOP 位进行取消。

## 25.2.15 CCA 电平阈值设定寄存器 (BBCCAETH)

地址	地址 2D0Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CCAETH	CCAETH	CCAETH	CCAETH	CCAETH	CCAETH	CCAETH	CCAETH
复位后的值	1	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CCAETH	CCA 阈值	设定 CCA 的阈值电平。	R/W
b1	CCAETH			
b2	CCAETH			
b3	CCAETH			
b4	CCAETH			
b5	CCAETH			
b6	CCAETH			
b7	CCAETH			

## CCAETH 位 (CCA 阈值)

为了进行 CCA 判断，而设定阈值电平。值为 2 的补码并且必须设定单位为 dBm（例：“9Eh”为“-98dBm”）。

将 CCA 电平阈值设定寄存器中设定的值，与保存到 RSSI/CCA 结果寄存器（加上将 RSSI 偏移寄存器设定的偏移值）的值进行比较。

## 25.2.16 发送 / 接收状态寄存器 1 (BBTXRXST1)

地址	地址 2D0Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	UNLOCKST
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	UNLOCKST	解锁接收状态位 (注 1)	0: 正常 (无解锁发生) 1: 异常 (有解锁发生)	R
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 对应接收 RAM 存储体

## UNLOCKST 位 (解锁接收状态位)

可判断在接收中 PLL 解锁是否发生。

读取值为本位对应通过 BBTXRXMODE3 寄存器的 RCVBANKSEL 位指定的接收 RAM 的存储体的结果。

## 25.2.17 RF 控制寄存器 (BBRFCON)

地址	地址 2D0Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	XINREGSEL	WINPWRON	RFPWRON
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	RFPWRON	RF 功率 ON 位 (注 1)	0: OFF 1: RF 功率 ON (IDLE)	R/W
b1	XINPWRON	用于 XIN 功率 ON 位 (注 1)	0: OFF 1: 用于 XIN 功率 ON	R/W
b2	XINREGSEL	XIN 稳压器转换位 (注 1)	0: 单片机稳压器 1: 时钟稳压器	R/W
b3	—	保留位	必须置“0”。	R/W
b4	—			
b5	—			
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			—

注 1. 必须将这些位同时设定为“1”。

## RFPWRON 位 (RF 功率 ON 位)

进行 RF 部的功率 ON 控制。在将此位设定为“1”后, 经过 BBIDLEWAIT 寄存器所设定的等待时间后变为 IDLE 状态。将 XIN 作为计数源对 BBIDLEWAIT 寄存器设定的等待时间进行自动计数, 在等待向 IDLE 状态上升沿时间后, 发生 IDLE 中断请求。

从 OFF 状态转移到 CCA、接收、发送的各状态时, 必须经过 IDLE 状态。在 IDLE 状态下, 必须将 BBTXRCON 寄存器的 RCVTRG 位、TRNTRG 位、CCATRG 位以及 BBCSMACON0 寄存器的 CSMASST 位设定为“1”(各运行的开始)。

## XINPWRON 位 (用于 XIN 的功率 ON 位)

将此位设定为“1”后, 经过 BBIDLEWAIT 寄存器所设定的等待时间后时钟稳压器的上升沿结束。将 XIN 作为计数源对 BBIDLEWAIT 寄存器所设定的等待时间的时序计数进行自动计数, 在等待稳压器上升沿时间后, 发生时钟稳压器中断请求。

## XINREGSEL 位 (XIN 稳压器转换位)

能转换稳定用于 XIN 的电源。

## 25.2.18 发送 / 接收模式寄存器 4 (BBTXRXMODE4)

地址	地址 2D11h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	ROR0INTSEL	BANK1INTSEL	BANK0INTSEL	UNLOCKSTPR	UNLOCKSTPT	PLLINTSEL	CCAINTSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CCAINTSEL	CCA 中断选择位	0: CCA 顺序结束时 1: CSMA-CA 顺序结束时	R/W
b1	PLLINTSEL	PLL 锁定检测选择位	0: 解锁检测 1: 锁定检测	R/W
b2	UNLOCKSTPT	发送解锁检测后运行停止有效位	0: 无效 (全帧发送) 1: 解锁检测后停止	R/W
b3	UNLOCKSTPR	接收解锁检测后运行停止有效位	0: 无效 (全帧接收) 1: 解锁检测后停止 → 等待接收	R/W
b4	BANK0INTSEL	存储体 0 接收结束 /IDLE 中断选择位	0: 存储体 0 接收结束中断 1: IDLE 中断	R/W
b5	BANK1INTSEL	存储体 1 接收结束 / 时钟稳压器中断选择位	0: 存储体 1 接收结束中断 1: 时钟稳压器中断	R/W
b6	ROR0INTSEL	接收溢出 0/ 校准结束中断选择位	0: 接收溢出 0 1: 校正结束中断	R/W
b7	—	保留位	必须置“0”。	R/W

## CCAINTSEL 位 (PLL 锁定检测选择位)

CCA 中断的发生源, 可以选择在 CCA 顺序结束时或者 CSMA-CA 顺序结束时。

## PLLINTSEL 位 (PLL 锁定检测选择位)

PLL 锁定检测中断的发生源, 可选择解锁检测时或者锁定检测时。

## UNLOCKSTPT 位 (发送解锁检测后运行停止有效位)

可设定发送中发生解锁时的运行。为“0”时, 即使发生解锁也继续进行帧发送。为“1”时, 在发生解锁时停止发送动作。但是在使用这功能时, 必须将 PLLINTSEL 位设定为“0”(解锁检测)。

由于运行停止后变为 IDLE 状态, 必须设定重新发送或者接收。

## UNLOCKSTPR 位 (接收解锁检测后动作停止有效位)

可设定接收中发生解锁时的运行。为“0”时, 即使发生解锁也不中断帧接收, 接收到最后为止。为“1”时, 在发生解锁时中断接收, 变为等待重新接收状态。在接收中是否发生解锁, 能通过接收结束时读 BBTXRXST1 寄存器的 UNLOCKST 位的设定来确认。但是在使用这个功能时, 必须将 PLLINTSEL 位设定为“0”(解锁检测)。

## BANK0INTSEL 位 (存储体 0 接收结束 /IDLE 中断选择位)

可选择存储体 0 接收结束中断或者 IDLE 中断。

## BANK1INTSEL 位 (存储体 1 接收结束 / 时钟稳压器中断选择位)

可选择存储体 1 接收结束中断或者时钟稳压器中断。

## ROR0INTSEL 位 (接收溢出 0/ 校准结束中断选择位)

可选择接收溢出 0 中断或者校准结束中断。

## 25.2.19 CSMA 控制寄存器 1 (BBCSMACON1)

地址	地址 2D12h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CW	CW	BEMIN	BEMIN	BEMIN	NB	NB	NB
复位后的值	1	0	0	1	1	1	0	0

位	符号	位名	功能	R/W
b0	NB	NB 位	设定 macMaxCSMABackoff 的值。 可以设定为 000b ~ 101b。	R/W
b1	NB			
b2	NB			
b3	BEMIN	BEMIN 位	设定 macMinBE 的值。	R/W
b4	BEMIN			
b5	BEMIN			
b6	CW	CW 位	设定 CW 的值。	R/W
b7	CW			

## NB 位 (NB 位)

设定图 25.5 中的 macMaxCSMABackoff 的值 (初始值为 04h)。  
可设定为 000b ~ 101b。

## BEMIN 位 (BEMIN 位)

设定图 25.5 中的 macMinBE 的值 (初始值为 03h)。

## CW 位 (CW 位)

设定图 25.5 中的 CW 的值 (初始值为 02h)。

## 25.2.20 CSMA 控制寄存器 2 (BBCSMACON2)

地址	地址 2D13h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	BEMAX	BEMAX	BEMAX
复位后的值	0	0	0	0	0	1	0	1

位	符号	位名	功能	R/W
b0	BEMAX	BEMAX 位	设定 macMaxBE 的值。	R/W
b1	BEMAX			
b2	BEMAX			
b3	—	保留位	必须置“0”。	R/W
b4	—			
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

## BEMAX 位 (BEMAX 位)

设定图 25.5 中的 macMaxBE 的值 (初始值为 05h)。

## 25.2.21 PAN 标识符寄存器 (BBPANID)

为设定 PAN 标识符的寄存器。由 16 位构成，用于与接收帧的 PAN 标识符的匹配检测。

地址	地址 2D15h ~ 2D14h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b15 ~ b0	PAN 标识符	R/W

### 25.2.22 短地址寄存器 (BBSHORTAD)

为设定短地址的寄存器。由 16 位构成，用于与接收帧的短地址的匹配检测。

地址	地址 2D17h ~ 2D16h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b15 ~ b0	短地址	R/W

### 25.2.23 扩展地址寄存器 (BBEXTENDAD0、BBEXTENDAD1、BBEXTENDAD2、BBEXTENDAD3)

为设定扩展地址的寄存器。由 64 位 (16 位 × 4) 构成，用于与接收帧的扩展地址的匹配检测。

地址	地址 2D19h ~ 2D18h (BBEXTENDAD0)、地址 2D1Bh ~ 2D1Ah (BBEXTENDAD1)、 地址 2D1Dh ~ 2D1Ch (BBEXTENDAD2)、地址 2D1Fh ~ 2D1Eh (BBEXTENDAD3)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b15 ~ b0	扩展地址寄存器 BBEXTENDAD0: 扩展地址的 bit15 ~ 0 BBEXTENDAD1: 扩展地址的 bit31 ~ 16 BBEXTENDAD2: 扩展地址的 bit47 ~ 32 BBEXTENDAD3: 扩展地址的 bit63 ~ 48	R/W



### 25.2.24 定时器读寄存器 0、定时器读寄存器 1 (BBTIMEREAD0、BBTIMEREAD1)

为读 26 位定时器当前的计数值的寄存器。

在读定时器计数值时，必须从 BBTIMEREAD0 寄存器（低位字节）开始读。

在读 BBTIMEREAD1 寄存器的 7 ~ 0、15 ~ 8 位的一个（或者全部）时，锁存 BBTIMEREAD1 寄存器（高位字节）的 25 ~ 16 位的计数值。

先读 BBTIMEREAD1 寄存器时，必须注意不锁存 BBTIMEREAD0 寄存器。

在读 BBTIMEREAD0 寄存器后，如果不读 BBTIMEREAD1 寄存器，即使再次读 BBTIMEREAD0 寄存器的值，值也不更新，而是读之前的读取值。

地址	地址 2D21h ~ 2D20h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b15 ~ b0	定时器读寄存器 0 BBEXTENDAD0: 26 位定时器的低位的位 (bit15 ~ 0)	R

地址	地址 2D23h ~ 2D22h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b9 ~ b0	定时器读寄存器 1 BBEXTENDAD1: 26 位定时器的高位的位 (bit25 ~ 16)	R
b15 ~ b10	什么也不指定。读写值都为“0”。	—

### 25.2.25 定时器比较 i (i=0 ~ 2) 寄存器 (BBTCOMP<sub>i</sub>REG0、BBTCOMP<sub>i</sub>REG1) (i=0 ~ 2)

与 26 位定时器比较的寄存器。

内置 3 通道，各通道进行 26 位的比较。

地址 地址 2D25h ~ 2D24h (BBTCOMP0REG0)、地址 2D29h ~ 2D28h (BBTCOMP1REG0)、  
地址 2D2Dh ~ 2D2Ch (BBTCOMP2REG0)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b15 ~ b0	定时器比较 i 寄存器 0 BBTCOMP <sub>i</sub> REG0: 26 位比较的低位的位 (bit15 ~ 0) i=0 ~ 2	R/W

地址 地址 2D27h ~ 2D26h (BBTCOMP0REG1)、地址 2D2Bh ~ 2D2Ah (BBTCOMP1REG1)、  
地址 2D2Fh ~ 2D2Eh (BBTCOMP2REG1)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b9 ~ b0	定时器比较 i 寄存器 1 BBTCOMP <sub>i</sub> REG1: 26 位比较的高位的位 (bit25 ~ 16) i=0 ~ 2	R/W
b15 ~ b10	什么也不指定。读写值都为“0”。	—

### 25.2.26 时戳寄存器 0、时戳寄存器 1 (BBTSTAMP0、BBTSTAMP1)

为保存在帧接收结束时的定时器值的寄存器。

将接收结束时的定时器计数值自动保存到时戳寄存器。

时戳值保持到下一个帧接收结束为止。

读取值为对应通过 BBTXRXMODE3 寄存器的 RCVBANKSEL 位指定的接收 RAM 的存储体的时戳值。

地址	地址 2D31h ~ 2D30h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b15 ~ b0	时戳寄存器 0 BBTSTAMP0: 26 位时戳值的低位的位 (bit15 ~ 0) (注 1)	R

注 1. 对应接收 RAM 存储体。

地址	地址 2D33h ~ 2D32h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	R/W
b9 ~ b0	时戳寄存器 1 BBTSTAMP1: 26 位时戳值的高位的位 (bit25 ~ 16) (注 1)	R
b15 ~ b10	什么也不指定。读写值都为“0”。	—

注 1. 对应接收 RAM 存储体。

## 25.2.27 定时器控制寄存器 (BBTIMECON)

地址	地址 2D34h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	COMP0TRG	TIMEEN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TIMEEN	定时器计数允许位	0: 停止定时器计数 1: 允许定时器计数	R/W
b1	COMP0TRG	COMP0 发送触发有效位	0: 发送触发无效 1: 发送触发有效	R/W
b2	—	保留位	必须置“0”。	R/W
b3	—	保留位	必须置“0”。	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

## TIMEEN 位 (定时器计数允许位)

控制 26 位定时器的计数运行。设定为“1”允许定时器计数。设定为“0”停止定时器计数，同时定时器计数值初始化为“0000000h”。

## COMP0TRG 位 (COMP0 发送触发有效位)

如果定时器比较 0 的值与定时器值匹配，能开始 RF 发送。从匹配时开始预热，并且在经过 144μs 后开始发送。但是必须在 IDLE 状态下进行发送。

## 25.2.28 退避期间寄存器 (BBBOFFPROD)

地址	地址 2D35h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	BOFFPRODEN	BOFFPROD	BOFFPROD	BOFFPROD	BOFFPROD	BOFFPROD	BOFFPROD	BOFFPROD
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	BOFFPROD	退避期间位	设定退避期间位的值	R/W
b1	BOFFPROD			
b2	BOFFPROD			
b3	BOFFPROD			
b4	BOFFPROD			
b5	BOFFPROD			
b6	BOFFPROD			
b7	BOFFPRODEN	退避期间自动随机允许位	0: 退避期间自动随机无效 1: 允许退避期间自动随机	R/W

## BOFFPROD 位 (退避期间位)

设定执行 CSMA-CA 时的退避期间的随机值。

## BOFFPRODEN 位 (退避期间自动随机允许位)

置“1”时，BOFFPROD 位中设定的值作为初始值，自动生成随机值，设定 CSMA-CA 电路内部的退避期间值。必须在 BOFFPROD 位设定随机值后，将 BOFFPRODEN 位置“1”。在 BOFFPRODEN 位为“1”期间，不需要再设定 BOFFPROD 位。

## 25.2.29 PLL 分频寄存器 0、PLL 分频寄存器 1 (BBPLLDIVL、BBPLLDIVH)

地址	地址 2D3Bh ~ 2D3Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	1	1	0	0	1	0	1
位	b15 b14 b13 b12 b11 b10 b9 b8							
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	1	0	0	1

位	符号	位名	功能	R/W
b11 ~ b0	PLLDIV	PLL 分频比位	参照表 25.3。	R/W
b12	—	保留位	必须置“0”。	R/W
b15 ~ b13	—	什么也不指定。读写值都为“0”。		—

表 25.3 寄存器设定值和通道的对应表

通道 (IEEE802.15.4)	频率 (MHz)	PLLDIV 设定值
0Bh (11)	2405	965h
0Ch (12)	2410	96Ah
0Dh (13)	2415	96Fh
0Eh (14)	2420	974h
0Fh (15)	2425	979h
10h (16)	2430	97Eh
11h (17)	2435	983h
12h (18)	2440	988h
13h (19)	2445	98Dh
14h (20)	2450	992h
15h (21)	2455	997h
16h (22)	2460	99Ch
17h (23)	2465	9A1h
18h (24)	2470	9A6h
19h (25)	2475	9ABh
1Ah (26)	2480	9B0h

## 25.2.30 发送输出功率寄存器 (BBTXOUTPWR)

地址	地址 2D3Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	TXOUTPWR	TXOUTPWR	TXOUTPWR	TXOUTPWR	TXOUTPWR
复位后的值	0	1	1	0	0	1	0	1

位	符号	位名	功能	R/W
b0	TXOUTPWR	发送输出功率	参照表 25.4。	R/W
b1	TXOUTPWR			
b2	TXOUTPWR			
b3	TXOUTPWR			
b4	TXOUTPWR			
b5	—	保留位	必须置“0”。	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			—

表 25.4 寄存器设定值和输出功率的对应表 (参考数据)

TXOUTPWR	输出功率 (dBm)	TXOUTPWR	输出功率 (dBm)
00h (Min)	-37.1	10h	-7.2
01h	-30.9	11h	-6.5
02h	-27.7	12h	-5.9
03h	-24.8	13h	-5.3
04h	-22.5	14h	-4.8
05h	-20.3	15h	-4.2
06h	-18.6	16h	-3.8
07h	-16.9	17h	-3.3
08h	-15.7	18h	-2.9
09h	-14.3	19h	-2.5
0Ah	-13.2	1Ah	-2.1
0Bh	-12.0	1Bh	-1.7
0Ch	-11.0	1Ch	-1.4
0Dh	-10.0	1Dh	-1.0
0Eh	-9.2	1Eh	-0.7
0Fh	-8.4	1Fh (Max)	-0.4

注 1. 从表 25.4 记载的输出功率设定开始, 还记载了输出功率下降时, 追加设定 TXOUTPWR 寄存器 =00h 时必须将 BBRFINI 如表 25.5 进行设定。另外在表 25.5 设定后, 更改别的输出功率设定时, 在给 BBRFINI 寄存器写 3200h 后, 必须将 TXOUTPWR 寄存器如表 25.4 进行设定。

表 25.5 输出功率设定

寄存器设定值		输出功率 (dBm)
TXOUTPWR	BBRFINI	
00h (Min)	3280h	-55.3 (注 1)

注 1. 输出功率为参考值。

### 25.2.31 RSSI 偏移寄存器 (BBRSSIOFS)

能给 CCA/ED 时或者接收时的 RSSI 值设定偏移值。

能用于将从 RSSI/CCA 结果寄存器的读取功率值与天线端的输入功率值匹配等情况。值为 2 的补码并且必须设定单位为 dBm。

设定接收电平阈值设定寄存器或者 CCA 电平阈值设定寄存器的值，与保存到 RSSI/CCA 结果寄存器（加上将 RSSI 偏移寄存器设定的偏移值）的值进行比较。

(例) 天线端的输入功率为 0dBm 时，在 RSSI 偏移寄存器设定值为“F6h”（初始值）的状态下，如果 RSSI/CCA 结果寄存器的读取值为“FDh”（-3dBm）时，能通过预先将 RSSI 偏移寄存器设定为“F3h”（F6h-3h），相同电平输入功率时 RSSI/CCA 结果寄存器开始读值为“00h”。

地址	地址 2D3Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	RSSIOFS	RSSIOFS	RSSIOFS	RSSIOFS	RSSIOFS	RSSIOFS	RSSIOFS	RSSIOFS
复位后的值	1	1	1	1	0	1	1	0

位	符号	位名	功能	R/W
b0	RSSIOFS	RSSI 偏移位	设定 RSSI 偏移位的值。	R/W
b1	RSSIOFS			
b2	RSSIOFS			
b3	RSSIOFS			
b4	RSSIOFS			
b5	RSSIOFS			
b6	RSSIOFS			
b7	RSSIOFS			



### 25.2.32 评价模式设定寄存器 (BBEVAREG)

在获取技术基准适合证明等时能设定必要的评价模式。

地址	地址 2D68h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	CONTRX	NOMOD	CONTTX
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CONTTX	连续发送模式位 (注 1)	0: 正常运行 1: 连续发送运行	R/W
b1	NOMOD	无调制转换位	0: 调制信号 1: 无调制信号	R/W
b2	CONTRX	连续接收模式位 (注 1)	0: 正常运行 1: 连续接收运行	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 不能同时将这些位设定“1”。

#### CONTTX 位 (连续发送模式位)

将此位设定为“1”，并且通过将 BBTXRCON 寄存器的 TRNTRG 位置“1”（开始发送），CONTTX 位为连续发送模式。连续发送模式 (BBTXFLEN 的设定值 -2) 重复进行字节数的帧发送。发送帧内容的数据为写发送 RAM 的值。另外，发送帧长度值必须不低于 05h。

#### NOMOD 位 (无调制转换位)

能转换调制信号或者无调制信号。

#### CONTRX 位 (连续接收模式位)

设定“1”，并且通过将 BBTXRCON 寄存器的 RCVTRG 位置“1”（开始接收），CONTTX 位为连续接收模式。连续接收模式即使帧接收结束也不为 IDLE 状态，保持为接收状态。另外，在使用连续接收模式时，必须给地址 02DA6h 设定 01h。

### 25.2.33 IDLE 等待设定寄存器 (BBIDLEWAIT)

将 BBRFCON 寄存器的 RFPWRON 位设定 “1” 或者将 BBRFCON 寄存器的 XINPWRON 位设定 “1” (XIN 功率 ON) 后, 设定到 IDLE 状态为止的等待时间。

经过设定值时间, 就发生 IDLE 中断请求或者时钟稳压器中断。

初始值为 01h=0.5ms (设定值 1h=0.5ms)。

地址	地址 2D76h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	IDLEWAIT	IDLEWAIT	IDLEWAIT	IDLEWAIT	IDLEWAIT	IDLEWAIT
复位后的值	0	0	0	0	0	0	0	1

位	符号	位名	功能	R/W
b0	IDLEWAIT	设定 IDLE 等待	设定到 IDLE 状态为止的等待时间	R/W
b1	IDLEWAIT			
b2	IDLEWAIT			
b3	IDLEWAIT			
b4	IDLEWAIT			
b5	IDLEWAIT			
b6	—	什么也不指定。读写值都为 “0”。		—
b7	—			

### 25.2.34 ANTSW 输出时序设定寄存器 (BBANTSWTIMG)

为设定 ASW 引脚输出时序的寄存器。

能设定从将 BBTXRXCON 寄存器的 TRNTRG 位设定为“1”（开始发送）后，到 ASW 引脚输出为“H”电平为止的时间。

设定值可以为 01h 到 8Dh，初始值为 72h（设定值 1h= 约 1 $\mu$ s）。

不能设定 01h（约 1 $\mu$ s）~ 8Dh（约 141 $\mu$ s）范围外的值。

地址	地址 2D7Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ANTSWCONT	ANTSWCONT	ANTSWCONT	ANTSWCONT	ANTSWCONT	ANTSWCONT	ANTSWCONT	ANTSWCONT
复位后的值	0	1	1	1	0	0	1	0

位	符号	位名	功能	R/W
b0	ANTSWCONT	设定 ANTSW 输出时序	设定 ASW 引脚输出的时序。 设定值从 01h 到 8Dh。	R/W
b1	ANTSWCONT			
b2	ANTSWCONT			
b3	ANTSWCONT			
b4	ANTSWCONT			
b5	ANTSWCONT			
b6	ANTSWCONT			
b7	ANTSWCONT			

### 25.2.35 RF 初始设定寄存器 (BBRFINI)

为对 RF 块内进行初始设定的 16 位寄存器。

在 RF 功率 ON 时，进行设定。

在设定时，可以同时设定高位字节和低位字节，或者可以在设定低位字节后，再将高位字节设定到数据。

如果在设定本寄存器后，欲重新设定时，必须至少经过 f(BCLK) 的 40 个周期。但是，可以存取到其他的寄存器。

另外，从 IDLE 状态到 RF OFF 状态的情况下，由于 RF 的初始设定也被清除，所以，当再次成为 RF 功率 ON 顺序时，必须进行 RF 初始设定。

地址	地址 2D7Dh ~ 2D7Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	符号	位名	功能	R/W
b15 ~ b0	RFINI	RF 初始设定	设定数据。	W

### 25.2.36 ANTSW 控制寄存器 (BBANTSWCON)

能通过 ANTSW 输出允许位，从 P0\_4 输出 ANTSW 信号。

地址	地址 2D82h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	ANTSWEN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ANTSWEN	ANTSW 输出允许位	0: 正常端口 (P0_4) 1: ANTSW 输出 (ASW)	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

#### ANTSWEN 位 (ANTSW 输出允许位)

能从 P0\_4 输出 ANTSW 信号。

### 25.2.37 自动 ACK 应答时序调整寄存器 (BBACKRTNTIMG)

为调整自动 ACK 应答功能有效时的 ACK 应答时序的寄存器。

地址	地址 2D46h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ACKRTN	ACKRTN	ACKRTN	ACKRTN	ACKRTN	ACKRTN	ACKRTN	ACKRTN
复位后的值	0	0	1	0	0	0	1	0

位	符号	位名	功能	R/W
b0	ACKRTN	设定自动 ACK 应答时序	设定自动 ACK 应答功能有效时的 ACK 应答时序。	R/W
b1	ACKRTN			
b2	ACKRTN			
b3	ACKRTN			
b4	ACKRTN			
b5	ACKRTN			
b6	ACKRTN			
b7	ACKRTN			

## 25.3 控制顺序

### 25.3.1 RF 部以及基带部上升步骤的例子

RF 部以及基带部用以下的步骤进行上升。(RF=OFF→RF=IDLE)

- (1) 将BBCON寄存器的BBEN位设定为“1”(基带功能有效)
- (2) 将地址2D6Dh设定为05h
- (3) 将BBTXRXMODE4寄存器的BANK0INTSEL位、ROR0INTSEL位设定为“1”
- (4) 将BBCALIC寄存器设定为00h
- (5) 将BBIDLEIC寄存器设定为00h
- (6) 将地址2D92h设定为78h
- (7) 将地址2D93h设定为87h
- (8) 将BBRFCON寄存器设定为07h
- (9) 等待到地址2D66h的bit7变“1”为止
- (10) 如表25.6所示,将“RF初始设定寄存器设定值1”按顺序设定到BBRFINI寄存器。但是每次设定都必须等待地址2D66h的bit6变“0”为止
- (11) 等到BBCALIC寄存器的IR位变“1”为止
- (12) 如表25.7所示,将“RF初始设定寄存器设定值2”按顺序设定到BBRFINI寄存器。但是每次设定都必须等待地址2D66h的bit6变“0”为止
- (13) 如表25.8所示,设定“寄存器设定值”(注1)
- (14) 等待到BBIDLEIC寄存器的IR位变“1”为止
- (15) 将BBTXRXMODE4寄存器的BANK0INTSEL位、ROR0INTSEL位设定为“0”

注1. 关于(13),在复位解除后,一旦进行设定即使在RF=OFF状态也保持设定值,所以在第2次RF=IDLE上升时,不需要重新设定寄存器的设定值。

但是,将BBTXRXRST寄存器的RFRESET位设定为“1”时,如表25.8所示寄存器被初始化,需要重新设定。

注2. (10)~(12)中由于通过RF部执行校准,所以在流过VCCRF侧的电流为几百μs左右的期间,增加idle时的电流。

### 25.3.2 RF 部以及基带部下降步骤的例子

- (1) 将BBRFCON寄存器设定为00h
- (2) 将BBCON寄存器的BBEN位设定为“0”(基带功能无效)

### 25.3.3 发送顺序的例子

- (1) 必须执行25.3.1 RF部以及基带部上升步骤的例子
- (2) 通过BBPLLDIVL寄存器以及BBPLLDIVH寄存器设定通道
- (3) 通过BBTXOUTPWR寄存器设定输出功率
- (4) (设定BBTXRXMODE0寄存器的AUTORCV0位)
- (5) 写发送RAM: 地址2E00h~2E7Eh
- (6) 设定BBTXFLEN寄存器的发送帧长度
- (7) 将BBTXRXCON寄存器的TRNTRG位设定为“1”(开始发送)

在开始发送后发生以下的现象时,发生发送结束中断。

- 发送结束
- ACK接收功能为有效时进行带ACK请求的发送,并且结束ACK接收时。
- ACK接收功能为有效时进行带ACK请求的发送,并且不能接收一定时间ACK的情况时。
- 自动CSMA-CA位有效时进行发送,并且CCA结果为通道忙的情况时。

### 25.3.4 接收顺序的例子

- (1) 必须执行 25.3.1 RF 部以及基带部上升步骤的例子
- (2) 通过 BBPLLDIVL 寄存器以及 BBPLLDIVH 寄存器设定通道
- (3) (设定 BBTXRXM0E0 寄存器的 AUTOACKEN 位、AUTORCV0 位、BEACON 位)
- (4) 向 BBPANID 寄存器设定 PAN 标识符
- (5) 设定 BBSHORTAD 寄存器或者 BBEXTENDAD0~BBEXTENDAD3 寄存器
- (6) 将 BBTXRXC0N 寄存器的 RCVTRG 位设定为 “1” (开始接收)
- (7) 等待接收结束中断
- (8) 向 BBTXRXM0E3 寄存器的 RCVBANKSEL 位设定存储器选择
- (9) 读 BBRXFLEN 寄存器
- (10) 通过 BBTXRXST0 的 CRC 位确认 CRC 结果
- (11) 读接收 RAM 数据: 地址 2E80h~2EFEh

注 1. 自动 ACK 应答功能有效的情况下, 因为在 ACK 应答结束时发生发送结束中断, 所以不需要发送结束中断时, 必须将发送结束中断优先级设定为 “0” (无效)。

### 25.3.5 CCA 步骤的例子

- (1) 必须执行 25.3.1 RF 部以及基带部上升步骤的例子
- (2) 通过 BBPLLDIVL 寄存器以及 BBPLLDIVH 寄存器设定通道
- (3) 给 BBTXRXC0N 寄存器的 CCATRG 位设定为 “1” (开始 CCA)
- (4) 等待 CCA 结束中断
- (5) 通过 BBTXRXST0 寄存器的 CCA 位确认 CCA 结果

### 25.3.6 CSMA-CA 步骤的例子

- (1) 必须执行 25.3.1 RF 部以及基带部上升步骤的例子
- (2) 通过 BBPLLDIVL 寄存器以及 BBPLLDIVH 寄存器设定通道
- (3) (设定 BBTXRXM0E0 寄存器的 BEACON 位)
- (4) 给 BBBOFFPROD 寄存器的 BOFFPROD0~BOFFPROD6 位设定初始值  
将 BBBOFFPROD 寄存器的 BOFFPRODEN 位设定为 “1” (允许退避期间自动随机)
- (5) 将 BBCSMACON0 寄存器的 CSMASST 位设定为 “1” (自动 CSMA-CA 开始) 的同时, 在 CSMA-CA 结束后到发送处理之前欲执行时, 必须将 BBCSMACON0 寄存器的 CSMATRNST 位设定为 “1” (处理 CSMA-CA 后发送)
- (6) 等待 CSMA-CA 结束中断
- (7) 通过 BBTXRXST0 寄存器的 CSMACA 位确认 CSMA-CA 结果

表 25.6 RF 初始设定寄存器设定值 1

No	地址 2D7Dh	地址 2D7Ch
1	00h	01h
2	02h	83h
3	4Eh	读地址 2D88h 的值
4	3Eh	读地址 2D8Ah 的值
5	34h	读地址 2D8Eh 的值
6	04h	36h
7	22h	2Eh
8	24h	00h
9	06h	47h
10	16h	80h
11	50h	28h
12	52h	39h
13	0Ah	61h
14	5Eh	FCh
15	7Eh	00h

表 25.7 RF 初始设定寄存器设定值 2

No	地址 2D7Dh	地址 2D7Ch
1	02h	00h
2	5Eh	F4h

表 25.8 寄存器设定值

No.	地址	设定值	复位后	是否设定	No.	地址	设定值	复位后	是否设定	No.	地址	设定值	复位后	是否设定
1	地址 2D3Dh	F5h	F6h	○	69	地址 2DDA Ah	5Fh	44h	○	137	地址 2F3E h	E5h	50h	○
2	地址 2D46h	28h	22h	○	70	地址 2DDB h	00h	00h	○	138	地址 2F3F h	0Fh	14h	○
3	地址 2D4Ch	80h	00h	○	71	地址 2DDC h	01h	01h	○	139	地址 2F40 h	E8h	E8h	○
4	地址 2D52h	FFh	42h	○	72	地址 2DDD h	00h	00h	○	140	地址 2F41 h	03h	03h	○
5	地址 2D53h	72h	72h	○	73	地址 2DDE h	05h	05h	○	141	地址 2F42 h	00h	E8h	○
6	地址 2D54h	90h	8Dh	○	74	地址 2DDF h	00h	00h	○	142	地址 2F43 h	04h	03h	○
7	地址 2D58h	01h	48h	○	75	地址 2DE0 h	70h	B4h	○	143	地址 2F44 h	1Eh	E8h	○
8	地址 2D5A h	8Fh	88h	○	76	地址 2DE1 h	00h	00h	○	144	地址 2F45 h	02h	03h	○
9	地址 2D5B h	01h	7Ah	○	77	地址 2DE2 h	70h	B4h	○	145	地址 2F46 h	40h	58h	○
10	地址 2D74h	03h	3Ch	○	78	地址 2DE3 h	00h	00h	○	146	地址 2F47 h	01h	02h	○
11	地址 2DA0h	07h	07h	○	79	地址 2DE4 h	70h	B4h	○	147	地址 2F48 h	3Fh	2Ch	○
12	地址 2DA1h	01h	01h	○	80	地址 2DE5 h	00h	00h	○	148	地址 2F49 h	00h	01h	○
13	地址 2DA2h	0Ch	07h	○	81	地址 2DE6 h	88h	50h	○	149	地址 2F4A h	E1h	EAh	○
14	地址 2DA3h	00h	00h	○	82	地址 2DE7 h	7Fh	14h	○	150	地址 2F4B h	F6h	01h	○
15	地址 2DA4h	20h	E8h	○	83	地址 2DE8 h	70h	C8h	○	151	地址 2F4C h	0Ch	18h	○
16	地址 2DA5h	01h	03h	○	84	地址 2DE9 h	00h	00h	○	152	地址 2F4D h	4Fh	48h	○
17	地址 2DA6h	03h	03h	○	85	地址 2DEA h	70h	FAh	○	153	地址 2F4E h	08h	00h	○
18	地址 2DA7h	DDh	DDh	○	86	地址 2DEB h	00h	00h	○	154	地址 2F4F h	00h	40h	○
19	地址 2DA8h	20h	E8h	○	87	地址 2DEC h	70h	FAh	○	155	地址 2F50 h	6Ah	10h	○
20	地址 2DA9h	01h	03h	○	88	地址 2DED h	00h	00h	○	156	地址 2F51 h	0Eh	0Eh	○
21	地址 2DAA h	20h	E8h	○	89	地址 2DEE h	88h	50h	○	157	地址 2F52 h	08h	14h	○
22	地址 2DAB h	01h	03h	○	90	地址 2DEF h	7Fh	14h	○	158	地址 2F53 h	00h	00h	○
23	地址 2DAC h	14h	32h	○	91	地址 2DF0 h	0Eh	17h	○	159	地址 2F54 h	00h	00h	○
24	地址 2DAD h	00h	00h	○	92	地址 2DF1 h	34h	67h	○	160	地址 2F55 h	40h	00h	○
25	地址 2DAE h	05h	08h	○	93	地址 2DF2 h	4Ah	7Dh	○	161	地址 2F56 h	C8h	C8h	○
26	地址 2DAF h	09h	0Dh	○	94	地址 2DF3 h	6Ah	7Fh	○	162	地址 2F57 h	00h	00h	○
27	地址 2DB0h	58h	58h	○	95	地址 2DF4 h	35h	35h	○	163	地址 2F58 h	C8h	C8h	○
28	地址 2DB1h	02h	02h	○	96	地址 2DF5 h	05h	04h	○	164	地址 2F59 h	00h	00h	○
29	地址 2DB2h	1Eh	00h	○	97	地址 2DF6 h	28h	50h	○	165	地址 2F5A h	93h	93h	○
30	地址 2DB3h	02h	00h	○	98	地址 2DF7 h	00h	00h	○	166	地址 2F5B h	34h	34h	○
31	地址 2DB4h	32h	32h	○	99	地址 2DF8 h	EEh	EEh	○	167	地址 2F5C h	69h	69h	○
32	地址 2DB5h	00h	00h	○	100	地址 2DF9 h	01h	01h	○	168	地址 2F5D h	93h	93h	○
33	地址 2DB6h	60h	B4h	○	101	地址 2DFA h	12h	12h	○	169	地址 2F5E h	34h	34h	○
34	地址 2DB7h	00h	00h	○	102	地址 2DFB h	7Fh	7Eh	○	170	地址 2F5F h	69h	69h	○
35	地址 2DB8h	60h	C8h	○	103	地址 2DFC h	45h	78h	○	171	地址 2F60 h	92h	92h	○
36	地址 2DB9h	00h	00h	○	104	地址 2DFD h	A3h	D6h	○	172	地址 2F61 h	34h	34h	○
37	地址 2DBA h	55h	55h	○	105	地址 2DFE h	34h	37h	○	173	地址 2F62 h	69h	69h	○
38	地址 2DBB h	00h	01h	○	106	地址 2DFF h	40h	00h	○	174	地址 2F63 h	92h	92h	○
39	地址 2DBC h	22h	28h	○	107	地址 2F20 h	2Fh	3Fh	○	175	地址 2F64 h	34h	34h	○
40	地址 2DBD h	00h	00h	○	108	地址 2F21 h	00h	00h	○	176	地址 2F65 h	69h	69h	○
41	地址 2DBE h	00h	00h	○	109	地址 2F22 h	5Fh	64h	○	177	地址 2F66 h	D3h	93h	○
42	地址 2DBF h	03h	03h	○	110	地址 2F23 h	00h	00h	○	178	地址 2F67 h	B6h	34h	○
43	地址 2DC0h	00h	00h	○	111	地址 2F24 h	5Fh	64h	○	179	地址 2F68 h	6Dh	69h	○
44	地址 2DC1h	00h	00h	○	112	地址 2F25 h	00h	00h	○	180	地址 2F69 h	D3h	93h	○
45	地址 2DC2h	20h	20h	○	113	地址 2F26 h	3Fh	05h	○	181	地址 2F6A h	B6h	34h	○
46	地址 2DC3h	08h	08h	○	114	地址 2F27 h	00h	00h	○	182	地址 2F6B h	6Dh	69h	○
47	地址 2DC4h	11h	11h	○	115	地址 2F28 h	01h	11h	○	183	地址 2F6C h	8Ah	4Ah	○
48	地址 2DC5h	34h	14h	○	116	地址 2F29 h	01h	01h	○	184	地址 2F6D h	A4h	B2h	○
49	地址 2DC6h	2Ch	2Ch	○	117	地址 2F2A h	2Ah	28h	○	185	地址 2F6E h	44h	64h	○
50	地址 2DC7h	01h	01h	○	118	地址 2F2B h	17h	0Fh	○	186	地址 2F6F h	41h	4Ah	○
51	地址 2DC8h	01h	01h	○	119	地址 2F2C h	1Eh	10h	○	187	地址 2F70 h	A2h	B2h	○
52	地址 2DC9h	00h	00h	○	120	地址 2F2D h	19h	19h	○	188	地址 2F71 h	44h	64h	○
53	地址 2DCA h	76h	EDh	○	121	地址 2F2E h	26h	25h	○	189	地址 2F72 h	6Bh	6Bh	○
54	地址 2DCB h	6Bh	BAh	○	122	地址 2F2F h	15h	05h	○	190	地址 2F73 h	B7h	B7h	○
55	地址 2DCC h	B7h	76h	○	123	地址 2F30 h	C8h	C8h	○	191	地址 2F74 h	76h	76h	○
56	地址 2DCD h	76h	2Dh	○	124	地址 2F31 h	00h	00h	○	192	地址 2F75 h	6Bh	6Dh	○
57	地址 2DCE h	0Fh	34h	○	125	地址 2F32 h	FAh	FAh	○	193	地址 2F76 h	B7h	BBh	○
58	地址 2DCF h	00h	00h	○	126	地址 2F33 h	00h	00h	○	194	地址 2F77 h	76h	76h	○
59	地址 2DD0h	7Fh	7Fh	○	127	地址 2F34 h	C8h	FAh	○	195	地址 2F78 h	8Ah	8Ah	○
60	地址 2DD1h	00h	00h	○	128	地址 2F35 h	00h	00h	○	196	地址 2F79 h	A4h	A4h	○
61	地址 2DD2h	4Ch	48h	○	129	地址 2F36 h	C8h	50h	○	197	地址 2F7A h	44h	44h	○
62	地址 2DD3h	14h	0Dh	○	130	地址 2F37 h	00h	14h	○	198	地址 2F7B h	41h	41h	○
63	地址 2DD4h	3Fh	05h	○	131	地址 2F38 h	C8h	C8h	○	199	地址 2F7C h	A2h	A2h	○
64	地址 2DD5h	00h	00h	○	132	地址 2F39 h	00h	00h	○	200	地址 2F7D h	44h	44h	○
65	地址 2DD6h	00h	00h	○	133	地址 2F3A h	C8h	FAh	○	201	地址 2F7E h	6Bh	6Bh	○
66	地址 2DD7h	00h	00h	○	134	地址 2F3B h	00h	00h	○	202	地址 2F7F h	B7h	37h	○
67	地址 2DD8h	C4h	48h	○	135	地址 2F3C h	C8h	FAh	○					
68	地址 2DD9h	19h	0Dh	○	136	地址 2F3D h	10h	00h	○					

注 1. 是否设定的栏中有“○”的寄存器必须设定设定值。



## 25.4 使用基带功能时的注意事项

### 25.4.1 特定的接收帧的处理

为了满足 IEEE802.15.4 规格，通过 R8C/3MQ 的基带功能加上地址筛选功能，必须如表 25.9 所示通过软件取消帧。

表 25.9 应该取消的帧

帧型 (Frame Control Field Bits 2-0)	发送目标地址模式 (Frame Control Field Bits 11-10)	发送源地址模式 (Frame Control Field Bits 15-14)
000b	00b	00b
000b	01b	—
000b	—	01b
000b	10b	—
000b	11b	—

注 1. 与表中“—”部的值无关，请进行取消。

### 25.4.2 带定时器触发 CSMA-CA 发送的方法

能通过如以下的设定，将定时器比较 0 的发送触发功能作为 CSMA-CA 功能的触发使用。

- 给 BBTCOMP0REG0 寄存器设定开始带 CSMA-CA 发送的时间。
- 将 BBTIMECON 寄存器的 bit3 设定为“1”。
- 将 BBTIMECON 寄存器的 COMP0TRG 位设定为“1”。

### 25.4.3 使用自动 CSMA-CA 功能时的设定

在使用自动 CSMA-CA 功能时，必须给地址 2D4Eh 以及地址 2D4Fh 设定以下的值。

- BBCSMACON1 寄存器的 BEMIN 位 = “000b” 的情况：将地址 2D4Eh 设定为 F9h、  
将地址 2D4Fh 设定为 13h
- BBCSMACON1 寄存器的 BEMIN 位 = “000b” 以外的情况：将地址 2D4Eh 设定为 01h、  
将地址 2D4Fh 设定为 09h

由于地址 2D4Eh 以及地址 2D4Fh 的复位解除后的初始值分别为 01h 以及 09h，所以不在 BEMIN 位 = 000b 的情况下使用时，不需要设定地址 2D4Eh 以及地址 2D4Fh 的值。

## 25.4.4 自动发送 / 接收的运行例子

### 25.4.4.1 发送

- 将BBTXRXMODE0寄存器的AUTORCV0位设定为“1”（允许自动接收转换）



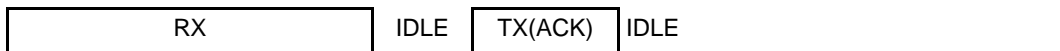
### 25.4.4.2 接收

- 将BBTXRXMODE0寄存器的AUTORCV1位设定为“1”（允许自动接收转换）

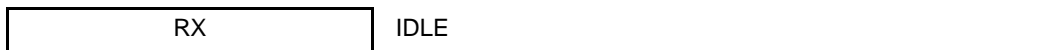


### 25.4.4.3 ACK

- 将BBTXRXMODE0寄存器的AUTOACK位设定为“1”（允许自动ACK）

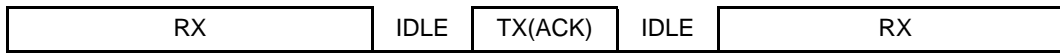


有 ACK 请求

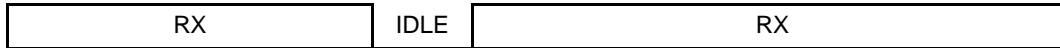


无 ACK 请求

- 将BBTXRXMODE0寄存器的AUTOACK位设定为“1”（允许自动ACK）
- 将BBTXRXMODE0寄存器的AUTORCV1位设定为“1”（允许自动接收转换）

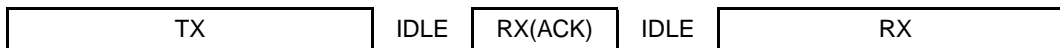


有 ACK 请求



无 ACK 请求

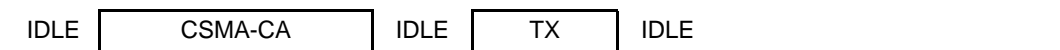
- 将BBTXRXMODE1寄存器的AUTOACK位设定为“1”（允许自动ACK）
- 将BBTXRXMODE0寄存器的AUTORCV0位设定为“1”（允许自动接收转换）



有 ACK 请求

### 25.4.4.4 CSMA-CA

- 将BBCSMACON0寄存器的CSMATRNST位设定为“1”（CSMA-CA后发送处理）

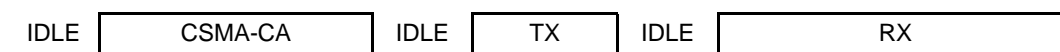


结果 OK



结果 NG

- 将BBCSMACON0寄存器的CSMATRNST位设定为“1”（CSMA-CA后发送处理）
- 将BBTXRXMODE0寄存器的AUTORCV0位设定为“1”（允许自动接收转换）



结果 OK



结果 NG

## 26. 闪存

闪存具有 CPU 改写模式、标准串行输入 / 输出模式和并行输入 / 输出模式共 3 种改写模式。

### 26.1 概要

闪存的性能概要如表 26.1 所示（表 26.1 以外的项目请参照“表 1.1 ~ 表 1.2 R8C/3MQ 群的规格概要”）。

表 26.1 闪存的性能概要

项目		性能
闪存的运行模式		3 种模式（CPU 改写模式、标准串行输入 / 输出模式、并行输入 / 输出模式）
擦除块的分割		请参照图 26.1。
编程方式		以字节为单位。
擦除方式		块擦除
编程 / 擦除的控制方式（注 1）		通过软件命令控制编程和擦除。
改写的控制方式	块 0 ~ 3 （程序 ROM）（注 3）	以块为单位，通过锁定位进行改写保护控制。
	块 A、B、C、D （数据闪存）	通过 FMR1 寄存器的 FMR14 位、FMR15 位、FMR16 位和 FMR17 位对块 A、B、C、D 分别进行改写控制。
命令数		7 条命令
编程 / 擦除次数 （注 2）	块 0 ~ 3 （程序 ROM）（注 3）	1000 次
	块 A、B、C、D （数据闪存）	10000 次
ID 码检查功能		标准串行输入 / 输出模式
ROM 码保护功能		并行输入 / 输出模式

注 1. 在进行编程和擦除时，电源电压因闪存的运行模式而不同。请参照“表 26.2 闪存改写模式的概要”。

注 2. 编程 / 擦除次数的定义：

编程 / 擦除次数是指每块的擦除次数。

如果编程 / 擦除次数为 n（n=1000 或者 n=10000），就能逐块擦除 n 次。例如，对于 1K 字节的块 A，如果将 1 字节的数据分 1024 次写到不同的地址后擦除该块，编程 / 擦除次数就计为 1。如果改写 100 次以上（包括 100 次），为了减少实际的改写次数，必须编程到没有空区为止，然后进行擦除，并且为了平衡各块的编程 / 擦除次数，必须避免只改写特定块。建议按块保存擦除次数的信息，设定限制次数。

注 3. 各产品的块数和块的分割不同，详细内容请参照“图 26.1 R8C/3MQ 群的闪存框图”。

表 26.2 闪存改写模式的概要

闪存改写模式	CPU 改写模式	标准串行输入 / 输出模式	并行输入 / 输出模式
功能概要	能通过 CPU 执行软件命令改写用户 ROM 区。	能使用专用串行编程器改写用户 ROM 区。	能使用专用并行编程器改写用户 ROM 区。
能改写的区域	用户 ROM	用户 ROM	用户 ROM
改写程序	用户程序	标准引导程序	—
编程、擦除时的电源电压	VCC=1.8V ~ 3.6V	VCC=2.7V ~ 3.6V	VCC=2.7V ~ 3.6V

## 26.2 存储器的分配

闪存分为用户 ROM 区和引导 ROM 区（保留区）。

R8C/3MQ 群的闪存框图如图 26.1 所示。

用户 ROM 区有程序 ROM 和数据闪存。

程序 ROM：主要用于保存程序的闪存。

数据闪存：主要用于保存需要改写的数据的闪存。

用户 ROM 区被分为若干块。能在 CPU 改写模式、标准串行输入 / 输出模式或者并行输入 / 输出模式中改写用户 ROM 区。

引导 ROM 区在出货时保存标准串行输入 / 输出模式的改写控制程序（标准引导程序），不在用户 ROM 区。

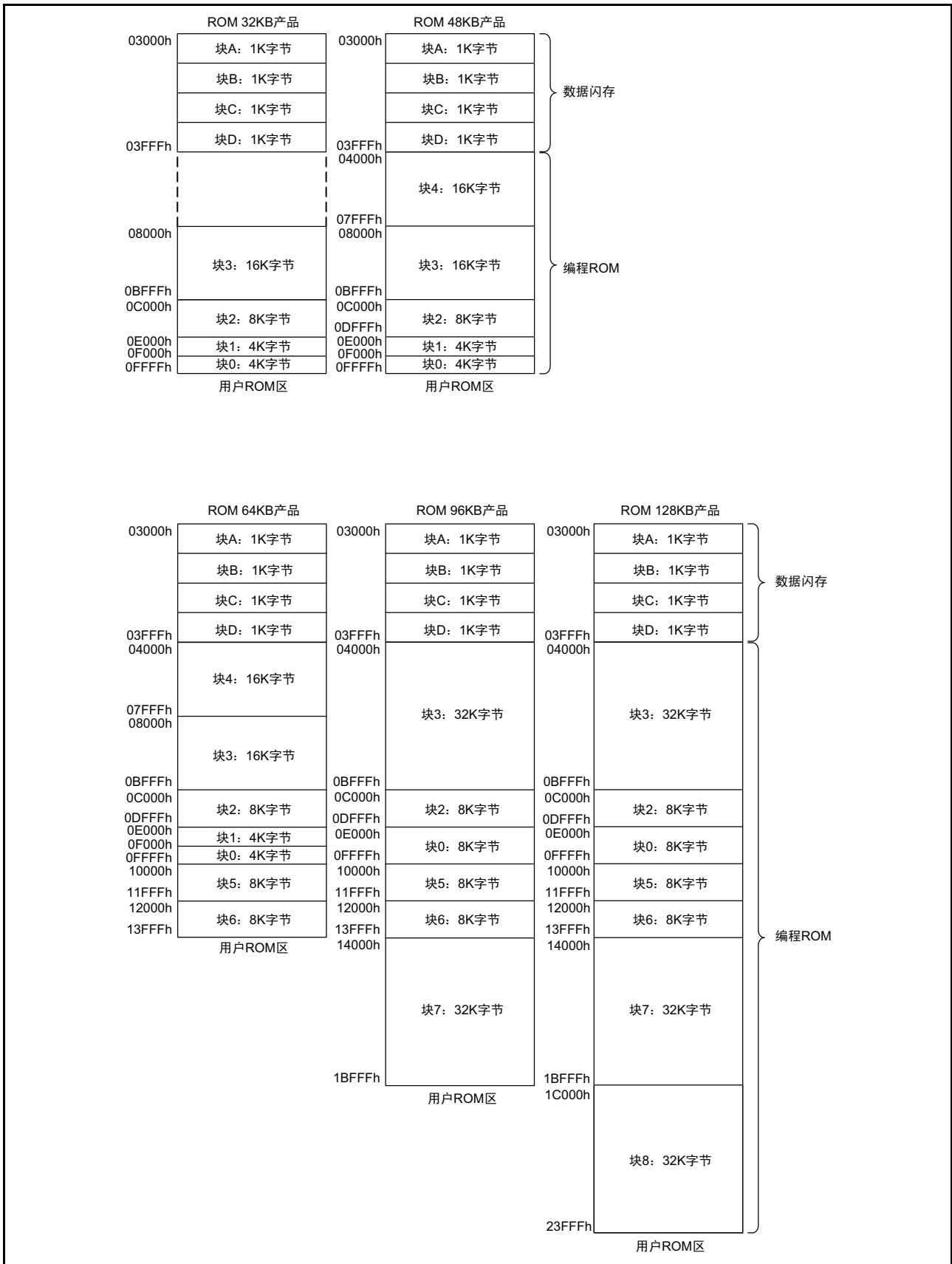


图 26.1 R8C/3MQ 群的闪存框图

## 26.3 闪存的改写禁止功能

为了防止轻易地读或者改写闪存，标准串行输入 / 输出模式有 ID 码检查功能，并行输入 / 输出模式有 ROM 码保护功能。

### 26.3.1 ID 码检查功能

ID 码检查功能用于标准串行输入 / 输出模式。当复位向量的 3 字节（地址 0FFFCh ~ 0FFFEh）不是“FFFFFFh”时，就判断从串行编程器或者 on-chip 调试仿真器送来的 ID 码和闪存中的 7 字节 ID 码是否相同。如果 ID 码不同，就不接受串行编程器或者 on-chip 调试仿真器送来的命令。ID 码检查功能的详细内容请参照“12. ID 码区域”。

### 26.3.2 ROM 码保护功能

ROM 码保护功能用于并行输入 / 输出模式，通过 OFS 寄存器禁止读、改写和擦除闪存的内容。选项功能选择区的详细内容请参照“13. 选项功能选择区”。

如果给 ROMCR 位和 ROMCP1 位分别写“1”和“0”，ROM 码保护功能就有效，禁止读和改写内部闪存的内容。

一旦将 ROM 码保护功能设定为有效，就不能在并行输入 / 输出模式中改写内部闪存的内容。要解除 ROM 码保护功能时，必须使用 CPU 改写模式或者标准串行输入 / 输出模式擦除包括 OFS 寄存器的块。

## 26.3.3 选项功能选择寄存器 (OFS)

地址	地址 0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	—	—	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	—	保留位	必须置“1”。	R/W
b5	—			
b6	LVDAS	电压检测 0 电路的启动位 (注 3)	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

- 注 1. OFS 寄存器在闪存内, 并且 OFS 寄存器不是 SFR。必须在编程时设定适当的值作为 ROM 数据。  
 不能对 OFS 寄存器进行追加写。如果擦除包括 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。  
 在工厂出货时, OFS 寄存器的值为“FFh”。用户在进行编程后, OFS 寄存器的值为编程后的值。
- 注 2. 在使用上电复位和电压监视 0 复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

OFS 寄存器的设定例子请参照“13.3.1 选项功能选择区的设定例子”。

## 26.4 CPU 改写模式

在 CPU 改写模式中，能通过 CPU 执行软件命令改写用户 ROM 区。因此，能不使用 ROM 编程器等器件而在将单片机安装在电路板的状态下改写用户 ROM 区。只能对用户 ROM 区的各块区域执行软件命令。

CPU 改写模式有在擦除过程中暂停擦除的擦除挂起功能。在擦除挂起过程中，能读或者编程闪存。

CPU 改写模式有擦除编程 0 模式（EW0 模式）和擦除编程 1 模式（EW1 模式）。

EW0 模式和 EW1 模式的差异如表 26.3 所示。

表 26.3 EW0 模式和 EW1 模式的差异

项目	EW0 模式	EW1 模式
运行模式	单芯片模式	单芯片模式
能装入改写控制程序的区域	用户 ROM	用户 ROM
能执行改写控制程序的区域	RAM（传送改写控制程序后执行） 但是，能在程序 ROM 区内改写数据闪存区。	用户 ROM 或者 RAM
能改写的区域	用户 ROM	用户 ROM 但是，有改写控制程序的块除外。
软件命令的限制	—	禁止对有编程、块擦除命令的改写控制程序块执行软件命令。
编程或者块擦除后以及转移到擦除挂起后的模式	读阵列模式	读阵列模式
编程或者块擦除过程中的 CPU 的状态、DTC 的状态	运行	<ul style="list-style-type: none"> <li>在对数据闪存区进行编程或者块擦除时，CPU 或者 DTC 为运行状态。</li> <li>在对程序 ROM 区进行编程或者块擦除时，CPU 或者 DTC 为保持状态（输入/输出端口保持执行命令前的状态）。</li> </ul>
闪存的状态检测	通过程序读 FST 寄存器的 FST7 位、FST5 位和 FST4 位。	通过程序读 FST 寄存器的 FST7 位、FST5 位和 FST4 位。
擦除挂起的转移条件	<ul style="list-style-type: none"> <li>通过程序将 FMR2 寄存器的 FMR20 位和 FMR21 位置“1”。</li> <li>FMR2 寄存器的 FMR20 位和 FMR22 位为“1”并发生被允许的可屏蔽中断请求。</li> </ul>	<ul style="list-style-type: none"> <li>通过程序将 FMR2 寄存器的 FMR20 位和 FMR21 位置“1”（正在改写数据闪存）。</li> <li>FMR2 寄存器的 FMR20 位和 FMR22 位为“1”并发生被允许的可屏蔽中断请求。</li> </ul>
CPU 时钟	1.8V ≤ VCC < 2.2V 时：最大 4MHz 2.2V ≤ VCC < 2.7V 时：最大 8MHz 2.7V ≤ VCC ≤ 3.6V 时：最大 16MHz	



## 26.4.1 闪存状态寄存器 (FST)

地址	地址 01B2h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	FST7	FST6	FST5	FST4	—	LBDATA	BSYAEI	RDYSTI
复位后的值	1	0	0	0	0	X	0	0

位	符号	位名	功能	R/W
b0	RDYSTI	闪存就绪状态的中断请求标志 (注 1、注 4)	0: 无闪存就绪状态的中断请求 1: 有闪存就绪状态的中断请求	R/W
b1	BSYAEI	闪存存取错误的中断请求标志 (注 2、注 4)	0: 无闪存存取错误的中断请求 1: 有闪存存取错误的中断请求	R/W
b2	LBDATA	LBDATA 监视标志	0: 锁定状态 1: 非锁定状态	R
b3	—	什么也不指定。读写值都为“0”。		—
b4	FST4	编程错误标志 (注 3)	0: 无编程错误 1: 有编程错误	R
b5	FST5	擦除错误 / 空白检查错误的标志 (注 3)	0: 无擦除错误 / 空白检查错误 1: 有擦除错误 / 空白检查错误	R
b6	FST6	擦除挂起状态标志	0: 非擦除挂起 1: 正在擦除挂起	R
b7	FST7	就绪 / 忙的状态标志	0: 忙 1: 就绪	R

- 注 1. 不能通过程序将 RDYSTI 位置“1”（有闪存就绪状态的中断请求）。  
要给 RDYSTI 位写“0”（无闪存就绪状态的中断请求）时，必须先读此位（虚读）。在读到写之间禁止由闪存就绪状态源引起的 DTC 启动。  
要确认此位时，必须将 FMR0 寄存器的 RDYSTIE 位置“1”（允许闪存就绪状态的中断）。
- 注 2. 不能通过程序将 BSYAEI 位置“1”（有闪存存取错误的中断请求）。  
要给 BSYAEI 位写“0”（无闪存存取错误的中断请求）时，必须先读此位（虚读）。  
要确认此位时，必须将 FMR0 寄存器的 BSYAEIE 位置“1”（允许闪存存取错误的中断）或者将 FMR0 寄存器的 CMDERIE 位置“1”（允许擦除/编程错误的中断）。
- 注 2. 不能通过程序将 BSYAEI 位置“1”（有闪存存取错误的中断请求）。
- 注 3. 在发生命令错误时，此位也变为“1”（有错误）。
- 注 4. 当此位为“1”时，不能将 FMR0 寄存器的 FMR01 位置“0”（CPU 改写模式无效）。

**RDYSTI 位（闪存就绪状态的中断请求标志）**

在 FMR0 寄存器的 RDYSTIE 位为“1”（允许闪存就绪状态的中断）的状态下自动编程结束或者自动擦除结束时，或者在转移到擦除挂起模式时，RDYSTI 位变为“1”（有闪存就绪状态的中断请求）。

在中断处理过程中，必须将 RDYSTI 位置“0”（无闪存就绪状态的中断请求）。

[为“0”的条件]

必须通过中断处理程序将此位置“0”。

[为“1”的条件]

如果在 FMR0 寄存器的 RDYSTIE 位为“1”时，从忙状态转移到就绪状态，RDYSTI 位就变为“1”。

在以下状态时从忙状态变为就绪状态。

- 闪存的擦除/编程结束
- 接受挂起
- 完成强制结束
- 锁定位编程结束
- 读锁定位状态结束
- 块空白检查结束
- 解除闪存停止状态并且能读闪存时

**BSYAEI 位（闪存存取错误的中断请求标志）**

如果在 FMR0 寄存器的 BSYAEIE 位为“1”（允许闪存存取错误的中断）时存取自动编程或者自动擦除状态的块，或者在 FMR0 寄存器的 CMDERIE 位为“1”（允许擦除错误/编程错误的中断）时发生擦除错误或者编程错误，BSYAEI 位就变为“1”（有闪存存取错误的中断请求）。

在中断处理过程中，必须将 BSYAEI 位置“0”（无闪存存取错误的中断请求）。

[为“0”的条件]

1. 必须通过中断处理程序将此位置“0”。
2. 必须执行清除状态寄存器命令。

[为“1”的条件]

1. 当 FMR0 寄存器的 BSYAEIE 位为“1”时，在闪存忙的状态下读/写正在进行擦除/编程的区域，或者在对程序 ROM 区进行擦除/编程的过程中，读数据闪存区（但是，两者的读取值都为不定值，写入值无效）。
2. 在 FMR0 寄存器的 CMDERIE 位为“1”（允许擦除错误/编程错误的中断）时，发生命令顺序错误、擦除错误、空白检查错误或者编程错误。

**LBDATA 位（LBDATA 监视标志）**

此位是表示锁定位状态的读专用位。为了确认锁定位的状态，必须执行读锁定位状态的命令，并在 FST7 位变为“1”（就绪）后读 LBDATA 位。

在发行编程、擦除或者读锁定位状态的命令时更新条件。如果输入读锁定位状态的命令，FST7 位就变为“0”（忙）。在 FST7 位变为“1”（就绪）时，将锁定位的状态保存到 LBDATA 位。在输入下一条命令前，保持 LBDATA 位的数据。

**FST4 位（编程错误标志）**

此位是表示自动编程状况的读专用位。如果发生编程错误，此位就变为“1”，否则就变为“0”。详细内容请参照“26.4.12 全状态检查”。

**FST5 位（擦除错误 / 空白检查错误的标志）**

此位是表示自动擦除或者块空白检查命令状况的读专用位。如果发生擦除错误或者空白检查错误，此位就变为“1”，否则就变为“0”。详细内容请参照“26.4.12 全状态检查”。

**FST6 位（擦除挂起的状态标志）**

此位是表示挂起状态的读专用位。如果接受擦除挂起请求并转移到挂起状态，此位就变为“1”，否则就变为“0”。

**FST7 位（就绪 / 忙的状态标志）**

当 FST7 位为“0”（忙）时，闪存为以下状态。

- 正在进行编程
- 正在进行擦除
- 正在进行锁定位编程
- 正在进行读锁定位状态
- 正在进行块空白检查
- 正在进行强制停止运行
- 处于闪存停止状态
- 正在恢复闪存

除上述以外的情况，FST7 位就变为“1”（就绪）。

## 26.4.2 闪存控制寄存器 0 (FMR0)

地址	地址 01B4h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	RDYSTIE	BSYAEIE	CMDERIE	CMDRST	FMSTP	FMR02	FMR01	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	FMR01	CPU 改写模式选择位 (注 1、注 4)	0: CPU 改写模式无效 1: CPU 改写模式有效	R/W
b2	FMR02	EW1 模式选择位 (注 1)	0: EW0 模式 1: EW1 模式	R/W
b3	FMSTP	闪存停止位 (注 2)	0: 闪存运行 1: 闪存停止 (低功耗状态、闪存的初始化)	R/W
b4	CMDRST	擦除 / 编程顺序复位的位 (注 3)	如果将 CMDRST 位置“1”，擦除 / 编程的顺序就被复位，并能强制停止擦除 / 编程。 读取值为“0”。	R/W
b5	CMDERIE	擦除 / 编程错误的中断允许位	0: 禁止擦除 / 编程错误的中断 1: 允许擦除 / 编程错误的中断	R/W
b6	BSYAEIE	闪存存取错误的中断允许位	0: 禁止闪存存取错误的中断 1: 允许闪存存取错误的中断	R/W
b7	RDYSTIE	闪存就绪状态的中断允许位	0: 禁止闪存就绪状态的中断 1: 允许闪存就绪状态的中断	R/W

- 注 1. 在将此位置“1”时，必须给此位写“0”后继续写“1”。不能在写“0”后到写“1”前发生中断和 DTC 启动。
- 注 2. 必须通过传送到 RAM 的程序写 FMSTP 位。FMSTP 位在 FMR01 位为“1” (CPU 改写模式有效) 时有效。要将 FMSTP 位置“1” (闪存停止) 时，必须在 FST 寄存器的 FST7 位为“1” (就绪) 时进行设定。
- 注 3. 当 FMR01 位为“1” (CPU 改写模式有效) 并且 FST 寄存器的 FST7 位为“0” (忙) 时，CMDRST 位有效。
- 注 4. 只有在 FST 寄存器的 RDYSTI 位为“0” (无闪存就绪状态的中断请求) 并且 BSYAEI 位为“0” (无闪存存取错误的中断请求) 时，才能将 FMR01 位置“0” (CPU 改写模式无效)。

## FMR01 位 (CPU 改写模式选择位)

如果将 FMR01 位置“1” (CPU 改写模式有效)，就能接受软件命令。

## FMR02 位 (EW1 模式选择位)

如果将 FMR02 位置“1” (EW1 模式)，就变为 EW1 模式。

### FMSTP 位（闪存停止位）

此位用于对闪存的控制电路进行初始化并降低闪存的消耗电流。如果将 FMSTP 位置“1”，就不能存取闪存。因此，必须通过传送到 RAM 的程序写 FMSTP 位。

如果在低速内部振荡器模式（XIN 时钟停止振荡）中需要进一步降低功耗，就必须将 FMSTP 位置“1”。详细内容请参照“27.2.9 闪存的停止”。

如果在 CPU 改写模式无效时，转移到停止模式或者等待模式，闪存的电源就自动切断，而在返回时自动接通，所以不需要设定 FMR0 寄存器。

另外，在 FMSTP 位为“1”时（包括紧接在 FMSTP 位从“1”变为“0”后的忙状态（FST7 位为“0”的期间）），不能同时设定为低消耗电流读模式。

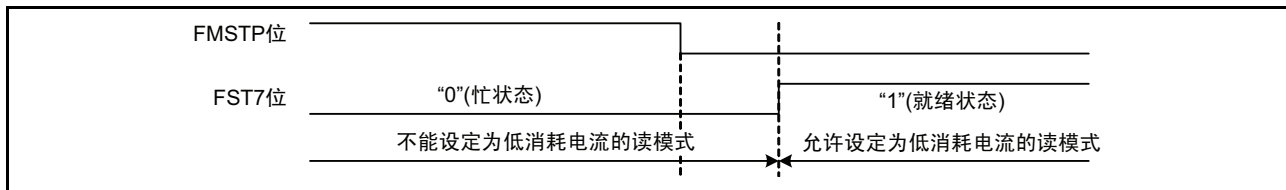


图 26.2 向低消耗电流读模式的转移

### CMDRST 位（擦除 / 编程顺序复位的位）

此位用于初始化闪存的顺序，并能强制停止编程命令和块擦除命令。对擦除 / 编程数据闪存区过程中的顺序进行复位时，能读程序 ROM 区。

在通过 FMR0 寄存器的 CMDRST 位强制停止了编程命令和块擦除命令时，必须在 FST 寄存器的 FST7 位恢复为“1”（就绪）后，执行清除状态命令。当再次在相同地址进行编程时，必须重新执行块擦除命令，并在确认正常结束块擦除后，执行编程。当强制停止编程命令和块擦除命令的地址和块为编程区时，必须在将 FMR1 寄存器的 FMR13 位置“1”（锁定无效）后，再次执行块擦除命令。

另外，如果在擦除挂起过程中将 CMDRST 位置“1”（擦除 / 编程停止），则挂起状态也会被初始化。因此对块擦除挂起的块也必须再次执行块擦除。

从 CMDRST 位置“1”（擦除 / 编程停止）开始，到经过 td(CMDRST-READY) 期间后，强制停止正在执行的命令，就能读闪存。

### CMDERIE 位（擦除错误 / 编程错误的中断允许位）

此位允许在发生以下错误时产生闪存命令错误中断。

- 编程错误
- 块擦除错误
- 命令顺序错误
- 块空白检查错误

将 CMDERIE 位置“1”（允许擦除 / 编程错误中断），如果发生以上错误，就产生中断。

如果发生闪存命令错误中断，就必须在中断处理过程中执行清除状态寄存器的命令。

要将 CMDERIE 位从“0”（禁止擦除 / 编程错误中断）变为“1”（允许擦除 / 编程错误中断）时，必须进行以下的设定：

1. 执行清除状态寄存器的命令。
2. 将 CMDERIE 位置“1”。

**BSYAEIE 位（闪存存取错误的中断允许位）**

此位允许对正在改写的闪存进行存取时发生闪存存取错误的中断。

要将 **BSYAEIE** 位从“0”（禁止闪存存取错误的中断）变为“1”（允许闪存存取错误的中断）时，必须进行一下的设定：

1. 读 **FST** 寄存器的 **BSYAEI** 位（虚读）。
2. 将 **BSYAEI** 位写“0”（无闪存存取错误的中断请求）。
3. 将 **BSYAEIE** 位置“1”（允许闪存存取错误的中断）。

**RDYSTIE 位（闪存就绪状态的中断允许位）**

此位允许在闪存从忙状态变为就绪状态时发生闪存就绪状态的中断。

要将 **RDYSTIE** 位从“0”（禁止闪存就绪状态的中断）变为“1”（允许闪存就绪状态的中断）时，必须进行一下的设定：

1. 读 **FST** 寄存器的 **RDYSTI** 位（虚读）。
2. 将 **RDYSTI** 位写“0”（无闪存就绪状态的中断请求）。
3. 将 **RDYSTIE** 位置“1”（允许闪存就绪状态的中断）。

## 26.4.3 闪存控制寄存器 1 (FMR1)

地址	地址 01B5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	FMR17	FMR16	FMR15	FMR14	FMR13	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	FMR13	锁定位无效选择位 (注 1)	0: 锁定位有效 1: 锁定位无效	R/W
b4	FMR14	数据闪存块 A 的改写禁止位 (注 2、注 3)	0: 允许改写 (能接受软件命令) 1: 禁止改写 (不接受软件命令, 也不出错)	R/W
b5	FMR15	数据闪存块 B 的改写禁止位 (注 2、注 3)	0: 允许改写 (能接受软件命令) 1: 禁止改写 (不接受软件命令, 也不出错)	R/W
b6	FMR16	数据闪存块 C 的改写禁止位 (注 2、注 3)	0: 允许改写 (能接受软件命令) 1: 禁止改写 (不接受软件命令, 也不出错)	R/W
b7	FMR17	数据闪存块 D 的改写禁止位 (注 2、注 3)	0: 允许改写 (能接受软件命令) 1: 禁止改写 (不接受软件命令, 也不出错)	R/W

注 1. 在将 FMR13 位置“1”时, 必须给此位写“0”后继续写“1”。不能在写“0”后到写“1”前发生中断和 DTC 启动。

注 2. 在将此位置“0”时, 必须给此位写“1”后继续写“0”。不能在写“1”后到写“0”前发生中断和 DTC 启动。

注 3. 如果将 FMR0 寄存器的 FMR01 位置“0”(CPU 改写模式无效), 此位就变为“0”。

## FMR13 位 (锁定位无效选择位)

如果将 FMR13 位置“1”(锁定位无效), 就能将锁定位置为无效; 如果置“0”, 锁定位就有效。有关锁定位请参照“26.4.10 数据保护功能”。

FMR13 位只是将锁定位功能置为无效, 而锁定位的数据不变。如果在将 FMR13 位置“1”的状态下执行块擦除命令, 为“0”(锁定状态)的锁定位数据就在擦除结束后变为“1”(非锁定状态)。

[为“0”的条件]

在以下的条件成立时, 此位变为“0”:

- 当编程命令结束时
- 当擦除命令结束时
- 当发生命令顺序错误时
- 当转移到擦除挂起时
- 当 FMR0 寄存器的 FMR01 位变为“0”(CPU 改写模式无效) 时
- 当 FMR0 寄存器的 FMSTP 位变为“1”(闪存停止) 时
- 当 FMR0 寄存器的 CMDRST 位变为“1”(擦除/编程停止) 时

[为“1”的条件]

通过程序将此位置“1”。

**FMR14 位（数据闪存块 A 的改写禁止位）**

当 FMR14 位为“0”时，数据闪存块 A 接受编程命令和块擦除命令。

**FMR15 位（数据闪存块 B 的改写禁止位）**

当 FMR15 位为“0”时，数据闪存块 B 接受编程命令和块擦除命令。

**FMR16 位（数据闪存块 C 的改写禁止位）**

当 FMR16 位为“0”时，数据闪存块 C 接受编程命令和块擦除命令。

**FMR17 位（数据闪存块 D 的改写禁止位）**

当 FMR17 位为“0”时，数据闪存块 D 接受编程命令和块擦除命令。



## 26.4.4 闪存控制寄存器 2 (FMR2)

地址	地址 01B6h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	FMR27	—	—	—	—	FMR22	FMR21	FMR20
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	FMR20	擦除挂起允许位 (注 1)	0: 禁止擦除挂起 1: 允许擦除挂起	R/W
b1	FMR21	擦除挂起请求位 (注 2)	0: 重新开始擦除 1: 请求擦除挂起	R/W
b2	FMR22	中断请求的挂起请求允许位 (注 1)	0: 禁止中断请求引起的擦除挂起请求 1: 允许中断请求引起的擦除挂起请求	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—	保留位	必须置“0”。	R/W
b5	—			R/W
b6	—			R/W
b7	FMR27	低消耗电流读模式的允许位 (注 1、注 3)	0: 禁止低消耗电流读模式 1: 允许低消耗电流读模式	R/W

注 1. 在将此位置“1”时，就必须给此位写“0”后继续写“1”。不能在写“0”后到写“1”前发生中断和 DTC 启动。

注 2. 只有在 FMR0 寄存器的 FMR01 位为“1” (CPU 改写模式无效) 时，才能将 FMR21 位置“0” (重新开始时擦除)。

注 3. 在将 CPU 时钟设定为低速内部振荡时钟的 4 分频、8 分频或者 16 分频中任意一个后，必须将 FMR27 位置“1”。为 1 分频 (无分频)、2 分频时，不能使用低消耗电流读模式。

- 将 CPU 时钟设定为低速内部振荡器时钟的 4 分频、8 分频或者 16 分频。
- 将 CPU 时钟设定为 XCIN 时钟的 1 分频 (无分频)、2 分频、4 分频或者 8 分频。

只有在将 FMR27 位置“0” (禁止低消耗电流读模式) 后，才能向等待模式或者停止模式转移。在 FMR27 位为“1” (允许低消耗电流读模式) 的状态下，不能向等待模式或者停止模式转移。

## FMR20 位 (擦除挂起允许位)

如果将 FMR20 位置“1” (允许)，就允许擦除挂起功能。

## FMR21 位 (擦除挂起请求位)

如果将 FMR21 位置“1”，就转移到擦除挂起模式。如果在 FMR22 位为“1” (允许中断请求引起的擦除挂起请求) 时发生被允许中断的中断请求，FMR21 位就自动变为“1” (请求擦除挂起) 并转移到擦除挂起模式。在重新开始自动擦除时，必须将 FMR21 位置“0” (重新开始擦除)。

[ 为“0”的条件 ]

必须通过程序将此位置“0”。

[ 为“1”的条件 ]

- 在发生中断请求时，FMR22 位为“1” (允许中断请求引起的擦除挂起请求)。
- 必须通过程序将此位置“1”。

**FMR22 位（中断请求的挂起请求允许位）**

如果将 FMR22 位置“1”（允许中断请求引起的擦除挂起请求），就在自动擦除过程中产生中断请求时，自动将 FMR21 位置“1”（擦除挂起请求）。

在 EW1 模式中，如果在改写用户 ROM 区的过程中使用擦除挂起，就必须将此位置“1”。

**FMR27 位（低消耗电流读模式的允许位）**

在低速时钟模式（XIN 时钟停止）或者低速内部振荡器模式（XIN 时钟停止振荡）中，如果将 FMR27 位置“1”（允许低消耗电流读模式），就能降低读闪存时的消耗电流。详细内容请参照“27.2.10 低消耗电流读模式”。

在 CPU 时钟为以下任意一种状态下，能使用低消耗读模式。

- 将 CPU 时钟设定为低速内部振荡器时钟的 4 分频、8 分频或者 16 分频。
- 将 CPU 时钟设定为 XCIN 时钟的 1 分频（无分频）、2 分频、4 分频或者 8 分频。

但是，在所选 CPU 时钟的频率不超过 3kHz 时，不能使用低消耗读模式。在设定 CPU 时钟的分频比后，必须将 FMR27 位置“1”。

必须在将 FMR27 位置“0”（禁止低消耗读模式）后转移到等待模式或者停止模式，而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到等待模式或者停止模式。

当 FMR27 位为“1”（允许低消耗电流读模式）时，不能执行编程命令、块擦除命令和锁定位编程命令。另外，要将 FMSTP 位从“1”（闪存停止）置为“0”（闪存运行）时，必须在 FMR27 位为“0”（禁止低消耗读模式）时进行。

### 26.4.5 EW0 模式

如果将 FMR0 寄存器的 FMR01 位置 “1” (CPU 改写模式有效), 就进入 CPU 改写模式, 能接受软件命令。此时, 因为 FMR0 寄存器的 FMR02 位为 “0”, 所以进入 EW0 模式。

通过软件命令控制编程和擦除, 能通过 FST 寄存器确认编程 / 擦除结束时的状态等。

如果在自动擦除过程中转移到擦除挂起, 就必须将 FMR20 位置 “1” (允许擦除挂起) 并且将 FMR21 位置 “1” (请求擦除挂起), 然后在确认 FST 寄存器的 FST7 位变为 “1” (就绪)、FST6 位变为 “1” (正在擦除挂起) 后, 存取闪存 (当 FST6 位变为 “0” 时, 擦除结束)。

如果将 FMR2 寄存器的 FMR21 位置 “0” (重新开始擦除), 就重新开始自动擦除。另外, 在确认重新开始自动擦除时, 必须确认 FST 寄存器的 FST7 位变为 “0”、FST6 位变为 “0” (擦除挂起以外)。

### 26.4.6 EW1 模式

如果在 FMR0 寄存器的 FMR01 位置 “1” (CPU 改写模式有效) 后将 FMR02 位置 “1” (EW1 模式), 就进入 EW1 模式。

能通过 FST 寄存器确认编程 / 擦除结束时的状态等。

如果在自动擦除过程中将擦除挂起功能设定为有效, 就必须先将 FMR2 寄存器的 FMR20 位置 “1” (允许挂起), 然后执行块擦除命令。如果在自动擦除用户 ROM 区的过程中转移到擦除挂起, 就必须将 FMR2 寄存器的 FMR22 位置 “1” (允许中断请求中的擦除挂起请求)。而且, 必须预先将转移到擦除挂起的中断设定为中断允许状态。

如果发生中断请求, FMR2 寄存器的 FMR21 位就自动变为 “1” (请求擦除挂起), 在等待 td(SR-SUS) 后, 暂停自动擦除。在中断处理结束后, 必须通过将 FMR21 位置 “0” (重新开始擦除) 重新开始自动擦除。

### 26.4.7 挂起

挂起功能是指在自动擦除过程中暂停擦除的功能。

在暂停自动擦除时，能进行以下的操作（请参照“表 26.4 挂起时能进行的操作”）：

- 如果挂起数据闪存中的任意块的自动擦除，就能自动编程和读数据闪存中的其他块。
- 如果挂起数据闪存的自动擦除，就能自动编程和读程序ROM。
- 如果挂起程序ROM中的任意块的自动擦除，就能自动编程和读程序ROM中的其他块。
- 如果挂起程序ROM的自动擦除，就能自动编程和读数据闪存
- 在确认挂起时，必须通过确认FST7位变为“1”（就绪）、FST6位变为“1”（正在擦除挂起）来确认已挂起。（当FST6位变为“0”（擦除挂起以外）时，擦除结束。）

挂起的相关时序如图 26.3 所示。

表 26.4 挂起时能进行的操作

		挂起时的操作											
		数据闪存 (转移到挂起前执行擦除的块)			数据闪存 (转移到挂起前未执行擦除的块)			程序 ROM (转移到挂起前执行擦除的块)			程序 ROM (转移到挂起前未执行擦除的块)		
		擦除	编程	读	擦除	编程	读	擦除	编程	读	擦除	编程	读
转移到挂起前 执行擦除的区域	数据闪存	×	×	×	×	○	○	—	—	—	×	○	○ (注5)
	程序 ROM	—	—	—	×	○	○	×	×	×	×	○	○

- 注 1. ○表示能使用挂起功能进行操作，×表示禁止操作，—表示无组合。
- 注 2. 不能在编程过程中挂起。
- 注 3. 能进行块擦除，能对程序、锁定位程序、读锁定状态的各命令进行编程。  
能在FST寄存器的FST7位为“1”（就绪）时执行清除状态寄存器的命令。  
禁止在挂起时进行块空白检查。
- 注 4. 在转移到擦除挂起后，立即进入读阵列模式。
- 注 5. 在对数据闪存进行编程或者块擦除的过程中，能通过 BGO 功能读程序 ROM 区。

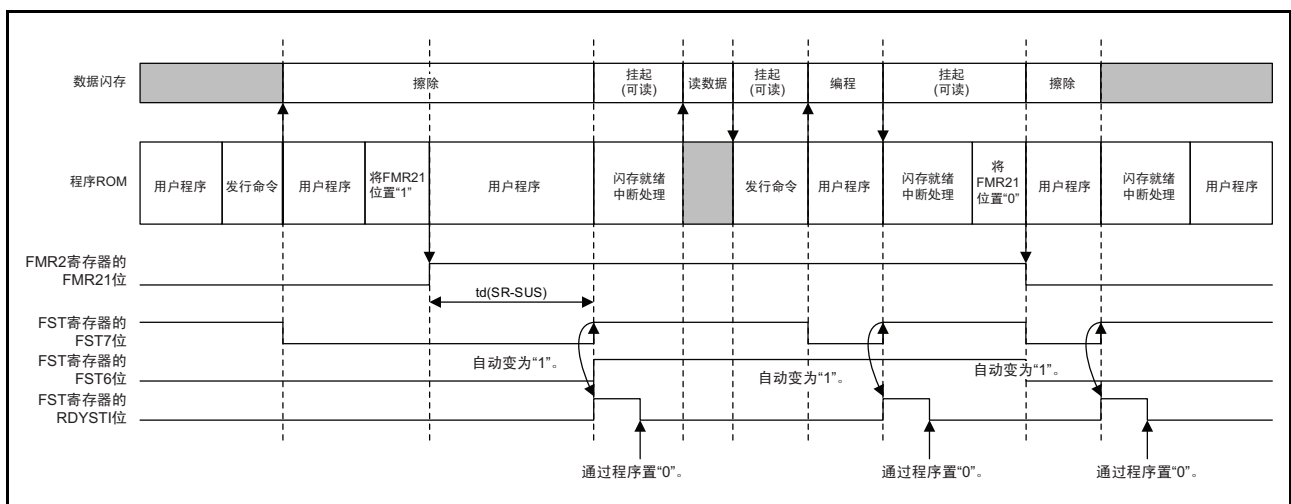


图 26.3 挂起的相关时序

### 26.4.8 各模式的设定和解除方法

EW0 模式的设定和解除方法如图 26.4 所示，EW0 模式（改写数据闪存的情况）和 EW1 模式的设定和解除方法图 26.5 所示。

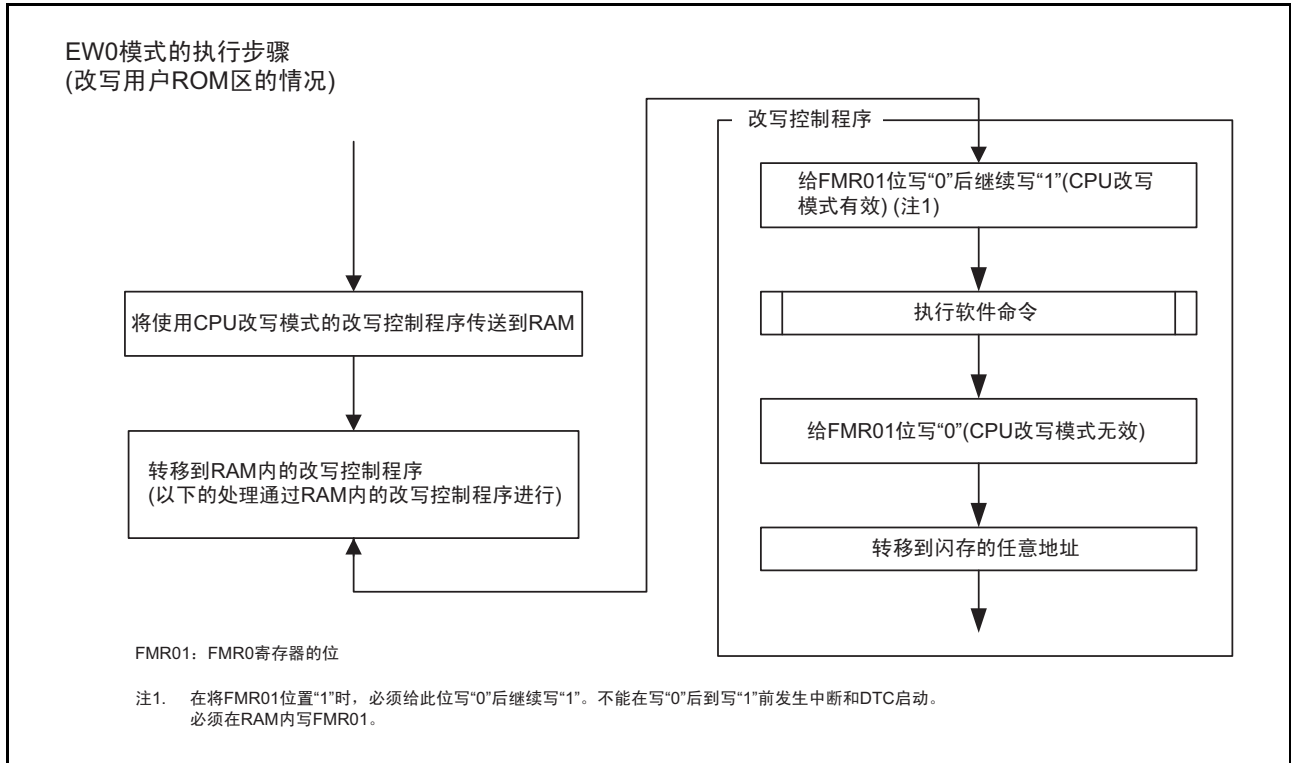


图 26.4 EW0 模式的设定和解除方法



图 26.5 EW0 模式（改写数据闪存的情况）和 EW1 模式的设定和解除方法

### 26.4.9 BGO（后台操作）功能

如果在对数据闪存进行编程或者块擦除的过程中指定程序 ROM 区，就能读阵列数据，因此不需要写软件命令。存取时间和通常的读操作相同。

另外，在对数据闪存进行编程或者块擦除的过程中，不能读其他数据闪存的块。

BGO 功能如图 26.6 所示。

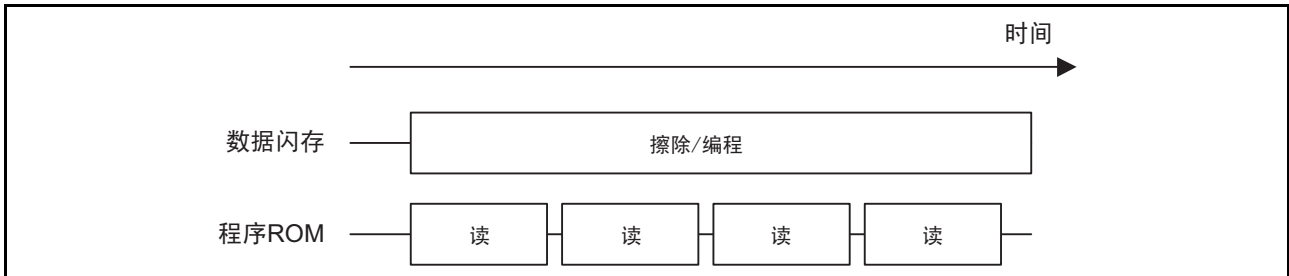


图 26.6 BGO 功能

### 26.4.10 数据保护功能

闪存的程序 ROM 的各块有非易失性的锁定位，锁定位在 FMR1 寄存器的 FMR13 位为“0”（锁定位有效）时有效。能通过锁定位禁止（锁定）对各块进行编程和擦除，因此能防止数据的误编程和误擦除。由锁定位控制的块的状态如下所示：

- 当锁定位数据为“0”时，为锁定状态（不能编程和擦除该块）。
- 当锁定位数据为“1”时，为非锁定状态（能编程和擦除该块）。

如果执行锁定位编程命令，锁定位数据就变为“0”（锁定状态）；如果擦除块，此位就变为“1”（非锁定状态）。不能通过命令将锁定位数据置“1”。

能通过读锁定位状态的命令来读锁定位的数据。

如果将 FMR13 位置“1”（锁定位无效），锁定位的功能就无效，全部的块为非锁定状态（各锁定位的数据不变）；如果将 FMR13 位置“0”，锁定位的功能就有效（保持锁定位的数据）。

如果在 FMR13 位为“1”的状态下执行块擦除命令，就擦除对象块，与锁定位无关。在擦除结束后，被擦除的对象块的锁定位变为“1”。

各命令的详细内容请参照“26.4.11 软件命令”。

FMR13 位在自动擦除结束后变为“0”。在以下任意一个条件成立时，FMR13 位变为“0”。在擦除或者编程其它锁定状态的块时，必须再次将 FMR13 位置“1”，然后执行块擦除命令或者编程命令。

- 当 FST 寄存器的 FST7 位从“0”（忙）变为“1”（就绪）时
- 当发生命令顺序错误时
- 当 FMR0 寄存器的 FMR01 位变为“0”（CPU 改写模式无效）时
- 当 FMR0 寄存器的 FMSTP 位变为“1”（闪存停止）时
- 当 FMR0 寄存器的 CMDRST 位变为“1”（擦除/编程停止）时

FMR13 位操作的相关时序如图 26.7 所示。

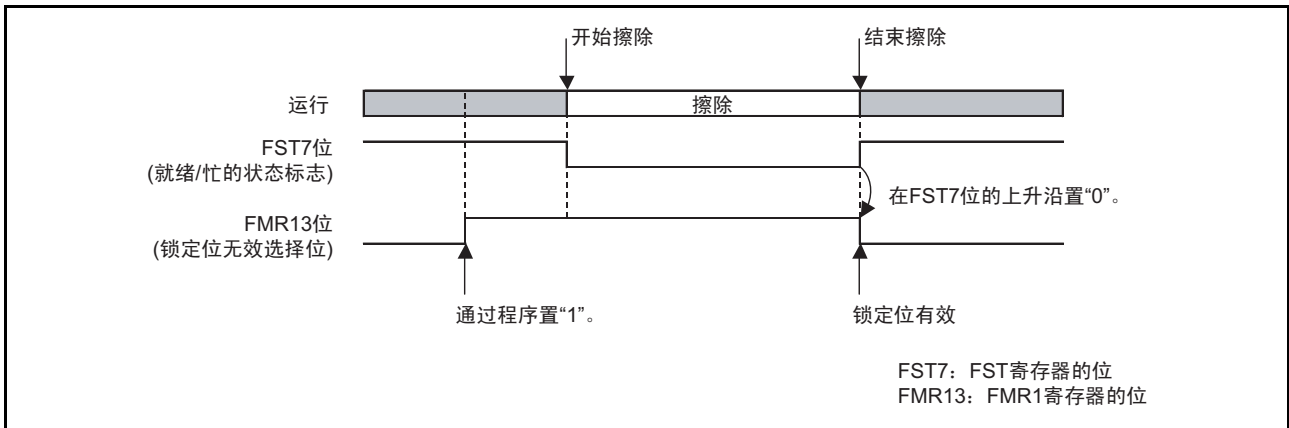


图 26.7 FMR13 位操作的相关时序

### 26.4.11 软件命令

以下说明软件命令，必须以 8 位为单位读写命令和数据。  
不能输入软件命令一览表中所列命令以外的命令。

表 26.5 软件命令一览表

软件命令	第 1 总线周期			第 2 总线周期		
	模式	地址	数据	模式	地址	数据
读阵列	写	×	FFh			
清除状态寄存器	写	×	50h			
编程	写	WA	40h	写	WA	WD
块擦除	写	×	20h	写	BA	D0h
锁定位编程	写	BT	77h	写	BT	D0h
读锁定位状态	写	×	71h	写	BT	D0h
块空白检查	写	×	25h	写	BA	D0h

- WA: 编程地址
- WD: 编程数据
- BA: 块的任意地址
- BT: 块的起始地址
- ×: 用户 ROM 区内的任意地址

### 26.4.11.1 读阵列

这是读闪存的命令。

如果在第 1 总线周期写“FFh”，就进入读阵列模式。如果在下一个总线周期以后输入要读的地址，就能以 8 位为单位读指定地址的内容。

因为在写其他命令前一直保持读阵列模式，所以能连续读多个地址的内容。

在解除复位后、编程、块擦除、块空白、读锁定位状态、清除状态寄存器命令后、或者转移到擦除挂起状态后，进入读阵列模式。

### 26.4.11.2 清除状态寄存器

这是将 FST 寄存器的 FST4 ~ FST5 位置“0”的命令。

如果在第 1 总线周期写“50h”，FST 寄存器的 FST4 ~ FST5 位就变为“0”。

### 26.4.11.3 编程

这是以 1 字节为单位将数据写到闪存的命令。

如果在第 1 总线周期和第 2 总线周期分别将“40h”和数据写到编程地址，就开始自动编程（数据的编程和验证）。第 1 总线周期的地址值和第 2 总线周期指定的编程地址必须相同。

能通过 FST 寄存器的 FST7 位确认自动编程的结束。FST7 位在自动编程期间为“0”，在编程结束后为“1”。

在自动编程结束后，能通过 FST 寄存器的 FST4 位得知自动编程的结果（参照“26.4.12 全状态检查”）。

不能对已编程的地址进行追加写。

能通过锁定位禁止对程序 ROM 内的各块执行编程命令。

当 FMR1 寄存器的 FMR14 位为“1”（禁止改写）时，不接受数据闪存块 A 的编程命令；当 FMR15 位为“1”（禁止改写）时，不接受数据闪存块 B 的编程命令；当 FMR16 位为“1”（禁止改写）时，不接受数据闪存块 C 的编程命令；当 FMR17 位为“1”（禁止改写）时，不接受数据闪存块 D 的编程命令。

禁止闪存就绪状态中断的编程流程图以及允许闪存就绪状态中断的编程流程图分别如图 26.8 和图 26.9 所示。

在 EW1 模式中，不能对已装入改写控制程序的地址执行此命令。

当 FMR0 寄存器的 RDYSTIE 位为“1”（允许闪存就绪状态的中断）时，能在自动编程结束时产生闪存就绪状态的中断。能通过在中断程序中读 FST 寄存器得知自动编程的结果。

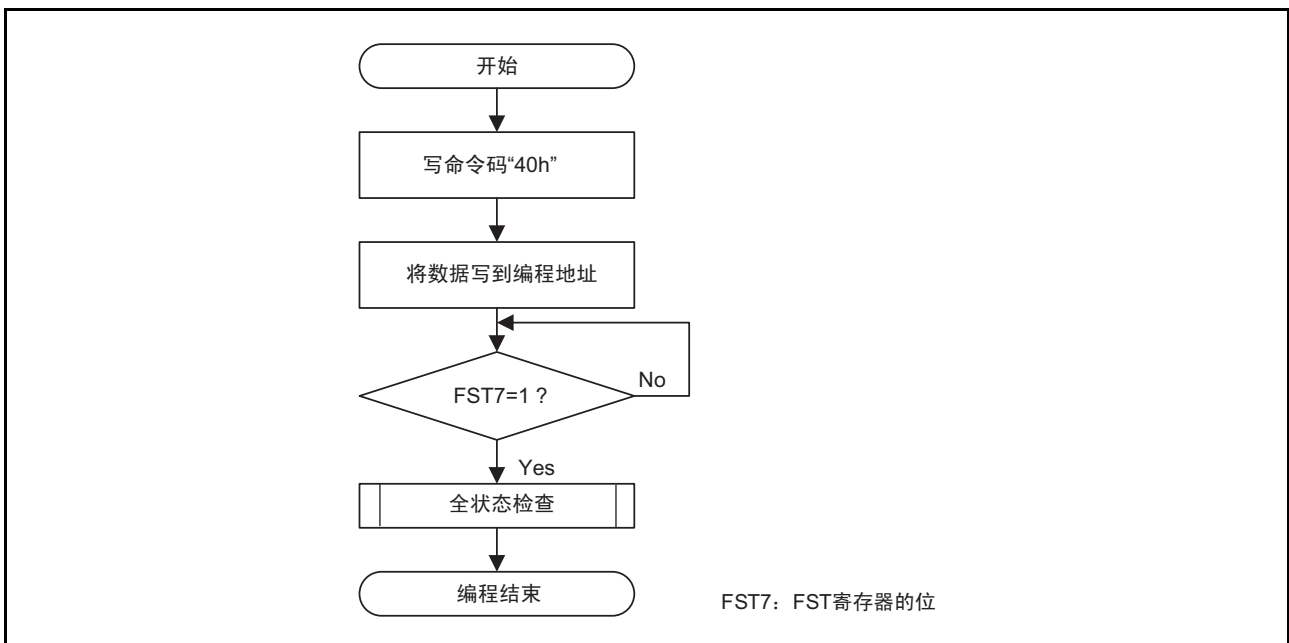


图 26.8 编程的流程图（禁止闪存就绪状态的中断）



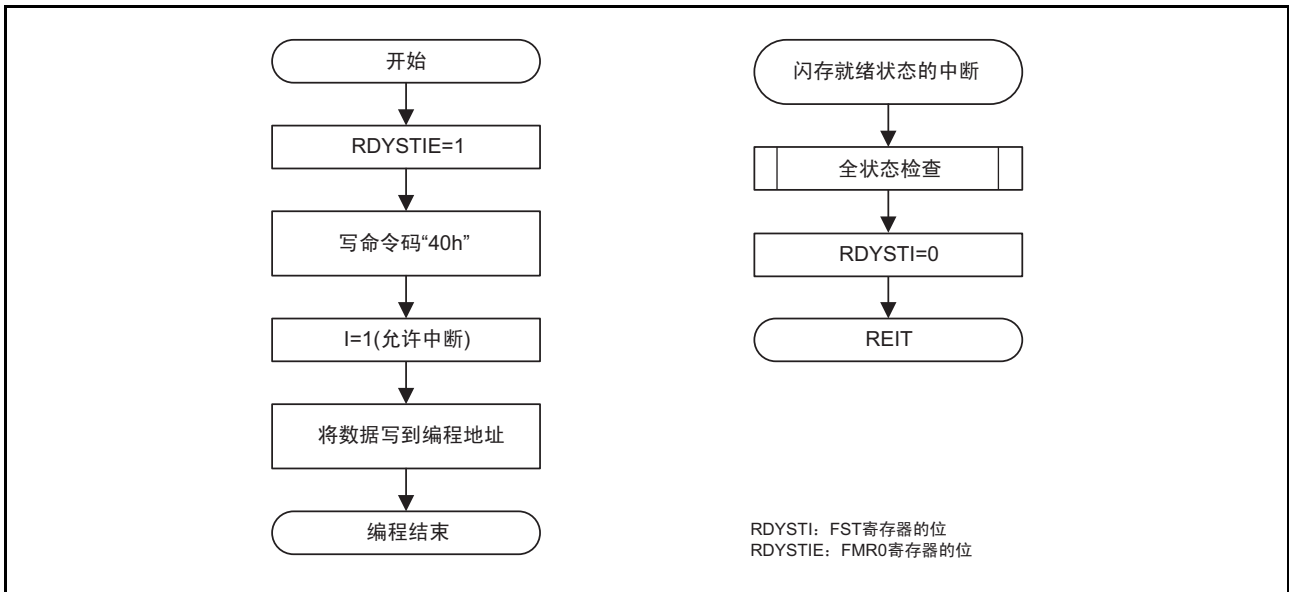


图 26.9 编程的流程图（允许闪存就绪状态的中断）

#### 26.4.11.4 块擦除

如果在第 1 总线周期和第 2 总线周期分别将“20h”和“D0h”写到块的任意地址，就开始对指定块进行自动擦除（擦除和擦除验证）。

能通过 FST 寄存器的 FST7 位确认自动擦除的结束。FST7 位在自动擦除期间为“0”，在擦除结束后为“1”。在自动擦除结束后，块内的数据全部为“FFh”。

在自动擦除结束后，能通过 FST 寄存器的 FST5 位得知自动擦除的结果（参照“26.4.12 全状态检查”）。

能通过锁定位禁止对程序 ROM 内的各块执行块擦除命令。

当 FMR1 寄存器的 FMR14 位为“1”（禁止改写）时，不接受数据闪存块 A 的块擦除命令；当 FMR15 位为“1”（禁止改写）时，不接受数据闪存块 B 的块擦除命令；当 FMR16 位为“1”（禁止改写）时，不接受数据闪存块 C 的块擦除命令；当 FMR17 位为“1”（禁止改写）时，不接受数据闪存块 D 的块擦除命令。

禁止闪存就绪状态中断的块擦除流程图如图 26.10 所示，禁止闪存就绪状态的中断而允许挂起的块擦除流程图如图 26.11 所示，允许闪存就绪状态的中断和挂起的块擦除流程图如图 26.12 所示。

在 EW1 模式中，不能对已装入改写控制程序的块执行此命令。

当 FMR0 寄存器的 RDYSTIE 位为“1”（允许闪存就绪状态的中断）时，能在自动擦除结束时产生闪存就绪状态的中断；当 RDYSTIE 位为“1”并且 FMR2 寄存器的 FMR20 位为“1”（允许擦除挂起）时，如果将 FMR21 位置“1”（请求擦除挂起）并暂停自动擦除，就产生闪存就绪状态的中断。能通过在中断程序中读 FST 寄存器得知自动擦除的结果。

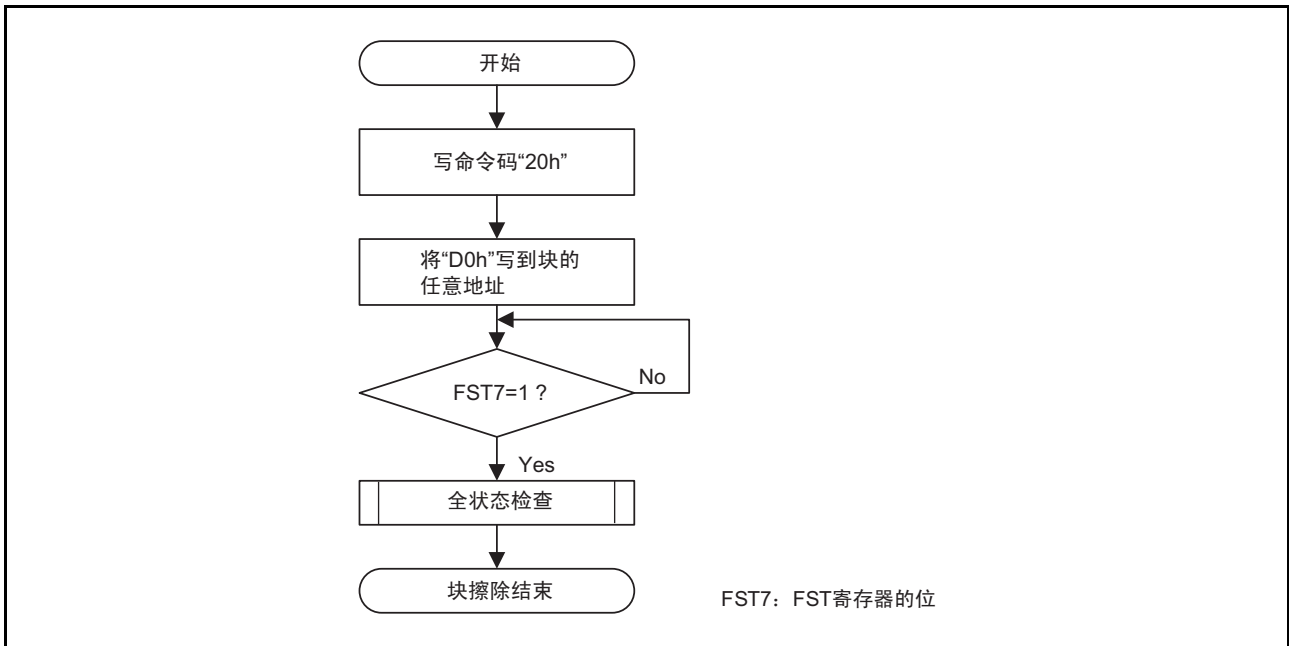


图 26.10 块擦除的流程图（禁止闪存就绪状态的中断）

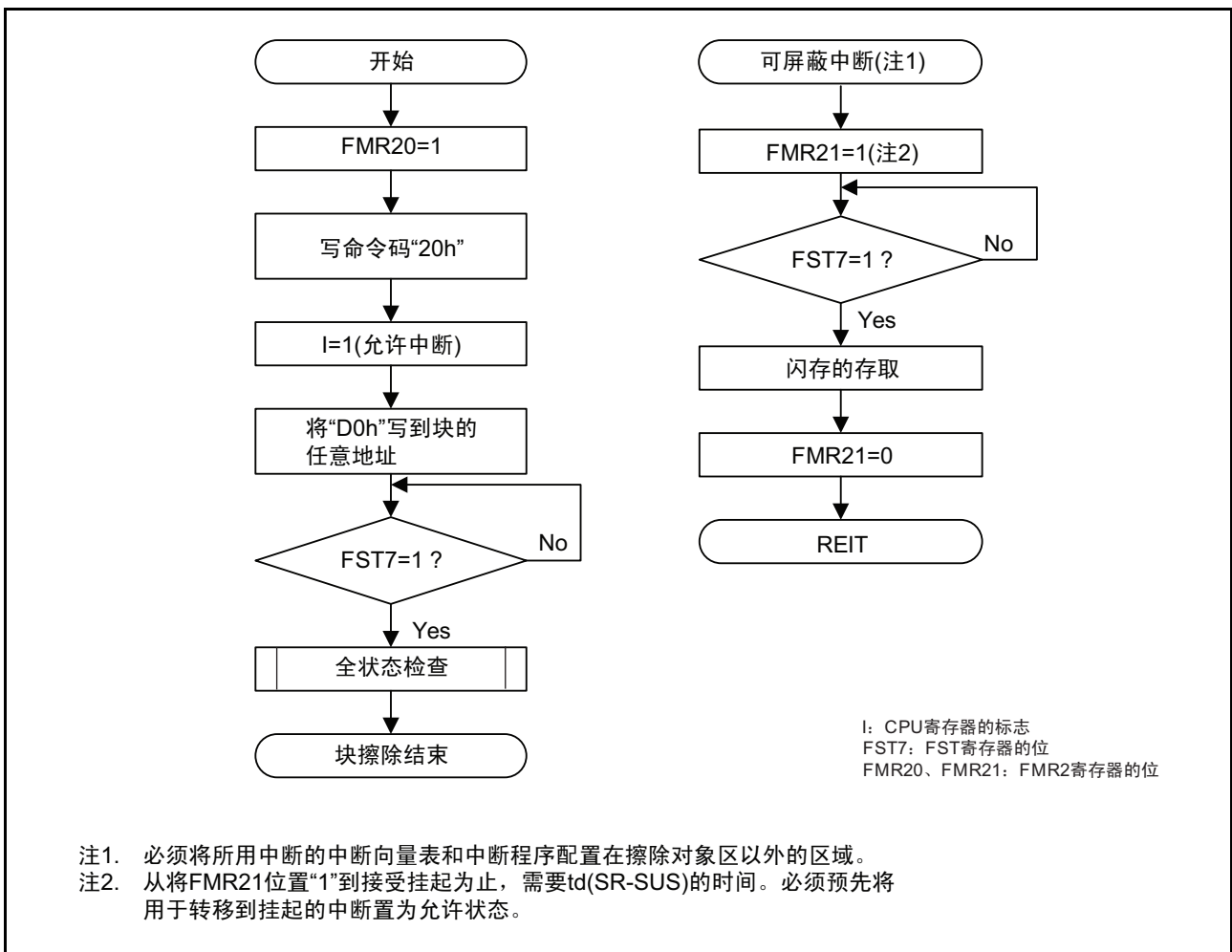


图 26.11 块擦除的流程图（禁止闪存就绪状态的中断而允许挂起）

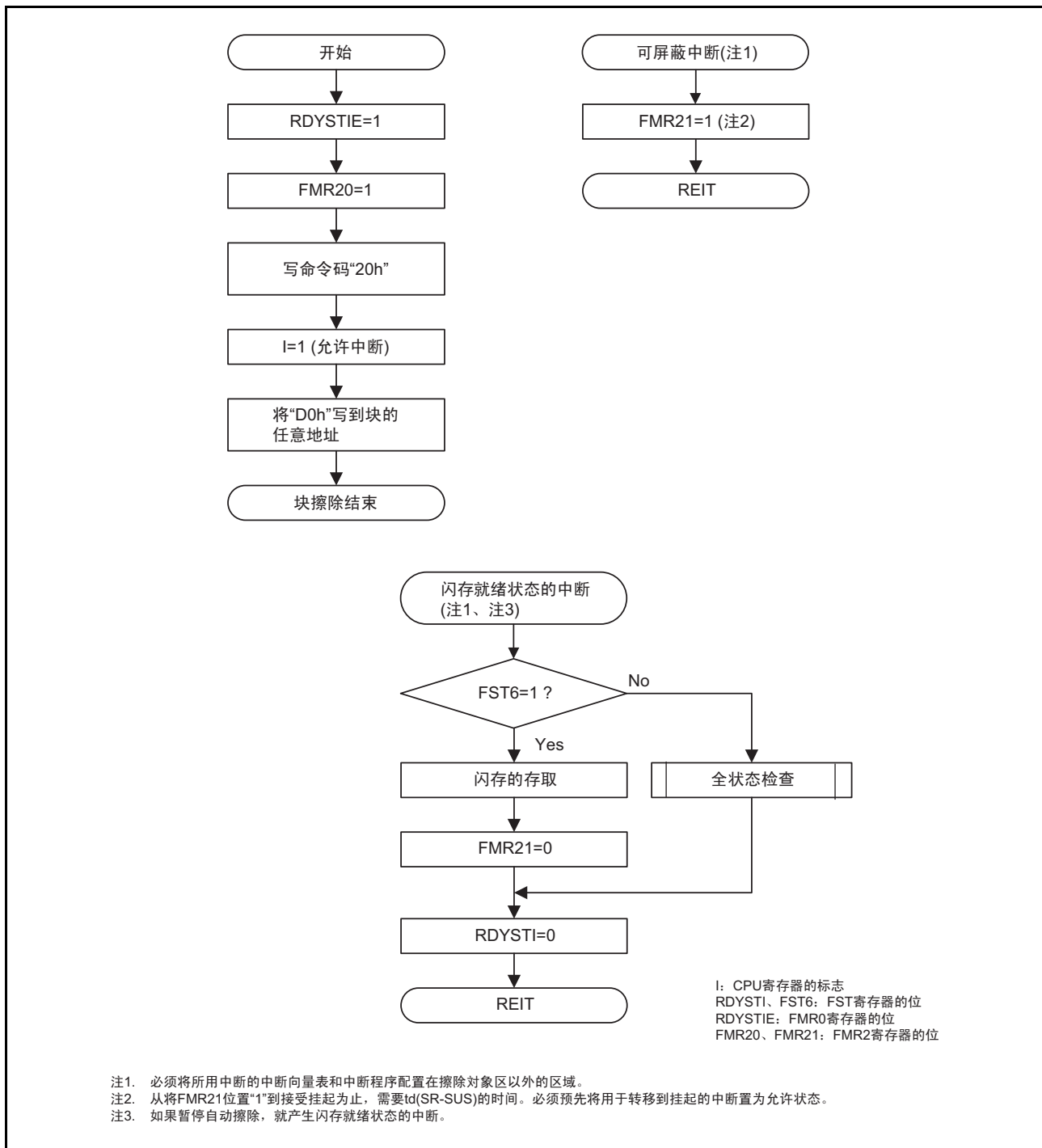


图 26.12 块擦除的流程图（允许闪存就绪状态的中断和挂起）

## 26.4.11.5 锁定位编程

这是将程序 ROM 区内任意块的锁定位置“0”（锁定状态）的命令。

如果在第 1 总线周期和第 2 总线周期分别将“77h”和“D0h”写到块的起始地址，就给指定块的锁定位写“0”。第 1 总线周期的地址值和第 2 总线周期指定块的起始地址必须相同。

锁定位编程的流程图如图 26.13 所示。能通过读锁定位状态的命令来读锁定位的状态（锁定位数据）。

能通过 FST 寄存器的 FST7 位确认锁定位编程的结束。

有关锁定位的功能以及将锁定位“1”（非锁定状态）的方法，请参照“26.4.10 数据保护功能”。

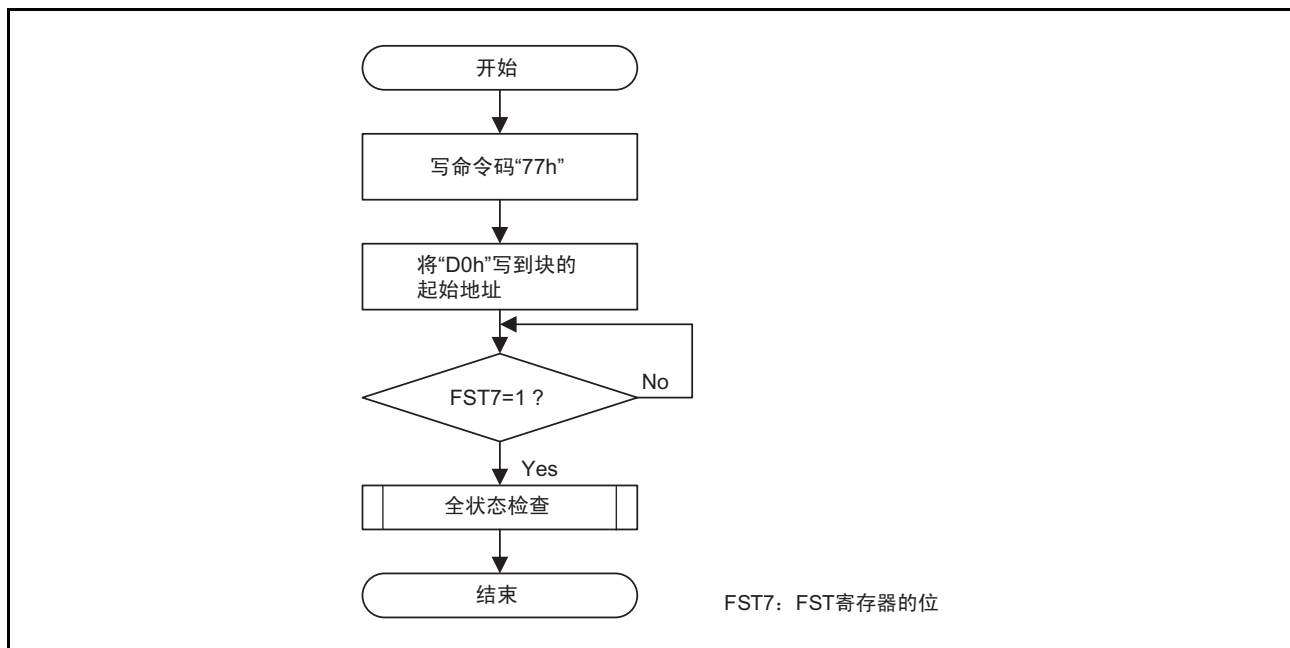


图 26.13 锁定位编程的流程图

## 26.4.11.6 读锁定状态

这是读程序 ROM 区内任意块的锁定位状态的命令。

如果在第 1 总线周期写“71h”并且在第 2 总线周期将“D0h”写到块的起始地址，就将指定块的锁定位的状态保存到 FST 寄存器的 LBDATA 位。必须在 FST 寄存器的 FST7 位变为“1”（就绪）后读 LBDATA 位。

读锁定状态的流程图如图 26.14 所示。

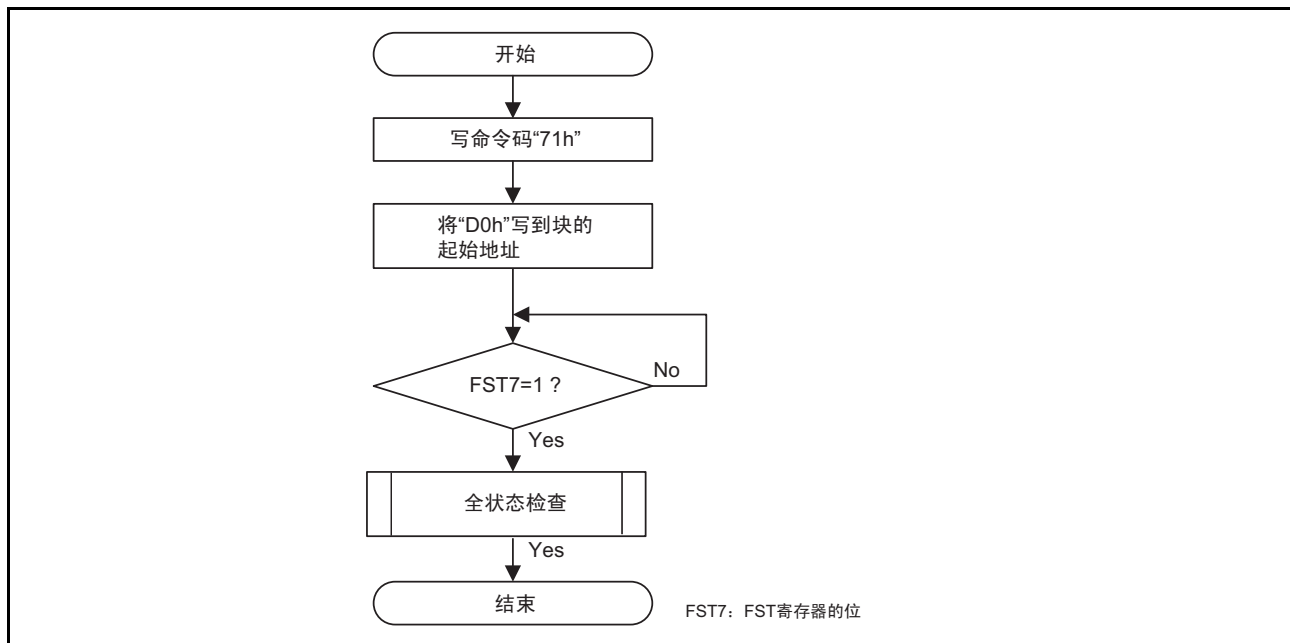


图 26.14 读锁定状态的流程图

## 26.4.11.7 块空白检查

这是检查任意块内的全部地址是否为空白数据“FFh”的命令。

如果在第 1 总线周期写“25h”并且在第 2 总线周期将“D0h”写到块的任意地址，就开始对指定块进行空白检查。能通过 FST 寄存器的 FST7 位确认空白检查的结束。FST7 位在空白检查期间为“0”，在结束后为“1”。

在空白检查结束后，能通过 FST 寄存器的 FST5 位得知空白检查的结果（参照“26.4.12 全状态检查”）。另外，该命令是用来检查想要检查的块是否被编程。在确认擦除正常结束时必须执行全状态检查。

不能在 FST6 位为“1”（正在擦除挂起）时执行块空白检查命令。

块空白检查的流程图如图 26.15 所示。

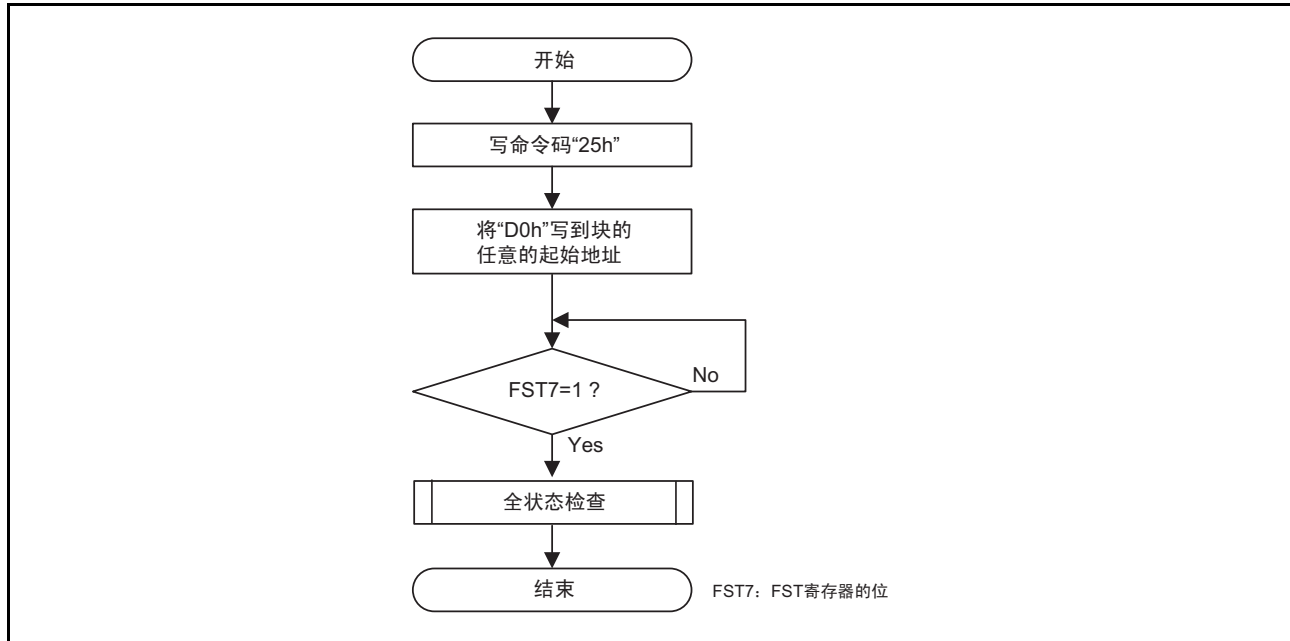


图 26.15 块空白检查的流程图

另外，本命令是面向编程器厂商的命令，不面向一般用户。

### 26.4.12 全状态检查

如果发生错误，FST 寄存器的 FST4 ~ FST5 位就变为“1”，表示各错误的发生。因此，能通过检查这些状态（全状态检查）确认执行结果。

错误和 FST 寄存器的状态如表 26.6 所示，全状态检查的流程图和发生各错误时的处理方法如图 26.16 所示。

表 26.6 错误和 FST 寄存器的状态

FST 寄存器的状态		错误	发生错误的条件
FST5	FST4		
1	1	命令顺序错误	<ul style="list-style-type: none"> <li>没有正确地写命令。</li> <li>在块擦除命令的第 2 总线周期写了无效数据（“D0h”或者“FFh”以外的值）（注 1）。</li> <li>执行挂起状态中的擦除命令。</li> <li>执行挂起状态中的块命令。</li> </ul>
1	0	擦除错误	执行了块擦除命令而无法正确地进行自动擦除。
		空白检查错误	执行了块空白检查命令，读到空白数据“FFh”以外的数据。
0	1	编程错误	执行了编程命令而无法正确地进行自动编程。
		锁定位编程错误	执行锁定位编程命令，而锁定位不变为“0”（锁定状态）。

注 1. 如果在这些命令的第 2 总线周期写“FFh”，就进入读阵列模式，同时第 1 总线周期写的命令码无效。

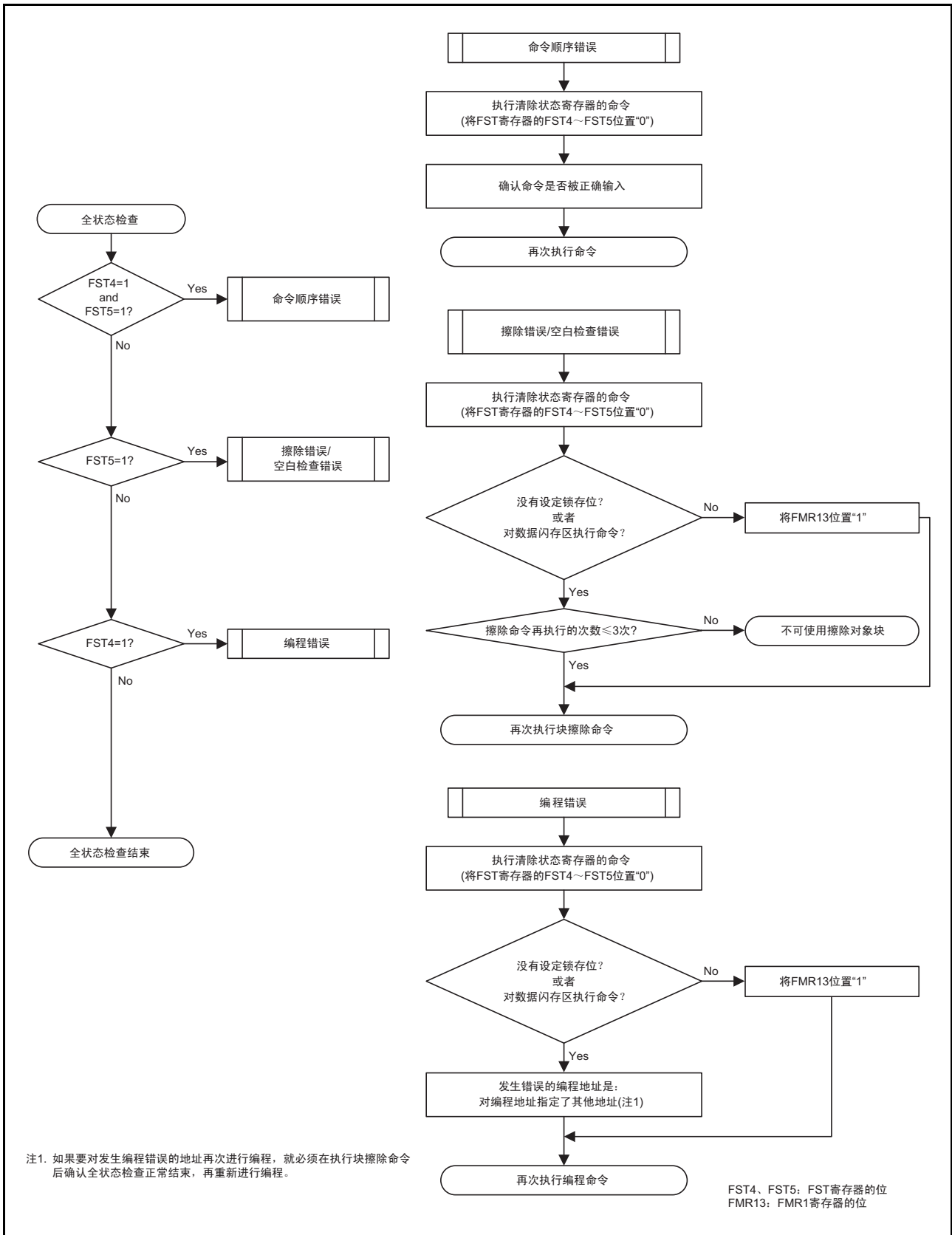


图 26.16 全状态检查的流程图和发生各错误时的处理方法



## 26.5 标准串行输入 / 输出模式

在标准串行输入 / 输出模式中，能使用与本单片机对应的串行编程器，在将单片机安装到电路板的状态下改写用户 ROM 区。

标准串行输入 / 输出模式有以下 3 种：

- 标准串行输入/输出模式 1：使用时钟同步串行 I/O 连接串行编程器。
- 标准串行输入/输出模式 2：使用异步串行 I/O 连接串行编程器。
- 标准串行输入/输出模式 3：使用特殊的异步串行 I/O 连接串行编程器。

本单片机能使用标准串行输入 / 输出模式 2 和标准串行输入 / 输出模式 3。

有关和串行编程器的连接例子，请参照“附录 2. 串行编程器和 on-chip 调试仿真器的连接例子”；有关串行编程器，请向各厂商询问；有关串行编程器的操作方法，请参照串行编程器的用户使用手册。

闪存标准串行输入 / 输出模式 2 的引脚功能说明以及使用标准串行输入 / 输出模式 2 时的引脚处理例子分别如表 26.7 和图 26.17 所示，闪存标准串行输入 / 输出模式 3 的引脚功能说明以及使用标准串行输入 / 输出模式 3 时的引脚处理例子分别如表 26.8 和图 26.18 所示。

另外，在进行表 26.8 所示的引脚处理并使用编程器改写闪存后，如果要在单芯片模式中执行闪存内的程序，就必须在给 MODE 引脚输入“H”电平后进行硬件复位。

### 26.5.1 ID 码检查功能

这是判断串行编程器送来的 ID 码和闪存中的 ID 码是否相同的功能。

ID 码检查功能的详细内容请参照“12. ID 码区域”。

表 26.7 引脚的功能说明（闪存标准串行输入/输出模式 2）

引脚名	名称	输入/输出	功能
VCC、VSS	电源输入		必须给 V <sub>CC</sub> 引脚输入编程/擦除的保证电压，给 V <sub>SS</sub> 输入 0V。
RESET	复位输入	输入	复位输入引脚
XIN	时钟输入	输入	必须在 XIN 引脚和 XOUT 引脚之间连接晶体振荡器。
XOUT	时钟输出	输入/输出	
P4_3/XCIN	P4_3 输入/时钟输入	输入	在连接外置振荡器时，必须在 XCIN 引脚和 XCOUT 引脚之间连接陶瓷谐振器或者晶体振荡器。 在用作输入端口时，必须输入“H”电平或者“L”电平，或者将这些引脚置为开路。
P4_4/XCOUT	P4_4 输入/时钟输出	输入/输出	
P0_4	输入端口 P0	输入	必须输入“H”电平或者“L”电平，或者将这些引脚置为开路。
P1_0 ~ P1_3、 P1_6、P1_7	输入端口 P1	输入	必须输入“H”电平或者“L”电平，或者将这些引脚置为开路。
P3_0、P3_1、 P3_3 ~ P3_5、P3_7	输入端口 P3	输入	必须输入“H”电平或者“L”电平，或者将这些引脚置为开路。
P4_5	输入端口 P4	输入	必须输入“H”电平或者“L”电平，或者将这些引脚置为开路。
MODE	MODE	输入/输出	必须输入“L”电平。
P1_4	TXD 输出	输出	串行数据的输出引脚
P1_5	RXD 输入	输入	串行数据的输入引脚

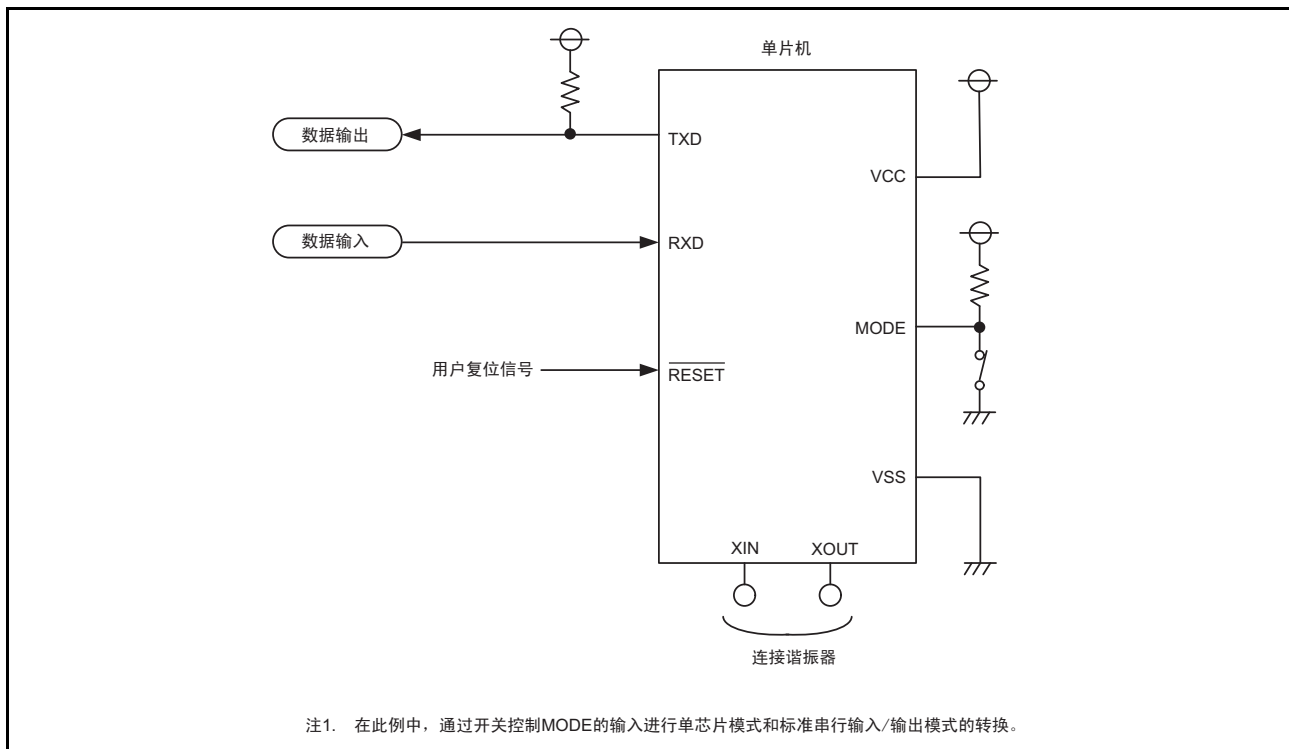


图 26.17 使用标准串行输入/输出模式 2 时的引脚处理例子

表 26.8 引脚的功能说明（闪存标准串行输入/输出模式 3）

引脚名	名称	输入/输出	功能
VCC、VSS	电源输入		必须给 VCC 引脚输入编程/擦除的保证电压，给 VSS 输入 0V。
$\overline{\text{RESET}}$	复位输入	输入	复位输入引脚
XIN	时钟输入	输入	必须在 XIN 引脚和 XOUT 引脚之间连接晶体振荡器。
XOUT	时钟输出	输入/输出	
P4_3/XCIN	P4_3 输入/时钟输入	输入	在外接振荡器时，必须在 XCIN 引脚和 XCOUT 引脚之间连接晶体振荡器。 在用作输入端口时，必须输入“H”电平或者“L”电平，或者将此引脚置为开路。
P4_4/XCOUT	P4_4 输入/时钟输出	输入/输出	
P0_4	输入端口 P0	输入	必须输入“H”电平或者“L”电平，或者将这些引脚置为开路。
P1_0 ~ P1_7	输入端口 P1	输入	必须输入“H”电平或者“L”电平，或者使这些引脚置为开路。
P3_0、P3_1、 P3_3 ~ P3_5、P3_7	输入端口 P3	输入	必须输入“H”电平或者“L”电平，或者将这些引脚置为开路。
P4_5	输入端口 P4	输入	必须输入“H”电平或者“L”电平，或者将这些引脚置为开路。
MODE	MODE	输入/输出	这是串行数据的输入/输出引脚，必须连接闪存编程器。

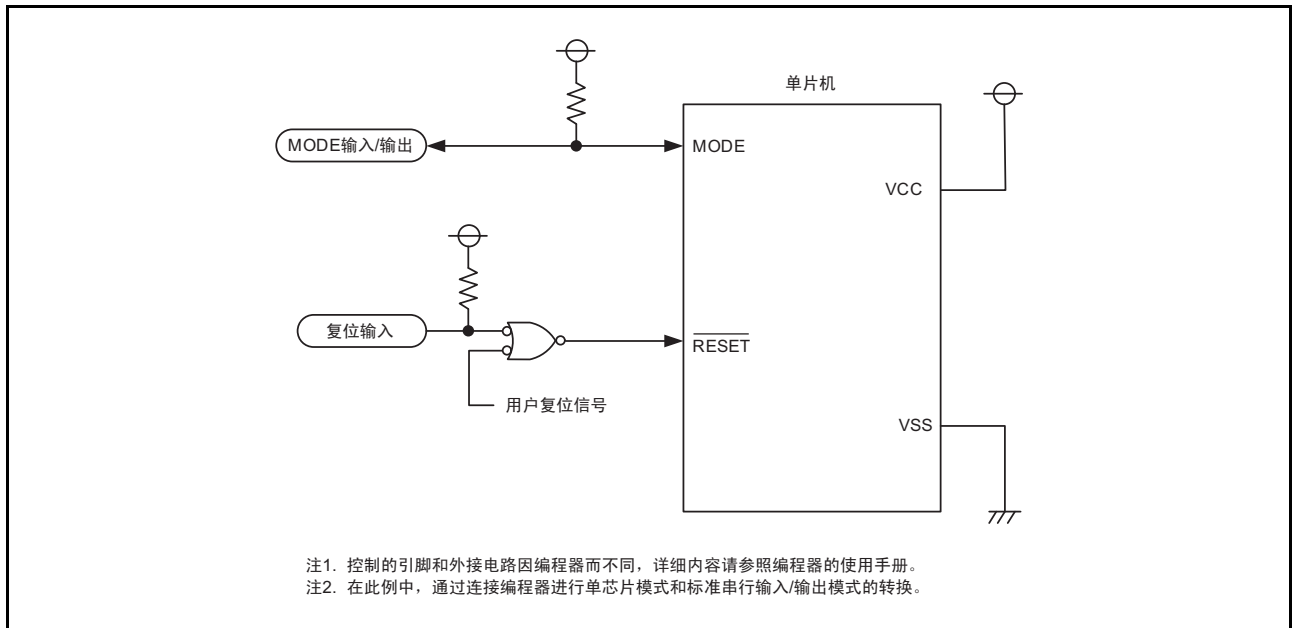


图 26.18 使用标准串行输入/输出模式 3 时的引脚处理例子

## 26.6 并行输入 / 输出模式

并行输入 / 输出模式是将操作内部闪存（读、编程、擦除等）所需的软件命令、地址、数据进行并行输入 / 输出的模式。

必须使用与本单片机对应的并行编程器。有关并行编程器，请向各厂商询问；有关并行编程器的操作方法，请参照并行编程器的用户使用手册。

在并行输入 / 输出模式中，能改写图 26.1 所示的用户 ROM 区。

### 26.6.1 ROM 码保护功能

ROM 码保护功能是禁止读和改写闪存的功能（参照“26.3.2 ROM 码保护功能”）。

## 26.7 使用闪存时的注意事项

### 26.7.1 CPU 改写模式

#### 26.7.1.1 禁止使用的指令

在 EW0 模式中改写程序 ROM 区的过程中，因为以下指令要参照闪存内部的数据，所以不能使用。  
UND 指令、INTO 指令、BRK 指令

#### 26.7.1.2 中断

CPU 改写模式的中断如表 26.9 ~ 表 26.11 所示。

表 26.9 CPU 改写模式的中断 (1)

模式	擦除 / 编程的对象	状态	可屏蔽中断	
EW0	数据闪存	正在自动擦除 (挂起有效)	如果接受中断请求，就进行中断处理。 当 FMR22 位为“1”（允许中断请求引起的擦除挂起请求）时，FMR21 位自动变为“1”（请求擦除挂起）。闪存存在经过 td(SR-SUS) 时间后暂停自动擦除。 如果在 FMR22 位为“0”（禁止中断请求引起的擦除挂起请求）时需要擦除挂起，就必须在中断处理时将 FMR21 位置“1”。闪存存在经过 td(SR-SUS) 时间后暂停自动擦除。 在暂停自动擦除的过程中，能读写自动擦除执行块以外的块。能通过将 FMR21 位置“0”（重新开始擦除）重新开始自动擦除。	
		正在自动擦除 (挂起无效或者 FMR22=0)	在自动擦除或者自动编程的过程中进行中断处理。	
		正在自动编程		
	程序 ROM	正在自动擦除 (挂起有效)	能通过将向量分配到 RAM 使用中断。	
		正在自动擦除 (挂起无效)		
		正在自动编程		
EW1	数据闪存	正在自动擦除 (挂起有效)	如果接受中断请求，就进行中断处理。 当 FMR22 位为“1”时，FMR21 位自动变为“1”。闪存存在经过 td(SR-SUS) 时间后暂停自动擦除。 如果在 FMR22 位为“0”时需要擦除挂起，就必须在中断处理时将 FMR21 位置“1”。闪存存在经过 td(SR-SUS) 时间后暂停自动擦除。 在暂停自动擦除的过程中，能读写自动擦除执行块以外的块。能通过将 FMR21 位置“0”重新开始自动擦除。	
		正在自动擦除 (挂起无效或者 FMR22=0)	在自动擦除或者自动编程的过程中进行中断处理。	
		正在自动编程		
	程序 ROM	正在自动擦除 (挂起有效)	在经过 td(SR-SUS) 时间后暂停自动擦除并进行中断处理。在中断处理结束后，能通过将 FMR21 位置“0”重新开始自动擦除。 在暂停自动擦除的过程中，能读写自动擦除执行块以外的块。	
		正在自动擦除 (挂起无效或者 FMR22=0)		优先进行自动擦除或者自动编程，让中断请求等待。在自动擦除或者自动编程结束后进行中断处理。
		正在自动编程		

FMR21、FMR22: FMR2 寄存器的位

表 26.10 CPU 改写模式的中断 (2)

模式	擦除 / 编程的对象	状态	<ul style="list-style-type: none"> <li>看门狗定时器</li> <li>振荡停止检测</li> <li>电压监视 1</li> </ul> (注 1)	<ul style="list-style-type: none"> <li>未定义指令</li> <li>INTO 指令</li> <li>BRK 指令</li> <li>单步</li> <li>地址匹配</li> <li>地址断开 (注 1)</li> </ul>
EWO	数据闪存	正在自动擦除 (挂起有效)	<p>如果接受中断请求, 就进行中断处理。</p> <p>当 FMR22 位为 “1” (允许中断请求引起的擦除挂起请求) 时, FMR21 位自动变为 “1” (请求擦除挂起)。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。</p> <p>如果在 FMR22 位为 “0” (禁止中断请求引起的擦除挂起) 时需要擦除挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。</p> <p>在暂停自动擦除的过程中, 能读写自动擦除执行块以外的块。能通过将 FMR21 位置 “0” (重新开始擦除) 重新开始自动擦除。</p>	<p>如果接受中断请求, 就进行中断处理。</p> <p>如果需要擦除挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。</p> <p>在暂停自动擦除的过程中, 能读写自动擦除执行块以外的块。能通过将 FMR21 位置 “0” 重新开始自动擦除。</p>
		正在自动擦除 (挂起无效或者 FMR22=0)	在自动擦除或者自动编程的过程中进行中断处理。	
		正在自动编程		
程序 ROM		正在自动擦除 (挂起有效)	<p>如果接受中断请求, 就立即强制停止自动擦除或者自动编程, 将闪存复位。在经过一定时间后, 重新启动闪存, 然后开始中断处理。</p> <p>因为被强制停止, 有可能无法从正在自动擦除的块或者正在自动编程的地址读到正常值, 所以必须在重新启动闪存后再次执行自动擦除, 并确认正常结束。即使在执行命令的过程中, 看门狗定时器也不停止计数, 所以有可能发生中断请求。必须使用擦除挂起功能, 定期对看门狗定时器进行初始化。</p>	不能在自动擦除或者自动编程的过程中使用。
		正在自动擦除 (挂起无效)		
		正在自动编程		

FMR21、FMR22: FMR2 寄存器的位

注 1. 因为固定向量被分配在块 0, 所以不能在自动擦除块 0 的过程中使用非屏蔽中断。

表 26.11 CPU 改写模式的中断 (3)

模式	擦除 / 编程的对象	状态	<ul style="list-style-type: none"> <li>看门狗定时器</li> <li>振荡停止检测</li> <li>电压监视 1</li> </ul> (注 1)	<ul style="list-style-type: none"> <li>未定义指令</li> <li>INTO 指令</li> <li>BRK 指令</li> <li>单步</li> <li>地址匹配</li> <li>地址断开 (注 1)</li> </ul>
EW1	数据闪存	正在自动擦除 (挂起有效)	如果接受中断请求, 就进行中断处理。 当 FMR22 位为 “1” 时, FMR21 位自动变为 “1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。 如果在 FMR22 位为 “0” 时需要擦除挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。 在暂停自动擦除的过程中, 能读写自动擦除执行块以外的块。能通过将 FMR21 位置 “0” (开始擦除) 重新开始自动擦除。	如果接受中断请求, 就进行中断处理。 如果需要擦除挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。 在暂停自动擦除的过程中, 能读写自动擦除执行块以外的块。能通过将 FMR21 位置 “0” 重新开始自动擦除。
		正在自动擦除 (挂起无效或者 FMR22=0)	在自动擦除和自动编程的过程中进行中断处理。	
		正在自动编程		
	程序 ROM	正在自动擦除 (挂起有效)	如果接受中断请求, 就立即强制停止自动擦除或者自动编程, 将闪存复位。在经过一定时间后重新启动闪存, 然后开始中断处理。 因为被强制停止, 有可能无法从正在自动擦除的块或者正在自动编程的地址读到正常值, 所以必须在重新启动闪存后再次执行自动擦除, 并确认正常结束。即使在执行命令的过程中, 看门狗定时器也不停止计数, 所以有可能发生中断请求。必须使用擦除挂起功能, 定期对看门狗定时器进行初始化。	不能在自动擦除或者自动编程的过程中使用。
		正在自动擦除 (挂起无效或者 FMR22=0)		
		正在自动编程		

FMR21、FMR22: FMR2 寄存器的位

注 1. 因为固定向量被分配在块 0, 所以不能在自动擦除块 0 的过程中使用非屏蔽中断。

### 26.7.1.3 存取方法

在将以下的位置“1”时，必须给对象位写“0”后继续写“1”。不能在写“0”后到写“1”前发生中断和 DTC 启动。

- FMR0 寄存器的 FMR01 位和 FMR02 位
- FMR1 寄存器的 FMR13 位
- FMR2 寄存器的 FMR20 位、FMR22 位和 FMR27 位

在将以下的位置“0”时，必须给对象位写“1”后继续写“0”。不能在写“1”后到写“0”前发生中断和 DTC 启动。

- FMR1 寄存器的 FMR14 位、FMR15 位、FMR16 位和 FMR17 位

### 26.7.1.4 用户 ROM 区的改写

在使用 EW0 模式并且正在对保存改写控制程序的块进行改写时，如果电源电压降低，就无法正常对改写控制程序进行改写，以后有可能无法改写闪存。因此，必须使用标准串行输入 / 输出模式改写此块。

### 26.7.1.5 编程

不能对已编程的地址进行追加写。

### 26.7.1.6 向停止模式或者等待模式的转移

不能在擦除挂起过程中转移到停止模式或者等待模式。

当 FST 寄存器的 FST7 位为“0”（忙（正在编程 / 擦除））时，不能转移到停止模式或者等待模式。

在 FMR27 位为“1”（允许低消耗电流读模式）的状态下，不能向停止模式或者等待模式转移。

### 26.7.1.7 闪存的编程电压和擦除电压

在 CPU 改写模式下执行程序 ROM 的编程、擦除时，必须在工作环境温度  $T_{opr}=0 \sim 60^{\circ}\text{C}$  的条件下进行，在  $0 \sim 60^{\circ}\text{C}$  的温度条件以外时，不能进行程序的编程、擦除。

在标准串行输入 / 输出模式和并行输入 / 输出模式下执行程序 ROM 以及数据闪存的编程、擦除时，必须在电源电压  $V_{CC}=2.7 \sim 3.6\text{V}$  并且环境温度  $T_{opr}=0 \sim 60^{\circ}\text{C}$  的条件下进行。在电源电压 VCC 未满足 2.7V 或者  $0 \sim 60^{\circ}\text{C}$  的温度条件以外时，不能执行程序 ROM 以及闪存的编程、擦除。

### 26.7.1.8 块空白检查

不能在擦除挂起过程中执行块空白检查命令。



#### 26.7.1.9 低消耗电流读模式

在低速时钟模式、低速内部振荡器模式中，如果将 FMR2 寄存器的 FMR27 位置“1”（允许低消耗电流读模式），就能降低读闪存时的消耗电流。

在 CPU 时钟为以下的任何一种状态下，能使用低消耗电流读模式。

- CPU 时钟为低速内部振荡器时钟的 4 分频、8 分频或者 16 分频。
- CPU 时钟为 XCIN 时钟的 1 分频（无分频）、2 分频、4 分频或者 8 分频。

但是，在选择 CPU 时钟频率不超过 3kHz 时，不能使用低消耗电流读模式。

在设定 CPU 时钟分频比后，必须将 FMR27 位置“1”（允许低消耗电流读模式）。有关降低功率的方法，请参照“27. 功耗的降低”。

必须在将 FMR27 位置“0”（禁止低消耗电流读模式）后，才能向等待模式或者停止模式转移。而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到等待模式或者停止模式。

## 27. 功耗的降低

### 27.1 概要

本章说明降低功耗的要点和处理方法。

### 27.2 降低功耗的要点和处理方法

说明降低功耗的要点，请在系统设计和编程时参考。

#### 27.2.1 电压检测电路

在不使用电压监视 1 时，必须将 VCA2 寄存器的 VCA26 位置“0”（电压检测 1 电路无效）。

在不使用上电复位和电压监视 0 复位时，必须将 VCA2 寄存器的 VCA25 位置“0”（电压检测 0 电路无效）。

#### 27.2.2 端口

即使转移到等待模式或者停止模式，也保持输入 / 输出端口的状态。有效状态的输出端口有电流流过，高阻抗状态的输入端口有穿透电流流过。必须先将在不需要的端口设定为输入端口，使其固定为稳定的电位，然后转移到等待模式或者停止模式。

#### 27.2.3 时钟

功耗与通常运行的时钟个数和频率有关。运行的时钟越少并且频率越低，功耗就越小，所以必须停止不需要的时钟。

停止低速内部振荡器的振荡： 将 CM1 寄存器的 CM14 位置“1”（低速内部振荡器停止），将 OCD 寄存器的 OCD2 位置“0”（选择 XIN 时钟）。

#### 27.2.4 等待模式和停止模式

等待模式和停止模式能降低功耗，详细内容请参照“9.7 功率控制”。

#### 27.2.5 外围功能时钟的停止

在等待模式中，如果不需要外围功能时钟 f1、f2、f4、f8、f32，就必须将 CM0 寄存器 CM02 位置“1”（在等待模式中，停止外围功能时钟），停止等待模式中的 f1、f2、f4、f8、f32。

#### 27.2.6 定时器

在不使用定时器 RA 时，必须将 TRAMR 寄存器的 TCKCUT 位置“1”（截止计数源）。

在不使用定时器 RB 时，必须将 TRBMR 寄存器的 TCKCUT 位置“1”（截止计数源）。

在不使用定时器 RC 时，必须将 MSTCR 寄存器的 MSTTRC 位置“1”（待机）。

#### 27.2.7 时钟同步串行接口

在不使用 SSU 和 I<sup>2</sup>C 总线时，必须将 MSTCR 寄存器的 MSTIIC 位置“1”（待机）。

#### 27.2.8 内部电源的低功耗

在低速时钟模式或者低速内部振荡器模式中，如果转移到等待模式，就能通过 VCA2 寄存器的 VCA20 位降低内部电源的功耗。必须按照“9.7.2.2 通过 VCA20 位设定内部电源低功耗的操作”，通过 VCA20 位允许内部电源的低功耗。

### 27.2.9 闪存的停止

在低速内部振荡器模式、低速时钟模式中，能通过 FMR0 寄存器的 FMSTP 位停止闪存的运行，进一步降低功耗。

如果将 FMSTP 位置“1”（闪存停止），就不能存取闪存。因此，必须通过传送到 RAM 中的程序写 FMSTP 位。

在 CPU 改写模式无效时，如果转移到停止模式或者等待模式，闪存的电源就自动切断，并且在返回时自动接通，所以不需要设定 FMR0 寄存器。

通过 FMSTP 位降低功耗的操作步骤例子如图 27.1 所示。

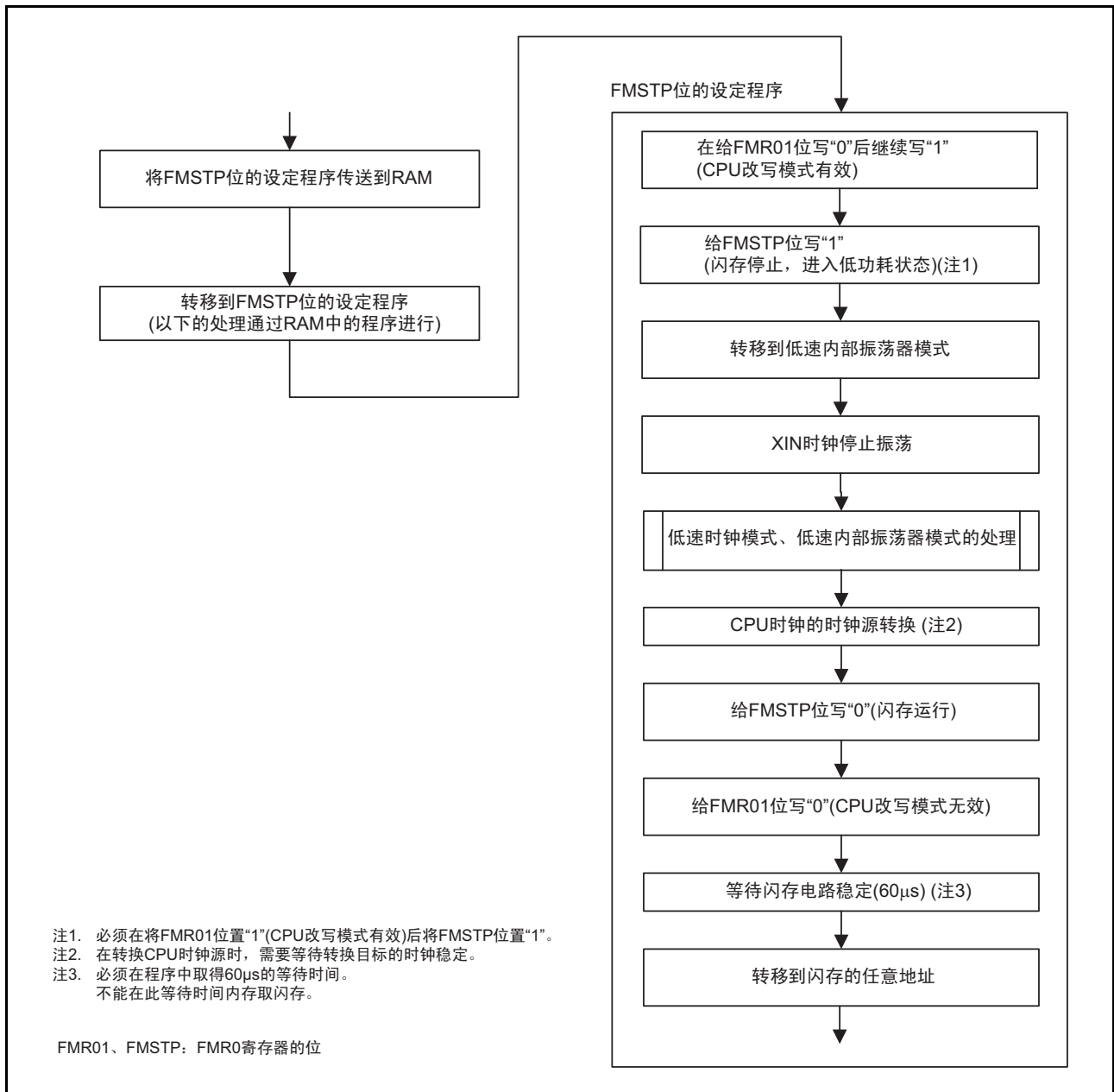


图 27.1 通过 FMSTP 位降低功耗的操作步骤例子

### 27.2.10 低消耗电流读模式

在低速时钟模式、低速内部振荡器模式中，如果将 FMR2 寄存器的 FMR27 位置“1”（允许低消耗电流读模式），就能降低读闪存时的消耗电流。

在 CPU 时钟为以下的任何一种状态下，能使用低消耗电流读模式。

- CPU 时钟为低速内部振荡器时钟的 4 分频、8 分频或者 16 分频。
- CPU 时钟为 XCIN 时钟的 1 分频（无分频）、2 分频、4 分频或者 8 分频。

但是，在选择 CPU 时钟频率不超过 3kHz 时，不能使用低消耗电流读模式。

在设定 CPU 时钟分频比后，必须将 FMR27 位置“1”（允许低消耗电流读模式）。

必须在将 FMR27 位置“0”（禁止低消耗电流读模式）后，才能向等待模式或者停止模式转移。而不能在 FMR27 位为“1”（允许低消耗电流读模式）的状态下转移到等待模式或者停止模式。

低消耗电流读模式的操作步骤例子如图 27.2 所示。

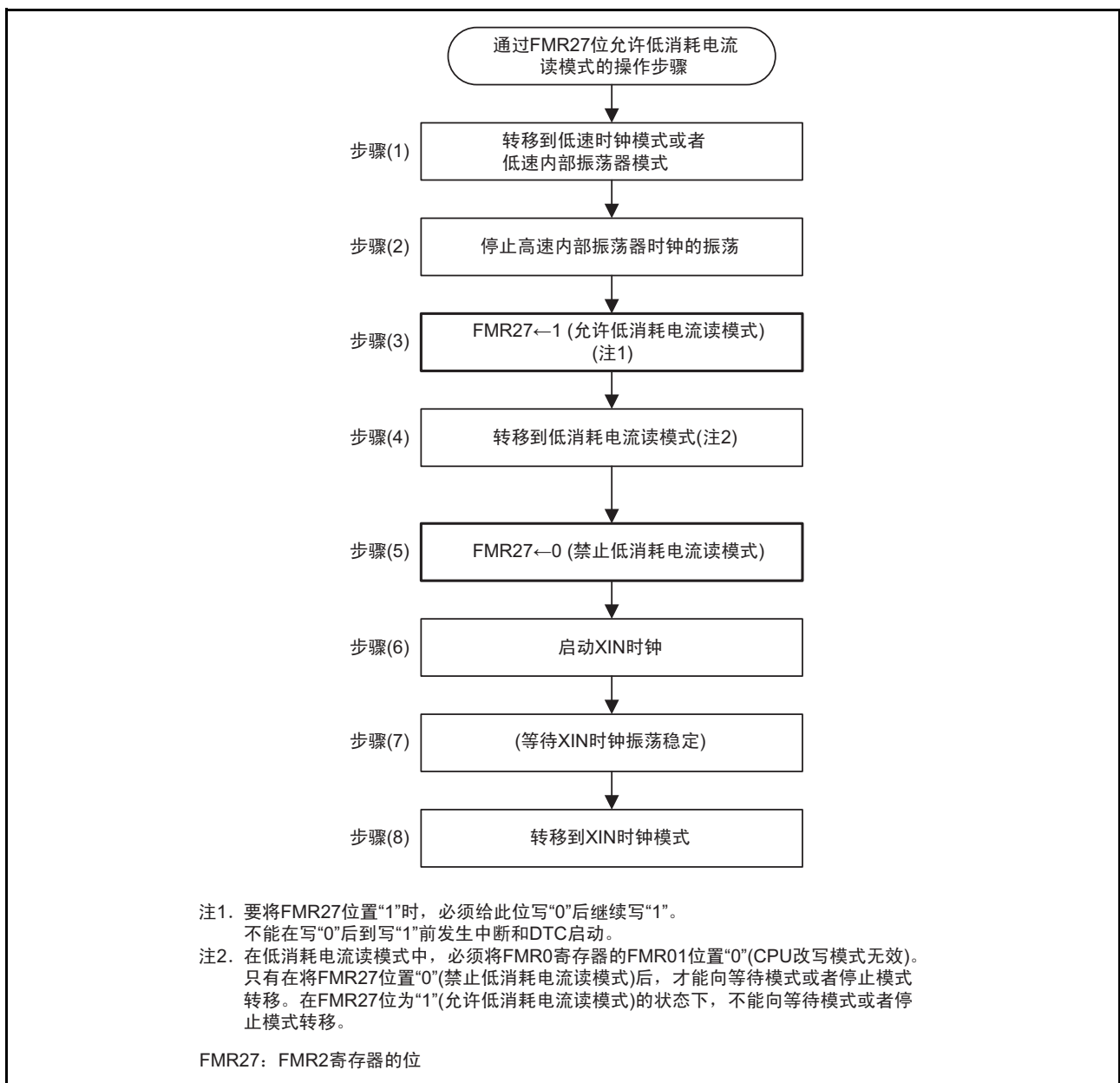


图 27.2 低消耗电流读模式的操作步骤例子

## 28. 电特性

表 28.1 绝对最大额定值

符号	项目		测量条件	额定值	单位
VCC	数字电源电压			-0.3 ~ 3.8	
VCCRF	模拟电源电压			-0.3 ~ 3.8	V
V <sub>I</sub>	输入电压	RESET、MODE、P0_4、P1、P3_0、P3_1、P3_3 ~ P3_5、P3_7、P4_3 ~ P4_5		-0.3 ~ V <sub>CC</sub> +0.3	V
V <sub>O</sub>	输出电压	P0_4、P1、P3_0、P3_1、P3_3 ~ P3_5、P3_7、P4_3 ~ P4_5		-0.3 ~ V <sub>CC</sub> +0.3	V
VRFIO	RF 输入 / 输出引脚	RFIOP、RFION		-0.3 ~ 2.1	V
VTESTIO	测试端口	IFRXTP、IFRXTN		-0.3 ~ 2.1	V
VANAIN	1.5 系模拟电源 (输入)	VREG1、VREG2、VREG3、VREG4		-0.3 ~ 2.1	V
VANAOUT	1.5 系模拟电源 (输出)	VREGOUT1、VREGOUT2、VREGOUT3		-0.3 ~ 2.1	V
VXINOUT	主时钟输入 / 输出	XIN、XOUT		-0.3 ~ 2.1	V
P <sub>d</sub>	功耗		-20°C ≤ T <sub>opr</sub> ≤ 85°C	300	mW
T <sub>opr</sub>	工作环境温度	① 除以下②、③以外的单片机运行时		-20 ~ 85	°C
		② 在使用串行编程器或者并行编程器向闪存编程、擦除		0 ~ 60	
		③ 当连接 E8a 仿真器的 on-chip 调试器时		10 ~ 35	
T <sub>stg</sub>	保存温度			-65 ~ 150	°C

表 28.2 推荐运行条件

符号	项目			测量条件	规格值			单位	
					最小	典型	最大		
VCC	数字电源电压	① 除以下②、③以外的单片机运行时			1.8	3.3	3.6	V	
		② 在使用串行编程器或者并行编程器向闪存编程、擦除时			2.7	—	3.6		
		③ 当连接 E8a 仿真器的 on-chip 调试器时			2.7	—	3.6		
VCCRF	模拟电源电压			1.8	3.3	3.6	V		
VSS1/ VSS2/ VSSRF/ VSSRF1/ VSSRF2/ SIEGND	电源电压			VSS1、VSS2、VSSRF、VSSRF1、 VSSRF2、DIEGND	—	0	—	V	
V <sub>IH</sub>	“H”电平输入电压	CMOS 输入以外			0.8V <sub>CC</sub>	—	V <sub>CC</sub>	V	
		CMOS 输入	输入电平转换功能 (I/O 端口)	输入电平选择: 0.35V <sub>CC</sub>	2.7V ≤ V <sub>CC</sub> < 3.6V	0.55V <sub>CC</sub>	—	V <sub>CC</sub>	V
					1.8V ≤ V <sub>CC</sub> < 2.7V	0.65V <sub>CC</sub>	—	V <sub>CC</sub>	V
				输入电平选择: 0.5V <sub>CC</sub>	2.7V ≤ V <sub>CC</sub> < 3.6V	0.7V <sub>CC</sub>	—	V <sub>CC</sub>	V
					1.8V ≤ V <sub>CC</sub> < 2.7V	0.8V <sub>CC</sub>	—	V <sub>CC</sub>	V
				输入电平选择: 0.7V <sub>CC</sub>	2.7V ≤ V <sub>CC</sub> < 3.6V	0.85V <sub>CC</sub>	—	V <sub>CC</sub>	V
					1.8V ≤ V <sub>CC</sub> < 2.7V	0.85V <sub>CC</sub>	—	V <sub>CC</sub>	V
V <sub>IL</sub>	“L”电平输入电压	CMOS 输入以外			0	—	0.2V <sub>CC</sub>	V	
		CMOS 输入	输入电平转换功能 (I/O 端口)	输入电平选择: 0.35V <sub>CC</sub>	2.7V ≤ V <sub>CC</sub> < 3.6V	0	—	0.2V <sub>CC</sub>	V
					1.8V ≤ V <sub>CC</sub> < 2.7V	0	—	0.2V <sub>CC</sub>	V
				输入电平选择: 0.5V <sub>CC</sub>	2.7V ≤ V <sub>CC</sub> < 3.6V	0	—	0.3V <sub>CC</sub>	V
					1.8V ≤ V <sub>CC</sub> < 2.7V	0	—	0.2V <sub>CC</sub>	V
				输入电平选择: 0.7V <sub>CC</sub>	2.7V ≤ V <sub>CC</sub> < 3.6V	0	—	0.45V <sub>CC</sub>	V
					1.8V ≤ V <sub>CC</sub> < 2.7V	0	—	0.35V <sub>CC</sub>	V
I <sub>OH(sum)</sub>	“H”电平总峰值输出电流		全部引脚的 I <sub>OH(peak)</sub> 总和	—	—	-160	mA		
I <sub>OH(sum)</sub>	“H”电平总平均输出电流		全部引脚的 I <sub>OH(avg)</sub> 总和	—	—	-80	mA		
I <sub>OH(peak)</sub>	“H”电平峰值输出电流		Low 驱动能力	—	—	-10	mA		
			High 驱动能力	—	—	-40	mA		
I <sub>OH(avg)</sub>	“H”电平平均输出电流		Low 驱动能力	—	—	-5	mA		
			High 驱动能力	—	—	-20	mA		
I <sub>OL(sum)</sub>	“L”电平总峰值输出电流		全部引脚的 I <sub>OL(peak)</sub> 总和	—	—	160	mA		
I <sub>OL(sum)</sub>	“L”电平总平均输出电流		全部引脚的 I <sub>OL(avg)</sub> 总和	—	—	80	mA		
I <sub>OL(peak)</sub>	“L”电平峰值输出电流		Low 驱动能力	—	—	10	mA		
			High 驱动能力	—	—	40	mA		
I <sub>OL(avg)</sub>	“L”电平平均输出电流		Low 驱动能力	—	—	5	mA		
			High 驱动能力	—	—	20	mA		
f <sub>(XIN)</sub>	XIN 时钟输入的振荡频率			1.8V ≤ V <sub>CC</sub> ≤ 3.6V	—	16	—	MHz	
f <sub>(XCIN)</sub>	XCIN 时钟输入的振荡频率			1.8V ≤ V <sub>CC</sub> ≤ 3.6V	30	32.768	35	kHz	
—	系统时钟频率		f(XIN)=16MHz 时	1.8V ≤ V <sub>CC</sub> ≤ 3.6V	—	—	5	MHz	
f <sub>(BCLK)</sub>	CPU 时钟频率		f(XIN)=16MHz 时	2.7V ≤ V <sub>CC</sub> ≤ 3.6V	—	—	16	MHz	
				2.2V ≤ V <sub>CC</sub> < 2.7V	—	—	8		
				1.8V ≤ V <sub>CC</sub> < 2.2V	—	—	4		

注 1. 在没有指定时, V<sub>CC</sub>=1.8V ~ 3.6V, T<sub>opr</sub>=-20° C ~ 85° C (N 版)。

注 2. 平均输出电流是 100ms 期间的平均值。

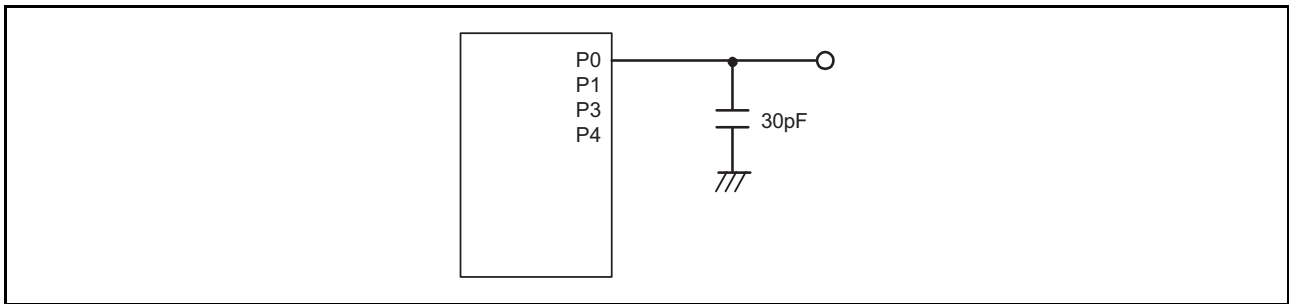


图 28.1 端口 P0、1、3、4 的时序测量电路

表 28.3 闪存（程序 ROM）的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	编程 / 擦除次数（注 2）		1000（注 3）	—	—	次
—	字节编程时间		—	80	500	μs
—	块擦除时间		—	0.3	—	s
$t_d(\text{SR-SUS})$	挂起的转移时间		—	—	5+CPU 时钟 ×3 个周期	ms
—	从开始或者重新开始擦除到下次挂起请求的间隔		0	—	—	μs
—	从挂起到重新开始擦除的时间		—	—	30+CPU 时钟 ×1 个周期	μs
$t_d(\text{CMDRST-READY})$	从执行命令强制停止到能读的时间		—	—	30+CPU 时钟 ×1 个周期	μs
—	编程 / 擦除电压	CPU 改写模式	1.8	—	3.6	V
—		标准串行输入 / 输出模式	2.7	—	3.6	
—		并行输入 / 输出模式	2.7	—	3.6	
—	读电压		1.8	—	3.6	V
—	编程和擦除时的温度		0	—	60	°C
—	数据保持时间（注 7）	环境温度 =55°C	20	—	—	年

注 1. 在没有指定时， $V_{CC}=2.7V \sim 3.6V$ ， $T_{opr}=0^\circ\text{C} \sim 60^\circ\text{C}$ 。

注 2. 编程 / 擦除次数的定义

编程 / 擦除次数是指每块的擦除次数。

如果编程 / 擦除次数为  $n$  ( $n=1000$ )，就能逐块擦除  $n$  次。

例如，对于 1K 的块 A，如果将 1 字节的数据分 1024 次写到不同的地址后擦除该块，编程 / 擦除次数就计为 1。但是，对于 1 次的擦除，不能对相同地址进行多次编程（禁止盖写）。

注 3. 这是保证编程 / 擦除后全部电特性的次数（保证范围是 1 ~ “最小”值）。

注 4. 在进行多次改写的系统中，减少实际改写次数的方法是：必须按顺序移动编程地址等，尽量不留空白区，在编程（写）后进行 1 次擦除。例如，在对一组 16 字节进行编程时，能通过在最 128 组的编程后进行 1 次擦除，减少实际的改写次数。建议按块保存块擦除次数等信息，设定限制次数。

注 5. 如果在块擦除中发生擦除错误，就必须至少执行 3 次清除状态寄存器命令 → 块擦除命令，直到不发生擦除错误为止。

注 6. 有关故障率，请向瑞萨电子销售部门及特约经销商询问。

注 7. 包括没有外加电源电压或者时钟的时间。

表 28.4 闪存（数据闪存块 A ~ 块 D）的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	编程 / 擦除次数（注 2）		10000（注 3）	—	—	次
—	字节编程时间 （编程 / 擦除次数 ≤ 1000 次）		—	160	1500	μs
—	字节编程时间 （编程 / 擦除次数 > 1000 次）		—	300	1500	μs
—	块擦除时间 （编程 / 擦除次数 ≤ 1000 次）		—	0.2	1	s
—	块擦除时间 （编程 / 擦除次数 > 1000 次）		—	0.3	1	s
$t_{d(SR-SUS)}$	挂起的转移时间		—	—	5+CPU 时钟 ×3 个周期	ms
—	从开始或者重新开始擦除到下次挂起请求的间隔		0	—	—	μs
—	从挂起到重新开始擦除的时间		—	—	30+CPU 时钟 ×1 个周期	μs
$t_{d(CMDRST-READY)}$	从执行命令强制停止到能读的时间		—	—	30+CPU 时钟 ×1 个周期	μs
—	编程 / 擦除电压	CPU 改写模式	1.8	—	3.6	V
		标准串行输入 / 输出模式	2.7	—	3.6	
		并行输入 / 输出模式	2.7	—	3.6	
—	读电压		1.8	—	3.6	V
—	编程和擦除时的温度	CPU 改写模式	-20	—	85	°C
		标准串行输入 / 输出模式	0	—	60	
		并行输入 / 输出模式	0	—	60	
—	数据保持时间（注 7）	环境温度 = 55°C	20	—	—	年

注 1. 在没有指定时， $V_{CC}=1.8V \sim 3.6V$ ， $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$ （N 版）。

注 2. 编程 / 擦除次数的定义

在编程 / 擦除次数是指每块的擦除次数。

如果编程 / 擦除次数为  $n$ （ $n=10000$ ），就能逐块擦除  $n$  次。

例如，对于 1K 的块 A，如果将 1 字节的数据分 1024 次写到不同的地址后擦除该块，编程 / 擦除次数就计为 1。但是，对于 1 次的擦除，不能对相同地址进行多次编程（禁止盖写）。

注 3. 这是保证编程 / 擦除后全部电特性的次数（保证范围是 1 ~ “最小”值）。

注 4. 在进行多次改写的系统中，减少实际改写次数的方法是：必须按顺序移动编程地址等，尽量不留空白区，在编程（写）后进行 1 次擦除。例如，在对一组 16 字节进行编程时，能通过最多 128 组的编程后进行 1 次擦除，减少实际的改写次数。另外，如果使块 A ~ 块 D 的擦除次数均等，就能更加有效地减少实际的改写次数。建议按块保存擦除次数等信息，设定限制次数。

注 5. 如果在块擦除中发生擦除错误，就必须至少执行 3 次清除状态寄存器命令 → 块擦除命令，直到不发生擦除错误为止。

注 6. 有关故障率，请向瑞萨电子销售部门及特约经销商询问。

注 7. 包括没有外加电源电压或者时钟的时间。



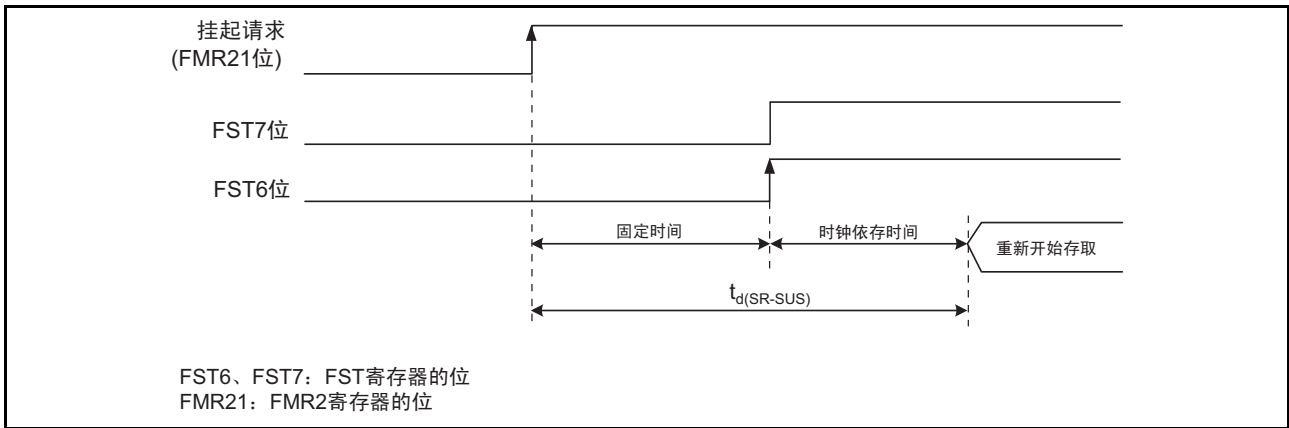


图 28.2 挂起的转移时间

表 28.5 电压检测 0 电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$V_{det0}$	电压检测电平 $V_{det0\_0}$		1.80	1.90	2.05	V
—	电压检测 0 电路的反应时间 (注 3)	$V_{CC}=3.6V$ 下降到 $(V_{det0\_0}-0.1)V$ 时	—	6	150	$\mu s$
—	电压检测电路的自消耗电流	$VCA25=1, V_{CC}=3.0V$	—	1.5	—	$\mu A$
$t_{d(E-A)}$	电压检测电路工作开始为止的等待时间 (注 2)		—	—	100	$\mu s$

注 1. 测量条件为  $V_{CC}=1.8V \sim 3.6V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$ 。

注 2. 这是将 VCA2 寄存器的 VCA25 位置“0”后再次置“1”时到电压检测电路开始工作为止所需的时间。

注 3. 这是从经过  $V_{det0}$  开始到发生电压监视 0 复位为止的时间。

表 28.6 电压检测 1 电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$V_{det1}$	电压检测电平 $V_{det1\_2}$ (注 2)	$V_{CC}$ 下降时	2.30	2.50	2.70	V
	电压检测电平 $V_{det1\_5}$ (注 2)	$V_{CC}$ 下降时	2.75	2.95	3.15	V
—	电压检测 1 电路的 $V_{CC}$ 上升时的滞后宽度		—	0.07	—	V
—	电压检测 1 电路的反应时间 (注 3)	$V_{CC}=3.6V$ 下降到 $(V_{det1\_0}-0.1)V$ 时	—	60	150	$\mu s$
—	电压检测电路的自消耗电流	$VCA26=1, V_{CC}=3.0V$	—	1.7	—	$\mu A$
$t_{d(E-A)}$	电压检测电路工作开始为止的等待时间 (注 4)		—	—	100	$\mu s$

注 1. 测量条件为  $V_{CC}=1.8V \sim 3.6V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版)。

注 2. 必须通过 VD1LS 寄存器的 VD1S0 ~ VD1S3 位选择电压检测电平。

注 3. 这是从经过  $V_{det1}$  开始到发生电压监视 1 中断请求为止的时间。

注 4. 这是将 VCA2 寄存器的 VCA26 位置“0”后再次置“1”时到电压检测电路开始工作为止所需的时间。

表 28.7 上电复位电路 (注 2)

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$t_{rth}$	外部电源 $V_{CC}$ 的上升斜率	(注 1)	0	—	50000	mV/msec

注 1. 在没有指定时, 测量条件为  $T_{opr} = -20^{\circ}\text{C} \sim 85^{\circ}\text{C}$  (N 版)。

注 2. 在使用上电复位时, 必须将 OFS 寄存器的 LVDAS 位置 “0”, 使电压监视 0 复位有效。

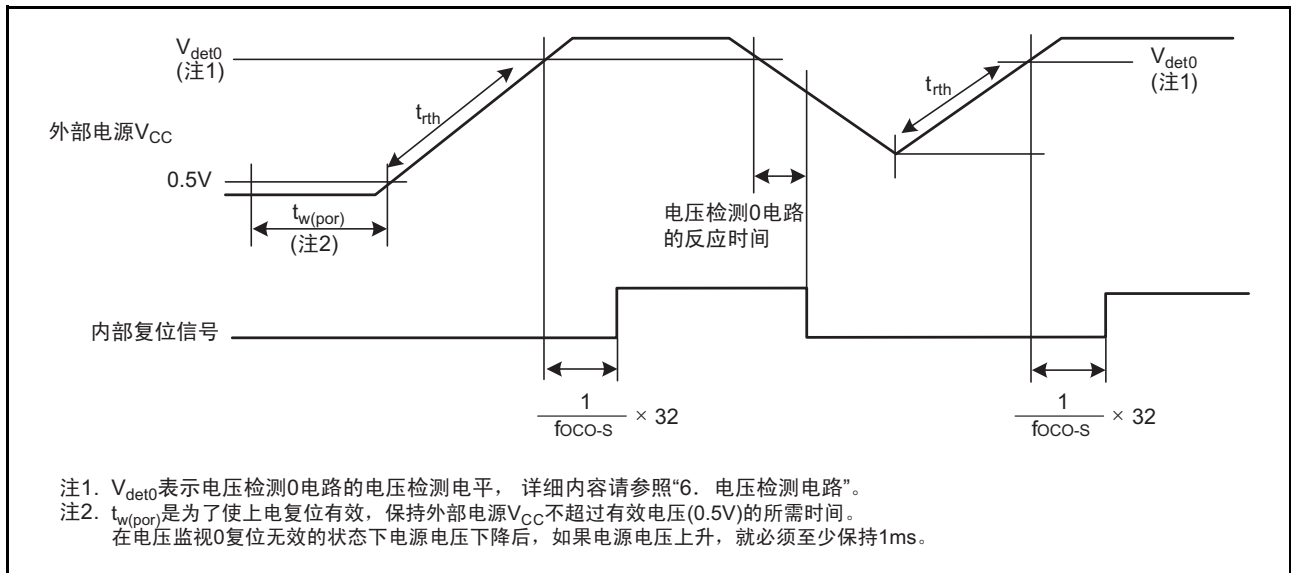


图 28.3 上电复位电路的电特性

表 28.8 用于系统时钟的低速内部振荡器振荡电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
fOCO-S	低速内部振荡器振荡频率		100	125	150	kHz
—	振荡稳定时间		—	30	100	$\mu\text{s}$

注 1. 在没有指定时,  $V_{CC} = 1.8\text{V} \sim 3.6\text{V}$ ,  $T_{opr} = -20^{\circ}\text{C} \sim 85^{\circ}\text{C}$ 。

表 28.9 用于看门狗定时器的低速内部振荡器振荡电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
fOCO-WDT	低速内部振荡器振荡频率		60	125	250	kHz
—	振荡稳定时间		—	30	100	$\mu\text{s}$

注 1. 在没有指定时,  $V_{CC} = 1.8\text{V} \sim 3.6\text{V}$ ,  $T_{opr} = -20^{\circ}\text{C} \sim 85^{\circ}\text{C}$ 。

表 28.10 电源电路的时序特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$t_{d(P-R)}$	接通电源时的内部电源稳定时间 (注 2)		—	—	2000	$\mu\text{s}$

注 1. 测量条件为  $V_{CC}=1.8\text{V} \sim 3.6\text{V}$ ,  $T_{opr}=25^\circ\text{C}$ 。

注 2. 这是接通电源时到内部电源发生电路稳定为止的等待时间。

表 28.11 同步串行通信单元 (SSU) 的时序必要条件 (注 1)

符号	项目		测量条件	规格值			单位
				最小	典型	最大	
$t_{SUCYC}$	SSCK 时钟的周期时间			4	—	—	$t_{CYC}$ (注 2)
$t_{HI}$	SSCK 时钟的“H”电平脉宽			0.4	—	0.6	$t_{SUCYC}$
$t_{LO}$	SSCK 时钟的“L”电平脉宽			0.4	—	0.6	$t_{SUCYC}$
$t_{RISE}$	SSCK 时钟的上升时间	主控器件		—	—	1	$t_{CYC}$ (注 2)
		从属器件		—	—	1	$\mu\text{s}$
$t_{FALL}$	SSCK 时钟的下降时间	主控器件		—	—	1	$t_{CYC}$ (注 2)
		从属器件		—	—	1	$\mu\text{s}$
$t_{SU}$	SSO 和 SSI 数据输入的准备时间			100	—	—	ns
$t_H$	SSO 和 SSI 数据输入的保持时间			1	—	—	$t_{CYC}$ (注 2)
$t_{LEAD}$	SCS 准备时间	从属器件		$1t_{CYC}+50$	—	—	ns
$t_{LAG}$	SCS 保持时间	从属器件		$1t_{CYC}+50$	—	—	ns
$t_{OD}$	SSO 和 SSI 数据输出的延迟时间			—	—	1.5	$t_{CYC}$ (注 2)
$t_{SA}$	SSI 从属器件的存取时间		$2.7\text{V} \leq V_{CC} \leq 3.6\text{V}$	—	—	$1.5t_{CYC}+100$	ns
			$1.8\text{V} \leq V_{CC} < 2.7\text{V}$	—	—	$1.5t_{CYC}+200$	ns
$t_{OR}$	SSI 从属器件的释放时间		$2.7\text{V} \leq V_{CC} \leq 3.6\text{V}$	—	—	$1.5t_{CYC}+100$	ns
			$1.8\text{V} \leq V_{CC} < 2.7\text{V}$	—	—	$1.5t_{CYC}+200$	ns

注 1. 在没有指定时,  $V_{CC}=1.8\text{V} \sim 3.6\text{V}$ ,  $T_{opr}=-20^\circ\text{C} \sim 85^\circ\text{C}$ 。

注 2.  $1t_{CYC}=1/f_1(\text{s})$

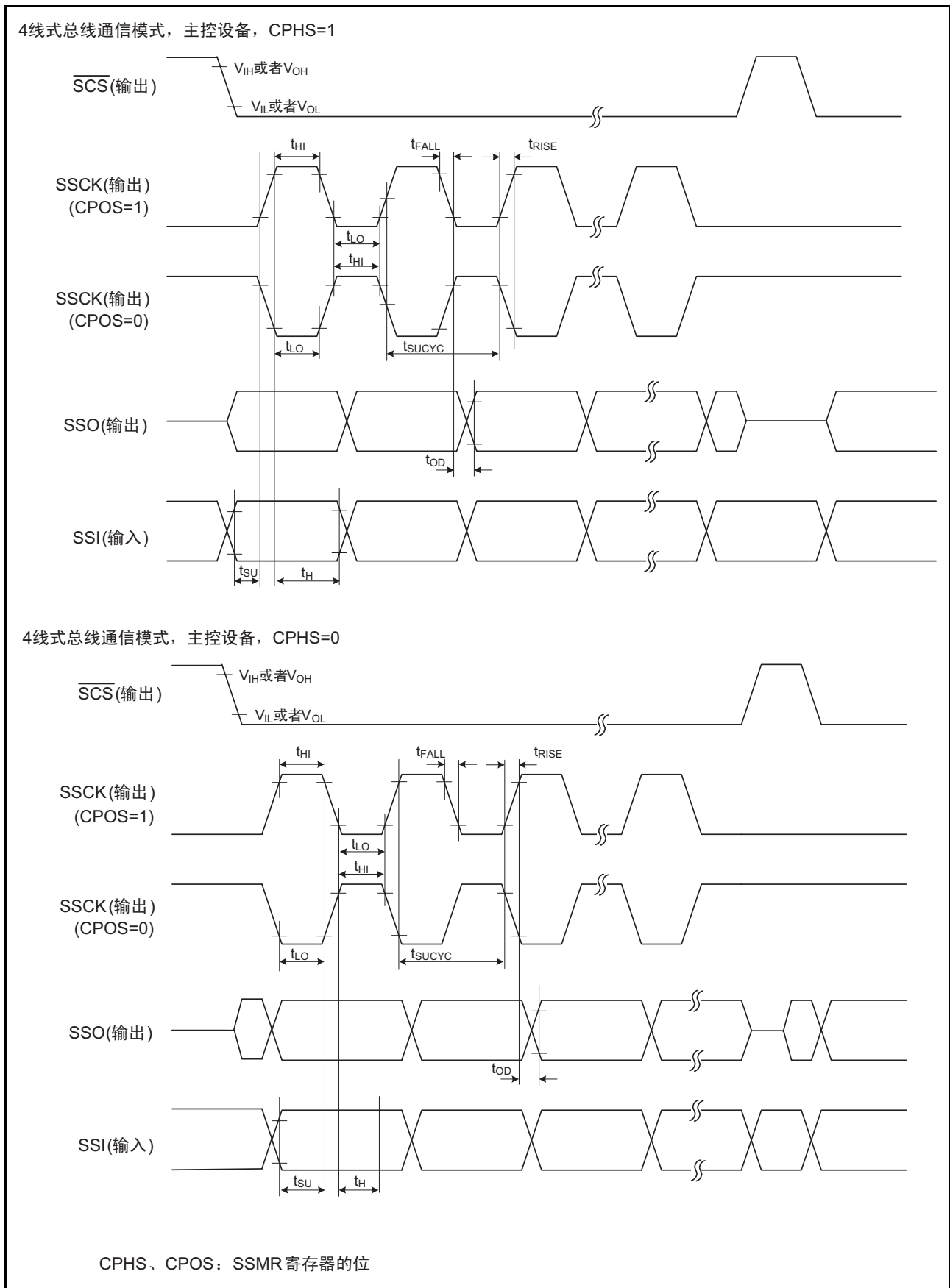


图 28.4 同步串行通信单元 (SSU) 的输入 / 输出时序 (主控器件)

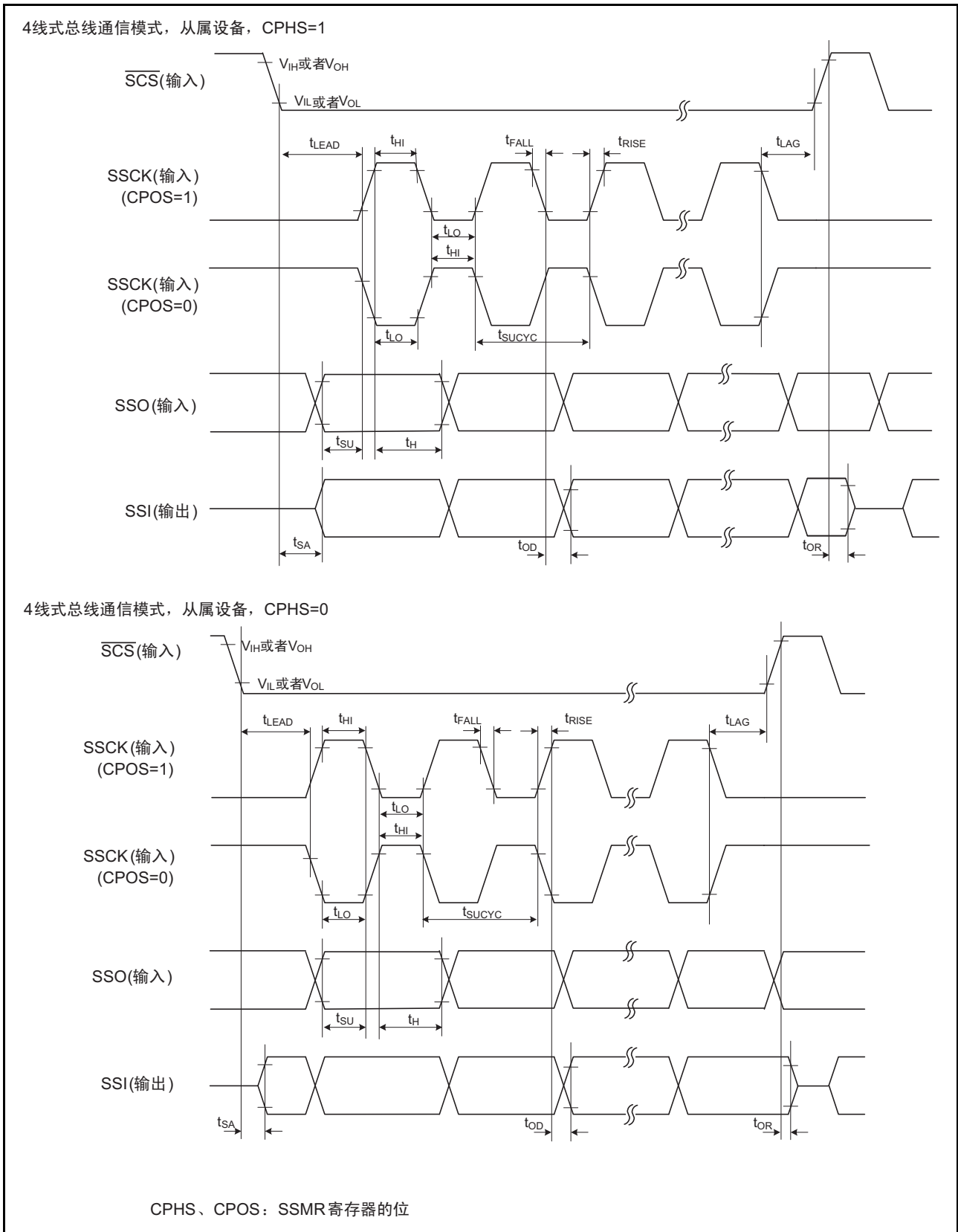


图 28.5 同步串行通信单元 (SSU) 的输入 / 输出时序 (从属器件)

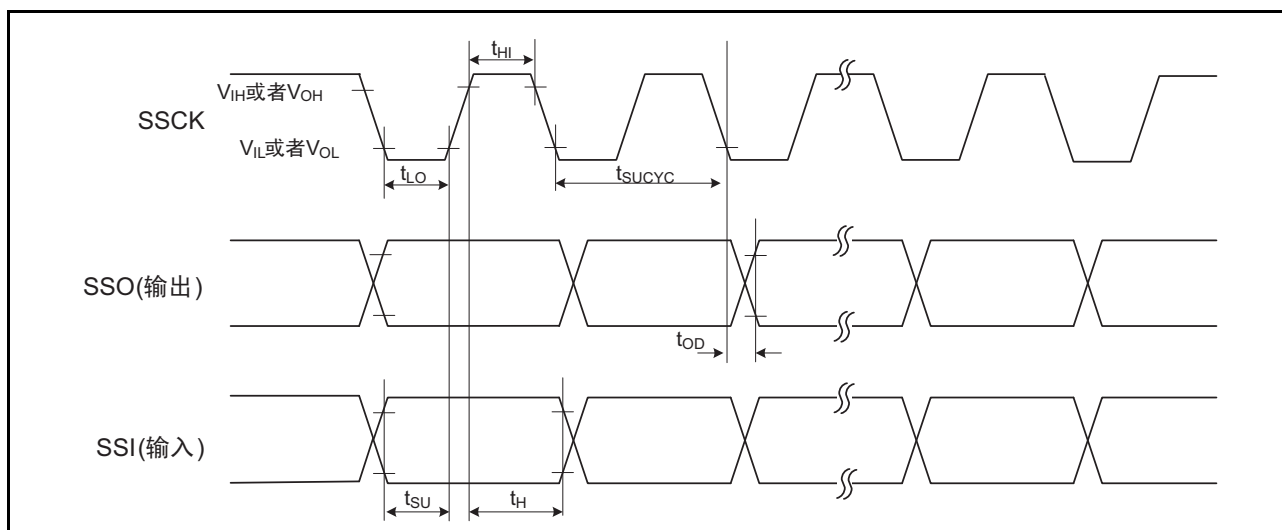


图 28.6 同步串行通信单元 (SSU) 的输入 / 输出时序 (时钟同步通信模式)

表 28.12 I<sup>2</sup>C 总线接口的时序必要条件 (注 1)

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
t <sub>SCL</sub>	SCL 输入的周期时间		12t <sub>CYC</sub> +600 (注 2)	—	—	ns
t <sub>SCLH</sub>	SCL 输入的“H”电平脉宽		3t <sub>CYC</sub> +300 (注 2)	—	—	ns
t <sub>SCLL</sub>	SCL 输入的“L”电平脉宽		5t <sub>CYC</sub> +500 (注 2)	—	—	ns
t <sub>Sf</sub>	SCL 和 SDA 输入的下陷时间		—	—	300	ns
t <sub>SP</sub>	SCL 和 SDA 输入的尖峰脉冲消除时间		—	—	1t <sub>CYC</sub> (注 2)	ns
t <sub>BUF</sub>	SDA 输入总线的空闲时间		5t <sub>CYC</sub> (注 2)	—	—	ns
t <sub>STAH</sub>	开始条件输入的保持时间		3t <sub>CYC</sub> (注 2)	—	—	ns
t <sub>STAS</sub>	重新发送开始条件输入的准备时间		3t <sub>CYC</sub> (注 2)	—	—	ns
t <sub>STOP</sub>	停止条件输入的准备时间		3t <sub>CYC</sub> (注 2)	—	—	ns
t <sub>SDAS</sub>	数据输入的准备时间		1t <sub>CYC</sub> +40 (注 2)	—	—	ns
t <sub>SDAH</sub>	数据输入的保持时间		10	—	—	ns

注 1. 在没有指定时, V<sub>CC</sub>=1.8V ~ 3.6V, T<sub>opr</sub>=-20°C ~ 85°C。

注 2. 1t<sub>CYC</sub>=1/f<sub>1</sub>(s)

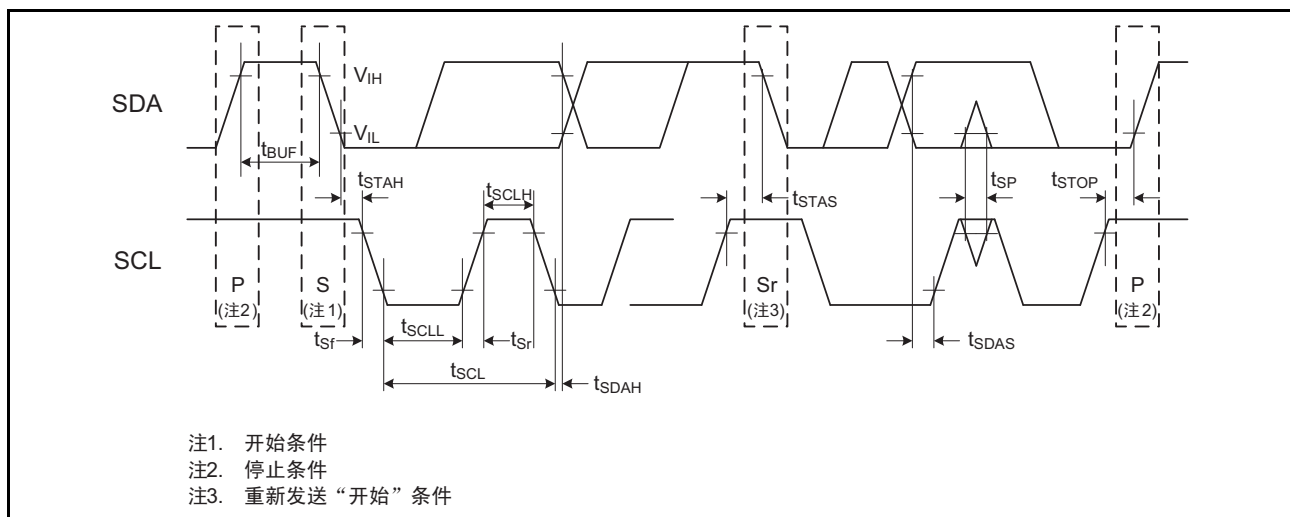
图 28.7 I<sup>2</sup>C 总线接口的输入 / 输出时序

表 28.13 电特性 (2) [ $1.8V \leq V_{CC} \leq 3.6V$ ] (在没有指定时,  $T_{opr} = -20^{\circ}C \sim 85^{\circ}C$ )

符号	项目	测量条件			规格值			单位
					最小	典型	最大	
ICC	电源电流 在单芯片模式中, 输出引脚开路, 其 他引脚为 VSS。	高速时钟模式 XIN 时钟振荡 $f(XIN)=16MHz$ XCIN 时钟振荡 $f(XCIN)=32kHz$ 低速内部振荡器振荡 $f(OCO-S)=125kHz$ 系统时钟 =XIN	CPU 时钟 =4 分频、 ( $f(BCLK)=4MHz$ ) $1.8 \leq V_{CC} \leq 3.6V$	RF=off	—	2.5	—	mA
				RF=idle	—	4.0	—	mA
				RF=Tx	—	18	—	mA
				RF=RX (接收等待)	—	24	—	mA
				RF=RX (接收中)	—	25	—	mA
			CPU 时钟 =2 分频、 ( $f(BCLK)=8MHz$ ) $2.2 \leq V_{CC} \leq 3.6V$	RF=off	—	3.5	—	mA
				RF=idle	—	5.0	—	mA
				RF=Tx	—	19	—	mA
				RF=RX (接收等待)	—	25	—	mA
				RF=RX (接收中)	—	26	—	mA
			CPU 时钟 = 无分频 ( $f(BCLK)=16MHz$ ) $2.7 \leq V_{CC} \leq 3.6V$	RF=off	—	6.0	—	mA
				RF=idle	—	7.5	—	mA
				RF=Tx	—	21.5	—	mA
				RF=RX (接收等待)	—	27.5	—	mA
				RF=RX (接收中)	—	28.5	—	mA
		低速内部振荡器模式 XIN 时钟停止、XCIN 时钟停止、低速内部振荡器振荡: $f(OCO-S)=125kHz$ 系统时钟 = $f(OCO-S)$ 、CPU 时钟 =8 分频 FMR27=1、VCA20=0 (闪存低消耗电流读模式)		RF=off	—	80	—	$\mu A$
		低速时钟模式 XIN 时钟停止 XCIN 时钟振荡 $f(XCIN)=32kHz$ 低速内部振荡器停止 系统时钟 =XCIN CPU 时钟 = 无分频	FMR27=1 VCA20=0 (闪存低消耗电流读模式)	RF=off	—	95	—	$\mu A$
			FMSTP=1 VCA20=0 (闪存停止、RAM 内的程序运行)	RF=off	—	45	—	$\mu A$
		等待模式 XIN 时钟振荡: $f(XIN)=16MHz$ XCIN 时钟振荡: $f(XCIN)=32kHz$ $f(XCIN)=32kHz$ 低速内部振荡器振荡: $f(OCO-S)=125kHz$ 系统时钟 =XIN 正在执行 WAIT 指令		RF=RX (接收等待)	—	23	—	$\mu A$
		等待模式 XIN 时钟停止 XCIN 时钟停止 低速内部振荡器停止 系统时钟 =XCIN 正在执行 WAIT 指令	外围功能时钟运行 VCA26=VCA25=0 VCA20=1 (电压检测电流停止、允许内部电源低功耗)	RF=off	—	6.0	—	$\mu A$
外围功能时钟停止 VCA26=VCA25=0 VCA20=1 (电压检测电流停止、允许内部电源低功耗)	RF=off		—	4.5	—	$\mu A$		
等待模式 XIN 时钟停止 XCIN 时钟停止 低速内部振荡器振荡 $f(OCO-S)=125kHz$ 系统时钟 = $f(OCO-S)$ 正在执行 WAIT 指令	外围功能时钟运行 VCA26=VCA25=0 VCA20=1 (电压检测电流停止、允许内部电源低功耗)	RF=off	—	13.0	—	$\mu A$		
	外围功能时钟停止 VCA26=VCA25=0 VCA20=1 (电压检测电流停止、允许内部电源低功耗)	RF=off	—	7.5	—	$\mu A$		
停止模式 ( $T_{opr}=25^{\circ}C$ ) XIN 时钟停止、XCIN 时钟停止、 低速内部振荡器停止 VCA26=VCA25=0 (电压检测电路停止)		RF=off	—	2.0	—	$\mu A$		



表 28.14 电特性 (2) [ $2.7V \leq V_{CC} < 4.2V$ ]

符号	项目		测量条件		规格值			单位
					最小	典型	最大	
$V_{OH}$	“H”电平 输出电压	P0_4、P1、P3_0、 P3_1、P3_3 ~ P3_5、 P3_7、P4_3 ~ P4_5	High 驱动能力	$I_{OH}=-5mA$	$V_{CC}-0.5$	—	$V_{CC}$	V
			Low 驱动能力	$I_{OH}=-1mA$	$V_{CC}-0.5$	—	$V_{CC}$	V
$V_{OL}$	“L”电平 输出电压	P0_4、P1、P3_0、 P3_1、P3_3 ~ P3_5、 P3_7、P4_3 ~ P4_5	High 驱动能力	$I_{OL}=5mA$	—	—	0.5	V
			Low 驱动能力	$I_{OL}=1mA$	—	—	0.5	V
$V_{T+}-V_{T-}$	滞后	$\overline{INT0}$ 、 $\overline{INT1}$ 、 $\overline{INT3}$ 、 $\overline{KI0}$ 、 $\overline{KI1}$ 、 $\overline{KI2}$ 、 $\overline{KI3}$ 、 $\overline{KI4}$ 、 $\overline{KI6}$ 、 $\overline{KI7}$ 、TRAIO、 TRCIOA、TRCIOB、 TRCIOC、TRCIOD、 TRCTRG、TRCCLK、 RXD0、CLK0、SSI、 SCL、SDA、SSO	$V_{CC}=3.0V$		0.1	0.4	—	V
		$\overline{RESET}$	$V_{CC}=3.0V$		0.1	0.5	—	V
$I_{IH}$	“H”电平输入电流		$V_I=3V$ 、 $V_{CC}=3V$		—	—	4.0	$\mu A$
$I_{IL}$	“L”电平输入电流		$V_I=0V$ 、 $V_{CC}=3V$		—	—	-4.0	$\mu A$
$R_{PULLUP}$	上拉电阻		$V_I=0V$ 、 $V_{CC}=3V$		42	84	168	k $\Omega$
$R_{FXIN}$	反馈电阻	XIN			—	0.3	—	M $\Omega$
$R_{FXCIN}$	反馈电阻	XCIN			—	8	—	M $\Omega$
$V_{RAM}$	RAM 保持电压		停止模式		1.8	—	3.6	V

注 1. 在没有指定时,  $2.7V \leq V_{CC} < 3.6V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$ ,  $f(XIN)=16MHz$ 。

时序必要条件（在没有指定时， $V_{CC}=3V$ 、 $T_{opr}=-25^{\circ}C \sim 85^{\circ}C$ ）

表 28.15 TRAIO 输入

符号	项目	规格值		单位
		最小	最大	
$t_c(\text{TRAIO})$	TRAIO 输入的周期时间	300	—	ns
$t_{WH}(\text{TRAIO})$	TRAIO 输入的“H”电平脉宽	120	—	ns
$t_{WL}(\text{TRAIO})$	TRAIO 输入的“L”电平脉宽	120	—	ns

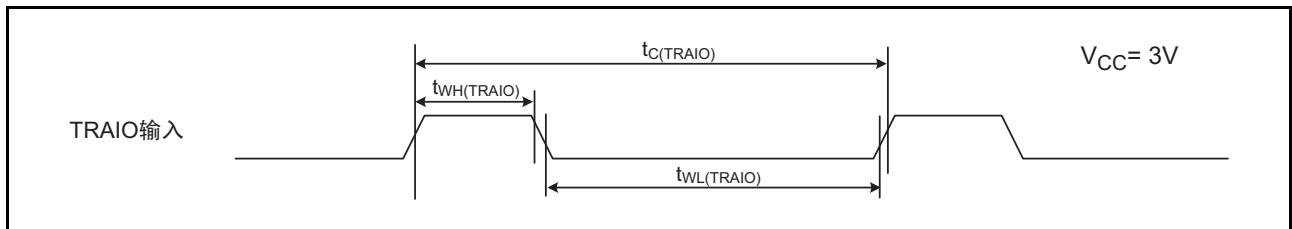


图 28.8  $V_{CC}=3V$  时的 TRAIO 输入时序

表 28.16 串行接口

符号	项目	测定条件	规格值		单位
			最小	最大	
$t_c(\text{CK})$	CLK0 输入的周期时间	选择外部时钟时	300	—	ns
$t_{W(\text{CKH})}$	CLK0 输入的“H”电平脉宽		150	—	ns
$t_{W(\text{CKL})}$	CLK0 输入的“L”电平脉宽		150	—	ns
$t_d(\text{C-Q})$	TXD0 输出的延迟时间		—	120	ns
$t_h(\text{C-Q})$	TXD0 保持时间		0	—	ns
$t_{su}(\text{D-C})$	RXD0 输入的准备时间		30	—	ns
$t_h(\text{C-D})$	RXD0 输入的保持时间	90	—	ns	
$t_d(\text{C-Q})$	TXD0 输出的延迟时间	选择内部时钟时	—	30	ns
$t_{su}(\text{D-C})$	RXD0 输入的准备时间		120	—	ns
$t_h(\text{C-D})$	RXD0 输入的保持时间		90	—	ns

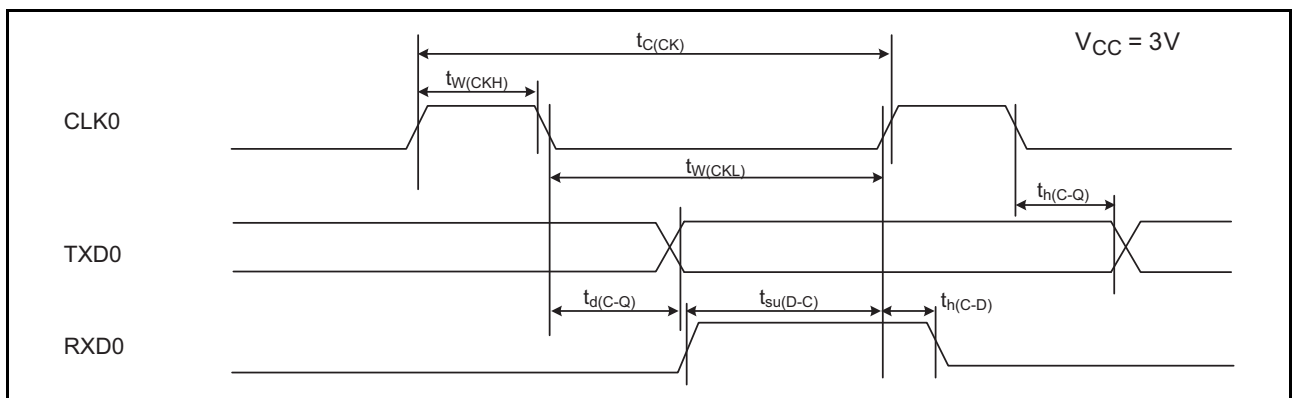


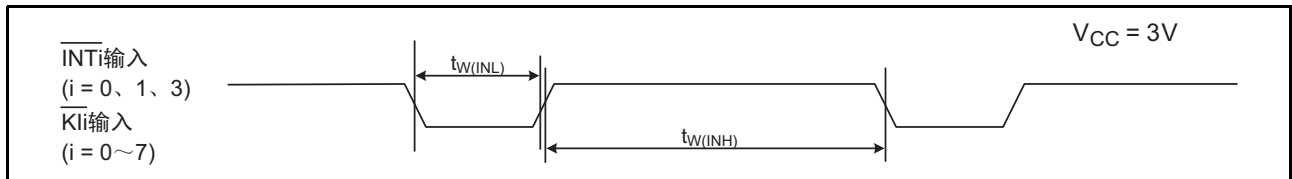
图 28.9  $V_{CC}=3V$  时的串行接口时序

表 28.17 外部中断  $\overline{\text{INTi}}$  输入 ( $i=0、1、3$ )、键输入中断  $\overline{\text{Kli}}$  ( $i=0\sim7$ )

符号	项目	规格值		单位
		最小	最大	
$t_{W(\text{INH})}$	$\overline{\text{INTi}}$ 输入的“H”电平脉宽、 $\overline{\text{Kli}}$ 输入的“H”电平脉宽	380 (注1)	—	ns
$t_{W(\text{INL})}$	$\overline{\text{INTi}}$ 输入的“L”电平脉宽、 $\overline{\text{Kli}}$ 输入的“L”电平脉宽	380 (注2)	—	ns

注 1. 当通过  $\overline{\text{INTi}}$  输入的滤波器选择位选择有滤波器时,  $\overline{\text{INTi}}$  输入“H”电平脉宽的最小值为“1/数字滤波器采样频率×3”和最小值中大的值。

注 2. 当通过  $\overline{\text{INTi}}$  输入的滤波器选择位选择有滤波器时,  $\overline{\text{INTi}}$  输入“L”电平脉宽的最小值为“1/数字滤波器采样频率×3”和最小值中大的值。

图 28.10  $V_{CC}=3V$  时的外部中断  $\overline{\text{INTi}}$  和键输入中断  $\overline{\text{Kli}}$  的输入时序表 28.18 电特性 (3) [ $1.8V \leq V_{CC} < 2.7V$ ]

符号	项目		测量条件		规格值			单位
					最小	典型	最大	
$V_{OH}$	“H”电平 输出电压	P0_4、P1、P3_0、 P3_1、P3_3~P3_5、 P3_7、P4_3~P4_5	High 驱动能力	$I_{OH}=-2\text{mA}$	$V_{CC}-0.5$	—	$V_{CC}$	V
			Low 驱动能力	$I_{OH}=-1\text{mA}$	$V_{CC}-0.5$	—	$V_{CC}$	V
$V_{OL}$	“L”电平 输出电压	P0_4、P1、P3_0、 P3_1、P3_3~P3_5、 P3_7、P4_3~P4_5	High 驱动能力	$I_{OL}=2\text{mA}$	—	—	0.5	V
			Low 驱动能力	$I_{OL}=1\text{mA}$	—	—	0.5	V
$V_{T+}-V_{T-}$	滞后	$\overline{\text{INT0}}$ 、 $\overline{\text{INT1}}$ 、 $\overline{\text{INT3}}$ 、 $\overline{\text{KI0}}$ 、 $\overline{\text{KI1}}$ 、 $\overline{\text{KI2}}$ 、 $\overline{\text{KI3}}$ 、 $\overline{\text{KI4}}$ 、 $\overline{\text{KI6}}$ 、 $\overline{\text{KI7}}$ 、TRAI0、 TRCIOA、TRCIOB、 TRCIOC、TRCIOD、 TRCTRG、TRCCLK、 RXD0、CLK0、SSI、 SCL、SDA、SSO	$V_{CC}=2.2V$		0.05	0.20	—	V
		RESET	$V_{CC}=2.2V$		0.05	0.20	—	V
$I_{IH}$	“H”电平输入电流		$V_I=2.2V$ 、 $V_{CC}=2.2V$		—	—	4.0	$\mu\text{A}$
$I_{IL}$	“L”电平输入电流		$V_I=0V$ 、 $V_{CC}=2.2V$		—	—	-4.0	$\mu\text{A}$
$R_{PULLUP}$	上拉电阻		$V_I=0V$ 、 $V_{CC}=2.2V$		70	140	300	$\text{k}\Omega$
$R_{fXIN}$	反馈电阻	XIN			—	0.3	—	$\text{M}\Omega$
$R_{fXCIN}$	反馈电阻	XCIN			—	8	—	$\text{M}\Omega$
$V_{RAM}$	RAM 保持电压		停止模式		1.8	—	3.6	V

注 1. 在没有指定时,  $1.8V \leq V_{CC} < 2.7V$ ,  $T_{opr}=-20^\circ\text{C} \sim 85^\circ\text{C}$ ,  $f(\text{XIN})=16\text{MHz}$ 。

时序必要条件（在没有指定时， $V_{CC}=2.2V$ 、 $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$ ）

表 28.19 TRAIO 输入

符号	项目	规格值		单位
		最小	最大	
$t_c(\text{TRAIO})$	TRAIO 输入的周期时间	500	—	ns
$t_{WH}(\text{TRAIO})$	TRAIO 输入的“H”电平脉宽	200	—	ns
$t_{WL}(\text{TRAIO})$	TRAIO 输入的“L”电平脉宽	200	—	ns

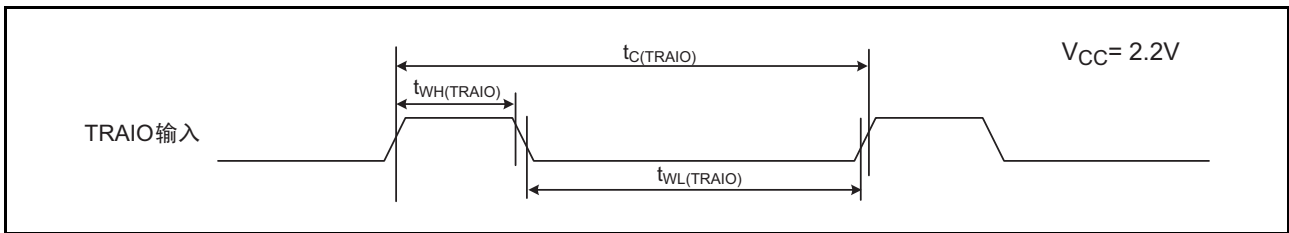


图 28.11  $V_{CC}=2.2V$  时的 TRAIO 输入时序

表 28.20 串行接口

符号	项目	测定条件	规格值		单位
			最小	最大	
$t_c(\text{CK})$	CLK0 输入的周期时间	外部时钟选择时	800	—	ns
$t_{W(\text{CKH})}$	CLK0 输入的“H”电平脉宽		400	—	ns
$t_{W(\text{CKL})}$	CLK0 输入的“L”电平脉宽		400	—	ns
$t_d(\text{C-Q})$	TXD0 输出的延迟时间		—	120	ns
$t_h(\text{C-Q})$	TXD0 保持时间	内部时钟选择时	0	—	ns
$t_{su}(\text{D-C})$	RXD0 输入的准备时间		150	—	ns
$t_h(\text{C-D})$	RXD0 输入的保持时间		90	—	ns
$t_d(\text{C-Q})$	TXD0 输出的延迟时间		—	200	ns
$t_{su}(\text{D-C})$	RXD0 输入的准备时间		150	—	ns
$t_h(\text{C-D})$	RXD0 输入的保持时间		90	—	ns

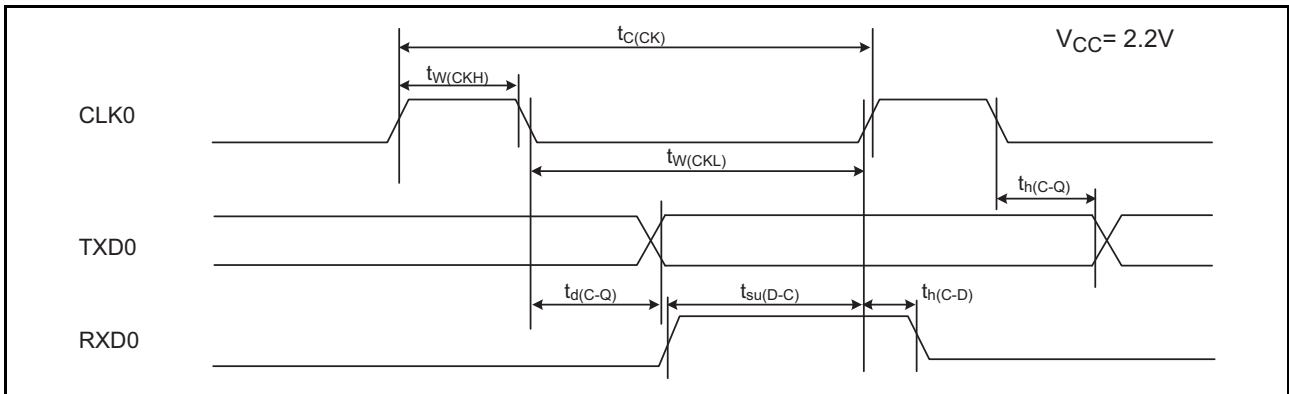


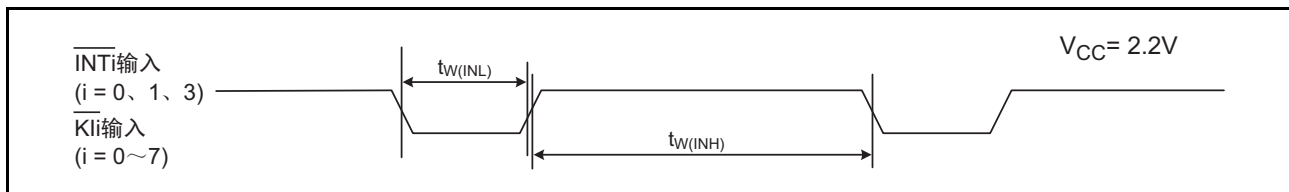
图 28.12  $V_{CC}=2.2V$  时的串行接口时序

表 28.21 外部中断  $\overline{\text{INTi}}$  输入 (i=0、1、3)、键输入中断  $\overline{\text{Kli}}$  (i=0~7)

符号	项目	规格值		单位
		最小	最大	
$t_{W(\text{INH})}$	$\overline{\text{INTi}}$ 输入的“H”电平脉宽、 $\overline{\text{Kli}}$ 输入的“H”电平脉宽	1000 (注1)	—	ns
$t_{W(\text{INL})}$	$\overline{\text{INTi}}$ 输入的“L”电平脉宽、 $\overline{\text{Kli}}$ 输入的“L”电平脉宽	1000 (注2)	—	ns

注 1. 当通过  $\overline{\text{INTi}}$  输入的滤波器选择位选择有滤波器时,  $\overline{\text{INTi}}$  输入“H”电平脉宽的最小值为“1/数字滤波器采样频率×3”和最小值中大的值。

注 2. 当通过  $\overline{\text{INTi}}$  输入的滤波器选择位选择有滤波器时,  $\overline{\text{INTi}}$  输入“L”电平脉宽的最小值为“1/数字滤波器采样频率×3”和最小值中大的值。

图 28.13  $V_{CC}=2.2V$  时的外部中断  $\overline{\text{INTi}}$  和键输入中断  $\overline{\text{Kli}}$  的输入时序表 28.22 收发器部发送特性 (在没有指定时,  $V_{CC}=V_{CCRF}=3.3V$ 、 $T_{opr}=25^{\circ}\text{C}$ )

项目	测量条件	规格值			IEEE802.15.4 规格	单位	
		最小	典型	最大			
内部电源电压		—	1.45	—	—	V	
发送输出电力		-3	0	3	$\geq -3$	dBm	
发送位速率		—	250	—	250	kbps	
发送芯片速率		—	2000	—	2000	kchips/s	
输出电力可变范围	32steps	—	32	—	32step	dB	
谐波	2次谐波	带外置陷波滤波器			$\leq -47.2$	dBm	
	3次谐波				—	dBm	
寄生辐射	30~88MHz	最大输出电力、 本公司评价的衬底			-55.2	FCC	
	88~216MHz				-51.7	FCC	
	216~960MHz				-49.2	FCC	
	960~1000MHz				-41.2	FCC	
	1~12.75GHz				-41.2	FCC (注1)	
	1.8~1.9GHz				-47	ETSI	
	5.15~5.3GHz	-47	ETSI				
误差向量幅度 EVM	1000chips	—	—	35	$\leq 35$	%	
功率谱密度	绝对值边缘	$ f-f_c  > 3.5\text{MHz}$	—	—	-30	$\leq -30$	dBm
	相对值边缘	$ f-f_c  > 3.5\text{MHz}$	—	—	-20	$\leq -20$	dB
系统时钟频率	包括晶体 $\pm 20\text{ppm}$	-40	—	40	$\leq 40$ 并且 $\geq -40$	ppm	

注 1. FCC 认证试验时的注意事项

在使用 26CH (2480MHz) 时, 通过 2483.5MHz 为满足要求规格, 必须调整发送电源。

表 28.23 收发器部接收特性（在没有指定时， $V_{CC}=V_{CCRF}=3.3V$ 、 $T_{opr}=25^{\circ}C$ ）

项目	测量条件	规格值			IEEE802.15.4 规格	单位
		最小	典型	最大		
内部电源电压		—	1.45	—	—	V
RF 输入频率		2405	—	2480	最小 2405/ 最大 2480	MHz
接收灵敏度	PER=1% PSDU length=20octets Interframe spacing 12symbol (IEEE802.15.4 minimum spacing)	—	-95	-85	$\leq -85$	dBm
最大输入电平	PER=1%	0	—	—	$\geq -20$	dBm
相邻通道消除比	+5MHz	0	—	—	$\geq 0$	dB
	-5MHz	0	—	—		
相互通道消除比	+10MHz	30	—	—	$\geq 30$	dB
	-10MHz	30	—	—		
消除比	> +15MHz	30	—	—	—	dB
	< -15MHz	30	—	—		
寄生辐射	30-1000MHz	—	—	-57	ETSI EN300/328	dBm
	1-12.75GHz	—	—	-47		
符号错误容许误差		-80	—	80	$\leq 80$ 并且 $\geq -80$	ppm
RSSI 范围	Prf(min)=-75dBm	40	75	—	$\geq 40$	dB
RSSI 精度	Prf=-75 ~ -35dBm	-6	—	6	$\leq 6$ 并且 $\geq -6$	dB

## 29. 使用时的注意事项

### 29.1 使用时钟发生电路时的注意事项

#### 29.1.1 停止模式

要转移到停止模式时，必须先将 FMR0 寄存器的 FMR01 位置 “0”（CPU 改写模式无效），然后将 CM1 寄存器的 CM10 位置 “1”（停止模式）。指令队列是从将 CM10 位置 “1”（停止模式）的指令开始预读 4 字节，然后程序停止。

必须紧接在将 CM10 位置 “1” 的指令之后插入 JMP.B 指令，再至少插入 4 条 NOP 指令。

- 转移到停止模式的程序例子

```

        BCLR    1, FMR0        ; CPU 改写模式无效
        BCLR    7, FMR2        ; 禁止低消耗电流读模式
        BSET    0, PRCR        ; 允许写 CM1 寄存器
        FSET    I              ; 允许中断
        BSET    0, CM1         ; 停止模式
        JMP.B   LABEL_001
LABEL_001:
        NOP
        NOP
        NOP
        NOP

```

### 29.1.2 等待模式

在转移到等待模式时，必须在将 FMR0 寄存器的 FMR01 位置“0”（CPU 改写模式无效）并且将 FMR27 位置“0”（禁止低消耗电流读模式）后再转移。在 FMR01 位置“1”（CPU 改写模式有效）或者 FMR27 位置“1”（允许低消耗电流读模式）的状态下，不能向等待模式转移。

将 CM30 位置“1”转移到等待模式时，必须将 I 标志置“0”（禁止可屏蔽中断）。在通过 WAIT 指令转移到等待模式时，必须将 I 标志置“1”（允许可屏蔽中断）。指令队列是从将 CM30 位置“1”（转移到等待模式）的指令或者 WAIT 指令开始预读 4 字节，然后程序停止。必须在将 CM30 位置“1”（转移到等待模式）的指令或者 WAIT 指令之后至少插入 4 条 NOP 指令。

- 执行 WAIT 指令的程序例子

```

BCLR      1, FMR0      ; CPU 改写模式无效
BCLR      7, FMR2      ; 禁止低消耗电流读模式
FSET      I           ; 允许中断
WAIT      ; 等待模式
NOP
NOP
NOP
NOP

```

- 执行将 CM30 位置“1”的程序例子

```

BCLR      1, FMR0      ; CPU 改写模式无效
BCLR      7, FMR2      ; 禁止低消耗电流读模式
BSET      0, PRCR      ; 允许写 CM3 寄存器
FCLR      I           ; 禁止中断
BSET      0, CM3       ; 等待模式
NOP
NOP
NOP
NOP
BCLR      0, PRCR      ; 禁止写 CM3 寄存器
FSET      I           ; 允许中断

```

### 29.1.3 通过 VCA20 位设定内部电源低功耗的操作

必须将 VCA20 位在低速时钟模式或者低速内部振荡器模式中置“1”后，转移到等待模式。

将 CM3 寄存器的 CM30 位置“1”（转移到等待模式）后转移到等待模式的情况下通过 VCA20 位设定内部电源低功耗的操作步骤如图 9.5 所示。

在执行等待指令后等待模式的情况下通过 VCA20 位设定内部电源低功耗的操作步骤如图 9.6 所示。

### 29.1.4 振荡停止检测功能

因为在 XIN 时钟频率低于 2MHz 时不能使用振荡停止检测功能，所以必须将 OCD1 ~ OCD0 位置“00b”。另外，OCD3 位不能用作确认 XIN 时钟的振荡稳定。

### 29.1.5 振荡电路常数

有关用户系统的最佳振荡电路常数，请向谐振器生产厂商询问后决定。



## 29.2 使用中断时的注意事项

### 29.2.1 读地址 00000h

不能通过程序读地址 00000h。如果接受可屏蔽中断的中断请求，CPU 就在中断响应顺序中从地址 00000h 读中断信息（中断序号和中断请求优先级）。此时，接受中断的 IR 位为“0”。

如果通过程序读地址 00000h，允许的中断中优先级最高的中断的 IR 位就变为“0”。因此，中断有可能被取消或者发生意外的中断。

### 29.2.2 SP 的设定

必须在接受中断前给 SP 设定值，SP 在复位后为“0000h”。因此，如果在给 SP 设定值前接受中断，就会导致程序失控。

### 29.2.3 外部中断和键输入中断

输入到  $\overline{\text{INT0}}$ 、 $\overline{\text{INT1}}$ 、 $\overline{\text{INT3}}$  引脚和  $\overline{\text{KI0}} \sim \overline{\text{KI7}}$  引脚的信号与 CPU 运行时钟无关，需要保持电特性的外部中断  $\overline{\text{INTi}}$  输入（ $i=0、1、3$ ）所示的“L”电平宽度或者“H”电平宽度（详细内容请参照“表 28.17（ $V_{CC}=3V$ ）”、“表 28.21（ $V_{CC}=2.2V$ ）”的外部中断  $\overline{\text{INTi}}$  输入（ $i=0、1、3$ ）、键输入中断  $\overline{\text{Kli}}$ （ $i=0 \sim 7$ ）”）。

### 29.2.4 中断源的变更

如果更改中断源，中断控制寄存器的 IR 位就可能变为“1”（有中断请求）。在使用中断时，必须在更改中断源后将 IR 位置“0”（无中断请求）。

中断源的变更是指更改各软件中断序号分配的中断源、极性和时序的全部要素。因此，如果外围功能的模式变更等与中断源、极性和时序有关，就必须在更改这些内容后将 IR 位置“0”（无中断请求）。外围功能的中断请参照各外围功能。

中断源的变更步骤例子如图 29.1 所示。

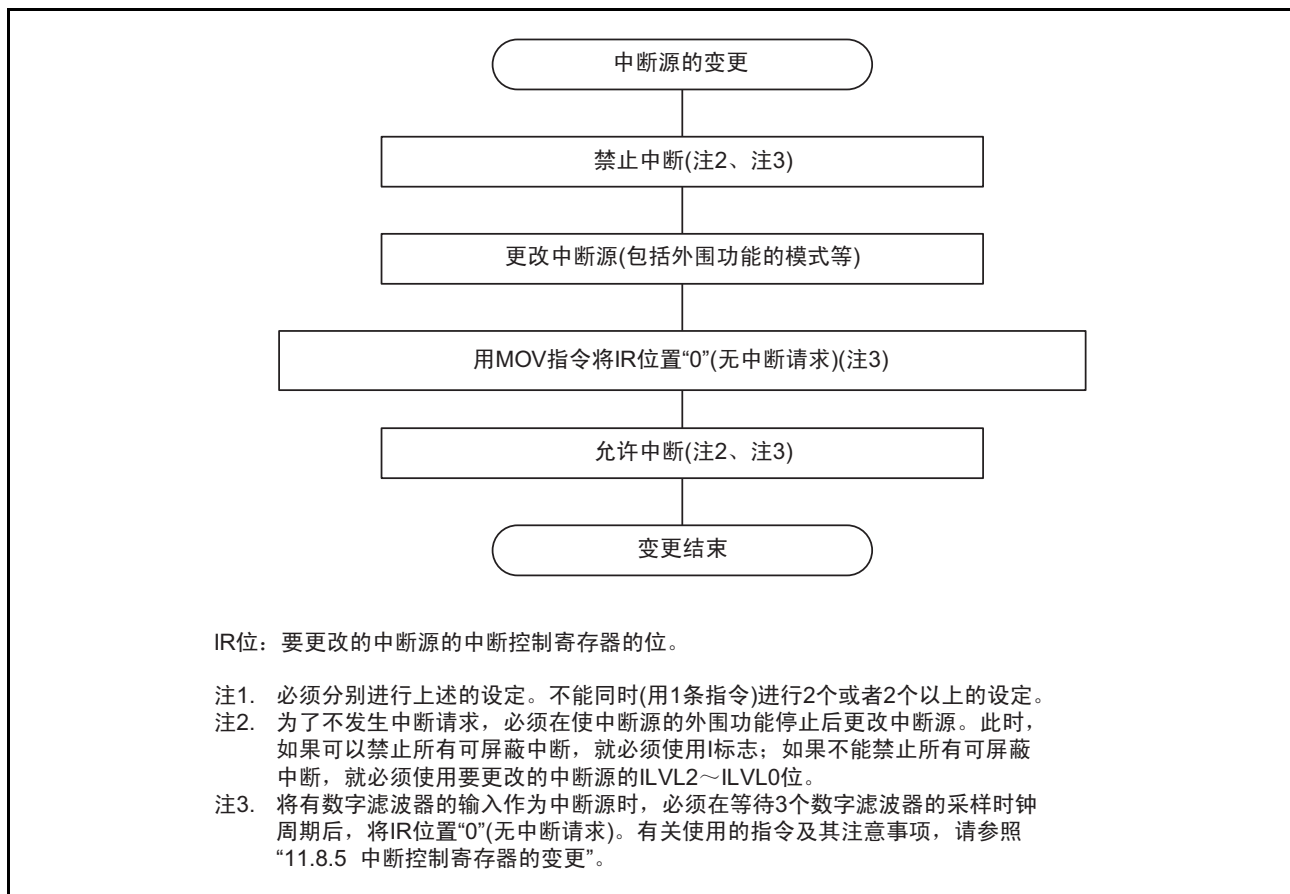


图 29.1 中断源的变更步骤例子

### 29.2.5 中断控制寄存器的变更

1. 必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器。如果有可能发生中断请求，就必须在禁止中断后更改中断控制寄存器。

2. 在禁止中断后更改中断控制寄存器时，必须注意所使用的指令。

#### 非IR位的变更

如果在执行指令过程中发生与该寄存器对应的中断请求，就可能因IR位不变为“1”（有中断请求）而忽视中断。如果引起问题，就必须使用以下的指令更改寄存器：

对象指令：.....AND、OR、BCLR、BSET

#### IR位的变更

在将IR位置“0”（无中断请求）时，根据所使用的指令，IR位有可能不变为“0”。必须使用MOV指令将IR位置“0”。

3. 在使用I标志禁止中断时，必须按照以下的参考程序例子来设定I标志（参考程序例子的中断控制寄存器的变更请参照上述的2.）。

例1～例3是防止因受内部总线和指令队列缓冲器的影响而使I标志在更改中断控制寄存器前变为“1”（允许中断）的方法。

例1：使用NOP指令等待中断控制寄存器被更改的例子

INT\_SWITCH1:

```
FCLR          I          ; 禁止中断
AND.B         #00H, 0056H ; 将 TRAIC 寄存器置 “00h”。
NOP           ;
NOP           ;
FSET          I          ; 允许中断
```

例2：通过虚读让FSET指令等待的例子

INT\_SWITCH2:

```
FCLR          I          ; 禁止中断
AND.B         #00H, 0056H ; 将 TRAIC 寄存器置 “00h”。
MOV.W        MEM, R0     ; 虚读
FSET          I          ; 允许中断
```

例3：使用POPC指令更改I标志的例子

INT\_SWITCH3:

```
PUSHC        FLG
FCLR          I          ; 禁止中断
AND.B         #00H, 0056H ; 将 TRAIC 寄存器置 “00h”。
POPC         FLG        ; 允许中断
```

## 29.3 使用 ID 码区域时的注意事项

### 29.3.1 ID 码区域的设定例子

ID 码区域在闪存内，并且 ID 码区域不是 SFR。必须在编程时设定适当的值作为 ROM 数据。设定的例子如下所示：

- 将整个 ID 码区域设定为 “55h” 的情况

```
.org 00FFDCH
.lword dummy | (55000000h) ; UND
.lword dummy | (55000000h) ; INTO
.lword dummy ; BREAK
.lword dummy | (55000000h) ; ADDRESS MATCH
.lword dummy | (55000000h) ; SET SINGLE STEP
.lword dummy | (55000000h) ; WDT
.lword dummy | (55000000h) ; ADDRESS BREAK
.lword dummy | (55000000h) ; RESERVE
```

(编程格式因编译程序而不同，请通过编译程序的使用手册进行确认。)

## 29.4 使用选项功能选择区时的注意事项

### 29.4.1 选项功能选择区的设定例子

选项功能选择区在闪存内，并且选项功能选择区不是 SFR。必须在编程时设定适当的值作为 ROM 数据。设定例子如下所示：

- 将 OFS 寄存器设定为 “FFh” 的情况

```
.org 00FFFCH
.lword reset | (0FF000000h) ; RESET
```

(编程格式因编译程序而不同，请通过编译程序的使用手册进行确认。)
- 将 OFS2 寄存器设定为 “FFh” 的情况

```
.org 00FFDBH
.byte 0FFh
```

(编程格式因编译程序而不同，请通过编译程序的使用手册进行确认。)

## 29.5 使用 DTC 时的注意事项

### 29.5.1 DTC 启动源

- 在转移到等待模式前或者在等待模式中，不能发生 DTC 启动源。
- 在转移到停止模式前或者在停止模式中，不能发生 DTC 启动源。

### 29.5.2 DTCENi (i=0 ~ 3、5、6) 寄存器

- 必须在不发生与 DTCENi0 ~ DTCENi7 位对应的中断请求的位置更改这些位。
- 在外围功能的状态寄存器的中断源标志为“1”时，不能更改对应的启动源的 DTCENi0 ~ DTCENi7 位。
- 不能在 DTC 传送过程中存取 DTCENi 寄存器。
- 没有分配到中断源的位为保留位。保留位必须置“0”。

### 29.5.3 外围模块

- 不能在 DTC 传送过程中将外围功能的状态寄存器的位置“0”。
- 当 DTC 启动源为 SSU/I<sup>2</sup>C 总线的接收数据满时，必须在 DTC 传送过程中读 SSRDR/ICDRR 寄存器。通过读 SSRDR/ICDRR 寄存器，SSSR/ICSR 寄存器的 RDRF 位变为“0”（SSRDR/ICDRR 寄存器没有数据）。  
但是，当 DTC 数据传送的设定为以下两种情况时，即使读 SSRDR/ICDRR 寄存器，SSSR/ICSR 寄存器的 RDRF 位也不变为“0”（SSRDR/ICDRR 寄存器没有数据）。
  - 在正常模式中，进行 DTCCTj (j=0 ~ 23) 寄存器从“1”变为“0”的传送。
  - 在重复模式中，DTCCRj 寄存器的 RPTINT 位为“1”（允许发生中断）并且进行 DTCCTj 寄存器从“1”变为“0”的传送。
- 当 DTC 启动源为 SSU/I<sup>2</sup>C 总线的发送数据空时，必须在 DTC 传送过程中写 SSTDR/ICDRT 寄存器。通过写 SSTDR/ICDRT 寄存器，SSSR/ICSR 寄存器的 TDRE 位变为“0”（没有将数据从 SSTDR/ICDRT 寄存器传送到 SSTRSR/ICDRS 寄存器）。

### 29.5.4 中断请求

当 DTC 启动源为 SSU/I<sup>2</sup>C 发送数据空或者闪存就绪状态时，如果 DTC 在正常模式中进行 DTCCTj (j=0 ~ 23) 寄存器变为“0”的数据传送，或者在重复模式中 DTCCRj 寄存器的 RPTINT 位为“1”（允许发生中断）并且进行 DTCCTj 寄存器变为“0”的数据传送，就不在 DTC 运行中向 CPU 请求启动源的中断。

## 29.6 使用定时器 RA 时的注意事项

- 复位后，定时器停止计数。必须先给定时器和预分频器设定值，然后开始计数。
- 即使以16位为单位读预分频器和定时器，单片机内部也按字节顺序逐个读取。因此，在读这2个寄存器期间，定时器的值有可能被更新。
- 如果通过程序给脉宽测量模式和脉冲周期测量模式使用的TRACR寄存器的TEDGF位和TUNDF位写“0”，这些位就变为“0”，即使给这些位写“1”其值也不变。如果对TRACR寄存器使用读-改-写指令，即使TEDGF位和TUNDF位为“1”，也有可能在执行指令过程中被置“0”。此时，必须通过执行MOV指令给不想被置“0”的TEDGF位和TUNDF位写“1”。
- 在从其他模式变为脉宽测量模式和脉冲周期测量模式时，TEDGF位和TUNDF位为不定值。必须先给TEDGF位和TUNDF位写“0”，然后开始定时器RA的计数。
- 根据计数开始后最初发生的定时器RA预分频器的下溢信号，TEDGF位有可能变为“1”。
- 在使用脉冲周期测量模式时，必须紧接在计数开始之后至少空出2个定时器RA的预分频器周期的时间，将TEDGF位置“0”后再使用。
- 如果在计数停止时给TSTART位写“1”，TCSTF位就会在0~1个计数源周期的期间变为“0”。除TCSTF位以外，不能在TCSTF位变为“1”前存取定时器RA的相关寄存器（注1）。  
在TCSTF位变为“1”后的最初的计数源有效边沿开始计数。  
如果在计数过程中给TSTART位写“0”，TCSTF位就会在0~1个计数源周期的期间变为“1”。在TCSTF位变为“0”时，停止计数。  
除TCSTF位以外，不能在TCSTF位变为“0”前存取定时器RA的相关寄存器（注1）。

注1. 定时器 RA 的相关寄存器：TRACR、TRAIOC、TRAMR、TRAPRE、TRA

- 在计数过程中（TCSTF位为“1”）连续写TRAPRE寄存器时，必须将各自的写间隔至少空出3个计数源时钟周期。
- 在计数过程中（TCSTF位为“1”）连续写TRA寄存器时，必须将各自的写间隔至少空出3个预分频器的下溢周期。
- 在脉宽测量模式和脉冲周期测量模式中，不能给TRA寄存器设定“00h”。

## 29.7 使用定时器 RB 时的注意事项

- 复位后，定时器停止计数。必须先给定时器和预分频器设定值，然后开始计数。
- 即使以16位为单位读预分频器和定时器，单片机内部也按字节顺序逐个读取。因此，在读这2个寄存器期间，定时器的值有可能被更新。
- 在可编程单触发发生模式和可编程等待单触发发生模式中，如果在将TRBCR寄存器的TSTART位置“0”后停止计数，或者在将TRBOCR寄存器的TOSSP位置“1”后停止单触发，定时器就在将重加载寄存器的值进行重新加载后停止计数。必须在定时器停止计数前读定时器的计数值。
- 如果在停止计数时给TSTART位写“1”，TCSTF位就会在1~2个计数源周期的期间变为“0”。除了TCSTF位以外，不能在TCSTF位变为“1”之前存取定时器RB的相关寄存器（注1）。如果在计数过程中给TSTART位写“0”，TCSTF位就会在1~2个计数源周期的期间变为“1”。在TCSTF位变为“0”时，停止计数。除了TCSTF位以外，不能在TCSTF位变为“0”之前存取定时器RB的相关寄存器（注1）。

注1. 定时器RB的相关寄存器：TRBCR、TRBOCR、TRBIOC、TRBMR、TRBPRES、TRBSC、TRBPR

- 如果在计数过程中给TRBCR寄存器的TSTOP位写“1”，定时器RB就立即停止计数。
- 如果给TRBOCR寄存器的TOSST位或者TOSSP位写“1”，TOSSTF位就会在1~2个计数源周期后发生变化。在给TOSST位写“1”到TOSSTF位变为“1”期间，如果给TOSSP位写“1”，TOSSTF位根据内部状态有可能变为“0”或者“1”。同样，在给TOSSP位写“1”到TOSSTF位变为“0”期间，如果给TOSST位写“1”，TOSSTF位也可能变为“0”或者“1”。
- 将定时器RA的下溢信号用作定时器RB的计数源时，定时器RA必须设定为定时器模式、脉冲输出模式或者事件计数模式。

### 29.7.1 定时器模式

在计数过程中（TRBCR寄存器的TCSTF位为“1”）写TRBPRES寄存器和TRBPR寄存器时，必须注意以下几点：

- 如果连续写TRBPRES寄存器，就必须将各自的写间隔至少空出3个计数源时钟周期。
- 如果连续写TRBPR寄存器，就必须将各自的写间隔至少空出3个预分频器的下溢周期。

### 29.7.2 可编程波形发生模式

在计数过程中（TRBCR寄存器的TCSTF位为“1”）写TRBPRES寄存器和TRBPR寄存器时，必须注意以下几点：

- 如果连续写TRBPRES寄存器，就必须将各自的写间隔至少空出3个计数源时钟周期。
- 如果连续写TRBPR寄存器，就必须将各自的写间隔至少空出3个预分频器的下溢周期。

### 29.7.3 可编程单触发发生模式

在计数过程中（TRBCR寄存器的TCSTF位为“1”）写TRBPRES寄存器和TRBPR寄存器时，必须注意以下几点：

- 如果连续写TRBPRES寄存器，就必须将各自的写间隔至少空出3个计数源时钟周期。
- 如果连续写TRBPR寄存器，就必须将各自的写间隔至少空出3个预分频器的下溢周期。

### 29.7.4 可编程等待单触发发生模式

在计数过程中（TRBCR寄存器的TCSTF位为“1”）写TRBPRES寄存器和TRBPR寄存器时，必须注意以下几点：

- 如果连续写TRBPRES寄存器，就必须将各自的写间隔至少空出3个计数源时钟周期。
- 如果连续写TRBPR寄存器，就必须将各自的写间隔至少空出3个预分频器的下溢周期。

## 29.8 使用定时器 RC 时的注意事项

### 29.8.1 TRC 寄存器

- 在 TRCCR1 寄存器的 CCLR 位为 “1”（在和 TRCGRA 寄存器比较匹配时清除 TRC 寄存器）时，需要注意以下事项：  
当 TRCMR 寄存器的 TSTART 位为 “1”（开始计数）时，不能在 TRC 寄存器变为 “0000h” 的同时通过程序写 TRC 寄存器。  
如果 TRC 寄存器变为 “0000h” 和写 TRC 寄存器同时发生，值就无法被写入而 TRC 寄存器变为 “0000h”。
- 如果在写 TRC 寄存器后接着读 TRC 寄存器，就可能读到写入前的值。此时，必须在写和读之间执行 JMP.B 指令。

```

程序例子          MOV.W    #XXXXh, TRC    ; 写
                  JMP.B    L1          ; JMP.B 指令
L1:                MOV.W    TRC, DATA    ; 读
  
```

### 29.8.2 TRCSR 寄存器

如果在写 TRCSR 寄存器后接着读 TRCSR 寄存器，就可能读到写入前的值。此时，必须在写和读之间执行 JMP.B 指令。

```

程序例子          MOV.B    #XXh, TRCSR    ; 写
                  JMP.B    L1          ; JMP.B 指令
L1:                MOV.B    TRCSR, DATA    ; 读
  
```

### 29.8.3 计数源的转换

- 必须在停止计数后进行计数源的转换。  
变更步骤：  
(1)将 TRCMR 寄存器的 TSTART 位置 “0”（停止计数）。  
(2)更改 TRCCR1 寄存器的 TCK2 ~ TCK0 位。

### 29.8.4 输入捕捉功能

- 必须如下设定输入捕捉信号的脉宽：  
[无数字滤波器的情况]  
至少设定为3个定时器RC的运行时钟周期（参照“表 19.1 定时器 RC 的运行时钟”）。  
[有数字滤波器的情况]  
至少设定为5个数字滤波器的采样时钟周期+3个定时器RC的运行时钟周期（参照“图 19.5 数字滤波器的框图”）。
- 在给 TRCIOj（j=A、B、C、D）引脚输入了输入捕捉信号后，需要等待1~2个定时器RC的运行时钟周期，然后将 TRC 寄存器的值传送到 TRCGRj 寄存器（无数字滤波器时）。

### 29.8.5 PWM2 模式的 TRCMR 寄存器

当 TRCCR2 寄存器的 CSEL 位为 “1”（在和 TRCGRA 寄存器比较匹配时停止计数）时，不能在 TRC 寄存器和 TRCGRA 寄存器发生比较匹配时写 TRCMR 寄存器。

### 29.8.6 计数源 fOCO40M

有关计数源 fOCO40M，必须在电源电压 VCC=2.7 ~ 5.5V 的范围内使用，否则就不能将 TRCCR1 寄存器的 TCK2 ~ TCK0 位置 “110b”（选择 fOCO40M 作为计数源）。



## 29.9 使用定时器 RE 时的注意事项

### 29.9.1 计数的开始 / 停止

定时器 RE 有指示计数开始或者停止的 TSTART 位以及表示已经开始或者停止计数的 TCSTF 位，TSTART 位和 TCSTF 位都在寄存器 TREC1 中。

如果将 TSTART 位置“1”（开始计数），定时器 RE 就开始计数，并且 TCSTF 位变为“1”（开始计数）。在将 TSTART 位置“1”后到 TCSTF 位变为“1”为止，最多需要 2 个计数源周期。在此期间，不能存取除 TCSTF 位以外的定时器 RE 的相关寄存器（注 1）。

同样，如果将 TSTART 位置“0”（停止计数），定时器 RE 就停止计数，并且 TCSTF 位变为“0”（停止计数）。在将 TSTART 位置“0”后到 TCSTF 位变为“0”为止，最多需要 2 个计数源周期。在此期间，不能存取除 TCSTF 位以外的定时器 RE 的相关寄存器。

注 1. 定时器 RE 的相关寄存器：TREM1N、TREHR、TREWK、TREC1、TREC2、TREC3R

### 29.9.2 寄存器的设定

必须在定时器 RE 停止计数时写以下的寄存器和位：

- TRESEC、TREM1N、TREHR、TREWK、TREC2 寄存器
- TREC1 寄存器的 H12\_H24 位、PM 位和 INT 位
- TREC3R 寄存器的 RCS0 ~ RCS3 位

所谓定时器 RE 停止计数是指 TREC1 寄存器的 TSTART 位和 TCSTF 位都为“0”（定时器 RE 停止计数）的状态。

必须在设定上述的寄存器和位的最后（定时器 RE 开始计数前）设定 TREC2 寄存器。

实时时钟模式的设定例子如图 29.2 所示。

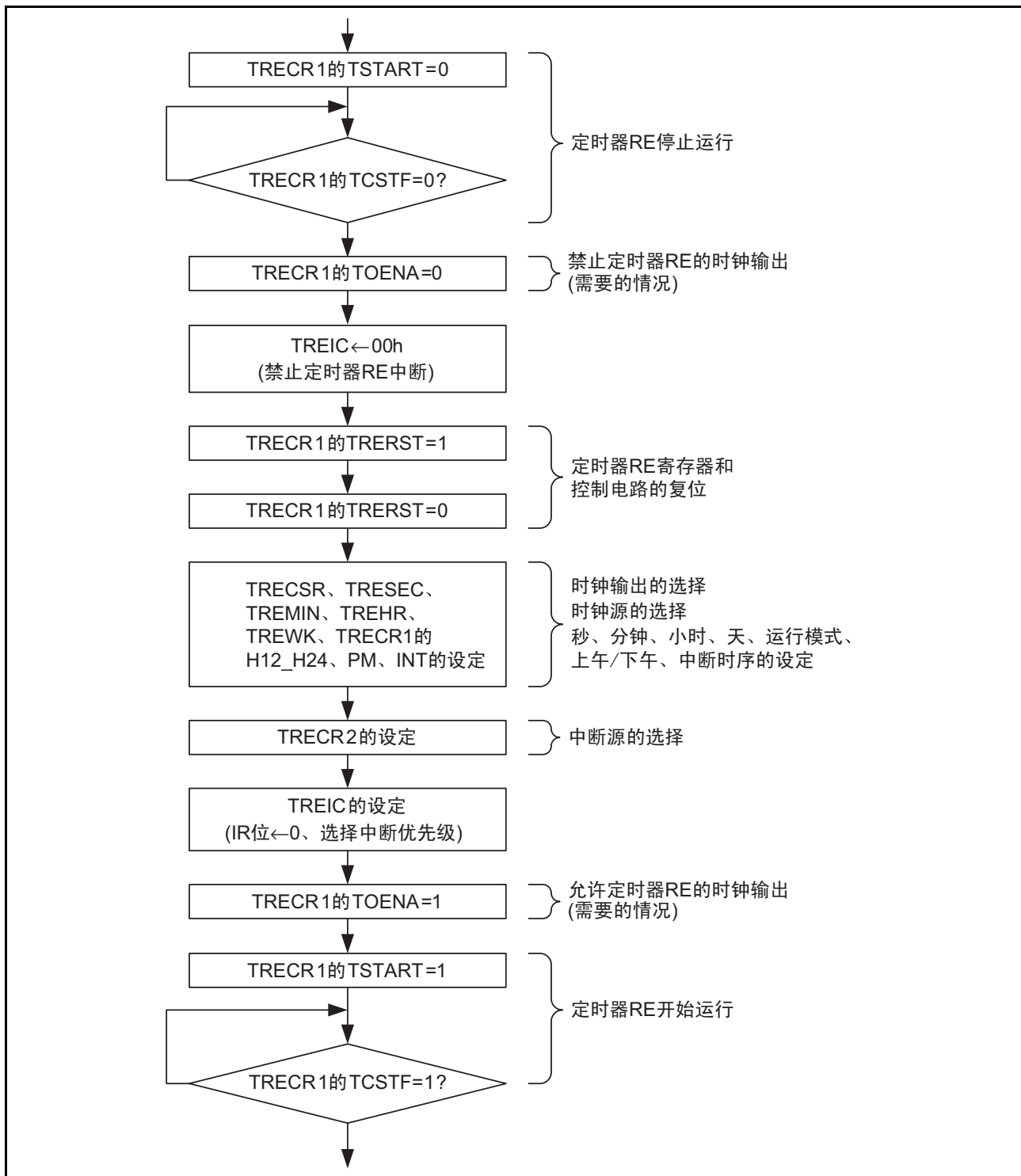


图 29.2 实时时钟模式时的设定例子

### 29.9.3 实时时钟模式的时间读取步骤

在实时时钟模式中更新时间数据时，必须在 BSY 位为“0”（不为数据更新状态）时读 TRESEC、TREMINT、TREHR、TREWK 寄存器和 TRECRI 寄存器的 PM 位。

在读多个寄存器时，如果在读某个寄存器后到读另一个寄存器前更新数据，就会读到错误的时间数据。避免上述错误的读取步骤例子如下所示：

- 使用中断的方法  
在定时器 RE 的中断程序内，从 TRESEC、TREMINT、TREHR、TREWK 寄存器和 TRECRI 寄存器的 PM 位中读所需的内容。
- 程序监视方法 1  
通过程序监视 TREIC 寄存器的 IR 位，如果此位变为“1”（发生定时器 RE 的中断请求），就从 TRESEC、TREMINT、TREHR、TREWK 寄存器和 TRECRI 寄存器的 PM 位中读所需的内容。
- 程序监视方法 2  
(1) 监视 BSY 位。  
(2) 如果 BSY 位变为“1”，就在此位变为“0”之前监视此位（BSY 为“1”的时间约为 62.5ms）。  
(3) 如果 BSY 位变为“0”，就从 TRESEC、TREMINT、TREHR、TREWK 寄存器和 TRECRI 寄存器的 PM 位中读所需的内容。
- 2 次相同读取结果时的采用方法  
(1) 从 TRESEC、TREMINT、TREHR、TREWK 寄存器和 TRECRI 寄存器的 PM 位中读所需的内容。  
(2) 读和(1)相同的寄存器，比较内容。  
(3) 如果相同，就作为正确的值采用，否则就重复读，直到读取值和前一次的值相同为止。  
另外，在读多个寄存器时，尽量连续读。

### 29.10 使用串行接口（UART0）时的注意事项

- 与时钟同步串行 I/O 模式和异步串行 I/O 模式无关，必须以 16 位为单位读 U0RB 寄存器。  
如果读 U0RB 寄存器的高位字节，U0RB 寄存器的 PER 位和 FER 位以及 U0C1 寄存器的 RI 位就变为“0”。  
如果发生接收错误，就必须在读 U0RB 寄存器后用读取值进行确认。

<读接收缓冲寄存器的程序例子>

```
MOV.W      00A6H, R0      ;读 U0RB 寄存器
```

- 在传送数据位长为 9 位的异步串行 I/O 模式中，必须以 8 位为单位按照高位字节→低位字节的顺序写 U0TB 寄存器。

<写发送缓冲寄存器的程序例子>

```
MOV.B      #XXH, 00A3H    ;写 U0TB 寄存器的高位字节
MOV.B      #XXH, 00A2H    ;写 U0TB 寄存器的低位字节
```

### 29.11 使用同步串行通信单元时的注意事项

在使用同步串行通信单元时，必须将 SSUICSR 寄存器的 IICSEL 位置“0”（选择 SSU 功能）。

## 29.12 使用 I<sup>2</sup>C 总线接口时的注意事项

在使用 I<sup>2</sup>C 总线接口时，必须将 SSUICSR 寄存器的 IICSEL 位置 “1”（选择 I<sup>2</sup>C 总线接口功能）。

### 29.12.1 主控接收模式

在主控接收结束后，如果在第 9 个时钟下降时发行停止条件或者重新发行开始条件，SCL 就在第 9 个时钟后多输出 1 个时钟。

#### 29.12.1.1 对策

必须在主控接收结束后先确认 SCL 的第 9 个时钟的下降沿，然后发行停止条件或者重新发行开始条件。

必须通过以下的方法确认 SCL 的第 9 个时钟的下降沿：

必须在确认 ICSR 寄存器的 RDRF 位（接收数据寄存器满标志）变为 “1” 后，确认 ICCR2 寄存器的 SCLO 位（SCL 监视标志）变为 “0”（SCL 引脚为 “L” 电平）。

### 29.12.2 ICCR1 寄存器的 ICE 位和 ICCR2 寄存器的 IICRST 位

如果在 I<sup>2</sup>C 总线接口运行时给 ICE 位写 “0” 或者给 IICRST 位写 “1”，ICCR2 寄存器的 BBSY 位和 ICSR 寄存器的 STOP 位就可能为不定值。

#### 29.12.2.1 位变为不定值的条件

- 在 主控发送模式（ICCR1 寄存器的 MST 位和 TRS 位都为 “1”）中，当本模块占有 I<sup>2</sup>C 总线时。
- 在 主控接收模式（MST 位为 “1” 并且 TRS 位为 “0”）中，当本模块占有 I<sup>2</sup>C 总线时。
- 在 从属发送模式（MST 位为 “0” 并且 TRS 位为 “1”）中，当本模块在发送数据时。
- 在 从属接收模式（MST 位和 TRS 位都为 “0”）中，当本模块在发送应答时。

#### 29.12.2.2 对策

- 如果输入开始条件（在 SCL 为 “H” 电平时 SDA 下降），BBSY 位就变为 “1”。
- 如果输入停止条件（在 SCL 为 “H” 电平时 SDA 上升），BBSY 位就变为 “0”。
- 在 主控发送模式中，如果在 SCL 和 SDA 都为 “H” 电平时的状态下给 BBSY 位写 “1” 并且给 SCP 位写 “0”，输出开始条件（在 SCL 为 “H” 电平时 SDA 下降），BBSY 位就变为 “1”。
- 在 主控发送模式或者主控接收模式中，如果在 SDA 为 “L” 电平并且没有其他器件（本模块除外的器件）将 SCL 置为 “L” 电平时的状态下给 BBSY 位和 SCP 位写 “0”，输出停止条件（在 SCL 为 “H” 电平时 SDA 上升），BBSY 位就变为 “0”。
- 如果给 SAR 寄存器的 FS 位写 “1”，BBSY 位就变为 “0”。

#### 29.12.2.3 IICRST 位的补充说明

- 如果给 IICRST 位写 “1”，ICCR2 寄存器的 SDAO 位和 SCLO 位就变为 “1”。
- 在 主控发送模式或者从属发送模式中，如果给 IICRST 位写 “1”，ICSR 寄存器的 TDRE 位就变为 “1”。
- 在通过 IICRST 位进行的 I<sup>2</sup>C 总线控制部的复位期间，BBSY 位、SCP 位和 SDAO 位的写操作无效，因此必须在给 IICRST 位写 “0” 后写这些位。
- 即使给 IICRST 位写 “1”，BBSY 位也不变为 “0”。但是，根据 SCL 和 SDA 的状态而生成停止条件（在 SCL 为 “H” 电平时 SDA 上升），因此 BBSY 位有可能变为 “0”。同样，也可能影响其他的位。

在通过 IICRST 位进行的 I<sup>2</sup>C 总线控制部的复位期间，停止发送和接收数据。但是，开始条件、停止条件和总线竞争失败的检测功能继续运行，因此根据 SCL 引脚和 SDA 引脚的输入信号，有可能更改 ICCR1 寄存器、ICCR2 寄存器和 ICSR 寄存器的值。

## 29.13 使用闪存时的注意事项

### 29.13.1 CPU 改写模式

#### 29.13.1.1 禁止使用的指令

在 EW0 模式中改写程序 ROM 区的过程中，因为以下指令要参照闪存内部的数据，所以不能使用。  
UND 指令、INTO 指令、BRK 指令

#### 29.13.1.2 中断

CPU 改写模式的中断如表 29.1 ~ 表 29.3 所示。

表 29.1 CPU 改写模式的中断 (1)

模式	擦除 / 编程的对象	状态	可屏蔽中断	
EW0	数据闪存	正在自动擦除 (挂起有效)	如果接受中断请求，就进行中断处理。 当 FMR22 位为“1”（允许中断请求引起的擦除挂起请求）时，FMR21 位自动变为“1”（请求擦除挂起）。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。 如果在 FMR22 位为“0”（禁止中断请求引起的擦除挂起请求）时需要擦除挂起，就必须在中断处理时将 FMR21 位置“1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。 在暂停自动擦除的过程中，能读写自动擦除执行块以外的块。能通过将 FMR21 位置“0”（重新开始擦除）重新开始自动擦除。	
		正在自动擦除 (挂起无效或者 FMR22=0)	在自动擦除或者自动编程的过程中进行中断处理。	
		正在自动编程		
	程序 ROM	正在自动擦除 (挂起有效)	能通过将向量分配到 RAM 使用中断。	
		正在自动擦除 (挂起无效)		
		正在自动编程		
EW1	数据闪存	正在自动擦除 (挂起有效)	如果接受中断请求，就进行中断处理。 当 FMR22 位为“1”时，FMR21 位自动变为“1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。 如果在 FMR22 位为“0”时需要擦除挂起，就必须在中断处理时将 FMR21 位置“1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。 在暂停自动擦除的过程中，能读写自动擦除执行块以外的块。能通过将 FMR21 位置“0”重新开始自动擦除。	
		正在自动擦除 (挂起无效或者 FMR22=0)	在自动擦除或者自动编程的过程中进行中断处理。	
		正在自动编程		
	程序 ROM	正在自动擦除 (挂起有效)	在经过 td(SR-SUS) 时间后暂停自动擦除并进行中断处理。在中断处理结束后，能通过将 FMR21 位置“0”重新开始自动擦除。 在暂停自动擦除的过程中，能读写自动擦除执行块以外的块。	
		正在自动擦除 (挂起无效或者 FMR22=0)		优先进行自动擦除或者自动编程，让中断请求等待。在自动擦除或者自动编程结束后进行中断处理。
		正在自动编程		

FMR21、FMR22: FMR2 寄存器的位

表 29.2 CPU 改写模式的中断 (2)

模式	擦除 / 编程的对象	状态	<ul style="list-style-type: none"> <li>看门狗定时器</li> <li>振荡停止检测</li> <li>电压监视 1</li> </ul> (注 1)	<ul style="list-style-type: none"> <li>未定义指令</li> <li>INTO 指令</li> <li>BRK 指令</li> <li>单步</li> <li>地址匹配</li> <li>地址断开 (注 1)</li> </ul>
EWO	数据闪存	正在自动擦除 (挂起有效)	<p>如果接受中断请求, 就进行中断处理。</p> <p>当 FMR22 位为 “1” (允许中断请求引起的擦除挂起请求) 时, FMR21 位自动变为 “1” (请求擦除挂起)。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。</p> <p>如果在 FMR22 位为 “0” (禁止中断请求引起的擦除挂起) 时需要擦除挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。</p> <p>在暂停自动擦除的过程中, 能读写自动擦除执行块以外的块。能通过将 FMR21 位置 “0” (重新开始擦除) 重新开始自动擦除。</p>	<p>如果接受中断请求, 就进行中断处理。</p> <p>如果需要擦除挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。</p> <p>在暂停自动擦除的过程中, 能读写自动擦除执行块以外的块。能通过将 FMR2 寄存器的 FMR21 位置 “0” 重新开始自动擦除。</p>
		正在自动擦除 (挂起无效或者 FMR22=0)	在自动擦除或者自动编程的过程中进行中断处理。	
		正在自动编程		
	程序 ROM	正在自动擦除 (挂起有效)	<p>如果接受中断请求, 就立即强制停止自动擦除或者自动编程, 将闪存复位。在经过一定时间后, 重新启动闪存, 然后开始中断处理。</p>	不能在自动擦除或者自动编程的过程中使用。
正在自动擦除 (挂起无效)	<p>因为被强制停止, 有可能无法从正在自动擦除的块或者正在自动编程的地址读到正常值, 所以必须在重新启动闪存后再次执行自动擦除, 并确认正常结束。即使在执行命令的过程中, 看门狗定时器也不停止计数, 所以有可能发生中断请求。</p>			
正在自动编程	<p>必须使用擦除挂起功能, 定期对看门狗定时器进行初始化。</p>			

FMR21、FMR22: FMR2 寄存器的位

注 1. 因为固定向量被分配在块 0, 所以不能在自动擦除块 0 的过程中使用非屏蔽中断。

表 29.3 CPU 改写模式的中断 (3)

模式	擦除 / 编程的对象	状态	<ul style="list-style-type: none"> <li>看门狗定时器</li> <li>振荡停止检测</li> <li>电压监视 1</li> </ul> (注 1)	<ul style="list-style-type: none"> <li>未定义指令</li> <li>INTO 指令</li> <li>BRK 指令</li> <li>单步</li> <li>地址匹配</li> <li>地址断开 (注 1)</li> </ul>
EW1	数据闪存	正在自动擦除 (挂起有效)	<p>如果接受中断请求, 就进行中断处理。</p> <p>当 FMR22 位为 “1” 时, FMR21 位自动变为 “1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。</p> <p>如果在 FMR22 位为 “0” 时需要擦除挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。</p> <p>在暂停自动擦除的过程中, 能读写自动擦除执行块以外的块。能通过将 FMR21 位置 “0” (开始擦除) 重新开始自动擦除。</p>	<p>如果接受中断请求, 就进行中断处理。</p> <p>如果需要擦除挂起, 就必须在中断处理时将 FMR21 位置 “1”。闪存在经过 td(SR-SUS) 时间后暂停自动擦除。</p> <p>在暂停自动擦除的过程中, 能读写自动擦除执行块以外的块。能通过将 FMR2 寄存器的 FMR21 位置 “0” 重新开始自动擦除。</p>
		正在自动擦除 (挂起无效或者 FMR22=0)	在自动擦除和自动编程的过程中进行中断处理。	
		正在自动编程		
程序 ROM		正在自动擦除 (挂起有效)	<p>如果接受中断请求, 就立即强制停止自动擦除或者自动编程, 将闪存复位。在经过一定时间后重新启动闪存, 然后开始中断处理。</p> <p>因为被强制停止, 有可能无法从正在自动擦除的块或者正在自动编程的地址读到正常值, 所以必须在重新启动闪存后再次执行自动擦除, 并确认正常结束。即使在执行命令的过程中, 看门狗定时器也不停止计数, 所以有可能发生中断请求。必须使用擦除挂起功能, 定期对看门狗定时器进行初始化。</p>	不能在自动擦除或者自动编程的过程中使用。
		正在自动擦除 (挂起无效或者 FMR22=0)		
		正在自动编程		

FMR21、FMR22: FMR2 寄存器的位

注 1. 因为固定向量被分配在块 0, 所以不能在自动擦除块 0 的过程中使用非屏蔽中断。

### 29.13.1.3 存取方法

在将以下的位置“1”时，必须给对象位写“0”后继续写“1”。不能在写“1”后到写“0”前发生中断和 DTC 启动。

- FMR0 寄存器的 FMR01 位和 FMR02 位
- FMR1 寄存器的 FMR13 位
- FMR2 寄存器的 FMR20 位、FMR22 位和 FMR27 位

在将以下的位置“0”时，必须给对象位写“1”后继续写“0”。不能在写“1”后到写“0”前发生中断和 DTC 启动。

- FMR1 寄存器的 FMR14 位、FMR15 位、FMR16 位和 FMR17 位

### 29.13.1.4 用户 ROM 区的改写

在使用 EW0 模式并且正在对保存改写控制程序的块进行改写时，如果电源电压降低，就无法正常对改写控制程序进行改写，以后有可能无法改写闪存。因此，必须使用标准串行输入 / 输出模式改写此块。

### 29.13.1.5 编程

不能对已编程的地址进行追加写。

### 29.13.1.6 向停止模式或者等待模式的转移

不能在擦除挂起过程中转移到停止模式或者等待模式。

当 FST 寄存器的 FST7 位为“0”（忙（正在编程 / 擦除））时，不能转移到停止模式或者等待模式。

在 FMR27 位为“1”（允许低消耗电流读模式）的状态下，不能向停止模式或者等待模式转移。

### 29.13.1.7 闪存的编程电压和擦除电压

在 CPU 改写模式下执行程序 ROM 的编程、擦除时，必须在工作环境温度  $T_{opr}=0 \sim 60^{\circ}\text{C}$  的条件下进行，在  $0 \sim 60^{\circ}\text{C}$  的温度条件以外时，不能进行程序的编程、擦除。

在标准串行输入 / 输出模式和并行输入 / 输出模式下执行程序 ROM 以及数据闪存的编程、擦除时，必须在电源电压  $V_{CC}=2.7 \sim 3.6\text{V}$  并且工作环境温度  $T_{opr}=0 \sim 60^{\circ}\text{C}$  的条件下进行。在电源电压  $V_{CC}$  未满足  $2.7\text{V}$  或者  $0 \sim 60^{\circ}\text{C}$  的温度条件以外时，不能执行程序 ROM 以及闪存的编程、擦除。

### 29.13.1.8 块空白检查

不能在擦除挂起过程中执行块空白检查命令。

### 29.13.1.9 低消耗电流读模式

在低速时钟模式、低速内部振荡器模式中，如果将 FMR2 寄存器的 FMR27 位置“1”（允许低消耗电流读模式），就能降低读闪存时的消耗电流。

在 CPU 时钟为以下的任何一种状态下，能使用低消耗电流读模式。

- CPU 时钟为低速内部振荡器时钟的 4 分频、8 分频或者 16 分频。
- CPU 时钟为 XCIN 时钟的 1 分频（无分频）、2 分频、4 分频或者 8 分频。

但是，在选择 CPU 时钟频率不超过 3kHz 时，不能使用低消耗电流读模式。

在设定 CPU 时钟频率比后，必须将 FMR27 位置“1”（允许低消耗电流读模式）。有关降低功率的方法，请参照“27. 功耗的降低”。

只有在将 FMR27 位置“0”（禁止低消耗电流读模式）后，才能向等待模式或者停止模式转移。在 FMR27 位为“1”的状态下，不能向等待模式或者停止模式转移。



## 29.14 有关噪声的注意事项

### 29.14.1 作为噪声和闩锁对策，在 VCC-VSS 引脚之间插入旁路电容

必须在 VCC 引脚和 VSS 引脚之间用最短并且较粗的布线连接旁路电容（0.1 $\mu$ F 左右）。

### 29.14.2 端口控制寄存器的噪声误动作对策

如果在苛刻的噪声试验或者类似的试验中受到外部噪声（主要是电源方面的噪声），IC 内部的噪声对策电路可能无法完全应付，此时端口的相关寄存器的值有可能发生变化。

对于这种情况，建议通过程序定期地对端口寄存器、方向寄存器和上拉控制寄存器进行重新设定。如果在中断处理中进行端口输出等的转换控制，就可能和重新设定的处理发生竞争，所以必须在充分探讨控制处理的基础上进行重新设定的处理。

## 29.15 有关电源电压波动的注意事项

在解除复位后，VCC 引脚输入的电源电压必须满足图 29.3 所示的容许电源纹波电压  $V_r(\text{vcc})$  和电源纹波下降斜率  $dV_r(\text{vcc})/dt$  中的一个或者全部条件。

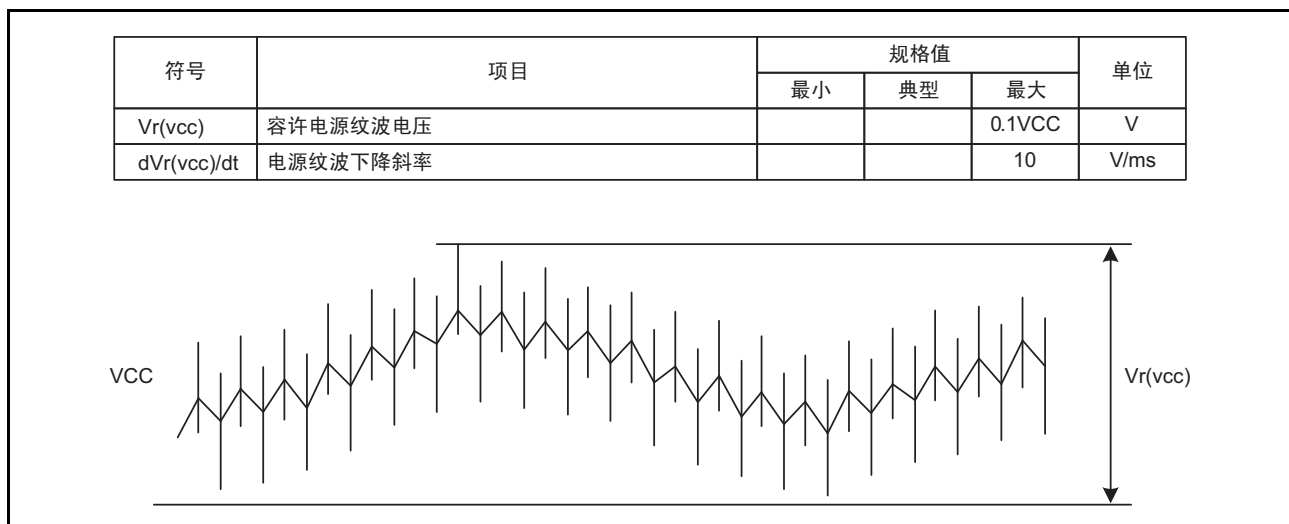


图 29.3 电源纹波的定义

## 30. On-chip 调试器的注意事项

在使用 on-chip 调试器进行 R8C/3MQ 群的程序开发和调试时，必须注意以下的限制事项：

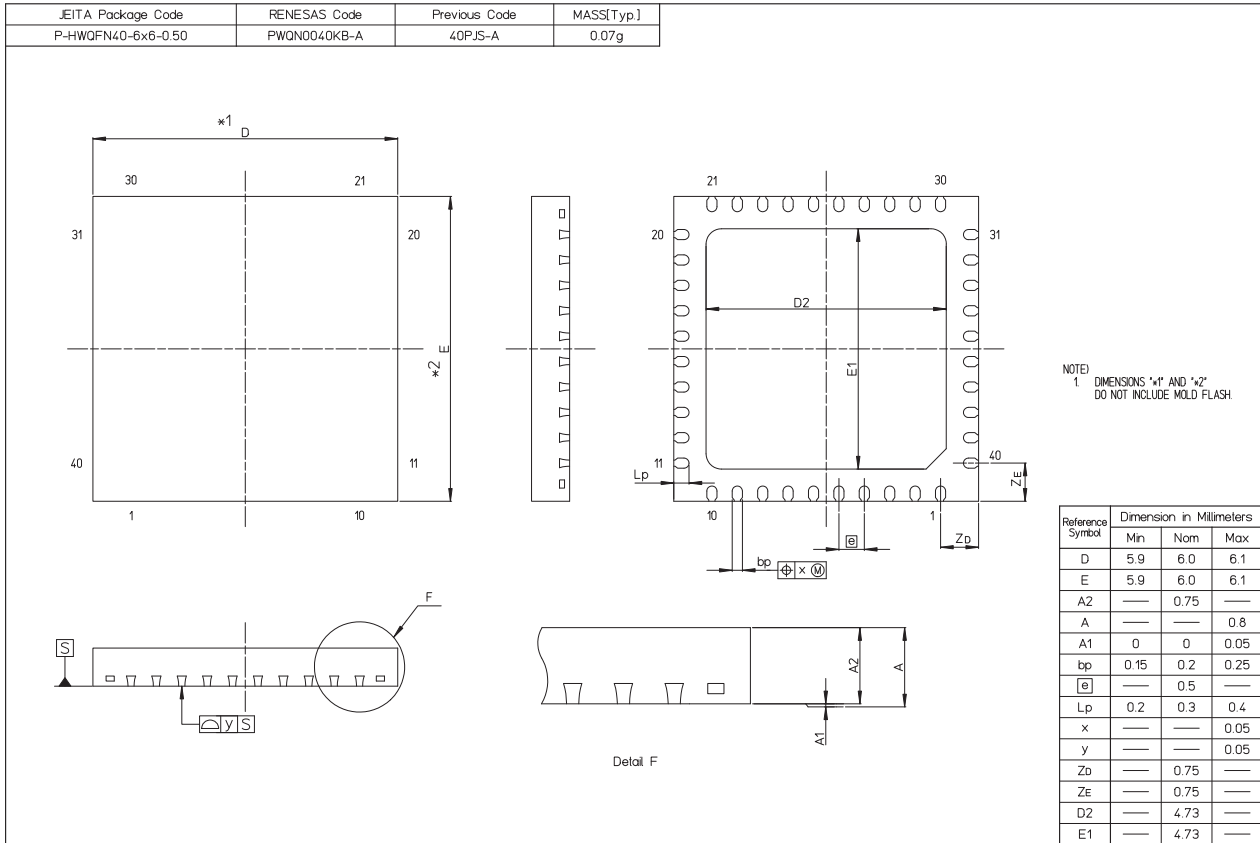
1. On-chip 调试器使用一部分用户闪存区和RAM区，所以用户不能使用这些区域。  
有关使用的区域，请参照各 on-chip 调试器的使用手册。
2. 不能在用户系统中设定地址匹配中断（AIER0、AIER1、RMAD0、RMAD1 寄存器和固定向量表）。
3. 不能在用户系统中使用BRK指令。
4. 必须在电源电压 VCC=2.7~3.6V 的条件下进行调试。

On-chip 调试器的连接和使用方法有特殊的限制事项。有关 on-chip 调试器的详细内容，请参照各 on-chip 调试器的使用手册。

# 附录

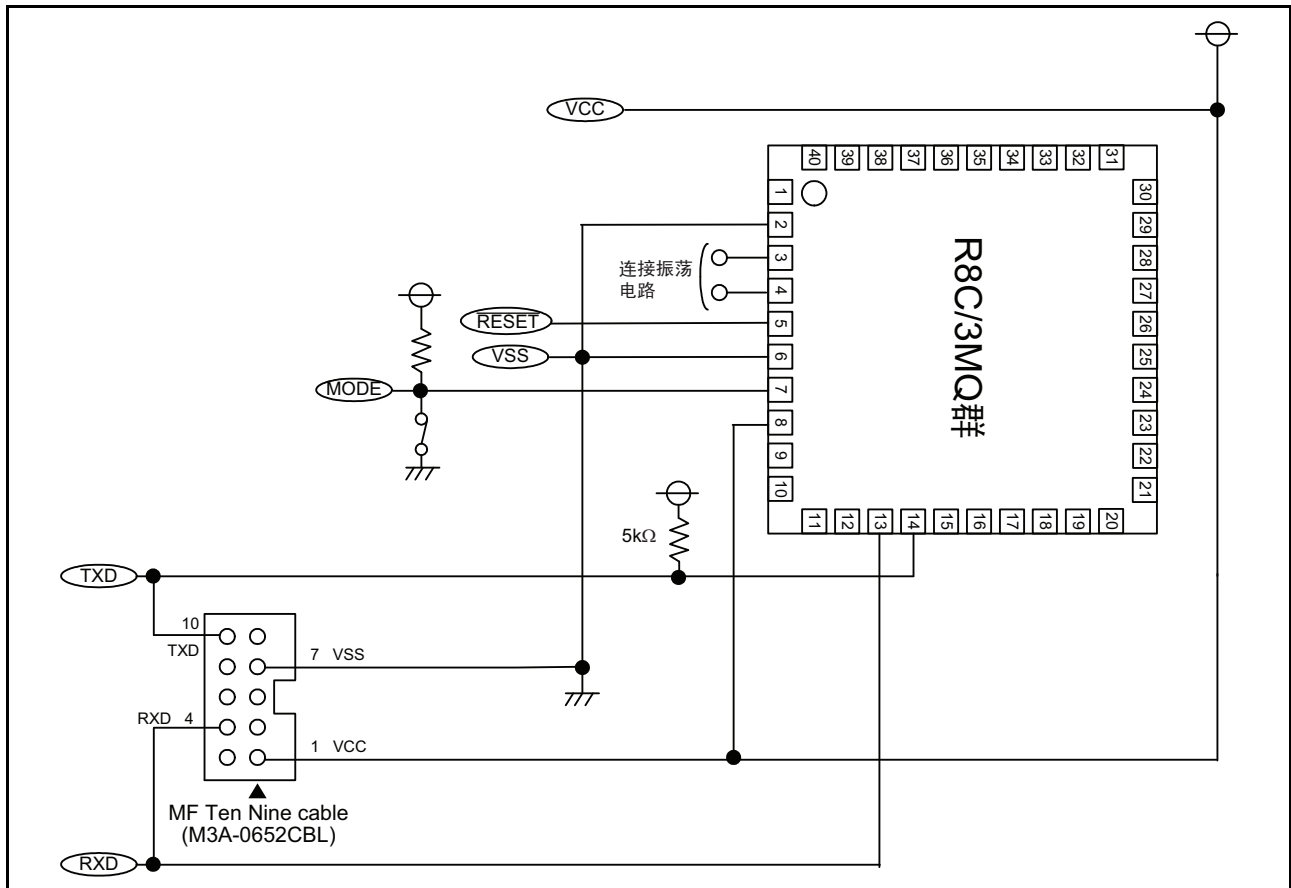
## 附录 1. 封装尺寸图

有关封装尺寸图的最新版和安装的信息，登载在瑞萨电子的主页的“封装”栏目中。

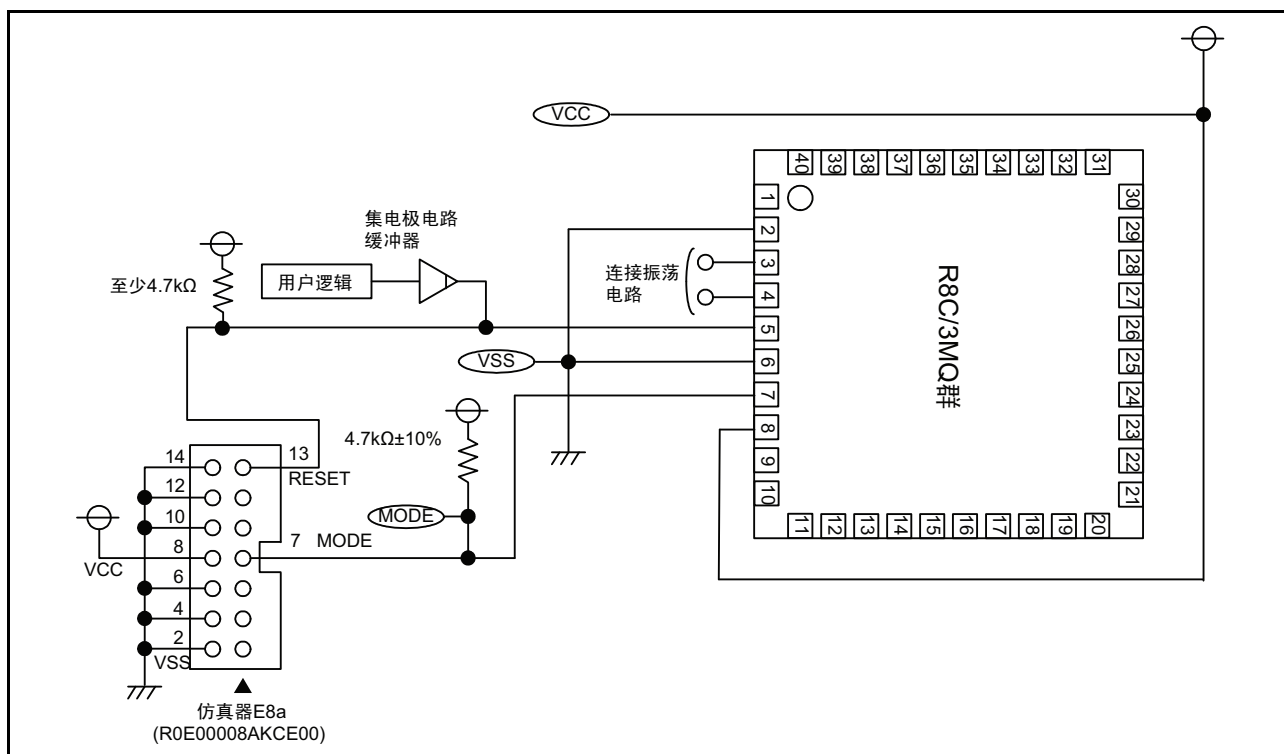


## 附录 2. 串行编程器和 on-chip 调试仿真器的连接例子

和 MF Ten Nine 电缆（M3A-0652CBL）的连接例子如附图 2.1 所示，和仿真器 E8a（R0E00008AKCE00）的连接例子如附图 2.2 所示。



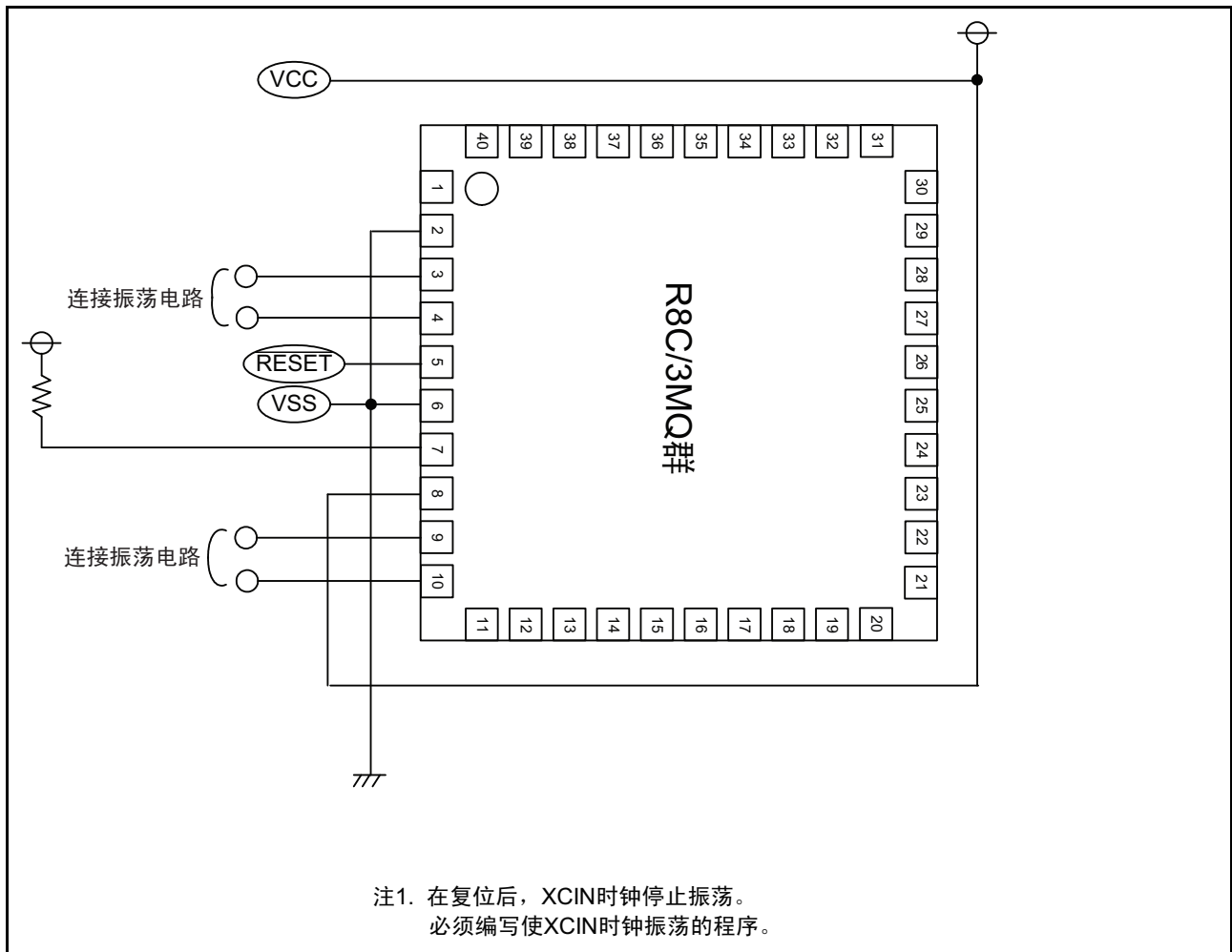
附图 2.1 和 MF Ten Nine 电缆（M3A-0652CBL）的连接例子



附图 2.2 和仿真器 E8a (R0E00008AKCE00) 的连接例子

## 附录 3. 振荡评估电路例子

振荡评估电路例子如附图 3.1 所示。



附图 3.1 振荡评估电路例子

## 索引

## 数字

4 线式总线通信模式 .....	330
4 线式总线通信模式的初始化 .....	330

## A

A0、A1 .....	11
AIERi (i=0 ~ 1) .....	135

## B

BBACKRTNTIMG .....	417
BBADFIC .....	117
BBANTSWCON .....	417
BBANTSWTIMG .....	416
BBBOFFPROD .....	410
BBCCAIC .....	117
BBCCAVTH .....	399
BBCON .....	384
BBCSMACON0 .....	398
BBCSMACON1 .....	403
BBCSMACON2 .....	404
BBEVAREG .....	414
BBEXTENDAD0 .....	405
BBEXTENDAD1 .....	405
BBEXTENDAD2 .....	405
BBEXTENDAD3 .....	405
BBIDLEWAIT .....	415
BBLVLVTH .....	396
BBPANID .....	404
BBPLLDIVH .....	411
BBPLLDIVL .....	411
BBPLLIC .....	117
BBRFCON .....	401
BBRFINI .....	416
BBRSSICCARSLT .....	390
BBRSSIOFS .....	413
BBRX0IC/BBIDLEIC .....	117
BBRX1IC/BBCREGIC .....	117
BBRXCOUNT .....	389
BBRXFLEN .....	388
BBRXOR0IC/BBCALIC .....	117
BBRXOR1IC .....	117
BBSHORTAD .....	405
BBTCOMPIREG0(i=0 ~ 2) .....	407
BBTCOMPIREG1(i=0 ~ 2) .....	407
BBTIM0IC .....	117
BBTIM1IC .....	117
BBTIM2IC .....	117
BBTIMECON .....	409
BBTIMEREAD0 .....	406
BBTIMEREAD1 .....	406
BBTSTAMP0 .....	408
BBTSTAMP1 .....	408

BBTXFLEN .....	393
BBTXIC .....	117
BBTXORIC .....	117
BBTXOUTPWR .....	412
BBTXRXCON .....	397
BBTXRXMODE0 .....	386
BBTXRXMODE1 .....	387
BBTXRXMODE2 .....	394
BBTXRXMODE3 .....	395
BBTXRXMODE4 .....	402
BBTXRXRST .....	385
BBTXRXST0 .....	391
BBTXRXST1 .....	400
B 标志 .....	12
BGO (后台操作) 功能 .....	443
保护 .....	110
保留位 .....	12
标志寄存器 .....	11
标准串行输入 / 输出模式 .....	454
标准串行输入 / 输出模式的禁止功能 .....	144
标准运行模式 .....	97
并行输入 / 输出模式 .....	457

## C

C 标志 .....	11
CM0 .....	88
CM1 .....	89
CM3 .....	90
CMPA .....	39
CPSRF .....	92
CPU .....	10
CPU 改写模式 .....	429
CPU 时钟 .....	96
CPU 时钟和外围功能时钟 .....	96
CSPR .....	153
产品一览表 .....	4
程序计数器 .....	11
处理器中断优先级 .....	12
传送时钟 .....	318, 348
串行编程器和 on-chip 调试仿真器的连接例子 .....	505
串行接口 (UART0) .....	287
重复模式 .....	174
从属发送 .....	357
从属接收 .....	359
从中断程序的返回 .....	124
存储器 .....	13
存储器的分配 .....	425

## D

D 标志 .....	11
DRR0 .....	70
DRR1 .....	71

DTBLSj (j=0 ~ 23) .....	162
DTC .....	159
DTCCRj (j=0 ~ 23) .....	161
DTCCTj (j=0 ~ 23) .....	162
DTC 的执行周期数 .....	177
DTCENi (i=0 ~ 3、5、6) .....	164
DTCTL .....	165
DTDARj (j=0 ~ 23) .....	163
DTRLDj (j=0 ~ 23) .....	162
DTSARj (j=0 ~ 23) .....	163
单触发的选择 .....	215
等待模式 .....	99
等待模式和停止模式 .....	463
低速内部振荡器时钟 .....	94
低消耗电流读模式 .....	465
地址寄存器 .....	11
地址匹配中断 .....	134
电特性 .....	466
电压检测电路 .....	36, 463
电压监视 0 复位 .....	34, 46
电压监视 1 中断 .....	47
电源稳定的情况 .....	31
调试标志 .....	11
定时器 .....	463
定时器概论 .....	180
定时器模式 .....	187, 206, 242, 247
定时器 RA .....	181
定时器 RB .....	200
定时器 RC .....	220
定时器 RC 中断 .....	269
定时器 RC 中断、同步串行通信单元中断、I <sup>2</sup> C 总线接口 中断、闪存中断 (有多个中断请求源的中断) .....	136
定时器 RE .....	271
端口 .....	463
端口的设定 .....	74
对外围功能的影响 .....	50
堆栈指针指定标志 .....	12

**E**

EW0 模式 .....	440
EW1 模式 .....	440

**F**

f1、f2、f4、f8、f32 .....	96
FB .....	11
fC、fC2、fC4、fC32 .....	96
FLG .....	11
FMR0 .....	433
FMR1 .....	436
FMR2 .....	438
FMRDYIC .....	118
fOCO .....	96
fOCO128 .....	96
fOCO-S .....	96
fOCO-WDT .....	96

FST .....	430
发送 .....	362
封装尺寸图 .....	504
符号标志 .....	12
复位 .....	26
复位源的判断功能 .....	35

**G**

概要 .....	1
各模式的设定和解除方法 .....	442
各通信模式和引脚功能 .....	322
功耗的降低 .....	463
功率控制 .....	97
功能 .....	142
挂起 .....	441
规格概要 .....	2

**H**

缓冲器运行 .....	237
-------------	-----

**I**

I/O 端口 .....	49
I/O 端口的功能 .....	50
I/O 端口以外的引脚 .....	51
I <sup>2</sup> C 总线格式 .....	352
I <sup>2</sup> C 总线接口模式 .....	352
I 标志 .....	12, 120
ICCR1 .....	342
ICCR2 .....	343
ICDRR .....	341
ICDRS .....	347
ICDRT .....	341
ICIER .....	345
ICMR .....	344
ICSR .....	346
ID 码检查功能 .....	427, 454
ID 码区域 .....	141
ILVL2 ~ ILVL0 位和 IPL .....	120
INTB .....	11
INTEN .....	127
INTF .....	128
INTiIC (i=0 ~ 3) .....	119
$\overline{\text{INTi}}$ 输入滤波器 (i=0 ~ 3) .....	129
$\overline{\text{INTi}}$ 中断 (i=0、1、3) .....	126
INTSR .....	66, 126
$\overline{\text{INT}}$ 中断 .....	126
IPL .....	12
IR 位 .....	120
ISP .....	11

**J**

寄存器的设定例子 .....	364
寄存器压栈 .....	123



寄存器组指定标志 .....	12
计数过程中的定时器写控制 .....	188, 207
计数源 .....	236
计数源保护模式无效的情况 .....	157
计数源保护模式有效的情况 .....	158
极性选择功能 .....	298
键输入中断 .....	130
降低功耗的要点和处理方法 .....	463
接收 .....	363
接受中断请求时的 IPL 变化 .....	122
接通电源的情况 .....	31
进位标志 .....	11
静态基址寄存器 .....	11

**K**

KIEN .....	132
KIEN1 .....	133
KUPIC .....	117
看门狗定时器 .....	149
看门狗定时器复位 .....	35
可编程波形发生模式 .....	209
可编程单触发发生模式 .....	212
可编程等待单触发发生模式 .....	216
控制数据的分配和 DTC 向量表 .....	168
框图 .....	5

**L**

LSB first 或者 MSB first 的选择 .....	299
冷启动 / 热启动的判断功能 .....	35
连续接收模式 .....	299
链传送 .....	175
零标志 .....	11

**M**

MSTCR .....	223, 309, 339
脉冲输出的强制截止 .....	240
脉冲输出模式 .....	189
脉冲周期测量模式 .....	196
脉宽测量模式 .....	193
模式的选择 .....	306

**N**

内部电源的低功耗 .....	463
内部振荡器时钟 .....	94

**O**

O 标志 .....	12
OCD .....	91
OFS .....	29, 45, 146, 154, 428
OFS2 .....	30, 147, 155
On-chip 调试器的注意事项 .....	503

**P**

P1DRR .....	69
PC .....	11
PDi (i=0、1、3、4) .....	59
PINSR .....	67, 93, 340
Pi (i=0、1、3、4) .....	60
PM0 .....	28
PM1 .....	151
PRCR .....	110
PWM2 模式 .....	261
PWM 模式 .....	256
PUR0 .....	68
PUR1 .....	68

**Q**

启动源 .....	166
强制擦除功能 .....	143
全状态检查 .....	452

**R**

R0、R1、R2、R3 .....	11
RMADi (i=0 ~ 1) .....	135
ROM 码保护功能 .....	427, 457
RSTFR .....	28
软件复位 .....	35
软件命令 .....	444
软件中断 .....	112

**S**

S0RIC .....	117
S0TIC .....	117
SAR .....	347
SB .....	11
S 标志 .....	12
SCS 引脚控制和仲裁 .....	335
SDA 引脚的数字延迟的选择 .....	350
SFR .....	14
SSBR .....	310
SSCRH .....	312
SSCRL .....	313
SSER .....	315
SSMR .....	314
SSMR2 .....	317
SSRDR .....	311
SSSR .....	316
SSTDR .....	311
SSTRSR .....	320
SSUIC/IICIC .....	118
SSUICSR .....	65, 309, 339
SS 移位寄存器 .....	320
闪存的改写禁止功能 .....	427
闪存的停止 .....	464
闪存 .....	424
上电复位功能 .....	33

上溢标志	12
事件计数器模式	191
实时时钟模式	272
使用时的注意事项	484
时钟	463
时钟发生电路	85
时钟同步串行格式	361
时钟同步串行 I/O 模式	295
时钟同步串行接口	306, 463
时钟同步串行模式	361
时钟同步通信模式	323
时钟同步通信模式的初始化	323
输出比较功能	247
输出比较模式	279
数据保护功能	443
数据寄存器	11
输入捕捉功能	242
数字滤波器	239

**T**

TRA	185
TRACR	182
TRAIC	117
TRAIOC	183, 187, 190, 192, 194, 197
TRAMR	184
TRAPRE	185
TRASR	61, 186
TRBCR	201
TRBIC	117
TRBIOC	202, 206, 210, 213, 217
TRBMR	203
TRBOCR	202
TRBPR	204
TRBPPE	203
TRBRCSR	62, 205, 233
TRBSC	204
TRC	229
TRCCR1	225, 249, 257, 263
TRCCR2	230, 252, 258, 264
TRCDF	231, 265
TRCGRA	230
TRCGRB	230
TRCGRC	230
TRCGRC 寄存器和 TRCGRD 寄存器的 输出引脚的变更	254
TRCGRD	230
TRCIC	118
TRCIER	226
TRCIOR0	228, 244, 250
TRCIOR1	229, 245, 251
TRCMR	224
TRCOER	232
TRCPSR0	63, 234
TRCPSR1	64, 235
TRCSR	227
TRECR1	276, 281
TRECR2	277, 282

TRECSR	278, 282
TREHR	274
TREIC	117
TREMIN	274, 280
TRESEC	273, 280
TREWK	275
特点	1
特殊中断	113
停止模式	104
同步串行通信单元 (SSU)	307

**U**

U0BRG	289
U0C0	291
U0C1	292
U0MR	289
U0RB	293
U0SR	65, 294
U0TB	290
UART	300
U 标志	12
USP	11

**V**

VCA2	40, 92
VCAC	39
VCC 输入电压的监视	46
VCMP1IC	117
VD1LS	41
Vdet0 的监视	46
Vdet1 的监视	46
VLT0	72
VLT1	73

**W**

WDTC	152
WDTR	151
WDTS	152
VW0C	42
VW1C	43
VW2C	44
外围功能时钟	96
外围功能时钟的停止	463
外围功能中断	113
未使用引脚的处理	83
位速率	304
位同步电路	369

**X**

XCIN 时钟	95
XIN 时钟	94
系统时钟	96
选项功能选择区	145

## Y

异步串行 I/O (UART) 模式.....	300
引脚功能的说明.....	8
引脚排列图.....	6
硬件复位.....	31
用户堆栈指针.....	11
用途.....	1
有关电源电压波动的注意事项.....	502
运行时序.....	176

## Z

Z 标志.....	11
噪声消除电路.....	368
振荡评估电路例子.....	507
振荡停止检测功能.....	107
振荡停止检测功能的使用方法.....	107
帧基址寄存器.....	11
正常模式.....	173
中断.....	111
中断表寄存器.....	11
中断的分类.....	111
中断堆栈指针.....	11
中断和中断向量.....	114
中断控制.....	120
中断请求.....	321, 351
中断响应时间.....	122
中断响应顺序.....	121
中断优先级.....	124
中断优先级的判断电路.....	125
中断源.....	176
中断允许标志.....	12
中央处理器 (CPU).....	10
主控发送.....	353
主控接收.....	354
总线控制.....	84

修订记录	R8C/3MQ 群 用户手册 硬件篇
------	--------------------

Rev.	发行日	修订内容	
		页	修订处
1.00	2012.01.31	—	初版发行

---

R8C/3MQ 群  
用户手册 硬件篇

Publication Date: Rev.1.00 Jan 31, 2012

Published by: Renesas Electronics Corporation

---

**SALES OFFICES****Renesas Electronics Corporation**<http://www.renesas.com>Refer to "<http://www.renesas.com/>" for the latest and detailed information.**Renesas Electronics America Inc.**2880 Scott Boulevard Santa Clara, CA 95050-2554, U.S.A.  
Tel: +1-408-588-6000, Fax: +1-408-588-6130**Renesas Electronics Canada Limited**1101 Nicholson Road, Newmarket, Ontario L3Y 9C3, Canada  
Tel: +1-905-898-5441, Fax: +1-905-898-3220**Renesas Electronics Europe Limited**Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K  
Tel: +44-1628-585-100, Fax: +44-1628-585-900**Renesas Electronics Europe GmbH**Arcadiastrasse 10, 40472 Düsseldorf, Germany  
Tel: +49-211-65030, Fax: +49-211-6503-1327**Renesas Electronics (China) Co., Ltd.**7th Floor, Quantum Plaza, No.27 ZhiChunLu Haidian District, Beijing 100083, P.R.China  
Tel: +86-10-8235-1155, Fax: +86-10-8235-7679**Renesas Electronics (Shanghai) Co., Ltd.**Unit 204, 205, AZIA Center, No.1233 Lujiazui Ring Rd., Pudong District, Shanghai 200120, China  
Tel: +86-21-5877-1818, Fax: +86-21-6887-7858 / -7898**Renesas Electronics Hong Kong Limited**Unit 1601-1613, 16/F., Tower 2, Grand Century Place, 193 Prince Edward Road West, Mongkok, Kowloon, Hong Kong  
Tel: +852-2886-9318, Fax: +852 2886-9022/9044**Renesas Electronics Taiwan Co., Ltd.**13F, No. 363, Fu Shing North Road, Taipei, Taiwan  
Tel: +886-2-8175-9600, Fax: +886 2-8175-9670**Renesas Electronics Singapore Pte. Ltd.**1 harbourFront Avenue, #06-10, Keppel Bay Tower, Singapore 098632  
Tel: +65-6213-0200, Fax: +65-6278-8001**Renesas Electronics Malaysia Sdn.Bhd.**Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No. 18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia  
Tel: +60-3-7955-9390, Fax: +60-3-7955-9510**Renesas Electronics Korea Co., Ltd.**11F., Samik Lavied' or Bldg., 720-2 Yeoksam-Dong, Kangnam-Ku, Seoul 135-080, Korea  
Tel: +82-2-558-3737, Fax: +82-2-558-5141

R8C/3MQ群



瑞萨电子株式会社

R01UH0117CJ0100