

RX65Nグループ、RX651グループ フラッシュメモリ

ユーザーズマニュアル ハードウェア インタフェース編

ルネサス 32ビットマイクロコンピュータ

RXファミリ/RX600シリーズ

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサス エレクトロニクスは、予告なしに、本資料に記載した製品または仕様を変更することがあります。
ルネサス エレクトロニクスのホームページなどにより公開される最新情報をご確認ください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品、本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、
家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、
金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

6. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
9. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
10. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものといたします。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
12. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違えば、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

目次

1.	特長	6
2.	モジュール構成図	7
3.	アドレス空間	8
4.	レジスタ	9
4.1	フラッシュ P/E プロテクトレジスタ (FWEPROR)	10
4.2	フラッシュアクセスステータスレジスタ (FASTAT)	11
4.3	フラッシュアクセスエラー割り込み許可レジスタ (FAEINT)	13
4.4	フラッシュレディ割り込み許可レジスタ (FRDYIE)	14
4.5	FACI コマンド処理開始アドレスレジスタ (FSADDR)	15
4.6	FACI コマンド処理終了アドレスレジスタ (FEADDR)	16
4.7	フラッシュステータスレジスタ (FSTATR)	17
4.8	フラッシュ P/E モードエントリレジスタ (FENTRYR)	21
4.9	フラッシュシーケンサ設定初期化レジスタ (FSUINTR)	23
4.10	FACI コマンドレジスタ (FCMDR)	24
4.11	データフラッシュブランクチェック制御レジスタ (FBCCNT)	25
4.12	データフラッシュブランクチェックステータスレジスタ (FBCSTAT)	25
4.13	データフラッシュ書き込み開始アドレスレジスタ (FPSADDR)	26
4.14	フラッシュアクセスウィンドウモニタレジスタ (FAWMON)	27
4.15	フラッシュシーケンサ処理切り替えレジスタ (FCPSR)	28
4.16	フラッシュシーケンサ処理クロック周波数通知レジスタ (FPCKAR)	29
4.17	スタートアップ領域コントロールレジスタ (FSUACR)	30
5.	フラッシュシーケンサの動作モード	31
6.	FACI コマンド	32
6.1	FACI コマンド一覧	32
6.2	フラッシュシーケンサの状態と FACI コマンドの関係	34
6.3	FACI コマンドの使用方法	36
6.3.1	コードフラッシュメモリ P/E モード移行	36
6.3.2	データフラッシュメモリ P/E モード移行	36
6.3.3	リードモード移行	37
6.3.4	FACI コマンド使用時の概略フロー	38
6.3.5	コマンドロック状態からの復帰	39
6.3.6	プログラムコマンド	40
6.3.7	ブロックイレーズコマンド	42
6.3.8	マルチブロックイレーズコマンド	43
6.3.9	P/E サスペンドコマンド	44
6.3.10	P/E レジュームコマンド	49
6.3.11	ステータスクリアコマンド	50
6.3.12	強制終了コマンド	51
6.3.12.1	コマンド発行中の強制終了コマンドの使用方法について	51
6.3.13	ブランクチェックコマンド	52

6.3.14	コンフィギュレーション設定コマンド	54
7.	プロテクション機能	56
7.1	ソフトウェアプロテクション	56
7.1.1	FWEPROR レジスタによるプロテクト	56
7.1.2	FENTRYR によるプロテクト	56
7.2	エラープロテクション	56
7.3	スタートアッププログラム保護機能	59
7.4	エリアプロテクションによるプロテクト	63
7.5	デュアルバンク機能	64
7.5.1	バンクモード切り替え機能	64
7.5.2	起動バンク選択機能	65
8.	使用上の注意点	67
	改訂記録	68

1. 特長

フラッシュメモリのハードウェアインタフェースの特長を以下に示します。コードフラッシュメモリ容量が1.5Mバイト以上の製品と1Mバイト以下の製品との仕様の違い、本MCUに搭載しているフラッシュメモリの容量、ブロック構成、アドレス等の情報は、「ユーザーズマニュアルハードウェア編」を参照してください。

プログラム/イレーズ方式

内部周辺バス6経由でフラッシュメモリ専用のシーケンサ(フラッシュシーケンサ)を使用したプログラム/イレーズを実行可能です。フラッシュシーケンサは、プログラム/イレーズ処理のサスペンド/レジューム(中断/再開)、BGO(Back Ground Operation)などの機能もサポートしています。

セキュリティ機能

フラッシュメモリの不正改ざん/不正リードを防止するためのハードウェア機能をサポートしています。

プロテクション機能

フラッシュメモリの誤書き換えを防止するハードウェア機能をサポートしています。

割り込み

フラッシュシーケンサの処理完了を通知する割り込みをサポートしています。また、誤動作発生を通知するためのエラー割り込みもサポートしています。

3. アドレス空間

フラッシュメモリのハードウェアインタフェースを使用する場合には、各ハードウェアのレジスタ領域、FACI コマンド発行用の領域にアクセスする必要があります。各領域の情報を表 3.1 に記載します。

表 3.1 ハードウェアインタフェース用領域の情報

領域	アドレス	サイズ
各ハードウェアのレジスタ領域	「4. レジスタ」を参照	「4. レジスタ」を参照
FACI コマンド発行領域	007E 0000h	4バイト
オプション設定メモリ(コンフィギュレーション設定領域)	FE7F 5D00h～FE7F 5D7Fh	128バイト

フラッシュメモリのアドレスなどの情報は、「ユーザーズマニュアル ハードウェア編」を参照してください。

4. レジスタ

フラッシュメモリのハードウェアインタフェースを使用する場合にアクセスが必要になるレジスタの情報を本章にまとめます。特に記載がない場合には、レジスタの初期化条件はリセットのみです。

オプション設定メモリなどの情報は、「ユーザーズマニュアル ハードウェア編」を参照してください。

表4.1 レジスタアドレス一覧

アドレス	モジュールシンボル	レジスタ名	レジスタシンボル	ビット幅	アクセスサイズ	アクセスサイクル数		参照ページ
						ICLK \geq PCLKB/FCLKの場合	ICLK < PCLKB/FCLKの場合	
0008 C296h	FLASH	フラッシュ P/E プロテクトレジスタ	FWEPROR	8	8	4~5PCLKB	2~3ICLK	10
007F E010h	FLASH	フラッシュアクセスステータスレジスタ	FASTAT	8	8	2~4FCLK	2~3ICLK	11
007F E014h	FLASH	フラッシュアクセスエラー割り込み許可レジスタ	FAEINT	8	8	2~4FCLK	2~3ICLK	13
007F E018h	FLASH	フラッシュレディ割り込み許可レジスタ	FRDYIE	8	8	2~4FCLK	2~3ICLK	14
007F E030h	FLASH	FACI コマンド処理開始アドレスレジスタ	FSADDR	32	32	2~4FCLK	2~3ICLK	15
007F E034h	FLASH	FACI コマンド処理終了アドレスレジスタ (注1)	FEADDR	32	32	2~4FCLK	2~3ICLK	16
007F E080h	FLASH	フラッシュステータスレジスタ	FSTATR	32	32	2~4FCLK	2~3ICLK	17
007F E084h	FLASH	フラッシュ P/E モードエントリレジスタ	FENTRYR	16	16	2~4FCLK	2~3ICLK	21
007F E08Ch	FLASH	フラッシュシーケンサ設定初期化レジスタ	FSUINITR	16	16	2~4FCLK	2~3ICLK	23
007F E0A0h	FLASH	FACI コマンドレジスタ	FCMDR	16	16	2~4FCLK	2~3ICLK	24
007F E0D0h	FLASH	データフラッシュブランクチェック制御レジスタ (注1)	FBCCNT	8	8	2~4FCLK	2~3ICLK	28
007F E0D4h	FLASH	データフラッシュブランクチェックステータスレジスタ (注1)	FBCSTAT	8	8	2~4FCLK	2~3ICLK	29
007F E0D8h	FLASH	データフラッシュ書き込み開始アドレスレジスタ (注1)	FPSADDR	32	32	2~4FCLK	2~3ICLK	29
007F E0DCh	FLASH	フラッシュアクセスウィンドウモニタレジスタ	FAWMON	32	32	2~4FCLK	2~3ICLK	27
007F E0E0h	FLASH	フラッシュシーケンサ処理切り替えレジスタ	FCPSR	16	16	2~4FCLK	2~3ICLK	28
007F E0E4h	FLASH	フラッシュシーケンサ処理クロック周波数通知レジスタ	FPCKAR	16	16	2~4FCLK	2~3ICLK	29
007F E0E8h	FLASH	スタートアップ領域コントロールレジスタ	FSUACR	16	16	2~4FCLK	2~3ICLK	30

注1. コードフラッシュメモリ容量が1.5Mバイト以上の製品のみ使用できます。

4.1 フラッシュ P/E プロテクトレジスタ (FWEPROR)

アドレス 0008 C296h

b7	b6	b5	b4	b3	b2	b1	b0
—	—	—	—	—	—	FLWE[1:0]	

リセット後の値 0 0 0 0 0 0 1 0

ビット	シンボル	ビット名	機能	R/W
b1-b0	FLWE[1:0]	フラッシュライトイレース許可ビット	コードフラッシュメモリ容量が1.5Mバイト以上の製品： b1 b0 0 0：プログラム/イレース、ブランクチェックの禁止 0 1：プログラム/イレース、ブランクチェックの許可 1 0：プログラム/イレース、ブランクチェックの禁止 1 1：プログラム/イレース、ブランクチェックの禁止 コードフラッシュメモリ容量が1Mバイト以下の製品： b1 b0 0 0：プログラム/イレースの禁止 0 1：プログラム/イレースの許可 1 0：プログラム/イレースの禁止 1 1：プログラム/イレースの禁止	R/W
b7-b2	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W

フラッシュメモリに対するプログラム/イレース、ブランクチェックをハードウェアによって許可/禁止します。

FWEPROR レジスタは、RES# 端子リセット、パワーオンリセット、電圧監視0リセット、独立ウォッチドッグタイマリセット、ウォッチドッグタイマリセット、電圧監視1リセット、電圧監視2リセット、ソフトウェアリセット、およびディープソフトウェアスタンバイモード遷移時、ソフトウェアスタンバイモード遷移時に初期化されます。

4.2 フラッシュアクセスステータスレジスタ (FASTAT)

アドレス 007F E010h

b7	b6	b5	b4	b3	b2	b1	b0
CFAE	—	—	CMDLK	DFAE	—	—	—

リセット後の値 0 0 0 0 0 0 0 0

ビット	シンボル	ビット名	機能	R/W
b2-b0	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b3	DFAE	データフラッシュメモリアクセス違反フラグ(注2)	0: データフラッシュメモリのアクセス違反なし 1: データフラッシュメモリのアクセス違反あり	R/W (注1)
b4	CMDLK	コマンドロックフラグ	0: フラッシュシーケンサはコマンドロック状態ではない 1: フラッシュシーケンサはコマンドロック状態	R
b6-b5	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b7	CFAE	コードフラッシュメモリアクセス違反フラグ	0: コードフラッシュメモリのアクセス違反なし 1: コードフラッシュメモリのアクセス違反あり	R/W (注1)

注1. フラグを“0”にするために、“1”を読んだ後に“0”を書くことのみ可能です。

注2. コードフラッシュメモリ容量が1Mバイト以下の製品の場合は予約ビットです。読むと“0”が読めます。書く場合、“0”としてください。

FASTAT レジスタはコードフラッシュメモリ / データフラッシュメモリのアクセス違反有無を示すレジスタです。CFAE フラグ、DFAE フラグのいずれかが“1”の場合には、CMDLK フラグが“1”となり、フラッシュシーケンサはコマンドロック状態になります(「7.2 エラープロテクション」参照)。コマンドロック状態を解除するためには、FACIによりステータスクリアコマンドまたは強制終了コマンドを発行する必要があります。

DFAE フラグ(データフラッシュメモリアクセス違反フラグ)

データフラッシュメモリのアクセス違反の有無を示すフラグです。DFAE フラグが“1”の場合には、FSTATR.ILGLERR フラグが“1”になり、フラッシュシーケンサはコマンドロック状態になります。

[“1”になる条件]

- 「表 7.1 エラープロテクト一覧」を参照してください。

[“0”になる条件]

- “1”を読んだ後に、“0”を書いた場合
- ステータスクリアコマンドまたは強制終了コマンドを発行した場合

CMDLK フラグ(コマンドロックフラグ)

フラッシュシーケンサがコマンドロック状態であることを示すフラグです。

[“1”になる条件]

- フラッシュシーケンサが「表 7.1 エラープロテクト一覧」のエラーを検出して、コマンドロック状態に遷移した後

[“0”になる条件]

- ステータスクリアまたは強制終了コマンドの処理を開始した後

CFAE フラグ(コードフラッシュメモリアクセス違反フラグ)

コードフラッシュメモリのアクセス違反の有無を示すフラグです。CFAE フラグが“1”の場合には、FSTATR.ILGLERR フラグが“1”になり、フラッシュシーケンサはコマンドロック状態になります。

["1"になる条件]

- 「表 7.1 エラープロテクト一覧」を参照してください。

["0"になる条件]

- “1”を読んだ後に、“0”を書いた場合
- ステータスクリアコマンドまたは強制終了コマンドを発行した場合

4.3 フラッシュアクセスエラー割り込み許可レジスタ (FAEINT)

アドレス 007F E014h

b7	b6	b5	b4	b3	b2	b1	b0
CFAEIE	—	—	CMDLKIE	DFAEIE	—	—	—

リセット後の値 1 0 0 1 1 0 0 0

ビット	シンボル	ビット名	機能	R/W
b2-b0	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b3	DFAEIE	データフラッシュメモリアクセス違反割り込み許可ビット (注1)	0 : FASTAT.DFAE = 1で、FIFERR割り込み要求の発生を禁止 1 : FASTAT.DFAE = 1で、FIFERR割り込み要求の発生を許可	R/W
b4	CMDLKIE	コマンドロック割り込み許可ビット	0 : FASTAT.CMDLK = 1で、FIFERR割り込み要求の発生を禁止 1 : FASTAT.CMDLK = 1で、FIFERR割り込み要求の発生を許可	R/W
b6-b5	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b7	CFAEIE	コードフラッシュメモリアクセス違反割り込み許可ビット	0 : FASTAT.CFAE = 1で、FIFERR割り込み要求の発生を禁止 1 : FASTAT.CFAE = 1で、FIFERR割り込み要求の発生を許可	R/W

注1. コードフラッシュメモリ容量が1Mバイト以下の製品の場合は予約ビットです。読むと“1”が読めます。書く場合、“1”としてください。

FAEINT レジスタは、フラッシュアクセスエラー (FIFERR) 割り込み要求の発生を許可 / 禁止するためのレジスタです。

DFAEIE ビット (データフラッシュメモリアクセス違反割り込み許可ビット)

データフラッシュメモリアクセス違反が発生し、FASTAT.DFAE フラグが“1”になった場合の FIFERR 割り込み要求の発生を許可 / 禁止するためのビットです。

CMDLKIE ビット (コマンドロック割り込み許可ビット)

フラッシュシーケンサがコマンドロック状態に遷移し、FASTAT.CMDLK フラグが“1”になった場合の FIFERR 割り込み要求の発生を許可 / 禁止するためのビットです。

CFAEIE ビット (コードフラッシュメモリアクセス違反割り込み許可ビット)

コードフラッシュメモリアクセス違反が発生し、FASTAT.CFAE フラグが“1”になった場合の FIFERR 割り込み要求の発生を許可 / 禁止するためのビットです。

4.4 フラッシュレディ割り込み許可レジスタ (FRDYIE)

アドレス 007F E018h

	b7	b6	b5	b4	b3	b2	b1	b0
	—	—	—	—	—	—	—	FRDYI E
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	FRDYIE	フラッシュレディ割り込み許可ビット	0 : FRDY割り込み要求の発生を禁止 1 : FRDY割り込み要求の発生を許可	R/W
b7-b1	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W

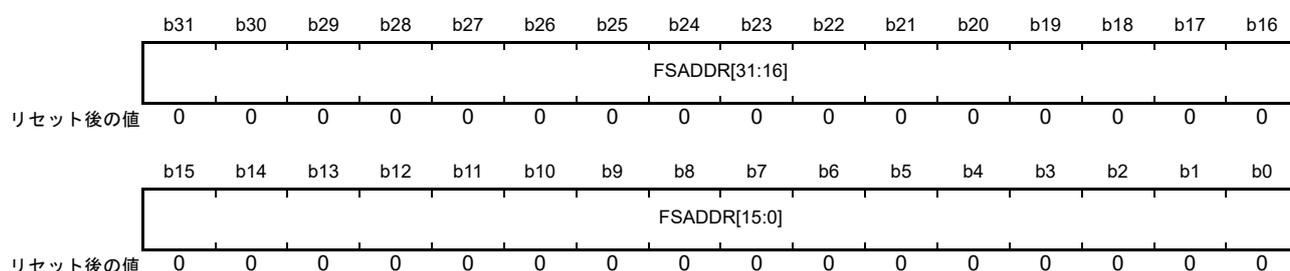
FRDYIE レジスタは、フラッシュレディ (FRDY) 割り込み要求の発生を許可 / 禁止するためのレジスタです。

FRDYIE ビット (フラッシュレディ割り込み許可ビット)

フラッシュシーケンサがプログラム / イレーズ、ブランクチェックのコマンド処理を完了して、FASTAT.FRDY フラグが“0”から“1”に変化した場合のFRDY割り込み要求の発生を許可 / 禁止するためのビットです。

4.5 FACI コマンド処理開始アドレスレジスタ (FSADDR)

アドレス 007F E030h



ビット	シンボル	ビット名	機能	R/W
b31-b0	FSADDR [31:0]	FACIコマンド処理開始アドレスビット	FACIコマンド処理開始アドレス	R/W (注1)

注1. FSTATR.FRDYフラグが“1”の場合のみ書き込み可能です。FSTATR.FRDYフラグが“0”の場合の書き込みは無視されます。ただし、b0、b1は読み込みのみです。

FSADDR レジスタは、プログラム、ブロックイレーズ、マルチブロックイレーズ、ブランクチェック、コンフィギュレーション設定のFACI コマンド発行時に、コマンド処理の対象領域の開始アドレスを指定するためのレジスタです。

FSUINITR.SUINIT ビットを“1”にすると、FSADDR レジスタを初期化できます。リセットでも初期化可能です。

FSADDR[31:0] ビット (FACI コマンド処理開始アドレスビット)

FACI コマンド処理の開始アドレスを指定するためのビットです。コードフラッシュメモリに対するFACI コマンド処理ではb31～b24は無視されます。データフラッシュメモリに対するFACI コマンド処理では、b31～b17は無視されます。

オプション設定メモリに対するFACI コマンド処理では、b31～b10は無視されます。アドレス境界に満たないビットも無視されます。表4.2にコマンドごとのアドレス境界を示します。

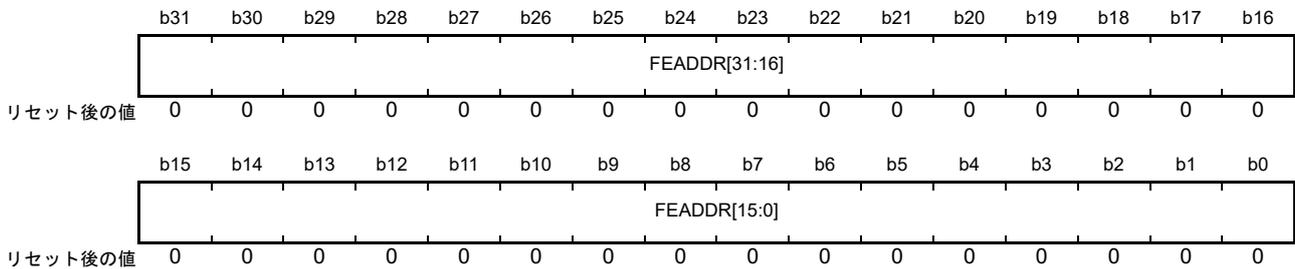
表4.2 コマンドごとのアドレス境界

コマンド	アドレス境界
プログラム(コードフラッシュメモリ)	128バイト
プログラム(データフラッシュメモリ)	4バイト
ブロックイレーズ(コードフラッシュメモリ)	8Kまたは32Kバイト
ブロックイレーズ(データフラッシュメモリ)	64バイト
マルチブロックイレーズ(データフラッシュメモリ)	64/128/256バイト
ブランクチェック(データフラッシュメモリ)	4バイト
コンフィギュレーション設定	16バイト

コードフラッシュメモリ領域の開始アドレスは、「ユーザーズマニュアル ハードウェア編」を参照してください。オプション設定メモリ(コンフィギュレーション設定領域)の開始アドレスは「表6.6 コンフィギュレーション設定コマンドで使用するアドレス」を参照してください。

4.6 FACI コマンド処理終了アドレスレジスタ (FEADDR)

アドレス 007F E034h



ビット	シンボル	ビット名	機能	R/W
b31-b0	FEADDR [31:0]	FACIコマンド処理終了アドレスビット	FACIコマンド処理終了アドレス	R/W (注1)

注1. FSTATR.FRDYフラグが“1”の場合のみ書き込み可能です。FSTATR.FRDYフラグが“0”の場合の書き込みは無視されます。ただし、b0、b1は読み込みのみです。

コードフラッシュメモリ容量が 1.5M バイト以上の製品のみ FEADDR レジスタを使用できます。

FEADDR レジスタは、マルチブロックイレーズコマンド、ブランクチェックコマンド処理の対象領域の終了アドレスを指定するためのレジスタです。マルチブロックイレーズコマンド実行時、FSADDR レジスタの設定値を FEADDR レジスタの設定値以下にする必要があります。もし FSADDR レジスタの設定値が FEADDR レジスタの設定値より大きい場合、フラッシュシーケンサはコマンドロック状態になります。FBCCNT.BCDIR ビットが“0”の場合には、FSADDR レジスタの設定値を FEADDR レジスタの設定値以下にする必要があります。FBCCNT.BCDIR ビットが“1”の場合には、FSADDR レジスタの設定値を FEADDR レジスタの設定値以上にする必要があります。FBCCNT.BCDIR ビット、FSADDR レジスタ、および FEADDR レジスタの設定値に矛盾がある場合には、フラッシュシーケンサはコマンドロック状態になります (「7.2 エラープロテクション」参照)。

FSUINITR.SUINIT ビットを“1”にすると、FEADDR レジスタを初期化できます。リセットでも初期化可能です。

FEADDR[31:0] ビット (FACI コマンド処理終了アドレスビット)

マルチブロックイレーズコマンド、ブランクチェックコマンド処理の終了アドレスを指定するためのビットです。コマンド処理では、b31～b17 および「表 4.2 コマンドごとのアドレス境界」に示すアドレス境界に満たないビットは無視されます。

データフラッシュメモリ領域の終了アドレスは、「ユーザーズマニュアル ハードウェア編」を参照してください。

4.7 フラッシュステータスレジスタ (FSTATR)

アドレス 007F E080h

	b31	b30	b29	b28	b27	b26	b25	b24	b23	b22	b21	b20	b19	b18	b17	b16
	—	—	—	—	—	—	—	—	ILGCO MERR	FESET ERR	SECER R	OTERR	—	—	—	—
リセット後の値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
	FRDY	ILGLER R	ERSER R	PRGER R	SUSR DY	DBFUL L	ERSSP D	PRGSP D	—	FLWEE RR	—	—	—	—	—	—
リセット後の値	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b5-b0	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b6	FLWEERR	フラッシュライトイレーズプロテクトエラーフラグ	0: エラー未発生 1: エラー発生	R
b7	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b8	PRGSPD	プログラムサスペンドステータスフラグ	0: 下記以外の状態 1: フラッシュシーケンサはプログラムの中断処理中またはプログラムサスペンド中	R
b9	ERSSPD	イレーズサスペンドステータスフラグ	0: 下記以外の状態 1: フラッシュシーケンサはイレーズの中断処理中またはイレーズサスペンド中	R
b10	DBFULL	データバッファフルフラグ	0: データバッファは空 1: データバッファはフル	R
b11	SUSRDY	サスペンドレディフラグ	0: フラッシュシーケンサがP/Eサスペンドコマンドを受け付けられない 1: フラッシュシーケンサがP/Eサスペンドコマンドを受け付け可能	R
b12	PRGERR	プログラムエラーフラグ	0: プログラム処理は正常終了 1: プログラム処理中にエラー発生	R
b13	ERSERR	イレーズエラーフラグ	0: イレーズ処理は正常終了 1: イレーズ処理中にエラー発生	R
b14	ILGLERR	イリーガルエラーフラグ	0: フラッシュシーケンサは不正なFACIコマンドや不正なフラッシュメモリアクセスを検出していない 1: フラッシュシーケンサは不正なFACIコマンドや不正なフラッシュメモリアクセスを検出した	R
b15	FRDY	フラッシュレディフラグ	0: プログラム、ブロックイレーズ、マルチブロックイレーズ、P/Eサスペンド、P/Eレジャー、強制終了、ブランクチェック、コンフィギュレーション設定のコマンド処理中 1: 上記の処理を実行していない	R
b19-b16	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b20	OTERR	アザーエラーフラグ	0: エラー未発生 1: エラー発生	R
b21	SECERR	セキュリティエラーフラグ	0: FAW.FSPRビットによる書き込み保護に違反していない 1: FAW.FSPRビットによる書き込み保護に違反した	R
b22	FESETER R	FENTRY設定エラーフラグ	0: FENTRYRレジスタの設定エラーを検出していない 1: FENTRYRレジスタの設定エラーを検出した	R
b23	ILGCOM ERR	イリーガルコマンドエラーフラグ	0: フラッシュシーケンサは不正なFACIコマンドエラーを検出していない 1: フラッシュシーケンサは不正なFACIコマンドエラーを検出した	R
b31-b24	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W

FSTATR レジスタは、フラッシュシーケンサの状態を示すレジスタです。

FLWEERR フラグ (フラッシュライトイレーズプロテクトエラーフラグ)

FWEPOR レジスタによるフラッシュメモリの書き換え保護に違反したことを示すフラグです。FLWEERR フラグが“1”の場合には、フラッシュシーケンサはコマンドロック状態になります。

["1"になる条件]

- 「表 7.1 エラープロテクト一覧」を参照してください。

["0"になる条件]

- フラッシュシーケンサが強制終了コマンドの処理を開始した後

PRGSPD フラグ (プログラムサスペンドステータスフラグ)

フラッシュシーケンサがプログラムの中断処理中またはプログラムサスペンド状態に遷移したことを示すフラグです。

["1"になる条件]

- フラッシュシーケンサがプログラムの中断処理を開始した後

["0"になる条件]

- フラッシュシーケンサが P/E レジュームコマンドを受け付けた後 (FACI コマンド発行領域に対するライトアクセスが完了した後)
- フラッシュシーケンサが強制終了コマンドの処理を開始した後

ERSSPD フラグ (イレーズサスペンドステータスフラグ)

フラッシュシーケンサがイレーズの中断処理中またはイレーズサスペンド状態に遷移したことを示すフラグです。

["1"になる条件]

- フラッシュシーケンサがイレーズの中断処理を開始した後

["0"になる条件]

- フラッシュシーケンサが P/E レジュームコマンドを受け付けた後 (FACI コマンド発行領域に対するライトアクセスが完了した後)
- フラッシュシーケンサが強制終了コマンドの処理を開始した後

DBFULL フラグ (データバッファフルフラグ)

プログラムコマンド、コンフィギュレーション設定コマンド発行時のデータバッファ状態を示すフラグです。FACI にはプログラムデータ用のバッファ (データバッファ) が内蔵されています。データバッファがフルの状態、FACI コマンド発行領域にフラッシュメモリへのプログラムデータを発行すると、FACI は内部周辺バス 6 にウェイトを挿入します。

["1"になる条件]

- プログラムコマンド、コンフィギュレーション設定コマンド発行中にデータバッファがフルになった後

["0"になる条件]

- データバッファが空になった後

SUSRDY フラグ (サスペンドレディフラグ)

フラッシュシーケンサが P/E サスペンドコマンドを受け付け可能かどうかを示すフラグです。

["1"になる条件]

- フラッシュシーケンサがプログラム / イレーズ処理を開始後、P/E サスペンドコマンドの受け付け可能な状態に遷移した後

["0"になる条件]

- フラッシュシーケンサがP/Eサスペンドコマンド、強制終了コマンドを受け付けた後(FACIコマンド発行領域に対するライトアクセスが完了した後)
- プログラム/イレーズ処理中にコマンドロック状態に遷移した後
- プログラム/イレーズ処理が完了した後

PRGERR フラグ(プログラムエラーフラグ)

フラッシュメモリのプログラム処理の結果を示すフラグです。PRGERR フラグが“1”の場合には、フラッシュシーケンサはコマンドロック状態になります。

["1"になる条件]

- 「表 7.1 エラープロテクト一覧」を参照してください。

["0"になる条件]

- フラッシュシーケンサがステータスクリアまたは強制終了コマンドの処理を開始した後

ERSERR フラグ(イレーズエラーフラグ)

フラッシュメモリのイレーズ処理の結果を示すフラグです。ERSERR フラグが“1”の場合には、フラッシュシーケンサはコマンドロック状態になります。

["1"になる条件]

- 「表 7.1 エラープロテクト一覧」を参照してください。

["0"になる条件]

- フラッシュシーケンサがステータスクリアまたは強制終了コマンドの処理を開始した後

ILGLERR フラグ(イリーガルエラーフラグ)

フラッシュシーケンサが不正な FACI コマンドやフラッシュメモリアccessを検出したことを示すフラグです。ILGLERR フラグが“1”の場合には、フラッシュシーケンサはコマンドロック状態になります。

["1"になる条件]

- 「表 7.1 エラープロテクト一覧」を参照してください。

["0"になる条件]

- フラッシュシーケンサがステータスクリアまたは強制終了コマンドの処理を開始した後

FRDY フラグ(フラッシュレディフラグ)

フラッシュシーケンサのコマンド処理状態を示すフラグです。

["1"になる条件]

- フラッシュシーケンサがコマンド処理を完了した後
- フラッシュシーケンサがP/Eサスペンドコマンドを受け付けて、フラッシュメモリのプログラム/イレーズ処理を中断した後
- フラッシュシーケンサが強制終了コマンドを受け付けて、コマンド処理を終了した後

["0"になる条件]

- フラッシュシーケンサがプログラム、コンフィギュレーション設定の FACI コマンドを受け付け、FACI コマンド発行領域に対する最初のライトアクセスの後
- フラッシュシーケンサがプログラム、コンフィギュレーション設定以外の FACI コマンドを受け付け、FACI コマンド発行領域に対する最終のライトアクセスの後

OTERR フラグ (アザーエラーフラグ)

コマンド受け付け条件を満たさない状態でFACI コマンドを発行したことを示すフラグです。OTERR フラグが“1”の場合、フラッシュシーケンサはコマンドロック状態になります。

["1"になる条件]

- 「表 7.1 エラープロテクト一覧」を参照してください。

["0"になる条件]

- フラッシュシーケンサがステータスクリアまたは強制終了コマンドの処理を開始した後

SECERR フラグ (セキュリティエラーフラグ)

FAW.FSPR ビットによる書き込み保護に違反したことを示すフラグです。SECERR フラグが“1”の場合、フラッシュシーケンサはコマンドロック状態になります。

["1"になる条件]

- 「表 7.1 エラープロテクト一覧」を参照してください。

["0"になる条件]

- フラッシュシーケンサがステータスクリアまたは強制終了コマンドの処理を開始した後

FESETERR フラグ (FENTRY 設定エラーフラグ)

FENTRYR レジスタに AA81h を書き込んだこと、または P/E サスペンド時と P/E レジューム時で FENTRYR レジスタの値が異なることを示すフラグです。FESETERR フラグが“1”の場合、フラッシュシーケンサはコマンドロック状態になります。

["1"になる条件]

- 「表 7.1 エラープロテクト一覧」を参照してください。

["0"になる条件]

- フラッシュシーケンサがステータスクリアまたは強制終了コマンドの処理を開始した後

ILGCOMERR フラグ (イリーガルコマンドエラーフラグ)

フラッシュシーケンサが不正な FACI コマンドを検出したことを示すフラグです。ILGCOMERR フラグが“1”の場合、フラッシュシーケンサはコマンドロック状態になります。

["1"になる条件]

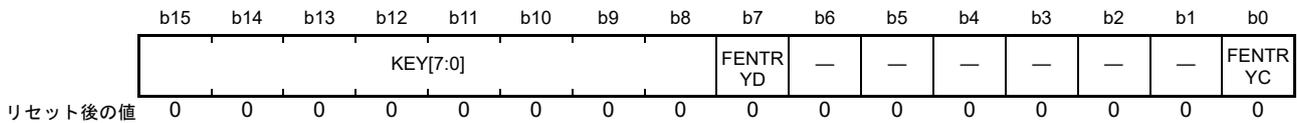
- 「表 7.1 エラープロテクト一覧」を参照してください。

["0"になる条件]

- フラッシュシーケンサがステータスクリアまたは強制終了コマンドの処理を開始した後

4.8 フラッシュ P/E モードエントリレジスタ (FENTRYR)

アドレス 007F E084h



ビット	シンボル	ビット名	機能	R/W
b0	FENTRYC	コードフラッシュメモリ P/E モードエントリビット	0 : コードフラッシュメモリはリードモード 1 : コードフラッシュメモリはP/Eモード	R/W (注1、注2)
b6-b1	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b7	FENTRYD	データフラッシュメモリ P/E モードエントリビット (注4)	0 : データフラッシュメモリはリードモード 1 : データフラッシュメモリはP/Eモード	R/W (注1、注2)
b15-b8	KEY[7:0]	キーコードビット	キーコード	R/W (注3)

注1. FSTATR.FRDY フラグが“1”の場合のみ書き込み可能です。FSTATR.FRDY フラグが“0”の場合の書き込みは無視されます。

注2. 16ビットアクセスでKEYビットにAAhを書き込んだ場合のみ、書き込みが有効になります。

注3. 書き込んだ値は保持されません。読み込んだ場合、“0”が読めます。

注4. コードフラッシュメモリ容量が1Mバイト以下の製品の場合は予約ビットです。読むと“0”が読めます。書く場合、“0”としてください。

FENTRYR レジスタはコードフラッシュメモリ P/E モード、データフラッシュメモリ P/E モードを設定するためのレジスタです。FACI コマンドを受け付け可能にするためには、FENTRYD ビットと FENTRYC ビットのいずれかのビットを“1”に設定して、フラッシュシーケンサを P/E モードにする必要があります。

FENTRYR レジスタに AA81h を書くと、FSTATR.ILGLERR フラグ、および FSTATR.FESETERR フラグが“1”になり、フラッシュシーケンサはコマンドロック状態になります。

FSUINITR.SUINIT ビットを“1”にすると、FENTRYR レジスタを初期化できます。リセットでも初期化可能です。

FENTRYC ビット (コードフラッシュメモリ P/E モードエントリビット)

コードフラッシュメモリの P/E モードを設定するためのビットです。

[“1”になる条件]

- FENTRYR レジスタへの書き込みが有効な状態かつ FENTRYR レジスタが 0000h の状態で、FENTRYC ビットに“1”を書き込んだ場合

[“0”になる条件]

- FSTATR.FRDY フラグが“1”の状態、FENTRYR レジスタを 8 ビットアクセスで書き込んだ場合
- FSTATR.FRDY フラグが“1”の状態、KEY ビットに AAh 以外の値を指定して FENTRYR レジスタを 16 ビットアクセスで書き込んだ場合
- FENTRYR レジスタへの書き込みが有効な状態で、FENTRYC ビットに“0”を書き込んだ場合
- FENTRYR レジスタへの書き込みが有効な状態かつ FENTRYR レジスタが 0000h 以外の状態で FENTRYR レジスタを書き込んだ場合

FENTRYD ビット (データフラッシュメモリ P/E モードエントリビット)

データフラッシュメモリの P/E モードを設定するためのビットです。

[“1”になる条件]

- FENTRYR レジスタへの書き込みが有効な状態かつ FENTRYR レジスタが 0000h の状態で、

FENTRYR.FENTRYD ビットに“1”を書き込んだ場合

[“0”になる条件]

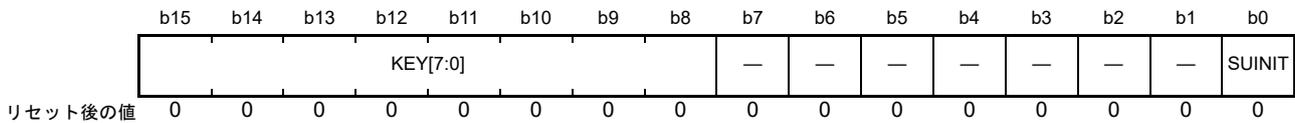
- FSTATR.FRDY フラグが“1”の状態、FENTRYR レジスタを 8 ビットアクセスで書き込んだ場合
- FSTATR.FRDY フラグが“1”の状態、KEY ビットに AAh 以外の値を指定して FENTRYR レジスタを 16 ビットアクセスで書き込んだ場合
- FENTRYR レジスタへの書き込みが有効な状態で、FENTRYD ビットに“0”を書き込んだ場合
- FENTRYR レジスタへの書き込みが有効な状態かつ FENTRYR レジスタが 0000h 以外の状態で FENTRYR レジスタを書き込んだ場合

KEY[7:0] ビット (キーコードビット)

FENTRYD ビットおよび FENTRYC ビットの書き換えの可否を制御します。

4.9 フラッシュシーケンサ設定初期化レジスタ (FSUINITR)

アドレス 007F E08Ch



ビット	シンボル	ビット名	機能	R/W
b0	SUINIT	設定初期化ビット	0 : FEADDR、FCPSR、FSADDR、FENTRYR、FBCCNTのフラッシュシーケンサの設定レジスタ値は保持 1 : FEADDR、FCPSR、FSADDR、FENTRYR、FBCCNTのフラッシュシーケンサの設定レジスタを初期化	R/W (注1、注2)
b7-b1	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b15-b8	KEY[7:0]	キーコードビット	キーコード	R/W (注3)

注1. FSTATR.FRDYフラグが“1”の場合のみ書き込み可能です。FSTATR.FRDYフラグが“0”の場合の書き込みは無視されます。

注2. 16ビットアクセスでKEYビットに2Dhを書き込んだ場合のみ、書き込みが有効になります。

注3. 書き込んだ値は保持されません。読み込んだ場合、“0”が読めます。

FSUINITR レジスタは、フラッシュシーケンサの設定を初期化するためのレジスタです。

SUINIT ビット (設定初期化ビット)

下記のフラッシュシーケンサの設定レジスタを初期化します。

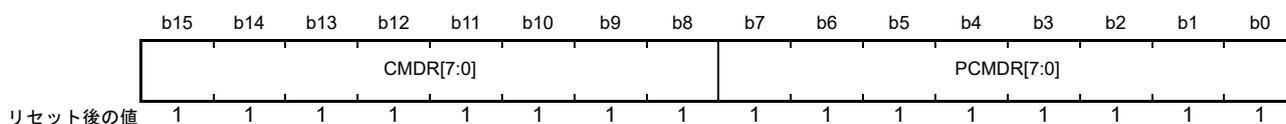
- FEADDR
- FCPSR
- FSADDR
- FENTRYR
- FBCCNT

KEY[7:0] ビット (キーコードビット)

SUINIT ビットの書き換えの可否を制御します。

4.10 FACI コマンドレジスタ (FCMDR)

アドレス 007F E0A0h



ビット	シンボル	ビット名	機能	R/W
b7-b0	PCMDR[7:0]	プレコマンドフラグ	1つ前のコマンド格納	R
b15-b8	CMDR[7:0]	コマンドフラグ	最新コマンド格納	R

FCMDR レジスタは、FACI が受け付けたコマンドを示すレジスタです。

PCMDR[7:0] フラグ (プレコマンドフラグ)

FACI が受け付けた 1 つ前のコマンドを格納します。

CMDR[7:0] フラグ (コマンドフラグ)

FACI が受け付けた最新のコマンドを格納します。

表 4.3 各コマンド受け付け後のFCMDRレジスタの状態

コマンド	CMDR	PCMDR
プログラム	E8h	前回コマンド
ブロックイレーズ	D0h	20h
マルチブロックイレーズ (注1)	D0h	21h
P/Eサスペンド	B0h	前回コマンド
P/Eレジャーム	D0h	前回コマンド
ステータスクリア	50h	前回コマンド
強制終了	B3h	前回コマンド
ブランクチェック (注1)	D0h	71h
コンフィギュレーション設定	40h	前回コマンド

注1. コードフラッシュメモリ容量が1.5Mバイト以上の製品のみ使用できます。

4.11 データフラッシュブランクチェック制御レジスタ (FBCCNT)

アドレス 007F E0D0h

	b7	b6	b5	b4	b3	b2	b1	b0
	—	—	—	—	—	—	—	BCDIR
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	BCDIR	ブランクチェック方向ビット	0: 小さいアドレスから大きいアドレスの方向にブランクチェック処理を実行します(加算モード) 1: 大きいアドレスから小さいアドレスの方向にブランクチェック処理を実行します(減算モード)	R/W
b7-b1	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W

コードフラッシュメモリ容量が 1.5M バイト以上の製品のみ FBCCNT レジスタを使用できます。

FBCCNT レジスタは、ブランクチェックコマンド処理時のアドレッシングモードを指定するためのレジスタです。FSUINITR.SUINIT ビットを“1”にすると、FBCCNT レジスタを初期化できます。リセットでも初期化可能です。

BCDIR ビット (ブランクチェック方向ビット)

ブランクチェック動作時のアドレッシングモードを指定するためのビットです。

4.12 データフラッシュブランクチェックステータスレジスタ (FBCSTAT)

アドレス 007F E0D4h

	b7	b6	b5	b4	b3	b2	b1	b0
	—	—	—	—	—	—	—	BCST
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	BCST	ブランクチェックステータスフラグ	0: ブランクチェック対象領域は未書き込み状態(イレーズ後に書き込んでいない状態。ブランク) 1: ブランクチェック対象領域は“0”データか“1”データを書き込まれた状態	R
b7-b1	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W

コードフラッシュメモリ容量が 1.5M バイト以上の製品のみ FBCSTAT レジスタを使用できます。

FBCSTAT レジスタは、ブランクチェックコマンドの結果を格納するレジスタです。

BCST フラグ (ブランクチェックステータスフラグ)

ブランクチェックコマンドの結果を示すフラグです。

[“1”になる条件]

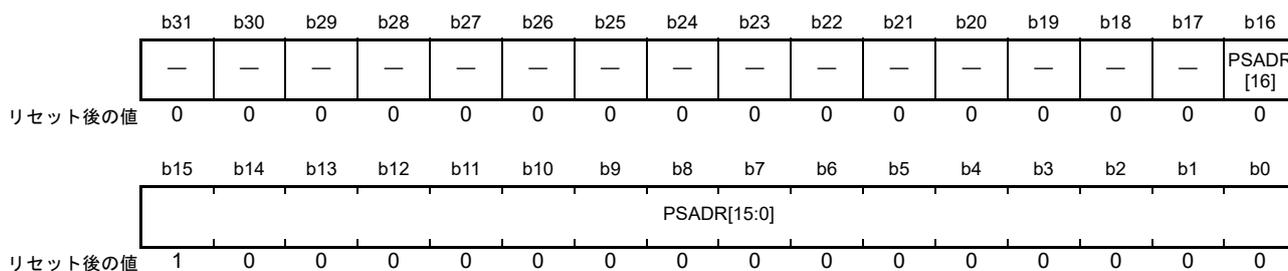
- ブランクチェックコマンドが実行され、対象領域が“0”データか“1”データを書き込まれた状態

[“0”になる条件]

- ブランクチェックコマンドが実行され、対象領域がブランクである場合

4.13 データフラッシュ書き込み開始アドレスレジスタ (FPSADDR)

アドレス 007F E0D8h



ビット	シンボル	ビット名	機能	R/W
b16-b0	PSADR[16:0]	書き込み領域開始アドレスビット	書き込み済みアドレス値	R
b31-b17	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W

コードフラッシュメモリ容量が 1.5M バイト以上の製品のみ FPSADDR レジスタを使用できます。

FPSADDR レジスタは、ブランクチェックコマンド処理時に検出した最初の書き込み済みアドレスの値を示すレジスタです。

PSADR[18:0] ビット (書き込み領域開始アドレスビット)

ブランクチェックコマンド処理時に検出した最初の書き込み済みアドレスの値を示すビットです。データフラッシュメモリ領域の先頭アドレスからのオフセット値が格納されます。PSADR ビットの値は、FBCSTAT.BCST ビットが“1”の状態でのみ有効です。

4.14 フラッシュアクセスウィンドウモニタレジスタ (FAWMON)

アドレス 007F E0DCh

b31	b30	b29	b28	b27	b26	b25	b24	b23	b22	b21	b20	b19	b18	b17	b16
BTFLG	—	—	—	FAWE[11:0]											
リセット後の値 ユーザの設定値(注1)															
b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
FSPR	—	—	—	FAWS[11:0]											
リセット後の値 ユーザの設定値(注1)															

ビット	シンボル	ビット名	機能	R/W
b11-b0	FAWS[11:0]	フラッシュアクセスウィンドウスタートアドレスビット	フラッシュアクセスウィンドウスタートアドレス	R
b14-b12	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b15	FSPR	アクセスウィンドウプロテクションフラグ	0: プロテクションあり(P/E禁止) 1: プロテクションなし(P/E可能)	R
b27-b16	FAWE[11:0]	フラッシュアクセスウィンドウエンドアドレスビット	フラッシュアクセスウィンドウエンドアドレス	R
b30-b28	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b31	BTFLG	スタートアップ領域選択フラグ(注2)	0: スタートアップ領域0はFFFF C000h~FFFF DFFFh番地、 スタートアップ領域1はFFFF E000h~FFFF FFFFh番地 1: スタートアップ領域1はFFFF C000h~FFFF DFFFh番地、 スタートアップ領域0はFFFF E000h~FFFF FFFFh番地	R

注1. オプション設定メモリに設定していない製品は、“FFFF FFFFh”です。ユーザで設定した後は、設定した値になります。

注2. FSUACR.SAS[1:0]ビットを1xbに変更した場合、本ビットの設定にかかわらず、スタートアップ領域はFSUACR.SAS[1:0]ビットの設定に従います。

FAWMON レジスタは、フラッシュアクセスウィンドウスタートアドレス、フラッシュアクセスウィンドウエンドアドレス、アクセスウィンドウを設定するための書き込みプロテクションフラグとスタートアップ領域選択フラグの値を示すためのレジスタです。リセットまたはコンフィギュレーション設定コマンド実行の際に、FACIがオプション設定メモリからFAWMONレジスタヘデータを転送し、オプション設定メモリの設定が有効になります。

FAWS[11:0] ビット (フラッシュアクセスウィンドウスタートアドレスビット)

フラッシュアクセスウィンドウスタートアドレスビットは、アクセスウィンドウの開始アドレス設定値を確認するためのビットです。

FSPR フラグ (アクセスウィンドウプロテクションフラグ)

アクセスウィンドウプロテクションフラグは、アクセスウィンドウ設定に対するコンフィギュレーション設定コマンドとFSUACRレジスタ書き込みに対するプロテクションの有無を示します。

FAWE[11:0] ビット (フラッシュアクセスウィンドウエンドアドレスビット)

フラッシュアクセスウィンドウエンドアドレスビットは、アクセスウィンドウの終了アドレス設定値を確認するためのビットです。フラッシュアクセスウィンドウエンドアドレスの値は、アクセスウィンドウによって設定された書き込み/消去可能なブロックの次のブロックの先頭アドレスを示します。

BTFLG フラグ (スタートアップ領域選択フラグ)

スタートアップ領域選択フラグは、スタートアッププログラム保護機能を用いてスタートアップ領域を入れ替えているか否かを示します。

4.15 フラッシュシーケンサ処理切り替えレジスタ (FCPSR)

アドレス 007F E0E0h

	b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	ESUSP MD
リセット後の値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	ESUSPMD	イレーズサスペンドモードビット	0: サスペンド優先モード 1: イレーズ優先モード	R/W
b15-b1	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W

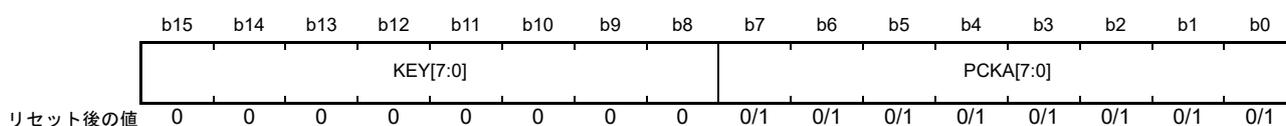
FCPSR レジスタはイレーズ中断処理モードを選択するためのレジスタです。FSUINITR.SUINIT ビットを“1”にすると、FCPSR レジスタを初期化できます。リセットでも初期化可能です。

ESUSPMD ビット (イレーズサスペンドモードビット)

フラッシュシーケンサがイレーズ処理を実行中に、P/E サスペンドコマンドが発行された場合のイレーズ中断処理モードを選択するためのビットです(「6.3.9 P/E サスペンドコマンド」参照)。ESUSPMD ビットは、ブロックイレーズコマンドを発行する前に設定する必要があります。

4.16 フラッシュシーケンサ処理クロック周波数通知レジスタ (FPCKAR)

アドレス 007F E0E4h



ビット	シンボル	ビット名	機能	R/W
b7-b0	PCKA[7:0]	フラッシュシーケンサ処理クロック周波数通知ビット	FlashIFクロック (FCLK)の周波数を設定し、フラッシュシーケンサに使用周波数を通知	R/W (注1、注2)
b15-b8	KEY[7:0]	キーコードビット	キーコード	R/W (注3)

注1. FSTATR.FRDYフラグが“1”の場合のみ書き込み可能です。FSTATR.FRDYフラグが“0”の場合の書き込みは無視されます。

注2. 16ビットアクセスでKEY[7:0]ビットに1Ehを書き込んだ場合のみ、書き込みが有効になります。

注3. 書き込んだ値は保持されません。読み込んだ場合、“0”が読めます。

FPCKAR レジスタは、クロック発生回路で生成した FlashIF クロック (FCLK) の周波数を設定し、フラッシュシーケンサに使用周波数を通知するためのレジスタです。フラッシュシーケンサは、FPCKAR レジスタで通知された周波数に基づいて FACI コマンド処理時間を決めます。また、初期値は、FCLK の最高動作周波数に設定されます。

PCKA[7:0] ビット (フラッシュシーケンサ処理クロック周波数通知ビット)

FCLK の周波数を設定し、フラッシュシーケンサに使用周波数を通知するためのビットです。FACI コマンドを発行する前に、PCKA[7:0] ビットに周波数を設定してください。MHz 単位で表現した動作周波数を 2 進数に変換し、PCKA[7:0] ビットに設定してください。

例) 周波数が 35.9MHz の場合 (PCKA[7:0] = 24h)

35.9MHz の小数第 1 位を切り上げ

36 を 2 進数に変換

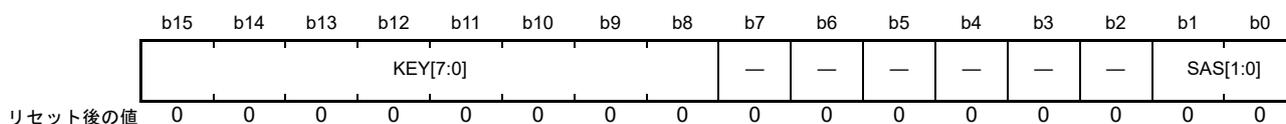
PCKA[7:0] ビットの設定値が FCLK の周波数よりも小さい場合には、フラッシュメモリの書き換え特性を保証できません。PCKA[7:0] ビットの設定値が FCLK の周波数よりも大きい場合には、書き換え時間などの FACI コマンド処理時間が長くなりますが、フラッシュメモリの書き換え特性は保証されます (FCLK の周波数と PCKA[7:0] ビットの設定値が同一の場合に、FACI コマンド処理時間が最短になります)。

KEY[7:0] ビット (キーコードビット)

PCKA[7:0] ビットの書き換えの可否を制御します。

4.17 スタートアップ領域コントロールレジスタ (FSUACR)

アドレス 007F E0E8h



ビット	シンボル	ビット名	機能	R/W
b1-b0	SAS[1:0]	スタートアップ領域選択ビット	b1 b0 0 x : FAW.BTFLGビットに従い、スタートアップ領域が選択されます 1 0 : FAW.BTFLGビットの設定に関わらず、スタートアップ領域0のアドレスをFFFF E000h~FFFF FFFFh、スタートアップ領域1のアドレスをFFFF C000h~FFFF DFFFhとします 1 1 : FAW.BTFLGビットの設定に関わらず、スタートアップ領域1のアドレスをFFFF E000h~FFFF FFFFh、スタートアップ領域0のアドレスをFFFF C000h~FFFF DFFFhとします	R/W (注1、注2)
b7-b2	—	予約ビット	読むと“0”が読めます。書く場合、“0”としてください	R/W
b15-b8	KEY[7:0]	キーコードビット	キーコード	R/W (注3)

x : Don't care

注1. FAW.FSPRビットが“1”の場合のみ書き込み可能です。FAW.FSPRビットが“0”の場合の書き込みは無視されます。

注2. 16ビットアクセスでKEYビットに66hを書き込んだ場合のみ、書き込みが有効になります。

注3. 書き込んだ値は保持されません。読み込んだ場合、“0”が読めます。

FSUACR レジスタは、スタートアッププログラム保護機能でスタートアップ領域0とスタートアップ領域1を入れ替えるためのレジスタです。

デュアルモード時 (MDE.BANKMD[2:0] = 000b) は、本レジスタは使用しないでください。デュアルモード時のスタートアップ領域はスタートアップ領域0となります。

SAS[1:0] ビット (スタートアップ領域選択ビット)

スタートアップ領域選択ビットは、スタートアップ領域0とスタートアップ領域1を入れ替えるために用いられます。

KEY[7:0] ビット (キーコードビット)

SAS[1:0] ビットの書き換えの可否を制御します。

5. フラッシュシーケンサの動作モード

フラッシュシーケンサには、図 5.1 に示す 3 種類のモードがあります。モードの移行は、FENTRYR レジスタの書き込みで行います。

FENTRYR レジスタが 0000h の場合には、フラッシュシーケンサはリードモードになります。このモードでは、FACI コマンドを受け付けません。コードフラッシュメモリ、データフラッシュメモリともにリードが可能です。

FENTRYR レジスタが 0001h の場合には、フラッシュシーケンサはコードフラッシュメモリ P/E モードになります。コードフラッシュメモリ P/E モードでは、FACI コマンドを使用してコードフラッシュメモリのプログラム/イレーズを実行可能です。このモードでは、BGO 動作が不可能な条件下ではコードフラッシュメモリのリードはできません。BGO 動作が可能な条件下では、コードフラッシュメモリのリードが可能です。

FENTRYR レジスタが 0080h の場合には、フラッシュシーケンサはデータフラッシュメモリ P/E モードになります。データフラッシュメモリ P/E モードでは、FACI コマンドを使用してデータフラッシュメモリのプログラム/イレーズを実行可能です。このモードでは、データフラッシュメモリのリードはできません。コードフラッシュメモリのリードは可能です。

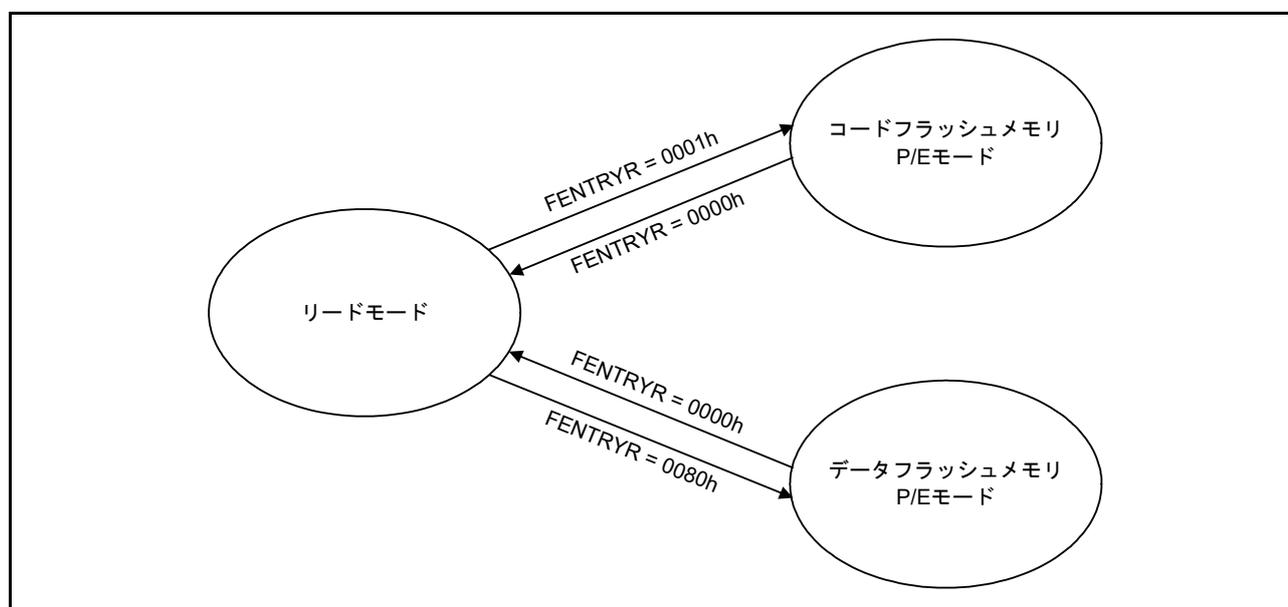


図 5.1 フラッシュシーケンサのモード

6. FSCI コマンド

6.1 FSCI コマンド一覧

表6.1 FSCIコマンド一覧

FSCIコマンド	機能
プログラム	コードフラッシュメモリ、データフラッシュメモリをプログラムします。 コードフラッシュメモリのプログラム単位：128バイト データフラッシュメモリのプログラム単位：4バイト
ブロックイレーズ	コードフラッシュメモリ、データフラッシュメモリをイレーズします。 イレーズ単位：1ブロック (コードフラッシュメモリは8Kまたは32Kバイト、データフラッシュメモリは64バイト)
マルチブロックイレーズ	データフラッシュメモリをイレーズします。 イレーズ単位：64、128、256バイト
P/Eサスペンド	プログラムまたはイレーズの処理を中断します。
P/Eレジューム	中断したプログラム/イレーズの処理を再開します。
ステータスクリア	FSTATR.ILGLERR, ERSERR, PRGERR, ILGCOMERR, FESETERR, SECERR, OTERR フラグと FASTAT.CMDLK, CFAE, DFAE フラグを初期化して、フラッシュシーケンサのコマンドロック状態を解除します。
強制終了	FSCIコマンド処理を強制的に終了し、FASTAT レジスタ、FSTATR レジスタを初期化します。
ブランクチェック	データフラッシュメモリをブランクチェックします。 チェック単位：4～64Kバイト(4バイト単位で指定)
コンフィギュレーション設定	オプション設定メモリ(コンフィギュレーション設定領域)の設定を行います。 設定単位：16バイト

オプション設定メモリについては、「ユーザーズマニュアルハードウェア編」を参照してください。

FACI コマンド発行領域 (表 3.1 参照) に対して、ライトアクセスを行うことで、FACI コマンドを発行できます。表 6.2 に示したライトアクセスを特定の状態で発行すると、フラッシュシーケンサが各コマンドに対応した処理を実行します (「6.2 フラッシュシーケンサの状態と FACI コマンドの関係」参照)。

表6.2 FACIコマンドのフォーマット

FACIコマンド	ライト回数	FACIコマンド発行領域にライトするデータ			
		ライト1回目	ライト2回目	ライト 3～(N+2)回目	ライト (N+3)回目
プログラム(コードフラッシュメモリ) 128バイトプログラム : N = 64	67	E8h	40h (= N)	WD ₁ ~ WD ₆₄	D0h
プログラム(データフラッシュメモリ) 4バイトプログラム : N = 2	5	E8h	02h (= N)	WD ₁ ~ WD ₂	D0h
ブロックイレース (コードフラッシュメモリ)	2	20h	D0h	—	—
ブロックイレース (データフラッシュメモリ 64バイト)	2	20h	D0h	—	—
マルチブロックイレース (データフラッシュメモリ 64 / 128 / 256バイト)	2	21h	D0h	—	—
P/Eサスペンド	1	B0h	—	—	—
P/Eレジャーム	1	D0h	—	—	—
ステータスクリア	1	50h	—	—	—
強制終了	1	B3h	—	—	—
ブランクチェック	2	71h	D0h	—	—
コンフィギュレーション設定 N = 8	11	40h	08h (= N)	WD ₁ ~ WD ₈	D0h

注. WD_N (N = 1, 2, ...) : N番目の16ビットプログラムデータ

フラッシュシーケンサは、ステータスクリア以外のコマンド処理を開始すると FSTATR.FRDY ビットを“0”にし、コマンド処理が完了すると FSTATR.FRDY ビットを“1”にします。

FRDYIE.FRDYIE ビットが“1”の場合、FSTATR.FRDY ビットが“1”になると、フラッシュレディ (FRDY) 割り込みが発生します。

6.2 フラッシュシーケンサの状態と FSCI コマンドの関係

フラッシュシーケンサの各モード/状態を受け付け可能な FSCI コマンドが決められています。FSCI コマンドの発行は、フラッシュシーケンサをコードフラッシュメモリ P/E モードまたはデータフラッシュメモリ P/E モードに移行させた後、フラッシュシーケンサの状態を確認してから実施する必要があります。フラッシュシーケンサの状態の確認には、FSTATR レジスタと FASTAT レジスタを使用してください。なお、FASTAT.CMDLK フラグは、FSTATR レジスタの ILGLERR、ILGCOMERR、FESETERR、SECERR、OTERR、ERSERR、PRGERR、FLWEERR フラグの値の論理和です。このため、FASTAT.CMDLK フラグの値によって、エラーの発生有無を確認することができます。

各モードで使用可能なコマンドを表 6.3 に示します。

表6.3 各モードで使用可能なコマンド

モード	FENTRYR レジスタの値	使用可能なコマンド
リードモード	0000h	なし
コードフラッシュメモリ P/E モード	0001h	プログラム ブロックイレーズ P/E サスペンド P/E レジューム ステータスクリア 強制終了 コンフィギュレーション設定
データフラッシュメモリ P/E モード	0080h	プログラム ブロックイレーズ マルチブロックイレーズ P/E サスペンド P/E レジューム ステータスクリア 強制終了 ブランクチェック

表 6.4 にフラッシュシーケンサの状態と受け付け可能な FACI コマンドの関係を示します。この表は、各コマンドの実行前に適切なモード設定にしていることを前提に記載しています。

表6.4 フラッシュシーケンサの状態と受け付け可能なFACIコマンドの関係

	プログラム/イレーズの処理中	コンフィギュレーション設定の処理中	プログラム/イレーズの中断処理中	ブランクチェックの処理中	プログラムサスペンド中	イレーズサスペンド中	イレーズサスペンド中のプログラム処理中	コマンドロック状態(FRDY = 1)	コマンドロック状態(FRDY = 0)	強制終了のコマンド処理中	その他の状態
FRDYフラグ	0	0	0	0	1	1	0	1	0	0	1
SUSRDYフラグ	1	0	0	0	0	0	0	0	0	0	0
ERSSPDフラグ	0	0	0/1	0/1	0	1	1	0/1	0/1	0	0
PRGSPDフラグ	0	0	0/1	0/1	1	0	0	0/1	0/1	0	0
CMDLKフラグ	0	0	0	0	0	0	0	1	1	0	0
プログラム	×	×	×	×	×	○ (注3)	×	×	×	×	○
ブロックイレーズ	×	×	×	×	×	×	×	×	×	×	○
マルチブロックイレーズ	×	×	×	×	×	×	×	×	×	×	○
P/Eサスペンド	○	×	×	×	×	×	×	—	×	×	—
P/Eレジューム	×	×	×	×	○	○	×	×	×	×	×
ステータスクリア	×	×	×	×	○	○	×	○	×	×	○
強制終了	○	○ (注4)	○	○	○	○	○	○	○	○	○
ブランクチェック	×	×	×	×	○ (注1)	○ (注1)	×	×	×	×	○ (注1)
コンフィギュレーション設定	×	×	×	×	×	×	×	×	×	×	○ (注2)

○：受け付け可能、×：受け付け不可能（コマンドロック状態発生）、—：無視

注1. データフラッシュメモリ P/Eモードでのみ受け付け可能

注2. コードフラッシュメモリ P/Eモードでのみ受け付け可能

注3. イレーズ中断したブロック以外へのプログラムのみ受け付け可能。

注4. コンフィギュレーション設定の処理中、かつFSTATR.DBFULLビットが“1”の場合には、FACIコマンドを発行しないでください。

6.3 FACI コマンドの使用方法

本節では、FACI コマンドの使用方法 / 使用例を記載します。

6.3.1 コードフラッシュメモリ P/E モード移行

コードフラッシュメモリ関連の FACI コマンドを使用するためには、コードフラッシュメモリ P/E モードに移行する必要があります。コードフラッシュメモリ P/E モードに移行するためには、FENTRYR.FENTRYC ビットを“1”にします。

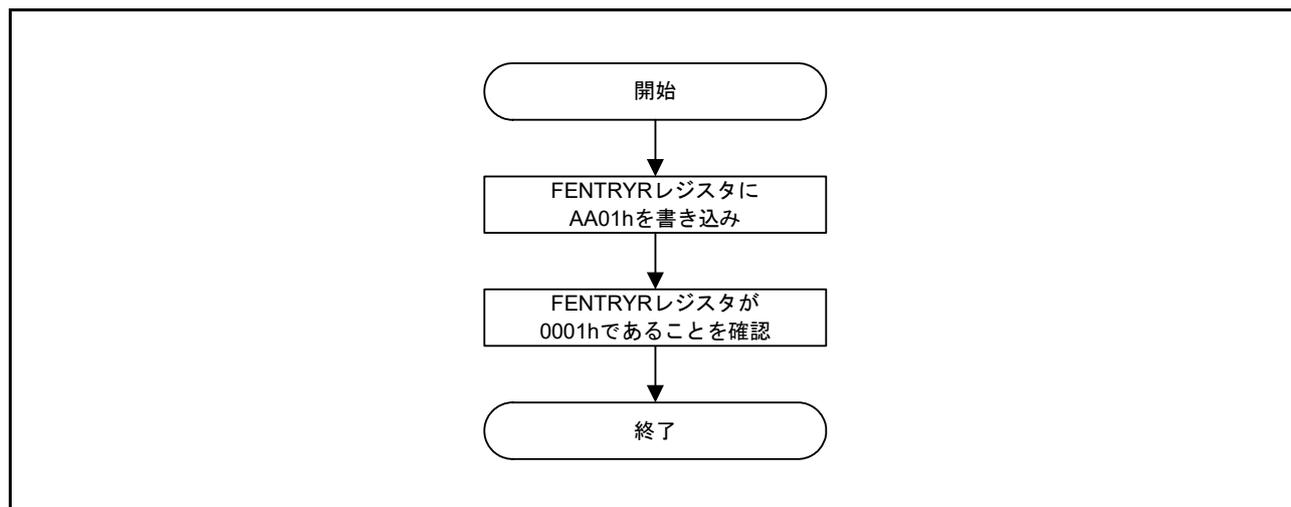


図 6.1 コードフラッシュメモリ P/E モード移行フロー

6.3.2 データフラッシュメモリ P/E モード移行

データフラッシュメモリ関連の FACI コマンドを使用するためには、データフラッシュメモリ P/E モードに移行する必要があります。データフラッシュメモリ P/E モードに移行するためには、FENTRYR.FENTRYRD ビットを“1”にします。

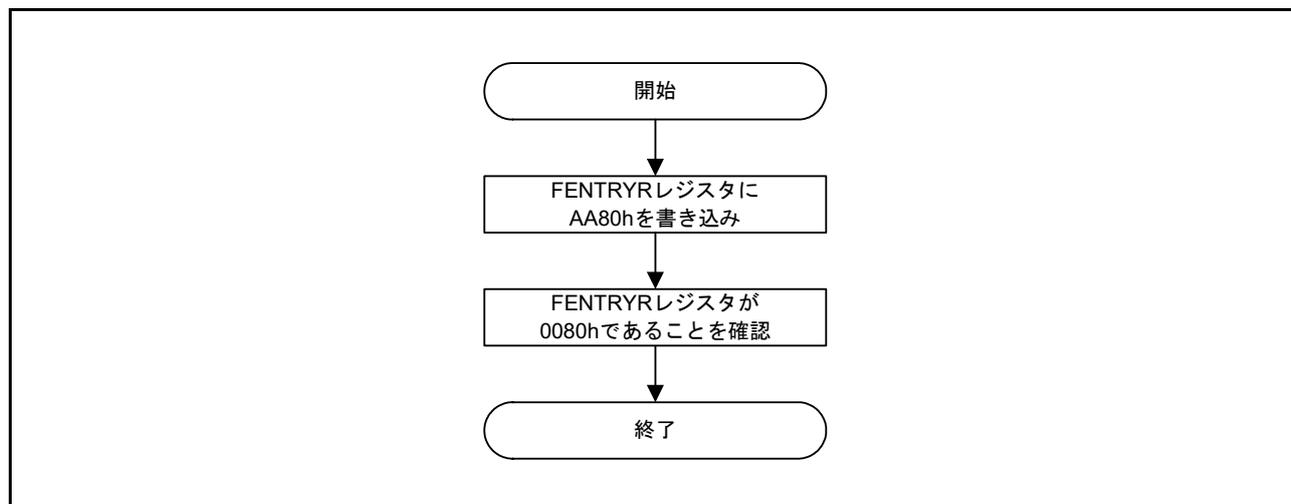


図 6.2 データフラッシュメモリ P/E モード移行フロー

6.3.3 リードモード移行

BGO動作以外でフラッシュメモリを読み出すためには、リードモードに移行する必要があります。リードモードに移行するためには、FENTRYRレジスタを0000hにします。リードモードへの移行は、フラッシュシーケンサの処理が完了し、かつコマンドロック以外の状態で実施してください。なお、リセット解除後はリードモードです。

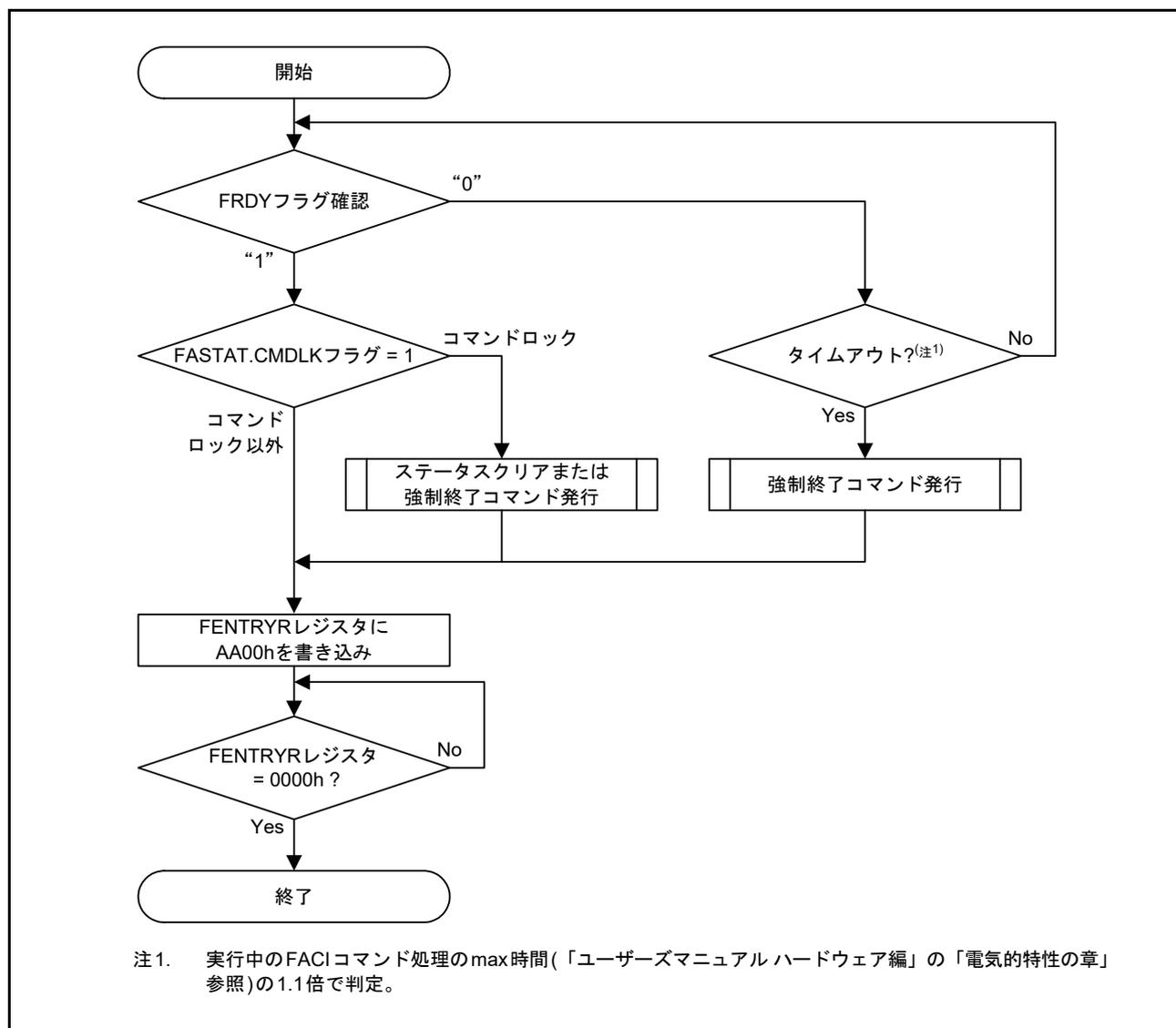


図 6.3 リードモード移行フロー

6.3.4 FACL コマンド使用時の概略フロー

FACL コマンドを使用する場合の概略フローを図 6.4 に示します。

BGO 動作が可能な条件下では、コードフラッシュメモリ上の書き換えプログラムからコードフラッシュメモリやデータフラッシュメモリへの FACL コマンドの発行も可能なため、内蔵 RAM または外部領域 (コードフラッシュメモリ以外) へのジャンプは不要です。

FCLK を変更した場合、FPCKAR レジスタを変更することで FACL コマンド処理時間の短縮が可能です。詳細は、「4.16 フラッシュシーケンサ処理クロック周波数通知レジスタ (FPCKAR)」を参照してください。

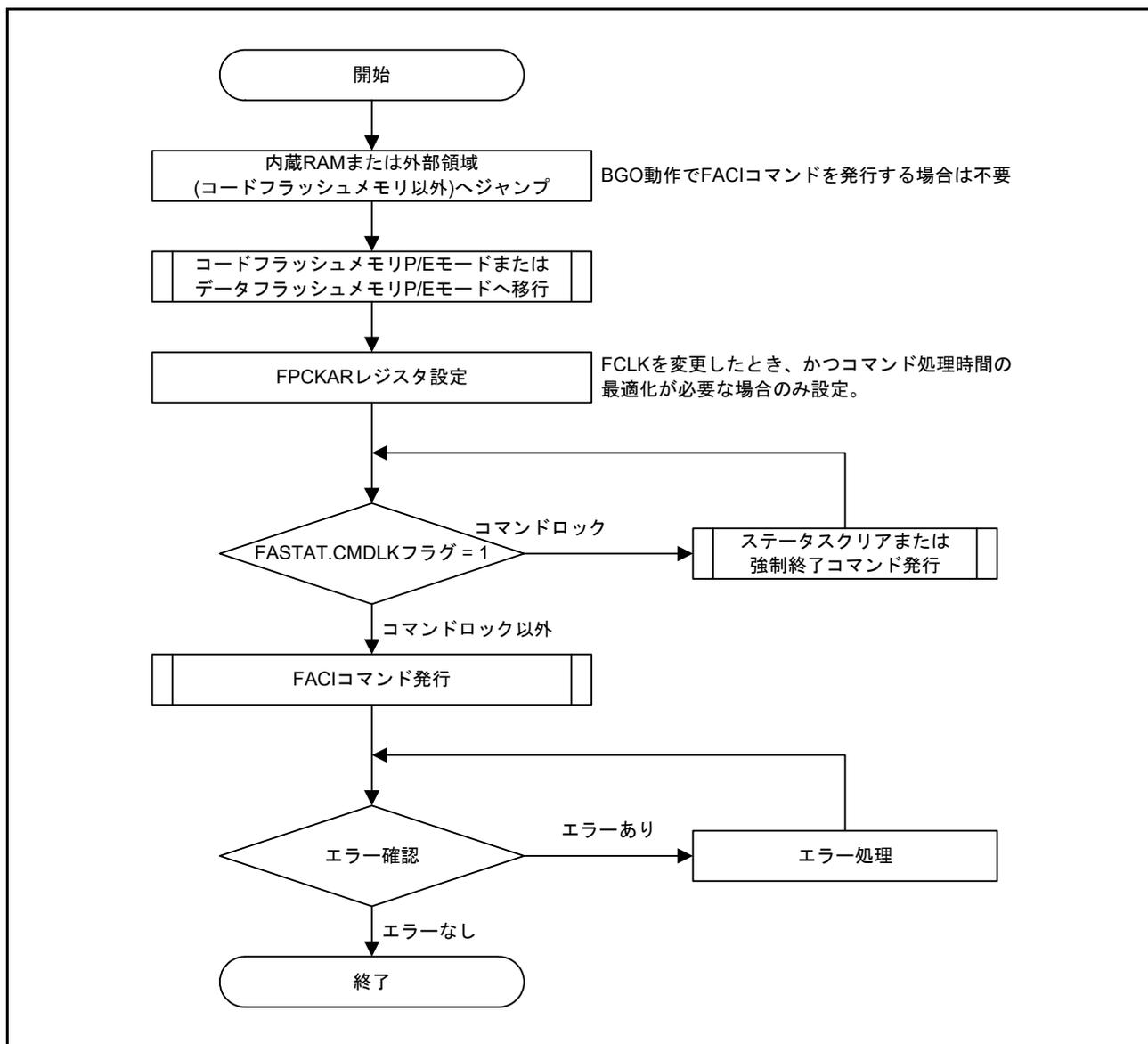


図 6.4 FACL コマンド使用時の概略フロー

6.3.5 コマンドロック状態からの復帰

フラッシュシーケンサがコマンドロック状態になった場合には、FACI コマンドの受け付けができなくなります。コマンドロック状態を解除するためには、ステータスクリアコマンドまたは強制終了コマンドを使用する必要があります。

P/E サスペンドコマンド発行前のエラー確認などでコマンドロック状態を検出した場合には、コマンド処理が完了しておらず FSTATR.FRDY フラグが“0”を保持している可能性があります。「ユーザーズマニュアルハードウェア編」で規定された最大のプログラム/イレーズ時間の1.1倍を越えても処理が完了しない場合には、タイムアウトと判断して強制終了コマンドでフラッシュシーケンサを停止させてください。

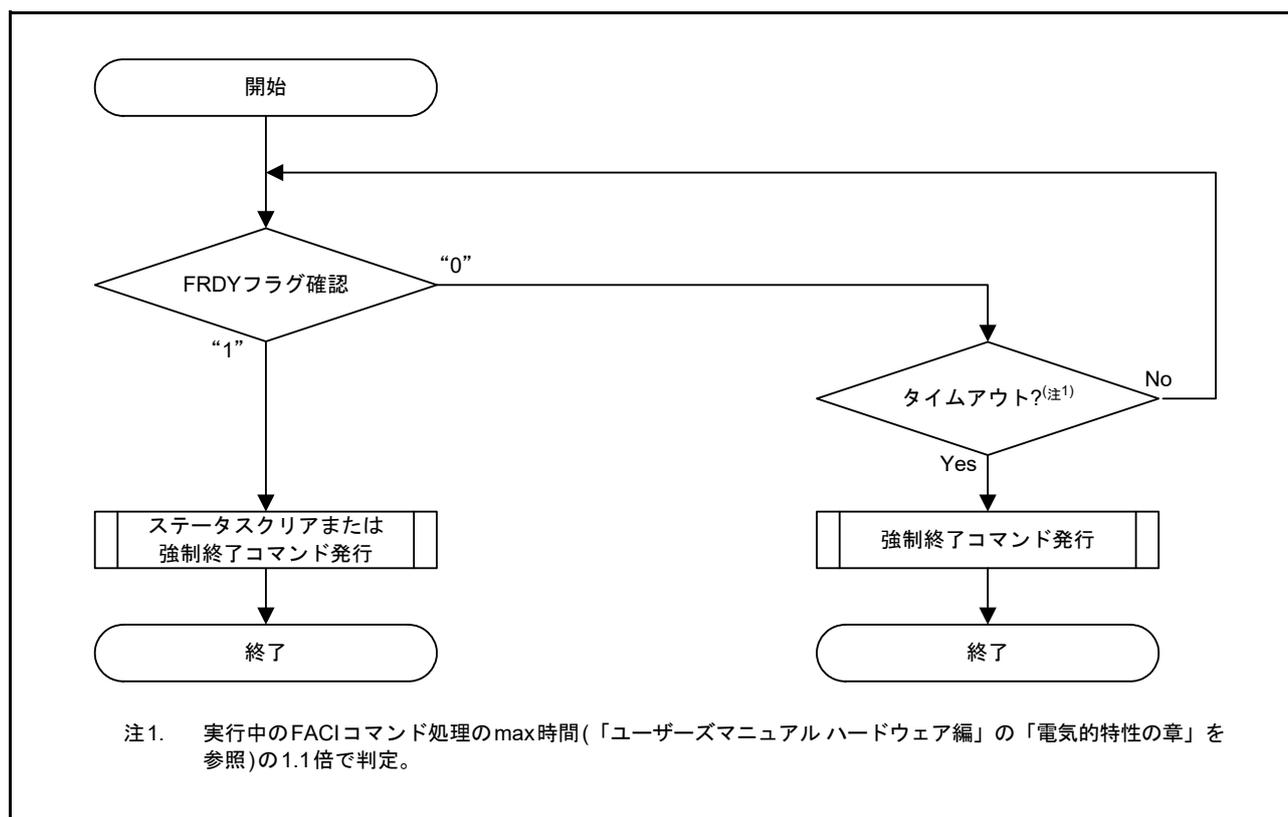


図 6.5 コマンドロック状態からの復帰方法

6.3.6 プログラムコマンド

コードフラッシュメモリ、データフラッシュメモリのプログラムには、プログラムコマンドを使用します。

プログラムコマンドを発行する前に、書き込み先の先頭アドレスを FSADDR レジスタに設定してください。FACI コマンド発行時の最終アクセスで D0h を FACI コマンド発行領域に書き込むと、プログラムコマンドの処理が開始されます。コマンド処理の終了は、FSTATR.FRDY フラグで確認することができます。プログラムコマンドの処理対象領域に書き込み不要な領域が含まれる場合には、該当領域に対するプログラムデータを FFFFh にしてください。

FACI 内部のデータバッファがフルの状態、プログラムコマンドを発行し続けると、内部周辺バス 6 にウェイトが発生し、他の周辺 IP のバスアクセスに影響を及ぼす可能性があります。ウェイト発生を回避する必要がある場合には、FSTATR.DBFULL フラグが“0”の状態、FACI コマンドを発行してください。

なお、データフラッシュメモリのプログラム時には、データバッファがフルになることはありません。

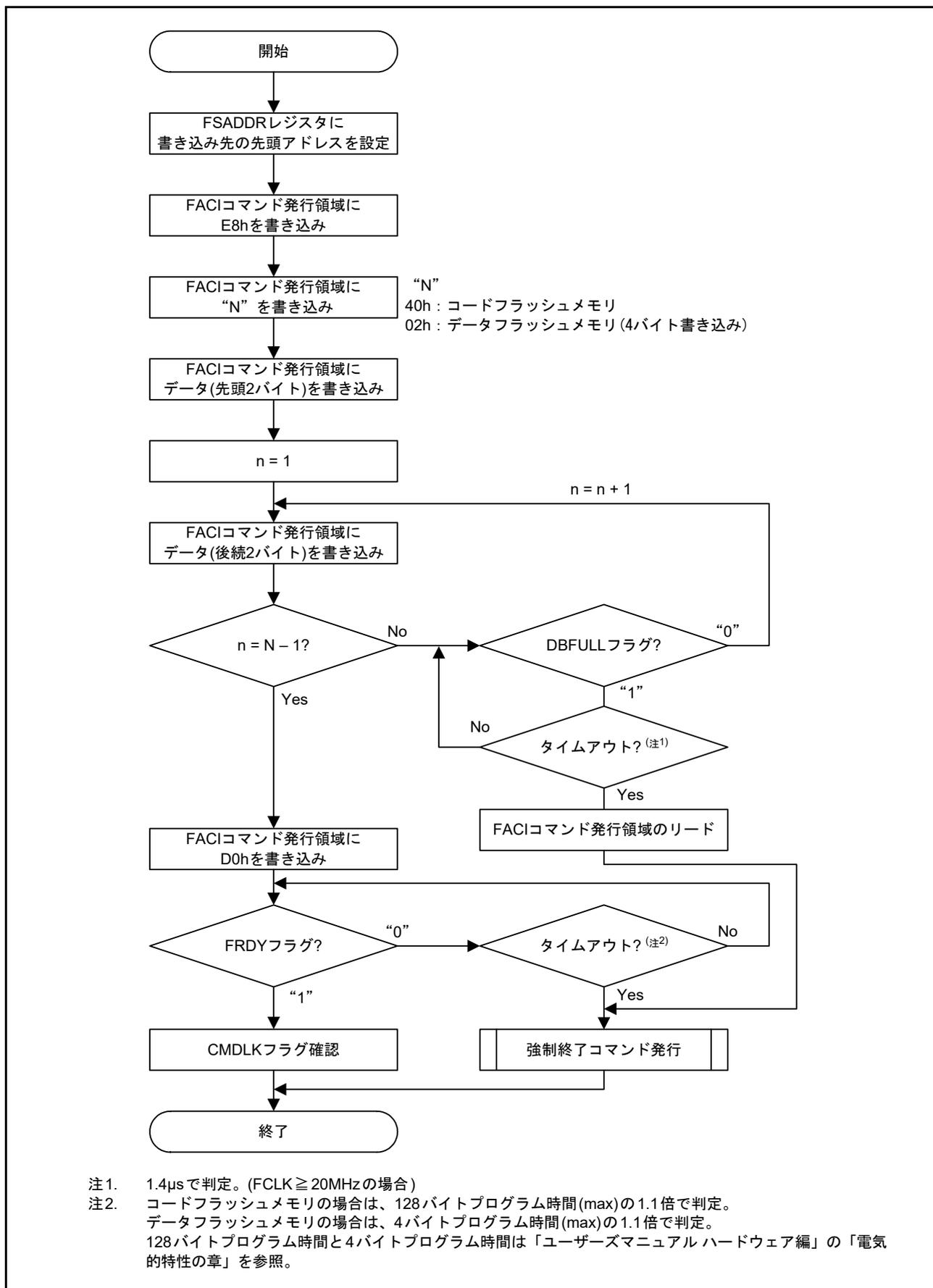


図 6.6 プログラムコマンドの使用法

6.3.7 ブロックイレーズコマンド

コードフラッシュメモリ、データフラッシュメモリのイレーズには、ブロックイレーズコマンドを使用します。イレーズ単位は1ブロックです。

ブロックイレーズコマンドを発行する前に、消去先の先頭アドレスをFSADDRレジスタに設定してください。FACIコマンド発行領域に20hとD0hを書き込むと、ブロックイレーズコマンドの処理が開始されます。コマンド処理の終了は、FSTATR.FRDYフラグで確認することができます。

FCPSRレジスタは、ブロックイレーズコマンドを発行する前に設定する必要があります。FCPSRレジスタは、P/Eサスペンドコマンドでイレーズ処理を中断する場合の中断方式(サスペンド優先モード/イレーズ優先モード)を切り替える場合に設定を変更する必要があります。

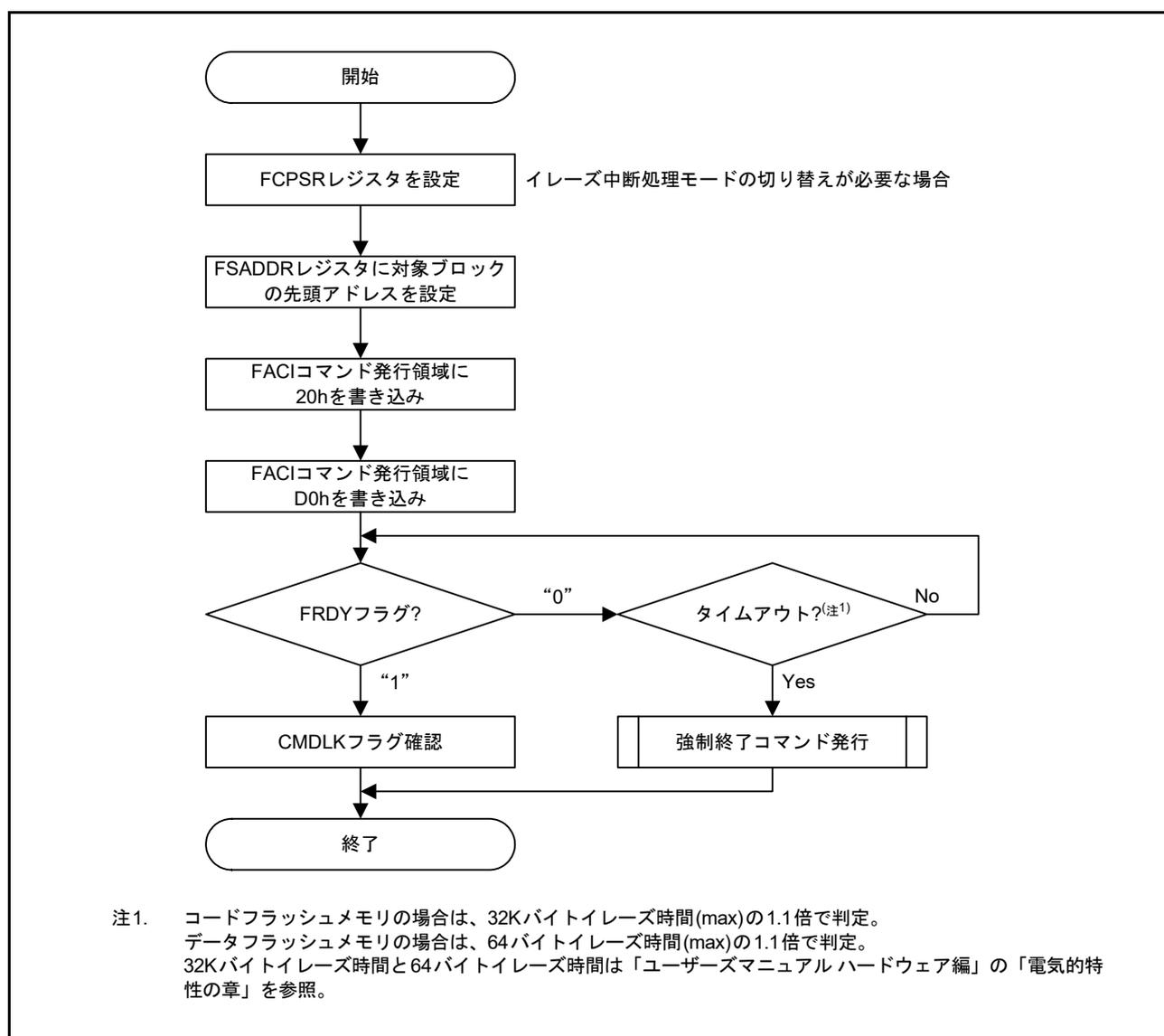


図 6.7 ブロックイレーズコマンドの使用方法

6.3.8 マルチブロックイレーズコマンド

データフラッシュメモリのイレーズには、マルチブロックイレーズコマンドも使用することが可能です。イレーズ単位は64、128、または256バイトです。

マルチブロックイレーズコマンドを発行する前に、イレーズ先の先頭アドレスをFSADDRレジスタに設定し、最終アドレスをFEADDRレジスタに設定してください。FACLコマンド発行領域に21hとD0hを書き込むと、マルチブロックイレーズコマンドの処理が開始されます。コマンド処理の終了は、FSTATR.FRDYフラグで確認することができます。

FCPSRレジスタは、マルチブロックイレーズコマンドを発行する前に設定する必要があります。FCPSRレジスタは、P/Eサスペンドコマンドでイレーズ処理を中断する場合の中断方式(サスペンド優先モード/イレーズ優先モード)を切り替える場合に、設定を変更する必要があります。

表6.5 イレーズサイズ設定

イレーズサイズ	FSADDR	FEADDR
64バイト	FSA0～FSA5=0 (64バイト境界)	FSADDR + 3Ch
128バイト	FSA0～FSA6=0 (128バイト境界)	FSADDR + 7Ch
256バイト	FSA0～FSA7=0 (256バイト境界)	FSADDR + FCh

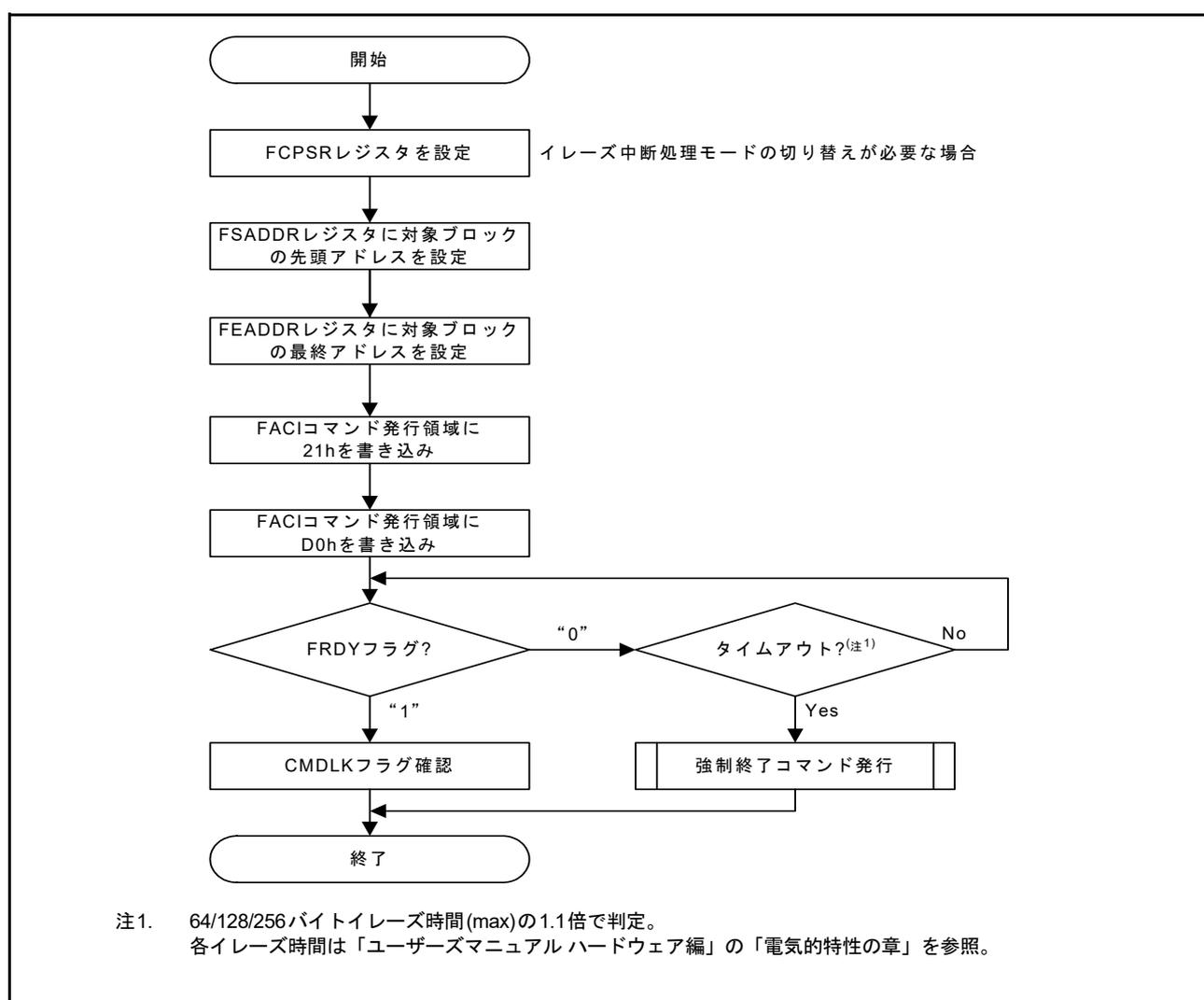


図 6.8 マルチブロックイレーズコマンドの使用法

6.3.9 P/E サスペンドコマンド

プログラム/イレーズ処理の中断には、P/E サスペンドコマンドを使用します。P/E サスペンドコマンドを発行する場合には、事前に FASTAT.CMDLK フラグが“0”でプログラム/イレーズ処理が正常に実行されていることを確認してください。また、P/E サスペンドコマンドが受け付け可能であることを確認するために、FSTATR.SUSRDY フラグが“1”であることも確認してください。P/E サスペンドコマンドの発行後は、FASTAT.CMDLK フラグを読み出して“1”(コマンドロック)でないことを確認してください。

プログラム/イレーズ処理中に異常が発生した場合には、FASTAT.CMDLK フラグが“1”になります。FSTATR.SUSRDY フラグが“1”であることを確認してから P/E サスペンドコマンドが受け付けられるまでの間にプログラム/イレーズ処理が完了していた場合には、P/E サスペンドコマンドは無視され、サスペンド状態にも遷移しません (FSTATR.FR DY フラグが“1”、かつ FSTATR.ERSSPD フラグと PRGSPD フラグが“0”)。

P/E サスペンドコマンドが受け付けられて、プログラム/イレーズの中断処理が正常に終了した場合には、フラッシュシーケンサがサスペンド状態に遷移して FSTATR.FR DY フラグが“1”、かつ FSTATR.ERSSPD フラグまたは PRGSPD フラグが“1”になります。P/E サスペンドコマンド発行後には、FSTATR.ERSSPD フラグまたは PRGSPD フラグが“1”で、サスペンド状態に遷移していることを確認した後に、後続するフローを決定してください。サスペンド状態に遷移していないにも関わらず、後続するフローで P/E レジュームコマンドを発行すると、不正コマンドエラーが発生しフラッシュシーケンサがコマンドロック状態に遷移します (「7.2 エラープロテクション」参照)。

イレーズサスペンド状態に遷移した場合には、イレーズ対象外のブロックに対するプログラムを実行することができます。また、プログラム/イレーズサスペンド状態ともに、FENTRYR レジスタをクリアすることにより、リードモードに移行することも可能です。

(1) プログラム中のサスペンド

フラッシュメモリへのプログラム処理中に P/E サスペンドコマンドを発行すると、フラッシュシーケンサはプログラム処理を中断します。図 6.10 にプログラム処理の中断動作を示します。フラッシュシーケンサはプログラム系のコマンドを受け付けると、FSTAT.FRDY フラグを“0”にしてプログラム処理を開始します。プログラム処理の開始後にフラッシュシーケンサが P/E サスペンドコマンドを受け付け可能な状態に移移すると、FSTAT.SUSRDY フラグが“1”になります。P/E サスペンドコマンドが発行されると、フラッシュシーケンサはコマンドを受け付けて FSTAT.SUSRDY フラグを“0”にします。書き込みパルス印加中にフラッシュシーケンサが P/E サスペンドコマンドを受け付けた場合には、フラッシュシーケンサはパルスの印加を継続します。所定のパルス印加時間を経過するとフラッシュシーケンサはパルスの印加を完了し、プログラムの中断処理を開始して FSTAT.PRGSPPD フラグを“1”にします。

中断処理が完了すると、フラッシュシーケンサは FSTAT.FRDY フラグを“1”にしてプログラムサスペンド状態に移移します。プログラムサスペンド状態でフラッシュシーケンサが P/E レジュームコマンドを受け付けた場合には、フラッシュシーケンサは FSTAT.FRDY フラグと FSTAT.PRGSPPD フラグを“0”にしてプログラム処理を再開します。

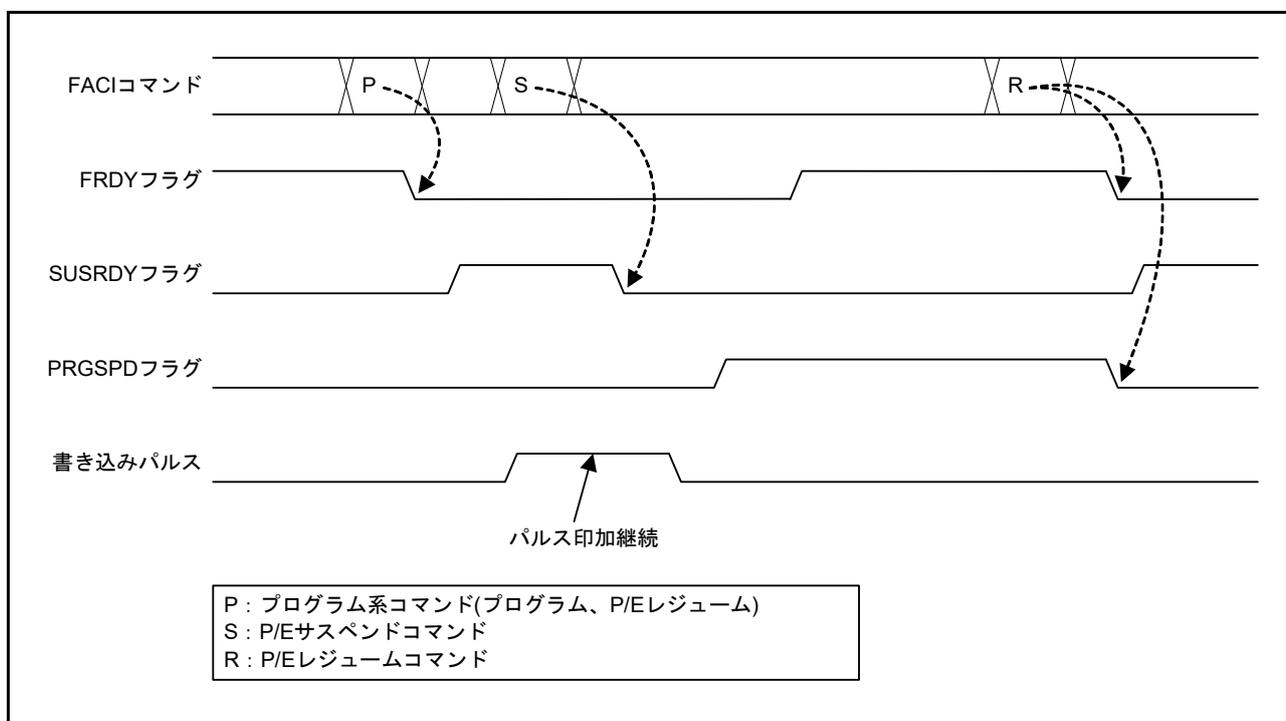


図 6.10 プログラム処理の中断動作

(2) イレーズ中のサスペンド (サスペンド優先モード)

イレーズ中のサスペンド方式として、サスペンド優先モードをサポートしています。図 6.11 にサスペンド優先モード (FCPSR.ESUSPMD ビットが“0”) の場合のイレーズ処理の中断動作を示します。フラッシュシーケンサはイレーズ系のコマンドを受け付けると、FSTATR.FRDY フラグを“0”にクリアしてイレーズ処理を開始します。イレーズ処理の開始後に FCU が P/E サスペンドコマンドを受け付け可能な状態に移行すると、FSTATR.SUSRDY フラグが“1”になります。P/E サスペンドコマンドが発行されると、フラッシュシーケンサはサスペンドコマンドを受け付けて FSTATR.SUSRDY フラグを“0”にします。イレーズ処理中にサスペンドコマンドを受け付けた場合には、フラッシュシーケンサは消去パルス印加中でも中断処理を開始して FSTATR.ERSSPD フラグを“1”にします。中断処理が完了すると、フラッシュシーケンサは FSTATR.FRDY フラグを“1”にして、イレーズサスペンド状態に移行します。イレーズサスペンド状態で、フラッシュシーケンサが P/E レジュームコマンドを受け付けた場合には、フラッシュシーケンサは FSTATR.FRDY フラグと ERSSPD フラグを“0”にして、イレーズ処理を再開します。イレーズ処理の中断/再開時の FSTATR.FRDY, SUSRDY, ERSSPD フラグの動作は、イレーズ中断処理モードに依存せず同様です。

イレーズ中断処理モードの設定は、消去パルスの制御方式に影響を与えます。サスペンド優先モードでは、過去に中断されたことのない消去パルス A を印加中に P/E サスペンドコマンドを受け付けた場合には、消去パルス A の印加を中断してイレーズサスペンド状態に移行します。P/E レジュームコマンドによりイレーズが再開され、消去パルス A を再印加している期間に、P/E サスペンドコマンドを受け付けた場合には、消去パルス A の印加を継続します。所定のパルス印加時間を経過すると、フラッシュシーケンサは消去パルスの印加を完了してイレーズサスペンド状態に移行します。次にフラッシュシーケンサが P/E レジュームコマンドを受け付けて、新たな消去パルス B の印加が開始された後に、再び P/E サスペンドコマンドを受け付けた場合には、消去パルス B の印加は中断されます。サスペンド優先モードでは、1 パルスあたり 1 回の割合で消去パルスの印加を中断してサスペンド処理を優先するため、サスペンドの遅延を小さくできます。

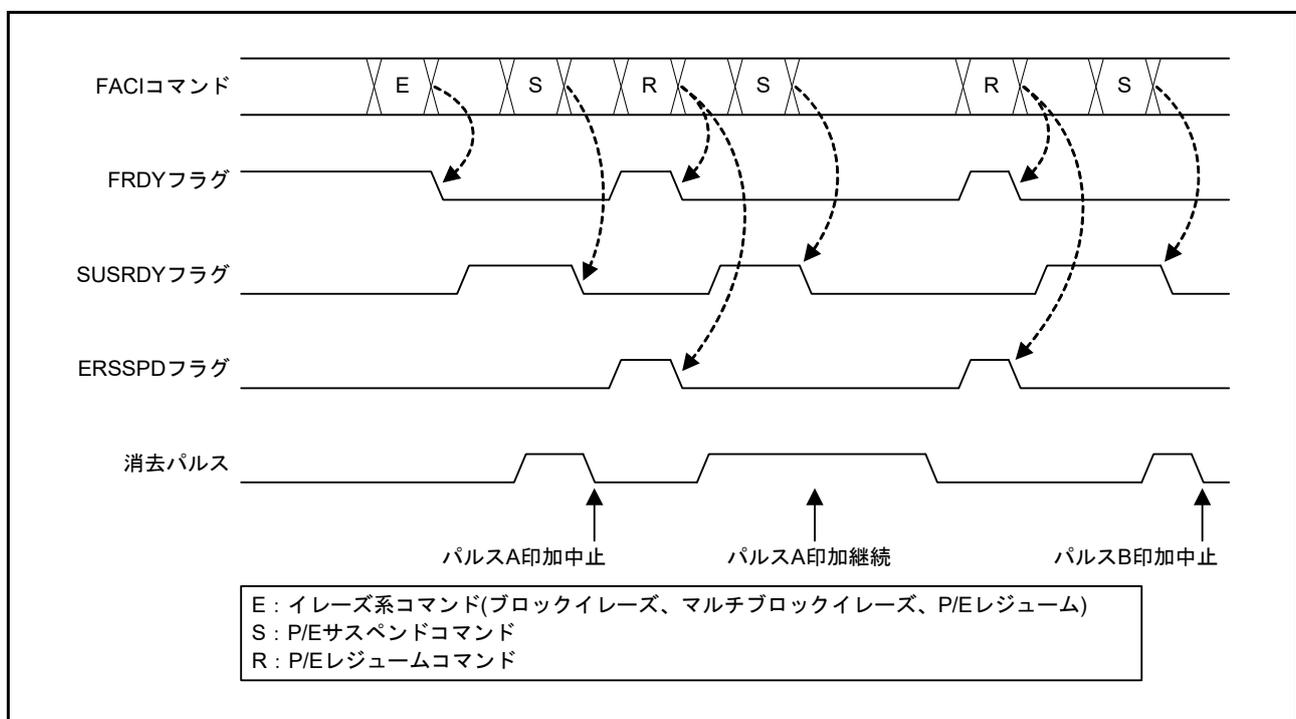


図 6.11 イレーズ処理の中断動作 (サスペンド優先モード)

(3) イレーズ中のサスペンド (イレーズ優先モード)

イレーズ中のサスペンドの方式として、イレーズ優先モードをサポートしています。図 6.12 にイレーズ優先モード (FCPSR.ESUSPMD ビットが“1”) の場合のイレーズ処理の中断動作を示します。イレーズ優先モードのイレーズパルス制御方式は、プログラム中断処理の書き込みパルス制御方式と同様です。

フラッシュシーケンサが消去パルス印加中に P/E サスペンドコマンドを受け付けた場合には、消去パルスの印加を継続します。このモードでは P/E レジュームコマンド発行時に消去パルスの再印加が発生しないため、サスペンド優先モードと比較してイレーズ処理全体に必要な時間を短縮可能です。

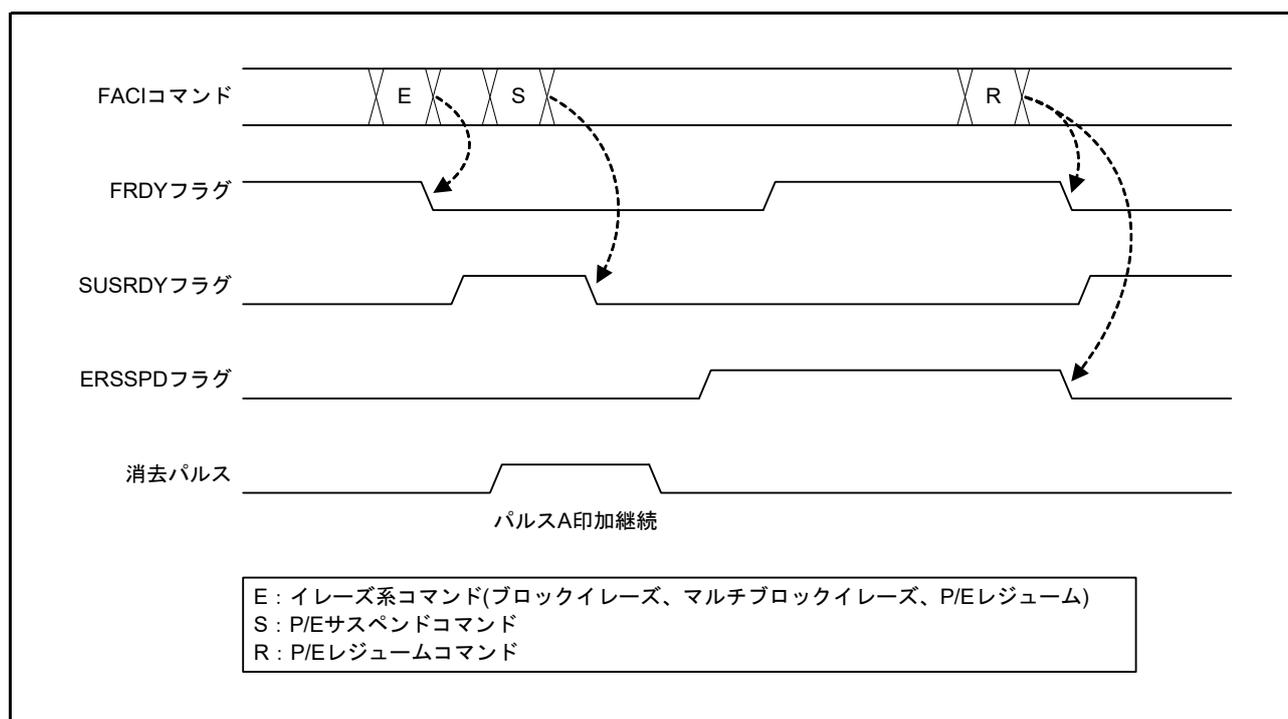


図 6.12 イレーズ処理の中断動作 (イレーズ優先モード)

6.3.10 P/E レジュームコマンド

サスペンドしたプログラム/イレーズ処理を再開したい場合には、P/E レジュームコマンドを使用します。サスペンド中に FENTRYR レジスタの設定を変更した場合には、P/E レジュームコマンドを発行する前に、FENTRYR レジスタの値を P/E サスペンドコマンド発行直前の値に再設定してください。レジュームしたコマンドによる処理の終了は、FSTATR.FRDY フラグで確認することができます。

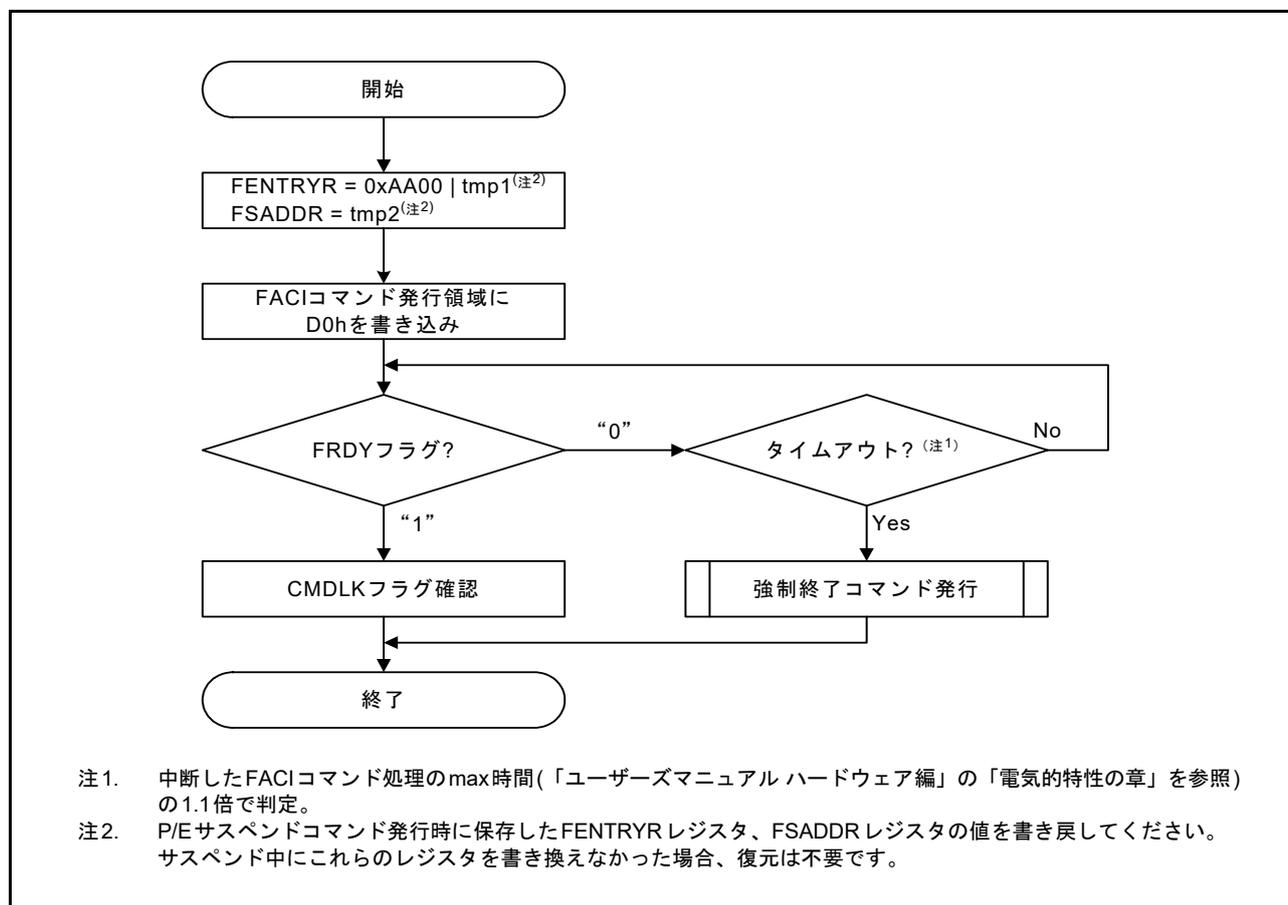


図 6.13 P/E レジュームコマンドの使用方法

6.3.11 ステータスクリアコマンド

FSTATR.ILGLERR, ILGCOMERR, FESETERR, SECERR, OTERR, ERSERR, PRGERR, FLWEERR フラグのいずれかのビットが“1”になると、フラッシュシーケンサはコマンドロック状態になります。また、FASTAT.CFAE, DFAE フラグのいずれかのビットが“1”になる場合もコマンドロック状態になります。コマンドロック状態時、フラッシュシーケンサはステータスクリアコマンドまたは強制終了コマンドのみ受け付け可能です。

ステータスクリアコマンドは、コマンドロック状態を解除するために使用するコマンドです（「6.3.5 コマンドロック状態からの復帰」参照）。コマンドロック状態で、FASTAT.CFAE, DFAE, CMDLK, FSTATR.ILGLERR, ILGCOMERR, FESETERR, SECERR, OTEERR, ERSERR, PRGERR フラグをクリアしたい場合に、ステータスクリアコマンドを使用可能です。

FLWEERR フラグはステータスクリアコマンドでクリアすることはできず、強制終了コマンドのみクリアすることが可能です。

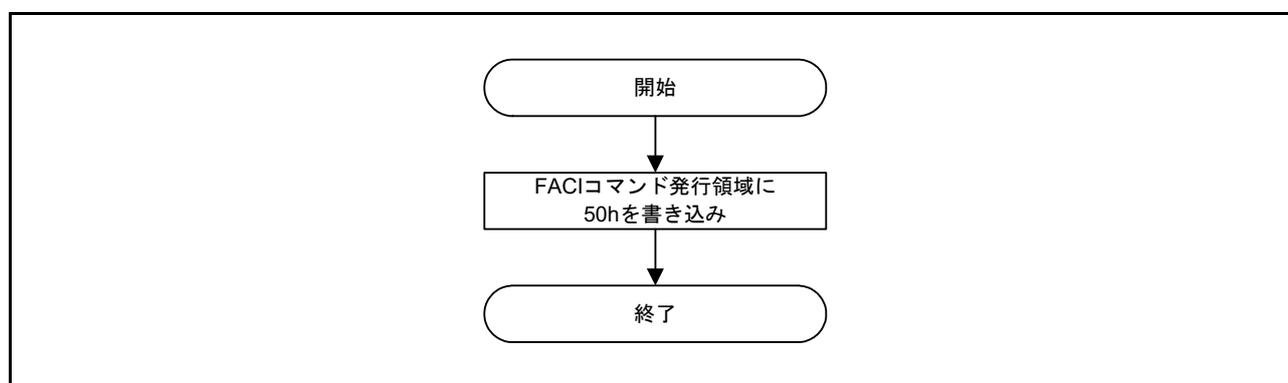


図 6.14 ステータスクリアコマンドの使用方法

6.3.12 強制終了コマンド

強制終了コマンドは、フラッシュシーケンサのコマンド処理を強制的に終了させるコマンドです。P/E サスペンドコマンドよりも高速にコマンド処理を中断可能ですが、中断したプログラム/イレーズ領域のデータ値は保証されません。また、中断した処理を再開することもできません。強制終了コマンドで中断したプログラム/イレーズ処理は、書き換え回数としては1回分と定義されます。

強制終了コマンドを実行すると、FCU 全体および FACI の一部が初期化されます。また、FASTAT, FSTATR レジスタも初期化されます。このため、コマンドロック状態からの復帰手段や、フラッシュシーケンサ動作のタイムアウト処理でも、強制終了コマンドを利用することができます(「6.3.5 コマンドロック状態からの復帰」参照)。

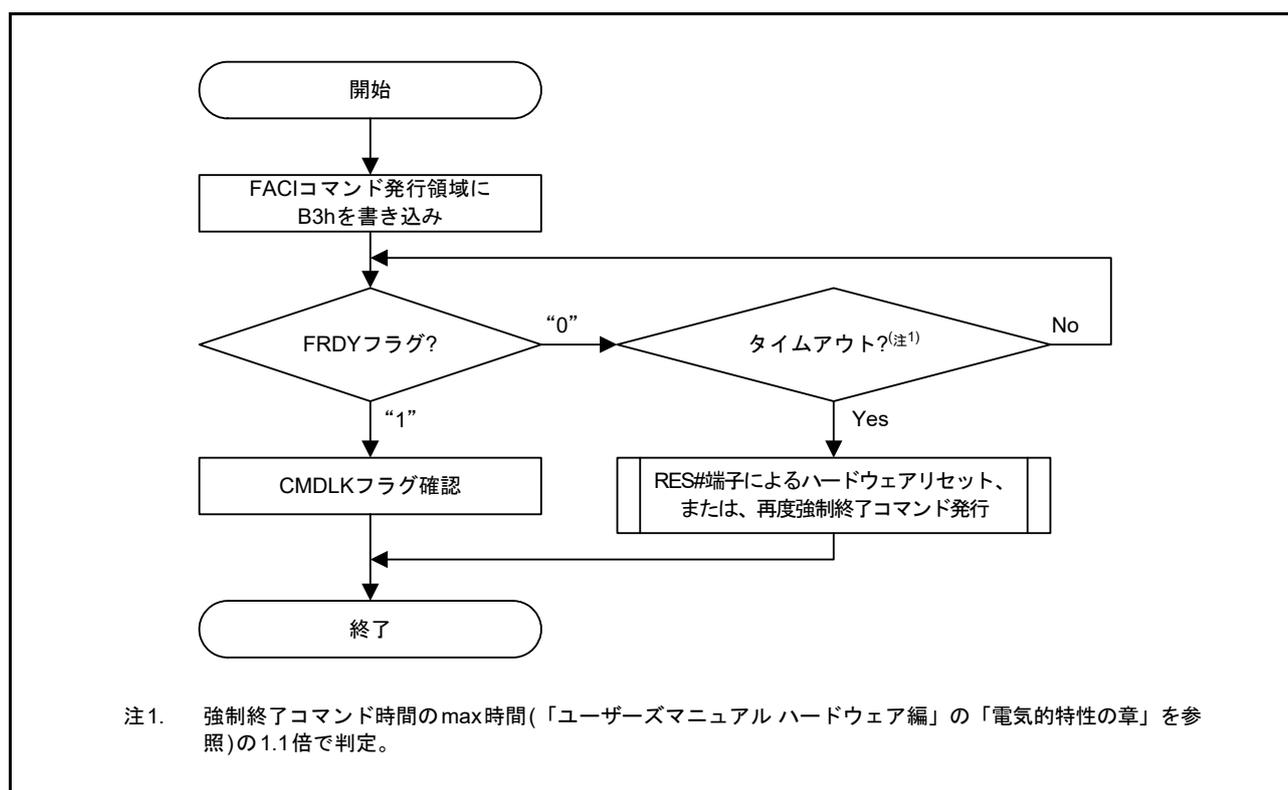


図 6.15 強制終了コマンドの使用方法

6.3.12.1 コマンド発行中の強制終了コマンドの使用方法について

プログラムコマンドの DBFULL ビット判定でのタイムアウト発生時に強制終了コマンドによる中断を行う場合、FACI コマンド発行領域への書き込みがプログラムコマンドの書き込みデータとして扱われる場合があります。この場合、FACI コマンド発行領域をリードして意図的にコマンドロックを発生させた後、コマンドロック状態からの復帰方法に従って強制終了コマンドを発行してください。なお、FACI コマンド発行領域のリードのアクセスサイズが 8 ビット /16 ビット /32 ビットのいずれの場合でも、コマンドロックを発生させることが可能です。

6.3.13 ブランクチェックコマンド

イレーズ後に書き込んでいない状態(未書き込み状態)のデータフラッシュメモリの値は不定であるため、未書き込み状態の確認にはブランクチェックコマンドを使用する必要があります。

ブランクチェックコマンドを発行する前に、アドレッシングモード、ブランクチェック対象領域の先頭アドレス/最終アドレスを FBCCNT レジスタ、FSADDR レジスタ、FEADDR レジスタに設定してください。

FBCCNT.BCDIR ビットが“1”の場合には、FSADDR レジスタの設定値を FEADDR レジスタの設定値以上にする必要があります。

FBCCNT.BCDIR ビットが“0”の場合には、FSADDR レジスタの設定値を FEADDR レジスタの設定値以下にする必要があります。

FBCCNT.BCDIR ビット、FSADDR レジスタ、および FEADDR レジスタの設定値に矛盾がある場合には、フラッシュシーケンサはコマンドロック状態になります。ブランクチェック対象領域のサイズは4バイト～64K バイトの範囲で、4バイト単位に設定可能です。

FACL コマンド発行領域に 71h と D0h を書き込むと、ブランクチェックの処理が開始されます。処理の完了は、FSTAT.FRDY フラグで確認可能です。処理完了時に、FBCSTAT.BCST ビットにブランクチェックの結果が格納されます。書き込み済みの領域がブランクチェック対象の領域に含まれている場合、フラッシュシーケンサは最初に検出した書き込み済みデータのアドレスを FPSADDR レジスタに格納します。

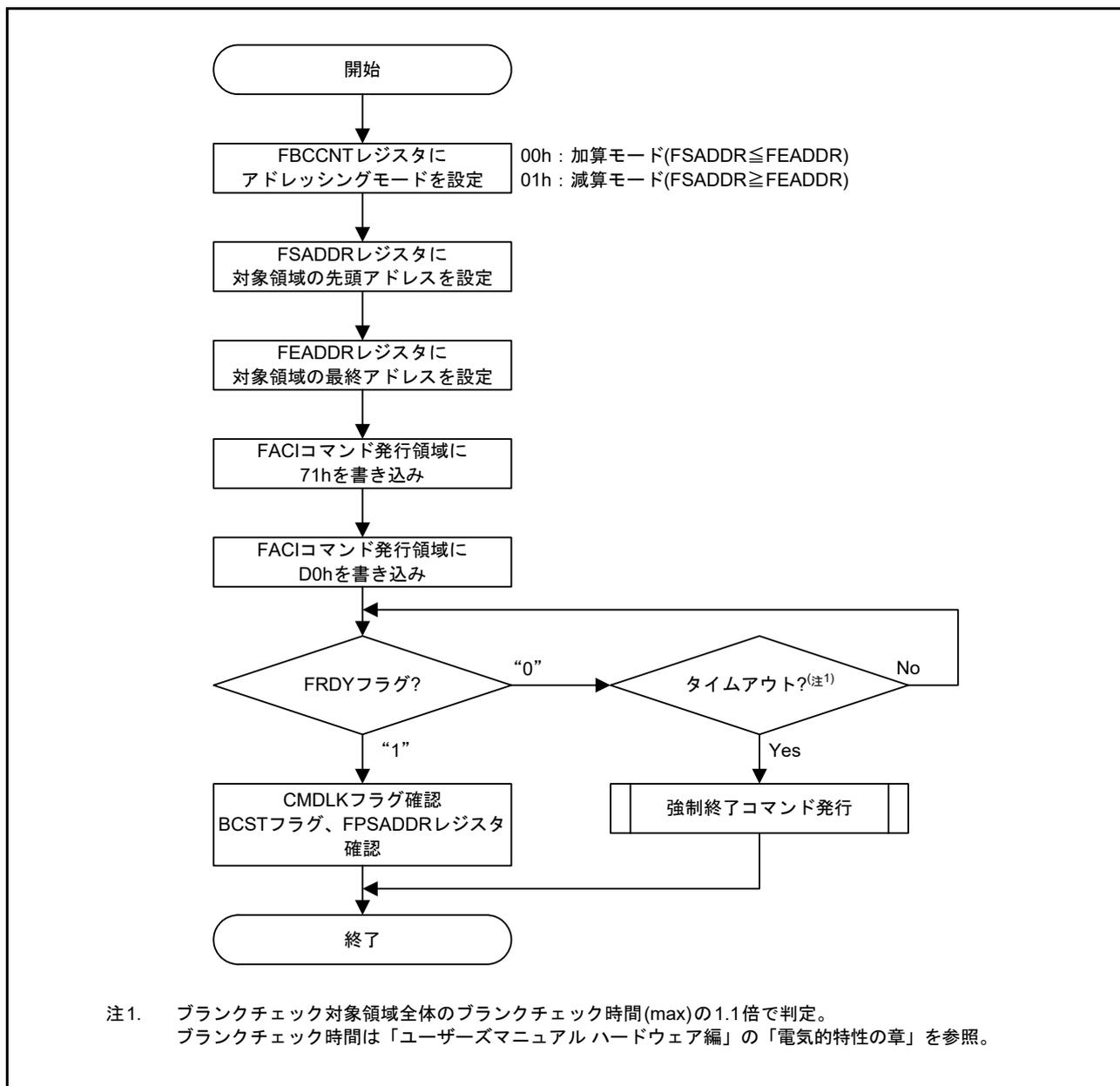


図 6.16 ブランクチェックコマンドの使用法

6.3.14 コンフィギュレーション設定コマンド

コンフィギュレーション設定コマンドは、オプション設定メモリ(コンフィギュレーション設定領域)の設定を行うためのコマンドです。コンフィギュレーション設定コマンドを発行する前に、設定データのアドレス(表 6.6 参照)を FSADDR レジスタに設定してください。FACI コマンド発行時の最終アクセスで D0h を FACI コマンド発行領域に書き込むと、コンフィギュレーション設定コマンドの処理が開始されます。

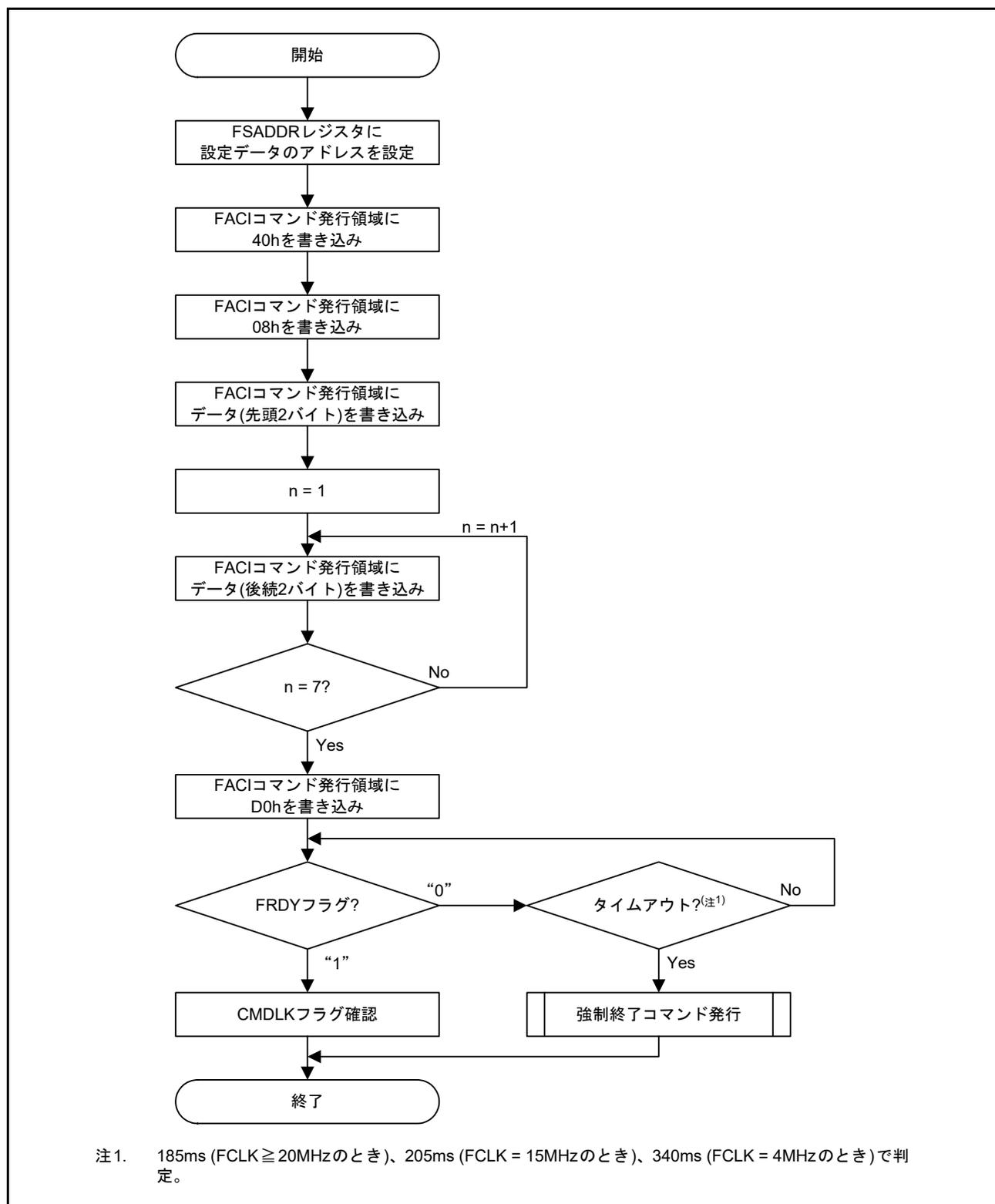


図 6.17 コンフィギュレーション設定コマンドの使用法

コンフィギュレーション設定が可能なデータと、FSADDRレジスタに設定するアドレス値の対応は表6.6のとおりです。FSADDRレジスタについての詳細は、「4.5 FACIコマンド処理開始アドレスレジスタ(FSADDR)」を参照してください。

表6.6 コンフィギュレーション設定コマンドで使用するアドレス

アドレス	FSADDR レジスタ 設定値	設定データ	追加書き込み動作		設定が有効 になる タイミング
			FAW.FSPR ビット=1	FAW.FSPR ビット=0	
FE7F 5D00h	00FF 5D00h	オプション機能選択レジスタ0 (OFS0)、オプション機能選択レジスタ1 (OFS1)、エンディアン選択レジスタ (MDE)	可能	可能	リセット
FE7F 5D10h	00FF 5D10h	TM識別データレジスタ (TMINF)	可能	可能	リセット
FE7F 5D20h	00FF 5D20h	バンク選択レジスタ (BANKSEL)	可能	可能	リセット
FE7F 5D40h	00FF 5D40h	シリアルプログラマコマンド制御レジスタ (SPCC)、TMイネーブルフラグレジスタ (TMEF)	可能 (注1) (1→0のみ)	可能 (注1) (1→0のみ)	リセットと コマンド実行時 (注3)
FE7F 5D50h	00FF 5D50h	OCD/シリアルプログラマID設定レジスタ (OSIS)	可能	可能	リセット
FE7F 5D64h	00FF 5D60h	フラッシュアクセスウィンドウ設定レジスタ (FAW) (注2)	可能	不可能 (注2)	リセットと コマンド実行時
FE7F 5D70h	00FF 5D70h	ROMコードプロテクトレジスタ (ROMCODE)	可能	可能	リセット

注1. いったん“0”に設定すると、コンフィギュレーション設定コマンドで“1”に戻すことができません。

注2. FAW.FSPRビットは、いったん“0”に設定すると、コンフィギュレーション設定コマンドで“1”に戻すことができません。このため、アクセスウィンドウ、スタートアップ領域選択フラグの再設定が二度とできなくなります (FE7F 5D64h番地にコンフィギュレーション設定コマンドを実行した場合、コマンドロックとなります)。
FAW.FSPRビットの取り扱いには十分にご注意ください。

注3. シリアルプログラマコマンド制御レジスタ (SPCC)はリセット後に設定が有効になります。TMイネーブルフラグレジスタ (TMEF)はリセット後、およびコマンド実行時に設定が有効になります。

7. プロテクション機能

7.1 ソフトウェアプロテクション

ソフトウェアプロテクトは、制御レジスタ設定によってフラッシュメモリに対するプログラム/イレーズが禁止された状態です。ソフトウェアプロテクトに違反して、FACI コマンドを発行した場合には、フラッシュシーケンサはコマンドロック状態になります。

7.1.1 FWEPROR レジスタによるプロテクト

FWEPROR.FLWE[1:0] ビットを“01b”にしないと、いずれのモードにおいても書き換えできません。

7.1.2 FENTRYR によるプロテクト

FENTRYR レジスタが 0000h の場合には、フラッシュシーケンサはリードモードになります。リードモードでは、FACI コマンドは受け付けられません。リードモードで FACI コマンドが発行された場合には、フラッシュシーケンサはコマンドロック状態になります。

7.2 エラープロテクション

エラープロテクトは、FACI コマンドの誤発行/禁止アクセスの発生、フラッシュシーケンサの誤動作を検出して FACI コマンドの受け付けを禁止する状態(コマンドロック状態)です。フラッシュシーケンサをコマンドロック状態にすることにより、フラッシュメモリのプログラム/イレーズが禁止されます。コマンドロック状態を解除するためには、ステータスクリアまたは強制終了コマンドを発行する必要があります。ステータスクリアコマンドは FSTATR.FRDY フラグが“1”の場合のみ使用できます。強制終了コマンドは、FSTATR.FRDY フラグの値に関わらず使用できます。

フラッシュアクセスエラー (FIFERR) 割り込みの発生により、誤動作を検出できます。FIFERR 割り込みは、以下の条件で発生します。

- FAEINT.CMDLKIE ビットが“1”の場合に、フラッシュシーケンサがコマンドロック状態 (FASTAT.CMDLK フラグが“1”) になったとき
- FAEINT.DFAEIE ビットが“1”の場合に、データフラッシュメモリアクセス違反が発生 (FASTAT.DFAE フラグが“1”) したとき
- FAEINT.CFAEIE ビットが“1”の場合に、コードフラッシュメモリアクセス違反が発生 (FASTAT.CFAE フラグが“1”) したとき

プログラム/イレーズ処理中に P/E サスペンド以外のコマンドが発行されてコマンドロック状態に遷移した場合には、フラッシュシーケンサはプログラム/イレーズ処理を継続します。この状態で P/E サスペンドコマンドを発行してプログラム/イレーズを中断することはできません。コマンドロック状態でコマンドが発行された場合には、FSTATR.ILGLERR フラグと ILGCOMERR フラグの値は“1”になり、その他のビットの値は以前のエラー検出時に設定された値を保持します。

表 7.1 にエラープロテクトの内容とエラー検出後のステータスビット値の関係を示します。

表7.1 エラープロテクト一覧 (1/2)

分類	内容	ILGOMERR	FESETERR	SECERR	OTERR	ILGLERR	ERSERR	PRGERR	FLWEERR	CFAE	DFAE	
FENTRYR 設定エラー	FENTRYRレジスタにAA81hを設定	0	1	0	0	1	0	0	0	0	0	
	サスペンド時とレジューム時でFENTRYRの値が不一致	0	1	0	0	1	0	0	0	0	0	
不正コマンド エラー	FACIコマンドの最初のアクセスで定義されていないサイズでアクセス(バイトライトではない)	1	0	0	0	1	0	0	0	0	0	
	FACIコマンドの最初のアクセスで未定義コードをライト	1	0	0	0	1	0	0	0	0	0	
	複数アクセスのFACIコマンドで、最終アクセスでD0h以外を指定	1	0	0	0	1	0	0	0	0	0	
	プログラム、コンフィギュレーション設定で、FACIコマンドの2回目のライトアクセスで指定される値(N)(表6.2参照)が不正	1	0	0	0	1	0	0	0	0	0	
	ブランクチェックコマンドが以下のいずれかの設定で発行されたとき <ul style="list-style-type: none"> • FBCCNT.BCDIRビット=0、かつFSADDRレジスタ>FEADDRレジスタ • FBCCNT.BCDIRビット=1、かつFEADDRレジスタ>FSADDRレジスタ • FEADDRレジスタのb16~b0の設定値が0 8000h~1 FFFFhの範囲 	1	0	0	0	1	0	0	0	0	0/1 (注1)	
	マルチブロックイレーズコマンドが以下のいずれかの設定で発行されたとき <ul style="list-style-type: none"> • FSADDRレジスタ>FEADDRレジスタ • FEADDRレジスタのb16~b0の設定値が0 8000h~1 FFFFhの範囲 	1	0	0	0	1	0	0	0	0	0/1 (注1)	
	各モードで使用できないFACIコマンドを発行(表6.3参照)	1	0	0	0	1	0	0	0	0	0	0
	プログラム、ブロックイレーズコマンドをエリアプロテクションによって保護される領域に対して発行	1	0	0	0	1	0	0	0	0	0	0
	プログラムコマンドをイレーズサスペンド中のイレーズしているエリアに対して発行	1	0	0	0	1	0	0	0	0	0	0
	コマンド受け付け条件を満たさない状態でFACIコマンドを発行(表6.4参照)	0/1 (注2)	0/1 (注2)	0/1 (注2)	0/1 (注2)	1	0/1 (注2)	0/1 (注2)	0/1 (注2)	0/1 (注2)	0/1 (注2)	0/1 (注2)
イレーズ エラー	イレーズ処理中のエラー発生	0	0	0	0	0	1	0	0	0	0	
プログラム エラー	プログラム処理中のエラー発生	0	0	0	0	0	0	1	0	0	0	
コード フラッシュ メモリ アクセス違反	コードフラッシュメモリP/Eモードのとき、プログラムコマンド、ブロックイレーズコマンドが下記の設定で発行されたとき コードフラッシュメモリ容量が1.5Mバイト以上の製品： <ul style="list-style-type: none"> • FSADDRレジスタのb23~b0の設定値が00 0000h~DF FFFFhの範囲 コードフラッシュメモリ容量が1Mバイト以下の製品： <ul style="list-style-type: none"> • FSADDRレジスタのb23~b0の設定値が00 0000h~EF FFFFhの範囲 	0	0	0	0	1	0	0	0	1	0	

表7.1 エラープロテクト一覧 (2/2)

分類	内容	ILGCOMERR	FESETERR	SECERR	OTERR	ILGLERR	ERSERR	PRGERR	FLWEERR	CFAE	DFAE
コードフラッシュアクセス違反	コードフラッシュメモリP/Eモードのとき、 コンフィギュレーション設定コマンドが下記 の設定で発行されたとき • FSADDRレジスタのb9～b0の設定値が 000h～0FFhまたは180h～3FFhの範囲	0	0	0	0	1	0	0	0	1	0
データフラッシュメモリアクセス違反	データフラッシュメモリP/Eモードのとき、 プログラムコマンド、ブロックイレーズコマ ンドが下記の設定で発行されたとき • FSADDRレジスタのb16～b0の設定値が 0 8000h～1 FFFFhの範囲	0	0	0	0	1	0	0	0	0	1
	データフラッシュメモリP/Eモードのとき、 マルチブロックイレーズコマンド、ブランク チェックコマンドが下記の設定で発行された とき • FSADDRレジスタのb16～b0の設定値が 0 8000h～1 FFFFhの範囲	1	0	0	0	1	0	0	0	0	1
セキュリティエラー	FAW.FSPRビットが“0”のとき、コンフィ ギュレーション設定コマンドをアクセスウィ ンドウ設定とFAW.BTFLGビット設定を対象 に発行	0	0	1	0	1	0	0	0	0	0
その他	リードモードで、FACIコマンド発行領域をア クセス	0	0	0	1	1	0	0	0	0	0
	コードフラッシュメモリP/Eモードまたは データフラッシュメモリP/Eモードで、FACI コマンド発行領域を読み出し	0	0	0	1	1	0	0	0	0	0
FLWEエラー	FACIコマンド処理時にFWEPRORレジスタ (注3)でプログラムイレーズ禁止状態にする	0	0	0	0	0	0/1	0/1	1	0	0

注1. FSADDRレジスタの設定値がデータフラッシュメモリアクセス違反に示す条件と一致すると、FASTAT.DFAEビットが“1”になります。

注2. コマンド実行時の値となります。

注3. FWEPRORレジスタについては、「4.1 フラッシュP/Eプロテクトレジスタ(FWEPROR)」を参照してください。

7.3 スタートアッププログラム保護機能

スタートアッププログラム保護機能は、リセット後に起動するプログラム(スタートアッププログラム)を保護する機能です。本機能はリセットなどによる書き換え動作の中断に対して安全なスタートアッププログラムの更新方法を提供しています。

スタートアップ領域のサイズは8Kバイトでコードフラッシュメモリのユーザ領域に配置されています。スタートアッププログラム保護機能はFAW.BTFLGビットとFSUACR.SAS[1:0]ビットの値を用いてブロック単位でスタートアッププログラムを格納する領域を変更します(図7.1～図7.4参照)。

スタートアッププログラム保護機能は、アクセスウィンドウプロテクトビット(FAW.FSPR)でスタートアップ領域の選択状態を固定化できます。ただし、FAW.FSPRビットを一度“0”にすると“1”に戻すことはできません。FAW.FSPRビットの取り扱いには十分ご注意ください。

なお、バンクモード切り替え機能でデュアルモード選択時(MDE.BANKMD[2:0]=000b)は、スタートアッププログラム保護機能は使用できません。

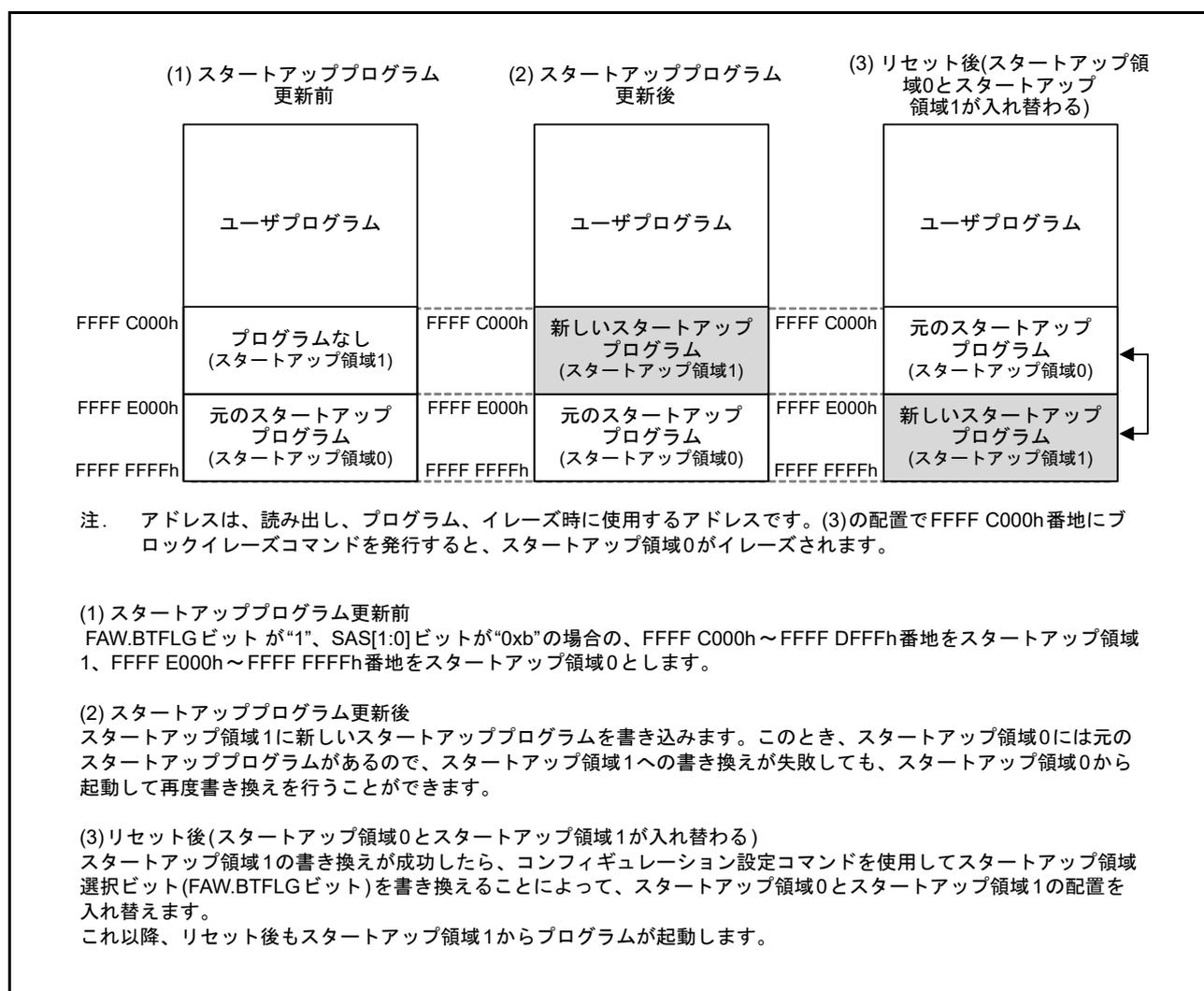


図 7.1 スタートアッププログラム保護機能の概念

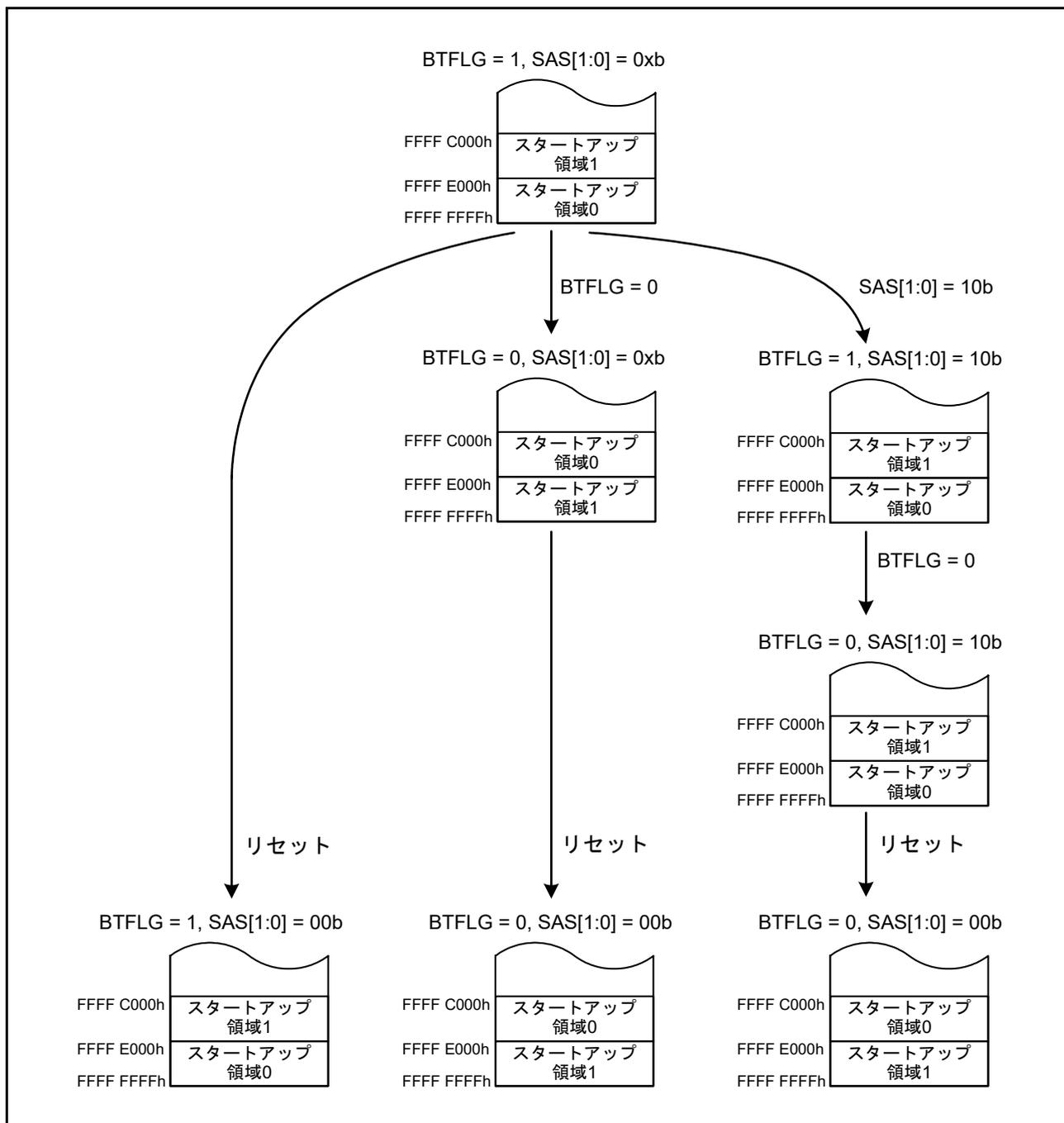


図 7.2 スタートアッププログラム保護機能の設定遷移例 1

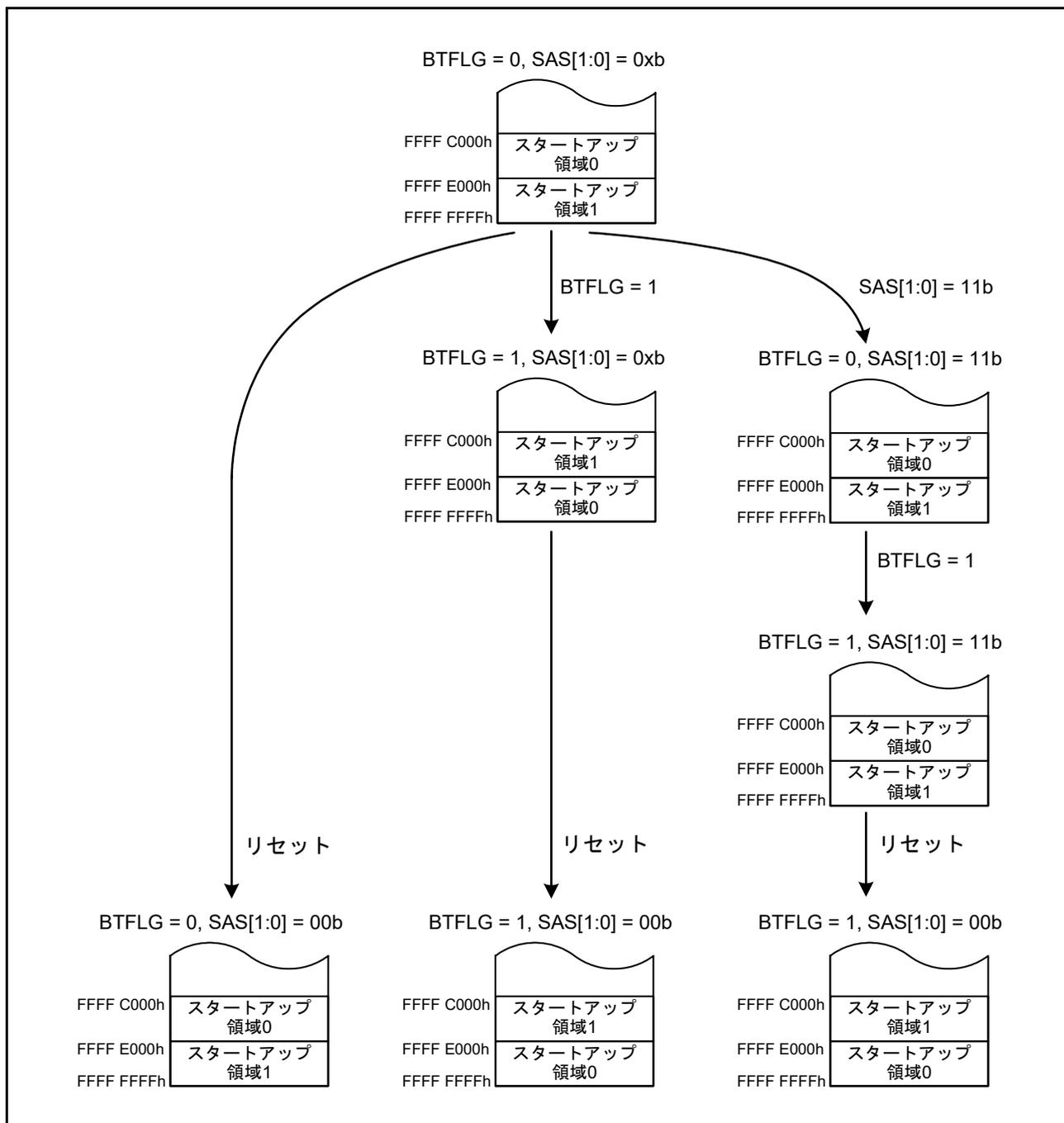


図 7.3 スタートアッププログラム保護機能の設定遷移例 2

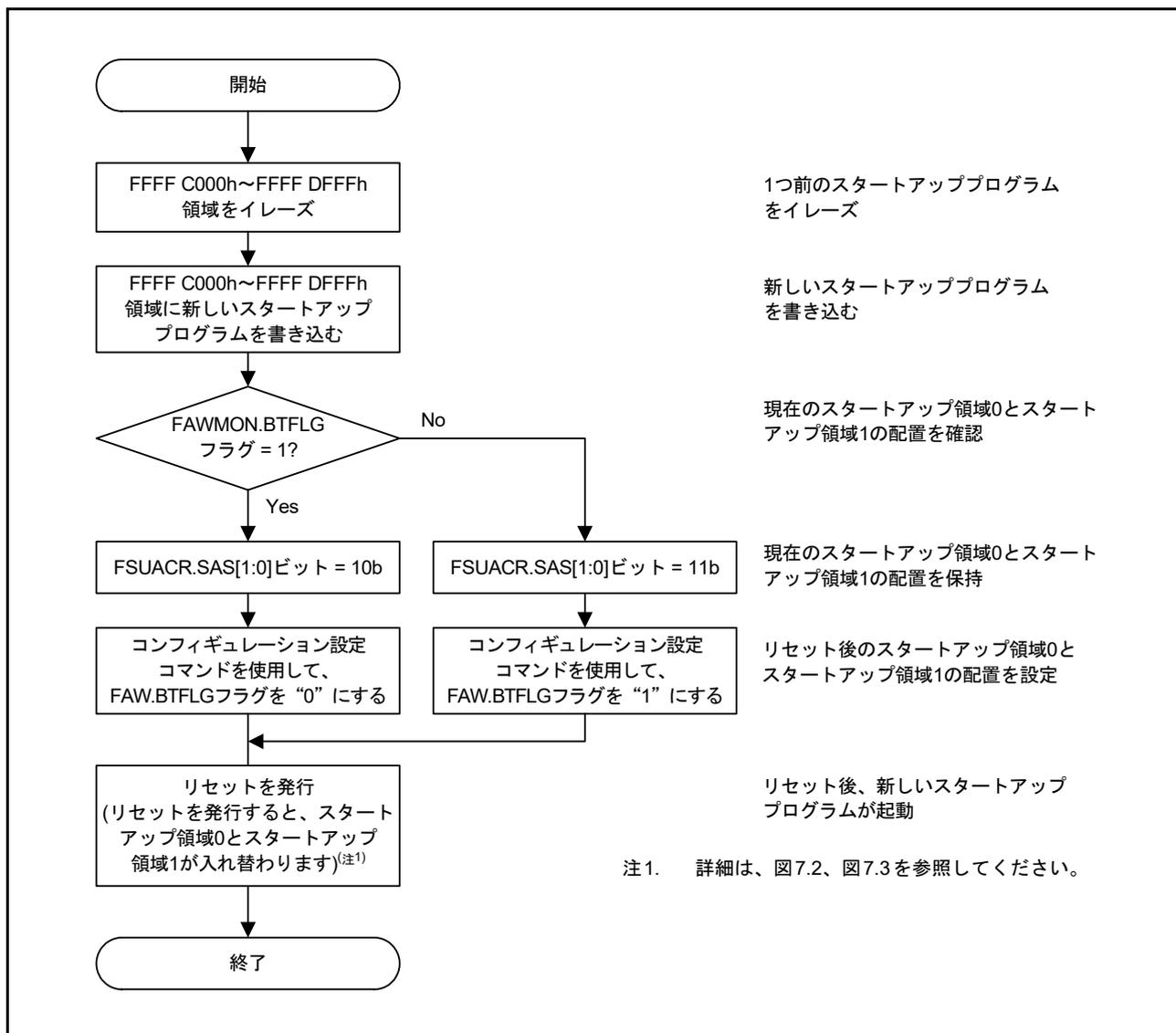


図 7.4 スタートアップ領域選択フロー例

7.4 エリアプロテクションによるプロテクト

設定されたアクセスウィンドウの外側の領域に対してプログラム/イレーズを行う FACL コマンドを発行するとコマンドロック状態になります。アクセスウィンドウはコードフラッシュメモリのユーザ領域のみ有効です。アクセスウィンドウは、セルフプログラミングモード、シリアルプログラミングモードで有効になります。

アクセスウィンドウはブロック単位で設定可能です。

図 7.5 にエリアプロテクションの概念を示します。

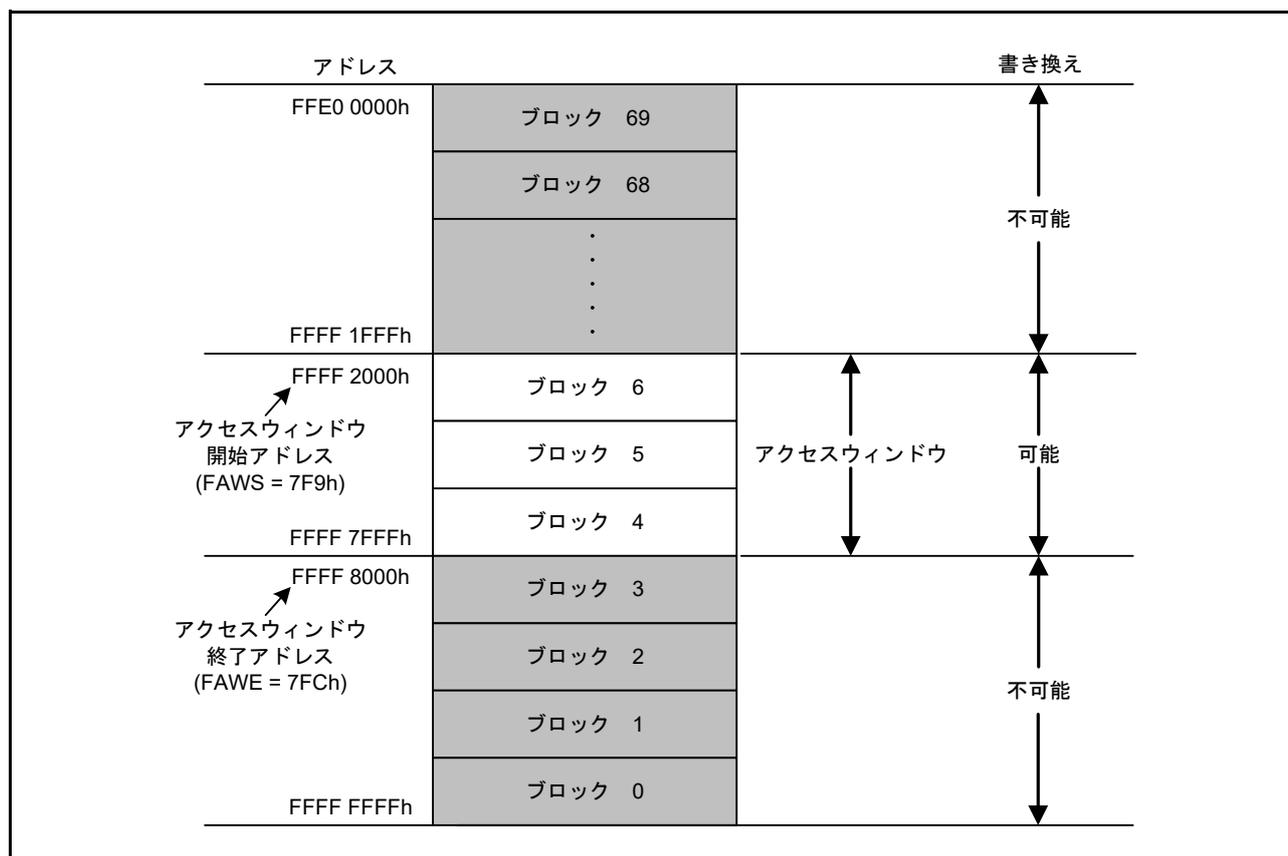


図 7.5 エリアプロテクションの概念 (コードフラッシュメモリ容量が 2M バイトの製品でブロック 4 からブロック 6 をアクセスウィンドウに設定した場合の例)

7.5 デュアルバンク機能

コードフラッシュメモリ容量が 1.5M バイト以上の製品のみ使用できます。

バンクモード切り替え機能と起動バンク選択機能によりユーザプログラムを実行しながらプログラムを更新できます。バンクモード切り替え機能と起動バンク選択機能によりリセットなどによる書き換え動作の中断に対して安全な更新方法を提供しています。

7.5.1 バンクモード切り替え機能

バンクモード切り替え機能により、コードフラッシュメモリのユーザ領域を 1 つの領域として扱うリニアモードと、2 つのバンク領域として扱うデュアルモードを切り替えることができます。図 7.6 にバンクモード切り替え機能を示します。オプション設定メモリの MDE.BANKMD[2:0] ビットの値を設定してからリセット実施することで、バンクモード切り替え機能のモードが決まります。デュアルモードを選択すると、起動バンク選択機能が有効になります。

なお、デュアルモード選択時 (MDE.BANKMD[2:0] = 000b) は、スタートアッププログラム保護機能は使用できません。

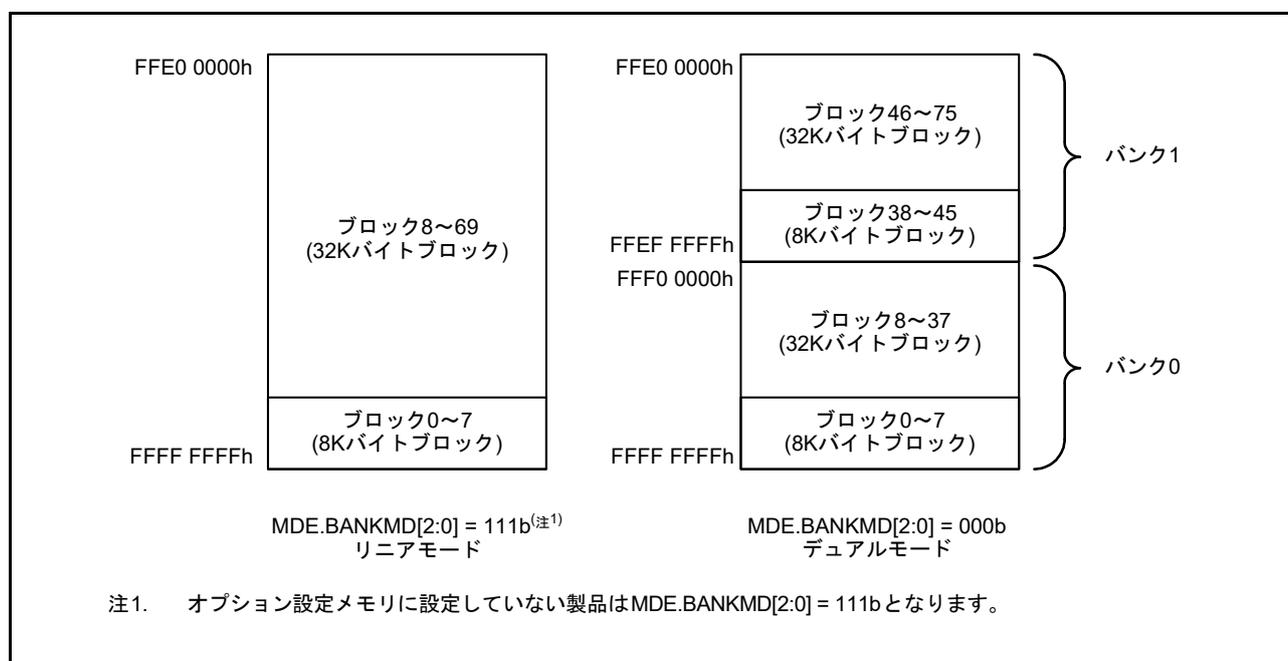


図 7.6 バンクモード切り替え例 (コードフラッシュメモリ容量が 2M バイトの製品の例)

7.5.2 起動バンク選択機能

起動バンク選択機能により、デュアルモード選択時 (MDE.BANKMD[2:0] = 000b) にプログラムを起動するバンク領域を選択することで、リセットなどによる書き換え動作の中断に対して安全なプログラム更新方法を提供します。図 7.7 に起動バンク選択機能について、図 7.8 に起動バンク選択フロー例を示します。オプション設定メモリの BANKSEL.BANKSWP[2:0] ビットの値を設定してからリセットすることで、バンク 0 とバンク 1 のアドレスが切り替わり、更新した領域からプログラム起動を行います。起動バンク選択によりアドレス切り替えを行った状態では、FACI コマンドによる P/E 対象も入れ替わります。本機能はリニアモード選択時は無効です。

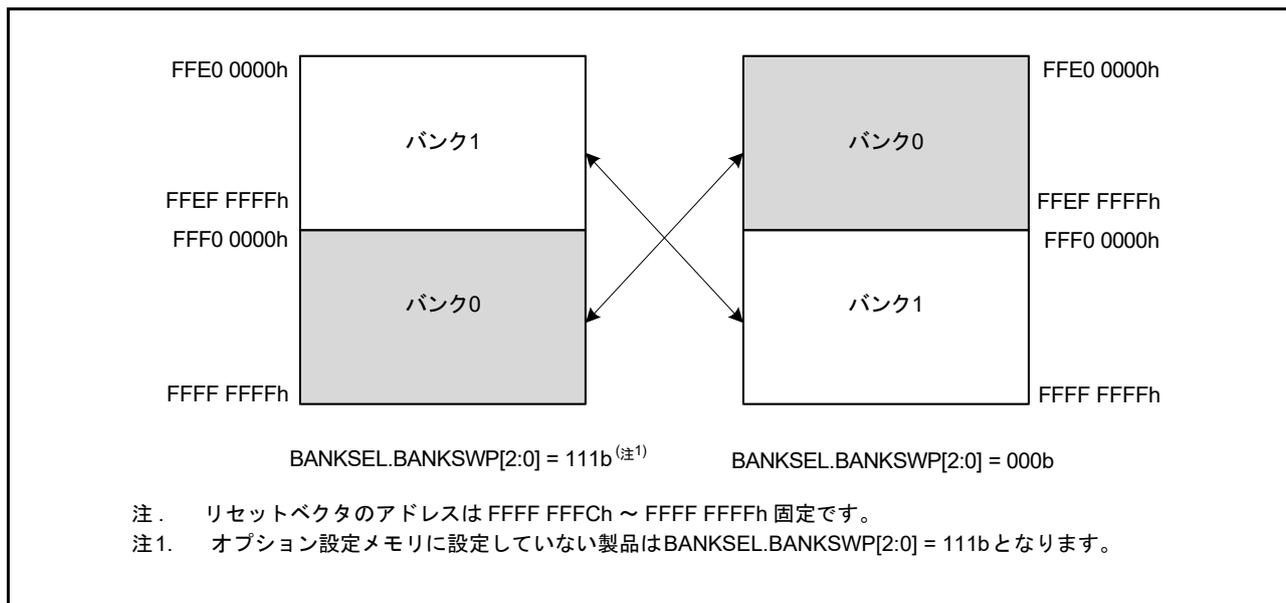


図 7.7 起動バンク選択例 (コードフラッシュメモリ容量が 2M バイトの製品の例)

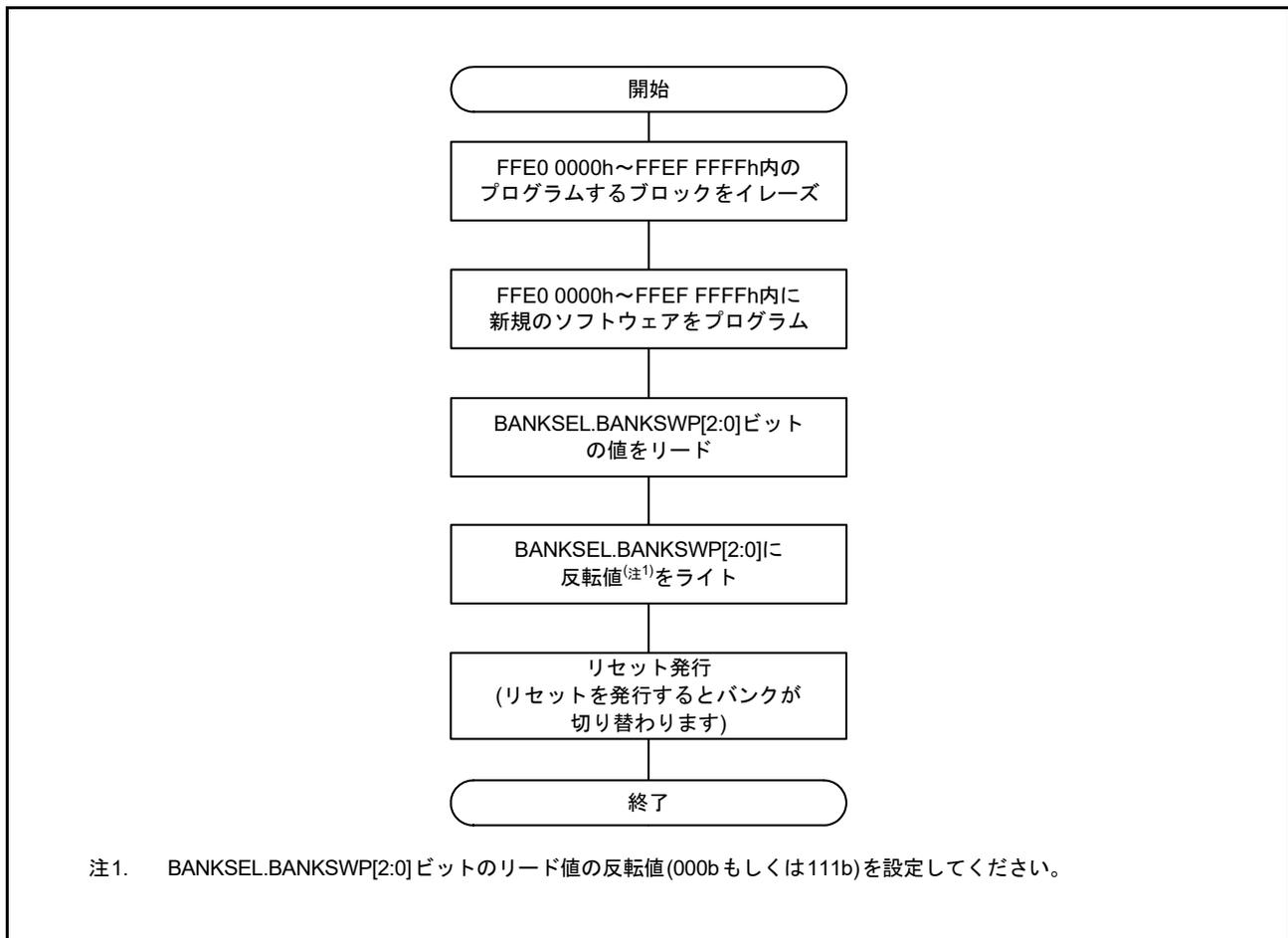


図 7.8 起動バンク選択フロー例 (コードフラッシュメモリ容量が2Mバイトの製品の例)

8. 使用上の注意点

(1) プログラム/イレーズを強制終了した領域およびサスペンド対象領域の読み出し

プログラム/イレーズを強制終了した領域およびサスペンド対象領域の格納データは不定です。不定データの読み出しが原因で発生する誤動作を回避するために、プログラム/イレーズを強制終了した領域およびサスペンド対象領域の命令フェッチやデータリードが発生しないように注意してください。

(2) プログラム/イレーズの中断

P/E サスペンドコマンドを発行してプログラム/イレーズ処理を中断した場合、P/E レジュームコマンドを発行してプログラム/イレーズ処理を再開することができます。中断処理が正常に終了して ERSSPD フラグまたは PRGSPD フラグが“1”になったあと、何らかの理由でフラッシュシーケンサがコマンドロック状態になり強制終了コマンドを発行した場合は、中断した処理を再開することはできません。また処理を中断した領域のデータ値は保証されませんので、当該領域をイレーズしてください。

(3) 追加プログラムの禁止

コードフラッシュメモリ、データフラッシュメモリでは同一領域に2回以上のプログラムを行うことはできません。プログラム済みのコードフラッシュメモリ、データフラッシュメモリをプログラムしたい場合には、当該領域をイレーズしてください。なお、オプション設定メモリは、追加プログラム可能です。

(4) プログラム/イレーズ、およびブランクチェック中のリセット

コードフラッシュメモリのプログラム/イレーズ中、およびデータフラッシュメモリのプログラム/イレーズ/ブランクチェック中に RES# 端子によるリセットが発生させた場合には、電気的特性に定める動作電圧範囲内で、 t_{RESWF} （「ユーザーズマニュアルハードウェア編」参照）以上のリセット入力期間の後にリセット解除してください。

(5) プログラム/イレーズ中の割り込み/例外ベクタの配置

プログラム/イレーズ中に割り込み/例外が発生すると、コードフラッシュメモリからのベクタフェッチが発生する場合があります。BGO 機能を使用できない条件下では、ベクタのアドレスをコードフラッシュメモリ以外に設定してください。もしくは、プログラム/イレーズ中の割り込み/例外処理の発生を避けてください。

(6) プログラム/イレーズ中またはブランクチェック中の禁止事項

プログラム/イレーズ中またはブランクチェック中は、フラッシュメモリ内に高電圧が印加されています。フラッシュメモリへのダメージを防ぐため、以下の動作は行わないでください。

- 電源を動作電圧範囲外にする
- FWEPROR.FLWE[1:0] ビットの変更
- SYSCR0.ROME ビットの変更
- OPCCR.OPCM[2:0] ビットの変更
- SCKCR.FCK[3:0] と PCLKB[3:0] ビットの変更
- SCKCR3.CKSEL[2:0] ビットの変更
- RSTCKCR.RSTCKEN ビットの変更
- 全モジュールクロックストップモード、ソフトウェアスタンバイモードおよびディープソフトウェアスタンバイモードへの移行

改訂記録	RX65Nグループ、RX651グループフラッシュメモリ ユーザーズマニュアル ハードウェア インタフェース編
------	-----------------------------------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2016.08.08	—	初版発行
2.00	2017.04.27	全体	コードフラッシュメモリ容量が1.5Mバイト以上の製品を追加 従来製品はコードフラッシュメモリ容量が1Mバイト以下の製品と表記
		15	4.5 FACIコマンド処理開始アドレスレジスタ (FSADDR) 変更
		27	4.14 フラッシュアクセスウィンドウモニタレジスタ (FAWMON) 変更
		30	4.17 スタートアップ領域コントロールレジスタ (FSUACR) 変更
		38	6.3.4 FACIコマンド使用時の概略フロー 変更
		50	6.3.11 ステータスクリアコマンド 変更
		54	6.3.14 コンフィギュレーション設定コマンド 図6.17 コンフィギュレーション設定コマンドの使用法 注記変更
		55	表6.6 コンフィギュレーション設定コマンドで使用するアドレス 変更
		56	7.2 エラープロテクション 変更
		57 ~ 58	表7.1 エラープロテクト一覧 変更
		59 ~ 62	7.3 スタートアッププログラム保護機能 変更 図7.1 スタートアッププログラム保護機能の概念 追加 図7.2 スタートアッププログラム保護機能の設定遷移例1 追加 図7.3 スタートアッププログラム保護機能の設定遷移例2 追加 図7.4 スタートアップ領域選択フロー例 追加
—	9. 電気的特性 削除		

改訂区分の説明

- テクニカルアップデート発行番号のある項目：発行済みの該当テクニカルアップデートを反映した変更
- テクニカルアップデート発行番号のない項目：テクニカルアップデートを発行しない軽微な変更

Rev.	発行日	改訂内容		改訂区分
		ページ	ポイント	
2.10	2019.06.20	6. FACI コマンド		TN-RX*-A183B/J
		45	図6.9 P/Eサスペンドコマンドの使用法 変更	
		49	図6.13 P/Eレジュームコマンドの使用法 変更	

RX65Nグループ、RX651グループ フラッシュメモリ
ユーザーズマニュアル ハードウェア インタフェース編

発行年月日 2016年8月8日 Rev.1.00
2019年6月20日 Rev.2.10

発行 ルネサス エレクトロニクス株式会社
〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）



ルネサスエレクトロニクス株式会社

営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

技術的なお問合せおよび資料のご請求は下記どうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>

RX65Nグループ、RX651グループ
フラッシュメモリ