

R-IN32M3 シリーズ ユーザーズ・マニュアル

- R-IN32M3-CL
UPD60510BF1-HN4-A
UPD60510BF1-HN4-M1-A

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサス エレクトロニクスは、予告なしに、本資料に記載した製品または仕様を変更することがあります。
ルネサス エレクトロニクスのホームページなどにより公開される最新情報をご確認ください。

資料番号 : R18UZ0004JJ0400
発行年月 : 2018.12.28

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置等

当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じても、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。

6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。

製品ご使用上の注意事項

ここでは、CMOS デバイスの一般的注意事項について説明します。個別の使用上の注意事項については、本文を参照してください。なお、本マニュアルの本文と異なる記載がある場合は、本文の記載が優先するものとします。

1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS 製品の入力端子のインピーダンスは、一般に、ハイ・インピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワー・オン・リセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. リザーブアドレスのアクセス禁止

【注意】リザーブアドレスのアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレスがあります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

○Arm® およびCortex® は、Arm Limited（またはその子会社）のEUまたはその他の国における登録商標です。 All rights reserved.

○Ethernetおよびイーサネットは、富士ゼロックス株式会社の登録商標です。

○IEEEは、the Institute of Electrical and Electronics Engineers, Inc. の登録商標です。

○TRONは” The Real-time Operation system Nucleus” の略称です。

○ITRONは” Industrial TRON” の略称です。

○ μ ITRONは” Micro Industrial TRON” の略称です。

○TRON、ITRON、および μ ITRONは、特定の商品ないし商品群を指す名称ではありません。

○CC-Link及びCC-Link IE Fieldは、CC-Link協会 (CC-Link Partner Association: CLPA)の登録商標です。

○その他、本資料中の製品名やサービス名は全てそれぞれの所有者に属する商標または登録商標です。

このマニュアルの使い方

1. 目的と対象者

このマニュアルは産業イーサネット通信向け ASSP (Application Specific Standard Product) 「R-IN32M3-CL」 (UPD60510BF1-HN4-A、UPD60510BF1-HN4-M1-A) の機能を理解し、それを用いた応用設計をするユーザを対象とします。このマニュアルを使用するには、電気回路、論理回路、マイクロコンピュータに関する基本的な知識が必要です。

本製品は、注意事項を十分確認の上、使用してください。注意事項は、各章の本文中、各章の最後、注意事項の章に記載しています。

改訂記録は旧版の記載内容に対して訂正または追加した主な箇所をまとめたものです。改訂内容すべてを記録したものではありません。詳細は、このマニュアルの本文でご確認ください。

本文中の★印は、本版で改訂された主な箇所を示しています。この"★"を PDF 上でコピーして「検索する文字列」に指定することによって、改版箇所を容易に検索できます

関連資料 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。また各コアの開発・企画段階で資料を作成しているため、関連資料は個別のお客様向け資料の場合があります。下記資料番号の末尾****部分は版数です。当社ホームページより最新版をダウンロードして参照ください。

R-IN32M3-CLに関する資料

資料名	資料番号
R-IN32M3 シリーズ データ・シート	R18DS0007JJ****
R-IN32M3-EC ユーザーズ・マニュアル	R18UZ0002JJ****
R-IN32M3 シリーズ ユーザーズ・マニュアル 周辺機能編	R18UZ0006JJ****
R-IN32M3 シリーズ プログラミング・マニュアル (OS 編)	R18UZ0010JJ****
R-IN32M3 シリーズ プログラミング・マニュアル (ドライバ編)	R18UZ0008JJ****
R-IN32M3 シリーズ ユーザーズ・マニュアル ボード設計編	R18UZ0018JJ****
R-IN32M3-CL ユーザーズ・マニュアル	本マニュアル

2. 数や記号の表記

データ表記の重み：左が上位桁、右が下位桁

アクティブ・ローの表記：

xxxZ (端子、信号名称のあとにZ)

またはxxx_N (端子、信号名称のあとに_N)

またはxxnx (端子、信号名称にnを含む)

注：

本文中につけた注の説明

注意：

気をつけて読んでいただきたい内容

備考：

本文の補足説明

数の表記：

2 進数 … xxxx, xxxxB または n'bxxxx(nビット)

10 進数 … xxxx

16 進数 … xxxxH または n'hxxxx(nビット)

2のべき数を示す接頭語 (アドレス空間、メモリ容量)：

K (キロ) … $2^{10} = 1024$

M (メガ) … $2^{20} = 1024^2$

G (ギガ) … $2^{30} = 1024^3$

データ・タイプ：

ワード … 32 ビット

ハーフワード … 16 ビット

バイト … 8 ビット

目次

1. 機能概要	1
1.1 概説	1
1.2 機能概要	2
1.3 機能ブロック構成	4
1.4 端子配置図 (Top View)	5
1.5 システム・レジスタ領域のベース・アドレス★	6
2. 端子機能	7
2.1 端子一覧	8
2.1.1 イーサネット端子	8
2.1.2 外部メモリ・インタフェース	10
2.1.3 外部マイコン・インタフェース	11
2.1.4 ポート端子、リアルタイム・ポート端子	12
2.1.5 シリアル・フラッシュROMインタフェース	16
2.1.6 DMAインタフェース端子	16
2.1.7 外部割込み入力端子	17
2.1.8 タイマ入出力端子	17
2.1.9 ウォッチドッグ・タイマ出力端子	17
2.1.10 トレース端子	18
2.1.11 CPUパワー制御端子	18
2.1.12 シリアル・インタフェース端子	18
2.1.13 CC-Link IE Field端子 (インテリジェントデバイス局)	19
2.1.14 CC-Link端子 (インテリジェントデバイス局)	20
2.1.15 CC-Link端子 (リモートデバイス局)	21
2.1.16 システム端子	22
2.1.17 テスト端子	22
2.1.18 動作モード設定端子	23
2.2 端子状態	25
2.2.1 外部メモリ・ブート時の端子状態	26
2.2.2 外部シリアル・フラッシュROMブート時の端子状態	29
2.2.3 外部マイコン・ブート時の端子状態	32
2.3 動作モード・モニタ機能	35
2.4 バッファ機能切り替え機能	35
2.5 バッファタイプと未使用端子処理	36
2.5.1 イーサネット端子	36

2.5.2	外部メモリ／外部マイコン・インタフェース端子	37
2.5.3	外部割り込み入力端子	37
2.5.4	システム端子	37
2.5.5	テスト端子	38
2.5.6	ポート端子	39
2.5.7	動作モード設定端子	40
2.5.8	CC-Link IE Field（インテリジェントデバイス局）端子	40
2.5.9	CC-Link（インテリジェントデバイス局、リモートデバイス局）	40
2.5.10	トレース端子	40
3.	メモリ・マップ	41
4.	例外処理機能	45
4.1	例外一覧	45
4.2	割り込み一覧	46
5.	周辺機能	50
6.	CC-Link IE Field（インテリジェントデバイス局）機能	51
6.1	CC-Link IE Field（インテリジェントデバイス局）制御レジスタ	51
6.1.1	CC-Link IE Field（インテリジェントデバイス局）クロック・ゲート・レジスタ（CIECLKGTD）	52
6.1.2	CC-Link IE Field（インテリジェントデバイス局）ウェイト遅延レジスタ（CIEWAITDLY）	53
6.1.3	CC-Link IE Field（インテリジェントデバイス局）バス・サイズ制御レジスタ（CIEBSC）	54
6.1.4	CC-Link IE Field（インテリジェントデバイス局）バス・ブリッジ制御レジスタ（CIESMC）	54
6.2	注意事項	55
7.	ポート機能	56
7.1	特徴	56
7.2	ポートの構成	57
7.3	レジスタ一覧	59
7.3.1	ポート・レジスタ（P, RP）	65
7.3.2	ポート・モード・レジスタ（PM, RPM）	68
7.3.3	ポート・モード・コントロール・レジスタ（PMC, RPMC）	71
7.3.4	ポート・ファンクション・コントロール・レジスタ（PFC, RPFC）	74
7.3.5	ポート・ファンクション・コントロール拡張レジスタ（PFCE, RPFCE）	77
7.3.6	ポート端子入力レジスタ（PIN, RPIN）	80
7.4	兼用機能の選択一覧	83
7.5	バッファ機能切り替えレジスタ（DRCTL）	87

7.5.1	ポート0バッファ機能切り替えレジスタ (DRCTLP0L, DRCTLP0H)	88
7.5.2	ポート1バッファ機能切り替えレジスタ (DRCTLP1L, DRCTLP1H)	89
7.5.3	ポート2バッファ機能切り替えレジスタ (DRCTLP2L, DRCTLP2H)	90
7.5.4	ポート3バッファ機能切り替えレジスタ (DRCTLP3L, DRCTLP3H)	91
7.5.5	ポート4バッファ機能切り替えレジスタ (DRCTLP4L, DRCTLP4H)	92
7.5.6	ポート5バッファ機能切り替えレジスタ (DRCTLP5L, DRCTLP5H)	93
7.5.7	ポート6バッファ機能切り替えレジスタ (DRCTLP6L, DRCTLP6H)	94
7.5.8	ポート7バッファ機能切り替えレジスタ (DRCTLP7L, DRCTLP7H)	95
7.5.9	リアルタイム・ポート0バッファ機能切り替えレジスタ (DRCTLRP0L, DRCTLRP0H)	96
7.5.10	リアルタイム・ポート1バッファ機能切り替えレジスタ (DRCTLRP1L, DRCTLRP1H)	97
7.5.11	リアルタイム・ポート2バッファ機能切り替えレジスタ (DRCTLRP2L, DRCTLRP2H)	98
7.5.12	リアルタイム・ポート3バッファ機能切り替えレジスタ (DRCTLRP3L, DRCTLRP3H)	99
7.6	ポート機能の動作	100
7.6.1	入出力ポートへのリード／ライト動作.....	100
7.6.2	コントロール・モード時の兼用機能の出力状態.....	100
7.7	トリガ同期式ポート機能 (RP00-RP37)	101
8.	電気的特性.....	102

図の目次

図3.1	メモリ・マップ（全体）	41
図3.2	メモリ・マップ（APB周辺レジスタ領域）	42
図3.3	メモリ・マップ（外部メモリ領域）	43
図3.4	メモリ・マップ（CC-Link Master領域）	43
図3.5	外部マイコン・インタフェース空間.....	44
図6.1	CC-Link IE Field Networkバス・ウェイト延長動作とデータ・サンプリング・タイミング例 ...	53
図6.2	CC-Link IE Fieldアクセス経路切り替え手順.....	55
図7.1	ポートの基本回路構成	58
図7.2	ポート・レジスタ（8bit表記）	65
図7.3	ポート・レジスタ（16bit表記）	66
図7.4	ポート・レジスタ（32bit表記）	67
図7.5	ポート・モード・レジスタ（8bit表記）	68
図7.6	ポート・モード・レジスタ（16bit表記）	69
図7.7	ポート・モード・レジスタ（32bit表記）	70
図7.8	ポート・モード・コントロール・レジスタ（8bit表記）	71
図7.9	ポート・モード・コントロール・レジスタ（16bit表記）	72
図7.10	ポート・モード・コントロール・レジスタ（32bit表記）	73
図7.11	ポート・ファンクション・コントロール・レジスタ（8bit表記）	74
図7.12	ポート・ファンクション・コントロール・レジスタ（16bit表記）	75
図7.13	ポート・ファンクション・コントロール・レジスタ（32bit表記）	76
図7.14	ポート・ファンクション・コントロール拡張レジスタ（8bit表記）	77
図7.15	ポート・ファンクション・コントロール拡張レジスタ（16bit表記）	78
図7.16	ポート・ファンクション・コントロール拡張レジスタ（32bit表記）	79
図7.17	ポート端子入力レジスタ（8bit表記）	80
図7.18	ポート端子入力レジスタ（16bit表記）	81
図7.19	ポート端子入力レジスタ（32bit表記）	82
図7.20	トリガ同期式ポート構成図.....	101

表の目次

表1.1	R-IN32M3-CLの機能概要（1/2）	2
表2.1	端子一覧における項目の意味.....	7
表2.2	端子一覧における記号・略号の意味.....	7
表2.3	確認可能な動作モード設定端子.....	35
表4.1	割り込み一覧	46
表6.1	CC-Link IE Field概略仕様	51
表6.2	CC-Link IE Field（インテリジェントデバイス局）制御機能のレジスタ概要	51

1. 機能概要

1.1 概説

産業分野におけるイーサネット通信は従来と比較し、高速リアルタイム応答性や低消費電力化などの高性能な機能の要求が強くなっています。従来の方法（イーサネットワーク処理そのものをハードウェア化する方法、または高速ネットワーク処理専用 CPU を用いる方法）では必ずしも実現できるわけではありません。

ルネサス製イーサネット通信 LSI「R-IN32M3-CL」は FA 分野におけるイーサネット通信で必要となる以下の機能を搭載しております。

- Arm[®]社製 Cortex[®]-M3 コア内蔵
- リアルタイム OS（Real-Time OS）アクセラレータ内蔵（ μ ITRON version4.0 相当）
- Gigabit EtherMAC
- ネットワーク処理専用 DMA コントローラ及びバッファ
- タイマ、各種シリアル・インタフェース、汎用 I/O ポート（GPIO）、外部メモリ・インタフェース
- 高速リアルタイム応答性、高精度通信制御（低ジッター通信）
- リアルタイム OS アクセラレータによる低 CPU 負荷での高速通信処理
- 低消費電力

1.2 機能概要

表1.1 R-IN32M3-CL の機能概要 (1/2)

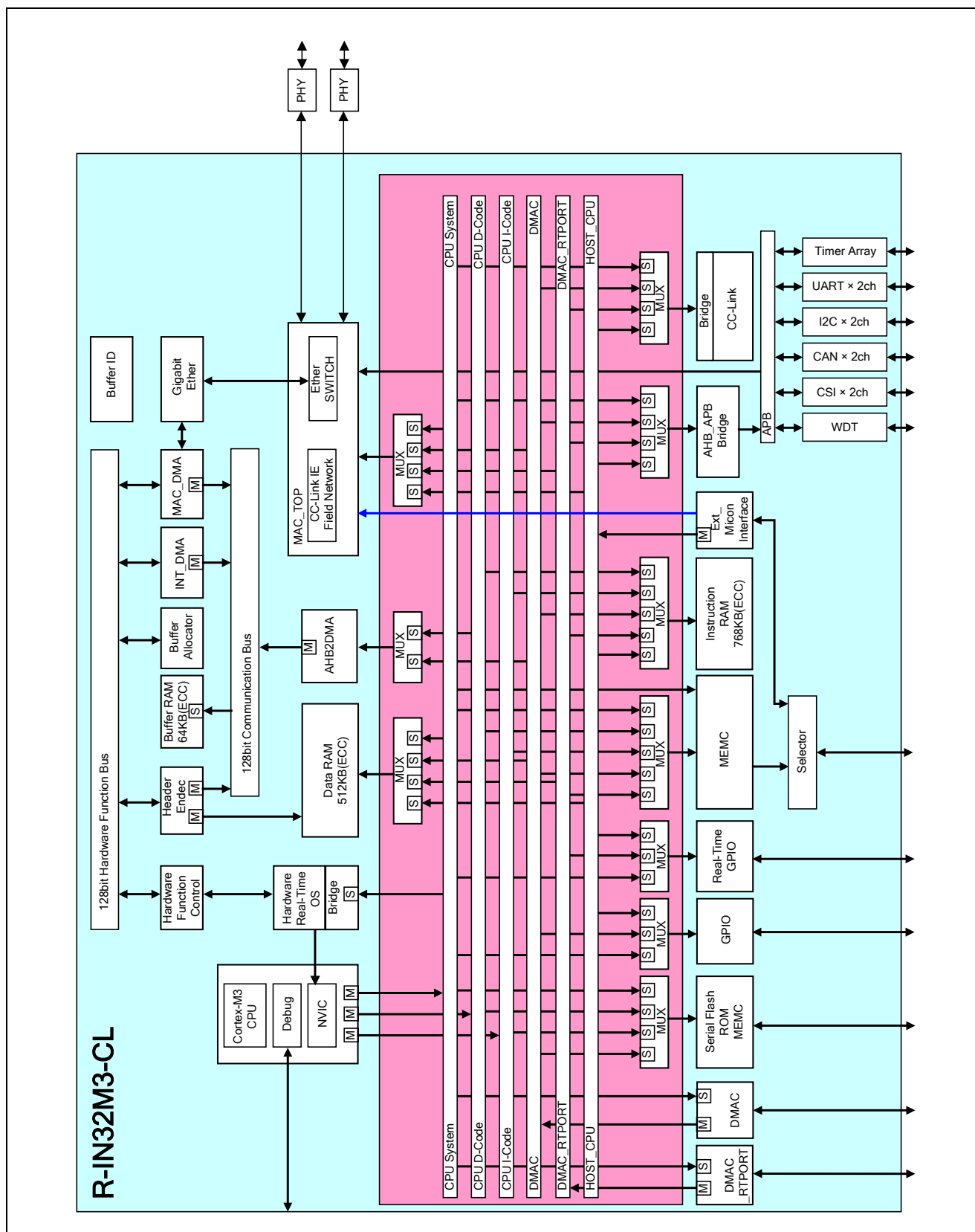
項目	品名	R-IN32M3-CL
CPU コア		Arm 社 Cortex-M3 32 ビット RISC CPU + Real-Time OS Accelerator (Hardware Real-Time OS)
動作周波数		100MHz
命令セット		Thumb®-2 命令 Armv7-M アーキテクチャ
命令 RAM		768K バイト (ECC 対応)
データ RAM		512K バイト (ECC 対応)
バッファ RAM		64K バイト (ECC 対応)
内部システム・バス		・ 32 ビット・システム・バス 100MHz ・ 128 ビット・コミュニケーション・バス 100MHz
DMA バス機能 (システム・バス側)		・ 4 チャンネル+1 チャンネル (リアルタイム・ポート用) ・ ソフトウェア・トリガ、各種割り込み信号からの DMA 起動が可能
ブート・モード		・ シリアル・フラッシュ ROM ブート ・ 外部メモリ・ブート ・ 外部マイコン・ブート
外部メモリ・アクセス機能		・ バス・サイジング機能 (16 ビット/32 ビット) ・ ページ ROM/ROM/SRAM インタフェース ・ 同期式バースト・メモリ・インタフェース ・ スタティック・メモリ用チップ・セレクト信号: 4 本 ・ 外部メモリ空間: 合計 256M バイト (最大時) ・ プログラマブル・ウェイト機能
外部マイコン・インタフェース		・ バス・サイジング機能 (16 ビット/32 ビット) ・ スタティック・メモリ用の汎用インタフェース ・ アドレス空間: 2M バイト (Instruction RAM, Data RAM, レジスタ領域)
シリアル・フラッシュ ROM メモリ・コントローラ機能		・ 各社 SPI 互換シリアル・インタフェース対応 ・ シリアル・メモリ・デバイスから直接ブート可能 ・ Fast Read, Fast Read Dual Output, Fast Read Dual I/O モードに対応 ・ メモリ空間に直接割り付け
割り込み		・ 外部割り込み 29 本
内蔵周辺機能		
I/O ポート		CMOS 入出力: 最大 96 本
タイマ (3 系統搭載)		・ ハードウェア RTOS 内蔵タイマ ・ CPU 内蔵タイマ ・ 4 チャンネル・タイマ・アレイ ・ 32 ビット・カウンタおよび 32 ビット・データ・レジスタ ・ 外部信号によるカウント機能

表1.1 R-IN32M3-CL の機能概要 (2/2)

項目	品名	R-IN32M3-CL
内蔵周辺機能		
ウォッチドッグ・タイマ		・1チャンネル ・ソフトウェア・トリガ・スタート・モード ・エラー時の動作 - ーNMIZ要求の生成 - ーリセット要求の生成
アシンクロナス・シリアル・インタフェース		・2チャンネル ・全二重通信 ・受信FIFO (10ビット×16)、送信FIFO (8ビット×16) 内蔵 ・受信エラーとステータス出力機能 ・キャラクタ長: 7, 8ビット、 ・パリティ機能: 奇数、偶数、0、なし ・送信ストップ・ビット: 1, 2ビット
I2Cシリアル・インタフェース		・2チャンネル ・動作モード (標準モード、高速モード) ・転送モード (シングル転送モード、連続転送モード) ・通信データ長: 8ビット
CANコントローラ		・2チャンネル ・ISO11898に準拠 ・標準フレームと拡張フレームの送受信が可能 ・転送速度: 最大1Mbps
クロック同期式 シリアル・インタフェース		・2チャンネル ・3線式シリアル同期データ転送 ・マスタ・モードまたはスレーブ・モードを選択可能 ・ボー・レート・ジェネレータを内蔵 ・通信データ長: 7ビット~16 ビット
CC-Link		・インテリジェントデバイス局^注 ・リモートデバイス局
10/100/1000Mbps Ether MAC		・1チャンネル ・スイッチ機能 (2ポート) ・GMII/MIIインタフェース
CC-Link IE		CC-Link IE Field (インテリジェントデバイス局)
オンチップ・デバッグ機能		・シリアルワイヤもしくはJTAGの選択 ・フル・トレース機能 (ETM内蔵)
内蔵PLL		25MHz入力で、各クロックを内蔵PLLで生成
電源電圧		端子電源用: VDD33 = 3.3±0.3V 内部電源用: VDD10 = 1.0±0.1V

注. 詳細は弊社にお問い合わせください。

1.3 機能ブロック構成



1.5 システム・レジスタ領域のベース・アドレス★

以降の章で記載されている各レジスタのアドレスの記載は、ベース・アドレスからの相対アドレスで記載しています。外部マイコン・インタフェースからアクセスする場合には D_0000H 番地、また CPU および DMA コントローラからのアクセスは、4001_0000H 番地がベース・アドレスになります。

- CPU および DMA コントローラからのアクセスの場合

BASE = 4001_0000H

- 外部マイコン・インタフェースからのアクセスの場合

BASE = D_0000H

2. 端子機能

本章における端子表の各項目および記号・略号の意味を以下に示します。

表2.1 端子一覧における項目の意味

項目	意味
端子名称	「1.4 端子配置図 (Top View)」で示した端子名称です。
入出力	対象端子の入出力方向です。
機能	対象端子の機能概略です。
アクティブ	対象端子のアクティブレベルです。
リセット中 リセット解除後	リセット中は RSTOUTZ = Low 期間の端子状態、 リセット解除後は RSTOUTZ = High に遷移した直後の端子状態を示します。 リセット仕様に関する詳細は「R-IN32M3 シリーズ ユーザーズ・マニュアル周辺機能編」 を参照して下さい。

表2.2 端子一覧における記号・略号の意味

対象	記号・略号	意味
端子名	— (ハイフン)	ポート兼用がない専用端子です。
入出力	— (ハイフン)	電源/GND など入出力方向がない端子です。
アクティブ	— (ハイフン)	アクティブレベルがないことを示しています。 (クロック/データ/アドレス)
	High	アクティブレベルは High です。
	Low	アクティブレベルは Low です。
リセット中 リセット解除後	— (ハイフン)	リセット初期値がない入力専用端子です。
	High	リセット中の端子状態は、High です。
	Low	リセット中の端子状態は、Low です。
	Hi-Z (High)	リセット中の端子状態は、内蔵 Pull-up 抵抗による Hi-Z (High) です。
	Hi-Z (Low)	リセット中の端子状態は、内蔵 Pull-down 抵抗による Hi-Z (Low) です。

2.1 端子一覧

2.1.1 イーサネット端子

(1) PHY インタフェース端子

端子名称	入出力	機 能	アクティブ	リセット中	リセット解除後
ETH0_TXC	入力	Ethernet 0 10M/100M 送信クロック (2.5MHz/25MHz)	—	—	
ETH0_GTXC 注	出力	Ethernet 0 1G 送信クロック (125MHz)	—	High	
ETH0_TXEN 注	出力	Ethernet 0 送信イネーブル出力信号	High	Low	
ETH0_TXER 注	出力	Ethernet 0 送信エラー出力信号	High	Low	
ETH0_TXD0- ETH0_TXD7 注	出力	Ethernet 0 送信データ出力信号	—	Low	
ETH0_GE_INT	入力	Ethernet 0 PHY 割り込み信号	High/Low	—	
ETH0_RXC	入力	Ethernet 0 受信クロック	—	—	
ETH0_RXDV	入力	Ethernet 0 受信データ・イネーブル入力信号	High	—	
ETH0_RXER	入力	Ethernet 0 受信データ・エラー入力信号	High	—	
ETH0_RXD0- ETH0_RXD7	入力	Ethernet 0 受信データ入力信号	—	—	
ETH0_CRS	入力	Ethernet 0 キャリアセンス入力信号	High	—	
ETH0_COL	入力	Ethernet 0 衝突検出入力信号	High	—	
ETH1_TXC	入力	Ethernet 1 10M/100M 送信クロック (2.5MHz/25MHz)	—	—	
ETH1_GTXC 注	出力	Ethernet 1 1G 送信クロック (125MHz)	—	High	
ETH1_TXEN 注	出力	Ethernet 1 送信イネーブル出力信号	High	Low	
ETH1_TXER 注	出力	Ethernet 1 送信エラー出力信号	High	Low	
ETH1_TXD0- ETH1_TXD7 注	出力	Ethernet 1 送信データ出力信号	—	Low	
ETH1_GE_INT	入力	Ethernet 1 PHY 割り込み信号	High/Low	—	
ETH1_RXC	入力	Ethernet 1 受信クロック	—	—	
ETH1_RXDV	入力	Ethernet 1 受信データ・イネーブル入力信号	High	—	
ETH1_RXER	入力	Ethernet 1 受信データ・エラー入力信号	High	—	
ETH1_RXD0- ETH1_RXD7	入力	Ethernet 1 受信データ入力信号	—	—	
ETH1_CRS	入力	Ethernet 1 キャリアセンス入力信号	High	—	
ETH1_COL	入力	Ethernet 1 衝突検出入力信号	High	—	
ETH_MDC	出力	Ethernet マネージメント・ インタフェース・クロック	—	Low	クロック出力
ETH_MDIO	入出力	Ethernet マネージメント・データ信号	—	Hi-Z	

注. ETHDRCTRLレジスタの設定によりドライブ機能の切り替えが可能です。詳細は「R-IN32M3シリーズ
ユーザーズ・マニュアル 周辺機能編」の「7.3.3.2 イーサネットI/Fバッファ機能切り替えレジスタ
(ETHDRCTRL)」を参照してください。

(2) その他の端子

端子名称	入出力	機 能	兼用 ポート	アクティブ	リセット中	リセット 解除後
PHYLINK0, PHYLINK1	入力	PHY Link 入力 (EtherSwitch 用)	P06-P07	High	Hi-Z (High)	
ETHSWSECOUT	出力	EtherSwitch の 1 秒毎のイベント出力 (HCLK で 2 サイクル幅出力)	P24	High		

2.1.2 外部メモリ・インタフェース

端子名称	入出力	機 能	兼用端子	兼用 ポート	アクティブ	リセット中	リセット 解除後	
BUSCLK	出力	バス・クロック出力	－	－	－	クロック出力		
CSZ0	出力	チップ・セレクト 信号出力	HCSZ	－	Low	Hi-Z (High)	High	
CSZ1	出力		HPGCSZ	P44			Hi-Z (High)	
CSZ2	出力		－	P51				
CSZ3	出力		－	P50				
A1/MA0 注4	出力	アドレス出力	HA1	P40	－	Hi-Z (High)	Low	
A2-A20/MA1- MA19 注4	出力		HA2-HA20	－		Hi-Z (Low)		
A21-A27/MA20 -MA26 注4	出力		－	RP21-RP27		Hi-Z (Low)		
D0-D15/MD0- MD15 注1 注4	入出力	データ・バス	HD0-HD15	－	－	Hi-Z (High)		
D16-D31/MD16 -MD31 注1 注4	入出力		HD16-HD31	RP30-RP37 RP10-RP17				
RDZ	出力	リード・ストロブ出力	HRDZ	－	Low	Hi-Z (High)	High	
WRSTBZ	出力	ライト・ストロブ出力	HWRSTBZ	－	Low			
WRZ0, WRZ1/ BENZ0, BENZ1	出力	有効バイト・レーン・ ストロブ出力	HWRZ0, HWRZ1/ HBENZ0, HBENZ1	－	Low		Hi-Z (High)	
WRZ2, WRZ3/ BENZ2, BENZ3	出力		HWRZ2, HWRZ3/ HBENZ2, HBENZ3	RP06, RP07				
WAITZ	入力	ウェイト入力	HWAITZ	P41	Low	Hi-Z (High)		
WAITZ1- WAITZ3 注2	入力	ウェイト入力	－	P45-P47	Low			
BCYSTZ / ADVZ 注3	出力	アドレス・バリッド出力	HBCYSTZ	RP20	Low			

備考. 外部メモリ・インタフェース端子の BUSCLK 以外の端子は、内部リセット信号（HRESETZ）のアクティブ期間中は、入力信号になります。

注 1. 同期式バースト・アクセス MEMC 使用時に、ADMUXMODE 端子が High レベルの場合、アドレス端子と兼用になります。

ADMUXMODE = 0 : MD0-MD31（アドレス/データ分離）

ADMUXMODE = 1 : MD0-MD31/MA0-MA31（アドレス/データ多重）

2. 同期式バースト・アクセス MEMC 使用時のみ有効です。

3. 非同期 SRAM MEMC 使用時には BCYSTZ 機能として、同期式バースト・アクセス MEMC 使用時には、ADVZ 機能として動作します。

4. 非同期 SRAM MEMC 使用時には、A1-A27、D0-D31 機能として動作します。

同期式バースト・アクセス MEMC 使用時には、MA0-MA26、MD0-MD31 として動作します。

2.1.3 外部マイコン・インタフェース

端子名称	入出力	機 能	兼用 端子	兼用 ポート	アクティブ	リセット中および リセット解除後
HBUSCLK	入力	バス・クロック入力 (ホスト用)	INTPZ11	P43	—	Hi-Z (High)
HCSZ	入力	チップ・セレクト入力	CSZ0	—	Low	
HPGCSZ	入力	ページ ROM モード・ チップ・セレクト入力	CSZ1	P44	Low	
HWAITZ	出力	ウェイト信号出力	WAITZ	P41	Low	
HA1	入力	アドレス信号入力	A1	P40	—	
HA2-HA20	入力		A2-A20	—	—	Hi-Z (Low)
HD0-HD15	入出力	データ・バス	D0-D15	—	—	Hi-Z (High)
HD16-HD31	入出力		D16-D31	RP30- RP37 RP10- RP17	—	
HRDZ	入力	リード・ストロブ入力	RDZ	—	Low	
HWRSTBZ	入力	ライト・ストロブ入力	WRSTBZ	—	Low	
HWRZ0, HWRZ1/ HBENZ0, HBENZ1	入力	有効バイト・レーン・ ストロブ入力	WRZ0, WRZ1/ BENZ0, BENZ1	—	Low	
HWRZ2, HWRZ3/ HBENZ2, HBENZ3	入力		WRZ2, WRZ3/ BENZ2, BENZ3	RP06, RP07	—	
HERROUTZ	出力	エラー割り込み出力	SLEEPING	P42	Low	High
HBCYSTZ	入力	バス・サイクル入力	BCYSTZ / ADVZ	RP20	Low	Hi-Z (High)

注意. 非同期モードを使用する時は、HBUSCLK 端子には Low を入力してください。

備考. 外部マイコン・インタフェース端子は、リセット期間中でも外部マイコン・インタフェース端子として動作します。

2.1.4 ポート端子、リアルタイム・ポート端子

ポートは、8 ビット・ポートが 12 セットあります。

このうち、ポート 0-3、ポート 4-7、リアルタイム・ポート 0-3 は、4 ポートをまとめて 32 ビット・アクセスも可能です。

(1/4)

	ポート名	兼用 1	兼用 2	兼用 3	兼用 4	リセット中およびリセット解除後
P0	P00	INTPZ0	—	CCI_RUNLEDZ	—	Hi-Z (High)
	P01	INTPZ1	—	—	—	
	P02	INTPZ2	—	CCI_DLINKLEDZ	—	
	P03	INTPZ3	—	CCI_ERRLEDZ	CCS_MON5	
	P04	INTPZ4	—	CCI_LERR1LEDZ	CCS_MON6	
	P05	INTPZ5	—	CCI_LERR2LEDZ	CCS_MON7	
	P06	PHYLINK0	—	CCI_SDLEDZ	CCS_MON0	
	P07	PHYLINK1	—	CCI_RDLEDZ	CCS_RESOUT	
P1	P10	—	—	—	CCS_REFSTB	Hi-Z (Low)
	P11	—	—	—	CCS_MON4	
	P12	INTPZ6	—	CCI_NMIZ	—	Hi-Z (High)
	P13	INTPZ7	—	CCI_WDTIZ / CCS_WDTZ / CCM_WDTENZ	—	
	P14	SMSCK	—	—	—	
	P15	SMSI	—	—	—	
	P16	SMSO	—	—	—	
	P17	SMCSZ	—	—	—	
P2	P20	RXD0	—	CCM_LINKERRZ	—	
	P21	TXD0	—	CCM_ERRZ	—	
	P22	INTPZ8	—	CCS_IOTENSU	—	
	P23	INTPZ9	—	CCS_SENYU0	—	
	P24	INTPZ10	ETHSWSECOUT	CCS_SENYU1	—	
	P25	WDTOUTZ	—	CCS_ERRZ	—	
	P26	TIN1	TOUT1	CCM_RUNZ / CCS_RUNZ	—	
	P27	TIN0	TOUT0	—	—	

(2/4)

	ポート 名	兼用 1	兼用 2	兼用 3	兼用 4	リセット中および リセット解除後
P3	P30	RXD1	—	—	—	Hi-Z (High)
	P31	TXD1	—	—	—	
	P32	DMAREQZ1	—	—	CCS_MON1	
	P33	DMAACKZ1	CCI_WAITEDGEH	—	CCS_MON2	
	P34	DMATCZ1	CCI_WRLLENH	—	CCS_MON3	
	P35	CSISCK1	INTPZ22	CCM_IRLZ★	—	
	P36	CSISI1	INTPZ23	CCS_FUSEZ	—	
	P37	CSISO1	INTPZ24	CCM_MSTZ	—	
P4	P40	A1/MA0	HA1	—	—	
	P41	WAITZ	HWAITZ	—	—	
	P42	SLEEPING	HERROUTZ	CCM_SDGCZ	—	
	P43	INTPZ11	HBUSCLK	—	—	
	P44	CSZ1	HPGCSZ	—	—	
	P45	CSISCK0	WAITZ1	—	—	
	P46	CSISI0	WAITZ2	—	—	
	P47	CSISO0	WAITZ3	—	—	
P5	P50	CSZ3	—	CCM_LNKRUNZ / CCS_LNKRUNZ	—	
	P51	CSZ2	—	CCM_RDLEDZ / CCS_RDLEDZ	—	
	P52	TIN3	TOUT3	CCS_SDGATEON	—	Hi-Z (Low)
	P53	CRXD0	CCS_RD	CCM_RD	—	Hi-Z (High)
	P54	CTXD0	CCS_SD	CCM_SD	—	
	P55	CRXD1	—	—	—	
	P56	CTXD1	—	CCI_PHYREZ1	—	
	P57	TIN2	TOUT2	CCI_PHYREZ0	—	

(3/4)

	ポート 名	兼用 1	兼用 2	兼用 3	兼用 4	リセット中および リセット解除後
P6	P60	SCL0	—	—	—	Hi-Z (High)
	P61	SDA0	—	—	—	
	P62	RTDMAREQZ	—	CCM_MDIN0	—	
	P63	RTDMAACKZ	—	CCM_MDIN1	—	
	P64	RTDMATCZ	—	CCM_MDIN2	—	
	P65	DMAREQZ0	—	CCM_MDIN3	—	
	P66	DMAACKZ0	—	CCI_INTZ	—	
	P67	DMATCZ0	—	—	—	
P7	P70	CSICS00	—	CCS_STATION_NO_0 / CCM_SNIN0	—	
	P71	CSICS01	—	CCS_STATION_NO_1 / CCM_SNIN1	—	
	P72	CSICS10	—	CCS_STATION_NO_2 / CCM_SNIN2	—	
	P73	CSICS11	—	CCS_STATION_NO_3 / CCM_SNIN3	—	
	P74	INTPZ12	—	CCS_STATION_NO_4 / CCM_SNIN4	—	
	P75	INTPZ13	—	CCS_STATION_NO_5 / CCM_SNIN5	—	
	P76	INTPZ14	—	CCS_STATION_NO_6 / CCM_SNIN6	—	
	P77	INTPZ15	—	CCS_STATION_NO_7 / CCM_SNIN7	—	

RP0x-RP3x は、リアルタイム・ポートとして動作します。リアルタイム・ポート専用の DMA コントローラにより、32 ビット単位で DMA 転送トリガに同期して、ポートの入出力が行えます。

(4/4)

	ポート名	兼用 1	兼用 2	兼用 3	兼用 4	リセット中およびリセット解除後
RP0	RP00	INTPZ16	SCL1	CCM_SDLEDZ / CCS_SDLEDZ	—	Hi-Z (High)
	RP01	INTPZ17	SDA1	CCM_SMSTZ	—	
	RP02	INTPZ18	—	CCS_BS1	—	
	RP03	INTPZ19	—	CCS_BS2	—	
	RP04	INTPZ20	—	CCS_BS4	—	
	RP05	INTPZ21	—	CCS_BS8	—	
	RP06 注	WRZ2/BENZ2	HWRZ2/HBENZ2	—	—	
	RP07 注	WRZ3/BENZ3	HWRZ3/HBENZ3	—	—	
RP1	RP10	D24/MD24/HD24	—	—	—	
	RP11	D25/MD25/HD25	—	—	—	
	RP12	D26/MD26/HD26	—	—	—	
	RP13	D27/MD27/HD27	—	—	—	
	RP14	D28/MD28/HD28	—	—	—	
	RP15	D29/MD29/HD29	—	—	—	
	RP16	D30/MD30/HD30	—	—	—	
	RP17	D31/MD31/HD31	—	—	—	
RP2	RP20	BCYSTZ / ADVZ	HBCYSTZ	—	—	Hi-Z (Low)
	RP21	A21/MA20	—	—	—	
	RP22	A22/MA21	—	—	—	
	RP23	A23/MA22	—	—	—	
	RP24	A24/MA23	INTPZ25	—	—	
	RP25	A25/MA24	INTPZ26	—	—	
	RP26	A26/MA25	INTPZ27	—	—	
	RP27	A27/MA26	INTPZ28	—	—	
RP3	RP30	D16/MD16/HD16	—	—	—	Hi-Z (High)
	RP31	D17/MD17/HD17	—	—	—	
	RP32	D18/MD18/HD18	—	—	—	
	RP33	D19/MD19/HD19	—	—	—	
	RP34	D20/MD20/HD20	—	—	—	
	RP35	D21/MD21/HD21	—	—	—	
	RP36	D22/MD22/HD22	—	—	—	
	RP37	D23/MD23/HD23	—	—	—	

注. BUS32EN = 1 のときのみ選択されます。

2.1.5 シリアル・フラッシュ ROM インタフェース

シリアル・フラッシュ ROM メモリ・コントローラの端子です。

Fast Read, Fast Read Dual Output, Fast Read Dual I/O モードに対応しています。

端子名称	入出力	機 能	兼用 ポート	アクティブ	リセット中および リセット解除後
SMSCK	出力	シリアル・フラッシュ ROM 用 シリアル・クロック出力信号	P14	—	Hi-Z (High)
SMSI	入出力	シリアル・フラッシュ ROM 用 シリアル・データ入出力信号 (シリアル ROM の SO 端子に接続)	P15	High	
SMSO	入出力	シリアル・フラッシュ ROM 用 シリアル・データ入出力信号 (シリアル ROM の SI 端子に接続)	P16	High	
SMCSZ	出力	シリアル・フラッシュ ROM 用 チップ・セレクト出力	P17	Low	

2.1.6 DMA インタフェース端子

内蔵AHBバス用DMAコントローラの外部インタフェース端子です。

R-IN32M3-CLに内蔵している2種類のDMAコントローラを外部DMAインタフェースとして制御可能です。制御可能なDMAコントローラは、汎用DMAコントローラのチャンネル0、チャンネル1およびリアルタイム・ポート用DMAコントローラです。★

端子名称	入出力	機 能	兼用 ポート	アクティブ	リセット中および リセット解除後
RTDMAREQZ	入力	RTDMAC DMA 転送要求入力	P62	Low	Hi-Z (High)
RTDMAACKZ	出力	RTDMAC DMA アクノリッジ出力	P63	Low	
RTDMATCZ	出力	RTDMAC ターミナル・カウント出力	P64	Low	
DMAREQZ0	入力	DMA 転送要求入力 0	P65	Low	
DMAACKZ0	出力	DMA アクノリッジ出力 0	P66	Low	
DMATCZ0	出力	ターミナル・カウント出力 0	P67	Low	
DMAREQZ1	入力	DMA 転送要求入力 1	P32	Low	
DMAACKZ1	出力	DMA アクノリッジ出力 1	P33	Low	
DMATCZ1	出力	ターミナル・カウント出力 1	P34	Low	

注意. DMA インタフェース端子は、DMA コントローラのチャンネル固定です。任意の DMA コントローラ、任意のチャンネルに割り当てることはできません。詳細は「R-IN32M3 シリーズ ユーザーズ・マニュアル 周辺機能編 13.DMA 機能」を参照してください。★

2.1.7 外部割り込み入力端子

1 本のノンマスクブル割り込みと、29 本のマスクブル割り込み入力端子があります。

端子名称	入出力	機 能	兼用 ポート	アクティブ	リセット中および リセット解除後
NMIZ	入力	ノンマスクブル外部割り込み入力	—	Low	Hi-Z (High)
INTPZ0-INTPZ5	入力	外部割り込み入力	P00-P05	Low	
INTPZ6, INTPZ7			P12,P13	Low	
INTPZ8-INTPZ10			P22-P24	Low	
INTPZ11			P43	Low	
INTPZ12-INTPZ15			P74-P77	Low	
INTPZ16-INTPZ21			RP00-RP05	Low	
INTPZ22-INTPZ24			P35-P37	Low	
INTPZ25-INTPZ28			RP24-RP27	Low	Hi-Z (Low)

2.1.8 タイマ入出力端子

端子名称	入出力	機 能	兼用 ポート	アクティブ	リセット中および リセット解除後
TIN0 / TOUT0	入出力	タイマ TAUJ0 入出力端子	P27	—	Hi-Z (High)
TIN1 / TOUT1	入出力	タイマ TAUJ1 入出力端子	P26	—	
TIN2 / TOUT2	入出力	タイマ TAUJ2 入出力端子	P57	—	
TIN3 / TOUT3	入出力	タイマ TAUJ3 入出力端子	P52	—	Hi-Z (Low)

2.1.9 ウォッチドッグ・タイマ出力端子

端子名称	入出力	機 能	兼用 ポート	アクティブ	リセット中および リセット解除後
WDTOUTZ	出力	ウォッチドッグ・タイマ出力端子	P25	Low	Hi-Z (High)

2.1.10 トレース端子

端子名称	入出力	機 能	アクティブ	リセット中および リセット解除後
TRACECLK	出力	トレース・ポート・クロック出力	—	クロック出力
TRACEDATA0- TRACEDATA3	出力	トレース・ポート・データ出力	—	Low

2.1.11 CPU パワー制御端子

端子名称	入出力	機 能	兼用 端子	アクティブ	リセット中および リセット解除後
SLEEPING	出力	CPU コアの SLEEP モード出力	P42	High	Hi-Z (High)

2.1.12 シリアル・インタフェース端子

端子名称	入出力	機 能	兼用ポート	アクティブ	リセット中および リセット解除後
TXD0	出力	UART0 シリアル・データ出力	P21	—	Hi-Z (High)
RXD0	入力	UART0 シリアル・データ入力	P20	—	
TXD1	出力	UART1 シリアル・データ出力	P31	—	
RXD1	入力	UART1 シリアル・データ入力	P30	—	
CSISCK0	入出力	CSI0 シリアル・クロック入出力	P45	—	
CSISI0	入力	CSI0 シリアル・データ入力	P46	—	
CSISO0	出力	CSI0 シリアル・データ出力	P47	—	
CSICS00,CSICS01	出力	CSI0 チップ・セレクト出力 0,1	P70, P71	Low	
CSISCK1	入出力	CSI1 シリアル・クロック入出力	P35	—	
CSISI1	入力	CSI1 シリアル・データ入力	P36	—	
CSISO1	出力	CSI1 シリアル・データ出力	P37	—	
CSICS10,CSICS11	出力	CSI1 チップ・セレクト出力 0,1	P72, P73	Low	
SCL0	入出力	I2C0 シリアル・クロック	P60	—	
SDA0	入出力	I2C0 シリアル・データ	P61	—	
SCL1	入出力	I2C1 シリアル・クロック	RP00	—	
SDA1	入出力	I2C1 シリアル・データ	RP01	—	
CRXD0	入力	CAN0 受信データ入力 (5V トレラント対応)	P53	—	
CTXD0	出力	CAN0 送信データ出力	P54	—	
CRXD1	入力	CAN1 受信データ入力 (5V トレラント対応)	P55	—	
CTXD1	出力	CAN1 送信データ出力	P56	—	

2.1.13 CC-Link IE Field 端子（インテリジェントデバイス局）

端子名称	入出力	機 能	兼用 ポート	アクティブ	リセット中および リセット解除後
CCI_RUNLEDZ	出力	運転状態出力	P00	Low	Hi-Z（High）
CCI_DLINKLEDZ	出力	サイクリック交信状態出力	P02	Low	
CCI_ERRLEDZ	出力	フィールド・ネットワーク・ エラー状態出力	P03	Low	
CCI_LERR1LEDZ	出力	リンクエラー状態出力 1	P04	Low	
CCI_LERR2LEDZ	出力	リンクエラー状態出力 2	P05	Low	
CCI_SDLEDZ	出力	送信状態出力	P06	Low	
CCI_RDLEDZ	出力	ポート受信状態出力	P07	Low	
CCI_NMIZ	出力	マイコンへの NMI 割り込み出力	P12	Low	Hi-Z（High）
CCI_WDTIZ	入力	外部 WDT からの入力	P13	Low	
CCI_WAITEDGEH 注	入出力	ウェイト同期エッジ設定 0：立ち下がりモード 1：立ち上がりモード	P33	—	
CCI_WRLLENH 注	入出力	WRL 信号イネーブル設定 0：書き込みバイトイネーブル動作 1：通常のバイトイネーブル動作	P34	—	
CCI_PHYREZ1	出力	PHY リセット出力 1	P56	Low	
CCI_PHYREZ0	出力	PHY リセット出力 0	P57	Low	
CCI_INTZ	出力	マイコンへの割り込み出力	P66	Low	
CCI_CLK2_097M	入力	2.097152MHz クロック（水晶発振器）	—	—	—

注. 外部メモリ・ブート、外部シリアル・フラッシュ ROM ブート、命令 RAM ブートでブートする際、リセット中に P33 端子（CCI_WAITEDGEH の兼用）と P34 端子（CCI_WRLLENH の兼用）に Low レベルを入力しないでください。

P33、P34 端子は、リセット中はオープンか High レベル入力としてください。

リセット中に P33、P34 端子に Low レベルを入力すると、R-IN32M3 内の CPU（Cortex-M3）および DMA コントローラから CC-Link IE Field にアクセスできません。

2.1.14 CC-Link 端子（インテリジェントデバイス局）

端子名称	入出力	機 能	兼用 ポート	アクティブ	リセット中および リセット解除後
CCM_LINKERRZ	出力	リンクエラーLED 制御出力	P20	Low	Hi-Z（High）
CCM_ERRZ	出力	未使用★	P21	Low	
CCM_RUNZ	出力	RUN LED 制御出力	P26	Low	
CCM_MDIN0- CCM_MDIN3	入力	伝送速度設定入力★	P62-P65	—	
CCM_SNIN0- CCM_SNIN7	入力	局番設定スイッチ入力	P70-P77	—	
CCM_LNKRUNZ	出力	リンク RUN LED 制御出力	P50	Low	
CCM_RDLEDZ	出力	受信データ LED 制御出力	P51	Low	
CCM_SDLEDZ	出力	送信データ LED 制御出力	RP00	Low	
CCM_IRLZ★	出力	通信回路からの割り込み信号出力★	P35	Low	
CCM_WDTENZ	入力	ウォッチドッグ・タイマ・エラー入力	P13	Low	
CCM_MSTZ	出力	未使用★	P37	Low	
CCM_SMSTZ	出力	未使用★	RP01	Low	
CCM_RD	入力	通信回路データ受信端子	P53	—	
CCM_SD	出力	通信回路データ送信端子	P54	—	
CCM_SDGCZ	出力	通信回路送信データ・ゲート制御端子	P42	Low	
CCM_CLK80M	入力	CC-Link クロック入力（80MHz）	—	—	—

2.1.15 CC-Link 端子（リモートデバイス局）

注意. リモートデバイス局を使用する場合は、CCS_REFSTB（P10）端子を、外部割り込み機能(INTPZ)を持ついずれかのポート端子に接続する必要があります。

端子名称	入出力	機 能	兼用 ポート	アクティブ	リセット中および リセット解除後
CCS_MON0	出力	モニタ信号	P06	—	Hi-Z（High）
CCS_MON1- CCS_MON3	出力	モニタ信号	P32-P34	—	
CCS_MON4	出力	モニタ信号	P11	—	Hi-Z（Low）
CCS_MON5- CCS_MON7	出力	モニタ信号	P03-P05	—	Hi-Z（High）
CCS_RESOUT	出力	リセット出力信号	P07	High	
CCS_IOTENSU	入力	初期設定端子	P22	—	
CCS_SENYU0	入力	初期設定端子	P23	—	
CCS_SENYU1	入力	初期設定端子	P24	—	
CCS_ERRZ	出力	動作確認用 LED	P25	Low	
CCS_RUNZ	出力	動作確認用 LED	P26	Low	
CCS_LNKRUNZ	出力	リンク RUN LED 制御出力	P50	Low	
CCS_STATION_NO_0- CCS_STATION_NO_7	入力	局番設定スイッチ入力端子	P70-P77	—	
CCS_REFSTB	出力	割り込み信号	P10	High	
CCS_WDTZ	入力	WDT 入力	P13	Low	
CCS_RDLEDZ	出力	受信データ LED 制御出力	P51	Low	
CCS_RD	入力	通信回路データ受信端子	P53	—	
CCS_SD	出力	通信回路データ送信端子	P54	—	
CCS_SDLEDZ	出力	動作確認用 LED	RP00	Low	
CCS_SDGATEON	出力	通信回路送信データ・ゲート 制御端子	P52	High	Hi-Z（Low）
CCS_BS1	入力	ポー・レート設定 SW 入力端子	RP02	—	Hi-Z（High）
CCS_BS2	入力	ポー・レート設定 SW 入力端子	RP03	—	
CCS_BS4	入力	ポー・レート設定 SW 入力端子	RP04	—	
CCS_BS8	入力	ポー・レート設定 SW 入力端子	RP05	—	
CCS_FUSEZ	入力	ヒューズ断入力信号	P36	Low	
CCM_CLK80M 注	入力	CC-Link クロック入力（80MHz）	—	—	—

注. 本端子は、CC-Link（インテリジェントデバイス局）と共用です。

2.1.16 システム端子

端子名称	入出力	機 能	アクティブ	リセット中および リセット解除後
XT1	入力	クロック入力端子 OSCTH = 1 : 発振器使用時です。 XT1 を GND、XT2 に発振器を接続。 OSCTH = 0 : 発振子使用時です。 XT1/XT2 に発振子に接続。	—	—
XT2	入出力		—	—
RESETZ	入力	リセット入力	Low	—
HOTRESETZ	入力	ホット・リセット入力	Low	—
PONRZ	入力	パワー・オン・リセット入力	Low	—
OSCTH	入力	外部クロック入力モード設定 0 : 発振子使用モード 1 : 外部クロック入力モード	High	—
JTAGSEL	入力	JTAG 端子の動作モード設定 0 : Cortex-M3 JTAG モード 1 : B-SCAN JTAG モード	—	—
RSTOUTZ	出力	外部へのリセット出力	Low	Low (リセット解除 後 : High)
CLKOUT25M0	出力	PHY 用クロック出力	—	発振源スルー出力
CLKOUT25M1	出力	PHY 用クロック出力	—	
PLL_VDD	—	PLL 電源 (VDD) (1.0V)	—	—
PLL_GND	—	PLL グランド電位 (GND)	—	—
VDD33	—	I/O 電源 (3.3V)	—	—
VDD10	—	内部電源 (1.0V)	—	—
GND	—	電源用グランド電位 (GND)	—	—
VDDQ_MII	—	Ethernet I/O 電源 (3.3V)	—	—

2.1.17 テスト端子

端子名称	入出力	機 能	アクティブ	リセット中および リセット解除後
TMODE0-TMODE2	入力	テスト・モード選択端子	—	—
TMS	入出力	モード・セレクト信号	—	—
TDI	入力	シリアル・データ入力	—	—
TDO	出力	シリアル・データ出力	—	—
TRSTZ	入力	リセット信号	Low	—
TCK	入力	クロック信号 (JTAG クロック)	—	—
TMC1	入力	ルネサス・テスト端子	—	—
TMC2	入力		—	—

2.1.18 動作モード設定端子

端子名称	入出力	機 能	アクティブ	リセット中および リセット解除後
BOOT1-BOOT0	入力	ブート・モード選択 00：外部メモリ・ブート 01：外部シリアル・フラッシュ ROM ブート 10：外部マイコン・ブート 11：命令 RAM ブート（デバッグのみ使用可能）	—	—
MEMIFSEL	入力	外部メモリ・インタフェース種別選択 0：スレーブ・メモリ・インタフェース 1：外部マイコン・インタフェース	—	—
BUS32EN	入力	外部メモリ・インタフェース・バス幅選択 0：16 ビット・バス 1：32 ビット・バス	—	—
HIFSYNC	入力	外部マイコン・インタフェースの動作モード 0：非同期式 SRAM インタフェース 1：同期式 SRAM インタフェース	—	—
HWRZSEL	入力	外部マイコン・インタフェース HWRZ/HBENZ 選択 0：HBENZ として使用 1：HWRZ として使用	—	—
MEMCSEL	入力	内蔵するメモリ・コントローラの選択 0：非同期式 SRAM MEMC 1：同期式パースト・アクセス MEMC	—	—
ADMUXMODE	入力	アドレス/データのマルチプレクス設定 0：アドレス/データ分離 1：アドレス/データ多重	—	—

本製品において使用可能な動作モード設定端子の組み合わせは下表の通りです。

ブート・モード	外部メモリ・ブート				外部マイコン・ブート				外部シリアル・フラッシュ ROM ブート							
外部メモリ I/F	スレーブ・メモリ I/F				外部マイコン I/F				スレーブ・メモリ I/F				外部マイコン I/F			
MEMC タイプ	非同期		同期式		非同期		同期式		非同期		同期式		非同期		同期式	
外部バス幅	16bit	32bit	16bit	32bit	16bit	32bit	16bit	32bit	16bit	32bit	16bit	32bit	16bit	32bit	16bit	32bit
BOOT1-0	00	00	00	00	10	10	10	10	01	01	01	01	01	01	01	01
MEMIFSEL	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
MEMCSEL	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
BUS32EN	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
HIFSYNC	0	0	0	0	注 1	注 1	1	1	0	0	0	0	注 1	注 1	1	1
HWRZSEL	0	0	0	0	注 2	注 2	0	0	0	0	0	0	注 2	注 2	0	0
ADMUXMODE	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1

注意. 動作モード設定端子は、上記以外の組み合わせは設定禁止です。

注 1. HIFSYNC 端子によって外部マイコン・インタフェース機能を選択可能です。

HIFSYNC = 0 : 非同期 SRAM インタフェース・モード

HIFSYNC = 1 : 同期 SRAM インタフェース・モード

詳細は「R-IN32M3 シリーズ ユーザーズ・マニュアル 周辺機能編 11. 外部マイコン・インタフェース」を参照して下さい。

2. HWRZSEL 端子によって外部マイコン・インタフェース HWRZ/HBENZ を選択可能です。

詳細は「2.1.3.1 外部 SRAM インタフェース端子」を参照して下さい。

備考 1. 命令 RAM ブート(BOOT1-0 = 11)で使用可能な動作モード設定端子の組み合わせは、外部メモリ・ブート(BOOT1-0 = 00)と同様です。

2. 非同期 : 非同期式 SRAM MEMC (MEMCSEL = 0)、

同期式 : 同期式バースト・アクセス MEMC (MEMCSEL = 1)を示します。

2.2 端子状態

動作モード設定端子の状態によって、リセット解除後のポート機能の初期状態が異なります。各ブート・モード時の動作モード設定端子の状態およびサポートする組み合わせは「2.1.18 動作モード設定端子」を参照して下さい。

- 備考 1. 薄緑の網掛けは、初期状態で兼用機能が有効となる端子を示しています。
- 2. 命令 RAM ブートの初期状態は、外部メモリ・ブートと同様です。

2.2.1 外部メモリ・ブート時の端子状態

端子名	外部メモリ・ブート (BOOT1-0 = 00)			
	スレーブ・メモリ・インタフェース (MEMIFSEL = 0)			
	非同期 SRAM MEMC (MEMCSEL = 0)		同期式バースト・アクセス MEMC (MEMCSEL = 1)	
	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)
P00	P00	P00	P00	P00
P01	P01	P01	P01	P01
P02	P02	P02	P02	P02
P03	P03	P03	P03	P03
P04	P04	P04	P04	P04
P05	P05	P05	P05	P05
P06	P06	P06	P06	P06
P07	P07	P07	P07	P07
P10	P10	P10	P10	P10
P11	P11	P11	P11	P11
P12	P12	P12	P12	P12
P13	P13	P13	P13	P13
P14	P14	P14	P14	P14
P15	P15	P15	P15	P15
P16	P16	P16	P16	P16
P17	P17	P17	P17	P17
P20	P20	P20	P20	P20
P21	P21	P21	P21	P21
P22	P22	P22	P22	P22
P23	P23	P23	P23	P23
P24	P24	P24	P24	P24
P25	P25	P25	P25	P25
P26	P26	P26	P26	P26
P27	P27	P27	P27	P27
P30	P30	P30	P30	P30
P31	P31	P31	P31	P31
P32	P32	P32	P32	P32
P33	CCI_WAITEDGEH	CCI_WAITEDGEH	CCI_WAITEDGEH	CCI_WAITEDGEH
P34	CCI_WRLLENH	CCI_WRLLENH	CCI_WRLLENH	CCI_WRLLENH
P35	P35	P35	P35	P35
P36	P36	P36	P36	P36
P37	P37	P37	P37	P37

端子名	外部メモリ・ブート (BOOT1-0 = 00)			
	スレーブ・メモリ・インタフェース (MEMIFSEL = 0)			
	非同期 SRAM MEMC (MEMCSEL = 0)		同期式バースト・アクセス MEMC (MEMCSEL = 1)	
	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)
P40	A1	P40	MA0	MA0
P41	P41	P41	P41	P41
P42	P42	P42	P42	P42
P43	P43	P43	P43	P43
P44	P44	P44	P44	P44
P45	P45	P45	P45	P45
P46	P46	P46	P46	P46
P47	P47	P47	P47	P47
P50	P50	P50	P50	P50
P51	P51	P51	P51	P51
P52	P52	P52	P52	P52
P53	P53	P53	P53	P53
P54	P54	P54	P54	P54
P55	P55	P55	P55	P55
P56	P56	P56	P56	P56
P57	P57	P57	P57	P57
P60	P60	P60	P60	P60
P61	P61	P61	P61	P61
P62	P62	P62	P62	P62
P63	P63	P63	P63	P63
P64	P64	P64	P64	P64
P65	P65	P65	P65	P65
P66	P66	P66	P66	P66
P67	P67	P67	P67	P67
P70	P70	P70	P70	P70
P71	P71	P71	P71	P71
P72	P72	P72	P72	P72
P73	P73	P73	P73	P73
P74	P74	P74	P74	P74
P75	P75	P75	P75	P75
P76	P76	P76	P76	P76
P77	P77	P77	P77	P77

端子名	外部メモリ・ブート (BOOT1-0 = 00)			
	スレーブ・メモリ・インタフェース (MEMIFSEL = 0)			
	非同期 SRAM MEMC (MEMCSEL = 0)		同期式バースト・アクセス MEMC (MEMCSEL = 1)	
	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)
RP00	RP00	RP00	RP00	RP00
RP01	RP01	RP01	RP01	RP01
RP02	RP02	RP02	RP02	RP02
RP03	RP03	RP03	RP03	RP03
RP04	RP04	RP04	RP04	RP04
RP05	RP05	RP05	RP05	RP05
RP06	RP06	WRZ2	RP06	WRZ2
RP07	RP07	WRZ3	RP07	WRZ3
RP10	RP10	D24	RP10	MD24
RP11	RP11	D25	RP11	MD25
RP12	RP12	D26	RP12	MD26
RP13	RP13	D27	RP13	MD27
RP14	RP14	D28	RP14	MD28
RP15	RP15	D29	RP15	MD29
RP16	RP16	D30	RP16	MD30
RP17	RP17	D31	RP17	MD31
RP20	RP20	RP20	ADVZ	ADVZ
RP21	RP21	RP21	RP21	RP21
RP22	RP22	RP22	RP22	RP22
RP23	RP23	RP23	RP23	RP23
RP24	RP24	RP24	RP24	RP24
RP25	RP25	RP25	RP25	RP25
RP26	RP26	RP26	RP26	RP26
RP27	RP27	RP27	RP27	RP27
RP30	RP30	D16	RP30	MD16
RP31	RP31	D17	RP31	MD17
RP32	RP32	D18	RP32	MD18
RP33	RP33	D19	RP33	MD19
RP34	RP34	D20	RP34	MD20
RP35	RP35	D21	RP35	MD21
RP36	RP36	D22	RP36	MD22
RP37	RP37	D23	RP37	MD23

2.2.2 外部シリアル・フラッシュ ROM ブート時の端子状態

備考 1. 非同期タイプ：非同期式 SRAM MEMC (MEMCSEL = 0)、
同期式タイプ：同期式バースト・アクセス MEMC (MEMCSEL = 1) を示します。
2. 16bit：外部メモリ・インタフェース・バス幅 16bit (BUS32EN = 0)、
32bit：外部メモリ・インタフェース・バス幅 32bit (BUS32EN = 1) を示します。

端子名	外部シリアル・フラッシュ ROM ブート (BOOT1-0 = 01)							
	スレーブ・メモリ・インタフェース (MEMIFSEL = 0)				外部マイコン・インタフェース (MEMIFSEL = 1)			
	非同期タイプ		同期式タイプ		非同期タイプ		同期式タイプ	
	16bit	32bit	16bit	32bit	16bit	32bit	16bit	32bit
P00	P00	P00	P00	P00	P00	P00	P00	P00
P01	P01	P01	P01	P01	P01	P01	P01	P01
P02	P02	P02	P02	P02	P02	P02	P02	P02
P03	P03	P03	P03	P03	P03	P03	P03	P03
P04	P04	P04	P04	P04	P04	P04	P04	P04
P05	P05	P05	P05	P05	P05	P05	P05	P05
P06	P06	P06	P06	P06	P06	P06	P06	P06
P07	P07	P07	P07	P07	P07	P07	P07	P07
P10	P10	P10	P10	P10	P10	P10	P10	P10
P11	P11	P11	P11	P11	P11	P11	P11	P11
P12	P12	P12	P12	P12	P12	P12	P12	P12
P13	P13	P13	P13	P13	P13	P13	P13	P13
P14	SMSCK	SMSCK	SMSCK	SMSCK	SMSCK	SMSCK	SMSCK	SMSCK
P15	SMSI	SMSI	SMSI	SMSI	SMSI	SMSI	SMSI	SMSI
P16	SMSO	SMSO	SMSO	SMSO	SMSO	SMSO	SMSO	SMSO
P17	SMCSZ	SMCSZ	SMCSZ	SMCSZ	SMCSZ	SMCSZ	SMCSZ	SMCSZ
P20	P20	P20	P20	P20	P20	P20	P20	P20
P21	P21	P21	P21	P21	P21	P21	P21	P21
P22	P22	P22	P22	P22	P22	P22	P22	P22
P23	P23	P23	P23	P23	P23	P23	P23	P23
P24	P24	P24	P24	P24	P24	P24	P24	P24
P25	P25	P25	P25	P25	P25	P25	P25	P25
P26	P26	P26	P26	P26	P26	P26	P26	P26
P27	P27	P27	P27	P27	P27	P27	P27	P27
P30	P30	P30	P30	P30	P30	P30	P30	P30
P31	P31	P31	P31	P31	P31	P31	P31	P31
P32	P32	P32	P32	P32	P32	P32	P32	P32
P33	CCI_ WAITEDGEH	CCI_ WAITEDGEH	CCI_ WAITEDGEH	CCI_ WAITEDGEH	CCI_ WAITEDGEH	CCI_ WAITEDGEH	CCI_ WAITEDGEH	CCI_ WAITEDGEH
P34	CCI_ WRLENH	CCI_ WRLENH	CCI_ WRLENH	CCI_ WRLENH	CCI_ WRLENH	CCI_ WRLENH	CCI_ WRLENH	CCI_ WRLENH
P35	P35	P35	P35	P35	P35	P35	P35	P35
P36	P36	P36	P36	P36	P36	P36	P36	P36
P37	P37	P37	P37	P37	P37	P37	P37	P37

端子名	外部シリアル・フラッシュ ROM ブート (BOOT1-0 = 01)							
	スレーブ・メモリ・インタフェース (MEMIFSEL = 0)				外部マイコン・インタフェース (MEMIFSEL = 1)			
	非同期タイプ		同期式タイプ		非同期タイプ		同期式タイプ	
	16bit	32bit	16bit	32bit	16bit	32bit	16bit	32bit
P40	A1	P40	MA0	MA0	HA1	P40	HA1	HA1
P41	P41	P41	P41	P41	HWAITZ	HWAITZ	HWAITZ	HWAITZ
P42	P42	P42	P42	P42	HERROUTZ	HERROUTZ	HERROUTZ	HERROUTZ
P43	P43	P43	P43	P43	HBUSCLK	HBUSCLK	HBUSCLK	HBUSCLK
P44	P44	P44	P44	P44	HPGCSZ	HPGCSZ	HPGCSZ	HPGCSZ
P45	P45	P45	P45	P45	P45	P45	P45	P45
P46	P46	P46	P46	P46	P46	P46	P46	P46
P47	P47	P47	P47	P47	P47	P47	P47	P47
P50	P50	P50	P50	P50	P50	P50	P50	P50
P51	P51	P51	P51	P51	P51	P51	P51	P51
P52	P52	P52	P52	P52	P52	P52	P52	P52
P53	P53	P53	P53	P53	P53	P53	P53	P53
P54	P54	P54	P54	P54	P54	P54	P54	P54
P55	P55	P55	P55	P55	P55	P55	P55	P55
P56	P56	P56	P56	P56	P56	P56	P56	P56
P57	P57	P57	P57	P57	P57	P57	P57	P57
P60	P60	P60	P60	P60	P60	P60	P60	P60
P61	P61	P61	P61	P61	P61	P61	P61	P61
P62	P62	P62	P62	P62	P62	P62	P62	P62
P63	P63	P63	P63	P63	P63	P63	P63	P63
P64	P64	P64	P64	P64	P64	P64	P64	P64
P65	P65	P65	P65	P65	P65	P65	P65	P65
P66	P66	P66	P66	P66	P66	P66	P66	P66
P67	P67	P67	P67	P67	P67	P67	P67	P67
P70	P70	P70	P70	P70	P70	P70	P70	P70
P71	P71	P71	P71	P71	P71	P71	P71	P71
P72	P72	P72	P72	P72	P72	P72	P72	P72
P73	P73	P73	P73	P73	P73	P73	P73	P73
P74	P74	P74	P74	P74	P74	P74	P74	P74
P75	P75	P75	P75	P75	P75	P75	P75	P75
P76	P76	P76	P76	P76	P76	P76	P76	P76
P77	P77	P77	P77	P77	P77	P77	P77	P77

端子名	外部シリアル・フラッシュ ROM ブート (BOOT1-0 = 01)							
	スレーブ・メモリ・インタフェース (MEMIFSEL = 0)				外部マイコン・インタフェース (MEMIFSEL = 1)			
	非同期タイプ		同期式タイプ		非同期タイプ		同期式タイプ	
	16bit	32bit	16bit	32bit	16bit	32bit	16bit	32bit
RP00	RP00	RP00	RP00	RP00	RP00	RP00	RP00	RP00
RP01	RP01	RP01	RP01	RP01	RP01	RP01	RP01	RP01
RP02	RP02	RP02	RP02	RP02	RP02	RP02	RP02	RP02
RP03	RP03	RP03	RP03	RP03	RP03	RP03	RP03	RP03
RP04	RP04	RP04	RP04	RP04	RP04	RP04	RP04	RP04
RP05	RP05	RP05	RP05	RP05	RP05	RP05	RP05	RP05
RP06	RP06	WRZ2	RP06	WRZ2	RP06	HWRZ2	RP06	HWRZ2
RP07	RP07	WRZ3	RP07	WRZ3	RP07	HWRZ3	RP07	HWRZ3
RP10	RP10	D24	RP10	MD24	RP10	HD24	RP10	HD24
RP11	RP11	D25	RP11	MD25	RP11	HD25	RP11	HD25
RP12	RP12	D26	RP12	MD26	RP12	HD26	RP12	HD26
RP13	RP13	D27	RP13	MD27	RP13	HD27	RP13	HD27
RP14	RP14	D28	RP14	MD28	RP14	HD28	RP14	HD28
RP15	RP15	D29	RP15	MD29	RP15	HD29	RP15	HD29
RP16	RP16	D30	RP16	MD30	RP16	HD30	RP16	HD30
RP17	RP17	D31	RP17	MD31	RP17	HD31	RP17	HD31
RP20	RP20	RP20	ADVZ	ADVZ	HBCYSTZ	HBCYSTZ	HBCYSTZ	HBCYSTZ
RP21	RP21	RP21	RP21	RP21	RP21	RP21	RP21	RP21
RP22	RP22	RP22	RP22	RP22	RP22	RP22	RP22	RP22
RP23	RP23	RP23	RP23	RP23	RP23	RP23	RP23	RP23
RP24	RP24	RP24	RP24	RP24	RP24	RP24	RP24	RP24
RP25	RP25	RP25	RP25	RP25	RP25	RP25	RP25	RP25
RP26	RP26	RP26	RP26	RP26	RP26	RP26	RP26	RP26
RP27	RP27	RP27	RP27	RP27	RP27	RP27	RP27	RP27
RP30	RP30	D16	RP30	MD16	RP30	HD16	RP30	HD16
RP31	RP31	D17	RP31	MD17	RP31	HD17	RP31	HD17
RP32	RP32	D18	RP32	MD18	RP32	HD18	RP32	HD18
RP33	RP33	D19	RP33	MD19	RP33	HD19	RP33	HD19
RP34	RP34	D20	RP34	MD20	RP34	HD20	RP34	HD20
RP35	RP35	D21	RP35	MD21	RP35	HD21	RP35	HD21
RP36	RP36	D22	RP36	MD22	RP36	HD22	RP36	HD22
RP37	RP37	D23	RP37	MD23	RP37	HD23	RP37	HD23

2.2.3 外部マイコン・ブート時の端子状態

端子名	外部マイコン・ブート (BOOT1-0 = 10)			
	外部マイコン・インタフェース (MEMIFSEL = 1)			
	非同期 SRAM MEMC (MEMCSEL = 0)		同期式バースト・アクセス MEMC (MEMCSEL = 1)	
	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)
P00	P00	P00	P00	P00
P01	P01	P01	P01	P01
P02	P02	P02	P02	P02
P03	P03	P03	P03	P03
P04	P04	P04	P04	P04
P05	P05	P05	P05	P05
P06	P06	P06	P06	P06
P07	P07	P07	P07	P07
P10	P10	P10	P10	P10
P11	P11	P11	P11	P11
P12	P12	P12	P12	P12
P13	P13	P13	P13	P13
P14	P14	P14	P14	P14
P15	P15	P15	P15	P15
P16	P16	P16	P16	P16
P17	P17	P17	P17	P17
P20	P20	P20	P20	P20
P21	P21	P21	P21	P21
P22	P22	P22	P22	P22
P23	P23	P23	P23	P23
P24	P24	P24	P24	P24
P25	P25	P25	P25	P25
P26	P26	P26	P26	P26
P27	P27	P27	P27	P27
P30	P30	P30	P30	P30
P31	P31	P31	P31	P31
P32	P32	P32	P32	P32
P33	CCI_WAITEDGEH	CCI_WAITEDGEH	CCI_WAITEDGEH	CCI_WAITEDGEH
P34	CCI_WRLLENH	CCI_WRLLENH	CCI_WRLLENH	CCI_WRLLENH
P35	P35	P35	P35	P35
P36	P36	P36	P36	P36
P37	P37	P37	P37	P37

端子名	外部マイコン・ブート (BOOT1-0 = 10)			
	外部マイコン・インタフェース (MEMIFSEL = 1)			
	非同期 SRAM MEMC (MEMCSEL = 0)		同期式バースト・アクセス MEMC (MEMCSEL = 1)	
	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)
P40	HA1	P40	HA1	HA1
P41	HWAITZ	HWAITZ	HWAITZ	HWAITZ
P42	HERROUTZ	HERROUTZ	HERROUTZ	HERROUTZ
P43	HBUSCLK	HBUSCLK	HBUSCLK	HBUSCLK
P44	HPGCSZ	HPGCSZ	HPGCSZ	HPGCSZ
P45	P45	P45	P45	P45
P46	P46	P46	P46	P46
P47	P47	P47	P47	P47
P50	P50	P50	P50	P50
P51	P51	P51	P51	P51
P52	P52	P52	P52	P52
P53	P53	P53	P53	P53
P54	P54	P54	P54	P54
P55	P55	P55	P55	P55
P56	P56	P56	P56	P56
P57	P57	P57	P57	P57
P60	P60	P60	P60	P60
P61	P61	P61	P61	P61
P62	P62	P62	P62	P62
P63	P63	P63	P63	P63
P64	P64	P64	P64	P64
P65	P65	P65	P65	P65
P66	P66	P66	P66	P66
P67	P67	P67	P67	P67
P70	P70	P70	P70	P70
P71	P71	P71	P71	P71
P72	P72	P72	P72	P72
P73	P73	P73	P73	P73
P74	P74	P74	P74	P74
P75	P75	P75	P75	P75
P76	P76	P76	P76	P76
P77	P77	P77	P77	P77

端子名	外部マイコン・ブート (BOOT1-0 = 10)			
	外部マイコン・インタフェース (MEMIFSEL = 1)			
	非同期 SRAM MEMC (MEMCSEL = 0)		同期式バースト・アクセス MEMC (MEMCSEL = 1)	
	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)	16bit (BUS32EN = 0)	32bit (BUS32EN = 1)
RP00	RP00	RP00	RP00	RP00
RP01	RP01	RP01	RP01	RP01
RP02	RP02	RP02	RP02	RP02
RP03	RP03	RP03	RP03	RP03
RP04	RP04	RP04	RP04	RP04
RP05	RP05	RP05	RP05	RP05
RP06	RP06	HWRZ2	RP06	HWRZ2
RP07	RP07	HWRZ3	RP07	HWRZ3
RP10	RP10	HD24	RP10	HD24
RP11	RP11	HD25	RP11	HD25
RP12	RP12	HD26	RP12	HD26
RP13	RP13	HD27	RP13	HD27
RP14	RP14	HD28	RP14	HD28
RP15	RP15	HD29	RP15	HD29
RP16	RP16	HD30	RP16	HD30
RP17	RP17	HD31	RP17	HD31
RP20	HBCYSTZ	HBCYSTZ	HBCYSTZ	HBCYSTZ
RP21	RP21	RP21	RP21	RP21
RP22	RP22	RP22	RP22	RP22
RP23	RP23	RP23	RP23	RP23
RP24	RP24	RP24	RP24	RP24
RP25	RP25	RP25	RP25	RP25
RP26	RP26	RP26	RP26	RP26
RP27	RP27	RP27	RP27	RP27
RP30	RP30	HD16	RP30	HD16
RP31	RP31	HD17	RP31	HD17
RP32	RP32	HD18	RP32	HD18
RP33	RP33	HD19	RP33	HD19
RP34	RP34	HD20	RP34	HD20
RP35	RP35	HD21	RP35	HD21
RP36	RP36	HD22	RP36	HD22
RP37	RP37	HD23	RP37	HD23

2.3 動作モード・モニタ機能

動作モード設定端子は、動作モード・モニタ・レジスタで設定状態を確認できます。
確認可能な動作モード設定端子を、以下に示します。

動作モード・モニタ・レジスタの詳細は、「R-IN32M3 シリーズ ユーザーズ・マニュアル 周辺機能編」を参照ください。

表2.3 確認可能な動作モード設定端子

端子名	機能
BUS32EN	外部メモリ・インタフェースの起動時のバス幅選択
MEMIFSEL	外部メモリ・インタフェース種別選択
HIFSYNC	外部マイコン・インタフェースの動作モード
HWRZSEL	外部マイコン・インタフェース HWRZ/HBENZ の選択
JTAGSEL	JTAG 端子の動作モード設定
OSCTH	外部クロック入力モード時に High レベル入力
BOOT0、BOOT1	ブート・モード選択
MEMCSEL	内蔵するメモリ・コントローラの選択
ADMUXMODE	アドレス／データのマルチプレクス設定

2.4 バッファ機能切り替え機能

リアルタイム・ポート端子、汎用ポート端子（一部除く）は、ドライブ能力およびプルアップ／プルダウン抵抗の有無を、プログラマブルに変更できます。

負荷の大きいシステムなどでは、ドライブ能力を上げて、安定した動作を実現できます。
バッファ機能の切り替えには、バッファ機能切り替えレジスタ（DRCTL）を使用します。

バッファ機能切り替えレジスタの詳細は、「R-IN32M3 シリーズ ユーザーズ・マニュアル 周辺機能編」を参照ください。

2.5 バッファタイプと未使用端子処理

2.5.1 イーサネット端子

(1) PHY インタフェース端子

端子名称	入出力	インタフェース	未使用時の推奨接続方法
ETH0_TXC	入力	Input Buffer (3.3V)	GND に接続
ETH0_GTXC	出力	BID_BUF(3.3V_GMII_MII)_with_IOLH_Control	オープン
ETH0_TXEN			
ETH0_TXER			
ETH0_TXD0-			
ETH0_TXD7			
ETH0_GE_INT	入力	Input Buffer (3.3V)	GND に接続
ETH0_RXC	入力	BID_BUF(3.3V_GMII_MII)_with_IOLH_Control	GND に接続
ETH0_RXDV			
ETH0_RXER			
ETH0_RXD0-			
ETH0_RXD7			
ETH0_CRS	入力	Input Buffer (3.3V)	GND に接続
ETH0_COL			
ETH1_TXC			
ETH1_GTXC	出力	BID_BUF(3.3V_GMII_MII)_with_IOLH_Control	オープン
ETH1_TXEN			
ETH1_TXER			
ETH1_TXD0-			
ETH1_TXD7			
ETH1_GE_INT	入力	Input Buffer (3.3V)	GND に接続
ETH1_RXC	入力	BID_BUF(3.3V_GMII_MII)_with_IOLH_Control	GND に接続
ETH1_RXDV			
ETH1_RXER			
ETH1_RXD0-			
ETH1_RXD7			
ETH1_CRS	入力	Input Buffer (3.3V)	GND に接続
ETH1_COL			
ETH_MDC	出力	Output Buffer (3.3V) 6mA	オープン
ETH_MDIO	入出力	I/O Buffer (3.3V) 6mA	GND に接続

2.5.2 外部メモリ／外部マイコン・インタフェース端子

端子名称	入出力	インタフェース	未使用時の推奨接続方法
BUSCLK	出力	Output Buffer (3.3V) 9mA	オープン
CSZ0 / HCSZ	入出力	I/O Buffer (3.3V) 6mA 50kΩ Pull-up	オープン
A2-A20 / HA2-HA20	入出力	I/O Buffer (3.3V) 6mA 50kΩ Pull-down	オープン
D0-D15 / HD0-HD15			
RDZ / HRDZ	入出力	I/O Buffer (3.3V) 6mA 50kΩ Pull-up	オープン
WRSTBZ / HWRSTBZ			
WRZ0, WRZ1 / BENZ0, BENZ1 / HWRZ0, HWRZ1 / HBENZ0, HBENZ1			

2.5.3 外部割り込み入力端子

端子名称	入出力	インタフェース	未使用時の推奨接続方法
NMIZ	入力	Input Buffer (3.3V) Schmitt in, 50kΩ Pull-up	VDD33 (3.3V) に接続

2.5.4 システム端子

端子名称	入出力	インタフェース	未使用時の推奨接続方法
XT1	入力	Oscillator with EN	注
XT2	入出力		注
RSTOUTZ	出力	Output Buffer (3.3V) 6mA	オープン
RESETZ	入力	Input Buffer (3.3V) Schmitt in	必ず使用する端子のため、リセット 信号を接続
PONRZ			VDD33 (3.3V) に接続
HOTRESETZ			
OSCTH	入力	Input Buffer (3.3V) Schmitt in, 50kΩ Pull-down	動作モードに応じて設定
JTAGSEL			
CLKOUT25M0	出力	Output Buffer (3.3V) 6mA	オープン
CLKOUT25M1			

注. OSCTH 端子の設定によって接続方法が変わります。

詳細は「R-IN32M3 シリーズ ユーザーズ・マニュアル ボード設計編」を参照してください。

2.5.5 テスト端子

端子名称	入出力	インタフェース	未使用時の接続方法（必須）
TMODE0-TMODE2	入力	Input Buffer (3.3V) Schmitt in, 50k Ω Pull-down	GND に接続
TMS	入出力	I/O Buffer (3.3V) 6mA 50k Ω Pull-up	オープン
TDI	入力	Input Buffer (3.3V) , 50k Ω Pull-up	オープン
TDO	出力	3-state Output Buffer (3.3V) 6mA	オープン
TRSTZ	入力	Input Buffer (3.3V) Schmitt in, 50k Ω Pull-up	オープン
TCK	入力	Input Buffer (3.3V) , 50k Ω Pull-down	オープン
TMC1	入力	(TMC1) Input Buffer (3.3V) for TMC Terminal	GND に接続
TMC2	入力	(TMC2) Input Buffer (3.3V) for TMC Terminal	GND に接続

2.5.6 ポート端子

(1/2)

端子名称	入出力	インタフェース	未使用時の推奨接続方法
P00-P07	入出力	Programmable I/O Buffer (3.3V) 駆動能力選択機能 (6mA, 12mA) 抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	オープン
P10			
P11-P17, P22-P24, P27	入出力	Programmable I/O Buffer (3.3V)(6mA) 抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	
P20, P21, P25, P26	入出力	Programmable I/O Buffer (3.3V) 駆動能力選択機能 (6mA, 12mA) 抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	
P30-P36	入出力	Programmable I/O Buffer (3.3V)(6mA) 抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	
P37	入出力	Programmable I/O Buffer (3.3V) 駆動能力選択機能 (6mA, 12mA) 抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	
P40-P47	入出力	Programmable I/O Buffer (3.3V)(6mA) 抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	
P50-P51	入出力	Programmable I/O Buffer (3.3V) 駆動能力選択機能 (6mA, 12mA) 抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	
P52	入出力	Programmable I/O Buffer (3.3V)(6mA) 抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	
P53-P56	入出力	5V-tolerant I/O Buffer 4mA 50kΩ Pull-up	
P57	入出力	Programmable I/O Buffer (3.3V)(6mA)	
P60-P67		抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	

(2/2)

端子名称	入出力	インタフェース	未使用時の推奨接続方法
P70-P77	入出力	Programmable I/O Buffer (3.3V)(6mA) 抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	オープン
RP00-RP07	入出力	Programmable I/O Buffer (3.3V)	
RP10-RP17		駆動能力選択機能	
RP20-RP27		(6mA, 12mA)	
RP30-RP37		抵抗選択機能 (50kΩ Pull-up or 50kΩ Pull-down or less)	

2.5.7 動作モード設定端子

端子名称	入出力	インタフェース	未使用時の推奨接続方法
BOOT0, BOOT1	入力	Input Buffer (3.3V) Schmitt in	動作モードに応じて設定
MEMIFSEL			
BUS32EN			
HIFSYNC			
HWRZSEL			
MEMCSEL			
ADMUXMODE			

2.5.8 CC-Link IE Field（インテリジェントデバイス局）端子

端子名称	入出力	インタフェース	未使用時の推奨接続方法
CCI_CLK2_097M	入力	Input Buffer (3.3V)	CC-Link IE Field 未使用時も 2.097152MHz の発振器を接続 してください。

注意 本端子は CC-Link IE Field 機能を未使用の場合でも、クロック入力が必要です。

2.5.9 CC-Link（インテリジェントデバイス局、リモートデバイス局）

端子名称	入出力	インタフェース	未使用時の推奨接続方法
CCM_CLK80M	入力	Input Buffer (3.3V)	GND に接続

2.5.10 トレース端子

端子名称	入出力	インタフェース	未使用時の推奨接続方法
TRACECLK	出力	Output Buffer (3.3V) 6mA	オープン
TRACEDATA0-3			

3. メモリ・マップ

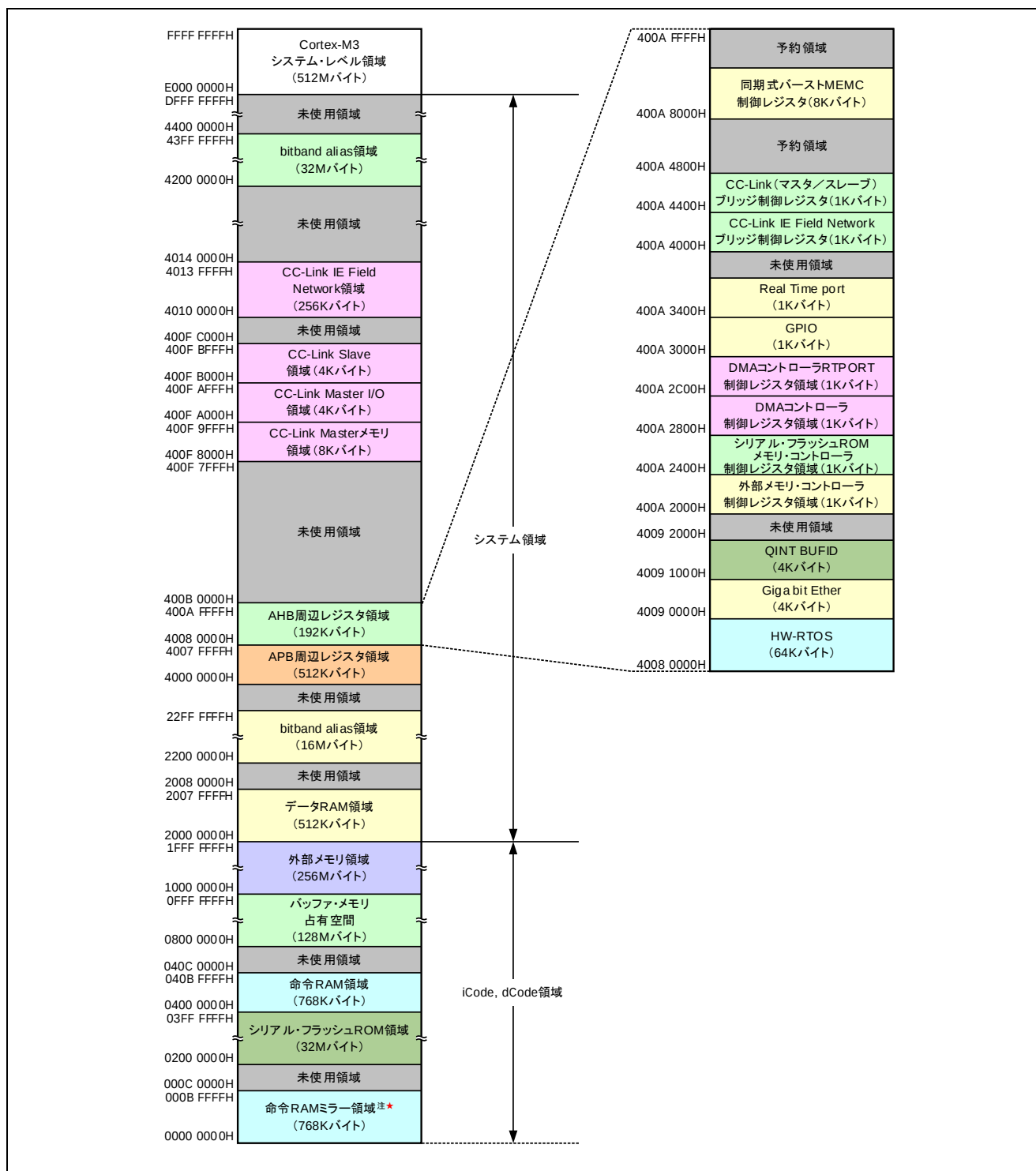


図3.1 メモリ・マップ (全体)

★注. 上記命令 RAM ミラー領域(768K バイト)はブート・モードにより実際にアクセスが発生するアドレスが変化します。詳細は「R-IN32M3 シリーズ ユーザーズ・マニュアル周辺機能編」の「5.3 ブート・モードによるメモリ MAP の違い」を参照してください。

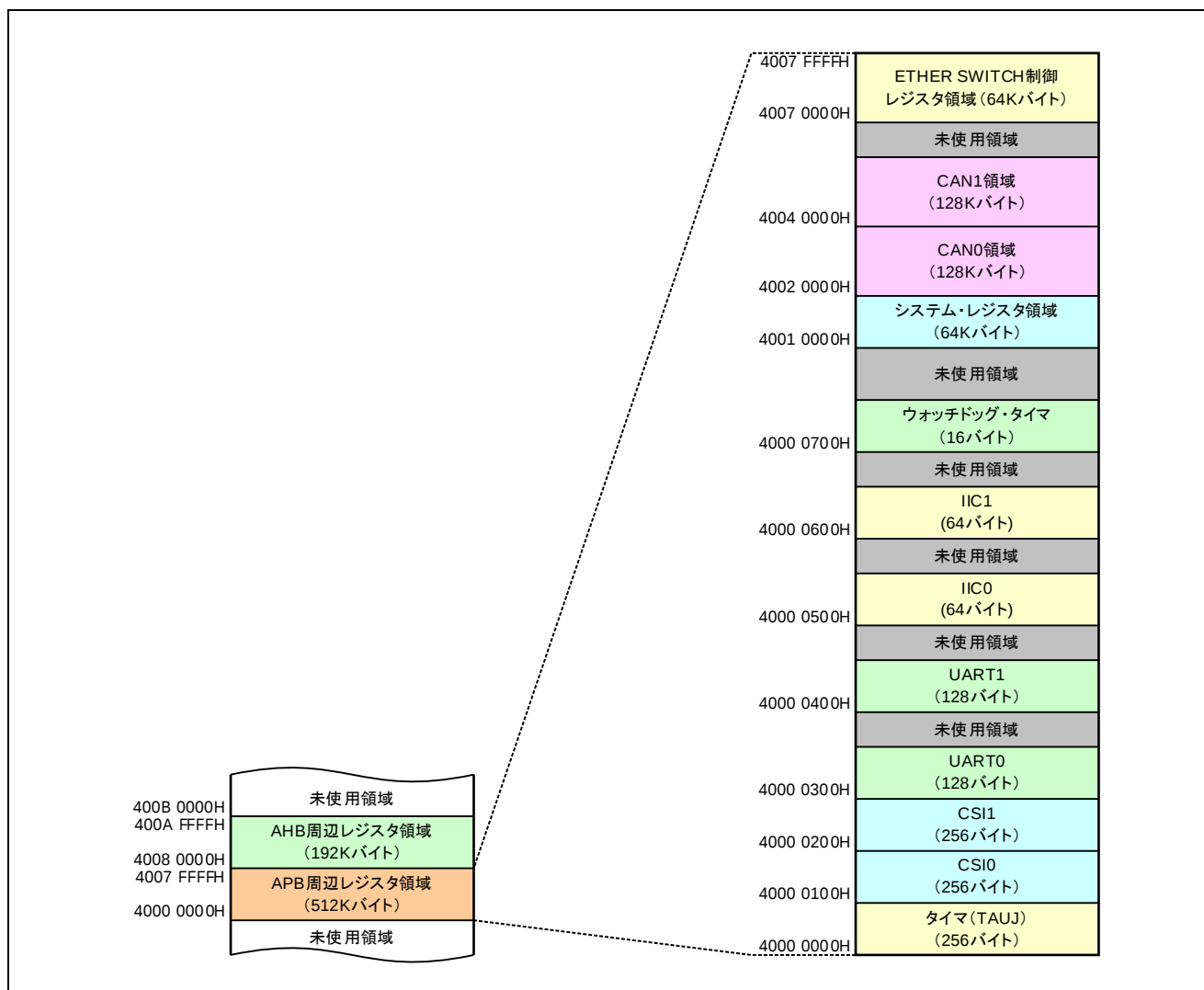


図3.2 メモリ・マップ (APB 周辺レジスタ領域)

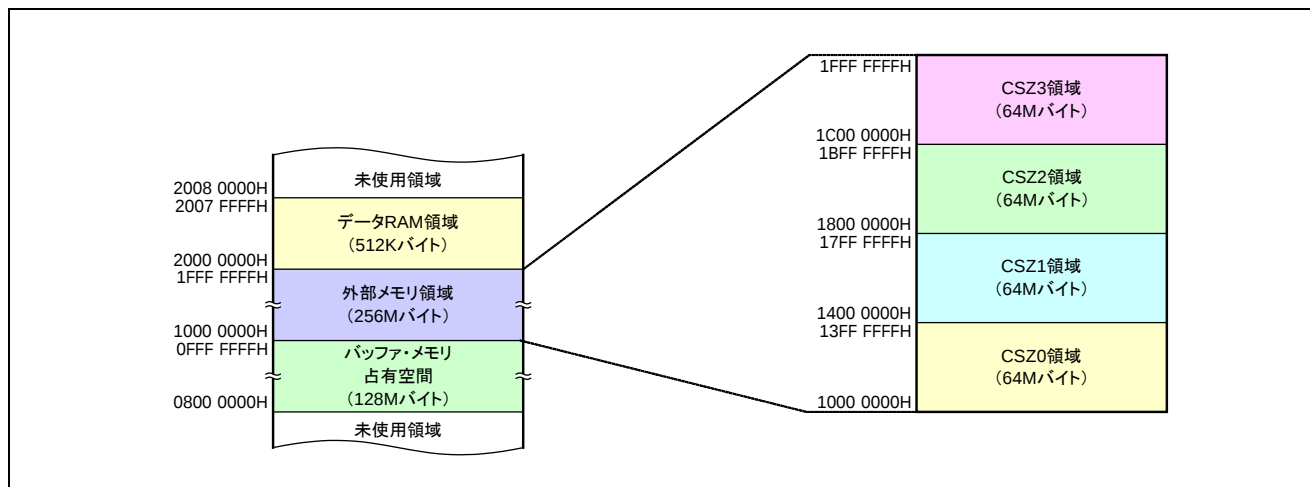


図3.3 メモリ・マップ (外部メモリ領域)

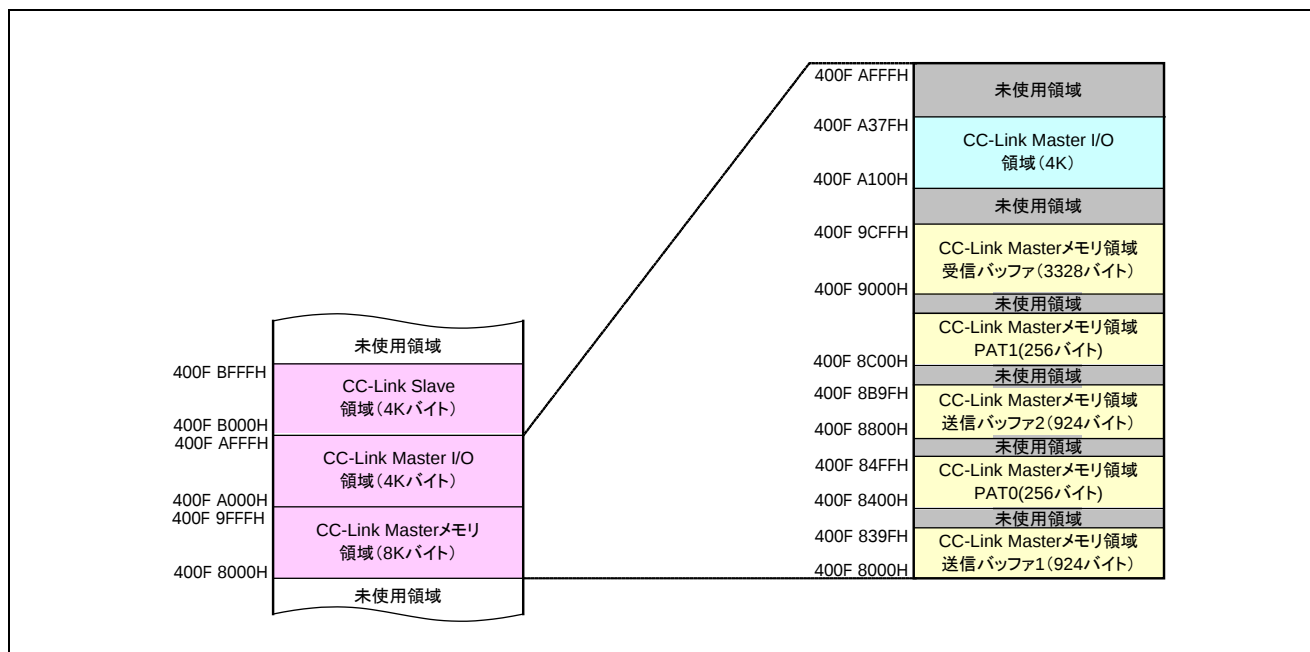
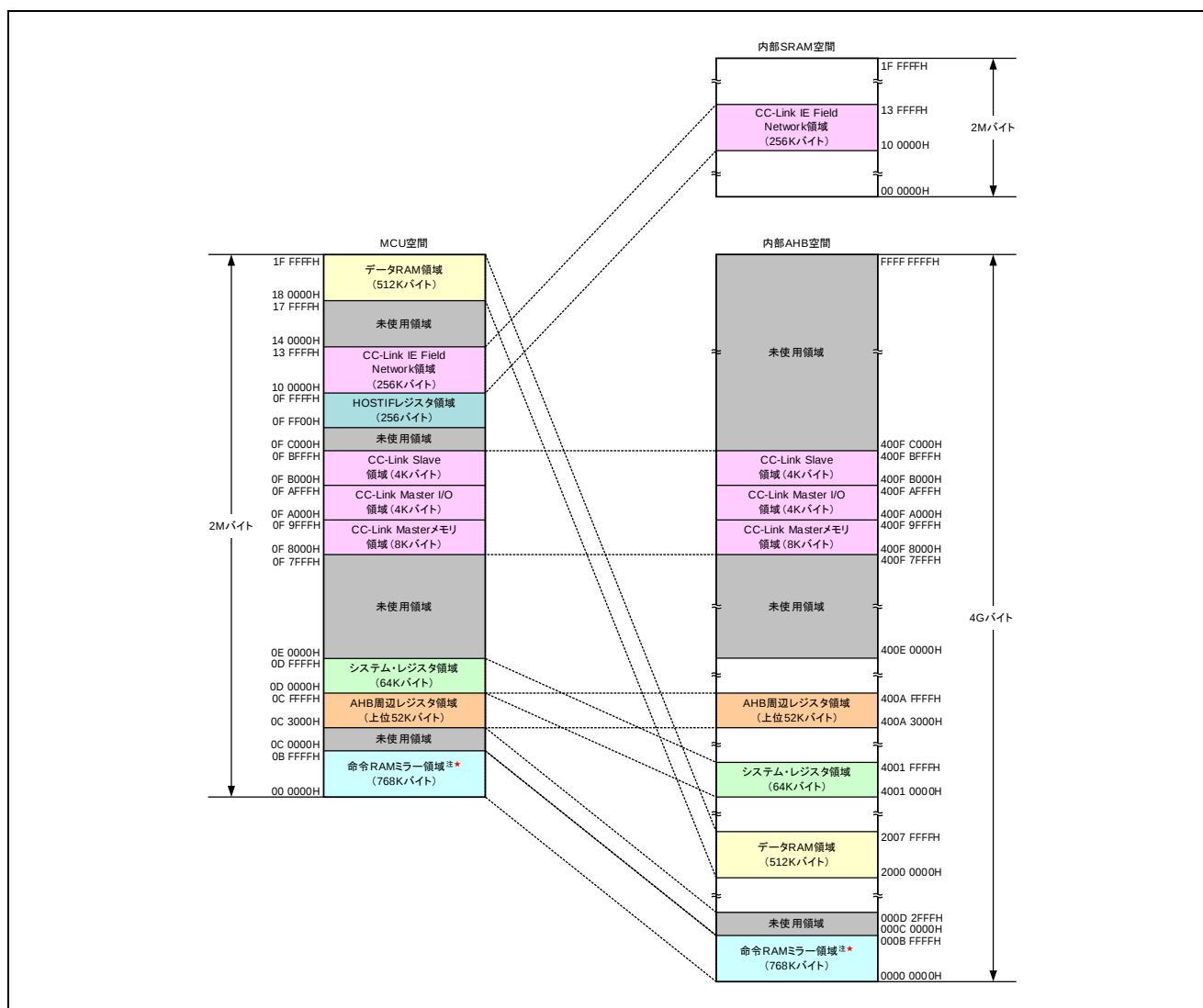


図3.4 メモリ・マップ (CC-Link Master 領域)

- 注意 1. CC-Link Master とは、インテリジェントデバイス局の機能ブロックを示しています。
2. CC-Link Slave とは、リモートデバイス局の機能ブロックを示しています。



★注. 記命令 RAM ミラー領域(768K バイト)は、ブート・モードにより実際にアクセスが発生する領域が以下のように変化します。詳細は「R-IN32M3 シリーズ ユーザーズ・マニュアル周辺機能編」の「5.3 ブート・モードによるメモリ MAP の違い」および「4. バス構成」を参照してください。

BOOT1	BOOT0	ブート・モード	アクセス先領域	備考
0	0	外部メモリ・ブート	—	外部マイコン・インタフェースの使用不可
0	1	外部シリアル・フラッシュ ROM ブート	予約領域	アクセス不可
1	0	外部マイコン・ブート	命令 RAM 領域	—
1	1	命令 RAM ブート	命令 RAM 領域	デバッグ時のみ使用可

4. 例外処理機能

R-IN32M3 は、Cortex-M3 内蔵の割り込みコントローラを使用しています。

Cortex-M3 の例外処理動作は、Arm 社の下記 URL を参照してください。

<http://infocenter.arm.com/help/topic/com.arm.doc.set.cortexm/index.html>

4.1 例外一覧

例外番号 1-15 は Cortex-M3 CPU のシステム例外です。例外番号 16 以降に、R-IN32M3 内蔵ハードウェアや外部端子からの割り込みが割り当てられています。

例外番号	例外タイプ	優先度	説明
1	リセット	-3 (最上位)	・リセット端子 (RESETZ, PONRZ, HOTRESETZ) 入力 ・ウォッチドッグ・タイマからのリセット ・Cortex-M3 CPU 内蔵 NVIC の SYSRESETREQ ビットのセット (1) ・SYSRESET レジスタによるリセット
2	NMI	-2	・NMI 端子入力 ・ウォッチドッグ・タイマからの NMI 発生
3	ハード・フォールト	-1	他の例外によって処理できないすべてのクラスの例外フォールトの昇格に使用
4	メモリ管理フォールト	プログラマブル	MPU からの例外
5	バス・フォールト	プログラマブル	MPU 管理外の領域に対するバス・アクセスのバス・エラー
6	用法フォールト	プログラマブル	未定義命令の実行を含む命令実行に関するエラー
7~10	予約	—	—
11	SVCall	プログラマブル	SVC 命令によるシステム・サービスの呼び出し
12	デバッグ・モニタ	プログラマブル	デバッグ・モニタ
13	予約	—	—
14	PendSV	プログラマブル	保留可能なシステム・サービスへの要求
15	SysTick	プログラマブル	システム・タイマからの通知
16~	R-IN32M3 固有割り込み	プログラマブル	R-IN32M3 内蔵ハードウェアや外部端子からの割り込み

4.2 割り込み一覧

Cortex-M3 CPU の NVIC に割り当てられている例外番号 16 以降の例外（割り込み）です。

R-IN32M3 では、内蔵ハードウェアや、外部端子からの割り込みは、Cortex-M3 の NVIC 以外に、内蔵ハードウェア・リアルタイム OS（HW-RTOS）や、内蔵 DMA コントローラの起動トリガ（汎用 DMAC, リアルタイム・ポート用 DMAC とも共通）、リアルタイム・ポートおよびタイマにも接続されています。

R-IN32M3 には以下の割り込みがあります。

表4.1 割り込み一覧

(1/4)

例外番号	名称	発生要因	接続先				
			NVIC	HW-RTOS	DMAC	Real Time Port	Timer
16	INTTAUJ2I0	タイマ・アレイ TAUJ2 チャンネル 0 割り込み	○	○	○	○	○
17	INTTAUJ2I1	タイマ・アレイ TAUJ2 チャンネル 1 割り込み	○	○	○	○	○
18	INTTAUJ2I2	タイマ・アレイ TAUJ2 チャンネル 2 割り込み	○	○	○	○	○
19	INTTAUJ2I3	タイマ・アレイ TAUJ2 チャンネル 3 割り込み	○	○	○	○	○
20	INTUAJ0TIT	UARTJ0 送信割り込み	○	○	○	○	○
21	INTUAJ0TIR	UARTJ0 受信割り込み	○	○	○	○	○
22	INTUAJ1TIT	UARTJ1 送信割り込み	○	○	○	○	○
23	INTUAJ1TIR	UARTJ1 受信割り込み	○	○	○	○	○
24	INTCSIH0IC	CSIH0 通信ステータス割り込み	○	○	○	○	○
25	INTCSIH0IR	CSIH0 受信ステータス割り込み	○	○	○	○	○
26	INTCSIH0IJC	CSIH0 ジョブ完了割り込み	○	○	○	○	○
27	INTCSIH1IC	CSIH1 通信ステータス割り込み	○	○	○	○	○
28	INTCSIH1IR	CSIH1 受信ステータス割り込み	○	○	○	○	○
29	INTCSIH1IJC	CSIH1 ジョブ完了割り込み	○	○	○	○	○
30	INTIICB0TIA	IICB0 データ送受信割り込み要求信号	○	○	○	○	○
31	INTIICB1TIA	IICB1 データ送受信割り込み要求信号	○	○	○	○	○
32	INTFCN0REC	FCN0 受信完了	○	○	○	○	○
33	INTFCN0TRX	FCN0 送信完了	○	○	○	○	○
34	INTFCN0WUP	FCN0 スリープ・ウェイクアップ／送信中断	○	○	○	○	○
35	INTFCN1REC	FCN1 受信完了	○	○	○	○	○
36	INTFCN1TRX	FCN1 送信完了	○	○	○	○	○
37	INTFCN1WUP	FCN1 スリープ・ウェイクアップ／送信中断	○	○	○	○	○
38	INTDMA00	汎用 DMAC チャンネル 0 転送完了割り込み	○	○	○	○	○
39	INTDMA01	汎用 DMAC チャンネル 1 転送完了割り込み	○	○	○	○	○
40	INTDMA02	汎用 DMAC チャンネル 2 転送完了割り込み	○	○	○	○	○
41	INTDMA03	汎用 DMAC チャンネル 3 転送完了割り込み	○	○	○	○	○
42	INTRTDMA	リアルタイム・ポート用 DMAC 転送完了割り込み	○	○	○	○	○
43	—	Reserve	—	—	—	—	—
44	—	Reserve	—	—	—	—	—
45	—	Reserve	—	—	—	—	—

(2/4)

例外 番号	名称	発生要因	接続先				
			NVIC	HW- RTOS	DMAC	Real Time Port	Timer
46	—	Reserve	—	—	—	—	—
47	—	Reserve	—	—	—	—	—
48	INTBUFDMA	Inter-Buffer DMA 転送完了	○	○	○	○	○
49	INTPHY0	Ether PHY 割り込み 0	○	○	○	○	○
50	INTPHY1	Ether PHY 割り込み 1	○	○	○	○	○
51	INTETHMII	Ether MII マネージメント・アクセス完了 割り込み	○	○	○	○	○
52	INTETHPAUSE	Ether ポーズ・パケット送信完了	○	○	○	○	○
53	INTETHTX	Ether 送信完了割り込み	○	○	○	○	○
54	INTETHSW	Ether SWITCH Timer 割り込み	○	○	○	○	○
55	INTETHSWDLR	Ether SWITCH DLR 割り込み	○	○	○	○	○
56	INTETHSWSEC	Ether SWITCH SEC 割り込み	○	○	○	○	○
57	INTETHRXFIFO	RX FIFO オーバーフロー	○	○	—	—	—
58	INTETHTXFIFO	TX FIFO アンダーフロー	○	○	—	—	—
59	INTETHRXDMA	Ether MACDMA 受信完了	○	○	○	○	○
60	INTETHTXDMA	Ether MACDMA 送信完了	○	○	○	○	○
61	INTMACDMARX FRM	受信フレーム正常割り込み	○	○	○	○	○
62	INTHOSTIF	外部マイコン・インタフェース割り込み	○	○	○	○	○
63	INTPZ0	INTPZ0 入力	○	○	○	○	○
64	INTPZ1	INTPZ1 入力	○	○	○	○	○
65	INTPZ2	INTPZ2 入力	○	○	○	○	○
66	INTPZ3	INTPZ3 入力	○	○	○	○	○
67	INTPZ4	INTPZ4 入力	○	○	○	○	○
68	INTPZ5	INTPZ5 入力	○	○	○	○	○
69	INTPZ6	INTPZ6 入力	○	○	○	○	○
70	INTPZ7	INTPZ7 入力	○	○	○	○	○
71	INTPZ8	INTPZ8 入力	○	○	○	○	○
72	INTPZ9	INTPZ9 入力	○	○	○	○	○
73	INTPZ10	INTPZ10 入力	○	○	○	○	○
74	INTPZ11	INTPZ11 入力	○	○	○	○	○
75	INTPZ12	INTPZ12 入力	○	○	○	○	○
76	INTPZ13	INTPZ13 入力	○	○	○	○	○
77	INTPZ14	INTPZ14 入力	○	○	○	○	○
78	INTPZ15	INTPZ15 入力	○	○	○	○	○
79	INTPZ16	INTPZ16 入力	○	○	○	○	○
80	INTPZ17	INTPZ17 入力	○	○	○	○	○
81	INTPZ18	INTPZ18 入力	○	○	○	○	○
82	INTPZ19	INTPZ19 入力	○	○	○	○	○

(3/4)

例外 番号	名称	発生要因	接続先				
			NVIC	HW- RTOS	DMAC	Real Time Port	Timer
83	INTPZ20	INTPZ20 入力	○	○	○	○	○
84	INTPZ21	INTPZ21 入力	○	○	○	○	○
85	INTPZ22	INTPZ22 入力	○	○	○	○	○
86	INTPZ23	INTPZ23 入力	○	○	○	○	○
87	INTPZ24	INTPZ24 入力	○	○	○	○	○
88	INTPZ25	INTPZ25 入力	○	○	○	○	○
89	INTPZ26	INTPZ26 入力	○	○	○	○	○
90	INTPZ27	INTPZ27 入力	○	○	○	○	○
91	INTPZ28	INTPZ28 入力	○	○	○	○	○
92	INTHWRTOS	HW-RTOS 割り込み	○	—	—	—	—
93	INTBRAMERR	Buffer RAM 領域アクセス・エラー	○	○	—	—	—
94	INTIICB0TIS	I2C0 ステータス割り込み	○	○	—	—	—
95	INTIICB1TIS	I2C1 ステータス割り込み	○	○	—	—	—
96	—	Reserve	—	—	—	—	—
97	INTSFLASH	シリアル・フラッシュ ROM コントローラ・ エラー割り込み	○	○	—	—	—
98	INTUAJ0TIS	UARTJ0 ステータス割り込み	○	○	—	—	—
99	INTUAJ1TIS	UARTJ1 ステータス割り込み	○	○	—	—	—
100	INTCSIH0IRE	CSIH0 通信エラー割り込み	○	○	—	—	—
101	INTCSIH1IRE	CSIH1 通信エラー割り込み	○	○	—	—	—
102	INTFCN0ERR	FCN0 エラー検出	○	○	—	—	—
103	INTFCN1ERR	FCN1 エラー検出	○	○	—	—	—
104	INTDERR0	汎用 DMAC エラー応答割り込み	○	○	—	—	—
105	INTDERR1	リアルタイム・ポート用 DMAC エラー応答 割り込み	○	○	—	—	—
106	INTETHTXFIFOERR	TX-FIFO エラー割り込み	○	○	—	—	—
107	INTETHRXERR	Ether 受信フレーム・エラー	○	○	—	—	—
108	INTETHRXDERR	MACDMA 受信エラー割り込み	○	○	—	—	—
109	INTETHTXDERR	MACDMA 送信エラー割り込み	○	○	—	—	—
110	INTBUFDMAERR	Internal Buffer DMA エラー	○	○	—	—	—
111	—	Reserve	—	—	—	—	—
112	—	Reserve	—	—	—	—	—
113	—	Reserve	—	—	—	—	—
114	—	Reserve	—	—	—	—	—
115	IRAMECCSEC	内蔵命令 RAM ECC 1bit エラー補正割り込み	○	—	—	—	—
116	DRAMECCSEC	データ RAM ECC 1bit エラー補正割り込み	○	—	—	—	—
117	BRAMECCSEC	バッファ RAM ECC 1bit エラー補正割り込み	○	—	—	—	—
118	IRAMECCDED	内蔵命令 RAM ECC 2bit エラー検出割り込み	○	—	—	—	—
119	DRAMECCDED	データ RAM ECC 2bit エラー検出割り込み	○	—	—	—	—

(4/4)

例外 番号	名称	発生要因	接続先				
			NVIC	HW- RTOS	DMAC	Real Time Port	Timer
120	BRAMECCDED	バッファ RAM ECC 2bit エラー検出割り込み	○	—	—	—	—
121	INTCCISYCO	CC-Link IE Synco 割り込み	○	○	○	○	○
122	INTCCISYNCI	CC-Link IE Synci 割り込み	○	○	○	○	○
123	INTCCINMIZ	CC-Link IE NMIZ 割り込み	○	○	○	○	○
124	INTCCIWDTZ	CC-Link IE WDTZ 割り込み	○	○	○	○	○
125	INTCCIINTZ	CC-Link IE INTZ 割り込み	○	○	○	○	○
126	INTCCICLKLOSSZ	CC-Link IE CLKLOSSZ 割り込み	○	○	○	○	○
127	INTCCIMON0	CC-Link IE MON0 割り込み	○	○	○	○	○
128	INTCCIMON1	CC-Link IE MON1 割り込み	○	○	○	○	○
129	INTCCIMON2	CC-Link IE MON2 割り込み	○	○	○	○	○
130	INTCCIMON3	CC-Link IE MON3 割り込み	○	○	○	○	○
131	INTCCMRQ	CC-Link INTRQ 割り込み	○	○	○	○	○
132	INTCCSRFSTB	CC-Link RFSTB 割り込み ^注	○	○	○	○	○
133	INTCCSMON3	CC-Link MON3 割り込み	○	○	○	○	○

注. CC-Link リモートデバイス局で使用する場合、CCS_REFSTB (P10) 端子は、外部割り込み機能 (INTPZ) を持ついずれかのポート端子に接続し、割り込みとして使用してください。
 なお、割り込みのトリガ・モードは”両エッジ”を選択してください。

5. 周辺機能

下記の周辺機能については、「R-IN32M3 シリーズ ユーザーズ・マニュアル周辺機能編」を参照してください。

- クロック機能／リセット機能
- CPU／内蔵 RAM
- バス構成
- ハードウェア・リアルタイム OS
- ギガビット・イーサネット・インタフェース
- 非同期 SRAM MEMC
- 同期式バースト・メモリ MEMC
- 外部マイコン・インタフェース
- シリアル・フラッシュ ROM MEMC
- DMA 機能
- タイマ・アレイ・ユニット J (TAUJ2)
- ウィンドウ・ウォッチドッグ・タイマ A (WDTA)
- アシンクロナス・シリアル・インタフェース J (UARTJ)
- クロック同期シリアル・インタフェース H (CSIH)
- I²C バス (IICB)
- CAN コントローラ (FCN)
- CC-Link (インテリジェントデバイス局、リモートデバイス局)
- システム・レジスタ (APB 周辺レジスタ領域)
- デバッグ機能

6. CC-Link IE Field（インテリジェントデバイス局）機能

CC-Link IE Field インテリジェントデバイス局機能は、三菱電機株式会社の専用通信 LSI「CP220」相当の機能を有しています。

CC-Link IE フィールド・ネットワークの概略仕様は以下のとおりです。CC-Link IE フィールド・ネットワークに関する詳細仕様については CC-Link 協会の下記 URL を参照してください。

<http://www.cc-link.org/jp/cclink/cclinkie/index.html>

表6.1 CC-Link IE Field 概略仕様

項目	仕様
イーサネット規格	IEEE802.3ab(1000BASE-T)準拠
通信速度	1Gbps
トポロジ	ライン、スター、リング
最大接続台数	254 台
最大局間距離	100m

6.1 CC-Link IE Field（インテリジェントデバイス局）制御レジスタ

CPU から CC-Link IE Field Network へのアクセス・タイミングを調整するための制御レジスタです。

表6.2 CC-Link IE Field（インテリジェントデバイス局）制御機能のレジスタ概要

レジスタ名	略号	アドレス
CC-Link IE Field（インテリジェントデバイス局）クロック・ゲート・レジスタ	CIECLKGTD	4001 0938H
CC-Link IE Field（インテリジェントデバイス局）ウェイト遅延レジスタ	CIEWAITDLY	4001 093CH
CC-Link IE Field（インテリジェントデバイス局）バス・サイズ制御レジスタ	CIEBSC	400A 4004H
CC-Link IE Field（インテリジェントデバイス局）バス・ブリッジ制御レジスタ	CIESMC	400A 4008H

6.1.1 CC-Link IE Field（インテリジェントデバイス局）クロック・ゲート・レジスタ（CIECLKGTD）

CIECLKGTD レジスタは、CC-Link IE Field Network のバス・クロック切り替え時にクロックのグリッジ発生を防止するため、バス・クロックの供給を一時的に停止するためのレジスタです。本レジスタに 1 をライトすることによりバス・クロックを停止し、0 をライトすることによりバス・クロックの供給を再開します。外部マイコンからの SRAM バス経路を有効にするかの設定を切り替える場合には、必ず本レジスタにてクロックを停止してから切り替えを行ってください。

- アクセス 32/16 ビット単位でリード／ライト可能です。

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0																																アドレス																																		
CIECLKGTD	<table border="1"><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table>																																0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4001 0938H
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0																																	
																																	初期値																																	
																																0000 0000H																																		
R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W																																		

ビット位置	ビット名	意 味
0	CIECLKGTD	CC-Link IE Field Network のバス・クロックを停止します。 0：動作 1：停止

6.1.2 CC-Link IE Field（インテリジェントデバイス局）ウェイト遅延レジスタ（CIEWAITDLY）

CIEWAITDLY レジスタは、CC-Link IE Field Network のバスへのウェイト・サイクル期間を延長します。0 サイクルから 4 サイクルまで設定可能です。本レジスタの設定は、CC-Link IE Field Network へのアクセスを開始する前までに行ってください。

- アクセス 32/16 ビット単位でリード／ライト可能です。

																																アドレス			
																																4001 093CH			
																																初期値			
																																0000 0000H			
	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
CIWAITDLY	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	WAITDLY2	WAITDLY1	WAITDLY0		
R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W		

ビット位置	ビット名	意 味
2-0	WAITDLY2-0	CC-Link IE Field Network のバスへのウェイト・サイクル期間を延長します。 000 : 4×バス・クロック 001 : 3×バス・クロック 010 : 2×バス・クロック 011 : 1×バス・クロック 100 : 0×バス・クロック（スルー） 上記以外設定禁止

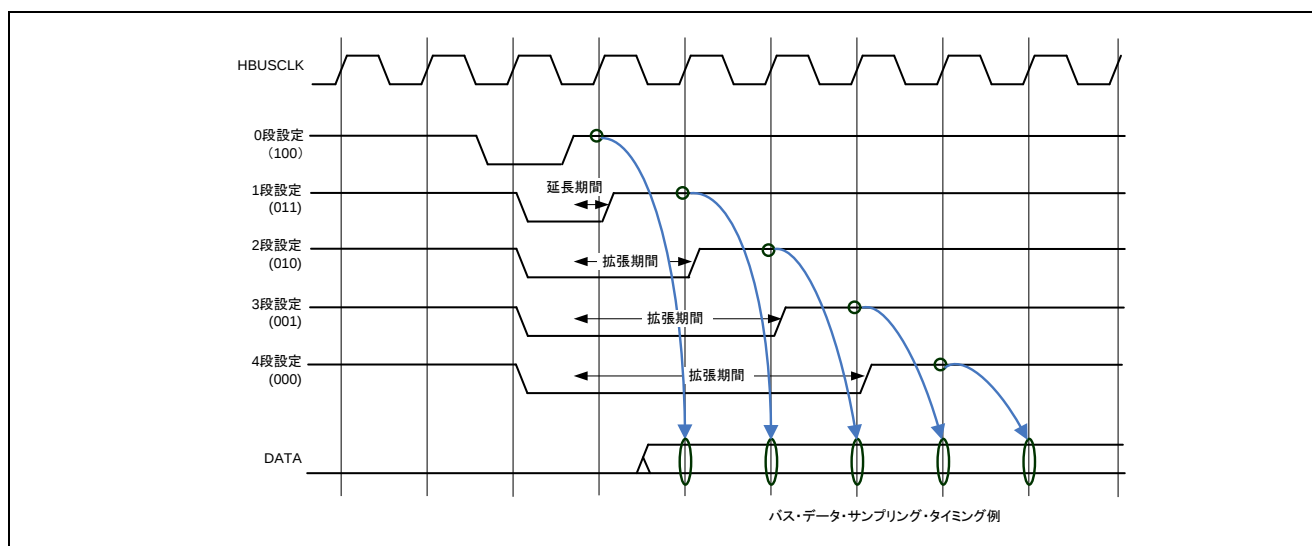


図6.1 CC-Link IE Field Network バス・ウェイト延長動作とデータ・サンプリング・タイミング例

6.1.3 CC-Link IE Field（インテリジェントデバイス局）バス・サイズ制御レジスタ（CIEBSC）

CIEBSC レジスタは、CC-Link IE Field（インテリジェントデバイス局）をアクセスするデータ・バス幅を設定します。C CC-Link IE Field（インテリジェントデバイス局）を使用時には本レジスタに 0000 5555H を設定してください。

- アクセス 32 ビット単位でリード／ライト可能です。

	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
CIEBSC	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	CIEBSC15	CIEBSC14	CIEBSC13	CIEBSC12	CIEBSC11	CIEBSC10	CIEBSC9	CIEBSC8	CIEBSC7	CIEBSC6	CIEBSC5	CIEBSC4	CIEBSC3	CIEBSC2	CIEBSC1	CIEBSC0	400A 4004H 初期値 0000 5555H
R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

ビット位置	ビット名	意 味
15-0	CIEBSC15-0	5555H に設定してください。

6.1.4 CC-Link IE Field（インテリジェントデバイス局）バス・ブリッジ制御レジスタ（CIESMC）

CIESMC レジスタは、アクセス制御を行います。CC-Link IE Field（インテリジェントデバイス局）の機能を使用時には必ず 0000 1151H を設定してください。

- アクセス 32ビット単位でリード／ライト可能です。

CIESMC	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス	
																	CIESMC15	CIESMC14	CIESMC13	CIESMC12	CIESMC11	CIESMC10	CIESMC9	CIESMC8	CIESMC7	CIESMC6	CIESMC5	CIESMC4	CIESMC3	CIESMC2	CIESMC1	CIESMC0	400A 4008H	
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0																		初期値
R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	0000 FFFFH

ビット位置	ビット名	意 味
15-0	CIESMC15-0	1151H を設定してください。

6.2 注意事項

CC-Link IE Field（インテリジェントデバイス局）のアクセスでは、以下の注意事項があります。

(1) MEMIFSEL 端子を Low に設定した場合

CC-Link IE Field に対して、R-IN32M3-CL に内蔵している CPU（Cortex-M3）および DMA コントローラからアクセスできます。

(2) MEMIFSEL 端子を High に設定した場合

CC-Link IE Field に対して、初期状態で外部マイコン・インタフェースからのみアクセスできます。

初期状態では、Cortex-M3 および DMA コントローラからアクセスできません。

CC-Link IE Field に対して、Cortex-M3 および DMA コントローラからアクセスを行うためには、SRAM ブリッジ選択レジスタ（SRAMBRSEL）にて、アクセス経路の切り替えが必要です。レジスタの詳細仕様は、「R-IN32M3 シリーズ ユーザーズ・マニュアル 周辺機能編」を参照してください。

切り替え手順は、以下のフローチャートを参考にしてください。

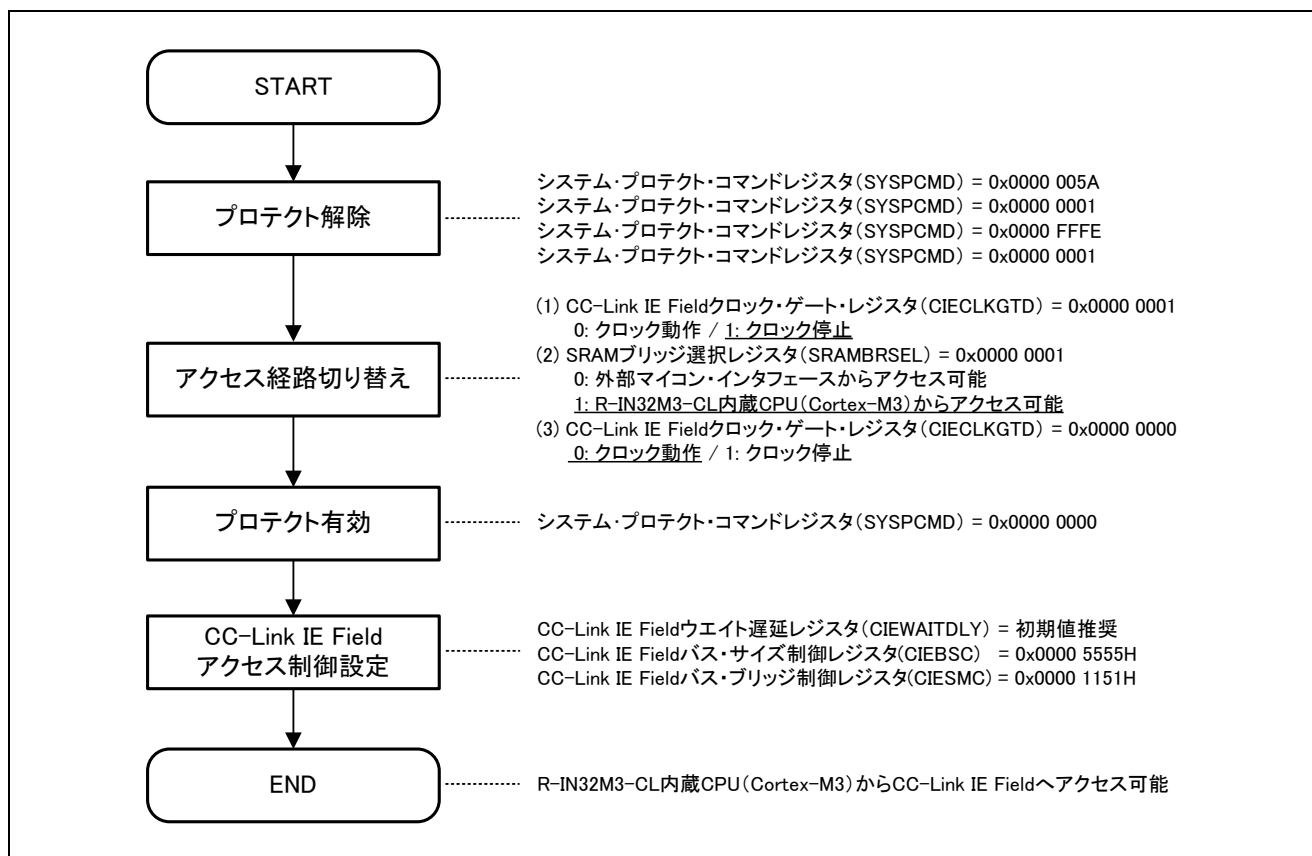


図6.2 CC-Link IE Field アクセス経路切り替え手順

注意. CC-Link IE Field に対して、R-IN32M3-CL 内部のマスタ（Cortex-M3 および DMA コントローラ）からアクセスする場合、リセット解除時の P33/P34 端子はハイ・レベルにする必要があります。詳細は、「2.1.13 CC-Link IE Field端子（インテリジェントデバイス局）」を参照してください。

7. ポート機能

7.1 特徴

- 入出力ポート : 96 本
- ほかの周辺機能の入出力端子と兼用
- ビット単位で入力／出力指定可能

注意 1. ポートと兼用している内蔵周辺機能の信号は、兼用機能の切り替えを行うと、直前の端子状態などによりスパイクが発生する可能性があります。

- 内蔵機能の動作が停止している間に切り替える。
- 割り込み信号との兼用端子は、いったん割り込み要求フラグをクリアしてからマスクを解除する。
- 出力値を確定させてから、モードを切り替える。

など、一般的なスパイク対策をソフトウェアで行ってください。

2. 入力バッファは、貫通電流対策を行っていないため、中間電位を外部から与えないでください。

7.2 ポートの構成

3 ステート入出力ポートを 8 ポートとリアルタイムに制御を行うポートを 4 ポート内蔵しています。ポートは 1 ビット単位に入出力指定が可能です。ポートの基本構造は 8 ビット単位ですが、ポート 0～ポート 3 とアラインされた 32 ビット単位でもリード／ライト可能な構成になっています。また、リアルタイムポート（RP00-RP37）は、割り込み信号に同期した入出力が可能な構成です。

ポートには、下記のレジスタがあり、入出力の設定、兼用機能の選択を行います。またポートの基本回路構成を図7.1に示します。

レジスタ名	用途と動作	
	リード	ライト
ポート・レジスタ（Pn、RPM）	出力ラッチの値を読み出します。	出力ラッチに値を設定します。
ポート・モード・レジスタ（PMn、RPMm）	ポートの入出力モードを読み出します。	ポートの入出力モードを設定します。
ポート・モード・コントロール・レジスタ（PMCn、RPMCm）	ポートとして利用するか、兼用機能を利用するかを選択状態を読み出します。	ポートとして利用するか、兼用機能を利用するかを選択します。
ポート・ファンクション・コントロール・レジスタ（PFCn、RPFCm）	兼用機能の選択状態を読み出します。★	兼用機能を選択します。★
ポート・ファンクション・コントロール拡張レジスタ（PFCEn、RPFCEm）		
ポート端子入力レジスタ（PINn、RPINm）	ポート端子の入力レベルを読み出します。	ライトできません。

注意. 兼用機能の割り当てが無い設定を行った場合の動作は保証されません。例えば、P00 端子のように兼用機能 4 の割り当てが無い場合、兼用機能 4 を選択しても正常に動作しないため、ご注意ください。兼用端子割り当てに関しては「7.4 兼用機能の選択一覧」を参照してください。★

備考. n = 0 - 7 m = 0 - 3

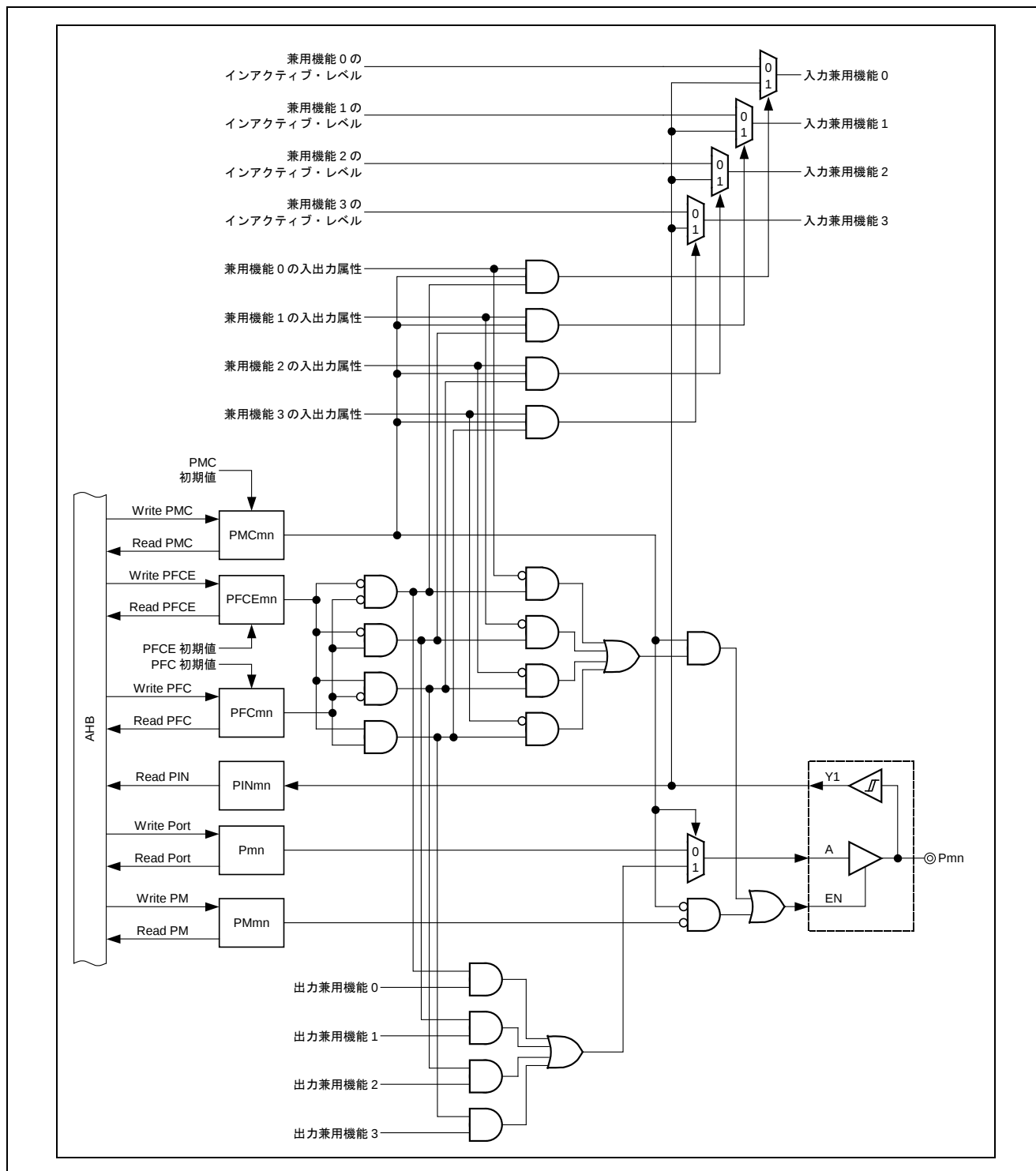


図7.1 ポートの基本回路構成

7.3 レジスタ一覧

(1/6)

レジスタ名	略号	アドレス
ポート・レジスタ 0 (8bit)	P0B	400A 3000H
ポート・レジスタ 1 (8bit)	P1B	400A 3001H
ポート・レジスタ 2 (8bit)	P2B	400A 3002H
ポート・レジスタ 3 (8bit)	P3B	400A 3003H
ポート・レジスタ 4 (8bit)	P4B	400A 3004H
ポート・レジスタ 5 (8bit)	P5B	400A 3005H
ポート・レジスタ 6 (8bit)	P6B	400A 3006H
ポート・レジスタ 7 (8bit)	P7B	400A 3007H
ポート・レジスタ 0 (16bit)	P0H	400A 3000H
ポート・レジスタ 2 (16bit)	P2H	400A 3002H
ポート・レジスタ 4 (16bit)	P4H	400A 3004H
ポート・レジスタ 6 (16bit)	P6H	400A 3006H
ポート・レジスタ 0 (32bit)	P0W	400A 3000H
ポート・レジスタ 4 (32bit)	P4W	400A 3004H
ポート・モード・レジスタ 0 (8bit)	PM0B	400A 3010H
ポート・モード・レジスタ 1 (8bit)	PM1B	400A 3011H
ポート・モード・レジスタ 2 (8bit)	PM2B	400A 3012H
ポート・モード・レジスタ 3 (8bit)	PM3B	400A 3013H
ポート・モード・レジスタ 4 (8bit)	PM4B	400A 3014H
ポート・モード・レジスタ 5 (8bit)	PM5B	400A 3015H
ポート・モード・レジスタ 6 (8bit)	PM6B	400A 3016H
ポート・モード・レジスタ 7 (8bit)	PM7B	400A 3017H
ポート・モード・レジスタ 0 (16bit)	PM0H	400A 3010H
ポート・モード・レジスタ 2 (16bit)	PM2H	400A 3012H
ポート・モード・レジスタ 4 (16bit)	PM4H	400A 3014H
ポート・モード・レジスタ 6 (16bit)	PM6H	400A 3016H
ポート・モード・レジスタ 0 (32bit)	PM0W	400A 3010H
ポート・モード・レジスタ 4 (32bit)	PM4W	400A 3014H

(2/6)

レジスタ名	略号	アドレス
ポート・モード・コントロール・レジスタ 0 (8bit)	PMC0B	400A 3020H
ポート・モード・コントロール・レジスタ 1 (8bit)	PMC1B	400A 3021H
ポート・モード・コントロール・レジスタ 2 (8bit)	PMC2B	400A 3022H
ポート・モード・コントロール・レジスタ 3 (8bit)	PMC3B	400A 3023H
ポート・モード・コントロール・レジスタ 4 (8bit)	PMC4B	400A 3024H
ポート・モード・コントロール・レジスタ 5 (8bit)	PMC5B	400A 3025H
ポート・モード・コントロール・レジスタ 6 (8bit)	PMC6B	400A 3026H
ポート・モード・コントロール・レジスタ 7 (8bit)	PMC7B	400A 3027H
ポート・モード・コントロール・レジスタ 0 (16bit)	PMC0H	400A 3020H
ポート・モード・コントロール・レジスタ 2 (16bit)	PMC2H	400A 3022H
ポート・モード・コントロール・レジスタ 4 (16bit)	PMC4H	400A 3024H
ポート・モード・コントロール・レジスタ 6 (16bit)	PMC6H	400A 3026H
ポート・モード・コントロール・レジスタ 0 (32bit)	PMC0W	400A 3020H
ポート・モード・コントロール・レジスタ 4 (32bit)	PMC4W	400A 3024H
ポート・ファンクション・コントロール・レジスタ 0 (8bit)	PFC0B	400A 3030H
ポート・ファンクション・コントロール・レジスタ 1 (8bit)	PFC1B	400A 3031H
ポート・ファンクション・コントロール・レジスタ 2 (8bit)	PFC2B	400A 3032H
ポート・ファンクション・コントロール・レジスタ 3 (8bit)	PFC3B	400A 3033H
ポート・ファンクション・コントロール・レジスタ 4 (8bit)	PFC4B	400A 3034H
ポート・ファンクション・コントロール・レジスタ 5 (8bit)	PFC5B	400A 3035H
ポート・ファンクション・コントロール・レジスタ 6 (8bit)	PFC6B	400A 3036H
ポート・ファンクション・コントロール・レジスタ 7 (8bit)	PFC7B	400A 3037H
ポート・ファンクション・コントロール・レジスタ 0 (16bit)	PFC0H	400A 3030H
ポート・ファンクション・コントロール・レジスタ 2 (16bit)	PFC2H	400A 3032H
ポート・ファンクション・コントロール・レジスタ 4 (16bit)	PFC4H	400A 3034H
ポート・ファンクション・コントロール・レジスタ 6 (16bit)	PFC6H	400A 3036H
ポート・ファンクション・コントロール・レジスタ 0 (32bit)	PFC0W	400A 3030H
ポート・ファンクション・コントロール・レジスタ 4 (32bit)	PFC4W	400A 3034H

(3/6)

レジスタ名	略号	アドレス
ポート・ファンクション・コントロール拡張レジスタ 0 (8bit)	PFCE0B	400A 3040H
ポート・ファンクション・コントロール拡張レジスタ 1 (8bit)	PFCE1B	400A 3041H
ポート・ファンクション・コントロール拡張レジスタ 2 (8bit)	PFCE2B	400A 3042H
ポート・ファンクション・コントロール拡張レジスタ 3 (8bit)	PFCE3B	400A 3043H
ポート・ファンクション・コントロール拡張レジスタ 4 (8bit)	PFCE4B	400A 3044H
ポート・ファンクション・コントロール拡張レジスタ 5 (8bit)	PFCE5B	400A 3045H
ポート・ファンクション・コントロール拡張レジスタ 6 (8bit)	PFCE6B	400A 3046H
ポート・ファンクション・コントロール拡張レジスタ 7 (8bit)	PFCE7B	400A 3047H
ポート・ファンクション・コントロール拡張レジスタ 0 (16bit)	PFCE0H	400A 3040H
ポート・ファンクション・コントロール拡張レジスタ 2 (16bit)	PFCE2H	400A 3042H
ポート・ファンクション・コントロール拡張レジスタ 4 (16bit)	PFCE4H	400A 3044H
ポート・ファンクション・コントロール拡張レジスタ 6 (16bit)	PFCE6H	400A 3046H
ポート・ファンクション・コントロール拡張レジスタ 0 (32bit)	PFCE0W	400A 3040H
ポート・ファンクション・コントロール拡張レジスタ 4 (32bit)	PFCE4W	400A 3044H
ポート端子入力レジスタ 0 (8bit)	PIN0B	400A 3050H
ポート端子入力レジスタ 1 (8bit)	PIN1B	400A 3051H
ポート端子入力レジスタ 2 (8bit)	PIN2B	400A 3052H
ポート端子入力レジスタ 3 (8bit)	PIN3B	400A 3053H
ポート端子入力レジスタ 4 (8bit)	PIN4B	400A 3054H
ポート端子入力レジスタ 5 (8bit)	PIN5B	400A 3055H
ポート端子入力レジスタ 6 (8bit)	PIN6B	400A 3056H
ポート端子入力レジスタ 7 (8bit)	PIN7B	400A 3057H
ポート端子入力レジスタ 0 (16bit)	PIN0H	400A 3050H
ポート端子入力レジスタ 2 (16bit)	PIN2H	400A 3052H
ポート端子入力レジスタ 4 (16bit)	PIN4H	400A 3054H
ポート端子入力レジスタ 6 (16bit)	PIN6H	400A 3056H
ポート端子入力レジスタ 0 (32bit)	PIN0W	400A 3050H
ポート端子入力レジスタ 4 (32bit)	PIN4W	400A 3054H

(4/6)

レジスタ名	略号	アドレス
RT ポート・レジスタ 0 (8bit)	RP0B	400A 3400H
RT ポート・レジスタ 1 (8bit)	RP1B	400A 3401H
RT ポート・レジスタ 2 (8bit)	RP2B	400A 3402H
RT ポート・レジスタ 3 (8bit)	RP3B	400A 3403H
RT ポート・レジスタ 0 (16bit)	RP0H	400A 3400H
RT ポート・レジスタ 2 (16bit)	RP2H	400A 3402H
RT ポート・レジスタ 0 (32bit)	RP0W	400A 3400H
RT ポート・モード・レジスタ 0 (8bit)	RPM0B	400A 3410H
RT ポート・モード・レジスタ 1 (8bit)	RPM1B	400A 3411H
RT ポート・モード・レジスタ 2 (8bit)	RPM2B	400A 3412H
RT ポート・モード・レジスタ 3 (8bit)	RPM3B	400A 3413H
RT ポート・モード・レジスタ 0 (16bit)	RPM0H	400A 3410H
RT ポート・モード・レジスタ 2 (16bit)	RPM2H	400A 3412H
RT ポート・モード・レジスタ 0 (32bit)	RPM0W	400A 3410H
RT ポート・モード・コントロール・レジスタ 0 (8bit)	RPMC0B	400A 3420H
RT ポート・モード・コントロール・レジスタ 1 (8bit)	RPMC1B	400A 3421H
RT ポート・モード・コントロール・レジスタ 2 (8bit)	RPMC2B	400A 3422H
RT ポート・モード・コントロール・レジスタ 3 (8bit)	RPMC3B	400A 3423H
RT ポート・モード・コントロール・レジスタ 0 (16bit)	RPMC0H	400A 3420H
RT ポート・モード・コントロール・レジスタ 2 (16bit)	RPMC2H	400A 3422H
RT ポート・モード・コントロール・レジスタ 0 (32bit)	RPMC0W	400A 3420H
RT ポート・ファンクション・コントロール・レジスタ 0 (8bit)	RPFC0B	400A 3430H
RT ポート・ファンクション・コントロール・レジスタ 1 (8bit)	RPFC1B	400A 3431H
RT ポート・ファンクション・コントロール・レジスタ 2 (8bit)	RPFC2B	400A 3432H
RT ポート・ファンクション・コントロール・レジスタ 3 (8bit)	RPFC3B	400A 3433H
RT ポート・ファンクション・コントロール・レジスタ 0 (16bit)	RPFC0H	400A 3430H
RT ポート・ファンクション・コントロール・レジスタ 2 (16bit)	RPFC2H	400A 3432H
RT ポート・ファンクション・コントロール・レジスタ 0 (32bit)	RPFC0W	400A 3430H

(5/6)

レジスタ名	略号	アドレス
RT ポート・ファンクション・コントロール拡張レジスタ 0 (8bit)	RPFCE0B	400A 3440H
RT ポート・ファンクション・コントロール拡張レジスタ 1 (8bit)	RPFCE1B	400A 3441H
RT ポート・ファンクション・コントロール拡張レジスタ 2 (8bit)	RPFCE2B	400A 3442H
RT ポート・ファンクション・コントロール拡張レジスタ 3 (8bit)	RPFCE3B	400A 3443H
RT ポート・ファンクション・コントロール拡張レジスタ 0 (16bit)	RPFCE0H	400A 3440H
RT ポート・ファンクション・コントロール拡張レジスタ 2 (16bit)	RPFCE2H	400A 3442H
RT ポート・ファンクション・コントロール拡張レジスタ 0 (32bit)	RPFCE0W	400A 3440H
RT ポート端子入力レジスタ 0 (8bit)	RPIN0B	400A 3450H
RT ポート端子入力レジスタ 1 (8bit)	RPIN1B	400A 3451H
RT ポート端子入力レジスタ 2 (8bit)	RPIN2B	400A 3452H
RT ポート端子入力レジスタ 3 (8bit)	RPIN3B	400A 3453H
RT ポート端子入力レジスタ 0 (16bit)	RPIN0H	400A 3450H
RT ポート端子入力レジスタ 2 (16bit)	RPIN2H	400A 3452H
RT ポート端子入力レジスタ 0 (32bit)	RPIN0W	400A 3450H

(6/6)

レジスタ名	略号	アドレス
バッファ機能切り替えレジスタ P0L	DRCTL P0L	4001 0220H
バッファ機能切り替えレジスタ P0H	DRCTL P0H	4001 0224H
バッファ機能切り替えレジスタ P1L	DRCTL P1L	4001 0228H
バッファ機能切り替えレジスタ P1H	DRCTL P1H	4001 022CH
バッファ機能切り替えレジスタ P2L	DRCTL P2L	4001 0230H
バッファ機能切り替えレジスタ P2H	DRCTL P2H	4001 0234H
バッファ機能切り替えレジスタ P3L	DRCTL P3L	4001 0238H
バッファ機能切り替えレジスタ P3H	DRCTL P3H	4001 023CH
バッファ機能切り替えレジスタ P4L	DRCTL P4L	4001 0240H
バッファ機能切り替えレジスタ P4H	DRCTL P4H	4001 0244H
バッファ機能切り替えレジスタ P5L	DRCTL P5L	4001 0248H
バッファ機能切り替えレジスタ P5H	DRCTL P5H	4001 024CH
バッファ機能切り替えレジスタ P6L	DRCTL P6L	4001 0250H
バッファ機能切り替えレジスタ P6H	DRCTL P6H	4001 0254H
バッファ機能切り替えレジスタ P7L	DRCTL P7L	4001 0258H
バッファ機能切り替えレジスタ P7H	DRCTL P7H	4001 025CH
バッファ機能切り替えレジスタ RP0L	DRCTL RP0L	4001 0260H
バッファ機能切り替えレジスタ RP0H	DRCTL RP0H	4001 0264H
バッファ機能切り替えレジスタ RP1L	DRCTL RP1L	4001 0268H
バッファ機能切り替えレジスタ RP1H	DRCTL RP1H	4001 026CH
バッファ機能切り替えレジスタ RP2L	DRCTL RP2L	4001 0270H
バッファ機能切り替えレジスタ RP2H	DRCTL RP2H	4001 0274H
バッファ機能切り替えレジスタ RP3L	DRCTL RP3L	4001 0278H
バッファ機能切り替えレジスタ RP3H	DRCTL RP3H	4001 027CH

7.3.1 ポート・レジスタ (P, RP)

3 ステート入出力ポートを 12 ポート内蔵しています。1 ビット単位に入出力指定が可能です。ポート・レジスタは、出力ポートの場合は出力レベルの書き込みに使用し、リードの場合は、ポート・レジスタの値を読み出します。端子レベルをリードする場合は、PIN/RPIN レジスタを使用します。

	7	6	5	4	3	2	1	0	アドレス	初期値
P0B	P07	P06	P05	P04	P03	P02	P01	P00	400A 3000H	00H
P1B	P17	P16	P15	P14	P13	P12	P11	P10	400A 3001H	00H
P2B	P27	P26	P25	P24	P23	P22	P21	P20	400A 3002H	00H
P3B	P37	P36	P35	P34	P33	P32	P31	P30	400A 3003H	00H
P4B	P47	P46	P45	P44	P43	P42	P41	P40	400A 3004H	00H
P5B	P57	P56	P55	P54	P53	P52	P51	P50	400A 3005H	00H
P6B	P67	P66	P65	P64	P63	P62	P61	P60	400A 3006H	00H
P7B	P77	P76	P75	P74	P73	P72	P71	P70	400A 3007H	00H
RP0B	RP07	RP06	RP05	RP04	RP03	RP02	RP01	RP00	400A 3400H	00H
RP1B	RP17	RP16	RP15	RP14	RP13	RP12	RP11	RP10	400A 3401H	00H
RP2B	RP27	RP26	RP25	RP24	RP23	RP22	RP21	RP20	400A 3402H	00H
RP3B	RP37	RP36	RP35	RP34	RP33	RP32	RP31	RP30	400A 3403H	00H

ビット位置	ビット名	意 味
7-0	Pmn/RPIn	出力ポートとして利用する場合の出力ラッチの値を設定するレジスタです。リードすると出力ラッチの値を読み出します。

図7.2 ポート・レジスタ (8bit 表記)

備考. l = 0 - 3, m = 0 - 7, n = 0 - 7

P0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	P17	P16	P15	P14	P13	P12	P11	P10	P07	P06	P05	P04	P03	P02	P01	P00	400A 3000H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H
P2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	P37	P36	P35	P34	P33	P32	P31	P30	P27	P26	P25	P24	P23	P22	P21	P20	400A 3002H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H
P4H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	P57	P56	P55	P54	P53	P52	P51	P50	P47	P46	P45	P44	P43	P42	P41	P40	400A 3004H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H
P6H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	P77	P76	P75	P74	P73	P72	P71	P70	P67	P66	P65	P64	P63	P62	P61	P60	400A 3006H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H
RP0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	RP17	RP16	RP15	RP14	RP13	RP12	RP11	RP10	RP07	RP06	RP05	RP04	RP03	RP02	RP01	RP00	400A 3400H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H
RP2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	RP37	RP36	RP35	RP34	RP33	RP32	RP31	RP30	RP27	RP26	RP25	RP24	RP23	RP22	RP21	RP20	400A 3402H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H
ビット位置		ビット名		意 味													
15-0		Pmn/RPIn		出力ポートとして利用する場合の出力ラッチの値を設定するレジスタです。リードすると出力ラッチの値を読み出します。													

図7.3 ポート・レジスタ（16bit 表記）

備考. l = 0 - 3, m = 0 - 7, n = 0 - 7

P0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	P37	P36	P35	P34	P33	P32	P31	P30	P27	P26	P25	P24	P23	P22	P21	P20	P17	P16	P15	P14	P13	P12	P11	P10	P07	P06	P05	P04	P03	P02	P01	P00	400A 3000H 初期値 0000 0000H
R/W	R/W/R/W																																
P4W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	P77	P76	P75	P74	P73	P72	P71	P70	P67	P66	P65	P64	P63	P62	P61	P60	P57	P56	P55	P54	P53	P52	P51	P50	P47	P46	P45	P44	P43	P42	P41	P40	400A 3004H 初期値 0000 0000H
R/W	R/W/R/W																																
RP0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	RP37	RP36	RP35	RP34	RP33	RP32	RP31	RP30	RP27	RP26	RP25	RP24	RP23	RP22	RP21	RP20	RP17	RP16	RP15	RP14	RP13	RP12	RP11	RP10	RP07	RP06	RP05	RP04	RP03	RP02	RP01	RP00	400A 3400H 初期値 0000 0000H
R/W	R/W/R/W																																
ビット位置		ビット名		意 味																													
31-0		Pmn/RPIn		出力ポートとして利用する場合の出カラッチの値を設定するレジスタです。リードすると出カラッチの値を読み出します。																													

図7.4 ポート・レジスタ (32bit 表記)

備考. l = 0-3 m = 0-7 n = 0-7

7.3.2 ポート・モード・レジスタ (PM, RPM)

ポートの入力／出力を設定するレジスタです。

	7	6	5	4	3	2	1	0	アドレス	初期値
PM0B	PM07	PM06	PM05	PM04	PM03	PM02	PM01	PM00	400A 3010H	FFH
PM1B	PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10	400A 3011H	FFH
PM2B	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20	400A 3012H	FFH
PM3B	PM37	PM36	PM35	PM34	PM33	PM32	PM31	PM30	400A 3013H	FFH
PM4B	PM47	PM46	PM45	PM44	PM43	PM42	PM41	PM40	400A 3014H	FFH
PM5B	PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50	400A 3015H	FFH
PM6B	PM67	PM66	PM65	PM64	PM63	PM62	PM61	PM60	400A 3016H	FFH
PM7B	PM77	PM76	PM75	PM74	PM73	PM72	PM71	PM70	400A 3017H	FFH
RPM0B	RPM07	RPM06	RPM05	RPM04	RPM03	RPM02	RPM01	RPM00	400A 3410H	FFH
RPM1B	RPM17	RPM16	RPM15	RPM14	RPM13	RPM12	RPM11	RPM10	400A 3411H	FFH
RPM2B	RPM27	RPM26	RPM25	RPM24	RPM23	RPM22	RPM21	RPM20	400A 3412H	FFH
RPM3B	RPM37	RPM36	RPM35	RPM34	RPM33	RPM32	RPM31	RPM30	400A 3413H	FFH

ビット位置	ビット名	意 味
7-0	PMmn/ RPMln	ポートの入出力を設定します。 0 : 出力モード (出力バッファ・オン) 1 : 入力モード (出力バッファ・オフ) (初期値)

図7.5 ポート・モード・レジスタ (8bit 表記)

備考. l = 0-3 m = 0-7 n = 0-7

PM0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10	PM07	PM06	PM05	PM04	PM03	PM02	PM01	PM00	400A 3010H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 FFFFH

PM2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PM37	PM36	PM35	PM34	PM33	PM32	PM31	PM30	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20	400A 3012H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 FFFFH

PM4H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50	PM47	PM46	PM45	PM44	PM43	PM42	PM41	PM40	400A 3014H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 FFFFH

PM6H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PM77	PM76	PM75	PM74	PM73	PM72	PM71	PM70	PM67	PM66	PM65	PM64	PM63	PM62	PM61	PM60	400A 3016H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 FFFFH

RPM0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	RPM 17	RPM 16	RPM 15	RPM 14	RPM 13	RPM 12	RPM 11	RPM 10	RPM 07	RPM 06	RPM 05	RPM 04	RPM 03	RPM 02	RPM 01	RPM 00	400A 3410H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 FFFFH

RPM2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	RPM 37	RPM 36	RPM 35	RPM 34	RPM 33	RPM 32	RPM 31	RPM 30	RPM 27	RPM 26	RPM 25	RPM 24	RPM 23	RPM 22	RPM 21	RPM 20	400A 3412H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 FFFFH

ビット位置	ビット名	意 味
15-0	PMmn/ RPMIn	ポートの入出力を設定します。 0：出力モード（出力バッファ・オン） 1：入力モード（出力バッファ・オフ）（初期値）

図7.6 ポート・モード・レジスタ (16bit 表記)

備考. l = 0-3 m = 0-7 n = 0-7

PM0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PM37	PM36	PM35	PM34	PM33	PM32	PM31	PM30	PM27	PM26	PM25	PM24	PM23	PM22	PM21	PM20	PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10	PM07	PM06	PM05	PM04	PM03	PM02	PM01	PM00	400A 3010H 初期値 FFFF FFFFH
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
PM4W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PM77	PM76	PM75	PM74	PM73	PM72	PM71	PM70	PM67	PM66	PM65	PM64	PM63	PM62	PM61	PM60	PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50	PM47	PM46	PM45	PM44	PM43	PM42	PM41	PM40	400A 3014H 初期値 FFFF FFFFH
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RPM0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	RPM37	RPM36	RPM35	RPM34	RPM33	RPM32	RPM31	RPM30	RPM27	RPM26	RPM25	RPM24	RPM23	RPM22	RPM21	RPM20	RPM17	RPM16	RPM15	RPM14	RPM13	RPM12	RPM11	RPM10	RPM07	RPM06	RPM05	RPM04	RPM03	RPM02	RPM01	RPM00	400A 3410H 初期値 FFFF FFFFH
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
ビット位置		ビット名		意 味																													
31-0		PMmn/RPMln		ポートの入出力を設定します。																													
				0 : 出力モード (出力バッファ・オン)																													
				1 : 入力モード (出力バッファ・オフ) (初期値)																													

図7.7 ポート・モード・レジスタ (32bit 表記)

備考. l = 0-3 m = 0-7 n = 0-7

7.3.3 ポート・モード・コントロール・レジスタ (PMC, RPMC)

ポートをポートとして使用するか、兼用機能で使用するかを選択するレジスタです。

	7	6	5	4	3	2	1	0	アドレス	初期値
PMC0B	PMC07	PMC06	PMC05	PMC04	PMC03	PMC02	PMC01	PMC00	400A 3020H	00H
PMC1B	PMC17	PMC16	PMC15	PMC14	PMC13	PMC12	PMC11	PMC10	400A 3021H	00H 注1
PMC2B	PMC27	PMC26	PMC25	PMC24	PMC23	PMC22	PMC21	PMC20	400A 3022H	00H 注1
PMC3B	PMC37	PMC36	PMC35	PMC34	PMC33	PMC32	PMC31	PMC30	400A 3023H	00H 注1
PMC4B	PMC47	PMC46	PMC45	PMC44	PMC43	PMC42	PMC41	PMC40	400A 3024H	00H 注1
PMC5B	PMC57	PMC56	PMC55	PMC54	PMC53	PMC52	PMC51	PMC50	400A 3025H	00H 注1
PMC6B	PMC67	PMC66	PMC65	PMC64	PMC63	PMC62	PMC61	PMC60	400A 3026H	00H 注1
PMC7B	PMC77	PMC76	PMC75	PMC74	PMC73	PMC72	PMC71	PMC70	400A 3027H	00H
RPMC0B	RPMC07	RPMC06	RPMC05	RPMC04	RPMC03	RPMC02	RPMC01	RPMC00	400A 3420H	00H 注1
RPMC1B	RPMC17	RPMC16	RPMC15	RPMC14	RPMC13	RPMC12	RPMC11	RPMC10	400A 3421H	00H 注1
RPMC2B	RPMC27	RPMC26	RPMC25	RPMC24	RPMC23	RPMC22	RPMC21	RPMC20	400A 3422H	00H 注1
RPMC3B	RPMC37	RPMC36	RPMC35	RPMC34	RPMC33	RPMC32	RPMC31	RPMC30	400A 3423H	00H 注1

ビット位置	ビット名	意 味
7-0	PMCmn / RPMCln	ポートとして利用するか、兼用機能を利用するかを選択します。注2★ 0 : ポート・モード（入力系の兼用機能にはインアクティブ・レベルが入力されます） 1 : 兼用機能（コントロール・モード）

図7.8 ポート・モード・コントロール・レジスタ（8bit 表記）

注 1. 端子の状態によって初期値が変わります。詳細は「2.2 端子状態」を参照ください。

2. 兼用機能は、ポート・モード・コントロール・レジスタ、ポート・ファンクション・コントロール・レジスタおよびポート・ファンクション・コントロール拡張レジスタにて選択します。詳細は「7.4 兼用機能の選択一覧」を参照してください。★

備考. l = 0-3 m = 0-7 n = 0-7

PMC0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PMC 17	PMC 16	PMC 15	PMC 14	PMC 13	PMC 12	PMC 11	PMC 10	PMC 07	PMC 06	PMC 05	PMC 04	PMC 03	PMC 02	PMC 01	PMC 00	400A 3020H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H 注1

PMC2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PMC 37	PMC 36	PMC 35	PMC 34	PMC 33	PMC 32	PMC 31	PMC 30	PMC 27	PMC 26	PMC 25	PMC 24	PMC 23	PMC 22	PMC 21	PMC 20	400A 3022H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H 注1

PMC4H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PMC 57	PMC 56	PMC 55	PMC 54	PMC 53	PMC 52	PMC 51	PMC 50	PMC 47	PMC 46	PMC 45	PMC 44	PMC 43	PMC 42	PMC 41	PMC 40	400A 3024H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H 注1

PMC6H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PMC 77	PMC 76	PMC 75	PMC 74	PMC 73	PMC 72	PMC 71	PMC 70	PMC 67	PMC 66	PMC 65	PMC 64	PMC 63	PMC 62	PMC 61	PMC 60	400A 3026H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H 注1

RPMC0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	RPM C17	RPM C16	RPM C15	RPM C14	RPM C13	RPM C12	RPM C11	RPM C10	RPM C07	RPM C06	RPM C05	RPM C04	RPM C03	RPM C02	RPM C01	RPM C00	400A 3420H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H 注1

RPMC2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	RPM C37	RPM C36	RPM C35	RPM C34	RPM C33	RPM C32	RPM C31	RPM C30	RPM C27	RPM C26	RPM C25	RPM C24	RPM C23	RPM C22	RPM C21	RPM C20	400A 3422H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H 注1

ビット位置	ビット名	意 味
15-0	PMCmn / RPMCln	ポートとして利用するか、兼用機能を利用するかを選択します。注2★ 0：ポート・モード（入力系の兼用機能にはインアクティブ・レベルが入力されます） 1：兼用機能（コントロール・モード）

図7.9 ポート・モード・コントロール・レジスタ（16bit 表記）

注 1. 端子の状態によって初期値が変わります。詳細は「2.2 端子状態」を参照ください。

2. 兼用機能は、ポート・モード・コントロール・レジスタ、ポート・ファンクション・コントロール・レジスタおよびポート・ファンクション・コントロール拡張レジスタにて選択します。詳細は「7.4 兼用機能の選択一覧」を参照してください。★

備考. l = 0-3 m = 0-7 n = 0-7

PMC0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PMC37	PMC36	PMC35	PMC34	PMC33	PMC32	PMC31	PMC30	PMC27	PMC26	PMC25	PMC24	PMC23	PMC22	PMC21	PMC20	PMC17	PMC16	PMC15	PMC14	PMC13	PMC12	PMC11	PMC10	PMC07	PMC06	PMC05	PMC04	PMC03	PMC02	PMC01	PMC00	400A 3020H 初期値 0000 0000H 注1
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

PMC4W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PMC77	PMC76	PMC75	PMC74	PMC73	PMC72	PMC71	PMC70	PMC67	PMC66	PMC65	PMC64	PMC63	PMC62	PMC61	PMC60	PMC57	PMC56	PMC55	PMC54	PMC53	PMC52	PMC51	PMC50	PMC47	PMC46	PMC45	PMC44	PMC43	PMC42	PMC41	PMC40	400A 3024H 初期値 0000 0000H 注1
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

RPMC0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	RPMMC37	RPMMC36	RPMMC35	RPMMC34	RPMMC33	RPMMC32	RPMMC31	RPMMC30	RPMMC27	RPMMC26	RPMMC25	RPMMC24	RPMMC23	RPMMC22	RPMMC21	RPMMC20	RPMMC17	RPMMC16	RPMMC15	RPMMC14	RPMMC13	RPMMC12	RPMMC11	RPMMC10	RPMMC07	RPMMC06	RPMMC05	RPMMC04	RPMMC03	RPMMC02	RPMMC01	RPMMC00	400A 3420H 初期値 0000 0000H 注1
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

ビット位置	ビット名	意 味
31-0	PMCmn/RPMCIn	ポートとして利用するか、兼用機能を利用するかを選択します。注2★ 0：ポート・モード（入力系の兼用機能にはインアクティブ・レベルが入力されます） 1：兼用機能（コントロール・モード）

図7.10 ポート・モード・コントロール・レジスタ（32bit 表記）

注 1. 端子の状態によって初期値が変わります。詳細は「2.2 端子状態」を参照ください。

2. 兼用機能は、ポート・モード・コントロール・レジスタ、ポート・ファンクション・コントロール・レジスタおよびポート・ファンクション・コントロール拡張レジスタにて選択します。詳細は「7.4 兼用機能の選択一覧」を参照してください。★

備考. l = 0-3 m = 0-7 n = 0-7

7.3.4 ポート・ファンクション・コントロール・レジスタ (PFC, RPFC)

兼用機能の選択を行うレジスタです。1ビット単位で選択可能です。

	7	6	5	4	3	2	1	0	アドレス	初期値
PFC0B	PFC07	PFC06	PFC05	PFC04	PFC03	PFC02	0	0	400A 3030H	00H
PFC1B	0	0	0	0	0	PFC12	PFC11	PFC10	400A 3031H	00H
PFC2B	PFC27	PFC26	0	PFC24	0	0	0	0	400A 3032H	00H 注1
PFC3B	PFC37	PFC36	PFC35	PFC34	PFC33	PFC32	0	0	400A 3033H	00H 注1
PFC4B	PFC47	PFC46	PFC45	PFC44	PFC43	PFC42	PFC41	PFC40	400A 3034H	00H 注1
PFC5B	PFC57	0	0	PFC54	PFC53	PFC52	0	0	400A 3035H	00H 注1
PFC6B	0	0	0	0	0	0	0	0	400A 3036H	00H
PFC7B	0	0	0	0	0	0	0	0	400A 3037H	00H
RPFC0B	RPFC07	RPFC06	0	0	0	0	RPFC01	RPFC00	400A 3430H	00H
RPFC1B	0	0	0	0	0	0	0	0	400A 3431H	00H
RPFC2B	RPFC27	RPFC26	RPFC25	RPFC24	0	0	0	RPFC20	400A 3432H	00H
RPFC3B	0	0	0	0	0	0	0	0	400A 3433H	00H

ビット位置	ビット名	意 味
7-0	PFCmn / RPFCmn	兼用機能を選択します。注2★ 0 : 兼用機能 1 / 兼用機能 3 1 : 兼用機能 2 / 兼用機能 4

図7.11 ポート・ファンクション・コントロール・レジスタ (8bit 表記)

注 1. 端子の状態によって初期値が変わります。詳細は「2.2 端子状態」を参照ください。

2. 兼用機能は、ポート・モード・コントロール・レジスタ、ポート・ファンクション・コントロール・レジスタおよびポート・ファンクション・コントロール拡張レジスタにて選択します。詳細は「7.4 兼用機能の選択一覧」を参照してください。★

備考. l = 0-3 m = 0-7 n = 0-7

PFC0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	0	0	0	0	0	PFC 12	PFC 11	PFC 10	PFC 07	PFC 06	PFC 05	PFC 04	PFC 03	PFC 02	0	0	400A 3030H						
	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	0	0	初期値 0000H						
PFC2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	PFC 37	PFC 36	PFC 35	PFC 34	PFC 33	PFC 32	0	0	PFC 27	PFC 26	0	PFC 24	0	0	0	0	400A 3032H						
	R/W	R/W	R/W	R/W	R/W	R/W	0	0	R/W	R/W	0	R/W	0	0	0	0	初期値 0000H 注1						
PFC4H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	PFC 57	0	0	PFC 54	PFC 53	PFC 52	0	0	PFC 47	PFC 46	PFC 45	PFC 44	PFC 43	PFC 42	PFC 41	PFC 40	400A 3034H						
	R/W	0	0	R/W	R/W	R/W	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H 注1						
PFC6H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	400A 3036H						
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	初期値 0000H 注1						
RPFC0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	0	0	0	0	0	0	0	0	RPFC 07	RPFC 06	0	0	0	0	RPFC 01	RPFC 00	400A 3430H						
	0	0	0	0	0	0	0	0	R/W	R/W	0	0	0	0	R/W	R/W	初期値 0000H						
RPFC2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	0	0	0	0	0	0	0	0	RPFC 27	RPFC 26	RPFC 25	RPFC 24	0	0	0	RPFC 20	400A 3432H						
	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	0	0	0	R/W	初期値 0000H						
<table><tr><td>ビット位置</td><td>ビット名</td><td>意 味</td></tr><tr><td>15-0</td><td>PFCmn / RPFCmn</td><td>兼用機能を選択します。注2★。 0：兼用機能 1 / 兼用機能 3 1：兼用機能 2 / 兼用機能 4</td></tr></table>																		ビット位置	ビット名	意 味	15-0	PFCmn / RPFCmn	兼用機能を選択します。注2★。 0：兼用機能 1 / 兼用機能 3 1：兼用機能 2 / 兼用機能 4
ビット位置	ビット名	意 味																					
15-0	PFCmn / RPFCmn	兼用機能を選択します。注2★。 0：兼用機能 1 / 兼用機能 3 1：兼用機能 2 / 兼用機能 4																					

図7.12 ポート・ファンクション・コントロール・レジスタ（16bit 表記）

注 1. 端子の状態によって初期値が変わります。詳細は「2.2 端子状態」を参照ください。

2. 兼用機能は、ポート・モード・コントロール・レジスタ、ポート・ファンクション・コントロール・レジスタおよびポート・ファンクション・コントロール拡張レジスタにて選択します。詳細は「7.4 兼用機能の選択一覧」を参照してください。★

備考. l = 0-3 m = 0-7 n = 0-7

PFC0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PFC37	PFC36	PFC35	PFC34	PFC33	PFC32	0	0	PFC27	PFC26	0	PFC24	0	0	0	0	0	0	0	0	0	PFC12	PFC11	PFC10	PFC07	PFC06	PFC05	PFC04	PFC03	PFC02	0	0	400A 3030H 初期値 0000 0000H 注1
	R/W	R/W	R/W	R/W	R/W	R/W	0	0	R/W	R/W	0	R/W	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	0	0	

PFC4W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PFC57	0	0	PFC54	PFC53	PFC52	0	0	PFC47	PFC46	PFC45	PFC44	PFC43	PFC42	PFC41	PFC40	400A 3034H 初期値 0000 0000H 注1
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	0	0	R/W	R/W	R/W	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

RPFC0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス	
	0	0	0	0	0	0	0	0	RPFC27	RPFC26	RPFC25	RPFC24	0	0	0	0	RPFC20	0	0	0	0	0	0	0	0	RPFC07	RPFC06	0	0	0	0	RPFC01	RPFC00	400A 3430H 初期値 0000 0000H 注1
	R/W	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	0	0	0	0	R/W	0	0	0	0	0	0	0	R/W	0	0	0	0	0	R/W	R/W	

ビット位置	ビット名	意 味
31-0	PFCmn / RPFCln	兼用機能を選択します。注2★ 0 : 兼用機能 1 / 兼用機能 3 1 : 兼用機能 2 / 兼用機能 4

図7.13 ポート・ファンクション・コントロール・レジスタ（32bit 表記）

注 1. 端子の状態によって初期値が変わります。詳細は「2.2 端子状態」を参照ください。

2. 兼用機能は、ポート・モード・コントロール・レジスタ、ポート・ファンクション・コントロール・レジスタおよびポート・ファンクション・コントロール拡張レジスタにて選択します。詳細は「7.4 兼用機能の選択一覧」を参照してください。★

備考. l = 0-3 m = 0-7 n = 0-7

7.3.5 ポート・ファンクション・コントロール拡張レジスタ (PFCE, RPFCE)

兼用拡張機能の選択を行うレジスタです。1 ビット単位で選択可能です。

	7	6	5	4	3	2	1	0	アドレス	初期値
PFCE0B	PFCE07	PFCE06	PFCE05	PFCE04	PFCE03	PFCE02	0	PFCE00	400A 3040H	00H
PFCE1B	0	0	0	0	PFCE13	PFCE12	1	1	400A 3041H	00H
PFCE2B	0	PFCE26	PFCE25	PFCE24	PFCE23	PFCE22	PFCE21	PFCE20	400A 3042H	00H
PFCE3B	PFCE37	PFCE36	PFCE35	PFCE34	PFCE33	PFCE32	0	0	400A 3043H	00H 注1
PFCE4B	0	0	0	0	0	PFCE42	0	0	400A 3044H	00H 注1
PFCE5B	PFCE57	PFCE56	0	PFCE54	PFCE53	PFCE52	PFCE51	PFCE50	400A 3045H	00H
PFCE6B	0	PFCE66	PFCE65	PFCE64	PFCE63	PFCE62	0	0	400A 3046H	00H
PFCE7B	PFCE77	PFCE76	PFCE75	PFCE74	PFCE73	PFCE72	PFCE71	PFCE70	400A 3047H	00H
RPFCE0B	0	0	RPFCE05	RPFCE04	RPFCE03	RPFCE02	RPFCE01	RPFCE00	400A 3440H	00H 注1
RPFCE1B	0	0	0	0	0	0	0	0	400A 3441H	00H
RPFCE2B	0	0	0	0	0	0	0	0	400A 3442H	00H
RPFCE3B	0	0	0	0	0	0	0	0	400A 3443H	00H

ビット位置	ビット名	意 味
7-0	PFCEmn / RPFCEln	兼用機能を選択します。注2★ 0 : 兼用機能 1 / 兼用機能 2 1 : 兼用機能 3 / 兼用機能 4

図7.14 ポート・ファンクション・コントロール拡張レジスタ (8bit 表記)

注 1. 端子の状態によって初期値が変わります。詳細は「2.2 端子状態」を参照ください。

2. 兼用機能は、ポート・モード・コントロール・レジスタ、ポート・ファンクション・コントロール・レジスタおよびポート・ファンクション・コントロール拡張レジスタにて選択します。詳細は「7.4 兼用機能の選択一覧」を参照してください。★

備考. l = 0-3 m = 0-7 n = 0-7

PFCE0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	PFCE13	PFCE12	1	1	PFCE07	PFCE06	PFCE05	PFCE04	PFCE03	PFCE02	0	PFCE00	400A 3040H
	0	0	0	0	R/W	R/W	1	1	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H

PFCE2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PFCE37	PFCE36	PFCE35	PFCE34	PFCE33	PFCE32	0	0	0	PFCE26	PFCE25	PFCE24	PFCE23	PFCE22	PFCE21	PFCE20	400A 3042H
	R/W	R/W	R/W	R/W	R/W	R/W	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H 注1

PFCE4H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス	
	PFCE57	PFCE56	0	PFCE54	PFCE53	PFCE52	PFCE51	PFCE50	0	0	0	0	0	0	PFCE42	0	0	400A 3044H
	R/W	R/W	0	R/W	R/W	R/W	R/W	R/W	0	0	0	0	0	0	R/W	0	0	初期値 0000H 注1

PFCE6H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PFCE77	PFCE76	PFCE75	PFCE74	PFCE73	PFCE72	PFCE71	PFCE70	0	PFCE66	PFCE65	PFCE64	PFCE63	PFCE62	0	0	400A 3046H
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	0	R/W	R/W	R/W	R/W	R/W	0	0	初期値 0000H

RPFCE0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	RPFCE05	RPFCE04	RPFCE03	RPFCE02	RPFCE01	RPFCE00	400A 3440H
	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	初期値 0000H 注1

RPFCE2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	400A 3442H
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	初期値 0000H

ビット位置	ビット名	意 味
15-0	PFCEmn / RPFCEln	兼用機能を選択します。注2★ 0：兼用機能 1 / 兼用機能 2 1：兼用機能 3 / 兼用機能 4

図7.15 ポート・ファンクション・コントロール拡張レジスタ（16bit 表記）

注 1. 端子の状態によって初期値が変わります。詳細は「2.2 端子状態」を参照ください。

2. 兼用機能は、ポート・モード・コントロール・レジスタ、ポート・ファンクション・コントロール・レジスタおよびポート・ファンクション・コントロール拡張レジスタにて選択します。詳細は「7.4 兼用機能の選択一覧」を参照してください。★

備考. l = 0-3 m = 0-7 n = 0-7

PFCE0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	PFCE37	PFCE36	PFCE35	PFCE34	PFCE33	PFCE32	0	0	0	PFCE26	PFCE25	PFCE24	PFCE23	PFCE22	PFCE21	PFCE20	0	0	0	0	PFCE13	PFCE12	1	1	PFCE07	PFCE06	PFCE05	PFCE04	PFCE03	PFCE02	0	PFCE00	400A 3040H 初期値 0000 0000H 注1
	R/W	R/W	R/W	R/W	R/W	R/W	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	0	0	0	0	R/W	R/W	1	1	R/W	R/W	R/W	R/W	R/W	R/W	0	R/W	

PFCE4W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス	
	PFCE77	PFCE76	PFCE75	PFCE74	PFCE73	PFCE72	PFCE71	PFCE70	0	PFCE66	PFCE65	PFCE64	PFCE63	PFCE62	0	0	PFCE57	PFCE56	0	PFCE54	PFCE53	PFCE52	PFCE51	PFCE50	0	0	0	0	0	0	PFCE42	0	0	400A 3044H 初期値 0000 0000H 注1
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	0	R/W	R/W	R/W	R/W	R/W	0	0	R/W	R/W	0	R/W	R/W	R/W	R/W	R/W	0	0	0	0	0	0	R/W	0	0	

RPFCE0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス	
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	RPFCE05	RPFCE04	RPFCE03	RPFCE02	RPFCE01	RPFCE00	400A 3440H 初期値 0000 0000H 注1
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	

ビット位置	ビット名	意 味
31-0	PFCEmn / RPFCEIn	兼用機能を選択します。注2★ 0：兼用機能 1 / 兼用機能 2 1：兼用機能 3 / 兼用機能 4

図7.16 ポート・ファンクション・コントロール拡張レジスタ（32bit 表記）

注 1. 端子の状態によって初期値が変わります。詳細は「2.2 端子状態」を参照ください。

2. 兼用機能は、ポート・モード・コントロール・レジスタ、ポート・ファンクション・コントロール・レジスタおよびポート・ファンクション・コントロール拡張レジスタにて選択します。詳細は「7.4 兼用機能の選択一覧」を参照してください。★

備考. l = 0-3 m = 0-7 n = 0-7

7.3.6 ポート端子入力レジスタ (PIN, RPIN)

ポート端子の入力レベルを読むことができるリード専用レジスタです

	7	6	5	4	3	2	1	0	アドレス	初期値
PIN0B	PIN07	PIN06	PIN05	PIN04	PIN03	PIN02	PIN01	PIN00	400A 3050H	端子 レベル
PIN1B	PIN17	PIN16	PIN15	PIN14	PIN13	PIN12	PIN11	PIN10	400A 3051H	端子 レベル
PIN2B	PIN27	PIN26	PIN25	PIN24	PIN23	PIN22	PIN21	PIN20	400A 3052H	端子 レベル
PIN3B	PIN37	PIN36	PIN35	PIN34	PIN33	PIN32	PIN31	PIN30	400A 3053H	端子 レベル
PIN4B	PIN47	PIN46	PIN45	PIN44	PIN43	PIN42	PIN41	PIN40	400A 3054H	端子 レベル
PIN5B	PIN57	PIN56	PIN55	PIN54	PIN53	PIN52	PIN51	PIN50	400A 3055H	端子 レベル
PIN6B	PIN67	PIN66	PIN65	PIN64	PIN63	PIN62	PIN61	PIN60	400A 3056H	端子 レベル
PIN7B	PIN77	PIN76	PIN75	PIN74	PIN73	PIN72	PIN71	PIN70	400A 3057H	端子 レベル
RPIN0B	RPIN07	RPIN06	RPIN05	RPIN04	RPIN03	RPIN02	RPIN01	RPIN00	400A 3450H	端子 レベル
RPIN1B	RPIN17	RPIN16	RPIN15	RPIN14	RPIN13	RPIN12	RPIN11	RPIN10	400A 3451H	端子 レベル
RPIN2B	RPIN27	RPIN26	RPIN25	RPIN24	RPIN23	RPIN22	RPIN21	RPIN20	400A 3452H	端子 レベル
RPIN3B	RPIN37	RPIN36	RPIN35	RPIN34	RPIN33	RPIN32	RPIN31	RPIN30	400A 3453H	端子 レベル

ビット位置	ビット名	意 味
7-0	PINmn / RPINln	ポート端子の入力レベルをリードできます。

図7.17 ポート端子入力レジスタ (8bit 表記)

備考. l = 0-3 m = 0-7 n = 0-7

PIN0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	PIN 17	PIN 16	PIN 15	PIN 14	PIN 13	PIN 12	PIN 11	PIN 10	PIN 07	PIN 06	PIN 05	PIN 04	PIN 03	PIN 02	PIN 01	PIN 00	400A 3050H						
	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	初期値						
																	端子レベル						
PIN2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	PIN 37	PIN 36	PIN 35	PIN 34	PIN 33	PIN 32	PIN 31	PIN 30	PIN 27	PIN 26	PIN 25	PIN 24	PIN 23	PIN 22	PIN 21	PIN 20	400A 3052H						
	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	初期値						
																	端子レベル						
PIN4H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	PIN 57	PIN 56	PIN 55	PIN 54	PIN 53	PIN 52	PIN 51	PIN 50	PIN 47	PIN 46	PIN 45	PIN 44	PIN 43	PIN 42	PIN 41	PIN 40	400A 3054H						
	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	初期値						
																	端子レベル						
PIN6H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	PIN 77	PIN 76	PIN 75	PIN 74	PIN 73	PIN 72	PIN 71	PIN 70	PIN 67	PIN 66	PIN 65	PIN 64	PIN 63	PIN 62	PIN 61	PIN 60	400A 3056H						
	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	初期値						
																	端子レベル						
RPIN0H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	RPIN1 7	RPIN 16	RPIN 15	RPIN 14	RPIN 13	RPIN 12	RPIN 11	RPIN 10	RPIN 07	RPIN 06	RPIN 05	RPIN 04	RPIN 03	RPIN 02	RPIN 01	RPIN0 0	400A 3450H						
	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	初期値						
																	端子レベル						
RPIN2H	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス						
	RPIN3 7	RPIN 36	RPIN 35	RPIN 34	RPIN 33	RPIN 32	RPIN 31	RPIN 30	RPIN 27	RPIN 26	RPIN 25	RPIN 24	RPIN 23	RPIN 22	RPIN 21	RPIN2 0	400A 3452H						
	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	初期値						
																	端子レベル						
<table><tr><td>ビット位置</td><td>ビット名</td><td>意 味</td></tr><tr><td>15-0</td><td>PINmn / RPINln</td><td>ポート端子の入力レベルをリードできます。</td></tr></table>																		ビット位置	ビット名	意 味	15-0	PINmn / RPINln	ポート端子の入力レベルをリードできます。
ビット位置	ビット名	意 味																					
15-0	PINmn / RPINln	ポート端子の入力レベルをリードできます。																					

図7.18 ポート端子入力レジスタ（16bit 表記）

備考. l = 0-3 m = 0-7 n = 0-7

PIN0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス	
	PIN37	PIN36	PIN35	PIN34	PIN33	PIN32	PIN31	PIN30	PIN27	PIN26	PIN25	PIN24	PIN23	PIN22	PIN21	PIN20	PIN17	PIN16	PIN15	PIN14	PIN13	PIN12	PIN11	PIN10	PIN07	PIN06	PIN05	PIN04	PIN03	PIN02	PIN01	PIN00	400A 3050H	
	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	初期値 端子レベル
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	

PIN4W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス	
	PIN77	PIN76	PIN75	PIN74	PIN73	PIN72	PIN71	PIN70	PIN67	PIN66	PIN65	PIN64	PIN63	PIN62	PIN61	PIN60	PIN57	PIN56	PIN55	PIN54	PIN53	PIN52	PIN51	PIN50	PIN47	PIN46	PIN45	PIN44	PIN43	PIN42	PIN41	PIN40	400A 3054H	
	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	初期値 端子レベル
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	

RPIN0W	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス	
	RPIN37	RPIN36	RPIN35	RPIN34	RPIN33	RPIN32	RPIN31	RPIN30	RPIN27	RPIN26	RPIN25	RPIN24	RPIN23	RPIN22	RPIN21	RPIN20	RPIN17	RPIN16	RPIN15	RPIN14	RPIN13	RPIN12	RPIN11	RPIN10	RPIN07	RPIN06	RPIN05	RPIN04	RPIN03	RPIN02	RPIN01	RPIN00	400A 3450H	
	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	初期値 端子レベル
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	

ビット位置	ビット名	意 味
31-0	PINmn / RPINln	ポート端子の入力レベルをリードできます。

図7.19 ポート端子入力レジスタ (32bit 表記)

備考. l = 0-3 m = 0-7 n = 0-7

7.4 兼用機能の選択一覧

ポート関連レジスタで選択される兼用機能の選択一覧を以下に示します。

(1) ポート (P00-P77)

(1/3)

端子 名称	PMCmn = 0 (ポート・モード)		PMCmn = 1 (コントロール・モード)			
			PFCEmn = 0		PFCEmn = 1	
	PMmn = 0 (出力ポート)	PMmn = 1 (入力ポート)	PFCmn = 0 (兼用機能 1)	PFCmn = 1 (兼用機能 2)	PFCmn = 0 (兼用機能 3)	PFCmn = 1 (兼用機能 4)
P00	P00 (出力モード)	P00 (入力モード)	INTPZ0	—	CCI_RUNLEDZ	—
P01	P01 (出力モード)	P01 (入力モード)	INTPZ1	—	—	—
P02	P02 (出力モード)	P02 (入力モード)	INTPZ2	—	CCI_DLINKLEDZ	—
P03	P03 (出力モード)	P03 (入力モード)	INTPZ3	—	CCI_ERRLEDZ	CCS_MON5
P04	P04 (出力モード)	P04 (入力モード)	INTPZ4	—	CCI_LERR1LEDZ	CCS_MON6
P05	P05 (出力モード)	P05 (入力モード)	INTPZ5	—	CCI_LERR2LEDZ	CCS_MON7
P06	P06 (出力モード)	P06 (入力モード)	PHYLINK0	—	CCI_SDLEDZ	CCS_MON0
P07	P07 (出力モード)	P07 (入力モード)	PHYLINK1	—	CCIRDLEDZ	CCS_RESOUT
P10	P10 (出力モード)	P10 (入力モード)	—	—	—	CCS_REFSTB
P11	P11 (出力モード)	P11 (入力モード)	—	—	—	CCS_MON4
P12	P12 (出力モード)	P12 (入力モード)	INTPZ6	—	CCI_NMIZ	—
P13	P13 (出力モード)	P13 (入力モード)	INTPZ7	—	CCI_WDTIZ / CCS_WDTZ / CCM_WDTENZ	—
P14	P14 (出力モード)	P14 (入力モード)	SMSCK	—	—	—
P15	P15 (出力モード)	P15 (入力モード)	SMSI	—	—	—
P16	P16 (出力モード)	P16 (入力モード)	SMSO	—	—	—
P17	P17 (出力モード)	P17 (入力モード)	SMCSZ	—	—	—
P20	P20 (出力モード)	P20 (入力モード)	RXD0	—	CCM_LINKERRZ	—
P21	P21 (出力モード)	P21 (入力モード)	TXD0	—	CCM_ERRZ	—
P22	P22 (出力モード)	P22 (入力モード)	INTPZ8	—	CCS_IOTENSU	—
P23	P23 (出力モード)	P23 (入力モード)	INTPZ9	—	CCS_SENYU0	—
P24	P24 (出力モード)	P24 (入力モード)	INTPZ10	ETHSWSECOUT	CCS_SENYU1	—
P25	P25 (出力モード)	P25 (入力モード)	WDTOUTZ	—	CCS_ERRZ	—
P26	P26 (出力モード)	P26 (入力モード)	TIN1	TOUT1	CCM_RUNZ / CCS_RUNZ	—
P27	P27 (出力モード)	P27 (入力モード)	TIN0	TOUT0	—	—

備考. m = 0-7 n = 0-7

(2/3)

端子 名称	PMCmn = 0 (ポート・モード)		PMCmn = 1 (コントロール・モード)			
			PFCEmn = 0		PFCEmn = 1	
	PMmn = 0 (出力ポート)	PMmn = 1 (入力ポート)	PFCmn = 0 (兼用機能 1)	PFCmn = 1 (兼用機能 2)	PFCmn = 0 (兼用機能 3)	PFCmn = 1 (兼用機能 4)
P30	P30 (出力モード)	P30 (入力モード)	RXD1	—	—	—
P31	P31 (出力モード)	P31 (入力モード)	TXD1	—	—	—
P32	P32 (出力モード)	P32 (入力モード)	DMAREQZ1	—	—	CCS_MON1
P33	P33 (出力モード)	P33 (入力モード)	DMAACKZ1	CCI_WAITEDGEH	—	CCS_MON2
P34	P34 (出力モード)	P34 (入力モード)	DMATCZ1	CCI_WRLLENH	—	CCS_MON3
P35	P35 (出力モード)	P35 (入力モード)	CSISCK1	INTPZ22	CCM_IRLZ★	—
P36	P36 (出力モード)	P36 (入力モード)	CSISI1	INTPZ23	CCS_FUSEZ	—
P37	P37 (出力モード)	P37 (入力モード)	CSISO1	INTPZ24	CCM_MSTZ	—
P40	P40 (出力モード)	P40 (入力モード)	A1	HA1	—	—
P41	P41 (出力モード)	P41 (入力モード)	WAITZ	HWAITZ	—	—
P42	P42 (出力モード)	P42 (入力モード)	SLEEPING	HERROUTZ	CCM_SDGCZ	—
P43	P43 (出力モード)	P43 (入力モード)	INTPZ11	HBUSCLK	—	—
P44	P44 (出力モード)	P44 (入力モード)	CSZ1	HPGCSZ	—	—
P45	P45 (出力モード)	P45 (入力モード)	CSISCK0	WAITZ1	—	—
P46	P46 (出力モード)	P46 (入力モード)	CSISI0	WAITZ2	—	—
P47	P47 (出力モード)	P47 (入力モード)	CSISO0	WAITZ3	—	—
P50	P50 (出力モード)	P50 (入力モード)	CSZ3	—	CCM_LNKRUNZ / CCS_LNKRUNZ	—
P51	P51 (出力モード)	P51 (入力モード)	CSZ2	—	CCM_RDLEDZ / CCS_RDLEDZ	—
P52	P52 (出力モード)	P52 (入力モード)	TIN3	TOUT3	CCS_SDGATEON	—
P53	P53 (出力モード)	P53 (入力モード)	CRXD0	CCS_RD	CCM_RD	—
P54	P54 (出力モード)	P54 (入力モード)	CTXD0	CCS_SD	CCM_SD	—
P55	P55 (出力モード)	P55 (入力モード)	CRXD1	—	—	—
P56	P56 (出力モード)	P56 (入力モード)	CTXD1	—	CCI_PHYREZ1	—
P57	P57 (出力モード)	P57 (入力モード)	TIN2	TOUT2	CCI_PHYREZ0	—

備考. m = 0-7 n = 0-7

(3/3)

端子 名称	PMCmn = 0 (ポート・モード)		PMCmn = 1 (コントロール・モード)			
			PFCEmn = 0		PFCEmn = 1	
	PMmn = 0 (出力ポート)	PMmn = 1 (入力ポート)	PFCmn = 0 (兼用機能 1)	PFCmn = 1 (兼用機能 2)	PFCmn = 0 (兼用機能 3)	PFCmn = 1 (兼用機能 4)
P60	P60 (出力モード)	P60 (入力モード)	SCL0	—	—	—
P61	P61 (出力モード)	P61 (入力モード)	SDA0	—	—	—
P62	P62 (出力モード)	P62 (入力モード)	RTDMAREQZ	—	CCM_MDIN0	—
P63	P63 (出力モード)	P63 (入力モード)	RTDMAACKZ	—	CCM_MDIN1	—
P64	P64 (出力モード)	P64 (入力モード)	RTDMATCZ	—	CCM_MDIN2	—
P65	P65 (出力モード)	P65 (入力モード)	DMAREQZ0	—	CCM_MDIN3	—
P66	P66 (出力モード)	P66 (入力モード)	DMAACKZ0	—	CCI_INTZ	—
P67	P67 (出力モード)	P67 (入力モード)	DMATCZ0	—	—	—
P70	P70 (出力モード)	P70 (入力モード)	CSICS00	—	CCS_STATION_NO_0 / CCM_SNIN0	—
P71	P71 (出力モード)	P71 (入力モード)	CSICS01	—	CCS_STATION_NO_1 / CCM_SNIN1	—
P72	P72 (出力モード)	P72 (入力モード)	CSICS10	—	CCS_STATION_NO_2 / CCM_SNIN2	—
P73	P73 (出力モード)	P73 (入力モード)	CSICS11	—	CCS_STATION_NO_3 / CCM_SNIN3	—
P74	P74 (出力モード)	P74 (入力モード)	INTPZ12	—	CCS_STATION_NO_4 / CCM_SNIN4	—
P75	P75 (出力モード)	P75 (入力モード)	INTPZ13	—	CCS_STATION_NO_5 / CCM_SNIN5	—
P76	P76 (出力モード)	P76 (入力モード)	INTPZ14	—	CCS_STATION_NO_6 / CCM_SNIN6	—
P77	P77 (出力モード)	P77 (入力モード)	INTPZ15	—	CCS_STATION_NO_7 / CCM_SNIN7	—

備考. m = 0-7 n = 0-7

(2) リアルタイム・ポート (RP00-RP37)

端子 名称	RPMCmn = 0 (ポート・モード)		RPMCmn = 1 (コントロール・モード)			
	RPMmn = 0 (出力ポート)	RPMmn = 1 (入力ポート)	RPFCEmn = 0		RPFCEmn = 1	
			PFCmn = 0 (兼用機能 1)	PFCmn = 1 (兼用機能 2)	PFCmn = 0 (兼用機能 3)	PFCmn = 1 (兼用機能 4)
RP00	RP00 (出力モード)	RP00 (入力モード)	INTPZ16	SCL1	CCM_SDLEDZ / CCS_SDLEDZ	—
RP01	RP01 (出力モード)	RP01 (入力モード)	INTPZ17	SDA1	CCM_SMSTZ	—
RP02	RP02 (出力モード)	RP02 (入力モード)	INTPZ18	—	CCS_BS1	—
RP03	RP03 (出力モード)	RP03 (入力モード)	INTPZ19	—	CCS_BS2	—
RP04	RP04 (出力モード)	RP04 (入力モード)	INTPZ20	—	CCS_BS4	—
RP05	RP05 (出力モード)	RP05 (入力モード)	INTPZ21	—	CCS_BS8	—
RP06	RP06 (出力モード)	RP06 (入力モード)	WRZ2/BENZ2	HWRZ2 / HBENZ2	—	—
RP07	RP07 (出力モード)	RP07 (入力モード)	WRZ3/BENZ3	HWRZ3 / HBENZ3	—	—
RP10	RP10 (出力モード)	RP10 (入力モード)	D24/HD24	—	—	—
RP11	RP11 (出力モード)	RP11 (入力モード)	D25/HD25	—	—	—
RP12	RP12 (出力モード)	RP12 (入力モード)	D26/HD26	—	—	—
RP13	RP13 (出力モード)	RP13 (入力モード)	D27/HD27	—	—	—
RP14	RP14 (出力モード)	RP14 (入力モード)	D28/HD28	—	—	—
RP15	RP15 (出力モード)	RP15 (入力モード)	D29/HD29	—	—	—
RP16	RP16 (出力モード)	RP16 (入力モード)	D30/HD30	—	—	—
RP17	RP17 (出力モード)	RP17 (入力モード)	D31/HD31	—	—	—
RP20	RP20 (出力モード)	RP20 (入力モード)	BCYSTZ	HBCYSTZ	—	—
RP21	RP21 (出力モード)	RP21 (入力モード)	A21	—	—	—
RP22	RP22 (出力モード)	RP22 (入力モード)	A22	—	—	—
RP23	RP23 (出力モード)	RP23 (入力モード)	A23	—	—	—
RP24	RP24 (出力モード)	RP24 (入力モード)	A24	INTPZ25	—	—
RP25	RP25 (出力モード)	RP25 (入力モード)	A25	INTPZ26	—	—
RP26	RP26 (出力モード)	RP26 (入力モード)	A26	INTPZ27	—	—
RP27	RP27 (出力モード)	RP27 (入力モード)	A27	INTPZ28	—	—
RP30	RP30 (出力モード)	RP30 (入力モード)	D16/HD16	—	—	—
RP31	RP31 (出力モード)	RP31 (入力モード)	D17/HD17	—	—	—
RP32	RP32 (出力モード)	RP32 (入力モード)	D18/HD18	—	—	—
RP33	RP33 (出力モード)	RP33 (入力モード)	D19/HD19	—	—	—
RP34	RP34 (出力モード)	RP34 (入力モード)	D20/HD20	—	—	—
RP35	RP35 (出力モード)	RP35 (入力モード)	D21/HD21	—	—	—
RP36	RP36 (出力モード)	RP36 (入力モード)	D22/HD22	—	—	—
RP37	RP37 (出力モード)	RP37 (入力モード)	D23/HD23	—	—	—

備考. m = 0-3 n = 0-7

7.5 バッファ機能切り替えレジスタ（DRCTL）

一部のポート端子は、ドライブ能力、プルアップ／プルダウン抵抗をプログラマブルに変更できます。

DRCTL レジスタは、リセット解除後の初期化处理で設定し、以降の設定変更は、バッファ機能を切り替える端子を利用していないことを条件に切り替えてください。たとえば、内部アクセスのみを行っているときに設定を変更してください。

DRCTL レジスタの設定は、その端子の動作モード（ポート・モードと兼用機能を利用するコントロール・モードなど）に関係なく有効になります。

- アクセス 32 ビット／16 ビット単位でリード／ライト可能です。

注意 1. 本レジスタは、システム・プロテクト・コマンド・レジスタ（SYSPCMD）を用いた特定のシーケンスでプロテクトを解除したときのみライト可能です。プロテクト解除手順はシステム・プロテクト・コマンド・レジスタ（SYSPCMD）を参照してください。なお、レジスタの内容を読み出す場合は、特別なシーケンスは必要ありません。

2. プルアップ／プルダウンの設定変更は、ハイ・インピーダンス時のレベルが変化するため、十分に注意してください。

7.5.1 ポート 0 バッファ機能切り替えレジスタ (DRCTL0L, DRCTL0H)

DRCTL0L	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIOP03	PDIOP03	IOLP031	IOLP030	PUIOP02	PDIOP02	IOLP021	IOLP020	PUIOP01	PDIOP01	IOLP011	IOLP010	PUIOP00	PDIOP00	IOLP001	IOLP000	BASE+0220H 初期値 0000 9999H
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

DRCTL0H	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIOP07	PDIOP07	IOLP071	IOLP070	PUIOP06	PDIOP06	IOLP061	IOLP060	PUIOP05	PDIOP05	IOLP051	IOLP050	PUIOP04	PDIOP04	IOLP041	IOLP040	BASE+0224H 初期値 0000 9999H
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

ビット位置	ビット名	意 味															
31-16	—	Reserved (ライトは 0 を書き込んでください。リードは 0 が読み出されます。)															
15,14,11, 10,7,6,3,2	PUIOP0n, PDIOP0n	P07-P00 端子のプルアップ抵抗／プルダウン抵抗を設定します。 <table> <tr> <th>PUIO</th><th>PDIO</th><th>P07-P00 端子のプルアップ抵抗／プルダウン抵抗</th></tr> <tr> <td>0</td><td>0</td><td>プルアップ抵抗／プルダウン抵抗なし</td></tr> <tr> <td>0</td><td>1</td><td>プルダウン抵抗</td></tr> <tr> <td>1</td><td>0</td><td>プルアップ抵抗</td></tr> <tr> <td>1</td><td>1</td><td>設定禁止</td></tr> </table>	PUIO	PDIO	P07-P00 端子のプルアップ抵抗／プルダウン抵抗	0	0	プルアップ抵抗／プルダウン抵抗なし	0	1	プルダウン抵抗	1	0	プルアップ抵抗	1	1	設定禁止
PUIO	PDIO	P07-P00 端子のプルアップ抵抗／プルダウン抵抗															
0	0	プルアップ抵抗／プルダウン抵抗なし															
0	1	プルダウン抵抗															
1	0	プルアップ抵抗															
1	1	設定禁止															
13,12,9,8 5,4,1,0	IOLP0n1, IOLP0n0	P07-P00 端子のドライブ能力を設定します。 <table> <tr> <th>IOL1</th><th>IOL0</th><th>P07-P00 端子のドライブ能力</th></tr> <tr> <td>0</td><td>1</td><td>6mA (推奨)</td></tr> <tr> <td>1</td><td>1</td><td>12mA</td></tr> <tr> <td colspan="2">上記以外</td><td>設定禁止</td></tr> </table>	IOL1	IOL0	P07-P00 端子のドライブ能力	0	1	6mA (推奨)	1	1	12mA	上記以外		設定禁止			
IOL1	IOL0	P07-P00 端子のドライブ能力															
0	1	6mA (推奨)															
1	1	12mA															
上記以外		設定禁止															

備考. n = 7 - 0

7.5.2 ポート 1 バッファ機能切り替えレジスタ (DRCTL1L, DRCTL1H)

DRCTLPL1L	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIOP13	PDIOP13	0	1	PUIOP12	PDIOP12	0	1	PUIOP11	PDIOP11	0	1	PUIOP10	PDIOP10	IOLP101	IOLP100	BASE+0228H 初期値 0000 9959H
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	R/W	R/W	

DRCTLPL1H	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIOP17	PDIOP17	0	1	PUIOP16	PDIOP16	0	1	PUIOP15	PDIOP15	0	1	PUIOP14	PDIOP14	0	1	BASE+022CH 初期値 0000 9999H
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	0	1	

ビット位置	ビット名	意 味															
31-16	—	Reserved（ライトは0を書き込んでください。リードは0が読み出されます。）															
15,14,11,10,7,6,3,2	PUIOP1n, PDIOP1n	P17-10 端子のプルアップ抵抗／プルダウン抵抗を設定します。 <table><tr><th>PUIO</th><th>PDIO</th><th>P17-P10 端子のプルアップ抵抗／プルダウン抵抗</th></tr><tr><td>0</td><td>0</td><td>プルアップ抵抗／プルダウン抵抗なし</td></tr><tr><td>0</td><td>1</td><td>プルダウン抵抗</td></tr><tr><td>1</td><td>0</td><td>プルアップ抵抗</td></tr><tr><td>1</td><td>1</td><td>設定禁止</td></tr></table>	PUIO	PDIO	P17-P10 端子のプルアップ抵抗／プルダウン抵抗	0	0	プルアップ抵抗／プルダウン抵抗なし	0	1	プルダウン抵抗	1	0	プルアップ抵抗	1	1	設定禁止
PUIO	PDIO	P17-P10 端子のプルアップ抵抗／プルダウン抵抗															
0	0	プルアップ抵抗／プルダウン抵抗なし															
0	1	プルダウン抵抗															
1	0	プルアップ抵抗															
1	1	設定禁止															
1,0	IOLP101, IOLP100	P10 端子のドライブ能力を設定します。 <table><tr><th>IOL1</th><th>IOL0</th><th>P10 端子のドライブ能力</th></tr><tr><td>0</td><td>1</td><td>6mA（推奨）</td></tr><tr><td>1</td><td>1</td><td>12mA</td></tr><tr><td colspan="2">上記以外</td><td>設定禁止</td></tr></table>	IOL1	IOL0	P10 端子のドライブ能力	0	1	6mA（推奨）	1	1	12mA	上記以外		設定禁止			
IOL1	IOL0	P10 端子のドライブ能力															
0	1	6mA（推奨）															
1	1	12mA															
上記以外		設定禁止															

備考. n = 7 - 0

7.5.3 ポート 2 バッファ機能切り替えレジスタ (DRCTL2L, DRCTL2H)

DRCTL2L	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス			
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIOP23	PDIO23	0	1	PUIOP22	PDIO22	0	1	PUIOP21	PDIO21	IOLP211	IOLP210	PUIOP20	PDIO20	IOLP201	IOLP200	BASE+0230H			
	初期値																																			
R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W			

DRCTL2H	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス			
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIOP27	PDIO27	0	1	PUIOP26	PDIO26	IOLP261	IOLP260	PUIOP25	PDIO25	IOLP251	IOLP250	PUIOP24	PDIO24	0	1	BASE+0234H			
	初期値																																			
R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	0	1	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	0	1				

ビット位置	ビット名	意 味															
31-16	—	Reserved（ライトは 0 を書き込んでください。リードは 0 が読み出されます。）															
15,14,11,10,7,6,3,2	PUIOP2n, PDIO2n	P27-P20 端子のプルアップ抵抗／プルダウン抵抗を設定します。<table><tr><th>PUIO</th><th>PDIO</th><th>P27-P20 端子のプルアップ抵抗／プルダウン抵抗</th></tr><tr><td>0</td><td>0</td><td>プルアップ抵抗／プルダウン抵抗なし</td></tr><tr><td>0</td><td>1</td><td>プルダウン抵抗</td></tr><tr><td>1</td><td>0</td><td>プルアップ抵抗</td></tr><tr><td>1</td><td>1</td><td>設定禁止</td></tr></table>	PUIO	PDIO	P27-P20 端子のプルアップ抵抗／プルダウン抵抗	0	0	プルアップ抵抗／プルダウン抵抗なし	0	1	プルダウン抵抗	1	0	プルアップ抵抗	1	1	設定禁止
PUIO	PDIO	P27-P20 端子のプルアップ抵抗／プルダウン抵抗															
0	0	プルアップ抵抗／プルダウン抵抗なし															
0	1	プルダウン抵抗															
1	0	プルアップ抵抗															
1	1	設定禁止															
9,8 5,4	IOLP2n1, IOLP2n0	P26, P25, P21, P20 端子のドライブ能力を設定します。<table><tr><th>IOL1</th><th>IOL0</th><th>P26, P25, P21, P20 端子のドライブ能力</th></tr><tr><td>0</td><td>1</td><td>6mA（推奨）</td></tr><tr><td>1</td><td>1</td><td>12mA</td></tr><tr><td colspan="2">上記以外</td><td>設定禁止</td></tr></table>	IOL1	IOL0	P26, P25, P21, P20 端子のドライブ能力	0	1	6mA（推奨）	1	1	12mA	上記以外		設定禁止			
IOL1	IOL0	P26, P25, P21, P20 端子のドライブ能力															
0	1	6mA（推奨）															
1	1	12mA															
上記以外		設定禁止															

備考. n = 7 - 0

7.5.4 ポート 3 バッファ機能切り替えレジスタ (DRCTL3L, DRCTL3H)

DRCTLP3L	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIOP33	PDIOP33	0	1	PUIOP32	PDIOP32	0	1	PUIOP31	PDIOP31	0	1	PUIOP30	PDIOP30	0	1	BASE+0238H
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	0	1	初期値 0000 9999H

DRCTLP3H	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIOP37	PDIOP37	IOLP371	IOLP370	PUIOP36	PDIOP36	0	1	PUIOP35	PDIOP35	0	1	PUIOP34	PDIOP34	0	1	BASE+023CH
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	0	1	初期値 0000 9999H

ビット位置	ビット名	意 味															
31-16	—	Reserved（ライトは0を書き込んでください。リードは0が読み出されます。）															
15,14,11,10,7,6,3,2	PUIOP3n, PDIOP3n	P37-P30 端子のプルアップ抵抗／プルダウン抵抗を設定します。 <table><tr><th>PUIO</th><th>PDIO</th><th>P37-P30 端子のプルアップ抵抗／プルダウン抵抗</th></tr><tr><td>0</td><td>0</td><td>プルアップ抵抗／プルダウン抵抗なし</td></tr><tr><td>0</td><td>1</td><td>プルダウン抵抗</td></tr><tr><td>1</td><td>0</td><td>プルアップ抵抗</td></tr><tr><td>1</td><td>1</td><td>設定禁止</td></tr></table>	PUIO	PDIO	P37-P30 端子のプルアップ抵抗／プルダウン抵抗	0	0	プルアップ抵抗／プルダウン抵抗なし	0	1	プルダウン抵抗	1	0	プルアップ抵抗	1	1	設定禁止
PUIO	PDIO	P37-P30 端子のプルアップ抵抗／プルダウン抵抗															
0	0	プルアップ抵抗／プルダウン抵抗なし															
0	1	プルダウン抵抗															
1	0	プルアップ抵抗															
1	1	設定禁止															
13,12	IOLP371, IOLP370	P37 端子のドライブ能力を設定します。 <table><tr><th>IOL1</th><th>IOL0</th><th>P37 端子のドライブ能力</th></tr><tr><td>0</td><td>1</td><td>6mA（推奨）</td></tr><tr><td>1</td><td>1</td><td>12mA</td></tr><tr><td colspan="2">上記以外</td><td>設定禁止</td></tr></table>	IOL1	IOL0	P37 端子のドライブ能力	0	1	6mA（推奨）	1	1	12mA	上記以外		設定禁止			
IOL1	IOL0	P37 端子のドライブ能力															
0	1	6mA（推奨）															
1	1	12mA															
上記以外		設定禁止															

備考. n = 7 - 0

7.5.7 ポート 6 バッファ機能切り替えレジスタ (DRCTL6L, DRCTL6H)

DRCTL6L	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIOP63	PDIOP63	0	1	PUIOP62	PDIOP62	0	1	PUIOP61	PDIOP61	0	1	PUIOP60	PDIOP60	0	1	BASE+0250H
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	0	1	初期値 0000 9999H

DRCTL6H	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIOP67	PDIOP67	0	1	PUIOP66	PDIOP66	0	1	PUIOP65	PDIOP65	0	1	PUIOP64	PDIOP64	0	1	BASE+0254H
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	0	1	R/W	R/W	0	1	初期値 0000 9999H

ビット位置	ビット名	意 味															
31-16	—	Reserved (ライトは 0 を書き込んでください。リードは 0 が読み出されます。)															
15,14,11, 10,7,6,3,2	PUIOP6n, PDIOP6n	P67-P60 端子のプルアップ抵抗／プルダウン抵抗を設定します。 <table> <tr> <th>PUIO</th><th>PDIO</th><th>P67-P60 端子のプルアップ抵抗／プルダウン抵抗</th></tr> <tr> <td>0</td><td>0</td><td>プルアップ抵抗／プルダウン抵抗なし</td></tr> <tr> <td>0</td><td>1</td><td>プルダウン抵抗</td></tr> <tr> <td>1</td><td>0</td><td>プルアップ抵抗</td></tr> <tr> <td>1</td><td>1</td><td>設定禁止</td></tr> </table>	PUIO	PDIO	P67-P60 端子のプルアップ抵抗／プルダウン抵抗	0	0	プルアップ抵抗／プルダウン抵抗なし	0	1	プルダウン抵抗	1	0	プルアップ抵抗	1	1	設定禁止
PUIO	PDIO	P67-P60 端子のプルアップ抵抗／プルダウン抵抗															
0	0	プルアップ抵抗／プルダウン抵抗なし															
0	1	プルダウン抵抗															
1	0	プルアップ抵抗															
1	1	設定禁止															

備考. n = 7 - 0

7.5.8 ポート7バッファ機能切り替えレジスタ (DRCTL7L, DRCTL7H)

DRCTL7L	31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	アドレス BASE+0258H 初期値 0000 9999H
R/W	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 R/W R/W 0 1 R/W R/W 0 1 R/W R/W 0 1 R/W R/W 0 1	
DRCTL7H	31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	アドレス BASE+025CH 初期値 0000 9999H
R/W	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 R/W R/W 0 1 R/W R/W 0 1 R/W R/W 0 1 R/W R/W 0 1	

ビット位置	ビット名	意 味															
31-16	—	Reserved（ライトは0を書き込んでください。リードは0が読み出されます。）															
15,14,11, 10,7,6,3,2	PUIOP7n, PDIOP7n	P77-P70 端子のプルアップ抵抗／プルダウン抵抗を設定します。 <table border="1"> <tr> <th>PUIO</th><th>PDIO</th><th>P77-P70 端子のプルアップ抵抗／プルダウン抵抗</th></tr> <tr> <td>0</td><td>0</td><td>プルアップ抵抗／プルダウン抵抗なし</td></tr> <tr> <td>0</td><td>1</td><td>プルダウン抵抗</td></tr> <tr> <td>1</td><td>0</td><td>プルアップ抵抗</td></tr> <tr> <td>1</td><td>1</td><td>設定禁止</td></tr> </table>	PUIO	PDIO	P77-P70 端子のプルアップ抵抗／プルダウン抵抗	0	0	プルアップ抵抗／プルダウン抵抗なし	0	1	プルダウン抵抗	1	0	プルアップ抵抗	1	1	設定禁止
PUIO	PDIO	P77-P70 端子のプルアップ抵抗／プルダウン抵抗															
0	0	プルアップ抵抗／プルダウン抵抗なし															
0	1	プルダウン抵抗															
1	0	プルアップ抵抗															
1	1	設定禁止															

備考. $n = 7 - 0$

7.5.9 リアルタイム・ポート 0 バッファ機能切り替えレジスタ (DRCTLRP0L, DRCTLRP0H)

DRCTLRP0L	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIORP03	PDIORP03	IOLRP031	IOLRP030	PUIORP02	PDIORP02	IOLRP021	IOLRP020	PUIORP01	PDIORP01	IOLRP011	IOLRP010	PUIORP00	PDIORP00	IOLRP001	IOLRP000	BASE+0260H 初期値 0000 9999H
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

DRCTLRP0H	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIORP07	PDIORP07	IOLRP071	IOLRP070	PUIORP06	PDIORP06	IOLRP061	IOLRP060	PUIORP05	PDIORP05	IOLRP051	IOLRP050	PUIORP04	PDIORP04	IOLRP041	IOLRP040	BASE+0264H 初期値 0000 9999H
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

ビット位置	ビット名	意 味															
31-16	—	Reserved（ライトは0を書き込んでください。リードは0が読み出されます。）															
15,14,11,10,7,6,3,2	PUIORP0n, PDIORP0n	RP07-RP00 端子のプルアップ抵抗／プルダウン抵抗を設定します。 <table><tr><th>PUIO</th><th>PDIO</th><th>RP07-RP00 端子のプルアップ抵抗／プルダウン抵抗</th></tr><tr><td>0</td><td>0</td><td>プルアップ抵抗／プルダウン抵抗なし</td></tr><tr><td>0</td><td>1</td><td>プルダウン抵抗</td></tr><tr><td>1</td><td>0</td><td>プルアップ抵抗</td></tr><tr><td>1</td><td>1</td><td>設定禁止</td></tr></table>	PUIO	PDIO	RP07-RP00 端子のプルアップ抵抗／プルダウン抵抗	0	0	プルアップ抵抗／プルダウン抵抗なし	0	1	プルダウン抵抗	1	0	プルアップ抵抗	1	1	設定禁止
PUIO	PDIO	RP07-RP00 端子のプルアップ抵抗／プルダウン抵抗															
0	0	プルアップ抵抗／プルダウン抵抗なし															
0	1	プルダウン抵抗															
1	0	プルアップ抵抗															
1	1	設定禁止															
13,12,9,8,5,4,1,0	IOLRP0n1, IOLRP0n0	RP07-RP00 端子のドライブ能力を設定します。 <table><tr><th>IOL1</th><th>IOL0</th><th>RP07-RP00 端子のドライブ能力</th></tr><tr><td>0</td><td>1</td><td>6mA（推奨）</td></tr><tr><td>1</td><td>1</td><td>12mA</td></tr><tr><td colspan="2">上記以外</td><td>設定禁止</td></tr></table>	IOL1	IOL0	RP07-RP00 端子のドライブ能力	0	1	6mA（推奨）	1	1	12mA	上記以外		設定禁止			
IOL1	IOL0	RP07-RP00 端子のドライブ能力															
0	1	6mA（推奨）															
1	1	12mA															
上記以外		設定禁止															

備考. n = 7 - 0

7.5.10 リアルタイム・ポート 1 バッファ機能切り替えレジスタ (DRCTLRP1L, DRCTLRP1H)

DRCTLRP1L	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIORP13	PDIORP13	IOLRP131	IOLRP130	PUIORP12	PDIORP12	IOLRP121	IOLRP120	PUIORP11	PDIORP11	IOLRP111	IOLRP110	PUIORP10	PDIORP10	IOLRP101	IOLRP100	BASE+0268H
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

DRCTLRP1H	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PUIORP17	PDIORP17	IOLRP171	IOLRP170	PUIORP16	PDIORP16	IOLRP161	IOLRP160	PUIORP15	PDIORP15	IOLRP151	IOLRP150	PUIORP14	PDIORP14	IOLRP141	IOLRP140	BASE+026CH
	R/W	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

ビット位置	ビット名	意 味															
31-16	—	Reserved（ライトは0を書き込んでください。リードは0が読み出されます。）															
15,14,11,10,7,6,3,2	PUIORP1n, PDIORP1n	RP17-RP10 端子のプルアップ抵抗／プルダウン抵抗を設定します。 <table><tr><th>PUIO</th><th>PDIO</th><th>RP17-RP10 端子のプルアップ抵抗／プルダウン抵抗</th></tr><tr><td>0</td><td>0</td><td>プルアップ抵抗／プルダウン抵抗なし</td></tr><tr><td>0</td><td>1</td><td>プルダウン抵抗</td></tr><tr><td>1</td><td>0</td><td>プルアップ抵抗</td></tr><tr><td>1</td><td>1</td><td>設定禁止</td></tr></table>	PUIO	PDIO	RP17-RP10 端子のプルアップ抵抗／プルダウン抵抗	0	0	プルアップ抵抗／プルダウン抵抗なし	0	1	プルダウン抵抗	1	0	プルアップ抵抗	1	1	設定禁止
PUIO	PDIO	RP17-RP10 端子のプルアップ抵抗／プルダウン抵抗															
0	0	プルアップ抵抗／プルダウン抵抗なし															
0	1	プルダウン抵抗															
1	0	プルアップ抵抗															
1	1	設定禁止															
13,12,9,8,5,4,1,0	IOLRP1n1, IOLRP1n0	RP17-RP10 端子のドライブ能力を設定します。 <table><tr><th>IOL1</th><th>IOL0</th><th>RP17-RP10 端子のドライブ能力</th></tr><tr><td>0</td><td>1</td><td>6mA（推奨）</td></tr><tr><td>1</td><td>1</td><td>12mA</td></tr><tr><td colspan="2">上記以外</td><td>設定禁止</td></tr></table>	IOL1	IOL0	RP17-RP10 端子のドライブ能力	0	1	6mA（推奨）	1	1	12mA	上記以外		設定禁止			
IOL1	IOL0	RP17-RP10 端子のドライブ能力															
0	1	6mA（推奨）															
1	1	12mA															
上記以外		設定禁止															

備考. n = 7 - 0

7.5.12 リアルタイム・ポート3バッファ機能切り替えレジスタ (DRCTLRP3L, DRCTLRP3H)

DRCTLRP3L	31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	アドレス															
	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W	BASE+0278H 初期値 0000 9999H															
	R/W																
DRCTLRP3H	31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	アドレス															
	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W R/W	BASE+027CH 初期値 0000 9999H															
	R/W																
ビット位置	ビット名	意 味															
31-16	—	Reserved（ライトは0を書き込んでください。リードは0が読み出されます。）															
15,14,11, 10,7,6,3,2	PUIORP3n, PDIORP3n	RP37-RP30 端子のプルアップ抵抗／プルダウン抵抗を設定します。 <table border="1"> <thead> <tr> <th>PUIO</th><th>PDIO</th><th>RP37-RP30 端子のプルアップ抵抗／プルダウン抵抗</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>プルアップ抵抗／プルダウン抵抗なし</td></tr> <tr> <td>0</td><td>1</td><td>プルダウン抵抗</td></tr> <tr> <td>1</td><td>0</td><td>プルアップ抵抗</td></tr> <tr> <td>1</td><td>1</td><td>設定禁止</td></tr> </tbody> </table>	PUIO	PDIO	RP37-RP30 端子のプルアップ抵抗／プルダウン抵抗	0	0	プルアップ抵抗／プルダウン抵抗なし	0	1	プルダウン抵抗	1	0	プルアップ抵抗	1	1	設定禁止
PUIO	PDIO	RP37-RP30 端子のプルアップ抵抗／プルダウン抵抗															
0	0	プルアップ抵抗／プルダウン抵抗なし															
0	1	プルダウン抵抗															
1	0	プルアップ抵抗															
1	1	設定禁止															
13,12,9,8 5,4,1,0	IOLRP3n1, IOLRP3n0	RP37-RP30 端子のドライブ能力を設定します。 <table border="1"> <thead> <tr> <th>IOL1</th><th>IOL0</th><th>RP37-RP30 端子のドライブ能力</th></tr> </thead> <tbody> <tr> <td>0</td><td>1</td><td>6mA（推奨）</td></tr> <tr> <td>1</td><td>1</td><td>12mA</td></tr> <tr> <td colspan="2">上記以外</td><td>設定禁止</td></tr> </tbody> </table>	IOL1	IOL0	RP37-RP30 端子のドライブ能力	0	1	6mA（推奨）	1	1	12mA	上記以外		設定禁止			
IOL1	IOL0	RP37-RP30 端子のドライブ能力															
0	1	6mA（推奨）															
1	1	12mA															
上記以外		設定禁止															

備考. $n = 7 - 0$

7.6 ポート機能の動作

ポートの動作は、次に示すように入出力モードの設定によって異なります。

7.6.1 入出力ポートへのリード／ライト動作

(1) 出力モードの場合

ポート n レジスタ (Pn 、 RPn) に書き込むことにより、出力ラッチ (Pn 、 RPn) に値を書き込みます。また、出力ラッチの内容が端子より出力されます。

一度出力ラッチに書き込まれたデータは、もう一度出力ラッチにデータを書き込むまで保持されます。

ポート n レジスタ (Pn 、 RPn) をリードすると、出力ラッチ (Pn 、 RPn) を読み出せます。

ポート n 端子入力レジスタ ($PINn$ 、 $RPINn$) をリードすると、端子レベルを直接読み出せます。

(2) 入力モードの場合

ポート n レジスタ (Pn 、 RPn) に書き込むことにより、出力ラッチ (Pn 、 RPn) に値を書き込みます。しかし、出力バッファがオフしていますので、端子の状態は変化しません。

一度出力ラッチに書き込まれたデータは、もう一度出力ラッチにデータを書き込むまで保持されます。

入力レベルを読み出すには、ポート n 端子入力レジスタ ($PINn$ 、 $RPINn$) をリードしてください。

7.6.2 コントロール・モード時の兼用機能の出力状態

ポート端子の状態は、 $PMCn$ レジスタ、 PMn レジスタ、 $PFCn$ レジスタ、 $PFCEn$ レジスタの設定に依存せず、ポート n 端子入力レジスタ ($PINn$ 、 $RPINn$) をリードすると、端子レベルを直接読み出せます。

7.7 トリガ同期式ポート機能（RP00-RP37）

RP00-RP37 の 32 ビットのポート端子は、内蔵周辺からの割り込みに同期してポートの状態を更新することができます。

トリガ同期式ポート制御モードにするには、RPTRGMD レジスタにて、1 ビット単位で設定します。また、対象のトリガを選択するには、RPTFR0-3 レジスタにて行います。

詳細は「R-IN32M3 シリーズ ユーザーズ・マニュアル周辺機能編」を参照してください。

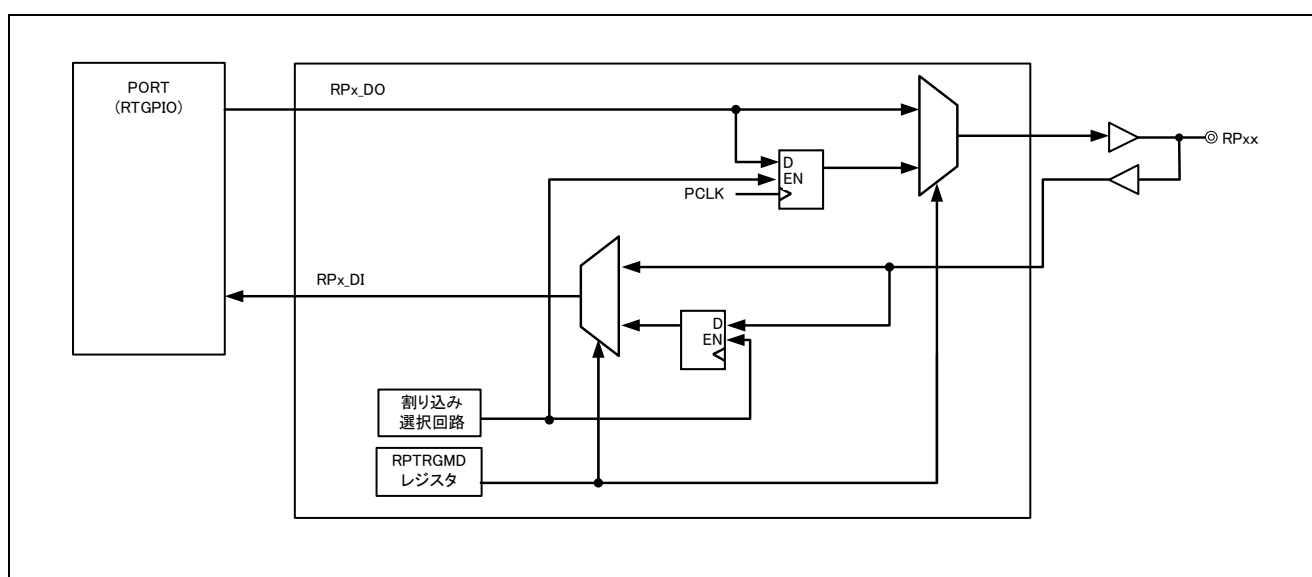


図7.20 トリガ同期式ポート構成図

8. 電氣的特性

電氣的特性については、「R-IN32M3 シリーズ・データシート」を参照してください。

改訂記録	R-IN32M3-CL ユーザーズ・マニュアル
------	-------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
暫定 1.00	2013.1.18	—	初版発行
1.00	2013.04.03	全体	「CC-Link IE Field」→「CC-Link IE Field（インテリジェントデバイス局）」に変更
		全体	「CC-Link(Slave)」→「CC-Link（リモートデバイス局）」に変更
		1	「1.1 概説」内容修正
		2	「1.2 機能概要」外部メモリ・アクセス機能の内容修正
		3	「表 1.1 R-IN32M3-CL の機能概要」スタンバイモード削除
		6	「2.1.1 イーサネット端子」ETH_MDC のリセット中の状態変更 「2.3.1 イーサネット端子」(1)の「注」記載内容変更
		8	「2.1.2 外部メモリ・インタフェース」BUSCLK のリセット中の状態変更 「2.1.2 外部メモリ・インタフェース」同期式バースト・アクセスの情報追加。
		9	「2.1.3 外部マイコン・インタフェース」HD0-HD15, HBCYSTZ のリセット中の状態変更
		13	「2.1.4 ポート端子、リアルタイム・ポート端子」RP06-RP07 の兼用内容修正
		20	「2.1.16 システム端子」PONRZ の機能修正 「2.1.16 システム端子」HOTRESETZ, VDDQ_MII, CLKOUT25M0, CLKOUT25M1 を追加
		22	「2.2 端子状態」 「注 1,2」 の内容修正
1.01	2013.12.09	全体	CC-Link 対応局見直し
2.00	2014.02.07	4	「1.3 機能ブロック図」 R-IN32M3-CL のブロック図修正
		6-21	「2.1 端子一覧」 リセット解除後を追加
		17	「2.1.13 CC-Link IE Field 端子」 端子説明を追記
		19	「2.1.15 CC-Link 端子(リモートデバイス局)」 の端子一覧に CCM_CLK80M を追加
		20	「2.1.18 動作モード設定端子」 ブート・モード選択の修正
		22	「2.2 端子状態」 同期バースト MEMC の内容を追加
		25	「2.5.3 システム端子」 CLKOUT25M0, CLKOUT25M1 を追加
		27-28	「2.5.5 ポート端子」 Pull Up/Down の抵抗値追記 「2.5.5 ポート端子」 P30, P31, P52, P61-P64 駆動能力の修正
		28	「2.5.8 CC-Link（インテリジェントデバイス局、リモートデバイス局）」に修正
		37	「4.2 割り込み一覧」 INTCCSRFSTB に注意を追記
		39	「6. CC-Link IE Field（インテリジェントデバイス局）」の説明を追記
		40	「6.1.1 CC-Link IE Field（インテリジェントデバイス局）クロック・ゲート・レジスタ」の追加
		41	「6.1.2 CC-Link IE Field（インテリジェントデバイス局）ウェイト遅延レジスタ」の追加
		42	「6.1.3 CC-Link IE Field（インテリジェントデバイス局）バス・サイズ制御レジスタ」アドレスの誤記を修正 「6.1.4 CC-Link IE Field（インテリジェントデバイス局）バス・ブリッジ制御レジスタ」アドレスの誤記を修正
		57	「7.3.2 ポート・モード・レジスタ（PM, RPM）」の初期値の誤記を修正
		76	「7.5.2 ポート 1 バッファ機能切り替えレジスタ」の初期値の誤記を修正

Rev.	発行日	改訂内容	
		ページ	ポイント
2.01	2014.04.18	全体	CC-Link 端子(リモートデバイス局)の見直し
		17	「2.1.13 CC-Link IE Field (インテリジェントデバイス局) 端子」CCI_WAITEDGEH と CCI_WRLLENH に注意を追記
		26	「2.5.4 テスト端子」TRSTZ の誤記修正
		28	「2.5.7 CC-Link IE Field (インテリジェントデバイス局) 端子」の誤記修正
		29	「3 メモリ・マップ」図 3.1 メモリ・マップの誤記修正
		71	「7.4 兼用機能の選択一覧」CCI_WAITEDGEH と CCI_WRLLENH を追加
2.02	2014.12.25	3	「1.3 機能概要」CC-Link インテリジェントデバイス局の対応状況を変更
		80	「8.5.4ポート 5 バッファ機能切り替えレジスタ (DRCTL5L, DRCTL5H)」IOLP521, IOLP520 ビットの削除 (P52 はドライブ能力が 6mA 固定のため)
3.00	2015.11.30	6-23	「2. 端子機能」端子一覧における各項目・略号・記号の意味を追加し、表記を統一
		7	「2.1.1(1) PHY インタフェース端子」 ・リセット中・リセット解除後の値の注釈を修正 ・ETH_MDC 端子のリセット中・リセット解除後の値を修正
		9	「2.1.2 外部メモリ・インタフェース」 ・BUSCLK のリセット中・リセット解除後の値を修正 ・注 1 に補足説明を追加
		17	「2.1.10 トレース端子」TRACECLK のリセット中・リセット解除後の値を修正
		20	「2.1.15 CC-Link 端子 (リモートデバイス局)」CCM_CLK80M に注を追加
		21	「2.1.16 システム端子」 ・XT1/XT2/OSCTH/JTAGSEL の機能説明、アクティブレベルを修正 ・RSTOUTZ/CLKOUT25M0-1 のリセット中・リセット解除後の値を修正
		22-23	「2.1.18 動作モード設定端子」 ・ADMUXMODE 端子の機能説明を修正 ・使用可能な動作モード設定端子の組み合わせ一覧を追加
		24-33	「2.2 端子状態」全ブート・モード、全ポート端子の初期状態を追加
		36	「2.5.4 システム端子」 ・XT1/XT2 の未使用時の推奨接続方法を修正し、注を追加 ・RESETZ/PONRZ/OSCTH/JTAGSEL の未使用時の推奨接続方法を修正
		39	「2.5.7 動作モード設定端子」未使用時の推奨接続方法を修正
			「2.5.8 CC-Link IE Field (インテリジェントデバイス局) 端子」未使用時の推奨接続方法を修正
		40	「図 3.1 メモリ・マップ (全体)」命令 RAM 領域と命令 RAM ミラー領域を変更
		43	「図 3.5 外部マイコン・インタフェース空間」命令 RAM ミラー領域を変更
		44	「4.1 例外一覧」リセット端子の略号を修正、SYSRESET レジスタを追加
		53	「6.1.3 CC-Link IE Field (インテリジェントデバイス局) バス・サイズ制御レジスタ (CIEBSC)」表記を修正
			「6.1.4 CC-Link IE Field (インテリジェントデバイス局) バス・ブリッジ制御レジスタ (CIESMC)」表記を修正
		88	「7.5.3 ポート 2 バッファ機能切り替えレジスタ (DRCTL2L, DRCTL2H)」Bit9,8,5,4 の説明を修正
3.01	2017.02.28	18	「2.1.13 CC-Link IE Field 端子 (インテリジェントデバイス局)」注の説明を変更

Rev.	発行日	改訂内容	
		ページ	ポイント
3.01	2017.02.28	19	「2.1.14 CC-Link 端子（インテリジェントデバイス局）」 CCM_MDIN0-3 信号の機能説明を修正
		21	「2.1.16 システム端子」 PONRZ 信号の機能説明を修正
		46	「4.2 割り込み一覧」 表 4.1 例外番号 54 INTETHSW の発生要因名を修正
		47-48	「4.2 割り込み一覧」 表 4.1 例外番号 115-120 に ECC エラー割り込みを追加
		49	「5. 周辺機能」 各機能の表記をユーザーズ・マニュアル周辺機能編と統一
		54	「6.2 注意事項」新規追加
4.00	2018.12.28	6	「1.5 システム・レジスタ領域のベース・アドレス」 章を追加
		13	「2.1.4 ポート端子、リアルタイム・ポート端子」 端子名を変更(CCM_IRZ→CCM_IRLZ)
		16	「2.1.6 DMA インタフェース端子」 章冒頭の説明文、および注意を変更
		20	「2.1.14 CC-Link 端子（インテリジェントデバイス局）」 端子名を変更(CCM_IRZ→CCM_IRLZ) CCM_MDIN0-3、CCM_IRZ の機能説明を修正 CCM_ERRZ、CCM_MSTZ、CCM_SMSTZ の機能説明を未使用に変更
		41,44	「3 メモリ・マップ」 以下のメモリ・マップそれぞれに対し、命令 RAM ミラー領域(768K バイト)はブート・モードによりアクセス発生アドレスが変化する注を追加 図 3.1 メモリ・マップ（全体） 図 3.5 外部マイコン・インタフェース空間
		44	「3 メモリ・マップ」 以下のメモリ・マップ中の命令 RAM 領域を命令 RAM ミラー領域へ変更 図 3.5 外部マイコン・インタフェース空間
		57	「7.2 ポートの構成」 ポート・ファンクション・コントロール・レジスタおよびポート・ファンクション・コントロール拡張レジスタの用途と動作の説明を変更 注意の記載を変更
		71-79	「7.3.3 ポート・モード・コントロールレジスタ(PMC,RPMC)」 「7.3.4 ポート・ファンクション・コントロール・レジスタ(PFC,RPFC)」 「7.3.5 ポート・ファンクション・コントロール・拡張レジスタ(PFCE,RPFCE)」 兼用機能に関する注記を変更
		84	「7.4 兼用機能の選択一覧」 端子名を変更(CCM_IRZ→CCM_IRLZ)
		—	誤記訂正、表現訂正、他文書との記載内容統一

[メ モ]

R-IN32M3シリーズ ユーザーズ・マニュアル:
R-IN32M3-CL

発行年月日 2013年 1月18日 Rev.1.00(暫定)
2018年12月28日 Rev.4.00

発行 ルネサス エレクトロニクス株式会社
〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

R-IN32M3 シリーズ
ユーザーズ・マニュアル
R-IN32M3-CL



ルネサス エレクトロニクス株式会社

■ 営業お問合せ窓口

<http://www.renesas.com>

営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

■ 技術的なお問合せおよび資料のご請求は下記へどうぞ。
総合お問合せ窓口：<https://www.renesas.com/contact/>