

致尊敬的顾客

---

## 关于产品目录等资料中的旧公司名称

---

NEC电子公司与株式会社瑞萨科技于2010年4月1日进行业务整合（合并），整合后的新公司暨“瑞萨电子公司”继承两家公司的所有业务。因此，本资料中虽还保留有旧公司名称等标识，但是并不妨碍本资料的有效性，敬请谅解。

瑞萨电子公司网址：<http://www.renesas.com>

2010年4月1日  
瑞萨电子公司

【发行】瑞萨电子公司（<http://www.renesas.com>）

【业务咨询】<http://www.renesas.com/inquiry>

## Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: “Standard”, “High Quality”, and “Specific”. The recommended applications for each Renesas Electronics product depends on the product’s quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as “Specific” without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as “Specific” or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is “Standard” unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.
  - “Standard”: Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.
  - “High Quality”: Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.
  - “Specific”: Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) “Renesas Electronics” as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) “Renesas Electronics product(s)” means any product developed or manufactured by or for Renesas Electronics.

# M16C/64A 群

瑞萨 16 位单片机

M16C 族 / M16C/60 系列

## Notes regarding these materials

1. This document is provided for reference purposes only so that Renesas customers may select the appropriate Renesas products for their use. Renesas neither makes warranties or representations with respect to the accuracy or completeness of the information contained in this document nor grants any license to any intellectual property rights or any other rights of Renesas or any third party with respect to the information in this document.
2. Renesas shall have no liability for damages or infringement of any intellectual property or other rights arising out of the use of any information in this document, including, but not limited to, product data, diagrams, charts, programs, algorithms, and application circuit examples.
3. You should not use the products or the technology described in this document for the purpose of military applications such as the development of weapons of mass destruction or for the purpose of any other military use. When exporting the products or technology described herein, you should follow the applicable export control laws and regulations, and procedures required by such laws and regulations.
4. All information included in this document such as product data, diagrams, charts, programs, algorithms, and application circuit examples, is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas products listed in this document, please confirm the latest product information with a Renesas sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas such as that disclosed through our website. (<http://www.renesas.com> )
5. Renesas has used reasonable care in compiling the information included in this document, but Renesas assumes no liability whatsoever for any damages incurred as a result of errors or omissions in the information included in this document.
6. When using or otherwise relying on the information in this document, you should evaluate the information in light of the total system before deciding about the applicability of such information to the intended application. Renesas makes no representations, warranties or guaranties regarding the suitability of its products for any particular application and specifically disclaims any liability arising out of the application and use of the information in this document or Renesas products.
7. With the exception of products specified by Renesas as suitable for automobile applications, Renesas products are not designed, manufactured or tested for applications or otherwise in systems the failure or malfunction of which may cause a direct threat to human life or create a risk of human injury or which require especially high quality and reliability such as safety systems, or equipment or systems for transportation and traffic, healthcare, combustion control, aerospace and aeronautics, nuclear power, or undersea communication transmission. If you are considering the use of our products for such purposes, please contact a Renesas sales office beforehand. Renesas shall have no liability for damages arising out of the uses set forth above.
8. Notwithstanding the preceding paragraph, you should not use Renesas products for the purposes listed below:
  - (1) artificial life support devices or systems
  - (2) surgical implantations
  - (3) healthcare intervention (e.g., excision, administration of medication, etc.)
  - (4) any other purposes that pose a direct threat to human lifeRenesas shall have no liability for damages arising out of the uses set forth in the above and purchasers who elect to use Renesas products in any of the foregoing applications shall indemnify and hold harmless Renesas Technology Corp., its affiliated companies and their officers, directors, and employees against any and all damages arising out of such applications.
9. You should use the products described herein within the range specified by Renesas, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas shall have no liability for malfunctions or damages arising out of the use of Renesas products beyond such specified ranges.
10. Although Renesas endeavors to improve the quality and reliability of its products, IC products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Please be sure to implement safety measures to guard against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other applicable measures. Among others, since the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
11. In case Renesas products listed in this document are detached from the products to which the Renesas products are attached or affixed, the risk of accident such as swallowing by infants and small children is very high. You should implement safety measures so that Renesas products may not be easily detached from your products. Renesas shall have no liability for damages arising out of such detachment.
12. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written approval from Renesas.
13. Please contact a Renesas sales office if you have any questions regarding the information contained in this document, Renesas semiconductor products, or if you have any other inquiries.

## 注意

本文只是参考译文，前页所载英文版“Cautions”具有正式效力。

### 关于利用本资料时的注意事项

1. 本资料是为了让用户根据用途选择合适的本公司产品的参考资料，对于本资料中所记载的技术信息，并非意味着对本公司或者第三者的知识产权及其他权利做出保证或对实施权力进行的承诺。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法及其他应用电路例而引起的损害或者对第三者的知识产权及其他权利造成侵犯，本公司不承担任何责任。
3. 不能将本资料所记载的产品和技术用于大规模破坏性武器的开发等目的、军事目的或其他的军需用途方面。另外，在出口时必须遵守日本的《外汇及外国贸易法》及其他出口的相关法令并履行这些法令中规定的必要手续。
4. 本资料所记载的产品数据、图、表、程序、算法以及其他应用电路例等所有信息均为本资料发行时的内容，本公司有可能在未做事先通知的情况下，对本资料所记载的产品或者产品规格进行更改。所以在购买和使用本公司的半导体产品之前，请事先向本公司的营业窗口确认最新的信息并经常留意本公司通过公司主页 (<http://www.renesas.com>)等公开的最新信息。
5. 对于本资料中所记载的信息，制作时我们尽力保证出版时的精确性，但不承担因本资料的叙述不当而致使顾客遭受损失等的任何相关责任。
6. 在使用本资料所记载的产品数据、图、表等所示的技术内容、程序、算法及其他应用电路例时，不仅要对所使用的技术信息进行单独评价，还要对整个系统进行充分的评价。请顾客自行负责，进行是否适用的判断。本公司对于是否适用不负任何责任。
7. 本资料中所记载的产品并非针对万一出现故障或是错误运行就会威胁到人的生命或给人体带来危害的机器、系统(如各种安全装置或者运输交通用的、医疗、燃烧控制、航天器械、核能、海底中继用的机器和系统等)而设计和制造的,特别是对于品质和可靠性要求极高的机器和系统等(将本公司指定用于汽车方面的产品用于汽车时除外)。如果要用于上述的目的，请务必事先向本公司的营业窗口咨询。另外，对于用于上述目的而造成的损失等，本公司概不负责。
8. 除上述第7项内容外，不能将本资料中记载的产品用于以下用途。如果用于以下用途而造成的损失，本公司概不负责。
  - 1) 生命维持装置。
  - 2) 植埋于人体使用的装置。
  - 3) 用于治疗(切除患部、给药等)的装置。
  - 4) 其他直接影响到人的生命的装置。
9. 在使用本资料所记载的产品时，对于最大额定值、工作电源电压的范围、放热特性、安装条件及其他条件请在本公司规定的保证范围内使用。如果超出了本公司规定的保证范围使用时，对于由此而造成的故障和出现的事故，本公司将不承担任何责任。
10. 本公司一直致力于提高产品的质量和可靠性，但一般来说，半导体产品总会以一定的概率发生故障、或者由于使用条件不同而出现错误运行等。为了避免因本公司的产品发生故障或者错误运行而导致人身事故和火灾或造成社会性的损失，希望客户能自行负责进行冗余设计、采取延烧对策及进行防止错误运行等的安全设计(包括硬件和软件两方面的设计)以及老化处理等，这是作为机器和系统的出厂保证。特别是单片机的软件，由于单独进行验证很困难，所以要求在顾客制造的最终的机器及系统上进行安全检验工作。
11. 如果把本资料所记载的产品从其载体设备上卸下，有可能造成婴儿误吞的危险。顾客在将本公司产品安装到顾客的设备上时，请顾客自行负责将本公司产品设置为不容易剥落的安全设计。如果从顾客的设备上剥落而造成事故时，本公司将不承担任何责任。
12. 在未得到本公司的事先书面认可时，不可将本资料的一部分或者全部转载或者复制。
13. 如果需要了解关于本资料的详细内容，或者有其他关心的问题，请向本公司的营业窗口咨询。

## 产品使用时的注意事项

本文对适用于单片机所有产品的“使用时的注意事项”进行说明。有关个别的使用时的注意事项请参照正文。此外，如果在记载上有与本手册的正文有差异之处，请以正文为准。

### 1. 未使用的引脚的处理

**【注意】**将未使用的引脚按照正文的“未使用引脚的处理”进行处理。

CMOS产品的输入引脚的阻抗一般为高阻抗。如果在开路的状态下运行未使用的引脚，由于感应现象，外加LSI周围的噪声，在LSI内部产生穿透电流，有可能被误认为是输入信号而引起误动作。未使用的引脚，请按照正文的“未使用引脚的处理”中的指示进行处理。

### 2. 通电时的处理

**【注意】**通电时产品处于不定状态。

通电时，LSI内部电路处于不确定状态，寄存器的设定和各引脚的状态不定。通过外部复位引脚对产品进行复位时，从通电到复位有效之前的期间，不能保证引脚的状态。

同样，使用内部上电复位功能对产品进行复位时，从通电到达到复位产生的一定电压的期间，不能保证引脚的状态。

### 3. 禁止存取保留地址（保留区）

**【注意】**禁止存取保留地址（保留区）

在地址区域中，有被分配将来用作功能扩展的保留地址（保留区）。因为无法保证存取这些地址时的运行，所以不能对保留地址（保留区）进行存取。

### 4. 关于时钟

**【注意】**复位时，请在时钟稳定后解除复位。

在程序运行中切换时钟时，请在要切换成的时钟稳定之后进行。复位时，在通过使用外部振荡器（或者外部振荡电路）的时钟开始运行的系统中，必须在时钟充分稳定后解除复位。另外，在程序运行中，切换成使用外部振荡器（或者外部振荡电路）的时钟时，在要切换成的时钟充分稳定后再进行切换。

### 5. 关于产品间的差异

**【注意】**在变更不同型号的产品时，请对每一个产品型号进行系统评价测试。

即使是同一个群的单片机，如果产品型号不同，由于内部ROM、版本模式等不同，在电特性范围内有时特性值、动作容限、噪声耐量、噪声辐射量等不同。因此，在变更不认同型号的产品时，请对每一个型号的产品进行系统评价测试。

# 本手册的使用方法

## 1 目的和对象

本手册是一本帮助用户理解本单片机的硬件功能和电特性的手册，它以设计本单片机应用系统的用户为对象。在使用本手册时，需要具备电路、逻辑电路以及单片机的基础知识。

本手册由产品概要、CPU、系统控制功能、外围功能、电特性、使用注意事项等几部分组成。

必须在充分确认注意事项后使用本单片机。注意事项记载在各章的正文中、各章的最后和注意事项的章节中。

修订记录归纳了对旧版本记载内容的更正或追加的主要位置，但是没有记录全部的修订内容。详细内容请通过本手册的正文确认。

为 M16C/64A 群准备了以下的文献。请使用最新的文献，最新版本刊登在瑞萨科技的主页上。

文献的种类	记载内容	资料名	资料号
数据表	硬件的概要和电特性	M16C/64A 群数据表	REJ03B0264
硬件手册	硬件的说明（引脚配置、存储器映像、外围功能的说明、电特性、时序）和运行说明 ※有关外围功能的使用方法，请参照应用注意事项。	M16C/64A 群硬件手册	本硬件手册
软件手册	CPU 指令设定的说明	M16C/60、M16C/20、 M16C/Tiny 系列软件说明	RCJ09B0021
应用注意事项	外围功能的使用方法、应用例子 参考程序 汇编语言、C 语言的编程方法	刊登在瑞萨科技的主页上	
RENESAS TECHNICAL UPDATE	有关产品规格、文献等的速报		

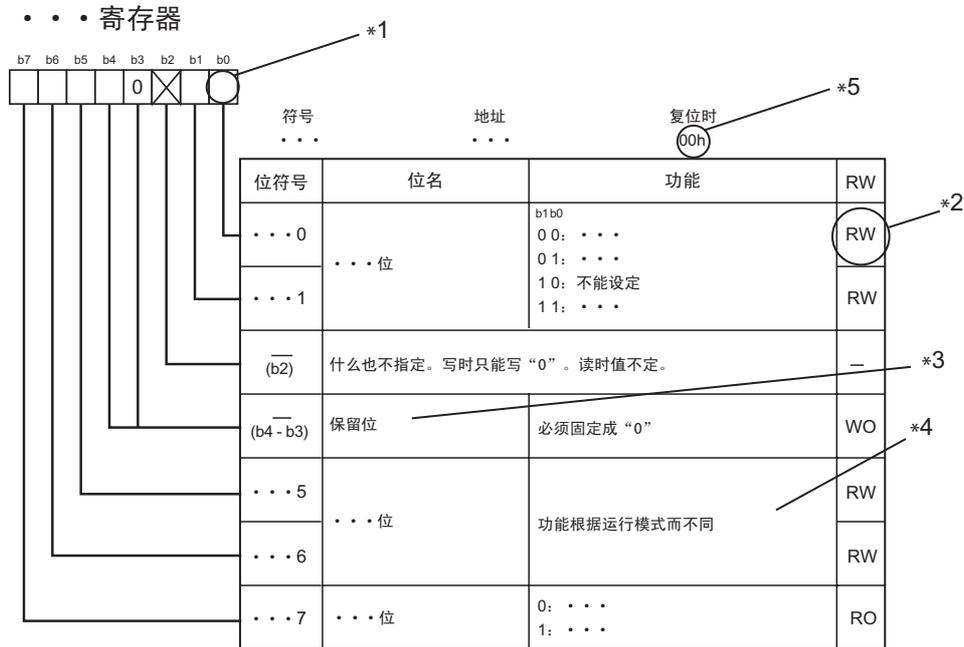
## 2 数字、符号的表示

本手册使用的寄存器名或位名、数字或符号的表示范例如下所示。

1. 寄存器名、位名、引脚名  
在正文中用符号表示。符号后面带有寄存器、位、引脚字样加以区别。  
(例) PM0 寄存器的 PM03 位  
P3\_5 引脚、VCC 引脚
2. 数字的表示  
2 进制数的后面带有“b”，但是在只有 1 位时数字后面什么也没有；16 进制数后面带有“h”；十进制数后面什么也没有。  
(例) 2 进制数：11b  
16 进制数：EFA0h  
10 进制数：1234

### 3 寄存器图表的阅读方法

说明在寄存器图表中使用的符号和用语



\*1

空白：按用途，置“0”或“1”。

0：置“0”。

1：置“1”。

×：什么也不指定。

\*2

RW：可读，可写。

RO：可读，写数据无效。

WO：可写，不能读取位的状态。

—：什么也不指定。

\*3

- 保留位  
保留位，必须写指定值。

\*4

- 什么也不指定  
对该位，什么也不指定。根据将来外围功能的发展，可能出现新的功能。写数据时只能写“0”。
- 不能设定  
不保证设定后的运行。
- 功能根据运行模式而不同  
位功能根据外围功能的模式发生变化，请参照各模式的寄存器图表。

\*5

2 进制或者 16 进制的记数法按各手册而定。

#### 4 省略语及简称的说明

省略 / 简称	全称	备注
ACIA	Asynchronous Communication Interface Adapter	异步通信适配器
bps	bits per second	表示传送速度的单位，位 / 秒。
CRC	Cyclic Redundancy Check	循环冗余校验
DMA	Direct Memory Access	不通过 CPU 指令而直接进行数据传送。
DMAC	Direct Memory Access Controller	DMA 控制器
GSM	Global System for Mobile Communications	FDD-TDMA 的第二代手机的通信方式
Hi-Z	High Impedance	高阻抗
IEBus	Inter Equipment bus	NEC 电子公司提倡的通信方式
I/O	Input/Output	输入 / 输出
IrDA	Infrared Data Association	红外线数据协会或者规格
LSB	Least Significant Bit	最低有效位
MSB	Most Significant Bit	最高有效位
NC	Non-Connection	未连接引脚
PLL	Phase Locked Loop	锁相环路
PWM	Pulse Width Modulation	脉宽调制
SIM	Subscriber Identity Module	ISO/IEC-7816 规格的接触型 IC 卡
UART	Universal Asynchronous Receiver/Transmitter	异步串行接口
VCO	Voltage Controlled Oscillator	电压控制振荡器

所有商标及注册商标分别归属于其所有者。

IEBus 是 NEC 电子公司的注册商标。

HDMI 和 High-Definition Multimedia Interface 是 HDMI Licensing, LLC 的商标或者注册商标。

# 目 录

地址 - 页速查表.....	速查表 -1
1. 概要 .....	1
1.1 特点.....	1
1.1.1 用途 .....	1
1.2 规格概要.....	2
1.3 产品一览表.....	4
1.4 框图.....	6
1.5 引脚排列图.....	7
1.6 引脚功能的说明.....	11
2. 中央处理器 .....	14
2.1 数据寄存器 (R0、R1、R2、R3) .....	15
2.2 地址寄存器 (A0、A1) .....	15
2.3 帧基址寄存器 (FB) .....	15
2.4 中断表寄存器 (INTB) .....	15
2.5 程序计数器 (PC) .....	15
2.6 用户堆栈指针 (USP) 和中断堆栈指针 (ISP) .....	15
2.7 静态基址寄存器 (SB) .....	15
2.8 标志寄存器 (FLG) .....	15
2.8.1 进位标志 (C 标志) .....	15
2.8.2 调试标志 (D 标志) .....	15
2.8.3 零标志 (Z 标志) .....	15
2.8.4 符号标志 (S 标志) .....	16
2.8.5 寄存器组指定标志 (B 标志) .....	16
2.8.6 上溢标志 (O 标志) .....	16
2.8.7 中断允许标志 (I 标志) .....	16
2.8.8 堆栈指针指定标志 (U 标志) .....	16
2.8.9 处理器中断优先级 (IPL) .....	16
2.8.10 保留位 .....	16
3. 地址空间 .....	17
3.1 地址空间.....	17
3.2 存储器的分配.....	18
3.3 各处理器模式的存取区域.....	19
4. SFR .....	20
4.1 SFR.....	20
4.2 使用 SFR 时的注意事项.....	36
4.2.1 设定寄存器时的注意事项 .....	36
5. 保护 .....	37
5.1 概要.....	37
5.2 寄存器说明.....	37
5.2.1 保护寄存器 (PRCR) .....	37
5.3 使用保护时的注意事项.....	38

6.	复位 .....	39
6.1	概要 .....	39
6.2	寄存器说明 .....	40
6.2.1	处理器模式寄存器 0 (PM0) .....	40
6.2.2	复位源判断寄存器 (RSTFR) .....	41
6.3	选项功能选择区的说明 .....	42
6.3.1	选项功能选择 1 地址 (OFS1) .....	42
6.4	运行说明 .....	43
6.4.1	复位后的状态 .....	43
6.4.2	硬件复位 .....	45
6.4.3	上电复位功能 .....	46
6.4.4	电压监视 0 复位 .....	47
6.4.5	电压监视 1 复位 .....	47
6.4.6	电压监视 2 复位 .....	47
6.4.7	振荡停止检测复位 .....	48
6.4.8	看门狗定时器复位 .....	48
6.4.9	软件复位 .....	48
6.4.10	冷启动 / 热启动的判断功能 .....	49
6.5	使用复位时的注意事项 .....	50
6.5.1	电源上升斜率 .....	50
6.5.2	上电复位 .....	50
6.5.3	OSDR 位 (振荡停止检测复位的检测标志) .....	50
6.5.4	VCC1 < Vdet0 时的硬件复位 .....	50
7.	电压检测电路 .....	51
7.1	概要 .....	51
7.2	寄存器说明 .....	52
7.2.1	电压检测 2 电路的标志寄存器 (VCR1) .....	53
7.2.2	电压检测电路的运行允许寄存器 (VCR2) .....	54
7.2.3	电压监视功能的选择寄存器 (VWCE) .....	55
7.2.4	电压检测 1 的电平选择寄存器 (VD1LS) .....	55
7.2.5	电压监视 0 电路的控制寄存器 (VW0C) .....	56
7.2.6	电压监视 1 电路的控制寄存器 (VW1C) .....	57
7.2.7	电压监视 2 电路的控制寄存器 (VW2C) .....	59
7.3	选项功能选择区的说明 .....	61
7.3.1	选项功能选择 1 地址 (OFS1) .....	61
7.4	运行说明 .....	62
7.4.1	数字滤波器 .....	62
7.4.2	电压检测 0 电路 .....	63
7.4.3	电压检测 1 电路 .....	64
7.4.4	电压检测 2 电路 .....	67
7.5	中断 .....	69
8.	时钟发生电路 .....	70
8.1	概要 .....	70
8.2	寄存器说明 .....	72
8.2.1	处理器模式寄存器 0 (PM0) .....	73
8.2.2	系统时钟控制寄存器 0 (CM0) .....	74
8.2.3	系统时钟控制寄存器 1 (CM1) .....	76
8.2.4	振荡停止检测寄存器 (CM2) .....	77

8.2.5	外围时钟选择寄存器 (PCLKR) .....	79
8.2.6	PLL 控制寄存器 0 (PLC0) .....	80
8.2.7	处理器模式寄存器 2 (PM2) .....	81
8.3	时钟发生电路生成的时钟 .....	82
8.3.1	主时钟 .....	82
8.3.2	PLL 时钟 .....	83
8.3.3	125kHz 内部振荡器时钟 (FOCO-S) .....	83
8.3.4	副时钟 (fC) .....	84
8.4	CPU 时钟和外围功能时钟 .....	85
8.4.1	CPU 时钟和 BCLK .....	85
8.4.2	外围功能时钟 (f1、FOCO-S、fC32、fC) .....	85
8.5	时钟输出功能 .....	87
8.6	系统时钟的保护功能 .....	87
8.7	振荡停止 / 再振荡的检测功能 .....	87
8.7.1	CM27 位为 “0” (振荡停止检测复位) 时的运行 .....	88
8.7.2	CM27 位为 “1” (振荡停止 / 再振荡的检测中断) 时的运行 .....	88
8.7.3	振荡停止 / 再振荡的检测功能的使用方法 .....	89
8.8	中断 .....	89
8.9	使用时钟发生电路时的注意事项 .....	90
8.9.1	使用振荡器的振荡电路 .....	90
8.9.2	振荡电路的噪声对策 .....	91
8.9.3	CPU 时钟 .....	92
8.9.4	振荡停止 / 再振荡的检测功能 .....	92
8.9.5	使用 PLL 频率合成器时 .....	92
9.	功率控制 .....	93
9.1	概要 .....	93
9.2	寄存器说明 .....	93
9.2.1	闪存控制寄存器 0 (FMR0) .....	93
9.2.2	闪存控制寄存器 2 (FMR2) .....	94
9.3	时钟 .....	95
9.3.1	正常运行模式 .....	95
9.3.2	模式的转移步骤 .....	98
9.3.3	等待模式 .....	101
9.3.4	停止模式 .....	103
9.4	闪存的功率控制 .....	105
9.4.1	闪存的停止 .....	105
9.4.2	读闪存 .....	106
9.5	降低功耗的要点 .....	108
9.5.1	端口 .....	108
9.5.2	A/D 转换器 .....	108
9.5.3	D/A 转换器 .....	108
9.5.4	外围功能的停止 .....	108
9.5.5	振荡驱动能力的转换 .....	108
9.6	使用功率控制时的注意事项 .....	109
9.6.1	CPU 时钟 .....	109
9.6.2	等待模式 .....	109
9.6.3	停止模式 .....	109
9.6.4	低消耗电流读模式 .....	109

10. 处理器模式 .....	110
10.1 概要 .....	110
10.2 寄存器说明 .....	110
10.2.1 处理器模式寄存器 0 (PM0) .....	111
10.2.2 处理器模式寄存器 1 (PM1) .....	112
10.2.3 程序 2 区域控制寄存器 (PRG2C) .....	114
10.3 运行说明 .....	115
10.3.1 处理器模式的设定 .....	115
11. 总线 .....	116
11.1 概要 .....	116
11.2 寄存器说明 .....	116
11.2.1 片选控制寄存器 (CSR) .....	117
11.2.2 片选扩展控制寄存器 (CSE) .....	118
11.3 运行说明 .....	119
11.3.1 内部总线和外部总线的共同事项 .....	119
11.3.2 内部总线 .....	119
11.3.3 外部总线 .....	120
11.3.4 外部总线模式 .....	120
11.3.5 外部总线控制 .....	121
11.4 使用总线时的注意事项 .....	131
11.4.1 读数据闪存 .....	131
11.4.2 外部总线 .....	131
11.4.3 写 SFR 后的外部存取 .....	131
11.4.4 等待和 RDY .....	131
12. 存储器空间扩展功能 .....	132
12.1 概要 .....	132
12.2 寄存器说明 .....	132
12.2.1 数据存储体寄存器 (DBR) .....	133
12.3 运行说明 .....	134
12.3.1 1M 字节模式 .....	134
12.3.2 4M 字节模式 .....	136
13. 可编程输入 / 输出端口 .....	142
13.1 概要 .....	142
13.2 输入 / 输出端口和输入 / 输出引脚的结构 .....	143
13.3 寄存器说明 .....	153
13.3.1 上拉控制寄存器 0 (PUR0) .....	154
13.3.2 上拉控制寄存器 1 (PUR1) .....	155
13.3.3 上拉控制寄存器 2 (PUR2) .....	156
13.3.4 端口控制寄存器 (PCR) .....	156
13.3.5 端口 Pi 寄存器 (Pi) (i=0 ~ 10) .....	157
13.3.6 端口 Pi 方向寄存器 (PDi) (i=0 ~ 10) .....	158
13.3.7 NMI/SD 数字滤波器寄存器 (NMIDF) .....	158

13.4	外围功能的输入 / 输出 .....	159
13.4.1	外围功能的输入 / 输出和端口方向位 .....	159
13.4.2	<u>外围功能输入 / 输出的优先级</u> .....	159
13.4.3	NMI/SD 数字滤波器 .....	160
13.4.4	CNVSS 引脚 .....	160
13.5	未使用引脚的处理 .....	161
13.6	使用可编程输入 / 输出端口时的注意事项 .....	163
13.6.1	SD 输入的影响 .....	163
13.6.2	SI/O3 和 SI/O4 的影响 .....	163
14.	中断 .....	164
14.1	概要 .....	164
14.2	寄存器说明 .....	165
14.2.1	处理器模式寄存器 2 (PM2) .....	167
14.2.2	中断控制寄存器 1 (TB5IC、TB4IC/U1BCNIC、TB3IC/U0BCNIC、BCNIC、DM0IC ~ DM3IC、KUPIC、ADIC、 S0TIC ~ S2TIC、S0RIC ~ S2RIC、TA0IC ~ TA4IC、TB0IC ~ TB2IC、U5BCNIC/CEC1IC、 S5TIC/CEC2IC、S5RIC ~ S7RIC、U6BCNIC/RTCTIC、S6TIC/RTCCIC、U7BCNIC/PMC0IC、 S7TIC/PMC1IC、IICIC、SCLDAIC) .....	168
14.2.3	中断控制寄存器 2 (INT7IC、INT6IC、INT3IC、S4IC/INT5IC、S3IC/INT4IC、INT0IC ~ INT2IC) .....	169
14.2.4	中断源选择寄存器 3 (IFSR3A) .....	170
14.2.5	中断源选择寄存器 2 (IFSR2A) .....	171
14.2.6	中断源选择寄存器 (IFSR) .....	171
14.2.7	地址匹配中断允许寄存器 (AIER) .....	172
14.2.8	地址匹配中断允许寄存器 2 (AIER2) .....	172
14.2.9	地址匹配中断寄存器 i (RMADi) (i=0 ~ 3) .....	172
14.2.10	端口控制寄存器 (PCR) .....	173
14.2.11	NMI/SD 数字滤波器寄存器 (NMIDF) .....	173
14.3	中断的分类 .....	174
14.4	软件中断 .....	174
14.4.1	未定义指令中断 .....	174
14.4.2	上溢中断 .....	174
14.4.3	BRK 中断 .....	174
14.4.4	INT 指令中断 .....	174
14.5	硬件中断 .....	175
14.5.1	特殊中断 .....	175
14.5.2	外围功能中断 .....	175
14.6	中断和中断向量 .....	176
14.6.1	固定向量表 .....	176
14.6.2	可向量表 .....	177
14.7	中断控制 .....	179
14.7.1	可屏蔽中断的控制 .....	179
14.7.2	中断响应顺序 .....	180
14.7.3	中断响应时间 .....	181
14.7.4	接受中断请求时的 IPL 变化 .....	181
14.7.5	寄存器压栈 .....	182
14.7.6	从中断程序的返回 .....	183
14.7.7	中断优先级 .....	183
14.7.8	中断优先级的判断电路 .....	183
14.7.9	多重中断 .....	185

14.8	$\overline{\text{INT}}$ 中断 .....	185
14.9	$\overline{\text{NMI}}$ 中断 .....	186
14.10	键输入中断 .....	186
14.11	地址匹配中断 .....	187
14.12	非屏蔽中断源的判断 .....	188
14.13	使用中断时的注意事项 .....	188
14.13.1	读地址 00000h .....	188
14.13.2	$\overline{\text{SP}}$ 的设定 .....	188
14.13.3	$\overline{\text{NMI}}$ 中断 .....	188
14.13.4	中断源的变更 .....	189
14.13.5	中断控制寄存器的变更 .....	189
14.13.6	$\overline{\text{INT}}$ 中断 .....	190
15.	看门狗定时器 .....	191
15.1	概要 .....	191
15.2	寄存器说明 .....	192
15.2.1	电压监视 2 电路的控制寄存器 (VW2C) .....	192
15.2.2	计数源保护模式寄存器 (CSPR) .....	193
15.2.3	看门狗定时器的刷新寄存器 (WDTR) .....	193
15.2.4	看门狗定时器的开始寄存器 (WDTS) .....	194
15.2.5	看门狗定时器的控制寄存器 (WDC) .....	194
15.3	选项功能选择区的说明 .....	195
15.3.1	选项功能选择 1 地址 (OFS1) .....	195
15.4	运行说明 .....	196
15.4.1	计数源保护模式无效 .....	196
15.4.2	计数源保护模式有效 .....	197
15.5	中断 .....	197
15.6	使用看门狗定时器时的注意事项 .....	197
16.	DMAC .....	198
16.1	概要 .....	198
16.2	寄存器说明 .....	200
16.2.1	DMA <sub>i</sub> 源指针 (SAR <sub>i</sub> ) (i=0 ~ 3) .....	201
16.2.2	DMA <sub>i</sub> 目标指针 (DAR <sub>i</sub> ) (i=0 ~ 3) .....	201
16.2.3	DMA <sub>i</sub> 传送计数器 (TCR <sub>i</sub> ) (i=0 ~ 3) .....	202
16.2.4	DMA <sub>i</sub> 控制寄存器 (DMiCON) (i=0 ~ 3) .....	203
16.2.5	DMA <sub>i</sub> 源选择寄存器 (DMiSL) (i=0 ~ 3) .....	204
16.3	运行说明 .....	209
16.3.1	DMA 允许 .....	209
16.3.2	DMA 请求 .....	209
16.3.3	传送周期 .....	210
16.3.4	DMAC 传送周期数 .....	212
16.3.5	单次传送模式 .....	213
16.3.6	重复传送模式 .....	213
16.3.7	通道的优先级和 DMA 传送时序 .....	214
16.4	中断 .....	215
16.5	使用 DMAC 时的注意事项 .....	215
16.5.1	写 DMiCON 寄存器的 DMAE 位 (i=0 ~ 3) .....	215
16.5.2	DMA 请求源的变更 .....	215

17. 定时器 A .....	216
17.1 概要 .....	216
17.2 寄存器说明 .....	219
17.2.1 外围时钟选择寄存器 (PCLKR) .....	220
17.2.2 时钟预分频器的复位标志 (CPSRF) .....	220
17.2.3 定时器 A 的计数源选择寄存器 i (TACSi) (i=0 ~ 2) .....	221
17.2.4 16 位脉宽调制模式的功能选择寄存器 (PWMFS) .....	222
17.2.5 定时器 A 的波形输出功能选择寄存器 (TAPOFS) .....	222
17.2.6 定时器 A 的输出波形变更允许寄存器 (TAOW) .....	223
17.2.7 定时器 Ai 寄存器 (TAi) (i=0 ~ 4) .....	224
17.2.8 定时器 Ai-1 寄存器 (TAi1) (i=1,2,4) .....	225
17.2.9 计数开始标志 (TABSR) .....	225
17.2.10 单触发开始标志 (ONSF) .....	226
17.2.11 触发选择寄存器 (TRGSR) .....	227
17.2.12 递增 / 递减标志 (UDF) .....	228
17.2.13 定时器 Ai 模式寄存器 (TAiMR) (i=0 ~ 4) .....	228
17.3 运行说明 .....	229
17.3.1 有关多个模式的共同事项 .....	229
17.3.2 定时器模式 .....	231
17.3.3 事件计数器模式 (不使用二相脉冲信号处理的情况) .....	234
17.3.4 事件计数器模式 (使用二相脉冲信号处理的情况) .....	237
17.3.5 单触发定时器模式 .....	240
17.3.6 脉宽调制模式 (PWM 模式) .....	244
17.3.7 可编程输出模式 (定时器 1,2,4) .....	249
17.4 中断 .....	253
17.5 使用定时器 A 时的注意事项 .....	253
17.5.1 有关多个模式的共同事项 .....	253
17.5.2 定时器 A (定时器模式) .....	253
17.5.3 定时器 A (事件计数器模式) .....	254
17.5.4 定时器 A (单触发定时器模式) .....	254
17.5.5 定时器 A (脉宽调制模式) .....	255
17.5.6 定时器 A (可编程输出模式) .....	255
18. 定时器 B .....	256
18.1 概要 .....	256
18.2 寄存器说明 .....	259
18.2.1 外围时钟选择寄存器 (PCLKR) .....	260
18.2.2 时钟预分频器的复位标志 (CPSRF) .....	260
18.2.3 定时器 Bi 寄存器 (TBi) (i=0 ~ 5) .....	261
18.2.4 定时器 Bi-1 寄存器 (TBi1) (i=0 ~ 5) .....	261
18.2.5 脉冲周期 / 脉宽测量模式的功能选择寄存器 1 (PPWFSi) (i=1,2) .....	262
18.2.6 定时器 B 的计数源选择寄存器 i (TBCSi) (i=0 ~ 3) .....	263
18.2.7 计数开始标志 (TABSR) 定时器 B3,4,5 的计数开始标志 (TBSR) .....	264
18.2.8 定时器 Bi 模式寄存器 (TBiMR) (i=0 ~ 5) .....	264
18.3 运行说明 .....	265
18.3.1 有关多个模式的共同事项 .....	265
18.3.2 定时器模式 .....	266
18.3.3 事件计数器模式 .....	268
18.3.4 脉冲周期测量模式和脉宽测量模式 .....	270

18.4	中断	274
18.5	使用定时器 B 时的注意事项	274
18.5.1	有关多个模式的共同事项	274
18.5.2	定时器 B (定时器模式)	274
18.5.3	定时器 B (事件计数器模式)	274
18.5.4	定时器 B (脉冲周期测量模式 / 脉宽测量模式)	275
19.	三相马达控制的定时器功能	276
19.1	概要	276
19.2	寄存器说明	280
19.2.1	定时器 B2 寄存器 (TB2)	281
19.2.2	定时器 Ai,Ai-1 寄存器 (TAi、TAi-1) (i=1,2,4)	281
19.2.3	三相 PWM 控制寄存器 0 (INVC0)	282
19.2.4	三相 PWM 控制寄存器 1 (INVC1)	284
19.2.5	三相输出缓冲寄存器 i (IDBi) (i=0,1)	285
19.2.6	死区时间定时器 (DTT)	285
19.2.7	定时器 B2 的中断发生频率设定计数器 (ICTB2)	286
19.2.8	定时器 B2 的特殊模式寄存器 (TB2SC)	286
19.2.9	位置数据保持功能控制寄存器 (PDRF)	287
19.2.10	端口功能控制寄存器 (PFCR)	288
19.2.11	三相保护控制寄存器 (TPRC)	288
19.3	运行说明	289
19.3.1	有关多个模式的共同事项	289
19.3.2	三角波调制 三相模式 0	294
19.3.3	三角波调制 三相模式 1	299
19.3.4	锯齿波调制模式	305
19.4	中断	309
19.4.1	定时器 B2 中断	309
19.4.2	定时器 A1,A2,A4 中断	310
19.5	使用三相马达控制的定时器功能时的注意事项	310
19.5.1	定时器 A 和定时器 B	310
19.5.2	强制截止的输入	310
20.	实时时钟	311
20.1	概要	311
20.2	寄存器说明	313
20.2.1	实时时钟的秒数据寄存器 (RTCSEC)	313
20.2.2	实时时钟的分钟数据寄存器 (RTCMIN)	314
20.2.3	实时时钟的小时数据寄存器 (RTCHR)	315
20.2.4	实时时钟的天数据寄存器 (RTCWK)	316
20.2.5	实时时钟控制寄存器 1 (RTCCR1)	317
20.2.6	实时时钟控制寄存器 2 (RTCCR2)	319
20.2.7	实时时钟的计数源选择寄存器 (RTCCSR)	320
20.2.8	实时时钟的秒比较数据寄存器 (RTCCSEC)	321
20.2.9	实时时钟的分钟比较数据寄存器 (RTCCMIN)	322
20.2.10	实时时钟的小时比较数据寄存器 (RTCCHR)	323
20.3	运行说明	324
20.3.1	基本运行	324
20.3.2	比较模式	327

20.4	中断	333
20.5	使用实时时钟时的注意事项	333
20.5.1	计数的开始 / 停止	333
20.5.2	寄存器的设定 (时间数据等)	333
20.5.3	寄存器的设定 (比较数据)	334
20.5.4	实时时钟模式的时间读取步骤	334
21.	PWM 功能	335
21.1	概要	335
21.2	寄存器说明	336
21.2.1	PWM 控制寄存器 0 (PWMCON0)	336
21.2.2	PWMi 预分频器 (PWMPREi) (i=0,1)	337
21.2.3	PWMi 寄存器 (PWMREGi) (i=0,1)	337
21.2.4	PWM 控制寄存器 1 (PWMCON1)	338
21.3	运行说明	339
21.3.1	设定步骤	339
21.3.2	运行例子	339
22.	遥控器信号接收功能	341
22.1	概要	341
22.2	寄存器说明	344
22.2.1	PMCi 功能选择寄存器 0 (PMCiCON0) (i=0,1)	346
22.2.2	PMCi 功能选择寄存器 1 (PMCiCON1) (i=0,1)	348
22.2.3	PMCi 功能选择寄存器 2 (PMCiCON2) (i=0,1)	349
22.2.4	PMCi 功能选择寄存器 3 (PMCiCON3) (i=0,1)	350
22.2.5	PMCi 状态寄存器 (PMCiSTS) (i=0,1)	351
22.2.6	PMCi 中断源寄存器 (PMCiINT) (i=0,1)	354
22.2.7	PMCi 标头图形的设定寄存器 (MIN) (PMCiHDPMIN) (i=0,1) PMCi 标头图形的设定寄存器 (MAX) (PMCiHDPMAX) (i=0,1)	355
22.2.8	PMCi 数据 0 图形的设定寄存器 (MIN) (PMCiD0PMIN) (i=0,1) PMCi 数据 0 图形的设定寄存器 (MAX) (PMCiD0PMAX) (i=0,1) PMCi 数据 1 图形的设定寄存器 (MIN) (PMCiD1PMIN) (i=0,1) PMCi 数据 1 图形的设定寄存器 (MAX) (PMCiD1PMAX) (i=0,1)	356
22.2.9	PMCi 测量结果寄存器 (PMCiTIM) (i=0,1)	357
22.2.10	PMCi 计数器值寄存器 (PMCiBC) (i=0,1)	357
22.2.11	PMC0 接收位数寄存器 (PMCORBIT)	357
22.2.12	PMC0 接收数据的保存寄存器 i (PMC0DATi) (i=0 ~ 5)	358
22.2.13	PMC0 比较控制寄存器 (PMC0CPC)	359
22.2.14	PMC0 比较值的设定寄存器 (PMC0CPD)	359
22.3	运行说明	360
22.3.1	有关多个模式的共同事项	360
22.3.2	图形匹配模式 (PMC0 和 PMC1 独立运行)	361
22.3.3	图形匹配模式 (PMC0 和 PMC1 的联动)	367
22.3.4	输入捕捉模式 (PMC0 和 PMC1 独立运行)	371
22.3.5	输入捕捉模式 (PMC0 和 PMC1 同时计数)	375
22.4	中断	378
22.5	使用遥控器信号接收功能时的注意事项	381
22.5.1	PMCi 运行的开始 / 停止	381
22.5.2	读寄存器的步骤	381

23. 串行接口 UARTi (i=0 ~ 2,5 ~ 7) .....	382
23.1 概要 .....	382
23.2 寄存器说明 .....	387
23.2.1 外围时钟选择寄存器 (PCLKR) .....	389
23.2.2 UARTi 发送缓冲寄存器 (UiTB) (i=0 ~ 2,5 ~ 7) .....	389
23.2.3 UARTi 接收缓冲寄存器 (UiRB) (i=0 ~ 2,5 ~ 7) .....	390
23.2.4 UARTi 位速率寄存器 (UiBRG) (i=0 ~ 2,5 ~ 7) .....	392
23.2.5 UARTi 发送 / 接收模式寄存器 (UiMR) (i=0 ~ 2,5 ~ 7) .....	392
23.2.6 UARTi 发送 / 接收控制寄存器 0 (UiC0) (i=0 ~ 2,5 ~ 7) .....	393
23.2.7 UARTi 发送 / 接收控制寄存器 1 (UiC1) (i=0 ~ 2,5 ~ 7) .....	394
23.2.8 UART 发送 / 接收控制寄存器 2 (UCON) .....	395
23.2.9 UARTi 特殊模式寄存器 (UiSMR) (i=0 ~ 2,5 ~ 7) .....	396
23.2.10 UARTi 特殊模式寄存器 2 (UiSMR2) (i=0 ~ 2,5 ~ 7) .....	397
23.2.11 UARTi 特殊模式寄存器 3 (UiSMR3) (i=0 ~ 2,5 ~ 7) .....	398
23.2.12 UARTi 特殊模式寄存器 4 (UiSMR4) (i=0 ~ 2,5 ~ 7) .....	399
23.3 运行说明 .....	400
23.3.1 时钟同步串行 I/O 模式 .....	400
23.3.2 异步串行 I/O (UART) 模式 .....	408
23.3.3 特殊模式 1 (I <sup>2</sup> C 模式) .....	416
23.3.4 特殊模式 2 .....	425
23.3.5 特殊模式 3 (IE 模式) .....	430
23.3.6 特殊模式 4 (SIM 模式) (UART2) .....	432
23.4 中断 .....	437
23.4.1 中断相关寄存器 .....	437
23.4.2 接收中断 .....	438
23.5 使用串行接口 UARTi (i=0 ~ 2,5 ~ 7) 时的注意事项 .....	439
23.5.1 有关多个模式的共同事项 .....	439
23.5.2 时钟同步串行 I/O 模式 .....	439
23.5.3 异步串行 I/O (UART) 模式 .....	440
23.5.4 特殊模式 (I <sup>2</sup> C 模式) .....	440
23.5.5 特殊模式 4 (SIM 模式) .....	440
24. 串行接口 SI/O3 和 SI/O4 .....	441
24.1 概要 .....	441
24.2 寄存器说明 .....	443
24.2.1 外围时钟选择寄存器 (PCLKR) .....	443
24.2.2 SI/Oi 发送 / 接收寄存器 (SiTRR) (i=3,4) .....	444
24.2.3 SI/Oi 控制寄存器 (SiC) (i=3,4) .....	444
24.2.4 SI/Oi 位速率寄存器 (SiBRG) (i=3,4) .....	445
24.2.5 SI/O3,4 控制寄存器 2 (S34C2) .....	445
24.3 运行说明 .....	446
24.3.1 基本运行 .....	446
24.3.2 CLK 极性选择 .....	446
24.3.3 LSB first 或者 MSB first 的选择 .....	446
24.3.4 内部时钟 .....	447
24.3.5 发送后的 SOUTi 状态选择 .....	447
24.3.6 外部时钟 .....	448
24.3.7 SOUTi 引脚 .....	448
24.3.8 SOUTi 初始值的设定功能 .....	449

24.4	中断	449
24.5	使用串行接口 SI/O3 和 SI/O4 时的注意事项	450
24.5.1	禁止 SOUTi 输出时的 SOUTi 引脚电平	450
24.5.2	外部时钟的控制	450
24.5.3	寄存器的存取（使用外部时钟时）	450
24.5.4	SiTRR 寄存器的存取	450
24.5.5	引脚功能的转换（使用内部时钟时）	450
24.5.6	复位后的运行（选择外部时钟时）	450
25.	多主控 I <sup>2</sup> C-bus 接口	451
25.1	概要	451
25.2	寄存器说明	453
25.2.1	外围时钟选择寄存器（PCLKR）	453
25.2.2	I2C0 数据移位寄存器（S00）	454
25.2.3	I2C0 地址寄存器 i（i=0 ~ 2）（S0D0 ~ S0D2）	455
25.2.4	I2C0 控制寄存器 0（S1D0）	456
25.2.5	I2C0 时钟控制寄存器（S20）	458
25.2.6	I2C0 开始 / 停止条件控制寄存器（S2D0）	460
25.2.7	I2C0 控制寄存器 1（S3D0）	461
25.2.8	I2C0 控制寄存器 2（S4D0）	465
25.2.9	I2C0 状态寄存器 0（S10）	467
25.2.10	I2C0 状态寄存器 1（S11）	471
25.3	运行说明	472
25.3.1	时钟	472
25.3.2	开始条件的产生方法	474
25.3.3	停止条件的产生方法	475
25.3.4	重新开始条件的产生	476
25.3.5	开始条件重复防止功能	476
25.3.6	仲裁失败	478
25.3.7	开始 / 停止条件的检测	479
25.3.8	从属地址 / 数据的发送 / 接收结束时的运行	481
25.3.9	超时检测	482
25.3.10	数据的发送 / 接收例子	483
25.4	中断	488
25.5	使用多主控 I <sup>2</sup> C-bus 接口时的注意事项	490
25.5.1	CPU 时钟的限制	490
25.5.2	寄存器的存取	490
26.	CEC（Consumer Electronics Control）功能	491
26.1	概要	491
26.2	寄存器说明	494
26.2.1	CEC 功能控制寄存器 1（CECC1）	494
26.2.2	CEC 功能控制寄存器 2（CECC2）	495
26.2.3	CEC 功能控制寄存器 3（CECC3）	496
26.2.4	CEC 功能控制寄存器 4（CECC4）	497
26.2.5	CEC 标志寄存器（CECFLG）	499
26.2.6	CEC 中断源选择寄存器（CISEL）	500
26.2.7	CEC 发送缓冲寄存器 1（CCTB1）	500
26.2.8	CEC 发送缓冲寄存器 2（CCTB2）	501
26.2.9	CEC 接收缓冲寄存器 1（CCRB1）	501

26.2.10	CEC 接收缓冲寄存器 2 (CCRB2)	502
26.2.11	CEC 接收 Follower 地址的设定寄存器 1 (CRADRI1)、 CEC 接收 Follower 地址的设定寄存器 2 (CRADRI2)	503
26.2.12	端口控制寄存器 (PCR)	504
26.3	运行说明	505
26.3.1	规格值和输入 / 输出时序	505
26.3.2	计数源	505
26.3.3	CEC 输入 / 输出	505
26.3.4	数字滤波器	506
26.3.5	接收	506
26.3.6	发送	511
26.4	中断	516
26.5	使用 CEC (Consumer Electronics Control) 功能时的注意事项	518
26.5.1	寄存器和位的操作	518
27.	A/D 转换器	519
27.1	概要	519
27.2	寄存器说明	521
27.2.1	端口控制寄存器 (PCR)	522
27.2.2	断路检测辅助功能寄存器 (AINRST)	522
27.2.3	AD 寄存器 i (ADi) (i=0 ~ 7)	523
27.2.4	A/D 控制寄存器 2 (ADCON2)	524
27.2.5	A/D 控制寄存器 0 (ADCON0)	525
27.2.6	A/D 控制寄存器 1 (ADCON1)	527
27.3	运行说明	528
27.3.1	A/D 转换周期数	528
27.3.2	A/D 转换的开始条件	529
27.3.3	A/D 转换结果	530
27.3.4	扩展模拟输入引脚	530
27.3.5	降低消耗电流的功能	530
27.3.6	A/D 断路检测辅助功能	531
27.4	运行模式	533
27.4.1	单次模式	533
27.4.2	重复模式	534
27.4.3	单次扫描模式	536
27.4.4	重复扫描模式 0	537
27.4.5	重复扫描模式 1	539
27.5	外部传感器	541
27.6	中断	541
27.7	使用 A/D 转换器时的注意事项	542
27.7.1	模拟输入的选择	542
27.7.2	$\phi_{AD}$ 的频率	542
27.7.3	引脚的处理	542
27.7.4	寄存器的存取	542
27.7.5	A/D 转换开始	542
27.7.6	A/D 运行模式的变更	542
27.7.7	强制结束时的状态	543
27.7.8	A/D 断路检测辅助功能	543
27.7.9	A/D 转换结束的检测方法	543
27.7.10	重复模式、重复扫描模式 0 和重复扫描模式 1	543

28. D/A 转换器 .....	544
28.1 概要 .....	544
28.2 寄存器说明 .....	545
28.2.1 D/Ai 寄存器 (DAi) (i=0 ~ 1) .....	545
28.2.2 D/A 控制寄存器 (DACON) .....	545
28.3 运行说明 .....	546
28.4 使用 D/A 转换器时的注意事项 .....	546
28.4.1 不使用 D/A 转换器的情况 .....	546
29. CRC 运算电路 .....	547
29.1 概要 .....	547
29.2 寄存器说明 .....	547
29.2.1 CRC 数据寄存器 (CRCD) .....	548
29.2.2 CRC 输入寄存器 (CRCIN) .....	548
29.2.3 CRC 模式寄存器 (CRCMR) .....	548
29.2.4 SFR 监视地址寄存器 (CRCSAR) .....	549
29.3 运行说明 .....	549
29.3.1 基本运行 .....	549
29.3.2 SFR 存取监视功能 .....	549
30. 闪存 .....	552
30.1 概要 .....	552
30.2 存储器的分配 .....	553
30.3 寄存器说明 .....	554
30.3.1 闪存控制寄存器 0 (FMR0) .....	554
30.3.2 闪存控制寄存器 1 (FMR1) .....	556
30.3.3 闪存控制寄存器 2 (FMR2) .....	556
30.3.4 闪存控制寄存器 6 (FMR6) .....	557
30.4 选项功能选择 1 地址 (OFS1) .....	558
30.5 闪存改写的禁止功能 .....	559
30.6 引导模式 .....	559
30.7 用户引导功能 .....	559
30.8 CPU 改写模式 .....	561
30.8.1 运行速度 .....	561
30.8.2 数据保护功能 .....	562
30.8.3 软件命令 .....	562
30.8.4 状态寄存器 .....	568
30.8.5 EW0 模式 .....	571
30.8.6 EW1 模式 .....	572
30.9 标准串行输入 / 输出模式 .....	573
30.9.1 ID 码检查功能 .....	573
30.9.2 强制擦除功能 .....	574
30.9.3 标准串行输入 / 输出模式的禁止功能 .....	574
30.9.4 标准串行输入 / 输出模式 1 .....	575
30.9.5 标准串行输入 / 输出模式 2 .....	577
30.9.6 并行输入 / 输出模式 .....	578
30.10 使用闪存时的注意事项 .....	579
30.10.1 闪存改写的禁止功能 .....	579
30.10.2 读数据闪存 .....	579
30.10.3 CPU 改写模式 .....	579
30.10.4 标准串行输入 / 输出模式 .....	580

31.	电特性 .....	581
31.1	电特性 (5V 和 3V 的共同事项) .....	581
31.1.1	绝对最大额定值 .....	581
31.1.2	推荐运行条件 .....	582
31.1.3	A/D 转换特性 .....	584
31.1.4	D/A 转换特性 .....	585
31.1.5	闪存电特性 .....	586
31.1.6	电压检测电路和电源电路的电特性 .....	588
31.1.7	振荡电路的电特性 .....	590
31.2	电特性 ( $V_{CC1}=V_{CC2}=5V$ ) .....	591
31.2.1	电特性 .....	591
31.2.2	时序必要条件 (外围功能及其他) .....	595
31.2.3	时序必要条件 (存储器扩展模式、微处理器模式) .....	600
31.2.4	开关特性 (存储器扩展模式、微处理器模式 (设定无等待的情况)) .....	602
31.2.5	开关特性 (存储器扩展模式、微处理器模式 (设定 1 ~ 3 个等待并且存取外部区域的情况)) .....	604
31.2.6	开关特性 (存储器扩展模式、微处理器模式 (设定 2 ~ 3 个等待, 存取外部区域并且选择多路复用总线的情况)) .....	606
31.3	电特性 ( $V_{CC1}=V_{CC2}=3V$ ) .....	608
31.3.1	电特性 .....	608
31.3.2	时序必要条件 (外围功能及其他) .....	611
31.3.3	时序必要条件 (存储器扩展模式、微处理器模式) .....	616
31.3.4	开关特性 (存储器扩展模式、微处理器模式 (设定无等待的情况)) .....	618
31.3.5	开关特性 (存储器扩展模式、微处理器模式 (设定 1 ~ 3 个等待并且存取外部区域的情况)) .....	620
31.3.6	开关特性 (存储器扩展模式、微处理器模式 (设定 2 ~ 3 个等待, 存取外部区域并且选择多路复用总线的情况)) .....	622
32.	使用时的注意事项 .....	624
32.1	OFS1 地址和 ID 码保存地址 .....	624
32.2	有关噪声的注意事项 .....	624
32.3	使用 SFR 时的注意事项 .....	625
32.4	使用保护时的注意事项 .....	625
32.5	使用复位时的注意事项 .....	626
32.5.1	电源上升斜率 .....	626
32.5.2	上电复位 .....	626
32.5.3	OSDR 位 (振荡停止检测复位的检测标志) .....	626
32.5.4	$V_{CC1} < V_{det0}$ 时的硬件复位 .....	626
32.6	使用时钟发生电路时的注意事项 .....	627
32.6.1	使用振荡器的振荡电路 .....	627
32.6.2	振荡电路的噪声对策 .....	628
32.6.3	CPU 时钟 .....	629
32.6.4	振荡停止 / 再振荡的检测功能 .....	629
32.6.5	使用 PLL 频率合成器时 .....	629
32.7	使用功率控制时的注意事项 .....	630
32.7.1	CPU 时钟 .....	630
32.7.2	等待模式 .....	630
32.7.3	停止模式 .....	630
32.7.4	低消耗电流读模式 .....	630

32.8	使用总线时的注意事项	631
32.8.1	读数据闪存	631
32.8.2	外部总线	631
32.8.3	写 SFR 后的外部存取	631
32.8.4	等待和 RDY	631
32.9	使用可编程输入 / 输出端口时的注意事项	631
32.9.1	SD 输入的影响	631
32.9.2	SI/O3 和 SI/O4 的影响	631
32.10	使用中断时的注意事项	632
32.10.1	读地址 00000h	632
32.10.2	SP 的设定	632
32.10.3	NMI 中断	632
32.10.4	中断源的变更	633
32.10.5	中断控制寄存器的变更	634
32.10.6	INT 中断	634
32.11	使用看门狗定时器时的注意事项	635
32.12	使用 DMAC 时的注意事项	635
32.12.1	写 DMiCON 寄存器的 DMAE 位 (i=0 ~ 3)	635
32.12.2	DMA 请求源的变更	635
32.13	使用定时器 A 时的注意事项	636
32.13.1	有关多个模式的共同事项	636
32.13.2	定时器 A (定时器模式)	636
32.13.3	定时器 A (事件计数器模式)	636
32.13.4	定时器 A (单触发定时器模式)	637
32.13.5	定时器 A (脉宽调制模式)	638
32.13.6	定时器 A (可编程输出模式)	638
32.14	使用定时器 B 时的注意事项	639
32.14.1	有关多个模式的共同事项	639
32.14.2	定时器 B (定时器模式)	639
32.14.3	定时器 B (事件计数器模式)	639
32.14.4	定时器 B (脉冲周期测量模式 / 脉宽测量模式)	640
32.15	使用三相马达控制的定时器功能时的注意事项	641
32.15.1	定时器 A 和定时器 B	641
32.15.2	强制截止的输入	641
32.16	使用实时时钟时的注意事项	641
32.16.1	计数的开始 / 停止	641
32.16.2	寄存器的设定 (时间数据等)	641
32.16.3	寄存器的设定 (比较数据)	642
32.16.4	实时时钟模式的时间读取步骤	642
32.17	使用遥控器信号接收功能时的注意事项	643
32.17.1	PMCi 运行的开始 / 停止	643
32.17.2	读寄存器的步骤	643
32.18	使用串行接口 UARTi (i=0 ~ 2, 5 ~ 7) 时的注意事项	644
32.18.1	有关多个模式的共同事项	644
32.18.2	时钟同步串行 I/O 模式	644
32.18.3	异步串行 I/O (UART) 模式	645
32.18.4	特殊模式 (I <sup>2</sup> C 模式)	645
32.18.5	特殊模式 4 (SIM 模式)	645

32.19 使用串行接口 SI/O3 和 SI/O4 时的注意事项.....	646
32.19.1 禁止 SOUTi 输出时的 SOUTi 引脚电平 .....	646
32.19.2 外部时钟的控制 .....	646
32.19.3 寄存器的存取（使用外部时钟时） .....	646
32.19.4 SiTRR 寄存器的存取 .....	646
32.19.5 引脚功能的转换（使用内部时钟时） .....	646
32.19.6 复位后的运行（选择外部时钟时） .....	646
32.20 使用多主控 I <sup>2</sup> C-bus 接口时的注意事项.....	647
32.20.1 CPU 时钟的限制 .....	647
32.20.2 寄存器的存取 .....	647
32.21 使用 CEC（Consumer Electronics Control）功能时的注意事项.....	648
32.21.1 寄存器和位的操作 .....	648
32.22 使用 A/D 转换器时的注意事项 .....	648
32.22.1 模拟输入的选择 .....	648
32.22.2 $\phi$ AD 的频率 .....	648
32.22.3 引脚的处理 .....	649
32.22.4 寄存器的存取 .....	649
32.22.5 A/D 转换开始 .....	649
32.22.6 A/D 运行模式的变更 .....	649
32.22.7 强制结束时的状态 .....	649
32.22.8 A/D 断路检测辅助功能 .....	650
32.22.9 A/D 转换结束的检测方法 .....	650
32.22.10 重复模式、重复扫描模式 0 和重复扫描模式 1 .....	650
32.23 使用 D/A 转换器时的注意事项 .....	651
32.23.1 不使用 D/A 转换器的情况 .....	651
32.24 使用闪存时的注意事项 .....	651
32.24.1 闪存改写的禁止功能 .....	651
32.24.2 读数据闪存 .....	651
32.24.3 CPU 改写模式 .....	651
32.24.4 标准串行输入 / 输出模式 .....	652
附录 .....	653
附录 1. 封装尺寸图.....	653
索引 .....	655

## 地址 - 页速查表

记载页为第一次出现该寄存器的页，重复出现该寄存器的其他页请参考索引。

地址	寄存器	符号	记载页
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器 0	PM0	40
0005h	处理器模式寄存器 1	PM1	112
0006h	系统时钟控制寄存器 0	CM0	74
0007h	系统时钟控制寄存器 1	CM1	76
0008h	片选控制寄存器	CSR	117
0009h			
000Ah	保护寄存器	PRCR	37
000Bh	数据存储体寄存器	DBR	133
000Ch	振荡停止检测寄存器	CM2	77
000Dh			
000Eh			
000Fh			
0010h	程序 2 区域控制寄存器	PRG2C	114
0011h			
0012h	外围时钟选择寄存器	PCLKR	79
0013h			
0014h			
0015h	时钟预分频器的复位标志	CPSRF	220
0016h			
0017h			
0018h	复位源判断寄存器	RSTFR	41
0019h	电压检测 2 电路的标志寄存器	VCR1	53
001Ah	电压检测电路的运行允许寄存器	VCR2	54
001Bh	片选扩展控制寄存器	CSE	118
001Ch	PLL 控制寄存器 0	PLC0	80
001Dh			
001Eh	处理器模式寄存器 2	PM2	81
001Fh			
0020h			
0021h			
0022h			
0023h			
0024h			
0025h			
0026h	电压监视功能的选择寄存器	VWCE	55
0027h			
0028h	电压检测 1 的电平选择寄存器	VD1LS	55
0029h			
002Ah	电压监视 0 电路的控制寄存器	VW0C	56
002Bh	电压监视 1 电路的控制寄存器	VW1C	57
002Ch	电压监视 2 电路的控制寄存器	VW2C	59
002Dh			
002Eh			
002Fh			
0030h			
0031h			
0032h			
0033h			
0034h			
0035h			
0036h			
0037h			
0038h			
0039h			
003Ah			
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			
0040h			
0041h			
0042h	INT7 中断控制寄存器	INT7IC	169
0043h	INT6 中断控制寄存器	INT6IC	169
0044h	INT3 中断控制寄存器	INT3IC	169

地址	寄存器	符号	记载页
0045h	定时器 B5 的中断控制寄存器	TB5IC	168
0046h	定时器 B4 的中断控制寄存器、UART1 总线冲突检测的中断控制寄存器	TB4IC、U1BCNIC	168
0047h	定时器 B3 的中断控制寄存器、UART0 总线冲突检测的中断控制寄存器	TB3IC、U0BCNIC	168
0048h	S/O4 中断控制寄存器、INT5 中断控制寄存器	S4IC、INT5IC	169
0049h	S/O3 中断控制寄存器、INT4 中断控制寄存器	S3IC、INT4IC	169
004Ah	UART2 总线冲突检测的中断控制寄存器	BCNIC	168
004Bh	DMA0 中断控制寄存器	DM0IC	168
004Ch	DMA1 中断控制寄存器	DM1IC	168
004Dh	键输入中断控制寄存器	KUPIC	168
004Eh	A/D 转换中断控制寄存器	ADIC	168
004Fh	UART2 发送中断控制寄存器	S2TIC	168
0050h	UART2 接收中断控制寄存器	S2RIC	168
0051h	UART0 发送中断控制寄存器	S0TIC	168
0052h	UART0 接收中断控制寄存器	S0RIC	168
0053h	UART1 发送中断控制寄存器	S1TIC	168
0054h	UART1 接收中断控制寄存器	S1RIC	168
0055h	定时器 A0 的中断控制寄存器	TA0IC	168
0056h	定时器 A1 的中断控制寄存器	TA1IC	168
0057h	定时器 A2 的中断控制寄存器	TA2IC	168
0058h	定时器 A3 的中断控制寄存器	TA3IC	168
0059h	定时器 A4 的中断控制寄存器	TA4IC	168
005Ah	定时器 B0 的中断控制寄存器	TB0IC	168
005Bh	定时器 B1 的中断控制寄存器	TB1IC	168
005Ch	定时器 B2 的中断控制寄存器	TB2IC	168
005Dh	INT0 中断控制寄存器	INT0IC	169
005Eh	INT1 中断控制寄存器	INT1IC	169
005Fh	INT2 中断控制寄存器	INT2IC	169
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h	DMA2 中断控制寄存器	DM2IC	168
006Ah	DMA3 中断控制寄存器	DM3IC	168
006Bh	UART5 总线冲突检测的中断控制寄存器、CEC1 中断控制寄存器	U5BCNIC、CEC1IC	168
006Ch	UART5 发送中断控制寄存器、CEC2 中断控制寄存器	S5TIC、CEC2IC	168
006Dh	UART5 接收中断控制寄存器	S5RIC	168
006Eh	UART6 总线冲突检测的中断控制寄存器、实时时钟周期的中断控制寄存器	U6BCNIC、RTCTIC	168
006Fh	UART6 发送中断控制寄存器、实时时钟比较的中断控制寄存器	S6TIC、RTCCIC	168
0070h	UART6 接收中断控制寄存器	S6RIC	168
0071h	UART7 总线冲突检测的中断控制寄存器、遥控器信号接收功能 0 的中断控制寄存器	U7BCNIC、PMC0IC	168
0072h	UART7 发送中断控制寄存器、遥控器信号接收功能 1 的中断控制寄存器	S7TIC、PMC1IC	168
0073h	UART7 接收中断控制寄存器	S7RIC	168
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh	I <sup>2</sup> C-bus 接口中断控制寄存器	IICIC	168
007Ch	SCL/SDA 中断控制寄存器	SCLDAIC	168
007Dh			
007Eh			
007Fh			

空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
0080h ~ 017Fh			
0180h 0181h 0182h	DMA0 源指针	SAR0	201
0183h			
0184h 0185h 0186h	DMA0 目标指针	DAR0	201
0187h			
0188h 0189h	DMA0 传送计数器	TCR0	202
018Ah			
018Bh			
018Ch	DMA0 控制寄存器	DM0CON	203
018Dh			
018Eh			
018Fh			
0190h 0191h 0192h	DMA1 源指针	SAR1	201
0193h			
0194h 0195h 0196h	DMA1 目标指针	DAR1	201
0197h			
0198h 0199h	DMA1 传送计数器	TCR1	202
019Ah			
019Bh			
019Ch	DMA1 控制寄存器	DM1CON	203
019Dh			
019Eh			
019Fh			
01A0h 01A1h 01A2h	DMA2 源指针	SAR2	201
01A3h			
01A4h 01A5h 01A6h	DMA2 目标指针	DAR2	201
01A7h			
01A8h 01A9h	DMA2 传送计数器	TCR2	202
01AAh			
01ABh			
01ACh	DMA2 控制寄存器	DM2CON	203
01ADh			
01AEh			
01AFh			
01B0h 01B1h 01B2h	DMA3 源指针	SAR3	201
01B3h			
01B4h 01B5h 01B6h	DMA3 目标指针	DAR3	201
01B7h			
01B8h 01B9h	DMA3 传送计数器	TCR3	202
01BAh			
01BBh			
01BCh	DMA3 控制寄存器	DM3CON	203
01BDh			
01BEh			
01BFh			

地址	寄存器	符号	记载页
01C0h 01C1h	定时器 B0-1 寄存器	TB01	261
01C2h 01C3h	定时器 B1-1 寄存器	TB11	261
01C4h 01C5h	定时器 B2-1 寄存器	TB21	261
01C6h	脉冲周期 / 脉宽检测模式的功能选择寄存器 1	PPWFS1	262
01C7h			
01C8h	定时器 B 的计数源选择寄存器 0	TBCS0	263
01C9h	定时器 B 的计数源选择寄存器 1	TBCS1	263
01CAh			
01CBh			
01CCh			
01CDh			
01CEh			
01CFh			
01D0h	定时器 A 的计数源选择寄存器 0	TACS0	221
01D1h	定时器 A 的计数源选择寄存器 1	TACS1	221
01D2h	定时器 A 的计数源选择寄存器 2	TACS2	221
01D3h			
01D4h	16 位脉宽调制模式的功能选择寄存器	PWMFS	222
01D5h	定时器 A 的波形输出功能选择寄存器	TAPOFS	222
01D6h			
01D7h			
01D8h	定时器 A 的输出波形变更允许寄存器	TAOW	223
01D9h			
01DAh	三相保护控制寄存器	TPRC	288
01DBh			
01DCh			
01DDh			
01DEh			
01DFh			
01E0h 01E1h	定时器 B3-1 寄存器	TB31	261
01E2h 01E3h	定时器 B4-1 寄存器	TB41	261
01E4h 01E5h	定时器 B5-1 寄存器	TB51	261
01E6h	脉冲周期 / 脉宽检测模式的功能选择寄存器 2	PPWFS2	262
01E7h			
01E8h	定时器 B 的计数源选择寄存器 2	TBCS2	263
01E9h	定时器 B 的计数源选择寄存器 3	TBCS3	263
01EAh			
01EBh			
01ECh			
01EDh			
01EEh			
01EFh			
01F0h	PMC0 功能选择寄存器 0	PMC0CON0	346
01F1h	PMC0 功能选择寄存器 1	PMC0CON1	348
01F2h	PMC0 功能选择寄存器 2	PMC0CON2	349
01F3h	PMC0 功能选择寄存器 3	PMC0CON3	350
01F4h	PMC0 状态寄存器	PMC0STS	351
01F5h	PMC0 中断源寄存器	PMC0INT	354
01F6h	PMC0 比较控制寄存器	PMC0CPC	359
01F7h	PMC0 比较值的设定寄存器	PMC0CPD	359
01F8h	PMC1 功能选择寄存器 0	PMC1CON0	346
01F9h	PMC1 功能选择寄存器 1	PMC1CON1	348
01FAh	PMC1 功能选择寄存器 2	PMC1CON2	349
01FBh	PMC1 功能选择寄存器 3	PMC1CON3	350
01FCh	PMC1 状态寄存器	PMC1STS	351
01FDh	PMC1 中断源寄存器	PMC1INT	354
01FEh			
01FFh			

空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
0200h			
0201h			
0202h			
0203h			
0204h			
0205h	中断源选择寄存器 3	IFSR3A	170
0206h	中断源选择寄存器 2	IFSR2A	171
0207h	中断源选择寄存器	IFSR	171
0208h			
0209h			
020Ah			
020Bh			
020Ch			
020Dh			
020Eh	地址匹配中断允许寄存器	AIER	172
020Fh	地址匹配中断允许寄存器 2	AIER2	172
0210h	地址匹配中断寄存器 0	RMAD0	172
0211h			
0212h			
0213h			
0214h	地址匹配中断寄存器 1	RMAD1	172
0215h			
0216h			
0217h			
0218h	地址匹配中断寄存器 2	RMAD2	172
0219h			
021Ah			
021Bh			
021Ch	地址匹配中断寄存器 3	RMAD3	172
021Dh			
021Eh			
021Fh			
0220h	闪存控制寄存器 0	FMR0	93
0221h	闪存控制寄存器 1	FMR1	556
0222h	闪存控制寄存器 2	FMR2	94
0223h			
0224h			
0225h			
0226h			
0227h			
0228h			
0229h			
022Ah			
022Bh			
022Ch			
022Dh			
022Eh			
022Fh			
0230h	闪存控制寄存器 6	FMR6	557
0231h			
0232h			
0233h			
0234h			
0235h			
0236h			
0237h			
0238h			
0239h			
023Ah			
023Bh			
023Ch			
023Dh			
023Eh			
023Fh			
0240h			
0241h			
0242h			
0243h			

地址	寄存器	符号	记载页
0244h	UART0 特殊模式寄存器 4	U0SMR4	399
0245h	UART0 特殊模式寄存器 3	U0SMR3	398
0246h	UART0 特殊模式寄存器 2	U0SMR2	397
0247h	UART0 特殊模式寄存器	U0SMR	396
0248h	UART0 发送 / 接收模式寄存器	U0MR	392
0249h	UART0 位速率寄存器	U0BRG	392
024Ah	UART0 发送缓冲寄存器	U0TB	389
024Bh			
024Ch	UART0 发送 / 接收控制寄存器 0	U0C0	393
024Dh	UART0 发送 / 接收控制寄存器 1	U0C1	394
024Eh	UART0 接收缓冲寄存器	U0RB	390
024Fh			
0250h	UART 发送 / 接收控制寄存器 2	U0CON	395
0251h			
0252h			
0253h			
0254h	UART1 特殊模式寄存器 4	U1SMR4	399
0255h	UART1 特殊模式寄存器 3	U1SMR3	398
0256h	UART1 特殊模式寄存器 2	U1SMR2	397
0257h	UART1 特殊模式寄存器	U1SMR	396
0258h	UART1 发送 / 接收模式寄存器	U1MR	392
0259h	UART1 位速率寄存器	U1BRG	392
025Ah	UART1 发送缓冲寄存器	U1TB	389
025Bh			
025Ch	UART1 发送 / 接收控制寄存器 0	U1C0	393
025Dh	UART1 发送 / 接收控制寄存器 1	U1C1	394
025Eh	UART1 接收缓冲寄存器	U1RB	390
025Fh			
0260h			
0261h			
0262h			
0263h			
0264h	UART2 特殊模式寄存器 4	U2SMR4	399
0265h	UART2 特殊模式寄存器 3	U2SMR3	398
0266h	UART2 特殊模式寄存器 2	U2SMR2	397
0267h	UART2 特殊模式寄存器	U2SMR	396
0268h	UART2 发送 / 接收模式寄存器	U2MR	392
0269h	UART2 位速率寄存器	U2BRG	392
026Ah	UART2 发送缓冲寄存器	U2TB	389
026Bh			
026Ch	UART2 发送 / 接收控制寄存器 0	U2C0	393
026Dh	UART2 发送 / 接收控制寄存器 1	U2C1	394
026Eh	UART2 接收缓冲寄存器	U2RB	390
026Fh			
0270h	SI/O3 发送 / 接收寄存器	S3TRR	444
0271h			
0272h	SI/O3 控制寄存器	S3C	444
0273h	SI/O3 位速率寄存器	S3BRG	445
0274h	SI/O4 发送 / 接收寄存器	S4TRR	444
0275h			
0276h	SI/O4 控制寄存器	S4C	444
0277h	SI/O4 位速率寄存器	S4BRG	445
0278h	SI/O3,4 控制寄存器 2	S34C2	445
0279h			
027Ah			
027Bh			
027Ch			
027Dh			
027Eh			
027Fh			
0280h			
0281h			
0282h			
0283h			
0284h	UART5 特殊模式寄存器 4	U5SMR4	399
0285h	UART5 特殊模式寄存器 3	U5SMR3	398
0286h	UART5 特殊模式寄存器 2	U5SMR2	397
0287h	UART5 特殊模式寄存器	U5SMR	396

空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
0288h	UART5 发送 / 接收模式寄存器	U5MR	392
0289h	UART5 位速率寄存器	U5BRG	392
028Ah	UART5 发送缓冲寄存器	U5TB	389
028Bh			
028Ch	UART5 发送 / 接收控制寄存器 0	U5C0	393
028Dh	UART5 发送 / 接收控制寄存器 1	U5C1	394
028Eh	UART5 接收缓冲寄存器	U5RB	390
028Fh			
0290h			
0291h			
0292h			
0293h			
0294h	UART6 特殊模式寄存器 4	U6SMR4	399
0295h	UART6 特殊模式寄存器 3	U6SMR3	398
0296h	UART6 特殊模式寄存器 2	U6SMR2	397
0297h	UART6 特殊模式寄存器	U6SMR	396
0298h	UART6 发送 / 接收模式寄存器	U6MR	392
0299h	UART6 位速率寄存器	U6BRG	392
029Ah	UART6 发送缓冲寄存器	U6TB	389
029Bh			
029Ch	UART6 发送 / 接收控制寄存器 0	U6C0	393
029Dh	UART6 发送 / 接收控制寄存器 1	U6C1	394
029Eh	UART6 接收缓冲寄存器	U6RB	390
029Fh			
02A0h			
02A1h			
02A2h			
02A3h			
02A4h	UART7 特殊模式寄存器 4	U7SMR4	399
02A5h	UART7 特殊模式寄存器 3	U7SMR3	398
02A6h	UART7 特殊模式寄存器 2	U7SMR2	397
02A7h	UART7 特殊模式寄存器	U7SMR	396
02A8h	UART7 发送 / 接收模式寄存器	U7MR	392
02A9h	UART7 位速率寄存器	U7BRG	392
02AAh	UART7 发送缓冲寄存器	U7TB	389
02ABh			
02ACh	UART7 发送 / 接收控制寄存器 0	U7C0	393
02ADh	UART7 发送 / 接收控制寄存器 1	U7C1	394
02AEh	UART7 接收缓冲寄存器	U7RB	390
02AFh			
02B0h	I2C0 数据移位寄存器	S00	454
02B1h			
02B2h	I2C0 地址寄存器 0	S0D0	455
02B3h	I2C0 控制寄存器 0	S1D0	456
02B4h	I2C0 时钟控制寄存器	S20	458
02B5h	I2C0 开始 / 停止条件控制寄存器	S2D0	460
02B6h	I2C0 控制寄存器 1	S3D0	461
02B7h	I2C0 控制寄存器 2	S4D0	465
02B8h	I2C0 状态寄存器 0	S10	467
02B9h	I2C0 状态寄存器 1	S11	471
02BAh	I2C0 地址寄存器 1	S0D1	455
02BBh	I2C0 地址寄存器 2	S0D2	455
02BCh			
02BDh			
02BEh			
02BFh			
02C0h			
~			
02FFh			
0300h	定时器 B3,4,5 计数开始标志	TBSR	264
0301h			
0302h	定时器 A1-1 寄存器	TA11	225
0303h			
0304h	定时器 A2-1 寄存器	TA21	225
0305h			
0306h	定时器 A4-1 寄存器	TA41	225
0307h			
0308h	三相 PWM 控制寄存器 0	INVC0	282
0309h	三相 PWM 控制寄存器 1	INVC1	284

地址	寄存器	符号	记载页
030Ah	三相输出缓冲寄存器 0	IDB0	285
030Bh	三相输出缓冲寄存器 1	IDB1	285
030Ch	死区时间定时器	DTT	285
030Dh	定时器 B2 的中断发生频率设定计数器	ICTB2	286
030Eh	位置数据保持功能控制寄存器	PDRF	287
030Fh			
0310h	定时器 B3 寄存器	TB3	261
0311h			
0312h	定时器 B4 寄存器	TB4	261
0313h			
0314h	定时器 B5 寄存器	TB5	261
0315h			
0316h			
0317h			
0318h	端口功能控制寄存器	PFCR	288
0319h			
031Ah			
031Bh	定时器 B3 模式寄存器	TB3MR	264
031Ch	定时器 B4 模式寄存器	TB4MR	264
031Dh	定时器 B5 模式寄存器	TB5MR	264
031Eh			
031Fh			
0320h	计数开始标志	TABSR	225
0321h			
0322h	单触发开始标志	ONSF	226
0323h	触发选择寄存器	TRGSR	227
0324h	递增 / 递减标志	UDF	228
0325h			
0326h	定时器 A0 寄存器	TA0	224
0327h			
0328h	定时器 A1 寄存器	TA1	224
0329h			
032Ah	定时器 A2 寄存器	TA2	224
032Bh			
032Ch	定时器 A3 寄存器	TA3	224
032Dh			
032Eh	定时器 A4 寄存器	TA4	224
032Fh			
0330h	定时器 B0 寄存器	TB0	261
0331h			
0332h	定时器 B1 寄存器	TB1	261
0333h			
0334h	定时器 B2 寄存器	TB2	261
0335h			
0336h	定时器 A0 模式寄存器	TA0MR	228
0337h	定时器 A1 模式寄存器	TA1MR	228
0338h	定时器 A2 模式寄存器	TA2MR	228
0339h	定时器 A3 模式寄存器	TA3MR	228
033Ah	定时器 A4 模式寄存器	TA4MR	228
033Bh	定时器 B0 模式寄存器	TB0MR	264
033Ch	定时器 B1 模式寄存器	TB1MR	264
033Dh	定时器 B2 模式寄存器	TB2MR	264
033Eh	定时器 B2 的特殊模式寄存器	TB2SC	286
033Fh			
0340h	实时时钟的秒数据寄存器	RTCSEC	313
0341h	实时时钟的分钟数据寄存器	RTCMIN	314
0342h	实时时钟的小时数据寄存器	RTCHR	315
0343h	实时时钟的天数据寄存器	RTCWK	316
0344h	实时时钟控制寄存器 1	RTCCR1	317
0345h	实时时钟控制寄存器 2	RTCCR2	319
0346h	实时时钟的计数源选择寄存器	RTCCSR	320
0347h			
0348h	实时时钟的秒比较数据寄存器	RTCCSEC	321
0349h	实时时钟的分钟比较数据寄存器	RTCCMIN	322
034Ah	实时时钟的小时比较数据寄存器	RTCCHR	323
034Bh			

空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
034Ch			
034Dh			
034Eh			
034Fh			
0350h	CEC 功能控制寄存器 1	CECC1	494
0351h	CEC 功能控制寄存器 2	CECC2	495
0352h	CEC 功能控制寄存器 3	CECC3	496
0353h	CEC 功能控制寄存器 4	CECC4	497
0354h	CEC 标志寄存器	CECFLG	499
0355h	CEC 中断源选择寄存器	CISEL	500
0356h	CEC 发送缓冲寄存器 1	CCTB1	500
0357h	CEC 发送缓冲寄存器 2	CCTB2	501
0358h	CEC 接收缓冲寄存器 1	CCRB1	501
0359h	CEC 接收缓冲寄存器 2	CCRB2	502
035Ah	CEC 接收 Follower 地址的设定寄存器 1	CRADRI1	503
035Bh	CEC 接收 Follower 地址的设定寄存器 2	CRADRI2	503
035Ch			
035Dh			
035Eh			
035Fh			
0360h	上拉控制寄存器 0	PUR0	154
0361h	上拉控制寄存器 1	PUR1	155
0362h	上拉控制寄存器 2	PUR2	156
0363h			
0364h			
0365h			
0366h	端口控制寄存器	PCR	156
0367h			
0368h			
0369h	NMI/SD 数字滤波器寄存器	NMIDF	158
036Ah			
036Bh			
036Ch			
036Dh			
036Eh			
036Fh			
0370h	PWM 控制寄存器 0	PWMCON0	336
0371h			
0372h	PWM0 预分频器	PWMPRE0	337
0373h	PWM0 寄存器	PWMREG0	337
0374h	PWM1 预分频器	PWMPRE1	337
0375h	PWM1 寄存器	PWMREG1	337
0376h	PWM 控制寄存器 1	PWMCON1	338
0377h			
0378h			
0379h			
037Ah			
037Bh			
037Ch	计数源保护模式寄存器	CSPR	193
037Dh	看门狗定时器的刷新寄存器	WDTR	193
037Eh	看门狗定时器的开始寄存器	WDTS	194
037Fh	看门狗定时器的控制寄存器	WDC	194
0380h			
0381h			
0382h			
0383h			
0384h			
0385h			
0386h			
0387h			
0388h			
0389h			
038Ah			
038Bh			
038Ch			
038Dh			
038Eh			
038Fh			

地址	寄存器	符号	记载页
0390h	DMA2 源选择寄存器	DM2SL	204
0391h			
0392h	DMA3 源选择寄存器	DM3SL	204
0393h			
0394h			
0395h			
0396h			
0397h			
0398h	DMA0 源选择寄存器	DM0SL	204
0399h			
039Ah	DMA1 源选择寄存器	DM1SL	204
039Bh			
039Ch			
039Dh			
039Eh			
039Fh			
03A0h			
03A1h			
03A2h	断线检测辅助功能寄存器	AINRST	522
03A3h			
03A4h			
03A5h			
03A6h			
03A7h			
03A8h			
03A9h			
03AAh			
03ABh			
03ACh			
03ADh			
03AEh			
03AFh			
03B0h			
03B1h			
03B2h			
03B3h			
03B4h	SFR 监视地址寄存器	CRCSAR	549
03B5h			
03B6h	CRC 模式寄存器	CRCMR	548
03B7h			
03B8h			
03B9h			
03BAh			
03BBh			
03BCh	CRC 数据寄存器	CRCD	548
03BDh			
03BEh	CRC 输入寄存器	CRCIN	548
03BFh			
03C0h	A/D 寄存器 0	AD0	523
03C1h			
03C2h	A/D 寄存器 1	AD1	523
03C3h			
03C4h	AD 寄存器 2	AD2	523
03C5h			
03C6h	A/D 寄存器 3	AD3	523
03C7h			
03C8h	A/D 寄存器 4	AD4	523
03C9h			
03CAh	A/D 寄存器 5	AD5	523
03CBh			
03CCh	A/D 寄存器 6	AD6	523
03CDh			
03CEh	A/D 寄存器 7	AD7	523
03CFh			
03D0h			
03D1h			
03D2h			
03D3h			

空白部分为保留区，不能存取。

地址	寄存器	符号	记载页
03D4h	A/D 控制寄存器 2	ADCON2	524
03D5h			
03D6h	A/D 控制寄存器 0	ADCON0	525
03D7h	A/D 控制寄存器 1	ADCON1	527
03D8h	D/A0 寄存器	DA0	545
03D9h			
03DAh	D/A1 寄存器	DA1	545
03DBh			
03DCh	D/A 控制寄存器	DACON	545
03DDh			
03DEh			
03DFh			
03E0h	端口 P0 寄存器	P0	157
03E1h	端口 P1 寄存器	P1	157
03E2h	端口 P0 方向寄存器	PD0	158
03E3h	端口 P1 方向寄存器	PD1	158
03E4h	端口 P2 寄存器	P2	157
03E5h	端口 P3 寄存器	P3	157
03E6h	端口 P2 方向寄存器	PD2	158
03E7h	端口 P3 方向寄存器	PD3	158
03E8h	端口 P4 寄存器	P4	157
03E9h	端口 P5 寄存器	P5	157
03EAh	端口 P4 方向寄存器	PD4	158
03EBh	端口 P5 方向寄存器	PD5	158
03ECh	端口 P6 寄存器	P6	157
03EDh	端口 P7 寄存器	P7	157
03EEh	端口 P6 方向寄存器	PD6	158
03EFh	端口 P7 方向寄存器	PD7	158
03F0h	端口 P8 寄存器	P8	157
03F1h	端口 P9 寄存器	P9	157
03F2h	端口 P8 方向寄存器	PD8	158
03F3h	端口 P9 方向寄存器	PD9	158
03F4h	端口 P10 寄存器	P10	157
03F5h			
03F6h	端口 P10 方向寄存器	PD10	158
03F7h			
03F8h			
03F9h			
03FAh			
03FBh			
03FCh			
03FDh			
03FEh			
03FFh			
D000h			
~			
D07Fh			

地址	寄存器	符号	记载页
D080h	PMC0 标头图形的设定寄存器 (MIN)	PMC0HDPMIN	355
D081h			
D082h	PMC0 标头图形的设定寄存器 (MAX)	PMC0HDPMAX	355
D083h			
D084h	PMC0 数据 0 图形的设定寄存器 (MIN)	PMC0D0PMIN	356
D085h	PMC0 数据 0 图形的设定寄存器 (MAX)	PMC0D0PMAX	356
D086h	PMC0 数据 1 图形的设定寄存器 (MIN)	PMC0D1PMIN	356
D087h	PMC0 数据 1 图形的设定寄存器 (MAX)	PMC0D1PMAX	356
D088h	PMC0 检测结果寄存器	PMC0TIM	357
D089h			
D08Ah	PMC0 计数值寄存器	PMC0BC	357
D08Bh			
D08Ch	PMC0 接收数据的保存寄存器 0	PMC0DAT0	358
D08Dh	PMC0 接收数据的保存寄存器 1	PMC0DAT1	358
D08Eh	PMC0 接收数据的保存寄存器 2	PMC0DAT2	358
D08Fh	PMC0 接收数据的保存寄存器 3	PMC0DAT3	358
D090h	PMC0 接收数据的保存寄存器 4	PMC0DAT4	358
D091h	PMC0 接收数据的保存寄存器 5	PMC0DAT5	358
D092h	PMC0 接收位数寄存器	PMC0RBIT	357
D093h			
D094h	PMC1 标头图形的设定寄存器 (MIN)	PMC1HDPMIN	355
D095h			
D096h	PMC1 标头图形的设定寄存器 (MAX)	PMC1HDPMAX	355
D097h			
D098h	PMC1 数据 0 图形的设定寄存器 (MIN)	PMC1D0PMIN	356
D099h	PMC1 数据 0 图形的设定寄存器 (MAX)	PMC1D0PMAX	356
D09Ah	PMC1 数据 1 图形的设定寄存器 (MIN)	PMC1D1PMIN	356
D09Bh	PMC1 数据 1 图形的设定寄存器 (MAX)	PMC1D1PMAX	356
D09Ch	PMC1 检测结果寄存器	PMC1TIM	357
D09Dh			
D09Eh	PMC1 计数值寄存器	PMC1BC	357
D09Fh			
D0A0h			
~			
D7Fh			

FFFFh	选项功能选择 1 地址	OFS1	42
-------	-------------	------	----

空白部分为保留区，不能存取。

## M16C/64A 群

### 瑞萨单片机

---

## 1. 概要

### 1.1 特点

M16C/64A 群是装载了 M16C/60 系列 CPU 内核的闪存内置型单片机。M16C/60 系列 CPU 内核有高功能指令和高指令效率，还具备 1M 字节的地址空间（可扩展到 4M 字节）以及快速执行指令的能力，并且因有乘法器而能进行快速运算处理。

M16C/64A 群不仅功耗小，而且能通过运行模式进行功率控制，通过噪声对策结构减少辐射噪声并增大噪声耐量。

M16C/64A 群内置了多功能定时器、串行接口等各种外围功能，能减少系统的部件数。

#### 1.1.1 用途

音响、照相机、TV、家电、办公设备、通信设备、便携式设备、工业设备等。

## 1.2 规格概要

M16C/64A 群有 100 引脚版。  
规格概要如表 1.1 ~ 表 1.2 所示。

表 1.1 规格概要（100 引脚版）（1/2）

分类	功能	说明
CPU	中央处理器	M16C/60 内核（乘法器：16 位 × 16 位 → 32 位 乘加运算指令：16 位 × 16 位 + 32 位 → 32 位） <ul style="list-style-type: none"> <li>基本指令数：91</li> <li>最短指令执行时间：40.0ns（f(BCLK)=25MHz，VCC1=VCC2=2.7 ~ 5.5V）</li> <li>运行模式：单芯片、存储器扩展、微处理器</li> </ul>
存储器	ROM、RAM 数据闪存	请参照“表 1.3 产品一览表”。
电压检测	电压检测电路	<ul style="list-style-type: none"> <li>上电复位</li> <li>电压检测 3 处（电压检测 0 和电压检测 1 可选择检测电平）</li> </ul>
时钟	时钟发生电路	<ul style="list-style-type: none"> <li>4 个电路 主时钟、副时钟、低速内部振荡器（125kHz）、PLL 频率合成器</li> <li>振荡停止检测：主时钟振荡停止 / 再振荡的检测功能</li> <li>分频电路：可选择 1,2,4,8 和 16 分频</li> <li>低功耗结构：等待模式、停止模式</li> <li>有实时时钟</li> </ul>
外部总线扩展	总线存储器扩展功能	<ul style="list-style-type: none"> <li>地址空间：1M 字节</li> <li>外部总线接口：可插入 0 ~ 3 个等待，输出 4 个片选，具有存储器空间扩展功能（可扩展到 4M 字节）和 3V/5V 接口。</li> <li>总线模式：可选择分离总线或者多路复用总线。 可选择数据总线的宽度（8 位 / 16 位）。 可选择地址总线的条数（12 条 / 16 条 / 20 条）。</li> </ul>
I/O 端口	可编程输入 / 输出 端口	<ul style="list-style-type: none"> <li>CMOS 输入 / 输出：85 个（可设定上拉电阻）</li> <li>N 沟道漏极开路端口：3 个</li> </ul>
中断		中断向量数：70 个 外部中断输入：13 个（ $\overline{\text{NMI}}$ 、 $\overline{\text{INT}} \times 8$ 、键输入 $\times 4$ ） 中断优先级：7 级
看门狗定时器		15 位 × 1 个（带预分频器） 可选择复位开始功能。
DMA	DMAC	<ul style="list-style-type: none"> <li>4 个通道、周期挪用方式</li> <li>启动源个数：43 个</li> <li>传送模式：2 种（单次传送、重复传送）</li> </ul>

表 1.2 规格概要 (100 引脚版) (2/2)

分类	功能	说明
定时器	定时器 A	16 位定时器 ×5 个 定时器模式、事件计数器模式、单触发定时器模式、脉宽调制 (PWM) 模式 事件计数器二相脉冲信号处理 (二相编码器输入) ×3 个 可编程输出模式 ×3 个
	定时器 B	16 位定时器 ×6 个 定时器模式、事件计数器模式、脉冲周期测量模式、脉宽测量模式
	用于三相马达控制的定时器功能	三相反相器控制 (使用定时器 A1、定时器 A2、定时器 A4、定时器 B2) 内置死区时间定时器
	实时定时器时钟	对秒、分钟、小时和天进行计数。
	PWM 功能	8 位 ×2 个
	遥控器信号接收功能	<ul style="list-style-type: none"> <li>• 2 个电路</li> <li>• 4 种图形波形的比较 (区别标头、数据 0、数据 1、特殊数据)</li> <li>• 6 字节接收缓冲器 (只有 1 个电路)</li> <li>• 32kHz 工作</li> </ul>
串行接口	UART0 ~ UART2 UART5 ~ UART7	时钟同步 / 异步兼用 ×6 个通道 I <sup>2</sup> C-bus、IEBus (注 1)、特殊模式 2 SIM (UART2)
	SI/O3、SI/O4	时钟同步专用 × 2 个通道
多主控 I <sup>2</sup> C-bus 接口		1 个通道
CEC 功能 (注 3)		CEC 发送和接收、仲裁失败检测、ACK 自动发送、32kHz 工作
A/D 转换器		10 位分辨率 ×26 个通道、有采样 & 保持、转换时间 1.72μs
D/A 转换器		8 位分辨率 ×2 个通道
CRC 运算电路		符合 CRC-CCITT ( $X^{16}+X^{12}+X^5+1$ )、CRC-16 ( $X^{16}+X^{15}+X^2+1$ ) 的标准
闪存		<ul style="list-style-type: none"> <li>• 编程 / 擦除电压: 2.7V ~ 5.5V</li> <li>• 编程 / 擦除次数: 1,000 次 (程序 ROM1、程序 ROM2) 10,000 次 (数据闪存)</li> <li>• 编程保护: ROM 码保护、ID 码检查</li> </ul>
调试功能		on-chip 调试功能、板上闪存改写功能、地址匹配中断 × 4
工作频率 / 电源电压		25MHz/VCC1=2.7 ~ 5.5V, VCC2=2.7V ~ VCC1
消耗电流		TBD (25MHz/VCC1=VCC2=3V) TBD (VCC1=VCC2=3V, 停止模式)
工作环境温度		-20°C ~ 85°C、-40°C ~ 85°C (注 2)
封装		100 引脚 QFP: PRQP0100JD-B (旧封装代码: 100P6F-A) 100 引脚 LQFP: PLQP0100KB-A (旧封装代码: 100P6Q-A)

注 1. IEBus 是 NEC 电子公司的注册商标。

注 2. 有关工作环境温度, 请参照“表 1.3 产品一览表”。

注 3. CEC 功能是对应 HDMI(High-Definition Multimedia Interface) 规格的发送和接收 CEC 信号的电路。HDMI 和 High-Definition Multimedia Interface 是 HDMI Licensing, LLC 的商标或者注册商标。

### 1.3 产品一览表

产品一览表如表 1.3 所示，产品型号、存储器容量和封装、闪存版的标记图（俯视图）分别如图 1.1 和图 1.2 所示。

表 1.3 产品一览表

产品型号	ROM 容量			RAM 容量	封装	备注
	程序 ROM1	程序 ROM2	数据闪存			
R5F364A6NFA (计)	128K 字节	16K 字节	4K 字节 ×2 块	12K 字节	PRQP0100JD-B	工作环境温度 -20°C ~ 85°C
R5F364A6NFB (计)					PLQP0100KB-A	
R5F364A6DFA (计)					PRQP0100JD-B	工作环境温度 -40°C ~ 85°C
R5F364A6DFB (计)					PLQP0100KB-A	
R5F364AENFA (计)	256K 字节	16K 字节	4K 字节 ×2 块	20K 字节	PRQP0100JD-B	工作环境温度 -20°C ~ 85°C
R5F364AENFB (计)					PLQP0100KB-A	
R5F364AEDFA (开)					PRQP0100JD-B	工作环境温度 -40°C ~ 85°C
R5F364AEDFB (开)					PLQP0100KB-A	
R5F364AMNFA (计)	512K 字节	16K 字节	4K 字节 ×2 块	31K 字节	PRQP0100JD-B	工作环境温度 -20°C ~ 85°C
R5F364AMNFB (计)					PLQP0100KB-A	
R5F364AMDFA (计)					PRQP0100JD-B	工作环境温度 -40°C ~ 85°C
R5F364AMDFB (计)					PLQP0100KB-A	

(开)：开发中

(计)：计划中

各封装的旧封装代码如下：

PRQP0100JD-B: 100P6F-A, PLQP0100KB-A: 100P6Q-A

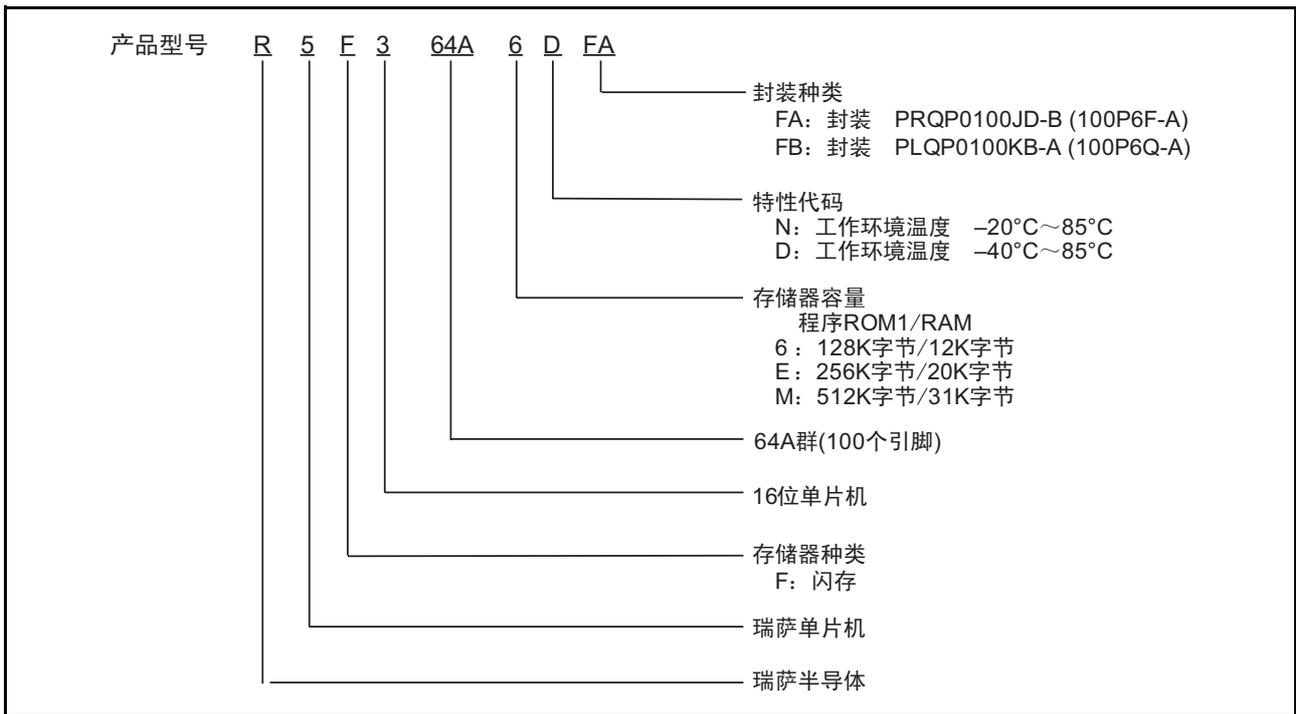


图 1.1 产品型号、存储器容量和封装

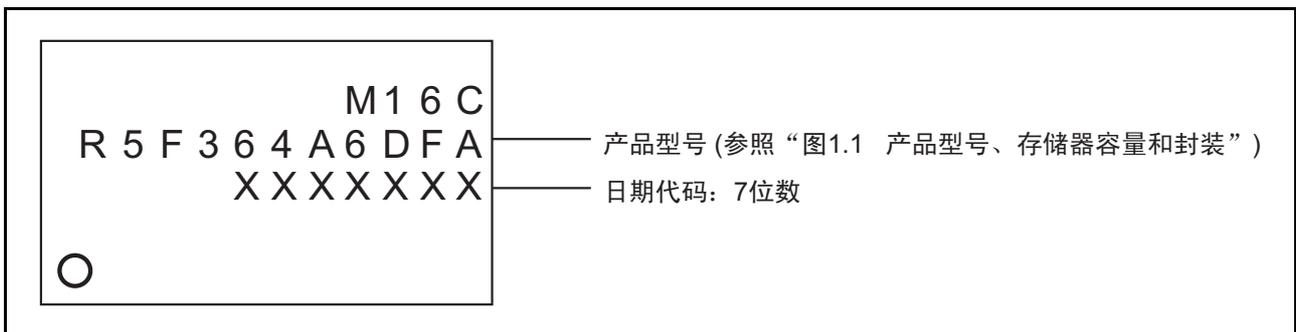
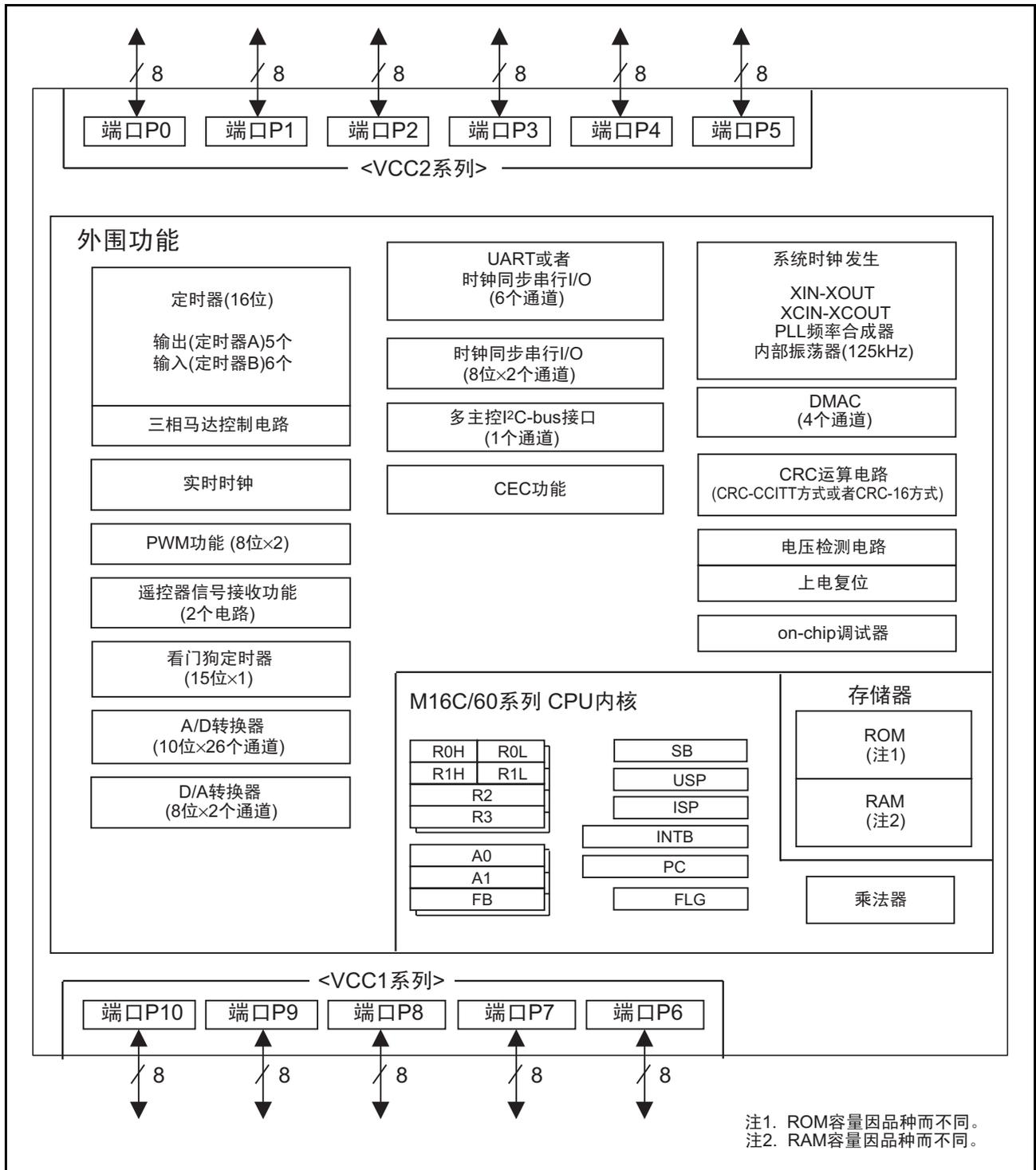


图 1.2 闪存版的标记图 (俯视图)

1.4 框图

框图如图 1.3 所示。



注1. ROM容量因品种而不同。  
注2. RAM容量因品种而不同。

图 1.3 框图 (100 引脚版)

1.5 引脚排列图

引脚排列图（俯视图）和引脚名一览表分别如图 1.4 ~ 图 1.5 和表 1.4 ~ 表 1.5 所示。

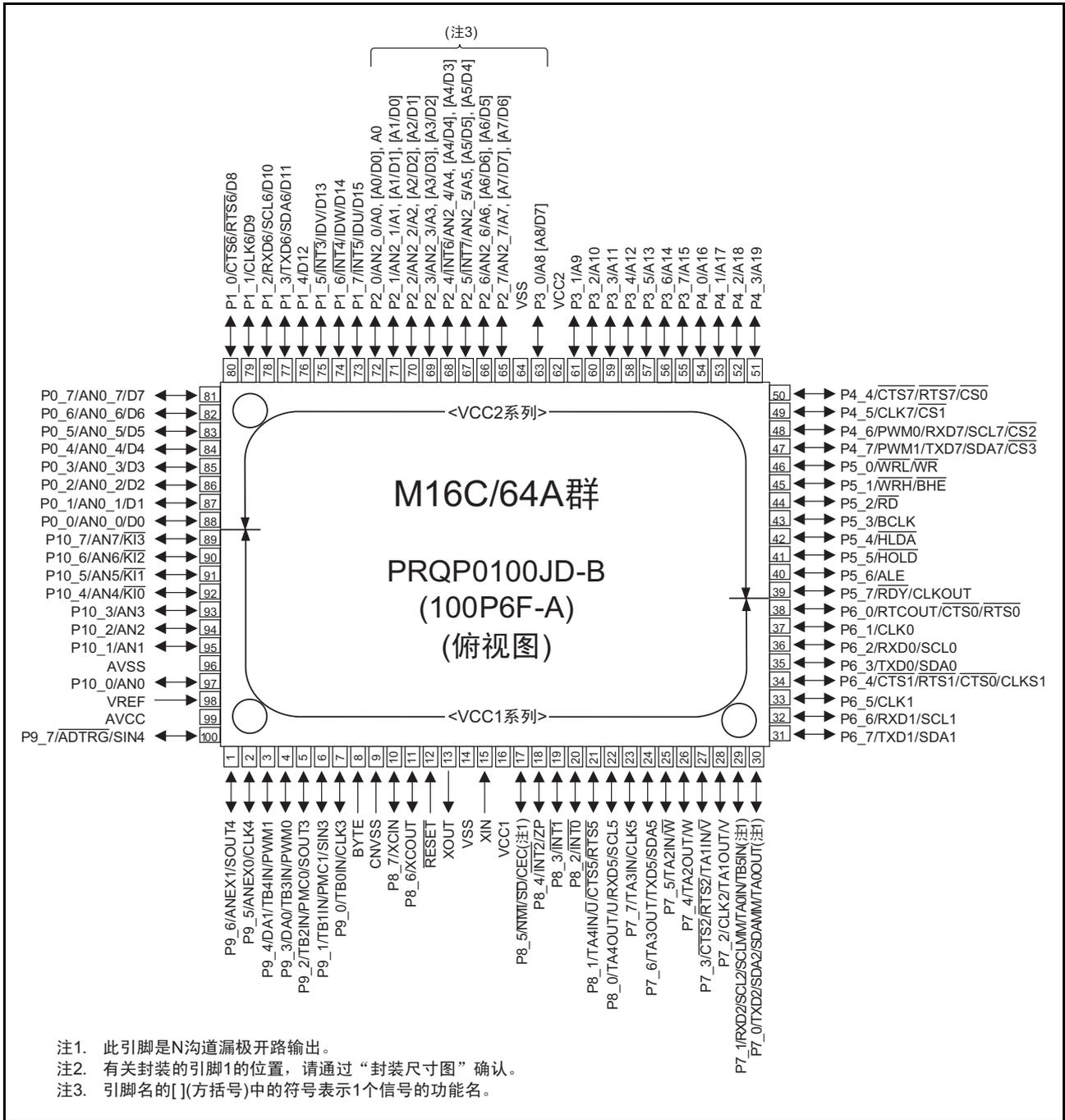


图 1.4 100 引脚版的引脚排列图（俯视图）

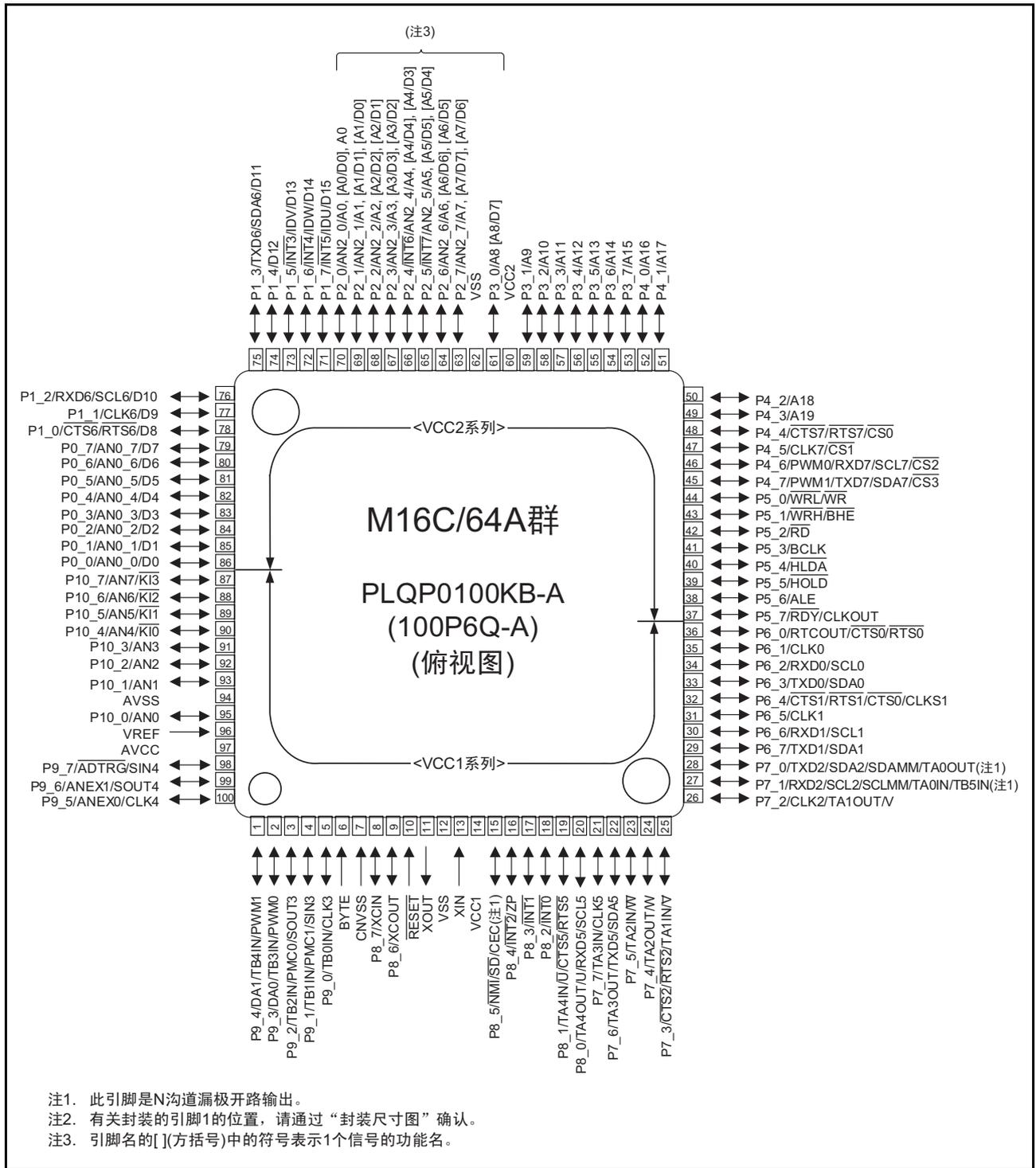


图 1.5 100 引脚版的引脚连接图 (俯视图)

注1. 此引脚是N沟道漏极开路输出。  
注2. 有关封装的引脚1的位置, 请通过“封装尺寸图”确认。  
注3. 引脚名的[ ](方括号)中的符号表示1个信号的功能名。

表 1.4 100 引脚版的引脚名一览表 (1/2)

Pin No.		控制引脚	端口	外围功能的输入 / 输出引脚				总线控制引脚
FA	FB			中断	定时器	串行接口	A/D 转换器 D/A 转换器	
1	99		P9_6			SOUT4	ANEX1	
2	100		P9_5			CLK4	ANEX0	
3	1		P9_4		TB4IN/PWM1		DA1	
4	2		P9_3		TB3IN/PWM0		DA0	
5	3		P9_2		TB2IN/PMC0	SOUT3		
6	4		P9_1		TB1IN/PMC1	SIN3		
7	5		P9_0		TB0IN	CLK3		
8	6	BYTE						
9	7	CNVSS						
10	8	XCIN	P8_7					
11	9	XCOUT	P8_6					
12	10	RESET						
13	11	XOUT						
14	12	VSS						
15	13	XIN						
16	14	VCC1						
17	15		P8_5	NMI	SD	CEC		
18	16		P8_4	INT2	ZP			
19	17		P8_3	INT1				
20	18		P8_2	INT0				
21	19		P8_1		TA4IN/U	CTS5/RTS5		
22	20		P8_0		TA4OUT/U	RXD5/SCL5		
23	21		P7_7		TA3IN	CLK5		
24	22		P7_6		TA3OUT	TXD5/SDA5		
25	23		P7_5		TA2IN/W			
26	24		P7_4		TA2OUT/W			
27	25		P7_3		TA1IN/V	CTS2/RTS2		
28	26		P7_2		TA1OUT/V	CLK2		
29	27		P7_1		TA0IN/TB5IN	RXD2/SCL2/SCLMM		
30	28		P7_0		TA0OUT	TXD2/SDA2/SDAMM		
31	29		P6_7			TXD1/SDA1		
32	30		P6_6			RXD1/SCL1		
33	31		P6_5			CLK1		
34	32		P6_4			CTS1/RTS1/CTS0/CLKS1		
35	33		P6_3			TXD0/SDA0		
36	34		P6_2			RXD0/SCL0		
37	35		P6_1			CLK0		
38	36		P6_0		RTCOUT	CTS0/RTS0		
39	37	CLKOUT	P5_7					RDY
40	38		P5_6					ALE
41	39		P5_5					HOLD
42	40		P5_4					HLDA
43	41		P5_3					BCLK
44	42		P5_2					RD
45	43		P5_1					WRH/BHE
46	44		P5_0					WRL/WR
47	45		P4_7		PWM1	TXD7/SDA7		CS3
48	46		P4_6		PWM0	RXD7/SCL7		CS2
49	47		P4_5			CLK7		CS1
50	48		P4_4			CTS7/RTS7		CS0

表 1.5 100 引脚版的引脚名一览表 (2/2)

Pin No.		控制引脚	端口	外围功能的输入 / 输出引脚				总线控制引脚
FA	FB			中断	定时器	串行接口	A/D 转换器 D/A 转换器	
51	49		P4_3					A19
52	50		P4_2					A18
53	51		P4_1					A17
54	52		P4_0					A16
55	53		P3_7					A15
56	54		P3_6					A14
57	55		P3_5					A13
58	56		P3_4					A12
59	57		P3_3					A11
60	58		P3_2					A10
61	59		P3_1					A9
62	60	VCC2						
63	61		P3_0					A8, [A8/D7]
64	62	VSS						
65	63		P2_7				AN2_7	A7, [A7/D7], [A7/D6]
66	64		P2_6				AN2_6	A6, [A6/D6], [A6/D5]
67	65		P2_5	$\overline{\text{INT7}}$			AN2_5	A5, [A5/D5], [A5/D4]
68	66		P2_4	$\overline{\text{INT6}}$			AN2_4	A4, [A4/D4], [A4/D3]
69	67		P2_3				AN2_3	A3, [A3/D3], [A3/D2]
70	68		P2_2				AN2_2	A2, [A2/D2], [A2/D1]
71	69		P2_1				AN2_1	A1, [A1/D1], [A1/D0]
72	70		P2_0				AN2_0	A0, [A0/D0], A0
73	71		P1_7	$\overline{\text{INT5}}$	IDU			D15
74	72		P1_6	$\overline{\text{INT4}}$	IDW			D14
75	73		P1_5	$\overline{\text{INT3}}$	IDV			D13
76	74		P1_4					D12
77	75		P1_3			TXD6/SDA6		D11
78	76		P1_2			RXD6/SCL6		D10
79	77		P1_1			CLK6		D9
80	78		P1_0			$\overline{\text{CTS6/RTS6}}$		D8
81	79		P0_7				AN0_7	D7
82	80		P0_6				AN0_6	D6
83	81		P0_5				AN0_5	D5
84	82		P0_4				AN0_4	D4
85	83		P0_3				AN0_3	D3
86	84		P0_2				AN0_2	D2
87	85		P0_1				AN0_1	D1
88	86		P0_0				AN0_0	D0
89	87		P10_7	$\overline{\text{KI3}}$			AN7	
90	88		P10_6	$\overline{\text{KI2}}$			AN6	
91	89		P10_5	$\overline{\text{KI1}}$			AN5	
92	90		P10_4	$\overline{\text{KI0}}$			AN4	
93	91		P10_3				AN3	
94	92		P10_2				AN2	
95	93		P10_1				AN1	
96	94	AVSS						
97	95		P10_0				AN0	
98	96	VREF						
99	97	AVCC						
100	98		P9_7			SIN4	$\overline{\text{ADTRG}}$	

## 1.6 引脚功能的说明

表 1.6 引脚功能的说明（100 引脚版）（1/3）

分类	引脚名	输入 / 输出	电源系统	功能
电源输入	VCC1 VCC2 VSS	输入	—	必须将 2.7V ~ 5.5V 输入到 VCC1、VCC2 引脚。 输入条件是 $VCC1 \geq VCC2$ 。 必须将 0V 输入到 VSS 引脚。
模拟电源输入	AVCC AVSS	输入	VCC1	A/D 转换器和 D/A 转换器的电源输入。必须将 AVCC 引脚连接到 VCC1，将 AVSS 引脚连接到 VSS。
复位输入	$\overline{\text{RESET}}$	输入	VCC1	如果将“L”电平输入到此引脚，单片机就进入复位状态。
CNVSS	CNVSS	输入	VCC1	转换处理器模式的引脚。复位后，在单芯片模式中开始运行时，必须通过电阻连接到 VSS；在微处理器模式中开始运行时，必须连接到 VCC1。
外部数据总线宽度转换输入	BYTE	输入	VCC1	用于转换外部区域数据总线的引脚。当此引脚为“L”电平时，数据总线为 16 位；为“H”电平时，数据总线为 8 位。必须固定为“L”电平或者“H”电平。在单芯片模式中，必须连接到 VSS。
总线控制引脚	D0 ~ D7	输入 / 输出	VCC2	在存取了选择分离总线的区域时，进行数据（D0 ~ D7）的输入 / 输出。
	D8 ~ D15	输入 / 输出	VCC2	在外部数据总线为 16 位并且存取了选择分离总线的区域时，进行数据（D8 ~ D15）的输入 / 输出。
	A0 ~ A19	输出	VCC2	输出地址 A0 ~ A19
	A0/D0 ~ A7/D7	输入 / 输出	VCC2	在外部数据总线为 8 位并且存取了选择多路复用总线的区域时，分时进行数据（D0 ~ D7）的输入 / 输出和地址（A0 ~ A7）的输出。
	A1/D0 ~ A8/D7	输入 / 输出	VCC2	在外部数据总线为 16 位并且存取了选择多路复用总线的区域时，分时进行数据（D0 ~ D7）的输入 / 输出和地址（A1 ~ A8）的输出。
	$\overline{\text{CS0}} \sim \overline{\text{CS3}}$	输出	VCC2	用于指定存取空间的片选信号
	$\overline{\text{WRL}}/\overline{\text{WR}}$ $\overline{\text{WRH}}/\overline{\text{BHE}}$ $\overline{\text{RD}}$	输出	VCC2	输出 $\overline{\text{WRL}}$ 、 $\overline{\text{WRH}}$ 、 $\overline{\text{WR}}$ 、 $\overline{\text{BHE}}$ 、 $\overline{\text{RD}}$ 信号。通过程序转换 $\overline{\text{WRL}}$ 、 $\overline{\text{WRH}}$ 或者 $\overline{\text{BHE}}$ 、 $\overline{\text{WR}}$ 。 <ul style="list-style-type: none"> <li>选择 <math>\overline{\text{WRL}}</math>、<math>\overline{\text{WRH}}</math>、<math>\overline{\text{RD}}</math> 时 在外部数据为 16 位的情况下，当 <math>\overline{\text{WRL}}</math> 信号为“L”电平时写偶数地址；当 <math>\overline{\text{WRH}}</math> 信号为“L”电平时写奇数地址；当 <math>\overline{\text{RD}}</math> 信号为“L”电平时进行读操作。</li> <li>选择 <math>\overline{\text{WR}}</math>、<math>\overline{\text{BHE}}</math>、<math>\overline{\text{RD}}</math> 时 当 <math>\overline{\text{WR}}</math> 信号为“L”电平时进行写操作；当 <math>\overline{\text{RD}}</math> 信号为“L”电平时进行读操作；当 <math>\overline{\text{BHE}}</math> 信号为“L”电平时存取奇数地址。在外部数据总线为 8 位时，必须使用此模式。</li> </ul>
	ALE	输出	VCC2	用于锁存地址的信号
	$\overline{\text{HOLD}}$	输入	VCC2	在输入为“L”电平期间，单片机处于保持状态。
	$\overline{\text{HLDA}}$	输出	VCC2	在保持状态期间，输出“L”电平。
$\overline{\text{RDY}}$	输入	VCC2	在输入为“L”电平期间，单片机的总线处于等待状态。	

电源系统：将与外部总线有关的引脚的电源系统分为 VCC2 系统。因此，能通过不同于 VCC1 的电源系统进行连接。

表 1.7 引脚功能的说明（100 引脚版）（2/3）

分类	引脚名	输入 / 输出	电源系统	功能
主时钟输入	XIN	输入	VCC1	主时钟振荡电路的输入 / 输出。必须在 XIN 引脚和 XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器（注 1）。如果输入外部生成的时钟，就必须从 XIN 引脚输入时钟，并将 XOUT 引脚置为开路。
主时钟输出	XOUT	输出	VCC1	
副时钟输入	XCIN	输入	VCC1	副时钟振荡电路的输入 / 输出。必须在 XCIN 引脚和 XCOUT 引脚之间连接晶体振荡器（注 1）。如果输入外部生成的时钟，就必须从 XCIN 引脚输入时钟，并将 XCOUT 引脚置为开路。
副时钟输出	XCOUT	输出	VCC1	
BCLK 输出	BCLK	输出	VCC2	输出 BCLK 信号。
时钟输出	CLKOUT	输出	VCC2	输出和 f <sub>C</sub> 、f <sub>1</sub> 、f <sub>8</sub> 或者 f <sub>32</sub> 相同周期的时钟。
INT 中断输入	$\overline{\text{INT0}} \sim \overline{\text{INT2}}$	输入	VCC1	INT 中断的输入
	$\overline{\text{INT3}} \sim \overline{\text{INT7}}$	输入	VCC2	
NMI 中断输入	$\overline{\text{NMI}}$	输入	VCC1	NMI 中断的输入
键输入中断的输入	$\overline{\text{KI0}} \sim \overline{\text{KI3}}$	输入	VCC1	键输入中断的输入
定时器 A	TA0OUT ~ TA4OUT	输入 / 输出	VCC1	定时器 A0 ~ A4 的输入 / 输出（但是，TA0OUT 的输出为 N 沟道漏极开路输出。）
	TA0IN ~ TA4IN	输入	VCC1	定时器 A0 ~ A4 的输入
	ZP	输入	VCC1	Z 相的输入
定时器 B	TB0IN ~ TB5IN	输入	VCC1	定时器 B0 ~ B5 的输入
用于三相马达控制的定时器	U、 $\overline{\text{U}}$ 、V、 $\overline{\text{V}}$ 、W、 $\overline{\text{W}}$	输出	VCC1	用于三相马达控制的定时器输出
	$\overline{\text{SD}}$	输入	VCC1	强制截止的输入
	IDU、IDV、IDW	输入	VCC2	位置数据的输入
实时时钟输出	RTCOUT	输出	VCC1	实时时钟的输出
PWM 输出	PWM0、PWM1	输出	VCC1、VCC2	PWM 输出
遥控器信号接收输入	PMC0、PMC1	输入	VCC1	遥控器信号接收功能的输入
串行接口 UART0 ~ UART2 UART5 ~ UART7	$\overline{\text{CTS0}} \sim \overline{\text{CTS2}}$ $\overline{\text{CTS5}}$	输入	VCC1	用于发送控制的输入
	$\overline{\text{CTS6}}$ 、 $\overline{\text{CTS7}}$	输入	VCC2	
	$\overline{\text{RTS0}} \sim \overline{\text{RTS2}}$ $\overline{\text{RTS5}}$	输出	VCC1	
	$\overline{\text{RTS6}}$ 、 $\overline{\text{RTS7}}$	输出	VCC2	
	CLK0 ~ CLK2 CLK5	输入 / 输出	VCC1	发送 / 接收时钟的输入 / 输出
	CLK6、CLK7	输入 / 输出	VCC2	
	RXD0 ~ RXD2 RXD5	输入	VCC1	串行数据的输入
	RXD6、RXD7	输入	VCC2	
	TXD0 ~ TXD2 TXD5	输出	VCC1	串行数据的输出（注 2）
	TXD6、TXD7	输出	VCC2	
	CLKS1	输出	VCC1	发送 / 接收时钟的多个引脚输出功能的输出

注 1. 有关振荡特性，请向振荡器厂商询问。

注 2. TXD2、SDA2 和 SCL2 的输出为 N 沟道漏极开路输出。TXDi (i=0,1,5 ~ 7)、SDAi 和 SCLi 的输出为 CMOS 输出，能通过程序更改为 N 沟道漏极开路输出。

表 1.8 引脚功能的说明 (100 引脚版) (3/3)

分类	引脚名	输入 / 输出	电源系统	功能
UART0 ~ UART2 UART5 ~ UART7 I <sup>2</sup> C 模式	SDA0 ~ SDA2 SDA5	输入 / 输出	VCC1	I <sup>2</sup> C 模式的串行数据的输入 / 输出
	SDA6、SDA7	输入 / 输出	VCC2	
	SCL0 ~ SCL2 SCL5	输入 / 输出	VCC1	I <sup>2</sup> C 模式的发送 / 接收时钟的输入 / 输出
	SCL6、SCL7	输入 / 输出	VCC2	
串行接口 SI/O3、SI/O4	CLK3、CLK4	输入 / 输出	VCC1	发送 / 接收时钟的输入 / 输出
	SIN3、SIN4	输入	VCC1	串行数据的输入
	SOUT3、SOUT4	输出	VCC1	串行数据的输出
多主控 I <sup>2</sup> C-bus 接口	SDAMM	输入 / 输出	VCC1	串行数据的输入 / 输出 (输出为 N 沟道漏极开路输出)
	SCLMM	输入 / 输出	VCC1	发送 / 接收时钟的输入 / 输出 (输出为 N 沟道漏极开路输出)
CEC 输入 / 输出	CEC	输入 / 输出	VCC1	CEC 输入 / 输出 (输出为 N 沟道漏极开路输出)
基准电压输入	VREF	输入	VCC1	A/D 转换器和 D/A 转换器的基准电压输入
A/D 转换器	AN0 ~ AN7	输入	VCC1	A/D 转换器的模拟输入
	AN0_0 ~ AN0_7 AN2_0 ~ AN2_7	输入	VCC2	
	ADTRG	输入	VCC1	A/D 转换器的外部触发输入
	ANEX0、ANEX1	输入	VCC1	A/D 转换器的扩展模拟输入
D/A 转换器	DA0、DA1	输出	VCC1	D/A 转换器的输出
输入 / 输出端口	P0_0 ~ P0_7 P1_0 ~ P1_7 P2_0 ~ P2_7 P3_0 ~ P3_7 P4_0 ~ P4_7 P5_0 ~ P5_7	输入 / 输出	VCC2	CMOS 的 8 位输入 / 输出端口。有选择输入 / 输出的方向寄存器，每个引脚都能用作输入端口或者输出端口。 输入端口能以 4 位为单位选择有无上拉电阻。
	P6_0 ~ P6_7 P7_0 ~ P7_7 P8_0 ~ P8_7 P9_0 ~ P9_7 P10_0 ~ P10_7	输入 / 输出	VCC1	具有和 P0 同等功能的 8 位输入 / 输出端口。但是，P7_0、P7_1、P8_5 的输出为 N 沟道漏极开路输出，没有上拉电阻。 P8_5 和 NMI 引脚复用，能确认 $\overline{\text{NMI}}$ 的输入电平。

## 2. 中央处理器

CPU 的寄存器如图 2.1 所示。CPU 有 13 个寄存器，其中 R0、R1、R2、R3、A0、A1、FB 构成寄存器组。有 2 组寄存器组。

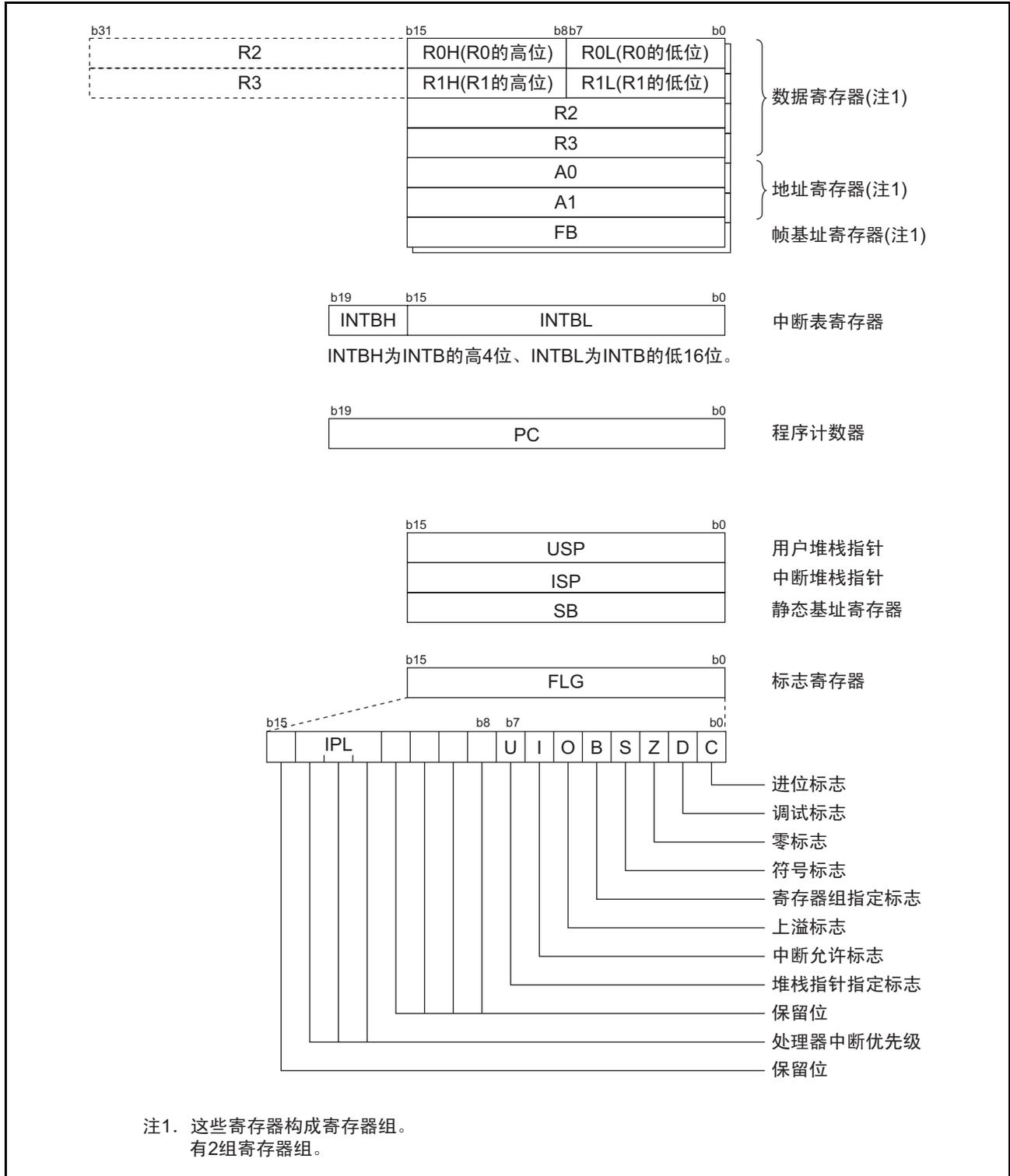


图 2.1 CPU 的寄存器

## 2.1 数据寄存器（R0、R1、R2、R3）

R0 由 16 位构成，主要用于传送、算术和逻辑运算。R1 ~ R3 和 R0 相同。

能将 R0 的高位（R0H）和低位（R0L）分别用作 8 位数据寄存器，R1H、R1L 和 R0H、R0L 相同。能将 R2 和 R0 组合用作 32 位数据寄存器（R2R0），R3R1 和 R2R0 相同。

## 2.2 地址寄存器（A0、A1）

A0 由 16 位构成，用于地址寄存器间接寻址和地址寄存器相对寻址。另外，还用于传送、算术和逻辑运算。A1 和 A0 相同。

能将 A1 和 A0 组合用作 32 位地址寄存器（A1A0）。

## 2.3 帧基址寄存器（FB）

FB 由 16 位构成，用于 FB 相对寻址。

## 2.4 中断表寄存器（INTB）

INTB 由 20 位构成，表示可变中断向量表的起始地址。

## 2.5 程序计数器（PC）

PC 由 20 位构成，表示下次执行的指令地址。

## 2.6 用户堆栈指针（USP）和中断堆栈指针（ISP）

堆栈指针（SP）有 USP 和 ISP 两种，都由 16 位构成。

能通过 FLG 的 U 标志，进行 USP 和 ISP 的转换。

## 2.7 静态基址寄存器（SB）

SB 由 16 位构成，用于 SB 相对寻址。

## 2.8 标志寄存器（FLG）

FLG 由 11 位构成，表示 CPU 状态。

### 2.8.1 进位标志（C 标志）

保存由算术逻辑运算器产生的进位、借位和移出位等。

### 2.8.2 调试标志（D 标志）

D 标志是调试专用标志，必须置“0”。

### 2.8.3 零标志（Z 标志）

在运算结果为 0 时为“1”，否则为“0”。

#### 2.8.4 符号标志 (S 标志)

在运算结果为负时为“1”，否则为“0”。

#### 2.8.5 寄存器组指定标志 (B 标志)

在 B 标志为“0”时，指定寄存器组 0；在 B 标志为“1”时，指定寄存器组 1。

#### 2.8.6 上溢标志 (O 标志)

在运算结果上溢时为“1”，否则为“0”。

#### 2.8.7 中断允许标志 (I 标志)

这是允许屏蔽中断的标志。

在 I 标志为“0”时，禁止可屏蔽中断；在 I 标志为“1”时，允许可屏蔽中断。

如果接受中断请求，I 标志就变为“0”。

#### 2.8.8 堆栈指针指定标志 (U 标志)

在 U 标志为“0”时，指定 ISP；在 U 标志为“1”时，指定 USP。

在接受硬件中断请求或者执行软件中断号 0 ~ 31 的 INT 指令时，U 标志变为“0”。

#### 2.8.9 处理器中断优先级 (IPL)

IPL 由 3 位构成，指定 0 ~ 7 级的 8 个处理器中断优先级。

如果请求的中断优先级高于 IPL，就允许该中断请求。

#### 2.8.10 保留位

只能写“0”，读取值为不定值。

### 3. 地址空间

#### 3.1 地址空间

地址空间为地址 00000h ~ 地址 FFFFFh 的 1M 字节。能使用存储器空间扩展功能将地址空间扩展到 4M 字节，此时能将地址 40000h ~ 地址 BFFFFh 用作外部区域（存储体 0 ~ 存储体 7）。地址空间如图 3.1 所示，能存取的区域因处理器模式和各控制位的状态而不同。

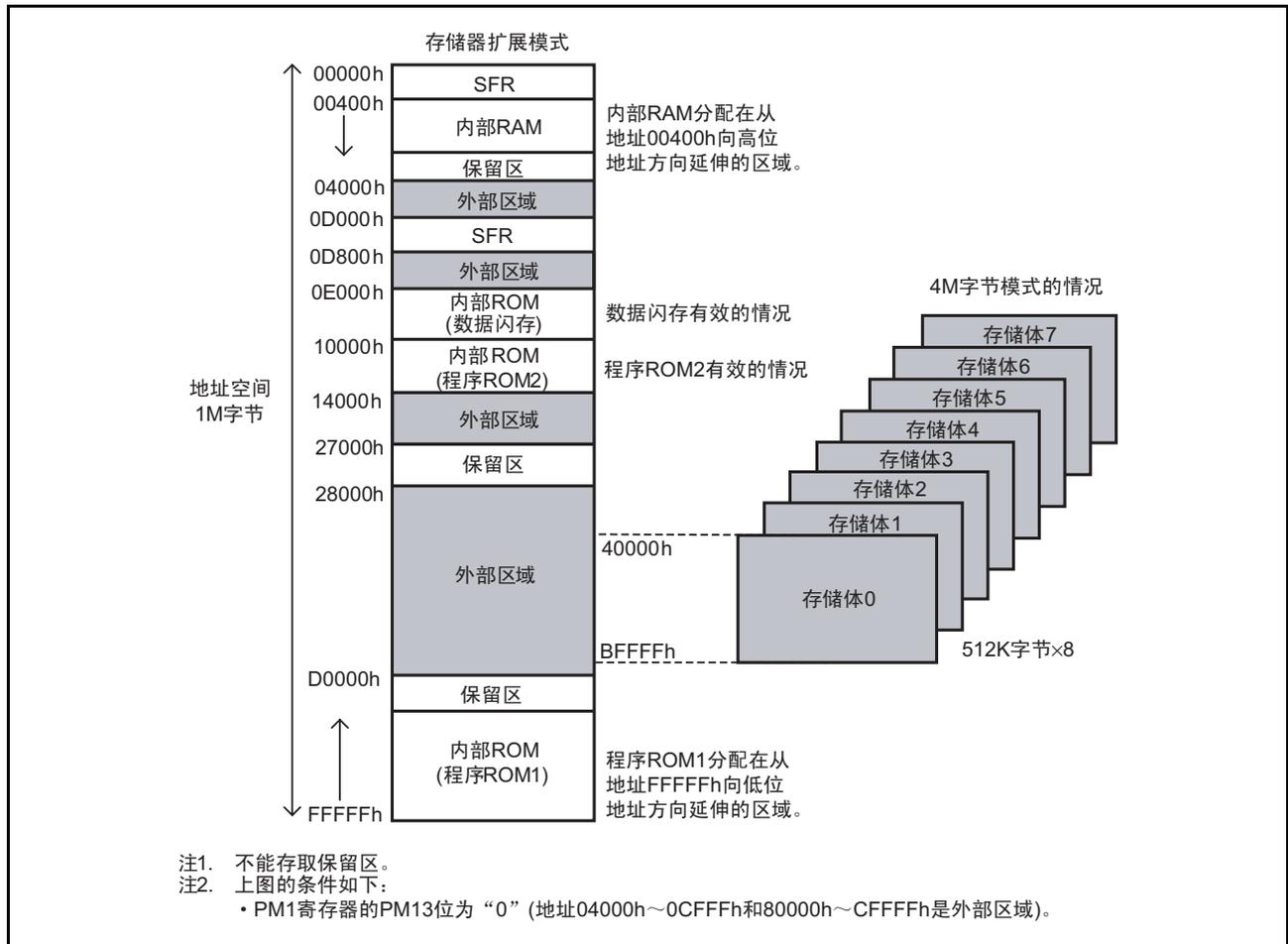


图 3.1 地址空间

### 3.2 存储器的分配

SFR 分配在地址 00000h ~地址 003FFh 和地址 0D000h ~地址 0D7FFh，配置了外围功能控制寄存器。SFR 中未被配置的区域全部为保留区，用户不能存取。

内部 RAM 分配在从地址 00400h 向高位地址方向延伸的区域。例如，10K 字节的内部 RAM 分配在地址 00400h ~地址 02BFFh。内部 RAM 除了保存数据以外，还用作子程序调用和中断时的堆栈。

内部 ROM 是闪存，有数据闪存、程序 ROM1 和程序 ROM2。

数据闪存分配在地址 0E000h ~地址 0FFFFh，主要用于保存数据，但是也能保存程序。

程序 ROM2 分配在地址 10000h ~地址 13FFFh。程序 ROM1 分配在从地址 FFFFFh 向低位地址方向延伸的区域。例如，64K 字节的程序 ROM1 分配在地址 F0000h ~地址 FFFFFh。

专用页向量表分配在地址 FFE00h ~地址 FFFD7h，此向量由 JMPS 指令或者 JSRS 指令使用（参照《M16C/60、M16C/20、M16C/Tiny 系列软件手册》）。

中断的固定向量表分配在地址 FFFDCh ~地址 FFFFFh。

中断的可变向量表分配在从 INTB 寄存器设定的起始地址开始的 256 字节的区域。

存储器的分配图如图 3.2 所示。

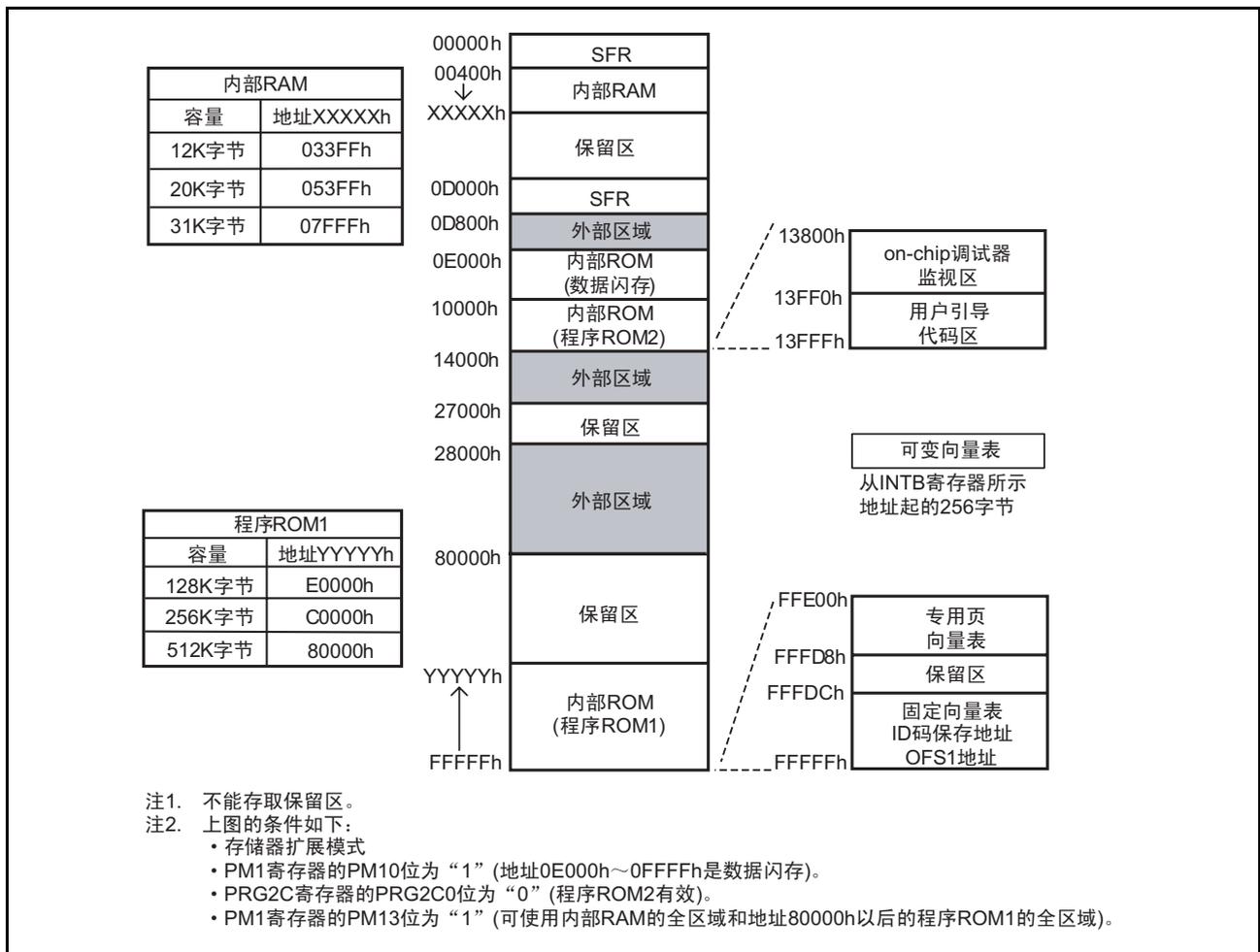


图 3.2 存储器的分配图

### 3.3 各处理器模式的存取区域

能存取的区域因处理器模式和各控制位的状态而不同。各处理器模式的存取区域如图 3.3 所示。

在单芯片模式中，能存取 SFR、内部 RAM 和内部 ROM。

在存储器扩展模式中，能存取 SFR、内部 RAM、内部 ROM 和外部区域，并能使用存储器空间扩展功能将地址空间扩展到 4M 字节。

在微处理器模式中，能存取 SFR、内部 RAM 和外部区域，并能使用存储器空间扩展功能将地址空间扩展到 4M 字节。必须将 ROM 分配在固定向量表的地址 FFFDCh ~ 地址 FFFFFh。

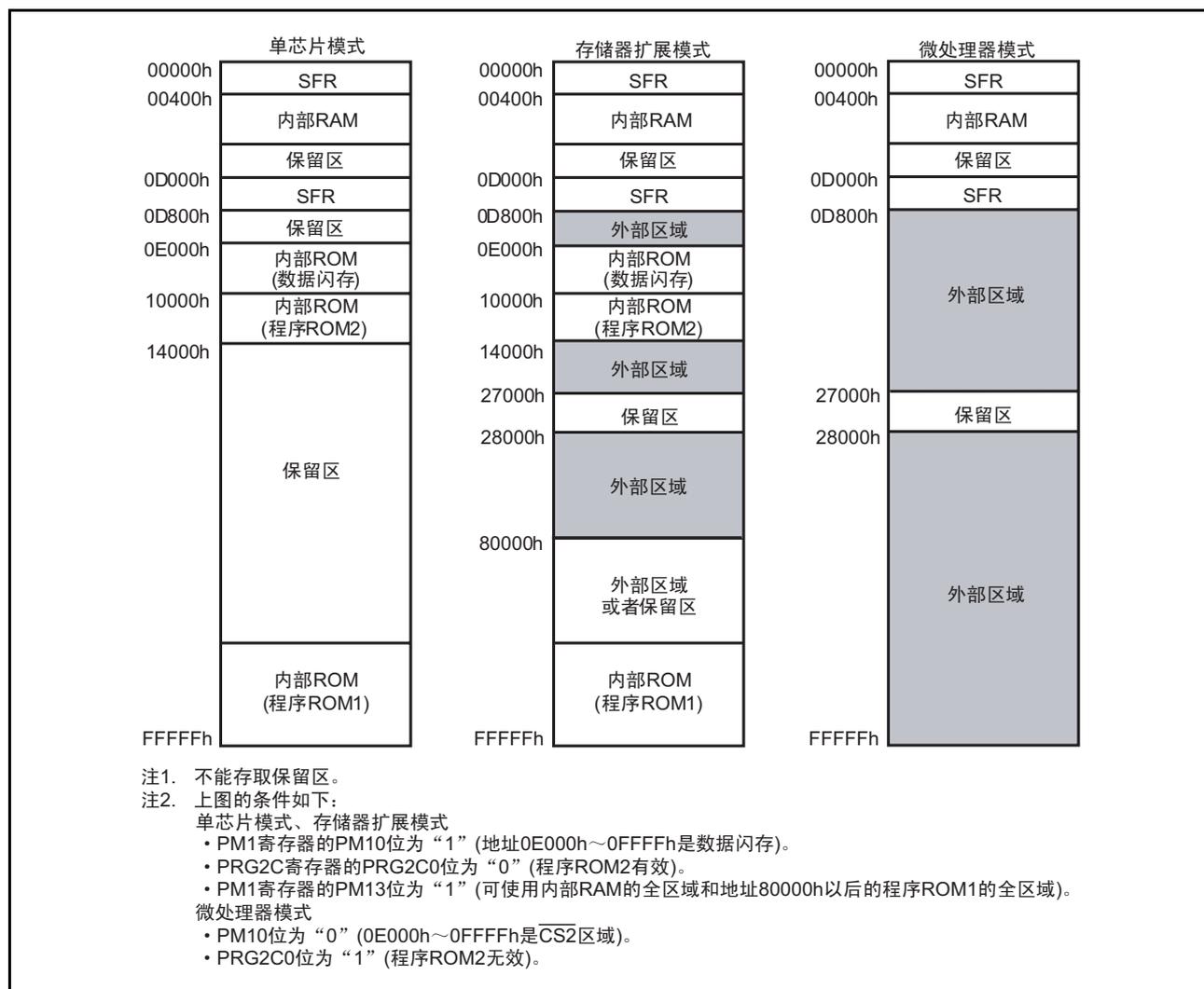


图 3.3 各处理器模式的存取区域

## 4. SFR

## 4.1 SFR

SFR (Special Function Register) 是外围功能控制寄存器, SFR 一览表如表 4.1 ~ 表 4.16 所示。

表 4.1 SFR 一览表 (1/16) (注 1)

地址	寄存器	符号	复位后的值
0000h			
0001h			
0002h			
0003h			
0004h	处理器模式寄存器 0	PM0	0000 0000b (CNVSS 引脚为“L”) 0000 0011b (CNVSS 引脚为“H”) (注 2)
0005h	处理器模式寄存器 1	PM1	0000 1000b
0006h	系统时钟控制寄存器 0	CM0	0100 1000b
0007h	系统时钟控制寄存器 1	CM1	0010 0000b
0008h	片选控制寄存器	CSR	01h
0009h			
000Ah	保护寄存器	PRCR	00h
000Bh	数据存储体寄存器	DBR	00h
000Ch	振荡停止检测寄存器	CM2	0X00 0010b (注 3)
000Dh			
000Eh			
000Fh			
0010h	程序 2 区域控制寄存器	PRG2C	XXXX XX00b
0011h			
0012h	外围时钟选择寄存器	PCLKR	0000 0011b
0013h			
0014h			
0015h	时钟预分频器的复位标志	CPSRF	0XXX XXXXb
0016h			
0017h			
0018h	复位源判断寄存器	RSTFR	XX00 001Xb (硬件复位) (注 4)
0019h	电压检测 2 电路的标志寄存器	VCR1	0000 X000b (注 2)
001Ah	电压检测电路的运行允许寄存器	VCR2	000X 0000b (注 2、注 5) 001X 0000b (注 2、注 6)
001Bh	片选扩展控制寄存器	CSE	00h
001Ch	PLL 控制寄存器 0	PLC0	0X01 X010b
001Dh			
001Eh	处理器模式寄存器 2	PM2	XX00 0X01b
001Fh			

X: 不定值

- 注 1. 空白部分为保留区, 不能存取。
- 注 2. 在软件复位、看门狗定时器复位、振荡停止检测复位、电压监视 1 复位和电压监视 2 复位时, 以下寄存器和位不变。  
PM0 寄存器的 PM00 位和 PM01 位、VCR1 寄存器、VCR2 寄存器
- 注 3. 在振荡停止检测复位时, CM20 位、CM21 位和 CM27 位不变。
- 注 4. RSTFR 寄存器的各位的状态因复位的种类而不同。
- 注 5. OFS1 地址的 LVDAS 位为“1”的硬件复位
- 注 6. 在以下任意的复位后:
- 电压监视 0 复位
  - OFS1 地址的 LVDAS 位为“0”的硬件复位
  - 上电复位

表 4.2 SFR 一览表 (2/16) (注 1)

地址	寄存器	符号	复位后的值
0020h			
0021h			
0022h			
0023h			
0024h			
0025h			
0026h	电压监视功能的选择寄存器	VWCE	00h
0027h			
0028h	电压检测 1 的电平选择寄存器	VD1LS	0000 1010b (注 5)
0029h			
002Ah	电压监视 0 电路的控制寄存器	VW0C	1100 XX10b (注 2、注 3) 1100 XX11b (注 2、注 4)
002Bh	电压监视 1 电路的控制寄存器	VW1C	1000 XX10b (注 6)
002Ch	电压监视 2 电路的控制寄存器	VW2C	1000 0X10b (注 6)
002Dh			
002Eh			
002Fh			
0030h			
0031h			
0032h			
0033h			
0034h			
0035h			
0036h			
0037h			
0038h			
0039h			
003Ah			
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			
0040h			
0041h			
0042h	INT7 中断控制寄存器	INT7IC	XX00 X000b
0043h	INT6 中断控制寄存器	INT6IC	XX00 X000b
0044h	INT3 中断控制寄存器	INT3IC	XX00 X000b
0045h	定时器 B5 的中断控制寄存器	TB5IC	XXXX X000b
0046h	定时器 B4 的中断控制寄存器、UART1 总线冲突检测的中断控制寄存器	TB4IC、U1BCNIC	XXXX X000b
0047h	定时器 B3 的中断控制寄存器、UART0 总线冲突检测的中断控制寄存器	TB3IC、U0BCNIC	XXXX X000b
0048h	SI/O4 中断控制寄存器、INT5 中断控制寄存器	S4IC、INT5IC	XX00 X000b
0049h	SI/O3 中断控制寄存器、INT4 中断控制寄存器	S3IC、INT4IC	XX00 X000b
004Ah	UART2 总线冲突检测的中断控制寄存器	BCNIC	XXXX X000b
004Bh	DMA0 中断控制寄存器	DM0IC	XXXX X000b
004Ch	DMA1 中断控制寄存器	DM1IC	XXXX X000b
004Dh	键输入中断控制寄存器	KUPIC	XXXX X000b
004Eh	A/D 转换中断控制寄存器	ADIC	XXXX X000b
004Fh	UART2 发送中断控制寄存器	S2TIC	XXXX X000b

X: 不定值

- 注 1. 空白部分为保留区，不能存取。
- 注 2. 在软件复位、看门狗定时器复位、振荡停止检测复位、电压监视 1 复位和电压监视 2 复位时，以下寄存器和位不变。  
VW0C 寄存器、VW2C 寄存器的 VW2C3 位
- 注 3. OFS1 地址的 LVDAS 位为“1”的硬件复位
- 注 4. 在以下任意的复位后：  
• 电压监视 0 复位  
• OFS1 地址的 LVDAS 位为“0”的硬件复位  
• 上电复位
- 注 5. 硬件复位、上电复位、电压监视 0 复位、电压监视 1 复位或者电压监视 2 复位
- 注 6. 硬件复位、上电复位或者电压监视 0 复位

表 4.3 SFR 一览表 (3/16) (注 1)

地址	寄存器	符号	复位后的值
0050h	UART2 接收中断控制寄存器	S2RIC	XXXX X000b
0051h	UART0 发送中断控制寄存器	S0TIC	XXXX X000b
0052h	UART0 接收中断控制寄存器	S0RIC	XXXX X000b
0053h	UART1 发送中断控制寄存器	S1TIC	XXXX X000b
0054h	UART1 接收中断控制寄存器	S1RIC	XXXX X000b
0055h	定时器 A0 的中断控制寄存器	TA0IC	XXXX X000b
0056h	定时器 A1 的中断控制寄存器	TA1IC	XXXX X000b
0057h	定时器 A2 的中断控制寄存器	TA2IC	XXXX X000b
0058h	定时器 A3 的中断控制寄存器	TA3IC	XXXX X000b
0059h	定时器 A4 的中断控制寄存器	TA4IC	XXXX X000b
005Ah	定时器 B0 的中断控制寄存器	TB0IC	XXXX X000b
005Bh	定时器 B1 的中断控制寄存器	TB1IC	XXXX X000b
005Ch	定时器 B2 的中断控制寄存器	TB2IC	XXXX X000b
005Dh	INT0 中断控制寄存器	INT0IC	XX00 X000b
005Eh	INT1 中断控制寄存器	INT1IC	XX00 X000b
005Fh	INT2 中断控制寄存器	INT2IC	XX00 X000b
0060h			
0061h			
0062h			
0063h			
0064h			
0065h			
0066h			
0067h			
0068h			
0069h	DMA2 中断控制寄存器	DM2IC	XXXX X000b
006Ah	DMA3 中断控制寄存器	DM3IC	XXXX X000b
006Bh	UART5 总线冲突检测的中断控制寄存器、CEC1 中断控制寄存器	U5BCNIC、CEC1IC	XXXX X000b
006Ch	UART5 发送中断控制寄存器、CEC2 中断控制寄存器	S5TIC、CEC2IC	XXXX X000b
006Dh	UART5 接收中断控制寄存器	S5RIC	XXXX X000b
006Eh	UART6 总线冲突检测的中断控制寄存器、实时时钟周期的中断控制寄存器	U6BCNIC、RTCTIC	XXXX X000b
006Fh	UART6 发送中断控制寄存器、实时时钟比较的中断控制寄存器	S6TIC、RTCCIC	XXXX X000b
0070h	UART6 接收中断控制寄存器	S6RIC	XXXX X000b
0071h	UART7 总线冲突检测的中断控制寄存器、遥控器信号接收功能 0 的中断控制寄存器	U7BCNIC、PMC0IC	XXXX X000b
0072h	UART7 发送中断控制寄存器、遥控器信号接收功能 1 的中断控制寄存器	S7TIC、PMC1IC	XXXX X000b
0073h	UART7 接收中断控制寄存器	S7RIC	XXXX X000b
0074h			
0075h			
0076h			
0077h			
0078h			
0079h			
007Ah			
007Bh	I <sup>2</sup> C-bus 接口中断控制寄存器	IICIC	XXXX X000b
007Ch	SCL/SDA 中断控制寄存器	SCLDAIC	XXXX X000b
007Dh			
007Eh			
007Fh			
0080h			
~			
017Fh			

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.4 SFR 一览表 (4/16) (注 1)

地址	寄存器	符号	复位后的值
0180h 0181h 0182h	DMA0 源指针	SAR0	XXh XXh 0Xh
0183h			
0184h 0185h 0186h	DMA0 目标指针	DAR0	XXh XXh 0Xh
0187h			
0188h 0189h	DMA0 传送计数器	TCR0	XXh XXh
018Ah			
018Bh			
018Ch	DMA0 控制寄存器	DM0CON	0000 0X00b
018Dh			
018Eh			
018Fh			
0190h 0191h 0192h	DMA1 源指针	SAR1	XXh XXh 0Xh
0193h			
0194h 0195h 0196h	DMA1 目标指针	DAR1	XXh XXh 0Xh
0197h			
0198h 0199h	DMA1 传送计数器	TCR1	XXh XXh
019Ah			
019Bh			
019Ch	DMA1 控制寄存器	DM1CON	0000 0X00b
019Dh			
019Eh			
019Fh			
01A0h 01A1h 01A2h	DMA2 源指针	SAR2	XXh XXh 0Xh
01A3h			
01A4h 01A5h 01A6h	DMA2 目标指针	DAR2	XXh XXh 0Xh
01A7h			
01A8h 01A9h	DMA2 传送计数器	TCR2	XXh XXh
01AAh			
01ABh			
01ACh	DMA2 控制寄存器	DM2CON	0000 0X00b
01ADh			
01AEh			
01AFh			

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.5 SFR 一览表 (5/16) (注 1)

地址	寄存器	符号	复位后的值
01B0h 01B1h 01B2h	DMA3 源指针	SAR3	XXh XXh 0Xh
01B3h			
01B4h 01B5h 01B6h	DMA3 目标指针	DAR3	XXh XXh 0Xh
01B7h			
01B8h 01B9h	DMA3 传送计数器	TCR3	XXh XXh
01BAh			
01BBh			
01BCh	DMA3 控制寄存器	DM3CON	0000 0X00b
01BDh			
01BEh			
01BFh			
01C0h 01C1h	定时器 B0-1 寄存器	TB01	XXh XXh
01C2h 01C3h	定时器 B1-1 寄存器	TB11	XXh XXh
01C4h 01C5h	定时器 B2-1 寄存器	TB21	XXh XXh
01C6h	脉冲周期 / 脉宽检测模式的功能选择寄存器 1	PPWFS1	XXXX X000b
01C7h			
01C8h	定时器 B 的计数源选择寄存器 0	TBCS0	00h
01C9h	定时器 B 的计数源选择寄存器 1	TBCS1	X0h
01CAh			
01CBh			
01CCh			
01CDh			
01CEh			
01CFh			
01D0h	定时器 A 的计数源选择寄存器 0	TACS0	00h
01D1h	定时器 A 的计数源选择寄存器 1	TACS1	00h
01D2h	定时器 A 的计数源选择寄存器 2	TACS2	X0h
01D3h			
01D4h	16 位脉宽调制模式的功能选择寄存器	PWMFS	0XX0 X00Xb
01D5h	定时器 A 的波形输出功能选择寄存器	TAPOFS	XXX0 0000b
01D6h			
01D7h			
01D8h	定时器 A 的输出波形变更允许寄存器	TAOW	XXX0 X00Xb
01D9h			
01DAh	三相保护控制寄存器	TPRC	00h
01DBh			
01DCh			
01DDh			
01DEh			
01DFh			

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.6 SFR 一览表 (6/16) (注 1)

地址	寄存器	符号	复位后的值
01E0h 01E1h	定时器 B3-1 寄存器	TB31	XXh XXh
01E2h 01E3h	定时器 B4-1 寄存器	TB41	XXh XXh
01E4h 01E5h	定时器 B5-1 寄存器	TB51	XXh XXh
01E6h 01E7h	脉冲周期 / 脉宽检测模式的功能选择寄存器 2	PPWFS2	XXXX X000b
01E8h	定时器 B 的计数源选择寄存器 2	TBCS2	00h
01E9h	定时器 B 的计数源选择寄存器 3	TBCS3	X0h
01EAh			
01EBh			
01ECh			
01EDh			
01EEh			
01EFh			
01F0h	PMC0 功能选择寄存器 0	PMC0CON0	00h
01F1h	PMC0 功能选择寄存器 1	PMC0CON1	00XX 0000b
01F2h	PMC0 功能选择寄存器 2	PMC0CON2	0000 00X0b
01F3h	PMC0 功能选择寄存器 3	PMC0CON3	00h
01F4h	PMC0 状态寄存器	PMC0STS	00h
01F5h	PMC0 中断源寄存器	PMC0INT	00h
01F6h	PMC0 比较控制寄存器	PMC0CPC	XXX0 X000b
01F7h	PMC0 比较值的设定寄存器	PMC0CPD	00h
01F8h	PMC1 功能选择寄存器 0	PMC1CON0	XXXX X000b
01F9h	PMC1 功能选择寄存器 1	PMC1CON1	XXXX 0X00b
01FAh	PMC1 功能选择寄存器 2	PMC1CON2	0000 00X0b
01FBh	PMC1 功能选择寄存器 3	PMC1CON3	00h
01FCh	PMC1 状态寄存器	PMC1STS	X000 X00Xb
01FDh	PMC1 中断源寄存器	PMC1INT	X000 X00Xb
01FEh			
01FFh			
0200h			
0201h			
0202h			
0203h			
0204h			
0205h	中断源选择寄存器 3	IFSR3A	00h
0206h	中断源选择寄存器 2	IFSR2A	00h
0207h	中断源选择寄存器	IFSR	00h
0208h			
0209h			
020Ah			
020Bh			
020Ch			
020Dh			
020Eh	地址匹配中断允许寄存器	AIER	XXXX XX00b
020Fh	地址匹配中断允许寄存器 2	AIER2	XXXX XX00b

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.7 SFR 一览表 (7/16) (注 1)

地址	寄存器	符号	复位后的值	
0210h 0211h 0212h	地址匹配中断寄存器 0	RMAD0	00h 00h X0h	
0213h				
0214h 0215h 0216h			地址匹配中断寄存器 1	00h 00h X0h
0217h				
0218h 0219h 021Ah	地址匹配中断寄存器 2	00h 00h X0h		
021Bh				
021Ch 021Dh 021Eh		地址匹配中断寄存器 3	00h 00h X0h	
021Fh				
0220h	闪存控制寄存器 0		FMR0	0000 0001b (用户引导模式除外) 0010 0001b (用户引导模式)
0221h	闪存控制寄存器 1		FMR1	00X0 XX0Xb
0222h	闪存控制寄存器 2	FMR2	XXXX 0000b	
0223h				
0224h				
0225h				
0226h				
0227h				
0228h				
0229h				
022Ah				
022Bh				
022Ch				
022Dh				
022Eh				
022Fh				
0230h	闪存控制寄存器 6	FMR6	XX0X XX00b	
0231h				
0232h				
0233h				
0234h				
0235h				
0236h				
0237h				
0238h				
0239h				
023Ah				
023Bh				
023Ch				
023Dh				
023Eh				
023Fh				

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.8 SFR 一览表 (8/16) (注 1)

地址	寄存器	符号	复位后的值
0240h			
0241h			
0242h			
0243h			
0244h	UART0 特殊模式寄存器 4	U0SMR4	00h
0245h	UART0 特殊模式寄存器 3	U0SMR3	000X 0X0Xb
0246h	UART0 特殊模式寄存器 2	U0SMR2	X000 0000b
0247h	UART0 特殊模式寄存器	U0SMR	X000 0000b
0248h	UART0 发送 / 接收模式寄存器	U0MR	00h
0249h	UART0 位速率寄存器	U0BRG	XXh
024Ah	UART0 发送缓冲寄存器	U0TB	XXh
024Bh			XXh
024Ch	UART0 发送 / 接收控制寄存器 0	U0C0	0000 1000b
024Dh	UART0 发送 / 接收控制寄存器 1	U0C1	00XX 0010b
024Eh	UART0 接收缓冲寄存器	U0RB	XXh
024Fh			XXh
0250h	UART 发送 / 接收控制寄存器 2	U0CON	X000 0000b
0251h			
0252h			
0253h			
0254h	UART1 特殊模式寄存器 4	U1SMR4	00h
0255h	UART1 特殊模式寄存器 3	U1SMR3	000X 0X0Xb
0256h	UART1 特殊模式寄存器 2	U1SMR2	X000 0000b
0257h	UART1 特殊模式寄存器	U1SMR	X000 0000b
0258h	UART1 发送 / 接收模式寄存器	U1MR	00h
0259h	UART1 位速率寄存器	U1BRG	XXh
025Ah	UART1 发送缓冲寄存器	U1TB	XXh
025Bh			XXh
025Ch	UART1 发送 / 接收控制寄存器 0	U1C0	0000 1000b
025Dh	UART1 发送 / 接收控制寄存器 1	U1C1	00XX 0010b
025Eh	UART1 接收缓冲寄存器	U1RB	XXh
025Fh			XXh
0260h			
0261h			
0262h			
0263h			
0264h	UART2 特殊模式寄存器 4	U2SMR4	00h
0265h	UART2 特殊模式寄存器 3	U2SMR3	000X 0X0Xb
0266h	UART2 特殊模式寄存器 2	U2SMR2	X000 0000b
0267h	UART2 特殊模式寄存器	U2SMR	X000 0000b
0268h	UART2 发送 / 接收模式寄存器	U2MR	00h
0269h	UART2 位速率寄存器	U2BRG	XXh
026Ah	UART2 发送缓冲寄存器	U2TB	XXh
026Bh			XXh
026Ch	UART2 发送 / 接收控制寄存器 0	U2C0	0000 1000b
026Dh	UART2 发送 / 接收控制寄存器 1	U2C1	0000 0010b
026Eh	UART2 接收缓冲寄存器	U2RB	XXh
026Fh			XXh

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.9 SFR 一览表 (9/16) (注 1)

地址	寄存器	符号	复位后的值
0270h	SI/O3 发送 / 接收寄存器	S3TRR	XXh
0271h			
0272h	SI/O3 控制寄存器	S3C	0100 0000b
0273h	SI/O3 位速率寄存器	S3BRG	XXh
0274h	SI/O4 发送 / 接收寄存器	S4TRR	XXh
0275h			
0276h	SI/O4 控制寄存器	S4C	0100 0000b
0277h	SI/O4 位速率寄存器	S4BRG	XXh
0278h	SI/O3,4 控制寄存器 2	S34C2	00XX X0X0b
0279h			
027Ah			
027Bh			
027Ch			
027Dh			
027Eh			
027Fh			
0280h			
0281h			
0282h			
0283h			
0284h	UART5 特殊模式寄存器 4	U5SMR4	00h
0285h	UART5 特殊模式寄存器 3	U5SMR3	000X 0X0Xb
0286h	UART5 特殊模式寄存器 2	U5SMR2	X000 0000b
0287h	UART5 特殊模式寄存器	U5SMR	X000 0000b
0288h	UART5 发送 / 接收模式寄存器	U5MR	00h
0289h	UART5 位速率寄存器	U5BRG	XXh
028Ah	UART5 发送缓冲寄存器	U5TB	XXh
028Bh			XXh
028Ch	UART5 发送 / 接收控制寄存器 0	U5C0	0000 1000b
028Dh	UART5 发送 / 接收控制寄存器 1	U5C1	0000 0010b
028Eh	UART5 接收缓冲寄存器	U5RB	XXh
028Fh			XXh
0290h			
0291h			
0292h			
0293h			
0294h	UART6 特殊模式寄存器 4	U6SMR4	00h
0295h	UART6 特殊模式寄存器 3	U6SMR3	000X 0X0Xb
0296h	UART6 特殊模式寄存器 2	U6SMR2	X000 0000b
0297h	UART6 特殊模式寄存器	U6SMR	X000 0000b
0298h	UART6 发送 / 接收模式寄存器	U6MR	00h
0299h	UART6 位速率寄存器	U6BRG	XXh
029Ah	UART6 发送缓冲寄存器	U6TB	XXh
029Bh			XXh
029Ch	UART6 发送 / 接收控制寄存器 0	U6C0	0000 1000b
029Dh	UART6 发送 / 接收控制寄存器 1	U6C1	0000 0010b
029Eh	UART6 接收缓冲寄存器	U6RB	XXh
029Fh			XXh

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.10 SFR 一览表 (10/16) (注 1)

地址	寄存器	符号	复位后的值
02A0h			
02A1h			
02A2h			
02A3h			
02A4h	UART7 特殊模式寄存器 4	U7SMR4	00h
02A5h	UART7 特殊模式寄存器 3	U7SMR3	000X 0X0Xb
02A6h	UART7 特殊模式寄存器 2	U7SMR2	X000 0000b
02A7h	UART7 特殊模式寄存器	U7SMR	X000 0000b
02A8h	UART7 发送 / 接收模式寄存器	U7MR	00h
02A9h	UART7 位速率寄存器	U7BRG	XXh
02AAh	UART7 发送缓冲寄存器	U7TB	XXh
02ABh			XXh
02ACh	UART7 发送 / 接收控制寄存器 0	U7C0	0000 1000b
02ADh	UART7 发送 / 接收控制寄存器 1	U7C1	0000 0010b
02AEh	UART7 接收缓冲寄存器	U7RB	XXh
02AFh			XXh
02B0h	I2C0 地址移位寄存器	S00	XXh
02B1h			
02B2h	I2C0 地址寄存器 0	S0D0	0000 000Xb
02B3h	I2C0 控制寄存器 0	S1D0	00h
02B4h	I2C0 时钟控制寄存器	S20	00h
02B5h	I2C0 开始 / 停止条件控制寄存器	S2D0	0001 1010b
02B6h	I2C0 控制寄存器 1	S3D0	0011 0000b
02B7h	I2C0 控制寄存器 2	S4D0	00h
02B8h	I2C0 状态寄存器 0	S10	0001 000Xb
02B9h	I2C0 状态寄存器 1	S11	00h
02BAh	I2C0 地址寄存器 1	S0D1	0000 000Xb
02BBh	I2C0 地址寄存器 2	S0D2	0000 000Xb
02BCh			
02BDh			
02BEh			
02BFh			
02C0h			
~			
02FFh			
0300h	定时器 B3,4,5 计数开始标志	TBSR	000X XXXXb
0301h			
0302h	定时器 A1-1 寄存器	TA11	XXh
0303h			XXh
0304h	定时器 A2-1 寄存器	TA21	XXh
0305h			XXh
0306h	定时器 A4-1 寄存器	TA41	XXh
0307h			XXh
0308h	三相 PWM 控制寄存器 0	INVC0	00h
0309h	三相 PWM 控制寄存器 1	INVC1	00h
030Ah	三相输出缓冲寄存器 0	IDB0	XX11 1111b
030Bh	三相输出缓冲寄存器 1	IDB1	XX11 1111b
030Ch	死区时间定时器	DTT	XXh
030Dh	定时器 B2 的中断发生频率设定计数器	ICTB2	XXh
030Eh	位置数据保持功能控制寄存器	PDRF	XXXX 0000b
030Fh			

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.11 SFR 一览表 (11/16) (注 1)

地址	寄存器	符号	复位后的值
0310h 0311h	定时器 B3 寄存器	TB3	XXh XXh
0312h 0313h	定时器 B4 寄存器	TB4	XXh XXh
0314h 0315h 0316h 0317h	定时器 B5 寄存器	TB5	XXh XXh
0318h 0319h 031Ah	端口功能控制寄存器	PFCR	0011 1111b
031Bh	定时器 B3 模式寄存器	TB3MR	00XX 0000b
031Ch	定时器 B4 模式寄存器	TB4MR	00XX 0000b
031Dh	定时器 B5 模式寄存器	TB5MR	00XX 0000b
031Eh 031Fh			
0320h 0321h	计数开始标志	TABSR	00h
0322h	单触发开始标志	ONSF	00h
0323h	触发选择寄存器	TRGSR	00h
0324h 0325h	递增 / 递减标志	UDF	00h
0326h 0327h	定时器 A0 寄存器	TA0	XXh XXh
0328h 0329h	定时器 A1 寄存器	TA1	XXh XXh
032Ah 032Bh	定时器 A2 寄存器	TA2	XXh XXh
032Ch 032Dh	定时器 A3 寄存器	TA3	XXh XXh
032Eh 032Fh	定时器 A4 寄存器	TA4	XXh XXh
0330h 0331h	定时器 B0 寄存器	TB0	XXh XXh
0332h 0333h	定时器 B1 寄存器	TB1	XXh XXh
0334h 0335h	定时器 B2 寄存器	TB2	XXh XXh
0336h	定时器 A0 模式寄存器	TA0MR	00h
0337h	定时器 A1 模式寄存器	TA1MR	00h
0338h	定时器 A2 模式寄存器	TA2MR	00h
0339h	定时器 A3 模式寄存器	TA3MR	00h
033Ah	定时器 A4 模式寄存器	TA4MR	00h
033Bh	定时器 B0 模式寄存器	TB0MR	00XX 0000b
033Ch	定时器 B1 模式寄存器	TB1MR	00XX 0000b
033Dh	定时器 B2 模式寄存器	TB2MR	00XX 0000b
033Eh	定时器 B2 的特殊模式寄存器	TB2SC	X000 0000b
033Fh			

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.12 SFR 一览表 (12/16) (注 1)

地址	寄存器	符号	复位后的值
0340h	实时时钟的秒数据寄存器	RTCSEC	00h
0341h	实时时钟的分钟数据寄存器	RTCMIN	X000 0000b
0342h	实时时钟的小时数据寄存器	RTCHR	XX00 0000b
0343h	实时时钟的天数据寄存器	RTCWK	XXXX X000b
0344h	实时时钟控制寄存器 1	RTCCR1	0000 X00Xb
0345h	实时时钟控制寄存器 2	RTCCR2	X000 0000b
0346h	实时时钟的计数源选择寄存器	RTCCSR	XXX0 0000b
0347h			
0348h	实时时钟的秒比较数据寄存器	RTCCSEC	X000 0000b
0349h	实时时钟的分钟比较数据寄存器	RTCCMIN	X000 0000b
034Ah	实时时钟的小时比较数据寄存器	RTCCHR	X000 0000b
034Bh			
034Ch			
034Dh			
034Eh			
034Fh			
0350h	CEC 功能控制寄存器 1	CECC1	XXXX X000b
0351h	CEC 功能控制寄存器 2	CECC2	00h
0352h	CEC 功能控制寄存器 3	CECC3	XXXX 0000b
0353h	CEC 功能控制寄存器 4	CECC4	00h
0354h	CEC 标志寄存器	CECFLG	00h
0355h	CEC 中断源选择寄存器	CISEL	00h
0356h	CEC 发送缓冲寄存器 1	CCTB1	00h
0357h	CEC 发送缓冲寄存器 2	CCTB2	XXXX XX00b
0358h	CEC 接收缓冲寄存器 1	CCRB1	00h
0359h	CEC 接收缓冲寄存器 2	CCRB2	XXXX X000b
035Ah	CEC 接收 Follower 地址的设定寄存器 1	CRADRI1	00h
035Bh	CEC 接收 Follower 地址的设定寄存器 2	CRADRI2	00h
035Ch			
035Dh			
035Eh			
035Fh			
0360h	上拉控制寄存器 0	PUR0	00h
0361h	上拉控制寄存器 1	PUR1	0000 0000b (注 2) 0000 0010b
0362h	上拉控制寄存器 2	PUR2	00h
0363h			
0364h			
0365h			
0366h	端口控制寄存器	PCR	0000 0XX0b
0367h			
0368h			
0369h	NMI/SD 数字滤波器寄存器	NMIDF	XXXX X000b
036Ah			
036Bh			
036Ch			
036Dh			
036Eh			
036Fh			

X: 不定值

注 1. 空白部分为保留区, 不能存取。

注 2. 硬件复位、上电复位或者电压监视 0 复位后的值如下:

- 当 CNVSS 引脚输入为 “L” 电平时, 为 “0000 0000b”。
- 当 CNVSS 引脚输入为 “H” 电平时, 为 “0000 0010b”。

电压监视 1 复位、电压监视 2 复位、软件复位、看门狗定时器复位或者振荡停止检测复位后的值如下:

- 当 PM0 寄存器的 PM01 ~ PM00 位为 “00b” (单芯片模式) 时, 为 “0000 0000b”。
- 当 PM0 寄存器的 PM01 ~ PM00 位为 “01b” (存储器扩展模式) 或者 “11b” (微处理器模式) 时, 为 “0000 0010b”。

表 4.13 SFR 一览表 (13/16) (注 1)

地址	寄存器	符号	复位后的值
0370h	PWM 控制寄存器 0	PWMCON0	00h
0371h			
0372h	PWM0 预分频器	PWMPRE0	00h
0373h	PWM0 寄存器	PWMREG0	00h
0374h	PWM1 预分频器	PWMPRE1	00h
0375h	PWM1 寄存器	PWMREG1	00h
0376h	PWM 控制寄存器 1	PWMCON1	00h
0377h			
0378h			
0379h			
037Ah			
037Bh			
037Ch	计数源保护模式寄存器	CSPR	00h (注 2)
037Dh	看门狗定时器的刷新寄存器	WDTR	XXh
037Eh	看门狗定时器的开始寄存器	WDTS	XXh
037Fh	看门狗定时器的控制寄存器	WDC	00XX XXXXb
0380h			
0381h			
0382h			
0383h			
0384h			
0385h			
0386h			
0387h			
0388h			
0389h			
038Ah			
038Bh			
038Ch			
038Dh			
038Eh			
038Fh			
0390h	DMA2 源选择寄存器	DM2SL	00h
0391h			
0392h	DMA3 源选择寄存器	DM3SL	00h
0393h			
0394h			
0395h			
0396h			
0397h			
0398h			
0399h	DMA0 源选择寄存器	DM0SL	00h
039Ah			
039Bh	DMA1 源选择寄存器	DM1SL	00h
039Ch			
039Dh			
039Eh			
039Fh			

X: 不定值

注 1. 空白部分为保留区, 不能存取。

注 2. 当 OFS1 地址的 CSPROINI 位为 “0” 时, 为 “1000 0000b”。

表 4.14 SFR 一览表 (14/16) (注 1)

地址	寄存器	符号	复位后的值
03A0h			
03A1h			
03A2h	断线检测辅助功能寄存器	AINRST	XX00 0000b
03A3h			
03A4h			
03A5h			
03A6h			
03A7h			
03A8h			
03A9h			
03AAh			
03ABh			
03ACh			
03ADh			
03AEh			
03AFh			
03B0h			
03B1h			
03B2h			
03B3h			
03B4h	SFR 监视地址寄存器	CRCSAR	XXXX XXXXb
03B5h			00XX XXXXb
03B6h	CRC 模式寄存器	CRCMR	0XXX XXX0b
03B7h			
03B8h			
03B9h			
03BAh			
03BBh			
03BCh	CRC 数据寄存器	CRCD	XXh
03BDh			XXh
03BEh	CRC 输入寄存器	CRCIN	XXh
03BFh			
03C0h	A/D 寄存器 0	AD0	XXXX XXXXb
03C1h			0000 00XXb
03C2h	A/D 寄存器 1	AD1	XXXX XXXXb
03C3h			0000 00XXb
03C4h	A/D 寄存器 2	AD2	XXXX XXXXb
03C5h			0000 00XXb
03C6h	A/D 寄存器 3	AD3	XXXX XXXXb
03C7h			0000 00XXb
03C8h	A/D 寄存器 4	AD4	XXXX XXXXb
03C9h			0000 00XXb
03CAh	A/D 寄存器 5	AD5	XXXX XXXXb
03CBh			0000 00XXb
03CCh	A/D 寄存器 6	AD6	XXXX XXXXb
03CDh			0000 00XXb
03CEh	A/D 寄存器 7	AD7	XXXX XXXXb
03CFh			0000 00XXb

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.15 SFR 一览表 (15/16) (注 1)

地址	寄存器	符号	复位后的值
03D0h			
03D1h			
03D2h			
03D3h			
03D4h	A/D 控制寄存器 2	ADCON2	0000 X00Xb
03D5h			
03D6h	A/D 控制寄存器 0	ADCON0	0000 0XXXb
03D7h	A/D 控制寄存器 1	ADCON1	0000 X000b
03D8h	D/A0 寄存器	DA0	00h
03D9h			
03DAh	D/A1 寄存器	DA1	00h
03DBh			
03DCh	D/A 控制寄存器	DACON	XXXX XX00b
03DDh			
03DEh			
03DFh			
03E0h	端口 P0 寄存器	P0	XXh
03E1h	端口 P1 寄存器	P1	XXh
03E2h	端口 P0 方向寄存器	PD0	00h
03E3h	端口 P1 方向寄存器	PD1	00h
03E4h	端口 P2 寄存器	P2	XXh
03E5h	端口 P3 寄存器	P3	XXh
03E6h	端口 P2 方向寄存器	PD2	00h
03E7h	端口 P3 方向寄存器	PD3	00h
03E8h	端口 P4 寄存器	P4	XXh
03E9h	端口 P5 寄存器	P5	XXh
03EAh	端口 P4 方向寄存器	PD4	00h
03EBh	端口 P5 方向寄存器	PD5	00h
03ECh	端口 P6 寄存器	P6	XXh
03EDh	端口 P7 寄存器	P7	XXh
03EEh	端口 P6 方向寄存器	PD6	00h
03EFh	端口 P7 方向寄存器	PD7	00h
03F0h	端口 P8 寄存器	P8	XXh
03F1h	端口 P9 寄存器	P9	XXh
03F2h	端口 P8 方向寄存器	PD8	00h
03F3h	端口 P9 方向寄存器	PD9	00h
03F4h	端口 P10 寄存器	P10	XXh
03F5h			
03F6h	端口 P10 方向寄存器	PD10	00h
03F7h			
03F8h			
03F9h			
03FAh			
03FBh			
03FCh			
03FDh			
03FEh			
03FFh			
0400h			
~			
D07Fh			

X: 不定值

注 1. 空白部分为保留区, 不能存取。

表 4.16 SFR 一览表 (16/16) (注 1)

地址	寄存器	符号	复位后的值
D080h D081h	PMC0 标头图形的设定寄存器 (MIN)	PMC0HDPMIN	00h XXXX X000b
D082h D083h	PMC0 标头图形的设定寄存器 (MAX)	PMC0HDPMAX	00h XXXX X000b
D084h	PMC0 数据 0 图形的设定寄存器 (MIN)	PMC0D0PMIN	00h
D085h	PMC0 数据 0 图形的设定寄存器 (MAX)	PMC0D0PMAX	00h
D086h	PMC0 数据 1 图形的设定寄存器 (MIN)	PMC0D1PMIN	00h
D087h	PMC0 数据 1 图形的设定寄存器 (MAX)	PMC0D1PMAX	00h
D088h D089h	PMC0 检测结果寄存器	PMC0TIM	00h 00h
D08Ah D08Bh	PMC0 计数值寄存器	PMC0BC	00h 00h
D08Ch	PMC0 接收数据的保存寄存器 0	PMC0DAT0	00h
D08Dh	PMC0 接收数据的保存寄存器 1	PMC0DAT1	00h
D08Eh	PMC0 接收数据的保存寄存器 2	PMC0DAT2	00h
D08Fh	PMC0 接收数据的保存寄存器 3	PMC0DAT3	00h
D090h	PMC0 接收数据的保存寄存器 4	PMC0DAT4	00h
D091h	PMC0 接收数据的保存寄存器 5	PMC0DAT5	00h
D092h D093h	PMC0 接收位数寄存器	PMC0RBIT	XX00 0000b
D094h D095h	PMC1 标头图形的设定寄存器 (MIN)	PMC1HDPMIN	00h XXXX X000b
D096h D097h	PMC1 标头图形的设定寄存器 (MAX)	PMC1HDPMAX	00h XXXX X000b
D098h	PMC1 数据 0 图形的设定寄存器 (MIN)	PMC1D0PMIN	00h
D099h	PMC1 数据 0 图形的设定寄存器 (MAX)	PMC1D0PMAX	00h
D09Ah	PMC1 数据 1 图形的设定寄存器 (MIN)	PMC1D1PMIN	00h
D09Bh	PMC1 数据 1 图形的设定寄存器 (MAX)	PMC1D1PMAX	00h
D09Ch D09Dh	PMC1 检测结果寄存器	PMC1TIM	00h 00h
D09Eh D09Fh	PMC1 计数值寄存器	PMC1BC	00h 00h

X: 不定值

注 1. 空白部分为保留区, 不能存取。

## 4.2 使用 SFR 时的注意事项

### 4.2.1 设定寄存器时的注意事项

含只写位的寄存器和读写功能不同的寄存器如表 4.17 所示，必须给这些寄存器设定立即数。需要在加工前一个值后决定下一个值时，必须将写到寄存器的值也写到 RAM，在更改 RAM 的内容后，将下一个值写到寄存器。

表 4.17 含只写位的寄存器

寄存器名	符号	地址
看门狗定时器的刷新寄存器	WDTR	037Dh
看门狗定时器的开始寄存器	WDTS	037Eh
定时器 A0 寄存器	TA0	0327h ~ 0326h
定时器 A1 寄存器	TA1	0329h ~ 0328h
定时器 A2 寄存器	TA2	032Bh ~ 032Ah
定时器 A3 寄存器	TA3	032Dh ~ 032Ch
定时器 A4 寄存器	TA4	032Fh ~ 032Eh
定时器 A1-1 寄存器	TA11	0303h ~ 0302h
定时器 A2-1 寄存器	TA21	0305h ~ 0304h
定时器 A4-1 寄存器	TA41	0307h ~ 0306h
三相输出缓冲寄存器 0	IDB0	030Ah
三相输出缓冲寄存器 1	IDB1	030Bh
死区时间定时器	DTT	030Ch
定时器 B2 的中断发生频率设定计数器	ICTB2	030Dh
UART0 位速率寄存器	U0BRG	0249h
UART1 位速率寄存器	U1BRG	0259h
UART2 位速率寄存器	U2BRG	0269h
UART5 位速率寄存器	U5BRG	0289h
UART6 位速率寄存器	U6BRG	0299h
UART7 位速率寄存器	U7BRG	02A9h
UART0 发送缓冲寄存器	U0TB	024Bh ~ 024Ah
UART1 发送缓冲寄存器	U1TB	025Bh ~ 025Ah
UART2 发送缓冲寄存器	U2TB	026Bh ~ 026Ah
UART5 发送缓冲寄存器	U5TB	028Bh ~ 028Ah
UART6 发送缓冲寄存器	U6TB	029Bh ~ 029Ah
UART7 发送缓冲寄存器	U7TB	02ABh ~ 02AAh
SI/O3 位速率寄存器	S3BRG	0273h
SI/O4 位速率寄存器	S4BRG	0277h
I2C0 控制寄存器 1	S3D0	02B6h
I2C0 状态寄存器 0	S10	02B8h

## 5. 保护

### 5.1 概要

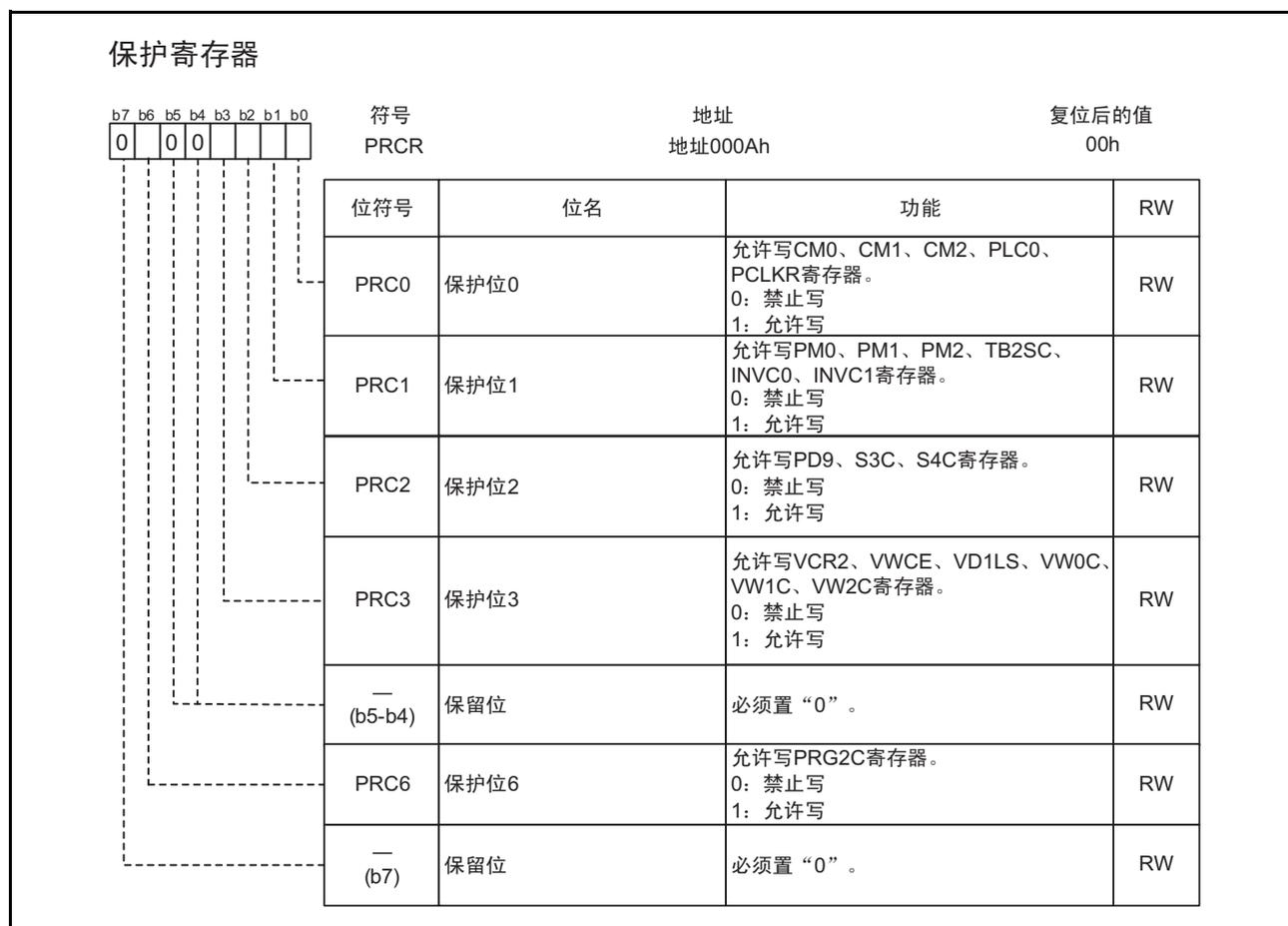
保护是为了在程序失控时使重要的寄存器不被轻易改写的功能。

### 5.2 寄存器说明

表 5.1 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
000Ah	保护寄存器	PRCR	00h

#### 5.2.1 保护寄存器（PRCR）



**PRC6、PRC3、PRC1、PRC0（保护位 6,3,1,0）（b6、b3、b1、b0）**

如果通过程序给 PRC6、PRC3、PRC1、PRC0 位写“1”（允许写），以后就保持“1”（允许写）的状态。必须按照以下步骤，更改由这些位保护的寄存器。

1. 给 PRC<sub>i</sub>（i=0,1,3,6）位写“1”。
2. 将值写到由 PRC<sub>i</sub> 位保护的寄存器。
3. 给 PRC<sub>i</sub> 位写“0”（禁止写）。

**PRC2（保护位 2）（b2）**

在通过程序给 PRC2 位写“1”（允许写）后，如果对任意的 SFR 进行写操作，PRC2 位就变为“0”（禁止写）。必须通过将 PRC2 位置“1”后的下一条指令更改由 PRC2 位保护的寄存器，步骤如下所示。在步骤 1 和步骤 2 之间不能发生中断和 DMA 传送。

1. 给 PRC2 位写“1”。
2. 将值写到由 PRC2 位保护的寄存器。

### 5.3 使用保护时的注意事项

在通过程序将 PRC2 位置“1”（允许写）后，如果对任意的 SFR 进行写操作，PRC2 位就变为“0”（禁止写）。必须通过将 PRC2 位置“1”后的下一条指令更改由 PRC2 位保护的寄存器。在将 PRC2 位置“1”的指令和下一条指令之间不能发生中断和 DMA 传送。

## 6. 复位

### 6.1 概要

复位有硬件复位、上电复位、电压监视 0 复位、电压监视 1 复位、电压监视 2 复位、振荡停止检测复位、看门狗定时器复位和软件复位。

复位的种类和输入 / 输出引脚分别如表 6.1 和表 6.2 所示，复位电路的框图如图 6.1 所示。

表 6.1 复位的种类

复位名称	复位源
硬件复位	RESET 引脚的输入电压为“L”电平。
上电复位	VCC1 的上升
电压监视 0 复位	VCC1 的下降（监视电压：Vdet0）
电压监视 1 复位	VCC1 的下降（监视电压：Vdet1）
电压监视 2 复位	VCC1 的下降（监视电压：Vdet2）
振荡停止检测复位	检测到主时钟振荡电路停止振荡。
看门狗定时器复位	看门狗定时器的下溢
软件复位	将 PM0 寄存器的 PM03 位置“1”。

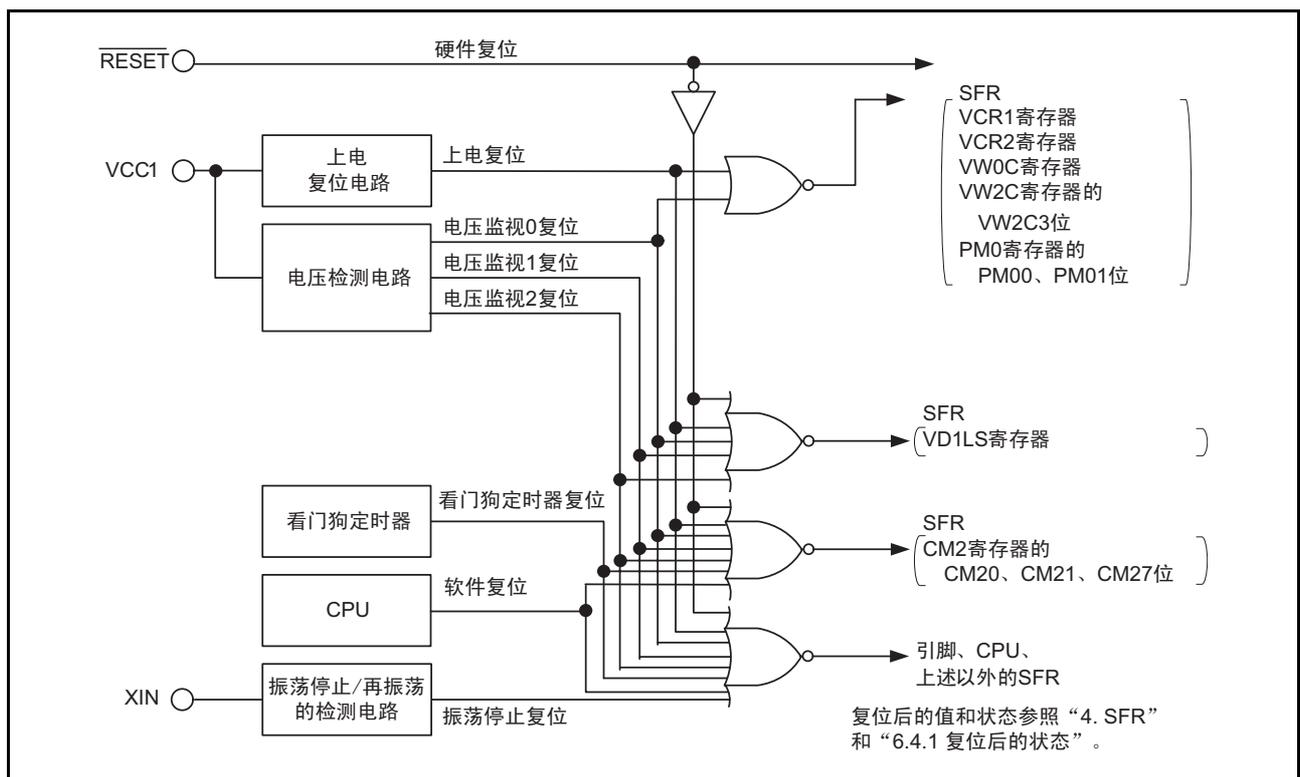


图 6.1 复位电路的框图

表 6.2 输入 / 输出引脚

引脚名	输入 / 输出	功能
RESET	输入	硬件复位的输入
VCC1	输入	电源输入。上电复位、电压监视 0 复位、电压监视 1 复位和电压监视 2 复位监视 VCC1。
XIN	输入	主时钟输入。振荡停止检测复位监视主时钟。

## 6.2 寄存器说明

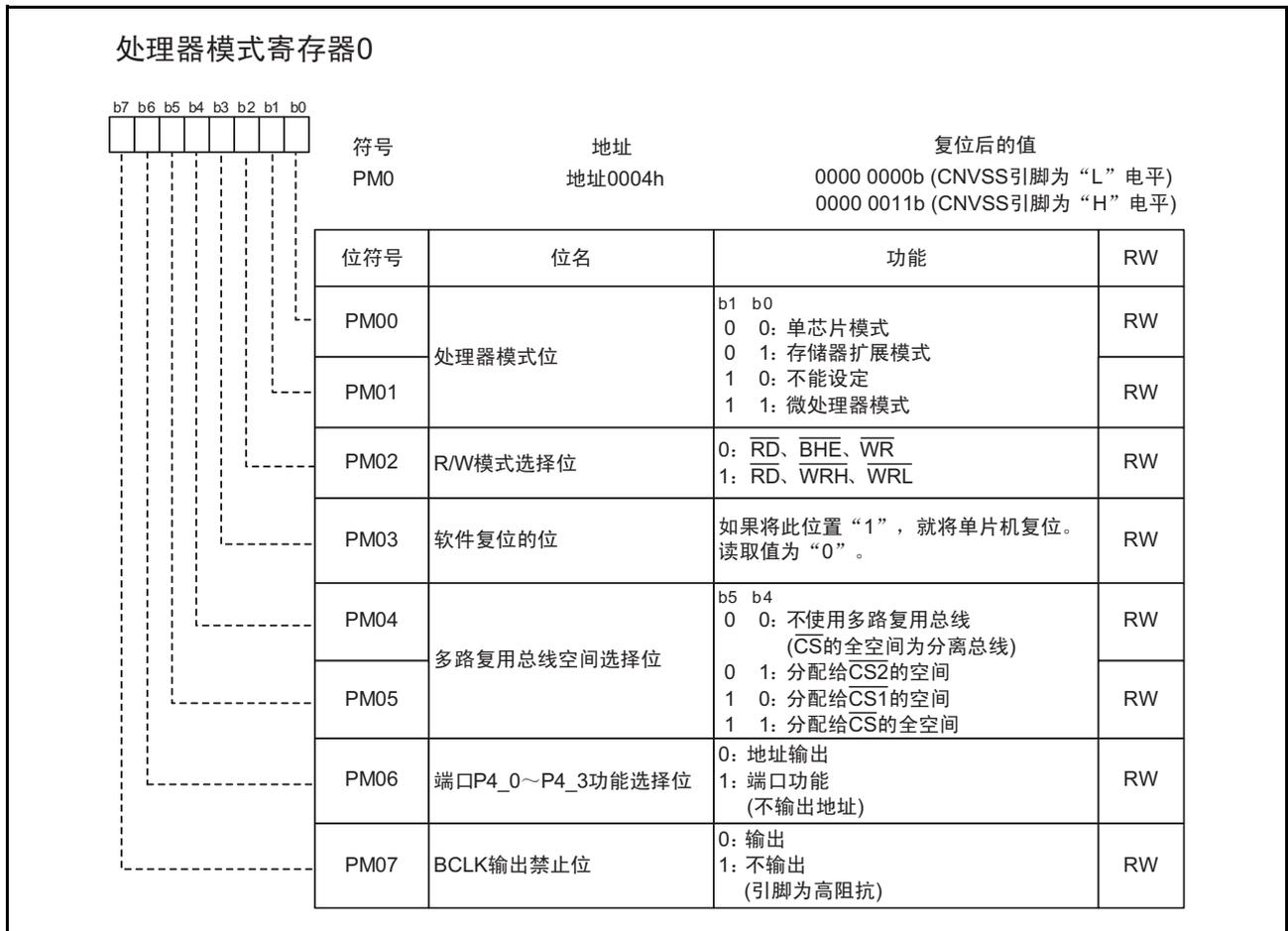
电压监视 0 复位、电压监视 1 复位和电压监视 2 复位使用的寄存器请参照“7. 电压检测电路”，看门狗定时器复位使用的寄存器请参照“15. 看门狗定时器”，振荡停止检测复位使用的寄存器请参照“8.7 振荡停止 / 再振荡的检测功能”。

表 6.3 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0004h	处理器模式寄存器 0	PM0	0000 0000b (CNVSS 引脚为“L”电平) 0000 0011b (CNVSS 引脚为“H”电平)
0018h	复位源判断寄存器	RSTFR	XX00 001Xb (注 1)

注 1. 这是在硬件复位时没有使用冷启动 / 热启动判断标志的情况。

### 6.2.1 处理器模式寄存器 0 (PM0)



必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写此寄存器。

在软件复位、看门狗定时器复位、振荡停止检测复位、电压监视 1 复位和电压监视 2 复位时，PM01 ~ PM00 位不变。

#### PM03 (软件复位的位) (b3)

如果将 PM03 位置“1”，就进行软件复位。

## 6.2.2 复位源判断寄存器 (RSTFR)

复位源判断寄存器			
b7 b6 b5 b4 b3 b2 b1 b0			
符号 RSTFR		地址 地址0018h	复位后的值 参照“表6.4”
位符号	位名	功能	RW
CWR	冷启动/热启动的判断标志	0: 冷启动 1: 热启动	RW
HWR	硬件复位的检测标志	0: 未检测到 1: 检测到	RO
SWR	软件复位的检测标志	0: 未检测到 1: 检测到	RO
WDR	看门狗定时器复位的检测标志	0: 未检测到 1: 检测到	RO
LVD1R	电压监视1复位的检测标志	0: 未检测到 1: 检测到	RO
LVD2R	电压监视2复位的检测标志	0: 未检测到 1: 检测到	RO
OSDR	振荡停止检测复位的检测标志	0: 未检测到 1: 检测到	RW
— (b7)	保留位	只能写“0”，读取值为不定值。	RW

表 6.4 复位后 RSTFR 寄存器位的值

复位	RSTFR 寄存器的位						
	OSDR	LVD2R	LVD1R	WDR	SWR	HWR	CWR
硬件复位	不变	0	0	0	0	1	不变
上电复位	0	0	0	0	0	0	0
电压监视 0 复位	0	0	0	0	0	0	0
电压监视 1 复位	0	0	1	0	0	0	不变
电压监视 2 复位	0	1	0	0	0	0	不变
振荡停止检测复位	1	0	0	0	0	0	不变
看门狗定时器复位	0	0	0	1	0	0	不变
软件复位	0	0	0	0	1	0	不变

## CWR (冷启动 / 热启动的判断标志) (b0)

[为“0”的条件]

- 接通电源。
- 上电复位、电压监视0复位

[为“1”的条件]

- 将CWR位置“1”。

## OSDR (振荡停止检测复位的检测标志) (b6)

如果通过程序给 OSDR 位写“0”，此位就变为“0”，即使写“1”也不变。

### 6.3 选项功能选择区的说明

选项功能选择区是选择复位后的单片机状态以及选择并行输入 / 输出模式的改写禁止功能的区域。

选项功能选择区不是 SFR，所以无法通过程序进行改写，必须在对闪存进行编程的同时写入适当的值。如果擦除包括选项功能选择区的块，选项功能选择区就全部变为“FFh”。

选项功能选择区能在单芯片模式或者存储器扩展模式中使用，而不能在微处理器模式中使用。在微处理器模式中使用，必须先擦除单片机的内部 ROM 后再使用。

#### 6.3.1 选项功能选择 1 地址（OFS1）

选项功能选择1地址		符号	地址	出厂值
		OFS1	地址FFFFFh	FFh
位符号	位名	功能	RW	
WDTON	看门狗定时器的启动选择位	0: 在复位后，看门狗定时器自动启动。 1: 在复位后，看门狗定时器停止运行。	RW	
— (b1)	保留位	必须置“1”。	RW	
ROMCR	ROM码保护解除位	0: 解除ROM码保护 1: ROMCP1位有效	RW	
ROMCP1	ROM码保护位	0: ROM码保护有效 1: 解除ROM码保护	RW	
— (b4)	保留位	必须置“1”。	RW	
VDSEL1	Vdet0选择位1	0: 选择2.85V(Vdet0_2) 1: 选择1.90V(Vdet0_0)	RW	
LVDAS	电压检测0电路的启动位	0: 在硬件复位后，电压监视0复位有效。 1: 在硬件复位后，电压监视0复位无效。	RW	
CSPROINI	复位后计数源保护的模 式选择位	0: 在复位后，计数源保护模式有效。 1: 在复位后，计数源保护模式无效。	RW	

WDTON（看门狗定时器的启动选择位）（b0）

CSPROINI（复位后计数源保护模式的选择位）（b7）

这些是决定复位后看门狗定时器状态的位。

在将 CSPROINI 位置“0”（在复位后，计数源保护模式有效）时，也必须将 WDTON 位置“0”（在复位后，看门狗定时器自动启动）。

看门狗定时器和计数源保护模式的详细内容请参照“15. 看门狗定时器”。

ROMCR（ROM 码保护解除位）（b2）

ROMCP1（ROM 码保护位）（b3）

这些位禁止通过并行输入 / 输出模式读取或者更改闪存的内容。

表 6.5 ROM 码保护

位的设定值		ROM 码保护
ROMCR 位	ROMCP1 位	
0	0	解除
0	1	
1	0	有效
1	1	解除

## VDSEL1 (Vdet0 选择位 1) (b5)

在使用上电复位或者电压监视 0 复位时，必须将 VDSEL1 位置“0”（Vdet0 为 2.85V），详细内容请参照“6.4.10 冷启动 / 热启动的判断功能”。

## LVDAS (电压检测 0 电路的启动位) (b6)

在使用上电复位时，必须将 LVDAS 位置“0”（在硬件复位后，电压监视 0 复位有效）。

## 6.4 运行说明

## 6.4.1 复位后的状态

复位后的 SFR 状态因复位的种类而不同，详细内容请参照“4. SFR”的“复位后的值”。RESET 引脚的电平为“L”电平期间的引脚状态如表 6.6 所示，复位后的 CPU 寄存器状态和复位顺序分别如图 6.2 和图 6.3 所示。

表 6.6 RESET 引脚的电平为“L”电平期间的引脚状态

引脚名	引脚状态 (注 1)			
	单芯片模式 (CNVSS=VSS)	微处理器模式 (CNVSS=VCC1, P5_5=“H”)		引导模式 (CNVSS=VCC1, P5_5=“L”)
		BYTE=VSS	BYTE=VCC1	
P0	输入端口	数据输入	数据输入	输入端口
P1	输入端口	数据输入	输入端口	输入端口
P2、P3 P4_0 ~ P4_3	输入端口	地址输出 (不确定)	地址输出 (不确定)	输入端口
P4_4	输入端口	CS0 输出 (输出“H”电平)	CS0 输出 (输出“H”电平)	输入端口
P4_5 ~ P4_7	输入端口	输入端口 (有上拉)	输入端口 (有上拉)	输入端口
P5_0	输入端口	WR 输出 (输出“H”电平)	WR 输出 (输出“H”电平)	CE 输入 (注 2)
P5_1	输入端口	BHE 输出 (不确定)	BHE 输出 (不确定)	输入端口
P5_2	输入端口	RD 输出 (输出“H”电平)	RD 输出 (输出“H”电平)	输入端口
P5_3	输入端口	BCLK 输出	BCLK 输出	输入端口
P5_4	输入端口	HLDA 输出 (输出值取决于 HOLD 引脚的输入)	HLDA 输出 (输出值取决于 HOLD 引脚的输入)	输入端口
P5_5	输入端口	HOLD 输入 (注 2)	HOLD 输入 (注 2)	EPM 输入 (注 3)
P5_6	输入端口	ALE 输出 (输出“L”电平)	ALE 输出 (输出“L”电平)	输入端口
P5_7	输入端口	RDY 输入	RDY 输入	输入端口
P6、P7、P8 P9、P10	输入端口	输入端口	输入端口	输入端口

注 1. 这是在接通电源后内部电源电压稳定后的状态。在内部电压电源稳定前，引脚状态不确定。

注 2. 必须输入“H”电平。

注 3. 必须输入“L”电平。

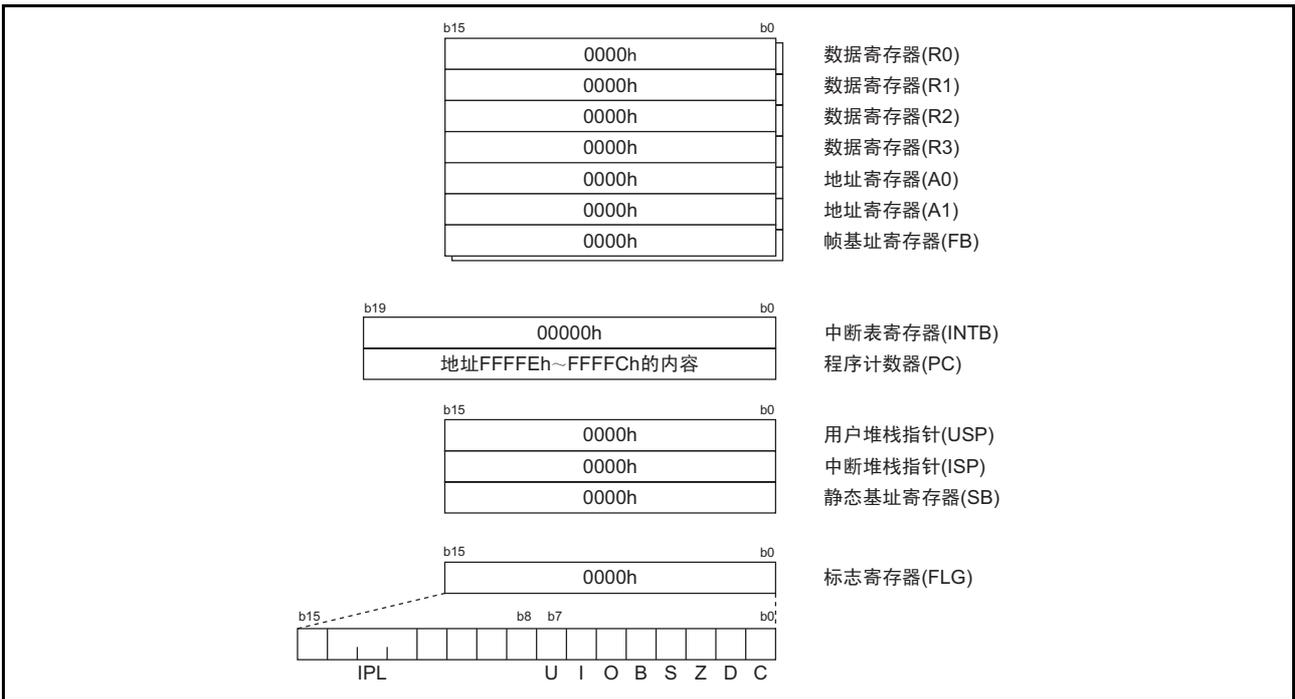


图 6.2 复位后的 CPU 寄存器状态

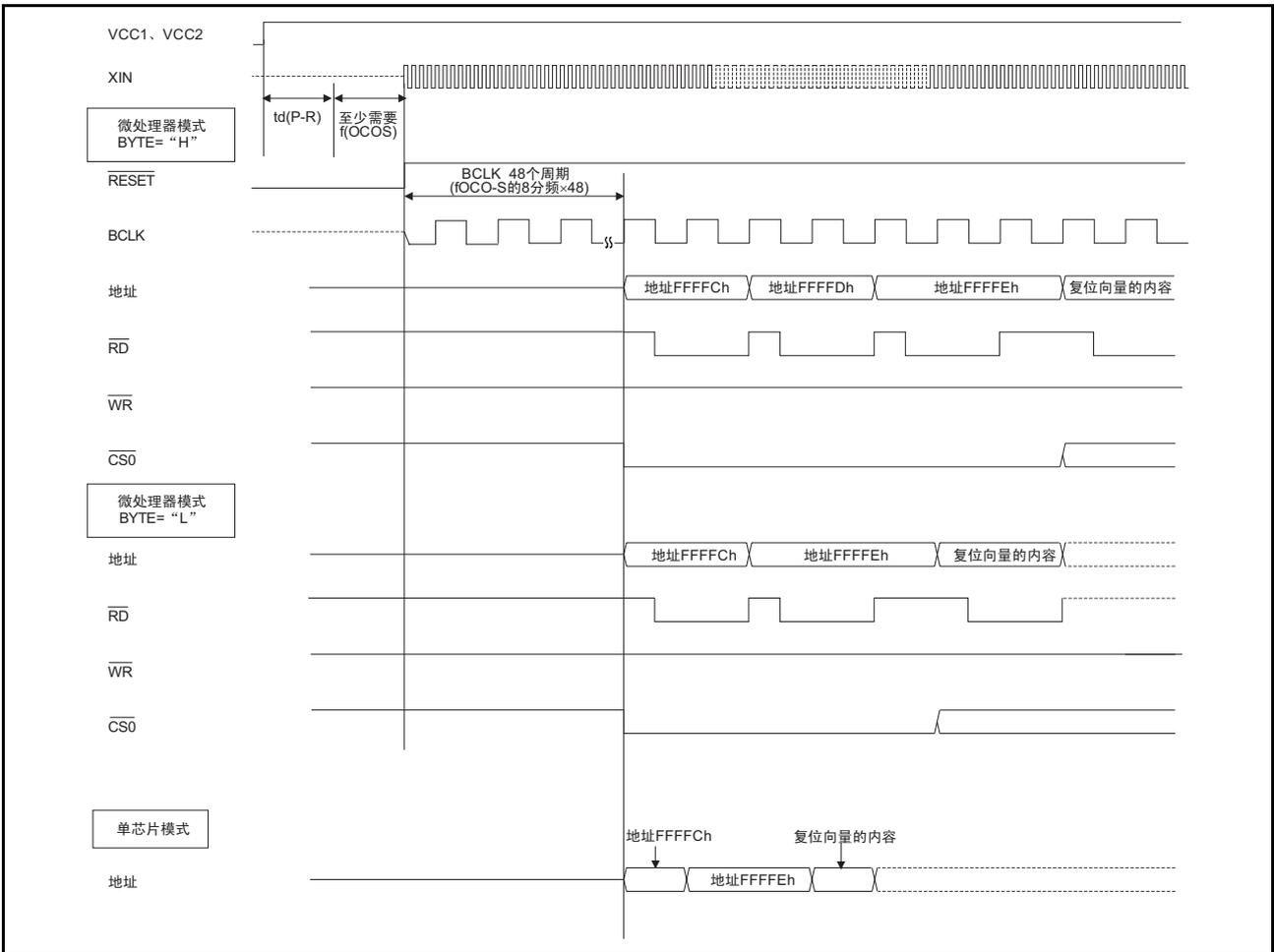


图 6.3 复位顺序

### 6.4.2 硬件复位

硬件复位是由  $\overline{\text{RESET}}$  引脚控制的复位。当电源电压满足推荐工作条件时，如果将“L”电平输入到  $\overline{\text{RESET}}$  引脚，引脚、CPU 和 SFR 就被初始化。

如果将  $\overline{\text{RESET}}$  引脚的输入电平从“L”变为“H”，就从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择 fOCO-S 的 8 分频时钟。

在硬件复位后，RSTFR 寄存器的 HWR 位为“1”（硬件复位检测），其他 SFR 状态请参照“4. SFR”。

不对内部 RAM 进行初始化。另外，如果在写内部 RAM 的过程中  $\overline{\text{RESET}}$  引脚变为“L”电平，内部 RAM 的内容就为不定值。

产生硬件复位的步骤如下：

电源稳定的情况

1. 将“L”电平输入到  $\overline{\text{RESET}}$  引脚。
2. 等待 f(OCOS)。
3. 将“H”电平输入到  $\overline{\text{RESET}}$  引脚。

接通电源的情况

1. 将“L”电平输入到  $\overline{\text{RESET}}$  引脚。
2. 使电源电压上升到满足推荐工作条件的电平。
3. 等待 td(P-R)（等待内部电源稳定）。
4. 等待 f(OCOS)。
5. 将“H”电平输入到  $\overline{\text{RESET}}$  引脚。

复位电路的例子如图 6.4 所示。

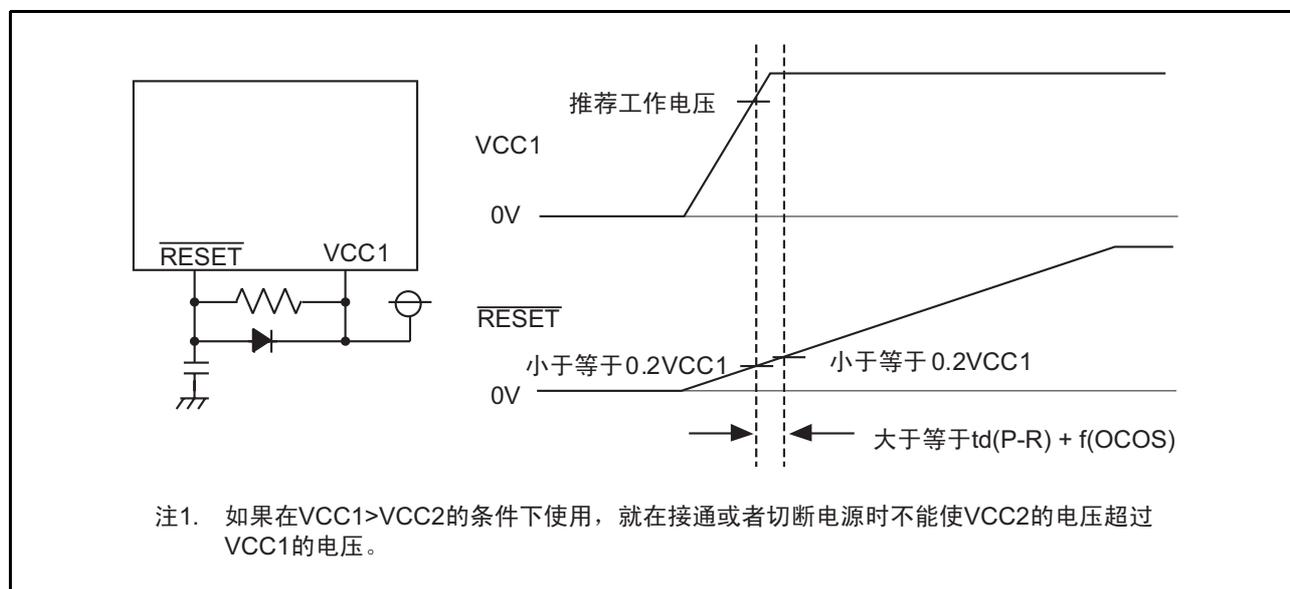


图 6.4 复位电路的例子

### 6.4.3 上电复位功能

通过电阻将  $\overline{\text{RESET}}$  引脚连接到 VCC1，当 VCC1 以大于等于  $t_{rth}$  的上升斜率上升时，上电复位功能有效，并且引脚、CPU 和 SFR 被初始化。

当 VCC1 引脚的输入电压高于等于  $V_{det0}$  时，就对 fOCO-S 开始计数。当对 fOCO-S 进行了 32 次计数时，内部复位信号就变为“H”电平，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择 fOCO-S 的 8 分频时钟。

在上电复位后，RSTFR 寄存器的 CWR 位为“0”（冷启动），其他 SFR 状态请参照“4. SFR”。

不对内部 RAM 进行初始化。

上电复位必须并用电压监视 0 复位。在使用上电复位时，必须将 OFS1 地址的 LVDAS 位置“0”（在硬件复位后，电压监视 0 复位有效）。此时，电压监视 0 复位有效（VW0C 寄存器的 VW0C0 位为“1”、bit6 为“1”并且 VCR2 寄存器的 VC25 位为“1”），不能通过程序将这些位设定为无效。

有关电压监视 0 复位的设定步骤等，请参照“7. 电压检测电路”。

上电复位电路的例子和运行如图 6.5 所示。在将电容器连接到  $\overline{\text{RESET}}$  引脚时，也必须将  $\overline{\text{RESET}}$  引脚的电压至少设定为  $0.8V_{CC1}$ 。

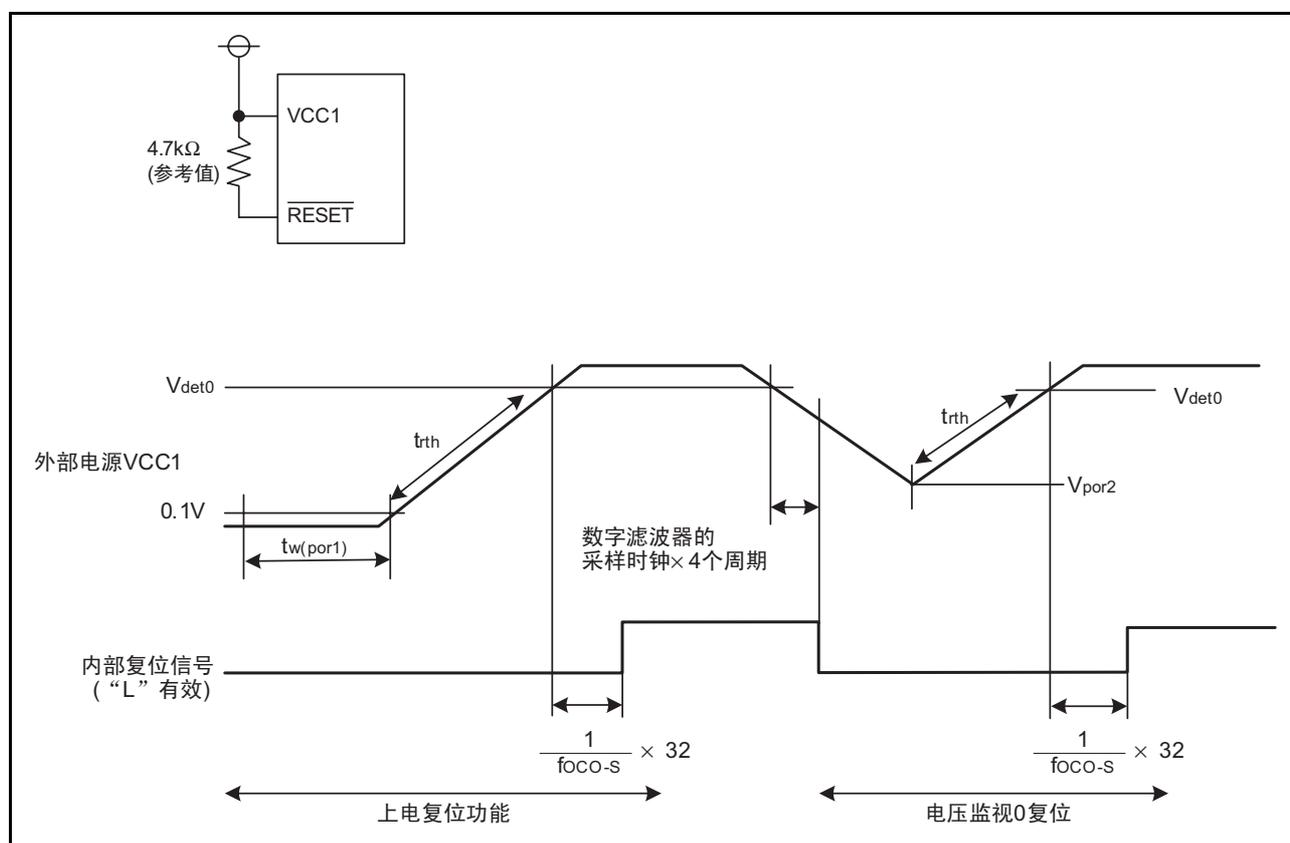


图 6.5 上电复位电路的例子和运行

#### 6.4.4 电压监视 0 复位

这是由单片机内部的电压检测 0 电路控制的复位。电压检测 0 电路监视 VCC1 引脚的输入电压，监视电压为 Vdet0。

当 VCC1 引脚的输入电压低于 Vdet0 时，引脚、CPU 和 SFR 就被初始化。

当 VCC1 引脚的输入电压大于等于 Vdet0 时，就对 fOCO-S 开始计数。当对 fOCO-S 进行了 32 次计数时，内部复位信号就变为“H”电平，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择 fOCO-S 的 8 分频时钟。

在电压监视 0 复位后，RSTFR 寄存器的 CWR 位为“0”（冷启动），其他 SFR 状态请参照“4. SFR”。

不对内部 RAM 进行初始化。另外，如果在写内部 RAM 的过程中 VCC1 引脚的输入电压低于 Vdet0，内部 RAM 的内容就为不定值。

电压监视 0 复位的详细内容请参照“7. 电压检测电路”。

#### 6.4.5 电压监视 1 复位

这是由单片机内部的电压检测 1 电路控制的复位。电压检测 1 电路监视 VCC1 引脚的输入电压，监视电压为 Vdet1。

在 VW1C 寄存器的 VW1C6 位为“1”（在经过 Vdet1 时，发生电压监视 1 复位）的情况下，当 VCC1 引脚的输入电压低于 Vdet1 时，引脚、CPU 和 SFR 就被初始化。然后，经过一定的时间后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择 fOCO-S 的 8 分频时钟。

在电压监视 1 复位后，RSTFR 寄存器的 LVD1R 位为“1”（检测到电压监视 1 复位）。在电压监视 1 复位时不对部分 SFR 进行初始化，详细内容请参照“4. SFR”。另外，由于 PM0 寄存器的 PM01 ~ PM00 位不被初始化，所以处理器模式不变。

不对内部 RAM 进行初始化。

电压监视 1 复位的详细内容请参照“7. 电压检测电路”。

#### 6.4.6 电压监视 2 复位

电压监视 2 复位是由单片机内部的电压检测 2 电路控制的复位。电压检测 2 电路监视 VCC1 引脚的输入电压。监视电压为 Vdet2。

在 VW2C 寄存器的 VW2C6 位为“1”（在经过 Vdet2 时，发生电压监视 2 复位）的情况下，当 VCC1 引脚的输入电压低于 Vdet2 时，引脚、CPU 和 SFR 就被初始化。然后，经过一定的时间后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择 fOCO-S 的 8 分频时钟。

在电压监视 2 复位后，RSTFR 寄存器的 LVD2R 位为“1”（检测到电压监视 2 复位）。在电压监视 2 复位时不对部分 SFR 进行初始化，详细内容请参照“4. SFR”。另外，由于 PM0 寄存器的 PM01 ~ PM00 位不被初始化，所以处理器模式不变。

不对内部 RAM 进行初始化。

电压监视 2 复位的详细内容请参照“7. 电压检测电路”。

### 6.4.7 振荡停止检测复位

在 CM2 寄存器的 CM27 位为“0”（在检测到振荡停止时复位）时，如果检测到主时钟振荡电路停止振荡，单片机就对引脚、CPU 和 SFR 进行初始化，并停止运行。

在振荡停止检测复位后，RSTFR 寄存器的 OSDR 位为“1”（检测到振荡停止检测复位）。在振荡停止检测复位时不对部分 SFR 进行初始化，详细内容请参照“4. SFR”。另外，由于 PM0 寄存器的 PM01 ~ PM00 位不被初始化，所以处理器模式不变。

不对内部 RAM 进行初始化。另外，如果在写内部 RAM 的过程中检测到主时钟振荡电路停止振荡，内部 RAM 的内容就为不定值。

通过硬件复位或者电压监视 0 复位解除振荡停止检测复位。

振荡停止检测功能的详细内容请参照“8.7 振荡停止 / 再振荡的检测功能”。

### 6.4.8 看门狗定时器复位

当 PM1 寄存器的 PM12 位为“1”（在看门狗定时器下溢时复位）时，如果看门狗定时器发生下溢，单片机就对引脚、CPU 和 SFR 进行初始化。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择 fOCO-S 的 8 分频时钟。

在看门狗定时器复位后，RSTFR 寄存器的 WDR 位为“1”（检测到看门狗定时器复位）。在看门狗定时器复位时不对部分 SFR 进行初始化，详细内容请参照“4. SFR”。另外，由于 PM0 寄存器的 PM01 ~ PM00 位不被初始化，所以处理器模式不变。

不对内部 RAM 进行初始化。另外，如果在写内部 RAM 的过程中看门狗定时器发生下溢，内部 RAM 的内容就为不定值。

看门狗定时器的详细内容请参照“15. 看门狗定时器”。

### 6.4.9 软件复位

如果将 PM0 寄存器的 PM03 位置“1”（将单片机复位），单片机就对引脚、CPU 和 SFR 进行初始化。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择 fOCO-S 的 8 分频时钟。

在软件复位后，RSTFR 寄存器的 SWR 位为“1”（检测到软件复位）。在软件复位时不对部分 SFR 进行初始化，详细内容请参照“4. SFR”。另外，由于 PM0 寄存器的 PM01 ~ PM00 位不被初始化，所以处理器模式不变。

不对内部 RAM 进行初始化。

### 6.4.10 冷启动 / 热启动的判断功能

这是检测 VCC1 是否低于或者等于 RAM 保持电压的功能，检测的基准电压为 Vdet0。因此，冷启动 / 热启动的判断功能使用电压监视 0 复位。必须按照“表 7.6 电压监视 0 复位相关位的设定步骤”设定电压监视 0 复位的相关位。

RSTFR 寄存器的 CWR 位在接通电源时为“0”（冷启动），并且在上电复位或者电压监视 0 复位时也为“0”。如果通过程序写“1”（热启动），CWR 位就变为“1”；在硬件复位、电压监视 1 复位、电压监视 2 复位、振荡停止检测复位、看门狗定时器复位和软件复位时，CWR 位不变。

冷启动 / 热启动的判断功能能通过 OFS1 地址的 VDSEL1 位选择 Vdet0 电平。

- 在使用上电复位或者电压监视 0 复位时必须将 VDSEL1 位置“0”（Vdet0 为 2.85V（Vdet0\_2））。
- 在用户系统不需要上电复位和电压监视 0 复位时必须将 VDSEL1 位置“1”（Vdet0 为 1.90V（Vdet0\_0））。此时，以 Vdet0\_0 为基准进行电压监视 0 的复位和解除，所以必须在解除电压监视 0 复位后进行硬件复位。

冷启动 / 热启动的判断功能的运行例子如图 6.6 所示。

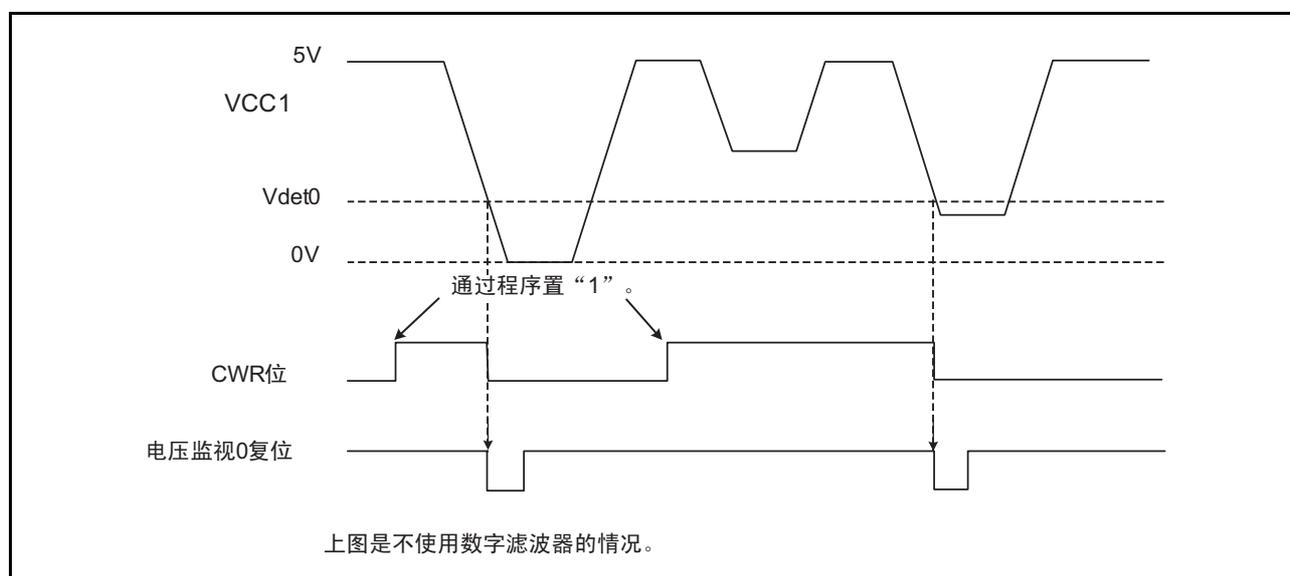


图 6.6 冷启动 / 热启动的判断功能的运行例子

## 6.5 使用复位时的注意事项

### 6.5.1 电源上升斜率

在接通电源时，VCC1 引脚的输入电压必须符合 SVCC 的规格。

符号	项目	规格值			单位
		最小	典型	最大	
SV <sub>CC</sub>	电源上升斜率 (V <sub>CC1</sub> ) (电压范围 0V ~ 2.0V)	0.05			V/ms

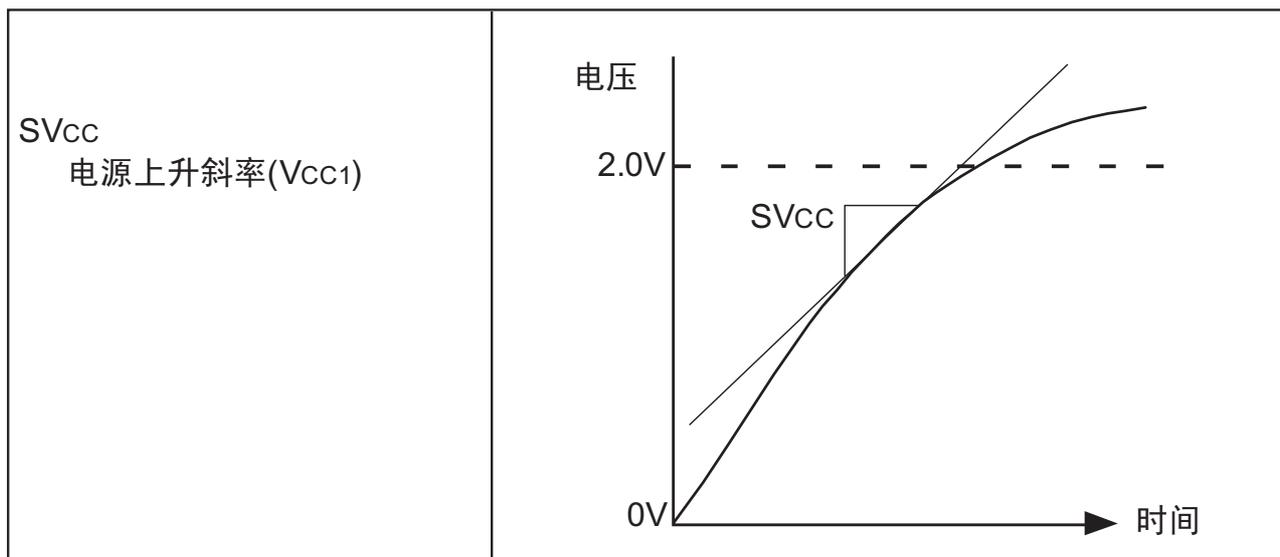


图 6.7 SVCC 的时序图

### 6.5.2 上电复位

上电复位必须并用电压监视 0 复位。在使用上电复位时，必须将 OFS1 地址的 LVDAS 位置 “0”（在硬件复位后，电压监视 0 复位有效）。此时，电压监视 0 复位有效（VW0C 寄存器的 VW0C0 位为 “1”，bit6 为 “1” 并且 VCR2 寄存器的 VC25 位为 “1”），不能通过程序将这些位设定为无效。

### 6.5.3 OSDR 位（振荡停止检测复位的检测标志）

如果发生振荡停止检测复位，单片机就被初始化，然后停止运行。通过硬件复位或者电压监视 0 复位解除此状态。

但是，OSDR 位在硬件复位时不变，而在电压监视 0 复位时为 “0”（未检测到）。

### 6.5.4 VCC1 < Vdet0 时的硬件复位

当 OFS1 地址的 LVDAS 位为 “0”（在硬件复位后，电压监视 0 复位有效）并且在 VCC1 < Vdet0 的状态下发生硬件复位时，如果 RESET 引脚的输入电平从 “L” 变为 “H”，就从复位向量指向的地址开始执行程序，而不进行电压监视 0 复位。

## 7. 电压检测电路

### 7.1 概要

电压检测电路是能通过程序监视 VCC1 引脚的输入电压的电路，并能使用电压监视 0 复位、电压监视 1 中断、电压监视 1 复位、电压监视 2 中断和电压监视 2 复位。

电压检测电路的规格和电压检测电路的框图分别如表 7.1 和图 7.1 所示。

表 7.1 电压检测电路的规格

项目		电压检测 0	电压检测 1	电压检测 2
VCC1 监视	监视电压	Vdet0	Vdet1	Vdet2
	检测对象	上升或者下降过程中是否经过 Vdet0。	上升或者下降过程中是否经过 Vdet1。	上升或者下降过程中是否经过 Vdet2。
	监视	无	VW1C 寄存器的 VW1C3 位 高于或者低于 Vdet1	VCR1 寄存器的 VC13 位 高于或者低于 Vdet2
电压检测时的处理	复位	电压监视 0 复位 当 Vdet0 > VCC1 时，复位； 当 VCC1 > Vdet0 时，CPU 重新开始运行。	电压监视 1 复位 当 Vdet1 > VCC1 时，复位； 在经过一定时间后，CPU 重新开始运行。	电压监视 2 复位 当 Vdet2 > VCC1 时，复位； 在经过一定时间后，CPU 重新开始运行。
	中断	无	电压监视 1 中断 数字滤波器有效： 当 Vdet1 > VCC1 或者 VCC1 > Vdet1 时，都产生中断请求。 数字滤波器无效： 当 Vdet1 > VCC1 或者 VCC1 > Vdet1 时，产生中断请求。	电压监视 2 中断 数字滤波器有效： 当 Vdet2 > VCC1 或者 VCC1 > Vdet2 时，都产生中断请求。 数字滤波器无效： 当 Vdet2 > VCC1 或者 VCC1 > Vdet2 时，产生中断请求。
数字滤波器	有效 / 无效的转换	有	有	有
	采样时间	(fOCO-S 的 n 分频) × 3 n: 1,2,4,8	(fOCO-S 的 n 分频) × 3 n: 1,2,4,8	(fOCO-S 的 n 分频) × 3 n: 1,2,4,8

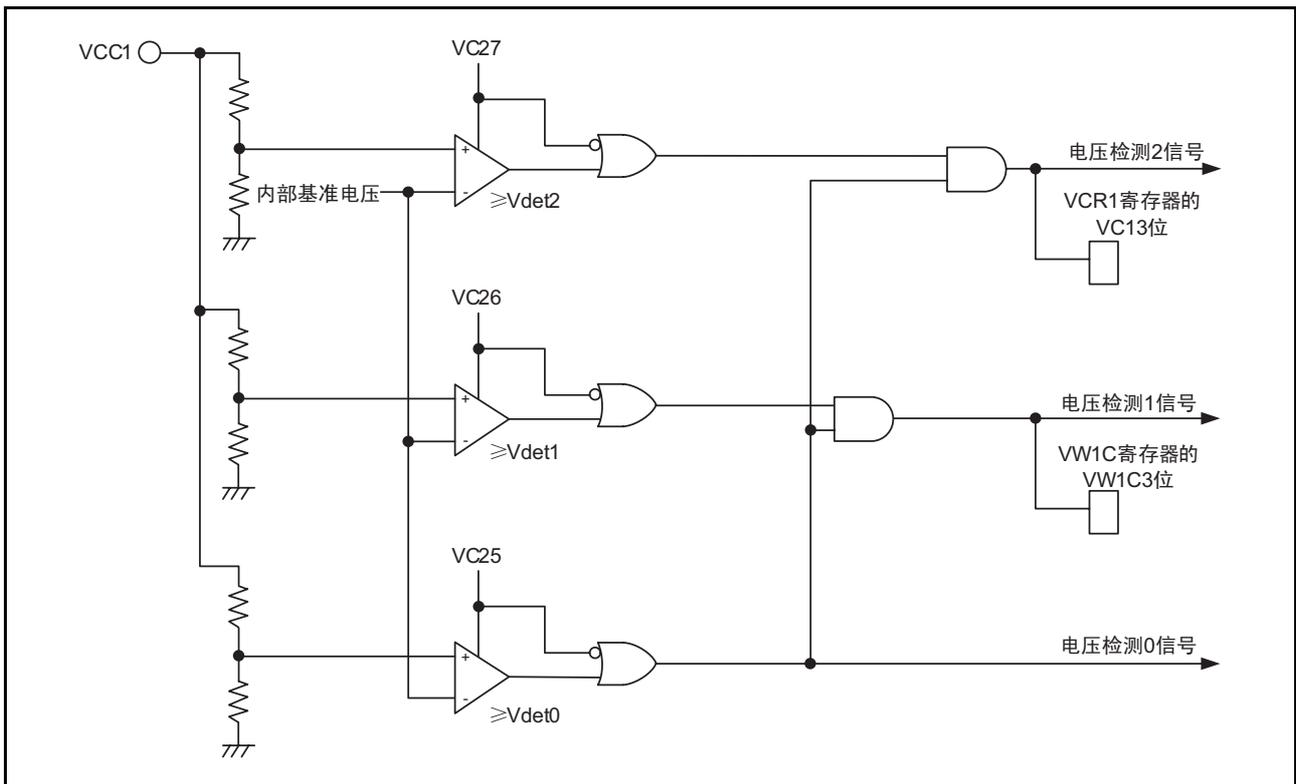


图 7.1 电压检测电路的框图

## 7.2 寄存器说明

表 7.2 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0019h	电压检测 2 电路的标志寄存器	VCR1	0000 X000b (注 1)
001Ah	电压检测电路的运行允许寄存器	VCR2	000X 0000b (注 2) 001X 0000b (注 3)
0026h	电压监视功能的选择寄存器	VWCE	00h
0028h	电压检测 1 的电平选择寄存器	VD1LS	0000 1010b (注 4)
002Ah	电压监视 0 电路的控制寄存器	VW0C	1100 XX10b (注 2) 1100 XX11b (注 3)
002Bh	电压监视 1 电路的控制寄存器	VW1C	1000 XX10b (注 1)
002Ch	电压监视 2 电路的控制寄存器	VW2C	1000 0X10b (注 1)

注 1. 硬件复位、上电复位或者电压监视 0 复位

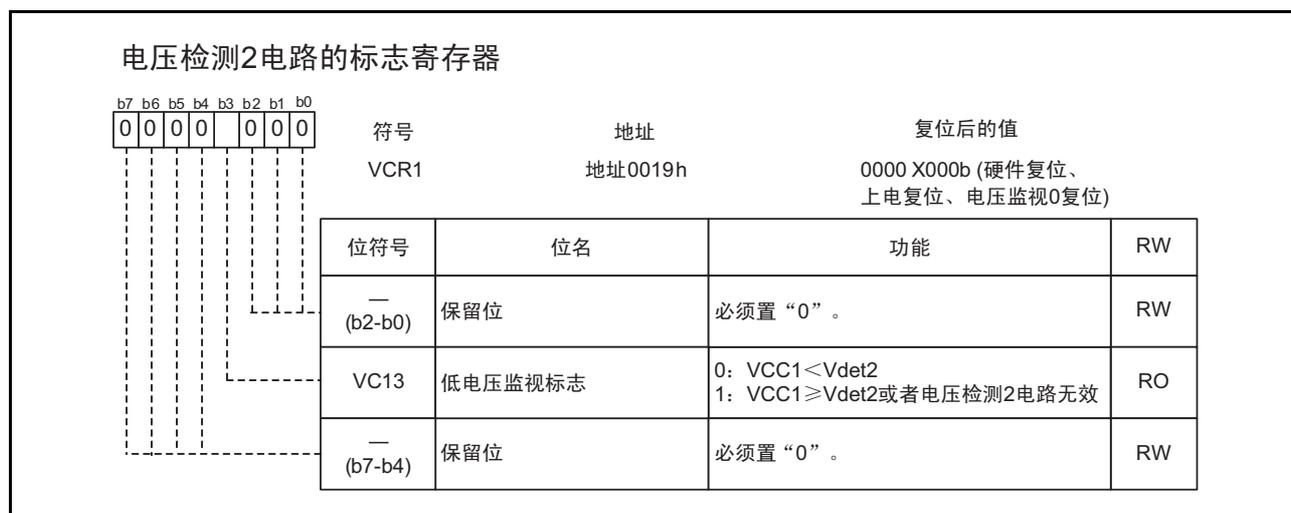
注 2. OFS1 地址的 LVDAS 位为 “1” 的硬件复位

注 3. 在以下任意的复位后：

- 电压监视 0 复位
- OFS1 地址的 LVDAS 位为 “0” 的硬件复位
- 上电复位

注 4. 硬件复位、上电复位、电压监视 0 复位、电压监视 1 复位或者电压监视 2 复位

## 7.2.1 电压检测 2 电路的标志寄存器 (VCR1)



在电压监视 1 复位、电压监视 2 复位、振荡停止检测复位、看门狗定时器复位和软件复位时，此标志寄存器的值不变。

## VC13 (电压下降监视标志) (b3)

在 VWCE 寄存器的 VW12E 位为“1” (电压检测 1,2 电路有效) 并且 VCR2 寄存器的 VC27 位为“1” (电压检测 2 电路有效) 时，VC13 位有效。

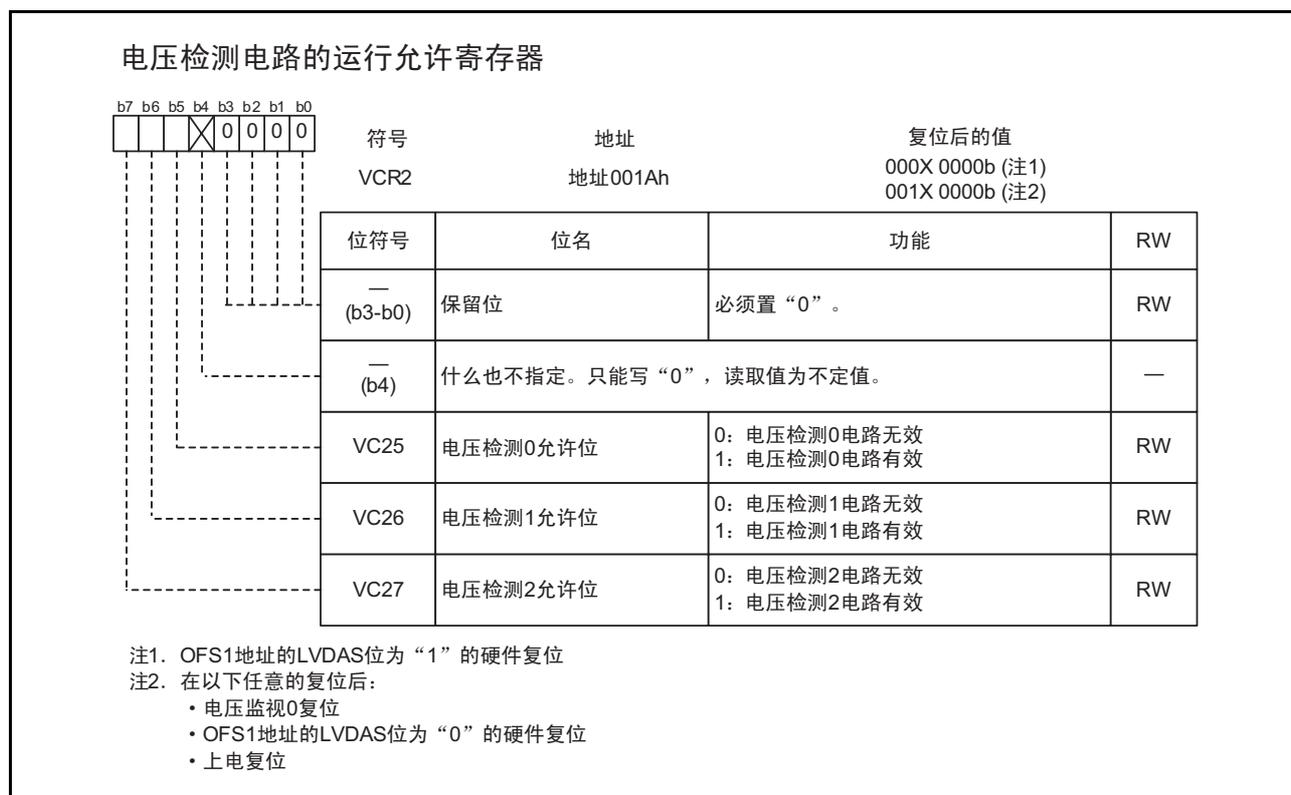
[为“0”的条件]

- $VCC1 < V_{det2}$  (当 VW12E 位为“1” 并且 VC27 位为“1” 时)

[为“1”的条件]

- $VCC1 \geq V_{det2}$  (当 VW12E 位为“1” 并且 VC27 位为“1” 时)
- VCR2 寄存器的 VC27 位为“0” (电压检测 2 电路无效)

## 7.2.2 电压检测电路的运行允许寄存器 (VCR2)



必须在将 PRCR 寄存器的 PRC3 位置“1”（允许写）后改写 VCR2 寄存器。

在电压监视 1 复位、电压监视 2 复位、振荡停止检测复位、看门狗定时器复位和软件复位时，VCR2 寄存器的值不变。

**VC25（电压检测 0 允许位）（b5）**

在使用电压监视 0 复位时，必须将 VC25 位置“1”（电压检测 0 电路有效）。在将 VC25 位从“0”置为“1”并经过 td(E-A) 后，检测电路开始工作。

**VC26（电压检测 1 允许位）（b6）**

在 VWCE 寄存器的 VW12E 位为“1”（电压检测 1,2 电路有效）并且 VC26 位为“1”（电压检测 1 电路有效）时，电压检测 1 电路有效。在以下情况下，必须将 VW12E 位和 VC26 位都置“1”。

- 使用电压监视 1 中断/复位。
- 使用 VW1C 寄存器的 VW1C2 位和 VW1C3 位。

在将 VC26 位从“0”置为“1”并经过 td(E-A) 后，检测电路开始工作。

**VC27（电压检测 2 允许位）（b7）**

在 VWCE 寄存器的 VW12E 位为“1”（电压检测 1,2 电路有效）并且 VC27 位为“1”（电压检测 2 电路有效）时，电压检测 2 电路有效。在以下情况下，必须将 VW12E 位和 VC27 位都置“1”。

- 使用电压监视 2 中断/复位。
- 使用 VCR1 寄存器的 VC13 位。
- 使用 VW2C 寄存器的 VW2C2 位。

在将 VC27 位从“0”置为“1”并经过 td(E-A) 后，检测电路开始工作。

### 7.2.3 电压监视功能的选择寄存器 (VWCE)

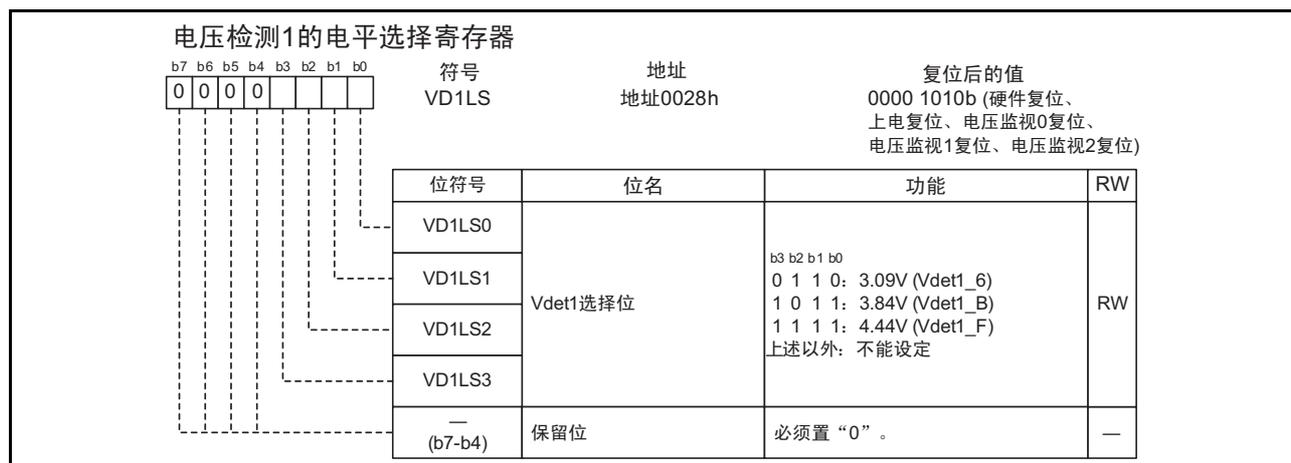


必须在将 PRCR 寄存器的 PCR3 位置“1”（允许写）后改写 VWCE 寄存器。

#### VW12E 位（电压检测 1,2 电路有效位）(b0)

在将 VCR2 寄存器的 VC26 位或者 VC27 位置“1”或者将 VC26 位和 VC27 位都置“1”（有效）时，必须将 VW12E 位置“1”（有效）。

### 7.2.4 电压检测 1 的电平选择寄存器 (VD1LS)



必须在将 PRCR 寄存器的 PCR3 位置“1”（允许写）后改写 VD1LS 寄存器。

在振荡停止检测复位、看门狗定时器复位和软件复位时，VD1LS 寄存器的值不变。

VD1LS 寄存器的值受 VWCE 寄存器的 VW12E 位的影响，VD1LS 寄存器的值如表 7.3 所示。在将值设定到 VD1LS 寄存器后，如果将 VW12E 位置“0”后再次置“1”，VD1LS 寄存器的值就恢复为以前的设定值。

表 7.3 VD1LS 寄存器的值

VW12E 位	VD1LS 寄存器的值
0	0000 1010b
1	VD1LS 寄存器设定的值 (当 VD1LS 寄存器什么也没有设定时，其值为“0000 0111b”。)

#### VD1LS3 ~ VD1LS0 (Vdet1 选择位) (b3 ~ b0)

在使用电压检测 1 电路时，必须设定上图所示的值。

在不使用电压检测 1 电路时，可以是复位后的值。

## 7.2.5 电压监视 0 电路的控制寄存器 (VW0C)

电压监视0电路的控制寄存器

b7	b6	b5	b4	b3	b2	b1	b0
1	1				0		

位符号	位名	功能	RW
VW0C0	电压监视0复位的允许位	0: 禁止 1: 允许	RW
VW0C1	电压监视0数字滤波器的无效模式选择位	0: 数字滤波器有效 1: 数字滤波器无效	RW
— (b2)	保留位	必须置“0”，读取值为不定值。	RW
— (b3)	保留位	读取值为不定值。	RO
VW0F0	采样时钟选择位	b5 b4 0 0: fOCO-S的1分频 0 1: fOCO-S的2分频 1 0: fOCO-S的4分频 1 1: fOCO-S的8分频	RW
VW0F1			
— (b7-b6)	保留位	必须置“1”。	RW

注1. OFS1地址的LVDAS位为“1”的硬件复位  
注2. 电压监视0复位、OFS1地址的LVDAS位为“0”的硬件复位、上电复位

必须在将 PRCR 寄存器的 PRC3 位置“1”（允许写）后改写 VW0C 寄存器。

在电压监视 1 复位、电压监视 2 复位、振荡停止检测复位、看门狗定时器复位和软件复位时，VW0C 寄存器的值不变。

## VW0C0（电压监视 0 复位的允许位）（b0）

VW0C0 位在 VCR2 寄存器的 VC25 位为“1”（电压检测 0 电路有效）时有效。在 VC25 位为“0”（电压检测 0 电路无效）时，必须将 VW0C0 位置“0”（禁止）。

## 7.2.6 电压监视 1 电路的控制寄存器 (VW1C)

电压监视1电路的控制寄存器			
符号	地址	复位后的值	
VW1C	地址002Bh	1000 XX10b(硬件复位、 上电复位、电压监视0复位)	
位符号	位名	功能	RW
VW1C0	电压监视1中断/复位的允许位	0: 禁止 1: 允许	RW
VW1C1	电压监视1数字滤波器的无效模式选择位	0: 数字滤波器有效 1: 数字滤波器无效	RW
VW1C2	电压变化检测标志	0: 未检测到 1: 检测到经过Vdet1	RW
VW1C3	电压检测1信号的监视标志	0: $VCC1 < Vdet1$ 1: $VCC1 \geq Vdet1$ 或者电压检测1电路无效	RO
VW1F0	采样时钟选择位	b5 b4 0 0: fOCO-S的1分频 0 1: fOCO-S的2分频 1 0: fOCO-S的4分频 1 1: fOCO-S的8分频	RW
VW1F1			
VW1C6	电压监视1电路的模式选择位	0: 在经过Vdet1时, 发生电压监视1中断。 1: 在经过Vdet1时, 发生电压监视1复位。	RW
VW1C7	电压监视1中断/复位的 发生条件选择位	0: $VCC1 \geq Vdet1$ 时 1: $VCC1 \leq Vdet1$ 时	RW

必须在将 PRCR 寄存器的 PRC3 位置 “1” (允许写) 后改写 VW1C 寄存器。

如果改写 VW1C 寄存器, VW1C2 位就有可能变为 “1”。必须在改写 VW1C 寄存器后将 VW1C2 位置 “0”。

## VW1C0 (电压监视 1 中断 / 复位的允许位) (b0)

在 VWCE 寄存器的 VW12E 位为 “1” (电压检测 1,2 电路有效) 并且 VCR2 寄存器的 VC26 位为 “1” (电压检测 1 电路有效) 时, VW1C0 位有效。在 VC26 位为 “0” (电压检测 1 电路无效) 时, 必须将 VW1C0 位置 “0” (禁止)。

## VW1C1 (电压监视 1 数字滤波器的无效模式选择位) (b1)

如果在将电压监视 1 中断用于从停止模式的返回后, 再次用于返回, 就必须在给 VW1C1 位写 “0” 后接着写 “1”。

**VW1C2 (电压变化检测标志) (b2)**

VW1C2 位在 VCR2 寄存器的 VC26 位为 “1” (电压检测 1 电路有效) 时有效。即使通过程序给 VW1C2 位写 “1”，此位也不变。

[为 “0” 的条件]

- 通过程序给此位写 “0”。

[为 “1” 的条件]

表 7.4 VW1C2 位为 “1” 的条件

位设定 (注 1)			VW1C2 位为 “1” 的条件
VW1C1	VW1C6	VW1C7	
0	0	0 或者 1	VW1C3 位发生变化 (从 “0” 变为 “1” 或者从 “1” 变为 “0”)。
	1	1	VW1C3 位从 “1” 变为 “0”。
1	0	0	VW1C3 位从 “0” 变为 “1”。
		1	VW1C3 位从 “1” 变为 “0”。
	1	1	VW1C3 位从 “1” 变为 “0”。

注 1. 不能设定上述以外的组合。

**VW1C3 (电压检测 1 信号的监视标志) (b3)**

在 VWCE 寄存器的 VW12E 位为 “1” (电压检测 1,2 电路有效) 并且 VCR2 寄存器的 VC26 位为 “1” (电压检测 1 电路有效) 时, VW1C3 位有效。

[为 “0” 的条件]

- $VCC1 < V_{det1}$  (当 VW12E 位为 “1” 并且 VC26 位为 “1” 时)

[为 “1” 的条件]

- $VCC1 \geq V_{det1}$  (当 VW12E 位为 “1” 并且 VC26 位为 “1” 时)
- VCR2 寄存器的 VC26 位为 “0” (电压检测 1 电路无效)

**VW1C6 (电压监视 1 电路的模式选择位) (b6)**

VW1C6 位在 VW1C0 位为 “1” (允许电压监视 1 中断 / 复位) 时有效。

**VW1C7 (电压监视 1 中断 / 复位的发生条件选择位) (b7)**

当 VW1C6 位为 “0” (在经过  $V_{det1}$  时, 发生电压监视 1 中断) 并且 VW1C1 位为 “1” (数字滤波器无效) 时, 能通过 VW1C7 位选择电压监视 1 中断 / 复位的发生条件。

当 VW1C6 位为 “1” (在经过  $V_{det1}$  时, 发生电压监视 1 复位) 时, 必须将 VW1C7 位置 “1” (在不超过  $V_{det1}$  时) (不能置 “0”)。

当 VW1C1 位为 “0” (数字滤波器有效) 时, 与 VW1C7 位无关, 在  $VCC1 \geq V_{det1}$  或者  $VCC1 \leq V_{det1}$  的情况下都发生电压监视 1 中断。

## 7.2.7 电压监视 2 电路的控制寄存器 (VW2C)

电压监视2电路的控制寄存器			
位符号	位名	功能	RW
VW2C0	电压监视2中断/复位的允许位	0: 禁止 1: 允许	RW
VW2C1	电压监视2数字滤波器的无效模式选择位	0: 数字滤波器有效 1: 数字滤波器无效	RW
VW2C2	电压变化检测标志	0: 未检测到 1: 检测到经过Vdet2	RW
VW2C3	WDT检测标志	0: 未检测到 1: 检测到看门狗定时器的下溢	RW
VW2F0	采样时钟选择位	b5 b4 0 0: fOCO-S的1分频 0 1: fOCO-S的2分频 1 0: fOCO-S的4分频 1 1: fOCO-S的8分频	RW
VW2F1			
VW2C6	电压监视2电路的模式选择位	0: 在经过Vdet2时, 发生电压监视2中断。 1: 在经过Vdet2时, 发生电压监视2复位。	RW
VW2C7	电压监视2中断/复位的 发生条件选择位	0: $VCC1 \geq Vdet2$ 1: $VCC1 \leq Vdet2$	RW

必须在将 PRCR 寄存器的 PRC3 位置 “1” (允许写) 后改写 VW2C 寄存器。

如果改写 VW2C 寄存器, VW2C2 位就有可能变为 “1”。必须在改写 VW2C 寄存器后将 VW2C2 位置 “0”。

在电压监视 1 复位、电压监视 2 复位、振荡停止检测复位、看门狗定时器复位和软件复位时, VW2C3 位不变。

## VW2C0 (电压监视 2 中断 / 复位的允许位) (b0)

在 VWCE 寄存器的 VW12E 位为 “1” (电压检测 1,2 电路有效) 并且 VCR2 寄存器的 VC27 位为 “1” (电压检测 2 电路有效) 时, VW2C0 位有效。在 VC27 位为 “0” (电压检测 2 电路无效) 时, 必须将 VW2C0 位置 “0” (禁止)。

## VW2C1 (电压监视 2 数字滤波器的无效模式选择位) (b1)

如果在将电压监视 2 中断用于从停止模式的返回后, 再次用于返回时, 就必须在给 VW2C1 位写 “0” 后接着写 “1”。

**VW2C2 (电压变化检测标志) (b2)**

VW2C2 位在 VCR2 寄存器的 VC27 位为 “1” (电压检测 2 电路有效) 时有效。即使通过程序给 VW2C2 位写 “1”，此位也不变。

[为 “0” 的条件]

- 通过程序给此位写 “0”。

[为 “1” 的条件]

表 7.5 VW2C2 位为 “1” 的条件

位设定 (注 1)			VW2C2 位为 “1” 的条件
VW2C1	VW2C6	VW2C7	
0	0	0 或者 1	VC13 位发生变化 (从 “0” 变为 “1” 或者从 “1” 变为 “0”)。
	1	1	VC13 位从 “1” 变为 “0”。
1	0	0	VC13 位从 “0” 变为 “1”。
		1	VC13 位从 “1” 变为 “0”。
	1	1	VC13 位从 “1” 变为 “0”。

注 1. 不能设定上述以外的组合。

**VW2C6 (电压监视 2 电路的模式选择位) (b6)**

VW2C6 位在 VW2C0 位为 “1” (允许电压监视 2 中断 / 复位) 时有效。

**VW2C7 (电压监视 2 中断 / 复位的发生条件选择位) (b7)**

当 VW2C6 位为 “0” (在经过 Vdet2 时, 发生电压监视 2 中断) 并且 VW2C1 位为 “1” (数字滤波器无效) 时, 能通过 VW2C7 位选择电压监视 2 中断 / 复位的发生条件。

当 VW2C6 位为 “1” (在经过 Vdet2 时, 发生电压监视 2 复位) 时, 必须将 VW2C7 位置 “1” (在不超过 Vdet2 时) (不能置 “0”)。

当 VW2C1 位为 “0” (数字滤波器有效) 时, 与 VW2C7 位无关, 在  $VCC1 \geq Vdet2$  或者  $VCC1 \leq Vdet2$  的情况下都发生电压监视 2 中断。

### 7.3 选项功能选择区的说明

选项功能选择区是选择复位后的单片机状态以及选择并行输入 / 输出模式的改写禁止功能的区域。

选项功能选择区不是 SFR，所以无法通过程序进行改写。必须在对闪存进行编程的同时写入适当的值。如果擦除包括选项功能选择区的块，选项功能选择区就全部变为“FFh”。

选项功能选择区能在单芯片模式或者存储器扩展模式中使用，而不能在微处理器模式中使用。在微处理器模式中使用，必须先擦除单片机的内部 ROM 后再使用。

#### 7.3.1 选项功能选择 1 地址（OFS1）

选项功能选择1地址		符号	地址	出厂值	
b7 b6 b5 b4 b3 b2 b1 b0		OFS1	地址FFFFFh	FFh	
		位符号	位名	功能	RW
		WDTON	看门狗定时器的启动选择位	0: 在复位后，看门狗定时器自动启动。 1: 在复位后，看门狗定时器停止运行。	RW
		— (b1)	保留位	必须置“1”。	RW
		ROMCR	ROM码保护解除位	0: 解除ROM码保护 1: ROMCP1位有效	RW
		ROMCP1	ROM码保护位	0: ROM码保护有效 1: 解除ROM码保护	RW
		— (b4)	保留位	必须置“1”。	RW
		VDSEL1	Vdet0选择位1	0: 选择2.85V(Vdet0_2) 1: 选择1.90V(Vdet0_0)	RW
		LVDAS	电压检测0电路的启动位	0: 在硬件复位后，电压监视0复位有效。 1: 在硬件复位后，电压监视0复位无效。	RW
		CSPROINI	复位后计数源的保护模式选择位	0: 在复位后，计数源保护模式有效。 1: 在复位后，计数源保护模式无效。	RW

#### VDSEL1 位（Vdet0 选择位 1）（b5）

能选择电压检测 0 电路使用的 Vdet0 电平，电压检测 0 电路的运行以 Vdet0 为基准。

在使用上电复位或者电压监视 0 复位时，必须将 VDSEL1 位置“0”（Vdet0 为 2.85V），详细内容请参照“6.4.10 冷启动 / 热启动的判断功能”。

## 7.4 运行说明

### 7.4.1 数字滤波器

能使用数字滤波器监视 VCC1 输入电压。在将 VW1C 寄存器的 VW1C1 位置“0”（数字滤波器有效）时，电压检测 i 电路（ $i=0 \sim 2$ ）的数字滤波器有效。

能从 fOCO-S 的 1,2,4,8 分频中选择采样时钟。在使用数字滤波器时，必须将 CM1 寄存器的 CM14 位置“0”（125kHz 内部振荡器振荡）。

数字滤波器通过每个采样时钟对 VCC1 输入电压的电平进行采样。在采样时，当电平连续 2 次相同时，就在下次的采样时序内部复位信号变为“L”电平或者产生电压监视 i 的中断请求。因此，如果使用数字滤波器，VCC1 输入电压的电平就从经过 Vdeti 到发生复位或者中断为止，最多需要 3 个采样时钟周期。

因为在停止模式中 fOCO-S 停止振荡，所以数字滤波器不工作。在将电压检测 i 电路用于从停止模式的返回时，必须将 VW1C 寄存器的 VW1C1 位置“1”（数字滤波器无效）。

数字滤波器的运行例子如图 7.2 所示。

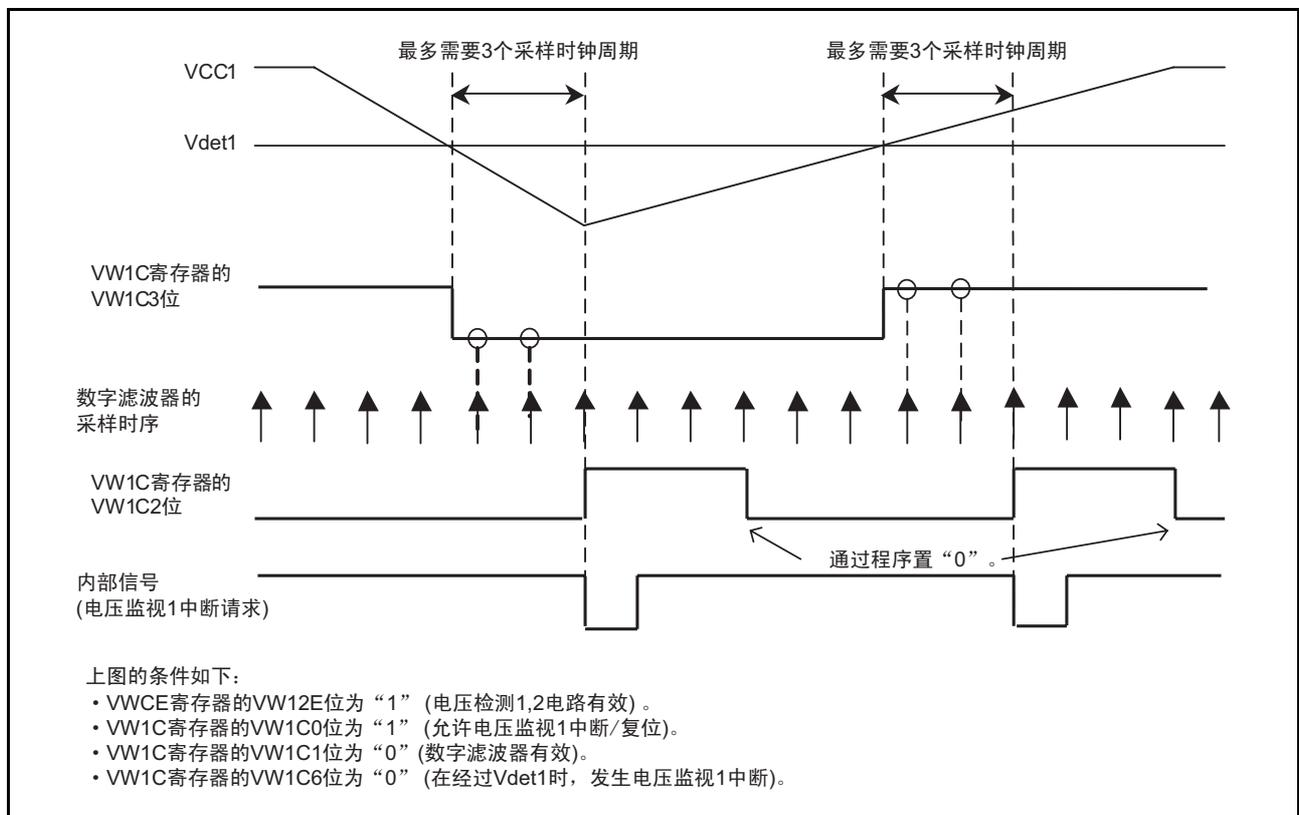


图 7.2 数字滤波器的运行例子

### 7.4.2 电压检测 0 电路

在 VCR2 寄存器的 VC25 位为“1”（电压检测 0 电路有效）时，监视 VCC1 引脚的输入电压在上升或者下降过程中是否经过 Vdet0。能通过 OFS1 地址的 VDSEL1 位选择 Vdet0 的电平。

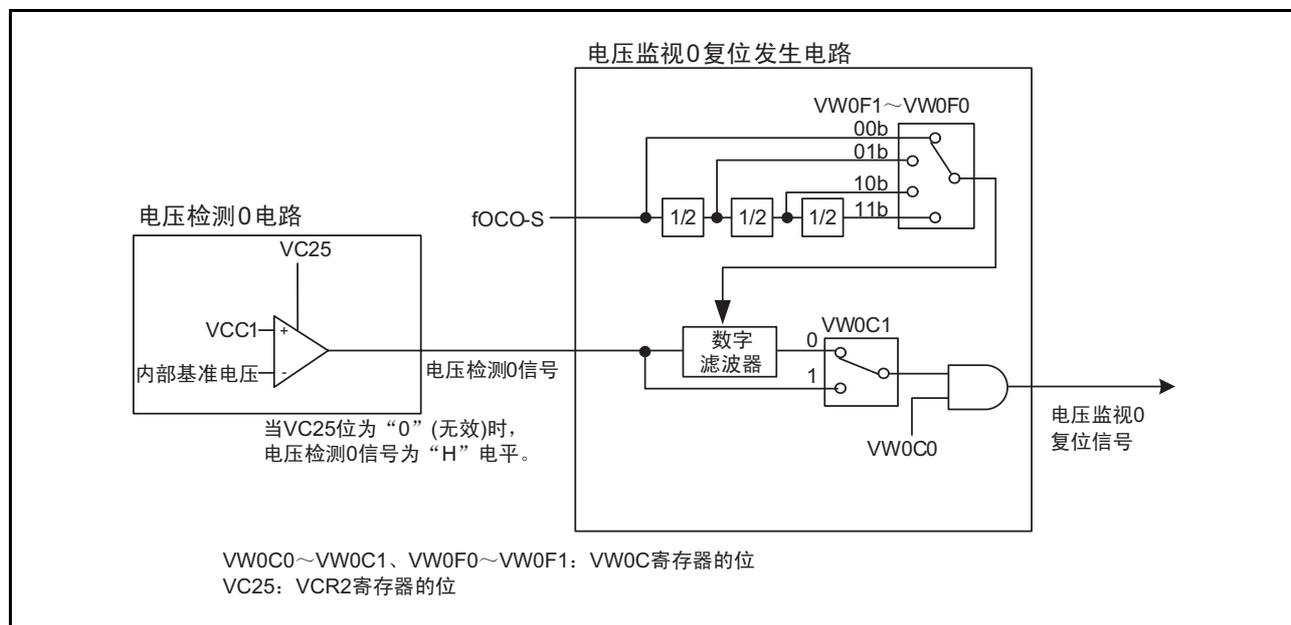


图 7.3 电压监视 0 复位发生电路的框图

#### 7.4.2.1 电压监视 0 复位

在使用电压监视 0 复位时，必须将 OFS1 地址的 VDSEL1 位置“0”（Vdet0 为 2.85V、Vdet0\_2）。电压监视 0 复位相关位的设定步骤如表 7.6 所示。

表 7.6 电压监视 0 复位相关位的设定步骤

步骤	使用数字滤波器	不使用数字滤波器
1	将 CM1 寄存器的 CM14 位置“0”（125kHz 内部振荡器振荡）。	—
2	等待数字滤波器的 3 个采样时钟周期。	—（无等待时间）
3	将 VCR2 寄存器的 VC25 位置“1”（电压检测 0 电路有效）。	
4	等待 td(E-A)。	
5	通过 VW0C 寄存器的 VW0F0 ~ VW0F1 位选择数字滤波器的采样时钟，并且将 VW0C1 位置“0”（数字滤波器有效），将 bit6 和 bit7 置“1”。	将 VW0C 寄存器的 VW0C1 位置“1”（数字滤波器无效），并将 bit6 和 bit7 置“1”。
6	将 VW0C 寄存器的 bit2 置“0”（在步骤 5 之后重新将 bit2 置“0”）。	
7	将 VW0C 寄存器的 VW0C0 位置“1”（允许电压监视复位 0）。	

在将电压监视 0 复位用于从停止模式的返回时，必须将 VW0C 寄存器的 VW0C1 位置“1”（数字滤波器无效）。

如果发生电压监视 0 复位，RSTFR 寄存器的 CWR 位就变为“0”（冷启动）。有关复位后的状态等，请参照“6.4.4 电压监视 0 复位”。

电压监视 0 复位的运行例子如图 7.4 所示。

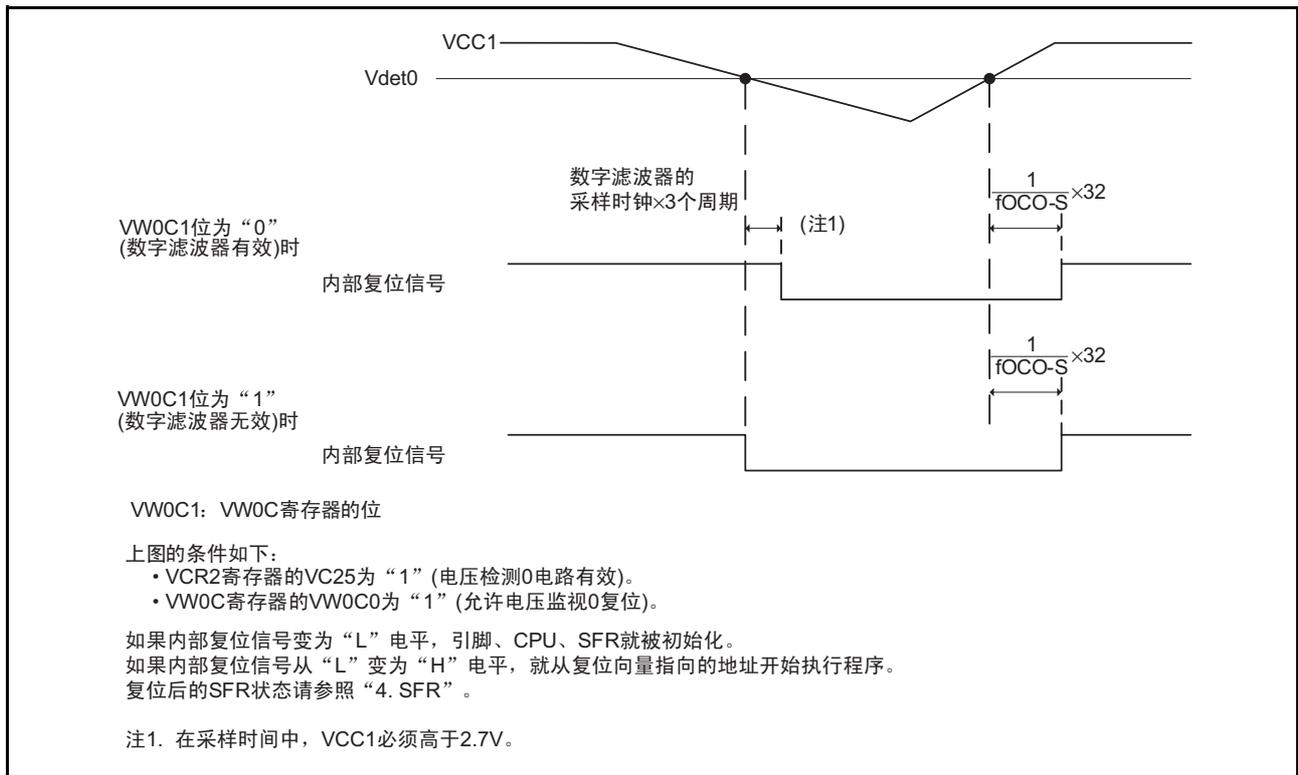


图 7.4 电压监视 0 复位的运行例子

### 7.4.3 电压检测 1 电路

在 VWCE 寄存器的 VW12E 位为“1”(电压检测 1,2 电路有效)并且 VCR2 寄存器的 VC26 位为“1”(电压检测 1 电路有效)时, 监视 VCC1 引脚的输入电压在上升或者下降过程中是否经过 Vdet1。

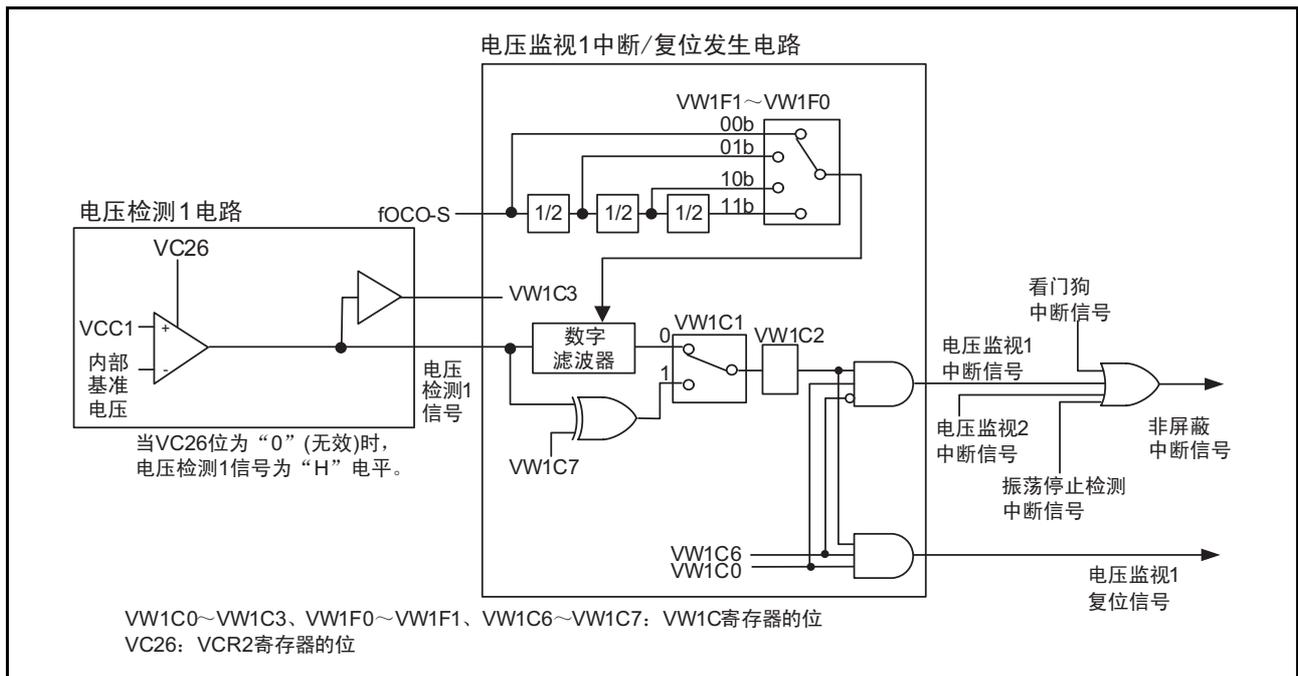


图 7.5 电压监视 1 中断 / 复位发生电路的框图

## 7.4.3.1 Vdet1 的监视

必须将 VWCE 寄存器的 VW12E 位置“1”（电压检测 1,2 电路有效）并且将 VCR2 寄存器的 VC26 位置“1”（电压检测 1 电路有效）。在经过 td(E-A) 后，能通过 VW1C 寄存器的 VW1C3 位监视 Vdet1。

## 7.4.3.2 电压监视 1 中断和电压监视 1 复位

电压监视 1 中断和电压监视 1 复位相关位的设定步骤如表 7.7 所示。

表 7.7 电压监视 1 中断和电压监视 1 复位相关位的设定步骤

步骤	使用数字滤波器		不使用数字滤波器	
	电压监视 1 中断	电压监视 1 复位	电压监视 1 中断	电压监视 1 复位
1	将 CM1 寄存器的 CM14 位置“0”（125kHz 内部振荡器振荡）。		—	
2	等待数字滤波器的 3 个采样时钟周期。		—（无等待时间）	
3	将 VWCE 寄存器的 VW12E 位置“1”（电压检测 1,2 电路有效）。			
4	通过 VD1LS 寄存器的 VD1LS3 ~ VD1LS0 位选择 Vdet1。			
5	将 VCR2 寄存器的 VC26 位置“1”（电压检测 1 电路有效）。			
6	等待 td(E-A)。			
7	通过 VW1C 寄存器的 VW1F0 ~ VW1F1 位选择数字滤波器的采样时钟。		通过 VW1C 寄存器的 VW1C7 位选择中断和复位的请求时序（注 1）。	
8 (注 2)	将 VW1C 寄存器的 VW1C1 位置“0”（数字滤波器有效）。		将 VW1C 寄存器的 VW1C1 位置“1”（数字滤波器无效）。	
9 (注 2)	将 VW1C 寄存器的 VW1C6 位置“0”（电压监视 1 中断）	将 VW1C 寄存器的 VW1C6 位置“1”（电压监视 1 复位）。	将 VW1C 寄存器的 VW1C6 位置“0”（电压监视 1 中断）。	将 VW1C 寄存器的 VW1C6 位置“1”（电压监视 1 复位）。
10	将 VW1C 寄存器的 VW1C2 位置“0”（未检测到经过 Vdet1）。			
11	将 VW1C 寄存器的 VW1C0 位置“1”（允许电压监视 1 中断 / 复位）。			

注 1. 在使用电压监视 1 复位时，必须将 VW1C7 位置“1”（在不超过 Vdet1 时）。

注 2. 当 VW1C0 位为“0”时，可以同时（用 1 条指令）执行步骤 7、步骤 8 和步骤 9。

在将电压监视 1 中断或者电压监视 1 复位用于从停止模式的返回时，必须将 VW1C 寄存器的 VW1C1 位置“1”（数字滤波器无效）。

如果发生电压监视 1 复位，RSTFR 寄存器的 LVD1R 位就变为“1”（检测到电压监视 1 复位）。有关复位后的状态等，请参照“6.4.5 电压监视 1 复位”。

电压监视 1 中断和电压监视 1 复位的运行例子如图 7.6 所示。

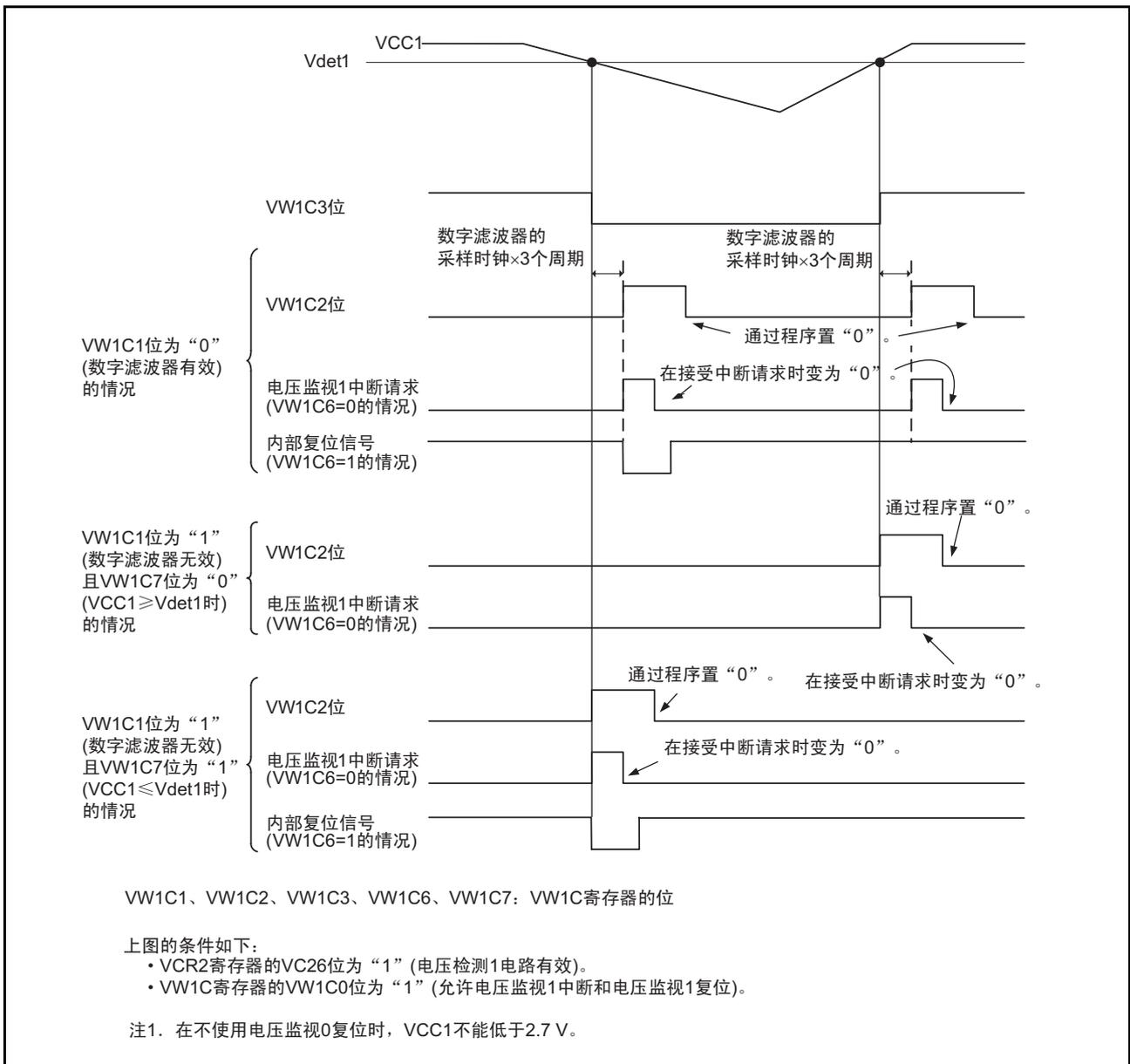


图 7.6 电压监视 1 中断和电压监视 1 复位的运行例子

### 7.4.4 电压检测 2 电路

在 VWCE 寄存器的 VW12E 位为“1”（电压检测 1,2 电路有效）并且 VCR2 寄存器的 VC27 位为“1”（电压检测 2 电路有效）时，监视 VCC1 引脚的输入电压在上升或者下降过程中是否经过 Vdet2。

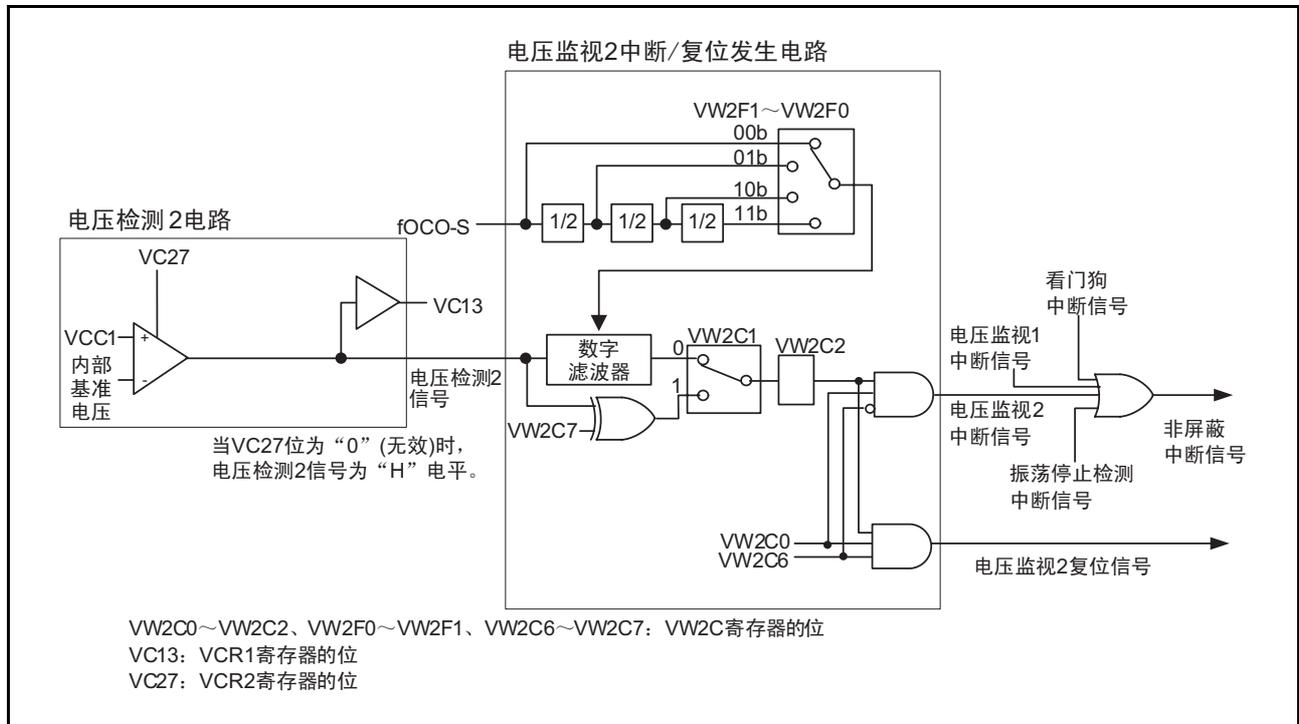


图 7.7 电压监视 2 中断 / 复位发生电路的框图

#### 7.4.4.1 Vdet2 的监视

必须将 VWCE 寄存器的 VW12E 位置“1”（电压检测 1,2 电路有效）并且将 VCR2 寄存器的 VC27 位置“1”（电压检测 2 电路有效）。在经过 td(E-A) 后，能通过 VCR1 寄存器的 VC13 位监视 Vdet2。

#### 7.4.4.2 电压监视 2 中断和电压监视 2 复位

电压监视 2 中断和电压监视 2 复位相关位的设定步骤如表 7.8 所示。

表 7.8 电压监视 2 中断、电压监视 2 复位相关位的设定步骤

步骤	使用数字滤波器		不使用数字滤波器	
	电压监视 2 中断	电压监视 2 复位	电压监视 2 中断	电压监视 2 复位
1	在将 CM1 寄存器的 CM14 位置“0”（125kHz 内部振荡器振荡）。		—	
2	等待数字滤波器的 3 个采样时钟周期。		—（无等待时间）	
3	将 VWCE 寄存器的 VW12E 位置“1”（电压检测电路有效）。			
4	将 VCR2 寄存器的 VC27 位置“1”（电压检测 2 电路有效）。			
5	等待 td(E-A)。			
6	通过 VW2C 寄存器的 VW2F0 ~ VW2F1 位选择数字滤波器的采样时钟。		通过 VW2C 寄存器的 VW2C7 位选择中断和复位的请求时序（注 1）。	
7 (注 2)	将 VW2C 寄存器的 VW2C1 位置“0”（数字滤波器有效）。		将 VW2C 寄存器的 VW2C1 位置“1”（数字滤波器无效）。	
8 (注 2)	将 VW2C 寄存器的 VW2C6 位置“0”（电压监视 2 中断）。	将 VW2C 寄存器的 VW2C6 位置“1”（电压监视 2 复位）。	将 VW2C 寄存器的 VW2C6 位置“0”（电压监视 2 中断）。	将 VW2C 寄存器的 VW2C6 位置“1”（电压监视 2 复位）。
9	将 VW2C 寄存器的 VW2C2 位置“0”（未检测到经过 Vdet2）。			
10	将 VW2C 寄存器的 VW2C0 位置“1”（允许电压监视 2 中断 / 复位）。			

注 1. 在使用电压监视 2 复位时，必须将 VW2C7 位置“1”（在不超过 Vdet2 时）。

注 2. 当 VW2C0 位为“0”时，可以同时（用 1 条指令）执行步骤 6、步骤 7 和步骤 8。

在将电压监视 2 中断或者电压监视 2 复位用于从停止模式的返回时，必须将 VW2C 寄存器的 VW2C1 位置“1”（数字滤波器无效）。

如果发生电压监视 2 复位，RSTFR 寄存器的 LVD2R 位就变为“1”（检测到电压监视 2 复位）。有关复位后的状态等，请参照“6.4.6 电压监视 2 复位”。

电压监视 2 中断和电压监视 2 复位的运行例子如图 7.8 所示。

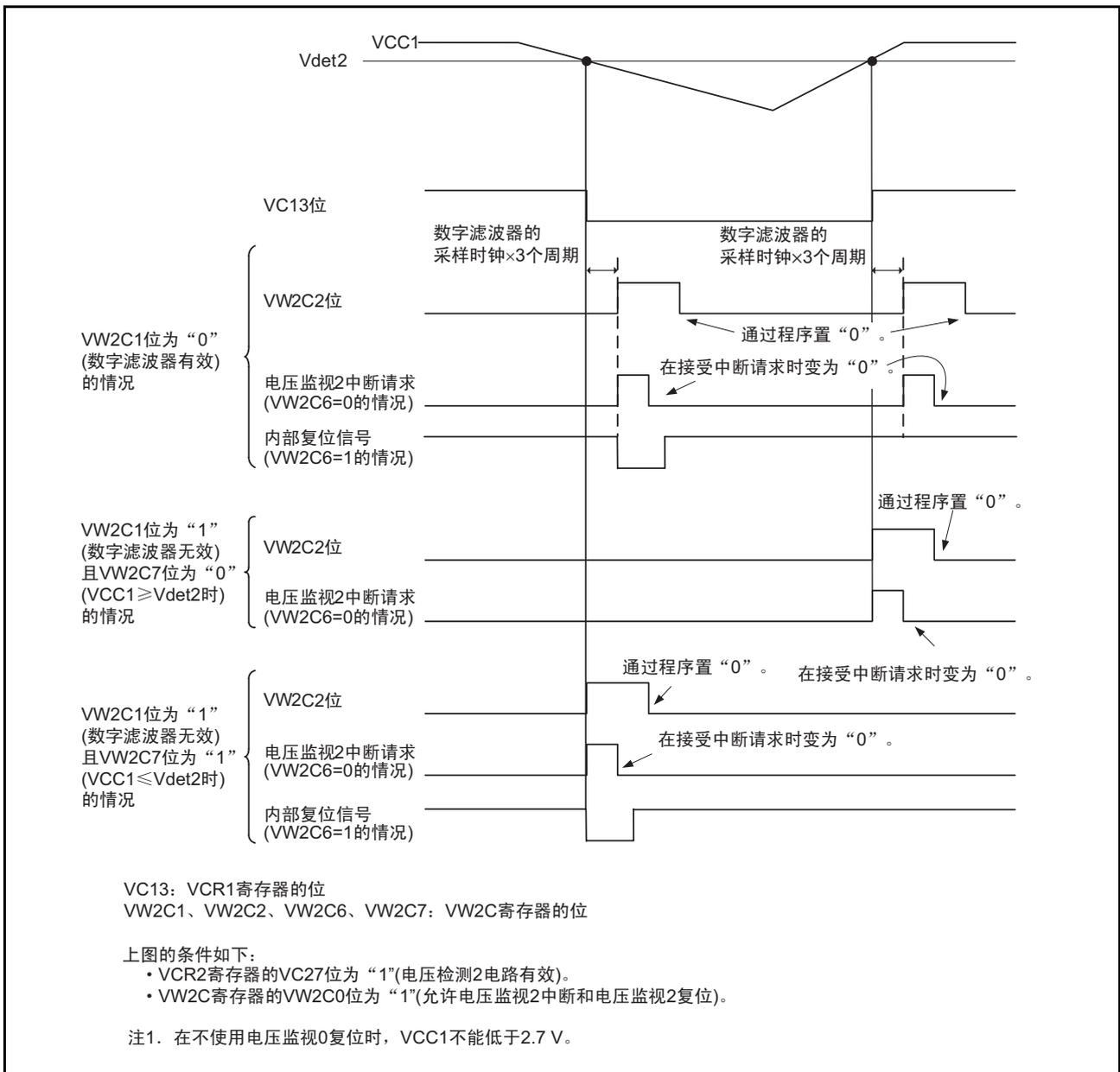


图 7.8 电压监视 2 中断和电压监视 2 复位的运行例子

### 7.5 中断

电压监视 1 中断和电压监视 2 中断是非屏蔽中断。

看门狗定时器中断、振荡停止 / 再振荡的检测中断、电压监视 1 中断和电压监视 2 中断共用向量。在使用这些中断中的多个功能时，必须在中断处理程序中读这些事件的检测标志，判断是哪个中断源产生的中断请求。

电压监视 1 的检测标志是 VW1C 寄存器的 VW1C2 位，电压监视 2 的检测标志是 VW2C 寄存器的 VW2C2 位。必须在判断中断后通过程序将 VW1C2 位和 VW2C2 位置“0”（未检测到）。

## 8. 时钟发生电路

### 8.1 概要

这是发生 CPU 和外围功能的运行时钟的功能。时钟发生电路有以下 4 种：

- 主时钟振荡电路
- PLL 频率合成器
- 125kHz 内部振荡器
- 副时钟振荡电路

时钟发生电路的概略规格和系统时钟发生电路的框图分别如表 8.1 和图 8.1 所示。

表 8.1 时钟发生电路的概略规格

项目	主时钟 振荡电路	PLL 频率 合成器	125kHz 内部振荡器	副时钟 振荡电路
用途	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> </ul>	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> </ul>	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> <li>• 主时钟振荡停止时的 CPU 和外围功能的时钟源</li> <li>• CPU 时钟停止时的看门狗定时器的计数源</li> </ul>	<ul style="list-style-type: none"> <li>• CPU 的时钟源</li> <li>• 外围功能的时钟源</li> </ul>
时钟频率	0 ~ 20MHz	10 ~ 25MHz	约 125kHz	32.768kHz
可连接的振荡器	<ul style="list-style-type: none"> <li>• 陶瓷谐振器</li> <li>• 晶体振荡器</li> </ul>	— (注 1)	—	晶体振荡器
振荡器的连接引脚	XIN、XOUT	— (注 1)	—	XCIN、XCOUT
振荡开始 / 停止功能	有	有	有	有
复位后的状态	振荡	停止	振荡	停止
其他	能输入外部生成的时钟	— (注 1)	—	能输入外部生成的时钟

注 1. PLL 频率合成器将主时钟振荡电路用作基准时钟源，因此这些项目符合主时钟振荡电路的规格。

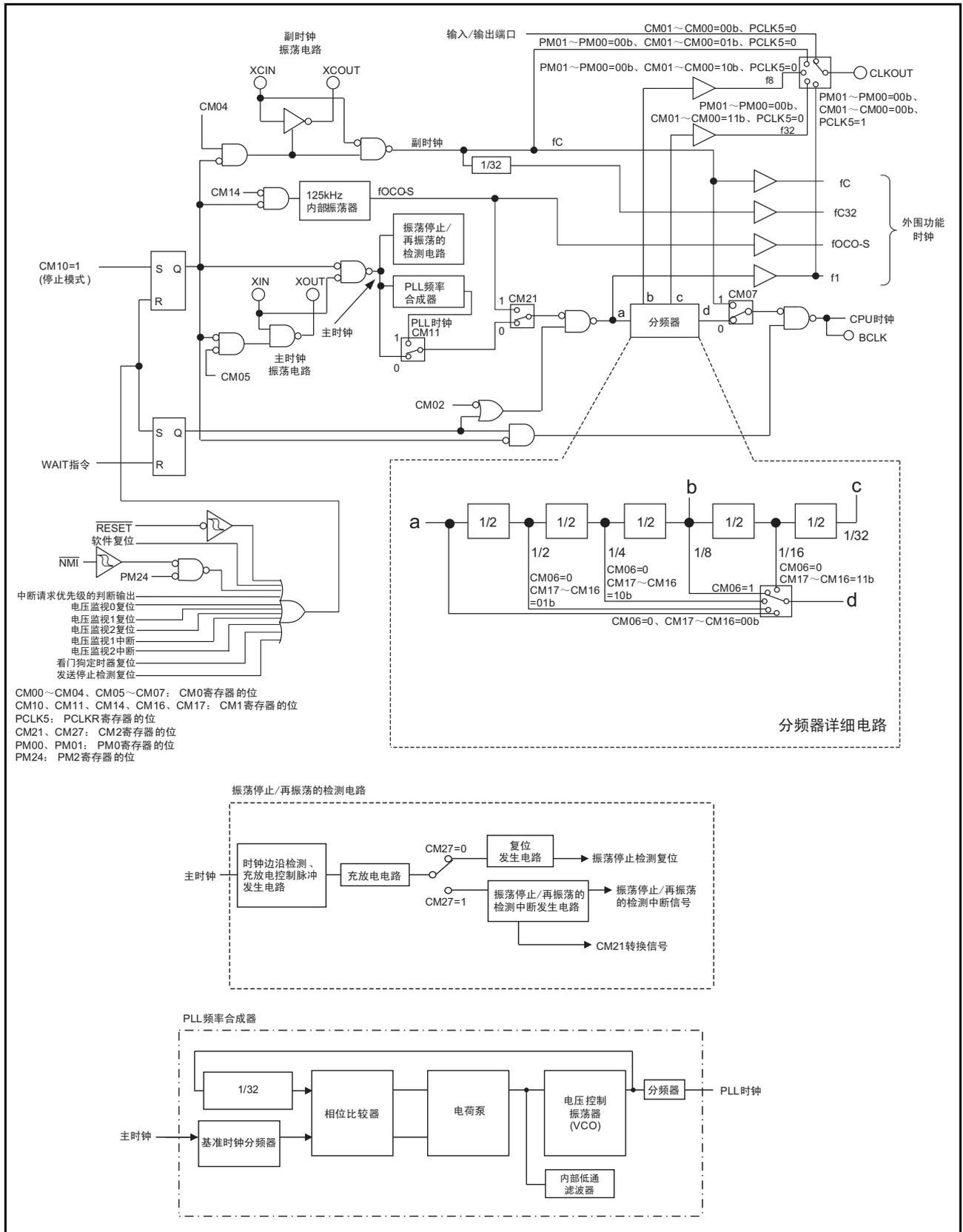


图 8.1 系统时钟发生电路

表 8.2 输入 / 输出引脚

引脚名	输入 / 输出	功能
XIN	输入	构成主时钟振荡电路。
XOUT	输出	
XCIN	输入 (注 1)	构成副时钟振荡电路。
XCOU	输出 (注 1)	
CLKOUT	输出	时钟输出 (单芯片模式中)
BCLK	输出	BCLK 输出 (存储器扩展模式和微处理器模式中)

注 1. 必须将引脚复用的端口方向位置“0”(输入模式)。

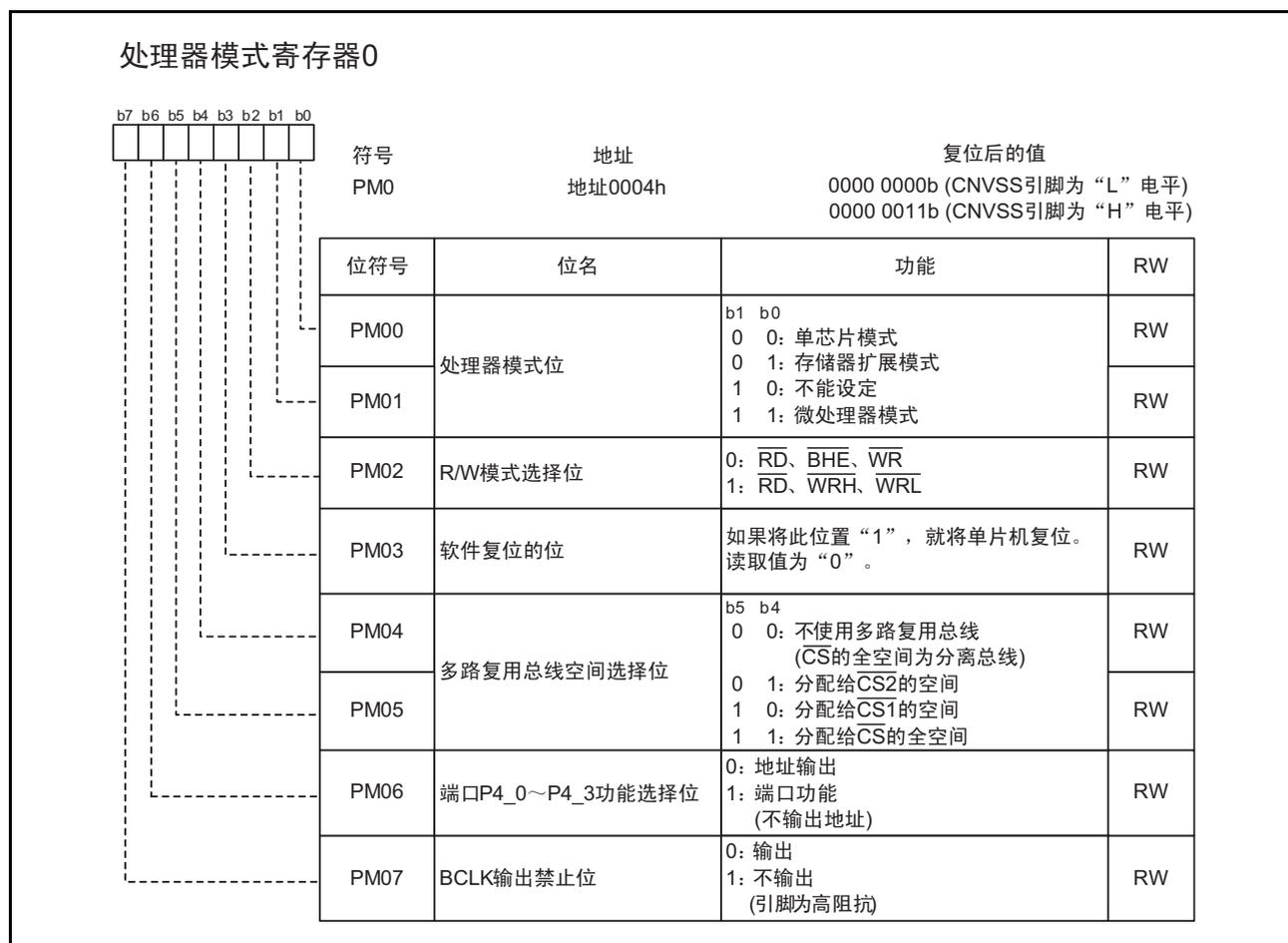
## 8.2 寄存器说明

表 8.3 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0004h	处理器模式寄存器 0	PM0	0000 0000b (CNVSS 引脚为“L”电平) 0000 0011b (CNVSS 引脚为“H”电平)
0006h	系统时钟控制寄存器 0	CM0	0100 1000b
0007h	系统时钟控制寄存器 1	CM1	0010 0000b
000Ch	振荡停止检测寄存器	CM2	0X00 0010b (注 1)
0012h	外围时钟选择寄存器	PCLKR	0000 0011b
001Ch	PLL 控制寄存器 0	PLC0	0X01 X010b
001Eh	处理器模式寄存器 2	PM2	XX00 0X01b

注 1. 在振荡停止检测复位时, CM20 位、CM21 位和 CM27 位不变。

## 8.2.1 处理器模式寄存器 0 (PM0)



必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 PM0 寄存器。

在软件复位、看门狗定时器复位、振荡停止检测复位、电压监视 1 复位和电压监视 2 复位时，PM01 ~ PM00 位不变。

## PM07 (BCLK 输出禁止位) (b7)

此位在存储器扩展模式和微处理器模式中有效，能从 BCLK 引脚输出和 CPU 时钟相同频率的 BCLK 信号。

## 8.2.2 系统时钟控制寄存器 0 (CM0)

系统时钟控制寄存器0			
位符号	位名	功能	RW
CM00	时钟输出功能选择位 (只在单芯片模式中有效)	b1 b0 0 0: 输入/输出端口 0 1: 输出fC 1 0: 输出f8 1 1: 输出f32	RW
CM01	等待模式中的外围功能时钟停止位	0: 在等待模式中, 不停止外围功能时钟f1。 1: 在等待模式中, 停止外围功能时钟f1。	RW
CM02	XCIN-XCOUT驱动能力选择位	0: Low 1: High	RW
CM03	端口XC转换位	0: 输入/输出端口 1: XCIN-XCOUT振荡功能	RW
CM04	主时钟停止位	0: 振荡 1: 停止	RW
CM05	主时钟分频比选择位0	0: CM16、CM17位有效 1: 8分频模式	RW
CM06	系统时钟选择位	0: 主时钟、PLL时钟 或者内部振荡器时钟 1: 副时钟	RW

必须在将 PRCR 寄存器的 PRC0 位置 “1” (允许写) 后改写 CM0 寄存器。  
时钟和模式的选择请参照 “表 9.3 时钟相关位的设定和模式”。

## CM01 ~ CM00 (时钟输出功能的选择位) (b1 ~ b0)

这些位能选择 CLKOUT 引脚的输出, 在单芯片模式中并且 PCLKR 寄存器的 PCLK5 位为 “0” (CM01 ~ CM00 位有效) 时有效。当 PCLK5 位为 “1” 时, 必须将 CM01 ~ CM00 位置 “00b”。单芯片模式中的 CLKOUT 引脚功能如表 8.4 所示。

表 8.4 单芯片模式中的 CLKOUT 引脚功能

PCLKR 寄存器	CM0 寄存器		CLKOUT 引脚的输出
	PCLK5 位	CM01 位	
0	0	0	输入 / 输出端口
0	0	1	输出 fC
0	1	0	输出 f8
0	1	1	输出 f32
1	0	0	输出 f1

不能设定上述以外的组合。

**CM02 (等待模式中的外围功能时钟停止位) (b2)**

这是在等待模式中停止外围功能时钟 f1 的功能。外围功能时钟的 fC、fC32 和 fOCO-S 不受 CM02 位的影响。

当 PM2 寄存器的 PM21 位为 “1” (禁止更改时钟) 时, 即使写 CM02 位, 此位也不变。

**CM03 (XCIN-XCOUT 驱动能力选择位) (b3)**

在副时钟的振荡稳定时, 如果将驱动能力置为 Low 电平, 就会降低功耗。

在 CM04 位为 “0” (P8\_6、P8\_7 为输入 / 输出端口) 期间或者在转移到停止模式时, CM03 位为 “1” (HIGH 电平)。

**CM04 (端口 XC 转换位) (b4)**

在 CM04 位为 “0” (P8\_6、P8\_7 为输入 / 输出端口) 期间, CM03 位为 “1” (HIGH 电平)。

**CM05 (主时钟停止位) (b5)**

CM05 位是在以下情况下停止主时钟的位:

- 设定为低功耗模式。
- 设定为 125kHz 内部振荡器低功耗模式。

CM05 位不能用于检测主时钟是否停止, 主时钟的停止检测请参照 “8.7 振荡停止 / 再振荡的检测功能”。

当 PM2 寄存器的 PM21 位为 “1” (禁止更改时钟) 时, 即使写 CM05 位, 此位也不变。

**CM06 (主时钟分频比选择位 0) (b6)**

在以下条件下, CM06 位为 “1” (8 分频模式)。

- 转移到停止模式。
- CM07 位为 “1” (CPU 时钟源为副时钟) 并且 CM05 位为 “1” (主时钟停止)。

**CM07 (系统时钟选择位) (b7)**

CPU 时钟源和外围功能时钟 f1 取决于 CM07 位、CM1 寄存器的 CM11 位和 CM2 寄存器的 CM21 位的组合。当 CM07 位为 “0” (CPU 时钟源为主时钟、PLL 时钟或者内部振荡器时钟) 时, 能通过 CM11 位和 CM21 位的组合选择 CPU 时钟源和外围功能时钟 f1; 当 CM07 位为 “1” (CPU 时钟源为副时钟) 时, CPU 时钟源为 fC, 能通过 CM11 位和 CM21 位的组合选择外围功能时钟 f1。

在将 PM21 位置 “1” (禁止更改时钟) 时, 必须在将 CM07 位置 “0” (主时钟) 后将 PM21 位置 “1”。当 PM21 位为 “1” 时, 即使写 CM07 位, 此位也不变。

## 8.2.3 系统时钟控制寄存器 1 (CM1)

系统时钟控制寄存器1			
位符号	位名	功能	RW
CM10	全部时钟停止控制位	0: 时钟振荡 1: 全部时钟停止(停止模式)	RW
CM11	系统时钟选择位1	0: 主时钟 1: PLL时钟	RW
— (b2)	保留位	必须置“0”。	RW
CM13	XIN-XOUT反馈电阻的选择位	0: 连接内部反馈电阻 1: 不连接内部反馈电阻	RW
CM14	125kHz内部振荡器的振荡停止位	0: 125kHz内部振荡器振荡 1: 125kHz内部振荡器停止	RW
CM15	XIN-XOUT驱动能力选择位	0: LOW 1: HIGH	RW
CM16	主时钟分频比选择位1	b7 b6 0 0: 无分频模式	RW
CM17		0 1: 2分频模式 1 0: 4分频模式 1 1: 16分频模式	

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 CM1 寄存器。时钟和模式的选择请参照“表 9.3 时钟相关位的设定和模式”。

## CM10（全部时钟停止控制位）（b0）

当 CM11 位为“1”（PLL 时钟）或者 CM2 寄存器的 CM20 位为“1”（振荡停止检测功能有效）时，不能将 CM10 位置“1”。

当 PM2 寄存器的 PM21 位为“1”（禁止更改时钟）时，即使写 CM10 位，此位也不变（不变为停止模式）；当 CSPR 寄存器的 CSPRO 位为“1”（看门狗定时器的计数源保护模式有效）时，即使写 CM10 位，此位也不变（不变为停止模式）。

## CM11（系统时钟选择位 1）（b1）

CM11 位在 CM2 寄存器的 CM21 位为“0”（主时钟或者 PLL 时钟）时有效。

当 CM07 位为“0”（CPU 时钟源为主时钟、PLL 时钟或者内部振荡器时钟）时，能通过 CM11 位选择 CPU 时钟源和外围功能时钟 f1；当 CM07 位为“1”（CPU 时钟源为副时钟）时，能通过 CM11 位选择外围功能时钟 f1。

在 PM2 寄存器的 PM21 位为“1”（禁止更改时钟）时，即使写 CM11 位，此位也不变。

## CM13（XIN-XOUT 反馈电阻的选择位）（b3）

CM13 位能用于完全不使用主时钟或者给 XIN 引脚提供外部生成的时钟。在 XIN-XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器时，必须将 CM13 位置“0”（连接内部反馈电阻），而不能置“1”。

在 CM10 位为“1”（停止模式）时，与 CM13 位的内容无关，不连接反馈电阻。

**CM14 (125kHz 内部振荡器的振荡停止位) (b4)**

当 CM21 位为“0”（主时钟或者 PLL 时钟）时，能将 CM14 位置“1”（125kHz 内部振荡器停止振荡）。如果将 CM21 位置“1”（内部振荡器时钟），CM14 位就变为“0”（125kHz 内部振荡器振荡），即使写“1”也不变（125kHz 内部振荡器不停止振荡）。

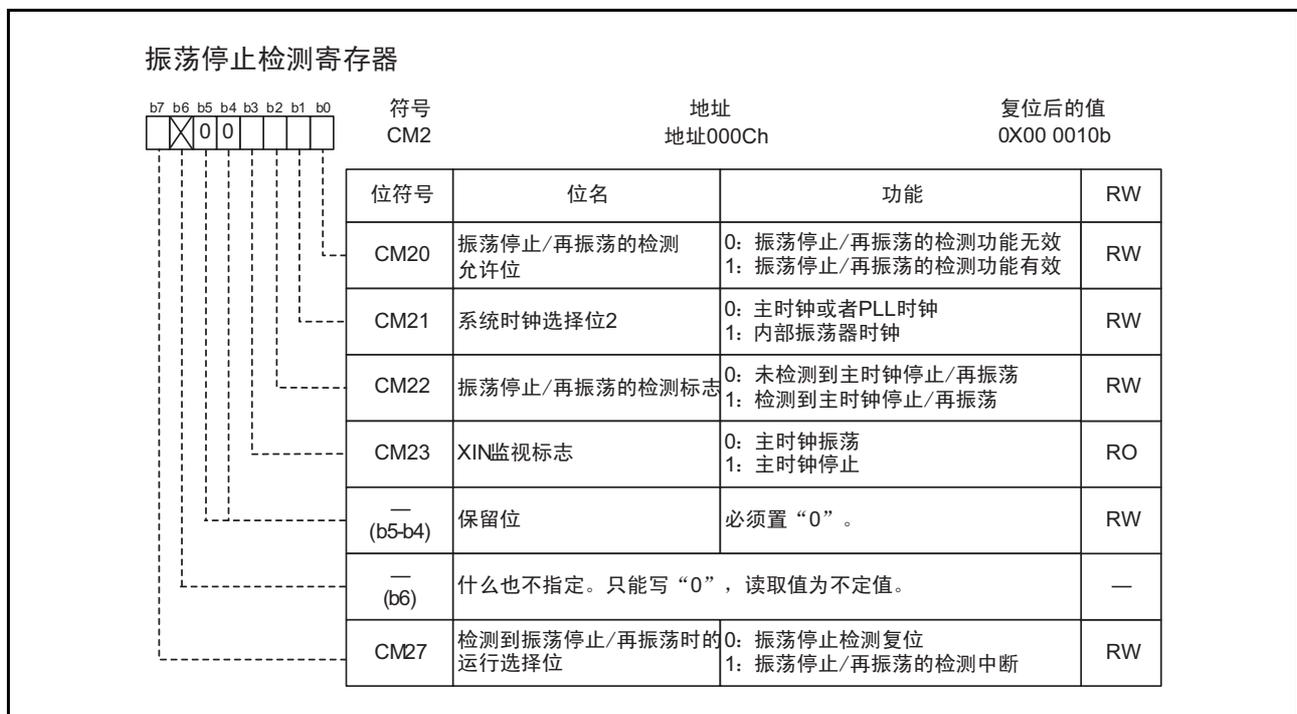
当 CSPR 寄存器的 CSPRO 位为“1”（看门狗定时器的计数源保护模式有效）时，CM14 位就变为“0”（125kHz 内部振荡器振荡），即使写“1”也不变（125kHz 内部振荡器不停止振荡）。

**CM15 (XIN-XOUT 驱动能力选择位) (b5)**

在转移到停止模式时或者在低速模式中将 CM05 位置“1”（主时钟停止）时，CM15 位就变为“1”（High 驱动能力）。

**CM17 ~ CM16 (主时钟分频选择位 1) (b7 ~ b6)**

在 CM06 位为“0”（CM17 ~ CM16 位有效）时有效。

**8.2.4 振荡停止检测寄存器 (CM2)**

必须在将 PRCR 寄存器的 PRC0 位置 “1”（允许写）后改写 CM2 寄存器。在检测到振荡停止复位时，CM20 位、CM21 位和 CM27 位不变。时钟和模式的选择请参照“表 9.3 时钟相关位的设定和模式”。

#### CM20（振荡停止 / 再振荡的检测允许位）（b0）

在要转移到停止模式时，必须将 CM20 位置 “0”（振荡停止 / 再振荡的检测功能无效）。在从停止模式返回后，必须重新将 CM20 位置 “1”（有效）。

当 PM2 寄存器的 PM21 位为 “1”（禁止更改时钟）时，即使写 CM20 位，此位也不变。

#### CM21（系统时钟选择位 2）（b1）

当 CM07 位为 “0”（CPU 时钟源为主时钟、PLL 时钟或者内部振荡器时钟）时，能通过 CM21 位选择 CPU 时钟源和外围功能时钟 f1；当 CM07 位为 “1”（CPU 时钟源为副时钟）时，能通过 CM21 位选择外围功能时钟 f1。

在 CM20 位为 “1”（振荡停止 / 再振荡的检测功能有效）并且 CM23 位为 “1”（主时钟停止）时，不能将 CM21 位置 “0”（主时钟或者 PLL 时钟）。

在 CM20 位为 “1”（振荡停止 / 再振荡的检测功能有效），CM27 位为 “1”（振荡停止 / 再振荡的检测中断）并且 CPU 时钟源为主时钟时，如果检测到主时钟停止，CM21 位就变为 “1”（内部振荡器时钟）。详细内容请参照“8.7 振荡停止 / 再振荡的检测功能”。

#### CM22（振荡停止 / 再振荡的检测标志）（b2）

[为 “0” 的条件]

- 通过程序写 “0”。

[为 “1” 的条件]

- 检测到主时钟停止。
- 检测到主时钟再振荡。

（即使通过程序给 CM22 位写 “1”，此位也不变。）

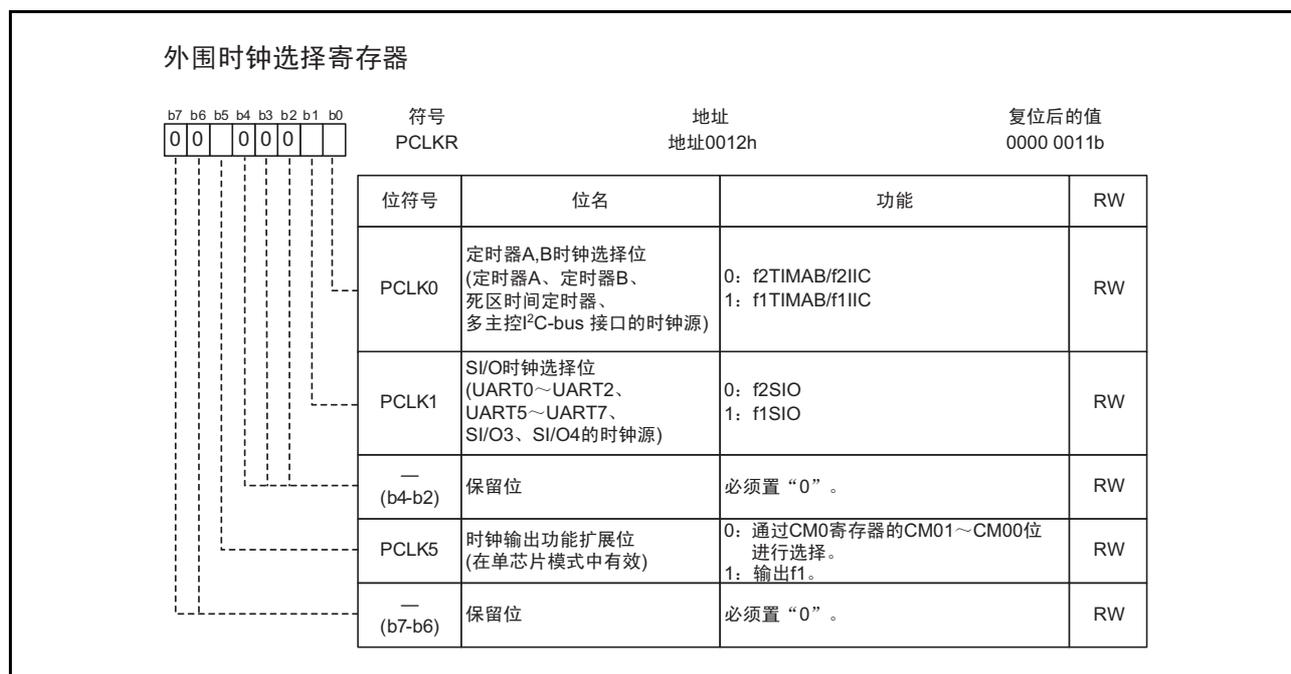
如果 CM22 位从 “0” 变为 “1”，就产生振荡停止 / 再振荡检测的中断请求。在通过中断程序判断振荡停止 / 再振荡的检测中断和看门狗定时器中断的中断源时，必须使用 CM22 位。

当 CM22 位为 “1” 时，即使检测到振荡停止 / 再振荡，也不发生振荡停止 / 再振荡的检测中断。另外，即使接受振荡停止 / 再振荡检测的中断请求，CM22 位也不为 “0”。

#### CM23（XIN 监视标志）（b3）

在振荡停止 / 再振荡检测的中断程序中，必须通过多次读 CM23 位来判断主时钟的状态。

## 8.2.5 外围时钟选择寄存器 (PCLKR)



必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 PCLKR 寄存器。

## PCLK5（时钟输出功能扩展位）（b5）

此位在单芯片模式中有效，能选择 CLKOUT 引脚的输出。在 PCLK5 位为“1”时，必须将 CM01 ~ CM00 位置“00b”，详细内容请参照“表 8.4 单芯片模式中的 CLKOUT 引脚功能”。

## 8.2.6 PLL 控制寄存器 0 (PLC0)

PLL控制寄存器0		符号 PLC0	地址 地址001Ch	复位后的值 0X01 X010b
位符号	位名	功能		RW
PLC00	PLL倍增率选择位	b2 b1 b0	0 0 0: 不能设定	RW
PLC01		0 0 1: 2倍频	RW	
PLC02		0 1 0: 4倍频	RW	
		0 1 1: 6倍频		
		1 0 0: 8倍频		
		1 0 1: ] 不能设定		
		1 1 0: ]		
		1 1 1: ]		
— (b3)	保留位	读取值为不定值。		RO
PLC04	基准频率计数器设定位	b5 b4	0 0: 无分频	RW
PLC05		0 1: 2分频	RW	
		1 0: 4分频		
		1 1: 不能设定		
— (b6)	什么也不指定。只能写“0”，读取值为不定值。			—
PLC07	运行允许位	0: PLL停止 1: PLL运行		RW

必须在将 PRCR 寄存器的 PRC0 位置 “1” (允许写) 后改写 PLC0 寄存器。

#### PLC02 ~ PLC00 (PLL 倍增率选择位) (b2 ~ b0)

必须在 PLC07 位为 “0” (PLL 停止) 时写这些位。

在 PM2 寄存器的 PM21 位为 “1” (禁止更改时钟) 时, 即使写 PLC02 ~ PLC00 位, 这些位也不变。

#### PLC05 ~ PLC04 (基准频率计数器设定位) (b5 ~ b4)

必须在 PLC07 位为 “0” (PLL 停止) 时写这些位。

当 PM2 寄存器的 PM21 位为 “1” (禁止更改时钟) 时, 即使写 PLC05 ~ PLC04 位, 这些位也不变。

#### PLC07 (运行允许位) (b7)

当 PM2 寄存器的 PM21 位为 “1” (禁止更改时钟) 时, 即使写 PLC07 位, 此位也不变。

## 8.2.7 处理器模式寄存器 2 (PM2)

处理器模式寄存器2			
	符号 PM2	地址 地址001Eh	复位后的值 XX00 0X01b
位符号	位名	功能	RW
— (b0)	保留位	必须置“1”。	RW
PM21	系统时钟保护位	0: 通过PRCR寄存器保护时钟 1: 禁止更改时钟	RW
— (b2)	什么也不指定。只能写“0”，读取值为不定值。		—
— (b3)	保留位	必须置“0”。	RW
PM24	NMI中断允许位	0: 禁止NMI中断 1: 允许NMI中断	RW
PM25	外围功能时钟fC的提供允许位	0: 禁止提供 1: 允许提供	RW
— (b7-b6)	什么也不指定。只能写“0”，读取值为不定值。		—

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 PM2 寄存器。

## PM21（系统时钟保护位）（b1）

这是保护 CPU 时钟的功能（参照“8.6 系统时钟的保护功能”）。

在将 PM21 位置“1”后，即使给以下位写数据，这些位也不变。

- CM0 寄存器的 CM02 位、CM05 位和 CM07 位
- CM1 寄存器的 CM10 位和 CM11 位
- CM2 寄存器的 CM20 位
- PLC0 寄存器的全部位

在 PM21 位为“1”时，不能执行 WAIT 指令。

## PM25（外围功能时钟 fC 的提供允许位）（b5）

这是为实时时钟、CEC 功能和遥控器信号接收功能提供 fC 的位（参照“图 8.5 外围功能时钟”）。

### 8.3 时钟发生电路生成的时钟

以下说明时钟发生电路生成的时钟。

#### 8.3.1 主时钟

主时钟是主时钟振荡电路提供的时钟，是 CPU 时钟和外围功能时钟的时钟源。在复位后，主时钟振荡，但不为 CPU 时钟源。

主时钟振荡电路通过在 XIN-XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器构成振荡电路。主时钟振荡电路内置反馈电阻，为了在停止模式中降低功耗，将反馈电阻从振荡电路分开。对于主时钟振荡电路，也能将外部生成的时钟输入到 XIN 引脚。主时钟连接电路的例子如图 8.2 所示。

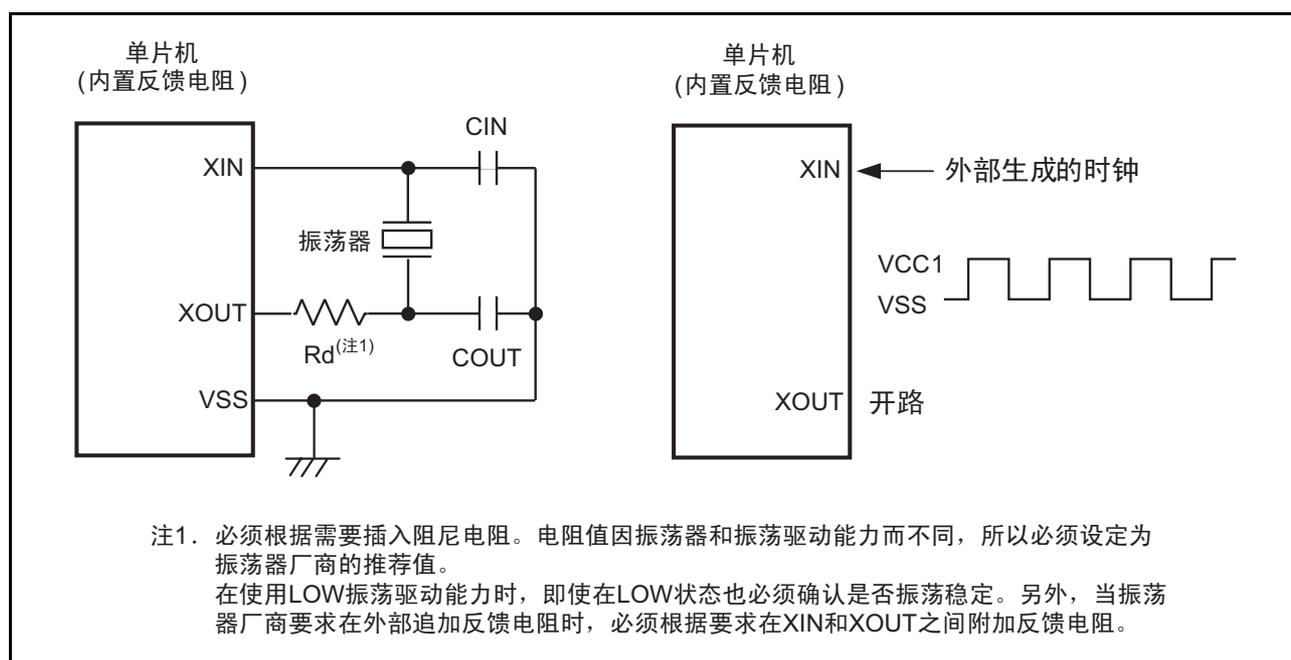


图 8.2 主时钟连接电路的例子

在将 CPU 时钟的时钟源转换为副时钟（fC）或者内部振荡器时钟（fOCO-S）后，如果将 CM0 寄存器的 CM05 位置“1”（主时钟振荡电路的振荡停止），XOUT 引脚就变为“H”电平。此时，因为连接了内置的反馈电阻，所以 XIN 引脚通过反馈电阻被上拉到 XOUT 引脚。

如果完全不使用主时钟振荡电路，就能通过 CM1 寄存器的 CM13 位选择不连接反馈电阻。

必须按照以下步骤开始 / 停止主时钟的振荡。有关寄存器和位的存取方法等，请参照“8.2 寄存器说明”。

开始主时钟的振荡

1. 将 CM15 位置“1”（HIGH 驱动能力）（在 XIN-XOUT 之间连接陶瓷谐振器或者晶体振荡器时）。
2. 将 CM05 位置“0”（主时钟振荡）。
3. 等待主时钟的振荡稳定时间（在从 XIN 引脚输入外部时钟时，输入外部时钟）。

停止主时钟的振荡

1. 将 CM2 寄存器的 CM20 位置“0”（振荡停止/再振荡的检测功能无效）。
2. 将 CM05 位置“1”（停止）。
3. 停止外部时钟（在从 XIN 引脚输入外部时钟时）。

### 8.3.2 PLL 时钟

PLL 时钟是 PLL 频率合成器生成的时钟，是 CPU 时钟和外围功能时钟的时钟源。

在复位后，PLL 频率合成器停止运行。

通过 PLC0 寄存器的 PLC05 ~ PLC04 位所选的值进行主时钟的分频，并且通过 PLC02 ~ PLC00 位所选的值对分频后的时钟进行倍频，倍频后的时钟为 PLL 时钟。必须设定 PLC05 ~ PLC04 位使分频后的时钟频率为 2MHz ~ 5MHz。主时钟和 PLL 时钟的关系如图 8.3 所示。

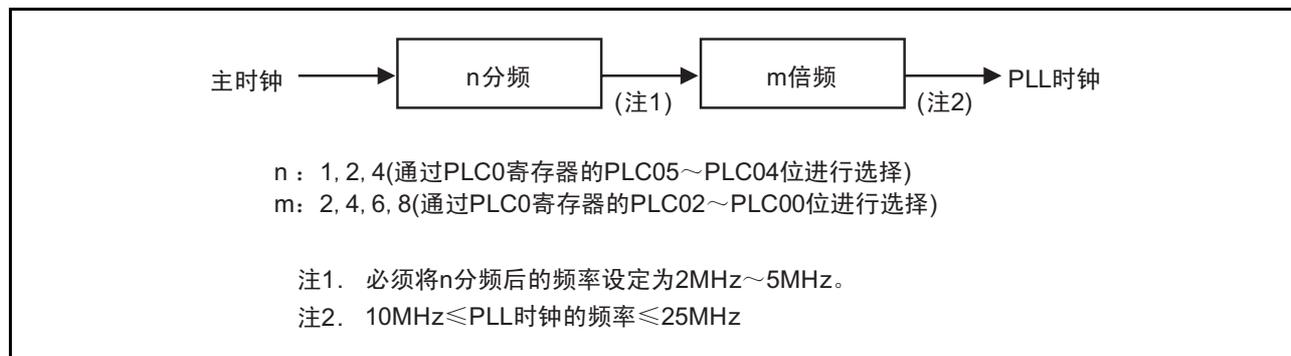


图 8.3 主时钟和 PLL 时钟的关系

在复位后，只能设定 1 次 PLC05 ~ PLC04 位和 PLC02 ~ PLC00 位。PLL 时钟频率的设定例子如表 8.5 所示。

表 8.5 PLL 时钟频率的设定例子

主时钟	设定值		PLL 时钟
	PLC05 ~ PLC04 位	PLC02 ~ PLC00 位	
10MHz	01b (2 分频)	010b (4 倍频)	20MHz
5MHz	00b (无分频)	010b (4 倍频)	
12MHz	10b (4 分频)	100b (8 倍频)	24MHz
6MHz	01b (2 分频)	100b (8 倍频)	

### 8.3.3 125kHz 内部振荡器时钟 (fOCO-S)

这是 125kHz 内部振荡器提供的约 125kHz 的时钟，是 CPU 时钟和外围功能时钟的时钟源。当 CSPR 寄存器的 CSPRO 位为“1”（计数源保护模式）时，内部振荡器时钟为看门狗定时器的计数源（参照“15.4.2 计数源保护模式有效”）。

在复位后，fOCO-S 的 8 分频为 CPU 时钟。

当 CM2 寄存器的 CM20 位为“1”（振荡停止 / 再振荡的检测功能有效）并且 CM27 位为“1”（振荡停止 / 再振荡的检测中断）时，就在主时钟停止振荡时 125kHz 内部振荡器自动开始振荡并提供时钟。

必须按照以下步骤开始 / 停止 fOCO-S 的振荡。有关寄存器和位的存取方法等，请参照“8.2 寄存器说明”。

开始 fOCO-S 的振荡

1. 将 CM1 寄存器的 CM14 位置“0”（125kHz 内部振荡器振荡）。
2. 等待 td(OCOS)。

停止 fOCO-S 的振荡

1. 将 CM1 寄存器的 CM14 位置“1”（125kHz 内部振荡器停止振荡）。

当 CM21 位为“1”（CPU 时钟源为内部振荡器）时，CM14 位为“0”（125kHz 内部振荡器振荡）。

### 8.3.4 副时钟 (fC)

副时钟是副时钟振荡电路提供的时钟，是 CPU 时钟、定时器 A、定时器 B、实时时钟、CEC 功能和遥控器信号接收功能的计数源的时钟源。

副时钟振荡电路通过在 XCIN-XCOUT 引脚之间连接晶体振荡器构成振荡电路。副时钟振荡电路内置反馈电阻，为了在停止模中降低功耗，将反馈电阻从振荡电路分开。对于副时钟振荡电路，也能将外部生成的时钟输入到 XCIN 引脚。副时钟连接电路的例子如图 8.4 所示。

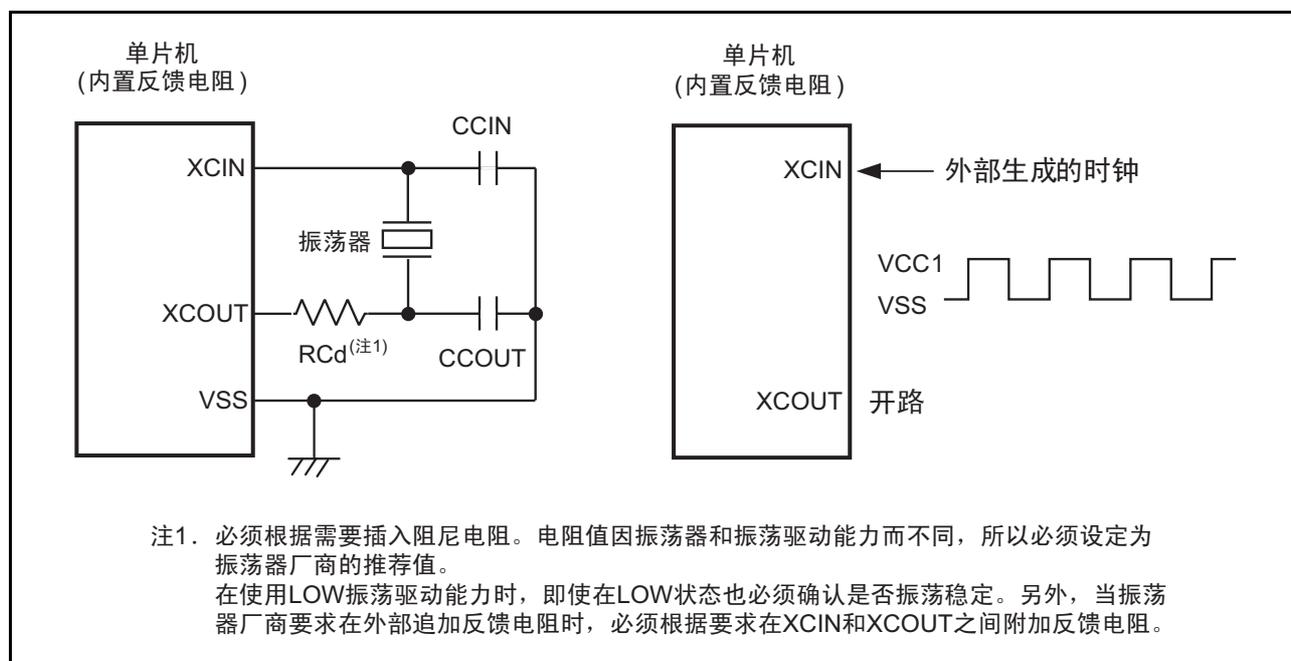


图 8.4 副时钟连接电路的例子

在复位后，副时钟停止振荡。此时，反馈电阻从振荡电路分开。

必须按照以下步骤开始副时钟的振荡。有关寄存器和位的存取方法等，请参照“8.2 寄存器说明”。

1. 将PUR2寄存器的PU21位置“0”（P8\_4~P8\_7无上拉）。
2. 将PD8寄存器的PD8\_6位和PD8\_7位置“0”（端口P8\_6、P8\_7为输入端口）。
3. 将CM03位置“1”（XCIN-XCOUT为High驱动能力）。
4. 将CM04位置“1”（XCIN-XCOUT振荡功能）。
5. 等待副时钟的振荡稳定时间（在从XCIN引脚输入外部时钟时，输入外部时钟）。

## 8.4 CPU 时钟和外围功能时钟

M16C/64A 群有使 CPU 运行的 CPU 时钟和外围功能运行的外围功能时钟。

### 8.4.1 CPU 时钟和 BCLK

CPU 时钟是 CPU 和看门狗定时器的运行时钟，也是  $\overline{\text{NMI/SD}}$  数字滤波器的采样时钟。

可选择主时钟、PLL 时钟、fOCO-S 或者 fC 作为 CPU 时钟的时钟源（参照“表 9.2 正常运行模式的时钟”）。

如果选择主时钟、PLL 时钟或者 fOCO-S 作为 CPU 时钟的时钟源，所选时钟的 1 分频（无分频）或者 2,4,8,16 分频的时钟就为 CPU 时钟。能通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM17 ~ CM16 位选择分频。

如果选择 fC 作为 CPU 时钟的时钟源，就不进行分频，fC 直接为 CPU 的时钟。

在复位后，fOCO-S 的 8 分频时钟为 CPU 时钟。如果在转移到停止模式时或者在低速模式中将 CM0 寄存器的 CM05 位置“1”（停止），CM0 寄存器的 CM06 位就为“1”（8 分频模式）。

BCLK 是总线的基准时钟。

在存储器扩展模式或者微处理器模式中，如果将 PM0 寄存器的 PM07 位置“0”（输出），就能从 BCLK 引脚输出和 CPU 时钟相同频率的 BCLK 信号。

### 8.4.2 外围功能时钟（f1、fOCO-S、fC32、fC）

f1、fOCO-S、fC32 是外围功能的运行时钟。

f1 是以下的任意一个时钟：

- 主时钟的 1 分频（无分频）
- PLL 时钟的 1 分频（无分频）
- fOCO-S 的 1 分频（无分频）

f1 用于定时器 A、定时器 B、PWM 功能、实时时钟、遥控器信号接收功能、UART0 ~ UART2、UART5 ~ UART7、SI/O3、SI/O4、多主控 I<sup>2</sup>C-bus 接口和 A/D 转换器。

如果在将 CM0 寄存器的 CM02 位置“1”（在等待模式中，停止外围功能时钟 f1）后执行 WAIT 指令，f1 就停止振荡。

fOCO-S 能用于定时器 A 和定时器 B，也能用于复位、电压检测电路和看门狗定时器。在 CM1 寄存器的 CM14 位为“0”（125kHz 内部振荡器振荡）时，能使用 fOCO-S。

fC32 将 fC 进行 32 分频，用于定时器 A 和定时器 B，并能在提供副时钟时使用。

当 PM2 寄存器的 PM25 位为“1”（允许提供外围功能时钟 fC）时，fC 为实时时钟、遥控器信号接收功能和 CEC 功能的计数源，并能在提供副时钟时使用。

外围功能时钟如图 8.5 所示。

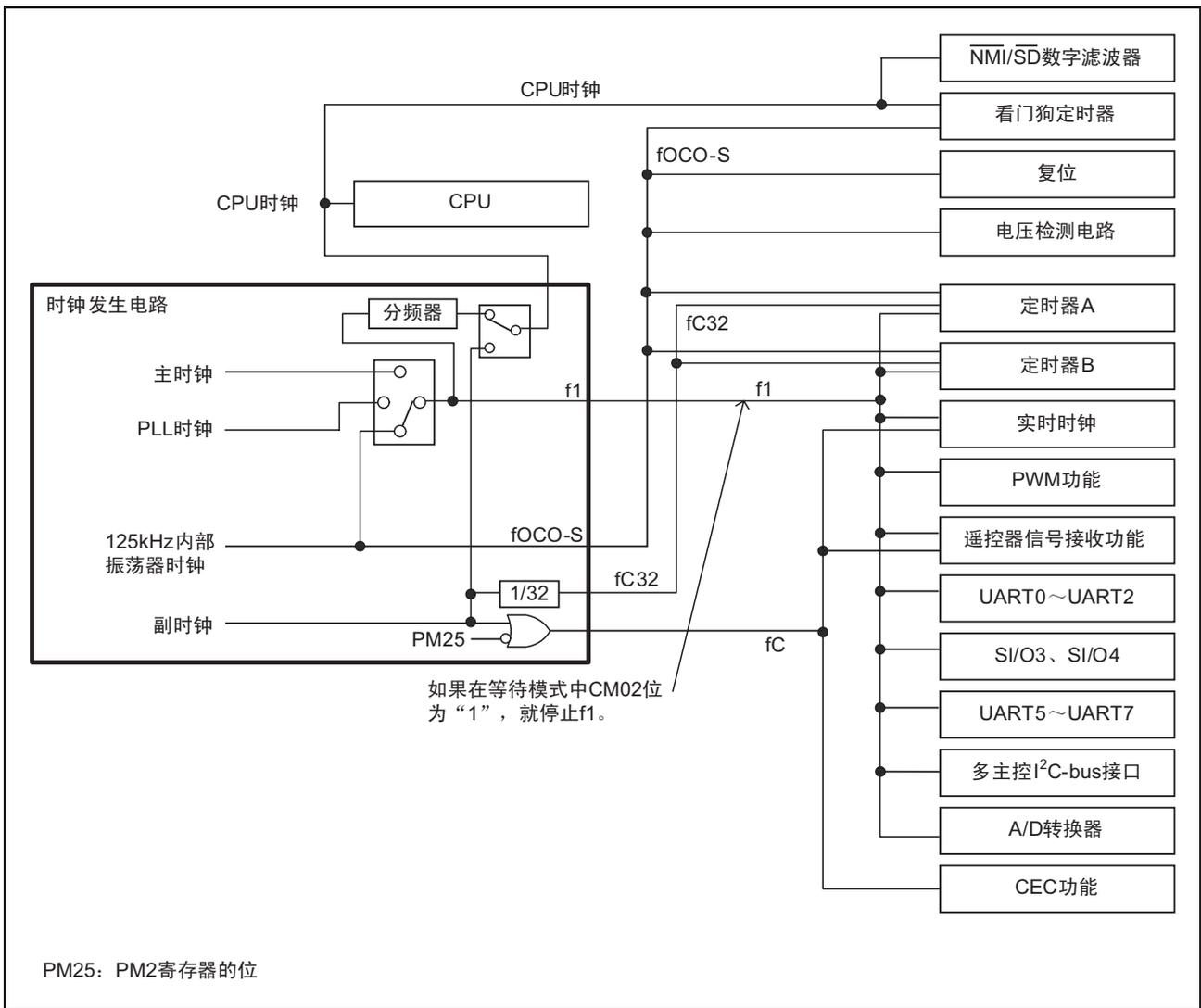


图 8.5 外围功能时钟

## 8.5 时钟输出功能

在单芯片模式中，能从 CLKOUT 引脚输出 f1、f8、f32 或者 fC。必须通过 CM0 寄存器的 CM01 ~ CM00 位和 PCLKR 寄存器的 PCLK5 位选择时钟输出功能。f8 是和 f1 的 8 分频相同的频率，f32 是和 f1 的 32 分频相同的频率。

## 8.6 系统时钟的保护功能

这是在选择主时钟作为 CPU 时钟的时钟源时，为了在程序失控时不使 CPU 时钟停止振荡而禁止更改时钟的功能。

在将 PM2 寄存器的 PM21 位置“1”（禁止更改时钟）时，即使写以下的位，这些位也不变。

- CM0 寄存器的 CM02 位（等待模式中的外围功能时钟 f1）
- CM0 寄存器的 CM05 位（不停止主时钟）
- CM0 寄存器的 CM07 位（CPU 时钟的时钟源）
- CM1 寄存器的 CM10 位（不转移到停止模式）
- CM1 寄存器的 CM11 位（CPU 时钟的时钟源）
- CM2 寄存器的 CM20 位（振荡停止/再振荡的检测功能的设定）
- PLC0 寄存器的全部位（PLL 频率合成器的设定）

在使用系统时钟的保护功能时，必须在 CM0 寄存器的 CM05 位为“0”（主时钟振荡）并且 CM07 位为“0”（CPU 时钟的时钟源为主时钟）的状态下进行以下处理：

1. 将 PRCR 寄存器的 PRC1 位置“1”（允许写 PM2 寄存器）。
2. 将 PM2 寄存器的 PM21 位置“1”（禁止更改时钟）。
3. 将 PRCR 寄存器的 PRC1 位置“0”（禁止写 PM2 寄存器）。

在 PM21 位为“1”时，不能执行 WAIT 指令。

## 8.7 振荡停止 / 再振荡的检测功能

振荡停止 / 再振荡的检测功能是检测主时钟振荡电路的停止和再振荡的功能。能根据 CM2 寄存器的 CM20 位选择振荡停止 / 再振荡的检测功能是否有效。

在检测到振荡停止或者再振荡时，产生复位或者振荡停止 / 再振荡的检测中断。能根据 CM2 寄存器的 CM27 位选择是产生中断还是复位。

振荡停止 / 再振荡的检测功能的规格如表 8.6 所示。

表 8.6 振荡停止 / 再振荡的检测功能的规格

项目	规格
能检测到振荡停止的时钟和频率范围	$f(XIN) \geq 2\text{MHz}$
振荡停止 / 再振荡的检测功能的有效条件	将 CM20 位置“1”（有效）。
检测到振荡停止 / 再振荡时的运行	CM27 位为“0”：产生振荡停止的检测复位 CM27 位为“1”：产生振荡停止 / 再振荡的检测中断

### 8.7.1 CM27 位为“0”（振荡停止检测复位）时的运行

在 CM20 位为“1”（振荡停止 / 再振荡的检测功能有效）时，如果检测到主时钟停止振荡，就对单片机进行初始化并停止单片机的运行（振荡停止检测复位，请参照“4. SFR”和“6. 复位”）。

通过硬件复位或者电压监视 0 复位解除此状态。虽然也能在检测到再振荡时对单片机进行初始化并停止单片机的运行，但是不能使用这种方法（在主时钟停止的状态下，不能将 CM20 位置“1”并且不能将 CM27 位置“0”）。

### 8.7.2 CM27 位为“1”（振荡停止 / 再振荡的检测中断）时的运行

在 CM20 位为“1”（振荡停止 / 再振荡的检测功能有效）时，如果检测到主时钟停止或者再振荡，就为表 8.7 所示的状态。

在高速模式、中速模式和低速模式中 CM21 位为“1”，因此高速模式和中速模式为 125kHz 内部振荡器模式。因为 CM07 位不变，虽然还是低速模式，但是外围功能时钟的时钟源为 fOCO-S。

在 PLL 运行模式中 CM21 位不变，所以必须在中断程序中设定为 125kHz 内部振荡器模式。

表 8.7 CM27 位为 1 时检测到振荡停止 / 再振荡后的状态

条件		检测后的状态
检测到主时钟振荡停止	高速模式	<ul style="list-style-type: none"> <li>发生振荡停止 / 再振荡的中断请求。</li> <li>CM14 位 =0（125kHz 内部振荡器振荡）</li> <li>CM21 位 =1（fOCO-S 为 CPU 时钟和外围功能时钟的时钟源）（注 1）</li> <li>CM22 位 =1（检测到主时钟停止）</li> <li>CM23 位 =1（主时钟停止）</li> </ul>
	中速模式	
	低速模式	
	125kHz 内部振荡器模式	
	PLL 运行模式	<ul style="list-style-type: none"> <li>发生振荡停止 / 再振荡检测的中断请求</li> <li>CM14 位 =0（125kHz 内部振荡器振荡）</li> <li>CM21 位不变</li> <li>CM22 位 =1（检测到主时钟停止）</li> <li>CM23 位 =1（主时钟停止）</li> </ul>
检测到主时钟再振荡	—	<ul style="list-style-type: none"> <li>发生振荡停止 / 再振荡检测的中断请求</li> <li>CM14 位 =0（125kHz 内部振荡器振荡）</li> <li>CM21 位不变</li> <li>CM22 位 =1（检测到主时钟再振荡）</li> <li>CM23 位 =0（主时钟振荡）</li> </ul>

注 1. 低速模式中的 CPU 时钟为 fC。

### 8.7.3 振荡停止 / 再振荡的检测功能的使用方法

如果在检测到振荡停止后主时钟再振荡，就必须通过程序将主时钟恢复为 CPU 时钟或者外围功能的时钟源。从内部振荡器时钟转换到主时钟的步骤如图 8.6 所示。

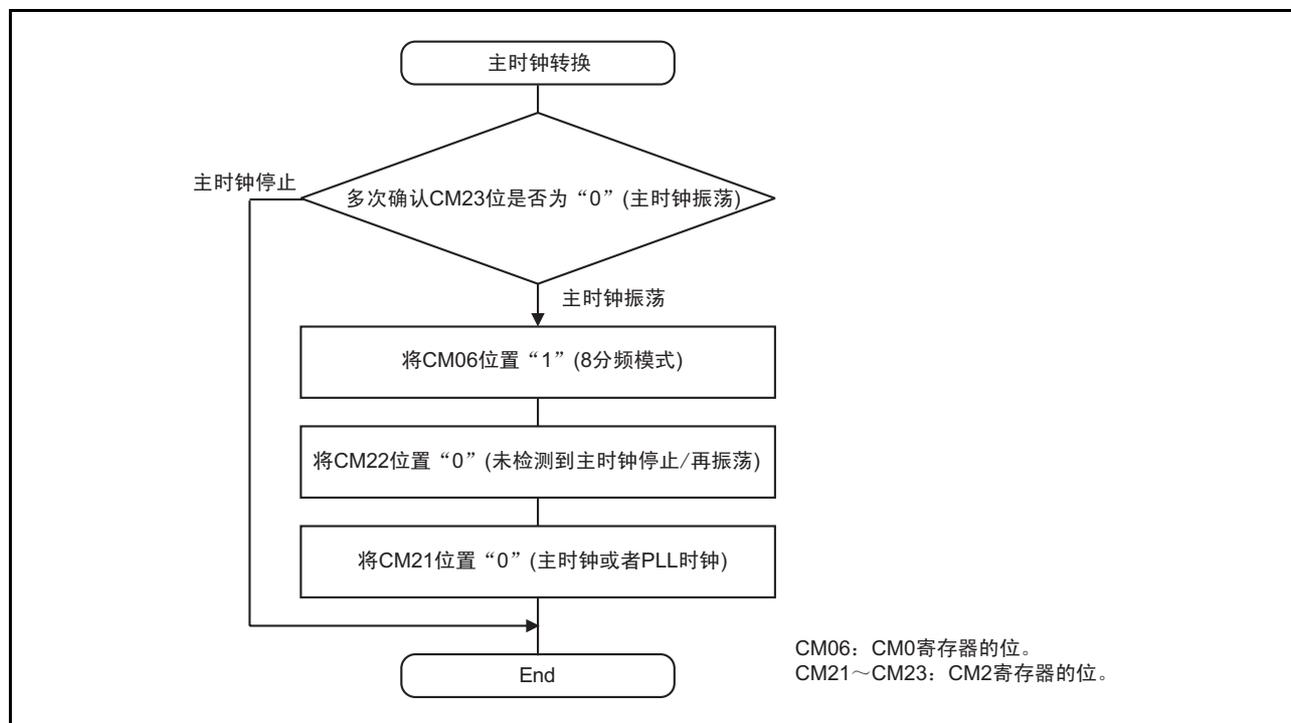


图 8.6 从内部振荡器时钟转换到主时钟的步骤

在产生振荡停止 / 再振荡的检测中断的同时，CM22 位变为“1”。当 CM22 位为“1”时，禁止振荡停止 / 再振荡的检测中断。如果通过程序将 CM22 位置“0”，就允许振荡停止 / 再振荡的检测中断。

## 8.8 中断

振荡停止 / 再振荡的检测中断是非屏蔽中断。

看门狗定时器中断、振荡停止 / 再振荡的检测中断、电压监视 1 中断和电压监视 2 中断共用向量。在使用这些中断中的多个功能时，必须在中断处理程序中读这些事件的检测标志，判断是哪个中断源产生的中断请求。

振荡停止 / 再振荡的检测标志是 CM2 寄存器的 CM22 位，必须在判断中断后通过程序将 CM22 位置“0”（未检测到）。

## 8.9 使用时钟发生电路时的注意事项

### 8.9.1 使用振荡器的振荡电路

在连接振荡器时，必须如下进行：

- 振荡特性与用户的电路板设计有密切的关系，所以必须在实际的电路板上进行充分的评价。
- 振荡电路结构因振荡器而不同。M16C/64A 群内置了反馈电阻，但是有时需要外置反馈电阻。另外，电路常数因振荡器和安装电路的寄生电容等而不同。有关这些内容，请向振荡器厂家询问。
- 必须通过CLKOUT引脚的输出来确认振荡电路生成的时钟是否正确地被输入到单片机内部。从CLKOUT引脚输出各时钟的方法如下所示。必须将CLKOUT引脚输出的时钟设定为不超过25MHz。

主时钟的确认方法

1. 将PRCR寄存器的PRC0位置“1”（允许写）。
2. 将CM1寄存器的CM11位、CM0寄存器的CM07位和CM2寄存器的CM21位都置“0”（选择主时钟）。
3. 选择从CLKOUT引脚输出的时钟（参照下表）。
4. 将PRCR寄存器的PRC0位置“0”（禁止写）。

表 8.8 选择主时钟时的 CLKOUT 引脚输出

位设定		CLKOUT 引脚的输出
PCLKR 寄存器	CM0 寄存器	
PCLK5 位	CM01 ~ CM00 位	
1	00b	和主时钟相同频率的时钟
0	10b	主时钟的 8 分频
0	11b	主时钟的 32 分频

副时钟的确认方法

1. 将PRCR寄存器的PRC0位置“1”（允许写）。
2. 将CM0寄存器的CM07位置“1”（选择副时钟）。
3. 将PCLKR寄存器的PCLK5位置“0”并且将CM0寄存器的CM01~CM00位置“01b”（从CLKOUT引脚输出fC）。
4. 将PRCR寄存器的PRC0位置“0”（禁止写）。

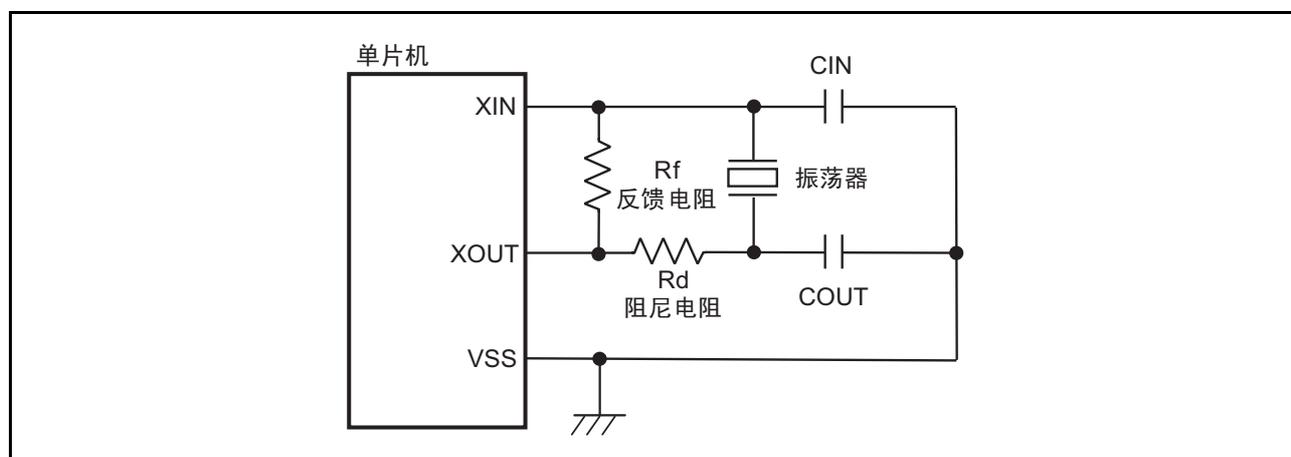


图 8.7 振荡电路的例子

## 8.9.2 振荡电路的噪声对策

### 8.9.2.1 时钟输入 / 输出引脚的布线

- 必须缩短连接到时钟输入/输出引脚的布线。
- 在连接振荡器的电容接地侧引线和单片机的VSS引脚之间，必须使用最短（不超过20mm）的布线。

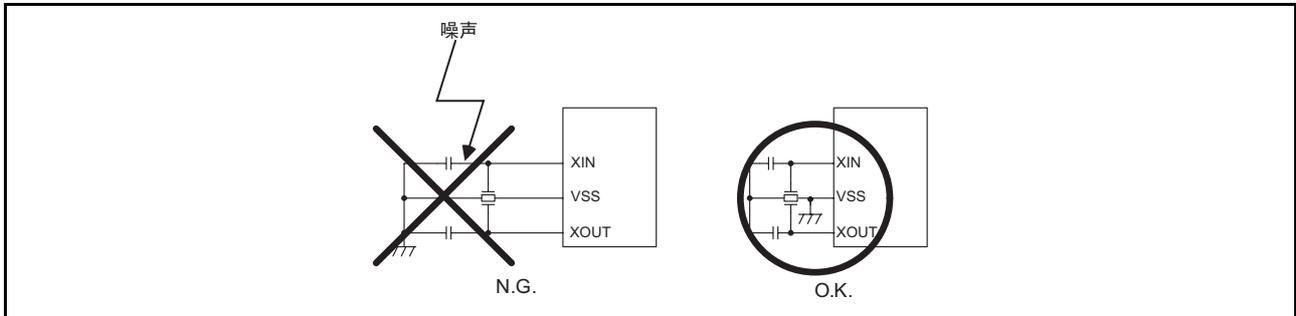


图 8.8 时钟输入 / 输出引脚的布线

- 理由  
如果有噪声侵入时钟输入/输出引脚，时钟的波形就会发生紊乱，导致误动作和失控。如果因噪声引起单片机的VSS电平和振荡器的VSS电平之间的电位差，正确的时钟就无法输入到单片机。

### 8.9.2.2 大电流信号线

必须尽量使超过单片机使用的电流值范围的大电流信号线远离单片机（尤其是振荡器）。

- 理由  
在使用单片机的系统中有控制马达、LED和热敏头等的信号线。在这些信号线有大电流流过时，因互感而产生噪声。

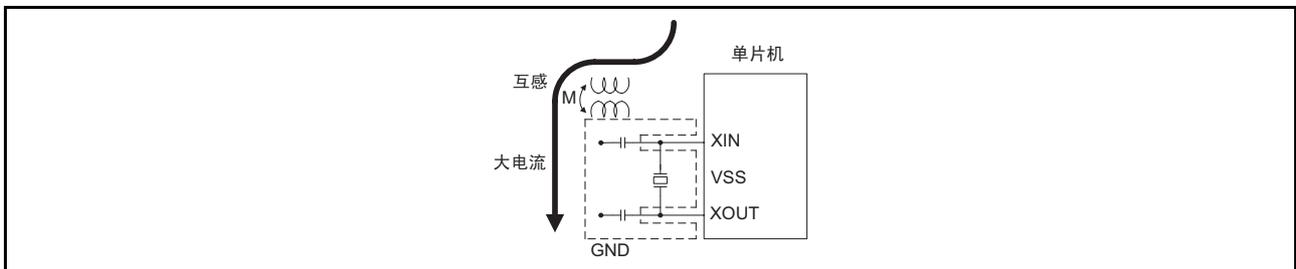


图 8.9 大电流信号线的布线

### 8.9.2.3 高速电平变化的信号线

必须尽量使高速电平变化的信号线远离振荡器和振荡器的布线。高速电平变化的信号线不能和时钟相关的信号线及其他易受噪声影响的信号线交叉或者平行延长。

- 理由  
高速电平变化的TAiOUT引脚等信号因上升或者下降时的电平变化而容易影响其他信号线。尤其在与时钟相关的信号线交叉时，时钟的波形会发生紊乱，导致误动作和失控。

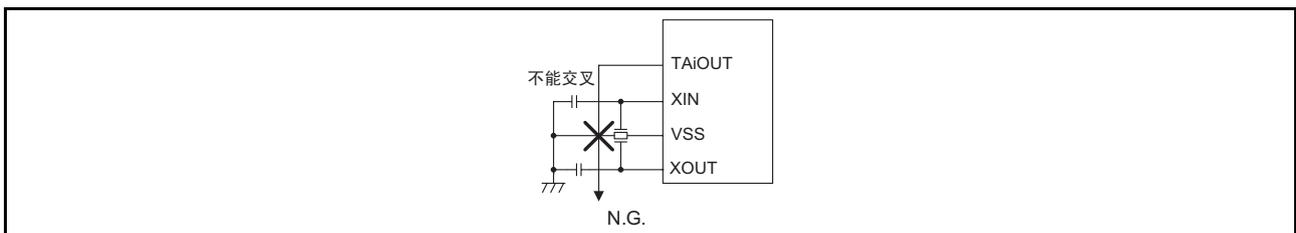


图 8.10 高速电平变化的信号线的布线

### 8.9.3 CPU 时钟

- 在将外部生成的时钟输入到 XIN 引脚并且将 CPU 时钟源设定为主时钟时，不能使外部生成的时钟停止运行。

### 8.9.4 振荡停止 / 再振荡的检测功能

- 在以下情况下，必须在将 CM20 位置 “0”（振荡停止/再振荡的检测功能无效）后转移到各自的状态。  
将 CM05 位置 “1”（主时钟停止）时  
将 CM10 位置 “1”（停止模式）时
- 如果在使用振荡停止/再振荡的检测功能时转移到等待模式，就必须将 CM02 位置 “0”（在等待模式中，不停止外围功能时钟 f1）。
- 在主时钟的频率不超过 2MHz 时不能使用此功能，所以必须将 CM20 位置 “0”（振荡停止/再振荡的检测功能无效）。

### 8.9.5 使用 PLL 频率合成器时

在使用 PLL 频率合成器时，必须将电源电压稳定在电源纹波的容许范围内。

表 8.9 电源纹波的容许范围

符号	项目	规格值			单位
		最小	典型	最大	
$f_{\text{ripple}}$	电源纹波的容许频率 ( $V_{CC1}$ )			10	kHz
$V_{p-p(\text{ripple})}$	电源纹波的容许振幅电压	(当 $V_{CC1}=5V$ 时)		0.5	V
		(当 $V_{CC1}=3V$ 时)		0.3	V
$V_{CC}(\Delta V/\Delta T)$	电源纹波的上升 / 下降斜率	(当 $V_{CC1}=5V$ 时)		0.3	V/ms
		(当 $V_{CC1}=3V$ 时)		0.3	V/ms

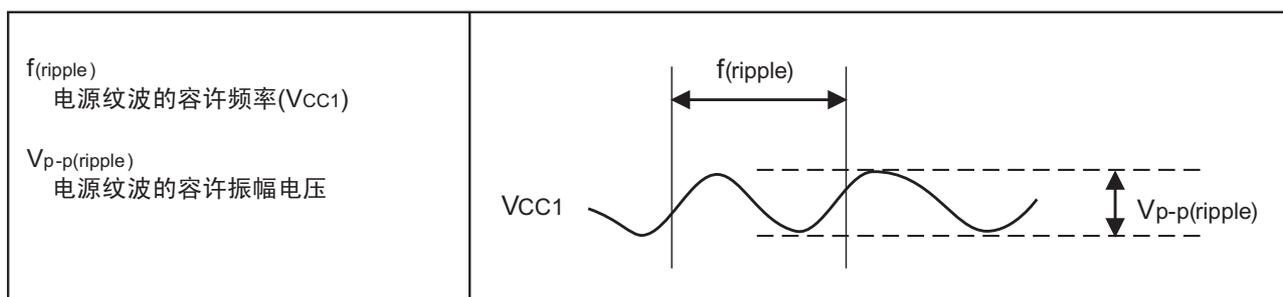


图 8.11 电源变动时序图

## 9. 功率控制

### 9.1 概要

以下介绍降低单片机消耗电流的方法。

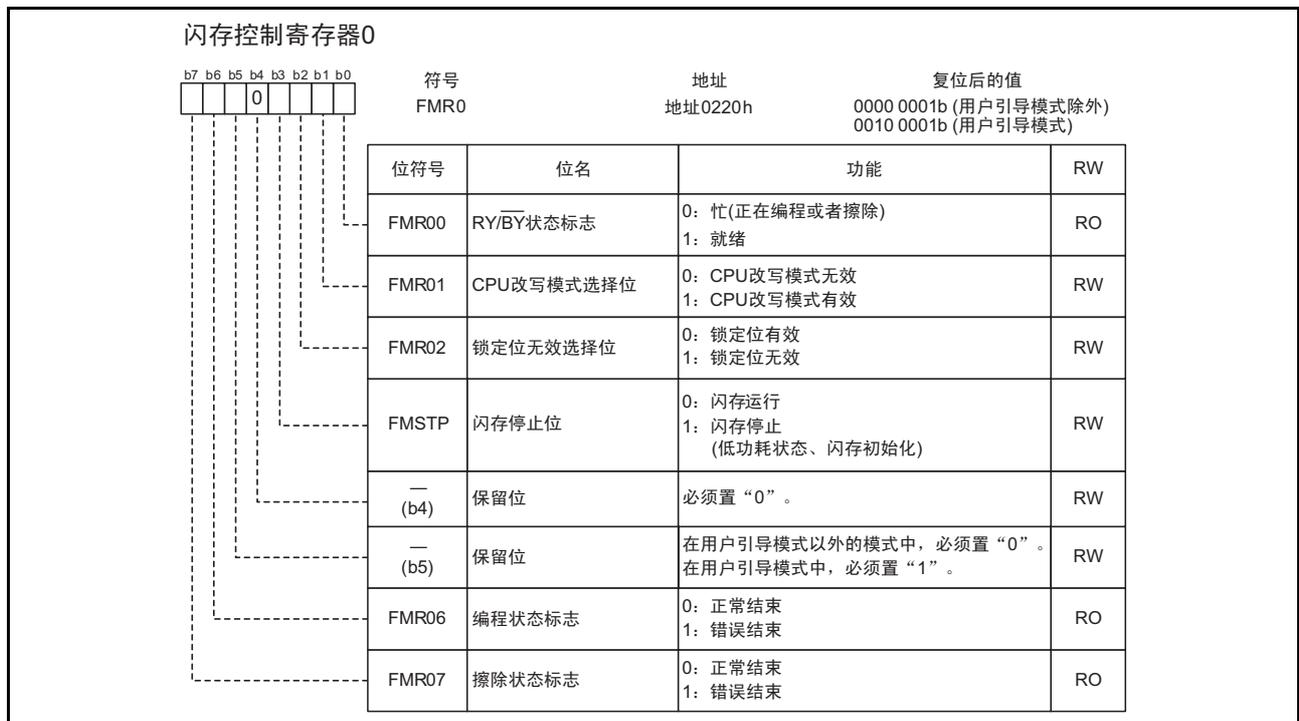
### 9.2 寄存器说明

时钟的相关寄存器请参照“8. 时钟发生电路”。

表 9.1 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0220h	闪存控制寄存器 0	FMR0	0000 0001b (用户引导模式除外) 0010 0001b (用户引导模式)
0222h	闪存控制寄存器 2	FMR2	XXXX 0000b

#### 9.2.1 闪存控制寄存器 0 (FMR0)



#### FMR01 (CPU 改写模式选择位) (b1)

在将 FMR01 位置“1”时, 必须在给此位写“0”后继续写“1”。不能在写“0”后和写“1”前发生中断和 DMA 传送。

在 EW0 模式中, 必须通过非闪存区的程序写此位。

必须在转移到读阵列模式后将此位置“0”。

#### FMSTP (闪存停止位) (b3)

必须通过非闪存区的程序写 FMSTP 位。

FMSTP 位在 FMR01 位为“1”(CPU 改写模式)时有效。当 FMR01 位为“0”时, 如果给 FMSTP 位写“1”, FMSTP 位就变为“1”, 但是闪存既不变为低功耗状态, 也不被初始化。

当 FMR2 寄存器的 FMR23 位为“1”(允许低消耗电流读模式)时, 不能将 FMSTP 位置“1”(闪存停止); 当 FMSTP 位为“1”时, 不能将 FMR23 位置“1”。

## 9.2.2 闪存控制寄存器 2 (FMR2)



## FMR22 (慢读模式允许位) (b2)

FMR22 是降低读闪存时的消耗电流的模式允许位。在改写闪存 (CPU 改写模式) 时, 必须将 FMR22 位置“0” (禁止慢读模式)。

能在  $f(\text{BCLK}) \leq 5\text{MHz}$  时使用此模式。当  $f(\text{BCLK}) > 5\text{MHz}$  时, 必须将 FMR22 位置“0” (禁止慢读模式)。

在将 FMR22 位置“1”时, 必须在给此位写“0”后继续写“1”。不能在写“0”后和写“1”前发生中断和 DMA 传送。

在将 FMR22 位置“1” (允许慢读模式) 后, 必须将 FMR23 位置“1” (允许低消耗电流读模式); 在将 FMR23 位置“0” (禁止低消耗电流读模式) 后, 必须将 FMR22 位置“0” (禁止慢读模式)。不能同时更改 FMR22 位和 FMR23 位。

## FMR23 (低消耗电流读模式允许位) (b3)

FMR23 是降低读闪存时的消耗电流的模式允许位。在改写闪存 (CPU 改写模式) 时, 必须将 FMR23 位置“0” (禁止低消耗电流读模式)。

能在 CM0 寄存器的 CM07 位为“1” (CPU 时钟源为副时钟) 时使用低消耗电流读模式。当 CM07 位为“0”时, 必须将 FMR23 位置“0” (禁止低消耗电流读模式)。

在将 FMR23 位置“1”时, 必须在给此位写“0”后继续写“1”。不能在写“0”后和写“1”前发生中断和 DMA 传送。

在将 FMR22 位置“1” (允许慢读模式) 后, 必须将 FMR23 位置“1” (允许低消耗电流读模式); 在将 FMR23 位置“0” (禁止低消耗电流读模式) 后, 必须将 FMR22 位置“0” (禁止慢读模式)。不能同时更改 FMR22 位和 FMR23 位。

当 FMR23 位为“1”时, 不能将 FMR0 寄存器的 FMSTP 位置“1” (闪存停止); 当 FMSTP 位为“1”时, 不能将 FMR23 位置“1”。

当 FMR2 寄存器的 FMR23 位为“1” (允许低消耗电流读模式) 时, 不能转移到等待模式和停止模式。如果要转移到等待模式和停止模式, 就必须在将 FMR23 位置“0” (禁止低消耗电流读模式) 后进行转移。

## 9.3 时钟

单片机的功耗与运行时钟的个数和频率有关。运行的时钟越少并且频率越低，功耗就越小。

功率控制有正常运行模式、等待模式和停止模式。为了方便起见，在此将等待模式和停止模式以外的模式称为正常运行模式。

### 9.3.1 正常运行模式

在正常运行模式中，因为同时提供 CPU 时钟和外围功能时钟，所以 CPU 和外围功能时钟都运行。通过控制 CPU 时钟的频率进行功率控制。CPU 时钟的频率越大，处理能力就越强；频率越小，功耗就越小。如果停止不需要的振荡电路，功耗就会更小。

#### 9.3.1.1 高速模式和中速模式

在高速模式中，主时钟的 1 分频（无分频）为 CPU 时钟。

在中速模式中，主时钟的 2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟。

在高速模式和中速模式中，和主时钟的 1 分频（无分频）相同频率的 f1 为外围功能时钟。在提供 fC 的情况下，fC 和 fC32 能用作外围功能时钟；在提供 fOCO-S 的情况下，fOCO-S 能用作外围功能时钟。

#### 9.3.1.2 PLL 运行模式

PLL 时钟的 1 分频（无分频）、2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟，和 PLL 时钟的 1 分频（无分频）相同频率的 f1 为外围功能时钟。

在提供 fC 的情况下，fC 和 fC32 能用作外围功能时钟；在提供 fOCO-S 的情况下，fOCO-S 能用作外围功能时钟。

既能从高速模式或者中速模式转移到 PLL 运行模式，也能从 PLL 运行模式转移到高速模式或者中速模式。在向其他模式（包括等待模式和停止模式）转移时，必须先转移到高速模式或者中速模式，然后转移到其他模式（参照“图 9.1 时钟模式的状态转移”）。

#### 9.3.1.3 125kHz 内部振荡器模式

fOCO-S 的 1 分频（无分频）、2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟，和 fOCO-S 的 1 分频相同频率的 f1 为外围功能时钟。

在提供 fC 的情况下，fC 和 fC32 能用作外围功能时钟。fOCO-S 也能用作外围功能时钟。

#### 9.3.1.4 125kHz 内部振荡器低功耗模式

此模式是在转移到 125kHz 内部振荡器模式后使主时钟处于停止状态的模式。fOCO-S 的 1 分频（无分频）、2 分频、4 分频、8 分频或者 16 分频为 CPU 时钟，和 fOCO-S 的 1 分频相同频率的 f1 为外围功能时钟。

在提供 fC 的情况下，fC 和 fC32 能用作外围功能时钟。fOCO-S 也能用作外围功能时钟。

## 9.3.1.5 低速模式

fC 为 CPU 时钟。

当 CM21 位为“0”并且 CM11 位为“0”（主时钟）时，和主时钟的 1 分频相同频率的 f1 为外围功能时钟；当 CM21 位为“0”并且 CM11 位为“1”（PLL 时钟）时，和 PLL 时钟的 1 分频相同频率的 f1 为外围功能时钟；当 CM21 位为“1”（内部振荡器时钟）时，和 fOCO-S 的 1 分频（无分频）相同频率的 f1 为外围功能时钟。

fC 和 fC32 能用作外围功能时钟。在提供 fOCO-S 的情况下，fOCO-S 能用作外围功能时钟。

## 9.3.1.6 低功耗模式

此模式是在转移到低速模式后使主时钟处于停止状态的模式。fC 为 CPU 时钟。当 CM21 位为“1”（内部振荡器时钟）时，和 fOCO-S 的 1 分频（无分频）相同频率的 f1 为外围功能时钟。

fC 和 fC32 能用作外围功能时钟。在提供 fOCO-S 的情况下，fOCO-S 能用作外围功能时钟。

在转移到此模式的同时，CM0 寄存器的 CM06 位变为“1”（8 分频模式）。在低功耗模式中，不能更改 CM06 位，因此在下次主时钟振荡时为 8 分频模式。

表 9.2 正常运行模式的时钟

模式	CPU 时钟	外围功能时钟		
		f1	fC、fC32	fOCO-S
高速模式	主时钟的 1 分频（注 1）	主时钟的 1 分频	可使用 （注 2）	可使用 （注 3）
中速模式	主时钟的 n 分频（注 1）			
PLL 运行模式	PLL 时钟的 n 分频（注 1）	PLL 时钟的 1 分频		
125kHz 内部振荡器模式	fOCO-S 的 n 分频（注 1）	fOCO-S 的 1 分频	可使用 （注 2）	可使用
125kHz 内部振荡器低功耗模式	fOCO-S 的 n 分频（注 1）	fOCO-S 的 1 分频	可使用 （注 2）	可使用
低速模式	fC	以下任意一个： 主时钟的 1 分频 （CM21=0 且 CM11=0）（注 4） PLL 时钟的 1 分频 （CM21=0 且 CM11=1）（注 5） fOCO-S 的 1 分频 （CM21=1）（注 3）	可使用	可使用 （注 3）
低功耗模式	fC	fOCO-S 的 1 分频 （CM21=1）（注 3）	可使用	可使用 （注 3）

CM11: CM1 寄存器的位

CM21: CM2 寄存器的位

注 1. 通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM17 ~ CM16 位进行选择。

注 2. 这是提供 fC 的情况。

注 3. 这是提供 fOCO-S 的情况。

注 4. 这是提供主时钟的情况。

注 5. 这是提供 PLL 时钟的情况。

表 9.3 时钟相关位的设定和模式

模式	CM2 寄存器	CM1 寄存器		CM0 寄存器		
	CM21	CM14	CM11	CM07	CM05	CM04
高速、中速模式	0	—	0	0	0	—
PLL 运行模式	0	—	1	0	0	—
125kHz 内部振荡器模式	1	0	0	0	0	—
125kHz 内部振荡器低功耗模式	1	0	0	0	1	—
低速模式	—	—	0	1	0	1
低功耗模式	—	—	0	1	1	1

表 9.4 时钟分频相关位的选择（注 1）

分频	CM1 寄存器	CM0 寄存器
	CM17 ~ CM16	CM06
无分频（注 2）	00b	0
2 分频	01b	0
4 分频	10b	0
8 分频	—	1
16 分频	11b	0

注 1. 高速模式、中速模式、PLL 运行模式、125kHz 内部振荡器模式和 125kHz 内部振荡器低功耗模式的情况。

注 2. 在高速模式中，必须设定为无分频。

### 9.3.2 模式的转移步骤

时钟模式的状态转移如图 9.1 所示，图 9.1 中的箭头表示能进行模式间的转移。

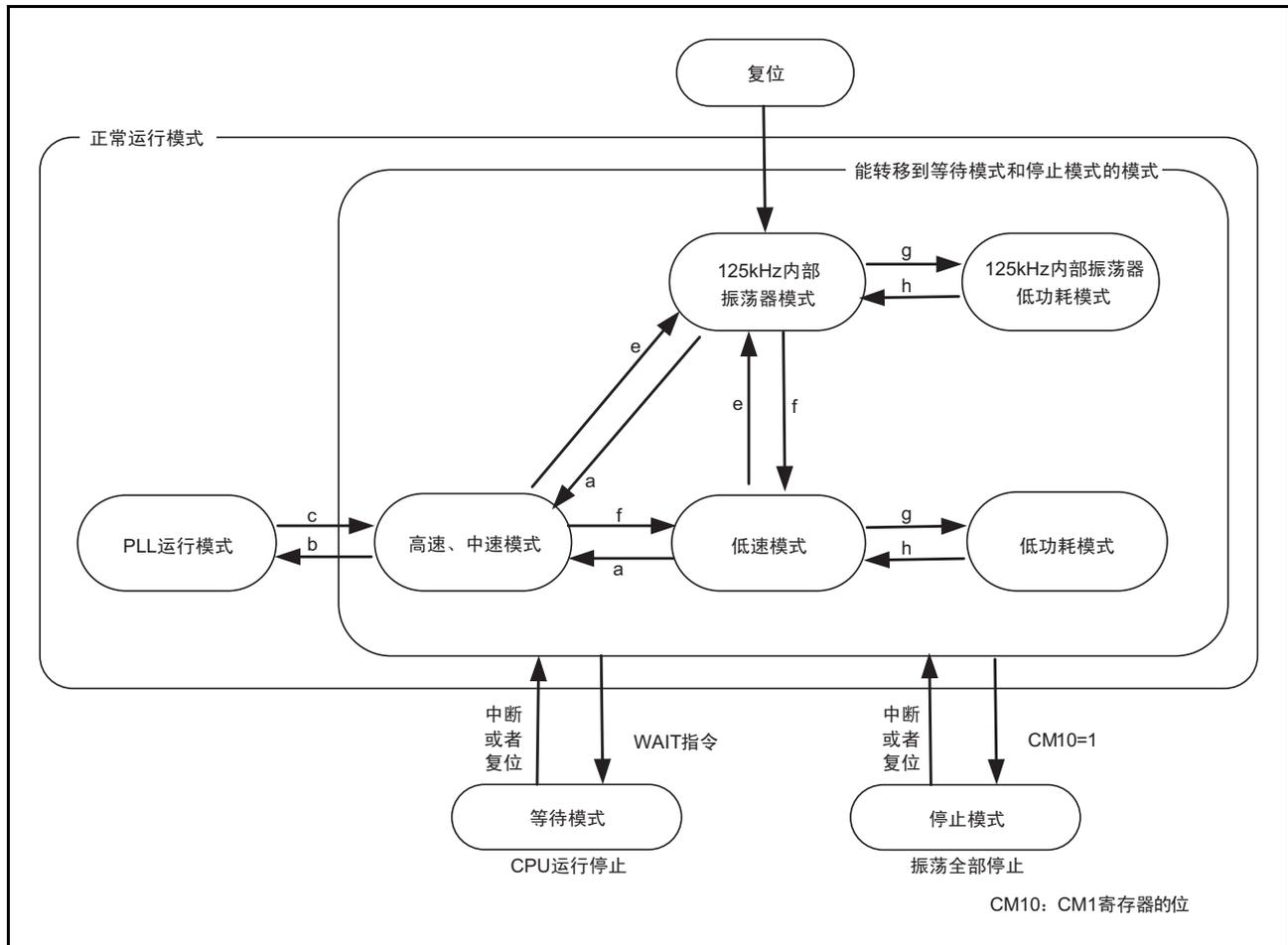


图 9.1 时钟模式的状态转移

时钟的振荡开始 / 停止、正常运行模式内的模式转移必须如下进行：

- 在转移模式时，必须在转移目标的时钟充分稳定后进行转移。
- 在停止时钟时，必须在模式转移结束后才能停止。不能同时进行模式的转移和转移源的时钟停止。
- 在从 PLL 运行模式、高速模式、中速模式、125kHz 内部振荡器模式转移到其他模式或者从其他模式转移到这些模式时，必须对这些模式进行 8 分频或者 16 分频的设定。
- 在 PLL 运行模式、高速模式或者中速模式中切换分频时，必须按照图 9.2 所示的顺序切换分频。
- 请按照后述的 a~c，e~h 所示的步骤进行模式转移。各寄存器和位的存取方法等请参照“9.2 寄存器说明”。a~c，e~h 的符号对应“图 9.1 时钟模式的状态转移”和“图 9.2 分频切换的状态转移”中的箭头 a~c，e~h。
- 振荡开始/停止的方法请参照“8.3.1 主时钟”到“8.3.4 副时钟（fC）”。

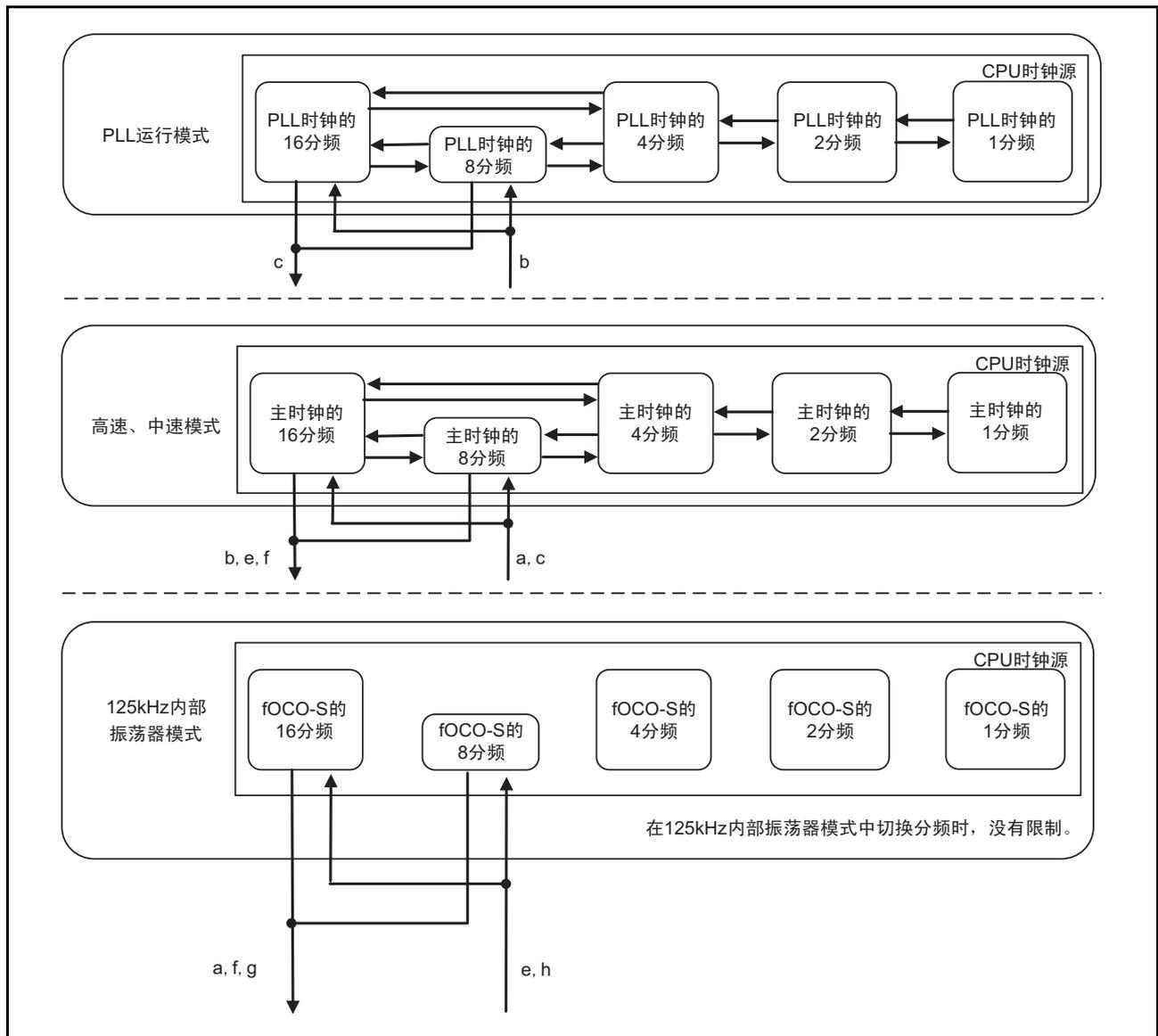


图 9.2 分频切换的状态转移

- a. 从125kHz内部振荡器模式或者低速模式转移到高速模式或者中速模式
  - (1) 等待主时钟振荡稳定（参照“8.3.1 主时钟”）。
  - (2) 通过CM06位和CM17~CM16位选择8分频或者16分频。
  - (3) 将CM11位、CM21位和CM07位置“0”（CPU时钟源为主时钟）。
- b. 从高速模式或者中速模式转移到PLL运行模式
  - (1) 通过PLC0寄存器的PLC05~PLC04位和PLC02~PLC00位设定倍增率等。
  - (2) 将PLC07位置“1”（PLL运行）。
  - (3) 等待（ $t_{su}(PLL)$ ），直到PLL时钟振荡稳定为止。
  - (4) 通过CM06位和CM17~CM16位选择8分频或者16分频。
  - (5) 将CM11位、CM21位和CM07位置“0”（CPU时钟源为PLL时钟）。

- c. 从PLL运行模式转移到高速模式或者中速模式
  - (1)通过CM06位和CM17~CM16位选择8分频或者16分频。
  - (2)将CM11位、CM21位和CM07位置“0”(CPU时钟源为主时钟)。
  - (3)将PLC07位置“0”(PLL停止)。
  
- e. 从高速模式、中速模式或者低速模式转移到125kHz内部振荡器模式
  - (1)等待125kHz内部振荡器振荡稳定(参照“8.3.3 125kHz内部振荡器时钟(fOCO-S)”)。
  - (2)通过CM06位和CM17~CM16位选择8分频或者16分频。
  - (3)将CM21位置“1”(CPU时钟源为内部振荡器时钟)。
  - (4)将CM07位置“0”(CPU时钟源为主时钟、PLL时钟或者内部振荡器时钟)。
  
- f. 从高速模式、中速模式或者125kHz内部振荡器模式转移到低速模式
  - (1)等待副时钟振荡稳定(参照“8.3.4 副时钟(fC)”)。
  - (2)通过CM06位和CM17~CM16位选择8分频或者16分频。
  - (3)将CM07位置“1”(CPU时钟源为副时钟)。
  
- g. 从125kHz内部振荡器模式转移到125kHz内部振荡器低功耗模式或者从低速模式转移到低功耗模式
  - 主时钟停止振荡(参照“8.3.1 主时钟”)。
  
- h. 从125kHz内部振荡器低功耗模式转移到125kHz内部振荡器模式或者从低功耗模式转移到低速模式
  - 等待主时钟振荡稳定(参照“8.3.1 主时钟”)。

### 9.3.3 等待模式

因为在等待模式中 CPU 时钟停止振荡，所以通过 CPU 时钟运行的 CPU、看门狗定时器和  $\overline{\text{NMI}}/\overline{\text{SD}}$  数字滤波器停止运行。但是，当 CSPR 寄存器的 CSPRO 位为“1”（计数源保护模式有效）时，看门狗定时器运行。因为主时钟、fOCO-S 和 fC 不停止振荡，所以使用这些时钟的外围功能保持运行状态。

#### 9.3.3.1 外围功能时钟停止功能

当 CM02 位为“1”（在等待模式中，停止外围功能时钟 f1）时，因为 f1 在等待模式时停止振荡，所以能降低功耗。CM02 位不会使 f1 以外的外围功能时钟（fOCO-S、fC、fC32）停止振荡。

#### 9.3.3.2 转移到等待模式

一旦执行 WAIT 指令，就转移到等待模式。

当 CM11 位为“1”（CPU 时钟的时钟源为 PLL 时钟）时，必须先将 CM11 位置“0”（CPU 时钟的时钟源为主时钟），然后转移到等待模式。如果将 PLC07 位置“0”（PLL 停止），就能降低功耗。

#### 9.3.3.3 等待模式时的引脚状态

等待模式时的引脚状态如表 9.5 所示。

表 9.5 等待模式时的引脚状态

引脚		存储器扩展模式 微处理器模式	单芯片模式
A0 ~ A19、D0 ~ D15 $\overline{\text{CS0}} \sim \overline{\text{CS3}}$ 、 $\overline{\text{BHE}}$		保持即将进入等待模式前的状态。	不作为总线控制引脚。
$\overline{\text{RD}}$ 、 $\overline{\text{WR}}$ 、 $\overline{\text{WRL}}$ 、 $\overline{\text{WRH}}$		“H”	
$\overline{\text{HLDA}}$ 、BCLK		“H”	
ALE		“L”	
输入 / 输出端口		保持即将进入等待模式前的状态。	保持即将进入等待模式前的状态。
CLKOUT	选择 fC 时	不作为 CLKOUT 引脚。	不停止运行。
	选择 f1、f8、f32 时		当 CM02 位为“0”时，不停止振荡； 当 CM02 位为“1”时，保持即将进入等待模式前的状态。

#### 9.3.3.4 从等待模式返回

通过复位或者中断从等待模式返回。能用于从等待模式返回的复位、中断和使用条件如表 9.6 所示。

外围功能中断受 CM02 位的影响。当 CM02 位为“0”（在等待模式中，不停止外围功能时钟 f1）时，外围功能中断能用于从等待模式的返回；当 CM02 位为“1”（在等待模式中，停止外围功能时钟 f1）时，使用外围功能时钟 f1 的外围功能就停止。因此，通过外部信号和 f1 以外的外围功能时钟（fOCO-S、fC、fC32）运行的外围功能中断能用于从等待模式的返回。

因为电压检测电路的数字滤波器使用 fOCO-S，所以在数字滤波器无效或者提供 fOCO-S 时，能用于从等待模式的返回。

表 9.6 能用于从等待模式返回的复位、中断和使用条件

中断、复位		使用条件		
		CM02=0	CM02=1	
中 断	外 围 功 能 中 断	$\overline{\text{INT}}$	可使用	可使用
		键输入	可使用	可使用
		定时器 A、定时器 B	可用于所有模式。	可在提供 fOCO-S 或者 fC32 并且该时钟为计数源时使用。 可在事件计数器模式中对外部信号进行计数时使用。
		遥控器信号接收功能	可使用	可在提供 fC 并且 fC 为计数源时使用。 可在提供 fOCO-S 或者 fC32、并且该时钟为定时器 B1 或者定时器 B2 的计数源、遥控器信号接收功能的计数源是定时器 B1 或者定时器 B2 的下溢信号时使用。
		串行接口	可用于内部时钟或者外部时钟。	可用于外部时钟。
		多主控 I <sup>2</sup> C-bus 接口	可用于 I <sup>2</sup> C-bus 接口和 SCL/SDA。	可用于 SCL/SDA。
		CEC 功能	可使用	可在提供 fC 并且 fC 为计数源时使用。
		A/D 转换器	可在单次模式或者单次扫描模式中使用。	不能使用
		实时时钟	可在提供 fC 并且 fC 为计数源时使用。	
	电压监视 1、电压监视 2	可在数字滤波器无效或者提供 fOCO-S 时使用。		
	NMI	可在数字滤波器无效（NMIDF 寄存器的 NMIDF2 ~ NMIDF0 位为“000b”）时使用。		
复 位	硬件复位	可使用		
	电压监视 0 复位 电压监视 1 复位 电压监视 2 复位	可在数字滤波器无效或者提供 fOCO-S 时使用。		
	看门狗定时器	可在计数源保护模式有效（CSPR0=1）时使用。		

在通过硬件复位、电压监视 0 复位、电压监视 1 复位、电压监视 2 复位、看门狗定时器复位、 $\overline{\text{NMI}}$  中断、电压监视 1 中断或者电压监视 2 中断返回时，必须先将外围功能中断对应的中断控制寄存器的 ILVL2 ~ ILVL0 位置“000b”（禁止中断），然后执行 WAIT 指令。

将外围功能中断用于从等待模式的返回时，必须在执行 WAIT 指令前进行以下的设定：

1. 对用于从等待模式返回的外围功能中断，给其对应的中断控制寄存器的 ILVL2 ~ ILVL0 位设定中断优先级。  
对不用于从等待模式返回的外围功能中断，将其对应的 ILVL2 ~ ILVL0 位全部置“000b”（禁止中断）。
2. 将 I 标志置“1”。
3. 运行用于从等待模式返回的外围功能。

在通过中断返回时，如果在发生中断请求后开始提供 CPU 时钟，就执行中断程序。

通过中断从等待模式返回时的 CPU 时钟和执行 WAIT 指令时的 CPU 时钟相同。

### 9.3.4 停止模式

在停止模式中，全部振荡停止。因此，CPU 时钟和外围功能时钟也停止振荡，通过这些时钟运行的 CPU 和外围功能停止运行。停止模式是功耗最小的模式。当 VCC1 引脚和 VCC2 引脚的外加电压不低于 VRAM 时，保持内部 RAM；当 VCC1 引脚和 VCC2 引脚的外加电压不超过 2.7V 时，必须设定  $VCC1 \geq VCC2 \geq VRAM$ 。

另外，通过外部信号运行的外围功能保持运行状态。

#### 9.3.4.1 转移到停止模式

一旦将 CM1 寄存器的 CM10 位置“1”（全部时钟停止），就转移到停止模式。同时，CM0 寄存器的 CM06 位变为“1”（8 分频模式）、CM1 寄存器的 CM15 位变为“1”（主时钟振荡电路为 HIGH 驱动能力）。

在使用停止模式时，必须先将 CM20 位置“0”（振荡停止 / 再振荡的检测功能无效），然后转移到停止模式。

另外，当 CM11 位为“1”（CPU 时钟的时钟源为 PLL 时钟）时，必须在将 CM11 位置“0”（CPU 时钟的时钟源为主时钟）后将 PLC07 位置“0”（PLL 停止），然后转移到停止模式。

#### 9.3.4.2 停止模式时的引脚状态

停止模式时的引脚状态如表 9.7 所示。

表 9.7 停止模式时的引脚状态

引脚		存储器扩展模式 微处理器模式	单芯片模式
A0 ~ A19、D0 ~ D15 $\overline{CS0} \sim \overline{CS3}$ 、 $\overline{BHE}$		保持即将进入停止模式前的状态。	不作为总线控制引脚。
$\overline{RD}$ 、 $\overline{WR}$ 、 $\overline{WRL}$ 、 $\overline{WRH}$		“H”	
$\overline{HLDA}$ 、BCLK		“H”	
ALE		不确定	
输入 / 输出端口		保持即将进入停止模式前的状态。	
CLKOUT	选择 fC 时	不作为 CLKOUT 引脚。	“H”
	选择 f1、f8、f32 时		保持即将进入停止模式前的状态。
XOUT		“H”	
XCIN、XCOUT		高阻抗	

## 9.3.4.3 从停止模式返回

通过复位或者中断从停止模式返回。能用于从停止模式返回的复位、中断和使用条件如表 9.8 所示。

表 9.8 能用于从停止模式返回的复位、中断和使用条件

中断、复位		使用条件	
中 断	外围功能中断	$\overline{\text{INT}}$	可使用
		键输入	可使用
		定时器 A、定时器 B	可在事件计数器模式中对外部信号进行计数时使用。
		串行接口	可在选择外部时钟时使用。
		多主控 I <sup>2</sup> C-bus 接口	可用于 SCL/SDA。
	电压监视 1 中断	可在数字滤波器无效（VW1C 寄存器的 VW1C1 位为“1”）时使用。	
	电压监视 2 中断	可在数字滤波器无效（VW2C 寄存器的 VW2C1 位为“1”）时使用。	
	NMI	可在数字滤波器无效（NMIDF 寄存器的 NMIDF2 ~ NMIDF0 位为“000b”）时使用。	
复 位	硬件复位	可使用	
	电压监视 0 复位	可在数字滤波器无效（VW0C 寄存器的 VW0C1 位为“1”）时使用。	

在通过硬件复位、电压监视 0 复位、 $\overline{\text{NMI}}$  中断、电压监视 1 中断或者电压监视 2 中断返回时，必须先将外围功能中断对应的中断控制寄存器的 ILVL2 ~ ILVL0 位全部置“000b”（禁止中断），然后将 CM10 位置“1”。

在通过外围功能中断返回时，必须在进行以下的设定后将 CM10 位置“1”：

1. 对用于从停止模式返回的外围功能中断，给其对应的 ILVL2 ~ ILVL0 位设定中断优先级。  
对不用于从停止模式返回的外围功能中断，将其对应的 ILVL2 ~ ILVL0 位全部置“000b”（禁止中断）。
2. 将 I 标志置“1”。
3. 运行用于从停止模式返回的外围功能。

在通过外围功能中断返回时，如果在发生中断请求后开始提供 CPU 时钟，就执行中断程序。

通过中断从停止模式返回的 CPU 时钟因停止模式转移前的 CPU 时钟而不同。从停止模式返回后的 CPU 时钟如表 9.9 所示。

表 9.9 从停止模式返回后的 CPU 时钟

从停止模式转移前的 CPU 时钟	从停止模式返回后的 CPU 时钟
主时钟的 1 分频（无分频）、2 分频、4 分频、8 分频、或者 16 分频	主时钟的 8 分频
fOCO-S 的 1 分频（无分频）、2 分频、4 分频、8 分频、或者 16 分频	fOCO-S 的 8 分频
fC	fC

## 9.4 闪存的功率控制

### 9.4.1 闪存的停止

如果停止闪存，消耗电流就变小。因为停止闪存，所以必须在非闪存区执行程序。闪存的停止 / 重新开始的步骤如图 9.3 所示。请根据此流程图进行操作。

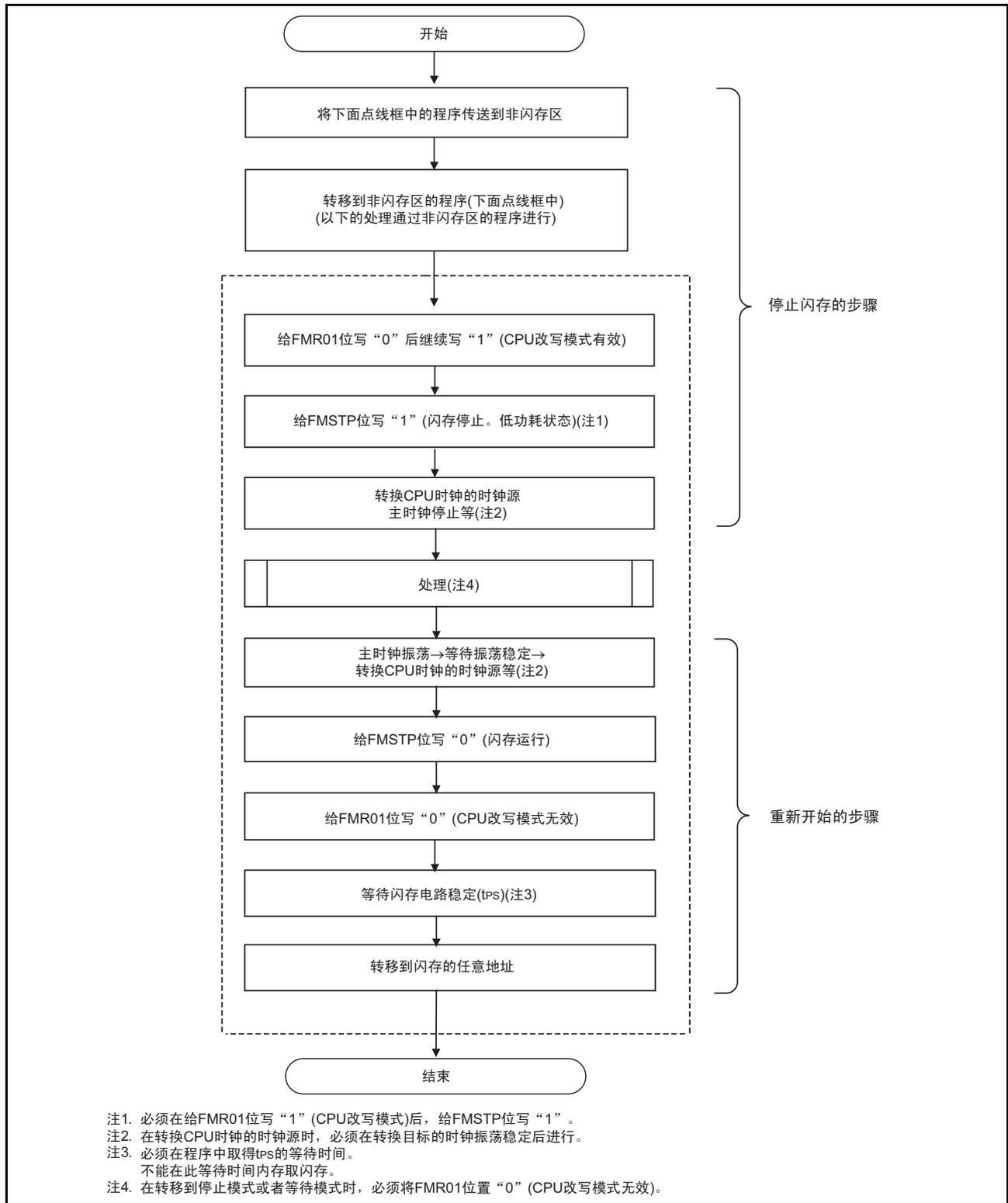


图 9.3 闪存的停止 / 重新开始步骤

## 9.4.2 读闪存

使用 FMR2 寄存器的 FMR22 位和 FMR23 位，能降低读闪存时的消耗电流。

### 9.4.2.1 慢读模式

能在  $f(\text{BCLK}) \leq 5\text{MHz}$  时使用此模式。慢读模式的设定和解除如图 9.4 所示。

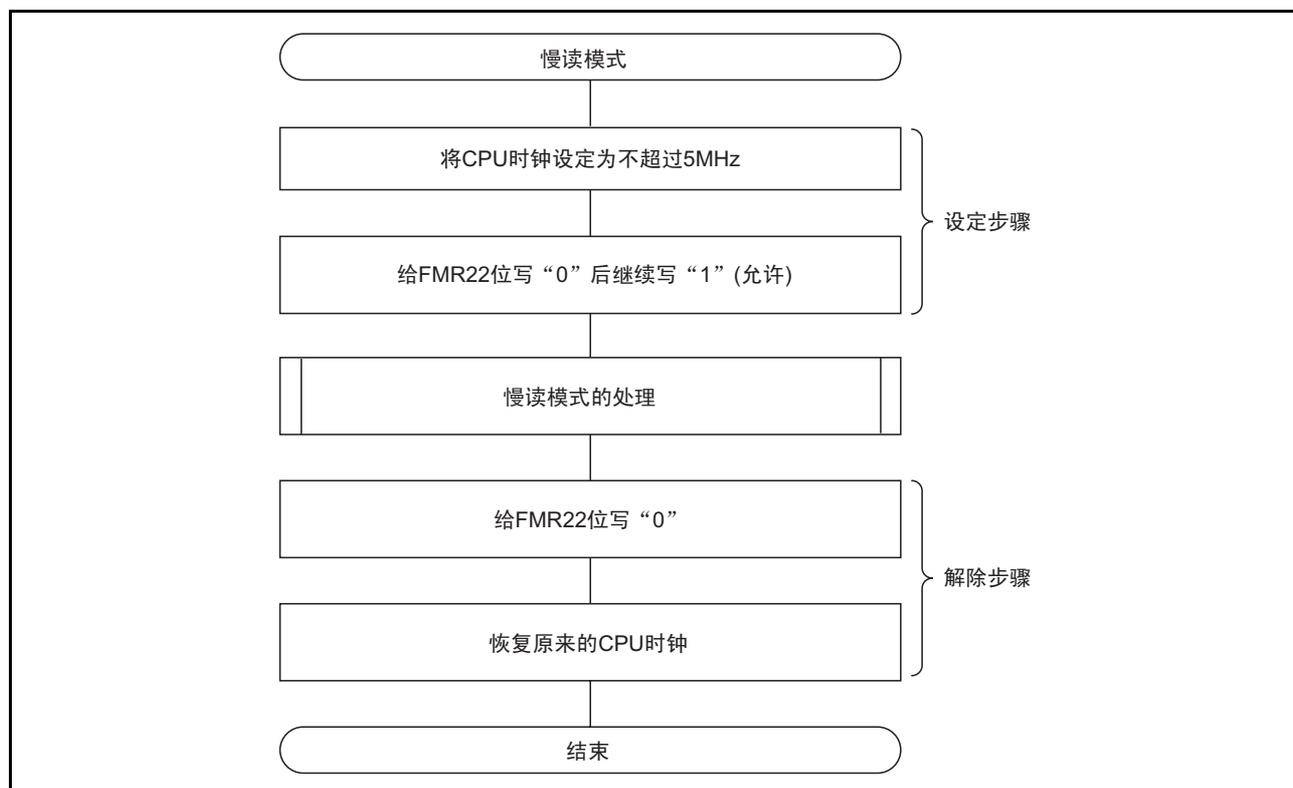


图 9.4 慢读模式的设定和解除

## 9.4.2.2 低消耗电流读模式

能在 CM0 寄存器的 CM07 位为“1”（CPU 时钟为副时钟）时使用此模式。低消耗流读模式的设定和解除如图 9.5 所示。

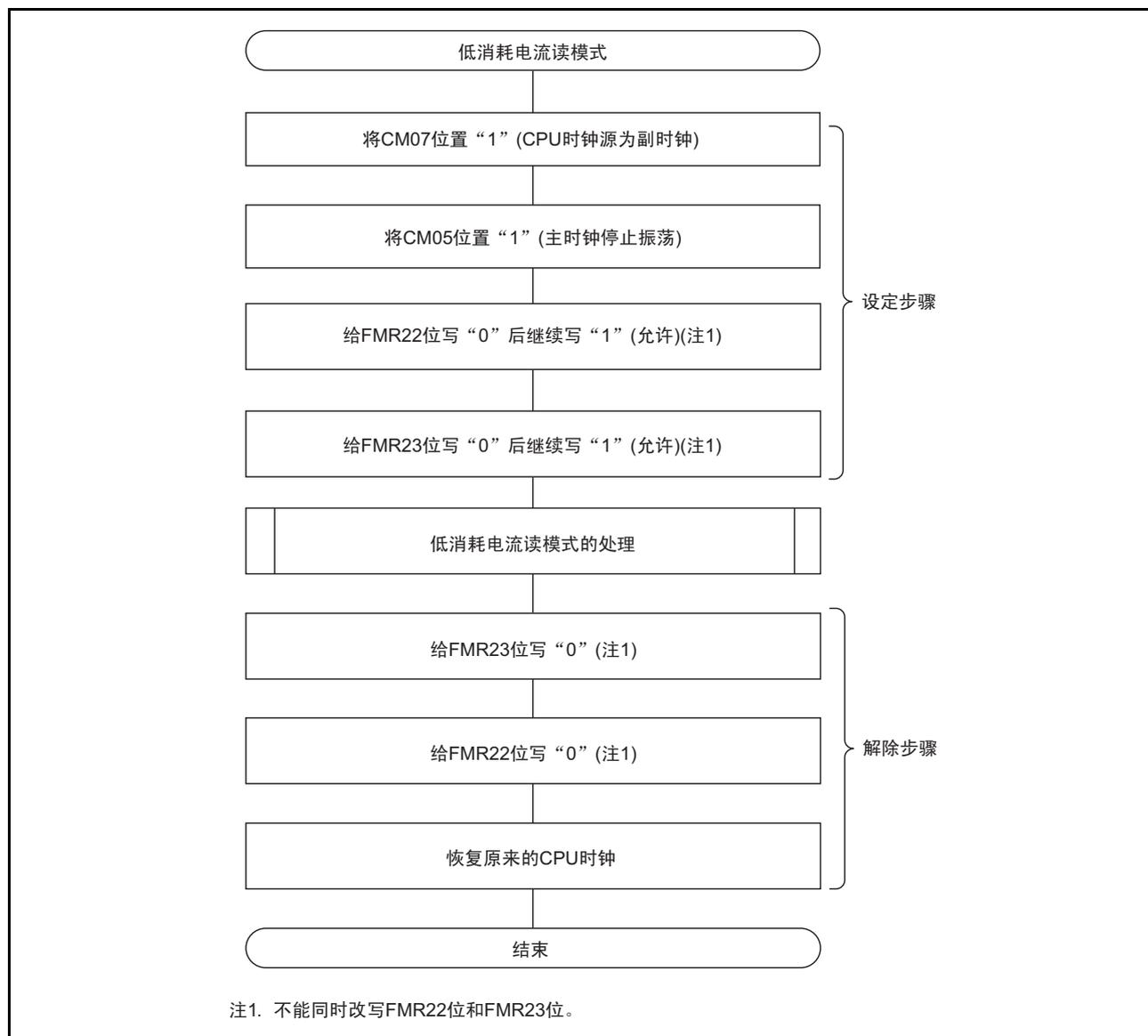


图 9.5 低消耗电流读模式的设定和解除

## 9.5 降低功耗的要点

降低功耗的要点如下所示，请在进行系统设定和编程时参考。

### 9.5.1 端口

即使转移到等待模式或者停止模式，也保持输入 / 输出端口的状态。激活状态的输出端口有电流流过，高阻抗状态的输入端口有穿透电流流过。必须先将不需要的端口设定为输入端口并固定为稳定的电位，然后转移到等待模式或者停止模式。

### 9.5.2 A/D 转换器

在不进行 A/D 转换时，必须将 ADCON1 寄存器的 ADSTBY 位置 “0”（A/D 运行停止）。

在进行 A/D 转换时，必须在将 ADSTBY 位置 “1”（A/D 能运行）后经过至少 1 个  $\phi_{AD}$  周期，然后开始 A/D 转换。

### 9.5.3 D/A 转换器

在不进行 D/A 转换时，必须将 DACON 寄存器的 DAiE 位（ $i=0 \sim 1$ ）置 “0”（禁止输出）并将 DAi 寄存器置 “00h”。

### 9.5.4 外围功能的停止

在等待模式中，通过 CM0 寄存器的 CM02 位停止不必要的外围功能。

### 9.5.5 振荡驱动能力的转换

在振荡稳定的情况下，必须将驱动能力置 “Low” 电平。

## 9.6 使用功率控制时的注意事项

### 9.6.1 CPU 时钟

在转换 CPU 时钟的时钟源时，必须在转换目标的时钟振荡稳定后进行。

### 9.6.2 等待模式

- 必须在 WAIT 指令后插入至少 4 条 NOP 指令。在转移到等待模式时，因为指令队列从 WAIT 指令预读到后面的指令，所以有可能比用于从等待模式返回的中断程序先执行预读的指令。

转移到等待模式时的编程例子如下所示：

```
例：          FSET      I          ;
              WAIT          ;转移到等待模式
              NOP          ;至少4条NOP指令
              NOP
              NOP
              NOP
```

- 当 FMR2 寄存器的 FMR23 位为 “1”（允许低消耗电流读模式）时，不能转移到等待模式。如果要转移到等待模式，就必须在将 FMR23 位置 “0”（禁止低消耗电流读模式）、FMR01 位置 “0”（CPU 改写模式无效）并禁止 DMA 传送后进行。

### 9.6.3 停止模式

- 通过硬件复位从停止模式返回时，必须在主时钟振荡充分稳定前给  $\overline{\text{RESET}}$  引脚输入 “L” 电平。
- 在使用定时器 A 从停止模式返回时，必须将 TAI<sub>MR</sub> 寄存器（i=0~4）的 MR0 位置 “0”（无脉冲输出）。
- 在转移到停止模式时，必须在将 CM1 寄存器的 CM10 位置 “1”（停止模式）的指令之后插入 JMP.B 指令，随后插入至少 4 条 NOP 指令。在转移到停止模式时，因为指令队列预读到比给 CM10 位置 “1” 的指令更后面的指令，所以有可能在进入停止模式前或者比用于从停止模式返回的中断程序先执行预读的指令。

转移到停止模式时的编程例子如下所示：

```
例：          FSET      I
              BSET      0, CM1    ;转移到停止模式
              JMP.B     L2        ;插入JMP.B指令

L2:
              NOP          ;至少4条NOP指令
              NOP
              NOP
              NOP
```

- 当 FMR2 寄存器的 FMR23 位为 “1”（允许低消耗电流读模式）时，不能转移到停止模式。如果要转移到停止模式，就必须在将 FMR23 位置 “0”（禁止低消耗电流读模式）、FMR01 位置 “0”（CPU 改写模式无效）并禁止 DMA 传送后，执行将 CM1 寄存器的 CM10 位置 “1”（停止模式）的指令。

### 9.6.4 低消耗电流读模式

- 在转移到低消耗电流读模式时，必须经过慢读模式（参照“图 9.5 低消耗电流读模式的设定和解除”）。
- 当 FMR2 寄存器的 FMR23 位为 “1”（允许低消耗电流读模式）时，不能将 FMSTP 位置 “1”（闪存停止）；当 FMSTP 位为 “1” 时，不能将 FMR23 位置 “1”。

## 10. 处理器模式

### 10.1 概要

处理器模式能选择单芯片模式、存储器扩展模式和微处理器模式。处理器模式的特点如表 10.1 所示。

表 10.1 处理器模式的特点

处理器模式	存取空间	分配输入 / 输出端口的引脚
单芯片模式	SFR、内部 RAM、内部 ROM	全部引脚为输入 / 输出端口或者外围功能输入 / 输出引脚。
存储器扩展模式	SFR、内部 RAM、内部 ROM、外部区域 (注 1)	部分引脚为总线控制引脚 (注 1)。
微处理器模式	SFR、内部 RAM、外部区域 (注 1)	部分引脚为总线控制引脚 (注 1)。

注 1. 详细内容请参照“11. 总线”。

表 10.2 输入 / 输出引脚

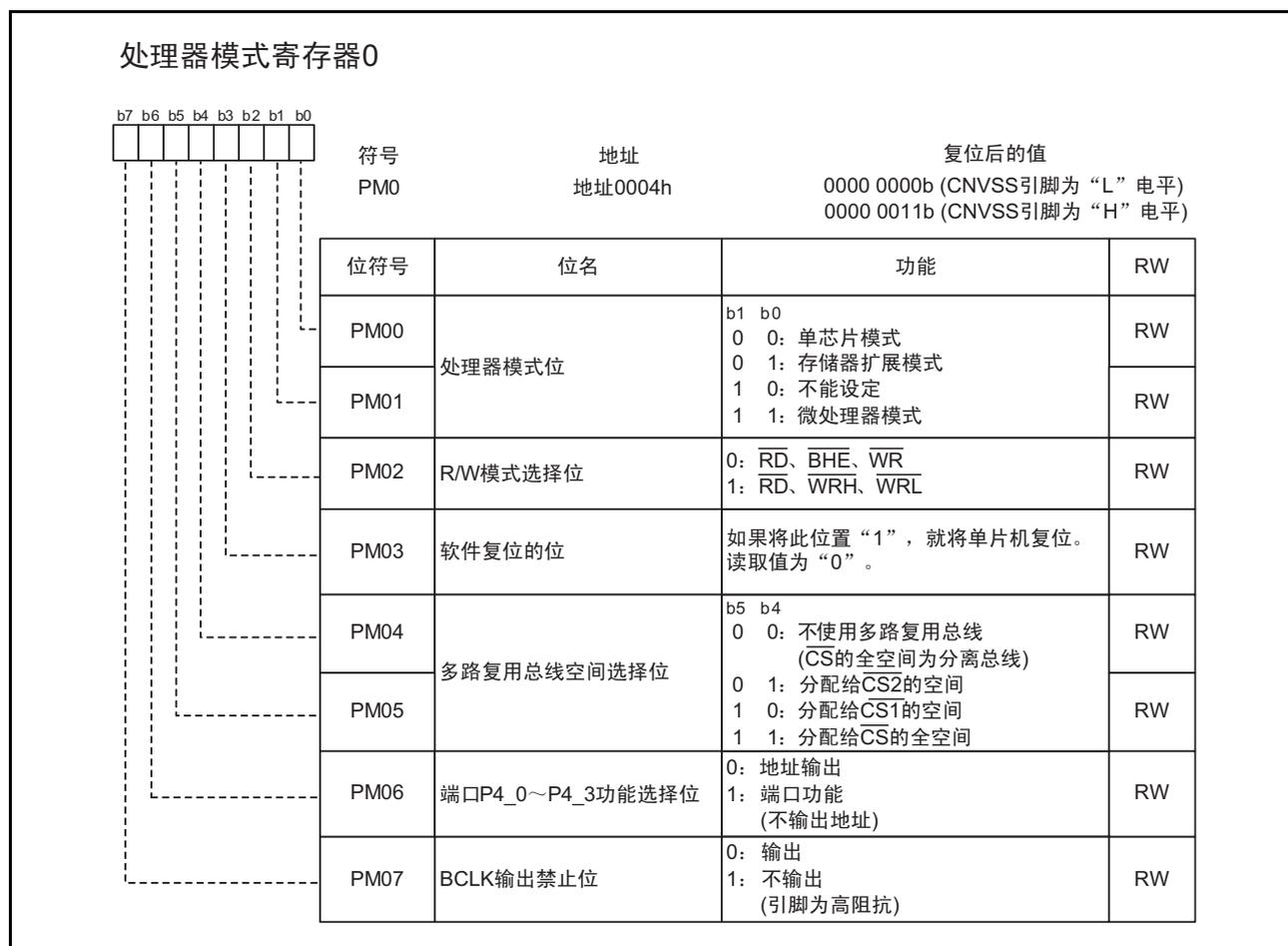
引脚名	输入 / 输出	功能
CNVSS	输入	选择处理器模式。

### 10.2 寄存器说明

表 10.3 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0004h	处理器模式寄存器 0	PM0	0000 0000b (CNVSS 引脚为“L”电平) 0000 0011b (CNVSS 引脚为“H”电平)
0005h	处理器模式寄存器 1	PM1	0000 1000b
0010h	程序 2 区域控制寄存器	PRG2C	XXXX XX00b

## 10.2.1 处理器模式寄存器 0 (PM0)



必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写此寄存器。

在软件复位、看门狗定时器复位、振荡停止检测复位、电压监视 1 复位和电压监视 2 复位时，PM01 ~ PM00 位不变。

## PM01 ~ PM00 (处理器模式位) (b1 ~ b0)

在改写 PM01 ~ PM00 位时，不能同时改写 PM07 ~ PM02 位。

## 10.2.2 处理器模式寄存器 1 (PM1)

处理器模式寄存器 1			
位符号	位名	功能	RW
PM10	CS2区域转换位 (数据闪存有效位)	0: 0E000h~0FFFFh是 $\overline{CS2}$ 区域 1: 0E000h~0FFFFh是数据闪存	RW
PM11	端口P3_7~P3_4功能选择位	0: 输出地址 1: 端口功能	RW
PM12	看门狗定时器功能选择位	0: 看门狗定时器中断 1: 看门狗定时器复位	RW
PM13	内部区域扩展位0	参照“PM13(内部保留区扩展位0)(b3)”。	RW
PM14	存储器空间扩展位	b5 b4 0 0: 1M字节模式(无扩展)	RW
PM15		0 1: 不能设定 1 0: 不能设定 1 1: 4M字节模式	RW
(b6)	保留位	必须置“0”。	RW
PM17	等待位	0: 无等待 1: 有等待(1个等待)	RW

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写此寄存器。

如果通过程序给 PM12 位写“1”，PM12 位就变为“1”（即使写“0”也不变）。

PM10 ( $\overline{CS2}$  区域转换位 (数据闪存有效位)) (b0)

此位能选择地址 0E000h ~ 0FFFFh 的功能。数据闪存 (地址 0E000h ~ 0FFFFh) 如表 10.4 所示。

表 10.4 数据闪存 (地址 0E000h ~ 0FFFFh)

PM1 寄存器的 PM10 位		0	1
处理器模式	单芯片模式	保留区	数据闪存
	存储器扩展模式	外部区域	数据闪存
	微处理器模式	外部区域	保留区

数据闪存有块 A (地址 0E000h ~ 0EFFFh) 和块 B (地址 0F000h ~ 0FFFFh)。如果通过 PM10 位选择数据闪存, 就能使用块 A 和块 B。

在 FMR0 寄存器的 FMR01 位为“1” (CPU 改写模式) 的期间, PM10 位自动变为“1”。

**PM13 (内部保留区扩展位 0) (b3)**

选择能使用的 RAM、程序 ROM1 和外部区域的范围。

当 PM13 位为“0”时，RAM 和程序 ROM1 的区域大小有限制，但是能大量使用外部区域。

当 PM13 位为“1”时，能使用 RAM 的全部区域和程序 ROM1 的地址 80000h ~ CFFFFh。PM13 位的功能和地址 80000h ~ CFFFFh 的功能分别如表 10.5 和表 10.6 所示。

表 10.5 PM13 位的功能

存取区域		位的设定		
		PM13=0	PM13=1	
内部	RAM	最多可使用地址 00400h ~ 03FFFh (15K 字节) (不能使用地址 04000h ~ 0CFFFh)。	可使用全部区域。	
	程序 ROM1	最多可使用地址 D0000h ~ FFFFFh (192K 字节) (不能使用地址 40000h ~ CFFFFh)。	最多可使用地址 80000h ~ FFFFFh (不能使用 40000h ~ 7FFFFh)。	
外部	存储器扩展模式	地址 04000h ~ 0CFFFh	可使用	保留区
		地址 40000h ~ 7FFFFh	可使用	可使用
		地址 80000h ~ CFFFFh	可使用	保留区
	微处理器模式	地址 04000h ~ 0CFFFh	可使用	保留区
		地址 40000h ~ 7FFFFh	可使用	可使用
		地址 80000h ~ CFFFFh	可使用	可使用

PM13: PM1 寄存器的位

表 10.6 地址 80000h ~ CFFFFh 的功能

PM1 寄存器的 PM13 位		0	1
处理器模式	单芯片模式	保留区	如果有程序 ROM1，就为程序 ROM1。否则为保留区。
	存储器扩展模式	外部区域	
	微处理器模式	外部区域	外部区域

在 FMR0 寄存器的 FMR01 位为“1”（CPU 改写模式）的期间，PM13 位自动变为“1”。

## 10.2.3 程序 2 区域控制寄存器 (PRG2C)



必须在将 PRCR 寄存器的 PRC6 位置“1”（允许写）后改写此寄存器。

## PRG2C0（程序 ROM2 无效位）（b0）

此位能选择地址 10000h ~ 13FFFh 的功能。程序 ROM2（地址 10000h ~ 13FFFh）如表 10.7 所示。

表 10.7 程序 ROM2（地址 10000h ~ 13FFFh）

PRG2C 寄存器的 PRG2C0 位		0	1
处理器模式	单芯片模式	程序 ROM2	保留区
	存储器扩展模式	程序 ROM2	外部区域
	微处理器模式	保留区	外部区域

程序 ROM2 包括 on-chip 调试监视区和用户引导代码区（参照“30.7 用户引导功能”）。

## 10.3 运行说明

### 10.3.1 处理器模式的设定

通过 CNVSS 引脚和 PM0 寄存器的 PM01 ~ PM00 位设定处理器模式。

在硬件复位、上电复位或者电压监视 0 复位时，通过 CNVSS 引脚的输入电平选择处理器模式。硬件复位、上电复位或者电压监视 0 复位后的处理器模式如表 10.8 所示。

表 10.8 硬件复位、上电复位或者电压监视 0 复位后的处理器模式

CNVSS 引脚的输入电平	处理器模式	PM0 寄存器的 PM01 ~ PM00 位
VSS	单芯片模式	00b (单芯片模式)
VCC1	微处理器模式	11b (微处理器模式)

如果通过程序改写 PM01 ~ PM00 位，就变为对应 PM01 ~ PM00 位的模式，与 CNVSS 引脚的输入电平无关。但是，如果给 CNVSS 引脚输入 VCC1，并进行硬件复位、上电复位或者电压监视 0 复位，就不能存取内部 ROM，与 PM01 位和 PM00 位无关。与 PM01 ~ PM00 位的设定值对应的处理器模式如表 10.9 所示。

不能在内部 ROM 中转移到微处理器模式，也不能在和内部 ROM 重叠的区域中进行从微处理器模式的转移。

表 10.9 与 PM01 ~ PM00 位的设定值对应的处理器模式

PM01 ~ PM00 位	处理器模式
00b	单芯片模式
01b	存储器扩展模式
10b	不能设定
11b	微处理器模式

单芯片模式的存储器分配如图 10.1 所示。

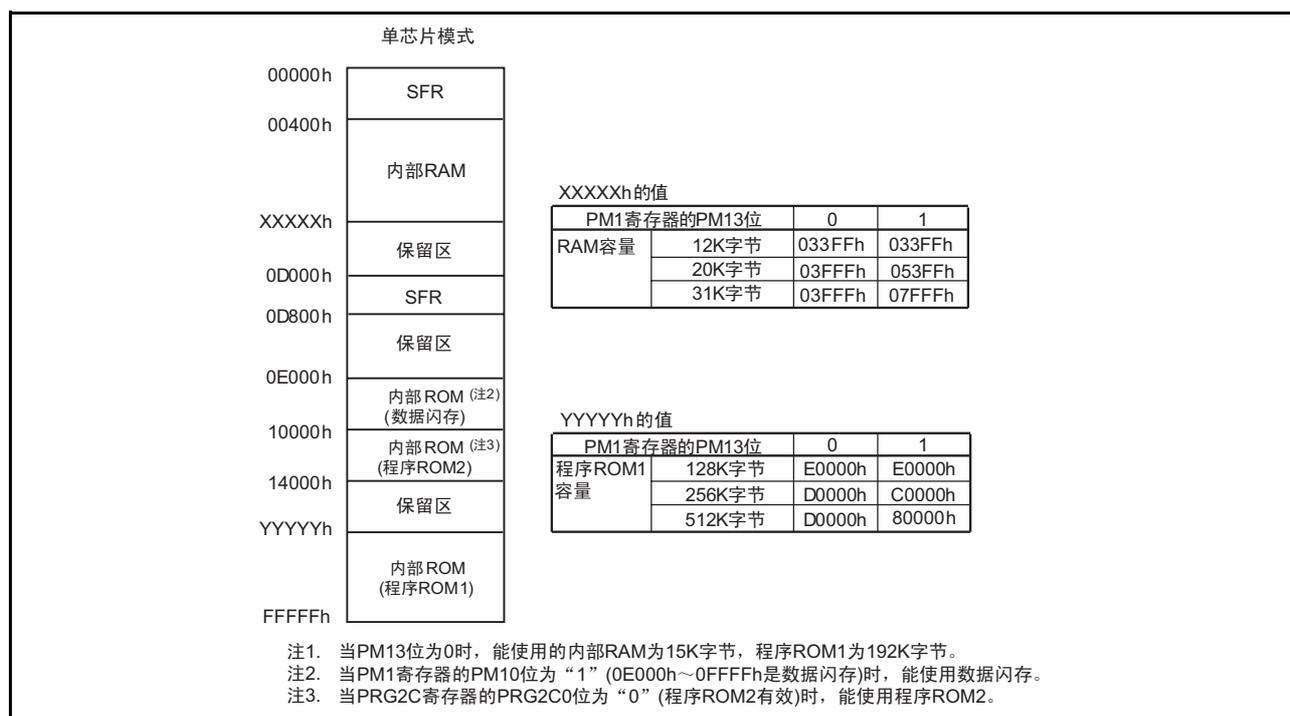


图 10.1 单芯片模式的存储器分配

## 11. 总线

### 11.1 概要

总线包括单片机内部的内部总线以及在存储器扩展模式或者微处理器模式中存取外部器件时使用的外部总线。

表 11.1 总线的规格

项目	内容
内部总线	<ul style="list-style-type: none"> <li>• 用于全部的处理模式</li> <li>• 分离总线</li> <li>• 数据总线宽度：16 位</li> <li>• 软件等待：可插入 0 ~ 2 个等待</li> </ul>
外部总线	<ul style="list-style-type: none"> <li>• 用于存储器扩展模式和微处理器模式</li> <li>• 可选择分离总线和多路复用总线</li> <li>• 可选择数据总线宽度（8 位 / 16 位）</li> <li>• 可选择地址总线的条数（12 条 / 16 条 / 20 条）</li> <li>• 输出 4 个片选信号：<math>\overline{CS0} \sim \overline{CS3}</math></li> <li>• 可选择读写信号的组合（<math>\overline{RD}</math>、<math>\overline{BHE}</math>、<math>\overline{WR}</math> 或者 <math>\overline{RD}</math>、<math>\overline{WRL}</math>、<math>\overline{WRH}</math>）</li> <li>• 有 <math>\overline{RDY}</math></li> <li>• 有 <math>\overline{HOLD}</math> 和 <math>\overline{HDLA}</math></li> <li>• 软件等待：可插入 0 ~ 3 个等待</li> <li>• 存储器空间扩展功能（可扩展到 4M 字节，参照“12. 存储器空间扩展功能”。）</li> <li>• 3V、5V 接口</li> </ul>

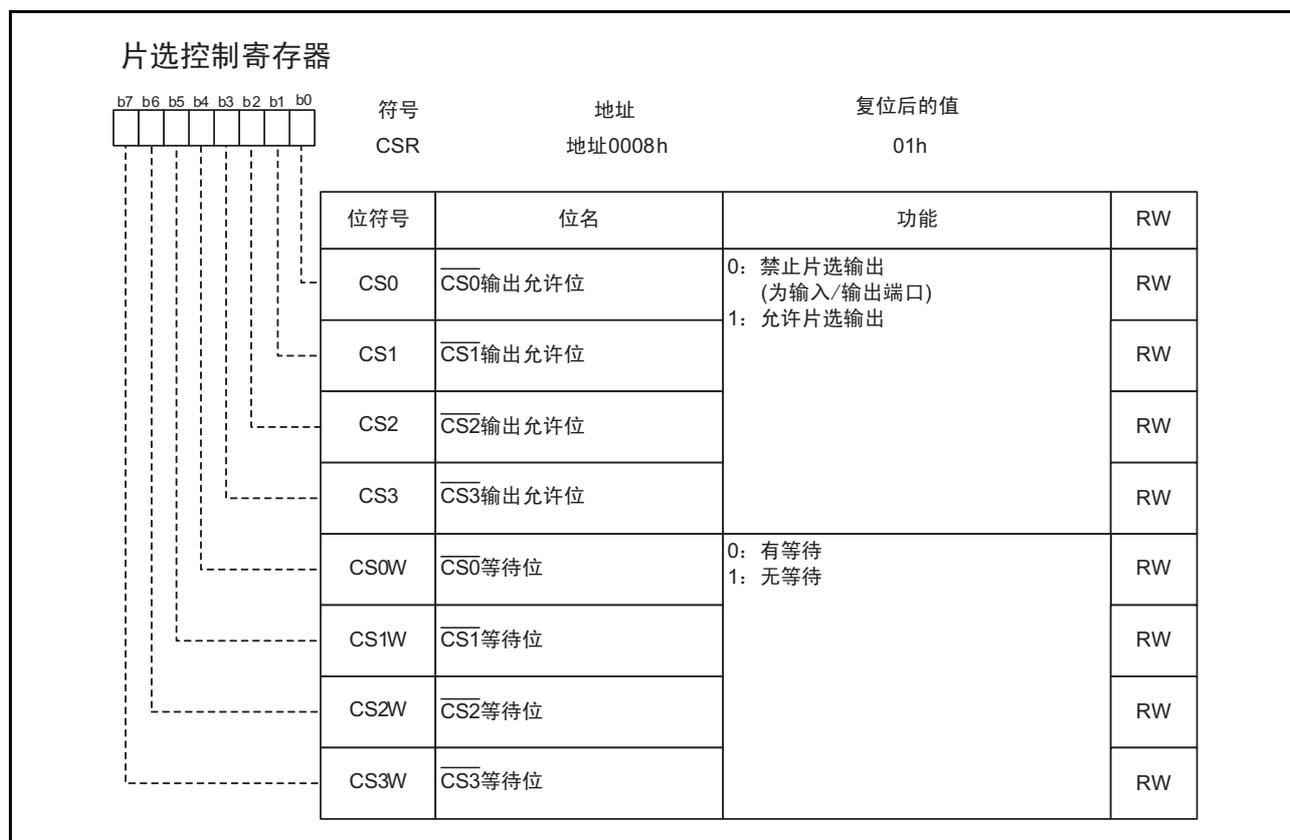
### 11.2 寄存器说明

与总线有关的寄存器如表 11.2 所示。PM0、PM1 寄存器请参照“10. 处理器模式”，FMR1 寄存器请参照“30. 闪存”。

表 11.2 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0004h	处理器模式寄存器 0	PM0	0000 0000b（CNVSS 引脚为“L”电平） 0000 0011b（CNVSS 引脚为“H”电平）
0005h	处理器模式寄存器 1	PM1	0000 1000b
0008h	片选控制寄存器	CSR	01h
001Bh	片选扩展控制寄存器	CSE	00h
0221h	闪存控制寄存器 1	FMR1	00X0 XX0Xb

## 11.2.1 片选控制寄存器 (CSR)

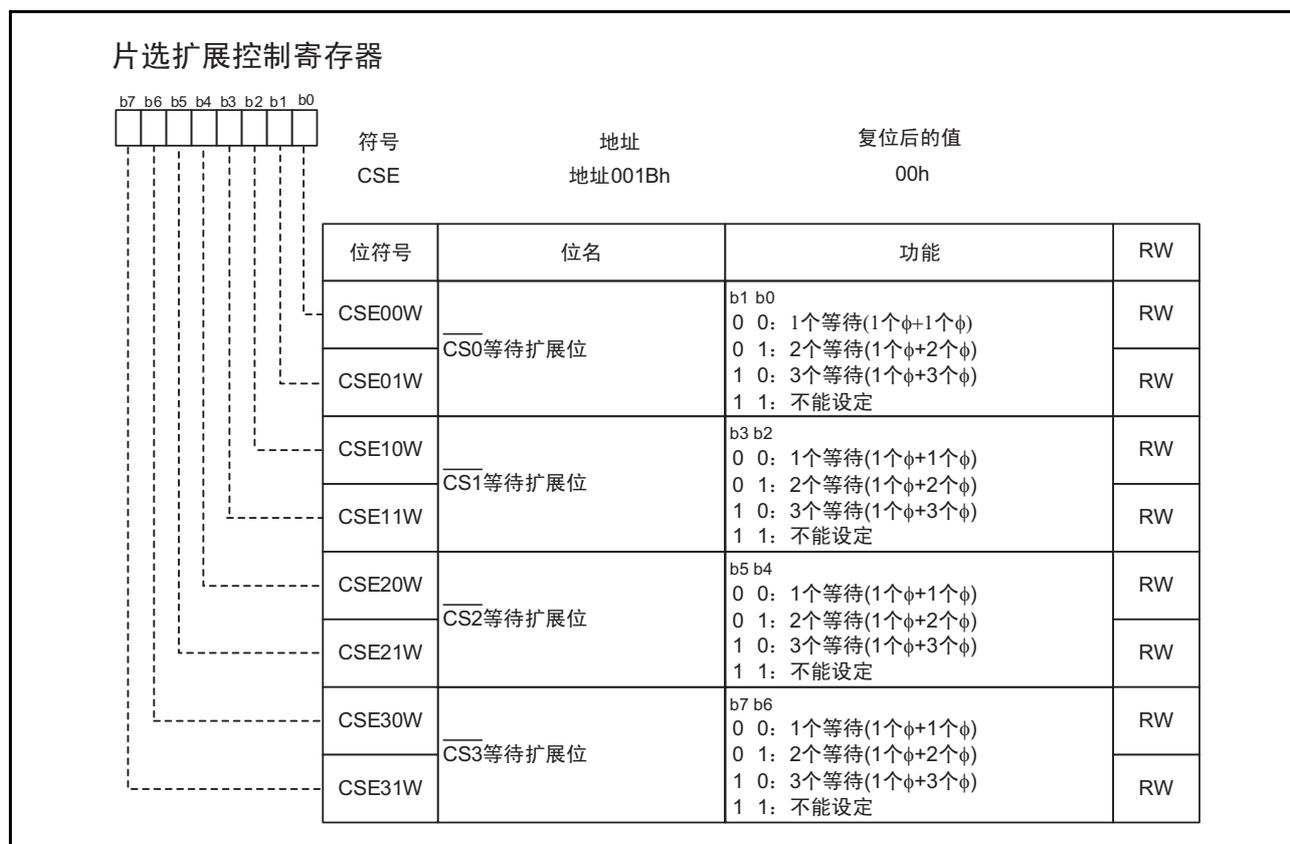
CSiW ( $\overline{\text{CSi}}$  等待位) (b7 ~ b4) (i=0 ~ 3)

在以下的情况下，必须将 CSiW 位置 “0” (有等待)：

- $\overline{\text{CSi}}$  (i=0~3) 所示的区域中使用  $\overline{\text{RDY}}$  信号。
- $\overline{\text{CSi}}$  (i=0~3) 所示的区域中使用多路复用总线。
- PM1 寄存器的 PM17 位为 “1” (有等待)。

在 CSiW 位为 “0” (有等待) 时，能通过 CSE 寄存器的 CSEi1W ~ CSEi0W 位选择等待个数。

## 11.2.2 片选扩展控制寄存器 (CSE)



必须在将 CSR 寄存器的 CS<sub>i</sub>W 位 (i=0 ~ 3) 置 “0” (有等待) 后写 CSE<sub>i</sub>1W ~ CSE<sub>i</sub>0W 位。如果要将 CS<sub>i</sub>W 位置 “1” (无等待), 就必须先将 CSE<sub>i</sub>1W ~ CSE<sub>i</sub>0W 位置 “00b”, 然后将 CS<sub>i</sub>W 位置 “1”。

## 11.3 运行说明

### 11.3.1 内部总线和外部总线的共同事项

#### 11.3.1.1 基准时钟

内部总线和外部总线的运行都是以 BCLK 时钟为基准，但是受存取区域和等待的影响。详细内容请参照“11.3.2.1 内部总线的软件等待”和“11.3.5.10 软件等待”。

#### 11.3.1.2 总线保持

在以下的情况下，内部总线和外部总线都为保持状态：

- 在EW1模式中改写闪存时，进行自动编程和自动擦除。
- 在存储器扩展模式或者微处理器模式中，给HOLD引脚输入“L”电平。

如果总线变为保持状态，就会产生如下的影响：

- CPU停止运行。
- DMAC停止运行。
- 在CSPR寄存器的CSPRO位为“0”（计数源保护模式无效）时，看门狗定时器停止运行。

另外，总线使用权的优先级由高到低依次为总线保持、DMAC、CPU。但是，如果CPU以字为单位存取奇数地址，DMA就在分2次存取的期间得不到总线使用权。总线使用权的优先级如图11.1所示。

**总线保持 > DMAC > CPU**

图 11.1 总线使用权的优先级

### 11.3.2 内部总线

在存取单片机的内部区域时使用内部总线。

#### 11.3.2.1 内部总线的软件等待

在软件等待的相关位中，PM1寄存器的PM17位影响内部存储器和外部区域。软件等待的相关位和总线周期（SFR和内部存储器）如表11.3所示。

在内部ROM中，数据闪存受PM17位和FMR1寄存器的FMR17位的影响。

表 11.3 软件等待的相关位和总线周期（SFR和内部存储器）

区域	软件等待相关位的设定		软件等待	总线周期
	FMR1寄存器的 FMR17位	PM1寄存器的 PM17位		
SFR	—	—	1个等待	2个BCLK周期（注1）
内部RAM	—	0	无	1个BCLK周期（注1）
		1	1个等待	2个BCLK周期
内部程序ROM1	—	0	无	1个BCLK周期（注1）
		1	1个等待	2个BCLK周期
内部数据闪存	0	—	1个等待	2个BCLK周期（注1）
		0	无	1个BCLK周期
		1	1个等待	2个BCLK周期

—：“0”和“1”都不影响

注1. 复位后的状态

### 11.3.3 外部总线

在存储器扩展模式或者微处理器模式中存取外部器件时使用外部总线。

在存储器扩展模式或者微处理器模式中，部分引脚为和外部器件进行数据输入/输出的总线控制引脚。总线控制引脚有 A0 ~ A19、D0 ~ D15、 $\overline{CS0}$  ~  $\overline{CS3}$ 、 $\overline{RD}$ 、 $\overline{WRL/WR}$ 、 $\overline{WRH/BHE}$ 、ALE、 $\overline{RDY}$ 、 $\overline{HOLD}$ 、HLDA 和 BCLK。

### 11.3.4 外部总线模式

能通过 PM0 寄存器的 PM05 ~ PM04 位选择多路复用总线或者分离总线。分离总线和多路复用总线的差异如表 11.4 所示。

#### 11.3.4.1 分离总线

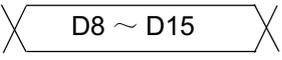
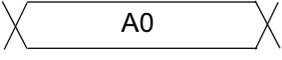
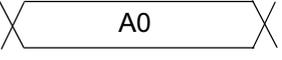
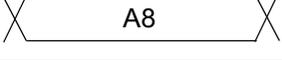
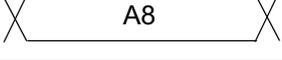
分离总线是数据和地址分离的总线模式。

#### 11.3.4.2 多路复用总线

多路复用总线是数据和地址多路复用的总线模式。

- 在给 BYTE 引脚输入“H”电平（数据总线宽度为 8 位）时 D0 ~ D7 和 A0 ~ A7 被多路复用。
- 在给 BYTE 引脚输入“L”电平（数据总线宽度为 16 位）时 D0 ~ D7 和 A1 ~ A8 被多路复用，而 D8 ~ D15 不被多路复用，所以不能使用 D8 ~ D15。只能将连接多路复用总线的外部器件分配到单片机的偶数地址。

表 11.4 分离总线和多路复用总线的差异

引脚名（注 1）	分离总线	多路复用总线	
		BYTE=“H”	BYTE=“L”
P0_0 ~ P0_7/D0 ~ D7		（注 2）	（注 2）
P1_0 ~ P1_7/D8 ~ D15		输入/输出端口 P1_0 ~ P1_7	（注 2）
P2_0/A0 (/D0)			
P2_1 ~ P2_7/A1 ~ A7 (/D1 ~ D7/D0 ~ D6)			
P3_0/A8 (/D7)			

注 1. 有关上述以外的总线控制信号，请参照“表 11.9 处理器模式和引脚功能表”。

注 2. PM05 ~ PM04 的设定因存取的区域而不同。详细内容请参照“表 11.9 处理器模式和引脚功能表”。

### 11.3.5 外部总线控制

以下说明存取外部器件时所需的信号和软件等待。

#### 11.3.5.1 地址总线

地址总线有 A0 ~ A19 共 20 条。能通过 PM0 寄存器的 PM06 位和 PM1 寄存器的 PM11 位从 12 位、16 位、20 位中选择地址总线宽度。PM06 位、PM11 位的设定值和地址总线宽度如表 11.5 所示。

表 11.5 PM06 位、PM11 位的设定值和地址总线宽度

设定值（注 1）	引脚功能	地址总线宽度
PM11=1	P3_4 ~ P3_7	12 位
PM06=1	P4_0 ~ P4_3	
PM11=0	A12 ~ A15	16 位
PM06=1	P4_0 ~ P4_3	
PM11=0	A12 ~ A15	20 位
PM06=0	A16 ~ A19	

注 1. 不能设定此表以外的值。

在从单芯片模式变为存储器扩展模式时，地址总线宽度在存取外部区域前不确定。

#### 11.3.5.2 数据总线

在给 BYTE 引脚输入“H”电平（数据总线宽度为 8 位）时，D0 ~ D7 为 8 条数据总线；在给 BYTE 引脚输入“L”电平（数据总线宽度为 16 位）时，D0 ~ D15 为 16 条数据总线。

不能更改 BYTE 引脚的输入电平。

#### 11.3.5.3 片选信号

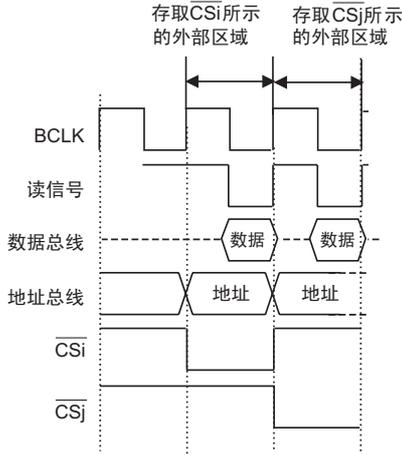
从  $\overline{CS}_i$  (i=0 ~ 3) 引脚输出片选信号（以下称为  $\overline{CS}$ ）。能通过 CSR 寄存器的  $\overline{CS}_i$  位选择引脚功能为输入/输出端口或者  $\overline{CS}$ 。

在 1M 字节模式中，能通过  $\overline{CS}_i$  引脚输出的  $\overline{CS}_i$  信号将外部区域最多分为 4 个；在 4M 字节模式中，从  $\overline{CS}_i$  引脚输出  $\overline{CS}_i$  信号或者存储体号。详细内容请参照“12. 存储器空间扩展功能”。

1M 字节模式中的地址总线和  $\overline{CS}_i$  信号的输出例子（分离总线和无等待）如图 11.2 所示。

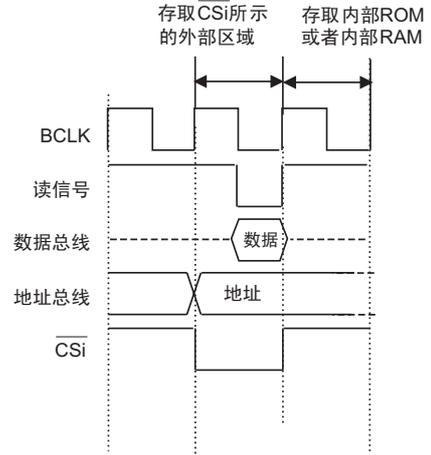
例1. 在存取CS<sub>i</sub>所示的外部区域后的下一个周期，存取CS<sub>j</sub>所示的外部区域。

在此2个周期中，地址总线和片选信号都发生变化。



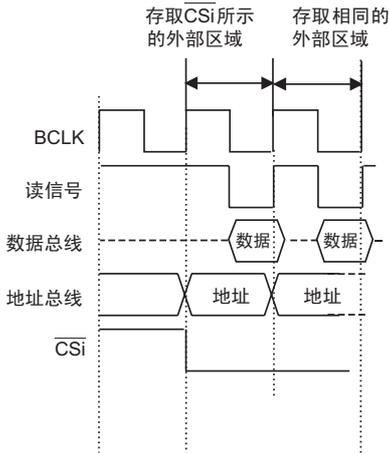
例2. 在存取CS<sub>i</sub>所示的外部区域后的下一个周期，存取内部ROM或者内部RAM。

在此2个周期中，片选信号发生变化，但是地址总线不发生变化。



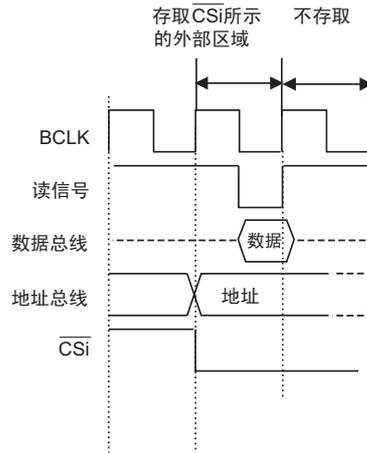
例3. 在存取CS<sub>i</sub>所示的外部区域后的下一个周期，存取相同的CS<sub>i</sub>所示的外部区域。

在此2个周期中，地址总线发生变化，但是片选信号不发生变化。



例4. 在存取CS<sub>i</sub>所示的外部区域后的下一个周期，不存取任何的区域(也不预取指令)。

在此2个周期中，地址总线和片选信号都不发生变化。



注1. 这些例子表示连续2个周期的地址总线和芯片选择信号。根据这些例子的组合，片选信号有可能至少延长2个总线周期。

上图是分离总线、无等待、读的情况。i=0~3, j=0~3(i除外)。

图 11.2 1M 字节模式中的地址总线和 CS<sub>i</sub> 信号的输出例子

## 11.3.5.4 读写信号

当数据总线宽度为 16 位时，读写信号能通过 PM0 寄存器的 PM02 位选择  $\overline{RD}$ 、 $\overline{BHE}$ 、 $\overline{WR}$  的组合或者  $\overline{RD}$ 、 $\overline{WRL}$ 、 $\overline{WRH}$  的组合；当数据总线宽度为 8 位时，必须选择  $\overline{RD}$ 、 $\overline{WR}$ 、 $\overline{BHE}$  的组合。 $\overline{RD}$ 、 $\overline{WRL}$ 、 $\overline{WRH}$  信号的运行和  $\overline{RD}$ 、 $\overline{WR}$ 、 $\overline{BHE}$  信号的运行分别如表 11.6 和表 11.7 所示。

表 11.6  $\overline{RD}$ 、 $\overline{WRL}$ 、 $\overline{WRH}$  信号的运行

数据总线	$\overline{RD}$	$\overline{WRL}$	$\overline{WRH}$	外部数据总线的状态
16 位 (给 BYTE 引脚输入 “L” 电平)	L	H	H	读数据。
	H	L	H	将 1 字节数据写到偶数地址。
	H	H	L	将 1 字节数据写到奇数地址。
	H	L	L	将数据写到偶数地址和奇数地址。

表 11.7  $\overline{RD}$ 、 $\overline{WR}$ 、 $\overline{BHE}$  信号的运行

数据总线	$\overline{RD}$	$\overline{WR}$	$\overline{BHE}$	A0	外部数据总线的状态
16 位 (给 BYTE 引脚输入 “L” 电平)	H	L	L	H	将 1 字节数据写到奇数地址。
	L	H	L	H	读奇数地址的 1 字节数据。
	H	L	H	L	将 1 字节数据写到偶数地址。
	L	H	H	L	读偶数地址的 1 字节数据。
	H	L	L	L	将数据写到偶数地址和奇数地址。
	L	H	L	L	读偶数地址和奇数地址的数据。
8 位 (给 BYTE 引脚输入 “H” 电平)	H	L	— (注 1)	H 或者 L	写 1 字节数据。
	L	H	— (注 1)	H 或者 L	读 1 字节数据。

注 1. 不能使用。

## 11.3.5.5 ALE 信号

ALE 信号是在存取多路复用总线的空间时锁存地址的信号。必须在 ALE 信号的下降沿锁存地址。

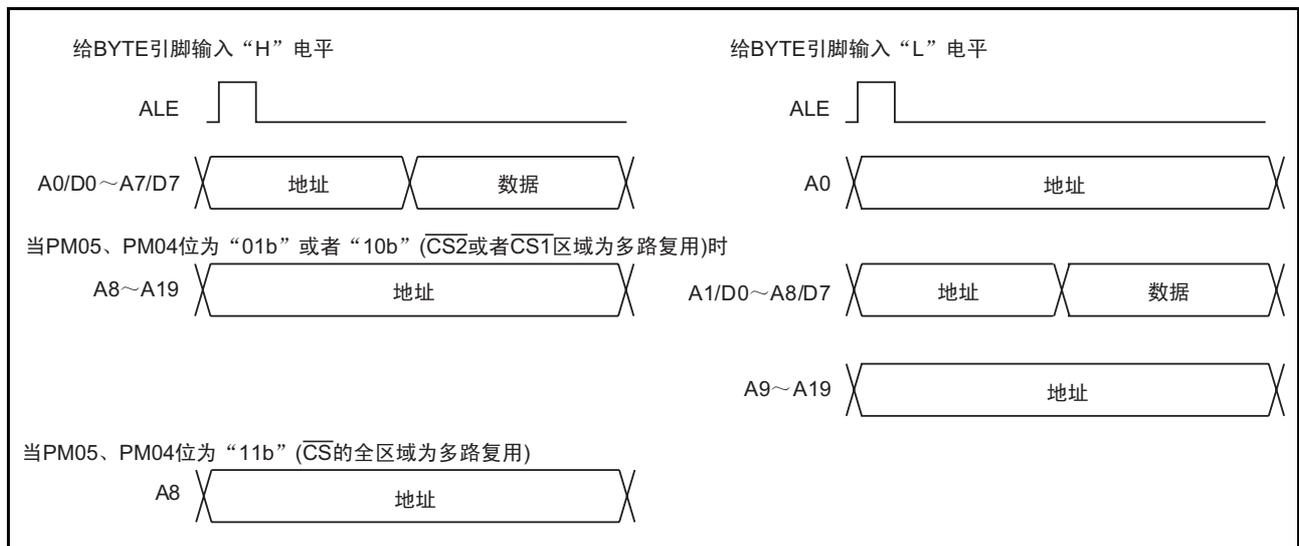


图 11.3 ALE 信号、地址总线和数据总线

11.3.5.6 RDY 信号

RDY 信号是用于存取速度慢的外部器件的信号。如果在总线周期的最后 BCLK 的下降沿给 RDY 引脚输入“L”电平，就将等待插入到总线周期。在 RDY 信号产生的等待中，以下的信号保持接收到 RDY 信号时的状态。

A0 ~ A19、D0 ~ D15、CS0 ~ CS3、RD、WRL、WRH、WR、BHE、ALE、HLDA

然后，如果在 BCLK 的下降沿给 RDY 引脚输入“H”电平，就执行剩下的总线周期。通过 RDY 信号将等待插入到读周期的例子如图 11.4 所示。

在使用 RDY 信号时，必须将 CSR 寄存器的对应位（CS3W ~ CS0W 位）置“0”（有等待）；在不使用 RDY 信号时，必须将 RDY 引脚上拉。

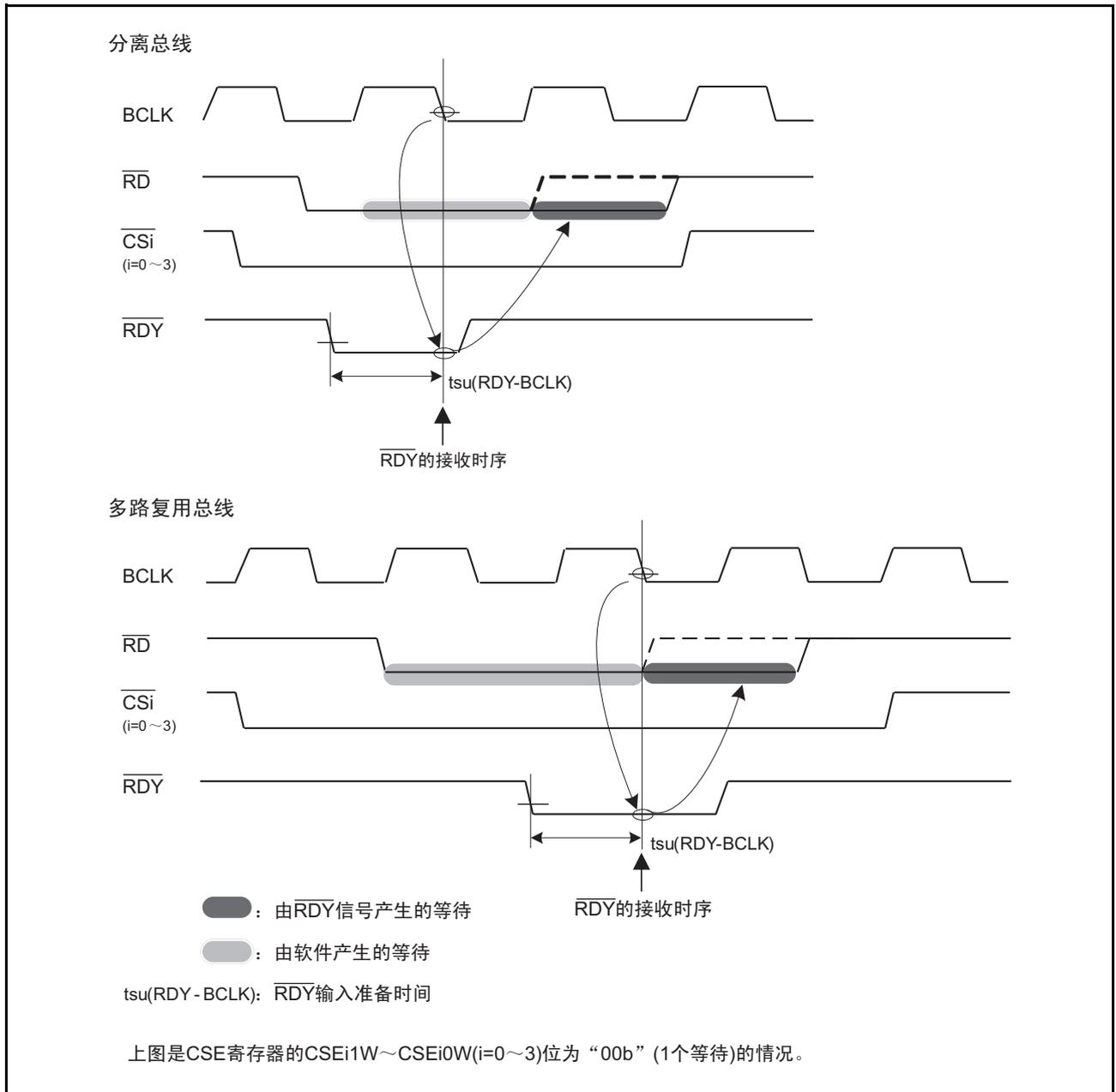


图 11.4 通过 RDY 信号将等待插入到读周期的例子

11.3.5.7  $\overline{\text{HOLD}}$  信号

$\overline{\text{HOLD}}$  信号是用于将总线使用权从 CPU 或者 DMA 转移到外部电路的信号。如果给  $\overline{\text{HOLD}}$  引脚输入“L”电平，总线就在结束当时的总线存取后变为保持状态。在  $\overline{\text{HOLD}}$  引脚为“L”电平期间，总线处于保持状态， $\overline{\text{HLDA}}$  引脚在保持状态期间输出“L”电平。 $\overline{\text{HOLD}}$  输入所产生的总线保持中的引脚如表 11.8 所示。

表 11.8  $\overline{\text{HOLD}}$  输入所产生的总线保持中的引脚

项目		状态
BCLK		输出
A0 ~ A19、D0 ~ D15、 $\overline{\text{CS0}}$ ~ $\overline{\text{CS3}}$ 、 $\overline{\text{RD}}$ 、 $\overline{\text{WRL}}$ 、 $\overline{\text{WRH}}$ 、 $\overline{\text{WR}}$ 、 $\overline{\text{BHE}}$		高阻抗
输入 / 输出端口	P0、P1、P3、P4 (注 1)	高阻抗
	P6 ~ P10	保持接受到 $\overline{\text{HOLD}}$ 信号时的状态。
$\overline{\text{HLDA}}$		输出“L”电平。
ALE		不确定

注 1. 这是选择输入 / 输出端口时的情况。

## 11.3.5.8 BCLK 输出

如果将 PM0 寄存器的 PM07 位置 “0”（输出），BCLK 引脚就输出和 CPU 时钟相同频率的时钟（作为 BCLK）。详细内容请参照“8.4 CPU 时钟和外围功能时钟”。

表 11.9 处理器模式和引脚功能表

处理器模式	存储器扩展模式或者微处理器模式				存储器扩展模式
PM05 ~ PM04 位	00b（分离总线）		01b（ $\overline{CS2}$ 区域为多路复用总线，其他为分离总线。） 10b（ $\overline{CS1}$ 区域为多路复用总线，其他为分离总线。）		11b（ $\overline{CS}$ 的全部空间为多路复用总线。） （注 1、注 2、注 3）
数据总线宽度 BYTE 引脚	8 位 “H”	16 位 “L”	8 位 “H”	16 位 “L”	8 位 “H”
P0_0 ~ P0_7	D0 ~ D7	D0 ~ D7	D0 ~ D7（注 6）	D0 ~ D7（注 6）	输入 / 输出端口
P1_0 ~ P1_7	输入 / 输出端口	D8 ~ D15	输入 / 输出端口	D8 ~ D15（注 6）	输入 / 输出端口
P2_0	A0	A0	A0/D0（注 4）	A0	A0/D0
P2_1 ~ P2_7	A1 ~ A7	A1 ~ A7	A1 ~ A7/D1 ~ D7 （注 4）	A1 ~ A7/D0 ~ D6 （注 4）	A1 ~ A7/D1 ~ D7
P3_0	A8	A8	A8	A8/D7（注 4）	A8
P3_1 ~ P3_3	A9 ~ A11				输入 / 输出端口
P3_4 ~ P3_7	PM11=0	A12 ~ A15			输入 / 输出端口
	PM11=1	输入 / 输出端口			
P4_0 ~ P4_3	PM06=0	A16 ~ A19			输入 / 输出端口
	PM06=1	输入 / 输出端口			
P4_4	CS0=0	输入 / 输出端口			
	CS0=1	$\overline{CS0}$			
P4_5	CS1=0	输入 / 输出端口			
	CS1=1	$\overline{CS1}$			
P4_6	CS2=0	输入 / 输出端口			
	CS2=1	$\overline{CS2}$			
P4_7	CS3=0	输入 / 输出端口			
	CS3=1	$\overline{CS3}$			
P5_0	PM02=0	$\overline{WR}$			
	PM02=1	—（注 5）	$\overline{WRL}$	—（注 5）	$\overline{WRL}$ —（注 5）
P5_1	PM02=0	BHE			
	PM02=1	—（注 5）	$\overline{WRH}$	—（注 5）	$\overline{WRH}$ —（注 5）
P5_2	$\overline{RD}$				
P5_3	BCLK				
P5_4	$\overline{HLDA}$				
P5_5	$\overline{HOLD}$				
P5_6	ALE				
P5_7	$\overline{RDY}$				

输入 / 输出端口：用作输入 / 输出端口或者外围功能输入 / 输出引脚。

注 1. PM01 ~ PM00 位为 “01b”（存储器扩展模式）并且将 PM05 ~ PM04 位置 “11b”（将多路复用总线分配到  $\overline{CS}$  的全部空间）时，必须给 BYTE 引脚输入 “H” 电平（外部数据总线为 8 位）。

注 2. 在给 CNVSS 引脚输入 VCC1 时，不能在复位后将 PM05 ~ PM04 位置 “11b”。

注 3. 在存储器扩展模式中，如果将 PM05 ~ PM04 位置 “11b”，P3\_1 ~ P3\_7 和 P4\_0 ~ P4\_3 就为输入 / 输出端口，所以能存取的区域是各  $\overline{CS}$  的 256 字节。

注 4. 在分离总线时为地址总线。

注 5. 在数据总线宽度为 8 位时，必须将 PM02 位置 “0”（ $\overline{RD}$ 、 $\overline{BHE}$ 、 $\overline{WR}$ ）。

注 6. 当存取使用多路复用总线的区域时，在写操作时输出不定值。

## 11.3.5.9 存取内部区域时的外部总线状态

存取内部区域时的外部总线状态以及存取 SFR 时的总线时序例子分别如表 11.10 和图 11.5 所示。

表 11.10 存取内部区域时的外部总线状态

项目	存取 SFR 时的状态	存取内部 ROM、RAM 时的状态
A0 ~ A19	输出地址	保持刚存取的外部区域或者 SFR 的地址
D0 ~ D15	读时	高阻抗
	写时	不确定
$\overline{RD}$ 、 $\overline{WR}$ 、 $\overline{WRL}$ 、 $\overline{WRH}$	输出 $\overline{RD}$ 、 $\overline{WR}$ 、 $\overline{WRL}$ 、 $\overline{WRH}$	输出“H”电平
$\overline{BHE}$	输出 $\overline{BHE}$	保持刚存取的外部区域或者 SFR 的状态
$\overline{CS0} \sim \overline{CS3}$	输出“H”电平	输出“H”电平
ALE	输出“L”电平	输出“L”电平

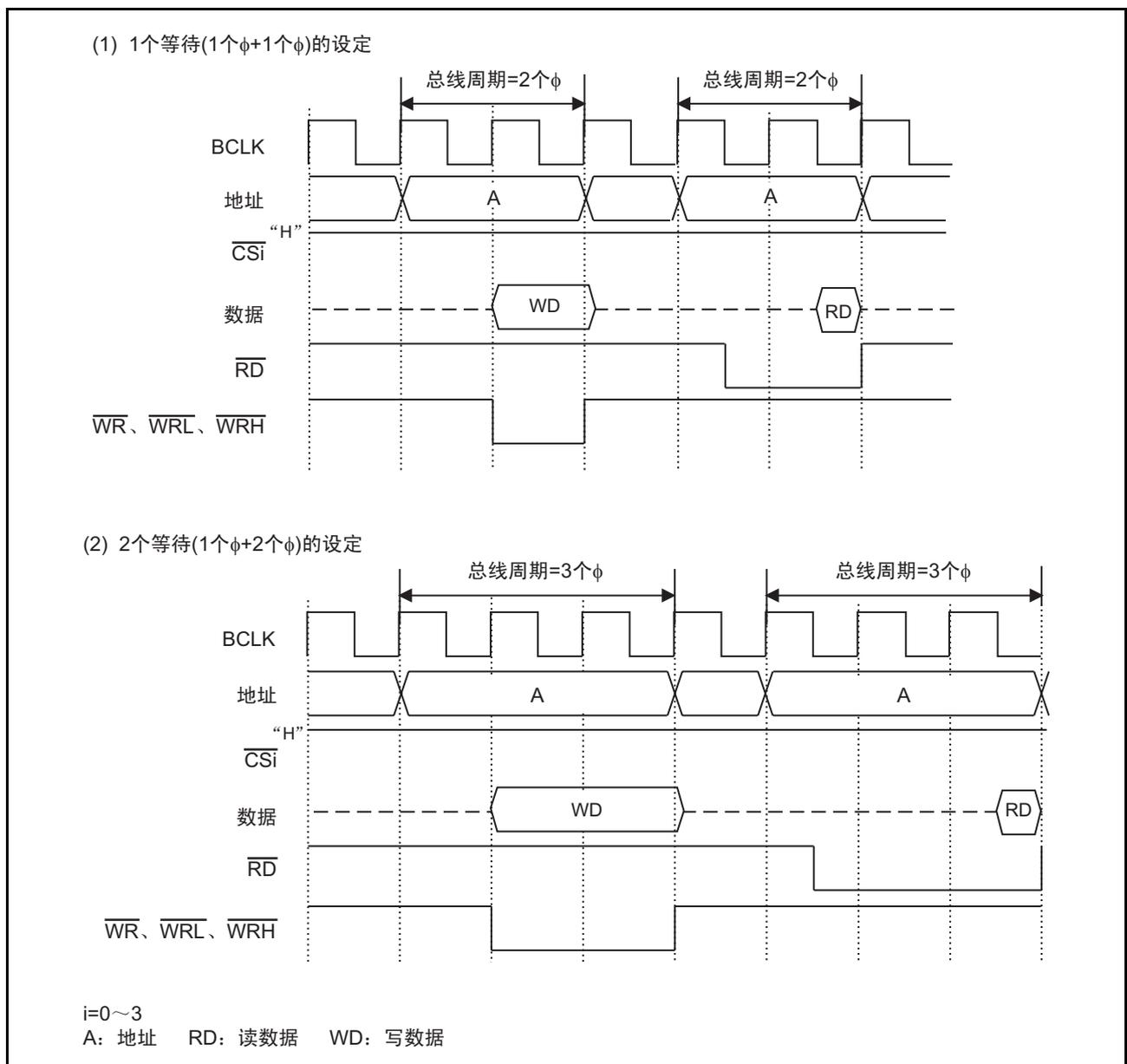


图 11.5 存取 SFR 时的总线时序例子

## 11.3.5.10 软件等待

在软件等待的相关位中，PM1 寄存器的 PM17 位影响内部存储器和外部区域。

对于外部区域，除了 PM17 位以外，能通过 CSR 寄存器的 CSiW 位和 CSE 寄存器的 CSEi1W ~ CSEi0W 位给每个  $\overline{CSi}$  (i=0 ~ 3) 插入软件等待。在使用  $\overline{RDY}$  信号时，必须将 CSiW 位的对应位置 “0” (有等待)。详细内容请参照 “表 11.11 软件等待的相关位和总线周期 (外部区域)”。

表 11.11 软件等待的相关位和总线周期 (外部区域)

区域	总线模式	软件等待相关位的设定			软件等待 (周期)	总线周期
		PM17	CSiW	CSEi1W、 CSEi0W		
外部区域	分离总线	0	1	00b	无	1 个 BCLK 周期 (读)
						2 个 BCLK 周期 (写)
		—	0	00b	1 个等待 (1 个 $\phi$ +1 个 $\phi$ )	2 个 BCLK 周期 (注 4)
		—	0	01b	2 个等待 (1 个 $\phi$ +2 个 $\phi$ )	3 个 BCLK 周期
		—	0	10b	3 个等待 (1 个 $\phi$ +3 个 $\phi$ )	4 个 BCLK 周期
	1	0 (注 3)	00b	1 个等待 (1 个 $\phi$ +1 个 $\phi$ )	2 个 BCLK 周期	
	多路复用 总线	—	0 (注 2)	00b	1 个等待	3 个 BCLK 周期
		—	0 (注 2)	01b	2 个等待	3 个 BCLK 周期
		—	0 (注 2)	10b	3 个等待	4 个 BCLK 周期
		1	0 (注 2、注 3)	00b	1 个等待	3 个 BCLK 周期

i=0 ~ 3

—: “0” 和 “1” 都不影响

PM17: PM1 寄存器的位

CSiW: CSR 寄存器的位 (注 1)

CSEi1W、CSEi0W: CSE 寄存器的位

注 1. 在使用  $\overline{RDY}$  信号时，必须将 CSiW 位置 “0” (有等待)。

注 2. 在通过多路复用总线进行存取时，必须将 CSiW 位置 “0” (有等待)。

注 3. 在 PM17 位为 “1” 并存取外部区域时，必须将 CSiW 位置 “0” (有等待)。

注 4. 因为在复位后，PM17 位为 “0” (无等待)、CS0W ~ CS3W 位为全 “0” (有等待)、CSE 寄存器为 “00h” (CS0 ~ CS3 为 1 个等待)，所以外部区域全部为 1 个等待。

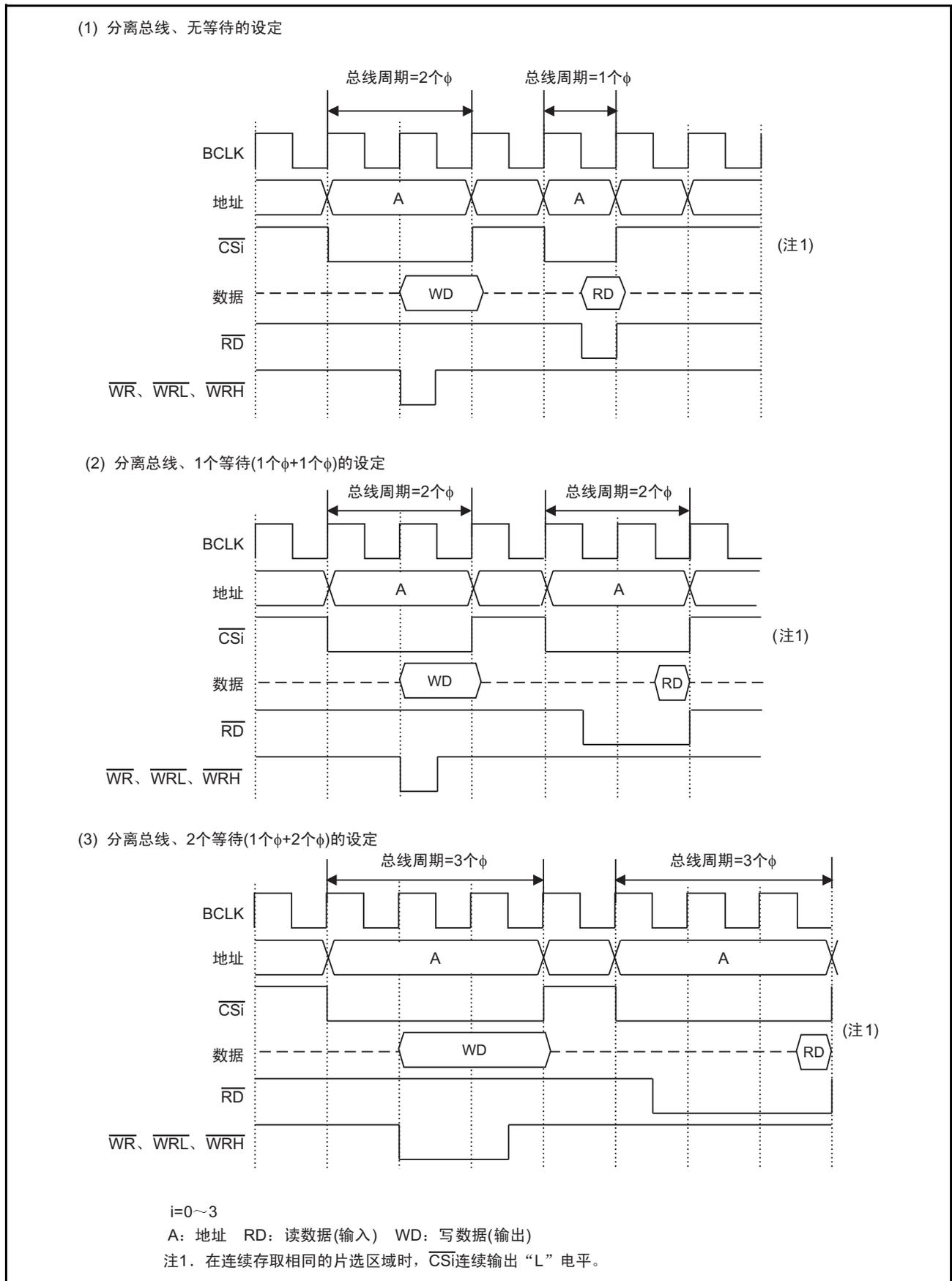


图 11.6 使用软件等待时的总线时序例子 (1/2)

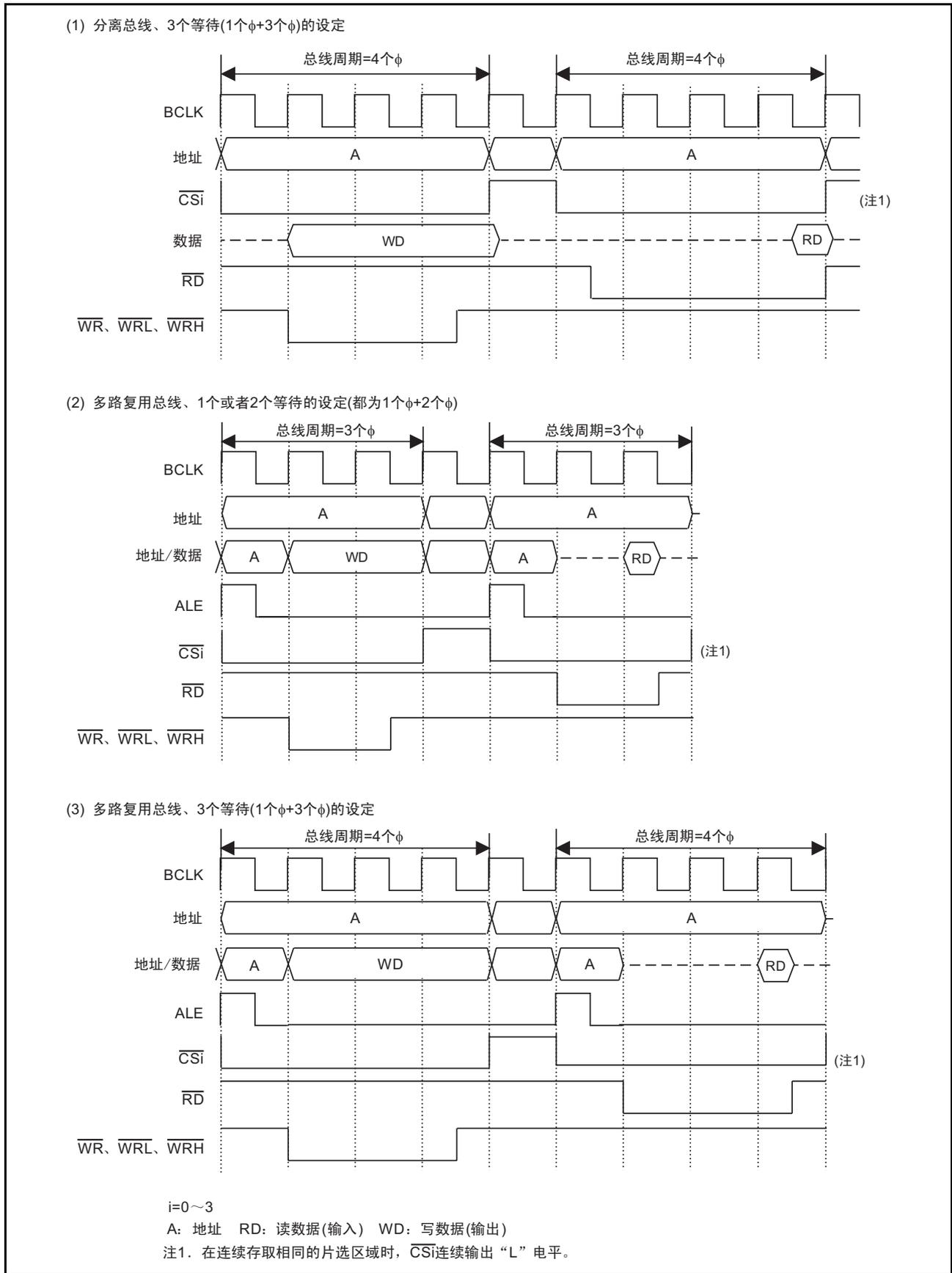


图 11.7 使用软件等待时的总线时序例子 (2/2)

## 11.4 使用总线时的注意事项

### 11.4.1 读数据闪存

当  $2.7V \leq VCC1 \leq 3.0V$  并且  $f(BCLK) \geq 16MHz$ 、或者  $3.0V < VCC1 \leq 5.5V$  并且  $f(BCLK) \geq 20MHz$  时，读数据闪存需要 1 个等待。必须通过 PM17 位或者 FMR17 位设定为 1 个等待。

### 11.4.2 外部总线

如果在给 CNVSS 引脚输入 “H” 电平后进行硬件复位、上电复位或者电压监视 0 复位，就不能读内部 ROM。

### 11.4.3 写 SFR 后的外部存取

因为在连续进行 SFR 写操作和外部器件的存取后，写信号和  $\overline{CSi}$  信号同时切换，所以必须调整各信号的电容量，以使写信号不延迟。

### 11.4.4 等待和 $\overline{RDY}$

当 CSE 寄存器的 CSEi1W ~ CSEi0W 位为 “11b” 时，不能使用  $\overline{RDY}$  功能。

## 12. 存储器空间扩展功能

### 12.1 概要

以下说明有关存储器空间扩展功能。在存储器扩展模式或者微处理器模式中，能通过存储器空间扩展功能扩展存取空间。存储器空间扩展功能的规格如表 12.1 所示。在此章节中，能通过  $\overline{CSi}$  ( $i=0 \sim 3$ ) 信号存取的外部区域称为  $\overline{CSi}$  区域。

表 12.1 存储器空间扩展功能的规格

项目	内容
1M 字节模式	<ul style="list-style-type: none"> <li>存储器空间：1M 字节（无扩展）</li> <li>指定能通过 <math>\overline{CSi}</math> 信号存取的外部区域（<math>\overline{CSi}</math> 区域）。</li> </ul>
4M 字节模式	<ul style="list-style-type: none"> <li>存储器空间：4M 字节</li> <li>选择存取数据时的存储体号。</li> <li>可将地址 4000h 的偏移量追加到存取地址。</li> <li><math>\overline{CSi}</math> 引脚功能因存取的区域而不同。</li> </ul>

$i=0 \sim 3$

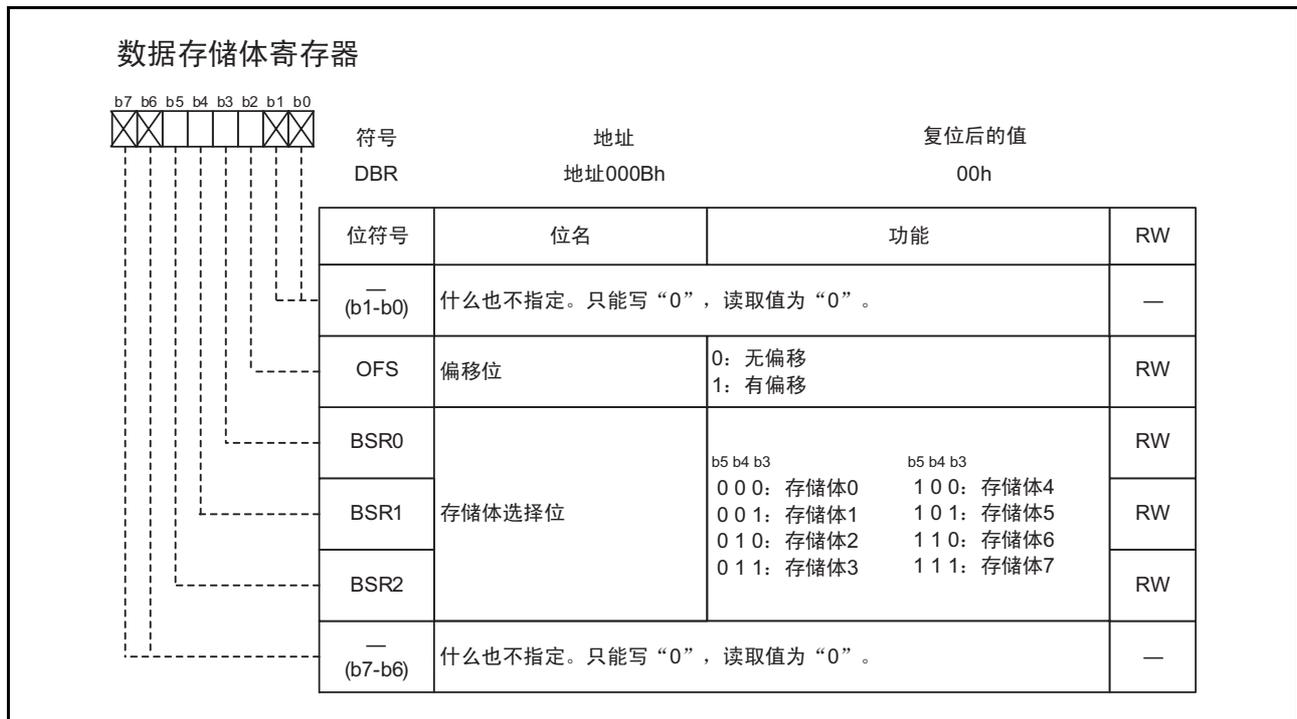
### 12.2 寄存器说明

与存储器空间扩展功能有关的寄存器如表 12.2 所示，PM1 寄存器请参照“10. 处理器模式”。

表 12.2 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0005h	处理器模式寄存器 1	PM1	0000 1000b
000Bh	数据存储体寄存器	DBR	00h

## 12.2.1 数据存储体寄存器 (DBR)



在 PM0 寄存器的 PM01 ~ PM00 位为 “01b” (存储器扩展模式) 或者 “11b” (微处理器模式) 时, DBR 寄存器有效。

在 PM1 寄存器的 PM15 ~ PM14 位为 “11b” (4M 字节模式) 时, 能写 DBR 寄存器。

## 12.3 运行说明

### 12.3.1 1M 字节模式

这是存储器空间为 1M 字节的模式。在 1M 字节模式中，指定能通过  $\overline{CS}_i$  信号存取的外部区域。1M 字节模式中的存储器分配和  $\overline{CS}$  区域如图 12.2 ~ 图 12.3 所示。

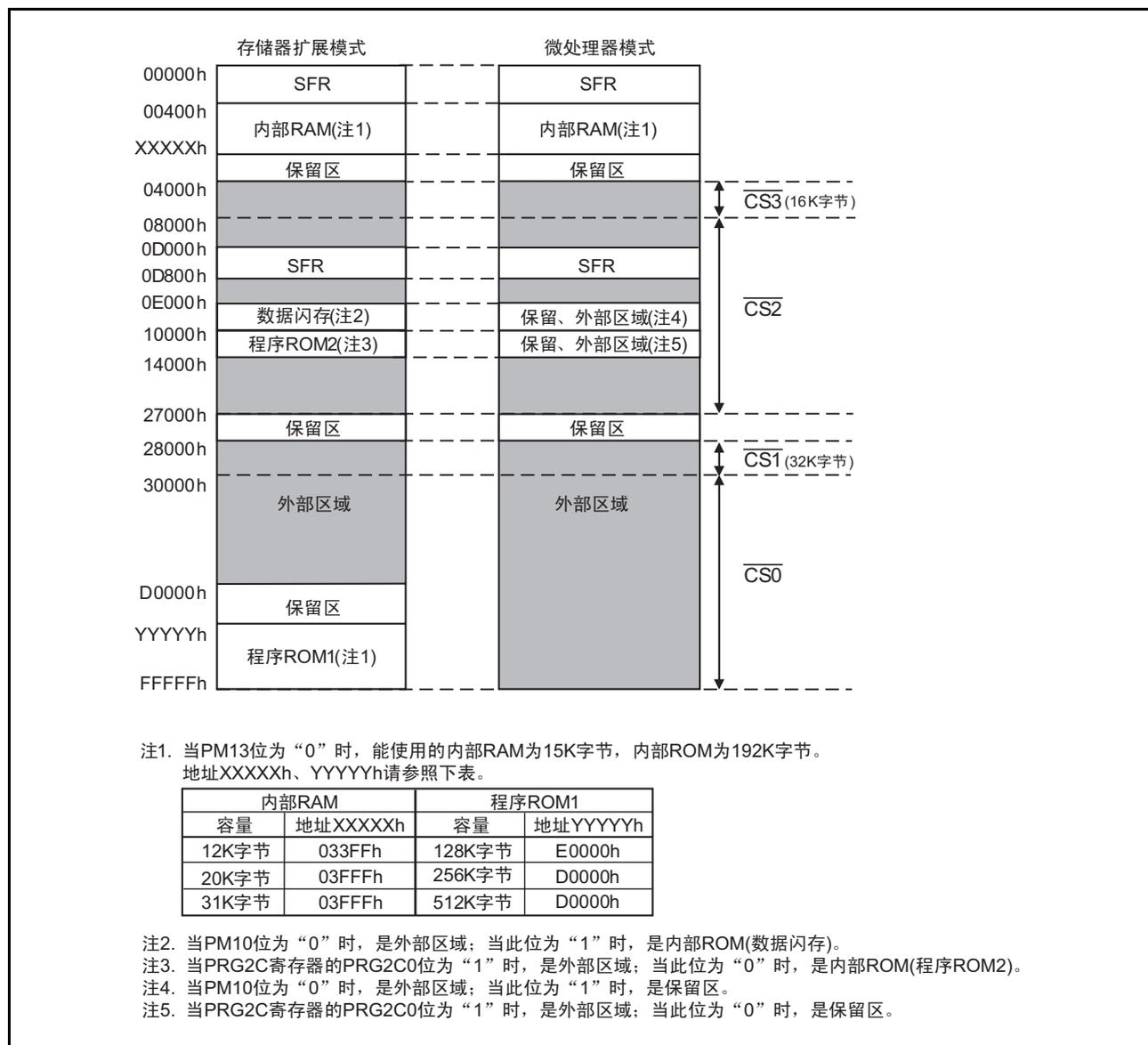


图 12.1 1M 字节模式中的存储器分配和  $\overline{CS}$  区域 (PM13=0)

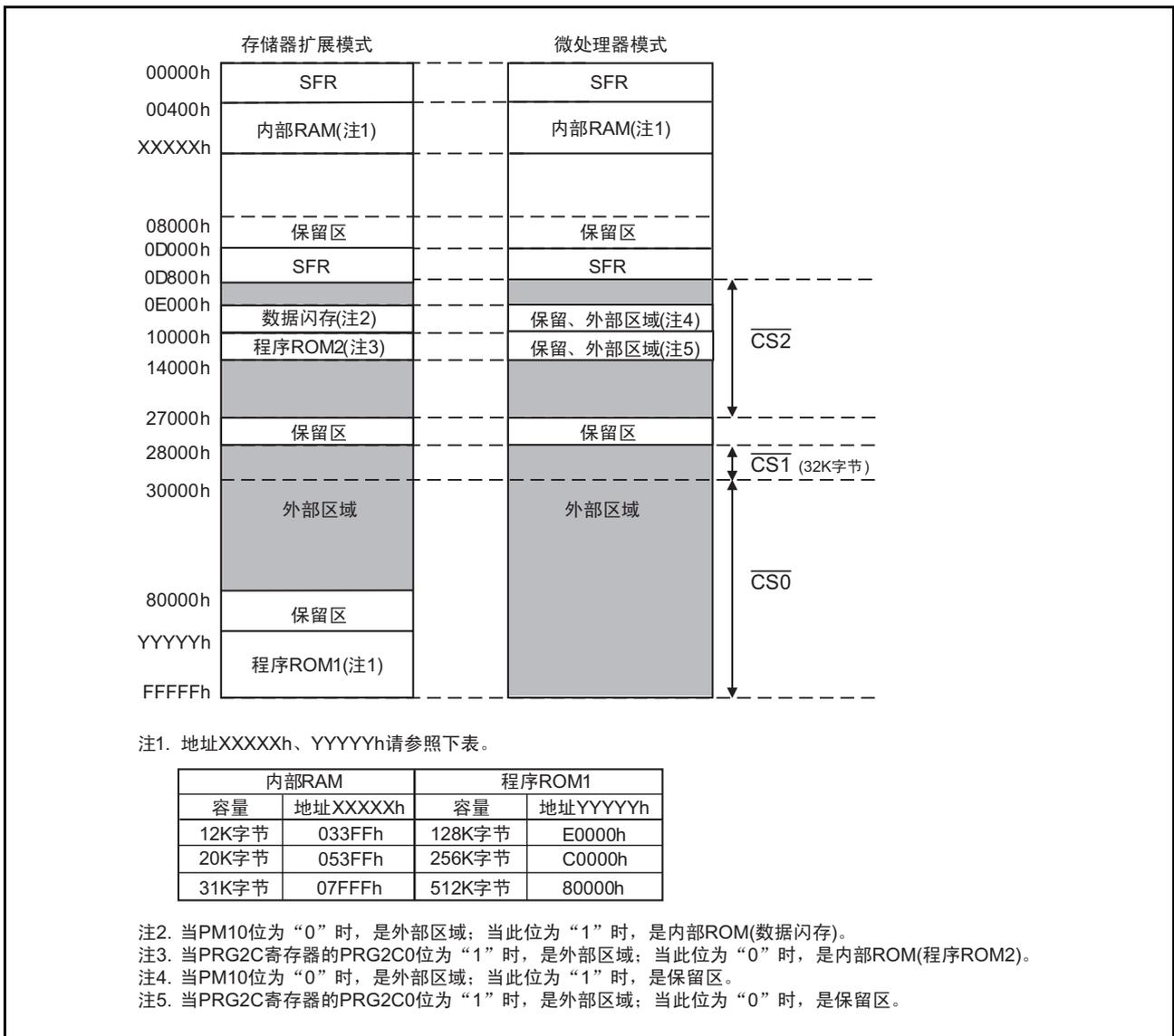


图 12.2 1M 字节模式中的存储器分配和 CS 区域 (PM13=1)

### 12.3.2 4M 字节模式

这是存储器空间为 4M 字节的模式。能通过 DBR 寄存器的 BSR2 ~ BSR0 位选择存取数据时的存储体号。如果将 OFS 位置“1”（有偏移），就能将 40000h 的偏移量追加到存取地址。

在 4M 字节模式中， $\overline{CS}_i$  引脚功能因存取的区域而不同。

#### 12.3.2.1 地址 04000h ~ 3FFFFh 和地址 C0000h ~ FFFFFh

- 从  $\overline{CS}_i$  引脚输出  $\overline{CS}_i$  信号（和 1M 字节模式的运行相同，但是  $\overline{CS}_1$  区域的结束地址为 3FFFFh）。

#### 12.3.2.2 地址 40000h ~ BFFFFh

- $\overline{CS}_0$  引脚输出“L”电平。
- $\overline{CS}_1 \sim \overline{CS}_3$  引脚输出 BSR2 ~ BSR0 位的设定值（存储体号）。

4M 字节模式中的存储器分配和  $\overline{CS}$  区域如图 12.3 ~ 图 12.4 所示。

另外，存储体 0 ~ 6 为数据专用区，必须将程序分配到存储体 7 或者  $\overline{CS}_i$  区域。

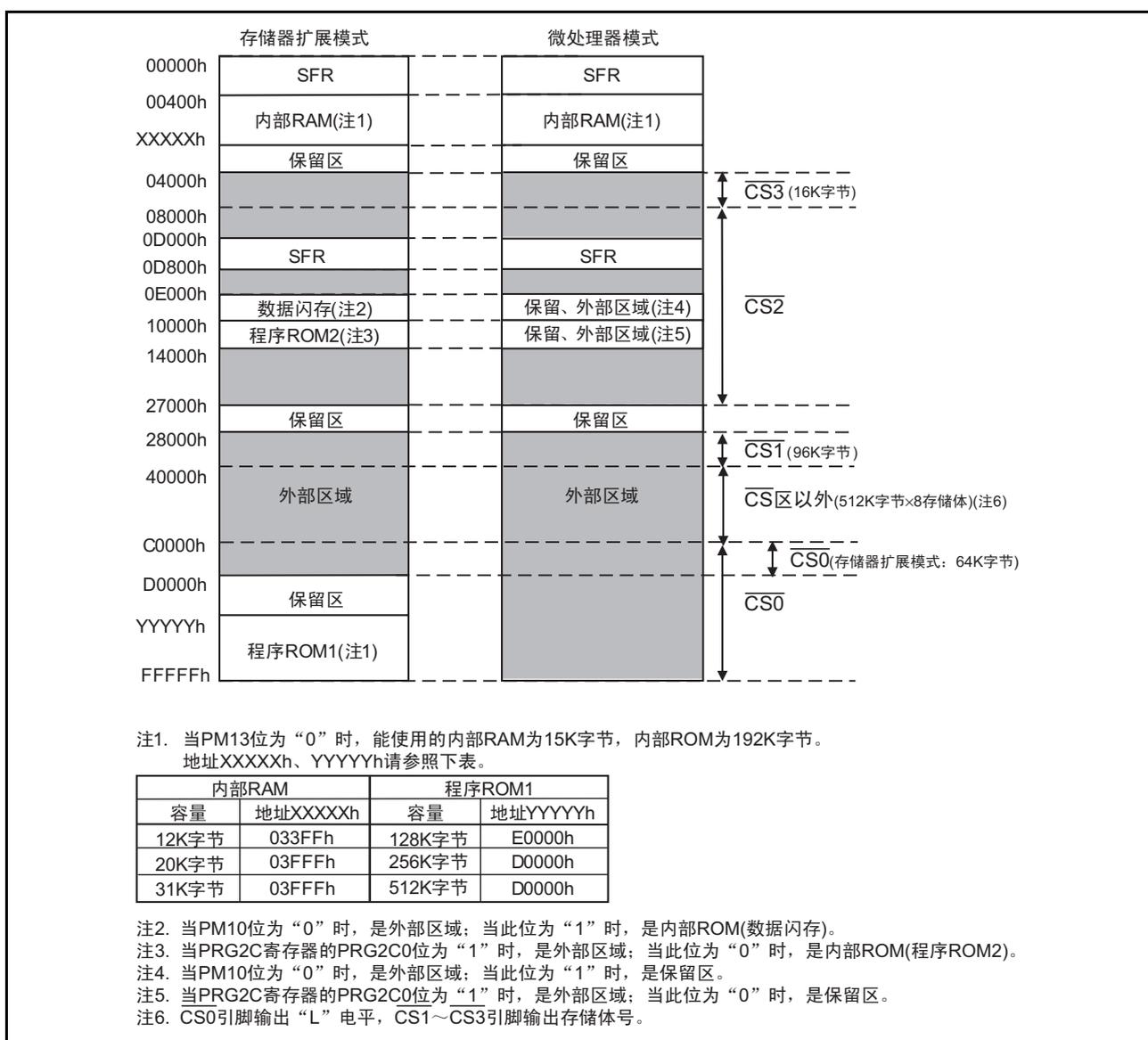


图 12.3 4M 字节模式中的存储器分配和  $\overline{CS}$  区域 (PM13=0)

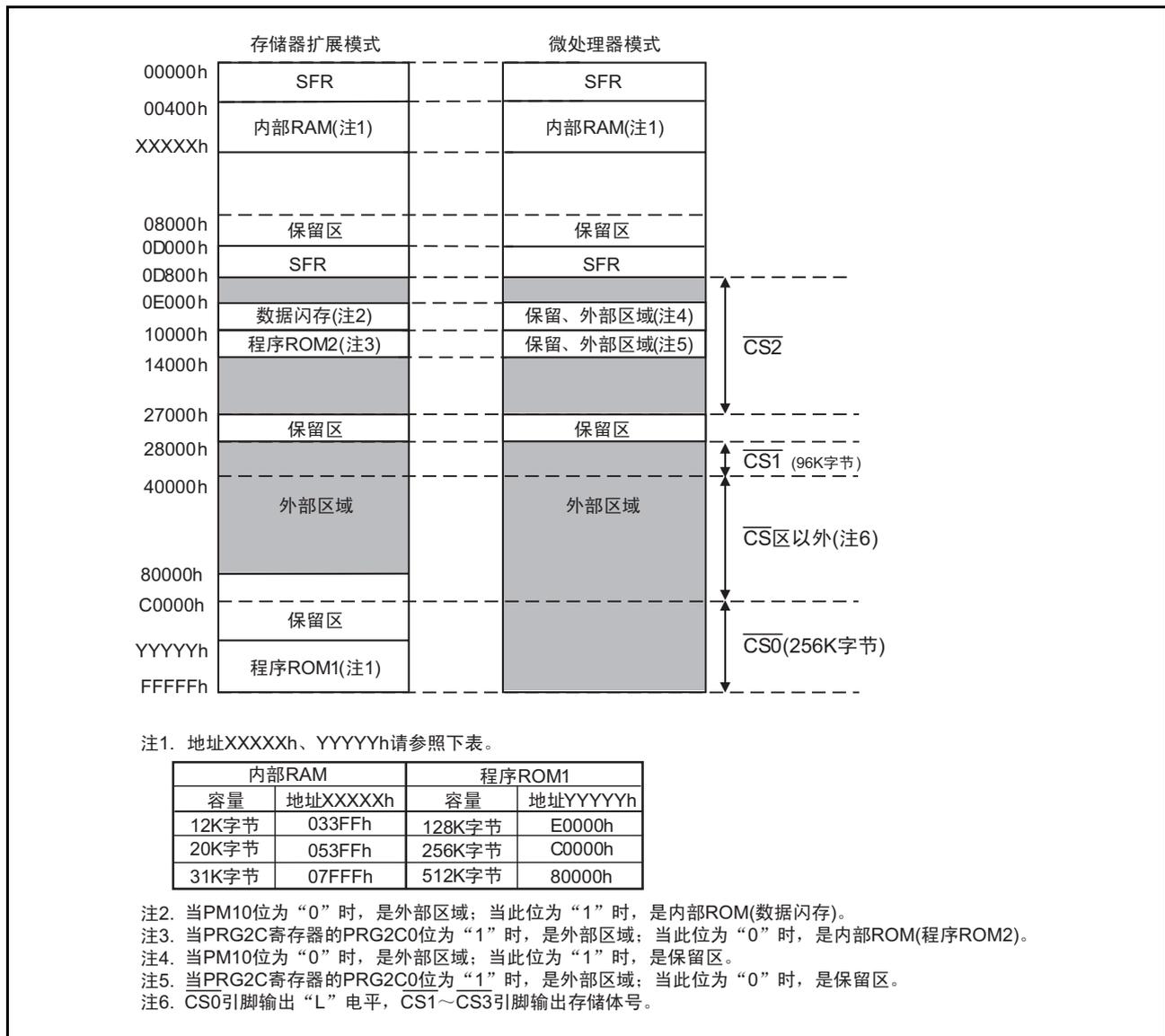


图 12.4 4M 字节模式中的存储器分配和 CS 区域 (PM13=1)

4M 字节模式中的外部存储器连接例子如图 12.5 所示。在此例中，将 4M 字节 ROM 的  $\overline{CS}$  引脚和单片机的  $\overline{CS0}$  引脚连接，4M 字节 ROM 的地址输入 AD21 引脚、AD20 引脚、AD19 引脚分别和单片机的  $\overline{CS3}$  引脚、 $\overline{CS2}$  引脚、 $\overline{CS1}$  引脚连接，地址输入 AD18 引脚和单片机的 A19 引脚连接。图 12.5 的连接例子中的 4M 字节 ROM 和单片机的地址关系如图 12.6 ~ 图 12.8 所示。

在微处理器模式或者 PM1 寄存器的 PM13 位为“0”的存储器扩展模式中，每 512K 字节为 1 个存储体。通过将 DBR 寄存器的 OFS 位置“1”（有偏移），使地址偏移 40000h，即使是存储体边界部分的数据也能连续存取。

在 PM13 位为“1”的存储器扩展模式中，通过 OFS 位转换 512K 字节的存储体，能以 256K 字节为单位进行存取。

因为 SRAM 的存取条件是片选信号 S2 为“H”电平并且  $\overline{S1}$  为“L”电平，所以能将  $\overline{CS0}$  和  $\overline{CS2}$  分别连接到 S2 和  $\overline{S1}$ 。如果没有双极性的片选信号输入引脚（ $\overline{S1}$  和 S2），就必须在外部对  $\overline{CS0}$  和  $\overline{CS2}$  进行译码。

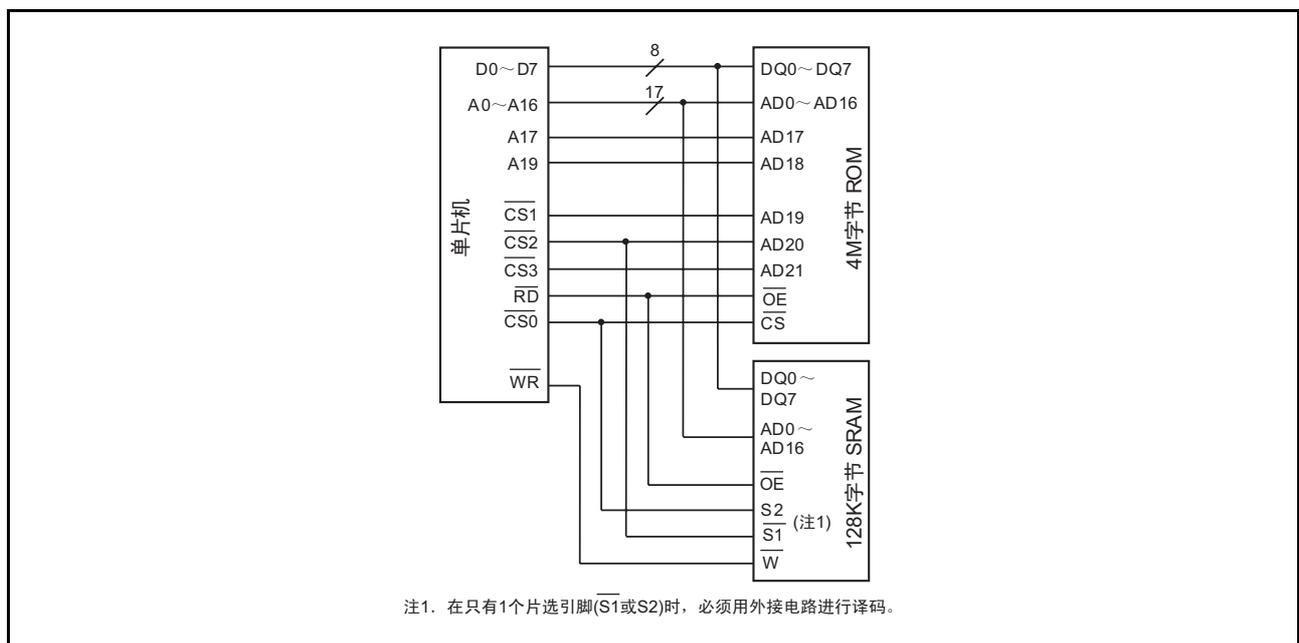


图 12.5 4M 字节模式中的外部存储器连接例子



图 12.6 4M 字节 ROM 地址和单片机地址的关系 (1/3)

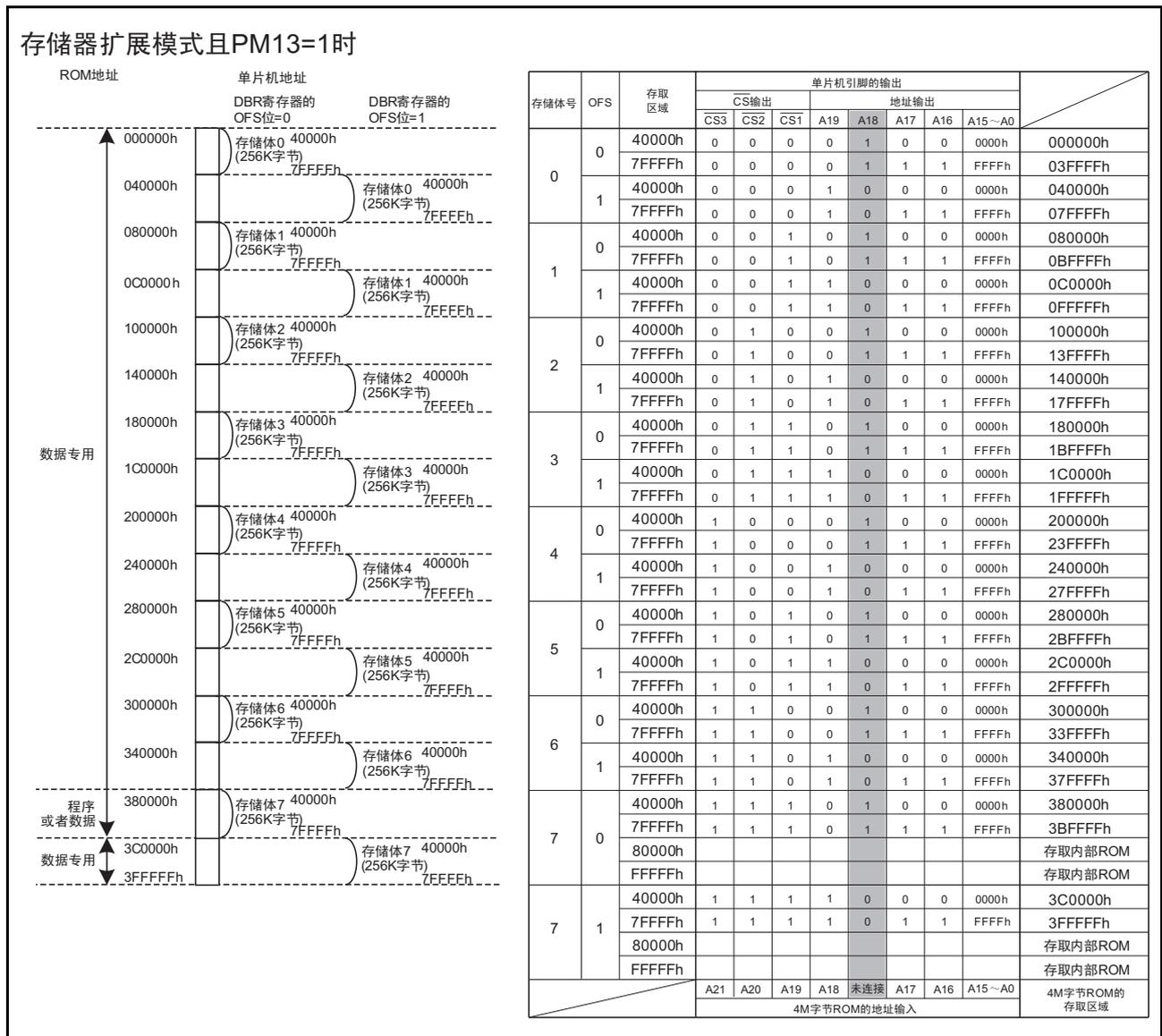


图 12.7 4M 字节 ROM 地址和单片机地址的关系 (2/3)

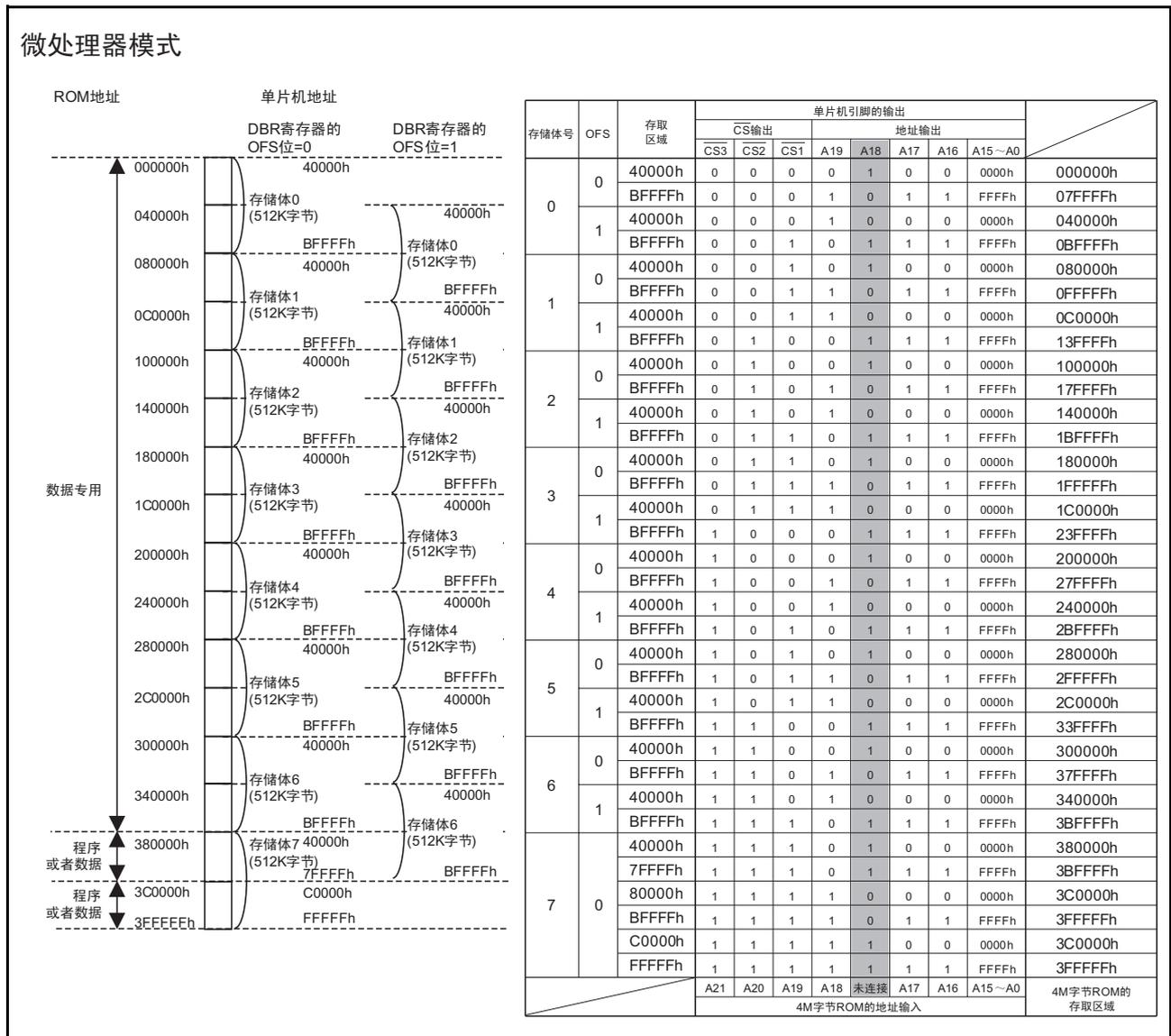


图 12.8 4M 字节 ROM 地址和单片机地址的关系 (3/3)

## 13. 可编程输入 / 输出端口

### 13.1 概要

可编程输入 / 输出端口（以下称为输入 / 输出端口）的规格如表 13.1 所示。

各引脚用作输入 / 输出端口、外围功能的输入 / 输出引脚或者总线控制引脚。

外围功能的设定方法请参照各功能说明。在用作外围功能的输入 / 输出引脚时，请参照“13.4 外围功能的输入 / 输出”。

在用作总线控制引脚时，请参照“11.3.5 外部总线控制”。

表 13.1 可编程输入 / 输出端口的规格

项目		规格
个数	合计	88 个
	CMOS 输出	85 个
	N 沟道漏极开路输出	3 个
输入 / 输出电平	VCC2 电平	P0 ~ P5
	VCC1 电平	P6 ~ P10
输入 / 输出的选择		通过程序逐个选择。
选择功能		以 4 个端口为单位选择上拉电阻。

表 13.2 引脚结构

引脚名	输入 / 输出	功能
P0_0 ~ P0_7、P1_0 ~ P1_7 P2_0 ~ P2_7、P3_0 ~ P3_7 P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7	输入 / 输出	输入 / 输出端口 可选择 CMOS 输出或者上拉电阻。
P7_0 ~ P7_7	输入 / 输出	输入 / 输出端口 P7_0、P7_1 为 N 沟道漏极开路输出，无上拉电阻。 P7_2 ~ P7_7 可选择 CMOS 输出或者上拉电阻。
P8_0 ~ P8_7	输入 / 输出	输入 / 输出端口 P8_0 ~ P8_4、P8_6、P8_7 可选择 CMOS 输出或者上拉电阻。 P8_5 为 N 沟道漏极开路输出，无上拉电阻。
P9_0 ~ P9_7、P10_0 ~ P10_7	输入 / 输出	输入 / 输出端口 可选择 CMOS 输出或者上拉电阻。

### 13.2 输入 / 输出端口和输入 / 输出引脚的结构

输入 / 输出端口的结构和输入 / 输出引脚的结构分别如图 13.1 ~ 图 13.9 和图 13.10 所示。

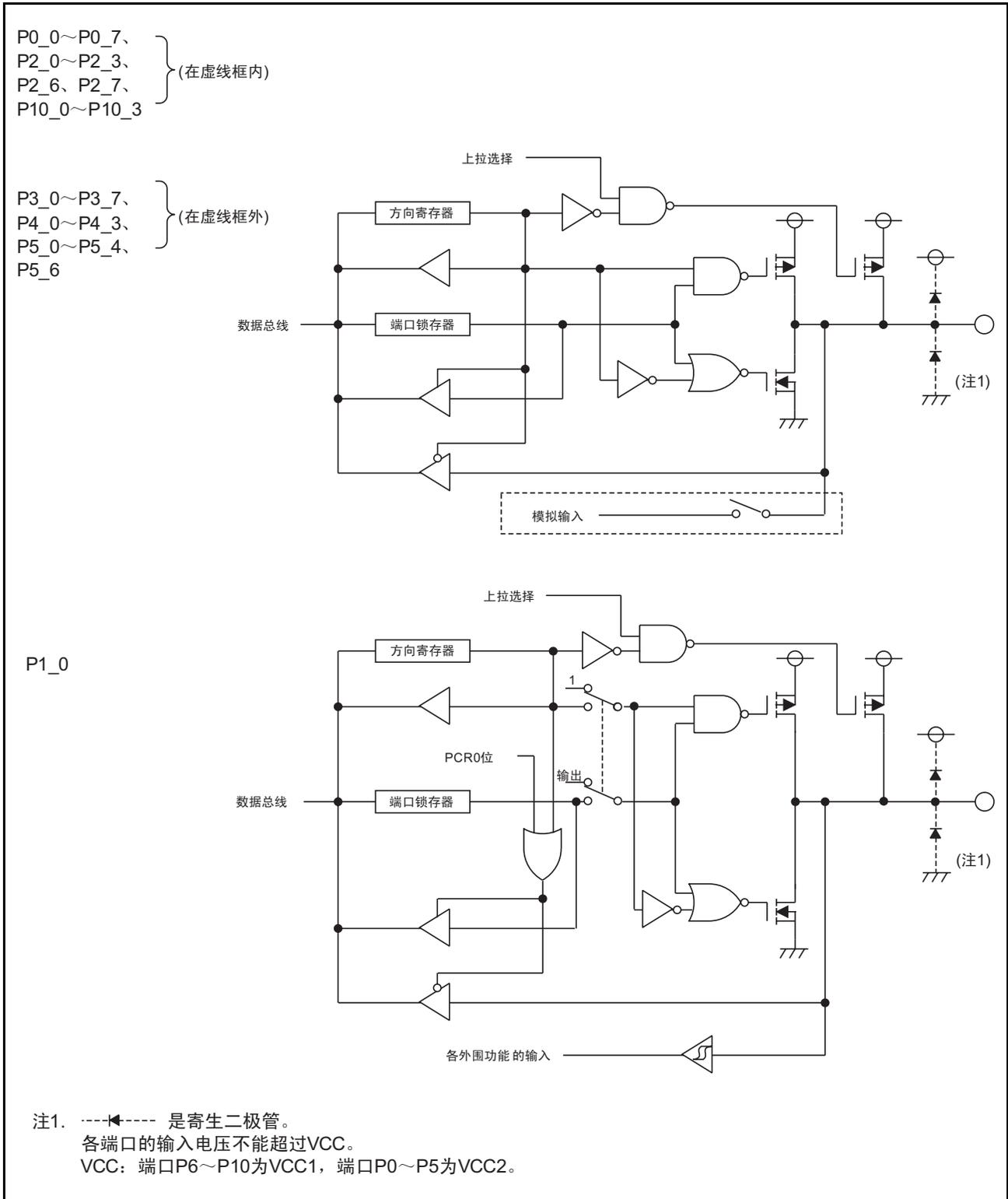


图 13.1 输入 / 输出端口的结构 (1/9)

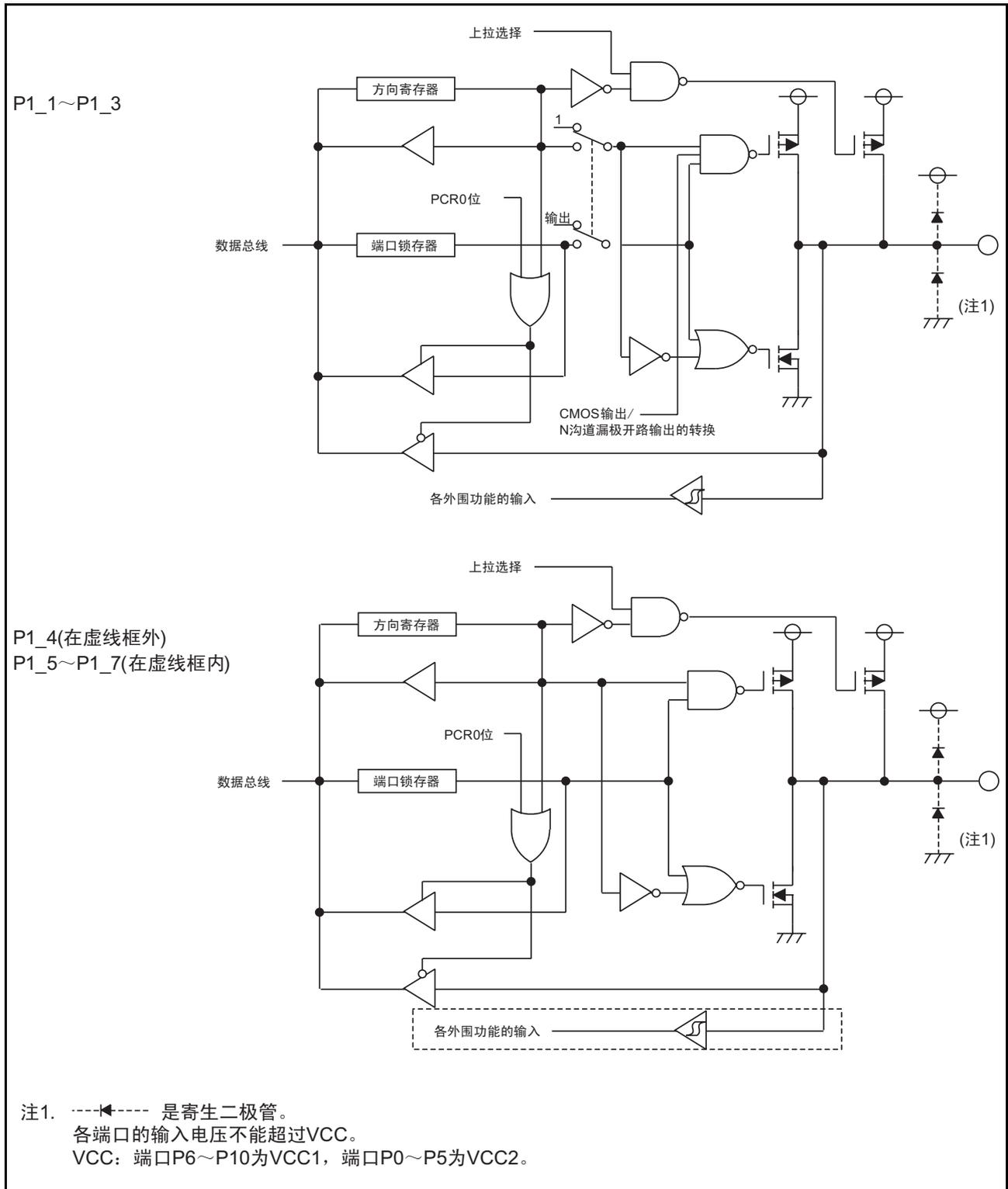


图 13.2 输入 / 输出端口的结构 (2/9)

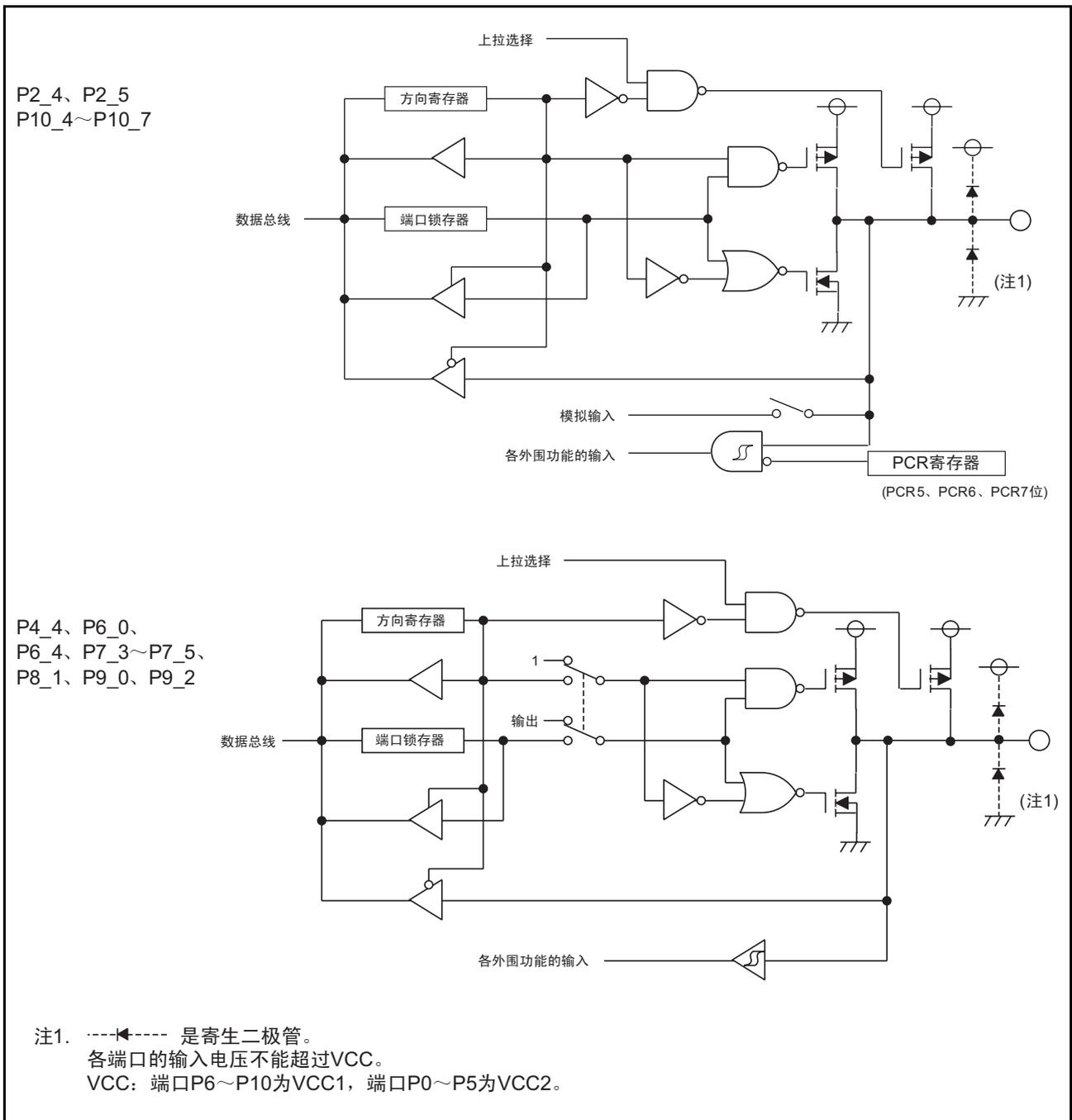


图 13.3 输入 / 输出端口的结构 (3/9)

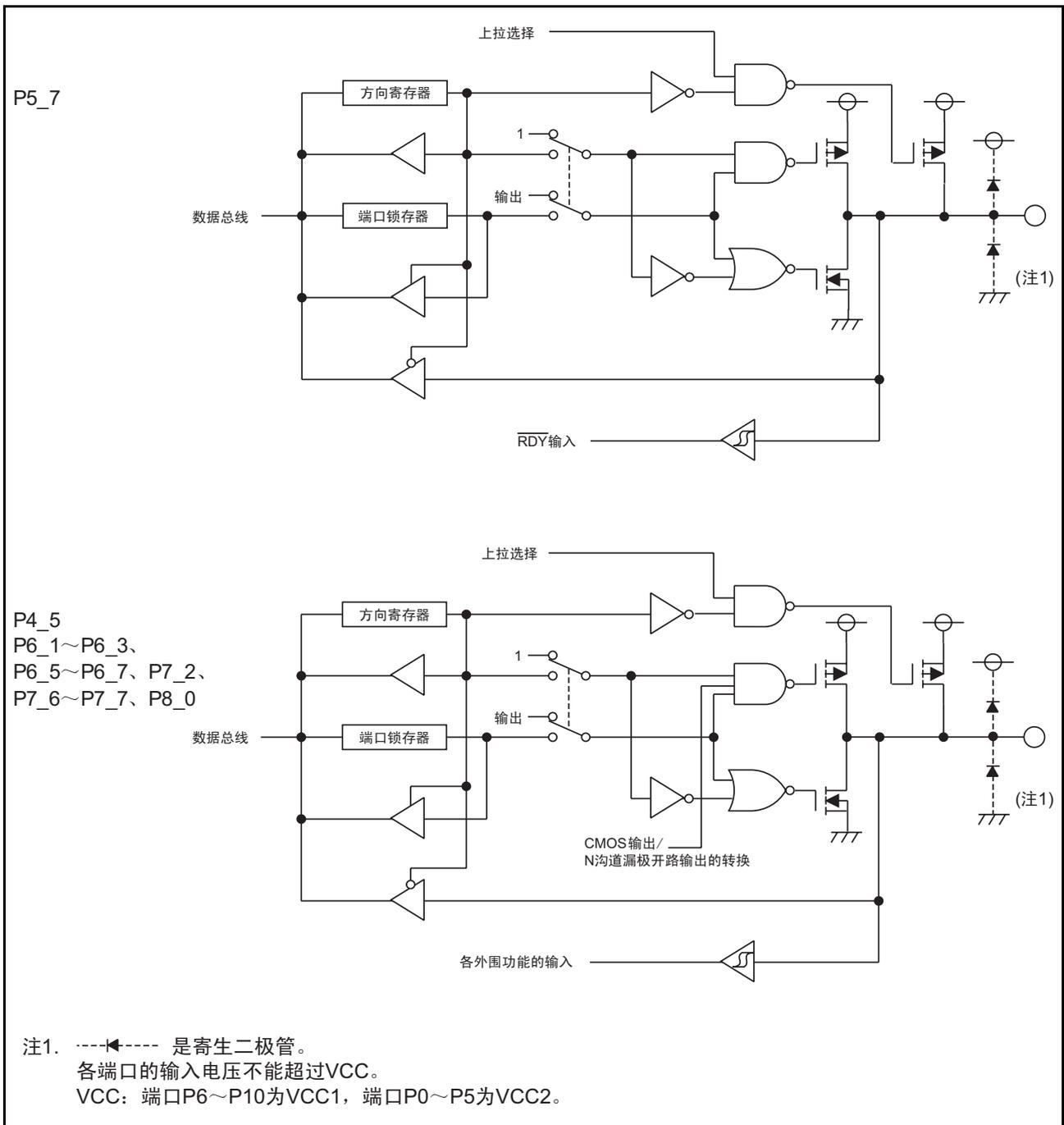


图 13.4 输入 / 输出端口的结构 (4/9)

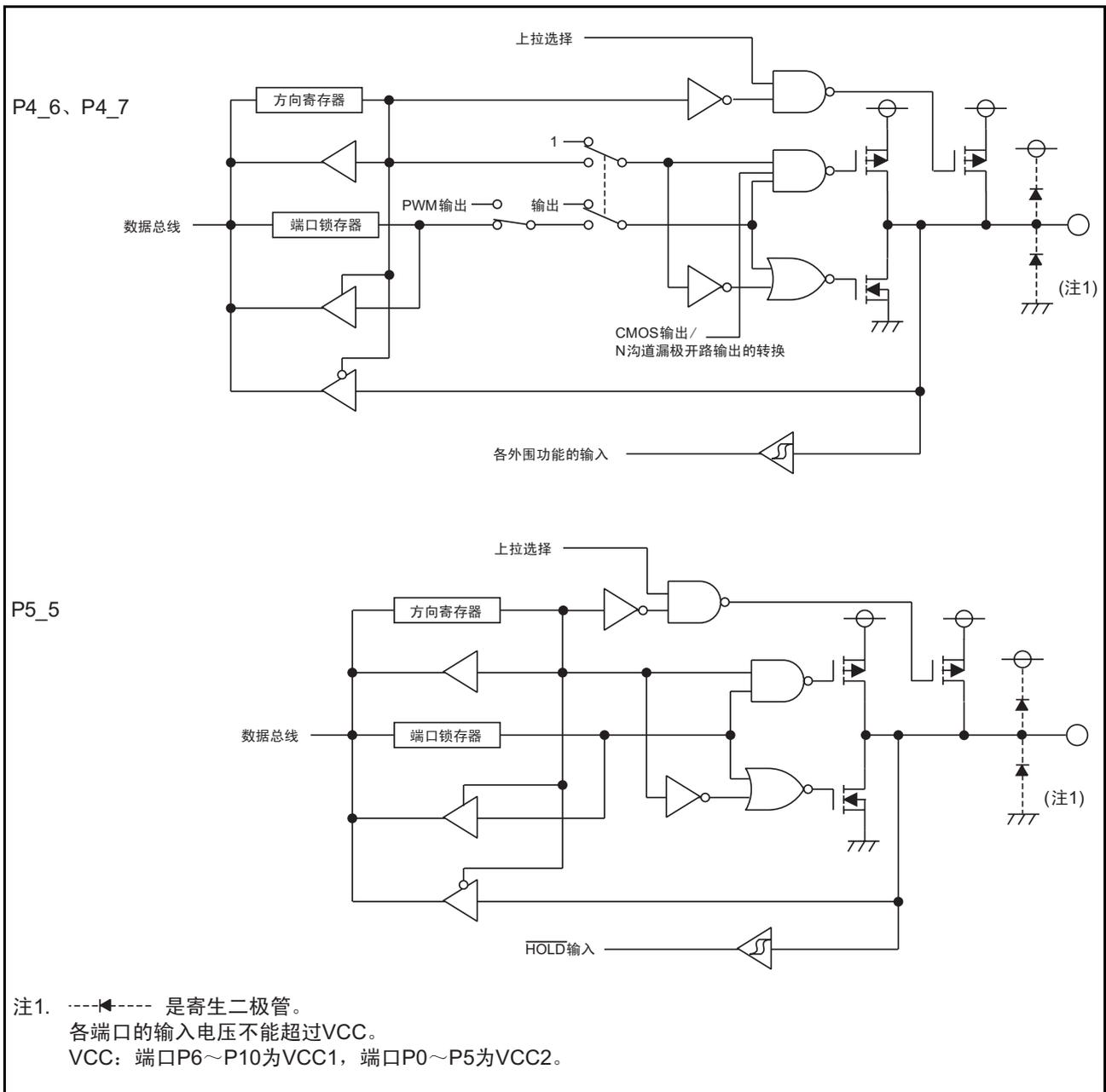


图 13.5 输入 / 输出端口的结构 (5/9)

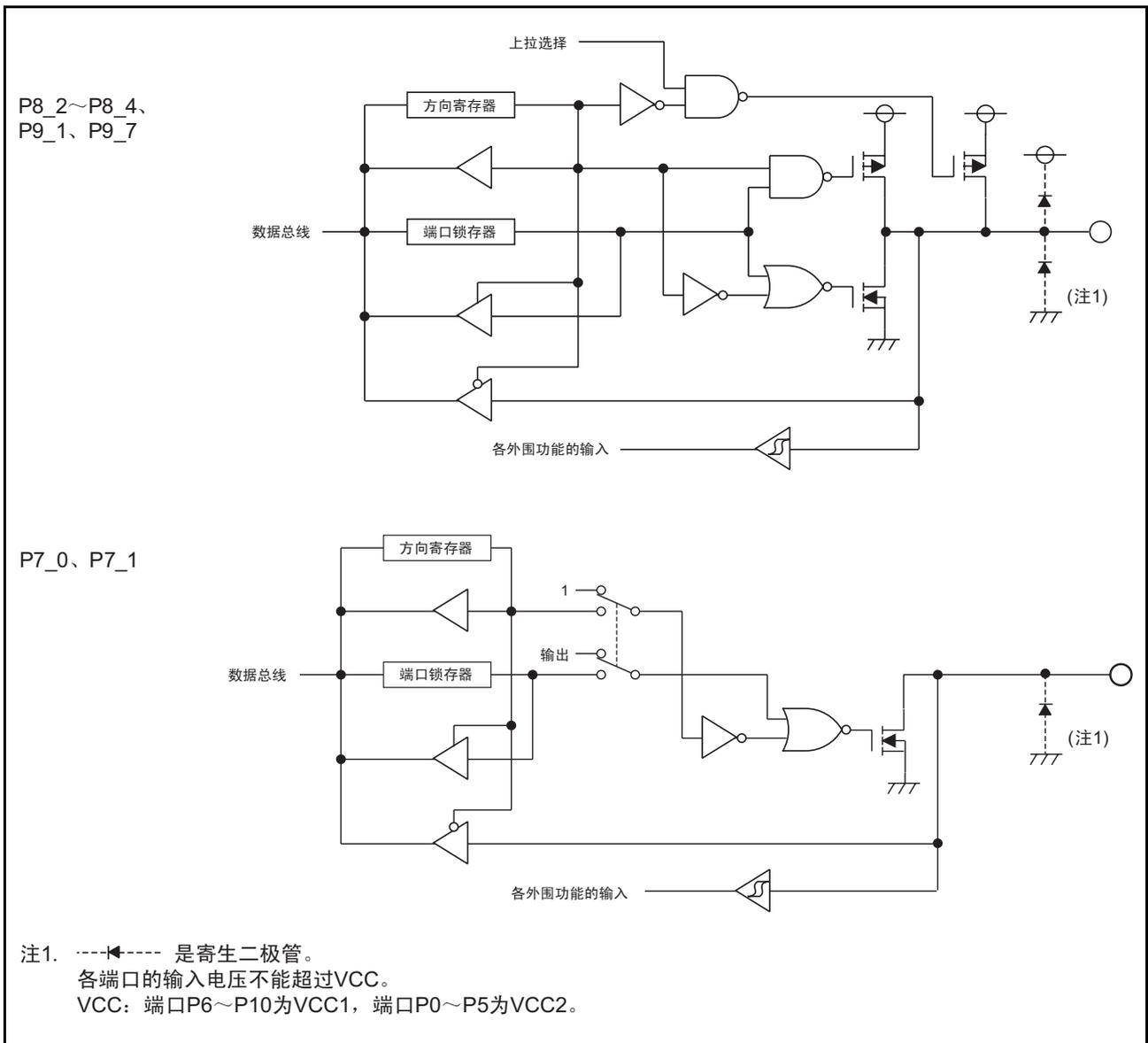


图 13.6 输入 / 输出端口的结构 (6/9)

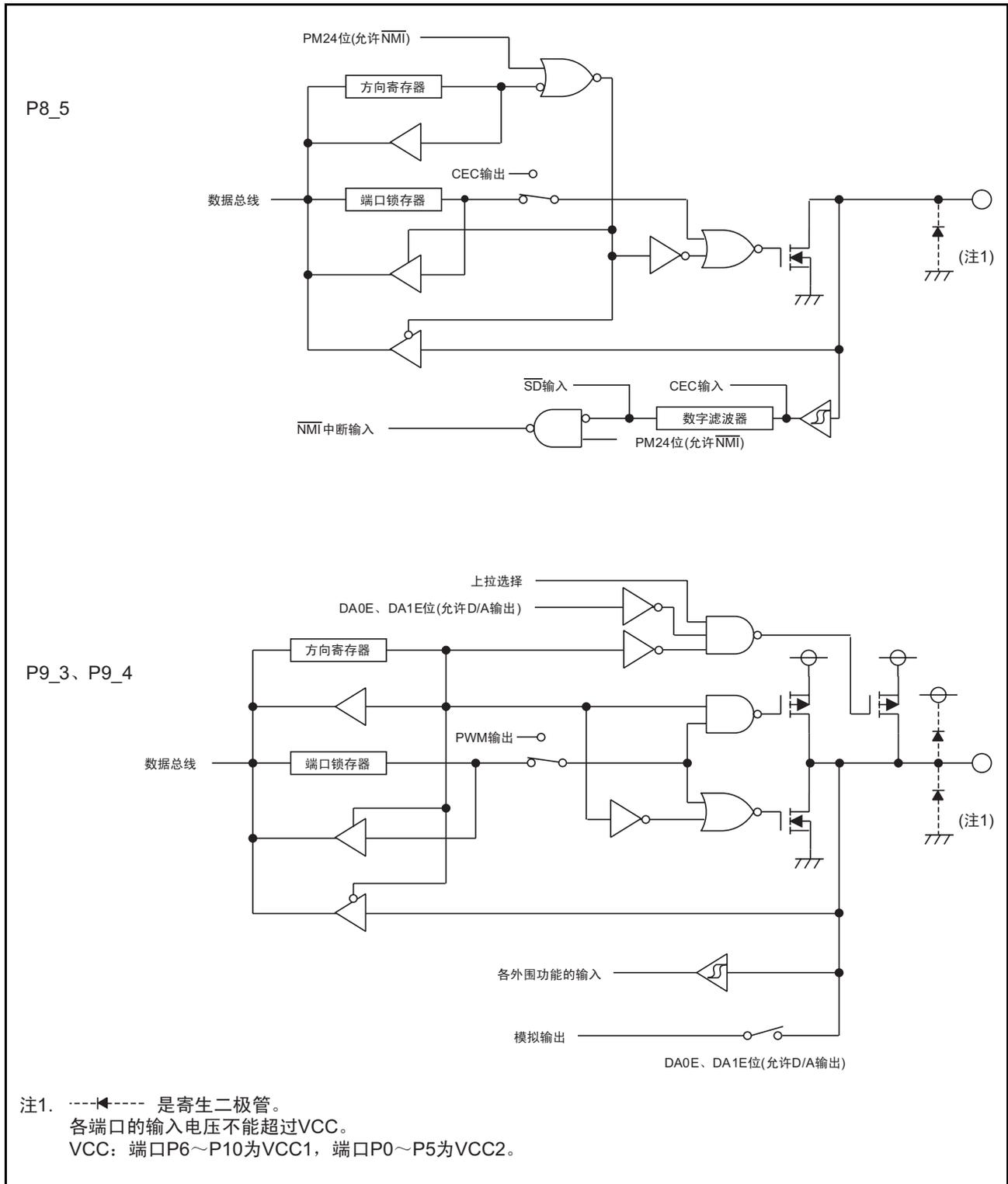


图 13.7 输入 / 输出端口的结构 (7/9)

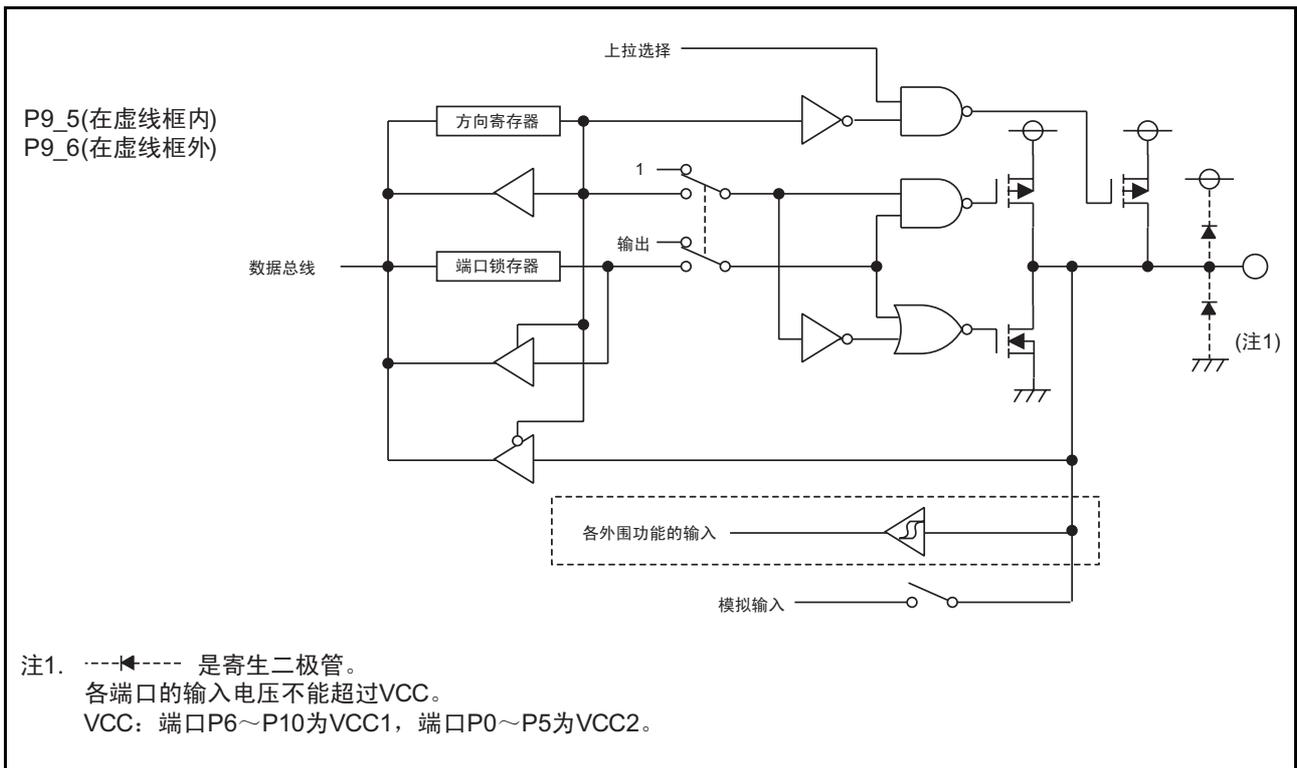


图 13.8 输入 / 输出端口的结构 (8/9)

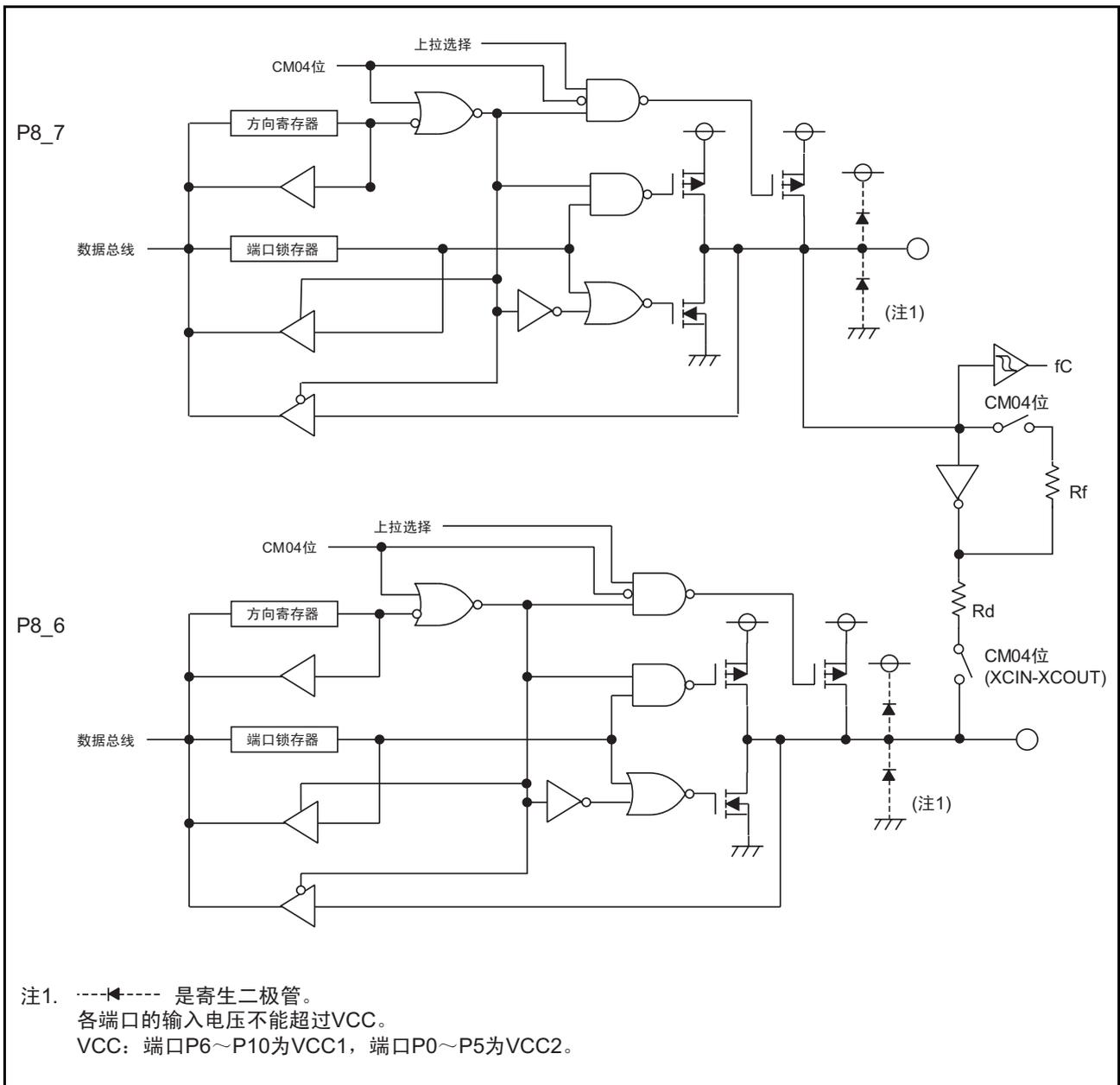


图 13.9 输入 / 输出端口的结构 (9/9)

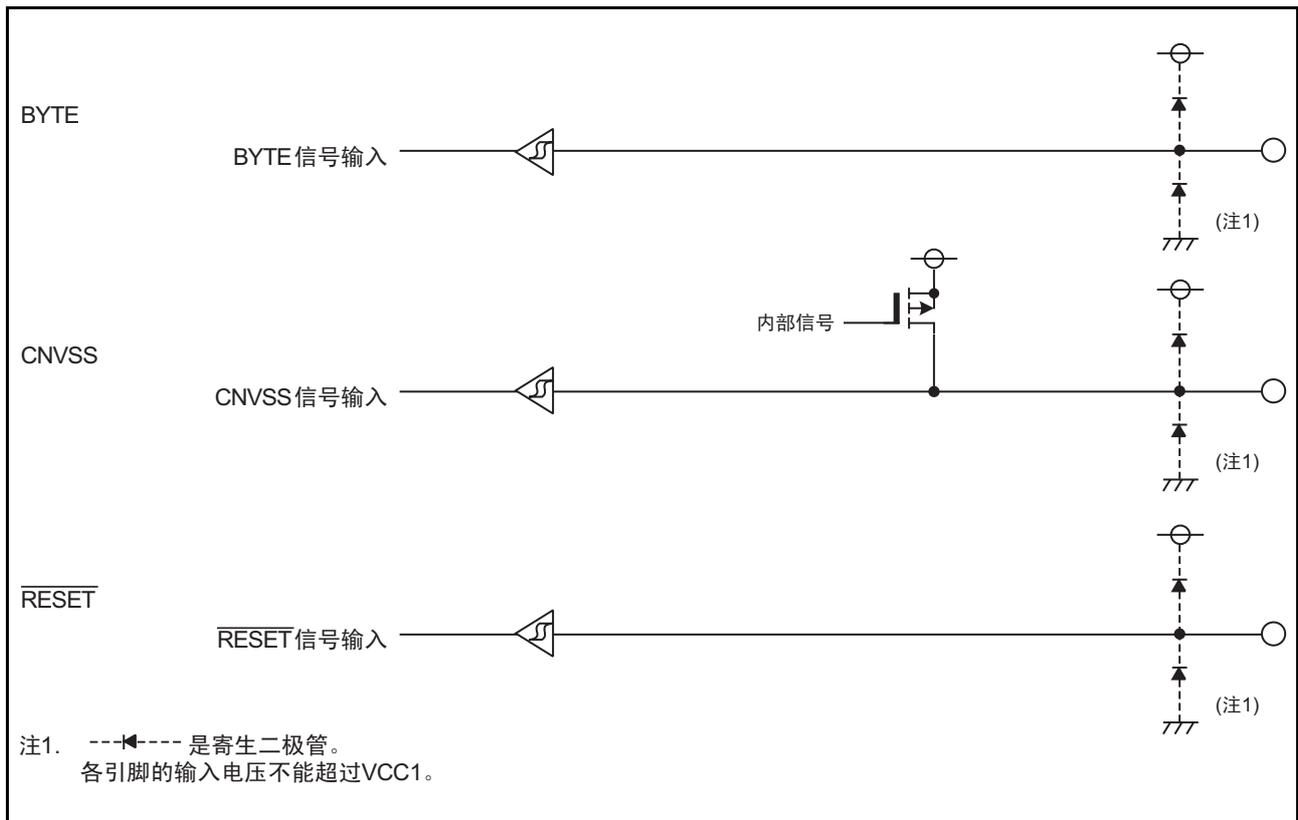


图 13.10 输入 / 输出引脚的结构

## 13.3 寄存器说明

表 13.3 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0360h	上拉控制寄存器 0	PUR0	00h
0361h	上拉控制寄存器 1	PUR1	0000 0000b (注 1) 0000 0010b
0362h	上拉控制寄存器 2	PUR2	00h
0366h	端口控制寄存器	PCR	0000 0XX0b
0369h	NMI/SD 数字滤波器寄存器	NMIDF	XXXX X000b
03E0h	端口 P0 寄存器	P0	XXh
03E1h	端口 P1 寄存器	P1	XXh
03E2h	端口 P0 方向寄存器	PD0	00h
03E3h	端口 P1 方向寄存器	PD1	00h
03E4h	端口 P2 寄存器	P2	XXh
03E5h	端口 P3 寄存器	P3	XXh
03E6h	端口 P2 方向寄存器	PD2	00h
03E7h	端口 P3 方向寄存器	PD3	00h
03E8h	端口 P4 寄存器	P4	XXh
03E9h	端口 P5 寄存器	P5	XXh
03EAh	端口 P4 方向寄存器	PD4	00h
03EBh	端口 P5 方向寄存器	PD5	00h
03ECh	端口 P6 寄存器	P6	XXh
03EDh	端口 P7 寄存器	P7	XXh
03EEh	端口 P6 方向寄存器	PD6	00h
03EFh	端口 P7 方向寄存器	PD7	00h
03F0h	端口 P8 寄存器	P8	XXh
03F1h	端口 P9 寄存器	P9	XXh
03F2h	端口 P8 方向寄存器	PD8	00h
03F3h	端口 P9 方向寄存器	PD9	00h
03F4h	端口 P10 寄存器	P10	XXh
03F6h	端口 P10 方向寄存器	PD10	00h

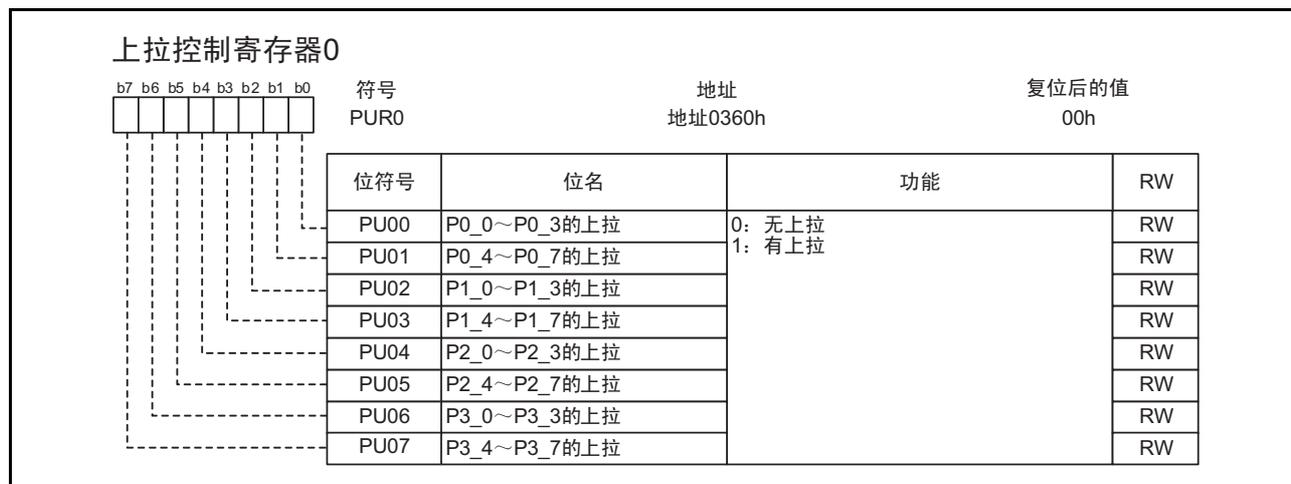
注 1. 硬件复位、上电复位或者电压监视 0 复位后的值如下：

- 当给 CNVSS 引脚输入 “L” 电平时，为 “00000000b”。
- 当给 CNVSS 引脚输入 “H” 电平时，为 “00000010b”。

电压监视 1 复位、电压监视 2 复位、软件复位、看门狗定时器复位或者振荡停止检测复位后的值如下：

- 当 PM0 寄存器的 PM01~PM00 位是 “00b” (单芯片模式) 时，为 “00000000b”。
- 当 PM0 寄存器的 PM01~PM00 位是 “01b” (存储器扩展模式) 或者 “11b” (微处理器模式) 时，为 “00000010b”。

## 13.3.1 上拉控制寄存器 0 (PUR0)

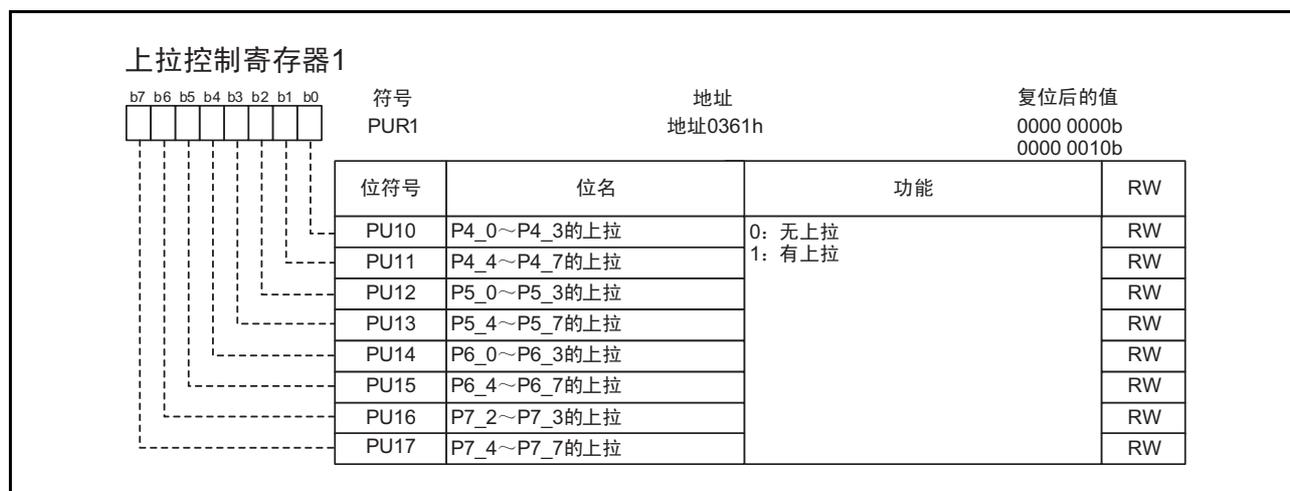


在存储器扩展模式或者微处理器模式中，能更改此寄存器的内容，但是引脚不被上拉。

PU0i (i=0 ~ 7) (b7 ~ b0)

PU0i 位为“1”（有上拉）并且方向位为“0”（输入模式）的引脚被上拉。

## 13.3.2 上拉控制寄存器 1 (PUR1)



硬件复位、上电复位或者电压监视 0 复位后的值如下：

- 当给 CNVSS 引脚输入 “L” 电平时，为 “00000000b”。
- 当给 CNVSS 引脚输入 “H” 电平时，为 “00000010b”。

电压监视 1 复位、电压监视 2 复位、软件复位、看门狗定时器复位或者振荡停止检测复位后的值如下：

- 当 PM0 寄存器的 PM01 ~ PM00 位是 “00b” (单芯片模式) 时，为 “00000000b”。
- 当 PM0 寄存器的 PM01 ~ PM00 位是 “01b” (存储器扩展模式) 或者 “11b” (微处理器模式) 时，为 “00000010b”。

PU10 (P4\_0 ~ P4\_3 的上拉) (b0)

PU11 (P4\_4 ~ P4\_7 的上拉) (b1)

PU12 (P5\_0 ~ P5\_3 的上拉) (b2)

PU13 (P5\_4 ~ P5\_7 的上拉) (b3)

PU1i (i=0~3) 位为 “1” (有上拉) 并且方向位为 “0” (输入模式) 的引脚被上拉。

在存储器扩展模式或者微处理器模式中，能更改此位的内容，但是引脚不被上拉。

PU14 (P6\_0 ~ P6\_3 的上拉) (b4)

PU15 (P6\_4 ~ P6\_7 的上拉) (b5)

PU17 (P7\_4 ~ P7\_7 的上拉) (b7)

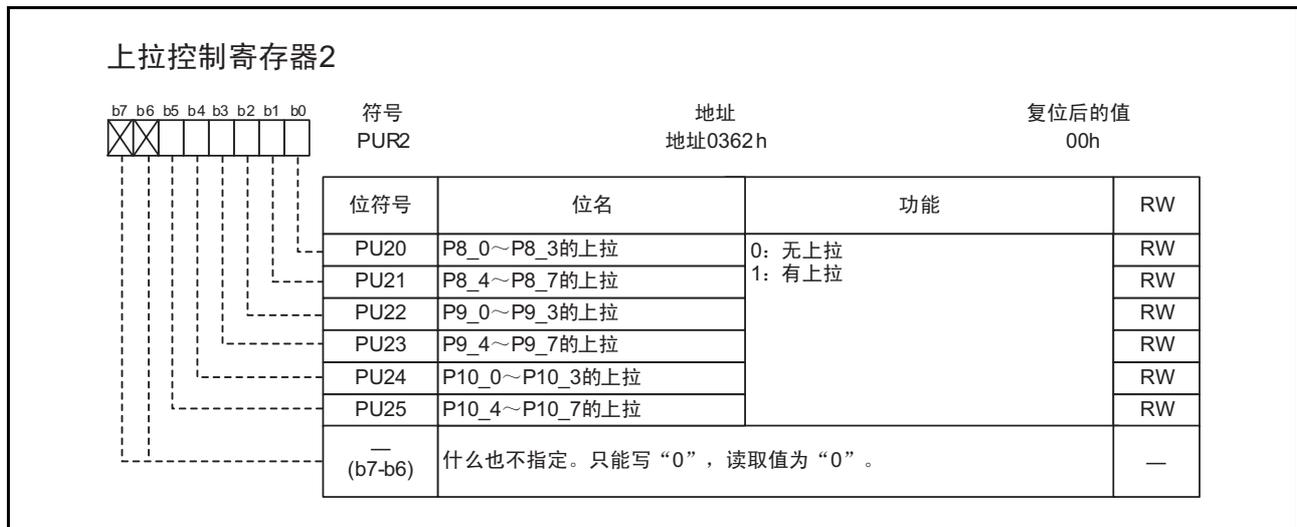
PU1i (i=4,5,7) 位为 “1” (有上拉) 并且方向位为 “0” (输入模式) 的引脚被上拉。

PU16 (P7\_2 ~ P7\_3 的上拉) (b6)

PU16 位为 “1” (有上拉) 并且方向位为 “0” (输入模式) 的引脚被上拉。

P7\_0、P7\_1 引脚没有上拉。

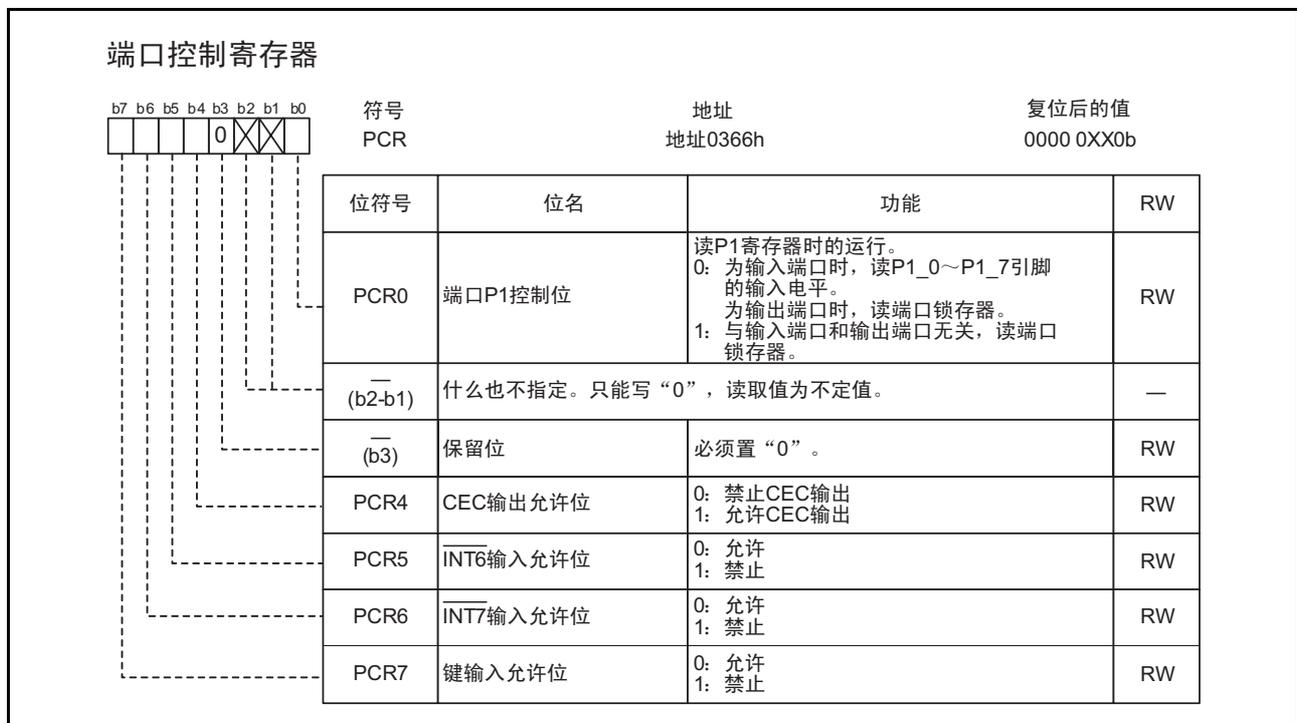
## 13.3.3 上拉控制寄存器 2 (PUR2)



PUR2 寄存器的位为“1”（有上拉）并且方向位为“0”（输入模式）的引脚被上拉。

PU21（P8\_4 ~ P8\_7 的上拉）（b1）  
P8\_5 引脚没有上拉。

## 13.3.4 端口控制寄存器 (PCR)



PCR0（端口 P1 控制位）（b0）

如果在将 PCR0 位置“1”后读 P1 寄存器，就读对应的端口锁存器，与 PD1 寄存器的设定无关。

## 13.3.5 端口 Pi 寄存器 (Pi) (i=0 ~ 10)



通过读写 Pi 寄存器，和外部进行数据的输入和输出。Pi 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成。

如果读被设定为输入模式的端口 Pi 寄存器，就能读引脚的输入电平；如果写此 Pi 寄存器，就能写端口锁存器。

如果读被设定为输出模式的端口 Pi 寄存器，就能读端口锁存器；如果写此 Pi 寄存器，就能写端口锁存器，并从引脚输出已写入端口锁存器的值。另外，Pi 寄存器的各位分别对应 1 个端口。

在存储器扩展模式或者微处理器模式中，不能更改作为总线控制引脚（A0 ~ A19、D0 ~ D15、 $\overline{CS0}$  ~  $\overline{CS3}$ 、 $\overline{RD}$ 、 $\overline{WRL/WR}$ 、 $\overline{WRH/BHE}$ 、ALE、RDY、 $\overline{HOLD}$ 、 $\overline{HLDA}$ 、BCLK）的 Pi 寄存器（即使写值，也不变）。

P7\_0、P7\_1、P8\_5 为 N 沟道漏极开路端口，如果置“1”，就为高阻抗。

当 CM0 寄存器的 CM04 位为“1”（XCIN-XCOUT 振荡功能）并且 PD8 寄存器的 PD8\_6、PD8\_7 位为“0”（输入模式）时，P8 寄存器的 P8\_6、P8\_7 位为不定值。

## 13.3.6 端口 Pi 方向寄存器 (PDi) (i=0 ~ 10)

端口Pi方向寄存器(i=0~10)			
位	符号	地址	复位后的值
b7	PD0~PD3 PD4~PD7 PD8~PD10	地址03E2h、03E3h、03E6h、03E7h 地址03EAh、03EBh、03EEh、03EFh 地址03F2h、03F3h、03F6h	00h
b6			00h
b5			00h
b4			
b3			
b2			
b1			
b0			

位符号	位名	功能	RW
PD <sub>i</sub> _0	端口Pi_0方向位	0: 输入模式 (用作输入端口) 1: 输出模式 (用作输出端口)	RW
PD <sub>i</sub> _1	端口Pi_1方向位		RW
PD <sub>i</sub> _2	端口Pi_2方向位		RW
PD <sub>i</sub> _3	端口Pi_3方向位		RW
PD <sub>i</sub> _4	端口Pi_4方向位		RW
PD <sub>i</sub> _5	端口Pi_5方向位		RW
PD <sub>i</sub> _6	端口Pi_6方向位		RW
PD <sub>i</sub> _7	端口Pi_7方向位		RW

必须通过将 PRCR 寄存器的 PRC2 位置 “1” (允许写) 后的下一条指令写 PD9 寄存器。

此寄存器选择将输入 / 输出端口用作输入端口还是输出端口。此寄存器的各位分别对应 1 个端口。

在存储器扩展模式或者微处理器模式中, 不能更改作为总线控制引脚 ( $A0 \sim A19$ 、 $D0 \sim D15$ 、 $\overline{CS0} \sim \overline{CS3}$ 、 $\overline{RD}$ 、 $\overline{WRL}/\overline{WR}$ 、 $\overline{WRH}/\overline{BHE}$ 、 $\overline{ALE}$ 、 $\overline{RDY}$ 、 $\overline{HOLD}$ 、 $\overline{HLDA}$ 、 $\overline{BCLK}$ ) 的 PD 寄存器 (即使写值, 也不变)。

13.3.7  $\overline{NMI}/\overline{SD}$  数字滤波器寄存器 (NMIDF)

$\overline{NMI}/\overline{SD}$ 数字滤波器寄存器				
位	符号	地址	复位后的值	
b7	NMIDF	地址0369h	XXXX X000b	
b6				
b5				
b4				
b3				
b2				
b1				
b0				

位符号	位名	功能	RW
NMIDF0	$\overline{NMI}/\overline{SD}$ 滤波器的采样时钟选择位	b2 b1 b0	RW
NMIDF1		0 0 0: 无滤波器	
		0 0 1: CPU时钟的2分频	
NMIDF2		0 1 0: CPU时钟的4分频	
		0 1 1: CPU时钟的8分频	
(b7-b3)		1 0 0: CPU时钟的16分频	
		1 0 1: CPU时钟的32分频	
	1 1 0: CPU时钟的64分频		
	1 1 1: CPU时钟的128分频		
(b7-b3)	什么也不指定。只能写“0”，读取值为不定值。		—

必须在以下的状态下更改 NMIDF 寄存器:

- PM2 寄存器的 PM24 位为 “0” (禁止 NMI 中断)
- INVC0 寄存器的 INV02 位和 INV03 位都为 “0” (不使用三相马达控制定时器功能, 禁止三相马达控制定时器输出)

另外, 一旦 PM24 位被置 “1” (允许 NMI 中断), 就不能通过程序置 “0”。因此, 必须在将 PM24 位置 “1” 前更改 NMIDF 寄存器。

## 13.4 外围功能的输入 / 输出

### 13.4.1 外围功能的输入 / 输出和端口方向位

可编程输入 / 输出端口有可能和外围功能的输入 / 输出引脚复用（参照“表 1.4 ~ 表 1.5 引脚名一览表”）。外围功能的输入 / 输出引脚功能有可能受引脚复用的端口方向位的影响。用作外围功能的输入 / 输出时的方向位设定如表 13.4 所示，外围功能的设定方法请参照各功能说明。

表 13.4 用作外围功能的输入 / 输出时的方向位设定

外围功能的输入 / 输出		引脚复用的端口方向位的设定
输入		必须置“0”（输入模式）。
输出	PWM 功能	必须置“1”（输出模式）。
	D/A 转换器	必须置“0”（输入模式）。
	其他	必须置“0”或者“1”（输出模式，与方向位的设定无关。）。

### 13.4.2 外围功能输入 / 输出的优先级

多个外围功能有可能引脚复用。例如：某个引脚复用的外围功能 A 和外围功能 B 的运行如下：

- 该引脚用作外围功能 A 的输入引脚和外围功能 B 的输入引脚的情况  
输入相同的信号作为各自的输入信号。但是，外围功能 A 和外围功能 B 接受该信号的时序因外围功能 A 和外围功能 B 的内部延迟等而不同。
- 该引脚用作外围功能 A 的输出引脚和外围功能 B 的输入引脚的情况  
外围功能 A 从引脚输出输出信号，而外围功能 B 输入该信号。
- 该引脚用作外围功能 A 的输出引脚和外围功能 B 的输出引脚的情况  
输出外围功能 A 和外围功能 B 中优先级高的信号。外围功能的输出优先级如表 13.5 所示。

表 13.5 外围功能的输出优先级

优先级	功能	输出引脚
高   低	多主控 I <sup>2</sup> C-bus 接口	SCLMM、SDAMM
	PWM	PWM0、PWM1
	串行接口 UART0 ~ UART2、UART5 ~ UART7 SI/O3、SI/O4	$\overline{RTSi}$ 、CLKi、TXDi、SCLi、SDAi (i=0 ~ 2, 5 ~ 7) CLK3、SOUT3、CLK4、SOUT4
	CEC	CEC
	定时器 定时器 A、三相马达控制定时器功能	TA0OUT、TA1OUT、TA2OUT、TA3OUT、TA4OUT U、V、W、 $\overline{U}$ 、 $\overline{V}$ 、 $\overline{W}$
	实时时钟	RTCOUT
	D/A 转换器	DA0、DA1

### 13.4.3 $\overline{\text{NMI}}/\overline{\text{SD}}$ 数字滤波器

$\overline{\text{NMI}}/\overline{\text{SD}}$  输入有数字滤波器，能通过 NMIDF 寄存器的 NMIDF2 ~ NMIDF0 位选择采样时钟。对每个采样时钟进行  $\overline{\text{NMI}}$  电平采样，当电平连续 3 次相同时将电平输入到内部。

在使用  $\overline{\text{NMI}}/\overline{\text{SD}}$  数字滤波器时，不能转移到等待模式或者停止模式。

端口 P8\_5 的输入不受数字滤波器的影响。

$\overline{\text{NMI}}/\overline{\text{SD}}$  数字滤波器的结构和  $\overline{\text{NMI}}/\overline{\text{SD}}$  数字滤波器的运行例子分别如图 13.11 和图 13.12 所示。

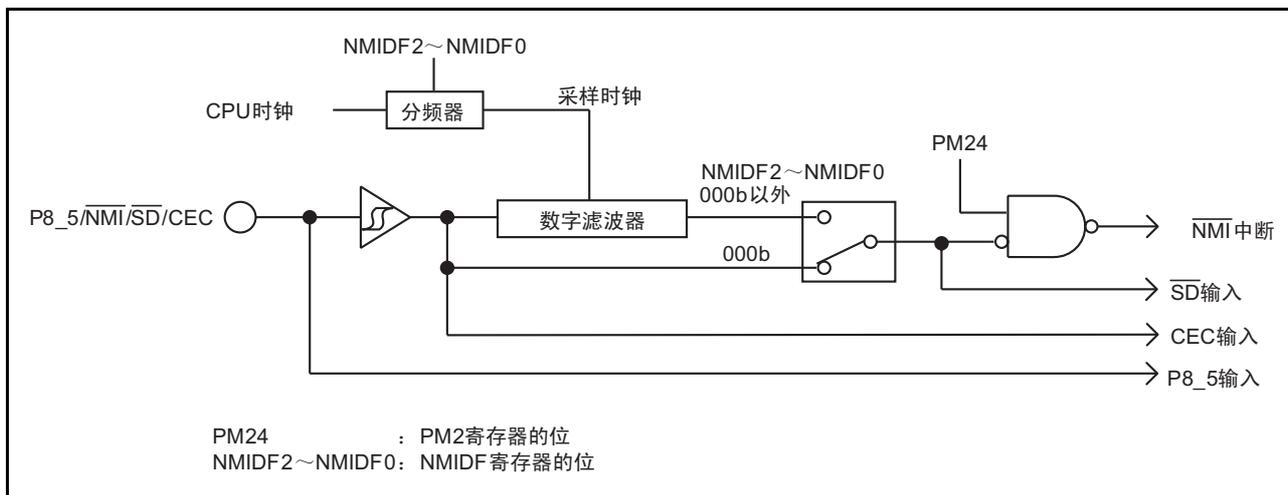


图 13.11  $\overline{\text{NMI}}/\overline{\text{SD}}$  数字滤波器的结构

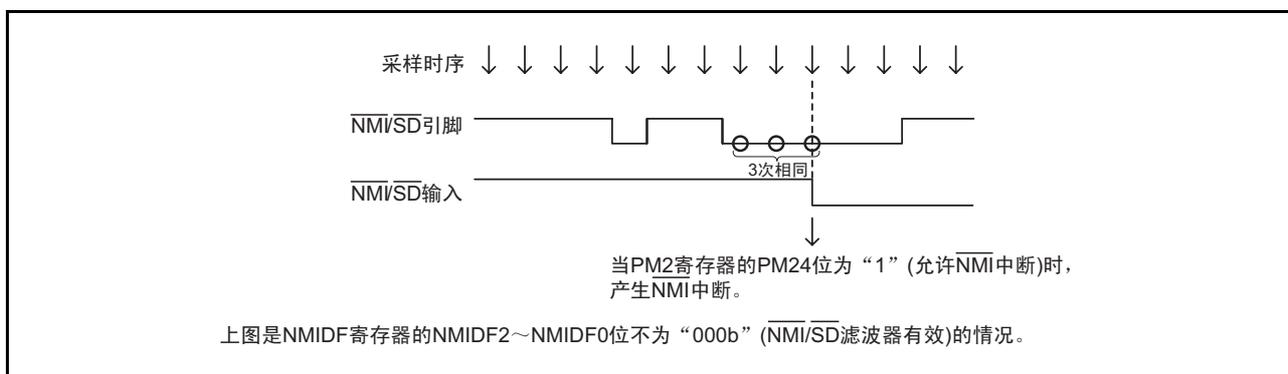


图 13.12  $\overline{\text{NMI}}/\overline{\text{SD}}$  数字滤波器的运行例子

### 13.4.4 CNVSS 引脚

在看门狗定时器复位、硬件复位、上电复位或者电压监视 0 复位后，CNVSS 引脚的内部上拉电阻为 ON 状态。因此，在 fOCO-S 的最长 2 个周期期间，CNVSS 引脚输出 “H” 电平。在用于单芯片模式时，必须通过电阻连接 VSS。

## 13.5 未使用引脚的处理

表 13.6 单芯片模式中的未使用引脚的处理例子

引脚名	处理内容 (注 2)
端口 P0 ~ P5	进行以下任意一项处理： <ul style="list-style-type: none"> <li>• 设定为输入模式，每个引脚通过电阻连接 VSS (下拉)。</li> <li>• 设定为输入模式，每个引脚通过电阻连接 VCC2 (上拉)。</li> <li>• 设定为输出模式，引脚开路 (注 1)。</li> </ul>
端口 P6 ~ P10	进行以下任意一项处理： <ul style="list-style-type: none"> <li>• 设定为输入模式，每个引脚通过电阻连接 VSS (下拉)。</li> <li>• 设定为输入模式，每个引脚通过电阻连接 VCC1 (上拉)。</li> <li>• 设定为输出模式，引脚开路 (注 1、注 3)。</li> </ul>
XOUT (注 4)	开路
XIN	通过电阻连接 VCC1 (上拉)
AVCC	连接 VCC1
AVSS、VREF、BYTE	连接 VSS

注 1. 在将端口设定为输出模式并且引脚为开路的情况下，在从复位到通过程序将端口转换为输出模式前，端口为输入模式。因此，引脚的电压电平不稳定，在端口为输入模式期间，电源电流有可能增加。

考虑到因噪声或者噪声引起的失控等而使方向寄存器的内容发生变化的情况，建议通过软件定期地重新设定方向寄存器的内容，以提高程序的可靠性。

注 2. 必须尽量用最短的布线 (不超过 2cm) 处理单片机中未使用的引脚。

注 3. 端口 P7\_0、P7\_1、P8\_5 为 N 沟道漏极开路输出。

在将端口 P7\_0、P7\_1、P8\_5 设定为输出模式时，必须输出 “L” 电平。

注 4. 这是给 XIN 引脚输入外部时钟或者通过电阻连接 VCC1 的情况。

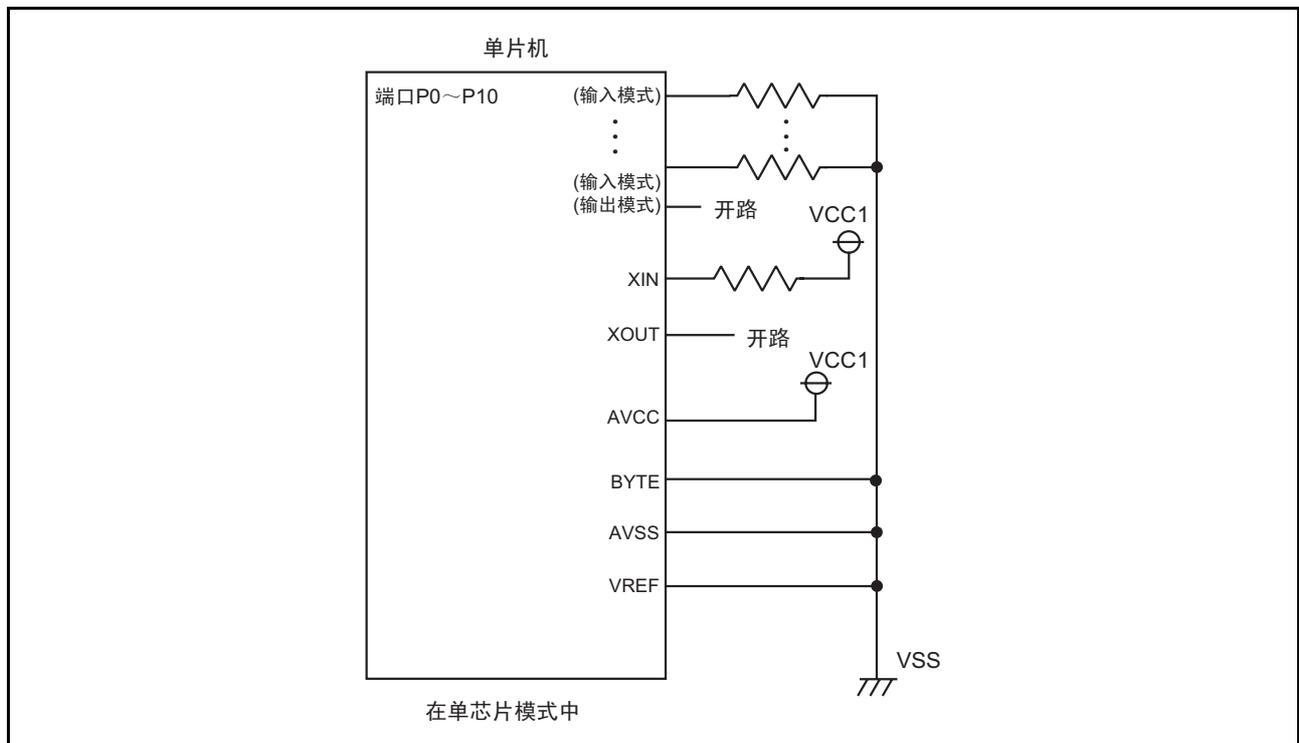


图 13.13 未使用引脚的处理例子 (在单芯片模式中)

表 13.7 存储器扩展模式、微处理器模式中的未使用引脚的处理例子

引脚名	处理内容 (注 2)
端口 P0 ~ P5	进行以下任意一项处理： <ul style="list-style-type: none"> <li>• 设定为输入模式，每个引脚通过电阻连接 VSS (下拉)。</li> <li>• 设定为输入模式，每个引脚通过电阻连接 VCC2 (上拉)。</li> <li>• 设定为输出模式，引脚开路 (注 1、注 3)。</li> </ul>
端口 P6 ~ P10	进行以下任意一项处理： <ul style="list-style-type: none"> <li>• 设定为输入模式，每个引脚通过电阻连接 VSS (下拉)。</li> <li>• 设定为输入模式，每个引脚通过电阻连接 VCC1 (上拉)。</li> <li>• 设定为输出模式，引脚开路 (注 1、注 4)。</li> </ul>
$\overline{\text{BHE}}$ 、 $\overline{\text{ALE}}$ 、 $\overline{\text{HLDA}}$ XOUT (注 5)、BCLK (注 6)	开路
$\overline{\text{HOLD}}$ 、 $\overline{\text{RDY}}$	通过电阻连接 VCC2 (上拉)。
XIN	通过电阻连接 VCC1 (上拉)。
AVCC	连接 VCC1。
AVSS、VREF	连接 VSS。

注 1. 在将端口设定为输出模式并且引脚为开路的情况下，在从复位到通过程序将端口转换为输出模式前，端口为输入模式。因此，引脚的电压电平不稳定，在端口为输入模式期间，电源电流有可能增加。

考虑到因噪声或者噪声引起的失控等而使方向寄存器的内容发生变化的情况，建议通过软件定期地重新设定方向寄存器的内容，以提高程序的可靠性。

注 2. 必须尽量用最短的布线 (不超过 2cm) 处理单片机中未使用的引脚。

注 3. 在给 CNVSS 引脚外加 VSS 电平的情况下，在从复位到通过程序转换处理器模式前，这些端口为输入端口。因此，引脚的电压电平不稳定，在这些端口为输入端口期间，电源电流有可能增加。

注 4. 端口 P7\_0、P7\_1、P8\_5 为 N 沟道漏极开路输出。

在将端口 P7\_0、P7\_1、P8\_5 设定为输出模式时，必须输出 “L” 电平。

注 5. 这是给 XIN 引脚输入外部时钟或者通过电阻连接 VCC1 的情况。

注 6. 如果将 PM0 寄存器的 PM07 位置 “1” (不输出 BCLK)，就必须通过电阻连接 VCC2 (上拉)。

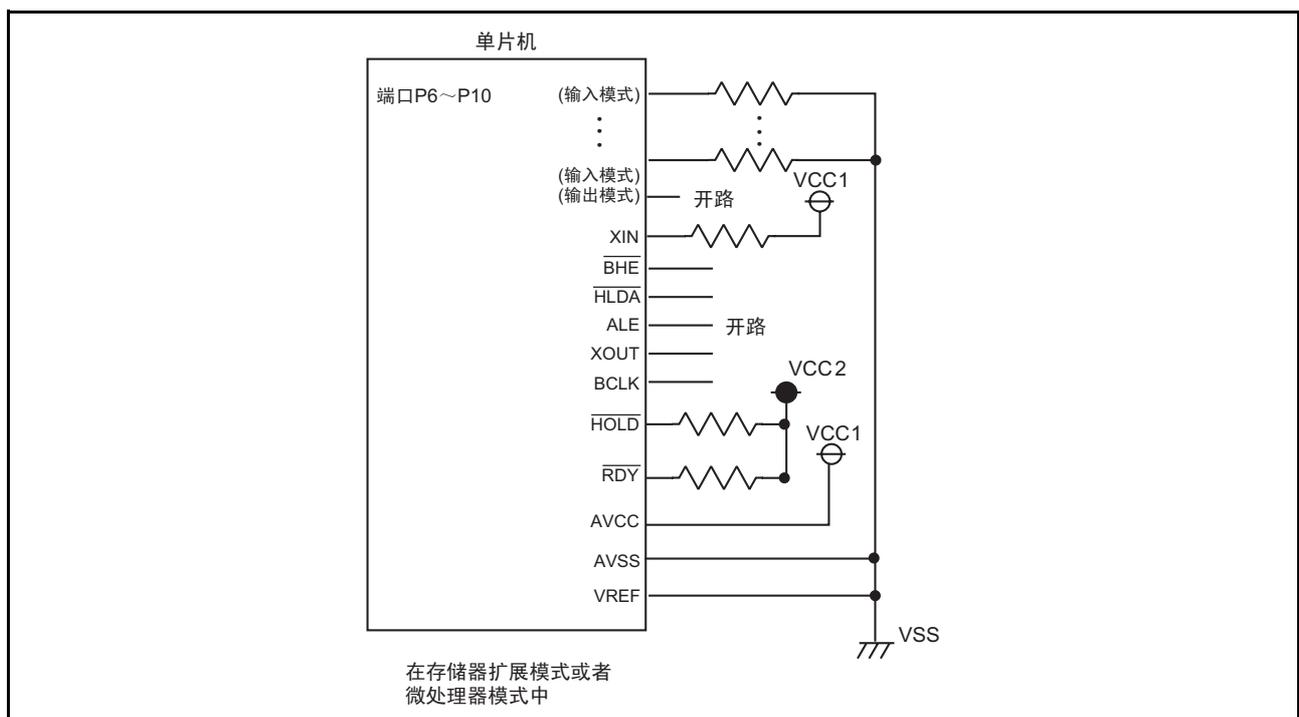


图 13.14 未使用引脚的处理例子 (在存储器扩展模式或者微处理器模式中)

## 13.6 使用可编程输入 / 输出端口时的注意事项

### 13.6.1 $\overline{\text{SD}}$ 输入的影响

当 TB2SC 寄存器的 IVPCR1 位为 “1”（允许通过  $\overline{\text{SD}}$  引脚输入进行三相输出的强制截止）时，如果给  $\overline{\text{SD}}$  引脚输入 “L” 电平，P7\_2 ~ P7\_5、P8\_0 ~ P8\_1 引脚就变为高阻抗。

### 13.6.2 SI/O3 和 SI/O4 的影响

如果将 S3C 寄存器的 SM32 位置 “1”，P9\_2 引脚就变为高阻抗；如果将 S4C 寄存器的 SM42 位置 “1”，P9\_6 引脚就变为高阻抗。

## 14. 中断

### 14.1 概要

中断的概要和输入 / 输出引脚分别如表 14.1 和表 14.2 所示。表 14.2 中所示的引脚是外部中断的输入引脚，与外围功能中断有关的引脚请参照各外围功能。

表 14.1 中断的概要

中断的分类		中断	功能
软件		未定义指令 (UND 指令) 上溢 (INTO 指令) BRK 指令 INT 指令	通过执行指令产生中断。 非屏蔽中断 (注 2)
硬件	特殊	NMI 看门狗定时器 振荡停止 / 再振荡的检测 电压监视 1 电压监视 2 地址匹配 单步 (注 1) DBC (注 1)	通过单片机的硬件产生中断。 非屏蔽中断 (注 2)
	外围功能	INT、定时器等 (参照“14.6.2 可变向量表”)	通过单片机内部的外围功能产生中断。 可屏蔽中断 (中断优先级: 7 级) (注 2)

注 1. 因为是开发工具专用的中断，所以不能使用。

注 2. 可屏蔽中断：能通过中断允许标志 (I 标志) 允许 (禁止) 中断，并且能通过中断优先级更改中断的优先级。

非屏蔽中断：不能通过中断允许标志 (I 标志) 允许 (禁止) 中断，也不能通过中断优先级更改中断的优先级。

表 14.2 输入 / 输出引脚

引脚名	输入 / 输出	功能
$\overline{\text{NMI}}$	输入	输入 $\overline{\text{NMI}}$ 中断。
$\overline{\text{INTi}}$	输入 (注 1)	输入 $\overline{\text{INTi}}$ 中断。
$\text{KIO} \sim \text{KI3}$	输入 (注 1)	键输入

i=0 ~ 7

注 1. 必须将引脚复用的端口方向位置“0” (输入模式)。

## 14.2 寄存器说明

表 14.3 寄存器结构 (1/2)

地址	寄存器名	寄存器符号	复位后的值
001Eh	处理器模式寄存器 2	PM2	XX00 0X01b
0042h	INT7 中断控制寄存器	INT7IC	XX00 X000b
0043h	INT6 中断控制寄存器	INT6IC	XX00 X000b
0044h	INT3 中断控制寄存器	INT3IC	XX00 X000b
0045h	定时器 B5 的中断控制寄存器	TB5IC	XXXX X000b
0046h	定时器 B4 的中断控制寄存器、 UART1 总线冲突检测的中断控制寄存器	TB4IC、 U1BCNIC	XXXX X000b
0047h	定时器 B3 的中断控制寄存器、 UART0 总线冲突检测的中断控制寄存器	TB3IC、 U0BCNIC	XXXX X000b
0048h	SI/O4 中断控制寄存器、 INT5 中断控制寄存器	S4IC、 INT5IC	XX00 X000b
0049h	SI/O3 中断控制寄存器、 INT4 中断控制寄存器	S3IC、 INT4IC	XX00 X000b
004Ah	UART2 总线冲突检测的中断控制寄存器	BCNIC	XXXX X000b
004Bh	DMA0 中断控制寄存器	DM0IC	XXXX X000b
004Ch	DMA1 中断控制寄存器	DM1IC	XXXX X000b
004Dh	键输入中断控制寄存器	KUPIC	XXXX X000b
004Eh	A/D 转换中断控制寄存器	ADIC	XXXX X000b
004Fh	UART2 发送中断控制寄存器	S2TIC	XXXX X000b
0050h	UART2 接收中断控制寄存器	S2RIC	XXXX X000b
0051h	UART0 发送中断控制寄存器	S0TIC	XXXX X000b
0052h	UART0 接收中断控制寄存器	S0RIC	XXXX X000b
0053h	UART1 发送中断控制寄存器	S1TIC	XXXX X000b
0054h	UART1 接收中断控制寄存器	S1RIC	XXXX X000b
0055h	定时器 A0 的中断控制寄存器	TA0IC	XXXX X000b
0056h	定时器 A1 的中断控制寄存器	TA1IC	XXXX X000b
0057h	定时器 A2 的中断控制寄存器	TA2IC	XXXX X000b
0058h	定时器 A3 的中断控制寄存器	TA3IC	XXXX X000b
0059h	定时器 A4 的中断控制寄存器	TA4IC	XXXX X000b
005Ah	定时器 B0 的中断控制寄存器	TB0IC	XXXX X000b
005Bh	定时器 B1 的中断控制寄存器	TB1IC	XXXX X000b
005Ch	定时器 B2 的中断控制寄存器	TB2IC	XXXX X000b
005Dh	INT0 中断控制寄存器	INT0IC	XX00 X000b
005Eh	INT1 中断控制寄存器	INT1IC	XX00 X000b
005Fh	INT2 中断控制寄存器	INT2IC	XX00 X000b
0069h	DMA2 中断控制寄存器	DM2IC	XXXX X000b
006Ah	DMA3 中断控制寄存器	DM3IC	XXXX X000b
006Bh	UART5 总线冲突检测的中断控制寄存器、 CEC1 中断控制寄存器	U5BCNIC、 CEC1IC	XXXX X000b
006Ch	UART5 发送中断控制寄存器、 CEC2 中断控制寄存器	S5TIC、 CEC2IC	XXXX X000b
006Dh	UART5 接收中断控制寄存器	S5RIC	XXXX X000b
006Eh	UART6 总线冲突检测的中断控制寄存器、 实时时钟周期的中断控制寄存器	U6BCNIC、 RTCTIC	XXXX X000b

表 14.4 寄存器结构 (2/2)

地址	寄存器名	寄存器符号	复位后的值
006Fh	UART6 发送中断控制寄存器、 实时时钟比较的中断控制寄存器	S6TIC、 RTCCIC	XXXX X000b
0070h	UART6 接收中断控制寄存器	S6RIC	XXXX X000b
0071h	UART7 总线冲突检测的中断控制寄存器、 遥控器信号接收功能 0 的中断控制寄存器	U7BCNIC、 PMC0IC	XXXX X000b
0072h	UART7 发送中断控制寄存器、 遥控器信号接收功能 1 的中断控制寄存器	S7TIC、 PMC1IC	XXXX X000b
0073h	UART7 接收中断控制寄存器	S7RIC	XXXX X000b
007Bh	I <sup>2</sup> C-bus 接口中断控制寄存器	IICIC	XXXX X000b
007Ch	SCL/SDA 中断控制寄存器	SCLDAIC	XXXX X000b
0205h	中断源选择寄存器 3	IFSR3A	00h
0206h	中断源选择寄存器 2	IFSR2A	00h
0207h	中断源选择寄存器	IFSR	00h
020Eh	地址匹配中断允许寄存器	AIER	XXXX XX00b
020Fh	地址匹配中断允许寄存器 2	AIER2	XXXX XX00b
0210h	地址匹配中断寄存器 0	RMAD0	00h
0211h			00h
0212h			X0h
0214h	地址匹配中断寄存器 1	RMAD1	00h
0215h			00h
0216h			X0h
0218h	地址匹配中断寄存器 2	RMAD2	00h
0219h			00h
021Ah			X0h
021Ch	地址匹配中断寄存器 3	RMAD3	00h
021Dh			00h
021Eh			X0h
0366h	端口控制寄存器	PCR	0000 0XX0b
0369h	$\overline{\text{NMI}}/\overline{\text{SD}}$ 数字滤波器寄存器	NMIDF	XXXX X000b

## 14.2.1 处理器模式寄存器 2 (PM2)

处理器模式寄存器2			
	符号 PM2	地址 地址001Eh	复位后的值 XX00 0X01b
位符号	位名	功能	RW
$\bar{\text{b}}0$	保留位	必须置“1”。	RW
PM21	系统时钟保护位	0: 通过PRCR寄存器保护时钟 1: 禁止改变时钟	RW
$\bar{\text{b}}2$	什么也不指定。只能写“0”，读取值为不定值。		—
$\bar{\text{b}}3$	保留位	必须置“0”。	RW
PM24	$\overline{\text{NMI}}$ 中断允许位	0: 禁止 $\overline{\text{NMI}}$ 中断 1: 允许 $\overline{\text{NMI}}$ 中断	RW
PM25	外围功能时钟fC提供允许位	0: 禁止提供 1: 允许提供	RW
$\bar{\text{b}}7\text{-}\bar{\text{b}}6$	什么也不指定。只能写“0”，读取值为不定值。		—

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 PM2 寄存器。

PM24 ( $\overline{\text{NMI}}$  中断允许位) (b4)

一旦 PM24 被置“1”，就不能通过程序置“0”（即使写“0”，值也不变）。

## 14.2.2 中断控制寄存器 1

(TB5IC、TB4IC/U1BCNIC、TB3IC/U0BCNIC、BCNIC、DM0IC ~ DM3IC、KUPIC、ADIC、S0TIC ~ S2TIC、S0RIC ~ S2RIC、TA0IC ~ TA4IC、TB0IC ~ TB2IC、U5BCNIC/CEC1IC、S5TIC/CEC2IC、S5RIC ~ S7RIC、U6BCNIC/RTCTIC、S6TIC/RTCCIC、U7BCNIC/PMC0IC、S7TIC/PMC1IC、IICIC、SCLDAIC)

中断控制寄存器1			
符号	地址	复位后的值	
TB5IC	地址0045h	XXXX X000b	
TB4IC/U1BCNIC	地址0046h	XXXX X000b	
TB3IC/U0BCNIC	地址0047h	XXXX X000b	
BCNIC	地址004Ah	XXXX X000b	
DM0IC~DM3IC	地址004Bh、004Ch、0069h、006Ah	XXXX X000b	
KUPIC	地址004Dh	XXXX X000b	
ADIC	地址004Eh	XXXX X000b	
S0TIC~S2TIC	地址0051h、0053h、004Fh	XXXX X000b	
S0RIC~S2RIC	地址0052h、0054h、0050h	XXXX X000b	
TA0IC~TA4IC	地址0055h~0059h	XXXX X000b	
TB0IC~TB2IC	地址005Ah~005Ch	XXXX X000b	
U5BCNIC/CEC1IC	地址006Bh	XXXX X000b	
S5TIC/CEC2IC	地址006Ch	XXXX X000b	
S5RIC~S7RIC	地址006Dh、0070h、0073h	XXXX X000b	
U6BCNIC/RTCTIC	地址006Eh	XXXX X000b	
S6TIC/RTCCIC	地址006Fh	XXXX X000b	
U7BCNIC/PMC0IC	地址0071h	XXXX X000b	
S7TIC/PMC1IC	地址0072h	XXXX X000b	
IICIC	地址007Bh	XXXX X000b	
SCLDAIC	地址007Ch	XXXX X000b	

位符号	位名	功能	RW
ILVL0	中断优先级选择位	b2 b1 b0 0 0 0: 0(禁止中断)	RW
ILVL1		0 0 1: 1	RW
ILVL2		0 1 0: 2	RW
		0 1 1: 3	RW
		1 0 0: 4	
		1 0 1: 5	
		1 1 0: 6	
		1 1 1: 7	
IR	中断请求位	0: 无中断请求 1: 有中断请求	RW
— (b7-b4)	什么也不指定。只能写“0”，读取值为不定值。		—

必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器。

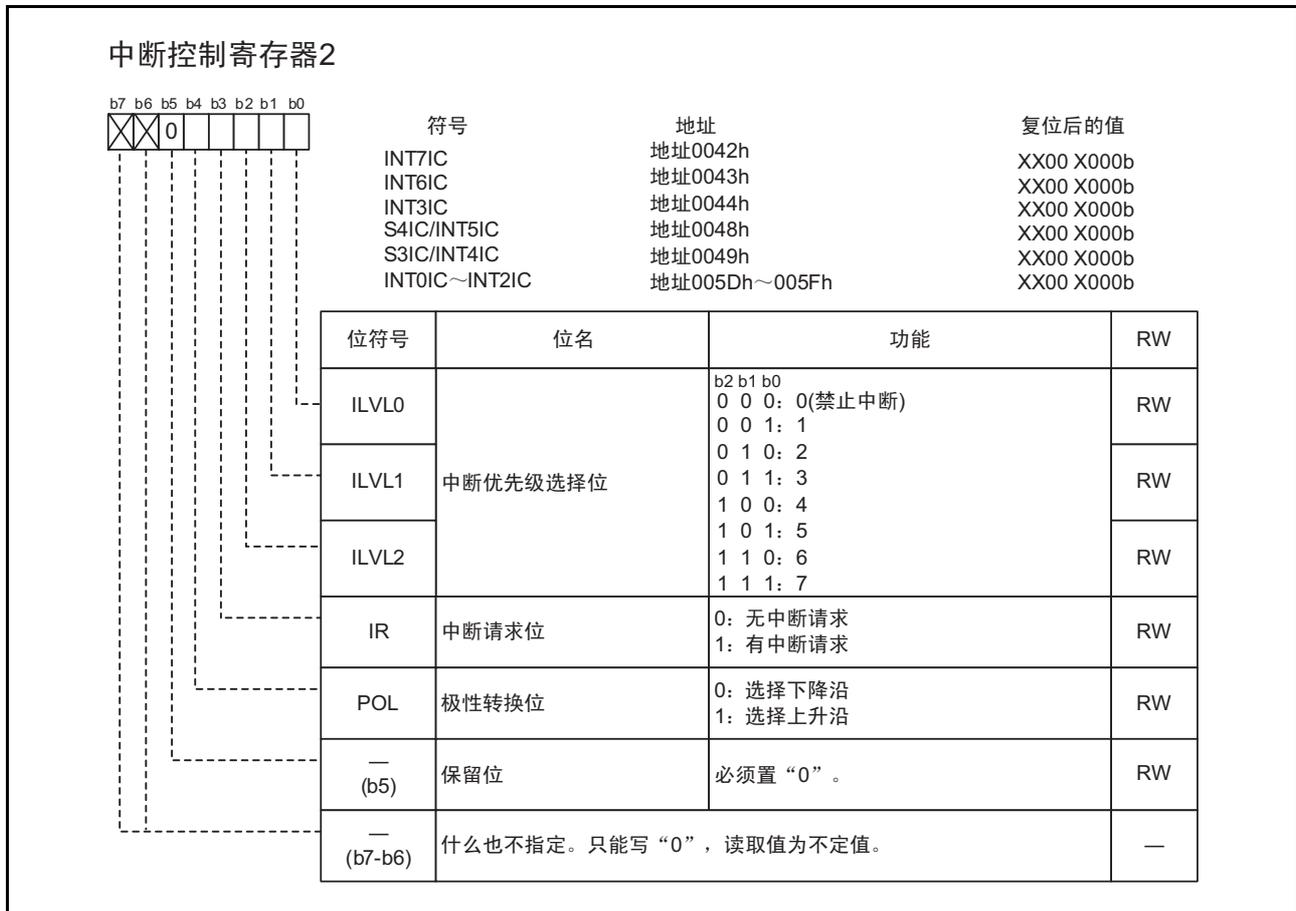
在多个中断源共用寄存器时，必须通过 IFSR2A、IFSR3A 寄存器进行选择。

## IR (中断请求位) (b3)

IR 位只能写“0”(不能写“1”)。

## 14.2.3 中断控制寄存器 2

(INT7IC、INT6IC、INT3IC、S4IC/INT5IC、S3IC/INT4IC、INT0IC ~ INT2IC)



必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器。

在多个中断源共用寄存器时，必须通过 IFSR 寄存器进行选择。

## ILVL2 ~ ILVL0 (中断优先级选择位) (b2 ~ b0)

在存储器扩展模式或者微处理器模式中，必须将 INT6IC、INT7IC 寄存器的 ILVL2 ~ ILVL0 位置“000b”（禁止中断）。

在 BYTE 引脚为“L”电平的存储器扩展模式或者微处理器模式中，必须将 INT3IC、INT4IC、INT5IC 寄存器的 ILVL2 ~ ILVL0 位置“000b”（禁止中断）。

## IR (中断请求位) (b3)

IR 位只能写“0”（不能写“1”）。

## POL (极性转换位) (b4)

当 IFSR 寄存器的 IFSR<sub>i</sub> 位 (i=0 ~ 5) 为“1”（双边沿）时，必须将 INT<sub>i</sub>IC 寄存器的 POL 位置“0”（下降沿）。同样，当 IFSR3A 寄存器的 IFSR30 位和 IFSR31 位为“1”（双边沿）时，必须将 INT6IC、INT7IC 寄存器的 POL 位置“0”（下降沿）。

当 IFSR 寄存器的 IFSR6 位为“0”（选择 SI/O3）时，必须将 S3IC 寄存器的 POL 位置“0”；当 IFSR7 位为“0”（选择 SI/O4）时，必须将 S4IC 寄存器的 POL 位置“0”（下降沿）。

## 14.2.4 中断源选择寄存器 3 (IFSR3A)

中断源选择寄存器3																																							
符号 IFSR3A	地址 地址0205h	复位后的值 00h																																					
	<table border="1"> <thead> <tr> <th>位符号</th> <th>位名</th> <th>功能</th> <th>RW</th> </tr> </thead> <tbody> <tr> <td>IFSR30</td> <td><math>\overline{\text{INT6}}</math>中断极性转换位</td> <td>0: 单边沿 1: 双边沿</td> <td>RW</td> </tr> <tr> <td>IFSR31</td> <td><math>\overline{\text{INT7}}</math>中断极性转换位</td> <td>0: 单边沿 1: 双边沿</td> <td>RW</td> </tr> <tr> <td>— (b2)</td> <td>保留位</td> <td>必须置“0”。</td> <td>RW</td> </tr> <tr> <td>IFSR33</td> <td>中断源转换位</td> <td>0: UART5开始/停止条件检测、 总线冲突检测 1: CEC1</td> <td>RW</td> </tr> <tr> <td>IFSR34</td> <td>中断源转换位</td> <td>0: UART5发送、NACK 1: CEC2</td> <td>RW</td> </tr> <tr> <td>IFSR35</td> <td>中断源转换位</td> <td>0: UART6开始/停止条件检测、 总线冲突检测 1: 实时时钟周期</td> <td>RW</td> </tr> <tr> <td>IFSR36</td> <td>中断源转换位</td> <td>0: UART6发送、NACK 1: 实时时钟比较</td> <td>RW</td> </tr> <tr> <td>— (b7)</td> <td>保留位</td> <td>必须置“0”。</td> <td>RW</td> </tr> </tbody> </table>	位符号	位名	功能	RW	IFSR30	$\overline{\text{INT6}}$ 中断极性转换位	0: 单边沿 1: 双边沿	RW	IFSR31	$\overline{\text{INT7}}$ 中断极性转换位	0: 单边沿 1: 双边沿	RW	— (b2)	保留位	必须置“0”。	RW	IFSR33	中断源转换位	0: UART5开始/停止条件检测、 总线冲突检测 1: CEC1	RW	IFSR34	中断源转换位	0: UART5发送、NACK 1: CEC2	RW	IFSR35	中断源转换位	0: UART6开始/停止条件检测、 总线冲突检测 1: 实时时钟周期	RW	IFSR36	中断源转换位	0: UART6发送、NACK 1: 实时时钟比较	RW	— (b7)	保留位	必须置“0”。	RW		
位符号	位名	功能	RW																																				
IFSR30	$\overline{\text{INT6}}$ 中断极性转换位	0: 单边沿 1: 双边沿	RW																																				
IFSR31	$\overline{\text{INT7}}$ 中断极性转换位	0: 单边沿 1: 双边沿	RW																																				
— (b2)	保留位	必须置“0”。	RW																																				
IFSR33	中断源转换位	0: UART5开始/停止条件检测、 总线冲突检测 1: CEC1	RW																																				
IFSR34	中断源转换位	0: UART5发送、NACK 1: CEC2	RW																																				
IFSR35	中断源转换位	0: UART6开始/停止条件检测、 总线冲突检测 1: 实时时钟周期	RW																																				
IFSR36	中断源转换位	0: UART6发送、NACK 1: 实时时钟比较	RW																																				
— (b7)	保留位	必须置“0”。	RW																																				

IFSR30 ( $\overline{\text{INT6}}$  中断极性转换位) (b0)

如果选择“1”，就必须将对应的 INT6IC 寄存器的 POL 位置“0”（下降沿）。

IFSR31 ( $\overline{\text{INT7}}$  中断极性转换位) (b1)

如果选择“1”，就必须将对应的 INT7IC 寄存器的 POL 位置“0”（下降沿）。

## 14.2.5 中断源选择寄存器 2 (IFSR2A)

中断源选择寄存器2		符号	地址	复位后的值
		IFSR2A	地址0206h	00h
位符号	位名	功能	RW	
— (b1-b0)	保留位	必须置“0”。	RW	
IFSR22	中断源转换位	0: 不使用 1: I <sup>2</sup> C-bus接口	RW	
IFSR23	中断源转换位	0: 不使用 1: SCL/SDA	RW	
IFSR24	中断源转换位	0: UART7开始/停止条件检测、 总线冲突检测 1: 遥控器信号接收功能0	RW	
IFSR25	中断源转换位	0: UART7发送、NACK 1: 遥控器信号接收功能1	RW	
IFSR26	中断源转换位	0: 定时器B3 1: UART0开始/停止条件检测、 总线冲突检测	RW	
IFSR27	中断源转换位	0: 定时器B4 1: UART1开始/停止条件检测、 总线冲突检测	RW	

## 14.2.6 中断源选择寄存器 (IFSR)

中断源选择寄存器		符号	地址	复位后的值
		IFSR	地址0207h	00h
位符号	位名	功能	RW	
IFSR0	$\overline{\text{INT0}}$ 中断极性转换位	0: 单边沿 1: 双边沿	RW	
IFSR1	$\overline{\text{INT1}}$ 中断极性转换位	0: 单边沿 1: 双边沿	RW	
IFSR2	$\overline{\text{INT2}}$ 中断极性转换位	0: 单边沿 1: 双边沿	RW	
IFSR3	$\overline{\text{INT3}}$ 中断极性转换位	0: 单边沿 1: 双边沿	RW	
IFSR4	$\overline{\text{INT4}}$ 中断极性转换位	0: 单边沿 1: 双边沿	RW	
IFSR5	$\overline{\text{INT5}}$ 中断极性转换位	0: 单边沿 1: 双边沿	RW	
IFSR6	中断源转换位	0: SI/O3 1: INT4	RW	
IFSR7	中断源转换位	0: SI/O4 1: INT5	RW	

IFSR5 ~ IFSR0 ( $\overline{\text{INT5}}$  ~  $\overline{\text{INT0}}$  中断极性转换位) (b5 ~ b0)

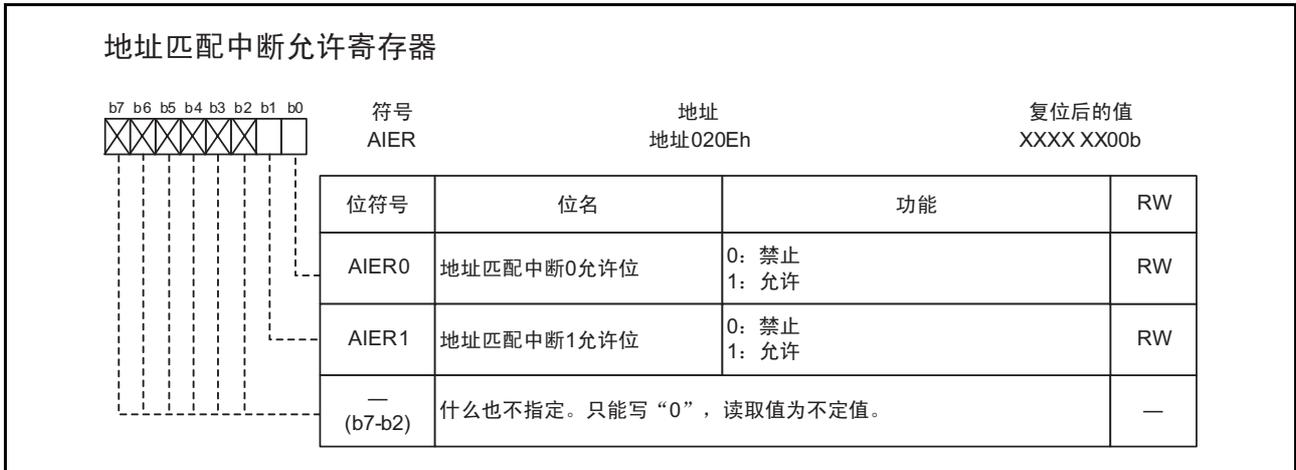
如果选择“1”（双边沿），就必须将对应的INT0IC ~ INT5IC寄存器的POL位置“0”（下降沿）。

## IFSR7、IFSR6（中断源转换位）(b7、b6)

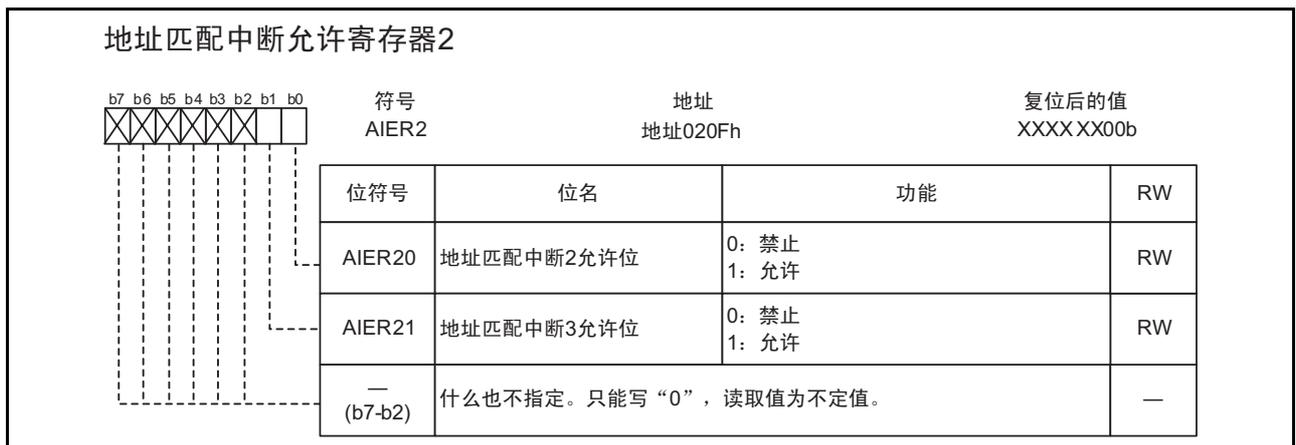
在存储器扩展模式或者微处理器模式中，当数据总线宽度为16位（BYTE引脚为“L”电平）时，必须将IFSR7位和IFSR6位置“0”（SI/O3和SI/O4）。

如果选择“0”（SI/O3和SI/O4），就必须将对应的S3IC、S4IC寄存器的POL位置“0”（下降沿）。

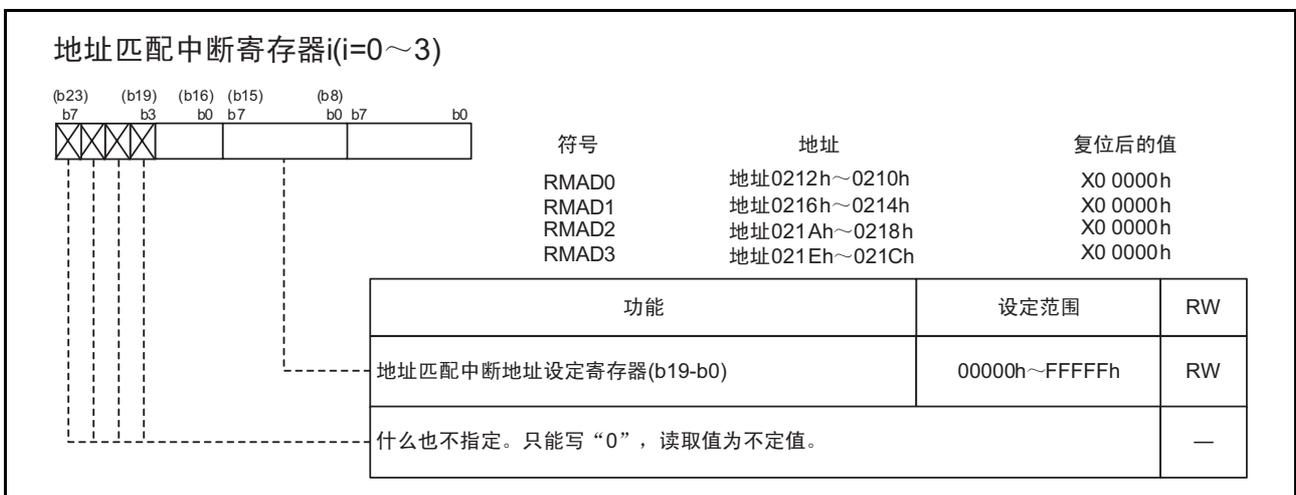
14.2.7 地址匹配中断允许寄存器 (AIER)



14.2.8 地址匹配中断允许寄存器 2 (AIER2)



14.2.9 地址匹配中断寄存器 i (RMADi) (i=0 ~ 3)



## 14.2.10 端口控制寄存器 (PCR)

端口控制寄存器				
		符号 PCR	地址 地址0366h	复位后的值 0000 0XX0b
位符号	位名	功能	RW	
PCR0	端口P1控制位	读P1寄存器时的运行: 0: 为输入端口时, 读P1_0~P1_7引脚的输入电平。 为输出端口时, 读端口锁存器。 1: 与输入端口和输出端口无关, 读端口锁存器。	RW	
(b2-b1)	什么也不指定。只能写“0”, 读取值为不定值。		—	
(b3)	保留位	必须置“0”。	RW	
PCR4	CEC输出允许位	0: 禁止CEC输出 1: 允许CEC输出	RW	
PCR5	INT6输入允许位	0: 允许 1: 禁止	RW	
PCR6	INT7输入允许位	0: 允许 1: 禁止	RW	
PCR7	键输入允许位	0: 允许 1: 禁止	RW	

PCR5 ( $\overline{\text{INT6}}$  输入允许位) (b5)

当 AN2\_4 引脚用于模拟输入时, 必须将 PCR5 位置“1”(禁止  $\overline{\text{INT6}}$  输入)。

PCR6 ( $\overline{\text{INT7}}$  输入允许位) (b6)

当 AN2\_5 引脚用于模拟输入时, 必须将 PCR6 位置“1”(禁止  $\overline{\text{INT7}}$  输入)。

## PCR7 (键输入允许位) (b7)

当 AN4 ~ AN7 引脚用于模拟输入时, 必须将 PCR7 位置“1”(禁止键输入)。

14.2.11  $\overline{\text{NMI}}/\overline{\text{SD}}$  数字滤波器寄存器 (NMIDF)

$\overline{\text{NMI}}/\overline{\text{SD}}$ 数字滤波器寄存器				
		符号 NMIDF	地址 地址0369h	复位后的值 XXXX X000b
位符号	位名	功能	RW	
NMIDF0	$\overline{\text{NMI}}/\overline{\text{SD}}$ 滤波器采样时钟选择位	b2 b1 b0 0 0 0: 无滤波器 0 0 1: CPU时钟的2分频 0 1 0: CPU时钟的4分频 0 1 1: CPU时钟的8分频 1 0 0: CPU时钟的16分频 1 0 1: CPU时钟的32分频 1 1 0: CPU时钟的64分频 1 1 1: CPU时钟的128分频	RW	
NMIDF1		RW		
NMIDF2		RW		
(b7-b3)		什么也不指定。只能写“0”, 读取值为不定值。	—	

必须在以下的状态下更改 NMIDF 寄存器:

- PM2 寄存器的 PM24 位为“0”(禁止 NMI 中断)。
- INVC0 寄存器的 INV02 位和 INV03 位都为“0”(不使用三相马达控制定时器功能、禁止三相马达控制定时器输出)。

另外, 一旦 PM24 被置“1”(允许 NMI 中断), 就不能通过程序置“0”。因此, 必须在将 PM24 位置“1”前更改 NMIDF 寄存器。

### 14.3 中断的分类

中断的分类如图 14.1 所示。

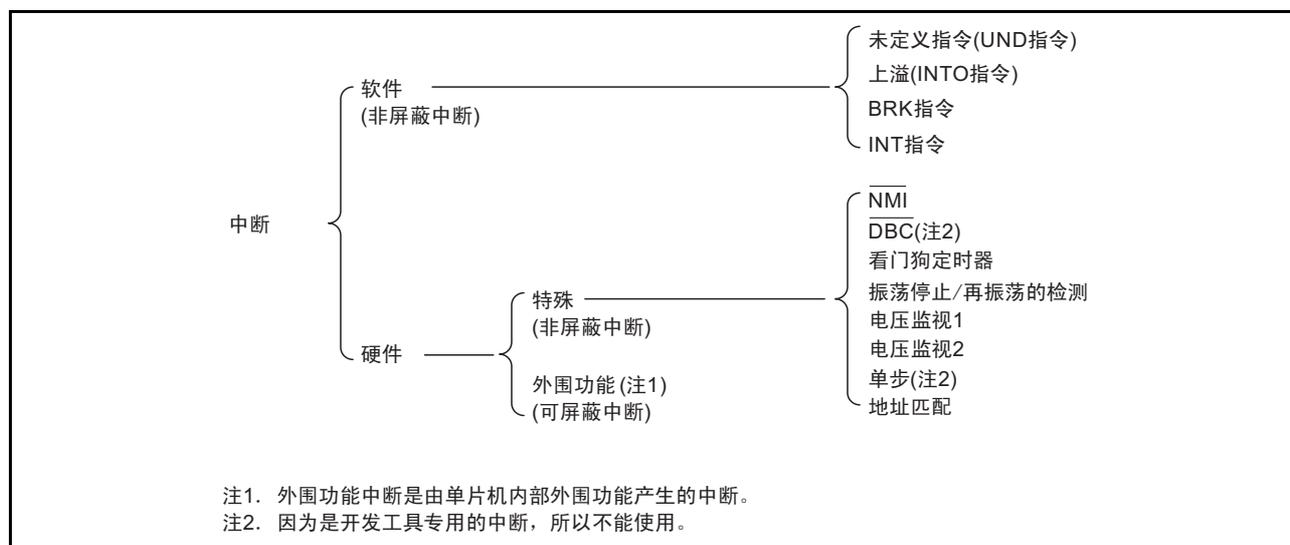


图 14.1 中断的分类

- 可屏蔽中断：能通过中断允许标志（I标志）允许（禁止）中断，并且能通过中断优先级更改中断的优先级。
- 非屏蔽中断：不能通过中断允许标志（I标志）允许（禁止）中断，也不能通过中断优先级更改中断的优先级。

### 14.4 软件中断

通过执行指令产生软件中断，软件中断是非屏蔽中断。

#### 14.4.1 未定义指令中断

如果执行 UND 指令，就产生未定义指令中断。

#### 14.4.2 上溢中断

在 FLG 寄存器的 O 标志为“1”（运算结果上溢）时，如果执行 INTO 指令，就产生上溢中断。根据运算，O 标志发生变化的指令如下：

ABS、ADC、ADCF、ADD、CMP、DIV、DIVU、DIVX、NEG、RMPA、SBB、SHA、SUB

#### 14.4.3 BRK 中断

如果执行 BRK 指令，就产生 BRK 中断。

#### 14.4.4 INT 指令中断

如果执行 INT 指令，就产生 INT 指令中断。能用 INT 指令指定的软件中断序号是 0 ~ 63。因为软件中断序号 2 ~ 31, 41 ~ 51, 59, 60 分配给外围功能中断，所以能通过执行 INT 指令执行和外围功能中断相同的中断程序。

对于软件中断序号 0 ~ 31，在执行指令时将 U 标志压栈，然后在将 U 标志置“0”（选择 ISP）后执行中断响应顺序。在从中断程序返回时恢复被压栈的 U 标志。对于软件中断序号 32 ~ 63，在执行指令时 U 标志不变，使用当时选择的 SP。

## 14.5 硬件中断

硬件中断有特殊中断和外围功能中断。

### 14.5.1 特殊中断

特殊中断是非屏蔽中断。

#### 14.5.1.1 $\overline{\text{NMI}}$ 中断

如果  $\overline{\text{NMI}}$  引脚的输入从 “H” 电平变为 “L” 电平，就产生  $\overline{\text{NMI}}$  中断。有关  $\overline{\text{NMI}}$  中断的详细内容，请参照 “14.9  $\overline{\text{NMI}}$  中断”。

#### 14.5.1.2 $\overline{\text{DBC}}$ 中断

因为  $\overline{\text{DBC}}$  中断是开发工具专用的中断，所以不能使用。

#### 14.5.1.3 看门狗定时器中断

看门狗定时器中断是由看门狗定时器产生的中断。在发生看门狗定时器中断后，必须刷新看门狗定时器。有关看门狗定时器的详细内容，请参照 “15. 看门狗定时器”。

#### 14.5.1.4 振荡停止 / 再振荡的检测中断

这是振荡停止 / 再振荡的检测功能产生的中断。有关振荡停止 / 再振荡的检测功能的详细内容，请参照 “8. 时钟发生电路”。

#### 14.5.1.5 电压监视 1 中断和电压监视 2 中断

电压监视 1 中断和电压监视 2 中断是由电压检测电路产生的中断。有关电压检测电路的详细内容，请参照 “7. 电压检测电路”。

#### 14.5.1.6 单步中断

因为单步中断是开发工具专用的中断，所以不能使用。

#### 14.5.1.7 地址匹配中断

如果 AIER 寄存器的 AIER0 位和 AIER1 位、AIER2 寄存器的 AIER20 位和 AIER21 位中的任意 1 位为 “1”（允许地址匹配中断），就在即将执行对应的 RMAD0 ~ RMAD3 寄存器指向的地址的指令前产生地址匹配中断。

有关地址匹配中断的详细内容，请参照 “14.11 地址匹配中断”。

### 14.5.2 外围功能中断

外围功能中断是由单片机内部的外围功能产生的中断，是可屏蔽中断。外围功能中断的中断源请参照 “表 14.6 ~ 表 14.7 可变量表”，外围功能的详细内容请参照各外围功能的说明。

## 14.6 中断和中断向量

1 个向量为 4 个字节。必须给各中断向量设定中断程序的起始地址。如果接受中断请求，就转移到设定在中断向量的地址。中断向量如图 14.2 所示。

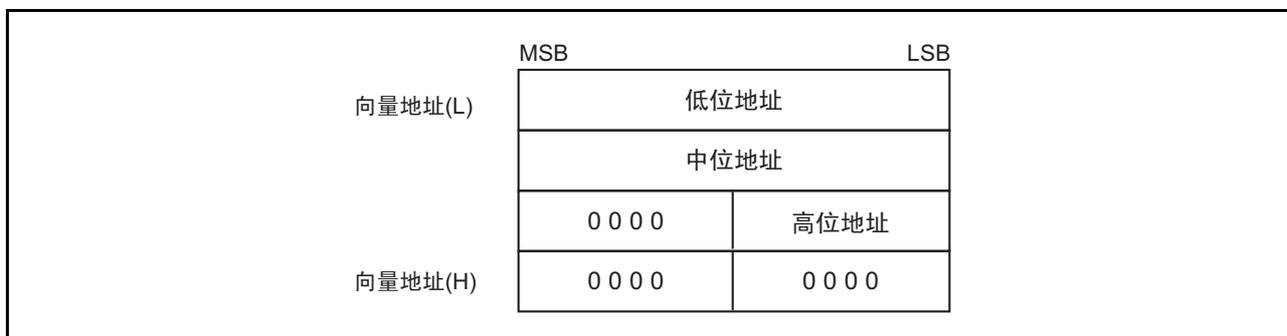


图 14.2 中断向量

### 14.6.1 固定向量表

固定向量表分配在地址 FFFDCh ~ 地址 FFFFh，如表 14.5 所示。闪存版的 ID 码检查功能和 OFS1 地址使用固定向量的向量地址（H），详细内容请参照“30.5 闪存改写的禁止功能”。

表 14.5 固定向量表

中断源	向量地址 地址（L）~地址（H）	参照
未定义指令（UND 指令）	FFFDCh ~ FFFDFh	M16C/60、M16C/20、M16C/Tiny 系列 软件手册
上溢（INTO 指令）	FFFE0h ~ FFFE3h	
BRK 指令（注 2）	FFFE4h ~ FFFE7h	
地址匹配	FFFE8h ~ FFFEbH	14.11 地址匹配中断
单步（注 1）	FFFECh ~ FFEFh	—
看门狗定时器 振荡停止 / 再振荡的检测 电压监视 1、电压监视 2	FFFF0h ~ FFFF3h	15. 看门狗定时器 8. 时钟发生电路 7. 电压检测电路
DBC（注 1）	FFFF4h ~ FFFF7h	—
NMI	FFFF8h ~ FFFFBh	14.9 NMI 中断
复位	FFFFCh ~ FFFFh	6. 复位

注 1. 因为是开发工具专用的中断，所以不能使用。

注 2. 当地址 FFFE6h 的内容为 FFh 时，从可变向量表内的向量指向的地址开始执行。

## 14.6.2 可变向量表

从设定在 INTB 寄存器中的起始地址开始的 256 个字节为可变向量表区。可变向量表如表 14.6 ~ 表 14.7 所示。如果将偶数地址设定到 INTB 寄存器，就能比奇数地址更快地执行中断响应顺序。

表 14.6 可变向量表 (1/2)

中断源	向量地址 (注 1) 地址 (L) ~ 地址 (H)	软件 中断序号	参照
INT 指令中断	+0 ~ +3 (0000h ~ 0003h) ~ +252 ~ +255 (00FCh ~ 00FFh)	0 ~ 63	M16C/60、M16C/20、M16C/Tiny 系列 软件手册
BRK 指令 (注 5)	+0 ~ +3 (0000h ~ 0003h)	0	
INT7	+8 ~ +11 (0008h ~ 000Bh)	2	14.8 INT 中断
INT6	+12 ~ +15 (000Ch ~ 000Fh)	3	
INT3	+16 ~ +19 (0010h ~ 0013h)	4	
定时器 B5	+20 ~ +23 (0014h ~ 0017h)	5	18. 定时器 B
定时器 B4、UART1 开始 / 停止条件检测、 总线冲突检测 (注 4)	+24 ~ +27 (0018h ~ 001Bh)	6	18. 定时器 B 23. 串行接口 UARTi (i=0 ~ 2,5 ~ 7)
定时器 B3、UART0 开始 / 停止条件检测、 总线冲突检测 (注 4)	+28 ~ +31 (001Ch ~ 001Fh)	7	
SI/O4、INT5 (注 2)	+32 ~ +35 (0020h ~ 0023h)	8	14.8 INT 中断
SI/O3、INT4 (注 2)	+36 ~ +39 (0024h ~ 0027h)	9	24. 串行接口 SI/O3 和 SI/O4
UART2 开始 / 停止条件检测、总线冲突检测	+40 ~ +43 (0028h ~ 002Bh)	10	23. 串行接口 UARTi (i=0 ~ 2,5 ~ 7)
DMA0	+44 ~ +47 (002Ch ~ 002Fh)	11	16. DMAC
DMA1	+48 ~ +51 (0030h ~ 0033h)	12	
键输入中断	+52 ~ +55 (0034h ~ 0037h)	13	14.10 键输入中断
A/D 转换器	+56 ~ +59 (0038h ~ 003Bh)	14	27. A/D 转换器
UART2 发送、NACK2 (注 3)	+60 ~ +63 (003Ch ~ 003Fh)	15	23. 串行接口 UARTi (i=0 ~ 2,5 ~ 7)
UART2 接收、ACK2 (注 3)	+64 ~ +67 (0040h ~ 0043h)	16	
UART0 发送、NACK0 (注 3)	+68 ~ +71 (0044h ~ 0047h)	17	
UART0 接收、ACK0 (注 3)	+72 ~ +75 (0048h ~ 004Bh)	18	
UART1 发送、NACK1 (注 3)	+76 ~ +79 (004Ch ~ 004Fh)	19	
UART1 接收、ACK1 (注 3)	+80 ~ +83 (0050h ~ 0053h)	20	
定时器 A0	+84 ~ +87 (0054h ~ 0057h)	21	
定时器 A1	+88 ~ +91 (0058h ~ 005Bh)	22	
定时器 A2	+92 ~ +95 (005Ch ~ 005Fh)	23	
定时器 A3	+96 ~ +99 (0060h ~ 0063h)	24	
定时器 A4	+100 ~ +103 (0064h ~ 0067h)	25	
定时器 B0	+104 ~ +107 (0068h ~ 006Bh)	26	18. 定时器 B
定时器 B1	+108 ~ +111 (006Ch ~ 006Fh)	27	
定时器 B2	+112 ~ +115 (0070h ~ 0073h)	28	

注 1. 这是从 INTB 寄存器指向的地址开始的相对地址。

注 2. 必须通过 IFSR 寄存器的 IFSR6 位和 IFSR7 位选择该中断源。

注 3. 在 I<sup>2</sup>C 模式中，NACK 和 ACK 为中断源。

注 4. 必须通过 IFSR2A 寄存器的 IFSR26 位和 IFSR27 位选择该中断源。

注 5. 不能通过 I 标志禁止该中断源。

表 14.7 可变向量表 (2/2)

中断源	向量地址 (注 1) 地址 (L) ~ 地址 (H)	软件 中断序号	参照
INT0	+116 ~ +119 (0074h ~ 0077h)	29	14.8 INT 中断
INT1	+120 ~ +123 (0078h ~ 007Bh)	30	
INT2	+124 ~ +127 (007Ch ~ 007Fh)	31	
DMA2	+164 ~ +167 (00A4h ~ 00A7h)	41	16. DMAC
DMA3	+168 ~ +171 (00A8h ~ 00ABh)	42	
UART5 开始 / 停止条件检测、总线冲突检测、CEC1 (注 3)	+172 ~ +175 (00ACh ~ 00AFh)	43	23. 串行接口 UARTi (i=0 ~ 2,5 ~ 7) 26. CEC (Consumer Electronics Control) 功能
UART5 发送、NACK5、CEC2 (注 2、注 3)	+176 ~ +179 (00B0h ~ 00B3h)	44	
UART5 接收、ACK5 (注 2)	+180 ~ +183 (00B4h ~ 00B7h)	45	
UART6 开始 / 停止条件检测、总线冲突检测、实时时钟周期 (注 4)	+184 ~ +187 (00B8h ~ 00BBh)	46	23. 串行接口 UARTi (i=0 ~ 2,5 ~ 7) 20. 实时时钟
UART6 发送、NACK6、实时时钟比较 (注 2、注 4)	+188 ~ +191 (00BCh ~ 00BFh)	47	
UART6 接收、ACK6 (注 2)	+192 ~ +195 (00C0h ~ 00C3h)	48	
UART7 开始 / 停止条件检测、总线冲突检测、遥控器信号接收功能 0 (注 5)	+196 ~ +199 (00C4h ~ 00C7h)	49	23. 串行接口 UARTi (i=0 ~ 2,5 ~ 7) 22. 遥控器信号接收功能
UART7 发送、NACK7、遥控器信号接收功能 1 (注 2、注 5)	+200 ~ +203 (00C8h ~ 00CBh)	50	
UART7 接收、ACK7 (注 2)	+204 ~ +207 (00CCh ~ 00CFh)	51	
I <sup>2</sup> C-bus 接口中断 (注 6)	+236 ~ +239 (00ECh ~ 00EFh)	59	25. 多主控 I <sup>2</sup> C-bus 接口
SCL/SDA 中断 (注 6)	+240 ~ +243 (00F0h ~ 00F3h)	60	

- 注 1. 这是从 INTB 寄存器指向的地址开始的相对地址。
- 注 2. 在 I<sup>2</sup>C 模式中，NACK 和 ACK 为中断源。
- 注 3. 必须通过 IFSR3 寄存器的 IFSR33 位和 IFSR34 位选择该中断源。
- 注 4. 必须通过 IFSR3 寄存器的 IFSR35 位和 IFSR36 位选择该中断源。
- 注 5. 必须通过 IFSR2 寄存器的 IFSR24 位和 IFSR25 位选择该中断源。
- 注 6. 必须通过 IFSR2 寄存器的 IFSR22 位和 IFSR23 位选择该中断源。

## 14.7 中断控制

### 14.7.1 可屏蔽中断的控制

以下说明可屏蔽中断的允许和禁止以及接受优先级的设定，但是在此说明的内容不适用于非屏蔽中断。

通过 FLG 寄存器的 I 标志、IPL 以及各中断控制寄存器的 ILVL2 ~ ILVL0 位允许或者禁止可屏蔽中断，各中断控制寄存器的 IR 位表示中断请求的有无。

#### 14.7.1.1 I 标志

通过 I 标志允许或者禁止可屏蔽中断。如果将 I 标志置“1”（允许），就允许可屏蔽中断；如果置“0”（禁止），就禁止全部的可屏蔽中断。

#### 14.7.1.2 IR 位

如果发生中断请求，IR 位就变为“1”（有中断请求）。在接受中断请求后，IR 位变为“0”（无中断请求）。

能通过程序给 IR 位写“0”，但是不能写“1”。

#### 14.7.1.3 ILVL2 ~ ILVL0 位、IPL

能通过 ILVL2 ~ ILVL0 位设定中断优先级。

中断优先级的设定以及 IPL 允许的中断优先级分别如表 14.8 和表 14.9 所示。

接受中断请求的条件如下所示：

- I 标志=1
- IR 位=1
- 中断优先级 > IPL

I 标志、IR 位、ILVL2 ~ ILVL0 位和 IPL 各自独立，互不影响。

表 14.8 中断优先级的设定

ILVL2 ~ ILVL0 位	中断优先级	优先级
000b	0（禁止中断）	—
001b	1	低 ↑ ↓ 高
010b	2	
011b	3	
100b	4	
101b	5	
110b	6	
111b	7	

表 14.9 IPL 允许的中断优先级

IPL	允许的中断优先级
000b	允许 1 级以上 (含 1 级)
001b	允许 2 级以上 (含 2 级)
010b	允许 3 级以上 (含 3 级)
011b	允许 4 级以上 (含 4 级)
100b	允许 5 级以上 (含 5 级)
101b	允许 6 级以上 (含 6 级)
110b	允许 7 级以上 (含 7 级)
111b	禁止全部的可屏蔽中断

### 14.7.2 中断响应顺序

以下说明从接受中断请求到执行中断程序的中断响应顺序。

如果在执行指令时发生中断请求，CPU 就在该指令执行结束后判断优先级，在下一个周期转移到中断响应顺序。但是，如果在执行 SMOVB、SMOVF、SSTR、RMPA 指令时发生中断请求，就暂时中断指令的运行，并转移到中断响应顺序。

中断响应顺序的运行如下所示，中断响应顺序的执行时间如图 14.3 所示。

1. 在 CPU 通过读地址 00000h 获得中断信息 (中断序号和中断请求优先级) 后，对应的中断 IR 位变为“0” (无中断请求)。
2. 将中断响应顺序前的 FLG 寄存器保存到 CPU 内部的临时寄存器 (注 1)。
3. FLG 寄存器中的 I 标志、D 标志和 U 标志的状态如下所示：  
I 标志为“0” (禁止中断)。  
D 标志为“0” (禁止单步中断)。  
U 标志为“0” (指定 ISP)。  
但是，如果执行软件中断序号 32~63 的 INT 指令，U 标志就不变。
4. 将 CPU 内部的临时寄存器 (注 1) 压栈。
5. 将 PC 压栈。
6. 给 IPL 设定已接受中断的中断优先级。
7. 将设定在中断向量的中断程序的起始地址取到 PC。

在中断响应顺序结束后，从中断程序的起始地址开始执行指令。

注 1. 用户不能使用。

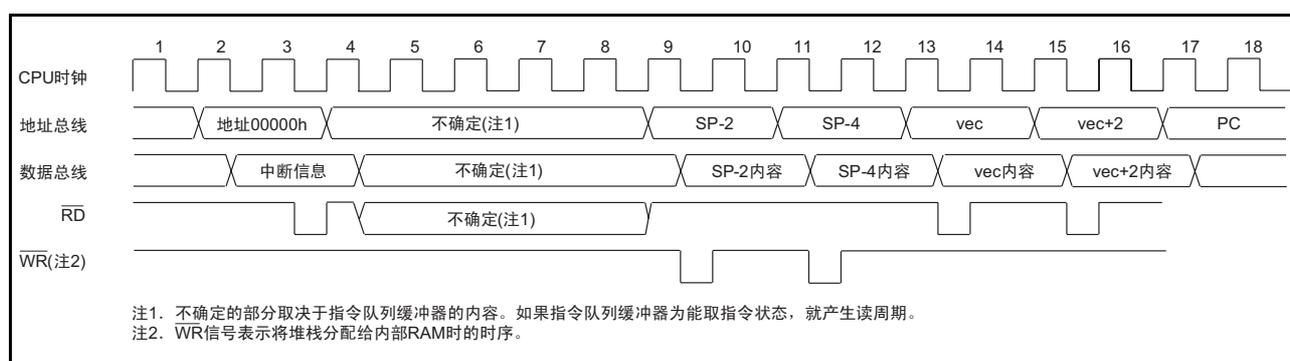


图 14.3 中断响应顺序的执行时间

### 14.7.3 中断响应时间

中断响应时间如图 14.4 所示。中断响应时间是从发生中断请求开始到执行中断程序内的第一条指令为止的时间。此时间由发生中断请求开始到正在执行的指令结束为止的时间（图 14.4 的 (a)）和执行中断响应顺序的时间（图 14.4 的 (b)）构成。

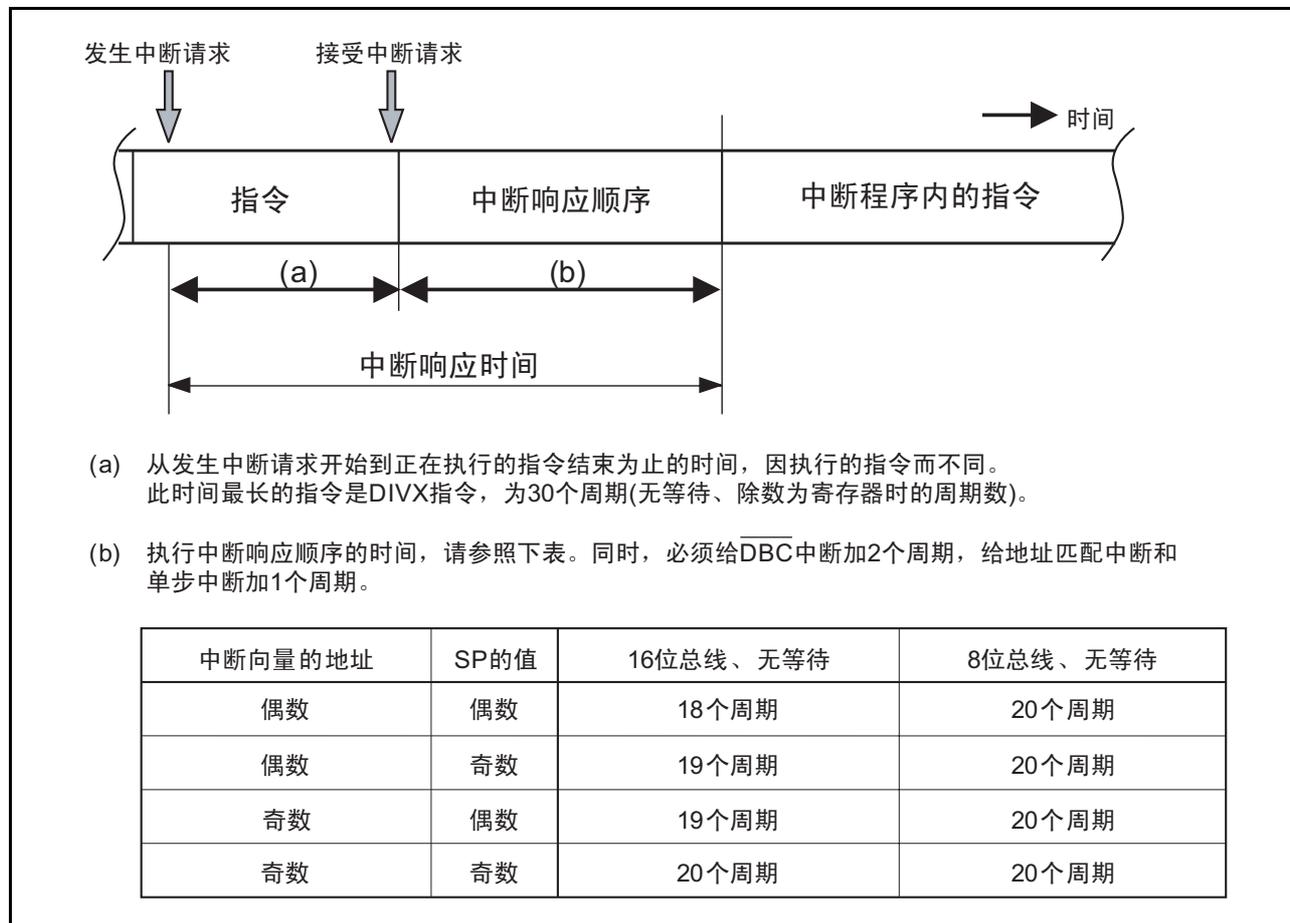


图 14.4 中断响应时间

### 14.7.4 接受中断请求时的 IPL 变化

如果接受可屏蔽中断的中断请求，就给 IPL 设定已接受中断的中断优先级。

如果接受软件中断和特殊中断请求，就给 IPL 设定表 14.10 所示的值。接受软件中断和特殊中断时的 IPL 值如表 14.10 所示。

表 14.10 接受软件中断和特殊中断时的 IPL 值

中断源	IPL 的设定值
看门狗定时器、 $\overline{NMI}$ 、振荡停止 / 再振荡的检测、电压监视 1、电压监视 2	7
软件、地址匹配、 $\overline{DBC}$ 、单步	不变

### 14.7.5 寄存器压栈

在中断响应顺序中，将 FLG 寄存器和 PC 压栈。

先将 PC 的高 4 位、FLG 寄存器的高 4 位（IPL）和低 8 位共 16 位压栈，然后将 PC 的低 16 位压栈。接受中断请求前后的堆栈状态如图 14.5 所示。

必须在中断程序的开始位置通过程序将其他需要的寄存器压栈。如果使用 PUSHM 指令，就能用 1 条指令将 SP 以外的全部寄存器压栈。

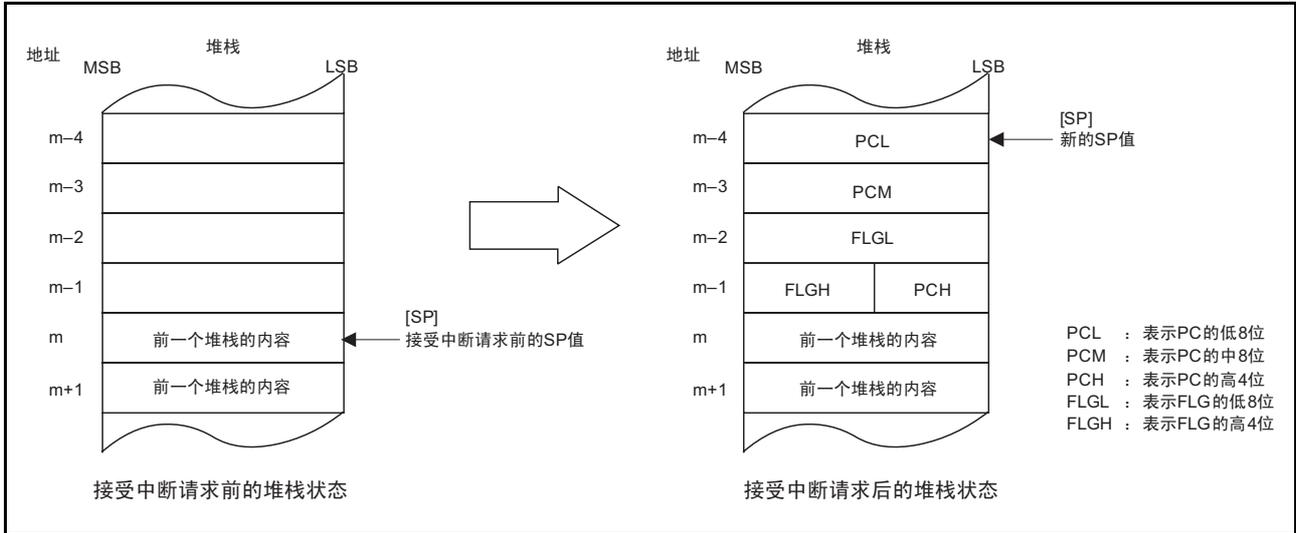


图 14.5 接受中断请求前后的堆栈状态

根据接受中断请求时的 SP（注 1）是偶数还是奇数，中断响应顺序中的寄存器压栈操作不同。当 SP（注 1）为偶数时，同时将 FLG 寄存器和 PC 的各 16 位压栈；当 SP（注 1）为奇数时，按 8 位分 2 次压栈。寄存器的压栈操作如图 14.6 所示。

注 1. 如果执行软件序号 32 ~ 63 的 INT 指令，就为 U 标志表示的 SP，否则为 ISP。

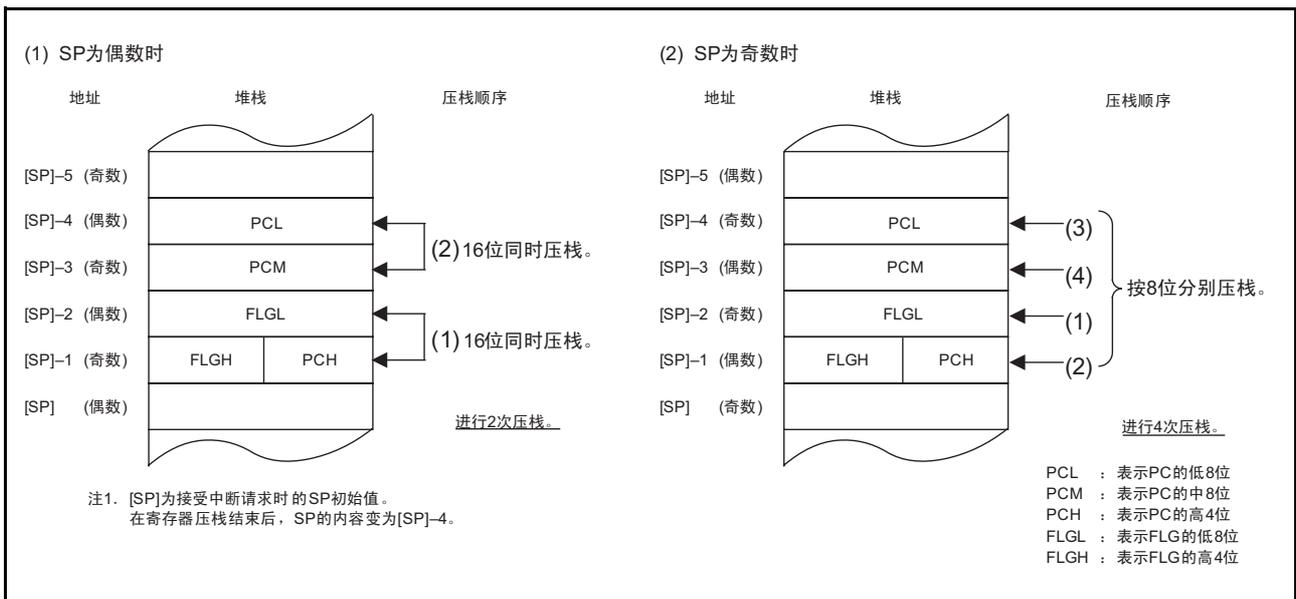


图 14.6 寄存器的压栈操作

### 14.7.6 从中断程序的返回

如果在中断程序的最后执行 REIT 指令，就先恢复被压栈的中断响应顺序前的 FLG 寄存器和 PC，然后返回到接受中断请求前执行的程序。

必须在执行 REIT 指令前使用 POPM 指令等，恢复在中断程序内通过程序压栈的寄存器。

在转换寄存器组时，通过执行 REIT 指令转换为中断响应顺序前的寄存器组。

### 14.7.7 中断优先级

如果在同一采样点（调查是否有中断请求时）发生 2 个或者 2 个以上的中断请求，就先接受优先级高的中断。

能通过 ILVL2 ~ ILVL0 位任意选择可屏蔽中断（外围功能中断）的优先级。如果中断优先级为相同的设定值，就接受硬件设定的优先级高的中断。

通过硬件设定看门狗定时器中断等特殊中断的优先级。硬件中断的中断优先级如图 14.7 所示。

软件中断不受中断优先级的影响。如果执行指令，就执行中断程序。

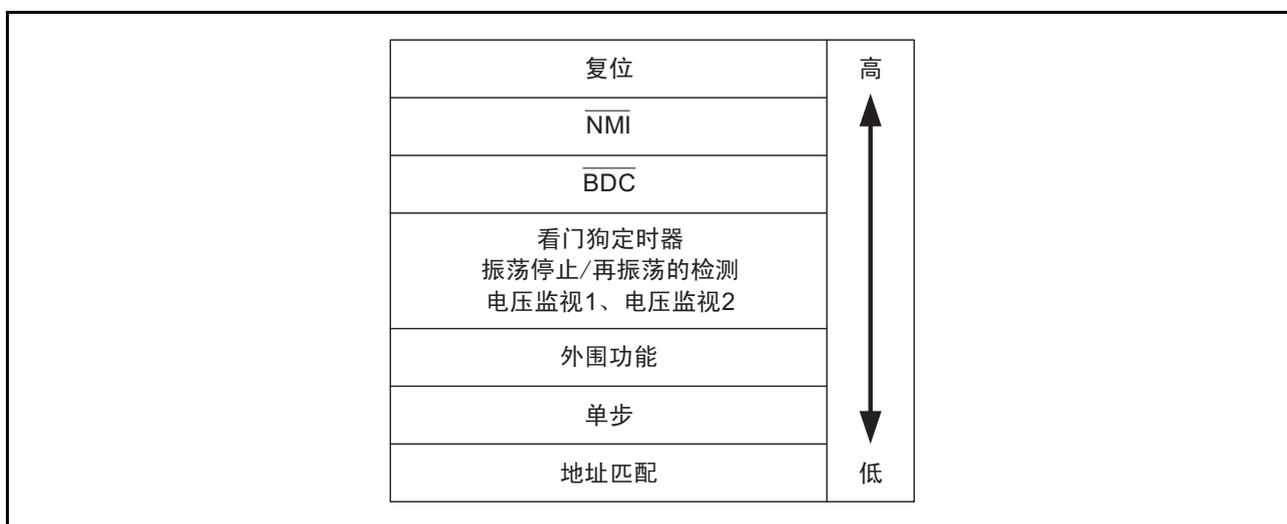


图 14.7 硬件中断的中断优先级

### 14.7.8 中断优先级的判断电路

中断优先级的判断电路用于从同一采样点发生请求的中断中选择优先级最高的中断。

中断优先级的判断电路 1 和中断优先级的判断电路 2 分别如图 14.8 和图 14.9。

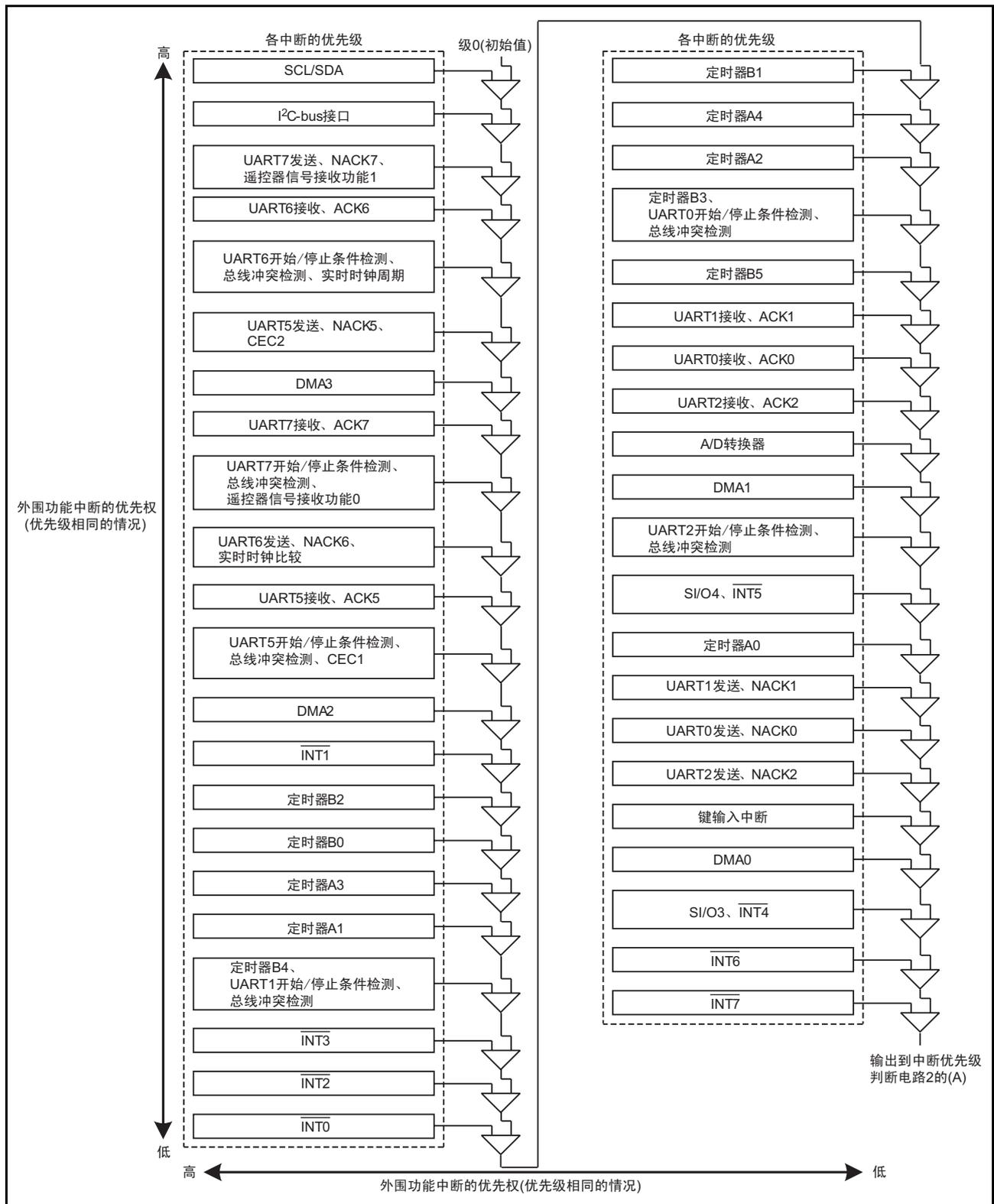


图 14.8 中断优先级的判断电路 1

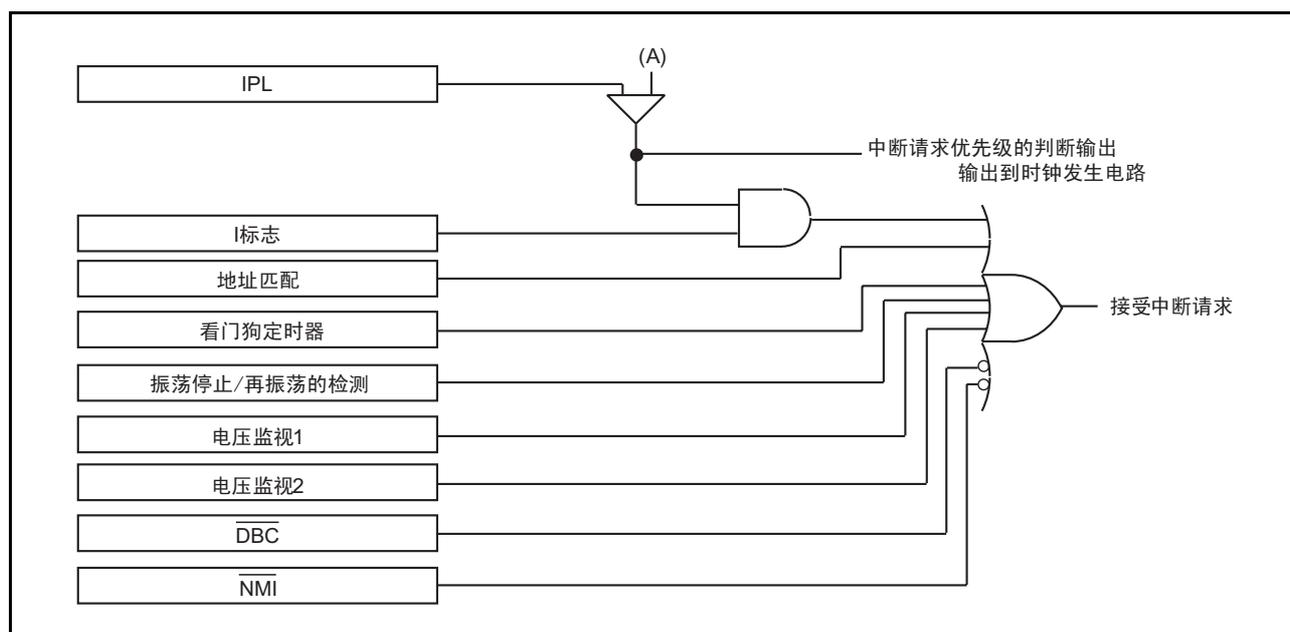


图 14.9 中断优先级的判断电路 2

### 14.7.9 多重中断

转移到中断程序时的状态如下所示：

- I标志=0（禁止中断）
- IR位=0（无中断请求）
- 中断优先级=IPL

能通过在中断程序内将 I 标志置“1”（允许中断），接受优先级高于 IPL 的中断请求。

另外，保持因优先级低而未被接受的中断请求（IR 位）。而且，在通过 REIT 指令恢复 IPL 并判断中断优先级时，如果是以下的状态，就接受所保持的中断请求。

保持的中断请求的中断优先级 > 被恢复的 IPL

## 14.8 $\overline{\text{INT}}$ 中断

$\overline{\text{INT}}_i$  中断（ $i=0 \sim 7$ ）是由外部输入引起的中断，能通过 IFSR 寄存器的 IFSR $_i$  位、IFSR3A 寄存器的 IFSR30 位和 IFSR31 位选择极性。

INT4 和 SI/O3、 $\overline{\text{INT}}_5$  和 SI/O4 共用向量以及中断控制寄存器。在使用  $\overline{\text{INT}}_4$  中断时，必须将 IFSR 寄存器的 IFSR6 位置“1”（ $\overline{\text{INT}}_4$ ）；在使用  $\overline{\text{INT}}_5$  中断时，必须将 IFSR 寄存器的 IFSR7 位置“1”（ $\overline{\text{INT}}_5$ ）。

在更改 IFSR6 位和 IFSR7 位后，必须先将对应的 IR 位置“0”（无中断请求），然后允许中断。

在使用  $\overline{\text{INT}}_6$  中断时，必须将 PCR 寄存器的 PCR5 位置“0”（允许  $\overline{\text{INT}}_6$  输入）；在使用  $\overline{\text{INT}}_7$  中断时，必须将 PCR 寄存器的 PCR6 位置“0”（允许  $\overline{\text{INT}}_7$  输入）。

## 14.9 $\overline{\text{NMI}}$ 中断

在  $\overline{\text{NMI}}$  引脚的输入从“H”电平变为“L”电平时发生  $\overline{\text{NMI}}$  中断， $\overline{\text{NMI}}$  中断是非屏蔽中断。在使用  $\overline{\text{NMI}}$  中断时，必须将 PM2 寄存器的 PM24 位置“1”（NMI 功能）。 $\overline{\text{NMI}}$  输入有数字滤波器，数字滤波器请参照“13. 可编程输入/输出端口”， $\overline{\text{NMI}}$  中断的框图如图 14.10 所示。

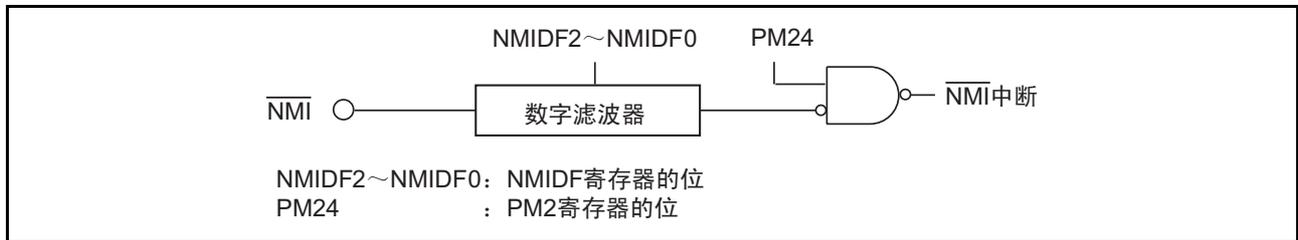


图 14.10  $\overline{\text{NMI}}$  中断的框图

## 14.10 键输入中断

当 PCR 寄存器的 PCR7 位为“0”（允许  $\overline{\text{KI0}} \sim \overline{\text{KI3}}$  键输入）时，如果 P10\_4 ~ P10\_7 中的 PD10 寄存器的 PD10\_4 ~ PD10\_7 位被置“0”（输入）的任意引脚的输入为“L”电平，KUPIC 寄存器的 IR 位就变为“1”（有键输入中断请求）。在将  $\overline{\text{KI0}} \sim \overline{\text{KI3}}$  引脚中的任意一个引脚用于键输入中断输入时，AN4 ~ AN7 都不能用作模拟输入引脚。如果 PD10\_4 ~ PD10\_7 位被置“0”（输入模式）的任意引脚的输入为“L”电平，就无法检测到其他引脚的键输入中断。

键输入中断也能用作解除等待模式和停止模式的键唤醒功能。

键输入中断的框图如图 14.11 所示。

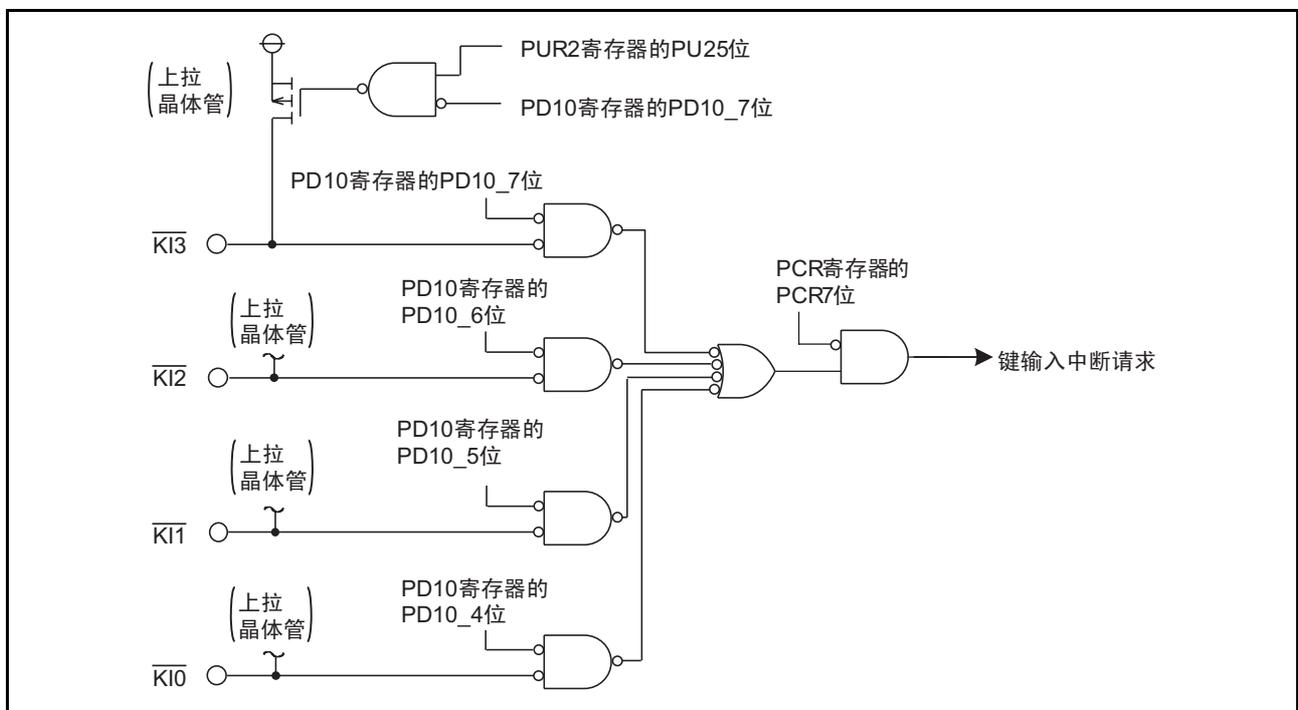


图 14.11 键输入中断的框图

### 14.11 地址匹配中断

在即将执行  $RMADi$  寄存器 ( $i=0 \sim 3$ ) 指向的地址的指令前发生地址匹配中断。必须将指令的起始地址设定到  $RMADi$  寄存器, 能通过  $AIER$  寄存器的  $AIER0$  位和  $AIER1$  位、 $AIER2$  寄存器的  $AIER20$  位和  $AIER21$  位禁止或者允许中断, 地址匹配中断不受  $I$  标志和  $IPL$  的影响。接受地址匹配中断请求时被压栈的  $PC$  值 (参照“14.7.5 寄存器压栈”) 因  $RMADi$  寄存器指向的地址的指令而不同 (正确的返回目标地址没有被压栈)。因此, 从地址匹配中断返回时, 必须使用以下的任何一种方法:

- 改写堆栈的内容, 使用  $REIT$  指令返回。
- 使用  $POP$  等指令将堆栈恢复到接受中断请求前的状态, 然后用跳转指令返回。

接受地址匹配中断请求时被压栈的  $PC$  值如表 14.11 所示。

请参照“14.2.7 地址匹配中断允许寄存器 ( $AIER$ )”、“14.2.8 地址匹配中断允许寄存器 2 ( $AIER2$ )”、“14.2.9 地址匹配中断寄存器  $i$  ( $RMADi$ ) ( $i=0 \sim 3$ )”。

表 14.11 接受地址匹配中断请求时被压栈的  $PC$  值

RMADi 寄存器指向的地址的指令	被压栈的 $PC$ 值
<ul style="list-style-type: none"> <li>• 16 位操作码指令</li> <li>• 如下所示的 8 位操作码指令</li> </ul>	RMADi 寄存器指向的地址 +2
ADD.B:S #IMM8,dest      SUB.B:S #IMM8,dest      AND.B:S #IMM8,dest	
OR.B:S #IMM8,dest      MOV.B:S #IMM8,dest      STZ #IMM8,dest	
STNZ #IMM8,dest      STZX #IMM81,#IMM82,dest	
CMP.B:S #IMM8,dest      PUSHM src      POPM dest	
JMPS #IMM8      JSRS #IMM8	
MOV.B:S #IMM,dest (但是, dest=A0 或者 A1)	
上述以外	RMADi 寄存器指向的地址 +1

被压栈的  $PC$  值请参照“14.7.5 寄存器压栈”。

表 14.12 地址匹配中断源和相关寄存器的对应

地址匹配中断源	地址匹配中断允许位	地址匹配中断寄存器
地址匹配中断 0	$AIER0$	$RMAD0$
地址匹配中断 1	$AIER1$	$RMAD1$
地址匹配中断 2	$AIER20$	$RMAD2$
地址匹配中断 3	$AIER21$	$RMAD3$

## 14.12 非屏蔽中断源的判断

看门狗定时器中断、振荡停止 / 再振荡的检测中断、电压监视 1 中断、电压监视 2 中断共用向量。在使用这些中断中的多个功能时，必须在中断处理程序中读这些事件的检测标志，判断是哪个中断源产生的中断请求。用于判断非屏蔽中断源的位如表 14.13 所示。

表 14.13 用于判断非屏蔽中断源的位

中断	检测标志	功能
	位的位置	
看门狗定时器	VW2C 寄存器的 VW2C3 位（看门狗定时器下溢的检测）	0: 未检测到 1: 检测到
振荡停止 / 再振荡的检测	CM2 寄存器的 CM22 位（振荡停止 / 再振荡的检测）	
电压监视 1	VW1C 寄存器的 VW1C2 位（经过 Vdet1 的检测）	
电压监视 2	VW2C 寄存器的 VW2C2 位（经过 Vdet2 的检测）	

## 14.13 使用中断时的注意事项

### 14.13.1 读地址 00000h

不能通过程序读地址 00000h。如果接受可屏蔽中断的中断请求，CPU 就在中断响应顺序中从地址 00000h 读中断信息（中断序号和中断请求优先级）。此时，接受中断的 IR 位为“0”。

如果通过程序读地址 00000h，允许的中断中优先级最高的中断的 IR 位就变为“0”。因此，有可能中断被取消或者发生意外的中断请求。

### 14.13.2 SP 的设定

必须在接受中断前给 SP（USP、ISP）设定值。复位后，SP（USP、ISP）为“0000h”。因此，如果在给 SP（USP、ISP）设定值前接受中断，就会导致系统失控。

尤其在使用  $\overline{\text{NMI}}$  中断时，必须在程序的开头给 ISP 设定值。只有复位后的第一条指令，才禁止了包括  $\overline{\text{NMI}}$  中断在内的全部中断。

### 14.13.3 $\overline{\text{NMI}}$ 中断

- 在不使用  $\overline{\text{NMI}}$  中断时，必须将 PM2 寄存器的 PM24 位置“0”（禁止  $\overline{\text{NMI}}$  中断）。
- 在 PM24 位为“1”（允许  $\overline{\text{NMI}}$  中断）并且给  $\overline{\text{NMI}}$  引脚输入“L”电平时，不能转移到停止模式。在给  $\overline{\text{NMI}}$  引脚输入“L”电平时，CM1 寄存器的 CM10 位被固定为“0”。
- 在 PM24 位为“1”（允许  $\overline{\text{NMI}}$  中断）并且给  $\overline{\text{NMI}}$  引脚输入“L”电平时，不能转移到等待模式。在给  $\overline{\text{NMI}}$  引脚输入“L”电平时，虽然 CPU 停止运行，但是 CPU 时钟没有停止振荡，所以消耗电流不会减少。在这种情况下，能通过以后的中断正常返回。
- 必须将  $\overline{\text{NMI}}$  引脚输入信号的“L”电平宽度和“H”电平宽度至少设定为 2 个 CPU 时钟周期 + 300ns。

### 14.13.4 中断源的变更

如果更改中断源，中断控制寄存器的 **IR** 位就有可能变为“1”（有中断请求）。在使用中断时，必须在更改中断源后将 **IR** 位置“0”（无中断请求）。

中断源的变更是指更改各软件中断序号分配的中断源、极性和时序的全部要素。因此，如果外围功能的模式变更等与中断源、极性和时序有关，就必须在更改这些内容后将 **IR** 位置“0”（无中断请求）。外围功能的中断请参照各外围功能。

中断源的变更步骤例子如图 14.12 所示。

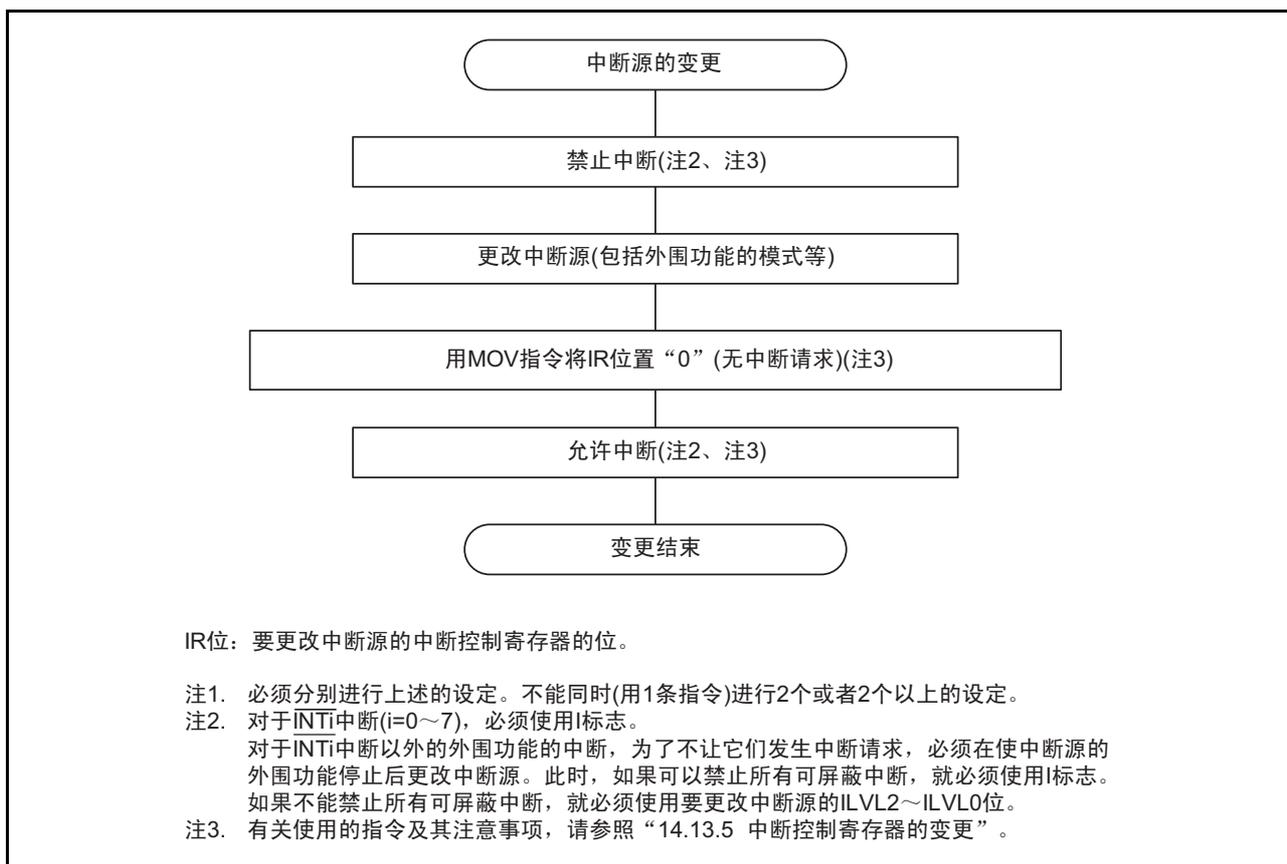


图 14.12 中断源的变更步骤例子

### 14.13.5 中断控制寄存器的变更

1. 必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器。如果有可能发生中断请求，就必须在禁止中断后更改中断控制寄存器。
2. 在禁止中断后更改中断控制寄存器时，必须注意所使用的指令。
  - 非 **IR** 位的变更  
 如果在执行指令时发生与该寄存器对应的中断请求，就有可能因 **IR** 位不变为“1”（有中断请求）而忽视中断。如果引起问题，就必须使用以下的指令更改寄存器。  
 对象指令: **AND**、**OR**、**BCLR**、**BSET**
  - **IR** 位的变更  
 在将 **IR** 位置“0”（无中断请求）时，根据所使用的指令，**IR** 位有可能不变为“0”。必须使用 **MOV** 指令将 **IR** 位置“0”。
3. 在使用 **I** 标志禁止中断时，必须按照以下的参考程序例子来设定 **I** 标志（参考程序例子的中断控制寄存器的变更请参照上一项2.）。

例 1～例 3 是防止因受到内部总线和指令队列缓冲器的影响而使 I 标志在更改中断控制寄存器前变为“1”（允许中断）的方法。

例 1: 用 NOP 指令等待中断控制寄存器被更改的例子

```
INT_SWITCH1:
  FCLR   I           ; 禁止中断
  AND.B  #00H, 0055H ; 将 TA0IC 寄存器置 “00h”
  NOP
  NOP
  FSET   I           ; 允许中断
```

NOP 指令的条数如下:

在不使用 HOLD 时, 为 2 条; 在使用 HOLD 时, 为 4 条。

例 2: 用虚读让 FSET 指令等待的例子

```
INT_SWITCH2:
  FCLR   I           ; 禁止中断
  AND.B  #00H, 0055H ; 将 TA0IC 寄存器置 “00h”
  MOV.W  MEM, R0     ; 虚读
  FSET   I           ; 允许中断
```

例 3: 用 POPC 指令更改 I 标志的例子

```
INT_SWITCH3:
  PUSHC  FLG
  FCLR   I           ; 禁止中断
  AND.B  #00H, 0055H ; 将 TA0IC 寄存器置 “00h”
  POPC   FLG         ; 允许中断
```

### 14.13.6 $\overline{\text{INT}}$ 中断

- 与 CPU 时钟无关,  $\overline{\text{INT0}} \sim \overline{\text{INT7}}$  引脚的输入信号至少需要  $t_w(\text{INL})$  的“L”电平宽度或者  $t_w(\text{INH})$  的“H”电平宽度。
- 如果更改 INT0IC ~ INT7IC 寄存器的 POL 位、IFSR 寄存器的 IFSR7 ~ IFSR0 位、IFSR3A 寄存器的 IFSR31 ~ IFSR30 位、IR 位就有可能变为“1”（有中断请求）。必须在更改这些位后将 IR 位置“0”（无中断请求）。

## 15. 看门狗定时器

### 15.1 概要

看门狗定时器有 1 个 15 位计数器，能选择计数源保护模式是否有效。

看门狗定时器的规格如表 15.1 所示。

看门狗定时器复位的详细内容请参照“6.4.8 看门狗定时器复位”。

看门狗定时器的框图如图 15.1 所示。

表 15.1 看门狗定时器的规格

项目	计数源保护模式无效	计数源保护模式有效
计数源	CPU 时钟	fOCO-S
计数	递减计数	
计数开始条件	可选择以下任意一项（通过 OFS1 地址的 WDTON 位）： <ul style="list-style-type: none"> <li>复位后自动开始计数。</li> <li>通过写 WDTS 寄存器开始计数。</li> </ul>	
计数停止条件	停止模式、等待模式、总线保持状态	无
看门狗定时器的计数器刷新时序	<ul style="list-style-type: none"> <li>复位（参照“6. 复位”）</li> <li>将“00h”和“FFh”写到 WDTR 寄存器。</li> <li>下溢</li> </ul>	
下溢时的运行	看门狗定时器中断或者看门狗定时器复位	看门狗定时器复位
选择功能	<ul style="list-style-type: none"> <li>预分频器的分频比 16 分频或者 128 分频（通过 WDC 寄存器的 WDC7 位选择）。 但是，当 CM0 寄存器的 CM07 位为“1”（副时钟）时，为 2 分频。</li> <li>计数源保护模式 有效或者无效（通过 OFS1 地址的 CSPROINI 位和 CSPR 寄存器的 CSPRO 位选择）。</li> </ul>	

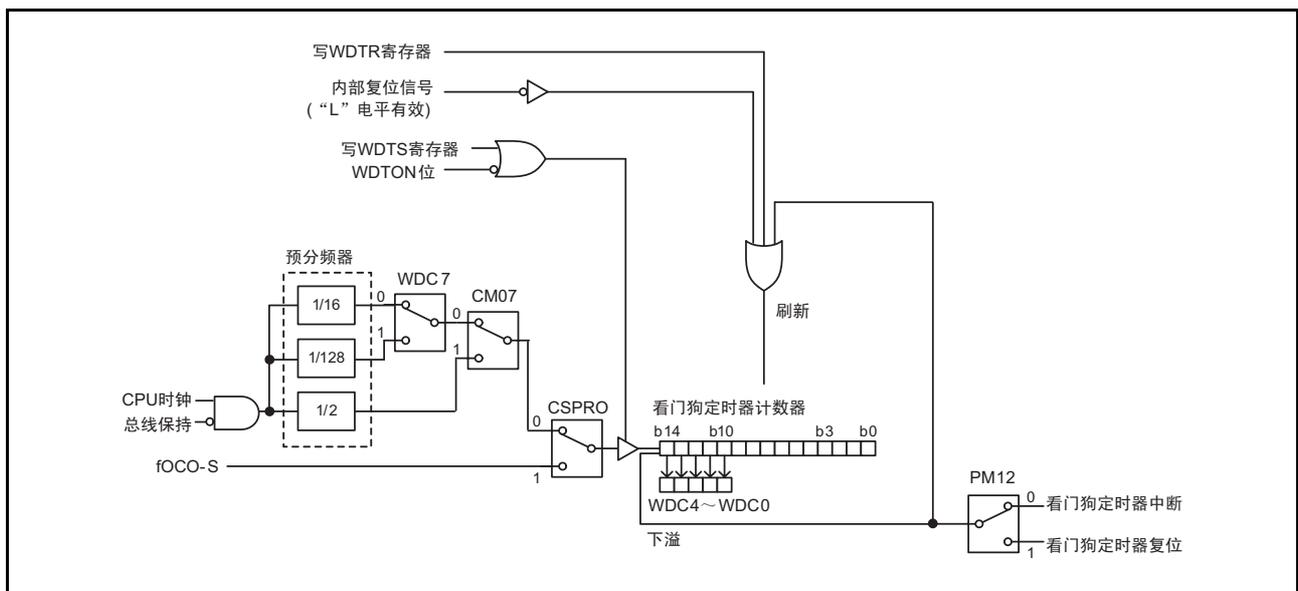


图 15.1 看门狗定时器的框图

## 15.2 寄存器说明

表 15.2 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
002Ch	电压监视 2 电路的控制寄存器	VW2C	1000 0X10b
037Ch	计数源保护模式寄存器	CSPR	00h (注 1)
037Dh	看门狗定时器的刷新寄存器	WDTR	XXh
037Eh	看门狗定时器的开始寄存器	WDTS	XXh
037Fh	看门狗定时器的控制寄存器	WDC	00XX XXXXb

注 1. 当 OFS1 地址的 CSPROINI 位为 0 时，复位后的值为“1000 0000b”。

### 15.2.1 电压监视 2 电路的控制寄存器 (VW2C)

电压监视2电路的控制寄存器				
位	符号	地址	复位后的值	
b7 b6 b5 b4 b3 b2 b1 b0	VW2C	地址002Ch	1000 0X10b (硬件复位、上电复位、电压监视0复位)	
	位符号	位名	功能	RW
	VW2C0	电压监视2中断/复位的允许位	0: 禁止 1: 允许	RW
	VW2C1	电压监视2数字滤波器的无效模式选择位	0: 数字滤波器有效 1: 数字滤波器无效	RW
	VW2C2	电压变化检测标志	0: 未检测到 1: 检测到经过Vdet2	RW
	VW2C3	WDT检测标志	0: 未检测到 1: 检测到看门狗定时器的下溢	RW
	VW2F0	采样时钟选择位	b5 b4 0 0: fOCO-S的1分频 0 1: fOCO-S的2分频 1 0: fOCO-S的4分频 1 1: fOCO-S的8分频	RW
	VW2F1			
	VW2C6	电压监视2电路的模式选择位	0: 在经过Vdet2时, 发生电压监视2中断。 1: 在经过Vdet2时, 发生电压监视2复位。	RW
	VW2C7	电压监视2中断/复位的 发生条件选择位	0: $VCC1 \geq Vdet2$ 时 1: $VCC1 \leq Vdet2$ 时	RW

必须在将 PRCR 寄存器的 PRC3 位置“1”（允许写）后改写 VW2C 寄存器。

如果改写 VW2C 寄存器，VW2C2 位就有可能变为“1”。必须在改写 VW2C 寄存器后将 VW2C2 位置“0”。

在电压监视 1 复位、电压监视 2 复位、振荡停止检测复位、看门狗定时器复位或者软件复位时，VW2C3 位不变。

#### VW2C3 (WDT 检测标志) (b3)

必须在通过中断程序判断看门狗定时器、振荡停止 / 再振荡的检测、电压监视 1、电压监视 2 的中断源时使用此位。

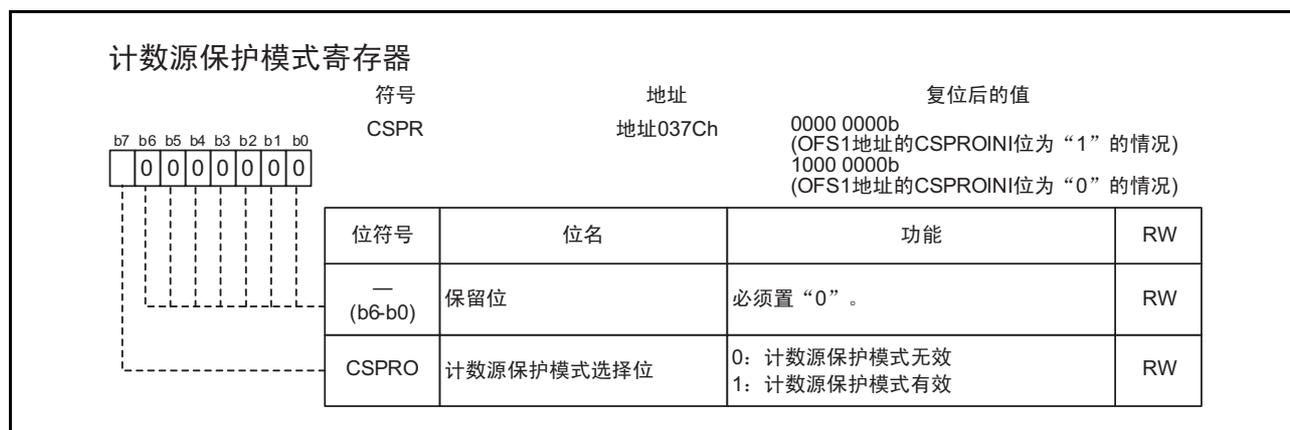
[为“0”的条件]

- 通过程序写“0”。

[为“1”的条件]

- 检测到看门狗定时器的下溢  
(即使通过程序写“1”，值也不变)

## 15.2.2 计数源保护模式寄存器 (CSPR)



## CSPRO (计数源保护模式选择位) (b7)

必须在看门狗定时器开始计数前选择 CSPRO 位，而在开始计数后不能更改 CSPRO 位。

[为“0”的条件]

- 在OFS1地址的CSPROINI位为“1”的状态下复位。  
(即使通过程序写“0”，值也不变)

[为“1”的条件]

- OFS1地址的CSPROINI位为“0”。
  - 在通过程序写“0”后继续写“1”。
- 另外，在写“0”和写“1”期间，不能发生中断和DMA传送。

## 15.2.3 看门狗定时器的刷新寄存器 (WDTR)



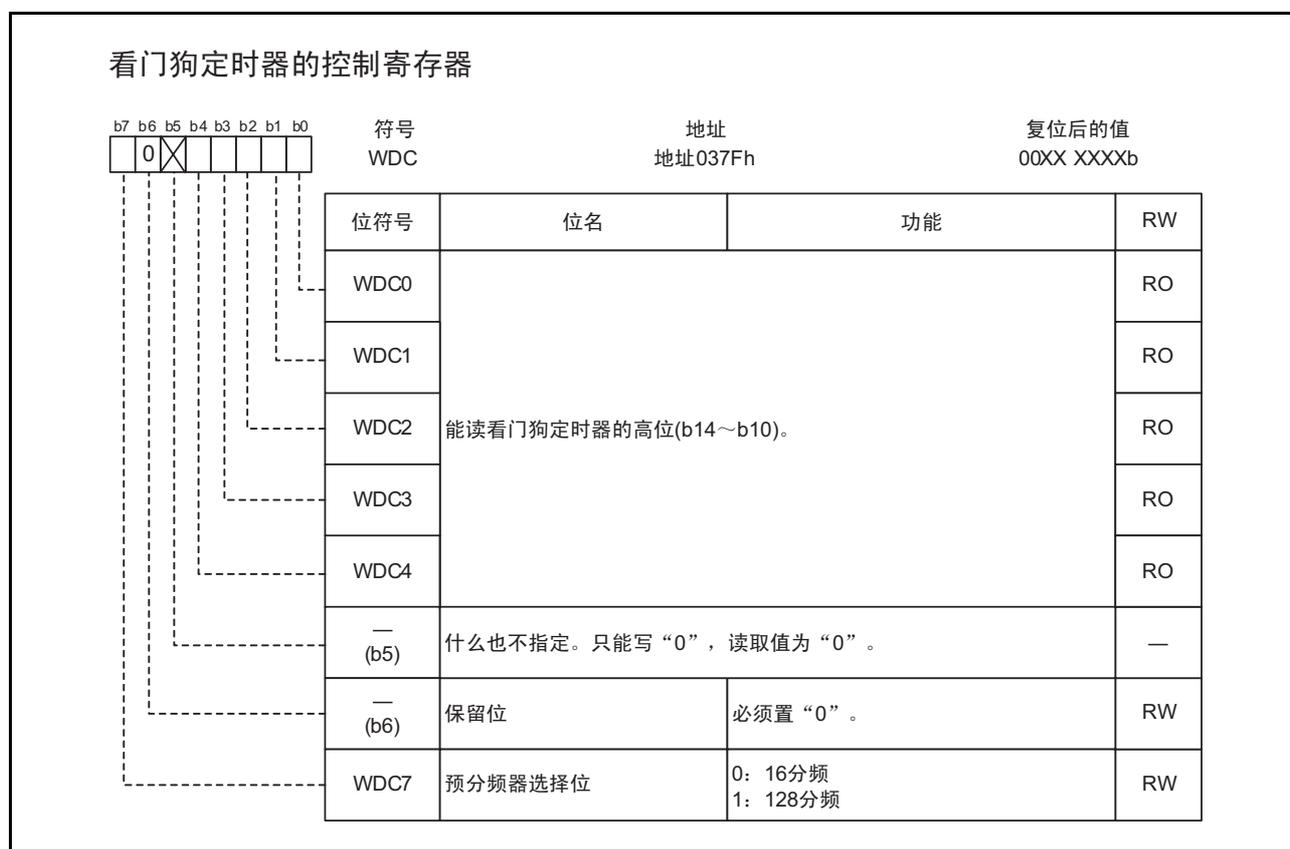
在发生看门狗定时器中断后，必须通过 WDTR 寄存器刷新看门狗定时器的计数器。

## 15.2.4 看门狗定时器的开始寄存器 (WDTS)



在 OFS1 地址的 WDTON 位为“1”（在复位后，看门狗定时器停止运行）时，WDTS 有效。

## 15.2.5 看门狗定时器的控制寄存器 (WDC)



## WDC4 ~ WDC0 (b4 ~ b0)

如果在 CSPR 寄存器的 CSPRO 位为“1”（计数源保护模式有效）时读看门狗定时器的值，就必须在至少读 3 次 WDC4 ~ WDC0 位后再判断。

### 15.3 选项功能选择区的说明

选项功能选择区是选择复位后的单片机状态以及选择并行输入 / 输出模式的改写禁止功能的区域。

选项功能选择区不是 SFR，所以无法通过程序进行改写。必须在对闪存进行编程的同时写入适当的值。如果擦除包括选项功能选择区的块，选项功能选择区就全部变为“FFh”。

选项功能选择区能在单芯片模式或者存储器扩展模式中使用，而不能在微处理器模式中使用。在微处理器模式中使用，必须在擦除单片机的内部 ROM 后再使用。

#### 15.3.1 选项功能选择 1 地址（OFS1）

选项功能选择1地址		符号	地址	出厂值	
b7 b6 b5 b4 b3 b2 b1 b0		OFS1	地址FFFFFh	FFh	
		位符号	位名	功能	RW
		WDTON	看门狗定时器的启动选择位	0: 在复位后，看门狗定时器自动启动。 1: 在复位后，看门狗定时器停止运行。	RW
		— (b1)	保留位	必须置“1”。	RW
		ROMCR	ROM码保护解除位	0: 解除ROM码保护 1: ROMCP1位有效	RW
		ROMCP1	ROM码保护位	0: ROM码保护有效 1: 解除ROM码保护	RW
		— (b4)	保留位	必须置“1”。	RW
		VDSEL1	Vdet0选择位1	0: 选择2.85V(Vdet0_2) 1: 选择1.90V(Vdet0_0)	RW
		LVDAS	电压检测0电路的启动位	0: 在硬件复位后，电压监视0复位有效。 1: 在硬件复位后，电压监视0复位无效。	RW
		CSPROINI	复位后计数源保护的模 式选择位	0: 在复位后，计数源保护模式有效。 1: 在复位后，计数源保护模式无效。	RW

OFS1 地址在闪存内，必须和程序一起写。

如果擦除包括 OFS1 地址的块，OFS1 地址就变为“FFh”。

WDTON（看门狗定时器的启动选择位）（b0）

CSPROINI（复位后计数源保护模式的选择位）（b7）

在将 CSPROINI 位置“0”（在复位后，计数源保护模式有效）时，也必须将 WDTON 位置“0”（在复位后，看门狗定时器自动启动）。

## 15.4 运行说明

### 15.4.1 计数源保护模式无效

当计数源保护模式无效时，看门狗定时器的计数源是 CPU 时钟。  
看门狗定时器的规格（计数源保护模式无效）如表 15.3 所示。

表 15.3 看门狗定时器的规格（计数源保护模式无效）

项目	规格
计数源	CPU 时钟
计数	递减计数
周期	<p>当 CM0 寄存器的 CM07 位为“0”（主时钟、PLL 时钟、fOCO-S）时，周期为  <math>\text{预分频器的分频比}(n) \times \text{看门狗定时器的计数值}(32768)</math>（注 1）            CPU 时钟            n: 16 或者 128（通过 WDC 寄存器的 WDC7 位选择）            例：当 CPU 时钟为 16MHz 并且预分频器为 16 分频时，周期约为 32.8ms。</p> <p>当 CM0 寄存器的 CM07 位为“1”（副时钟）时，周期为  <math>\text{预分频器的分频值}(2) \times \text{看门狗定时器的计数值}(32768)</math>（注 1）            CPU 时钟</p>
看门狗定时器的计数器刷新时序	<ul style="list-style-type: none"> <li>• 复位（参照“6. 复位”）</li> <li>• 将“00h”和“FFh”写到 WDTR 寄存器。</li> <li>• 下溢</li> </ul>
计数开始条件	<p>通过 OFS1 地址的 WDTON 位选择复位后的看门狗定时器的运行。</p> <ul style="list-style-type: none"> <li>• 当 WDTON 位为“1”（在复位后，看门狗定时器停止运行）时在复位后，看门狗定时器的计数器和预分频器停止运行，通过写 WDTS 寄存器开始计数。</li> <li>• 当 WDTON 位为“0”（在复位后，看门狗定时器自动启动）时在复位后，看门狗定时器的计数器和预分频器自动开始计数。</li> </ul>
计数停止条件	<ul style="list-style-type: none"> <li>• 停止模式</li> <li>• 等待模式</li> <li>• 总线保持状态（解除后，从被保持的值开始继续计数）</li> </ul>
下溢时的运行	<ul style="list-style-type: none"> <li>• 当 PM1 寄存器的 PM12 位为“0”时发生看门狗定时器中断。</li> <li>• 当 PM1 寄存器的 PM12 位为“1”时发生看门狗定时器复位（参照“6.4.8 看门狗定时器复位”）。</li> </ul>

注 1. 如果将“00h”和“FFh”写到 WDTR 寄存器，就刷新看门狗定时器，而不对预分频器进行初始化，因此看门狗定时器的周期将产生因预分频器引起的误差。预分频器在复位后被初始化。

### 15.4.2 计数源保护模式有效

当计数源保护模式有效时，看门狗定时器的计数源是 fOCO-S。  
看门狗定时器的规格（计数源保护模式有效）如表 15.4 所示。

表 15.4 看门狗定时器的规格（计数源保护模式有效）

项目	规格
计数源	fOCO-S (125kHz 内部振荡器自动开始振荡)
计数	递减计数
周期	看门狗定时器的计数值 (4096) fOCO-S  (周期约为 32.8ms)
看门狗定时器的计数器刷新时序	<ul style="list-style-type: none"> <li>• 复位（参照“6. 复位”）</li> <li>• 将“00h”和“FFh”写到 WDTR 寄存器</li> <li>• 下溢</li> </ul>
计数开始条件	通过 OFS1 地址的 WDTON 位选择复位后的看门狗定时器的运行。 <ul style="list-style-type: none"> <li>• 当 WDTON 位为“1”（在复位后，看门狗定时器停止运行）时在复位后，看门狗定时器的计数器和预分频器停止运行，通过写 WDTS 寄存器开始计数。</li> <li>• 当 WDTON 位为“0”（在复位后，看门狗定时器自动启动）时在复位后，看门狗定时器的计数器和预分频器自动开始计数。</li> </ul>
计数停止条件	无（在开始计数后，即使在等待模式或者总线保持状态下也不停止计数。不进入停止模式）。
下溢时的运行	发生看门狗定时器复位（参照“6.4.8 看门狗定时器复位”）。

当 CSPR 寄存器的 CSPRO 位为“1”（计数源保护模式有效）时，因为不使用看门狗定时器的计数器的低 3 位，所以在 4096 个周期发生下溢。

另外，如果将 CSPRO 位置“1”（计数源保护模式有效），各位就变为以下的状态：

- CM1 寄存器的 CM14 位变为“0”（125kHz 内部振荡器振荡）。即使给 CM14 位写“1”，此位也不变，125kHz 内部振荡器不停止振荡。
- PM1 寄存器的 PM12 位变为“1”（在看门狗定时器的计数器发生下溢时，发生看门狗定时器复位）。
- 即使给 CM1 寄存器的 CM10 位写“1”，此位也不变，不转移到停止模式。

## 15.5 中断

看门狗定时器中断是非屏蔽中断。

看门狗定时器中断、振荡停止 / 再振荡的检测中断、电压监视 1 中断、电压监视 2 中断共用向量。在使用这些中断中的多个功能时，必须在中断处理程序中读这些事件的检测标志，判断是哪个中断源产生的中断请求。

看门狗定时器的检测标志是 VW2C 寄存器的 VW2C3 位。必须在判断中断后通过程序给 VW2C3 位写“0”（未检测到）。

## 15.6 使用看门狗定时器时的注意事项

在发生看门狗定时器中断后，必须通过 WDTR 寄存器刷新看门狗定时器的计数器。

## 16. DMAC

### 16.1 概要

DMAC（直接存储器存取控制器）具有不使用 CPU 而传送数据的功能，有 4 个通道。每当发生 DMA 请求时，DMAC 就将传送源地址的 1 个数据（8 位或者 16 位）传送到传送目标地址。DMAC 使用和 CPU 相同的数据总线。因为 DMAC 的总线使用权高于 CPU 并采用了周期挪用方式，所以能在发生 DMA 请求后快速地传送 1 个字（16 位）或者 1 个字节（8 位）的数据。DMAC 的规格和 DMAC 框图分别如表 16.1 和图 16.1 所示。

表 16.1 DMAC 的规格

项目		规格
通道数		4 个通道（周期挪用方式）
传送空间		<ul style="list-style-type: none"> <li>从 1M 字节的任意空间到固定地址</li> <li>从固定地址到 1M 字节的任意空间</li> <li>从固定地址到固定地址</li> </ul>
最大传送字节数		128K 字节（16 位传送）、64K 字节（8 位传送）
DMA 请求源（注 1）		43 个源 $\overline{INT0} \sim \overline{INT7}$ 引脚的下降沿（8） $\overline{INT0} \sim \overline{INT7}$ 引脚的双边沿（8） 定时器 A0 ~ 定时器 A4 的中断请求（5） 定时器 B0 ~ 定时器 B5 的中断请求（6） UART0 ~ UART2、UART5 ~ UART7 的发送中断请求（6） UART0 ~ UART2、UART5 ~ UART7 的接收 /ACK 中断请求（6） SI/O3、SI/O4 的中断请求（2） A/D 转换中断请求（1） 软件触发（1）
通道优先级		DMA0 > DMA1 > DMA2 > DMA3（DMA0 的优先级最高）
传送单位		8 位或者 16 位
传送地址方向		正向或者固定（不能将传送源和传送目标都设定为正向）
传送模式	单次传送	当 DMA <sub>i</sub> 传送计数器发生下溢时，结束传送。
	重复传送	在 DMA <sub>i</sub> 传送计数器发生下溢后，将 DMA <sub>i</sub> 传送计数器的重加载寄存器的值重新加载到 DMA <sub>i</sub> 传送计数器，继续 DMA 传送。
DMA 中断请求的发生时序		在 DMA <sub>i</sub> 传送计数器发生下溢时。
DMA 传送开始		如果将 DMiCON 寄存器的 DMAE 位置“1”（允许），就在每次发生 DMA 请求时开始传送数据。
DMA 传送停止	单次传送	<ul style="list-style-type: none"> <li>将 DMAE 位置“0”（禁止）。</li> <li>在 DMA<sub>i</sub> 传送计数器发生下溢后。</li> </ul>
	重复传送	将 DMAE 位置“0”（禁止）。
正向地址指针、DMA <sub>i</sub> 传送计数器的重新加载		在将 DMAE 位置“1”（允许）后开始传送数据时，将指定为正向指针的 SAR <sub>i</sub> 指针或者 DAR <sub>i</sub> 指针的值重新加载到正向地址指针，将 DMA <sub>i</sub> 传送计数器的重加载寄存器的值重新加载到 DMA <sub>i</sub> 传送计数器。
DMA 传送周期数		SFR、内部 RAM 之间：3 个周期

注 1. 能选择的请求源因通道而不同。

i=0 ~ 3

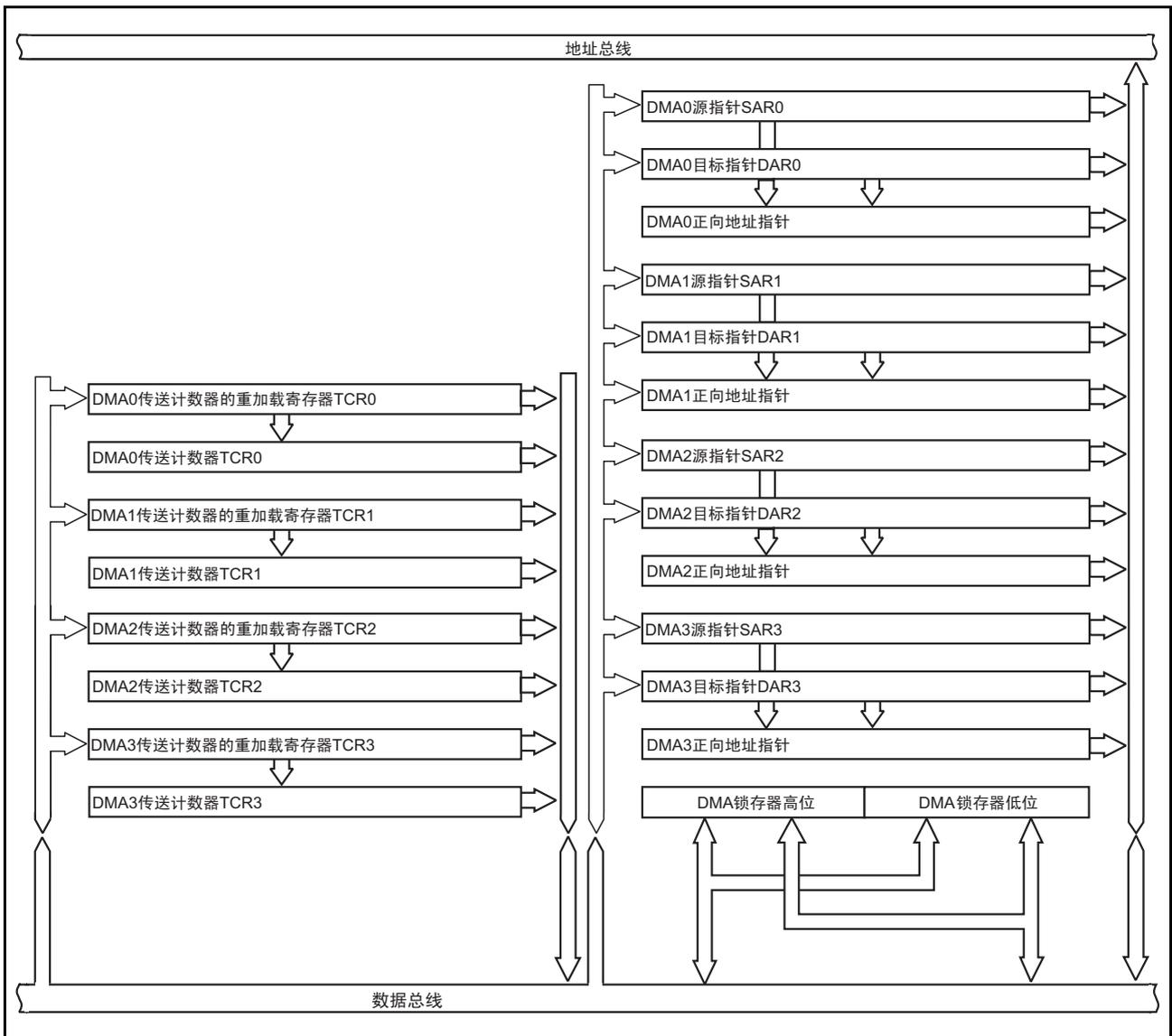


图 16.1 DMAC 框图

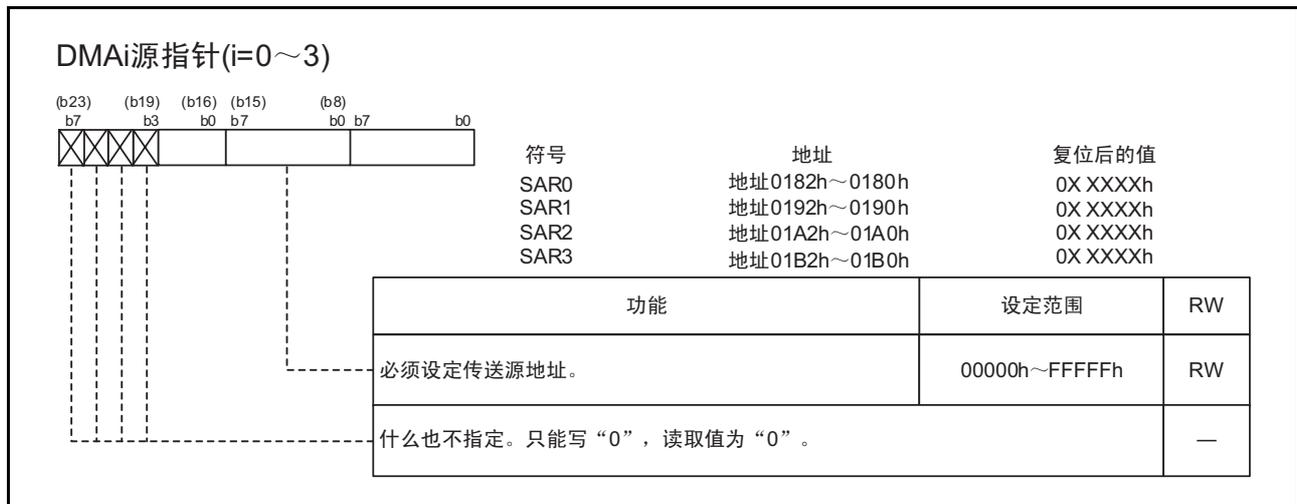
## 16.2 寄存器说明

DMAC 的寄存器如“表 16.2 寄存器结构”所示，不能通过 DMAC 存取这些寄存器。

表 16.2 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0180h 0181h 0182h	DMA0 源指针	SAR0	XXh XXh 0Xh
0184h 0185h 0186h	DMA0 目标指针	DAR0	XXh XXh 0Xh
0188h 0189h	DMA0 传送计数器	TCR0	XXh XXh
018Ch	DMA0 控制寄存器	DM0CON	0000 0X00b
0190h 0191h 0192h	DMA1 源指针	SAR1	XXh XXh 0Xh
0194h 0195h 0196h	DMA1 目标指针	DAR1	XXh XXh 0Xh
0198h 0199h	DMA1 传送计数器	TCR1	XXh XXh
019Ch	DMA1 控制寄存器	DM1CON	0000 0X00b
01A0h 01A1h 01A2h	DMA2 源指针	SAR2	XXh XXh 0Xh
01A4h 01A5h 01A6h	DMA2 目标指针	DAR2	XXh XXh 0Xh
01A8h 01A9h	DMA2 传送计数器	TCR2	XXh XXh
01ACh	DMA2 控制寄存器	DM2CON	0000 0X00b
01B0h 01B1h 01B2h	DMA3 源指针	SAR3	XXh XXh 0Xh
01B4h 01B5h 01B6h	DMA3 目标指针	DAR3	XXh XXh 0Xh
01B8h 01B9h	DMA3 传送计数器	TCR3	XXh XXh
01BCh	DMA3 控制寄存器	DM3CON	0000 0X00b
0390h	DMA2 源选择寄存器	DM2SL	00h
0392h	DMA3 源选择寄存器	DM3SL	00h
0398h	DMA0 源选择寄存器	DM0SL	00h
039Ah	DMA1 源选择寄存器	DM1SL	00h

## 16.2.1 DMAi 源指针 (SARi) (i=0 ~ 3)



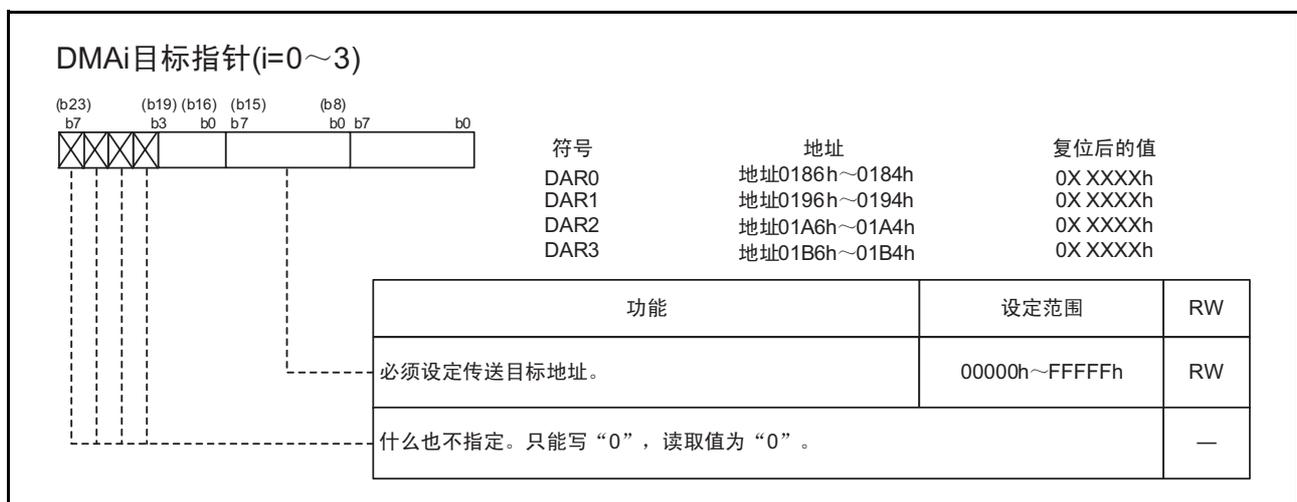
当 DMiCON 寄存器的 DSD 位为 “0”（固定）时，必须在 DMiCON 寄存器的 DMAE 位为 “0”（禁止 DMA）时写此寄存器。

当 DSD 位为 “1”（正向）时，可随时写。

当 DSD 位为 “1” 并且 DMAE 位为 “1”（允许 DMA）时，能读 DMAi 正向地址指针。否则，能读已写入的值。

另外，在接受 DMA 请求时，正向地址指针递增。

## 16.2.2 DMAi 目标指针 (DARi) (i=0 ~ 3)



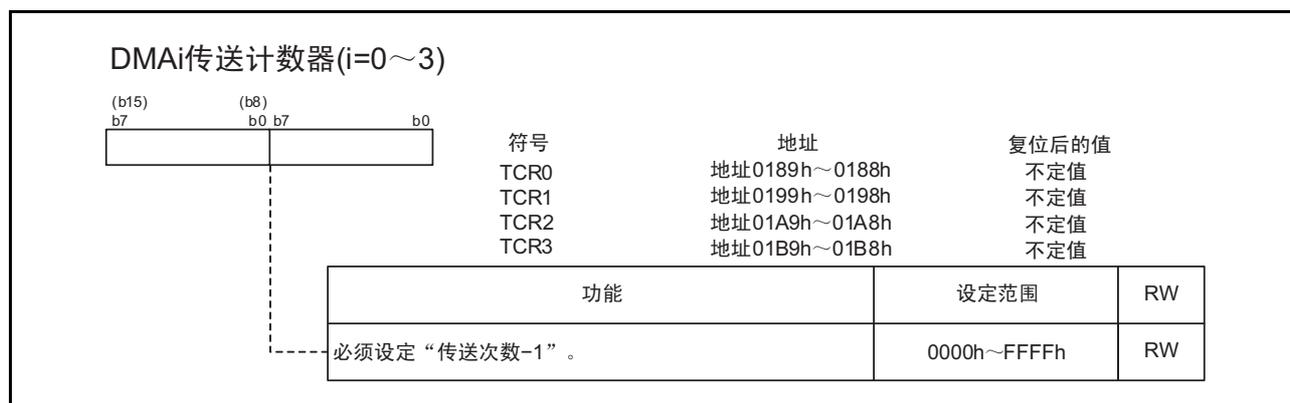
当 DMiCON 寄存器的 DAD 位为 “0”（固定）时，必须在 DMiCON 寄存器的 DMAE 位为 “0”（禁止 DMA）时写此寄存器。

当 DAD 位为 “1”（正向）时，可随时写。

当 DAD 位为 “1” 并且 DMAE 位为 “1”（允许 DMA）时，能读 DMAi 正向地址指针。否则，能读已写入的值。

另外，在接受 DMA 请求时，正向地址指针递增。

## 16.2.3 DMAi 传送计数器 (TCRi) (i=0 ~ 3)

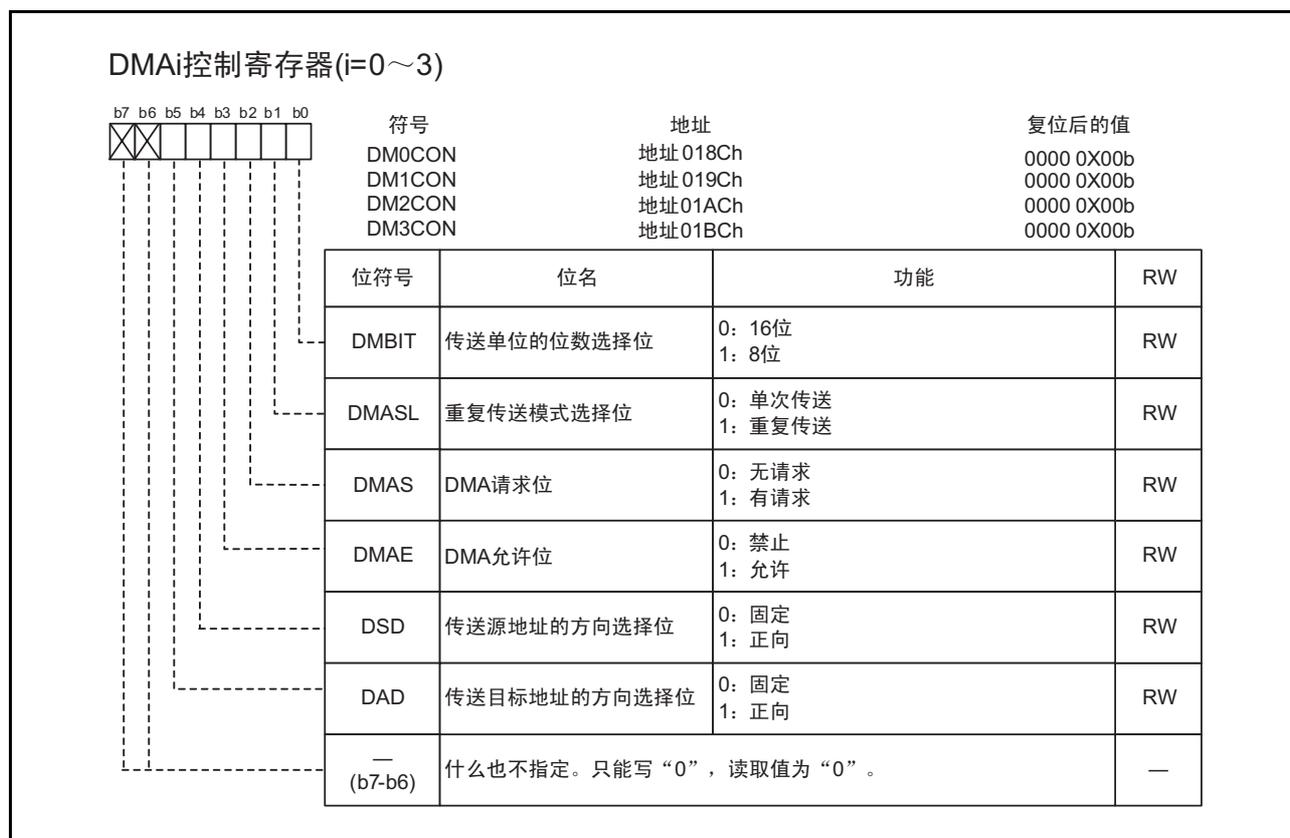


将写到 TCRi 寄存器的值保存到 DMAi 传送计数器的重加载寄存器。

在以下的情况时，将 DMAi 传送计数器的重加载寄存器的值传送到 DMAi 传送计数器：

- 给 DMiCON 寄存器的 DMAE 位写 “1”（允许 DMA）。  
（单次传送模式或者重复传送模式）
- DMAi 传送计数器发生下溢（重复传送模式）。

## 16.2.4 DMAi 控制寄存器 (DMiCON) (i=0 ~ 3)



## DMAS (DMA 请求位) (b2)

[ 为 “0” 的条件 ]

- 通过程序写 “0”。
- 开始传送数据。

[ 为 “1” 的条件 ]

- 检测到DMA请求。  
(即使通过程序给DMAS位写“1”，此位也不变。)

## DMAE (DMA 允许位) (b3)

[ 为 “0” 的条件 ]

- 通过程序写 “0”。
- DMA 传送计数器发生下溢 (单次传送模式)。

[ 为 “1” 的条件 ]

- 通过程序写 “1”

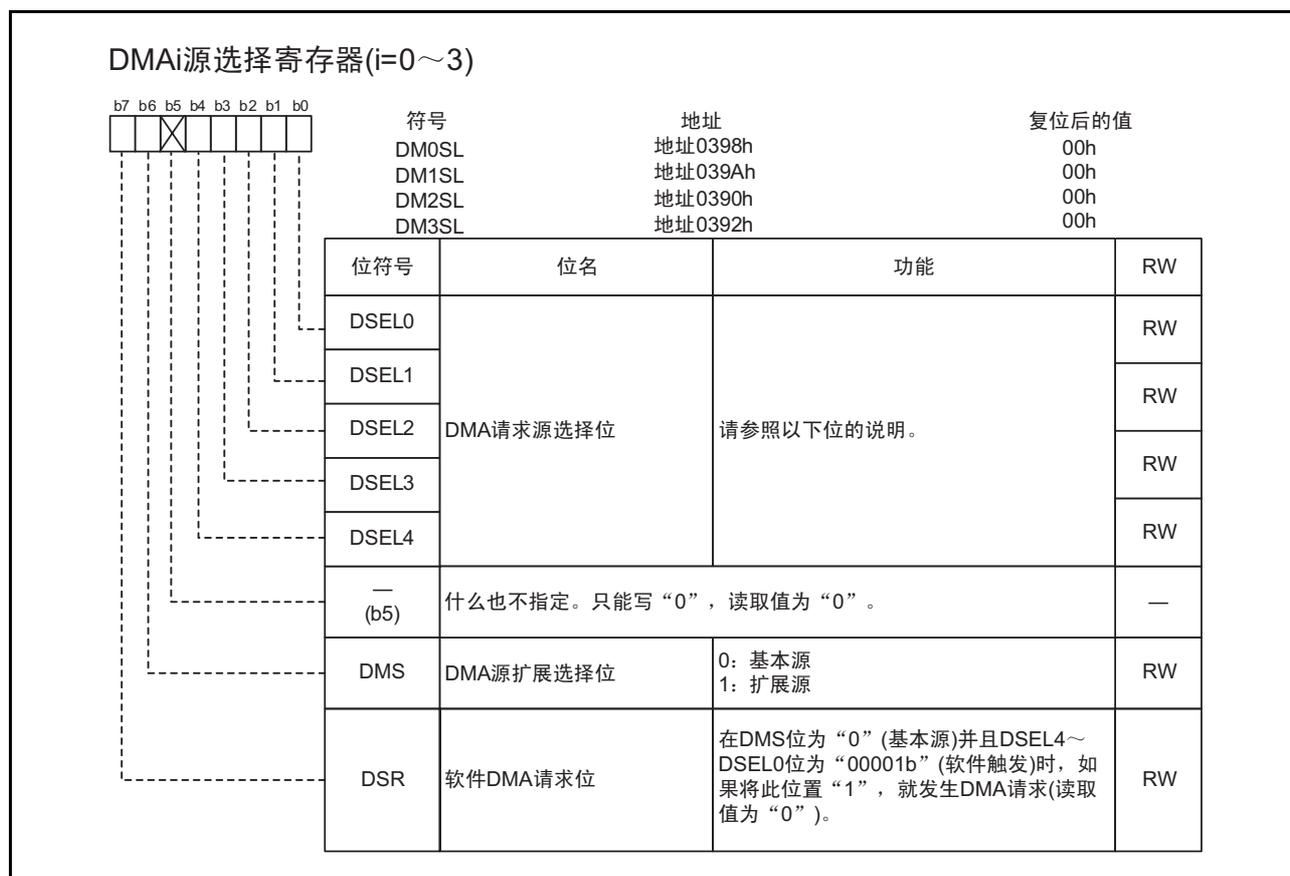
## DSD (传送源地址的方向选择位) (b4)

必须至少将 DAD 位和 DSD 位中的 1 个位置 “0” (固定地址方向)。

## DAD (传送目标地址的方向选择位) (b5)

必须至少将 DAD 位和 DSD 位中的 1 个位置 “0” (固定地址方向)。

## 16.2.5 DMAi 源选择寄存器 (DMiSL) (i=0 ~ 3)



## DSEL4 ~ DSEL0 (DMA 请求源选择位) (b4 ~ b0)

能通过 DMS 位和 DSEL4 ~ DSEL0 位组合选择表 16.3 ~ 表 16.6 所示的 DMAi 请求源, DMA 请求源如表 16.3 ~ 表 16.6 所示。

表 16.3 DMA0 的 DMA 请求源

DSEL4 ~ DSEL0	DMS=0 (基本源)	DMS=1 (扩展源)
00000b	INT0 引脚的下降沿	—
00001b	软件触发	—
00010b	定时器 A0	—
00011b	定时器 A1	—
00100b	定时器 A2	—
00101b	定时器 A3	—
00110b	定时器 A4	INT0 引脚的双边沿
00111b	定时器 B0	定时器 B3
01000b	定时器 B1	定时器 B4
01001b	定时器 B2	定时器 B5
01010b	UART0 发送	—
01011b	UART0 接收	—
01100b	UART2 发送	—
01101b	UART2 接收	—
01110b	A/D 转换器	—
01111b	UART1 发送	—
10000b	UART1 接收	INT4 引脚的下降沿
10001b	UART5 发送	INT4 引脚的双边沿
10010b	UART5 接收	—
10011b	UART6 发送	—
10100b	UART6 接收	—
10101b	UART7 发送	—
10110b	UART7 接收	—
10111b	—	—
11XXXb	—	—

X: “0” 或者 “1” —: 不能设定。

表 16.4 DMA1 的 DMA 请求源

DSEL4 ~ DSEL0	DMS=0 (基本源)	DMS=1 (扩展源)
00000b	INT1 引脚的下降沿	—
00001b	软件触发	—
00010b	定时器 A0	—
00011b	定时器 A1	—
00100b	定时器 A2	—
00101b	定时器 A3	SI/O3
00110b	定时器 A4	SI/O4
00111b	定时器 B0	INT1 引脚的双边沿
01000b	定时器 B1	—
01001b	定时器 B2	—
01010b	UART0 发送	—
01011b	UART0 接收 /ACK0	—
01100b	UART2 发送	—
01101b	UART2 接收 /ACK2	—
01110b	A/D 转换器	—
01111b	UART1 接收 /ACK1	—
10000b	UART1 发送	INT5 引脚的下降沿
10001b	UART5 发送	INT5 引脚的双边沿
10010b	UART5 接收 /ACK5	—
10011b	UART6 发送	—
10100b	UART6 接收 /ACK6	—
10101b	UART7 发送	—
10110b	UART7 接收 /ACK7	—
10111b	—	—
11XXXb	—	—

X: “0” 或者 “1” —: 不能设定。

表 16.5 DMA2 的 DMA 请求源

DSEL4 ~ DSEL0	DMS=0 (基本源)	DMS=1 (扩展源)
00000b	INT2 引脚的下降沿	—
00001b	软件触发	—
00010b	定时器 A0	—
00011b	定时器 A1	—
00100b	定时器 A2	—
00101b	定时器 A3	—
00110b	定时器 A4	INT2 引脚的双边沿
00111b	定时器 B0	定时器 B3
01000b	定时器 B1	定时器 B4
01001b	定时器 B2	定时器 B5
01010b	UART0 发送	—
01011b	UART0 接收	—
01100b	UART2 发送	—
01101b	UART2 接收	—
01110b	A/D 转换器	—
01111b	UART1 发送	—
10000b	UART1 接收	INT6 引脚的下降沿
10001b	UART5 发送	INT6 引脚的双边沿
10010b	UART5 接收	—
10011b	UART6 发送	—
10100b	UART6 接收	—
10101b	UART7 发送	—
10110b	UART7 接收	—
10111b	—	—
11XXXb	—	—

X: “0” 或者 “1” —: 不能设定。

表 16.6 DMA3 的 DMA 请求源

DSEL4 ~ DSEL0	DMS=0 (基本源)	DMS=1 (扩展源)
00000b	INT3 引脚的下降沿	—
00001b	软件触发	—
00010b	定时器 A0	—
00011b	定时器 A1	—
00100b	定时器 A2	—
00101b	定时器 A3	SI/O3
00110b	定时器 A4	SI/O4
00111b	定时器 B0	INT3 引脚的双边沿
01000b	定时器 B1	—
01001b	定时器 B2	—
01010b	UART0 发送	—
01011b	UART0 接收 /ACK0	—
01100b	UART2 发送	—
01101b	UART2 接收 /ACK2	—
01110b	A/D 转换器	—
01111b	UART1 接收 /ACK1	—
10000b	UART1 发送	INT7 引脚的下降沿
10001b	UART5 发送	INT7 引脚的双边沿
10010b	UART5 接收 /ACK5	—
10011b	UART6 发送	—
10100b	UART6 接收 /ACK6	—
10101b	UART7 发送	—
10110b	UART7 接收 /ACK7	—
10111b	—	—
11XXXb	—	—

X: “0” 或者 “1” —: 不能设定。

## 16.3 运行说明

### 16.3.1 DMA 允许

在将 DMiCON 寄存器 (i=0 ~ 3) 的 DMAE 位置 “1” (允许) 后开始传送数据时, DMAi 的运行如下。在 DMAE 位为 “1” 的状态下重新写 “1” 时, 也进行同样的运行。

- 当 DMiCON 寄存器的 DSD 位为 “1” (正向) 时, 将 SARi 寄存器的值重新加载到正向地址指针; 当 DMiCON 寄存器的 DAD 位为 “1” (正向) 时, 将 DARi 寄存器的值重新加载到正向地址指针。
- 将 DMAi 传送计数器的重加载寄存器的值重新加载到 DMAi 传送计数器。

### 16.3.2 DMA 请求

DMAC 能按通道将由 DMiSL 寄存器 (i=0 ~ 3) 的 DMS 位和 DSEL4 ~ DSEL0 位选择的请求源作为触发器来产生 DMA 请求。DMAS 位的变化如表 16.7 所示。

与 DMAE 位的状态无关, 如果发生 DMA 请求, DMAS 位就变为 “1” (有请求)。当 DMAE 位为 “1” (允许) 时, 在即将开始传送数据前, DMAS 位变为 “0” (无请求)。能通过程序将 DMAS 位置 “0”, 但不能置 “1” (即使写 “1”, 值也不变)。

如果 DMAE 位为 “1”, 就在发生 DMA 请求后立刻开始传送数据, 所以即使通过程序读 DMAS 位, 大部分情况下读到的值也是 “0”。要判断是否允许 DMAC 时, 必须读 DMAE 位。如果 DMA 请求的发生周期比 DMA 传送周期短, 传送请求次数和传送次数就有可能不同。

在选择外围功能作为 DMA 请求源时, 和中断的关系如下:

- DMA 传送不受 I 标志、中断控制寄存器的影响。即使不能接受中断请求, 也能接受 DMA 请求。
- 在接受 DMA 传送时, 中断控制寄存器的 IR 位不变。

表 16.7 DMAS 位的变化

DMA 源	DMiCON 寄存器的 DMAS 位	
	变为 “1”	变为 “0”
软件触发	在将 DMiSL 寄存器的 DSR 位置 “1” 时。	<ul style="list-style-type: none"> <li>• 在即将开始传送数据前。</li> <li>• 通过程序写 “0” 时。</li> </ul>
外部源	在 $\overline{INT0} \sim \overline{INT7}$ 引脚的输入边沿和通过 DMiSL 寄存器的 DSEL4 ~ DSEL0 位选择的输入边沿相同时。	
外围功能	在发生由 DMiSL 寄存器的 DSEL4 ~ DSEL0 位和 DMS 位选择的外围功能的中断请求时 (如果中断控制寄存器的 IR 位为 “0”, DMAS 位就变为 “1”)。	

i=0 ~ 3

### 16.3.3 传送周期

传送周期由存储器或者 SFR 的读（源读）总线周期和写（目标写）总线周期构成。读写总线周期数受传送源地址和传送目标地址的影响。

源读周期的例子如图 16.2 所示。为了方便起见，图中的目标写周期为 1 个周期，并表示有关源读的各条件的周期数。实际上，目标写周期和源读周期一样，也因各条件的影响而使传送周期发生变化。在计算传送周期时，必须符合目标写周期和源读周期的各条件。例如，在传送单位为 16 位并且源地址和目标地址都为奇数地址（图 16.2 的 (2)）时，源读周期和目标写周期各需要 2 个总线周期。

#### 16.3.3.1 传送源地址和传送目标地址的影响

在传送单位和数据总线都是 16 位并且传送源地址从奇数地址开始时，源读周期比从偶数地址开始时增加 1 个总线周期。

同样，在传送单位和数据总线都是 16 位并且传送源地址从奇数地址开始时，目标写周期比从偶数地址开始时增加 1 个总线周期。

#### 16.3.3.2 软件等待的影响

在存取插入软件等待的存储器或者 SFR 时，只增加软件等待数的 1 个总线周期所需的周期数。

#### 16.3.3.3 存储器扩展模式和微处理器模式的情况

在存储器扩展模式和微处理器模式中，传送周期受 BYTE 引脚电平的影响。而且，由于软件等待和  $\overline{\text{RDY}}$  信号的影响，总线周期本身变长。

在存储器扩展模式和微处理器模式中，通过 8 位数据总线（给 BYTE 引脚输入“H”电平的情况）进行 16 位数据的传送时，传送 2 次 8 位数据，因此总线周期在读写数据时各需要 2 个总线周期。DMAC 存取内部区域（内部 ROM、内部 RAM、SFR）的情况和 CPU 存取内部区域的情况不同，以 BYTE 引脚选择的数据宽度进行存取。

外部区域受  $\overline{\text{RDY}}$  信号的影响，详细内容请参照“11.3.5.6  $\overline{\text{RDY}}$  信号”。

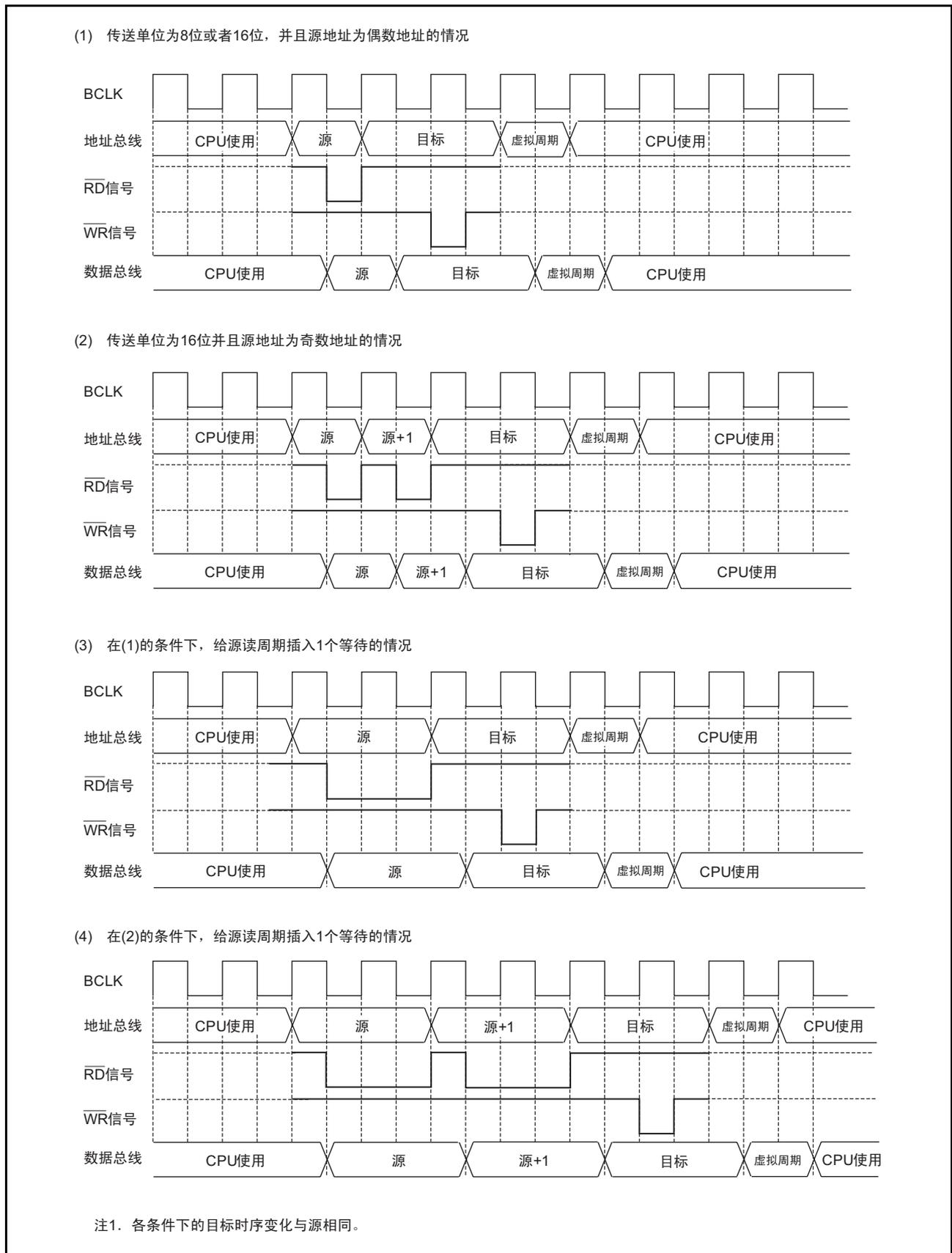


图 16.2 源读周期的例子

### 16.3.4 DMAC 传送周期数

DMAC 传送周期数的计算如下。

DMAC 传送周期数和系数 j、系数 k 分别如表 16.8 和表 16.9 ~ 表 16.10 所示。

1 个传送单位的传送周期数 = 读周期数 × j + 写周期数 × k

表 16.8 DMAC 传送周期数

传送单位	总线	存取地址	单芯片模式		存储器扩展模式 微处理器模式	
			读周期数	写周期数	读周期数	写周期数
8 位传送 (DMBIT=1)	16 位 (BYTE=“L”)	偶数	1	1	1	1
		奇数	1	1	1	1
	8 位 (BYTE=“H”)	偶数	—	—	1	1
		奇数	—	—	1	1
16 位传送 (DMBIT=0)	16 位 (BYTE=“L”)	偶数	1	1	1	1
		奇数	2	2	2	2
	8 位 (BYTE=“H”)	偶数	—	—	2	2
		奇数	—	—	2	2

—: 无此条件

表 16.9 系数 j、系数 k (1)

	内部区域			外部区域		
	内部 ROM、RAM		SFR	多路复用总线		
	无等待	有等待	1 个等待	有等待 (注 1)		
				1 个等待	2 个等待	3 个等待
j	1	2	2	3	3	4
k	1	2	2	3	3	4

注 1. 取决于 CSE 寄存器的设定值。

表 16.10 系数 j、系数 k (2)

	外部区域			
	分离总线			
	无等待	有等待 (注 1)		
		1 个等待 (1 个 φ+1 个 φ)	2 个等待 (1 个 φ+2 个 φ)	3 个等待 (1 个 φ+3 个 φ)
j	1	2	3	4
k	2	2	3	4

注 1. 取决于 CSE 寄存器的设定值。

### 16.3.5 单次传送模式

在单次传送模式中，如果 DMA<sub>i</sub> 传送计数器发生下溢，就结束传送。单次传送模式的运行例子如图 16.3 所示。

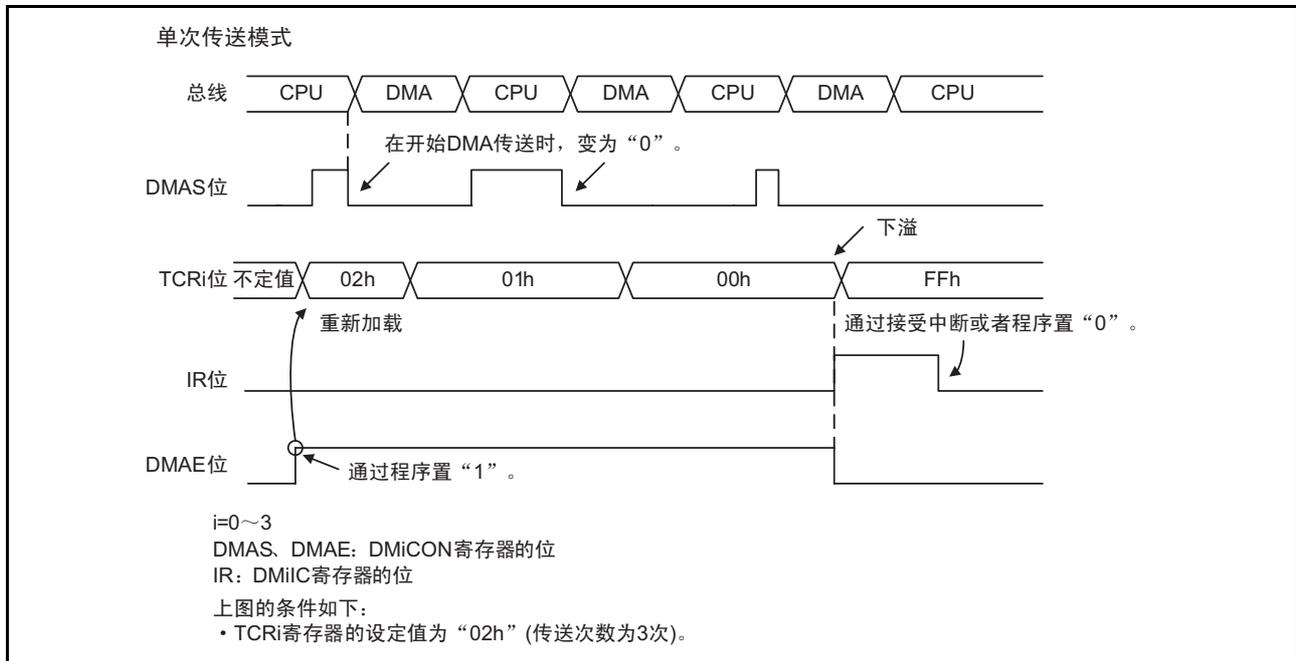


图 16.3 单次传送模式的运行例子

### 16.3.6 重复传送模式

在重复传送模式中，在 DMA<sub>i</sub> 传送计数器发生下溢后，将 DMA<sub>i</sub> 传送计数器的重加载寄存器的值重新加载到 DMA<sub>i</sub> 传送计数器，继续 DMA 传送。重复传送模式的运行例子如图 16.4 所示。

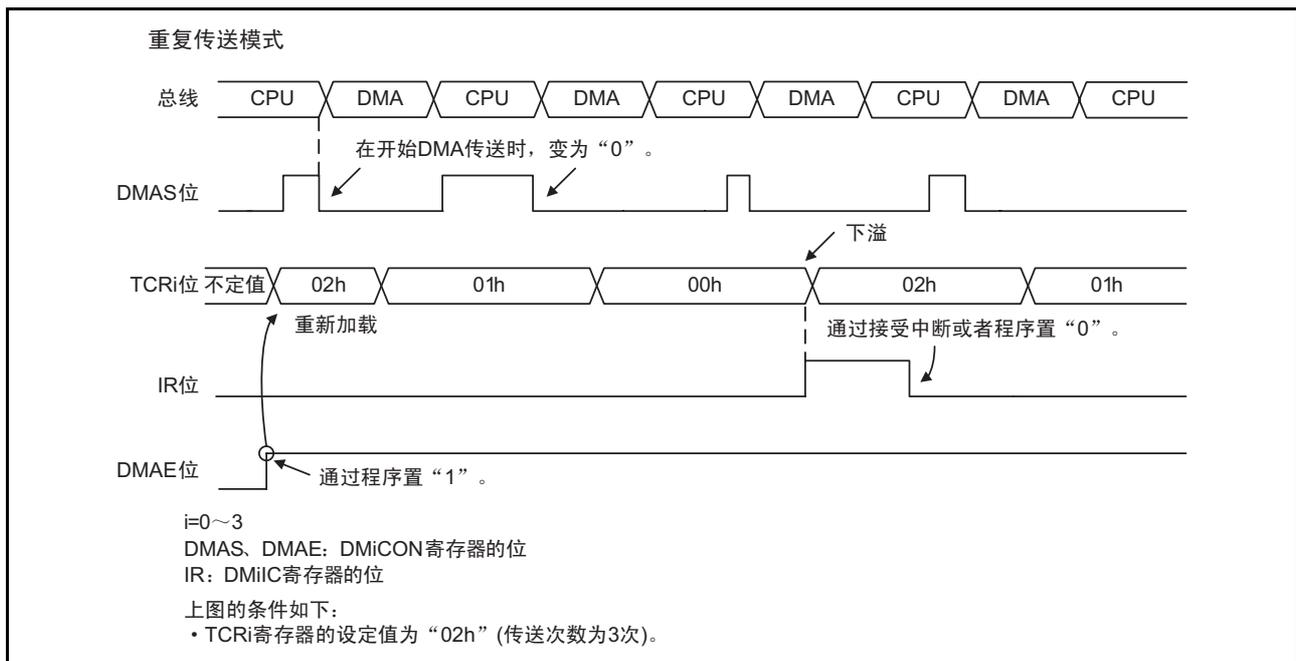


图 16.4 重复传送模式的运行例子

### 16.3.7 通道的优先级和 DMA 传送时序

在 DMA0 ~ DMA3 中允许多个通道时，如果多个 DMA 的传送请求信号发生在同一采样期间（从 BCLK 的下降沿到下一个下降沿的一个周期），各通道的 DMAS 位就同时变为“1”（有请求）。此时的通道优先级为 DMA0 > DMA1 > DMA2 > DMA3。以下说明 DMA0 和 DMA1 的请求信号发生在同一采样期间后的运行，外部源产生的 DMA 传送例子如图 16.5 所示。

因为在图 16.5 中同时发生了 DMA0 请求和 DMA1 请求，所以先接受通道优先级高的 DMA0 并开始传送。DMA0 一旦结束 1 个传送单位的传送，就将总线使用权让给 CPU。然后，CPU 一旦结束 1 次总线存取，DMA1 就开始传送，在结束 1 个传送单位的传送后将总线使用权还给 CPU。

另外，各通道有 1 个 DMAS 位，所以无法对 DMA 请求的次数进行计数。如图 16.5 的 DMA1，即使在获得总线使用权前发生多次 DMA 请求，也在获得总线使用权时将 DMAS 位置“0”，并在结束 1 个传送单位的传送后将总线使用权还给 CPU。

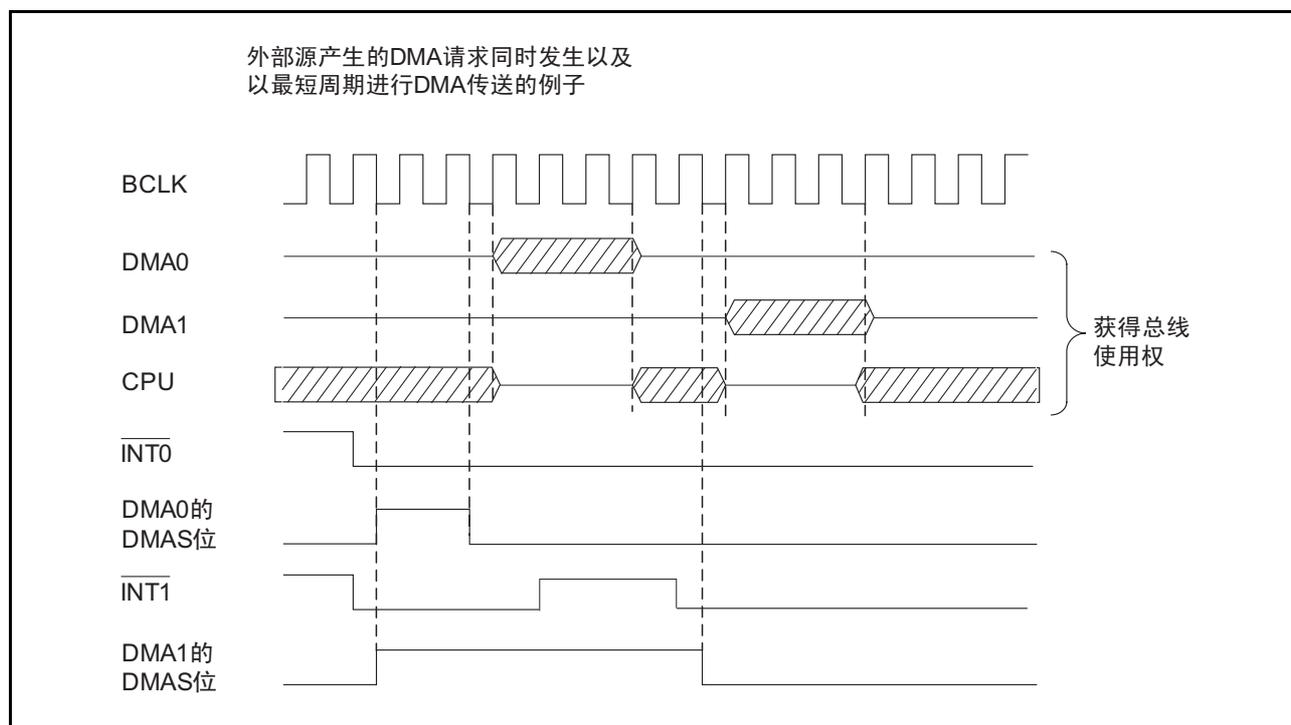


图 16.5 外部源产生的 DMA 传送例子

## 16.4 中断

中断请求的发生时序请参照运行例子。

中断控制的详细内容请参照“14.7 中断控制”，DMAC 的中断相关寄存器如表 16.11 所示。

表 16.11 DMAC 的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
004Bh	DMA0 中断控制寄存器	DM0IC	XXXX X000b
004Ch	DMA1 中断控制寄存器	DM1IC	XXXX X000b
0069h	DMA2 中断控制寄存器	DM2IC	XXXX X000b
006Ah	DMA3 中断控制寄存器	DM3IC	XXXX X000b

如果更改 DMiSL 寄存器的 DMS 位或者 DSEL4 ~ DSEL0 位，DMiCON 寄存器的 DMAS 位就有可能变为“1”（有 DMA 请求）。在更改 DMS 位或者 DSEL4 ~ DSEL0 位后，必须将 DMAS 位置“0”（无 DMA 请求），也请参照“14.13 使用中断时的注意事项”。

## 16.5 使用 DMAC 时的注意事项

### 16.5.1 写 DMiCON 寄存器的 DMAE 位 (i=0 ~ 3)

在 (a) 所示的条件下，必须按照 (b) 所示的步骤写 DMAE 位：

#### (a) 条件

- 当 DMAE 位为“1”（DMAi 为激活状态）时，重新给 DMAE 位写“1”。
- 有可能在写 DMAE 位的同时发生 DMA 请求。

#### (b) 步骤

1. 同时给 DMiCON 寄存器的 DMAE 位和 DMAS 位写“1”（注1）。
2. 通过程序确认 DMAi 为初始状态（注2）。

如果 DMAi 不是初始状态，就重复步骤 1 和步骤 2。

注 1. 即使给 DMAS 位写“1”，值也不变。如果写“0”，DMAS 位就为 0（无 DMA 请求）。因此，在为了给 DMAE 位写“1”而写 DMiCON 寄存器时，如果预先将要写到 DMAS 位的值置“1”，DMAS 就能保持写之前的状态。在用读-改-写指令写 DMAE 位时，如果预先将要写到 DMAS 位的值置“1”，就能保持执行指令时发生的 DMA 请求。

注 2. 必须通过 TCRI 寄存器的值进行确认。

读 TCRI 寄存器，如果能在开始 DMA 传送前读 TCRI 寄存器的写入值（如果在写 DMAE 位后发生 DMA 请求，就为 TCRI 寄存器的值-1），DMAi 就为初始状态；如果读正在传送中的值，DMAi 就不是初始状态。

### 16.5.2 DMA 请求源的变更

如果更改 DMiSL 寄存器的 DMS 位或者 DSEL4 ~ DSEL0 位，DMiCON 寄存器的 DMAS 位就有可能变为“1”（有 DMA 请求）。在更改 DMS 位或者 DSEL4 ~ DSEL0 位后，必须将 DMAS 位置“0”（无 DMA 请求）。

## 17. 定时器 A

### 17.1 概要

定时器 A 有定时器 A0 ~ A4，全部定时器独立运行。定时器 A 的规格、定时器 A 的规格差异以及输入 / 输出引脚分别如表 17.1、表 17.2 和表 17.3 所示，定时器 A 和定时器 B 的计数源、定时器 A 的结构和定时器 A 的框图分别如图 17.1、图 17.2 和图 17.3 所示。

表 17.1 定时器 A 的规格

项目	内容
结构	16 位定时器：5 个
运行模式	<ul style="list-style-type: none"> <li>• 定时器模式 这是对内部计数源进行计数的模式。</li> <li>• 事件计数器模式 这是对外部脉冲或者其他定时器的上溢 / 下溢进行计数的模式。</li> <li>• 单触发定时器模式 这是在计数值变为“0000h”之前，只输出 1 次脉冲的模式。</li> <li>• 脉宽调制模式（PWM 模式） 这是连续输出任意宽度和周期的脉冲的模式。</li> <li>• 可编程输出模式 这是连续输出任意“H”电平宽度和“L”电平宽度的脉冲的模式（定时器 A1,A2,A4）。</li> </ul>
中断源	上溢 / 下溢 ×5

表 17.2 定时器 A 的规格差异

项目	定时器				
	A0	A1	A2	A3	A4
事件计数器模式（二相脉冲处理）	无	无	有	有	有
可编程输出模式	无	有	有	无	有

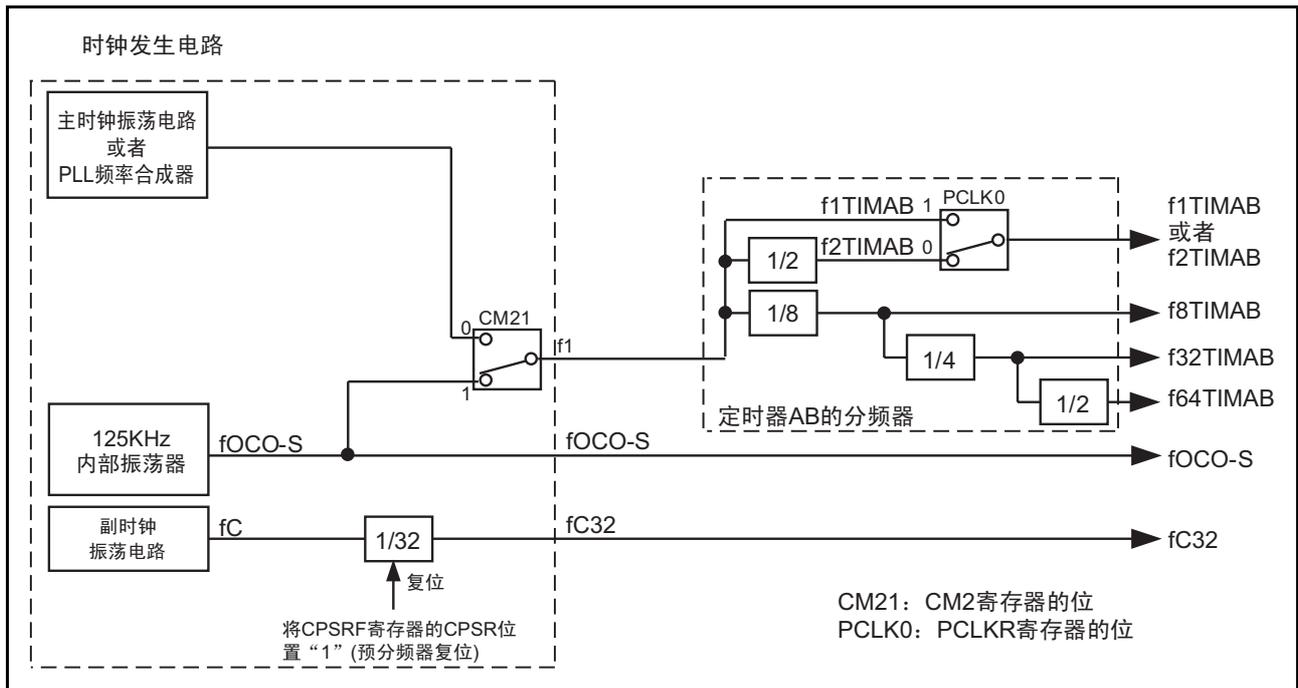


图 17.1 定时器 A 和定时器 B 的计数源

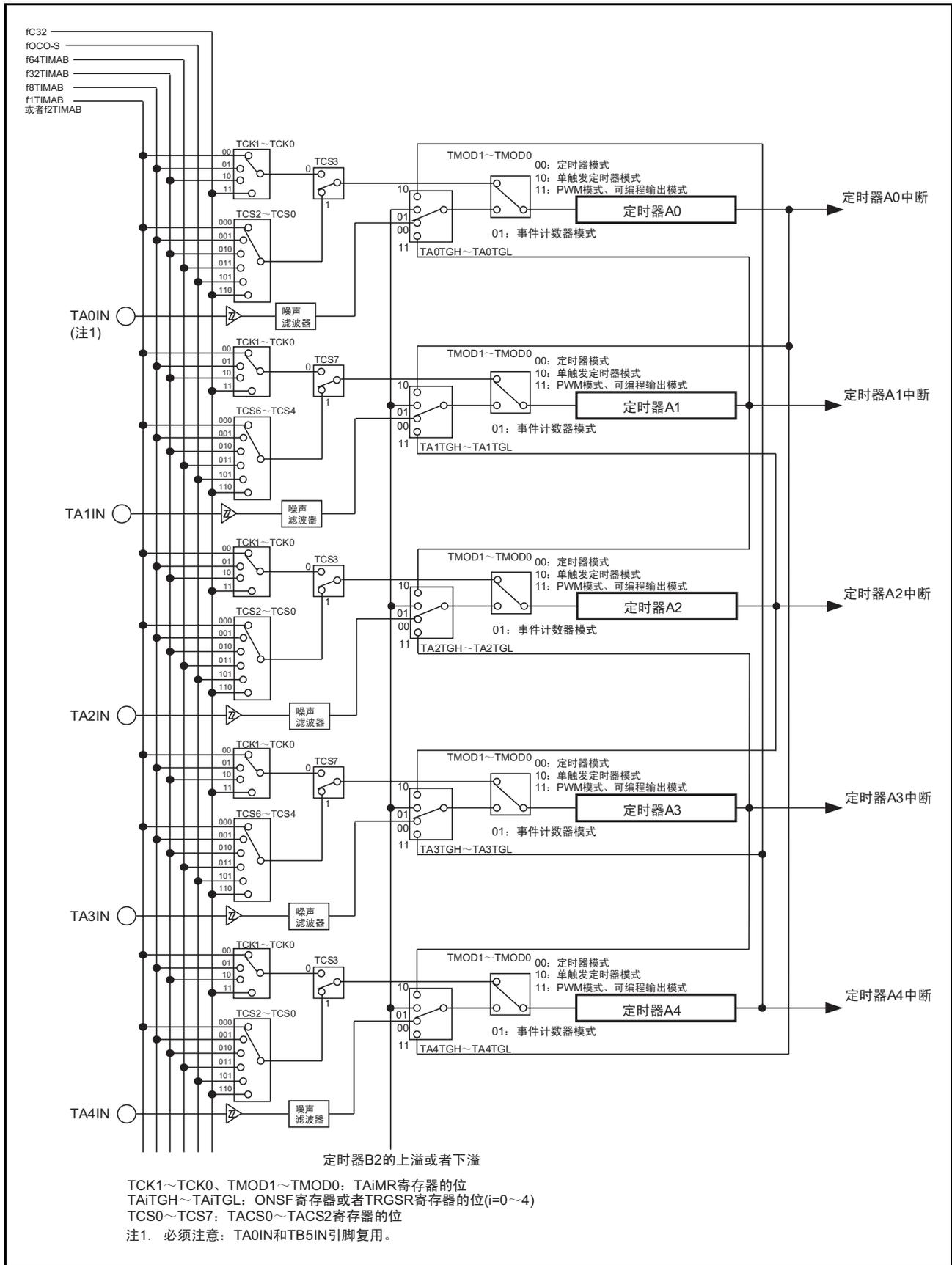


图 17.2 定时器 A 的结构

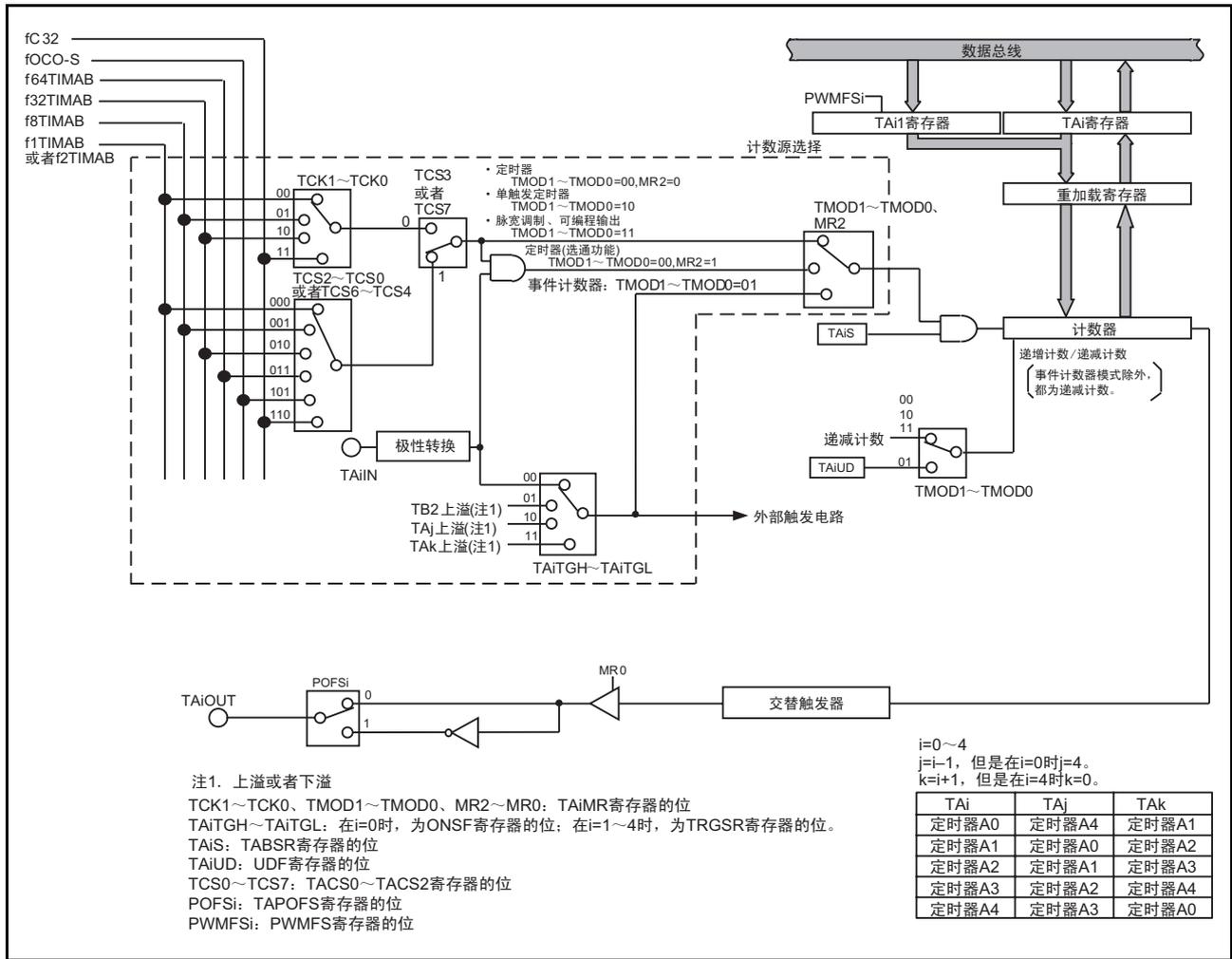


图 17.3 定时器 A 的框图

表 17.3 输入 / 输出引脚

引脚名	输入 / 输出	功能
TAiIN	输入 (注 1)	选通输入 (定时器模式) 计数源输入 (事件计数器模式) 二相脉冲输入 (事件计数器模式 (二相脉冲信号处理)) 触发输入 (单触发定时器模式和 PWM 模式)
TAiOUT	输出 (注 2)	脉冲输出 (定时器模式、事件计数器模式、单触发定时器模式、PWM 模式和可编程输出模式)
	输入 (注 1)	二相脉冲输入 (事件计数器模式 (二相脉冲信号处理))
ZP	输入 (注 1)	Z 相 (计数器的初始化) 输入 (事件计数器模式 (二相脉冲信号处理))

i=0 ~ 4。但是, 在二相脉冲输入时, i=2,3,4; 在可编程输出模式中, i=1,2,4。

注 1. 如果在输入时使用 TAiIN 引脚、TAiOUT 引脚或者 ZP 引脚, 就必须将引脚复用的端口方向位置“0”(输入模式)。

注 2. TAOOUT 为 N 沟道漏极开路输出。

## 17.2 寄存器说明

定时器 A 的相关寄存器如“表 17.4 寄存器结构”所示。

寄存器和位的设定值请参照各模式的“使用的寄存器及其设定值”。

表 17.4 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0012h	外围时钟选择寄存器	PCLKR	0000 0011b
0015h	时钟预分频器的复位标志	CPSRF	0XXX XXXXb
01D0h	定时器 A 的计数源选择寄存器 0	TACS0	00h
01D1h	定时器 A 的计数源选择寄存器 1	TACS1	00h
01D2h	定时器 A 的计数源选择寄存器 2	TACS2	X0h
01D4h	16 位脉宽调制模式的功能选择寄存器	PWMFS	0XX0 X00Xb
01D5h	定时器 A 的波形输出功能选择寄存器	TAPOFS	XXX0 0000b
01D8h	定时器 A 的输出波形变更允许寄存器	TAOW	XXX0 X00Xb
0302h 0303h	定时器 A1-1 寄存器	TA11	XXh XXh
0304h 0305h	定时器 A2-1 寄存器	TA21	XXh XXh
0306h 0307h	定时器 A4-1 寄存器	TA41	XXh XXh
0320h	计数开始标志	TABSR	00h
0322h	单触发开始标志	ONSF	00h
0323h	触发选择寄存器	TRGSR	00h
0324h	递增 / 递减标志	UDF	00h
0326h 0327h	定时器 A0 寄存器	TA0	XXh XXh
0328h 0329h	定时器 A1 寄存器	TA1	XXh XXh
032Ah 032Bh	定时器 A2 寄存器	TA2	XXh XXh
032Ch 032Dh	定时器 A3 寄存器	TA3	XXh XXh
032Eh 032Fh	定时器 A4 寄存器	TA4	XXh XXh
0336h	定时器 A0 模式寄存器	TA0MR	00h
0337h	定时器 A1 模式寄存器	TA1MR	00h
0338h	定时器 A2 模式寄存器	TA2MR	00h
0339h	定时器 A3 模式寄存器	TA3MR	00h
033Ah	定时器 A4 模式寄存器	TA4MR	00h

## 17.2.1 外围时钟选择寄存器 (PCLKR)

外围时钟选择寄存器			
	符号 PCLKR	地址 地址0012h	复位后的值 0000 0011b
位符号	位名	功能	RW
PCLK0	定时器A,B时钟选择位 (定时器A、定时器B、 死区时间定时器、 多主控I <sup>2</sup> C-bus 接口的时钟源)	0: f2TIMAB/f2IIC 1: f1TIMAB/f1IIC	RW
PCLK1	SI/O时钟选择位 (UART0~UART2、 UART5~UART7、 SI/O3、SI/O4的时钟源)	0: f2SIO 1: f1SIO	RW
— (b4-b2)	保留位	必须置“0”。	RW
PCLK5	时钟输出功能扩展位 (在单芯片模式中有效)	0: 通过CM0寄存器的CM01~CM00位 进行选择。 1: 输出f1。	RW
— (b7-b6)	保留位	必须置“0”。	RW

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 PCLKR 寄存器。

## 17.2.2 时钟预分频器的复位标志 (CPSRF)

时钟预分频器的复位标志			
	符号 CPSRF	地址 地址0015h	复位后的值 0XXX XXXXb
位符号	位名	功能	RW
— (b6-b0)	什么也不指定。只能写“0”，读取值为不定值。		—
CPSR	时钟预分频器的复位标志	如果将此位置“1”，时钟预分频器就被初始化(读取值为“0”)。	RW

## 17.2.3 定时器 A 的计数源选择寄存器 i (TACSi) (i=0 ~ 2)

定时器A的计数源选择寄存器0、定时器A的计数源选择寄存器1

符号		地址	复位后的值
TACS0~TACS1		地址01D0h~01D1h	00h
位符号	位名	功能	RW
TCS0	TA <sub>i</sub> 计数源选择位	b2 b1 b0 0 0 0: f1TIMAB或者f2TIMAB 0 0 1: f8TIMAB 0 1 0: f32TIMAB 0 1 1: f64TIMAB 1 0 0: 不能设定 1 0 1: fOCO-S 1 1 0: fC32 1 1 1: 不能设定	RW
TCS1			RW
TCS2			RW
TCS3	TA <sub>i</sub> 计数源的选择方法指定位	0: TCK0~TCK1有效、TCS0~TCS2无效 1: TCK0~TCK1无效、TCS0~TCS2有效	RW
TCS4	TA <sub>j</sub> 计数源选择位	b6 b5 b4 0 0 0: f1TIMAB或者f2TIMAB 0 0 1: f8TIMAB 0 1 0: f32TIMAB 0 1 1: f64TIMAB 1 0 0: 不能设定 1 0 1: fOCO-S 1 1 0: fC32 1 1 1: 不能设定	RW
TCS5			RW
TCS6			RW
TCS7	TA <sub>j</sub> 计数源的选择方法指定位	0: TCK0~TCK1有效、TCS4~TCS6无效 1: TCK0~TCK1无效、TCS4~TCS6有效	RW

TACS0寄存器: i=0, j=1 TACS1寄存器: i=2, j=3

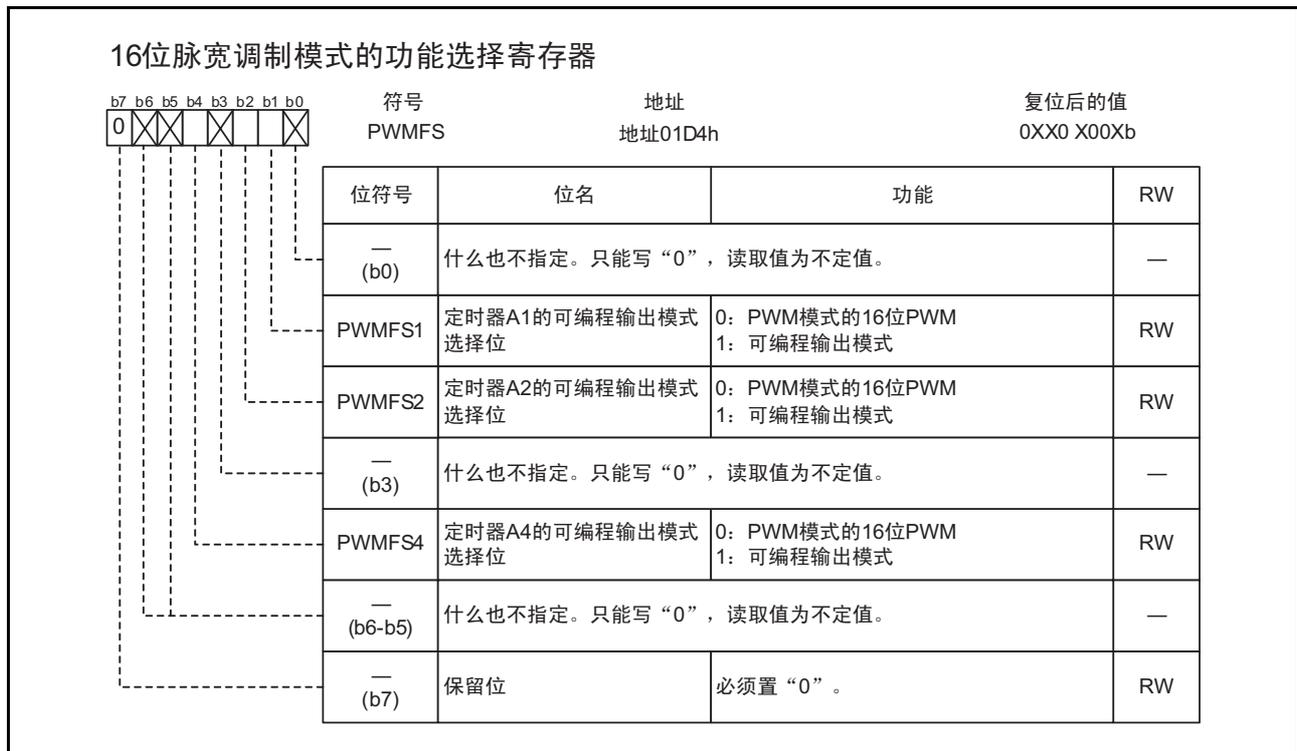
定时器A的计数源选择寄存器2

符号		地址	复位后的值
TACS2		地址01D2h	X0h
位符号	位名	功能	RW
TCS0	TA <sub>4</sub> 计数源选择位	b2 b1 b0 0 0 0: f1TIMAB或者f2TIMAB 0 0 1: f8TIMAB 0 1 0: f32TIMAB 0 1 1: f64TIMAB 1 0 0: 不能设定 1 0 1: fOCO-S 1 1 0: fC32 1 1 1: 不能设定	RW
TCS1			RW
TCS2			RW
TCS3	TA <sub>4</sub> 计数源的选择方法指定位	0: TCK0~TCK1有效、TCS0~TCS2无效 1: TCK0~TCK1无效、TCS0~TCS2有效	RW
— (b7-b4)	什么也不指定。只能写“0”，读取值为不定值。		—

TCS2 ~ TCS0 (TA<sub>i</sub> 计数源选择位) (b2 ~ b0) (i=0,2,4)TCS6 ~ TCS4 (TA<sub>j</sub> 计数源选择位) (b6 ~ b4) (j=1,3)

必须通过 PCLKR 寄存器的 PCLK0 位选择 f1TIMAB 或者 f2TIMAB。

## 17.2.4 16 位脉宽调制模式的功能选择寄存器 (PWMFS)



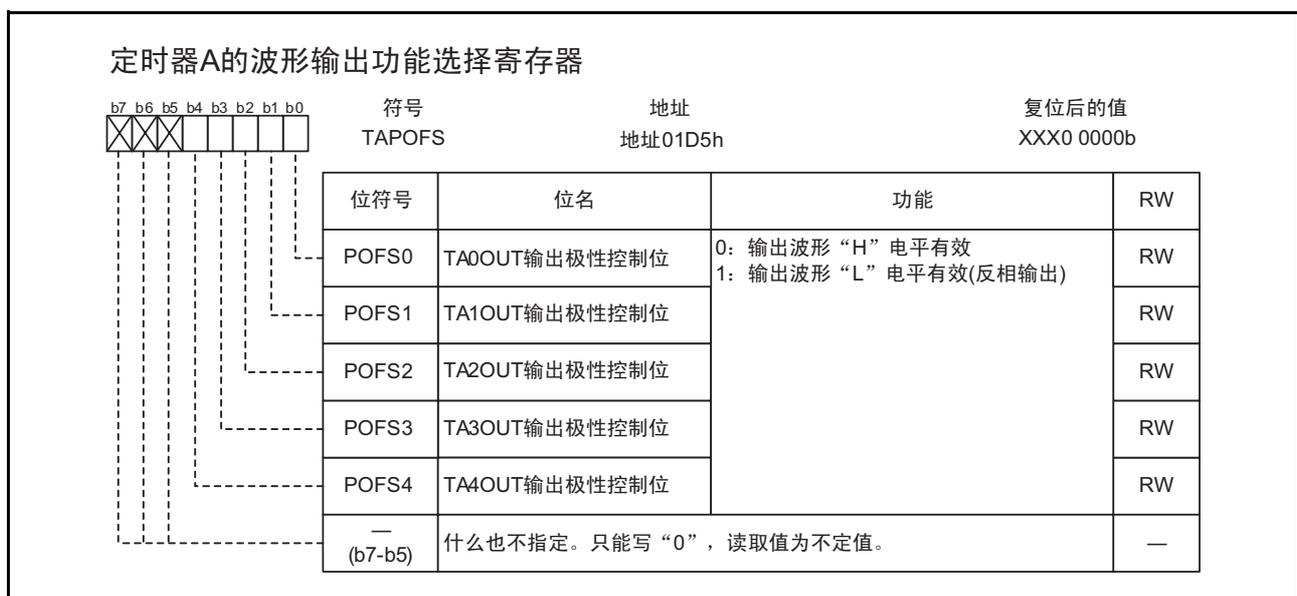
PWMFS1 (定时器 A1 的可编程输出模式选择位) (b1)

PWMFS2 (定时器 A2 的可编程输出模式选择位) (b2)

PWMFS4 (定时器 A4 的可编程输出模式选择位) (b4)

在  $TAiMR$  寄存器的  $TMOD1 \sim TMOD0$  位为“11b” (PWM 模式或者可编程输出模式) 并且  $MR3$  位为“0” (16 位 PWM 模式) 时, 这些位有效。

## 17.2.5 定时器 A 的波形输出功能选择寄存器 (TAPOFS)



## 17.2.6 定时器 A 的输出波形变更允许寄存器 (TAOW)



此寄存器在可编程输出模式中有效。

在输出时更改输出波形的周期和宽度的情况下，必须按照以下的步骤进行：

1. 将TAiOW位 (i=1,2,4) 置“0” (禁止输出波形的变更)。
2. 给TAi寄存器和TAi1寄存器都写值或者给其中一个写值。
3. 将TAiOW位置“1” (允许输出波形的变更)。

在TAiOUT输出上升沿 (POFSi位为“1”时，为下降沿)的1个计数源周期前，如果TAiOW位为“1” (允许输出波形的变更)，就重新加载更新后的值；如果TAiOW位为“0” (禁止输出波形的变更)，就重新加载更新前的值。

## 17.2.7 定时器 Ai 寄存器 (TAi) (i=0 ~ 4)

定时器Ai寄存器(i=0~4)			
	符号	地址	复位后的值
	TA0	地址0327h~0326h	不定值
	TA1	地址0329h~0328h	不定值
	TA2	地址032Bh~032Ah	不定值
	TA3	地址032Dh~032Ch	不定值
	TA4	地址032Fh~032Eh	不定值
模式	功能	设定范围	RW
定时器模式	假设设定值为n, 计数器的周期就为: $\frac{(n+1)}{f_j}$	0000h~FFFFh	RW
事件计数器模式	假设设定值为n, 就在递增计数时, 进行FFFFh-n+1次计数; 在递减计数时, 进行n+1次计数。	0000h~FFFFh	RW
单触发定时器模式	假设设定值为n, 脉宽就为: $\frac{n}{f_j}$	0000h~FFFFh	WO
脉宽调制模式 (16位PWM模式)	假设设定值为n, PWM的周期就为: $\frac{(2^{16}-1)}{f_j}$ PWM的脉宽为: $\frac{n}{f_j}$	0000h~FFFEh	WO
脉宽调制模式 (8位PWM模式)	假设高位地址的设定值为n, 低位地址的设定值为m, PWM的周期就为: $\frac{(2^8-1) \times (m+1)}{f_j}$ PWM的脉宽为: $\frac{(m+1)n}{f_j}$	00h~FEh (高位地址) 00h~FFh (低位地址)	WO
可编程输出模式	假设TAi寄存器的设定值为m, TAI1寄存器的设定值为n, 就输出以下波形。 “H”电平的宽度为: $\frac{m}{f_j}$ “L”电平的宽度为: $\frac{n}{f_j}$	0000h~FFFFh	WO

fj: 计数源的频率

必须以 16 位为单位进行存取, 用 MOV 指令写 TAi 寄存器。

**事件计数器模式**

对外部脉冲或者其他定时器的上溢 / 下溢进行计数。

**单触发定时器模式**

如果将 TAi 寄存器置 “0000h”, 计数器就不运行, 也不发生定时器 Ai 中断请求。此时, 即使选择有脉冲输出, 也不从 TAiOUT 引脚输出脉冲。

**脉宽调制模式 (16 位 PWM 模式)**

如果将 TAi 寄存器置 “0000h”, 计数器就不运行, TAiOUT 引脚的输出电平保持 “L” 电平, 也不发生定时器 Ai 中断请求。

**脉宽调制模式 (8 位 PWM 模式)**

用作 8 位预分频器 (低 8 位) 和 8 位脉宽调制器 (高 8 位)。如果将 TAi 寄存器的高 8 位置 “00h”, 计数器就不运行, TAiOUT 引脚的输出电平保持 “L” 电平, 也不发生定时器 Ai 中断请求。

17.2.8 定时器 Ai-1 寄存器 (TAi1) (i=1,2,4)

定时器Ai-1寄存器(i=1,2,4)

符号	地址	复位后的值
TA11	地址0303h~0302h	不定值
TA21	地址0305h~0304h	不定值
TA41	地址0307h~0306h	不定值

模式	功能	设定范围	RW
可编程输出模式	假设TAi寄存器的设定值为m, TAI寄存器的设定值为n, 就输出以下波形。 “H”电平的宽度: $\frac{m}{f_j}$ “L”电平的宽度: $\frac{n}{f_j}$	0001h~FFFFh	WO

fj: 计数源的频率

必须以 16 位为单位进行存取, 用 MOV 指令写此寄存器。

17.2.9 计数开始标志 (TABSR)

计数开始标志

符号	地址	复位后的值
TABSR	地址0320h	00h

位符号	位名	功能	RW
TA0S	定时器A0计数开始标志	0: 停止计数 1: 开始计数	RW
TA1S	定时器A1计数开始标志		RW
TA2S	定时器A2计数开始标志		RW
TA3S	定时器A3计数开始标志		RW
TA4S	定时器A4计数开始标志		RW
TB0S	定时器B0计数开始标志		RW
TB1S	定时器B1计数开始标志		RW
TB2S	定时器B2计数开始标志		RW

## 17.2.10 单触发开始标志 (ONSF)

单触发开始标志		符号	地址	复位后的值
b7 b6 b5 b4 b3 b2 b1 b0		ONSF	地址 0322h	00h
位符号	位名	功能		RW
TA0OS	定时器A0的单触发开始标志	如果将此位置“1”，就开始定时器的计数。读取值为“0”。		RW
TA1OS	定时器A1的单触发开始标志			RW
TA2OS	定时器A2的单触发开始标志			RW
TA3OS	定时器A3的单触发开始标志			RW
TA4OS	定时器A4的单触发开始标志			RW
TAZIE	Z相输入有效位	0: Z相输入无效 1: Z相输入有效		RW
TA0TGL	定时器A0的事件/触发选择位	b7 b6 0 0: 选择TA0IN引脚的输入 0 1: 选择定时器B2 1 0: 选择定时器A4 1 1: 选择定时器A1		RW
TA0TGH				RW

## TAiOS (定时器 Ai 的单触发开始标志) (b4 ~ b0) (i=0 ~ 4)

此标志在单触发定时器模式中有效。当 TAI<sub>MR</sub> 寄存器的 MR2 位为“0” (TAiOS 位有效) 时，如果在将 TABSR 寄存器的 TAI<sub>S</sub> 位置“1” (开始计数) 后将此位置“1”，就开始定时器 Ai 的计数。

## TAZIE (Z 相输入有效位) (b5)

此位用于定时器 A3 的事件计数器模式 (二相脉冲信号处理)，详细内容请参照“17.3.4.3 二相脉冲信号处理中的计数器初始化”。

## TA0TGH ~ TA0TGL (定时器 A0 的事件 / 触发选择位) (b7 ~ b6)

当 TA0MR 寄存器的 MR2 位为“1” (通过 TA0TGH ~ TA0TGL 位选择触发) 时，能选择以下模式的事件或者触发：

- 事件计数器模式 (不使用二相脉冲信号处理) 的事件
- 单触发定时器模式和 PWM 模式的触发

当 TA0TGH ~ TA0TGL 位为“00b”时，能通过 TA0MR 寄存器的 MR1 位选择输入信号的有效边沿。

如果 TA0TGH ~ TA0TGL 位为“01b” ~ “11b”，就在发生所选定定时器的中断请求时发生事件或者触发 (因为不受 I 标志、IPL 和中断控制寄存器的影响，所以即使禁止中断，也会发生事件或者触发)。

## 17.2.11 触发选择寄存器 (TRGSR)

触发选择寄存器		符号	地址	复位后的值
b7 b6 b5 b4 b3 b2 b1 b0		TRGSR	地址0323h	00h
TA1TGL	定时器A1的事件/触发选择位	b1 b0	0 0: 选择TA1IN引脚的输入 0 1: 选择定时器B2 1 0: 选择定时器A0 1 1: 选择定时器A2	RW
TA1TGH				RW
TA2TGL	定时器A2的事件/触发选择位	b3 b2	0 0: 选择TA2IN引脚的输入 0 1: 选择定时器B2 1 0: 选择定时器A1 1 1: 选择定时器A3	RW
TA2TGH				RW
TA3TGL	定时器A3的事件/触发选择位	b5 b4	0 0: 选择TA3IN引脚的输入 0 1: 选择定时器B2 1 0: 选择定时器A2 1 1: 选择定时器A4	RW
TA3TGH				RW
TA4TGL	定时器A4的事件/触发选择位	b7 b6	0 0: 选择TA4IN引脚的输入 0 1: 选择定时器B2 1 0: 选择定时器A3 1 1: 选择定时器A0	RW
TA4TGH				RW

TA1TGH ~ TA1TGL (定时器 A1 的事件 / 触发选择位) (b1 ~ b0)

TA2TGH ~ TA2TGL (定时器 A2 的事件 / 触发选择位) (b3 ~ b2)

TA3TGH ~ TA3TGL (定时器 A3 的事件 / 触发选择位) (b5 ~ b4)

TA4TGH ~ TA4TGL (定时器 A4 的事件 / 触发选择位) (b7 ~ b6)

当  $TAiMR$  寄存器的  $MR2$  位为“1” (通过  $TAiGH \sim TAiGL$  位选择触发) 时, 能选择以下模式的事件或者触发:

- 事件计数器模式 (不使用二相脉冲信号处理) 的事件
- 单触发定时器模式、PWM 模式和可编程输出模式的触发

当  $TAiGH \sim TAiGL$  位为“00b”时, 能通过  $TAiMR$  寄存器的  $MR1$  位选择输入信号的有效边沿。

如果  $TAiGH \sim TAiGL$  位为“01b”~“11b”, 就在发生所选定时器的中断请求时发生事件或者触发 (因为不受 I 标志、IPL 和中断控制寄存器的影响, 所以即使禁止中断, 也会发生事件或者触发)。

## 17.2.12 递增 / 递减标志 (UDF)

递增/递减标志		符号	地址	复位后的值
b7 b6 b5 b4 b3 b2 b1 b0		UDF	地址 0324h	00h
		位符号	位名	功能
		TA0UD	定时器A0的递增/递减标志	0: 递减计数 1: 递增计数
		TA1UD	定时器A1的递增/递减标志	
		TA2UD	定时器A2的递增/递减标志	
		TA3UD	定时器A3的递增/递减标志	
		TA4UD	定时器A4的递增/递减标志	
		TA2P	定时器A2的二相脉冲信号处理功能选择位	0: 禁止二相脉冲信号处理功能 1: 允许二相脉冲信号处理功能
		TA3P	定时器A3的二相脉冲信号处理功能选择位	
		TA4P	定时器A4的二相脉冲信号处理功能选择位	
				RW

TAiUD (定时器 Ai 的递增 / 递减标志) (bi) (i=0 ~ 4)

此标志在事件计数器模式 (不使用二相脉冲信号处理功能) 中有效。

TA2P (定时器 A2 的二相脉冲信号处理功能选择位) (b5)

TA3P (定时器 A3 的二相脉冲信号处理功能选择位) (b6)

TA4P (定时器 A4 的二相脉冲信号处理功能选择位) (b7)

在不使用二相脉冲信号处理功能时, 必须将这些位置 "0"。

## 17.2.13 定时器 Ai 模式寄存器 (TAiMR) (i=0 ~ 4)

定时器Ai模式寄存器(i=0~4)		符号	地址	复位后的值
b7 b6 b5 b4 b3 b2 b1 b0		TA0MR~TA4MR	地址 0336h~033Ah	00h
		位符号	位名	功能
		TMOD0	运行模式选择位	b1 b0 0 0: 定时器模式 0 1: 事件计数器模式 1 0: 单触发定时器模式 1 1: 脉宽调制(PWM)模式、 或者可编程输出模式
		TMOD1		
		MR0	功能因运行模式而不同。	
		MR1		
		MR2		
		MR3		
		TCK0	功能因运行模式而不同。	
		TCK1		
				RW

## 17.3 运行说明

### 17.3.1 有关多个模式的共同事项

#### 17.3.1.1 运行时钟

定时器的计数源为计数和重新加载等的定时器运行的时钟。

例如，在具备计数开始条件后，已经停止的计数器从计数源的第一个计数时序开始计数。因此，在具备计数开始条件到开始计数之间有延迟。单触发定时器模式的输出例子如图 17.4 所示。

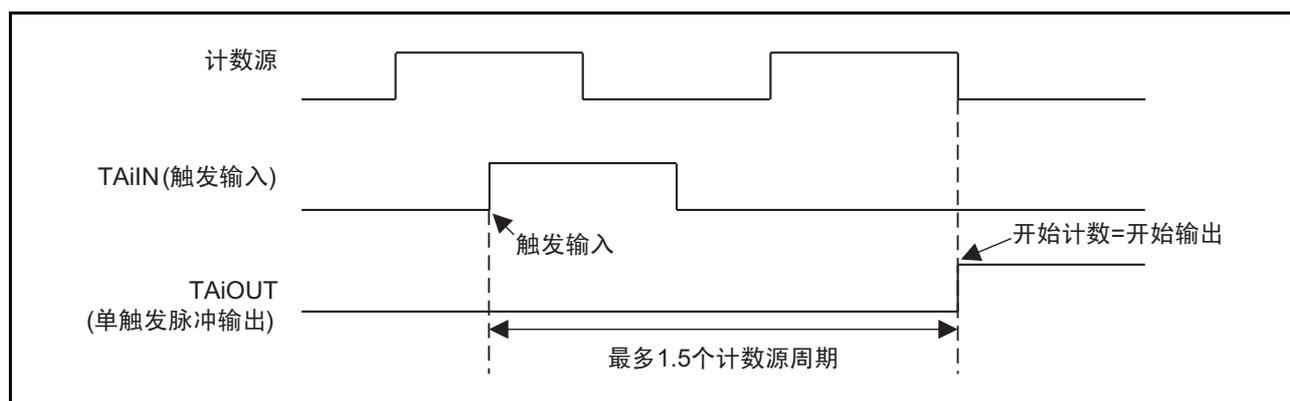


图 17.4 单触发定时器模式的输出例子

#### 17.3.1.2 计数器的重新加载时序

定时器  $A_i$  从  $TA_i$  寄存器的设定值（假设为  $n$ ）开始计数， $TA_i$  寄存器由计数器和重加载寄存器构成。在进行递减计数时，计数器从  $n$  开始对计数源进行递减计数，在变为“0000h”后的下一个计数源，将重加载寄存器的值进行重新加载后继续递减计数（递增计数时的情况也一样，在变为“FFFFh”后的下一个计数源，将重加载寄存器的值进行重新加载）。

在以下的时序中，将  $TA_i$  寄存器的值反映到计数器和重加载寄存器中：

- 停止计数时
- 从开始计数到输入第一个计数源前  
如果将值写到  $TA_i$  寄存器，数据就立即被写到计数器和重加载寄存器。
- 开始计数并且输入第一个计数源后  
如果将值写到  $TA_i$  寄存器，数据就立即被写到重加载寄存器。

计数器继续对正在计数中的值进行计数，在变为“0000h”（或者“FFFFh”）后的下一个计数源，将重加载寄存器的值进行重新加载。

## 17.3.1.3 计数源

在定时器模式、单触发定时器模式、PWM 模式和可编程输出模式中，对内部时钟进行计数（参照“图 17.1 定时器 A 和定时器 B 的计数源”）。定时器 A 的计数源如表 17.5 所示。

f1 是以下的任意一个时钟（参照“8. 时钟发生电路”）：

- 主时钟的1分频（无分频）
- PLL时钟的1分频（无分频）
- fOCO-S的1分频（无分频）

表 17.5 定时器 A 的计数源

计数源	位的设定值				备注
	PCLK0	TCS3	TCS2 ~ TCS0	TCK1 ~ TCK0	
		TCS7	TCS6 ~ TCS4		
f1TIMAB	1	0	—	00b	f1
		1	000b	—	
f2TIMAB	0	0	—	00b	f1 的 2 分频
		1	000b	—	
f8TIMAB	—	0	—	01b	f1 的 8 分频
		1	001b	—	
f32TIMAB	—	0	—	10b	f1 的 32 分频
		1	010b	—	
f64TIMAB	—	1	011b	—	f1 的 64 分频
fOCO-S	—	1	101b	—	fOCO-S
fC32	—	0	—	11b	fC32
		1	110b	—	

PCLK0: PCLKR 寄存器的位

TCS7 ~ TCS0: TACS0 ~ TACS2 寄存器的位

TCK1 ~ TCK0: TAI*M*R (i=0 ~ 4) 寄存器的位

### 17.3.2 定时器模式

这是对内部生成的计数源进行计数的模式。定时器模式的规格如表 17.6 所示，定时器模式中使用的寄存器及其设定值如表 17.7 所示，定时器模式的运行例子如图 17.5 所示。

表 17.6 定时器模式的规格

项目	规格
计数源	f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32
计数	<ul style="list-style-type: none"> <li>递减计数</li> <li>在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
计数器周期	$\frac{(n+1)}{f_j}$ n: TAI 寄存器的设定值 (0000h ~ FFFFh) f <sub>j</sub> : 计数源的频率
计数开始条件	将 TABSR 寄存器的 TAI <sub>S</sub> 位置 “1” (开始计数)。
计数停止条件	将 TAI <sub>S</sub> 位置 “0” (停止计数)。
中断请求的发生时序	在发生下溢时。
TAiIN 引脚功能	输入 / 输出端口或者选通输入引脚
TAiOUT 引脚功能	输入 / 输出端口或者脉冲输出引脚
读定时器	如果读 TAI 寄存器，就能读到计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TAI 寄存器，数据就被写到重加载寄存器和计数器。</li> <li>如果在计数时写 TAI 寄存器，数据就被写到重加载寄存器 (在下次重新加载时进行传送)。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>选通功能 能通过 TAI<sub>IN</sub> 引脚的输入信号开始或者停止计数。</li> <li>脉冲输出功能 在每次下溢时，反转 TAI<sub>OUT</sub> 引脚的输出极性。在 TAI<sub>S</sub> 位为 “0” (停止计数) 期间，输出 “L” 电平。</li> <li>输出极性控制 反转 TAI<sub>OUT</sub> 引脚的输出极性 (在 TAI<sub>S</sub> 位为 “0” (停止计数) 期间，输出 “H” 电平)。</li> </ul>

i=0 ~ 4

表 17.7 定时器模式中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCLKR	PCLK0	必须选择计数源。
CPSRF	CPSR	在将时钟预分频器复位时，必须写“1”。
PWMFS	PWMFSi	必须置“0”。
TACS0 ~ TACS2	7 ~ 0	必须选择计数源。
TAPOFS	POFSi	当 TAIiMR 寄存器的 MR0 位为“1”（有脉冲输出）时，必须选择输出极性。
TAOW	TAiOW	必须置“0”。
TAI1	7 ~ 0	—（可以不设定）
TABSR	TAiS	在开始计数时，必须置“1”；在停止计数时，必须置“0”。
ONSF	TAiOS	必须置“0”。
	TAZIE	必须置“0”。
	TAiTGH ~ TAIiTGL	必须置“00b”。
TRGSR	TAiTGH ~ TAIiTGL	必须置“00b”。
UDF	TAiUD	必须置“0”。
	TAiP	必须置“0”。
TAi	7 ~ 0	必须设定计数值。
TAiMR	7 ~ 0	请参照以下的 TAIiMR 寄存器。

i=0 ~ 4

注 1. 此表的内容不表示步骤。

定时器模式 定时器Ai模式寄存器(i=0~4)		符号 TA0MR~TA4MR	地址 地址0336h~033Ah	复位后的值 00h
b7 b6 b5 b4 b3 b2 b1 b0	0 0 0 0 0 0			
位符号	位名		功能	RW
TMOD0	运行模式选择位	b1 b0	00: 定时器模式	RW
TMOD1				RW
MR0	脉冲输出功能选择位		0: 无脉冲输出 (TAiOUT引脚为输入/输出端口) 1: 有脉冲输出 (TAiOUT引脚为脉冲输出引脚)	RW
MR1	选通功能选择位	b4 b3	0 0: } 无选通功能 0 1: } (TAiIN引脚为输入/输出端口)	RW
MR2			1 0: } 对TAiIN引脚输入“L”电平的时间 进行计数。 1 1: } 对TAiIN引脚输入“H”电平的时间 进行计数。	RW
MR3	在定时器模式中，必须置“0”。			RW
TCK0	计数源选择位	b1 b0	0 0: f1TIMAB或者f2TIMAB	RW
TCK1			0 1: f8TIMAB 1 0: f32TIMAB 1 1: fC32	

TCK1 ~ TCK0（计数源选择位）（b7 ~ b6）

在 TACS0 ~ TACS2 寄存器的 TCS3 位或者 TCS7 位为“0”（TCK0 ~ TCK1 有效）时，TCK1 ~ TCK0 有效。

必须通过 PCLKR 寄存器的 PCLK0 位选择 f1TIMAB 或者 f2TIMAB。

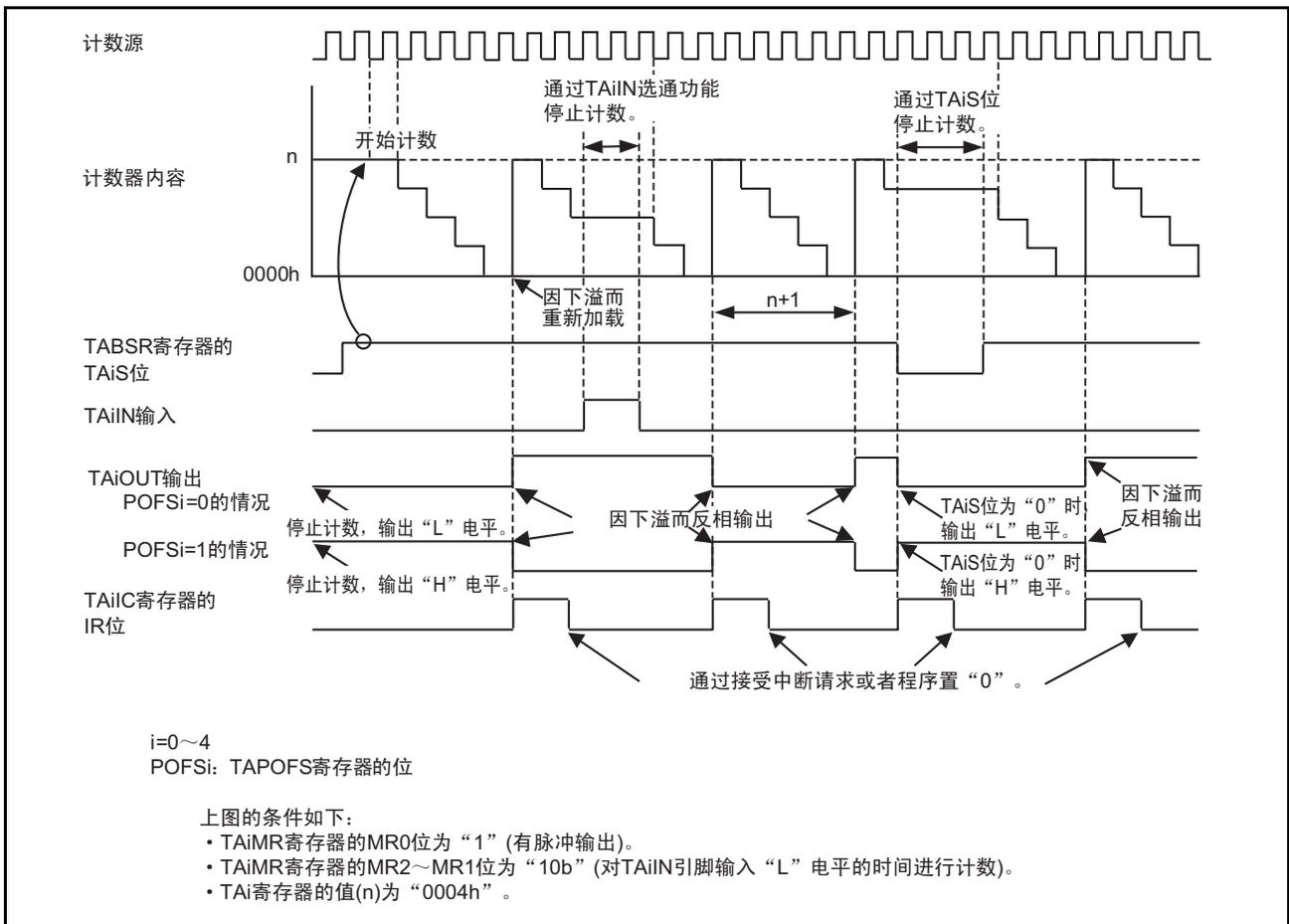


图 17.5 定时器模式的运行例子

### 17.3.3 事件计数器模式（不使用二相脉冲信号处理的情况）

这是对外部信号或者其他定时器上溢 / 下溢进行计数的模式。

定时器 A2,A3,A4 能对二相的外部信号进行计数（参照“17.3.4 事件计数器模式（使用二相脉冲信号处理的情况）”）。

事件计数器模式的规格（不使用二相脉冲信号处理的情况）如表 17.8 所示，事件计数器模式（不使用二相脉冲信号处理的情况）中使用的寄存器及其设定值（注 1）如表 17.9 所示，事件计数器模式的运行例子如图 17.6 所示。

表 17.8 事件计数器模式的规格（不使用二相脉冲信号处理的情况）

项目	规格
计数源	<ul style="list-style-type: none"> <li>输入到 TAIiN 引脚的外部信号（可选择有效边沿）</li> <li>定时器 B2 的上溢或者下溢</li> <li>定时器 Aj 的上溢或者下溢（j=i-1，但是 i=0 时 j=4）</li> <li>定时器 Ak 的上溢或者下溢（k=i+1，但是 i=4 时 k=0）</li> </ul>
计数	<ul style="list-style-type: none"> <li>可通过程序选择递增计数或者递减计数。</li> <li>在发生上溢或者下溢时，将重加载寄存器的内容进行重新加载后继续计数。在选择自由运行功能时，不重新加载而继续计数。</li> </ul>
计数次数	<ul style="list-style-type: none"> <li>在进行递增计数时，为 FFFFh-n+1 次。</li> <li>在进行递减计数时，为 n+1 次。</li> </ul> n: TAI 寄存器的设定值（0000h ~ FFFFh）
计数开始条件	将 TABSR 寄存器的 TAIiS 位置“1”（开始计数）。
计数停止条件	将 TAIiS 位置“0”（停止计数）。
中断请求的发生时序	在发生上溢或者下溢时。
TAIiN 引脚功能	输入 / 输出端口或者计数源输入引脚
TAIiOUT 引脚功能	输入 / 输出端口或者脉冲输出引脚
读定时器	如果读 TAI 寄存器，就能读到计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TAI 寄存器，数据就被写到重加载寄存器和计数器。</li> <li>如果在计数时写 TAI 寄存器，数据就被写到重加载寄存器（在下次重新加载时进行传送）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>自由运行计数功能 即使发生上溢或者下溢，也不从重加载寄存器进行重新加载。</li> <li>脉冲输出功能 在每次发生上溢或者下溢时，反转 TAIiOUT 引脚的输出极性。在 TAIiS 位为“0”（停止计数）期间，输出“L”电平。</li> <li>输出极性控制 反转 TAIiOUT 引脚的输出极性（在 TAIiS 位为“0”（停止计数）期间，输出“H”电平）。</li> </ul>

i=0 ~ 4

表 17.9 事件计数器模式（不使用二相脉冲信号处理的情况）中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCLKR	PCLK0	必须置“1”。
CPSRF	CPSR	在将时钟预分频器复位时，必须写“1”。
PWMFS	PWMFSi	必须置“0”。
TACS0 ~ TACS2	7 ~ 0	必须置“00h”。
TAPOFS	POFSi	在 TAI <sub>MR</sub> 寄存器的 MR0 位为“1”（有脉冲输出）时，必须选择输出极性。
TAOW	TAiOW	必须置“0”。
TAi1	7 ~ 0	—（可以不设定）
TABSR	TAiS	在开始计数时，必须置“1”；在停止计数时，必须置“0”。
ONSF	TAiOS	必须置“0”。
	TAZIE	必须置“0”。
	TAiTGH ~ TAI <sub>TGL</sub>	必须选择计数源。
TRGSR	TAiTGH ~ TAI <sub>TGL</sub>	必须选择计数源。
UDF	TAiUD	必须选择计数。
	TAiP	必须置“0”。
TAi	7 ~ 0	必须设定计数值。
TAiMR	7 ~ 0	请参照以下的 TAI <sub>MR</sub> 寄存器。

i=0 ~ 4

注 1. 此表的内容不表示步骤。

事件计数器模式(不使用二相脉冲信号处理的情况) 定时器Ai模式寄存器(i=0~4)			
符号	地址	复位后的值	
TA0MR~TA4MR	地址 0336h~033Ah	00h	
位符号	位名	功能	RW
TMOD0	运行模式选择位	b1 b0 0 1: 事件计数器模式	RW
TMOD1			RW
MR0	脉冲输出功能选择位	0: 无脉冲输出 (TAiOUT引脚为输入/输出端口) 1: 有脉冲输出 (TAiOUT引脚为脉冲输出引脚)	RW
MR1	计数极性选择位	0: 对外部信号的下降沿进行计数。 1: 对外部信号的上升沿进行计数。	RW
MR2	在事件计数器模式中，必须置“0”。		RW
MR3	在事件计数器模式中，必须置“0”。		RW
TCK0	计数运行类型选择位	0: 重加载 1: 自由运行	RW
TCK1	在不使用二相脉冲信号处理时，可以为“0”或者“1”。		RW

**MR1（计数极性选择位）（b3）**

在 ONSF 寄存器或者 TRGSR 寄存器的 TAI<sub>TGH</sub> ~ TAI<sub>TGL</sub> 位为“00b”（TAi<sub>IN</sub> 引脚的输入）时，MR1 有效。

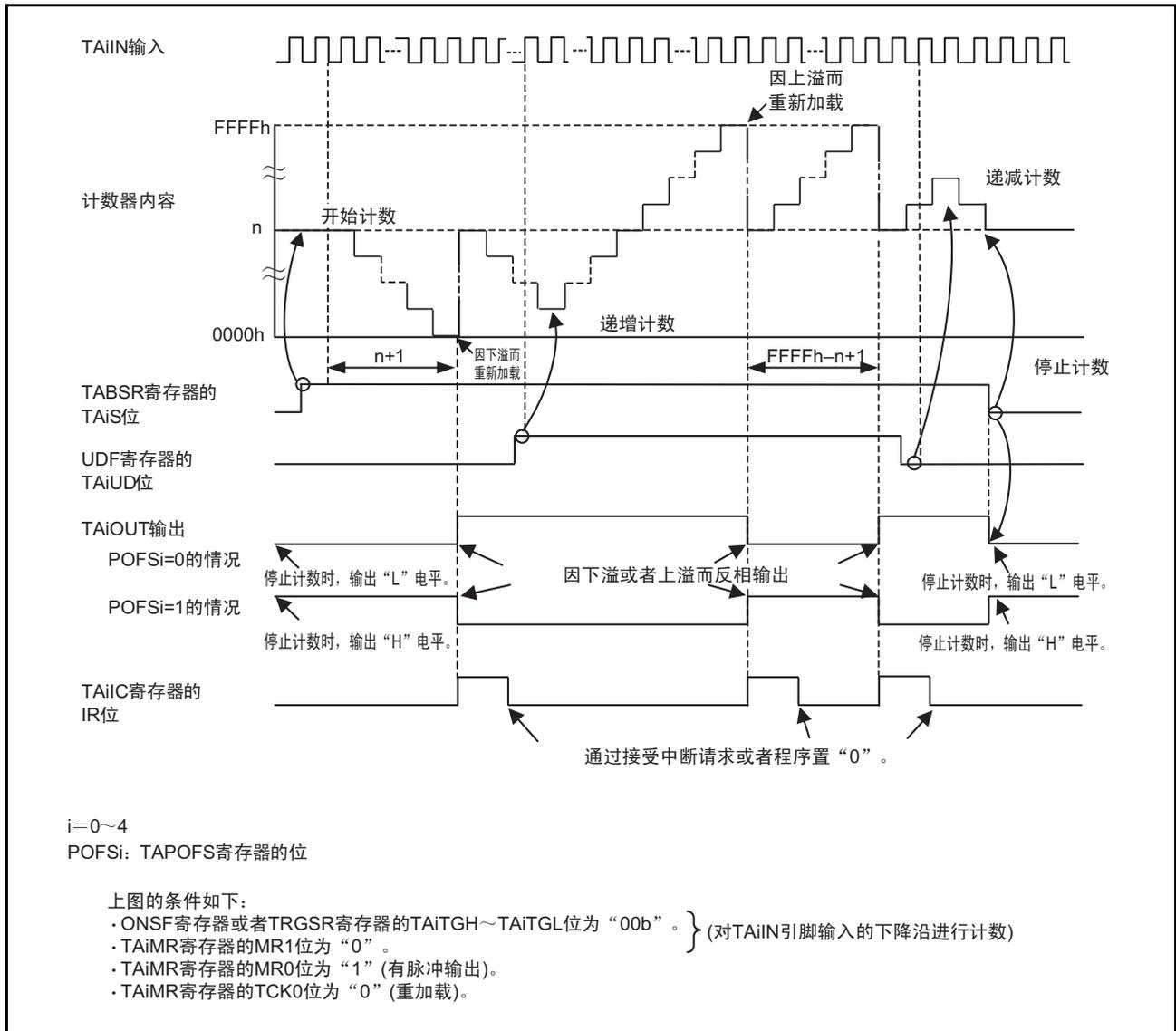


图 17.6 事件计数器模式的运行例子

### 17.3.4 事件计数器模式（使用二相脉冲信号处理的情况）

这是对二相脉冲信号进行计数的模式，定时器 A2,A3,A4 能使用此模式。事件计数器模式的规格（定时器 A2,A3,A4 使用二相脉冲信号处理的情况）如表 17.10 所示，事件计数器模式（使用二相脉冲信号处理的情况）中使用的寄存器及其设定值如表 17.11 所示。

表 17.10 事件计数器模式的规格（定时器 A2,A3,A4 使用二相脉冲信号处理的情况）

项目	规格
计数源	输入到 TAIIN 引脚和 TAIOUT 引脚的二相脉冲信号。
计数	<ul style="list-style-type: none"> <li>可通过二相脉冲信号进行递增计数或者递减计数的转换。</li> <li>在发生上溢或者下溢时，将重加载寄存器的内容进行重新加载后继续计数。在选择自由运行功能时，不重新加载而继续计数。</li> </ul>
计数次数	<ul style="list-style-type: none"> <li>在进行递增计数时，为 FFFFh-n+1 次。</li> <li>在进行递减计数时，为 n+1 次。</li> </ul> n: TAI 寄存器的设定值（0000h ~ FFFFh）
计数开始条件	将 TABSR 寄存器的 TAI <sub>S</sub> 位置“1”（开始计数）。
计数停止条件	将 TAI <sub>S</sub> 位置“0”（停止计数）。
中断请求的发生时序	在发生上溢或者下溢时。
TAIIN 引脚功能	二相脉冲输入引脚
TAIOUT 引脚功能	二相脉冲输入引脚
读定时器	如果读定时器 A2,A3,A4 寄存器，就能读到计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在计数停止时写 TAI 寄存器，数据就被写到重加载寄存器和计数器。</li> <li>如果在计数时写 TAI 寄存器，数据就被写到重加载寄存器（在下次重新加载时进行传送）</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>选择正常处理或者 4 倍频处理（定时器 A3）</li> <li>通过 Z 相输入对计数器进行初始化（定时器 A3）</li> <li>通过 Z 相输入将定时器的计数值置“0”。</li> </ul>

i=2 ~ 4

表 17.11 事件计数器模式（使用二相脉冲信号处理的情况）中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCLKR	PCLK0	必须置“1”。
CPSRF	CPSR	在将时钟预分频器复位时，必须写“1”。
PWMFS	PWMFSi	必须置“0”。
TACS0 ~ TACS2	7 ~ 0	必须置“00h”。
TAPOFS	POFSi	必须置“0”。
TAOW	TAiOW	必须置“0”。
TAi1	7 ~ 0	—（可以不设定）
TABSR	TAiS	在开始计数时，必须置“1”；在停止计数时，必须置“0”。
ONSF	TAiOS	必须置“0”。
	TAZIE	在定时器 A3 使用 Z 相输入时，必须置“1”。
	TAiTGH ~ TAITGL	必须置“00b”。
TRGSR	TAiTGH ~ TAITGL	必须置“00b”。
UDF	TAiUD	必须置“0”。
	TAiP	必须置“1”。
TAi	7 ~ 0	必须设定计数值。
TAiMR	7 ~ 0	请参照以下的 TAiMR 寄存器。

i=2 ~ 4

注 1. 此表的内容不表示步骤。

事件计数器模式(使用二相脉冲信号处理的情况) 定时器Ai模式寄存器(i=2~4)			
位	符号	地址	复位后的值
b7 b6 b5 b4 b3 b2 b1 b0	TA2MR~TA4MR	地址0338h~033Ah	00h
	位符号	位名	功能
	TMOD0	运行模式选择位	b1 b0 0 1: 事件计数器模式
	TMOD1		
	MR0	在使用二相脉冲信号处理时，必须置“0”。	RW
	MR1	在使用二相脉冲信号处理时，必须置“0”。	RW
	MR2	在使用二相脉冲信号处理时，必须置“1”。	RW
	MR3	在使用二相脉冲信号处理时，必须置“0”。	RW
	TCK0	计数运行类型选择位	0: 重加载 1: 自由运行
	TCK1	二相脉冲处理运行选择位	0: 正常处理运行 1: 4倍频处理运行

**TCK1（二相脉冲处理选择位）（b7）**

能选择定时器 A3。与此位无关，定时器 A2 固定为正常处理，定时器 A4 固定为 4 倍频处理。

### 17.3.4.1 正常处理

在 TAjOUT 引脚 (j=2,3) 的输入信号为 “H” 电平期间, 对 TAjIN 引脚的上升沿和下降沿分别进行递增计数和递减计数。正常处理运行如图 17.7 所示。

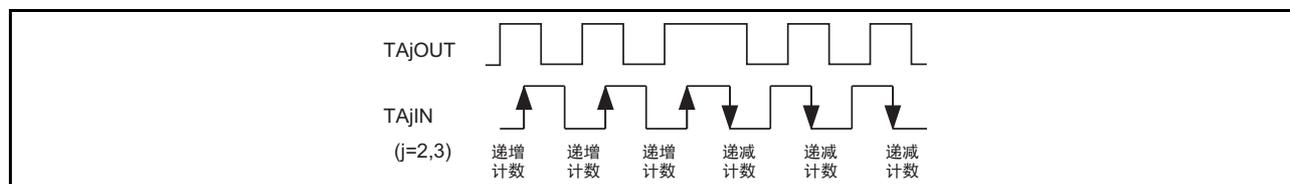


图 17.7 正常处理运行

### 17.3.4.2 4 倍频处理

在 TakOUT 引脚 (k=3,4) 的输入信号为 “H” 电平期间, 当 TAKIN 引脚为上升相位关系时, 对 TakOUT 引脚和 TAKIN 引脚的上升沿和下降沿进行递增计数; 当 TAKIN 引脚为下降相位关系时, 对 TakOUT 引脚和 TAKIN 引脚的上升沿和下降沿进行递减计数。4 倍频处理运行如图 17.8 所示。

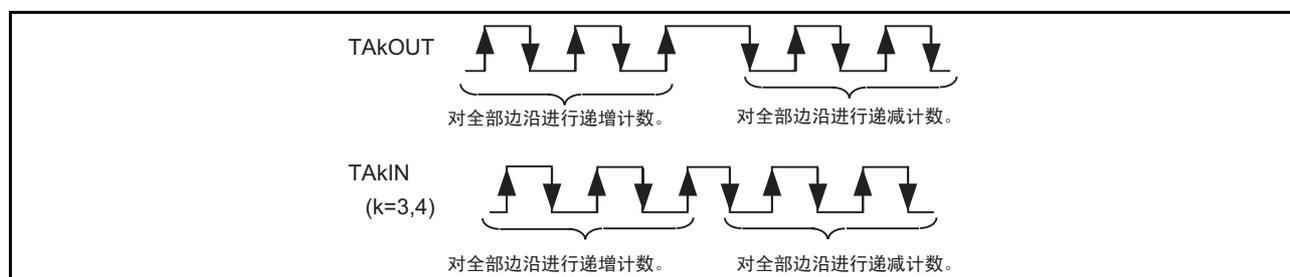


图 17.8 4 倍频处理运行

### 17.3.4.3 二相脉冲信号处理中的计数器初始化

这是在进行二相脉冲信号处理时通过 Z 相 (计数器的初始化) 输入将定时器的计数值置 “0000h” 的功能。此功能只能用于定时器 A3 的事件计数器模式、二相脉冲信号处理、自由运行型和 4 倍频处理, 从 ZP 引脚输入 Z 相。

如果给 TA3 寄存器写 “0000h” 并将 ONSF 寄存器的 TAZIE 位置 “1” (Z 相输入有效), 通过 Z 相输入进行的计数器初始化就有效。

在检测到 Z 相的输入边沿后对计数器进行初始化。能通过 INT2IC 寄存器的 POL 位选择边沿的极性。输入的 Z 相脉宽必须至少为定时器 A3 的 1 个计数源周期。

在接受到 Z 相输入的下一个计数时对计数器进行初始化。二相脉冲 (A 相和 B 相) 和 Z 相的关系如图 17.9 所示。

如果定时器 A3 的上溢或者下溢与通过 Z 相输入进行的计数器初始化同时发生, 就会连续发生 2 次定时器 A3 的中断请求, 所以在使用此功能时不能使用定时器 A3 中断。

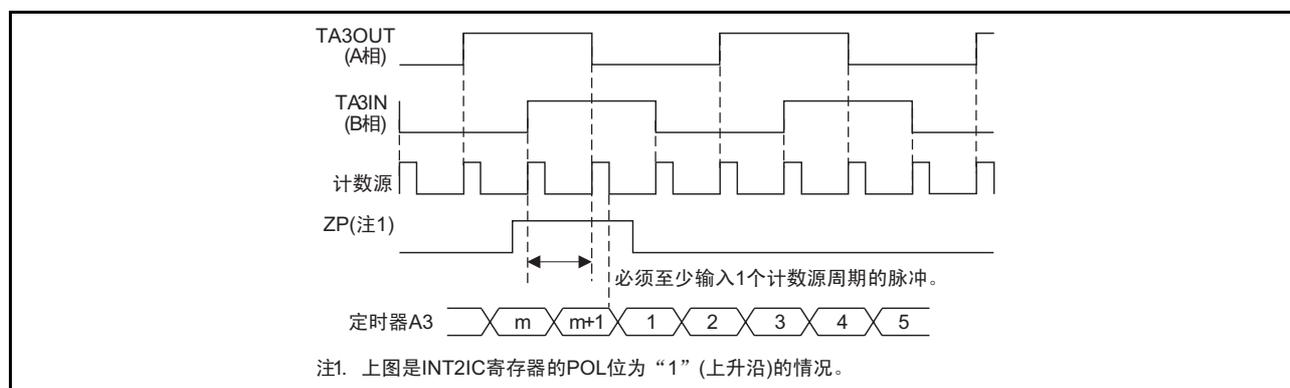


图 17.9 二相脉冲 (A 相和 B 相) 和 Z 相的关系

### 17.3.5 单触发定时器模式

这是对 1 次触发只运行 1 次定时器的模式。如果发生触发，定时器就从发生触发时的任意期间开始运行。单触发定时器模式的规格如表 17.12 所示，单触发定时器模式中使用的寄存器及其设定值如表 17.13 所示，单触发定时器模式的运行例子如图 17.10 所示。

表 17.12 单触发定时器模式的规格

项目	规格
计数源	f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32
计数	<ul style="list-style-type: none"> <li>递减计数</li> <li>在计数器变为“0000h”时，在重新加载后停止计数。</li> <li>如果在计数时发生触发，就在重新加载后继续计数。</li> </ul>
脉宽	$\frac{n}{f_j}$  <p>n: TAI 寄存器的设定值 (0000h ~ FFFFh) 如果设定“0000h”，计数器就不计数。 f<sub>j</sub>: 计数源的频率</p>
计数开始条件	<p>TABSR 寄存器的 TAI<sub>S</sub> 位为“1”（开始计数）并发生以下触发：</p> <ul style="list-style-type: none"> <li>从 TAI<sub>I</sub>N 引脚输入外部触发。</li> <li>定时器 B2 的上溢或者下溢</li> <li>定时器 A<sub>j</sub> 的上溢或者下溢 (j=i-1, 但是 i=0 时 j=4)</li> <li>定时器 A<sub>k</sub> 的上溢或者下溢 (k=i+1, 但是 i=4 时 k=0)</li> <li>将 ONSF 寄存器的 TAI<sub>OS</sub> 位置“1”（定时器开始计数）。</li> </ul>
计数停止条件	<ul style="list-style-type: none"> <li>计数值变为“0000h”并进行重新加载后。</li> <li>将 TAI<sub>S</sub> 位置“0”（停止计数）。</li> </ul>
中断请求的发生时序	在计数值变为“0000h”时。
TAI <sub>I</sub> N 引脚功能	输入 / 输出端口或者触发输入引脚
TAI <sub>O</sub> UT 引脚功能	输入 / 输出端口或者脉冲输出引脚
读定时器	如果读 TAI 寄存器，读取值就为不定值。
写定时器	<ul style="list-style-type: none"> <li>在停止计数时或者在开始计数后到输入第 1 个计数源之前，如果写 TAI 寄存器，数据就被写到重加载寄存器和计数器。</li> <li>如果在计数时（在输入第 1 个计数源后）写 TAI 寄存器，数据就被写到重加载寄存器（在下次重新加载时进行传送）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>脉冲输出功能 在停止计数时，输出“L”电平；在计数时，输出“H”电平。</li> <li>输出极性控制 反转 TAI<sub>O</sub>UT 引脚的输出极性（在 TAI<sub>S</sub> 位为“0”（停止计数）期间，输出“H”电平）。</li> </ul>

i=0 ~ 4

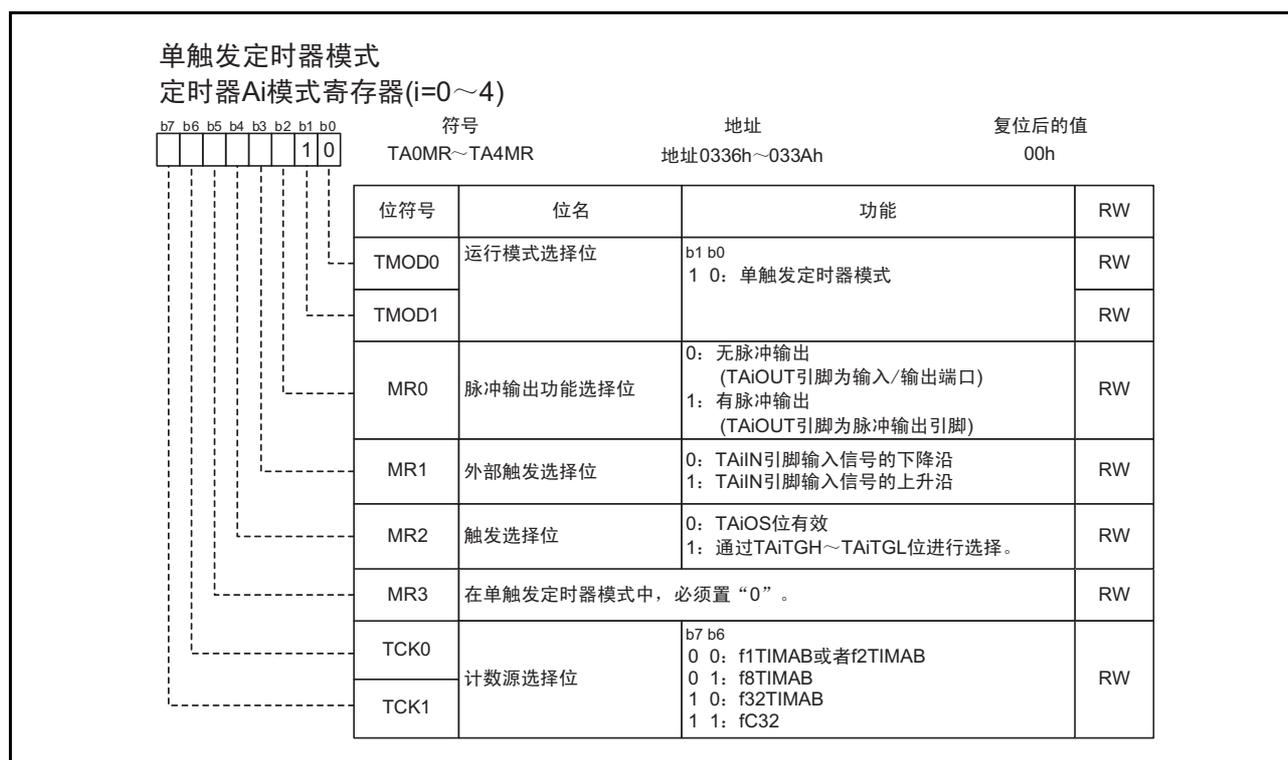
表 17.13 单触发定时器模式中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCLKR	PCLK0	必须选择计数源。
CPSRF	CPSR	在将时钟预分频器复位时，必须写“1”。
PWMFS	PWMFSi	必须置“0”。
TACS0 ~ TACS2	7 ~ 0	必须选择计数源。
TAPOFS	POFSi	当 TAI <sub>MR</sub> 寄存器的 MR0 位为“1”（有脉冲输出）时，必须选择输出极性。
TAOW	TAiOW	必须置“0”。
TAi1	7 ~ 0	—（可以不设定）
TABSR	TAiS	在开始计数时，必须置“1”；在停止计数时，必须置“0”。
ONSF	TAiOS	在 MR2 位为“0”并开始计数时，必须置“1”。
	TAZIE	必须置“0”。
	TAiTGH ~ TAI <sub>TGL</sub>	必须选择计数触发。
TRGSR	TAiTGH ~ TAI <sub>TGL</sub>	必须选择计数触发。
UDF	TAiUD	必须置“0”。
	TAiP	必须置“0”。
TAi	7 ~ 0	必须设定“H”电平宽度（注 2）。
TAiMR	7 ~ 0	请参照以下的 TAI <sub>MR</sub> 寄存器。

i=0 ~ 4

注 1. 此表的内容不表示步骤。

注 2. TAPOFS 寄存器的 POFSi 位为“0”的情况。

**MR1 (外部触发选择位) (b3)**

在 MR2 位为“1”并且 ONSF 寄存器或者 TRGSR 寄存器的 TAI<sub>i</sub>TGH ~ TAI<sub>i</sub>TGL 位为“00b”(TAI<sub>i</sub>N 引脚的输入)时, MR1 有效。

**TCK1 ~ TCK0 (计数源选择位) (b7 ~ b6)**

在 TACS0 ~ TACS2 寄存器的 TCS3 位或者 TCS7 位为“0”(TCK0 ~ TCK1 有效)时, TCK1 ~ TCK0 有效。

必须通过 PCLKR 寄存器的 PCLK0 位选择 f1TIMAB 或者 f2TIMAB。

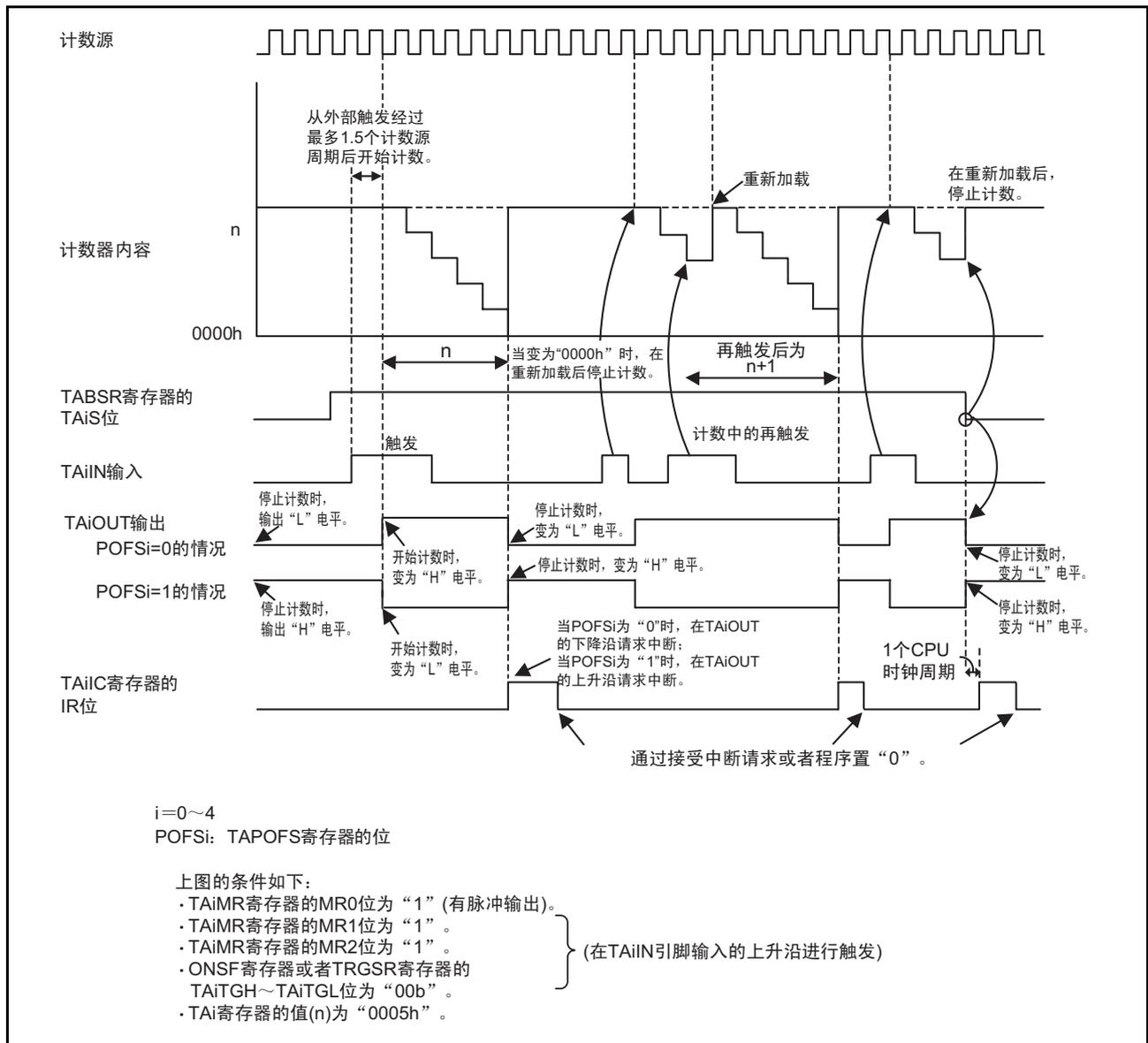
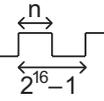
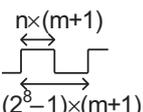


图 17.10 单触发定时器模式的运行例子

### 17.3.6 脉宽调制模式（PWM 模式）

这是连续输出任意宽度脉冲的模式。在此模式中，计数器用作 16 位脉宽调制器或者 8 位脉宽调制器。脉宽调制模式的规格如表 17.14 所示，脉宽调制模式中使用的寄存器及其设定值如表 17.15 所示，16 位脉宽调制模式的运行例子和 8 位脉宽调制模式的运行例子分别如图 17.11 和图 17.12 所示。

表 17.14 脉宽调制模式的规格

项目	规格
计数源	f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32
计数	<ul style="list-style-type: none"> <li>递减计数（用作 8 位脉宽调制器或者 16 位脉宽调制器）</li> <li>在 PWM 脉冲的上升沿进行重新加载后继续计数。</li> <li>计数时发生的触发不影响计数。</li> </ul>
16 位 PWM	<ul style="list-style-type: none"> <li>脉宽 <math>\frac{n}{f_j}</math></li> <li>周期 <math>\frac{(2^{16}-1)}{f_j}</math></li> </ul>  <p>n: TAI 寄存器的设定值 f<sub>j</sub>: 计数源的频率</p>
8 位 PWM	<ul style="list-style-type: none"> <li>脉宽 <math>\frac{n \times (m+1)}{f_j}</math></li> <li>周期 <math>\frac{(2^8-1) \times (m+1)}{f_j}</math></li> </ul>  <p>m: TAI 寄存器低位地址的设定值 n: TAI 寄存器高位地址的设定值 f<sub>j</sub>: 计数源的频率</p>
计数开始条件	<ul style="list-style-type: none"> <li>将 TABSR 寄存器的 TAI<sub>S</sub> 位置 “1”（开始计数）。</li> <li>TAI<sub>S</sub> 位为 “1” 并从 TAI<sub>I</sub>N 引脚输入外部触发。</li> <li>TAI<sub>S</sub> 位为 “1” 并发生以下触发： 定时器 B2 的上溢或者下溢 定时器 A<sub>j</sub> 的上溢或者下溢（j=i-1，但是 i=0 时 j=4） 定时器 A<sub>k</sub> 的上溢或者下溢（k=i+1，但是 i=4 时 k=0）</li> </ul>
计数停止条件	将 TAI <sub>S</sub> 位置 “0”（停止计数）。
中断请求的发生时序	在 PWM 脉冲下降时。
TAI <sub>I</sub> N 引脚功能	输入 / 输出端口或者触发输入引脚
TAI <sub>O</sub> UT 引脚功能	脉冲输出引脚
读定时器	如果读 TAI 寄存器，读取值就为不定值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TAI 寄存器，数据就被写到重加载寄存器和计数器。</li> <li>如果在计数时写 TAI 寄存器，数据就被写到重加载寄存器（在下次重新加载时进行传送）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>输出极性控制 反转 TAI<sub>O</sub>UT 引脚的输出极性（在 TAI<sub>S</sub> 位为 “0”（停止计数）期间，输出 “H” 电平）。</li> </ul>

i=0 ~ 4

表 17.15 脉宽调制模式中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCLKR	PCLK0	必须选择计数源。
CPSRF	CPSR	在将时钟预分频器复位时，必须写“1”。
PWMFS	PWMFSi	必须置“0”。
TACS0 ~ TACS2	7 ~ 0	必须选择计数源。
TAPOFS	POFSi	必须选择输出极性。
TAOW	TAiOW	必须置“0”。
TAi1	7 ~ 0	—（可以不设定）
TABSR	TAiS	在开始计数时，必须置“1”；在停止计数时，必须置“0”。
ONSF	TAiOS	必须置“0”。
	TAZIE	必须置“0”。
	TAiTGH ~ TAITGL	必须选择计数触发。
TRGSR	TAiTGH ~ TAITGL	必须选择计数触发。
UDF	TAiUD	必须置“0”。
	TAiP	必须置“0”。
TAi	7 ~ 0	必须设定 PWM 的脉宽和周期。
TAiMR	7 ~ 0	请参照以下的 TAiMR 寄存器。

i=0 ~ 4

注 1. 此表的内容不表示步骤。

脉宽调制模式 定时器Ai模式寄存器(i=0~4)		符号	地址	复位后的值
		TA0MR~TA4MR	地址0336h~033Ah	00h
位符号	位名	功能		RW
TMOD0	运行模式选择位	b1 b0 1 1: 脉宽调制(PWM)模式、 或者可编程输出模式		RW
TMOD1				RW
MR0	脉冲输出功能选择位	0: 无脉冲输出 (TAiOUT引脚为输入/输出端口) 1: 有脉冲输出 (TAiOUT引脚为脉冲输出引脚)		RW
MR1	外部触发选择位	0: TAiIN引脚输入信号的下降沿 1: TAiIN引脚输入信号的上升沿		RW
MR2	触发选择位	0: 给TABSR寄存器的TAiS位写“1” 1: 通过TAiTGH~TAiTGL位进行选择		RW
MR3	16/8位PWM模式选择位	0: 16位PWM模式 1: 8位PWM模式		RW
TCK0	计数源选择位	b7 b6 0 0: f1TIMAB或者f2TIMAB 0 1: f8TIMAB 1 0: f32TIMAB 1 1: fC32		RW
TCK1				

**MR1（外部触发选择位）（b3）**

在 MR2 位为“1”并且 ONSF 寄存器或者 TRGSR 寄存器的 TAiTGH ~ TAiTGL 位为“00b”（TAiIN 引脚的输入）时，MR1 位有效。

**TCK1 ~ TCK0（计数源选择位）（b7 ~ b6）**

在 TACS0 ~ TACS2 寄存器的 TCS3 位或者 TCS7 位为“0”（TCK0 ~ TCK1 有效）时，TCK1 ~ TCK0 位有效。

必须通过 PCLKR 寄存器的 PCLK0 位选择 f1TIMAB 或者 f2TIMAB。

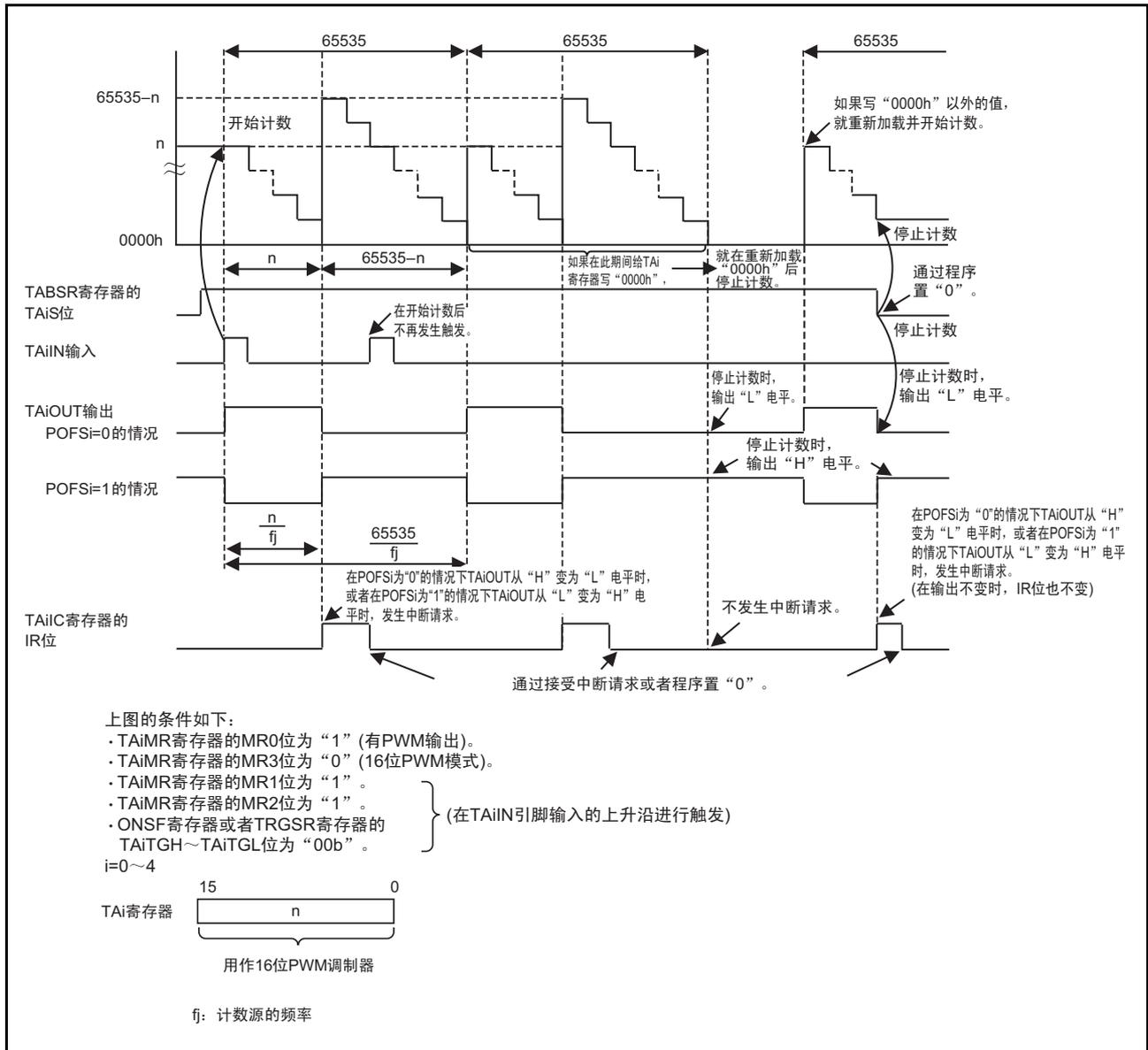


图 17.11 16 位脉宽调制模式的运行例子

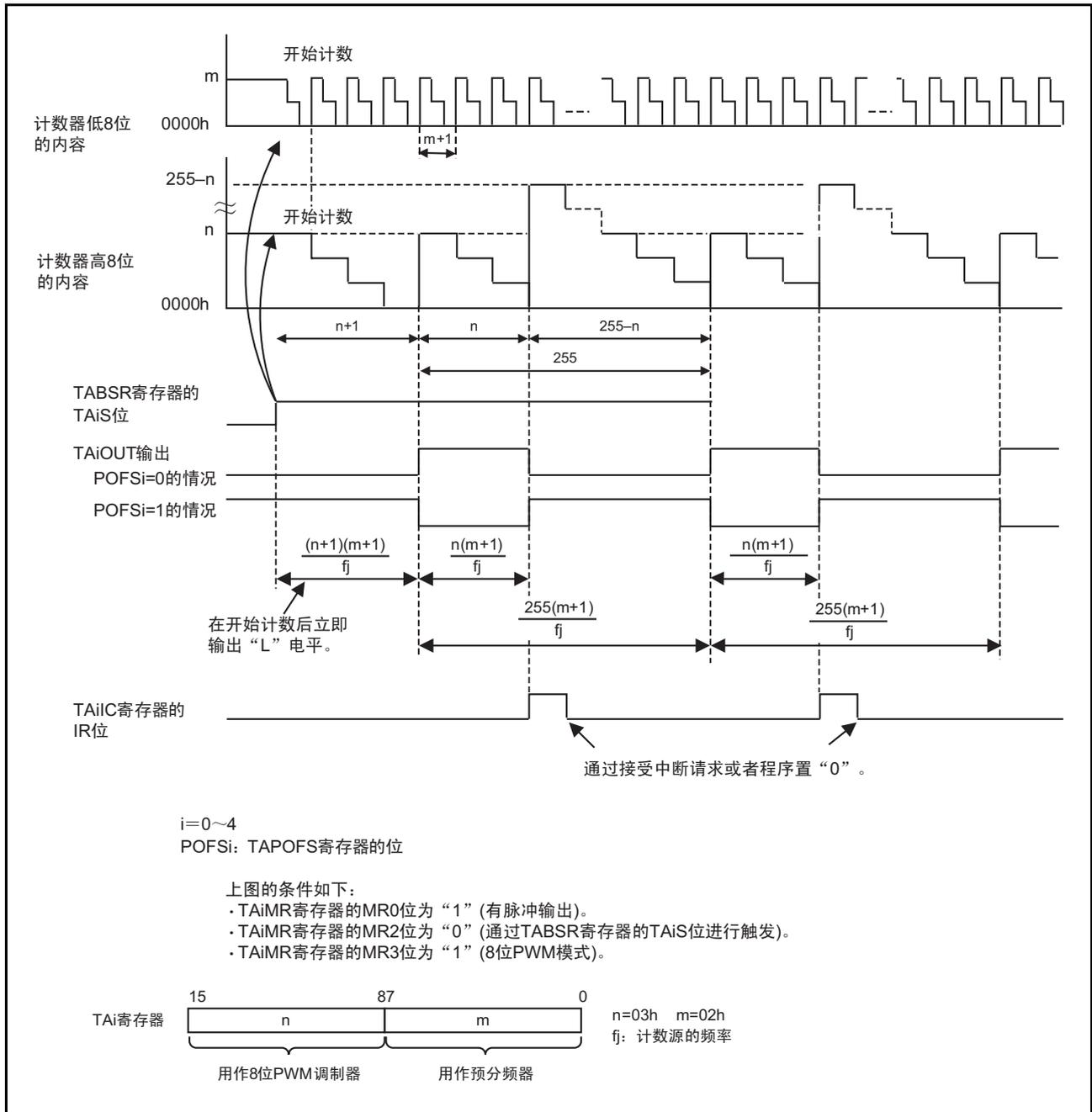
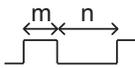


图 17.12 8 位脉宽调制模式的运行例子

### 17.3.7 可编程输出模式（定时器 1,2,4）

这是连续输出任意“H”电平宽度和“L”电平宽度脉冲的模式。可编程输出模式的规格如表 17.16 所示，可编程输出模式中使用的寄存器及其设定值如表 17.17 所示，可编程输出模式的运行例子如图 17.13 所示。

表 17.16 可编程输出模式的规格

项目	规格
计数源	f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32
计数	<ul style="list-style-type: none"> <li>递减计数</li> <li>在脉冲的上升沿进行重新加载后继续计数。</li> <li>计数时发生的触发不影响计数。</li> </ul>
脉宽	<ul style="list-style-type: none"> <li>“H”电平宽度 <math>\frac{m}{f_j}</math></li> <li>“L”电平宽度 <math>\frac{n}{f_j}</math></li> </ul>  <p>m: TAI 寄存器的设定值 n: TAI1 寄存器的设定值 f<sub>j</sub>: 计数源的频率</p>
计数开始条件	<ul style="list-style-type: none"> <li>将 TABSR 寄存器的 TAI<sub>S</sub> 位置“1”（开始计数）。</li> <li>TAI<sub>S</sub> 位为“1”并从 TAI<sub>I</sub>N 引脚输入外部触发。</li> <li>TAI<sub>S</sub> 位为“1”并发生以下触发： 定时器 B2 的上溢或者下溢 定时器 A<sub>j</sub> 的上溢或者下溢（j=i-1） 定时器 A<sub>k</sub> 的上溢或者下溢（k=i+1，但是 i=4 时 k=0）</li> </ul>
计数停止条件	将 TAI <sub>S</sub> 位置“0”（停止计数）。
中断请求的发生时序	在脉冲上升时。
TAI <sub>I</sub> N 引脚功能	输入 / 输出端口或者触发输入引脚
TAI <sub>O</sub> UT 引脚功能	脉冲输出引脚
读定时器	如果读 TAI 寄存器和 TAI1 寄存器，读取值就为不定值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TAI 寄存器和 TAI1 寄存器，数据就被写到重加载寄存器和计数器。</li> <li>如果在计数时写 TAI 寄存器和 TAI1 寄存器，数据就被写到重加载寄存器（在下次重新加载时进行传送）。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>输出极性控制 反转 TAI<sub>O</sub>UT 引脚的输出极性（在 TAI<sub>S</sub> 位为“0”（停止计数）期间，输出“H”电平）。</li> </ul>

i=1,2,4

表 17.17 可编程输出模式中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCLKR	PCLK0	必须选择计数源。
CPSRF	CPSR	在将时钟预分频器复位时，必须写“1”。
PWMFS	PWMFSi	必须置“1”。
TACS0 ~ TACS2	7 ~ 0	必须选择计数源。
TAPOFS	POFSi	必须选择输出极性。
TAOW	TAiOW	在禁止更改输出波形时，必须置“0”；在允许更改输出波形时，必须置“1”。
TAi1	7 ~ 0	必须设定“L”电平宽度（注 2）。
TABSR	TAiS	在开始计数时，必须置“1”；在停止计数时，必须置“0”。
ONSF	TAiOS	必须置“0”。
	TAZIE	必须置“0”。
	TAiTGH ~ TAITGL	必须选择计数触发。
TRGSR	TAiTGH ~ TAITGL	必须选择计数触发。
UDF	TAiUD	必须置“0”。
	TAiP	必须置“0”。
TAi	7 ~ 0	必须设定“H”电平宽度（注 2）。
TAiMR	7 ~ 0	请参照以下的 TAiMR 寄存器。

i=1,2,4

注 1. 此表的内容不表示步骤。

注 2. TAPOFS 寄存器的 POFSi 位为“0”的情况。

可编程输出模式  
定时器Ai模式寄存器(i=1,2,4)

符号 TA0MR~TA4MR 地址 地址0336h~033Ah 复位后的值 00h

位符号	位名	功能	RW
TMOD0	运行模式选择位	b1 b0 1 1: 脉宽调制(PWM)模式、 或者可编程输出模式	RW
TMOD1			RW
MR0	脉冲输出功能选择位	0: 无脉冲输出 (TAiOUT引脚为输入/输出端口) 1: 有脉冲输出 (TAiOUT引脚为脉冲输出引脚)	RW
MR1	外部触发选择位	0: TAIiN引脚输入信号的下降沿 1: TAIiN引脚输入信号的上升沿	RW
MR2	触发选择位	0: 给TABSR寄存器的TAIS位写“1”。 1: 通过TAITGH~TAITGL位进行选择。	RW
MR3	在可编程输出模式中，必须置“0”。		RW
TCK0	计数源选择位	b7 b6 0 0: f1TIMAB或者f2TIMAB 0 1: f8TIMAB 1 0: f32TIMAB 1 1: fC32	RW
TCK1			

**MR1（外部触发选择位）（b3）**

在 ONSF 寄存器或者 TRGSR 寄存器的 TAI<sub>i</sub>TGH ~ TAI<sub>i</sub>TGL 位为“00b”（TAI<sub>i</sub>N 引脚的输入）时，MR1 位有效。

**TCK1 ~ TCK0（计数源选择位）（b7 ~ b6）**

在 TACS0 ~ TACS2 寄存器的 TCS3 位或者 TCS7 位为“0”（TCK0 ~ TCK1 有效）时，TCK1 ~ TCK0 位有效。

必须通过 PCLKR 寄存器的 PCLK0 位选择 f1TIMAB 或者 f2TIMAB。

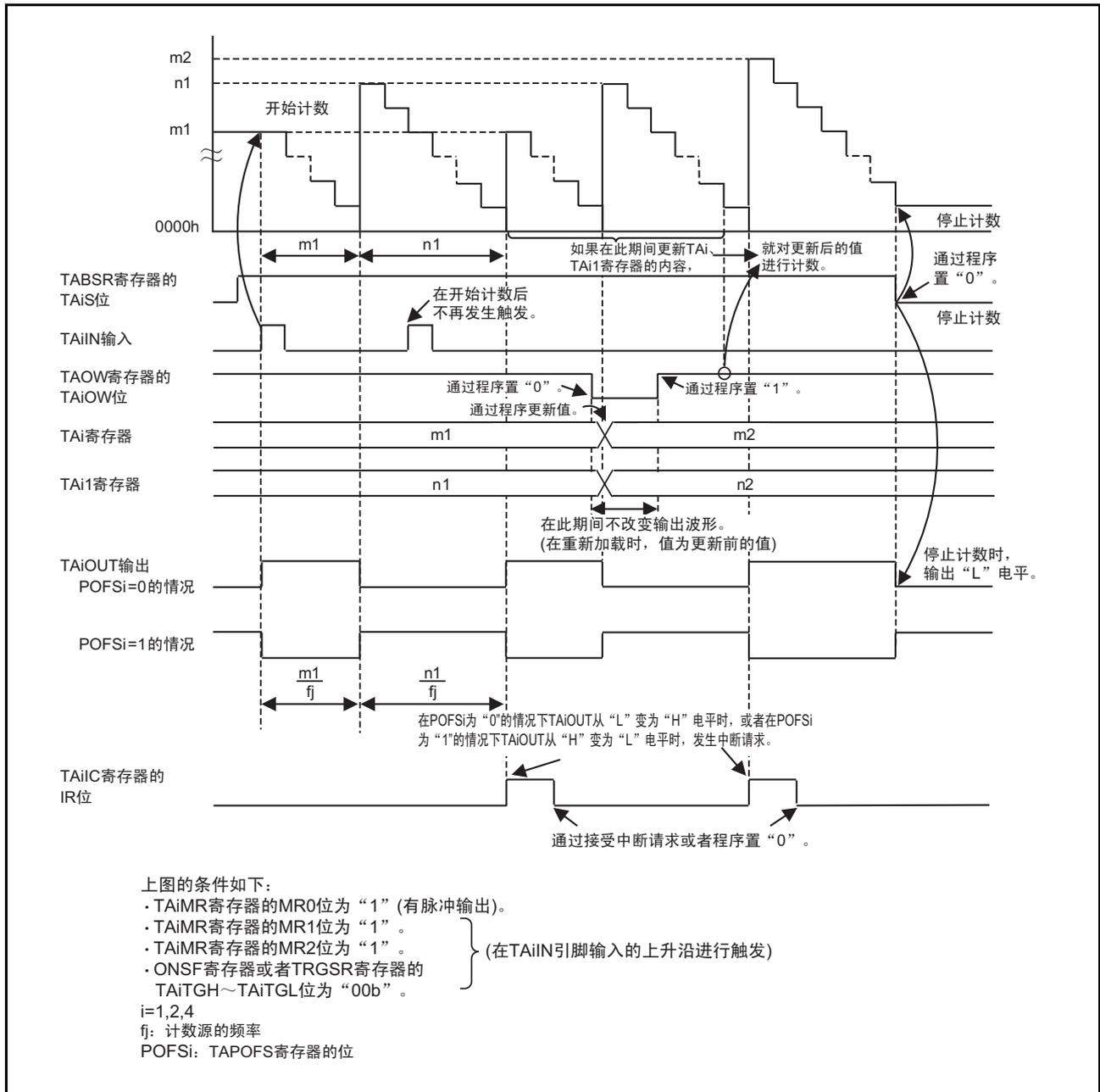


图 17.13 可编程输出模式的运行例子

## 17.4 中断

中断请求的发生时序请参照运行例子。

中断控制的详细内容请参照“14.7 中断控制”，定时器 A 的中断相关寄存器如表 17.18 所示。

表 17.18 定时器 A 的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
0055h	定时器 A0 的中断控制寄存器	TA0IC	XXXX X000b
0056h	定时器 A1 的中断控制寄存器	TA1IC	XXXX X000b
0057h	定时器 A2 的中断控制寄存器	TA2IC	XXXX X000b
0058h	定时器 A3 的中断控制寄存器	TA3IC	XXXX X000b
0059h	定时器 A4 的中断控制寄存器	TA4IC	XXXX X000b

对于定时器 Ai 中断，如果 TAI<sub>i</sub>MR 寄存器的 TMOD1 位从“0”变为“1”（从定时器模式或者事件计数器模式变为单触发定时器模式、PWM 模式或者可编程输出模式），TAI<sub>i</sub>IC 寄存器的 IR 位就有可能变为“1”（有中断请求）。因此，在更改 TAI<sub>i</sub>MR 寄存器时，必须进行以下的操作。另外，请参照“14.13 使用中断时的注意事项”。

1. 将 TAI<sub>i</sub>IC 寄存器的 ILVL2~ILVL0 位置“000b”（禁止中断）。
2. 设定 TAI<sub>i</sub>MR 寄存器。
3. 将 TAI<sub>i</sub>IC 寄存器的 IR 位置“0”（无中断请求）。

## 17.5 使用定时器 A 时的注意事项

### 17.5.1 有关多个模式的共同事项

#### 17.5.1.1 寄存器的设定

复位后，定时器停止运行。在通过 TAI<sub>i</sub>MR (i=0~4) 寄存器、TA<sub>i</sub> 寄存器、TAI<sub>i</sub> 寄存器、UDF 寄存器、TRGSR 寄存器、PWMFS 寄存器、TACS0~TACS2 寄存器、TAPOFS 寄存器、PCLKR 寄存器以及 ONSF 寄存器的 TAZIE 位、TA0TGL 位和 TA0TGH 位设定模式、计数源和计数器的值后，必须将 TABSR 寄存器的 TAI<sub>i</sub> 位置“1”（开始计数）。

另外，与是否在复位后无关，必须在 TAI<sub>i</sub>S 位为“0”（停止计数）的状态下更改 TAI<sub>i</sub>MR 寄存器、UDF 寄存器、TRGSR 寄存器、PWMFS 寄存器、TACS0~TACS2 寄存器、TAPOFS 寄存器、PCLKR 寄存器以及 ONSF 寄存器的 TAZIE 位、TA0TGL 位和 TA0TGH 位。

### 17.5.2 定时器 A（定时器模式）

#### 17.5.2.1 读定时器

通过读 TA<sub>i</sub> 寄存器，能随时读到正在计数中的计数器值。如果在进行重新加载时读 TA<sub>i</sub> 寄存器，就能读到“FFFFh”。在停止计数时，如果在给 TA<sub>i</sub> 寄存器设定值后到计数器开始计数的期间读 TA<sub>i</sub> 寄存器，就能读到设定值。

### 17.5.3 定时器 A（事件计数器模式）

#### 17.5.3.1 读定时器

通过读 TAI 寄存器，能随时读到正在计数中的计数器值。如果在进行重新加载时读 TAI 寄存器，就能在发生下溢时读到“FFFFh”，而在发生上溢时读到“0000h”。在停止计数时，如果在给 TAI 寄存器设定值后到计数器开始计数的期间读 TAI 寄存器，就能读到设定值。

### 17.5.4 定时器 A（单触发定时器模式）

#### 17.5.4.1 中断计数后的状态

如果在计数时将 TAI<sub>S</sub> 位置“0”（停止计数），就出现以下的状态：

- 计数器停止计数，并将重加载寄存器的内容进行重新加载。
- 当 TAPOFS 寄存器的 POFS<sub>i</sub> 位为“0”时，TAI<sub>OUT</sub> 引脚输出“L”电平；当 POFS<sub>i</sub> 位为“1”时，TAI<sub>OUT</sub> 引脚输出“H”电平。
- 在 1 个 CPU 时钟周期后，TAI<sub>IC</sub> 寄存器的 IR 位变为“1”（有中断请求）。

#### 17.5.4.2 外部触发到开始输出的延迟

因为单触发定时器的输出与内部生成的计数源同步，所以在选择了外部触发时，就在 TAI<sub>IN</sub> 引脚的触发输入和单触发定时器的输出期间，会产生最长 1.5 个计数源周期的延迟。

#### 17.5.4.3 运行模式的变更

在以下任意一种情况下设定定时器的运行模式时，IR 位变为“1”。

- 在复位后选择单触发定时器模式时。
- 在将运行模式从定时器模式更改为单触发定时器模式时。
- 在将运行模式从事件计数器模式更改为单触发定时器模式时。

因此，在使用定时器 A<sub>i</sub> 中断（IR 位）时，必须在进行上述的设定后将 IR 位置“0”。

#### 17.5.4.4 再触发

如果在计数时发生触发，计数器就在发生再触发后进行 1 次递减计数，然后在将重加载寄存器的内容进行重新加载后继续计数。如果要在计数时产生触发，就必须在从上次触发开始至少经过 1 个定时器计数源周期后产生再触发。

在外部触发的情况下，在计数值变为“0000h”前的 300ns 期间，不能输入再触发。

单触发定时器有可能在不继续计数的情况下停止计数。

## 17.5.5 定时器 A（脉宽调制模式）

### 17.5.5.1 运行模式的变更

在以下任意一种情况下设定定时器的运行模式时，IR 位变为“1”。

- 在复位后选择PWM模式或者可编程输出模式时。
- 在将运行模式从定时器模式更改为PWM模式或者可编程输出模式时。
- 在将运行模式从事件计数器模式更改为PWM模式或者可编程输出模式时。

因此，在使用定时器 Ai 中断（IR 位）时，必须在进行上述的设定后，通过程序将 IR 位置“0”。

### 17.5.5.2 中断计数后的状态

如果在输出 PWM 脉冲时将 TAI<sub>S</sub> 位置“0”（停止计数），就出现以下的状态：

当 TAPOFS 寄存器的 POF<sub>S</sub>i 位为“0”时

- 计数器停止计数。
- 在从 TAI<sub>OUT</sub> 引脚输出“H”电平时，输出电平变为“L”并且 IR 位变为“1”。
- 在从 TAI<sub>OUT</sub> 引脚输出“L”电平时，输出电平不变，IR 位也不变。

当 TAPOFS 寄存器的 POF<sub>S</sub>i 位为“1”时

- 计数器停止计数。
- 在从 TAI<sub>OUT</sub> 引脚输出“L”电平时，输出电平变为“H”并且 IR 位变为“1”。
- 在从 TAI<sub>OUT</sub> 引脚输出“H”电平时，输出电平不变，IR 位也不变。

## 17.5.6 定时器 A（可编程输出模式）

### 17.5.6.1 运行模式的变更

在以下任意一种情况下设定定时器的运行模式时，IR 位变为“1”。

- 在复位后选择PWM模式或者可编程输入/输出模式时。
- 在将运行模式从定时器模式更改为PWM模式或者可编程输入/输出模式时。
- 在将运行模式从事件计数器模式更改为PWM模式或者可编程输入/输出模式时。

因此，在使用定时器 Ai 中断（IR 位）时，必须在进行上述设定后，通过程序将 IR 位置“0”。

### 17.5.6.2 中断计数时的状态

如果在输出脉冲时将 TAI<sub>S</sub> 位置“0”（停止计数），就出现以下的状态：

当 TAPOFS 寄存器的 POF<sub>S</sub>i 位为“0”时

- 计数器停止计数。
- 在从 TAI<sub>OUT</sub> 引脚输出“H”电平时，输出电平变为“L”并且 IR 位变为“1”。
- 在从 TAI<sub>OUT</sub> 引脚输出“L”电平时，输出电平不变，IR 位也不变。

当 TAPOFS 寄存器的 POF<sub>S</sub>i 位为“1”时

- 计数器停止计数。
- 在从 TAI<sub>OUT</sub> 引脚输出“L”电平时，输出电平变为“H”并且 IR 位变为“1”。
- 在从 TAI<sub>OUT</sub> 引脚输出“H”电平时，输出电平不变，IR 位也不变。

## 18. 定时器 B

### 18.1 概要

定时器 B 有定时器 B0 ~ B5，全部定时器独立运行。定时器 B 的规格以及输入 / 输出引脚分别如表 18.1 和表 18.2 所示，定时器 A 和定时器 B 的计数源、定时器 B 的结构和定时器 B 的框图分别如图 18.1、图 18.2 和图 18.3 所示。

表 18.1 定时器 B 的规格

项目	内容
结构	16 位定时器 ×6 个
运行模式	<ul style="list-style-type: none"> <li>定时器模式 这是对内部计数源进行计数的模式。</li> <li>事件计数器模式 这是对外部脉冲或者其他定时器的上溢 / 下溢进行计数的模式。</li> <li>脉冲周期测量模式和脉宽测量模式 这是测量外部信号的脉冲周期或者脉宽的模式。</li> </ul>
中断源	上溢 / 下溢 / 测量脉冲的有效边沿 ×6

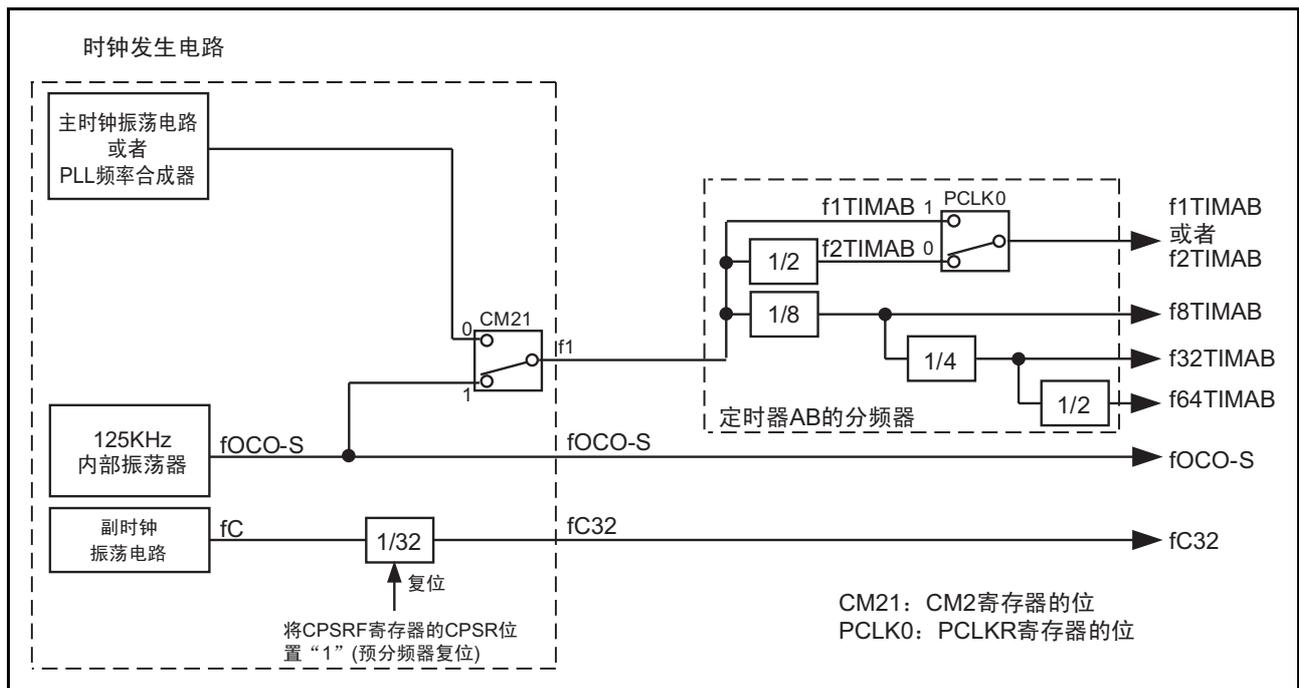


图 18.1 定时器 A 和定时器 B 的计数源

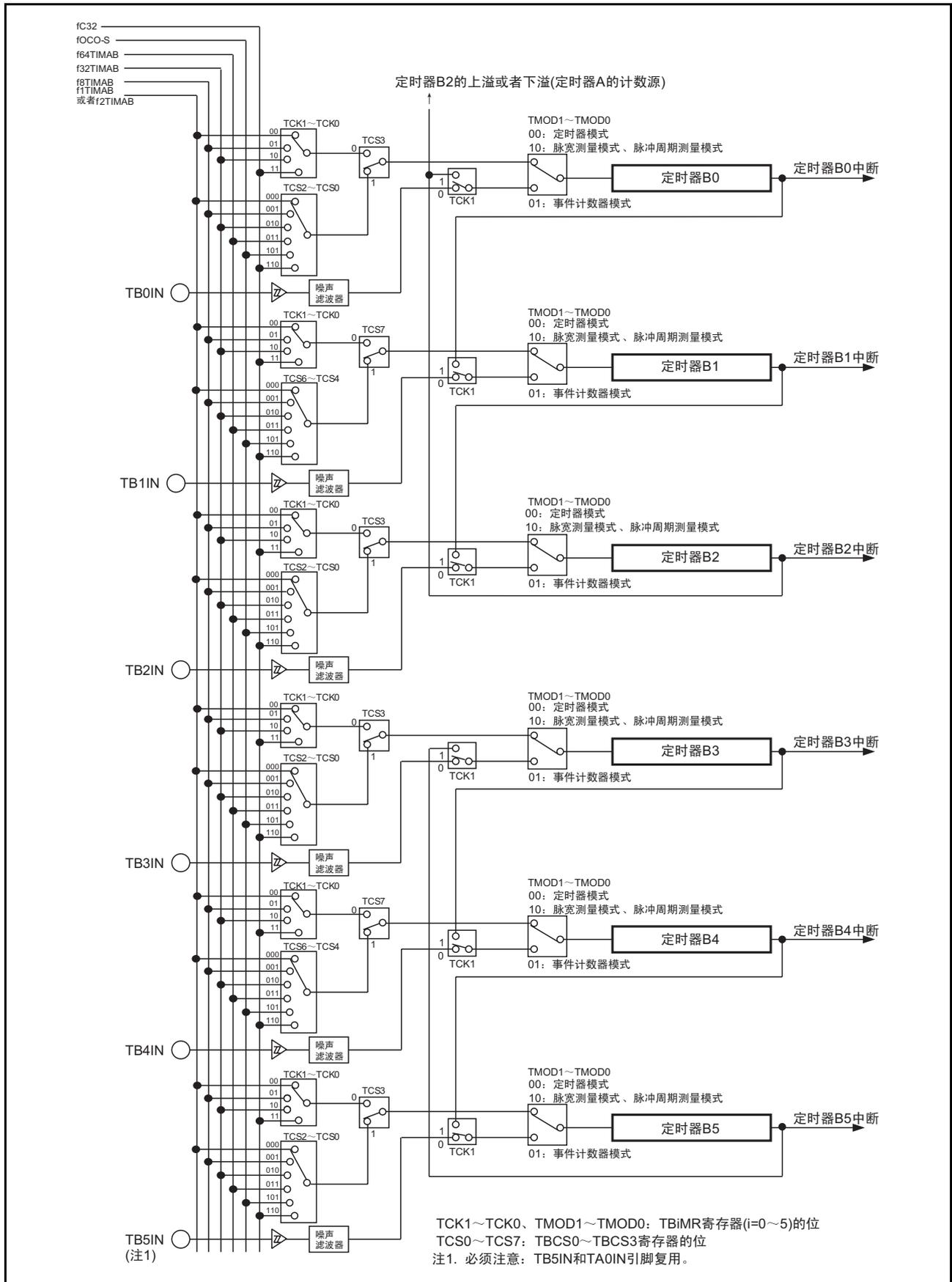


图 18.2 定时器 B 的结构

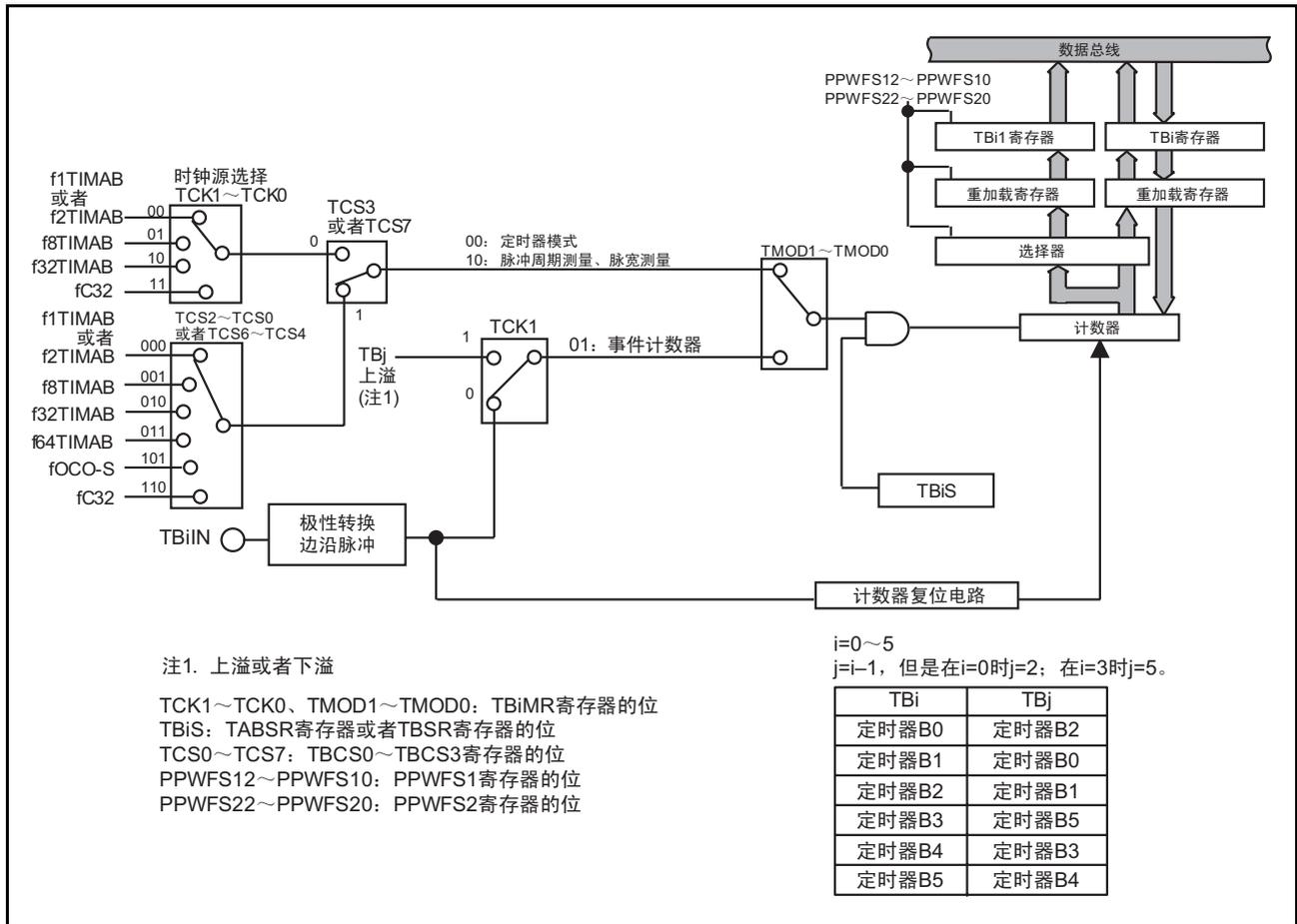


图 18.3 定时器 B 的框图

表 18.2 输入 / 输出引脚

引脚名	输入 / 输出	功能
TBiIN	输入 (注 1)	计数源输入 (事件计数器模式) 测量脉冲输入 (脉冲周期测量模式和脉宽测量模式)

$i=0\sim5$

注 1. 如果在输入时使用 TBiIN 引脚, 就必须将引脚复用的端口方向位置 “0” (输入模式)。

## 18.2 寄存器说明

定时器 B 的相关寄存器如“表 18.3 ~ 表 18.4 寄存器结构”所示。

寄存器和位的设定值请参照各模式的“使用的寄存器及其设定值”。

表 18.3 寄存器结构 (1/2)

地址	寄存器结构	寄存器符号	复位后的值
0012h	外围时钟选择寄存器	PCLKR	0000 0011b
0015h	时钟预分频器的复位标志	CPSRF	0XXX XXXXb
01C0h 01C1h	定时器 B0-1 寄存器	TB01	XXh XXh
01C2h 01C3h	定时器 B1-1 寄存器	TB11	XXh XXh
01C4h 01C5h	定时器 B2-1 寄存器	TB21	XXh XXh
01C6h	脉冲周期 / 脉宽测量模式的功能选择寄存器 1	PPWFS1	XXXX X000b
01C8h	定时器 B 的计数源选择寄存器 0	TBCS0	00h
01C9h	定时器 B 的计数源选择寄存器 1	TBCS1	X0h
01E0h 01E1h	定时器 B3-1 寄存器	TB31	XXh XXh
01E2h 01E3h	定时器 B4-1 寄存器	TB41	XXh XXh
01E4h 01E5h	定时器 B5-1 寄存器	TB51	XXh XXh
01E6h	脉冲周期 / 脉宽测量模式的功能选择寄存器 2	PPWFS2	XXXX X000b
01E8h	定时器 B 的计数源选择寄存器 2	TBCS2	00h
01E9h	定时器 B 的计数源选择寄存器 3	TBCS3	X0h
0300h	定时器 B3,4,5 的计数开始标志	TBSR	000X XXXXb
0310h 0311h	定时器 B3 寄存器	TB3	XXh XXh
0312h 0313h	定时器 B4 寄存器	TB4	XXh XXh
0314h 0315h	定时器 B5 寄存器	TB5	XXh XXh
031Bh	定时器 B3 模式寄存器	TB3MR	00XX 0000b
031Ch	定时器 B4 模式寄存器	TB4MR	00XX 0000b
031Dh	定时器 B5 模式寄存器	TB5MR	00XX 0000b
0320h	计数开始标志	TABSRS	00h
0330h 0331h	定时器 B0 寄存器	TB0	XXh XXh
0332h 0333h	定时器 B1 寄存器	TB1	XXh XXh

表 18.4 寄存器结构 (2/2)

地址	寄存器结构	寄存器符号	复位后的值
0334h 0335h	定时器 B2 寄存器	TB2	XXh XXh
033Bh	定时器 B0 模式寄存器	TB0MR	00XX 0000b
033Ch	定时器 B1 模式寄存器	TB1MR	00XX 0000b
033Dh	定时器 B2 模式寄存器	TB2MR	00XX 0000b

## 18.2.1 外围时钟选择寄存器 (PCLKR)

外围时钟选择寄存器			
位	符号	地址	复位后的值
b7 b6 b5 b4 b3 b2 b1 b0	PCLKR	地址0012h	0000 0011b
0 0 0 0 0 0 0 0			
位符号	位名	功能	RW
PCLK0	定时器A,B时钟选择位 (定时器A、定时器B、 死区时间定时器、 多主控I <sup>2</sup> C-bus 接口的时钟源)	0: f2TIMAB/f2IIC 1: f1TIMAB/f1IIC	RW
PCLK1	SI/O时钟选择位 (UART0~UART2、 UART5~UART7、 SI/O3、SI/O4的时钟源)	0: f2SIO 1: f1SIO	RW
— (b4-b2)	保留位	必须置“0”。	RW
PCLK5	时钟输出功能扩展位 (在单芯片模式中有效)	0: 通过CM0寄存器的CM01~CM00位 进行选择。 1: 输出f1。	RW
— (b7-b6)	保留位	必须置“0”。	RW

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 PCLKR 寄存器。

## 18.2.2 时钟预分频器的复位标志 (CPSRF)

时钟预分频器的复位标志			
位	符号	地址	复位后的值
b7 b6 b5 b4 b3 b2 b1 b0	CPSRF	地址0015h	0XXX XXXXb
×			
×			
×			
×			
×			
×			
×			
位符号	位名	功能	RW
— (b6-b0)	什么也不指定。只能写“0”，读取值为不定值。		—
CPSR	时钟预分频器的复位标志	如果将此位置“1”，时钟预分频器就被 初始化(读取值为“0”)。	RW

## 18.2.3 定时器 Bi 寄存器 (TBi) (i=0 ~ 5)

定时器Bi寄存器(i=0~5)			
	符号	地址	复位后的值
	TB0	地址0331h~0330h	不定值
	TB1	地址0333h~0332h	不定值
	TB2	地址0335h~0334h	不定值
	TB3	地址0311h~0310h	不定值
	TB4	地址0313h~0312h	不定值
	TB5	地址0315h~0314h	不定值
模式	功能	设定范围	RW
定时器模式	假设设定值为n, 计数器周期就为: $\frac{(n+1)}{f_j}$	0000h~FFFFh	RW
事件计数器模式	假设设定值为n, 就进行n+1次计数。	0000h~FFFFh	RW
脉冲周期测量模式 脉宽测量模式	设定初始值 测量脉冲周期或者脉宽 读计数时的值	0000h~FFFFh	RW

fj: 计数源的频率

必须以 16 位为单位进行存取。

## 事件计数器模式

对外部脉冲或者其他定时器的上溢 / 下溢进行计数。

## 脉冲周期测量模式和脉宽测量模式

必须在 TABSR 或者 TBSR 寄存器的 TBiS 位为 “0” (停止计数) 时进行设定。

在 TABSR 或者 TBSR 寄存器的 TBiS 位为 “1” (开始计数) 时, TBi 寄存器的值变为 RO。

计数器从测量脉冲的有效边沿开始计数源的计数, 并在下一个有效边沿将计数值传送到寄存器后继续计数。

当 PPWFS1 寄存器的 PPWFS12 ~ PPWFS10 位和 PPWFS2 寄存器的 PPWFS22 ~ PPWFS20 位为 “0” 时, 如果读 TBi 寄存器, 就能读到测量结果。

当 PPWFS12 ~ PPWFS10 位和 PPWFS22 ~ PPWFS20 位为 “1” 时, 如果读 TBi 寄存器, 就能读到正在计数中的计数数值。

## 18.2.4 定时器 Bi-1 寄存器 (TBi1) (i=0 ~ 5)

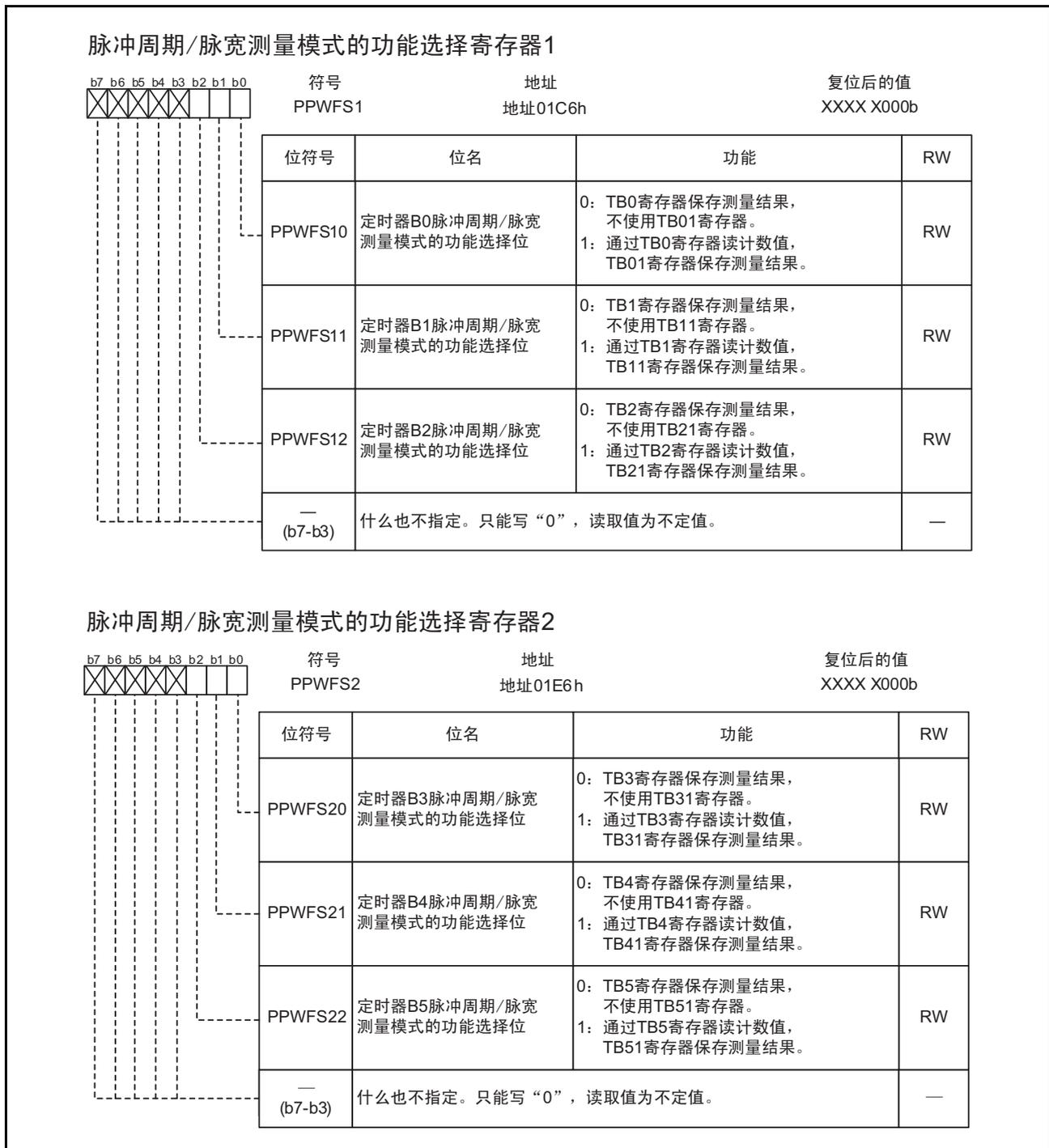
定时器Bi-1寄存器(i=0~5)			
	符号	地址	复位后的值
	TB01	地址01C1h~01C0h	不定值
	TB11	地址01C3h~01C2h	不定值
	TB21	地址01C5h~01C4h	不定值
	TB31	地址01E1h~01E0h	不定值
	TB41	地址01E3h~01E2h	不定值
	TB51	地址01E5h~01E4h	不定值
模式	功能	设定范围	RW
脉冲周期测量模式 脉宽测量模式	测量脉冲周期或者脉宽。	0000h~FFFFh	RO

必须以 16 位为单位进行存取。

当 PPWFS1 寄存器的 PPWFS12 ~ PPWFS10 位和 PPWFS2 寄存器的 PPWFS22 ~ PPWFS20 位为 “1” 时, 如果读 TBi1 寄存器, 就能读到测量结果。

当 PPWFS12 ~ PPWFS10 位和 PPWFS22 ~ PPWFS20 位为 “0” 时, TBi1 寄存器的值为不定值。

## 18.2.5 脉冲周期 / 脉宽测量模式的功能选择寄存器 1 (PPWFSi) (i=1,2)



PPWFSi 寄存器在脉冲周期测量模式和脉宽测量模式中有效。

## 18.2.6 定时器 B 的计数源选择寄存器 i (TBCSi) (i=0 ~ 3)

定时器B的计数源选择寄存器0、定时器B的计数源选择寄存器2

符号		地址		复位后的值
TBCS0 TBCS2		地址01C8h 地址01E8h		00h 00h
	位符号	位名	功能	RW
b7 b6 b5 b4 b3 b2 b1 b0	TCS0	TBi计数源选择位	b2 b1 b0 0 0 0: f1TIMAB或者f2TIMAB 0 0 1: f8TIMAB 0 1 0: f32TIMAB 0 1 1: f64TIMAB 1 0 0: 不能设定 1 0 1: fOCO-S 1 1 0: fC32 1 1 1: 不能设定	RW
	TCS1			RW
	TCS2			RW
	TCS3	TBi计数源选择方法指定位	0: TCK0~TCK1有效、TCS0~TCS2无效 1: TCK0~TCK1无效、TCS0~TCS2有效	RW
	TCS4	TBj计数源选择位	b6 b5 b4 0 0 0: f1TIMAB或者f2TIMAB 0 0 1: f8TIMAB 0 1 0: f32TIMAB 0 1 1: f64TIMAB 1 0 0: 不能设定 1 0 1: fOCO-S 1 1 0: fC32 1 1 1: 不能设定	RW
	TCS5			RW
	TCS6			RW
	TCS7	TBj计数源选择方法指定位	0: TCK0~TCK1有效、TCS4~TCS6无效 1: TCK0~TCK1无效、TCS4~TCS6有效	RW

TBCS0寄存器: i=0, j=1 TBCS2寄存器: i=3, j=4

定时器B的计数源选择寄存器1、定时器B的计数源选择寄存器3

符号		地址		复位后的值
TBCS1 TBCS3		地址01C9h 地址01E9h		X0h X0h
	位符号	位名	功能	RW
b7 b6 b5 b4 b3 b2 b1 b0	TCS0	TBi计数源选择位	b2 b1 b0 0 0 0: f1TIMAB或者f2TIMAB 0 0 1: f8TIMAB 0 1 0: f32TIMAB 0 1 1: f64TIMAB 1 0 0: 不能设定 1 0 1: fOCO-S 1 1 0: fC32 1 1 1: 不能设定	RW
	TCS1			RW
	TCS2			RW
	TCS3	TBi计数源选择方法指定位	0: TCK0~TCK1有效、TCS0~TCS2无效 1: TCK0~TCK1无效、TCS0~TCS2有效	RW
	— (b7-b4)	什么也不指定。只能写“0”，读取值为不定值。		—

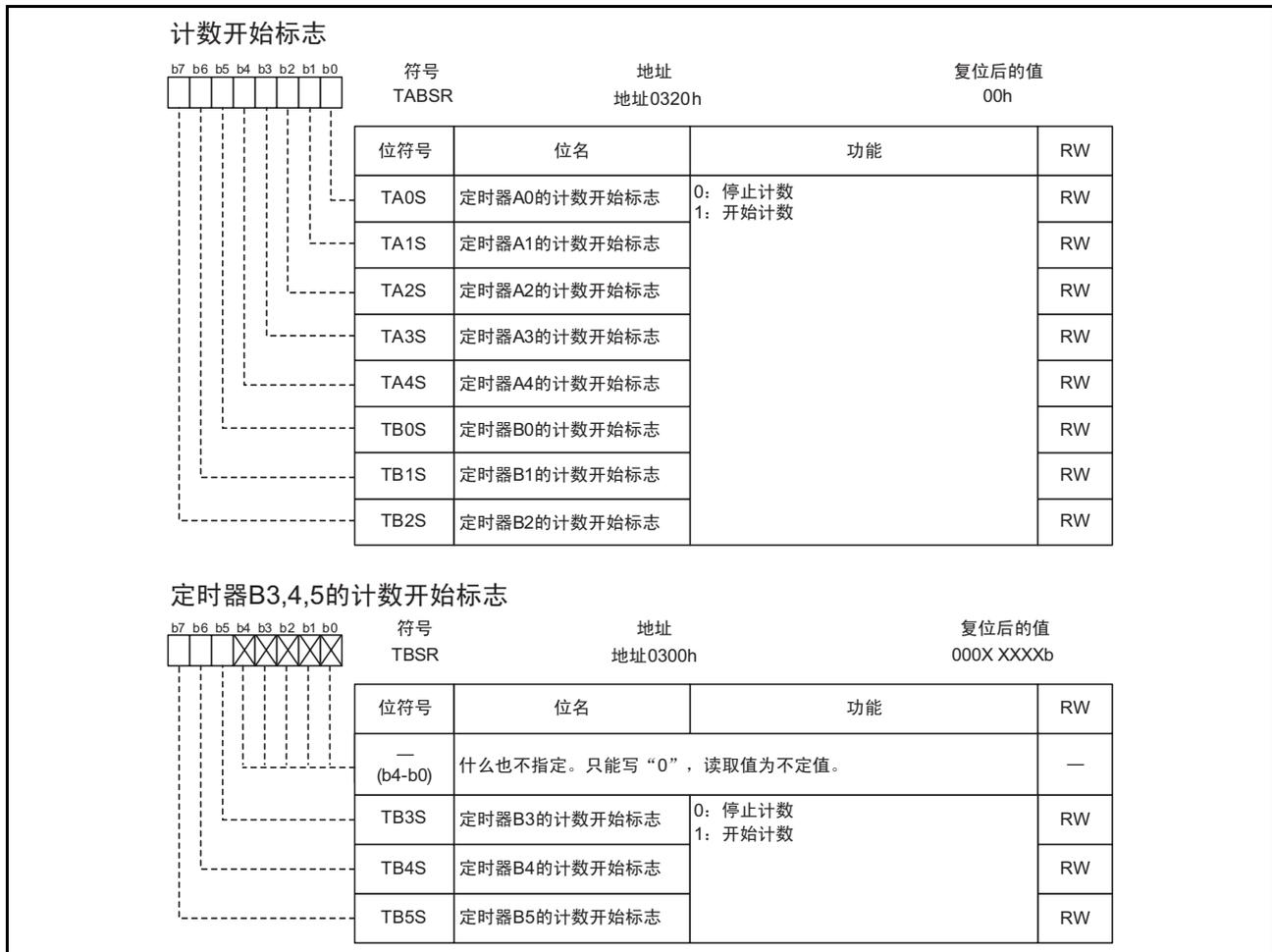
TBCS1寄存器: i=2 TBCS3寄存器: i=5

TCS2 ~ TCS0 (TBi 计数源选择位) (b2 ~ b0)

TCS6 ~ TCS4 (TBj 计数源选择位) (b6 ~ b4)

必须通过 PCLKR 寄存器的 PCLK0 位选择 f1TIMAB 或者 f2TIMAB。

### 18.2.7 计数开始标志 (TABS R) 定时器 B3,4,5 的计数开始标志 (TBS R)



### 18.2.8 定时器 Bi 模式寄存器 (TBiMR) (i=0 ~ 5)



## 18.3 运行说明

### 18.3.1 有关多个模式的共同事项

#### 18.3.1.1 运行时钟

定时器的计数源为计数和重新加载等的定时器运行的时钟。

#### 18.3.1.2 计数器的重新加载时序

定时器 Bi 从 TBi 寄存器的设定值（假设为 n）开始计数。TBi 寄存器由计数器和重新加载寄存器构成。在进行递减计数时，计数器从 n 开始对计数源进行递减计数。在变为“0000h”后的下一个计数源，将重新加载寄存器的值进行重新加载后继续递减计数。

在以下的时序中，将 TBi 寄存器的值反映到计数器和重新加载寄存器中：

- 停止计数时
- 从开始计数到输入第一个计数源前  
如果将值写到 TBi 寄存器，数据就立即被写到计数器和重新加载寄存器。
- 开始计数并且输入第一个计数源后  
如果将值写到 TBi 寄存器，数据就立即被写到重新加载寄存器。  
计数器继续对正在计数中的值进行计数，在变为“0000h”后的下一个计数源，将重新加载寄存器的值进行重新加载。

#### 18.3.1.3 计数源

在定时器模式、脉冲周期测量模式和脉宽测量模式中，对内部时钟进行计数（参照“图 18.1 定时器 A 和定时器 B 的计数源”）。定时器 B 的计数源如表 18.5 所示。

f1 是以下的任意一个时钟（参照“8. 时钟发生电路”）：

- 主时钟的 1 分频（无分频）
- PLL 时钟的 1 分频（无分频）
- fOCO-S 的 1 分频（无分频）

表 18.5 定时器 B 的计数源

计数源	位的设定值				备注
	PCLK0	TCS3	TCS2 ~ TCS0	TCK1 ~ TCK0	
		TCS7	TCS4 ~ TCS6		
f1TIMAB	1	0	—	00b	f1
		1	000b	—	
f2TIMAB	0	0	—	00b	f1 的 2 分频
		1	000b	—	
f8TIMAB	—	0	—	01b	f1 的 8 分频
		1	001b	—	
f32TIMAB	—	0	—	10b	f1 的 32 分频
		1	010b	—	
f64TIMAB	—	1	011b	—	f1 的 64 分频
fOCO-S	—	1	101b	—	fOCO-S
fC32	—	0	—	11b	fC32
		1	110b	—	

PCLK0: PCLKR 寄存器的位

TCS7 ~ TCS0: TBCS0 ~ TBCS3 寄存器的位

TCK1 ~ TCK0: TBiMR (i=0 ~ 5) 寄存器的位

### 18.3.2 定时器模式

这是对内部生成的计数源进行计数的模式。定时器模式的规格如表 18.6 所示，定时器模式中使用的寄存器及其设定值如表 18.7 所示，定时器模式的运行例子如图 18.4 所示。

表 18.6 定时器模式的规格

项目	规格
计数源	f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32
计数	<ul style="list-style-type: none"> <li>递减计数</li> <li>在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
计数器周期	$\frac{1}{(n+1)}$ n: TBi 寄存器的设定值 (0000h ~ FFFFh)
计数开始条件	将 TBiS 位 (注 1) 置 “1” (开始计数)。
计数停止条件	将 TBiS 位置 “0” (停止计数)。
中断请求的发生时序	在发生下溢时。
TBiIN 引脚功能	输入 / 输出端口
读定时器	如果读 TBi 寄存器，就能读到计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TBi 寄存器，数据就被写到重加载寄存器和计数器。</li> <li>如果在计数时写 TBi 寄存器，数据就被写到重加载寄存器 (在下次重新加载时进行传送)。</li> </ul>

i=0 ~ 5

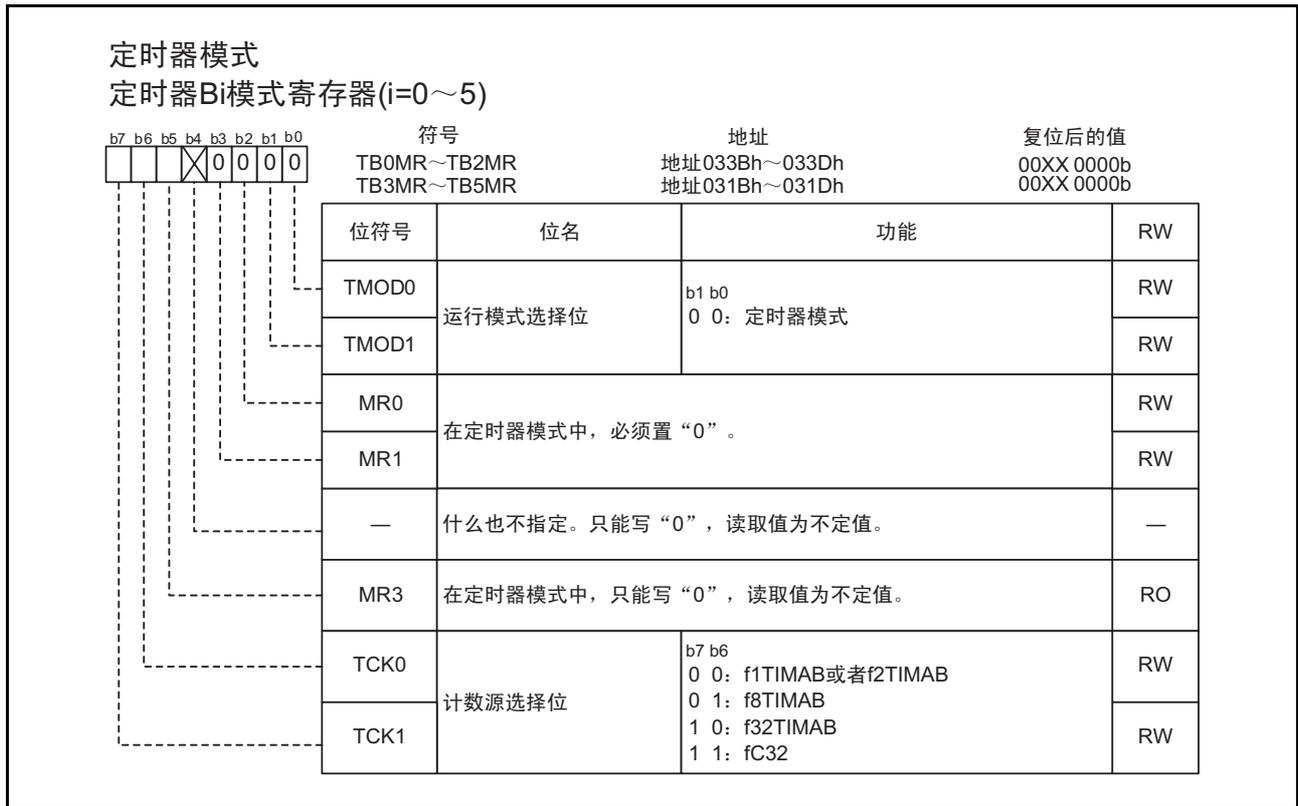
注 1. TB0S ~ TB2S 位为 TABSR 寄存器的 bit5 ~ bit7, TB3S ~ TB5S 位为 TBSR 寄存器的 bit5 ~ bit7。

表 18.7 定时器模式中使用的寄存器及其设定值 (注 1)

寄存器	位	功能和设定值
PCLKR	PCLK0	必须选择计数源。
CPSRF	CPSR	在将时钟预分频器复位时，必须写 “1”。
TBi1	7 ~ 0	— (可以不设定)
PPWFS1 ~ PPWFS2	PPWFS12 ~ PPWFS10 PPWFS22 ~ PPWFS20	必须置 “0”。
TBCS0 ~ TBCS3	7 ~ 0	必须选择计数源。
TABSR TBSR	TBiS	在开始计数时，必须置 “1”；在停止计数时，必须置 “0”。
TBi	7 ~ 0	必须设定计数值。
TBiMR	7 ~ 0	请参照以下的 TBiMR 寄存器。

i=0 ~ 5

注 1. 此表的内容不表示步骤。



TCK1 ~ TCK0 (计数源选择位) (b7 ~ b6)

在TBCS0 ~ TBCS3寄存器的TCS3位或者TCS7位为“0”(TCK0 ~ TCK1有效)时, TCK1 ~ TCK0位有效。

必须通过PCLKR寄存器的PCLK0位选择f1TIMAB或者f2TIMAB。

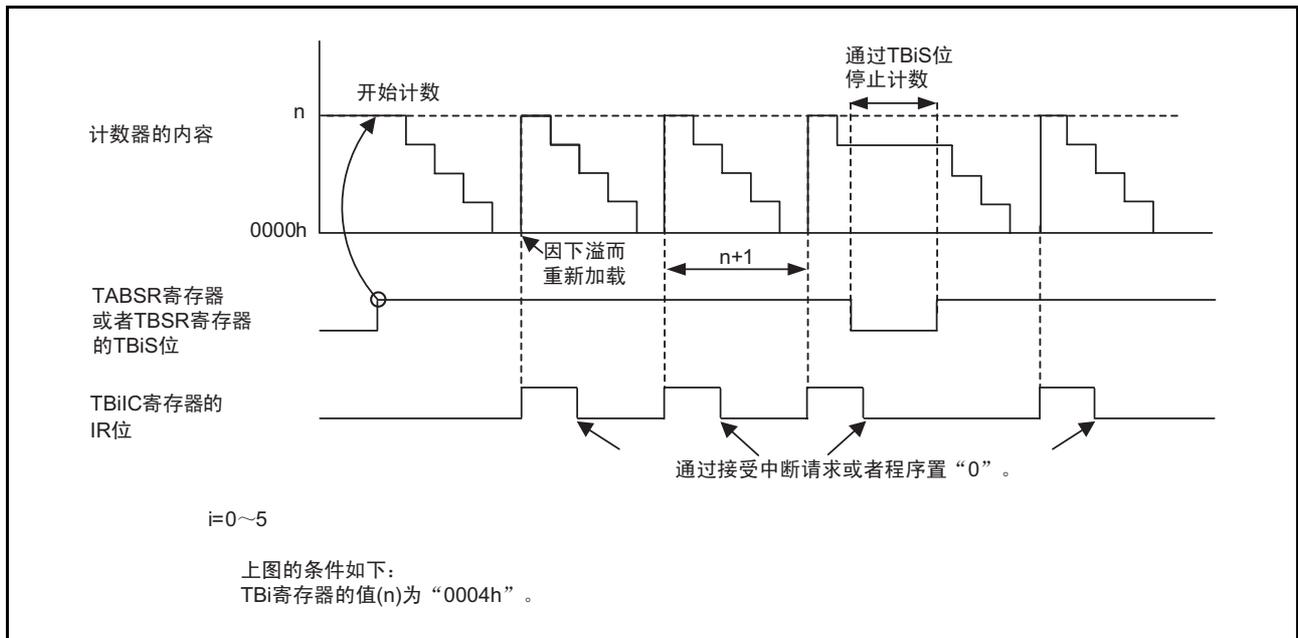


图 18.4 定时器模式的运行例子

### 18.3.3 事件计数器模式

这是对外部信号或者其他定时器上溢/下溢进行计数的模式。事件计数器模式的规格如表 18.8 所示，事件计数器模式中使用的寄存器及其设定值如表 18.9 所示，事件计数器模式的运行例子如图 18.5 所示。

表 18.8 事件计数器模式的规格

项目	规格
计数源	<ul style="list-style-type: none"> <li>输入到 TBiIN 引脚的外部信号（可通过程序选择上升沿、下降沿或者双边沿作为计数源的有效边沿）</li> <li>定时器 Bj 的上溢或者下溢</li> </ul>
计数	<ul style="list-style-type: none"> <li>递减计数</li> <li>在发生下溢时，将重加载寄存器的内容进行重新加载后继续计数。</li> </ul>
计数次数	$\frac{1}{(n+1)}$ n: TBi 寄存器的设定值 (0000h ~ FFFFh)
计数开始条件	将 TBiS 位（注 1）置“1”（开始计数）。
计数停止条件	将 TBiS 位置“0”（停止计数）。
中断请求的发生时序	在发生下溢时。
TBiIN 引脚功能	计数源的输入引脚
读定时器	如果读 TBi 寄存器，就能读到计数值。
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TBi 寄存器，数据就被写到重加载寄存器和计数器。</li> <li>如果在计数时写 TBi 寄存器，数据就被写到重加载寄存器（在下次重新加载时进行传送）。</li> </ul>

i=0 ~ 5, j=i-1。但是，i=0 时 j=2, i=3 时 j=5。

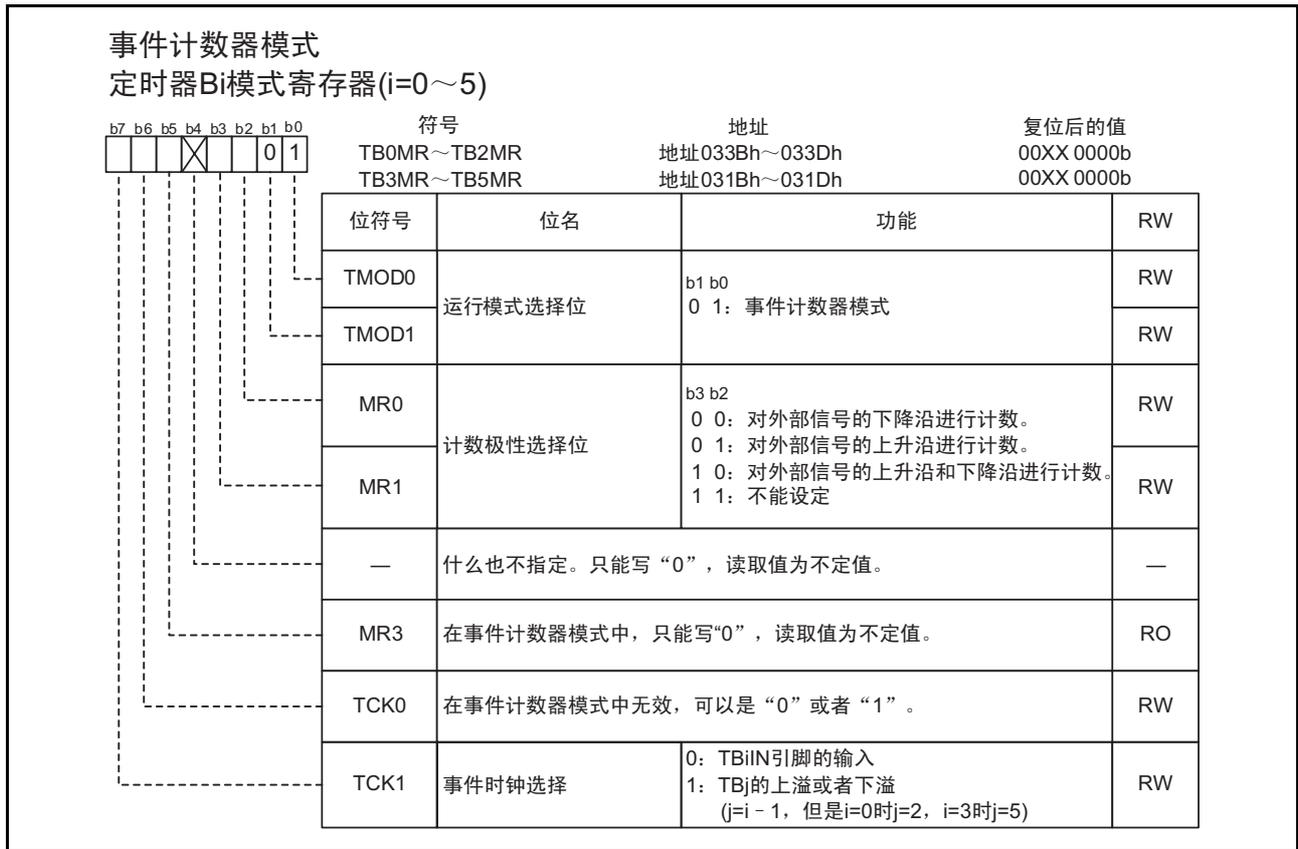
注 1. TB0S ~ TB2S 位为 TABSR 寄存器的 bit5 ~ bit7, TB3S ~ TB5S 位为 TBSR 寄存器的 bit5 ~ bit7。

表 18.9 事件计数器模式中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCLKR	PCLK0	必须置“1”。
CPSRF	CPSR	在将时钟预分频器复位时，必须写“1”。
TBi1	7 ~ 0	—（可以不设定）
PPWFS1 ~ PPWFS2	PPWFS12 ~ PPWFS10 PPWFS22 ~ PPWFS20	必须置“0”。
TBCS0 ~ TBCS3	7 ~ 0	必须置“00b”。
TABSR TBSR	TBiS	在开始计数时，必须置“1”；在停止计数时，必须置“0”。
TBi	7 ~ 0	必须设定计数值。
TBiMR	7 ~ 0	请参照以下的 TBiMR 寄存器。

i=0 ~ 5

注 1. 此表的内容不表示步骤。



MR1 ~ MR0 (计数极性选择位) (b3 ~ b2)

在 TCK1 位为“0” (TBiIN 引脚的输入) 时，MR1 ~ MR0 位有效；当 TCK1 位为“1” (TBj 的上溢或者下溢) 时，MR1 ~ MR0 可以是“0”或者“1”。

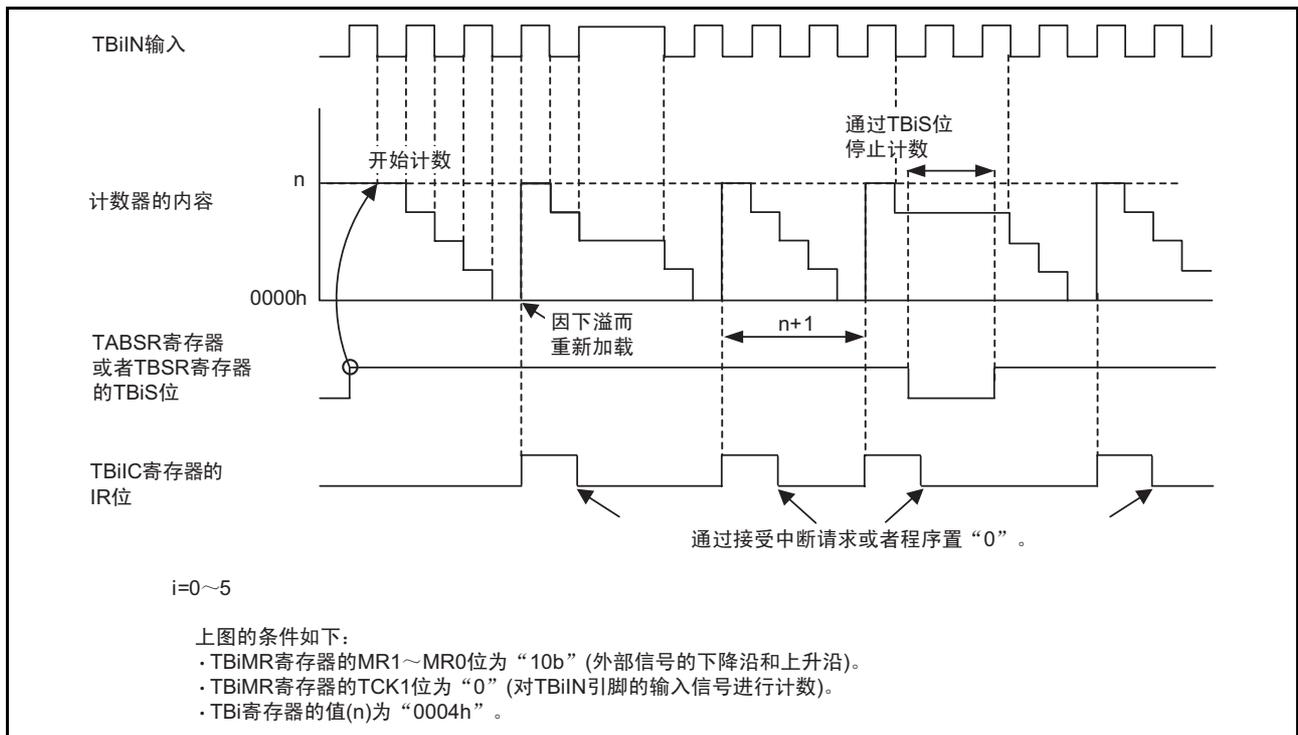


图 18.5 事件计数器模式的运行例子

### 18.3.4 脉冲周期测量模式和脉宽测量模式

这是测量外部信号的脉冲周期或者脉宽的模式。脉冲周期测量模式和脉宽测量模式的规格如表 18.10 所示，脉冲周期测量模式和脉宽测量模式中使用的寄存器及其设定值如表 18.11 所示，脉冲周期测量模式的运行图和脉宽测量模式的运行图分别如图 18.6 和图 18.7 所示。

表 18.10 脉冲周期测量模式和脉宽测量模式的规格

项目	规格
计数源	f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32
计数	<ul style="list-style-type: none"> <li>递增计数</li> <li>在测量脉冲的有效边沿将计数器的值传送到重加载寄存器，在将计数器的值置“0000h”后继续计数。</li> </ul>
计数开始条件	将 TBiS 位（注 3）置“1”（开始计数）。
计数停止条件	将 TBiS 位置“0”（停止计数）。
中断请求的发生时序	<ul style="list-style-type: none"> <li>在输入测量脉冲的有效边沿时（注 1）。</li> <li>在发生上溢的同时，TBiMR 寄存器的 MR3 位变为“1”（有上溢）。</li> </ul>
TBiIN 引脚功能	测量脉冲的输入引脚
读定时器	<p>当 PPWFS1 寄存器和 PPWFS2 寄存器的 PPWFS12 ~ PPWFS10 位和 PPWFS22 ~ PPWFS20 位为“0”时，如果读 TBi 寄存器，就能读到重加载寄存器的内容（测量结果）（注 2）。</p> <p>当 PPWFS1 寄存器和 PPWFS2 寄存器的 PPWFS12 ~ PPWFS10 位和 PPWFS22 ~ PPWFS20 位为“1”时，如果读 TBi 寄存器，就能读到计数器的内容（计数时的值）；如果读 TBiI 寄存器，就能读到重加载寄存器的内容（测量结果）。</p>
写定时器	<ul style="list-style-type: none"> <li>如果在停止计数时写 TBi 寄存器，数据就被写到重加载寄存器和计数器。</li> <li>如果在计数时写 TBi 寄存器，数据就被写到重加载寄存器（在下次重新加载时进行传送）。</li> </ul>

i=0 ~ 5

注 1. 在计数开始后输入第一次有效边沿时，不发生中断请求。

注 2. 在计数开始后输入第二次有效边沿前，即使读 TBi 寄存器，读取值也为不定值。

注 3. TB0S ~ TB2S 位为 TABSR 寄存器的 bit5 ~ bit7，TB3S ~ TB5S 位为 TBSR 寄存器的 bit5 ~ bit7。

表 18.11 脉冲周期测量模式和脉宽测量模式中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCLKR	PCLK0	必须选择计数源。
CPSRF	CPSR	在将时钟预分频器复位时，必须写“1”。
TBi1	7 ~ 0	当定时器 Bi 对应的 PPWFS1 寄存器或者 PPWFS2 寄存器的位为“1”时，能读到测量结果。
PPWFS1 ~ PPWFS2	PPWFS12 ~ PPWFS10 PPWFS22 ~ PPWFS20	在读正在计数中的计数器值时，必须置“1”。
TBCS0 ~ TBCS3	7 ~ 0	必须选择计数源。
TABSR TBSR	TBiS	在开始计数时，必须置“1”；在停止计数时，必须置“0”。
TBi	7 ~ 0	必须设定初始值。 当定时器 Bi 对应的 PPWFS1 寄存器或者 PPWFS2 寄存器的位为“0”时，能读到测量结果；当定时器 Bi 对应的 PPWFS1 寄存器或者 PPWFS2 寄存器的位为“1”时，能读到正在计数的计数器值。
TBiMR	7 ~ 0	请参照以下的 TBiMR 寄存器。

i=0 ~ 5

注 1. 此表的内容不表示步骤。

脉冲周期测量模式、脉宽测量模式 定时器Bi模式寄存器(i=0~5)				
位	符号	地址	复位后的值	
b7	TB0MR~TB2MR TB3MR~TB5MR	地址033Bh~033Dh 地址031Bh~031Dh	00XX 0000b 00XX 0000b	
b6				
b5	—	—	—	
b4				
b3	—	—	—	
b2				
b1	—	—	—	
b0				
	位符号	位名	功能	RW
	TMOD0	运行模式选择位	b1 b0 1 0: 脉冲周期测量模式、脉宽测量模式	RW
	TMOD1			RW
	MR0	测量模式选择位	b3 b2 0 0: 测量脉冲周期 (测量脉冲的2个下降沿之间的时间) 0 1: 测量脉冲周期 (测量脉冲的2个上升沿之间的时间) 1 0: 测量脉宽 (测量脉冲的下降沿到上升沿之间的时间和 上升沿到下降沿之间的时间) 1 1: 不能设定	RW
	MR1			RW
	—	什么也不指定。只能写“0”，读取值为不定值。	—	—
	MR3	定时器Bi上溢标志	0: 无上溢 1: 有上溢	RO
	TCK0	计数源选择位	b7 b6 0 0: f1TIMAB或者f2TIMAB 0 1: f8TIMAB 1 0: f32TIMAB 1 1: fC32	RW
	TCK1			RW

**MR3 (定时器 Bi 上溢标志) (b5)**

复位后，MR3 位为不定值。如果写 TBiMR 寄存器，MR3 位就变为“0”（无上溢）。不能通过程序将 MR3 位置“1”。

**TCK1 ~ TCK0 (计数源选择位) (b7 ~ b6)**

在 TBCS0 ~ TBCS3 寄存器的 TCS3 位或者 TCS7 位为“0”（TCK0 ~ TCK1 有效）时，TCK1 ~ TCK0 位有效。

必须通过 PCLKR 寄存器的 PCLK0 位选择 f1TIMAB 或者 f2TIMAB。

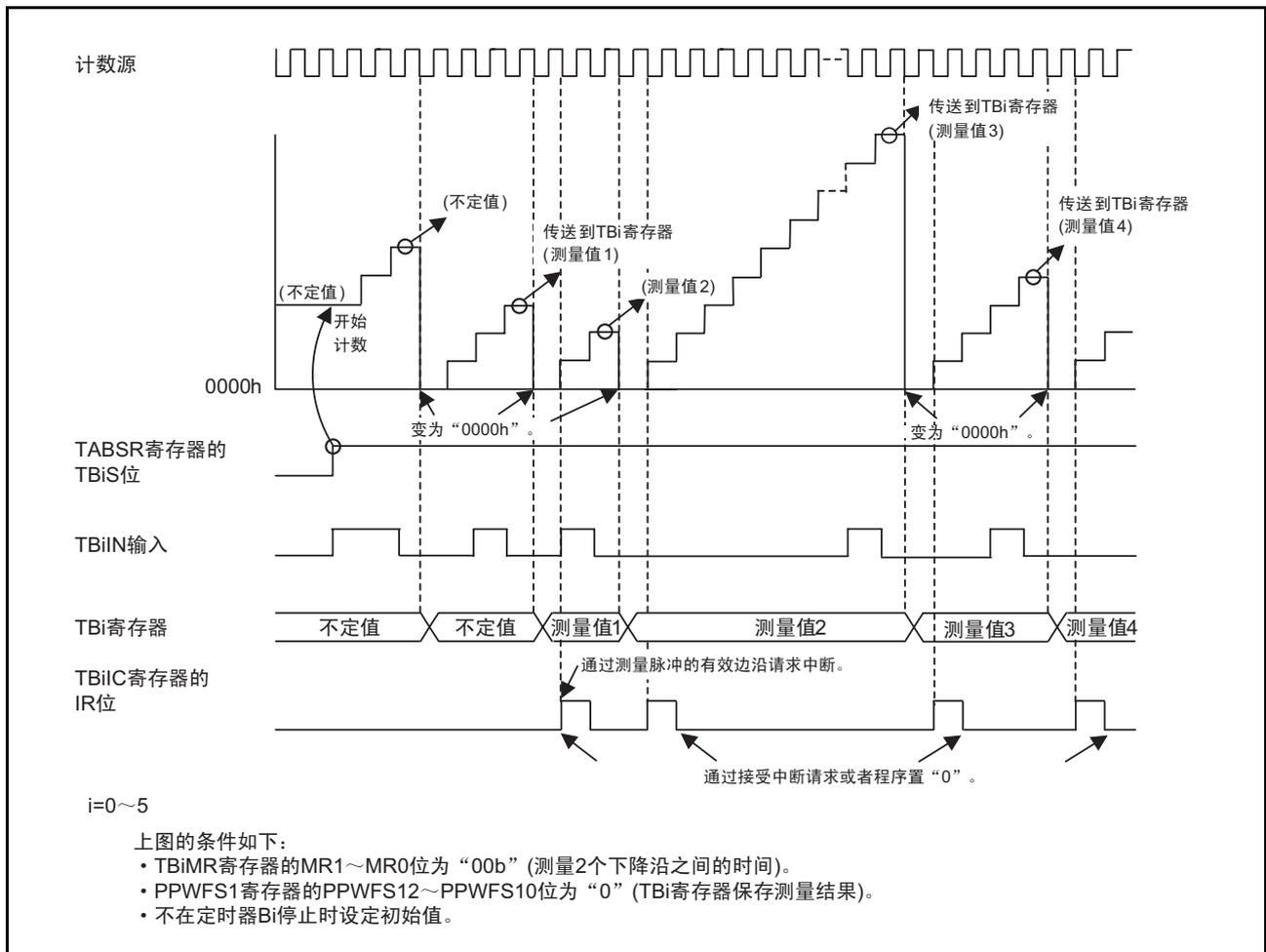


图 18.6 脉冲周期测量模式的运行图

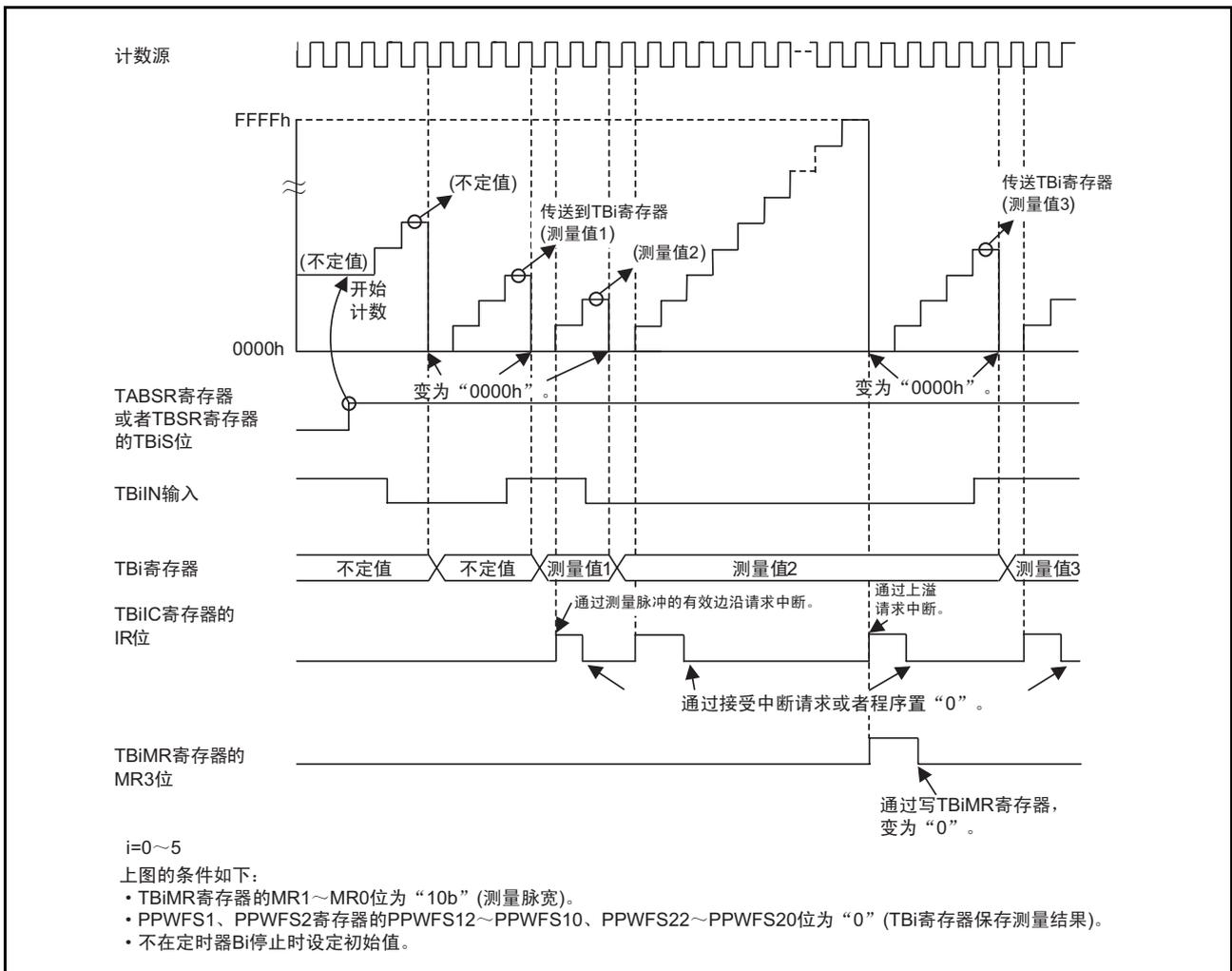


图 18.7 脉宽测量模式的运行图

## 18.4 中断

中断请求的发生时序请参照运行例子。

中断控制的详细内容请参照“14.7 中断控制”，定时器 B 的中断相关寄存器如表 18.12 所示。

表 18.12 定时器 B 的中断相关寄存器

地址	寄存器结构	寄存器符号	复位后的值
0045h	定时器 B5 的中断控制寄存器	TB5IC	XXXX X000b
0046h	定时器 B4 的中断控制寄存器	TB4IC	XXXX X000b
0047h	定时器 B3 的中断控制寄存器	TB3IC	XXXX X000b
005Ah	定时器 B0 的中断控制寄存器	TB0IC	XXXX X000b
005Bh	定时器 B1 的中断控制寄存器	TB1IC	XXXX X000b
005Ch	定时器 B2 的中断控制寄存器	TB2IC	XXXX X000b
0206h	中断源选择寄存器 2	IFSR2A	00h

定时器 B3 和定时器 B4 与其他外围功能共用中断向量和中断控制寄存器。在使用定时器 B3 中断时，必须将 IFSR2A 寄存器的 IFSR26 位置“0”（定时器 B3）；在使用定时器 B4 中断时，必须将 IFSR2A 寄存器的 IFSR27 位置“0”（定时器 B4）。

## 18.5 使用定时器 B 时的注意事项

### 18.5.1 有关多个模式的共同事项

#### 18.5.1.1 寄存器的设定

复位后，定时器停止运行。在通过 TBiMR (i=0 ~ 5) 寄存器、TBCS0 ~ TBCS3 寄存器、TBi 寄存器、PCLKR 寄存器、PPWFS1 寄存器、PPWFS2 寄存器设定模式和计数源后，必须将 TABSR 寄存器或者 TBSR 寄存器的 TBiS 位置“1”（开始计数）。

另外，与是否在复位后无关，必须在 TBiS 位为“0”（停止计数）的状态下更改 TBiMR 寄存器、TBCS0 ~ TBCS3 寄存器、PCLKR 寄存器、PPWFS1 寄存器和 PPWFS2 寄存器。

### 18.5.2 定时器 B（定时器模式）

#### 18.5.2.1 读定时器

通过读 TBi 寄存器，能随时读到正在计数中的计数器值。如果在进行重新加载时读 TBi 寄存器，就能读到“FFFFh”。在停止计数时，如果在给 TBi 寄存器设定值后到计数器开始计数的期间读 TBi 寄存器，就能读到设定值。

### 18.5.3 定时器 B（事件计数器模式）

#### 18.5.3.1 读定时器

通过读 TBi 寄存器，能随时读到正在计数中的计数器值。如果在进行重新加载时读 TBi 寄存器，就能读到“FFFFh”。在停止计数时，如果在给 TBi 寄存器设定值后到计数器开始计数的期间读 TBi 寄存器，就能读到设定值。

## 18.5.4 定时器 B（脉冲周期测量模式 / 脉宽测量模式）

### 18.5.4.1 TBiMR 寄存器的 MR3 位

为了将 MR3 位置“0”，如果在 TBiS 位为“1”（开始计数）的状态下写 TBiMR 寄存器，就必须给 TMOD0 位、TMOD1 位、MR0 位、MR1 位、TCK0 位和 TCK1 位写和上次相同的值，而给 bit4 写“0”。

### 18.5.4.2 中断

在输入测量脉冲的有效边沿以及定时器 Bi 发生上溢时，TBiIC 寄存器（i=0～5）的 IR 位变为“1”（有中断请求）。在中断程序内，能通过 TBiMR 寄存器的 MR3 位判断中断请求源。

在只检测上溢时，必须使用 TBiIC 寄存器的 IR 位；在只判断中断源时，必须使用 MR3 位。

### 18.5.4.3 从开始计数到最初的测量

在开始计数后输入第一次有效边沿时，不定值被传送到重加载寄存器。此时，不发生定时器 Bi 的中断请求。

复位后的计数器值为不定值。因此，如果直接开始计数，MR3 位就在输入有效边沿前为“1”，有可能发生定时器 Bi 的中断请求。如果在 TBiS 位为“0”（停止计数）时给 TBi 寄存器设定值，就将相同的值输入到计数器。

### 18.5.4.4 脉冲周期测量模式

在同时发生上溢和有效边沿的情况下，因为只产生 1 次中断请求，所以不能在有效边沿判断输入。必须在不发生上溢的范围内使用脉冲周期测量模式或者在脉宽测量模式中进行测量。

### 18.5.4.5 脉宽测量模式

这是连续测量脉宽的模式。必须通过程序判断测量结果是“H”电平还是“L”电平。

在发生中断请求时，必须在中断程序内读 TBiIN 引脚的电平，并判断输入脉冲的边沿或者上溢。能从对应端口的 P9 寄存器的位读 TBiIN 引脚的电平。

## 19. 三相马达控制的定时器功能

### 19.1 概要

能使用定时器 A1,A2,A4,B2 输出三相马达驱动波形。

三相马达控制的定时器功能的规格以及输入 / 输出引脚分别如表 19.1 和表 19.2 所示，三相马达控制的定时器功能的框图如图 19.1 ~ 图 19.2 所示。

表 19.1 三相马达控制的定时器功能的规格

项目	规格
运行模式	<ul style="list-style-type: none"> <li>三角波调制：三相模式 0 输出三角波调制的三相 PWM 波形。在每 1/2 个载波周期改写输出数据后生成输出波形。</li> <li>三角波调制：三相模式 1 输出三角波调制的三相 PWM 波形。在每 1 个载波周期改写输出数据后生成输出波形。</li> <li>锯齿波调制模式 输出锯齿波调制的三相 PWM 波形。</li> </ul>
三相 PWM 波形的输出引脚	6 个 ( $\overline{U}$ 、 $\overline{U}$ 、 $\overline{V}$ 、 $\overline{V}$ 、 $\overline{W}$ 、 $\overline{W}$ )
强制截止的输入	给 $\overline{SD}$ 引脚输入“L”电平。
使用的定时器	定时器 A4,A1,A2 (用于单触发定时器模式) 定时器 A4: U 相和 $\overline{U}$ 相波形控制 定时器 A1: V 相和 $\overline{V}$ 相波形控制 定时器 A2: W 相和 $\overline{W}$ 相波形控制 定时器 B2 (用于定时器模式) 载波周期控制 死区时间定时器 (3 个 8 位定时器, 共用重加载寄存器) 死区时间控制
输出波形	三角波调制和锯齿波调制 <ul style="list-style-type: none"> <li>可输出 1 个周期全部为“H”或者“L”的电平。</li> <li>可独立设定正相有效信号和反相有效信号的输出逻辑。</li> </ul>
载波周期	三角波调制: $\frac{(m+1) \times 2}{f_i}$ 锯齿波调制: $\frac{m+1}{f_i}$ m: TB2 寄存器的设定值 (0000h ~ FFFFh) fi: 计数源 (f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32) 的频率
三相 PWM 输出宽度	三角波调制: $\frac{n \times 2}{f_i}$ 锯齿波调制: $\frac{n}{f_i}$ n: TA4、TA1、TA2 (在三相模式 1 中, 为 TA4、TA41、TA1、TA11、TA2、TA21) 寄存器的设定值 (0001h ~ FFFFh) fi: 计数源 (f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32) 的频率
死区时间 (宽度)	$\frac{p}{f_i}$ 或者无死区时间 p: DTT 寄存器的设定值 (01h ~ FFh) fi: 计数源 (f1TIMAB、f2TIMAB、f1TIMAB 的 2 分频、f2TIMAB 的 2 分频) 的频率
有效输出逻辑	可选择有效电平“H”或者有效电平“L”。
正反相同时有效的输出禁止功能	具有正反相同时有效的输出禁止功能和输出检测功能。
中断频率	定时器 B2 的中断频率可选择 1 ~ 15 个载波周期。

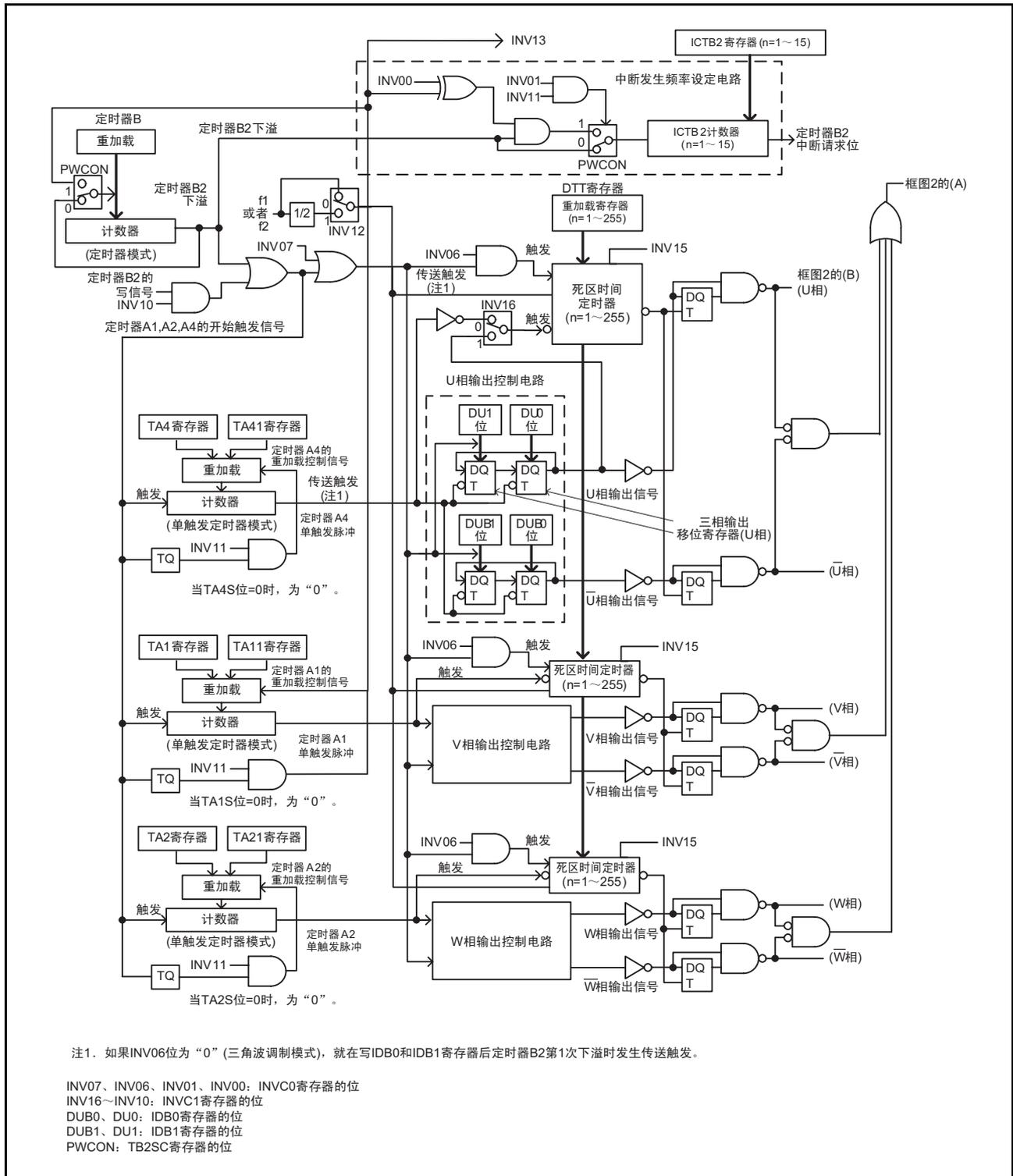


图 19.1 三相马达控制的定时器功能的框图 1

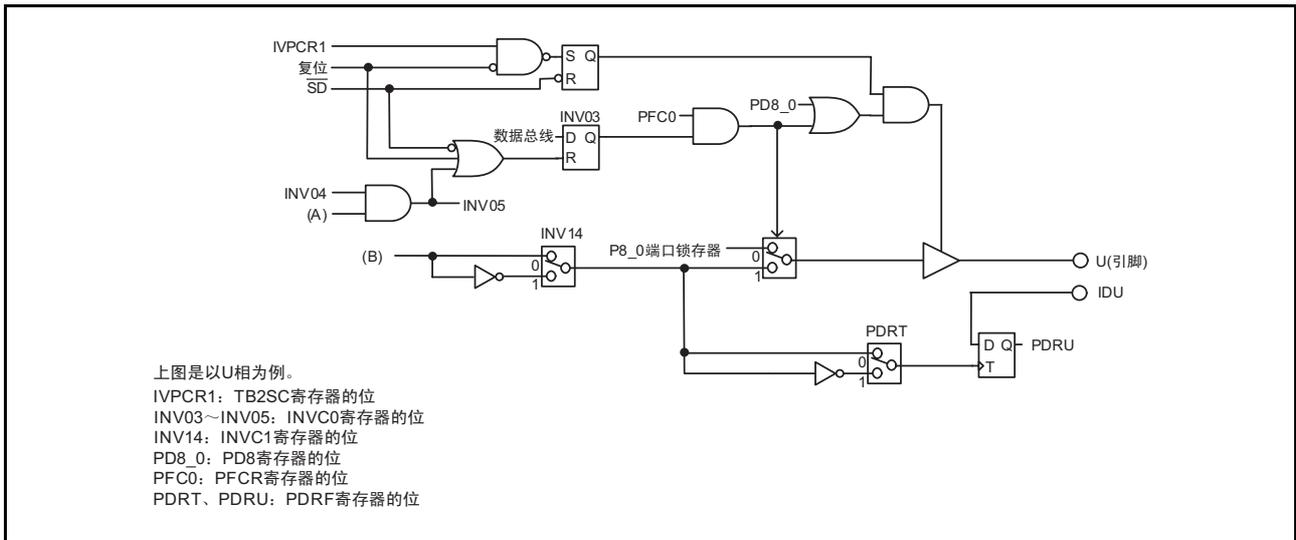


图 19.2 三相马达控制的定时器功能的框图 2

表 19.2 输入 / 输出引脚

引脚名	输入 / 输出	功能
U、 $\bar{U}$ 、V、 $\bar{V}$ 、W、 $\bar{W}$	输出	三相 PWM 波形输出
$\bar{SD}$	输入（注 1）	强制截止的输入
IDU、IDV、IDW	输入（注 2）	位置数据保持功能的输入

注 1. 必须将引脚复用的端口方向位置“0”（输入模式）。在不使用三相输出的强制截止功能时，必须给  $\bar{SD}$  引脚输入“H”电平。

注 2. 必须将引脚复用的端口方向位置“0”（输入模式）。

## 19.2 寄存器说明

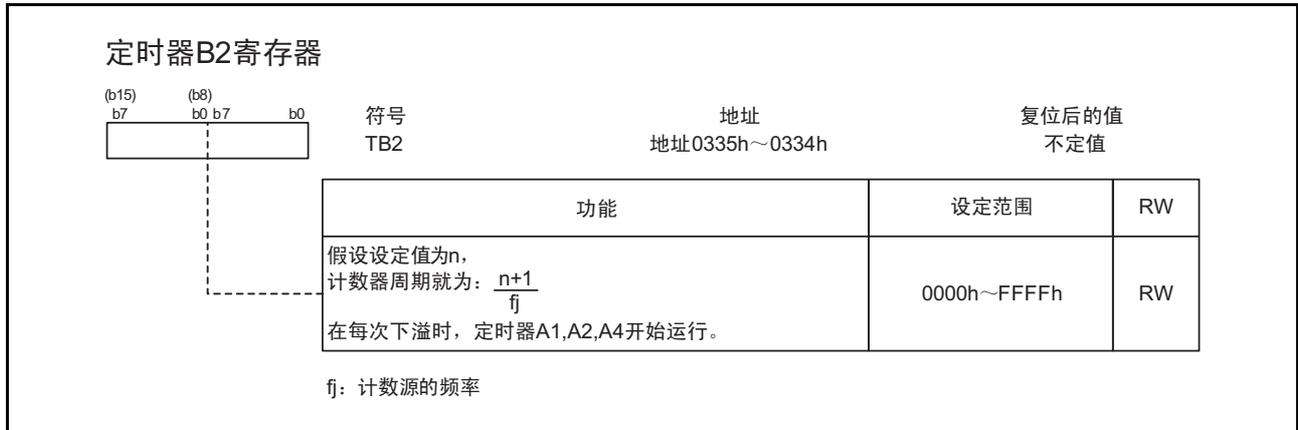
寄存器和位的设定值请参照各模式的“使用的寄存器及其设定值”。

三相马达控制的定时器功能使用定时器 A1,A2,A4,B2，定时器 A1,A2,A4,B2 的相关寄存器请参照“17. 定时器 A 和“18. 定时器 B”。

表 19.3 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
01DAh	三相保护控制寄存器	TPRC	00h
0302h 0303h	定时器 A1-1 寄存器	TA11	XXh XXh
0304h 0305h	定时器 A2-1 寄存器	TA21	XXh XXh
0306h 0307h	定时器 A4-1 寄存器	TA41	XXh XXh
0308h	三相 PWM 控制寄存器 0	INVC0	00h
0309h	三相 PWM 控制寄存器 1	INVC1	00h
030Ah	三相输出缓冲寄存器 0	IDB0	XX11 1111b
030Bh	三相输出缓冲寄存器 1	IDB1	XX11 1111b
030Ch	死区时间定时器	DTT	XXh
030Dh	定时器 B2 的中断发生频率设定计数器	ICTB2	XXh
030Eh	位置数据保持功能控制寄存器	PDRF	XXXX 0000b
0318h	端口功能控制寄存器	PFCR	0011 1111b
0328h 0329h	定时器 A1 寄存器	TA1	XXh XXh
032Ah 032Bh	定时器 A2 寄存器	TA2	XXh XXh
032Eh 032Fh	定时器 A4 寄存器	TA4	XXh XXh
0334h 0335h	定时器 B2 寄存器	TB2	XXh XXh
033Eh	定时器 B2 的特殊模式寄存器	TB2SC	X000 0000b

## 19.2.1 定时器 B2 寄存器 (TB2)



必须以 16 位为单位读写定时器 TB2 寄存器。

这是决定载波周期的计数器。定时器 B2 的下溢为定时器 A1,A2,A4 的单触发。

在三相模式 1 中, 能通过 TB2SC 寄存器的 PWCON 位选择 TB2 寄存器的重加载时序。

## 19.2.2 定时器 Ai,Ai-1 寄存器 (TAi、TAi1) (i=1,2,4)



必须以 16 位为单位并且用 MOV 指令写 TAi 寄存器和 TAi1 寄存器。

如果给这些寄存器写“0000h”, 计数器就不运行, 也不发生定时器 Ai 中断。

这些是决定 U、V、W 相波形的计数器。将定时器 B2 的下溢作为触发, 在单触发定时器模式中运行。

在锯齿波调制模式和三角波调制模式的三相模式 0 中, 使用 TA1、TA2、TA4 寄存器。

在三角波调制模式的三相模式 1 中, 使用 TA1、TA2、TA4、TA11、TA21、TA41 寄存器。

当 INVC1 寄存器的 INV15 位为“0”(死区时间有效)时, 正反相有效信号中的输出电平从无效电平变为有效电平的信号, 在死区时间定时器停止运行时发生变化。

在三相模式 1 中, 第 1 次对 TAi1 寄存器的值进行计数, 以后对 TAi 寄存器的值和 TAi1 寄存器的值进行交替计数。

## 19.2.3 三相 PWM 控制寄存器 0 (INVC0)

三相PWM控制寄存器0		符号	地址	复位后的值	
b7 b6 b5 b4 b3 b2 b1 b0		INVC0	地址0308h	00h	
		位符号	位名	功能	RW
		INV00	ICTB2计数条件选择位	b1 b0 0 0 } : 定时器B2下溢 0 1 } : 定时器A1的重加载控制信号为“0”时的定时器B2下溢 1 0 } : 定时器A1的重加载控制信号为“1”时的定时器B2下溢 1 1 } : 定时器A1的重加载控制信号为“1”时的定时器B2下溢	RW
		INV01			RW
		INV02	三相马达功能选择位	0: 不使用三相马达控制的定时器功能。 1: 使用三相马达控制的定时器功能。	RW
		INV03	三相马达输出控制位	0: 禁止三相马达控制的定时器输出。 1: 允许三相马达控制的定时器输出。	RW
		INV04	正反相同时有效的输出禁止位	0: 允许正反相同时有效的输出。 1: 禁止正反相同时有效的输出。	RW
		INV05	正反相同时有效的输出检测标志	0: 未检测到 1: 检测到	RW
		INV06	调制模式选择位	0: 三角波调制模式 1: 锯齿波调制模式	RW
		INV07	软件触发位	如果给此位写“1”，就产生传送触发。当INV06位为“1”时，也对死区时间定时器产生触发。读取值为“0”。	RW

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 INVC0 寄存器。

必须在定时器 A1,A2,A4,B2 停止运行时改写 INV00 ~ INV02 位、INV04 位和 INV06 位。

## INV01 ~ INV00 (ICTB2 计数条件选择位) (b1 ~ b0)

在 INVC1 寄存器的 INV11 位为“1”（三相模式 1）时，INV01 ~ INV00 位有效。

如果要将 INV01 位置“1”，就必须在给 ICTB2 寄存器设定值后将 INV01 位置“1”，并且在定时器 B2 第 1 次下溢前将 TABSR 寄存器的 TA1S 位（定时器 A1 的计数开始标志）置“1”。

当 INV11 位为“0”（三相模式 0）时，与 INV01 位和 INV00 位无关，对定时器 B2 的下溢进行计数。

## INV02 (三相马达功能选择位) (b2)

如果将 INV02 位置“1”，U、V、W 相输出控制电路、死区时间定时器和 ICTB2 计数器就开始运行。

## INV03 (三相马达输出控制位) (b3)

[为“0”的条件]

- INV04位为“1”(禁止正反相同时有效的输出)并且INV05位为“1”(检测到正反相同时有效的输出)。
- 通过程序给INV03位写“0”。
- 给SD引脚输入“L”电平。

## INV05 (正反相同时有效的输出检测标志) (b5)

不能通过程序给 INV05 位写“1”。如果要将此位置“0”，就必须给 INV04 位写“0”。

## INV06 (调制模式选择位) (b6)

INV06 位的影响如下表所示。

表 19.4 INV06 位的影响

项目	INV06 位 =0	INV06 位 =1
模式	三角波调制模式	锯齿波调制模式
从 IDB0 寄存器和 IDB1 寄存器到三相输出移位寄存器的传送时序	在写 IDB0 寄存器和 IDB1 寄存器后，只与传送触发同步进行 1 次传送。	在每次传送触发时进行传送。
INV16=0 时的死区时间定时器的触发时序	与定时器 A1,A2,A4 的单触发脉冲的下降沿同步。	与定时器 A1,A2,A4 的单触发脉冲的下降沿和传送触发同步。
INV13 位	在 INV11=1 并且 INV06=0 时有效。	无效

传送触发：在定时器 B2 下溢时写 INV07 位，或者在 INV10=1 的定时器 B2 停止运行时写 TB2 寄存器。

## 19.2.4 三相 PWM 控制寄存器 1 (INVC1)

三相PWM控制寄存器1		地址	复位后的值
		地址 0309h	00h
位符号	位名	功能	RW
INV10	定时器A1,A2,A4的开始触发选择位	0: 定时器B2下溢 1: 定时器B2下溢或者在定时器B2停止时写TB2寄存器	RW
INV11	定时器A1-1,A2-1,A4-1控制位	0: 三相模式0 1: 三相模式1	RW
INV12	死区时间定时器的计数源选择位	0: f1TIMAB或者f2TIMAB 1: f1TIMAB的2分频或者f2TIMAB的2分频	RW
INV13	载波状态检测标志	0: 定时器A1的重加载控制信号为“0”。 1: 定时器A1的重加载控制信号为“1”。	RO
INV14	有效输出逻辑控制位	0: 有效电平“L” 1: 有效电平“H”	RW
INV15	死区时间无效位	0: 死区时间有效 1: 死区时间无效	RW
INV16	死区时间定时器的触发选择位	0: 定时器(A4,A1,A2)单触发脉冲的下降沿 1: 三相输出移位寄存器(U相、V相、W相)的输出上升沿	RW
— (b7)	保留位	必须置“0”。	RW

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 INVC1 寄存器。  
必须在定时器 A1,A2,A4,B2 停止运行时改写此寄存器。

## INV11（定时器 A1-1,A2-1,A4-1 控制位）（b1）

INV11 位的影响如下表所示。

表 19.5 INV11 位的影响

项目	INV11 位 =0	INV11 位 =1
模式	三相模式 0	三相模式 1
TA11、TA21、TA41 寄存器	不使用	使用
INVC0 寄存器的 INV00 位和 INV01 位	无效 与 INV00 位和 INV01 位的值无关，在定时器 B2 每次下溢时进行 ICTB2 计数。	有效
INV13 位	无效	在 INV11=1 并且 INV06=0 时有效。

在 INVC0 寄存器的 INV06 位为“1”（锯齿波调制模式）时，必须将 INV11 位置“0”（三相模式 0）。当 INV11 位为“0”时，必须将 TB2SC 寄存器的 PWCON 位置“0”（在定时器 B2 下溢时，重新加载定时器 B2）。

## INV13（载波状态检测标志）（b3）

INV13 位只在 INV06 位为“0”（三角波调制模式）并且 INV11 位为“1”（三相模式 1）时有效。

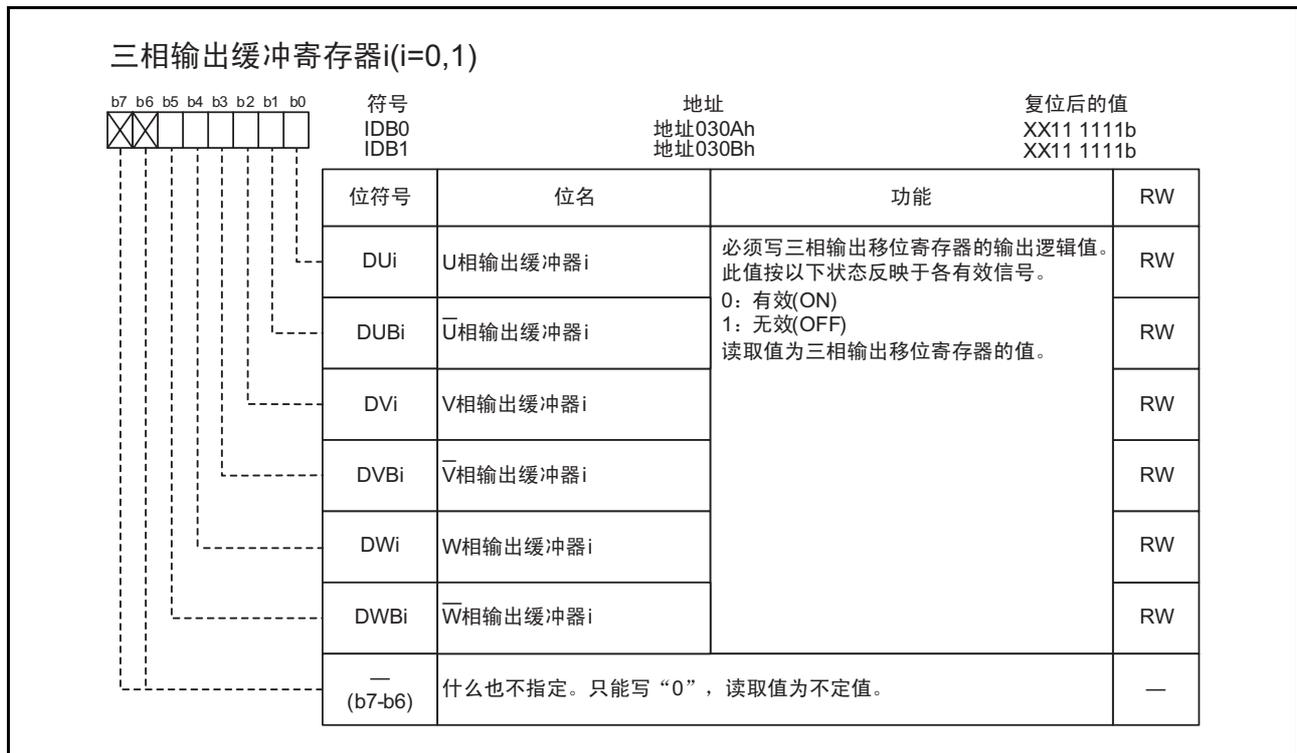
## INV16（死区时间定时器的触发选择位）（b6）

在以下条件全部成立时，必须将 INV16 位置“1”（死区时间定时器的触发为三相输出移位寄存器的输出上升沿）。

- INV15 位为“0”（死区时间有效）。
- 在 INV03 位为“1”（允许三相马达控制的定时器输出）时，Dij 位（i: U、V 或者 W, j: 0~1）和 DiBj 位的值总是不同（在死区时间以外的期间，正相和反相的有效信号总是输出相反的电平）。

另外，在上述某个条件不成立时，必须将 INV16 位置“0”（死区时间定时器的触发为定时器单触发脉冲的下降沿）。

## 19.2.5 三相输出缓冲寄存器 i (IDBi) (i=0,1)



通过传送触发，将 IDB0 寄存器和 IDB1 寄存器的值传送到三相输出移位寄存器。在传送触发后，首先 IDB0 寄存器的值变为各相输出信号（内部信号），然后在定时器 A1,A2,A4 单触发脉冲的下降沿，IDB1 寄存器的值变为各相输出信号（内部信号）。

## 19.2.6 死区时间定时器 (DTT)



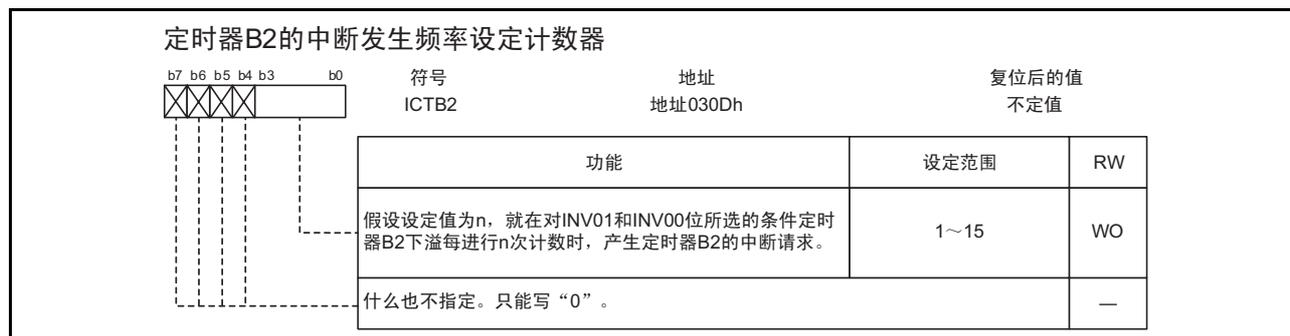
必须用 MOV 指令写 DTT 寄存器。

这是通过延迟有效信号的时序使正相晶体管和反相晶体管不同时有效的单触发定时器。

在 INVC1 寄存器的 INV15 位为“0”（死区时间有效），DTT 寄存器有效；当 INV15 位为“1”（死区时间无效）时，没有死区时间。

必须通过 INVC1 寄存器的 INV16 位来选择触发，通过 INVC1 寄存器的 INV12 位来选择计数源。

## 19.2.7 定时器 B2 的中断发生频率设定计数器 (ICTB2)



必须用 MOV 指令写 ICTB2 寄存器。

当 INVC0 寄存器的 INV01 位为“1”时, 必须在 TABSR 寄存器的 TB2S 位为“0” (定时器 B2 停止计数) 时写 ICTB2 寄存器; 当 INV01 位为“0”时, 也能在 TB2S 位为“1” (定时器 B2 开始计数) 时写 ICTB2 寄存器, 但是不能在定时器 B2 下溢时写此寄存器。

当 INV01 位和 INV00 位为“11b”时, 假设 ICTB2 计数器的设定值为 n, 第 1 次中断就在定时器 B2 的第 n-1 次下溢时发生, 而第 2 次以后的中断发生在定时器 B2 的每 n 次下溢。

## 19.2.8 定时器 B2 的特殊模式寄存器 (TB2SC)



必须在将 PRCR 寄存器的 PRC1 位置“1” (允许写) 后改写 TB2SC 寄存器。

## PWCON (定时器 B2 的重加载时序转换位) (b0)

当 INV11 位为“0” (三相模式 0) 或者 INV06 位为“1” (锯齿波调制模式) 时, 必须将 PWCON 位置“0” (定时器 B2 下溢)。

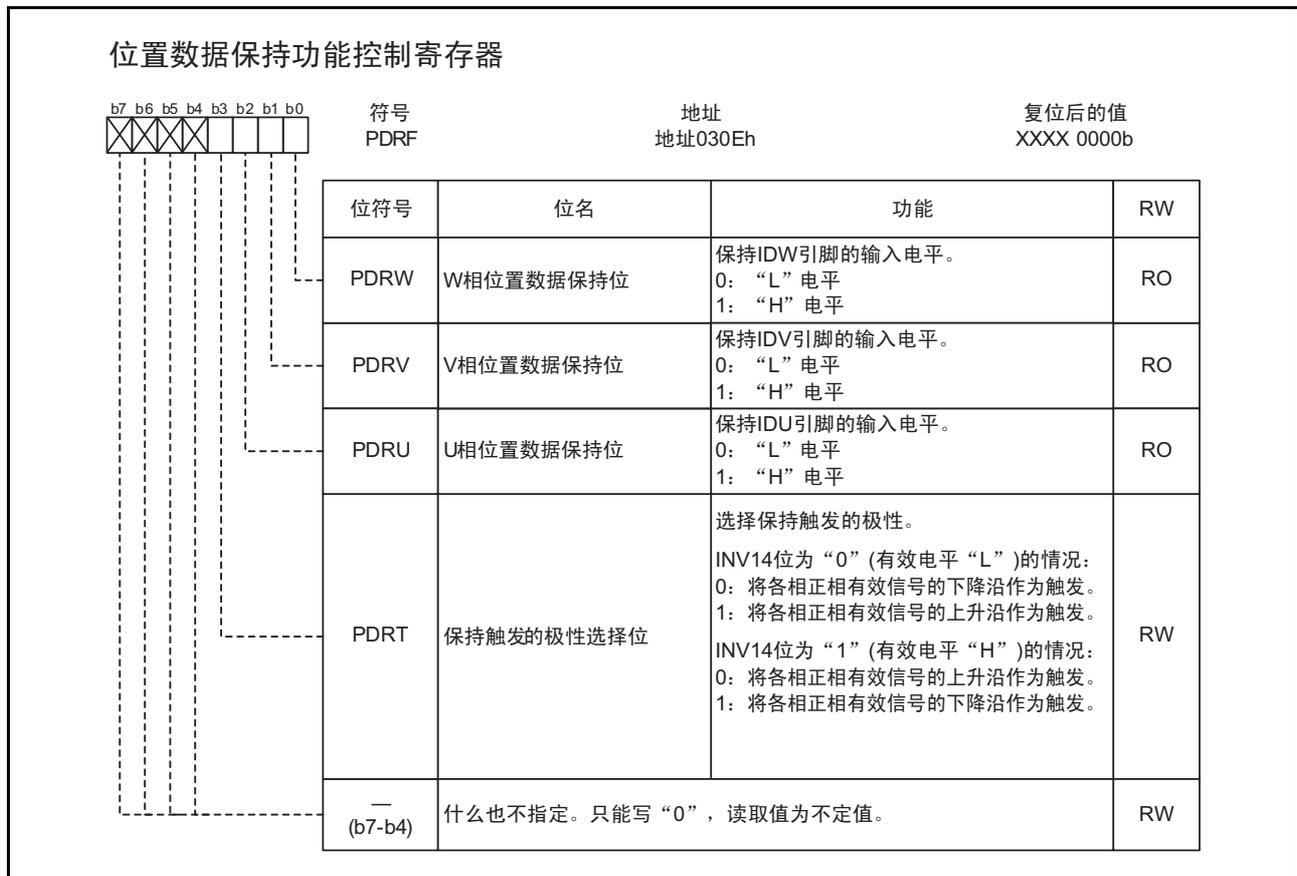
IVPCR1 (三相输出端口  $\overline{SD}$  控制位 1) (b1)

对象引脚为 U、 $\overline{U}$ 、V、 $\overline{V}$ 、W、 $\overline{W}$ 。

当 IVPCR1 位为“1”时, 如果给  $\overline{SD}$  引脚输入“L”电平, 就禁止对象引脚的三相马达控制的定时器输出 (INV03=0)。此时, 与正在使用的功能无关, 对象引脚为高阻抗。

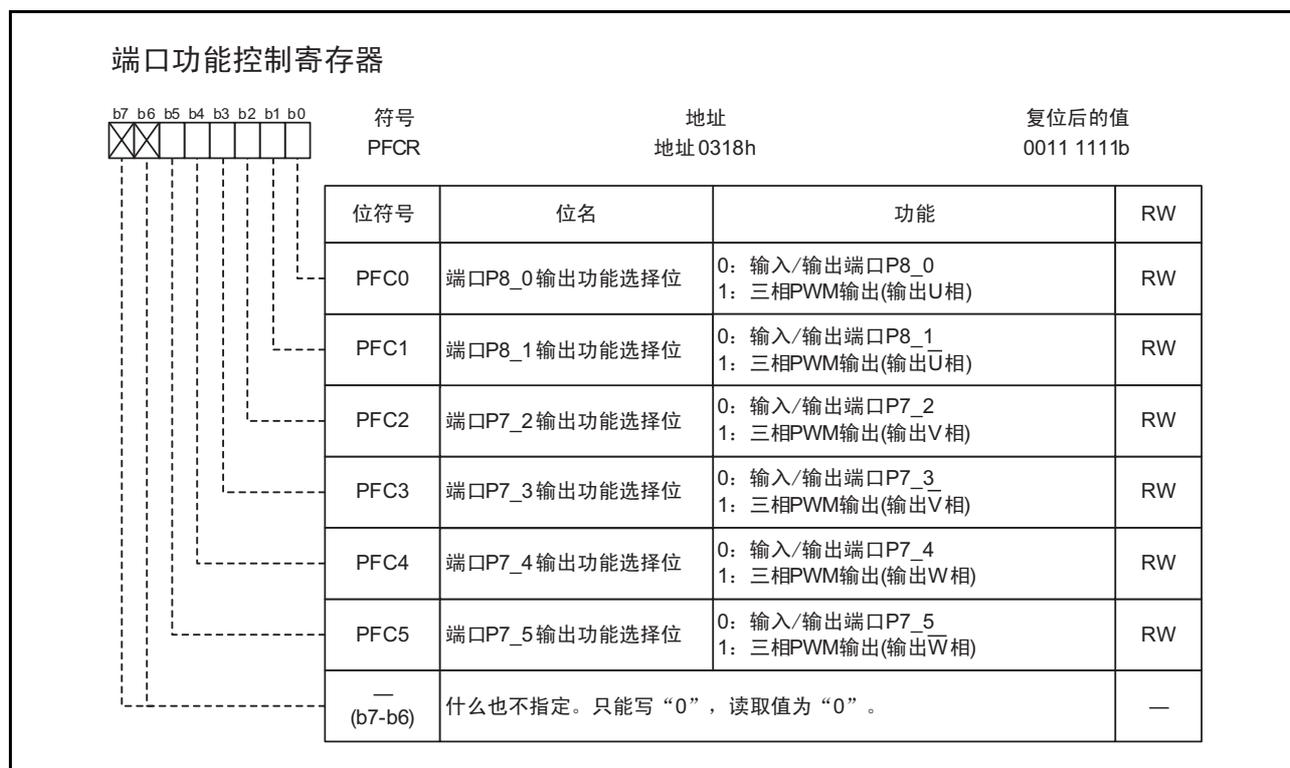
如果在强制截止后给  $\overline{SD}$  引脚输入“H”电平并将 IVPCR1 位置“0”, 强制截止就被解除。

## 19.2.9 位置数据保持功能控制寄存器 (PDRF)



PDRF 寄存器只在三相模式中有效。

## 19.2.10 端口功能控制寄存器 (PFCR)



PFCR 寄存器只在 INVC0 寄存器的 INVC03 位为“1”（允许三相马达控制的定时器输出）时有效。必须在将 TPRC 寄存器的 TPRC0 位置“1”（允许写）后改写此寄存器。

## 19.2.11 三相保护控制寄存器 (TPRC)



如果通过程序给 TPRC0 位写“1”（允许写），以后就保持“1”（允许写）的状态。必须按照以下的步骤，通过这些位更改被保护的寄存器：

1. 给 TPRC0 位写“1”。
2. 给 PFCR 寄存器写值。
3. 给 TPRC0 位写“0”（禁止写）。

## 19.3 运行说明

### 19.3.1 有关多个模式的共同事项

#### 19.3.1.1 载波周期的控制

通过定时器 B2 控制载波周期。在三角波调制模式中，定时器 B2 下溢周期的 2 倍为载波周期；在锯齿波调制模式中，定时器 B2 下溢周期为载波周期。载波周期和定时器 B2 的关系如图 19.3 所示。

定时器 B2 的下溢为控制三相 PWM 波形的定时器 A1,A2,A4 的开始触发。但是，当 INVC1 寄存器的 INV10 位为“1”时，即使在定时器 B2 停止运行时写 TB2 寄存器，也发生定时器 A1,A2,A4 的触发。

能使用三相马达控制的定时器功能选择定时器 B2 中断请求的发生频率。

在三角波调制的三相模式 0 或者锯齿波调制模式中，假设 ICTB2 寄存器的设定值为  $n$ ，就在定时器 B2 的每  $n$  次下溢时发生定时器 B2 的中断请求。

在三角波调制的三相模式 1 中，假设 ICTB2 寄存器的设定值为  $n$ ，就在每  $n$  次 INVC0 寄存器的 INV01 位和 INV00 位选择的时序，发生定时器 B2 的中断请求。但是，当 INV01 位和 INV00 位为“11b”时，第 1 次中断发生在定时器 B2 的第  $n-1$  次下溢。

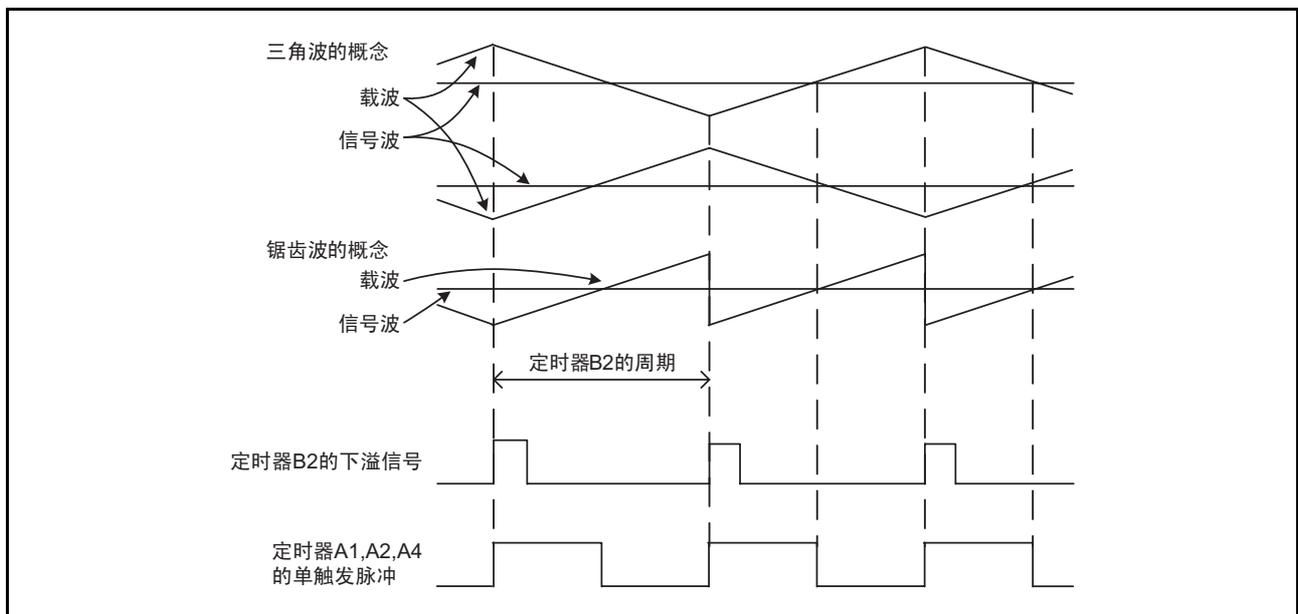


图 19.3 载波周期和定时器 B2 的关系

#### 19.3.1.2 三相 PWM 波形的控制

通过定时器 A4 控制 U 相和  $\bar{U}$  相波形，通过定时器 A1 控制 V 相和  $\bar{V}$  相波形，通过定时器 A2 控制 W 相和  $\bar{W}$  相波形。通过 INVC1 寄存器的 INV10 位所选的触发，定时器  $A_i$  ( $i=1,2,4$ ) 开始计数并产生单触发脉冲（内部信号）。在单触发脉冲的下降沿，各相输出信号发生变化。

在三角波调制的三相模式 1 中，对  $TAi1$  寄存器的值和  $TAi$  寄存器的值进行交替计数并产生单触发脉冲。

### 19.3.1.3 死区时间的控制

为了通过延迟晶体管的截止来防止正反相晶体管的同时有效，各相有 1 个 8 位死区时间定时器，合计 3 个，并共用重加载寄存器。在 INVC1 寄存器的 INV15 位为“0”（死区时间有效）时，通过 DTT 寄存器设定的死区时间有效；当 INV15 位为“1”（死区时间无效）时，没有死区时间。

必须通过 INVC1 寄存器的 INV12 位，选择死区时间定时器的计数源。

能通过 INVC1 寄存器的 INV16 位，选择死区时间定时器的触发。

当以下的条件全部成立时，必须将 INV16 位置“1”（死区时间定时器的触发为三相输出移位寄存器的输出上升沿）。

- INV15 位为“0”（死区时间有效）。
- 当 INV03 位为“1”（允许三相马达控制的定时器输出）时，Dij 位（i: U、V 或者 W，j: 0~1）和 DiBj 位的值总是不同（在死区时间以外的期间，正相和反相的有效信号总是输出相反的电平）。

当上述某个条件不成立时，必须将 INV16 位置“0”（死区时间定时器的触发为定时器单触发脉冲的下降沿）。

在锯齿波调制模式中，也会在发生传送触发时发生死区时间定时器的触发。

### 19.3.1.4 三相 PWM 输出引脚的输出电平

必须给 IDB0 寄存器和 IDB1 寄存器设定各相的有效信号（ON）或者无效信号（OFF）。通过传送触发，将 IDB0 寄存器和 IDB1 寄存器的值传送到三相输出移位寄存器。在发生传送触发后，首先 IDB0 寄存器的值变为各相输出信号（内部信号），然后在定时器 A1,A2,A4 单触发脉冲的下降沿（内部信号），IDB1 寄存器的值变为各相输出信号。

在以下的情况下发生传送触发：

- 在写 IDB0 寄存器和 IDB1 寄存器后，定时器 B2 第 1 次发生下溢（三角波调制模式）。
- 定时器 B2 的每次下溢（锯齿波调制模式）。
- 在定时器 B2 停止运行时写 TB2 寄存器（INVC1 寄存器的 INV10 位为“1”）。
- 将 INVC0 寄存器的 INV07 位置“1”（软件触发）。

能通过 INVC1 寄存器的 INV14 位，选择有效输出逻辑（有效电平）。

表 19.6 三相 PWM 输出引脚的输出电平

IDB0 寄存器和 IDB1 寄存器的值	各相输出信号 (内部信号)	INVC1 寄存器的 INV14 位的设定	
		“0”（有效电平“L”）	“1”（有效电平“H”）
“0”（有效电平（ON））	0	L	H
“1”（无效电平（OFF））	1	H	L

### 19.3.1.5 正反相同时有效的输出禁止功能

这是防止因程序错误或者失控而不使正反相输出同时有效的功能。在通过 INVC0 寄存器的 INV04 位禁止此功能时，如果正反相同时有效，就出现以下的情况：

- INVC0 寄存器的 INV03 位为“0”（禁止三相马达控制的定时器输出）。
- INVC0 寄存器的 INV05 位为“1”（检测到正反相同时有效的输出）。
- U、 $\bar{U}$ 、V、 $\bar{V}$ 、W、 $\bar{W}$  引脚为高阻抗。

### 19.3.1.6 三相 PWM 波形的输出引脚

在以下的条件下， $\overline{U}$ 、 $\overline{U}$ 、 $\overline{V}$ 、 $\overline{V}$ 、 $\overline{W}$ 、 $\overline{W}$  引脚输出三相 PWM 波形：

- INVC0 寄存器的 INVC02 位为 “1”（三相马达控制的定时器功能）。
- INVC03 位为 “1”（允许三相马达控制的定时器输出）。
- PFCR 寄存器的 PFCi 位为 “1”（三相 PWM 输出（逐个选择））。

另外，有通过  $\overline{SD}$  引脚进行三相输出的强制截止功能。

### 19.3.1.7 三相 PWM 输出引脚的选择

当 PFCR 寄存器的 PFCi (i=0 ~ 5) 位为 “1”（三相 PWM 输出）时， $\overline{U}$ 、 $\overline{U}$ 、 $\overline{V}$ 、 $\overline{V}$ 、 $\overline{W}$ 、 $\overline{W}$  引脚输出三相 PWM 波形；当 PFCi 位为 “0”（输入 / 输出端口）时， $\overline{U}$ 、 $\overline{U}$ 、 $\overline{V}$ 、 $\overline{V}$ 、 $\overline{W}$ 、 $\overline{W}$  引脚为输入 / 输出端口（或者其他外围功能的输入 / 输出引脚）。因此，能从这 6 个引脚中的一部分引脚输出三相 PWM 波形，并将剩余的引脚作为输入 / 输出端口（或者其他外围功能的输入 / 输出引脚）进行控制。

另外，当 TPRC 寄存器的 TPRC0 位为 “1”（允许写 PFCR 寄存器）时，能更改 PFCR 寄存器。如果按照将 TPRC0 位置 “1”、改写 PFCR 寄存器、将 TPRC0 位置 “0”（禁止写 PFCR 寄存器）的步骤更改三相 PWM 波形输出引脚的功能，就能防止因失控而更改三相 PWM 波形输出引脚的功能。

三相输出和输入 / 输出端口的转换功能的运行例子如图 19.4 所示。

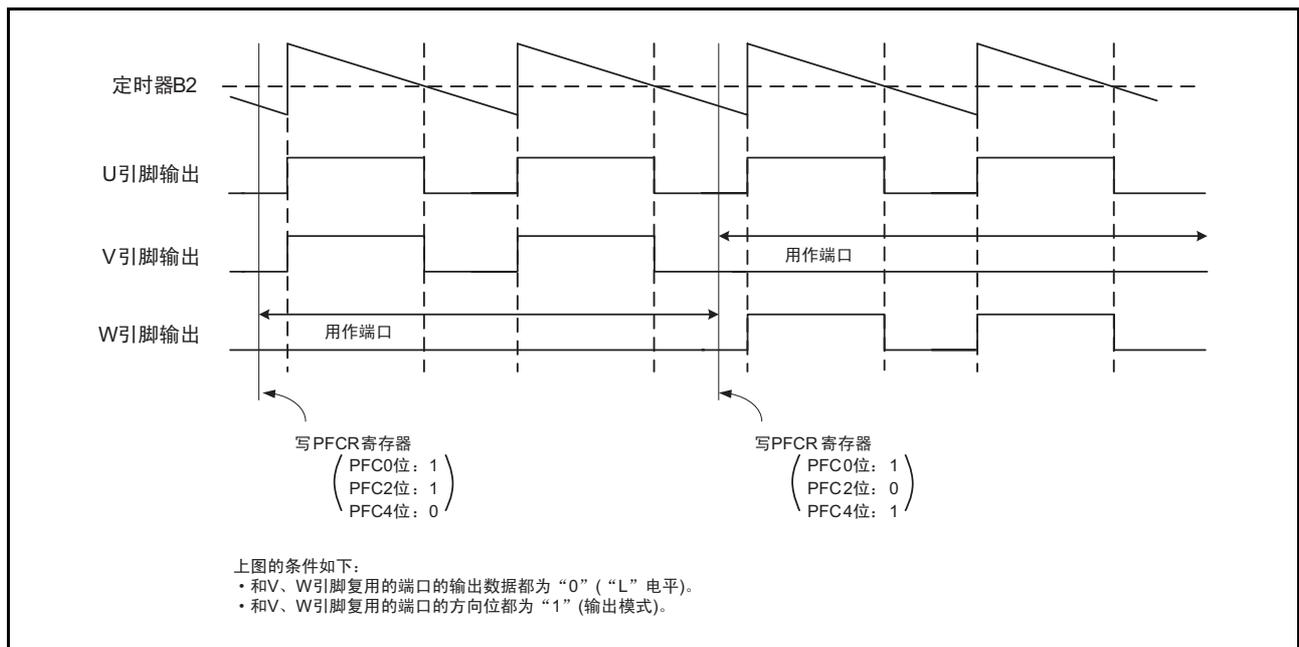


图 19.4 三相输出和输入 / 输出端口的转换功能的运行例子

## 19.3.1.8 三相输出的强制截止功能

当 INVC0 寄存器的 INV02 位为“1”（三相马达控制的定时器功能）并且 INV03 位为“1”（允许三相马达控制的定时器输出）时，如果给  $\overline{SD}$  引脚输入“L”电平，INVC0 寄存器的 INV03 位就变为“0”（禁止三相马达控制的定时器输出），U、 $\overline{U}$ 、V、 $\overline{V}$ 、W、 $\overline{W}$  输出对应的引脚同时发生以下变化：

- 在 TB2SC 寄存器的 IVPCR1 位为“1”（允许三相输出的强制截止）时高阻抗状态
- 在 TB2SC 寄存器的 IVPCR1 位为“0”（禁止三相输出的强制截止）时输入/输出端口或者其他外围功能的输入/输出引脚

当 IVPCR1 位为“1”时，如果给  $\overline{SD}$  引脚输入“L”电平，即使此引脚不用于 U、 $\overline{U}$ 、V、 $\overline{V}$ 、W、 $\overline{W}$  输出功能，也变为高阻抗状态。

U、 $\overline{U}$ 、V、 $\overline{V}$ 、W、 $\overline{W}$  引脚的状态如表 19.7 所示。

表 19.7 U、 $\overline{U}$ 、V、 $\overline{V}$ 、W、 $\overline{W}$  引脚的状态（注 1）

位和引脚的状态		U、 $\overline{U}$ 、V、 $\overline{V}$ 、W、 $\overline{W}$ 引脚的功能或者状态
TB2SC 寄存器的 IVPCR1 位	$\overline{SD}$ 引脚输入	
1	H	三相 PWM 输出
	L	高阻抗
0	H	三相 PWM 输出
	L	输入 / 输出端口或者其他外围功能

注 1. 这是 INVC02 位、INVC03 位和 PFCi 位都为“1”的情况。

$\overline{SD}$  引脚有数字滤波器。当 NMIDF 寄存器的 NMIDF2 ~ NMIDF0 位不为“000b”（数字滤波器有效）时，以每个采样时钟对  $\overline{SD}$  引脚输入进行采样，在电平连续 3 次相同时将电平输入到内部。请参照“13.4.3  $\overline{NMI}/\overline{SD}$  数字滤波器”。

要在强制截止后将引脚功能恢复到三相 PWM 输出时，必须进行以下的操作：

1. 给  $\overline{SD}$  引脚输入“H”电平。
2. 至少等待 3 个数字滤波器的采样时钟周期（数字滤波器有效时）。
3. 将 INVC0 寄存器的 INV03 位置“1”（允许三相马达控制的定时器输出）。
4. 确认 INV03 位是否为“1”（如果为“0”，就返回操作 3）。
5. 将 IVPCR1 位置“0”（禁止三相输出的强制截止）。
6. 将 IVPCR1 位置“1”（再次允许三相输出的强制截止）。

在不使用三相输出的强制截止功能时，必须将和  $\overline{SD}$  输入引脚复用的端口方向位置“0”（输入端口），并且给  $\overline{SD}$  引脚输入“H”电平。

$\overline{SD}$  输入和  $\overline{NMI}$  输入引脚复用。在禁止  $\overline{NMI}$  中断时，必须将 PM2 寄存器的 PM24 位置“0”（禁止  $\overline{NMI}$  中断）。

## 19.3.1.9 位置数据保持功能

位置数据保持功能是保持 IDU、IDV、IDW 输入电平（分别用于 U 相、V 相和 W 相）的功能。用于保持位置数据的触发能通过 PDRF 寄存器的 PDRT 位，选择各相正相有效信号的下降沿或者上升沿。

例如，在 U 相的情况下，通过 U 相波形输出的触发，将 IDU 引脚的状态传送到 PDRF 寄存器的 PDRU 位。在下一次 U 相波形输出的触发前，保持 PDRU 位的值。

位置数据保持功能的运行例子（U 相）如图 19.5 所示。

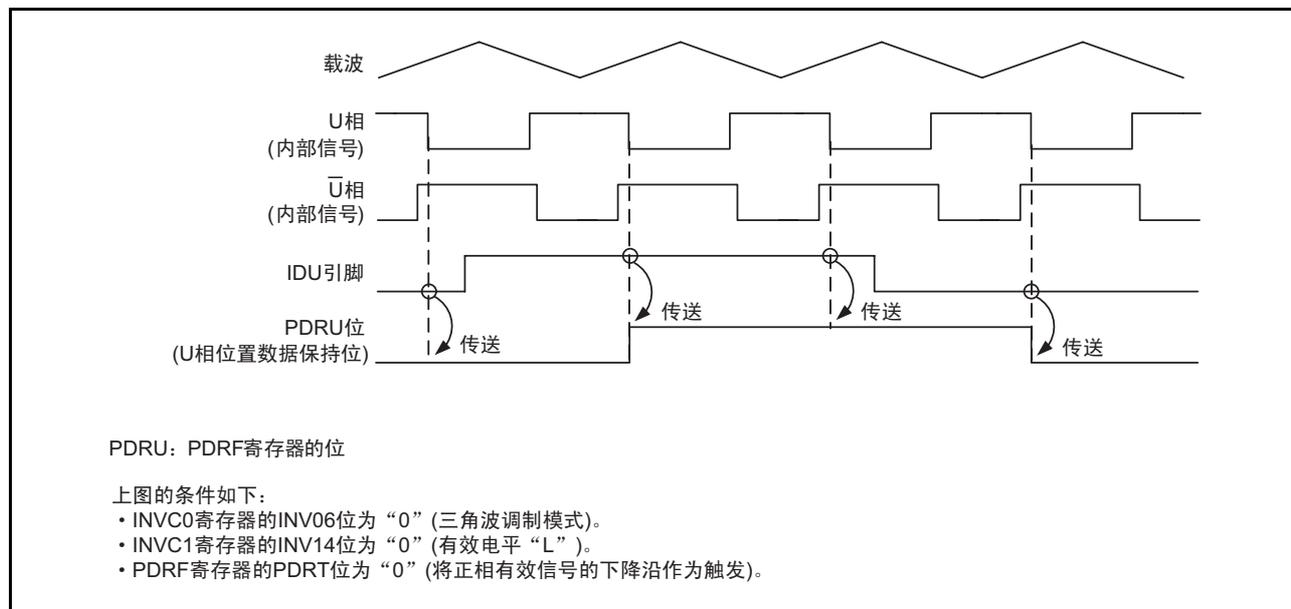


图 19.5 位置数据保持功能的运行例子（U 相）

## 19.3.2 三角波调制 三相模式 0

以定时器 B2 的周期作为运行基准周期进行三角波调制。三相模式 0 的规格和运行例子分别如表 19.8 和图 19.6 所示。

表 19.8 三相模式 0 的规格

项目	规格	
载波周期	$\frac{(m+1) \times 2}{f_i}$ m: TB2 寄存器的设定值 (0 ~ FFFFh) fi: 计数源 (f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32) 的频率	
三相 PWM 输出宽度	$\frac{n \times 2}{f_i}$ n: TAI 寄存器的设定值 (1 ~ FFFFh) fi: 计数源 (f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32) 的频率	
与三相模式 1 的差异	运行基准周期	定时器 B2 的周期 (1/2 的载波周期)
	定时器 B2 的重加载时序	在定时器 B2 下溢时。
	三相 PWM 波形控制	在定时器 Ai 每次开始触发时, 对 TAI 寄存器的值进行计数 (不使用 TAI1 寄存器)。
	定时器 B2 中断	假设 ICTB2 寄存器的设定值为 n, 就在定时器 B2 的每 n 次下溢时发生定时器 B2 的中断请求 (不受 INVC0 寄存器的 INV00 位和 INV01 位的影响)。
	载波前半 / 后半部分的判断	不判断 (INVC1 寄存器的 INV13 位无效)。

i=1,2,4

表 19.9 三相模式 0 中使用的寄存器及其设定值 (1/2)

寄存器	位	功能和设定值
INVC0	INV00	无效 (与设定值无关, ICTB2 对定时器 B2 的下溢进行计数)
	INV01	
	INV02	“1” (使用三相马达控制的定时器功能)
	INV03	“1” (允许三相马达控制的定时器输出)
	INV04	必须选择允许或者禁止正反相同时有效的输出。
	INV05	正反相同时有效的输出检测标志
	INV06	必须置“0” (三角波调制模式)。
	INV07	软件触发位
INVC1	INV10	必须选择定时器 A1,A2,A4 的开始触发。
	INV11	必须置“0” (三相模式 0)。
	INV12	必须选择死区时间定时器的计数源。
	INV13	无效
	INV14	必须选择有效输出逻辑。
	INV15	必须选择死区时间有效或者无效。
	INV16	必须选择死区时间定时器的触发。
	7	必须置“0”。
IDB0、IDB1	5 ~ 0	必须设定三相输出移位寄存器的输出逻辑。
DTT	7 ~ 0	必须设定死区时间。
ICTB2	3 ~ 0	必须设定定时器 B2 的中断频率。
TB2SC	PWCON	必须置“0” (定时器 B2 下溢)。
	IVPCR1	必须选择允许或者禁止三相输出的强制截止。
	b7-b2	必须置“0”。
PDRF	PDRU、PDRV PDRW	位置数据保持位
	PDRT	必须选择位置数据保持的触发。
PFCR	PFC5 ~ PFC0	必须选择输入 / 输出端口或者三相 PWM 输出。
TPRC	TPRC0	在写 PFCR 寄存器时, 必须置“1”, 否则就置“0”。
TA1、TA2、TA4	15 ~ 0	必须设定单触发脉宽。
TA11、TA21、TA41	15 ~ 0	(不使用)
TB2	15 ~ 0	必须设定 1/2 的载波周期宽度。
TRGSR	TA1TGH ~ TA1TGL	“01b” (在使用 V 相输出控制电路时)
	TA2TGH ~ TA2TGL	“01b” (在使用 W 相输出控制电路时)
	TA3TGH ~ TA3TGL	(不用于三相马达控制的定时器)
	TA4TGH ~ TA4TGL	“01b” (在使用 U 相输出控制电路时)

i=1,2,4

注 1. 此表的内容不表示步骤。

表 19.10 三相模式 0 中使用的寄存器及其设定值 (2/2)

寄存器	位	功能和设定值
TABSR	TA0S	(不用于三相马达控制的定时器)
	TA1S	在开始计数时, 必须置“1”; 在停止计数时, 必须置“0”。
	TA2S	在开始计数时, 必须置“1”; 在停止计数时, 必须置“0”。
	TA3S	(不用于三相马达控制的定时器)
	TA4S	在开始计数时, 必须置“1”; 在停止计数时, 必须置“0”。
	TB0S	(不用于三相马达控制的定时器)
	TB1S	(不用于三相马达控制的定时器)
	TB2S	在开始计数时, 必须置“1”; 在停止计数时, 必须置“0”。
TA1MR、TA2MR TA4MR	TMOD1 ~ TMOD0	必须置“10b”(单触发定时器模式)。
	MR0	必须置“0”。
	MR1	必须置“0”。
	MR2	“1”(通过 TAI <sub>TGH</sub> 位或者 TAI <sub>TGL</sub> 位来选择触发)
	MR3	必须置“0”。
	TCK1 ~ TCK0	必须选择计数源。
TB2MR	TMOD1 ~ TMOD0	必须置“00b”(定时器模式)。
	MR1 ~ MR0	必须置“00b”。
	4	必须置“0”。
	MR3	必须置“0”。
	TCK1 ~ TCK0	必须选择计数源。
PCLKR	PCLK0	必须选择计数源。
TACS0 ~ TACS2	7 ~ 0	必须选择计数源。
TBCS1	TCS3 ~ TCS0	必须选择计数源。
TAPOFS	POFS <sub>i</sub>	必须置“0”。
UDF	TA <sub>i</sub> P	必须置“0”。

i=1,2,4

注 1. 此表的内容不表示步骤。

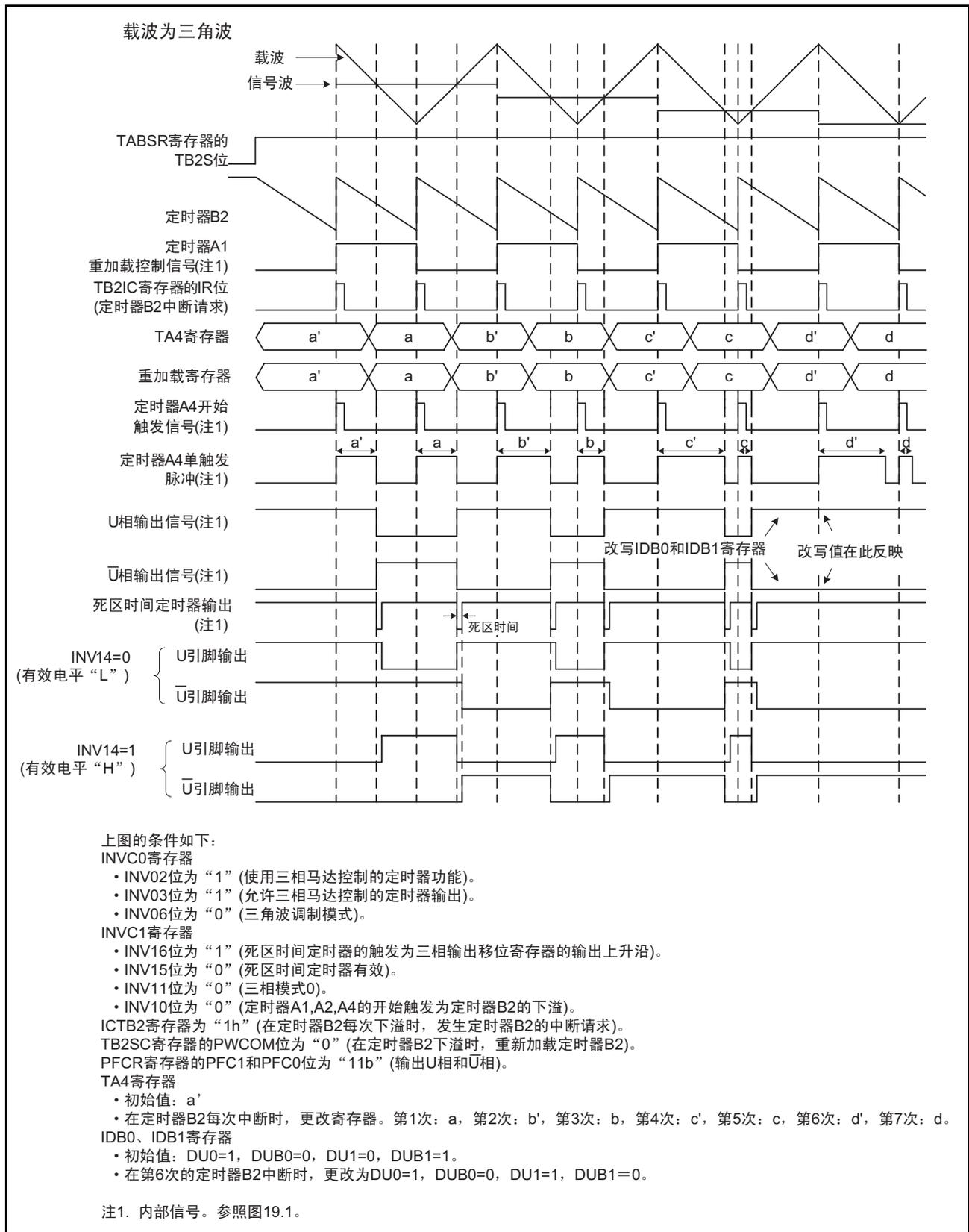


图 19.6 三相模式 0 的运行例子

### 19.3.2.1 三相 PWM 波形输出的时序控制

在三相模式 0 中，如果发生定时器 A1,A2,A4 的开始触发，计数器就对 TAI (i=1,2,4) 寄存器的值进行计数。

### 19.3.2.2 三相 PWM 波形输出的电平控制

在三角波调制模式中，通过传送触发，将 IDB0 寄存器和 IDB1 寄存器设定的输出电平传送到三相输出移位寄存器。在发生传送触发后，首先 IDB0 寄存器的值变为各相输出信号（内部信号），接着在定时器 A1,A2,A4 单触发脉冲的下降沿，IDB1 寄存器的值变为各相输出信号，三相 PWM 输出发生变化。以后，在定时器 A1,A2,A4 单触发脉冲的每个下降沿，IDB0 寄存器和 IDB1 寄存器的值交替变为各相输出信号。

当 INVC1 寄存器的 INV15 位为“0”（死区时间有效）时，从有效变为无效的相和各相输出信号（内部信号）同时发生变化，而从无效变为有效的相在死区时间定时器停止运行时发生变化。

在以下的情况下发生传送触发：

- 在写 IDB0 寄存器和 IDB1 寄存器后，定时器 B2 第 1 次发生下溢。
- 在定时器 B2 停止运行时写 TB2 寄存器（INVC1 寄存器的 INV10 位为“1”）。
- 将 INVC0 寄存器的 INV07 位置“1”（软件触发）。

### 19.3.3 三角波调制 三相模式 1

以定时器 B2 的 2 倍周期为运行基准周期进行三角波调制。三相模式 1 的规格和运行例子分别表 19.11 和图 19.7 所示。

表 19.11 三相模式 1 的规格

项目	规格	
载波周期	$\frac{(m+1) \times 2}{f_i}$ m: TB2 寄存器的设定值 (0 ~ FFFFh) fi: 计数源 (f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32) 的频率	
三相 PWM 输出宽度	$\frac{n \times 2}{f_i}$ n: TAI 寄存器的设定值 (1 ~ FFFFh) fi: 计数源 (f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32) 的频率	
与三相模式 0 的差异	运行基准周期	定时器 B2 周期的 2 倍 (载波周期)
	定时器 B2 的重加载时序	选择以下任意一项: <ul style="list-style-type: none"> <li>在定时器 B2 下溢时。</li> <li>在奇数次的定时器 A 输出时。</li> </ul>
	三相 PWM 波形控制	在定时器 Ai 每次开始触发时, 对 TAI 寄存器的值和 TAI1 寄存器的值交替进行计数。
	定时器 B2 中断	通过 INV00 位或者 INV01 位, 选择 ICTB2 寄存器的计数时序: <ul style="list-style-type: none"> <li>在定时器 B2 每次下溢时。</li> <li>在 INV13 位从 “0” 变为 “1” 时。</li> <li>在 INV13 位从 “1” 变为 “0” 时。</li> </ul> 假设 ICTB2 寄存器的设定值为 n, 就在每 n 次 INVC0 寄存器的 INV00 位和 INV01 位选择的时序, 发生定时器 B2 的中断请求。
	载波前半 / 后半部分的判断	判断 (INVC1 寄存器的 INV13 位有效)

i=1,2,4

表 19.12 三相模式 1 中使用的寄存器及其设定值 (1/2)

寄存器	位	功能和设定值
INVC0	INV00	必须选择 ICTB2 的计数时序。
	INV01	
	INV02	“1” (使用三相马达控制的定时器功能)
	INV03	“1” (允许三相马达控制的定时器输出)
	INV04	必须选择允许或者禁止正反相同时有效的输出。
	INV05	正反相同时有效的输出检测标志
	INV06	必须置“0” (三角波调制模式)。
	INV07	软件触发位
INVC1	INV10	必须选择定时器 A1,A2,A4 的开始触发。
	INV11	必须置“1” (三相模式 1)。
	INV12	选择死区时间定时器的计数源。
	INV13	载波状态检测标志
	INV14	必须选择有效输出逻辑。
	INV15	必须选择死区时间有效或者无效。
	INV16	必须选择死区时间定时器的触发。
	7	必须置“0”。
IDB0、IDB1	5 ~ 0	必须设定三相输出移位寄存器的输出逻辑。
DTT	7 ~ 0	必须设定死区时间。
ICTB2	3 ~ 0	必须设定定时器 B2 的中断频率。
TB2SC	PWCON	必须选择定时器 B2 的重加载时序。
	IVPCR1	必须选择允许或者禁止三相输出的强制截止。
	b7-b2	必须置“0”。
PDRF	PDRU、PDRV PDRW	位置数据保持位
	PDRT	必须选择位置数据保持的触发。
PFCR	PFC5 ~ PFC0	必须选择输入 / 输出端口或者三相 PWM 输出。
TPRC	TPRC0	在写 PFCR 寄存器时, 必须置“1”, 否则就置“0”。
TA1、TA2、TA4	15 ~ 0	必须设定单触发脉宽。
TA11、TA21、TA41	15 ~ 0	必须设定单触发脉宽。
TB2	15 ~ 0	必须设定 1/2 的载波周期宽度。

i=1,2,4

注 1. 此表的内容不表示步骤。

表 19.13 三相模式 1 中使用的寄存器及其设定值 (2/2)

寄存器	位	功能和设定值
TRGSR	TA1TGH ~ TA1TGL	“01b” (在使用 V 相输出控制电路时)
	TA2TGH ~ TA2TGL	“01b” (在使用 W 相输出控制电路时)
	TA3TGH ~ TA3TGL	(不用于三相马达控制的定时器)
	TA4TGH ~ TA4TGL	“01b” (在使用 U 相输出控制电路时)
TABSR	TA0S	(不用于三相马达控制的定时器)
	TA1S	在开始计数时, 必须置 “1”; 在停止计数时, 必须置 “0”。
	TA2S	在开始计数时, 必须置 “1”; 在停止计数时, 必须置 “0”。
	TA3S	(不用于三相马达控制的定时器)
	TA4S	在开始计数时, 必须置 “1”; 在停止计数时, 必须置 “0”。
	TB0S	(不用于三相马达控制的定时器)
	TB1S	(不用于三相马达控制的定时器)
	TB2S	在开始计数时, 必须置 “1”; 在停止计数时, 必须置 “0”。
TA1MR、TA2MR TA4MR	TMOD1 ~ TMOD0	必须置 “10b” (单触发定时器模式)。
	MR0	必须置 “0”。
	MR1	必须置 “0”。
	MR2	“1” (通过 TAITGH 位或者 TAITGL 位来选择触发)
	MR3	必须置 “0”。
	TCK1 ~ TCK0	必须选择计数源。
TB2MR	TMOD1 ~ TMOD0	必须置 “00b” (定时器模式)。
	MR1 ~ MR0	必须置 “00b”。
	4	必须置 “0”。
	MR3	必须置 “0”。
	TCK1 ~ TCK0	必须选择计数源。
PCLKR	PCLK0	必须选择计数源。
TACS0 ~ TACS2	7 ~ 0	必须选择计数源。
TBCS1	TCS3 ~ TCS0	必须选择计数源。
TAPOFS	POFSi	必须置 “0”。
UDF	TAiP	必须置 “0”。

i=1,2,4

注 1. 此表的内容不表示步骤。

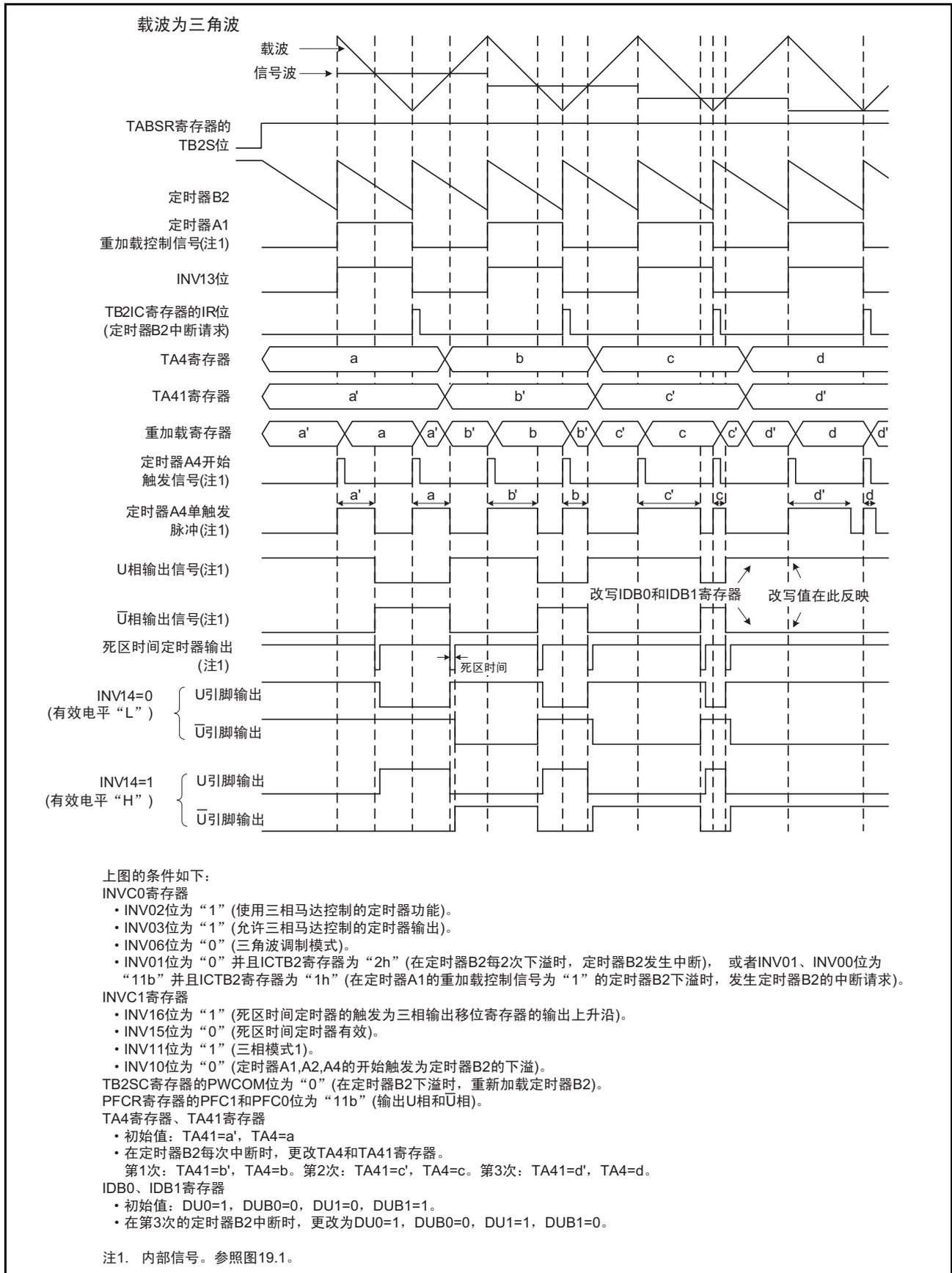


图 19.7 三相模式 1 的运行例子

## 19.3.3.1 INVC1 寄存器的 INV13 位

在三相模式 1 中，能使用 INV13 位判断是载波的前半部分还是后半部分。INV13 位是表示定时器 A1 的重加载控制信号状态的标志。在定时器 A1 停止运行时，定时器 A1 的重加载控制信号为“0”，以定时器 A1,A2,A4 的每个开始触发信号，将值取反。例如，如果载波周期从定时器 B2 的第 1 次下溢开始，就能判断：当 INV13 位为“1”时，为载波的前半部分；当 INV13 位为“0”时，为载波的后半部分。INV13 位和其他部分状态的关系如表 19.14 所示。

表 19.14 INV13 位和其他部分状态的关系

INV13 位	1	0
定时器 A1 的重加载控制信号		
单触发脉冲的计数值	TAi1 寄存器的值	TAi 寄存器的值
定时器 B2 下溢	奇数次	偶数次
载波	前半部分	后半部分

i=1,2,4

19.3.3.2 三相 PWM 波形的输出时序控制

在三相模式 1 中，如果发生定时器 A1,A2,A4 的开始触发，第 1 次就对 TAI1 寄存器的值进行计数，以后在定时器 A1,A2,A4 每次开始触发时，对 TAI 寄存器的值和 TAI 寄存器的值交替进行计数。

如果在运行时改写 TAI 寄存器和 TAI1 寄存器的值，就从下一个载波周期输出更新后的值。三相模式 1 的 TAI 寄存器和 TAI1 寄存器的更新时序如图 19.8 所示。

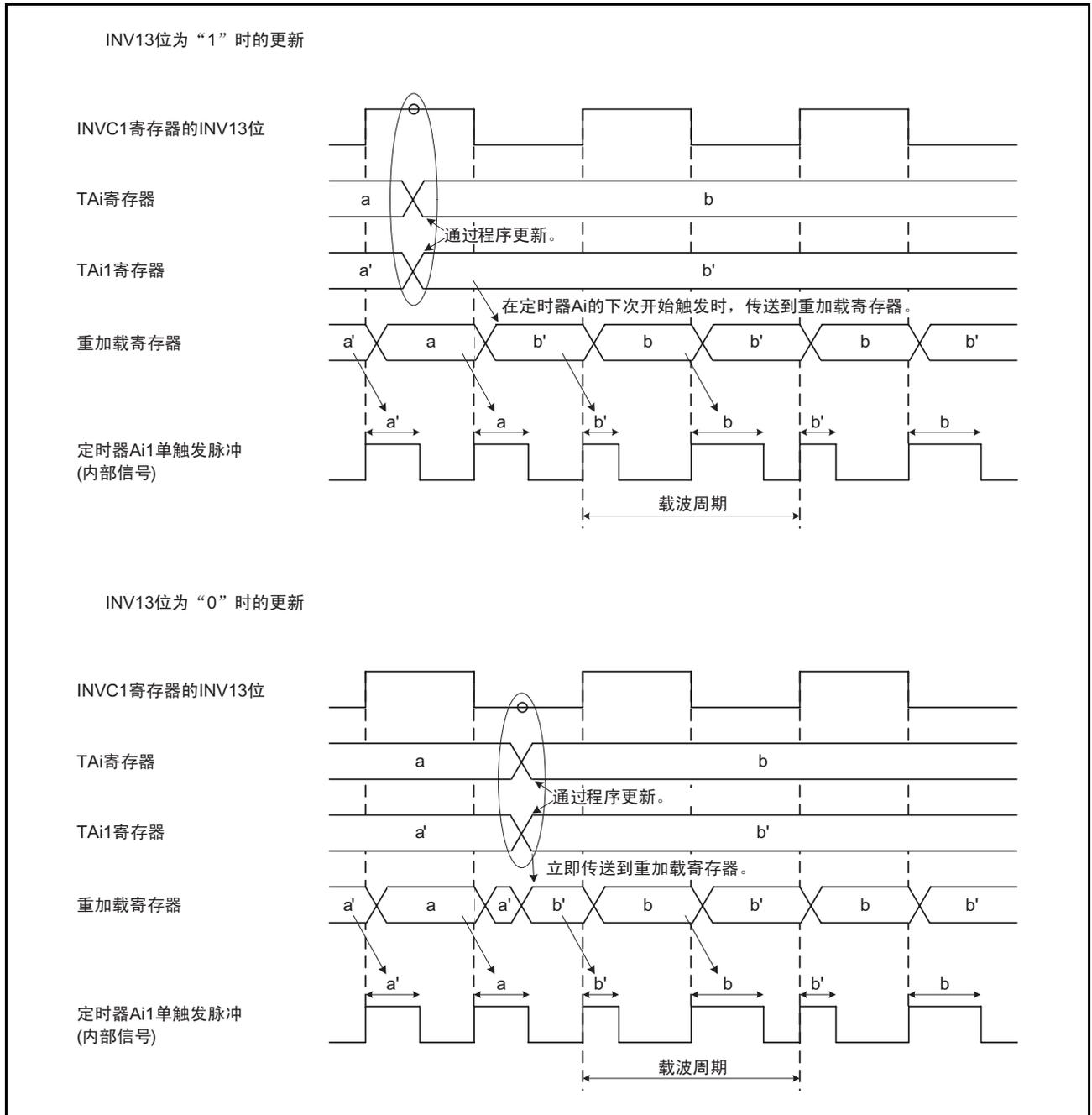


图 19.8 三相模式 1 的 TAI 寄存器和 TAI1 寄存器的更新时序

### 19.3.3.3 载波控制

在三相模式 1 中，能通过 TB2SC 寄存器的 PWCON 位，选择 TB2 寄存器的重加载时序。

### 19.3.3.4 三相 PWM 波形的输出电平控制

在三角波调制模式中，通过传送触发，将 IDB0 寄存器和 IDB1 寄存器设定的输出电平传送到三相输出移位寄存器。在发生传送触发后，首先 IDB0 寄存器的值变为各相输出信号（内部信号），接着在定时器 A1,A2,A4 单触发脉冲的下降沿，IDB1 寄存器的值变为各相输出信号，三相 PWM 输出发生变化。以后，在定时器 A1,A2,A4 单触发脉冲的每个下降沿，IDB0 寄存器和 IDB1 寄存器的值交替变为各相输出信号。

当 INVC1 寄存器的 INV15 位为“0”（死区时间有效）时，从有效变为无效的相和各相输出信号（内部信号）同时发生变化，而从无效变为有效的相在死区时间定时器停止运行时发生变化。

在以下的情况下发生传送触发：

- 在写 IDB0 寄存器和 IDB1 寄存器后，定时器 B2 第 1 次发生下溢。
- 在定时器 B2 停止运行时写 TB2 寄存器（INVC1 寄存器的 INV10 位为“1”）。
- 将 INVC0 寄存器的 INV07 位置“1”（软件触发）。

## 19.3.4 锯齿波调制模式

这是进行锯齿波调制的模式。锯齿波调制模式的规格和运行例子分别如表 19.15 和图 19.9 所示。

表 19.15 锯齿波调制模式的规格

项目	规格	
载波周期	$\frac{(m+1)}{f_i}$ m: TB2 寄存器的设定值 (0 ~ FFFFh) fi: 计数源 (f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32) 的频率	
三相 PWM 输出宽度	$\frac{n}{f_i}$ n: TAI 寄存器的设定值 (1 ~ FFFFh) fi: 计数源 (f1TIMAB、f2TIMAB、f8TIMAB、f32TIMAB、f64TIMAB、fOCO-S、fC32) 的频率	
与三角波调制模式的差异	运行基准周期	定时器 B2 的周期 (1/2 的载波周期)
	定时器 B2 的重加载时序	在定时器 B2 下溢时。
	三相 PWM 波形控制	在定时器 Ai 每次开始触发时，对 TAI 寄存器的值进行计数（不使用 TAI1 寄存器）。 在定时器 B2 每次下溢时，将 IDB0 寄存器和 IDB1 寄存器设定的输出电平传送到三相输出移位寄存器。
	定时器 B2 中断	假设 ICTB2 寄存器的设定值为 n，就在定时器 B2 的每 n 次下溢时发生定时器 B2 的中断请求（不受 INVC0 寄存器的 INV00 位和 INV01 位的影响）。
	死区时间定时器的触发	传送触发（在定时器 B2 每次下溢时发生）和定时器 Ai 单触发脉冲的下降沿
	载波前半/后半部分的判断	—

i=1,2,4

表 19.16 锯齿波调制模式中使用的寄存器及其设定值 (1/2)

寄存器	位	功能和设定值
INVC0	INV00	无效 (与设定值无关, ICTB2 对定时器 B2 的下溢进行计数)
	INV01	
	INV02	“1” (使用三相马达控制的定时器功能)
	INV03	“1” (允许三相马达控制的定时器输出)
	INV04	必须选择允许或者禁止正反相同时有效的输出。
	INV05	正反相同时有效的输出检测标志
	INV06	必须置 “1” (锯齿波调制模式)。
	INV07	软件触发位
INVC1	INV10	必须选择定时器 A1,A2,A4 的开始触发。
	INV11	必须置 “0”。
	INV12	选择死区时间定时器的计数源。
	INV13	无效
	INV14	必须选择有效输出逻辑。
	INV15	必须选择死区时间有效或者无效。
	INV16	必须选择死区时间定时器的触发。
	7	必须置 “0”。
IDB0、IDB1	5 ~ 0	必须设定三相输出移位寄存器的输出逻辑。
DTT	7 ~ 0	必须设定死区时间。
ICTB2	3 ~ 0	必须设定定时器 B2 的中断频率。
TB2SC	PWCON	必须置 “0” (定时器 B2 下溢)。
	IVPCR1	必须选择允许或者禁止三相输出的强制截止。
	b7-b2	必须置 “0”。
PDRF	PDRU、PDRV PDRW	位置数据保持位
	PDRT	必须选择位置数据保持的触发。
PFCR	PFC5 ~ PFC0	必须选择输入 / 输出端口或者三相 PWM 输出。
TPRC	TPRC0	在写 PFCR 寄存器时, 必须置 “1”, 否则就置 “0”。
TA1、TA2、TA4	15 ~ 0	必须设定单触发脉宽。
TA11、TA21、TA41	15 ~ 0	(不使用)
TB2	15 ~ 0	必须设定载波周期。

i=1,2,4

注 1. 此表的内容不表示步骤。

表 19.17 锯齿波调制模式中使用的寄存器及其设定值 (2/2)

寄存器	位	功能和设定值
TRGSR	TA1TGH ~ TA1TGL	“01b” (在使用 V 相输出控制电路时)
	TA2TGH ~ TA2TGL	“01b” (在使用 W 相输出控制电路时)
	TA3TGH ~ TA3TGL	(不用于三相马达控制的定时器)
	TA4TGH ~ TA4TGL	“01b” (在使用 U 相输出控制电路时)
TABSR	TA0S	(不用于三相马达控制的定时器)
	TA1S	在开始计数时, 必须置 “1”; 在停止计数时, 必须置 “0”。
	TA2S	在开始计数时, 必须置 “1”; 在停止计数时, 必须置 “0”。
	TA3S	(不用于三相马达控制的定时器)
	TA4S	在开始计数时, 必须置 “1”; 在停止计数时, 必须置 “0”。
	TB0S	(不用于三相马达控制的定时器)
	TB1S	(不用于三相马达控制的定时器)
TA1MR、TA2MR TA4MR	TMOD1 ~ TMOD0	必须置 “10b” (单触发定时器模式)。
	MR0	必须置 “0”。
	MR1	必须置 “0”。
	MR2	“1” (通过 TAiTGH 或者 TAiTGL 位来选择触发)
	MR3	必须置 “0”。
	TCK1 ~ TCK0	必须选择计数源。
TB2MR	TMOD1 ~ TMOD0	必须置 “00b” (定时器模式)。
	MR1 ~ MR0	必须置 “00b”。
	4	必须置 “0”。
	MR3	必须置 “0”。
	TCK1 ~ TCK0	必须选择计数源。
PCLKR	PCLK0	必须选择计数源。
TACS0 ~ TACS2	7 ~ 0	必须选择计数源。
TBCS1	TCS3 ~ TCS0	必须选择计数源。
TAPOFS	POFSi	必须置 “0”。
UDF	TAiP	必须置 “0”。

i=1,2,4

注 1. 此表的内容不表示步骤。

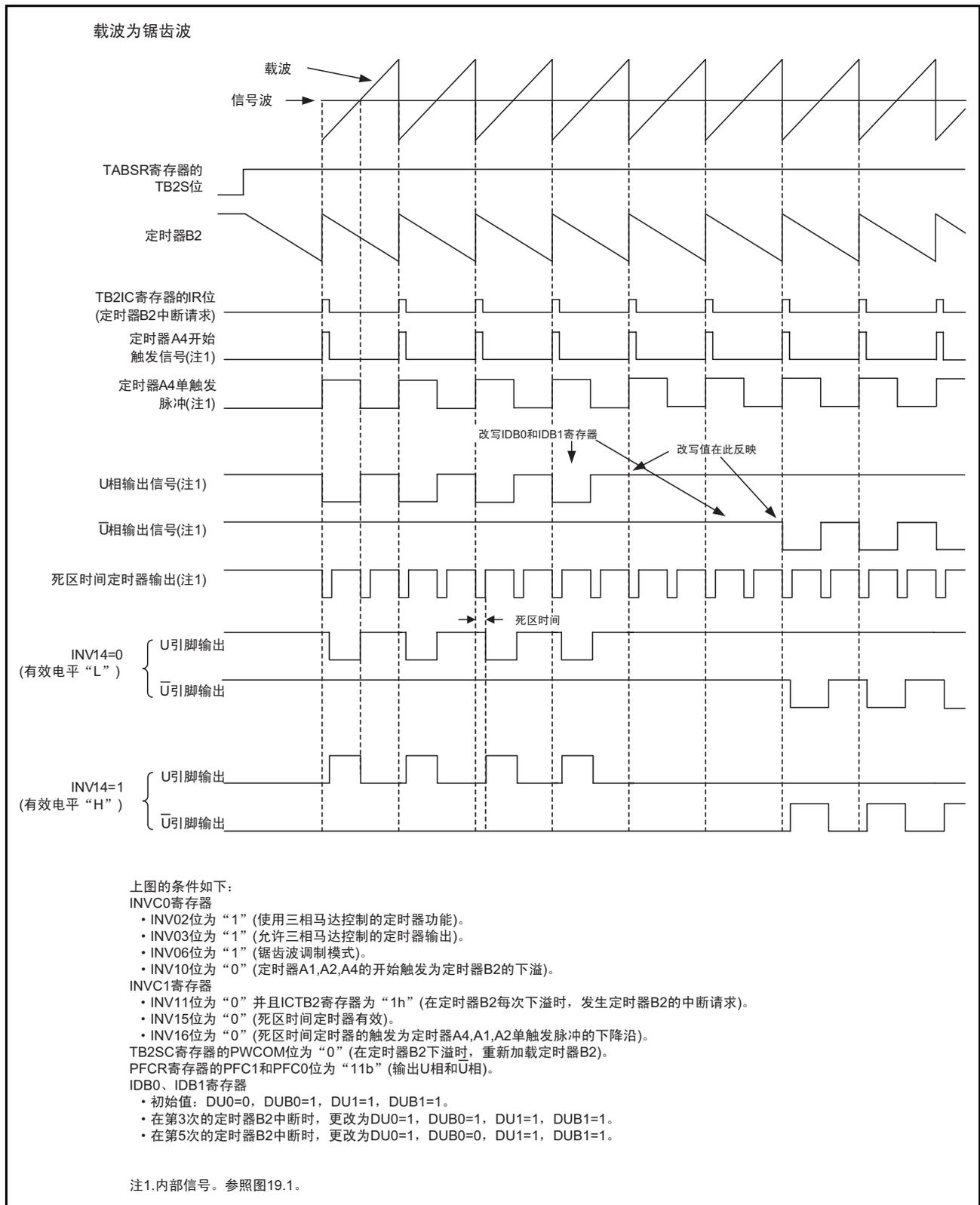


图 19.9 锯齿波调制模式的运行例子

### 19.3.4.1 三相 PWM 波形的输出时序控制

在锯齿波调制模式中，如果发生定时器 A1,A2,A4 的开始触发，计数器就对 TA<sub>i</sub> (i=1,2,4) 寄存器的值进行计数。

### 19.3.4.2 三相 PWM 波形的输出电平控制

在锯齿波调制模式中，通过传送触发，将 IDB0 寄存器和 IDB1 寄存器设定的输出电平传送到三相输出移位寄存器。在发生传送触发后，首先 IDB0 寄存器的值变为各相输出信号（内部信号），接着在定时器 A1,A2,A4 单触发脉冲的下降沿，IDB1 寄存器的值变为各相输出信号，三相 PWM 输出发生变化。以后，通过定时器 B2 下溢产生的传送触发，传送到三相输出移位寄存器，IDB0 寄存器的值变为各相输出信号，然后在定时器 A1, A2, A4 单触发脉冲的下降沿，IDB1 寄存器的值变为各相输出信号，重复此操作。

当 INVC1 寄存器的 INV15 位为“0”（死区时间有效）时，从有效变为无效的相和各相输出信号（内部信号）同时发生变化，而从无效变为有效的相在死区时间定时器停止运行时发生变化。

在以下的情况下发生传送触发：

- 定时器 B2 每次发生下溢。
- 在定时器 B2 停止运行时写 TB2 寄存器（INVC1 寄存器的 INV10 位为“1”）。
- 将 INVC0 寄存器的 INV07 位置“1”（软件触发）。

## 19.4 中断

三相马达控制的定时器功能使用定时器 B2 中断和定时器 A1,A2,A4 中断。

### 19.4.1 定时器 B2 中断

假设 ICTB2 寄存器的设定值为 n，则在以下的情况下发生定时器 B2 的中断请求。详细内容请参照各模式的规格和运行例子。

三角波调制 三相模式 0、锯齿波调制：

假设 ICTB2 寄存器的设定值为 n，则在定时器 B2 的第 n 次下溢时发生。

三角波调制 三相模式 1：

在第 n 次 INVC0 寄存器的 INV01 ~ INV00 位选择的时序发生。

- 在定时器 B2 下溢时。
- 在 INV13 位从“0”变为“1”时。
- 在 INV13 位从“1”变为“0”时。

中断控制的详细内容请参照“14.7 中断控制”，定时器 B 的中断相关寄存器如表 19.18 所示。

表 19.18 定时器 B 的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
005Ch	定时器 B2 的中断控制寄存器	TB2IC	XXXX X000b

### 19.4.2 定时器 A1,A2,A4 中断

在定时器  $A_i$  ( $i=1,2,4$ ) 单触发脉冲 (内部信号) 的下降沿发生定时器  $A_i$  中断请求。中断控制的详细内容请参照“14.7 中断控制”，定时器 A1,A2,A4 的中断相关寄存器如表 19.19 所示。

表 19.19 定时器 A1,A2,A4 的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
0056h	定时器 A1 的中断控制寄存器	TA1IC	XXXX X000b
0057h	定时器 A2 的中断控制寄存器	TA2IC	XXXX X000b
0059h	定时器 A4 的中断控制寄存器	TA4IC	XXXX X000b

对于定时器  $A_i$  中断，如果将  $TAiMR$  寄存器的  $TMOD1$  位从“0”变为“1” (从定时器模式或者事件计数器模式变为单触发定时器模式、PWM 模式或者可编程输出模式)， $TAiC$  寄存器的  $IR$  位就有可能变为“1” (有中断请求)。因此，在更改  $TAiMR$  寄存器时，必须进行以下的操作。另外，请参照“14.13 使用中断时的注意事项”。

1. 将  $TAiC$  寄存器的  $ILVL2 \sim ILVL0$  位置“000b” (禁止中断)。
2. 设定  $TAiMR$  寄存器。
3. 将  $TAiC$  寄存器的  $IR$  位置“0” (无中断请求)。

## 19.5 使用三相马达控制的定时器功能时的注意事项

### 19.5.1 定时器 A 和定时器 B

请参照“使用定时器 A 和定时器 B 时的注意事项”。

### 19.5.2 强制截止的输入

以下的引脚为  $\overline{SD}$  引脚输入的三相强制截止的对象：

P7\_2/CLK2/TA1OUT/V、P7\_3/CTS2/RTS2/TA1IN/ $\overline{V}$ 、P7\_4/TA2OUT/W、P7\_5/TA2IN/ $\overline{W}$ 、  
P8\_0/TA4OUT/RXD5/SCL5/U、P8\_1/TA4IN/CTS5/RTS5/U

## 20. 实时时钟

### 20.1 概要

实时时钟由计数源生成 1 秒，对秒、分钟、小时、上午 / 下午、天、1 星期进行计数，还检测是否与特定秒、分钟、小时相同。

实时时钟的规格和输入 / 输出引脚分别如表 20.1 和表 20.2 所示，实时时钟的框图如图 20.1 所示。

表 20.1 实时时钟的规格

项目	内容
计数源	f1、fC
计数	<ul style="list-style-type: none"> <li>• 递增计数</li> <li>• 在比较 1 模式或者不使用比较模式时继续使用计数器的值并继续计数。</li> <li>• 比较 2 模式 当比较匹配时，在将计数值置“0”后继续计数。</li> <li>• 比较 3 模式 当比较匹配时，在将计数值置“0”后停止计数。</li> </ul>
计数开始条件	给 RTCCR1 寄存器的 TSTART 位写“1”（开始计数）。
计数停止条件	给 RTCCR1 寄存器的 TSTART 位写“0”（停止计数）。
中断请求的发生时序	选择以下任意一个： <ul style="list-style-type: none"> <li>• 更新秒数据。</li> <li>• 更新分钟数据。</li> <li>• 更新小时数据。</li> <li>• 更新天数据。</li> <li>• 天数据变为“000b”。</li> <li>• 时间数据和比较数据相同。</li> </ul>
RTCCOUT 引脚功能	可编程输入 / 输出端口或者比较输出引脚
读定时器	如果读 RTCSEC、RTCMIN、RTCHR、RTCWK 寄存器，就能读到计数器的值。 RTCSEC、RTCMIN、RTCHR 寄存器的值为 BCD 码。
写定时器	在 RTCCR1 寄存器的 TSTART 位和 TCSTF 位都为“0”（停止计数）时，写 RTCSEC、RTCMIN、RTCHR、RTCWK 寄存器。 RTCSEC、RTCMIN、RTCHR 寄存器的写入值为 BCD 码。
选择功能	<ul style="list-style-type: none"> <li>• 12 小时模式 / 24 小时模式的转换功能</li> <li>• 比较输出</li> </ul>

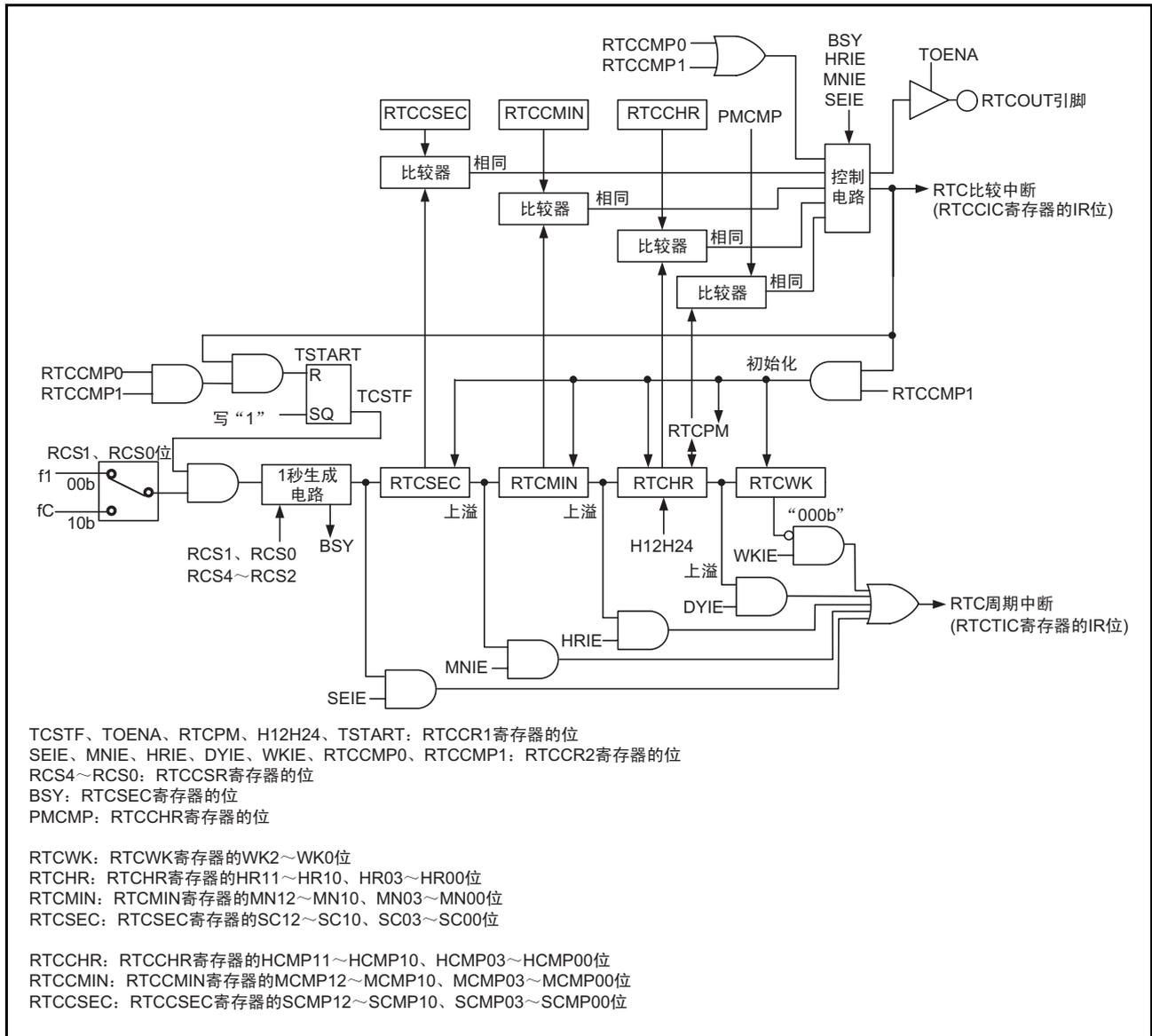


图 20.1 实时时钟的框图

表 20.2 输入 / 输出引脚

引脚名	输入 / 输出	功能
RTCOUT	输出	比较输出

## 20.2 寄存器说明

表 20.3 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0340h	实时时钟的秒数据寄存器	RTCSEC	00h
0341h	实时时钟的分钟数据寄存器	RTCMIN	X000 0000b
0342h	实时时钟的小时数据寄存器	RTCHR	XX00 0000b
0343h	实时时钟的天数据寄存器	RTCWK	XXXX X000b
0344h	实时时钟控制寄存器 1	RTCCR1	0000 X00Xb
0345h	实时时钟控制寄存器 2	RTCCR2	X000 0000b
0346h	实时时钟的计数源选择寄存器	RTCCSR	XXX0 0000b
0348h	实时时钟的秒比较数据寄存器	RTCCSEC	X000 0000b
0349h	实时时钟的分钟比较数据寄存器	RTCCMIN	X000 0000b
034Ah	实时时钟的小时比较数据寄存器	RTCCHR	X000 0000b

## 20.2.1 实时时钟的秒数据寄存器（RTCSEC）

实时时钟的秒数据寄存器		符号	地址	复位后的值		
b7 b6 b5 b4 b3 b2 b1 b0		RTCSEC	地址0340h	00h		
		位符号	位名	功能	设定范围	RW
		SC00	秒的个位计数位	按秒进行0~9的计数，如果发生进位，秒的十位就加1。	0~9	RW
		SC01				RW
		SC02				RW
		SC03				RW
		SC10	秒的十位计数位	进行0~5的计数，是60秒计数。	0~5	RW
		SC11				RW
		SC12				RW
		BSY	实时时钟忙标志	在更新RTCSEC、RTCMIN、RTCHR、RTCWK寄存器时，此位为“1”。		RO

SC03 ~ SC00（秒的个位计数位）（b3 ~ b0）

SC12 ~ SC10（秒的十位计数位）（b6 ~ b4）

必须用BCD码设定“00”~“59”。

在比较2模式或者比较3模式中，如果发生比较匹配，这些位就变为“00”。

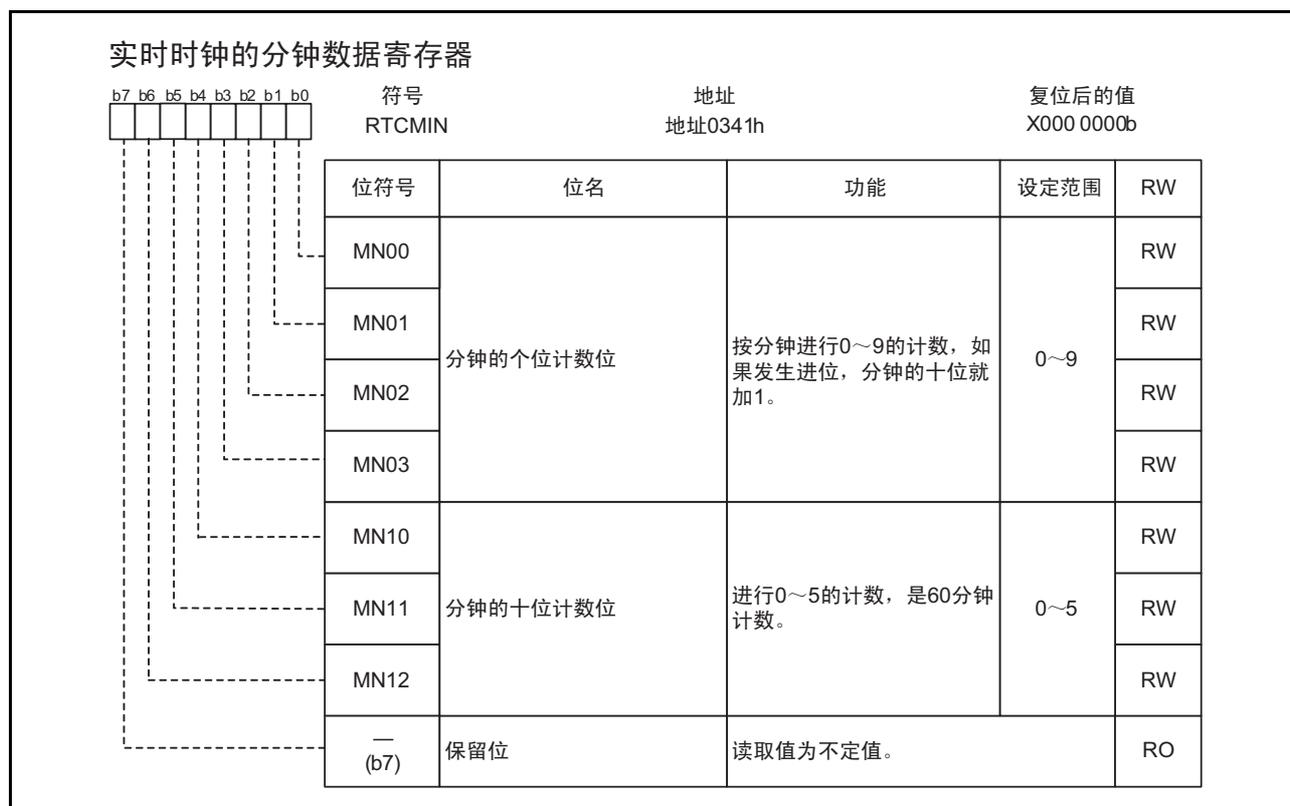
必须在RTCCR1寄存器的TSTART位和TCSTF位都为“0”（停止计数）时，写RTCSEC寄存器的SC12 ~ SC10位和SC03 ~ SC00位，在BSY位为“0”（不是在更新数据）时读这些位。

BSY（实时时钟忙标志）（b7）

在更新数据时，BSY位变为“1”。必须在BSY位为“0”（不是在更新数据）时读以下的位：

- RTCSEC寄存器的SC12 ~ SC10位和SC03 ~ SC00位
- RTCMIN寄存器的MN12 ~ MN10位和MN03 ~ MN00位
- RTCHR寄存器的HR11 ~ HR10位和HR03 ~ HR00位
- RTCWK寄存器的WK2 ~ WK0位
- RTCCR1寄存器的RTCPM位

## 20.2.2 实时时钟的分钟数据寄存器 (RTCMIN)



MN03 ~ MN00 (分钟的个位计数位) (b3 ~ b0)

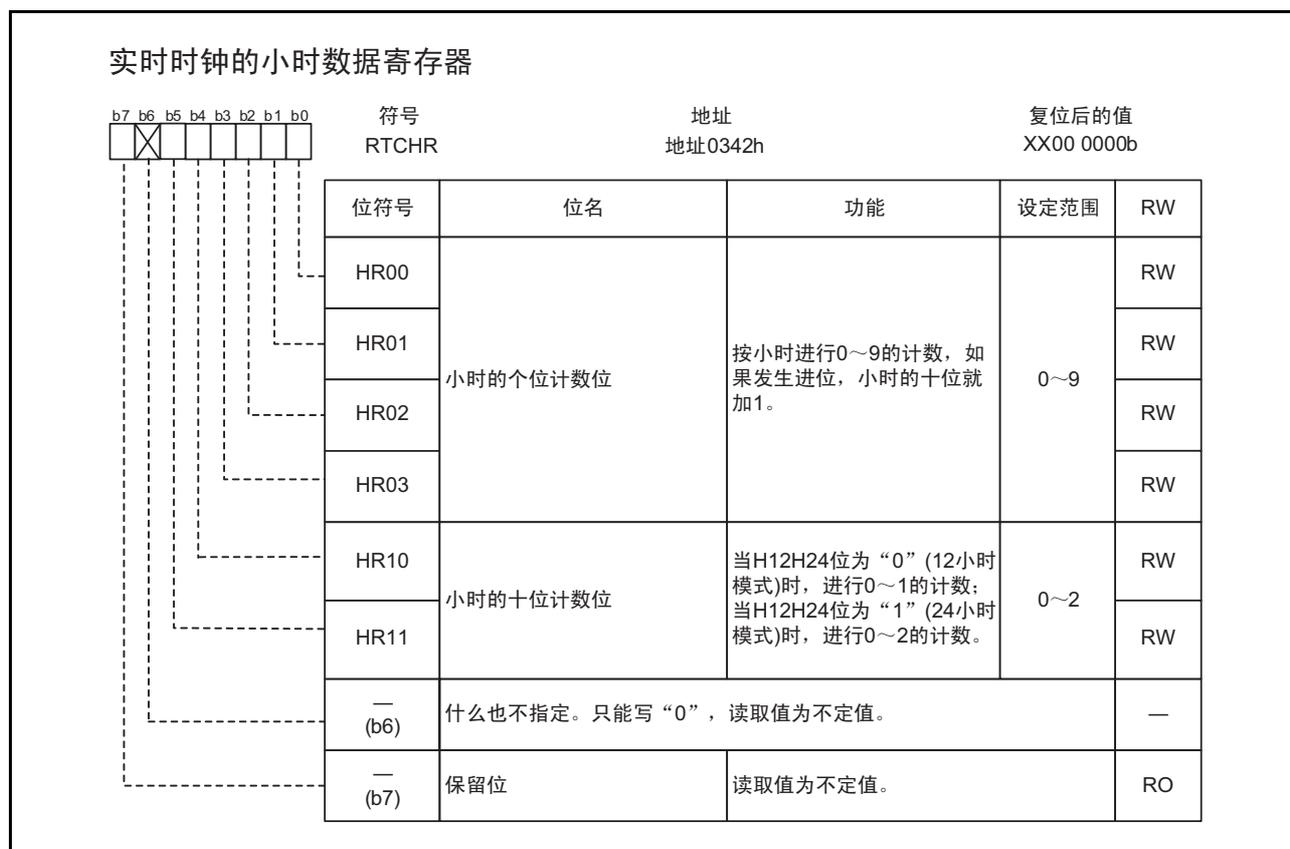
MN12 ~ MN10 (分钟的十位计数位) (b6 ~ b4)

必须用 BCD 码设定 “00” ~ “59”。

在比较 2 模式或者比较 3 模式中，如果发生比较匹配，这些位就变为 “00”。

必须在 RTCCR1 寄存器的 TSTART 位和 TCSTF 位都为 “0” (停止计数) 时，写 RTCMIN 寄存器的 MN12 ~ MN10 位和 MN03 ~ MN00 位，在 RTCSEC 寄存器的 BSY 位为 “0” (不是在更新数据) 时读这些位。

## 20.2.3 实时时钟的小时数据寄存器 (RTCHR)



HR03 ~ HR00 (小时的个位计数位) (b3 ~ b0)

HR11 ~ HR10 (小时的十位计数位) (b5 ~ b4)

当 RTCCR1 寄存器的 H12H24 位为“0” (12 小时模式) 时，必须用 BCD 码设定“00”~“11”；当 H12H24 位为“1” (24 小时模式) 时，必须用 BCD 码设定“00”~“23”。

在比较 2 模式或者比较 3 模式中，如果发生比较匹配，这些位就变为“00”。

必须在 RTCCR1 寄存器的 TSTART 位和 TCSTF 位都为“0” (停止计数) 时，写 RTCHR 寄存器的 HR11 ~ HR10 位和 HR03 ~ HR00 位，在 RTCSEC 寄存器的 BSY 位为“0” (不是在更新数据) 时读这些位。

## 20.2.4 实时时钟的天数据寄存器 (RTCWK)



## WK2 ~ WK0 (天的计数位) (b2 ~ b0)

因为进行“000b”(第1天)~“110b”(第7天)的重复计数,所以能进行1星期的计数。此位不变为“111b”,所以不能设定“111b”。

在比较2模式或者比较3模式中,如果发生比较匹配,此位就变为“000b”。

必须在 RTCCR1 寄存器的 TSTART 位和 TCSTF 位都为“0”(停止计数)时,写 RTCWK 寄存器的 WK2 ~ WK0 位,在 RTCSEC 寄存器的 BSY 位为“0”(不是在更新数据)时读这些位。

## 20.2.5 实时时钟控制寄存器 1 (RTCCR1)

实时时钟控制寄存器1			
b7 b6 b5 b4 b3 b2 b1 b0	符号 RTCCR1	地址 地址0344h	复位后的值 0000 X00Xb
— (b0)	保留位	必须置“0”。	RW
TCSTF	实时时钟的计数状态标志	0: 停止计数 1: 正在计数	RO
TOENA	RTCCOUT引脚输出位	0: 禁止比较输出 1: 允许比较输出	RW
— (b3)	保留位	必须置“0”。	RW
RTCRST	实时时钟复位的位	如果在将此位置“1”后继续置“0”， 就对实时时钟进行复位。	RW
RTCPM	上午/下午位	0: 上午 1: 下午	RW
H12H24	运行模式选择位	0: 12小时模式 1: 24小时模式	RW
TSTART	实时时钟的计数开始位	0: 停止计数 1: 开始计数	RW

TCSTF (实时时钟的计数状态标志) (b1)

TSTART (实时时钟的计数开始位) (b7)

TSTART 位是指示计数开始或者停止的位，TCSTF 位是表示已经开始或者停止计数的位。

如果将 TSTART 位置“1” (开始计数)，实时时钟就开始计数，TCSTF 位变为“1” (开始计数)。在将 TSTART 位置“1”后到 TCSTF 位变为“1”为止，最多需要 2 个计数源周期。在此期间，不能存取除 TCSTF 位以外的实时时钟的相关寄存器 (注 1)。

同样，如果将 TSTART 位置“0” (停止计数)，实时时钟就停止计数，TCSTF 位变为“0” (停止计数)。在将 TSTART 位置“0”后到 TCSTF 位变为“0”为止，最多需要 3 个计数源周期。在此期间，不能存取除 TCSTF 位以外的实时时钟的相关寄存器 (注 1)。

注 1. RTCSEC、RTCMIN、RTCHR、RTCWK、RTCCR1、RTCCR2、RTCCSR 寄存器

RTCRST (实时时钟复位的位) (b4)

如果在将 RTCRST 位置“1”后再置“0”，就出现以下的状态：

- RTCSEC、RTCMIN、RTCHR、RTCWK、RTCCR2、RTCCSR、RTCCSEC、RTCCMIN、RTCCHR 寄存器变为复位后的值。
- RTCCR1 寄存器的 TCSTF 位、RTCPM 位、H12H24 位和 TSTART 位变为“0”。

### RTCPM（上午/下午位）（b5）

必须在 RTCCR1 寄存器的 TSTART 位和 TCSTF 位都为“0”（停止计数）时写 RTCPM 位，在 RTCSEC 寄存器的 BSY 位为“0”（不是在更新数据）时读此位。

此位在 H12H24 位为“0”（12 小时模式）或者“1”（24 小时模式）时都有效。如果在 H12H24 位为“1”时设定时间，就必须进行以下的设定：

- 当 RTCHR 寄存器的 HR11～HR10 位和 HR03～HR00 位为“00”～“11”时，将 RTCPM 位置“0”。
- 当 RTCHR 寄存器的 HR11～HR10 位和 HR03～HR00 位为“12”～“23”时，将 RTCPM 位置“1”。

RTCPM 位在计数时发生以下的变化：

- RTCPM 位为“1”（下午）并且从 11 时 59 分 59 秒（24 小时模式的情况为 23 时 59 分 59 秒）变为 00 时 00 分 00 秒时，RTCPM 位变为“0”。
- RTCPM 位为“0”（上午）并且从 11 时 59 分 59 秒变为 00 时 00 分 00 秒（24 小时模式的情况为 12 时 00 分 00 秒）时，RTCPM 位变为“1”。

时间表现的定义如图 20.2 所示。

		中午																	
		▼																	
RTCHR 寄存器的 内容	H12H24位=1 (24小时模式)	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
	H12H24位=0 (12小时模式)	0	1	2	3	4	5	6	7	8	9	10	11	0	1	2	3	4	5
RTCPM位的内容		0(上午)											1(下午)						
RTCWK 寄存器的内容		000(第1天)																	
		日期改变																	
		▼																	
RTCHR 寄存器的 内容	H12H24位=1 (24小时模式)	18	19	20	21	22	23	0	1	2	3	...							
	H12H24位=0 (12小时模式)	6	7	8	9	10	11	0	1	2	3	...							
RTCPM位的内容		1(下午)					0(上午)					...							
RTCWK 寄存器的内容		000(第1天)					001(第2天)					...							
RTCPM位、H12H24位：RTCCR1寄存器的位 上述是从第1天的上午0点开始计数的情况。																			

图 20.2 时间表现

### H12H24（运行模式选择位）（b6）

必须在 RTCCR1 寄存器的 TSTART 位和 TCSTF 位都为“0”（停止计数）时写 H12H24 位。

## 20.2.6 实时时钟控制寄存器 2 (RTCCR2)

实时时钟控制寄存器2			
	符号 RTCCR2	地址 地址0345h	复位后的值 X000 0000b
b7	b6	b5	b4
b3	b2	b1	b0
SEIE	秒周期中断允许位	0: 禁止秒周期中断 1: 允许秒周期中断	RW
MNIE	分钟周期中断允许位	0: 禁止分钟周期中断 1: 允许分钟周期中断	RW
HRIE	小时周期中断允许位	0: 禁止小时周期中断 1: 允许小时周期中断	RW
DYIE	天周期中断允许位	0: 禁止天周期中断 1: 允许天周期中断	RW
WKIE	星期周期中断允许位	0: 禁止星期周期中断 1: 允许星期周期中断	RW
RTCCMP0	比较模式设定位	b6 b5 0 0: 不使用比较模式 0 1: 比较1模式 1 0: 比较2模式 1 1: 比较3模式	RW
RTCCMP1			RW
— (b7)	什么也不指定。只能写“0”，读取值为不定值。		—

必须在 RTCCR1 寄存器的 TSTART 位和 TCSTF 位都为“0”（停止计数）时写 RTCCR2 寄存器。

当 RTCCMP1 ~ RTCCMP0 位为“00b”（不使用比较模式）时，能在秒、分钟、小时、天、星期中的任意一个周期发生中断请求。此时，必须将 SEIE 位、MNIE 位、HRIE 位、DYIE 位和 WKIE 位中的任意 1 位置“1”（允许中断）（不能将多个位置“1”）。周期中断源如表 20.4 所示。

表 20.4 周期中断源

源名	中断源	中断允许位
星期周期中断	RTCWK 寄存器的值变为“000b”（1 星期周期）。	WKIE
天周期中断	更新 RTCWK 寄存器（1 天周期）。	DYIE
小时周期中断	更新 RTCHR 寄存器（1 小时周期）。	HRIE
分钟周期中断	更新 RTCMIN 寄存器（1 分钟周期）。	MNIE
秒周期中断	更新 RTCSEC 寄存器（1 秒周期）。	SEIE

当 RTCCMP1 ~ RTCCMP0 位为“01b”、“10b”或者“11b”（比较模式的任意一种）时，必须通过比较进行以下的操作：

- 当和秒进行比较时，必须将 SEIE 位置“1”（允许中断）。
- 当和分钟进行比较时，必须将 SEIE 位和 MNIE 位都置“1”。
- 当和小时、上午/下午进行比较时，必须将 SEIE 位、MNIE 位和 HRIE 位都置“1”。

## 20.2.7 实时时钟的计数源选择寄存器 (RTCCSR)

实时时钟的计数源选择寄存器			
	符号 RTCCSR	地址 地址0346h	复位后的值 XXX0 0000b
位符号	位名	功能	RW
RCS0	计数源选择位	b1 b0 0 0: f1 0 1: 不能设定 1 0: fC 1 1: 不能设定	RW
RCS1			RW
RCS2	计数源频率指定位	b4 b3 b2 0 0 0: fC、或者f1=4MHz 0 0 1: f1=6MHz 0 1 0: f1=8MHz 0 1 1: f1=16MHz 1 0 0: f1=20MHz 1 0 1: f1=24MHz 1 1 0: 不能设定 1 1 1: 不能设定	RW
RCS3			RW
RCS4			RW
— (b6-b5)			什么也不指定。只能写“0”，读取值为不定值。
— (b7)	保留位	必须置“0”。	RW

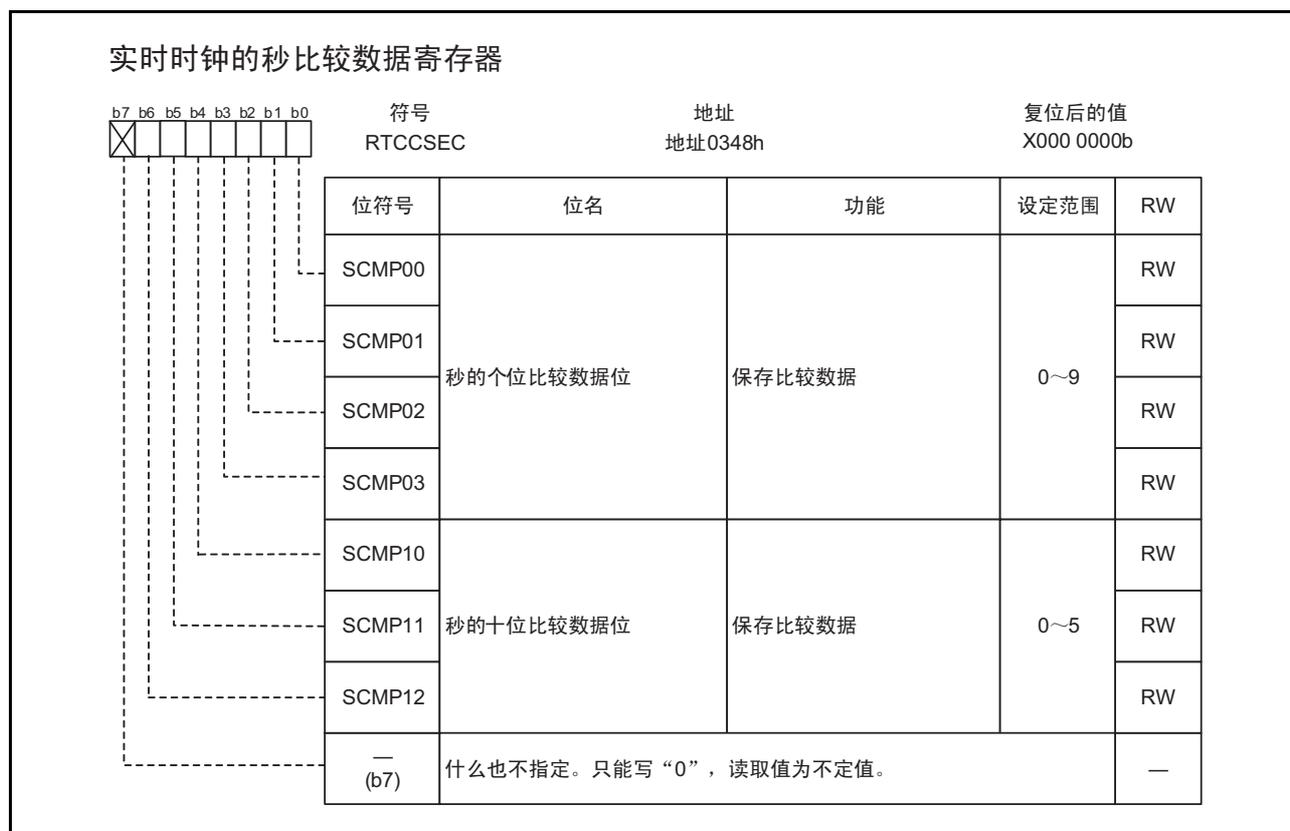
当 RCS1 ~ RCS0 位为 “10b” (fC) 时，必须将 RCS4 ~ RCS2 位置 “000b”。

当 RCS1 ~ RCS0 位为 “00b” (f1) 时，必须通过 RCS4 ~ RCS2 位指定与 f1 匹配的频率。

必须在 RTCCR1 寄存器的 TSTART 位和 TCSTF 位都为 “0” (停止计数) 时写 RTCCSR 寄存器。

在使用 fC 时，必须将 PM2 寄存器的 PM25 位置 “1” (允许提供外围功能时钟 fC)。fC 的详细内容请参照 “8. 时钟发生电路”。

## 20.2.8 实时时钟的秒比较数据寄存器 (RTCCSEC)



在 RTCCR2 寄存器的 RTCCMP1 ~ RTCCMP0 位为 “01b”、“10b” 或者 “11b” (比较模式的任意一种) 时, RTCCSEC 寄存器有效。

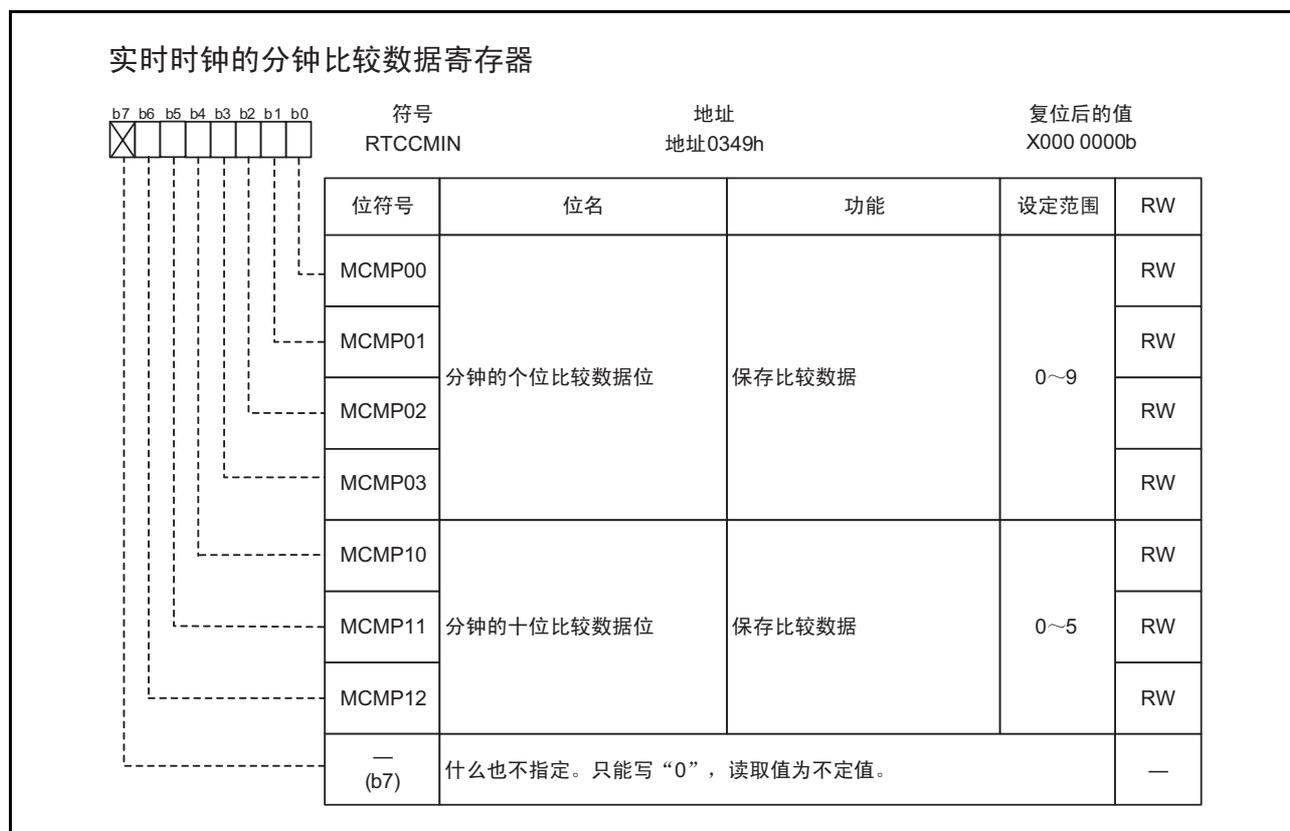
SCMP03 ~ SCMP00 (秒的个位比较数据位) (b3 ~ b0)

SCMP12 ~ SCMP10 (秒的十位比较数据位) (b6 ~ b4)

必须用 BCD 码设定 “00” ~ “59”。

必须在 RTCSEC 寄存器的 BSY 位为 “0” (不是在更新数据) 时写此寄存器。

## 20.2.9 实时时钟的分钟比较数据寄存器 (RTCCMIN)



在 RTCCR2 寄存器的 RTCCMP1 ~ RTCCMP0 位为 “01b”、“10b” 或者 “11b”（比较模式的任意一种）时，RTCCMIN 寄存器有效。

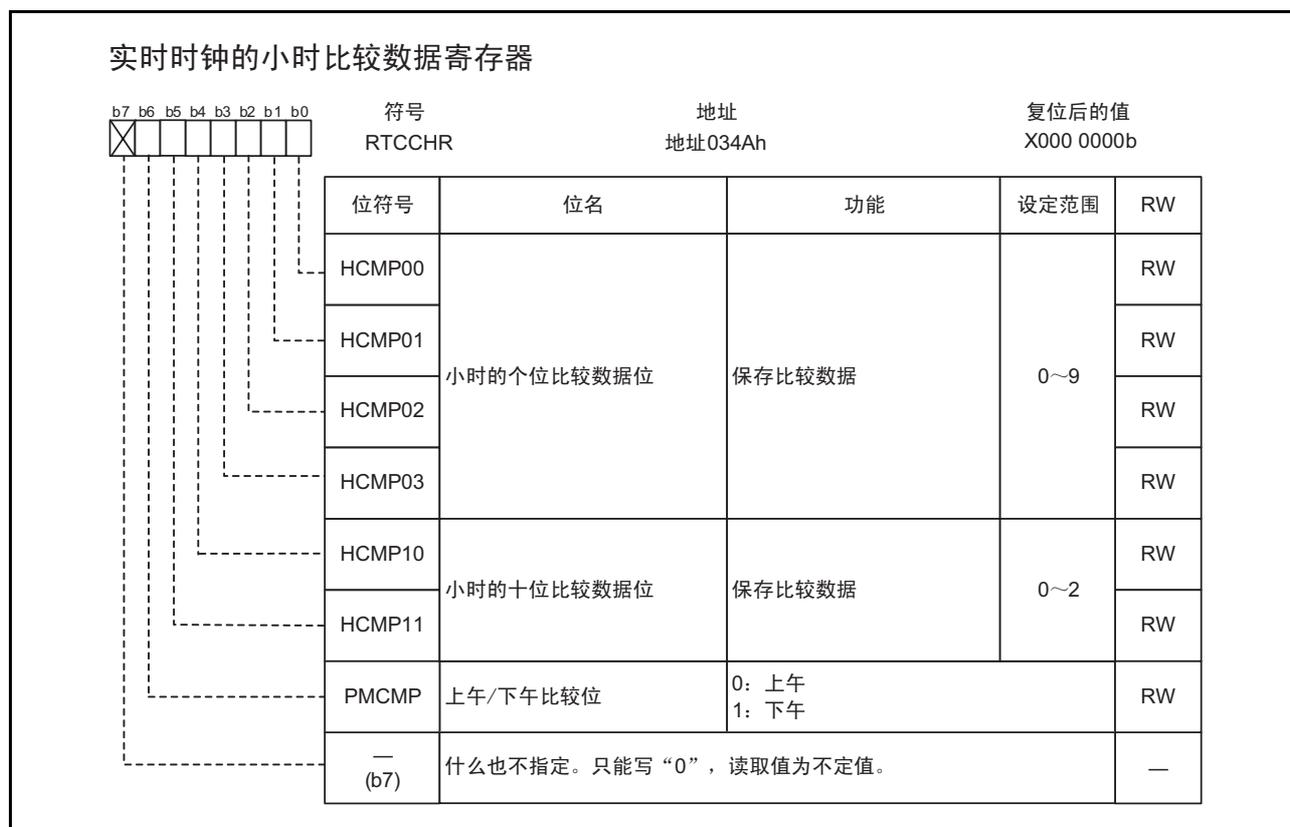
MCMP03 ~ MCMP00（分钟个位比较数据位）（b3 ~ b0）

MCMP12 ~ MCMP10（分钟十位比较数据位）（b6 ~ b4）

必须用 BCD 码设定 “00” ~ “59”。

必须在 RTCSEC 寄存器的 BSY 位为 “0”（不是在更新数据）时写这些位。

## 20.2.10 实时时钟的小时比较数据寄存器 (RTCCHR)



在 RTCCR2 寄存器的 RTCCMP1 ~ RTCCMP0 位为“01b”、“10b”或者“11b”（比较模式的任意一种）时，RTCCHR 寄存器有效。

HCMP03 ~ HCMP00（小时的个位比较数据位）（b3 ~ b0）

HCMP11 ~ HCMP10（小时的十位比较数据位）（b5 ~ b4）

当 RTCCR1 寄存器的 H12H24 位为“0”（12 小时模式）时，必须用 BCD 码设定“00”~“11”；当 H12H24 位为“1”（24 小时模式）时，必须用 BCD 码设定“00”~“23”。

必须在 RTCSEC 寄存器的 BSY 位为“0”（不是在更新数据）时写这些位。

PMCMP（上午 / 下午比较位）（b6）

PMCMP 位在 RTCCR1 寄存器的 H12H24 位为“0”（12 小时模式）或者“1”（24 小时模式）时都有效。因此，当 H12H24 位为“1”时，必须进行以下的设定：

- 当 HCMP11 ~ HCMP10 位和 HCMP03 ~ HCMP00 位为“00”~“11”时，将 PMCMP 位置“0”。
- 当 HCMP11 ~ HCMP10 位和 HCMP03 ~ HCMP00 位为“12”~“23”时，将 PMCMP 位置“1”。

必须在 RTCSEC 寄存器的 BSY 位为“0”（不是在更新数据）时写 PMCMP 位。

## 20.3 运行说明

### 20.3.1 基本运行

由 RTCCSR 寄存器选择的计数源生成 1 秒，对秒、分钟、小时、上午/下午、天、1 星期进行计数。

能通过 RTCSEC、RTCMIN、RTCHR、RTCWK 寄存器和 RTCCR1 寄存器的 RTCPM 位，设定开始计数的时间和天，还能从 RTCSEC、RTCMIN、RTCHR、RTCWK 寄存器、RTCCR1 寄存器的 RTCPM 位读当前的时间和天。但是，当 RTCSEC 寄存器的 BSY 位为“1”（正在更新数据）时，不能读这些寄存器。

能按秒、分钟、小时、天、1 星期的周期产生中断请求。当 RTCCMP1 ~ RTCCMP0 位为“00b”（不用于比较模式）时，必须允许 RTCCR2 寄存器的秒、分钟、小时、天和 1 星期中的任意 1 个中断。如果发生周期中断请求，RTCTIC 寄存器的 IR 位就变为“1”（有中断请求）。

实时时钟的基本运行例子如图 20.3 所示，时间和天的变更步骤（比较 1 模式或者不使用比较模式）以及时间和天的变更步骤（比较 2 模式或者比较 3 模式）分别如图 20.4 和图 20.5 所示。

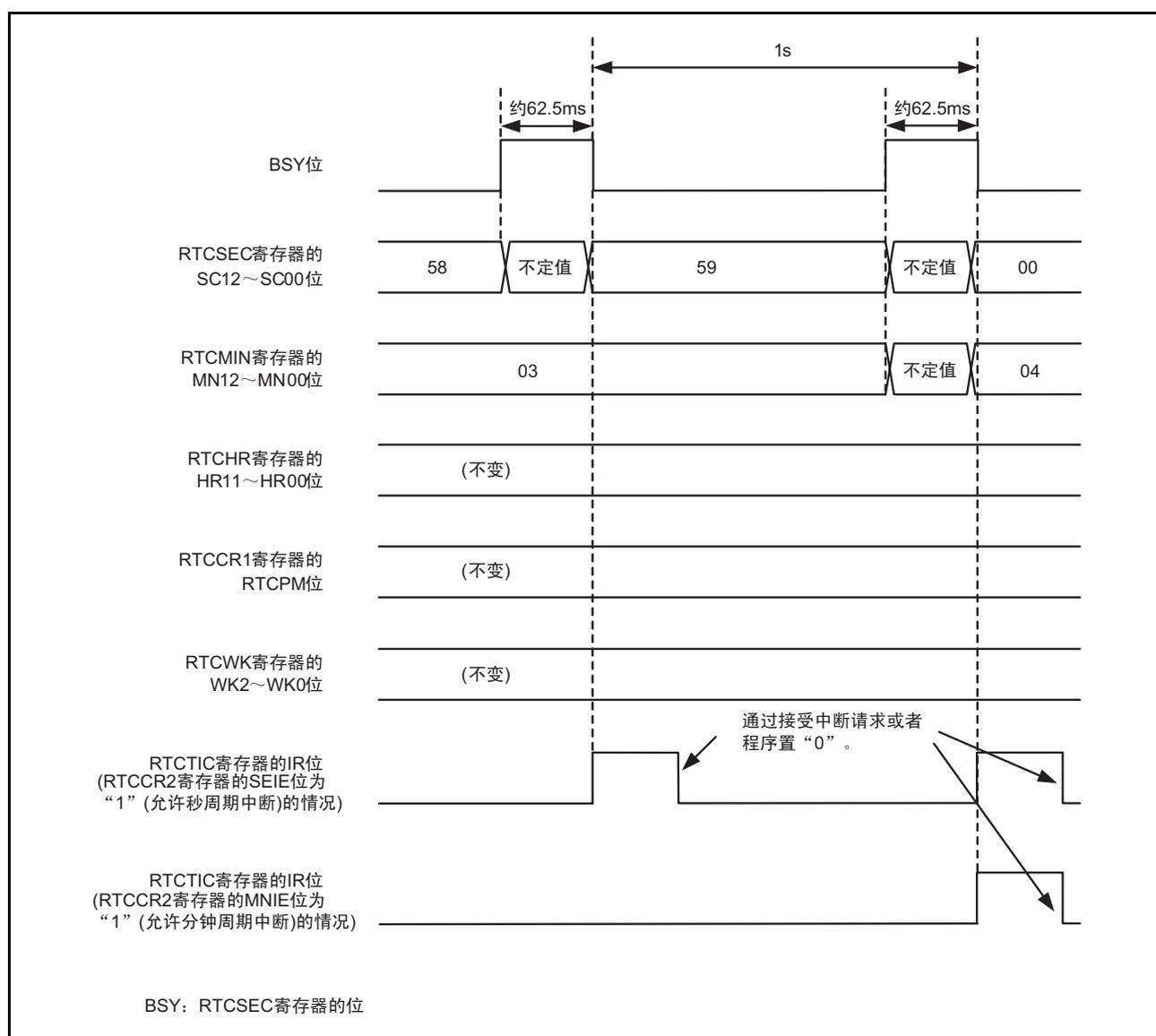


图 20.3 实时时钟的基本运行例子

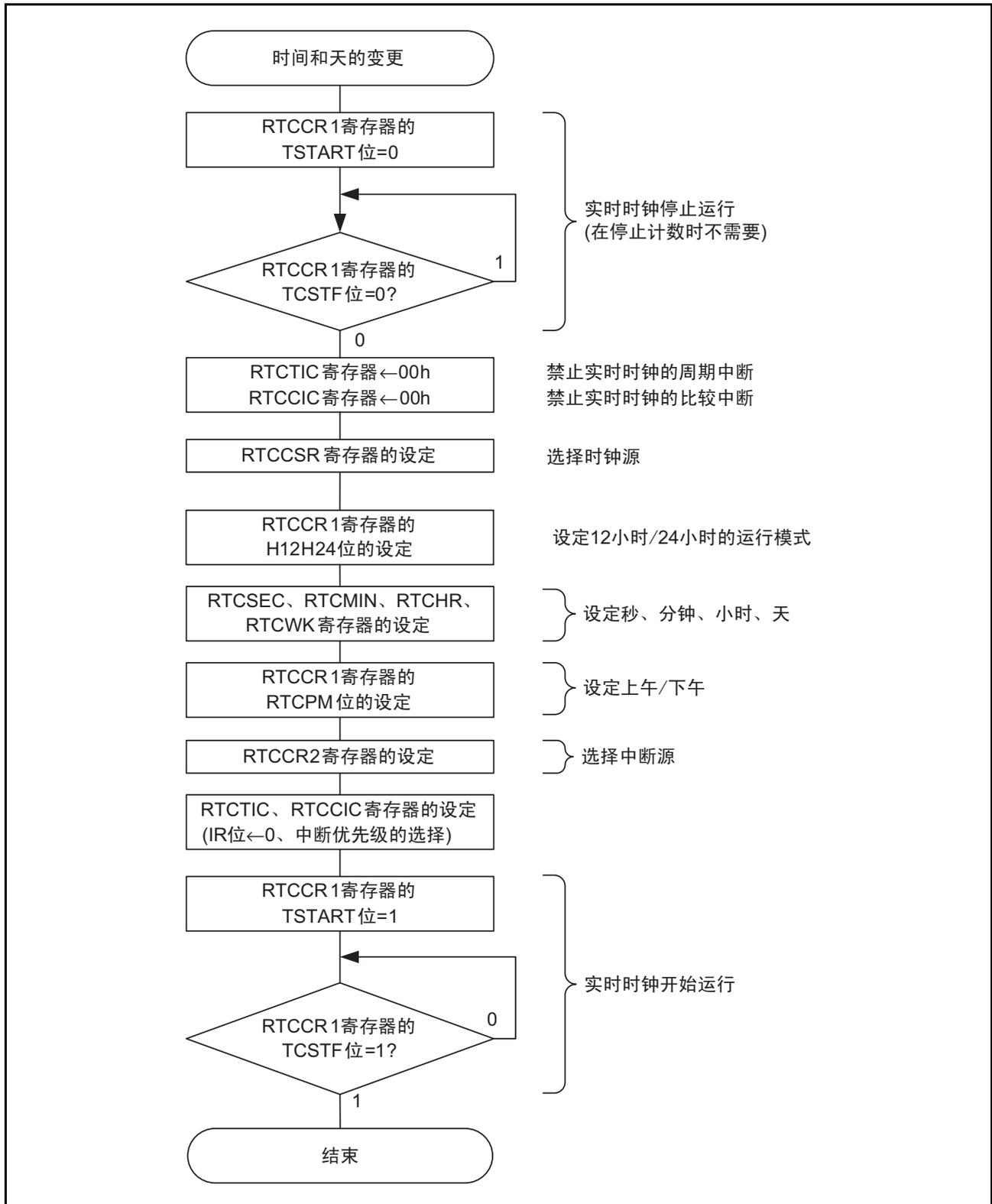


图 20.4 时间和天的变更步骤（比较 1 模式或者不使用比较模式）

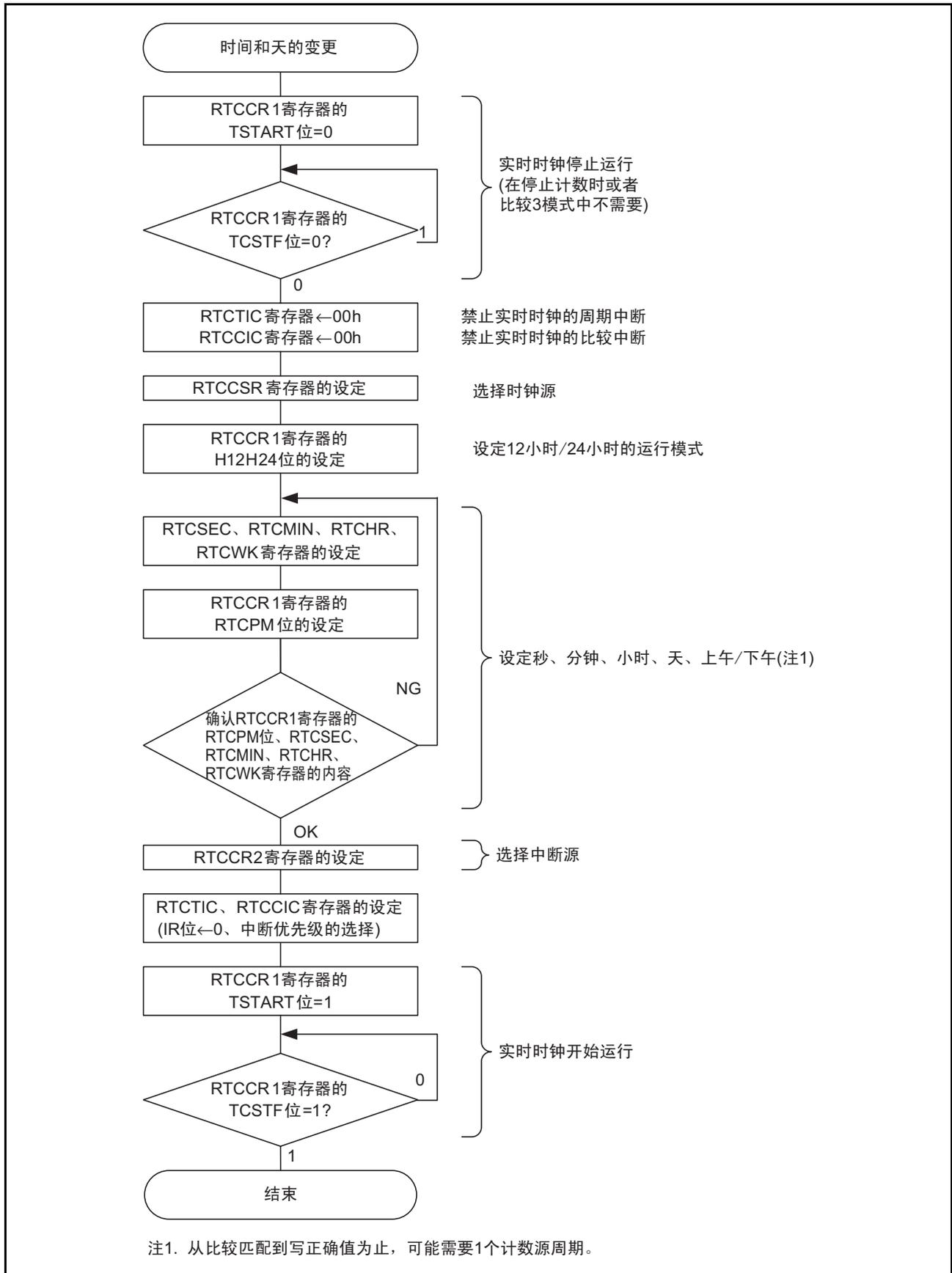


图 20.5 时间和天的变更步骤（比较 2 模式或者比较 3 模式）

### 20.3.2 比较模式

将时间数据（注 1）和比较数据（注 2）进行比较并检测是否相同，如果相同就出现以下的状态：

- 发生比较中断请求  
详细内容请参照“20.4 中断”。
- RTCOOUT 引脚的输出电平反相  
当 RTCCR1 寄存器的 TOENA 位为“1”（允许比较输出）时，如果检测到比较匹配，就将 RTCOOUT 引脚的输出电平取反。

注 1. 时间数据的位如下：

RTCSEC 寄存器的 SC12 ~ SC10 位和 SC03 ~ SC00 位  
RTCMIN 寄存器的 MN12 ~ MN10 位和 MN03 ~ MN00 位  
RTCHR 寄存器的 HR11 ~ HR10 位和 HR03 ~ HR00 位  
RTCCR1 寄存器的 RTCPM 位

注 2. 比较数据的位如下：

RTCCSEC 寄存器的 SCMP12 ~ SCMP10 位和 SCMP03 ~ SCMP00 位  
RTCCMIN 寄存器的 MCMP12 ~ MCMP10 位和 MCMP03 ~ MCMP00 位  
RTCCHR 寄存器的 HCMP11 ~ HCMP10 位和 HCMP03 ~ HCMP00 位  
RTCCHR 寄存器的 PMCMP 位

在使用比较模式时，必须根据比较的内容（秒、分钟、小时），将 RTCCR2 寄存器的 SEIE 位、MNIE 位和 HRIE 位置“1”（允许中断）。详细内容请参照“20.2.6 实时时钟控制寄存器 2（RTCCR2）”。

比较模式有比较 1 模式～比较 3 模式。比较 1 模式～比较 3 模式在比较匹配后的运行不同。

- 比较 1 模式  
继续使用时间数据并继续计数。
- 比较 2 模式  
将时间数据设定为复位后的值并继续计数。
- 比较 3 模式  
将时间数据设定为复位后的值并停止计数。

比较模式的差异和开始 / 停止计数时的运行例子分别如图 20.6 和图 20.7 所示，比较 1 模式的运行例子、比较 2 模式的运行例子和比较 3 模式的运行例子分别如图 20.8、图 20.9 和图 20.10 所示。

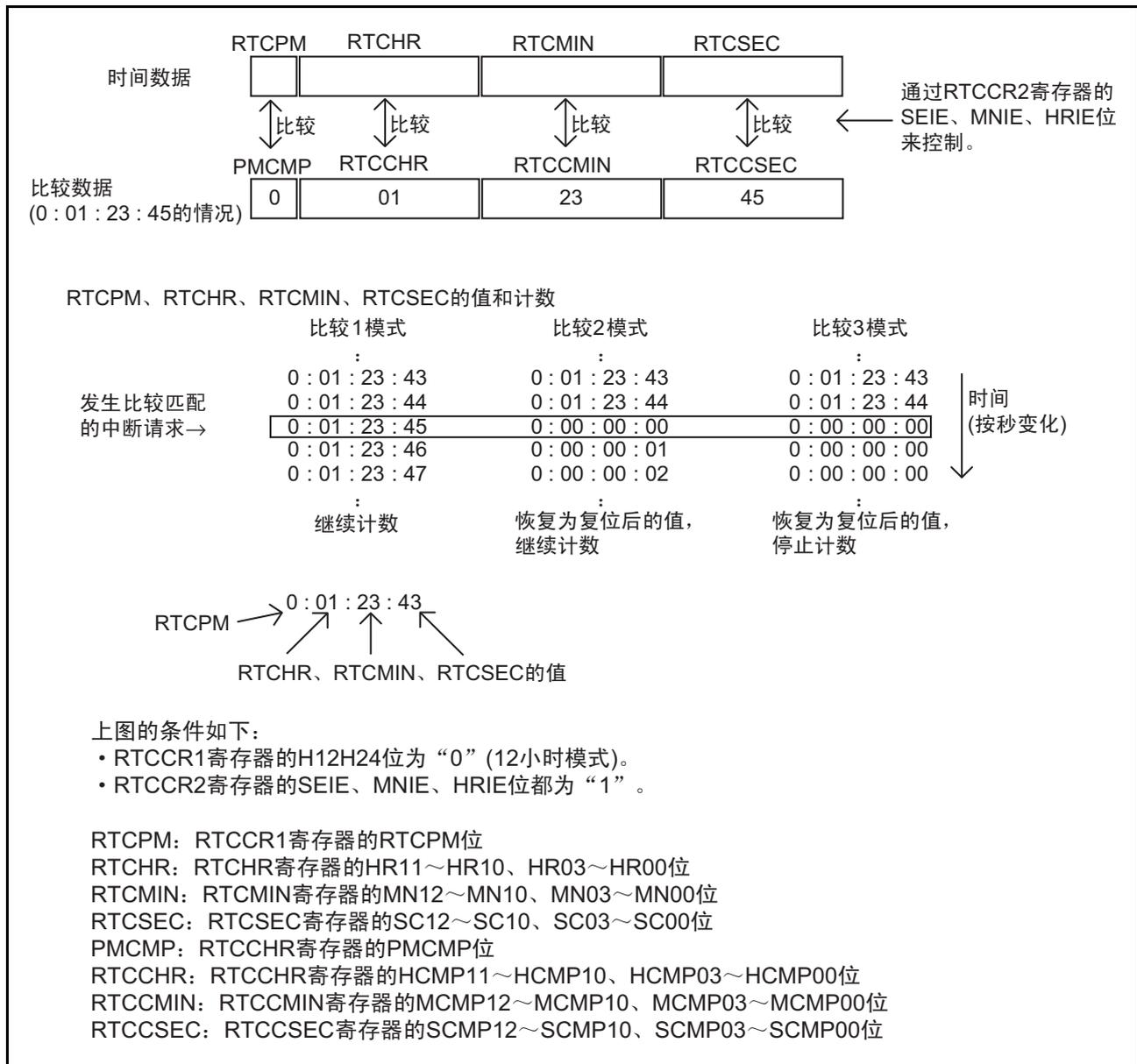


图 20.6 比较模式的差异

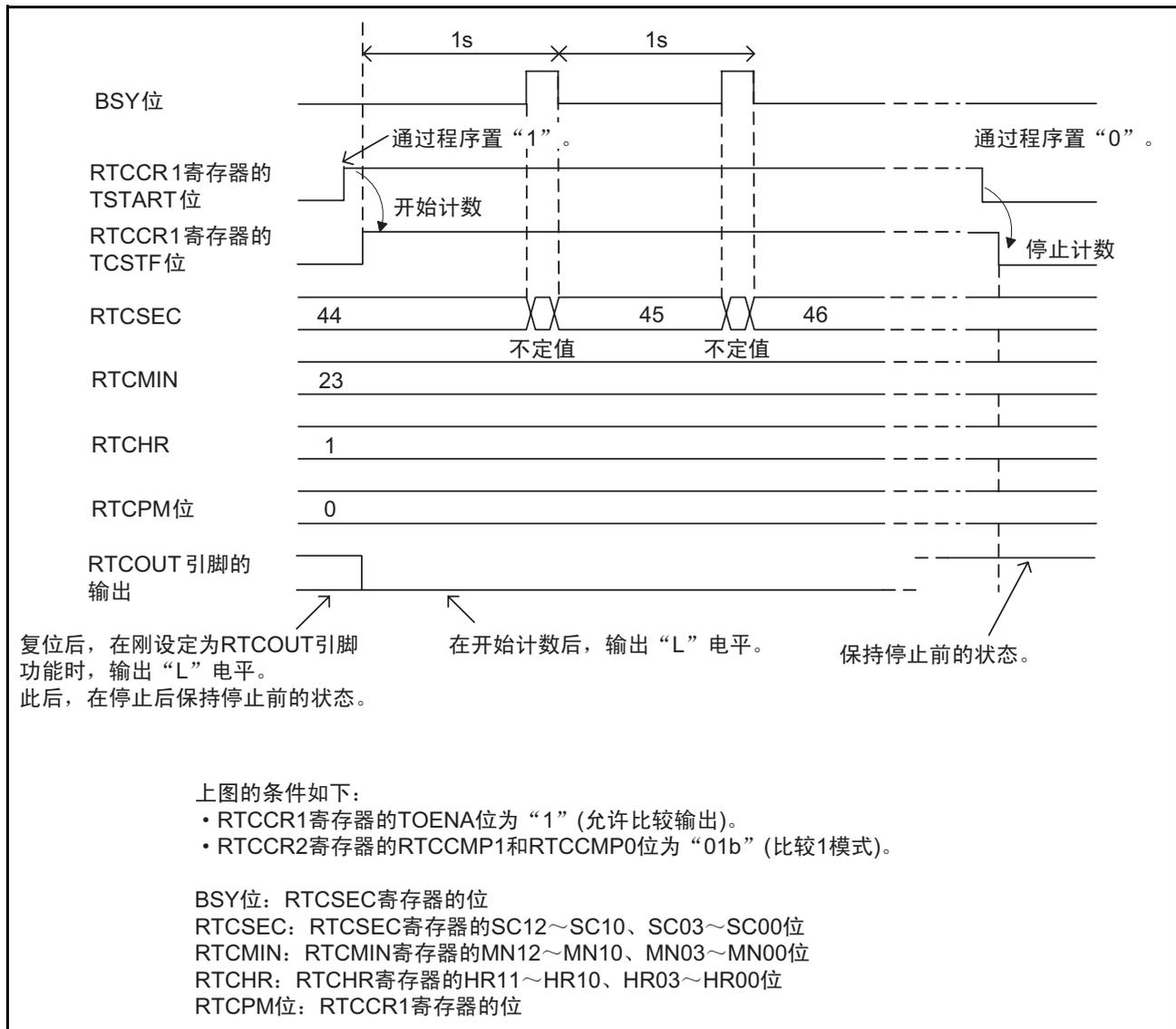


图 20.7 开始 / 停止计数时的运行例子

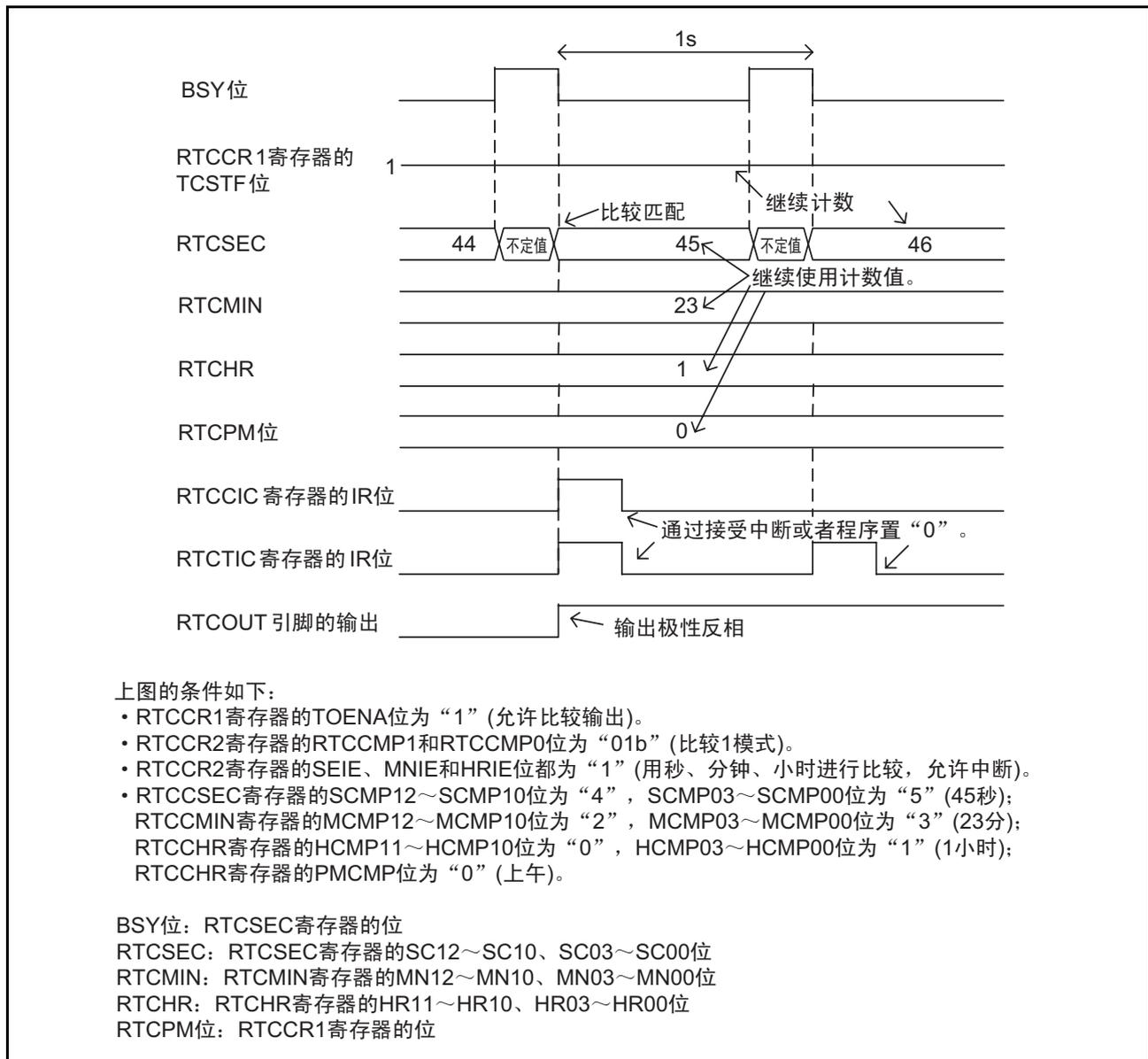


图 20.8 比较 1 模式的运行例子

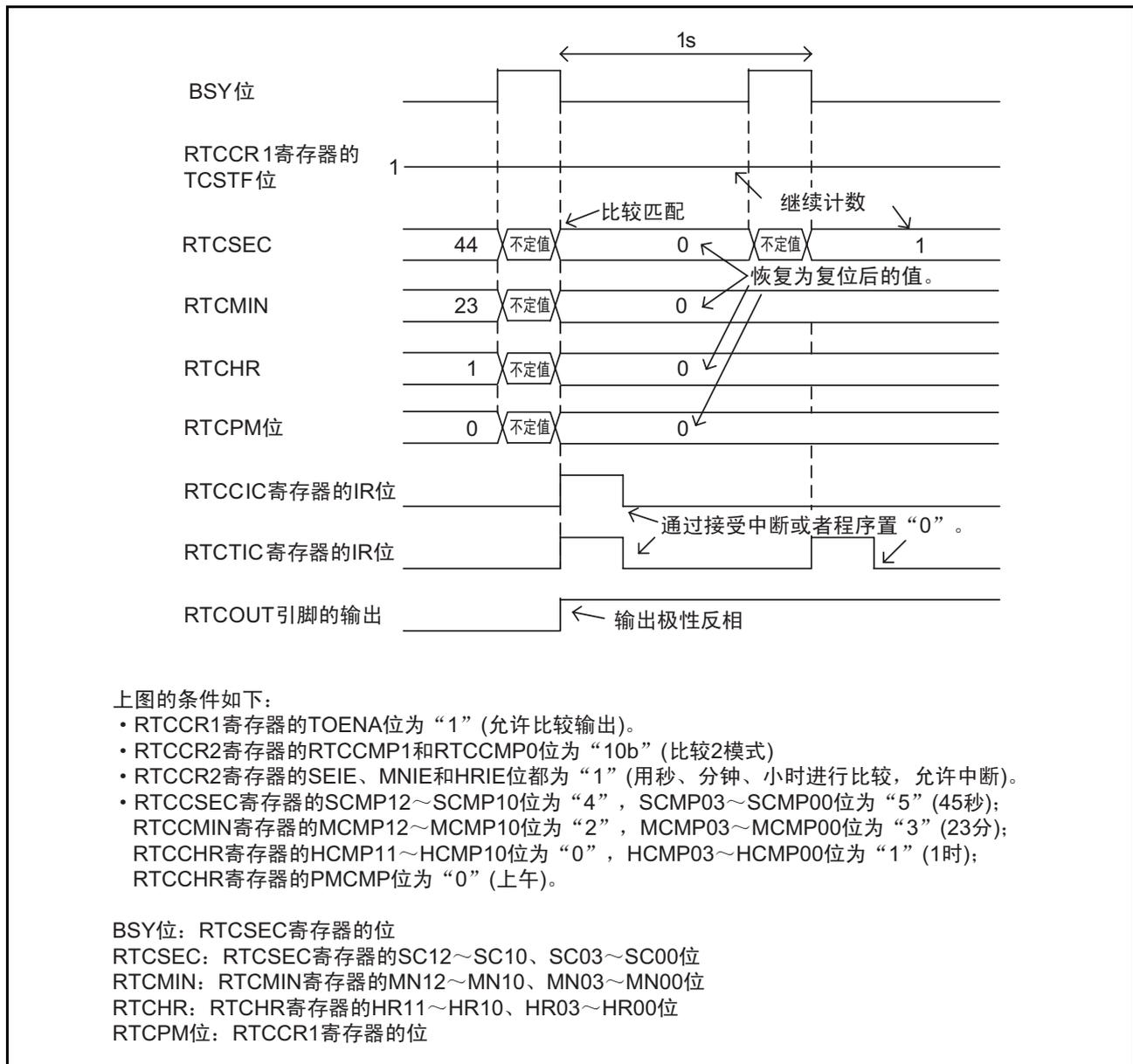


图 20.9 比较 2 模式的运行例子

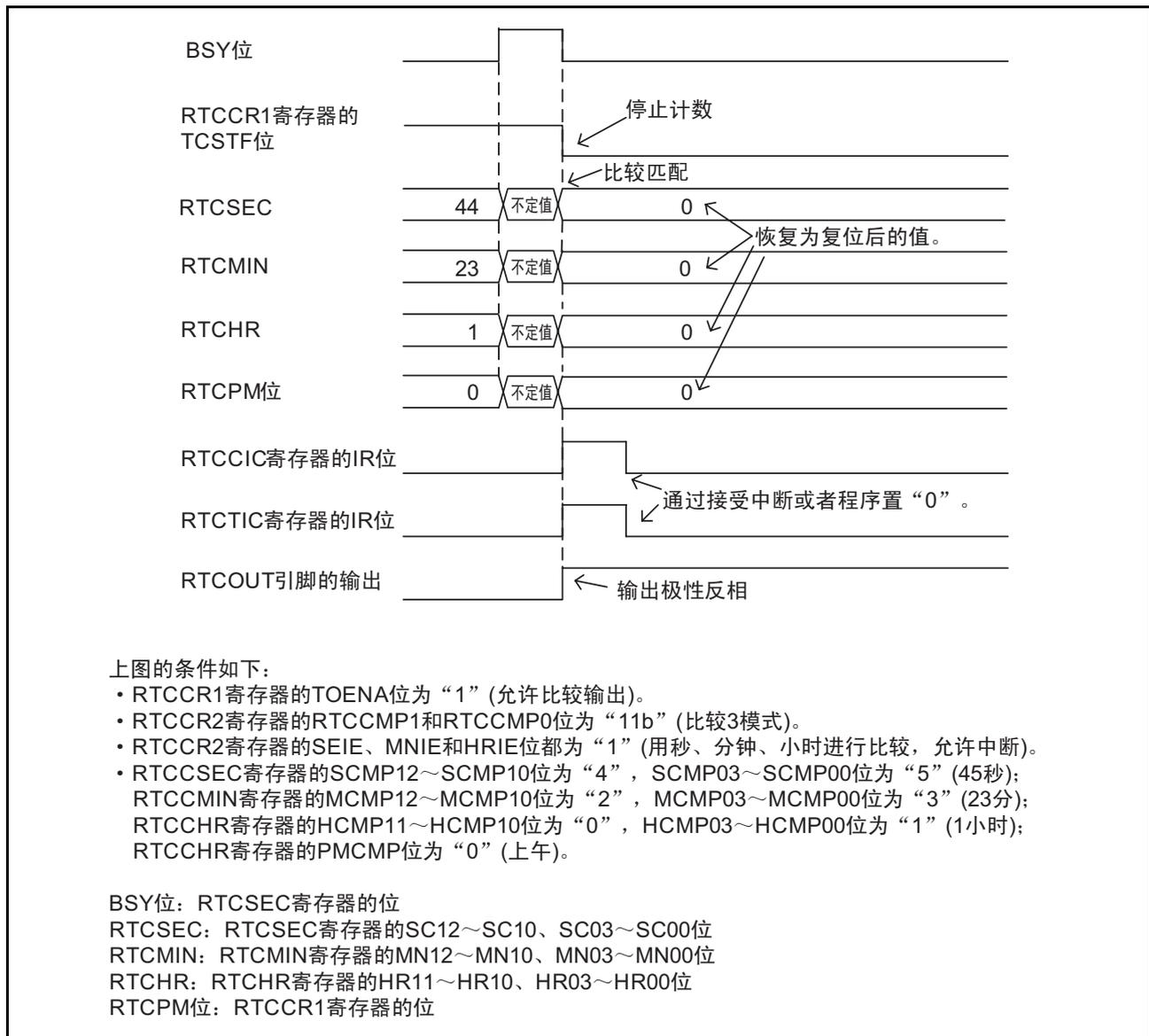


图 20.10 比较 3 模式的运行例子

## 20.4 中断

实时时钟发生以下 2 种中断请求：

- 秒、分钟、小时、天、1 星期的周期中断
- 比较匹配中断

周期中断源请参照“表 20.4 周期中断源”，中断请求的发生时序请参照各模式的规格和运行例子，中断控制的详细内容请参照“14.7 中断控制”，实时时钟的中断相关寄存器如表 20.5 所示。

表 20.5 实时时钟的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
006Eh	实时时钟周期的中断控制寄存器	RTCTIC	XXXX X000b
006Fh	实时时钟比较的中断控制寄存器	RTCCIC	XXXX X000b
0205h	中断源选择寄存器 3	IFSR3A	00h

实时时钟与其他外围功能共用中断向量和中断控制寄存器。在使用周期中断时，必须将 IFSR3A 寄存器的 IFSR35 位置“1”（实时时钟周期）；在使用比较中断时，必须将 IFSR3A 寄存器的 IFSR36 位置“1”（实时时钟比较）。

## 20.5 使用实时时钟时的注意事项

### 20.5.1 计数的开始 / 停止

实时时钟有用于指示计数开始或者停止的 TSTART 位以及表示已经开始或者停止计数的 TCSTF 位。TSTART 位和 TCSTF 位都在 RTCCR1 寄存器中。

如果将 TSTART 位置“1”（开始计数），实时时钟就开始计数，TCSTF 位变为“1”（开始计数）。在将 TSTART 位置“1”后到 TCSTF 位变为“1”为止，最多需要 2 个计数源周期。在此期间，不能存取除 TCSTF 位以外的实时时钟的相关寄存器（注 1）。

同样，如果将 TSTART 位置“0”（停止计数），实时时钟就停止计数，TCSTF 位变为“0”（停止计数）。在将 TSTART 位置“0”后到 TCSTF 位变为“0”为止，最多需要 3 个计数源周期。在此期间，不能存取除 TCSTF 位以外的实时时钟的相关寄存器。

注 1. 实时时钟的相关寄存器：RTCSEC、RTCMIN、RTCHR、RTCWK、RTCCR1、RTCCR2、RTCCSR、RTCCSEC、RTCCMIN、RTCCHR

### 20.5.2 寄存器的设定（时间数据等）

只有在实时时钟停止振荡时才能写以下的寄存器和位：

- RTCSEC、RTCMIN、RTCHR、RTCWK、RTCCR2 寄存器
- RTCCR1 寄存器的 H12H24 位和 RTCPM 位
- RTCCSR 寄存器的 RCS0～RCS4 位

所谓实时时钟停止振荡是指 RTCCR1 寄存器的 TSTART 位和 TCSTF 位都为“0”（实时时钟停止振荡）时的状态。

另外，必须在设定上述寄存器和位的最后（实时时钟开始计数前）设定 RTCCR2 寄存器。

请参照“图 20.4 时间和天的变更步骤（比较 1 模式或者不使用比较模式）”和“图 20.5 时间和天的变更步骤（比较 2 模式或者比较 3 模式）”。

### 20.5.3 寄存器的设定（比较数据）

必须在 RTCSEC 寄存器的 BSY 位为“0”（不是在更新数据）时写以下的寄存器和位：

- RRTCCSEC、RTCCMIN、RTCCHR 寄存器

### 20.5.4 实时时钟模式的时间读取步骤

在实时时钟模式中，必须在 RTCSEC 寄存器的 BSY 位为“0”（不是在更新数据）时，读时间数据（注 1）的位。

在读多个寄存器时，如果在读某个寄存器后到读另一个寄存器前更新数据，就会读到错误的时间。

避免上述错误的读取步骤例子如下所示：

- 使用中断的方法  
在实时时钟的周期中断程序内，从时间数据的位中读所需的内容。
- 程序监视方法 1  
通过程序监视 RTCTIC 寄存器的 IR 位，如果此位变为“1”（发生周期中断请求），就从时间数据的位中读所需的内容。
- 程序监视方法 2  
(1) 监视 BSY 位。  
(2) 如果 BSY 位变为“1”，就在此位变为“0”之前监视此位（BSY 位为“1”的时间约为 62.5ms）。  
(3) 如果 BSY 位变为“0”，就从时间数据的位中读所需的内容。
- 读取结果 2 次相同时的采用方法  
(1) 从时间数据的位中读所需的内容。  
(2) 读和(1)相同的位，比较内容。  
(3) 如果相同，就作为正确的值采用，否则就重复读，直到读取值和前一次的值相同为止。

另外，在读多个寄存器时，尽量连续读。

注 1. 时间数据的位如下：

RTCSEC 寄存器的 SC12 ~ SC10 位和 SC03 ~ SC00 位

RTCCMIN 寄存器的 MN12 ~ MN10 位和 MN03 ~ MN00 位

RTCCHR 寄存器的 HR11 ~ HR10 位和 HR03 ~ HR00 位

RTCWK 寄存器的 WK2 ~ WK0 位

RTCCR1 寄存器的 RTCPM 位

## 21. PWM 功能

### 21.1 概要

PWM 功能有 2 个独立的 PWM 输出电路。PWM 功能的规格和输入 / 输出引脚分别如表 21.1 和表 21.2 所示，PWM 功能的框图如图 21.1 所示。

表 21.1 PWM 功能的规格

项目	内容
分辨率	8 位
计数源	f1 的 2 分频、f1 的 4 分频、f1 的 8 分频或者 f1 的 16 分频
PWM 周期	$\frac{(2^8-1) \times (m+1)}{f_j}$ (单位: s) m: PWMPREi 寄存器的设定值 fj: 计数源的频率 (单位: Hz)
“H”电平脉宽	$\frac{(m+1) \times n}{f_j}$ (单位: s) m: PWMPREi 寄存器的设定值 n: PWMREGi 寄存器的设定值 fj: 计数源的频率 (单位: Hz)
选择功能	输出引脚选择 选择端口 P4 或者端口 P9

i=0,1

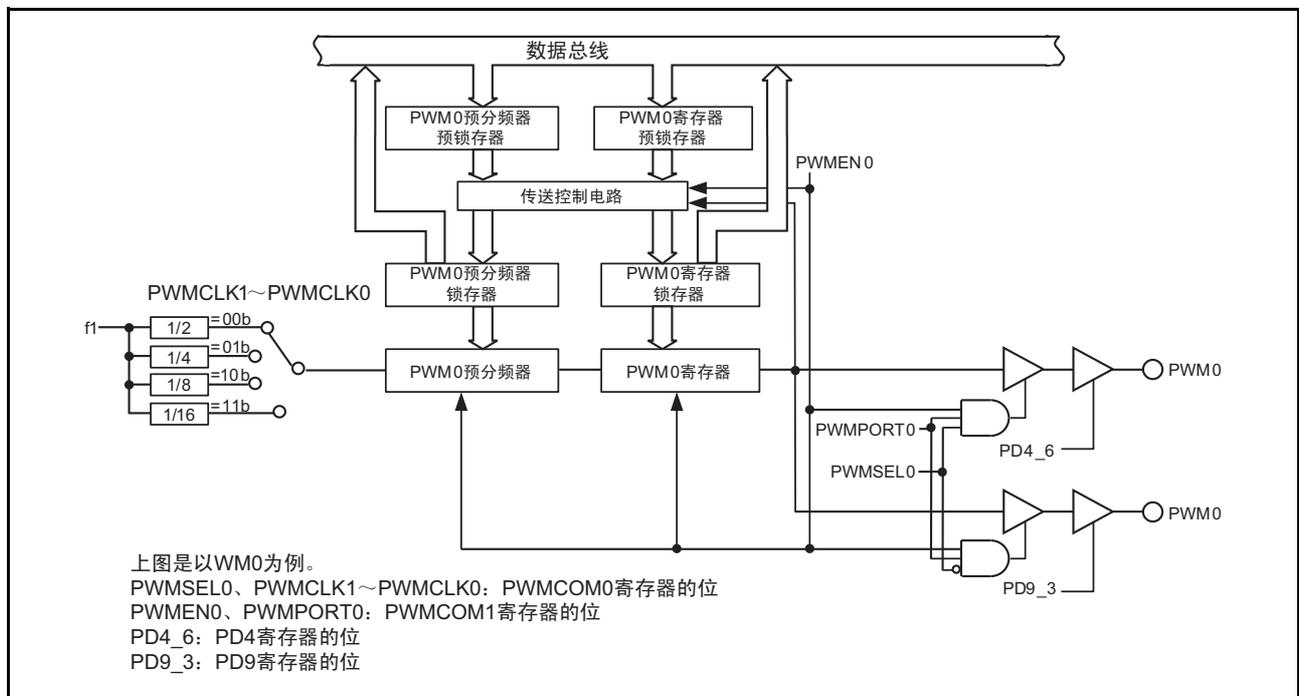


图 21.1 PWM 功能的框图

表 21.2 输入 / 输出引脚

引脚名	输入 / 输出	功能
PWM0	输出（注 1）	PWM 输出
PWM1		

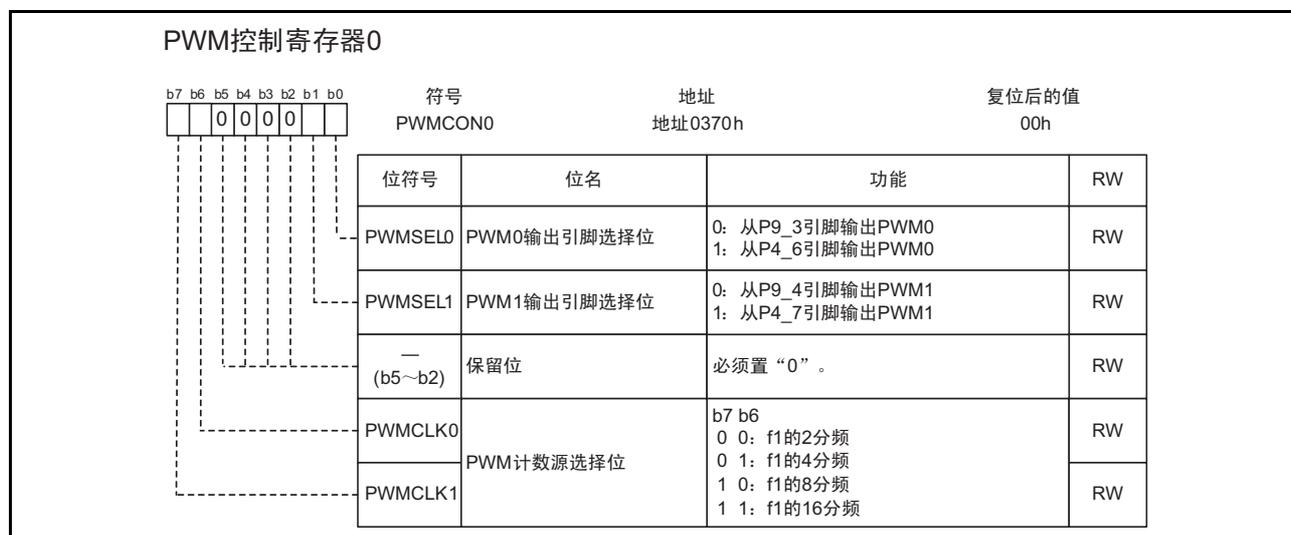
注 1. 必须将引脚复用的端口方向位置“1”（输出模式）。

## 21.2 寄存器说明

表 21.3 寄存器结构

地址	寄存器	符号	复位后的值
0370h	PWM 控制寄存器 0	PWMCON0	00h
0372h	PWM0 预分频器	PWMPRE0	00h
0373h	PWM0 寄存器	PWMREG0	00h
0374h	PWM1 预分频器	PWMPRE1	00h
0375h	PWM1 寄存器	PWMREG1	00h
0376h	PWM 控制寄存器 1	PWMCON1	00h

### 21.2.1 PWM 控制寄存器 0（PWMCON0）



必须在 PWMCON1 寄存器的 PWMEN<sub>i</sub> 位为“0”（禁止 PWM<sub>i</sub> 输出）时，更改 PWMCON0 寄存器的 PWMSEL<sub>i</sub> 位（i=0,1）和 PWMCLK<sub>i</sub> 位。

#### PWMSEL0（PWM0 输出选择位）（b0）

能选择要进行 PWM 输出的引脚，详细内容请参照“表 21.4 PWM 引脚的选择”。

#### PWMSEL1（PWM1 输出选择位）（b1）

能选择要进行 PWM 输出的引脚，详细内容请参照“表 21.4 PWM 引脚的选择”。

#### PWMCLK1 ~ PWMCLK0（PWM 计数源选择位）（b7 ~ b6）

能选择 PWM<sub>i</sub> 预分频器的计数源，PWM0 和 PWM1 共用计数源。

## 21.2.2 PWMi 预分频器 (PWMPREi) (i=0,1)



## 21.2.3 PWMi 寄存器 (PWMREGi) (i=0,1)



PWMPREi 寄存器用于设定 PWMi (i=0,1) 的周期和“H”电平宽度，设定值与 PWM 周期、“H”电平宽度的关系如下：

$$\text{PWM周期} = \frac{(2^8 - 1) \times (m + 1)}{f_j} \quad (\text{单位: s})$$

$$\text{“H”电平的宽度} = \frac{(m + 1) \times n}{f_j} \quad (\text{单位: s})$$

$f_j$ : PWM 计数源的频率 (单位: Hz)

$m$ : PWMPREi 寄存器的设定值

$n$ : PWMREGi 寄存器的设定值

将 PWMPREi 寄存器的值写到 PWMi 预分频器的预锁存器。在下一个 PWM 周期的开头，PWMi 预分频器的预锁存器的值被传送到 PWMi 预分频器的锁存器和 PWMi 预分频器并反映在波形中。

同样，将 PWMREGi 寄存器的值写到 PWMi 寄存器的预锁存器。在下一个 PWM 周期的开头，PWMi 寄存器的预锁存器的值被传送到 PWMi 寄存器的锁存器和 PWMi 寄存器并反映在波形中。

当 PWMCON1 寄存器的 PWMENi 位为“0”（禁止 PWMi 输出）时，如果更改 PWMPREi 寄存器和 PWMREGi 寄存器的值，就在将 PWMENi 位置“1”（允许 PWMi 输出）后，用更改前的值进行 1 个周期的 PWM 输出。

输出波形和传送时序请参照“21.3.2 运行例子”。

当 PWMENi 位为“0”（禁止 PWMi 输出）时，如果读 PWMPREi 寄存器，就能读到 PWMi 预分频器的锁存器的值。同样，如果读 PWMREGi 寄存器，就能读到 PWMi 寄存器的锁存器的值（参照“图 21.1 PWM 功能的框图”）。当 PWMENi 位为“1”（允许 PWMi 输出）时，如果读 PWMPREi 寄存器和 PWMREGi 寄存器，其读取值就为不定值。

## 21.2.4 PWM 控制寄存器 1 (PWMCON1)

PWM控制寄存器1			
b7 b6 b5 b4 b3 b2 b1 b0	符号 PWMCON1	地址 地址0376h	复位后的值 00h
0 0 0 0	位符号	位名	功能
	PWMEN0	PWM0输出允许位	0: 禁止输出 1: 允许输出
	PWMEN1	PWM1输出允许位	0: 禁止输出 1: 允许输出
	PWMPORT0	PWM0端口转换位	0: 输入/输出端口 1: PWM0输出
	PWMPORT1	PWM1端口转换位	0: 输入/输出端口 1: PWM1输出
	— (b7~b4)	保留位	必须置“0”
			RW

## PWMEN0 (PWM0 输出允许位) (b0)

此位是开始 PWM 输出的位，详细内容请参照“表 21.4 PWM 引脚的选择”。

## PWMEN1 (PWM1 输出允许位) (b1)

此位是开始 PWM 输出的位，详细内容请参照“表 21.4 PWM 引脚的选择”。

## PWMPORT0 (PWM0 端口转换位) (b2)

能选择要进行 PWM 输出的引脚，详细内容请参照“表 21.4 PWM 引脚的选择”。

## PWMPORT1 (PWM1 端口转换位) (b3)

能选择要进行 PWM 输出的引脚，详细内容请参照“表 21.4 PWM 引脚的选择”。

表 21.4 PWM 引脚的选择

位的设定			引脚的功能或者状态					
PWMCON0 寄存器	PWMCON1 寄存器		i=0		i=1			
PWMSELi 位	PWMPORTi 位	PWMENi 位	P9_3	P9_4	P4_6	P4_7		
0	0	0 或者 1	输入 / 输出端口或者其他外围功能的引脚		输入 / 输出端口或者其他外围功能的引脚			
	1 (注 1)	0	保持 PWM0 输出电平 (注 2)					
		1	PWM0 脉冲输出					
1	0	0 或者 1	输入 / 输出端口或者其他外围功能的引脚		输入 / 输出端口或者其他外围功能的引脚			
	1 (注 1)	0					保持 PWM1 输出电平 (注 2)	
		1					PWM1 脉冲输出	

i=0,1

注 1. 必须将所选引脚对应的方向位置“1”(输出模式)。

注 2. 如果在 PWMi 输出后将 PWMENi 位从“1”更改为“0”，就保持此时的 PWMi 输出电平。在复位后输出“L”电平。

## 21.3 运行说明

### 21.3.1 设定步骤

在开始 PWM<sub>i</sub> (i=0,1) 输出时, 必须按照以下的步骤设定各寄存器 (假设 SFR 全部为复位后的状态。寄存器或者位的存取方法请参照各寄存器的说明):

1. 将用于 PWM<sub>i</sub> 输出的引脚对应的端口输出数据设定到端口 P9 或者 P4 的寄存器, 然后将对应的端口方向位置 “1” (输出模式)。
2. 通过 PWMCON0 寄存器的 PWMSEL<sub>i</sub> 位选择要进行 PWM<sub>i</sub> 输出的引脚, 并通过 PWMCLK<sub>i</sub> 位选择计数源。
3. 通过 PWMPRE<sub>i</sub> 寄存器或者 PWMREG<sub>i</sub> 寄存器设定 PWM 周期和 “H” 电平脉宽。
4. 将 PWMCON1 寄存器的 PWMPORT<sub>i</sub> 位置 “1” (PWM<sub>i</sub> 功能), 将 PWMEN<sub>i</sub> 位置 “1” (允许 PWM 输出)。

### 21.3.2 运行例子

在 PWM<sub>i</sub> (i=0,1) 输出时, PWMPRE<sub>i</sub> 寄存器或者 PWMREG<sub>i</sub> 寄存器的值反映在下一个周期的波形中。在复位后进行第一次输出时, 先输出 “L” 电平, 然后输出所设定的波形。

如果在 PWM<sub>i</sub> 输出后将 PWMEN<sub>i</sub> 位从 “1” (允许 PWM<sub>i</sub> 输出) 更改为 “0” (禁止 PWM<sub>i</sub> 输出), 就保持此时的 PWM<sub>i</sub> 输出电平。此时, PWMPRE<sub>i</sub> 或者 PWMREG<sub>i</sub> 寄存器保存着禁止输出前的值。在停止 PWM<sub>i</sub> 输出时, 如果在改写 PWMPRE<sub>i</sub> 或者 PWMREG<sub>i</sub> 寄存器后将 PWMEN<sub>i</sub> 位置 “1”, 就根据改写前的 PWMPRE<sub>i</sub> 或者 PWMREG<sub>i</sub> 寄存器的值首先进行 1 个周期的 PWM<sub>i</sub> 输出, 然后从第 2 个周期开始, 根据改写后的值进行输出。

PWM<sub>i</sub> 输出例子如图 21.2 ~ 图 21.4 所示。

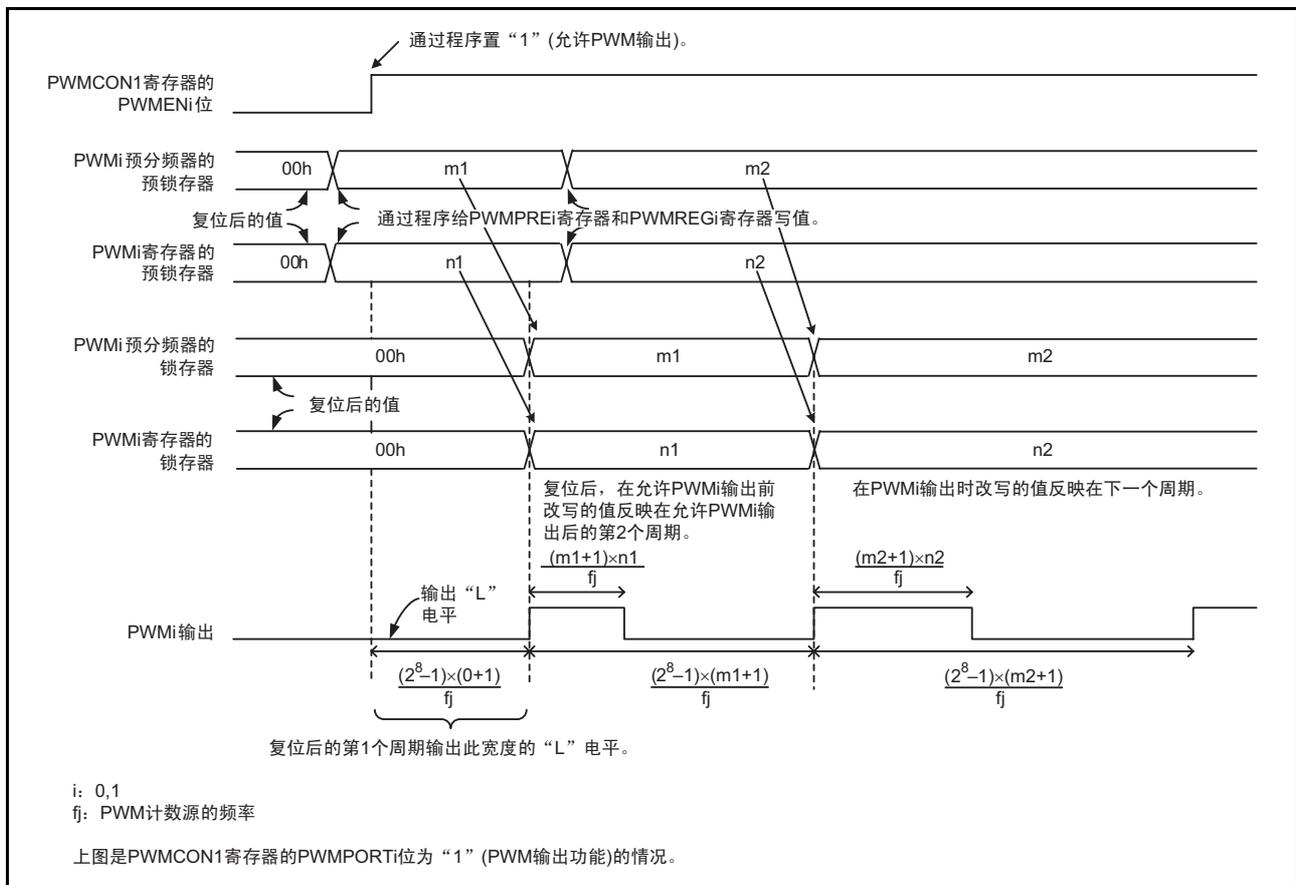


图 21.2 PWM<sub>i</sub> 输出例子 (复位后以及更改正在输出的值)

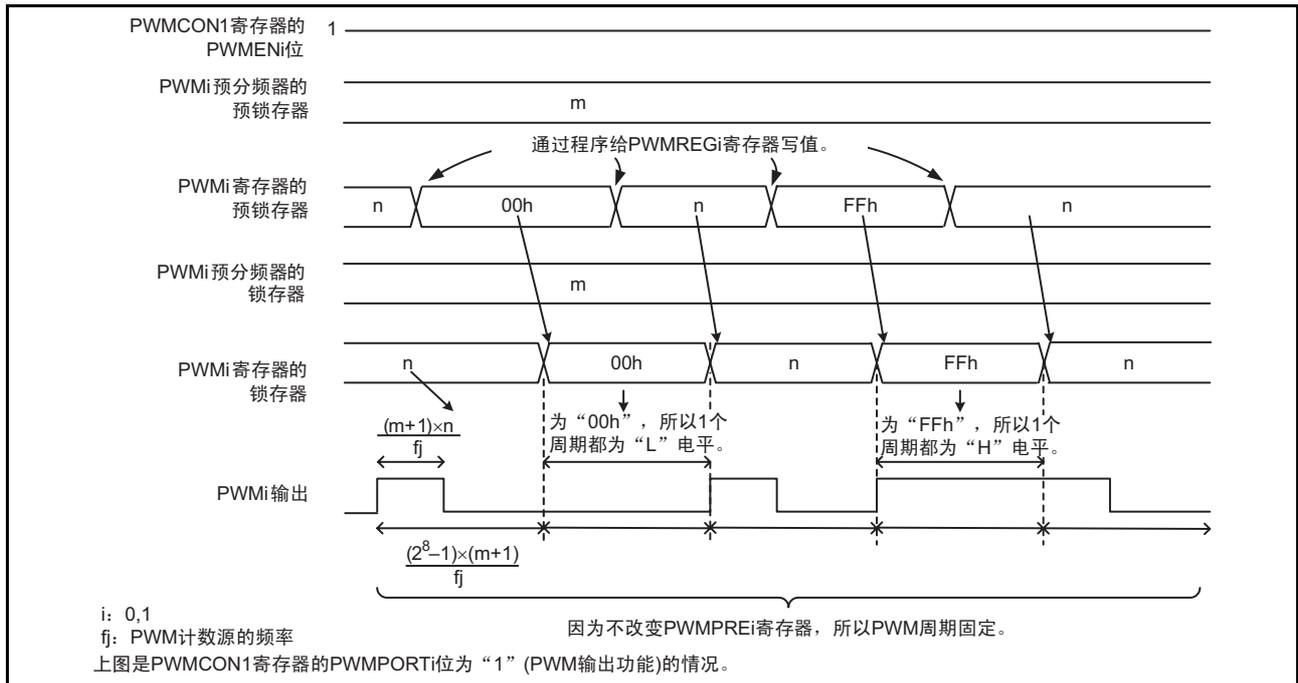


图 21.3 PWMi 输出例子 (占空比 0%和占空比 100%的输出)

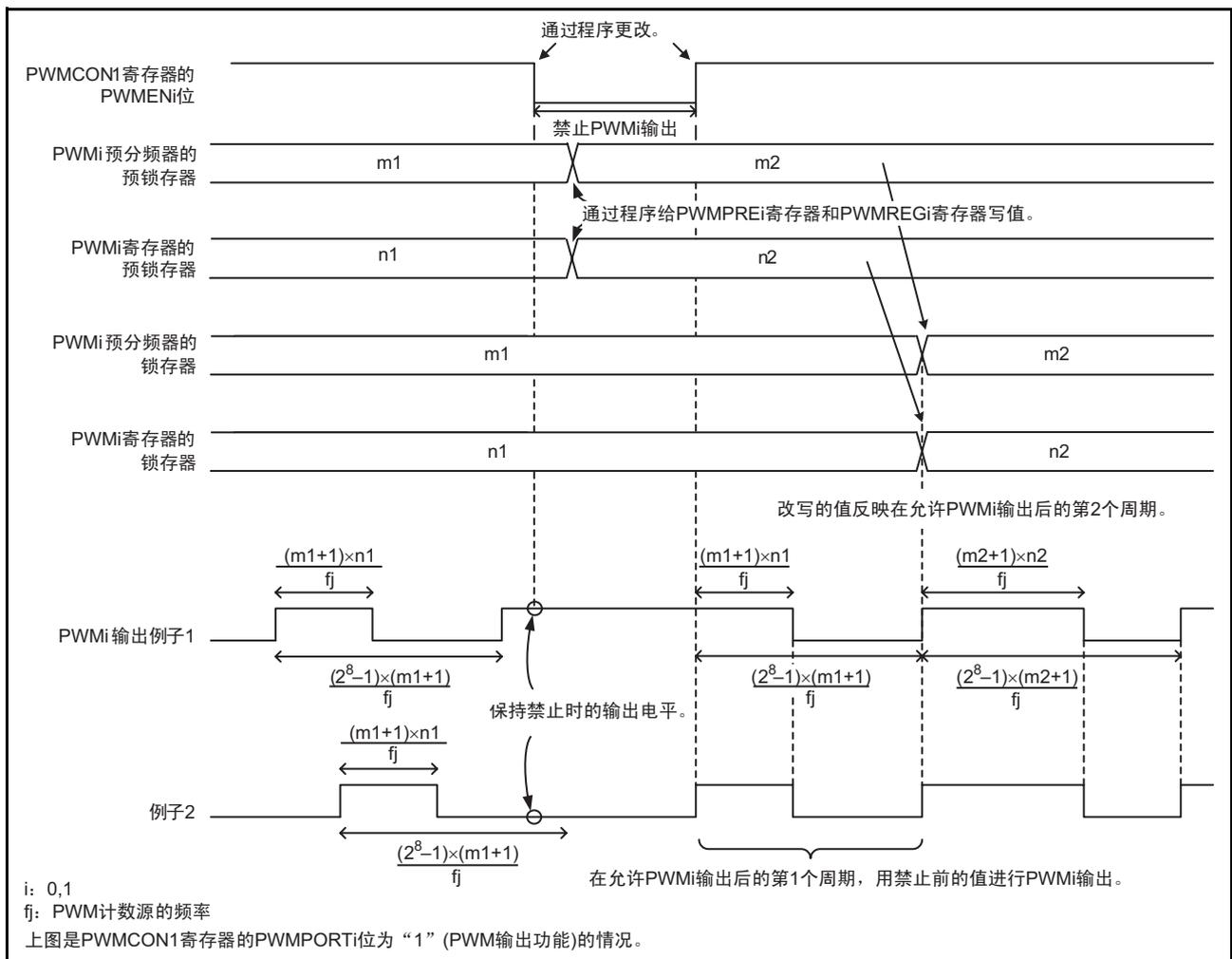


图 21.4 PWMi 输出例子 (禁止 PWM 输出和重新开始输出)

## 22. 遥控器信号接收功能

### 22.1 概要

遥控器信号接收功能有 2 个用于检查外部脉宽和周期的电路。

遥控器信号接收功能的规格和输入 / 输出引脚分别如表 22.1 和表 22.2 所示，遥控器信号接收功能的框图如图 22.1 ~ 图 22.3 所示。

表 22.1 遥控器信号接收功能的规格

项目		内容	
		PMC0 电路	PMC1 电路
计数源	时钟源	以下任意一个： <ul style="list-style-type: none"> <li>• fC</li> <li>• f1</li> <li>• 定时器 B2 下溢</li> <li>• PMC1 的计数源</li> </ul>	以下任意一个： <ul style="list-style-type: none"> <li>• fC</li> <li>• f1</li> <li>• 定时器 B1 下溢</li> <li>• 定时器 B2 下溢</li> </ul>
	分频	无分频、8 分频、32 分频或者 64 分频	
计数		递增计数	
运行模式		<ul style="list-style-type: none"> <li>• 图形匹配模式 这是判断外部脉冲是否与指定的图形匹配的模式。</li> <li>• 输入捕捉模式 这是测量外部脉宽和周期的模式。</li> </ul>	
图形匹配模式	检查图形	<ul style="list-style-type: none"> <li>• 标头</li> <li>• 数据 0</li> <li>• 数据 1</li> <li>• 特殊数据</li> </ul>	
	接收缓冲器	6 个字节 (48 位)	无
	中断请求的 发生时序	<ul style="list-style-type: none"> <li>• 接收错误</li> <li>• 数据接收结束</li> <li>• 标头匹配</li> <li>• 数据 0 或者数据 1 匹配</li> <li>• 特殊数据匹配</li> <li>• 接收缓冲器满</li> <li>• 比较匹配</li> </ul>	<ul style="list-style-type: none"> <li>• 接收错误</li> <li>• 数据接收结束</li> <li>• 标头匹配</li> <li>• 数据 0 或者数据 1 匹配</li> </ul>
	选择功能	<ul style="list-style-type: none"> <li>• 输入信号反相</li> <li>• 数字滤波器</li> </ul>	
输入捕捉模式	测量项目	<ul style="list-style-type: none"> <li>• 脉冲的周期 (上升沿~上升沿)</li> <li>• 脉冲的周期 (下降沿~下降沿)</li> <li>• 脉宽</li> </ul>	
	中断请求的 发生时序	<ul style="list-style-type: none"> <li>• 定时器的测量</li> <li>• 计数器上溢</li> </ul>	
	选择功能	<ul style="list-style-type: none"> <li>• 输入信号反相</li> <li>• 数字滤波器</li> <li>• 分别对 PMC0 和 PMC1 的输入进行计数或者同时对 PMC0 和 PMC1 的输入进行计数。</li> </ul>	

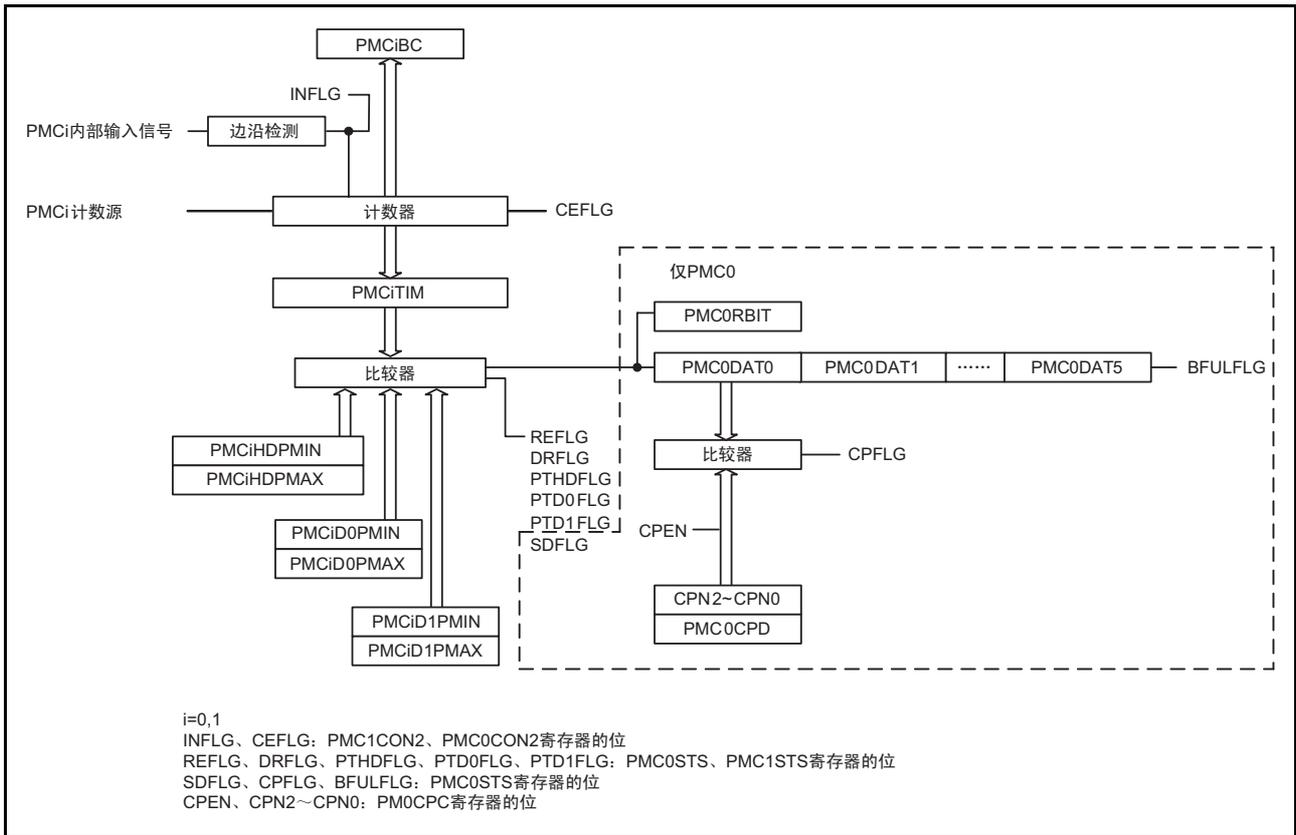


图 22.1 遥控器信号接收功能的框图 (1/3)

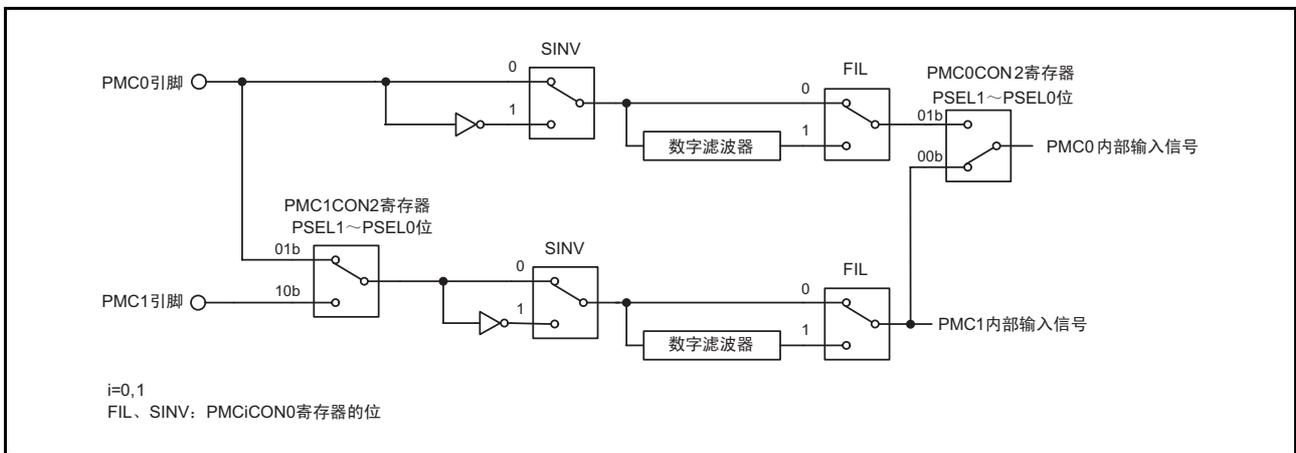


图 22.2 遥控器信号接收功能的框图 (2/3) (PMCi 输入)

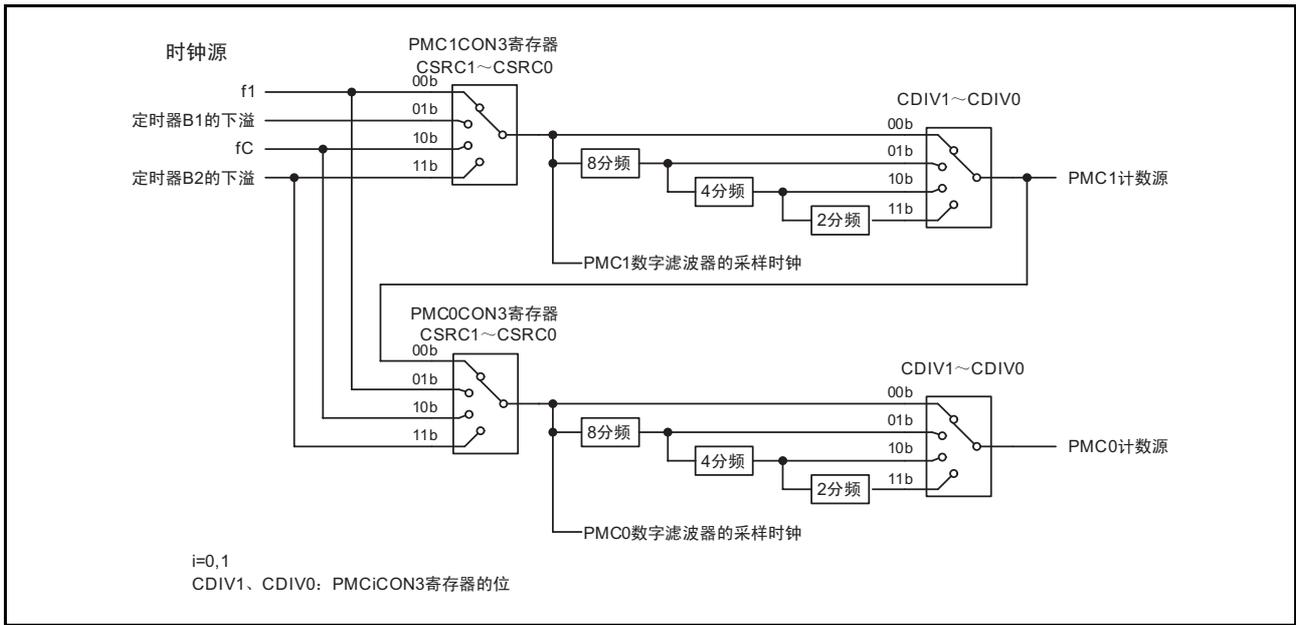


图 22.3 遥控器信号接收功能的框图 (3/3) (PMCI 计数源)

表 22.2 输入 / 输出引脚

引脚名	输入 / 输出	功能
PMC0	输入 (注 1)	外部脉冲输入
PMC1		

注 1. 必须将引脚复用的端口方向位置“0”(输入模式)。

## 22.2 寄存器说明

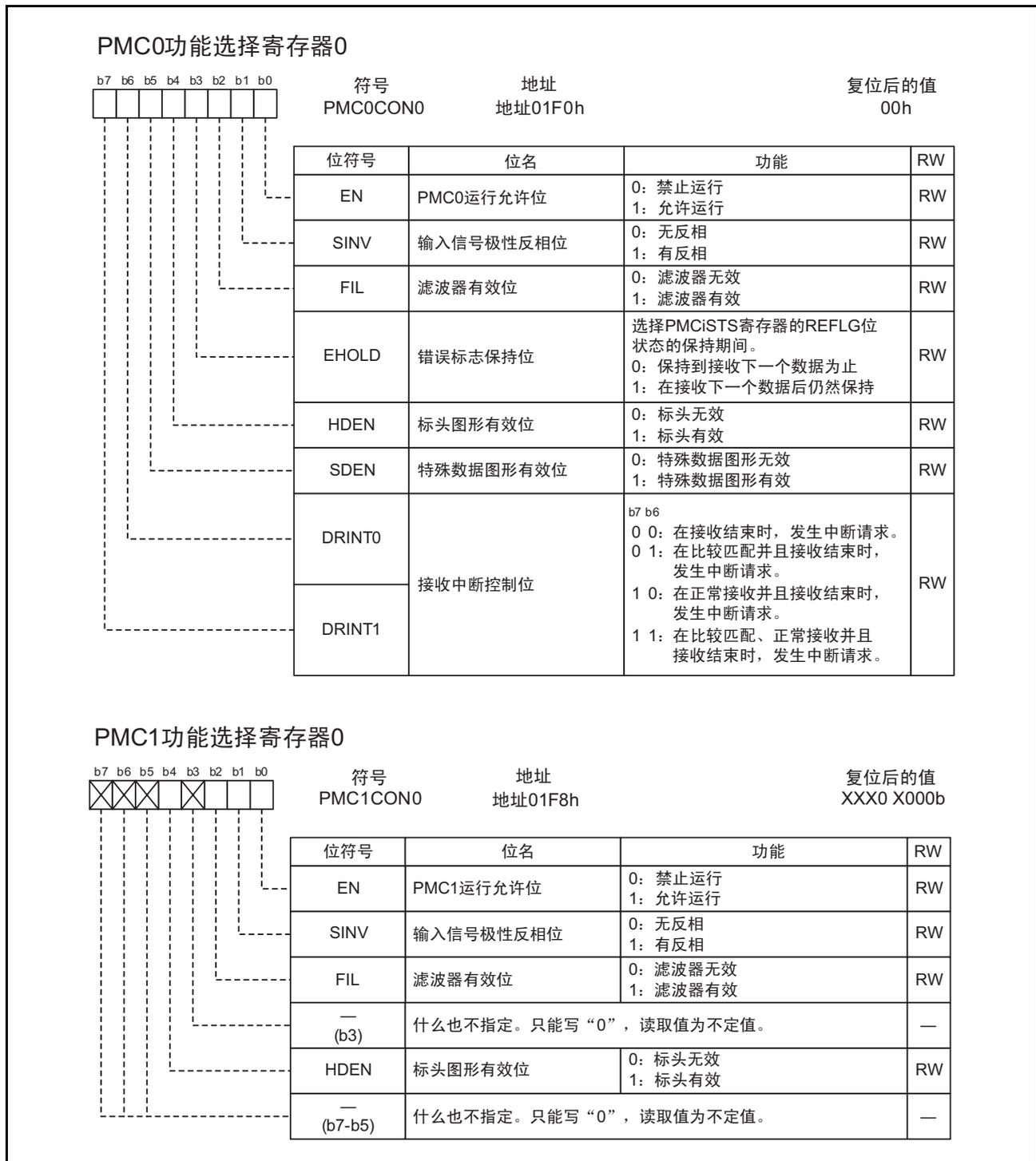
表 22.3 寄存器结构 (PMC0 电路)

地址	寄存器名	寄存器符号	复位后的值
01F0h	PMC0 功能选择寄存器 0	PMC0CON0	00h
01F1h	PMC0 功能选择寄存器 1	PMC0CON1	00XX 0000b
01F2h	PMC0 功能选择寄存器 2	PMC0CON2	0000 00X0b
01F3h	PMC0 功能选择寄存器 3	PMC0CON3	00h
01F4h	PMC0 状态寄存器	PMC0STS	00h
01F5h	PMC0 中断源寄存器	PMC0INT	00h
01F6h	PMC0 比较控制寄存器	PMC0CPC	XXX0 X000b
01F7h	PMC0 比较值的设定寄存器	PMC0CPD	00h
D080h D081h	PMC0 标头图形的设定寄存器 (MIN)	PMC0HDPMIN	00h XXXX X000b
D082h D083h	PMC0 标头图形的设定寄存器 (MAX)	PMC0HDPMAX	00h XXXX X000b
D084h	PMC0 数据 0 图形的设定寄存器 (MIN)	PMC0D0PMIN	00h
D085h	PMC0 数据 0 图形的设定寄存器 (MAX)	PMC0D0PMAX	00h
D086h	PMC0 数据 1 图形的设定寄存器 (MIN)	PMC0D1PMIN	00h
D087h	PMC0 数据 1 图形的设定寄存器 (MAX)	PMC0D1PMAX	00h
D088h D089h	PMC0 测量结果寄存器	PMC0TIM	00h
D08Ah D08Bh	PMC0 计数值寄存器	PMC0BC	00h
D08Ch	PMC0 接收数据的保存寄存器 0	PMC0DAT0	00h
D08Dh	PMC0 接收数据的保存寄存器 1	PMC0DAT1	00h
D08Eh	PMC0 接收数据的保存寄存器 2	PMC0DAT2	00h
D08Fh	PMC0 接收数据的保存寄存器 3	PMC0DAT3	00h
D090h	PMC0 接收数据的保存寄存器 4	PMC0DAT4	00h
D091h	PMC0 接收数据的保存寄存器 5	PMC0DAT5	00h
D092h	PMC0 接收位数寄存器	PMC0RBIT	XX00 0000b

表 22.4 寄存器结构 (PMC1 电路)

地址	寄存器名	寄存器符号	复位后的值
01F8h	PMC1 功能选择寄存器 0	PMC1CON0	XXX0 X000b
01F9h	PMC1 功能选择寄存器 1	PMC1CON1	XXXX 0X00b
01FAh	PMC1 功能选择寄存器 2	PMC1CON2	0000 00X0b
01FBh	PMC1 功能选择寄存器 3	PMC1CON3	00h
01FCh	PMC1 状态寄存器	PMC1STS	X000 X00Xb
01FDh	PMC1 中断源寄存器	PMC1INT	X000 X00Xb
D094h D095h	PMC1 标头图形的设定寄存器 (MIN)	PMC1HDPMIN	00h XXXX X000b
D096h D097h	PMC1 标头图形的设定寄存器 (MAX)	PMC1HDPMAX	00h XXXX X000b
D098h	PMC1 数据 0 图形的设定寄存器 (MIN)	PMC1D0PMIN	00h
D099h	PMC1 数据 0 图形的设定寄存器 (MAX)	PMC1D0PMAX	00h
D09Ah	PMC1 数据 1 图形的设定寄存器 (MIN)	PMC1D1PMIN	00h
D09Bh	PMC1 数据 1 图形的设定寄存器 (MAX)	PMC1D1PMAX	00h
D09Ch D09Dh	PMC1 测量结果寄存器	PMC1TIM	00h 00h
D09Eh D09Fh	PMC1 计数值寄存器	PMC1BC	00h 00h

## 22.2.1 PMCi 功能选择寄存器 0 (PMCiCON0) (i=0,1)



**EN (PMC0 运行允许位) (b0)**

EN 位是控制 PMC<sub>i</sub> 运行的开始 / 停止的位。必须通过 PMC<sub>i</sub>CON2 寄存器的 ENFLG 位确认是否已开始或者停止运行。

**EHOLD (错误标志保持位) (b3)**

如果发生接收错误, 就能通过 EHOLD 位选择将 PMC0STS 寄存器的 REFLG 位为 “1” (有接收错误) 的状态保持到什么时候。详细内容请参照 “22.2.5 PMC<sub>i</sub> 状态寄存器 (PMC<sub>i</sub>STS) (i=0,1)” 的 “REFLG (接收错误标志) (b1)”。

**HDEN (标头图形有效位) (b4)**

当 HDEN 位为 “1” (标头有效) 时, 如果在检测到标头之前, 检测到数据 0、数据 1 或者特殊数据, 就会出现以下的情况:

- PMC<sub>i</sub>STS 寄存器的 REFLG 位变为 “1” (发生错误)。
- PMC<sub>i</sub>STS 寄存器的 PTD0FLG 位、PTD1FLG 位和 SDFLG 位不变。
- PMC0DAT0 ~ PMC0DAT5 寄存器不变。

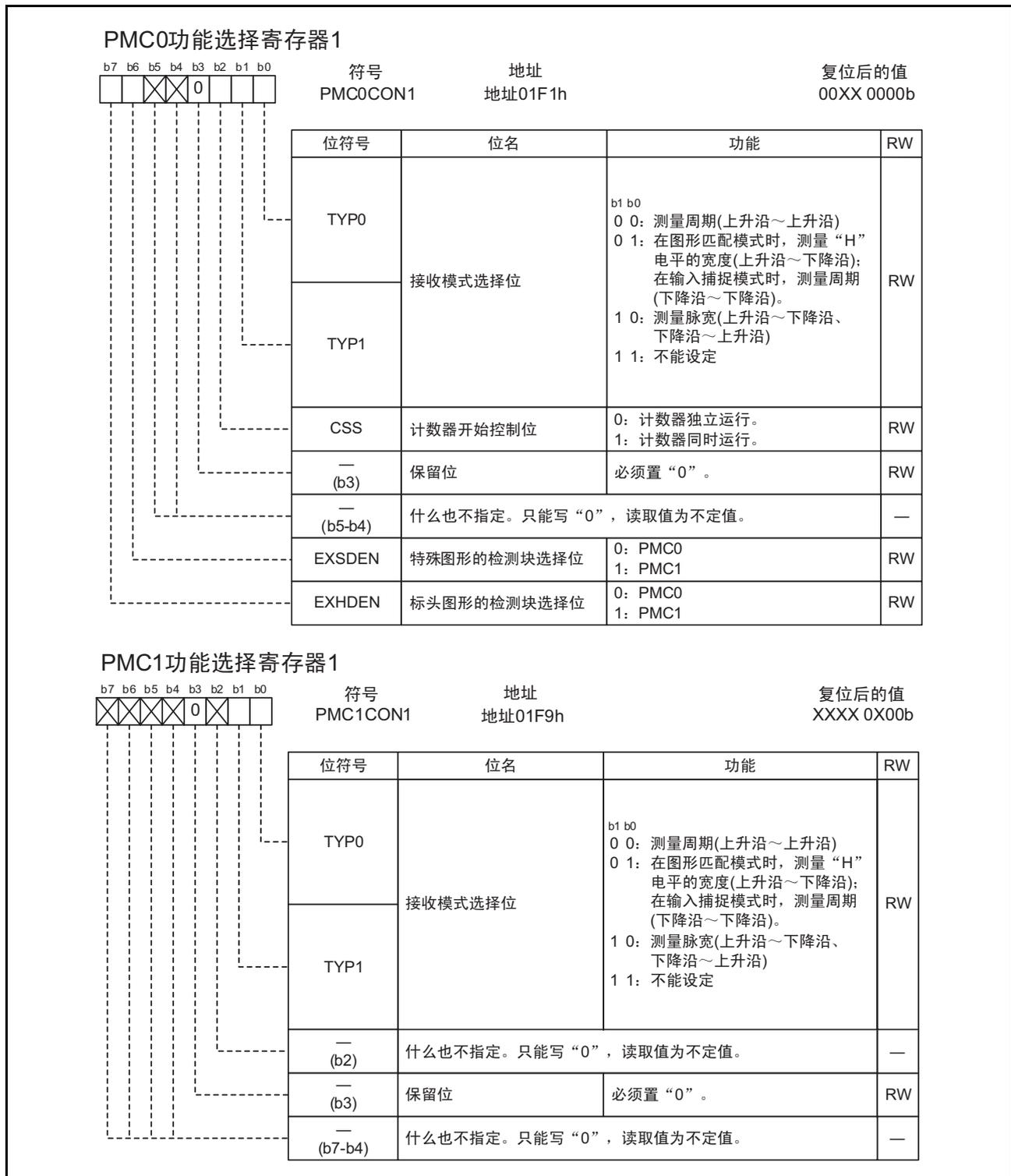
**DRINT1 ~ DRINT0 (接收中断控制位) (b7 ~ b6)**

能选择数据接收结束中断请求的发生条件。

在设定 DRINT1 ~ DRINT0 位后, 必须将 PMC0INT 寄存器的 DRINT 位置 “1” (允许接收结束中断)。

在将 DRINT1 位置 “1” 时, 必须将 PMC0CON0 寄存器的 EHOLD 位置 “1” (在接收下一个数据后仍保持 REFLG 位的状态)。

## 22.2.2 PMCi 功能选择寄存器 1 (PMCiCON1) (i=0,1)



EXSDEN (特殊图形的检测块选择位) (b6)

EXHDEN (标头图形的检测块选择位) (b7)

在图形匹配模式中, 必须在 PMC0 和 PMC1 联动时使用这些位, 否则就将这些位置“0”。

当 PMC0CON0 寄存器的 HDEN 位为“1”(标头有效)并且 SDEN 位为“1”(特殊数据有效)时, 必须将 EXHDEN 位和 EXSDEN 位置“01b”或者“10b”。

## 22.2.3 PMCi 功能选择寄存器 2 (PMCiCON2) (i=0,1)

PMCO功能选择寄存器2		符号	地址	复位后的值
		PMCOCON2	地址01F2h	0000 00X0b
位符号	位名	功能		RW
ENFLG	PMCO状态标志	0: 停止 1: 运行中		RO
— (b1)	保留位	读取值为不定值。		RO
— (b2)	保留位	必须置“0”。		RW
INFLG	输入信号标志	0: PMCi内部输入信号的电平为“L”。 1: PMCi内部输入信号的电平为“H”。		RO
CEFLG	计数器上溢标志	0: 无上溢 1: 有上溢		RO
CEINT	计数器上溢中断允许位	0: 禁止 1: 允许		RW
PSEL0	输入引脚选择位	b7 b6 0 0: 和PMCI相同。 0 1: PMCO引脚		RW
PSEL1		1 0: 不能设定 1 1: 不能设定		

PMCI功能选择寄存器2		符号	地址	复位后的值
		PMCI CON2	地址01FAh	0000 00X0b
位符号	位名	功能		RW
ENFLG	PMCI状态标志	0: 停止 1: 运行中		RO
— (b1)	保留位	读取值为不定值。		RO
— (b2)	保留位	必须置“0”。		RW
INFLG	输入信号标志	0: PMCi内部输入信号的电平为“L”。 1: PMCi内部输入信号的电平为“H”。		RO
CEFLG	计数器上溢标志	0: 无上溢 1: 有上溢		RO
CEINT	计数器上溢中断允许位	0: 禁止 1: 允许		RW
PSEL0	输入引脚选择位	b7 b6 0 0: 什么也不选择。 0 1: PMCO引脚		RW
PSEL1		1 0: PMCI引脚 1 1: 不能设定		

## CEFLG (计数器上溢标志) (b4)

[为“0”的条件]

- EN位为“0”(PMCI停止运行)。
- 在进行PMCI CON1寄存器的TYP1~TYP0位选择的测量时。

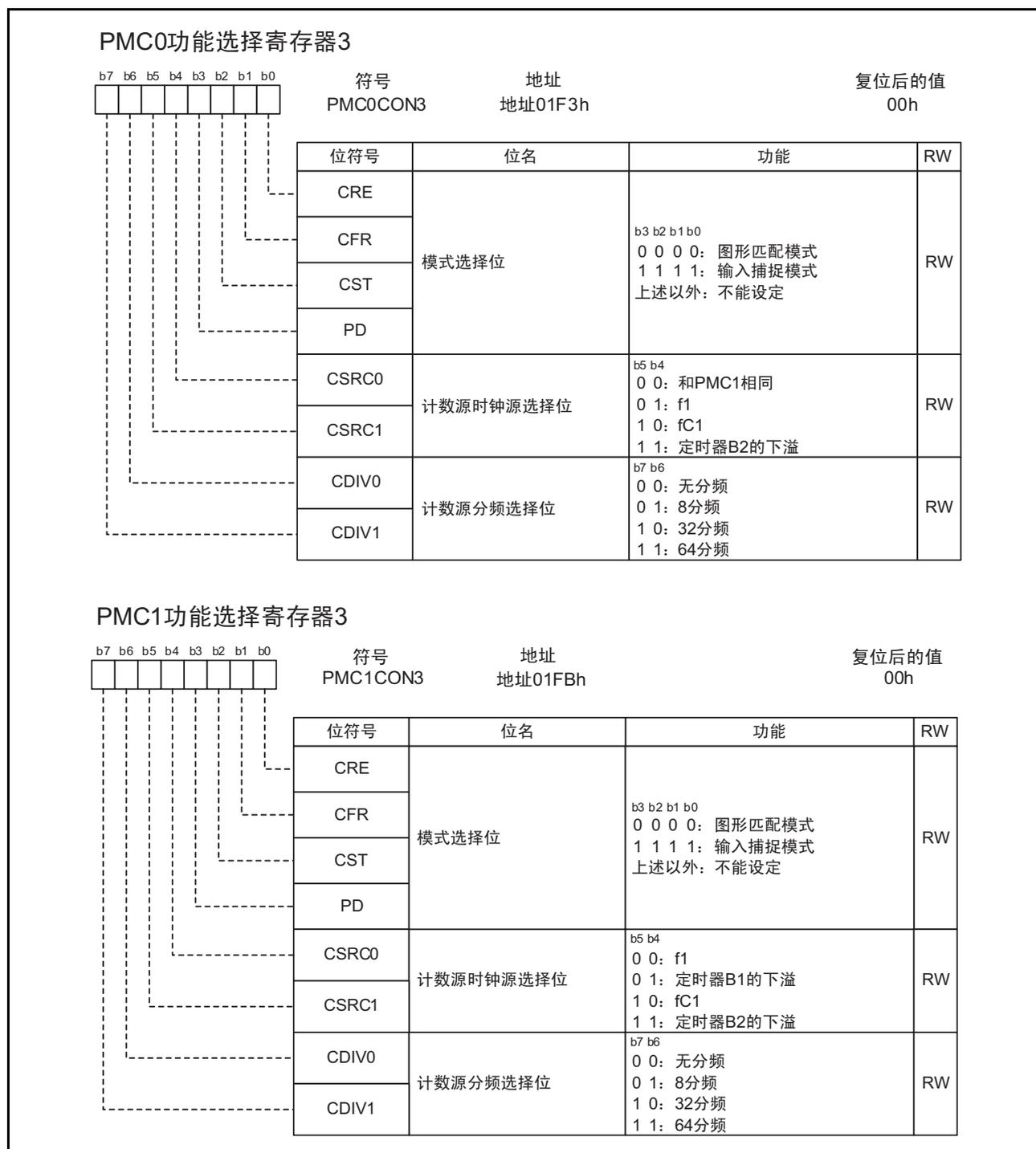
[为“1”的条件]

- 第1次的计数器上溢(值超过“FFFFh”)

## PSEL1~PSEL0(输入引脚选择位)(b7~b6)

必须在PMCI CON0寄存器的EN位和PMCI CON2寄存器的ENFLG位都为“0”(PMCI停止运行)时更改PSEL1~PSEL0位。

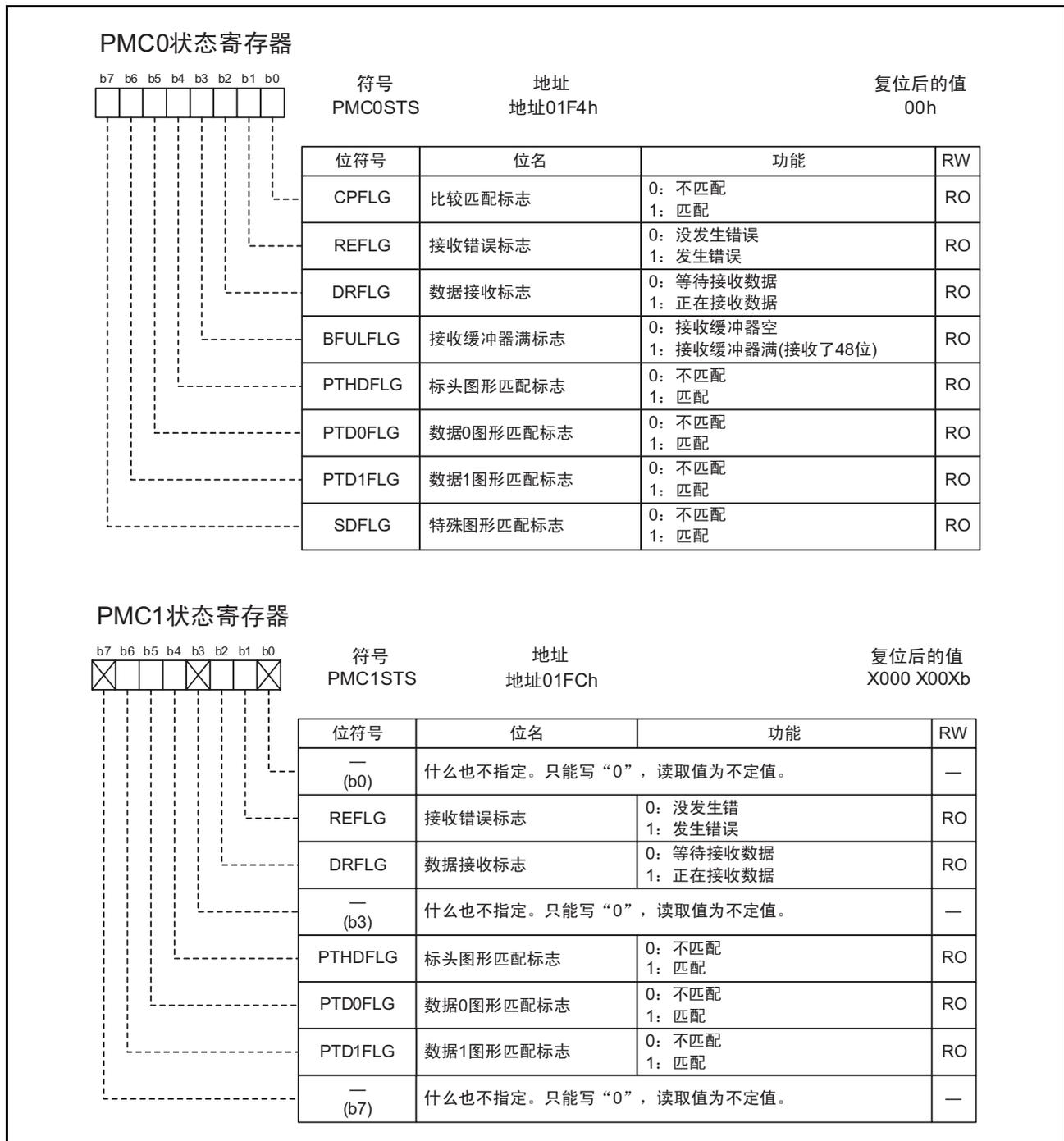
## 22.2.4 PMCi 功能选择寄存器 3 (PMCiCON3) (i=0,1)



## CDIV1 ~ CDIV0 (计数源分频选择位) (b7 ~ b6)

在将 PMCOCON3 寄存器的 CSRC1 ~ CSRC0 位置 “00b” (和 PMC1 相同) 时, 必须将 PMCOCON3 寄存器的 CDIV1 ~ CDIV0 位置 “00b” (无分频)。

## 22.2.5 PMCi 状态寄存器 (PMCiSTS) (i=0,1)



**CPFLG (比较匹配标志) (b0)**

CPFLG 位在 PMC0CPC 寄存器的 CPEN 位为 “1” (允许比较) 时有效。

[为 “0” 的条件]

- PMC0STS 寄存器的 DRFLG 位从 “0” 变为 “1” (开始接收下一个帧)。
- 在 CPFLG 位变为 “1” 后, 如果在接收到第 48 位后继续接收 (DRFLG 位为 “1” (正在接收)), 而在接收到 bit n 后没有发生比较匹配 (n 为 PMC0CPC 寄存器的 CPN2 ~ CPN0 位的设定值)。

[为 “1” 的条件]

- PMC0CPD 寄存器和 PMC0DAT0 寄存器的值相同 (假设 PMC0CPC 寄存器的 CPN2 ~ CPN0 位的设定值为 n, 则 PMC0CPD 寄存器的 bit n ~ bit0 和 PMC0DAT0 寄存器的 bit n ~ bit0 相同)。

**REFLG (接收错误标志) (b1)**

REFLG 位是表示接收错误的标志。REFLG 位的变化条件受 PMCiCON0 寄存器的 HDEN 位、PMC0CON0 寄存器的 EHOLD 位和 SDEN 位的影响。REFLG 位的变化条件如表 22.5 所示。

表 22.5 REFLG 位的变化条件

位的设定 (注 1)		REFLG 位为 “1” 的条件 (注 2)	REFLG 位为 “0” 的条件 (注 2、注 3)
EHOLD	HDEN		
0	0	输入信号的宽度既不是数据 0, 也不是数据 1 (特殊数据)。	接收到数据 0 或者数据 1 (或者特殊数据)。
0	1	<ul style="list-style-type: none"> <li>• 输入信号的宽度既不是标头, 也不是数据 0 和数据 1 (特殊数据)。</li> <li>• 在检测到标头之前, 检测到数据 0 或者数据 1 (或者特殊数据)。</li> </ul>	<ul style="list-style-type: none"> <li>• 接收到标头。</li> <li>• 在接收到标头后, 接收到数据 0 或者数据 1 (或者特殊数据)。</li> </ul>
1	0	输入信号的宽度既不是数据 0, 也不是数据 1 (特殊数据)。	—
1	1	<ul style="list-style-type: none"> <li>• 输入信号的宽度既不是标头, 也不是数据 0 和数据 1 (特殊数据)。</li> <li>• 在检测到标头之前, 检测到数据 0 或者数据 1 (或者特殊数据)。</li> </ul>	接收到标头。

EHOLD: PMC0CON0 寄存器的位

HDEN: PMCiCON0 寄存器的位 (i=0,1)

注 1. 在 PMC1 独立运行时, 请参照 EHOLD 位为 “0” 时的情况。

注 2. 当 PMC0CON0 寄存器的 SDEN 位为 “1” (特殊数据有效) 时, 特殊数据也为变化条件。

注 3. 在以下条件下, 与 HDEN 位和 EHOLD 位无关, REFLG 位变为 “0”:

- EN 位为 “0” (PMCi 停止运行)。
- PMCiSTS 寄存器的 DRFLG 位从 “0” 变为 “1” (开始接收下一个帧)。

**DRFLG (数据接收标志) (b2)**

DRFLG 位表示遥控器信号的接收状态。

[为 “0” 的条件]

- 计数器的值大于 PMCiHDPMAX、PMCiD0PMAX 和 PMCiD1PMAX 寄存器的值 (如果计数器的值大于这些寄存器的值, DRFLG 位就在 1 ~ 2 个计数源周期后变为 “0”)。

[为 “1” 的条件]

因 PMCiCON1 寄存器的 TYP1 ~ TYP0 位 (选择接收模式) 而不同。

- 当 TYP1 ~ TYP0 位为 “00b” (测量脉冲周期) 或者 “01b” (测量脉冲的 “H” 电平宽度) 时  
PMCi 内部输入信号的上升沿
- 当 TYP1 ~ TYP0 位为 “10b” (测量脉宽) 时  
PMCi 内部输入信号的上升沿和下降沿

## BFULFLG（接收缓冲器满标志）（b3）

[为“0”的条件]

- PMCORBIT 寄存器的值从“48”变为“1”。

[为“1”的条件]

- PMCORBIT 寄存器的值为“48”。

## PTHDFLG（标头图形匹配标志）（b4）

## PTD0FLG（数据 0 图形匹配标志）（b5）

## PTD1FLG（数据 1 图形匹配标志）（b6）

## SDFLG（特殊图形匹配标志）（b7）

[为“0”的条件]

- EN 位为“0”（PMCi 停止运行）。
- PMCiSTS 寄存器的 DRFLG 位从“0”变为“1”（开始接收下一个帧）。
- 参照“表 22.6 测量结果和标志的关系”。

[为“1”的条件]

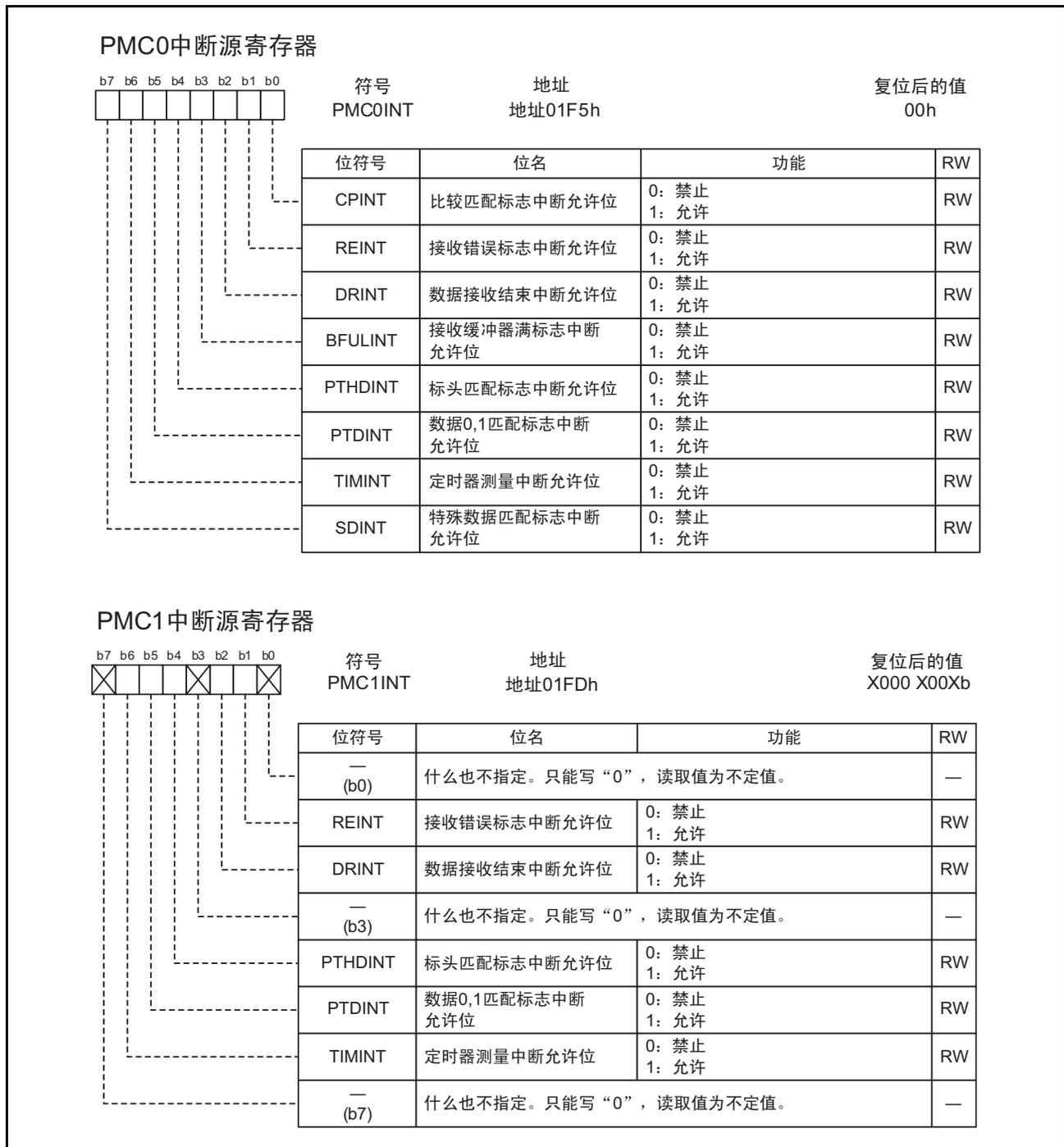
- 参照“表 22.6 测量结果和标志的关系”

表 22.6 测量结果和标志的关系

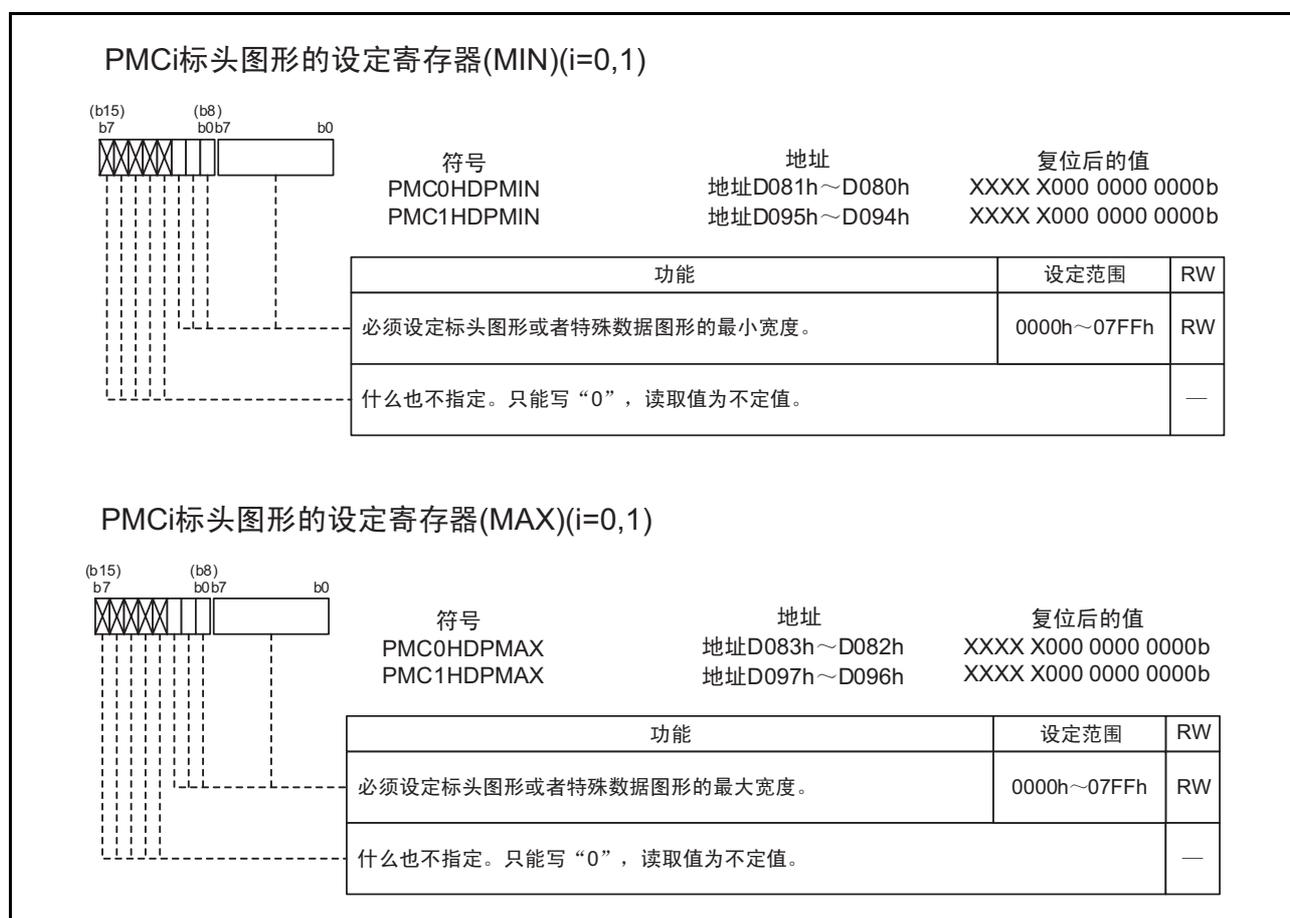
PMCiTIM 寄存器的内容（测量结果） 和各寄存器的比较结果	标志的内容			
	PTHDFLG	PTD0FLG	PTD1FLG	SDFLG
PMCiHDPMIN 寄存器的值 ≤ PMCiTIM 寄存器的值 ≤ PMCiHDPMAX 寄存器的值（通过 PMCi 测量标头）	1	0	0	0
PMCiD0PMIN 寄存器的值 ≤ PMCiTIM 寄存器的值 ≤ PMCiD0PMAX 寄存器的值	0	1（注 1）	0	0
PMCiD1PMIN 寄存器的值 ≤ PMCiTIM 寄存器的值 ≤ PMCiD1PMAX 寄存器的值	0	0	1（注 1）	0
PMCiHDPMIN 寄存器的值 ≤ PMCiTIM 寄存器的值 ≤ PMCiHDPMAX 寄存器的值 （通过 PMCi 测量特殊数据）	0	0	0	1（注 1）
上述以外	0	0	0	0

注 1. 当 PMCiCON0 寄存器的 HDEN 位为“1”（标头有效）时，如果是在检测到标头之前，PTD0FLG 位、PTD1FLG 位和 SDFLG 位就不变。

## 22.2.6 PMCi 中断源寄存器 (PMCiINT) (i=0,1)



### 22.2.7 PMCi 标头图形的设定寄存器 (MIN) (PMCiHDPMIN) (i=0,1) PMCi 标头图形的设定寄存器 (MAX) (PMCiHDPMAX) (i=0,1)



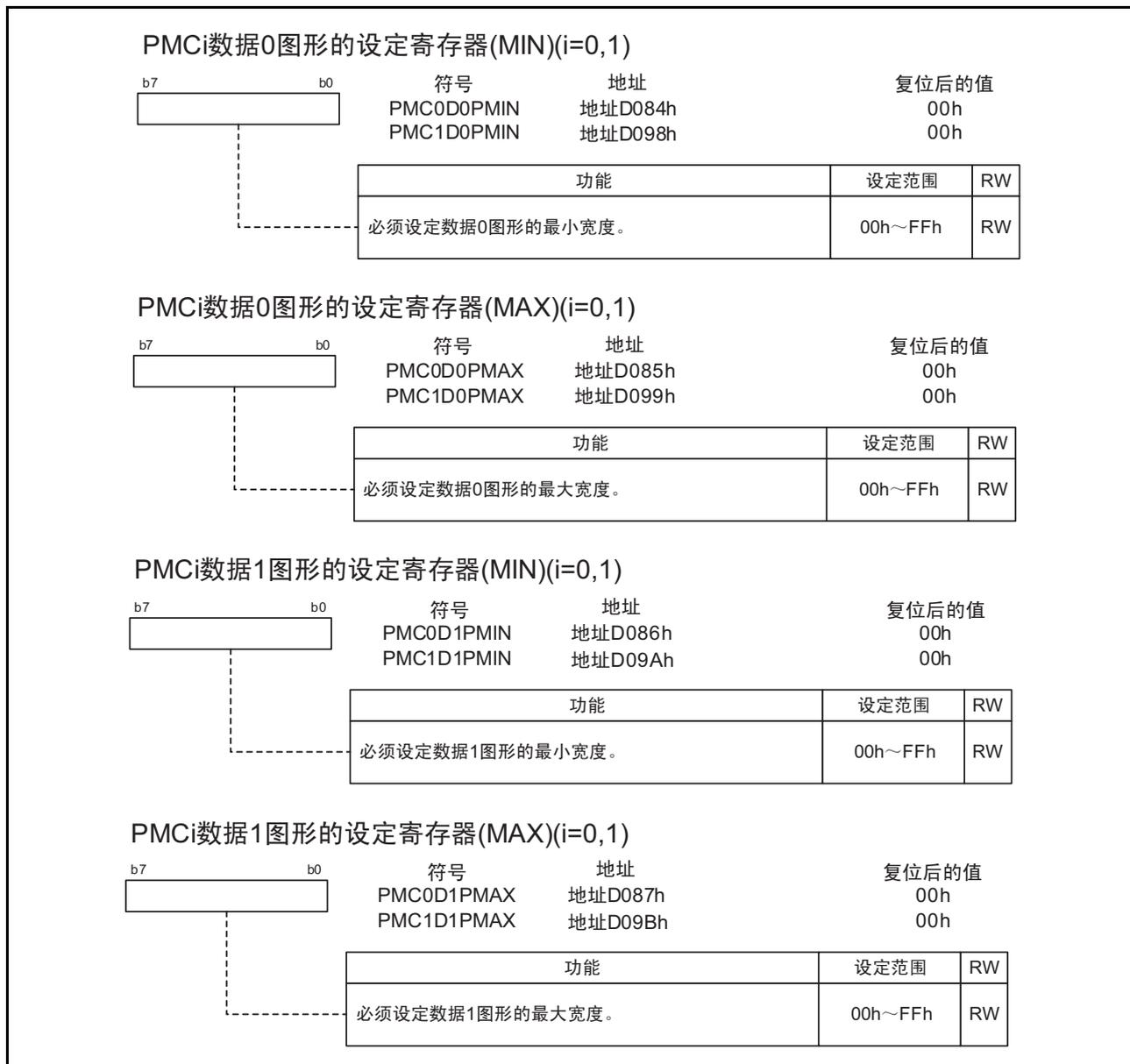
必须给 PMCiHDPMIN 寄存器设定标头图形或者特殊数据图形的最小宽度，给 PMCiHDPMAX 寄存器设定最大宽度。

$$\text{设定值 } n = \frac{\text{标头或者特殊数据的图形最小宽度 (最大宽度)}}{\text{计数源}}$$

必须给这些寄存器设定不同于数据 0 和数据 1 的值，而且 PMCiHDPMIN 寄存器的值 < PMCiHDPMAX 寄存器的值。

在不使用标头或者特殊数据的检测时，必须将 PMCiHDPMIN 寄存器和 PMCiHDPMAX 寄存器置“0000h”。

- 22.2.8 PMCi 数据 0 图形的设定寄存器 (MIN) (PMCiD0PMIN) (i=0,1)  
 PMCi 数据 0 图形的设定寄存器 (MAX) (PMCiD0PMAx) (i=0,1)  
 PMCi 数据 1 图形的设定寄存器 (MIN) (PMCiD1PMIN) (i=0,1)  
 PMCi 数据 1 图形的设定寄存器 (MAX) (PMCiD1PMAx) (i=0,1)



必须给 PMCiD0PMIN 寄存器设定数据 0 图形的最小宽度，给 PMCiD0PMAx 寄存器设定最大宽度。同样，必须给 PMCiD1PMIN 寄存器设定数据 1 图形的最小宽度，给 PMCiD1PMAx 寄存器设定最大宽度。

$$\text{设定值 } n = \frac{\text{数据0或者数据1的图形最小宽度 (最大宽度)}}{\text{计数源}}$$

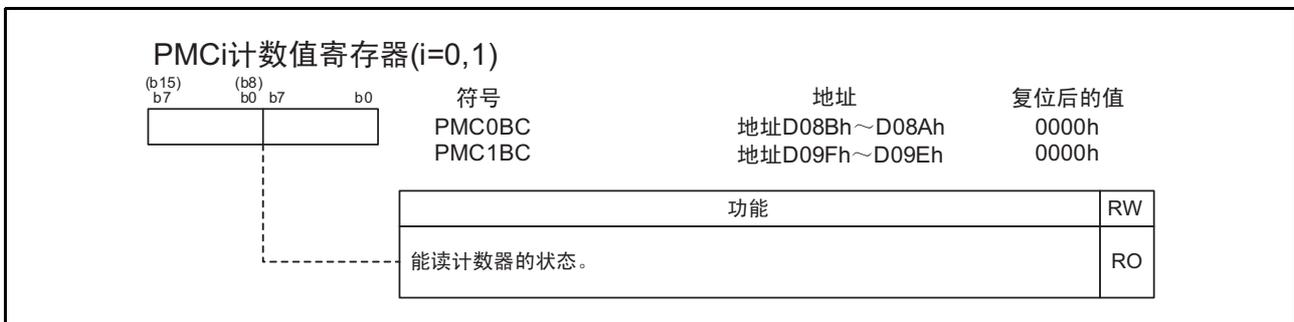
数据 0、数据 1、标头或者特殊数据的图形必须为不同的值，而且 PMCiD0PMIN 寄存器的值 < PMCiD0PMAx 寄存器的值、PMCiD1PMIN 寄存器的值 < PMCiD1PMAx 寄存器的值。

在不使用数据 0 的检测时，必须将 PMCiD0PMIN 和 PMCiD0PMAx 寄存器置“00h”；在不使用数据 1 的检测时，必须将 PMCiD1PMIN 和 PMCiD1PMAx 寄存器置“00h”。

## 22.2.9 PMCi 测量结果寄存器 (PMCiTIM) (i=0,1)



## 22.2.10 PMCi 计数器值寄存器 (PMCiBC) (i=0,1)



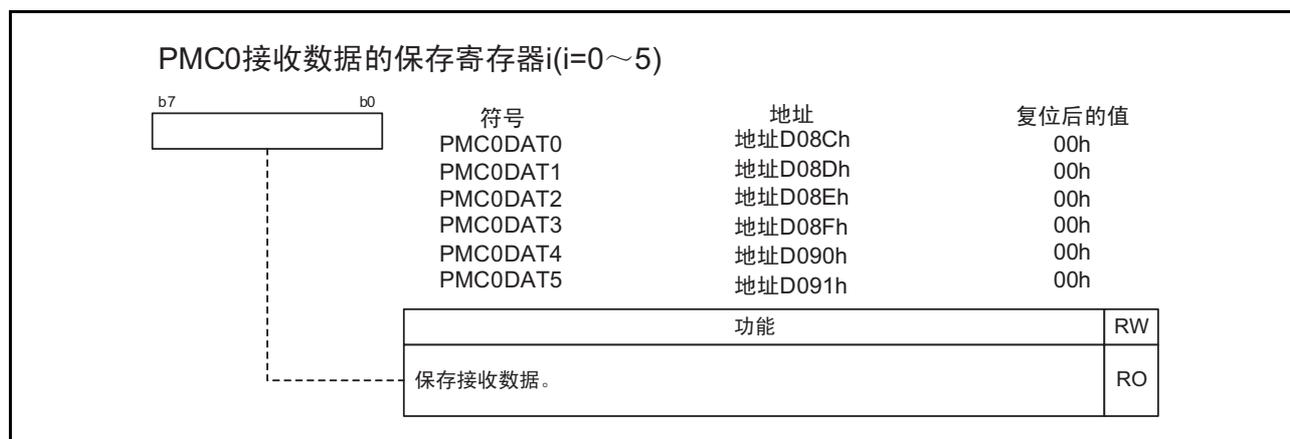
## 22.2.11 PMC0 接收位数寄存器 (PMC0RBIT)



对检测到的数据 0 或者数据 1 的个数进行计数，并指定要保存的缓冲器的位的位置。如果超过“48”，就恢复为“1”。另外，不对标头和特殊数据进行计数。

当 PMCOSTS 寄存器的 DRFLG 位从“0”变为“1”时，PMC0RBIT 寄存器变为“0”。

## 22.2.12 PMC0 接收数据的保存寄存器 i (PMC0DATi) (i=0 ~ 5)



如果检测到数据 0 或者数据 1，就根据 PMC0RBIT 寄存器，将结果逐位进行保存。从 PMC0DAT0 寄存器的 bit0 开始，按顺序保存数据。数据的保存顺序如表 22.7 所示。

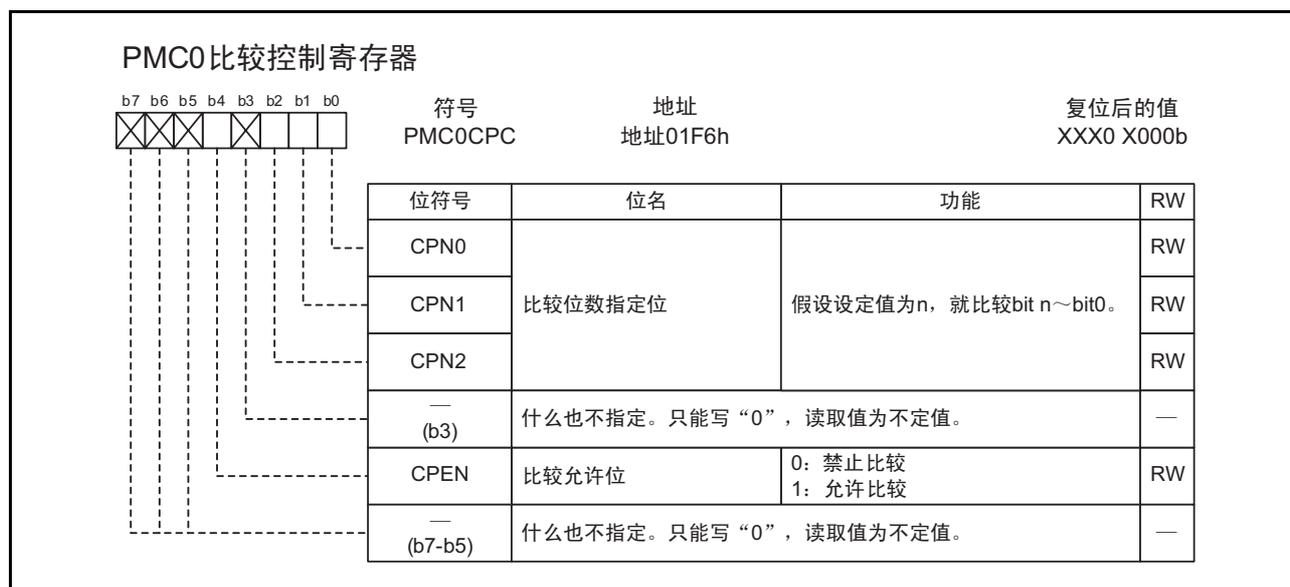
从第 1 个位置开始，按顺序重写第 49 位以后的位以及 PMCiSTS 寄存器的 DRFLG 位从“0”变为“1”后（开始接收下一个帧）的数据。

不保存标头和特殊数据。

表 22.7 数据的保存顺序

寄存器	b7	b6	b5	b4	b3	b2	b1	b0
PMC0DAT0	8	7	6	5	4	3	2	1
PMC0DAT1	16	15	14	13	12	11	10	9
PMC0DAT2	24	23	22	21	20	19	18	17
PMC0DAT3	32	31	30	29	28	27	26	25
PMC0DAT4	40	39	38	37	36	35	34	33
PMC0DAT5	48	47	46	45	44	43	42	41

## 22.2.13 PMC0 比较控制寄存器 (PMC0CPC)



## CPN2 ~ CPN0 (比较位数指定位) (b2 ~ b0)

CPN2 ~ CPN0 位在 CPEN 位为“1”(允许比较)时有效。

假设 CPN2 ~ CPN0 位的设定值为 n, 就比较 bit n ~ bit0。

例 1) 设定值为 0 时

将 PMC0CPD 寄存器的 bit0 和 PMC0DAT0 寄存器的 bit0 进行比较。

例 2) 设定值为 7 时

将 PMC0CPD 寄存器的 bit7 ~ bit0 和 PMC0DAT0 寄存器的 bit7 ~ bit0 进行比较。

## CPEN (比较允许位) (b4)

当 CPEN 位为“1”(允许比较)时, 将 PMC0CPD 寄存器和 PMC0DAT0 寄存器的内容进行比较。

如果比较结果相同, PMC0STS 寄存器的 CPFLG 就变为“1”(比较匹配)。

## 22.2.14 PMC0 比较值的设定寄存器 (PMC0CPD)



在 PMC0CPC 寄存器的 CPEN 位为“1”(允许比较)时, PMC0CPD 寄存器有效。

能通过 PMC0CPC 寄存器的 CPN2 ~ CPN0 位选择要比较的位。

## 22.3 运行说明

### 22.3.1 有关多个模式的共同事项

#### 22.3.1.1 计数源

能选择计数源的时钟源和分频，必须通过 PMCiCON3 寄存器的 CSRC1 ~ CSRC0 位和 CDIV1 ~ CDIV0 位进行选择（参照“图 22.3 遥控器信号接收功能的框图（3/3）（PMCi 计数源）”）。

在使用 fC 时，必须将 PM2 寄存器的 PM25 位置“1”（允许提供外围功能时钟 fC）。fC 的详细内容请参照“8. 时钟发生电路”。

如果使用定时器 B1 和定时器 B2 的下溢，就在定时器 B1 和定时器 B2 每次发生下溢时，定时器 B1 和定时器 B2 的内部信号反相。因此内部信号为计数源，所以定时器 B1 和定时器 B2 的 2 个下溢周期为 1 个计数源周期。选择定时器 B1 和定时器 B2 下溢时的时钟源如图 22.4 所示，必须在定时器模式中使用定时器 B1 和定时器 B2，定时器 B 的详细内容请参照“18. 定时器 B”。

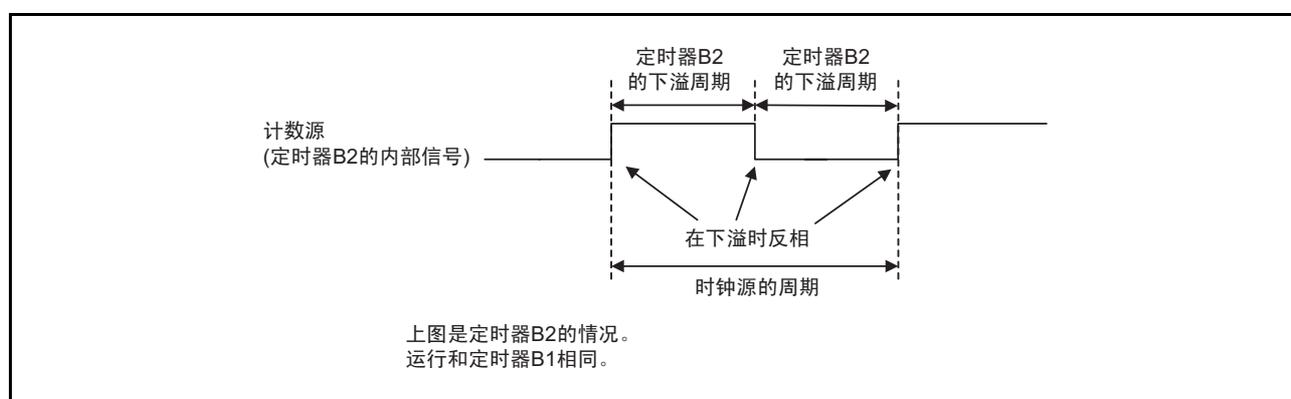


图 22.4 选择定时器 B1 和定时器 B2 下溢时的时钟源

在给 PMC0 和 PMC1 设定相同的计数源时，必须将 PMC0CON3 寄存器的 CSRC1 ~ CSRC0 位置“00b”（计数源和 PMC1 的计数源相同），将 PMC0CON3 寄存器的 CDIV1 ~ CDIV0 位置“00b”（无分频）。

#### 22.3.1.2 PMCi 输入

在进行 PMCi 输入时，能进行以下的选择（参照“图 22.2 遥控器信号接收功能的框图（2/3）（PMCi 输入）”）：

- 输入引脚
- 输入极性
- 数字滤波器

能通过 PMCiCON2 寄存器的 PSEL1 ~ PSEL0 位选择 PMCi 信号的输入引脚。

能反转 PMCi 引脚的输入极性，必须通过 PMCiCON0 寄存器的 SINV 位进行选择。

当 PMCiCON0 寄存器的 FIL 位为“1”（数字滤波器有效）时，如果 PMCi 引脚的输入电平连续 4 次相同，就将电平输入到内部电路。数字滤波器的采样时钟为计数源。

PMCi 引脚的输入电平与计数源同步输入到内部电路，而且有产生内部处理引起的延迟。PMCi 输入的延迟如图 22.5 所示。

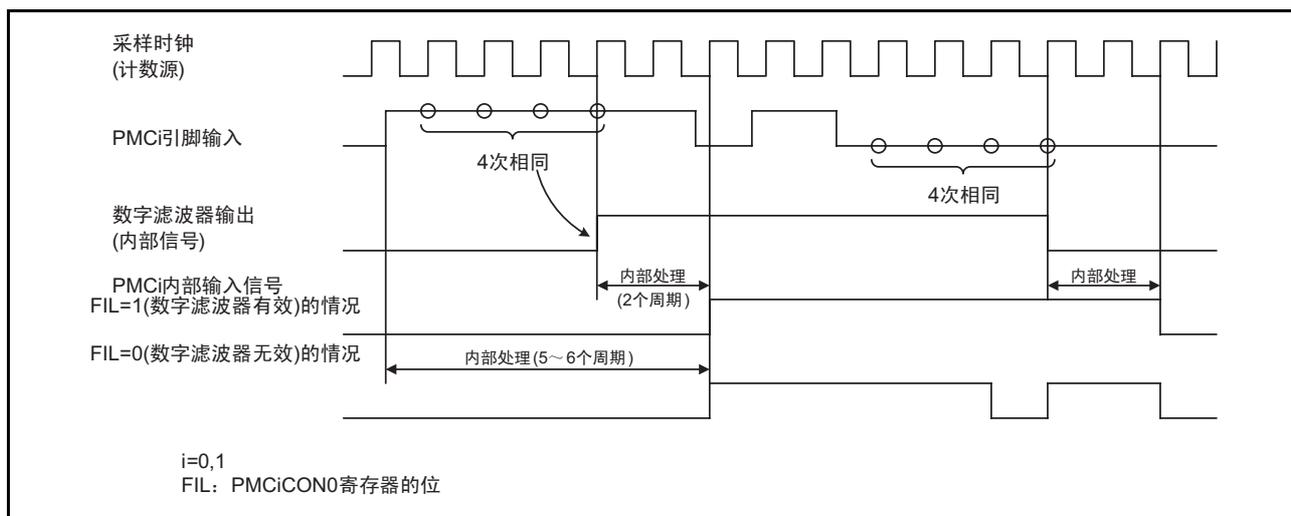


图 22.5 PMCi 输入的延迟

### 22.3.2 图形匹配模式 (PMC0 和 PMC1 独立运行)

图形匹配模式是判断外部脉冲是否与指定图形匹配的模式，数据 0 或者数据 1 的图形能分别测量 PMC0 和 PMC1 的标头。

图形匹配模式 (独立运行) 的规格如表 22.8 所示，图形匹配模式 (独立运行) 中使用的寄存器及其设定值如表 22.9 ~ 22.10 所示，接收模式产生的运行差异 (图形匹配模式) 以及标志变化例子分别如图 22.6 和图 22.7 所示。

表 22.8 图形匹配模式 (独立运行) 的规格

项目		内容	
		PMC0 电路	PMC1 电路
计数源	时钟源	以下任意一个： • fC • f1 • 定时器 B2 下溢 • PMC1 的计数源	以下任意一个： • fC • f1 • 定时器 B1 下溢 • 定时器 B2 下溢
	分频	无分频、8 分频、32 分频或者 64 分频	
计数		递增计数	
检查图形		• 标头或者特殊数据 • 数据 0 • 数据 1	• 标头 • 数据 0 • 数据 1
接收缓冲器		6 个字节 (48 位)	无
中断请求的发生时序		• 接收错误 • 数据接收结束 • 标头匹配 • 数据 0 或者数据 1 匹配 • 特殊数据匹配 • 接收缓冲器满 • 比较匹配	• 接收错误 • 数据接收结束 • 标头匹配 • 数据 0 或者数据 1 匹配
选择功能		• 输入信号反相 • 数字滤波器	

表 22.9 图形匹配模式（独立运行）中使用的寄存器及其设定值（1/2）（注 1）

寄存器	位	功能	
		PMC0	PMC1
PMCiCON0	EN	1	1
	SINV	必须选择输入信号的极性。	必须选择输入信号的极性。
	FIL	必须选择滤波器有效或者无效。	必须选择滤波器有效或者无效。
	EHOLD	必须选择接收错误的保持期间。	—
	HDEN	必须选择标头有效或者无效。	必须选择标头有效或者无效。
	SDEN	必须选择特殊数据有效或者无效。	—
	DRINT0	必须选择接收中断的发生条件。	—
	DRINT1		
PMCiCON1	TYP0	必须选择测量对象。	必须选择测量对象。
	TYP1		
	CSS	0	—
	EXSDEN	0	—
	EXHDEN	0	—
PMCiCON2	ENFLG	这是表示 PMCi 的运行 / 停止的标志。	这是表示 PMCi 的运行 / 停止的标志。
	INFLG	输入信号标志	输入信号标志
	CEFLG	不使用	不使用
	CEINT	0	0
	PSEL0	01b	必须选择输入引脚。
	PSEL1		
PMCiCON3	CRE	0	0
	CFR	0	0
	CST	0	0
	PD	0	0
	CSRC0	必须选择计数源的时钟源。	必须选择计数源的时钟源。
	CSRC1		
	CDIV0	必须选择计数源的分频值。	必须选择计数源的分频值。
	CDIV1		
PMCiSTS	CPFLG	比较匹配标志	—
	REFLG	接收错误标志	接收错误标志
	DRFLG	数据接收标志	数据接收标志
	BFULFLG	接收缓冲器满标志	—
	PTHDFLG	标头图形匹配标志	标头图形匹配标志
	PTD0FLG	数据 0 图形匹配标志	数据 0 图形匹配标志
	PTD1FLG	数据 1 图形匹配标志	数据 1 图形匹配标志
	SDFLG	特殊图形匹配标志	—

i=0,1

—: PMC1 没有此功能。

注 1. 此表的内容不表示步骤。

表 22.10 图形匹配模式（独立运行）中使用的寄存器及其设定值（2/2）（注 1）

寄存器	位	功能	
		PMC0	PMC1
PMCiINT	CPINT	在使用比较匹配标志中断时，必须置“1”。	—
	REINT	在使用接收错误标志中断时，必须置“1”。	在使用接收错误标志中断时，必须置“1”。
	DRINT	在使用数据接收结束中断时，必须置“1”。	在使用数据接收结束中断时，必须置“1”。
	BFULINT	在使用接收缓冲器满标志中断时，必须置“1”。	—
	PTHDINT	在使用标头匹配标志中断时，必须置“1”。	在使用标头匹配标志中断时，必须置“1”。
	PTDINT	在使用数据 0 和数据 1 匹配标志中断时，必须置“1”。	在使用数据 0 和数据 1 匹配标志中断时，必须置“1”。
	TIMINT	在使用定时器测量中断时，必须置“1”。	在使用定时器测量中断时，必须置“1”。
	SDINT	在使用特殊数据匹配标志中断时，必须置“1”。	—
PMC0CPC	CPN0	在使用比较功能时，必须选择要比较的位。	—
	CPN1		
	CPN2		
	CPEP	在使用比较功能时，必须置“1”。	—
PMC0CPD	0 ~ 7	在使用比较功能时，必须设定比较值。	—
PMCiHDPMIN	0 ~ 10	必须设定标头图形的最小值。	必须设定标头图形的最小值。
PMCiHDPMAX	0 ~ 10	必须设定标头图形的最大值。	必须设定标头图形的最大值。
PMCiD0PMIN	0 ~ 7	必须设定数据 0 图形的最小值。	必须设定数据 0 图形的最小值。
PMCiD0PMAX	0 ~ 7	必须设定数据 0 图形的最大值。	必须设定数据 0 图形的最大值。
PMCiD1PMIN	0 ~ 7	必须设定数据 1 图形的最小值。	必须设定数据 1 图形的最小值。
PMCiD1PMAX	0 ~ 7	必须设定数据 1 图形的最大值。	必须设定数据 1 图形的最大值。
PMCiTIM	0 ~ 15	能读脉冲周期和脉宽的测量值。	能读脉冲周期和脉宽的测量值。
PMCiBC	0 ~ 15	能读计数器的值。	能读计数器的值。
PMC0DAT0 ~ PMC0DAT5	0 ~ 7	能读接收数据。	—
PMC0RBIT	0 ~ 5	能读接收位数。	—

i=0,1

—: PMC1 没有此功能。

注 1. 此表的内容不表示步骤。

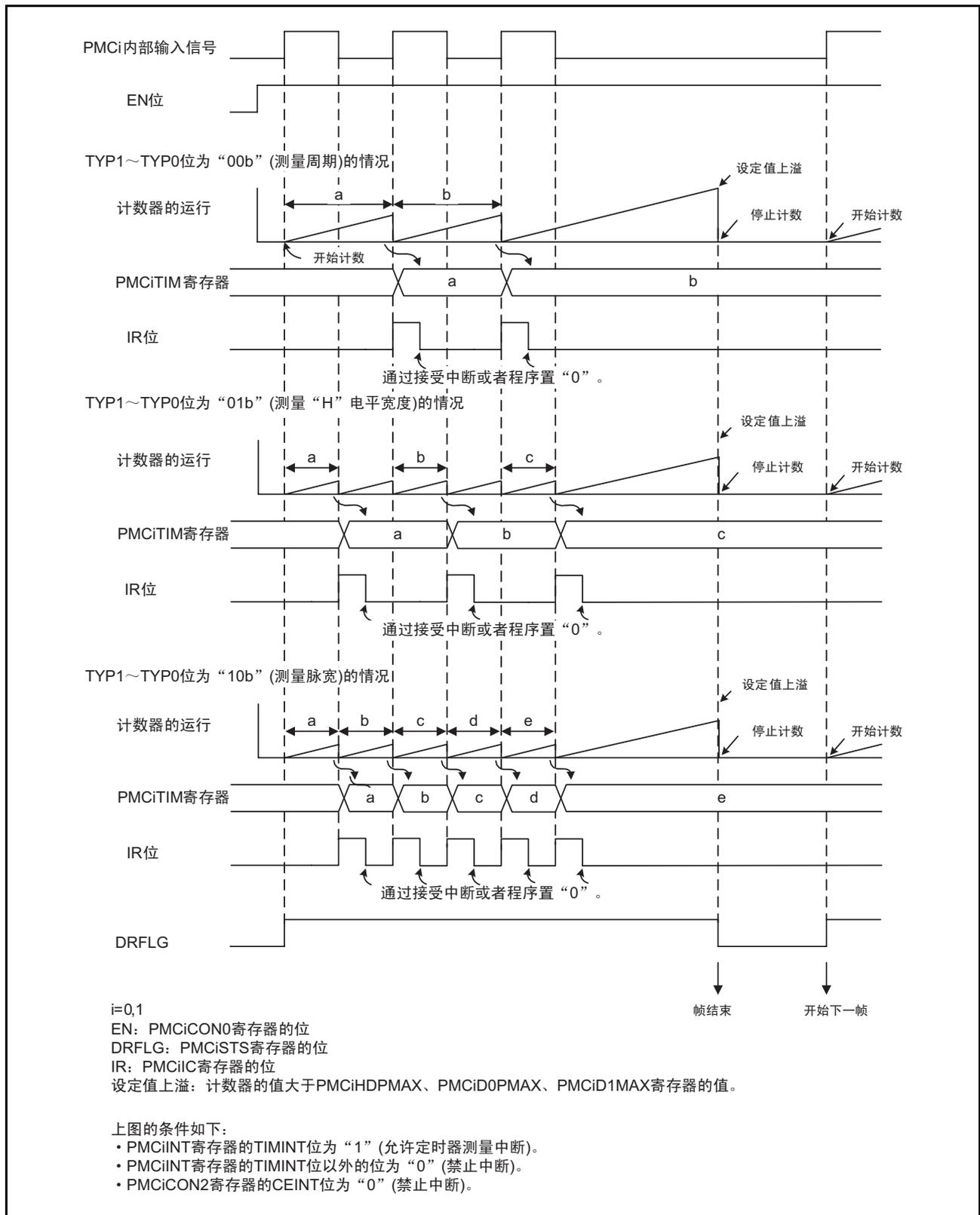


图 22.6 接收模式产生的运行差异 (图形匹配模式)

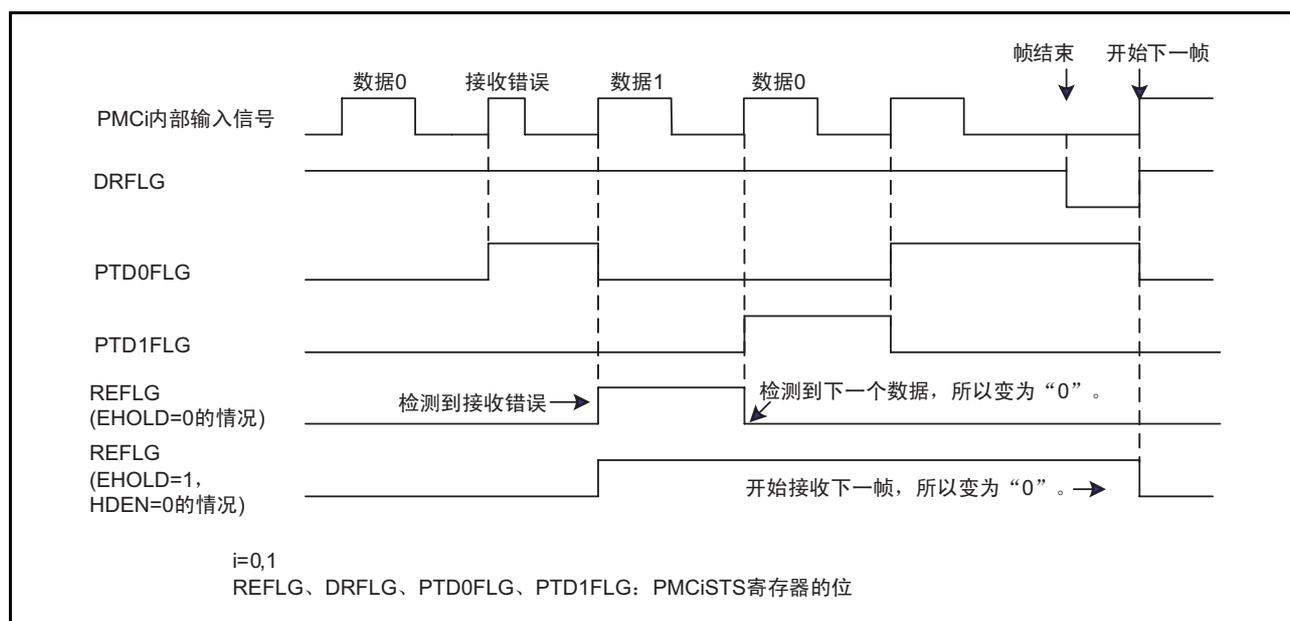


图 22.7 标志变化例子

### 22.3.2.1 标头检测 (PMC0、PMC1)

当 PMCiCON0 寄存器的 HDEN 位为 “1” (标头有效) 时, 如果在检测到标头之前, 检测到数据 0、数据 1 或者特殊数据, 就出现以下的情况:

- PMCiSTS 寄存器的 REFLG 位变为 “1” (发生错误)。
- PMCiSTS 寄存器的 PTD0FLG 位、PTD1FLG 位和 SDFLG 位不变。
- PMC0DAT0 ~ PMC0DAT5 寄存器不变。

在通过 PMC0 检测标头时, 必须将 PMC0CON0 寄存器的 SDEN 位置 “0” (特殊数据无效)。

### 22.3.2.2 特殊数据检测 (PMC0)

当 PMC0CON0 寄存器的 SDEN 位为 “1” (特殊数据有效) 时, 能检测到特殊数据。在检测特殊数据时, 必须将 PMC0CON0 寄存器的 HDEN 位置 “0” (标头无效)。

### 22.3.2.3 接收数据缓冲器 (PMC0)

这是用于保存接收数据的 6 字节 (48 位) 缓冲器。如果数据超过 48 位, 就从第 1 位数据开始, 按顺序进行重写 (请参照 “22.2.12 PMC0 接收数据的保存寄存器 i (PMC0DATi) (i=0 ~ 5)” 和 “22.2.11 PMC0 接收位数寄存器 (PMC0RBIT)”)。

## 22.3.2.4 比较功能 (PMCO)

比较 PMCOCPD 寄存器和 PMCODAT0 寄存器的内容，能检测到已接收的 1 ~ 8 位的特定值。

在使用比较功能时，必须进行以下的设定：

- 将 PMCOCPD 寄存器的 CPEN 位置 “1” (允许比较)。
- 通过 PMCOCPD 寄存器的 CPN2 ~ CPN0 位选择要比较的位 (假设设定值为 n，就比较 bit n ~ bit0，n: 0 ~ 7)。
- 给 PMCOCPD 寄存器设定比较数据。

如果比较结果相同， PMCOSTS 寄存器的 CPFLG 位就变为 “1” (比较匹配)。

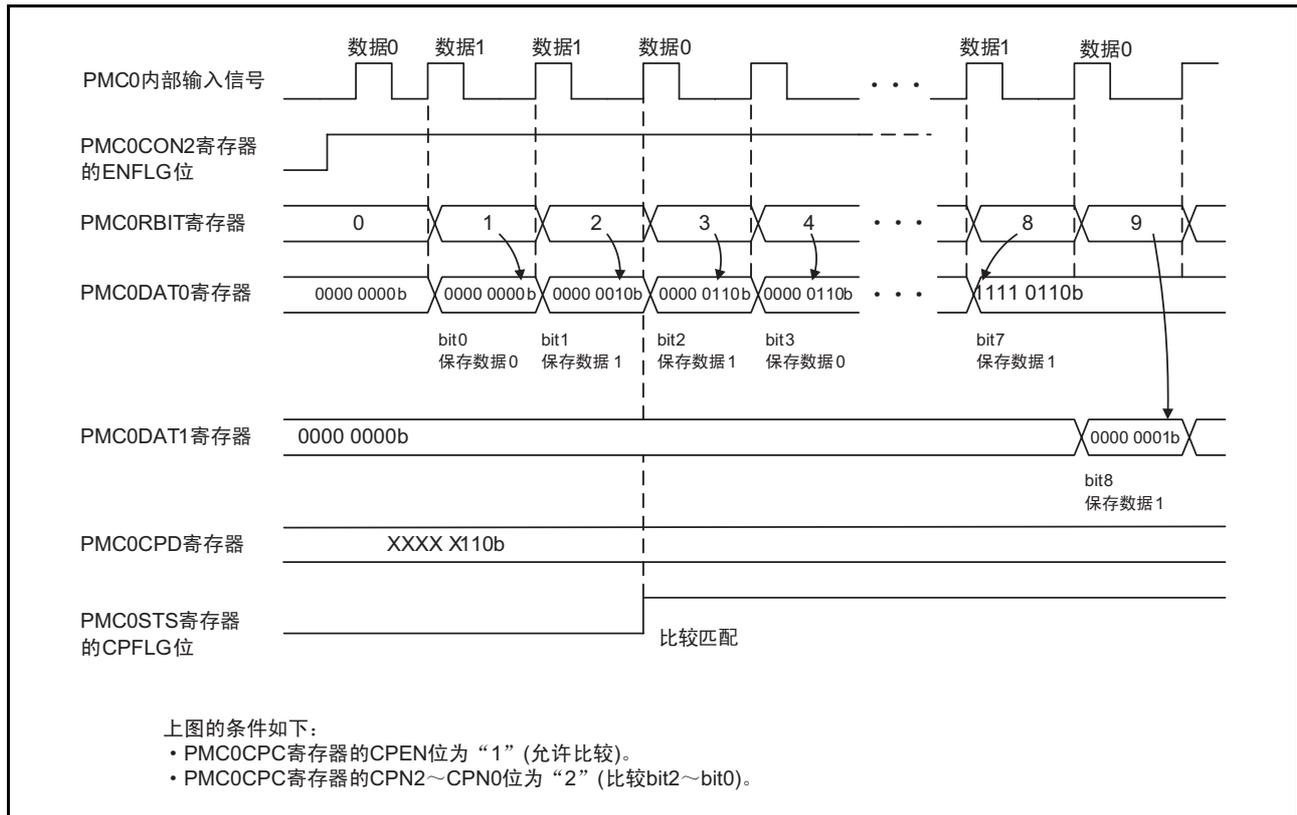


图 22.8 接收缓冲器和比较功能

### 22.3.3 图形匹配模式（PMC0 和 PMC1 的联动）

能通过 PMC0 和 PMC1 的联动，接收 1 个遥控器信号。在联动时，能通过 PMC0 检测数据 0 和数据 1。在进行标头或者特殊数据的检测时，能选择 PMC0 或者 PMC1。必须通过 PMC1 选择计数源和遥控器信号的输入引脚。

图形匹配模式（联动）的规格如表 22.11 所示，图形匹配模式（联动）中使用的寄存器及其设定值如表 22.12 ~ 22.13 所示。

表 22.11 图形匹配模式（联动）的规格

项目		内容	
		PMC0 电路	PMC1 电路
计数源	时钟源	<ul style="list-style-type: none"> <li>PMC1 的计数源</li> </ul>	以下任意一个： <ul style="list-style-type: none"> <li>fC</li> <li>f1</li> <li>定时器 B1 下溢</li> <li>定时器 B2 下溢</li> </ul>
	分频	无分频	无分频、8 分频、32 分频或者 64 分频
计数运行		递增计数	
检查图形		<ul style="list-style-type: none"> <li>标头</li> <li>数据 0</li> <li>数据 1</li> <li>特殊数据</li> </ul>	<ul style="list-style-type: none"> <li>标头</li> <li>特殊数据</li> </ul>
接收缓冲器		6 字节（48 位）	无
中断请求的发生时序		<ul style="list-style-type: none"> <li>接收错误</li> <li>数据接收结束</li> <li>标头匹配</li> <li>数据 0 或者数据 1 匹配</li> <li>特殊数据匹配</li> <li>接收缓冲器满</li> <li>比较匹配</li> </ul>	（不使用）
选择功能		<ul style="list-style-type: none"> <li>输入信号反相</li> <li>数字滤波器</li> </ul>	

表 22.12 图形匹配模式（联动）中使用的寄存器及其设定值（1/2）（注 1）

寄存器	位	功能	
		PMC0	PMC1
PMCiCON0	EN	1（请参照“22.3.3.1 设定步骤”）	1（请参照“22.3.3.1 设定步骤”）
	SINV	0	必须选择输入信号的极性。
	FIL	0	必须选择滤波器有效或者无效。
	EHOLD	必须选择接收错误的保持期间。	—
	HDEN	必须选择标头有效或者无效。	1
	SDEN	必须选择特殊数据有效或者无效。	—
	DRINT0	必须选择接收中断的发生条件。	—
	DRINT1		—
PMCiCON1	TYP0	必须选择测量对象。	必须选择测量对象。
	TYP1		
	CSS	0	—
	EXSDEN	必须选择标头图形和特殊图形的检测块。	—
	EXHDEN		
PMCiCON2	ENFLG	这是表示 PMCi 的运行 / 停止的标志。	这是表示 PMCi 的运行 / 停止的标志。
	INFLG	输入信号标志	不使用
	CEFLG	不使用	不使用
	CEINT	0	0
	PSEL0	00b	必须选择输入引脚。
	PSEL1		
PMCiCON3	CRE	0	0
	CFR	0	0
	CST	0	0
	PD	0	0
	CSRC0	00b	必须选择计数源的时钟源。
	CSRC1		
	CDIV0	00b	必须选择计数源的分频值。
	CDIV1		
PMCiSTS	CPFLG	比较匹配标志	—
	REFLG	接收错误标志	不使用
	DRFLG	数据接收标志	不使用
	BFULFLG	接收缓冲器满标志	—
	PTHDFLG	标头图形匹配标志	不使用
	PTD0FLG	数据 0 图形匹配标志	不使用
	PTD1FLG	数据 1 图形匹配标志	不使用
	SDFLG	特殊图形匹配标志	—

i=0,1

—: PMC1 没有此功能。

注 1. 此表的内容不表示步骤。

表 22.13 图形匹配模式（联动）中使用的寄存器及其设定值（2/2）（注 1）

寄存器	位	功能	
		PMC0	PMC1
PMCiINT	CPINT	在使用比较匹配标志中断时，必须置“1”。	—
	REINT	在使用接收错误标志中断时，必须置“1”。	0
	DRINT	在使用数据接收结束中断时，必须置“1”。	0
	BFULINT	在使用接收缓冲器满标志中断时，必须置“1”。	—
	PTHDINT	在使用标头匹配标志中断时，必须置“1”。	0
	PTDINT	在使用数据 0 和数据 1 匹配标志中断时，必须置“1”。	0
	TIMINT	在使用定时器测量中断时，必须置“1”。	0
	SDINT	在使用特殊数据匹配标志中断时，必须置“1”。	—
PMC0CPC	CPN0	在使用比较功能时，必须选择要比较的位。	—
	CPN1		
	CPN2		
	CPEP	在使用比较功能时，必须置“1”。	—
PMC0CPD	0 ~ 7	在使用比较功能时，必须设定比较值。	—
PMCiHDPMIN	0 ~ 10	必须设定标头图形或者特殊数据图形的最小值。	必须设定标头图形或者特殊数据图形的最小值。
PMCiHDPMAX	0 ~ 10	必须设定标头图形或者特殊数据图形的最大值。	必须设定标头图形或者特殊数据图形的最大值。
PMCiD0PMIN	0 ~ 7	必须设定数据 0 图形的最小值。	00h
PMCiD0PMAX	0 ~ 7	必须设定数据 0 图形的最大值。	00h
PMCiD1PMIN	0 ~ 7	必须设定数据 1 图形的最小值。	00h
PMCiD1PMAX	0 ~ 7	必须设定数据 1 图形的最大值。	00h
PMCiTIM	0 ~ 15	能读脉冲周期和脉宽的测量值。	不使用
PMCiBC	0 ~ 15	能读计数器的值。	不使用
PMC0DAT0 ~ PMC0DAT5	0 ~ 7	能读接收数据。	—
PMC0RBIT	0 ~ 5	能读接收位数。	—

i=0,1

—: PMC1 没有此功能。

注 1. 此表的内容不表示步骤。

### 22.3.3.1 设定步骤

在开始或者停止计数时，必须按照以下的步骤进行设定：

1. 将PMC0CON0寄存器的EN位置“1”（停止时置“0”）。
2. 将PMC1CON0寄存器的EN位置“1”（停止时置“0”）。
3. 等待2个计数源周期。
4. 确认PMC0CON2寄存器的ENFLG位是否为“1”（停止时确认是否为“0”）。  
（PMC1CON2寄存器的ENFLG位无效）

## 22.3.3.2 标头和特殊数据的检测

能检测到标头和特殊数据。标头和特殊数据的检测块的选择如表 22.14 所示。

表 22.14 标头和特殊数据的检测块的选择

检测项目		位的设定 (注 1)			
PMC0	PMC1	PMC0CON0 寄存器		PMC0CON1 寄存器	
		HDEN 位	SDEN 位	EXHDEN 位	EXSDEN 位
—	标头	1	0	1	0
—	特殊数据	0	1	0	1
标头	特殊数据	1	1	0	1
特殊数据	标头	1	1	1	0

—: 不进行标头和特殊数据的检测。

注 1. 不能设定上述以外的组合。

当标头有效时，如果在检测到标头之前，检测到数据 0、数据 1 或者特殊数据，就出现以下的情况：

- PMCiSTS 寄存器的 REFLG 位变为“1”（发生错误）。
- PMCiSTS 寄存器的 PTD0FLG 位、PTD1FLG 位、SDFLG 位不变。
- PMC0DAT0～PMC0DAT5 寄存器不变。

## 22.3.3.3 状态标志和中断

在 PMC0 和 PMC1 联动时，必须使用 PMC0 的标志和中断控制。对象位如下：

- PMC0STS 寄存器的各位
- PMC0INT 寄存器的各位
- PMC0CON2 寄存器的 INFLG 位

在通过 PMC1 进行标头或者特殊数据的检测时，也能通过上述寄存器检测包含这些数据的结果。

## 22.3.3.4 接收数据缓冲器 (PMC0)

这是用于保存接收数据的 6 字节（48 位）缓冲器。如果数据超过 48 位，就从第 1 位数据开始，按顺序进行重写。请参照“22.2.12 PMC0 接收数据的保存寄存器 i (PMC0DATi) (i=0～5)”和“22.2.11 PMC0 接收位数寄存器 (PMC0RBIT)”。

## 22.3.3.5 比较功能 (PMC0)

比较 PMC0CPD 寄存器和 PMC0DAT0 寄存器的内容，能检测到已接收的 1～8 位的特定值。

在使用比较功能时，必须进行以下的设定：

- 将 PMC0CPC 寄存器的 CPEN 位置 1（允许比较）。
- 通过 PMC0CPC 寄存器的 CPN2～CPN0 位选择要比较的位（假设设定值为 n，就比较 bit n～bit0，n: 0～7）。
- 给 PMC0CPD 寄存器设定比较数据。

如果比较结果相同，PMC0STS 寄存器的 CPFLG 位就变为“1”（比较匹配）。

### 22.3.4 输入捕捉模式（PMC0 和 PMC1 独立运行）

输入捕捉模式是测量外部脉宽和周期的模式，能分别对 PMC0 和 PMC1 进行测量。

输入捕捉模式的规格（PMC0 和 PMC1 独立运行）如表 22.15 所示，输入捕捉模式中使用的寄存器及其设定值（PMC0 和 PMC1 独立运行）如表 22.16 ~ 22.17 所示，接收模式产生的运行差异（输入捕捉模式）如图 22.9 所示。

表 22.15 输入捕捉模式的规格（PMC0 和 PMC1 独立运行）

项目		内容	
		PMC0 电路	PMC1 电路
计数源	时钟源	以下任意一个： <ul style="list-style-type: none"> <li>• fC</li> <li>• f1</li> <li>• 定时器 B2 下溢</li> <li>• PMC1 的计数源</li> </ul>	以下任意一个： <ul style="list-style-type: none"> <li>• fC</li> <li>• f1</li> <li>• 定时器 B1 下溢</li> <li>• 定时器 B2 下溢</li> </ul>
	分频	无分频、8 分频、32 分频或者 64 分频	
计数		递增计数	
测量项目		选择以下任意一个： <ul style="list-style-type: none"> <li>• 脉冲的周期（上升沿~上升沿）</li> <li>• 脉冲的周期（下降沿~下降沿）</li> <li>• 脉宽（“H”电平和“L”电平）</li> </ul>	
中断请求的发生时序		<ul style="list-style-type: none"> <li>• 定时器的测量</li> <li>• 计数器上溢</li> </ul>	
选择功能		<ul style="list-style-type: none"> <li>• 输入信号反相</li> <li>• 数字滤波器</li> </ul>	

表 22.16 输入捕捉模式中使用的寄存器及其设定值（PMC0 和 PMC1 独立运行）（1/2）（注 1）

寄存器	位	功能	
		PMC0	PMC1
PMCiCON0	EN	1	1
	SINV	必须选择输入信号的极性。	必须选择输入信号的极性。
	FIL	必须选择滤波器有效或者无效。	必须选择滤波器有效或者无效。
	EHOLD	0	—
	HDEN	0	0
	SDEN	0	—
	DRINT0	00b	—
	DRINT1		
PMCiCON1	TYP0	必须选择测量对象。	必须选择测量对象。
	TYP1		
	CSS	0	—
	EXSDEN	0	—
	EXHDEN	0	—
PMCiCON2	ENFLG	这是表示 PMCi 的运行 / 停止的标志。	这是表示 PMCi 的运行 / 停止的标志。
	INFLG	输入信号标志	输入信号标志
	CEFLG	计数器上溢标志	计数器上溢标志
	CEINT	在使用计数器上溢中断时，必须置“1”。	在使用计数器上溢中断时，必须置“1”。
	PSEL0	01b	10b
	PSEL1		
PMCiCON3	CRE	1	1
	CFR	1	1
	CST	1	1
	PD	1	1
	CSRC0	必须选择计数源的时钟源。	必须选择计数源的时钟源。
	CSRC1		
	CDIV0	必须选择计数源的分频值。	必须选择计数源的分频值。
	CDIV1		
PMCiSTS	CPFLG	不使用（读取值为不定值）	—
	REFLG	不使用（读取值为不定值）	不使用（读取值为不定值）
	DRFLG	不使用（读取值为不定值）	不使用（读取值为不定值）
	BFULFLG	不使用（读取值为不定值）	—
	PTHDFLG	不使用（读取值为不定值）	不使用（读取值为不定值）
	PTD0FLG	不使用（读取值为不定值）	不使用（读取值为不定值）
	PTD1FLG	不使用（读取值为不定值）	不使用（读取值为不定值）
	SDFLG	不使用（读取值为不定值）	—

i=0,1

—: PMC1 没有此功能。

注 1. 此表的内容不表示步骤。

表 22.17 输入捕捉模式中使用的寄存器及其设定值（PMC0 和 PMC1 独立运行）（2/2）（注 1）

寄存器	位	功能	
		PMC0	PMC1
PMCiINT	CPINT	0	—
	REINT	0	0
	DRINT	0	0
	BFULINT	0	—
	PTHDINT	0	0
	PTDINT	0	0
	TIMINT	在使用定时器测量中断时，必须置“1”。	
	SDINT	0	—
PMC0CPC	CPN0	000b	—
	CPN1		
	CPN2		
	CPEN	0	—
PMC0CPD	0 ~ 7	00h	—
PMCiHDPMIN	0 ~ 10	0000h	0000h
PMCiHDPMAX	0 ~ 10	0000h	0000h
PMCiD0PMIN	0 ~ 7	00h	00h
PMCiD0PMAX	0 ~ 7	00h	00h
PMCiD1PMIN	0 ~ 7	00h	00h
PMCiD1PMAX	0 ~ 7	00h	00h
PMCiTIM	0 ~ 15	能读脉冲周期和脉宽的测量值。	能读脉冲周期和脉宽的测量值。
PMCiBC	0 ~ 15	能读计数器的值。	能读计数器的值。
PMC0DAT0 ~ PMC0DAT5	0 ~ 7	不使用	不使用
PMC0RBIT	0 ~ 5	不使用	不使用

i=0,1

—: PMC1 没有此功能。

注 1. 此表的内容不表示步骤。

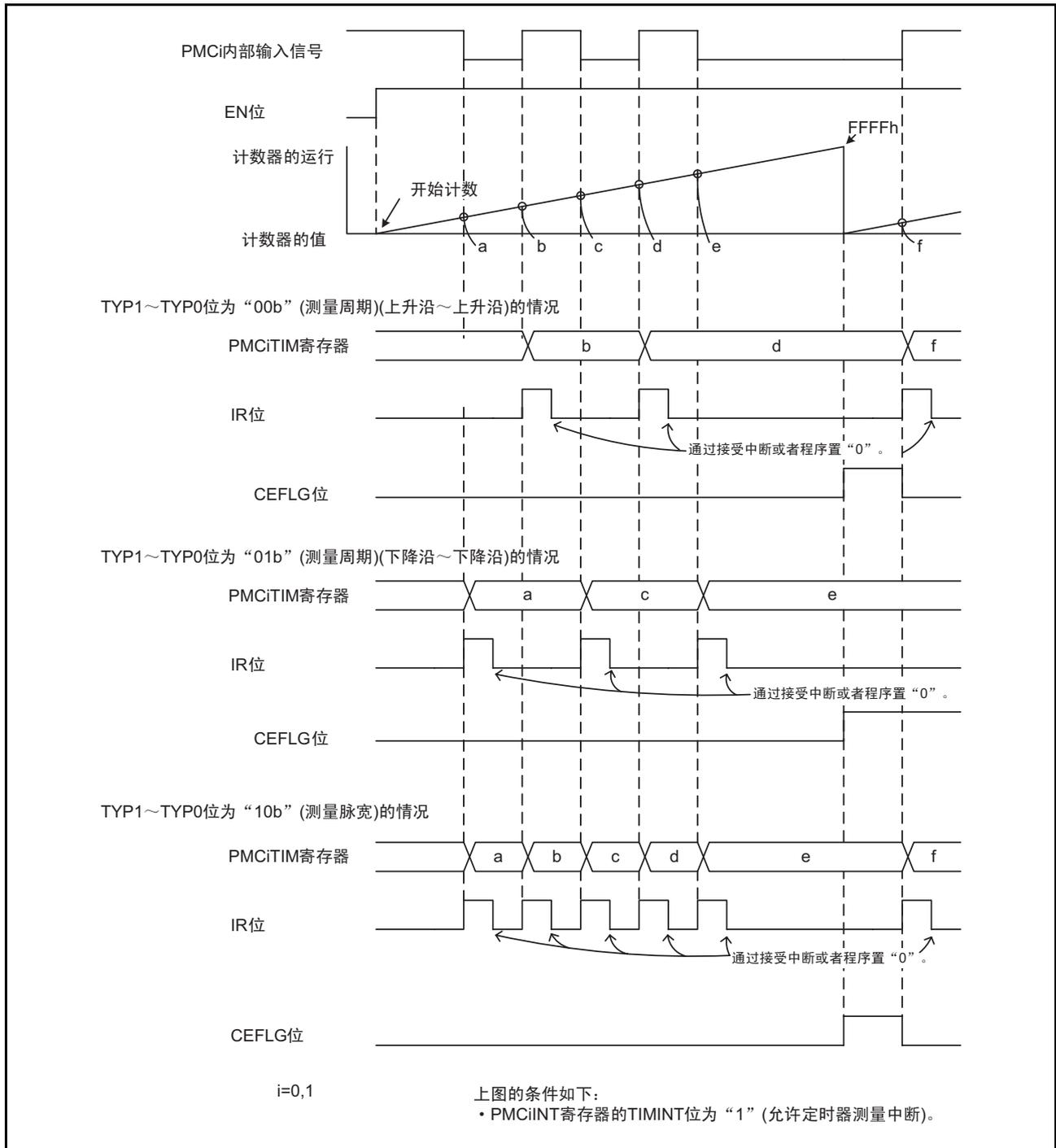


图 22.9 接收模式产生的运行差异（输入捕捉模式）

### 22.3.4.1 计数

在输入捕捉模式中，如果计数器从“0000h”计数到“FFFFh”，就恢复为“0000h”，并继续计数。

如果计数器从“FFFFh”变为“0000h”，PMCiCON2寄存器的CEFLG位就变为“1”（计数器上溢），并将“1”的状态保持到下一次测量为止。

### 22.3.5 输入捕捉模式（PMC0 和 PMC1 同时计数）

输入捕捉模式的规格（PMC0 和 PMC1 同时计数）如表 22.18 所示，输入捕捉模式中使用的寄存器及其设定值（PMC0 和 PMC1 同时计数）如表 22.19 ~ 22.20 所示。

表 22.18 输入捕捉模式的规格（PMC0 和 PMC1 同时计数）

项目		内容	
		PMC0 电路	PMC1 电路
计数源	时钟源	<ul style="list-style-type: none"> <li>PMC1 的计数源</li> </ul>	以下任意一个： <ul style="list-style-type: none"> <li>fC</li> <li>f1</li> <li>定时器 B1 下溢</li> <li>定时器 B2 下溢</li> </ul>
	分频	无分频	无分频、8 分频、32 分频或者 64 分频
计数		递增计数	
测量项目		<ul style="list-style-type: none"> <li>选择以下任意一个：</li> <li>脉冲的周期（上升沿~上升沿）</li> <li>脉冲的周期（下降沿~下降沿）</li> <li>脉宽（“H”电平和“L”电平）</li> </ul>	
中断请求的发生时序		<ul style="list-style-type: none"> <li>定时器的测量</li> <li>计数器上溢</li> </ul>	
选择功能		<ul style="list-style-type: none"> <li>输入信号反相</li> <li>数字滤波器</li> </ul>	

表 22.19 输入捕捉模式中使用的寄存器及其设定值（PMC0 和 PMC1 同时计数）（1/2）（注 1）

寄存器	位	功能	
		PMC0	PMC1
PMCiCON0	EN	1（请参照“22.3.5.1 设定步骤”）	1（请参照“22.3.5.1 设定步骤”）
	SINV	必须选择输入信号的极性。	必须选择输入信号的极性。
	FIL	必须选择滤波器有效或者无效。	必须选择滤波器有效或者无效。
	EHOLD	0	—
	HDEN	0	0
	SDEN	0	—
	DRINT0	00b	—
	DRINT1		
PMCiCON1	TYP0	必须选择测量对象。	必须选择测量对象。
	TYP1		
	CSS	1	—
	EXSDEN	0	—
	EXHDEN	0	—
PMCiCON2	ENFLG	这是表示 PMCi 的运行 / 停止的标志。	这是表示 PMCi 的运行 / 停止的标志。
	INFLG	输入信号标志	输入信号标志
	CEFLG	计数器上溢标志	计数器上溢标志
	CEINT	在使用计数器上溢中断时，必须置“1”。	在使用计数器上溢中断时，必须置“1”。
	PSEL0	01b	10b
	PSEL1		
PMCiCON3	CRE	1	1
	CFR	1	1
	CST	1	1
	PD	1	1
	CSRC0	00b	必须选择计数源的时钟源。
	CSRC1		
	CDIV0	00b	必须选择计数源的分频值。
	CDIV1		
PMCiSTS	CPFLG	不使用（读取值为不定值）	—
	REFLG	不使用（读取值为不定值）	不使用（读取值为不定值）
	DRFLG	不使用（读取值为不定值）	不使用（读取值为不定值）
	BFULFLG	不使用（读取值为不定值）	—
	PTHDFLG	不使用（读取值为不定值）	不使用（读取值为不定值）
	PTD0FLG	不使用（读取值为不定值）	不使用（读取值为不定值）
	PTD1FLG	不使用（读取值为不定值）	不使用（读取值为不定值）
	SDFLG	不使用（读取值为不定值）	—

i=0,1

—: PMC1 没有此功能。

注 1. 此表的内容不表示步骤。

表 22.20 输入捕捉模式中使用的寄存器及其设定值（PMC0 和 PMC1 同时计数）（2/2）（注 1）

寄存器	位	功能	
		PMC0	PMC1
PMCiINT	CPINT	0	—
	REINT	0	0
	DRINT	0	0
	BFULINT	0	—
	PTHDINT	0	0
	PTDINT	0	0
	TIMINT	在使用定时器测量中断时，必须置“1”。	
	SDINT	0	—
PMC0CPC	CPN0	000b	—
	CPN1		
	CPN2		
	CPEN	0	—
PMC0CPD	0 ~ 7	00h	—
PMCiHDPMIN	0 ~ 10	0000h	0000h
PMCiHDPMAX	0 ~ 10	0000h	0000h
PMCiD0PMIN	0 ~ 7	00h	00h
PMCiD0PMAX	0 ~ 7	00h	00h
PMCiD1PMIN	0 ~ 7	00h	00h
PMCiD1PMAX	0 ~ 7	00h	00h
PMCiTIM	0 ~ 15	能读脉冲周期和脉宽的测量值。	能读脉冲周期和脉宽的测量值。
PMCiBC	0 ~ 15	能读计数器的值。	能读计数器的值。
PMC0DAT0 ~ PMC0DAT5	0 ~ 7	不使用	不使用
PMC0RBIT	0 ~ 5	不使用	不使用

i=0,1

—: PMC1 没有此功能。

注 1. 此表的内容不表示步骤。

### 22.3.5.1 设定步骤

在开始或者停止计数时，必须按照以下的步骤进行设定：

1. 将PMC0CON0寄存器的EN位置“1”（停止时置“0”）。
2. 将PMC1CON0寄存器的EN位置“1”（停止时置“0”）。
3. 等待2个计数源周期。
4. 确认PMC0CON2寄存器的ENFLG位是否为“1”（停止时确认是否为“0”）。  
（PMC1CON2寄存器的ENFLG位无效）

### 22.3.5.2 计数

在输入捕捉模式中，如果计数器从“0000h”计数到“FFFFh”，就恢复为“0000h”，并继续计数。

如果计数器从“FFFFh”变为“0000h”，PMCiCON2寄存器的CEFLG位就变为“1”（计数器上溢），此后保持“1”。

## 22.4 中断

遥控器信号接收功能有遥控器信号接收功能 0 中断和遥控器信号接收功能 1 中断。遥控器信号接收功能 0 中断是 PMC0 的中断，遥控器信号接收功能 1 中断是 PMC1 的中断。

在每次具备条件时，发生遥控器信号接收功能 i 的中断请求信号。当 PMCiCON2 寄存器或者 PMCiINT 寄存器的中断允许位为“1”时，如果发生对应的中断请求信号，PMCiIC 寄存器的 IR 位就变为“1”（有中断请求）。遥控器信号接收功能 i 中断的中断源（i=0,1）如表 22.21 所示。

表 22.21 遥控器信号接收功能 i 中断的中断源（i=0,1）

模式	中断源	中断请求的发生条件	中断允许位	
			寄存器	位
图形匹配模式	数据接收结束	计数器的值大于 PMCiHDPMAX、PMCiD0PMAX 和 PMCiD1PMAX 寄存器的值。	PMCiINT	DRINT
	标头匹配	测量结果在 PMCiHDPMIN、PMCiHDPMAX 寄存器的设定范围内（标头有效）。	PMCiINT	PTHDINT
	数据 0 或者数据 1 匹配	测量结果在 PMCiD0PMIN、PMCiD0PMAX 寄存器的设定范围内， 或者在 PMCiD1PMIN、PMCiD1PMAX 寄存器的设定范围内。	PMCiINT	PTDINT
	特殊数据匹配	测量结果在 PMCiHDPMIN、PMCiHDPMAX 寄存器的设定范围内（特殊数据有效）。	PMCOINT	SDINT
	接收错误	<ul style="list-style-type: none"> <li>输入信号的宽度既不是标头，也不是数据 0、数据 1 和特殊数据。</li> <li>当 HDEN 位为“1”时，在检测到标头之前，检测到数据 0 或者数据 1。</li> </ul>	PMCiINT	REINT
	接收缓冲器满	PMCOBIF 寄存器的值为“48”。	PMCOINT	BFULINT
	比较匹配	PMCOCPD 寄存器和 PMCODAT0 寄存器的值相同（但是，要比较的位只能是通过 PMCOCPD 寄存器的 CPN 位选择的位）。	PMCOINT	CPINT
	定时器的测量	PMCi 内部输入信号的测量结束边沿	PMCiINT	TIMINT
输入捕捉模式	定时器的测量	PMCi 内部输入信号的测量结束边沿	PMCiINT	TIMINT
	计数器上溢	计数器上溢（计数器的值超过“FFFFh”，变为“0000h”）	PMCiCON2	CEINT

测量结果：PMCiTIM 寄存器的内容

遥控器信号接收功能的中断如图 22.10 所示。

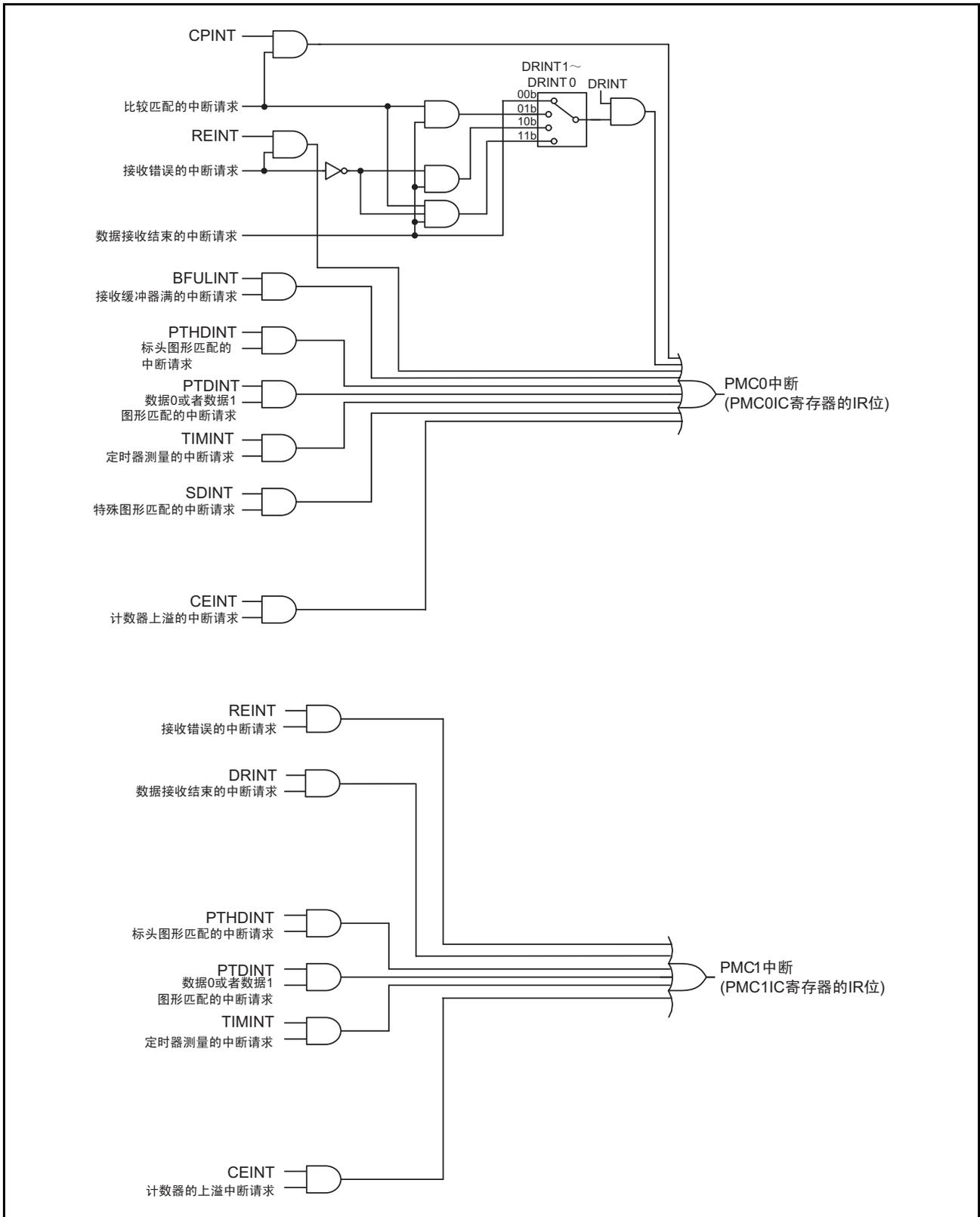


图 22.10 遥控器信号接收功能的中断

中断控制的详细内容请参照“14.7 中断控制”，遥控器信号接收功能的中断相关寄存器如表 22.22 所示。

表 22.22 遥控器信号接收功能的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
0071h	UART7 总线冲突检测的中断控制寄存器、遥控器信号接收功能 0 的中断控制寄存器	U7BCNIC/ PMC0IC	XXXX X000b
0072h	UART7 发送中断控制寄存器、遥控器信号接收功能 1 的中断控制寄存器	S7TIC/PMC1IC	XXXX X000b
0206h	中断源选择寄存器 2	IFSR2A	00h

遥控器信号接收功能与其他外围功能共用中断向量和中断控制寄存器。在使用遥控器信号接收功能 0 中断时，必须将 IFSR2A 寄存器的 IFSR24 位置“1”（遥控器信号接收功能 0）；在使用遥控器信号接收功能 1 中断时，必须将 IFSR2A 寄存器的 IFSR25 位置“1”（遥控器信号接收功能 1）。

PMC0IC 寄存器和 PMC1IC 寄存器的 IR 位和其他 IR 位的不同点如下：

- 如果 PMCiCON2 寄存器或者 PMCiINT 寄存器的中断允许位为“1”并且发生对应的中断请求信号，PMCiIC 寄存器的 IR 位就变为“1”（有中断请求）。
- 在允许多个中断时，如果在 IR 位变为“1”后其他请求源成立，IR 位就保持“1”。
- 在接收到中断时，IR 位不自动变为“0”。在中断程序内，必须将 IR 位置“0”。

## 22.5 使用遥控器信号接收功能时的注意事项

### 22.5.1 PMCi 运行的开始 / 停止

PMCiCON0 寄存器的 EN 位能控制 PMCi 运行的开始 / 停止，PMCiCON2 寄存器的 ENFLG 位表示运行已经开始或者停止。

如果将 EN 位置“1”（运行开始），PMCi 电路就开始运行，ENFLG 位变为“1”。在将 EN 位置“1”后到 ENFLG 位变为“1”为止，最多需要 2 个计数源周期。在此期间，不能存取除 ENFLG 位以外的 PMCi 相关寄存器（表 22.3 ~ 表 22.4 的“寄存器结构（PMCi 电路）”中所示的寄存器）。

同样，如果将 EN 位置“0”（运行停止），PMCi 电路就停止运行，ENFLG 位变为“0”（运行停止）。在将 EN 位置“0”后到 ENFLG 位变为“0”为止，最多需要 1 个计数源周期。

### 22.5.2 读寄存器的步骤

如果在以下寄存器的数据发生变化时读寄存器，读取值就有可能为不定值。

PMCiCON2 寄存器和 PMCiSTS 寄存器的各标志、PMCiTIM 寄存器、PMC0DAT0 ~ PMC0DAT5 寄存器、PMCiBC 寄存器、PMC0RBIT 寄存器

为了避免此问题，必须按照以下的方法读这些寄存器。

#### 图形匹配模式的情况

- 使用中断的方法

预先将 PMCiINT 寄存器的 DRINT 位置“1”（允许数据接收结束中断），在 PMCi 中断程序内读这些寄存器。

- 程序监视方法 1

预先将 PMCiINT 寄存器的 DRINT 位置“1”（允许数据接收结束中断），通过程序监视 PMCiIC 寄存器的 IR 位，如果 IR 位变为“1”（发生中断请求），就读这些寄存器。

- 程序监视方法 2

(1) 监视 PMCiSTS 寄存器的 DRFLG 位。

(2) 如果 DRFLG 位变为“1”，就在此位变为“0”之前监视此位。

(3) 如果 DRFLG 位变为“0”，就读所需的内容。

#### 输入捕捉模式的情况

- 使用中断的方法

预先将 PMCiINT 寄存器的 TIMINT 位置“1”（允许定时器测量中断），在 PMCi 中断程序内读这些寄存器。

- 程序监视方法 1

预先将 PMCiINT 寄存器的 TIMINT 位置“1”（允许定时器测量中断），通过程序监视 PMCiIC 寄存器的 IR 位，如果 IR 位变为“1”（发生中断请求），就读这些寄存器。

## 23. 串行接口 UARTi (i=0 ~ 2,5 ~ 7)

### 23.1 概要

UARTi 分别有专用的发送 / 接收时钟发生定时器并独立运行。

串行接口 UARTi (i=0 ~ 2,5 ~ 7) 的规格以及 UART0 ~ UART2 和 UART5 ~ UART7 规格的差异分别如表 23.1 和表 23.2 所示, UARTi 框图以及 UARTi 发送 / 接收部的框图分别如图 23.1 ~ 图 23.3 和图 23.4 所示。

表 23.1 串行接口 UARTi (i=0 ~ 2,5 ~ 7) 的规格

项目	规格
运行模式	<ul style="list-style-type: none"> <li>• 时钟同步串行 I/O 模式</li> <li>• 异步串行 I/O 模式 (UART 模式)</li> <li>• 特殊模式 1 (I<sup>2</sup>C 模式) 这是对应简易型 I<sup>2</sup>C 总线接口的模式。</li> <li>• 特殊模式 2 能选择发送 / 接收时钟的极性和相位。</li> <li>• 特殊模式 3 (总线冲突检测功能、IE 模式) 这是通过 UART 模式的 1 字节波形来接近 IEBus 的 1 位的模式。</li> <li>• 特殊模式 4 (SIM 模式) 这是用于 UART2 并且对应 SIM 接口的模式。</li> </ul>

表 23.2 UART0 ~ UART2 和 UART5 ~ UART7 规格的差异

项目	UART0	UART1	UART2	UART5	UART6	UART7
时钟同步串行 I/O 模式	有		有	有		有
异步串行 I/O 模式 (UART 模式)	有		有	有		有
特殊模式 1 (I <sup>2</sup> C 模式)	有		有	有		有
特殊模式 2	有		有	有		有
特殊模式 3 (IE 模式)	有		有	有		有
特殊模式 4 (SIM 模式)	无		有	无		无
存储器扩展模式或者微处理器模式的使用	能使用				不能使用	

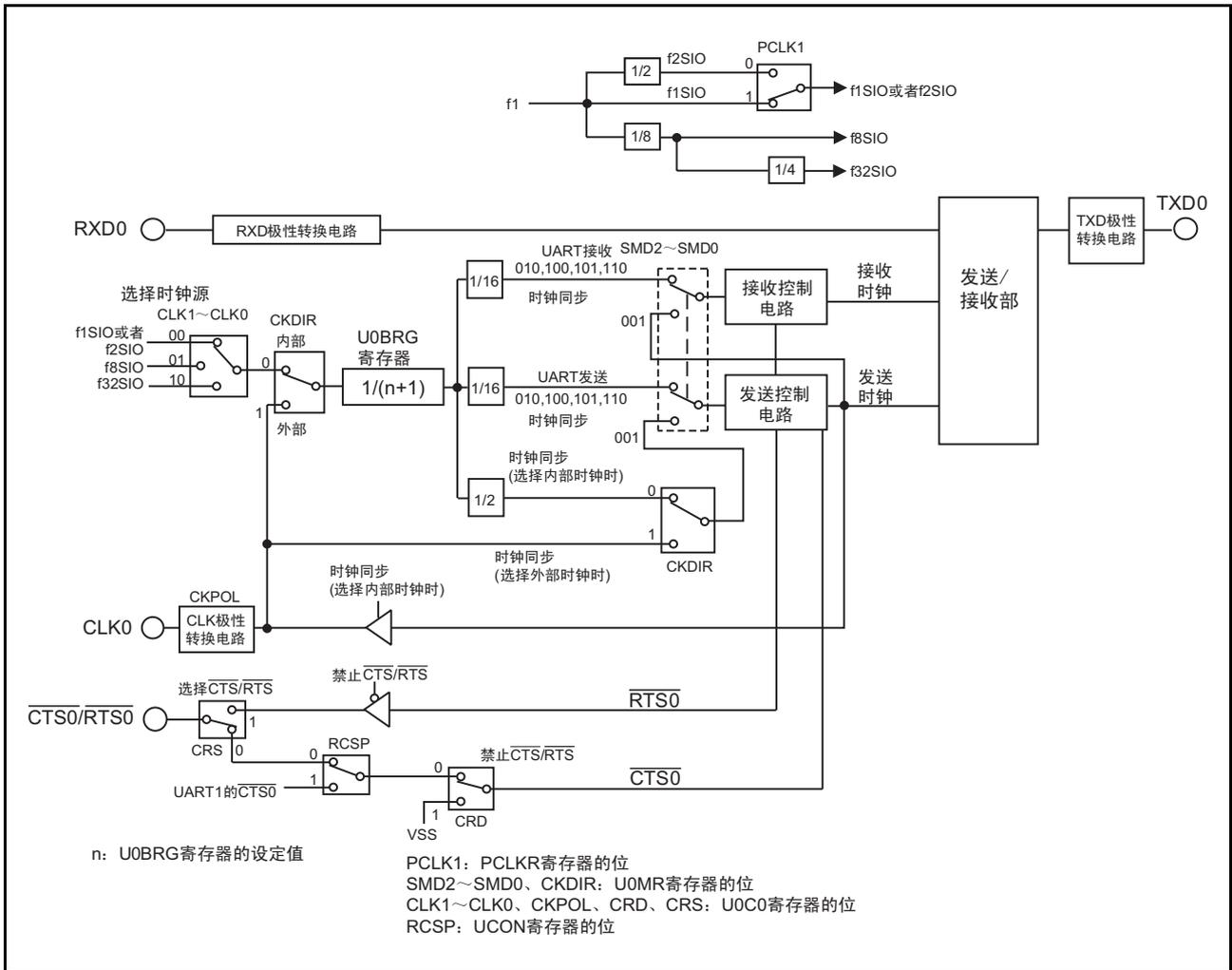


图 23.1 UART0 框图

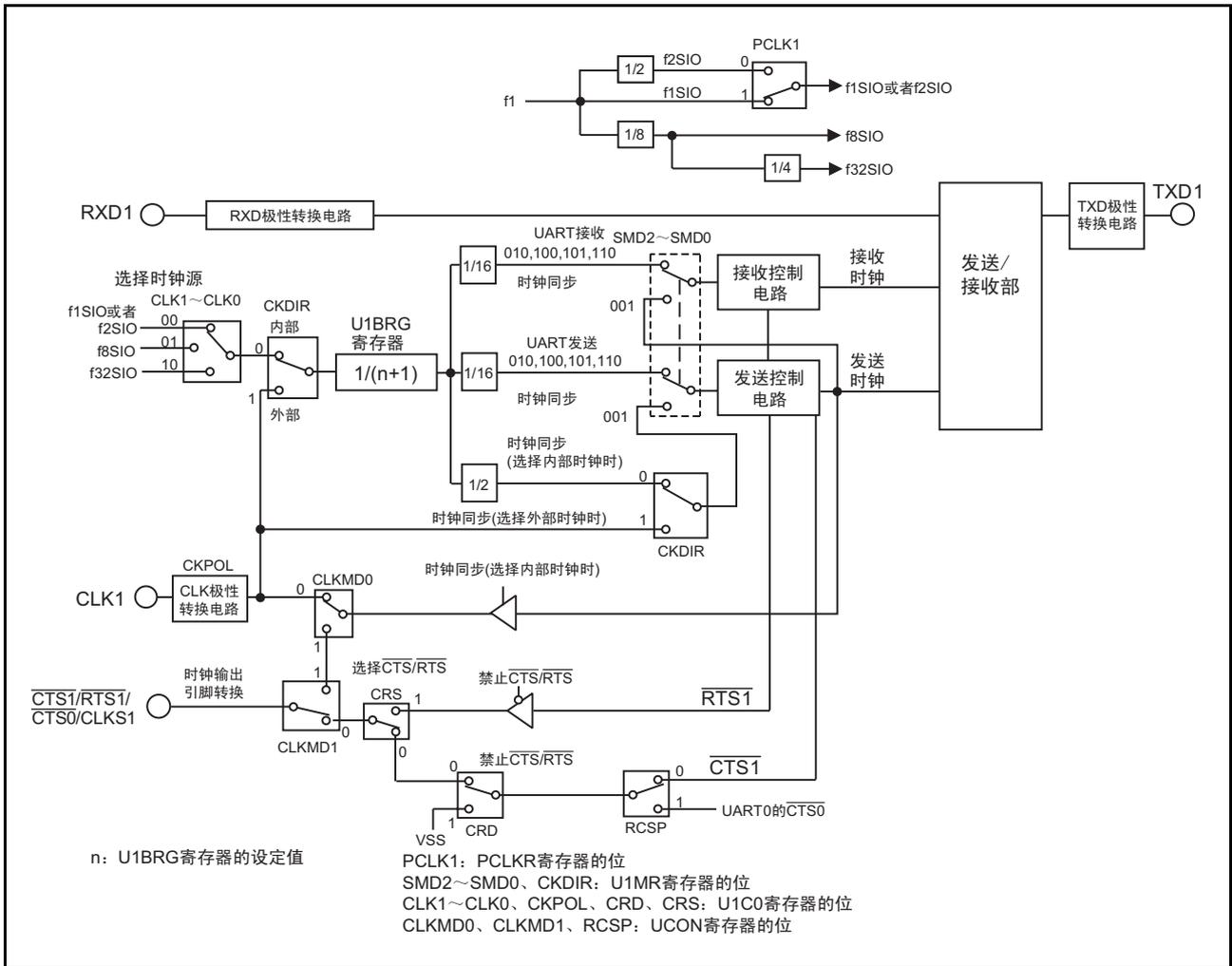


图 23.2 UART1 框图

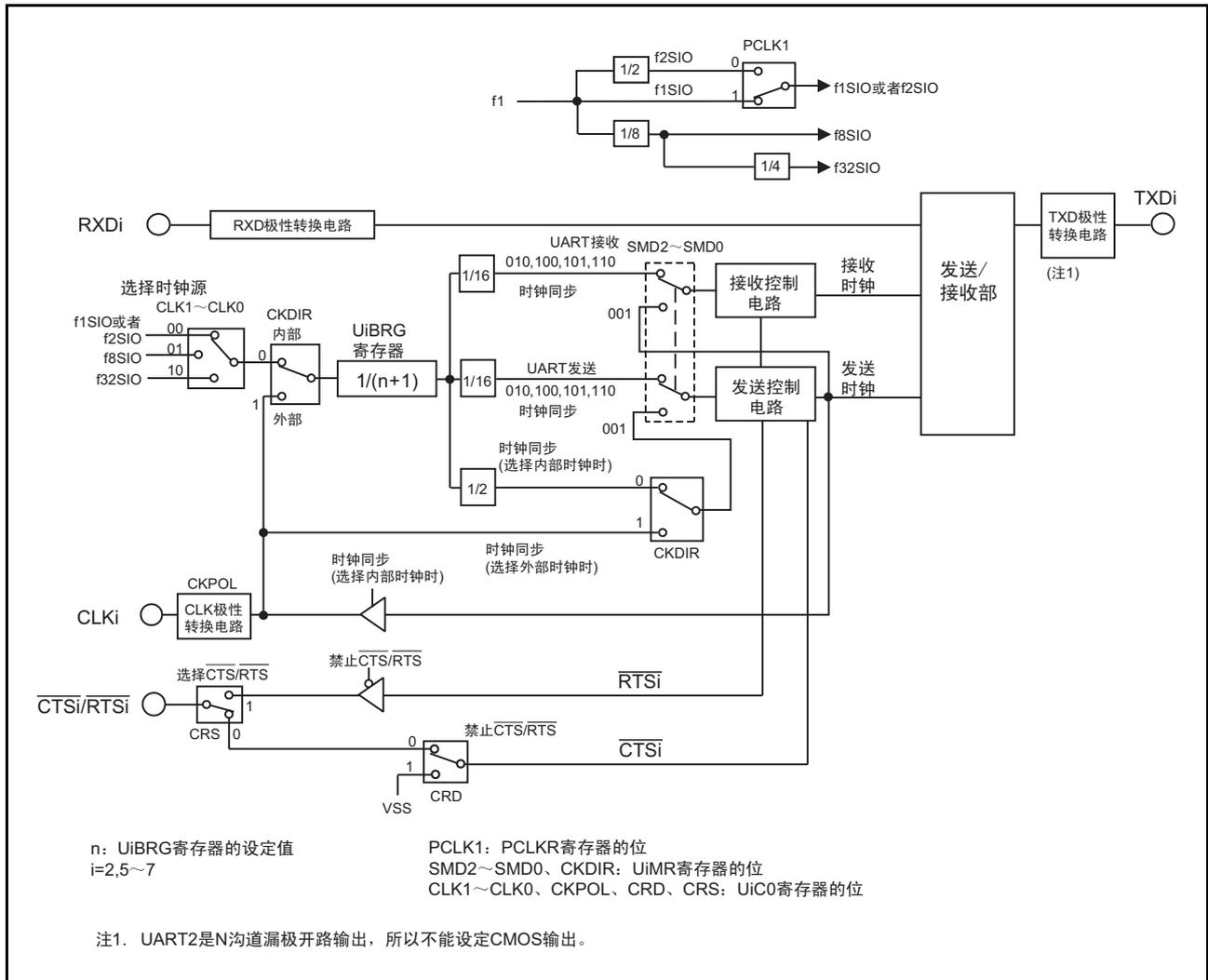


图 23.3 UART2、UART5 ~ 7 框图

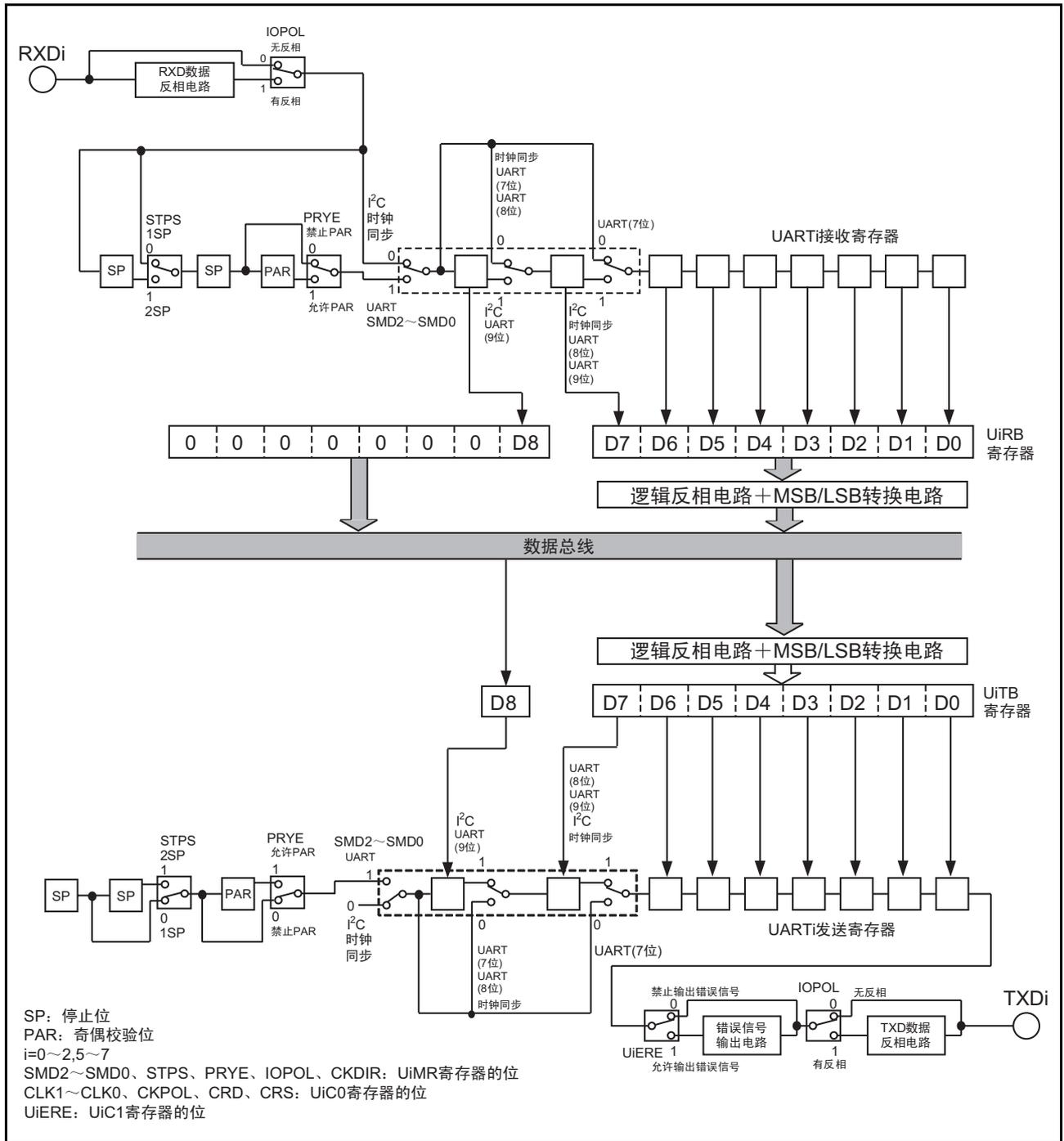


图 23.4 UARTi 发送 / 接收部的框图

## 23.2 寄存器说明

UART0 ~ UART2 和 UART5 ~ UART7 的相关寄存器如“表 23.3 ~ 表 23.4 寄存器结构”所示。  
寄存器和位的设定值请参照各模式的“使用的寄存器及其设定值”。

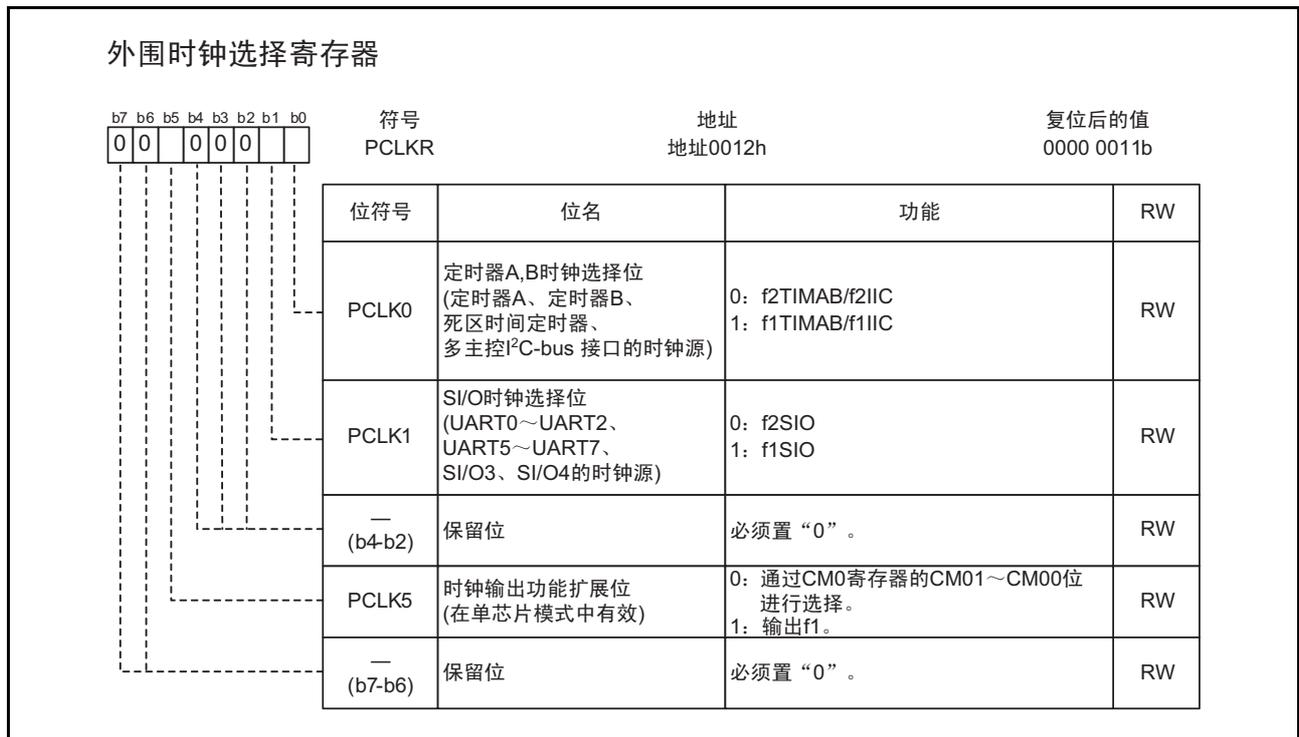
表 23.3 寄存器结构 (1/2)

地址	寄存器名	寄存器符号	复位后的值
0012h	外围时钟选择寄存器	PCLKR	0000 0011b
0244h	UART0 特殊模式寄存器 4	U0SMR4	00h
0245h	UART0 特殊模式寄存器 3	U0SMR3	000X 0X0Xb
0246h	UART0 特殊模式寄存器 2	U0SMR2	X000 0000b
0247h	UART0 特殊模式寄存器	U0SMR	X000 0000b
0248h	UART0 发送 / 接收模式寄存器	U0MR	00h
0249h	UART0 位速率寄存器	U0BRG	XXh
024Ah	UART0 发送缓冲寄存器	U0TB	XXh
024Bh			XXh
024Ch	UART0 发送 / 接收控制寄存器 0	U0C0	0000 1000b
024Dh	UART0 发送 / 接收控制寄存器 1	U0C1	00XX 0010b
024Eh	UART0 接收缓冲寄存器	U0RB	XXh
024Fh			XXh
0250h	UART 发送 / 接收控制寄存器 2	UCON	X000 0000b
0254h	UART1 特殊模式寄存器 4	U1SMR4	00h
0255h	UART1 特殊模式寄存器 3	U1SMR3	000X 0X0Xb
0256h	UART1 特殊模式寄存器 2	U1SMR2	X000 0000b
0257h	UART1 特殊模式寄存器	U1SMR	X000 0000b
0258h	UART1 发送 / 接收模式寄存器	U1MR	00h
0259h	UART1 位速率寄存器	U1BRG	XXh
025Ah	UART1 发送缓冲寄存器	U1TB	XXh
025Bh			XXh
025Ch	UART1 发送 / 接收控制寄存器 0	U1C0	0000 1000b
025Dh	UART1 发送 / 接收控制寄存器 1	U1C1	00XX 0010b
025Eh	UART1 接收缓冲寄存器	U1RB	XXh
025Fh			XXh
0264h	UART2 特殊模式寄存器 4	U2SMR4	00h
0265h	UART2 特殊模式寄存器 3	U2SMR3	000X 0X0Xb
0266h	UART2 特殊模式寄存器 2	U2SMR2	X000 0000b
0267h	UART2 特殊模式寄存器	U2SMR	X000 0000b
0268h	UART2 发送 / 接收模式寄存器	U2MR	00h
0269h	UART2 位速率寄存器	U2BRG	XXh
026Ah	UART2 发送缓冲寄存器	U2TB	XXh
026Bh			XXh
026Ch	UART2 发送 / 接收控制寄存器 0	U2C0	0000 1000b

表 23.4 寄存器结构 (2/2)

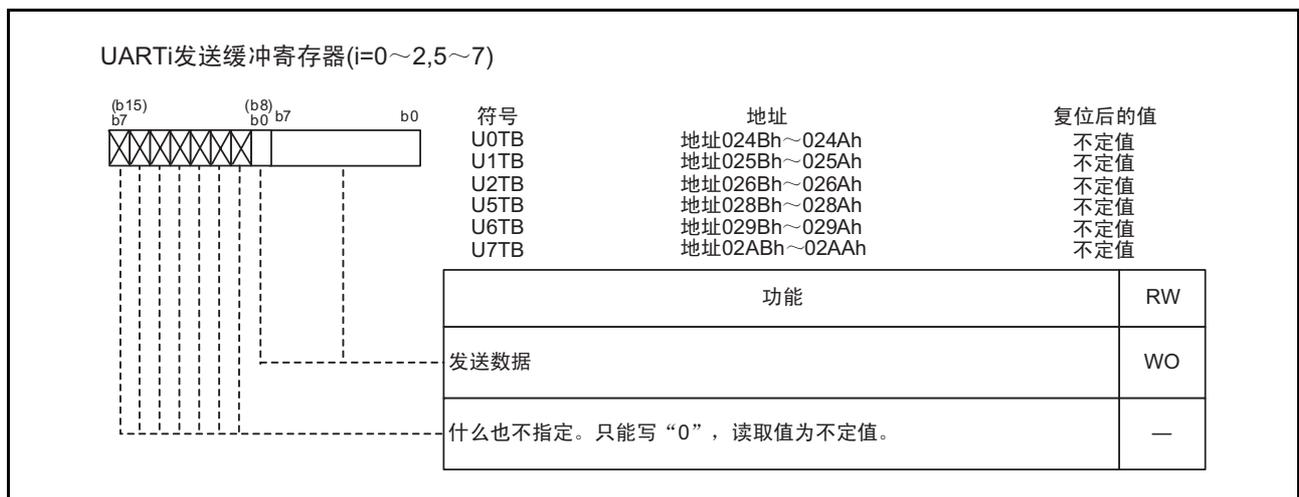
地址	寄存器名	寄存器符号	复位后的值
026Dh	UART2 发送 / 接收控制寄存器 1	U2C1	0000 0010b
026Eh 026Fh	UART2 接收缓冲寄存器	U2RB	XXh XXh
0284h	UART5 特殊模式寄存器 4	U5SMR4	00h
0285h	UART5 特殊模式寄存器 3	U5SMR3	000X 0X0Xb
0286h	UART5 特殊模式寄存器 2	U5SMR2	X000 0000b
0287h	UART5 特殊模式寄存器	U5SMR	X000 0000b
0288h	UART5 发送 / 接收模式寄存器	U5MR	00h
0289h	UART5 位速率寄存器	U5BRG	XXh
028Ah 028Bh	UART5 发送缓冲寄存器	U5TB	XXh XXh
028Ch	UART5 发送 / 接收控制寄存器 0	U5C0	0000 1000b
028Dh	UART5 发送 / 接收控制寄存器 1	U5C1	0000 0010b
028Eh 028Fh	UART5 接收缓冲寄存器	U5RB	XXh XXh
0294h	UART6 特殊模式寄存器 4	U6SMR4	00h
0295h	UART6 特殊模式寄存器 3	U6SMR3	000X 0X0Xb
0296h	UART6 特殊模式寄存器 2	U6SMR2	X000 0000b
0297h	UART6 特殊模式寄存器	U6SMR	X000 0000b
0298h	UART6 发送 / 接收模式寄存器	U6MR	00h
0299h	UART6 位速率寄存器	U6BRG	XXh
029Ah 029Bh	UART6 发送缓冲寄存器	U6TB	XXh XXh
029Ch	UART6 发送 / 接收控制寄存器 0	U6C0	0000 1000b
029Dh	UART6 发送 / 接收控制寄存器 1	U6C1	0000 0010b
029Eh 029Fh	UART6 接收缓冲寄存器	U6RB	XXh XXh
02A4h	UART7 特殊模式寄存器 4	U7SMR4	00h
02A5h	UART7 特殊模式寄存器 3	U7SMR3	000X 0X0Xb
02A6h	UART7 特殊模式寄存器 2	U7SMR2	X000 0000b
02A7h	UART7 特殊模式寄存器	U7SMR	X000 0000b
02A8h	UART7 发送 / 接收模式寄存器	U7MR	00h
02A9h	UART7 位速率寄存器	U7BRG	XXh
02AAh 02ABh	UART7 发送缓冲寄存器	U7TB	XXh XXh
02ACh	UART7 发送 / 接收控制寄存器 0	U7C0	0000 1000b
02ADh	UART7 发送 / 接收控制寄存器 1	U7C1	0000 0010b
02AEh 02AFh	UART7 接收缓冲寄存器	U7RB	XXh XXh

## 23.2.1 外围时钟选择寄存器 (PCLKR)



必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 PCLKR 寄存器。

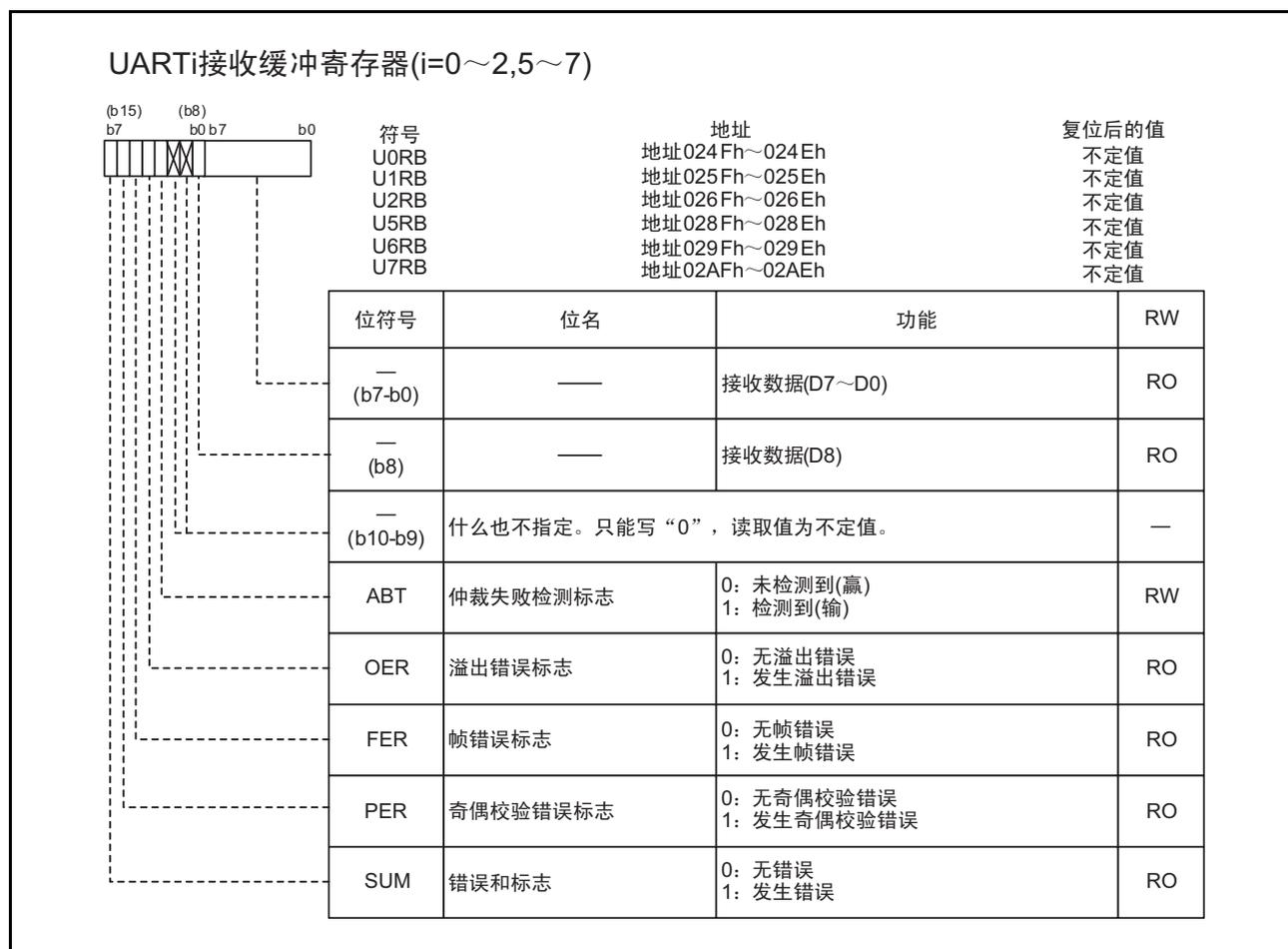
## 23.2.2 UARTi 发送缓冲寄存器 (UiTB) (i=0 ~ 2,5 ~ 7)



必须用 MOV 指令写此寄存器。

当字符长为 9 位时，必须以 16 位为单位写此寄存器，或者以 8 位为单位，按照高位字节到低位字节的顺序写此寄存器。

## 23.2.3 UARTi 接收缓冲寄存器 (UiRB) (i=0 ~ 2,5 ~ 7)



当 UiMR 寄存器的 SMD2 ~ SMD0 位为 “100b”、“101b” 或者 “110b” 时，必须以 16 位为单位读此寄存器，或者以 8 位为单位，按照高位字节到低位字节的顺序读此寄存器。如果读低位字节，配置在高位字节的 FER 位和 PER 位就变为 “0”。

在发生溢出错误时，UiRB 寄存器的接收数据为不定值。

#### ABT (仲裁失败检测标志) (b11)

如果通过程序给 ABT 位写 “0”，此位就变为 “0” (即使写 “1” 也不变)。

#### OER (溢出错误标志) (b12)

[为 “0” 的条件]

- UiMR 寄存器的 SMD2 ~ SMD0 位为 “000b” (串行接口无效)。
- UiC1 寄存器的 RE 位为 “0” (禁止接收)。

[为 “1” 的条件]

- UiC1 寄存器的 RI 位为 “1” (UiRB 寄存器有数据) 并且接收到下一个数据的最后位。

**FER (帧错误标志) (b13)**

当 SMD2 ~ SMD0 位为 “001b” (时钟同步串行 I/O 模式) 或者 “010b” (I<sup>2</sup>C 模式) 时, FER 位无效。  
如果在这些模式中读 FER 位, 其读取值就为不定值。

[为 “0” 的条件]

- UiMR 寄存器的 SMD2 ~ SMD0 位为 “000b” (串行接口无效)。
- UiC1 寄存器的 RE 位为 0” (禁止接收)。
- 读 UiRB 寄存器的低位字节。

[为 “1” 的条件]

- 未检测到设定个数的停止位。  
(在将接收数据从 UARTi 接收寄存器传送到 UiRB 寄存器时进行检测)

**PER (奇偶校验错误标志) (b14)**

当 SMD2 ~ SMD0 位为 “001b” (时钟同步串行 I/O 模式) 或者 “010b” (I<sup>2</sup>C 模式) 时, PER 位无效。  
如果在这些模式中读 PER 位, 其读取值就为不定值。

在 UiMR 寄存器的 PRYE 位为 “1” (允许奇偶校验) 时, PER 有效。

[为 “0” 的条件]

- UiMR 寄存器的 SMD2 ~ SMD0 位为 “000b” (串行接口无效)。
- UiC1 寄存器的 RE 位为 “0” (禁止接收)。
- 读 UiRB 寄存器的低位字节。

[为 “1” 的条件]

- 奇偶校验位和字符位中的 “1” 的个数不是设定的个数。  
(在将接收数据从 UARTi 接收寄存器传送到 UiRB 寄存器时进行检测)

**SUM (错误和标志) (b15)**

当 SMD2 ~ SMD0 位为 “001b” (时钟同步串行 I/O 模式) 或者 “010b” (I<sup>2</sup>C 模式) 时, SUM 位无效。  
如果在这些模式中读 SUM 位, 其读取值就为不定值。

[为 “0” 的条件]

- UiMR 寄存器的 SMD2 ~ SMD0 位为 “000b” (串行接口无效)。
- UiC1 寄存器的 RE 位为 0” (禁止接收)。
- PER、FER、OER 位全部为 “0” (无错误)。

[为 “1” 的条件]

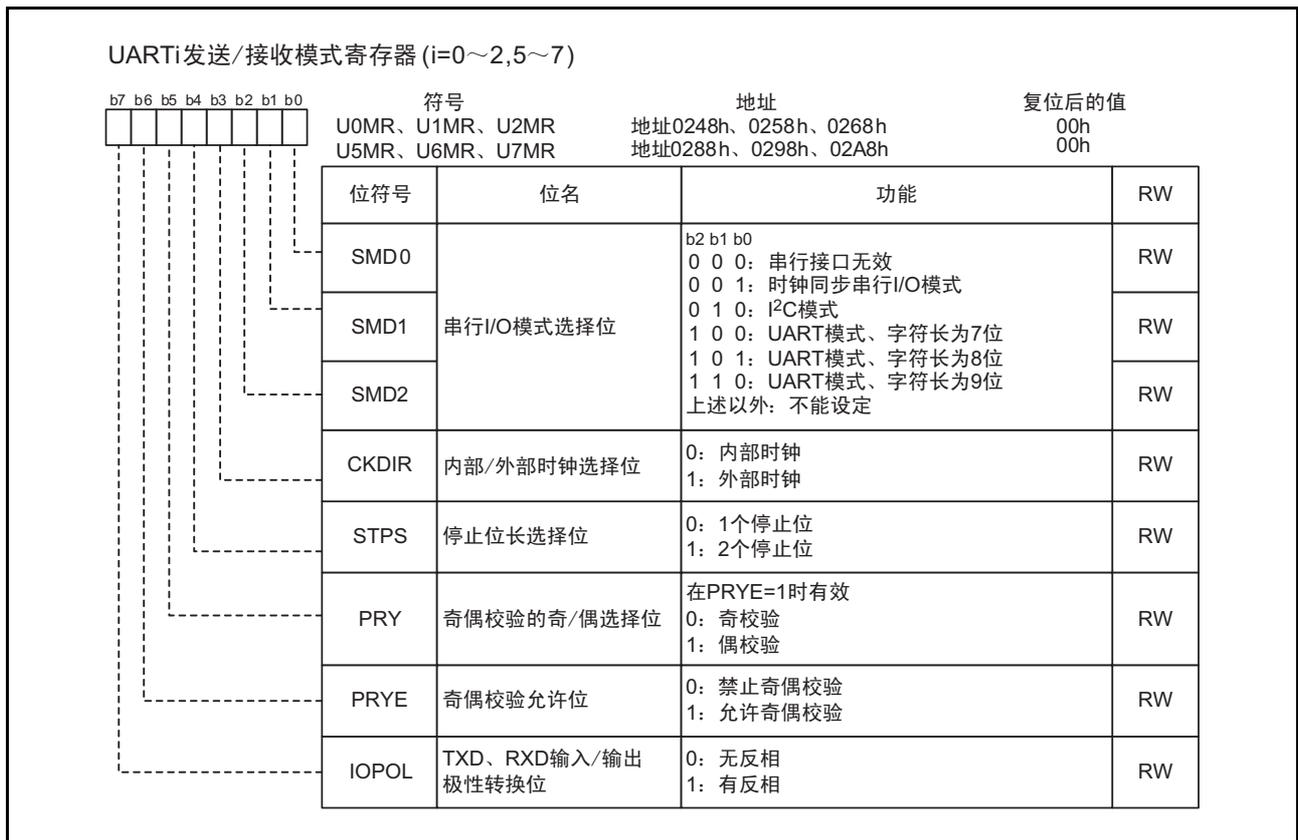
- PER、FER、OER 位中至少有 1 位为 “1” (发生错误)。

23.2.4 UARTi 位速率寄存器 (UiBRG) (i=0 ~ 2,5 ~ 7)



必须在停止发送和接收时写 UiBRG 寄存器。  
 必须用 MOV 指令写此寄存器。  
 必须在设定 UiC0 寄存器的 CLK1 ~ CLK0 位后写此寄存器。

23.2.5 UARTi 发送 / 接收模式寄存器 (UiMR) (i=0 ~ 2,5 ~ 7)



## 23.2.6 UARTi 发送 / 接收控制寄存器 0 (UiC0) (i=0 ~ 2,5 ~ 7)

UARTi发送/接收控制寄存器0(i=0~2,5~7)			
位	符号	地址	复位后的值
b7	U0C0、U1C0、U2C0	地址024Ch、025Ch、026Ch	0000 1000b
b6			
b5	U5C0、U6C0、U7C0	地址028Ch、029Ch、02ACh	0000 1000b
b4			
b3			
b2			
b1			
b0			

位符号	位名	功能	RW
CLK0	UiBRG计数源选择位	b1 b0 0 0: 选择f1SIO或者f2SIO 0 1: 选择f8SIO	RW
CLK1		1 0: 选择f32SIO 1 1: 不能设定	RW
CRS	$\overline{\text{CTS}}/\overline{\text{RTS}}$ 功能选择位	在CRD=0时有效 0: 选择CTS功能 1: 选择RTS功能	RW
TXEPT	发送寄存器空标志	0: 发送寄存器有数据(发送中) 1: 发送寄存器无数据(发送结束)	RO
CRD	$\overline{\text{CTS}}/\overline{\text{RTS}}$ 禁止位	0: 允许 $\overline{\text{CTS}}/\overline{\text{RTS}}$ 功能 1: 禁止 $\overline{\text{CTS}}/\overline{\text{RTS}}$ 功能	RW
NCH	数据输出选择位	0: TXDi/SDAi、SCLi引脚为CMOS输出。 1: TXDi/SDAi、SCLi引脚为N沟道漏极开路输出。	RW
CKPOL	CLK极性选择位	0: 在发送/接收时钟的下降沿输出发送数据, 在上升沿输入接收数据。 1: 在发送/接收时钟的上升沿输出发送数据, 在下降沿输入接收数据。	RW
UFORM	位序选择位	0: LSB first 1: MSB first	RW

## CLK1 ~ CLK0 (UiBRG 计数源选择位) (b1 ~ b0)

当 CLK1 ~ CLK0 位为 “00b” (选择 f1SIO 或者 f2SIO) 时, 必须通过 PCLKR 寄存器的 PCLK1 位进行选择。必须在设定 PCLKR 寄存器后设定 CLK1 ~ CLK0。

如果更改 CLK1 ~ CLK0 位, 就必须设定 UiBRG 寄存器。

CRS ( $\overline{\text{CTS}}/\overline{\text{RTS}}$  功能选择位) (b2)

当 UCON 寄存器的 CLKMD1 位为 “0” (CLK 只输出 CLK1) 并且 UCON 寄存器的 RCSP 位为 “0” (CTS0/RTS0 不分离) 时, 能使用  $\overline{\text{CTS}}/\overline{\text{RTS}}$ 。

CRD ( $\overline{\text{CTS}}/\overline{\text{RTS}}$  禁止位) (b4)

当 CRD 位为 “1” (禁止  $\overline{\text{CTS}}/\overline{\text{RTS}}$  功能) 时,  $\overline{\text{CTS}}/\overline{\text{RTS}}$  引脚能用作输入 / 输出端口。

## NCH (数据输出选择位) (b5)

TXD2/SDA2、SCL2 为 N 沟道漏极开路输出, 不能设定为 CMOS 输出。U2C0 寄存器的 NCH 位什么也没有指定, 只能写 “0”。

此功能将 CMOS 输出缓冲器的 P 沟道晶体管总是设定为截止, 而不是将 TXDi/SDAi、SCLi 引脚完全设定为漏极开路。

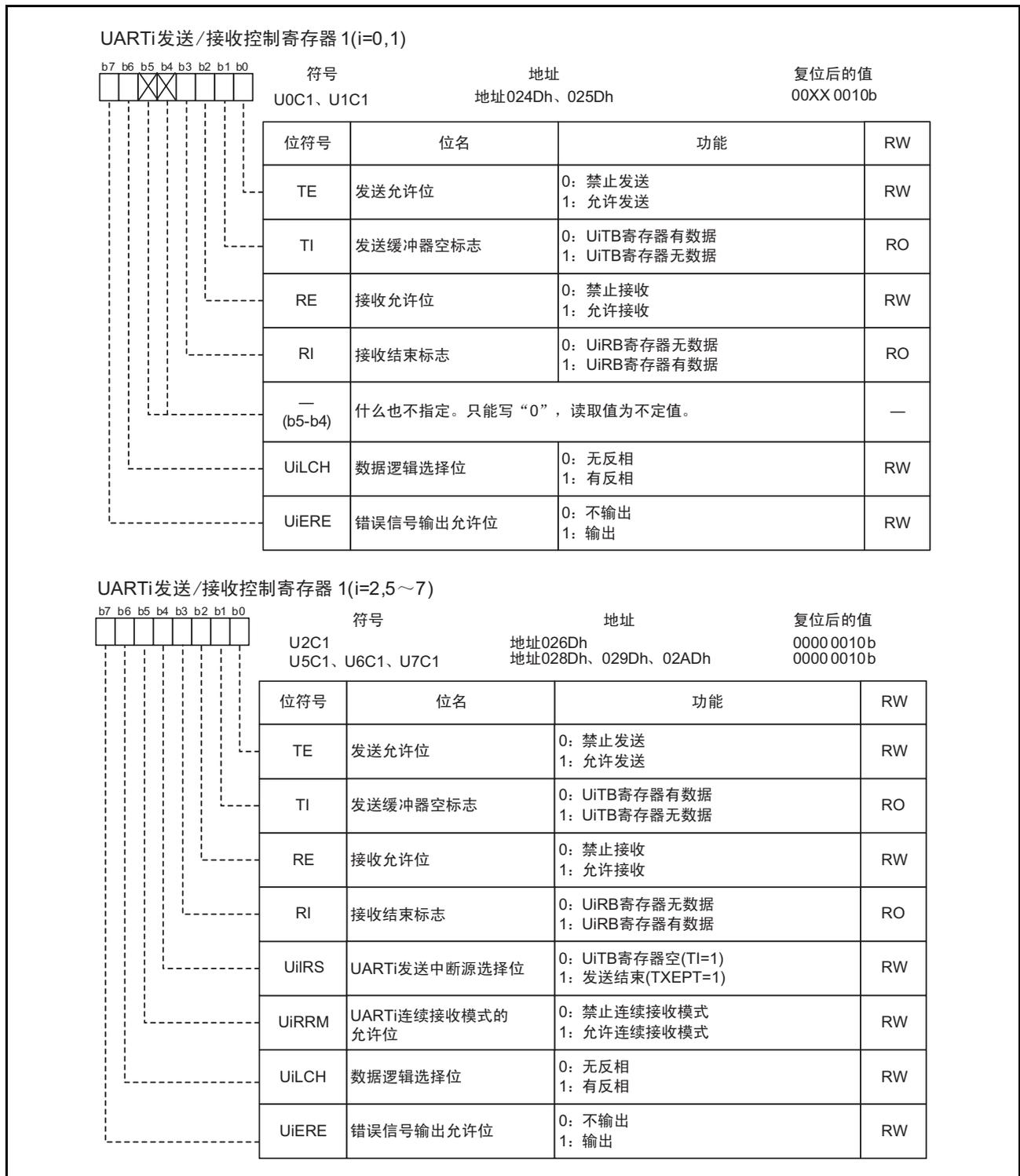
关于能输入的电压范围, 请参照电特性。

## UFORM (位序选择位) (b7)

在 UiMR 寄存器的 SMD2 ~ SMD0 位为 “001b” (时钟同步串行 I/O 模式) 或者 “101b” (UART 模式, 字符长为 8 位) 时, UFORM 位有效。

当 SMD2 ~ SMD0 位为 “010b” (I<sup>2</sup>C 模式) 时, 必须将 UFORM 位置 “1”; 当 SMD2 ~ SMD0 位为 “100b” (UART 模式, 字符长为 7 位) 或者 “110b” (UART 模式, 字符长为 9 位) 时, 必须将此位置 “0”。

## 23.2.7 UARTi 发送 / 接收控制寄存器 1 (UiC1) (i=0 ~ 2,5 ~ 7)



UART0、UART1 的 UiIRS 位和 UiRRM 位在 UCON 寄存器中。

#### UiLCH (数据逻辑选择位) (b6)

在 UiMR 寄存器的 SMD2 ~ SMD0 位为 “001b” (时钟同步串行 I/O 模式)、“100b” (UART 模式, 字符长为 7 位) 或者 “101b” (UART 模式, 字符长为 8 位) 时, UiLCH 位有效。当 SMD2 ~ SMD0 位为 “010b” (I<sup>2</sup>C 模式) 或者 “110b” (UART 模式, 字符长为 9 位) 时, 必须将 UiLCH 位置 “0”。

## 23.2.8 UART 发送 / 接收控制寄存器 2 (UCON)

UART发送/接收控制寄存器 2			
符号 UCON	位名	地址 地址0250h	复位后的值 X000 0000b
	位符号	功能	RW
	U0IRS	UART0发送中断源选择位 0: 发送缓冲器空(TI=1) 1: 发送结束(TXEPT=1)	RW
	U1IRS	UART1发送中断源选择位 0: 发送缓冲器空(TI=1) 1: 发送结束(TXEPT=1)	RW
	U0RRM	UART0连续接收模式的允许位 0: 禁止连续接收模式 1: 允许连续接收模式	RW
	U1RRM	UART1连续接收模式的允许位 0: 禁止连续接收模式 1: 允许连续接收模式	RW
	CLKMD0	UART1的CLK和CLKS选择位0 在CLKMD1=1时有效 0: 从CLK1输出时钟 1: 从CLKS1输出时钟	RW
	CLKMD1	UART1的CLK和CLKS选择位1 0: CLK1只输出CLK 1: 选择发送/接收时钟的多个引脚输出功能	RW
	RCSP	UART0的 $\overline{\text{CTS}}$ / $\overline{\text{RTS}}$ 分离位 0: $\overline{\text{CTS}}$ / $\overline{\text{RTS}}$ 共用引脚 1: $\overline{\text{CTS}}$ / $\overline{\text{RTS}}$ 分离	RW
	(b7)	什么也不指定。只能写“0”，读取值为不定值。	—

UART2、UART5 ~ UART7 的  $U_i$ IRS 位和  $U_i$ RRM 位在  $U_i$ C1 寄存器中。

#### CLKMD1 (UART1 的 CLK 和 CLKS 选择位 1) (b5)

在使用多个发送 / 接收时钟的输出引脚时，必须满足以下的条件：

U1MR 寄存器的 CKDIR 位为 “0” (内部时钟)。

## 23.2.9 UARTi 特殊模式寄存器 (UiSMR) (i=0 ~ 2,5 ~ 7)

UARTi 特殊模式寄存器 (i=0 ~ 2,5 ~ 7)			
位	符号	地址	复位后的值
b7	U0SMR、U1SMR、U2SMR	地址 0247h、0257h、0267h	X000 0000b
b6	U5SMR、U6SMR、U7SMR	地址 0287h、0297h、02A7h	X000 0000b
b5			
b4			
b3			
b2			
b1			
b0			

位符号	位名	功能	RW
IICM	I <sup>2</sup> C模式选择位	0: 非I <sup>2</sup> C模式 1: I <sup>2</sup> C模式	RW
ABC	仲裁失败检测标志控制位	0: 按位更新 1: 按字节更新	RW
BBS	总线忙标志	0: 检测到停止条件 1: 检测到开始条件(忙)	RW
— (b3)	保留位	必须置“0”。	RW
ABSCS	总线冲突检测采样时钟选择位	0: 发送/接收时钟的上升沿 1: 定时器Aj的下溢信号	RW
ACSE	发送允许位的自动清除功能选择位	0: 无自动清除功能 1: 发生总线冲突时自动清除	RW
SSS	发送开始条件选择位	0: 不与RXDi同步 1: 与RXDi同步	RW
— (b7)	什么也不指定。只能写“0”，读取值为不定值。		—

**BBS (总线忙标志) (b2)**

如果通过程序给 BBS 位写“0”，此位就变为“0”（即使写“1”也不变）。

**ABSCS (总线冲突检测采样时钟选择位) (b4)**

当 ABSCS 位为“1”时，UARTi 和定时器 Aj 的组合如下：

UART0 和 UART6: 定时器 A3 的下溢信号

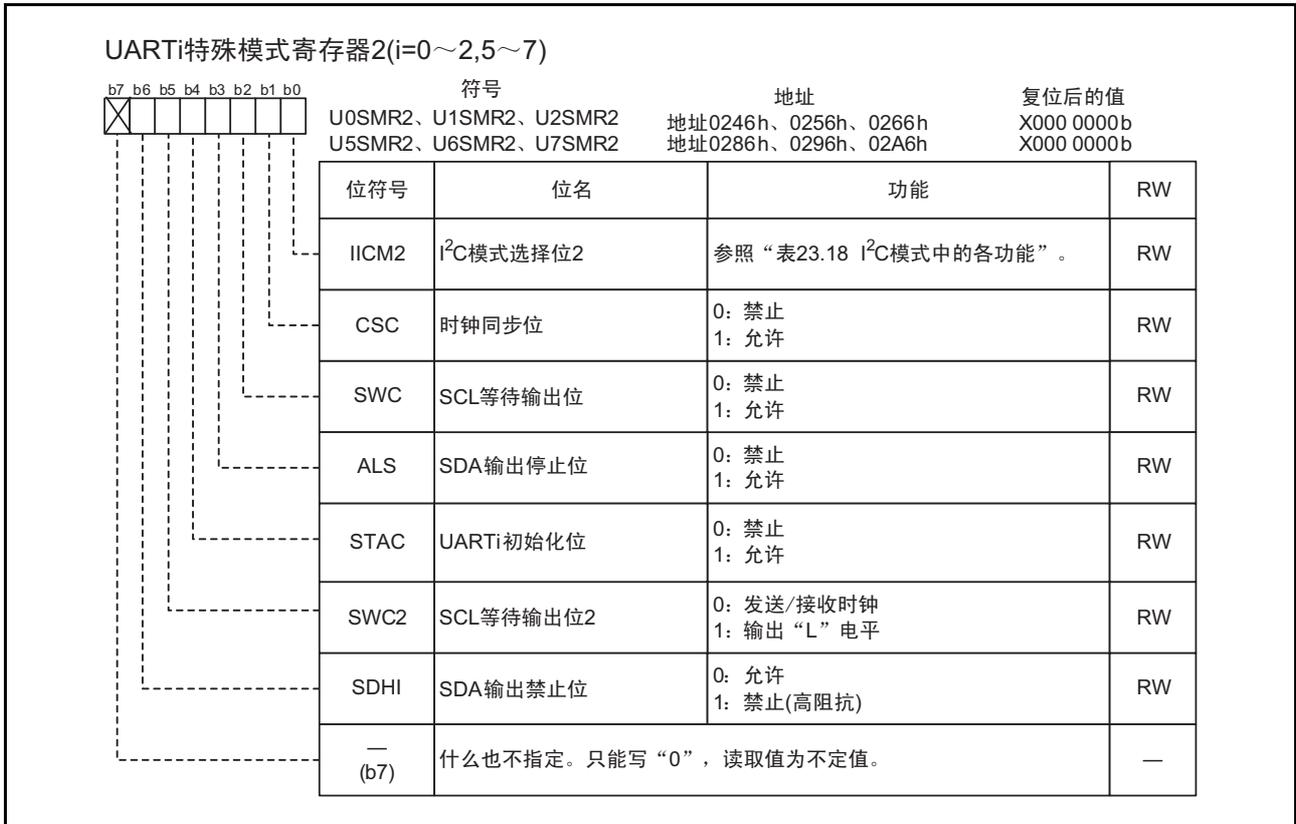
UART1 和 UART7: 定时器 A4 的下溢信号

UART2 和 UART5: 定时器 A0 的下溢信号

**SSS (发送开始条件选择位) (b6)**

如果开始发送，SSS 位就变为“0”（不与 RXDi 同步）。

23.2.10 UARTi 特殊模式寄存器 2 (UiSMR2) (i=0 ~ 2,5 ~ 7)



## 23.2.11 UARTi 特殊模式寄存器 3 (UiSMR3) (i=0 ~ 2,5 ~ 7)

UARTi 特殊模式寄存器 3 (i=0 ~ 2,5 ~ 7)			
位号	符号	地址	复位后的值
b7 b6 b5 b4 b3 b2 b1 b0	U0SMR3、U1SMR3、U2SMR3 U5SMR3、U6SMR3、U7SMR3	地址 0245h、0255h、0265h 地址 0285h、0295h、02A5h	000X 0X0Xb 000X 0X0Xb
位符号	位名	功能	RW
— (b0)	什么也不指定。只能写“0”，读取值为不定值。		—
CKPH	时钟相位设定位	0: 无时钟延迟 1: 有时钟延迟	RW
— (b2)	什么也不指定。只能写“0”，读取值为不定值。		—
NODC	时钟输出选择位	0: CLKi 为 CMOS 输出 1: CLKi 为 N 沟道漏极开路输出	RW
— (b4)	什么也不指定。只能写“0”，读取值为不定值。		—
DL0	SDAi 数字延迟值设定位	b7 b6 b5 0 0 0: 无延迟 0 0 1: 1~2 个 UiBRG 计数源周期 0 1 0: 2~3 个 UiBRG 计数源周期 0 1 1: 3~4 个 UiBRG 计数源周期 1 0 0: 4~5 个 UiBRG 计数源周期 1 0 1: 5~6 个 UiBRG 计数源周期 1 1 0: 6~7 个 UiBRG 计数源周期 1 1 1: 7~8 个 UiBRG 计数源周期	RW
DL1		RW	
DL2		RW	

## DL2 ~ DL0 (SDAi 数字延迟值设定位) (b7 ~ b5)

在 I<sup>2</sup>C 模式中，DL2 ~ DL0 位使 SDAi 输出产生数字延迟；在非 I<sup>2</sup>C 模式中，必须将 DL2 ~ DL0 位置“000b”（无延迟）。

延迟量因 SCLi 引脚和 SDAi 引脚的负载而不同。如果使用外部时钟，延迟就会增大 100ns 左右。

## NODC (时钟输出选择位) (b3)

此功能将 CMOS 输出缓冲器的 P 沟道晶体管总是设定为截止，而不是将 CLKi 引脚完全设定为漏极开路。关于能输入的电压范围，请参照电特性。

## 23.2.12 UARTi 特殊模式寄存器 4 (UiSMR4) (i=0 ~ 2,5 ~ 7)

UARTi 特殊模式寄存器 4 (i=0 ~ 2,5 ~ 7)											
b7	b6	b5	b4	b3	b2	b1	b0	符号	地址	复位后的值	
								U0SMR4、U1SMR4、U2SMR4 U5SMR4、U6SMR4、U7SMR4	地址 0244h、0254h、0264h 地址 0284h、0294h、02A4h	00h 00h	
								位符号	位名	功能	RW
								STAREQ	开始条件生成位	0: 清除 1: 开始	RW
								RSTAREQ	重新开始条件生成位	0: 清除 1: 开始	RW
								STPREQ	停止条件生成位	0: 清除 1: 开始	RW
								STSPSEL	SCL、SDA 输出选择位	0: 不输出开始条件和停止条件 1: 输出开始条件和停止条件	RW
								ACKD	ACK 数据位	0: ACK 1: NACK	RW
								ACKC	ACK 数据输出允许位	0: 输出串行接口数据 1: 输出 ACK 数据	RW
								SCLHI	SCL 输出停止允许位	0: 禁止 1: 允许	RW
								SWC9	SCL 等待位 3	0: 禁止 SCL 保持 “L” 电平 1: 允许 SCL 保持 “L” 电平	RW

**STAREQ (开始条件生成位) (b0)**

在生成开始条件后，STAREQ 位变为 “0”。

**RSTAREQ (重新开始条件生成位) (b1)**

在生成重新开始条件后，RSTAREQ 位变为 “0”。

**STPREQ (停止条件生成位) (b2)**

在生成停止条件后，STPREQ 位变为 “0”。

## 23.3 运行说明

### 23.3.1 时钟同步串行 I/O 模式

时钟同步串行 I/O 模式是使用发送 / 接收时钟进行发送和接收的模式，时钟同步串行 I/O 模式的规格如表 23.5 所示。

表 23.5 时钟同步串行 I/O 模式的规格

项目	规格
数据格式	字符长: 8 位
发送 / 接收时钟	<ul style="list-style-type: none"> <li>UiMR 寄存器的 CKDIR 位为 0 (内部时钟):  <math display="block">\frac{f_j}{2^{(n+1)}}</math>           fj: f1SIO、f2SIO、f8SIO、f32SIO            n: UiBRG 寄存器的设定值 (00h ~ FFh)</li> <li>CKDIR 位为 “1” (外部时钟): CLKi 引脚的输入</li> </ul>
发送 / 接收控制	可选择 CTS 功能、RTS 功能或者禁止 CTS/RTS 功能。
发送开始条件	开始发送时需要以下的条件 (注 1): <ul style="list-style-type: none"> <li>UiC1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>UiC1 寄存器的 TI 位为 “0” (UiTB 寄存器有数据)。</li> <li>在选择 CTS 功能时, CTSi 引脚的输入为 “L” 电平。</li> </ul>
接收开始条件	开始接收时需要以下的条件 (注 1): <ul style="list-style-type: none"> <li>UiC1 寄存器的 RE 位为 “1” (允许接收)。</li> <li>UiC1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>UiC1 寄存器的 TI 位为 “0” (UiTB 寄存器有数据)。</li> </ul>
中断请求的发生时序	发送中断的发生时序可选择以下之一: <ul style="list-style-type: none"> <li>UiIRS 位为 “0” (发送缓冲器空): 在将数据从 UiTB 寄存器传送到 UARTi 发送寄存器时 (开始发送时)</li> <li>UiIRS 位为 “1” (发送结束): 在 UARTi 发送寄存器的数据发送结束时</li> </ul> 接收中断的发生时序 <ul style="list-style-type: none"> <li>在将数据从 UARTi 接收寄存器传送到 UiRB 寄存器时 (接收结束时)</li> </ul>
错误检测	溢出错误 (注 2) 如果在读 UiRB 寄存器前接收到下一个数据的第 7 位, 就发生溢出错误。
选择功能	<ul style="list-style-type: none"> <li>CLK 极性选择 数据的输出和输入时序可选择发送 / 接收时钟的上升沿或者下降沿。</li> <li>LSB first 或者 MSB first 的选择 可选择从 bit0 或者 bit7 开始发送和接收。</li> <li>连续接收模式的选择 在读 UiRB 寄存器的同时变为允许接收状态。</li> <li>串行数据的逻辑转换 这是将发送 / 接收数据的逻辑值取反的功能。</li> <li>发送 / 接收时钟多个引脚输出的选择 (UART1) 可设定 2 个 UART1 的发送 / 接收时钟引脚并通过程序选择输出引脚。</li> <li>CTS/RTS 分离功能 (UART0) 从其他引脚输入或者输出 CTS0 和 RTS0。</li> </ul>

i=0 ~ 2,5 ~ 7

注 1. 在选择外部时钟时, 必须满足以下的条件:

当 UiC0 寄存器的 CKPOL 位为 “0” (在发送 / 接收时钟的下降沿输出发送数据, 在上升沿输入接收数据) 时, 外部时钟为 “H” 电平状态; 当 CKPOL 位为 “1” (在发送 / 接收时钟的上升沿输出发送数据, 在下降沿输入接收数据) 时, 外部时钟为 “L” 电平状态。

注 2. 如果发生溢出错误, UiRB 寄存器的接收数据就为不定值。另外, SiRIC 寄存器的 IR 位不变。

时钟同步串行 I/O 模式的输入 / 输出引脚功能和 P6\_4 引脚功能分别如表 23.6 和表 23.7 所示，表 23.6 是不选择发送 / 接收时钟的多个引脚的输出选择功能的情况。

另外，从选择 UARTi 的运行模式后到开始发送为止，TXDi 引脚输出“H”电平（在选择 N 沟道漏极开路输出时，为高阻抗状态）。

表 23.6 时钟同步串行 I/O 模式的输入 / 输出引脚功能（不选择发送 / 接收时钟的多个引脚输出功能的情况）

引脚名	输入 / 输出	功能	选择方法
TXDi	输出	串行数据输出	（在只接收时，输出虚拟数据）
RXDi	输入	串行数据输入	将引脚复用的端口方向位置“0”。
	输入	输入端口	将端口方向位置“0”（在只发送时，可用作输入端口）。
CLKi	输出	发送 / 接收时钟输出	UiMR 寄存器的 CKDIR 位 = 0
	输入	发送 / 接收时钟输入	UiMR 寄存器的 CKDIR 位 = 1 将引脚复用的端口方向位置“0”。
CTSi/RTSi	输入	CTS 输入	UiC0 寄存器的 CRD 位 = 0 UiC0 寄存器的 CRS 位 = 0 将引脚复用的端口方向位置“0”。
	输出	RTS 输出	UiC0 寄存器的 CRD 位 = 0 UiC0 寄存器的 CRS 位 = 1
	输入 / 输出	输入 / 输出端口	UiC0 寄存器的 CRD 位 = 1

i=0 ~ 2,5 ~ 7

表 23.7 时钟同步串行 I/O 模式的 P6\_4 引脚功能

引脚功能	位的设定值					
	U1C0 寄存器		UCON 寄存器			PD6 寄存器
	CRD	CRS	RCSP	CLKMD1	CLKMD0	PD6_4
P6_4	1	—	0	0	—	输入：0，输出：1
CTSi	0	0	0	0	—	0
RTSi	0	1	0	0	—	—
CTSi (注 1)	0	0	1	0	—	0
CLKS1	—	—	—	1 (注 2)	1	—

—：“0”或者“1”

注 1. 还必须将 U0C0 寄存器的 CRD 位置“0”（允许 CTS0/RTS0），将 U0C0 寄存器的 CRS 位置“1”（选择 RTS0）。

注 2. 当 CLKMD1 位为“1”并且 CLKMD0 位为“0”时，输出以下的电平：

- 当 U1C0 寄存器的 CKPOL 位为“0”时，输出“H”电平。
- 当 U1C0 寄存器的 CKPOL 位为“1”时，输出“L”电平。

时钟同步串行 I/O 模式中使用的寄存器及其设定值如表 23.8 所示。

表 23.8 时钟同步串行 I/O 模式中使用的寄存器及其设定值 (注 2)

寄存器	位	功能
PCLKR	PCLK1	必须选择 UiBRG 的计数源。
UiTB	0 ~ 7	必须设定发送数据。
	8	— (也可以不设定) 只能写 “0”。
UiRB	0 ~ 7	能读接收数据。
	8,11,13 ~ 15	读取值为不定值。
	OER	溢出错标志
UiBRG	0 ~ 7	必须设定位速率。
UiMR	SMD2 ~ SMD0	必须置 “001b”。
	CKDIR	必须选择内部时钟或者外部时钟。
	4 ~ 6	必须置 “0”。
	IOPOL	必须置 “0”。
UiC0	CLK1 ~ CLK0	必须选择 UiBRG 的计数源。
	CRS	在使用 CTS 或者 RTS 时, 必须选择 CTS 或者 RTS。
	TXEPT	发送寄存器空标志
	CRD	必须选择允许或者禁止 CTS/RTS 功能。
	NCH	必须选择 TXDi 引脚的输出形式 (注 1)。
	CKPOL	必须选择发送 / 接收时钟的极性
	UFORM	必须选择 LSB first 或者 MSB first。
UiC1	TE	在允许发送和接收时, 必须置 “1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置 “1”。
	RI	接收结束标志
	UjIRS	必须选择 UARTj 发送中断源。
	UjRRM	在使用连续接收模式时, 必须置 “1”。
	UiLCH	在使用数据逻辑反相电路时, 必须置 “1”。
	UiERE	必须置 “0”。
UiSMR	0 ~ 7	必须置 “0”。
UiSMR2	0 ~ 7	必须置 “0”。
UiSMR3	0 ~ 2	必须置 “0”。
	NODC	必须选择时钟的输出形式。
	4 ~ 7	必须置 “0”。
UiSMR4	0 ~ 7	必须置 “0”。
UCON	U0IRS	必须选择 UART0 发送中断源。
	U1IRS	必须选择 UART1 发送中断源。
	U0RRM	在使用连续接收模式时, 必须置 “1”。
	U1RRM	在使用连续接收模式时, 必须置 “1”。
	CLKMD0	当 CLKMD1 为 “1” 时, 必须选择发送 / 接收时钟的输出引脚。
	CLKMD1	在从 2 个引脚输出 UART1 的发送 / 接收时钟时, 必须置 “1”。
	RCSP	在分离 UART0 的 CTS0/RTS 时, 必须置 “1”。
	7	必须置 “0”。

i=0 ~ 2,5 ~ 7, j=2,5 ~ 7

注 1. TXD2 引脚为 N 沟道漏极开路。U2C0 寄存器的 NCH 位什么也没有指定, 只能写 “0”。

注 2. 此表的内容不表示步骤。

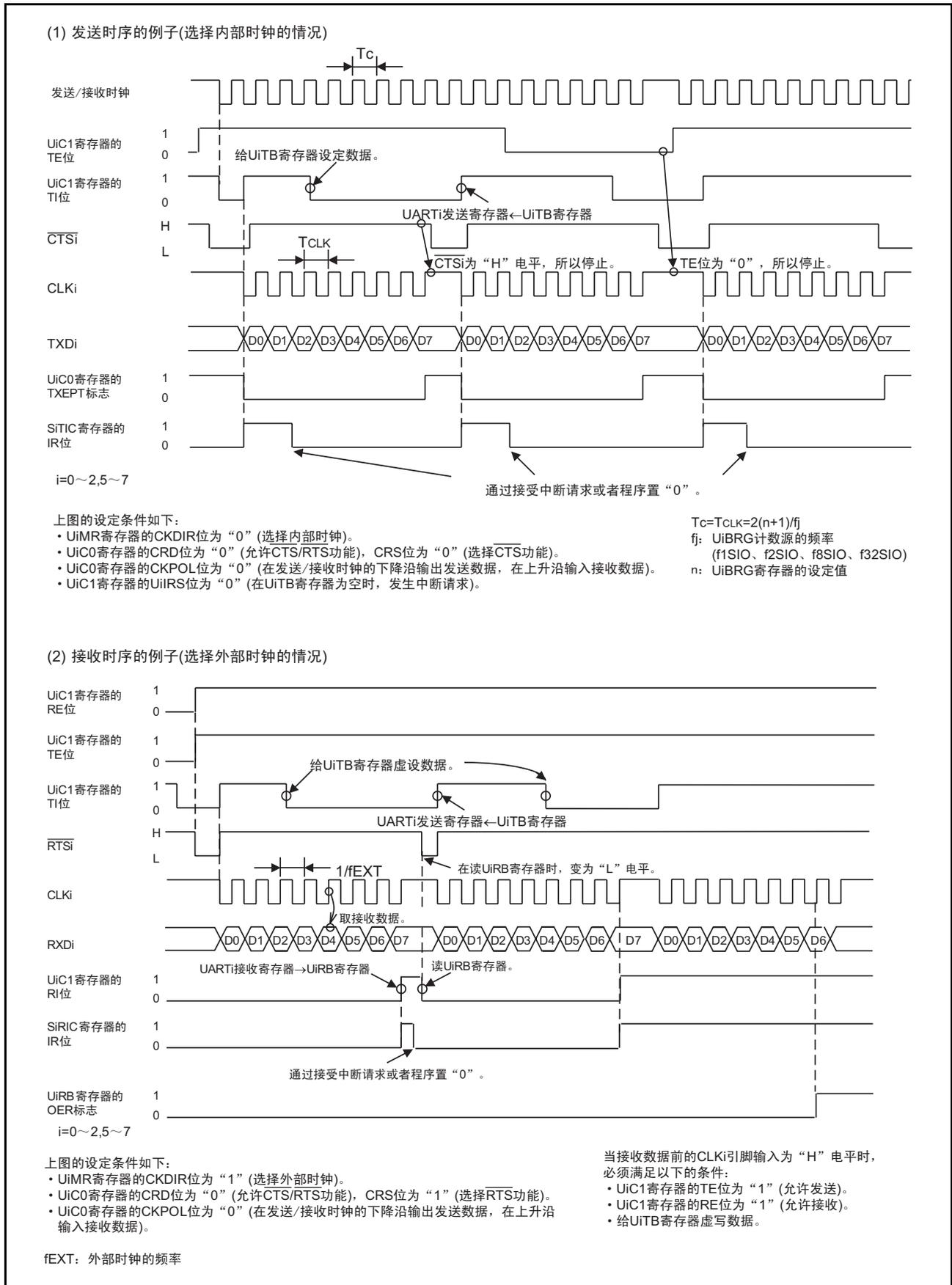


图 23.5 时钟同步串行 I/O 模式的发送和接收时序例子

## 23.3.1.1 发送 / 接收寄存器的初始化

在发生发送 / 接收中断时，如果需要对发送 / 接收寄存器进行初始化，就必须按照以下的步骤进行：

- UiRB 寄存器 (i=0~2,5~7) 的初始化步骤
  - (1) 将 UiC1 寄存器的 RE 位置 “0” (禁止接收)。
  - (2) 将 UiMR 寄存器的 SMD2~SMD0 位置 “000b” (串行接口无效)。
  - (3) 将 UiMR 寄存器的 SMD2~SMD0 位置 “001b” (时钟同步串行 I/O 模式)。
  - (4) 将 UiC1 寄存器的 RE 位置 “1” (允许接收)。
- UiTB 寄存器的初始化步骤
  - (1) 将 UiMR 寄存器的 SMD2~SMD0 位置 “000b” (串行接口无效)。
  - (2) 将 UiMR 寄存器的 SMD2~SMD0 位置 “001b” (时钟同步串行 I/O 模式)。
  - (3) 与 UiC1 寄存器的 TE 位的值无关，给 TE 位写 “1” (允许发送)。

## 23.3.1.2 CLK 极性的选择

能通过 UiC0 寄存器 (i=0 ~ 2,5 ~ 7) 的 CKPOL 位选择发送 / 接收时钟的极性，发送 / 接收时钟的极性如图 23.6 所示。

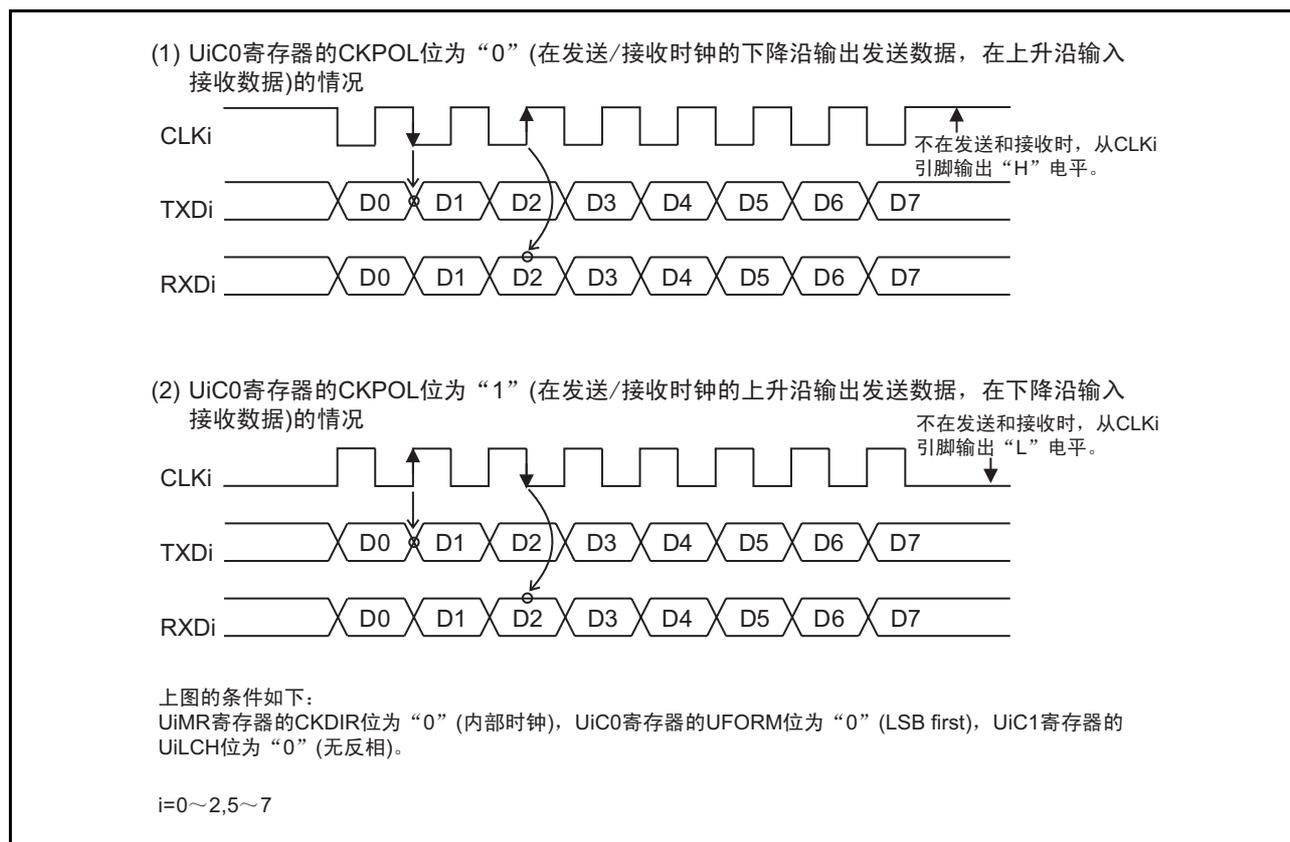


图 23.6 发送 / 接收时钟的极性

## 23.3.1.3 LSB first 或者 MSB first 的选择

能通过 UiC0 寄存器 (i=0 ~ 2,5 ~ 7) 的 UFORM 位选择位序。位序如图 23.7 所示。

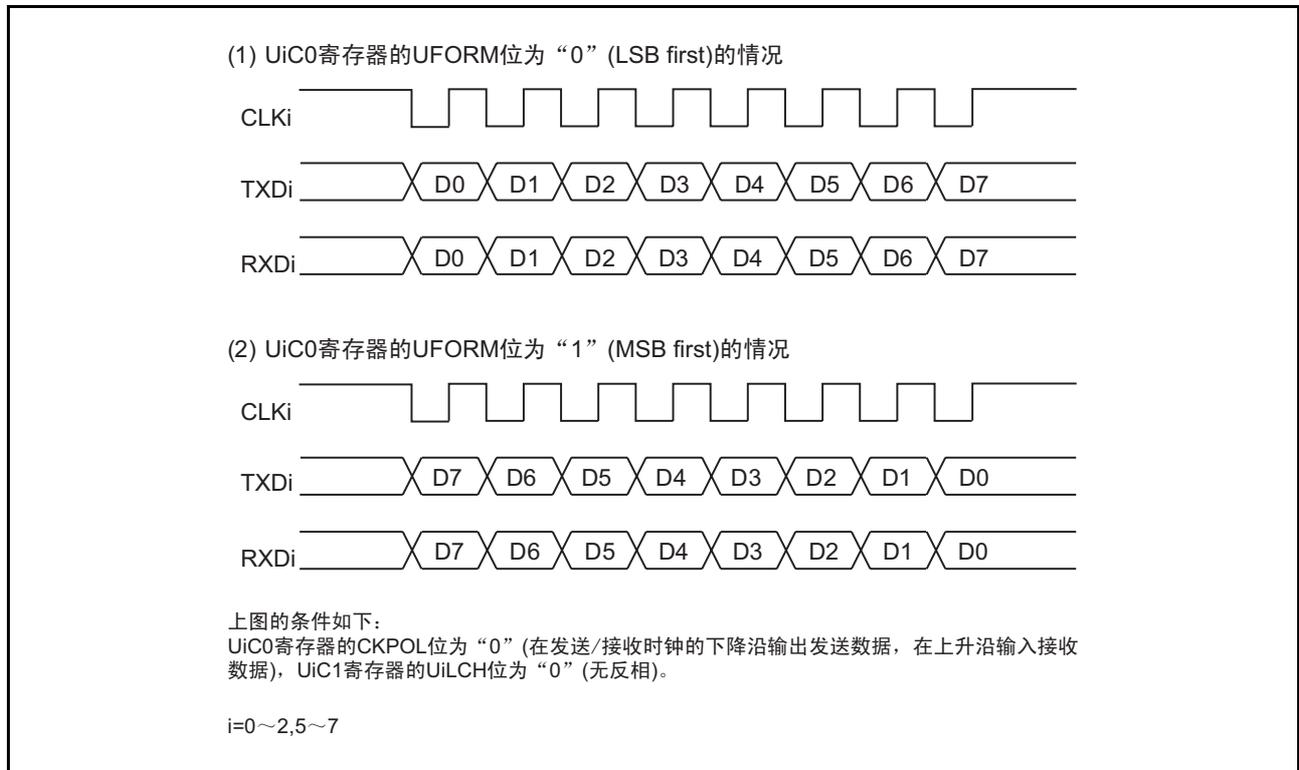


图 23.7 位序

## 23.3.1.4 连续接收模式

连续接收模式是通过读接收缓冲寄存器来进入接收允许状态的模式。如果选择此模式,就进入接收允许状态,所以不需要虚写发送缓冲寄存器。但是,在开始接收时,需要虚读接收缓冲寄存器。

如果将 UiRRM 位 (i=0 ~ 2,5 ~ 7) 置“1”(连续接收模式),就在读 UiRB 寄存器时,UiC1 寄存器的 TI 位变为 0 (UiTB 寄存器有数据)。当 UiRRM 位为“1”时,不能通过程序虚写 UiTB 寄存器。

当使用外部时钟时,在接受第 8 位数据后到开始下一次发送前,必须读 UiRB 寄存器。

连续接收模式的运行例子如图 23.8 所示。

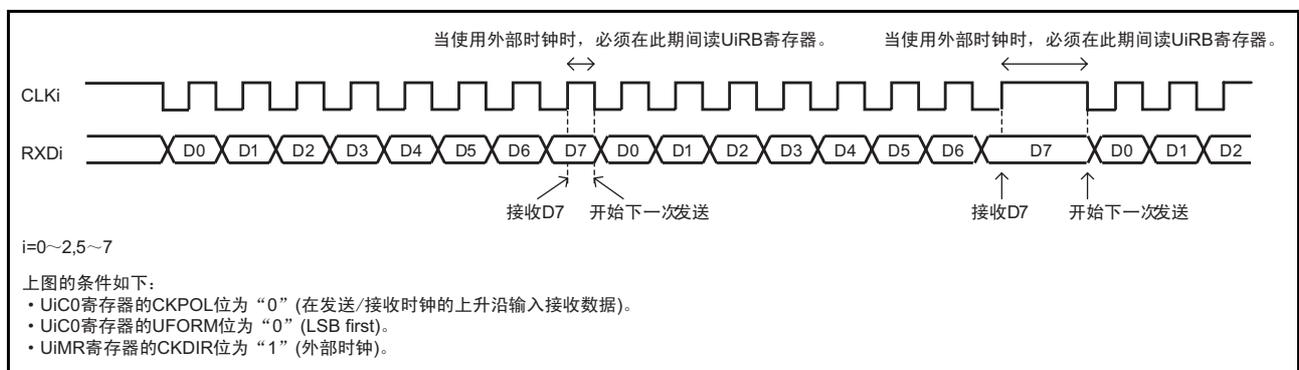


图 23.8 连续接收模式的运行例子

## 23.3.1.5 串行数据的逻辑转换

当 UiC1 寄存器 (i=0 ~ 2,5 ~ 7) 的 UiLCH 位为 “1” (有反相) 时, 在将 UiTB 寄存器的写入值进行逻辑取反后发送。如果读 UiRB 寄存器, 就能读到接收数据被逻辑取反后的值。串行数据的逻辑如图 23.9 所示。

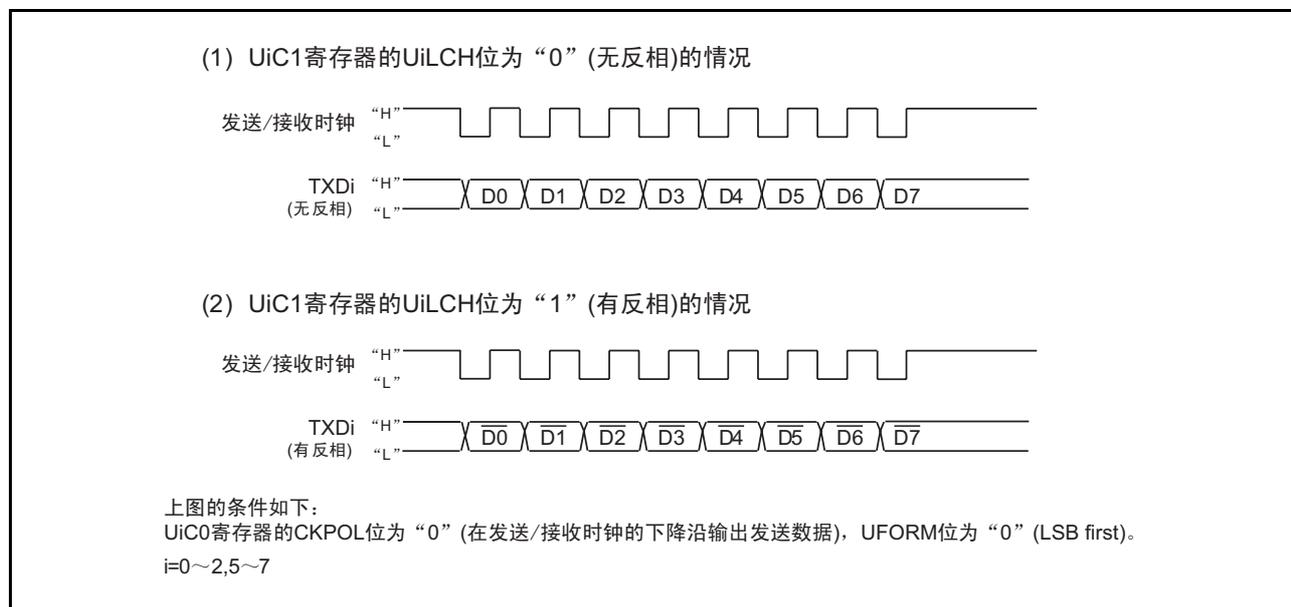


图 23.9 串行数据的逻辑

## 23.3.1.6 发送 / 接收时钟多个引脚输出的选择 (UART1)

能通过 UCON 寄存器的 CLKMD1 ~ CLKMD0 位, 从 2 个发送 / 接收时钟输出引脚中选择 1 个引脚 (图 23.10)。此功能能用于 UART1 的发送 / 接收时钟为内部时钟的情况。

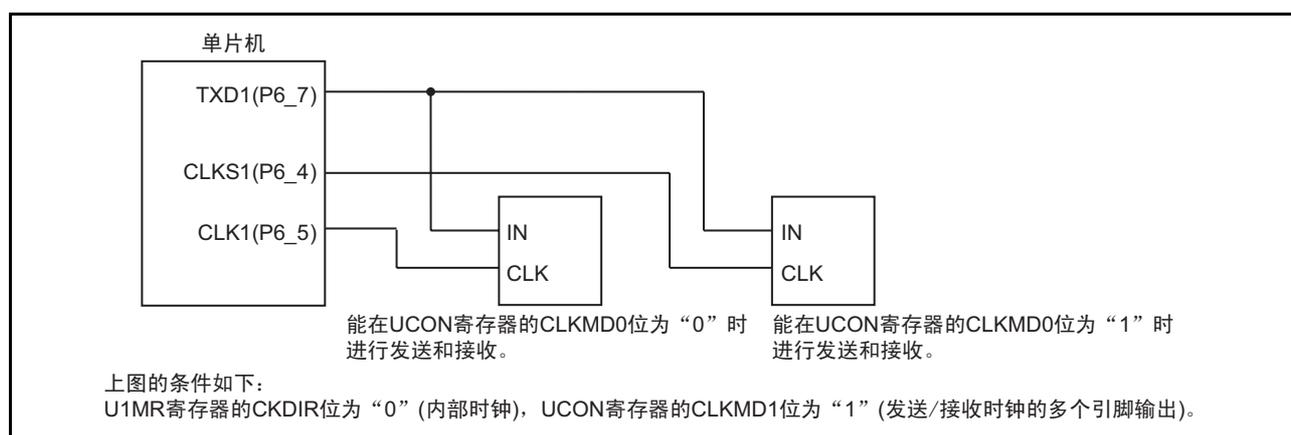


图 23.10 发送 / 接收时钟多个引脚输出功能的使用例子

### 23.3.1.7 $\overline{\text{CTS}}/\overline{\text{RTS}}$ 功能

$\overline{\text{CTS}}$  功能是在给  $\overline{\text{CTS}}_i/\overline{\text{RTS}}_i$  (i=0 ~ 2,5 ~ 7) 引脚输入 “L” 电平时开始发送和接收的功能。如果  $\overline{\text{CTS}}_i/\overline{\text{RTS}}_i$  引脚的输入电平变为 “L”，就开始发送和接收。如果在发送和接收时将输入电平设定为 “H”，就从下一个数据开始停止发送和接收。

$\overline{\text{RTS}}$  功能在接收准备结束时，使  $\overline{\text{CTS}}_i/\overline{\text{RTS}}_i$  引脚的输出电平变为 “L”；在  $\text{CLK}_i$  引脚的第一个下降沿，使  $\overline{\text{CTS}}_i/\overline{\text{RTS}}_i$  引脚的输出电平为 “H”。

引脚功能的选择请参照“表 23.6 时钟同步串行 I/O 模式的输入 / 输出引脚功能（不选择发送 / 接收时钟的多个引脚输出功能的情况）”。

### 23.3.1.8 $\overline{\text{CTS}}/\overline{\text{RTS}}$ 分离功能 (UART0)

这是分离  $\overline{\text{CTS}}_0/\overline{\text{RTS}}_0$ ，从 P6\_0 引脚输出  $\overline{\text{RTS}}_0$  并从 P6\_4 引脚输入  $\overline{\text{CTS}}_0$  的功能。在使用此功能时，必须进行以下的设定：

- 将 U0C0 寄存器的 CRD 位置 “0”（允许 UART0 的  $\overline{\text{CTS}}/\overline{\text{RTS}}$ ）。
- 将 U0C0 寄存器的 CRS 位置 “1”（输出 UART0 的  $\overline{\text{RTS}}$ ）。
- 将 U1C0 寄存器的 CRD 位置 “0”（允许 UART1 的  $\overline{\text{CTS}}/\overline{\text{RTS}}$ ）。
- 将 U1C0 寄存器的 CRS 位置 “0”（输入 UART1 的  $\overline{\text{CTS}}$ ）。
- 将 UCON 寄存器的 RCSP 位置 “1”（从 P6\_4 引脚输入  $\overline{\text{CTS}}_0$ ）。
- 将 UCON 寄存器的 CLKMD1 位置 “0”（不使用  $\text{CLKS}_1$ ）。

在使用  $\overline{\text{CTS}}/\overline{\text{RTS}}$  分离功能时，不能使用 UART1 的  $\overline{\text{CTS}}/\overline{\text{RTS}}$  功能。

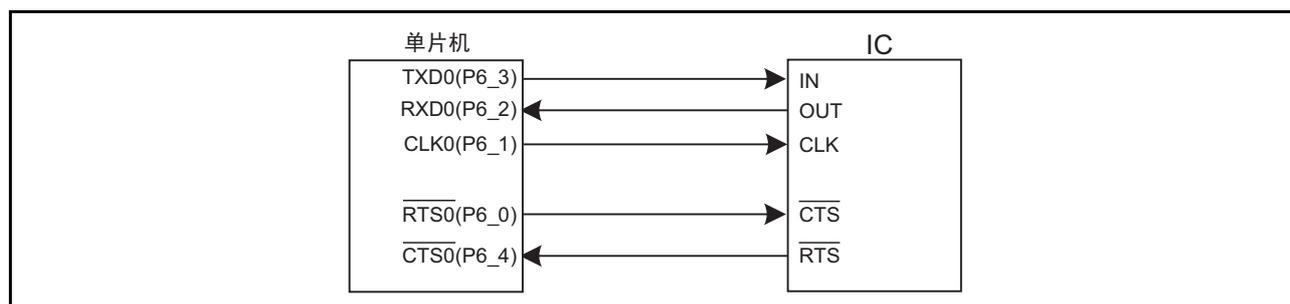


图 23.11  $\overline{\text{CTS}}/\overline{\text{RTS}}$  分离功能的使用例子

### 23.3.2 异步串行 I/O (UART) 模式

UART 模式是在设定任意的位速率和位序后进行发送和接收的模式，UART 模式的规格如表 23.9 所示。

表 23.9 UART 模式的规格

项目	规格
数据格式	<ul style="list-style-type: none"> <li>字符位: 可选择 7 位、8 位或者 9 位。</li> <li>开始位: 1 位</li> <li>奇偶校验位: 可选择奇校验、偶校验或者无奇偶校验。</li> <li>停止位: 可选择 1 位或者 2 位。</li> </ul>
发送 / 接收时钟	<ul style="list-style-type: none"> <li>UiMR 寄存器的 CKDIR 位为 0 (内部时钟):  <math display="block">\frac{f_j}{16(n+1)}</math>           fj: f1SIO、f2SIO、f8SIO、f32SIO            n: UIBRG 寄存器的设定值 (00h ~ FFh)         </li> <li>CKDIR 位为 “1” (外部时钟):  <math display="block">\frac{f_{EXT}}{16(n+1)}</math>           fEXT: CLKi 引脚的输入      n: UIBRG 寄存器的设定值 (00h ~ FFh)         </li> </ul>
发送 / 接收控制	可选择 CTS 功能、RTS 功能或者禁止 CTS/RTS 功能。
发送开始条件	开始发送时需要以下的条件: <ul style="list-style-type: none"> <li>UiC1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>UiC1 寄存器的 TI 位为 “0” (UiTB 寄存器有数据)。</li> <li>在选择 CTS 功能时, CTSi 引脚的输入为 “L” 电平。</li> </ul>
接收开始条件	开始接收时需要以下的条件: <ul style="list-style-type: none"> <li>UiC1 寄存器的 RE 位为 “1” (允许接收)。</li> <li>检测到开始位。</li> </ul>
中断请求的 发生时序	发送中断的发生时序可选择以下之一: <ul style="list-style-type: none"> <li>UiIRS 位为 “0” (发送缓冲器空): 在将数据从 UiTB 寄存器传送到 UARTi 发送寄存器时 (开始发送时)</li> <li>UiIRS 位为 “1” (发送结束): 在 UARTi 发送寄存器的数据发送结束时</li> </ul> 接收中断的发生时序 <ul style="list-style-type: none"> <li>在将数据从 UARTi 接收寄存器传送到 UiRB 寄存器时 (接收结束时)</li> </ul>
错误检测	<ul style="list-style-type: none"> <li>溢出错误 (注 1): 如果在读 UiRB 寄存器前接收到下一个数据的最后停止位的前 1 位, 就发生溢出错误。</li> <li>帧错误: 当未检测到设定个数的停止位时, 发生帧错误。</li> <li>奇偶校验错误: 在允许奇偶校验的情况下, 如果奇偶校验位和字符位中的 “1” 的个数不是设定的个数, 就发生奇偶校验错误。</li> <li>错误和标志: 在发生溢出错误、帧错误或者奇偶校验错误时, 此标志变为 “1”。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>LSB first 或者 MSB first 的选择 可选择从 bit0 或者 bit7 开始发送和接收。</li> <li>串行数据的逻辑转换 这是将发送数据的逻辑值取反的功能, 开始位和停止位不取反。</li> <li>TXD、RXD 输入 / 输出极性的转换 这是将 TXD 引脚输出电平和 RXD 引脚输入电平取反的功能。输入 / 输出数据的电平全部反相。</li> <li>CTS/RTS 分离功能 (UART0) 从其他引脚输入或者输出 CTS0 和 RTS0。</li> </ul>

i=0 ~ 2,5 ~ 7

注 1. 如果发生溢出错误, UiRB 寄存器的接收数据就为不定值。另外, SiRIC 寄存器的 IR 位不变。

UART 模式的输入 / 输出引脚功能和 P6\_4 引脚功能分别如表 23.10 和表 23.11 所示。另外，在选择 UARTi 的运行模式后到开始发送前，TXDi 引脚输出“H”电平（在选择 N 沟道漏极开路输出时，为高阻抗状态）。

表 23.10 UART 模式的输入 / 输出引脚功能

引脚名	输入 / 输出	功能	选择方法
TXDi	输出	串行数据输出	（在只接收时，输出“H”电平）
RXDi	输入	串行数据输入	将引脚复用的端口方向位置“0”。
	输入	输入端口	将引脚复用的端口方向位置“0”（在只发送时，可用作输入端口）。
CLKi	输入 / 输出	输入 / 输出端口	UiMR 寄存器的 CKDIR 位 = 0。
	输入	发送 / 接收时钟输入	UiMR 寄存器的 CKDIR 位 = 1。 将引脚复用的端口方向位置“0”。
CTS $\overline{\text{i}}$ /RTS $\overline{\text{i}}$	输入	$\overline{\text{CTS}}$ 输入	UiC0 寄存器的 CRD 位 = 0。 UiC0 寄存器的 CRS 位 = 0。 将引脚复用的端口方向位置“0”。
	输出	$\overline{\text{RTS}}$ 输出	UiC0 寄存器的 CRD 位 = 0。 UiC0 寄存器的 CRS 位 = 1。
	输入 / 输出	输入 / 输出端口	UiC0 寄存器的 CRD 位 = 1。

i=0 ~ 2,5 ~ 7

表 23.11 UART 模式的 P6\_4 引脚功能

引脚功能	位的设定值				
	U1C0 寄存器		UCON 寄存器		PD6 寄存器
	CRD	CRS	RCSP	CLKMD1	PD6_4
P6_4	1	—	0	0	输入: 0, 输出: 1
$\overline{\text{CTS1}}$	0	0	0	0	0
$\overline{\text{RTS1}}$	0	1	0	0	—
$\overline{\text{CTS0}}$ (注 1)	0	0	1	0	0

—: “0” 或者 “1”

注 1. 还必须将 U0C0 寄存器的 CRD 位置“0”（允许  $\overline{\text{CTS0}}$ / $\overline{\text{RTS0}}$ ），将 U0C0 寄存器的 CRS 位置“1”（选择  $\overline{\text{RTS0}}$ ）。

UART 模式中使用的寄存器及其设定值（注 4）如表 23.12 所示。

表 23.12 UART 模式中使用的寄存器及其设定值（注 4）

寄存器	位	功能
PCLKR	PCLK1	必须选择 UiBRG 的计数源。
UiTB	0 ~ 8	必须设定发送数据（注 1）。
UiRB	0 ~ 8	能读接收数据（注 1、注 3）。
	11	读取值为不定值。
	OER、FER、PER、SUM	错误标志
UiBRG	0 ~ 7	必须设定速率。
UiMR	SMD2 ~ SMD0	当字符长为 7 位时，必须设定“100b”。
		当字符长为 8 位时，必须设定“101b”。
		当字符长为 9 位时，必须设定“110b”。
	CKDIR	必须选择内部时钟或者外部时钟。
	STPS	必须选择停止位。
UiC0	PRY、PRYE	必须选择奇校验、偶校验或者无奇偶校验。
	IOPOL	必须选择 TXD/RXD 输入 / 输出的极性。
	CLK0、CLK1	必须选择 UiBRG 的计数源。
	CRS	在使用 CTS 或者 RTS 功能时，必须选择 CTS 或者 RTS。
UiC1	TXEPT	发送寄存器空标志
	CRD	必须选择允许或者禁止 CTS/RTS 功能。
	NCH	必须选择 TXDi 引脚的输出形式（注 2）。
	CKPOL	必须置“0”。
	UFORM	当字符长为 8 位时，能选择 LSB first 或者 MSB first；当字符长为 7 位或者 9 位时，必须置“0”。
	TE	在允许发送时，必须置“1”。
	TI	发送缓冲器空标志
RE	在允许接收时，必须置“1”。	
UiSMR	RI	接收结束标志
	UjIRS	必须选择 UARTj 发送中断源。
	UjRRM	必须置“0”。
	UiLCH	在使用数据逻辑反相电路时，必须置“1”。
	UiERE	必须置“0”。
	UiSMR2	必须置“0”。
	UiSMR3	必须置“0”。
UiSMR4	必须置“0”。	
UCON	U0IRS	必须选择 UART0 发送中断源。
	U1IRS	必须选择 UART1 发送中断源。
	U0RRM	必须置“0”。
	U1RRM	必须置“0”。
	CLKMD0	因为 CLKMD1 为“0”，所以无效。
	CLKMD1	必须置“0”。
	RCSP	在从 P6_4 引脚输入 UART0 的 CTS0 信号时，必须置“1”。
	7	必须置“0”。

i=0 ~ 2,5 ~ 7, j=2,5 ~ 7

注 1. 使用的位如下：

当字符长为 7 位时，使用的位为 bit0 ~ bit6；当字符长为 8 位时，使用的位为 bit0 ~ bit7；当字符长为 9 位时，使用的位为 bit0 ~ bit8。

注 2. TXD2 引脚为 N 沟道漏极开路。U2C0 寄存器的 NCH 位什么也没有指定，只能写“0”。

注 3. 当字符长为 7 位时，bit7 和 bit8 的内容为不定值；

当字符长为 8 位时，bit8 的内容为不定值。

注 4. 此表的内容不表示步骤。

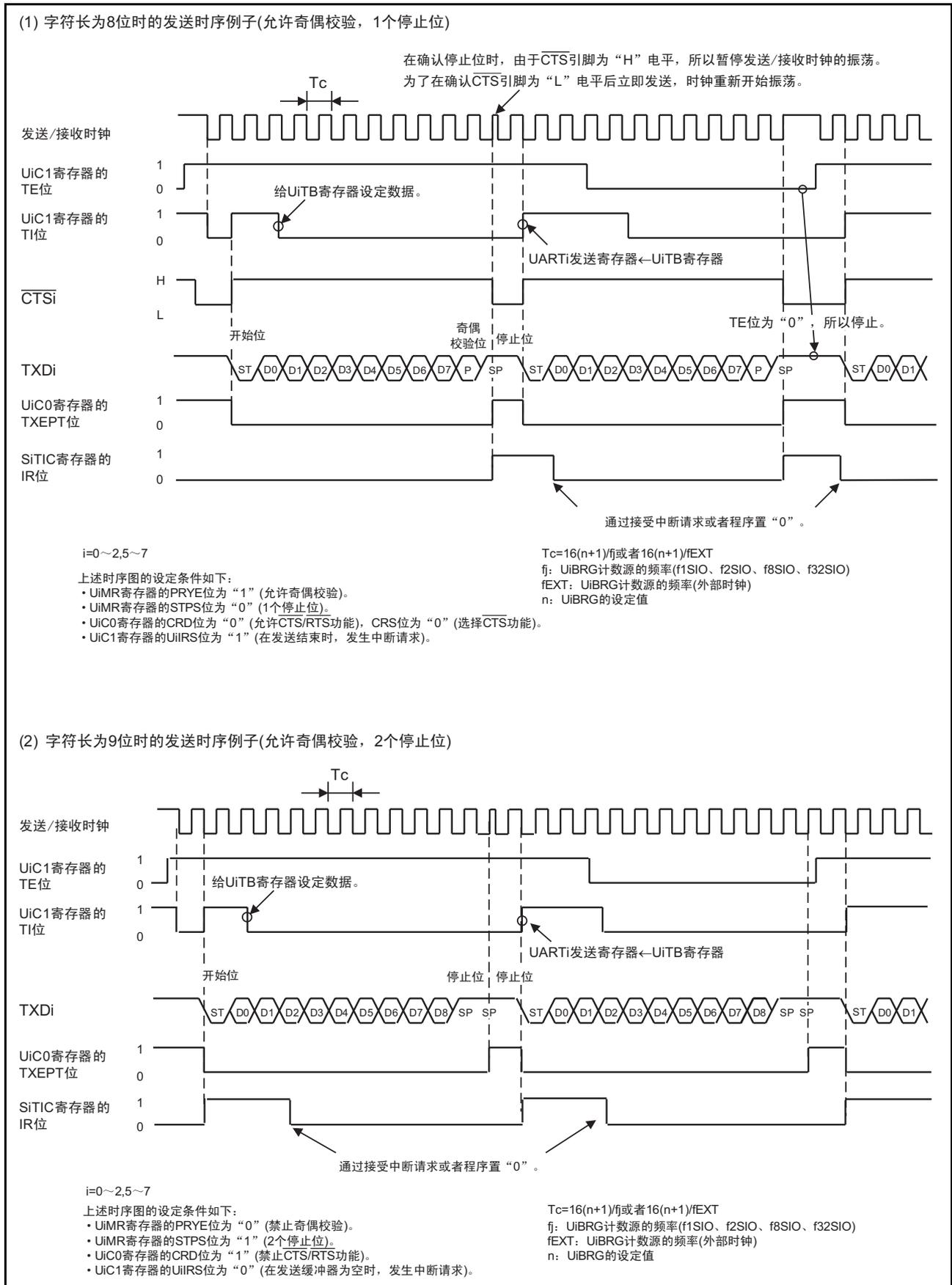


图 23.12 UART 模式的发送时序例子

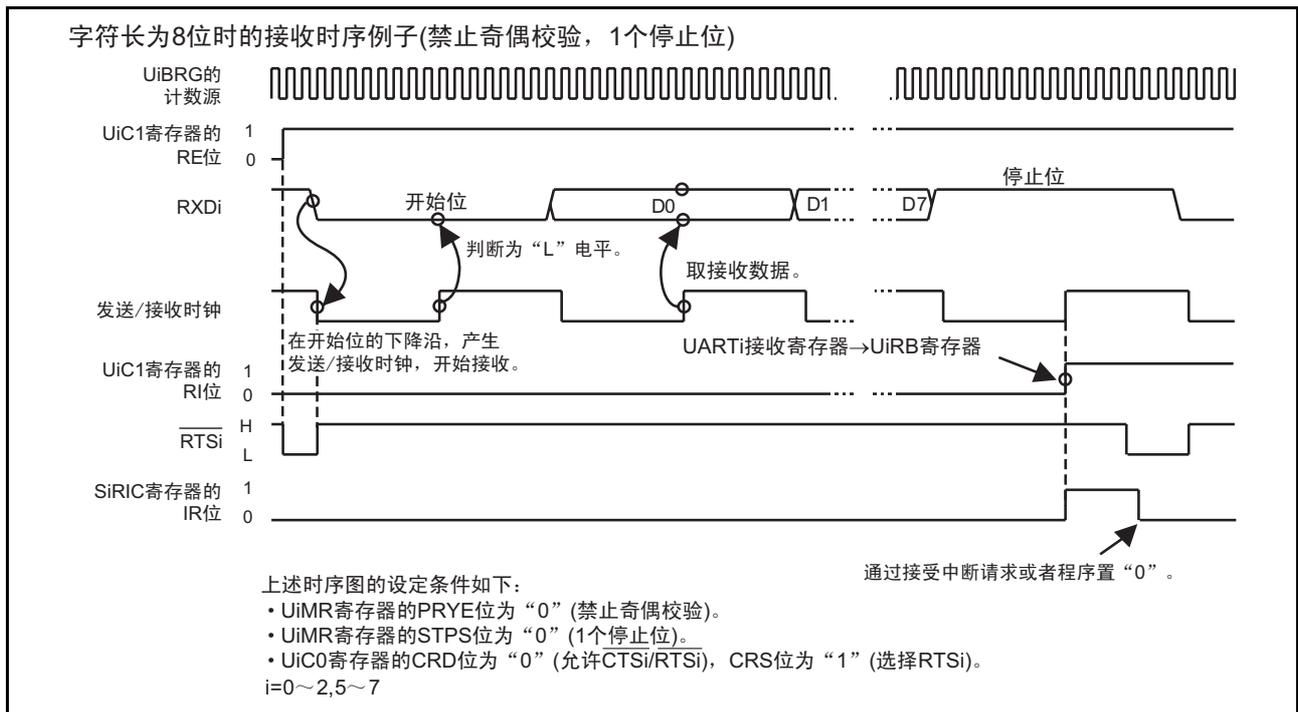


图 23.13 UART 模式的接收时序例子

23.3.2.1 位速率

在 UART 模式中, 位速率为通过 UibrG 寄存器 (i=0 ~ 2,5 ~ 7) 分频后的频率的 16 分频。用以下表达式求 UibrG 寄存器的设定值 (n):

$$n = \frac{f_j}{\text{位速率}(\text{bps}) \times 16} - 1$$

f<sub>j</sub>: f1SIO、f2SIO、f8SIO、f32SIO

n: 00h ~ FFh

位速率的设定例子如表 23.13 所示。

表 23.13 位速率

位速率 (bps)	UibrG 的计数源	外围功能时钟 f1: 16MHz		外围功能时钟 f1: 24MHz	
		UibrG 的设定值: n	位速率 (bps)	UibrG 的设定值: n	位速率 (bps)
1200	f8SIO	103(67h)	1202	155(9Bh)	1202
2400	f8SIO	51(33h)	2404	77(4Dh)	2404
4800	f8SIO	25(19h)	4808	38(26h)	4808
9600	f1SIO	103(67h)	9615	155(9Bh)	9615
14400	f1SIO	68(44h)	14493	103(67h)	14423
19200	f1SIO	51(33h)	19231	77(4Dh)	19231
28800	f1SIO	34(22h)	28571	51(33h)	28846
31250	f1SIO	31(1Fh)	31250	47(2Fh)	31250
38400	f1SIO	25(19h)	38462	38(26h)	38462
51200	f1SIO	19(13h)	50000	28(1Ch)	51724

## 23.3.2.2 发送 / 接收寄存器的初始化

在发生发送 / 接收中断时，如果需要对发送 / 接收寄存器进行初始化，就必须按照以下的步骤进行：

- UiRB 寄存器 (i=0 ~ 2,5 ~ 7) 的初始化步骤
  - (1) 将 UiC1 寄存器的 RE 位置 “0” (禁止接收)。
  - (2) 将 UiC1 寄存器的 RE 位置 “1” (允许接收)。
  
- UiTB 寄存器的初始化步骤
  - (1) 将 UiMR 寄存器的 SMD2 ~ SMD0 位置 “000b” (串行接口无效)。
  - (2) 重新设定 UiMR 寄存器的 SMD2 ~ SMD0 位 (“001b”、“101b”、“110b”)。
  - (3) 与 UiC1 寄存器的 TE 位的值无关，给 TE 位写 “1” (允许发送)。

## 23.3.2.3 LSB first 或者 MSB first 的选择

如图 23.14 所示，能通过 UiC0 寄存器的 UFORM 位选择位序，此功能在字符长为 8 位时有效。

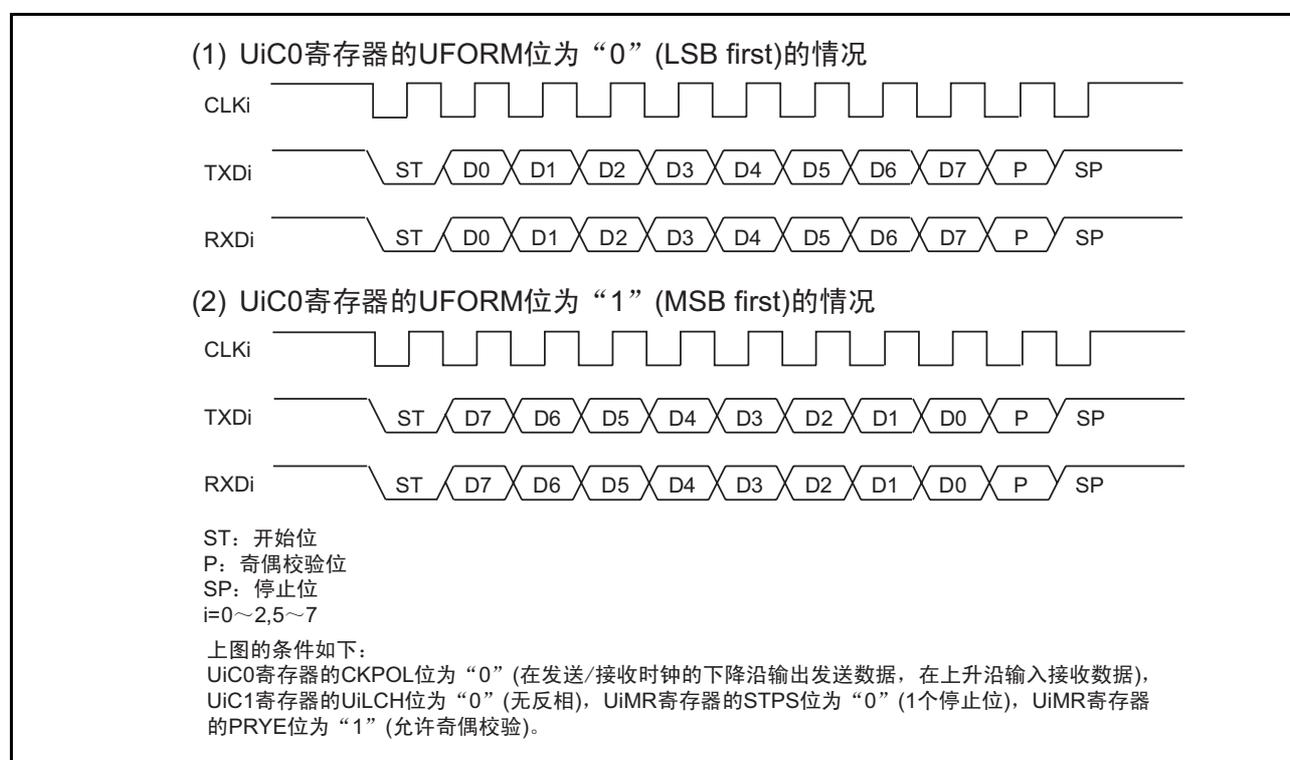


图 23.14 位序

## 23.3.2.4 串行数据的逻辑转换

在将 UiTB 寄存器的写入值进行逻辑取反后发送。如果读 UiRB 寄存器，就能读到接收数据被逻辑取反后的值。串行数据的逻辑如图 23.15 所示。

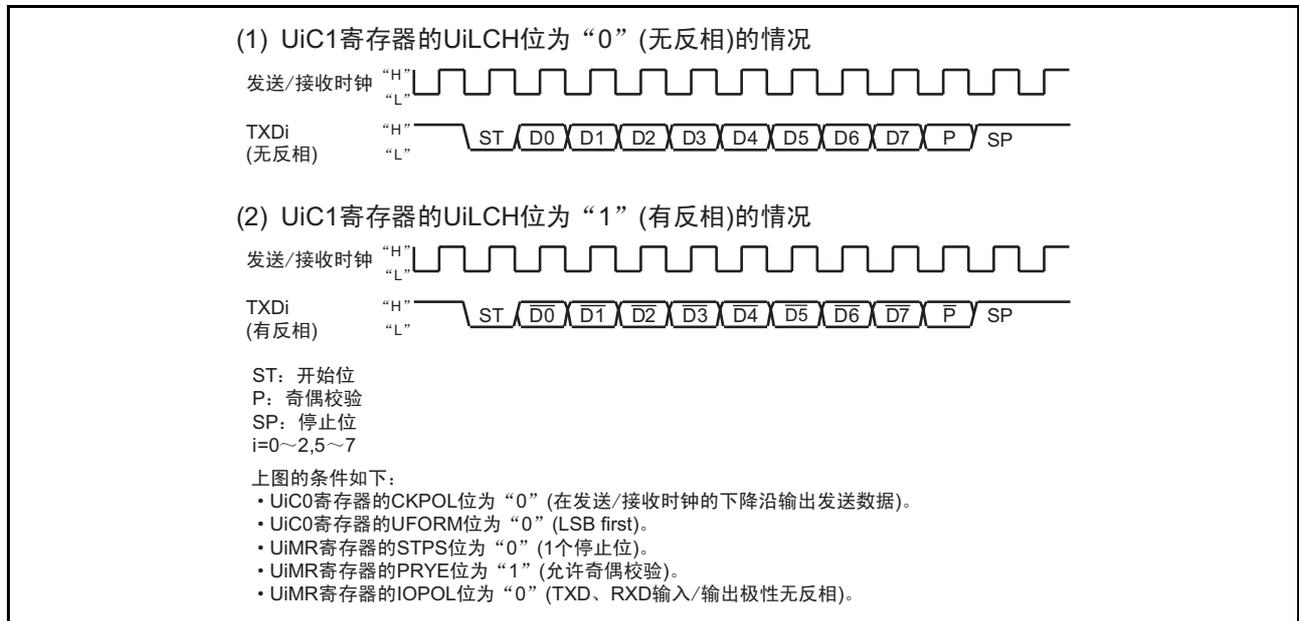


图 23.15 串行数据的逻辑

## 23.3.2.5 TXD 和 RXD 输入 / 输出极性的转换功能

这是将 TXDi 引脚的输出电平和 RXDi 引脚的输入电平取反的功能。输入 / 输出数据的电平全部反相（包括开始位、停止位和奇偶校验位）。TXD 和 RXD 输入 / 输出极性的转换如图 23.16 所示。

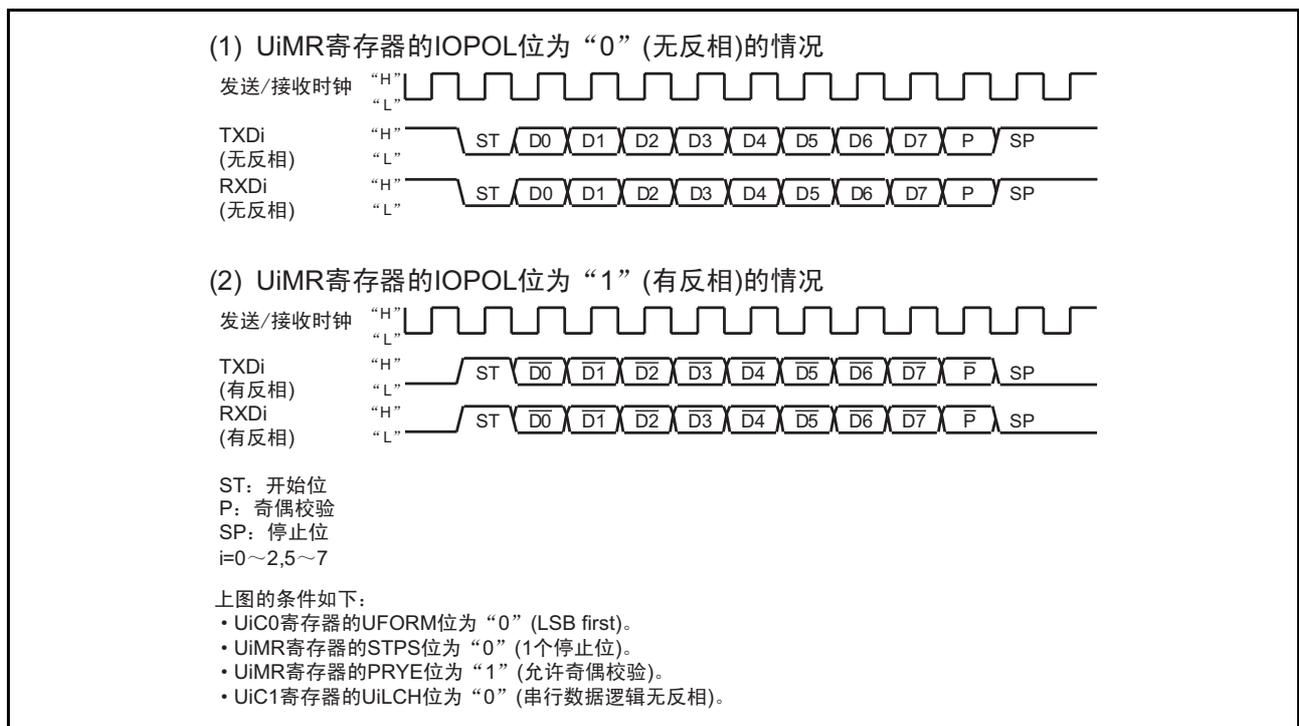


图 23.16 TXD 和 RXD 输入 / 输出极性的转换。

23.3.2.6  $\overline{\text{CTS}}/\overline{\text{RTS}}$  功能

$\overline{\text{CTS}}$  功能是在给  $\overline{\text{CTS}}_i/\overline{\text{RTS}}_i$  (i=0 ~ 2,5 ~ 7) 引脚输入 “L” 电平时开始发送的功能。如果  $\overline{\text{CTS}}_i/\overline{\text{RTS}}_i$  引脚的输入电平变为 “L”，就开始发送。如果在发送时将输入电平设定为 “H”，就停止下一个数据的发送。

$\overline{\text{RTS}}$  功能在接收准备结束时，使  $\overline{\text{CTS}}_i/\overline{\text{RTS}}_i$  引脚的输出电平变为 “L”；在检测到开始位时，使  $\overline{\text{CTS}}_i/\overline{\text{RTS}}_i$  引脚的输出电平变为 “H”。

引脚功能的选择请参照“表 23.10 UART 模式的输入 / 输出引脚功能”。

23.3.2.7  $\overline{\text{CTS}}/\overline{\text{RTS}}$  分离功能 (UART0)

这是分离  $\overline{\text{CTS}}_0/\overline{\text{RTS}}_0$ ，从 P6\_0 引脚输出  $\overline{\text{RTS}}_0$  并从 P6\_4 引脚输入  $\overline{\text{CTS}}_0$  的功能。在使用此功能时，必须进行以下的设定：

- 将 U0C0 寄存器的 CRD 位置 “0” (允许 UART0 的  $\overline{\text{CTS}}/\overline{\text{RTS}}$ )。
- 将 U0C0 寄存器的 CRS 位置 “1” (输出 UART0 的  $\overline{\text{RTS}}$ )。
- 将 U1C0 寄存器的 CRD 位置 “0” (允许 UART1 的  $\overline{\text{CTS}}/\overline{\text{RTS}}$ )。
- 将 U1C0 寄存器的 CRS 位置 “0” (输入 UART1 的  $\overline{\text{CTS}}$ )。
- 将 UCON 寄存器的 RCSP 位置 “1” (从 P6\_4 引脚输入  $\overline{\text{CTS}}_0$ )。
- 将 UCON 寄存器的 CLKMD1 位置 “0” (不使用 CLK<sub>S1</sub>)。

在使用  $\overline{\text{CTS}}/\overline{\text{RTS}}$  分离功能时，不能使用 UART1 的  $\overline{\text{CTS}}/\overline{\text{RTS}}$  功能。

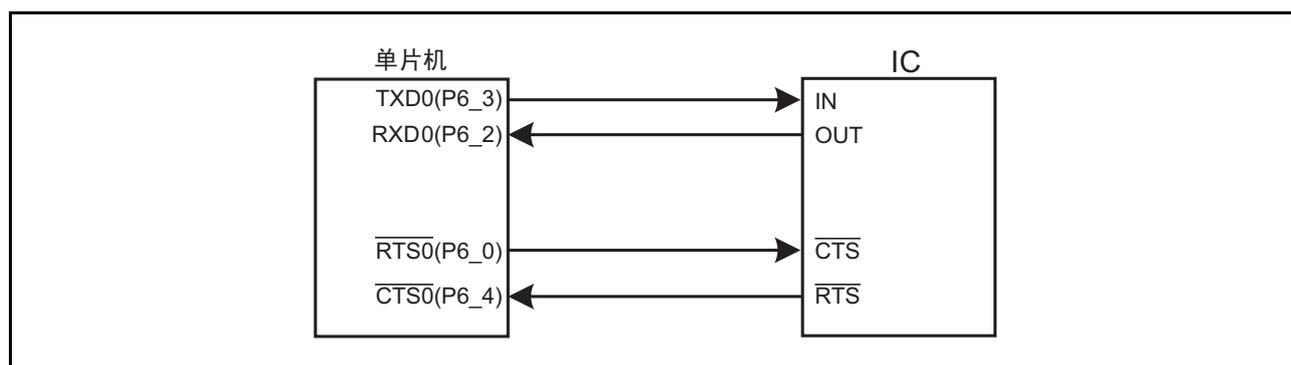


图 23.17  $\overline{\text{CTS}}/\overline{\text{RTS}}$  分离功能的使用例子

### 23.3.3 特殊模式 1 (I<sup>2</sup>C 模式)

I<sup>2</sup>C 模式是对应简易型 I<sup>2</sup>C 接口的模式。I<sup>2</sup>C 模式的规格和各功能分别如表 23.14 和表 23.18 所示，I<sup>2</sup>C 模式中使用的寄存器及其设定值如表 23.16 ~ 表 23.17 所示，I<sup>2</sup>C 模式的框图和 SCLi 时序分别如图 23.18 和图 23.19 所示。

如表 23.18 所示，如果将 SMD2 ~ SMD0 位置“010b”并且将 IICM 位置“1”，就进入 I<sup>2</sup>C 模式。因为 SDAi 发送输出附带延迟电路，所以在 SCLi 变为“L”电平并稳定后，SDAi 输出发生变化。

表 23.14 I<sup>2</sup>C 模式的规格

项目	规格
数据格式	字符长：8 位
发送 / 接收时钟	<ul style="list-style-type: none"> <li>主控模式 UiMR 寄存器的 CKDIR 位为 0（内部时钟）： <math display="block">\frac{f_j}{2(n+1)}</math> fj: f1SIO、f2SIO、f8SIO、f32SIO n: UiBRG 寄存器的设定值（00h ~ FFh）</li> <li>从属模式 CKDIR 位为“1”（外部时钟）：SCLi 引脚的输入</li> </ul>
发送开始条件	开始发送时需要以下的条件（注 1）： <ul style="list-style-type: none"> <li>UiC1 寄存器的 TE 位为“1”（允许发送）。</li> <li>UiC1 寄存器的 TI 位为“0”（UiTB 寄存器有数据）。</li> </ul>
接收开始条件	开始接收时需要以下的条件（注 1）： <ul style="list-style-type: none"> <li>UiC1 寄存器的 RE 位为“1”（允许接收）。</li> <li>UiC1 寄存器的 TE 位为“1”（允许发送）。</li> <li>UiC1 寄存器的 TI 位为“0”（UiTB 寄存器有数据）。</li> </ul>
中断请求的发生时序	发送中断的发生时序 <ul style="list-style-type: none"> <li>未检测到应答或者在发送时。</li> </ul> 接收中断的发生时序 <ul style="list-style-type: none"> <li>未检测到应答或者在接收时。</li> </ul> 开始条件 / 停止条件检测中断的发生时序 <ul style="list-style-type: none"> <li>检测到开始条件或者停止条件。</li> </ul>
错误检测	溢出错误（注 2） 如果在读 UiRB 寄存器前接收到下一个数据的第 8 位，就发生溢出错误。
选择功能	<ul style="list-style-type: none"> <li>仲裁失败 可选择 UiRB 寄存器的 ABT 位的更新时序。</li> <li>SDAi 数字延迟 可选择无数字延迟或者 2 ~ 8 个 UiBRG 计数源周期的延迟。</li> <li>时钟相位的设定 可选择有时钟延迟或者无时钟延迟。</li> </ul>

i=0 ~ 2,5 ~ 7

注 1. 在已选择外部时钟时，必须在外部时钟为“H”电平的状态下满足条件。

注 2. 如果发生溢出错误，UiRB 寄存器的接收数据就为不定值。

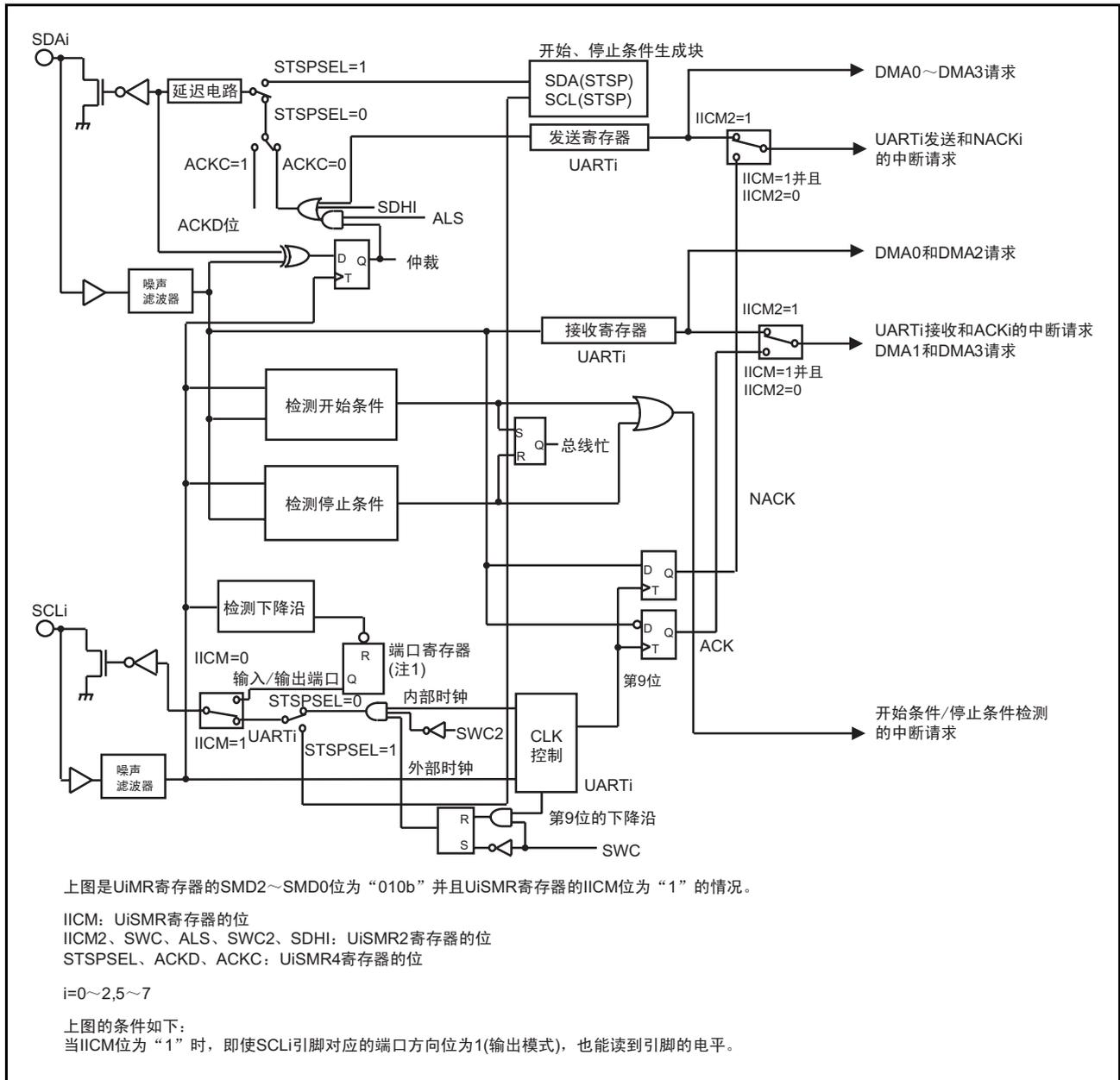


图 23.18 I<sup>2</sup>C 模式的框图

表 23.15 I<sup>2</sup>C 模式的输入 / 输出引脚

引脚	输入 / 输出	功能
SCLi (注 1)	输入 / 输出	输入或者输出时钟。
SDAi (注 1)	输入 / 输出	输入或者输出数据。

i=0 ~ 2,5 ~ 7

注 1. 不使用 CLKi 引脚和  $\overline{\text{CTS}}/\overline{\text{RTS}}$  引脚 (能用作输入 / 输出端口)。

表 23.16 I<sup>2</sup>C 模式中使用的寄存器及其设定值 (1/2) (注 3)

寄存器	位	功能	
		主控模式	从属模式
PCLKR	PCLK1	必须选择 UiBRG 的计数源。	必须选择 UiBRG 的计数源。
UiTB	0 ~ 7	必须设定发送数据。	必须设定发送数据。
	8	— (也可以不设定)	— (也可以不设定)
UiRB	0 ~ 7	能读接收数据。	能读接收数据。
	8	保存 ACK 或者 NACK。	保存 ACK 或者 NACK。
	ABT	仲裁失败检测标志	无效
	OER	溢出错标志	溢出错标志
	13 ~ 15	读取值为不定值。	读取值为不定值。
UiBRG	0 ~ 7	必须设定速率。	无效
UIMR	SMD2 ~ SMD0	必须置“010b”。	必须置“010b”。
	CKDIR	必须置“0”。	必须置“1”。
	4 ~ 6	必须置“0”。	必须置“0”。
	IOPOL	必须置“0”。	必须置“0”。
UiC0	CLK1 ~ CLK0	必须选择 UiBRG 的计数源。	无效
	CRS	因为 CRD 为“1”，所以无效。	因为 CRD 为“1”，所以无效。
	TXEPT	发送寄存器空标志	发送寄存器空标志
	CRD (注 2)	必须置“1”。	必须置“1”。
	NCH	必须置“1” (注 1)。	必须置“1” (注 1)。
	CKPOL	必须置“0”。	必须置“0”。
	UFORM	必须置“1”。	必须置“1”。
UiC1	TE	在允许发送时，必须置“1”。	在允许发送时，必须置“1”。
	TI	发送缓冲器空标志	发送缓冲器空标志
	RE	在允许接收时，必须置“1”。	在允许接收时，必须置“1”。
	RI	接收结束标志	接收结束标志
	UjIRS	必须置“1”。	必须置“1”。
	UjRRM、UiLCH UiERE	必须置“0”。	必须置“0”。
UiSMR	IICM	必须置“1”。	必须置“1”。
	ABC	必须选择仲裁失败检测时序。	无效
	BBS	总线忙标志	总线忙标志
	3 ~ 7	必须置“0”。	必须置“0”。
UiSMR2	IICM2	参照“表 23.18 I <sup>2</sup> C 模式的各功能”。	参照“表 23.18 I <sup>2</sup> C 模式的各功能”。
	CSC	在允许时钟同步时，必须置“1”。	必须置“0”。
	SWC	在第 9 位时钟的下降沿将 SCLi 输出电平固定为“L”时，必须置“1”。	在第 9 位时钟的下降沿将 SCLi 输出电平固定为“L”时，必须置“1”。
	ALS	在检测到仲裁失败检测时停止 SDAi 输出的情况下，必须置“1”。	必须置“0”。
	STAC	必须置“0”。	在检测到开始条件并对 UARTi 进行初始化时，必须置“1”。
	SWC2	在将 SCLi 的输出强制设定为“L”电平时，必须置“1”。	在将 SCLi 的输出强制设定为“L”电平时，必须置“1”。
	SDHI	在禁止 SDAi 输出时，必须置“1”。	在禁止 SDAi 输出时，必须置“1”。
	7	必须置“0”。	必须置“0”。

i=0 ~ 2,5 ~ 7, j=2,5 ~ 7

注 1. TXD2 引脚为 N 沟道漏极开路。U2C0 寄存器的 NCH 位什么也没有指定，只能写“0”。

注 2. 在将 UART1 用于 I<sup>2</sup>C 模式的情况下，当允许 UART0 的 CTS/RTS 分离功能时，必须将 U1C0 寄存器的 CRD 位置“0” (允许 CTS/RTS)，将 CRS 位置“0” (输入 CTS)。

注 3. 此表的内容不表示步骤。

表 23.17 I<sup>2</sup>C 模式中使用的寄存器及其设定值 (2/2) (注 1)

寄存器	位	功能	
		主控模式	从属模式
UiSMR3	0,2,4 NODC	必须置“0”。	必须置“0”。
	CKPH	参照“表 23.18 I <sup>2</sup> C 模式的各功能”	参照“表 23.18 I <sup>2</sup> C 模式的各功能”
	DL2 ~ DL0	必须设定 SDAi 的数字延迟值。	必须设定 SDAi 的数字延迟值。
UiSMR4	STAREQ	在生成开始条件时, 必须置“1”。	必须置“0”。
	RSTAREQ	在生成重新开始条件时, 必须置“1”。	必须置“0”。
	STPREQ	在生成停止条件时, 必须置“1”。	必须置“0”。
	STSPSEL	在输出各条件时, 必须置“1”。	必须置“0”。
	ACKD	必须选择 ACK 或者 NACK。	必须选择 ACK 或者 NACK。
	ACKC	在输出 ACK 数据时, 必须置“1”。	在输出 ACK 数据时, 必须置“1”。
	SCLHI	在检测到停止条件时停止 SCLi 输出的情况下, 必须置“1”。	必须置“0”。
	SWC9	必须置“0”。	在第 9 位时钟的下一个下降沿将 SCLi 保持为“L”电平时, 必须置“1”。
UCON	U0IRS	必须置“1”。	必须置“1”。
	U1IRS	必须置“1”。	必须置“1”。
	U0RRM	必须置“0”。	必须置“0”。
	U1RRM	必须置“0”。	必须置“0”。
	CLKMD0	必须置“0”。	必须置“0”。
	CLKMD1	必须置“0”。	必须置“0”。
	RCSP	必须置“0”。	必须置“0”。
	7	必须置“0”。	必须置“0”。

i=0 ~ 2,5 ~ 7

注 1. 此表的内容不表示步骤。

在 I<sup>2</sup>C 模式中，功能和时序取决于 UiSMR2 寄存器的 IICM2 位和 UiSMR3 寄存器的 CKPH 位组合。UiRB 寄存器的传送和中断时序如图 23.19 所示。UiRB 寄存器的传送时序、UiRB 寄存器中保存数据的位的位置、中断的种类、中断请求以及 DMA 请求的发生时序请参照此图。

与其他功能的时钟同步串行 I/O 模式的比较如“表 23.18 I<sup>2</sup>C 模式的各功能”所示。

表 23.18 I<sup>2</sup>C 模式的各功能

功能	时钟同步串行 I/O 模式 (SMD2 ~ SMD0=001b, IICM=0)	I <sup>2</sup> C 模式 (SMD2 ~ SMD0=010b, IICM=1)			
		IICM2=0 (NACK/ACK 中断)		IICM2=1 (UART 发送 /UART 接收中断)	
		CKPH=0 (无时钟延迟)	CKPH=1 (有时钟延迟)	CKPH=0 (无时钟延迟)	CKPH=1 (有时钟延迟)
开始条件 / 停止条件检测的中断	—	检测到开始条件或者检测到停止条件。 (参照“图 23.21 STSPSEL 位的功能”)			
发送、NACK 中断 (注 2)	UARTi 发送开始发送或者发送结束 (通过 UiIRS 选择)	未检测到应答 (NACK)。第 9 位的 SCLi 的上升沿		UARTi 发送第 9 位的 SCLi 的上升沿	UARTi 发送第 9 位的下一个 SCLi 的下降沿
接收、ACK 中断 (注 2)	UARTi 接收在接收到第 8 位时 CKPOL=0 (上升沿) CKPOL=1 (下降沿)	检测到应答 (ACK)。第 9 位的 SCLi 的上升沿		UARTi 接收的 9 位的 SCLi 的下降沿	
从 UART 接收移位寄存器到 UiRB 寄存器的数据传送时序	CKPOL=0 (上升沿) CKPOL=1 (下降沿)	第 9 位的 SCLi 的上升沿		第 9 位的 SCLi 的下降沿	第 9 位的 SCLi 的下降沿和上升沿
UARTi 发送输出延迟	无延迟	有延迟			
噪声滤波器的宽度	15ns	200ns			
读 RXDi 引脚和 SCLi 引脚电平	当对应的端口方向位为 0 时，能读。	与对应的端口方向位的内容无关，能读。			
TXDi 和 SDAi 输出的初始值	CKPOL=0 (H) CKPOL=1 (L)	在设定 I <sup>2</sup> C 模式前，为端口寄存器的设定值 (注 1)。			
SCLi 的初始值和结束值	—	H	L	H	L
DMA1 源和 DMA3 源 (注 2)	UARTi 接收	检测到应答 (ACK)		UARTi 接收第 9 位的 SCLi 的下降沿	
读接收数据	将第 1 ~ 8 位保存到 UiRB 寄存器的 bit0 ~ bit7。	将第 1 ~ 8 位保存到 UiRB 寄存器的 bit7 ~ bit0。		将第 1 ~ 7 位保存到 UiRB 寄存器的 bit6 ~ bit0，将第 8 位保存到 UiRB 寄存器的 bit8。	如果在发生接收中断时读接收数据，就将第 1 ~ 7 位保存到 UiRB 寄存器的 bit6 ~ bit0，将第 8 位保存到 UiRB 寄存器的 bit8。 如果在发生发送中断时读接收数据，就将第 1 ~ 8 位保存到 UiRB 寄存器的 bit7 ~ bit0。

i=0 ~ 2,5 ~ 7

注 1. 必须在 SMD2 ~ SMD0 位为“000b” (串行接口无效) 的状态下设定 SDAi 输出的初始值。

注 2. 参照“图 23.19 UiRB 寄存器的传送和中断时序”。

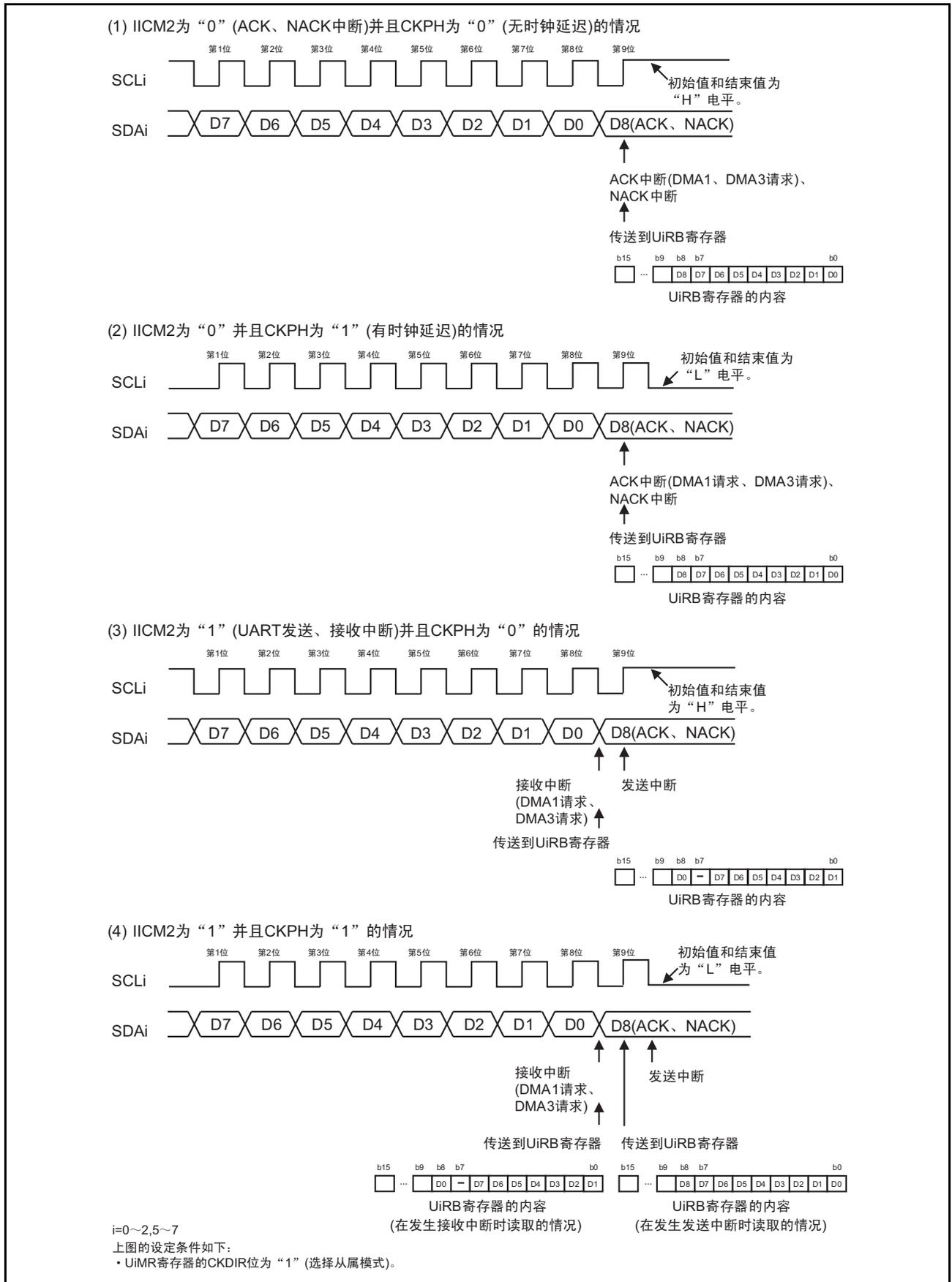


图 23.19 UIRB 寄存器的传送和中断时序

## 23.3.3.1 开始条件和停止条件的检测

判断开始条件的检测或者停止条件的检测。

在 SCLi 引脚为“H”电平的状态下，如果 SDAi 引脚从“H”电平变为“L”电平，就产生开始条件检测中断请求；如果 SDAi 引脚从“L”电平变为“H”电平，就产生停止条件检测中断请求。

开始条件检测中断和停止条件检测中断共用中断控制寄存器和向量，所以必须根据 UiSMR 寄存器的 BBS 位来判断是哪个请求产生的中断。

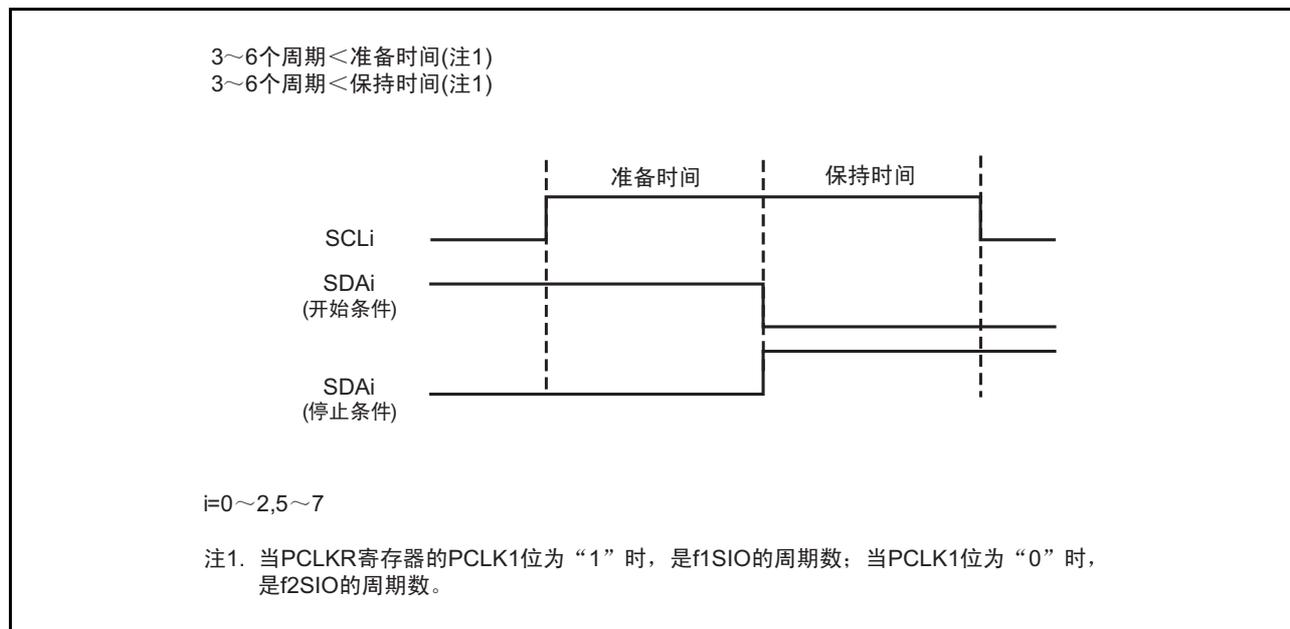


图 23.20 开始条件和停止条件的检测

## 23.3.3.2 开始条件和停止条件的输出

如果将 UiSMR4 寄存器 (i=0 ~ 2,5 ~ 7) 的 STAREQ 位置“1” (开始)，就生成开始条件。

如果将 UiSMR4 寄存器的 RSTAREQ 位置“1” (开始)，就生成重新开始条件。

如果将 UiSMR4 寄存器的 STPREQ 位置“1” (开始)，就生成停止条件。

输出的步骤如下：

1. 将 STAREQ 位、RSTAREQ 位或者 STPREQ 位置“1” (开始)。
2. 将 UiSMR4 寄存器的 STSPSEL 位置“1” (输出)。

STSPSEL 位的功能如表 23.19 和图 23.21 所示。

表 23.19 STSPSEL 位的功能

功能	STSPSEL=0	STSPSEL=1
SCLi、SDAi 引脚的输出	输出发送 / 接收时钟和数据。 通过使用端口的程序实现开始条件和停止条件的输出 (不通过硬件自动生成)。	根据 STAREQ 位、RSTAREQ 位或者 STPREQ 位，输出开始条件和停止条件。
开始条件和停止条件中断请求的发生时序	检测到开始条件和停止条件	结束开始条件和停止条件的生成。

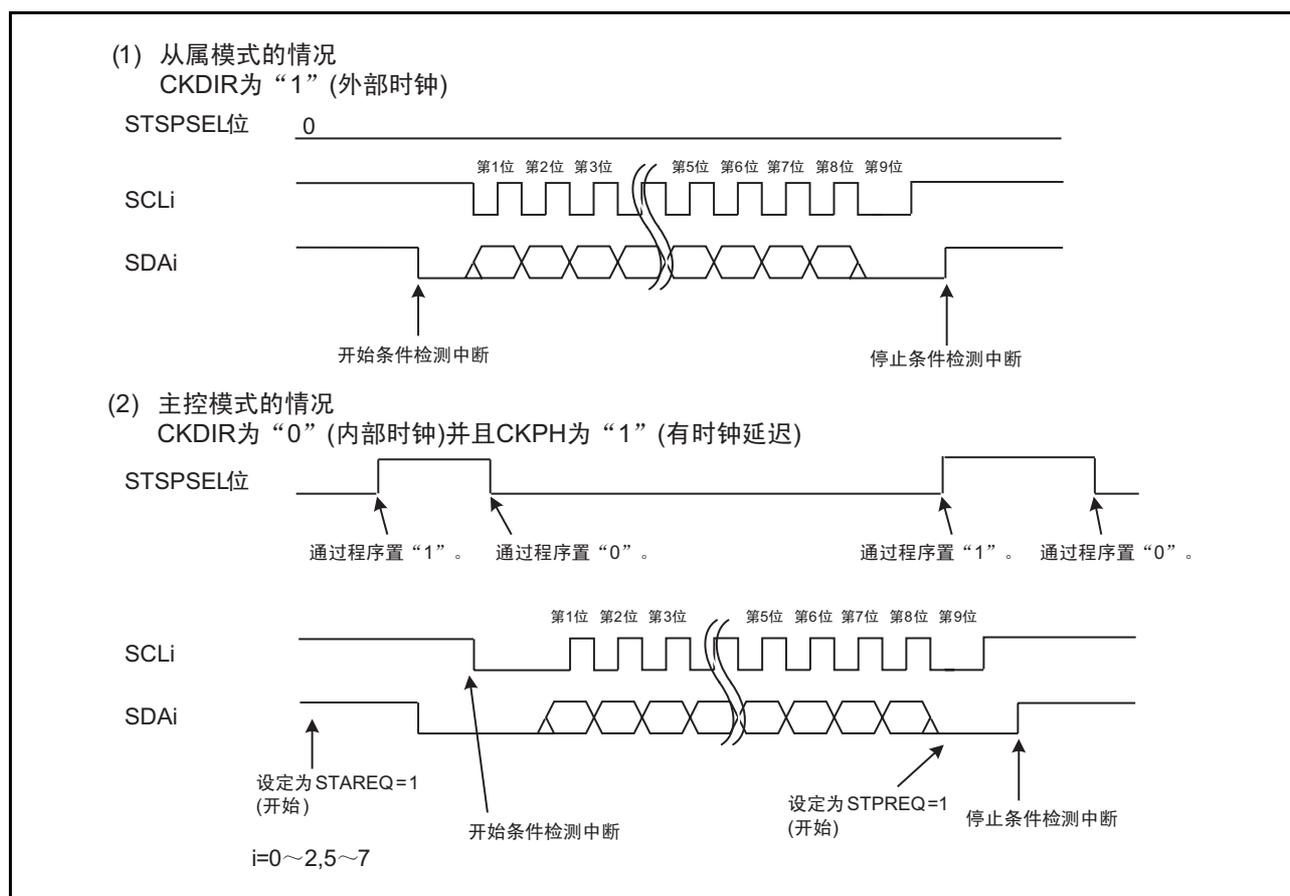


图 23.21 STSPSEL 位的功能

### 23.3.3.3 仲裁

在 SCLi 上升时判断发送数据和 SDAi 引脚的输入数据是否不同。通过 UiSMR 寄存器的 ABC 位选择 UiRB 寄存器的 ABT 位的更新时序。当 ABC 位为“0”(按位更新)时,如果在判断时检测到不同,ABT 位就同时变为“1”;否则,ABT 位就变为“0”。如果将 ABC 位置“1”,只要在判断时检测到一次不同,就在第 9 位的时钟的下降沿,ABT 位变为“1”(检测到不同)。另外,在按字节更新时,必须在第 1 个字节的应答检测结束后,先将 ABT 位置“0”(未检测到不同),然后发送或者接收下一个字节。

如果将 UiSMR2 寄存器的 ALS 位置“1”(允许停止 SDA 输出),就产生仲裁失败,并且在 ABT 位变为“1”(检测到不同)的同时,SDAi 引脚变为高阻抗状态。

### 23.3.3.4 发送 / 接收时钟

通过如“图 23.19 UiRB 寄存器的传送和中断时序”所示的发送 / 接收时钟进行发送和接收。

UiSMR2 寄存器的 CSC 位是使内部生成的时钟(内部 SCLi)和 SCLi 引脚输入的外部时钟同步的位。在将 CSC 位置“1”(允许时钟同步)的情况下,如果在内部 SCLi 为“H”电平时检测到 SCLi 引脚的下降沿,就将内部 SCLi 置为“L”电平,在重新加载 UiBRG 寄存器的值后开始对 L 区间进行计数。如果在 SCLi 引脚为“L”电平时内部 SCLi 从“L”电平变为“H”电平,就停止计数;如果 SCLi 引脚变为“H”电平,就重新开始计数。因此,UARTi 的发送 / 接收时钟为内部 SCLi 信号和 SCLi 引脚信号的逻辑与,而且在从内部 SCLi 的第 1 位的下降沿的半周期前到第 9 位上升沿的期间,发送 / 接收时钟运行。在使用此功能时,发送 / 接收时钟必须选择内部时钟。

能通过 UiSMR2 寄存器的 SWC 位，选择 SCLi 引脚在第 9 位时钟的下降沿是固定为“L”电平还是解除“L”电平。

如果将 UiSMR4 寄存器的 SCLHI 位置“1”（允许），就在检测到停止条件时停止 SCLi 输出（高阻抗状态）。

如果将 UiSMR2 寄存器的 SWC2 位置“1”（0 输出），即使在发送和接收时也能从 SCLi 引脚强制输出“L”电平；如果将 SWC2 位置“0”（发送 / 接收时钟），就在解除 SCLi 引脚的“L”电平输出后输入或者输出发送 / 接收时钟。

当 UiSMR3 寄存器的 CKPH 位为“1”时，如果将 UiSMR4 寄存器的 SWC9 位置“1”（允许 SCL 保持“L”电平），就在第 9 位时钟的下一个下降沿将 SCLi 引脚固定为“L”电平输出；如果将 SWC9 位置“0”（禁止 SCL 保持“L”电平），就解除“L”电平的固定输出。

### 23.3.3.5 SDA 输出

从 D7 开始按顺序输出 UiTB 寄存器的 bit7 ~ bit0（D7 ~ D0）的写入值，第 9 位（D8）为 ACK 或者 NACK。必须在 IICM 为“1”（I<sup>2</sup>C 模式）并且 UiMR 寄存器的 SMD2 ~ SMD0 位为“000b”（串行接口无效）的状态下设定 SDAi 发送输出的初始值。

能通过 UiSMR3 寄存器的 DL2 ~ DL0 位将 SDAi 输出设定为无延迟或者 2 ~ 8 个 UiBRG 计数源周期的延迟。

如果将 UiSMR2 寄存器的 SDHI 位置“1”（禁止 SDA 输出），SDAi 引脚就被强制进入高阻抗状态。另外，不能在 UARTi 的发送 / 接收时钟上升时写 SDHI 位，否则 ABT 位有可能变为“1”（检测到）。

### 23.3.3.6 SDA 输入

当 IICM2 位为“0”时，将接收数据的第 1 ~ 8 位（D7 ~ D0）保存到 UiRB 寄存器的 bit7 ~ bit0，第 9 位（D8）为 ACK 或者 NACK。

当 IICM2 位为“1”时，将接收数据的第 1 ~ 7 位（D7 ~ D1）保存到 UiRB 寄存器的 bit6 ~ bit0，将第 8 位（D0）保存到 UiRB 寄存器的 bit8。即使 IICM2 位为“1”，只要 CKPH 位为“1”，也能在第 9 位时钟上升后，通过读 UiRB 寄存器能读到和 IICM2 位为“0”时的相同数据。

### 23.3.3.7 ACK 和 NACK

当 UiSMR4 寄存器的 STSPSEL 位为“0”（不生成开始条件和停止条件）并且 UiSMR4 寄存器的 ACKC 位为“1”（输出 ACK 数据）时，能从 SDAi 引脚输出 UiSMR4 寄存器的 ACKD 位的值。

当 IICM2 位为“0”时，如果在第 9 位发送时钟上升时 SDAi 引脚为“H”电平，就产生 NACK 中断请求；如果 SDAi 引脚为“L”电平，就产生 ACK 中断请求。

如果选择 ACKi 作为 DMA1 或者 DMA3 的请求源，就能通过检测应答来启动 DMA 传送。

### 23.3.3.8 发送和接收的初始化

如果将 STAC 位置“1”（允许 UARTi 初始化）并检测到开始条件，就进行以下的运行：

- 对发送移位寄存器进行初始化，将 UiTB 寄存器的内容传送到发送移位寄存器。将下一个输入的时钟作为第 1 位开始发送，但是在从输入时钟后到输出第 1 位数据的期间，UARTi 的输出值保持检测到开始条件时的值。
- 对接收移位寄存器进行初始化，将下一个输入的时钟作为第 1 位开始接收。
- SWC 位变为“1”（允许 SCL 等待输出）。因此，在第 9 位时钟的下降沿 SCLi 引脚变为“L”电平。

如果使用此功能开始 UARTi 的发送和接收，TI 位就不变。在使用此功能时，发送 / 接收时钟必须选择外部时钟。

### 23.3.4 特殊模式 2

能在 1 个主控模式与多个从属模式之间进行串行通信，还能选择发送 / 接收时钟的极性和相位。特殊模式 2 的规格如表 23.20 所示。

表 23.20 特殊模式 2 的规格

项目	规格
数据格式	字符长: 8 位
发送 / 接收时钟	<ul style="list-style-type: none"> <li>主控模式 UiMR 寄存器的 CKDIR 位为 “0” (选择内部时钟): <math display="block">\frac{f_j}{2(n+1)}</math> fj: f1SIO、f2SIO、f8SIO、f32SIO n: UiBRG 寄存器设定值 (00h ~ FFh)</li> <li>从属模式 CKDIR 位为 “1” (选择外部时钟): CLKi 引脚的输入</li> </ul>
发送 / 接收控制	通过输入 / 输出端口进行控制。
发送开始条件	开始发送时需要以下的条件 (注 1): <ul style="list-style-type: none"> <li>UiC1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>UiC1 寄存器的 TI 位为 “0” (UiTB 寄存器有数据)。</li> </ul>
接收开始条件	开始接收时需要以下的条件 (注 1): <ul style="list-style-type: none"> <li>UiC1 寄存器的 RE 位为 “1” (允许接收)。</li> <li>TE 位为 “1” (允许发送)。</li> <li>TI 位为 “0” (UiTB 寄存器有数据)。</li> </ul>
中断请求的发生时序	发送中断的发生时序可选择以下之一: <ul style="list-style-type: none"> <li>UiC1 寄存器的 UiIRS 位为 “0” (发送缓冲器空): 在将数据从 UiTB 寄存器传送到 UARTi 发送寄存器时 (开始发送时)</li> <li>UiIRS 位为 “1” (发送结束): 在 UARTi 发送寄存器的数据发送结束时</li> </ul> 接收中断的发生时序: <ul style="list-style-type: none"> <li>在将数据从 UARTi 接收寄存器传送到 UiRB 寄存器时 (接收结束时)</li> </ul>
错误检测	溢出错误 (注 2) 如果在读 UiRB 寄存器前接收到下一个数据的第 7 位, 就发生溢出错误。
选择功能	<ul style="list-style-type: none"> <li>CLK 极性选择 数据的输出和输入时序可选择发送 / 接收时钟的上升沿或者下降沿。</li> <li>LSB first 或者 MSB first 的选择 可选择从 bit0 或者 bit7 开始发送和接收。</li> <li>连续接收模式的选择 在读 UiRB 寄存器的同时变为接收允许状态。</li> <li>串行数据的逻辑转换 这是将发送 / 接收数据的逻辑值取反的功能。</li> <li>时钟相位的选择 可选择发送 / 接收时钟的极性和相位的 4 种组合。</li> </ul>

i=0 ~ 2,5 ~ 7

注 1. 在选择外部时钟时, 必须满足以下的条件:

当 UiC0 寄存器的 CKPOL 位为 “0” (在发送 / 接收时钟的下降沿输出发送数据, 在上升沿输入接收数据) 时, 外部时钟为 “H” 电平状态; 当 CKPOL 位为 “1” (在发送 / 接收时钟的上升沿输出发送数据, 在下降沿输入接收数据) 时, 外部时钟为 “L” 电平状态。

注 2. 如果发生溢出错误, UiRB 寄存器的接收数据就为不定值。另外, SiRIC 寄存器的 IR 位不变。

特殊模式 2 的通信控制例子 (UART2) 以及特殊模式 2 的输入 / 输出引脚分别如图 23.22 和表 23.21 所示。

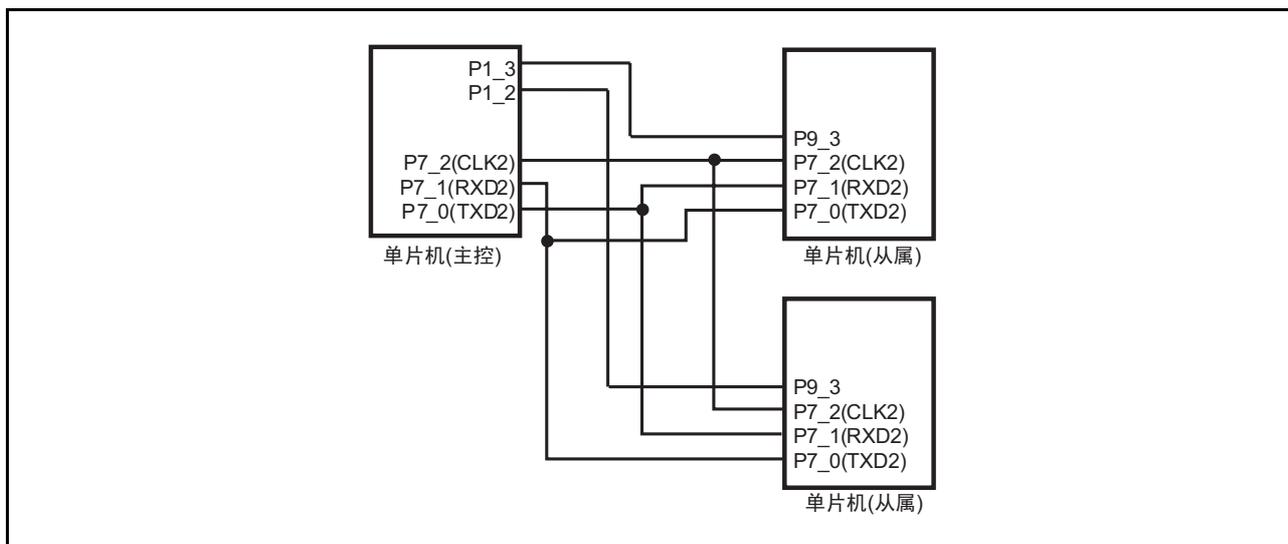


图 23.22 特殊模式 2 的通信控制例子 (UART2)

表 23.21 特殊模式 2 的输入 / 输出引脚

引脚名	输入 / 输出	功能	选择方法
CLKi	输出	时钟输出	UiMR 寄存器的 CKDIR 位 =0
	输入	时钟输入	UiMR 寄存器的 CKDIR 位 =1 将引脚复用的端口方向位置 “0”。
TXDi	输出	串行数据输出	(在只接收时, 输出虚拟数据)
RXDi	输入	串行数据输入	将引脚复用的端口方向位置 “0”。
	输入	输入端口	将引脚复用的端口方向位置 “0”。 (在只发送时, 可用作输入端口)

i=0 ~ 2,5 ~ 7

不使用  $\overline{\text{CTS}}_i/\overline{\text{RTS}}_i$  引脚 (能用于输入 / 输出端口)。

表 23.22 特殊模式 2 中使用的寄存器及其设定值 (注 2)

寄存器	位	功能
PCLKR	PCLK1	必须选择 UiBRG 的计数源。
UiTB	0 ~ 7	必须设定发送数据
	8	— (也可以不设定) 只能写 “0”。
UiRB	0 ~ 7	能读接收数据
	OER	溢出错误标志
	8,11,13 ~ 15	读取值为不定值。
UiBRG	0 ~ 7	必须设定位速率。
UiMR	SMD2 ~ SMD0	必须置 “001b”。
	CKDIR	在主控模式中, 必须置 “0”; 在从属模式中, 必须置 “1”。
	4 ~ 6	必须置 “0”。
	IOPOL	必须置 “0”。
UiC0	CLK0、CLK1	必须选择 UiBRG 的计数源。
	CRS	因为 CRD 为 “1”, 所以无效。
	TXEPT	发送寄存器空标志
	CRD	必须置 “1”。
	NCH	必须选择 TXDi 引脚的输出形式 (注 1)。
	CKPOL	能通过和 UiSMR3 寄存器的 CKPH 位的组合, 设定时钟相位。
	UFORM	必须选择 LSB first 或者 MSB first。
UiC1	TE	在允许发送和接收时, 必须置 “1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置 “1”。
	RI	接收结束标志
	UjIRS	必须选择 UARTj 发送中断源。
	UjRRM	在使用连续接收模式时, 必须置 “1”。
	UiLCH	在使用数据逻辑反相电路时, 必须置 “1”。
	UiERE	必须置 “0”。
UiSMR	0 ~ 7	必须置 “0”。
UiSMR2	0 ~ 7	必须置 “0”。
UiSMR3	CKPH	能通过和 UiC0 寄存器的 CKPOL 位的组合, 设定时钟相位。
	NODC	必须置 “0”。
	0,2,4 ~ 7	必须置 “0”。
UiSMR4	0 ~ 7	必须置 “0”。
UCON	U0IRS	必须选择 UART0 发送中断源。
	U1IRS	必须选择 UART1 发送中断源。
	U0RRM	在使用连续接收模式时, 必须置 “1”。
	U1RRM	在使用连续接收模式时, 必须置 “1”。
	CLKMD0	因为 CLKMD1 为 “0”, 所以无效。
	CLKMD1、RCSP、7	必须置 “0”。

i=0 ~ 2,5 ~ 7, j=2,5 ~ 7

注 1. TXD2 引脚为 N 沟道漏极开路。U2C0 寄存器的 NCH 位什么也没有指定, 只能写 “0”。

注 2. 此表的内容不表示步骤。

## 23.3.4.1 时钟相位的设定功能

能通过 UiSMR3 寄存器的 CKPH 位和 UiC0 寄存器的 CKPOL 位，选择发送 / 接收时钟的相位和极性的 4 种组合。

在进行发送和接收的主控模式和从属模式中，必须设定相同的发送 / 接收时钟的极性和相位。

主控模式（内部时钟）的发送和接收时序如图 23.23 所示。

从属模式（外部时钟）的发送和接收时序（CKPH=0）以及从属模式（外部时钟）的发送和接收时序（CKPH=1）分别如图 23.24 和图 23.25 所示。

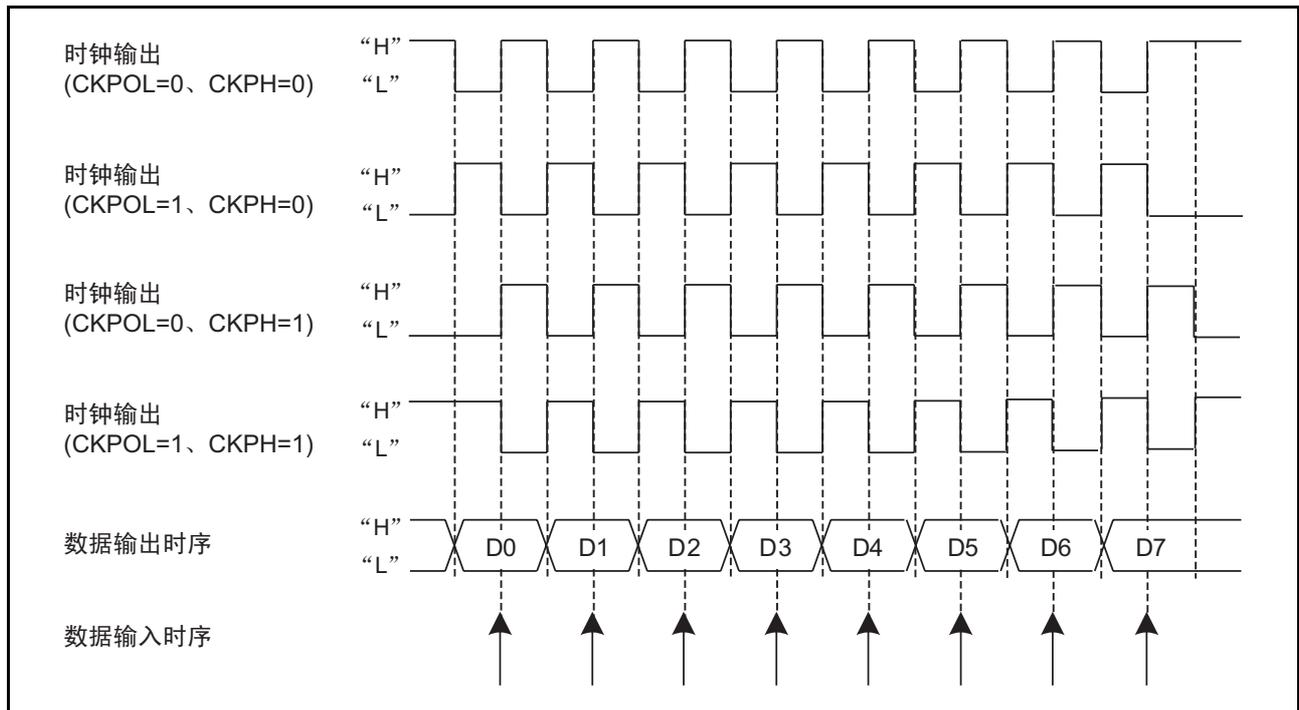


图 23.23 主控模式（内部时钟）的发送和接收时序

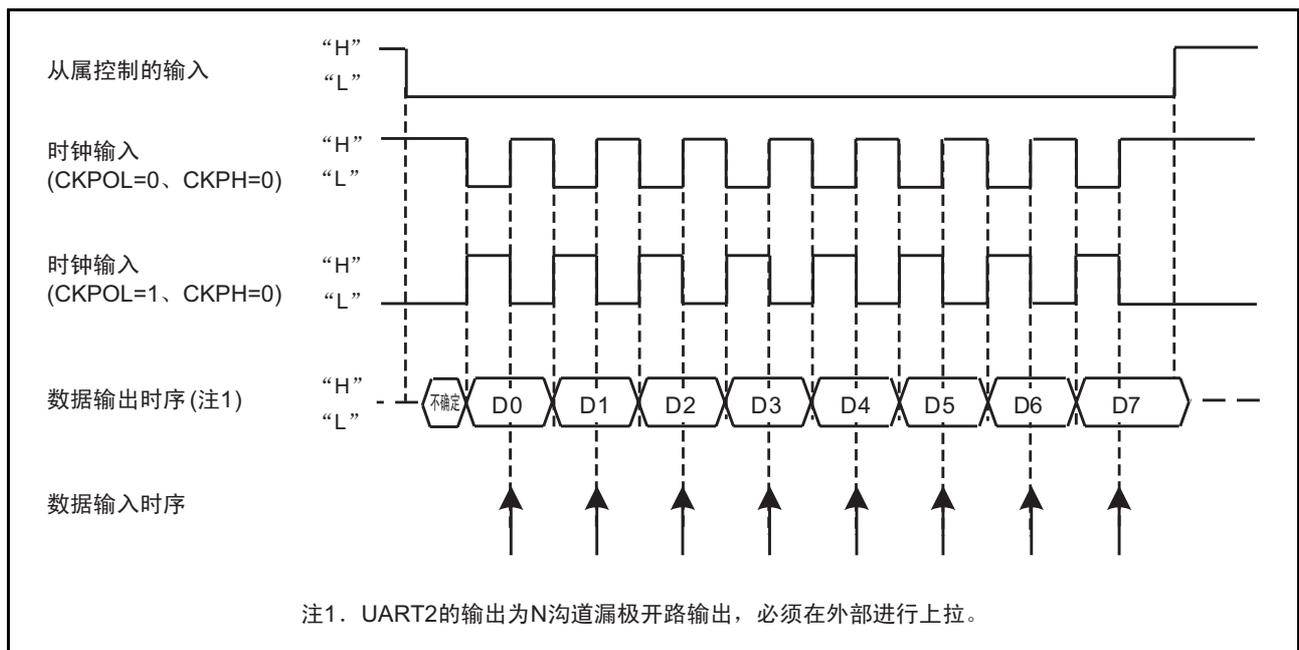


图 23.24 从属模式（外部时钟）的发送和接收时序（CKPH=0）

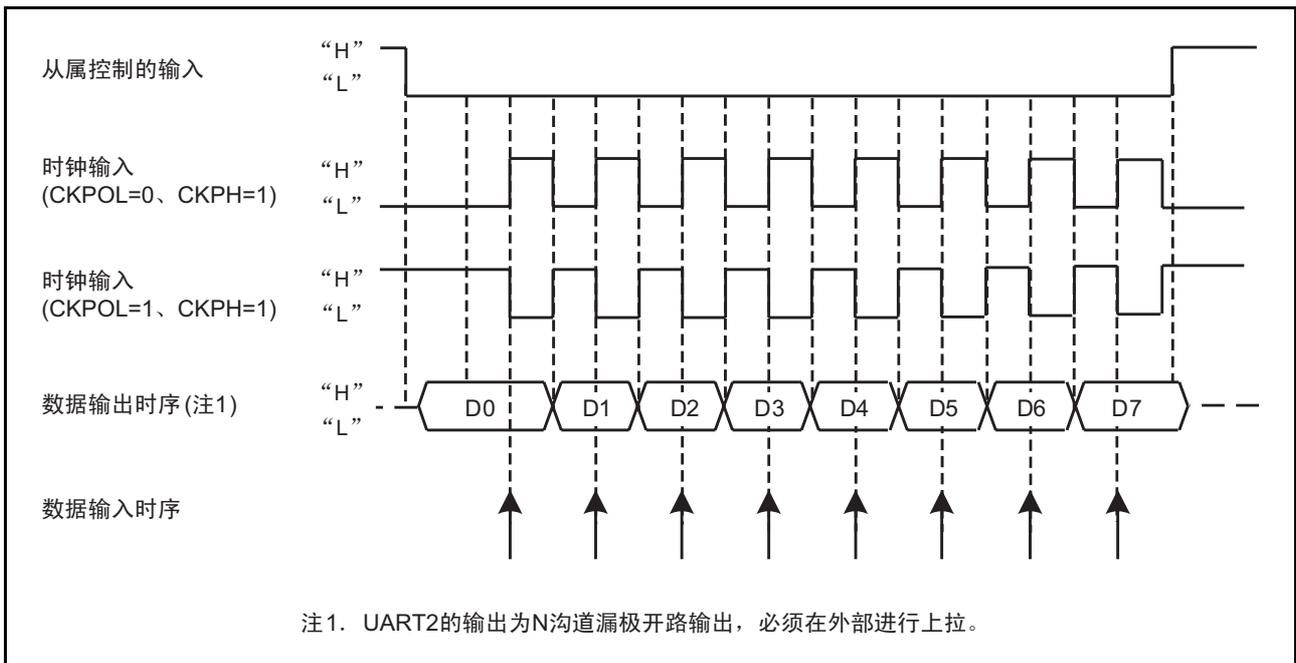


图 23.25 从属模式（外部时钟）的发送和接收时序（CKPH=1）

### 23.3.5 特殊模式 3 (IE 模式)

这是通过 UART 模式的 1 字节波形来接近 IEBus 的 1 位的模式。

IE 模式中使用的寄存器及其设定值 (注 4) 以及总线冲突检测功能相关位的功能分别如表 23.23 和图 23.26 所示。

在 TXDi 引脚 (i=0 ~ 2,5 ~ 7) 的输出电平和 RXDi 引脚的输入电平不同的情况下, 发生 UARTi 总线冲突检测中断请求。

必须通过 IFSR2A 寄存器的 IFSR26 位和 IFSR27 位, 选择使用 UART0 或者 UART1 的总线冲突检测功能。

表 23.23 IE 模式中使用的寄存器及其设定值 (注 4)

寄存器	位	功能
UiTB	0 ~ 8	必须设定发送数据。
UiRB (注 3)	0 ~ 8	能读接收数据。
	OER、FER、PER、SUM	错误标志
UiBRG	0 ~ 7	必须设定速率。
UiMR	SMD2 ~ SMD0	必须置“110b”。
	CKDIR	必须选择内部时钟或者外部时钟。
	STPS	必须置“0”。
	PRY	因为 PRYE 为“0”, 所以无效。
	PRYE	必须置“0”。
	IOPOL	必须选择 TXD 和 RXD 的输入 / 输出极性。
UiC0	CLK1 ~ CLK0	必须选择 UiBRG 的计数源。
	CRS	因为 CRD 为“1”, 所以无效。
	TXEPT	发送寄存器空标志
	CRD	必须置“1”。
	NCH	必须选择 TXDi 引脚的输出形式。(注 2)
	CKPOL	必须置“0”。
	UFORM	必须置“0”。
UiC1	TE	在允许发送时, 必须置“1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置“1”。
	RI	接收结束标志
	UjIRS (注 1)	必须选择 UARTj 发送中断源。
	UjRRM (注 1) UiLCH、UiERE	必须置“0”。
UiSMR	0 ~ 3,7	必须置“0”。
	ABSCS	必须选择总线冲突检测采样时序。
	ACSE	在使用发送允许位自动清除时, 必须置“1”。
	SSS	必须选择发送开始条件。
UiSMR2	0 ~ 7	必须置“0”。
UiSMR3	0 ~ 7	必须置“0”。
UiSMR4	0 ~ 7	必须置“0”。
UCON	U0IRS、U1IRS	必须选择 UART0,1 发送中断源。
	U0RRM、U1RRM	必须置“0”。
	CLKMD0	因为 CLKMD1 为“0”, 所以无效。
	CLKMD1、RCSP、7	必须置“0”。

i=0 ~ 2,5 ~ 7

注 1. 必须将 U0C0、U1C1 寄存器的 bit4 和 bit5 置“0”。U0IRS、U1IRS、U0RRM、U1RRM 位是 UCON 寄存器的位。

注 2. TXD2 引脚为 N 沟道漏极开路。U2C0 寄存器的 NCH 位什么也没有指定, 只能写“0”。

注 3. 在 IE 模式中写此表中没有记载的位时, 必须写“0”。

注 4. 此表的内容不表示步骤。

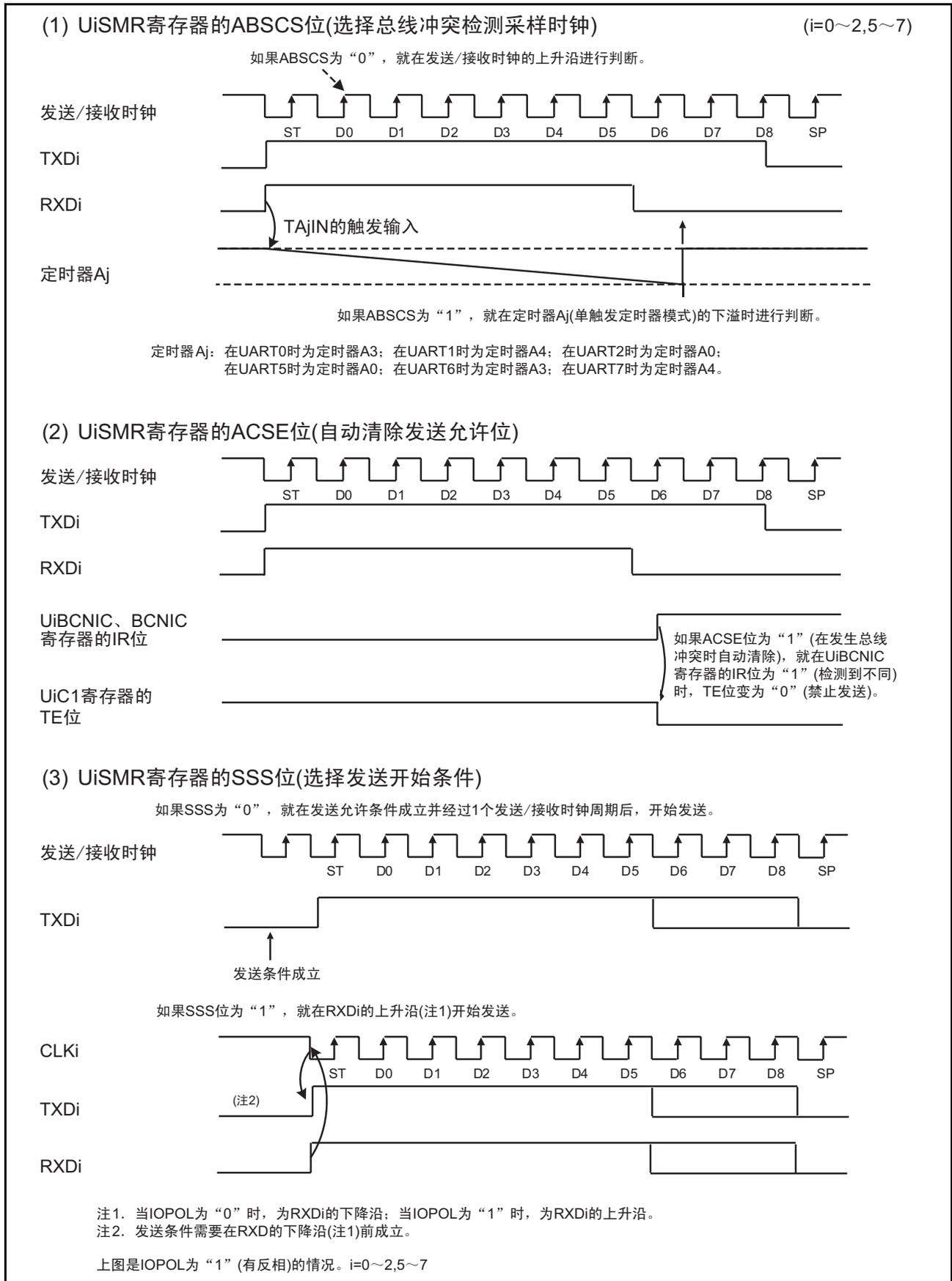


图 23.26 总线冲突检测功能相关位的功能

### 23.3.6 特殊模式 4 (SIM 模式) (UART2)

这是使用 UART 模式来对应 SIM 接口的模式。能实现直接格式和反向格式，并且能在检测到奇偶校验错误时，从 TXD2 引脚输出“L”电平。

SIM 模式的规格以及 SIM 模式中使用的寄存器及其设定值分别如表 23.24 和表 23.25 所示。

表 23.24 SIM 模式的规格

项目	规格
数据格式	<ul style="list-style-type: none"> <li>直接格式</li> <li>反向格式</li> </ul>
发送 / 接收时钟	<ul style="list-style-type: none"> <li>U2MR 寄存器的 CKDIR 位为 0 (内部时钟): <math>f_i/(16(n+1))</math>  <math>f_i</math>: f1SIO、f2SIO、f8SIO、f32SIO  <math>n</math>: U2BRG 寄存器的设定值 (00h ~ FFh)</li> <li>CKDIR 位为“1” (外部时钟): <math>f_{EXT}/(16(n+1))</math>  <math>f_{EXT}</math>: CLK2 引脚的输入  <math>n</math>: U2BRG 寄存器的设定值 (00h ~ FFh)</li> </ul>
发送开始条件	开始发送时需要以下的条件: <ul style="list-style-type: none"> <li>U2C1 寄存器的 TE 位为“1” (允许发送)。</li> <li>U2C1 寄存器的 TI 位为“0” (U2TB 寄存器有数据)。</li> </ul>
接收开始条件	开始接收时需要以下的条件: <ul style="list-style-type: none"> <li>U2C1 寄存器的 RE 位为“1” (允许接收)。</li> <li>检测到开始位。</li> </ul>
中断请求的发时序 (注 2)	<ul style="list-style-type: none"> <li>发送时 在 UART2 发送寄存器的数据传送结束时 (U2IRS 位 = 1)</li> <li>接收时 在将数据从 UART2 接收寄存器传送到 U2RB 寄存器 (接收结束) 时</li> </ul>
错误检测	<ul style="list-style-type: none"> <li>溢出错误 (注 1) 如果在读 U2RB 寄存器前接收到下一个数据的最后停止位的前 1 位, 就发生溢出错误。</li> <li>帧错误 (注 3) 当未检测到设定个数的停止位时, 发生帧错误。</li> <li>奇偶校验错误 (注 3) 如果在接收时检测到奇偶校验错误, 就从 TXD2 引脚输出奇偶校验错误信号。 如果在发送时发生发送中断, 就根据 RXD2 引脚的输入电平检测奇偶校验错误。</li> <li>错误和标志 如果发生溢出错误、帧错误或者奇偶校验错误, 此标志就为“1”。</li> </ul>

注 1. 如果发生溢出错误, U2RB 寄存器的接收数据就为不定值。另外, S2RIC 寄存器的 IR 位不变。

注 2. 在解除复位后, 如果将 U2C1 寄存器的 U2IRS 位置“1” (发送结束) 并将 U2ERE 位置“1” (输出错误信号), 就产生发送中断请求。因此, 在使用 SIM 模式时, 必须在进行上述设定后, 将 IR 位置“0” (无中断请求)。

注 3. 在将数据从 UART2 接收寄存器传送到 U2RB 寄存器时, 帧错误标志或者奇偶校验错误标志被置位。

表 23.25 SIM 模式中使用的寄存器及其设定值 (注 2)

寄存器	位	功能
U2TB (注 1)	0 ~ 7	必须设定发送数据。
U2RB (注 1)	0 ~ 7	能读接收数据。
	OER、FER PER、SUM	错误标志
U2BRG	0 ~ 7	必须设定速率。
U2MR	SMD2 ~ SMD0	必须置“101b”。
	CKDIR	必须选择内部时钟或者外部时钟。
	STPS	必须置“0”。
	PRY	在直接格式时, 必须置“1”; 在反向格式时, 必须置“0”。
	PRYE	必须置“1”。
	IOPOL	必须置“0”。
U2C0	CLK0、CLK1	必须选择 U2BRG 的计数源。
	CRS	因为 CRD 为“1”, 所以无效。
	TXEPT	发送寄存器空标志
	CRD	必须置“1”。
	NCH	必须置“0”。
	CKPOL	必须置“0”。
	UFORM	在直接格式时, 必须置“0”; 在反向格式时, 必须置“1”。
U2C1	TE	在允许发送时, 必须置“1”。
	TI	发送缓冲器空标志
	RE	在允许接收时, 必须置“1”。
	RI	接收结束标志
	U2IRS	必须置“1”。
	U2RRM	必须置“0”。
	U2LCH	在直接格式时, 必须置“0”; 在反向格式时, 必须置“1”。
	U2ERE	必须置“1”。
U2SMR (注 1)	0 ~ 3	必须置“0”。
U2SMR2	0 ~ 7	必须置“0”。
U2SMR3	0 ~ 7	必须置“0”。
U2SMR4	0 ~ 7	必须置“0”。

注 1. 在 SIM 模式中写此表中没有记载的位时, 必须写“0”。

注 2. 此表的内容不表示步骤。

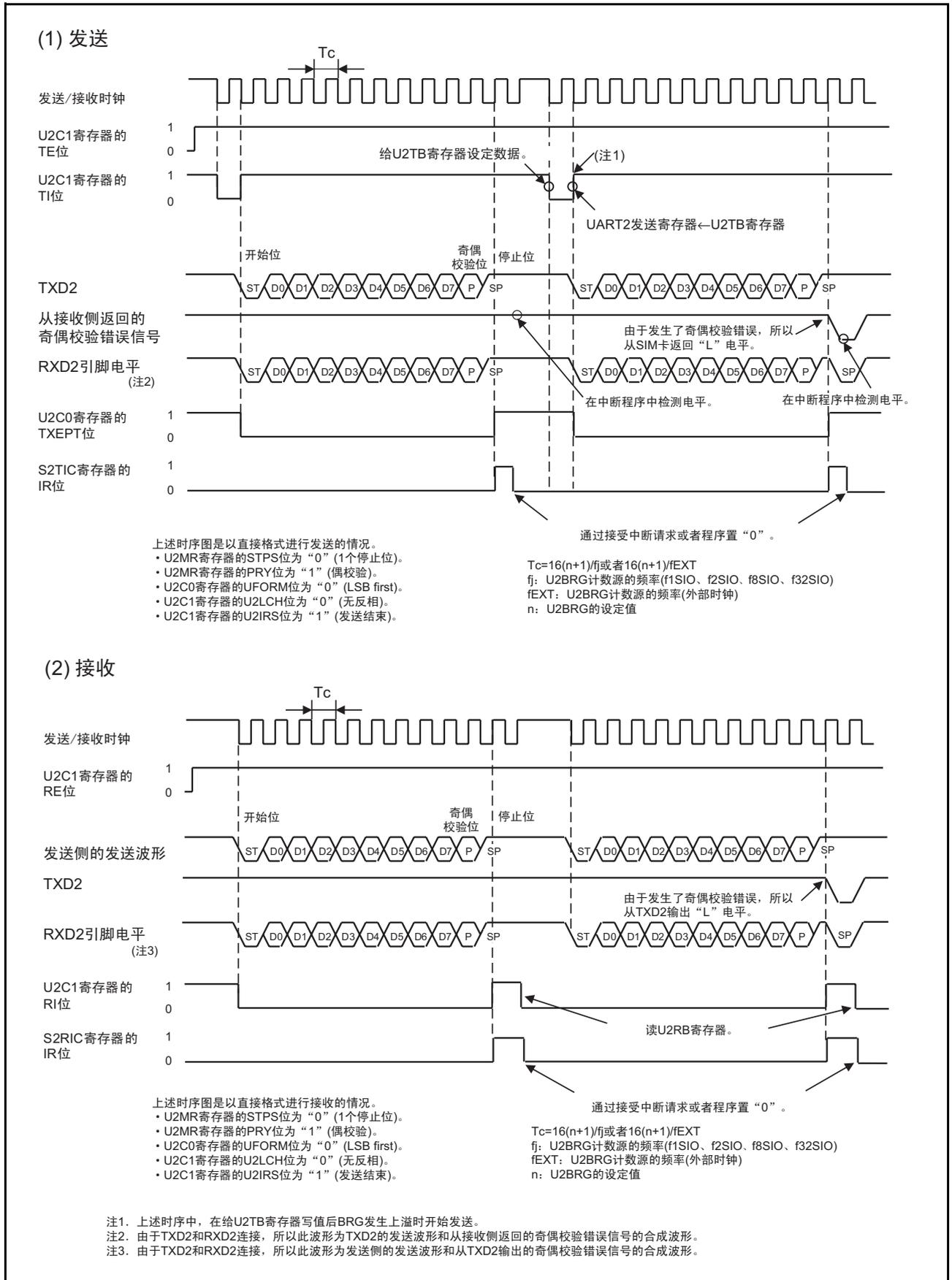


图 23.27 SIM 模式的发送 / 接收时序例子

SIM 接口的连接例子如图 23.28 所示，必须在连接 TXD2 和 RXD2 后进行上拉。

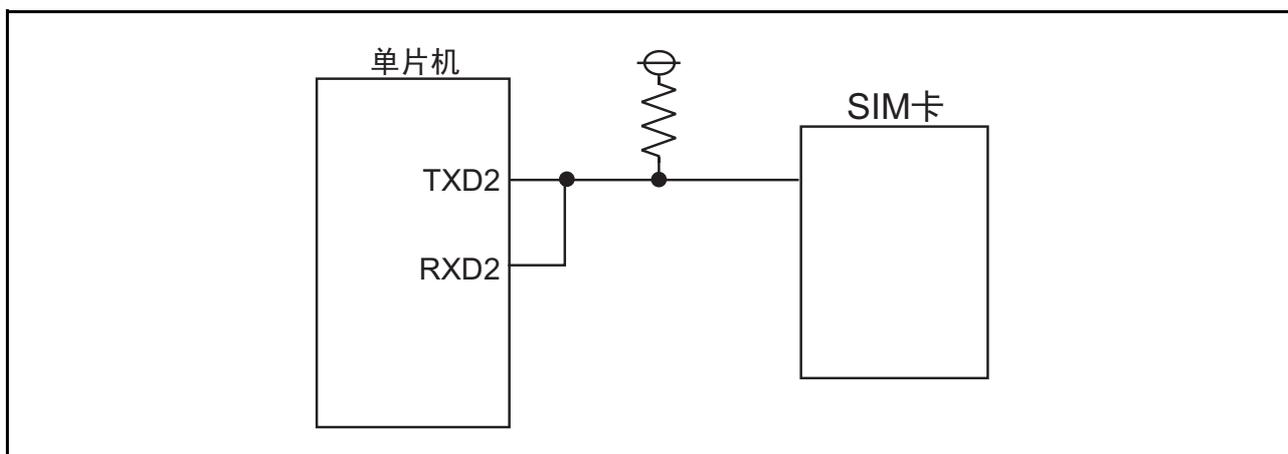


图 23.28 SIM 接口的连接例子

### 23.3.6.1 奇偶校验错误信号的输出功能

如果将 U2C1 寄存器的 U2ERE 位置“1”（输出），就能使用奇偶校验错误信号。

如果在接收时检测到奇偶校验错误，就输出奇偶校验错误信号，在图 23.29 所示的时序中 TXD2 的输出变为“L”电平。如果在输出奇偶校验错误信号时读 U2RB 寄存器，U2RB 寄存器的 PER 位就变为“0”（无奇偶校验错误），同时 TXD2 输出也恢复为“H”电平。

发送时，在输出停止位的下一个发送/接收时钟的下降沿产生发送结束中断请求。因此，如果通过发送结束中断程序读和 RXD2 引脚复用的端口，就能判断奇偶校验错误信号是否已被返回。

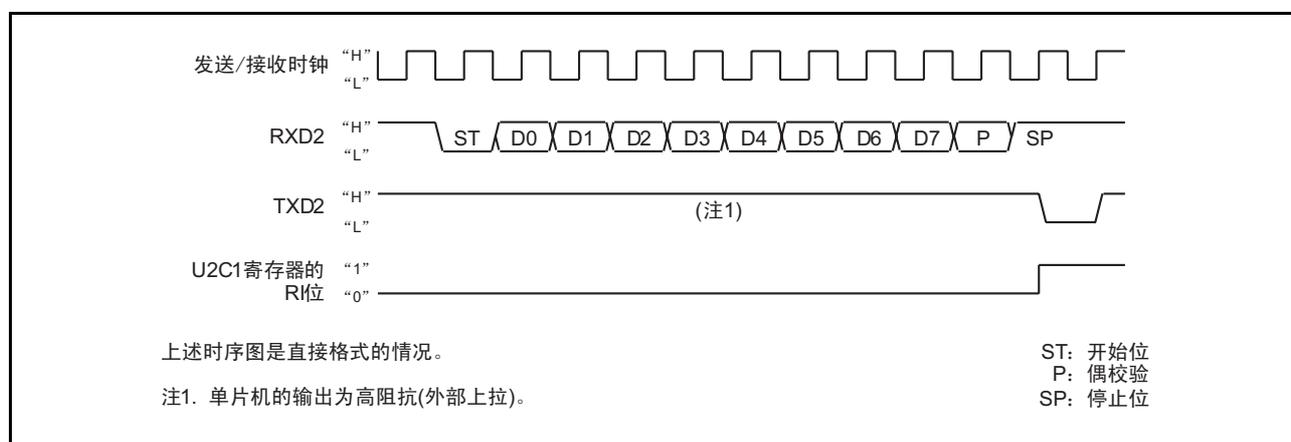


图 23.29 奇偶校验错误信号的输出时序

## 23.3.6.2 格式

格式有直接格式和反向格式。

在直接格式的情况下，必须将 U2MR 寄存器的 PRYE 位置 “1”（允许奇偶校验），PRY 位置 “1”（偶校验），U2C0 寄存器的 UFORM 位置 “0”（LSB first），U2C1 寄存器的 U2LCH 位置 “0”（无反相）。发送时，将设定在 U2TB 寄存器中的数据附加偶校验位后从 D0 开始按顺序发送；接收时，从 D0 开始按顺序将接收到的数据保存到 U2RB 寄存器，并通过偶校验位判断奇偶校验错误。

在反向格式的情况下，必须将 PRYE 位置 “1”，PRY 位置 “0”（奇校验），UFORM 位置 “1”（MSB first），U2LCH 位置 “1”（有反相）。发送时，将设定在 U2TB 寄存器中的数据附加奇校验位并进行逻辑取反后从 D7 开始按顺序发送；接收时，在将接收到的数据进行逻辑取反后，从 D7 开始按顺序保存到 U2RB 寄存器，并通过奇校验位判断奇偶校验错误。

SIM 接口格式如图 23.30 所示。

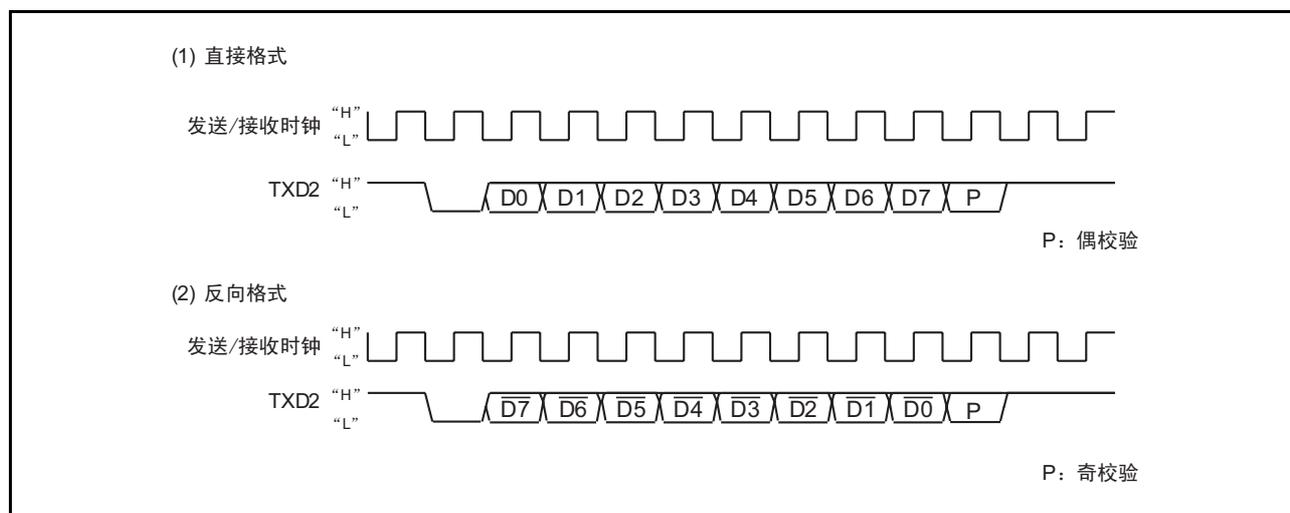


图 23.30 SIM 接口格式

## 23.4 中断

UART0 ~ UART2 和 UART5 ~ UART7 中有发送、接收、ACK、NACK、开始 / 停止条件检测和总线冲突检测产生的中断。

### 23.4.1 中断相关寄存器

中断源和中断请求的发生时序请参照各模式的规格和运行例子，中断控制的详细内容请参照“14.7 中断控制”，UART0 ~ UART2 和 UART5 ~ UART7 的中断相关寄存器如表 23.26 所示。

表 23.26 UART0 ~ UART2 和 UART5 ~ UART7 的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
0046h	UART1 总线冲突检测的中断控制寄存器	U1BCNIC	XXXX X000b
0047h	UART0 总线冲突检测的中断控制寄存器	U0BCNIC	XXXX X000b
004Ah	UART2 总线冲突检测的中断控制寄存器	BCNIC	XXXX X000b
004Fh	UART2 发送中断控制寄存器	S2TIC	XXXX X000b
0050h	UART2 接收中断控制寄存器	S2RIC	XXXX X000b
0051h	UART0 发送中断控制寄存器	S0TIC	XXXX X000b
0052h	UART0 接收中断控制寄存器	S0RIC	XXXX X000b
0053h	UART1 发送中断控制寄存器	S1TIC	XXXX X000b
0054h	UART1 接收中断控制寄存器	S1RIC	XXXX X000b
006Bh	UART5 总线冲突检测的中断控制寄存器	U5BCNIC	XXXX X000b
006Ch	UART5 发送中断控制寄存器	S5TIC	XXXX X000b
006Dh	UART5 接收中断控制寄存器	S5RIC	XXXX X000b
006Eh	UART6 总线冲突检测的中断控制寄存器	U6BCNIC	XXXX X000b
006Fh	UART6 发送中断控制寄存器	S6TIC	XXXX X000b
0070h	UART6 接收中断控制寄存器	S6RIC	XXXX X000b
0071h	UART7 总线冲突检测的中断控制寄存器	U7BCNIC	XXXX X000b
0072h	UART7 发送中断控制寄存器	S7TIC	XXXX X000b
0073h	UART7 接收中断控制寄存器	S7RIC	XXXX X000b
0205h	中断源选择寄存器 3	IFSR3A	00h
0206h	中断源选择寄存器 2	IFSR2A	00h

UART0 ~ UART2 和 UART5 ~ UART7 的中断与其他外围功能共用中断向量和中断控制寄存器。在使用这些中断时，必须通过中断源选择寄存器选择中断。UART0 ~ UART2 和 UART5 ~ UART7 中断选择方法如表 23.27 所示。

表 23.27 UART0 ~ UART2 和 UART5 ~ UART7 中断选择方法

中断源	中断源选择寄存器的设定		
	寄存器	位	设定值
UART0 开始 / 停止条件检测、总线冲突检测	IFSR2A	IFSR26	1
UART1 开始 / 停止条件检测、总线冲突检测	IFSR2A	IFSR27	1
UART5 开始 / 停止条件检测、总线冲突检测	IFSR3A	IFSR33	0
UART5 发送、NACK	IFSR3A	IFSR34	0
UART6 开始 / 停止条件检测、总线冲突检测	IFSR3A	IFSR35	0
UART6 发送、NACK	IFSR3A	IFSR36	0
UART7 开始 / 停止条件检测、总线冲突检测	IFSR2A	IFSR24	0
UART7 发送、NACK	IFSR2A	IFSR25	0

在以下模式中，有可能因更改位的内容而发生中断请求：

- 特殊模式1 (I<sup>2</sup>C 模式)  
在更改以下的位后，必须将UARTi的各中断控制寄存器的IR位置“0”(无中断请求)。  
UiMR寄存器的SMD2~SMD0位、UiSMR寄存器的IICM位、UiSMR2寄存器的IICM2位、UiSMR3寄存器的CKPH位
- 特殊模式4 (SIM 模式)  
在解除复位后，如果将U2C1寄存器的U2IRS位置“1”(发送结束)并且将U2ERE位置“1”(输出错误信号)，就产生发送中断请求。在使用SIM模式时，必须在设定这些位后，将S2TIC寄存器的IR位置“0”(无中断请求)。

### 23.4.2 接收中断

- UiMR寄存器的SMD2~SMD0位不为“010b”(I<sup>2</sup>C 模式)的情况  
在UiC1寄存器的RI位从“0”(UiRB寄存器无数据)变为“1”(UiRB寄存器有数据)时，SiRIC寄存器的IR位变为“1”(有中断请求)。  
在发生溢出错误时(在RI位为“1”时接收下一个数据)，因为RI位保持“1”，所以SiRIC寄存器的IR位不变。
- UiMR寄存器的SMD2~SMD0位为“010b”(I<sup>2</sup>C 模式)的情况  
在UiC1寄存器的RI位从“0”(UiRB寄存器无数据)变为“1”(UiRB寄存器有数据)时，SiRIC寄存器的IR位变为“1”(有中断请求)。  
在发生溢出错误时，SiRIC寄存器的IR位也变为“1”。

## 23.5 使用串行接口 UARTi (i=0 ~ 2,5 ~ 7) 时的注意事项

### 23.5.1 有关多个模式的共同事项

#### 23.5.1.1 SD 的影响

当 TB2SC 寄存器的 IVPCR1 位为“1”（允许通过  $\overline{SD}$  引脚输入进行三相输出的强制截止）时，如果给  $\overline{SD}$  引脚输入“L”电平，以下的引脚就变为高阻抗状态。

对象引脚：P7\_2/CLK2/TA1OUT/V、P7\_3/CTS2/RTS2/TA1IN/ $\overline{V}$ 、P7\_4/TA2OUT/W、P7\_5/TA2IN/ $\overline{W}$   
P8\_0/TA4OUT/RXD5/SCL5/U、P8\_1/TA4IN/CTS5/RTS5/U

### 23.5.2 时钟同步串行 I/O 模式

#### 23.5.2.1 发送 / 接收

在选择外部时钟和  $\overline{RTS}$  功能时，如果进入可接收状态， $\overline{RTSi}$  (i=0 ~ 2,5 ~ 7) 引脚的输出电平就变为“L”电平，将可接收状态通知发送侧。如果开始接收， $\overline{RTSi}$  引脚的输出电平就变为“H”电平。因此，如果将  $\overline{RTSi}$  引脚连接发送侧的  $\overline{CTSi}$  引脚，发送和接收的时序就能同步。在选择内部时钟时， $\overline{RTS}$  功能无效。

#### 23.5.2.2 发送

在选择外部时钟的情况下，必须在  $UiC0$  寄存器 (i=0 ~ 2,5 ~ 7) 的 CKPOL 位为“0”（在发送 / 接收时钟的下降沿输出发送数据，在上升沿输入接收数据）并且外部时钟为“H”电平的状态下，或者在 CKPOL 位为“1”（在发送 / 接收时钟的上升沿输出发送数据，在下降沿输入接收数据）并且外部时钟为“L”电平的状态下，满足以下条件：

- $UiC1$  寄存器的 TE 位为“1”（允许发送）。
- $UiC1$  寄存器的 TI 位为“0”（ $UiTB$  寄存器有数据）。
- 在选择 CTS 功能时， $\overline{CTSi}$  引脚的输入为“L”电平。

#### 23.5.2.3 接收

时钟同步串行 I/O 通过发送器的运行产生移位时钟。因此，即使只用于接收也必须进行发送的设定。在接收时，虚拟数据从 TXDi 引脚 (i=0 ~ 2,5 ~ 7) 输出到外部。

在选择内部时钟时，如果将  $UiC1$  寄存器的 TE 位置“1”（允许发送）并且将虚拟数据设定到  $UiTB$  寄存器，就产生移位时钟；在选择外部时钟时，如果将 TE 位置“1”，将虚拟数据设定到  $UiTB$  寄存器并且将外部时钟输入到  $CLKi$  引脚，就产生移位时钟。

在连续接收数据时，如果  $UiC1$  寄存器的 RI 位为“1”（ $UiRB$  寄存器有数据）并且  $UARTi$  接收寄存器已有下一个接收数据，就发生溢出错误并且  $UiRB$  寄存器的 OER 位变为“1”（发生溢出错误）。此时， $UiRB$  寄存器的值为不定值，所以在发生溢出错误时，必须通过发送侧和接收侧的程序重新发送以前的数据。在发生溢出错误时， $SiRIC$  寄存器的 IR 位不变。

在连续接收数据时，必须在每次接收时将虚拟数据设定到  $UiTB$  寄存器的低位字节。

在选择外部时钟的情况下，必须在 CKPOL 位为“0”并且外部时钟为“H”电平的状态下，或者在 CKPOL 位为“1”并且外部时钟为“L”电平的状态下，满足以下条件：

- $UiC1$  寄存器的 RE 位为“1”（允许接收）。
- $UiC1$  寄存器的 TE 位为“1”（允许发送）。
- $UiC1$  寄存器的 TI 位为“0”（ $UiTB$  寄存器有数据）。

### 23.5.3 异步串行 I/O (UART) 模式

#### 23.5.3.1 发送 / 接收

在选择外部时钟和  $\overline{\text{RTS}}$  功能时, 如果进入可接收状态,  $\overline{\text{RTSi}}$  (i=0 ~ 2,5 ~ 7) 引脚的输出电平就变为 “L” 电平, 将可接收状态通知发送侧。如果开始接收,  $\overline{\text{RTSi}}$  引脚的输出电平就变为 “H” 电平。因此, 如果将  $\overline{\text{RTSi}}$  引脚连接发送侧的  $\overline{\text{CTS}}$  引脚, 发送和接收的时序就能同步。在选择内部时钟时,  $\overline{\text{RTS}}$  功能无效。

#### 23.5.3.2 发送

在选择外部时钟的情况下, 必须在  $\text{UiC0}$  寄存器 (i=0 ~ 2,5 ~ 7) 的  $\text{CKPOL}$  位为 “0” (在发送 / 接收时钟的下降沿输出发送数据, 在上升沿输入接收数据) 并且外部时钟为 “H” 电平的状态下, 或者在  $\text{CKPOL}$  位为 “1” (在发送 / 接收时钟的上升沿输出发送数据, 在下降沿输入接收数据) 并且外部时钟为 “L” 电平的状态下, 满足以下条件:

- $\text{UiC1}$  寄存器的  $\text{TE}$  位为 “1” (允许发送)。
- $\text{UiC1}$  寄存器的  $\text{TI}$  位为 “0” ( $\text{UiTB}$  寄存器有数据)。
- 在选择  $\overline{\text{CTS}}$  功能时,  $\overline{\text{CTS}}$  引脚的输入为 “L” 电平。

### 23.5.4 特殊模式 (I<sup>2</sup>C 模式)

#### 23.5.4.1 开始条件和停止条件的生成

在生成开始条件、停止条件、重新开始条件时, 必须在将  $\text{UiSMR4}$  寄存器 (i=0 ~ 2,5 ~ 7) 的  $\text{STSPSEL}$  位置 “0” 后至少等待 1/2 个发送 / 接收时钟周期, 然后将各条件生成位 ( $\text{STAREQ}$ 、 $\text{RSTAREQ}$ 、 $\text{STPREQ}$ ) 从 “0” 置为 “1”。

#### 23.5.4.2 IR 位

在更改以下的位后, 必须将  $\text{UARTi}$  的各中断控制寄存器的  $\text{IR}$  位置 “0” (无中断请求)。

$\text{UiMR}$  寄存器的  $\text{SMD2} \sim \text{SMD0}$  位、 $\text{UiSMR}$  寄存器的  $\text{IICM}$  位、  
 $\text{UiSMR2}$  寄存器的  $\text{IICM2}$  位、 $\text{UiSMR3}$  寄存器的  $\text{CKPH}$  位

### 23.5.5 特殊模式 4 (SIM 模式)

在解除复位后, 如果将  $\text{U2C1}$  寄存器的  $\text{U2IRS}$  位置 “1” (发送结束) 并且将  $\text{U2ERE}$  位置 “1” (输出错误信号), 就产生发送中断请求。因此, 在使用  $\text{SIM}$  模式时, 必须在进行上述设定后将  $\text{IR}$  位置 “0” (无中断请求)。

## 24. 串行接口 SI/O3 和 SI/O4

### 24.1 概要

SI/O3 和 SI/O4 为时钟同步专用串行 I/O。

SI/O3 和 SI/O4 的规格如表 24.1 所示。

SI/O3 和 SI/O4 框图以及输入 / 输出引脚分别如图 24.1 和表 24.2 所示。

表 24.1 SI/O3 和 SI/O4 的规格

项目	规格
数据格式	字符长: 8 位
发送 / 接收时钟	<ul style="list-style-type: none"> <li>SiC 寄存器的 SMI6 位为 “1” (内部时钟): <math>\frac{f_j}{2(n+1)}</math></li> <li>fj: f1SIO、f8SIO、f32SIO</li> <li>n: SiBRG 寄存器的设定值 (00h ~ FFh)</li> <li>SMi6 位为 “0” (外部时钟): CLKi 引脚的输入 (注 1)</li> </ul>
发送 / 接收开始条件	开始发送和接收时需要以下的条件: 将发送数据写到 SiTRR 寄存器 (注 2)。
中断请求的发生时序	<ul style="list-style-type: none"> <li>当 SiC 寄存器的 SMI4 位为 “0” 时 最后发送 / 接收时钟的上升沿</li> <li>当 SMI4 位为 “1” 时 最后发送 / 接收时钟的下降沿</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>CLK 极性选择 数据的输出和输入时序可选择发送 / 接收时钟的上升沿或者下降沿。</li> <li>LSB first 或者 MSB first 的选择 可选择从 bit0 或者 bit7 开始发送和接收。</li> <li>SOUTi 初始值的设定功能 当 SiC 寄存器的 SMI6 位为 “0” (外部时钟) 时, 可选择不在发送时的 SOUTi 引脚输出电平。</li> <li>发送后的 SOUTi 状态选择 当 SiC 寄存器的 SMI6 位为 “1” (内部时钟) 时, 可选择高阻抗状态或者保持最后位的电平。</li> </ul>

i=3,4

注 1. 在每次输入外部时钟时进行移位。因此, 在结束第 8 位数据的发送和接收后, 必须先读写 SiTRR 寄存器, 然后输入下一个发送和接收数据的时钟。

注 2. 当 SiC 寄存器的 SMI6 位为 “0” (外部时钟) 时, 必须进行以下的操作:

- 当 SiC 寄存器的 SMI4 位为 “0” 时, 必须在给 CLKi 引脚输入 “H” 电平的状态下, 将发送数据写到 SiTRR 寄存器。
- 当 SMI4 位为 “1” 时, 必须在给 CLKi 引脚输入 “L” 电平的状态下, 将发送数据写到 SiTRR 寄存器。

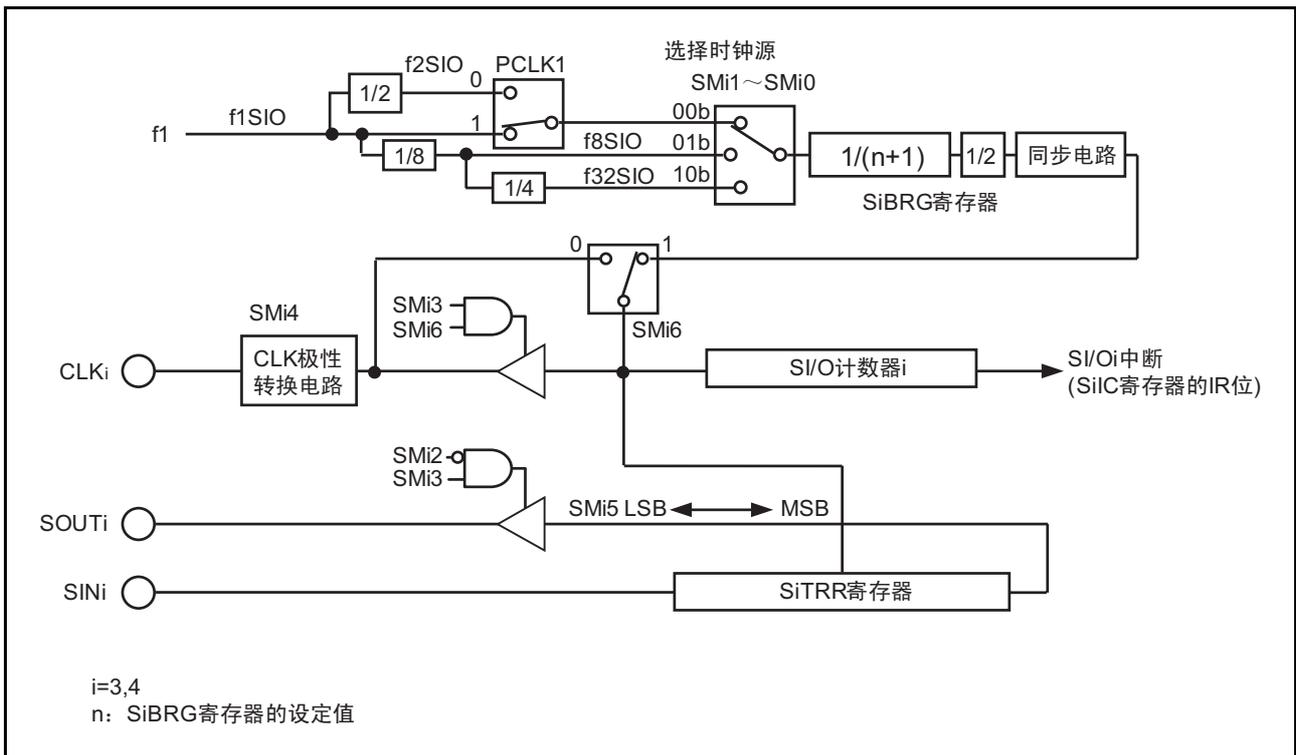


图 24.1 SI/O3 和 SI/O4 的框图

表 24.2 输入 / 输出引脚

引脚名	输入 / 输出	功能	选择方法
CLKi	输出	输出发送 / 接收时钟。	SiC 寄存器的 SMi3 位 =1 SiC 寄存器的 SMi6 位 =1
	输入	输入发送 / 接收时钟。	SiC 寄存器的 SMi3 位 =1 SiC 寄存器的 SMi6 位 =0 引脚复用的端口方向位 =0
SOUTi	输出	输出串行数据。	SiC 寄存器的 SMi3 位 =1 SiC 寄存器的 SMi2 位 =0
SINi	输入	输入串行数据。	SiC 寄存器的 SMi3 位 =1 引脚复用的端口方向位 =0 (在只发送时, 输入虚拟数据)

i=3,4

## 24.2 寄存器说明

SI/O3 和 SI/O4 的相关寄存器如“表 24.3 寄存器结构”所示。

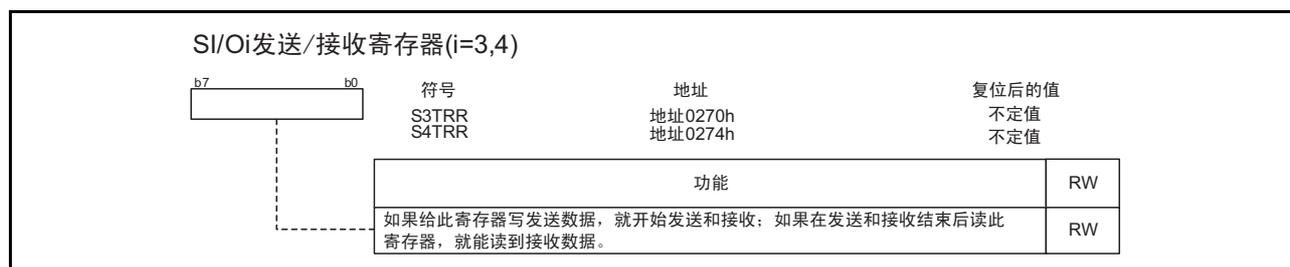
表 24.3 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0012h	外围时钟选择寄存器	PCLKR	0000 0011b
0270h	SI/O3 发送 / 接收寄存器	S3TRR	XXh
0272h	SI/O3 控制寄存器	S3C	0100 0000b
0273h	SI/O3 位速率寄存器	S3BRG	XXh
0274h	SI/O4 发送 / 接收寄存器	S4TRR	XXh
0276h	SI/O4 控制寄存器	S4C	0100 0000b
0277h	SI/O4 位速率寄存器	S4BRG	XXh
0278h	SI/O3,4 控制寄存器 2	S34C2	00XX X0X0b

### 24.2.1 外围时钟选择寄存器（PCLKR）

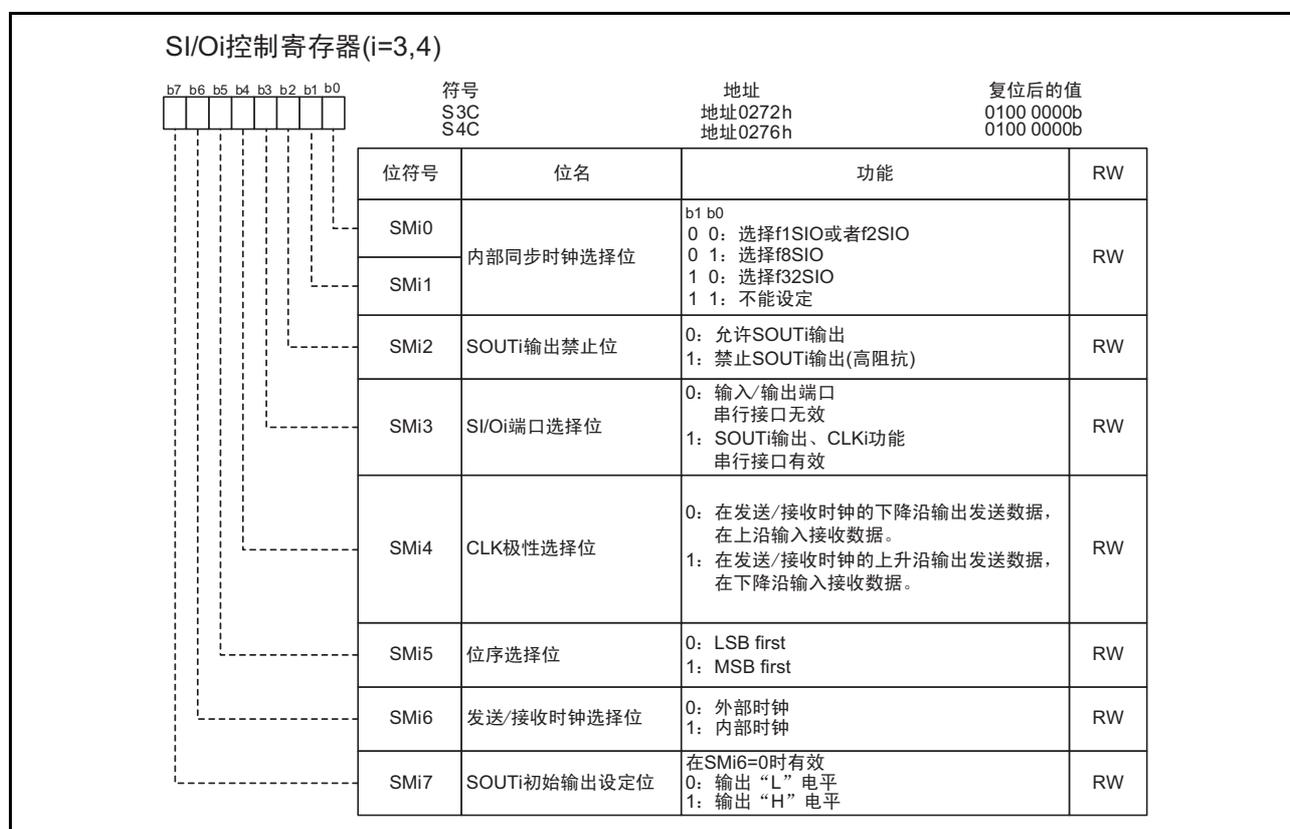
位号		符号	地址	复位后的值						
b7	b6	b5	b4	b3	b2	b1	b0	PCLKR	地址0012h	0000 0011b
0	0	0	0	0	0	0	0			
位符号	位名	功能	RW							
PCLK0	定时器A,B时钟选择位 (定时器A、定时器B、 死区时间定时器、 多主控I <sup>2</sup> C-bus 接口的时钟源)	0: f2TIMAB/f2IIC 1: f1TIMAB/f1IIC	RW							
PCLK1	SI/O时钟选择位 (UART0~UART2、 UART5~UART7、 SI/O3、SI/O4的时钟源)	0: f2SIO 1: f1SIO	RW							
— (b4-b2)	保留位	必须置“0”。	RW							
PCLK5	时钟输出功能扩展位 (在单芯片模式中有效)	0: 通过CM0寄存器的CM01~CM00位 进行选择。 1: 输出f1。	RW							
— (b7-b6)	保留位	必须置“0”。	RW							

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 PCLKR 寄存器。

24.2.2 SI/O<sub>i</sub> 发送 / 接收寄存器 (SiTRR) (i=3,4)

必须在停止发送和接收时写 SiTTR 寄存器。

在只进行接收时, 也必须在每次接收到 1 个字节时将值写到 SiTRR 寄存器。

24.2.3 SI/O<sub>i</sub> 控制寄存器 (SiC) (i=3,4)

必须用 PRCR 寄存器的 PRC2 位被置“1”（允许写）后的下一条指令写 SiC 寄存器。

## SMi1 ~ SMi0 (内部同步时钟选择位) (b1 ~ b0)

必须通过 PCLKR 寄存器的 PCLK1 位选择 f1SIO 或者 f2SIO。

如果更改 SMi1 ~ SMi0 位, 就必须重新设定 SiBRG 寄存器。

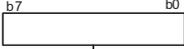
SMi2 (SOUT<sub>i</sub> 输出禁止位) (b2)

如果将 SMi2 位置“1”（禁止 SOUT<sub>i</sub> 输出），对象引脚就为高阻抗状态，与使用的功能无关。

SMi7 (SOUT<sub>i</sub> 初始输出设定位) (b7)

必须在 SMi3 位为“0”（串行接口无效、输入/输出端口）时，将值设定到 SMi7 位。此后，如果将 SMi3 位置“1”并且将 SMi2 位置“0”（SOUT<sub>i</sub> 输出），就从 SOUT<sub>i</sub> 引脚输出由 SMi7 位选择的电平。

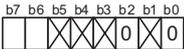
24.2.4 SI/O<sub>i</sub> 位速率寄存器 (SiBRG) (i=3,4)

SI/O <sub>i</sub> 位速率寄存器(i=3,4)			
	符号 S3BRG S4BRG	地址 地址0273h 地址0277h	复位后的值 不定值 不定值
功能		设定范围	RW
假设设定值为n, SiBRG就对计数源进行n+1分频。		00h~FFh	WO

必须用 MOV 指令写 SiBRG 寄存器。

必须在设定 SiC 寄存器的 SM<sub>i1</sub> ~ SM<sub>i0</sub> 位后并且停止发送和接收时写 SiBRG 寄存器。

## 24.2.5 SI/O3,4 控制寄存器 2 (S34C2)

SI/O3,4控制寄存器2			
	符号 S34C2	地址 地址0278h	复位后的值 00XX X0X0b
位符号	位名	功能	RW
— (b0)	保留位	必须置“0”。	RW
— (b1)	什么也不指定。只能写“0”，读取值为不定值。		—
— (b2)	保留位	必须置“0”。	RW
— (b5-b3)	什么也不指定。只能写“0”，读取值为不定值。		—
SM26	SOUT3输出控制位	发送后的SOUT3状态 0: 高阻抗 1: 保持最后位的电平	RW
SM27	SOUT4输出控制位	发送后的SOUT4状态 0: 高阻抗 1: 保持最后位的电平	RW

SM26 (SOUT3 输出控制位) (b6)

SM27 (SOUT4 输出控制位) (b7)

SM26 位和 SM27 位在 SiC 寄存器的 SM<sub>i6</sub> 位为“1” (内部时钟) 时有效。必须在设定 SM26 位和 SM27 位后, 将 SiC 寄存器的 SM<sub>i3</sub> 位置“1” (串行接口有效)。

## 24.3 运行说明

### 24.3.1 基本运行

SI/O<sub>i</sub> 同时进行发送和接收，而且 SiTTR 寄存器不分成用于发送 / 接收的寄存器和缓冲器。因此，必须在停止发送和接收时将发送数据写到 SiTRR 寄存器，或者在停止发送和接收时从 SiTRR 寄存器读接收数据。

### 24.3.2 CLK 极性选择

能通过 SiC 寄存器的 SM<sub>i</sub>4 位选择发送 / 接收时钟的极性，发送 / 接收时钟的极性如图 24.2 所示。

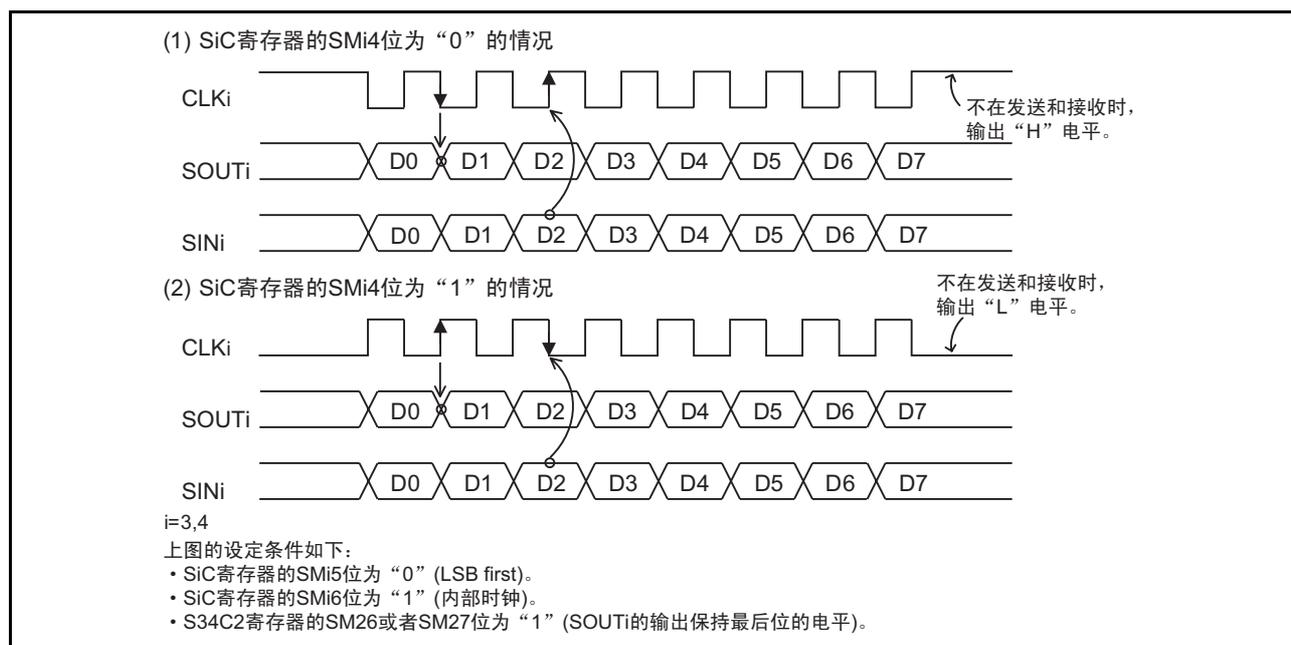


图 24.2 发送 / 接收时钟的极性

### 24.3.3 LSB first 或者 MSB first 的选择

能通过 SiC 寄存器 ( $i=3,4$ ) 的 SM<sub>i</sub>5 位选择位序，位序如图 24.3 所示。

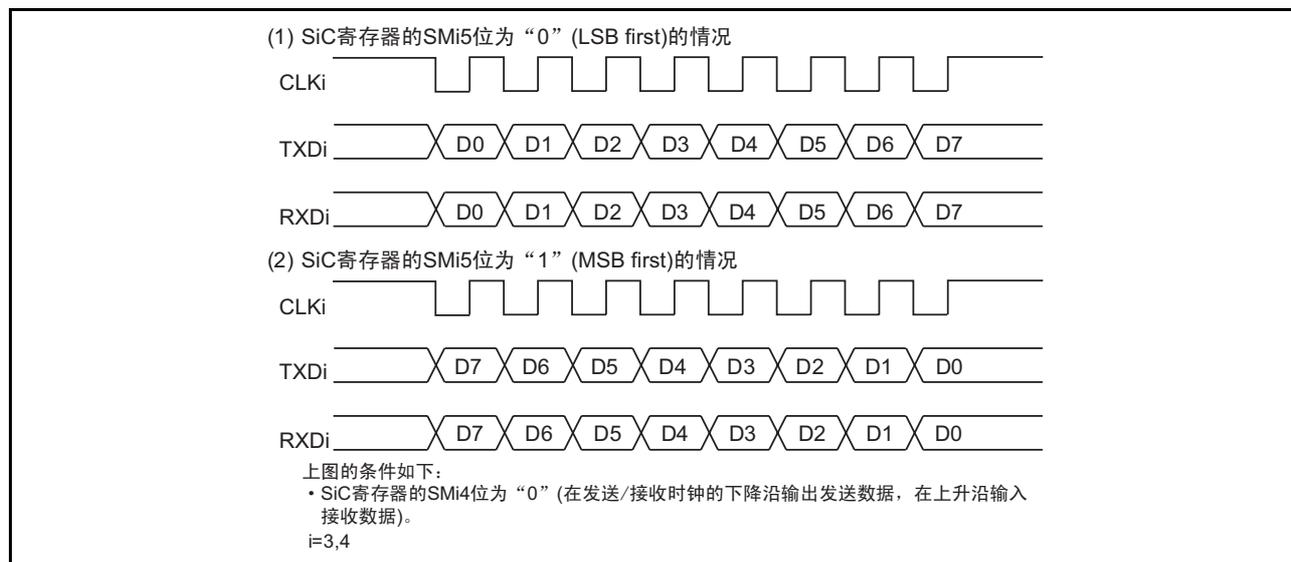


图 24.3 位序

### 24.3.4 内部时钟

当 SiC 寄存器的 SMi6 位为“1”时，通过内部时钟进行发送和接收。能通过 PCLKR 寄存器的 PCLK1 位或者 SiC 寄存器的 SMi1 ~ SMi0 位选择内部时钟。

在发送 / 接收时钟为内部时钟的情况下，在将 SiC 寄存器的 SMi3 位置“1”（SI/Oi 有效）并且将 SMi2 位置“0”（允许 SOUTi 输出）后到输出第 1 个数据前，SOUTi 引脚为高阻抗状态。

如果将发送数据写到 SiTRR 寄存器，就在 0.5 ~ 1.0 个发送 / 接收时钟周期后，从 CLKi 引脚输出发送 / 接收时钟并开始发送和接收数据。如果结束 8 位数据的发送和接收，CLKi 引脚的发送 / 接收时钟就停止振荡。

SI/Oi 的运行时序图（内部时钟）如图 24.4 所示。

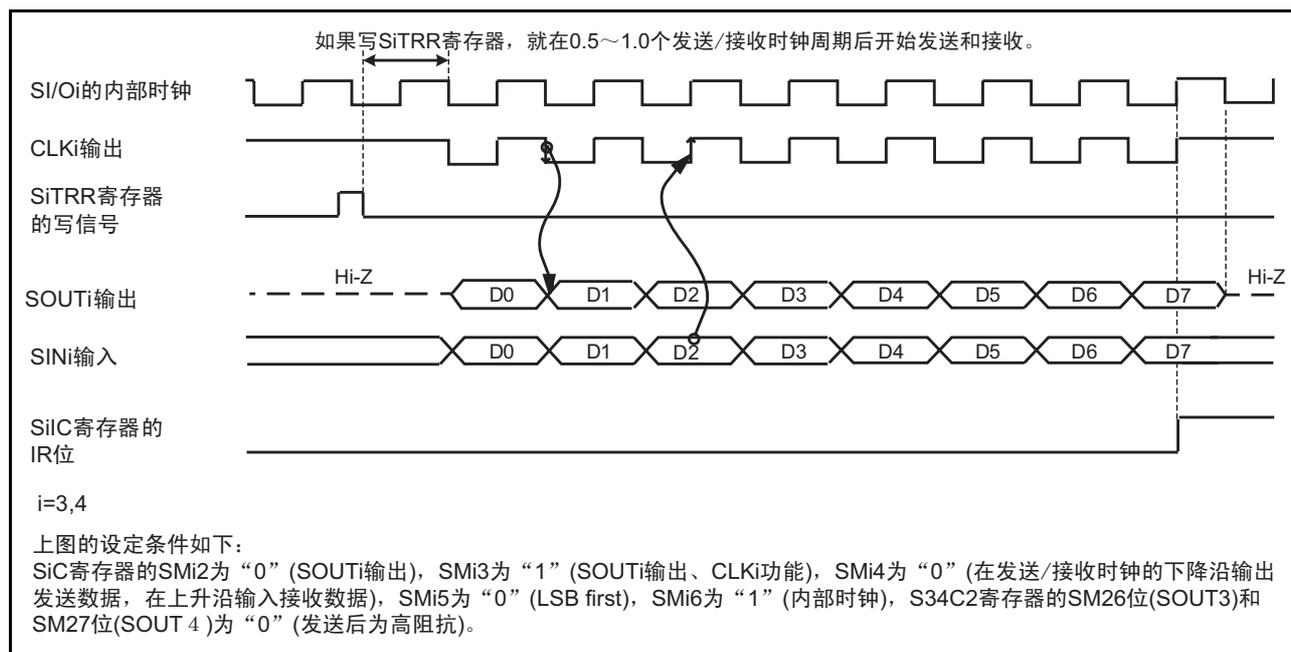


图 24.4 SI/Oi 的运行时序图（内部时钟）

### 24.3.5 发送后的 SOUTi 状态选择

当 SiC 寄存器的 SMi6 位为“1”（内部时钟）时，能选择发送后的 SOUTi 引脚状态。

当 S34C2 寄存器的 SM26 位或者 SM27 位为“1”（保持最后位的电平）时，就在发送后 SOUTi 引脚的输出保持最后位的电平。发送后的 SOUT3 引脚电平如图 24.5 所示。

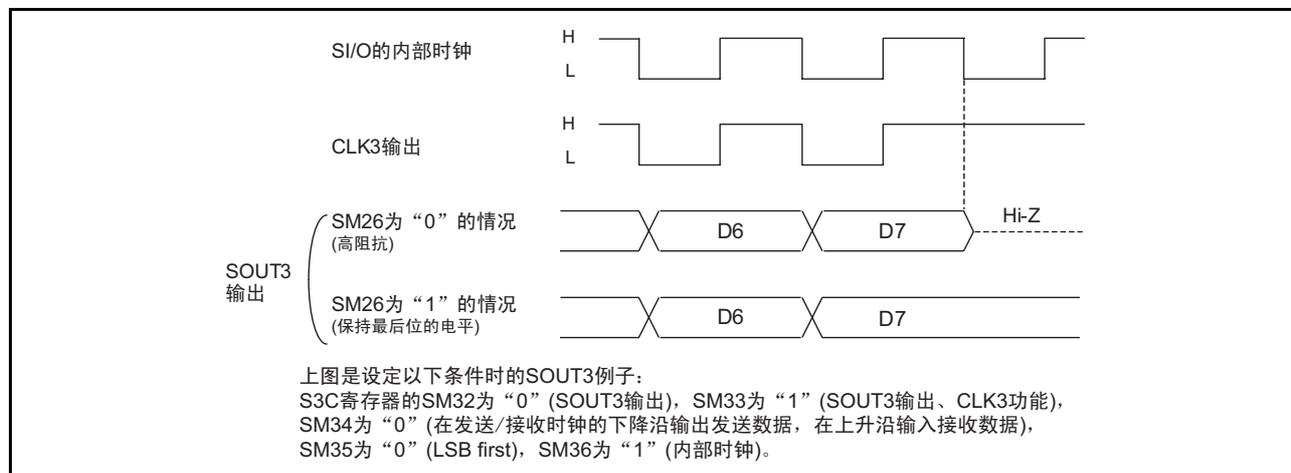


图 24.5 发送后的 SOUT3 引脚电平

### 24.3.6 外部时钟

当 SiC 寄存器的 SMi6 位为 “0” 时，通过外部时钟进行发送和接收。

在发送 / 接收时钟为外部时钟的情况下，在将 SiC 寄存器的 SMi3 位置 “1” (SI/Oi 有效) 并且将 SMi2 位置 “0” (允许 SOUTi 输出) 后到输出第 1 个数据前的 SOUTi 输出电平，能通过 SiC 寄存器的 SMi7 位来选择 (请参照 “24.3.8 SOUTi 初始值的设定功能”)。

在将发送数据写到 SiTRR 寄存器后，通过外部时钟开始发送和接收，在每次输入外部时钟时进行移位。因此，在结束第 8 位数据的发送和接收后，必须先读写 SiTRR 寄存器，然后输入发送和接收下一个数据的时钟。SI/Oi 运行时序图 (外部时钟) 如图 24.6 所示。

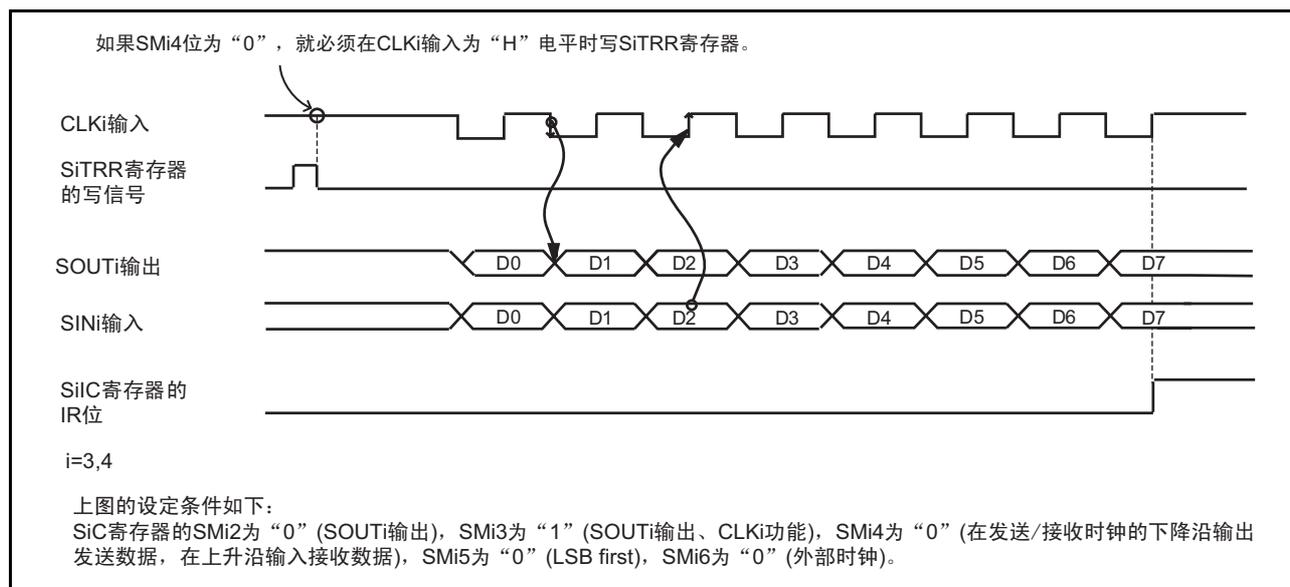


图 24.6 SI/Oi 运行时序图 (外部时钟)

当 SiC 寄存器的 SMi6 位为 “0” (外部时钟) 时，必须在以下的条件下写 SiTRR 寄存器和 SiC 寄存器的 SMi7 位。

- SiC 寄存器的 SMi4 位为 “0” (在发送 / 接收时钟的下降沿输出发送数据，在上升沿输入接收数据) 时：  
CLKi 输入为 “H” 电平。
- SMi4 位为 “1” (在发送 / 接收时钟的上升沿输出发送数据，在下降沿输入接收数据) 时：  
CLKi 输入为 “L” 电平

### 24.3.7 SOUTi 引脚

能通过 SiC 寄存器的 SMi2 位和 SMi3 位选择 SOUTi 引脚的状态。

SOUTi 引脚的状态如表 24.4 所示。

表 24.4 SOUTi 引脚的状态

位的设定		SOUTi 引脚的状态
SiC 寄存器		
SMi2	SMi3	
0	0	输入 / 输出端口或者其他外围功能
	1	SOUTi 输出
1	0/1	高阻抗

### 24.3.8 SOUTi 初始值的设定功能

当 SiC 寄存器的 SMi6 位为“0”（外部时钟）时，能通过 SiC 寄存器的 SMi7 位，将不在发送和接收时的 SOUTi 引脚的输出设定为“H”电平或者“L”电平。在外部时钟的情况下，数据和数据之间保持前一个数据的最后位的值。SOUTi 初始值的设定时序图和设定方法如图 24.7 所示。

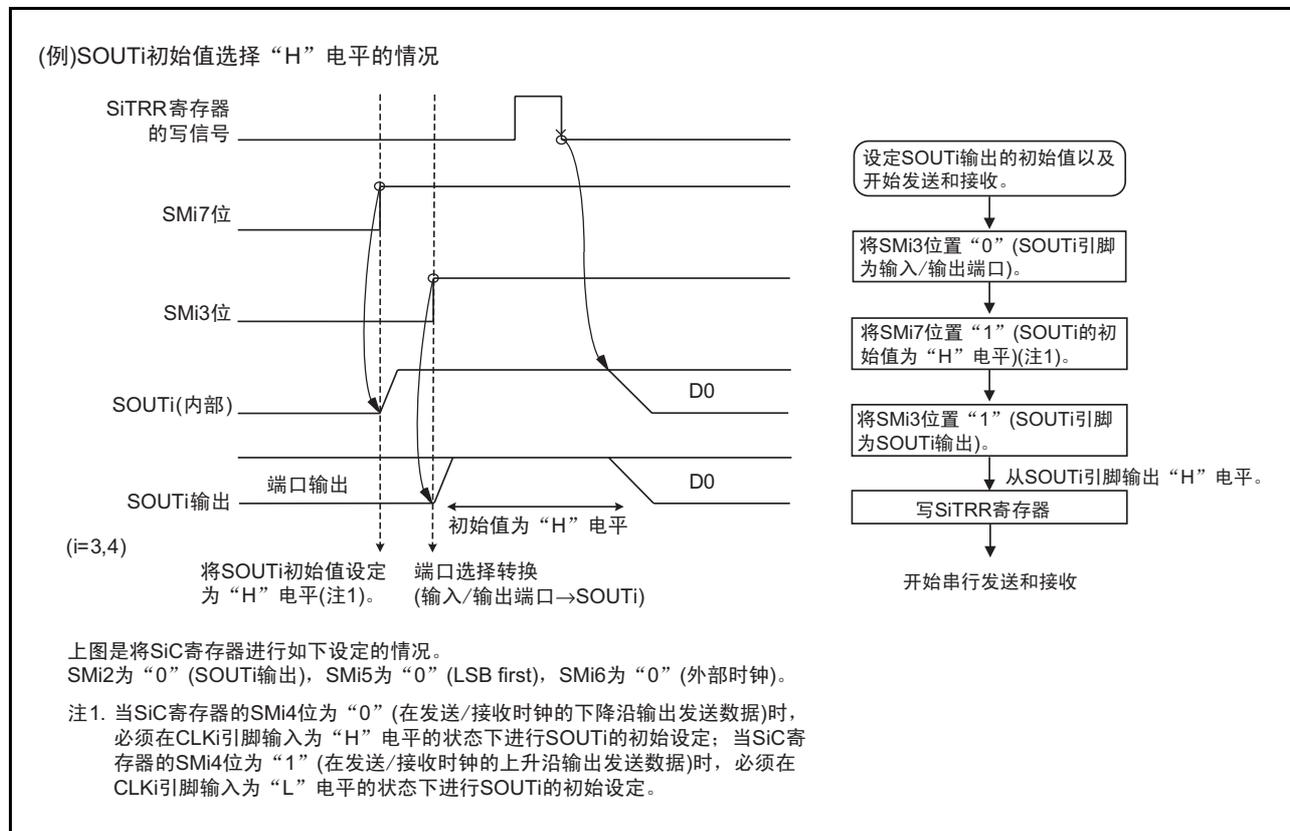


图 24.7 SOUTi 初始值的设定时序图和设定方法

## 24.4 中断

中断源和中断请求的发生时序请参照运行例子，中断控制的详细内容请参照“14.7 中断控制”，SI/O3 和 SI/O4 的中断相关寄存器如表 24.5 所示。

表 24.5 SI/O3 和 SI/O4 的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
0048h	SI/O4 中断控制寄存器	S4IC	XX00 X000b
0049h	SI/O3 中断控制寄存器	S3IC	XX00 X000b
0207h	中断源选择寄存器	IFSR	00h

以下的中断与其他外围功能共用中断向量和中断控制寄存器，在使用这些中断时必须进行以下的设定：

- SI/O3：将 IFSR 寄存器的 IFSR6 位置“0”（SI/O3）。
- SI/O4：将 IFSR 寄存器的 IFSR7 位置“0”（SI/O4）。

必须将 SiC 寄存器的 POL 位置“0”（下降沿）。

## 24.5 使用串行接口 SI/O3 和 SI/O4 时的注意事项

### 24.5.1 禁止 SOUT<sub>i</sub> 输出时的 SOUT<sub>i</sub> 引脚电平

如果将 SiC 寄存器的 SM<sub>i2</sub> 位置 “1”（禁止 SOUT<sub>i</sub> 输出），对象引脚就为高阻抗状态，与使用的功能无关。

### 24.5.2 外部时钟的控制

在每次输入外部时钟时进行移位。因此，在结束第 8 位数据的发送和接收后，必须先读写 SiTRR 寄存器，然后输入发送和接收下一个数据的时钟。

### 24.5.3 寄存器的存取（使用外部时钟时）

当 SiC 寄存器的 SM<sub>i6</sub> 位为 “0”（外部时钟）时，必须在以下的条件下写 SiC 寄存器的 SM<sub>i7</sub> 位和 SiTRR 寄存器：

- SiC 寄存器的 SM<sub>i4</sub> 位为 “0”（在发送/接收时钟的下降沿输出发送数据，在上升沿输入接收数据）时：CLK<sub>i</sub> 输入为 “H” 电平。
- SM<sub>i4</sub> 位为 “1”（在发送/接收时钟的上升沿输出发送数据，在下降沿输入接收数据）时：CLK<sub>i</sub> 输入为 “L” 电平。

### 24.5.4 SiTRR 寄存器的存取

必须在停止发送和接收时将发送数据写到 SiTRR 寄存器，或者在停止发送和接收时从 SiTRR 寄存器读接收数据。

在输出第 8 位数据时，SiIC 寄存器的 IR 位变为 “1”（有中断请求）。

当 S34C2 寄存器的 SM<sub>26</sub>（SOUT<sub>3</sub>）位和 SM<sub>27</sub>（SOUT<sub>4</sub>）为 “0”（发送后为高阻抗）时，如果在发生中断请求后立刻将发送数据写到 SiTRR 寄存器，就在写 SiTRR 寄存器后，SOUT<sub>i</sub> 引脚变为高阻抗状态，能缩短发送数据的保持时间。

### 24.5.5 引脚功能的转换（使用内部时钟时）

在 SiC（i=3,4）寄存器的 SM<sub>i2</sub> 位为 “0”（SOUT<sub>i</sub> 输出）并且 SM<sub>i6</sub> 位为 “1”（内部时钟）的状态下，如果将 SM<sub>i3</sub> 位从 “0”（输入/输出端口）改为 “1”（SOUT<sub>i</sub> 输出、CLK<sub>i</sub> 功能），就有可能在约 10ns 后 SM<sub>i7</sub> 位设定的 SOUT<sub>i</sub> 初始值被输出到 SOUT<sub>i</sub> 引脚。此后，SOUT<sub>i</sub> 引脚为高阻抗状态。

在将 SM<sub>i3</sub> 位从 “0” 改为 “1” 时，如果从 SOUT<sub>i</sub> 引脚的输出电平发生问题，就必须通过 SM<sub>i7</sub> 位设定 SOUT<sub>i</sub> 的初始值。

### 24.5.6 复位后的运行（选择外部时钟时）

在复位后，当 SiC 寄存器的 SM<sub>i6</sub> 位为 “0”（外部时钟）时，如果给 CLK<sub>i</sub> 引脚输入 8 位的外部时钟，SiIC 寄存器的 IR 位就变为 “1”（有中断请求）。即使 SiC 寄存器的 SM<sub>i3</sub> 位为 “0”（串行接口无效），也可能在给 SiTRR 寄存器写值之前发生此现象。

## 25. 多主控 I<sup>2</sup>C-bus 接口

### 25.1 概要

多主控 I<sup>2</sup>C-bus 接口（以下称为 I<sup>2</sup>C 电路）是基于 I<sup>2</sup>C-bus 的数据发送 / 接收格式进行串行发送和接收的电路，具有仲裁失败检测功能和同步功能。I<sup>2</sup>C 电路的规格、I<sup>2</sup>C 电路的检测功能和输入 / 输出引脚分别如表 25.1、表 25.2 和表 25.3 所示，I<sup>2</sup>C 电路的框图如图 25.1 所示。

表 25.1 I<sup>2</sup>C 电路的规格

项目	功能
格式	符合 I <sup>2</sup> C-bus 规格 7 位寻址格式 高速时钟模式 标准时钟模式
发送 / 接收模式	符合 I <sup>2</sup> C-bus 规格 主控发送 主控接收 从属发送 从属接收
位速率	16.1kbps ~ 400kbps (f <sub>VIIIC</sub> =4MHz)
输入 / 输出引脚	串行数据线: SDAMM (SDA) 串行时钟线: SCLMM (SCL)
中断请求的发生源	<ul style="list-style-type: none"> <li>I<sup>2</sup>C-bus 中断 发送结束 接收结束 从属地址匹配的检测 全呼的检测 停止条件的检测 超时的检测</li> <li>SDA/SCL 中断 SDAMM 引脚和 SCLMM 引脚的上升或者下降。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>I<sup>2</sup>C-bus 接口引脚输入电平的选择 可选择 I<sup>2</sup>C-bus 输入电平或者 SMBus 输入电平。</li> <li>SDA/ 端口和 SCL/ 端口的选择 这是将 SDAMM 引脚和 SCLMM 引脚分别转换为端口输出的功能</li> <li>超时的检测 在总线忙的情况下，检测 SCLMM 引脚变为“H”电平的时间是否超过规定时间。</li> <li>自由格式的选择 与从属地址的值无关，在接收到第 1 个字节时发生中断请求。</li> </ul>

f<sub>VIIIC</sub>: I<sup>2</sup>C-bus 系统时钟

表 25.2 I<sup>2</sup>C 电路的检测功能

项目	功能
从属地址匹配的 检测	在进行从属发送和接收时，检测从属地址。如果检测到地址匹配，就自动发送 ACK；否则就发送 NACK，此后不进行数据的发送和接收。最多能设定 3 个从属地址。
全呼的检测	在进行从属接收时，检测全呼。
仲裁失败的检测	检测仲裁失败并立刻停止 SDAMM 引脚的输出。
总线忙的检测	检测总线忙并将 BB 位置位或者复位。

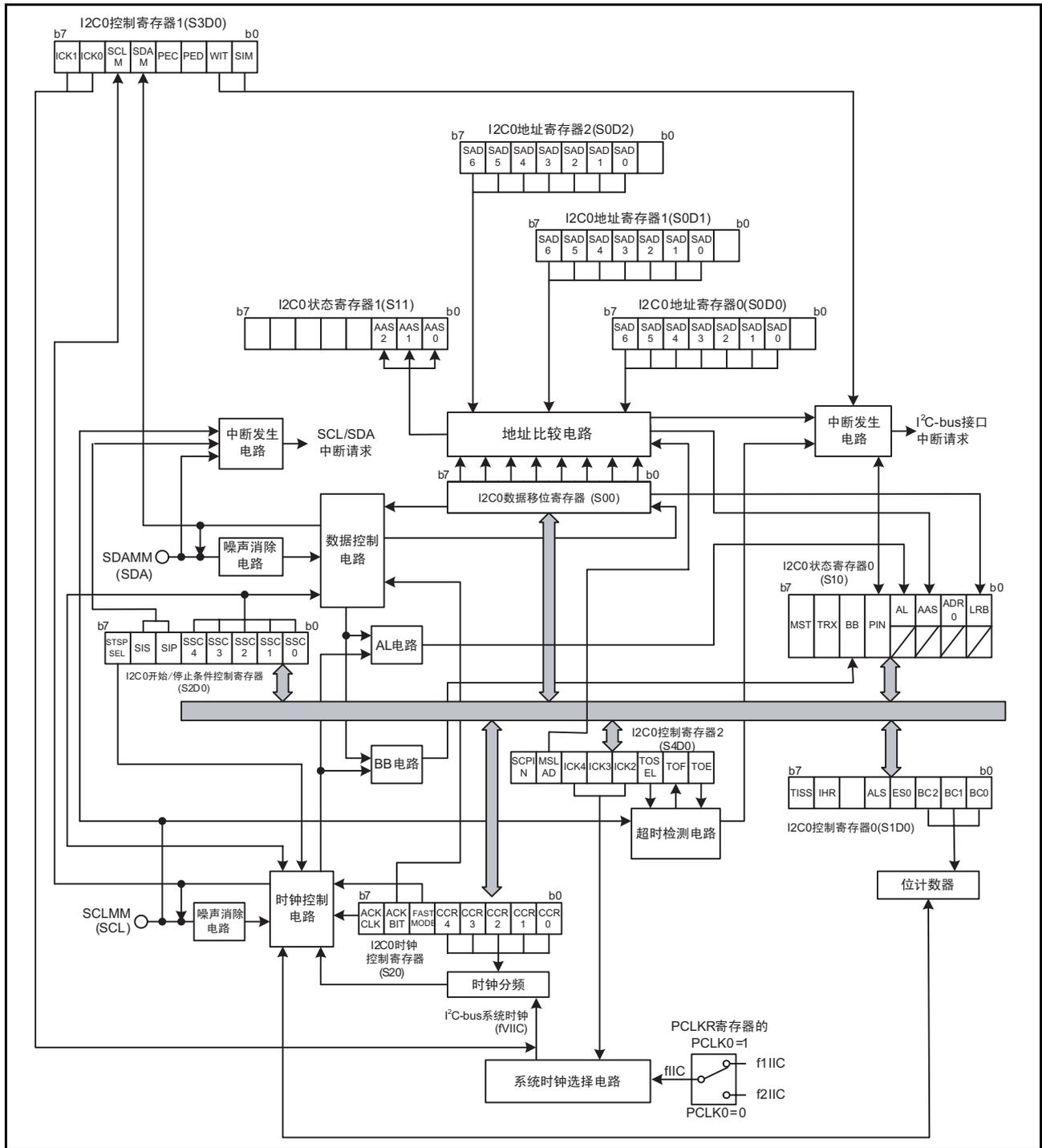


图 25.1 I<sup>2</sup>C 电路的框图

表 25.3 输入 / 输出引脚

引脚名	输入 / 输出	功能
SDAMM	输入 / 输出	SDA 输入 / 输出 (N 沟道漏极开路输出)
SCLMM	输入 / 输出	SCL 输入 / 输出 (N 沟道漏极开路输出)

## 25.2 寄存器说明

寄存器结构如表 25.4 所示。当 CM0 寄存器的 CM07 位为“1”（CPU 时钟为副时钟）时，不能存取表 25.4 所示的寄存器。必须在将 CM07 位置“0”（主时钟或者内部振荡器时钟）后存取这些寄存器。

表 25.4 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0012h	外围时钟选择寄存器	PCLKR	0000 0011b
02B0h	I <sup>2</sup> C0 数据移位寄存器	S00	XXh
02B2h	I <sup>2</sup> C0 地址寄存器 0	S0D0	0000 000Xb
02B3h	I <sup>2</sup> C0 控制寄存器 0	S1D0	00h
02B4h	I <sup>2</sup> C0 时钟控制寄存器	S20	00h
02B5h	I <sup>2</sup> C0 开始 / 停止条件控制寄存器	S2D0	0001 1010b
02B6h	I <sup>2</sup> C0 控制寄存器 1	S3D0	0011 0000b
02B7h	I <sup>2</sup> C0 控制寄存器 2	S4D0	00h
02B8h	I <sup>2</sup> C0 状态寄存器 0	S10	0001 000Xb
02B9h	I <sup>2</sup> C0 状态寄存器 1	S11	00h
02BAh	I <sup>2</sup> C0 地址寄存器 1	S0D1	0000 000Xb
02BBh	I <sup>2</sup> C0 地址寄存器 2	S0D2	0000 000Xb

### 25.2.1 外围时钟选择寄存器（PCLKR）

外围时钟选择寄存器		符号	地址	复位后的值
		PCLKR	地址0012h	0000 0011b
位符号	位名	功能	RW	
PCLK0	定时器A,B时钟选择位 (定时器A、定时器B、 死区时间定时器、 多主控I <sup>2</sup> C-bus 接口的时钟源)	0: f <sub>2TIMAB</sub> /f <sub>2IIC</sub> 1: f <sub>1TIMAB</sub> /f <sub>1IIC</sub>	RW	
PCLK1	SI/O时钟选择位 (UART0~UART2、 UART5~UART7、 SI/O3、SI/O4的时钟源)	0: f <sub>2SIO</sub> 1: f <sub>1SIO</sub>	RW	
— (b4-b2)	保留位	必须置“0”。	RW	
PCLK5	时钟输出功能扩展位 (在单芯片模式中有效)	0: 通过CM0寄存器的CM01~CM00位 进行选择。 1: 输出f <sub>1</sub> 。	RW	
— (b7-b6)	保留位	必须置“0”。	RW	

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 PCLKR 寄存器。

25.2.2 I<sup>2</sup>C0 数据移位寄存器 (S00)

必须在发送时写发送数据。如果在接收时读 S00 寄存器，就能读到接收数据。在主控模式中，此寄存器也用于产生开始条件或者停止条件（参照“25.3.2 开始条件的产生方法”和“25.3.3 停止条件的产生方法”）。

当 S1D0 寄存器的 ES0 位为“1”（允许 I<sup>2</sup>C 电路）时，能写 S00 寄存器。

不能在发送和接收过程中写 S00 寄存器。

在发送数据时，与 SCLMM 引脚的时钟同步，从 bit7 开始按顺序将 S00 寄存器的数据发送到外部。每输出 1 位数据，S00 寄存器的内容就左移 1 位。

在接收数据时，与 SCLMM 引脚的时钟同步，从 bit0 开始按顺序将数据输入到 S00 寄存器。每输入 1 位数据，S00 寄存器的内容就左移 1 位。将接收数据保存到 S00 寄存器的时序如图 25.2 所示。

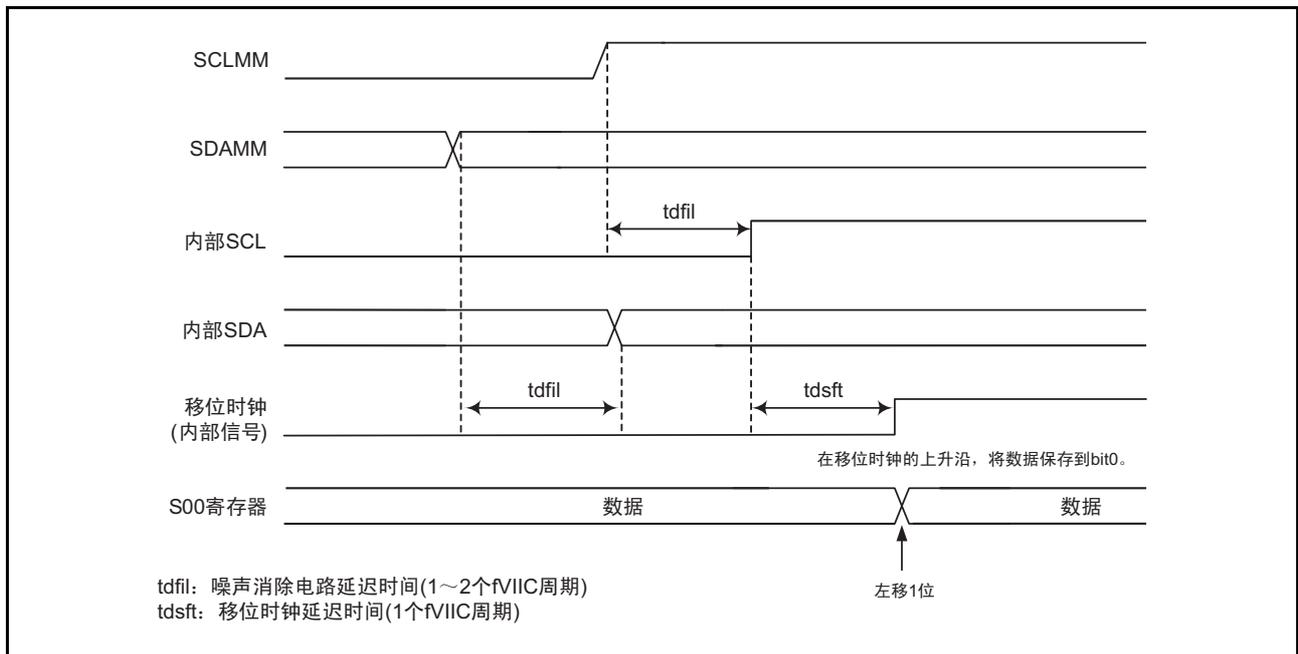
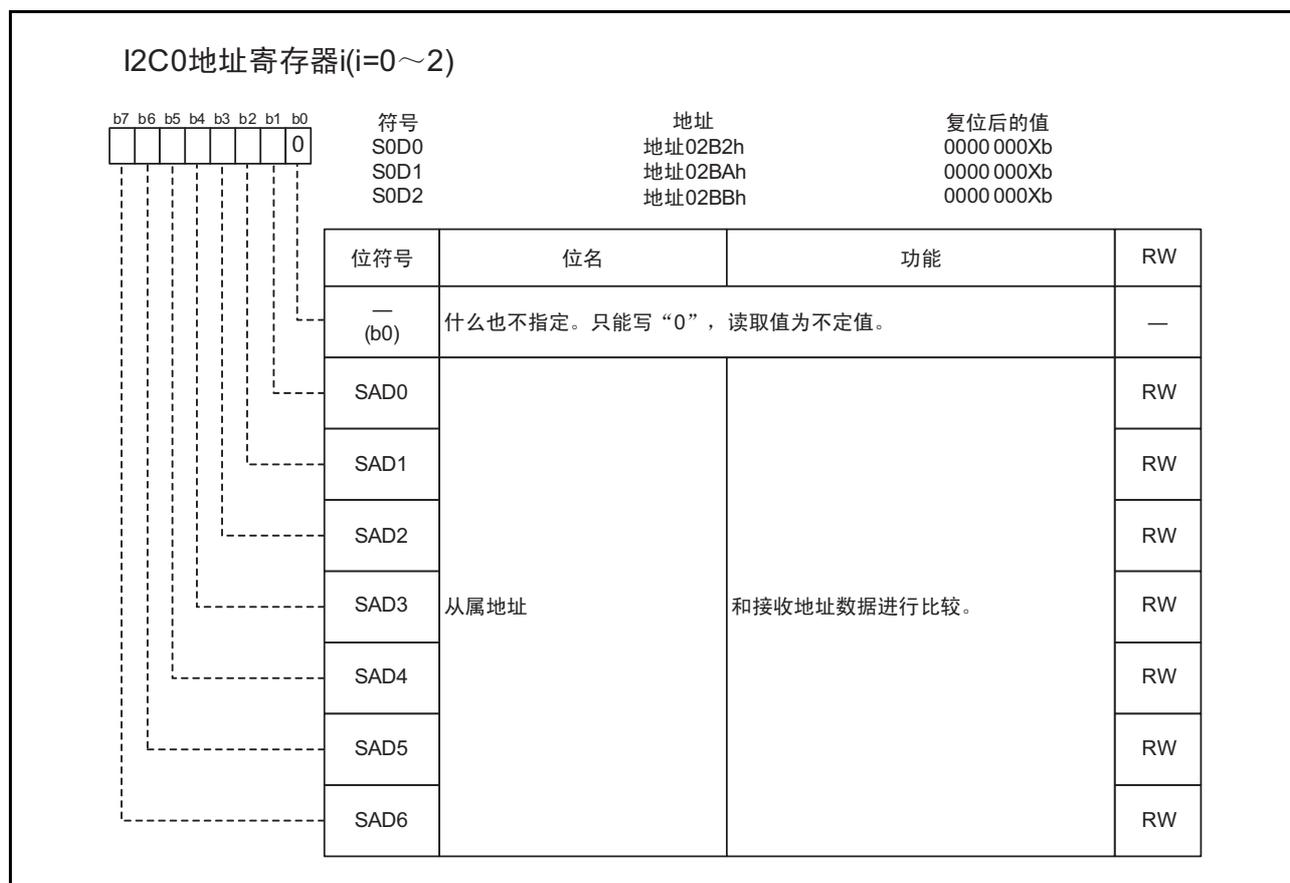
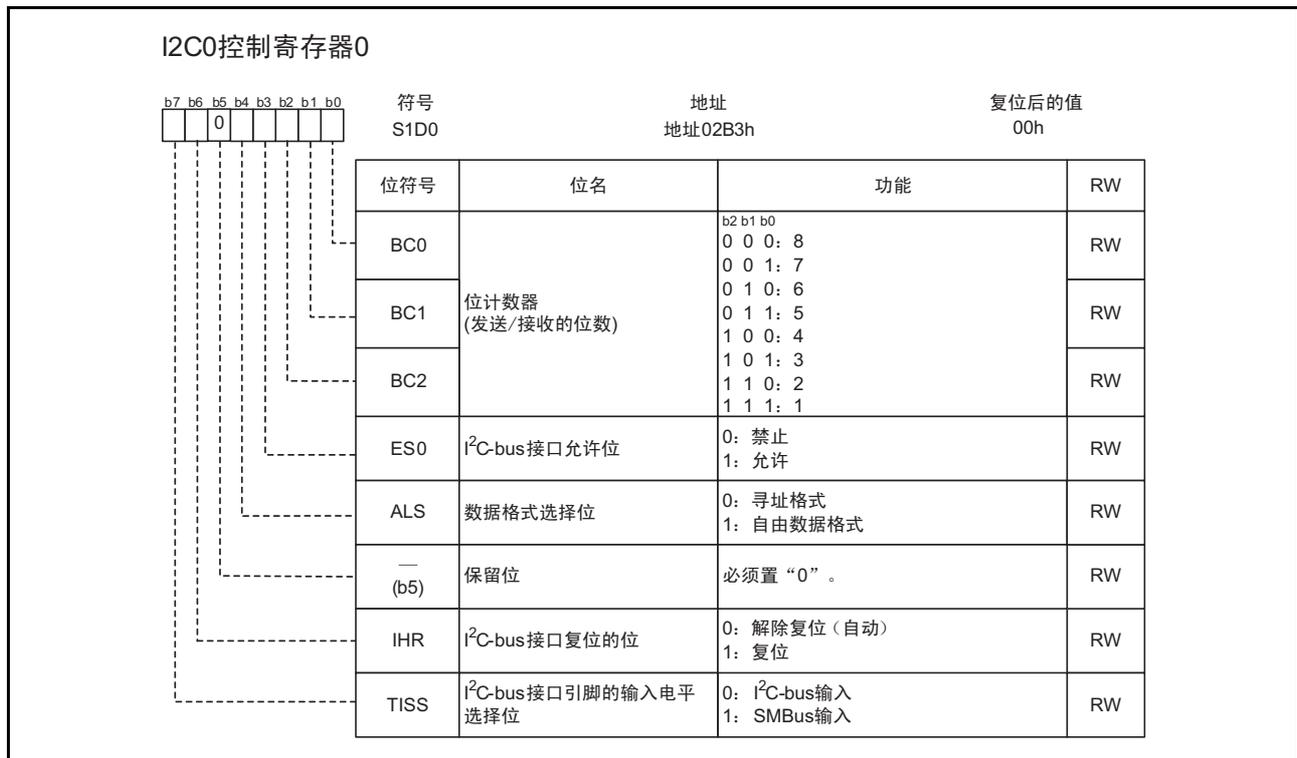


图 25.2 将接收数据保存到 S00 寄存器的时序

25.2.3 I<sup>2</sup>C0 地址寄存器 i (i=0 ~ 2) (S0D0 ~ S0D2)

## SAD6 ~ SAD0 (从属地址) (b7 ~ b1)

在从属模式中，这些位用于指定从属地址匹配检测中被比较的从属地址，最多能设定 3 个地址。必须将不设定从属地址的 S0Di 寄存器的 SAD6 ~ SAD0 位置“0000000b”。但是，当 S4D0 寄存器的 MSLAD 位为“0”时，S0D1 寄存器和 S0D2 寄存器无效，只有 S0D0 寄存器是从属地址匹配的检测对象。

25.2.4 I<sup>2</sup>C0 控制寄存器 0 (S1D0)

## BC2 ~ BC0 (位计数器) (b2 ~ b0)

在以下的状态下，BC2 ~ BC0 位变为“000b”（8 位）：

- 检测到开始条件。
- 检测到停止条件。

当 S20 寄存器的 ACKCLK 位为“0”（无 ACK 时钟）时，在发送和接收由 BC2 ~ BC0 位指定位数的数据后，BC2 ~ BC0 位恢复为“000b”。

同样，当 S20 寄存器的 ACKCLK 位为“1”（有 ACK 时钟）时，在发送和接收由 BC2 ~ BC0 位指定位数和 ACK 时钟的 1 位数据后，BC2 ~ BC0 位恢复为“000b”。

ES0 (I<sup>2</sup>C-bus 接口允许位) (b3)

ES0 位是允许使用 I<sup>2</sup>C 电路的位。

如果将 ES0 位置“0”，I<sup>2</sup>C 电路就处于以下的状态：

- SDAMM 引脚和 SCLMM 引脚：输入/输出端口或者其他外围功能的引脚
- 禁止写 S00 寄存器。
- I<sup>2</sup>C-bus 系统时钟（以下称为 fVIIC）停止振荡。
- S10 寄存器
  - ADR0 位：“0”（未检测到全呼）
  - AAS 位：“0”（从属地址不匹配）
  - AL 位：“0”（未检测到仲裁失败）
  - PIN 位：“1”（无 I<sup>2</sup>C-bus 中断请求）
  - BB 位：“0”（总线空闲）
  - TRX 位：“0”（接收模式）
  - MST 位：“0”（从属模式）
- S11 寄存器的 AAS2 ~ AAS0 位：“0”（从属地址不匹配）
- S4D0 寄存器的 TOF 位：“0”（未检测到超时）

**ALS (数据格式选择位) (b4)**

ALS 位在进行从属发送 / 接收时有效。当 ALS 位为 “0” (寻址格式) 时, 检测从属地址是否匹配。如果将 S0D0 ~ S0D2 寄存器中任意一个的 SAD6 ~ SAD0 位保存的从属地址和接收到的从属地址进行比较并且匹配时, 或者接收到全呼, IICIC 寄存器的 IR 位就变为 “1” (有中断请求)。

当 ALS 位为 “1” (自由格式) 时, 不检测是否与接收到的从属地址匹配。因此, 与接收到的从属地址无关, IICIC 寄存器的 IR 位变为 “1” (有中断请求)。

**IHR (I<sup>2</sup>C-bus 接口复位的位) (b6)**

IHR 位是在发生异常时将 I<sup>2</sup>C 电路复位的位。当 S1D0 寄存器的 ES0 位为 “1” (允许使用 I<sup>2</sup>C 电路) 时, 如果给 IHR 位写 “1” (复位), I<sup>2</sup>C 电路就处于以下的状态:

- S10 寄存器
  - ADR0 位: “0” (未检测到全呼)
  - AAS 位: “0” (从属地址不匹配)
  - AL 位: “0” (未检测到仲裁失败)
  - PIN 位: “1” (无 I<sup>2</sup>C-bus 中断请求)
  - BB 位: “0” (总线空闲)
  - TRX 位: “0” (接收模式)
  - MST 位: “0” (从属模式)
- S11 寄存器的 AAS2 ~ AAS0 位: “0” (从属地址不匹配)
- S4D0 寄存器的 TOF 位: “0” (未检测到超时)

如果给 IHR 位写 “1”, 就将 I<sup>2</sup>C 电路复位。此时, 复位处理所需要的时间最多为 2.5 个 fVIIC 时钟周期, 复位后 IHR 位自动变为 “0”。I<sup>2</sup>C 电路的复位时序如图 25.3 所示。

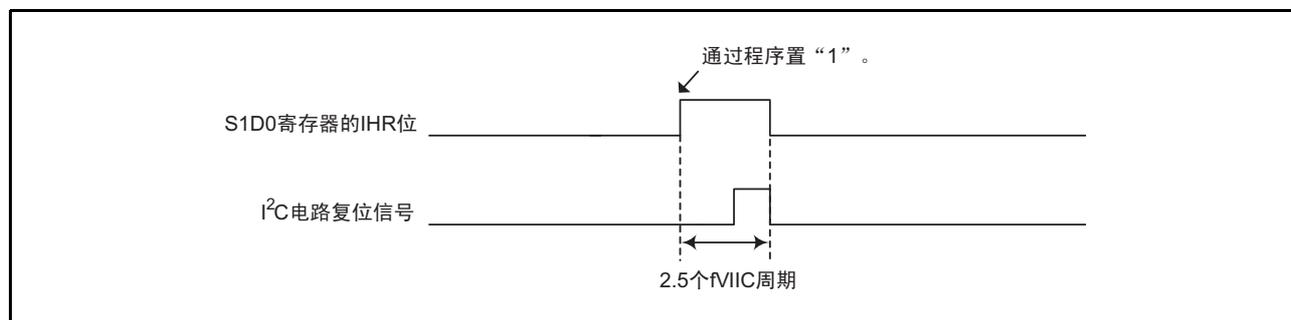
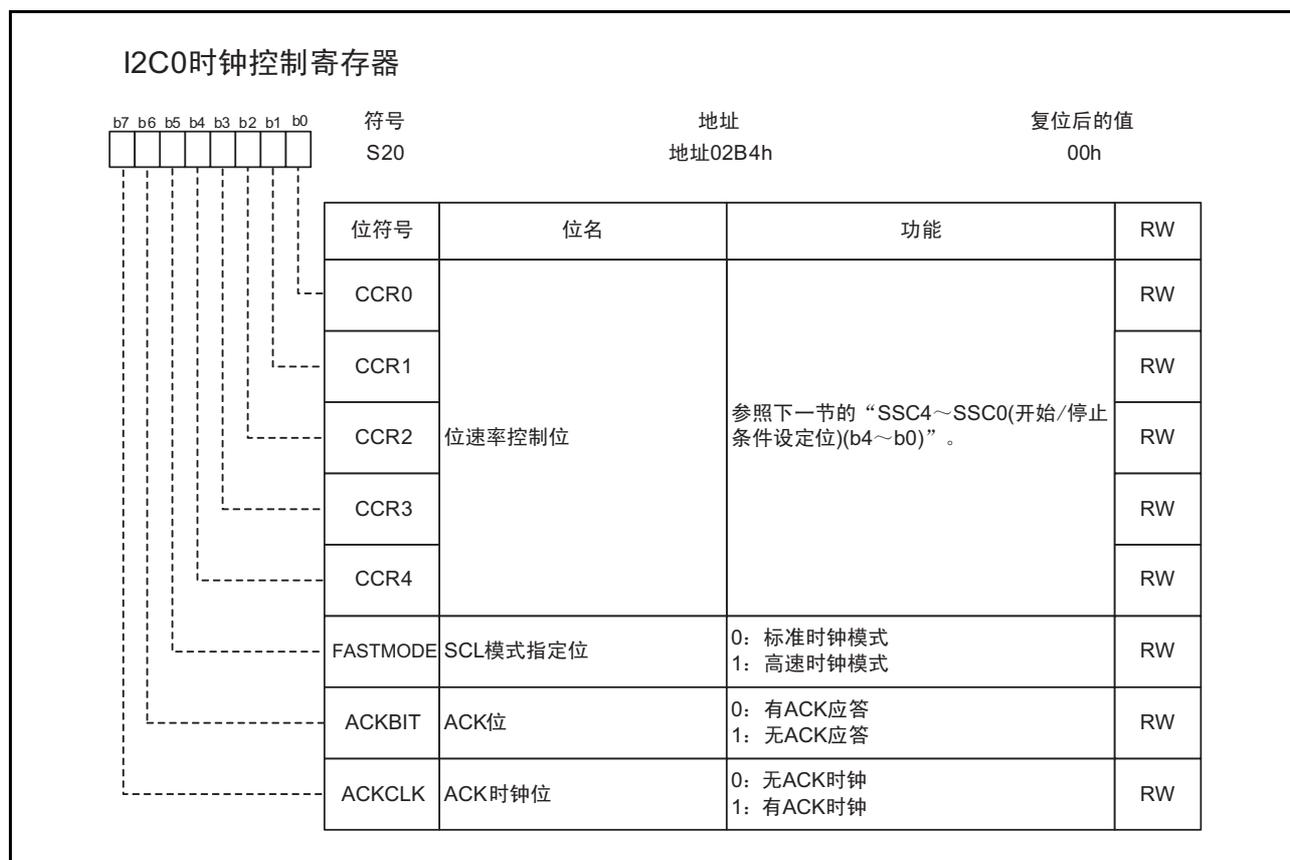


图 25.3 I<sup>2</sup>C 电路的复位时序

**TISS (I<sup>2</sup>C-bus 接口引脚的输入电平选择位) (b7)**

TISS 位是选择 I<sup>2</sup>C 电路的 SCLMM 引脚和 SDAMM 引脚的输入电平的位。

25.2.5 I<sup>2</sup>C0 时钟控制寄存器 (S20)

## CCR4 ~ CCR0 (位速率控制位) (b4 ~ b0)

假设 CCR4 ~ CCR0 位的设定值为 CCR 值 (CCR 值: 3 ~ 31), 则位速率的计算式如下。详细内容请参照“25.3.1.2 位速率和占空比”。

标准时钟模式的情况

$$\frac{f_{\text{VIIC}}}{8 \times \text{CCR 值}} \leq 100\text{kbps}$$

高速时钟模式并且 CCR 值不是 5 的情况

$$\frac{f_{\text{VIIC}}}{4 \times \text{CCR 值}} \leq 400\text{kbps}$$

高速时钟模式并且 CCR 值是 5 的情况 (假设高速时钟模式的位速率最大值为 400kbps 的情况)。

$$\frac{f_{\text{VIIC}}}{2 \times \text{CCR 值}} = \frac{f_{\text{VIIC}}}{10} \leq 400\text{kbps}$$

与  $f_{\text{VIIC}}$  的频率无关, 不能将 CCR 值设定为 0 ~ 2。

不能在发送和接收过程中改写 CCR4 ~ CCR0 位。

**FASTMODE (SCL 模式指定位) (b5)**

在用于高速模式的 I<sup>2</sup>C-bus 规格 (最高 400kbps) 时, 必须将 FASTMODE 位置 “1” (高速时钟模式) 并且 fVIIC 的频率至少设定为 4MHz。

不能在发送和接收过程中改写 FASTMODE 位。

**ACKBIT (ACK 位) (b6)**

ACKBIT 位在进行主控接收、从属接收或者从属地址的接收时有效。

在接收从属地址时, 由 S1D0 寄存器的 ALS 位、ACKBIT 位和接收到的从属地址的组合, 决定 ACK 时钟期间的 SDAMM 引脚电平; 在接收数据时, 由 ACKBIT 位决定 ACK 时钟期间的 SDAMM 引脚电平。ACK 时钟期间的 SDAMM 引脚电平如表 25.5 所示。

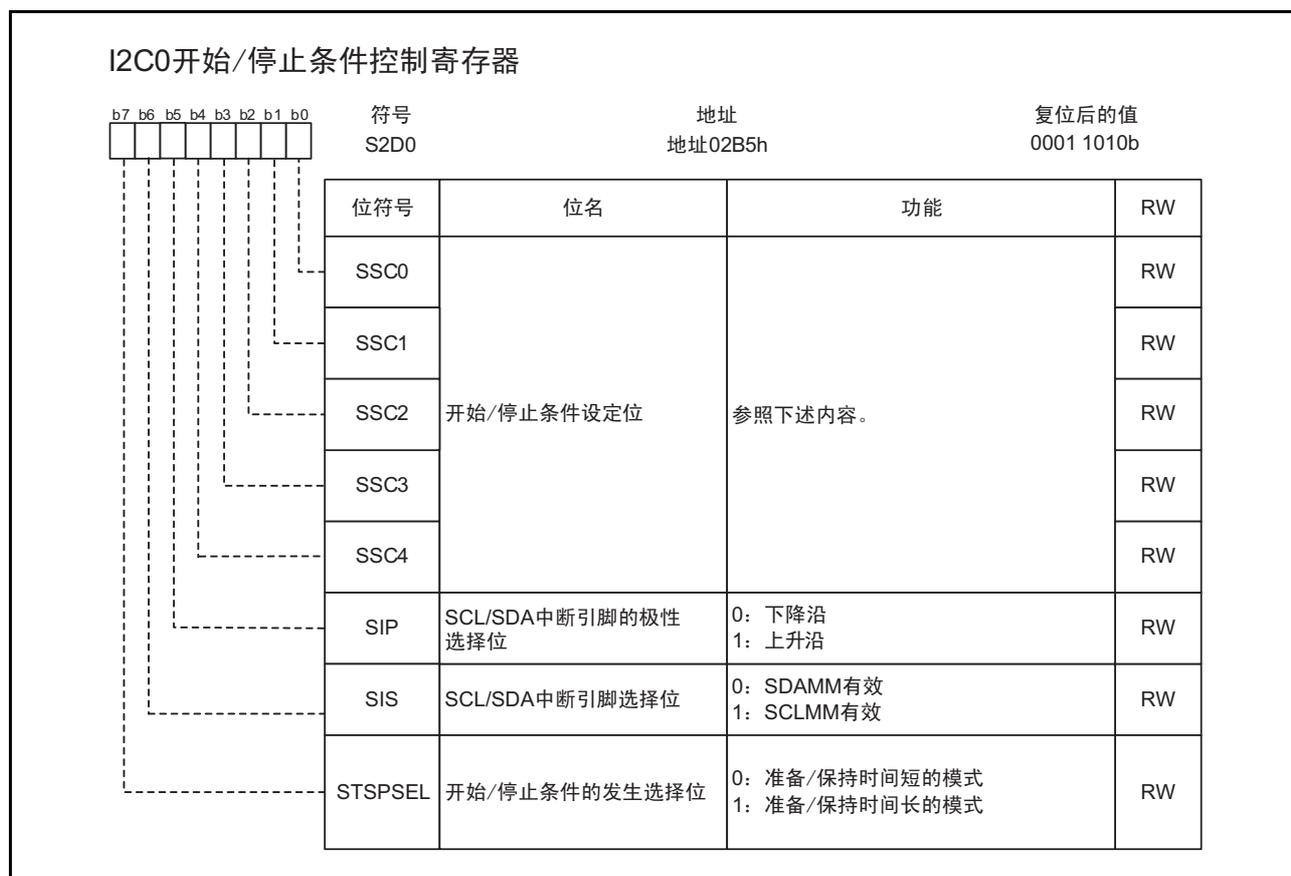
表 25.5 ACK 时钟期间的 SDAMM 引脚电平

接收内容	S1D0 寄存器的 ALS 位	S20 寄存器的 ACKBIT 位	从属地址的内容	ACK 时钟期间的 SDAMM 引脚电平
从属地址	0	0	和 S0D0 ~ S0D2 寄存器中任意一个的 SAD6 ~ SAD0 位匹配	L (ACK)
			000000b	L (ACK)
			其他	H (NACK)
	1	1	—	H (NACK)
			0	L (ACK)
			1	H (NACK)
数据	—	0	—	L (ACK)
		1	—	H (NACK)

**ACKCLK (ACK 时钟位) (b7)**

当 ACKCLK 位为 “1” (有 ACK 时钟) 时, 在发送和接收 1 字节数据 (8 个时钟) 后, 产生 ACK 时钟; 当 ACKCLK 位为 “0” (无 ACK 时钟) 时, 在发送和接收数据 (8 个时钟) 后, 不产生 ACK 时钟。此时, 在发送和接收数据 (8 个时钟) 的下降沿, IICIC 寄存器的 IR 位变为 “1” (有中断请求)。

不能在发送和接收过程中改写 ACKCLK 位。

25.2.6 I<sup>2</sup>C0 开始 / 停止条件控制寄存器 (S2D0)**SSC4 ~ SSC0 (开始 / 停止条件设定位) (b4 ~ b0)**

这些位用于选择标准时钟模式的开始 / 停止条件的检测条件 (SCL 释放时间、准备时间、保持时间), 请参照 “25.3.7 开始 / 停止条件的检测”。

不能给 SSC4 ~ SSC0 位设定奇数或者 “00000b”。

**SIP (SCL/SDA 中断引脚的极性选择位) (b5)****SIS (SCL/SDA 中断引脚选择位) (b6)**

如果检测到 SIS 位选择的引脚输入 / 输出信号的边沿 (SIP 位选择的边沿), SCLDAIC 寄存器的 IR 位就变为 “1” (有中断请求), 请参照 “25.4 中断”。

**STSPSEL (开始 / 停止条件的产生选择位) (b7)**

请参照 “表 25.13 开始 / 停止条件产生的准备 / 保持时间”。

如果 fVIIC 的频率超过 4MHz, 就必须将 STSPSEL 位置 “1” (长模式)。

25.2.7 I<sup>2</sup>C0 控制寄存器 1 (S3D0)

I <sup>2</sup> C0控制寄存器1				
位	符号	地址	复位后的值	
b7 b6 b5 b4 b3 b2 b1 b0	S3D0	地址02B6h	0011 0000b	
	位符号	位名	功能	RW
	SIM	停止条件检测中断允许位	0: 禁止由停止条件检测引起的 I <sup>2</sup> C-bus 中断。 1: 允许由停止条件检测引起的 I <sup>2</sup> C-bus 中断。	RW
	WIT	数据接收中断允许位	写时: 0: 禁止第8个时钟的 I <sup>2</sup> C-bus 中断 1: 允许第8个时钟的 I <sup>2</sup> C-bus 中断  读时: 监视内部的WAIT位 0: 通过ACK时钟的下降沿发生 I <sup>2</sup> C-bus 中断。 1: 第8个时钟的 I <sup>2</sup> C-bus 中断	RW
	PED	SDAMM/端口功能转换位	0: SDAMM输入/输出引脚 1: 端口输出引脚	RW
	PEC	SCLMM/端口功能转换位	0: SCLMM输入/输出引脚 1: 端口输出引脚	RW
	SDAM	内部SDA输出监视位	0: 0输出 1: 1输出	RO
	SCLM	内部SCL输出监视位	0: 0输出 1: 1输出	RO
	ICK0	I <sup>2</sup> C-bus系统时钟选择位 (在S4D0寄存器的ICK4~ICK2 为“000b”时有效)	b7b6 0 0: fIIC的2分频 0 1: fIIC的4分频 1 0: fIIC的8分频 1 1: 不能设定	RW
	ICK1			RW

不能对此寄存器使用位处理指令（读 - 改 - 写指令），必须用 MOV 指令写此寄存器。

## SIM（停止条件检测中断允许位）（b0）

当 SIM 位为“1”（允许由停止条件检测引起的 I<sup>2</sup>C-bus 中断）时，如果检测到停止条件，S4D0 寄存器的 SCPIN 位就变为“1”（有停止条件检测的中断请求），IICIC 寄存器的 IR 位变为“1”（有中断请求）。

**WIT (数据接收中断允许位) (b1)**

此位在主控接收和从属接收时有效。

WIT 位具有以下 2 个功能：

- 选择接收数据时的 I<sup>2</sup>C-bus 中断时序 (写)。
- 监视内部 WAIT 标志的状态 (读)。

下面分别说明这 2 个功能。

在接收数据时，能通过写入 WIT 位的值来选择是否在第 8 个时钟 (ACK 时钟前) 发生 I<sup>2</sup>C-bus 中断请求。

当 S20 寄存器的 ACKCLK 位为 “1” (有 ACK 时钟) 时，如果给 WIT 位写 “1” (允许第 8 个时钟的 I<sup>2</sup>C-bus 中断)，就在第 8 个时钟 (ACK 时钟前) 发生 I<sup>2</sup>C-bus 中断请求。此时，S10 寄存器的 PIN 位变为 “0” (有中断请求)。

当 S20 寄存器的 ACKCLK 位为 “0” (无 ACK 时钟) 时，必须给 WIT 位写 “0” (禁止由数据接收引起的 I<sup>2</sup>C-bus 中断)。

在发送数据时以及接收从属地址时，与 WIT 位的写入值无关，不在第 8 个时钟 (ACK 时钟前) 发生中断请求。

如果读 WIT 位，就能读到内部 WAIT 标志的状态。

在第 9 个时钟 (ACK 时钟) 的下降沿发生 I<sup>2</sup>C-bus 中断请求，与 WIT 位的写入值无关。此时，S10 寄存器的 PIN 位也变为 “0” (有中断请求)。因此，必须通过内部 WAIT 标志的状态来判断是在第 8 个时钟 (ACK 时钟前) 发生 I<sup>2</sup>C-bus 中断请求，还是在 ACK 时钟的下降沿发生 I<sup>2</sup>C-bus 中断请求。

如果给 WIT 位写 “1” (允许数据接收引起的 I<sup>2</sup>C-bus 中断)，内部 WAIT 标志在以下条件下发生变化：

[ 为 “0” 的条件 ]

- 写 S20 寄存器 (ACKBIT 位)。

[ 为 “1” 的条件 ]

- 写 S00 寄存器。

在发送数据以及接收从属地址时，与 WIT 位的写入值无关，内部 WAIT 标志为 “0”，并且只在第 9 个时钟 (ACK 时钟) 的下降沿发生 I<sup>2</sup>C-bus 中断请求。

接收数据时中断请求的发生时序以及重新开始发送和接收的方法如表 25.6 所示，接收数据时中断请求的发生时序如图 25.4 所示。

表 25.6 接收数据时中断请求的发生时序以及重新开始发送和接收的方法

I <sup>2</sup> C-bus 中断请求的发生时序	内部 WAIT 标志的状态	重新开始发送和接收的方法
第 8 个时钟 (ACK 时钟前) 的下降沿 (注 1)	1	写 S20 寄存器的 ACKBIT 位 (注 3)。
第 9 个时钟目 (ACK 时钟) 的下降沿 (注 2)	0	写 S00 寄存器。

注 1. 图 25.4 的 IICIC 寄存器的 IR 位 (1) 的时序

注 2. 图 25.4 的 IICIC 寄存器的 IR 位 (2) 的时序

注 3. 此时，只能更改 S20 寄存器的 ACKBIT 位的值，而且不能写 S00 寄存器。

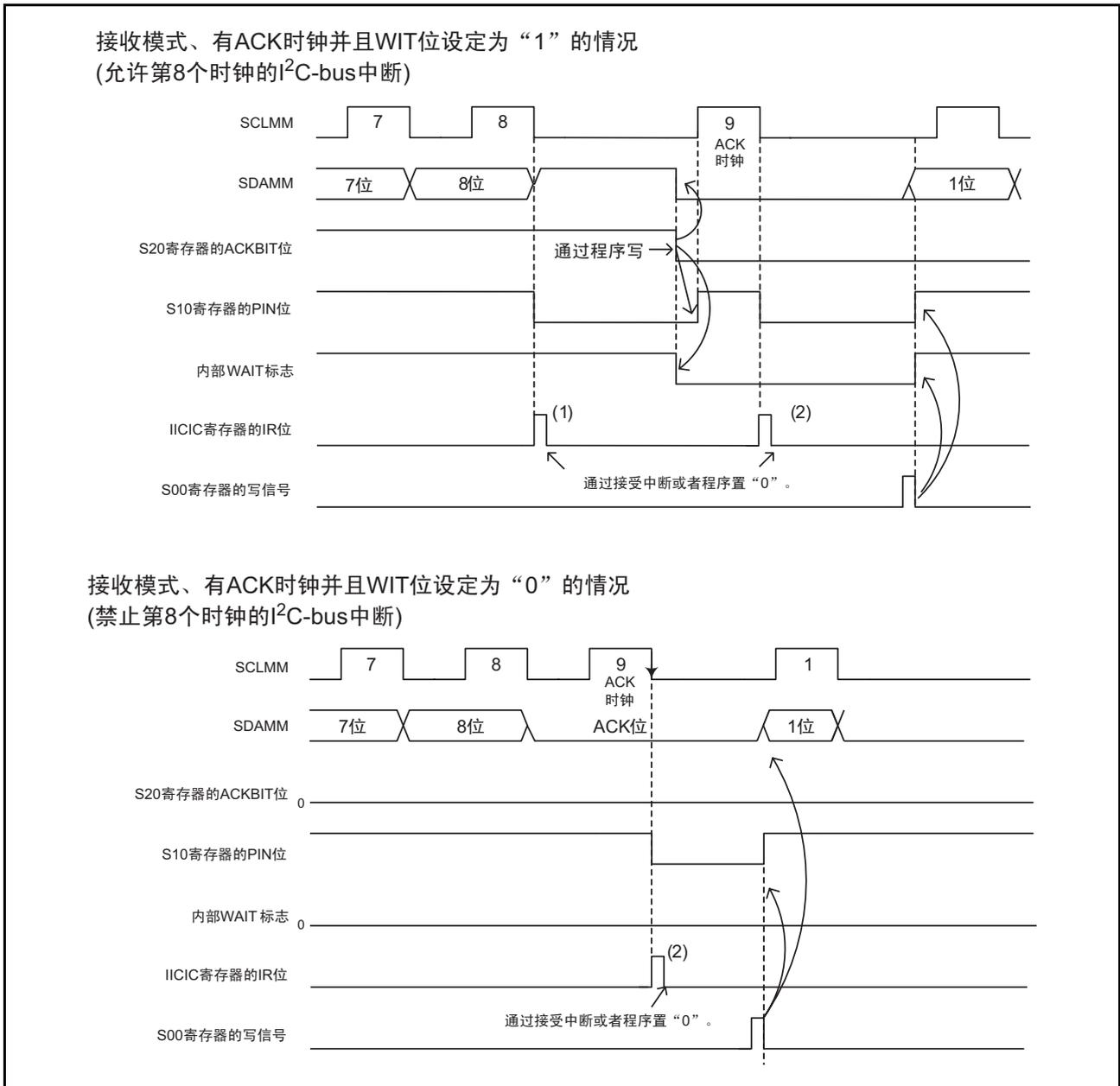


图 25.4 接收数据时中断请求的发生时序

PED (SDAMM 端口功能转换位) (b2)

PEC (SCLMM 端口功能转换位) (b3)

这些位在 S1D0 寄存器的 ES0 位为“1” (允许 I<sup>2</sup>C 电路) 时有效。

如果将 PEC 位置“1” (输出端口), 就从 SCLMM 引脚输出 P7\_1 位的值, 与内部 SCL 输出信号和 PD7\_1 位的值无关。同样, 如果将 PED 位置“1”, 就从 SDAMM 引脚输出 P7\_0 位的值, 与内部 SDA 输出信号和 PD7\_0 位的值无关。将总线上的电平输入到内部 SDA 和内部 SCL。

如果在将 PD7 寄存器的 PD7\_0 位和 PD7\_1 位置“0” (输入模式) 后, 读 P7 寄存器的 P7\_0 位和 P7\_1 位, 就能读到总线上的电平, 与 PED 位和 PEC 位的值无关。SCLMM 引脚和 SDAMM 引脚的功能如表 25.7 所示。

表 25.7 SCLMM 引脚和 SDAMM 引脚的功能

引脚	S1D0 寄存器的 ES0 位	S3D0 寄存器		引脚的功能
		PED 位	PEC 位	
P7_1/SCLMM	0	—	—	输入 / 输出端口或者其他外围功能的引脚
	1	—	0	SCLMM (SCL 输入 / 输出)
		—	1	输出端口 (输出 P7_1 位的值)
P7_0/SDAMM	0	—	—	输入 / 输出端口或者其他外围功能的引脚
	1	0	—	SDAMM (SDA 输入 / 输出)
		1	—	输出端口 (输出 P7_0 位的值)

—: “0” 或者 “1”

SDAM (内部 SDA 输出监视位) (b4)

SCLM (内部 SCL 输出监视位) (b5)

内部 SDA 输出信号和内部 SCL 输出信号是受外部器件输出影响前的 I<sup>2</sup>C 电路输出电平。SDAM 位和 SCLM 位为只读位, 只能写“0”。

ICK1 ~ ICK0 (I<sup>2</sup>C-bus 系统时钟选择位) (b7 ~ b6)

必须在 S1D0 寄存器的 ES0 位为“0” (禁止 I<sup>2</sup>C 电路) 时改写 ICK1 ~ ICK0 位。

通过设定 ICK1 ~ ICK0 位、S4D0 寄存器的 ICK4 ~ ICK2 位和 PCLKR 寄存器的 PCLK0 位来选择 fV<sub>IIC</sub>, 请参照“25.3.1.2 位速率和占空比”。

表 25.8 I<sup>2</sup>C-bus 系统时钟选择位

S4D0 寄存器			S3D0 寄存器		fV <sub>IIC</sub>
ICK4 位	ICK3 位	ICK2 位	ICK1 位	ICK0 位	
0	0	0	0	0	fIIC 的 2 分频
0	0	0	0	1	fIIC 的 4 分频
0	0	0	1	0	fIIC 的 8 分频
0	0	1	—	—	fIIC 的 2.5 分频
0	1	0	—	—	fIIC 的 3 分频
0	1	1	—	—	fIIC 的 5 分频
1	0	0	—	—	fIIC 的 6 分频

—: “0” 或者 “1” 都可以。

不能设定上述以外的组合。

25.2.8 I<sup>2</sup>C0 控制寄存器 2 (S4D0)

I <sup>2</sup> C0控制寄存器2				
位	符号	地址	复位后的值	
b7 b6 b5 b4 b3 b2 b1 b0	S4D0	地址02B7h	00h	
	位符号	位名	功能	RW
b0	TOE	超时检测功能允许位	0: 禁止 1: 允许	RW
b1	TOF	超时检测标志	0: 未检测到 1: 检测到	RO
b2	TOSEL	超时检测时间选择位	0: 长时间 1: 短时间	RW
b3	ICK2	I <sup>2</sup> C-bus系统时钟选择位	b5b4 b3 0 0 0: S3D0寄存器的ICK1和ICK0位有效 0 0 1: fic的2.5分频 0 1 0: fic的3分频 0 1 1: fic的5分频 1 0 0: fic的6分频 上述以外: 不能设定	RW
b4	ICK3			RW
b5	ICK4			RW
b6	MSLAD	从属地址比较位	0: 只有S0D0寄存器有效 1: S0D0~S0D2寄存器有效	RW
b7	SCPIN	停止条件检测中断请求位	0: 无I <sup>2</sup> C-bus中断请求 1: 有I <sup>2</sup> C-bus中断请求	RW

## TOE (超时检测功能允许位) (b0)

TOE 位是允许超时检测功能的位, 有关超时请参照 “25.3.9 超时检测”。

## TOF (超时检测标志) (b1)

TOF 位在 TOE 为 “1” 时有效。如果 TOF 位为 “1” (检测到), IICIC 寄存器的 IR 位就同时变为 “1” (有请求)。

[为 “0” 的条件]

- 将S1D0寄存器的ES0位置 “0” (禁止I<sup>2</sup>C电路)。
- 将S1D0寄存器的IHR位置 “1” (将I<sup>2</sup>C电路复位)。

[为 “1” 的条件]

- 当S10寄存器的BB位为 “1” (总线忙) 时, 如果超过超时的检测时间, SCLMM引脚电平就变为 “H”。

**TOSEL (超时检测时间选择位) (b2)**

TOSEL 位在 TOE 位为 “1” (允许超时检测功能) 时有效, 能选择超时检测时间。在长时间的情况下, 内部计数器用作 16 位计数器; 在短时间情况下, 内部计数器用作 14 位计数器, 对 fVIIC 进行递增计数。因此, 超时检测时间的计算如下:

TOSEL 位为 “0” (长时间) 的情况

$$65536 \times \frac{1}{f_{VIIC}}$$

TOSEL 位为 “1” (短时间) 的情况

$$16384 \times \frac{1}{f_{VIIC}}$$

超时检测时间的例子如表 25.9 所示。

表 25.9 超时检测时间的例子

fVIIC	超时检测时间	
	TOSEL 位: “0” (长时间)	TOSEL 位: “1” (短时间)
4MHz	16.4ms	4.1ms
2MHz	32.8ms	8.2ms
1MHz	65.6ms	16.4ms

**ICK4 ~ ICK2 (I<sup>2</sup>C-bus 系统时钟选择位) (b5 ~ b3)**

必须在 S1D0 寄存器的 ES0 位为 “0” (禁止 I<sup>2</sup>C 电路) 时改写 ICK4 ~ ICK2 位。

通过设定 ICK4 ~ ICK2 位、S3D0 寄存器的 ICK1 ~ ICK0 位和 PCLKR 寄存器的 PCLK0 位来选择 fVIIC, 请参照 “表 25.8 I<sup>2</sup>C-bus 系统时钟选择位” 和 “25.3.1.2 位速率和占空比”。

**MSLAD (从属地址控制位) (b6)**

MSLAD 位在 S1D0 寄存器的 ALS 位为 “0” (寻址格式) 时有效, 能选择从属地址匹配检测的对象 S0Di (i=0 ~ 2) 寄存器。

**SCPIN (停止条件检测中断请求位) (b7)**

SCPIN 位在 S3D0 寄存器的 SIM 位为 “1” (允许由停止条件检测引起的 I<sup>2</sup>C-bus 中断) 时有效。

[为 “0” 的条件]

- 通过程序写 “0”。

[为 “1” 的条件]

- 检测到停止条件。  
(即使通过程序写 “1”, 值也不变)

25.2.9 I<sup>2</sup>C0 状态寄存器 0 (S10)

I <sup>2</sup> C0 状态寄存器 0		符号 S10	地址 地址 02B8h	复位后的值 0001 000Xb
位符号	位名	功能	RW	
b7	LRB	最后的接收位 读时: 0: 最后位=“0” 1: 最后位=“1” 写时: 参照“表 25.10 写 S10 寄存器时的功能”。	RW	
b6	ADR0	全呼检测标志 读时: 0: 未检测到全呼 1: 检测到全呼 写时: 参照“表 25.10 写 S10 寄存器时的功能”。	RW	
b5	AAS	从属地址比较标志 读时: 0: 地址不匹配 1: 地址匹配 写时: 参照“表 25.10 写 S10 寄存器时的功能”。	RW	
b4	AL	仲裁失败检测标志 读时: 0: 未检测到 1: 检测到 写时: 参照“表 25.10 写 S10 寄存器时的功能”。	RW	
b3	PIN	I <sup>2</sup> C-bus 接口中断请求位 读时: 0: 有中断请求 1: 无中断请求 写时: 参照“表 25.10 写 S10 寄存器时的功能”。	RW	
b2	BB	总线忙标志 读时: 0: 总线空闲 1: 总线忙 写时: 参照“表 25.10 写 S10 寄存器时的功能”。	RW	
b1	TRX	通信模式指定位 0 0: 接收模式 1: 发送模式	RW	
b0	MST	通信模式指定位 1 0: 从属模式 1: 主控模式	RW	

不能对此寄存器使用位处理指令（读 - 改 - 写指令），必须用 MOV 指令写此寄存器。

S10 寄存器的低 6 位是监视 I<sup>2</sup>C 电路状态的位，不能通过程序更改此位的值。但是，在产生开始条件或者停止条件时，写包括低 6 位的 S10 寄存器。

能读写 MST 位和 TRX 位。如果在不产生开始 / 停止条件的情况下更改 MST 位或者 TRX 位，就必须给 S10 寄存器的低 4 位写“1111b”。

写 S10 寄存器时的功能如表 25.10 所示，只能给 S10 寄存器写表 25.10 所示的值，而且在写值时 S10 寄存器的低 6 位不变。

表 25.10 写 S10 寄存器时的功能

S10 寄存器各位的写入值								功能
MST	TRX	BB	PIN	AL	AAS	ADR0	LRB	
1	1	1	0	0	0	0	0	在主控发送 / 接收模式中, 设定为开始条件待机状态。
1	1	0	0	0	0	0	0	在主控发送 / 接收模式中, 设定为停止条件待机状态。
0/1	0/1	—	0	1	1	1	1	选择通信模式。

—: 0 或者 1 都可以。

有关开始条件和停止条件的产生, 请参照“25.3.2 开始条件的产生方法”和“25.3.3 停止条件的产生方法”。

#### LRB (最后接收位) (b0)

以下说明读时的功能, 写时的功能请参照“表 25.10 写 S10 寄存器时的功能”。

此位保存接收数据最后位的值, 能用于确认 ACK 的接收。

[为“0”的条件]

- 在ACK时钟有ACK应答。
- ACKCLK位为“0”(无ACK时钟)并且最后位的值为“0”。
- 写S00寄存器。

[为“1”的条件]

- 在ACK时钟无ACK应答。
- ACKCLK位为“0”(无ACK时钟)并且最后位的值为“1”。

#### ADR0 (全呼检测标志) (b1)

以下说明读时的功能, 写时的功能请参照“表 25.10 写 S10 寄存器时的功能”。

[为“0”的条件]

- 检测到停止条件。
- 检测到开始条件。
- 将S1D0寄存器的ES0位置“0”(禁止I<sup>2</sup>C电路)。
- 将S1D0寄存器的IHR位置“1”(将I<sup>2</sup>C电路复位)。

[为“1”的条件]

- 在从属模式中, S1D0寄存器的ALS位为“0”(寻址格式)并且接收到的从属地址为“000000b”(全呼)。

#### AAS (从属地址比较标志) (b2)

以下说明读时的功能, 写时的功能请参照“表 25.10 写 S10 寄存器时的功能”。

[为“0”的条件]

- 写S00寄存器。
- 将S1D0寄存器的ES0位置“0”(禁止I<sup>2</sup>C电路)。
- 将S1D0寄存器的IHR位置“1”(将I<sup>2</sup>C电路复位)。

[为“1”的条件]

- 在从属接收模式中, S1D0寄存器的ALS位为“0”(寻址格式)并且接收从属地址和S0D0~S0D2寄存器中任意一个的SAD6~SAD0位匹配。
- 在从属接收模式中, S1D0寄存器的ALS位为“0”(寻址格式)并且接收到的从属地址为“000000b”(全呼)。

**AL (仲裁失败检测标志) (b3)**

以下说明读时的功能，写时的功能请参照“表 25.10 写 S10 寄存器时的功能”。

[为“0”的条件]

- 写 S00 寄存器。
- 将 S1D0 寄存器的 ES0 位置“0”（禁止 I<sup>2</sup>C 电路）。
- 将 S1D0 寄存器的 IHR 位置“1”（将 I<sup>2</sup>C 电路复位）。

[为“1”的条件]

- 在主控发送模式或者主控接收模式中发送从属地址时，除了 ACK 时钟以外，外部器件使 SDAMM 引脚的电平变为“L”。
- 在主控发送模式中发送数据时，除了 ACK 时钟以外，外部器件使 SDAMM 引脚的电平变为“L”。
- 在主控发送模式或者主控接收模式中发送开始条件时，外部器件使 SDAMM 引脚的电平变为“L”。
- 在主控发送模式或者主控接收模式中发送停止条件时，外部器件使 SDAMM 引脚的电平变为“L”。
- 开始条件重复防止功能运行。

**PIN (I<sup>2</sup>C-bus 接口中断请求位) (b4)**

以下说明读时的功能，写时的功能请参照“表 25.10 写 S10 寄存器时的功能”。

[为“0”的条件]

- 在主控模式中，从属地址发送结束（包括检测到仲裁失败的情况）。
- 1 字节数据发送结束（包括检测到仲裁失败的情况）。
- 1 字节数据接收结束（当 ACKCKL 位为“0”时，检测到第 8 个时钟的下降沿；当 ACKCKL 位为“1”时，检测到 ACK 时钟的下降沿）。
- S3D0 寄存器的 WIT 位为“1”（允许第 8 个时钟的 I<sup>2</sup>C-bus 中断）并且接收 1 字节的数据（ACK 时钟前）。
- 在从属接收模式中，S1D0 寄存器的 ALS 位为“0”（寻址格式）并且接收到的从属地址和 S0D0～S0D2 寄存器中任意一个的 SAD6～SAD0 位匹配（从属地址匹配）。
- 在从属接收模式中，S1D0 寄存器的 ALS 位为“0”（寻址格式）并且接收到的从属地址为“0000000b”（全呼）。
- 在从属接收模式中，S1D0 寄存器的 ALS 位为“1”（自由格式）并且从属地址接收结束。

[为“1”的条件]

- 写 S00 寄存器。
- 写 S20 寄存器（WIT 位为“1”并且内部 WAIT 标志为“1”的情况）。
- 将 S1D0 寄存器的 ES0 位置“0”（禁止 I<sup>2</sup>C 电路）。
- 将 S1D0 寄存器的 IHR 位置“1”（将 I<sup>2</sup>C 电路复位）。

在 PIN 位变为“0”（有 I<sup>2</sup>C-bus 中断请求）的同时，IICIC 寄存器的 IR 位变为“1”（有中断请求）。当 PIN 位为“0”时，从 SCLMM 引脚输出“L”电平。

但是，在满足以下的条件时，不从 SCLMM 引脚输出“L”电平：

- 在主控模式中通过从属地址检测到仲裁失败后，S1D0 寄存器的 ALS 位为“0”（寻址格式），并且接收到的从属地址不为“0000000b”（全呼），和 S0D0～S0D2 寄存器中任意一个的 SAD6～SAD0 位也都不匹配时。
- 在主控模式中通过数据检测到仲裁失败后，S1D0 寄存器的 ALS 位为“0”（寻址格式），并且从属地址不为“0000000b”（全呼），和 S0D0～S0D2 寄存器中任意一个的 SAD6～SAD0 位也都不匹配时。

**BB (总线忙标志) (b5)**

以下说明读时的功能，写时的功能请参照“表 25.10 写 S10 寄存器时的功能”。

BB 位是表示总线系统使用状态的位。与主控模式和从属模式无关，BB 标志随 SCLMM 和 SDAMM 输入信号而变。

[为“0”的条件]

- 检测到停止条件。
- 将 S1D0 寄存器的 ES0 位置“0”（禁止 I<sup>2</sup>C 电路）。
- 将 S1D0 寄存器的 IHR 位置“1”（将 I<sup>2</sup>C 电路复位）。

[为“1”的条件]

- 检测到开始条件。

**TRX (通信模式指定位 0) (b6)**

TRX 位是选择发送模式或者接收模式的位。

[为“0”的条件]

- 通过程序给 TRX 位写“0”。
- 检测到仲裁失败。
- 检测到停止条件。
- 开始条件重复防止功能运行。
- S10 寄存器的 MST 位为“0”（从属模式）并且检测到开始条件。
- S10 寄存器的 MST 位为“0”（从属模式）并且检测到无 ACK 应答。
- 将 S1D0 寄存器的 ES0 位置“0”（禁止 I<sup>2</sup>C 电路）。
- 将 S1D0 寄存器的 IHR 位置“1”（将 I<sup>2</sup>C 电路复位）。

[为“1”的条件]

- 通过程序给 TRX 位写“1”。
- 在从属模式中，S1D0 寄存器的 ALS 位为“0”（寻址格式）并且在接收到从属地址后 AAS 位变为“1”（地址匹配）并且接收到的 R/W 位为“1”。

**MST (通信模式指定位 1) (b7)**

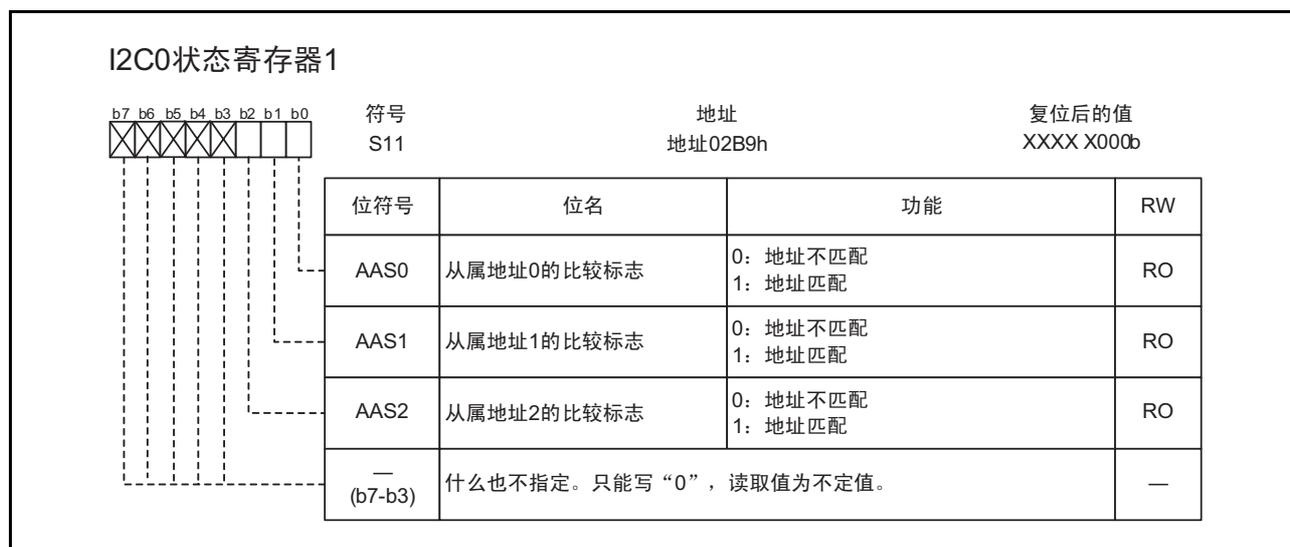
MST 位是选择主控模式或者从属模式的位。

[为“0”的条件]

- 通过程序给 MST 位写“0”。
- 在检测到仲裁失败时，结束仲裁失败的 1 字节数据的发送和接收。
- 检测到停止条件。
- 开始条件重复防止功能运行。
- 将 S1D0 寄存器的 ES0 位置“0”（禁止 I<sup>2</sup>C 电路）。
- 将 S1D0 寄存器的 IHR 位置“1”（将 I<sup>2</sup>C 电路复位）。

[为“1”的条件]

- 通过程序给 MST 位写“1”。

25.2.10 I<sup>2</sup>C0 状态寄存器 1 (S11)

AAS0 位 (从属地址 0 的比较标志) (b0)

AAS1 位 (从属地址 1 的比较标志) (b1)

AAS2 位 (从属地址 2 的比较标志) (b2)

当 S1D0 寄存器的 ALS 位为“0” (寻址格式) 时, 将接收到的从属地址和 S0Di 寄存器 ( $i = 0 \sim 2$ ) 的 SAD6 ~ SAD0 位的内容进行比较, AASi 位表示此比较结果。在地址匹配或者全呼时, AASi 位变为“1”。

在以下条件下, AAS2 ~ AAS0 位变为“0”:

- 将 S1D0 寄存器的 ES0 位置“0” (禁止 I<sup>2</sup>C 电路)。
- 将 S1D0 寄存器的 IHR 位置“1” (将 I<sup>2</sup>C 电路复位)。
- 写 S00 寄存器。

## 25.3 运行说明

### 25.3.1 时钟

I<sup>2</sup>C 电路的时钟如图 25.5 所示。

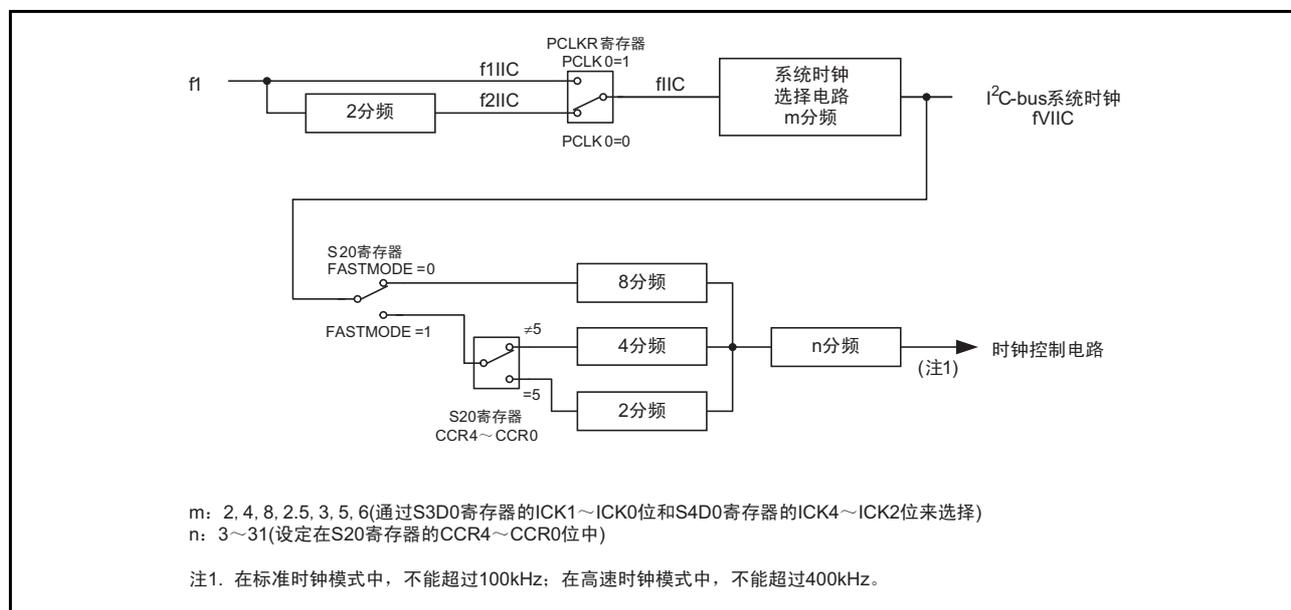


图 25.5 I<sup>2</sup>C 电路的时钟

#### 25.3.1.1 fVIIC

fVIIC 取决于外围功能时钟 f1 的频率、PCLKR 寄存器的 PCLK0 位、S3D0 寄存器的 ICK1 ~ ICK0 位和 S4D0 寄存器的 ICK4 ~ ICK2 位的组合。当 S1D0 寄存器的 ES0 位为“0”（禁止 I<sup>2</sup>C 电路）时，fVIIC 停止振荡。请参照“表 25.8 I<sup>2</sup>C-bus 系统时钟选择位”。

#### 25.3.1.2 位速率和占空比

位速率取决于 fVIIC 和 S20 寄存器的 CCR4 ~ CCR0 位的组合。

内部 SCL 输出的位速率和占空比如表 25.11 所示。当内部 SCL 输出“H”电平期间的变动为负值时，因为“H”电平期间缩短的部分为“L”电平期间延长的部分，所以位速率不会提高。这是受外部器件 SCL 输出影响前的内部 SCL 输出。

表 25.11 内部 SCL 输出的位速率和占空比

项目	标准时钟模式	高速时钟模式 (CCR 值不是“5”)	高速时钟模式 (CCR 值是“5”)
位速率 (单位: bps)	$\frac{fVIIC}{8 \times CCR \text{值}}$	$\frac{fVIIC}{4 \times CCR \text{值}}$	$\frac{fVIIC}{2 \times CCR \text{值}} = \frac{fVIIC}{10}$
占空比	50% “H”电平期间的变动: +2 ~ -4 个 fVIIC 周期	50% “H”电平期间的变动: +2 ~ -2 个 fVIIC 周期	35 ~ 45%

CCR 值: CCR4 ~ CCR0 位的设定值

高速时钟模式并且 CCR4 ~ CCR0 位的设定值（CCR 值）为“5（00101b）”是假设位速率为高速时钟模式的最大值 400kbps 的情况。因此，位速率和占空比如下：

- 位速率为

$$\frac{f_{VIIC}}{2 \times \text{CCR 值}} = \frac{f_{VIIC}}{10}$$

当 f<sub>VIIC</sub> 为 4MHz 时，位速率为 400kbps。

- 占空比为 35 ~ 45%。  
当位速率为 400kbps 时，也能确保 SCLMM 的“L”电平期间最小为 1.3μs（I<sup>2</sup>C-bus 规格值）。

f<sub>VIIC</sub> 为 4MHz 时的 CCR4 ~ CCR0 位的设定值和位速率例子如表 25.12 所示。

表 25.12 f<sub>VIIC</sub> 为 4MHz 时的 CCR4 ~ CCR0 位的设定值和位速率例子

S20 寄存器的 CCR4 ~ CCR0 位					位速率（单位：kbps）	
CCR4	CCR3	CCR2	CCR1	CCR0	标准时钟模式	高速时钟模式
0	0	0	0	0	不能设定（注 1）。	不能设定（注 1）。
0	0	0	0	1	不能设定（注 1）。	不能设定（注 1）。
0	0	0	1	0	不能设定（注 1）。	不能设定（注 1）。
0	0	0	1	1	不能设定（注 2）。	333
0	0	1	0	0	不能设定（注 2）。	250
0	0	1	0	1	100	400
0	0	1	1	0	83.3	166
:	:	:	:	:	（中略）	（中略）
1	1	1	0	1	17.2	34.5
1	1	1	1	0	16.6	33.3
1	1	1	1	1	16.1	32.3

注 1. 与 f<sub>VIIC</sub> 的频率无关，不能将 CCR4 ~ CCR0 位的值设定为 0 ~ 2。

注 2. 在标准时钟模式中，位速率不能超过 100kbps；在高速时钟模式中，位速率不能超过 400kbps。

### 25.3.1.3 等待模式或者停止模式中的从属地址接收

如果在通过 CM0 寄存器的 CM02 位选择“0”（在等待模式中，不停止外围功能时钟 f<sub>I</sub>）后转移到等待模式，I<sup>2</sup>C 电路也能在等待模式中接收从属地址。

如果在通过 CM0 寄存器的 CM02 位选择“1”（在等待模式中，停止外围功能时钟 f<sub>I</sub>）后转移到等待模式，因为在停止模式或者低功耗模式中不提供 f<sub>VIIC</sub>，所以 I<sup>2</sup>C 电路不运行。在等待模式或者停止模式中也能使用 SCL/SDA 中断。

### 25.3.2 开始条件的产生方法

在 S1D0 寄存器的 ES0 位为“1”（允许 I<sup>2</sup>C 电路）并且 S10 寄存器的 BB 位为“0”（总线空闲）的状态下，必须执行以下的步骤。开始条件的产生步骤如图 25.6 所示。

1. 给 S10 寄存器写“E0h”。

进入开始条件待机状态，释放 SDAMM 引脚。

2. 给 S00 寄存器写从属地址。

产生开始条件，然后位计数器变为“000b”，输出 1 字节的 SCL 时钟并发送从属地址。

产生停止条件，在 BB 位变为“0”（总线空闲）后的 1.5 个 f<sub>VIIIC</sub> 周期期间，不能给 S10 寄存器写值。此后，即使写 S11 寄存器也不产生开始条件。如果要在 BB 位从“1”变为“0”后立刻执行开始条件的产生步骤，就必须在步骤 1 后确认 TRX 位和 MST 位都为“1”，然后执行步骤 2。

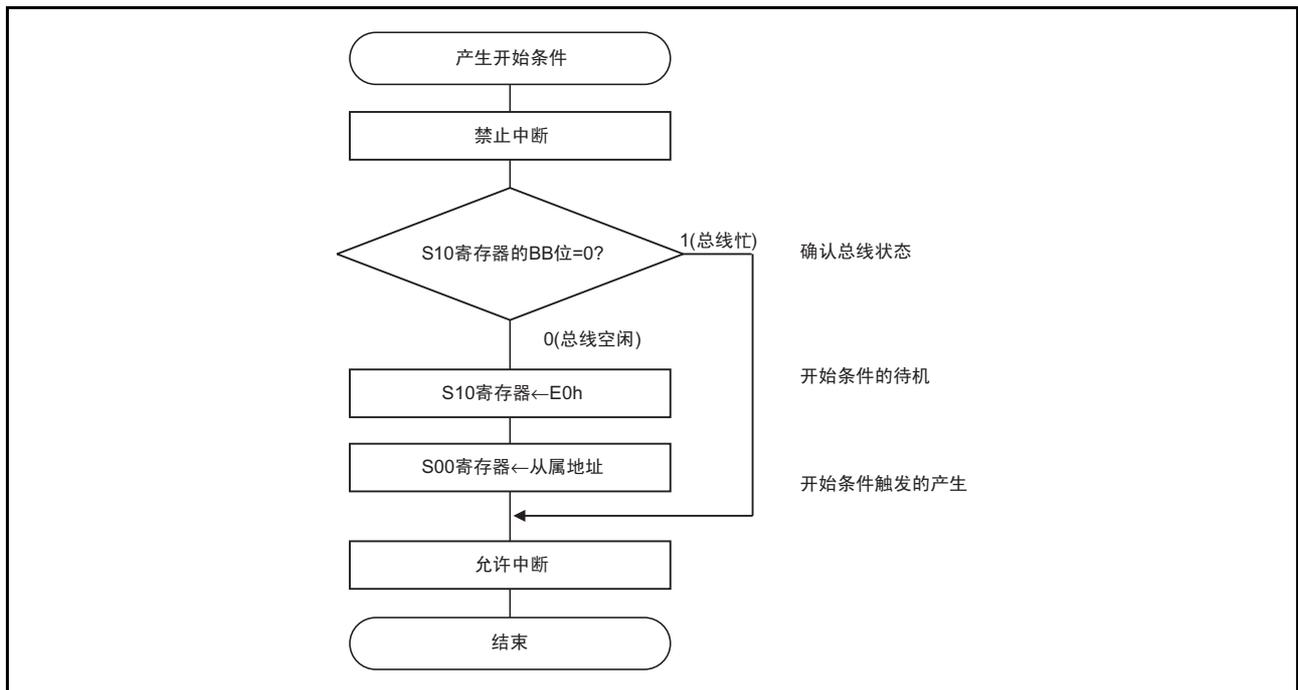


图 25.6 开始条件的产生步骤

标准时钟模式和高速时钟模式的开始条件产生时序不同，开始条件的产生时序如图 25.7 所示。

开始 / 停止条件产生的准备 / 保持时间如表 25.13 所示。

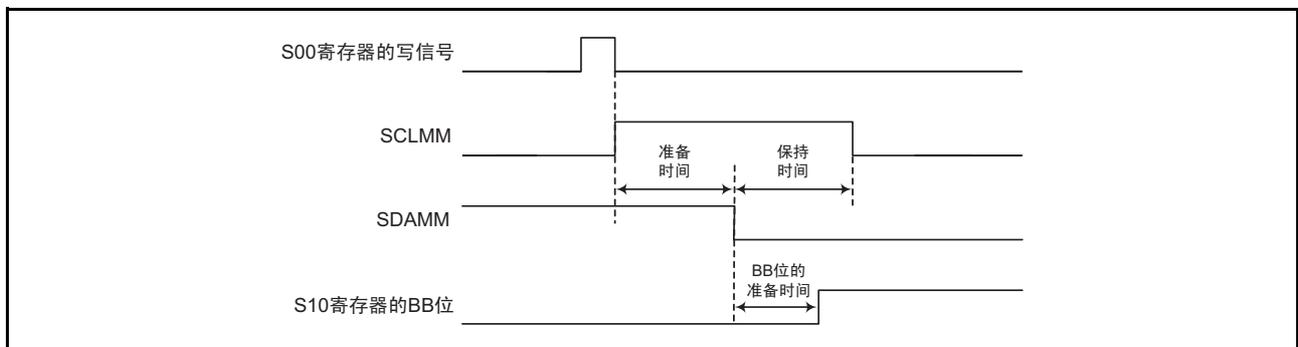


图 25.7 开始条件的产生时序

表 25.13 开始 / 停止条件产生的准备 / 保持时间

项目	STSPSEL 位	标准时钟模式		高速时钟模式	
		fVIIC 的周期数	fVIIC=4MHz	FVIIC 的周期数	fVIIC=4MHz
准备时间	0 (短模式)	20	5.0μs	10	2.5μs
	1 (长模式)	52	13.0μs	26	6.5μs
保持时间	0 (短模式)	20	5.0μs	10	2.5μs
	1 (长模式)	52	13.0μs	26	6.5μs
BB 位的位置 / 复位时间	—	$\frac{SSC值-1}{2} + 2$	3.375μs (注 1)	3.5	0.875μs

—: 0 或者 1 都可以。

STSPSEL: S2D0 寄存器的位

SSC 值: S2D0 寄存器的 SSC4 ~ SSC0 位的值

注 1. SSC4 ~ SSC0 位为 “11000b” 的例子。

### 25.3.3 停止条件的产生方法

必须在 S1D0 寄存器的 ES0 位为 “1” (允许 I<sup>2</sup>C 电路) 的状态下执行以下的步骤:

1. 给 S10 寄存器写 “C0h”。  
进入停止条件待机状态, 将 SDAMM 引脚置为 “L” 电平。
2. 将虚拟数据写到 S00 寄存器。  
产生停止条件。

标准时钟模式和高速时钟模式的停止条件产生时序不同, 停止条件的产生时序如图 25.8 所示。准备 / 保持时间请参照 “表 25.13 开始 / 停止条件产生的准备 / 保持时间”。

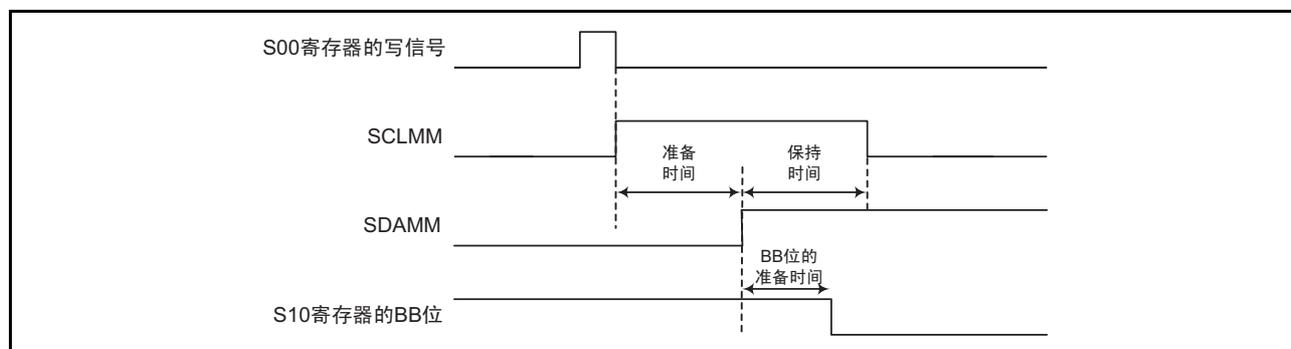


图 25.8 停止条件的产生时序

在执行停止条件的产生指令 (参照上述步骤 2) 后到 S10 寄存器的 BB 位变为 “0” (总线空) 的期间, 不能写 S10 寄存器或者 S00 寄存器。

在执行停止条件的产生指令并且 SCLMM 引脚电平变为 “H” 后到 S10 寄存器的 BB 位变为 “0” (总线空闲) 的期间, 如果 SCLMM 引脚的输入信号为 “L” 电平, 就将内部 SCL 输出置为 “L” 电平。此时, 如果进行以下的任意处理, 就停止 SCLMM 引脚的 “L” 电平输出 (释放 SCLMM 引脚)。

- 产生停止条件 (执行前述的步骤 1 和步骤 2)。
- 将 S1D0 寄存器的 ES0 位置 “0” (禁止 I<sup>2</sup>C 电路)。
- 将 IHR 位置 “1” (将 I<sup>2</sup>C 电路复位)。

### 25.3.4 重新开始条件的产生

如果在发送和接收 1 字节数据后产生重新开始条件，就必须执行以下的步骤：

1. 给 S10 寄存器写 “E0h”（进入开始条件待机状态，释放 SDAMM 引脚）。
2. 等到 SDAMM 引脚变为 “H” 电平为止。
3. 将从属地址写到 S00 寄存器（产生开始条件的触发）。

重新开始条件的产生时序如图 25.9 所示。

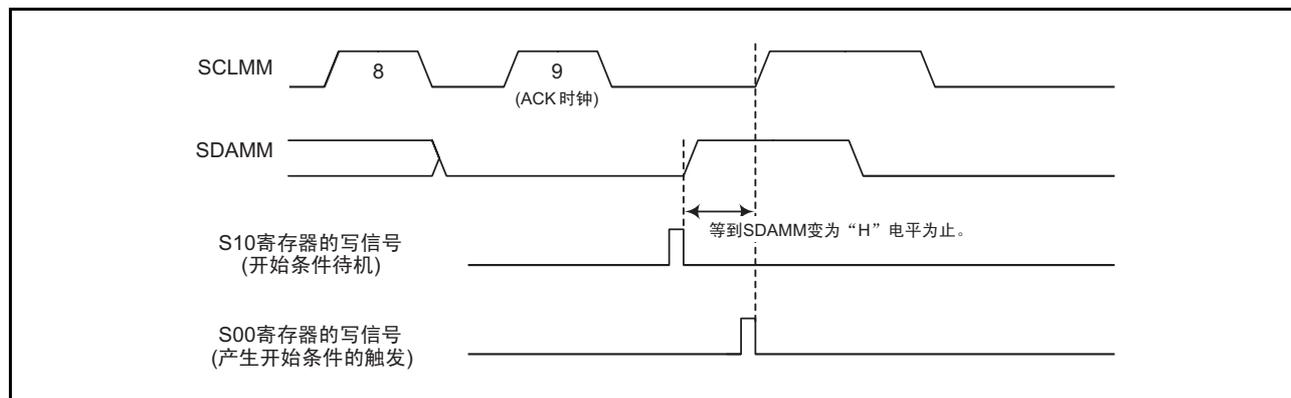


图 25.9 重新开始条件的产生时序

### 25.3.5 开始条件重复防止功能

在生成开始条件时，如果在通过程序确认 S10 寄存器的 BB 位尚未使用总线后，通过程序写 S10 寄存器和 S00 寄存器，I<sup>2</sup>C 电路就产生开始条件。但是，在确认 BB 位后到写 S10 寄存器和 S00 寄存器前，其他主控器件有可能生成开始条件。此时，如果 I<sup>2</sup>C 电路检测到开始条件，BB 位就变为 “1”（总线忙），开始条件重复防止功能运行。

开始条件重复防止功能的运行如下：

- 即使给 S10 寄存器写 “E0h”，也不进入开始条件待机状态。
- 如果已进入开始条件待机状态，就解除该状态。
- 即使通过程序写 S00 寄存器，也不产生开始条件的触发。
- S10 寄存器的 MST 位和 TRX 位变为 “0”（从属接收模式）。
- S10 寄存器的 AL 位变为 “1”（检测到仲裁失败）。

开始条件重复防止功能的运行例子如图 25.10 所示。

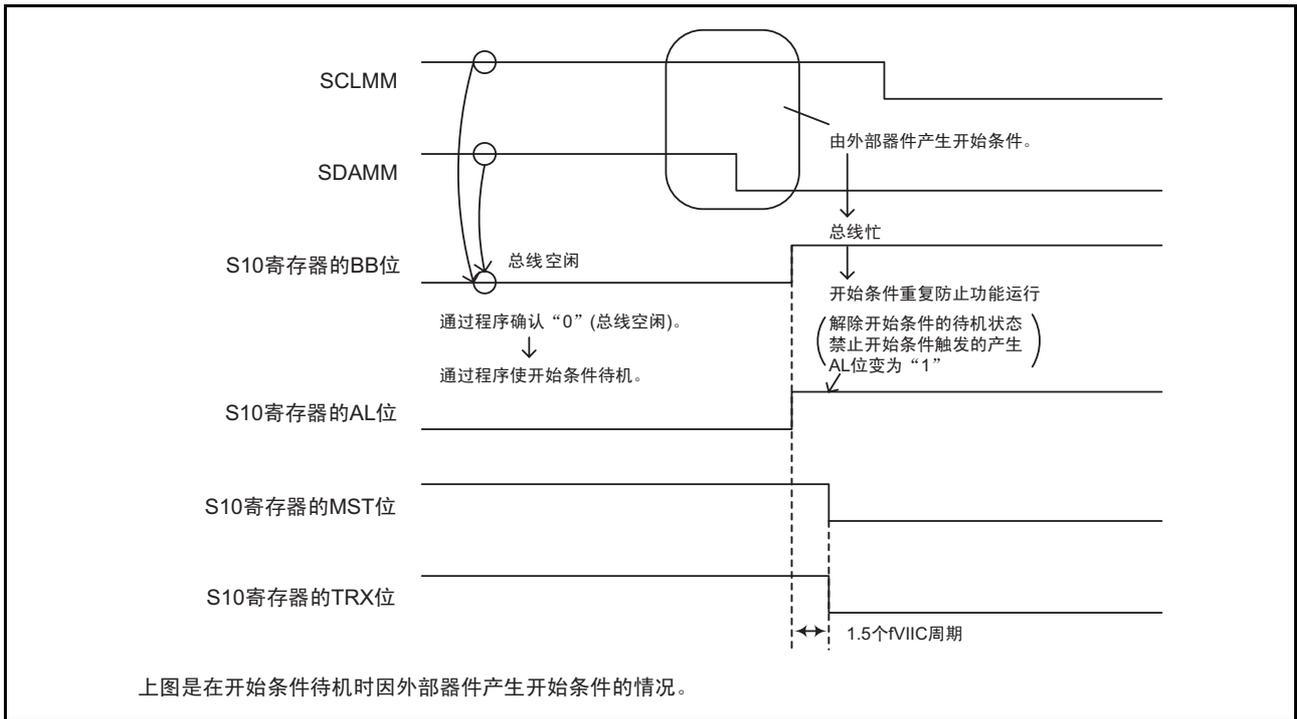


图 25.10 开始条件重复防止功能的运行例子

开始条件重复防止功能的有效期间为开始条件的 SDA 下降沿到从属地址的接收结束为止的期间。即，如果在此期间写 S10 寄存器和 S00 寄存器，就进行前述的运行。开始条件重复防止功能的有效期间如图 25.11 所示。

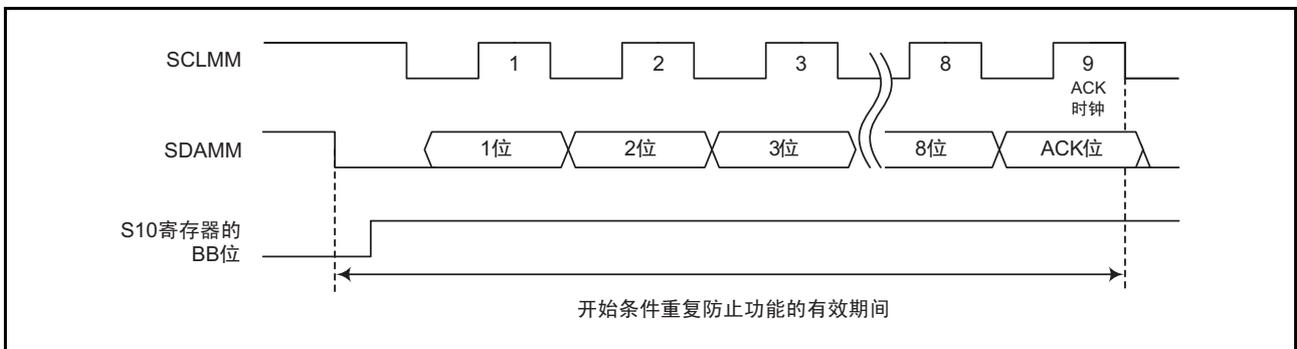


图 25.11 开始条件重复防止功能的有效期间

### 25.3.6 仲裁失败

在满足以下 (a) ~ (c) 的条件时，I<sup>2</sup>C 电路因外部器件而使 SDAMM 引脚电平变为“L”电平。即，判断为仲裁失败。

(a) 通信状态：以下任意一个

- 在主控发送模式或者主控接收模式中发送从属地址（ACK 时钟除外）。
- 在主控发送模式中发送数据（ACK 时钟除外）。
- 在主控发送模式或者主控接收模式中发送开始条件。
- 在主控发送模式或者主控接收模式中发送停止条件。

(b) 内部 SDA 输出：“H”电平

(c) SDAMM 引脚的电平：“L”电平（在 SCLMM 引脚时钟的上升沿进行采样）

检测仲裁失败时的运行例子如图 25.12 所示。

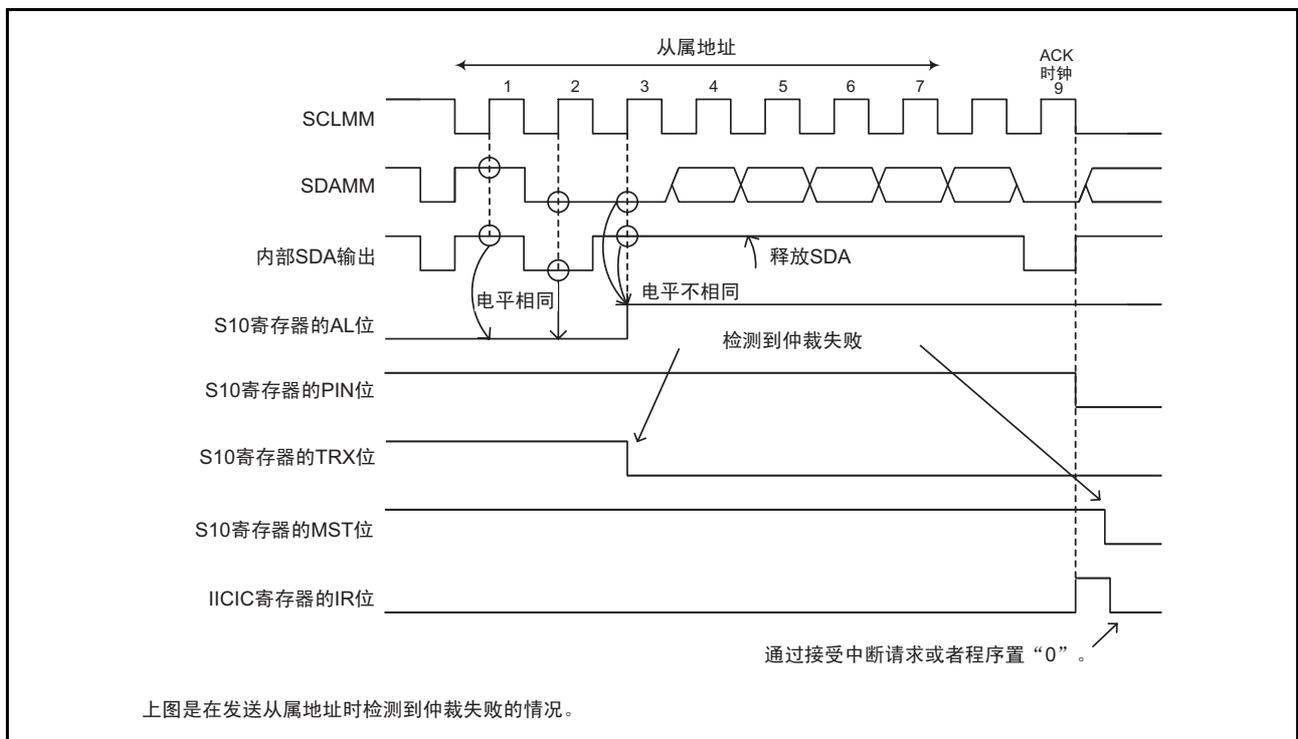


图 25.12 检测仲裁失败时的运行例子

如果检测到仲裁失败，就为以下的状态：

- S10 寄存器的 AL 位：“1”（检测到仲裁失败）
- 内部 SDA 输出：“H”电平（释放 SDAMM）
- 变为从属接收模式。

S10 寄存器的 TRX 位：“0”（接收模式）

S10 寄存器的 MST 位：“0”（从属模式）

如果要在检测到仲裁失败后将 AL 位恢复为“0”，就必须给 S00 寄存器写值。

如果在发送从属地址时检测到仲裁失败，因为能自动变为从属接收模式，所以能接收从属地址。当 S1D0 寄存器的 ALS 位为“1”（寻址格式）时，通过 S10 寄存器的 ADR0 位和 AAS 位得知从属地址的比较结果。如果在发送数据时检测到仲裁失败，因为自动变为从属接收模式，所以也能接收数据。

另外，如果检测到仲裁失败，即使从属地址的下一个位为“1”（读），TRX 位也变为“0”（接收模式）。因此，在检测到仲裁失败后，如果读 S00 寄存器并且 bit0 变为“1”，就必须在给 S10 寄存器写“4Fh”（从属发送模式）后进行从属发送。

### 25.3.7 开始 / 停止条件的检测

开始条件的检测、停止条件的检测以及开始 / 停止条件的检测条件分别如图 25.13、图 25.14 和表 25.14 所示。

通过 S2D0 寄存器的 SSC4 ~ SSC0 位设定开始 / 停止条件，并且只有在 SCLMM 引脚和 SDAMM 引脚的输入信号满足表 25.14 的 SCLMM 释放时间、准备时间和保持时间这 3 个条件的情况下，才能检测开始 / 停止条件。

开始条件的检测使 S10 寄存器的 BB 位变为“1”，而停止条件的检测使此位变为“0”。标准时钟模式和高速时钟模式的 BB 位的置位 / 复位时序不同，请参照表 25.15 的 BB 位的置位 / 复位时间。

标准时钟模式的 SSC4 ~ SSC0 位的推荐值如表 25.15 所示。

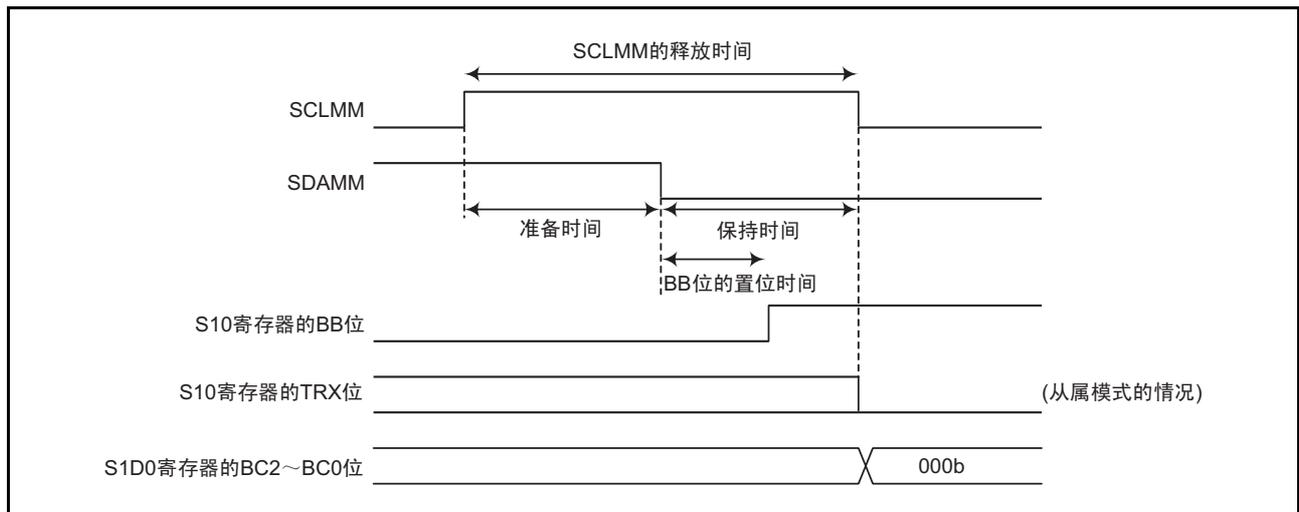


图 25.13 开始条件的检测

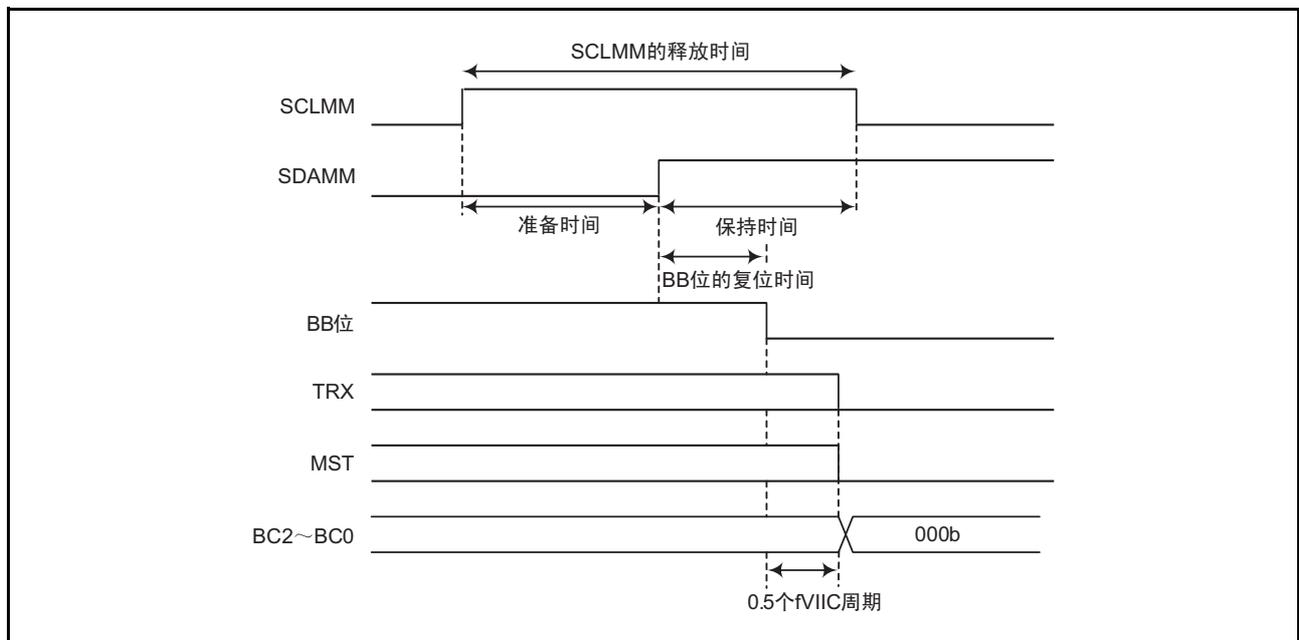


图 25.14 停止条件的检测

表 25.14 开始 / 停止条件的检测条件

	标准时钟模式	高速时钟模式
SCLMM 释放时间	SSC 值 +1 个周期	4 个周期
准备时间	$\frac{\text{SSC 值}}{2} + 1$ 个周期	2 个周期
保持时间	$\frac{\text{SSC 值}}{2}$ 个周期	2 个周期
BB 位的置位 / 复位时间	$\frac{\text{SSC 值}-1}{2} + 2$ 个周期	3.5 个周期

单位: fVIIC 的周期数

SSC 值: S2D0 寄存器的 SSC4 ~ SSC0 位的值

表 25.15 标准时钟模式的 SSC4 ~ SSC0 位的推荐值

fVIIC	SSC 值 (推荐值)	开始 / 停止条件的检测条件			BB 位的置位 / 复位时间
		SCLMM 释放时间	准备时间	保持时间	
5MHz	11110b	6.2μs(31)	3.2μs(16)	3.0μs(15)	4.125μs(16.5)
4MHz	11010b	6.75μs(27)	3.5μs(14)	3.25μs(13)	3.625μs(14.5)
	11000b	6.25μs(25)	3.25μs(13)	3.0μs(12)	3.375μs(13.5)
2MHz	01100b	6.5μs(13)	3.5μs(7)	3.0μs(6)	3.75μs(7.5)
	01010b	5.5μs(11)	3.0μs(6)	2.5μs(5)	3.25μs(6.5)
1MHz	00100b	5.0μs(5)	3.0μs(3)	2.0μs(2)	3.5μs(3.5)

SSC 值: S2D0 寄存器的 SSC4 ~ SSC0 位的值

( ) 内为 fVIIC 的周期数

### 25.3.8 从属地址 / 数据的发送 / 接收结束时的运行

如果结束从属地址或者 1 字节数据的发送 / 接收，S10 寄存器的 PIN 位就在 ACK 时钟的下降沿变为“0”（有中断请求），同时 IICIC 寄存器的 IR 位变为“1”（有中断请求）。S10 寄存器等随发送 / 接收数据的状态以及 SCLMM 引脚和 SDAMM 引脚的状态而变。从属地址 / 数据的发送 / 接收结束时的运行如图 25.15 所示。

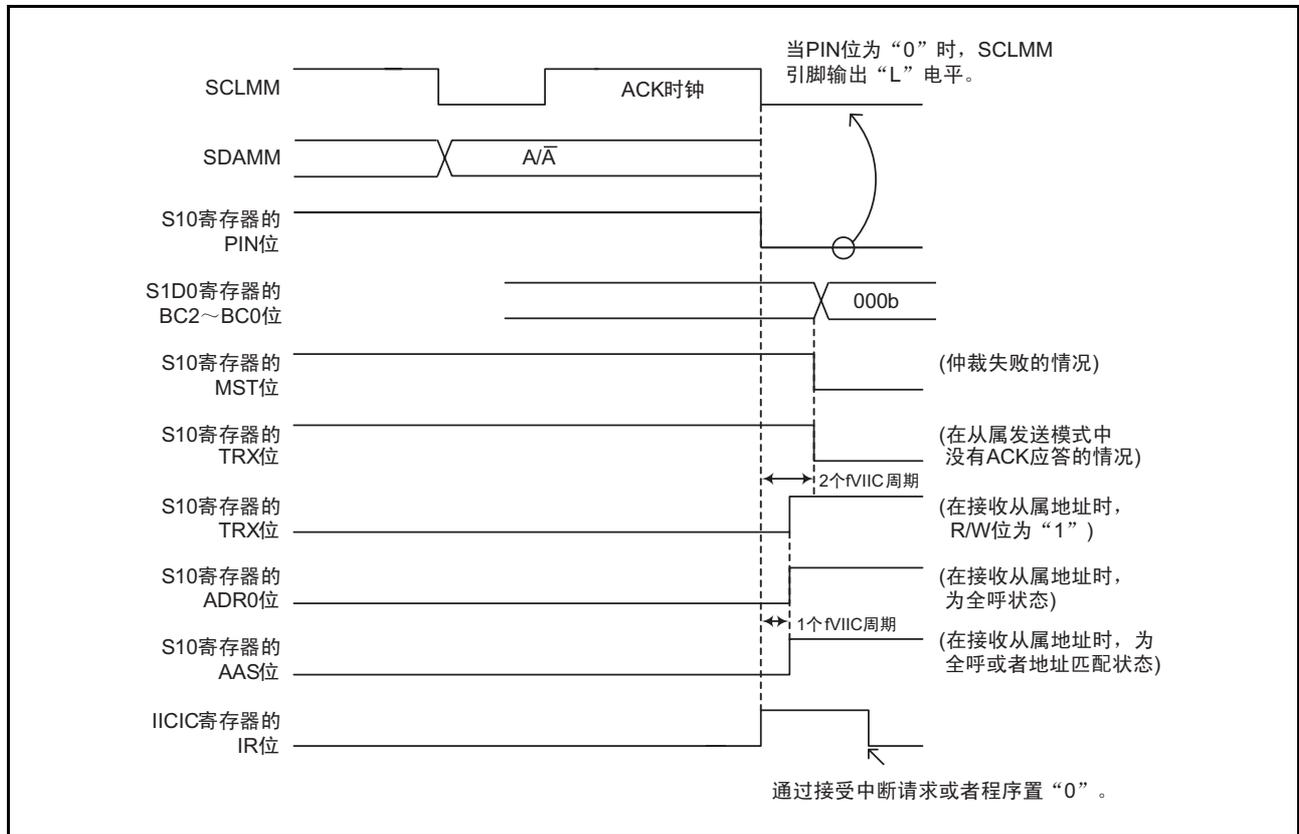


图 25.15 从属地址 / 数据的发送 / 接收结束时的运行

### 25.3.9 超时检测

如果 SCL 时钟在发送和接收过程中停止振荡，各器件就在通信状态下停止运行。为了避免这种情况，I<sup>2</sup>C 电路在发送和接收过程中，在 SCLMM 引脚为“H”电平的状态下停止规定时间以上时检测到超时，产生 I<sup>2</sup>C-bus 中断请求。超时检测时序如图 25.16 所示，超时检测时间请参照“25.2.8 I2C0 控制寄存器 2 (S4D0)”的“TOSEL (超时检测时间选择位) (b2)”。

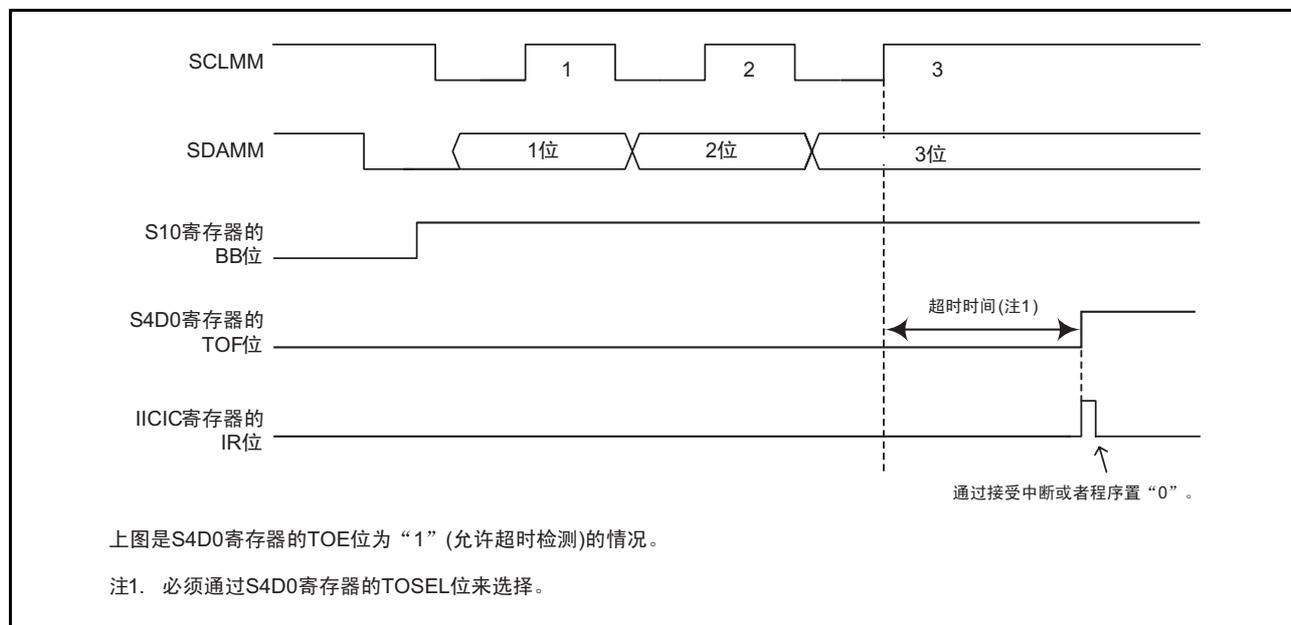


图 25.16 超时检测时序

如果满足以下的全部条件，就检测到超时：

- S4D0 寄存器的 TOE 位为“1”（允许超时检测功能）。
- S10 寄存器的 BB 位为“1”（总线忙）。
- SCLMM 引脚为“H”电平的时间超过超时的检测时间。

如果检测到超时，就为以下的状态：

- S4D0 寄存器的 TOF 位为“1”（检测到超时）。
- IICIC 寄存器的 IR 位为“1”（有 I<sup>2</sup>C-bus 中断请求）。

如果检测到超时，就必须进行以下任意一项处理：

- 将 S1D0 寄存器的 ES0 位置“0”（禁止）。
- 将 S1D0 寄存器的 IHR 位置“1”（将 I<sup>2</sup>C 电路复位）。

### 25.3.10 数据的发送 / 接收例子

举例说明数据的发送 / 接收，此例的条件如下：

- 从属地址：7位
- 数据：8位
- 有ACK时钟
- 标准时钟模式、位速率：100kbps（fIIC：20MHz、fVIIC：4MHz）  
20MHz（fIIC）的5分频=4MHz（fVIIC）  
4MHz（fVIIC）的8分频的5分频=100kbps（位速率）
- 在接收模式中，不是最后的数据时，返回ACK；接收到最后的数据后，返回NACK。
- 接收数据时的第8个时钟（ACK时钟前）的中断：禁止
- 停止条件检测中断：允许
- 超时检测中断：禁止
- 将自从属地址设定到S0D0寄存器（不使用S0D1寄存器和S0D2寄存器）。

在接收数据时，如果允许第8个时钟（ACK时钟前）的中断，就能按字节确认接收数据的内容，然后设定ACK或者NACK。

#### 25.3.10.1 初始设定

这是 25.3.10.2 ~ 25.3.10.5 通用的初始设定，必须按照以下的步骤进行设定：

1. 将自从属地址写到S0D0寄存器的SAD6~SAD0位。
2. 给S20寄存器写“85h”（CCR值：5、标准时钟模式、有ACK时钟）。
3. 给S4D0寄存器写“18h”（fVIIC：fIIC的5分频、禁止超时检测中断）。
4. 给S3D0寄存器写“01h”（在接收数据时，禁止第8个时钟（ACK时钟前）的中断，允许停止条件检测中断）。
5. 给S10寄存器写“0Fh”（从属接收模式）。
6. 给S2D0寄存器写“98h”（SSC值：18h、开始/停止条件的产生时序：长模式）
7. 给S1D0寄存器写“08h”（位计数器：8、允许I<sup>2</sup>C电路、寻址格式、输入电平：I<sup>2</sup>C-bus输入）

另外，在单主控并且此单片机为主控的情况下，能省略步骤1。

## 25.3.10.2 主控发送

以下说明主控发送的步骤和运行。主控发送的运行例子如图 25.17 所示，假设已经进行“25.3.10.1 初始设定”，并且图中的 (A) ~ (C) 表示分别执行以下程序的步骤。

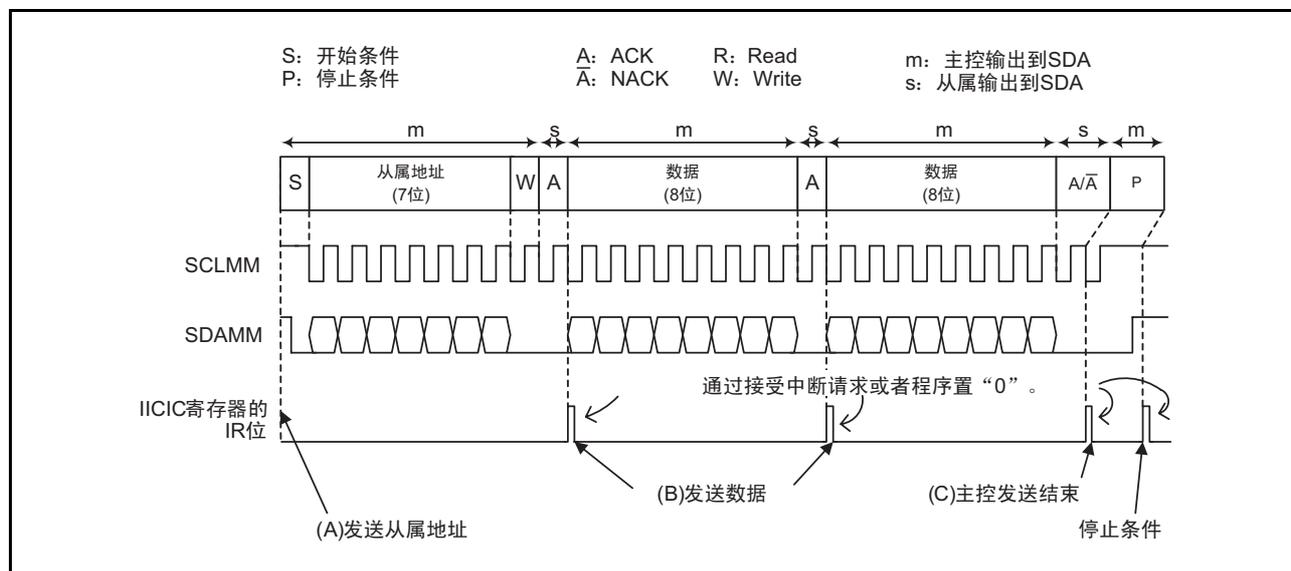


图 25.17 主控发送的运行例子

## (A) 发送从属地址

- (1) 确认 S10 寄存器的 BB 位为 “0” (总线空闲)。
- (2) 给 S10 寄存器写 “E0h” (开始条件待机状态)。
- (3) 将从属地址的地址写到 S00 寄存器的高 7 位，并且将 “0” 写到最低位 (在产生开始条件后，继续发送从属地址)。

## (B) 发送数据

- (通过 I<sup>2</sup>C-bus 中断程序)
- (1) 将发送数据写到 S00 寄存器 (发送数据)。

## (C) 主控发送结束

- (通过 I<sup>2</sup>C-bus 中断程序)
- (1) 给 S10 寄存器写 “C0h” (停止条件待机状态)。
  - (2) 将虚拟数据写到 S00 寄存器 (产生停止条件)。

除发送结束后的情况以外，在从属器件没有 ACK 应答 (NACK) 时，也必须进行上述的主控发送结束处理。

## 25.3.10.3 主控接收

以下说明主控接收的步骤和运行。主控接收的运行例子如图 25.18 所示，假设已经进行“25.3.10.1 初始设定”，并且图中的 (A) ~ (D) 表示分别执行以下程序的步骤。

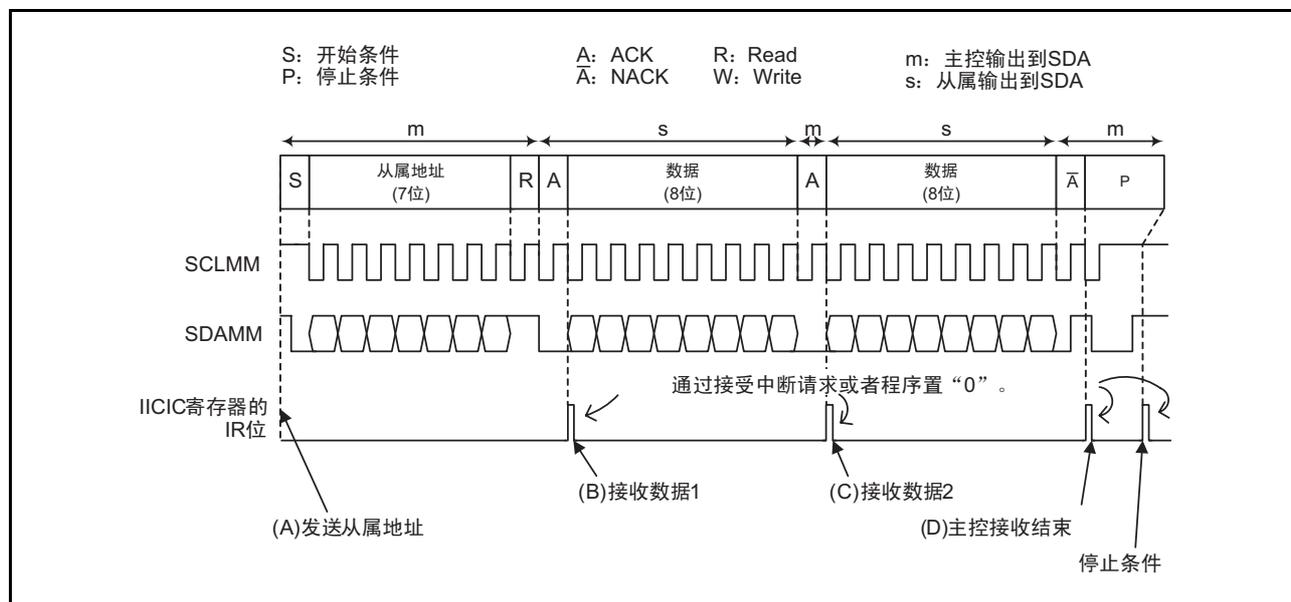


图 25.18 主控接收的运行例子

## (A) 发送从属地址

- (1) 确认 S10 寄存器的 BB 位为 “0” (总线空闲)。
- (2) 给 S10 寄存器写 “E0h” (开始条件待机状态)。
- (3) 将从属地址的地址写到 S00 寄存器的高 7 位，并且将 “0” 写到最低位 (在产生开始条件后，继续发送从属地址)。

## (B) 接收数据 1 (发送从属地址后)

(通过 I<sup>2</sup>C-bus 中断程序)

- (1) 给 S10 寄存器写 “AFh” (主控接收模式)。
- (2) (因为不是最后的数据) 将 S20 寄存器的 ACKBIT 位置 “0” (有 ACK)。
- (3) 将虚拟数据写到 S00 寄存器。

## (C) 接收数据 2 (接收到数据)

(通过 I<sup>2</sup>C-bus 中断程序)

- (1) 从 S00 寄存器读接收数据。
- (2) (因为是最后的数据) 将 S20 寄存器的 ACKBIT 位置 “1” (无 ACK)。
- (3) 将虚拟数据写到 S00 寄存器。

## (D) 主控接收结束

(通过 I<sup>2</sup>C-bus 中断程序)

- (1) 从 S00 寄存器读接收数据。
- (2) 给 S10 寄存器写 “C0h” (停止条件待机状态)。
- (3) 将虚拟数据写到 S00 寄存器 (产生停止条件)。

## 25.3.10.4 从属接收

以下说明从属接收的步骤和运行。从属接收的运行例子如图 25.19 所示，假设已经进行“25.3.10.1 初始设定”，并且图中的 (A) ~ (C) 表示分别执行以下程序的步骤。

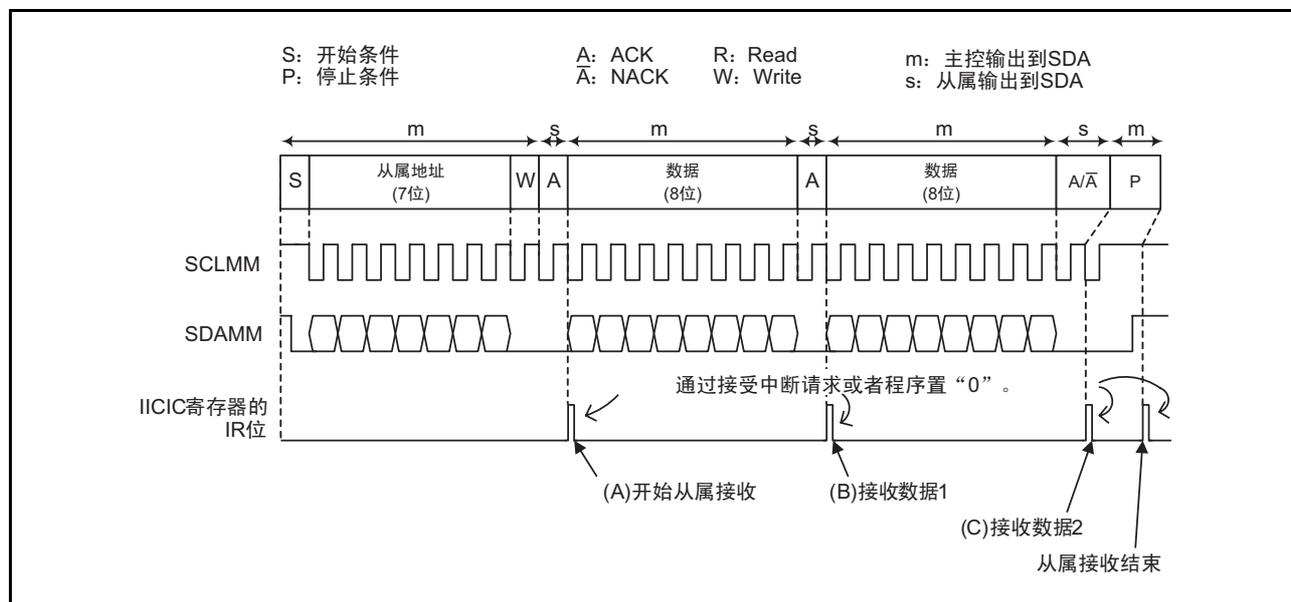


图 25.19 从属接收的运行例子

## (A) 开始从属接收

(通过 I<sup>2</sup>C-bus 中断程序)

- (1) 确认 S10 寄存器的内容，如果 TRX 位为“0”，就进行从属接收。
- (2) 将虚拟数据写到 S00 寄存器。

## (B) 接收数据 1

(通过 I<sup>2</sup>C-bus 中断程序)

- (1) 从 S00 寄存器读接收数据。
- (2) (因为不是最后的数据) 将 S20 寄存器的 ACKBIT 位置“0” (有 ACK)。
- (3) 将虚拟数据写到 S00 寄存器。

## (C) 接收数据 2

(通过 I<sup>2</sup>C-bus 中断程序)

- (1) 从 S00 寄存器读接收数据。
- (2) (因为是最后的数据) 将 S20 寄存器的 ACKBIT 位置“1” (无 ACK)。
- (3) 将虚拟数据写到 S00 寄存器。

## 25.3.10.5 从属发送

以下说明从属发送的步骤和运行。从属发送的运行例子如图 25.20 所示，假设已经进行“25.3.10.1 初始设定”，并且图中的 (A) ~ (B) 表示分别执行以下程序的步骤。

如果检测到仲裁失败，就在从属地址的下一位为“1”（读）时，TRX 位也变为“0”（接收模式）。因此，如果在检测到仲裁失败后读 S00 寄存器并且 bit0 为“1”，就必须在给 S10 寄存器写“4Fh”（从属发送模式）后进行从属发送。

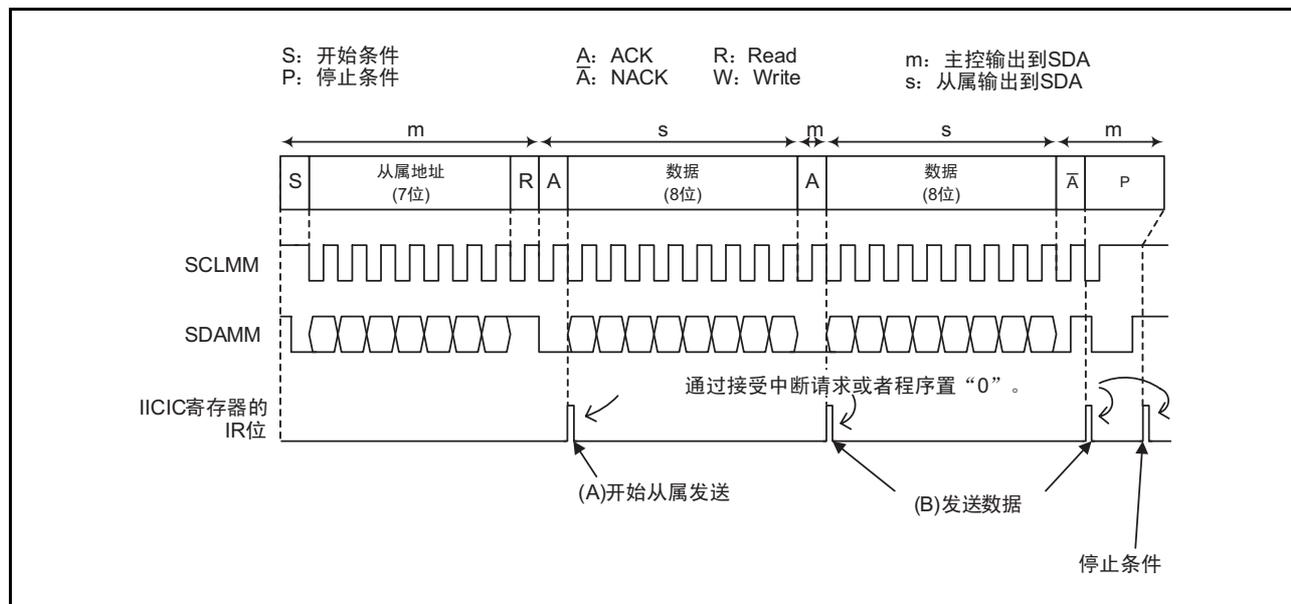


图 25.20 从属发送的运行例子

## (A) 开始从属发送

（通过 I<sup>2</sup>C-bus 中断程序）

- (1) 确认 S10 寄存器的内容，如果 TRX 位为“1”，就进行从属发送。
- (2) 将发送数据写到 S00 寄存器。

## (B) 发送数据

（通过 I<sup>2</sup>C-bus 中断程序）

- (1) 将发送数据写到 S00 寄存器。

即使在发送最后的数据时发生 ACK 时钟的中断，也必须将虚拟数据写到 S00 寄存器。如果写 S00 寄存器，SCLMM 引脚就被释放。

### 25.4 中断

I<sup>2</sup>C 电路发生中断请求。I<sup>2</sup>C 电路的中断如图 25.21 和表 25.16 所示。

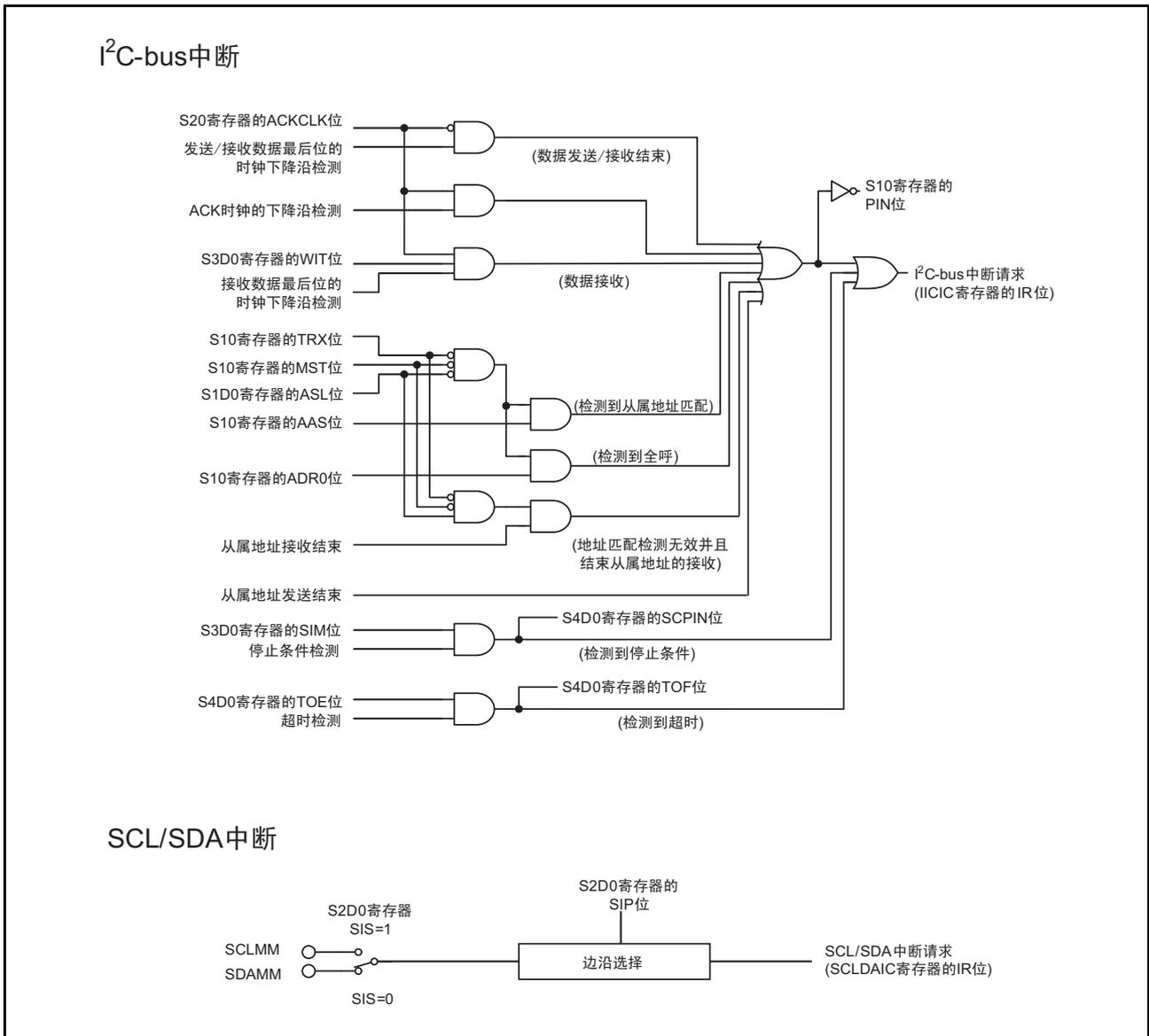


图 25.21 I<sup>2</sup>C 电路的中断

表 25.16 I<sup>2</sup>C 电路的中断

中断	中断源	相关位（寄存器：位）		中断控制寄存器
		允许中断	中断请求	
I <sup>2</sup> C-bus 中断	结束数据的发送 / 接收。 当 ACKCKL 为 “0” 时，检测到 SCLMM 引脚的发送 / 接收数据最后时钟的下降沿； 当 ACKCKL 为 “1” 时，检测到 SCLMM 引脚的 ACK 时钟的下降沿。	—	S10: PIN	IICIC
	接收到数据（ACK 时钟前）。 检测到 SCLMM 引脚的发送 / 接收数据最后时钟的下降沿	S3D0: WIT		
	检测到从属地址匹配。 在从属接收模式中，以寻址格式接收到的从属地址和 SAD6 ~ SAD0 位匹配（S10 寄存器的 AAS 位为 “1”）。	—		
	检测到全呼。 在从属接收模式中，以寻址格式检测到全呼（S10 寄存器的 ADR0 位为 “1”）。			
	在从属接收模式中，以自由格式结束从属地址的接收。			
	检测到停止条件。	S3D0: SIM	S4D0: SCPIN	
检测到超时。	S4D0: TOE	S4D0: TOF		
SCL/SDA 中断	检测到 SCLMM 引脚或者 SDAMM 引脚的输入 / 输出信号的上升沿或者下降沿。	—	—	SCLDAIC

中断控制的详细内容请参照“14.7 中断控制”，I<sup>2</sup>C 电路的中断相关寄存器如表 25.17 所示。

表 25.17 I<sup>2</sup>C 电路的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
007Bh	I <sup>2</sup> C-bus 接口中断控制寄存器	IICIC	XXXX X000b
007Ch	SCL/SDA 中断控制寄存器	SCLDAIC	XXXX X000b
0206h	中断源选择寄存器 2	IFSR2A	00h

在使用 I<sup>2</sup>C-bus 接口中断时，必须将 IFSR2A 寄存器的 IFSR22 位置 “1”（I<sup>2</sup>C-bus 中断）。

在使用 SCL/SDA 中断时，必须将 IFSR2A 寄存器的 IFSR23 位置 “1”（SCL/SDA 中断）。

SCL/SDA 中断在等待模式和停止模式中都有效。

对于 SCL/SDA 中断，如果更改 S1D0 寄存器的 ES0 位、S2D0 寄存器的 SIP 位或者 S2D0 寄存器的 SIS 位，SCLDAIC 寄存器的 IR 位就有可能变为 “1”（有中断请求）。因此，在更改这些位时，必须进行以下的设定。另外，请参照“14.13 使用中断时的注意事项”。

1. 将 SCLDAIC 寄存器的 ILVL2 ~ ILVL0 位置 “000b”（禁止中断）。
2. 设定 S1D0 寄存器的 ES0 位、S2D0 寄存器的 SIP 位和 SIS 位。
3. 将 SCLDAIC 寄存器的 IR 位置 “0”（无中断请求）。

## 25.5 使用多主控 I<sup>2</sup>C-bus 接口时的注意事项

### 25.5.1 CPU 时钟的限制

当 CM0 寄存器的 CM07 位为“1”（CPU 时钟为副时钟）时，不能存取“表 25.4 寄存器结构”中所示的寄存器。必须在将 CM07 位置“0”（主时钟或者内部振荡器时钟）后进行存取。

### 25.5.2 寄存器的存取

表示存取 I<sup>2</sup>C 电路的各控制寄存器时的注意事项。“发送和接收过程中”是指从（发送 / 接收从属地址或者 1 字节数据的）1 个时钟的上升沿到 ACK 时钟的下降沿（当 ACKCLK 位为“0”（无 ACK 时钟）时，到第 8 个时钟的下降沿）为止。

#### 25.5.2.1 S00 寄存器

不能在发送和接收过程中写此寄存器。

#### 25.5.2.2 S1D0 寄存器

不能在发送和接收过程中改写 IHR 位以外的位。

#### 25.5.2.3 S20 寄存器

不能在发送和接收过程中改写 ACKBIT 位以外的位。

#### 25.5.2.4 S3D0 寄存器

- 不能对此寄存器使用位处理指令（读-改-写指令）。
- 必须在 S1D0 寄存器的 ES0 位为“0”（禁止 I<sup>2</sup>C 电路）时改写 ICK1 ~ ICK0 位。

#### 25.5.2.5 S4D0 寄存器

必须在 S1D0 寄存器的 ES0 位为“0”（禁止 I<sup>2</sup>C 电路）时改写 ICK4 ~ ICK2 位。

#### 25.5.2.6 S10 寄存器

- 不能对此寄存器使用位处理指令（读-改-写指令）。
- 不能在 MST 位和 TRX 位发生变化时写此寄存器。

MST 位和 TRX 位的变化时序如“图 25.13 开始条件的检测” ~ “图 25.15 从属地址 / 数据的发送 / 接收结束时的运行”所示。

## 26. CEC (Consumer Electronics Control) 功能

### 26.1 概要

CEC 功能是对应 HDMI (High-Definition Multimedia Interface) 规格的发送和接收 CEC 信号 (设备控制信号) 的电路。

CEC 功能的规格和输入 / 输出引脚分别如表 26.1 和表 26.3 所示, CEC 功能的框图如图 26.1 所示。

表 26.1 CEC 功能的规格 (1/2)

项目	内容
计数源	fC 或者定时器 A0 下溢 在任何情况下, 频率必须为 32.768kHz, 振荡容许误差在 $\pm 1\%$ 以内。
数据格式	开始位: 1 位 数据位: 8 位 EOM 位: 1 位 ACK 位: 1 位
发送开始条件	开始发送时需要以下的条件: <ul style="list-style-type: none"> <li>CECC3 寄存器的 CTXDEN 位为 “1” (允许发送)</li> </ul>
接收开始条件	开始接收时需要以下的条件: <ul style="list-style-type: none"> <li>CECC3 寄存器的 CRXDEN 位为 “1” (允许接收)</li> <li>检测到开始位</li> </ul>
中断请求的发生时序	发送中断的发生时序 <ul style="list-style-type: none"> <li>在 8 位数据发送结束时</li> <li>在 10 位数据发送结束时</li> </ul> 发送错误中断的发生时序 <ul style="list-style-type: none"> <li>在发送仲裁失败时</li> <li>在发送时接收 NACK (在 Broadcast 发送时接收 ACK)</li> </ul> 接收中断的发生时序 <ul style="list-style-type: none"> <li>在 8 位数据接收结束时</li> <li>在 10 位数据接收结束时</li> <li>能将上述接收中断限定在 Destination 地址匹配或者 Broadcast 时</li> <li>在开始位接收结束时</li> </ul> 接收错误中断的发生时序 <ul style="list-style-type: none"> <li>在接收容许范围以外的信号时</li> </ul>
错误检测	仲裁失败 如果在发送时处于以下任意的状态, 就能检测到仲裁失败: <ul style="list-style-type: none"> <li>在将 CEC 引脚从 Hi-Z 转换为 “L” 电平输出时, CEC 引脚的电平已经为 “L” 电平。</li> <li>在将 CEC 引脚从 “L” 电平输出转换为 Hi-Z 时, 即使超出接收容许范围, 引脚也为 “L” 电平。</li> </ul> 发送错误 CCTB2 寄存器的 CCTBA 位的值和 CECC2 寄存器的 CTNACK 位的值相同。 接收容许范围错误 数据位的 “L” 电平期间或者 “H” 电平期间在接收容许范围外。

表 26.2 CEC 功能的规格 (2/2)

项目	内容
选择功能	<p>数字滤波器有效 / 无效的选择</p> <p>发送停止的指定</p> <ul style="list-style-type: none"> <li>可通过 ACK 或者 NACK 指定发送停止。</li> </ul> <p>仲裁失败的检测条件</p> <ul style="list-style-type: none"> <li>可选择以下任意一项： <ul style="list-style-type: none"> <li>在发送开始位和 Initiator 地址的数据位时</li> <li>在发送开始位和全部数据位时</li> </ul> </li> </ul> <p>发送上升时序的指定</p> <ul style="list-style-type: none"> <li>可指定规格值 <math>-180\mu\text{s}</math> ~ 规格值 <math>+30\mu\text{s}</math> (8 个阶段)</li> </ul> <p>发送下降时序的指定</p> <ul style="list-style-type: none"> <li>开始位可指定规格值 <math>-160\mu\text{s}</math> ~ 规格值</li> <li>数据位可指定规格值 <math>-310\mu\text{s}</math> ~ 规格值 (各 4 个阶段)</li> </ul> <p>接收允许范围的指定</p> <ul style="list-style-type: none"> <li>可指定以下任意一项： <ul style="list-style-type: none"> <li>只对下降沿进行检波</li> <li>对下降沿和上升沿进行检波</li> </ul> </li> </ul> <p>接收时的 ACK 输出</p> <ul style="list-style-type: none"> <li>可选择以下任意一项： <ul style="list-style-type: none"> <li>程序插入 <ul style="list-style-type: none"> <li>通过 CCRB2 寄存器的 CCRBAO 位指定。</li> </ul> </li> <li>硬件插入 <ul style="list-style-type: none"> <li>在 Destination 地址匹配时输出 ACK；在不匹配或者 Broadcast 时，输出 NACK。</li> </ul> </li> </ul> </li> </ul> <p>开始位判断容许范围的指定</p> <ul style="list-style-type: none"> <li>指定 <math>\pm 200\mu\text{s}</math> 或者 <math>\pm 300\mu\text{s}</math></li> </ul> <p>数据位判定容许范围的指定</p> <ul style="list-style-type: none"> <li>可指定以下任意一项： <ul style="list-style-type: none"> <li>下降沿到上升沿期间： <math>\pm 200\mu\text{s}</math></li> <li>下降沿到下降沿期间： <math>\pm 350\mu\text{s}</math></li> <li>下降沿到上升沿期间： <math>\pm 300\mu\text{s}</math></li> <li>下降沿到下降沿期间： <math>\pm 500\mu\text{s}</math></li> </ul> </li> </ul> <p>在发生接收错误时，“L”电平脉冲输出的指定</p> <ul style="list-style-type: none"> <li>在发生接收错误时，可指定是否输出错误“L”电平脉冲。</li> </ul> <p>在发生接收错误时，“L”电平脉冲输出的等待控制</p> <ul style="list-style-type: none"> <li>能选择以下任意一项： <ul style="list-style-type: none"> <li>如果在发生接收错误时 CEC 输入信号为“L”电平，就与 CEC 输入信号的上升沿同步，输出错误“L”电平脉冲。</li> <li>与 CEC 输入信号的状态无关，在发生错误后立即输出错误“L”电平脉冲。</li> </ul> </li> </ul>

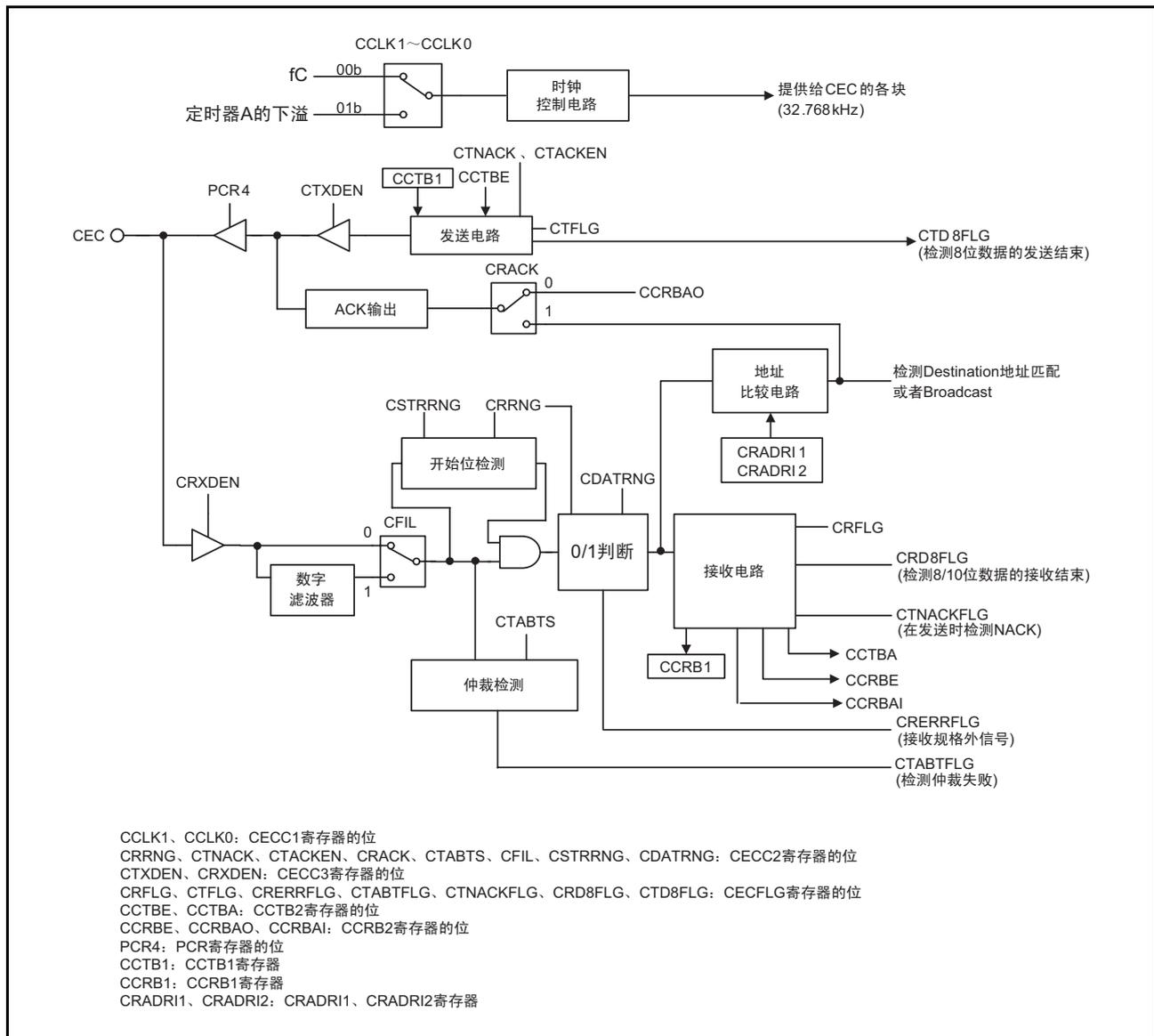


图 26.1 CEC 功能的框图

表 26.3 输入 / 输出引脚

引脚名	输入 / 输出	功能
CEC	输入 / 输出 (注 1)	CEC 输入 / 输出 (N 沟道漏极开路)

注 1. 必须将引脚复用的端口方向位置“0”(输入模式)。

## 26.2 寄存器说明

CEC 功能的寄存器和位与计数源同步运行。如果通过程序更改寄存器的值，寄存器的内容就立即被改写，而内部电路要等待计数源的时序才运行。

表 26.4 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0350h	CEC 功能控制寄存器 1	CECC1	XXXX X000b
0351h	CEC 功能控制寄存器 2	CECC2	00h
0352h	CEC 功能控制寄存器 3	CECC3	XXXX 0000b
0353h	CEC 功能控制寄存器 4	CECC4	00h
0354h	CEC 标志寄存器	CECFLG	00h
0355h	CEC 中断源选择寄存器	CISEL	00h
0356h	CEC 发送缓冲寄存器 1	CCTB1	00h
0357h	CEC 发送缓冲寄存器 2	CCTB2	XXXX XX00b
0358h	CEC 接收缓冲寄存器 1	CCRB1	00h
0359h	CEC 接收缓冲寄存器 2	CCRB2	XXXX X000b
035Ah	CEC 接收 Follower 地址的设定寄存器 1	CRADRI1	00h
035Bh	CEC 接收 Follower 地址的设定寄存器 2	CRADRI2	00h
0366h	端口控制寄存器	PCR	0000 0XX0b

### 26.2.1 CEC 功能控制寄存器 1 (CECC1)



#### CECEN (CEC 有效位) (b0)

必须通过 CCLK1 位和 CCLK0 位选择计数源，并且在计数源稳定时将 CECEN 位置“1” (CEC 有效)。如果将 CECEN 位置“0” (CEC 无效)，CEC 功能的电路就被复位。

#### CCLK1 和 CCLK0 (时钟源选择位) (b2 ~ b1)

必须在 CECEN 位为“0” (CEC 无效) 时更改 CCLK1 位和 CCLK0 位。



26.2.3 CEC 功能控制寄存器 3 (CECC3)



CTXDEN (发送允许位) (b0)

CRXDEN (接收允许位) (b1)

如果更改这些位，就在至少经过 1 个时钟源周期后，允许或者禁止发送和接收。

CREGCLR (接收边沿检测标志的清除位) (b2)

如果在 CEC 输入为 Hi-Z 时给 CREGCLR 位写“1”，CECC4 寄存器的 CREGFLG 位就变为“0”。即使在 CEC 输入为“L”电平时给 CREGCLR 位写“1”，CREGFLG 位也不变。

CREGCLR 位保持写入值。如果为了再次将 CREGFLG 位置“0”而给 CREGCLR 位写“1”，就必须先给 CREGCLR 位写“0”，然后写“1”。

CREGFLG 位和 CREGCLR 位的运行如图 26.2 所示。

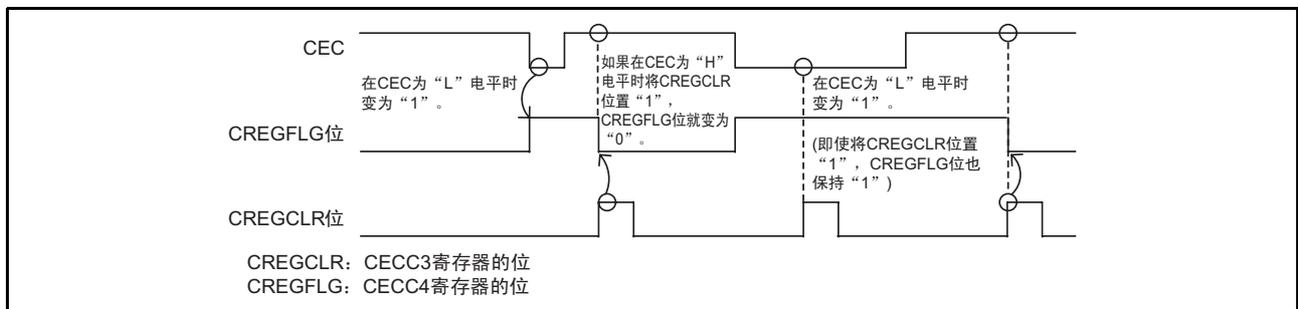


图 26.2 CREGFLG 位和 CREGCLR 位的运行

CEOMI (EOM 无效位) (b3)

当 EOM 位为“1”时，能通过 CEOMI 位选择停止或者继续运行。EOM 位为“1”时的运行如表 26.6 所示。

当 CEOMI 位为“1” (EOM 无效) 时，在发送 EOM “1” 后继续发送数据。如果要停止发送，就必须将 CECC3 寄存器的 CTXDEN 位置“0” (禁止发送)。

表 26.6 EOM 位为“1”时的运行

CEOMI 位	EOM 位为“1”时的运行	
	接收	发送
0	忽视接收到 EOM “1” 后的数据接收。 (等待开始位)	在发送 EOM “1” 后，不发送数据。
1	在接收到 EOM “1” 后，也给接收的数据返回 ACK/NACK。	在发送 EOM “1” 后，也发送数据。

## 26.2.4 CEC 功能控制寄存器 4 (CECC4)

CEC功能控制寄存器4		符号	地址	复位后的值	
b7 b6 b5 b4 b3 b2 b1 b0		CECC4	地址0353h	00h	
		位符号	位名	功能	RW
		CRISE0	上升时序指定位	b2 b1 b0 0 0 0: 规格值 0 0 1: 规格值-30 $\mu$ s 0 1 0: 规格值-60 $\mu$ s 0 1 1: 规格值-90 $\mu$ s 1 0 0: 规格值-120 $\mu$ s 1 0 1: 规格值-150 $\mu$ s 1 1 0: 规格值-180 $\mu$ s 1 1 1: 规格值+30 $\mu$ s	RW
		CRISE1		RW	
		CRISE2		RW	
		CABTEN	错误“L”电平脉冲的输出允许位	0: 禁止 1: 允许	RW
		CFALL0	下降时序指定位	参照位的说明。	RW
		CFALL1			RW
		CREGFLG	接收边沿检测标志	0: 未检测到 1: 检测到	RO
		CABTWEN	错误“L”电平脉冲的输出等待控制位	0: 与CEC信号的状态无关, 立即输出“L”电平脉冲。 1: 与CEC信号的上升沿同步, 输出电平脉冲。	RW

## CRISE2 ~ CRISE0 (上升时序指定位) (b2 ~ b0)

CRISE2 ~ CRISE0 位是指定发送时的信号上升时序的位。开始位和数据位的上升时序相同。

## CABTEN (错误“L”电平脉冲的输出允许位) (b3)

当 CABTEN 位为“1” (允许接收错误时的“L”电平脉冲输出) 时, 如果接收时的数据位超过接收容许范围, 就输出 3.6ms 的“L”电平脉冲。

能通过 CABTWEN 位选择输出时序。

## CFALL1 ~ CFALL0 (下降时序指定位) (b5 ~ b4)

CFALL1 ~ CFALL0 位是指定发送时的信号下降时序的位。

表 26.7 发送时的信号下降时序

CFALL1 ~ CFALL0 位	下降时序	
	开始位	数据位
00b	规格值	规格值
01b	规格值 -40 $\mu$ s	规格值 -190 $\mu$ s
10b	规格值 -100 $\mu$ s	规格值 -250 $\mu$ s
11b	规格值 -160 $\mu$ s	规格值 -310 $\mu$ s

**CREGFLG (接收边沿检测标志) (b6)**

请参照“图 26.2 CREGFLG 位和 CREGCLR 位的运行”。

[为“0”的条件]

- 在 CEC 输入为 Hi-Z 时，给 CECC3 寄存器的 CREGCLR 位写“1”。

[为“1”的条件]

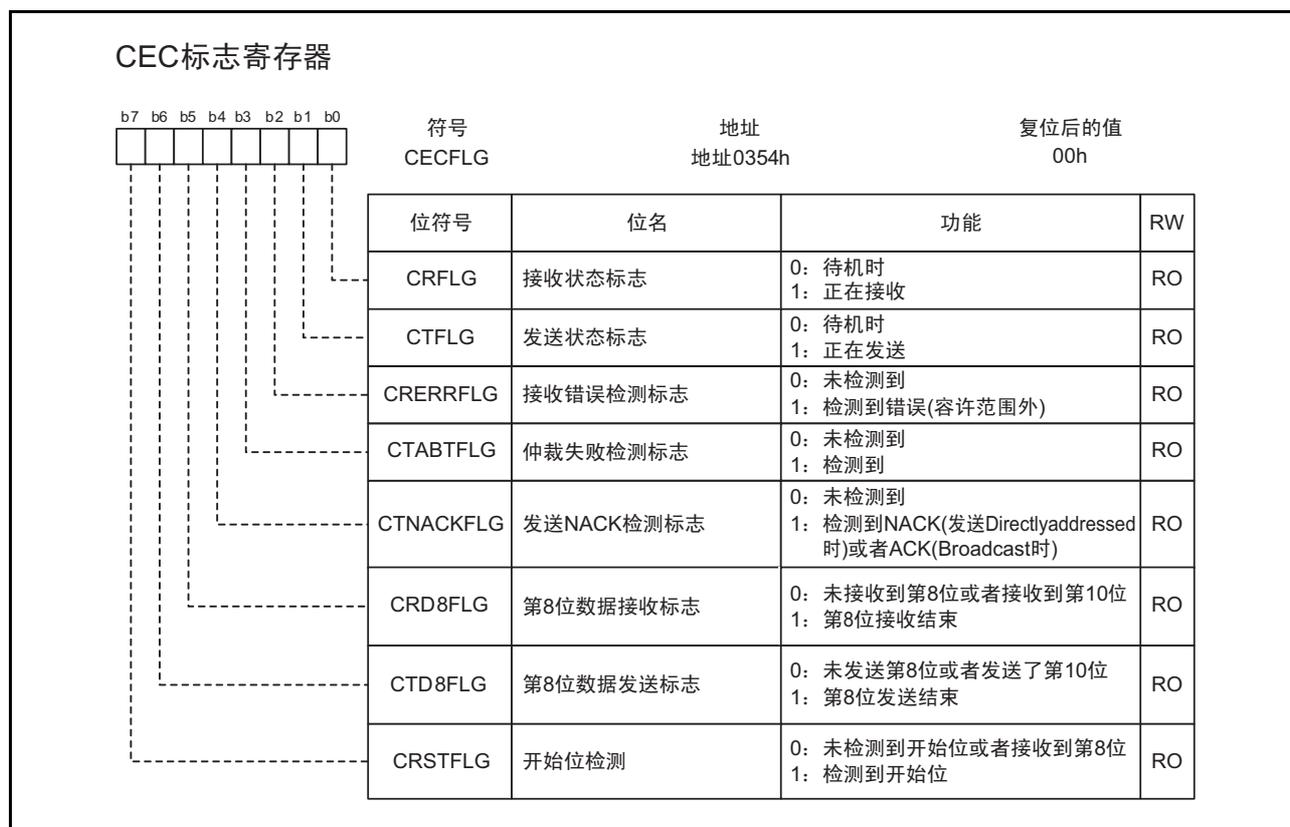
- CEC 输入为“L”电平。

**CABTWEN (错误“L”电平脉冲的输出等待控制位) (b7)**

此位在 CABTEN 位为“1” (允许接收错误时的“L”电平脉冲输出) 时有效。

当 CABTWEN 位为“1” (与 CEC 信号的上升沿同步输出“L”电平脉冲) 时，如果在 CEC 输入为“L”电平时发生接收错误，就从此后的 CEC 信号的上升沿输出 3.6ms 的“L”电平脉冲。如果在发生接收错误后经过 3.6ms，还没有 CEC 信号的上升沿，就视为其他器件输出了错误“L”电平脉冲，而不输出“L”电平脉冲。

## 26.2.5 CEC 标志寄存器 (CECFLG)



## CRFLG (接收状态标志) (b0)

[为“0”的条件]

- 待机时

[为“1”的条件]

- 正在接收
- 在CECC4寄存器的CABTEN位为“1”(允许错误“L”电平输出)时,正在输出错误“L”电平脉冲。

## CRERRFLG (接收错误检测标志) (b2)

[为“0”的条件]

- 将CECC3寄存器的CRXDEN位置“0”(禁止接收)。

[为“1”的条件]

- 数据位的“L”电平期间或者“H”电平期间在接收容许范围外。

## CTABTFLG (仲裁失败检测标志) (b3)

[为“0”的条件]

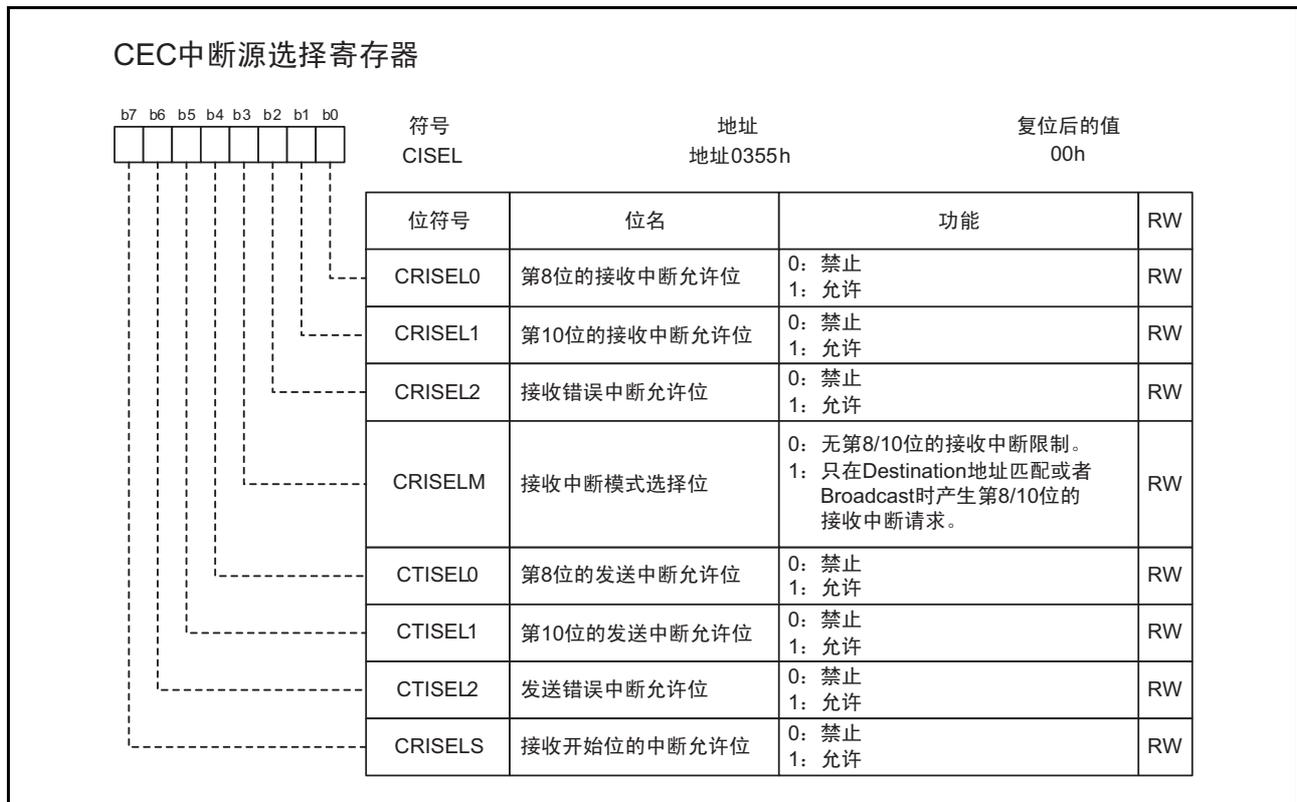
- 将CECC3寄存器的CTXDEN位置“0”(禁止发送)。

## CTNACKFLG (发送 NACK 检测标志) (b4)

[为“0”的条件]

- 将CECC3寄存器的CTXDEN位置“0”(禁止发送)。

## 26.2.6 CEC 中断源选择寄存器 (CISEL)



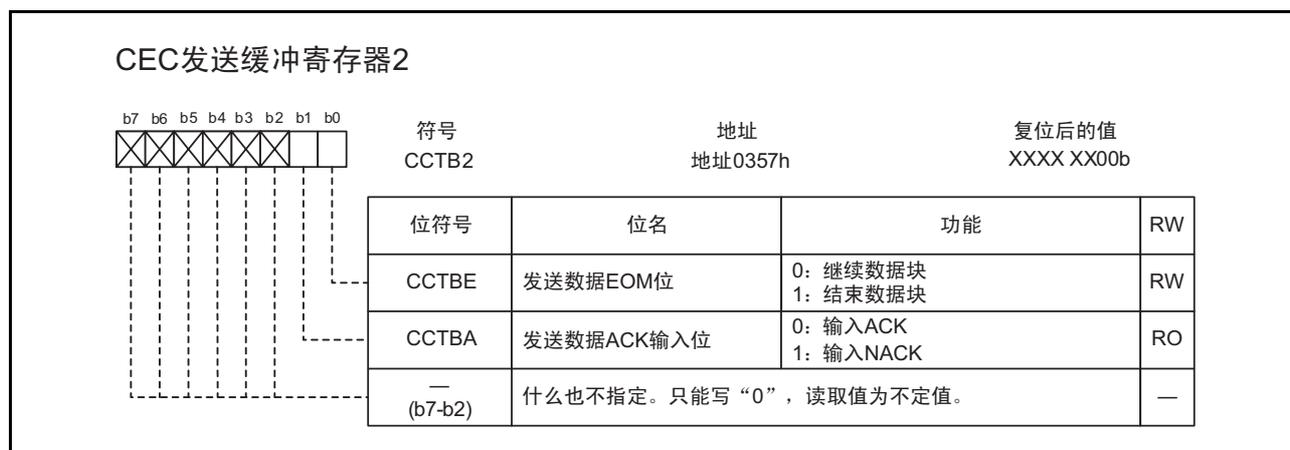
必须在 CECC1 寄存器的 CECEN 位为 “0” (CEC 无效) 时更改此寄存器。

## 26.2.7 CEC 发送缓冲寄存器 1 (CCTB1)



必须在 CECC3 寄存器的 CTXDEN 位为 “0” (禁止发送) 时, 或者在 CTXDEN 位为 “1” 并且 CECFLG 寄存器的 CTD8FLG 为 “1” (在发送第 8 位后, 正在发送 EOM 位和 ACK 位) 时, 改写此寄存器。不能在 CTXDEN 位为 “1” 并且 CTD8FLG 为 “0” (正在发送第 1 ~ 8 位) 时改写此寄存器。

## 26.2.8 CEC 发送缓冲寄存器 2 (CCTB2)



## CCTBE (发送数据 EOM 位) (b0)

必须在 CECC3 寄存器的 CTXDEN 位为 “0” (禁止发送) 时, 或者在 CTXDEN 位为 “1” 并且 CECFLG 寄存器的 CTD8FLG 为 “1” (在发送第 8 位后, 正在发送 EOM 位和 ACK 位) 时, 改写此位。不能在 CTXDEN 位为 “1” 并且 CTD8FLG 为 “0” (正在发送第 1 ~ 8 位) 时改写此位。

## CCTBA (发送数据 ACK 输入位) (b1)

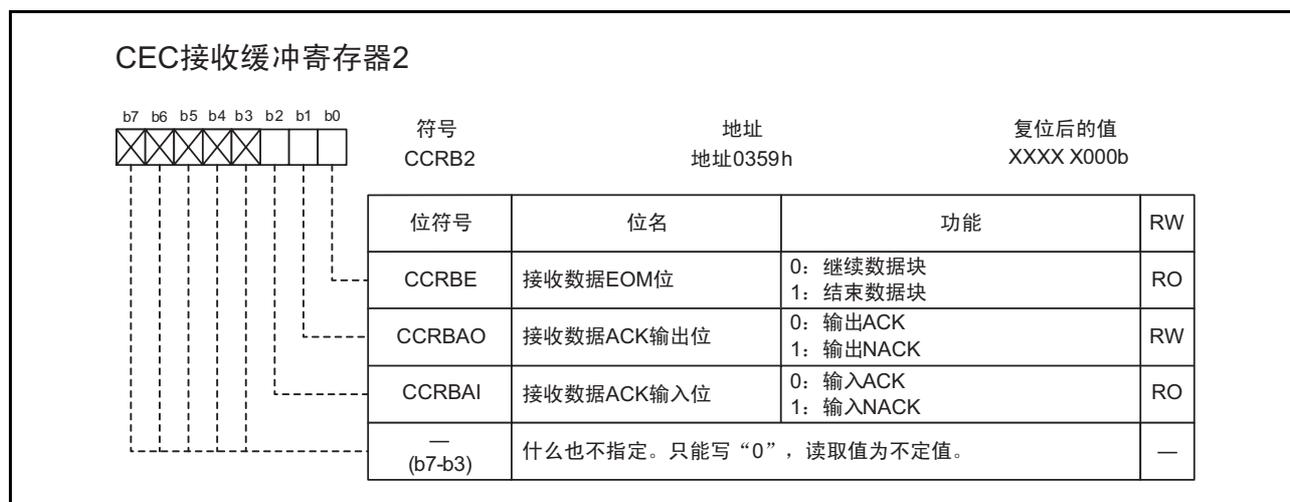
必须在发送第 10 位 (ACK 位) 后 (在 CECFLG 寄存器的 CTD8FLG 位从 “1” 变为 “0” 后) 读此位。

## 26.2.9 CEC 接收缓冲寄存器 1 (CCRB1)



必须在接收到第 8 位后 (在 CECFLG 寄存器的 CRD8FLG 从 “0” 变为 “1” 后) 读 CCRB1 寄存器。

## 26.2.10 CEC 接收缓冲寄存器 2 (CCRB2)



## CCRBE (接收数据 EOM 位) (b0)

必须在接收到第 10 位 (ACK 位) 后 (在 CECFLG 寄存器的 CRD8FLG 位从 “1” 变为 “0” 后) 读此位。

## CCRBAO (接收数据 ACK 输出位) (b1)

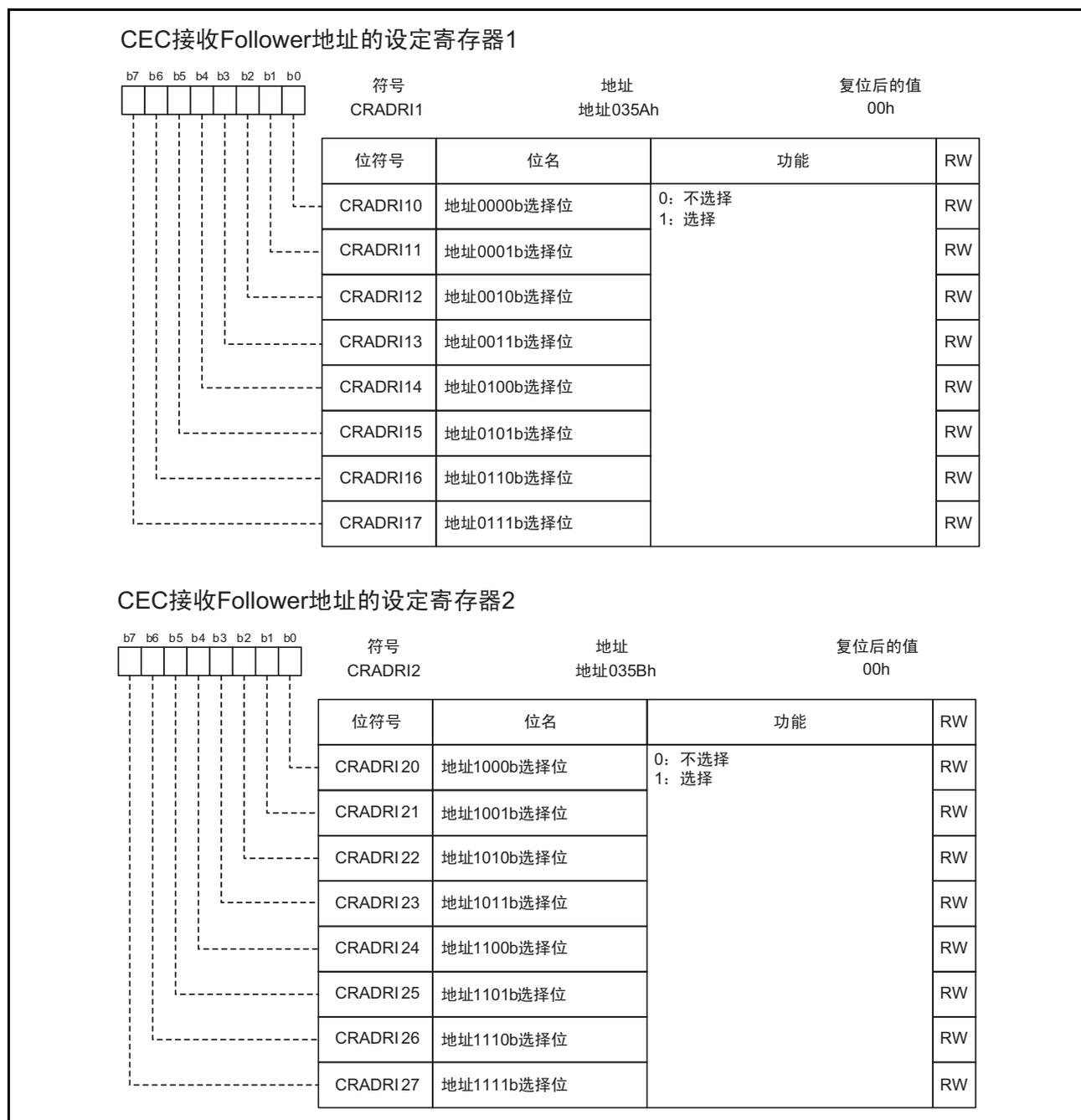
此位在 CECC2 寄存器的 CRACK 位为 “0” (程序插入) 时有效。

必须在 CECC3 寄存器的 CRXDEN 位为 “0” (禁止接收) 时, 或者在 CRXDEN 位为 “1” 并且正在接收开始位到 EOM 位的数据时, 改写此位。不能在发送 ACK 位时改写此位。

## CCRBAL (接收数据 ACK 输入位) (b2)

必须在接收到第 10 位 (ACK 位) 后 (在 CECFLG 寄存器的 CRD8FLG 位从 “1” 变为 “0” 后) 读此位。

### 26.2.11 CEC 接收 Follower 地址的设定寄存器 1 (CRADRI1)、 CEC 接收 Follower 地址的设定寄存器 2 (CRADRI2)



必须选择接收 Follower 地址 (自地址)。

必须在 CECC1 寄存器的 CECEN 位为 “0” (CEC 无效) 时更改 CRADRI1 寄存器和 CRADRI2 寄存器。

如果将 CRADRI27 位置 “1” (选择地址 “1111b”), 就在 Follower 地址为 “1111b” (Broadcast) 并且 CECC2 寄存器的 CRACK 位为 “1” (通过硬件插入接收时的 ACK 输出) 时, 返回 ACK。

在本章节中, 有些地方将 “接收到的 Destination 地址和通过 CRADRI1 寄存器或者 CRADRI2 寄存器选择的地址匹配” 记述为 “Destination 地址匹配”。

## 26.2.12 端口控制寄存器 (PCR)

端口控制寄存器			
	符号 PCR	地址 地址0366h	复位后的值 0000 0XX0b
位符号	位名	功能	RW
PCR0	端口P1控制位	读P1寄存器时的运行。 0: 为输入端口时, 读P1_0~P1_7引脚的输入电平。 为输出端口时, 读端口锁存器。 1: 与输入端口和输出端口无关, 读端口锁存器。	RW
$\overline{(b2-b1)}$	什么也不指定。只能写“0”, 读取值为不定值。		—
$\overline{(b3)}$	保留位	必须置“0”。	RW
PCR4	CEC输出允许位	0: 禁止CEC输出 1: 允许CEC输出	RW
PCR5	$\overline{INT6}$ 输入允许位	0: 允许 1: 禁止	RW
PCR6	$\overline{INT7}$ 输入允许位	0: 允许 1: 禁止	RW
PCR7	键输入允许位	0: 允许 1: 禁止	RW

## PCR4

在使用 CEC 功能时, 必须将 PCR4 位置“1”(允许 CEC 输出)。

## 26.3 运行说明

### 26.3.1 规格值和输入 / 输出时序

CEC 的发送 / 接收以计数源的周期为基准。

因此，在输出时，将计数源周期中最接近 CEC 规格值的时序作为规格值，使输出波形发生变化；在输入时，通过计数源周期对输入波形进行采样。

虽然用数值表示接收容许范围和输出时序的选择，但是通过计数源周期中最接近该数值的时序进行实际的输入 / 输出。

### 26.3.2 计数源

必须通过 CECC1 寄存器的 CCLK1 位和 CCLK0 位选择 fC 或者定时器 A0 下溢。在任何情况下，都必须将时钟频率设定为 32.768kHz，振荡容许误差设定在  $\pm 1\%$  以内。在通过 CCLK1 位和 CCLK0 位选择计数源后并且在计数源稳定时，必须将 CECC1 寄存器的 CECEN 位置 “1” (CEC 有效)。

在使用 fC 时，必须将 PM2 寄存器的 PM25 位置 “1” (允许提供外围功能时钟 fC)。fC 的详细内容请参照 “8. 时钟发生电路”。

在将定时器 A0 下溢作为计数源的情况下，在定时器 A0 每次发生下溢时，定时器 A0 的内部信号就反相。因此内部信号为计数源，所以 2 个定时器 A0 的下溢周期为 1 个计数源周期。选择定时器 A0 下溢时的计数源如图 26.3 所示。必须在定时器模式并且无选通功能时使用定时器 A0，定时器 A0 的详细内容请参照 “17. 定时器 A”。

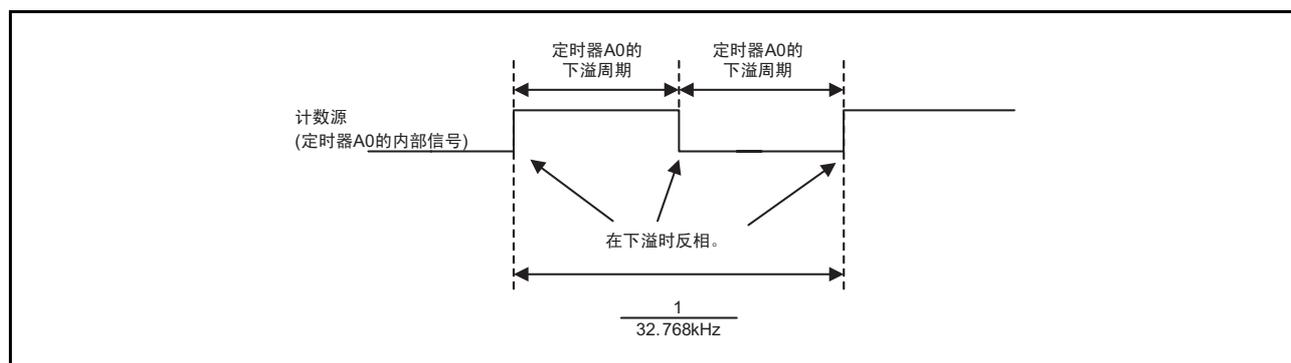


图 26.3 选择定时器 A0 下溢时的计数源

### 26.3.3 CEC 输入 / 输出

CEC 输入 / 输出与输入 / 输出端口和  $\overline{\text{NMI}}$  输入引脚复用。在使用 CEC 输入 / 输出时，必须进行以下的设定：

- 将 PM2 寄存器的 PM24 位置 “0” (禁止 NMI 中断)。
- 将 PCR 寄存器的 PCR4 位置 “1” (允许 CEC 输出)。
- 将 PD8 寄存器的 PD8\_5 位置 “0” (输入模式)。

另外，CEC 输入有数字滤波器 (参照 “26.3.4 数字滤波器”)。

### 26.3.4 数字滤波器

CEC 引脚的输入与计数源同步被输入到内部电路。当 CECC2 寄存器的 CFIL 位为“1”（数字滤波器有效）时，如果 CEC 引脚的输入连续 2 次相同，就将该电平输入到内部电路。数字滤波器如图 26.4 所示。

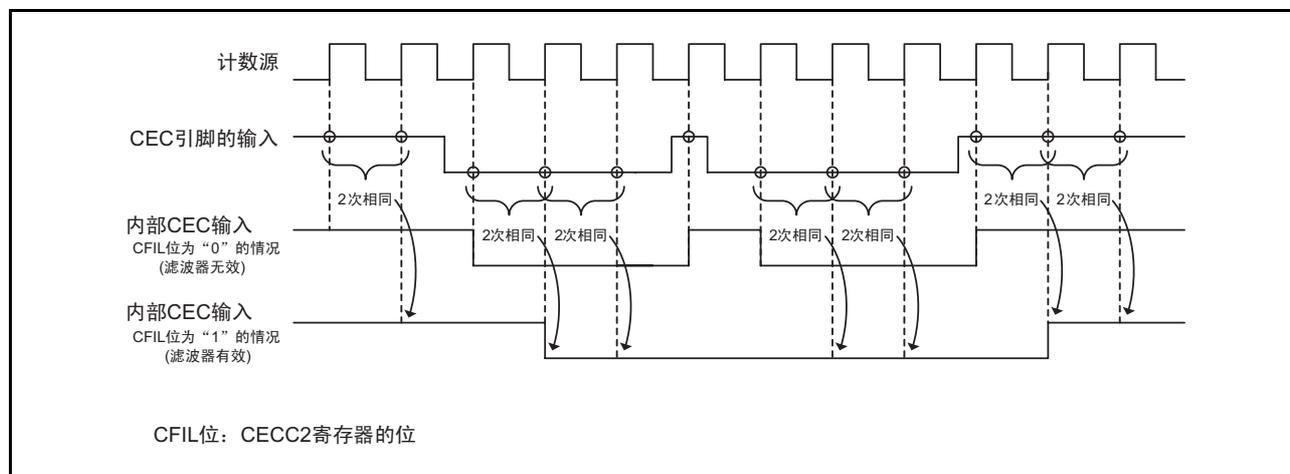


图 26.4 数字滤波器

### 26.3.5 接收

#### 26.3.5.1 开始位的判断

能通过 CECC2 寄存器的 CRRNG 位选择开始位和数据位的判断时序。必须通过 CECC2 寄存器的 CSTRNG 位选择开始位的容许范围，开始位的判断容许范围如图 26.5 所示。

如果检测到容许范围的开始位，CECFLG 寄存器的 CRSTFLG 位就变为“1”（检测到开始位）。

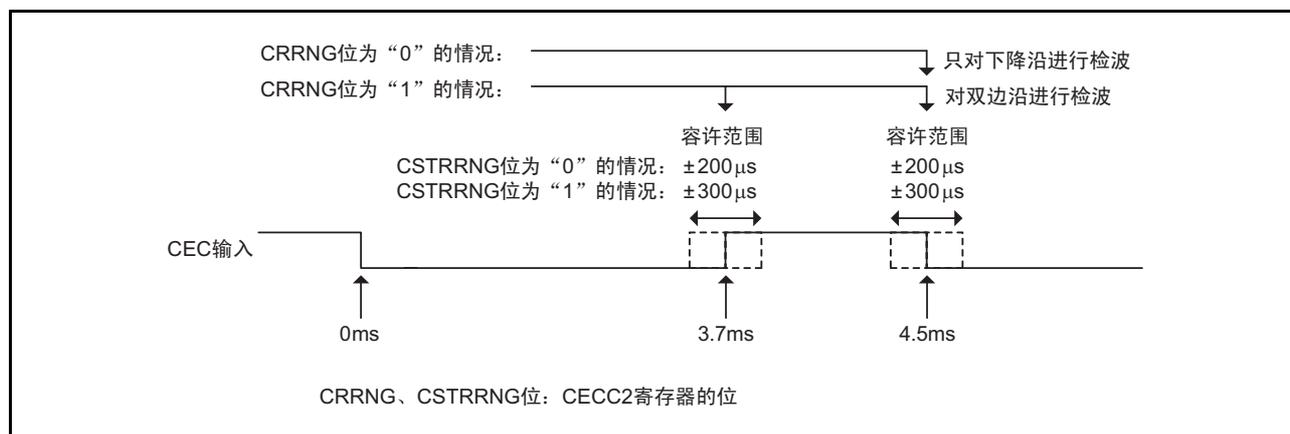


图 26.5 开始位的判断容许范围

#### 26.3.5.2 数据位的判断

能通过 CECC2 寄存器的 CRRNG 位选择开始位和数据位（开始位以外的位）的判断时序。必须通过 CECC2 寄存器的 CDATRNG 位选择数据位的容许范围，数据位的判断容许范围（CRRNG 位为“0”）如图 26.6 所示。

当 CRRNG 位为“0”（只对下降沿进行检波的容许范围）时，如果上升沿在 1.05ms 之前，就判断为数据 1；如果上升沿在 1.05ms 之后，就判断为数据 0。

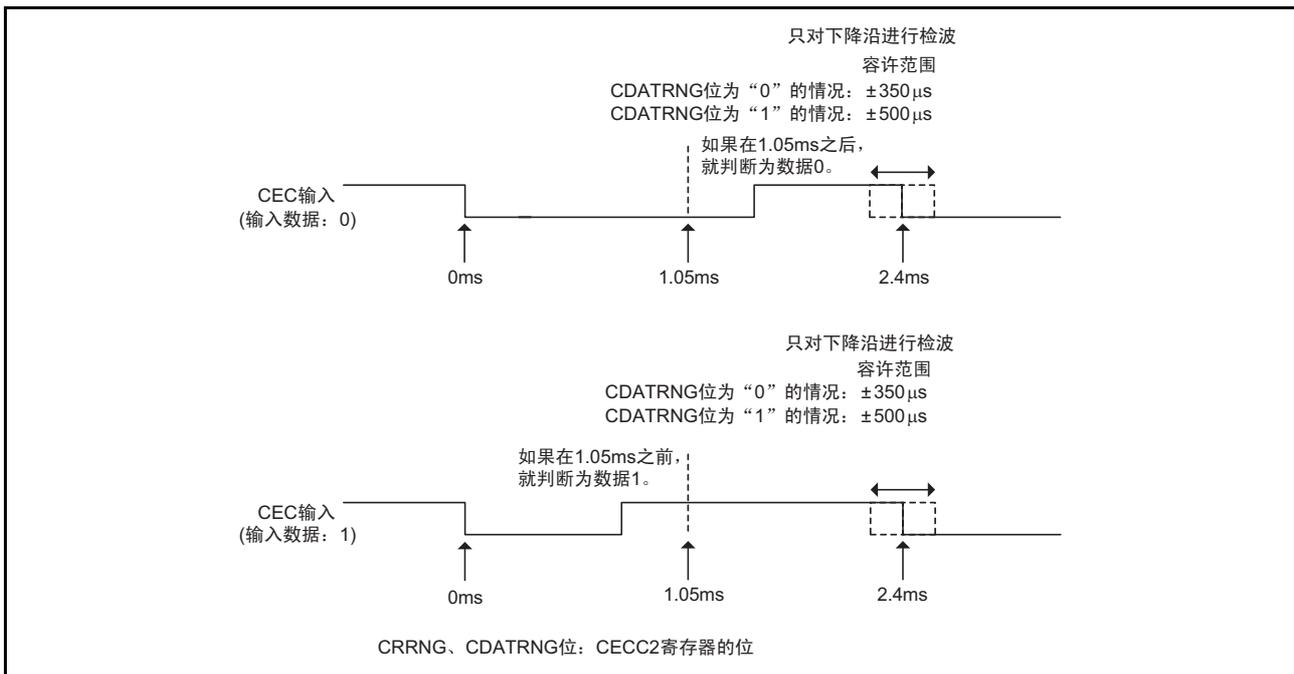


图 26.6 数据位的判断容许范围 (CRRNG 位为“0”的情况)

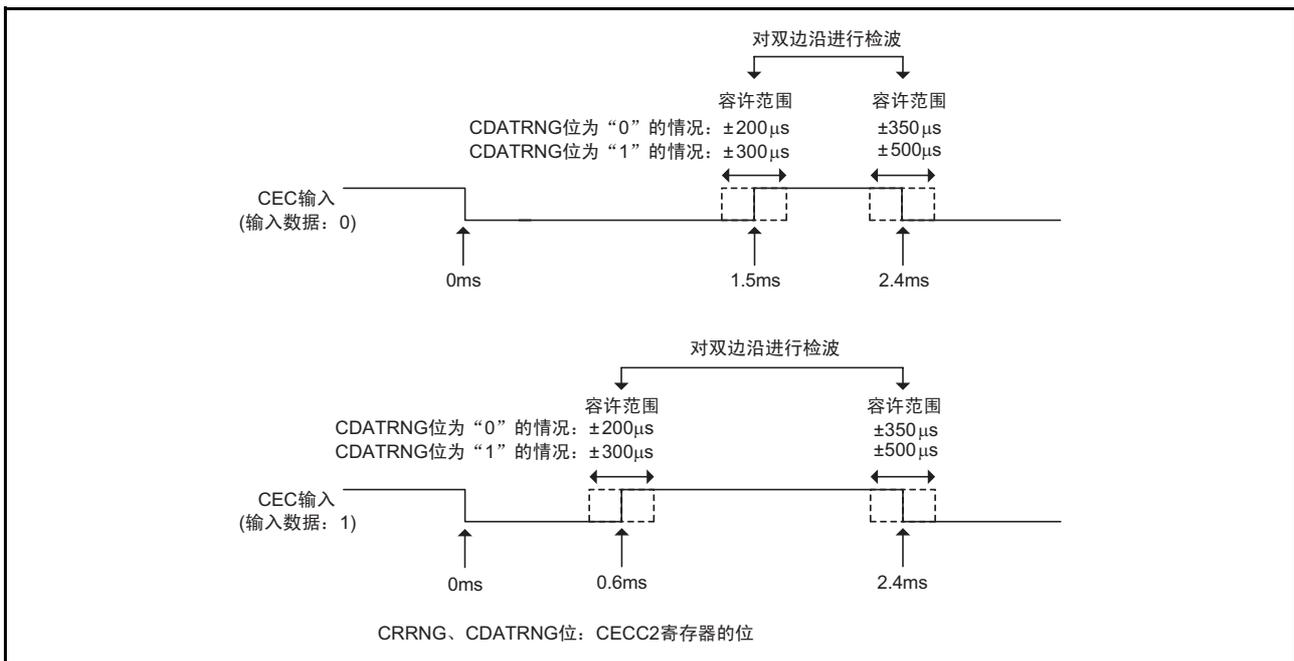


图 26.7 数据位的判断容许范围 (CRRNG 位为“1”的情况)

如果数据位超出判断容许范围，就发生接收错误。在发生接收错误时，如下运行：

- CECFLG寄存器的CRERRFLG位变为“1”（接收错误）。
- 当CECC4寄存器的CABTEN位为“1”（允许接收错误时的“L”电平脉冲输出）时，输出3.6ms的“L”电平脉冲。

当CABTEN位为“1”（允许接收错误时的“L”电平脉冲输出）时，能通过CECC4寄存器的CABTWEN位选择“L”电平脉冲的输出时序。接收错误时的“L”电平脉冲输出如图26.8所示。

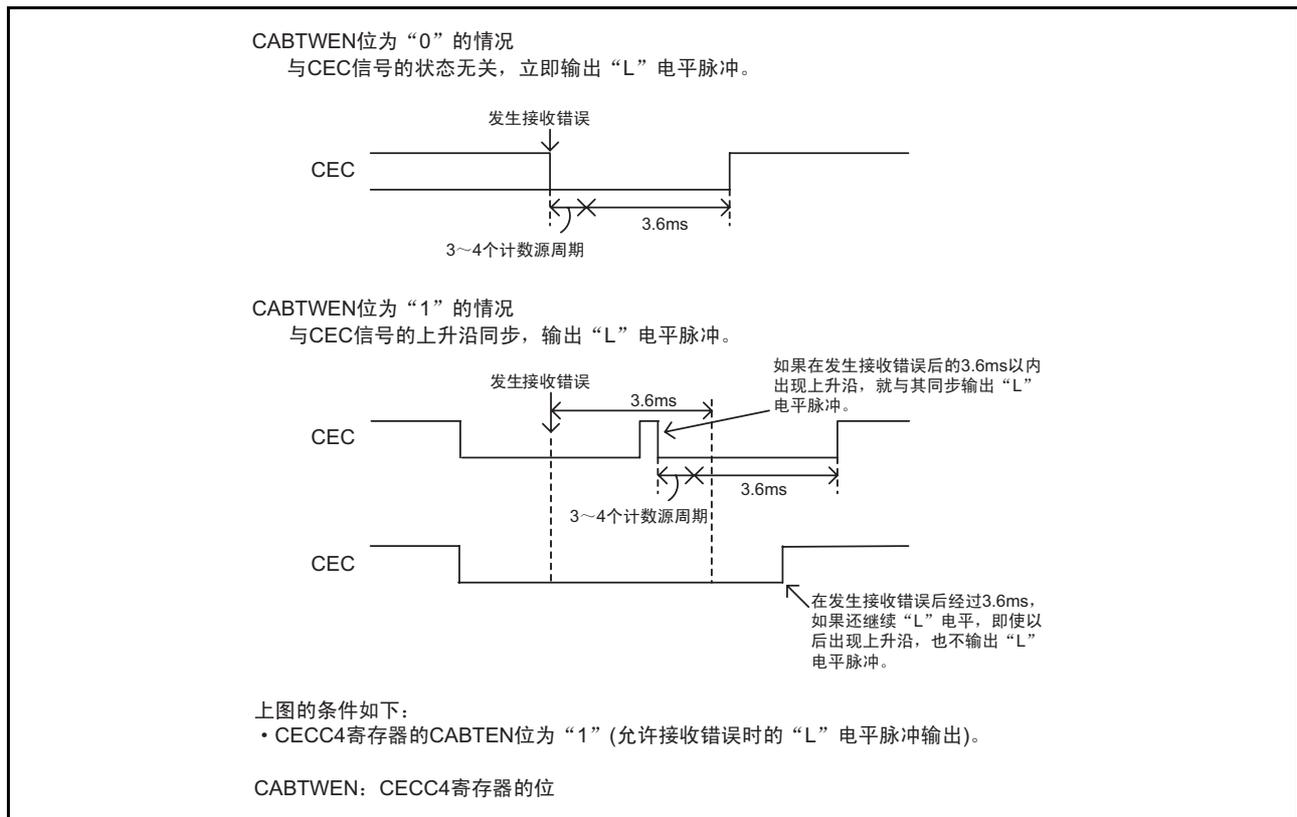


图 26.8 接收错误时的“L”电平脉冲输出

### 26.3.5.3 ACK 位输出

能选择输出到第 10 位 (ACK 位) 的值。

当 CECC2 寄存器的 CRACK 位为“0” (程序插入) 时，将 CCRB2 寄存器的 CCRBA0 位的值作为 ACK 数据进行输出。

当 CRACK 位为“1” (硬件插入) 时，ACK 的输出取决于接收到的 Destination 地址和通过 CRADRI1 寄存器或者 CRADRI2 寄存器选择的地址 (自地址) 之间的关系。ACK 输出如表 26.8 所示。

表 26.8 ACK 输出

CRACK 位	CCRBA0 位	Destination 地址		ACK 输出
		接收到的 Destination 地址	通过 CRADRI1 寄存器或者 CRADRI2 寄存器选择的地址 (自地址)	
0	0	—	—	ACK
	1	—	—	NACK
1	—	Directly address (0000b ~ 1110b)	和接收到的 Destination 地址匹配。	ACK
			和接收到的 Destination 地址不匹配。	NACK
		Broadcast address (1111b)	1111b (和接收到的 Destination 地址匹配)	ACK
			0000b ~ 1110b	NACK

## 26.3.5.4 接收例子

接收例子以及在发生错误时从禁止更改为允许错误“L”电平脉冲输出的接收例子分别如图 26.9 和图 26.10 所示。

如果发生接收错误，CECFLG 寄存器的 CRERRFLG 位就变为“1”（接收错误）；如果在发生接收错误后接收结束，就必须将 CECC3 寄存器的 CRXDEN 位置“0”（禁止接收）。如果将 CRXDEN 位置“0”，CRERRFLG 位就变为“0”。如果要再次接收，就必须先将 CRXDEN 位置“0”（禁止接收），然后至少等待 1 个计数源周期，再将 CRXDEN 位置“1”（允许接收）。

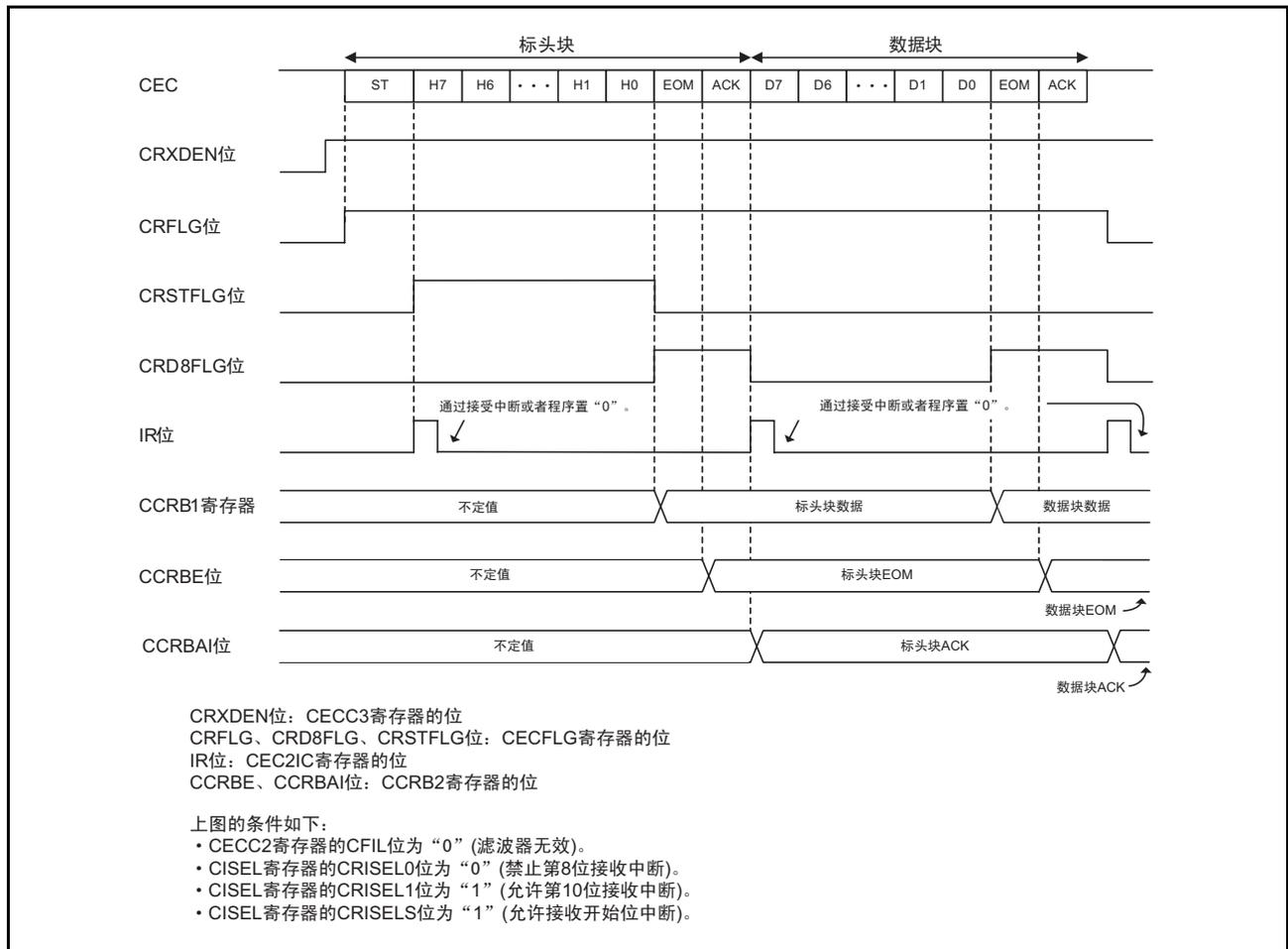


图 26.9 接收例子

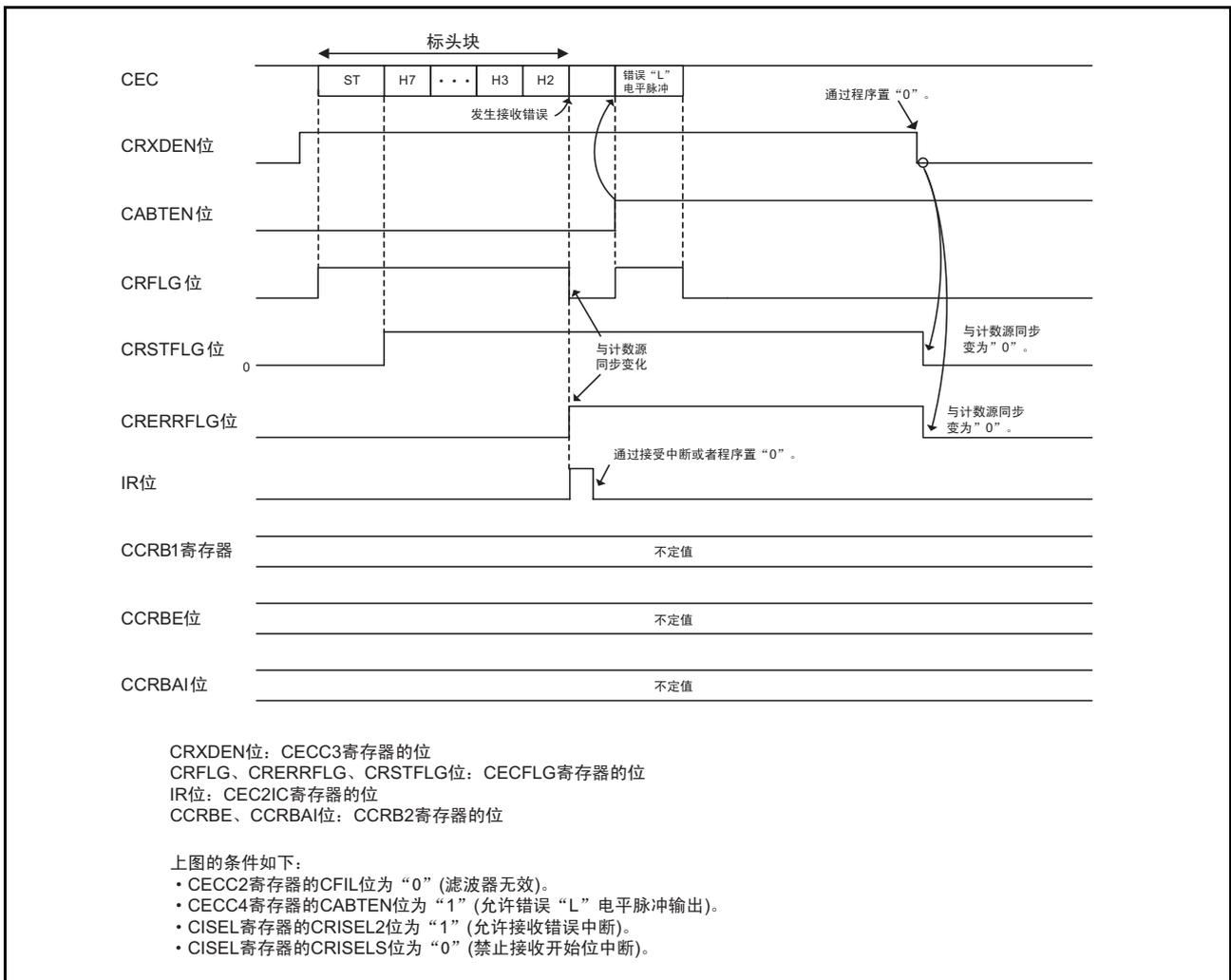


图 26.10 接收例子 (在发生错误时, 从禁止更改为允许错误“L”电平脉冲输出)

## 26.3.6 发送

### 26.3.6.1 发送信号时序的选择

能选择发送信号的上升时序或者下降时序。

能通过 CECC4 寄存器的 CRISE2 ~ CRISE0 位选择发送信号的上升时序。

发送信号的上升时序如图 26.11 所示。

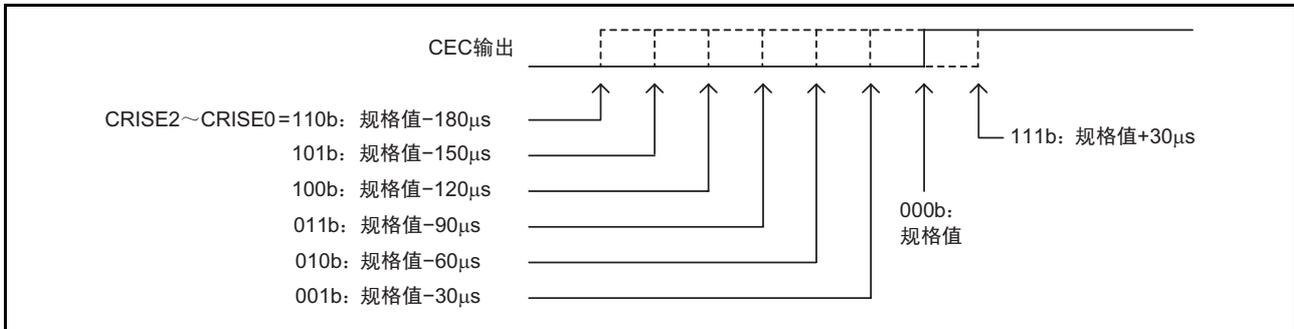


图 26.11 发送信号的上升时序

能通过 CECC4 寄存器的 CFALL1 ~ CFALL0 位选择发送信号的下降时序。发送信号的下降时序如图 26.12 所示。

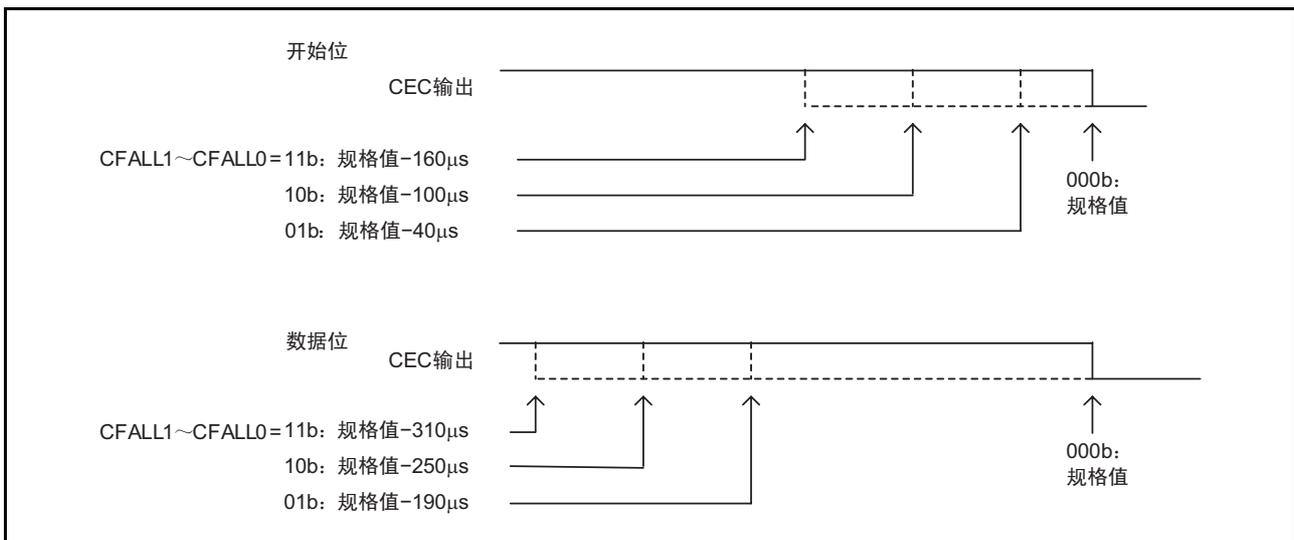


图 26.12 发送信号的下降时序

## 26.3.6.2 仲裁失败的检测

发送数据时，在以下情况下检测仲裁失败：

- 在已将CEC输出置为Hi-Z时，因外部源而使CEC输出变为“L”电平时。

能通过 CECC2 寄存器的 CTABTS 位选择上升沿的仲裁失败的检测范围。仲裁失败的检测范围如图 26.13 所示。

如果检测到仲裁失败，CECFLG 寄存器的 CTABTFLG 就变为“1”（检测到仲裁失败）。

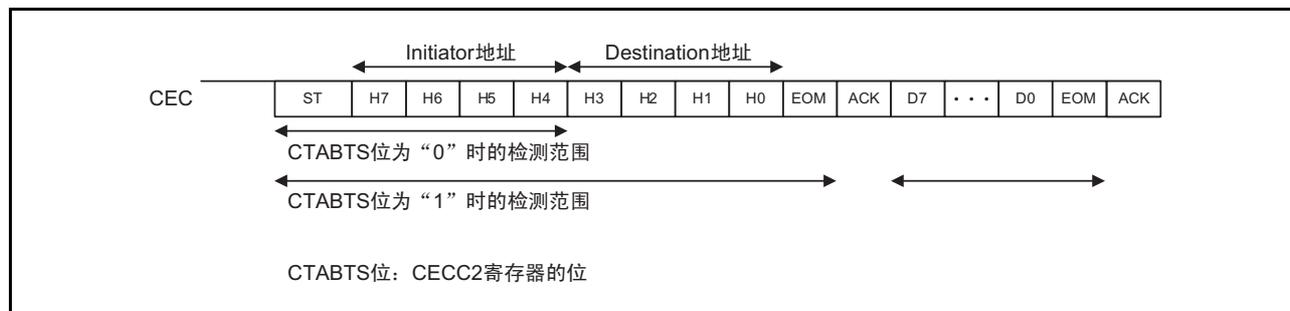


图 26.13 仲裁失败的检测范围

## 26.3.6.3 发送例子

发送例子、接收到 NACK 时的发送例子以及检测到仲裁失败时的发送例子分别如图 26.14、图 26.15 和图 26.16 所示。

在发送后，必须将 CECC3 寄存器的 CTXDEN 位置“0”（禁止发送）。即使要继续发送，也必须在发送 1 个帧（标头块和 1 个或者多个数据块）后，先将 CTXDEN 位置“0”（禁止发送），然后至少等待 1 个计数源周期，再将 CTXDEN 位置“1”（允许发送）。

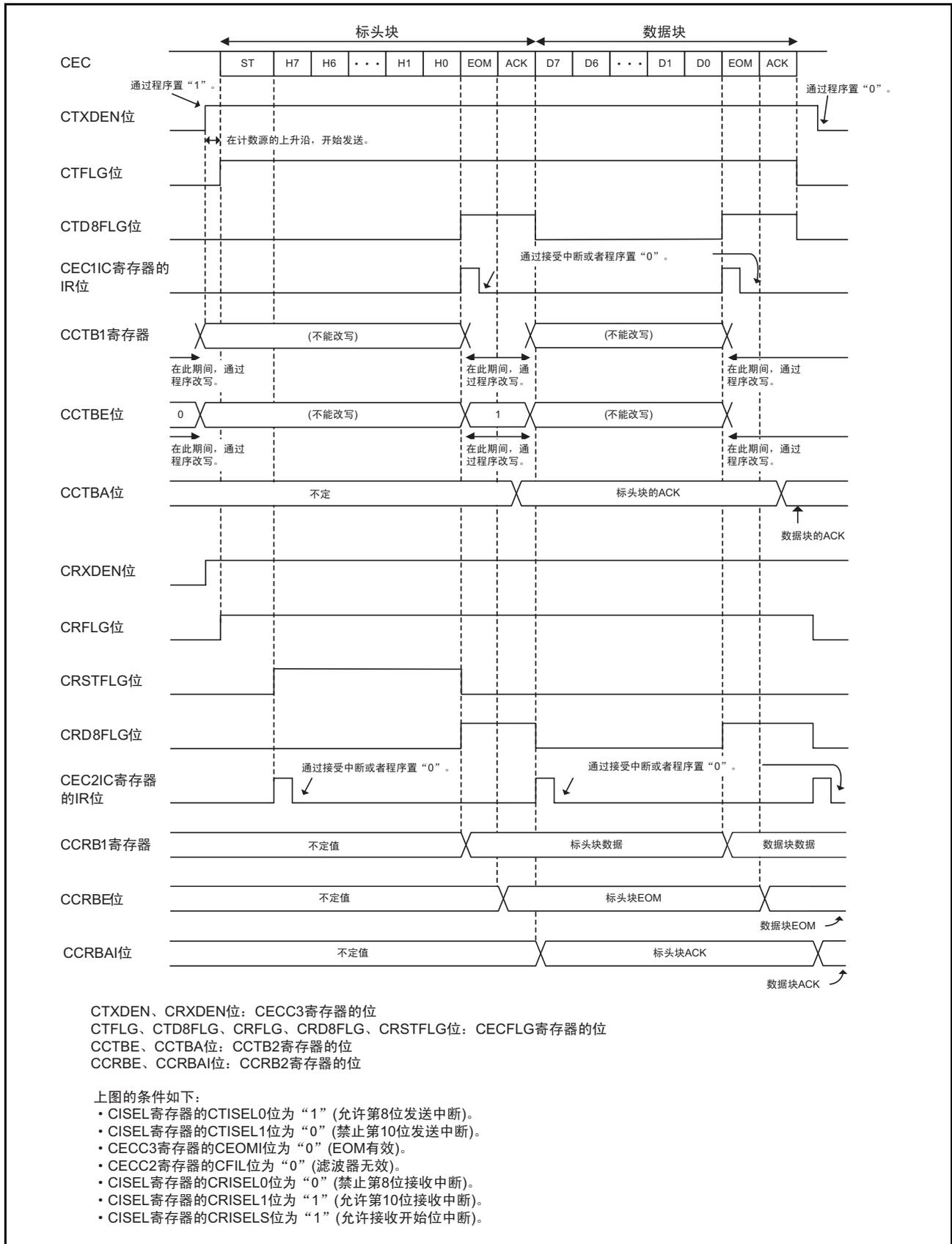


图 26.14 发送例子



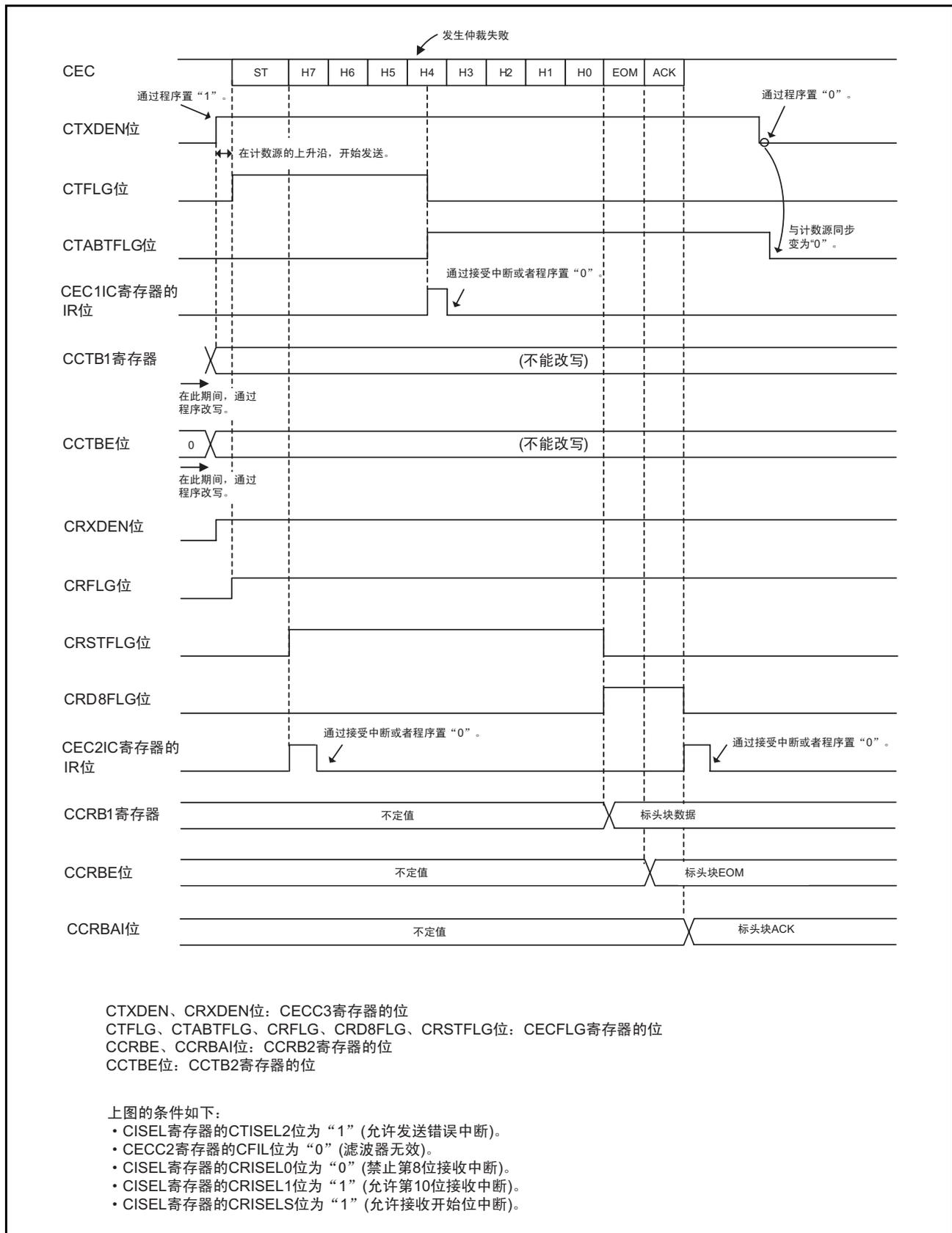


图 26.16 发送例子 (在检测到仲裁失败时)

## 26.4 中断

CEC 功能有 CEC1 中断和 CEC2 中断。CEC 中断的中断源如表 26.9 ~ 表 26.10 所示，由这些中断源产生 CEC1 中断或者 CEC2 中断的中断请求。当 CISEL 寄存器的 CRISELM 位为“1”时，只有接收到的 Destination 地址为以下任意一个情况，才产生第 8 位或者第 10 位的接收中断请求。

- 和 CRADRI1 寄存器或者 CRADRI2 寄存器选择的地址匹配。
- Broadcast(1111b)

CEC 功能的中断如图 26.17 所示。

表 26.9 CEC1 中断的中断源

分类	中断源	中断请求的发生时序	中断允许位
发送中断	第 8 位的发送	在 CTD8FLG 从“0”变为“1”时	CTISEL0
	第 10 位的发送	在 CTD8FLG 从“1”变为“0”时	CTISEL1
发送错误中断	仲裁失败	在 CTABTFLG 从“0”变为“1”时	CTISEL2
	NACK 接收 (Directly address 时)	在 CTNACKFLG 从“0”变为“1”时	
	ACK 接收 (Broadcast 时)		

CTD8FLG、CTABTFLG 和 CTNACKFLG: CECFLG 寄存器的位

表 26.10 CEC2 中断的中断源

分类	中断源	中断请求的发生时序	中断允许位
接收中断	第 8 位的接收	在 CRD8FLG 位从“0”变为“1”时 (注 1)	CRISEL0
	第 10 位的接收	在 CRD8FLG 位从“1”变为“0”时 (注 1)	CRISEL1
	开始位的检测	在 CRSTFLG 位从“0”变为“1”时	CRISELS
接收错误中断	规格外信号的接收	在 CRERRFLG 位从“0”变为“1”时	CRISEL2

CRD8FLG、CRSTFLG 和 CRERRFLG: CECFLG 寄存器的位

注 1. 受 CISEL 寄存器的 CRISELM 位的影响。

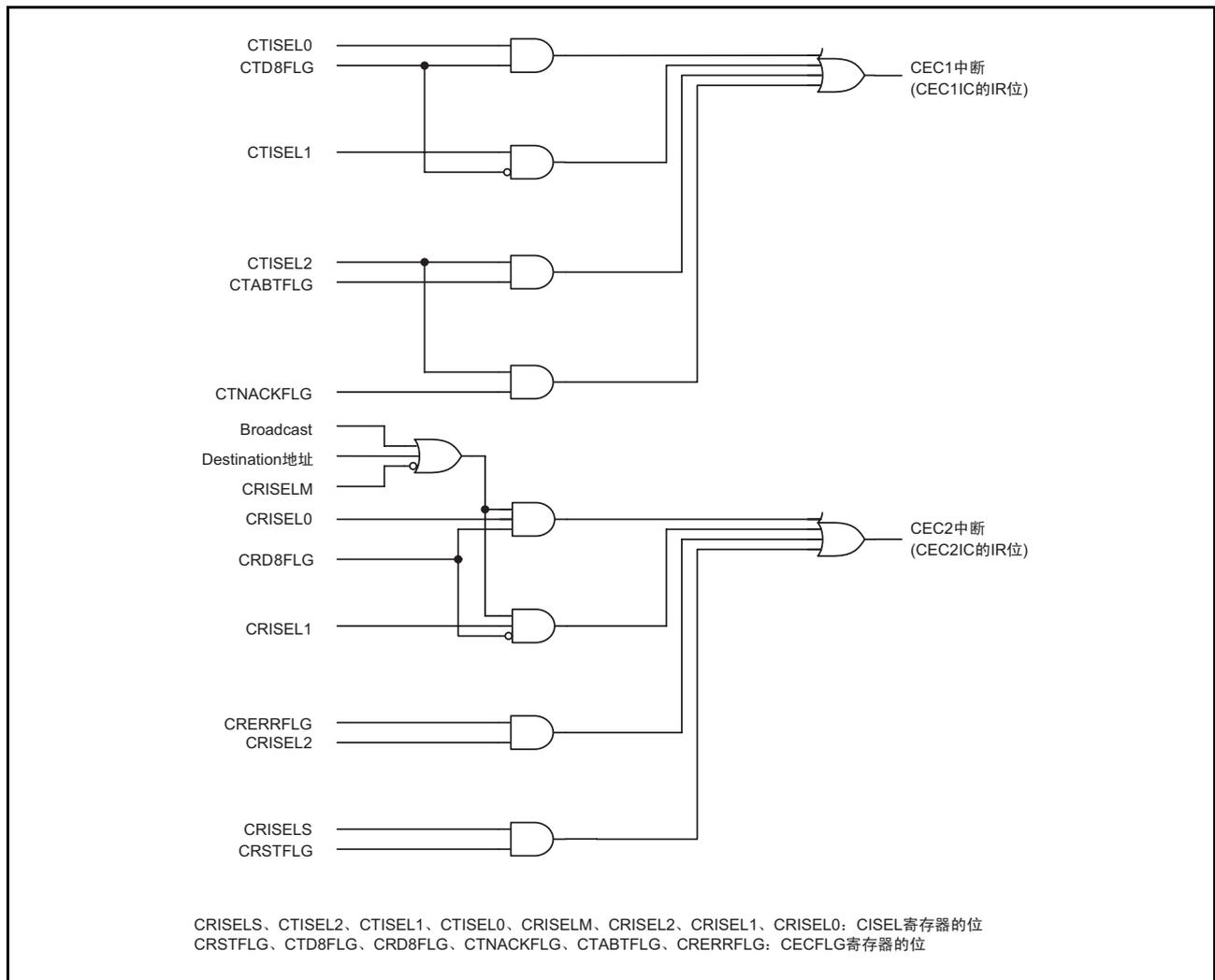


图 26.17 CEC 功能的中断

中断请求的发生时序请参照运行例子。

中断控制的详细内容请参照“14.7 中断控制”，CEC 功能的中断相关寄存器如表 26.11 所示。

表 26.11 CEC 功能的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
006Bh	CEC1 中断控制寄存器	CEC1IC	XXXX X000b
006Ch	CEC2 中断控制寄存器	CEC2IC	XXXX X000b
0205h	中断源选择寄存器 3	IFSR3A	00h

CEC 功能与其他外围功能共用中断向量和中断控制寄存器。在使用 CEC1 中断时，必须将 IFSR3A 寄存器的 IFSR33 位置“1”（CEC1）；在使用 CEC2 中断时，必须将 IFSR3A 寄存器的 IFSR34 位置“1”（CEC2）。

## 26.5 使用 CEC (Consumer Electronics Control) 功能时的注意事项

### 26.5.1 寄存器和位的操作

CEC 功能的寄存器和位与计数源同步运行。如果通过程序更改寄存器的值，寄存器的内容就立即被改写，而内部电路要等待计数源的时序才运行。因此，如果要继续更改相同位的值或者读因受其他位的影响而发生值变化的位，就必须至少等待 1 个计数源周期。

例 1) 继续更改相同位的值的情况

1. 将位的值改为“0”。
2. 至少等待 1 个计数源周期。
3. 将相同位的值改为“1”

例 2) 读因受其他位的影响而发生值变化的位的情况

(在设定为禁止接收后，确认 CECFLG 寄存器的 CRERRFLG 位是否为“0”(未检测到接收错误)。)

1. 将 CECC3 寄存器的 CRXDEN 位置“0”(禁止接收)。
2. 至少等待 1 个计数源周期。
3. 读 CECFLG 寄存器的 CRERRFLG 位。

## 27. A/D 转换器

### 27.1 概要

有 1 个 10 位逐次逼近转换方式的 A/D 转换器。

A/D 转换器的规格和 A/D 转换器的框图分别如表 27.1 和图 27.1 所示。

表 27.1 A/D 转换器的规格

项目	规格
A/D 转换方式	逐次逼近转换方式
模拟输入电压	0V ~ AVCC (VCC1)
运行时钟 $\phi_{AD}$	f1、f1 的 2 分频、f1 的 3 分频、f1 的 4 分频、f1 的 6 分频或者 f1 的 12 分频
分辨率	10 位
积分非线性误差	AVCC=VREF=5V 从 AN0 ~ AN7、AN0_0 ~ AN0_7 和 AN2_0 ~ AN2_7 输入时，误差为 $\pm 3\text{LSB}$ 。 从 ANEX0 和 ANEX1 输入时，误差为 $\pm 3\text{LSB}$ 。 AVCC=VREF=3.0V 从 AN0 ~ AN7、AN0_0 ~ AN0_7 和 AN2_0 ~ AN2_7 输入时，误差为 $\pm 3\text{LSB}$ 。 从 ANEX0 和 ANEX1 输入时，误差为 $\pm 3\text{LSB}$ 。
运行模式	单次模式、重复模式、单次扫描模式、重复扫描模式 0、重复扫描模式 1
模拟输入引脚	8 个 (AN0 ~ AN7) + 2 个 (ANEX0 和 ANEX1) + 8 个 (AN0_0 ~ AN0_7) + 8 个 (AN2_0 ~ AN2_7)
A/D 转换开始条件	软件触发 将 ADCON0 寄存器的 ADST 位置 “1” (开始 A/D 转换)。 外部触发 (能重新开始触发) 在将 ADST 位置 “1” (开始 A/D 转换) 后， $\overline{\text{ADTRG}}$ 引脚的输入从 “H” 电平变为 “L” 电平。
每个引脚的转换速度	最短 43 个 $\phi_{AD}$ 周期

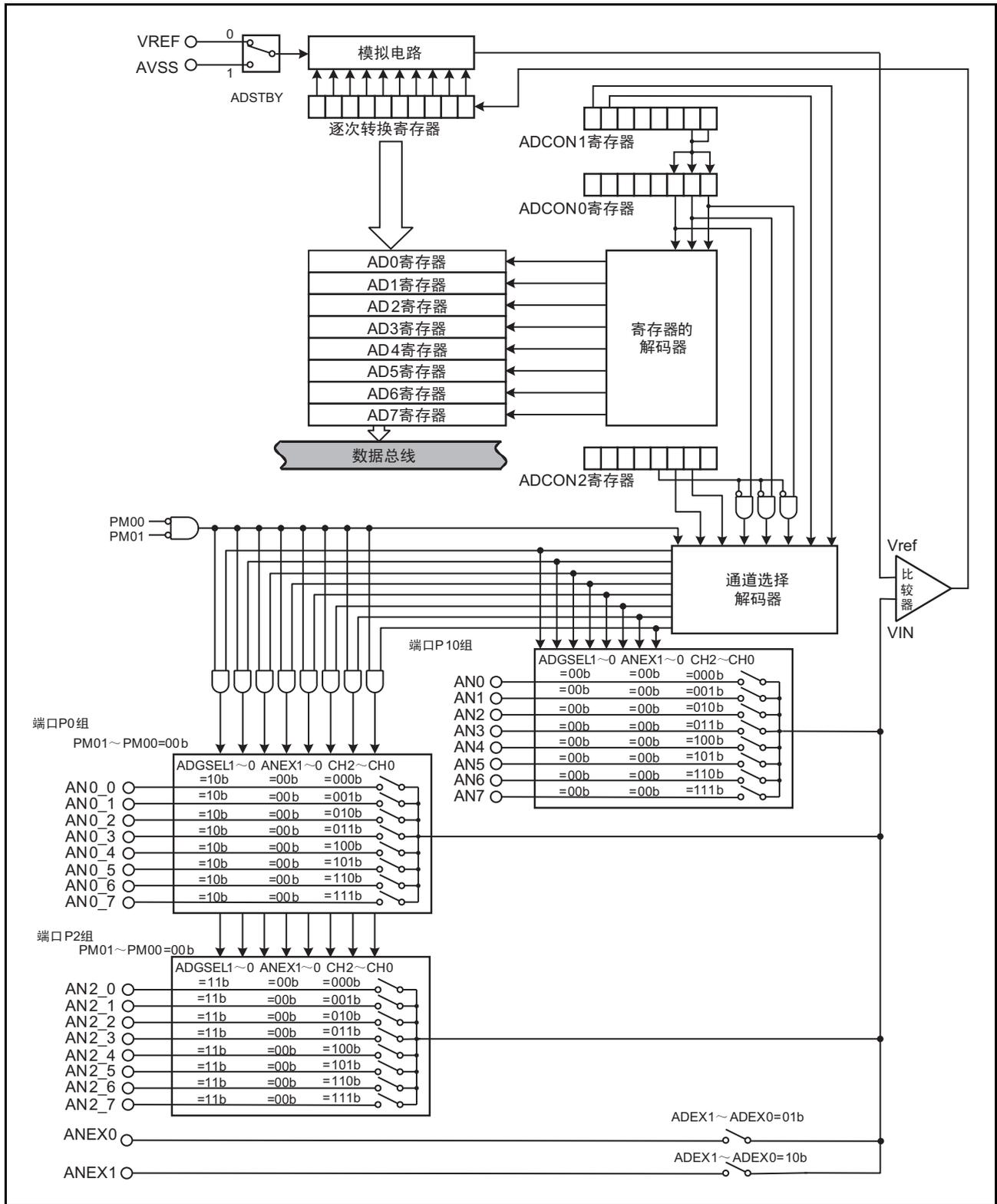


图 27.1 A/D 转换器的框图

表 27.2 输入 / 输出引脚

引脚名	输入 / 输出	功能
AN0 ~ AN7	输入	模拟输入
ANEX0、ANEX1	输入	模拟输入
AN0_0 ~ AN0_7	输入	模拟输入
AN2_0 ~ AN2_7	输入	模拟输入
$\overline{\text{ADTRG}}$	输入	触发输入

注 1. 必须将引脚复用的端口方向位置“0”（输入模式）。

## 27.2 寄存器说明

A/D 转换器的相关寄存器如“表 27.3 寄存器结构”所示。

表 27.3 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0366h	端口控制寄存器	PCR	0000 0XX0b
03A2h	断路检测辅助功能寄存器	AINRST	XX00 0000b
03C0h 03C1h	A/D 寄存器 0	AD0	XXXX XXXXb 0000 00XXb
03C2h 03C3h	A/D 寄存器 1	AD1	XXXX XXXXb 0000 00XXb
03C4h 03C5h	A/D 寄存器 2	AD2	XXXX XXXXb 0000 00XXb
03C6h 03C7h	A/D 寄存器 3	AD3	XXXX XXXXb 0000 00XXb
03C8h 03C9h	A/D 寄存器 4	AD4	XXXX XXXXb 0000 00XXb
03CAh 03CBh	A/D 寄存器 5	AD5	XXXX XXXXb 0000 00XXb
03CCh 03CDh	A/D 寄存器 6	AD6	XXXX XXXXb 0000 00XXb
03CEh 03CFh	A/D 寄存器 7	AD7	XXXX XXXXb 0000 00XXb
03D4h	A/D 控制寄存器 2	ADCON2	0000 X00Xb
03D6h	A/D 控制寄存器 0	ADCON0	0000 0XXXb
03D7h	A/D 控制寄存器 1	ADCON1	0000 X000b

## 27.2.1 端口控制寄存器 (PCR)

端口控制寄存器		符号 PCR	地址 地址0366h	复位后的值 0000 0XX0b
位符号	位名	功能		RW
PCR0	端口P1控制位	读P1寄存器时的运行。 0: 为输入端口时, 读P1_0~P1_7引脚的输入电平。 为输出端口时, 读端口锁存器。 1: 与输入端口和输出端口无关, 读端口锁存器。		RW
— (b2-b1)	什么也不指定。只能写“0”, 读取值为不定值。			—
— (b3)	保留位	必须置“0”。		RW
PCR4	CEC输出允许位	0: 禁止CEC输出 1: 允许CEC输出		RW
PCR5	$\overline{\text{INT6}}$ 输入允许位	0: 允许 1: 禁止		RW
PCR6	$\overline{\text{INT7}}$ 输入允许位	0: 允许 1: 禁止		RW
PCR7	键输入允许位	0: 允许 1: 禁止		RW

PCR5 ( $\overline{\text{INT6}}$  输入允许位) (b5)

在将 AN2\_4 引脚用于模拟输入时, 必须将 PCR5 位置“1” (禁止  $\overline{\text{INT6}}$  输入)。

PCR6 ( $\overline{\text{INT7}}$  输入允许位) (b6)

在将 AN2\_5 引脚用于模拟输入时, 必须将 PCR6 位置“1” (禁止  $\overline{\text{INT7}}$  输入)。

## PCR7 (键输入允许位) (b7)

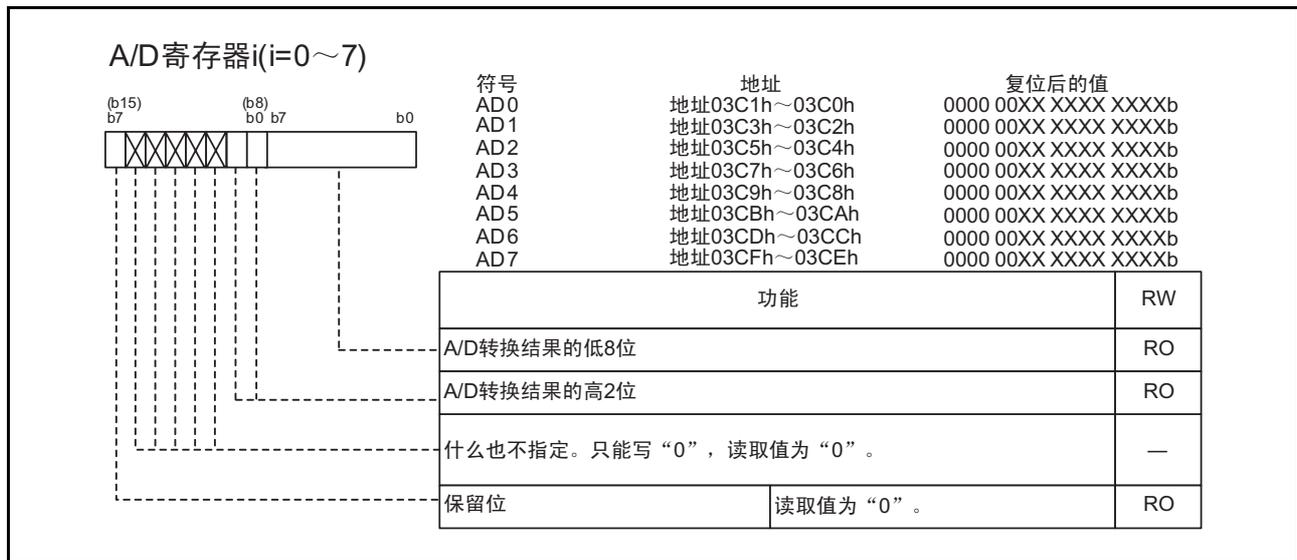
在将 AN4 ~ AN7 引脚用于模拟输入时, 必须将 PCR7 位置“1” (禁止键输入)。

## 27.2.2 断路检测辅助功能寄存器 (AINRST)

断路检测辅助功能寄存器		符号 AINRST	地址 地址03A2h	复位后的值 XX00 0000b
位符号	位名	功能		RW
— (b3-b0)	什么也不指定。只能写“0”, 读取值为不定值。			—
AINRST0	断路检测辅助功能允许位	b5 b4 0 0: 禁止断路检测 0 1: 转换前预充电 1 0: 转换前放电 1 1: 不能设定		RW
AINRST1				RW
— (b7-b6)	什么也不指定。只能写“0”, 读取值为不定值。			—

## AINRST1 ~ AINRST0 (断路检测辅助功能允许位) (b5 ~ b4)

在允许 A/D 断路检测辅助功能时, 必须先将 AINRST0 位或者 AINRST1 位置“1”, 然后等待 1 个  $\phi_{AD}$  周期, 再将 ADCON0 寄存器的 ADST 位置“1” (A/D 转换)。

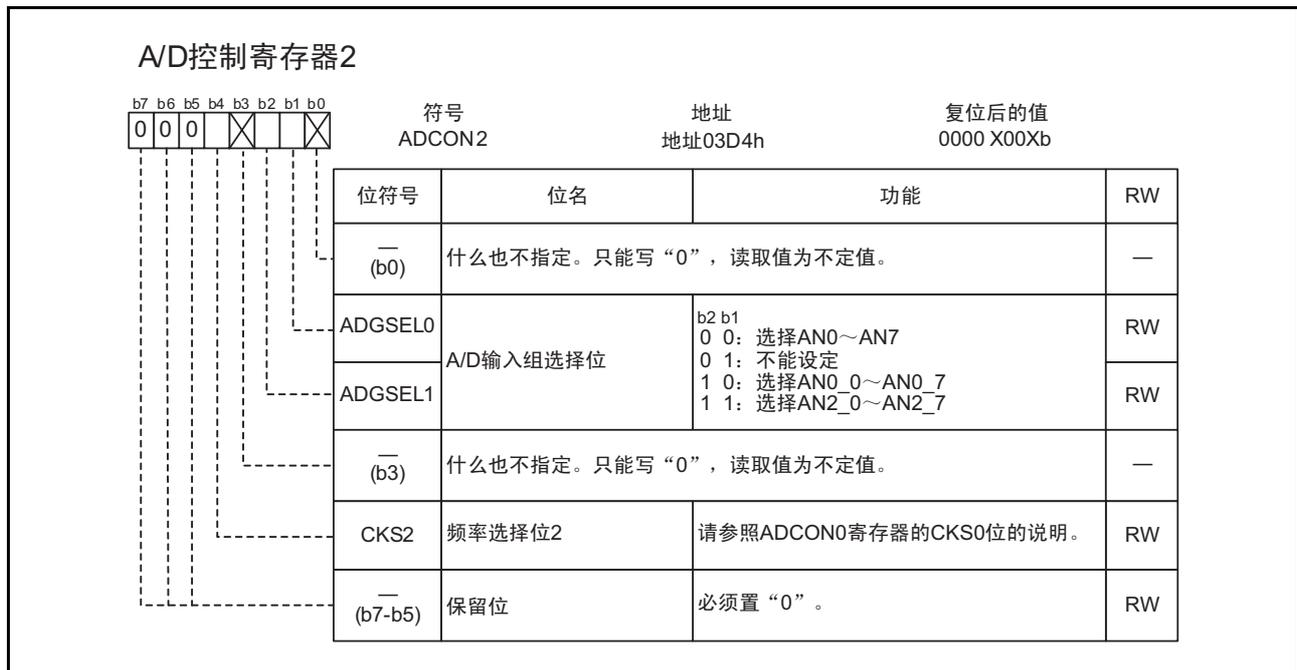
27.2.3 AD 寄存器 i (AD<sub>i</sub>) (i=0 ~ 7)

将 A/D 转换结果保存到对应 AN<sub>i</sub>、ANEX<sub>i</sub>、AN0<sub>i</sub>、AN2<sub>i</sub> 引脚的 AD<sub>i</sub> 寄存器。必须以 16 位为单位读 AD<sub>i</sub> 寄存器。模拟引脚和 A/D 转换结果的保存寄存器如表 27.4 所示。

表 27.4 模拟引脚和 A/D 转换结果的保存寄存器

模拟引脚				A/D 转换结果的保存寄存器
AN0	ANEX0	AN0_0	AN2_0	AD0 寄存器
AN1	ANEX1	AN0_1	AN2_1	AD1 寄存器
AN2	—	AN0_2	AN2_2	AD2 寄存器
AN3	—	AN0_3	AN2_3	AD3 寄存器
AN4	—	AN0_4	AN2_4	AD4 寄存器
AN5	—	AN0_5	AN2_5	AD5 寄存器
AN6	—	AN0_6	AN2_6	AD6 寄存器
AN7	—	AN0_7	AN2_7	AD7 寄存器

## 27.2.4 A/D 控制寄存器 2 (ADCON2)



如果在 A/D 转换时改写 ADCON2 寄存器，转换结果就为不定值。

**ADGSEL1 ~ ADGSEL0 (A/D 输入组选择位) (b2 ~ b1)**

在 PM01 ~ PM00 位为“01b”（存储器扩展模式）并且 PM05 ~ PM04 位为“11b”（将多路复用总线分配到  $\overline{CS}$  的全部空间）时，也能将 AN0\_0 ~ AN0\_7 用作模拟输入引脚。

## 27.2.5 A/D 控制寄存器 0 (ADCON0)

A/D控制寄存器0			
位符号	位名	功能	RW
<div style="display: flex; justify-content: space-between; align-items: center;"> <div style="text-align: center;"> </div> <div style="text-align: center;">           符号 ADCON0         </div> <div style="text-align: center;">           地址 地址03D6h         </div> <div style="text-align: center;">           复位后的值 0000 0XXXb         </div> </div>			
CH0	模拟输入引脚选择位	单次模式、重复模式的情况： b2 b1 b0 0 0 0: 选择AN0 0 0 1: 选择AN1 0 1 0: 选择AN2 0 1 1: 选择AN3 1 0 0: 选择AN4 1 0 1: 选择AN5 1 1 0: 选择AN6 1 1 1: 选择AN7	RW
CH1			RW
CH2			RW
MD0	A/D运行模式选择位0	b4 b3 0 0: 单次模式 0 1: 重复模式 1 0: 单次扫描模式 1 1: 重复扫描模式0或者重复扫描模式1	RW
MD1			RW
TRG	触发选择位	0: 软件触发 1: ADTRG的触发	RW
ADST	A/D转换开始标志	0: 停止A/D转换 1: 开始A/D转换	RW
CKS0	频率选择位0	请参照CKS0位的说明。	RW

如果在 A/D 转换时更改 ADCON0 寄存器，转换结果就为不定值。

## CH2 ~ CH0 (模拟输入引脚选择位) (b2 ~ b0)

在单次模式和重复模式中，如同 AN0 ~ AN7，能使用 AN0\_0 ~ AN0\_7、AN2\_0 ~ AN2\_7。必须通过 ADCON2 寄存器的 ADGSEL1 ~ ADGSEL0 位选择。

CH2 ~ CH0 位在单次扫描模式、重复扫描模式 0 和重复扫描模式 1 中无效。

## MD1 ~ MD0 (A/D 运行模式选择位 0) (b4 ~ b3)

能通过 MD1 ~ MD0 位和 ADCON1 寄存器的 MD2 位的组合来选择 A/D 运行模式。A/D 运行模式的选择如表 27.5 所示。

表 27.5 A/D 运行模式的选择

位的设定			A/D 运行模式
ADCON1 寄存器	ADCON0 寄存器		
MD2	MD1	MD0	
0	0	0	单次模式
0	0	1	重复模式
0	1	0	单次扫描模式
0	1	1	重复扫描模式 0
1	1	1	重复扫描模式 1

不能设定上述以外的组合。

## CKS0 (频率选择位) (b7)

能通过 ADCON0 寄存器的 CKS0 位、ADCON1 寄存器的 CKS1 位和 ADCON2 寄存器的 CKS2 位的组合来选择  $\phi$ AD。 $\phi$ AD 频率的选择如表 27.6 所示。

表 27.6  $\phi$ AD 频率的选择

CKS2	CKS1	CKS0	$\phi$ AD
0	0	0	fAD(f1) 的 4 分频
0	0	1	fAD(f1) 的 2 分频
0	1	0	fAD(f1)
0	1	1	
1	0	0	fAD(f1) 的 12 分频
1	0	1	fAD(f1) 的 6 分频
1	1	0	fAD(f1) 的 3 分频
1	1	1	

注 1. 不能设定上述以外的组合。

## 27.2.6 A/D 控制寄存器 1 (ADCON1)

A/D控制寄存器1		符号 ADCON1	地址 地址03D7h	复位后的值 0000X000b
位符号	位名	功能		RW
SCAN0	A/D扫描引脚选择位	单次扫描模式、重复扫描模式0的情况： b1 b0 0 0: AN0~AN1(2个引脚) 0 1: AN0~AN3(4个引脚) 1 0: AN0~AN5(6个引脚) 1 1: AN0~AN7(8个引脚)		RW
SCAN1		重复扫描模式1的情况： b1 b0 0 0: AN0(1个引脚) 0 1: AN0~AN1(2个引脚) 1 0: AN0~AN2(3个引脚) 1 1: AN0~AN3(4个引脚)		RW
MD2	A/D运行模式选择位1	0: 非重复扫描模式1 1: 重复扫描模式1		RW
(b3)	什么也不指定。只能写“0”，读取值为不定值。			—
CKS1	频率选择位1	请参照ADCON0寄存器的CKS0位的说明。		RW
ADSTBY	A/D待机位	0: 停止A/D运行(待机) 1: 能进行A/D运行		RW
ADEX0	扩展引脚选择位	功能因运行模式而不同。		RW
ADEX1				RW

如果在 A/D 转换时改写 ADCON1 寄存器，转换结果就为不定值。

## SCAN1 ~ SCAN0 (A/D 扫描引脚选择位) (b1 ~ b0)

SCAN1 ~ SCAN0 位在单次模式和重复模式中无效。

在单次扫描模式、重复扫描模式 0 和重复扫描模式 1 中，如同 AN0 ~ AN7，能使用 AN0\_0 ~ AN0\_7 和 AN2\_0 ~ AN2\_7。能通过 ADCON2 寄存器的 ADGSEL1 ~ ADGSEL0 位选择。

## MD2 (A/D 运行模式选择位 1) (b2)

能通过 ADCON0 寄存器的 MD1 ~ MD0 位和 MD2 位的组合来选择 A/D 运行模式，请参照“表 27.5 A/D 运行模式的选择”。

## ADSTBY (A/D 待机位) (b5)

如果将 ADSTBY 位从“0”（停止 A/D 运行）置为“1”（能进行 A/D 运行），就必须在至少经过 1 个  $\phi_{AD}$  周期后开始 A/D 转换。

在不使用 A/D 转换器时，如果将 ADSTBY 位置“0”（停止 A/D 运行（待机）），就能停止流过 A/D 转换器的电流并且降低功耗。

## 27.3 运行说明

### 27.3.1 A/D 转换周期数

A/D 转换周期以  $f_{AD}$  和  $\phi_{AD}$  为基准， $f_{AD}$  和  $\phi_{AD}$  如图 27.2 所示。

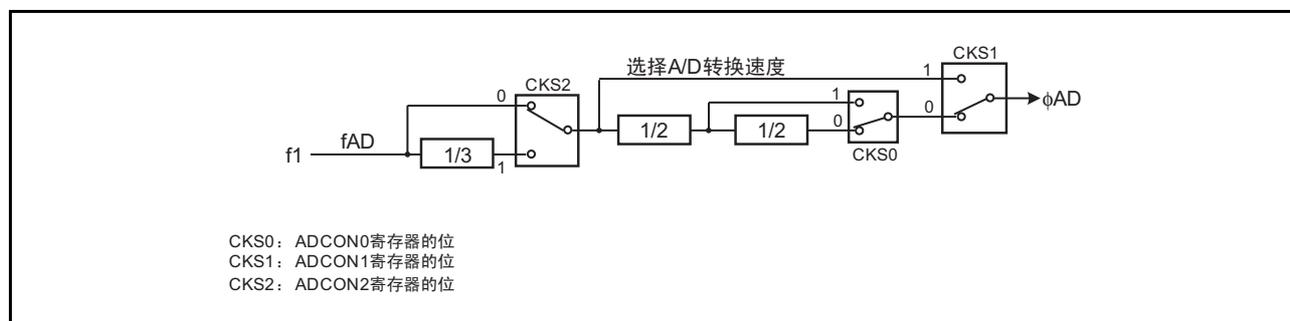


图 27.2  $f_{AD}$  和  $\phi_{AD}$

A/D 转换时序图如图 27.3 所示。

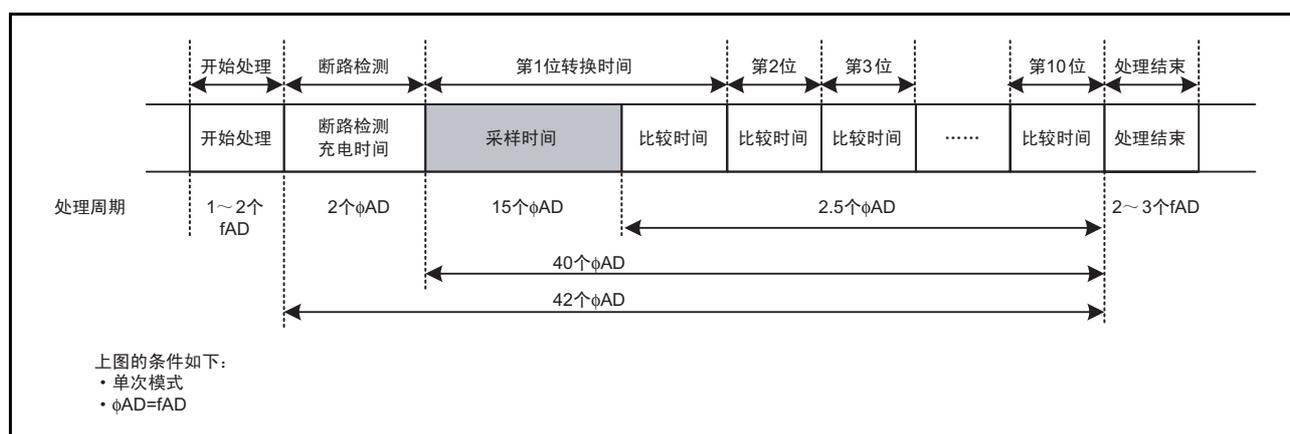


图 27.3 A/D 转换时序图

各 A/D 转换项目的周期数如表 27.7 所示，A/D 转换时间如下所示。

开始的处理时间因  $\phi_{AD}$  的选择而不同。

如果给 ADCON0 寄存器的 ADST 位写“1”（开始 A/D 转换），就在经过开始的处理时间后开始 A/D 转换。如果在开始 A/D 转换前读 ADST 位，就能读到“0”（停止 A/D 转换）。

在执行多个引脚或者多次 A/D 转换的模式中，在 1 个引脚的 A/D 转换执行时间和下一次 A/D 转换执行时间之间需要执行期间的处理时间。

在单次模式和单次扫描模式中，在结束的处理时间内，ADST 位变为“0”，最后的 A/D 转换结果被保存在 ADi 寄存器。

- 单次模式的情况  
开始的处理时间+A/D转换执行时间+结束的处理时间
- 在单次扫描模式中选择2个引脚的情况  
开始的处理时间+(A/D转换执行时间+执行期间的处理时间+A/D转换执行时间)+结束的处理时间

表 27.7 各 A/D 转换项目的周期数

A/D 转换项目		周期数
开始的处理时间	$\phi AD=fAD$	1 ~ 2 个 $fAD$ 周期
	$\phi AD=fAD$ 的 2 分频	2 ~ 3 个 $fAD$ 周期
	$\phi AD=fAD$ 的 3 分频	3 ~ 4 个 $fAD$ 周期
	$\phi AD=fAD$ 的 4 分频	3 ~ 4 个 $fAD$ 周期
	$\phi AD=fAD$ 的 6 分频	4 ~ 5 个 $fAD$ 周期
	$\phi AD=fAD$ 的 12 分频	7 ~ 8 个 $fAD$ 周期
A/D 转换执行时间	禁止断路检测	40 个 $\phi AD$ 周期
	允许断路检测	42 个 $\phi AD$ 周期
执行期间的处理时间		1 个 $\phi AD$ 周期
结束的处理时间		2 ~ 3 个 $fAD$ 周期

### 27.3.2 A/D 转换的开始条件

A/D 转换开始的触发有软件触发和外部触发，A/D 转换开始的触发如图 27.4 所示。

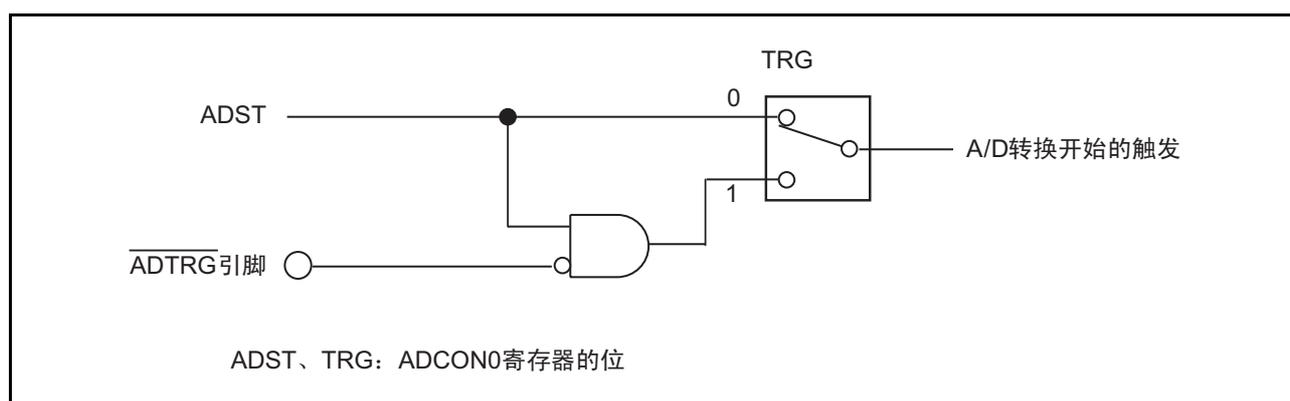


图 27.4 A/D 转换开始的触发

#### 27.3.2.1 软件触发

这是 ADCON0 寄存器的 TRG 位为 “0”（软件触发）的情况。

如果将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换），就开始 A/D 转换。

#### 27.3.2.2 外部触发

这是 ADCON0 寄存器的 TRG 位为 “1”（ $\overline{ADTRG}$  的触发）的情况。

在使用此功能时，必须进行以下的设定：

- 将引脚复用的端口方向位置 “0”（输入模式）。
- 将 ADCON0 寄存器的 TRG 位置 “1”（ $\overline{ADTRG}$  的触发）。
- 将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）。

在上述的状态下，如果  $\overline{ADTRG}$  引脚的输入从 “H” 电平变为 “L” 电平，就开始 A/D 转换。

必须将输入到  $\overline{ADTRG}$  引脚的脉冲 “H” 电平和 “L” 电平的宽度至少设定为 2 个  $fAD$  周期。

### 27.3.3 A/D 转换结果

如果在 A/D 转换结束前读 ADi 寄存器，就读到不定值，所以必须在 A/D 转换结束后读 ADi 寄存器。必须通过以下的方法检测 A/D 转换的结束。

- 单次模式或者单次扫描模式

因为在 A/D 转换结束时，ADIC 寄存器的 IR 位变为“1”（有中断请求），所以必须在确认 IR 位为“1”后读 ADi 寄存器。

在不使用 A/D 中断时，必须在读 ADi 寄存器后，通过程序将 IR 位置“0”（无中断请求）。

- 重复模式、重复扫描模式 0 或者重复扫描模式 1

IR 位不变（不发生中断请求）。第一次必须在经过 1 次转换时间后读 ADi 寄存器（参照“27.3.1 A/D 转换周期数”），以后在任意的时序读 ADi 寄存器，都能读到此前的 A/D 转换结果。

如果 1 次 A/D 转换结束，ADi 寄存器的值就会被重写，所以必须在 A/D 转换结束前读需要的值。

### 27.3.4 扩展模拟输入引脚

在单次模式或者重复模式中，能将 ANEX0 引脚和 ANEX1 引脚用作模拟输入引脚。必须通过 ADCON1 寄存器的 ADEX1 ~ ADEX0 位选择此引脚。

将 ANEX0 输入和 ANEX1 输入的 A/D 转换结果分别保存到 AD0 寄存器和 AD1 寄存器。

### 27.3.5 降低消耗电流的功能

在不使用 A/D 转换器时，如果将 ADCON1 寄存器的 ADSTBY 位置“0”（停止 A/D 运行（待机）），就没有电流流过模拟电路，因此能降低功耗。

在使用 A/D 转换器时，必须在将 ADSTBY 位置“1”（能进行 A/D 转换）并且至少经过 1 个  $\phi_{AD}$  周期后，将 ADCON0 寄存器的 ADST 位置“1”（开始 A/D 转换）。ADST 位和 ADSTBY 位不能同时写“1”。

另外，不能在 A/D 转换时将 ADSTBY 位置“0”（停止 A/D 转换（待机））。

### 27.3.6 A/D 断路检测辅助功能

在 A/D 转换时，为了抑制以前转换的通道模拟输入电压的影响，内置了在开始转换前将采样电容器的电荷固定为规定状态（AVCC 或者 AVSS）的功能。通过此功能，能更加准确地检测连接模拟输入引脚的布线是否断路。

AVCC 侧的 A/D 断路检测例子（选择转换前预充电）以及 AVSS 侧的 A/D 断路检测例子（选择转换前放电）分别如图 27.5 和图 27.6 所示。

断路时的转换结果因外接电路而不同，所以必须在根据系统进行充分的评估后使用此功能。

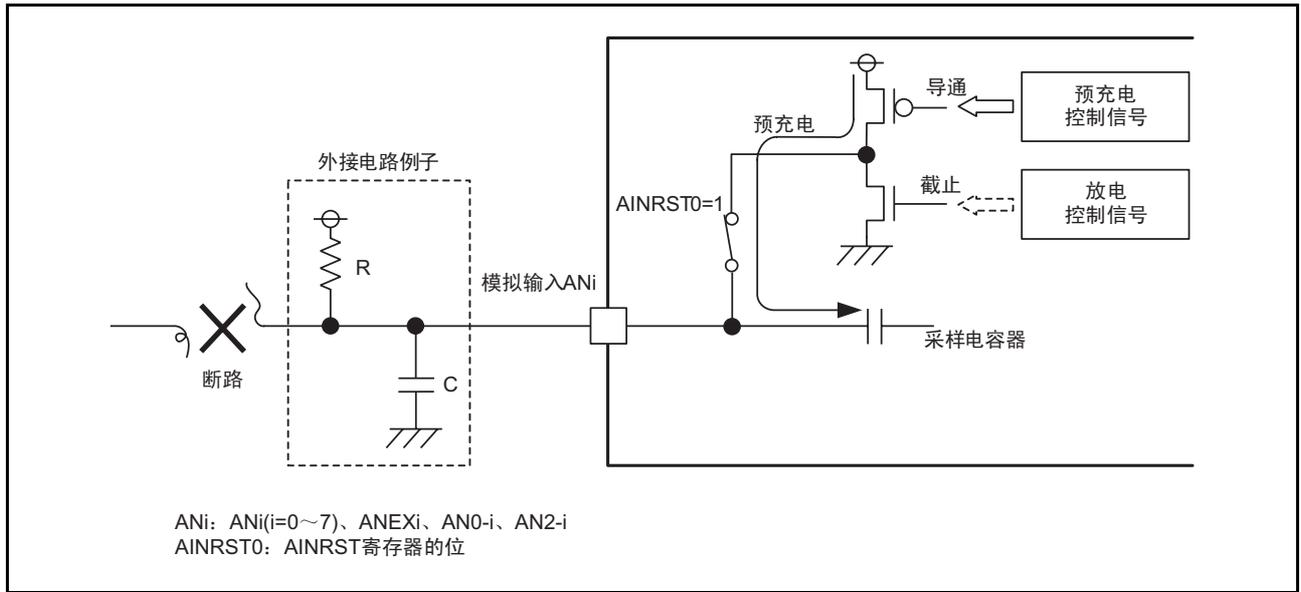


图 27.5 AVCC 侧的 A/D 断路检测例子（选择转换前预充电）

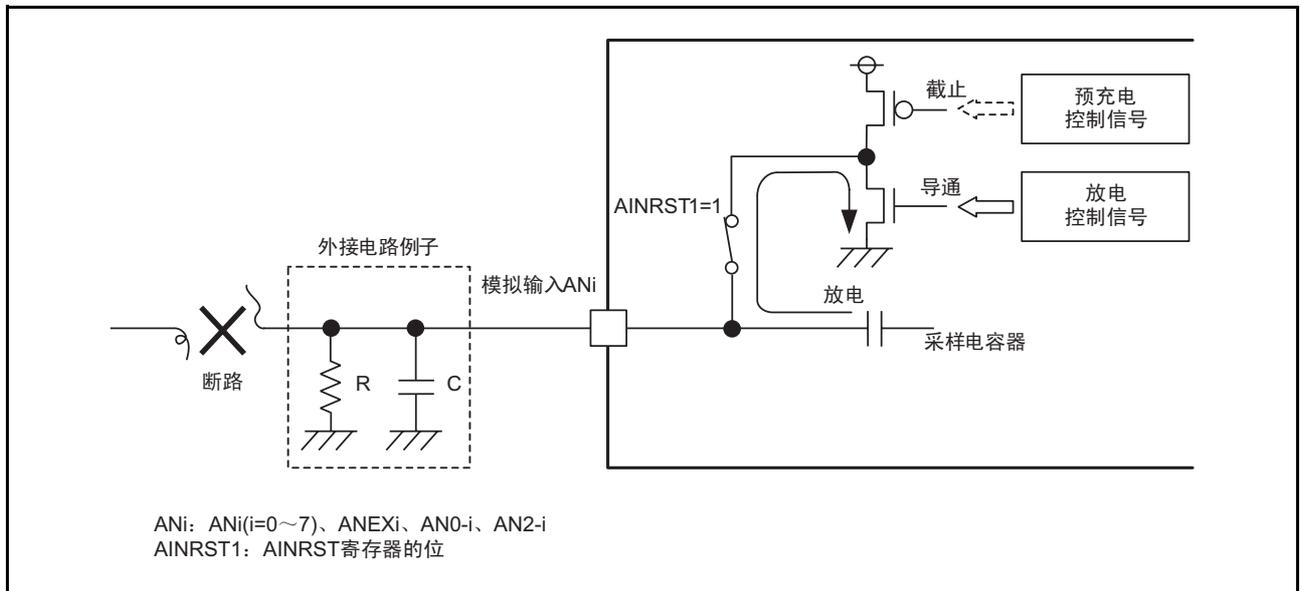


图 27.6 AVSS 侧的 A/D 断路检测例子（选择转换前放电）

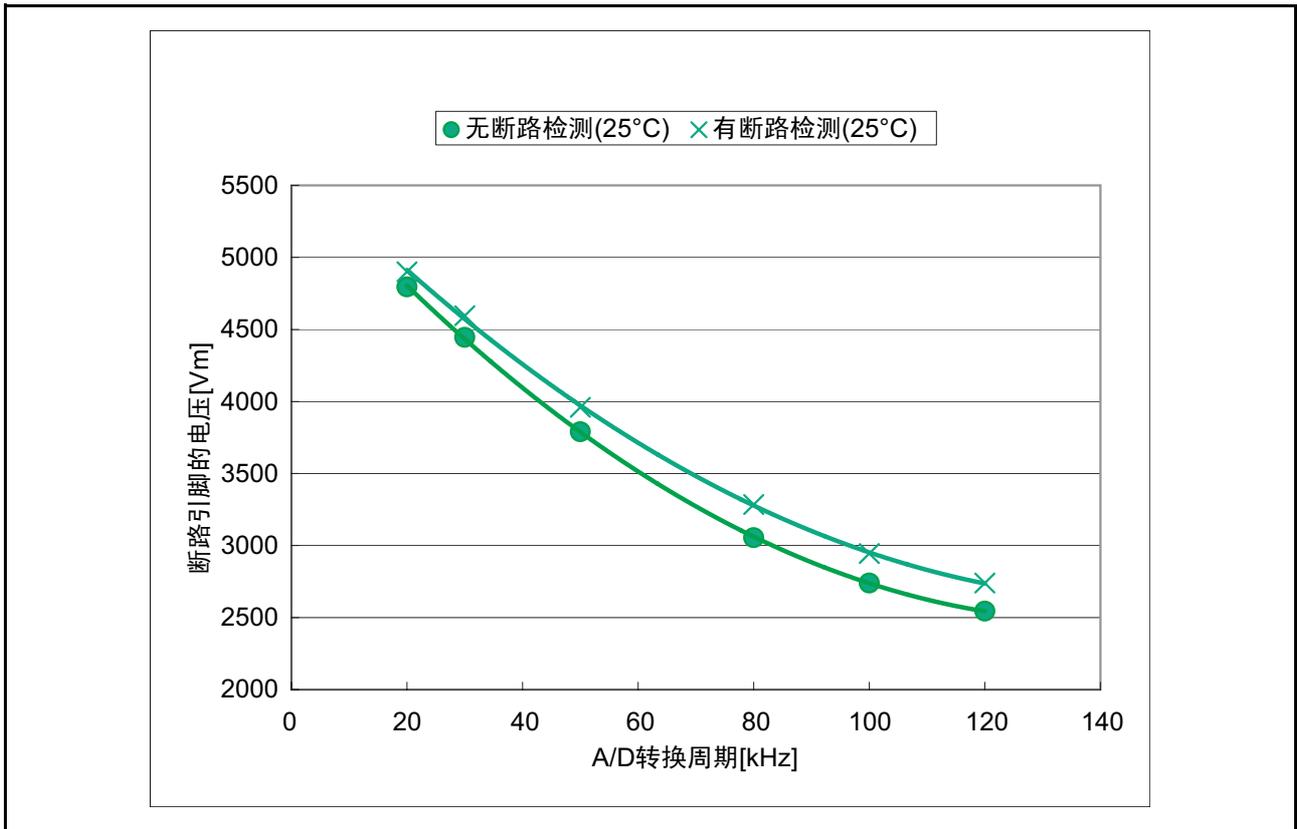


图 27.7 A/D 断路检测（预充电）特性（标准特性）

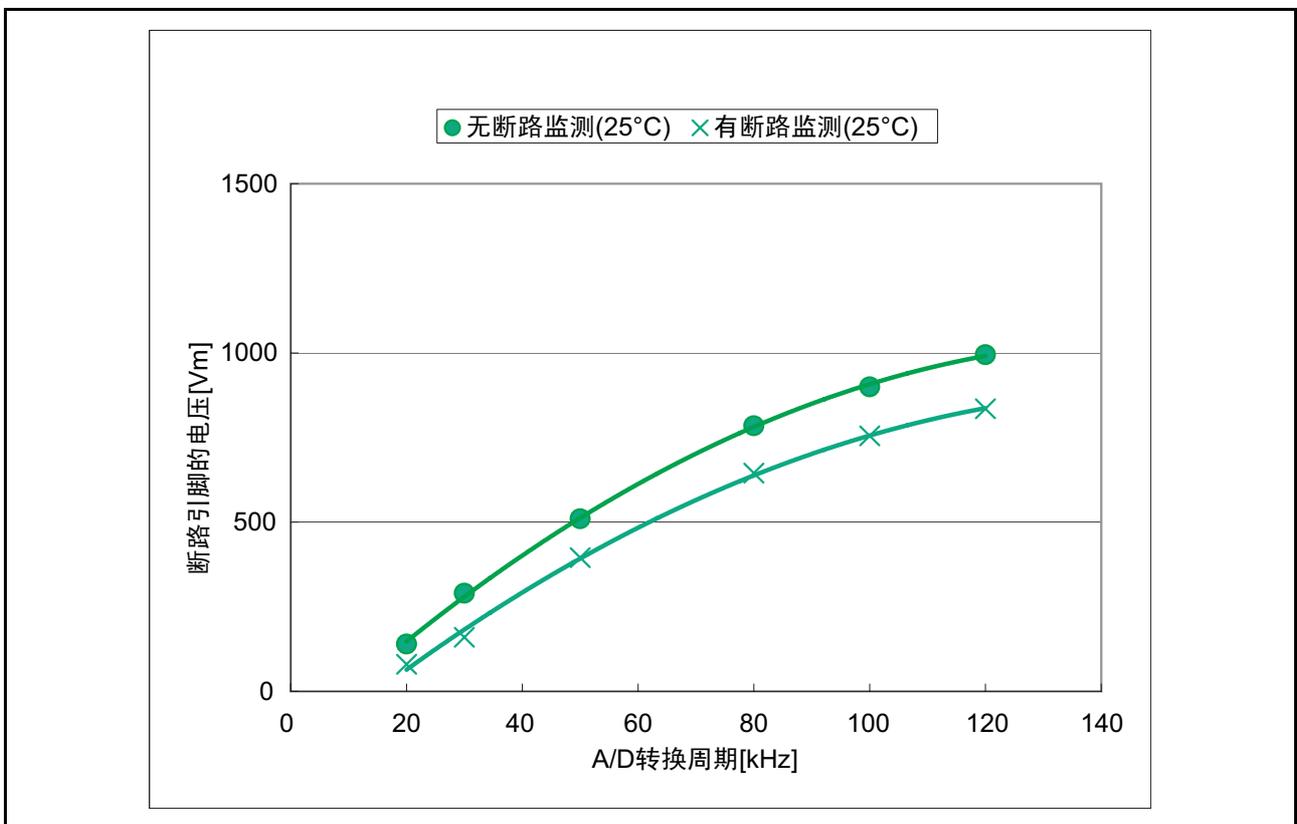


图 27.8 A/D 断路检测（预充电）特性（标准特性）

## 27.4 运行模式

### 27.4.1 单次模式

这是将所选的 1 个引脚的输入电压进行 1 次 A/D 转换的模式。单次模式的规格如表 27.8 所示。

表 27.8 单次模式的规格

项目	规格
功能	通过 ADCON0 寄存器的 CH2 ~ CH0 位和 ADCON2 寄存器的 ADGSEL1 ~ ADGSEL0 位、或者 ADCON1 寄存器的 ADEX1 ~ ADEX0 位选择 1 个引脚，将该引脚的输入电压进行 1 次 A/D 转换。
A/D 转换开始条件	<ul style="list-style-type: none"> <li>当 ADCON0 寄存器的 TRG 位为“0”（软件触发）时将 ADCON0 寄存器的 ADST 位置“1”（开始 A/D 转换）。</li> <li>当 TRG 位为“1”（ADTRG 的触发）时在将 ADST 位置“1”（开始 A/D 转换）后，<math>\overline{\text{ADTRG}}</math> 引脚的输入从“H”电平变为“L”电平。</li> </ul>
A/D 转换停止条件	<ul style="list-style-type: none"> <li>A/D 转换结束（在选择软件触发时，ADST 位变为“0”（停止 A/D 转换））。</li> <li>将 ADST 位置“0”。</li> </ul>
中断请求的发生时序	在 A/D 转换结束时。
模拟输入引脚	从 AN0 ~ AN7、AN0_0 ~ AN0_7、AN2_0 ~ AN2_7、ANEX0 ~ ANEX1 中选择 1 个引脚。
读 A/D 转换值	读与所选引脚对应的 AD0 ~ AD7 寄存器。

表 27.9 单次模式中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCR	PCR5	在将 AN2_4 引脚用于模拟输入时，必须置“1”（禁止 $\overline{\text{INT6}}$ 输入）。
	PCR6	在将 AN2_5 引脚用于模拟输入时，必须置“1”（禁止 $\overline{\text{INT7}}$ 输入）。
	PCR7	在将 AN4 ~ AN7 引脚用于模拟输入时，必须置“1”（禁止键输入）。
AINRST	AINRST1、AINRST0	必须选择是否使用断路检测辅助功能。
AD0 ~ AD7	b9 ~ b0	能读到 A/D 转换结果。
ADCON2	ADGSEL1、ADGSEL0	必须选择模拟输入引脚的组。
	CKS2	必须选择 $\phi_{\text{AD}}$ 的频率。
	b6 ~ b5	必须置“0”。
	CKS3	必须选择 fAD。
ADCON0	CH2 ~ CH0	必须选择模拟输入引脚。
	MD1 ~ MD0	必须置“00b”。
	TRG	必须选择触发。
	ADST	在开始 A/D 转换时，必须置“1”；在停止时，必须置“0”。
	CKS0	必须选择 $\phi_{\text{AD}}$ 的频率。
ADCON1	SCAN1、SCAN0	无效
	MD2	必须置“0”。
	CKS1	必须选择 $\phi_{\text{AD}}$ 的频率。
	ADSTBY	在进行 A/D 转换时，必须置“1”。
	ADEX1、ADEX0	必须选择是否使用 ANEX0 和 ANEX1。

注 1. 此表的内容不表示步骤。

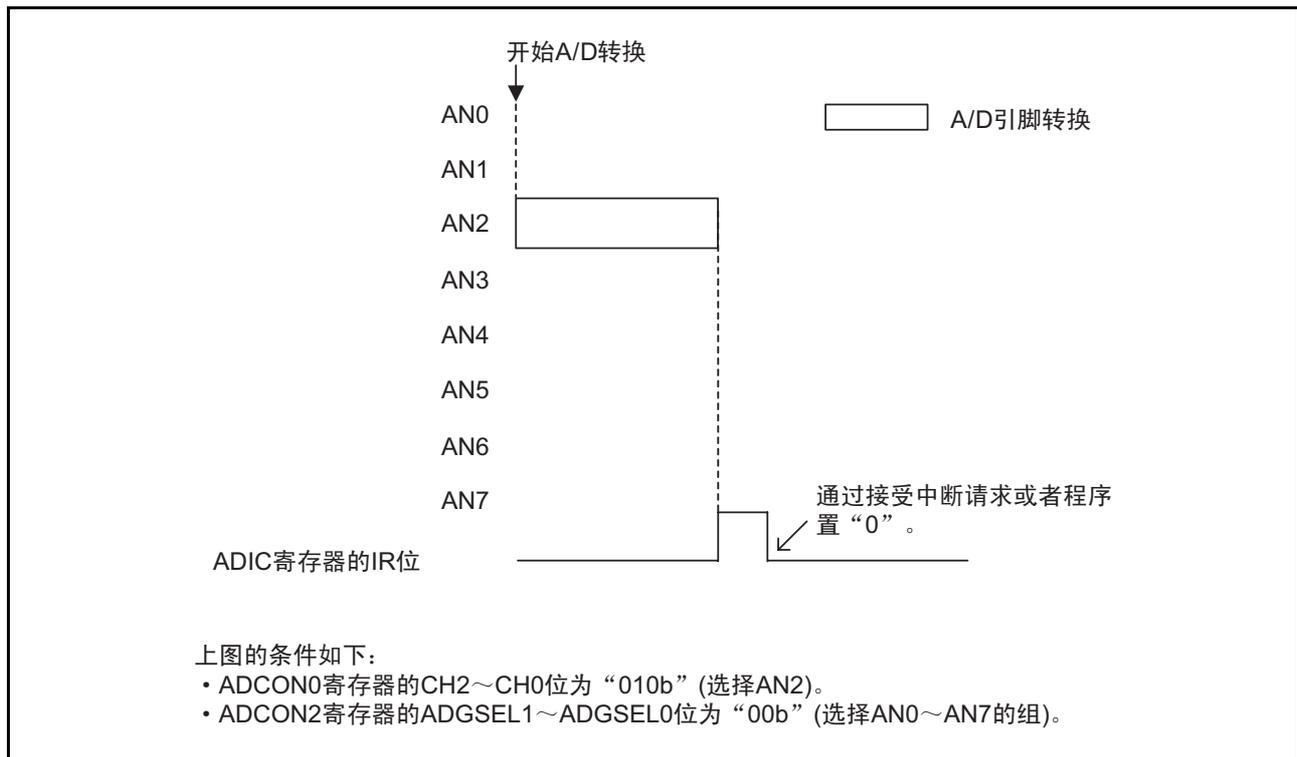


图 27.9 单次模式的运行例子

### 27.4.2 重复模式

这是将所选的 1 个引脚的输入电压重复进行 A/D 转换的模式。重复模式的规格如表 27.10 所示。

表 27.10 重复模式的规格

项目	规格
功能	通过 ADCON0 寄存器的 CH2 ~ CH0 位和 ADCON2 寄存器的 ADGSEL1 ~ ADGSEL0 位、或者 ADCON1 寄存器的 ADEX1 ~ ADEX0 位选择 1 个引脚，将该引脚的输入电压重复进行 A/D 转换。
A/D 转换开始条件	<ul style="list-style-type: none"> <li>• 当 ADCON0 寄存器的 TRG 位为“0”（软件触发）时将 ADCON0 寄存器的 ADST 位置“1”（开始 A/D 转换）。</li> <li>• 当 TRG 位为“1”（<math>\overline{\text{ADTRG}}</math> 的触发）时在将 ADST 位置“1”（开始 A/D 转换）后，<math>\overline{\text{ADTRG}}</math> 引脚的输入从“H”电平变为“L”电平。</li> </ul>
A/D 转换停止条件	将 ADST 位置“0”（停止 A/D 转换）。
中断请求的发生时序	不发生中断请求。
模拟输入引脚	从 AN0 ~ AN7、AN0_0 ~ AN0_7、AN2_0 ~ AN2_7、ANEX0 ~ ANEX1 中选择 1 个引脚。
读 A/D 转换值	读与所选引脚对应的 AD0 ~ AD7 寄存器。

表 27.11 重复模式中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCR	PCR5	在将 AN2_4 引脚用于模拟输入时，必须置“1”（禁止 $\overline{\text{INT6}}$ 输入）。
	PCR6	在将 AN2_5 引脚用于模拟输入时，必须置“1”（禁止 $\overline{\text{INT7}}$ 输入）。
	PCR7	在将 AN4 ~ AN7 引脚用于模拟输入时，必须置“1”（禁止键输入）。
AIRST	AIRST1、AIRST0	必须选择是否使用断路检测辅助功能。
AD0 ~ AD7	b9 ~ b0	能读到 A/D 转换结果。
ADCON2	ADGSEL1、ADGSEL0	必须选择模拟输入引脚的组。
	CKS2	必须选择 $\phi_{\text{AD}}$ 的频率。
	b6 ~ b5	必须置“0”。
	CKS3	必须选择 fAD。
ADCON0	CH2 ~ CH0	必须选择模拟输入引脚。
	MD1 ~ MD0	必须置“01b”。
	TRG	必须选择触发。
	ADST	在开始 A/D 转换时，必须置“1”；在停止时，必须置“0”。
	CKS0	必须选择 $\phi_{\text{AD}}$ 的频率。
ADCON1	SCAN1、SCAN0	无效
	MD2	必须置“0”。
	CKS1	必须选择 $\phi_{\text{AD}}$ 的频率。
	ADSTBY	在进行 A/D 转换时，必须置“1”。
	ADEX1、ADEX0	必须选择是否使用 ANEX0 和 ANEX1。

注 1. 此表的内容不表示步骤。



图 27.10 重复模式的运行例子

### 27.4.3 单次扫描模式

这是将所选引脚的输入电压逐次进行 A/D 转换的模式。单次扫描模式的规格如表 27.12 所示。

表 27.12 单次扫描模式的规格

项目	规格
功能	通过 ADCON1 寄存器的 SCAN1 ~ SCAN0 位和 ADCON2 寄存器的 ADGSEL1 ~ ADGSEL0 位选择引脚，将这些引脚的输入电压逐次进行 A/D 转换。
A/D 转换开始条件	<ul style="list-style-type: none"> <li>当 ADCON0 寄存器的 TRG 位为 “0”（软件触发）时将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）。</li> <li>当 TRG 位为 “1”（ADTRG 的触发）时在将 ADST 位置 “1”（开始 A/D 转换）后，<math>\overline{\text{ADTRG}}</math> 引脚的输入从 “H” 电平变为 “L” 电平。</li> </ul>
A/D 转换停止条件	<ul style="list-style-type: none"> <li>A/D 转换结束（在选择软件触发时，ADST 位变为 “0”（停止 A/D 转换））。</li> <li>将 ADST 位置 “0”。</li> </ul>
中断请求的发生时序	在 A/D 转换结束时。
模拟输入引脚	从 AN0 ~ AN1（2 个引脚）、AN0 ~ AN3（4 个引脚）、AN0 ~ AN5（6 个引脚）、AN0 ~ AN7（8 个引脚）中选择。 同样，也能选择 AN0_0 ~ AN0_7 或者 AN2_0 ~ AN2_7。
读 A/D 转换值	读与所选引脚对应的 AD0 ~ AD7 寄存器。

表 27.13 单次扫描模式中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCR	PCR5	在将 AN2_4 引脚用于模拟输入时，必须置 “1”（禁止 $\overline{\text{INT6}}$ 输入）。
	PCR6	在将 AN2_5 引脚用于模拟输入时，必须置 “1”（禁止 $\overline{\text{INT7}}$ 输入）。
	PCR7	在将 AN4 ~ AN7 引脚用于模拟输入时，必须置 “1”（禁止键输入）。
AINRST	AINRST1、AINRST0	必须选择是否使用断路检测辅助功能。
AD0 ~ AD7	b9 ~ b0	能读到 A/D 转换结果。
ADCON2	ADGSEL1、ADGSEL0	必须选择模拟输入引脚的组。
	CKS2	必须选择 $\phi_{\text{AD}}$ 的频率。
	b6 ~ b5	必须置 “0”。
	CKS3	必须选择 fAD。
ADCON0	CH2 ~ CH0	无效
	MD1 ~ MD0	必须置 “10b”。
	TRG	必须选择触发。
	ADST	在开始 A/D 转换时，必须置 “1”；在停止时，必须置 “0”。
	CKS0	必须选择 $\phi_{\text{AD}}$ 的频率。
ADCON1	SCAN1、SCAN0	必须选择模拟输入引脚。
	MD2	必须置 “0”。
	CKS1	必须选择 $\phi_{\text{AD}}$ 的频率。
	ADSTBY	在进行 A/D 转换时，必须置 “1”。
	ADEX1、ADEX0	必须置 “00b”。

注 1. 此表的内容不表示步骤。

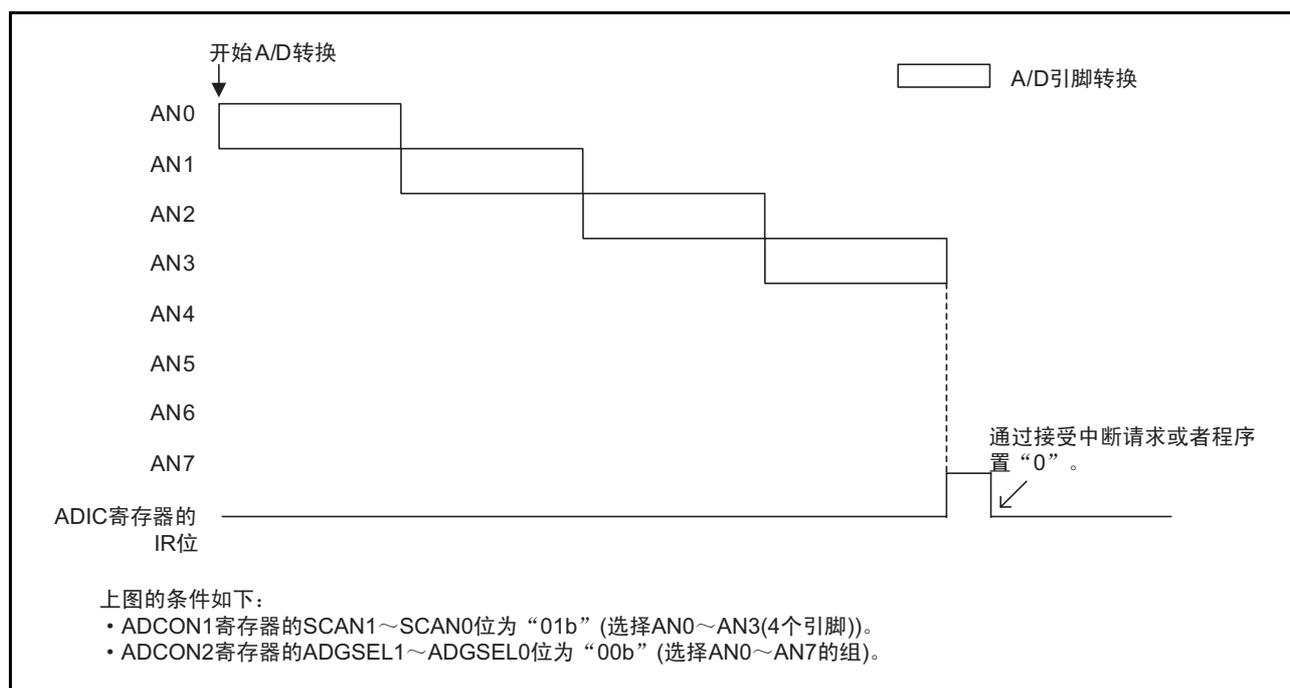


图 27.11 单次扫描模式的运行例子

#### 27.4.4 重复扫描模式 0

这是将所选引脚的输入电压重复进行 A/D 转换的模式。重复扫描模式 0 的规格如表 27.14 所示。

表 27.14 重复扫描模式 0 的规格

项目	规格
功能	通过 ADCON1 寄存器的 SCAN1 ~ SCAN0 位和 ADCON2 寄存器的 ADGSEL1 ~ ADGSEL0 位选择引脚，将这些引脚的输入电压重复进行 A/D 转换。
A/D 转换开始条件	<ul style="list-style-type: none"> <li>当 ADCON0 寄存器的 TRG 位为“0”（软件触发）时将 ADCON0 寄存器的 ADST 位置“1”（开始 A/D 转换）。</li> <li>当 TRG 位为“1”（ADTRG 的触发）时在将 ADST 位置“1”（开始 A/D 转换）后，ADTRG 引脚的输入从“H”电平变为“L”电平。</li> </ul>
A/D 转换停止条件	将 ADST 位置“0”（停止 A/D 转换）。
中断请求的发生时序	不发生中断请求。
模拟输入引脚	从 AN0 ~ AN1（2 个引脚）、AN0 ~ AN3（4 个引脚）、AN0 ~ AN5（6 个引脚）、AN0 ~ AN7（8 个引脚）中选择。 同样，也能选择 AN0_0 ~ AN0_7 或者 AN2_0 ~ AN2_7。
读 A/D 转换值	读与所选引脚对应的 AD0 ~ AD7 寄存器。

表 27.15 重复扫描模式 0 中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCR	PCR5	在将 AN2_4 引脚用于模拟输入时，必须置“1”（禁止 $\overline{\text{INT6}}$ 输入）。
	PCR6	在将 AN2_5 引脚用于模拟输入时，必须置“1”（禁止 $\overline{\text{INT7}}$ 输入）。
	PCR7	在将 AN4 ~ AN7 引脚用于模拟输入时，必须置“1”（禁止键输入）。
AINRST	AINRST1、AINRST0	必须选择是否使用断路检测辅助功能。
AD0 ~ AD7	b9 ~ b0	能读到 A/D 转换结果。
ADCON2	ADGSEL1、ADGSEL0	必须选择模拟输入引脚的组。
	CKS2	必须选择 $\phi_{\text{AD}}$ 的频率。
	b6 ~ b5	必须置“0”。
	CKS3	必须选择 fAD。
ADCON0	CH2 ~ CH0	无效
	MD1 ~ MD0	必须置“11b”。
	TRG	必须选择触发。
	ADST	在开始 A/D 转换时，必须置“1”；在停止时，必须置“0”。
	CKS0	必须选择 $\phi_{\text{AD}}$ 的频率。
ADCON1	SCAN1、SCAN0	必须选择模拟输入引脚。
	MD2	必须置“0”。
	CKS1	必须选择 $\phi_{\text{AD}}$ 的频率。
	ADSTBY	在进行 A/D 转换时，必须置“1”。
	ADEX1、ADEX0	必须置“00b”。

注 1. 此表的内容不表示步骤。

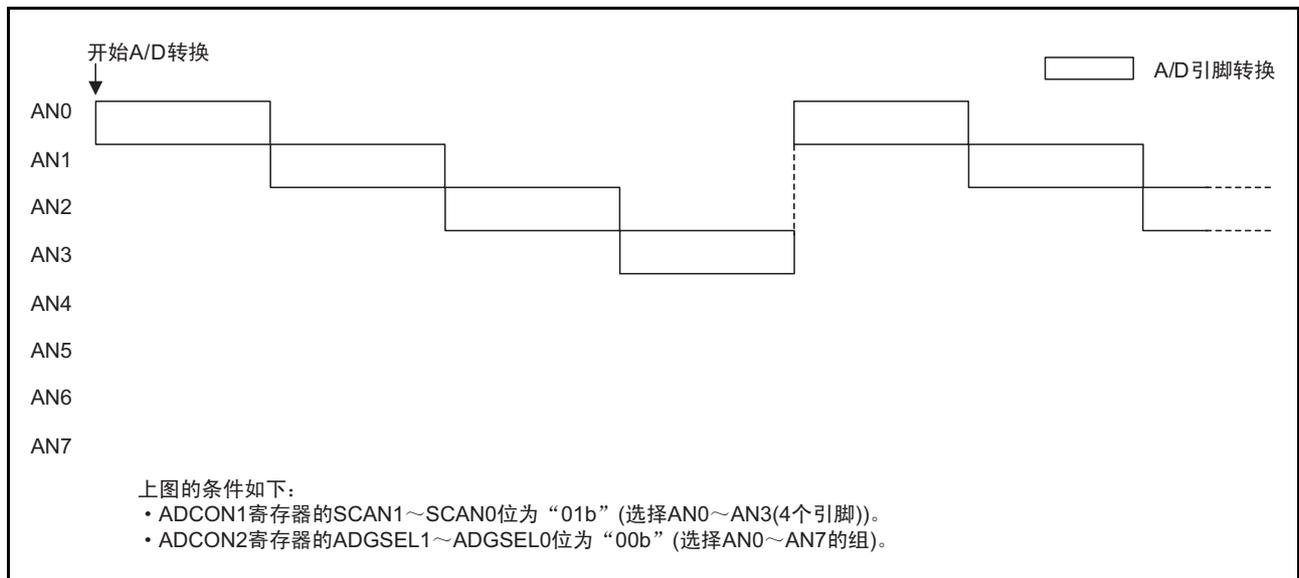


图 27.12 重复扫描模式 0 的运行例子

### 27.4.5 重复扫描模式 1

这是以所选引脚为重点，将全部引脚的输入电压重复进行 A/D 转换的模式。重复扫描模式 1 的规格如表 27.16 所示。

表 27.16 重复扫描模式 1 的规格

项目	规格
功能	以通过 ADCON1 寄存器的 SCAN1 ~ SCAN0 位和 ADCON2 寄存器的 ADGSEL1 ~ ADGSEL0 位选择的引脚为重点，将通过 ADGSEL1 ~ ADGSEL0 位选择的全部引脚的输入电压重复进行 A/D 转换。 例：如果选择 AN0，就按 AN0→AN1→AN0→AN2→AN0→AN3··· 的顺序进行 A/D 转换。
A/D 转换开始条件	<ul style="list-style-type: none"> <li>当 ADCON0 寄存器的 TRG 位为“0”（软件触发）时将 ADCON0 寄存器的 ADST 位置“1”（开始 A/D 转换）。</li> <li>当 TRG 位为“1”（<math>\overline{\text{ADTRG}}</math> 的触发）时在将 ADST 位置“1”（开始 A/D 转换）后，将 <math>\overline{\text{ADTRG}}</math> 引脚的输入从“H”电平变为“L”电平。</li> </ul>
A/D 转换停止条件	将 ADST 位置“0”（停止 A/D 转换）。
中断请求的发生时序	不发生中断请求。
重点进行 A/D 转换的模拟输入引脚	从 AN0（1 个引脚）、AN0 ~ AN1（2 个引脚）、AN0 ~ AN2（3 个引脚）、AN0 ~ AN3（4 个引脚）中选择。 同样，也能选择 AN0_0 ~ AN0_3 或者 AN2_0 ~ AN2_3。
读 A/D 转换值	读与所选引脚对应的 AD0 ~ AD7 寄存器。

表 27.17 重复扫描模式 1 中使用的寄存器及其设定值（注 1）

寄存器	位	功能和设定值
PCR	PCR5	在将 AN2_4 引脚用于模拟输入时，必须置“1”（禁止 $\overline{\text{INT6}}$ 输入）。
	PCR6	在将 AN2_5 引脚用于模拟输入时，必须置“1”（禁止 $\overline{\text{INT7}}$ 输入）。
	PCR7	在将 AN4 ~ AN7 引脚用于模拟输入时，必须置“1”（禁止键输入）。
AINRST	AINRST1、AINRST0	必须选择是否使用断路检测辅助功能。
AD0 ~ AD7	b9 ~ b0	能读到 A/D 转换结果。
ADCON2	ADGSEL1、ADGSEL0	必须选择模拟输入引脚的组。
	CKS2	必须选择 $\phi\text{AD}$ 的频率。
	b6 ~ b5	必须置“0”。
	CKS3	必须选择 $f\text{AD}$ 。
ADCON0	CH2 ~ CH0	无效
	MD1 ~ MD0	必须置“11b”。
	TRG	必须选择触发。
	ADST	在开始 A/D 转换时，必须置“1”；在停止时，必须置“0”。
	CKS0	必须选择 $\phi\text{AD}$ 的频率。
ADCON1	SCAN1、SCAN0	必须选择重点进行 A/D 转换的引脚。
	MD2	必须置“1”。
	CKS1	必须选择 $\phi\text{AD}$ 的频率。
	ADSTBY	在进行 A/D 转换时，必须置“1”。
	ADEX1、ADEX0	必须置“00b”。

注 1. 此表的内容不表示步骤。

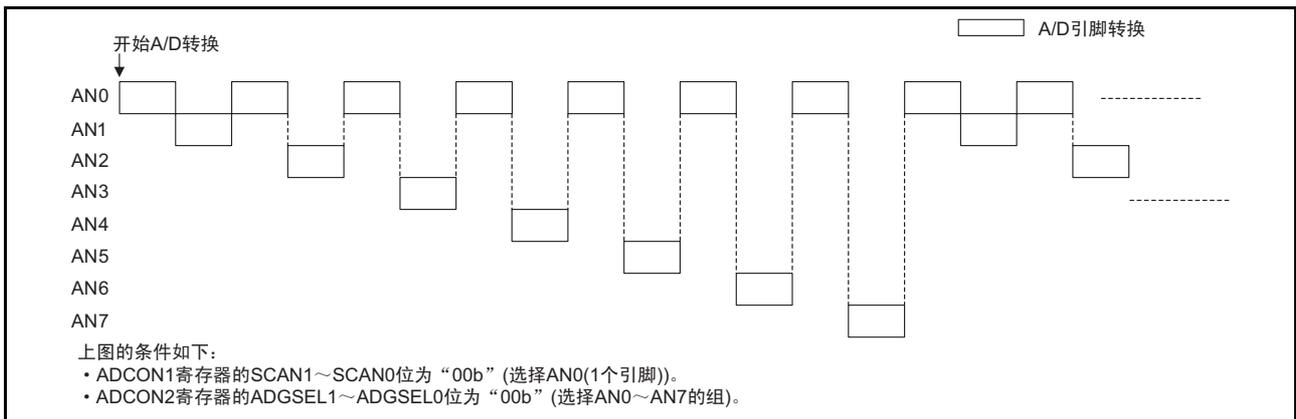


图 27.13 重复扫描模式 1 的运行例子

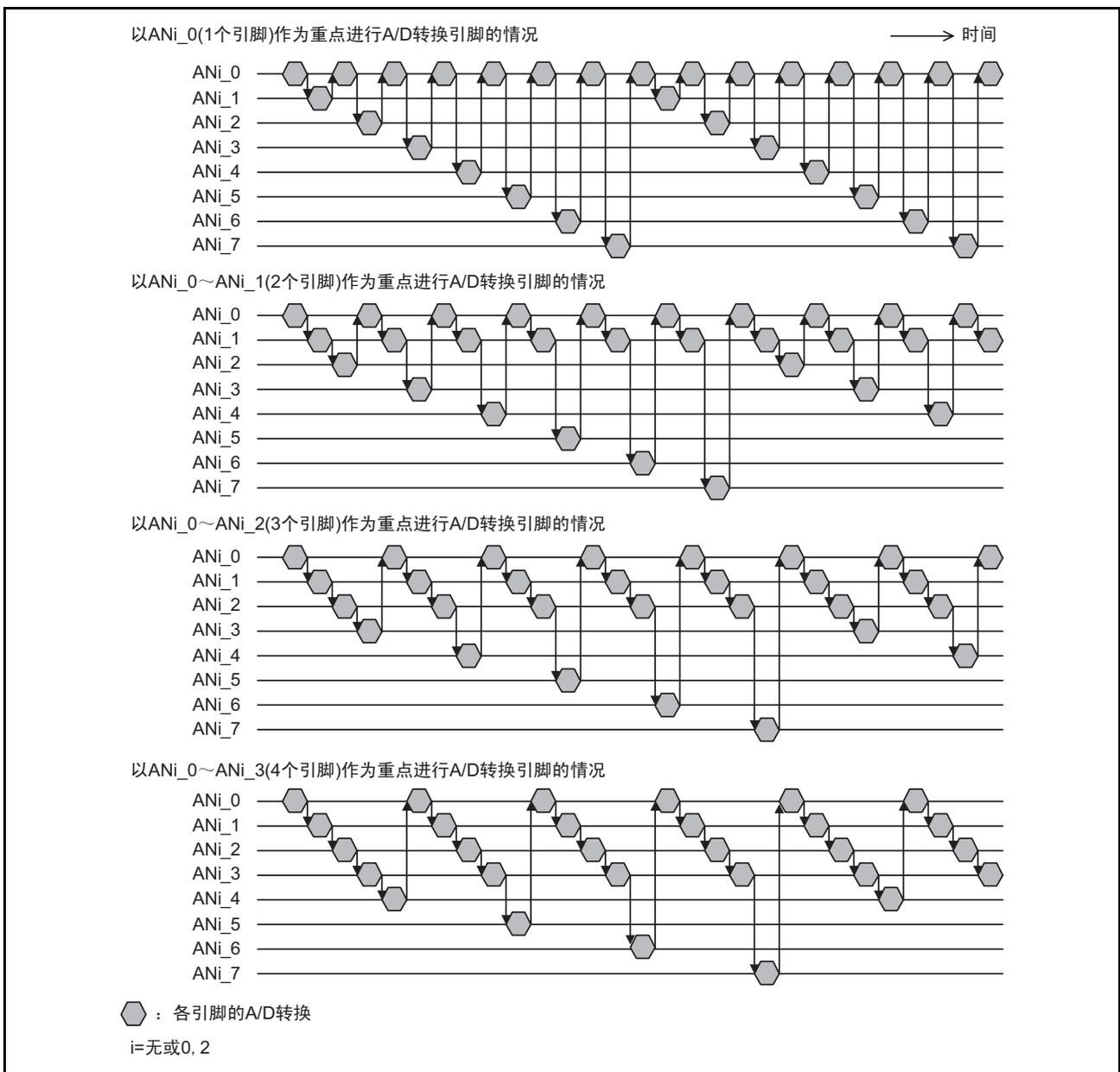


图 27.14 重复扫描模式 1 中进行 A/D 转换的引脚转移图

## 27.5 外部传感器

为了正确地进行 A/D 转换，必须在规定的时间内结束对图 27.15 中内部电容器 C 的充电。假设此规定的时间（采样时间）为 T，传感器等效电路的输出阻抗为 R0，单片机的内部电阻为 R，A/D 转换器的精度（误差）为 X，分辨率为 Y（Y 为 1024）。

$$\begin{aligned} \text{通常, } VC &= VIN \left\{ 1 - e^{-\frac{1}{C(R0+R)}t} \right\} \\ t=T \text{ 时, } VC &= VIN - \frac{X}{Y} VIN = VIN \left( 1 - \frac{X}{Y} \right), \\ e^{-\frac{1}{C(R0+R)}T} &= \frac{X}{Y} \\ -\frac{1}{C(R0+R)}T &= \ln \frac{X}{Y} \\ \text{因此, } R0 &= -\frac{T}{C \cdot \ln \frac{X}{Y}} - R \end{aligned}$$

模拟输入引脚和外部传感器的等效电路例子如图 27.15 所示。在 VIN 和 VC 的差为 0.1LSB 时，求在时间 T 内电容器 C 的引脚间电压 VC 从 0 变为 VIN-(0.1/1024)VIN 的阻抗 R0。(0.1/1024) 表示在进行 A/D 转换时，将电容器充电不足引起的 A/D 精度降低控制在 0.1LSB。但是，实际误差为 0.1LSB 加上绝对精度后的值。

当  $\phi_{AD}=20\text{MHz}$  时， $T=0.75\mu\text{s}$ 。通过下式求在此时间 T 内能对电容器 C 进行充分充电的输出阻抗 R0。

因为  $T=0.75\mu\text{s}$ ， $R=10\text{k}\Omega$ ， $C=6.0\text{pF}$ ， $X=0.1$ ， $Y=1024$ ，所以

$$R0 = -\frac{0.75 \times 10^{-6}}{6.0 \times 10^{-12} \cdot \ln \frac{0.1}{1024}} - 10 \times 10^3 \approx 3.5 \times 10^3$$

因此，A/D 转换器的精度（误差）小于等于 0.1LSB 的传感器电路的输出阻抗 R0 的最大值为 3.5kΩ。

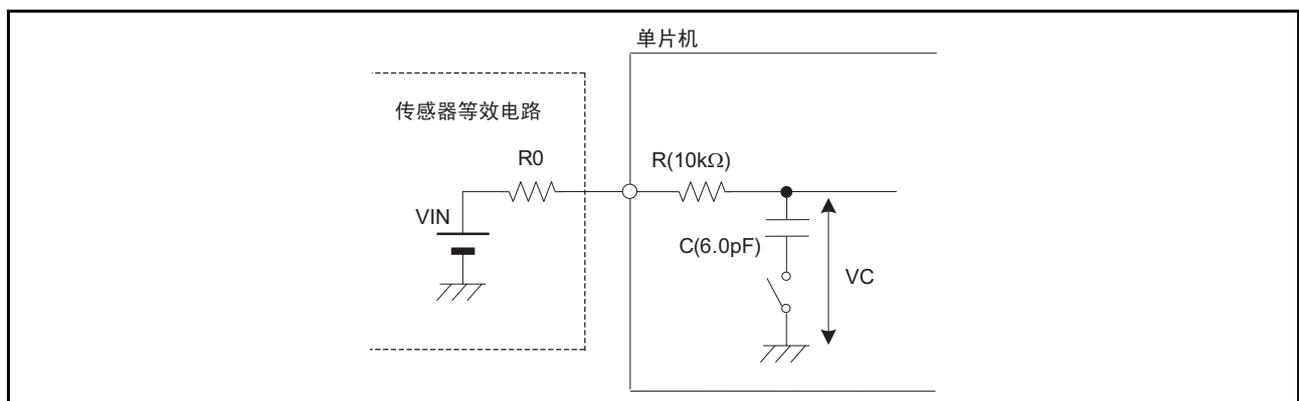


图 27.15 模拟输入引脚和外部传感器的等效电路例子

## 27.6 中断

中断请求的发生时序请参照运行例子。

中断控制的详细内容请参照“14.7 中断控制”，AD 转换器的中断相关寄存器如表 27.18 所示。

表 27.18 AD 转换器的中断相关寄存器

地址	寄存器名	寄存器符号	复位后的值
004Eh	A/D 转换中断控制寄存器	ADIC	XXXX X000b

## 27.7 使用 A/D 转换器时的注意事项

### 27.7.1 模拟输入的选择

当  $VCC1 \geq VCC2$  时，必须进行以下的设定：

模拟输入电压 (AN\_0 ~ AN\_7、ANEX0、ANEX1)  $\leq VCC1$

模拟输入电压 (AN0\_0 ~ AN0\_7、AN2\_0 ~ AN2\_7)  $\leq VCC2$

在使用键输入中断时，AN4 ~ AN7 (4 个引脚) 都不能用作模拟输入引脚 (如果模拟输入电压变为“L”电平，就产生键输入中断请求)。

### 27.7.2 $\phi_{AD}$ 的频率

必须将  $\phi_{AD}$  至少设定为 2MHz。上限如下所示，必须在此范围内使用：

当  $4.0 \leq VCC1 \leq 5.5V$  时， $\phi_{AD} \leq 25MHz$ 。

当  $3.2 \leq VCC1 \leq 4.0V$  时， $\phi_{AD} \leq 16MHz$ 。

当  $3.0 \leq VCC1 \leq 3.2V$  时， $\phi_{AD} \leq 10MHz$ 。

### 27.7.3 引脚的处理

为了防止噪声引起的误动作和闩锁以及减小转换误差，必须在 AVCC 引脚、VREF 引脚、模拟输入引脚 (AN<sub>i</sub> (i=0 ~ 7)、ANEX<sub>i</sub>、AN0<sub>i</sub>、AN2<sub>i</sub>) 和 AVSS 引脚之间分别插入电容器。同样，也必须在 VCC1 引脚和 VSS 引脚之间插入电容器。各引脚的处理例子如图 27.16 所示。

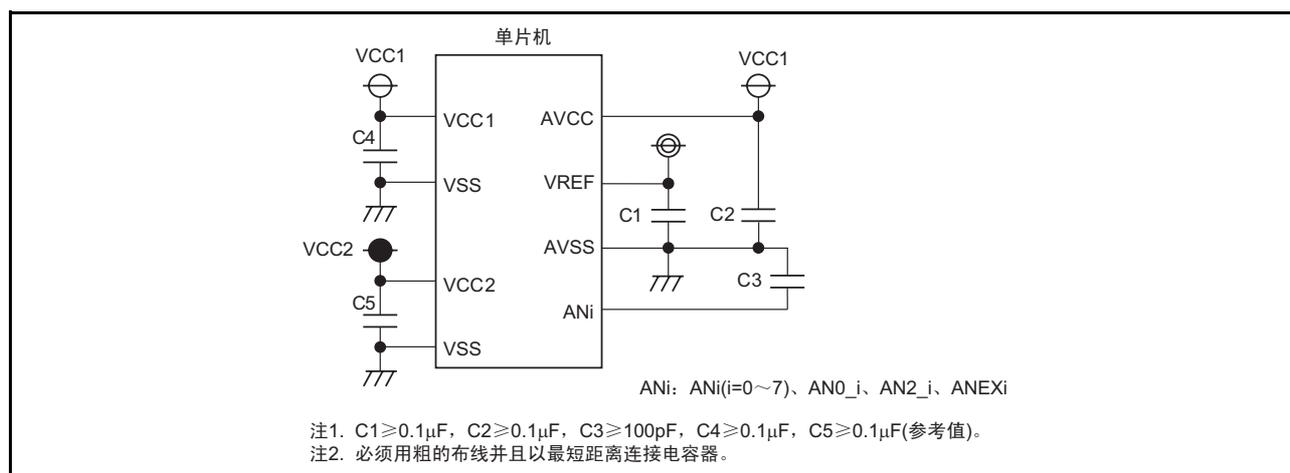


图 27.16 各引脚的处理例子

### 27.7.4 寄存器的存取

必须在停止 A/D 转换时 (发生触发前) 写 ADCON0 寄存器 (bit6 除外)、ADCON1 寄存器和 ADCON2 寄存器。

必须在停止 AD 转换后，将 ADSTBY 位从“1”置为“0”。

### 27.7.5 A/D 转换开始

如果将 ADCON1 寄存器的 ADSTBY 位从“0” (停止 A/D 转换) 置为“1” (能进行 A/D 转换)，就必须在至少经过 1 个  $\phi_{AD}$  周期后开始 A/D 转换。

### 27.7.6 A/D 运行模式的变更

如果更改 A/D 运行模式，就必须通过 ADCON0 寄存器的 CH2 ~ CH0 位或者 ADCON1 寄存器的 SCAN1 ~ SCAN0 位重新选择模拟输入引脚。

### 27.7.7 强制结束时的状态

如果在 A/D 转换过程中，通过程序将 ADCON0 寄存器的 ADST 位置“0”（停止 A/D 转换）强制结束时，A/D 转换器的转换结果就为不定值。另外，不进行 A/D 转换的 AD<sub>i</sub> 寄存器的值也有可能为不定值。因此，如果在进行 A/D 转换时，通过程序将 ADST 位置“0”，就不能使用全部的 AD<sub>i</sub> 寄存器的值。

### 27.7.8 A/D 断路检测辅助功能

断路时的转换结果因外接电路而不同，所以必须在根据系统进行充分的评估后使用此功能。当 VCC1 > VCC2 时，不能使用此功能。

在更改 AINRST 寄存器后开始 A/D 转换时，必须按照以下的步骤进行：

1. 更改 AINRST 寄存器的 AINRST1 ~ AINRST0 位。
2. 等待 1 个 φ<sub>AD</sub> 周期。
3. 将 ADCON0 寄存器的 ADST 位置“1”（开始 A/D 转换）。

### 27.7.9 A/D 转换结束的检测方法

如果要在单次模式或者单次扫描模式中检测 A/D 转换的结束，就必须使用 ADIC 寄存器的 IR 位。在不使用中断时，必须在检测后通过程序将 IR 位置“0”。

在通过程序给 ADCON0 寄存器的 ADST 位写“1”后，此位会在开始的处理时间（参照“表 27.7 各 A/D 转换项目的周期数”）后变为“1”（开始 A/D 转换），如果在写“1”后立刻读此位，就有可能读到“0”（停止 A/D 转换）。

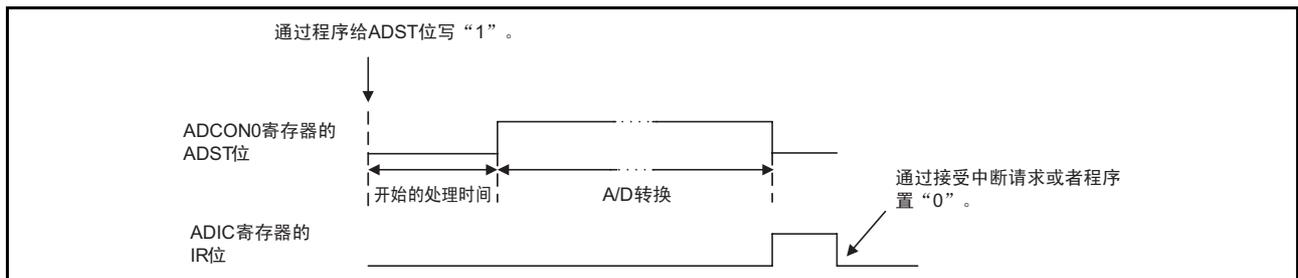


图 27.17 ADST 位的操作

### 27.7.10 重复模式、重复扫描模式 0 和重复扫描模式 1

在这些模式中，如果在 AD<sub>i</sub> 寄存器（i=0~7）值的改写期间读 AD<sub>i</sub> 寄存器，就有可能读到不定值。因此，必须通过多次读 AD<sub>i</sub> 寄存器来判断读到的值是否有效。不定值的读取期间为 1 个 f<sub>AD</sub> 周期。

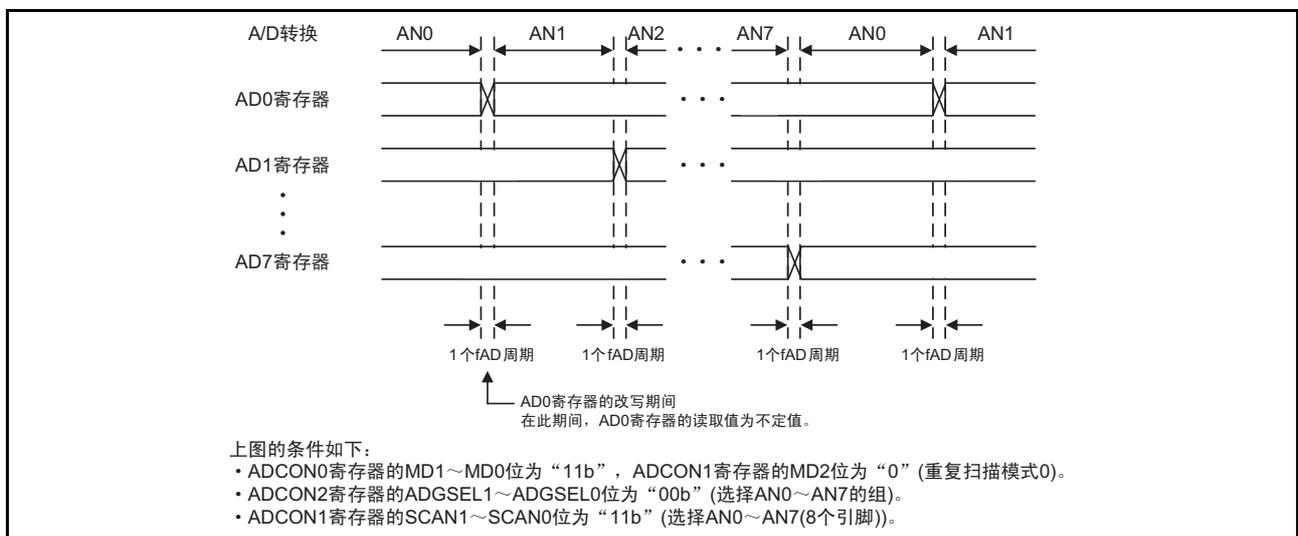


图 27.18 AD<sub>i</sub> 寄存器值的改写期间

## 28. D/A 转换器

### 28.1 概要

这是 2 个独立的 8 位 R-2R 方式的 D/A 转换器。

D/A 转换器的规格和 D/A 转换器的框图分别如表 28.1 和图 28.1 所示。

表 28.1 D/A 转换器的规格

项目	性能
D/A 转换方式	R-2R 方式
分辨率	8 位

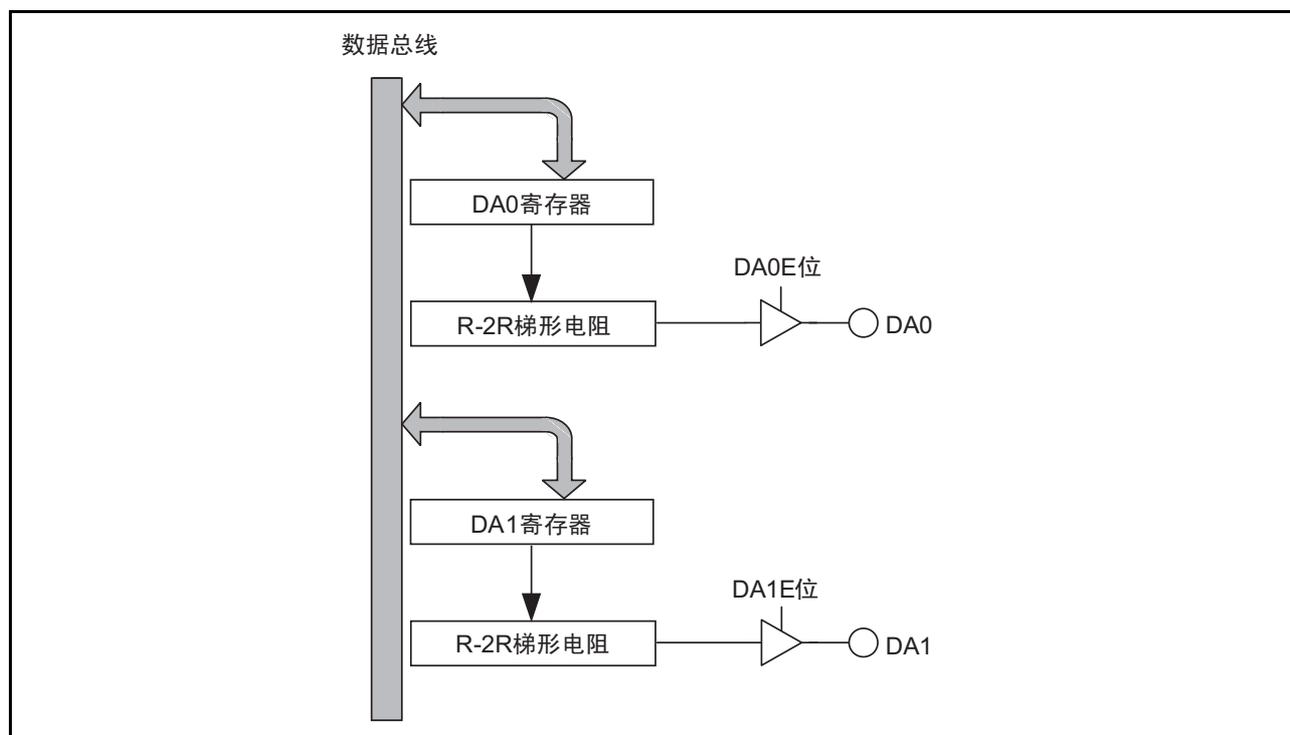


图 28.1 D/A 转换器的框图

表 28.2 输入引脚

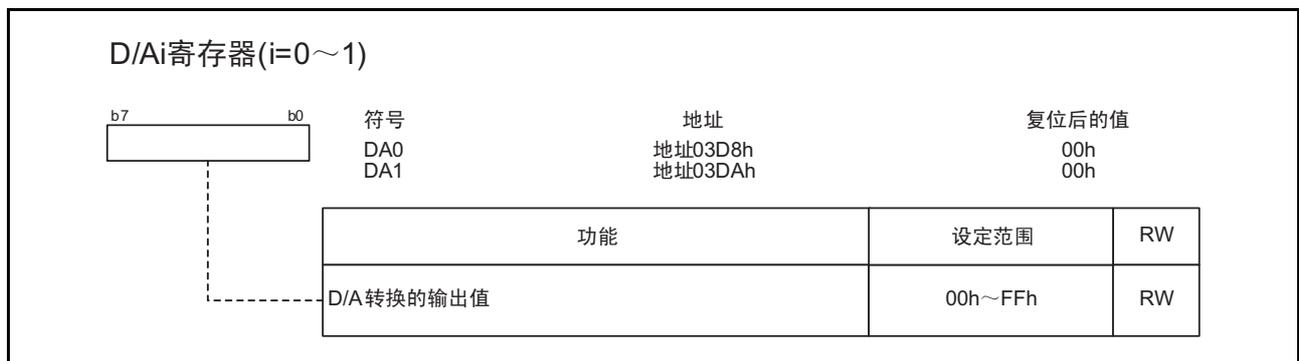
引脚名	输入 / 输出	功能
DA0	输出 (注 1)	D/A 转换器的输出
DA1		

注 1. 必须将引脚复用的端口方向位置“0”（输入模式）。如果将 DAiE 位置“1”，对应的端口就不被上拉。

## 28.2 寄存器说明

表 28.3 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
03D8h	D/A0 寄存器	DA0	00h
03DAh	D/A1 寄存器	DA1	00h
03DCh	D/A 控制寄存器	DACON	XXXX XX00b

28.2.1 D/A<sub>i</sub> 寄存器 (DA<sub>i</sub>) (i=0 ~ 1)

## 28.2.2 D/A 控制寄存器 (DACON)



## 28.3 运行说明

如果将值写到  $DA_i$  寄存器 ( $i=0 \sim 1$ )，就进行 D/A 转换。  
输出的模拟电压  $V$  取决于  $DA_i$  寄存器设定的值  $n$  ( $n$  为 10 进制数)。

$$V = \frac{V_{REF} \times n}{256} \quad (n=0 \sim 255)$$

$V_{REF}$ : 基准电压

D/A 转换器的等效电路如图 28.2 所示。

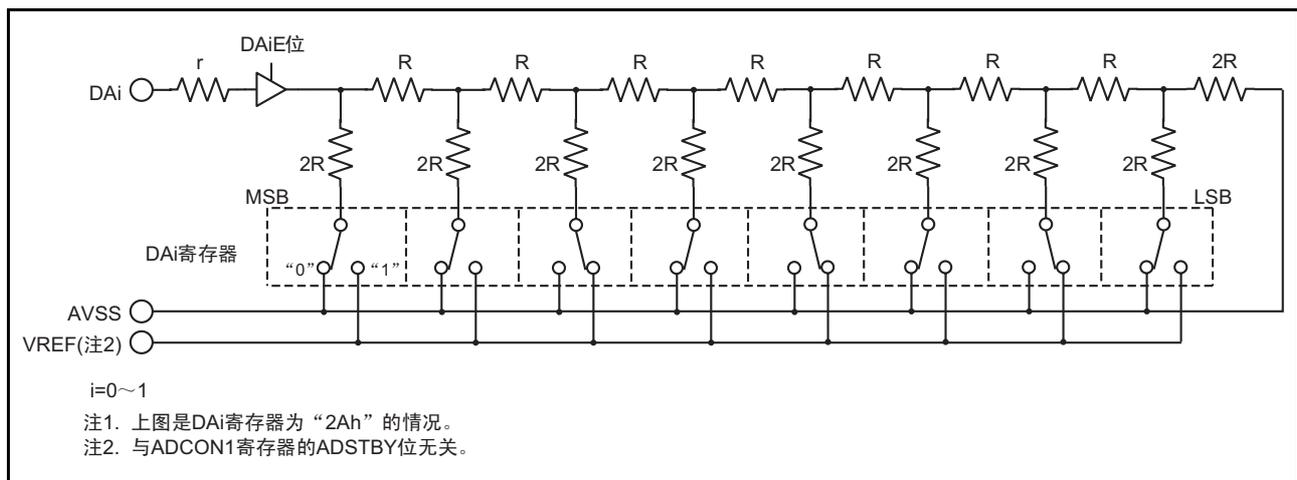


图 28.2 D/A 转换器的等效电路

## 28.4 使用 D/A 转换器时的注意事项

### 28.4.1 不使用 D/A 转换器的情况

在不使用 D/A 转换器时，为了减小不必要的消耗电流，必须将  $DA_iE$  位 ( $i=0 \sim 1$ ) 置 “0” (禁止输出) 并且将  $DA_i$  寄存器置 “00h”，使电流不流过 R-2R 的电阻。

## 29. CRC 运算电路

### 29.1 概要

CRC (Cyclic Redundancy Check) 运算电路能检测数据块的错误, 还内置了监视 SFR 的读写以及进行 CRC 自动运算的功能 (SFR 存取监视功能)。CRC 运算电路的框图和 CRC 运算的例子 (使用 CRC-CCITT) 分别如图 29.1 和图 29.2 所示。

表 29.1 CRC 运算电路的规格

项目	规格
生成多项式	CRC-CCITT( $X^{16}+X^{12}+X^5+1$ ) 或者 CRC-16( $X^{16}+X^{15}+X^2+1$ )
选择功能	<ul style="list-style-type: none"> <li>可选择 MSB/LSB</li> <li>SFR 存取监视功能</li> </ul>

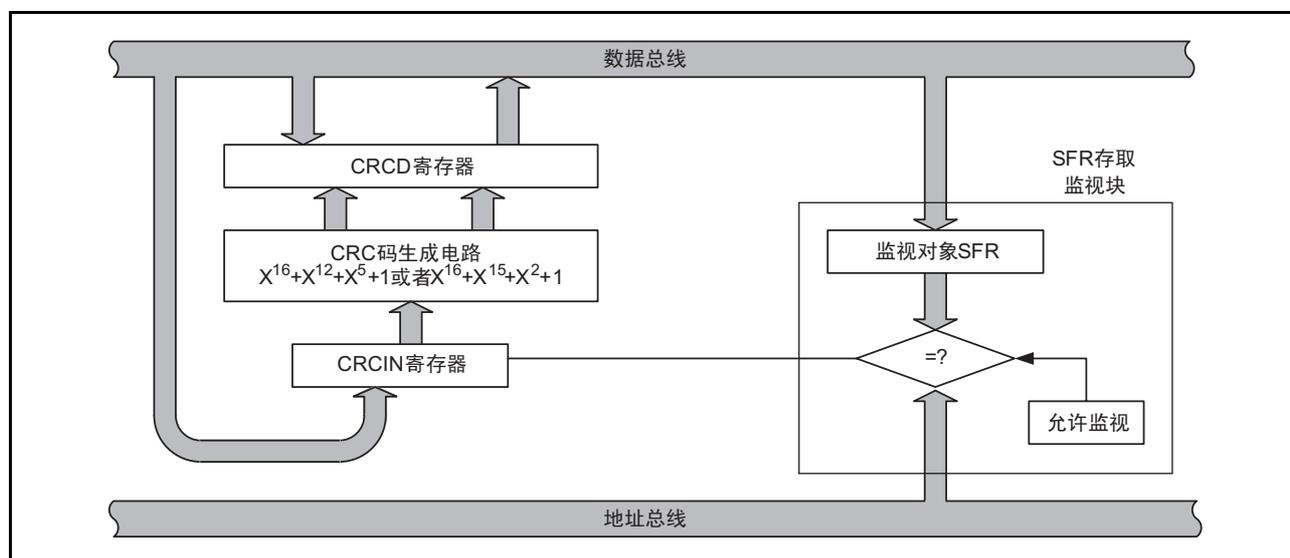


图 29.1 CRC 运算电路的框图

### 29.2 寄存器说明

表 29.2 寄存器结构

地址	寄存器名	寄存器符号	初始值
03B4h	SFR 监视地址寄存器	CRCSAR	XXXX XXXXb
03B5h			00XX XXXXb
03B6h	CRC 模式寄存器	CRCMR	0XXX XXX0b
03BCh	CRC 数据寄存器	CRCD	XXh
03BDh			XXh
03BEh	CRC 输入寄存器	CRCIN	XXh

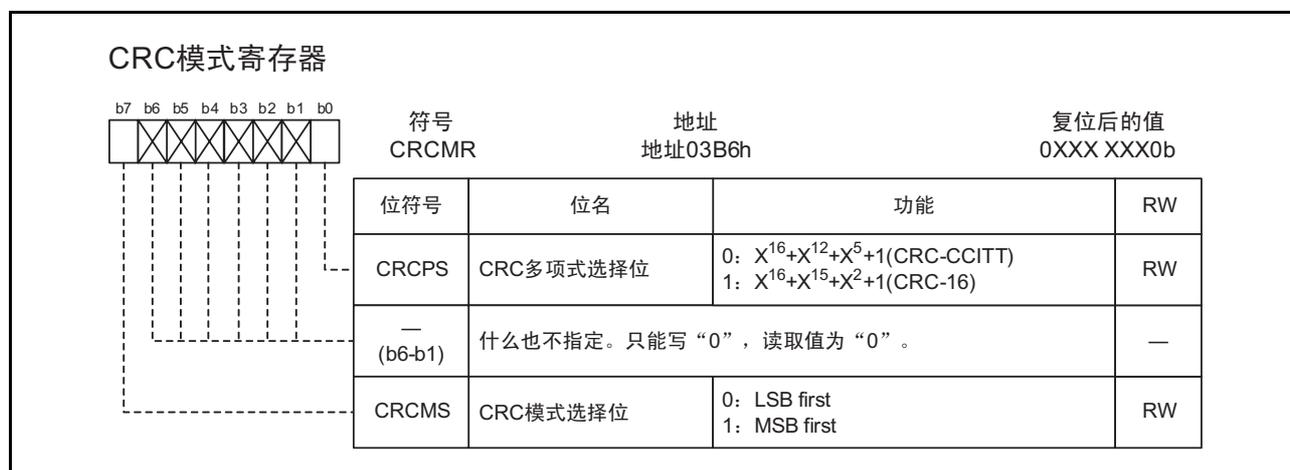
## 29.2.1 CRC 数据寄存器 (CRCD)



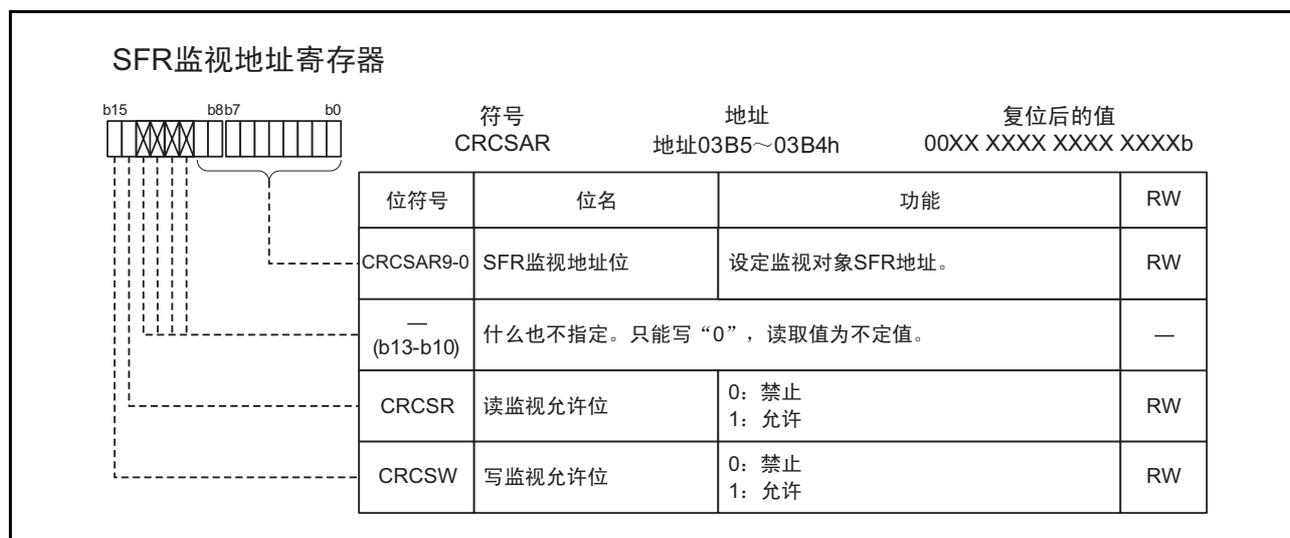
## 29.2.2 CRC 输入寄存器 (CRCIN)



## 29.2.3 CRC 模式寄存器 (CRCMR)



### 29.2.4 SFR 监视地址寄存器 (CRCSAR)



#### CRCSR (读监视允许位) (b14)

不能将 CRCSR 位和 CRCSW 位都置“1”。当 CRCSW 位为“1”时，必须将 CRCSR 位置“0”。

#### CRCSW (写监视允许位) (b15)

不能将 CRCSR 位和 CRCSW 位都置“1”。当 CRCSR 位为“1”时，必须将 CRCSW 位置“0”。

## 29.3 运行说明

### 29.3.1 基本运行

CRC (Cyclic Redundancy Check) 运算电路能检测数据块的错误。在生成 CRC 码时，使用 CRC-CCITT ( $X^{16}+X^{12}+X^5+1$ ) 或者 CRC-16 ( $X^{16}+X^{15}+X^2+1$ ) 的生成多项式。

CRC 码是对以 8 位为单位的任意数据长度的块生成的 16 位代码。在给 CRCD 寄存器设定初始值后，每次将 1 个字节的数据写到 CRCIN 寄存器时，CRC 码就被设定到 CRCD 寄存器。对于 1 个字节的数据，CRC 码的生成需要 2 个 CPU 时钟周期。

### 29.3.2 SFR 存取监视功能

CRC 运算电路内置了监视 SFR 的读写以及进行 CRC 自动运算的功能 (SFR 存取监视功能)。为了对 SFR 的读写数据进行 CRC 运算，不需要重新将数据设定到 CRCIN 寄存器。对象区域是地址 0020h ~ 地址 03FFh 的 SFR 区域。例如，便于监视写 UART 发送缓冲寄存器或者读 UART 接收缓冲器。

为了监视 SFR 的读写，将对象 SFR 地址设定到 CRCSAR 寄存器的 CRCSAR9 ~ CRCSAR0 位。通过 CRCSAR 寄存器的 CRCSW 位和 CRCSR 位分别允许监视对象 SFR 的写和读。

在 CRCSW 位已被置“1”时，如果通过 CPU 或者 DMA 写监视对象 SFR，CRC 运算电路就将写到对象 SFR 的数据保存到 CRCIN 寄存器，并进行 CRC 运算。同样，在 CRCSR 位已被置“1”时，如果通过 CPU 或者 DMA 从监视对象 SFR 读数据，CRC 运算电路就将对象 SFR 读到的数据保存到 CRCIN 寄存器，并进行 CRC 运算。

CRC 运算电路 1 次执行 1 个字节的数据的 CRC 运算，因此在以字为单位存取监视对象 SFR 时，对低位 1 个字节生成 CRC 码。

生成“80C4h”CRC码的设定步骤和CRC运算  
(使用CRC-CCITT、LSB first的情况)

● CRC运算电路的规格

CRC码：以写在CRCIN寄存器中的值的位顺序颠倒值为被除数、生成多项式为除数的除法运算的余数  
生成多项式： $X^{16}+X^{12}+X^5+1(1\ 0001\ 0000\ 0010\ 0001b)$

● 设定步骤

- (1) 通过程序，以字节为单位颠倒“80C4h”的位顺序。  
“80h” → “01h”、“C4h” → “23h”

- (2) 给CRCD寄存器写初始值“0000h”。



- (3) 给CRCIN寄存器写“01h”(“80h”的位顺序颠倒值)。



在2个周期后，“80h”的CRC码(9188h)的位顺序颠倒值“1189h”被保存到CRCD寄存器。



- (4) 给CRCIN寄存器写“23h”(“C4h”的位顺序颠倒值)。

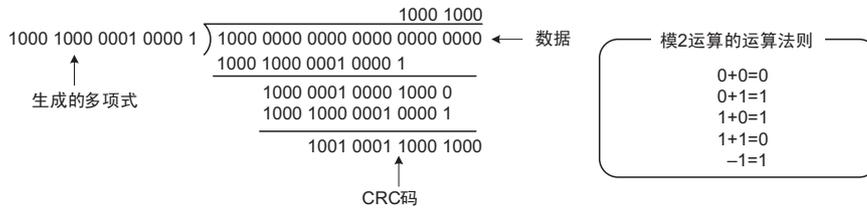


在2个周期后，“80C4h”的CRC码(8250h)的位顺序颠倒值“0A41h”被保存到CRCD寄存器。



● 详细的CRC运算

在上述(3)中，将写在CRCIN寄存器中的值“01h(0000 0001b)”的位顺序颠倒，得到“80h(1000 0000b)”。将此位顺序颠倒的值和CRCD寄存器的初始值“0000 0000 0000 0000b”分别左移16位和8位，得到“1000 0000 0000 0000 0000 0000b”和“0000 0000 0000 0000 0000 0000b”，将它们相加进行模2的除法运算。



能从CRCD寄存器读到余数“1001 0001 1000 1000b(9188h)”的位顺序颠倒值“0001 0001 1000 1001b(1189h)”。

在上述(4)中，将写在CRCIN寄存器中的值“23h(0010 0011b)”的位顺序颠倒，得到“C4h(1100 0100b)”。将此位顺序颠倒的值和留在CRCD寄存器中的(3)的余数“1001 0001 1000 1000b”分别左移16位和8位，得到“1100 0100 0000 0000 0000 0000b”和“1001 0001 1000 1000 0000 0000b”，将它们相加进行模2的除法运算。

能从CRCD寄存器读到余数“1000 0010 0101 0000b(8250h)”的位顺序颠倒值“0000 1010 0100 0001b(0A41h)”。

图 29.2 CRC 运算的例子 (使用 CRC-CCITT 时)

### 生成“80C4h”CRC码的设定步骤和CRC运算 (使用CRC-16、MSB first的情况)

#### ● CRC运算电路的规格

CRC码：以写在CRCIN寄存器中的值为被除数、生成多项式为除数的除法运算的余数  
生成多项式： $X^{16}+X^{15}+X^2+1(1\ 0000\ 0000\ 0000\ 0101b)$

#### ● 设定步骤

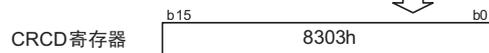
(1) 给CRCD寄存器写初始值“0000h”。



(2) 给CRCIN寄存器写“80h”。



在2个周期后，“80h”的CRC码(8303h)  
被保存到CRCD寄存器。



(3) 给CRCIN寄存器写“C4h”。



在2个周期后，“80C4h”的CRC码(0292h)  
被保存到CRCD寄存器。



#### ● 详细的CRC运算

在上述(2)中，将写在CRCIN寄存器中的值“80h(1000 0000b)”和CRCD寄存器的初始值“0000 0000 0000 0000b”分别左移16位和8位，得到“1000 0000 0000 0000 0000 0000b”和“0000 0000 0000 0000 0000 0000b”，将它们的相加值进行模2的除法运算。  
能从CRCD寄存器读到余数“1000 0011 0000 0011b(8303h)”。

在上述(3)中，将写在CRCIN寄存器中的值“C4h(1100 0100b)”和留在CRCD寄存器中的(2)的余数“8303h(1000 0011 0000 0011b)”分别左移16位和8位，得到“1100 0100 0000 0000 0000 0000b”和“1000 0011 0000 0011 0000 0000b”，将它们的相加值进行模2的除法运算。  
能从CRCD寄存器读到余数“0000 0010 1001 0010b(0292h)”。

图 29.3 CRC 运算的例子（使用 CRC-16 时）

## 30. 闪存

### 30.1 概要

本产品的 ROM 是闪存，本章节中的闪存是指单片机内部的闪存。

本产品能在 CPU 改写模式、标准串行输入 / 输出模式和并行输入 / 输出模式中进行闪存操作。

闪存版的规格概要如表 30.1 所示（表 30.1 以外的项目请参照“表 1.1 ~ 表 1.2 规格概要”）。

表 30.1 闪存版的规格概要

项目		性能
闪存的改写模式		3 种模式（CPU 改写模式、标准串行输入 / 输出模式和并行输入 / 输出模式）
擦除块的分割	程序 ROM1	请参照“图 30.1 闪存的框图”。
	程序 ROM2	分成 1 块（16K 字节）
	数据闪存	分成 2 块（各 4K 字节）
编程方式		以 2 个字为单位。
擦除方式		块擦除
编程 / 擦除的控制方式		通过软件命令控制编程和擦除。
保护方式		以块为单位，通过锁定位进行保护。
命令数		8 条命令
编程 / 擦除次数	程序 ROM1	1,000 次（注 1）
	程序 ROM2	
	数据闪存	10,000 次（注 1）
数据保持		20 年
闪存改写的禁止功能		并行输入 / 输出模式 ROM 码保护功能 标准串行输入 / 输出模式 ID 码检查功能、强制擦除功能和标准串行输入 / 输出模式禁止功能
用户引导功能		有用户引导模式。

注 1. 编程 / 擦除次数的定义：

编程 / 擦除次数是指每块的擦除次数。

例如，对于 4K 字节的块，如果在分 1,024 次写 2 个字后擦除此块，编程 / 擦除次数就计为 1 次。

如果编程 / 擦除次数为 1,000 次，每块就能擦除 1,000 次。

表 30.2 闪存改写模式的概要

闪存的改写模式	CPU 改写模式	标准串行输入 / 输出模式	并行输入 / 输出模式
功能概要	能通过 CPU 执行软件命令改写闪存。 EW0 模式： 能在非闪存区内进行改写。 EW1 模式： 能在闪存内进行改写。	能使用专用串行编程器改写闪存。 标准串行输入 / 输出模式 1： 时钟同步串行 I/O 标准串行输入 / 输出模式 2： 2 线式异步串行 I/O	能使用专用并行编程器改写闪存。
能改写的区域	程序 ROM1、程序 ROM2 和数据闪存	程序 ROM1、程序 ROM2 和数据闪存	程序 ROM1、程序 ROM2 和数据闪存
ROM 编程器	—	串行编程器	并行编程器

## 30.2 存储器的分配

本产品的 ROM 是闪存，分为程序 ROM1、程序 ROM2 和数据闪存。闪存的框图如图 30.1 所示。

闪存被分割为块，能按块禁止（锁定）编程和擦除。在 CPU 改写模式、标准串行输入 / 输出模式或者并行输入 / 输出模式中，能改写闪存。

当 PRG2C 寄存器的 PRG2C0 位为“0”（程序 ROM2 有效）时，能使用程序 ROM2。程序 ROM2 包括用户引导代码区。

如果将 PM1 寄存器的 PM10 位置“1”（0E000h ~ 0FFFFh 为数据闪存），就能使用数据闪存。数据闪存被分割为块 A 和块 B。

程序 ROM1、程序 ROM2 和数据闪存的差异如表 30.3 所示。

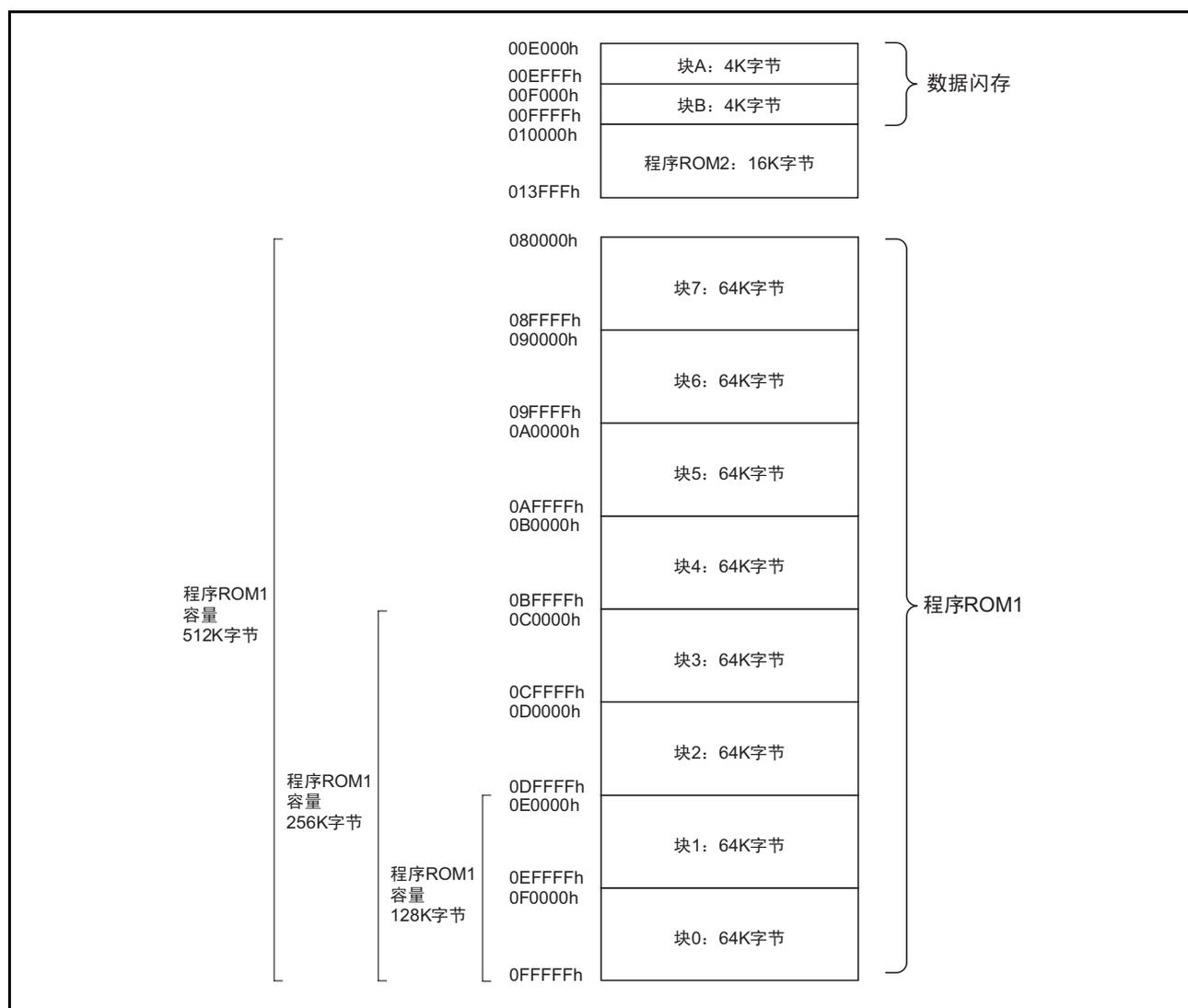


图 30.1 闪存的框图

表 30.3 程序 ROM1、程序 ROM2 和数据闪存的差异

项目	闪存		
	程序 ROM1	程序 ROM2	数据闪存
强制擦除功能	有效		无效
读时的频率限制	无		有

## 30.3 寄存器说明

表 30.4 寄存器结构

地址	寄存器名	寄存器符号	复位后的值
0220h	闪存控制寄存器 0	FMR0	0000 0001b (用户引导模式除外) 0010 0001b (用户引导模式)
0221h	闪存控制寄存器 1	FMR1	00X0 XX0Xb
0222h	闪存控制寄存器 2	FMR2	XXXX 0000b
0230h	闪存控制寄存器 6	FMR6	XX0X XX00b

## 30.3.1 闪存控制寄存器 0 (FMR0)

闪存控制寄存器 0		符号	地址	复位后的值
		FMR0	地址 0220h	0000 0001b (用户引导模式除外) 0010 0001b (用户引导模式)
位符号	位名	功能	RW	
FMR00	$\overline{\text{RY}}/\overline{\text{BY}}$ 状态标志	0: 忙(正在编程或者擦除) 1: 就绪	RO	
FMR01	CPU 改写模式选择位	0: CPU 改写模式无效 1: CPU 改写模式有效	RW	
FMR02	锁定位无效选择位	0: 锁定位有效 1: 锁定位无效	RW	
FMSTP	闪存停止位	0: 闪存运行 1: 闪存停止 (低功耗状态、闪存初始化)	RW	
— (b4)	保留位	必须置“0”。	RW	
— (b5)	保留位	在用户引导模式以外的模式中，必须置“0”。 在用户引导模式中，必须置“1”。	RW	
FMR06	编程状态标志	0: 正常结束 1: 错误结束	RO	
FMR07	擦除状态标志	0: 正常结束 1: 错误结束	RO	

FMR00 位 ( $\overline{\text{RY}}/\overline{\text{BY}}$  状态标志) (b0)

此位表示闪存的运行状况。

[为“0”的条件]

正在执行以下的命令：

编程命令、块擦除命令、锁定位编程命令、读锁定位状态命令和块空白检查命令

[为“1”的条件]

上述以外

**FMR01 位（CPU 改写模式选择位）（b1）**

如果将 FMR01 位置“1”（CPU 改写模式），就能接受命令。

在将 FMR01 位置“1”时，必须在给此位写“0”后继续写“1”。不能在写“0”后到写“1”前发生中断和 DMA 传送。

在 EW0 模式中，必须通过非闪存区的程序写此位。

必须在转移到读阵列模式后将此位置“0”。

**FMR02 位（锁定位无效选择位）（b2）**

如果将 FMR02 位置“1”（锁定位无效），锁定位就无效（参照“30.8.2 数据保护功能”）。

FMR02 位只是将锁定位的功能设定为无效，而锁定位数据不变。如果在 FMR02 位置“1”的状态下执行擦除命令，值为“0”（锁定状态）的锁定位数据就在擦除结束后变为“1”（非锁定状态）。

在将 FMR02 位置“1”时，必须在 FMR01 位为“1”的状态下，在给此位写“0”后继续写“1”。不能在写“0”后到写“1”前发生中断和 DMA 传送。

**FMSTP 位（闪存停止位）（b3）**

此位对闪存的控制电路进行初始化并降低闪存消耗电流。如果将 FMSTP 位置“1”（停止闪存），就不能存取内部闪存。因此，必须通过非闪存区的程序写 FMSTP 位。

在以下的情况下，必须将 FMSTP 位置“1”：

- 在 EW0 模式中进行擦除或者编程过程中，闪存的存取发生异常（FMR00 位无法恢复到“1”（就绪））时。

必须按照以下的步骤改写 FMSTP 位：

停止闪存的情况

1. 将 FMSTP 位置“1”。
2. 等待闪存电路的稳定时间（tps）。

重新运行闪存的情况

1. 将 FMSTP 位置“0”。
2. 等待闪存电路的稳定时间（tps）。

FMSTP 位在 FMR01 位为“1”（CPU 改写模式）时有效。当 FMR01 位为“0”时，如果给 FMSTP 位写“1”，FMSTP 位就变为“1”，但是闪存既不变为低功耗状态，也不被初始化。

当 FMR23 位为“1”（允许低消耗电流读模式）时，不能将 FMR0 寄存器的 FMSTP 位置“1”（停止闪存）；当 FMSTP 位为“1”时，不能将 FMR23 位置“1”。

**FMR06 位（编程状态标志）（b6）**

此位表示自动编程的状况。

[为“0”的条件]

- 执行清除状态命令。

[为“1”的条件]

- 参照“30.8.4.4 全状态检查”。

当 FMR06 位为“1”时，不接受以下的命令：

编程命令、块擦除命令、锁定位编程命令、读锁定位状态命令、块空白检查命令

**FMR07 位（擦除状态标志）（b7）**

此位表示自动擦除的状况。

[为“0”的条件]

- 执行清除状态命令。

[为“1”的条件]

- 参照“30.8.4.4 全状态检查”。

当 FMR07 位为“1”时，不接受以下的命令：

编程命令、块擦除命令、锁定位编程命令、读锁定位状态命令、块空白检查命令

## 30.3.2 闪存控制寄存器 1 (FMR1)

闪存控制寄存器 1		符号	地址	复位后的值
b7 b6 b5 b4 b3 b2 b1 b0		FMR1	地址 0221h	00X0 XX0Xb
位符号	位名	功能	RW	
— (b0)	保留位	读取值为不定值。	RO	
FMR11	FMR6寄存器的写允许位	0: 禁止 1: 允许	RW	
— (b3-b2)	保留位	读取值为不定值。	RO	
— (b4)	保留位	必须置“0”。	RW	
— (b5)	什么也不指定。只能写“0”，读取值为不定值。		RW	
FMR16	锁定位状态标志	0: 锁定 1: 非锁定	RO	
FMR17	数据闪存等待位	0: 1个等待 1: 取决于PM17位	RW	

## FMR16 位 (锁定位状态标志) (b6)

此位表示读锁定位状态命令的执行结果。

## FMR17 位 (数据闪存等待位) (b7)

此位是选择数据闪存等待的位。

## 30.3.3 闪存控制寄存器 2 (FMR2)

闪存控制寄存器 2		符号	地址	复位后的值
b7 b6 b5 b4 b3 b2 b1 b0		FMR2	地址 0222h	XXXX 0000b
位符号	位名	功能	RW	
— (b1-b0)	保留位	必须置“0”。	RW	
FMR22	慢读模式允许位	0: 禁止 1: 允许	RW	
FMR23	低消耗电流读模式允许位	0: 禁止 1: 允许	RW	
— (b7-b4)	什么也不指定。只能写“0”，读取值为不定值。		—	

## FMR22 (慢读模式允许位) (b2)

详细内容请参照“9.4 闪存的功率控制”。

## FMR23 (低消耗电流读模式允许位) (b3)

详细内容请参照“9.4 闪存的功率控制”。

## 30.3.4 闪存控制寄存器 6 (FMR6)



在存取 FMR6 寄存器时，必须通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM17 ~ CM16 位，将 CPU 时钟设定为不超过 10MHz。必须将 PM1 寄存器的 PM17 位置“1”（有等待）。

## FMR60 (EW1 模式选择位) (b0)

如果要将 FMR60 位置“1”，就必须在 FMR01 位和 FMR11 位都为“1”的状态下，给 FMR60 位写“1”。

## FMR61 (b1)

在使用 CPU 改写模式时，必须将 FMR61 位置“1”。

### 30.4 选项功能选择 1 地址 (OFS1)

选项功能选择区是选择复位后的单片机状态以及选择并行输入 / 输出模式的改写禁止功能的区域。

选项功能选择区不是 SFR，所以无法通过程序进行改写。必须在对闪存进行编程的同时写入适当的值。如果擦除包括选项功能选择区的块，选项功能选择区就全部变为“FFh”。

选项功能选择区能在单芯片模式或者存储器扩展模式中使用，而不能在微处理器模式中使用。在微处理器模式中使用，必须在擦除单片机的内部 ROM 后再使用。

选项功能选择1地址											
b7	b6	b5	b4	b3	b2	b1	b0	符号	地址	出厂值	
			1			1		OFS1	地址FFFFFh	FFh	
								位符号	位名	功能	RW
								WDTON	看门狗定时器的启动选择位	0: 在复位后，看门狗定时器自动启动。 1: 在复位后，看门狗定时器停止运行。	RW
								— (b1)	保留位	必须置“1”。	RW
								ROMCR	ROM码保护解除位	0: 解除ROM码保护 1: ROMCP1位有效	RW
								ROMCP1	ROM码保护位	0: ROM码保护有效 1: 解除ROM码保护	RW
								— (b4)	保留位	必须置“1”。	RW
								VDSEL1	Vdet0选择位1	0: 选择2.85V(Vdet0_2) 1: 选择1.90V(Vdet0_0)	RW
								LVDAS	电压检测0电路的启动位	0: 在硬件复位后，电压监视0复位有效。 1: 在硬件复位后，电压监视0复位无效。	RW
								CSPROINI	复位后计数源保护模式的选择位	0: 在复位后，计数源保护模式有效。 1: 在复位后，计数源保护模式无效。	RW

ROMCR (ROM 码保护解除位) (b2)

ROMCP1 (ROM 码保护位) (b3)

这些位禁止通过并行输入 / 输出模式读或者更改闪存的内容。

表 30.5 ROM 码保护

位的设定值		ROM 码保护
ROMCR 位	ROMCP1 位	
0	0	解除
0	1	
1	0	有效
1	1	解除

### 30.5 闪存改写的禁止功能

这是禁止读写以及擦除闪存的功能，详细内容请参照各模式的说明。

并行输入模式

ROM码保护功能

标准串行输入 / 输出模式

ID码检查功能、强制擦除功能、标准串行输入/输出模式的禁止功能

### 30.6 引导模式

如果在给 P5\_5 引脚、CNVSS 引脚和 P5\_0 引脚分别输入 “L” 电平、“H” 电平和 “H” 电平后进行硬件复位，就在解除复位后进入引导模式。在引导模式中，能根据用户引导代码区的内容选择用户引导模式或者标准串行输入 / 输出模式。标准串行输入 / 输出模式请参照 “30.9 标准串行输入 / 输出模式”。

在上电复位或者电压监视 0 复位时，不进入引导模式。

### 30.7 用户引导功能

在引导模式中启动时，能在任意端口的状态下选择用户引导模式。用户引导功能的规格如表 30.6 所示。

表 30.6 用户引导功能的规格

项目	规格
用于入口的引脚	无引脚或者从端口 P0 ~ P10 中选择 1 个引脚。
用户引导的启动电平	选择 “H” 电平或者 “L” 电平。
用户引导的起始地址	地址 10000h（程序 ROM2 的起始地址）

必须将 ASCII 码 “UserBoot” 设定到用户引导代码区的地址 13FF0h ~ 13FF7h；用地址 13FF8h ~ 13FF9h 和地址 13FFAh 选择用于入口的端口；用地址 13FFBh 选择启动电平。在启动引导模式后，根据所选的端口电平启动用户引导模式或者标准串行输入 / 输出模式。

当地址 13FF0h ~ 13FF7h 为 ASCII 码 “UserBoot” 并且地址 13FF8h ~ 13FFBh 全部为 “00h” 时，进入用户引导模式。

一旦进入用户引导模式，就从地址 10000h（程序 ROM2 的起始地址）开始执行程序。此时，OFS1 地址的内容有效。

用户引导代码区如图 30.2 所示，启动模式、“UserBoot” 的 ASCII 码以及能用于入口的端口地址分别如表 30.7、表 30.8 和表 30.9 所示。

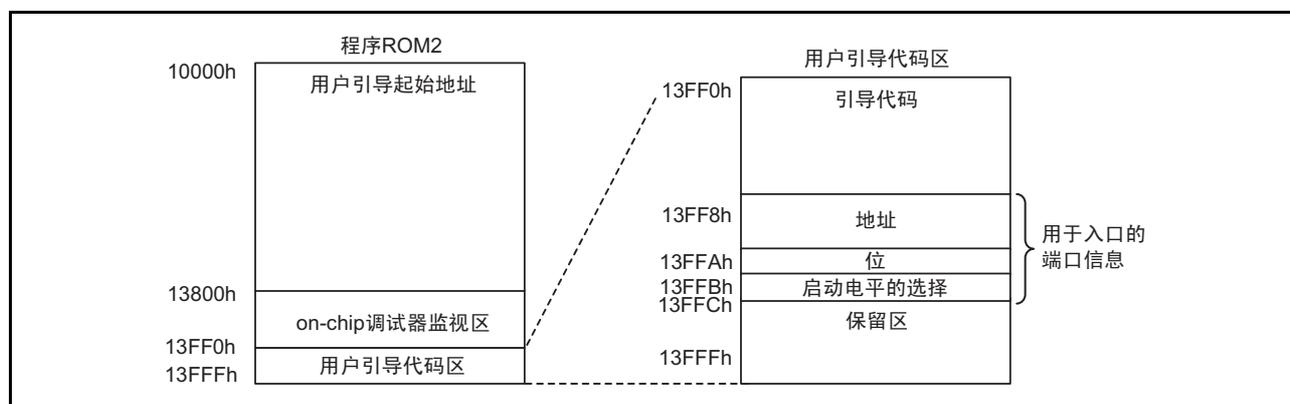


图 30.2 用户引导代码区

表 30.7 启动模式（用于入口的端口为端口 Pi<sub>j</sub> 的情况）（注 1）

引导代码 (地址 13FF0h ~ 13FF7h)	用于入口的端口信息			端口 Pi <sub>j</sub> 的输入电平	启动模式
	地址 (地址 13FF8h ~ 13FF9h)	位 (地址 13FFAh)	启动电平的选择 (地址 13FFBh)		
ASCII 码 “UserBoot” (注 2)	0000h	00h	00h	—	用户引导模式
	Pi 寄存器的 地址 (注 3)	00h ~ 07h (j 的值)	00h	H	标准串行输入 / 输出模式
				L	用户引导模式
	Pi 寄存器的 地址 (注 3)	00h ~ 07h (j 的值)	01h	H	用户引导模式
L				标准串行输入 / 输出模式	
不是 ASCII 码 “UserBoot”	—	—	—	—	标准串行输入 / 输出模式

i=0 ~ 10, j=0 ~ 7

注 1. 不能设定表 30.7 中没有的值和组合。

注 2. 参照“表 30.8 “UserBoot” 的 ASCII 码”

注 3. 参照“表 30.9 能用于入口的端口地址”

表 30.8 “UserBoot” 的 ASCII 码

地址	ASCII 码
13FF0h	55h(U)
13FF1h	73h(s)
13FF2h	65h(e)
13FF3h	72h(r)
13FF4h	42h(B)
13FF5h	6Fh(o)
13FF6h	6Fh(o)
13FF7h	74h(t)

表 30.9 能用于入口的端口地址

端口	地址	端口	地址
P0	03E0h	P6	03ECh
P1	03E1h	P7	03EDh
P2	03E4h	P8	03F0h
P3	03E5h	P9	03F1h
P4	03E8h	P10	03F4h
P5	03E9h	—	—

## 30.8 CPU 改写模式

在 CPU 改写模式中，能通过 CPU 执行软件命令改写闪存。因此，能不使用 ROM 编程器等器件而在将单片机安装在电路板的状态下，改写程序 ROM1、程序 ROM2 和数据闪存。

只能对程序 ROM1、程序 ROM2 和数据闪存的各块区域执行编程和块擦除命令。

CPU 改写模式有擦除写 0 模式（EW0 模式）和擦除写 1 模式（EW1 模式）。EW0 模式和 EW1 模式的差异如表 30.10 所示。

在说明两种模式的共同事项后，说明 EW0 模式和 EW1 模式。

表 30.10 EW0 模式和 EW1 模式的差异

项目	EW0 模式	EW1 模式
运行模式	<ul style="list-style-type: none"> <li>单芯片模式</li> <li>存储器扩展模式</li> </ul>	单芯片模式
能装入改写控制程序的区域	<ul style="list-style-type: none"> <li>程序 ROM1</li> <li>程序 ROM2</li> <li>外部区域</li> </ul>	<ul style="list-style-type: none"> <li>程序 ROM1</li> <li>程序 ROM2</li> </ul>
能执行改写控制程序的区域	必须在传送到非闪存区（RAM 等）后执行。	能在程序 ROM1 和程序 ROM2 中执行。
能改写的区域	<ul style="list-style-type: none"> <li>程序 ROM1</li> <li>程序 ROM2</li> <li>数据闪存</li> </ul>	<ul style="list-style-type: none"> <li>程序 ROM1</li> <li>程序 ROM2</li> <li>数据闪存</li> </ul> 但是，存有改写控制程序的块除外。
软件命令的限制	无	<ul style="list-style-type: none"> <li>对存有改写控制程序的块禁止执行编程和块擦除命令。</li> <li>禁止执行读状态寄存器命令。</li> </ul>
编程 / 擦除后的模式	读状态寄存器模式	读阵列模式
自动编程 / 擦除时的状态	不进入总线保持状态	总线保持状态（输入 / 输出端口保持执行命令前的状态（注 1））
闪存的状态检测	<ul style="list-style-type: none"> <li>通过程序读 FMR0 寄存器的 FMR00 位、FMR06 位和 FMR07 位。</li> <li>执行读状态寄存器命令并且读状态寄存器的 SR7 位、SR5 位和 SR4 位。</li> </ul>	通过程序读 FMR0 寄存器的 FMR00 位、FMR06 位和 FMR07 位。

注 1. 不能发生中断（ $\overline{\text{NMI}}$  除外）和 DMA 传送。

### 30.8.1 运行速度

在进入 CPU 改写模式（EW0 模式和 EW1 模式）前，必须通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM17 ~ CM16 位，将 CPU 时钟设定为不超过 10MHz。必须将 PM1 寄存器的 PM17 位置“1”（有等待）。

### 30.8.2 数据保护功能

闪存的各块有非易失性的锁定位。锁定位在 FMR02 位为“0”（锁定位有效）时有效。能通过锁定位禁止（锁定）每块的编程和擦除，因此可以防止数据的误编程和误擦除。锁定位和块的状态如表 30.11 所示。

表 30.11 锁定位和块的状态

FMR0 寄存器的 FMR02 位	锁定位	块的状态
0（有效）	0（锁定）	不能编程或者擦除。
	1（非锁定）	能编程或者擦除。
1（无效）	0（锁定）	能编程或者擦除。
	1（非锁定）	

锁定位数据的变化条件如下：

[ 为“0”的条件 ]

- 执行锁定位命令。

[ 为“1”的条件 ]

- 在 FMR0 寄存器的 FMR02 位为“1”（锁定位无效）的状态下，执行块擦除命令。

如果在 FMR02 位为“1”的状态下执行块擦除命令，就擦除对象块，与锁定位无关。能通过读锁定位状态命令进行锁定位数据的读取。

各命令的详细内容请参照“30.8.3 软件命令”。

### 30.8.3 软件命令

软件命令一览表如表 30.12 所示。必须以 16 位为单位读写命令和数据。在写命令码时，忽视高 8 位（D15 ~ D8）。

表 30.12 软件命令一览表

软件命令	第 1 总线周期			第 2 总线周期			第 3 总线周期		
	模式	地址	数据 (D15 ~ D0)	模式	地址	数据 (D15 ~ D0)	模式	地址	数据 (D15 ~ D0)
读阵列	写	×	xxFFh						
读状态寄存器	写	×	xx70h	读	×	SRD			
清除状态寄存器	写	×	xx50h						
编程	写	WA	xx41h	写	WA	WD0	写	WA	WD1
块擦除	写	×	xx20h	写	BA	xxD0h			
锁定位编程	写	BA	xx77h	写	BA	xxD0h			
读锁定位状态	写	×	xx71h	写	BA	xxD0h			
块空白检查	写	×	xx25h	写	BA	xxD0h			

SRD: 状态寄存器数据 (D7 ~ D0)

WA: 编程地址 (地址的末尾必须为 0h、4h、8h 或者 Ch)

WD0: 编程数据的低位字 (16 位)

WD1: 编程数据的高位字 (16 位)

BA: 块的最高位地址 (偶数地址)

×: 程序 ROM1、程序 ROM2 或者数据闪存内的任意偶数地址

xx: 命令码的高 8 位 (忽视)

以下说明各软件命令。

流程图内的符号和表 30.11 中的符号相同，符号说明请参照表 30.11。

### 30.8.3.1 读阵列

这是读闪存的命令。

如果写命令码“xxFFh”，就进入读阵列模式。如果在下一个总线周期以后输入要读的地址，就能以 16 位为单位读指定地址的内容。

因为读阵列模式被保持到写其他命令为止，所以能连续读多个地址的内容。

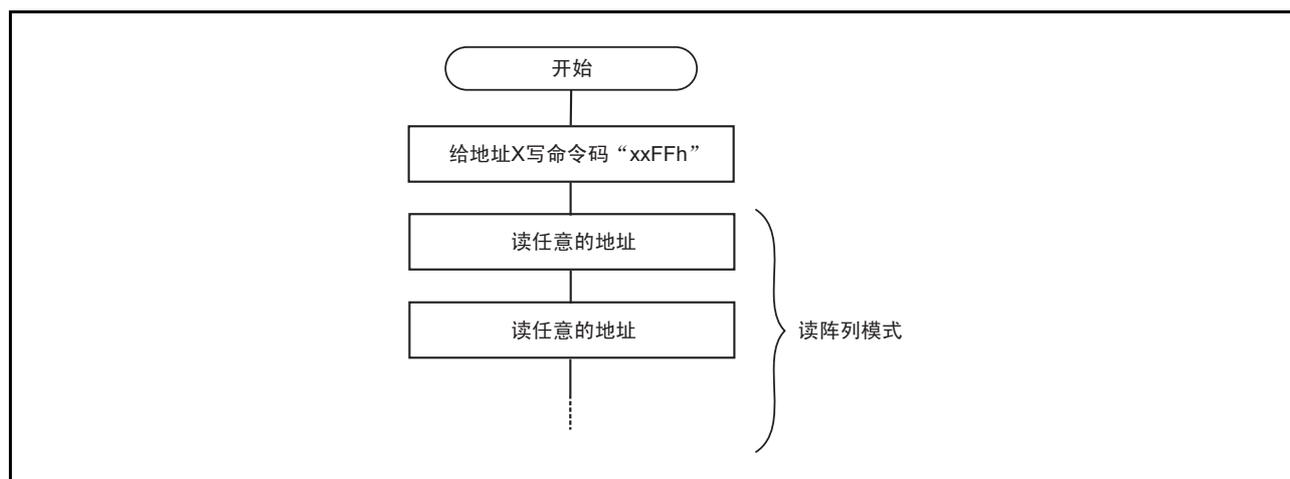


图 30.3 读阵列的流程图

### 30.8.3.2 读状态寄存器

这是读状态寄存器的命令。

如果写命令码“xx70h”，就能在下一个总线周期读状态寄存器（参照“30.8.4 状态寄存器”）。必须在读状态寄存器的同时读程序 ROM1、程序 ROM2 或者数据闪存内的偶数地址。

不能在 EW1 模式中执行此命令。

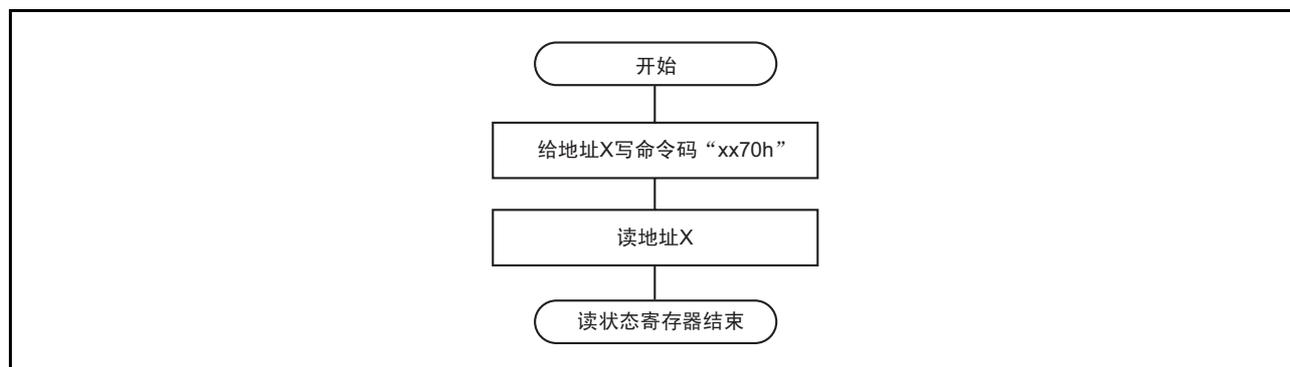


图 30.4 读状态寄存器的流程图

### 30.8.3.3 清除状态寄存器

这是清除状态寄存器的命令。

如果写命令码“xx50h”，FMR0寄存器的FMR07～FMR06位和状态寄存器的SR5～SR4就变为“00b”。

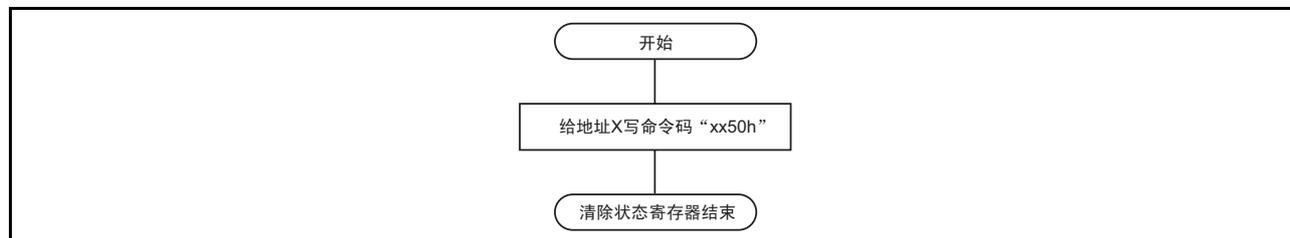


图 30.5 清除状态寄存器的流程图

### 30.8.3.4 编程

这是以2个字（4个字节）为单位将数据写到闪存的命令。

如果在第1总线周期将“xx41h”写到编程地址并且在第2总线周期和第3总线周期将数据写到编程地址，就开始自动编程（数据的编程和验证）。编程地址的末尾必须为0h、4h、8h或者Ch。

能通过FMR0寄存器的FMR00位确认自动编程的结束。FMR00位在自动编程期间为“0”（忙），在结束后为“1”（就绪）。在FMR00位为“0”期间，不能执行其他命令。

在自动编程结束后，能通过FMR0寄存器的FMR06位得知自动编程的结果（参照“30.8.4.4 全状态检查”）。

不能对已编程的地址进行追加编程。编程的流程图如图30.6所示。

另外，能通过锁定位禁止对各块的编程（参照“30.8.2 数据保护功能”）。

在EW1模式中，不能对已装入改写控制程序的块执行此命令。

在EW0模式中，开始自动编程的同时进入读状态寄存器模式，并且能读状态寄存器。状态寄存器的SR7位在开始自动编程的同时变为“0”，在结束的同时恢复为“1”。此时的读状态寄存器模式继续保持到下次读写阵列命令为止。在自动编程结束后，能通过读状态寄存器得知自动编程的结果。

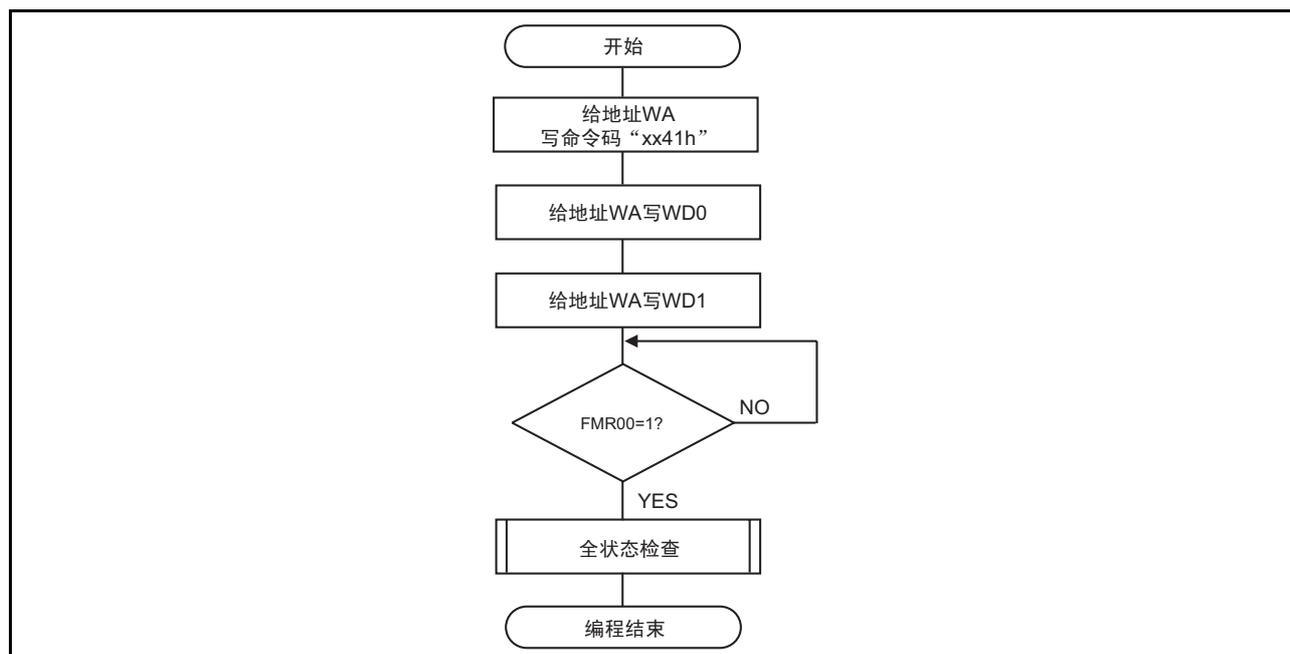


图 30.6 编程的流程图

### 30.8.3.5 块擦除

如果在第 1 总线周期和第 2 总线周期分别将 “xx20h” 和 “xxD0h” 写到块的最高位地址（偶数地址），就开始指定块的自动擦除（擦除和擦除验证）。

能通过 FMR0 寄存器的 FMR00 位确认自动擦除的结束。

FMR00 位在自动擦除期间为 “0”（忙），在结束后为 “1”（就绪）。在 FMR00 位为 “0” 期间，不能执行其他命令。

在自动擦除结束后，能通过 FMR0 寄存器的 FMR07 位得知自动擦除的结果（参照“30.8.4.4 全状态检查”）。

块擦除的流程图如图 30.7 所示。

另外，能通过锁定位禁止对各块的擦除（参照“30.8.2 数据保护功能”）。

在 EW1 模式中，不能对已装入改写控制程序的块执行此命令。

在 EW0 模式中，开始自动擦除的同时进入读状态寄存器模式，并且能读状态寄存器。状态寄存器的 SR7 位在开始自动擦除的同时变为 “0”，在结束的同时恢复为 “1”。此时的读状态寄存器模式继续保持到下次写读阵列命令或者读锁定位状态命令为止。

如果发生擦除错误，就必须至少执行 3 次清除状态寄存器命令 → 块擦除命令，直到不发生擦除错误为止。

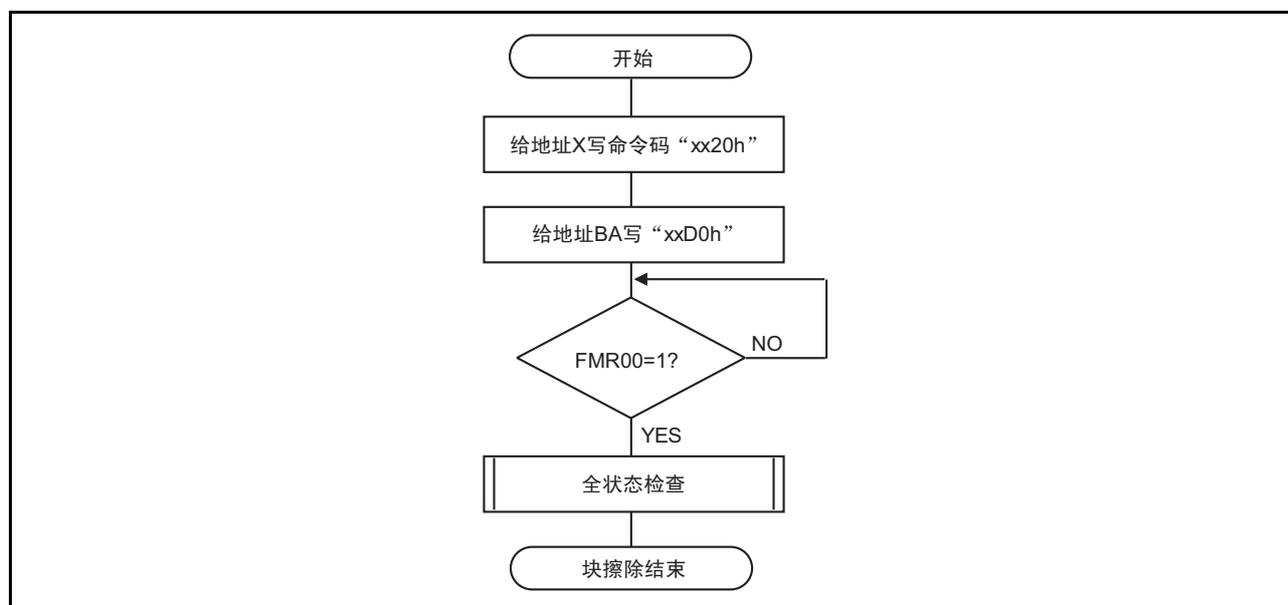


图 30.7 块擦除的流程图

## 30.8.3.6 锁定位编程

这是将任意块的锁定位置“0”（锁定状态）的命令。

如果在第1总线周期和第2总线周期分别将“xx77h”和“xxD0h”写到块的最高位地址（偶数地址），就将指定块的锁定位置“0”。第1总线周期的地址值和第2总线周期指定的块的最高位地址必须相同。

锁定位编程的流程图如图30.8所示。能通过读锁定位状态命令进行锁定位状态（锁定位数据）的读取。

能通过FMR0寄存器的FMR00位确认编程的结束。在FMR00位为“0”期间，不能执行其他命令。

有关锁定位的功能以及将锁定位置“1”（非锁定状态）的方法，请参照“30.8.2 数据保护功能”。

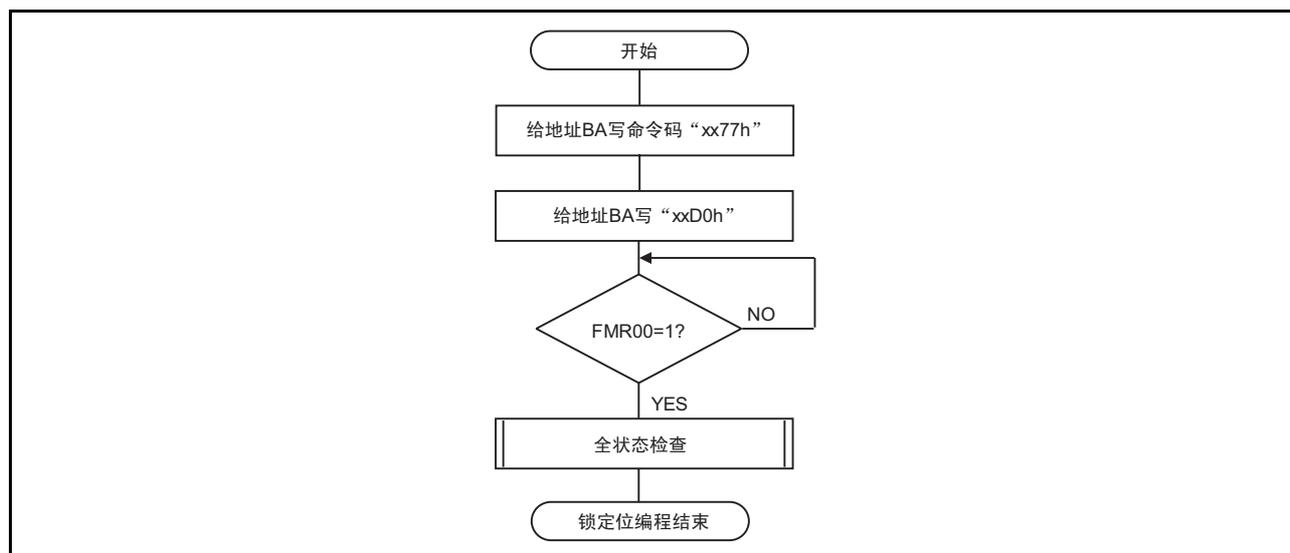


图 30.8 锁定位编程的流程图

## 30.8.3.7 读锁定位状态

这是读任意块的锁定位状态的命令。

如果在第1总线周期和第2总线周期分别将“xx71h”和“xxD0h”写到块的最高位地址（偶数地址），就将块的锁定位状态保存到FMR1寄存器的FMR16位。必须在FMR0寄存器的FMR00位变为“1”（就绪）后读FMR16位。在FMR00位为“0”期间，不能执行其他命令。

读锁定位状态的流程图如图30.9所示。

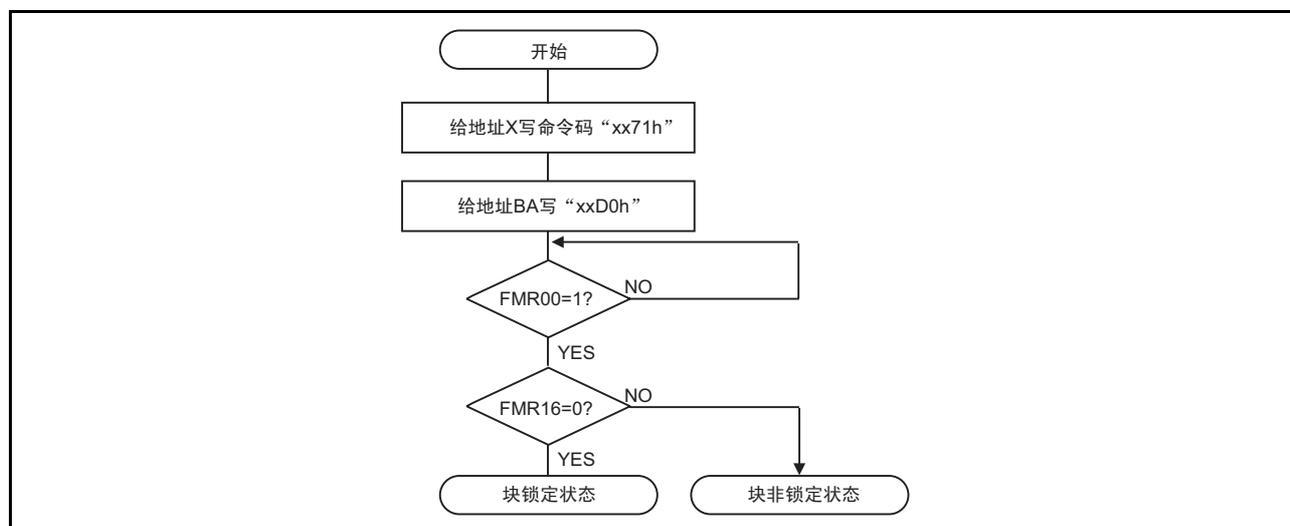


图 30.9 读锁定位状态的流程图

## 30.8.3.8 块空白检查

这是检查任意块是否为空白（擦除后的状态）的命令。

如果在第 1 总线周期和第 2 总线周期分别将“xx25h”和“xxD0h”写到块的最高位地址（偶数地址），就将检查结果保存到 FMR0 寄存器的 FMR07 位。必须在 FMR0 寄存器的 FMR00 位变为“1”（就绪）后读 FMR07 位。在 FMR00 位为“0”期间，不能执行其他命令。

块空白检查命令对没有锁定的块有效。

如果对锁定位为“0”（锁定状态）的块执行块空白检查命令，FMR07 位（SR5）就变为“1”（非空白），与 FMR02 位的状态无关。

块空白检查的流程图如图 30.10 所示。

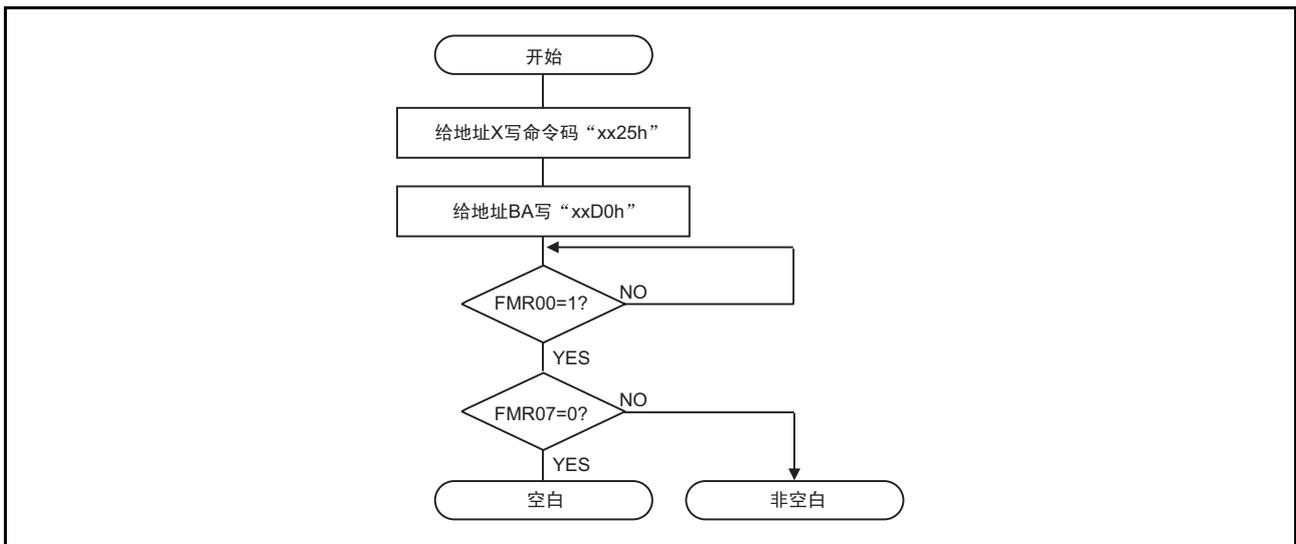


图 30.10 块空白检查的流程图

### 30.8.4 状态寄存器

状态寄存器表示闪存的运行状态以及擦除、编程的正常结束或者错误结束等状态。

能通过 FMR0 寄存器的 FMR00 位、FMR06 位和 FMR07 位读状态寄存器的状态。

在 EW0 模式中，能在以下的情况下读状态寄存器：

- 在写读状态寄存器的命令后，读程序ROM1、程序ROM2或者数据闪存内的任意偶数地址时。
- 在执行编程命令、块擦除命令、锁定位命令或者块空白检查命令后，到执行读阵列命令前的期间，读程序ROM1、程序ROM2或者数据闪存内的任意偶数地址时。

状态寄存器如表 30.13 所示。

表 30.13 状态寄存器

状态寄存器的位	FMR0 寄存器的位	状态名	内容		复位后的值
			“0”	“1”	
SR0 (D0)	—	保留位	—	—	—
SR1 (D1)	—	保留位	—	—	—
SR2 (D2)	—	保留位	—	—	—
SR3 (D3)	—	保留位	—	—	—
SR4 (D4)	FMR06	编程状态	正常结束	错误结束	0
SR5 (D5)	FMR07	擦除状态	正常结束	错误结束	0
SR6 (D6)	—	保留位	—	—	—
SR7 (D7)	FMR00	定序器状态	忙	就绪	1

D0 ~ D7：表示执行读状态寄存器命令时读到的数据总线。

#### 30.8.4.1 定序器状态 (SR7、FMR00 位)

这是表示闪存运行状况的位。

[为“0”的条件]

- 正在执行以下的命令：  
编程命令、块擦除命令、锁定位编程命令、读锁定位状态命令、块空白检查命令

[为“1”的条件]

- 上述以外

#### 30.8.4.2 擦除状态 (SR5、FMR07 位)

这是表示自动擦除状况的位。

[为“0”的条件]

- 执行清除状态命令。

[为“1”的条件]

- 参照“30.8.4.4 全状态检查”。

当 FMR07 位为“1”时，不接受以下的命令：

编程命令、块擦除命令、锁定位编程命令、读锁定位状态命令、块空白检查命令

## 30.8.4.3 编程状态（SR4、FMR06 位）

这是表示自动编程状况的位。

[为“0”的条件]

- 执行清除状态命令。

[为“1”的条件]

- 参照“30.8.4.4 全状态检查”。

当 FMR06 位为“1”时，不接受以下的命令：

编程命令、块擦除命令、锁定位编程命令、读锁定位状态命令、块空白检查命令

## 30.8.4.4 全状态检查

如果发生错误，FMR0 寄存器的 FMR06 ~ FMR07 位就变为“1”，表示各错误的发生。因此，能通过检查这些状态（全状态检查）确认执行结果。

错误和 FMR0 寄存器的状态、全状态检查和发生各错误时的处理方法分别如表 30.14 和图 30.11 所示。

表 30.14 错误和 FMR0 寄存器的状态

FMR00 寄存器 (状态寄存器) 的状态		错误	发生错误的条件
FMR07 位 (SR5)	FMR06 位 (SR4)		
1	1	命令顺序错误	<ul style="list-style-type: none"> <li>• 没有正确地写命令。</li> <li>• 在锁定位编程命令或者块擦除命令的第 2 总线周期写了“xxD0h”或者“xxFFh”以外的数据（注 1）。</li> </ul>
1	0	擦除错误	<ul style="list-style-type: none"> <li>• 对被锁定的块执行了块擦除命令（注 2）。</li> <li>• 对没有锁定的块执行了块擦除命令而无法正确地进行自动擦除。</li> <li>• 在执行块空白检查命令后，检查结果不是空白。</li> </ul>
0	1	编程错误	<ul style="list-style-type: none"> <li>• 对被锁定的块执行了编程命令（注 2）。</li> <li>• 对没有被锁定的块执行了编程命令而无法正确地进行自动编程。</li> <li>• 执行了锁定位编程命令而无法正确地进行编程。</li> </ul>

注 1. 如果在这些命令的第 2 总线周期写“xxFFh”，就进入读阵列模式，同时第 1 总线周期写的命令码失效。

注 2. 当 FMR02 位为“1”（锁定位无效）时，即使在这些条件下也不发生错误。

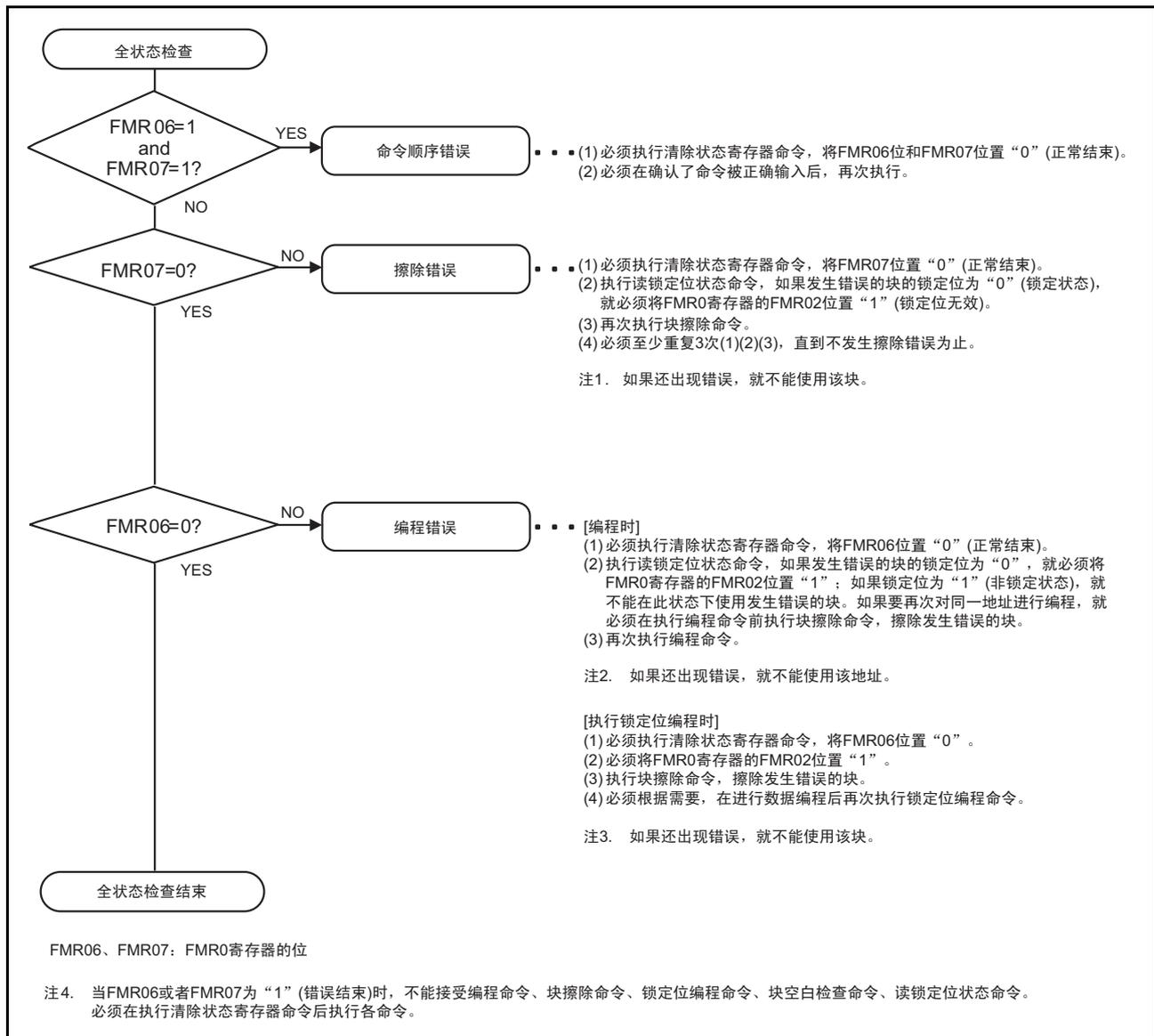


图 30.11 全状态检查和发生各错误时的处理方法

### 30.8.5 EWO 模式

如果将 FMR0 寄存器的 FMR01 位置“1”（CPU 改写模式有效），就进入 CPU 改写模式，并能接受命令。此时，如果 FMR6 寄存器的 FMR60 位为“0”，就为 EWO 模式。EWO 模式的设定和解除方法如图 30.12 所示。

通过软件命令进行编程和擦除的控制，能通过 FMR0 寄存器或者状态寄存器确认编程和擦除结束时的状态等。

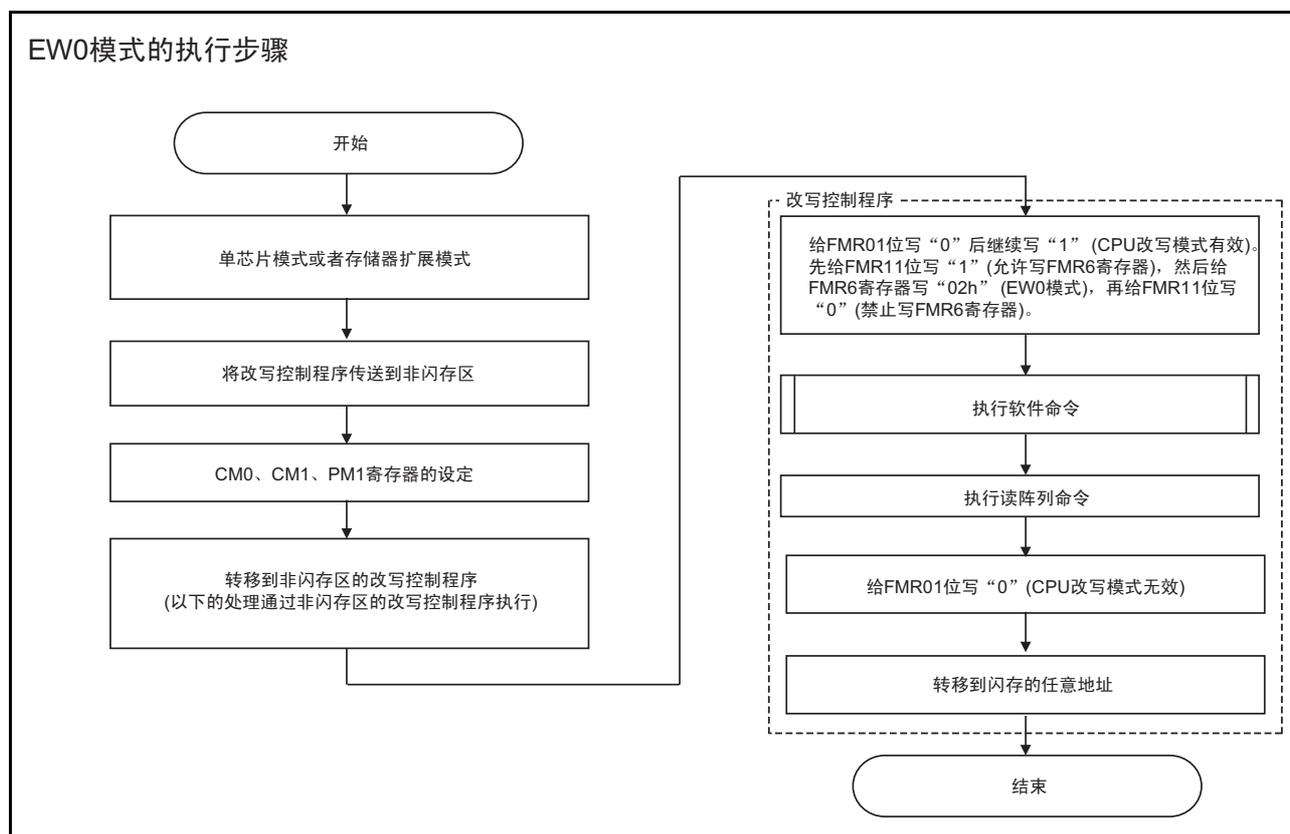


图 30.12 EWO 模式的设定和解除方法

在 EWO 模式中，不能执行以下的指令：

UND 指令、INTO 指令、JMPS 指令、JSRS 指令、BRK 指令

在 EWO 模式中，能使用以下的中断。如果在自动擦除或者自动编程过程中接受中断请求，就出现以下的情况。

- 可屏蔽中断

如果将可变量表分配到非闪存区，就能使用此中断。

- NMI 中断、看门狗定时器中断、振荡停止/再振荡检测中断、电压监视 1 中断和电压监视 2 中断

如果接受中断请求，就立即强制停止自动擦除或者自动编程，并将闪存复位。在一定时间后重新启动闪存，开始中断处理。

因为自动擦除过程中的块或者自动编程过程中的地址被强制停止而有可能无法读到正常值，所以在重新启动闪存后，必须再次执行自动擦除，并确认是否正常结束。

因为看门狗定时器在执行命令过程中没有停止运行，有可能发生中断请求，所以必须定期对看门狗定时器进行初始化。

### 30.8.6 EW1 模式

如果在将 FMR01 位置“1”后将 FMR60 位置“1”，就进入 EW1 模式。EW1 模式的设定和解除方法如图 30.13 所示。

能通过 FMR0 寄存器确认编程或者擦除结束时的状态等。在 EW1 模式中，不能读状态寄存器。如果执行编程或者擦除命令，CPU 就在命令执行结束前停止运行。

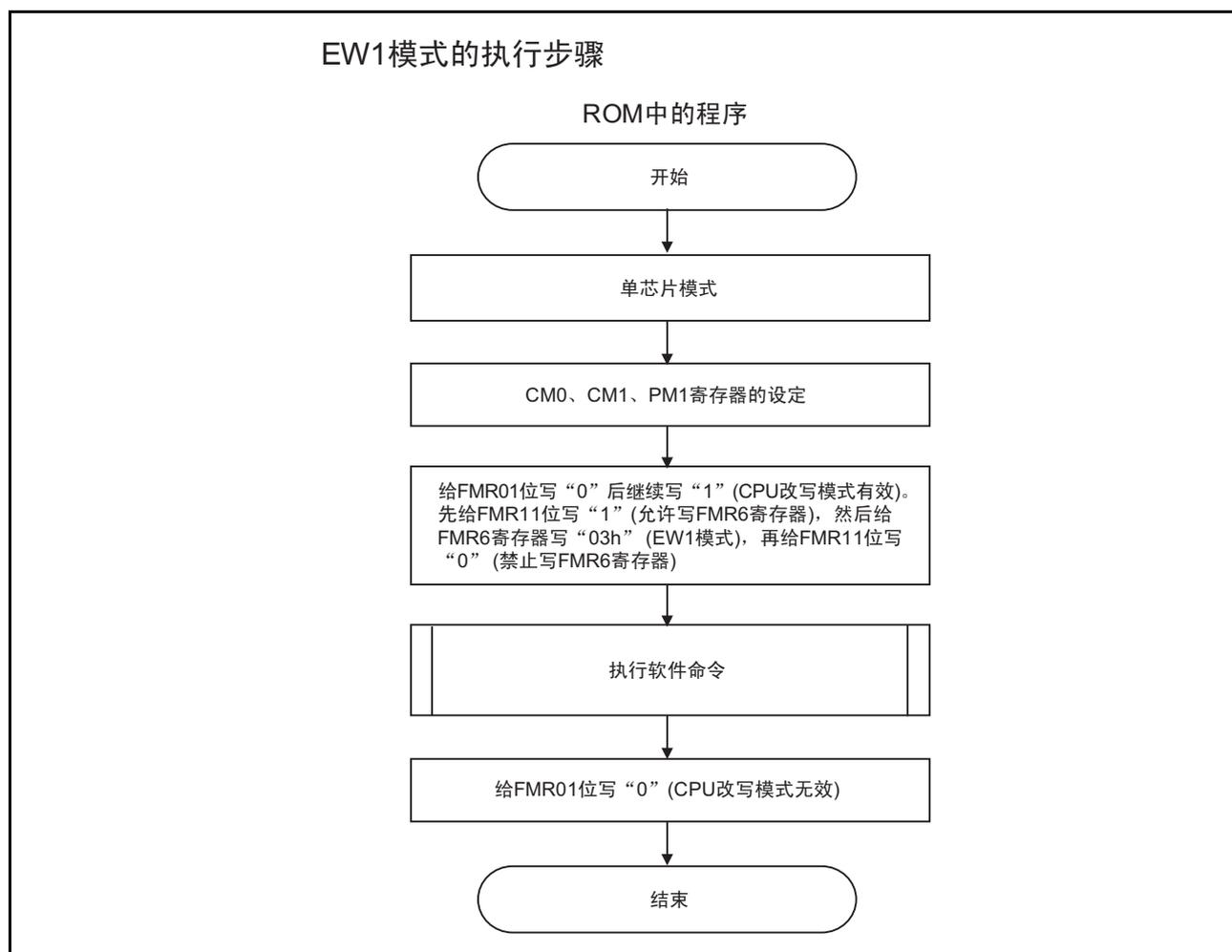


图 30.13 EW1 模式的设定和解除方法

在 EW1 模式中，能使用以下的中断。如果在自动擦除或者自动编程过程中接收中断请求，就出现以下的情况：

- 可屏蔽中断  
自动擦除或者自动编程优先而让中断请求等待。在自动擦除或者自动编程结束后，执行中断处理。
- NMI 中断、看门狗定时器中断、振荡停止/再振荡检测中断、电压监视 1 中断和电压监视 2 中断  
如果接受中断请求，就立即强制停止自动擦除或者自动编程，并将闪存复位。在一定时间后重新启动闪存，开始中断处理。

因为自动擦除过程中的块或者自动编程过程中的地址被强制停止而有可能无法读到正常值，所以在重新启动闪存后，必须再次执行自动擦除，并确认是否正常结束。

看门狗定时器在自动擦除或者自动编程过程中停止计数。

## 30.9 标准串行输入 / 输出模式

在标准串行输入 / 输出模式中，使用支持 M16C/64A 群的串行编程器，在将单片机安装在电路板的状态下，能改写程序 ROM1、程序 ROM2 或者数据闪存。

标准串行输入 / 输出模式有以下的模式：

- 标准串行输入/输出模式1：使用时钟同步串行 I/O 连接串行编程器。
- 标准串行输入/输出模式2：使用 2 线式异步串行 I/O 连接串行编程器。

有关串行编程器，请向各厂家询问；有关串行编程器的操作方法，请参照串行编程器的用户使用手册。

### 30.9.1 ID 码检查功能

ID 码检查功能用于标准串行输入 / 输出模式。此功能判断串行编程器送来的 ID 码和写在闪存中的 ID 码是否相同，如果 ID 码不同，就不接受串行编程器送来的命令。如果复位向量的 4 个字节为“FFFFFFFFh”，就不判断 ID 码而接受全部的命令。

闪存的 ID 码是从第 1 个字节开始分别分配到地址 0FFFDfH、0FFFE3h、0FFFEBh、0FFFEFh、0FFFF3h、0FFFF7h、0FFFFBh 的 7 字节数据。必须将给这些地址设定 ID 码的程序写到闪存。ID 码的保存地址如图 30.14 所示。

ASCII 码“ALeRASE”的 ID 码是强制擦除功能中使用的保留字；“Protect”的 ID 码是标准串行输入 / 输出模式的禁止功能中使用的保留字。ID 码的保留字如表 30.15 所示。当 ID 码的保存地址和数据与表 30.15 完全相同时，为保留字。在不使用强制擦除功能和标准串行输入 / 输出模式的禁止功能时，必须使用其他的 ID 码。

表 30.15 ID 码的保留字

ID 码的保存地址		ID 码的保留字 (ASCII 码)	
		ALeRASE	Protect
FFFDfH	ID1	41h(A)	50h(P)
FFFE3h	ID2	4Ch(L)	72h(r)
FFFEBh	ID3	65h(e)	6Fh(o)
FFFEFh	ID4	52h(R)	74h(t)
FFFF3h	ID5	41h(A)	65h(e)
FFFF7h	ID6	53h(S)	63h(c)
FFFFBh	ID7	45h(E)	74h(t)

当 ID 码的保存地址和数据与表 30.15 完全相同时，为保留字。

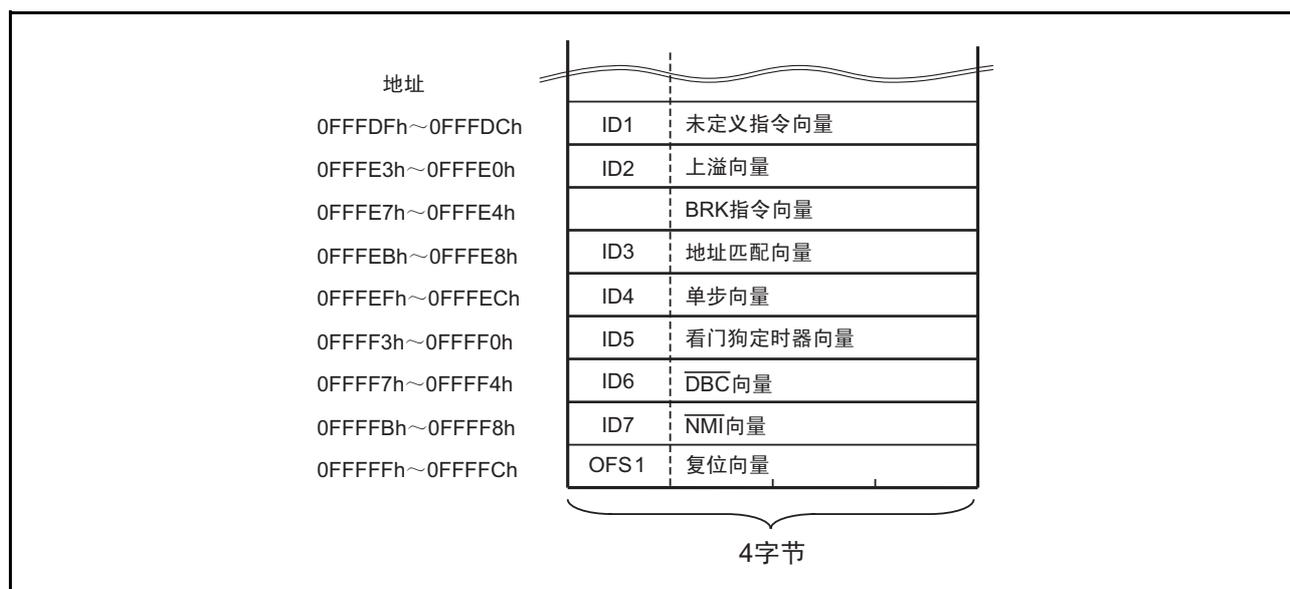


图 30.14 ID 码的保存地址

### 30.9.2 强制擦除功能

强制擦除功能用于标准串行输入 / 输出模式。当串行编程器送来的 ID 码为 ASCII 码“ALeRASE”时，就将程序 ROM1 和程序 ROM2 全部擦除。如果 ID 码保存地址的内容不是 ASCII 码“ALeRASE”（“表 30.15 ID 码的保留字”以外）并且 OFS1 地址的 ROMCP1 位不是“0”（ROM 码保护有效），就不强制擦除而通过 ID 码的检查功能判断 ID 码。强制擦除功能的条件和操作如表 30.16 所示。

预先将 ID 码保存地址的内容设定为 ASCII 码“ALeRASE”，如果串行编程器送来的 ID 码为“ALeRASE”，就擦除程序 ROM1 和程序 ROM2；如果 ID 码不是“ALeRASE”，就因 ID 不同而不接受命令，所以就无法操作闪存。

表 30.16 强制擦除功能的条件和操作

条件			操作
串行编程器送来的 ID 码	ID 码保存地址中的 ID 码	OFS1 地址的 ROMCP1 位	
ALeRASE	ALeRASE	—	将程序 ROM1 和程序 ROM2 全部擦除。 (强制擦除功能)
	不是 ALeRASE (注 1)	1 (ROM 码保护无效) 0 (ROM 码保护有效)	
不是 ALeRASE	ALeRASE	—	判断 ID 码 (ID 码的检查功能, ID 码不同)。
	不是 ALeRASE (注 1)	—	判断 ID 码 (ID 码的检查功能)。

注 1. 有关 ID 码为“Protect”的情况，请参照“30.9.3 标准串行输入 / 输出模式的禁止功能”。

### 30.9.3 标准串行输入 / 输出模式的禁止功能

此功能用于标准串行输入 / 输出模式。当 ID 码保存地址的 ID 码为 ASCII 码“Protect”（参照“表 30.15 ID 码的保留字”）时，就不和串行编程器进行通信。因此，能通过串行编程器禁止闪存的读写和擦除。即使 ID 码为“Protect”，也启动用户引导模式。

当 ID 码为“Protect”并且 OFS1 地址的 ROMCP1 位为“0”（ROM 码保护有效）时，不能通过串行编程器解除 ROM 码保护。因此，不能通过串行编程器或者并行编程器禁止闪存的读写和擦除。

### 30.9.4 标准串行输入 / 输出模式 1

标准串行输入 / 输出模式 1 使用时钟同步串行 I/O 连接串行编程器。

引脚的功能说明（闪存标准串行输入 / 输出模式 1）以及标准串行输入 / 输出模式 1 的设定方法分别如表 30.17 和表 30.18 所示。

使用标准串行输入 / 输出模式 1 时的引脚处理例子如图 30.15 所示。控制的引脚因编程器而不同，详细内容请参照编程器的使用手册。

表 30.17 引脚的功能说明（闪存标准串行输入 / 输出模式 1）

引脚名	名称	输入 / 输出	电源系统	功能
VCC1、VCC2 VSS	电源输入		—	必须给 VCC1 引脚输入闪存的编程 / 擦除电压，给 VCC2 引脚输入 VCC2。输入条件是 $VCC2 \leq VCC1$ 。必须给 VSS 引脚输入 0V。
CNVSS	CNVSS	输入	VCC1	必须连接 VCC1。
$\overline{\text{RESET}}$	复位输入	输入	VCC1	这是复位输入引脚。在 $t_d(\text{OCOS})$ 期间，必须给 $\overline{\text{RESET}}$ 引脚输入“L”电平。
XIN	时钟输入	输入	VCC1	在不使用主时钟时，必须给 XIN 引脚输入“H”电平并使 XOUT 引脚开路。 在使用主时钟时，必须在 XIN 引脚和 XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器。在输入外部生成的时钟时，必须从 XIN 引脚输入此时钟并使 XOUT 引脚开路。
XOUT	时钟输出	输出		
BYTE	BYTE 输入	输入	VCC1	必须连接 VSS 或者 VCC1。
AVCC、AVSS	模拟电源输入			AVCC 引脚和 AVSS 引脚必须分别连接 VCC1 和 VSS。
VREF	基准电压输入	输入		这是 A/D 转换器的基准电压输入引脚。
P0_0 ~ P0_7	输入端口 P0	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P1_0 ~ P1_7	输入端口 P1	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P2_0 ~ P2_7	输入端口 P2	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P3_0 ~ P3_7	输入端口 P3	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P4_0 ~ P4_7	输入端口 P4	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P5_1 ~ P5_4 P5_6、P5_7	输入端口 P5	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P5_0	$\overline{\text{CE}}$ 输入	输入	VCC2	必须输入“H”电平。
P5_5	$\overline{\text{EPM}}$ 输入	输入	VCC2	必须输入“L”电平。
P6_0 ~ P6_3	输入端口 P6	输入	VCC1	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P6_4/ $\overline{\text{RTS1}}$	BUSY 输出	输出	VCC1	这是 BUSY 信号的输出引脚。
P6_5/ $\overline{\text{CLK1}}$	SCLK 输入	输入	VCC1	这是串行时钟的输入引脚。
P6_6/ $\overline{\text{RXD1}}$	RXD 输入	输入	VCC1	这是串行数据的输入引脚。
P6_7/ $\overline{\text{TXD1}}$	TXD 输出	输出	VCC1	这是串行数据的输出引脚。
P7_0 ~ P7_7	输入端口 P7	输入	VCC1	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P8_0 ~ P8_7	输入端口 P8	输入	VCC1	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P9_0 ~ P9_7	输入端口 P9	输入	VCC1	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P10_0 ~ P10_7	输入端口 P10	输入	VCC1	必须输入“H”电平或者“L”电平，或者使这些引脚开路。

表 30.18 标准串行输入 / 输出模式 1 的设定方法

信号名	输入电平
$\overline{\text{CNVSS}}$	VCC1
$\overline{\text{EPM}}$	VSS
$\overline{\text{RESET}}$	VSS→VCC1
$\overline{\text{CE}}$	VCC2
SCLK	VCC1

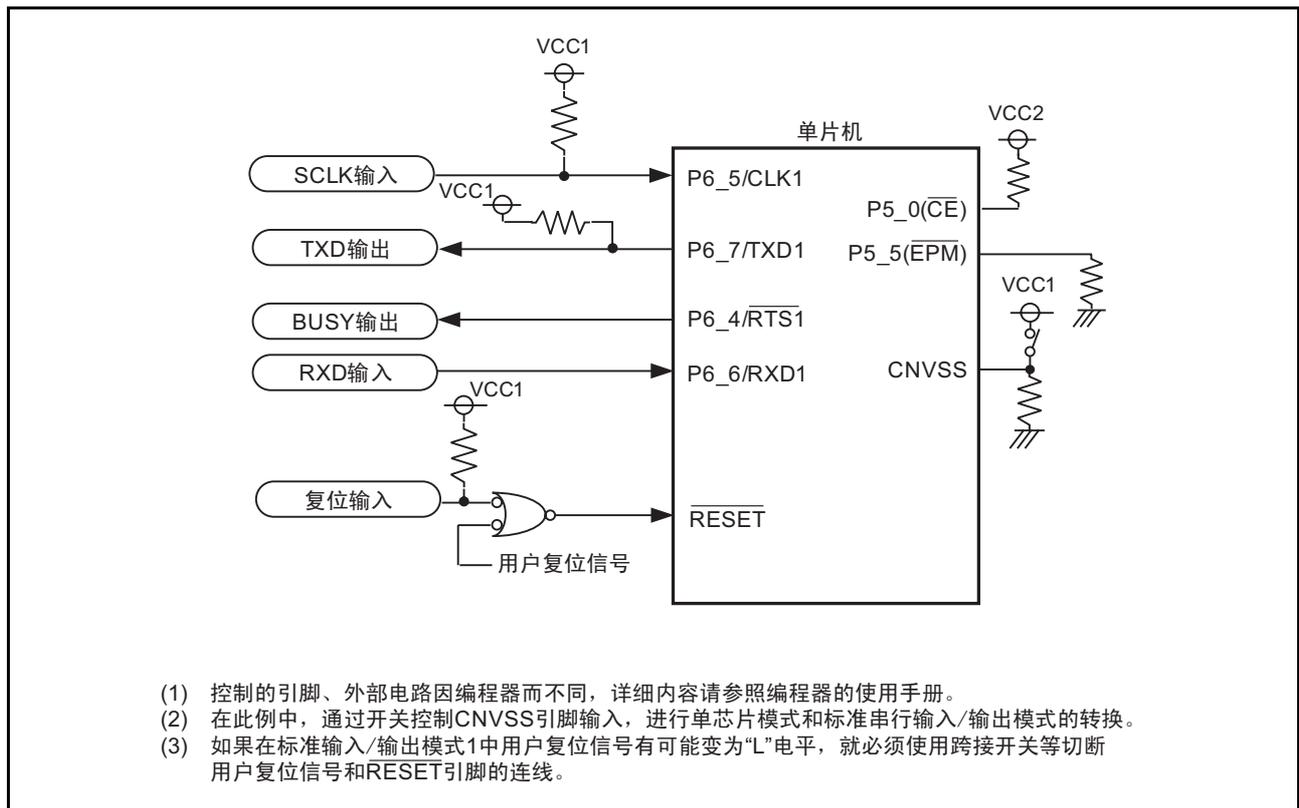


图 30.15 使用标准串行输入 / 输出模式 1 时的引脚处理例子

### 30.9.5 标准串行输入 / 输出模式 2

标准串行输入 / 输出模式 2 使用 2 线式异步串行 I/O 连接串行编程器。

引脚的功能说明（闪存标准串行输入 / 输出模式 2）以及标准串行输入 / 输出模式 2 的设定方法分别如表 30.19 和表 30.20 所示。

使用标准串行输入 / 输出模式 2 时的引脚处理例子如图 30.16 所示。控制的引脚因编程器而不同，详细内容请参照编程器的使用手册。

表 30.19 引脚的功能说明（闪存标准串行输入 / 输出模式 2）

引脚名	名称	输入 / 输出	电源系统	功能
VCC1、VCC2 VSS	电源输入		—	必须给 VCC1 引脚输入闪存的编程 / 擦除电压，给 VCC2 引脚输入 VCC2。输入条件是 $VCC2 \leq VCC1$ 。必须给 VSS 引脚输入 0V。
CNVSS	CNVSS	输入	VCC1	必须连接 VCC1。
$\overline{\text{RESET}}$	复位输入	输入	VCC1	这是复位输入引脚。在 $t_d(\text{OCOS})$ 期间，必须给 $\overline{\text{RESET}}$ 引脚输入“L”电平。
XIN	时钟输入	输入	VCC1	在使用主时钟时，必须在 XIN 引脚和 XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器。在输入外部生成的时钟时，必须从 XIN 引脚输入此时钟并使 XOUT 引脚开路。
XOUT	时钟输出	输出		
BYTE	BYTE 输入	输入	VCC1	必须连接 VSS 或者 VCC1。
AVCC、AVSS	模拟电源输入			AVCC 引脚和 AVSS 引脚必须分别连接 VCC1 和 VSS。
VREF	基准电压输入	输入		这是 A/D 转换器的基准电压输入引脚。
P0_0 ~ P0_7	输入端口 P0	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P1_0 ~ P1_7	输入端口 P1	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P2_0 ~ P2_7	输入端口 P2	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P3_0 ~ P3_7	输入端口 P3	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P4_0 ~ P4_7	输入端口 P4	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P5_1 ~ P5_4 P5_6、P5_7	输入端口 P5	输入	VCC2	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P5_0	$\overline{\text{CE}}$ 输入	输入	VCC2	必须输入“H”电平。
P5_5	$\overline{\text{EPM}}$ 输入	输入	VCC2	必须输入“L”电平。
P6_0 ~ P6_3	输入端口 P6	输入	VCC1	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P6_4/RTS1	BUSY 输出	输出	VCC1	这是引导程序运行检查的监视信号输出引脚。
P6_5/CLK1	SCLK 输入	输入	VCC1	必须输入“L”电平。
P6_6/RXD1	RXD 输入	输入	VCC1	这是串行数据的输入引脚。
P6_7/TXD1	TXD 输出	输出	VCC1	这是串行数据的输出引脚。
P7_0 ~ P7_7	输入端口 P7	输入	VCC1	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P8_0 ~ P8_7	输入端口 P8	输入	VCC1	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P9_0 ~ P9_7	输入端口 P9	输入	VCC1	必须输入“H”电平或者“L”电平，或者使这些引脚开路。
P10_0 ~ P10_7	输入端口 P10	输入	VCC1	必须输入“H”电平或者“L”电平，或者使这些引脚开路。

表 30.20 标准串行输入 / 输出模式 2 的设定方法

信号名	输入电平
CNVSS	VCC1
$\overline{\text{EPM}}$	VSS
$\overline{\text{RESET}}$	VSS→VCC1
$\overline{\text{CE}}$	VCC2
P6_5/CLK1	VSS

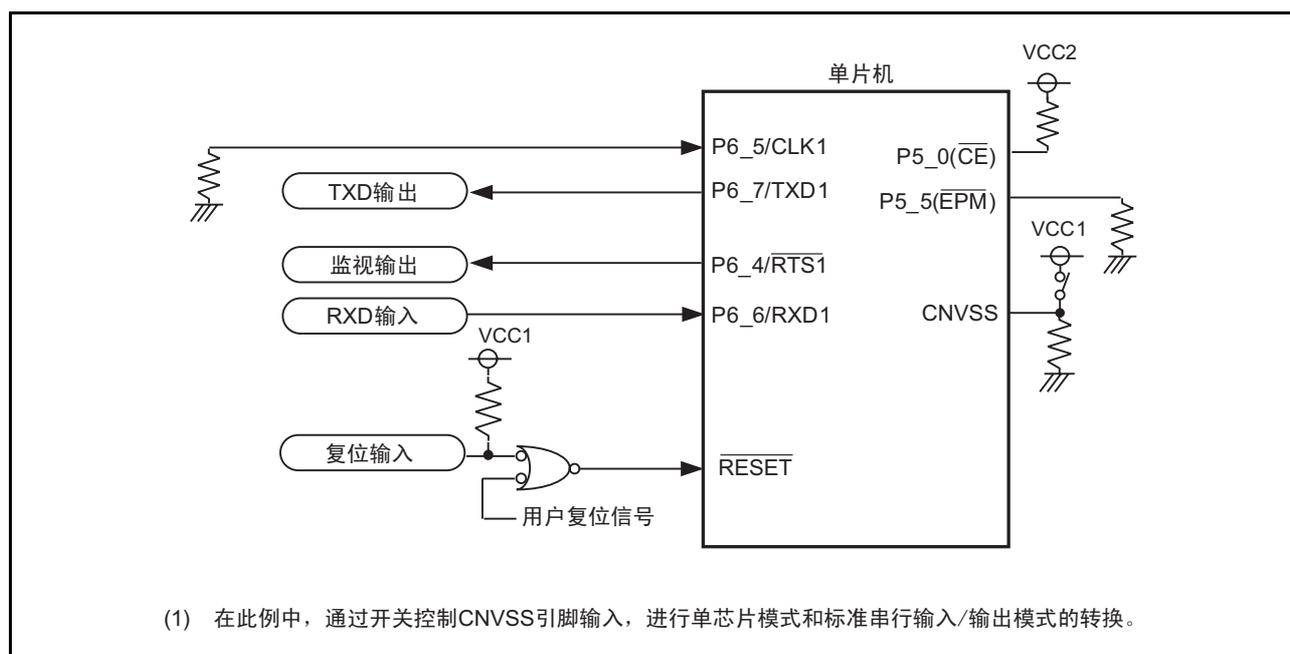


图 30.16 使用标准串行输入 / 输出模式 2 时的引脚处理例子

### 30.9.6 并行输入 / 输出模式

在并行输入 / 输出模式中，能使用支持 M16C/64A 群的并行编程器改写程序 ROM1、程序 ROM2 和数据闪存。有关并行编程器，请向各厂家询问；有关并行编程器的操作方法，请参照并行编程器的用户使用手册。

#### 30.9.6.1 ROM 码保护功能

ROM 码保护是禁止在并行输入 / 输出模式中读取或者改写闪存的功能，请参照“30.4 选项功能选择 1 地址 (OFS1)”。OFS1 地址在程序 ROM1 的块 0 中。

如果将 ROMCP1 位置“0”，ROM 码保护就有效。

在解除 ROM 码保护时，必须在标准串行输入 / 输出模式或者 CPU 改写模式中擦除含有 OFS1 地址的块 0。

## 30.10 使用闪存时的注意事项

### 30.10.1 闪存改写的禁止功能

地址 0FFFDh、0FFFE3h、0FFFEb、0FFFEFh、0FFFF3h、0FFFF7h、0FFFFBh 是保存 ID 码的地址。如果将错误数据写到这些地址，就无法在标准串行输入 / 输出模式中读写闪存。

0FFFFFh 地址是 OFS1 地址。如果将错误数据写到此地址，就无法在并行输入 / 输出模式中读写闪存。这些地址被分配到固定向量的向量地址（H）。

### 30.10.2 读数据闪存

当  $2.7V \leq VCC1 \leq 3.0V$  并且  $f(BCLK) \geq 16MHz$  时，或者  $3.0V < VCC1 \leq 5.5V$  并且  $f(BCLK) \geq 20MHz$  时，执行数据闪存中的程序以及读数据闪存的数据需要 1 个等待。必须通过 PM1 寄存器的 PM17 位或者 FMR17 位设定为 1 个等待。

### 30.10.3 CPU 改写模式

#### 30.10.3.1 运行速度

在进入 CPU 改写模式（EW0、EW1 模式）前，必须通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM17 ~ CM16 位，将 CPU 时钟设定为不超过 10MHz。必须将 PM1 寄存器的 PM17 位置“1”（有等待）。

#### 30.10.3.2 禁止使用的指令

在 EW0 模式中，不能使用以下的指令：

UND 指令、INTO 指令、JMPS 指令、JSRS 指令、BRK 指令

#### 30.10.3.3 中断（EW0 模式和 EW1 模式通用）

- 因为地址匹配中断的向量被分配在 ROM，所以不能在执行命令的过程中使用地址匹配中断。
- 因为固定向量被分配在块 0，所以不能在自动擦除块 0 的过程中使用非屏蔽中断。

#### 30.10.3.4 改写（EW0 模式）

在对保存改写控制程序的块进行改写的过程中，如果电源电压降低，改写控制程序就不能被正常地改写，以后有可能无法改写闪存。此时，必须使用标准串行输入 / 输出模式或者并行输入 / 输出模式。

#### 30.10.3.5 改写（EW1 模式）

不能对保存改写控制程序的块进行改写。

#### 30.10.3.6 DMA 传送

在 EW1 模式中，不能在 FMR0 寄存器的 FMR00 位为“0”（自动编程和自动擦除的期间）时进行 DMA 传送。

### 30.10.3.7 等待模式

在转移到等待模式时，必须在将 FMR01 位置 “0”（CPU 改写模式无效）后执行 WAIT 指令。

### 30.10.3.8 停止模式

在转移到停止模式时，必须在将 FMR01 位置 “0”（CPU 改写模式无效）并且禁止 DMA 传送后，执行将 CM10 位置 “1”（停止模式）的指令。

### 30.10.3.9 低功耗模式和内部振荡器低功耗模式

当 CM05 位为 “1”（主时钟停止振荡）时，不能执行以下的命令：

- 编程命令
- 块擦除命令
- 锁定位编程命令
- 读锁定位状态命令
- 块空白检查命令

### 30.10.3.10 PM13 位

在 FMR0 寄存器的 FMR01 位为 “1”（CPU 改写模式有效）期间，PM1 寄存器的 PM13 位为 “1”。如果将 FMR01 位置 “0”（CPU 改写模式无效），PM13 位就恢复为原来的值。如果在 CPU 改写模式中更改 PM13 位，就在将 FMR01 位置 “0” 后反映更改后的值。

### 30.10.3.11 执行改写控制程序的区域

在 CPU 改写模式中，PM1 寄存器的 PM10 位和 PM13 位为 “1”。必须在内部 RAM，或者在 PM10 位和 PM13 位都为 “1” 时能使用的外部区域，执行改写控制程序。在 PM13 位为 “0” 并且使用 4M 字节模式时，不能使用存取空间的扩展区域（40000h ~ BFFFFh）。

### 30.10.3.12 编程 / 擦除次数和执行时间

编程命令、块擦除命令和锁定位编程命令的执行时间随着编程 / 擦除次数而变长。

### 30.10.3.13 自动擦除和自动编程的暂停

如果暂停编程命令、块擦除命令或者锁定位编程命令，就必须擦除该块。必须在擦除后再次执行编程命令、块擦除命令和锁定位编程命令。

这些命令被以下的复位或者中断所暂停：

- 复位
- NMI 中断、看门狗定时器中断、振荡停止 / 再振荡检测中断、电压监视 1 中断和电压监视 2 中断

## 30.10.4 标准串行输入 / 输出模式

### 30.10.4.1 用户引导模式

在标准串行输入 / 输出模式后使用用户引导模式时，必须在使用标准串行输入 / 输出模式后切断电源，再重新接通电源（必须为冷启动）。此时，如果具备用户引导模式的条件，就进入用户引导模式。

## 31. 电特性

## 31.1 电特性（5V 和 3V 的共同事项）

## 31.1.1 绝对最大额定值

表 31.1 绝对最大额定值

符号	项目		条件	额定值	单位
V <sub>CC1</sub> V <sub>CC2</sub>	电源电压		V <sub>CC1</sub> =AV <sub>CC</sub>	-0.3 ~ 6.5	V
V <sub>CC2</sub>	电源电压		V <sub>CC2</sub>	-0.3 ~ V <sub>CC1</sub> +0.1	V
AV <sub>CC</sub>	模拟电源电压		V <sub>CC1</sub> =AV <sub>CC</sub>	-0.3 ~ 6.5	V
V <sub>I</sub>	输入电压	RESET、CNVSS、BYTE P6_0 ~ P6_7、P7_2 ~ P7_7 P8_0 ~ P8_4、P8_6、P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7 XIN		-0.3 ~ V <sub>CC1</sub> +0.3	V
		P0_0 ~ P0_7、P1_0 ~ P1_7 P2_0 ~ P2_7、P3_0 ~ P3_7 P4_0 ~ P4_7、P5_0 ~ P5_7		-0.3 ~ V <sub>CC2</sub> +0.3	V
		P7_0、P7_1、P8_5		-0.3 ~ 6.5	V
V <sub>O</sub>	输出电压	P6_0 ~ P6_7、P7_2 ~ P7_7 P8_0 ~ P8_4、P8_6、P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7 XOUT		-0.3 ~ V <sub>CC1</sub> +0.3	V
		P0_0 ~ P0_7、P1_0 ~ P1_7 P2_0 ~ P2_7、P3_0 ~ P3_7 P4_0 ~ P4_7、P5_0 ~ P5_7		-0.3 ~ V <sub>CC2</sub> +0.3	V
		P7_0、P7_1、P8_5		-0.3 ~ 6.5	V
P <sub>d</sub>	功耗		-40°C < T <sub>opr</sub> ≤ 85°C	300	mW
T <sub>opr</sub>	工作环境 温度	单片机运行时		-20 ~ 85/-40 ~ 85	°C
		进行闪存的编程 / 擦除时		0 ~ 60	
T <sub>stg</sub>	保存温度			-65 ~ 150	°C

## 31.1.2 推荐运行条件

表 31.2 推荐运行条件 (1/2) (注 1)

符号	项目		规格值			单位
			最小	典型	最大	
V <sub>CC1</sub> V <sub>CC2</sub>	电源电压 (V <sub>CC1</sub> ≥ V <sub>CC2</sub> )		2.7	5.0	5.5	V
AV <sub>CC</sub>	模拟电源电压			V <sub>CC1</sub>		V
V <sub>SS</sub>	电源电压			0		V
AV <sub>SS</sub>	模拟电源电压			0		V
V <sub>IH</sub>	“H”电平 输入电压	P3_1 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7	0.8V <sub>CC2</sub>		V <sub>CC2</sub>	V
		P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7、P3_0 (单芯片模式中)	0.8V <sub>CC2</sub>		V <sub>CC2</sub>	V
		P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7、P3_0 (存储器扩展、微处理器模式中的数据输入)	0.5V <sub>CC2</sub>		V <sub>CC2</sub>	V
		P6_0 ~ P6_7、P7_2 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7 XIN、RESET、CNVSS、BYTE	0.8V <sub>CC1</sub>		V <sub>CC1</sub>	V
		P7_0、P7_1、P8_5	0.8V <sub>CC1</sub>		6.5	V
V <sub>IL</sub>	“L”电平 输入电压	P3_1 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7	0		0.2V <sub>CC2</sub>	V
		P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7、P3_0 (单芯片模式中)	0		0.2V <sub>CC2</sub>	V
		P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7、P3_0 (存储器扩展、微处理器模式中的数据输入)	0		0.16V <sub>CC2</sub>	V
		P6_0 ~ P6_7、P7_0 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7 XIN、RESET、CNVSS、BYTE	0		0.2V <sub>CC1</sub>	V
I <sub>OH(peak)</sub>	“H”电平峰 值输出电流	P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7、P7_2 ~ P7_7、P8_0 ~ P8_4 P8_6、P8_7、P9_0 ~ P9_7、P10_0 ~ P10_7			-10.0	mA
I <sub>OH(avg)</sub>	“H”电平平 均输出电流	P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7、P7_2 ~ P7_7、P8_0 ~ P8_4 P8_6、P8_7、P9_0 ~ P9_7、P10_0 ~ P10_7			-5.0	mA
I <sub>OL(peak)</sub>	“L”电平峰 值输出电流	P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7、P7_0 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7			10.0	mA

注 1. 在不指定时, V<sub>CC1</sub>=V<sub>CC2</sub>=2.7V ~ 5.5V, T<sub>opr</sub>=-20 ~ 85°C/-40 ~ 85°C。

注 2. 平均输出电流是在 100ms 期间的平均值。

注 3. 端口 P0、P1、P2、P8\_6、P8\_7、P9、P10 的 I<sub>OL(peak)</sub> 总电流值不能超过 80mA, 端口 P3、P4、P5、P6、P7、P8\_0 ~ P8\_5 的 I<sub>OL(peak)</sub> 总电流值不能超过 80mA, 端口 P0、P1、P2 的 I<sub>OH(peak)</sub> 总电流值不能超过 -40mA, 端口 P3、P4、P5 的 I<sub>OH(peak)</sub> 总电流值不能超过 -40mA, 端口 P6、P7\_2 ~ P7\_7、P8\_0 ~ P8\_4 的 I<sub>OH(peak)</sub> 总电流值不能超过 -40mA, 端口 P8\_6、P8\_7、P9、P10 的 I<sub>OH(peak)</sub> 总电流值不能超过 -40mA。

表 31.3 推荐运行条件 (2/2) (注 1)

符号	项目		规格值			单位
			最小	典型	最大	
$I_{OL(avg)}$	“L”电平平均输出电流	P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7、P7_0 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7			5.0	mA
$f_{(XIN)}$	主时钟输入振荡频率	$V_{CC1}=2.7V \sim 5.5V$	2		20	MHz
$f_{(XCIN)}$	副时钟振荡频率			32.768	50	kHz
$f_{(PLL)}$	PLL 时钟振荡频率	$V_{CC1}=2.7V \sim 5.5V$	10		25	MHz
$f_{(BCLK)}$	CPU 工作频率		2		25	MHz
$t_{su(PLL)}$	PLL 频率合成器的稳定等待时间	$V_{CC1}=5.0V$			2	ms
		$V_{CC1}=3.0V$			3	ms

注 1. 在不指定时,  $V_{CC1}=V_{CC2}=2.7V \sim 5.5V$ ,  $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ 。

注 2. 平均输出电流是在 100ms 期间的平均值。

## 31.1.3 A/D 转换特性

表 31.4 A/D 转换特性 (注 1、注 2、注 3)

符号	项目		测量条件		规格值			单位
					最小	典型	最大	
—	分辨率		$AV_{CC}=V_{CC1} \geq V_{CC2} \geq V_{REF}$				10	Bits
$I_{NL}$	积分非线性误差	10bit	$V_{CC1}=5.0V$	AN0 ~ AN7 输入 AN0_0 ~ AN0_7 输入 AN2_0 ~ AN2_7 输入 ANEX0、ANEX1 输入			$\pm 3$	LSB
			$V_{CC1}=3.3V$	AN0 ~ AN7 输入 AN0_0 ~ AN0_7 输入 AN2_0 ~ AN2_7 输入 ANEX0、ANEX1 输入			$\pm 3$	LSB
			$V_{CC1}=3.0V$	AN0 ~ AN7 输入 AN0_0 ~ AN0_7 输入 AN2_0 ~ AN2_7 输入 ANEX0、ANEX1 输入			$\pm 3$	LSB
—	绝对精度	10bit	$V_{CC1}=5.0V$	AN0 ~ AN7 输入 AN0_0 ~ AN0_7 输入 AN2_0 ~ AN2_7 输入 ANEX0、ANEX1 输入			$\pm 3$	LSB
			$V_{CC1}=3.3V$	AN0 ~ AN7 输入 AN0_0 ~ AN0_7 输入 AN2_0 ~ AN2_7 输入 ANEX0、ANEX1 输入			$\pm 3$	LSB
			$V_{CC1}=3.0V$	AN0 ~ AN7 输入 AN0_0 ~ AN0_7 输入 AN2_0 ~ AN2_7 输入 ANEX0、ANEX1 输入			$\pm 3$	LSB
—	容许信号源阻抗					3		$k\Omega$
$D_{NL}$	微分非线性误差						$\pm 1$	LSB
—	偏移误差						$\pm 3$	LSB
—	增益误差						$\pm 3$	LSB
$t_{CONV}$	转换时间 (10bit)		$V_{CC1}=5V$ 、 $\phi_{AD}=25MHz$		1.60			$\mu s$
$t_{SAMP}$	采样时间				0.60			$\mu s$
$V_{REF}$	基准电压				3.0		$V_{CC1}$	V
$V_{IA}$	模拟输入电压 (注 4)				0		$V_{REF}$	V

注 1. 在不指定时,  $V_{CC1}=AV_{CC}=3.0 \sim 5.5V \geq V_{CC2} \geq V_{REF}$ ,  $V_{SS}=AV_{SS}=0V$ ,  $T_{opr}=-20 \sim 85^\circ C/-40 \sim 85^\circ C$ 。

注 2.  $\phi_{AD}$  的频率必须进行以下的设定:

当  $V_{CC1}=4.0 \sim 5.5V$  时,  $2MHz \leq \phi_{AD} \leq 25MHz$ 。

当  $V_{CC1}=3.2 \sim 4.0V$  时,  $2MHz \leq \phi_{AD} \leq 16MHz$ 。

当  $V_{CC1}=3.0 \sim 3.2V$  时,  $2MHz \leq \phi_{AD} \leq 10MHz$ 。

注 3. 必须在  $AV_{CC}=V_{CC1}$  时使用。

注 4. 如果在  $V_{CC1} \neq V_{CC2}$  时使用, AN2\_0 ~ AN2\_7、AN0\_0 ~ AN0\_7 的输入电压就不能超过  $V_{CC2}$ 。

## 31.1.4 D/A 转换特性

表 31.5 D/A 转换特性 (注 1)

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	分辨率				8	Bits
—	绝对精度				2.5	LSB
$t_{su}$	设定时间				3	$\mu$ s
$R_O$	输出电阻		5	6	8.2	k $\Omega$
$I_{VREF}$	基准电源输入电流	(注 2、注 3)			1.5	mA

注 1. 在不指定时,  $V_{CC1}=AV_{CC}=V_{REF}=3.0 \sim 5.5V$ ,  $V_{SS}=AV_{SS}=0V$ ,  $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ 。

注 2. 这是使用 1 个 D/A 转换器并且未使用的 D/A 转换器的 D/A 寄存器的值为“00h”的情况。

注 3. A/D 转换器的电流消耗除外。另外, 即使在 ADCON1 寄存器的 ADSTBY 位为“0”(A/D 运行停止(待机))时, 也有 D/A 转换器的  $I_{VREF}$  流过。

## 31.1.5 闪存电特性

表 31.6 闪存运行时的 CPU 时钟 ( $f_{(BCLK)}$ )

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	CPU 改写模式				10 (注 1)	MHz
—	慢读模式				5	MHz
—	低消耗电流读模式			fC(32.768)		kHz
—	数据闪读	$2.7V \leq V_{CC1} \leq 3.0V$			16 (注 2)	MHz
		$3.0V < V_{CC1} \leq 5.5V$			20 (注 2)	MHz

注 1. 必须将 PM1 寄存器的 PM17 位置 “1” (有等待)。

注 2. 在超过此频率时, 必须将 FMR1 寄存器的 FMR17 位置 “0” (1 个等待) 或者将 PM1 寄存器的 PM17 位置 “1” (有等待)。

表 31.7 闪存 (程序 ROM1,2) 的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	编程 / 擦除次数 (注 2、注 4、注 5)	$V_{CC1}=3.3V, T_{opr}=25^{\circ}C$	1,000 (注 3)			次
—	2 个字的编程时间	$V_{CC1}=3.3V, T_{opr}=25^{\circ}C$		150	4000	$\mu s$
—	锁定位的编程时间	$V_{CC1}=3.3V, T_{opr}=25^{\circ}C$		70	3000	$\mu s$
—	块擦除时间	$V_{CC1}=3.3V, T_{opr}=25^{\circ}C$		0.2	3.0	s
—	编程 / 擦除电压		2.7		5.5	V
—	读电压		2.7		5.5	V
—	编程和擦除时的温度		0		60	$^{\circ}C$
$t_{ps}$	闪存电路的稳定等待时间				50	$\mu s$
—	数据保持时间 (注 7)	环境温度 =55 $^{\circ}C$		20		年

注 1. 在不指定时,  $V_{CC1}=2.7V \sim 5.5V, T_{opr}=0^{\circ}C \sim 60^{\circ}C$ 。

注 2. 编程 / 擦除次数的定义:

编程 / 擦除次数是指每块的擦除次数。

如果编程 / 擦除次数为 n 次 ( $n=1,000$ ), 每块就能擦除 n 次。

例如, 对于 4K 字节的块, 如果在将 2 个字的数据分 1,024 次写到不同的地址后擦除此块, 编程 / 擦除次数就计为 1 次。

但是, 对于 1 次擦除, 不能对相同地址进行多次编程 (禁止重写)。

注 3. 是保证编程 / 擦除后全部电特性的次数 (保证范围是 1 ~ “最小” 值)。

注 4. 在进行多次改写的系统中, 减少实际改写次数的方法是: 必须按顺序移动编程地址等, 尽量不留空白区, 在编程 (写) 后进行 1 次擦除。例如, 在对一组 16 字节进行编程时, 能通过最多 128 组的编程后进行 1 次擦除, 减少实际的改写次数。建议按块保存块擦除次数等信息, 设定限制次数。

注 5. 如果在块擦除中发生擦除错误, 就必须至少执行 3 次清除状态寄存器命令 → 块擦除命令, 直到不发生擦除错误为止。

注 6. 有关故障率, 请向瑞萨科技销售部门及特约经销商询问。

注 7. 包括没有外加电源电压或者时钟的时间。

表 31.8 闪存（数据闪存）的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
—	编程 / 擦除次数 (注 2、注 4、注 5)	$V_{CC1}=3.3V$ , $T_{opr}=25^{\circ}C$	10,000 (注 3)			次
—	2 个字的编程时间	$V_{CC1}=3.3V$ , $T_{opr}=25^{\circ}C$		300	4000	$\mu s$
—	锁定位的编程时间	$V_{CC1}=3.3V$ , $T_{opr}=25^{\circ}C$		140	3000	$\mu s$
—	块擦除时间	$V_{CC1}=3.3V$ , $T_{opr}=25^{\circ}C$		0.2	3.0	s
—	编程 / 擦除电压		2.7		5.5	V
—	读电压		2.7		5.5	V
—	编程和擦除时的温度		-20/-40		85	$^{\circ}C$
$t_{PS}$	闪存电路的稳定等待时间				50	$\mu s$
—	数据保持时间 (注 7)	环境温度 =55 $^{\circ}C$		20		年

注 1. 在不指定时,  $V_{CC1}=2.7V \sim 5.5V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C/-40^{\circ}C \sim 85^{\circ}C$ 。

注 2. 编程 / 擦除次数的定义:

编程 / 擦除次数是指每块的擦除次数。

如果编程 / 擦除次数为 n 次 ( $n=10,000$ ), 每块就能擦除 n 次。

例如, 对于 4K 字节的块, 如果在将 2 个字的数据分 1,024 次写到不同的地址后擦除此块, 编程 / 擦除次数就计为 1 次。但是, 对于 1 次擦除, 不能对相同地址进行多次编程 (禁止重写)。

注 3. 是保证编程 / 擦除后全部电特性的次数 (保证范围是 1 ~ “最小” 值)。

注 4. 在进行多次改写的系统中, 减少实际改写次数的方法是: 必须按顺序移动编程地址等, 尽量不留空白区, 在编程 (写) 后进行 1 次擦除。例如, 在对一组 16 字节进行编程时, 能通过最多 128 组的编程后进行 1 次擦除, 减少实际的改写次数。另外, 如果使块 A 和块 B 的擦除次数均等, 就能更加有效地减少实际的改写次数。建议按块保存块擦除次数等信息, 设定限制次数。

注 5. 如果在块擦除中发生擦除错误, 就必须至少执行 3 次清除状态寄存器命令 → 块擦除命令, 直到不发生擦除错误为止。

注 6. 有关故障率, 请向瑞萨科技销售部门及特约经销商询问。

注 7. 包括没有外加电源电压或者时钟的时间。

## 31.1.6 电压检测电路和电源电路的电特性

表 31.9 电压检测 0 电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
V <sub>det0</sub>	电压检测电平 V <sub>det0_0</sub> (注 2)		1.6	1.90	2.2	V
	电压检测电平 V <sub>det0_2</sub> (注 2)		2.55	2.85	3.15	V
—	电压检测电路的自消耗电流	VC25=1, V <sub>CC1</sub> =5.0V		1.8		μA
t <sub>d(E-A)</sub>	电压检测电路开始工作为止的等待时间 (注 3)				100	μs

注 1. 测量条件是 T<sub>opr</sub>=-20°C ~ 85°C/-40°C ~ 85°C。

注 2. 必须通过 OFS1 地址的 VDSEL1 位选择电压检测电平。

注 3. 表示在将 VCR2 寄存器的 VC25 位置“0”后再次置“1”时到电压检测电路开始工作为止所需的时间。

表 31.10 电压检测 1 电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
V <sub>det1</sub>	电压检测电平 V <sub>det1_6</sub> (注 2)		2.79	3.09	3.39	V
	电压检测电平 V <sub>det1_B</sub> (注 2)		3.54	3.84	4.14	V
	电压检测电平 V <sub>det1_F</sub> (注 2)		3.94	4.44	4.94	V
—	电压检测电路的自消耗电流	VC26=1, V <sub>CC1</sub> =5.0V		1.8		μA
t <sub>d(E-A)</sub>	电压检测电路开始工作为止的等待时间 (注 3)				100	μs

注 1. 测量条件是 T<sub>opr</sub>=-20°C ~ 85°C/-40°C ~ 85°C。

注 2. 必须通过 VD1LS 寄存器的 VD1S0 ~ VD1S3 位选择电压检测电平。

注 3. 表示在将 VCR2 寄存器的 VC26 位置“0”后再次置“1”时到电压检测电路开始工作为止所需的时间。

表 31.11 电压检测 2 电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
V <sub>det2</sub>	电压检测电平 V <sub>det2_0</sub>		3.50	4.00	4.50	V
—	电压检测电路的自消耗电流	VC27=1, V <sub>CC1</sub> =5.0V		1.8		μA
t <sub>d(E-A)</sub>	电压检测电路开始工作为止的等待时间 (注 2)				100	μs

注 1. 测量条件是 T<sub>opr</sub>=-20°C ~ 85°C/-40°C ~ 85°C。

注 2. 表示在将 VCR2 寄存器的 VC27 位置“0”后再次置“1”时到电压检测电路开始工作为止所需的时间。

表 31.12 上电复位电路

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
t <sub>rth</sub>	外部电源 V <sub>CC1</sub> 的上升斜率		2.0		50000	mV/ms

注 1. 在不指定时, 测量条件是 T<sub>opr</sub>=-20°C ~ 85°C/-40°C ~ 85°C。

注 2. 在使用上电复位时, 必须在将 OFS1 地址的 LVDAS 位置“0”后将电压监视 0 复位设定为有效。

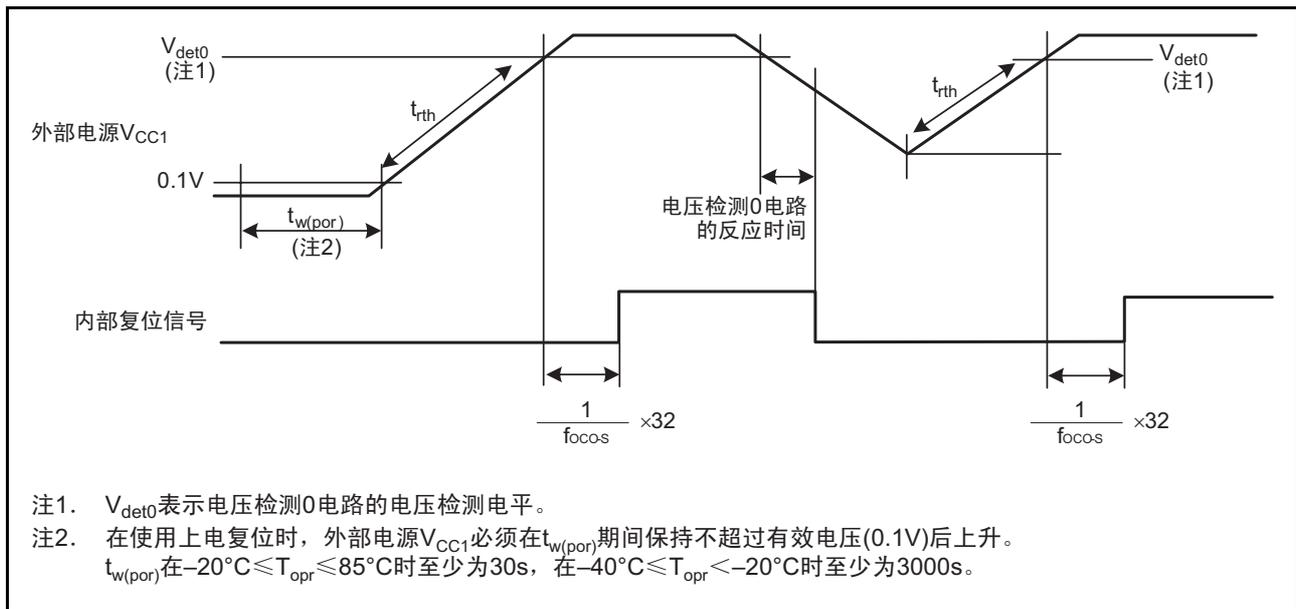


图 31.1 上电复位电路的电特性

表 31.13 电源电路的时序特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$t_d(P-R)$	接通电源时的内部电源稳定时间 (注2)				5	ms
$t_d(R-S)$	STOP 解除时间				150	$\mu\text{s}$
$t_d(W-S)$	低功耗模式的等待模式解除时间				150	$\mu\text{s}$

注1. 测量条件是  $V_{CC1}=2.7\text{V} \sim 5.5\text{V}$ ,  $T_{opr}=25^{\circ}\text{C}$ 。

注2. 表示在接通电源时到内部电源发生电路稳定为止的等待时间。

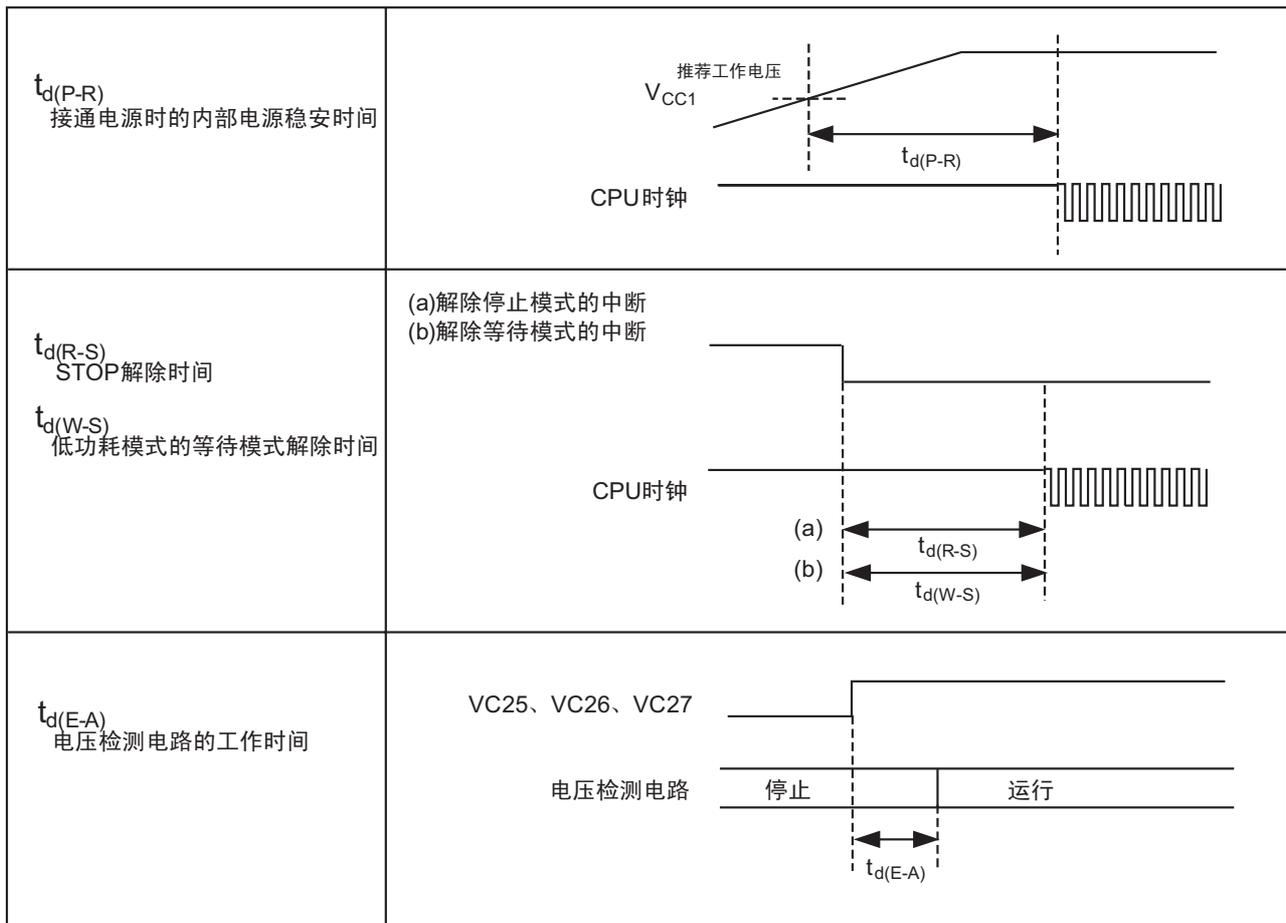


图 31.2 电源电路的时序图

### 31.1.7 振荡电路的电特性

表 31.14 125kHz 内部振荡器振荡电路的电特性

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$f_{OCO-S}$	125kHz 内部振荡器振荡频率		100	125	150	kHz

注 1. 在不指定时,  $V_{CC1}=2.7V \sim 5.5V$ ,  $T_{opr}=-20^{\circ}C \sim 85^{\circ}C/-40^{\circ}C \sim 85^{\circ}C$ 。

31.2 电特性 ( $V_{CC1}=V_{CC2}=5V$ )

## 31.2.1 电特性

 $V_{CC1}=V_{CC2}=5V$ 

表 31.15 电特性 (1) (注 1、注 2)

符号	项目		测量条件	规格值			单位
				最小	典型	最大	
$V_{OH}$	“H”电平 输出电压	P6_0 ~ P6_7、P7_2 ~ P7_7、P8_0 ~ P8_4、P8_6 P8_7、P9_0 ~ P9_7、P10_0 ~ P10_7	$I_{OH}=-5mA$	$V_{CC1}-2.0$		$V_{CC1}$	V
		P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7	$I_{OH}=-5mA$	$V_{CC2}-2.0$		$V_{CC2}$	
$V_{OH}$	“H”电平 输出电压	P6_0 ~ P6_7、P7_2 ~ P7_7、P8_0 ~ P8_4、P8_6 P8_7、P9_0 ~ P9_7、P10_0 ~ P10_7	$I_{OH}=-200\mu A$	$V_{CC1}-0.3$		$V_{CC1}$	V
		P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7	$I_{OH}=-200\mu A$	$V_{CC2}-0.3$		$V_{CC2}$	
$V_{OH}$	“H”电平 输出电压	XOUT	HIGHPOWER	$I_{OH}=-1mA$	$V_{CC1}-2.0$	$V_{CC1}$	V
			LOWPOWER	$I_{OH}=-0.5mA$	$V_{CC1}-2.0$	$V_{CC1}$	
	“H”电平 输出电压	XCOUT	HIGHPOWER	无负载时		2.6	V
			LOWPOWER	无负载时		2.2	
$V_{OL}$	“L”电平 输出电压	P6_0 ~ P6_7、P7_0 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7	$I_{OL}=5mA$			2.0	V
		P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7	$I_{OL}=5mA$			2.0	
$V_{OL}$	“L”电平 输出电压	P6_0 ~ P6_7、P7_0 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7	$I_{OL}=200\mu A$			0.45	V
		P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7	$I_{OL}=200\mu A$			0.45	
$V_{OL}$	“L”电平 输出电压	XOUT	HIGHPOWER	$I_{OL}=1mA$		2.0	V
			LOWPOWER	$I_{OL}=0.5mA$		2.0	
	“L”电平 输出电压	XCOUT	HIGHPOWER	无负载时		0	V
			LOWPOWER	无负载时		0	
$V_{T+}-V_{T-}$	滞后	HOLD、RDY、TA0IN ~ TA4IN、TB0IN ~ TB5IN INT0 ~ INT7、NMI、ADTRG、CTS0 ~ CTS2 CTS5 ~ CTS7、SCL0 ~ SCL2、SCL5 ~ SCL7 SDA0 ~ SDA2、SDA5 ~ SDA7、CLK0 ~ CLK7 TA0OUT ~ TA4OUT、KI0 ~ KI3、RXD0 ~ RXD2 RXD5 ~ RXD7、SIN3、SIN4、SD、PMC0、PMC1 SCLMM、SDAMM、CEC		0.5		2.0	V
$V_{T+}-V_{T-}$	滞后	RESET		0.5		2.0	V
$I_{IH}$	“H”电平 输入电流	P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7、P7_0 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7 XIN、RESET、CNVSS、BYTE	$V_I=5V$			5.0	$\mu A$
$I_{IL}$	“L”电平 输入电流	P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7、P7_0 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7 XIN、RESET、CNVSS、BYTE	$V_I=0V$			-5.0	$\mu A$

注 1. 在不指定时,  $V_{CC1}=V_{CC2}=4.2 \sim 5.5V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ ,  $f_{(BCLK)}=25MHz$ .注 2. 如果在  $V_{CC1} \neq V_{CC2}$  时使用, 就必须根据各自的电压参照 5V 或者 3V 的规格。

$V_{CC1}=V_{CC2}=5V$

表 31.16 电特性 (2) (注 1、注 2)

符号	项目	测量条件	规格值			单位
			最小	典型	最大	
$R_{PULLUP}$	上拉电阻 P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7、P7_2 ~ P7_7、P8_0 ~ P8_4 P8_6、P8_7、P9_0 ~ P9_7、P10_0 ~ P10_7	$V_I=0V$	30	50	100	k $\Omega$
$R_{FXIN}$	反馈电阻 XIN			1.5		M $\Omega$
$R_{FXCIN}$	反馈电阻 XCIN			8		M $\Omega$
$V_{RAM}$	RAM 保持电压	停止模式中	1.8			V

注 1. 在不指定时,  $V_{CC1}=V_{CC2}=4.2 \sim 5.5V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ ,  $f_{(BCLK)}=25MHz$ 。

注 2. 如果在  $V_{CC1} \neq V_{CC2}$  时使用, 就必须根据各自的电压参照 5V 或者 3V 的规格。

$V_{CC1}=V_{CC2}=5V$

表 31.17 电特性 (3) (注 1)

R5F364A6NFA、R5F364A6NFB、R5F364A6DFA、R5F364A6DFB  
R5F364AENFA、R5F364AENFB、R5F364AEDFA、R5F364AEDFB

符号	项目	测量条件		规格值			单位	
				最小	典型	最大		
$I_{CC}$	电源电流  在单芯片模式中， 输出引脚为开路，其他引脚为 $V_{SS}$ 。	高速模式	$f_{(BCLK)}=25\text{MHz}$ XIN=4.2MHz (方波)，PLL6 倍增 125kHz 内部振荡器停止		20.0		mA	
			$f_{(BCLK)}=25\text{MHz}$ ，AD 转换运行 XIN=4.2MHz (方波)，PLL6 倍增 125kHz 内部振荡器停止		20.7		mA	
			$f_{(BCLK)}=20\text{MHz}$ XIN=20MHz (方波) 125kHz 内部振荡器停止		16.0		mA	
		125kHz 内部 振荡器模式	主时钟停止 125kHz 内部振荡器振荡，无分频		500.0		$\mu\text{A}$	
		低功耗模式	$f_{(BCLK)}=32\text{kHz}$ 低功耗模式中 FMR22=FMR23=1 闪存 (注 2)		160.0		$\mu\text{A}$	
				$f_{(BCLK)}=32\text{kHz}$ 低功耗模式中 RAM (注 2)		45.0		$\mu\text{A}$
		等待模式	主时钟停止 125kHz 内部振荡器振荡 外围时钟运行 $T_{opr}=25^\circ\text{C}$		20.0		$\mu\text{A}$	
				$f_{(BCLK)}=32\text{kHz}$ (High 振荡能力) 125kHz 内部振荡器停止 外围时钟运行 $T_{opr}=25^\circ\text{C}$		11.0		$\mu\text{A}$
				$f_{(BCLK)}=32\text{kHz}$ (Low 振荡能力) 125kHz 内部振荡器停止 外围时钟运行 $T_{opr}=25^\circ\text{C}$		6.0		$\mu\text{A}$
		停止模式	主时钟停止 125kHz 内部振荡器停止 外围时钟停止 $T_{opr}=25^\circ\text{C}$		1.7		$\mu\text{A}$	

注 1. 在不指定时， $V_{CC1}=V_{CC2}=4.2 \sim 5.5V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^\circ\text{C}/-40 \sim 85^\circ\text{C}$ ， $f_{(BCLK)}=25\text{MHz}$ 。

注 2. 这是表示存放执行程序的存储器。

$V_{CC1}=V_{CC2}=5V$

表 31.18 电特性 (4) (注 1)

R5F364AMNFA、R5F364AMNFB、R5F364AMDFA、R5F364AMDFB

符号	项目	测量条件		规格值			单位	
				最小	典型	最大		
$I_{CC}$	电源电流  在单芯片模式中， 输出引脚为开路，其他引脚为 $V_{SS}$ 。	高速模式	$f_{(BCLK)}=25MHz$ XIN=4.2MHz (方波)，PLL6 倍增 125kHz 内部振荡器停止		TBD		mA	
			$f_{(BCLK)}=25MHz$ ，AD 转换运行 XIN=4.2MHz (方波)，PLL6 倍增 125kHz 内部振荡器停止		TBD		mA	
			$f_{(BCLK)}=20MHz$ XIN=20MHz (方波) 125kHz 内部振荡器停止		TBD		mA	
		125kHz 内部 振荡器模式	主时钟停止 125kHz 内部振荡器振荡，无分频		TBD		$\mu A$	
		低功耗模式	低功耗模式中 FMR22=FMR23=1 闪存 (注 2)	$f_{(BCLK)}=32kHz$		TBD		$\mu A$
				$f_{(BCLK)}=32kHz$ 低功耗模式中 RAM (注 2)		TBD		$\mu A$
		等待模式	主时钟停止 125kHz 内部振荡器振荡 外围时钟运行 $T_{opr}=25^{\circ}C$	$f_{(BCLK)}=32kHz$ (High 振荡能力) 125kHz 内部振荡器停止 外围时钟运行 $T_{opr}=25^{\circ}C$		TBD		$\mu A$
				$f_{(BCLK)}=32kHz$ (Low 振荡能力) 125kHz 内部振荡器停止 外围时钟运行 $T_{opr}=25^{\circ}C$		TBD		$\mu A$
				停止模式	主时钟停止 125kHz 内部振荡器停止 外围时钟停止 $T_{opr}=25^{\circ}C$		TBD	

注 1. 在不指定时， $V_{CC1}=V_{CC2}=4.2 \sim 5.5V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ ， $f_{(BCLK)}=25MHz$ 。

注 2. 这是表示存放执行程序的存储器。

$$V_{CC1}=V_{CC2}=5V$$

### 31.2.2 时序必要条件（外围功能及其他）

（在不指定时， $V_{CC1}=V_{CC2}=5V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ ）

表 31.19 外部时钟输入（XIN 输入）（注 1）

符号	项目	规格值		单位
		最小	最大	
$t_c$	外部时钟输入的周期时间	50		ns
$t_{w(H)}$	外部时钟输入的“H”电平脉宽	20		ns
$t_{w(L)}$	外部时钟输入的“L”电平脉宽	20		ns
$t_r$	外部时钟的上升时间		9	ns
$t_f$	外部时钟的下降时间		9	ns

注 1. 条件是  $V_{CC1}=V_{CC2}=3.0 \sim 5.0V$ 。

表 31.20 定时器 A 输入（事件计数器模式的计数输入）

符号	项目	规格值		单位
		最小	最大	
$t_{c(TA)}$	TAiIN 输入的周期时间	100		ns
$t_{w(TAH)}$	TAiIN 输入的“H”电平脉宽	40		ns
$t_{w(TAL)}$	TAiIN 输入的“L”电平脉宽	40		ns

表 31.21 定时器 A 输入（定时器模式的选通输入）

符号	项目	规格值		单位
		最小	最大	
$t_{c(TA)}$	TAiIN 输入的周期时间	400		ns
$t_{w(TAH)}$	TAiIN 输入的“H”电平脉宽	200		ns
$t_{w(TAL)}$	TAiIN 输入的“L”电平脉宽	200		ns

表 31.22 定时器 A 输入（单触发定时器模式的外部触发输入）

符号	项目	规格值		单位
		最小	最大	
$t_{c(TA)}$	TAiIN 输入的周期时间	200		ns
$t_{w(TAH)}$	TAiIN 输入的“H”电平脉宽	100		ns
$t_{w(TAL)}$	TAiIN 输入的“L”电平脉宽	100		ns

$$V_{CC1}=V_{CC2}=5V$$

## 时序必要条件

(不指定时,  $V_{CC1}=V_{CC2}=5V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ )

表 31.23 定时器 A 输入 (脉宽调制模式的外部触发输入)

符号	项目	规格值		单位
		最小	最大	
$t_{w(TAH)}$	TAiIN 输入的“H”电平脉宽	100		ns
$t_{w(TAL)}$	TAiIN 输入的“L”电平脉宽	100		ns

表 31.24 定时器 A 输入 (事件计数器模式的二相脉冲输入)

符号	项目	规格值		单位
		最小	最大	
$t_c(TA)$	TAiIN 输入的周期时间	800		ns
$t_{su}(TAIN-TAOUT)$	TAiOUT 输入的准备时间	200		ns
$t_{su}(TAOUT-TAIN)$	TAiIN 输入的准备时间	200		ns

表 31.25 定时器 B 输入 (事件计数器模式的计数输入)

符号	项目	规格值		单位
		最小	最大	
$t_c(TB)$	TBiIN 输入的周期时间 (单边沿计数)	100		ns
$t_w(TBH)$	TBiIN 输入的“H”电平脉宽 (单边沿计数)	40		ns
$t_w(TBL)$	TBiIN 输入的“L”电平脉宽 (单边沿计数)	40		ns
$t_c(TB)$	TBiIN 输入的周期时间 (双边沿计数)	200		ns
$t_w(TBH)$	TBiIN 输入的“H”电平脉宽 (双边沿计数)	80		ns
$t_w(TBL)$	TBiIN 输入的“L”电平脉宽 (双边沿计数)	80		ns

表 31.26 定时器 B 输入 (脉冲周期测量模式)

符号	项目	规格值		单位
		最小	最大	
$t_c(TB)$	TBiIN 输入的周期时间	400		ns
$t_w(TBH)$	TBiIN 输入的“H”电平脉宽	200		ns
$t_w(TBL)$	TBiIN 输入的“L”电平脉宽	200		ns

表 31.27 定时器 B 输入 (脉宽测量模式)

符号	项目	规格值		单位
		最小	最大	
$t_c(TB)$	TBiIN 输入的周期时间	400		ns
$t_w(TBH)$	TBiIN 输入的“H”电平脉宽	200		ns
$t_w(TBL)$	TBiIN 输入的“L”电平脉宽	200		ns

$$V_{CC1}=V_{CC2}=5V$$

时序必要条件

(不指定时,  $V_{CC1}=V_{CC2}=5V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ )

表 31.28 串行接口

符号	项目	规格值		单位
		最小	最大	
$t_{c(CK)}$	CLKi 输入的周期时间	200		ns
$t_{w(CKH)}$	CLKi 输入的“H”电平脉宽	100		ns
$t_{w(CKL)}$	CLKi 输入的“L”电平脉宽	100		ns
$t_{d(C-Q)}$	TXDi 输出的延迟时间		80	ns
$t_{h(C-Q)}$	TXDi 的保持时间	0		ns
$t_{su(D-C)}$	RXDi 输入的准备时间	70		ns
$t_{h(C-D)}$	RXDi 输入的保持时间	90		ns

表 31.29 外部中断  $\overline{INTi}$  输入

符号	项目	规格值		单位
		最小	最大	
$t_{w(INH)}$	$\overline{INTi}$ 输入的“H”电平脉宽	250		ns
$t_{w(INL)}$	$\overline{INTi}$ 输入的“L”电平脉宽	250		ns

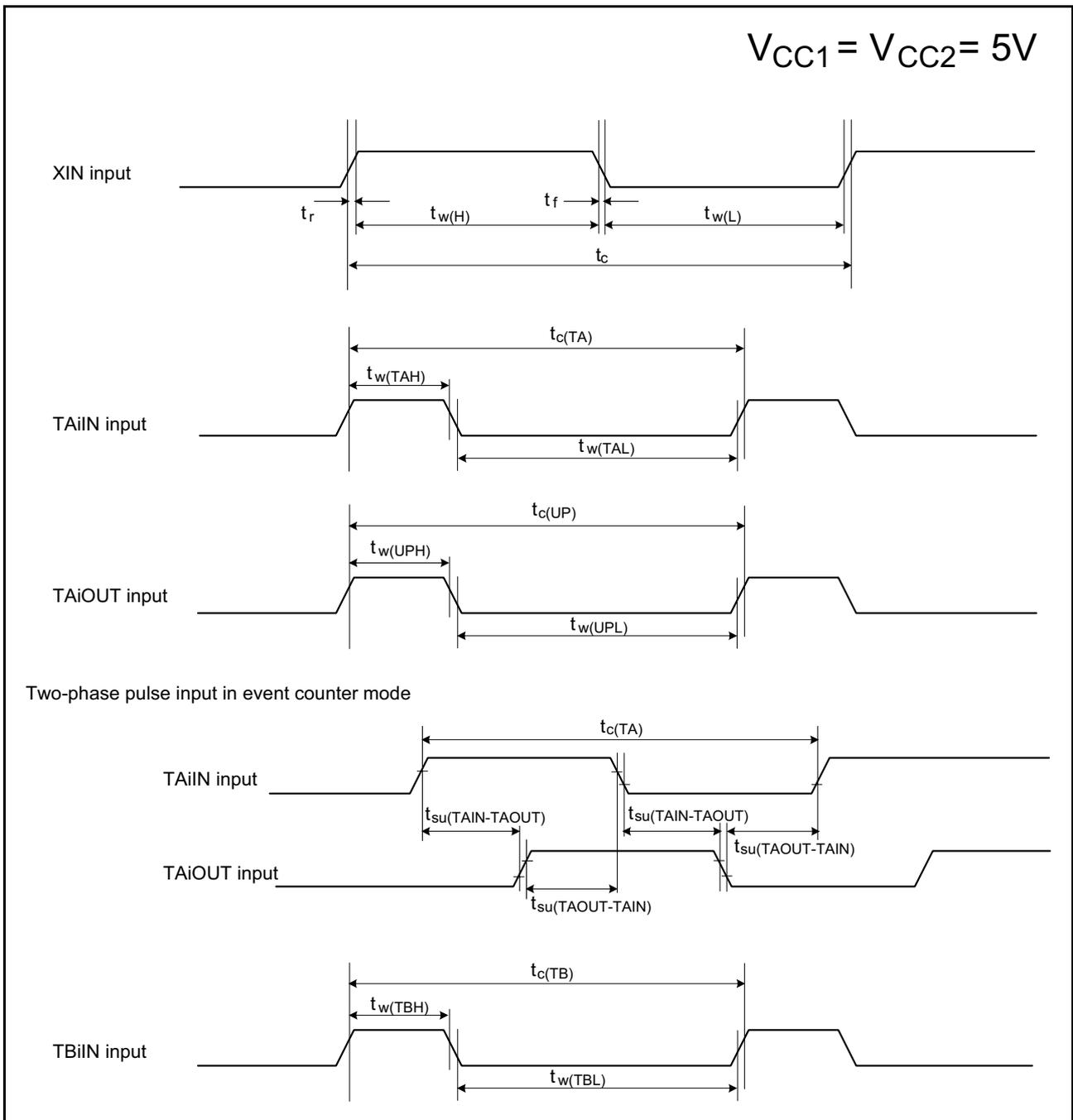


图 31.3 时序图 (1)

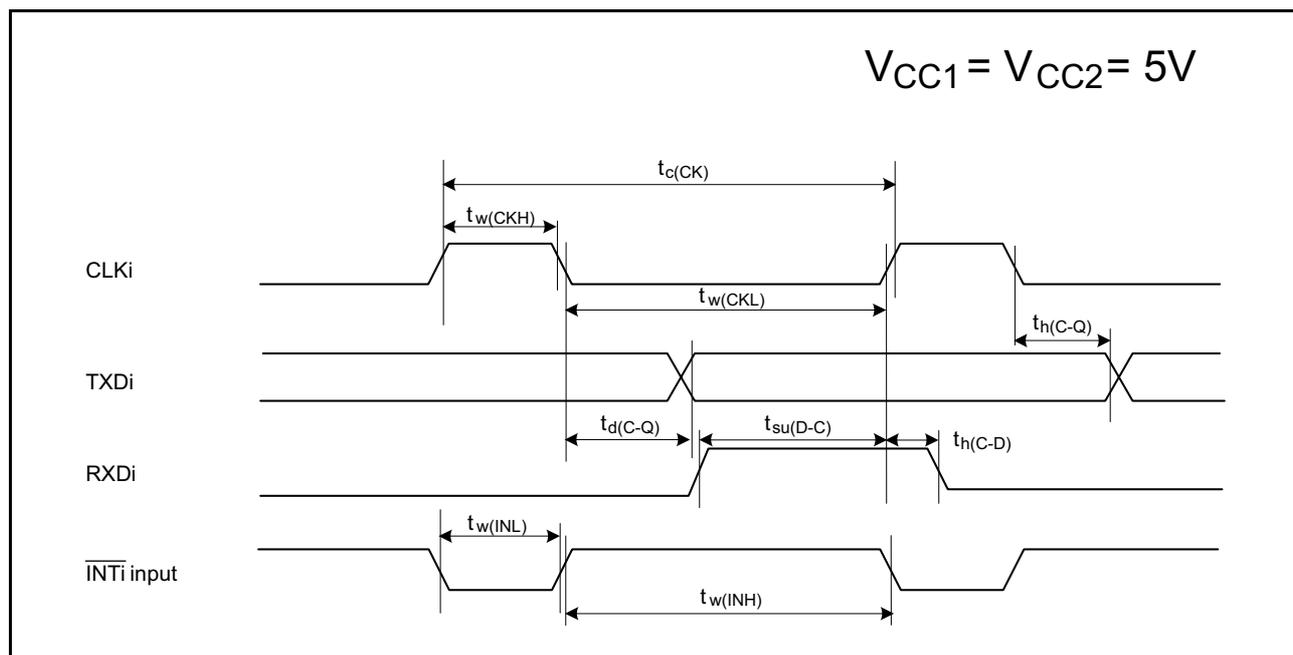


图 31.4 时序图 (2)

$$V_{CC1}=V_{CC2}=5V$$

### 31.2.3 时序必要条件（存储器扩展模式、微处理器模式）

（在不指定时， $V_{CC1}=V_{CC2}=5V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^{\circ}C / -40 \sim 85^{\circ}C$ ）

表 31.30 存储器扩展模式、微处理器模式

符号	项目	规格值		单位
		最小	最大	
$t_{ac1}(RD-DB)$	数据输入的存取时间（设定无等待）		（注 1）	ns
$t_{ac2}(RD-DB)$	数据输入的存取时间（设定 1 ~ 3 个等待）		（注 2）	ns
$t_{ac3}(RD-DB)$	数据输入的存取时间（存取多路复用总线区域时）		（注 3）	ns
$t_{su}(DB-RD)$	数据输入的准备时间	40		ns
$t_{su}(RDY-BCLK)$	$\overline{RDY}$ 输入的准备时间	30		ns
$t_{su}(HOLD-BCLK)$	HOLD 输入的准备时间	40		ns
$t_h(RD-DB)$	数据输入的保持时间	0		ns
$t_h(BCLK-RDY)$	$\overline{RDY}$ 输入的保持时间	0		ns
$t_h(BCLK-HOLD)$	HOLD 输入的保持时间	0		ns

注 1. 根据 BCLK 的频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(BCLK)}} - 45[\text{ns}]$$

注 2. 根据 BCLK 的频率，用以下计算式计算。

$$\frac{(n + 0.5) \times 10^9}{f_{(BCLK)}} - 45[\text{ns}] \quad n \text{ 在设定 1 个等待时为 "1"，在设定 2 个等待时为 "2"，在设定 3 个等待时为 "3"。}$$

注 3. 根据 BCLK 的频率，用以下计算式计算。

$$\frac{(n - 0.5) \times 10^9}{f_{(BCLK)}} - 45[\text{ns}] \quad n \text{ 在设定 2 个等待时为 "2"，在设定 3 个等待时为 "3"。}$$

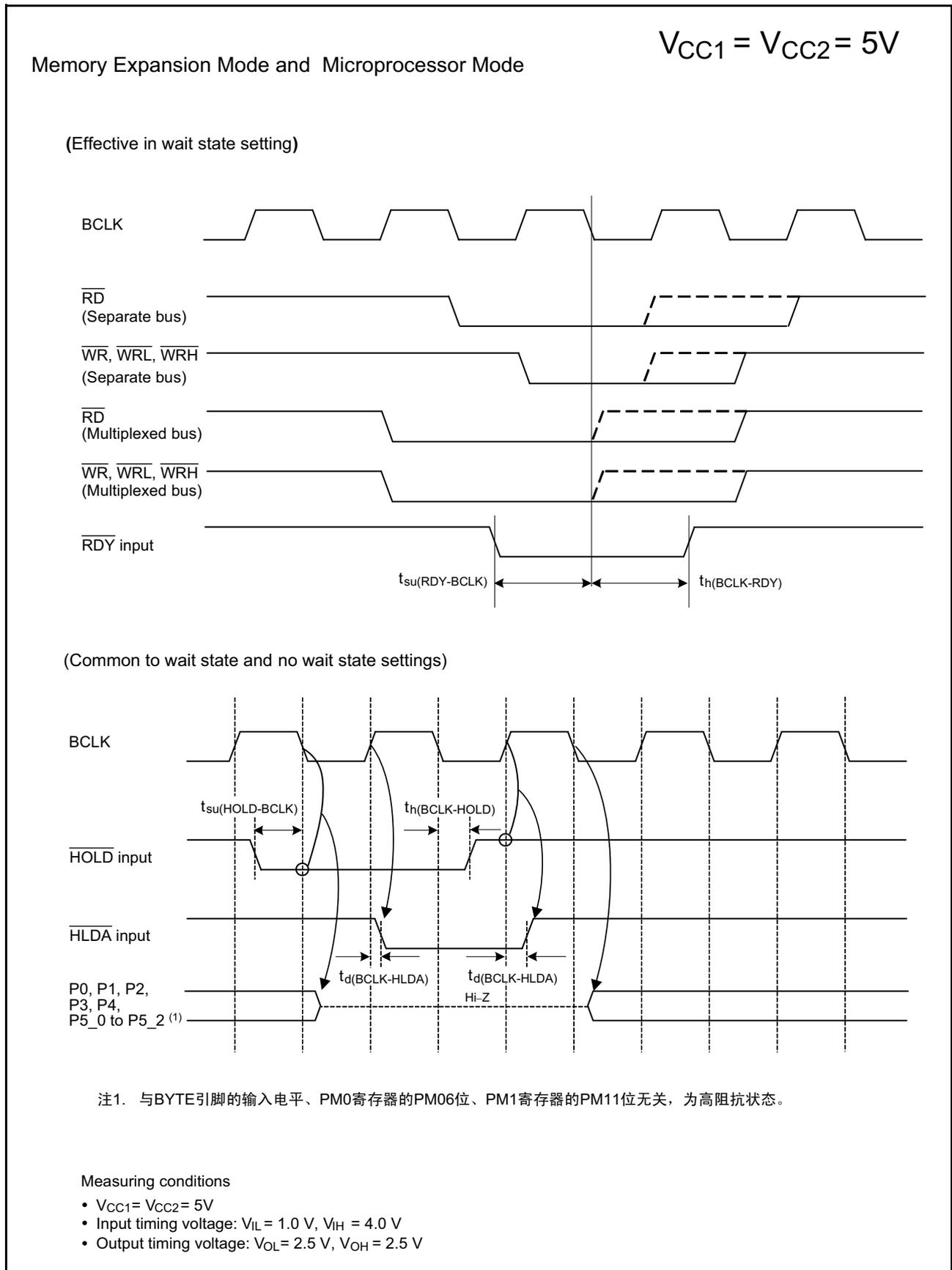


图 31.5 时序图

$$V_{CC1}=V_{CC2}=5V$$

### 31.2.4 开关特性（存储器扩展模式、微处理器模式（设定无等待的情况））

（在不指定时， $V_{CC1}=V_{CC2}=5V$ ， $V_{SS}=0V$ ， $T_{opr}=-20\sim 85^{\circ}C/-40\sim 85^{\circ}C$ ）

表 31.31 存储器扩展模式、微处理器模式（设定无等待的情况）

符号	项目	测量条件	规格值		单位
			最小	最大	
$t_d(\text{BCLK-AD})$	地址输出的延迟时间	图 31.6		25	ns
$t_h(\text{BCLK-AD})$	地址输出的保持时间（BCLK 基准）		0		ns
$t_h(\text{RD-AD})$	地址输出的保持时间（RD 基准）		0		ns
$t_h(\text{WR-AD})$	地址输出的保持时间（WR 基准）		(注 2)		ns
$t_d(\text{BCLK-CS})$	片选输出的延迟时间			25	ns
$t_h(\text{BCLK-CS})$	片选输出的保持时间（BCLK 基准）		0		ns
$t_d(\text{BCLK-ALE})$	ALE 信号输出的延迟时间			15	ns
$t_h(\text{BCLK-ALE})$	ALE 信号输出的保持时间		-4		ns
$t_d(\text{BCLK-RD})$	RD 信号输出的延迟时间			25	ns
$t_h(\text{BCLK-RD})$	RD 信号输出的保持时间		0		ns
$t_d(\text{BCLK-WR})$	WR 信号输出的延迟时间			25	ns
$t_h(\text{BCLK-WR})$	WR 信号输出的保持时间		0		ns
$t_d(\text{BCLK-DB})$	数据输出的延迟时间（BCLK 基准）			40	ns
$t_h(\text{BCLK-DB})$	数据输出的保持时间（BCLK 基准）（注 3）		0		ns
$t_d(\text{DB-WR})$	数据输出的延迟时间（WR 基准）		(注 1)		ns
$t_h(\text{WR-DB})$	数据输出的保持时间（WR 基准）（注 3）		(注 2)		ns
$t_d(\text{BCLK-HLDA})$	HLDA 输出的延迟时间		40	ns	

注 1. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 40[\text{ns}] \quad f_{(\text{BCLK})} \text{ 不能超过 } 12.5\text{MHz}.$$

注 2. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 10[\text{ns}]$$

注 3. 此规格值表示输出截止的时序，并不表示数据总线的保持时间。数据总线的保持时间因附加电容和上拉（下拉）电阻值而不同。

在右图的电路中，数据总线的保持时间为

$$t = -CR \times \ln(1 - V_{OL}/V_{CC2})$$

例如，假设  $V_{OL}=0.2V_{CC2}$ ， $C=30\text{pF}$ ， $R=1\text{k}\Omega$ ，

则输出“L”电平的保持时间为

$$t = -30\text{pF} \times 1\text{k}\Omega \times \ln(1 - 0.2V_{CC2}/V_{CC2}) \\ = 6.7\text{ns}$$

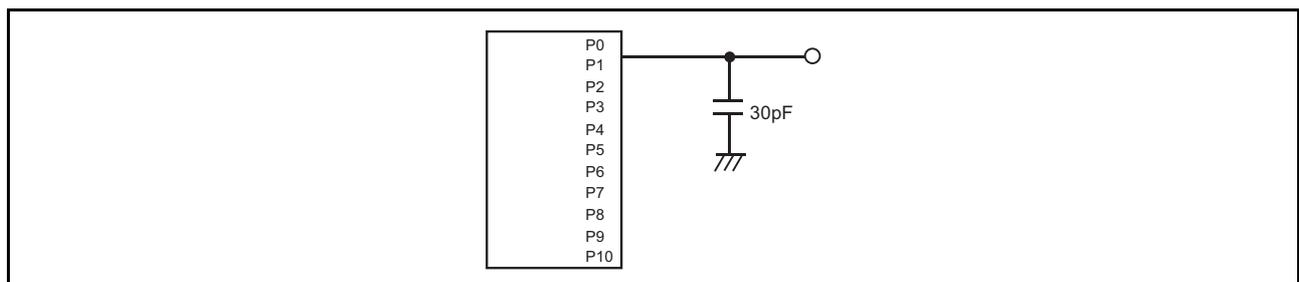
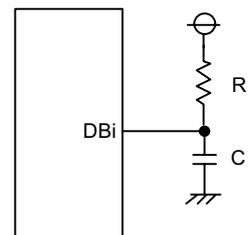


图 31.6 端口 P0 ~ P10 的测量电路

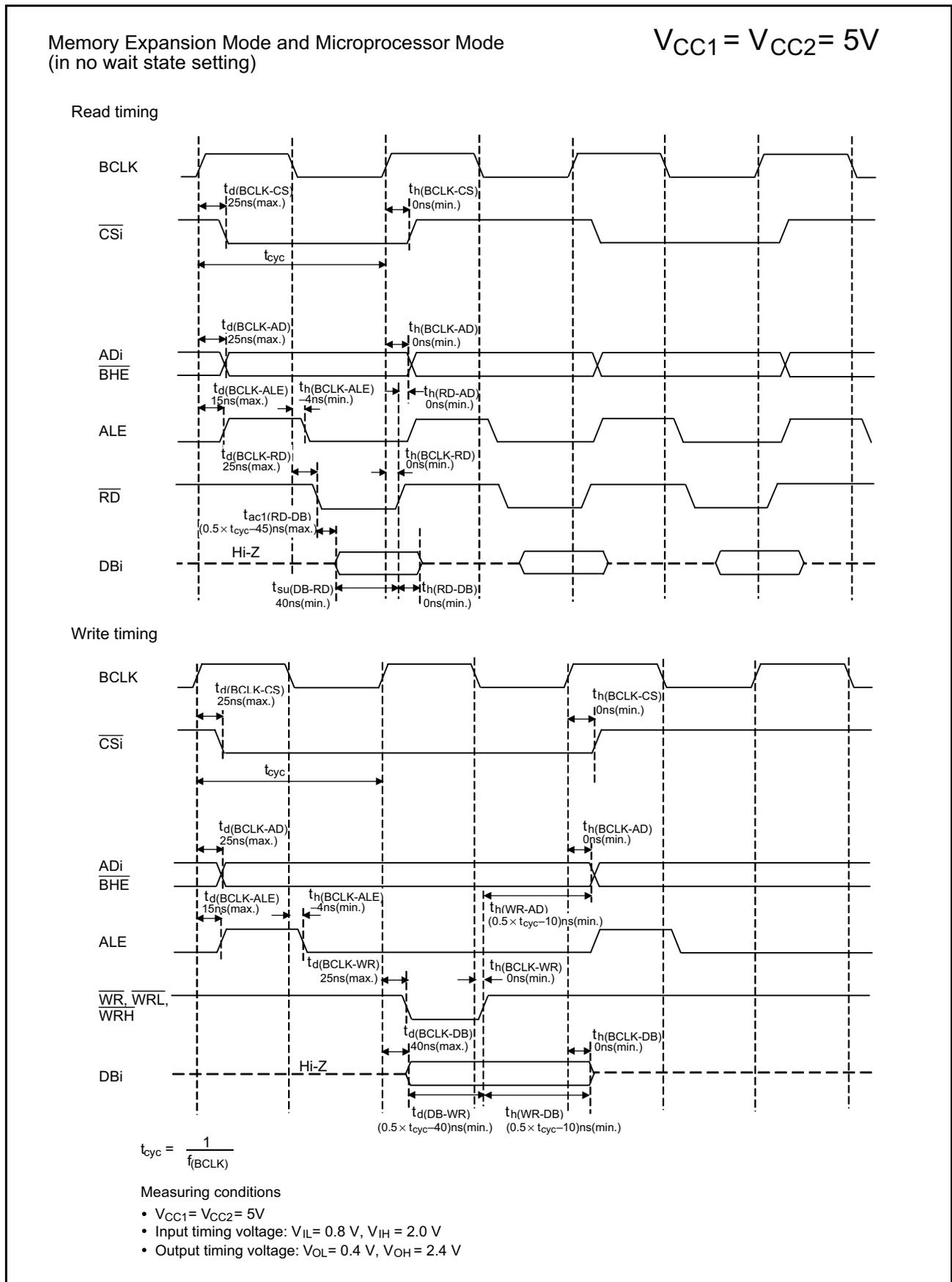


图 31.7 时序图

$$V_{CC1}=V_{CC2}=5V$$

### 31.2.5 开关特性（存储器扩展模式、微处理器模式 （设定 1 ~ 3 个等待并且存取外部区域的情况））

（在不指定时， $V_{CC1}=V_{CC2}=5V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ ）

表 31.32 存储器扩展模式、微处理器模式（设定 1 ~ 3 个等待并且存取外部区域的情况）

符号	项目	测量条件	规格值		单位
			最小	最大	
$t_{d(BCLK-AD)}$	地址输出的延迟时间	图 31.6		25	ns
$t_{h(BCLK-AD)}$	地址输出的保持时间（BCLK 基准）		0		ns
$t_{h(RD-AD)}$	地址输出的保持时间（RD 基准）		0		ns
$t_{h(WR-AD)}$	地址输出的保持时间（WR 基准）		(注 2)		ns
$t_{d(BCLK-CS)}$	片选输出的延迟时间			25	ns
$t_{h(BCLK-CS)}$	片选输出的保持时间（BCLK 基准）		0		ns
$t_{d(BCLK-ALE)}$	ALE 信号输出的延迟时间			15	ns
$t_{h(BCLK-ALE)}$	ALE 信号输出的保持时间		-4		ns
$t_{d(BCLK-RD)}$	RD 信号输出的延迟时间			25	ns
$t_{h(BCLK-RD)}$	RD 信号输出的保持时间		0		ns
$t_{d(BCLK-WR)}$	WR 信号输出的延迟时间			25	ns
$t_{h(BCLK-WR)}$	WR 信号输出的保持时间		0		ns
$t_{d(BCLK-DB)}$	数据输出的延迟时间（BCLK 基准）			40	ns
$t_{h(BCLK-DB)}$	数据输出的保持时间（BCLK 基准）（注 3）		0		ns
$t_{d(DB-WR)}$	数据输出的延迟时间（WR 基准）		(注 1)		ns
$t_{h(WR-DB)}$	数据输出的保持时间（WR 基准）（注 3）		(注 2)		ns
$t_{d(BCLK-HLDA)}$	HLDA 输出的延迟时间			40	ns

注 1. 根据 BCLK 频率，用以下计算式计算。

$$\frac{(n-0.5) \times 10^9}{f_{(BCLK)}} - 40[\text{ns}] \quad n \text{ 在设定 1 个等待时为 "1", 在设定 2 个等待时为 "2", 在设定 3 个等待时为 "3"。}$$

当  $n=1$  时， $f_{(BCLK)}$  不能超过 12.5MHz。

注 2. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(BCLK)}} - 10[\text{ns}]$$

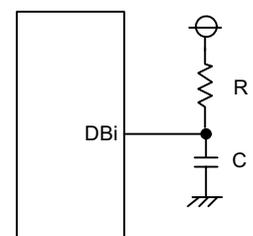
注 3. 此规格值表示输出截止的时序，并不表示数据总线的保持时间。  
数据总线的保持时间因附加电容和上拉（下拉）电阻值而不同。  
在右图的电路中，数据总线的保持时间为

$$t = -CR \times \ln(1 - V_{OL}/V_{CC2})$$

例如，假设  $V_{OL}=0.2V_{CC2}$ ， $C=30\text{pF}$ ， $R=1\text{k}\Omega$ ，

则输出“L”电平的保持时间为

$$t = -30\text{pF} \times 1\text{k}\Omega \times \ln(1 - 0.2V_{CC2}/V_{CC2}) \\ = 6.7\text{ns}$$



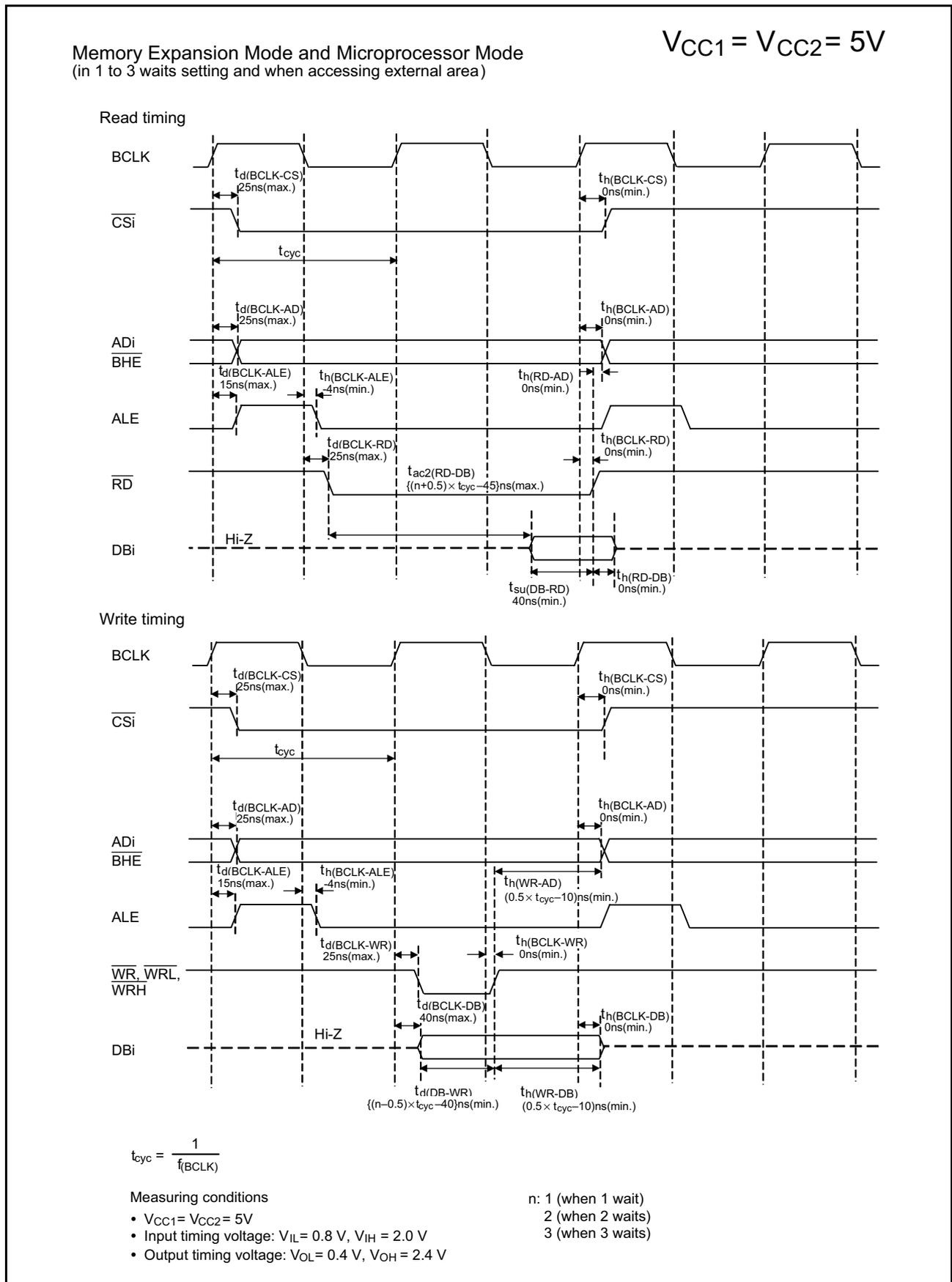


图 31.8 时序图

$$V_{CC1}=V_{CC2}=5V$$

31.2.6 开关特性（存储器扩展模式、微处理器模式  
（设定 2 ~ 3 个等待，存取外部区域并且选择多路复用总线的情况））  
（在不指定时， $V_{CC1}=V_{CC2}=5V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ ）

表 31.33 存储器扩展模式、微处理器模式  
（设定 2 ~ 3 个等待，存取外部区域并且选择多路复用总线的情况）（注 5）

符号	项目	测量条件	规格值		单位
			最小	最大	
$t_d(\text{BCLK-AD})$	地址输出的延迟时间	图 31.6		25	ns
$t_h(\text{BCLK-AD})$	地址输出的保持时间（BCLK 基准）		0		ns
$t_h(\text{RD-AD})$	地址输出的保持时间（RD 基准）		（注 1）		ns
$t_h(\text{WR-AD})$	地址输出的保持时间（WR 基准）		（注 1）		ns
$t_d(\text{BCLK-CS})$	片选输出的延迟时间			25	ns
$t_h(\text{BCLK-CS})$	片选输出的保持时间（BCLK 基准）		0		ns
$t_h(\text{RD-CS})$	片选输出的保持时间（RD 基准）		（注 1）		ns
$t_h(\text{WR-CS})$	片选输出的保持时间（WR 基准）		（注 1）		ns
$t_d(\text{BCLK-RD})$	RD 信号输出的延迟时间			25	ns
$t_h(\text{BCLK-RD})$	RD 信号输出的保持时间		0		ns
$t_d(\text{BCLK-WR})$	WR 信号输出的延迟时间			25	ns
$t_h(\text{BCLK-WR})$	WR 信号输出的保持时间		0		ns
$t_d(\text{BCLK-DB})$	数据输出的延迟时间（BCLK 基准）			40	ns
$t_h(\text{BCLK-DB})$	数据输出的保持时间（BCLK 基准）		0		ns
$t_d(\text{DB-WR})$	数据输出的延迟时间（WR 基准）		（注 2）		ns
$t_h(\text{WR-DB})$	数据输出的保持时间（WR 基准）		（注 1）		ns
$t_d(\text{BCLK-HLDA})$	HLDA 输出的延迟时间			40	ns
$t_d(\text{BCLK-ALE})$	ALE 输出的延迟时间（BCLK 基准）			15	ns
$t_h(\text{BCLK-ALE})$	ALE 输出的保持时间（BCLK 基准）		-4		ns
$t_d(\text{AD-ALE})$	ALE 输出的延迟时间（地址基准）		（注 3）		ns
$t_h(\text{ALE-AD})$	ALE 输出的保持时间（地址基准）	（注 4）		ns	
$t_d(\text{AD-RD})$	地址后的 RD 信号输出的延迟时间	0		ns	
$t_d(\text{AD-WR})$	地址后的 WR 信号输出的延迟时间	0		ns	
$t_{dZ}(\text{RD-AD})$	地址输出的浮动开始时间		8	ns	

注 1. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 10[\text{ns}]$$

注 2. 根据 BCLK 频率，用以下计算式计算。

$$\frac{(n-0.5) \times 10^9}{f_{(\text{BCLK})}} - 40[\text{ns}] \quad n \text{ 在设定 2 个等待时为 "2"，在设定 3 个等待时为 "3"。}$$

注 3. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 25[\text{ns}]$$

注 4. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 15[\text{ns}]$$

注 5. 在使用多路复用总线时， $f_{(\text{BCLK})}$  不能超过 12.5MHz。

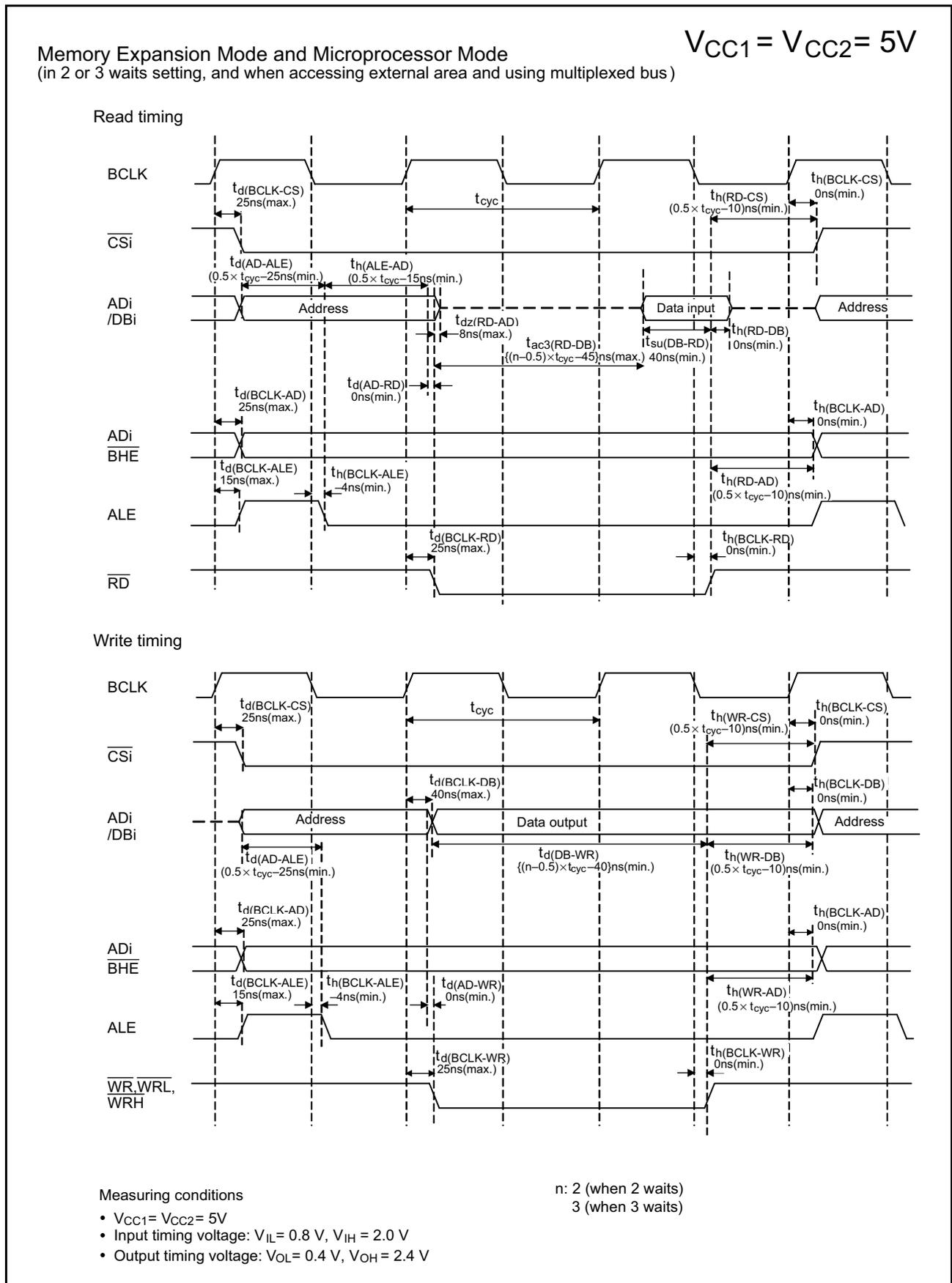


图 31.9 时序图

31.3 电特性 ( $V_{CC1}=V_{CC2}=3V$ )

## 31.3.1 电特性

 $V_{CC1}=V_{CC2}=3V$ 

表 31.34 电特性 (1) (注 1、注 2)

符号	项目		测量条件	规格值			单位
				最小	典型	最大	
$V_{OH}$	“H”电平 输出电压	P6_0 ~ P6_7、P7_2 ~ P7_7、P8_0 ~ P8_4 P8_6、P8_7、P9_0 ~ P9_7、P10_0 ~ P10_7	$I_{OH}=-1mA$	$V_{CC1}-0.5$		$V_{CC1}$	V
		P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7	$I_{OH}=-1mA$	$V_{CC2}-0.5$		$V_{CC2}$	
$V_{OH}$	“H”电平 输出电压	XOUT	HIGHPOWER	$I_{OH}=-0.1mA$	$V_{CC1}-0.5$	$V_{CC1}$	V
			LOWPOWER	$I_{OH}=-50\mu A$	$V_{CC1}-0.5$	$V_{CC1}$	
	“H”电平 输出电压	XCOUT	HIGHPOWER	无负载时		2.6	V
			LOWPOWER	无负载时		2.2	
$V_{OL}$	“L”电平 输出电压	P6_0 ~ P6_7、P7_2 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7	$I_{OL}=1mA$			0.5	V
			P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7	$I_{OL}=1mA$			
$V_{OL}$	“L”电平 输出电压	XOUT	HIGHPOWER	$I_{OL}=0.1mA$		0.5	V
			LOWPOWER	$I_{OL}=50\mu A$		0.5	
	“L”电平 输出电压	XCOUT	HIGHPOWER	无负载时		0	V
			LOWPOWER	无负载时		0	
$V_{T+}-V_{T-}$	滞后	HOLD、RDY、TA0IN ~ TA4IN、TB0IN ~ TB5IN INT0 ~ INT7、NMI、ADTRG、CTS0 ~ CTS2 CTS5 ~ CTS7、SCL0 ~ SCL2、SCL5 ~ SCL7 SDA0 ~ SDA2、SDA5 ~ SDA7、CLK0 ~ CLK7 TA0OUT ~ TA4OUT、KI0 ~ KI3、RXD0 ~ RXD2 RXD5 ~ RXD7、SIN3、SIN4、SD、PMC0、 PMC1、SCLMM、SDAMM、CEC		0.5		1.0	V
$V_{T+}-V_{T-}$	滞后	RESET		0.5		1.0	V
$I_{IH}$	“H”电平 输入电流	P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7、P7_0 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7 XIN、RESET、CNVSS、BYTE	$V_I=3V$			4.0	$\mu A$
$I_{IL}$	“L”电平 输入电流	P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7、P7_0 ~ P7_7、P8_0 ~ P8_7 P9_0 ~ P9_7、P10_0 ~ P10_7 XIN、RESET、CNVSS、BYTE	$V_I=0V$			-4.0	$\mu A$
$R_{PULLUP}$	上拉电阻	P0_0 ~ P0_7、P1_0 ~ P1_7、P2_0 ~ P2_7 P3_0 ~ P3_7、P4_0 ~ P4_7、P5_0 ~ P5_7 P6_0 ~ P6_7、P7_2 ~ P7_7、P8_0 ~ P8_4 P8_6、P8_7、P9_0 ~ P9_7、P10_0 ~ P10_7	$V_I=0V$	50	80	150	k $\Omega$
$R_{fXIN}$	反馈电阻	XIN			3.0		M $\Omega$
$R_{fXCIN}$	反馈电阻	XCIN			16		M $\Omega$
$V_{RAM}$	RAM 保持电压		停止模式中	1.8			V

注 1. 在不指定时,  $V_{CC1}=V_{CC2}=2.7 \sim 3.3V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ ,  $f_{(BCLK)}=25MHz$ .注 2. 如果在  $V_{CC1} \neq V_{CC2}$  时使用, 就必须根据各自的电压参照 5V 或者 3V 的规格。

$V_{CC1}=V_{CC2}=3V$

表 31.35 电特性 (2) (注 1)

R5F364A6NFA、R5F364A6NFB、R5F364A6DFA、R5F364A6DFB  
R5F364AENFA、R5F364AENFB、R5F364AEDFA、R5F364AEDFB

符号	项目	测量条件		规格值			单位
				最小	典型	最大	
$I_{CC}$	电源电流  在单芯片模式中， 输出引脚为开路，其他引脚为 $V_{SS}$ 。	高速模式	$f_{(BCLK)}=25\text{MHz}$ XIN=4.2MHz (方波)，PLL6 倍增 125kHz 内部振荡器停止		20.0		mA
			$f_{(BCLK)}=25\text{MHz}$ ，AD 转换运行 XIN=4.2MHz (方波)，PLL6 倍增 125kHz 内部振荡器停止		20.7		mA
			$f_{(BCLK)}=20\text{MHz}$ XIN=20MHz (方波) 125kHz 内部振荡器停止		16.0		mA
		125kHz 内部 振荡器模式	主时钟停止 125kHz 内部振荡器振荡，无分频		450.0		$\mu\text{A}$
		低功耗模式	$f_{(BCLK)}=32\text{kHz}$ 低功耗模式中 FMR22=FMR23=1 闪存 (注 2)		160.0		$\mu\text{A}$
			$f_{(BCLK)}=32\text{kHz}$ 低功耗模式中 RAM (注 2)		40.0		$\mu\text{A}$
		等待模式	主时钟停止 125kHz 内部振荡器振荡 外围时钟运行 $T_{opr}=25^\circ\text{C}$		20.0		$\mu\text{A}$
			$f_{(BCLK)}=32\text{kHz}$ (High 振荡能力) 125kHz 内部振荡器停止 外围时钟运行 $T_{opr}=25^\circ\text{C}$		8.0		$\mu\text{A}$
			$f_{(BCLK)}=32\text{kHz}$ (Low 振荡能力) 125kHz 内部振荡器停止 外围时钟运行 $T_{opr}=25^\circ\text{C}$		4.0		$\mu\text{A}$
		停止模式	主时钟停止 125kHz 内部振荡器停止 外围时钟停止 $T_{opr}=25^\circ\text{C}$		1.6		$\mu\text{A}$

注 1. 在不指定时， $V_{CC1}=V_{CC2}=2.7 \sim 3.3V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^\circ\text{C}/-40 \sim 85^\circ\text{C}$ ， $f_{(BCLK)}=25\text{MHz}$ 。

注 2. 这是表示存放执行程序的存储器。

$V_{CC1}=V_{CC2}=3V$

表 31.36 电特性 (3) (注 1)

R5F364AMNFA、R5F364AMNFB、R5F364AMDFA、R5F364AMDFB

符号	项目	测量条件		规格值			单位
				最小	典型	最大	
I <sub>CC</sub>	电源电流  在单芯片模式中， 输出引脚为开路， 其他引脚为V <sub>SS</sub> 。	高速模式	f <sub>(BCLK)</sub> =25MHz XIN=4.2MHz (方波)，PLL6 倍增 125kHz 内部振荡器停止		TBD		mA
			f <sub>(BCLK)</sub> =25MHz，AD 转换运行 XIN=4.2MHz (方波)，PLL6 倍增 125kHz 内部振荡器停止		TBD		mA
			f <sub>(BCLK)</sub> =20MHz XIN=20MHz (方波) 125kHz 内部振荡器停止		TBD		mA
		125kHz 内部 振荡器模式	主时钟停止 125kHz 内部振荡器振荡，无分频		TBD		μA
		低功耗模式	f <sub>(BCLK)</sub> =32kHz 低功耗模式中 FMR22=FMR23=1 闪存 (注 2)		TBD		μA
			f <sub>(BCLK)</sub> =32kHz 低功耗模式中 RAM (注 2)		TBD		μA
		等待模式	主时钟停止 125kHz 内部振荡器振荡 外围时钟运行 T <sub>opr</sub> =25°C		TBD		μA
			f <sub>(BCLK)</sub> =32kHz (High 振荡能力) 125kHz 内部振荡器停止 外围时钟运行 T <sub>opr</sub> =25°C		TBD		μA
			f <sub>(BCLK)</sub> =32kHz (Low 振荡能力) 125kHz 内部振荡器停止 外围时钟运行 T <sub>opr</sub> =25°C		TBD		μA
		停止模式	主时钟停止 125kHz 内部振荡器停止 外围时钟停止 T <sub>opr</sub> =25°C		TBD		μA

注 1. 在不指定时、V<sub>CC1</sub>=V<sub>CC2</sub>=2.7 ~ 3.3V，V<sub>SS</sub>=0V，T<sub>opr</sub>=-20 ~ 85°C/-40 ~ 85°C，f<sub>(BCLK)</sub>=25MHz。

注 2. 这是表示存放执行程序的存储器。

$$V_{CC1}=V_{CC2}=3V$$

### 31.3.2 时序必要条件（外围功能及其他）

（在不指定时， $V_{CC1}=V_{CC2}=3V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ ）

表 31.37 外部时钟输入（XIN 输入）（注 1）

符号	项目	规格值		单位
		最小	最大	
$t_c$	外部时钟输入的周期时间	50		ns
$t_{w(H)}$	外部时钟输入的“H”电平脉宽	20		ns
$t_{w(L)}$	外部时钟输入的“L”电平脉宽	20		ns
$t_r$	外部时钟的上升时间		9	ns
$t_f$	外部时钟的下降时间		9	ns

注 1. 条件是  $V_{CC1}=V_{CC2}=2.7 \sim 3.0V$ 。

表 31.38 定时器 A 输入（事件计数器模式的计数输入）

符号	项目	规格值		单位
		最小	最大	
$t_{c(TA)}$	TAiIN 输入的周期时间	150		ns
$t_{w(TAH)}$	TAiIN 输入的“H”电平脉宽	60		ns
$t_{w(TAL)}$	TAiIN 输入的“L”电平脉宽	60		ns

表 31.39 定时器 A 输入（定时器模式的选通输入）

符号	项目	规格值		单位
		最小	最大	
$t_{c(TA)}$	TAiIN 输入的周期时间	600		ns
$t_{w(TAH)}$	TAiIN 输入的“H”电平脉宽	300		ns
$t_{w(TAL)}$	TAiIN 输入的“L”电平脉宽	300		ns

表 31.40 定时器 A 输入（单触发定时器模式的外部触发输入）

符号	项目	规格值		单位
		最小	最大	
$t_{c(TA)}$	TAiIN 输入的周期时间	300		ns
$t_{w(TAH)}$	TAiIN 输入的“H”电平脉宽	150		ns
$t_{w(TAL)}$	TAiIN 输入的“L”电平脉宽	150		ns

$$V_{CC1}=V_{CC2}=3V$$

## 时序必要条件

(在不指定时,  $V_{CC1}=V_{CC2}=3V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ )

表 31.41 定时器 A 输入 (脉宽调制模式的外部触发输入)

符号	项目	规格值		单位
		最小	最大	
$t_{w(TAH)}$	TAiIN 输入的“H”电平脉宽	150		ns
$t_{w(TAL)}$	TAiIN 输入的“L”电平脉宽	150		ns

表 31.42 定时器 A 输入 (事件计数器模式的二相脉冲输入)

符号	项目	规格值		单位
		最小	最大	
$t_c(TA)$	TAiIN 输入的周期时间	2		$\mu s$
$t_{su}(TAIN-TAOUT)$	TAiOUT 输入的准备时间	500		ns
$t_{su}(TAOUT-TAIN)$	TAiIN 输入的准备时间	500		ns

表 31.43 定时器 B 输入 (事件计数器模式的计数输入)

符号	项目	规格值		单位
		最小	最大	
$t_c(TB)$	TBiIN 输入的周期时间 (单边沿计数)	150		ns
$t_w(TBH)$	TBiIN 输入的“H”电平脉宽 (单边沿计数)	60		ns
$t_w(TBL)$	TBiIN 输入的“L”电平脉宽 (单边沿计数)	60		ns
$t_c(TB)$	TBiIN 输入的周期时间 (双边沿计数)	300		ns
$t_w(TBH)$	TBiIN 输入的“H”电平脉宽 (双边沿计数)	120		ns
$t_w(TBL)$	TBiIN 输入的“L”电平脉宽 (双边沿计数)	120		ns

表 31.44 定时器 B 输入 (脉冲周期测量模式)

符号	项目	规格值		单位
		最小	最大	
$t_c(TB)$	TBiIN 输入的周期时间	600		ns
$t_w(TBH)$	TBiIN 输入的“H”电平脉宽	300		ns
$t_w(TBL)$	TBiIN 输入的“L”电平脉宽	300		ns

表 31.45 定时器 B 输入 (脉宽测量模式)

符号	项目	规格值		单位
		最小	最大	
$t_c(TB)$	TBiIN 输入的周期时间	600		ns
$t_w(TBH)$	TBiIN 输入的“H”电平脉宽	300		ns
$t_w(TBL)$	TBiIN 输入的“L”电平脉宽	300		ns

$$V_{CC1}=V_{CC2}=3V$$

时序必要条件

(在不指定时,  $V_{CC1}=V_{CC2}=3V$ ,  $V_{SS}=0V$ ,  $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ )

表 31.46 串行接口

符号	项目	规格值		单位
		最小	最大	
$t_c(CK)$	CLKi 输入的周期时间	300		ns
$t_w(CKH)$	CLKi 输入的“H”电平脉宽	150		ns
$t_w(CKL)$	CLKi 输入的“L”电平脉宽	150		ns
$t_d(C-Q)$	TXDi 输出的延迟时间		160	ns
$t_h(C-Q)$	TXDi 的保持时间	0		ns
$t_{su}(D-C)$	RXDi 输入的准备时间	100		ns
$t_h(C-D)$	RXDi 输入的保持时间	90		ns

表 31.47 外部中断  $\overline{INTi}$  输入

符号	项目	规格值		单位
		最小	最大	
$t_w(INH)$	$\overline{INTi}$ 输入的“H”电平脉宽	380		ns
$t_w(INL)$	$\overline{INTi}$ 输入的“L”电平脉宽	380		ns

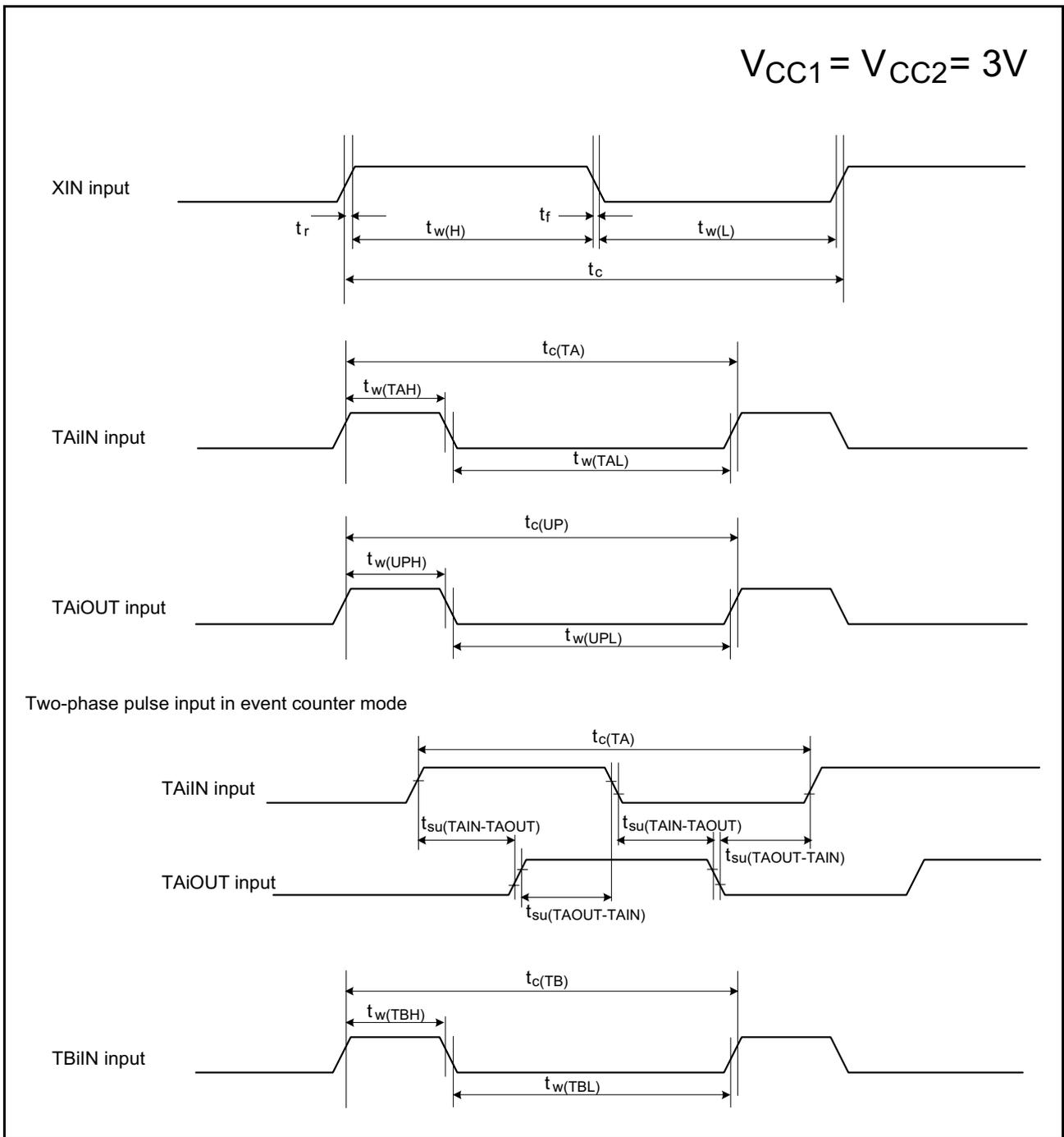


图 31.10 时序图 (1)

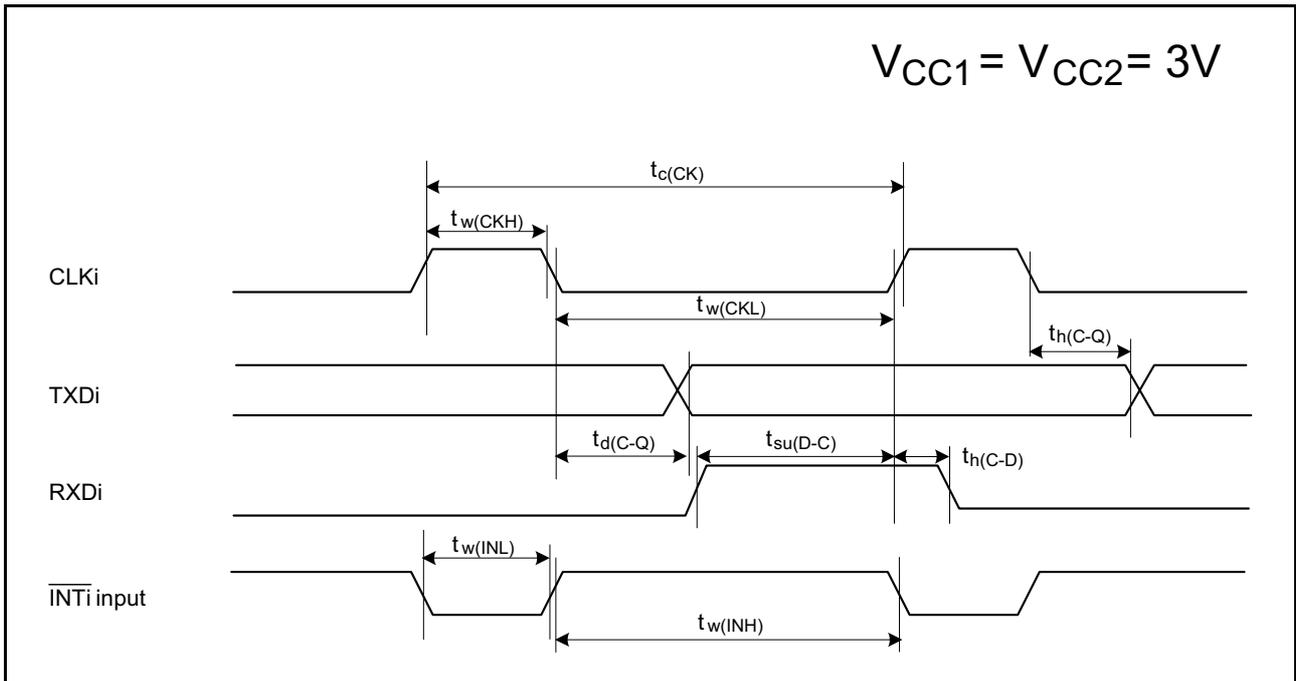


图 31.11 时序图 (2)

$$V_{CC1}=V_{CC2}=3V$$

### 31.3.3 时序必要条件（存储器扩展模式、微处理器模式）

（在不指定时， $V_{CC1}=V_{CC2}=3V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ ）

表 31.48 存储器扩展模式、微处理器模式

符号	项目	规格值		单位
		最小	最大	
$t_{ac1(RD-DB)}$	数据输入的存取时间（设定无等待）		（注 1）	ns
$t_{ac2(RD-DB)}$	数据输入的存取时间（设定 1 ~ 3 个等待）		（注 2）	ns
$t_{ac3(RD-DB)}$	数据输入的存取时间（存取多路复用总线区域时）		（注 3）	ns
$t_{su(DB-RD)}$	数据输入的准备时间	50		ns
$t_{su(RDY-BCLK)}$	$\overline{RDY}$ 输入的准备时间	40		ns
$t_{su(HOLD-BCLK)}$	HOLD 输入的准备时间	50		ns
$t_h(RD-DB)$	数据输入的保持时间	0		ns
$t_h(BCLK-RDY)$	$\overline{RDY}$ 输入的保持时间	0		ns
$t_h(BCLK-HOLD)$	HOLD 输入的保持时间	0		ns

注 1. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(BCLK)}} - 60[\text{ns}]$$

注 2. 根据 BCLK 频率，用以下计算式计算。

$$\frac{(n + 0.5) \times 10^9}{f_{(BCLK)}} - 60[\text{ns}] \quad n \text{ 在设定 1 个等待时为 "1"，在设定 2 等待时为 "2"，在设定 3 个等待时为 "3"。}$$

注 3. 根据 BCLK 频率，用以下计算式计算。

$$\frac{(n - 0.5) \times 10^9}{f_{(BCLK)}} - 60[\text{ns}] \quad n \text{ 在设定 2 个等待时为 "2"，在设定 3 个等待时为 "3"。}$$

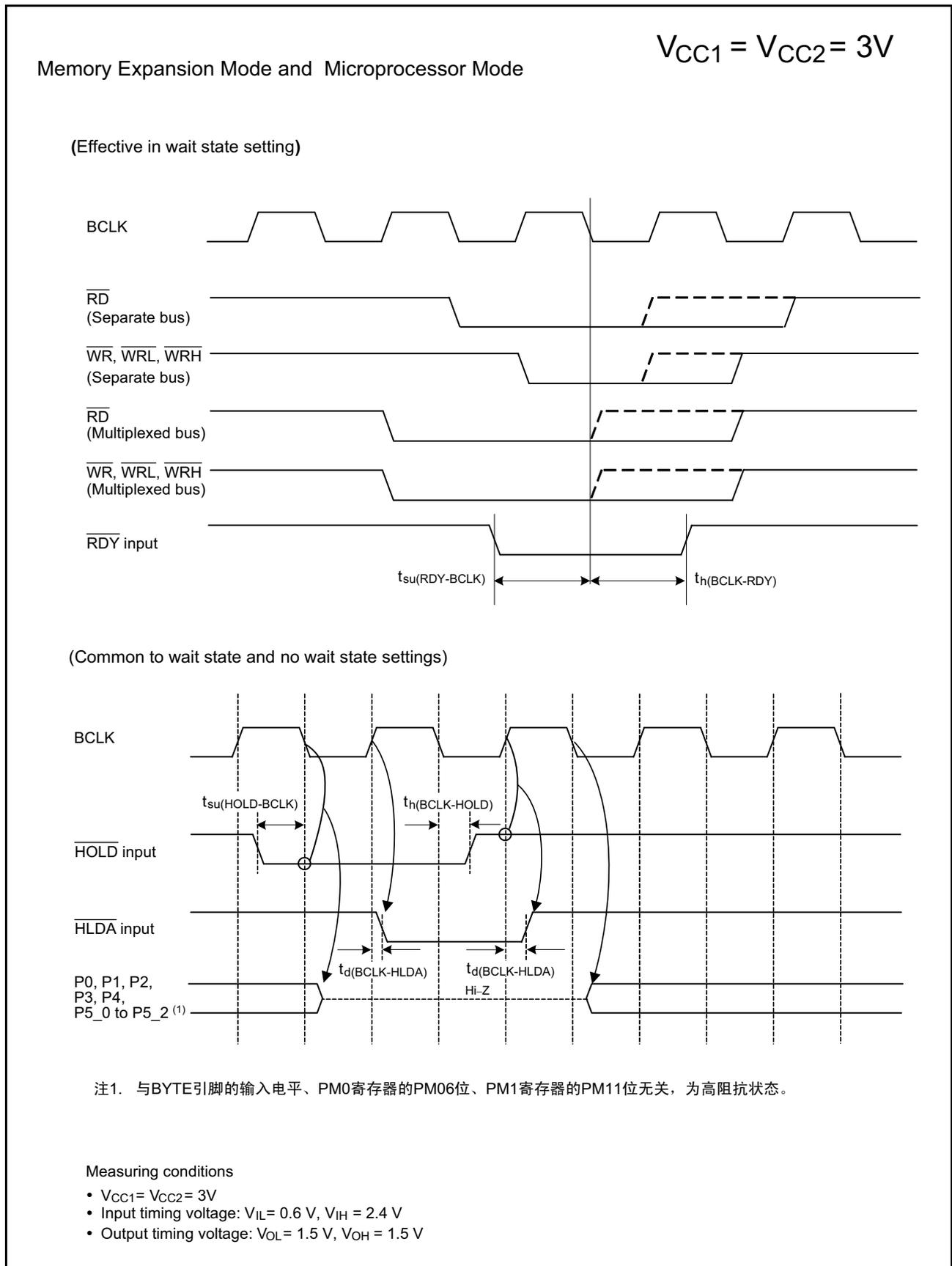


图 31.12 时序图

$$V_{CC1}=V_{CC2}=3V$$

### 31.3.4 开关特性（存储器扩展模式、微处理器模式（设定无等待的情况））

（在不指定时， $V_{CC1}=V_{CC2}=3V$ ， $V_{SS}=0V$ ， $T_{opr}=-20\sim 85^{\circ}C/-40\sim 85^{\circ}C$ ）

表 31.49 存储器扩展模式、微处理器模式（设定无等待的情况）

符号	项目	测量条件	规格值		单位
			最小	最大	
$t_d(\text{BCLK-AD})$	地址输出的延迟时间	图 31.13		30	ns
$t_h(\text{BCLK-AD})$	地址输出的保持时间（BCLK 基准）		0		ns
$t_h(\text{RD-AD})$	地址输出的保持时间（RD 基准）		0		ns
$t_h(\text{WR-AD})$	地址输出的保持时间（WR 基准）		(注 2)		ns
$t_d(\text{BCLK-CS})$	片选输出的延迟时间			30	ns
$t_h(\text{BCLK-CS})$	片选输出的保持时间（BCLK 基准）		0		ns
$t_d(\text{BCLK-ALE})$	ALE 信号输出的延迟时间			25	ns
$t_h(\text{BCLK-ALE})$	ALE 信号输出的保持时间		-4		ns
$t_d(\text{BCLK-RD})$	RD 信号输出的延迟时间			30	ns
$t_h(\text{BCLK-RD})$	RD 信号输出的保持时间		0		ns
$t_d(\text{BCLK-WR})$	WR 信号输出的延迟时间			30	ns
$t_h(\text{BCLK-WR})$	WR 信号输出的保持时间		0		ns
$t_d(\text{BCLK-DB})$	数据输出的延迟时间（BCLK 基准）			40	ns
$t_h(\text{BCLK-DB})$	数据输出的保持时间（BCLK 基准）（注 3）		0		ns
$t_d(\text{DB-WR})$	数据输出的延迟时间（WR 基准）		(注 1)		ns
$t_h(\text{WR-DB})$	数据输出的保持时间（WR 基准）（注 3）		(注 2)		ns
$t_d(\text{BCLK-HLDA})$	HLDA 输出的延迟时间		40	ns	

注 1. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 40[\text{ns}] \quad f_{(\text{BCLK})} \text{ 不能超过 } 12.5\text{MHz.}$$

注 2. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 10[\text{ns}]$$

注 3. 此规格值表示输出截止的时序，并不表示数据总线的保持时间。数据总线的保持时间因附加电容和上拉（下拉）电阻值而不同。

在右图的电路中，数据总线的保持时间为

$$t = -CR \times \ln(1 - V_{OL}/V_{CC2})$$

例如，假设  $V_{OL}=0.2V_{CC2}$ ， $C=30\text{pF}$ ， $R=1\text{k}\Omega$ ，

则输出“L”电平的保持时间为

$$t = -30\text{pF} \times 1\text{k}\Omega \times \ln(1 - 0.2V_{CC2}/V_{CC2}) \\ = 6.7\text{ns}$$

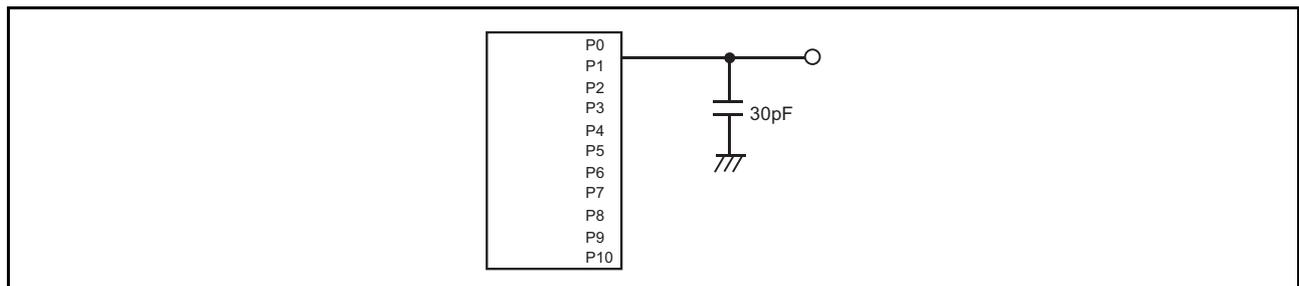
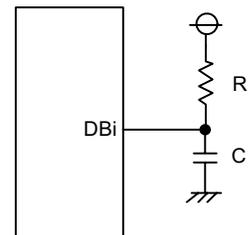


图 31.13 端口 P0 ~ P10 的测量电路

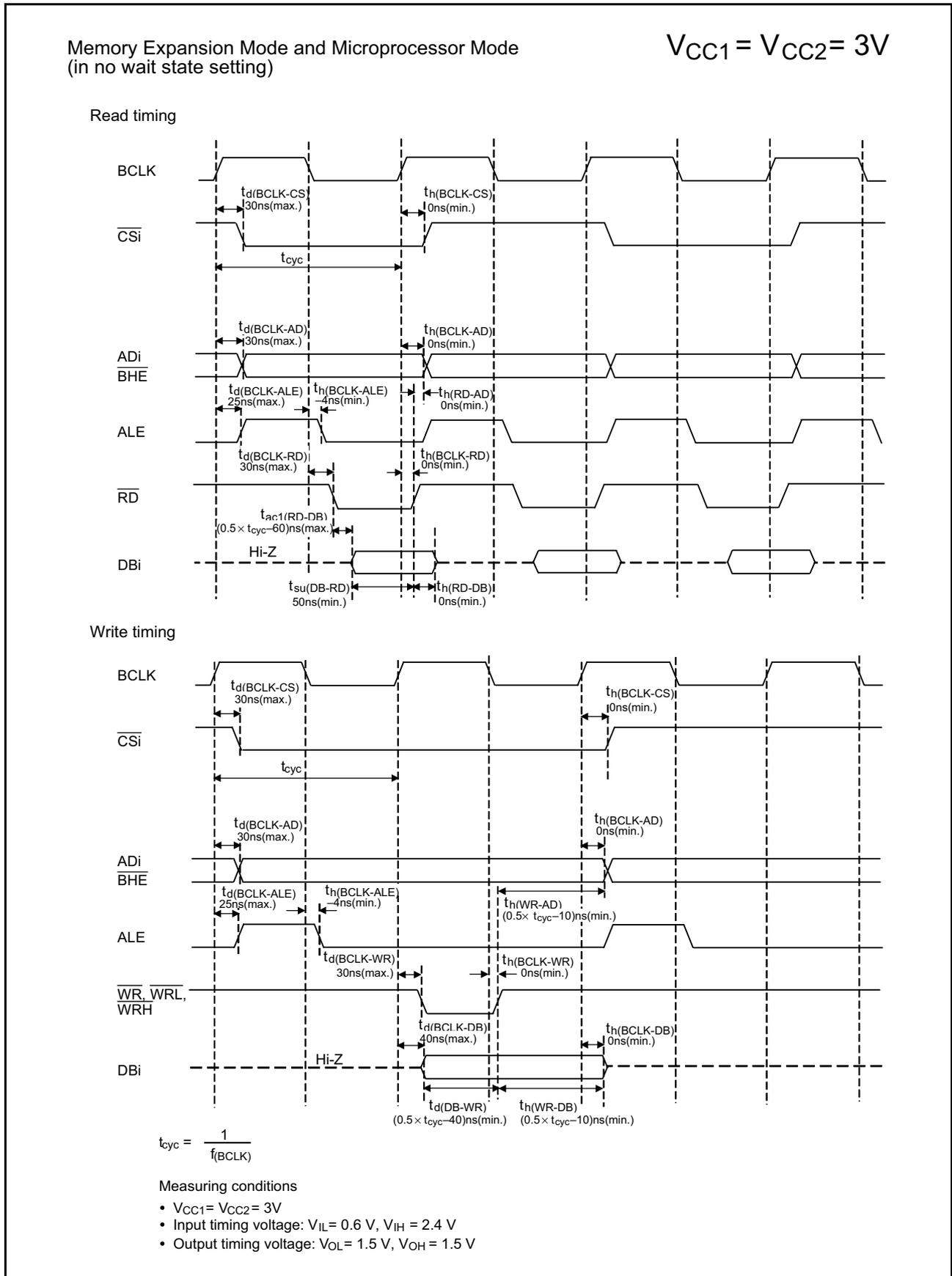


图 31.14 时序图

$$V_{CC1}=V_{CC2}=3V$$

### 31.3.5 开关特性（存储器扩展模式、微处理器模式 （设定 1 ~ 3 个等待并且存取外部区域的情况））

（在不指定时， $V_{CC1}=V_{CC2}=3V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^{\circ}C/-40 \sim 85^{\circ}C$ ）

表 31.50 存储器扩展模式、微处理器模式（设定 1 ~ 3 个等待并且存取外部区域的情况）

符号	项目	测量条件	规格值		单位
			最小	最大	
$t_d(\text{BCLK-AD})$	地址输出的延迟时间	图 31.13		30	ns
$t_h(\text{BCLK-AD})$	地址输出的保持时间（BCLK 基准）		0		ns
$t_h(\text{RD-AD})$	地址输出的保持时间（RD 基准）		0		ns
$t_h(\text{WR-AD})$	地址输出的保持时间（WR 基准）		(注 2)		ns
$t_d(\text{BCLK-CS})$	片选输出的延迟时间			30	ns
$t_h(\text{BCLK-CS})$	片选输出的保持时间（BCLK 基准）		0		ns
$t_d(\text{BCLK-ALE})$	ALE 信号输出的延迟时间			25	ns
$t_h(\text{BCLK-ALE})$	ALE 信号输出的保持时间		-4		ns
$t_d(\text{BCLK-RD})$	RD 信号输出的延迟时间			30	ns
$t_h(\text{BCLK-RD})$	RD 信号输出的保持时间		0		ns
$t_d(\text{BCLK-WR})$	WR 信号输出的延迟时间			30	ns
$t_h(\text{BCLK-WR})$	WR 信号输出的保持时间		0		ns
$t_d(\text{BCLK-DB})$	数据输出的延迟时间（BCLK 基准）			40	ns
$t_h(\text{BCLK-DB})$	数据输出的保持时间（BCLK 基准）（注 3）		0		ns
$t_d(\text{DB-WR})$	数据输出的延迟时间（WR 基准）		(注 1)		ns
$t_h(\text{WR-DB})$	数据输出的保持时间（WR 基准）（注 3）		(注 2)		ns
$t_d(\text{BCLK-HLDA})$	HLDA 输出的延迟时间		40	ns	

注 1. 根据 BCLK 频率，用以下计算式计算。

$$\frac{(n-0.5) \times 10^9}{f_{(\text{BCLK})}} - 40[\text{ns}] \quad n \text{ 在设定 1 个等待时为 "1"，在设定 2 个等待时为 "2"，在设定 3 个等待时为 "3"。}$$

当  $n=1$  时， $f_{(\text{BCLK})}$  不能超过 12.5MHz。

注 2. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 10[\text{ns}]$$

注 3. 此规格值表示输出截止时的时序，并不表示数据总线的保持时间。  
数据总线的保持时间因附加电容和上拉（下拉）电阻值而不同。

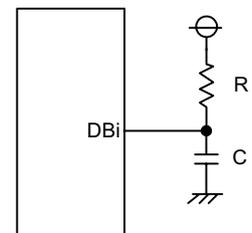
在右图的电路中，数据总线的保持时间为

$$t = -CR \times \ln(1 - V_{OL}/V_{CC2})$$

例如，假设  $V_{OL}=0.2V_{CC2}$ ， $C=30\text{pF}$ ， $R=1\text{k}\Omega$ ，

则输出“L”电平的保持时间为

$$t = -30\text{pF} \times 1\text{k}\Omega \times \ln(1 - 0.2V_{CC2}/V_{CC2}) \\ = 6.7\text{ns}$$



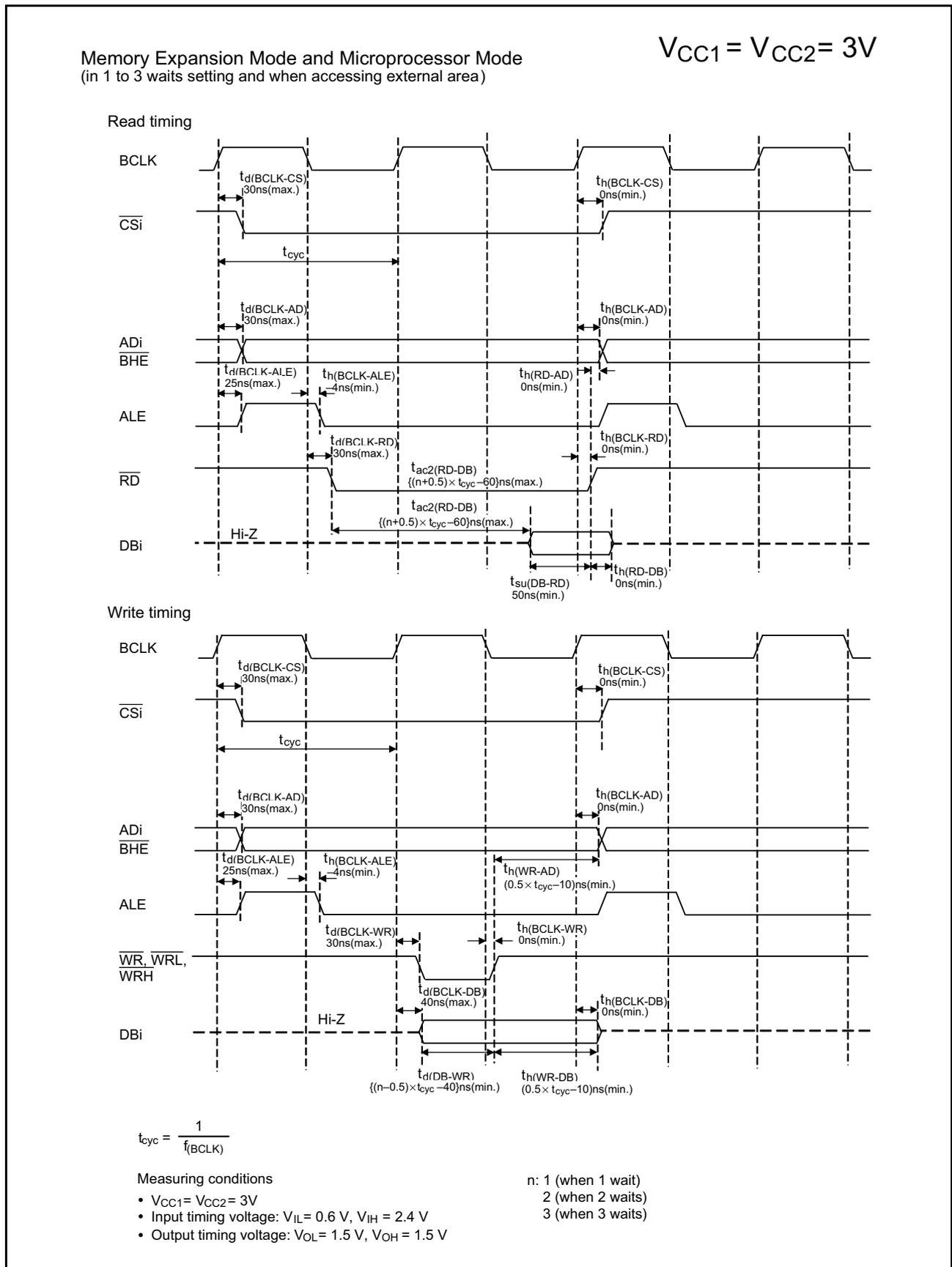


图 31.15 时序图

$$V_{CC1}=V_{CC2}=3V$$

### 31.3.6 开关特性（存储器扩展模式、微处理器模式 （设定 2 ~ 3 个等待，存取外部区域并且选择多路复用总线的情况）） （在不指定时， $V_{CC1}=V_{CC2}=3V$ ， $V_{SS}=0V$ ， $T_{opr}=-20 \sim 85^{\circ}C / -40 \sim 85^{\circ}C$ ）

表 31.51 存储器扩展模式、微处理器模式  
（设定 2 ~ 3 个等待，存取外部区域并且选择多路复用总线的情况）（注 5）

符号	项目	测量条件	规格值		单位
			最小	最大	
$t_d(\text{BCLK-AD})$	地址输出的延迟时间	图 31.13		50	ns
$t_h(\text{BCLK-AD})$	地址输出的保持时间（BCLK 基准）		0		ns
$t_h(\text{RD-AD})$	地址输出的保持时间（RD 基准）		（注 1）		ns
$t_h(\text{WR-AD})$	地址输出的保持时间（WR 基准）		（注 1）		ns
$t_d(\text{BCLK-CS})$	片选输出的延迟时间			50	ns
$t_h(\text{BCLK-CS})$	片选输出的保持时间（BCLK 基准）		0		ns
$t_h(\text{RD-CS})$	片选输出的保持时间（RD 基准）		（注 1）		ns
$t_h(\text{WR-CS})$	片选输出的保持时间（WR 基准）		（注 1）		ns
$t_d(\text{BCLK-RD})$	RD 信号输出的延迟时间			40	ns
$t_h(\text{BCLK-RD})$	RD 信号输出的保持时间		0		ns
$t_d(\text{BCLK-WR})$	WR 信号输出的延迟时间			40	ns
$t_h(\text{BCLK-WR})$	WR 信号输出的保持时间		0		ns
$t_d(\text{BCLK-DB})$	数据输出的延迟时间（BCLK 基准）			50	ns
$t_h(\text{BCLK-DB})$	数据输出的保持时间（BCLK 基准）		0		ns
$t_d(\text{DB-WR})$	数据输出的延迟时间（WR 基准）		（注 2）		ns
$t_h(\text{WR-DB})$	数据输出的保持时间（WR 基准）		（注 1）		ns
$t_d(\text{BCLK-HLDA})$	HLDA 输出延迟时间			40	ns
$t_d(\text{BCLK-ALE})$	ALE 输出的延迟时间（BCLK 基准）			25	ns
$t_h(\text{BCLK-ALE})$	ALE 输出的保持时间（BCLK 基准）		-4		ns
$t_d(\text{AD-ALE})$	ALE 输出的延迟时间（地址基准）		（注 3）		ns
$t_h(\text{ALE-AD})$	ALE 输出的保持时间（地址基准）		（注 4）		ns
$t_d(\text{AD-RD})$	地址后的 RD 信号输出的延迟时间		0		ns
$t_d(\text{AD-WR})$	地址后的 WR 信号输出的延迟时间		0		ns
$t_{dZ}(\text{RD-AD})$	地址输出的浮动开始时间			8	ns

注 1. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 10[\text{ns}]$$

注 2. 根据 BCLK 频率，用以下计算式计算。

$$\frac{(n-0.5) \times 10^9}{f_{(\text{BCLK})}} - 50[\text{ns}] \quad n \text{ 在设定 2 个等待时为 "2", 在设定 3 个等待时为 "3"。}$$

注 3. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 40[\text{ns}]$$

注 4. 根据 BCLK 频率，用以下计算式计算。

$$\frac{0.5 \times 10^9}{f_{(\text{BCLK})}} - 15[\text{ns}]$$

注 5. 在使用多路复用总线时， $f_{(\text{BCLK})}$  不能超过 12.5MHz。

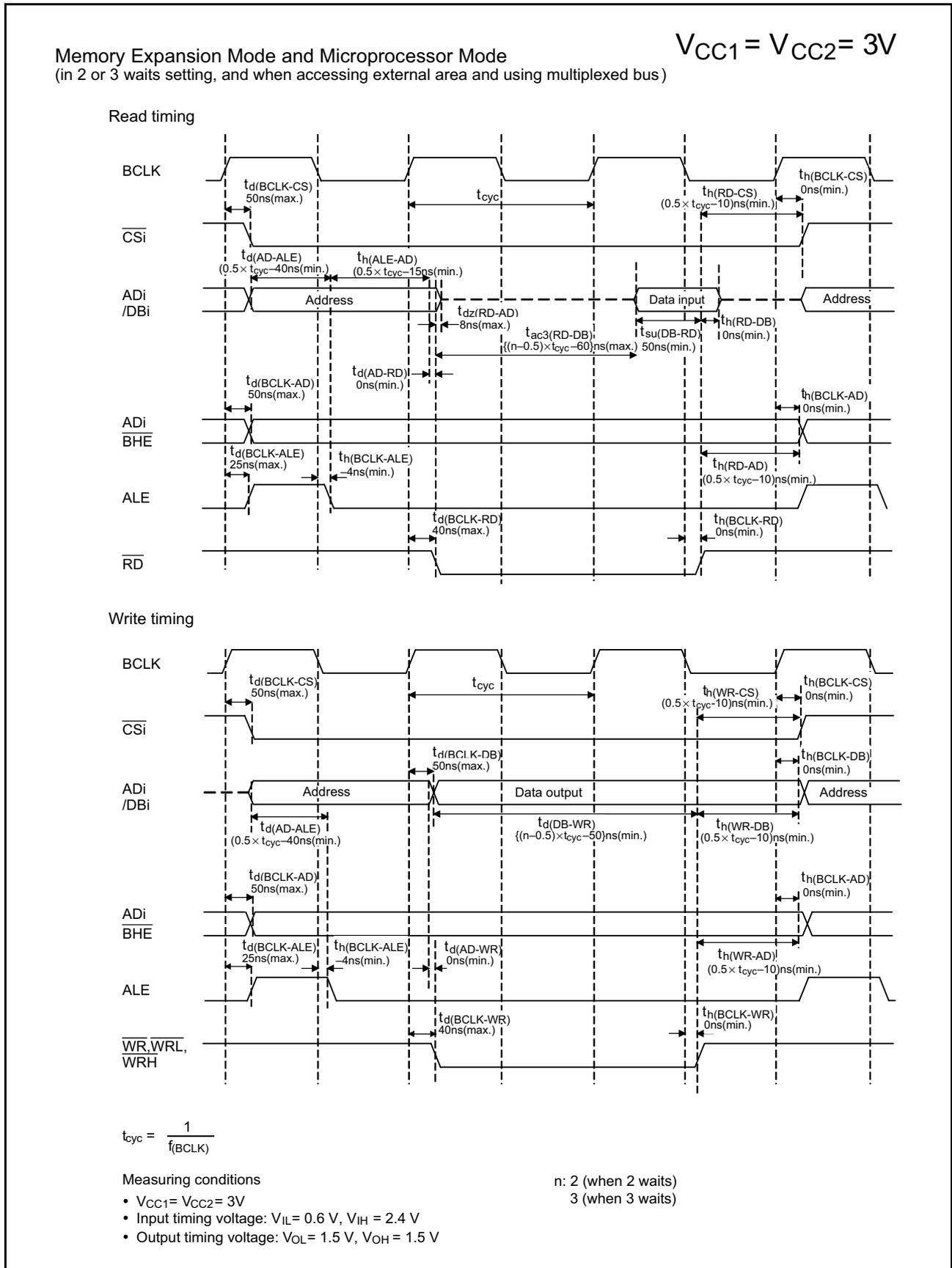


图 31.16 时序图

## 32. 使用时的注意事项

### 32.1 OFS1 地址和 ID 码保存地址

OFS1 地址和 ID 码保存地址是闪存的一部分，必须在对闪存进行编程的同时给这些地址写适当的值。

OFS1 地址是选择复位后的单片机状态以及选择并行输入 / 输出模式的改写禁止功能的地址。OFS1 地址是地址 0FFFFFFh，为程序 ROM 的块 0 的最高位地址，位于复位向量的高位地址。同样，ID 码保存地址也在块 0，位于中断向量的高位地址。

如果使用编译程序对程序进行编译，编译程序就生成复位向量和中断向量，此时 OFS1 地址和 ID 码保存地址的值为“FFh”，因此必须另外给这些地址写适当的值。通过汇编程序写 OFS1 地址时的例子如下所示。

例) 将“FEh”设定到 OFS1 地址。

使用地址控制指令和逻辑或的例子

```
.org 0FFFFFFh
RESET:
.lword start | 0FE00000h
```

使用地址控制指令的例子

```
.org 0FFFFFFh
RESET:
.addr start
.byte 0FEh
```

### 32.2 有关噪声的注意事项

为了防止噪声，必须在 VCC1 引脚和 VSS 引脚之间以及在 VCC2 引脚和 VSS 引脚之间，用最短并且较粗的布线连接旁路电容（0.1μF 左右）。旁路电容的连接例子如图 32.1 所示。

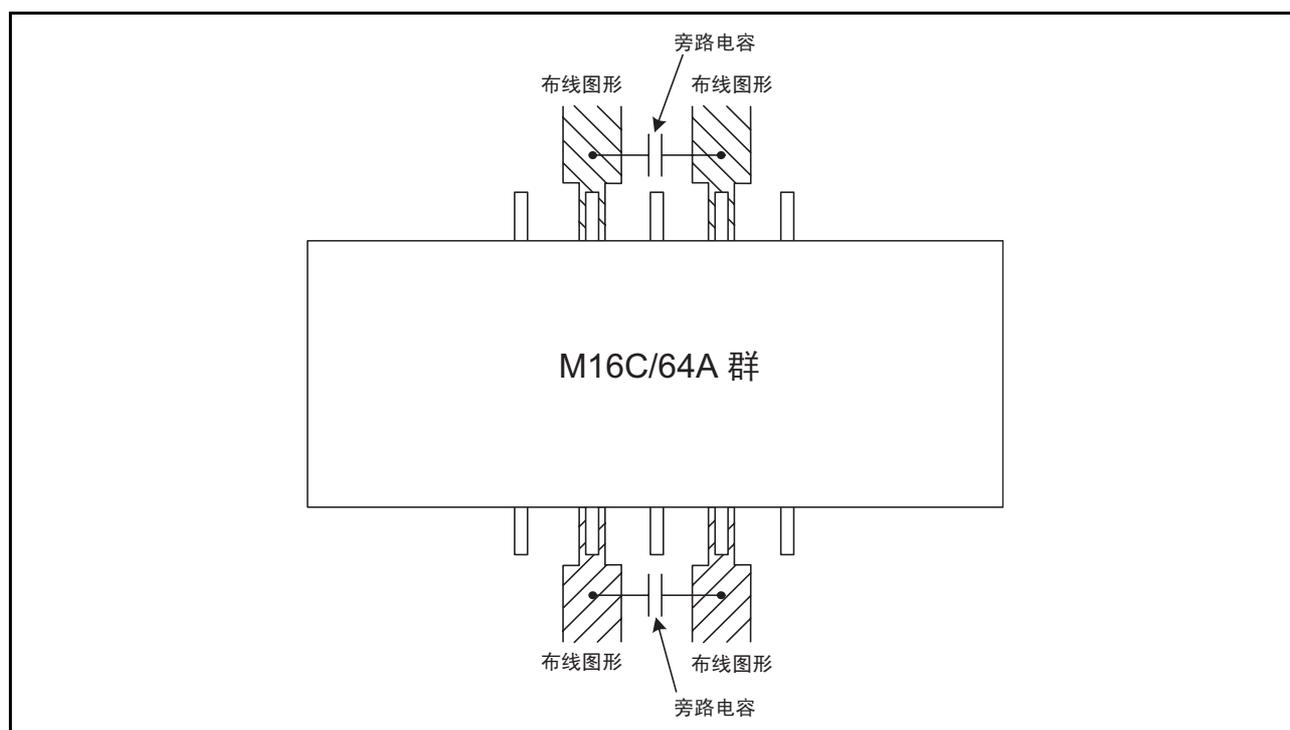


图 32.1 旁路电容的连接例子

## 32.3 使用 SFR 时的注意事项

### 32.3.1 设定寄存器时的注意事项

含只写位的寄存器和读写功能不同的寄存器如表 32.1 所示，必须给这些寄存器设定立即数。需要在加工前一个值后决定下一个值时，必须将写到寄存器的值也写到 RAM，在更改 RAM 的内容后，将下一个值写到寄存器。

表 32.1 含只写位的寄存器

寄存器名	符号	地址
看门狗定时器的刷新寄存器	WDTR	037Dh
看门狗定时器的开始寄存器	WDTS	037Eh
定时器 A0 寄存器	TA0	0327h ~ 0326h
定时器 A1 寄存器	TA1	0329h ~ 0328h
定时器 A2 寄存器	TA2	032Bh ~ 032Ah
定时器 A3 寄存器	TA3	032Dh ~ 032Ch
定时器 A4 寄存器	TA4	032Fh ~ 032Eh
定时器 A1-1 寄存器	TA11	0303h ~ 0302h
定时器 A2-1 寄存器	TA21	0305h ~ 0304h
定时器 A4-1 寄存器	TA41	0307h ~ 0306h
三相输出缓冲寄存器 0	IDB0	030Ah
三相输出缓冲寄存器 1	IDB1	030Bh
死区时间定时器	DTT	030Ch
定时器 B2 的中断发生频率设定计数器	ICTB2	030Dh
UART0 位速率寄存器	U0BRG	0249h
UART1 位速率寄存器	U1BRG	0259h
UART2 位速率寄存器	U2BRG	0269h
UART5 位速率寄存器	U5BRG	0289h
UART6 位速率寄存器	U6BRG	0299h
UART7 位速率寄存器	U7BRG	02A9h
UART0 发送缓冲寄存器	U0TB	024Bh ~ 024Ah
UART1 发送缓冲寄存器	U1TB	025Bh ~ 025Ah
UART2 发送缓冲寄存器	U2TB	026Bh ~ 026Ah
UART5 发送缓冲寄存器	U5TB	028Bh ~ 028Ah
UART6 发送缓冲寄存器	U6TB	029Bh ~ 029Ah
UART7 发送缓冲寄存器	U7TB	02ABh ~ 02AAh
SI/O3 位速率寄存器	S3BRG	0273h
SI/O4 位速率寄存器	S4BRG	0277h
I2C0 控制寄存器 1	S3D0	02B6h
I2C0 状态寄存器 0	S10	02B8h

## 32.4 使用保护时的注意事项

在通过程序将 PRC2 位置“1”（允许写）后，如果对任意的 SFR 进行写操作，PRC2 位就变为“0”（禁止写）。必须通过将 PRC2 位置“1”后的下一条指令更改由 PRC2 位保护的寄存器。在将 PRC2 位置“1”的指令和下一条指令之间不能发生中断和 DMA 传送。

## 32.5 使用复位时的注意事项

### 32.5.1 电源上升斜率

在接通电源时，VCC1 引脚的输入电压必须符合 SVCC 的规格。

符号	项目	规格值			单位
		最小	典型	最大	
SV <sub>CC</sub>	电源上升斜率 (V <sub>CC1</sub> ) (电压范围 0V ~ 2.0V)	0.05			V/ms

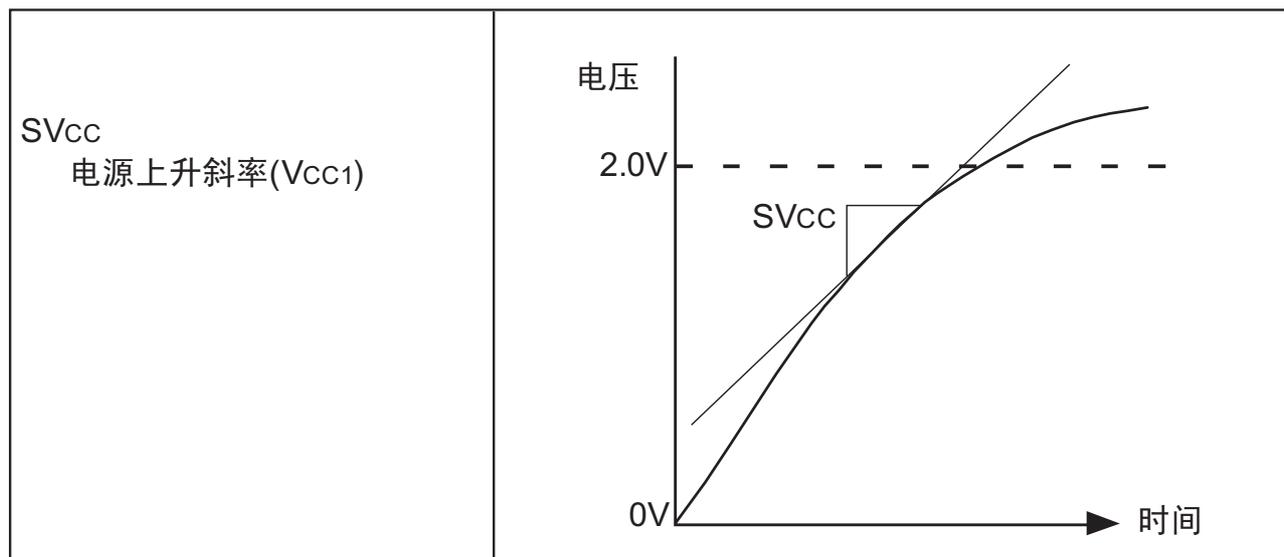


图 32.2 SVCC 的时序图

### 32.5.2 上电复位

上电复位必须并用电压监视 0 复位。在使用上电复位时，必须将 OFS1 地址的 LVDAS 位置 “0”（在硬件复位后，电压监视 0 复位有效）。此时，电压监视 0 复位有效（VW0C 寄存器的 VW0C0 位为 “1”，bit6 为 “1” 并且 VCR2 寄存器的 VC25 位为 “1”），不能通过程序将这些位设定为无效。

### 32.5.3 OSDR 位（振荡停止检测复位的检测标志）

如果发生振荡停止检测复位，单片机就被初始化，然后停止运行。通过硬件复位或者电压监视 0 复位解除此状态。

但是，OSDR 位在硬件复位时不变，而在电压监视 0 复位时为 “0”（未检测到）。

### 32.5.4 VCC1 < Vdet0 时的硬件复位

当 OFS1 地址的 LVDAS 位为 “0”（在硬件复位后，电压监视 0 复位有效）并且在 VCC1 < Vdet0 的状态下发生硬件复位时，如果 RESET 引脚的输入电平从 “L” 变为 “H”，就从复位向量指向的地址开始执行程序，而不进行电压监视 0 复位。

## 32.6 使用时钟发生电路时的注意事项

### 32.6.1 使用振荡器的振荡电路

在连接振荡器时，必须如下进行：

- 振荡特性与用户的电路板设计有密切的关系，所以必须在实际的电路板上进行充分的评价。
- 振荡电路结构因振荡器而不同。M16C/64A 群内置了反馈电阻，但是有时需要外置反馈电阻。另外，电路常数因振荡器和安装电路的寄生电容等而不同。有关这些内容，请向振荡器厂家询问。
- 必须通过CLKOUT引脚的输出来确认振荡电路生成的时钟是否正确地被输入到单片机内部。从CLKOUT引脚输出各时钟的方法如下所示。必须将CLKOUT引脚输出的时钟设定为不超过25MHz。

主时钟的确认方法

1. 将PRCR寄存器的PRC0位置“1”（允许写）。
2. 将CM1寄存器的CM11位、CM0寄存器的CM07位和CM2寄存器的CM21位都置“0”（选择主时钟）。
3. 选择从CLKOUT引脚输出的时钟（参照下表）。
4. 将PRCR寄存器的PRC0位置“0”（禁止写）。

表 32.2 选择主时钟时的 CLKOUT 引脚输出

位设定		CLKOUT 引脚的输出
PCLKR 寄存器	CM0 寄存器	
PCLK5 位	CM01 ~ CM00 位	
1	00b	和主时钟相同频率的时钟
0	10b	主时钟的 8 分频
0	11b	主时钟的 32 分频

副时钟的确认方法

1. 将PRCR寄存器的PRC0位置“1”（允许写）。
2. 将CM0寄存器的CM07位置“1”（选择副时钟）。
3. 将PCLKR寄存器的PCLK5位置“0”并且将CM0寄存器的CM01~CM00位置“01b”（从CLKOUT引脚输出fC）。
4. 将PRCR寄存器的PRC0位置“0”（禁止写）。

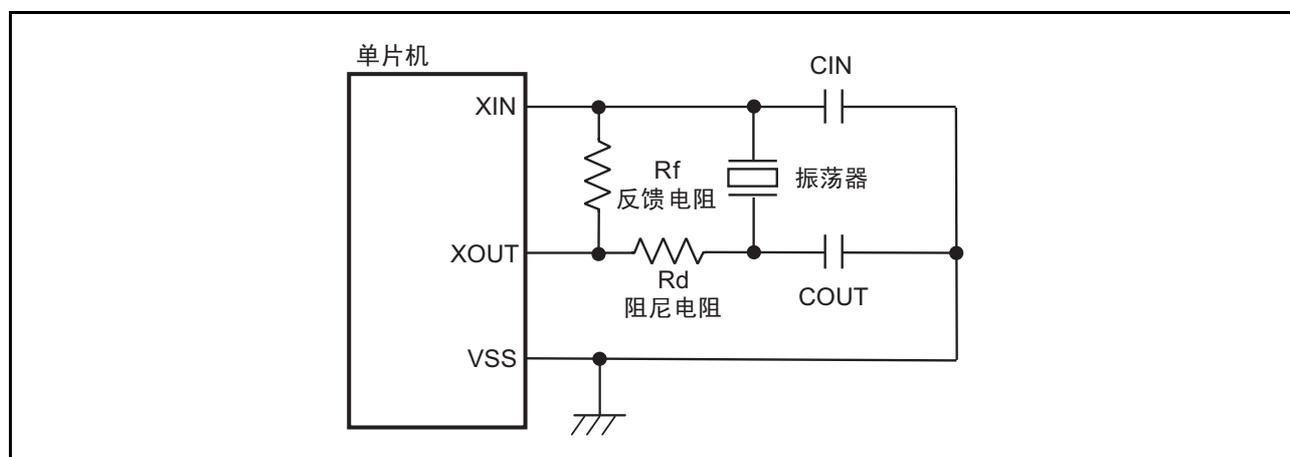


图 32.3 振荡电路的例子

### 32.6.2 振荡电路的噪声对策

#### 32.6.2.1 时钟输入 / 输出引脚的布线

- 必须缩短连接到时钟输入/输出引脚的布线。
- 在连接振荡器的电容接地侧引线和单片机的VSS引脚之间，必须使用最短（不超过20mm）的布线。

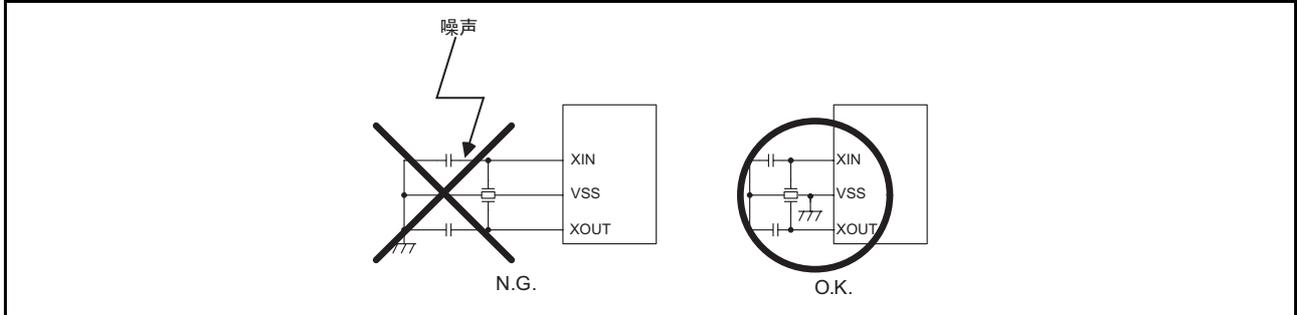


图 32.4 时钟输入 / 输出引脚的布线

- 理由  
如果有噪声侵入时钟输入/输出引脚，时钟的波形就会发生紊乱，导致误动作和失控。如果因噪声引起单片机的VSS电平和振荡器的VSS电平之间的电位差，正确的时钟就无法输入到单片机。

#### 32.6.2.2 大电流信号线

必须尽量使超过单片机使用的电流值范围的大电流信号线远离单片机（尤其是振荡器）。

- 理由  
在使用单片机的系统中有控制马达、LED和热敏头等的信号线。在这些信号线有大电流流过时，因互感而产生噪声。

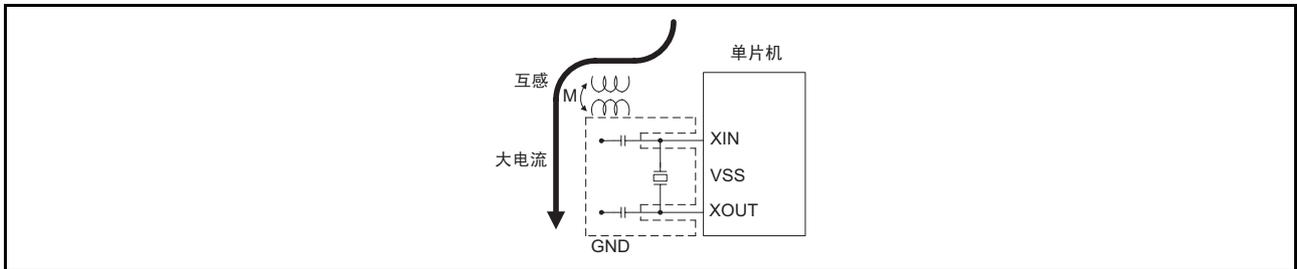


图 32.5 大电流信号线的布线

#### 32.6.2.3 高速电平变化的信号线

必须尽量使高速电平变化的信号线远离振荡器和振荡器的布线。高速电平变化的信号线不能和时钟相关的信号线及其他易受噪声影响的信号线交叉或者平行延长。

- 理由  
高速电平变化的TAiOUT引脚等信号因上升或者下降时的电平变化而容易影响其他信号线。尤其在与时钟相关的信号线交叉时，时钟的波形会发生紊乱，导致误动作和失控。

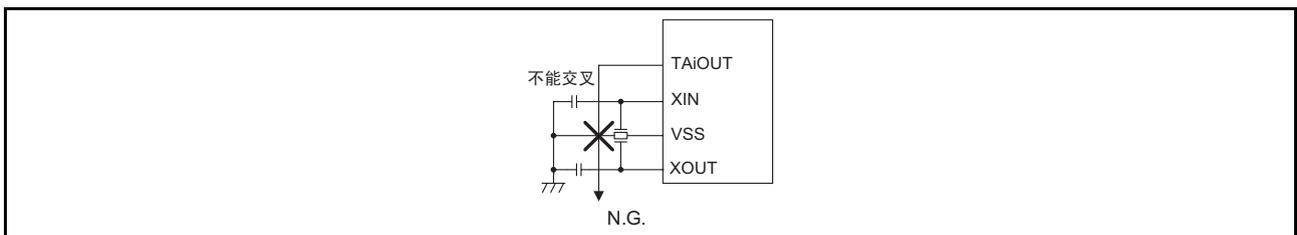


图 32.6 高速电平变化的信号线的布线

### 32.6.3 CPU 时钟

- 在将外部生成的时钟输入到 XIN 引脚并且将 CPU 时钟源设定为主时钟时，不能使外部生成的时钟停止运行。

### 32.6.4 振荡停止 / 再振荡的检测功能

- 在以下情况下，必须在将 CM20 位置 “0”（振荡停止/再振荡的检测功能无效）后转移到各自的状态。  
将 CM05 位置 “1”（主时钟停止）时  
将 CM10 位置 “1”（停止模式）时
- 如果在使用振荡停止/再振荡的检测功能时转移到等待模式，就必须将 CM02 位置 “0”（在等待模式中，不停止外围功能时钟 f1）。
- 在主时钟的频率不超过 2MHz 时不能使用此功能，所以必须将 CM20 位置 “0”（振荡停止/再振荡的检测功能无效）。

### 32.6.5 使用 PLL 频率合成器时

在使用 PLL 频率合成器时，必须将电源电压稳定在电源纹波的容许范围内。

表 32.3 电源纹波的容许范围

符号	项目	规格值			单位
		最小	典型	最大	
$f_{\text{ripple}}$	电源纹波的容许频率 ( $V_{CC1}$ )			10	kHz
$V_{p-p(\text{ripple})}$	电源纹波的容许振幅电压	(当 $V_{CC1}=5V$ 时)		0.5	V
		(当 $V_{CC1}=3V$ 时)		0.3	V
$V_{CC}(\Delta V/\Delta T)$	电源纹波的上升 / 下降斜率	(当 $V_{CC1}=5V$ 时)		0.3	V/ms
		(当 $V_{CC1}=3V$ 时)		0.3	V/ms

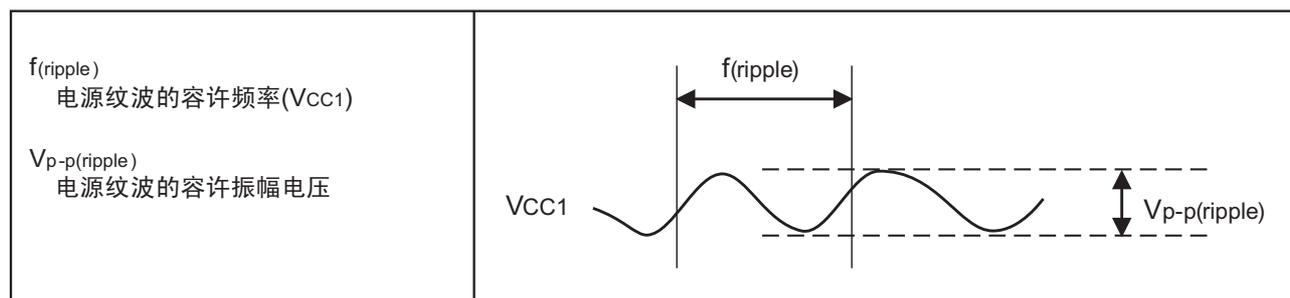


图 32.7 电源变动时序图

## 32.7 使用功率控制时的注意事项

### 32.7.1 CPU 时钟

在转换 CPU 时钟的时钟源时，必须在转换目标的时钟振荡稳定后进行。

### 32.7.2 等待模式

- 必须在 WAIT 指令后插入至少 4 条 NOP 指令。在转移到等待模式时，因为指令队列从 WAIT 指令预读到后面的指令，所以有可能比用于从等待模式返回的中断程序先执行预读的指令。

转移到等待模式时的编程例子如下所示：

```
例：          FSET      I      ;
              WAIT      ;转移到等待模式
              NOP      ;至少4条NOP指令
              NOP
              NOP
              NOP
```

- 当 FMR2 寄存器的 FMR23 位为 “1”（允许低消耗电流读模式）时，不能转移到等待模式。如果要转移到等待模式，就必须在将 FMR23 位置 “0”（禁止低消耗电流读模式）、FMR01 位置 “0”（CPU 改写模式无效）并禁止 DMA 传送后进行。

### 32.7.3 停止模式

- 通过硬件复位从停止模式返回时，必须在主时钟振荡充分稳定前给  $\overline{\text{RESET}}$  引脚输入 “L” 电平。
- 在使用定时器 A 从停止模式返回时，必须将 TAI<sub>MR</sub> 寄存器（i=0~4）的 MR0 位置 “0”（无脉冲输出）。
- 在转移到停止模式时，必须在将 CM1 寄存器的 CM10 位置 “1”（停止模式）的指令之后插入 JMP.B 指令，随后插入至少 4 条 NOP 指令。在转移到停止模式时，因为指令队列预读到比给 CM10 位置 “1” 的指令更后面的指令，所以有可能在进入停止模式前或者比用于从停止模式返回的中断程序先执行预读的指令。

转移到停止模式时的编程例子如下所示：

```
例：          FSET      I
              BSET      0, CM1 ;转移到停止模式
              JMP.B     L2     ;插入JMP.B指令

L2:
              NOP      ;至少4条NOP指令
              NOP
              NOP
              NOP
```

- 当 FMR2 寄存器的 FMR23 位为 “1”（允许低消耗电流读模式）时，不能转移到停止模式。如果要转移到停止模式，就必须在将 FMR23 位置 “0”（禁止低消耗电流读模式）、FMR01 位置 “0”（CPU 改写模式无效）并禁止 DMA 传送后，执行将 CM1 寄存器的 CM10 位置 “1”（停止模式）的指令。

### 32.7.4 低消耗电流读模式

- 在转移到低消耗电流读模式时，必须经过慢读模式（参照“图 9.5 低消耗电流读模式的设定和解除”）。
- 当 FMR2 寄存器的 FMR23 位为 “1”（允许低消耗电流读模式）时，不能将 FMSTP 位置 “1”（闪存停止）；当 FMSTP 位为 “1” 时，不能将 FMR23 位置 “1”。

## 32.8 使用总线时的注意事项

### 32.8.1 读数据闪存

当  $2.7V \leq VCC1 \leq 3.0V$  并且  $f(BCLK) \geq 16MHz$ 、或者  $3.0V < VCC1 \leq 5.5V$  并且  $f(BCLK) \geq 20MHz$  时，读数据闪存需要 1 个等待。必须通过 PM17 位或者 FMR17 位设定为 1 个等待。

### 32.8.2 外部总线

如果在给 CNVSS 引脚输入“H”电平后进行硬件复位、上电复位或者电压监视 0 复位，就不能读内部 ROM。

### 32.8.3 写 SFR 后的外部存取

因为在连续进行 SFR 写操作和外部器件的存取后，写信号和  $\overline{CSi}$  信号同时切换，所以必须调整各信号的电容量，以使写信号不延迟。

### 32.8.4 等待和 $\overline{RDY}$

当 CSE 寄存器的 CSEi1W ~ CSEi0W 位为“11b”时，不能使用  $\overline{RDY}$  功能。

## 32.9 使用可编程输入 / 输出端口时的注意事项

### 32.9.1 $\overline{SD}$ 输入的影响

当 TB2SC 寄存器的 IVPCR1 位为“1”（允许通过  $\overline{SD}$  引脚输入进行三相输出的强制截止）时，如果给  $\overline{SD}$  引脚输入“L”电平，P7\_2 ~ P7\_5、P8\_0 ~ P8\_1 引脚就变为高阻抗。

### 32.9.2 SI/O3 和 SI/O4 的影响

如果将 S3C 寄存器的 SM32 位置“1”，P9\_2 引脚就变为高阻抗；如果将 S4C 寄存器的 SM42 位置“1”，P9\_6 引脚就变为高阻抗。

## 32.10 使用中断时的注意事项

### 32.10.1 读地址 00000h

不能通过程序读地址 00000h。如果接受可屏蔽中断的中断请求，CPU 就在中断响应顺序中从地址 00000h 读中断信息（中断序号和中断请求优先级）。此时，接受中断的 IR 位为“0”。

如果通过程序读地址 00000h，允许的中断中优先级最高的中断的 IR 位就变为“0”。因此，有可能中断被取消或者发生意外的中断请求。

### 32.10.2 SP 的设定

必须在接受中断前给 SP（USP、ISP）设定值。复位后，SP（USP、ISP）为“0000h”。因此，如果在给 SP（USP、ISP）设定值前接受中断，就会导致系统失控。

尤其在使用  $\overline{\text{NMI}}$  中断时，必须在程序的开头给 ISP 设定值。只有复位后的第一条指令，才禁止了包括  $\overline{\text{NMI}}$  中断在内的全部中断。

### 32.10.3 $\overline{\text{NMI}}$ 中断

- 在不使用  $\overline{\text{NMI}}$  中断时，必须将 PM2 寄存器的 PM24 位置“0”（禁止  $\overline{\text{NMI}}$  中断）。
- 在 PM24 位为“1”（允许  $\overline{\text{NMI}}$  中断）并且给  $\overline{\text{NMI}}$  引脚输入“L”电平时，不能转移到停止模式。在给  $\overline{\text{NMI}}$  引脚输入“L”电平时，CM1 寄存器的 CM10 位被固定为“0”。
- 在 PM24 位为“1”（允许  $\overline{\text{NMI}}$  中断）并且给  $\overline{\text{NMI}}$  引脚输入“L”电平时，不能转移到等待模式。在给  $\overline{\text{NMI}}$  引脚输入“L”电平时，虽然 CPU 停止运行，但是 CPU 时钟没有停止振荡，所以消耗电流不会减少。在这种情况下，能通过以后的中断正常返回。
- 必须将  $\overline{\text{NMI}}$  引脚输入信号的“L”电平宽度和“H”电平宽度至少设定为 2 个 CPU 时钟周期 + 300ns。

### 32.10.4 中断源的变更

如果更改中断源，中断控制寄存器的 IR 位就有可能变为“1”（有中断请求）。在使用中断时，必须在更改中断源后将 IR 位置“0”（无中断请求）。

中断源的变更是指更改各软件中断序号分配的中断源、极性和时序的全部要素。因此，如果外围功能的模式变更等与中断源、极性和时序有关，就必须在更改这些内容后将 IR 位置“0”（无中断请求）。外围功能的中断请参照各外围功能。

中断源的变更步骤例子如图 32.8 所示。

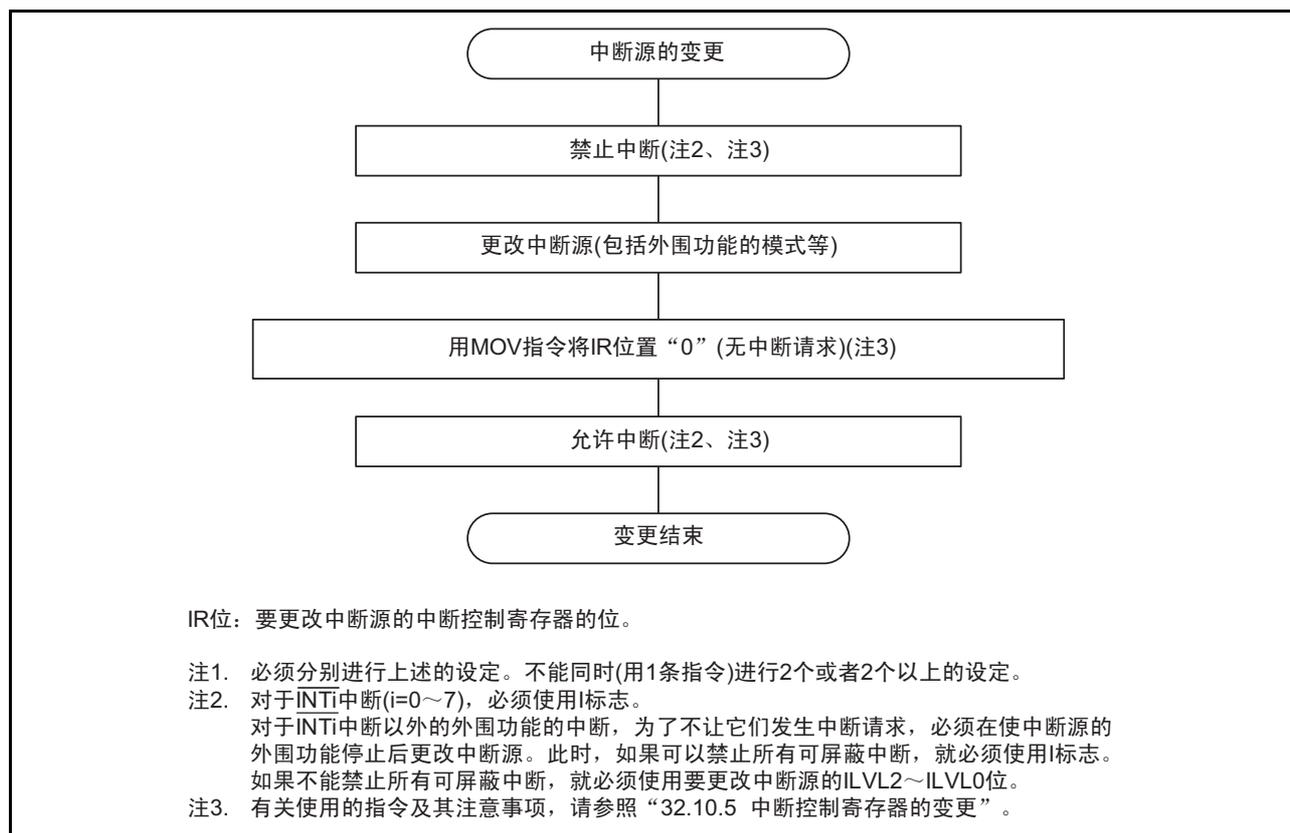


图 32.8 中断源的变更步骤例子

### 32.10.5 中断控制寄存器的变更

1. 必须在不发生与该寄存器对应的中断请求的位置更改中断控制寄存器。如果有可能发生中断请求，就必须在禁止中断后更改中断控制寄存器。
2. 在禁止中断后更改中断控制寄存器时，必须注意所使用的指令。
  - 非IR位的变更  
如果在执行指令时发生与该寄存器对应的中断请求，就有可能因IR位不变为“1”（有中断请求）而忽视中断。如果引起问题，就必须使用以下的指令更改寄存器。  
对象指令：AND、OR、BCLR、BSET
  - IR位的变更  
在将IR位置“0”（无中断请求）时，根据所使用的指令，IR位有可能不变为“0”。必须使用MOV指令将IR位置“0”。
3. 在使用I标志禁止中断时，必须按照以下的参考程序例子来设定I标志（参考程序例子的中断控制寄存器的变更请参照上一项2.）。

例1～例3是防止因受到内部总线和指令队列缓冲器的影响而使I标志在更改中断控制寄存器前变为“1”（允许中断）的方法。

例1：用NOP指令等待中断控制寄存器被更改的例子

```
INT_SWITCH1:
    FCLR    I                ; 禁止中断
    AND.B   #00H, 0055H     ; 将TA0IC寄存器置“00h”
    NOP
    NOP
    FSET    I                ; 允许中断
```

NOP指令的条数如下：

在不使用 $\overline{\text{HOLD}}$ 时，为2条；在使用 $\overline{\text{HOLD}}$ 时，为4条。

例2：用虚读让FSET指令等待的例子

```
INT_SWITCH2:
    FCLR    I                ; 禁止中断
    AND.B   #00H, 0055H     ; 将TA0IC寄存器置“00h”
    MOV.W   MEM, R0         ; 虚读
    FSET    I                ; 允许中断
```

例3：用POPC指令更改I标志的例子

```
INT_SWITCH3:
    PUSHC   FLG
    FCLR    I                ; 禁止中断
    AND.B   #00H, 0055H     ; 将TA0IC寄存器置“00h”
    POPC    FLG             ; 允许中断
```

### 32.10.6 $\overline{\text{INT}}$ 中断

- 与CPU时钟无关， $\overline{\text{INT0}} \sim \overline{\text{INT7}}$ 引脚的输入信号至少需要 $t_w(\text{INL})$ 的“L”电平宽度或者 $t_w(\text{INH})$ 的“H”电平宽度。
- 如果更改INT0IC～INT7IC寄存器的POL位、IFSR寄存器的IFSR7～IFSR0位、IFSR3A寄存器的IFSR31～IFSR30位、IR位就有可能变为“1”（有中断请求）。必须在更改这些位后将IR位置“0”（无中断请求）。

### 32.11 使用看门狗定时器时的注意事项

在发生看门狗定时器中断后，必须通过 WDTR 寄存器刷新看门狗定时器的计数器。

### 32.12 使用 DMAC 时的注意事项

#### 32.12.1 写 DMiCON 寄存器的 DMAE 位 (i=0 ~ 3)

在 (a) 所示的条件下，必须按照 (b) 所示的步骤写 DMAE 位：

##### (a) 条件

- 当 DMAE 位为 “1” (DMAi 为激活状态) 时，重新给 DMAE 位写 “1”。
- 有可能在写 DMAE 位的同时发生 DMA 请求。

##### (b) 步骤

1. 同时给 DMiCON 寄存器的 DMAE 位和 DMAS 位写 “1” (注1)。
2. 通过程序确认 DMAi 为初始状态 (注2)。

如果 DMAi 不是初始状态，就重复步骤 1 和步骤 2。

注 1. 即使给 DMAS 位写 “1”，值也不变。如果写 “0”，DMAS 位就为 0 (无 DMA 请求)。因此，在为了给 DMAE 位写 “1” 而写 DMiCON 寄存器时，如果预先将要写到 DMAS 位的值置 “1”，DMAS 就能保持写之前的状态。在用读 - 改 - 写指令写 DMAE 位时，如果预先将要写到 DMAS 位的值置 “1”，就能保持执行指令时发生的 DMA 请求。

注 2. 必须通过 TCRi 寄存器的值进行确认。

读 TCRi 寄存器，如果能在开始 DMA 传送前读 TCRi 寄存器的写入值 (如果在写 DMAE 位后发生 DMA 请求，就为 TCRi 寄存器的值 -1)，DMAi 就为初始状态；如果读正在传送中的值，DMAi 就不是初始状态。

#### 32.12.2 DMA 请求源的变更

如果更改 DMiSL 寄存器的 DMS 位或者 DSEL4 ~ DSEL0 位，DMiCON 寄存器的 DMAS 位就有可能变为 “1” (有 DMA 请求)。在更改 DMS 位或者 DSEL4 ~ DSEL0 位后，必须将 DMAS 位置 “0” (无 DMA 请求)。

## 32.13 使用定时器 A 时的注意事项

### 32.13.1 有关多个模式的共同事项

#### 32.13.1.1 寄存器的设定

复位后，定时器停止运行。在通过 TAI<sub>MR</sub> (i=0 ~ 4) 寄存器、TA<sub>i</sub> 寄存器、TA<sub>i1</sub> 寄存器、UDF 寄存器、TRGSR 寄存器、PWMFS 寄存器、TACS0 ~ TACS2 寄存器、TAPOFS 寄存器、PCLKR 寄存器以及 ONSF 寄存器的 TAZIE 位、TA0TGL 位和 TA0TGH 位设定模式、计数源和计数器的值后，必须将 TABSR 寄存器的 TAI<sub>S</sub> 位置“1”（开始计数）。

另外，与是否在复位后无关，必须在 TAI<sub>S</sub> 位为“0”（停止计数）的状态下更改 TAI<sub>MR</sub> 寄存器、UDF 寄存器、TRGSR 寄存器、PWMFS 寄存器、TACS0 ~ TACS2 寄存器、TAPOFS 寄存器、PCLKR 寄存器以及 ONSF 寄存器的 TAZIE 位、TA0TGL 位和 TA0TGH 位。

### 32.13.2 定时器 A（定时器模式）

#### 32.13.2.1 读定时器

通过读 TA<sub>i</sub> 寄存器，能随时读到正在计数中的计数器值。如果在进行重新加载时读 TA<sub>i</sub> 寄存器，就能读到“FFFFh”。在停止计数时，如果在给 TA<sub>i</sub> 寄存器设定值后到计数器开始计数的期间读 TA<sub>i</sub> 寄存器，就能读到设定值。

### 32.13.3 定时器 A（事件计数器模式）

#### 32.13.3.1 读定时器

通过读 TA<sub>i</sub> 寄存器，能随时读到正在计数中的计数器值。如果在进行重新加载时读 TA<sub>i</sub> 寄存器，就能在发生下溢时读到“FFFFh”，而在发生上溢时读到“0000h”。在停止计数时，如果在给 TA<sub>i</sub> 寄存器设定值后到计数器开始计数的期间读 TA<sub>i</sub> 寄存器，就能读到设定值。

### 32.13.4 定时器 A（单触发定时器模式）

#### 32.13.4.1 中断计数后的状态

如果在计数时将  $TAiS$  位置“0”（停止计数），就出现以下的状态：

- 计数器停止计数，并将重加载寄存器的内容进行重新加载。
- 当  $TAPOFS$  寄存器的  $POFSi$  位为“0”时， $TAiOUT$  引脚输出“L”电平；当  $POFSi$  位为“1”时， $TAiOUT$  引脚输出“H”电平。
- 在 1 个 CPU 时钟周期后， $TAiIC$  寄存器的  $IR$  位变为“1”（有中断请求）。

#### 32.13.4.2 外部触发到开始输出的延迟

因为单触发定时器的输出与内部生成的计数源同步，所以在选择了外部触发时，就在  $TAiIN$  引脚的触发输入和单触发定时器的输出期间，会产生最长 1.5 个计数源周期的延迟。

#### 32.13.4.3 运行模式的变更

在以下任意一种情况下设定定时器的运行模式时， $IR$  位变为“1”。

- 在复位后选择单触发定时器模式时。
- 在将运行模式从定时器模式更改为单触发定时器模式时。
- 在将运行模式从事件计数器模式更改为单触发定时器模式时。

因此，在使用定时器  $Ai$  中断（ $IR$  位）时，必须在进行上述的设定后将  $IR$  位置“0”。

#### 32.13.4.4 再触发

如果在计数时发生触发，计数器就在发生再触发后进行 1 次递减计数，然后在将重加载寄存器的内容进行重新加载后继续计数。如果要在计数时产生触发，就必须在从上次触发开始至少经过 1 个定时器计数源周期后产生再触发。

在外部触发的情况下，在计数值变为“0000h”前的 300ns 期间，不能输入再触发。

单触发定时器有可能在不继续计数的情况下停止计数。

### 32.13.5 定时器 A（脉宽调制模式）

#### 32.13.5.1 运行模式的变更

在以下任意一种情况下设定定时器的运行模式时，IR 位变为“1”。

- 在复位后选择PWM模式或者可编程输出模式时。
- 在将运行模式从定时器模式更改为PWM模式或者可编程输出模式时。
- 在将运行模式从事件计数器模式更改为PWM模式或者可编程输出模式时。

因此，在使用定时器 Ai 中断（IR 位）时，必须在进行上述的设定后，通过程序将 IR 位置“0”。

#### 32.13.5.2 中断计数后的状态

如果在输出 PWM 脉冲时将 TAI<sub>S</sub> 位置“0”（停止计数），就出现以下的状态：

当 TAPOFS 寄存器的 POF<sub>S</sub>i 位为“0”时

- 计数器停止计数。
- 在从 TAI<sub>OUT</sub> 引脚输出“H”电平时，输出电平变为“L”并且 IR 位变为“1”。
- 在从 TAI<sub>OUT</sub> 引脚输出“L”电平时，输出电平不变，IR 位也不变。

当 TAPOFS 寄存器的 POF<sub>S</sub>i 位为“1”时

- 计数器停止计数。
- 在从 TAI<sub>OUT</sub> 引脚输出“L”电平时，输出电平变为“H”并且 IR 位变为“1”。
- 在从 TAI<sub>OUT</sub> 引脚输出“H”电平时，输出电平不变，IR 位也不变。

### 32.13.6 定时器 A（可编程输出模式）

#### 32.13.6.1 运行模式的变更

在以下任意一种情况下设定定时器的运行模式时，IR 位变为“1”。

- 在复位后选择PWM模式或者可编程输入/输出模式时。
- 在将运行模式从定时器模式更改为PWM模式或者可编程输入/输出模式时。
- 在将运行模式从事件计数器模式更改为PWM模式或者可编程输入/输出模式时。

因此，在使用定时器 Ai 中断（IR 位）时，必须在进行上述设定后，通过程序将 IR 位置“0”。

#### 32.13.6.2 中断计数时的状态

如果在输出脉冲时将 TAI<sub>S</sub> 位置“0”（停止计数），就出现以下的状态：

当 TAPOFS 寄存器的 POF<sub>S</sub>i 位为“0”时

- 计数器停止计数。
- 在从 TAI<sub>OUT</sub> 引脚输出“H”电平时，输出电平变为“L”并且 IR 位变为“1”。
- 在从 TAI<sub>OUT</sub> 引脚输出“L”电平时，输出电平不变，IR 位也不变。

当 TAPOFS 寄存器的 POF<sub>S</sub>i 位为“1”时

- 计数器停止计数。
- 在从 TAI<sub>OUT</sub> 引脚输出“L”电平时，输出电平变为“H”并且 IR 位变为“1”。
- 在从 TAI<sub>OUT</sub> 引脚输出“H”电平时，输出电平不变，IR 位也不变。

## 32.14 使用定时器 B 时的注意事项

### 32.14.1 有关多个模式的共同事项

#### 32.14.1.1 寄存器的设定

复位后，定时器停止运行。在通过 TBiMR (i=0 ~ 5) 寄存器、TBCS0 ~ TBCS3 寄存器、TBi 寄存器、PCLKR 寄存器、PPWFS1 寄存器、PPWFS2 寄存器设定模式和计数源后，必须将 TABSR 寄存器或者 TBSR 寄存器的 TBiS 位置“1”（开始计数）。

另外，与是否在复位后无关，必须在 TBiS 位为“0”（停止计数）的状态下更改 TBiMR 寄存器、TBCS0 ~ TBCS3 寄存器、PCLKR 寄存器、PPWFS1 寄存器和 PPWFS2 寄存器。

### 32.14.2 定时器 B（定时器模式）

#### 32.14.2.1 读定时器

通过读 TBi 寄存器，能随时读到正在计数中的计数器值。如果在进行重新加载时读 TBi 寄存器，就能读到“FFFFh”。在停止计数时，如果在给 TBi 寄存器设定值后到计数器开始计数的期间读 TBi 寄存器，就能读到设定值。

### 32.14.3 定时器 B（事件计数器模式）

#### 32.14.3.1 读定时器

通过读 TBi 寄存器，能随时读到正在计数中的计数器值。如果在进行重新加载时读 TBi 寄存器，就能读到“FFFFh”。在停止计数时，如果在给 TBi 寄存器设定值后到计数器开始计数的期间读 TBi 寄存器，就能读到设定值。

### 32.14.4 定时器 B（脉冲周期测量模式 / 脉宽测量模式）

#### 32.14.4.1 TBiMR 寄存器的 MR3 位

为了将 MR3 位置“0”，如果在 TBiS 位为“1”（开始计数）的状态下写 TBiMR 寄存器，就必须给 TMOD0 位、TMOD1 位、MR0 位、MR1 位、TCK0 位和 TCK1 位写和上次相同的值，而给 bit4 写“0”。

#### 32.14.4.2 中断

在输入测量脉冲的有效边沿以及定时器 Bi 发生上溢时，TBiIC 寄存器（i=0～5）的 IR 位变为“1”（有中断请求）。在中断程序内，能通过 TBiMR 寄存器的 MR3 位判断中断请求源。

在只检测上溢时，必须使用 TBiIC 寄存器的 IR 位；在只判断中断源时，必须使用 MR3 位。

#### 32.14.4.3 从开始计数到最初的测量

在开始计数后输入第一次有效边沿时，不定值被传送到重加载寄存器。此时，不发生定时器 Bi 的中断请求。

复位后的计数器值为不定值。因此，如果直接开始计数，MR3 位就在输入有效边沿前为“1”，有可能发生定时器 Bi 的中断请求。如果在 TBiS 位为“0”（停止计数）时给 TBi 寄存器设定值，就将相同的值输入到计数器。

#### 32.14.4.4 脉冲周期测量模式

在同时发生上溢和有效边沿的情况下，因为只产生 1 次中断请求，所以不能在有效边沿判断输入。必须在不发生上溢的范围内使用脉冲周期测量模式或者在脉宽测量模式中进行测量。

#### 32.14.4.5 脉宽测量模式

这是连续测量脉宽的模式。必须通过程序判断测量结果是“H”电平还是“L”电平。

在发生中断请求时，必须在中断程序内读 TBiIN 引脚的电平，并判断输入脉冲的边沿或者上溢。能从对应端口的 P9 寄存器的位读 TBiIN 引脚的电平。

## 32.15 使用三相马达控制的定时器功能时的注意事项

### 32.15.1 定时器 A 和定时器 B

请参照“使用定时器 A 和定时器 B 时的注意事项”。

### 32.15.2 强制截止的输入

以下的引脚为  $\overline{SD}$  引脚输入的三相强制截止的对象：

P7\_2/CLK2/TA1OUT/V、P7\_3/CTS2/RTS2/TA1IN/V、P7\_4/TA2OUT/W、P7\_5/TA2IN/W、  
P8\_0/TA4OUT/RXD5/SCL5/U、P8\_1/TA4IN/CTS5/RTS5/U

## 32.16 使用实时时钟时的注意事项

### 32.16.1 计数的开始 / 停止

实时时钟有用于指示计数开始或者停止的 TSTART 位以及表示已经开始或者停止计数的 TCSTF 位。TSTART 位和 TCSTF 位都在 RTCCR1 寄存器中。

如果将 TSTART 位置“1”（开始计数），实时时钟就开始计数，TCSTF 位变为“1”（开始计数）。在将 TSTART 位置“1”后到 TCSTF 位变为“1”为止，最多需要 2 个计数源周期。在此期间，不能存取除 TCSTF 位以外的实时时钟的相关寄存器（注 1）。

同样，如果将 TSTART 位置“0”（停止计数），实时时钟就停止计数，TCSTF 位变为“0”（停止计数）。在将 TSTART 位置“0”后到 TCSTF 位变为“0”为止，最多需要 3 个计数源周期。在此期间，不能存取除 TCSTF 位以外的实时时钟的相关寄存器。

注 1. 实时时钟的相关寄存器：RTCSEC、RTCMIN、RTCHR、RTCWK、RTCCR1、RTCCR2、RTCCSR、RTCSEC、RTCMIN、RTCCR

### 32.16.2 寄存器的设定（时间数据等）

只有在实时时钟停止振荡时才能写以下的寄存器和位：

- RTCSEC、RTCMIN、RTCHR、RTCWK、RTCCR2 寄存器
- RTCCR1 寄存器的 H12H24 位和 RTCPM 位
- RTCCSR 寄存器的 RCS0~RCS4 位

所谓实时时钟停止振荡是指 RTCCR1 寄存器的 TSTART 位和 TCSTF 位都为“0”（实时时钟停止振荡）时的状态。

另外，必须在设定上述寄存器和位的最后（实时时钟开始计数前）设定 RTCCR2 寄存器。

请参照“图 20.4 时间和天的变更步骤（比较 1 模式或者不使用比较模式）”和“图 20.5 时间和天的变更步骤（比较 2 模式或者比较 3 模式）”。

### 32.16.3 寄存器的设定（比较数据）

必须在 RTCSEC 寄存器的 BSY 位为“0”（不是在更新数据）时写以下的寄存器和位：

- RRTCCSEC、RTCCMIN、RTCCHR 寄存器

### 32.16.4 实时时钟模式的时间读取步骤

在实时时钟模式中，必须在 RTCSEC 寄存器的 BSY 位为“0”（不是在更新数据）时，读时间数据（注1）的位。

在读多个寄存器时，如果在读某个寄存器后到读另一个寄存器前更新数据，就会读到错误的时间。

避免上述错误的读取步骤例子如下所示：

- 使用中断的方法  
在实时时钟的周期中断程序内，从时间数据的位中读所需的内容。
- 程序监视方法1  
通过程序监视 RTCTIC 寄存器的 IR 位，如果此位变为“1”（发生周期中断请求），就从时间数据的位中读所需的内容。
- 程序监视方法2  
(1) 监视 BSY 位。  
(2) 如果 BSY 位变为“1”，就在此位变为“0”之前监视此位（BSY 位为“1”的时间约为 62.5ms）。  
(3) 如果 BSY 位变为“0”，就从时间数据的位中读所需的内容。
- 读取结果 2 次相同时的采用方法  
(1) 从时间数据的位中读所需的内容。  
(2) 读和(1)相同的位，比较内容。  
(3) 如果相同，就作为正确的值采用，否则就重复读，直到读取值和前一次的值相同为止。

另外，在读多个寄存器时，尽量连续读。

注 1. 时间数据的位如下：

RTCSEC 寄存器的 SC12 ~ SC10 位和 SC03 ~ SC00 位

RTCCMIN 寄存器的 MN12 ~ MN10 位和 MN03 ~ MN00 位

RTCCHR 寄存器的 HR11 ~ HR10 位和 HR03 ~ HR00 位

RTCWK 寄存器的 WK2 ~ WK0 位

RTCCR1 寄存器的 RTCPM 位

## 32.17 使用遥控器信号接收功能时的注意事项

### 32.17.1 PMCi 运行的开始 / 停止

PMCiCON0 寄存器的 EN 位能控制 PMCi 运行的开始 / 停止，PMCiCON2 寄存器的 ENFLG 位表示运行已经开始或者停止。

如果将 EN 位置 “1”（运行开始），PMCi 电路就开始运行，ENFLG 位变为 “1”。在将 EN 位置 “1” 后到 ENFLG 位变为 “1” 为止，最多需要 2 个计数源周期。在此期间，不能存取除 ENFLG 位以外的 PMCi 相关寄存器（表 22.3 ~ 表 22.4 的 “寄存器结构（PMCi 电路）” 中所示的寄存器）。

同样，如果将 EN 位置 “0”（运行停止），PMCi 电路就停止运行，ENFLG 位变为 “0”（运行停止）。在将 EN 位置 “0” 后到 ENFLG 位变为 “0” 为止，最多需要 1 个计数源周期。

### 32.17.2 读寄存器的步骤

如果在以下寄存器的数据发生变化时读寄存器，读取值就有可能为不定值。

PMCiCON2 寄存器和 PMCiSTS 寄存器的各标志、PMCiTIM 寄存器、PMC0DAT0 ~ PMC0DAT5 寄存器、PMCiBC 寄存器、PMC0RBIT 寄存器

为了避免此问题，必须按照以下的方法读这些寄存器。

#### 图形匹配模式的情况

- 使用中断的方法

预先将 PMCiINT 寄存器的 DRINT 位置 “1”（允许数据接收结束中断），在 PMCi 中断程序内读这些寄存器。

- 程序监视方法 1

预先将 PMCiINT 寄存器的 DRINT 位置 “1”（允许数据接收结束中断），通过程序监视 PMCiIC 寄存器的 IR 位，如果 IR 位变为 “1”（发生中断请求），就读这些寄存器。

- 程序监视方法 2

(1) 监视 PMCiSTS 寄存器的 DRFLG 位。

(2) 如果 DRFLG 位变为 “1”，就在此位变为 “0” 之前监视此位。

(3) 如果 DRFLG 位变为 “0”，就读所需的内容。

#### 输入捕捉模式的情况

- 使用中断的方法

预先将 PMCiINT 寄存器的 TIMINT 位置 “1”（允许定时器测量中断），在 PMCi 中断程序内读这些寄存器。

- 程序监视方法 1

预先将 PMCiINT 寄存器的 TIMINT 位置 “1”（允许定时器测量中断），通过程序监视 PMCiIC 寄存器的 IR 位，如果 IR 位变为 “1”（发生中断请求），就读这些寄存器。

## 32.18 使用串行接口 UART<sub>i</sub> (i=0 ~ 2,5 ~ 7) 时的注意事项

### 32.18.1 有关多个模式的共同事项

#### 32.18.1.1 SD 的影响

当 TB2SC 寄存器的 IVPCR1 位为“1”（允许通过  $\overline{SD}$  引脚输入进行三相输出的强制截止）时，如果给  $\overline{SD}$  引脚输入“L”电平，以下的引脚就变为高阻抗状态。

对象引脚：P7\_2/CLK2/TA1OUT/V、P7\_3/ $\overline{CTS2}$ / $\overline{RTS2}$ /TA1IN/ $\overline{V}$ 、P7\_4/TA2OUT/W、P7\_5/TA2IN/ $\overline{W}$   
P8\_0/TA4OUT/RXD5/SCL5/U、P8\_1/TA4IN/ $\overline{CTS5}$ / $\overline{RTS5}$ /U

### 32.18.2 时钟同步串行 I/O 模式

#### 32.18.2.1 发送 / 接收

在选择外部时钟和  $\overline{RTS}$  功能时，如果进入可接收状态， $\overline{RTSi}$  (i=0 ~ 2,5 ~ 7) 引脚的输出电平就变为“L”电平，将可接收状态通知发送侧。如果开始接收， $\overline{RTSi}$  引脚的输出电平就变为“H”电平。因此，如果将  $\overline{RTSi}$  引脚连接发送侧的  $\overline{CTSi}$  引脚，发送和接收的时序就能同步。在选择内部时钟时， $\overline{RTS}$  功能无效。

#### 32.18.2.2 发送

在选择外部时钟的情况下，必须在 UiC0 寄存器 (i=0 ~ 2,5 ~ 7) 的 CKPOL 位为“0”（在发送 / 接收时钟的下降沿输出发送数据，在上升沿输入接收数据）并且外部时钟为“H”电平的条件下，或者在 CKPOL 位为“1”（在发送 / 接收时钟的上升沿输出发送数据，在下降沿输入接收数据）并且外部时钟为“L”电平的条件下，满足以下条件：

- UiC1 寄存器的 TE 位为“1”（允许发送）。
- UiC1 寄存器的 TI 位为“0”（UiTB 寄存器有数据）。
- 在选择  $\overline{CTS}$  功能时， $\overline{CTSi}$  引脚的输入为“L”电平。

#### 32.18.2.3 接收

时钟同步串行 I/O 通过发送器的运行产生移位时钟。因此，即使只用于接收也必须进行发送的设定。在接收时，虚拟数据从 TXDi 引脚 (i=0 ~ 2,5 ~ 7) 输出到外部。

在选择内部时钟时，如果将 UiC1 寄存器的 TE 位置“1”（允许发送）并且将虚拟数据设定到 UiTB 寄存器，就产生移位时钟；在选择外部时钟时，如果将 TE 位置“1”，将虚拟数据设定到 UiTB 寄存器并且将外部时钟输入到 CLKi 引脚，就产生移位时钟。

在连续接收数据时，如果 UiC1 寄存器的 RI 位为“1”（UiRB 寄存器有数据）并且 UART<sub>i</sub> 接收寄存器已有下一个接收数据，就发生溢出错误并且 UiRB 寄存器的 OER 位变为“1”（发生溢出错误）。此时，UiRB 寄存器的值为不定值，所以在发生溢出错误时，必须通过发送侧和接收侧的程序重新发送以前的数据。在发生溢出错误时，SiRIC 寄存器的 IR 位不变。

在连续接收数据时，必须在每次接收时将虚拟数据设定到 UiTB 寄存器的低位字节。

在选择外部时钟的情况下，必须在 CKPOL 位为“0”并且外部时钟为“H”电平的条件下，或者在 CKPOL 位为“1”并且外部时钟为“L”电平的条件下，满足以下条件：

- UiC1 寄存器的 RE 位为“1”（允许接收）。
- UiC1 寄存器的 TE 位为“1”（允许发送）。
- UiC1 寄存器的 TI 位为“0”（UiTB 寄存器有数据）。

### 32.18.3 异步串行 I/O (UART) 模式

#### 32.18.3.1 发送 / 接收

在选择外部时钟和  $\overline{\text{RTS}}$  功能时，如果进入可接收状态， $\overline{\text{RTSi}}$  ( $i=0 \sim 2,5 \sim 7$ ) 引脚的输出电平就变为“L”电平，将可接收状态通知发送侧。如果开始接收， $\overline{\text{RTSi}}$  引脚的输出电平就变为“H”电平。因此，如果将  $\overline{\text{RTSi}}$  引脚连接发送侧的  $\overline{\text{CTS}}$  引脚，发送和接收的时序就能同步。在选择内部时钟时， $\overline{\text{RTS}}$  功能无效。

#### 32.18.3.2 发送

在选择外部时钟的情况下，必须在  $\text{UiC0}$  寄存器 ( $i=0 \sim 2,5 \sim 7$ ) 的  $\text{CKPOL}$  位为“0”（在发送 / 接收时钟的下降沿输出发送数据，在上升沿输入接收数据）并且外部时钟为“H”电平的状态下，或者在  $\text{CKPOL}$  位为“1”（在发送 / 接收时钟的上升沿输出发送数据，在下降沿输入接收数据）并且外部时钟为“L”电平的状态下，满足以下条件：

- $\text{UiC1}$  寄存器的  $\text{TE}$  位为“1”（允许发送）。
- $\text{UiC1}$  寄存器的  $\text{TI}$  位为“0”（ $\text{UiTB}$  寄存器有数据）。
- 在选择  $\overline{\text{CTS}}$  功能时， $\overline{\text{CTS}}$  引脚的输入为“L”电平。

### 32.18.4 特殊模式 (I<sup>2</sup>C 模式)

#### 32.18.4.1 开始条件和停止条件的生成

在生成开始条件、停止条件、重新开始条件时，必须在将  $\text{UiSMR4}$  寄存器 ( $i=0 \sim 2,5 \sim 7$ ) 的  $\text{STSPSEL}$  位置“0”后至少等待 1/2 个发送 / 接收时钟周期，然后将各条件生成位 ( $\text{STAREQ}$ 、 $\text{RSTAREQ}$ 、 $\text{STPREQ}$ ) 从“0”置为“1”。

#### 32.18.4.2 IR 位

在更改以下的位后，必须将  $\text{UARTi}$  的各中断控制寄存器的  $\text{IR}$  位置“0”（无中断请求）。

$\text{UiMR}$  寄存器的  $\text{SMD2} \sim \text{SMD0}$  位、 $\text{UiSMR}$  寄存器的  $\text{IICM}$  位、  
 $\text{UiSMR2}$  寄存器的  $\text{IICM2}$  位、 $\text{UiSMR3}$  寄存器的  $\text{CKPH}$  位

### 32.18.5 特殊模式 4 (SIM 模式)

在解除复位后，如果将  $\text{U2C1}$  寄存器的  $\text{U2IRS}$  位置“1”（发送结束）并且将  $\text{U2ERE}$  位置“1”（输出错误信号），就产生发送中断请求。因此，在使用  $\text{SIM}$  模式时，必须在进行上述设定后将  $\text{IR}$  位置“0”（无中断请求）。

## 32.19 使用串行接口 SI/O3 和 SI/O4 时的注意事项

### 32.19.1 禁止 SOUTi 输出时的 SOUTi 引脚电平

如果将 SiC 寄存器的 SMi2 位置 “1”（禁止 SOUTi 输出），对象引脚就为高阻抗状态，与使用的功能无关。

### 32.19.2 外部时钟的控制

在每次输入外部时钟时进行移位。因此，在结束第 8 位数据的发送和接收后，必须先读写 SiTRR 寄存器，然后输入发送和接收下一个数据的时钟。

### 32.19.3 寄存器的存取（使用外部时钟时）

当 SiC 寄存器的 SMi6 位为 “0”（外部时钟）时，必须在以下的条件下写 SiC 寄存器的 SMi7 位和 SiTRR 寄存器：

- SiC 寄存器的 SMi4 位为 “0”（在发送/接收时钟的下降沿输出发送数据，在上升沿输入接收数据）时：CLKi 输入为 “H” 电平。
- SMi4 位为 “1”（在发送/接收时钟的上升沿输出发送数据，在下降沿输入接收数据）时：CLKi 输入为 “L” 电平。

### 32.19.4 SiTRR 寄存器的存取

必须在停止发送和接收时将发送数据写到 SiTRR 寄存器，或者在停止发送和接收时从 SiTRR 寄存器读接收数据。

在输出第 8 位数据时，SiIC 寄存器的 IR 位变为 “1”（有中断请求）。

当 S34C2 寄存器的 SM26（SOUT3）位和 SM27（SOUT4）为 “0”（发送后为高阻抗）时，如果在发生中断请求后立刻将发送数据写到 SiTRR 寄存器，就在写 SiTRR 寄存器后，SOUTi 引脚变为高阻抗状态，能缩短发送数据的保持时间。

### 32.19.5 引脚功能的转换（使用内部时钟时）

在 SiC（i=3,4）寄存器的 SMi2 位为 “0”（SOUTi 输出）并且 SMi6 位为 “1”（内部时钟）的状态下，如果将 SMi3 位从 “0”（输入/输出端口）改为 “1”（SOUTi 输出、CLKi 功能），就有可能在约 10ns 后 SMi7 位设定的 SOUTi 初始值被输出到 SOUTi 引脚。此后，SOUTi 引脚为高阻抗状态。

在将 SMi3 位从 “0” 改为 “1” 时，如果从 SOUTi 引脚的输出电平发生问题，就必须通过 SMi7 位设定 SOUTi 的初始值。

### 32.19.6 复位后的运行（选择外部时钟时）

在复位后，当 SiC 寄存器的 SMi6 位为 “0”（外部时钟）时，如果给 CLKi 引脚输入 8 位的外部时钟，SiIC 寄存器的 IR 位就变为 “1”（有中断请求）。即使 SiC 寄存器的 SMi3 位为 “0”（串行接口无效），也可能在给 SiTRR 寄存器写值之前发生此现象。

## 32.20 使用多主控 I<sup>2</sup>C-bus 接口时的注意事项

### 32.20.1 CPU 时钟的限制

当 CM0 寄存器的 CM07 位为 “1”（CPU 时钟为副时钟）时，不能存取“表 25.4 寄存器结构”中所示的寄存器。必须在将 CM07 位置 “0”（主时钟或者内部振荡器时钟）后进行存取。

### 32.20.2 寄存器的存取

表示存取 I<sup>2</sup>C 电路的各控制寄存器时的注意事项。“发送和接收过程中”是指从（发送 / 接收从属地址或者 1 字节数据的）1 个时钟的上升沿到 ACK 时钟的下降沿（当 ACKCLK 位为 “0”（无 ACK 时钟）时，到第 8 个时钟的下降沿）为止。

#### 32.20.2.1 S00 寄存器

不能在发送和接收过程中写此寄存器。

#### 32.20.2.2 S1D0 寄存器

不能在发送和接收过程中改写 IHR 位以外的位。

#### 32.20.2.3 S20 寄存器

不能在发送和接收过程中改写 ACKBIT 位以外的位。

#### 32.20.2.4 S3D0 寄存器

- 不能对此寄存器使用位处理指令（读-改-写指令）。
- 必须在 S1D0 寄存器的 ES0 位为 “0”（禁止 I<sup>2</sup>C 电路）时改写 ICK1 ~ ICK0 位。

#### 32.20.2.5 S4D0 寄存器

必须在 S1D0 寄存器的 ES0 位为 “0”（禁止 I<sup>2</sup>C 电路）时改写 ICK4 ~ ICK2 位。

#### 32.20.2.6 S10 寄存器

- 不能对此寄存器使用位处理指令（读-改-写指令）。
- 不能在 MST 位和 TRX 位发生变化时写此寄存器。

MST 位和 TRX 位的变化时序如“图 25.13 开始条件的检测” ~ “图 25.15 从属地址 / 数据的发送 / 接收结束时的运行”所示。

## 32.21 使用 CEC (Consumer Electronics Control) 功能时的注意事项

### 32.21.1 寄存器和位的操作

CEC 功能的寄存器和位与计数源同步运行。如果通过程序更改寄存器的值，寄存器的内容就立即被改写，而内部电路要等待计数源的时序才运行。因此，如果要继续更改相同位的值或者读因受其他位的影响而发生值变化的位，就必须至少等待 1 个计数源周期。

例 1) 继续更改相同位的值的情况

1. 将位的值改为“0”。
2. 至少等待 1 个计数源周期。
3. 将相同位的值改为“1”

例 2) 读因受其他位的影响而发生值变化的位的情况

(在设定为禁止接收后，确认 CECFLG 寄存器的 CRERRFLG 位是否为“0”(未检测到接收错误)。)

1. 将 CECC3 寄存器的 CRXDEN 位置“0”(禁止接收)。
2. 至少等待 1 个计数源周期。
3. 读 CECFLG 寄存器的 CRERRFLG 位。

## 32.22 使用 A/D 转换器时的注意事项

### 32.22.1 模拟输入的选择

当  $VCC1 \geq VCC2$  时，必须进行以下的设定：

模拟输入电压 (AN\_0 ~ AN\_7、ANEX0、ANEX1)  $\leq VCC1$

模拟输入电压 (AN0\_0 ~ AN0\_7、AN2\_0 ~ AN2\_7)  $\leq VCC2$

在使用键输入中断时，AN4 ~ AN7 (4 个引脚) 都不能用作模拟输入引脚 (如果模拟输入电压变为“L”电平，就产生键输入中断请求)。

### 32.22.2 $\phi$ AD 的频率

必须将  $\phi$ AD 至少设定为 2MHz。上限如下所示，必须在此范围内使用：

当  $4.0 \leq VCC1 \leq 5.5V$  时， $\phi$ AD  $\leq 25MHz$ 。

当  $3.2 \leq VCC1 \leq 4.0V$  时， $\phi$ AD  $\leq 16MHz$ 。

当  $3.0 \leq VCC1 \leq 3.2V$  时， $\phi$ AD  $\leq 10MHz$ 。

### 32.22.3 引脚的处理

为了防止噪声引起的误动作和闩锁以及减小转换误差，必须在 AVCC 引脚、VREF 引脚、模拟输入引脚 (AN<sub>i</sub> (i=0~7)、ANEX<sub>i</sub>、AN0<sub>i</sub>、AN2<sub>i</sub>) 和 AVSS 引脚之间分别插入电容器。同样，也必须在 VCC1 引脚和 VSS 引脚之间插入电容器。各引脚的处理例子如图 32.9 所示。

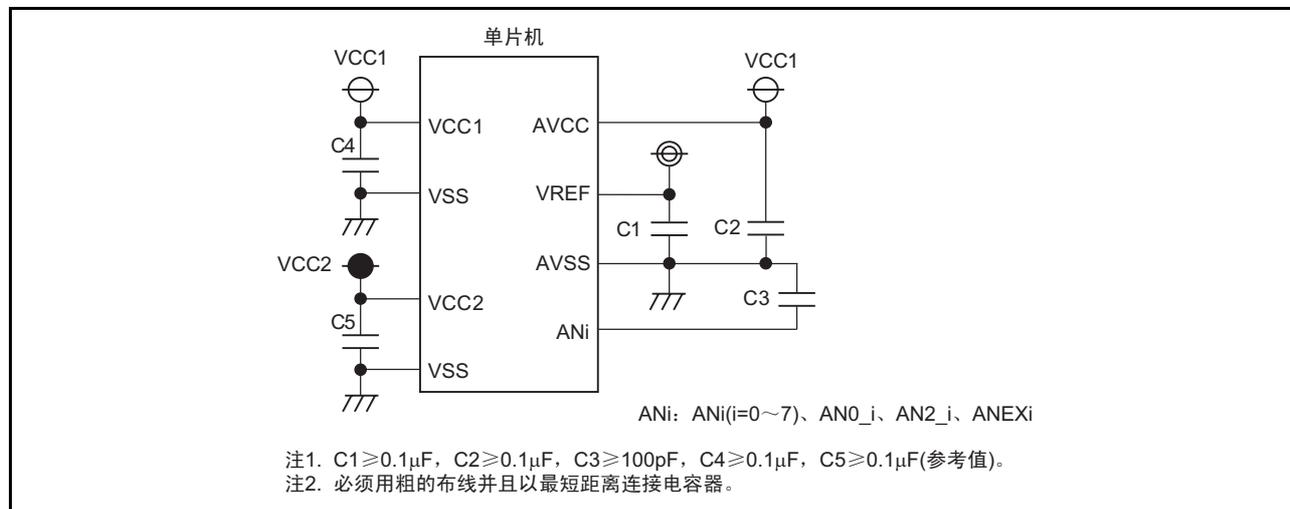


图 32.9 各引脚的处理例子

### 32.22.4 寄存器的存取

必须在停止 A/D 转换时（发生触发前）写 ADCON0 寄存器（bit6 除外）、ADCON1 寄存器和 ADCON2 寄存器。

必须在停止 AD 转换后，将 ADSTBY 位从“1”置为“0”。

### 32.22.5 A/D 转换开始

如果将 ADCON1 寄存器的 ADSTBY 位从“0”（停止 A/D 转换）置为“1”（能进行 A/D 转换），就必须在至少经过 1 个  $\phi_{AD}$  周期后开始 A/D 转换。

### 32.22.6 A/D 运行模式的变更

如果更改 A/D 运行模式，就必须通过 ADCON0 寄存器的 CH2~CH0 位或者 ADCON1 寄存器的 SCAN1~SCAN0 位重新选择模拟输入引脚。

### 32.22.7 强制结束时的状态

如果在 A/D 转换过程中，通过程序将 ADCON0 寄存器的 ADST 位置“0”（停止 A/D 转换）强制结束时，A/D 转换器的转换结果就为不定值。另外，不进行 A/D 转换的 AD<sub>i</sub> 寄存器的值也有可能为不定值。因此，如果在进行 A/D 转换时，通过程序将 ADST 位置“0”，就不能使用全部的 AD<sub>i</sub> 寄存器的值。

### 32.22.8 A/D 断路检测辅助功能

断路时的转换结果因外接电路而不同，所以必须在根据系统进行充分的评估后使用此功能。当  $VCC1 > VCC2$  时，不能使用此功能。

在更改 AINRST 寄存器后开始 A/D 转换时，必须按照以下的步骤进行：

1. 更改 AINRST 寄存器的 AINRST1 ~ AINRST0 位。
2. 等待 1 个  $\phi_{AD}$  周期。
3. 将 ADCON0 寄存器的 ADST 位置 “1”（开始 A/D 转换）。

### 32.22.9 A/D 转换结束的检测方法

如果要在单次模式或者单次扫描模式中检测 A/D 转换的结束，就必须使用 ADIC 寄存器的 IR 位。在不使用中断时，必须在检测后通过程序将 IR 位置 “0”。

在通过程序给 ADCON0 寄存器的 ADST 位写 “1” 后，此位会在开始的处理时间（参照“表 27.7 各 A/D 转换项目的周期数”）后变为 “1”（开始 A/D 转换），如果在写 “1” 后立刻读此位，就有可能读到 “0”（停止 A/D 转换）。

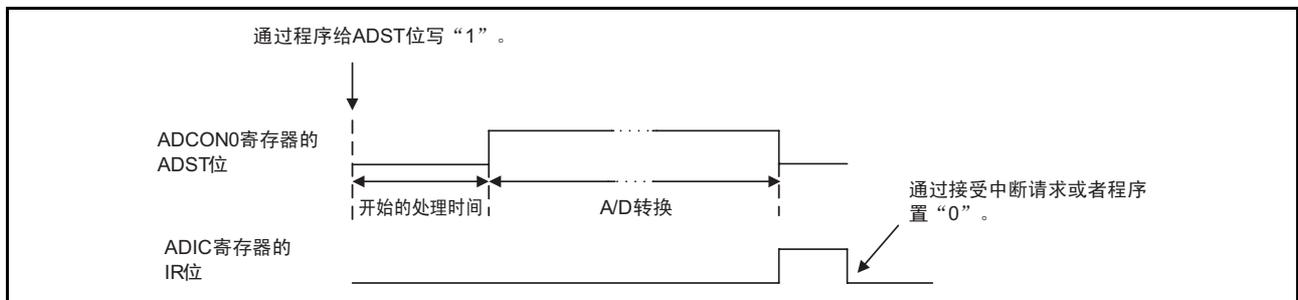


图 32.10 ADST 位的操作

### 32.22.10 重复模式、重复扫描模式 0 和重复扫描模式 1

在这些模式中，如果在 AD<sub>i</sub> 寄存器（ $i=0 \sim 7$ ）值的改写期间读 AD<sub>i</sub> 寄存器，就有可能读到不定值。因此，必须通过多次读 AD<sub>i</sub> 寄存器来判断读到的值是否有效。不定值的读取期间为 1 个 fAD 周期。

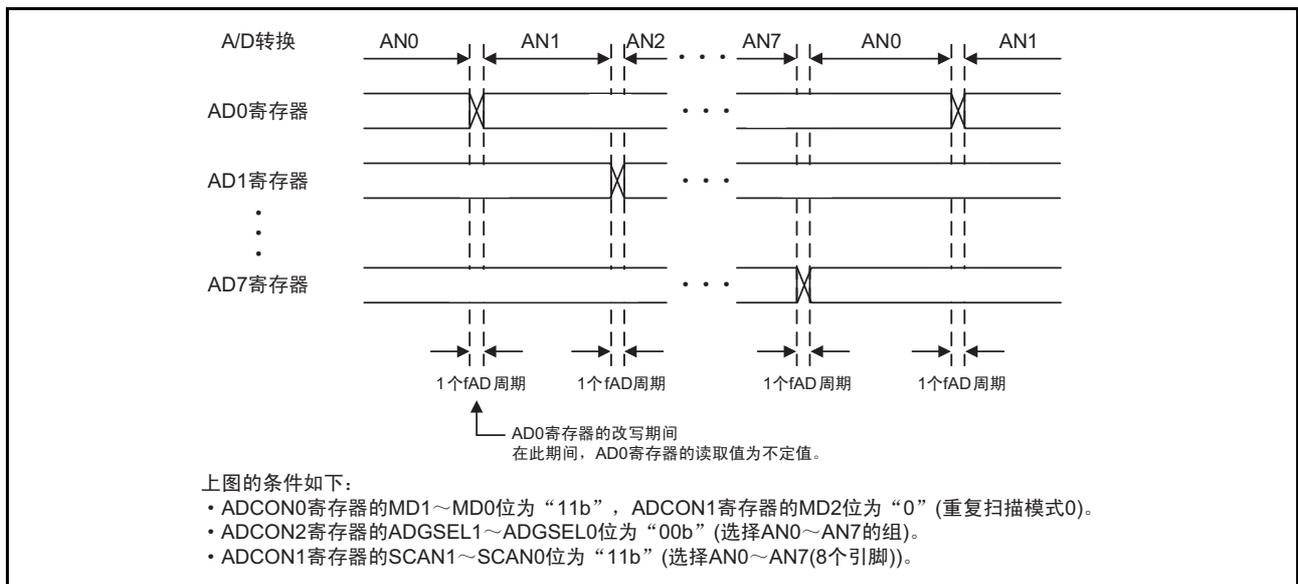


图 32.11 AD<sub>i</sub> 寄存器值的改写期间

## 32.23 使用 D/A 转换器时的注意事项

### 32.23.1 不使用 D/A 转换器的情况

在不使用 D/A 转换器时，为了减小不必要的消耗电流，必须将  $DAiE$  位 ( $i=0 \sim 1$ ) 置“0”（禁止输出）并且将  $DAi$  寄存器置“00h”，使电流不流过 R-2R 的电阻。

## 32.24 使用闪存时的注意事项

### 32.24.1 闪存改写的禁止功能

地址 0FFFDh、0FFFE3h、0FFFEb、0FFFEFh、0FFFF3h、0FFFF7h、0FFFFBh 是保存 ID 码的地址。如果将错误数据写到这些地址，就无法在标准串行输入 / 输出模式中读写闪存。

0FFFFFh 地址是 OFS1 地址。如果将错误数据写到此地址，就无法在并行输入 / 输出模式中读写闪存。这些地址被分配到固定向量的向量地址 (H)。

### 32.24.2 读数据闪存

当  $2.7V \leq VCC1 \leq 3.0V$  并且  $f(BCLK) \geq 16MHz$  时，或者  $3.0V < VCC1 \leq 5.5V$  并且  $f(BCLK) \geq 20MHz$  时，执行数据闪存中的程序以及读数据闪存的数据需要 1 个等待。必须通过 PM1 寄存器的 PM17 位或者 FMR17 位设定为 1 个等待。

### 32.24.3 CPU 改写模式

#### 32.24.3.1 运行速度

在进入 CPU 改写模式 (EW0、EW1 模式) 前，必须通过 CM0 寄存器的 CM06 位和 CM1 寄存器的 CM17 ~ CM16 位，将 CPU 时钟设定为不超过 10MHz。必须将 PM1 寄存器的 PM17 位置“1”（有等待）。

#### 32.24.3.2 禁止使用的指令

在 EW0 模式中，不能使用以下的指令：

UND 指令、INTO 指令、JMPS 指令、JSRS 指令、BRK 指令

#### 32.24.3.3 中断 (EW0 模式和 EW1 模式通用)

- 因为地址匹配中断的向量被分配在 ROM，所以不能在执行命令的过程中使用地址匹配中断。
- 因为固定向量被分配在块 0，所以不能在自动擦除块 0 的过程中使用非屏蔽中断。

#### 32.24.3.4 改写 (EW0 模式)

在对保存改写控制程序的块进行改写的过程中，如果电源电压降低，改写控制程序就不能被正常地改写，以后有可能无法改写闪存。此时，必须使用标准串行输入 / 输出模式或者并行输入 / 输出模式。

#### 32.24.3.5 改写 (EW1 模式)

不能对保存改写控制程序的块进行改写。

#### 32.24.3.6 DMA 传送

在 EW1 模式中，不能在 FMR0 寄存器的 FMR00 位为“0”（自动编程和自动擦除的期间）时进行 DMA 传送。

### 32.24.3.7 等待模式

在转移到等待模式时，必须在将 FMR01 位置 “0”（CPU 改写模式无效）后执行 WAIT 指令。

### 32.24.3.8 停止模式

在转移到停止模式时，必须在将 FMR01 位置 “0”（CPU 改写模式无效）并且禁止 DMA 传送后，执行将 CM10 位置 “1”（停止模式）的指令。

### 32.24.3.9 低功耗模式和内部振荡器低功耗模式

当 CM05 位为 “1”（主时钟停止振荡）时，不能执行以下的命令：

- 编程命令
- 块擦除命令
- 锁定位编程命令
- 读锁定位状态命令
- 块空白检查命令

### 32.24.3.10 PM13 位

在 FMR0 寄存器的 FMR01 位为 “1”（CPU 改写模式有效）期间，PM1 寄存器的 PM13 位为 “1”。如果将 FMR01 位置 “0”（CPU 改写模式无效），PM13 位就恢复为原来的值。如果在 CPU 改写模式中更改 PM13 位，就在将 FMR01 位置 “0” 后反映更改后的值。

### 32.24.3.11 执行改写控制程序的区域

在 CPU 改写模式中，PM1 寄存器的 PM10 位和 PM13 位为 “1”。必须在内部 RAM，或者在 PM10 位和 PM13 位都为 “1” 时能使用的外部区域，执行改写控制程序。在 PM13 位为 “0” 并且使用 4M 字节模式时，不能使用存取空间的扩展区域（40000h ~ BFFFFh）。

### 32.24.3.12 编程 / 擦除次数和执行时间

编程命令、块擦除命令和锁定位编程命令的执行时间随着编程 / 擦除次数而变长。

### 32.24.3.13 自动擦除和自动编程的暂停

如果暂停编程命令、块擦除命令或者锁定位编程命令，就必须擦除该块。必须在擦除后再次执行编程命令、块擦除命令和锁定位编程命令。

这些命令被以下的复位或者中断所暂停：

- 复位
- NMI 中断、看门狗定时器中断、振荡停止 / 再振荡检测中断、电压监视 1 中断和电压监视 2 中断

## 32.24.4 标准串行输入 / 输出模式

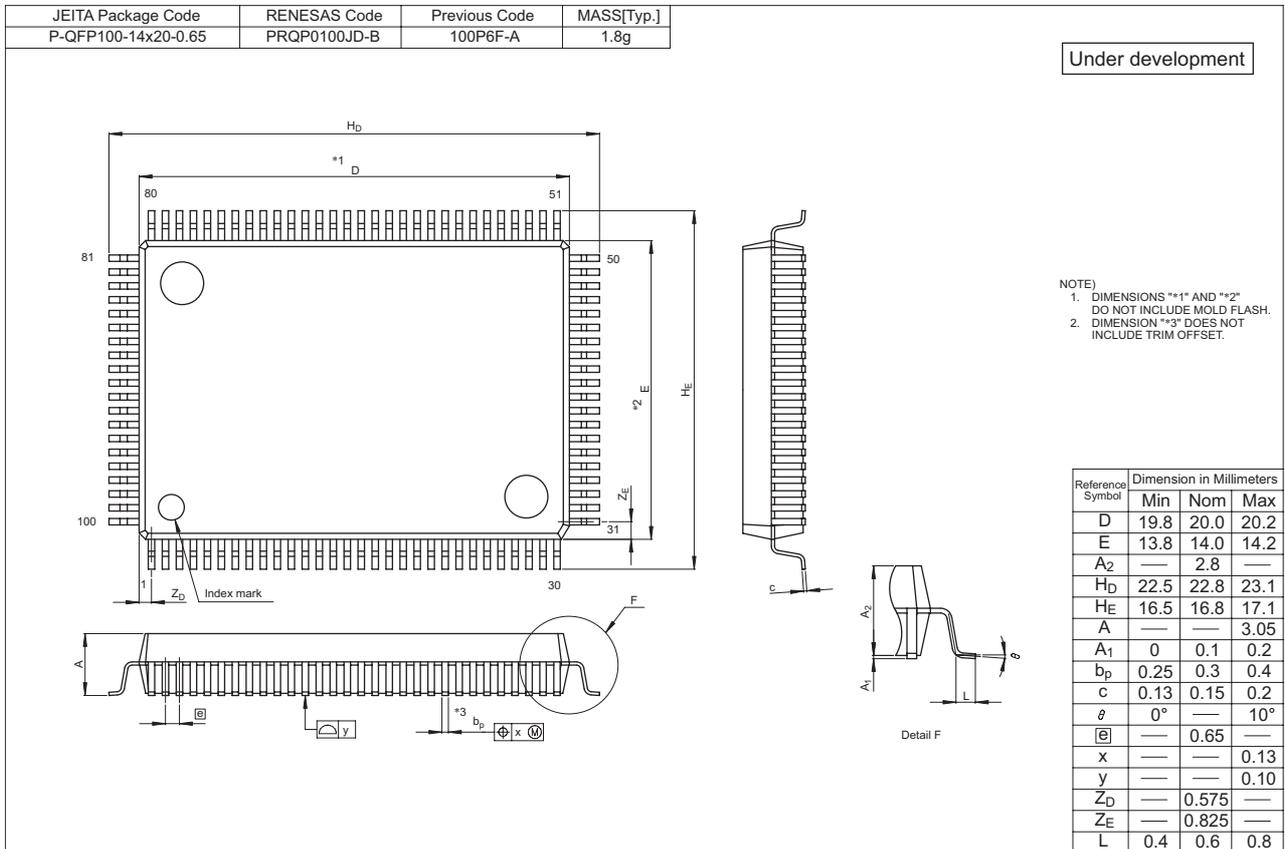
### 32.24.4.1 用户引导模式

在标准串行输入 / 输出模式后使用用户引导模式时，必须在使用标准串行输入 / 输出模式后切断电源，再重新接通电源（必须为冷启动）。此时，如果具备用户引导模式的条件，就进入用户引导模式。

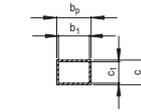
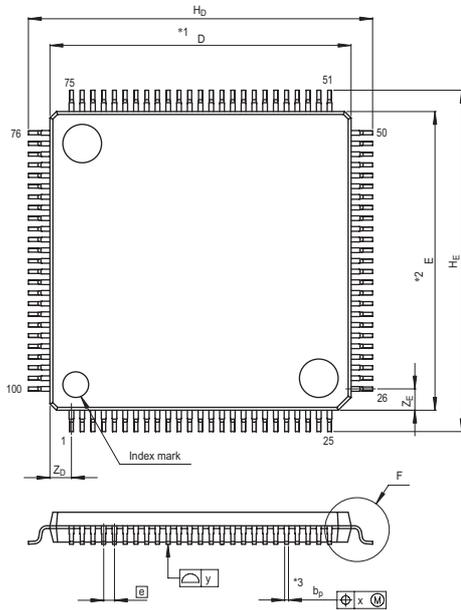
# 附录

## 附录 1. 封装尺寸图

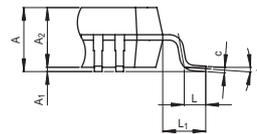
有关封装尺寸图的最新版和安装的信息，登载在瑞萨科技的主页的“封装”栏目中。



JEITA Package Code	RENESAS Code	Previous Code	MASS[Typ.]
P-LQFP100-14x14-0.50	PLQP0100KB-A	100P6Q-A / FP-100U / FP-100UV	0.6g



Terminal cross section



Detail F

NOTE)  
 1. DIMENSIONS \*\*1\* AND \*\*2\* DO NOT INCLUDE MOLD FLASH.  
 2. DIMENSION \*\*3\* DOES NOT INCLUDE TRIM OFFSET.

Reference Symbol	Dimension in Millimeters		
	Min	Nom	Max
D	13.9	14.0	14.1
E	13.9	14.0	14.1
A <sub>2</sub>	—	1.4	—
H <sub>D</sub>	15.8	16.0	16.2
H <sub>E</sub>	15.8	16.0	16.2
A	—	—	1.7
A <sub>1</sub>	0.05	0.1	0.15
b <sub>p</sub>	0.15	0.20	0.25
b <sub>1</sub>	—	0.18	—
c	0.09	0.145	0.20
c <sub>1</sub>	—	0.125	—
θ	0°	—	8°
ⓐ	—	0.5	—
x	—	—	0.08
y	—	—	0.08
Z <sub>D</sub>	—	1.0	—
Z <sub>E</sub>	—	1.0	—
L	0.35	0.5	0.65
L <sub>1</sub>	—	1.0	—



**O**

OFS1 .....	42, 61, 195, 558
ONSF .....	226

**P**

P0 ~ P10 .....	157
PCLKR .....	79, 220, 260, 389, 443, 453
PCR .....	156, 173, 504, 522
PD0 ~ PD10 .....	158
PDRF .....	287
PFCR .....	288
PLC0 .....	80
PM0 .....	40, 73, 111
PM1 .....	112
PM2 .....	81, 167
PMC0BC .....	357
PMC0CON0 .....	346
PMC0CON1 .....	348
PMC0CON2 .....	349
PMC0CON3 .....	350
PMC0CPC .....	359
PMC0CPD .....	359
PMC0D0PMAX .....	356
PMC0D0PMIN .....	356
PMC0D1PMAX .....	356
PMC0D1PMIN .....	356
PMC0DAT0 .....	358
PMC0DAT1 .....	358
PMC0DAT2 .....	358
PMC0DAT3 .....	358
PMC0DAT4 .....	358
PMC0DAT5 .....	358
PMC0HDPMAX .....	355
PMC0HDPMIN .....	355
PMC0IC .....	168
PMC0INT .....	354
PMC0RBIT .....	357
PMC0STS .....	351
PMC0TIM .....	357
PMC1BC .....	357
PMC1CON0 .....	346
PMC1CON1 .....	348
PMC1CON2 .....	349
PMC1CON3 .....	350
PMC1D0PMAX .....	356
PMC1D0PMIN .....	356
PMC1D1PMAX .....	356
PMC1D1PMIN .....	356
PMC1HDPMAX .....	355
PMC1HDPMIN .....	355
PMC1IC .....	168
PMC1INT .....	354
PMC1STS .....	351
PMC1TIM .....	357
PPWFS1 .....	262

PPWFS2 .....	262
PRCR .....	37
PRG2C .....	114
PWMCON0 .....	336
PWMCON1 .....	338
PWMFS .....	222
PWMPRE0 .....	337
PWMPRE1 .....	337
PWMREG0 .....	337
PWMREG1 .....	337
PUR0 .....	154
PUR1 .....	155
PUR2 .....	156

**R**

RMAD0 .....	172
RMAD1 .....	172
RMAD2 .....	172
RMAD3 .....	172
RSTFR .....	41
RTCCHR .....	323
RTCCIC .....	168
RTCCMIN .....	322
RTCCR1 .....	317
RTCCR2 .....	319
RTCCSEC .....	321
RTCCSR .....	320
RTCHR .....	315
RTCMIN .....	314
RTCSEC .....	313
RTCTIC .....	168
RTCWK .....	316

**S**

S00 .....	454
S0D0 .....	455
S0D1 .....	455
S0D2 .....	455
S0RIC .....	168
S0TIC .....	168
S10 .....	467
S11 .....	471
S1D0 .....	456
S1RIC .....	168
S1TIC .....	168
S20 .....	458
S2D0 .....	460
S2RIC .....	168
S2TIC .....	168
S34C2 .....	445
S3BRG .....	445
S3C .....	444
S3D0 .....	461
S3IC .....	169

S3TRR	444
S4BRG	445
S4C	444
S4D0	465
S4IC	169
S4TRR	444
S5RIC	168
S5TIC	168
S6RIC	168
S6TIC	168
S7RIC	168
S7TIC	168
SAR0	201
SAR1	201
SAR2	201
SAR3	201
SCLDAIC	168

**T**

TA0	224
TA0IC	168
TA0MR	228
TA1	224, 281
TA11	225, 281
TA1IC	168
TA1MR	228
TA2	224, 281
TA21	225, 281
TA2IC	168
TA2MR	228
TA3	224
TA3IC	168
TA3MR	228
TA4	224, 281
TA41	225, 281
TA4IC	168
TA4MR	228
TABSR	225, 264
TACS0	221
TACS1	221
TACS2	221
TAOW	223
TAPOFS	222
TB0	261
TB01	261
TB0IC	168
TB0MR	264
TB1	261
TB11	261
TB1IC	168
TB1MR	264
TB2	261, 281
TB21	261
TB2IC	168
TB2MR	264
TB2SC	286

TB3	261
TB31	261
TB3IC	168
TB3MR	264
TB4	261
TB41	261
TB4IC	168
TB4MR	264
TB5	261
TB51	261
TB5IC	168
TB5MR	264
TBCS0	263
TBCS1	263
TBCS2	263
TBCS3	263
TBSR	264
TCR0	202
TCR1	202
TCR2	202
TCR3	202
TPRC	288
TRGSR	227

**U**

U0BCNIC	168
U0BRG	392
U0C0	393
U0C1	394
U0MR	392
U0RB	390
U0SMR	396
U0SMR2	397
U0SMR3	398
U0SMR4	399
U0TB	389
U1BCNIC	168
U1BRG	392
U1C0	393
U1C1	394
U1MR	392
U1RB	390
U1SMR	396
U1SMR2	397
U1SMR3	398
U1SMR4	399
U1TB	389
U2BRG	392
U2C0	393
U2C1	394
U2MR	392
U2RB	390
U2SMR	396
U2SMR2	397
U2SMR3	398
U2SMR4	399

---

U2TB.....	389
U5BCNIC.....	168
U5BRG.....	392
U5C0.....	393
U5C1.....	394
U5MR.....	392
U5RB.....	390
U5SMR.....	396
U5SMR2.....	397
U5SMR3.....	398
U5SMR4.....	399
U5TB.....	389
U6BCNIC.....	168
U6BRG.....	392
U6C0.....	393
U6C1.....	394
U6MR.....	392
U6RB.....	390
U6SMR.....	396
U6SMR2.....	397
U6SMR3.....	398
U6SMR4.....	399
U6TB.....	389
U7BCNIC.....	168
U7BRG.....	392
U7C0.....	393
U7C1.....	394
U7MR.....	392
U7RB.....	390
U7SMR.....	396
U7SMR2.....	397
U7SMR3.....	398
U7SMR4.....	399
U7TB.....	389
UCON.....	395
UDF.....	228

**V**

VCR1.....	53
VCR2.....	54
VD1LS.....	55
VW0C.....	56
VW1C.....	57
VW2C.....	59, 192
VWCE.....	55

**W**

WDC.....	194
WDTR.....	193
WDTS.....	194

修订记录	M16C/64A 群硬件手册
------	----------------

Rev.	发行日	修订内容	
		页	修订处
1.00	2009.09.16	—	初版发行

---

**瑞萨 16 位单片机  
硬件手册  
M16C/64A 群**

Publication Date: Rev.1.00, Sep. 16, 2009  
Published by: Sales Strategic Planning Div.  
Renesas Technology Corp.  
Edited by: Customer Support Department  
Global Strategic Communication Div.  
Renesas Solutions Corp.

**Renesas Technology Corp.** Sales Strategic Planning Div. Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100-0004, Japan

---



**RENESAS SALES OFFICES**

<http://www.renesas.com>

Refer to "<http://www.renesas.com/en/network>" for the latest and detailed information.

**Renesas Technology America, Inc.**

450 Holger Way, San Jose, CA 95134-1368, U.S.A  
Tel: <1> (408) 382-7500, Fax: <1> (408) 382-7501

**Renesas Technology Europe Limited**

Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.  
Tel: <44> (1628) 585-100, Fax: <44> (1628) 585-900

**Renesas Technology (Shanghai) Co., Ltd.**

Unit 204, 205, AZIA Center, No.1233 Lujiazui Ring Rd, Pudong District, Shanghai, China 200120  
Tel: <86> (21) 5877-1818, Fax: <86> (21) 6887-7858/7898

**Renesas Technology Hong Kong Ltd.**

7th Floor, North Tower, World Finance Centre, Harbour City, Canton Road, Tsimshatsui, Kowloon, Hong Kong  
Tel: <852> 2265-6688, Fax: <852> 2377-3473

**Renesas Technology Taiwan Co., Ltd.**

10th Floor, No.99, Fushing North Road, Taipei, Taiwan  
Tel: <886> (2) 2715-2888, Fax: <886> (2) 3518-3399

**Renesas Technology Singapore Pte. Ltd.**

1 Harbour Front Avenue, #06-10, Keppel Bay Tower, Singapore 098632  
Tel: <65> 6213-0200, Fax: <65> 6278-8001

**Renesas Technology Korea Co., Ltd.**

Kukje Center Bldg. 18th Fl., 191, 2-ka, Hangang-ro, Yongsan-ku, Seoul 140-702, Korea  
Tel: <82> (2) 796-3115, Fax: <82> (2) 796-2145

**Renesas Technology Malaysia Sdn. Bhd**

Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No.18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia  
Tel: <603> 7955-9390, Fax: <603> 7955-9510



M16C/64A群



瑞萨电子株式会社