

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

SH7211 CPUボード M3A-HS11

ユーザーズマニュアル

ルネサス32 ビットRISC マイクロコンピュータ

SuperH™ RISC engine ファミリ / SH7211 グループ

本資料ご利用に際しての留意事項

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認頂きますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意下さい。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会下さい。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないで下さい。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行なうもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願い致します。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断り致します。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会下さい。

目次

| | |
|---|------|
| 第1章 概要 | 1-1 |
| 1.1 概要 | 1-2 |
| 1.2 構成 | 1-2 |
| 1.3 外部仕様 | 1-3 |
| 1.4 外観 | 1-4 |
| 1.5 M3A-HS11ブロック図 | 1-5 |
| 1.6 M3A-HS11ボード概観図 | 1-6 |
| 1.7 M3A-HS11メモリマッピング | 1-8 |
| 1.8 絶対最大定格 | 1-11 |
| 1.9 動作条件 | 1-11 |
| 第2章 機能仕様 | 2-1 |
| 2.1 機能概略 | 2-2 |
| 2.2 CPU | 2-3 |
| 2.3 メモリ | 2-4 |
| 2.3.1 SH7211内蔵メモリ | 2-4 |
| 2.3.2 SDRAM | 2-4 |
| 2.3.3 SRAM | 2-7 |
| 2.3.4 EEPROM | 2-10 |
| 2.4 シリアルポートインタフェース | 2-11 |
| 2.5 入出力ポート | 2-12 |
| 2.6 電源回路 | 2-14 |
| 2.7 クロックモジュール | 2-15 |
| 2.8 リセットモジュール | 2-16 |
| 2.9 割り込みスイッチ | 2-16 |
| 2.10 E10A-USBインタフェース | 2-17 |
| 第3章 操作仕様 | 3-1 |
| 3.1 M3A-HS11コネクタ概要 | 3-2 |
| 3.1.1 H-UDIコネクタ (J1、J2) | 3-3 |
| 3.1.2 シリアルポートコネクタ (J3) | 3-5 |
| 3.1.3 電源コネクタ (J4) | 3-6 |
| 3.1.4 SH7211用外部電源供給コネクタ (J5、J6) | 3-7 |
| 3.1.5 A/D,D/Aコネクタ (J7) | 3-8 |
| 3.1.6 拡張コネクタ (J8-J12) | 3-9 |
| 3.2 スイッチ、LED概要 | 3-15 |
| 3.2.1 電源切り替え用ジャンパ (JP1、JP2) | 3-16 |
| 3.2.2 AVCC、AVREF切り替え用ジャンパ (JP3、JP4) | 3-17 |
| 3.2.3 スイッチ、LED機能 | 3-18 |
| 3.3 M3A-HS11外形寸法 | 3-20 |

M3A-HS11接続図

空きページです

第1章
概要

1.1 概要

M3A-HS11は、ルネサステクノロジオリジナルマイクロコンピュータSH7211の機能・性能評価及び、アプリケーションソフトウェアの開発・評価を行なうためのCPUボードです。SH7211のデータバス、アドレスバス、内蔵周辺機能の端子は拡張コネクタへ接続されており、計測機器を用いた周辺デバイスとのタイミング評価や、開発用途に合わせた拡張ボードの開発が可能です。また、ルネサステクノロジ製オンチップエミュレータE10A-USBの接続が可能です。

1.2 構成

図1.2.1にM3A-HS11を用いたシステム構成例を示します。

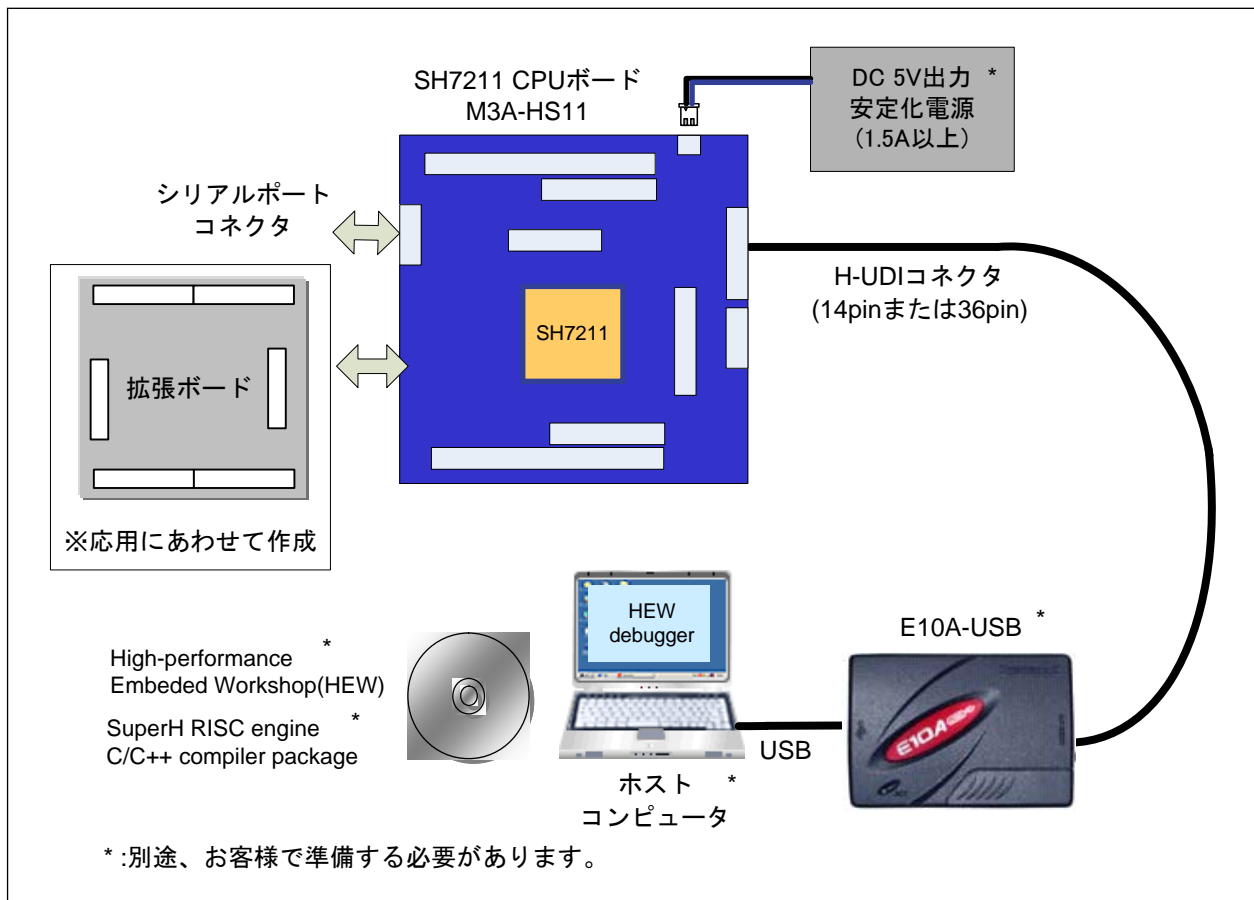


図1.2.1 M3A-HS11システム構成例

1.3 外部仕様

表1.3.1にM3A-HS11の外部仕様一覧を示します。

表1.3.1 M3A-HS11外部仕様一覧

| No. | 項目 | 内容 |
|-----|------|---|
| 1 | CPU | SH7211 <ul style="list-style-type: none"> ● 入力 (XIN) クロック : 10MHz ● CPUクロック : 最大160MHz ● バスクロック : 最大40MHz ● 内蔵メモリ <ul style="list-style-type: none"> ・フラッシュメモリ : 512KB ・RAM : 32KB |
| 2 | メモリ | <ul style="list-style-type: none"> ● SDRAM : 16Mバイト EDS1216AATA-75E ×1個 (16ビットバス幅) ● SRAM : 2Mバイト(バイト選択付SRAM) R1LV1616RSA7S ×1個 (16ビットバス幅) ● EEPROM : 128k-bit HN58X24128FPIE ×1個 (I²Cバス接続) |
| 3 | コネクタ | <ul style="list-style-type: none"> ● 拡張コネクタ (バス,I/O,VCC,GND) ● A/D、D/A用コネクタ (AN0~7,DA0~1,AVcc,AVss,AVref,AVrefvss) ● シリアルポートコネクタ (D-sub 9ピン) ● H-UDIコネクタ(14ピン) ● H-UDIコネクタ(36ピン) |
| 4 | LED | <ul style="list-style-type: none"> ● POWER LED (1個) ● ユーザLED (6個) |
| 5 | スイッチ | <ul style="list-style-type: none"> ● リセットスイッチ (1個) ● NMIスイッチ (1個) ● IRQ3スイッチ (1個) ● TPスイッチ (1個) ● システム設定用ディップスイッチ (1個 : 3極) ● ユーザ用ディップスイッチ (1個 : 4極) |
| 6 | 外形寸法 | <ul style="list-style-type: none"> ● 寸法 : 100mm × 100mm ● 実装形態 : 6層 両面実装 ● 基板構成 : 1枚 |

1.4 外観

図1.4.1にM3A-HS11の外観を示します。

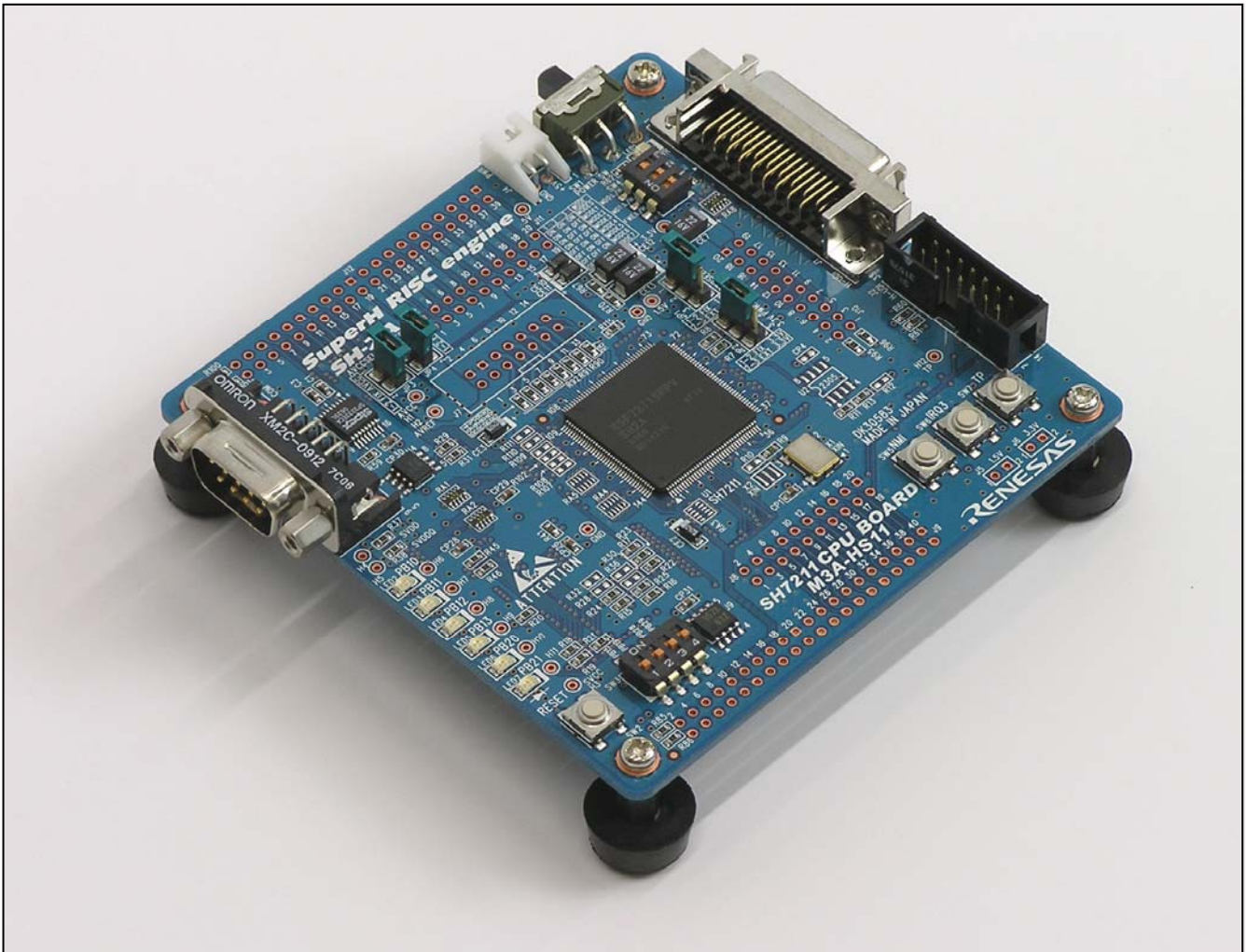


図1.4.1 M3A-HS11外観図

1.5 M3A-HS11ブロック図

図1.5.1にM3A-HS11のシステムブロック図を示します。

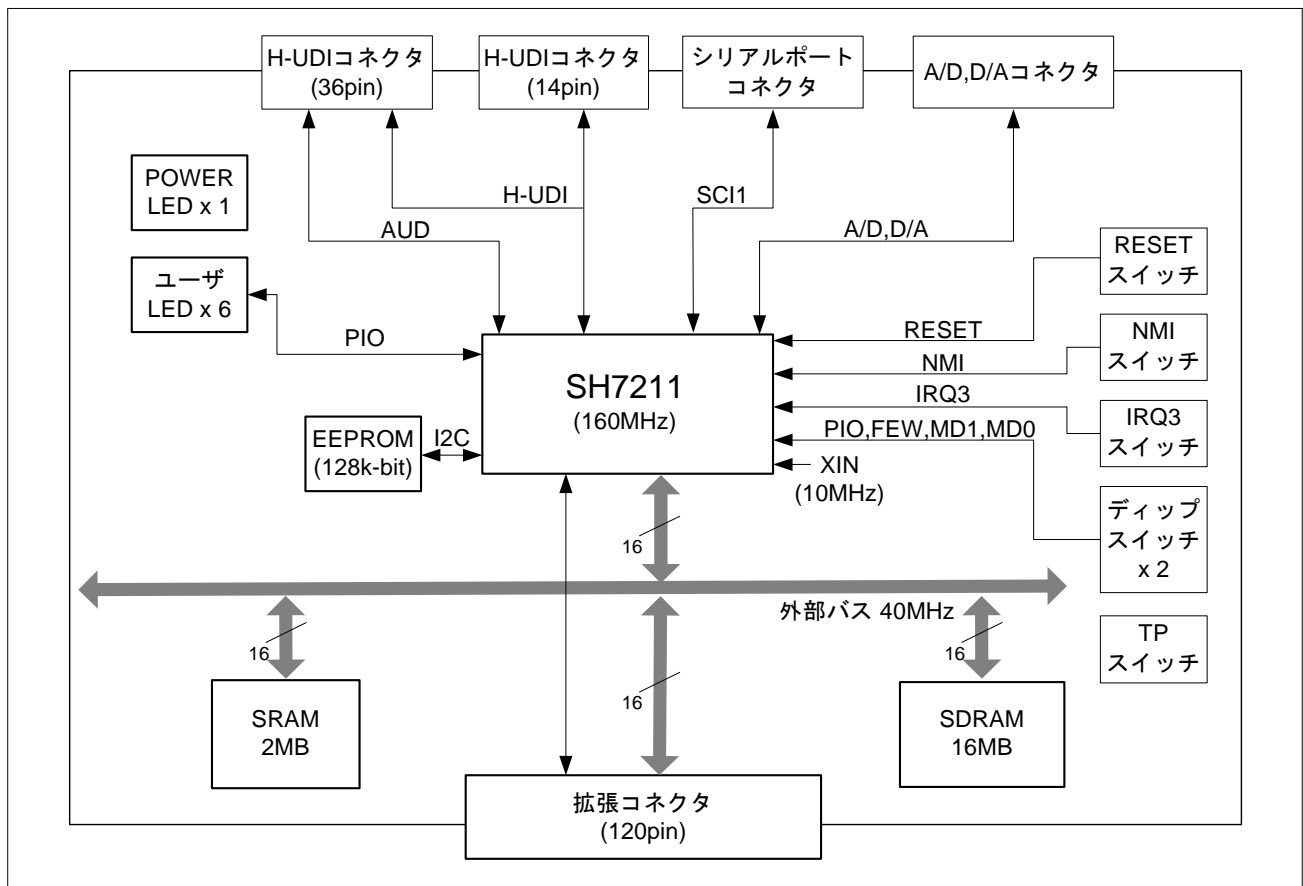


図1.5.1 M3A-HS11システムブロック図

1.6 M3A-HS11ボード概観図

図1.6.1にM3A-HS11ボード概観図を示します。

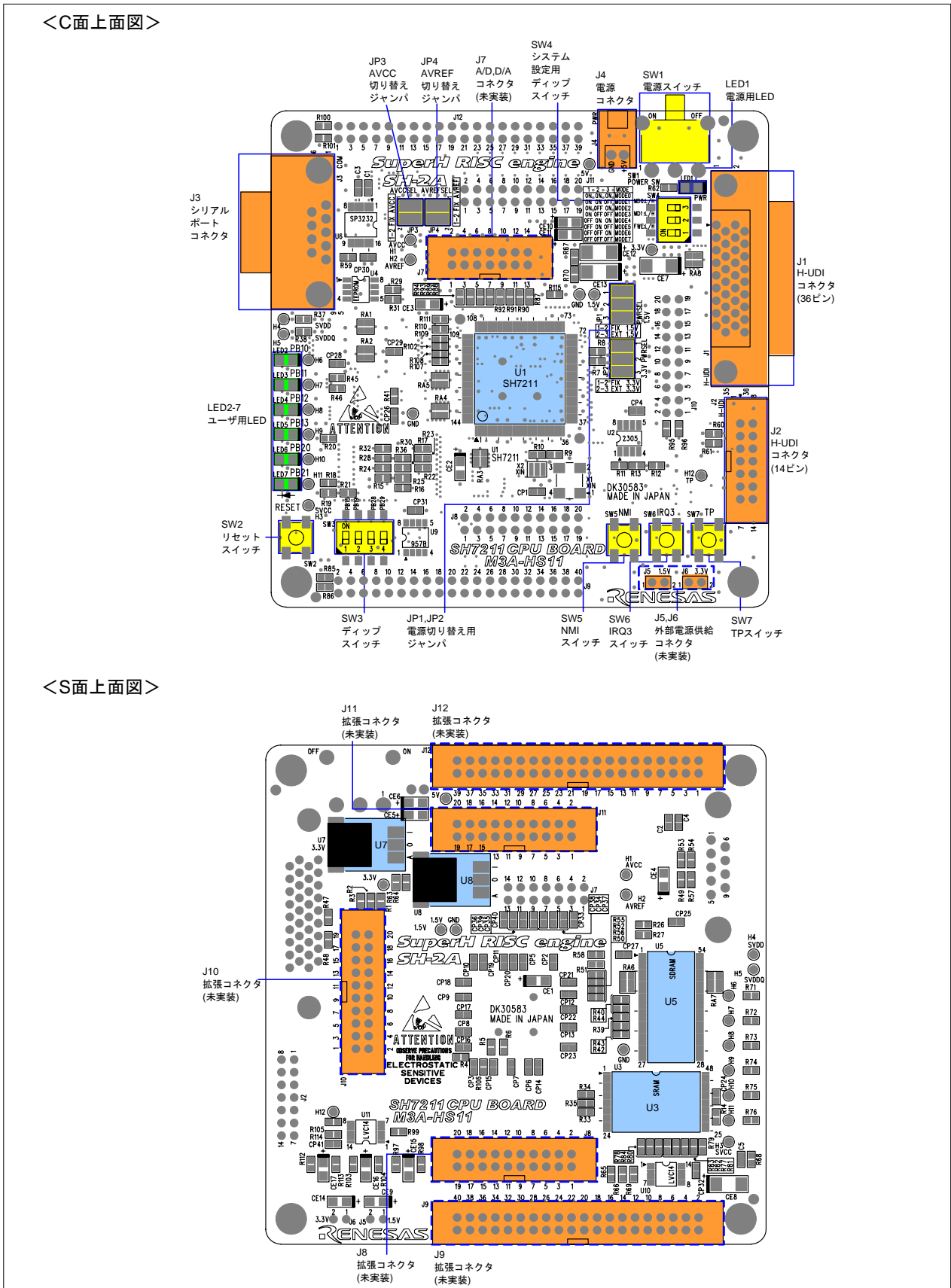


図1.6.1 M3A-HS11ボード概観図

表1.6.1にM3A-HS11の主な実装部品一覧を示します。

表1.6.1 M3A-HS11の主な実装部品一覧

| 部品番号 | 名称 | 備考 | 未実装部品推奨型名 |
|------------|-----------------|---------------------|-------------------------|
| U1 | CPU | SH7211 (ルネサス製) | |
| U2 | クロックバッファ | 未実装 | CY2305SC-1 (Cypress製) |
| U3 | SRAM | R1LV1616RSA7S | |
| U4 | EEPROM | HN58X24128FPIE | |
| U5 | SDRAM | EDS1216AATA-75E | |
| U6 | RS-232Cドライバ | SP3232ECA (Sipex) | |
| U7 | 3.3V 電圧レギュレータ | LMS1587CSX-ADJ (NS) | |
| U8 | 1.5V 電圧レギュレータ | LMS1587CSX-ADJ (NS) | |
| U9 | リセットIC | M51957BFP (ルネサス製) | |
| U10,U11 | ロジックIC | | |
| X1 | 発振器 | 10.00MHz | |
| X2 | 発振子 | 未実装 | CSTCE-G10M0 (村田製作所製) |
| J1 | H-UDIコネクタ | 36ピンタイプ | |
| J2 | H-UDIコネクタ | 14ピンタイプ | |
| J3 | シリアルポートコネクタ | | |
| J4 | 電源コネクタ | | |
| J5 | 外部電源供給用コネクタ | 未実装 | A2-2PA-2.54DSA (ヒロセ電機製) |
| J6 | 外部電源供給用コネクタ | 未実装 | A2-2PA-2.54DSA (ヒロセ電機製) |
| J7 | A/D,D/Aコネクタ | 未実装 | 7614-6002 (住友3M製) |
| J8,J10,J11 | 拡張コネクタ | 未実装 | XG4C-2031 (オムロン製) |
| J9,J12 | 拡張コネクタ | 未実装 | XG4C-4031 (オムロン製) |
| LED1 | 電源用LED | 赤色 | |
| LED2-7 | ユーザ用LED | 緑色 | |
| SW1 | 電源スイッチ | | |
| SW2 | リセットスイッチ | | |
| SW3 | ユーザ用ディップスイッチ | | |
| SW4 | システム設定用ディップスイッチ | | |
| SW5 | NMIスイッチ | | |
| SW6 | IRQ3スイッチ | | |
| SW7 | TPスイッチ | | |

1.7 M3A-HS11メモリマッピング

図1.7.1、図1.7.2、図1.7.3にM3A-HS11でのMCUモード別のSH7211メモリマッピング例を示します。

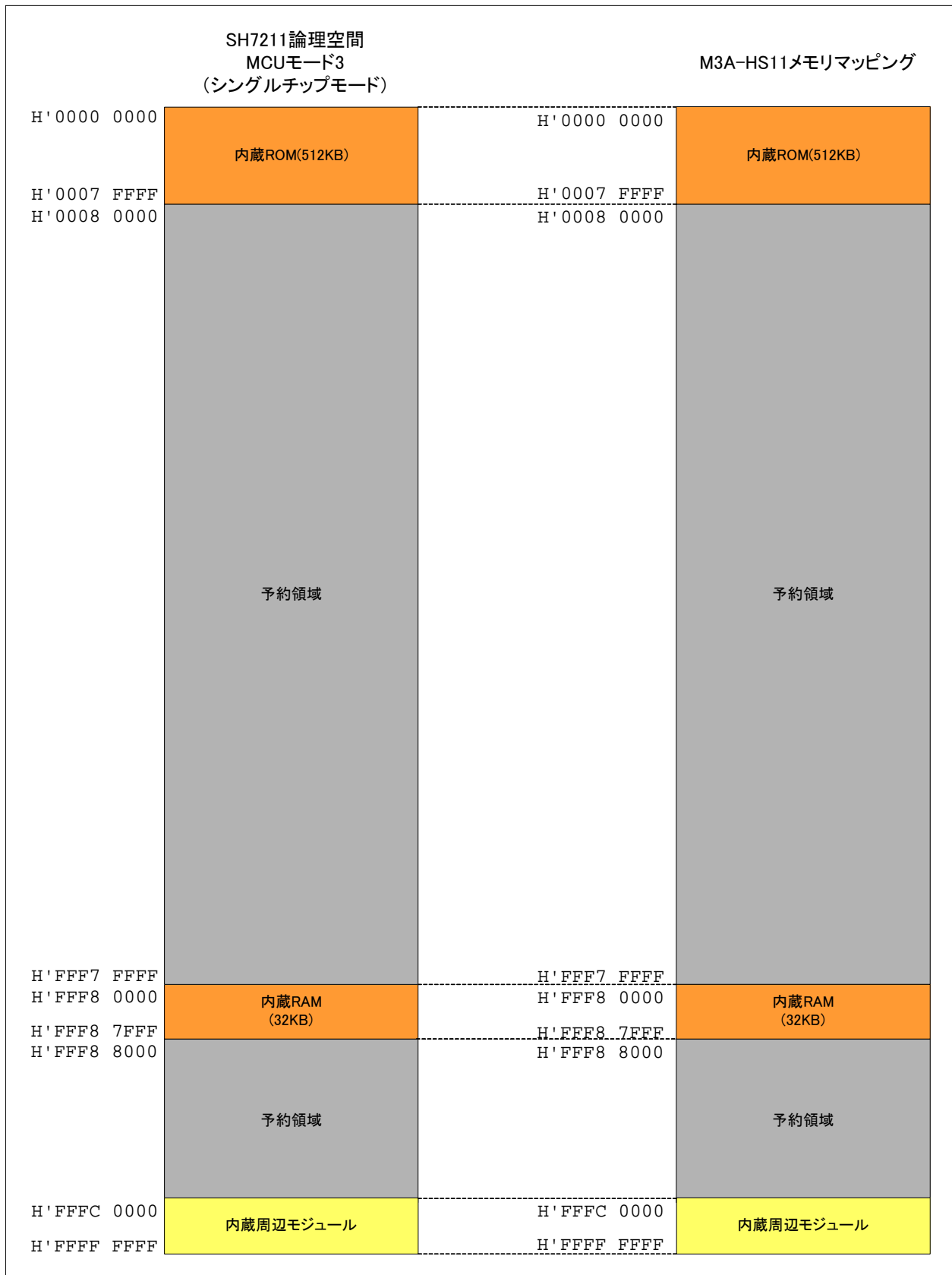


図1.7.1 SH7211メモリマッピング (MCUモード3)

| SH7211論理空間 MCUモード0、1 (内蔵ROM無効モード) | | M3A-HS11メモリマッピング | |
|---|-----------------|----------------------------|----------------------|
| H'0000 0000 | CS0空間 | H'0000 0000 | ユーザ領域 |
| H'03FF FFFF H'0400 0000 | CS1空間 | H'03FF FFFF H'0400 0000 | ユーザ領域 |
| H'07FF FFFF H'0800 0000 | CS2空間 | H'0800 0000 | ユーザ領域 |
| H'0BFF FFFF H'0C00 0000 | CS3空間 | H'0C00 0000 H'0CFF FFFF | SDRAM(16MB) ユーザ領域 |
| H'0FFF FFFF H'1000 0000 | CS4空間 | H'1000 0000 H'101F FFFF | SRAM(2MB) ユーザ領域 |
| H'13FF FFFF H'1400 0000 | CS5空間 | H'1400 0000 | ユーザ領域 |
| H'17FF FFFF H'1800 0000 | CS6空間 | H'1800 0000 | ユーザ領域 |
| H'1BFF FFFF H'1C00 0000 | CS7空間 | H'1C00 0000 | ユーザ領域 |
| H'1FFF FFFF H'2000 0000 | 予約領域 | H'2000 0000 | 予約領域 |
| H'FFF7 FFFF H'FFF8 0000 | 内蔵RAM (32KB) | H'FFF7 FFFF H'FFF8 0000 | 内蔵RAM (32KB) |
| H'FFF8 7FFF H'FFF8 8000 | 予約領域 | H'FFF8 7FFF H'FFF8 8000 | 予約領域 |
| H'FFFC 0000 H'FFFF FFFF | 内蔵周辺モジュール | H'FFFC 0000 H'FFFF FFFF | 内蔵周辺モジュール |

図1.7.2 SH7211メモリマッピング (MCUモード0,1)

| SH7211論理空間 MCUモード2 (内蔵ROM有効モード) | | M3A-HS11メモリマッピング | |
|---------------------------------------|-----------------|------------------|-----------------|
| H'0000 0000 | 内蔵ROM(512KB) | H'0000 0000 | 内蔵ROM(512KB) |
| H'0007 FFFF | 予約領域 | H'0007 FFFF | 予約領域 |
| H'0008 0000 | | H'0008 0000 | |
| H'01FF FFFF | CS0空間 | H'0200 0000 | ユーザ領域 |
| H'0200 0000 | | | |
| H'03FF FFFF | CS1空間 | H'0400 0000 | ユーザ領域 |
| H'0400 0000 | | | |
| H'07FF FFFF | CS2空間 | H'0800 0000 | ユーザ領域 |
| H'0800 0000 | | | |
| H'0BFF FFFF | CS3空間 | H'0C00 0000 | SDRAM(16MB) |
| H'0C00 0000 | | H'0CFF FFFF | ユーザ領域 |
| H'0FFF FFFF | CS4空間 | H'1000 0000 | SRAM(2MB) |
| H'1000 0000 | | H'101F FFFF | ユーザ領域 |
| H'13FF FFFF | CS5空間 | H'1400 0000 | ユーザ領域 |
| H'1400 0000 | | | |
| H'17FF FFFF | CS6空間 | H'1800 0000 | ユーザ領域 |
| H'1800 0000 | | | |
| H'1BFF FFFF | CS7空間 | H'1C00 0000 | ユーザ領域 |
| H'1C00 0000 | | | |
| H'1FFF FFFF | 予約領域 | H'2000 0000 | 予約領域 |
| H'2000 0000 | | | |
| H'FFF7 FFFF | 予約領域 | H'FFF7 FFFF | 予約領域 |
| H'FFF8 0000 | | H'FFF8 0000 | |
| H'FFF8 7FFF | 内蔵RAM (32KB) | H'FFF8 7FFF | 内蔵RAM (32KB) |
| H'FFF8 8000 | 予約領域 | H'FFF8 8000 | 予約領域 |
| H'FFFC 0000 | 内蔵周辺モジュール | H'FFFC 0000 | 内蔵周辺モジュール |
| H'FFFF FFFF | | H'FFFF FFFF | |

図1.7.3 SH7211メモリマッピング (MCUモード2)

1.8 絶対最大定格

表1.8.1にM3A-HS11の絶対最大定格を示します。

表1.8.1 M3A-HS11の絶対最大定格

| 記号 | 項目 | 定格値 | 備考 |
|--------|-----------|------------|-------------------|
| 5VCC | 5V系電源電圧 | -0.3V~6.0V | VSS基準 |
| 3VCC | 3.3V系電源電圧 | -0.3V~4.6V | VSS基準 |
| 1.5VCC | 1.5V系電源電圧 | -0.3V~2.3V | VSS基準 |
| Topr | 動作周囲温度 | -10°C~55°C | 結露なきこと、腐蝕性ガス環境は不可 |
| Tstr | 保存周囲温度 | -20°C~60°C | 結露なきこと、腐蝕性ガス環境は不可 |

【注】周囲温度とはボードに限りなく近い部分の空気の温度のことを言います。

1.9 動作条件

表1.9.1にM3A-HS11の動作条件を示します。

表1.9.1 M3A-HS11の動作条件

| 記号 | 項目 | 定格値 | 備考 |
|--------|-----------|-----------|-------------------|
| 5VCC | 5V系電源電圧 | 4.5V~5.5V | VSS基準 |
| 3VCC | 3.3V系電源電圧 | 3.0V~3.6V | VSS基準 |
| 1.5VCC | 1.5V系電源電圧 | 1.4V~1.6V | VSS基準 |
| — | ボード最大消費電流 | 2A以内 | |
| Topr | 動作周囲温度 | 0°C~50°C | 結露なきこと、腐蝕性ガス環境は不可 |

空きページです

第2章

機能仕様

2.1 機能概略

M3A-HS11は、表2.1.1に示す機能を有したSH7211 CPUボードです。

表2.1.1にM3A-HS11機能モジュール一覧を示します。

表2.1.1 M3A-HS11機能モジュール一覧

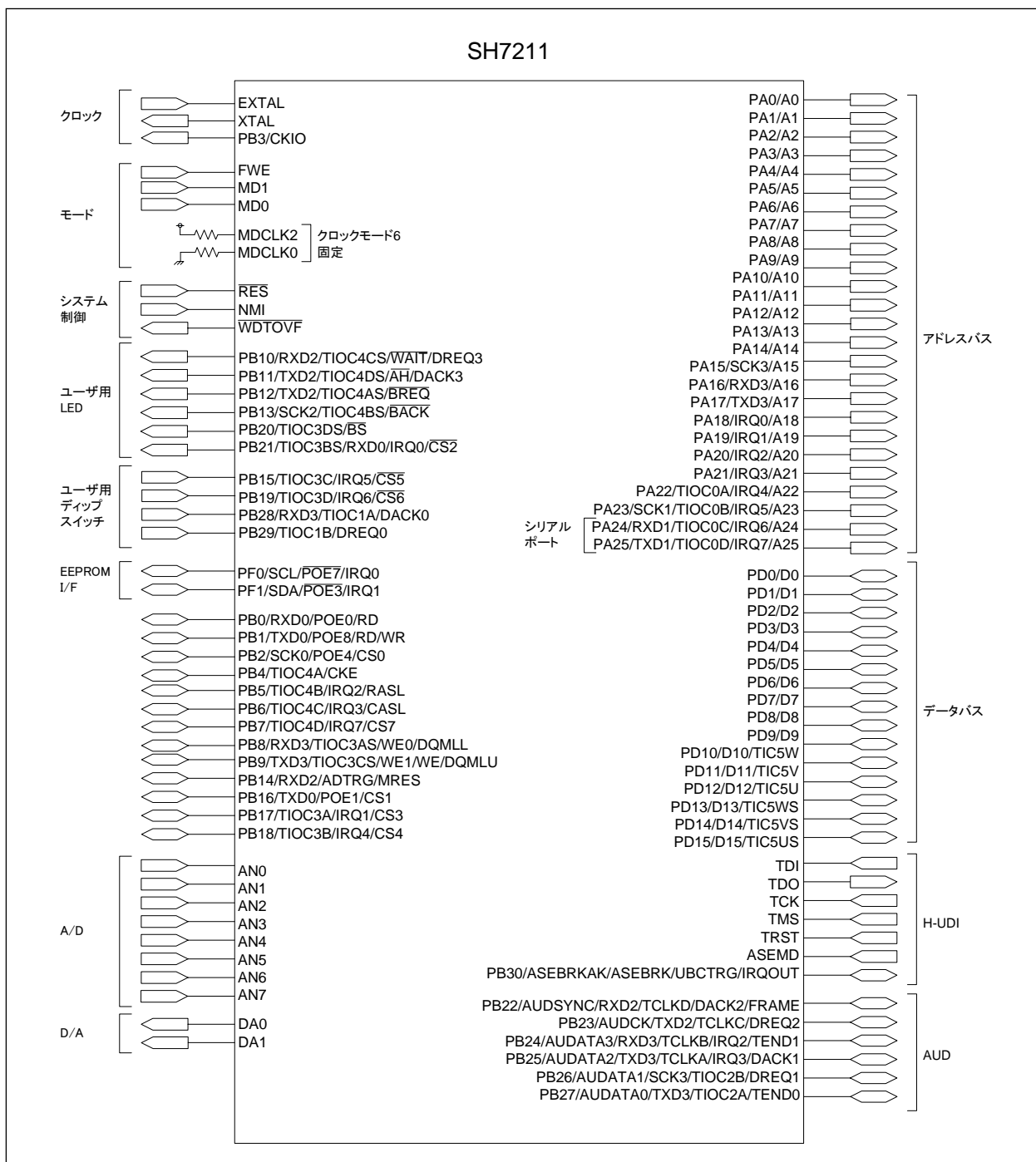
| 項番 | 機能 | 内容 |
|------|-----------------|--|
| 2.2 | CPU | SH7211 <ul style="list-style-type: none"> ● 入力 (XIN) クロック : 10MHz ● CPUクロック : 最大160MHz ● バスクロック : 最大40MHz ● 内蔵メモリ <ul style="list-style-type: none"> ・フラッシュメモリ : 512KB ・RAM : 32KB |
| 2.3 | メモリ | <ul style="list-style-type: none"> ● SDRAM : 16Mバイト EDS1216AATA-75E ×1個 (16ビットバス幅) ● SRAM : 2Mバイト (バイト選択付SRAM) R1LV1616RSA7S ×1個 (16ビットバス幅) ● EEPROM : 128k-bit HN58X24128FPIE ×1個 (I²Cバス接続) |
| 2.4 | シリアルポートインタフェース | SH7211のSCI1をシリアルポートコネクタに接続 |
| 2.5 | 入出力ポート | SH7211の入出力ポートに接続 |
| 2.6 | 電源 | M3A-HS11のシステム電源の制御 |
| 2.7 | クロックモジュール | システムクロック制御 |
| 2.8 | リセットモジュール | M3A-HS11に実装されているデバイスのリセット制御 |
| 2.9 | 割り込みスイッチ | NMI端子、IRQ3端子およびテストポートに接続 |
| 2.10 | E10A-USBインタフェース | SH7211のH-UDI/AUDをH-UDIコネクタへ接続 |
| — | 操作仕様 | コネクタ、スイッチ、LED <ul style="list-style-type: none"> ● SH7211拡張コネクタ ● スイッチ、LED ● H-UDIコネクタ 第3章にて詳細に説明 |

2.2 CPU

M3A-HS11には、CPUクロック最大160MHzで動作する32ビットRISCマイクロコンピュータSH7211が搭載されています。SH7211は、512Kバイトのフラッシュメモリ、32KバイトのRAMを内蔵しており、データ処理、機器制御等の多様な応用分野に対応することのできるマイクロコンピュータです。

M3A-HS11では、入力クロック10MHz時に、CPUクロック最大160MHz（外部バス最大40MHz）で動作させることができます。

図2.2.1にM3A-HS11におけるSH7211ブロック図を示します。



2.3 メモリ

2.3.1 SH7211内蔵メモリ

SH7211は、512Kバイトのフラッシュメモリと32KバイトのRAMを内蔵しています。

2.3.2 SDRAM

M3A-HS11には、16MバイトのSDRAMを標準実装しています。SDRAMは、SH7211に内蔵されたバスステートコントローラにより制御を行います。表2.3.1にM3A-HS11で使用しているSDRAMの仕様を示します。図2.3.1にSDRAMとの接続回路図を示します。

表2.3.1 SDRAMの仕様

| 仕様 | 内容 |
|----------|----------------------|
| 型名 | EDS1216AATA-75E |
| 構成 | 16Mバイト（16ビットバス幅）×1個 |
| 容量 | 16Mバイト |
| アクセス時間 | 5.4ns |
| CASレイテンシ | 2（バスクロック40MHz時） |
| リフレッシュ間隔 | 64ms毎の4096リフレッシュサイクル |
| ロウアドレス | A11- A0 |
| カラムアドレス | A8 - A0 |
| バンク数 | BA0, BA1で制御する4バンク動作 |

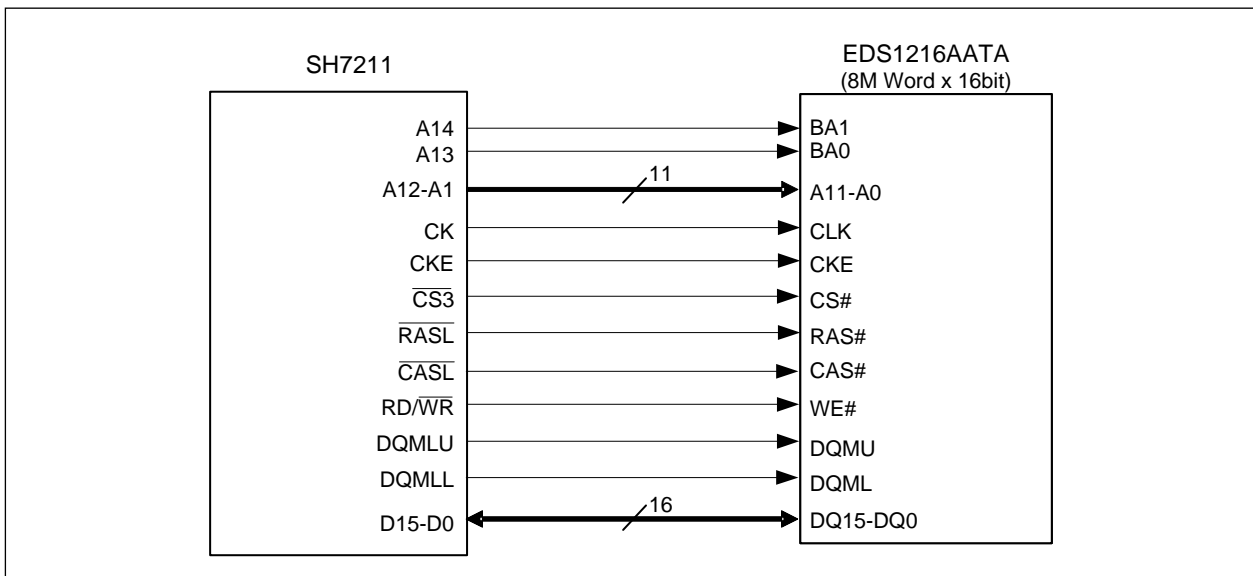


図2.3.1 SDRAMとの接続回路図

表2.3.2にSH7211のバスクロックが40MHz動作時のバスステートコントローラの設定例を示します。

表2.3.2 バスステートコントローラ設定例（CS3空間）

| ユーザ領域 | 対象デバイス | SDRAMコントローラ設定 |
|-------|-----------------|--|
| CS3 | EDS1216AATA-75E | <p>CS3空間バスコントロールレジスタ：CS3BCR 初期値：H'36DB 0600、設定値：H'1000 4400</p> <ul style="list-style-type: none"> ・ライト-リード/ライト-ライトサイクル間アイドル指定 IWW[2:0] = 001；1アイドルサイクル挿入 ・メモリ指定 TYPE[2:0] = 100；SDRAM ・データバス指定 BSZ[1:0] = 10；16ビットバス幅 <p>CS3空間ウェイトコントロールレジスタ：CS3WCR 初期値：H'0000 0500、設定値：H'0000 0000 0091</p> <ul style="list-style-type: none"> ・プリチャージ完了待ちサイクル数 WTRP[1:0] = 00；ウェイトサイクルなし ・ACTVコマンド→READ/WRITEコマンド間ウェイトサイクル数 WTRCD[1:0] = 00；ウェイトサイクルなし ・エリア3CASレイテンシ A3CL[1:0] = 01；2サイクル ・WRITE(A)コマンド→オートプリチャージ/PREコマンドサイクル数 TRWL[1:0] = 10；2サイクル ・REFコマンド/セルフリフレッシュ解除→ACTVコマンドサイクル数 WTRC[1:0] = 01；3サイクル <p>SDRAMコントロールレジスタ：SDCR 初期値：H'0000 0000、推奨設定値：H'0000 0809</p> <ul style="list-style-type: none"> ・リフレッシュ制御 RFSH = 1；リフレッシュを行う ・リフレッシュ制御 RMODE = 0；オートリフレッシュ ・バンクアクティブモード BACTV = 0；オートプリチャージモード ・エリア3ロウアドレスビット数 A3ROW[1:0] = 01；12ビット ・エリア3コラムアドレスビット数 A3COL[1:0] = 01；9ビット <p>リフレッシュタイムコントロール/ステータスレジスタ：RTCSR 初期値：H'0000 0000、推奨設定値：H'A55A 0010</p> <ul style="list-style-type: none"> ・クロックセレクト CKS[2:0] = 010；Bφ/16 ・リフレッシュ回数 RRC[2:0] = 000；1回 <p>リフレッシュタイムコンスタントレジスタ：RTCOR 初期値：H'0000 0000、推奨設定値：H'A55A 0027</p> <p>※クロックセレクトをBφ/16に設定した場合のリフレッシュ要求間隔は以下のとおりです。</p> <p>1サイクル：400nsec（40MHz/16=2.5MHz） 本SDRAMのリフレッシュ要求間隔：15.625μsec/回 15.625μsec/400nsec = 39(0x27)サイクル / リフレッシュ回数</p> |

図2.3.2にバスクロック40MHz時のSDRAMシングルリード/ライトタイミング例を示します。

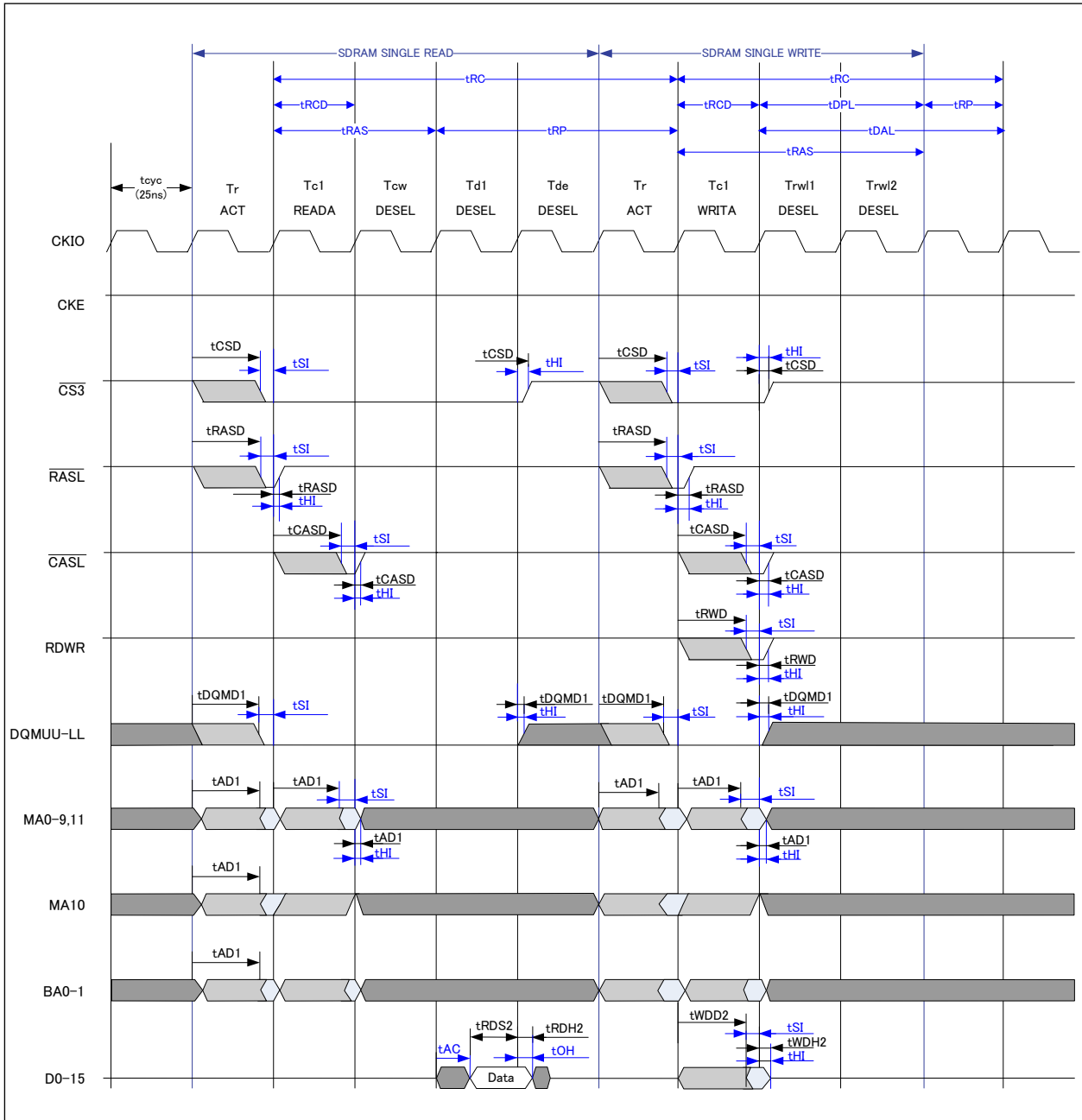


図2.3.2 SDRAMシングルリード/ライトタイミング例

2.3.3 SRAM

M3A-HS11は、標準で2MバイトのSRAMを実装しています。SRAMの制御は、SH7211に内蔵されたバスステートコントローラにより行います。

表2.3.3にSRAMの仕様概要を示します。図2.3.3にSH7211とSRAMの接続回路図を示します。

表2.3.3 SRAMの仕様概要

| 型名 | バスサイズ | 容量 | パッケージ |
|----------------|-------|------------------------|---------------------|
| R1LV1616RSA-7S | 16ビット | 2Mバイト (16ビット×1Mワード×1個) | 48ピン TSOP(20×12 mm) |

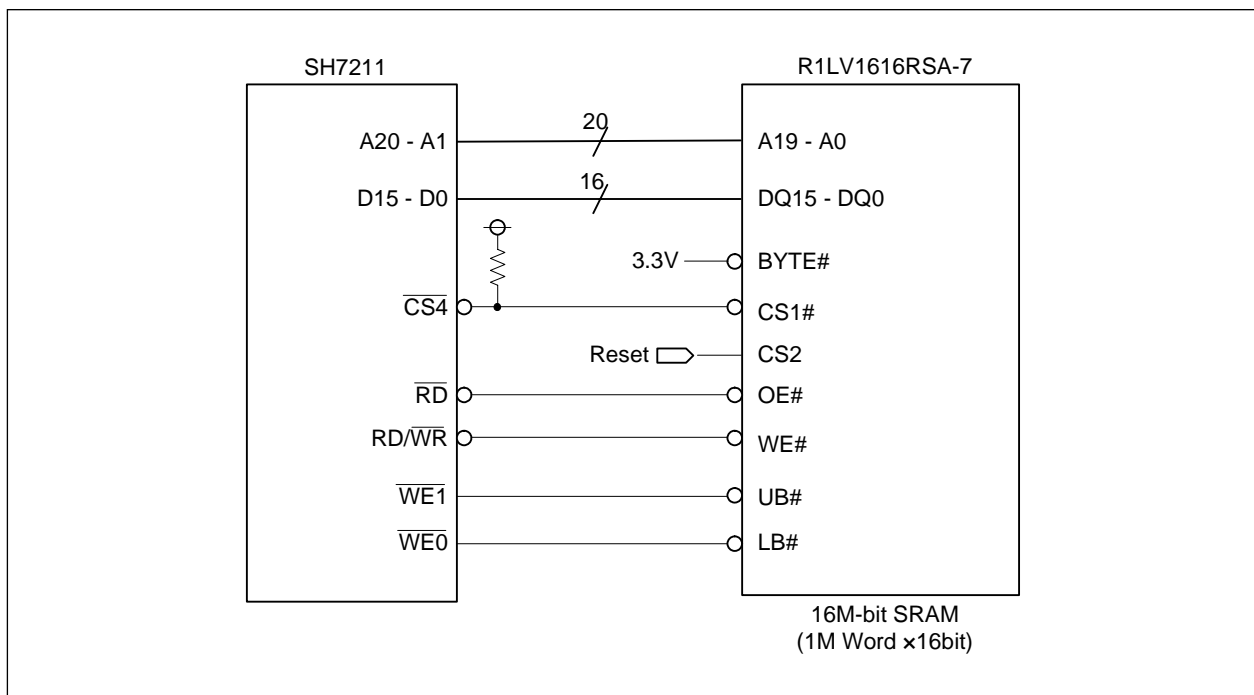


図2.3.3 SH7211とSRAMの接続回路図

表2.3.4にSH7211のバスクロックが40MHz動作時のバスステートコントローラの設定例を示します。

表2.3.4 バスステートコントローラ設定例 (CS4空間)

| ユーザ領域 | 対象デバイス | SDRAMコントローラ設定 |
|-------|----------------|--|
| CS4 | R1LV1616RSA-7S | <p>CS4空間バスコントロールレジスタ : CS4BCR 初期値 : H'36DB 0400、推奨設定値 : H'1659 3400</p> <ul style="list-style-type: none"> ・ ライト-リード/ライト-ライトサイクル間アイドル指定 IWW[2:0] = 001 ; 1アイドルサイクル挿入 ・ 別空間リード-ライトサイクル間アイドル指定 IWRWD[2:0] = 011 ; 4アイドルサイクル挿入 ・ 同一空間リード-ライトサイクル間アイドル指定 IWRWS[2:0] = 001 ; 1アイドルサイクル挿入 ・ 別空間リード-リードサイクル間アイドル指定 IWRRD[2:0] = 011 ; 4アイドルサイクル挿入 ・ 同一空間リード-リードサイクル間アイドル指定 IWRRS[2:0] = 001 ; 1アイドルサイクル挿入 ・ メモリ指定 TYPE[2:0] = 011 ; バイト選択付SRAM ・ データバス指定 BSZ[1:0] = 10 ; 16ビットバス幅 <p>CS4空間ウェイトコントロールレジスタ : CS4WCR 初期値 : H'0000 0500、推奨設定値 : H'</p> <ul style="list-style-type: none"> ・ バイト選択付きSRAM バイトアクセス選択 BAS = 1; WEnはリードライトアクセスサイクル中アサート、RDWRはライトタイミングでアサート ・ ライトアクセスウェイトサイクル数 WW[2:0] = 000 ; リードアクセスウェイト数と同じサイクル ・ アドレス、CS4アサート→RD、WEnアサート遅延サイクル数 SW[1:0] = 01 ; 1.5サイクル ・ リードアクセスウェイトサイクル数 WR[3:0] = 0011 ; 3サイクル ・ 外部ウェイトマスク指定 WM = 1 ; 外部ウェイト入力無視 ・ RD、WEnネゲート→アドレス、CS4ネゲート遅延サイクル数 HW[1:0] = 01 ; 1.5サイクル |

図2.3.4にバスクロック40MHz時のSRAMリードタイミング例を、図2.3.5にバスクロック40MHz時のSRAMライトタイミング例を示します。

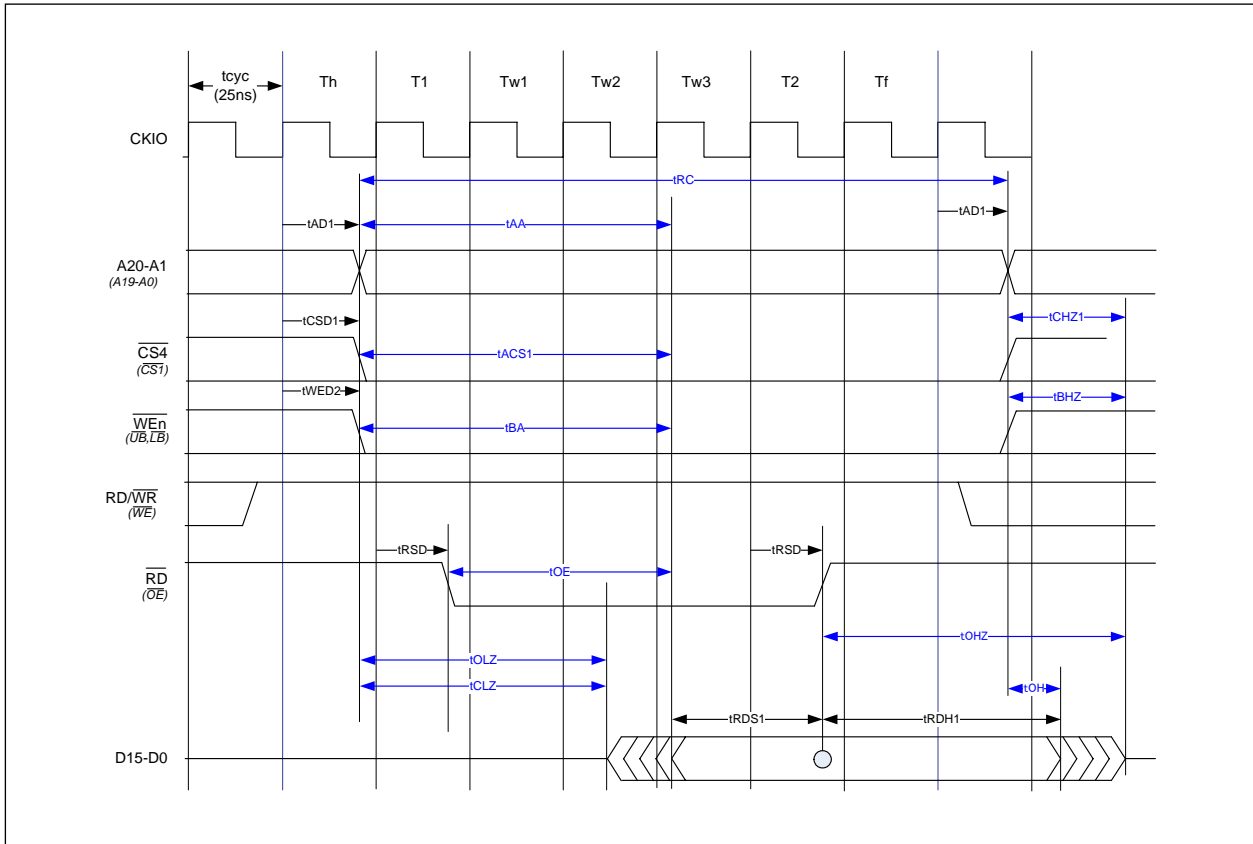


図2.3.4 SRAMリードタイミング例

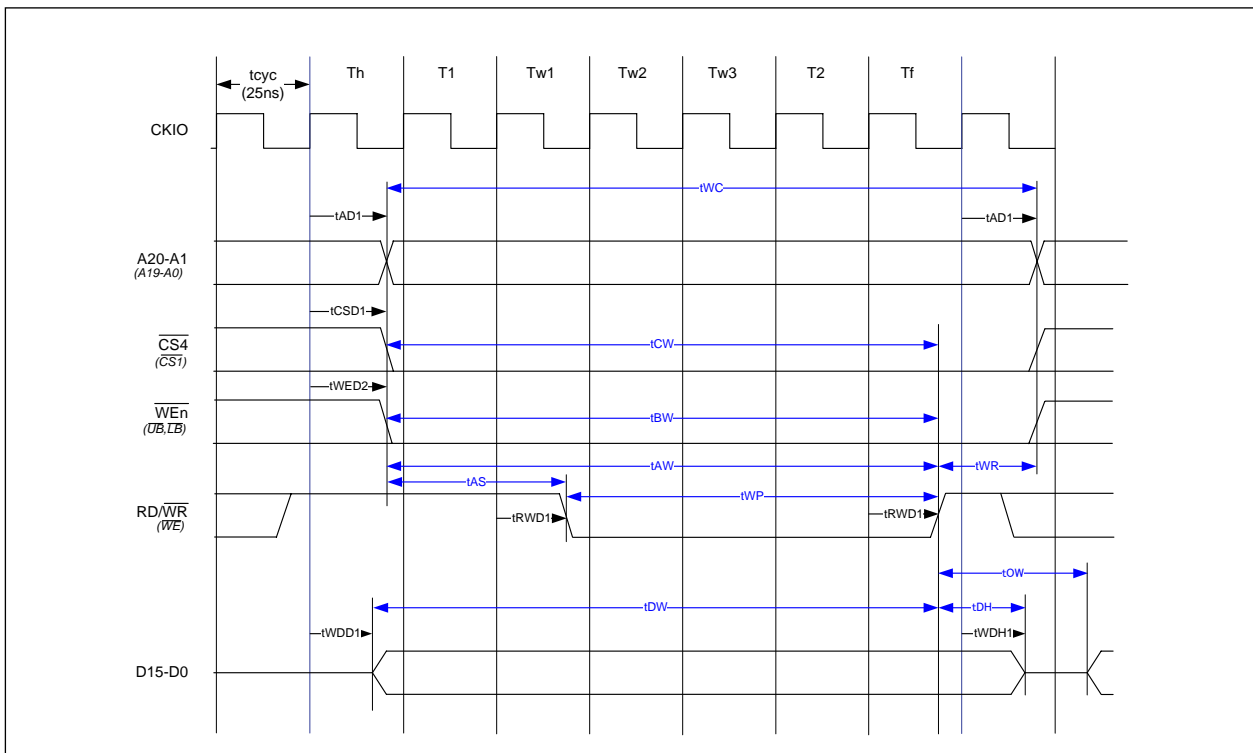


図2.3.5 SRAMライトタイミング例

2.3.4 EEPROM

M3A-HS11は、標準で128k-bitのEEPROMを実装しています。EEPROMの制御は、SH7211に内蔵されているI²Cバスインタフェースで行います。

表2.3.5にEEPROM仕様概要を示します。

図2.3.6にSH7211とEEPROMの接続回路図を示します。

表2.3.5 EEPROM仕様概要

| 型名 | インタフェース | 容量 | パッケージ |
|----------------|---------------------------------|-------------------------|---------|
| HN58X24128FPIE | 2線式シリアル (I ² Cバス) *1 | 128kビット(16k-word×8-bit) | 8ピン SOP |

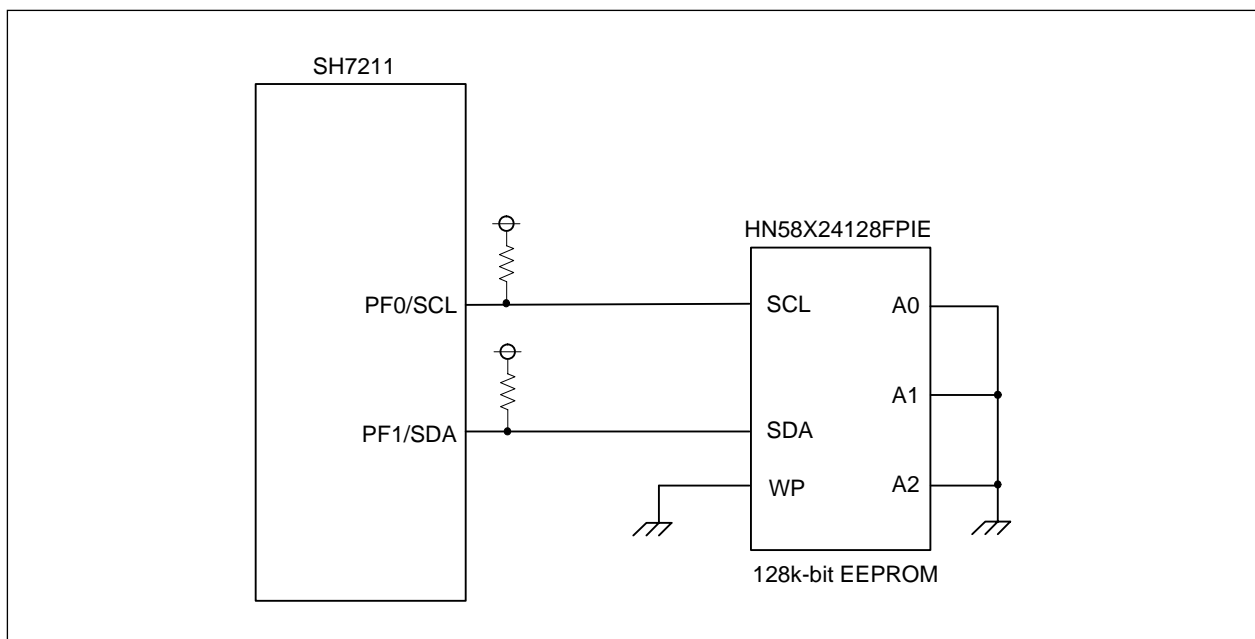


図2.3.6 SH7211とEEPROMの接続回路図

【注】 *1 : I²CはPhilips社の商標です。

2.4 シリアルポートインタフェース

M3A-HS11では、SH7211のSCIチャンネル1をシリアルポートコネクタ（J3）に接続しています。

図2.4.1に、M3A-HS11におけるシリアルポートブロック図を示します。

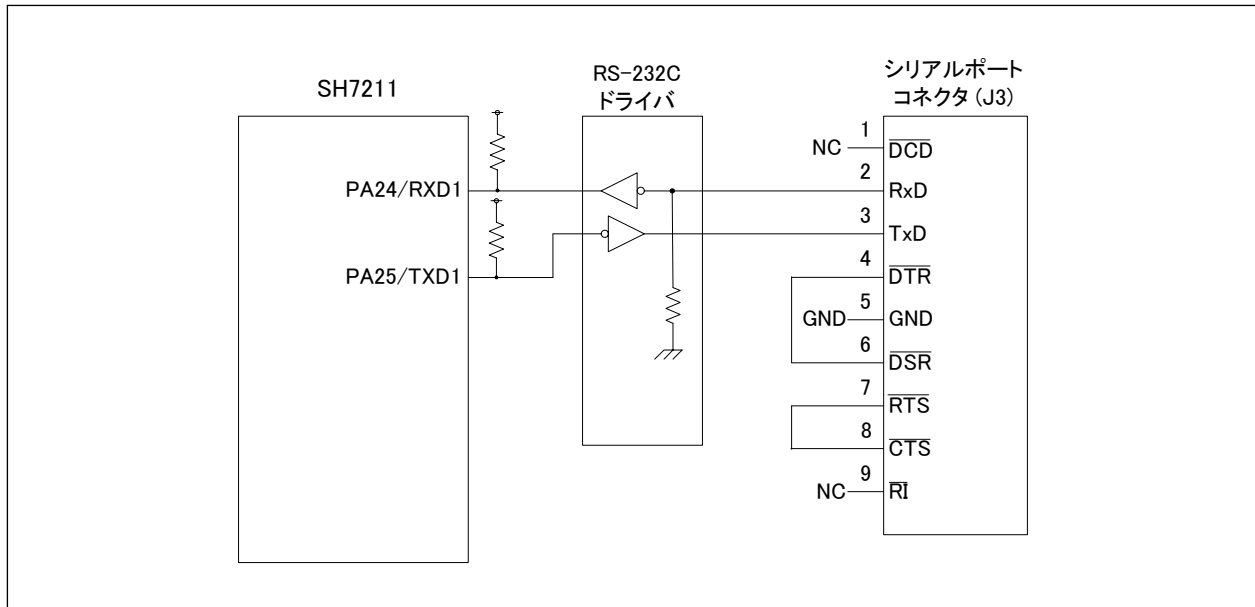


図2.4.1 シリアルポートブロック図

2.5 入出力ポート

M3A-HS11では、SH7211の全ての入出力ポートを拡張バスコネクタに接続しています。

また、一部の入出力ポートは、ディップスイッチとLEDに接続しており、ユーザが自由に使用することができます。

図2.5.1にLED、ディップスイッチ接続図を示します。

表2.5.1に入出力ポート機能表を示します。

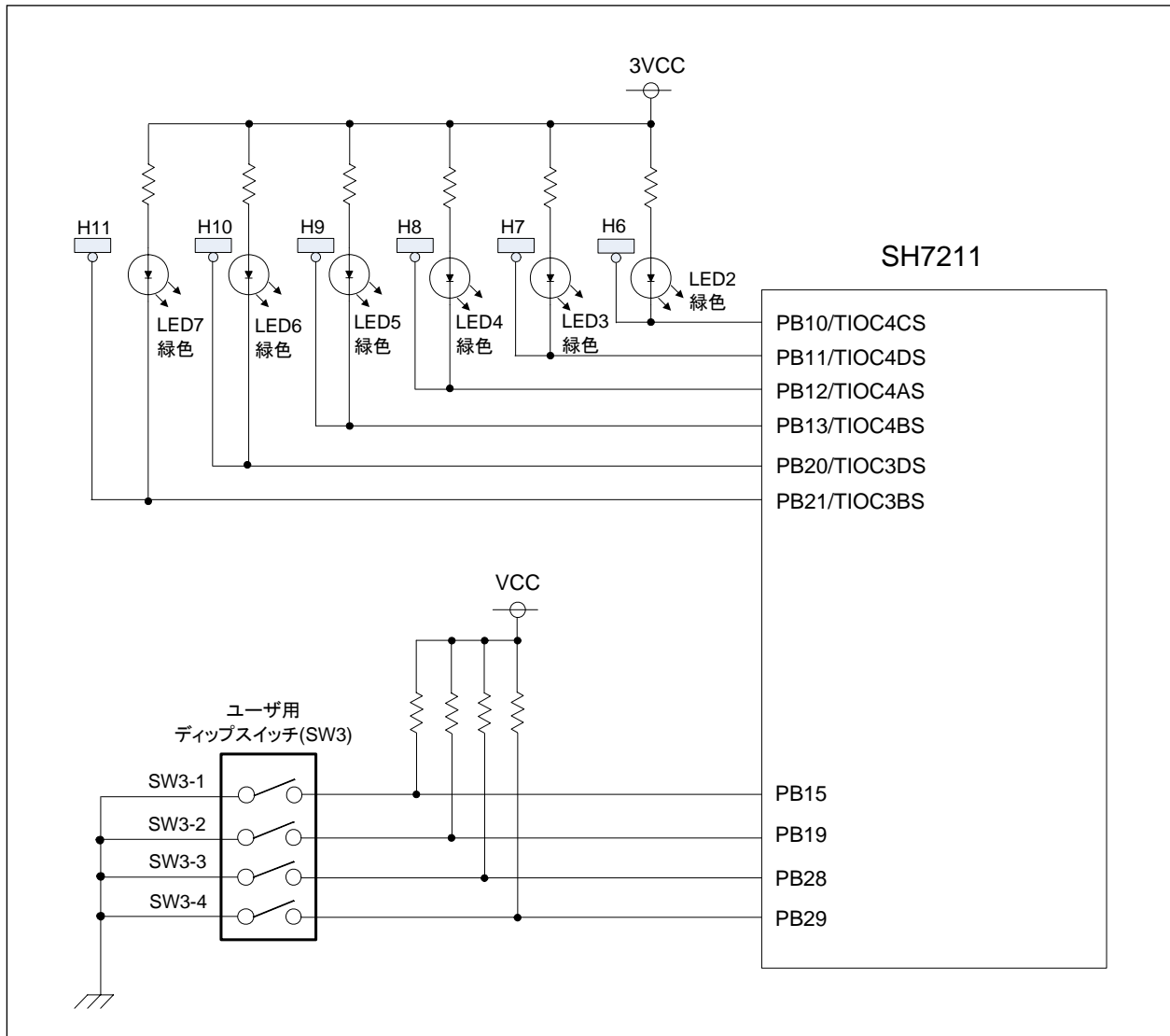


図2.5.1 LED、ディップスイッチ接続図

表2.5.1 入出力ポート機能表

| SH7211ポート名 | M3A-HS11での接続 |
|------------------|---------------------------------|
| PA0 | 拡張コネクタ (J8,J9) |
| PA1 - PA9 | 拡張コネクタ (J8,J9)、SDRAM、SRAM |
| PA10 - PA14 | 拡張コネクタ (J9)、SDRAM、SRAM |
| PA15 - PA20 | 拡張コネクタ (J9)、SRAM |
| PA21 | 拡張コネクタ (J9)、IRQ3スイッチ |
| PA22 | 拡張コネクタ (J9,J10) |
| PA23 | 拡張コネクタ (J9,J12) |
| PA24 - PA25 | 拡張コネクタ (J9)、シリアルポートコネクタ |
| PB0 | 拡張コネクタ (J11,J12)、SRAM |
| PB1 | 拡張コネクタ (J10)、SDRAM、SRAM |
| PB2 | 拡張コネクタ (J8,J9,J12) |
| PB3 | 拡張コネクタ (J8,J9)、SDRAM |
| PB4 - PB6 | 拡張コネクタ (J10)、SDRAM |
| PB7 | 拡張コネクタ (J10,J12) |
| PB8 - PB9 | 拡張コネクタ (J10)、SDRAM、SRAM |
| PB10 | 拡張コネクタ (J10,J12)、LED |
| PB11 | 拡張コネクタ (J10)、LED |
| PB12 - PB13 | 拡張コネクタ (J10,J12)、LED |
| PB14 | 拡張コネクタ (J12) |
| PB15 | 拡張コネクタ (J8,J9,J12)、ユーザ用ディップスイッチ |
| PB16 | 拡張コネクタ (J8,J9) |
| PB17 | 拡張コネクタ (J10)、SDRAM |
| PB18 | 拡張コネクタ (J8,J9)、SRAM |
| PB19 | 拡張コネクタ (J10)、ユーザ用ディップスイッチ |
| PB20 | 拡張コネクタ (J12)、LED |
| PB21 | 拡張コネクタ (J8,J9)、LED |
| PB22 - PB27,PB30 | (抵抗実装により、拡張コネクタ (J12) と接続可能) |
| PB28 - PB29 | 拡張コネクタ (J12)、ユーザ用ディップスイッチ |
| PD0 - PD15 | 拡張コネクタ (J11,J12) |
| PF0 - PF1 | 拡張コネクタ (J10)、EEPROM |

2.6 電源回路

M3A-HS11では、5V電源をボードに入力し、レギュレータを用いて3.3Vと1.5Vを生成しています。

使用しているレギュレータは、出力電圧可変タイプを用いていますので、抵抗値を変更することにより任意の電圧値を生成することが可能です。

図2.6.1に、M3A-HS11の電源回路ブロック図を示します。

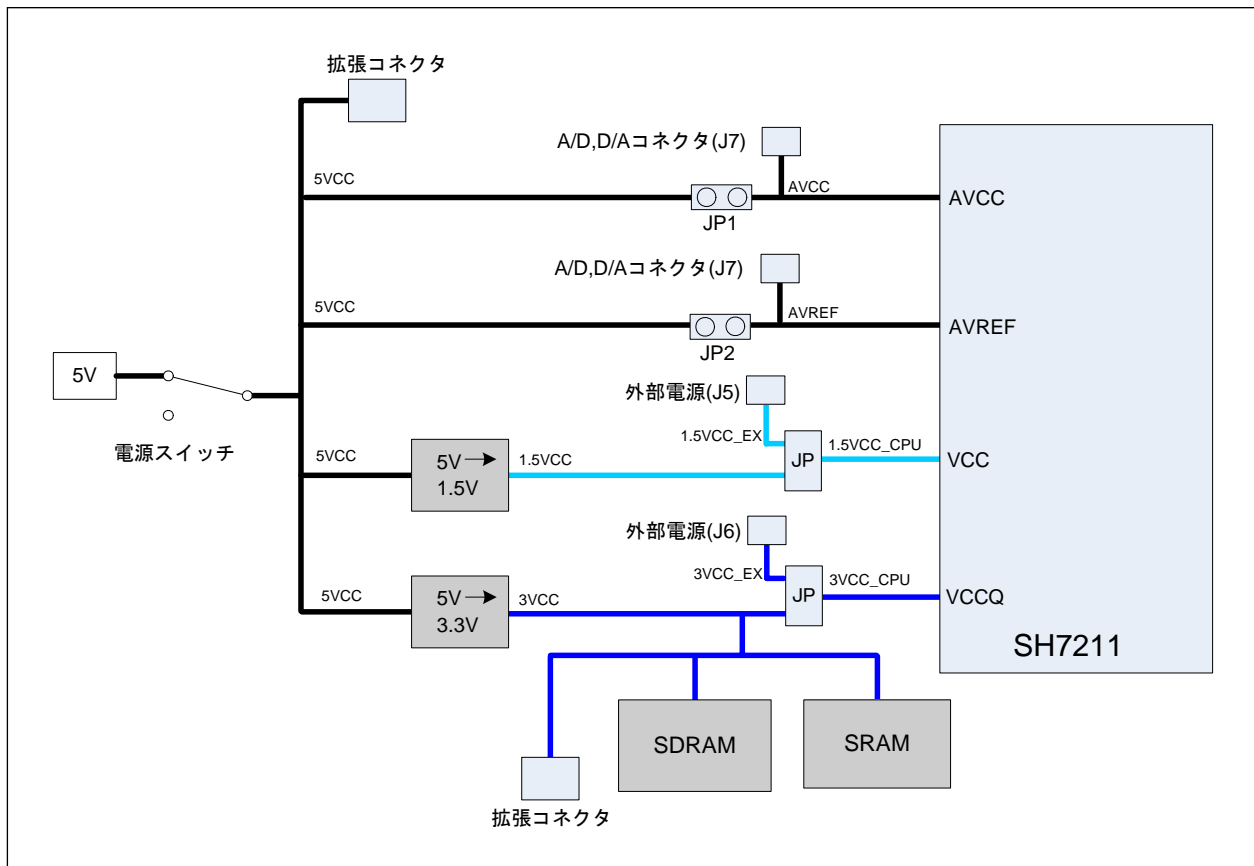


図2.6.1 電源回路ブロック図

2.7 クロックモジュール

M3A-HS11のクロックモジュールは、2つのブロックにより構成されています。

- 発振器からの出力をSH7211 EXTALに接続
- セラミック発振子をEXTAL, XTALに接続

標準は10MHzの発振器が接続されています。

SH7211のシステムクロック出力 (PB3/CKIO) は、ダンピング抵抗を介して拡張コネクタに接続しています。

拡張コネクタに拡張ボードを接続する場合、安定したクロック信号を供給するため、PLL内蔵のクロックバッファを実装することを推奨します。

図2.7.1にクロックモジュールブロック図を示します。

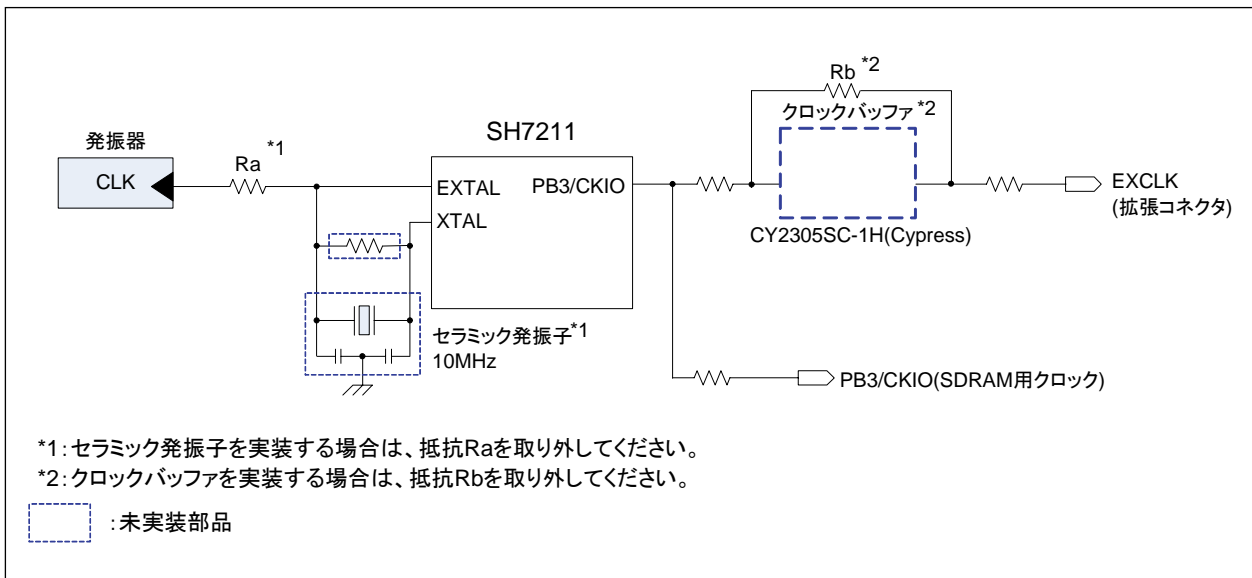


図2.7.1 クロックモジュールブロック図

2.8 リセットモジュール

本回路は、M3A-HS11上に実装されているSH7211のリセット信号の制御を行います。

図2.8.1にM3A-HS11のリセット回路ブロック図を示します。

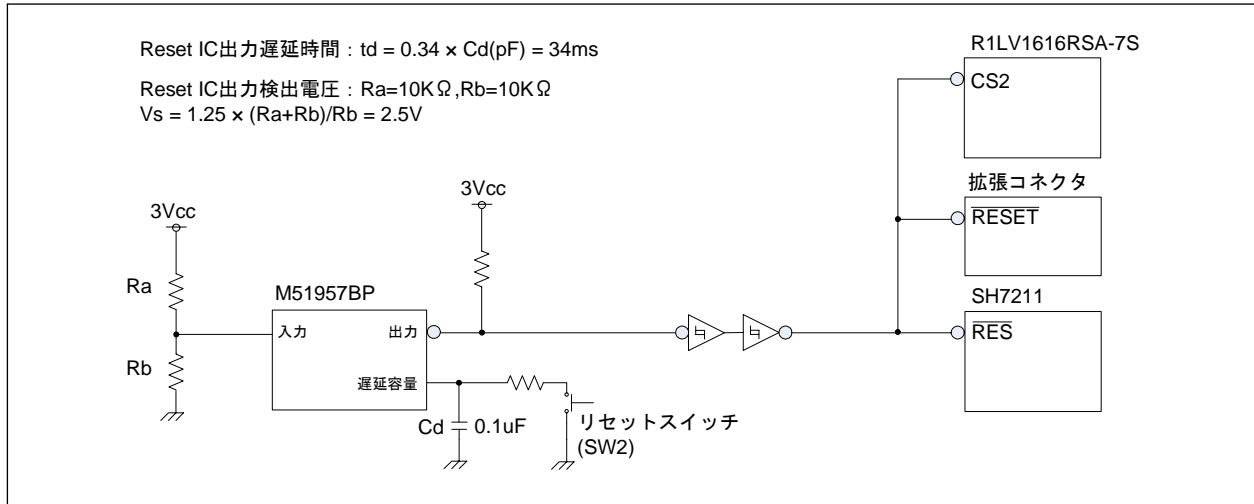


図2.8.1 リセット回路ブロック図

2.9 割り込みスイッチ

M3A-HS11では、SH7211のNMI端子とIRQ3(PA21)端子にプッシュスイッチを接続しています。また、TPスイッチをテストポート (H12) と接続しており、任意の端子と接続して使用することが可能です。図2.9.1に割り込みスイッチブロック図を示します。

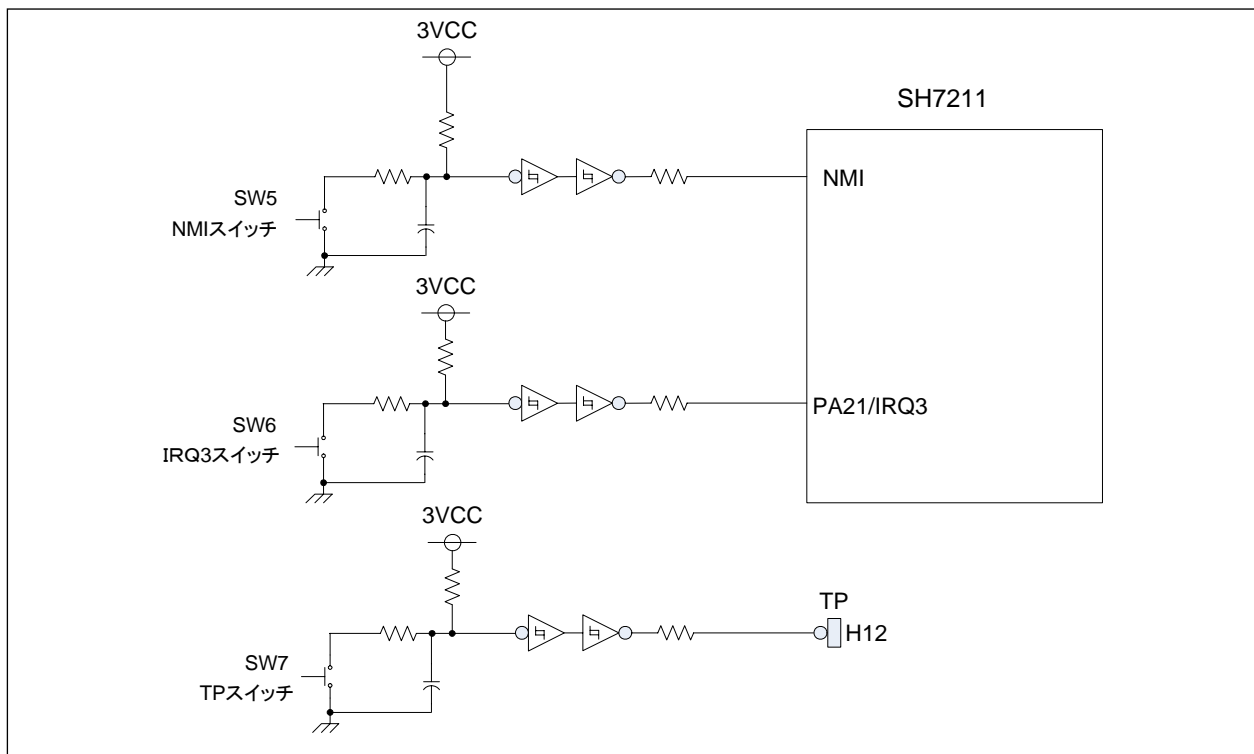


図2.9.1 割り込みスイッチブロック図

2.10 E10A-USBインタフェース

M3A-HS11には、E10A-USBと接続するためのH-UDIコネクタ（14ピンおよび36ピン）を実装しています。

図2.10.1にE10A-USBインタフェースブロック図を示します。

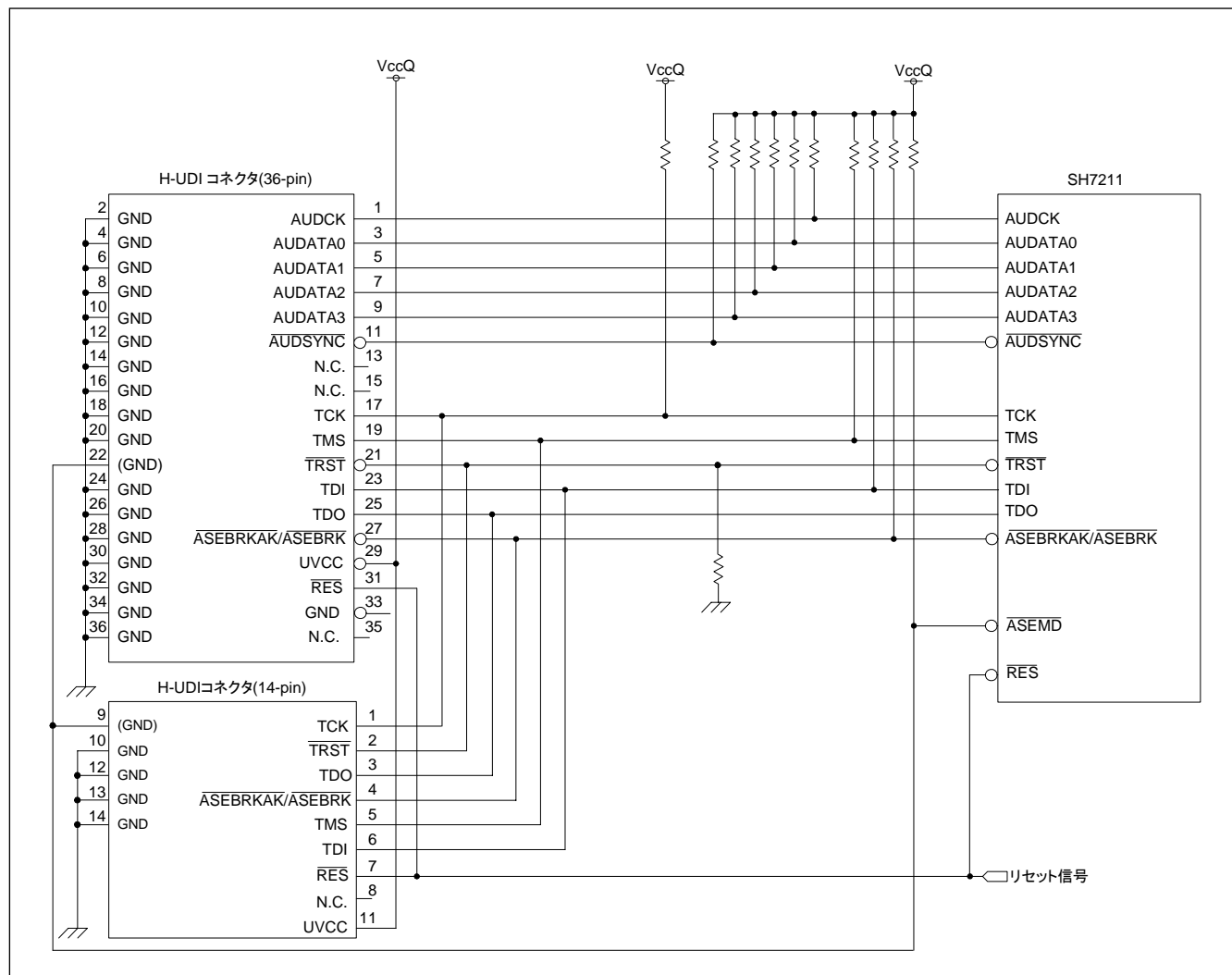


図2.10.1 E10A-USBインタフェースブロック図

空きページです

第3章
操作仕様

3

3.1 M3A-HS11コネクタ概要

図3.1.1にM3A-HS11コネクタ配置図を示します。

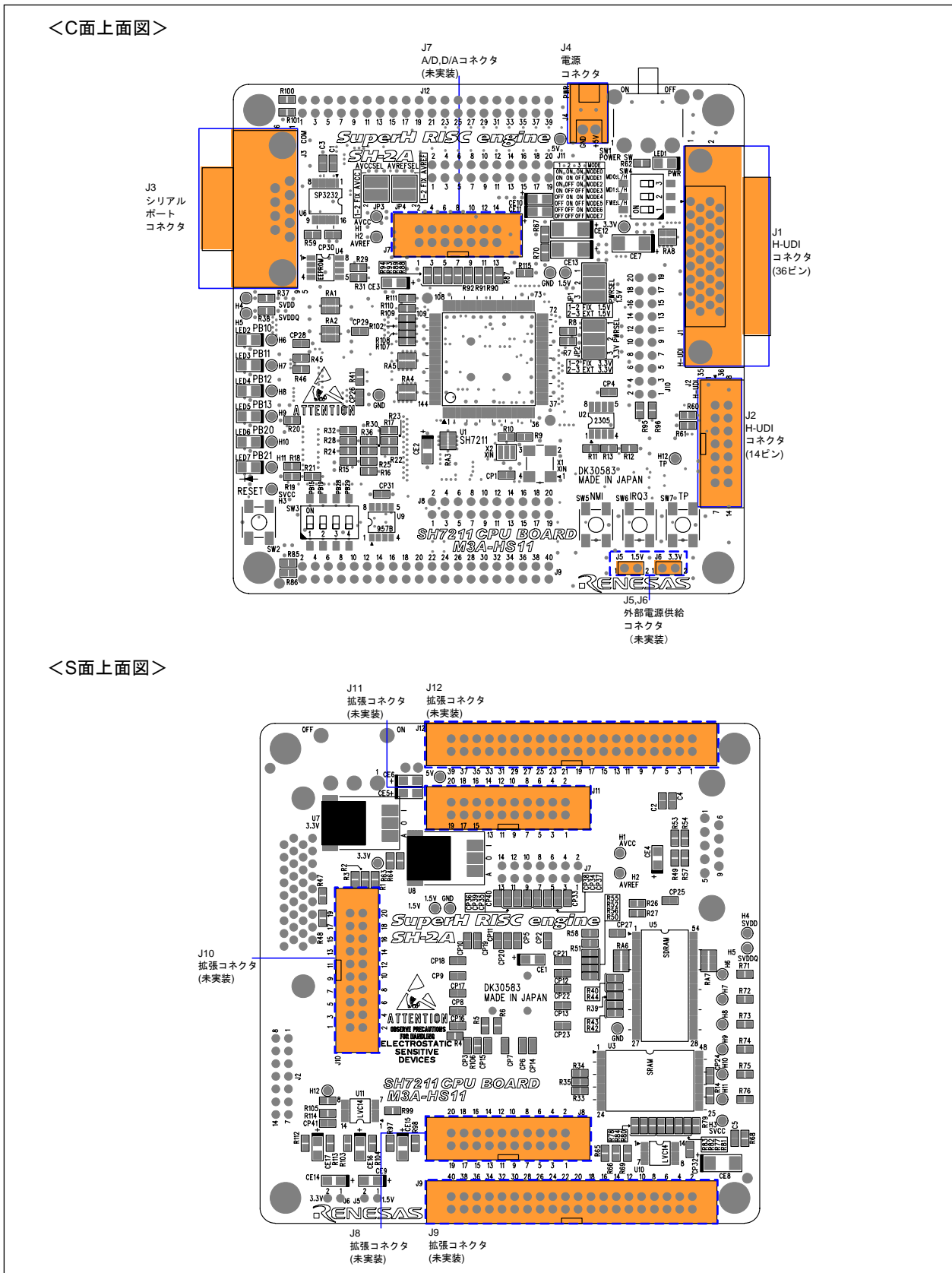


図3.1.1 M3A-HS11コネクタ配置図

3.1.1 H-UDIコネクタ (J1、J2)

M3A-HS11には、E10A-USBエミュレータ接続用の36ピンのH-UDIコネクタ (J1) と14ピンのH-UDIコネクタ (J2) を実装しています。

図3.1.2にH-UDIコネクタ (J1) 端子配置図を示します。

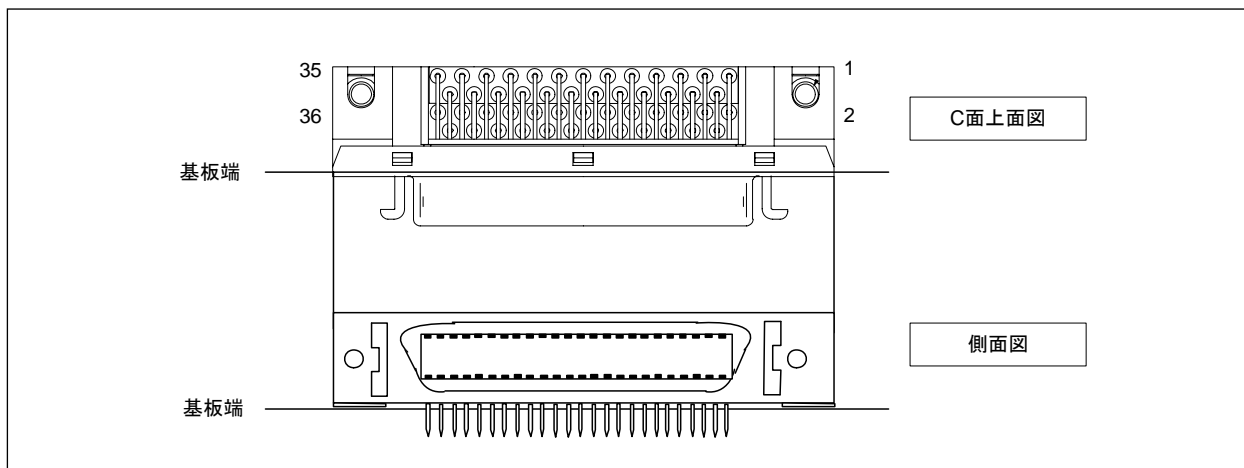


図3.1.2 H-UDIコネクタ (J1) 端子配置図

表3.1.1にH-UDIコネクタ (J1) 端子配置表を示します。

表3.1.1 H-UDIコネクタ (J1) 端子配置表

| ピン | 信号名 | ピン | 信号名 |
|----|------------------|----|-----------------|
| 1 | AUDCK | 19 | TMS |
| 2 | GND | 20 | GND |
| 3 | AUDATA0 | 21 | TRST |
| 4 | GND | 22 | (GND) |
| 5 | AUDATA1 | 23 | TDI |
| 6 | GND | 24 | GND |
| 7 | AUDATA2 | 25 | TDO |
| 8 | GND | 26 | GND |
| 9 | AUDATA3 | 27 | ASEBRKAK/ASEBRK |
| 10 | GND | 28 | GND |
| 11 | \bar{A} UDSYNC | 29 | UVCC |
| 12 | GND | 30 | GND |
| 13 | NC | 31 | \bar{R} ES |
| 14 | GND | 32 | GND |
| 15 | NC | 33 | GND |
| 16 | GND | 34 | GND |
| 17 | TCK | 35 | NC |
| 18 | GND | 36 | GND |

図3.1.3にH-UDIコネクタ (J2) 端子配置図を示します。

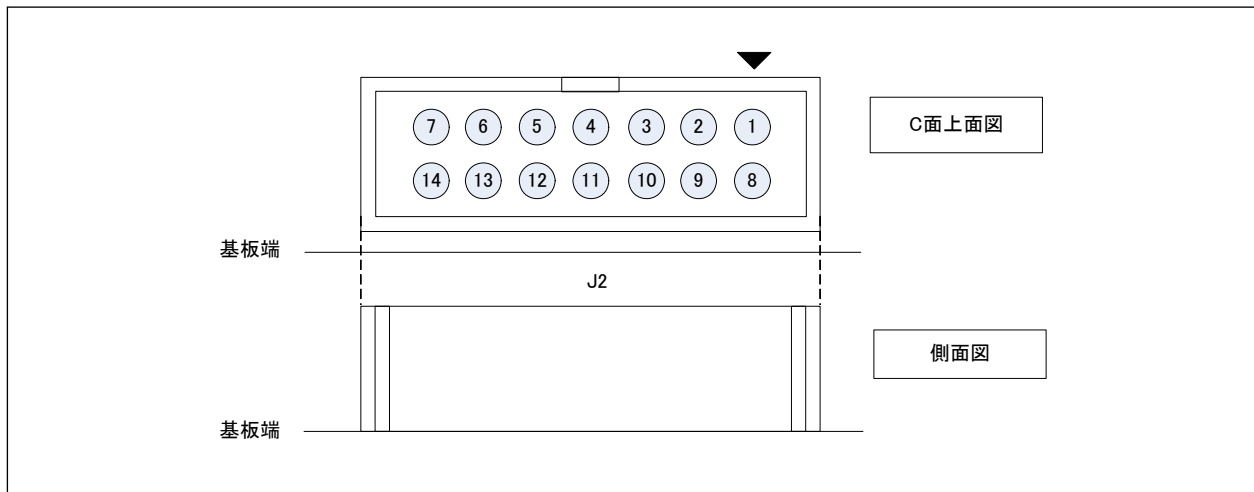


図3.1.3 H-UDIコネクタ (J2) 端子配置図

表3.1.2にH-UDIコネクタ (J2) 端子配置表を示します。

表3.1.2 H-UDIコネクタ (J2) 端子配置表

| ピン | 信号名 | ピン | 信号名 |
|----|-----------------|----|-------|
| 1 | TCK | 8 | NC |
| 2 | TRST | 9 | (GND) |
| 3 | TDO | 10 | GND |
| 4 | ASEBRKAK/ASEBRK | 11 | UVCC |
| 5 | TMS | 12 | GND |
| 6 | TDI | 13 | GND |
| 7 | RES | 14 | GND |

3.1.2 シリアルポートコネクタ (J3)

M3A-HS11には、シリアルポートコネクタ(J3)を実装しています。

図3.1.4にシリアルポートコネクタ端子配置図を示します。

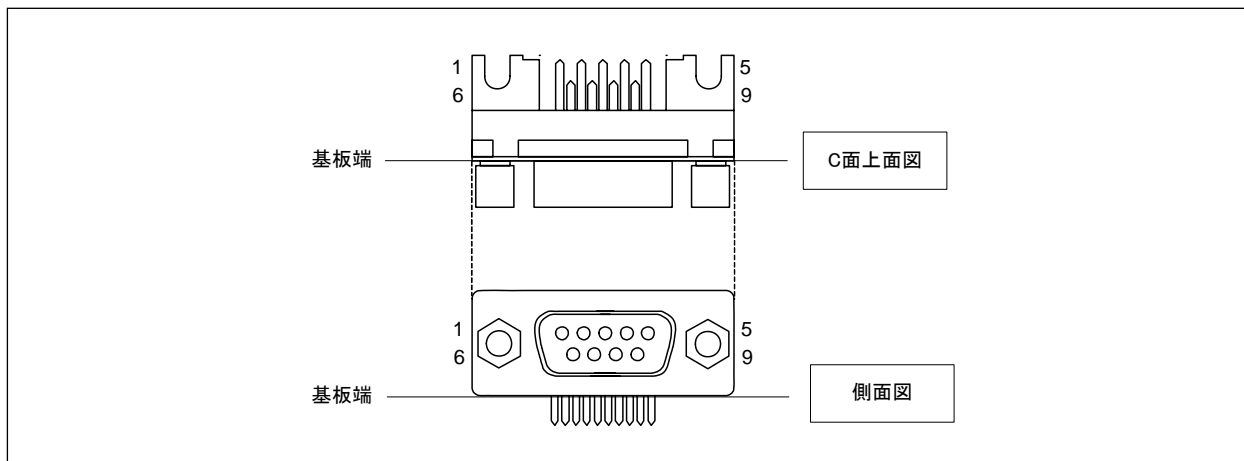


図3.1.4 シリアルポートコネクタ端子配置図 (J3)

表3.1.3にシリアルポートコネクタ端子配置表を示します。

表3.1.3 シリアルポートコネクタ端子配置表 (J3)

| ピン | 信号名 | ピン | 信号名 |
|----|-----|----|-----|
| 1 | NC | 6 | DSR |
| 2 | RXD | 7 | RTS |
| 3 | TXD | 8 | CTS |
| 4 | DTR | 9 | NC |
| 5 | GND | | |

4ピン-6ピンは、ループバック接続。7ピン-8ピンは、ループバック接続。

3.1.3 電源コネクタ (J4)

M3A-HS11には、電源供給用コネクタを実装しています。

図3.1.5に電源コネクタ端子配置図を示します。

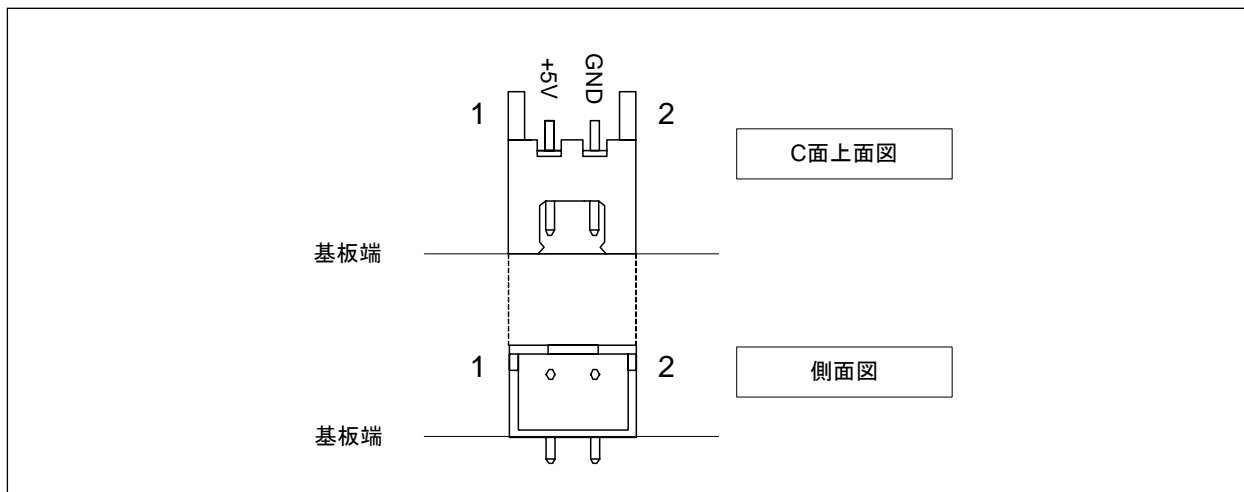


図3.1.5 電源コネクタ端子配置図 (J4)

表3.1.4にM3A-HS11電源コネクタ端子配置表を示します。

表3.1.4 電源コネクタ端子配置表 (J4)

| ピン | 信号名 | ピン | 信号名 |
|----|-----|----|-----|
| 1 | +5V | 2 | GND |

3.1.4 SH7211用外部電源供給コネクタ (J5、J6)

M3A-HS11には、3.3Vおよび1.5V電源を外部から供給するための外部電源供給用コネクタ端子を実装しています。本コネクタを使用して電源を供給する場合は、電源切り替え用ジャンパ (JP1およびJP2) を"2-3"に設定してください。

図3.1.6に電源コネクタ端子配置図を示します。

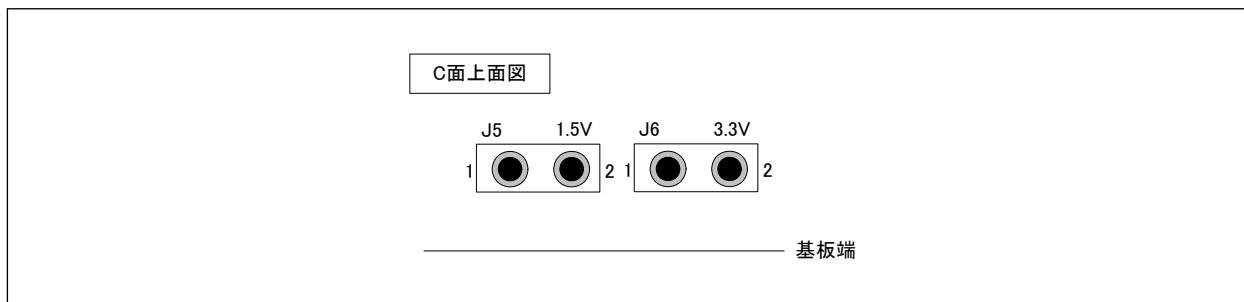


図3.1.6 電源コネクタ端子配置図 (J5、J6)

表3.1.5にSH7211用電源コネクタ端子配置表 (J5) を示します。

表3.1.5 SH7211用電源コネクタ端子配置表 (J5)

| ピン | 信号名 | ピン | 信号名 |
|----|-------|----|-----|
| 1 | +1.5V | 2 | GND |

表3.1.6にSH7211用電源コネクタ端子配置表 (J6) を示します。

表3.1.6 SH7211用電源コネクタ端子配置表 (J6)

| ピン | 信号名 | ピン | 信号名 |
|----|-------|----|-----|
| 1 | +3.3V | 2 | GND |

3.1.5 A/D,D/Aコネクタ (J7)

M3A-HS11には、SH7211のA/D、D/Aの端子を接続したA/D,D/Aコネクタ端子を実装しています。本コネクタからAVCC、AVREF電圧を供給する場合は、AVCC切り替えジャンパ (JP3) およびAVREF切り替えジャンパ (JP4) を外してください。図3.1.7にA/D,D/Aコネクタ端子配置図を、表3.1.7にA/D,D/Aコネクタ (J7) 端子配置表を示します。

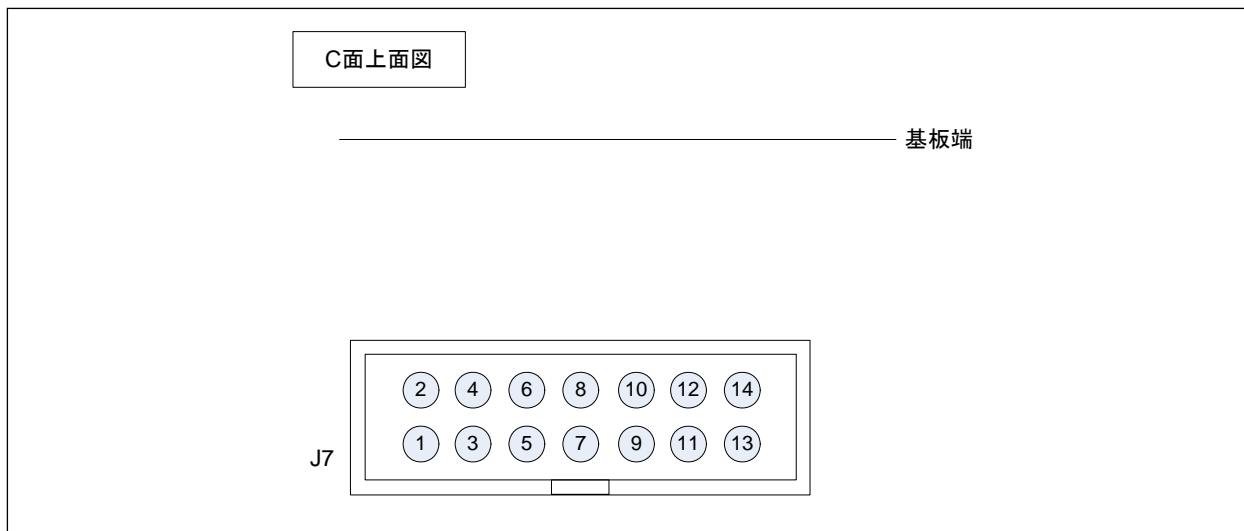


図3.1.7 A/D,D/Aコネクタ端子配置図

表3.1.7 A/D,D/Aコネクタ (J7) 端子配置表

| ピン | 信号名 |
|----|-------|
| 1 | AVCC |
| 2 | GND |
| 3 | AVREF |
| 4 | GND |
| 5 | AN7 |
| 6 | AN6 |
| 7 | AN5 |
| 8 | AN4 |
| 9 | AN3 |
| 10 | AN2 |
| 11 | AN1 |
| 12 | AN0 |
| 13 | DA0 |
| 14 | DA1 |

3.1.6 拡張コネクタ (J8-J12)

M3A-HS11には、SH7211の入出力端子を接続した拡張コネクタ実装用のスルーホールを設けています。

J8-J12には標準MILコネクタを接続することができ、拡張基板との接続や、SH7211バス信号のモニタリング等に利用できます。

SH7211のアドレス信号は、J8コネクタを経由して終端のJ9コネクタに接続しています。また、SH7211のバス信号は、J11コネクタを経由して終端のJ12コネクタに接続しています。J8コネクタ、J11コネクタは計測機器による信号測定用として設けています。拡張基板を製作する場合は、信号の反射による波形の歪みを防ぐために、終端コネクタのJ9、J12を使用することを推奨します。

図3.1.8に拡張コネクタ端子配置図を示します。

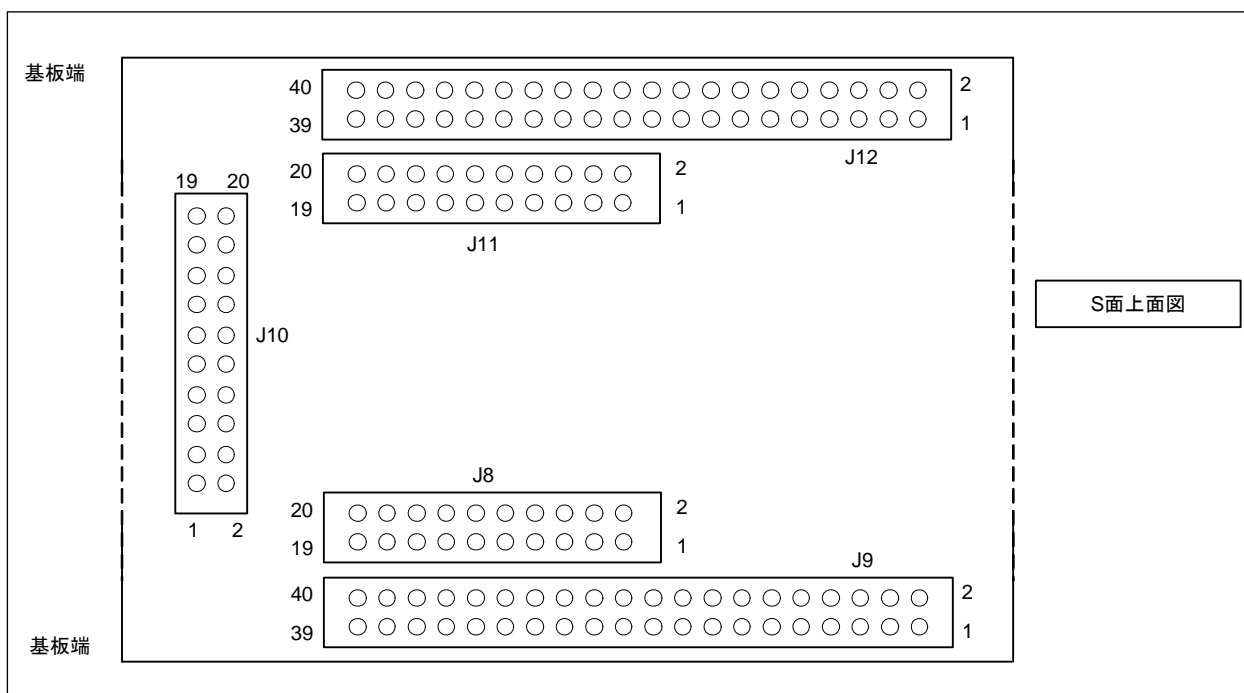


図3.1.8 拡張コネクタ端子配置図

表3.1.8に拡張コネクタ(J8)端子配置表を示します。

表3.1.8 拡張コネクタ (J8) 端子配置表

| ピン | 信号名 | 他の接続先 |
|----|----------------------------|---|
| 1 | NC | - |
| 2 | NC | - |
| 3 | EXCLK(PB3/CKIO) | クロックバッファ(未実装)、SDRAM、 拡張コネクタ(J9) |
| 4 | PA9/A9 | SDRAM、SRAM、拡張コネクタ(J9) |
| 5 | PA8/A8 | SDRAM、SRAM、拡張コネクタ(J9) |
| 6 | PA7/A7 | SDRAM、SRAM、拡張コネクタ(J9) |
| 7 | PA6/A6 | SDRAM、SRAM、拡張コネクタ(J9) |
| 8 | PA5/A5 | SDRAM、SRAM、拡張コネクタ(J9) |
| 9 | PA4/A4 | SDRAM、SRAM、拡張コネクタ(J9) |
| 10 | PA3/A3 | SDRAM、SRAM、拡張コネクタ(J9) |
| 11 | PA2/A2 | SDRAM、SRAM、拡張コネクタ(J9) |
| 12 | PA1/A1 | SDRAM、SRAM、拡張コネクタ(J9) |
| 13 | PA0/A0 | 拡張コネクタ(J9) |
| 14 | PB2/SCK0/POE4/CS0 | 拡張コネクタ(J9、J12) |
| 15 | PB16/TXD0/POE1/CS1 | 拡張コネクタ(J9) |
| 16 | PB21/TIOC3BS/RXD0/IRQ0/CS2 | LED7、拡張コネクタ(J9) |
| 17 | PB18/TIOC3B/IRQ4/CS4 | SRAM、拡張コネクタ(J9) |
| 18 | PB15/TIOC3C/IRQ5/CS5 | ユーザ用ディップスイッチ(SW3-1)、 拡張コネクタ(J9、J12) |
| 19 | RESET | リセットモジュール、H-UDIコネクタ(J1、J2)、 拡張コネクタ(J9) |
| 20 | GND | - |

表3.1.9に拡張コネクタ(J9)端子配置表を示します。

表3.1.9 拡張コネクタ(J9)端子配置表

| ピン | 信号名 | 他の接続先 |
|----|----------------------------|---|
| 1 | 3.3V | - |
| 2 | 3.3V | - |
| 3 | WDTOVF | - |
| 4 | PA25/TXD1/TIOC0D/IRQ7/A25 | シリアルポートコネクタ(J3) |
| 5 | PA24/RXD1/TIOC0C/IRQ6/A24 | シリアルポートコネクタ(J3) |
| 6 | PA23/SCK1/TIOC0B/IRQ5/A23 | 拡張コネクタ(J12) |
| 7 | PA22/TIOC0A/IRQ4/A22 | 拡張コネクタ(J10) |
| 8 | PA21/IRQ3/A21 | IRQ3スイッチ(SW6) |
| 9 | PA20/IRQ2/A20 | SRAM |
| 10 | PA19/IRQ1/A19 | SRAM |
| 11 | PA18/IRQ0/A18 | SRAM |
| 12 | PA17/TXD3/A17 | SRAM |
| 13 | PA16/RXD3/A16 | SRAM |
| 14 | PA15/SCK3/A15 | SRAM |
| 15 | PA14/A14 | SDRAM、SRAM |
| 16 | PA13/A13 | SDRAM、SRAM |
| 17 | PA12/A12 | SDRAM、SRAM |
| 18 | PA11/A11 | SDRAM、SRAM |
| 19 | PA10/A10 | SDRAM、SRAM |
| 20 | GND | - |
| 21 | NC | - |
| 22 | NC | - |
| 23 | EXCLK | クロックバッファ(未実装)、SDRAM、 拡張コネクタ(J8) |
| 24 | PA9/A9 | SDRAM、SRAM、拡張コネクタ(J8) |
| 25 | PA8/A8 | SDRAM、SRAM、拡張コネクタ(J8) |
| 26 | PA7/A7 | SDRAM、SRAM、拡張コネクタ(J8) |
| 27 | PA6/A6 | SDRAM、SRAM、拡張コネクタ(J8) |
| 28 | PA5/A5 | SDRAM、SRAM、拡張コネクタ(J8) |
| 29 | PA4/A4 | SDRAM、SRAM、拡張コネクタ(J8) |
| 30 | PA3/A3 | SDRAM、SRAM、拡張コネクタ(J8) |
| 31 | PA2/A2 | SDRAM、SRAM、拡張コネクタ(J8) |
| 32 | PA1/A1 | SDRAM、SRAM、拡張コネクタ(J8) |
| 33 | PA0/A0 | 拡張コネクタ(J8) |
| 34 | PB2/SCK0/POE4/CS0 | 拡張コネクタ(J8、J12) |
| 35 | PB16/TXD0/POE1/CS1 | 拡張コネクタ(J8) |
| 36 | PB21/TIOC3BS/RXD0/IRQ0/CS2 | LED7、拡張コネクタ(J8) |
| 37 | PB18/TIOC3B/IRQ4/CS4 | SRAM、拡張コネクタ(J8) |
| 38 | PB15/TIOC3C/IRQ5/CS5 | ユーザ用ディップスイッチ(SW3-1)、拡張コネクタ(J8、J12) |
| 39 | RESET | リセットモジュール、H-UDIコネクタ(J1、J2)、 拡張コネクタ(J8) |
| 40 | GND | - |

表3.1.10に拡張コネクタ(J10)端子配置表を示します。

表3.1.10 拡張コネクタ(J10)端子配置表

| ピン | 信号名 | 他の接続先 |
|----|--|---------------------|
| 1 | PF1/SDA/POE3/IRQ1 | EEPROM |
| 2 | PF0/SCL/POE7/IRQ0 | EEPROM |
| 3 | PB17/TIOC3A/IRQ1/CS $\bar{3}$ | SDRAM |
| 4 | PB1/TXD0/POE8/RD/WR | SDRAM、SRAM |
| 5 | PB8/RXD3/TIOC3AS/WE $\bar{0}$ /DQML \bar{L} | SDRAM、SRAM |
| 6 | PB9/TXD3/TIOC3CS/WE $\bar{1}$ /WE/DQML \bar{U} | SDRAM、SRAM |
| 7 | NC | - |
| 8 | NC | - |
| 9 | PB4/TIOC4A/CKE | SDRAM |
| 10 | PB5/TIOC4B/IRQ2/RAS \bar{L} | SDRAM |
| 11 | PB6/TIOC4C/IRQ3/CAS \bar{L} | SDRAM |
| 12 | PB7/TIOC4D/IRQ7/CS $\bar{7}$ | 拡張コネクタ(J12) |
| 13 | PB13/SCK2/TIOC4BS/BACK | LED5、拡張コネクタ(J12) |
| 14 | PB11/TXD2/TIOC4DS/AH/DACK3 | LED3 |
| 15 | PB10/RXD2/TIOC4CS/WAIT/DREQ3 | LED2、拡張コネクタ(J12) |
| 16 | NC | - |
| 17 | PA22/TIOC0A/IRQ4/A22 | 拡張コネクタ(J9) |
| 18 | PB12/TXD2/TIOC4AS/BREQ | LED4、拡張コネクタ(J12) |
| 19 | PB19/TIOC3D/IRQ6/CS $\bar{6}$ | ユーザ用ディップスイッチ(SW3-2) |
| 20 | GND | - |

表3.1.11に拡張コネクタ(J11)端子配置表を示します。

表3.1.11 拡張コネクタ(J11)端子配置表

| ピン | 信号名 | 他の接続先 |
|----|------------------|------------------------|
| 1 | NC | - |
| 2 | NC | - |
| 3 | PB0/RXD0/POE0/RD | SRAM、拡張コネクタ(J12) |
| 4 | PD15/D15/TIC5US | SDRAM、SRAM、拡張コネクタ(J12) |
| 5 | PD14/D14/TIC5VS | SDRAM、SRAM、拡張コネクタ(J12) |
| 6 | PD13/D13/TIC5WS | SDRAM、SRAM、拡張コネクタ(J12) |
| 7 | PD12/D12/TIC5U | SDRAM、SRAM、拡張コネクタ(J12) |
| 8 | PD11/D11/TIC5V | SDRAM、SRAM、拡張コネクタ(J12) |
| 9 | PD10/D10/TIC5W | SDRAM、SRAM、拡張コネクタ(J12) |
| 10 | PD9/D9 | SDRAM、SRAM、拡張コネクタ(J12) |
| 11 | PD8/D8 | SDRAM、SRAM、拡張コネクタ(J12) |
| 12 | PD7/D7 | SDRAM、SRAM、拡張コネクタ(J12) |
| 13 | PD6/D6 | SDRAM、SRAM、拡張コネクタ(J12) |
| 14 | PD5/D5 | SDRAM、SRAM、拡張コネクタ(J12) |
| 15 | PD4/D4 | SDRAM、SRAM、拡張コネクタ(J12) |
| 16 | PD3/D3 | SDRAM、SRAM、拡張コネクタ(J12) |
| 17 | PD2/D2 | SDRAM、SRAM、拡張コネクタ(J12) |
| 18 | PD1/D1 | SDRAM、SRAM、拡張コネクタ(J12) |
| 19 | PD0/D0 | SDRAM、SRAM、拡張コネクタ(J12) |
| 20 | GND | - |

表3.1.12に拡張コネクタ(J12)端子配置表を示します。

表3.1.12 拡張コネクタ(J12)端子配置表

| ピン | 信号名 | 他の接続先 |
|----|--|---------------------------------------|
| 1 | +5V | - |
| 2 | +5V | - |
| 3 | PB10/RXD2/TIOC4CS/WAIT/DREQ3 | LED2、拡張コネクタ(J10) |
| 4 | PB15/TIOC3C/IRQ5/CS5 | ユーザ用ディップスイッチ(SW3-1)、 拡張コネクタ(J8,J9) |
| 5 | PB14/RXD2/ADTRG/MRES | - |
| 6 | PB13/SCK2/TIOC4BS/BACK | LED5、拡張コネクタ(J10) |
| 7 | PB12/TXD2/TIOC4AS/BREQ | LED4、拡張コネクタ(J10) |
| 8 | PB28/RXD3/TIOC1A/DACK0 | ユーザ用ディップスイッチ(SW3-3) |
| 9 | PB7/TIOC4D/IRQ7/CS7 | 拡張コネクタ(J10) |
| 10 | PB29/TIOC1B/DREQ0 | ユーザ用ディップスイッチ(SW3-4) |
| 11 | NC(R106実装時PB30/ASEBRKAK/ASEBRK/UBCTRG/IRQOUT) | -(H-UDIコネクタ(J1)) |
| 12 | NC(R107実装時PB27/AUDATA0/TXD3/TIOC2A/TEND0) | -(H-UDIコネクタ(J1)) |
| 13 | NC(R108実装時PB26/AUDATA1/SCK3/TIOC2B/DREQ1) | -(H-UDIコネクタ(J1)) |
| 14 | NC(R102実装時PB25/AUDATA2/TXD3/TCLKA/IRQ3/DACK1) | -(H-UDIコネクタ(J1)) |
| 15 | NC(R109実装時PB24/AUDATA3/RXD3/TCLKB/IRQ2/TEND1) | -(H-UDIコネクタ(J1)) |
| 16 | NC(R110実装時PB23/AUDCK/TXD2/TCLKC/DREQ2) | -(H-UDIコネクタ(J1)) |
| 17 | NC(R111実装時PB22/AUDSYNC/RXD2/TCLKD/DACK2/FRAME) | -(H-UDIコネクタ(J1)) |
| 18 | NC | - |
| 19 | PB20/TIOC3DS/BS | LED6 |
| 20 | GND | - |
| 21 | PA23/SCK1/TIOC0B/IRQ5/A23 | 拡張コネクタ(J9) |
| 22 | PB2/SCK0/POE4/CS0 | 拡張コネクタ(J8,J9) |
| 23 | PB0/RXD0/POE0/RD | SRAM、拡張コネクタ(J11) |
| 24 | PD15/D15/TIC5US | SDRAM、SRAM、拡張コネクタ(J11) |
| 25 | PD14/D14/TIC5VS | SDRAM、SRAM、拡張コネクタ(J11) |
| 26 | PD13/D13/TIC5VS | SDRAM、SRAM、拡張コネクタ(J11) |
| 27 | PD12/D12/TIC5U | SDRAM、SRAM、拡張コネクタ(J11) |
| 28 | PD11/D11/TIC5V | SDRAM、SRAM、拡張コネクタ(J11) |
| 29 | PD10/D10/TIC5W | SDRAM、SRAM、拡張コネクタ(J11) |
| 30 | PD9/D9 | SDRAM、SRAM、拡張コネクタ(J11) |
| 31 | PD8/D8 | SDRAM、SRAM、拡張コネクタ(J11) |
| 32 | PD7/D7 | SDRAM、SRAM、拡張コネクタ(J11) |
| 33 | PD6/D6 | SDRAM、SRAM、拡張コネクタ(J11) |
| 34 | PD5/D5 | SDRAM、SRAM、拡張コネクタ(J11) |
| 35 | PD4/D4 | SDRAM、SRAM、拡張コネクタ(J11) |
| 36 | PD3/D3 | SDRAM、SRAM、拡張コネクタ(J11) |
| 37 | PD2/D2 | SDRAM、SRAM、拡張コネクタ(J11) |
| 38 | PD1/D1 | SDRAM、SRAM、拡張コネクタ(J11) |
| 39 | PD0/D0 | SDRAM、SRAM、拡張コネクタ(J11) |
| 40 | GND | - |

3.2 スイッチ、LED概要

M3A-HS11には、操作性部品としてスイッチとLEDを実装しています。

図3.2.1にM3A-HS11操作部品配置図を示します。

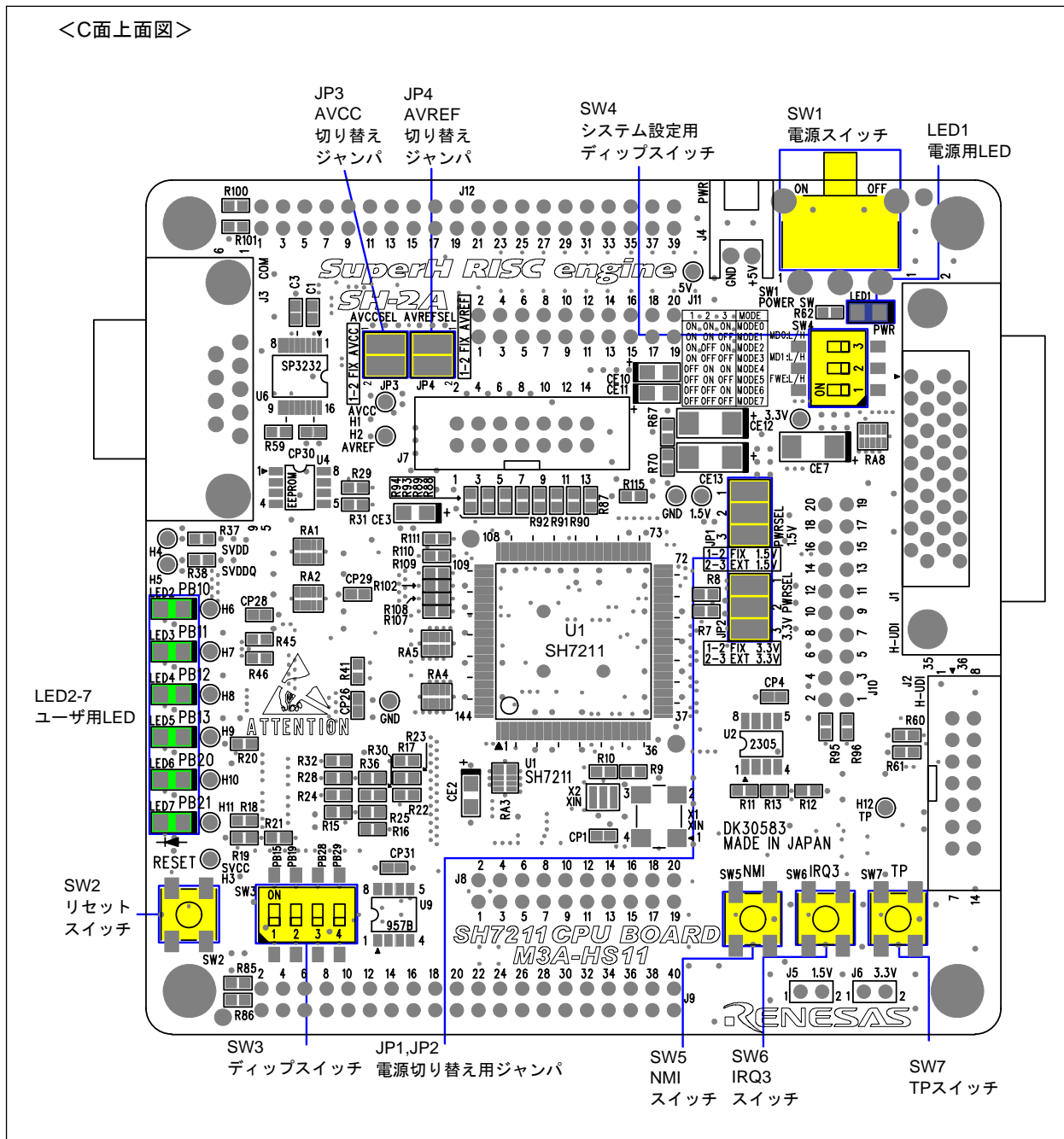


図3.2.1 M3A-H11操作部品配置図

3.2.1 電源切り替え用ジャンパ (JP1、JP2)

JP1、JP2を設定することによりSH7211に供給される電源電圧の供給元を切り換えることができます。

図3.2.2に電源切り替え用ジャンパ配置図、表3.2.1に電源切り替え用ジャンパ設定一覧を示します。

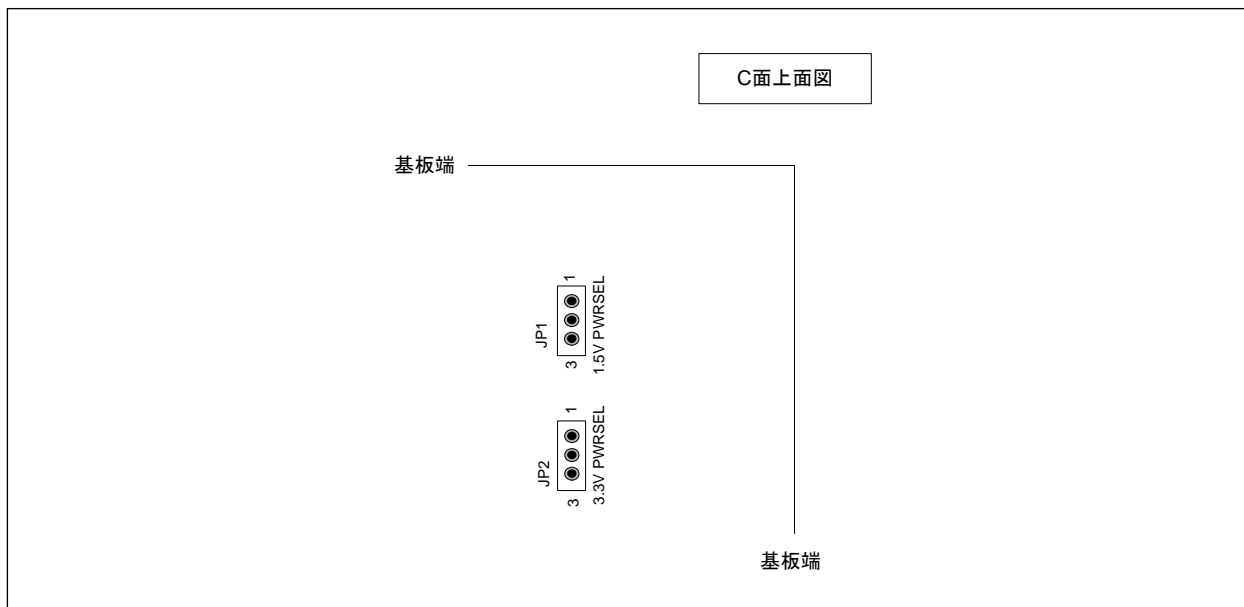


図3.2.2 電源切り替え用ジャンパ配置図 (JP1,JP2)

表3.2.1 電源切り換え用ジャンパ設定一覧 (JP1,JP2)

| ジャンパ | 設定 | 機能 |
|--------------------|-----|-------------------------|
| JP1 1.5V PWRSEL | 1-2 | 1.5V固定電源電圧 (レギュレータから供給) |
| | 2-3 | 外部電源電圧 (J5から供給) |
| JP2 3.3V PWRSEL | 1-2 | 3.3V固定電源電圧 (レギュレータから供給) |
| | 2-3 | 外部電源電圧 (J6から供給) |

■ : 出荷時の設定

【注】 ジャンパはM3A-HS11動作中に設定変更しないでください。

必ず電源をオフした状態で設定変更してください。

3.2.2 AVCC、AVREF切り替え用ジャンパ (JP3、JP4)

JP3、JP4を設定することによりSH7211のAVCC、AVREFに供給される電源電圧の供給元を切り換えることができます。

図3.2.3にAVCC、AVREF切り替え用ジャンパ配置図、表3.2.2にAVCC、AVREF切り替え用ジャンパ設定一覧を示します。

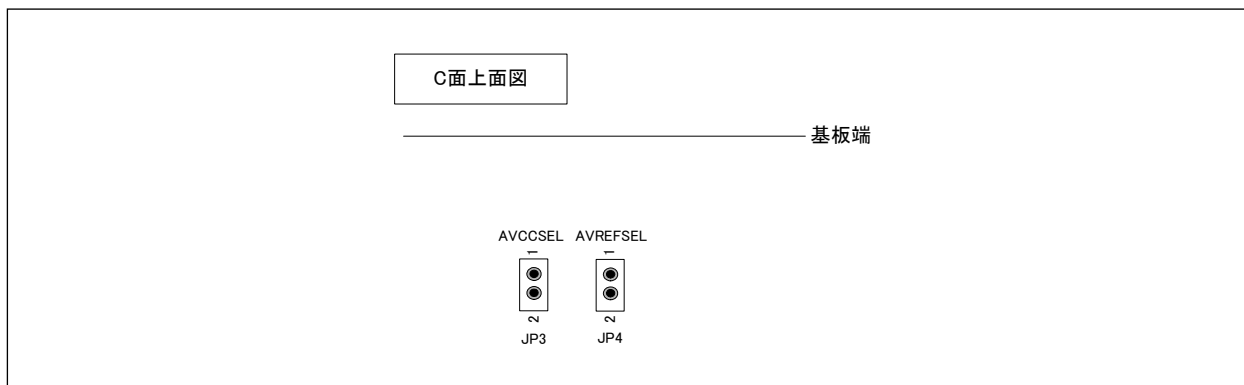


図3.2.3 AVCC、AVREF切り替え用ジャンパ配置図 (JP3,JP4)

表3.2.2 AVCC、AVREF切り替え用ジャンパ設定一覧 (JP3,JP4)

| ジャンパ | 設定 | 機能 |
|----------|-----|--------------------------|
| JP3 | 1-2 | SH7211のAVCCを5V固定電源電圧に接続 |
| AVCCSEL | 開放 | 外部電源電圧 (J7又はH1から供給) |
| JP4 | 1-2 | SH7211のAVREFを5V固定電源電圧に接続 |
| AVREFSEL | 開放 | 外部電源電圧 (J7又はH2から供給) |

■ : 出荷時の設定

【注】ジャンパはM3A-HS11動作中に設定変更しないでください。

必ず電源をオフした状態で設定変更してください。

3.2.3 スイッチ、LED機能

M3A-HS11には、スイッチを7個、LEDを7個実装しています。

表3.2.3にM3A-HS11実装スイッチ一覧を示します。

表3.2.3 M3A-HS11実装スイッチ一覧表

| 番号 | 機能 | 備考 |
|-----|--|--|
| SW1 | システム電源オン・オフスイッチ | - |
| SW2 | システムリセット入力スイッチ | 詳細は、項番2.8を参照してください。 |
| SW3 | ユーザ用ディップスイッチ（4極） SW3-1 OFF : PB15="H" ON : PB15="L" SW3-2 OFF : PB19="H" ON : PB19="L" SW3-3 OFF : PB28="H" ON : PB28="L" SW3-4 OFF : PB29="H" ON : PB29="L" | PB15,PB19,PB28,PB29は、プルアップされています。詳細は、項番2.5を参照してください。 |
| SW4 | システム設定用ディップスイッチ（3極） | 機能一覧は、表3.2.4を参照してください。 |
| SW5 | NMI入力スイッチ | 詳細は、項番2.9を参照してください。 |
| SW6 | IRQ3入力スイッチ | 詳細は、項番2.9を参照してください。 |
| SW7 | TP入力スイッチ | 詳細は、項番2.9を参照してください。 |

表3.2.4にスイッチSW4の機能一覧を示します。SH7211の動作モードは、FWE端子、MD0端子およびMD1端子の組み合わせで設定します。表3.2.5にSH7211動作モード設定一覧表を示します。

表3.2.4 スイッチSW4 機能一覧表

| 番号 | 設定 | 機能 | |
|--------------|-----|------------------------------------|-----------------------|
| SW4-1 FWE | OFF | FWE="H"（内蔵フラッシュメモリの書き込み/消去プロテクト解除） | 動作モード設定 （表3.2.5参照） |
| | ON | FWE="L"（内蔵フラッシュメモリの書き込み/消去プロテクト） | |
| SW4-2 MD1 | OFF | MD1端子状態"H" | |
| | ON | MD1端子状態"L" | |
| SW4-3 MD0 | OFF | MD0端子状態"H" | |
| | ON | MD0端子状態"L" | |

■ : 出荷時の設定

表3.2.5 SH7211動作モード設定一覧表

| SW4-1 (FWE) | SW4-2 (MD1) | SW4-3 (MD0) | SH7211動作モード | |
|----------------|----------------|----------------|-------------|----------------------------------|
| | | | 動作モード | モード名 |
| ON | ON | ON | モード0 | MCU拡張モード0（内蔵ROM無効,CS0空間:16bitバス） |
| ON | ON | OFF | モード1 | MCU拡張モード1（内蔵ROM無効,CS0空間:8bitバス） |
| ON | OFF | ON | モード2 | MCU拡張モード2（内蔵ROM有効） |
| ON | OFF | OFF | モード3 | シングルチップモード（内蔵ROM有効） |
| OFF | ON | ON | モード4 | ブートモード（内蔵ROM有効） |
| OFF | ON | OFF | モード5 | ユーザブートモード（内蔵ROM有効） |
| OFF | OFF | ON | モード6 | ユーザプログラムモード（内蔵ROM有効） |
| OFF | OFF | OFF | モード7 | ライターモード（内蔵ROM有効） |

■ : 出荷時の設定

表3.2.6にM3A-HS11の実装LED一覧を示します。

表3.2.6 M3A-HS11実装LED一覧表

| 番号 | 色 | 機能・備考 |
|------|---|-----------------------------|
| LED1 | 赤 | 電源用LED（電源電圧供給時にLED1が点灯） |
| LED2 | 緑 | ユーザに開放（PB10が"L"出力時にLED2が点灯） |
| LED3 | 緑 | ユーザに開放（PB11が"L"出力時にLED3が点灯） |
| LED4 | 緑 | ユーザに開放（PB12が"L"出力時にLED4が点灯） |
| LED5 | 緑 | ユーザに開放（PB13が"L"出力時にLED5が点灯） |
| LED6 | 緑 | ユーザに開放（PB20が"L"出力時にLED6が点灯） |
| LED7 | 緑 | ユーザに開放（PB21が"L"出力時にLED7が点灯） |

3.3 M3A-HS11外形寸法

図3.3.1にM3A-HS11の外形寸法図を示します。

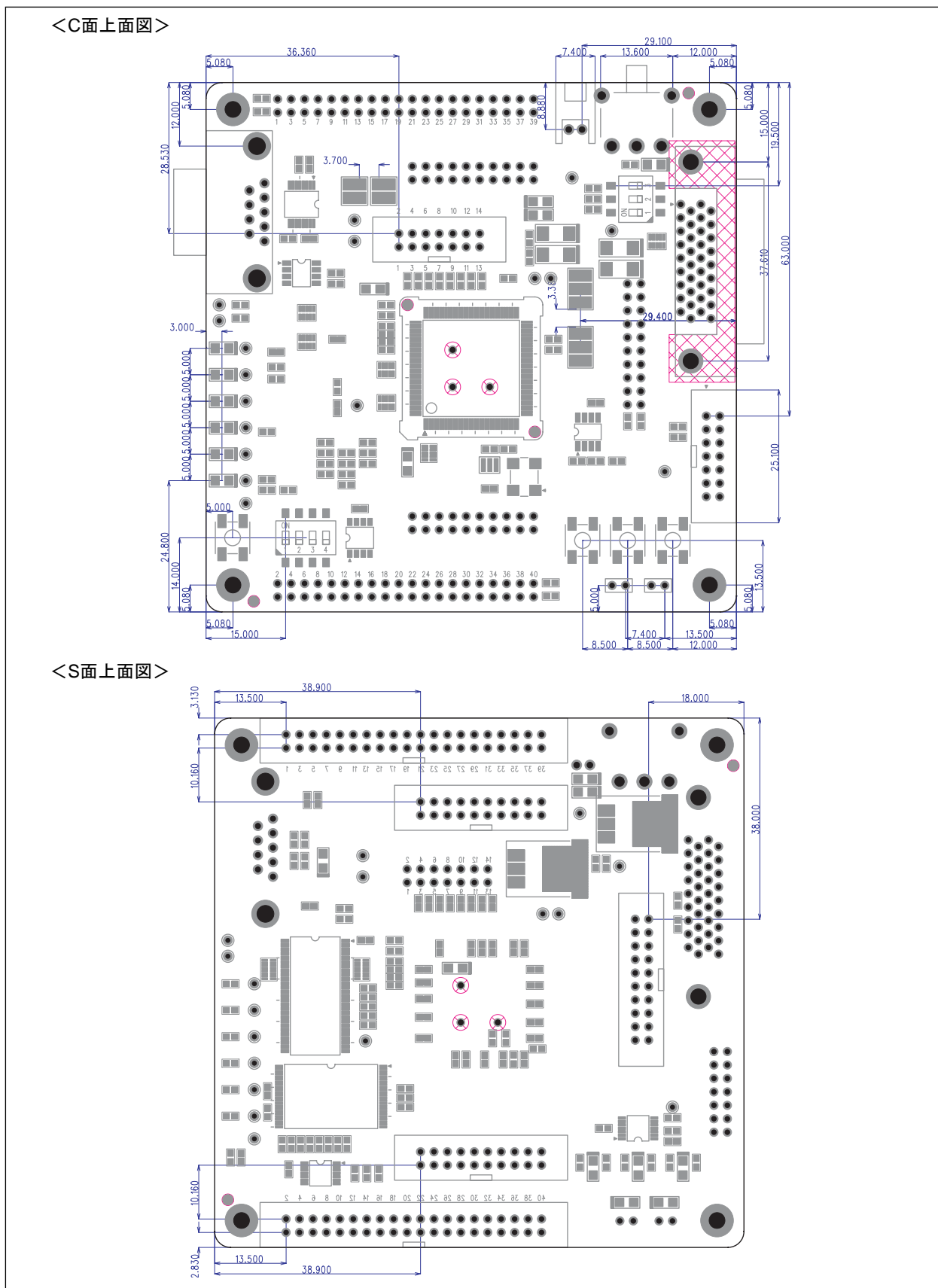


図3.3.1 M3A-HS11外形寸法図

付録

M3A-HS11接続図

* 空きページです *

SH7211 CPU BOARD M3A-HS11 SCHEMATICS

| TITLE | PAGE |
|------------------------|------|
| INDEX | 1 |
| CPU SH7211 | 2 |
| SRAM,EEPROM | 3 |
| SDRAM | 4 |
| UDI/RESET/UART/POWER | 5 |
| BUS CONNECTORS/PUSH SW | 6 |
| OTHERS | 7 |

Note:
 5VCC = 5V
 3VCC = 3.3V
 1.5VCC = 1.5V

R = Fixed Resistors
 RA = Resistor Array
 C = Ceramic Caps
 CE = Tantalum Electrolytic Caps
 CP = Decoupling Caps

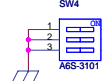
[] :not mounted

| | | | | | | | |
|--------|-----------|----------|-------------------------------|---------|----------|----------|-----------------|
| CHANGE | Ver. 1.00 | | RENESAS SOLUTIONS CORPORATION | | | | M3A-HS11 |
| | SCALE | | DRAWN | CHECKED | DESIGNED | APPROVED | INDEX (1 / 7) |
| | DATE | 07-09-10 | | | | | DK30583 |

Clock Mode : Mode6 Only
Operating Mode :

| 1 | 2 | 3 | Mode |
|-----|-----|-----|-----------------------------|
| ON | ON | ON | MODE0:MCU extension mode 0 |
| | | OFF | MODE1:MCU extension mode 1 |
| | OFF | ON | MODE2:MCU extension mode 2 |
| | OFF | OFF | MODE3:Single chip mode |
| OFF | ON | ON | MODE4:Boot mode |
| | OFF | ON | MODE5:User Boot mode |
| | OFF | ON | Mode6:User Programming mode |
| | OFF | OFF | Mode7:Writer mode |

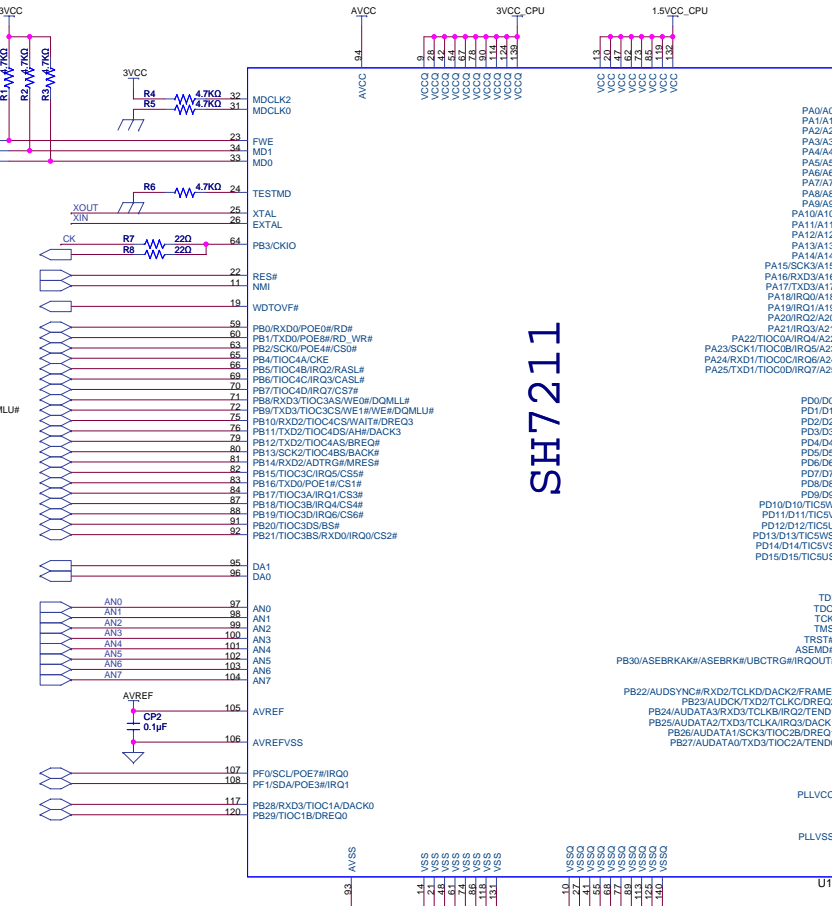
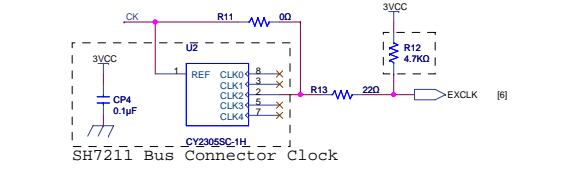
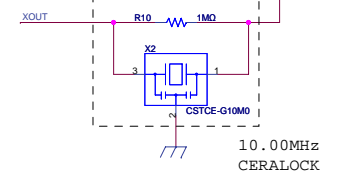
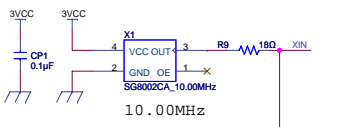
Mode Switch



- [4] PB3/CKIO
- [3,5,6] RESET#
- [6] NMI
- [6] WDT0V#
- [3,6] PB0/RXD0/POE#
- [3,4,6] PB1/TXD0/POE#
- [4,6] PB2/SCK0/POE#
- [4,6] PB4/TIOC4A/CKE
- [4,6] PB5/TIOC4B/IRQ2/RASL#
- [4,6] PB6/TIOC4C/IRQ3/CASL#
- [6] PB7/TIOC4D/IRQ7/CS7#
- [3,4,6] PB8/RXD3/TIOC3AS/WE#
- [3,4,6] PB9/TXD3/TIOC3CS/WE#
- [5,6] PB10/RXD2/TIOC3S/WAIT#
- [5,6] PB11/TXD2/TIOC4DS/AH#
- [5,6] PB12/TXD2/TIOC4AS/BREQ#
- [5,6] PB13/SCK2/TIOC4BS/ACK#
- [5,6] PB14/RXD2/ADTRG#
- [5,6] PB15/TIOC3C/IRQ5/CS5#
- [6] PB16/TXD0/POE#
- [4,6] PB17/TIOC3A/IRQ1/CS3#
- [3,6] PB18/TIOC3B/IRQ4/CS4#
- [5,6] PB19/TIOC3B/IRQ3/CS6#
- [5,6] PB20/TIOC3DS/BS#
- [5,6] PB21/TIOC3BS/RXD0/IRQ0/CS2#

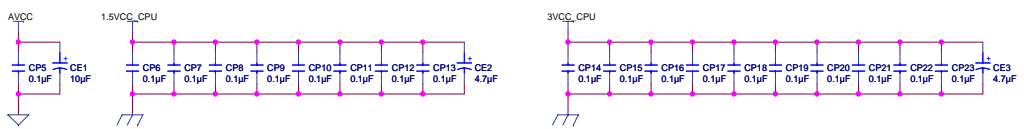
- [6] DA1
- [6] DA0
- [6] AN0
- [6] AN1
- [6] AN2
- [6] AN3
- [6] AN4
- [6] AN5
- [6] AN6
- [6] AN7

- [3,6] PF1/SCL/POE7#
- [3,6] PF1/SDA/POE8#
- [5,6] PB28/RXD3/TIOC1A/DACK0
- [5,6] PB29/TIOC1B/DREQ0



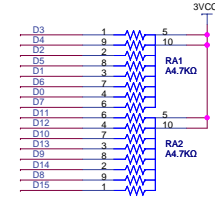
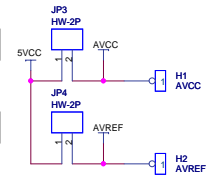
SH7211

Decoupling Caps



1-2 FIX AVCC

1-2 FIX AVREF



CHANGE

Ver. 1.00

| | |
|-------|----------|
| SCALE | |
| DATE | 07-09-10 |

RENESAS SOLUTIONS CORPORATION

| | | | |
|-------|---------|----------|----------|
| DRAWN | CHECKED | DESIGNED | APPROVED |
|-------|---------|----------|----------|

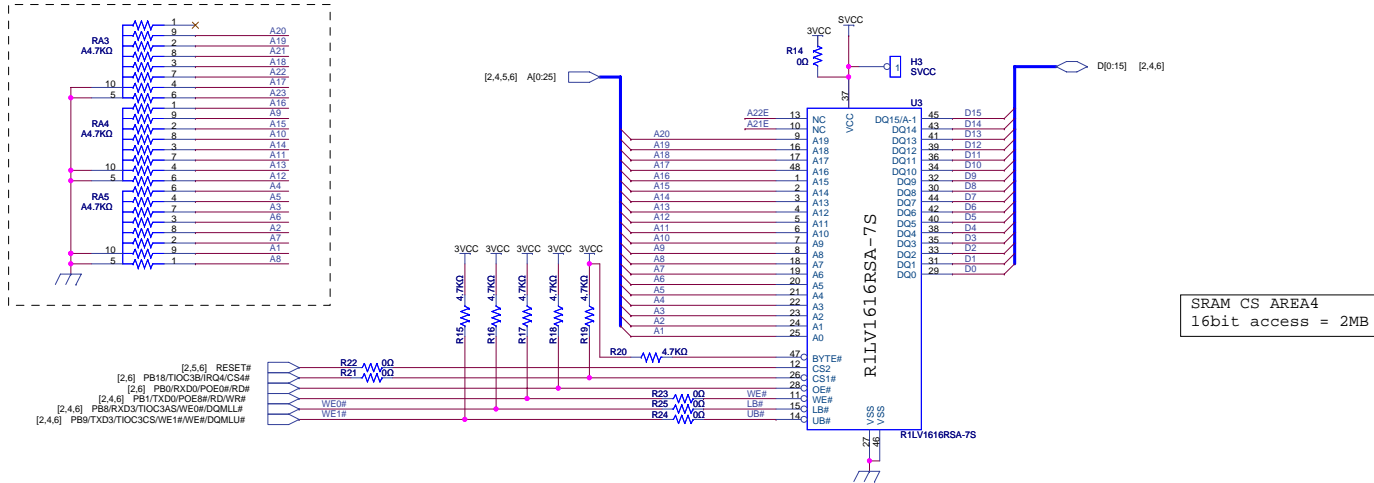
M3A-HS11

CPU SH7211

(2 / 7)

DK30583

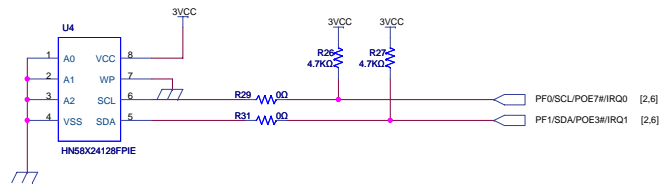
SRAM



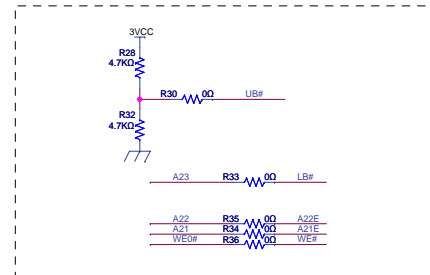
Decoupling Caps



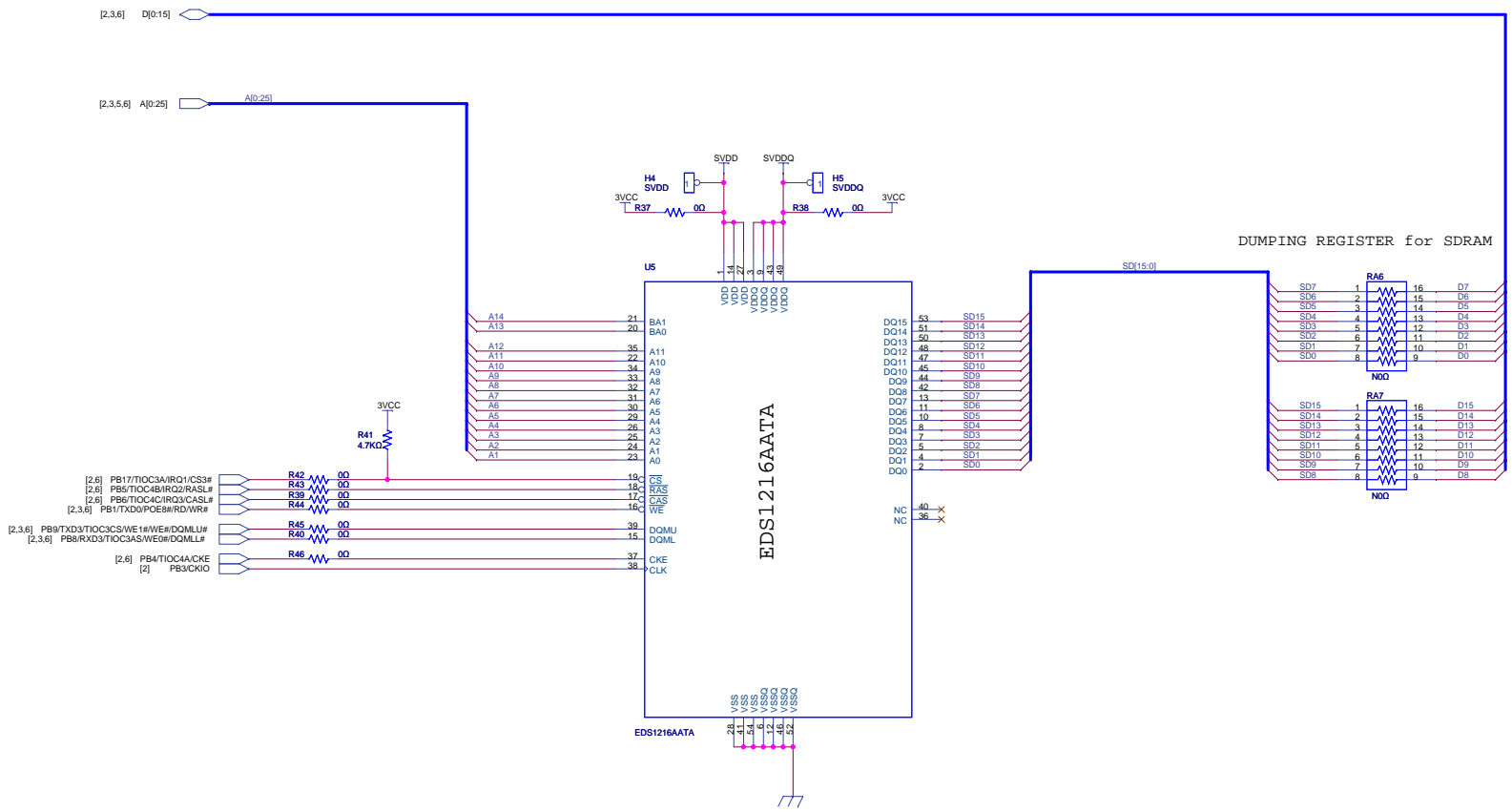
EEPROM



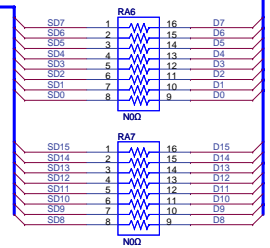
Decoupling Caps



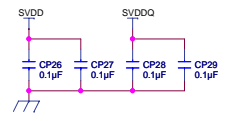
| | | | | | | | |
|--------|-----------|-------------------------------|----------|----------|----------|----------|------------------------|
| CHANGE | Ver. 1.00 | RENESAS SOLUTIONS CORPORATION | | | | M3A-HS11 | |
| | | DRAWN | CHECKED | DESIGNED | APPROVED | | SRAM, EEPROM (3 / 7) |
| | | SCALE | | | | | DK30583 |
| | | DATE | 07-09-10 | | | | |



DUMPING REGISTER for SDRAM

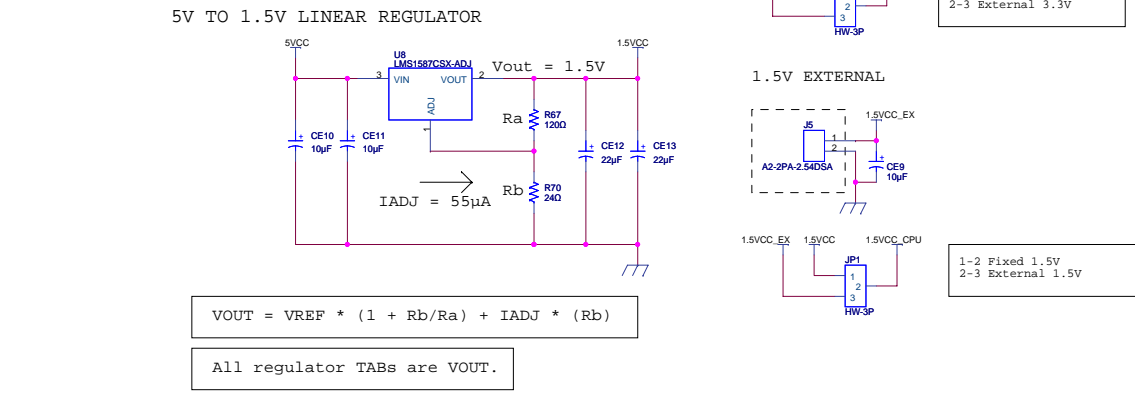
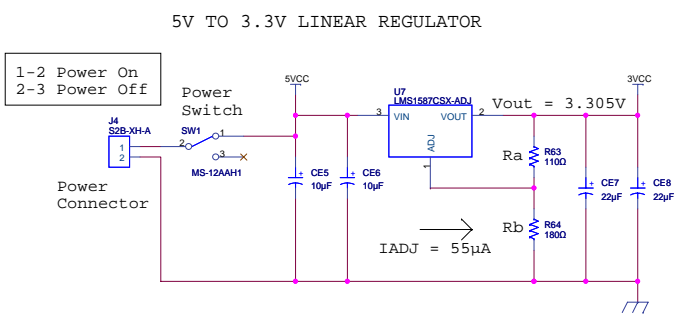
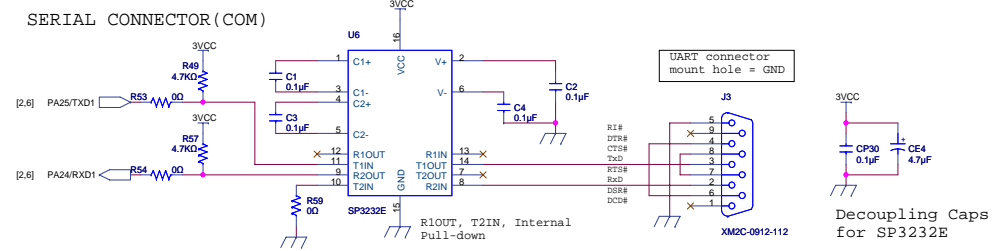
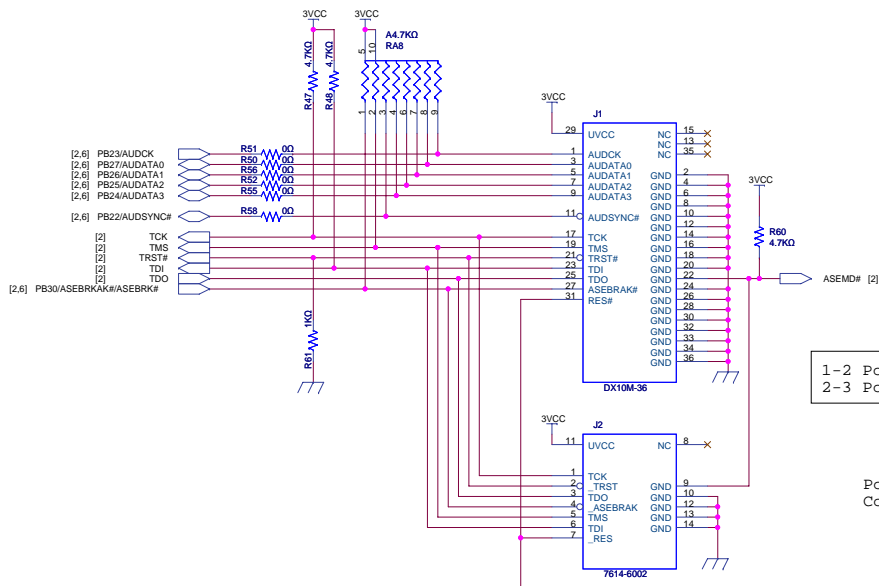


Decoupling Caps

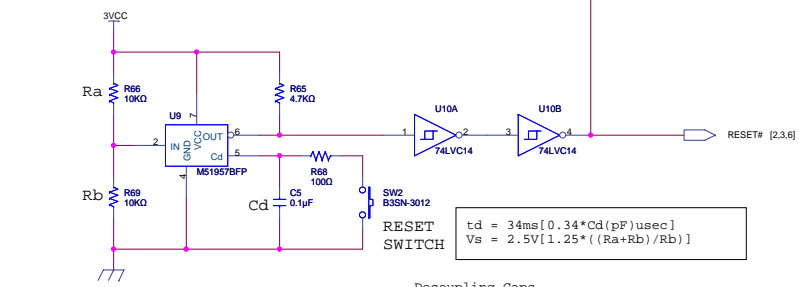


| | | | | | | | | |
|--------|-----------|-------------------------------|----------|-------|---------|----------|----------|-----------|
| CHANGE | Ver. 1.00 | RENESAS SOLUTIONS CORPORATION | | | | M3A-HS11 | | |
| | | SCALE | | DRAWN | CHECKED | DESIGNED | APPROVED | SDRAM |
| | | DATE | 07-09-10 | | | | | (4 / 7) |
| | | | | | | | | DK30583 |

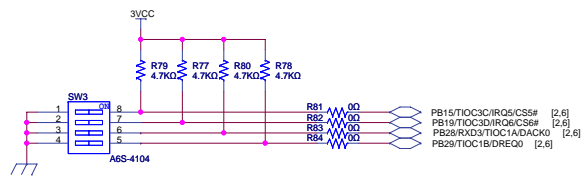
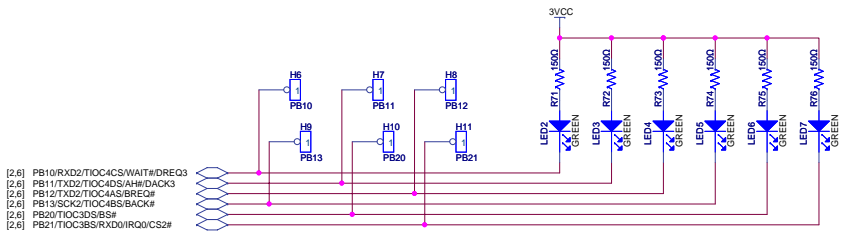
H-UDI INTERFACE



Power On Reset

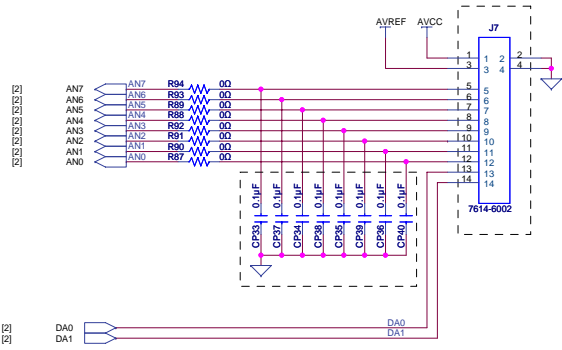


User Port

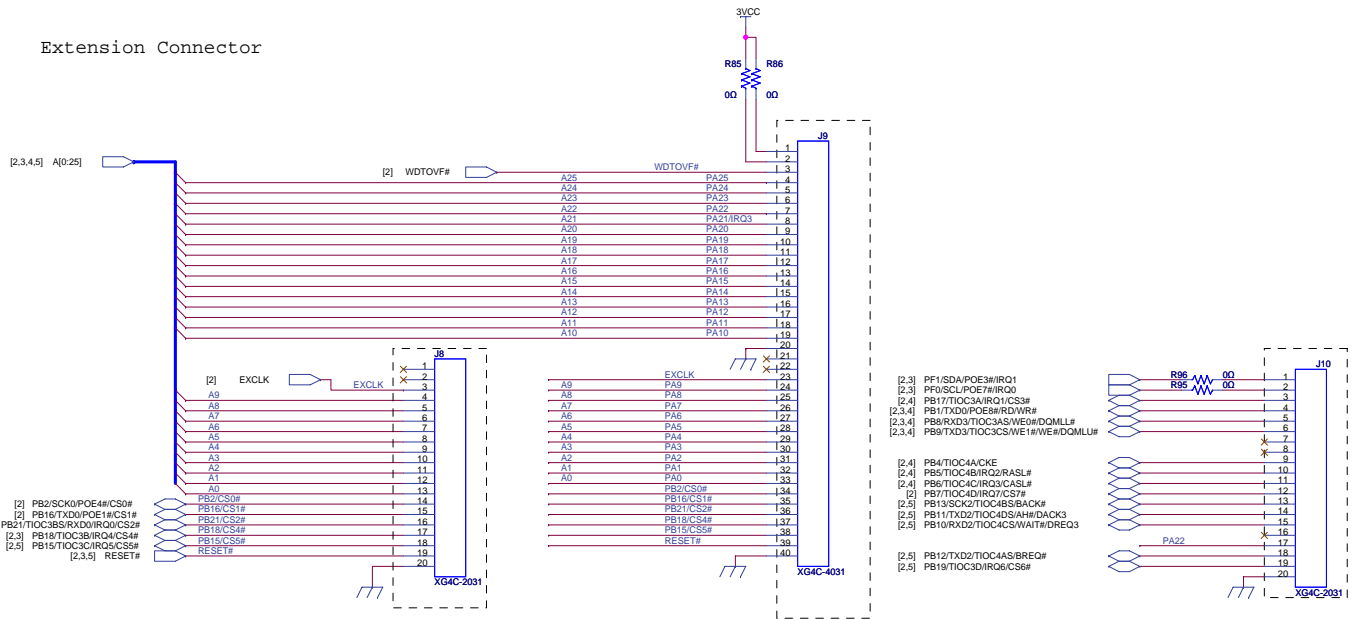


| | | | | | | |
|--------|-----------|-------------------------------|----------|---------|----------|----------------------------------|
| CHANGE | Ver. 1.00 | RENESAS SOLUTIONS CORPORATION | | | | M3A-HS11 |
| | | SCALE | DRAWN | CHECKED | DESIGNED | APPROVED |
| | | DATE | 07-09-10 | | | |
| | | | | | | H-UDI/RESET/UART/POWER (5 / 7) |
| | | | | | | DK30583 |

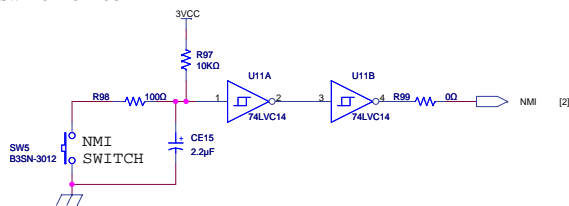
A/D, D/A Connector



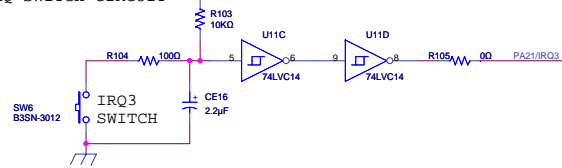
Extension Connector



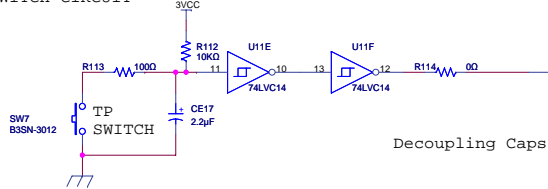
NMI SWITCH CIRCUIT



IRQ SWITCH CIRCUIT



TP SWITCH CIRCUIT



Decoupling Caps

CP41 0.1μF

7414

CHANGE

Ver. 1.00

RENESAS SOLUTIONS CORPORATION

M3A-HS11

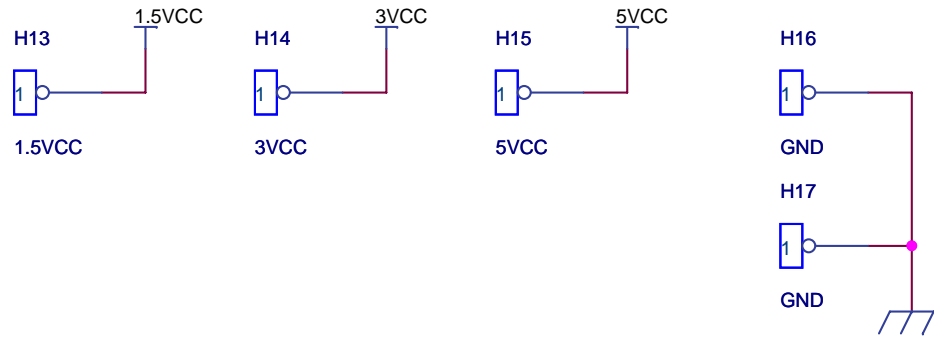
BUS CONNECTORS/PUSH SW (6 / 7)

DRAWN CHECKED DESIGNED APPROVED

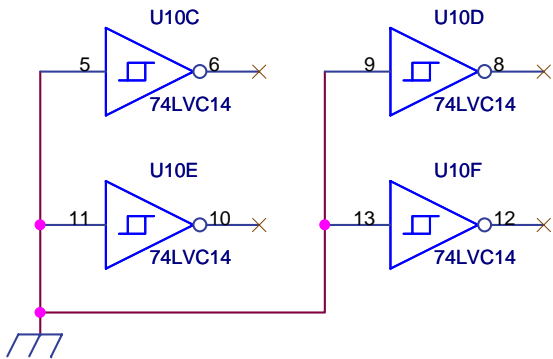
SCALE DATE 07-09-10

DK30583

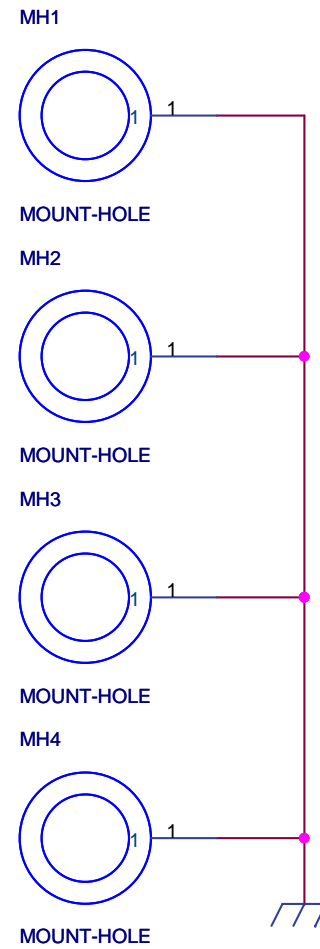
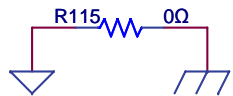
TEST PIN



UNUSED LOGIC



AGND-GND



| | | | | | | | | |
|--------|-----------|-------------------------------|----------|-------|---------|----------|----------|------------------|
| CHANGE | Ver. 1.00 | RENESAS SOLUTIONS CORPORATION | | | | M3A-HS11 | | |
| | | SCALE | | DRAWN | CHECKED | DESIGNED | APPROVED | OTHERS (7 / 7) |
| | | DATE | 07-09-10 | | | | | DK30583 |

空きページです

SH7211 CPU ボード M3A-HS11
ユーザーズマニュアル



ルネサスエレクトロニクス株式会社
神奈川県川崎市中原区下沼部1753 〒211-8668

RJJ10J1538-0100