

高级单片同步降压脉冲调宽 (PWM) 控制器

ISL6420A 使得实现高性能 DC-DC 降压变换器的完全控制和保护方案成为很简单的工作。ISL6420A 设计用来以同步整流降压拓扑结构驱动 N-沟道 MOSFET 晶体管，它在一个单独的封装中集成了控制、输出调节、监视和保护功能。此外，该芯片还具有外部参考电压跟踪 (external reference voltage tracking) 模式，可以用于外部参考电压降压变换器和 DDR 端电压等应用场合。该芯片还具有电压余量 (voltage margining) 模式，可供在网络式 DC-DC 变换器的应用场合进行系统测试。

ISL6420A 提供简单的单反馈回路、电压模式控制，具有快速的动态响应能力。变换器的输出电压可以精确地稳定到高达 0.6V，在温度和电网电压变化范围内，其最大公差为 $\pm 1\%$ 。

芯片的工作频率可以在 100kHz 到 1.4MHz 的范围内调节。在高频率下工作可以节省成本和所占用的空间。

误差放大器的特点是具有 15MHz 的增益带宽乘积和 6V/ μ s 的压摆率，因此获得了很高的变换器带宽，以利于快速的瞬变响应。在瞬变条件下 PWM 的占空比范围可以从 0% 到 100%。通过选择 ENSS 引脚到地之间的电容器的数值可以设置完全可调的 PWM 软启动。如果将 ENSS 引脚拉到低电平则关闭该变换器。

当软启动时序完成时，ISL6420A 监视输出电压并产生一个供电正常 (PGOOD) 信号，这时输出电压在其稳压范围之内。内置的过压保护电路防止输出电压超过其设定点的 115%。过电流状态保护是通过监视上面的 MOSFET 管的 $r_{DS(ON)}$ 电阻并恰当地禁止 PWM 的工作来实现。这种方法不需要使用电流采样电阻器，因此简化了实施的方案、提高了效率。

特点

可在 4.5V 到 28V 输入电压之下工作。

极好的输出电压稳压特性

- 0.6V 内部参考电压。
- 在供电电压和温度变化范围内，参考电压的准确度为 $\pm 1\%$ 。

通过电阻器可选择的开关频率。

- 100kHz 到 1.4MHz。

电压余量和外部参考电压跟踪模式。

输出可以吸入或者送出电流。

无损耗的、可编程控制的过电流保护功能。

- 使用上面的 MOSFET 管的导通电阻 $r_{DS(ON)}$ 可编程控制的软启动。

驱动 N 沟道 MOSFET 晶体管。

简单的单回路控制设计。

- 电压模式 PWM 控制。

快速瞬变响应能力。

- 带宽误差放大器。
- 占空比在 0% 到 100% 范围内可调。

丰富的电路保护功能

- PGOOD、过电压、过电流、关断等。

对于预偏置的负载应用场合，启动时具有二极管仿真。

QFN (4 × 4) 封装

- QFN 符合 JEDEC PUB95 MO-220 QFN — 方形扁平无引线 — 产品外形。
- QFN 近芯片尺度 (near chip scale) 封装底面；提高了 PCB 的效率，侧面更薄。

应用

• 微处理器/ASIC 的供电电源

- 箱入式控制器
- DSP 和处理器内核电源
- DDR SDRAM 总线端电压

• 以太网路由器和交换机

• 大功率 DC-DC 稳压器

• 分布式 DC-DC 电源结构

• 个人计算机的外部设备

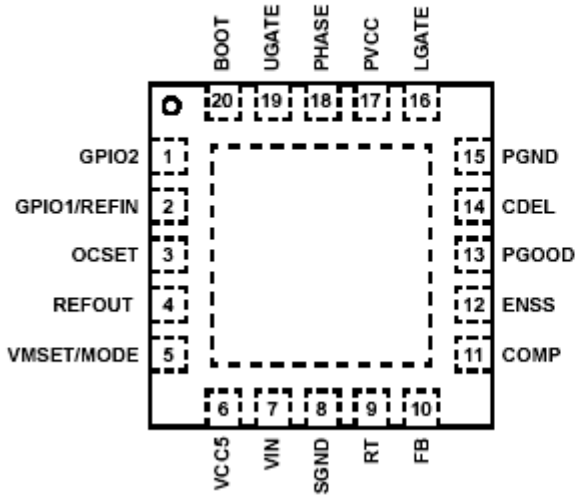
• 外部参考电压降压变换器

订购信息表

元件号码	温度范围 (°C)	封装	封装图号
ISL6420AIR	-40 到 +85	20 引脚 4 × 4 QFN	L20. 4 × 4
ISL6420AIR-T	-40 到 +85	20 引脚 4 × 4 QFN 带状和盘状	L20. 4 × 4
ISL6420A	-40 到 +85	20 引脚 QSOP	M20.15

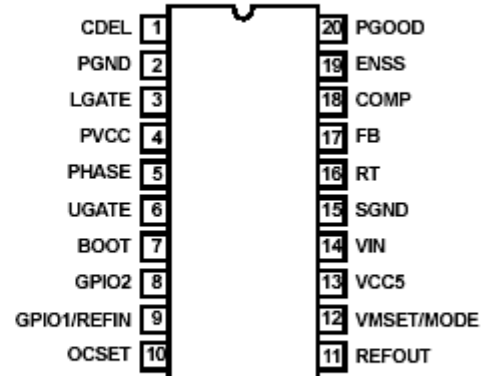
引脚图

ISL6420A (QFN)
TOP VIEW



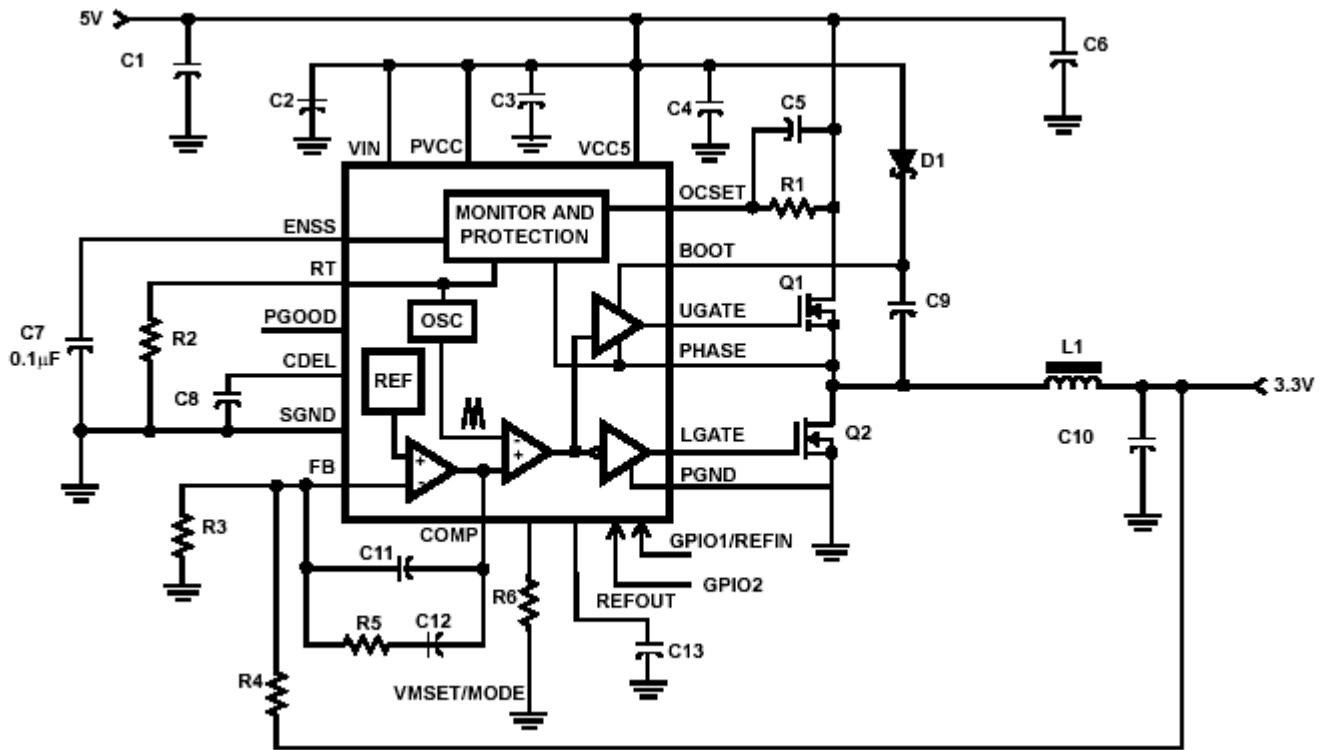
TOP VIEW

ISL6420A (QSOP)
TOP VIEW



顶视图

典型的 5V 输入 DC-DC 应用方案



MONITOR AND PROTECTION

OSC

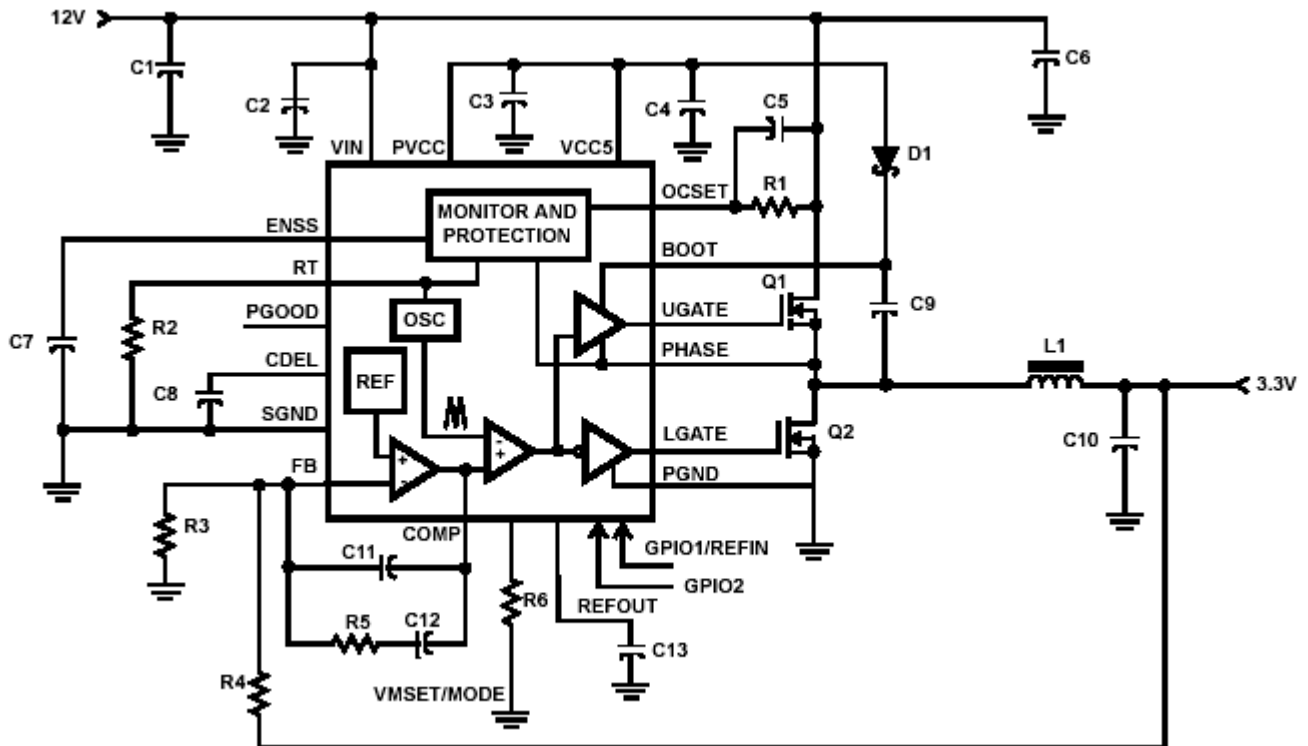
REF

监视和保护

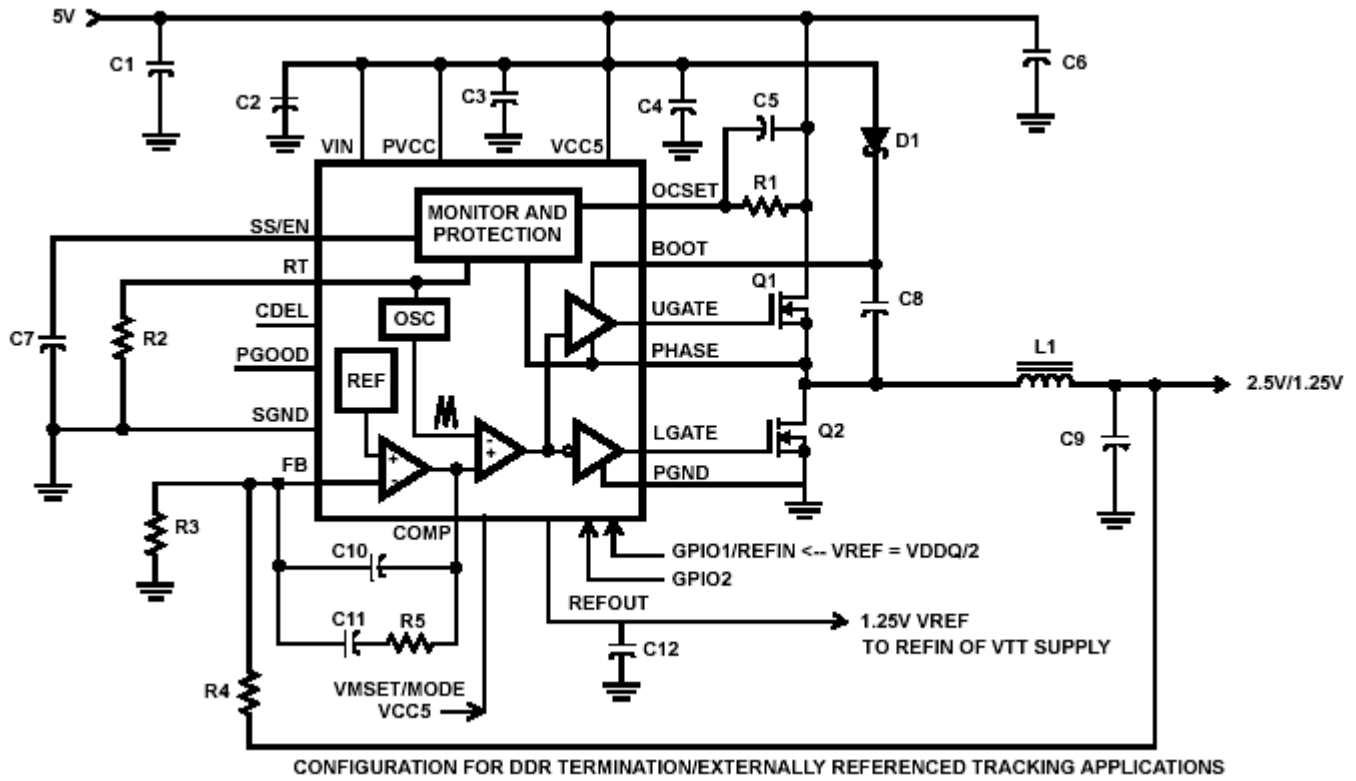
振荡器

参考

典型的 12V 输入 DC-DC 应用方案

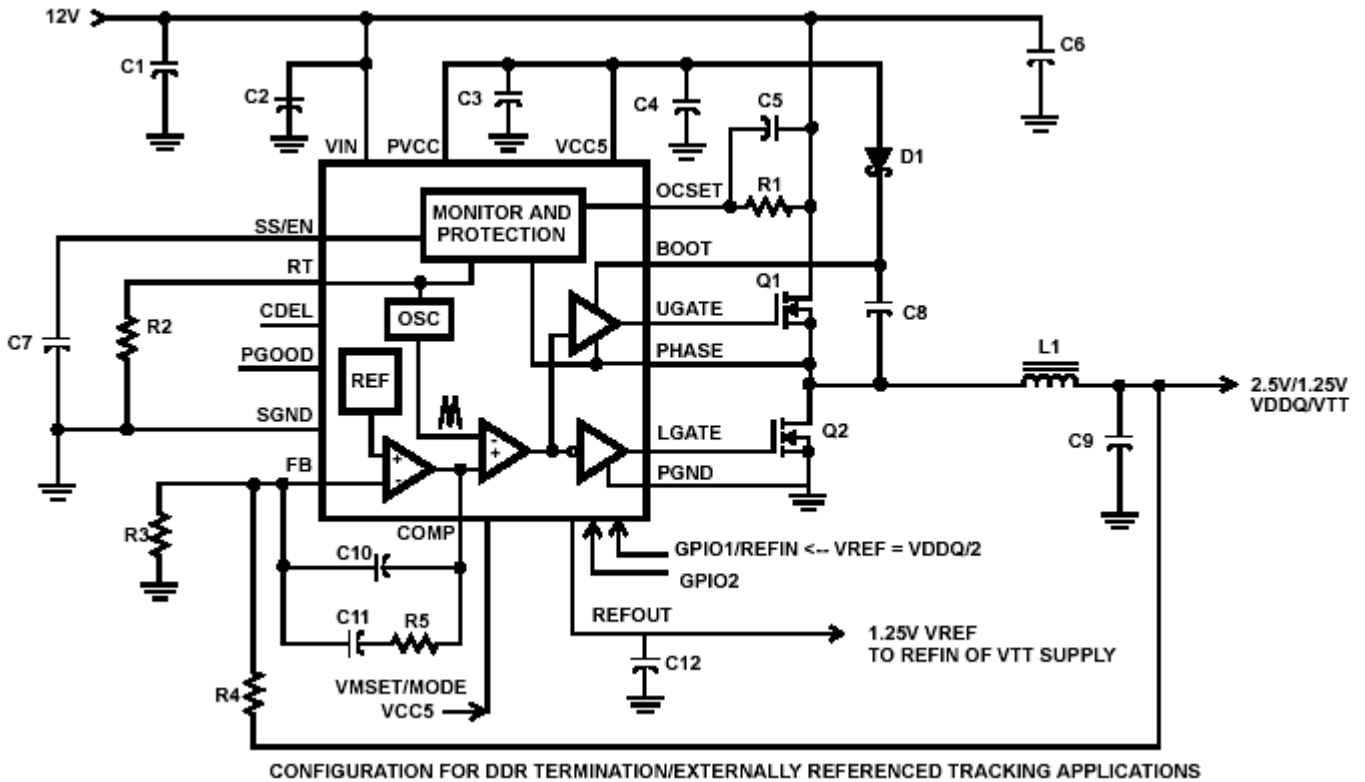


典型的 5V 输入 DC-DC 应用方案



TO REFIN OF VTT SUPPLY 至 VTT 电源的 REFIN
 CONFIGURATION FOR DDR TERMINATION/EXTERNALLY REFERENCED TRACKING APPLICATIONS
 DDR 终端/外部参考的跟踪应用结构

典型的 12V 输入 DC-DC 应用方案



极限参数 (T_A=25°C)

偏置电压, VIN	+30V
BOOT 和 Ugate 引脚	+36V
ESD 分类	
人体模型 (JESD22 - A114)	2000V
带电器件模型 (JESD22 - C101)	1000V

热信息

热阻 (典型值)	θ_{JA} (°C/W)	θ_{JC} (°C/W)
QFN 封装 (注 2, 3)	47	8.5
QSOP 封装 (注 2)	90	NA
最大结温 (塑料封装)	150°C	
最大储存温度范围	-65°C 到 150°C	
环境温度范围	-40°C 到 85°C (对于带 “I” 后缀的产品)	
结温范围	-40°C 到 125°C	

注意: 强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数, 并不意味着在极限条件下或在任何其它超出推荐工作条件所示参数的情况下器件能有效工作。

注:

1 所有的电压均相对于 GND。

2 θ_{JA} 是将元件以 “直接接触” 的方式安装在高效导热测试板上在自由空气中测得的。参见 Tech Brief TB379。

3 测量 θ_{JC} 时, “外壳温度” 位置为封装下面暴露的金属焊盘的中心。

电气指标

除另有说明之外, 工作条件为: VIN=12V, PV_{CC} 与 V_{CC5} 短路, T_A=25°C

参数	符号	测试条件	最小值	典型值	最大值	单位
VIN 电源						
输入电压范围			5.8	12	28	V
VIN 电源电流						
关断电流 (注 4)		ENSS = GND	—	1.4	—	mA
工作电流 (注 4, 5)			—	2.0	3.0	mA
VCC5 电源 (注 5, 6)						
输入电压范围		对 5 V 配置, VIN=VCC5	4.5	5.0	5.5	V
输出电压		VIN=5.6V 到 28V, I _L = 3mA 到 50mA	4.5	5.0	5.5	V
最大输出电流		VIN = 12V	50	—	—	mA
上电复位						
VCC5 上升阈值		VIN 连到 VCC5, 5V 输入工作	4.32	4.4	4.475	V
VCC5 下降阈值			4.09	4.1	4.25	V
UVLO 阈值回线			0.16	—	—	V
PWM 变换器						
输出电压 (注 7)			0.6	—	V _{IN} -0.5	V
最大占空比		F = 300kHz	90	96	—	%
最小占空比		F = 300kHz	—	—	0	%
FB 引脚偏置电流			—	80	—	nA
欠压保护	V _{UV1}	设定点的百分数, ~3μs 噪声滤波器	75	—	85	%
过压保护	V _{OVPI}	设定点的百分数, ~1μs 噪声滤波器	112	—	120	%
振荡器						
自由运行频率		RT=VCC5, T _A = -40°C 到 85°C	270	300	330	kHz
总变化量		T _A = -40°C 到 85°C, 频率由 RT 的外部电阻器设定	-10	—	+10	%
频率范围 (由 RT 设定)		VIN = 12V	100	—	1400	kHz
斜波幅度	ΔV _{OSC}	由设计决定	—	1.25	—	V _{P-P}
参考和软启动/开启						
内部参考电压	VREF		—	0.6	—	V
参考电压准确度		T _A = -40°C 到 85°C, VIN = 5.6V 到 16V	-1.0	—	+1.0	%
软启动电流	I _{SS}		—	10	—	μA
软启动阈值	V _{SOFT}		1.0	—	—	V
开启低电平 (变换器关闭)			—	—	1.0	V
PWM 控制器门极驱动器						

ISL6420A

参数	符号	测试条件	最小值	典型值	最大值	单位
门极驱动峰值电流			—	0.7	—	A
上升时间		$C_o = 1000\text{pF}$	—	20	—	ns
下降时间		$C_o = 1000\text{pF}$	—	20	—	ns
驱动器之间的死区时间			—	20	—	ns
误差放大器						
直流增益 (注 7)		由设计保证	—	88	—	dB
增益带宽乘积 (注 7)	GBW		—	15	—	MHz
压摆率 (注 7)	SR		—	6	—	V/ μs
过电流保护						
OCSET 电流源	I_{OCSET}	$V_{OCSET} = 4.5\text{V}$	80	100	120	μA
动态电流极限 ON 时间	T_{OCON}			20		ms
动态电流极限 OFF 时间	T_{OCCOFF}			128		ms
供电正常和控制功能						
供电正常下限阈值	V_{PG-}	设定点的百分数, $\sim 3\mu\text{s}$ 噪声滤波器	-14	-10	-8	%
供电正常上限阈值	V_{PG+}	设定点的百分数, $\sim 3\mu\text{s}$ 噪声滤波器	10	—	16	%
PGOOD 泄漏电流	I_{PGLKG}	$V_{PULLUP} = 5.5\text{V}$	—	—	1	μA
PGOOD 电压低电平		$I_{PGOOD} = 4\text{mA}$	—	—	0.5	V
PGOOD 延时		$C_{DEL} = 0.1\mu\text{F}$	—	125	—	ms
供给 PGOOD 的 CDEL 电流		CDEL 阈值 = 2.5V	—	2	—	μA
CDEL 阈值			—	2.5	—	V
外部参考电压						
在 GPIO1/REFIN 的外部参考电压输入范围		$VMSET/MODE = H, C_{REFOUT} = 2.2\mu\text{F}$	0.6	—	1.25	V
参考电压缓冲器						
带缓冲的输出电压-内参考	V_{REFOUT}	$I_{REFOUT} = 20\text{mA}, V_{MSET/MODE} = \text{高电平}, C_{REFOUT} = 2.2\mu\text{F}, T_A = -40^\circ\text{C}$ 到 85°C	0.585	0.6	0.615	V
带缓冲的输出电压-外参考电压		$V_{REFIN} = 1.25\text{V}, I_{REFOUT} = 20\text{mA}, V_{MSET/MODE} = \text{高电平}, C_{REFOUT} = 2.2\mu\text{F}$	$V_{REFIN} - 0.01$	—	$V_{REFIN} + 0.01$	V
电流驱动能力		$C_{REFOUT} = 2.2\mu\text{F}$	20	—	—	mA
电压余量						
电压余量范围 (注 7)			-10		+10	%
供给电压余量的 CDEL 电流			—	100	—	μA
上升时间		$C_{DEL} = 0.1\text{F}, R_{VMSET} = 330\text{k}\Omega$ ^{译注 2}	—	2.5	—	ms
FB 引脚上的 I_{SET1}		$R_{VMSET} = 330\text{k}\Omega$ ^{译注 2} , GPIO1=L, GPIO2=H	—	7.48	—	μA
FB 引脚上的 I_{SET2}		$R_{VMSET} = 330\text{k}\Omega$ ^{译注 2} , GPIO1=H, GPIO2=L	—	7.48	—	μA
热关闭						
关闭温度 (注 7)			—	150	—	$^\circ\text{C}$
热关闭回线 (注 7)			—	20	—	$^\circ\text{C}$

译著 2: R_{VMSET} 原文误为 VMSET。

注:

4 5V 输入时的工作电源电流和关闭电流技术指标与 VIN 电源电流的技术指标相同, 即 5.6V 到 28V 输入条件。这些技术指标也应在该元件按 5V 输入配置条件下来测试, 即 $V_{IN} = V_{CC5} = PV_{CC} = 5\text{V}$ 。

5 这是当器件接通但未处于开关状态时 V_{CC} 消耗的电流。不包括门极驱动电流。

6 当 VIN 引脚的输入电压为 5.6V 到 28V 时, V_{CC5} 引脚由内部的 LDO 提供能够输出总电流 50mA (最大) 的 5V 输出电压。当输入电压为 5V 时, V_{CC5} 引脚用作 5V 输入, 内部的 LDO 稳压器关闭, 并且 VIN 必须连到 V_{CC5} 。在这两种情况下, PV_{CC} 引脚总是应当连到 V_{CC5} 引脚。(详细情况请参阅引脚说明部分。)

7 由设计保证。不进行生产测试。

典型性能曲线图

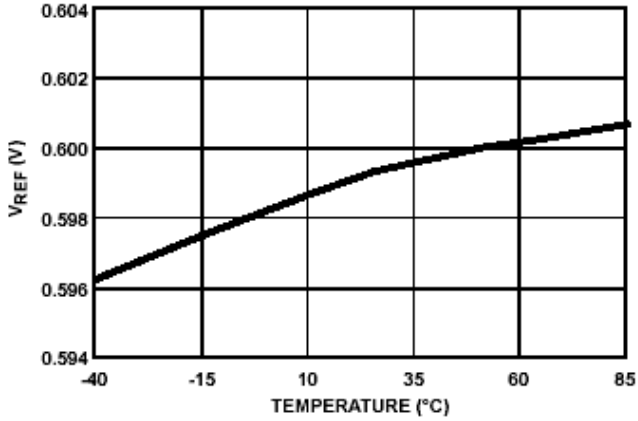


FIGURE 1. VREF vs TEMPERATURE

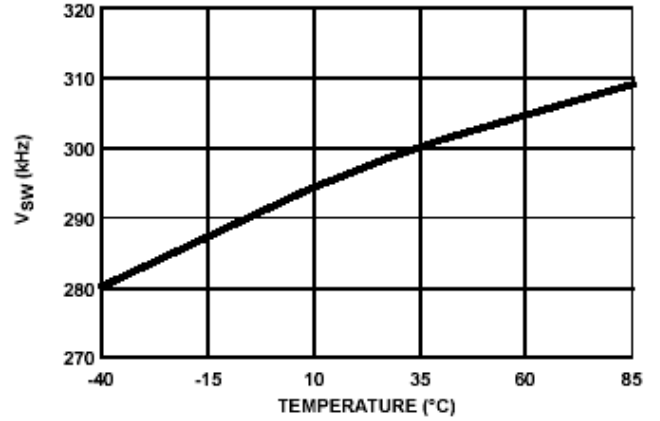


FIGURE 2. VSW vs TEMPERATURE

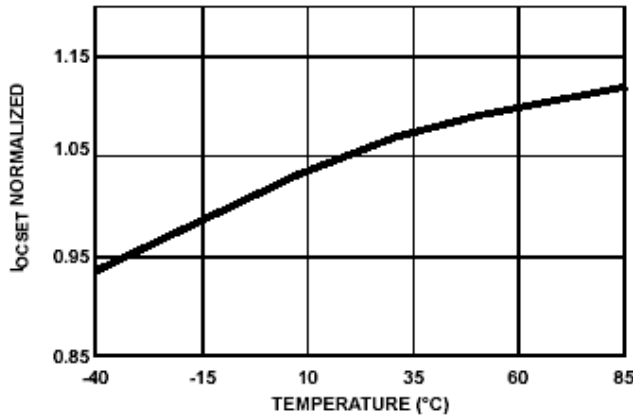


FIGURE 3. IocSET vs TEMPERATURE

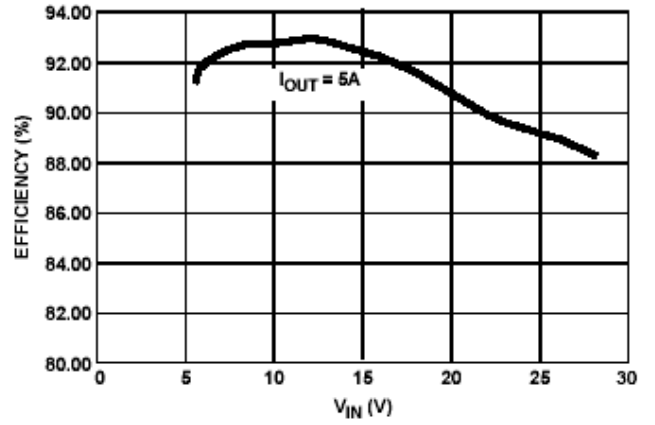


FIGURE 4. EFFICIENCY vs VIN

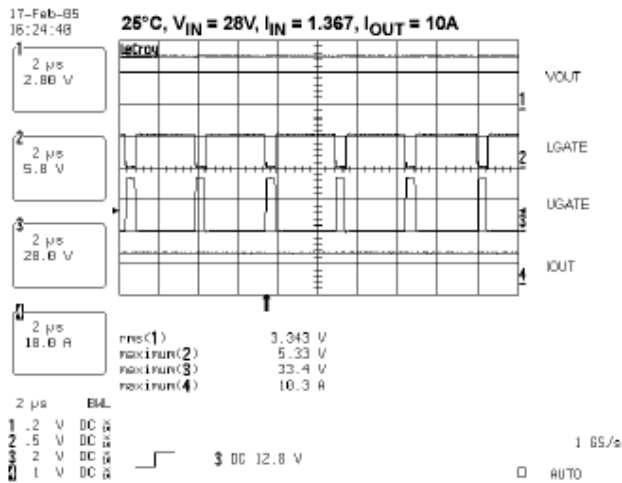


FIGURE 5.

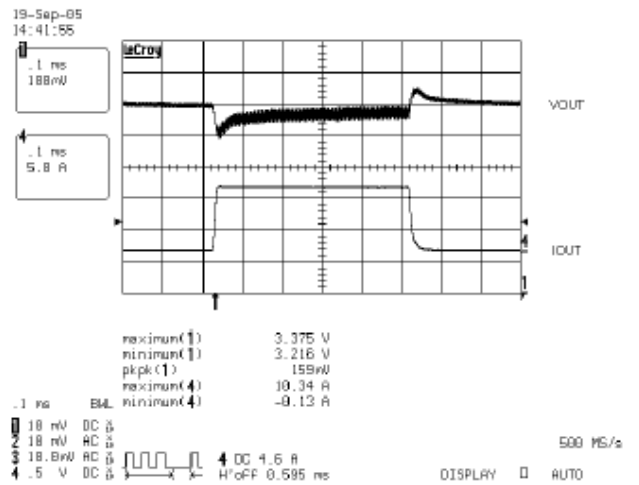


FIGURE 6.

典型性能曲线图(续)

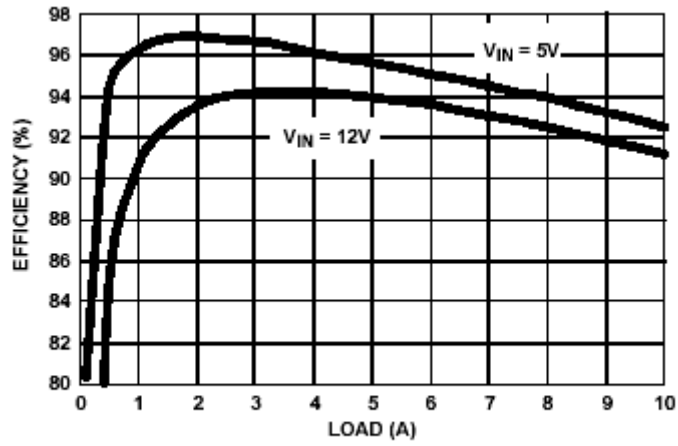


FIGURE 7. EFFICIENCY vs LOAD CURRENT ($V_{OUT} = 3.3V$)

引脚描述

VIN — 这个引脚为控制器输入电压，并且必须用一个陶瓷电容在尽可能接近 VIN 引脚的地方接地进行去耦。

表 1 输入电源的配置

输入	引脚配置情况
5.6V 到 28V	将电源输入连到 VIN 引脚。VCC5 引脚从内部的 LDO 提供 5V 的输出。将 PVCC 引脚连到 VCC5。
5V ± 10% ^{译注 3}	将电源输入连到 VCC5 引脚。将 PVCC 和 VIN 引脚都连到 VCC5。

译著 3: 原文 ± 号之前多了一个 + 号。

SGND — 这个引脚提供 IC 芯片的信号地。将这个引脚通过最低的阻抗连接到地平面。

LGATE — 这个引脚为下面的 MOSFET 管提供 PWM 控制的门驱动信号。

PHASE — 这个引脚是输出滤波器电感器、上面的 MOSFET 管的源极和下面的 MOSFET 管的漏极的结点。这个引脚用来监视上面的 MOSFET 管上的电压降以进行过电流保护。这个引脚也为上面的 MOSFET 管的门驱动提供返回通路。

UGATE — 这个引脚为上面的 MOSFET 管提供 PWM 控制的门驱动信号。

BOOT — 这个引脚为上面的 MOSFET 管的驱动器供电。将这个引脚连到自举电容器 (bootstrap capacitor) 和自举二极管 (bootstrap diode) 阴极端上。自举二极管的阳极连到 VCC5 引脚。

FB — 这个引脚连到反馈电阻分压器上，为控制器提供电压反馈信号。这个引脚设定变换器的输出电压。

COMP — 这个引脚是误差放大器的输出引脚。它用作 PWM 误差放大器的补偿点。

PGOOD — 这个引脚给出供电正常的状态信息。这是一个集电极开路输出，用来指示变换器电源的状态。

RT — 这是振荡器频率选择引脚。将这个引脚直接连到 VCC5 引脚将选择振荡器的 300kHz 运行频率。在这个引脚到 GND 之间放置一个电阻器，则可以在 100kHz 到 1.4MHz 之间编程控制振荡器的频率。图 7 示出振荡器的频率和 RT 电阻值之间的关系。

CDEL — 对 PGOOD 信号可以加以延时，延时的时间正比于 2μA 的 CDEL 电流和此引脚与地之间连接的电容器的电容数值。0.1μF 的电容器一般能给出 125ms 的延迟时间。在处于电压余量模式时 CDEL 电流通常为 100μA。对于 0.1μF 的电容器来说，所提供的输出电压压摆率延时通常为 2.5ms。

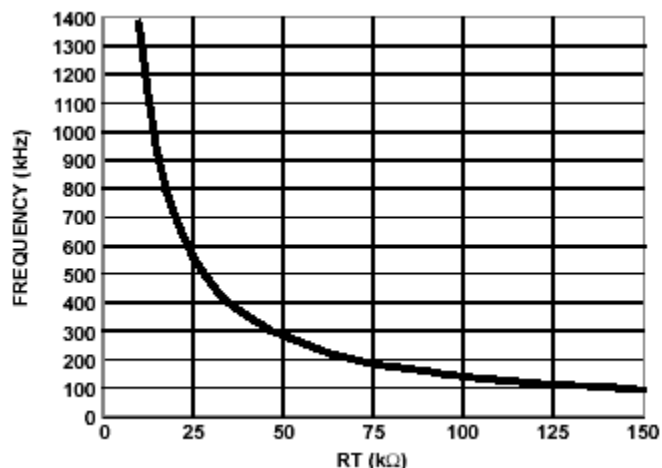


图 8 振荡器频率与 RT 之间的关系

PGND — 这个引脚为 IC 芯片提供电源地。将这个引脚通过最低的阻抗连接到地平面。

PVCC — 这个引脚是门极驱动器的电源连接端。将这个引脚连到 VCC5 引脚。

VCC5 — 这个引脚是芯片内部 5V LDO 的输出端。将一个最小 4.7μF 的陶瓷电容器在尽可能接近 IC 芯片的地方连到这个引脚上。参见表 1。

ENSS — 这个引脚为 PWM 输出提供开启/关闭功能和软启动能力。当这个引脚处在低于 1V 的时候，输出驱动器将关闭。

OCSET — 从这个引脚到上面的 MOSFET 管的漏极连接一个电阻器 (R_{OCSET})。电阻 R_{OCSET} 、芯片内部的 100μA 电流源 (I_{OCS}) 和上面的 MOSFET 管的导通电阻 $r_{DS(ON)}$ 按照下面的公式来设定变换器过电流 (OC) 行程 (trip) 点：

$$I_{OC} = \frac{I_{OCSSET} \cdot R_{OCSET}}{R_{DS(ON)}} \quad (\text{公式 1})$$

过电行程构成了软启动功能，其 ON 的时间为 20ms，OFF 时间为 128ms。

GPIO1/REFIN — 这是一个双功能引脚。如果 VMSET/MODE 引脚不连到 VCC5，则这个引脚用作 GPIO1。GPIO 命令的解释请参见表 2。

如果 VMSET/MODE 引脚连到 VCC5，则这个引脚用作 REFIN。作为 REFIN 时，这个引脚是误差放大器的非反向输入端。将 0.6V 到 1.25V 范围内的希望的参考电压连到这个引脚。

将这个引脚连到 VCC5 则使用内部参考电压。

REFOUT — 如果 VMSET/MODE 引脚连到 VCC5，则这个引脚用作 REFOUT。此引脚为 REFIN 提供带缓冲的参考输出电压。当用作 REFOUT 时，在这个引脚上连接 2.2μF 的电容器。如果不用来输出电流的话，在此引脚上连接一个 1μF 的旁路电容器。

VMSET/MODE — 这是一个双功能引脚。将此引脚连到 VCC5 则关闭电压余量功能。当不连到 VCC5 时，这个引脚用作 VMSET。在这个引脚到地之间连接一个电阻器可以设定

电压余量的 Δ 数值。如果不需要电压余量和外部参考跟踪模式，可以直接将这个引脚直接连到地。

GPIO2 — 这个引脚是电压余量功能的通用 IO 引脚。参见表 2。

表 2 GPIO1 和 GPIO2 对电压余量的控制

GPIO1	GPIO2	VOUT
L	L	不变
L	H	+ Δ VOUT
H	L	- Δ VOUT
H	H	忽略

表 3 电压余量/DDR 或者跟踪电源引脚的配置

功能/模式	引脚配置				说明
	VMSET/MODE	REFOUT	GPIO1/REFIN	GPIO2	
打开电压余量功能	引脚由电阻器连到 GND。引脚用作 VMSET。	连接 1 μ F 电容器以旁路外部参考电压。	用作通用 IO。参见表 2。	用作通用 IO。参见表 2。	在此模式下 REFIN 或 REFOUT 功能不可用。使用内部 0.6V 参考电压。
没有电压余量功能。使用内部参考电压正常工作。不使用 REFOUT。	引脚由电阻器连到 GND。引脚用作 VMSET。	连接 1 μ F 电容器以旁路外部参考电压。	L	L	
没有电压余量功能。使用内部参考电压正常工作。带缓冲的 VREFOUT=0.6V。	H	连接 2.2 μ F 电容器到地。	H	L	
没有电压余量功能。外部参考电压。带缓冲的 VREFOUT=VREFIN。	H	连接 2.2 μ F 电容器到地。	连接到外部参考电压源（0.6V 到 1.25V）。	L	

功能介绍

初始化

ISL6420A 在上电之后自动进行初始化。上电复位 (POR) 功能监视由 LDO 输出 (VCC5) 和 ENSS 引脚产生的内部偏置电压。当 VCC5 超过 POR 的阈值以后 POR 功能就初始化软启动操作。当该芯片被关闭时 (ENSS 引脚 < 1V)，POR 功能则禁止芯片操作。

该器件可以在直接连到 VIN 引脚的 5.6V 到 28V 输入电源电压之下工作，使用其内部的 5V 线性稳压器为芯片提供偏置电源并为门极驱动器供电。对于 5V \pm 10% 的应用场合，将 VIN 引脚连到 VCC5，越过该线性稳压器。

软启动/开启

ISL6420A 的软启动功能使用内部的电流源和一个外部电容器在启动时降低电应力和浪涌电流。

当内部线性稳压器的输出达到 POR 的阈值时，POR 功能就启动软启动时序。内部的 10 μ A 电流源对 ENSS 引脚上的外部电容器线性地充电，使其从 0V 到 3.3V。当 ENSS 引脚电压的典型值达到 1V 时，内部的 0.6V 参考电压开始按照 ENSS 电压的 dv/dt 充电。当软启动引脚从 1V 充电到 1.6V 时，该参考电压从 0V 充电到 0.6V。图 9 示出典型的软启动时序。

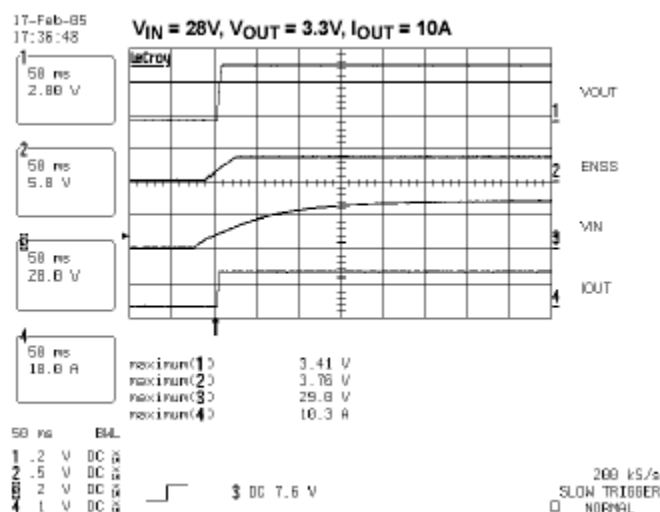


图 9 典型的软启动波形

过电流保护

过电流保护功能使用上面的 MOSFET 管的导通电阻 $r_{DS(ON)}$ 监视电流以便在输出短路时保护该变换器。由于省去了电流取样电阻器，所以这种方法提高了变换器的效率并降低了成本。

过电流保护功能以陡变 (hiccup) 模式进行软启动功能循环，其 ON 时间为 20ms，OFF 时间为 128ms，以提供故障保护。当检测到过电流状态时，IC 芯片要等待 4 个软启动周期，然后输出驱动器才重新打开，这个过程一直重复进行，直到过电流状态消除为止。一个连接到上面的 MOSFET 管漏极和 OCSET 引脚的电阻器编程设定过电行程的大小。当上

面的 MOSFET 管导通时，PHASE 结点的电压就和 OCSET 引脚上的电压进行比较。从 OCSET 引脚拉出电流（典型值为 100μA）以建立 OCSET 电压。当上面的 MOSFET 管为 ON 状态时，如果 PHASE 的电压低于 OCSET 的电压，那么这个时候周期就检测到过电流状态。上面管子的门级脉冲立刻结束，并使得一个计数器加 1。如果连续 8 个时钟周期都检测到过电流状态，并且电路不处在软启动状态的话，则 ISL6420A 进入软启动陡变模式。在陡变期间，ENSS 引脚上的外部电容器放电。该电容器放电之后，就会被释放并开始一个软启动周期。在软启动期间，脉冲结束电流限制被打开，但是 8 个周期的陡变计数器则保持复位，直到软启动完成为止。

过电流功能的行程将达到由公式 1 决定的峰值电感器电流 (I_{OC})，其中 I_{OCSET} 为内部的 OCSET 电流源。

OC 行程点的变化主要是由于上面的 MOSFET 管的 r_{DS(ON)} 电阻的变化所致。为了避免过电流行程进入正常的工作负载范围，按照以下各点由上述公式来找到 R_{OCSET} 电阻器的数值。

- 1 使用最高结温时的最大 r_{DS(ON)}。
- 2 决定 I_{OC} 使得 I_{OC} > I_{OUT(MAX)} + (ΔI)/2，其中 ΔI 为输出电感器的纹波电流。

当输入电压上出现开关噪声时，应当在 R_{OCSET} 上并联一个小的陶瓷电容器，以平滑 R_{OCSET} 两端的电压。

电压余量

ISL6420A 具有电压余量模式，可以用于系统测试。电压余量百分数可以用电阻器来选择，其范围可达 ±10%。进入电压余量模式的方法是在 VMSET 引脚和地之间连接一个余量设置电阻器，并使用控制引脚 GPIO 1/2 切换选择正余量和负余量（参见表 2）。当电压余量功能打开时，连接到地的 VMSET 电阻器将设置一个电流，该电流切换到 FB 引脚。该电流等于 2.468V 除以连到 VMSET 引脚的外部电阻器的数值。

$$I_{VM} = \frac{2.468V}{R_{VMSET}} \quad (\text{公式 2})$$

$$\Delta V_{VM} = 2.468V \frac{R_{FB}}{R_{VMSET}} \quad (\text{公式 3})$$

当 GPIO2 为高电平时，电源输出增加，当 GPIO1 为高电平时，电源输出降低。带有电压余量的电源输出电压变化量等于 2.468V 乘以外部反馈电阻器与连到 VMSET 引脚的外部电阻器数值之比。图 10 示出 3.3V 输出时正负电压余量的情况，其中使用 20.5kΩ 的反馈电阻器和各种不同数值的 VMSET 电阻器。

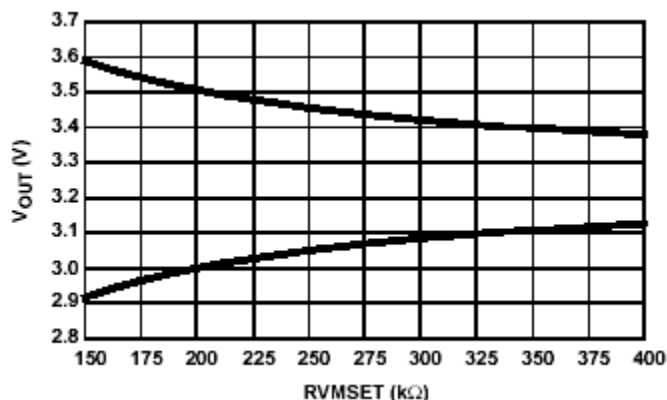


图 10 电压余量和 VMSET 电阻器数值的关系

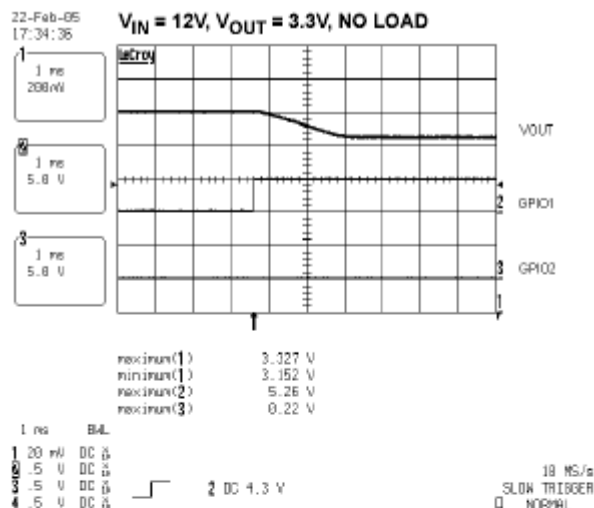


FIGURE 11A.

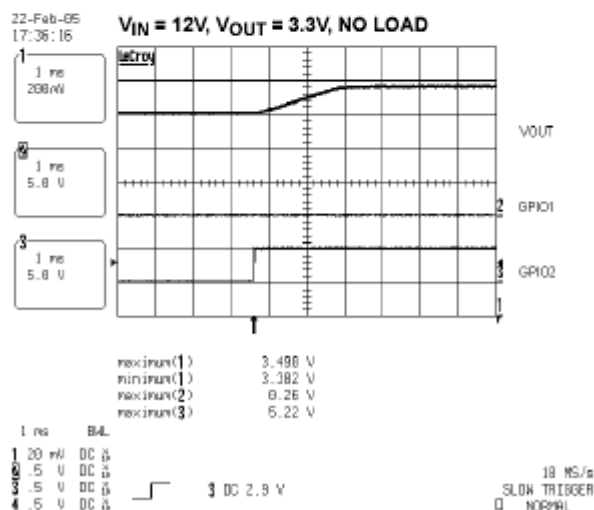


FIGURE 11B.

电流的转变时间由 CDEL 引脚上的外部电容器来设定，该电容器由一个 100μA 的电流源来充放电。电容器上的电压变化为 2.5V。这同一个电容器还用来设定软启动之后的 PGOOD 有效延迟。当 PGOOD 为低电平时，内部的 PGOOD 电路使用该电容器，当 PGOOD 为高电平时，电压余量电路

使用该电容器。电压余量的转变时间可以在 300 μ s 到 2ms 之间的范围内。

外部参考电压/DDR 电源

将 VMSET/MODE 引脚连到 VCC5 可以关闭电压余量功能。在这种模式下，此芯片可以配置为使用外部输入参考电压工作并能够提供一个带缓冲的参考电压输出。

如果 VMSET/MODE 引脚和 GPIO1/REFIN 引脚都连到 VCC5，那么内部的 0.6V 参考电压用作误差放大器非反向输入端的输入。REFOUT 引脚上的带缓冲的参考电压输出将为 $0.6V \pm 0.01V$ 。当 REFOUT 引脚上连接一个 2.2 μ F 的电容器时能够输出 20mA 的电流、吸收达 50 μ A 的电流。

如果 VMSET/MODE 引脚连到高电平，而 GPIO1/REFIN 引脚连到一个 0.6V 到 1.25V 之间的外部电压源时，那么这个外部电压就用作误差放大器正输入端的参考电压。在 REFOUT 引脚上的带缓冲的参考输出电压将为 $V_{refin} \pm 0.01V$ 。当 REFOUT 引脚上连接一个 2.2 μ F 的电容器时能够输出 20mA 的电流、吸收达 50 μ A 的电流。

电源正常 (Power Good)

PGOOD 引脚可以用来监视输出电压的状态。当 FB 引脚电压在参考电压的 $\pm 10\%$ 之内，并且 ENSS 引脚已经完成其软启动斜坡时，PGOOD 引脚将为真状态（漏极开路）。

另外，CDEL 引脚上的电容器将为 PGOOD 信号设置一个延时。在 ENSS 引脚完成其软启动斜坡之后，一个 2 μ A 的电流开始将 CDEL 电容器充电到 2.5V。在 PGOOD 引脚变成高电平之前，该电容器将会迅速放电。这个可编程控制的延时可以用来为多个变换器安排时序或者用作低电平为真状态的复位信号。

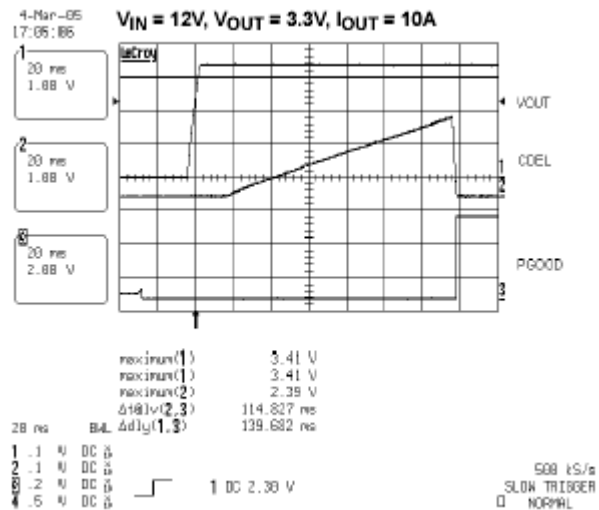


图 11 PGOOD 信号的延时

如果 FB 引脚上的电压超过参考电压的 $\pm 10\%$ ，那么在 1 μ s 的噪声滤波之后 PGOOD 信号将进入低电平状态。

过温度保护

本 IC 对过温度状态具有保护能力。当结温度超过 150 $^{\circ}$ C 时，PWM 就会关闭。当结温冷却到 130 $^{\circ}$ C 时，则恢复正常工作。

关闭功能

当 ENSS 引脚低于 1V 时，稳压器关闭，PWM 输出驱动器进入三态状态。在关闭状态下，IC 芯片的功率将会降低。

欠压状态

如果 FB 引脚上的电压小于参考电压的 15% 达 8 个连续的 PWM 周期，则电路进入软启动陡变模式。这个模式和过电流陡变模式相同。

过电压保护

如果 FB 引脚上的电压超过参考电压的 15%，那么下面的门驱动器就会连续地导通，以便使输出电压放电。如果过电压状态持续达 32 个连续的 PWM 周期，则芯片关闭，门驱动器进入三态状态。FB 引脚上的电压将降低并达到 15% 欠电压阈值。在 8 个时钟周期之后，芯片进入软启动陡变模式。这个模式和过电流陡变模式相同。

门极控制逻辑

门极控制逻辑提供必要的放大、电平移动和过冲保护，将产生的 PWM 控制信号变换成 MOSFET 的门极驱动信号。此外，它还具有在很宽的工作条件范围内帮助优化该 IC 芯片性能的功能。

由于 MOSFET 管的开关时间随着型号和输入电压的不同可能会有很大的变化，门极控制逻辑通过监视上、下两个 MOSFET 管的门极到源极电压提供适当的死区时间。在上面的 MOSFET 管的门极到源极电压降低到大约小于 1V 之前，下面的 MOSFET 管将不会导通。类似地，在下面的 MOSFET 管的门极到源极电压降低到大约小于 1V 之前，上面的 MOSFET 管也将不会导通。这样就使得上、下 MOSFET 管可以采用范围宽广的各种 MOSFET 晶体管，而不必考虑其同时导通或者过冲等问题。

对预偏置负载的启动

ISL6420A 设计得可以用于向预偏置的负载供电。这是通过在启动时从二极管仿真模式转变为强制的连续导通模式来实现的。下面的管子的门极在短时间内打开，并且对 PHASE 引脚上的电压进行检测。当这个电压变负时，下面的管子的门极关闭并且一直保持关闭，直到下一个周期为止。这样一来，在软启动期间电感器的电流就不会变负，这样就不会使得预偏置的负载放电。这种情况下的波形如下所示。

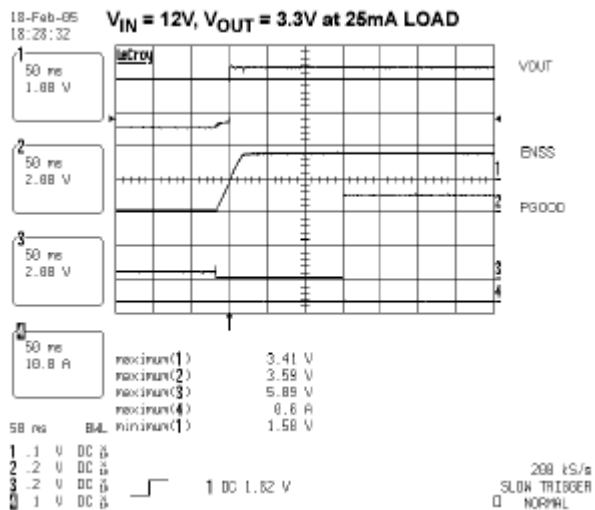


图 13 预偏置 20mA 的负载

应用指南

布局考虑

和任何高频开关变换器一样，布局是非常重要的。从一个功率器件流到另一个功率器件的开关电流会在其相互连接引线和电路板线条的阻抗上产生电压瞬变。应当使用宽而短的印制版线条来使得这些互连阻抗变得最小。应当使用地平面对构造或者单点接地的技术来尽可能地关键的元件放在互相靠近的地方。

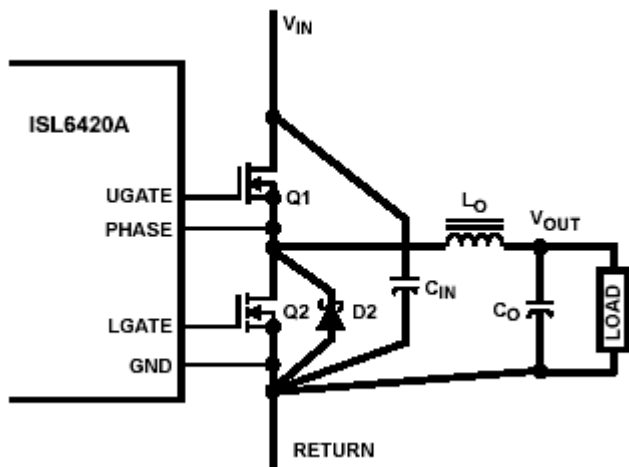


图 14 印制电路板电源和地的平面或者孤岛

图 14 示出变换器的关键功率元件。为了使电压过冲变得最小，图中用粗线表示的互连引线应当做成印制电路板上地平面对或者电源平面的一部分。图 13 中示出的元件应当尽可能地放在一起。请注意电容器 C_{IN} 和 C_O 各代表几个物理的电容器。将 ISL6420A 芯片放在距离 MOSFET 管 Q1 和 Q2 3 英寸之内的地方。用来连接 ISL6420A 到 MOSFET 管的门极和源极的电路板线条的尺寸必须能够承受 2A 的峰值电流。

图 15 表示出需要对布局进行特别考虑的电路线条。应对所示的电路采用单点接地或者地平面的构造。由于内部电

流源只有 $30\mu A$ ，所以要尽量减少 SS 引脚上的泄漏电流通路，并且将电容器 C_{SS} 放在尽量靠近 SS 引脚的地方。应当在 VCC 和 GND 引脚之间就近放置去耦电容器。将电容器 C_{BOOT} 尽可能的可能放在接近 BOOT 和 PHASE 引脚的地方。

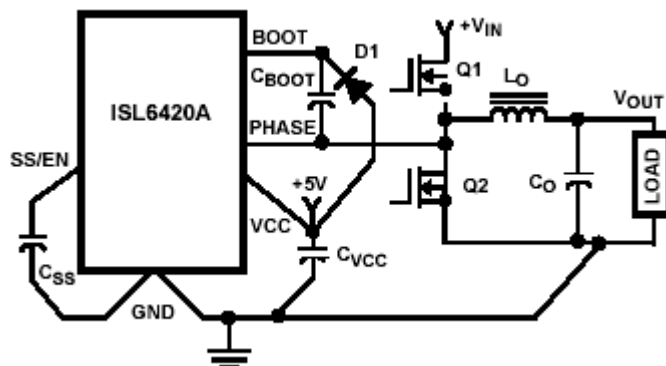
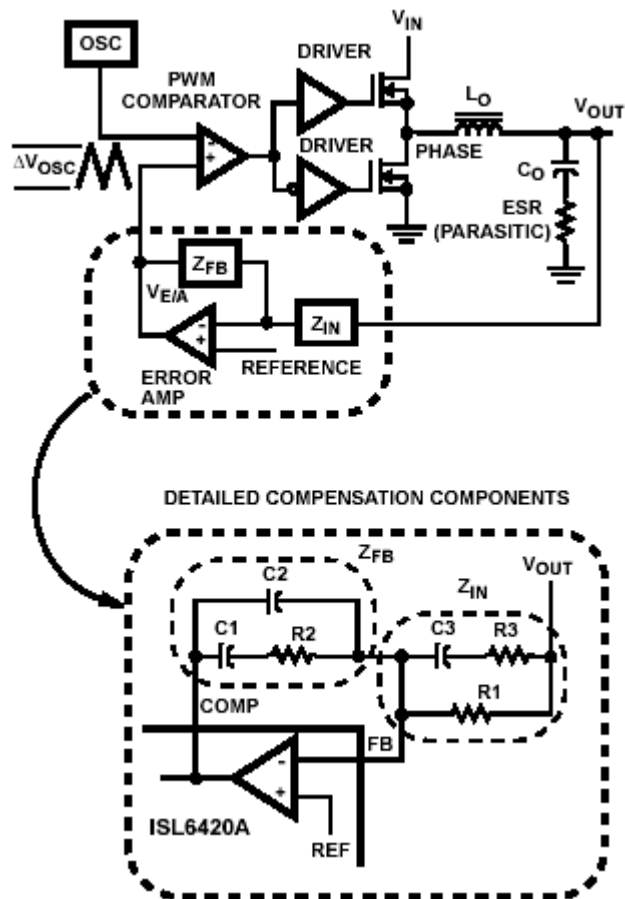


图 15 印制电路板小信号布局指导原则

反馈补偿

图 16 突出地表示出一个同步整流降压变换器的电压模式控制回路。输出电压 (V_{OUT}) 被稳压到参考电压的电平。误差放大器 (Error Amp) 的输出 ($V_{E/A}$) 与振荡器 (OSC) 的三角波相比较，以提供脉冲宽度调制 (PWM) 的波形，在 PHASE 结点其幅度为 V_{IN} 。PWM 波形由输出滤波器 (L_O 和 C_O) 进行平滑处理。

调制器的传递函数为小信号传递函数 $V_{OUT}/V_{E/A}$ 。这个传递函数主要由直流增益和输出滤波器 (L_O 和 C_O) 来决定，在 F_{LC} 具有一个双极点突变频率 (break frequency)，在 F_{ESR} 具有一个零点。调制器的直流增益简单地由输入电压 (V_{IN}) 除以峰峰值振荡器电压 DV_{OSC} 来决定。



OSC 振荡器
 PWM COMPARATOR PWM 比较器
 DRIVER 驱动器
 PARASITIC 寄生参数
 ERROR AMP 误差放大器
 REFERENCE 参考
 DETAILED COMPENSATION COMPONENTS 详细的补偿元件

图 16 电压模式降压变换器的补偿设计

调制器转折频率公式

$$F_{LC} = \frac{1}{2\pi \cdot \sqrt{L_o \cdot C_o}} \quad (\text{公式 4})$$

$$F_{ESR} = \frac{1}{2\pi \cdot (ESR \cdot C_o)} \quad (\text{公式 5})$$

补偿网络由误差放大器（在 ISL6420A 的内部）和阻抗网络 Z_IN 和 Z_FB 组成。补偿网络的目标是以最高的 0dB 交越频率（crossing frequency）（f_{0dB}）和适当的相位裕量提供闭环传递函数。相位裕量是在 f_{0dB} 之下的闭环相位和 180° 之差。下面的公式给出补偿网络的极点、零点和增益与图 15 中的元件（R1、R2、R3、C1、C2 和 C3）之间的关系。应用这些指导原则来放置补偿网络的极点和零点。

补偿突变频率的公式

$$F_{Z1} = \frac{1}{2\pi \cdot R2 \cdot C1} \quad (\text{公式 6})$$

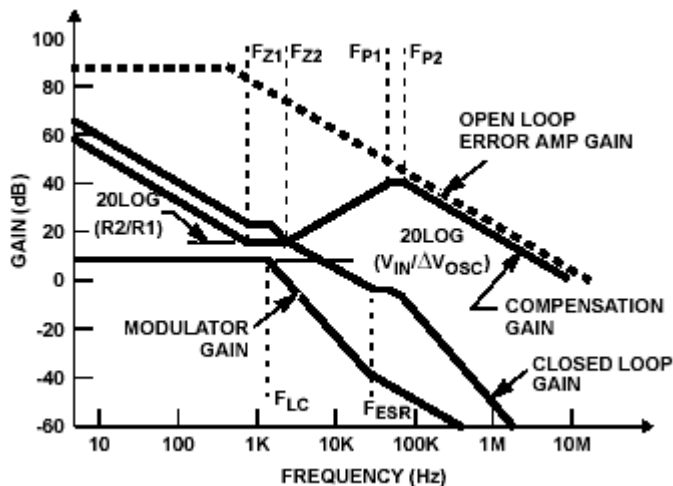
$$F_{P1} = \frac{1}{2\pi \cdot R2 \cdot \left(\frac{C1 \cdot C2}{C1 + C2} \right)} \quad (\text{公式 7})$$

$$F_{Z2} = \frac{1}{2\pi \cdot (R1 + R3) \cdot C3} \quad (\text{公式 8})$$

$$F_{P2} = \frac{1}{2\pi \cdot R3 \cdot C3} \quad (\text{公式 9})$$

- 1 选择增益 (R2/R1) 以获得希望的变换器带宽。
- 2 将第一个零点放在低于滤波器的双极点之处 (~75% F_{LC})。
- 3 将第二个零点放在滤波器的双极点处。
- 4 将第一个极点放在 ESR 零点处。
- 5 将第二个极点放在开关频率一半的地方。
- 6 根据误差放大器的开环增益来检查增益。
- 7 估计相位余量 — 如果必要时重复上述步骤。

图 17 示出 DC-DC 变换器的增益与频率关系的渐近曲线。由于输出滤波器的高 Q 值因数，实际的调制器增益具有高的增益峰值，且未在图 17 中示出。使用上述的指导原则应当能够给出与该所画曲线类似的补偿增益。开环误差放大器的增益限制了补偿增益。用误差放大器的性能在频率 F_{P2} 处检查补偿增益。将调制器增益（以 dB 为单位）与补偿增益（以 dB 为单位）相加，就得到了图 17 中的对数-对数坐标图的闭环增益。这等效于将调制器传递函数与补偿传递函数相乘并画出增益曲线。



OPEN LOOP ERROR AMP GAIN 开环误差放大器增益
 MODULATOR GAIN 调制器增益
 COMPENSATION GAIN 补偿增益
 CLOSE LOOP GAIN 闭环增益
 GAIN (dB) 增益 (dB)
 FREQUENCY (Hz) 频率 (Hz)

图 17 变换器增益的渐近波德图

补偿增益使用外部阻抗网络 Z_{FB} 和 Z_{IN} 来提供稳定的、高带宽 (BW) 的整体回路。一个稳定的控制回路具有斜率为 20dB/倍频程的增益曲线和大于 45° 的相位余量。在决定相位余量时应当考虑到最坏情况下的元件数值变化量。

元件选择指南

输出电容器的选择

需要一个输出电容器来对输出进行滤波并供给负载瞬变电流。对滤波的要求是开关频率和纹波电流的函数。负载瞬变的要求是上升率 (di/dt) 和瞬变负载电流幅度的函数。这些要求通常由使用电容器和仔细的布局相结合来达到。

现代微处理器产生的瞬变负载上升率在 1A/ns 以上。高频电容器初始提供瞬变负载电流并且使得大容量电容器 (bulk capacitor) 所看到的电流负载上升率变慢。大容量滤波电容器的数值一般由 ESR (有效串联电阻) 和电压上升率的要求来决定, 而不是由实际的电容要求来决定。

高频去耦电容器应当放在离负载的电源引脚物理上尽可能近的地方。特别注意不要在电路板走线中引入电感, 因为这样可能会抵消这些低电感元件的作用。请向所用负载的制造厂家查询特殊的去耦要求。例如, Intel 公司建议对于 Pentium Pro 芯片的高频去耦要求至少需要由 40 个 1206 表面安装封装的 1.0μF 的陶瓷电容器来组成。

只能使用供给开关稳压器应用场合使用的专门的低 ESR 电容器来做大容量电容器。大容量电容器的 ESR 将决定输出纹波电压和高上升率瞬变之后的初始电压降。铝电解电容器的 ESR 数值与其外壳的尺寸有关, 外壳尺寸比较大时其 ESR 的数值则比较低。然而, 这些电容器的等效串联电感 (ESL) 则随着外壳的尺寸而增加, 这就会降低电容器对高上升率瞬变负载的作用。遗憾的是, ESL 不是规定的参数。应当与您的电容器制造厂家合作并测量电容器的阻抗随频率的变化情况, 以选择合适的元件。在大多数的情况下, 多个小外壳电解电容器的性能比单个大外壳电容器的性能要好。

输出电感器的选择

输出电感器的选择要满足输出电压纹波的要求并且使得变换器对负载瞬变的响应时间为最小。电感器的数值决定变换器的纹波电流, 而纹波电压则是纹波电流和输出电容器 ESR 的函数。纹波电压和纹波电流可以近似地由下列公式来确定:

$$\Delta I_L = \frac{V_{IN} - V_{OUT}}{F_S \times L} \cdot \frac{V_{OUT}}{V_{IN}} \quad (\text{公式 10})$$

$$\Delta V_{OUT} = \Delta I_L \cdot ESR \quad (\text{公式 11})$$

增加电感的数值会降低纹波电流和纹波电压。然而, 大的电感数值也降低了变换器对于负载瞬变的响应时间。

限制变换器对于负载瞬变响应时间的参数之一是改变电感器电流所需要的时间。在给定足够快的控制回路设计的情况下, ISL6420A 在响应负载瞬变时能够提供 0% 或 100% 的占空比。响应时间是电感器电流从初始电流数值变换到瞬变

电流电平所需要的时间。在这个时间期间中, 电感器电流和瞬变电流电平之间的差值必须由输出电容器来提供。将响应时间降低到最小就能够使得所需要的输出电容为最小。

对瞬变的响应时间在加入负载和去掉负载时是不同的。下列的公式给出了在加入瞬变负载和去掉瞬变负载时响应时间间隔的近似数值:

$$t_{RISE} = \frac{L_O \times I_{TRAN}}{V_{IN} - V_{OUT}} \quad (\text{公式 12})$$

$$t_{FALL} = \frac{L_O \times I_{TRAN}}{V_{OUT}} \quad (\text{公式 13})$$

其中: I_{TRAN} 为瞬变负载电流阶跃值, t_{RISE} 是加入负载时的响应时间, 而 t_{FALL} 是去掉负载时的响应时间。在 +5V 输入电源的情况下, 最坏情况下的响应时间可能出现在加入负载时, 也可能出现在去掉负载时, 并且决定于输出电压的设置情况。必须确保在最小和最大输出电平的情况下检查这两个公式以得到最坏情况的响应时间。

输入电容器的选择

应当使用组合的输入旁路电容器来控制 MOSFET 管上的电压过冲。使用小的陶瓷电容器来进行高频去耦, 使用大容量的电容器来提供每次 Q1 导通时所需要的电流。将该小的陶瓷电容器放在物理上接近 MOSFET 管的地方, 以及 Q1 的漏极和 Q2 的源极之间。

大容量输入电容器的重要参数是电压额定值和 RMS 电流额定值。为了保证可靠的工作, 选择电压额定值高于最大输入电压、电流额定值大于电路所需要的最大 RMS 电流的大容量电容器。电容器的电压额定值应当至少大于最大输入电压的 1.25 倍, 而 1.5 倍的电压额定值则是比较保守的指导原则。对于降压稳压器输入电容器的 RMS 电流额定值要求大约为直流负载电流的 1/2。决定输入纹波的更具体的公式如下:

$$I_{RMS} = I_{MAX} \cdot \sqrt{(D - D^2)} \quad (\text{公式 14})$$

对于穿孔式电路板设计来说, 可能需要几个电解电容器 (Panasonic 的 HFQ 系列或者 NICHICON PL 系列或者 Sanyo MV-GX 或者其它等效产品)。对于表面安装的电路板设计来说, 可以使用固体钽电容器, 但是必须要小心对待电容器的浪涌电流额定值。这些电容器必须能够应对上电时的浪涌电流。AVX 公司的 TPS 系列和 Sprague 公司的 593D 系列都经过浪涌电流的测试。

MOSFET 管的选择/考虑

ISL6420A 需要使用两个 N-沟道的功率 MOSFET 管。这些管子应当根据 $r_{DS(ON)}$ 、门极电源要求和热管理能力要求来选择。

在大电流应用工作中, MOSFET 管的功率损耗、封装选择和散热器是主要的设计因素。功率耗损包括两个耗损分量: 通态损耗和开关损耗。通态损耗是上、下两个 MOSFET 管功率损耗的最大分量。这种损耗按照占空比在两个 MOSFET 管之间分配 (见下面的公式)。因为在同步整流器

导通之前肖特基整流器将开关结点钳位，所以只有上面的 MOSFET 管才有开关损耗。

$$P_{UFET} = I_O^2 \cdot R_{DS(ON)} \cdot D + \frac{1}{2} I_O \cdot V_{IN} \cdot t_{SW} \cdot f_{SW}$$

(公式 15)

$$P_{LFET} = I_O^2 \cdot R_{DS(ON)} \cdot (1 - D) \quad (\text{公式 16})$$

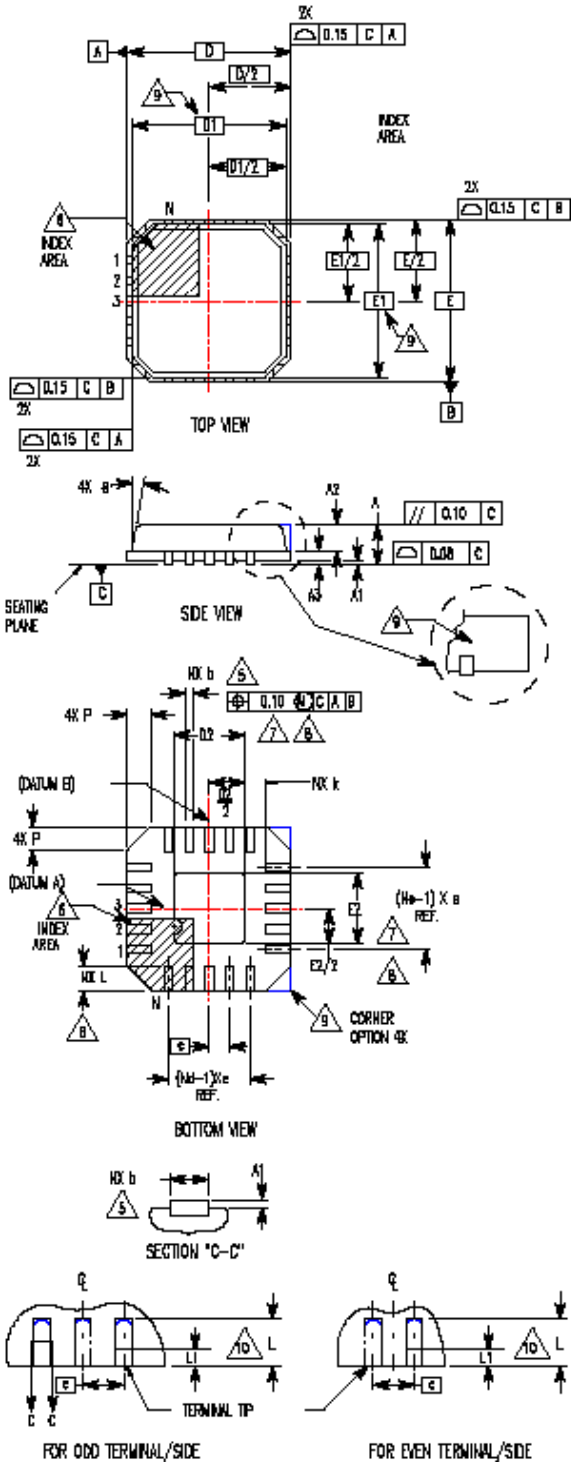
其中：D 为占空比 = V_O/V_{in} ， t_{sw} 是开关时间间隔， f_{sw} 是开关频率。

这些公式假定电压-电流转换为线性关系并且没有充分地模拟由于下边的 MOSFET 管的体二极管的反向恢复所引起的功率损耗。门极电荷损耗由 ISL6420A 予以耗散，不会引起 MOSFET 管发热。然而，大的门极电荷增加了开关时间间隔 t_{sw} ，因此增加了上面的 MOSFET 管的开关损耗。应当根据封装的热阻技术指标计算出温度上升的情况，确保在高的环境温度之下两个 MOSFET 管都处在其最大结温范围之内。根据 MOSFET 管的功率、封装类型、环境温度和空气流的情况，可能需要使用分离的散热器。

肖特基二极管的选择

整流器 D2 是一个钳位二极管，它用来捕捉下面的 MOSFET 管关断和上面的 MOSFET 管导通之间的死区时间期间的反向电感器续流波形。这个二极管必须是肖特基型二极管，以避免寄生的 MOSFET 体二极管导通。可以省去这个二极管，而让下面的 MOSFET 管的体二极管来对负向电感器摆动波形进行钳位，但是其结果会使得效率降低百分之一、二。该二极管的额定反向击穿电压必须大于最大的输入电压。

方形扁平无引线塑料封装 (QFN)
微引线框架塑料封装 (MLFP)



L20.4x4

20 引脚 方形扁平无引线塑料封装
(符合JEDEC MO-220VGGD-1 ISSUE C)

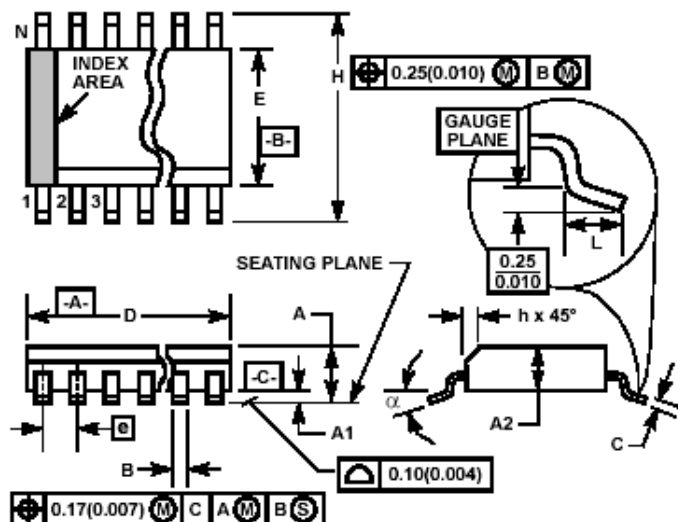
符号	毫米			注释
	最小值	标称值	最大值	
A	0.80	0.90	1.00	—
A1	—	—	0.05	—
A2	—	—	1.00	9
A3	0.20 REF			9
b	0.18	0.23	0.30	5, 8
D	4.00 BSC			—
D1	3.75 BSC			9
D2	1.95	2.10	2.25	7, 8
E	4.00 BSC			—
E1	3.75 BSC			9
E2	1.95	2.10	2.25	7, 8
e	0.50 BSC			—
k	0.25	—	—	—
L	0.35	0.60	0.75	8
L1	—	—	0.15	10
N	20			2
Nd	5			3
Ne	5	5	—	3
P	—	—	0.60	9
θ	—	—	12	9

REV. 1 10/02

注:

- 1 尺寸和公差均符合 ASME Y 14.5-1994。
- 2 N 为引脚数目。
- 3 Nd 和 Ne 代表在每个 D 和 E 上的引脚数目。
- 4 所有尺寸的单位均为毫米，角度的单位为度。
- 5 尺寸 b 适用于金属引脚，从引脚末端测量的长度在 0.15mm 和 0.30mm 之间。
- 6 引脚 #1 识别符号的形状是可选择的，但是必须位于指定的区域内。引脚 #1 识别符号可以是模压式的或者是标记式的。
- 7 尺寸 D2 和 E2 用于暴露的焊盘，这种焊盘能提供更好的电性能和热性能。
- 8 提供标称尺寸以便帮助进行 PCB 板的线条图形设计工作，参见 Intersil Technical Brief TB389。
- 9 当使用砧骨切割 (Anvil singulation) 方法时给出 A2、A3、D1、E1、P 和 θ 的性能和尺寸。对于单切 (saw singulation) 方法则不给出这些尺寸。

缩小外形塑料封装 (SSOP) 四分之一尺寸外形塑料封装 (QSOP)



注释:

1 各符号在 Publication Number 95 的第 2.2 节 “MO 系列符号表” 中规定。

2 尺寸和公差依据 ANSI Y14.5M – 1982。

3 尺寸 D 不包括模具毛边 (mold flash)、突出 (protrusion) 和料口毛刺 (gate burr)。模具毛边、突出和料口毛刺每边不得超过 0.15mm (0.006 英寸)。

4 尺寸 E 不包括引脚间毛边 (interlead flash) 或突出, 引脚间毛边和突出每边不得超过 0.25mm (0.010 英寸)。

5 封装体上的斜坡 (chamfer) 为可选择的。如果不选用的话, 可见的指数必须位于交叉阴影线 (crosshatched) 区域内。

6 “L” 为向衬底上焊接的引线端子的长度。

7 “N” 为端子位置号码。

8 示出端子号码仅为参考的目的。

9 尺寸 “B” 不包括挡板突出 (dambar protrusion)。在最大的材料情况下, 允许的超出 “B” 尺寸挡板突出总计应为 0.10mm (0.004 英寸)。

10 控制尺寸: 英寸。变换出的毫米尺寸不必准确。

M20.15

20 引脚缩小外形塑料封装 (0.150” 宽体)

符号	英寸		毫米		注释
	最小值	最大值	最小值	最大值	
A	0.053	0.069	1.35	1.75	—
A1	0.004	0.010	0.10	0.25	—
A2	—	0.061	—	1.54	—
B	0.008	0.012	0.20	0.30	9
C	0.007	0.010	0.18	0.25	—
D	0.337	0.344	8.56	8.74	3
E	0.150	0.157	3.81	3.98	4
e	0.025 BSC		0.635 BSC		—
H	0.228	0.244	5.80	6.19	—
h	0.0099	0.0196	0.26	0.49	5
L	0.016	0.050	0.41	1.27	6
N	20		20		7
α	0°	8°	0°	8°	—

REV. 1 6/04

Intersil公司所有产品的制造, 组装和测试都采用ISO9000质量体系标准。

查阅Intersil公司的质量证明书, 请登陆www.intersil.com/design/quality.

Intersil的产品仅跟说明书一致。Intersil公司保留在任何时候, 不事先通知的情况下修改电路设计, 软件和/或说明书的权利。因此, 提醒读者在订货前注意检查数据手册的时效性。Intersil提供的信息是准确可靠的。但是, Intersil或其子公司不对它的使用承担任何责任; 也不对使用它可能产生的任何侵犯专利权或第三方其他权利的行为承担任何责任。除非有Intersil或其子公司的专利证书或专利权, Intersil不会隐含授予任何许可证。

关于Intersil公司和产品的更多信息, 请浏览: www.intersil.com