

致尊敬的顾客

关于产品目录等资料中的旧公司名称

NEC电子公司与株式会社瑞萨科技于2010年4月1日进行业务整合（合并），整合后的新公司暨“瑞萨电子公司”继承两家公司的所有业务。因此，本资料中虽还保留有旧公司名称等标识，但是并不妨碍本资料的有效性，敬请谅解。

瑞萨电子公司网址：<http://www.renesas.com>

2010年4月1日
瑞萨电子公司

【发行】瑞萨电子公司（<http://www.renesas.com>）

【业务咨询】<http://www.renesas.com/inquiry>

Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: “Standard”, “High Quality”, and “Specific”. The recommended applications for each Renesas Electronics product depends on the product’s quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as “Specific” without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as “Specific” or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is “Standard” unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.
 - “Standard”: Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.
 - “High Quality”: Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.
 - “Specific”: Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) “Renesas Electronics” as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) “Renesas Electronics product(s)” means any product developed or manufactured by or for Renesas Electronics.

概要

7545 群是采用了 740 族内核技术的 8 位单片机。

内置 8 位定时器、上电复位电路和低电压检测电路。另外，还具有功能设定 ROM。

特点

- 基本机器指令 71
- 指令执行时间 2.00μs
(在最短指令、振荡频率 4MHz 时)
- 存储容量 ROM 4K ~ 60K 字节
RAM 256、512 字节
- 可编程输入/输出端口 25 个
- 键唤醒输入 8 个输入
- LED 输出端口 8 个
- 中断 7 个源、7 个向量
- 定时器 8 位 × 3
- 载波产生电路 1 个通道
(使用 2 个 8 位定时器)
- 时钟产生电路 内置
(外接陶瓷谐振器或晶体谐振器)
- 看门狗定时器 16 位 × 1
- 上电复位电路 内置
- 低电压检测电路 内置
- 电源电压
X_{IN} 振荡频率 (陶瓷/晶体振荡)
4MHz 时 1.8 ~ 3.6V
- 功耗 1.8mW
- 工作环境温度 -20 ~ 85°C

应用

各种远程控制发送器。

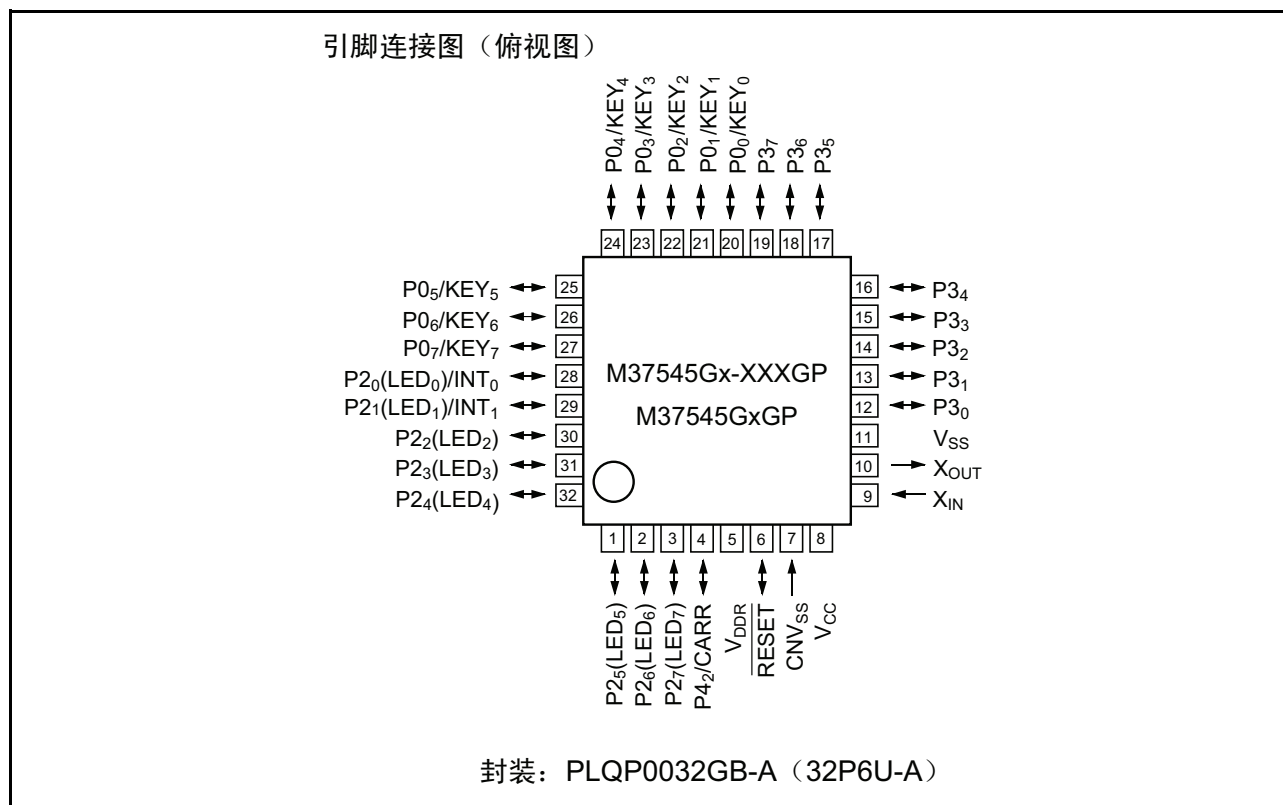


图 1 引脚连接图（PLQP0032GB-A 封装型）

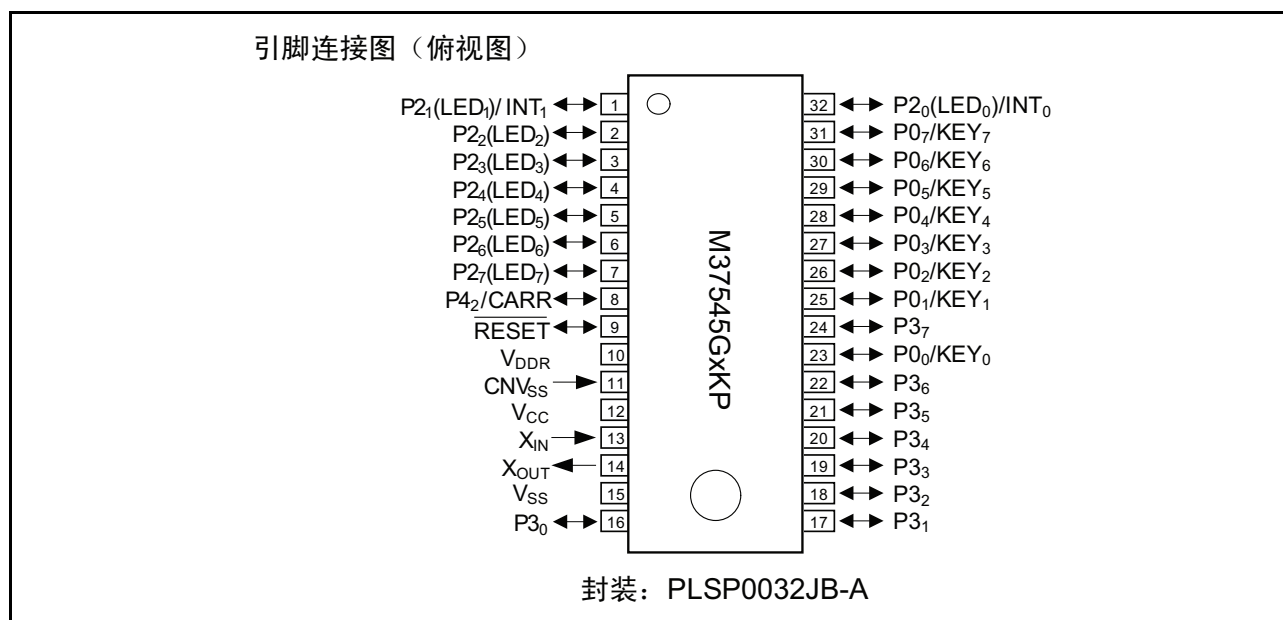


图 2 引脚连接图（PLSP0032JB-A 封装型）

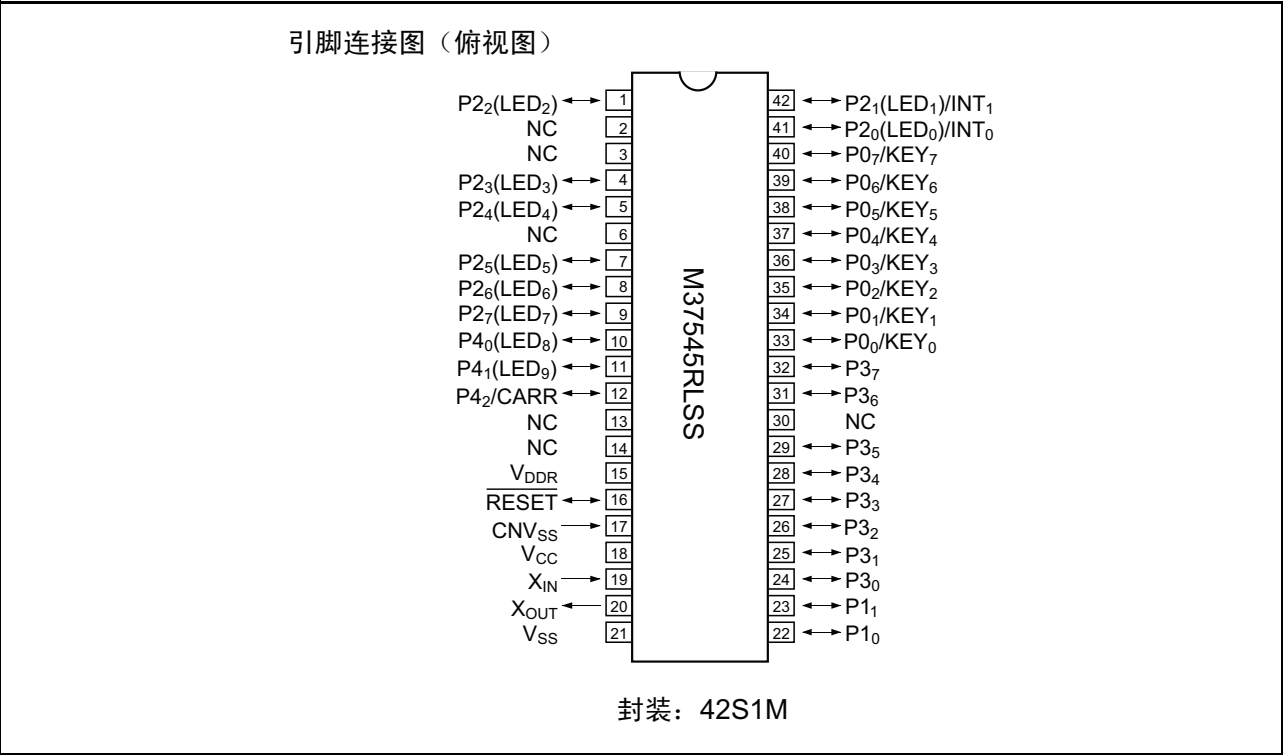


图3 引脚连接图（42S1M 封装型）

表 1 性能概要 (1)

项 目			性 能
基本指令数			71
最短指令执行时间			2.00μs
存储容量	ROM	M37545G1	4096 字节× 8 位
		M37545G2	8192 字节× 8 位
		M37545G4	16384 字节× 8 位
		M37545G6	24576 字节× 8 位
		M37545G8	32768 字节× 8 位
		M37545GC	49152 字节× 8 位
		M37545GF	61440 字节× 8 位
	RAM	M37545G1/G2	RAM1: 240 字节× 8 位、RAM2: 16 字节× 8 位
		M37545G4/G6/G8/GC/GF	RAM1: 384 字节× 8 位、RAM2: 128 字节× 8 位
输入 / 输出端口	P0 ₀ ~ P0 ₇	输入 / 输出	1 位× 8 输入电平为 CMOS 输入电平，输出形式为 CMOS 三态输出 可通过程序选择是否使用键唤醒功能和上拉功能
	P1 ₀ 、P1 ₁	输入 / 输出 (RLSS 专用引脚)	1 位× 2 输入电平为 CMOS 输入电平，输出形式可通过程序转换为 CMOS 或 N 沟道漏极开路
	P2 ₀ ~ P2 ₇	输入 / 输出	1 位× 8 输入电平为 CMOS 输入电平，输出形式可通过程序转换为 CMOS 或 N 沟道漏极开路 可输出用于驱动 LED 的大电流 端口 P2 ₀ 、P2 ₁ 分别与 INT ₀ 、INT ₁ 引脚兼用
	P3 ₀ ~ P3 ₇	输入 / 输出	1 位× 8 输入电平为 CMOS 输入电平，输出形式可通过程序转换为 CMOS 和 N 沟道漏极开路
	P4 ₀ 、P4 ₁	输入 / 输出 (RLSS 专用引脚)	1 位× 2 输入电平为 CMOS 输入电平，输出形式为 CMOS 三态输出
	P4 ₂	输入 / 输出	1 位× 1 输入电平为 CMOS 输入电平，输出形式为 CMOS 三态输出 用于遥控器发送的载波输出引脚
定时器	定时器 1		8 位定时器，有定时器 1 锁存器 计数源为预分频器输出
	定时器 2		8 位定时器，有定时器 2 主锁存器和定时器 2 次锁存器 计数源可选择 f(X _{IN}) 的 16/8/2/1 分频
	定时器 3		8 位定时器，有定时器 3 锁存器 计数源可选择 f(X _{IN}) 的 16/8/2 分频及载波输出
载波产生电路			通过使用定时器 2 和定时器 3，产生遥控控制波形 有 455kHz 载波产生模式

表 2 性能概要 (2)

项 目		性 能
看门狗定时器		16 位× 1
上电复位电路		内置
低电压检测电路	(RLSS 无此功能)	典型值 1.75V (Ta=25°C)
中断	中断源	7 个中断源 (外部× 3、定时器× 3、软件)
功能设定 ROM 区	功能设定 ROM	配置于地址 FFDA ₁₆ 可选择看门狗定时器的允许 / 禁止和 STP 指令的允许 / 禁止 可选择低电压检测电路的有效 / 无效
	ROM 代码保护	配置于地址 FFDB ₁₆ 通过设定 “00”，禁止使用串行编程器对内部 QzROM 区读写
元件结构		CMOS 硅栅
封装		32 引脚塑模 LQFP (PLQP0032GB-A) 32 引脚塑模 SSOP (PLSP0032JB-A)
工作环境温度		-20 ~ 85°C
电源电压	f(X _{IN})=4MHz	1.8V ~ 3.6V
消耗电流	CPU 运行时	典型值 0.6mA (f(X _{IN})=4MHz、V _{CC} =3.0V、 输出晶体管为截止状态)
	执行 WIT 指令时	典型值 0.3mA (f(X _{IN})=4MHz、V _{CC} =3.0V、输出晶体管为截止 状态、执行 WIT 指令时，定时器 1 以外的功能停止)
	执行 STP 指令时	典型值 0.1μA (Ta=25°C、V _{CC} ≥ V _{DDR} ≥ V _{CC} -0.6V、 输出晶体管为截止状态、振荡停止 (执行 STP 指令时))
	在通过低电压检测电路进行的复位中	典型值 0.1μA (Ta=25°C、V _{DDR} =1.1V、1.8V ≥ V _{CC} ≥ 0V)

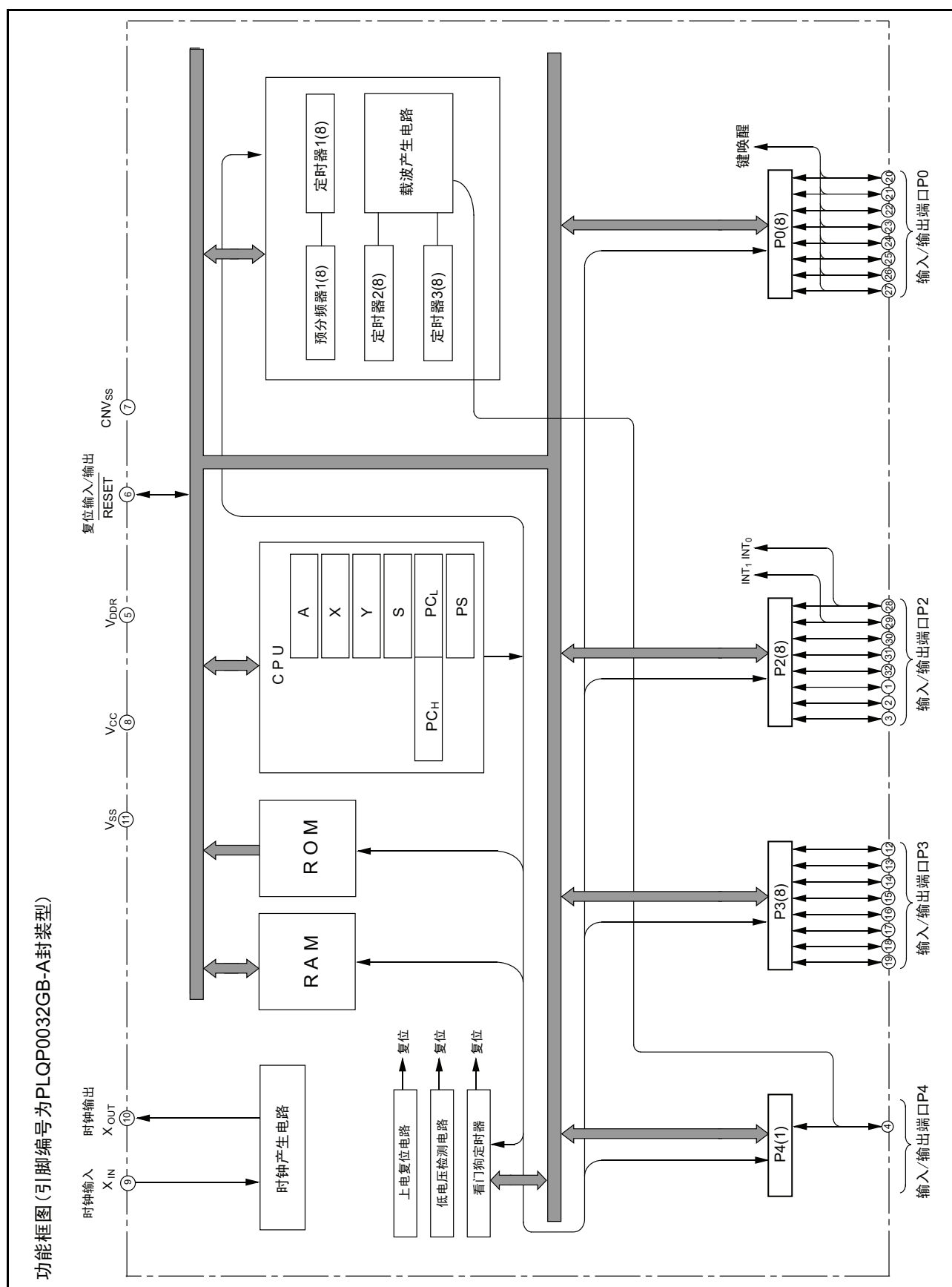


图4 功能框图 (PLQP0032GB-A 封装型)

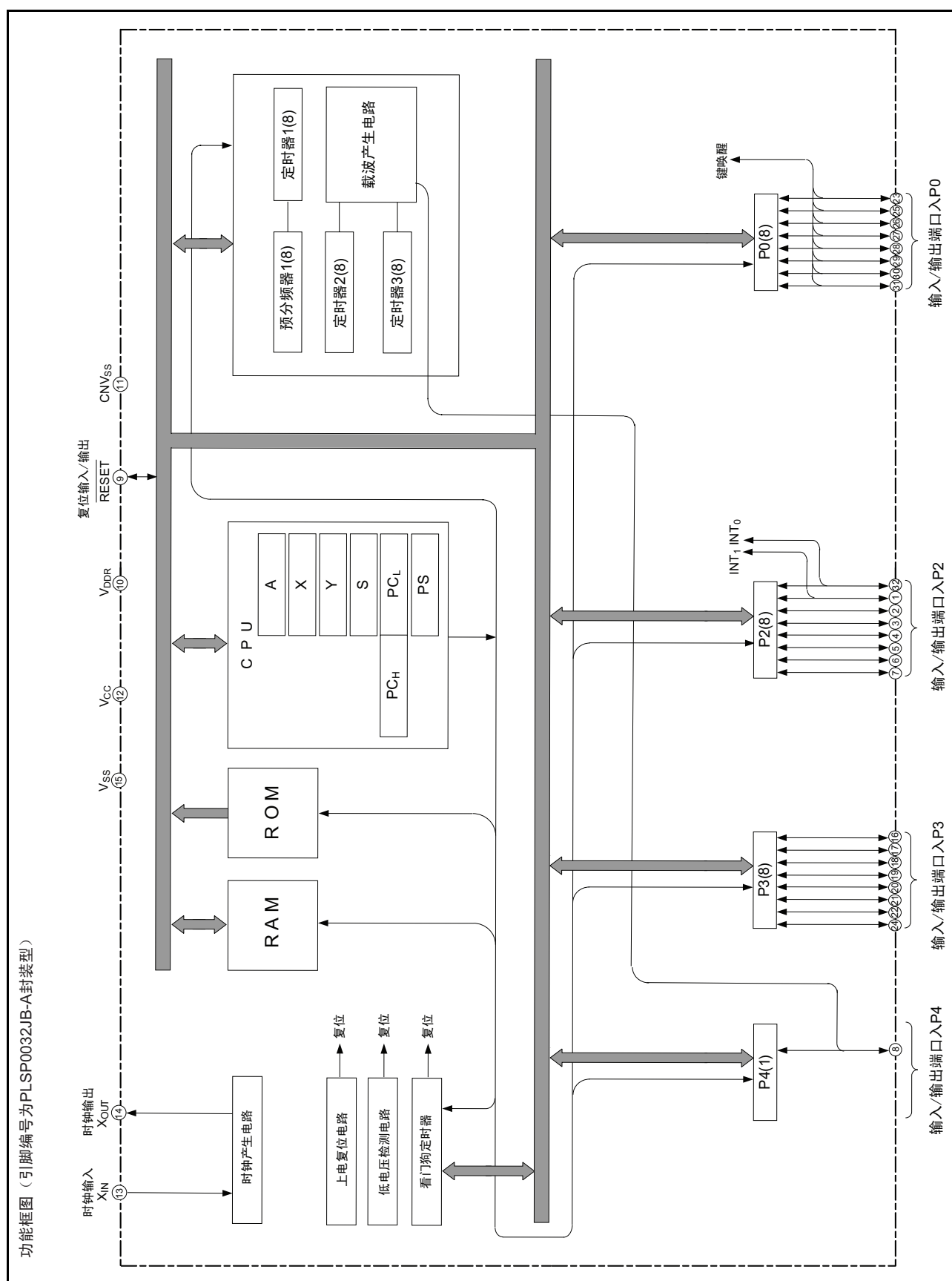


图5 功能框图（PLSP0032JB-A 封装型）

引脚的功能说明

表 3 引脚的功能说明

引脚名	名称	功能	
			端口以外的功能
VCC、VSS	电源输入	给 VCC 外加 1.8 ~ 3.6V，给 VSS 外加 0V。	
VDDR	电源输入	RAM2 专用电源引脚。使用此引脚时，必须在 VSS-VDDR 的布线之间插入 0.1μF 左右的旁路电容。 不使用时，必须与 VSS 连接。	
CNVSS	CNVSS	控制芯片运行模式的引脚，总是与 VSS 连接。	
RESET	复位输入 / 输出	复位脉冲的输入 / 输出引脚，内置上拉晶体管。在由通过看门狗定时器、上电复位或者低电压检测电路发生复位时，输出“L”电平。 输出形式为 N 沟道漏极开路。	
XIN	时钟输入	内部时钟产生电路的输入 / 输出引脚，在 XIN 和 XOUT 之间，连接陶瓷谐振器或者晶体谐振器。	
XOUT	时钟输出		
P0 ₀ /KEY ₀ ~ P0 ₇ /KEY ₇	输入 / 输出端口 P0	8 位输入 / 输出端口。能通过程序，以位单位指定输入 / 输出。输入电平为 CMOS 输入电平，输出形式为 CMOS 三态输出。 可通过程序选择是否使用键唤醒功能和上拉功能。	键输入（键唤醒中断输入）引脚
P1 ₀ 、P1 ₁	输入 / 输出端口 P1	具有与 P0 功能几乎相同的 2 位输入 / 输出端口。输入电平为 CMOS 输入电平，输出形式可通过程序转换为 CMOS 或 N 沟道漏极开路。	*RLSS 专用引脚
P2 ₀ (LED ₀)/INT ₀ P2 ₁ (LED ₁)/INT ₁ P2 ₂ (LED ₂) ~ P2 ₇ (LED ₇)	输入 / 输出端口 P2	具有与 P0 功能几乎相同的 8 位输入 / 输出端口。输入电平为 CMOS 输入电平，输出形式可通过程序转换为 CMOS 或 N 沟道漏极开路。 可输出用于驱动 LED 的大电流。	中断输入引脚
P3 ₀ ~ P3 ₇	输入 / 输出端口 P3	8 位输入 / 输出端口。能通过程序，以位单位指定输入 / 输出。输入电平为 CMOS 的输入电平。 输出形式可通过程序转换为 CMOS 或 N 沟道漏极开路。	
P4 ₀ (LED ₈) P4 ₁ (LED ₉)	输入 / 输出端口 P4	具有与 P0 功能几乎相同的 2 位输入 / 输出端口。输入电平为 CMOS 输入电平，输出形式为 CMOS 三态输出。	*RLSS 专用引脚
P4 ₂ /CARR		1 位输入 / 输出端口。输入电平为 CMOS 的输入电平。输出形式为 CMOS 三态输出。	用于遥控器发送的载波输出引脚

群展开

7545 群按下面的计划展开。

存储器种类

支持 QzROM 版和仿真器专用 MCU。

存储容量

ROM 容量.....4K ~ 60K 字节
RAM 容量.....256、512 字节

封装

- PLQP0032GB-A0.8mm 节距 32 引脚塑模 LQFP
- PLSP0032JB-A0.65mm 节距 32 引脚塑模 SSOP
- 42S1M42 引脚收缩陶瓷 PIGGY BACK

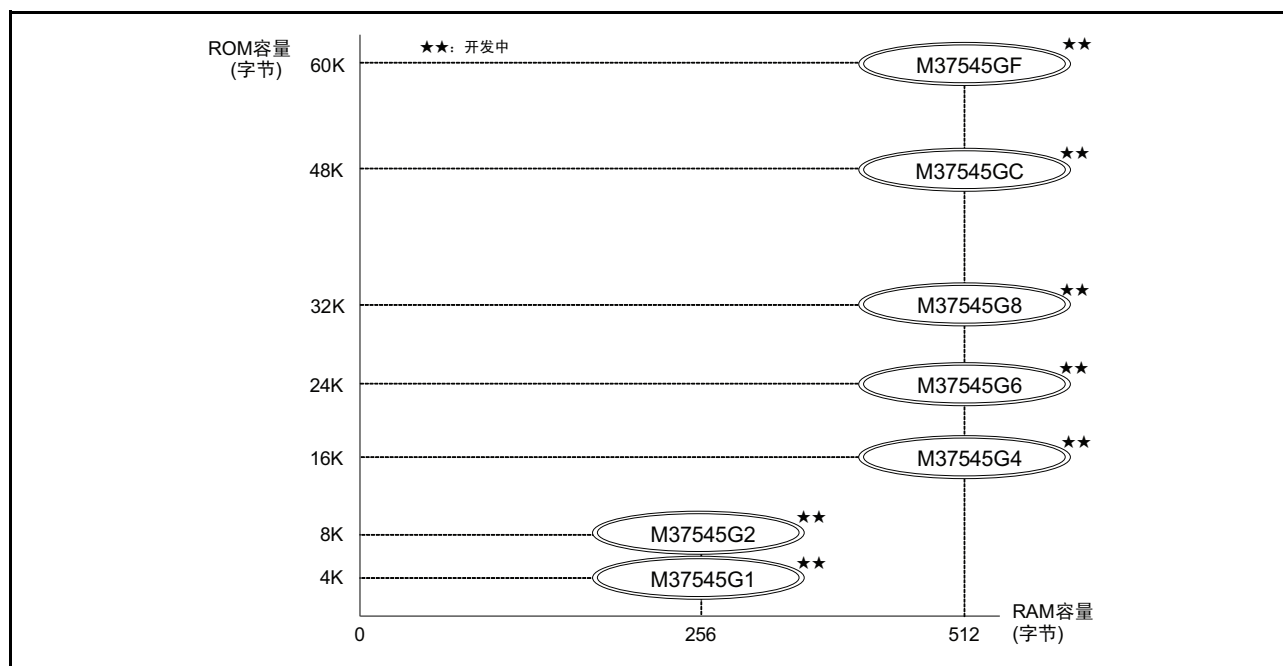


图 6 ROM 及 RAM 展开计划

表 4 支持产品一览表

产品型号	ROM 容量（字节） （）内是用户 ROM 容量	RAM 容量 （字节）	封装	备 注	
M37545G1KP	4096（3966）	256	PLSP0032JB-A	QzROM 版（空白产品）	
M37545G2KP	8192（8062）		PLSP0032JB-A	QzROM 版（空白产品）	
M37545G4-XXXGP	16384 （16254）	512	PLQP0032GB-A	QzROM 版（已编程出货产品）	
M37545G4GP				QzROM 版（空白产品）	
M37545G4KP			PLSP0032JB-A	QzROM 版（空白产品）	
M37545G6-XXXGP	24576 （24446）		PLQP0032GB-A	QzROM 版（已编程出货产品）	
M37545G6GP				QzROM 版（空白产品）	
M37545G6KP			PLSP0032JB-A	QzROM 版（空白产品）	
M37545G8-XXXGP	32768 （32638）		PLQP0032GB-A	QzROM 版（已编程出货产品）	
M37545G8GP				QzROM 版（空白产品）	
M37545G8KP			PLSP0032JB-A	QzROM 版（空白产品）	
M37545GC-XXXGP	49152 （49022）		PLQP0032GB-A	QzROM 版（已编程出货产品）	
M37545GCGP				QzROM 版（空白产品）	
M37545GCKP			PLSP0032JB-A	QzROM 版（空白产品）	
M37545GF-XXXGP	61440 （61310）		PLQP0032GB-A	QzROM 版（已编程出货产品）	
M37545GFGP				QzROM 版（空白产品）	
M37545GFKP			PLSP0032JB-A	QzROM 版（空白产品）	
M37545RLSS	—			42S1M	仿真器专用 MCU

功能块运行说明

中央处理器（CPU）

7545 群具有和 740 族共同的 CPU。关于各指令的运行，请参照 740 族寻址方式和机器指令一览表、或者 740 族软件手册。

依存于产品种类的指令如下：

1. 没有 FST、SLW 指令。
2. 能使用 MUL、DIV 指令。
3. 能使用 WIT 指令。
4. 能使用 STP 指令（在使用内部振荡器使 CPU 运行的期间，不能使用）。

中央处理器（CPU）有 6 个寄存器，CPU 的寄存器结构如图 7 所示。

【累加器】（A）

累加器是 8 位寄存器。以此寄存器为中心执行运算、传送等数据处理。

【变址寄存器 X】（X）

变址寄存器 X 是 8 位寄存器。在变址寻址方式，使用此寄存器进行寻址。

【变址寄存器 Y】（Y）

变址寄存器 Y 是 8 位寄存器。在变址寻址方式，使用此寄存器进行寻址。

【堆栈指针】（S）

堆栈指针是 8 位寄存器。在调用子程序或者中断时，此寄存器指向保存寄存器的存储位置（堆栈）的起始地址。

用此寄存器指定堆栈的低 8 位地址。高 8 位地址由堆栈页选择位的内容决定，此位是“0”时，高 8 位为“00₁₆”，此位是“1”时，高 8 位为“01₁₆”。

堆栈的保存和恢复如图 8 所示。对这里所示以外的必要的寄存器，必须通过程序保存（请参照表 5）。

【程序计数器】（PC）

程序计数器是由 PC_H 和 PC_L 构成的 16 位计数器。PC_H 和 PC_L 都是 8 位结构。程序计数器指定下一个应该执行的程序存储器的地址。

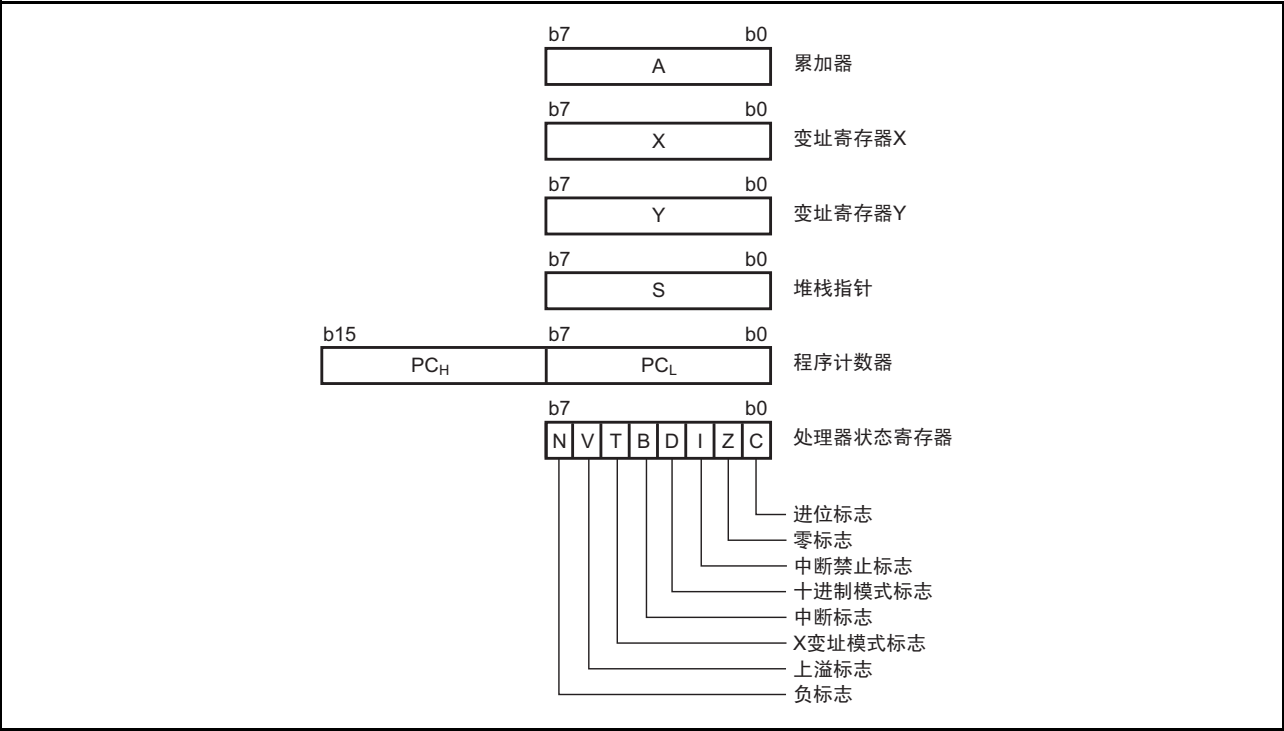


图 7 740 族的 CPU 寄存器的结构

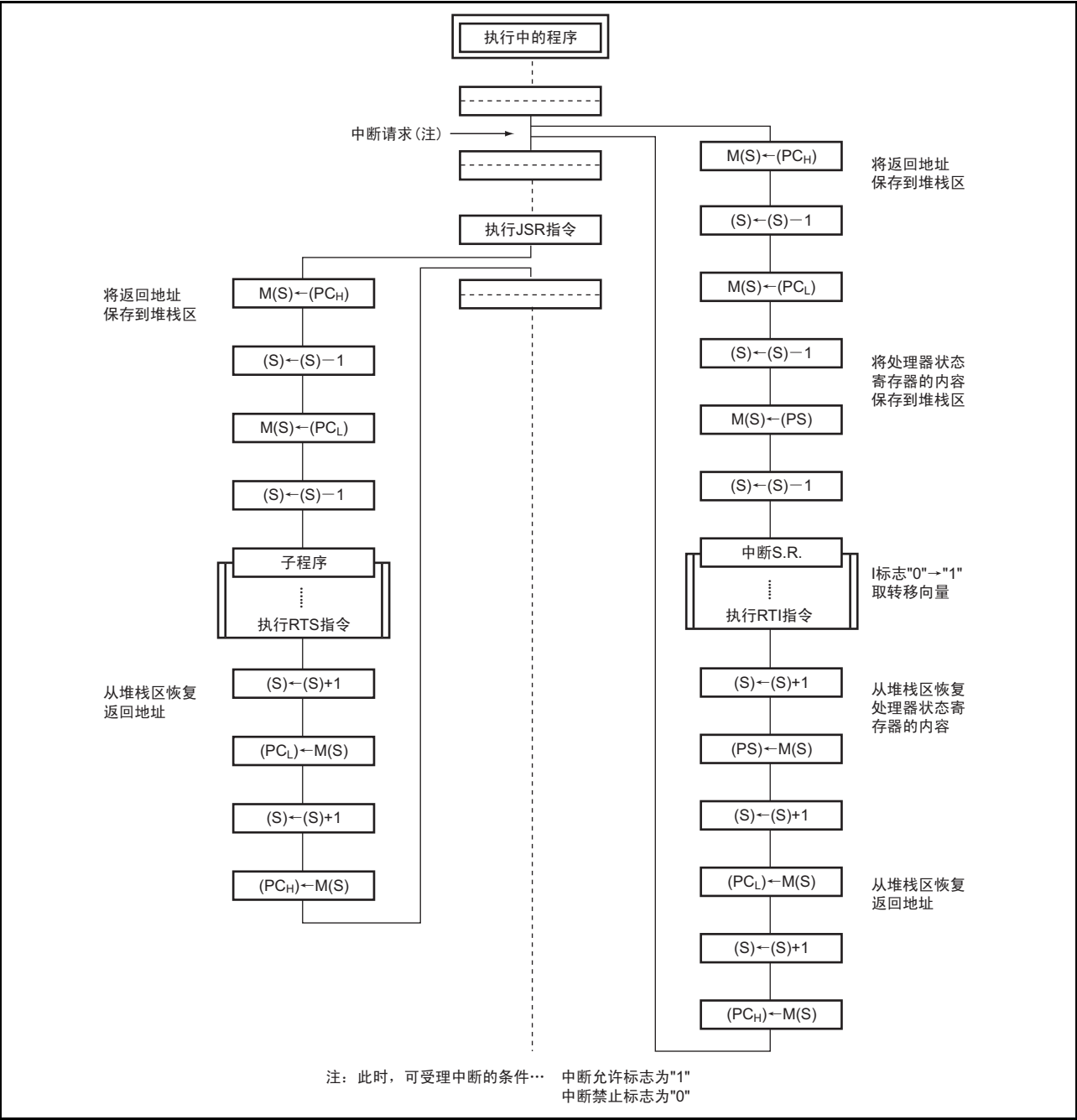


图 8 堆栈的保存和恢复

表 5 累加器和处理器状态寄存器的保存指令以及恢复指令

	保存到堆栈的指令	从堆栈恢复的指令
累加器	PHA	PLA
处理器状态寄存器	PHP	PLP

【处理器状态寄存器】（PS）

处理器状态寄存器是 8 位寄存器，由保持刚进行运算后的状态的 5 个标志和决定 MCU 运行的 3 个标志构成。

C、Z、V 和 N 标志能用于转移指令的检测，但是在十进制模式时，Z、V 以及 N 标志无效。

- bit0: 进位标志（C）

保持来自运算处理后的算术逻辑运算器的进位或者借位。执行移位指令或者循环指令也改变此标志。

- bit1: 零标志（Z）

在运算处理或者数据传送的结果为“0”时，此标志被置位，否则被清除。

- bit2: 中断禁止标志（I）

用于禁止除了 BRK 指令以外的全部中断的标志。当此标志为“1”时，为中断禁止状态。

- bit3: 十进制运算标志（D）

决定用二进制还是用十进制进行加减运算的标志。当此标志为“1”时，将 1 字作为 2 位的十进制数进行运算。自动进行十进制调整，但是，只有 ADC 指令和 SBC 指令能进行十进制运算。

- bit4: 中断标志（B）

用于识别是否能用 BRK 指令中断的标志。在用 BRK 指令中断的情况下，标志内容自动置“1”，否则置“0”，然后保存到堆栈。

- bit5: X 变址模式标志（T）

当此标志为“0”时，在累加器和存储器之间进行运算；当此标志为“1”时，不通过累加器，而直接在存储器与存储器之间进行运算。

- bit6: 上溢标志（V）

在将 1 字作为带符号的二进制数进行加减运算时，使用此标志。在加减运算结果大于 +127 或者小于 -128 时，此标志被置位。另外，在执行了 BIT 指令的情况下，执行 BIT 指令的存储器的 bit6 存入此标志。

- bit7: 负标志（N）

当运算处理或者数据传送的结果为负时，此标志被置位。另外，在执行了 BIT 指令的情况下，执行 BIT 指令的存储器的 bit7 存入此标志。

表 6 进行置位或者清除处理器状态寄存器各标志的指令

	C 标志	Z 标志	I 标志	D 标志	B 标志	T 标志	V 标志	N 标志
置位指令	SEC	—	SEI	SED	—	SET	—	—
清除指令	CLC	—	CLI	CLD	—	CLT	CLV	—

【CPU 模式寄存器】CPUM

在 CPU 模式寄存器中分配了堆栈页位。
此寄存器被分配在地址 003B₁₆。本产品 CPU 时钟速度总是为 $f(X_{IN})/4$ 。

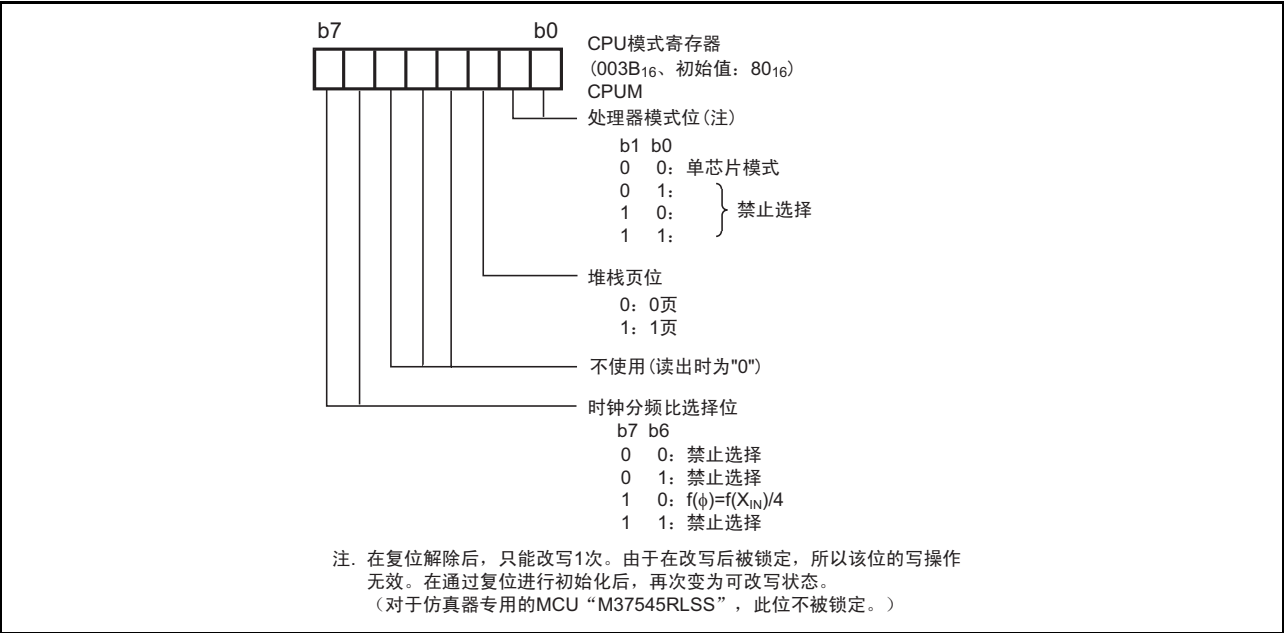


图9 CPU 模式寄存器的结构

存储器

SFR 区

此区域在零页内, 配置了输入 / 输出端口、定时器等控制寄存器。

RAM

用于数据保存、子程序调用以及中断时的堆栈等。RAM 分为 RAM1 区和 RAM2 区, RAM1 的电源由 VCC 引脚提供, RAM2 的电源由 VDDR 引脚提供。

【注】 在使用 VDDR 引脚时, 必须在 VSS-VDDR 的布线之间插入 0.1μF 左右的旁路电容。不使用时, 必须与 VSS 连接。

ROM

开始的 128 字节和最后的 2 字节是用于产品检查的保留区, 除此以外是用户区。

中断向量区

复位和中断的向量地址保存区。

零页

通过使用零页寻址方式, 能用 2 字对进行存取的区域。

专用页

通过使用专用页寻址方式, 能用 2 字对进行存取的区域。

功能设定 ROM 区

【瑞萨出货检查区】

功能设定 ROM 区的分配图如图 10 所示。

在瑞萨产品的出货检查时，给地址 FFD4₁₆ ~ FFD7₁₆ 中用于瑞萨出货检查的区域设定随机数据。请勿改写这些区的数据。另外在通过用户程序取得校验和的情况，必须排除这些区域。

【功能设定 ROM 数据】FSROM

功能设定 ROM 数据（地址 FFDA₁₆）是设定外围功能模式的区域。通过在此区域设定数值，在单片机的复位解除时，各外围功能的运行模式被设定。有关外围功能的具体运行，请参照各外围功能的说明部分。

- 看门狗定时器：37 页
- 低电压检测电路：39 页

另外，在单片机复位解除后不能通过程序改变这些外围功能的模式设定。

ROM 代码保护地址（地址 FFDB₁₆）

QzROM 版的保留 ROM 区的地址 FFDB₁₆ 为 ROM 代码保护地址。如果选择了“串行编程器的保护位写”或者在已编程产品出货（本公司）时选择了“有保护”，“00₁₆”就被写入该地址。如果将“00₁₆”写入 ROM 代码保护地址，保护功能就有效，此后串行编程器不能对其读写。

在由串行编程器对 QzROM 空白产品进行 ROM 写操作时，通过选择“保护位写”来保护 ROM 代码。

对于 QzROM 已编程出货产品，在本公司进行编程时，将“00₁₆”（有保护）或者“FF₁₆”（无保护）写入 ROM 代码保护地址。

订货时可用 ROM 选项（在掩模文件转换实用程序中记为“掩模选项”）选择是写“00₁₆”还是写“FF₁₆”。

注意事项

1. 因为 RAM 的内容在复位时为不定，因此使用前必须设定初始值。
2. 请不要存取保留区域。
3. 在瑞萨出货检查区、ROM 保留区写入每个产品的随机数据。请勿改写这些区的数据。
这些区域的数据有时不预先通知而作变更，因此在为了确认 ROM 所有区的校验和的程序中，请不要包含这些区域。
4. 通过功能设定 ROM 数据的 QzROM 值，解除单片机的复位时，可设定各外围功能的运行模式。必须设定所选功能的值。指定固定值“1”或“0”的位，需要设定指定的值。
5. 仿真器专用 MCU 版：对于 M37545RLSS，必须在功能设定 ROM 数据（地址 FFDA₁₆）内设定“010000XX₂”。另外必须在 ROM 代码保护（地址 FFDB₁₆）内设定“FF₁₆”。

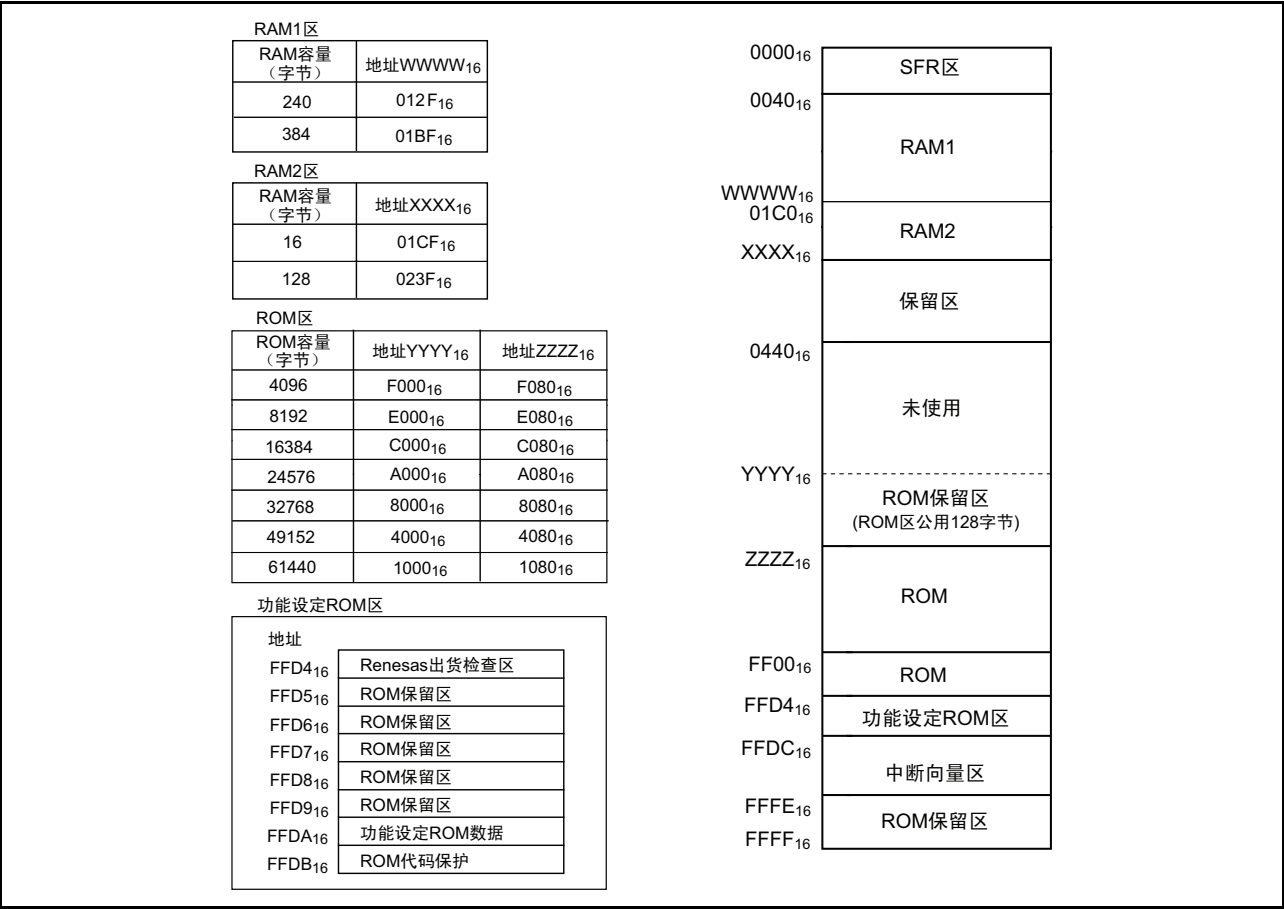


图 10 存储器的分配图

0000 ₁₆	端口P0(P0)	0020 ₁₆	保留区
0001 ₁₆	端口P0方向寄存器(P0D)	0021 ₁₆	保留区
0002 ₁₆	端口P1(P1)	0022 ₁₆	保留区
0003 ₁₆	端口P1方向寄存器(P1D)	0023 ₁₆	保留区
0004 ₁₆	端口P2(P2)	0024 ₁₆	保留区
0005 ₁₆	端口P2方向寄存器(P2D)	0025 ₁₆	保留区
0006 ₁₆	端口P3(P3)	0026 ₁₆	保留区
0007 ₁₆	端口P3方向寄存器(P3D)	0027 ₁₆	载波控制寄存器(CARCNT)
0008 ₁₆	端口P4(P4)	0028 ₁₆	预分频器1(PRE1)
0009 ₁₆	端口P4方向寄存器(P4D)	0029 ₁₆	定时器1(T1)
000A ₁₆	保留区	002A ₁₆	定时器计数源的设定寄存器(TCSS)
000B ₁₆	保留区	002B ₁₆	定时器1、2、3的控制寄存器(TC123)
000C ₁₆	保留区	002C ₁₆	定时器2的主锁存器(T2P)
000D ₁₆	保留区	002D ₁₆	定时器2的次锁存器(T2S)
000E ₁₆	保留区	002E ₁₆	定时器3(T3)
000F ₁₆	保留区	002F ₁₆	保留区
0010 ₁₆	保留区	0030 ₁₆	保留区
0011 ₁₆	保留区	0031 ₁₆	保留区
0012 ₁₆	保留区	0032 ₁₆	保留区
0013 ₁₆	保留区	0033 ₁₆	保留区
0014 ₁₆	保留区	0034 ₁₆	保留区
0015 ₁₆	保留区	0035 ₁₆	保留区
0016 ₁₆	上拉控制寄存器(PULL)	0036 ₁₆	保留区
0017 ₁₆	端口输出模式选择寄存器(PMOD)	0037 ₁₆	保留区
0018 ₁₆	键唤醒引脚选择寄存器(KEYSEL)	0038 ₁₆	MISRG(MISRG)
0019 ₁₆	键唤醒极性选择寄存器(KEYEDGE)	0039 ₁₆	看门狗定时器的控制寄存器(WDTCON)
001A ₁₆	保留区	003A ₁₆	中断边沿选择寄存器(INTEDGE)
001B ₁₆	保留区	003B ₁₆	CPU模式寄存器(CPUM)
001C ₁₆	保留区	003C ₁₆	中断请求寄存器1(IREQ1)
001D ₁₆	保留区	003D ₁₆	保留区
001E ₁₆	保留区	003E ₁₆	中断控制寄存器1(ICON1)
001F ₁₆	保留区	003F ₁₆	保留区

注：不能存取SFR的空区域的存储器。

图 11 SFR（专用功能寄存器）存储器映像

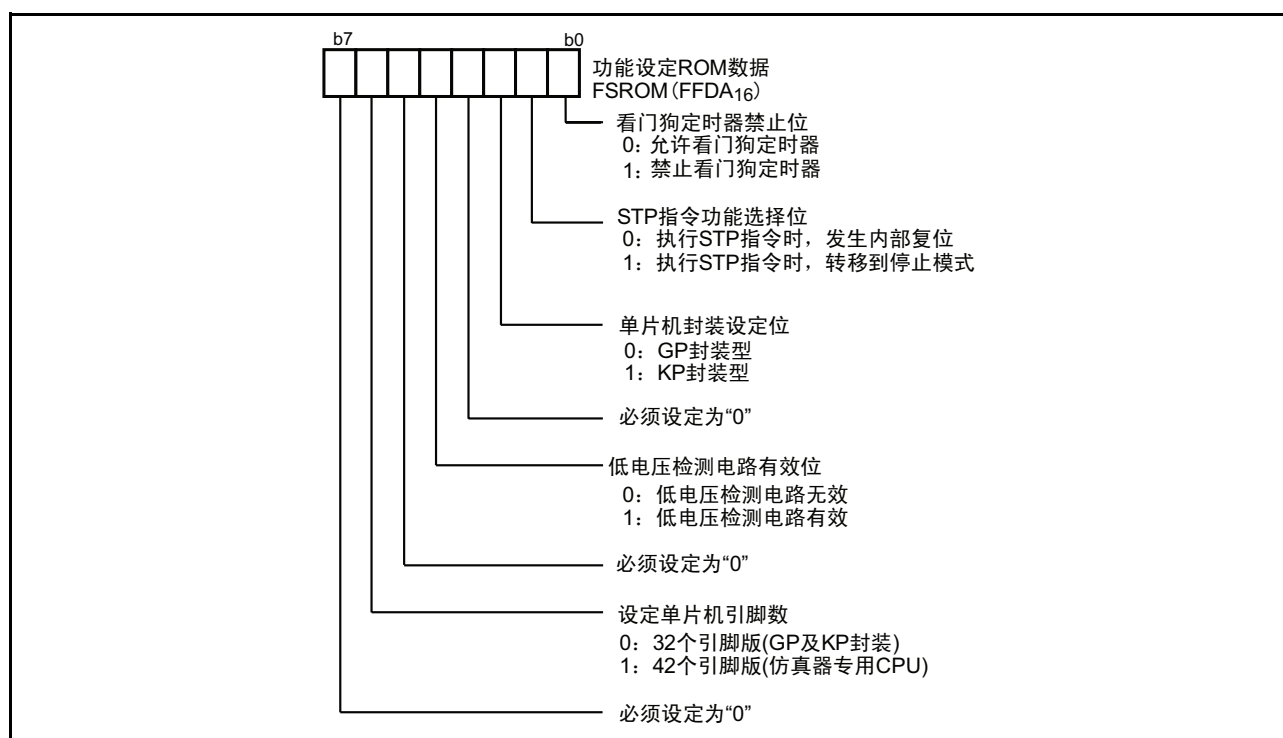


图 12 功能设定 ROM 数据的结构

输入 / 输出端口

【方向寄存器】PiD

输入 / 输出端口具有方向寄存器，能以位单位设定作为输入端口还是作为输出端口使用。如果将方向寄存器置“1”，该引脚就为输出端口；如果清“0”，就为输入端口。

从被设定成输出端口的引脚读取时，读到的不是引脚的值而是端口锁存器的内容。设定成输入端口的引脚为浮动状态，能读取引脚的值。对输入端口的引脚进行写时，数据虽然被写到端口锁存器，但是引脚仍为浮动状态。

【上拉控制寄存器】PULL

通过设定上拉控制寄存器（地址 16₁₆），端口 P0 能由程序进行上拉控制。但是，设定成输出端口的引脚从此控制分离，不进行上拉。

【端口输出模式选择寄存器】PMOD

通过设定端口输出模式选择寄存器（地址 17₁₆），端口 P1、P2、P3 能由程序选择 CMOS 输出或者 Nch 漏极开路输出。

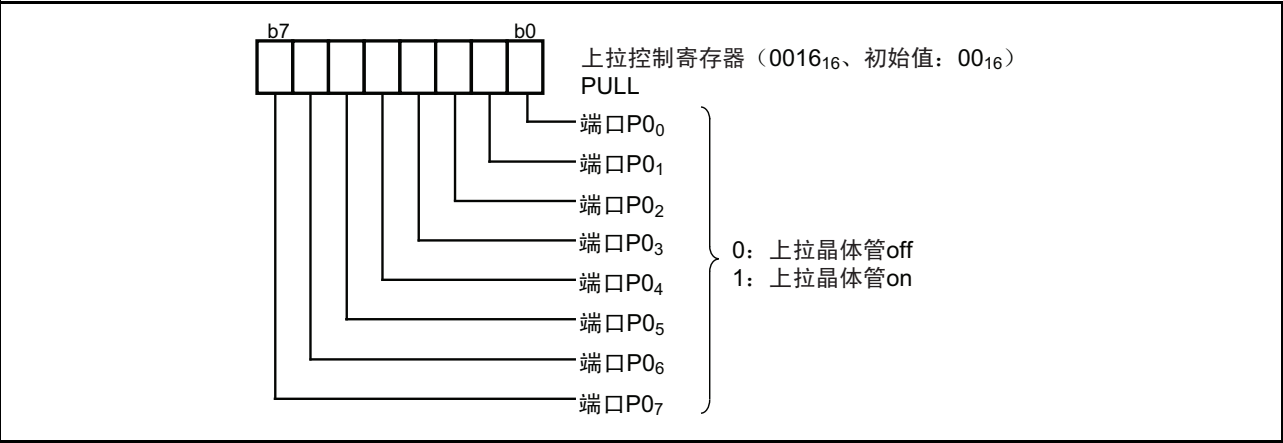


图 13 端口 P0 上拉控制寄存器的结构

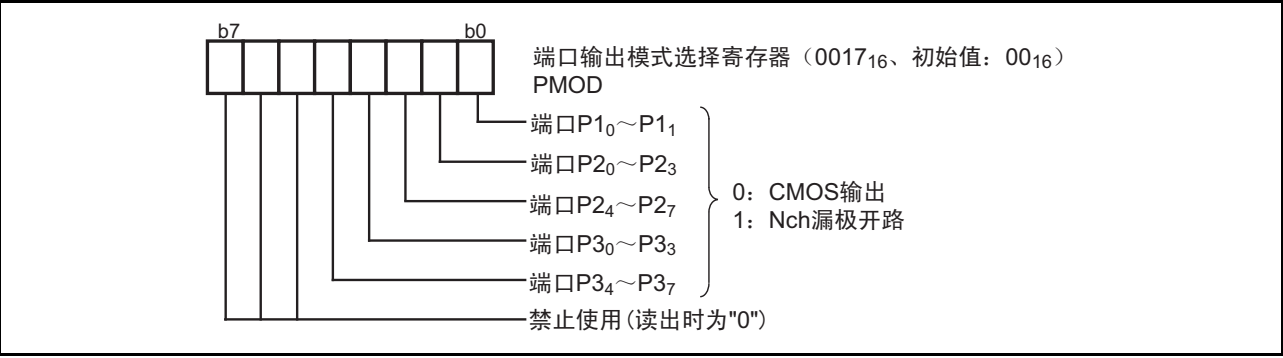


图 14 端口输出模式选择寄存器的结构

表 7 输入 / 输出端口功能一览表

引脚名	名称	输入 / 输出	输入 / 输出形式	除端口以外的功能	相关 SFR	图标号
P0 ₀ ~ P0 ₇	端口 P0	输入 / 输出 以位为单位	CMOS 输入电平 CMOS 三态输出	键输入中断	上拉控制寄存器 键唤醒引脚选择寄存器 键唤醒极性选择寄存器	(1)
P1 ₀ ~ P1 ₁	端口 P1		CMOS 输入电平	RLSS 专用引脚	端口输出模式选择寄存器	(2)
P2 ₀ /INT ₀ P2 ₁ /INT ₁	端口 P2		CMOS 三态输出或者 N 沟道漏极开路	外部中断输入	中断边沿选择寄存器 端口输出模式选择寄存器	(3)
P2 ₂ ~ P2 ₇					端口输出模式选择寄存器	(2)
P3 ₀ ~ P3 ₇	端口 P3				端口输出模式选择寄存器	(2)
P4 ₀ 、P4 ₁	端口 P4			CMOS 输入电平 CMOS 三态输出	RLSS 专用引脚	
P4 ₂ /CARR				用于遥控器发送的载波输出	载波控制寄存器	(5)

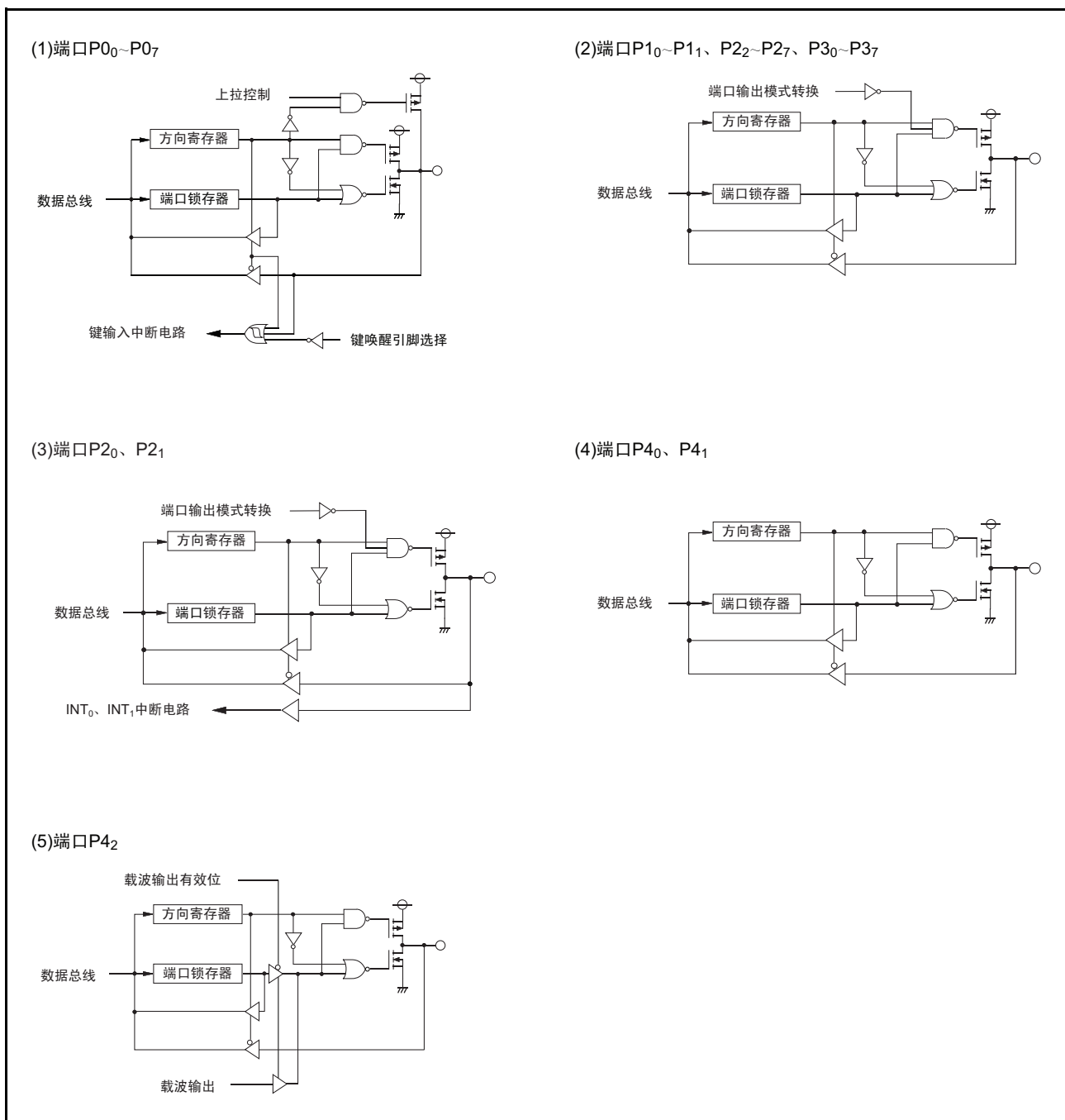


图 15 端口框图

未使用引脚的处理方法

- 一般的引脚处理方法

输入/输出端口：必须选择输入端口或者输出端口，并根据各自的处理方法进行处理。

输出端口：必须置为开路。

输入端口：在输入电平不稳定的情况下，因为穿透电流流入输入电路，尤其是在低消耗电流模式时（在执行 STP、WIT 指令中），有可能增大电源电流，所以必须上拉或者下拉（可使用内部电阻）。
设想由于误动作等而作为输出端口运行的情况，推荐通过能确保 $I_{OH(ave)}$ 或者 $I_{OL(ave)}$ 的电阻处理引脚。

表 8 未使用引脚的处理方法

引脚名	处理方法 1（推荐）	处理方法 2
P00/KEY ₀ ~ P07/KEY ₇	输入 / 输出端口	在选择键唤醒功能时，必须进行输入端口的处理。
P1 ₀ 、P1 ₁ （RLSS 专用引脚）		在选择 N 沟道漏极开路为输出形式时，必须置为开路。
P2 ₀ (LED ₀)/INT ₀		在选择 N 沟道漏极开路为输出形式时，必须经由电阻连接到 V _{SS} 。 或者，必须将端口锁存器设定为“0”，并且置为开路。
P2 ₁ (LED ₁)/INT ₁		在选择 N 沟道漏极开路为输出形式时，必须经由电阻连接到 V _{SS} 。 或者，必须将端口锁存器设定为“0”，并且置为开路。
P2 ₂ (LED ₂) ~ P2 ₇ (LED ₇)		在选择 N 沟道漏极开路为输出形式时，必须置为开路。
P3 ₀ ~ P3 ₇		在选择 N 沟道漏极开路为输出形式时，必须置为开路。
P4 ₀ (LED ₈)（RLSS 专用引脚）		—
P4 ₁ (LED ₉)（RLSS 专用引脚）		—
P4 ₂ /CARR		在选择 CARR 输出功能时，必须进行输出端口的处理。
V _{DDR}	与 V _{SS} 连接	—

中断

7545 群的中断为固定优先权方式的向量中断，能从 3 个外部中断源、3 个内部中断源和 1 个软件中断源的 7 个中断源中产生。中断源、向量地址（注 1）以及中断的优先级如表 9 所示。

BRK 指令中断除外的各中断都有中断请求位和中断允许位，通过这些位和中断禁止标志（I 标志）可以控制中断请求的接受。中断控制图如图 16 所示。齐备以下所有条件时，接受中断请求。

- 中断禁止标志 “0”
- 中断请求位 “1”
- 中断允许位 “1”

中断的优先级通过硬件被固定，但是通过使用上述位及标志，可以通过程序进行优先处理。

表 9 中断向量地址和优先级

中断源	优先级	向量地址（注 1）		发生中断请求的条件	备注
		高位	低位		
复位（注 2）	1	FFFD ₁₆	FFFC ₁₆	在复位时	非屏蔽
键唤醒	2	FFFB ₁₆	FFFA ₁₆	在端口 P0（输入时）的输入逻辑电平的逻辑与时	外部中断
INT ₀	3	FFF9 ₁₆	FFF8 ₁₆	在检测到 INT ₀ 输入的上升沿或者下降沿时	外部中断（极性可编程）
INT ₁	4	FFF7 ₁₆	FFF6 ₁₆	在检测到 INT ₁ 输入的上升沿或者下降沿时	外部中断（极性可编程）
定时器 2	5	FFF5 ₁₆	FFF4 ₁₆	在定时器 2 发生下溢时	
定时器 3	6	FFF3 ₁₆	FFF2 ₁₆	在定时器 3 发生下溢时	
定时器 1	7	FFF1 ₁₆	FFF0 ₁₆	在定时器 1 发生下溢时	STP 解除定时器下溢
BRK 指令	8	FFDD ₁₆	FFDC ₁₆	在执行 BRK 指令时	非屏蔽的软件中断

【注】 1. 向量地址是指中断转移地址的保存地址。
2. 复位被作为优先级最高的中断进行处理。

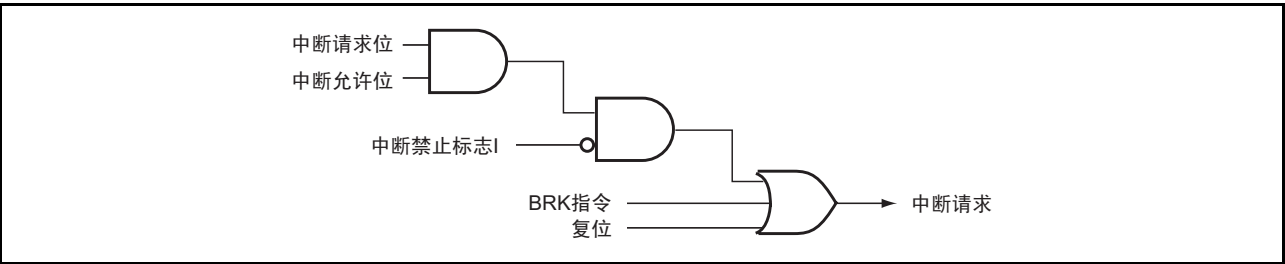


图 16 中断控制图

中断禁止标志

处理器状态寄存器的 bit2 是中断禁止标志。中断禁止标志是控制接受除 BRK 指令之外的所有中断请求的标志。

如果此标志置“1”，就禁止接受中断请求，置“0”，就允许接受中断请求。置“1”的指令为 SEI 指令，置“0”的指令为 CLI 指令。

如果接受中断请求，中断禁止标志保持“0”，处理器状态寄存器保存到堆栈。

之后，此标志自动置“1”，禁止多重中断。使用多重中断时，必须在中断程序中使用 CLI 指令，将此标志置“0”。

处理器状态寄存器通过 RTI 指令返回。

中断请求位

产生中断请求时，对应的中断请求位变为“1”，并且直到中断请求被接受为止保持“1”。如果中断请求被接受，就自动置“0”。

通过程序可以将中断请求位置“0”，但是不能置“1”。

中断允许位

中断允许位是控制接受对应中断请求的位。

此位为“0”时，禁止接受中断请求。此时，即使产生中断请求，如果只是中断请求位变为“1”，也不能接受中断请求。此位为“1”时，允许接受中断请求。

通过程序可以将中断允许位置“0”或置“1”。

必须将不使用的中断的中断允许位置“0”。

中断边沿选择

可以通过中断边沿选择寄存器（地址 003A₁₆）分别选择外部中断 INT₀、INT₁ 的有效边沿。

键唤醒引脚选择

可以通过设定键唤醒引脚选择寄存器（地址 0018₁₆）给每个引脚选择键唤醒功能的有效 / 无效。

键唤醒极性选择

可以通过设定键唤醒极性选择寄存器（地址 0019₁₆）给每个引脚选择键唤醒触发的极性。

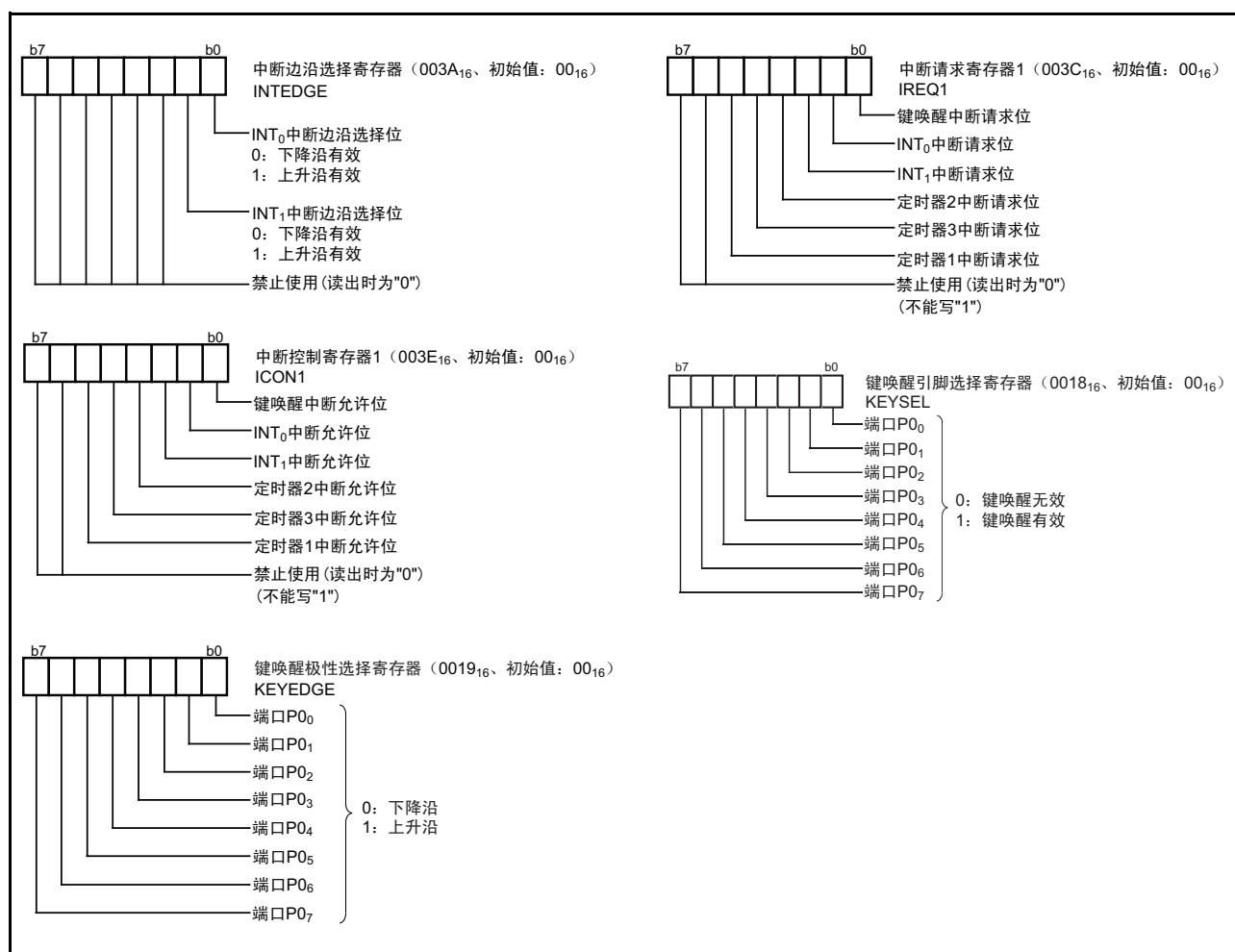


图 17 中断相关寄存器的结构

中断请求的产生 / 接受 / 处理

中断分为以下 3 个阶段。

1. 中断请求的产生

由各种中断源（外部中断信号输入、定时器的下溢等）产生中断请求，中断请求位为“1”。

2. 中断请求的接受

在每个指令周期的中断接受时序，中断控制电路判定接受条件（中断请求位、中断允许位、中断禁止标志）和中断优先级后，接受中断请求。如果在相同时序有多个中断请求时，就接受其中优先级最高的中断请求。保持没有被接受的中断的中断请求位，在下一个中断请求时序时再次被判定是否被接受。

3. 接受中断的处理

执行被接受中断的处理。

到执行中断程序为止的时间如图 18、中断顺序如图 19、产生中断请求、中断请求位和中断请求接受的时序如图 20 所示。

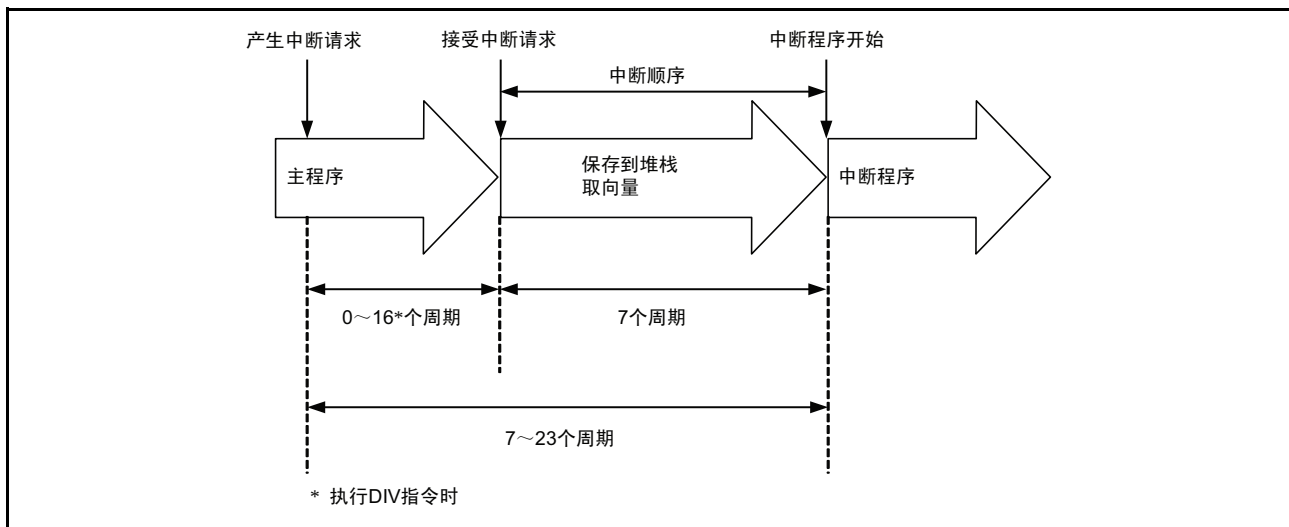


图 18 到执行中断程序为止的时间

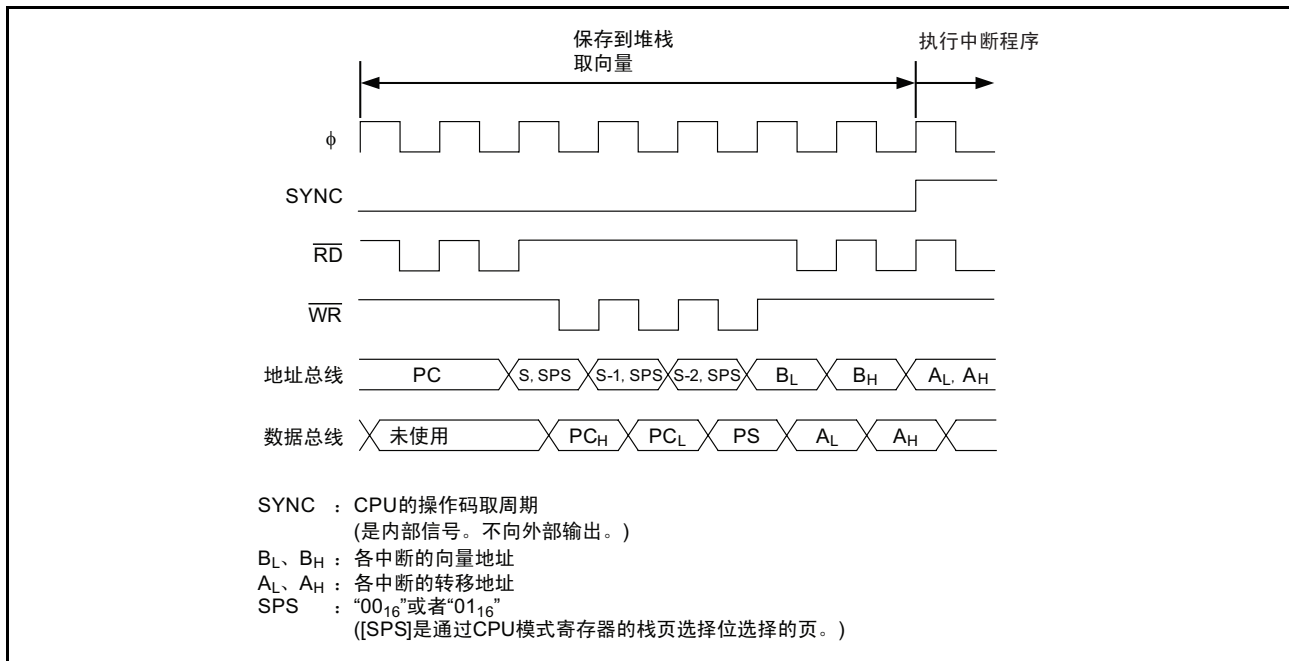


图 19 中断顺序

执行中断处理

执行中断处理时，自动执行以下运行。

1. 如果当前执行中的指令结束，就接受中断请求。
2. 此时的程序计数器和处理器状态寄存器的内容按照①→②→③的顺序保存到堆栈区。
 - ①程序计数器高位 (PCH)
 - ②程序计数器低位 (PCL)
 - ③处理器状态寄存器 (PS)
3. 在保存的同时，将对应的中断转移地址 (中断程序的起始地址) 从中断向量传送到程序计数器。
4. 对应中断的中断请求位变为 “0”。另外，中断禁止标志变为 “1”，并禁止多重中断。
5. 执行中断程序
6. 如果执行RTI指令，保存在堆栈区的寄存器内容按照③→②→①的顺序返回，并继续中断处理前的程序。

因此，为了执行中断程序，必须设定栈指针以及和各中断对应的到向量内的转移地址。

注意事项

以下情况时，中断请求位可能会置 “1”。

〈在转换外部中断的有效边沿时〉

- INT₀中断边沿选择位
(中断边沿选择寄存器 (地址003A₁₆) 的bit0)
- INT₁中断边沿选择位
(中断边沿选择寄存器的bit1)
- 键唤醒极性选择寄存器 (地址0019₁₆)

如果不需要产生和这些设定同步的中断时，按照以下的顺序进行设定。

1. 将该当的中断允许位置 “0” (禁止)。
2. 设定中断边沿选择位 (极性转换位) 或中断源位。
3. 在至少执行一条指令后，将该当中断请求位置 “0”。
4. 将该当中断允许位置 “1” (允许)。

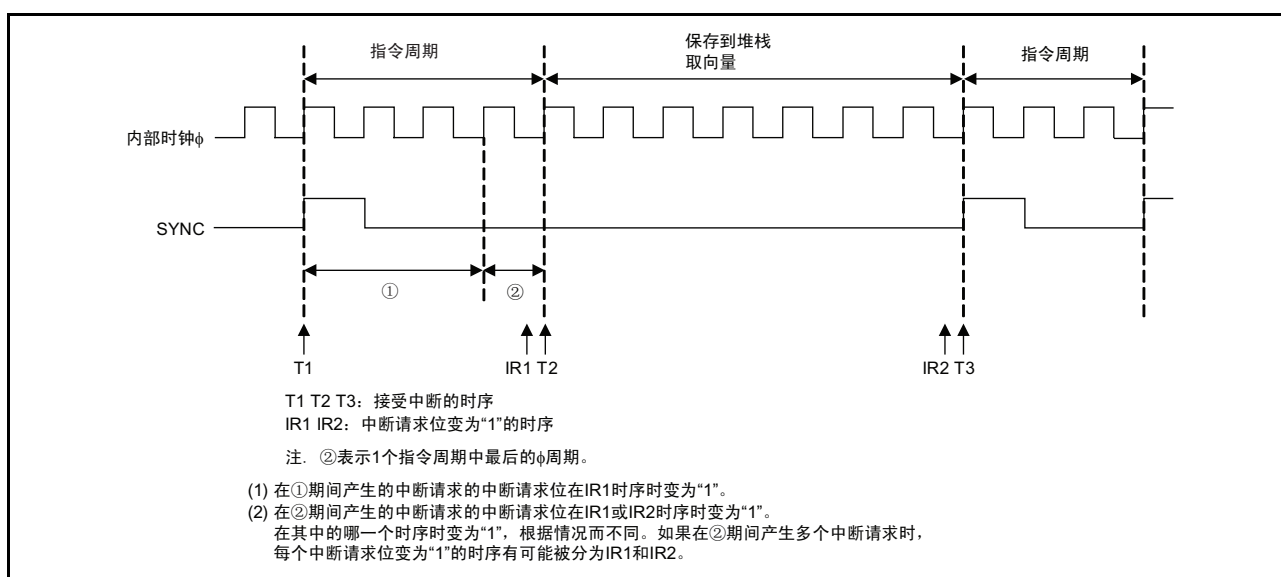


图 20 产生中断请求、中断请求位和接受中断请求的时序

键输入中断（键唤醒）

键输入中断是指如果给端口 P0 中任何一个被设定成输入且 KEYSEL 有效的引脚外加在 KEYEDGE 设定的电平电压，也就是说，如果输入电平的逻辑与从“1”变为“0”或者从“0”变为“1”，就产生中断请求。

图 21 是使用键输入中断的一个例子，将端口 P0₀ ~ P0₃ 作为输入，构成“L”电平有效的键矩阵，通过按键产生中断。

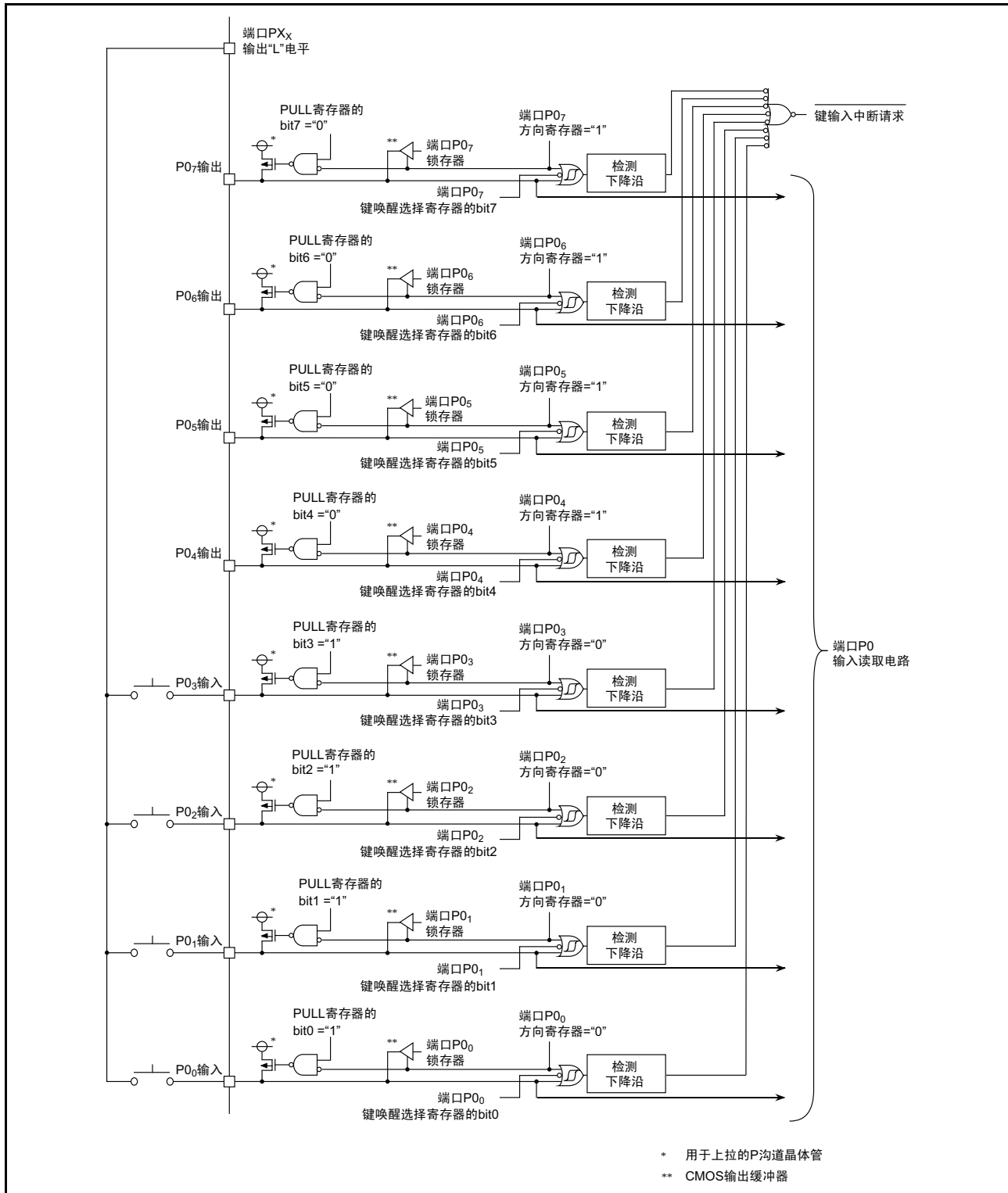


图 21 使用键输入中断时的接线例和端口 P0 的框图

定时器

定时器有 3 个：定时器 1、定时器 2 以及定时器 3。

如果定时器锁存器或者预分频器锁存器的内容为 n ，所有定时器和预分频器的分频比就为 $1/(n+1)$ 。

定时器采用递减计数方式，在计数器的内容变为“0”后的下一个计数脉冲发生下溢，把定时器锁定器的内容再次加载到定时器。另外，如果定时器下溢，各定时器的中断请求位就被置“1”。

定时器 1

定时器 1 是 8 位定时器，对预分频器 1 的输出进行计数，通过定时器 1 的下溢，将定时器 1 中断请求位置位。

预分频器 1 是 8 位预分频器，对 $f(X_{IN})$ 的 16 分频的时钟进行计数。

给预分频器 1 和定时器 1 配置了用于保持各自重加载值的预分频器 1 锁存器和定时器 1 锁存器。在预分频器 1 下溢时，预分频器 1 锁存器的值被传送给预分频器 1。在定时器 1 下溢时，定时器 1 锁存器的值被传送给定时器 1。

如果给预分频器 1 (PRE1) 写值，值就被同时写到预分频器 1 锁存器和预分频器 1。如果给定时器 1 (T1) 写值，值就被同时写到定时器 1 锁存器和定时器 1。如果读预分频器 1 (PRE1) 或者定时器 1 (T1)，就读取各自的计数值。

定时器 1 总是以定时器模式运行。

预分频器 1 对 $f(X_{IN})$ 的 16 分频的时钟进行计数，每当输入计数时钟时，其内容减“1”。在预分频器 1 内容变为“00₁₆”后的下一个计数时钟发生下溢，预分频器 1 锁存器的值被传送到预分频器 1，继续计数。如果预分频器 1 的设定值为 n ，预分频器 1 的分频比就为 $1/(n+1)$ 。

定时器 1 对预分频器 1 的下溢信号进行计数，每当输入计数时钟时，其内容减“1”。在定时器 1 的内容变为“00₁₆”后的下一个计数时钟发生下溢，定时器 1 锁存器的值被传送给定时器 1，继续计数。如果定时器 1 的设定值为 m ，定时器 1 的分频比就为 $1/(m+1)$ 。

如果给定时器 1 的计数停止位写“1”，定时器 1 就停止计数。

定时器 2

定时器 2 是 8 位定时器，对由定时器 2 计数源选择位选择的时钟进行计数，通过定时器 2 的下溢，将定时器 2 中断请求位置位。

给定时器 2 配置了 2 个用于保持重加载值的定时器锁存器（主锁存器和次锁存器）。

在定时器 2 停止计数期间，如果对定时器 2 的主锁存器 (T2P) 进行写操作，写的值就被传送到定时器 2 的主锁存器和计数器；如果对定时器 2 的次锁存器 (T2S) 进行写操作，写的值就只被传送到定时器 2 的次锁存器。

在定时器 2 开始计数后，如果对定时器 2 的主锁存器 (T2P) 和定时器 2 的次锁存器 (T2S) 进行写操作，写的值就只被传送到各自的锁存器，而不传送到计数器。

定时器 2 的主锁存器和定时器 2 的次锁存器的值在各自的定时器下溢时被交替传送到计数器（由于定时器的计数值被保持，因此在发生下一次下溢后写的值反映为定时器的计数值）。

如果读定时器 2 的主锁存器 (T2P)，就读取定时器的计数值；如果读定时器 2 的次锁存器 (T2S)，就读取定时器 2 的次锁存器的设定值（即使在定时器 2 的次计数期间，也必须通过读定时器 2 的主锁存器，读取计数值）。由于在定时器 2 停止计数后，计数值被保持到对定时器 2 的主锁存器 (T2P) 进行写操作为止，所以如果读定时器 2 的主锁存器，就读取定时器 2 的计数值。

定时器 2 总是以定时器模式运行。

定时器 2 对由定时器 2 计数源选择位选择的时钟进行计数，每当输入计数时钟时，其内容减“1”。在定时器 2 的内容变为“00₁₆”后的下一个计数时钟发生下溢，定时器 2 的主锁存器或者定时器 2 的次锁存器的值被交替传送到定时器 2，继续计数。

如果给定时器 2 的计数停止位写“1”，定时器 2 就停止计数。

定时器 3

定时器 3 是 8 位定时器，对由定时器 3 计数源选择位选择的时钟进行计数，通过定时器 3 的下溢，将定时器 3 中断请求位置位。

给定时器 3 配置了用于保持重加载值的定时器锁存器。

在定时器 3 停止计数期间，如果对定时器 3（T3）进行写操作，写的值就被传送到定时器的锁存器和计数器。

在定时器 3 开始计数后，如果对定时器 3（T3）进行写操作，写的值就只被传送到定时器 3 锁存器，而不传送到计数器。

定时器 3 的锁存器的值在定时器下溢时被传送到计数器（由于定时器的计数值被保持，因此在发生下一次下溢后写的值反映为定时器的计数值）。

如果读定时器 3（T3），就读取定时器的计数值。由于在定时器 3 停止计数后，计数值被保持到对定时器 3（T3）进行写操作为止，因此如果读定时器 3（T3），就读取定时器 3 的计数值。

定时器 3 总是以定时器模式运行。

定时器 3 对由定时器 3 计数源选择位选择的时钟进行计数，每当输入计数时钟时，其内容减“1”。如果定时器 3 的设定值为 n ，定时器 3 的分频比就为 $1/(n+1)$ 。

如果给定时器 3 的计数停止位写“1”，定时器 3 就停止计数。

定时器 2 和定时器 3 用作载波控制电路的控制定时器。

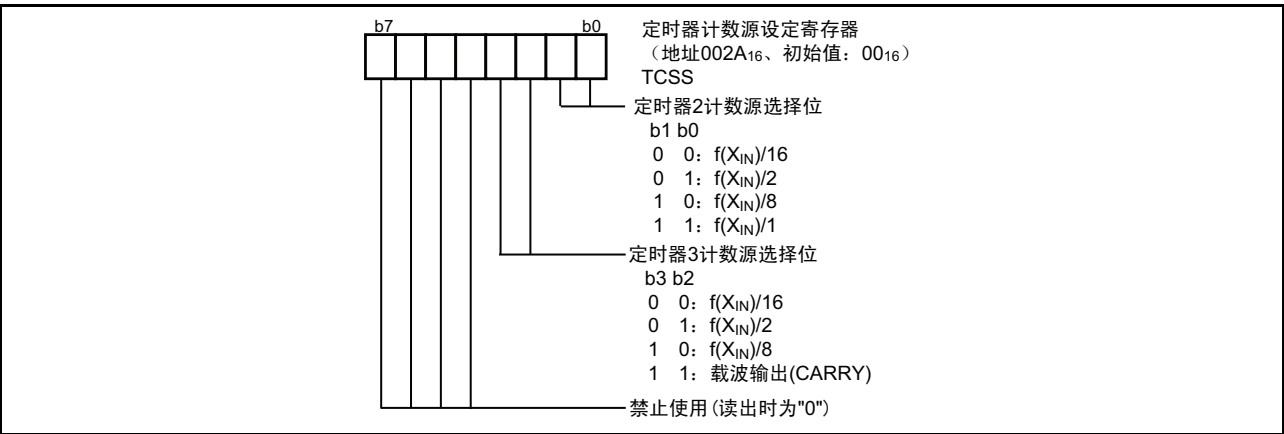


图 22 定时器计数源设定寄存器的结构

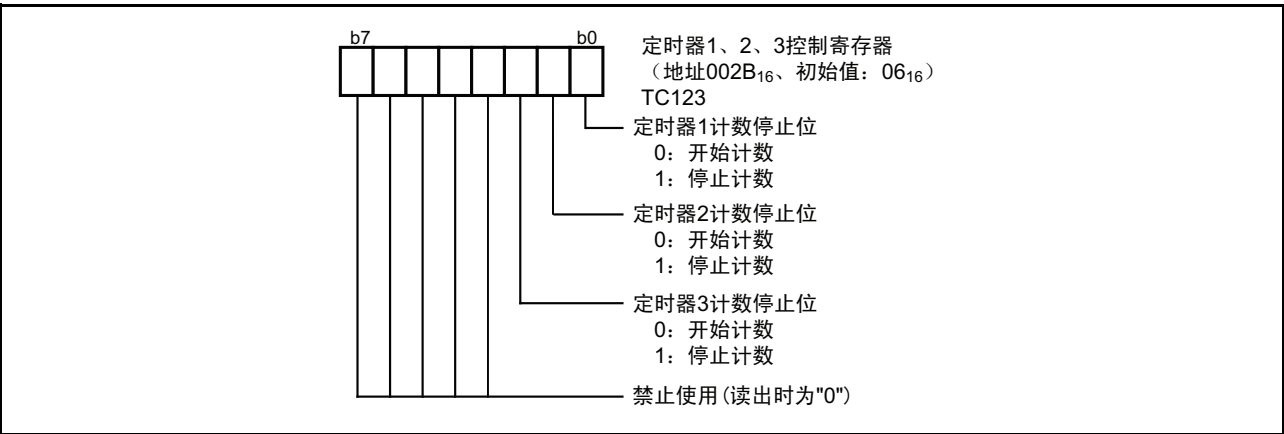
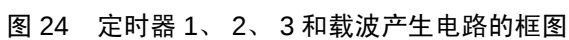


图 23 定时器 1、2、3 控制寄存器的结构



载波产生电路

载波产生电路通过定时器 2 和定时器 3 产生遥控控制波形（图 26）。

使用定时器 2 的载波产生功能时，必须将载波输出有效位（载波控制寄存器（地址 27₁₆）的 bit1）置“1”。

将载波的“H”期间和“L”期间分别设定到定时器 2 的主锁存器和定时器 2 的次锁存器。定时器 2 对主锁存器和次锁存器进行交替计数，控制载波的“H”期间和“L”期间（图 27）。

另外，如果将载波“H”期间扩展位（bit0）设定为“1”，就能将载波波形的“H”期间扩展定时器 2 计数源的半个时钟（图 28）。因此，载波的频率可用定时器 2 计数源的 1/2 的分辨率设定。例如，如果将定时器 2 计数源选择为 $f(X_{IN})/1$ ，就能在 $f(X_{IN})=4\text{MHz}$ 时产生最大为 125ns 分辨率的载波波形。

初始化载波波形时，必须在定时器 2 停止计数后对定时器 2 的主锁存器进行写操作，并且开始定时器 2 的计数。载波波形从主期间开始输出。

可通过软件或者定时器 3 控制载波波形的输出 / 停止（图 31、图 32）。如果给软件载波输出位（bit2）写“1”，就从 P42/CARR 引脚开始载波输出；如果写“0”，就停止载波输出。

如果给载波自动输出控制位（bit3）写“1”，就能自动输出使用定时器 3 的载波（图 29）。每次定时器 3 发生下溢时，就产生载波输出 on $\leftrightarrow$ off 的触发信号。如果给载波输出触发位（bit4）写“1”，来自定时器 3 的触发变为有效，从 P42/CARR 引脚的输出波形在每次定时器 3 发生下溢时重复进行载波的输出 / 停止。在由定时器 3 进行的载波输出控制中，如果给载波自动输出控制位（bit3）写“0”，就能维持此时的载波输出 / 停止状态，但是定时器 3 不停止而继续计数。

在初始化载波波形的输出 / 停止控制时，必须在定时器 3 停止计数后对定时器 3 进行写操作，并且开始定时器 3 的计数。载波波形从“波形输出有效”期间开始输出。

455kHz 载波产生模式

455kHz 载波产生模式通过自动控制定时器的设定值和有无波形扩展模式，模拟产生 455kHz 的载波。

如果将 455kHz 载波产生模式位（bit5）设定为“1”（有效），就自动设定定时器的锁存器的值和载波的“H”期间扩展位（bit0）的值，周期性地产生如图 30 所示的 9 个波长为 2.250 μs 的波形和 7 个波长为 2.125 μs 的波形。由于一个周期中的平均波长为 2.195 μs ，所以可以模拟产生 455.516kHz 的载波。

在使用 455kHz 载波产生模式时，必须使用 4MHz 的谐振器，并且作为定时器 2 的计数源选择 $f(X_{IN})/1$ 。

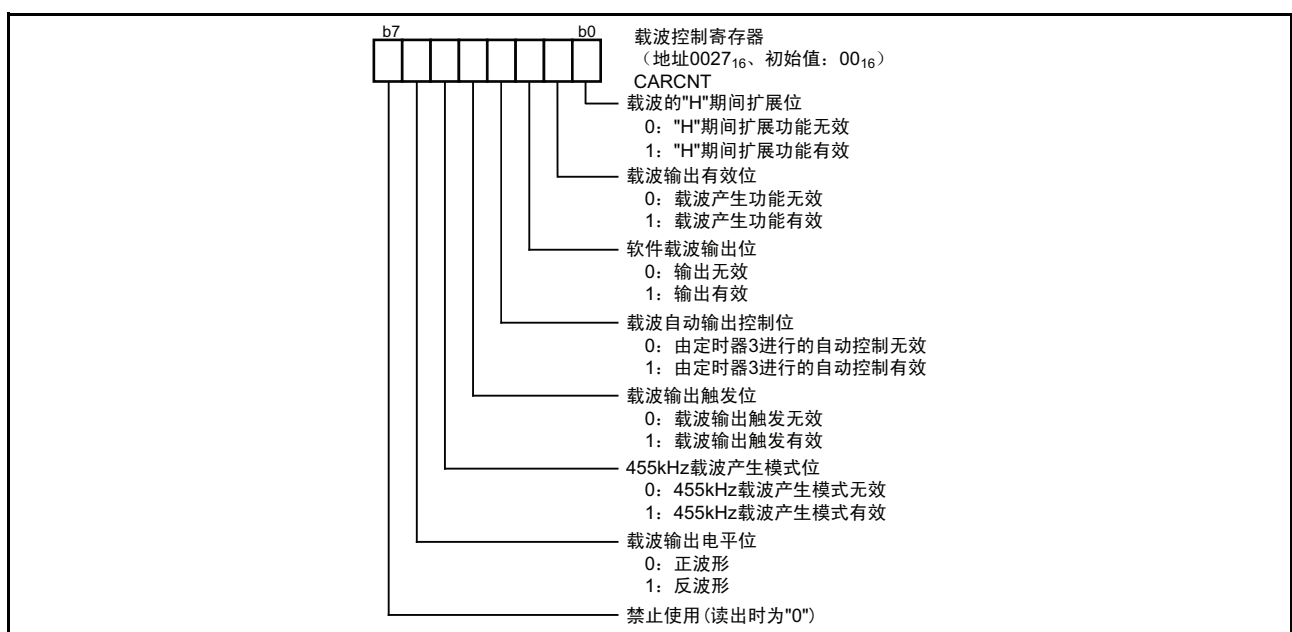


图 25 载波控制寄存器的结构

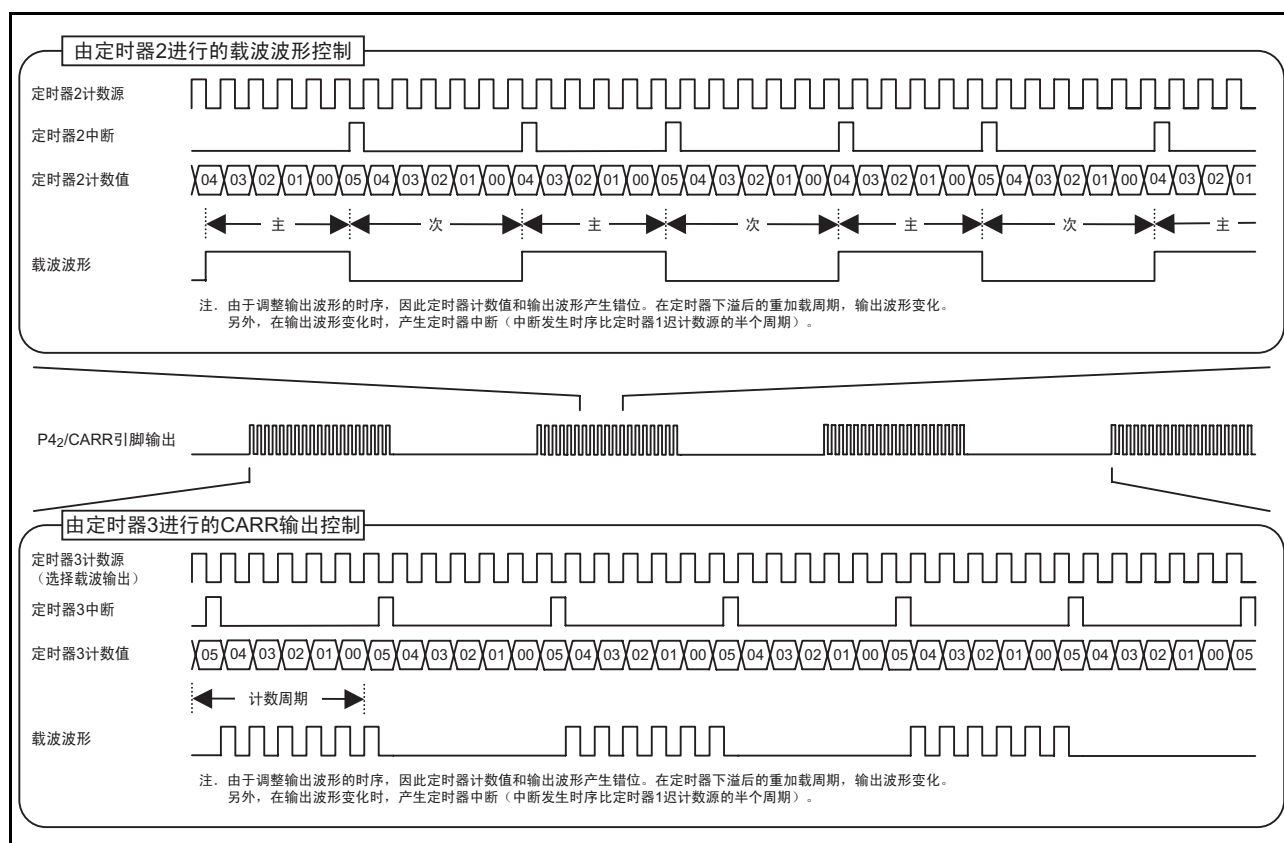


图 26 载波产生电路的工作波形图

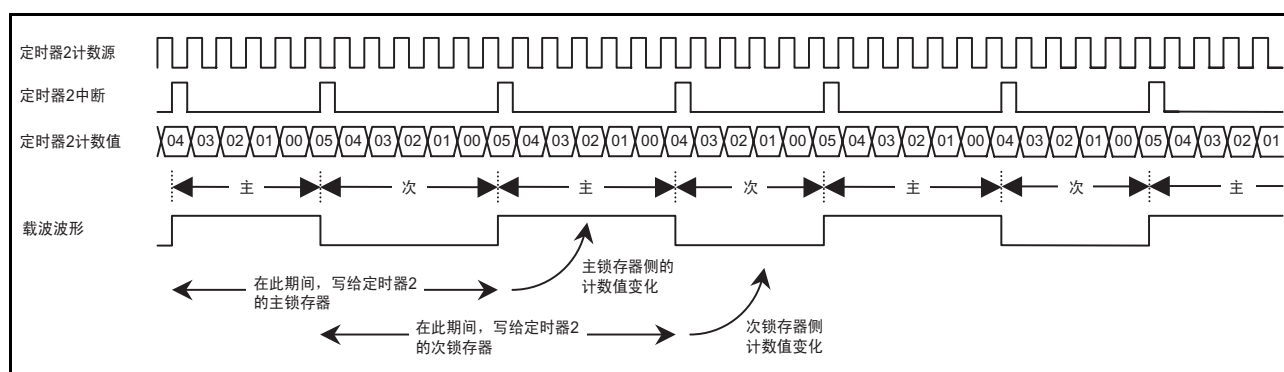


图 27 由定时器 2 进行的载波控制波形图

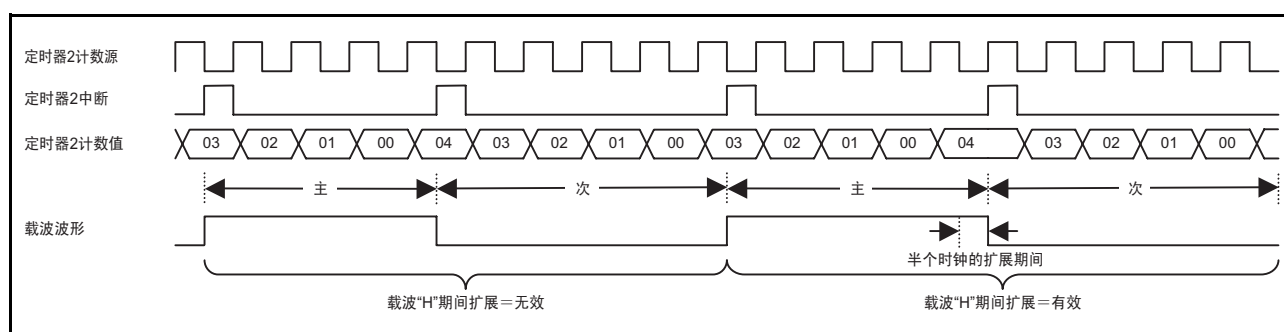


图 28 载波“H”期间扩展模式的波形图

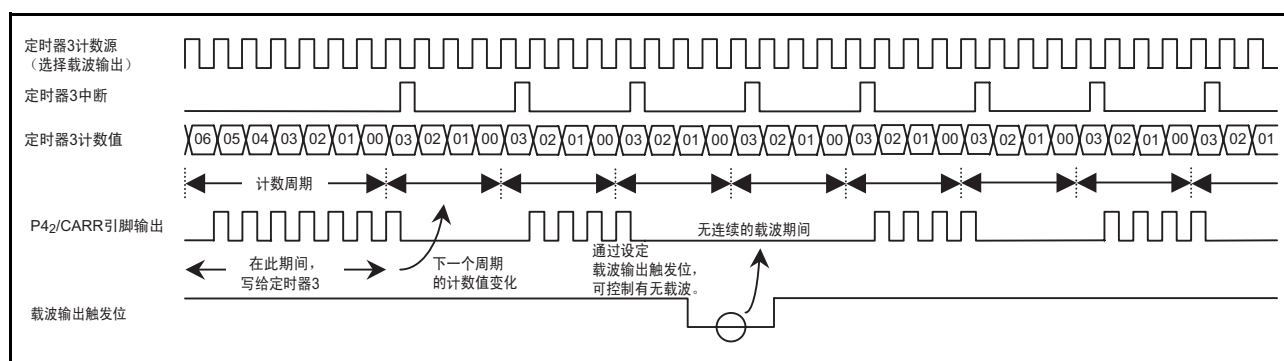


图 29 由定时器 3 进行的 CARR 输出控制波形图

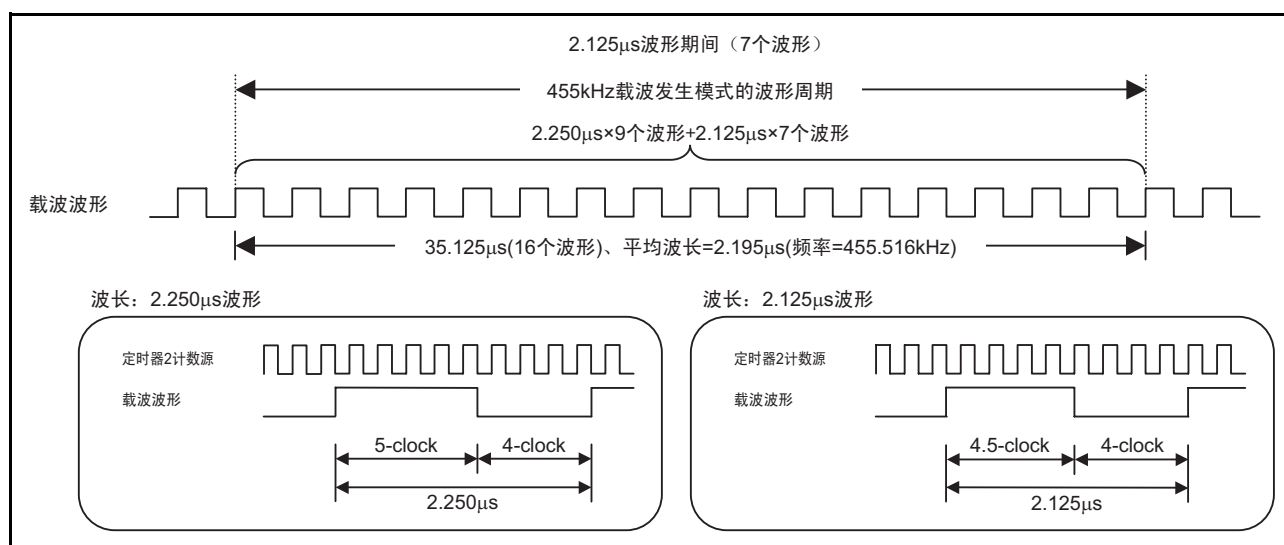


图 30 455kHz 载波产生模式的波形图

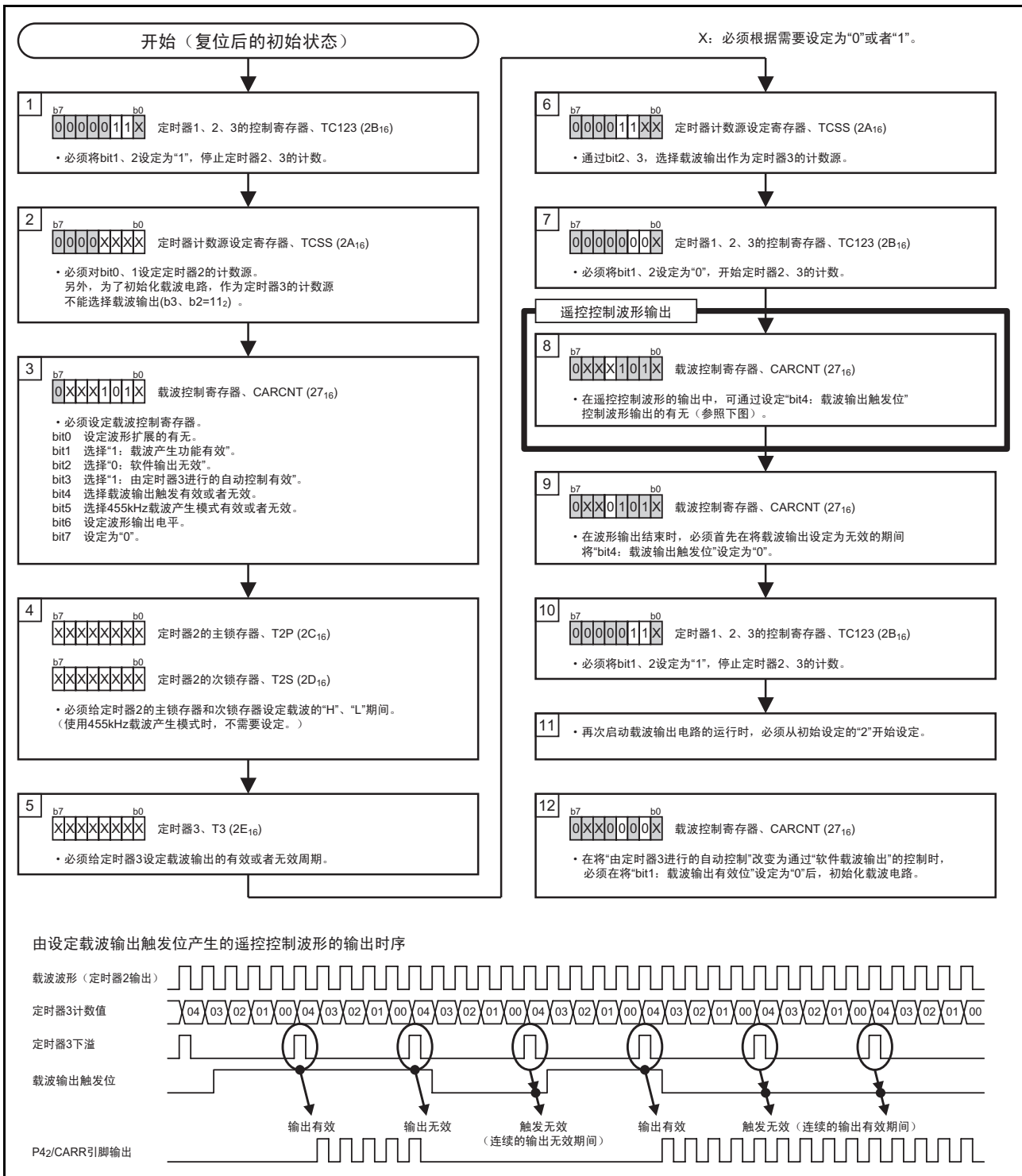


图 31 设定由定时器 3 进行的载波自动控制

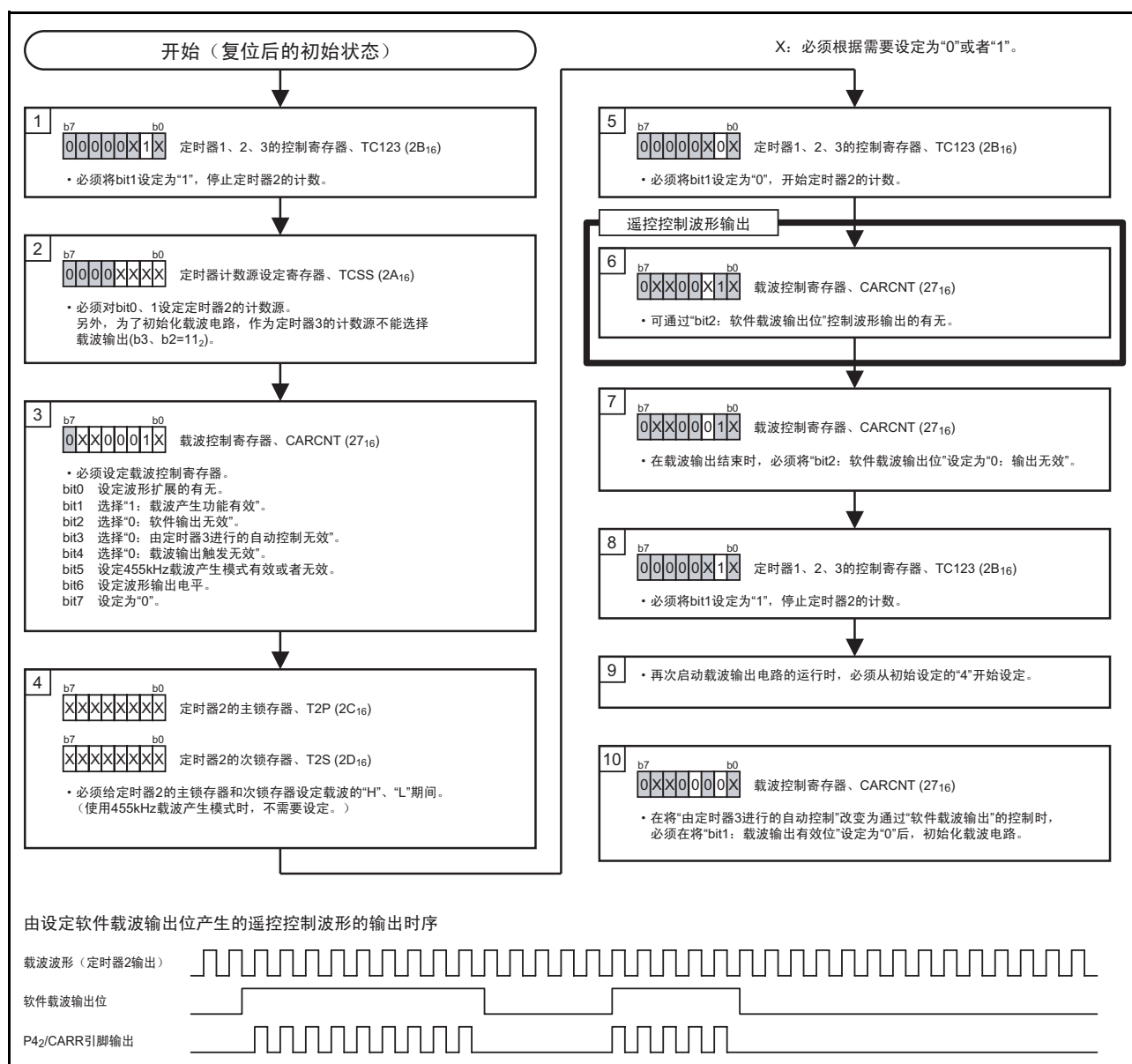


图 32 设定由软件进行的载波控制

看门狗定时器

看门狗定时器提供由于失控等原因使程序不能正常运行时返回复位状态的手段。

看门狗定时器是由 8 位看门狗定时器 H 和 8 位看门狗定时器 L 构成的 16 位计数器。

看门狗定时器的基本运行

在将内部 QzROM 的功能设定 ROM 数据（地址 FFDA₁₆）的 bit0 设定为“0”时，看门狗定时器有效。在单片机的复位解除后，如果在通过定时器 1 等待振荡稳定时间后开始提供内部时钟，看门狗定时器就开始运行，并且通过看门狗定时器 H 的下溢产生内部复位。因此，在编程时通常要求在下溢前对看门狗定时器控制寄存器（地址 0039₁₆）进行写操作。在读看门狗定时器控制寄存器（地址 0039₁₆）时，读取看门狗定时器 H 的计数器高 6 位和看门狗定时器 H 计数源选择位的值。

1. 看门狗定时器的初始值

通过复位或者对看门狗定时器控制寄存器（地址 0039₁₆）的写操作，将看门狗定时器 H 设定成“FF₁₆”，将看门狗定时器 L 设定成“FF₁₆”。

2. 看门狗定时器 H 计数源选择位的运行

能通过看门狗定时器控制寄存器（地址 0039₁₆）的 bit7，选择看门狗定时器 H 的计数源。

当此位为“0”时，计数源为看门狗定时器 L 的下溢信号。在 $f(X_{IN})=4\text{MHz}$ 时，检测时间为 262.144ms。

当此位为“1”时，计数源为 $f(X_{IN})$ 的 16 分频信号。

此时，在 $f(X_{IN})=4\text{MHz}$ 时，检测时间为 1024 μs 。

在复位后，此位为“0”。

3. STP 指令功能选择位

能通过 FSROM 的 bit1，选择 STP 指令的功能。

不能通过执行指令改写此位。

- 此位为“0”时，就在执行 STP 指令时发生内部复位。
- 此位为“1”时，就在执行 STP 指令时转移到停止模式。

振荡稳定等待时间的生成功能

本产品为了在单片机的复位解除后生成谐振器的稳定等待时间，必须给定时器 1 设定“03₁₆”、预分频器 1 设定“FF₁₆”。

复位解除后，内部时钟 ϕ 在定时器 1 下溢前保持“H”状态，在定时器 1 下溢后开始提供内部时钟 ϕ 。因此，从单片机的复位解除到内部时钟 ϕ 开始运行的期间，生成 $f(X_{IN})$ 的 16384 个脉冲的等待时间。

有关看门狗定时器的注意事项

1. 因为看门狗定时器在等待模式时运行，所以为了不发生后溢，必须对看门狗定时器控制寄存器进行写操作。
2. 看门狗定时器在停止模式时不运行，但是在 STP 指令解除后的振荡稳定时间内运行，所以为了在此时间内不发生后溢，必须在执行 STP 指令前将看门狗定时器 H 计数源选择位（看门狗定时器控制寄存器（地址 0039₁₆）的 bit7）设定为“0”。

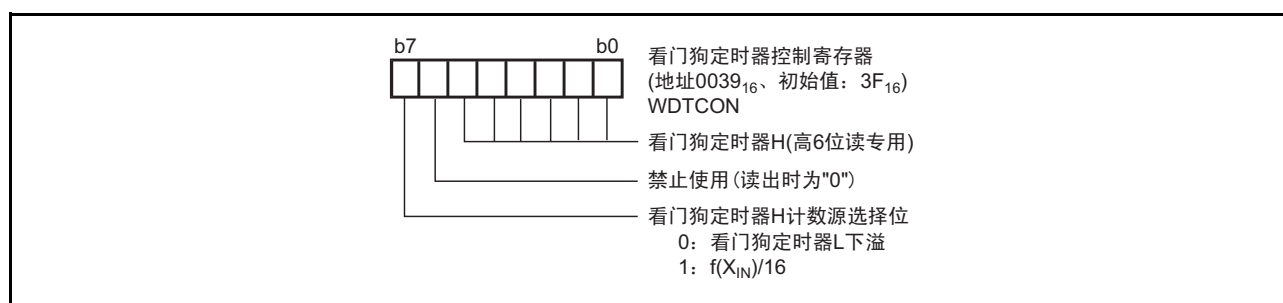


图 33 看门狗定时器的控制寄存器结构

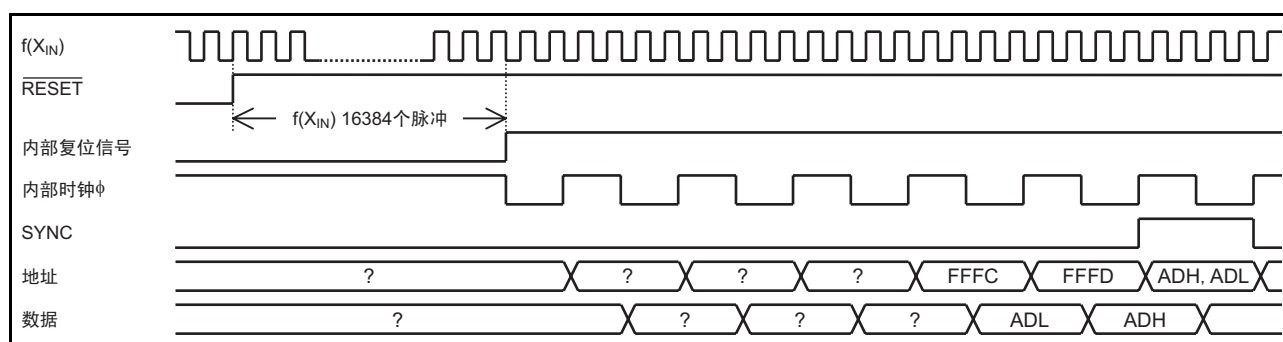


图 34 复位时的时序

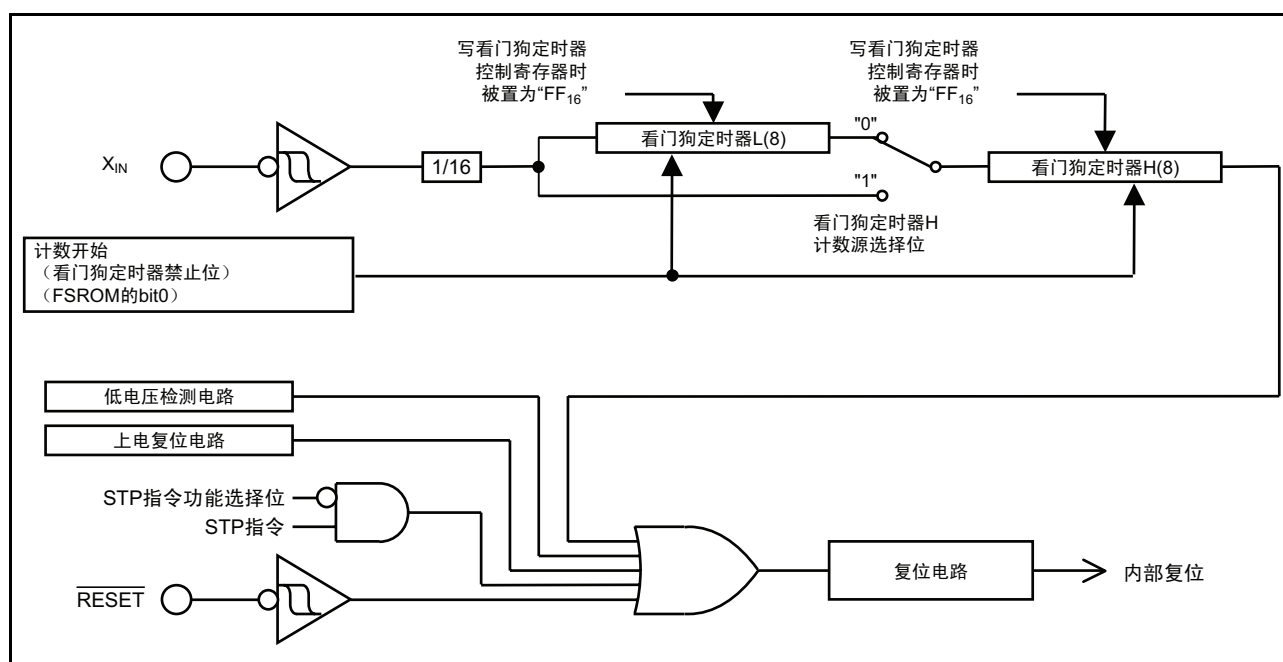


图 35 看门狗定时器和复位电路的框图

上电复位电路

本产品通过内部上电复位电路，在接通电源时自动进行系统复位（上电复位）。为了使内部上电复位电路有效运行，必须将接通电源时的 $V_{CC} = 0 \sim 1.8V$ 的电压上升时间设定为小于等于 $1ms$ 。

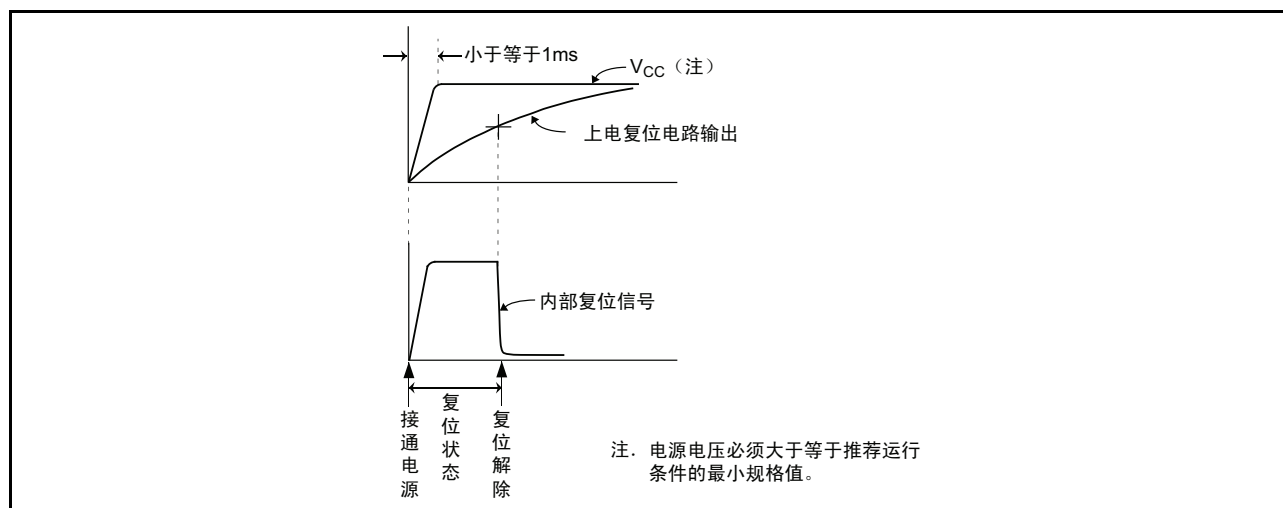


图 36 上电复位电路的运行波形图

低电压检测电路

本产品内置了低电压检测电路，监视运行中的电源电压，在电源电压下降到规定值以下（Typ:1.75V）时，对单片机进行系统复位。另外，在执行 STP 指令时，停止低电压检测电路的功能，降低消耗电流。

通过将内部 QzROM 的功能设定 ROM 数据（地址 FFDA₁₆）的 bit4 设定为“0”，可禁止低电压检测电路的运行。

【注】 仿真器专用 MCU 版：M37545RLSS 没有低电压检测电路。

RESETOUT 输出

内置 RESETOUT 功能，在由上电复位、低电压检测电路或者看门狗定时器而发生复位时，从 $\overline{RESET}$ 引脚输出“L”信号。另外，内部上拉晶体管与 $\overline{RESET}$ 引脚连接。

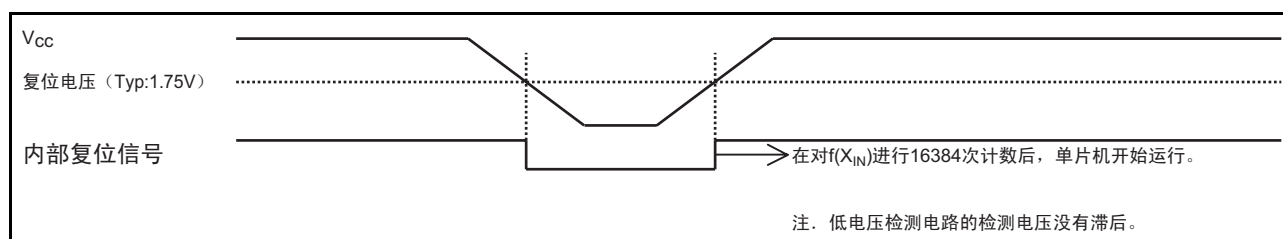


图 37 低电压检测电路的运行波形图

有关低电压检测电路的注意事项

本产品的低电压检测电路的检测电压的设定低于单机电源电压的推荐运行条件的下限值。

对于如应用产品的电池交换时的情况，如果单片的电源电压在下降到低于推荐运行条件的下限值后重新上升，根据附加在电源引脚的旁路电容的电容值，电源电压可能下降不到 V_{DET} 以下而不发生复位就重新上升，导致单片机失控。

在这样的情况下，必须设计为“使电源电压下降到低于 V_{DET} 后再上升”的系统。

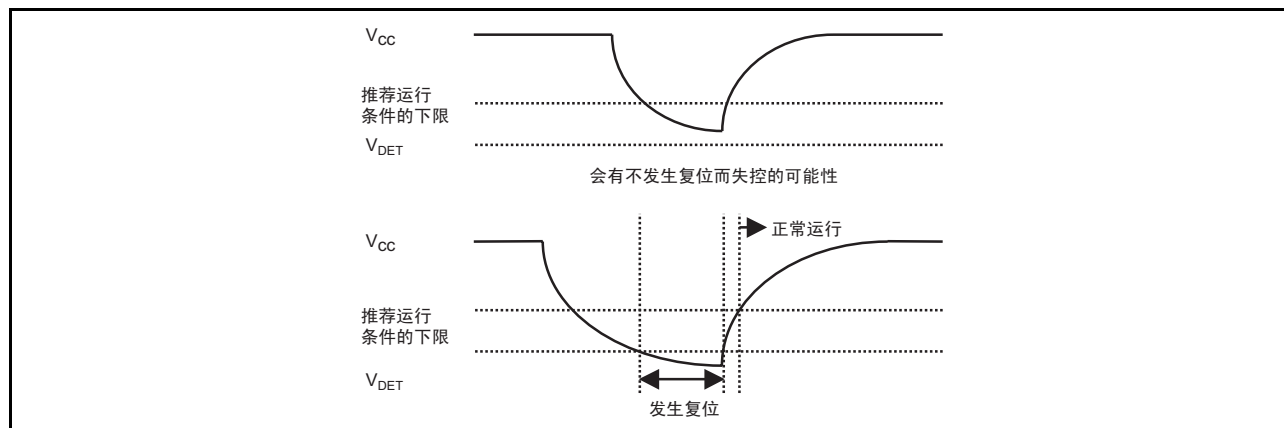


图 38 V_{CC} 和 V_{DET}

MISRG

作为电源引脚，本产品具有 V_{CC} 引脚和 RAM2 的专用电源 V_{DDR} 引脚。当 V_{CC} 引脚和 V_{DDR} 引脚有电位差时，RAM2 的读写操作可能无法正常进行。因此，在接通电源时，如果 V_{CC} 引脚和 V_{DDR} 引脚有电位差，就必须在确认 MISRD 寄存器（地址 0038_{16} ）的 bit1：RAM2 状态标志后，对 RAM2 进行读写操作。

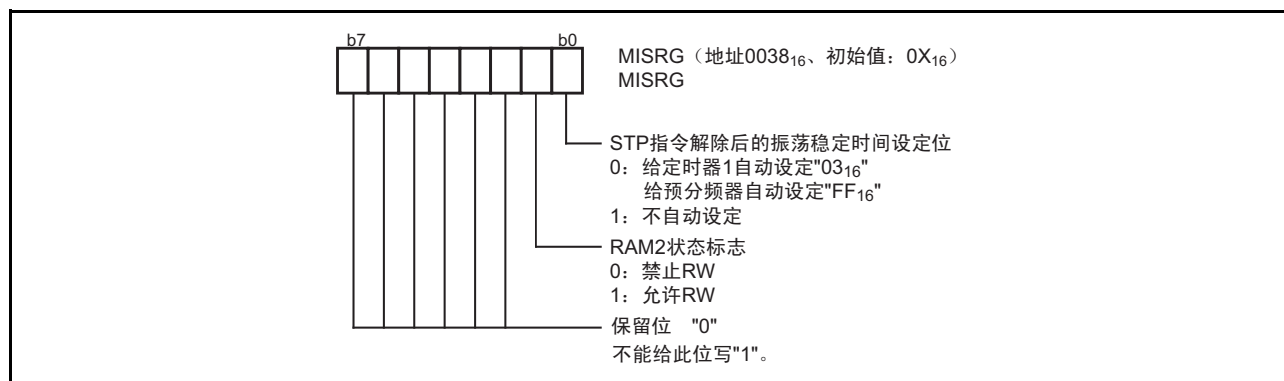


图 39 MISRG 的结构

	地址	寄存器的内容
(1) 端口P0方向寄存器 (P0D)	0001 ₁₆	00 ₁₆
(2) 端口P1方向寄存器 (P1D)	0003 ₁₆	× × × × × × 0 0
(3) 端口P2方向寄存器 (P2D)	0005 ₁₆	00 ₁₆
(4) 端口P3方向寄存器 (P3D)	0007 ₁₆	00 ₁₆
(5) 端口P4方向寄存器 (P4D)	0009 ₁₆	× × × × × 0 0 0
(6) 上拉控制寄存器 (PULL)	0016 ₁₆	00 ₁₆
(7) 端口输出模式转换寄存器 (PMOD)	0017 ₁₆	00 ₁₆
(8) 键唤醒引脚选择寄存器 (KEYSEL)	0018 ₁₆	00 ₁₆
(9) 键唤醒极性选择寄存器 (KEYEDGE)	0019 ₁₆	00 ₁₆
(10) 载波控制寄存器 (CARCNT)	0027 ₁₆	00 ₁₆
(11) 预分频器1 (PRE1)	0028 ₁₆	FF ₁₆
(12) 定时器1 (T1)	0029 ₁₆	03 ₁₆
(13) 定时器计数源的设定寄存器 (TCSS)	002A ₁₆	00 ₁₆
(14) 定时器1、2、3的控制寄存器 (TC123)	002B ₁₆	06 ₁₆
(15) 定时器2的主锁存器 (T2P)	002C ₁₆	FF ₁₆
(16) 定时器2的次锁存器 (T2S)	002D ₁₆	FF ₁₆
(17) 定时器3 (T3)	002E ₁₆	FF ₁₆
(18) MISRG (MISRG)	0038 ₁₆	0 0 0 0 0 0 × 0
(19) 看门狗定时器控制寄存器 (WDTCON)	0039 ₁₆	0 0 1 1 1 1 1 1
(20) 中断边沿选择寄存器 (INTEDGE)	003A ₁₆	0 0 0 0 0 0 0 0
(21) CPU模式寄存器 (CPUM)	003B ₁₆	1 0 0 0 0 0 0 0
(22) 中断请求寄存器1 (IREQ1)	003C ₁₆	00 ₁₆
(23) 中断控制寄存器1 (ICON1)	003E ₁₆	00 ₁₆
(24) 处理器状态寄存器	(PS)	× × × × × 1 × ×
(25) 程序计数器	(PC _H)	地址FFFD ₁₆ 的内容
	(PC _L)	地址FFFC ₁₆ 的内容

注. ×为不定。
在复位时，上述以外的寄存器和RAM内容不定，所以必须设定初始值。

图 40 复位时的内部状态

时钟产生电路

在 X_{IN} 和 X_{OUT} 之间，能通过连接谐振器形成振荡电路。使用谐振器时的电容等常数因谐振器不同而不同，所以必须使用谐振器制造厂家的推荐值。

在 X_{IN} - X_{OUT} 引脚之间内置了反馈电阻（根据条件，有可能需要外接反馈电阻）。

使用陶瓷谐振器 / 晶体谐振器时：

在对主时钟使用陶瓷谐振器 / 晶体谐振器时，必须以最短距离将陶瓷谐振器 / 晶体谐振器和外部电路连接到 X_{IN} 引脚和 X_{OUT} 引脚。内置了反馈电阻。

振荡控制

1. 停止模式

如果执行 STP 指令，内部时钟 ϕ 就在“H”状态停止，并且停止 X_{IN} 的振荡。此时，在解除 STP 指令后，当振荡稳定时间设定为“0”时，定时器 1 被设定成“03₁₆”，预分频器 1 被设定成“FF₁₆”。相反，在解除 STP 指令后，当振荡稳定时间设定为“1”时，由于没有给定时器 1 和预分频器 1 设定任何值，因此必须设定符合使用的谐振器的振荡稳定时间的等待时间。如果接受外部中断，就重新开始振荡，但是内部时钟 ϕ 在定时器 1 下溢前保持“H”状态，在定时器 1 下溢后开始提供内部时钟 ϕ 。这是由于在使用陶瓷振荡等时，启动振荡需要时间的缘故。

在停止模式中，为了降低消耗电流，低电压检测电路停止运行。

2. 等待模式

如果执行 WIT 指令，内部时钟 ϕ 就在“H”状态停止，但是振荡器不停止振荡。如果复位或者接受中断，内部时钟 ϕ 就解除停止。由于振荡器没有停止振荡，因此能立即执行指令。

在解除 STP 或者 WIT 状态时，为了能接受中断，必须在执行 STP 或者 WIT 指令前，先将所对应的中断允许位置“1”。

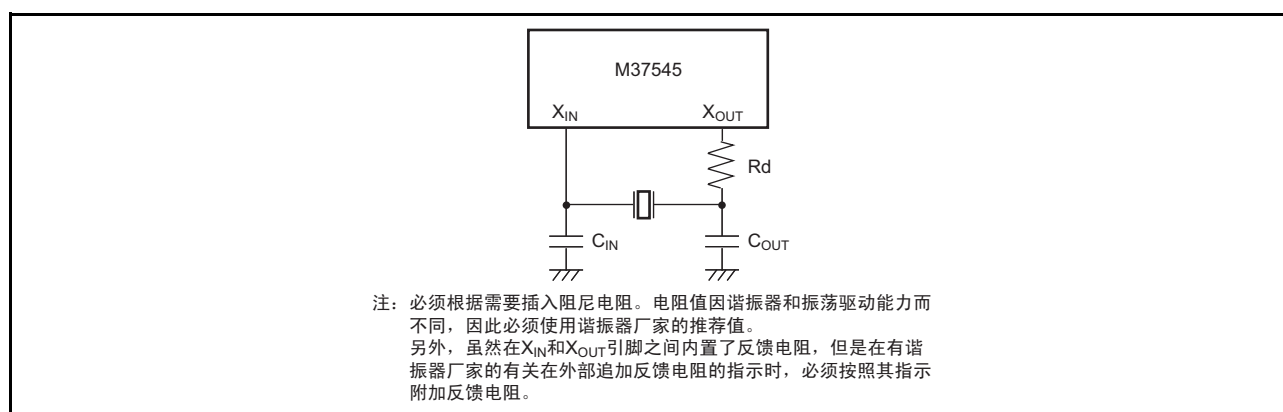


图 41 陶瓷谐振器 / 晶体谐振器的外接电路

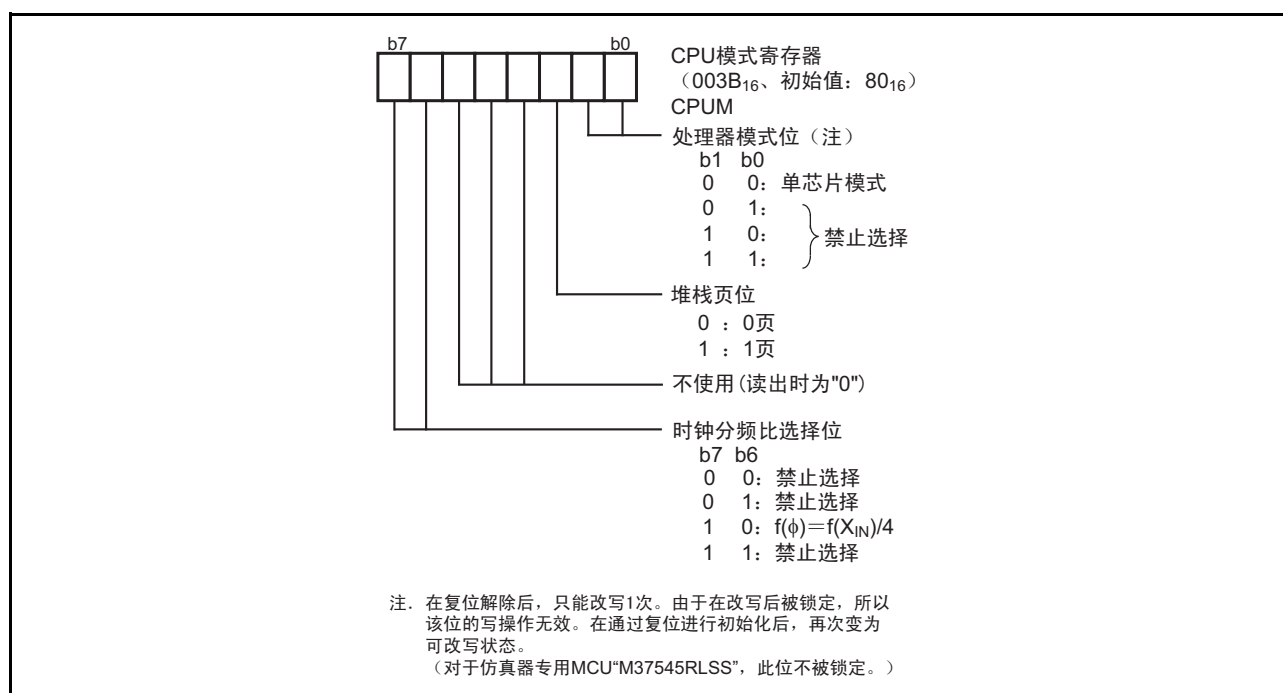


图 42 CPU 模式寄存器的结构

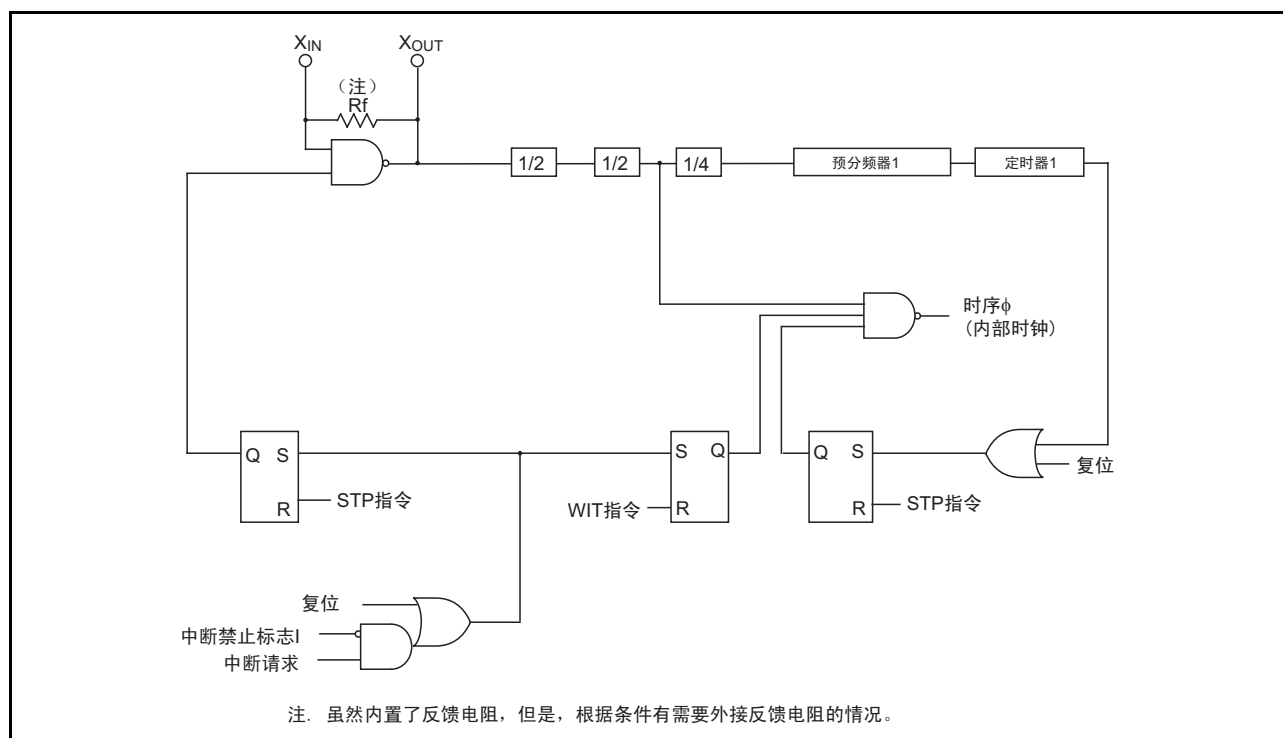


图 43 系统时钟产生电路的框图（在使用陶瓷谐振器时）

QzROM 编程模式

在 QzROM 编程模式中，能使用与本单片机对应的串行编程器，在单片机安装在电路板的状态下对用户 ROM 区进行编程。

引脚的功能说明（QzROM 编程模式）如表 10 所示，引脚连接图如图 44、图 45 所示。

与串行编程器连接的例子请参照电路板上的引脚处理例子（图 46、图 47）。有关串行编程器请向各厂家询问，有关串行编程器的操作方法请参照串行编程器的用户手册。

表 10 引脚的功能说明（QzROM 编程模式）

引脚名	名 称	输入 / 输出	功 能
V _{CC} 、V _{SS} V _{DDR}	电源输入	输入	必须给 V _{CC} 外加 1.8 ~ 3.6V、给 V _{SS} 及 V _{DDR} 外加 0V。
RESET	复位输入	输入	是复位输入引脚。 如果保持 X _{IN} 的 16 个或 16 个周期以上的“L”电平，就进入复位状态。
X _{IN}	时钟输入	输入	必须进行和单芯片模式相同的引脚处理。
X _{OUT}	时钟输出	输出	
P ₀₀ ~ P ₀₅ P ₂₁ ~ P ₂₇ P ₃₀ ~ P ₃₇ P ₄₂	输入 / 输出端口	输入 / 输出	必须输入“H”电平或者“L”电平，或者置为开路。
CNV _{SS}	V _{PP} 输入	输入	是 QzROM 的电源输入引脚。
P ₀₇	ESDA 输入 / 输出	输入 / 输出	是串行数据的输入 / 输出引脚。
P ₂₀	ESCLK 输入	输入	是串行时钟的输入引脚。
P ₀₆	ESPGMB 输入	输入	是读 / 编程脉冲信号的输入引脚。

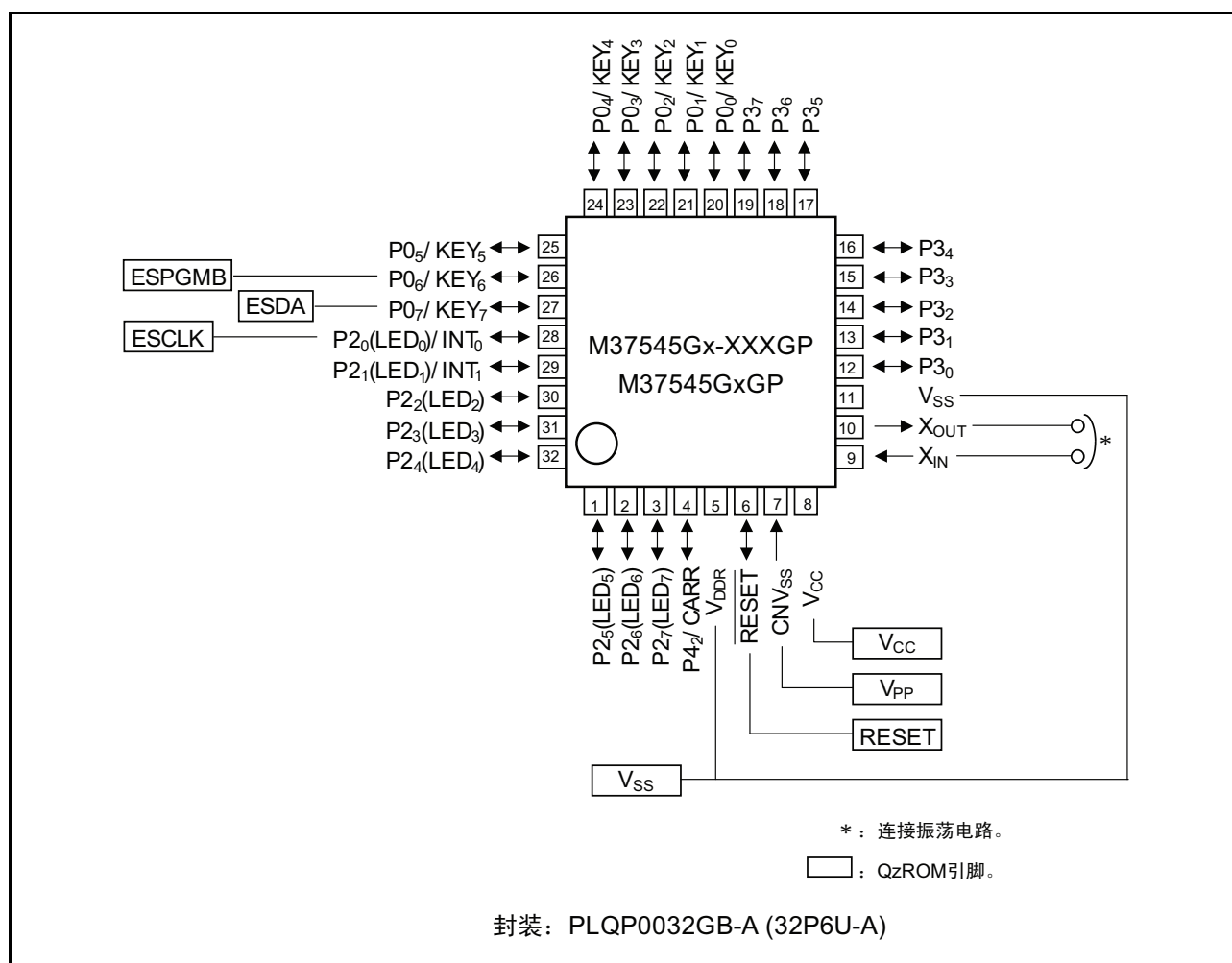


图 44 引脚连接图 (M37545GX-XXXGP)

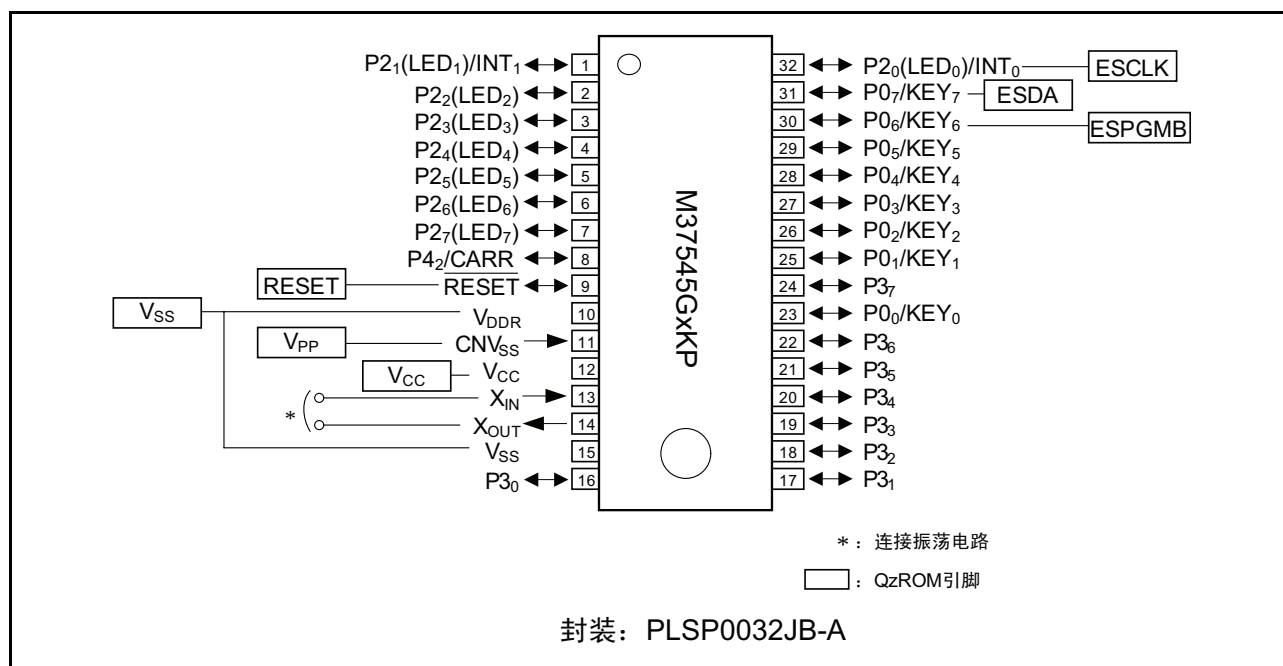


图 45 引脚连接图 (M37545GxKP)

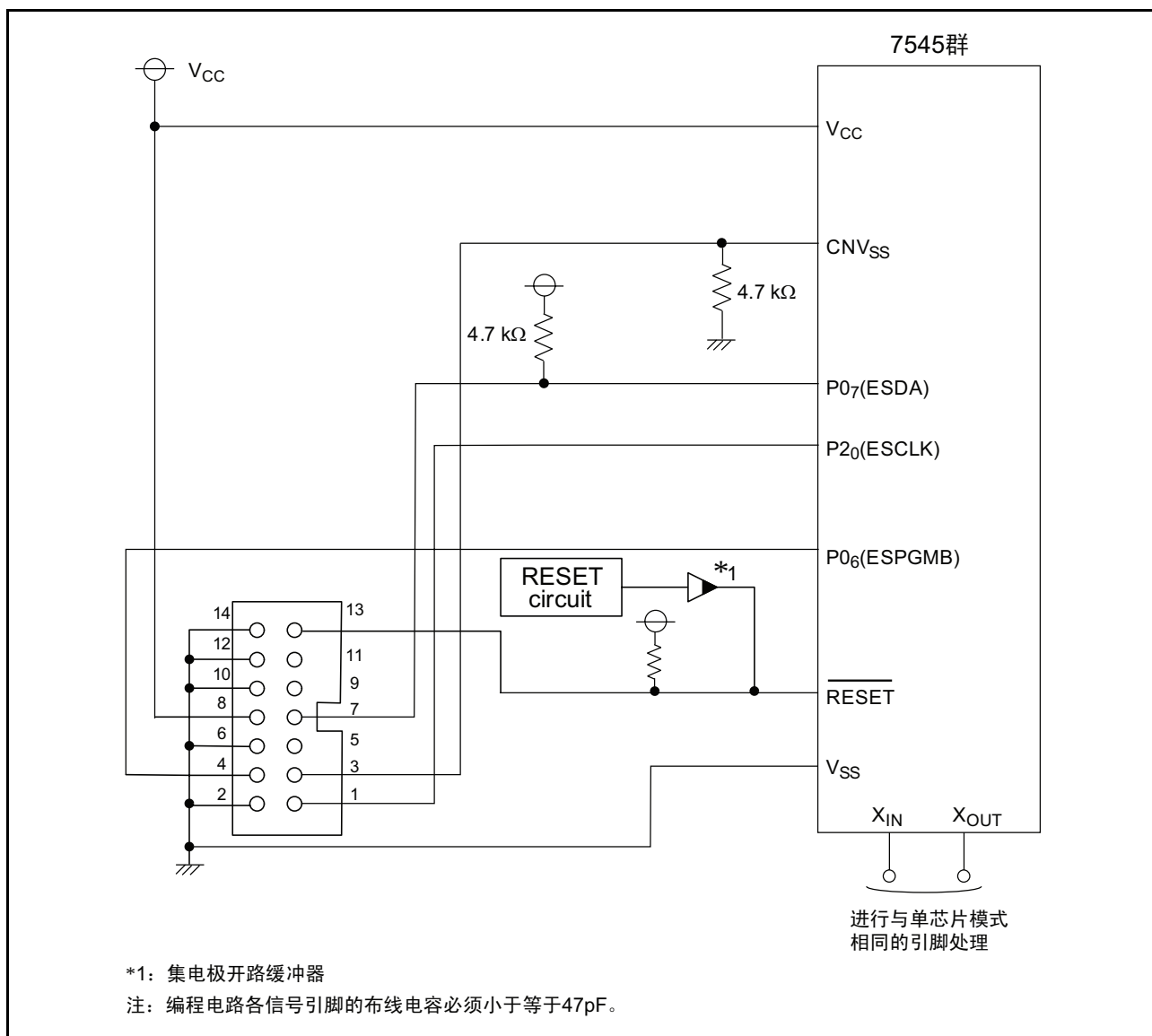


图 46 使用 E8 编程器时电路板上的引脚处理例

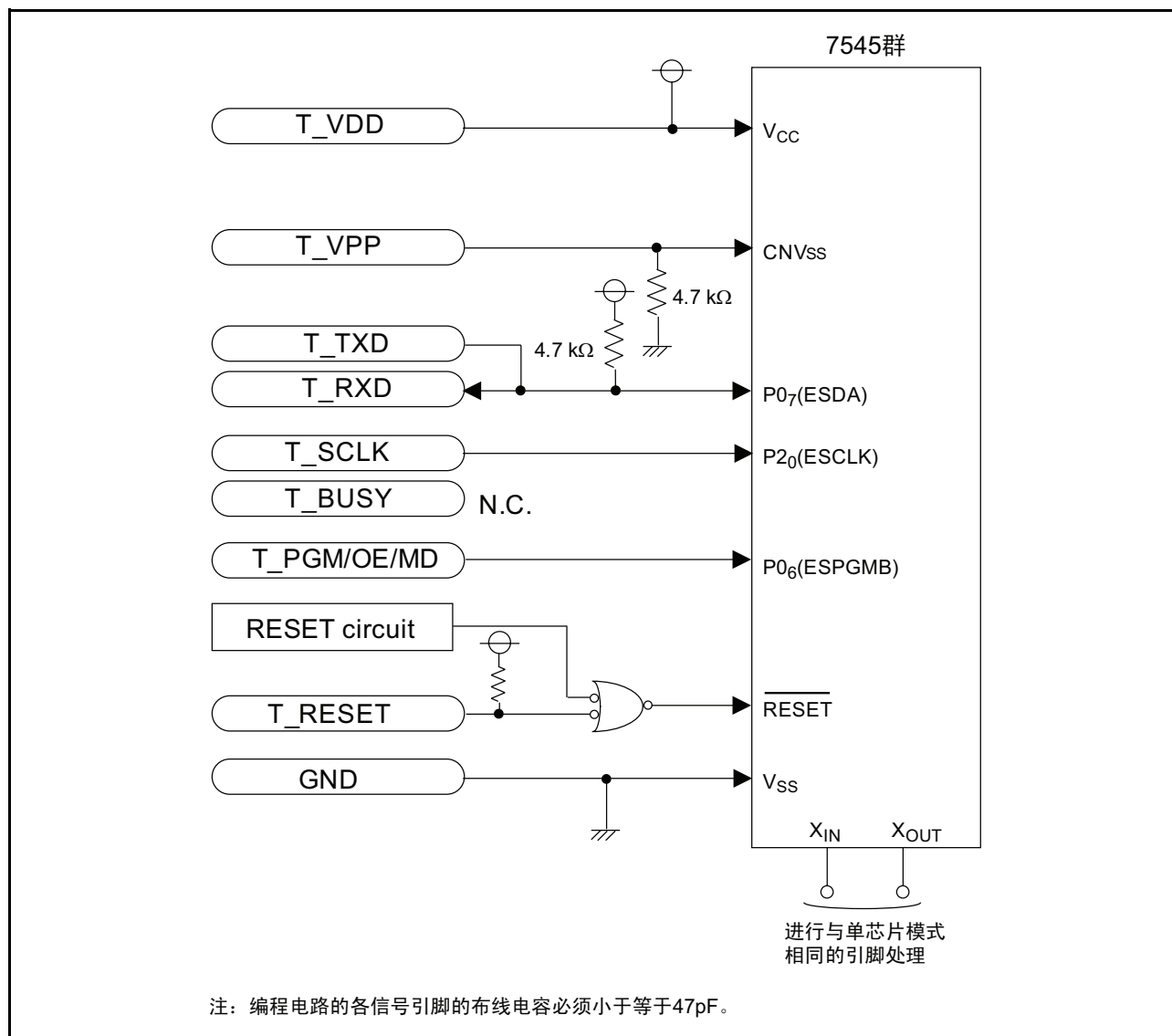


图 47 使用彗星编程器时电路板上的引脚处理例

编程上的注意事项

(1) 处理器状态寄存器

处理器状态寄存器（PS）除了中断禁止标志 I 为“1”以外，复位后的值不定。因此，需要对影响程序执行的标志进行初始化。

尤其是影响运算本身的 T 标志、D 标志，必须初始化。

(2) 中断

如果在用程序改变中断请求位的内容后立即执行 BBC 和 BBS 指令，也只能执行改变前的内容，因此为了执行改变后的内容，必须在执行至少一条指令后进行。

(3) 十进制运算

- 在十进制运算时，将十进制模式标志 D 置“1”，然后执行 ADC 指令或者 SBC 指令。此时，必须在 ADC 指令或者 SBC 指令后执行至少一条指令后，再执行 SEC 指令、CLC 指令或者 CLD 指令。
- 在十进制模式，N（负）、V（上溢）以及 Z（零）标志无效。

(4) 端口

不能读取端口方向寄存器的值。也就是说，不能使用 LDA 指令、T 标志为“1”时的存储器运算指令、将方向寄存器的值作为寻址值的寻址方式以及 BBC 和 BBS 等位测试指令。另外，也不能使用 CLB、SEB 等位操作指令、方向寄存器的读 / 修改 / 写指令（ROR 等指令）。必须使用 LDM、STA 等指令设定方向寄存器。

(5) 指令执行时间

指令执行时间能通过机器指令一览表所记载的周期数乘内部时钟 ϕ 的周期得到。内部时钟 ϕ 的周期为 XIN 周期的 4 倍。

(6) CPU 模式寄存器

在复位解除后，只能对处理器模式位进行一次改写。由于改写后被锁定，所以该位的写操作无效（仿真器专用 MCU 除外）。

有关硬件的注意事项

(1) 电源引脚的使用

使用时，为了防止闩锁现象，必须将高频特性良好的电容作为旁路电容外接到元件的电源引脚（VCC 引脚）与 GND 引脚（VSS 引脚）之间。推荐旁路电容使用 $0.01\mu\text{F} \sim 0.1\mu\text{F}$ 的陶瓷电容。

另外，请将旁路电容以最短距离外接至电源引脚与 GND 引脚之间。

使用时的注意事项

有关噪声的注意事项

请按如下的处理，进行防止噪声的系统设计并进行充分的评价。

(1) 缩短布线的长度

1. 封装

为了缩短总布线的长度，请尽可能采用小型封装的单片机。

<理由>

单片机的封装影响布线的长度，与 DIP 相比，使用小型 QFP 等可缩短总布线的长度，不易受噪声的影响。

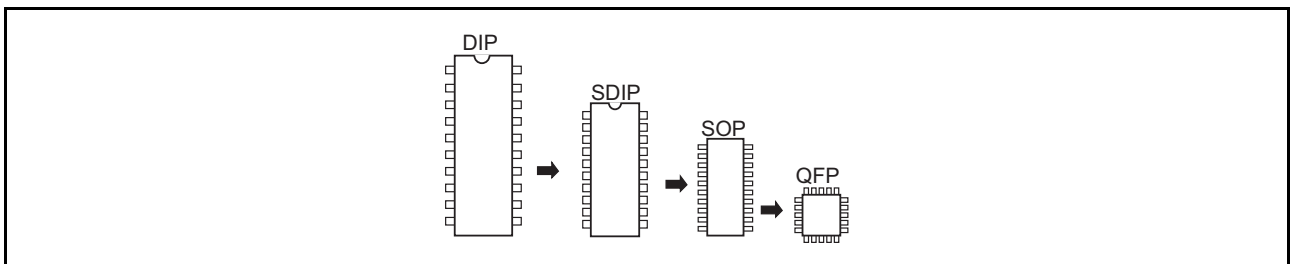


图 48 封装的选择

2. 复位引脚的布线

必须缩短连接复位引脚的布线，尤其是连接在复位引脚和 V_{SS} 引脚之间的电容，必须用尽量短（20mm 以内）的布线连接。

<理由>

时序的必要条件规定了输入到复位引脚的脉宽。如果将比规定脉宽短的脉宽噪声输入到复位引脚，就在单片机内部完全进入初始化状态前解除复位，导致程序失控。

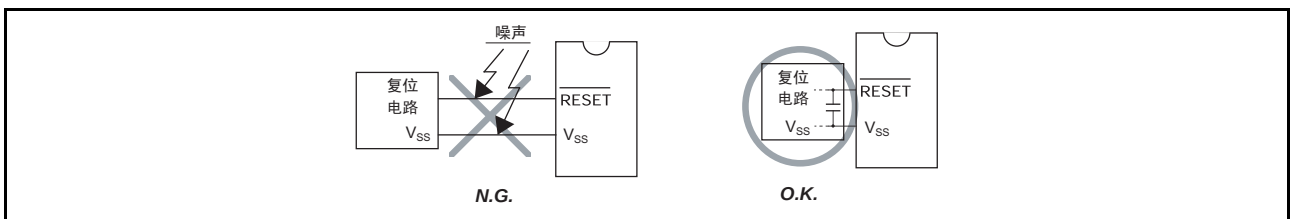


图 49 复位输入引脚的布线

3. 时钟输入/输出引脚的布线

- 必须缩短连接时钟输入/输出引脚的布线。
- 必须用最短（20mm 以内）的布线连接谐振器的电容接地端引线和单片机 V_{SS} 引脚。
- 必须将用于振荡的 V_{SS} 布线作为振荡电路专用布线，并和其它 V_{SS} 布线分离。

<理由>

如果有噪声侵入时钟输入/输出引脚，时钟的波形就会发生紊乱，导致误动作和失控。另外，如果因噪声而引起单片机 V_{SS} 电平和谐振器 V_{SS} 电平之间的电位差，就不能将正确的时钟输入到单片机。

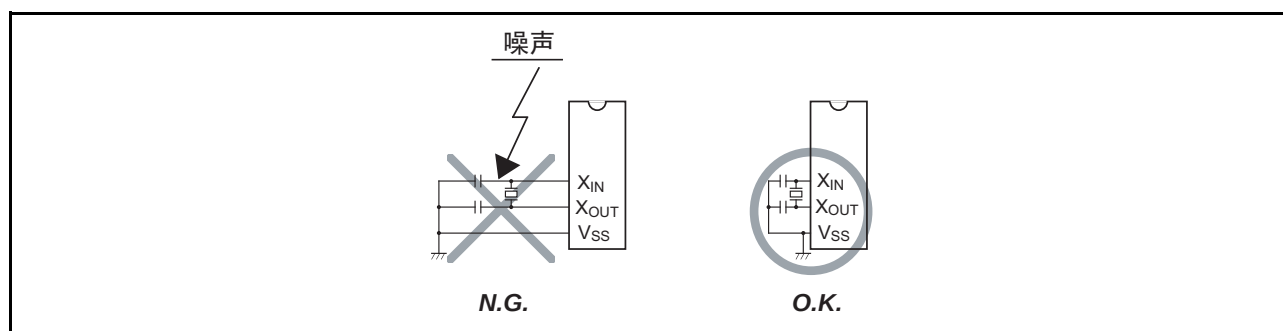


图 50 时钟输入 / 输出引脚的布线

4. CNV_{SS}引脚的布线

请尽量采用以最短距离将 CNV_{SS} 引脚连接到离供给单片机 V_{SS} 引脚的 GND 最近的 GND 布线。另外，通过将 5k Ω 左右的电阻串联到 GND，有可能改善噪声耐量。此时和上述同样，尽量以最短距离连接到离供给单片机 V_{SS} 引脚的 GND 最近的 GND 布线。

<理由>

CNV_{SS} 引脚是内部 QzROM 的电源输入引脚。

在给 QzROM 写程序时，为了产生写电流，降低了 CNV_{SS} 引脚的阻抗，所以噪声容易侵入。如果噪声从 CNV_{SS} 引脚侵入，QzROM 的指令码和数据的读操作就不能正常进行而导致失控。

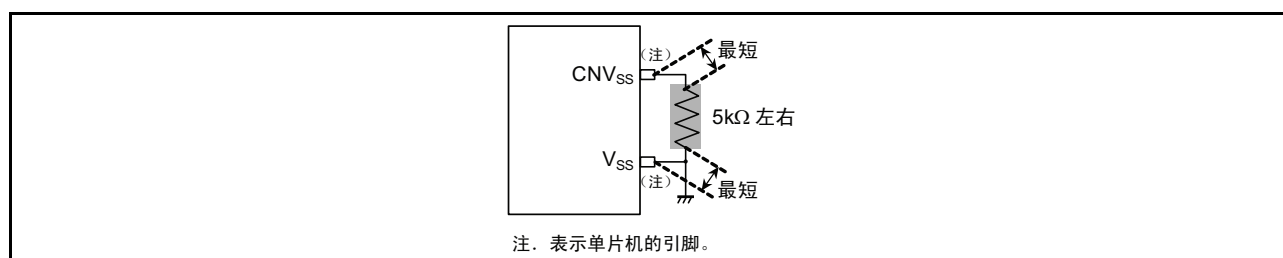


图 51 QzROM 版 CNV_{SS} 引脚的布线

(2) 插入旁路电容

1. 在 V_{SS}—V_{CC} 的布线之间插入旁路电容

为了系统稳定工作和防止闩锁，必须用以下的方法在 V_{SS}—V_{CC} 的布线之间插入 0.1 μ F 左右的旁路电容。

- V_{SS} 引脚—旁路电容间的布线长度和 V_{CC} 引脚—旁路电容间的布线长度相等
- 尽量缩短 V_{SS} 引脚—旁路电容之间的布线长度和 V_{CC} 引脚—旁路电容之间的布线长度
- V_{SS} 布线和 V_{CC} 布线使用比其它的信号线粗的布线
- 电源布线经由旁路电容连接到 V_{SS} 引脚和 V_{CC} 引脚

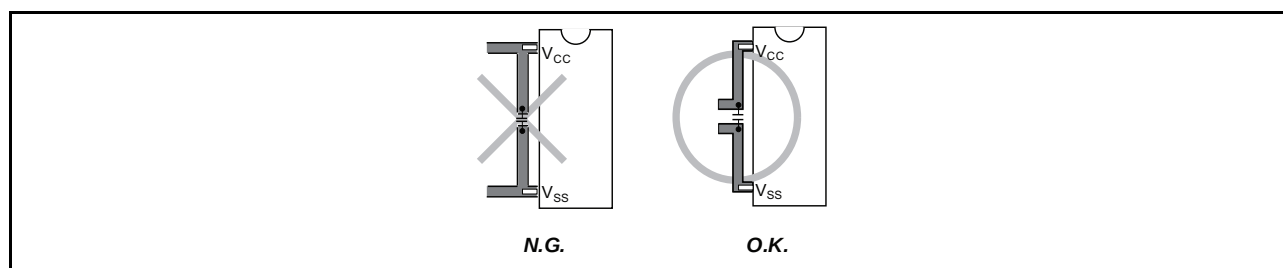


图 52 V_{SS}-V_{CC} 布线间的旁路电容

2. 在 V_{SS} — V_{DDR} 的布线之间插入旁路电容

为了系统稳定工作和防止闩锁，必须用以下的方法在 V_{SS} — V_{DDR} 的布线之间插入 $0.1\mu\text{F}$ 左右的旁路电容。

- V_{SS} 引脚—旁路电容间的布线长度和 V_{DDR} 引脚—旁路电容间的布线长度相等
- 尽量缩短 V_{SS} 引脚—旁路电容之间的布线长度和 V_{DDR} 引脚—旁路电容之间的布线长度
- V_{SS} 布线和 V_{DDR} 布线使用比其它的信号线粗的布线
- 电源布线经由旁路电容连接到 V_{SS} 引脚和 V_{DDR} 引脚

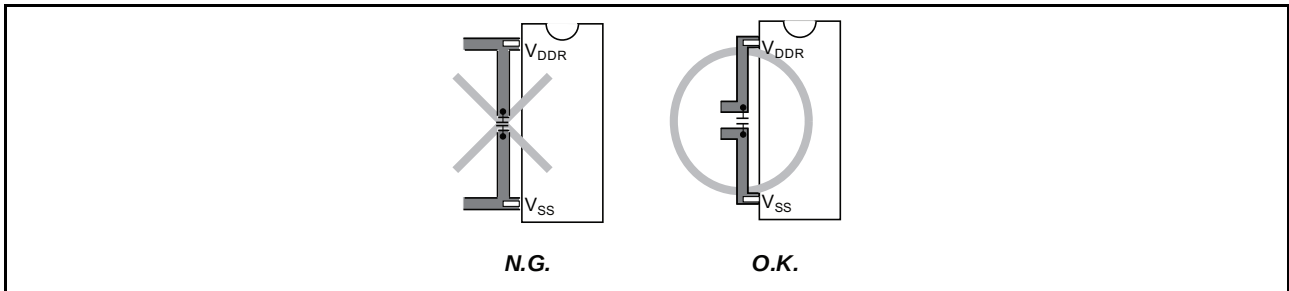


图 53 V_{SS} - V_{DDR} 布线间的旁路电容

(3) 对谐振器的考虑

为了在用户使用的系统及条件下，获得稳定的运行时钟，请在征求谐振器厂家意见的基础上选定谐振器和振荡电路常数。在大电压范围和大温度范围的条件下使用时需特别注意。

另外，必须考虑不能让其它信号影响产生单片机运行基本时钟的谐振器。

1. 大电流信号线的回避

请尽量使超过单片机使用电流值范围的大电流信号线远离单片机（特别是谐振器）。

<理由>

在使用单片机的系统中有控制马达、LED 和热敏头等的信号线。在这些信号线有大电流流动时，由于互感而产生噪声。

2. 高速电平变化信号线的回避

请尽量使高速电平变化的信号线远离谐振器和谐振器的布线。

另外，高速电平变化的信号线不能和时钟相关的信号线及其它易受噪声影响的信号线交叉。

<理由>

高速电平变化的 $CARR$ 引脚等的信号因上升或者下降时的电平变化而容易影响其它信号线。尤其是在和时钟相关的信号线交叉时，时钟的波形发生紊乱，导致误动作和失控。

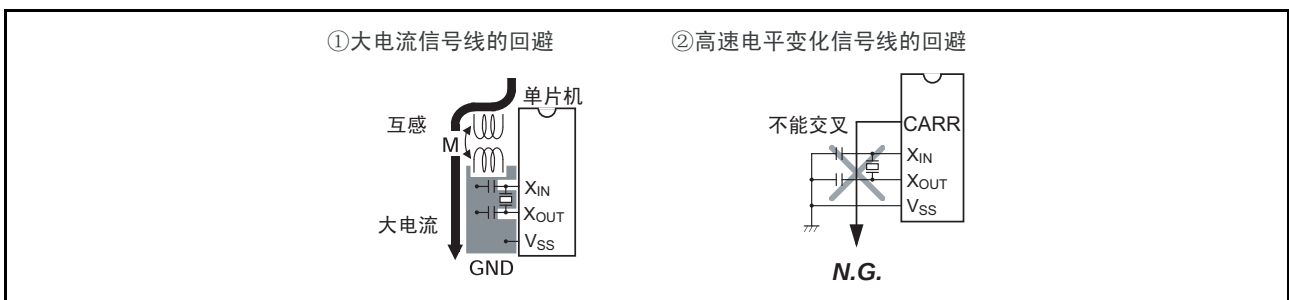


图 54 大电流信号线的布线和高速电平变化信号线的布线

3. 用V_{SS}布线保护

在双面电路板的情况下，必须将谐振器安装面（安装面）的背面（焊接面）且与谐振器相同位置设计成V_{SS}布线。

此V_{SS}布线必须用最短的布线与单片机的V_{SS}引脚连接，并且独立于其它V_{SS}布线。

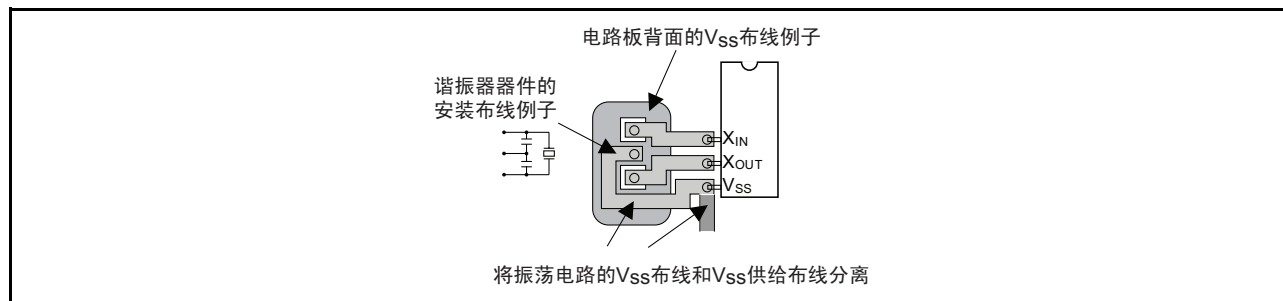


图 55 谐振器背面的V_{SS}布线

(4) 输入 / 输出端口的处理

输入 / 输出端口必须按下列要点在硬件和软件两方面采取对策：

<硬件方面>

- 必须在输入/输出端口串联大于等于100Ω的电阻。

<软件方面>

- 对于输入端口，必须用程序多次读取输入端口，确认电平的一致。
- 对于输出端口，由于存在因噪声而引起输出数据反转的可能性，所以必须以固定周期对数据寄存器进行重写。
- 必须以固定周期对方向寄存器和上拉控制寄存器进行重写。

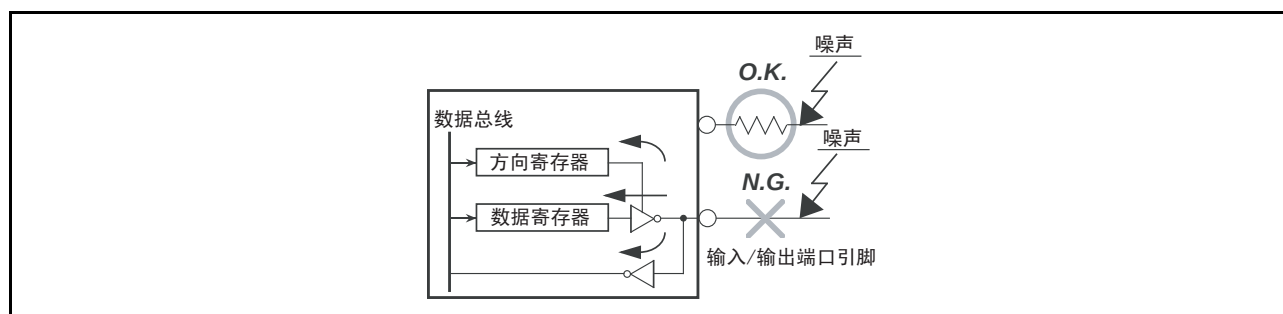


图 56 输入 / 输出端口处理

(5) 通过软件实现看门狗定时器功能

在由噪声等引起单片机失控时，能用软件的看门狗定时器检测失控，并且让其返回到正常运行。此方法与用硬件的看门狗定时器检测失控的方法具有同等效果或更好的效果。软件看门狗定时器的例子如下所示：

在此例中，主程序监视中断处理程序的运行，中断处理程序监视主程序的运行，在检测到异常时让单片机恢复到正常运行状态。

但是，此例的前提是在主程序的 1 个周期中进行多次中断处理。

<主程序>

- 将 1 字节的 RAM 分配给软件看门狗定时器（SWDT），在主程序的每 1 个周期给 SWDT 写一次初始值 N。初始值 N 满足以下条件：

$N+1 \geq$ 在主程序的 1 个周期中进行的中断处理次数

【注】 由于主程序的周期根据中断处理等发生变化，因此必须给初始值 N 设定充裕的值。

- 通过将 SWDT 的内容和设定初始值 N 后的中断处理次数进行比较，监视中断处理程序的运行。
- 如果在中断处理中 SWDT 的内容不发生变化，就将中断处理程序判断为异常运行，进行向程序初始化的程序转移等恢复处理。

<中断处理程序>

- 每进行 1 次中断处理，SWDT 的内容减 1。
- 以几乎固定的周期（固定的中断处理次数）将 SWDT 的内容返回到初始值 N，来确认主程序的正常运行。
- SWDT 的内容不被设定成初始值 N 而继续减法运算，如果 SWDT 的内容小于等于 0，就将主程序判断为异常运行，进行向程序初始化的程序转移等恢复处理。

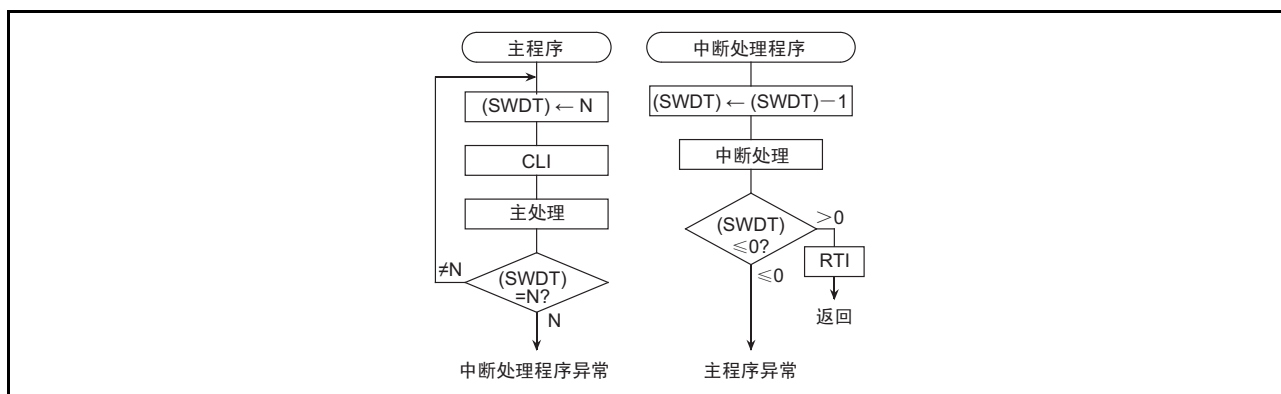


图 57 软件看门狗定时器

电特性

绝对最大额定值

表 11 绝对最大额定值

符号	项 目	条 件	额 定 值	单位
V _{CC}	电源电压 V _{CC} 、V _{DDR}	以 V _{SS} 引脚为基准测定。 在测定输入电压时，输出 晶体管为截止状态。	-0.3 ~ 5.0	V
V _I	输入电压 P0 ₀ ~ P0 ₇ 、P1 ₀ ~ P1 ₁ 、P2 ₀ ~ P2 ₇ 、 P3 ₀ ~ P3 ₇ 、P4 ₀ ~ P4 ₂		-0.3 ~ V _{CC} +0.3	V
V _I	输入电压 $\overline{\text{RESET}}$ 、X _{IN}		-0.3 ~ V _{CC} +0.3	V
V _I	输入电压 CNV _{SS}		-0.3 ~ V _{CC} +0.3	V
V _O	输出电压 P0 ₀ ~ P0 ₇ 、P1 ₀ ~ P1 ₁ 、P2 ₀ ~ P2 ₇ 、 P3 ₀ ~ P3 ₇ 、P4 ₀ ~ P4 ₂ 、X _{OUT} 、 $\overline{\text{RESET}}$		-0.3 ~ V _{CC} +0.3	V
P _d	功耗	T _a = 25°C	200	mW
T _{opr}	工作环境温度	—	-20 ~ 85	°C
T _{stg}	保存温度		-40 ~ 125	°C

推荐运行条件

表 12 推荐运行条件（1）（在没有指定时， $V_{CC}=1.8 \sim 5.5V$ 、 $T_a=-20 \sim 85^{\circ}C$ ）

符号	项 目	规 格 值			单位
		最小	典型	最大	
V_{CC}	电源电压（4MHz 时）	1.8	3.0	3.6	V
V_{SS}	电源电压		0		V
V_{IH}	“H” 输入电压 $P0_0 \sim P0_7$ 、 $P1_0 \sim P1_1$ 、 $P2_0 \sim P2_7$ 、 $P3_0 \sim P3_7$ 、 $P4_0 \sim P4_2$	$0.7V_{CC}$		V_{CC}	V
V_{IH}	“H” 输入电压 $\overline{RESET}$ 、 X_{IN}	$0.8V_{CC}$		V_{CC}	V
V_{IL}	“L” 输入电压 $P0_0 \sim P0_7$ 、 $P1_0 \sim P1_1$ 、 $P2_0 \sim P2_7$ 、 $P3_0 \sim P3_7$ 、 $P4_0 \sim P4_2$	0		$0.3V_{CC}$	V
V_{IL}	“L” 输入电压 $\overline{RESET}$ 、 CNV_{SS}	0		$0.2V_{CC}$	V
V_{IL}	“L” 输入电压 X_{IN}	0		$0.16V_{CC}$	V
$\Sigma I_{OH(peak)}$	“H” 输出总峰值电流（注 1） $P0_0 \sim P0_7$ 、 $P1_0 \sim P1_1$ 、 $P2_0 \sim P2_7$ 、 $P3_0 \sim P3_7$ 、 $P4_0 \sim P4_2$			-80	mA
$\Sigma I_{OL(peak)}$	“L” 输出总峰值电流（注 1） $P0_0 \sim P0_7$ 、 $P1_0 \sim P1_1$ 、 $P3_0 \sim P3_7$			80	mA
$\Sigma I_{OL(peak)}$	“L” 输出总峰值电流（注 1） $P2_0 \sim P2_7$ 、 $P4_0 \sim P4_2$			80	mA
$\Sigma I_{OH(avg)}$	“H” 输出总平均电流（注 1） $P0_0 \sim P0_7$ 、 $P1_0 \sim P1_1$ 、 $P2_0 \sim P2_7$ 、 $P3_0 \sim P3_7$ 、 $P4_0 \sim P4_2$			-40	mA
$\Sigma I_{OL(avg)}$	“L” 输出总平均电流（注 1） $P0_0 \sim P0_7$ 、 $P1_0 \sim P1_1$ 、 $P3_0 \sim P3_7$			40	mA
$\Sigma I_{OL(avg)}$	“L” 输出总平均电流（注 1） $P2_0 \sim P2_7$ 、 $P4_0 \sim P4_2$			40	mA
$I_{OH(peak)}$	“H” 输出峰值电流（注 2） $P0_0 \sim P0_7$ 、 $P1_0 \sim P1_1$ 、 $P2_0 \sim P2_7$ 、 $P3_0 \sim P3_7$ 、 $P4_0 \sim P4_1$	$V_{CC}=3.0V$ 时		-4	mA
$I_{OH(peak)}$	“H” 输出峰值电流（注 2） $P4_2$	$V_{CC}=3.0V$ 时		-20	mA
$I_{OL(peak)}$	“L” 输出峰值电流（注 2） $P0_0 \sim P0_7$ 、 $P1_0 \sim P1_1$ 、 $P3_0 \sim P3_7$	$V_{CC}=3.0V$ 时		4	mA
$I_{OL(peak)}$	“L” 输出峰值电流（注 2） $P2_0 \sim P2_7$ 、 $P4_0 \sim P4_2$	$V_{CC}=3.0V$ 时		24	mA
$I_{OH(avg)}$	“H” 输出平均电流（注 3） $P0_0 \sim P0_7$ 、 $P1_0 \sim P1_1$ 、 $P2_0 \sim P2_7$ 、 $P3_0 \sim P3_7$ 、 $P4_0 \sim P4_1$	$V_{CC}=3.0V$ 时		-2	mA
$I_{OH(avg)}$	“H” 输出平均电流（注 3） $P4_2$	$V_{CC}=3.0V$ 时		-10	mA
$I_{OL(avg)}$	“L” 输出平均电流（注 3） $P0_0 \sim P0_7$ 、 $P1_0 \sim P1_1$ 、 $P3_0 \sim P3_7$	$V_{CC}=3.0V$ 时		2	mA
$I_{OL(avg)}$	“L” 输出平均电流（注 3） $P2_0 \sim P2_7$ 、 $P4_0 \sim P4_2$	$V_{CC}=3.0V$ 时		12	mA

- 【注】 1. 输出总电流为流向所有适合端口的电流总和。总平均电流是在 100ms 期间的平均值，总峰值电流为电流峰值的总和。
2. 输出峰值电流规定每一个端口流通的电流峰值。
3. 平均输出电流 $I_{OL(avg)}$ 、 $I_{OH(avg)}$ 是在 100ms 期间的平均值。

表 12 推荐运行条件 (2) (在没有指定时, $V_{CC}=1.8 \sim 5.5V$ 、 $T_a=-20 \sim 85^{\circ}C$)

符号	项 目		规格值			单位
			最小	典型	最大	
f(XIN)	振荡频率 (注 1) 陶瓷振荡或者外部时钟输入时	$V_{CC}=1.8 \sim 3.6V$ 时			4	MHz
V _{DET}	低电压检测电路的检测电压	$T_a=-20 \sim 85^{\circ}C$	1.65	1.75	1.85	V
		$T_a=0 \sim 50^{\circ}C$	1.70	1.75	1.80	V
T _{DET}	低电压检测电路的低电压判断时间	检测电压以 $\pm 50V/s$ 通过检测电 压时		0.2	1.2	ms
T _{PON}	上电复位电路有效电源上升时间	$V_{CC}=0 \sim 1.8V$			1	ms

【注】 1. 振荡频率是占空比为 50% 的情况。

电特性

表 13 电特性 (1) (在没有指定时, $V_{CC}=1.8 \sim 3.6V$ 、 $T_a=-20 \sim 85^{\circ}C$)

符号	项 目	测 定 条 件	规格值			单位
			最小	典型	最大	
V _{OH}	“H” 输出电压 P0 ₀ ~ P0 ₇ 、P1 ₀ ~ P1 ₁ 、 P2 ₀ ~ P2 ₇ 、P3 ₀ ~ P3 ₇ (注 1)、P4 ₀ ~ P4 ₁	I _{OH} =-2.0mA $V_{CC}=3.0V$	2.1			V
V _{OH}	“H” 输出电压 P4 ₂	I _{OH} =-10mA $V_{CC}=3.0V$	1.0			V
V _{OL}	“L” 输出电压 P0 ₀ ~ P0 ₇ 、P1 ₀ ~ P1 ₁ 、P3 ₀ ~ P3 ₇	I _{OL} =2mA $V_{CC}=3.0V$			0.9	V
V _{OL}	“L” 输出电压 P2 ₀ ~ P2 ₇ 、P4 ₀ ~ P4 ₂	I _{OL} =12mA $V_{CC}=3.0V$			1.5	V
V _{T+} - V _{T-}	滞后 INT ₀ 、INT ₁ 、P0 ₀ ~ P0 ₇ (注 2)	$V_{CC}=3.0V$		0.3		V
V _{T+} - V _{T-}	滞后 RESET	$V_{CC}=3.0V$		0.45		V
I _{IH}	“H” 输入电流 P0 ₀ ~ P0 ₇ 、P1 ₀ ~ P1 ₁ 、 P2 ₀ ~ P2 ₇ 、P3 ₀ ~ P3 ₇ 、P4 ₀ ~ P4 ₂	V _I =V _{CC} (引脚为浮动状态。上 拉晶体管为分离状态)			5.0	μA
I _{IH}	“H” 输入电流 RESET	V _I =V _{CC}			5.0	μA
I _{IL}	“L” 输入电流 P0 ₀ ~ P0 ₇ 、P1 ₀ ~ P1 ₁ 、 P2 ₀ ~ P2 ₇ 、P3 ₀ ~ P3 ₇ 、P4 ₀ ~ P4 ₂	V _I =V _{SS} (引脚为浮动状态。上 拉晶体管为分离状态)			-5.0	μA
R _{FB}	XIN-XOUT 间反馈电阻值	$V_{CC}=3.0V$ 、V _I =3.0V	700		3200	kΩ
R _{PH}	上拉电阻值 P0 ₀ ~ P0 ₇	$V_{CC}=3.0V$ 、V _I =0V	50	120	250	kΩ
R _{PH}	上拉电阻值 RESET	$V_{CC}=3.0V$ 、V _I =0V	25	60	130	kΩ
R _{PL}	上拉电阻值 RESET	$V_{CC}=3.0V$ 、V _I =3.0V		7.0		kΩ
V _{RAM1}	RAM1 保持电压 (V _{CC})	时钟停止时	1.1		3.6	V
V _{RAM2}	RAM2 保持电压 (V _{DDR})	时钟停止及低电压检测 复位时	1.1			V

【注】 1. 在通过端口输出模式控制寄存器选择 CMOS 输出的情况。
2. 只限键唤醒运行时。

表 14 电特性 (2) (在没有指定时, $V_{CC}=1.8 \sim 3.6V$ 、 $T_a=-20 \sim 85^{\circ}C$)

符号	项 目	测 定 条 件	规 格 值			单位
			最小	典型	最大	
I _{CC}	电源电流	f(X _{IN})=4MHz、V _{CC} =3.0V 输出晶体管为截止状态		0.6	1.2	mA
		f(X _{IN})=4MHz、V _{CC} =3.0V 在执行 WIT 指令时, 定时器 1 以外的功能停止 输出晶体管为截止状态		0.3	0.6	mA
		振荡停止 (在执行 STP 指令时) 输出晶体管为截止状态		0.1	1.0	μA
		V _{CC} ≥ V _{DDR} ≥ V _{CC} -0.6V			10.0	μA
I _{DDR}		在由低电压检测电路进行的复位中		0.1	1.0	μA
		V _{DDR} =1.1V、1.8V ≥ V _{CC} ≥ 0V			10.0	μA

时序必要条件

表 15 时序的必要条件 (在没有指定时, $V_{CC} = 1.8 \sim 3.6V$ 、 $V_{SS} = 0V$ 、 $T_a = -20 \sim 85^{\circ}C$)

符号	项 目	规 格 值			单位
		最小	典型	最大	
t _w (RESET)	复位输入 “L” 脉宽	2			μs
t _c (X _{IN})	外部时钟输入周期时间	250			ns
t _{WH} (X _{IN})	外部时钟输入 “H” 脉宽	100			ns
t _{WL} (X _{IN})	外部时钟输入 “L” 脉宽	100			ns
t _{WH} (INT ₀)	INT ₀ 、INT ₁ 输入 “H” 脉宽	460			ns
t _{WL} (INT ₀)	INT ₀ 、INT ₁ 输入 “L” 脉宽	460			ns

开关特性

表 16 开关特性 (在没有指定时, $V_{CC} = 1.8 \sim 3.6V$ 、 $V_{SS} = 0V$ 、 $T_a = -20 \sim 85^{\circ}C$)

符号	项 目	规 格 值			单位
		最小	典型	最大	
t _r (COMS)	COMS 输出上升时间 (注 1)		25	100	ns
t _f (COMS)	COMS 输出下降时间 (注 1)		25	100	ns

【注】 1. X_{OUT} 引脚除外。

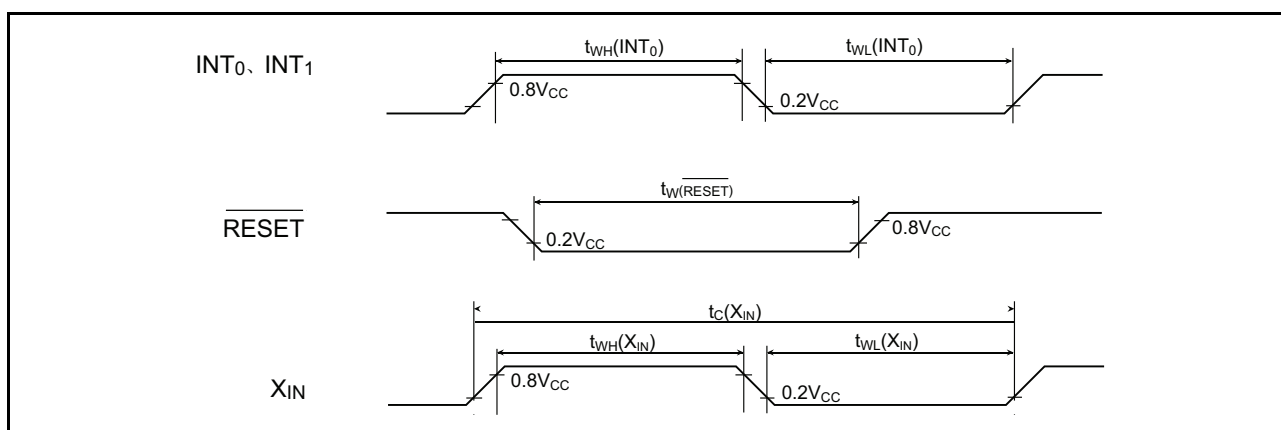
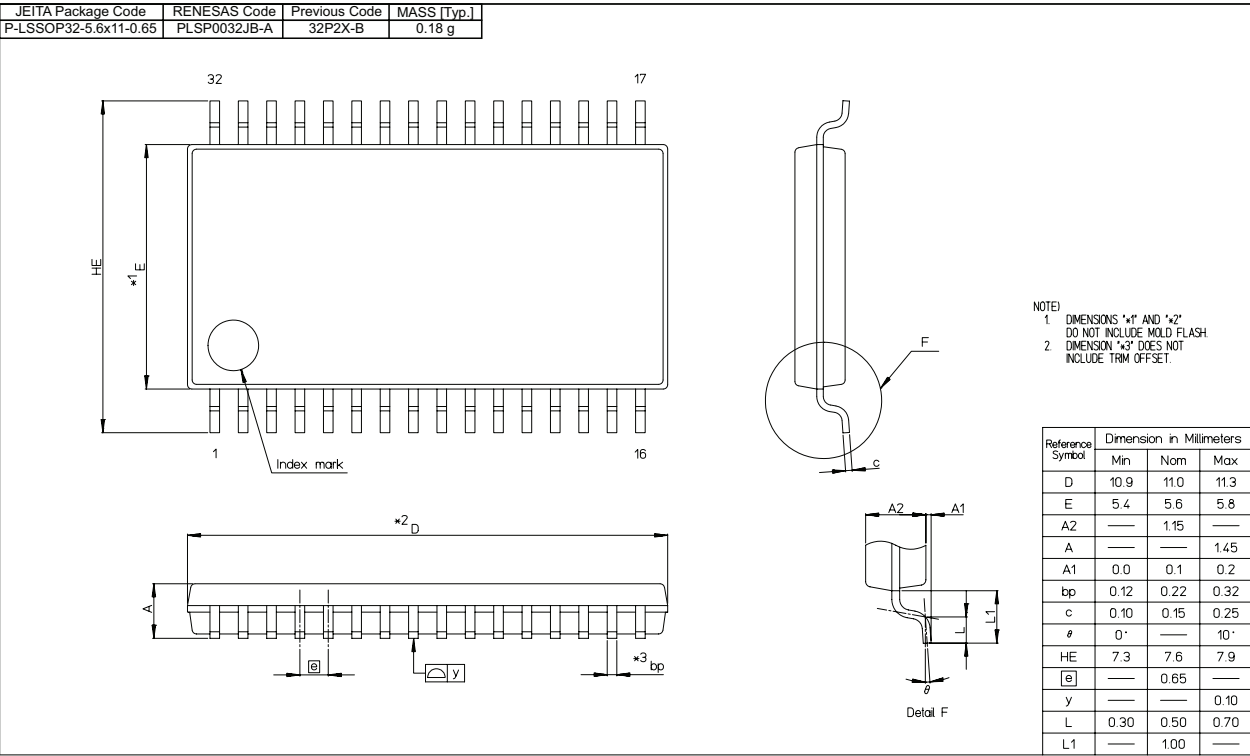
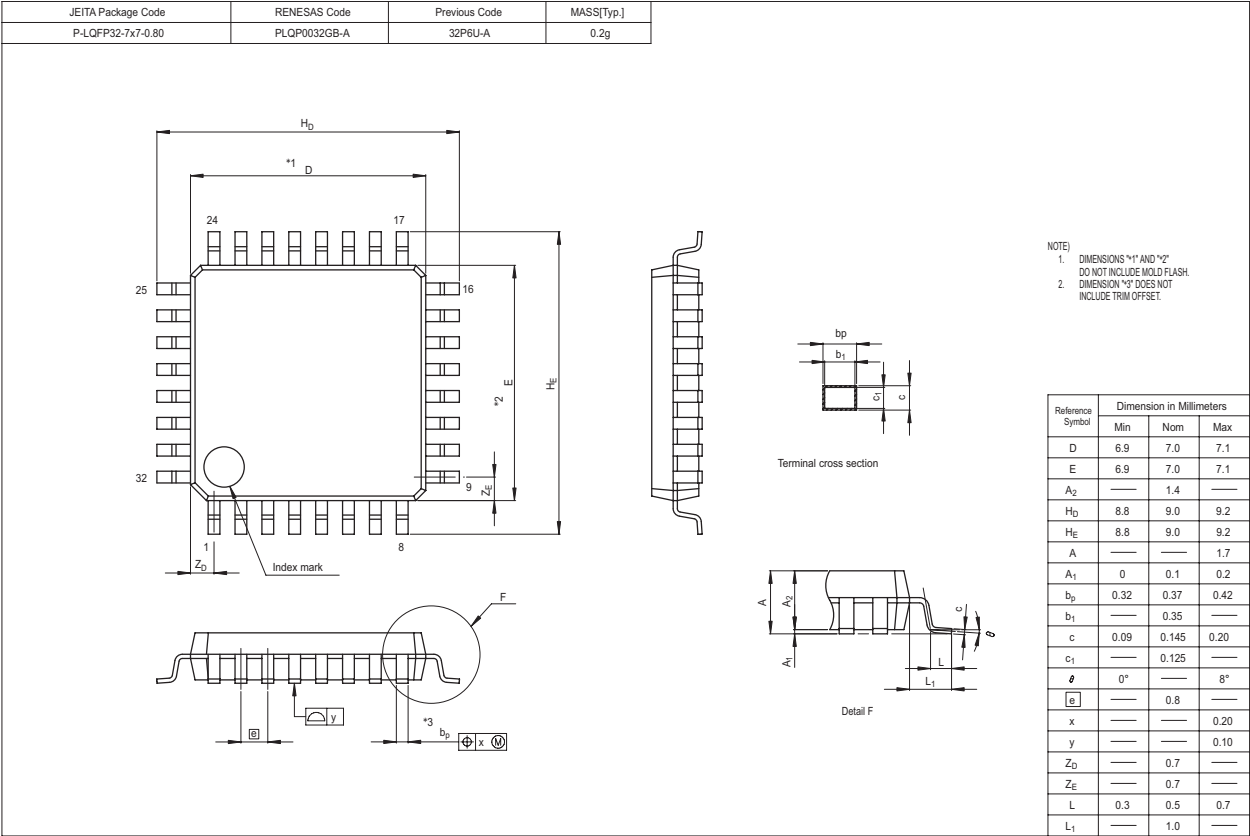


图 58 时序图

封装尺寸图

有关封装尺寸图的最新版本及安装信息，请参照瑞萨网页的“封装”。



附录

有关编程的注意事项

(1) 处理器状态寄存器

1. 处理器状态寄存器的初始化

需要对影响程序执行的处理器状态寄存器（PS）的标志进行初始化。

尤其是 T 标志和 D 标志直接影响到运算本身，必须对其初始化。

<理由>

处理器状态寄存器（PS）除了 I 标志为“1”以外，复位后的值不定。

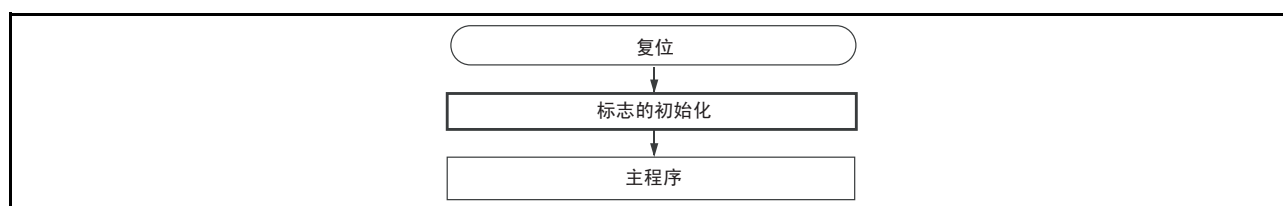


图 59 处理器状态寄存器的标志的初始化

2. 处理器状态寄存器的参照方法

在要参照处理器状态寄存器（PS）的内容时，请在执行一次 PHP 指令后读取 (S)+1 的内容。如果需要，通过 PLP 指令的执行恢复被保存的 PS。

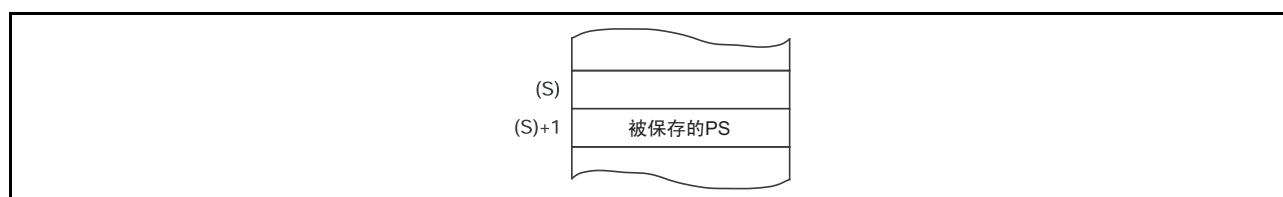


图 60 执行 PHP 指令后的堆栈存储器的内容

(2) 十进制运算

1. 十进制运算时的指令

在十进制运算时，通过 SED 指令将十进制模式标志 D 置“1”，然后执行 ADC 指令或者 SBC 指令。此时，必须在 ADC 指令或者 SBC 指令后执行一条指令，然后执行 SEC 指令、CLC 指令或者 CLD 指令。

2. 十进制运算时的状态标志

在十进制模式（D 标志 = “1”）时执行 ADC、SBC 指令后，状态标志中的 N、V 和 Z 的 3 个标志变为无效。

另外，C（进位）标志在运算结果发生进位时被置“1”，在发生借位时被清“0”，因此 C（进位）标志可用作判断运算结果的进位或借位的标志。在运算前必须对 C 标志初始化。

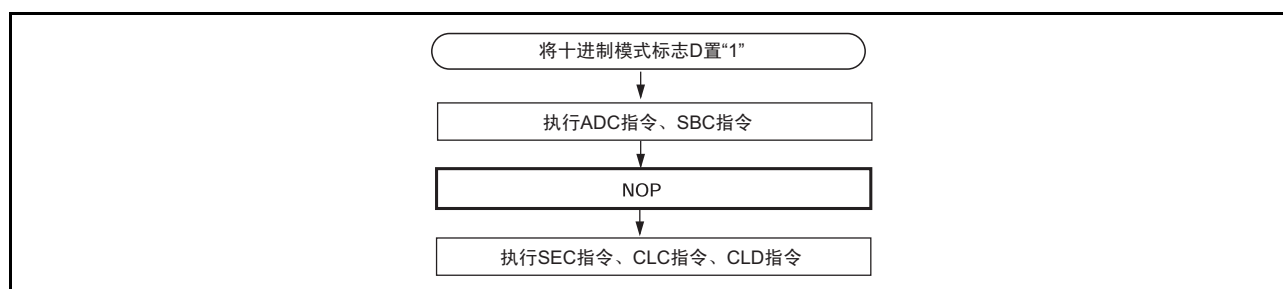


图 61 十进制运算时的状态标志

(3) JMP 指令

在使用 JMP 指令（间接寻址方式）时，不能将低 8 位为“FF₁₆”的地址指定为操作数。

(4) 乘除运算指令

1. MUL、DIV 指令不受 T、D 标志的影响。
2. 在执行乘除运算指令时，处理器状态寄存器的内容不变。

(5) 读 / 修改 / 写指令

请不要对不能读取的 SFR 执行读 / 修改 / 写指令。

读 / 修改 / 写指令是以字节单位对存储器进行读、修改，以字节为单位向原存储器进行写的指令。

在 740 族中，以下所示的指令为读 / 修改 / 写指令。

1. 位处理指令
CLB、SEB
2. 移位、循环指令
ASL、LSR、ROL、ROR、RRF
3. 加减运算指令
DEC、INC
4. 逻辑运算指令（1 的补码）
COM

另外，虽然加减指令、逻辑运算指令（ADC、SBC、AND、EOR、ORA）不是读 / 修改 / 写指令，但是在 T 标志为“1”时这些指令进行和读 / 修改 / 写指令同样的运行。因此，请不要对不能读的 SFR 执行这些指令。

<理由>

如果对不能读的 SFR 执行这些指令，就会出现如下情况：

由于 SFR 为不能读的寄存器，因此读取的值不定，如果修改并且写此不定的值，写入的值就变为不可预测的值。

有关外围功能的注意事项

有关输入 / 输出端口的注意事项

(1) 上拉控制寄存器

将内置上拉电阻的各端口用作输出端口时，对应端口的上拉控制位将变为无效，并且分离上拉电阻。

<理由>

上拉控制只有在各方向寄存器为输入模式时有效。

(2) 在等待状态的使用

在等待状态 *1 以低功耗为目的使用时，不能将输入端口和输入 / 输出端口的输入电平置为不定状态。

此时，必须通过电阻上拉（连接 V_{CC} ）或者下拉（连接 V_{SS} ）端口。

在决定电阻值时，请注意以下 2 点：

- 外接电路
 - 通常运行时的输出电平的变动
- 另外，在使用内部上拉电阻时，必须注意电流值的偏差。
- 设定成输入端口时：固定输入电平。
 - 设定成输出端口时：不要让电流流向外部。

<理由>

在由方向寄存器将端口设定成输入端口时，输出晶体管为 OFF 状态，因此端口为高阻抗状态。所以，根据外接电路，电平可能出现不定的状态。

如果输入端口和输入 / 输出端口的输入电平出现不定的状态，被输入到单片机内部的输入缓冲器的电位就变为不稳定状态，可能会发生电源电流的流动。

*1 等待状态：通过 STP 指令执行的停止模式
通过 WIT 指令执行的等待模式

(3) 通过位处理指令改写输出数据

在使用位处理指令 *1 改写输入 / 输出端口的端口锁存器时，可能会改变未指定位的值。

<理由>

输入 / 输出端口可以位为单位设定输入模式或者输出模式。如果对端口寄存器进行读、写操作，就进行以下的运行：

- 输入模式的端口
读：读引脚的电平。
写：写到端口锁存器。
- 输出模式的端口
读：读端口锁存器或者外围功能的输出（规格根据端口的不同而不同）。
写：写到端口锁存器（从引脚输出端口锁存器的内容）

另外，位处理指令为读 / 修改 / 写形式的指令 *2，对端口寄存器执行位处理指令时，没有指定的位也同时进行读和写。没有指点的位为输入模式时，读引脚的电平，并将其写到端口锁存器。此时，如果原端口锁存器的内容和引脚的电平不同，端口锁存器的内容就改变。

没有指定的位为输出模式时，原则上是读端口锁存器。但是也有读外围功能输出的端口，并将读出的值写到端口锁存器。此时如果原端口锁存器的内容和外围功能的输出不同，端口锁存器的内容就改变。

*1 位处理指令：SEB 指令、CLB 指令

*2 读 / 修改 / 写指令：

以字节单位读、修改存储器，以字节单位写到原存储器的指令。

(4) 方向寄存器

不能读取端口方向寄存器的值。也就是说，不能使用 LDA 指令、T 标志为“1”时的存储器运算指令、将方向寄存器的值作为变址值的寻址方式以及 BBC、BBS 等位测试指令。另外，也不能使用 CLB 和 SEB 等位操作指令、方向寄存器的读 / 修改 / 写指令（ROR 等运算指令）。必须使用 LDM、STA 等指令设定方向寄存器。

有关处理未使用引脚处理的注意事项

(1) 未使用引脚的正确处理

请尽量用短的布线（20mm 以内）处理以下的单片机引脚：

1. 输入/输出端口

在设定成输入模式时，通过 $1k \sim 10k\Omega$ 的电阻将各引脚连接到 V_{CC} 或者 V_{SS} 。对于能选择内部上拉电阻的端口，也可使用内部上拉电阻。

在设定成输出模式时，请用“L”或者“H”输出状态将各引脚置成开路。

- 在设定成输出模式且置成开路的情况下，从复位后到由程序将端口转换成输出模式为止，保持初始状态的输入模式。因此，引脚的电压电平不定，在端口变为输入模式期间电源电流可能会增大。关于对系统的影响，用户必须进行充分的系统评价。
- 请考虑因噪声和程序失控等引起方向寄存器变化的情况，通过用程序定期重新设定方向寄存器，进一步提高程序的可靠度。

(2) 处理时的注意事项

1. 在将输入/输出端口设定为输入模式时

[1] 请不要置成开路。

<理由>

- 根据初级电路，电源电流可能会增大。
- 与“(1)1. 输入/输出端口”的处理相比，容易受噪声影响。

[2] 请不要直接连接 V_{CC} 或者 V_{SS} 。

<理由>

在因噪声和程序失控等引起方向寄存器变成输出模式时，有可能发生短路的情况。

[3] 请不要用一个电阻将多个端口一起连接到 V_{CC} 或者 V_{SS} 。

<理由>

在因噪声和程序失控等引起方向寄存器变成输出模式时，端口间有可能发生短路的情况。

有关中断的注意事项

(1) 改变相关寄存器的设定

在选择外部中断的有效边沿以及选择多个中断源共用的中断向量的中断源时，如果不需要与这些设定同步产生的中断，就请按以下的步骤进行设定：

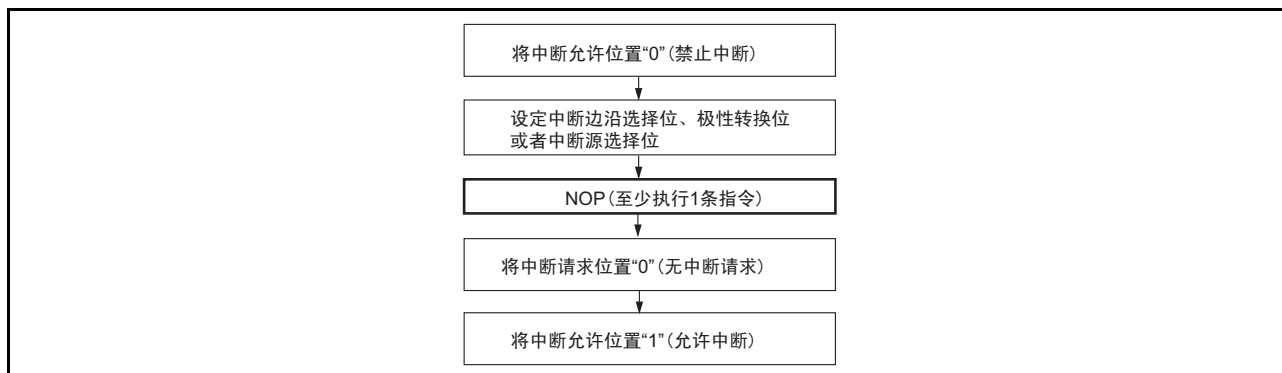


图 62 相关寄存器的设定步骤

<理由>

在以下的情况下，对应中断的中断请求位有可能变为“1”。

- 转换外部中断的有效边沿时
INT₀中断边沿选择位（中断边沿选择寄存器（地址003A₁₆）的bit0）
INT₁中断边沿选择位（中断边沿选择寄存器的bit1）
键唤醒极性选择寄存器

(2) 中断请求位的判断

在将中断请求位置“0”后立即通过 BBC 指令或者 BBS 指令判断此位时，必须按以下的步骤进行判断：

<理由>

如果在将中断请求位置“0”后立即执行 BBC 指令或者 BBS 指令，就判断置“0”前的中断请求位的值。

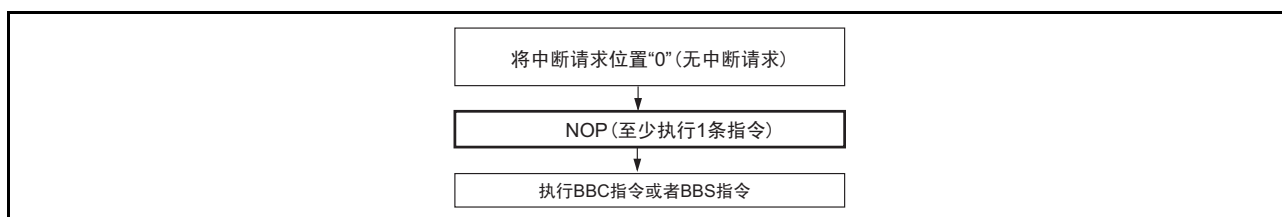


图 63 中断请求位的设定步骤

有关定时器的注意事项

1. 将值 $n(0 \sim 255)$ 写到定时器的锁存器或者预分频器的锁存器时的分频比为 $1/(n+1)$ 。

2. 转换定时器2和定时器3的计数源时，必须在停止计数的状态下进行。

3. 有关定时器1、2、3计数开始时序和运行开始时的计数时间的注意事项

根据定时器和计数源的运行开始时序，在计数开始后到最初的下溢为止的时间与到之后的下溢为止的时间不同。

4. 有关定时器2、3以及载波产生电路的注意事项

由于调整输出波形的时序，因此定时器计数值和输出波形产生偏差。在定时器下溢后的重加载周期，输出波形变化。

另外，在输出波形变化时，产生定时器中断（中断发生时序比定时器1迟计数源的半个周期）。

有关看门狗定时器的注意事项

1. 由于在等待模式时看门狗定时器运行，为了防止发生下溢，请对看门狗定时器控制寄存器进行写操作。
2. 虽然在停止模式时看门狗定时器不运行，但是在STP指令解除后的振荡稳定时间内运行。为了防止在此期间发生下溢，必须在执行STP指令前将看门狗定时器H计数源选择位（看门狗定时器控制寄存器（地址0039₁₆）的bit7）设定为“0”。

有关复位引脚的注意事项

(1) 电容的连接

当复位信号缓慢上升时，必须在 RESET 引脚和 Vss 引脚之间连接陶瓷电容等高频特性良好的至少 1000pF 的电容。在使用电容时，必须注意以下 2 点：

- 使电容的布线长度为最短。
- 请用户充分确认应用产品的运行。

<理由>

如果几 ns 到几十 ns 的冲击性噪声侵入 RESET 输入引脚，单片机就可能产生误动作。

有关上电复位电路的注意事项

本产品的内部上电复位电路在满足以下条件时发生复位：

- 当电源电压在1ms以内从0V上升到1.8V时。另外，必须注意：在以下条件时可能不发生复位。
- 当电源电压从高于0V的电压开始上升时。
- 当电源电压从0V上升到1.8V的时间大于1ms时。

有关低电压检测电路的注意事项

本产品的低电压检测电路的检测电压的设定低于单机电源电压的推荐运行条件的下限值。

对于如应用产品的电池交换时的情况，如果单片的电源电压在下降到低于推荐运行条件的下限值后重新上升，根据附加在电源引脚的旁路电容的电容值，电源电压可能下降不到 V_{DET} 以下而不发生复位就重新上升，导致单片机失控。

在这样的情况下，必须设计为“使电源电压下降到低于 V_{DET} 后再上升”的系统。

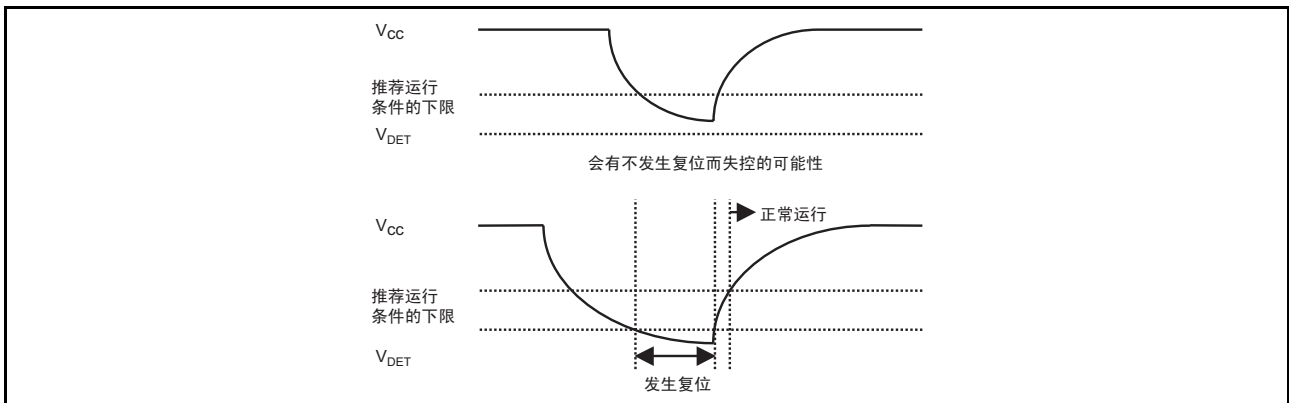


图 64 V_{CC} 和 V_{DET}

有关时钟产生电路的注意事项

(1) CPU 模式寄存器的改写

处理器模式位（CPU 模式寄存器（地址 003B₁₆）的 bit1 和 bit0）是控制单片机运行模式的位。为了防止由失控等误写而引起的单片机死锁，这些位在复位解除后只能改写一次。

此后，这些位的写操作无效（仿真器专用 MCU “M37545RLSS” 除外）。

另外，在对 bit1 和 bit0 以外的位使用读 / 修改 / 写指令（SEB、CLB 等指令）后，对这些位进行的写操作也无效。

(2) 在使用陶瓷谐振器和晶体谐振器时

在主时钟使用陶瓷谐振器和晶体谐振器时，必须以最短的距离将陶瓷谐振器 / 晶体谐振器和外接电路连接到 X_{IN} 引脚和 X_{OUT} 引脚。

内置了反馈电阻。

有关振荡控制的注意事项

1. 在使用停止模式时，必须将 STP 指令功能选择位（功能设定 ROM 数据（地址 FFDA₁₆）的 bit1）设定为“1”（允许 STP 指令）。
2. 能通过 STP 指令解除后的振荡稳定时间设定位（MISRG（地址 0038₁₆）的 bit0），选择是否自动设定 STP 指令解除后的振荡稳定时间。如果选择“0”，就在执行 STP 指令时自动将定时器 1 设定成“03₁₆”，并且将预分频器 1 设定成“FF₁₆”；如果选择“1”，就必须按所使用的谐振器的振荡稳定时间给定时器 1 和预分频器 1 设定等待时间。
另外，在使用定时器 1 时，必须在从停止模式返回后，重新设定定时器 1 和预分频器 1 的值。

有关电源电压的注意事项

在单片机的电源电压低于推荐运行条件的值时，单片机可能无法正常运行而处于不稳定的运行状态。

对于在电源电压下降和切断电源时电源电压缓慢下降的系统，必须将系统设计为即使在电源电压低于推荐运行条件时的不稳定运行状态下，也能通过单片机复位等手段使系统不发生异常。

有关空白出货产品的注意事项

虽然在组装工程前对空白出货产品进行了充分的 QzROM 写测试，但是在组装工程后对用户 ROM 区没有进行写测试，因此有可能发生 0.1% 左右的写失败。另外，写的环境也会造成写失败，所以在使用时必须充分注意电缆的接触和插座上的异物等。

有关过电压的注意事项

必须注意：不能给其他引脚外加超过 V_{CC} 引脚电压的电压。

尤其是关于电源上升及下降时的 CNVSS 引脚（QzROM 的 CNVSS 电源输入引脚），不能出现如下图中所示的粗线区间状态。

如果出现此状态，就有可能改写 QzROM 的内容。

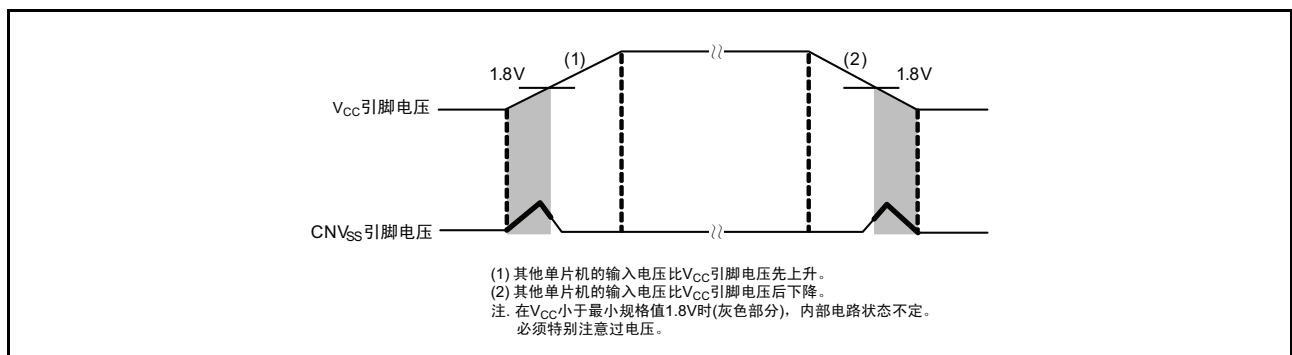


图 65 时序图（相当于粗线区间）

订购 QzROM 编程后的产品时的提交资料

必须在订购 QzROM 编程后的出货产品时提交以下的资料：

- QzROM 编程确认书*
- 标记指定书*
- ROM 的数据 . . . 掩模文件

* 有关 QzROM 编程确认书和标记指定书，请参照瑞萨科技网页（<http://www.renesas.com/>）。

订购 QzROM 编程后的产品时的注意事项

在订购 QzROM 编程的出货产品时，必须提交用掩模文件转换实用程序（MM）建立的掩模文件（扩展名 .msk）。

另外，在执行掩模文件转换实用程序（MM）建立掩模文件时，必须设定 ROM 选项（在掩模文件转换实用程序中记为“掩模选项”）的数据。

有关 ROM 代码保护的注意事项

（QzROM 编程后的出货产品）

QzROM 编程后的出货产品的 ROM 代码保护，由订货时提出的建立掩模文件时的 ROM 选项数据决定。

在本公司对 QzROM 编程出货产品进行编程时，将 ROM 选项数据的值写入 ROM 代码保护地址（地址 FFDB₁₆）。因此，ROM 代码保护地址的内容会出现订货时的值与实际写入的值不同的情况。

建立掩模文件时的 ROM 选项数据为“有保护”时设定“00₁₆”；为“无保护”时设定“FF₁₆”。因此，QzROM 编程后的出货产品的 ROM 代码保护地址的内容为“00₁₆”或者“FF₁₆”。

另外，必须注意：在没有设定 ROM 选项数据或者设定了“00₁₆”和“FF₁₆”以外的数据时，不能接受该掩模文件。

有关硬件的注意事项

(1) 电源引脚的处理

为了防止门锁现象，必须在使用时将高频特性良好的电容作为旁路电容外接在元件的电源引脚（V_{CC} 引脚、V_{DDR} 引脚）和 GND 引脚（V_{SS} 引脚）之间。建议旁路电容使用 0.1μF 的陶瓷电容。

另外，必须以最短距离将旁路电容外接在电源引脚和 GND 引脚之间。

(2) CNV_{SS} 引脚的处理

由于 CNV_{SS} 引脚和可编程的电源引脚（V_{PP} 引脚）复用，所以用阻值小的电阻将 CNV_{SS} 引脚连接到了内部存储器电路块。

为了提高抗噪声误动作能力，CNV_{SS} 引脚的布线必须以最短距离连接到 V_{SS}。

修订记录	7545 群 数据表
------	------------

Rev.	发行日	修订内容	
		页	修订处
1.00	2007.08.07	—	初版发行
1.01	2008.08.28	1	由于追加了产品的种类，所以修改了存储容量。
		2	追加图 2。
		4、5	由于追加了产品的种类，所以修改了表 1(1) 中的存储容量和表 2(2) 中的封装。
		7	追加图 5。
		9	由于追加了产品的种类，所以修改了存储容量和封装；替换图 6。
		10	由于追加了产品的种类，所以修改了表 4。
		15	修改图 9。
		16	修改旧版 37 页中的“功能设定 ROM 区”，并移动到此页；修改“注意事项”。
		17	修改图 10，并删除注。
		19	追加图 12。
		23 ~ 27	全面修改“中断”；并将旧版中的图 15 ~ 图 19 合并成新版中的图 17；追加图 18、图 19、图 20。
		30	修改图 23 的标题。
		37	追加“看门狗定时器的初始值”；修改“STP 指令功能选择位”。
		38	修改图 35。
		38	修改图 38。
		43	修改图 42。
		44 ~ 47	追加“QzROM 编程模式”。
		48	追加“有关硬件的注意事项”。
		50	将“CNV _{SS} 引脚的布线”中的“1k ~ 5kΩ”改为“5kΩ 左右”；替换图 51。
		54	删除“7545 群的电特性 对应 M37545G4/G6/G8-XXXGP 和 M37545G4/G6/G8GP 的电特性”。
		56	将表 13 中“X _{IN} -X _{OUT} 间反馈电阻值”的符号“R _{OSC} ”改为“R _{FB} ”。
		59	追加“PLSP0032JB-A”封装尺寸图。
		60	删除旧版附录中的图 2。
		61	删除旧版附录中的“BRK 指令”。
		62	修改“通过位处理指令改写输出数据”。
		67	追加“有关过电压的注意事项”及图 65。

Notes:

1. This document is provided for reference purposes only so that Renesas customers may select the appropriate Renesas products for their use. Renesas neither makes warranties or representations with respect to the accuracy or completeness of the information contained in this document nor grants any license to any intellectual property rights or any other rights of Renesas or any third party with respect to the information in this document.
2. Renesas shall have no liability for damages or infringement of any intellectual property or other rights arising out of the use of any information in this document, including, but not limited to, product data, diagrams, charts, programs, algorithms, and application circuit examples.
3. You should not use the products or the technology described in this document for the purpose of military applications such as the development of weapons of mass destruction or for the purpose of any other military use. When exporting the products or technology described herein, you should follow the applicable export control laws and regulations, and procedures required by such laws and regulations.
4. All information included in this document such as product data, diagrams, charts, programs, algorithms, and application circuit examples, is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas products listed in this document, please confirm the latest product information with a Renesas sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas such as that disclosed through our website. (<http://www.renesas.com>)
5. Renesas has used reasonable care in compiling the information included in this document, but Renesas assumes no liability whatsoever for any damages incurred as a result of errors or omissions in the information included in this document.
6. When using or otherwise relying on the information in this document, you should evaluate the information in light of the total system before deciding about the applicability of such information to the intended application. Renesas makes no representations, warranties or guaranties regarding the suitability of its products for any particular application and specifically disclaims any liability arising out of the application and use of the information in this document or Renesas products.
7. With the exception of products specified by Renesas as suitable for automobile applications, Renesas products are not designed, manufactured or tested for applications or otherwise in systems the failure or malfunction of which may cause a direct threat to human life or create a risk of human injury or which require especially high quality and reliability such as safety systems, or equipment or systems for transportation and traffic, healthcare, combustion control, aerospace and aeronautics, nuclear power, or undersea communication transmission. If you are considering the use of our products for such purposes, please contact a Renesas sales office beforehand. Renesas shall have no liability for damages arising out of the uses set forth above.
8. Notwithstanding the preceding paragraph, you should not use Renesas products for the purposes listed below:
 - (1) artificial life support devices or systems
 - (2) surgical implantations
 - (3) healthcare intervention (e.g., excision, administration of medication, etc.)
 - (4) any other purposes that pose a direct threat to human lifeRenesas shall have no liability for damages arising out of the uses set forth in the above and purchasers who elect to use Renesas products in any of the foregoing applications shall indemnify and hold harmless Renesas Technology Corp., its affiliated companies and their officers, directors, and employees against any and all damages arising out of such applications.
9. You should use the products described herein within the range specified by Renesas, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas shall have no liability for malfunctions or damages arising out of the use of Renesas products beyond such specified ranges.
10. Although Renesas endeavors to improve the quality and reliability of its products, IC products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Please be sure to implement safety measures to guard against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other applicable measures. Among others, since the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
11. In case Renesas products listed in this document are detached from the products to which the Renesas products are attached or affixed, the risk of accident such as swallowing by infants and small children is very high. You should implement safety measures so that Renesas products may not be easily detached from your products. Renesas shall have no liability for damages arising out of such detachment.
12. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written approval from Renesas.
13. Please contact a Renesas sales office if you have any questions regarding the information contained in this document, Renesas semiconductor products, or if you have any other inquiries.

株式会社 瑞萨科技

下面所记中文只作为参考译文，英文具有正式效力。

请遵循安全第一进行电路设计：

1. 本资料是为了让用户根据用途选择合适的本公司产品的参考资料，对于本资料中所记载的技术信息，并非意味着对本公司或者第三者的知识产权及其他权利做出保证或对实施权力进行的承诺。
2. 对于因使用本资料所记载的产品数据、图、表、程序、算法及其他应用电路例而引起的损害或者对第三者的知识产权及其他权利造成侵犯，本公司不承担任何责任。
3. 不能将本资料所记载的产品和技术用于大规模破坏性武器的开发等目的、军事目的或其他的军需用途方面。另外，在出口时必须遵守日本的《外汇及外国贸易法》及其他出口的相关法令并履行这些法令中规定的必要手续。
4. 本资料所记载的产品数据、图、表、程序、算法以及其他应用电路例等所有信息均为本资料发行时的内容，本公司有可能在未做事先通知的情况下，对本资料所记载的产品或者产品规格进行更改。所以在购买和使用本公司的半导体产品之前，请事先向本公司的营业窗口确认最新的信息并经常留意本公司通过公司主页 (<http://www.renesas.com>) 等公开的最新信息。
5. 对于本资料中所记载的信息，制作时我们尽力保证出版时的精确性，但不承担因本资料的叙述不当而致使顾客遭受损失等的任何相关责任。
6. 在使用本资料所记载的产品数据、图、表等所示的技术内容、程序、算法及其他应用电路例时，不仅要对所使用的技术信息进行单独评价，还要对整个系统进行充分的评价。请顾客自行负责，进行是否适用的判断。本公司对于是否适用不负任何责任。
7. 本资料中所记载的产品并非针对万一出现故障或是错误运行就会威胁到人的生命或给人体带来危害的机器、系统(如各种安全装置或者运输交通用的、医疗、燃烧控制、航天器械、核能、海底中继用的机器和系统等)而设计和制造的,特别是对于品质和可靠性要求极高的机器和系统等（将本公司指定用于汽车方面的产品用于汽车时除外）。如果要用于上述的目的，请务必事先向本公司的营业窗口咨询。另外，对于用于上述目的而造成的损失等，本公司概不负责。
8. 除上述第7项内容外，不能将本资料中记载的产品用于以下用途。如果用于以下用途而造成的损失，本公司概不负责。
 - 1）生命维持装置。
 - 2）生命维持装置。
 - 3）用于治疗（切除患部、给药等）的装置。
 - 4）其他直接影响到人的生命的装置。
9. 在使用本资料所记载的产品时，对于最大额定值、工作电源电压的范围、散热特性、安装条件及其他条件请在本公司规定的保证范围内使用。如果超出了本公司规定的保证范围使用时，对于由此而造成的故障和出现的事故，本公司将不承担任何责任。
10. 本公司一直致力于提高产品的质量和可靠性，但一般来说，半导体产品总会以一定的概率发生故障、或者由于使用条件不同而出现错误运行等。为了避免因本公司的产品发生故障或者错误运行而导致人身事故和火灾或造成社会性的损失，希望客户能自行负责进行冗余设计、采取延烧对策及进行防止错误运行等的安全设计（包括硬件和软件两方面的设计）以及老化处理等，这是作为机器和系统的出厂保证。特别是单片机的软件，由于单独进行验证很困难，所以要求在顾客制造的最终的机器及系统上进行安全检验工作。
11. 如果把本资料所记载的产品从其载体设备上卸下，有可能造成婴儿误吞的危险。顾客在将本公司产品安装到顾客的设备上时，请顾客自行负责将本公司产品设置为不容易剥落的安全设计。如果从顾客的设备上剥落而造成事故时，本公司将不承担任何责任。
12. 在未得到本公司的事先书面认可时，不可将本资料的一部分或者全部转载或者复制。
13. 如果需要了解关于本资料的详细内容，或者有其他关心的问题，请向本公司的营业窗口咨询。



RENESAS SALES OFFICES

<http://www.renesas.com>

Refer to "<http://www.renesas.com/en/network>" for the latest and detailed information.

Renesas Technology America, Inc.

450 Holger Way, San Jose, CA 95134-1368, U.S.A
Tel: <1> (408) 382-7500, Fax: <1> (408) 382-7501

Renesas Technology Europe Limited

Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.
Tel: <44> (1628) 585-100, Fax: <44> (1628) 585-900

Renesas Technology (Shanghai) Co., Ltd.

Unit 204, 205, AZIACenter, No.1233 Lujiazui Ring Rd, Pudong District, Shanghai, China 200120
Tel: <86> (21) 5877-1818, Fax: <86> (21) 6887-7858/7898

Renesas Technology Hong Kong Ltd.

7th Floor, North Tower, World Finance Centre, Harbour City, Canton Road, Tsimshatsui, Kowloon, Hong Kong
Tel: <852> 2265-6688, Fax: <852> 2377-3473

Renesas Technology Taiwan Co., Ltd.

10th Floor, No.99, Fushing North Road, Taipei, Taiwan
Tel: <886> (2) 2715-2888, Fax: <886> (2) 3518-3399

Renesas Technology Singapore Pte. Ltd.

1 Harbour Front Avenue, #06-10, Keppel Bay Tower, Singapore 098632
Tel: <65> 6213-0200, Fax: <65> 6278-8001

Renesas Technology Korea Co., Ltd.

Kukje Center Bldg. 18th Fl., 191, 2-ka, Hangang-ro, Yongsan-ku, Seoul 140-702, Korea
Tel: <82> (2) 796-3115, Fax: <82> (2) 796-2145

Renesas Technology Malaysia Sdn. Bhd

Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No.18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia
Tel: <603> 7955-9390, Fax: <603> 7955-9510