

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

V850マイクロコントローラによる インバータ制御

タイマQ, タイマQオプション, タイマP,
A/Dコンバータ0, 1による6相PWM出力制御編

V850E/IA3

V850E/IA4

V850ES/IK1

V850ES/IE2

〔メモ〕

目次要約

第1章	ハードウェア構成	...	13
第2章	制御方式	...	20
第3章	プログラム構成	...	52
第4章	ファイル構成	...	62
第5章	フロー・チャート	...	64
第6章	設 定	...	71
付録A	モジュール間のインタフェース	...	72

入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力が入力ノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご注意ください。

未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

本製品のうち、外国為替及び外国貿易法の規定により規制貨物等（または役務）に該当するものについては、日本国外に輸出する際に、同法に基づき日本国政府の輸出許可が必要です。

非該当品 : μ PD70F3184, 70F3186, 70F3329, 70F3713, 70F3714

ユーザ判定品 : μ PD703183, 703185, 703186, 703327, 703329

- 本資料に記載されている内容は2007年3月現在のもので、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命、身体および財産に対する損害の危険を最小限度にするために、冗長設計、延焼対策設計、誤動作防止設計等安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

(1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいう。

(2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E 02.11

はじめに

- 注 意**
- このアプリケーション・ノートでは、V850E/IA4 (μ PD70F3186GC-8EU-A) を代表マイコンとして用いた場合で記述しています。V850E/IA4 (μ PD70F3186GC-8EU-A 以外)、V850E/IA3、V850ES/IK1、V850ES/IE2 を使用する場合は、このアプリケーション・ノートを参考にしてください。
 - このアプリケーション・ノートで使用するサンプル・プログラムは、NEC エレクトロニクスのホームページ (<http://www.necel.co.jp/>) よりダウンロードしてください。
 - サンプル・プログラムを使用する場合は、次のスタートアップ・モジュール、リンク・ディレクティブ・ファイルを参照し、必要に応じて修正してください。
 - ・スタートアップ・モジュール : ia4crt.s
 - ・リンク・ディレクティブ・ファイル : ia4pwm.dir
 - サンプル・プログラムはあくまで参考用のものであり、当社がこの動作を保証するものではありません。サンプル・プログラムを使用する場合、ユーザのセット上で十分な評価をしたうえで使用してください。

対 象 者 このアプリケーション・ノートは、V850E/IA3、V850E/IA4、V850ES/IK1、V850ES/IE2の機能を理解し、それらを使用した応用システムを設計するユーザを対象とします。対象製品を次に示します。

- ・ V850E/IA3
 μ PD703183, 70F3184
- ・ V850E/IA4
 μ PD703185, 703186, 70F3186
- ・ V850ES/IK1
 μ PD703327, 703329, 70F3329
- ・ V850ES/IE2
 μ PD70F3713, 70F3714

目 的 このアプリケーション・ノートは、V850E/IA3、V850E/IA4、V850ES/IK1、V850ES/IE2による3相モータのインバータ制御に必要な、16ビット・タイマ/イベント・カウンタQ0 (TMQ0)、タイマQ0オプション (TMQOP0)、16ビット・タイマ/イベント・カウンタP0 (TMP0)、A/Dコンバータ0、1を用いた6相PWM出力モードおよびA/D変換開始トリガ・タイミングの設定のための参考資料です。

構 成 このアプリケーション・ノートは大きく分けて次の内容で構成しています。

- ・ハードウェア構成
- ・制御方式
- ・プログラム構成
- ・ファイル構成
- ・フロー・チャート
- ・設 定

読み方 このマニュアルの読者には、電気、論理回路、およびマイクロコントローラに関する一般知識を必要とします。

ハードウェア機能の詳細（特にレジスタ機能とその設定方法など）、および電気的特性を知りたいとき
別冊のV850E/IA3, V850E/IA4 **ユーザーズ・マニュアル ハードウェア編**, V850ES/IK1 **ユーザーズ・マニュアル ハードウェア編**, V850ES/IE2 **ユーザーズ・マニュアル ハードウェア編**を参照してください。

命令機能の詳細を理解しようとするとき

別冊のV850E1 **ユーザーズ・マニュアル アーキテクチャ編**, V850ES **ユーザーズ・マニュアル アーキテクチャ編**を参照してください。

凡 例 データ表記の重み：左が上位桁，右が下位桁
アクティブ・ロウの表記： $\overline{\text{xxx}}$ （端子，信号名称に上線）
メモリ・マップのアドレス：上部-上位，下部-下位
注：本文中に付けた注の説明
注意：気を付けて読んでいただきたい内容
備考：本文の補足説明
数の表記：2進数 ... xxxxまたはxxxxB
10進数... xxxx
16進数... xxxxH

2のべき数を示す接頭語（アドレス空間，メモリ容量）：

K（キロ） ... $2^{10} = 1024$

M（メガ） ... $2^{20} = 1024^2$

G（ギガ） ... $2^{30} = 1024^3$

データ・タイプ：ワード ... 32ビット

ハーフワード ... 16ビット

バイト ... 8ビット

製品間の違い V850E/IA4 と V850E/IA3, V850ES/IK1, V850ES/IE2 の 16 ビット・タイマ/イベント・カウンタ Q (TMQ), タイマ Q オプション (TMQOP), 16 ビット・タイマ/イベント・カウンタ P (TMP), A/D コンバータ 0, 1 についての製品間の違いを次に示します。

項 目		V850E/IA4	V850E/IA3	V850ES/IK1	V850ES/IE2
TMQ	TOQ10端子	あり	なし	あり	
	TRGQ0端子	あり	あり	なし	
	TOQH01-TOQH03 端子	なし	なし	あり	
	TOQ00端子	TOQ00	TOQ00	TOQ00 (CLMER)	
	カウント・クロック	fxx/2, fxx/4, fxx/8, fxx/16, fxx/32, fxx/64, fxx/128, fxx/256	fxx/2, fxx/4, fxx/8, fxx/16, fxx/32, fxx/64, fxx/128, fxx/256	fxx, fxx/2, fxx/4, fxx/8, fxx/16, fxx/32, fxx/64, fxx/128	
TMQOP	TOQ0T1-TOQ0T3端子	あり	あり	なし	
	TOQ0B1-TOQ0B3端子	あり	あり	なし	
	TOQ1T1-TOQ1T3端子	あり	なし	あり	
	TOQ1B1-TOQ1B3端子	あり	なし	あり	
	TOQ0OFF	あり	あり	なし	
	TOQ1OFF	あり	なし	あり	
	TOP3OFF	あり	なし	あり	
	TOQH0OFF	なし	なし	あり	
	強制出力停止機能 (A/Dコンバータ部のコンパレータ機能による過電圧検出時)	あり	あり	なし	
TMP	TOP31端子	あり	なし	あり	
	カウント・クロック	fxx/2, fxx/4, fxx/8, fxx/16, fxx/32, fxx/64, fxx/128, fxx/256	fxx/2, fxx/4, fxx/8, fxx/16, fxx/32, fxx/64, fxx/128, fxx/256	fxx, fxx/2, fxx/4, fxx/8, fxx/16, fxx/32, fxx/64, fxx/128	
A/Dコンバータ0,1	アナログ入力	2回路合計 : 8ch A/Dコンバータ0 : 4ch A/Dコンバータ1 : 4ch	2回路合計 : 6ch A/Dコンバータ0 : 2ch A/Dコンバータ1 : 4ch	2回路合計 : 8ch A/Dコンバータ0 : 4ch A/Dコンバータ1 : 4ch	
	入力レベル増幅用オペアンプ	2回路合計 : 6ch A/Dコンバータ0 : 3ch A/Dコンバータ1 : 3ch	2回路合計 : 5ch A/Dコンバータ0 : 2ch A/Dコンバータ1 : 3ch	なし	
	過電圧検出用コンパレータ	2回路合計 : 6ch A/Dコンバータ0 : 3ch A/Dコンバータ1 : 3ch	2回路合計 : 5ch A/Dコンバータ0 : 2ch A/Dコンバータ1 : 3ch	なし	
	AVDD0, AVDD1, AVREF0, AVREF1	兼用端子	兼用端子	独立端子	

備考 fxx : 周辺クロック周波数

関連資料 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

V850E/IA3, V850E/IA4, V850ES/IK1, V850ES/IE2に関する資料

資料名	資料番号
V850E1 ユーザーズ・マニュアル アーキテクチャ編	U14559J
V850E/IA3, V850E/IA4 ユーザーズ・マニュアル ハードウェア編	U16543J
V850ES ユーザーズ・マニュアル アーキテクチャ編	U15943J
V850ES/IK1 ユーザーズ・マニュアル ハードウェア編	U16910J
V850ES/IE2 ユーザーズ・マニュアル ハードウェア編	U17716J
V850シリーズによるインパータ制御 アプリケーション・ノート ホール・センサによるベクトル制御編	U17338J
V850シリーズによるインパータ制御 アプリケーション・ノート エンコーダによるベクトル制御編	U17324J
V850シリーズによるインパータ制御 アプリケーション・ノート ゼロクロス検出による120度通電方式制御編	U17209J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート シリアル通信(UARTA)編	U18233J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート シリアル通信(CSIB)編	U18234J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート DMA機能編	U18235J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート タイマM編	U18236J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート ウォッチドッグ・タイマ編	U18237J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート タイマP編	U18238J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート タイマQ編	U18239J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート タイマENC編	U18240J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート ポート機能編	U18241J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート クロック・ジェネレータ編	U18242J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート スタンバイ機能編	U18243J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート 割り込み機能編	U18244J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート A/Dコンバータ0, 1編	U18245J
サンプル・プログラム関数使用法説明書 アプリケーション・ノート A/Dコンバータ2編	U18246J
V850マイクロコントローラによるインパータ制御 アプリケーション・ノート タイマQ, タイマQオプション, タイマP, A/Dコンバータ0, 1による6相PWM出力制御編	このマニュアル

開発ツールに関する資料（ユーザズ・マニュアル）

資料名		資料番号
QB-V850EIA4 (V850E/IA3, V850E/IA4, V850ES/IK1用インサーキット・エミュレータ)		U17167J
QB-V850ESIX2 (V850ES/IE2用インサーキット・エミュレータ)		U17909J
QB-V850MINI (V850E/IA4用オンチップ・デバッグ・エミュレータ)		U17638J
CA850 (Ver.3.00) (Cコンパイラ・パッケージ)	操作編	U17293J
	C言語編	U17291J
	アセンブリ言語編	U17292J
	リンク・ディレクティブ編	U17294J
PM+ (Ver.6.00) (プロジェクト・マネージャ)		U17178J
ID850 (Ver.3.00) (統合デバッガ)	操作編	U17358J
ID850QB (Ver.3.20) (統合デバッガ)	操作編	U17964J
TW850 (Ver.2.00) (性能解析チューニング・ツール)		U17241J
RX850 (Ver.3.20) (リアルタイムOS)	基礎編	U13430J
	インストレーション編	U17419J
	テクニカル編	U13431J
	タスク・デバッガ編	U17420J
RX850 Pro (Ver.3.20) (リアルタイムOS)	基礎編	U13773J
	インストレーション編	U17421J
	テクニカル編	U13772J
	タスク・デバッガ編	U17422J
RX-NET (Ver.1.30) (TCP/IPライブラリ)		U15083J
AZ850 (Ver.3.30) (システム・パフォーマンス・アナライザ)		U17423J
PG-FP4 フラッシュ・メモリ・プログラマ		U15260J

目 次

第1章	ハードウェア構成	...	13
1.1	オペレーション	...	13
1.2	システム構成	...	13
1.3	CPUブロック	...	14
1.3.1	メモリ・マップ	...	14
1.3.2	端子の割り付け	...	15
1.3.3	内蔵周辺I/O	...	18
第2章	制御方式	...	20
2.1	制御ブロック	...	20
2.2	3相電圧変換	...	21
2.3	レジスタ設定	...	22
第3章	プログラム構成	...	52
3.1	3相PWMドライバの構成	...	52
3.2	グローバル変数	...	53
3.3	定数定義	...	55
3.4	デッド・タイムの設定	...	56
3.5	PWMパルスの決定	...	56
3.6	A/D変換	...	58
3.6.1	同調動作によるA/Dコンバータ0, 1の変換開始トリガ・タイミング	...	58
3.6.2	A/D変換終了時間	...	59
3.7	引き数	...	60
第4章	ファイル構成	...	62
4.1	ファイル構成	...	62
4.2	ソース・ファイル説明	...	63
第5章	フロー・チャート	...	64
5.1	イニシャル処理	...	64
5.2	グローバル変数処理 (common.c)	...	64
5.3	グローバル変数処理 (common.h)	...	65
5.4	MAIN処理	...	65
5.5	PWM処理	...	66
5.6	ハイ・インピーダンス設定処理	...	67
5.7	TMQ0谷割り込み (INTTQ0OV) 処理	...	68
5.8	A/Dコンバータ0, 1変換終了処理	...	68
5.9	sin ² 計算処理	...	69
5.10	sins計算処理	...	70

第6章 設 定 ... 71

6.1 3相PWMドライバの設定 ... 71

付録A モジュール間のインタフェース ... 72

第1章 ハードウェア構成

3相PWMドライバのハードウェア構成について説明します。

1.1 オペレーション

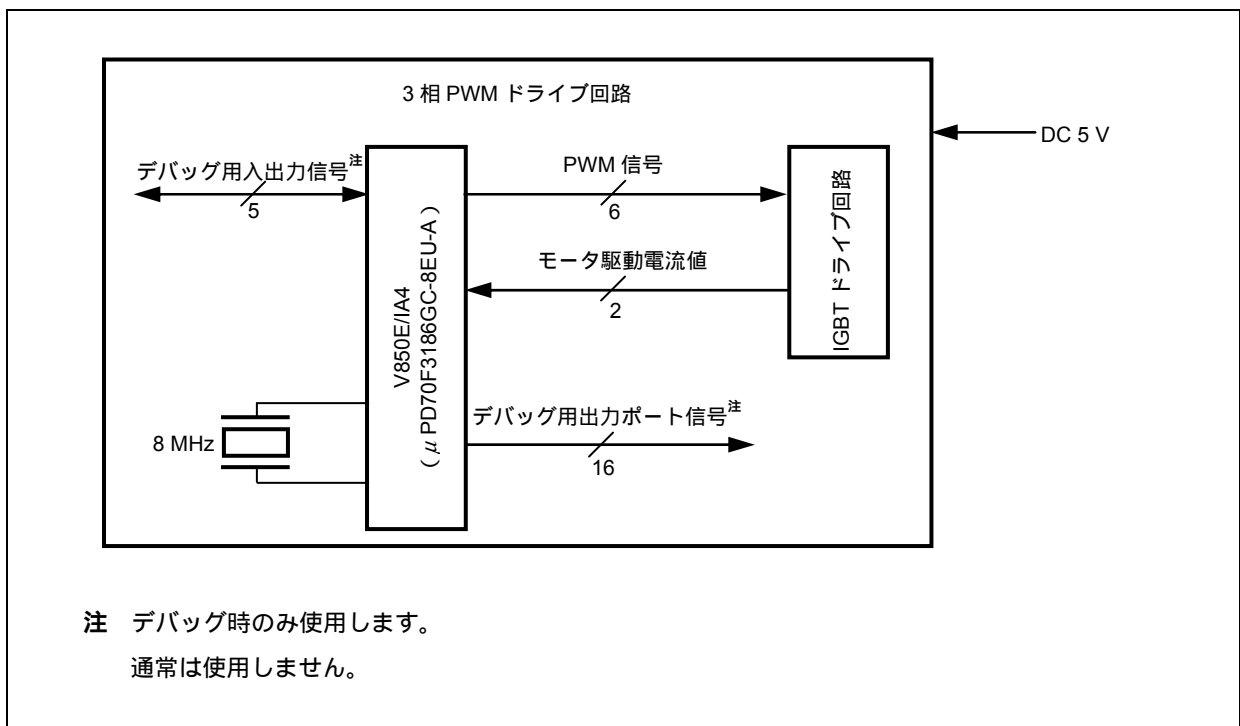
次に3相PWMドライバの主な機能を示します。

- ・ d軸, q軸, 回転座標 (θ) の指定によりU相, V相, W相のパルス・デューティを任意で設定できます。
- ・ 出力ロック・モードで同じデューティのPWMパルスを出し続けることができます。
- ・ PWM出力端子 (TOQ0T1-TOQ0T3, TOQ0B1-TOQ0B3) をソフトウェアでハイ・インピーダンスにすることができます。
- ・ キャリア周期に同調して, 任意にA/Dコンバータ0, 1の変換開始トリガを生成します。

1.2 システム構成

システム構成を次に示します。

図1-1 システム構成図



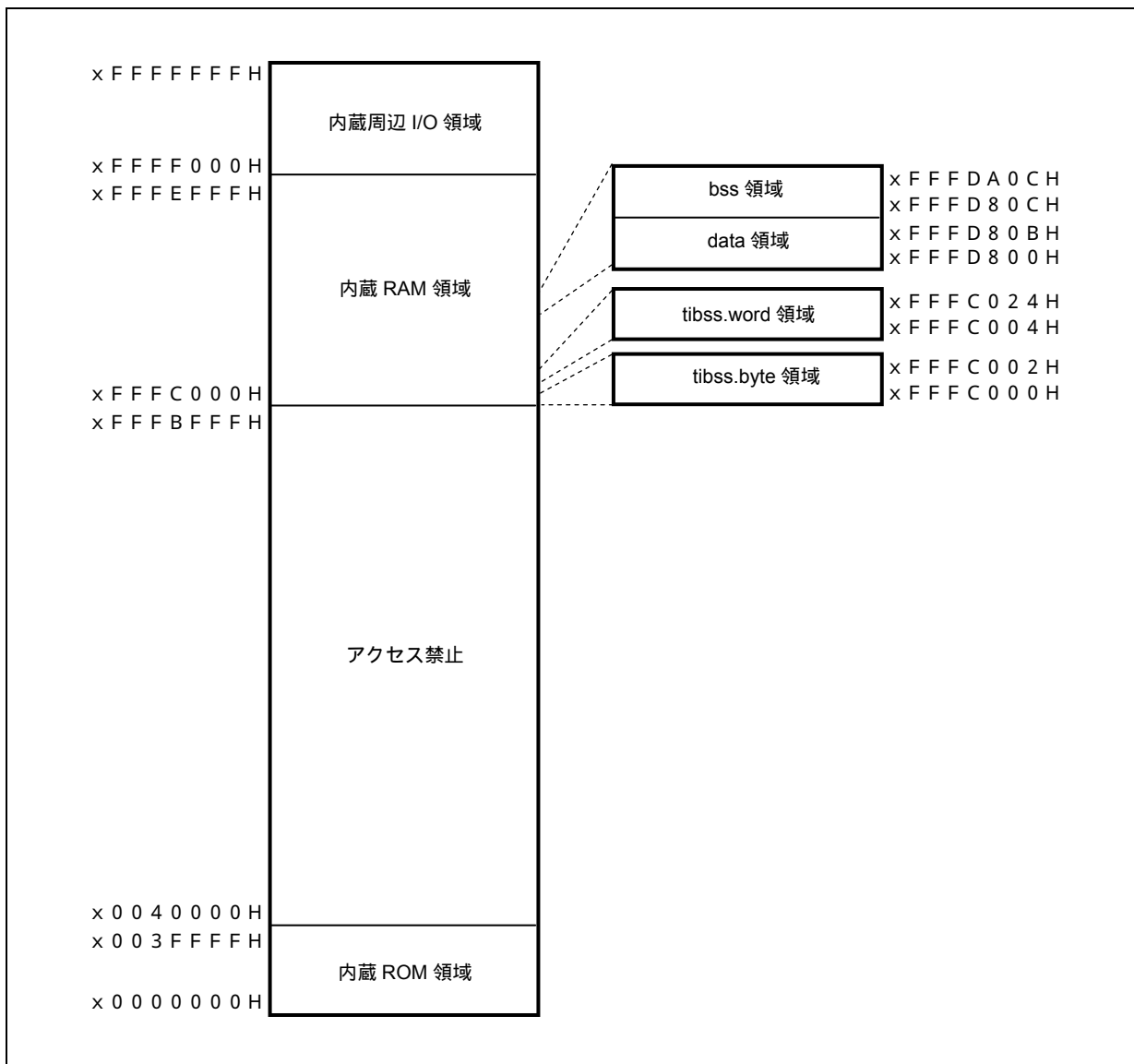
1.3 CPUブロック

3相PWMドライバでは、V850E/IA4 (μ PD70F3186GC-8EU-A) に8 MHzのクロックを入力し、それを8逡倍することで64 MHzで動作します。V850E/IA4 (μ PD70F3186GC-8EU-A) では内蔵RAMサイズを6 Kバイトまたは12 Kバイトに切り替えが可能です。3相PWMドライバでは、内蔵RAMサイズを12 Kバイトに設定しています。

1.3.1 メモリ・マップ

メモリ・マップを次に示します。

図1-2 メモリ・マップ



1.3.2 端子の割り付け

次にV850E/IA4 (μ PD70F3186GC-8EU-A) の場合の端子割り付け表を示します。

表1 - 1 V850E/IA4 (μ PD70F3186GC-8EU-A) の端子割り付け (1/3)

端子番号	端子名	入出力モードの設定	信号名	アクティブ・レベル
1	ANI00	入力	A/Dコンバータ0用モータ駆動電流	0 ~ +5 V
2	ANI01	-	未使用	-
3	ANI02	-		-
4	AIN03	-		-
5	P70	入力		-
6	P71	入力		-
7	P72	入力		-
8	P73	入力		-
9	AV _{DD}	-		A/Dコンバータ0-2用正電源供給
10	AV _{SS}	-	A/Dコンバータ0-2用グランド電位	GND
11	CMPREF	-	未使用	-
12	AV _{SS}	-	A/Dコンバータ0-2用グランド電位	+5 V
13	AV _{DD}	-	A/Dコンバータ0-2用正電源供給	GND
14	P74	入力	未使用	-
15	P75	入力		-
16	P76	入力		-
17	P77	入力		-
18	ANI10	入力	A/Dコンバータ1用モータ駆動電流	0 ~ +5 V
19	ANI11	-	未使用	-
20	ANI12	-		-
21	ANI13	-		-
22	P00	入力		-
23	P01	入力		-
24	P02	入力		-
25	P03	入力		-
26	P04	入力		-
27	P05	入力		-
28	P06	入力		-
29	P07	入力	-	
30	V _{DD}	-	内部ユニット用正電源供給	+2.5 V
31	V _{SS}	-	内部ユニット用グランド電位	GND
32	P40	入力	未使用	-
33	P41	入力		-
34	P42	入力		-
35	P20	入力		-
36	P21	入力		-
37	P22	入力		-
38	EV _{DD}	-		外部端子用正電源供給
39	EV _{SS}	-	外部端子用グランド電位	GND

表1 - 1 V850E/IA4 (μ PD70F3186GC-8EU-A) の端子割り付け (2/3)

端子番号	端子名	入出力モードの設定	信号名	アクティブ・レベル	
40	P23	入力	未使用	-	
41	P24	入力		-	
42	P25	入力		-	
43	CV _{DD}	-	発振器およびPLL用電源供給	+ 2.5 V	
44	X2	-	システム・クロック	-	
45	X1	入力		-	
46	CV _{SS}	-	発振器およびPLL用グランド電位	GND	
47	RESET	入力	システム・リセット入力	L	
48	P43	入力	未使用	-	
49	P44	入力		-	
50	V _{DD}	-	内部ユニット用正電源供給	+ 2.5 V	
51	V _{SS}	-	内部ユニット用グランド電位	GND	
52	P30	入力	未使用	-	
53	P31	入力		-	
54	P32	入力		-	
55	P33	入力		-	
56	P34	入力		-	
57	P35	入力		-	
58	P36	入力		-	
59	P37	入力		-	
60	P26	入力		-	
61	P27	入力		-	
62	PDL0	入力 (デバッグ時は出力)		デバッグ用出力ポート	- (デバッグ中はH)
63	PDL1	入力 (デバッグ時は出力)			- (デバッグ中はH)
64	V _{DD}	-		内部ユニット用正電源供給	+ 2.5 V
65	V _{SS}	-		内部ユニット用グランド電位	GND
66	PDL2	入力 (デバッグ時は出力)	デバッグ用出力ポート	- (デバッグ中はH)	
67	PDL3	入力 (デバッグ時は出力)		- (デバッグ中はH)	
68	PDL4	入力 (デバッグ時は出力)		- (デバッグ中はH)	
69	PDL5	入力 (デバッグ時は出力)		- (デバッグ中はH)	
70	PDL6	入力 (デバッグ時は出力)		- (デバッグ中はH)	
71	PDL7	入力 (デバッグ時は出力)		- (デバッグ中はH)	
72	EV _{SS}	-		外部端子用グランド電位	GND
73	EV _{DD}	-	外部端子用正電源供給	+ 5 V	
74	PDL8	入力 (デバッグ時は出力)	デバッグ用出力ポート	- (デバッグ中はH)	
75	PDL9	入力 (デバッグ時は出力)		- (デバッグ中はH)	
76	PDL10	入力 (デバッグ時は出力)		- (デバッグ中はH)	
77	PDL11	入力 (デバッグ時は出力)		- (デバッグ中はH)	
78	PDL12	入力 (デバッグ時は出力)		- (デバッグ中はH)	
79	PDL13	入力 (デバッグ時は出力)		- (デバッグ中はH)	
80	PDL14	入力 (デバッグ時は出力)		- (デバッグ中はH)	

備考 L: ロウ・レベル

H: ハイ・レベル

表1 - 1 V850E/IA4 (μ PD70F3186GC-8EU-A) の端子割り付け (3/3)

端子番号	端子名	入出力モードの設定	信号名	アクティブ・レベル
81	PDL15	入力 (デバッグ時は出力)	デバッグ用出力ポート	- (デバッグ中はH)
82	DDI	入力	オンチップ・デバッグ・エミュレータ用 デバッグ・データ入力 (デバッグ時のみ使用)	L
83	DCK	入力	オンチップ・デバッグ・エミュレータ用 デバッグ・クロック入力 (デバッグ時のみ使用)	L
84	DMS	入力	オンチップ・デバッグ・エミュレータ用 デバッグ・モード・セレクト (デバッグ時のみ使用)	L
85	V _{SS}	-	内部ユニット用グランド電位	GND
86	V _{DD}	-	内部ユニット用正電源供給	+2.5 V
87	FLMD0	入力	フラッシュ・メモリ・プログラミング・ モード引き込み用端子	H
88	TOQ0T1	出力	U相出力	-
89	TOQ0B1	出力	\bar{U} 相出力	-
90	TOQ0T2	出力	V相出力	-
91	EV _{SS}	-	外部端子用グランド電位	GND
92	EV _{DD}	-	外部端子用正電源供給	+5 V
93	TOQ0B2	出力	\bar{V} 相出力	-
94	TOQ0T3	出力	W相出力	-
95	TOQ0B3	出力	\bar{W} 相出力	-
96	P16	入力	未使用	-
97	P17	入力		-
98	DDO	出力	オンチップ・デバッグ・エミュレータ用 デバッグ・データ出力 (デバッグ時のみ使用)	L
99	\bar{DRST}	入力	オンチップ・デバッグ・エミュレータ用 デバッグ・リセット入力 (デバッグ時のみ使用)	L
100	PLLSIN	入力	PLLモード時の出力周波数選択信号入力	+5 V

備考 L: ロウ・レベル

H: ハイ・レベル

1.3.3 内蔵周辺I/O

3相PWMドライバでは、次の内蔵周辺I/Oを使用しています。

表1 - 2 使用内蔵周辺I/O一覧

内蔵周辺I/O機能名 (V850E/IA4 (μ PD70F3186GC-8EU-A))	機能
PDL0-PDL15	デバッグ用 (デバッグ時のみ使用。通常は使用しない)
タイマQ0 (TMQ0) + TMQ0オプション (TMQOP0) + タイマP0 (TMP0)	PWM出力
ANI00	A/Dコンバータ0用モータ駆動電流
ANI10	A/Dコンバータ1用モータ駆動電流
オンチップ・デバッグ機能	オンチップ・デバッグ・ユニット使用

(1) 内蔵周辺I/O機能の説明

(a) デバッグ用出力ポート

プログラムのデバッグに使用するポートです。通常は入出力しません。

(b) PWM出力

- ・ TMQ0 : 6相PWM出力モード時にPWMタイマのカウント、デューティ比の設定をします。
- ・ TMQOP0 : TMQ0で生成されたPWMにデッド・タイムを付加します。
- ・ TMP0 : TMQ0とTMP0を同調させて、A/Dコンバータ0, 1の変換開始トリガを生成します。

3相PWMドライバでのPWM設定は次のようになります。

キャリア周波数 : 20 kHz
 デッド・タイム : 4 μs
 間引き率 : 1/1

表1 - 3 PWM出力端子の出力レベル

TOQ0T1-TOQ0T3, TOQ0B1-TOQ0B3	出力レベル
3相PWMのCALL命令実行前	ハイ・インピーダンス
3相PMMドライバ起動時	ハイ・インピーダンス/ハイ・レベル/ロウ・レベル

(c) ANI00

TMP0からのトリガを受けてANI00の値をA/D変換します。A/D変換終了後は割り込み優先順位レベル4のA/D0変換終了割り込み (INTAD0) を発生します。

ANI00 : 0 ~ +5 V
 同調トリガ・タイミング : キャリア周期のTMQ0谷割り込み (INTTQ0OV) から1 μs後
 A/D変換終了時間 : 1.94 μs

(d) ANI10

TMP0からのトリガを受けてANI10の値をA/D変換します。A/D変換終了後は割り込み優先順位レベル4のA/D1変換終了割り込み (INTAD1) を発生します。

ANI10	: 0 ~ +5 V
同調トリガ・タイミング	: キャリア周期のTMQ0谷割り込み (INTTQ0OV) から1 μ s後
A/D変換終了時間	: 1.94 μ s

(e) オンチップ・デバッグ機能

V850E/IA4 (μ PD70F3186GC-8EU-A) はオンチップ・デバッグ・ユニットを搭載しており、オンチップ・デバッグ・エミュレータを接続することにより単体でのオンチップ・デバッグを実現できます。

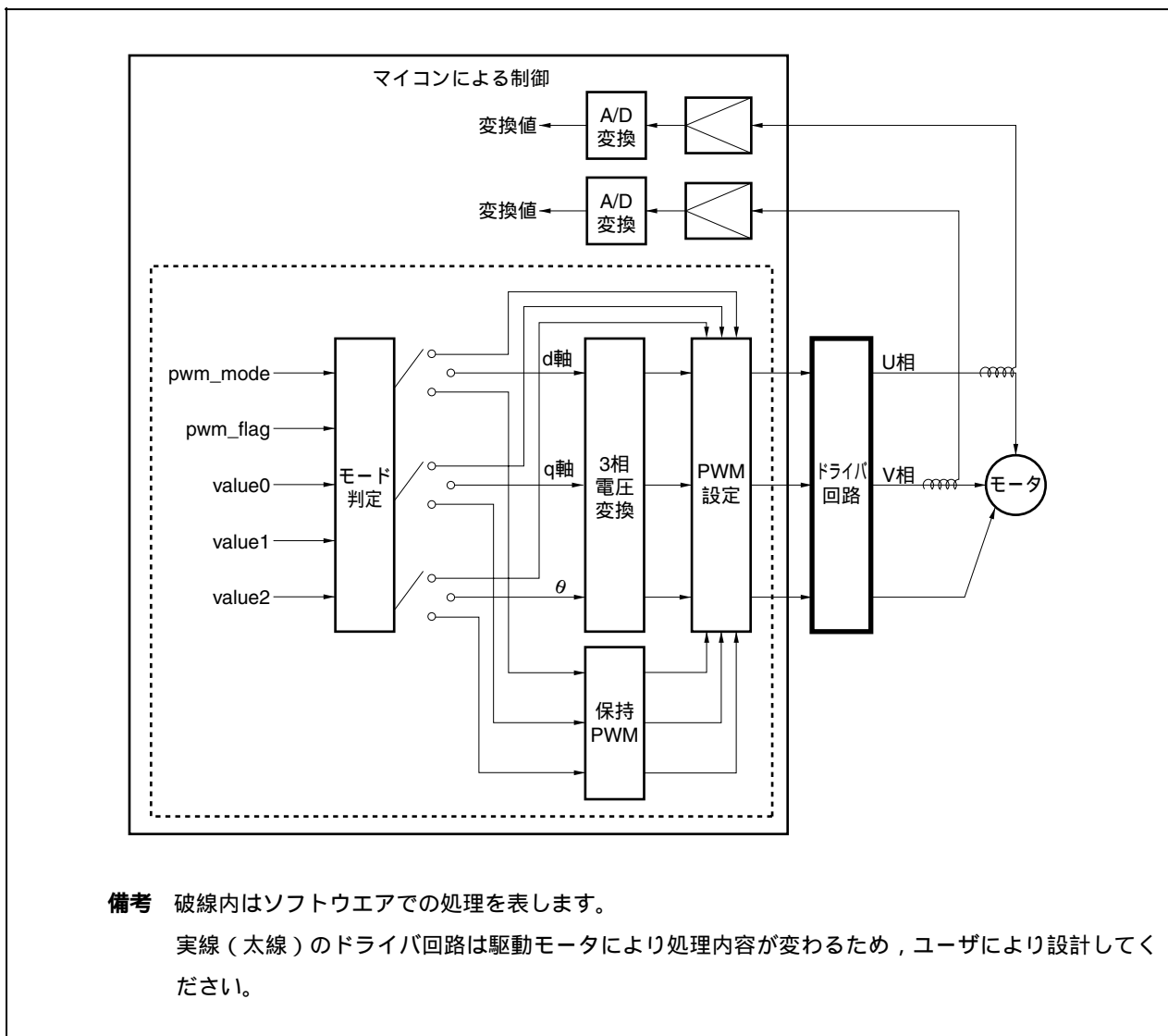
オンチップ・デバッグ・エミュレータとの接続方法については、使用するデバッガのマニュアルを参照してください。

第2章 制御方式

2.1 制御ブロック

3相PWMドライバの制御ブロック図を次に示します。

図2 - 1 3相PWMドライバの制御ブロック図



(1) モード判定

3相PWMドライバのモードをソフトウェアの状態変化に応じて判定します。

モードは次のとおりです。

- ・ダイレクト・モード : value0-value2で設定したPWMデューティ比をPWM電圧とします。
- ・dq変換モード : d軸電圧, q軸電圧, 回転位置 (θ) によりPWM電圧とします。
- ・出力ロック・モード : 前回3相PWMドライバで設定したPWM電圧を出力します。

(2) 3相電圧変換

dq変換モード時に座標変換処理を行います。

(3) 保持PWM

出力ロック・モード時に前回3相PWMドライバで設定したPWM電圧を保持します。

(4) PWM設定

PWM電圧を計算し, V850E/IA4 (μ PD70F3186GC-8EU-A) のレジスタにPWM電圧を出力します。

2.2 3相電圧変換

dq軸の電圧を3相座標へ変換する式を次に示します。

$$\begin{aligned} \text{U相電圧} &= (\text{d軸電圧} \times \sin(\theta + 90^\circ)) - (\text{q軸電圧} \times \sin(\theta)) \\ \text{V相電圧} &= (\text{d軸電圧} \times \sin(\theta + 330^\circ)) - (\text{q軸電圧} \times \sin(\theta + 240^\circ)) \\ \text{W相電圧} &= -\text{U相電圧} - \text{V相電圧} \end{aligned}$$

2.3 レジスタ設定

(1) システム・ウェイト・コントロール・レジスタ (VSWC)

VSWCレジスタは、次のように設定してください。

VSWCレジスタ = 13H

VSWC		アドレス : FFFFF06EH							
		7	6	5	4	3	2	1	0
初期値		0	1	1	1	0	1	1	1
ビット名		-	-	-	-	-	-	-	-
設定値		0	0	0	1	0	0	1	1

内蔵周辺I/Oレジスタに対するバス・アクセスのウェイト	
64 MHz動作で4ウェイト	

注意 VSWCレジスタはスタートアップ・モジュール (ia4crt.s) で設定します。

(2) 内部メモリ・サイズ切り替えレジスタ (IMS) の設定

IMSレジスタは、次のように設定してください。

IMSレジスタ = 01H

IMS		アドレス : FFFFF9F0H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		0	0	0	0	0	0	0	IRAM0
設定値		0	0	0	0	0	0	0	1

IRAM0	内蔵RAMサイズの指定
1	12 Kバイト (FFFC000H-FFFEFFFH)

注意 IMSレジスタはスタートアップ・モジュール (ia4crt.s) で設定します。

(3) PLLコントロール・レジスタ (PLLCTL) の設定

PLLCTLレジスタは、次のように設定してください。

PLLCTLレジスタ = 03H

PLLCTL		アドレス : FFFFF82CH							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	1
ビット名		0	0	0	0	0	0	SELPLL	1
設定値		0	0	0	0	0	0	1	1

SELPLL	CPU動作クロックの選択
1	PLLモード

注意 ビット7-2には必ず0を、ビット0には必ず1を設定してください。

(4) プロセッサ・クロック・コントロール・レジスタ (PCC) の設定

PCCレジスタは、次のように設定してください。

PCCレジスタ = 00H

PCC		アドレス : FFFFF828H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	1	1
ビット名		0	0	0	0	0	0	CK1	CK0
設定値		0	0	0	0	0	0	0	0

CK1	CK0	クロックの選択 (fCLK/fCPU)
0	0	fxx

注意1. PCCレジスタは特定レジスタです。特定のシーケンスの組み合わせによってだけ書き込みができます。詳細については、V850E/IA3, V850E/IA4 ユーザーズ・マニュアル ハードウェア編 (U16543J) の3.4.8 特定レジスタを参照してください。

2. ビット2-7には、必ず0を設定してください。

3. PCCレジスタの設定はPLLモード(PLLCTL.SELPLLビット = 1)に切り替えたあとに行ってください。

(5) パワー・セーブ・コントロール・レジスタ (PSC) の設定

PSCレジスタは、次のように設定してください。

PSCレジスタ = 00H

PSC		アドレス : FFFFF1FEH							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		0	0	0	INTM	0	0	STB	0
設定値		0	0	0	0	0	0	0	0

INTM	マスカブル割り込み要求 (INTxx ^注) によるスタンバイ・モードの制御
0	INTxx要求によるスタンバイ・モード解除許可

STB	動作モードの設定
0	通常モード

注 詳細については、V850E/IA3, V850E/IA4 ユーザーズ・マニュアル (U16543J) の表17 - 1 割り込み要因一覧を参照してください。

注意1. PSCレジスタは特定レジスタです。特定のシーケンスの組み合わせによってだけ書き込みができます。詳細については、V850E/IA3, V850E/IA4 ユーザーズ・マニュアル ハードウェア編 (U16543J) の3. 4. 8 特定レジスタを参照してください。

2. ビット0, 2, 3, 5-7には、必ず0を設定してください。

(6) パワー・セーブ・モード・レジスタ (PSMR) の設定

PSMRレジスタは、次のように設定してください。

PSMRレジスタ = 00H

PSMR		アドレス : FFFFF820H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		0	0	0	0	0	0	0	PSM0
設定値		0	0	0	0	0	0	0	0

PSM0	ソフトウェア・スタンバイ・モード時の動作指定
0	IDLEモード

注意1. ビット1-7には、必ず0を設定してください。

2. PSM0ビットは、PSC.STBビット = 1のときのみ有効です。

(7) 発振安定時間選択レジスタ (OSTS) の設定

OSTSレジスタは、次のように設定してください。

OSTSレジスタ = 04H

OSTS		アドレス : FFFFF6C0H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	1	0	0
ビット名		0	0	0	0	OSTS3	OSTS2	OSTS1	OSTS0
設定値		0	0	0	0	0	1	0	0

OSTS3	OSTS2	OSTS1	OSTS0	発振安定時間の選択 (fx = 8 MHz時)
0	1	0	0	$2^{14}/f_x$ (2.05 ms)

注意 ビット4-7には、必ず0を設定してください。

(8) クロック・モニタ・モード・レジスタ (CLM) の設定

CLMレジスタは、次のように設定してください。

CLMレジスタ = 00H

CLM		アドレス : FFFFF870H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		0	0	0	0	0	0	0	CLME
設定値		0	0	0	0	0	0	0	0

CLME	クロック・モニタの動作制御
0	クロック・モニタの動作禁止

注意 CLMレジスタは特定レジスタです。特定のシーケンスの組み合わせによってだけ書き込みができます。詳細については、V850E/IA3, V850E/IA4 ユーザーズ・マニュアル ハードウェア編(U16543J)の3. 4. 8 特定レジスタを参照してください。

(9) ポート1モード・コントロール・レジスタ (PMC1) の設定

PMC1レジスタは、次のように設定してください。

PMC1レジスタ = 3FH

PMC1		アドレス : FFFFF442H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		PMC17	PMC16	PMC15	PMC14	PMC13	PMC12	PMC11	PMC10
設定値		0	0	1	1	1	1	1	1

PMC17	P17端子の動作モードの指定	
0	入出力ポート	
PMC16	P16端子の動作モードの指定	
0	入出力ポート	
PMC15	P15端子の動作モードの指定	
1	TOQ0B3出力 / TRGQ0入力	
PMC14	P14端子の動作モードの指定	
1	TOQ0T3出力 / EVTQ0入力	
PMC13	P13端子の動作モードの指定	
1	TOQ0B2出力 / TIQ00入力	
PMC12	P12端子の動作モードの指定	
1	TOQ0T2出力 / TIQ03入力 / TOQ03出力	
PMC11	P11端子の動作モードの指定	
1	TOQ0B1出力 / TIQ02入力 / TOQ02出力	
PMC10	P10端子の動作モードの指定	
1	TOQ0T1出力 / TIQ01入力 / TOQ01出力	

(10) ポート1ファンクション・コントロール・レジスタ (PFC1) ,
 ポート1ファンクション・コントロール拡張レジスタ (PFCE1) の設定

PFC1, PFCE1レジスタは、次のように設定してください。

PFC1レジスタ = C0H

PFCE1レジスタ = 00H

PFCE1		アドレス : FFFFF702H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		0	0	0	0	0	PFCE12	PFCE11	PFCE10
設定値		0	0	0	0	0	0	0	0

PFC1		アドレス : FFFFF462H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		PFC17	PFC16	PFC15	PFC14	PFC13	PFC12	PFC11	PFC10
設定値		1	1	0	0	0	0	0	0

PFC17	P17端子の兼用機能の設定	
1	TIP21入力	

PFC16	P16端子の兼用機能の設定	
1	TIP20入力	

PFC15	P15端子の兼用機能の設定	
0	TOQ0B3出力	

PFC14	P14端子の兼用機能の設定	
0	TOQ0T3出力	

PFC13	P13端子の兼用機能の設定	
0	TOQ0B2出力	

PFCE12	PFC12	P12端子の兼用機能の設定
0	0	TOQ0T2出力

PFCE11	PFC11	P11端子の兼用機能の設定
0	0	TOQ0B1出力

PFCE10	PFC10	P10端子の兼用機能の設定
0	0	TOQ0T1出力

(11) プルアップ抵抗オプション・レジスタ1 (PU1) の設定

PU1レジスタは、次のように設定してください。

PU1レジスタ = 00H

PU1		アドレス : FFFFC42H						
	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	PU17	PU16	PU15	PU14	PU13	PU12	PU11	PU10
設定値	0	0	0	0	0	0	0	0

PU1n	内蔵プルアップ抵抗接続制御 (n = 0-7)
0	接続しない

(12) TMP0制御レジスタ0 (TPOCTL0) の設定

TPOCTL0レジスタは、次のように設定してください。

TPOCTL0レジスタ = 00H

TPOCTL0		アドレス : FFFFF640H						
	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	TP0CE					TP0CKS2	TP0CKS1	TP0CKS0
設定値	0	0	0	0	0	0	0	0

TP0CE	TMP0の動作の制御
0	TMP0動作禁止 (TMP0を非同期にリセット ^注)

TP0CKS2	TP0CKS1	TP0CKS0	内部カウント・クロックの選択
0	0	0	fx/2

注 TP0OPT0.TP0OVFビット, 16ビット・カウンタが同時にリセットされます。さらにタイマ出力 (TOP00, TOP01, TOP21端子, TOP31端子) もTP0IOC0レジスタの設定状態に16ビット・カウンタと同時にリセットされます。

注意 ビット3-6には、必ず0を設定してください。

(13) TMP0制御レジスタ1 (TP0CTL1) の設定

TP0CTL1レジスタは、次のように設定してください。

TP0CTL1レジスタ = 85H

TP0CTL1		アドレス : FFFFF641H						
	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	TP0SYE	TP0EST	TP0EEE	0	0	TP0MD2	TP0MD1	TP0MD0
設定値	1	0	0	0	0	1	0	1

TP0SYE	動作モードの選択
1	同調動作モード

TP0EST	ソフトウェア・トリガ制御
0	ソフトウェア・トリガ動作なし

TP0EEE	カウント・クロックの選択
0	外部イベント・カウント入力 (TIP00端子) での動作禁止 (TP0CTL0.TP0CKS0-TP0CKS2ビットによって選択されたカウント・クロックでカウント動作を行う)

TP0MD2	TP0MD1	TP0MD0	タイマ・モードの選択
1	0	1	フリー・ランニング・タイマ・モード

注意 ビット3, 4には、必ず0を設定してください。

(14) TMP0I/O制御レジスタ0 (TP0IOC0) の設定

TP0IOC0レジスタは、次のように設定してください。

TP0IOC0レジスタ = 00H

TP0IOC0		アドレス : FFFFF642H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		0	0	0	0	TP0OL1	TP0OE1	TP0OL0	TP0OE0
設定値		0	0	0	0	0	0	0	0

TP0OL1	TOP01端子出力レベルの設定
0	TOP01端子ハイ・レベル・スタート

TP0OE1	TOP01端子出力の設定
0	タイマ出力禁止 ・TOP01端子からロウ・レベルを出力

TP0OL0	TOP00端子出力レベルの設定
0	TOP00端子ハイ・レベル・スタート

TP0OE0	TOP00端子出力の設定
0	タイマ出力禁止 ・TOP00端子からロウ・レベルを出力

(15) TMP0I/O制御レジスタ1 (TP0IOC1) の設定

TP0IOC1レジスタは、次のように設定してください。

TP0IOC1レジスタ = 00H

TP0IOC1		アドレス : FFFFF643H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		0	0	0	0	TP0IS3	TP0IS2	TP0IS1	TP0IS0
設定値		0	0	0	0	0	0	0	0

TP0IS3	TP0IS2	キャプチャ・トリガ入力信号 (TIP01端子) の有効エッジの設定
0	0	エッジ検出なし (キャプチャ動作無効)

TP0IS1	TP0IS0	キャプチャ・トリガ入力信号 (TIP00端子) の有効エッジの設定
0	0	エッジ検出なし (キャプチャ動作無効)

(16) TMP0I/O制御レジスタ2 (TP0IOC2) の設定

TP0IOC2レジスタは、次のように設定してください。

TP0IOC2レジスタ = 00H

TP0IOC2		アドレス : FFFFF644H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		0	0	0	0	TP0EES1	TP0EES0	TP0ETS1	TP0ETS0
設定値		0	0	0	0	0	0	0	0

TP0EES1	TP0EES0	外部イベント・カウント入力信号 (TIP00端子) の有効エッジの設定
0	0	エッジ検出なし (外部イベント・カウント無効)

TP0ETS1	TP0ETS0	外部トリガ入力信号 (TIP00端子) の有効エッジの設定
0	0	エッジ検出なし (外部トリガ無効)

(17) TMP0オプション・レジスタ0 (TP0OPT0) の設定

TP0OPT0レジスタは、次のように設定してください。

TP0OPT0レジスタ = 00H

TP0OPT0		アドレス : FFFFF645H							
	7	6	5	4	3	2	1	0	
初期値	0	0	0	0	0	0	0	0	
ビット名	0	0	TP0CCS1	TP0CCS0	0	0	0	TP0OVF	
設定値	0	0	0	0	0	0	0	0	

TP0CCS1	TP0CCR1レジスタのキャプチャ/コンペア選択
0	コンペア・レジスタに選択

TP0CCS0	TP0CCR0レジスタのキャプチャ/コンペア選択
0	コンペア・レジスタに選択

TP0OVF	TMP0のオーバーフロー検出フラグ
リセット (0)	TP0OVFビットへの0書き込みまたはTPOCTL0.TP0CEビット = 0

注意 ビット1-3, 6, 7には、必ず0を設定してください。

(18) TMP0キャプチャ/コンペア・レジスタ0 (TP0CCR0) の設定

TP0CCR0レジスタは、次のように設定してください。

TP0CCR0レジスタ = 0020H

TP0CCR0		アドレス : FFFFF646H															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
ビット名	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	
設定値	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	

コンペア・レジスタに値を設定	
TMP0のA/Dコンバータ0の変換開始トリガ値を設定 (1 μ sでコンペア一致発生)	

(19) TMP0キャプチャ/コンペア・レジスタ1 (TP0CCR1) の設定

TP0CCR1レジスタは、次のように設定してください。

TP0CCR1レジスタ = 0020H

TP0CCR1		アドレス : FFFFF648H															
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ビット名		-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
設定値		0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0

コンペア・レジスタに値を設定	
TMP0のA/Dコンバータ1の変換開始トリガ値を設定 (1 μ sでコンペア一致発生)	

(20) TMQ0制御レジスタ0 (TQ0CTL0) の設定

TQ0CTL0レジスタは、次のように設定してください。

TQ0CTL0レジスタ = 00H

TQ0CTL0		アドレス : FFFFF5C0H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		TQ0CE	0	0	0	0	TQ0CKS2	TQ0CKS1	TQ0CKS0
設定値		0	0	0	0	0	0	0	0

TQ0CE	TMQ0の動作の制御
0	TMQ0動作禁止 (TMQ0を非同期にリセット ^注)

TQ0CKS2	TQ0CKS1	TQ0CKS0	内部カウント・クロックの選択
0	0	0	fxx/2

注 TQ0OPT0.TQ0OVFビット, 16ビット・カウンタが同時にリセットされます。さらにタイマ出力(TOQ00-TOQ03端子, TOQ10端子)もTQ0IOC0レジスタの設定状態に16ビット・カウンタと同時にリセットされます。

注意 ビット3-6には、必ず0を設定してください。

(21) TMQ0制御レジスタ1 (TQ0CTL1) の設定

TQ0CTL1レジスタは、次のように設定してください。

TQ0CTL1レジスタ = 07H

TQ0CTL1		アドレス : FFFFF5C1H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		0	TQ0EST	TQ0EEE	0	0	TQ0MD2	TQ0MD1	TQ0MD0
設定値		0	0	0	0	0	1	1	1

TQ0EST	ソフトウェア・トリガ制御
0	ソフトウェア・トリガ動作なし

TQ0EEE	カウント・クロックの選択
0	外部イベント・カウント入力 (EVTQ0端子) での動作禁止 (TQ0CTL0.TQ0CKS0-TQ0CKS2ビットによって選択されたカウント・クロックでカウント動作を行う)

TQ0MD2	TQ0MD1	TQ0MD0	タイマ・モードの選択
1	1	1	6相PWM出力モード

注意 ビット3, 4, 7には、必ず0を設定してください。

(22) TMQ0I/O制御レジスタ0 (TQ0IOC0) の設定

TQ0IOC0レジスタは、次のように設定してください。

TQ0IOC0レジスタ = 55H

TQ0IOC0		アドレス : FFFFF5C2H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		TQ0OL3	TQ0OE3	TQ0OL2	TQ0OE2	TQ0OL1	TQ0OE1	TQ0OL0	TQ0OE0
設定値		0	1	0	1	0	1	0	1

TQ0OLm	TOQ0m, TOQ0Tb端子出力レベルの設定 (m = 0-3, b = 1-3)
0	TOQ0m, TOQ0Tb端子ハイ・レベル・スタート

TQ0OEm	TOQ0m, TOQ0Tb端子出力の設定 (m = 0-3, b = 1-3)
1	タイマ出力許可 (TOQ0m, TOQ0Tb端子からパルスを出力)

(23) TMQ0I/O制御レジスタ1 (TQ0IOC1) の設定

TQ0IOC1レジスタは、次のように設定してください。

TQ0IOC1レジスタ = 00H

TQ0IOC1		アドレス : FFFFF5C3H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		TQ0IS7	TQ0IS6	TQ0IS5	TQ0IS4	TQ0IS3	TQ0IS2	TQ0IS1	TQ0IS0
設定値		0	0	0	0	0	0	0	0
		TQ0IS7	TQ0IS6	キャプチャ・トリガ入力信号 (TIQ03端子) の有効エッジの設定					
		0	0	エッジ検出なし (キャプチャ動作無効)					
		TQ0IS5	TQ0IS4	キャプチャ・トリガ入力信号 (TIQ02端子) の有効エッジの設定					
		0	0	エッジ検出なし (キャプチャ動作無効)					
		TQ0IS3	TQ0IS2	キャプチャ・トリガ入力信号 (TIQ01端子) の有効エッジの設定					
		0	0	エッジ検出なし (キャプチャ動作無効)					
		TQ0IS1	TQ0IS0	キャプチャ・トリガ入力信号 (TIQ00端子) の有効エッジの設定					
		0	0	エッジ検出なし (キャプチャ動作無効)					

(24) TMQ0I/O制御レジスタ2 (TQ0IOC2) の設定

TQ0IOC2レジスタは、次のように設定してください。

TQ0IOC2レジスタ = 00H

TQ0IOC2		アドレス : FFFFF5C4H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名						TQ0EES1	TQ0EES0	TQ0ETS1	TQ0ETS0
設定値		0	0	0	0	0	0	0	0
		TQ0EES1	TQ0EES0	外部イベント・カウント入力信号 (EVTQ0端子) の有効エッジの設定					
		0	0	エッジ検出なし (外部イベント・カウント無効)					
		TQ0ETS1	TQ0ETS0	外部トリガ入力信号 (TRGQ0端子) の有効エッジの設定					
		0	0	エッジ検出なし (外部トリガ無効)					

(25) TMQ0オプション・レジスタ0 (TQ0OPT0) の設定

TQ0OPT0レジスタは、次のように設定してください。

TQ0OPT0レジスタ = 00H

TQ0OPT0		アドレス : FFFFF5C5H							
	7	6	5	4	3	2	1	0	
初期値	0	0	0	0	0	0	0	0	
ビット名	TQ0CCS3	TQ0CCS2	TQ0CCS1	TQ0CCS0	0	TQ0CMS	TQ0CUF	TQ0OVF	
設定値	0	0	0	0	0	0	0	0	

TQ0CCSm	TQ0CCRmレジスタのキャプチャ/コンペア選択 (m = 0-3)
0	コンペア・レジスタに選択

TQ0CMS	コンペア・レジスタの書き換えモード選択
0	一斉書き換えモード指定 (転送動作指定)

TQ0CUF	タイマQ0のアップ・カウント/ダウン・カウント・フラグ
0	タイマQ0がアップ・カウント中

TQ0OVF	TMQ0のオーバフロー・フラグ
リセット (0)	TQ0OVFビットへの0書き込みまたはTQ0CTL0.TQ0CEビット = 0

注意 ビット3には、必ず0を設定してください。

(26) TMQ0キャプチャ/コンペア・レジスタ0 (TQ0CCR0) の設定

TQ0CCR0レジスタは、次のように設定してください。

TQ0CCR0レジスタ = 031FH

TQ0CCR0		アドレス : FFFFF5C6H															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
ビット名	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	
設定値	0	0	0	0	0	0	1	1	0	0	0	1	1	1	1	1	

コンペア・レジスタに値を設定	
50 μ s , 799カウント	

(27) TMQ0キャプチャ/コンペア・レジスタ1 (TQ0CCR1) の設定

TQ0CCR1レジスタは、次のように設定してください。

TQ0CCR1レジスタ = 0320H

TQ0CCR1	アドレス : FFFFF5C8H															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ビット名	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
設定値	0	0	0	0	0	0	1	1	0	0	1	0	0	0	0	0
コンペア・レジスタに値を設定																
800カウント																

(28) TMQ0キャプチャ/コンペア・レジスタ2 (TQ0CCR2) の設定

TQ0CCR2レジスタは、次のように設定してください。

TQ0CCR2レジスタ = 0320H

TQ0CCR2	アドレス : FFFFF5CAH															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ビット名	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
設定値	0	0	0	0	0	0	1	1	0	0	1	0	0	0	0	0
コンペア・レジスタに値を設定																
800カウント																

(29) TMQ0キャプチャ/コンペア・レジスタ3 (TQ0CCR3) の設定

TQ0CCR3レジスタは、次のように設定してください。

TQ0CCR3レジスタ = 0320H

TQ0CCR3	アドレス : FFFFF5CCH															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ビット名	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
設定値	0	0	0	0	0	0	1	1	0	0	1	0	0	0	0	0
コンペア・レジスタに値を設定																
800カウント																

(30) TMQ0オプション・レジスタ1 (TQ0OPT1) の設定

TQ0OPT1レジスタは、次のように設定してください。

TQ0OPT1レジスタ = 40H

TQ0OPT1	アドレス : FFFFF5E0H							
	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	TQ0ICE	TQ0IOE	0	TQ0ID4	TQ0ID3	TQ0ID2	TQ0ID1	TQ0ID0
設定値	0	1	0	0	0	0	0	0
TQ0ICE	山割り込み (INTTQ0CC0信号) 許可							
0	INTTQ0CC0信号を使用しない (割り込み間引きのカウント信号としない)							
TQ0IOE	谷割り込み (INTTQ0OV信号) 許可							
1	INTTQ0OV信号を使用する (割り込み間引きのカウント信号とする)							
TQ0ID4	TQ0ID3	TQ0ID2	TQ0ID1	TQ0ID0	割り込み回数の選択			
0	0	0	0	0	間引きなし (すべての割り込みを出力)			

(31) TMQ0オプション・レジスタ2 (TQ0OPT2) の設定

TQ0OPT2レジスタは、次のように設定してください。

TQ0OPT2レジスタ = 84H

TQ0OPT2		アドレス : FFFF5E1H							
		7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0
ビット名		TQ0RDE	TQ0DTM	TQ0ATM03	TQ0ATM02	TQ0AT03	TQ0AT02	TQ0AT01	TQ0AT00
設定値		1	0	0	0	0	1	0	0
TQ0RDE		転送間引き許可							
	1	TQ0OPT1レジスタで設定した割り込み間引きと同じ間隔で転送を間引く							
TQ0DTM		デッド・タイム・カウンタ動作モード選択 (m = 1-3)							
	0	通常のアップ・カウントを行い、TMQ0のTOQ0m出力が狭間隔 (TOQ0m出力幅 < デッド・タイム幅) の場合は、デッド・タイム・カウンタをクリアし再カウントを行う。							
TQ0ATM03		TQ0ATM03モード選択							
	0	INTTP0CC1割り込みのA/Dトリガ信号 (TQTADT00) をアップ・カウント時に出力							
TQ0ATM02		TQ0ATM02モード選択							
	0	INTTP0CC0割り込みのA/Dトリガ信号 (TQTADT00) をアップ・カウント時に出力							
TQ0AT03		A/Dトリガ出力制御3							
	0	INTTP0CC1割り込みのA/Dトリガ信号 (TQTADT00) の出力禁止							
TQ0AT02		A/Dトリガ出力制御2							
	1	INTTP0CC0割り込みのA/Dトリガ信号 (TQTADT00) の出力許可							
TQ0AT01		A/Dトリガ出力制御1							
	0	INTTQ0CC0 (山割り込み) のA/Dトリガ信号 (TQTADT00) の出力禁止							
TQ0AT00		A/Dトリガ出力制御0							
	0	INTTQ0OV (谷割り込み) のA/Dトリガ信号 (TQTADT00) の出力禁止							

(32) TMQ0オプション・レジスタ3 (TQ0OPT3) の設定

TQ0OPT3レジスタは、次のように設定してください。

TQ0OPT3レジスタ = 00H

TQ0OPT3		アドレス : FFFFF5E3H							
	7	6	5	4	3	2	1	0	
初期値	0	0	0	0	0	0	0	0	
ビット名	0	0	TQ0ATM13	TQ0ATM12	TQ0AT13	TQ0AT12	TQ0AT11	TQ0AT10	
設定値	0	0	0	0	0	0	0	0	

TQ0ATM13	TQ0ATM13モード選択
0	INTTP0CC1割り込みのA/Dトリガ信号 (TQTADT01) をアップ・カウント時に出力

TQ0ATM12	TQ0ATM12モード選択
0	INTTP0CC0割り込みのA/Dトリガ信号 (TQTADT01) をアップ・カウント時に出力

TQ0AT13	A/Dトリガ出力制御3
0	INTTP0CC1割り込みのA/Dトリガ信号 (TQTADT01) の出力禁止

TQ0AT12	A/Dトリガ出力制御2
0	INTTP0CC0割り込みのA/Dトリガ信号 (TQTADT01) の出力禁止

TQ0AT11	A/Dトリガ出力制御1
0	INTTQ0CC0 (山割り込み) のA/Dトリガ信号 (TQTADT01) の出力禁止

TQ0AT10	A/Dトリガ出力制御0
0	INTTQ0OV (谷割り込み) のA/Dトリガ信号 (TQTADT01) の出力禁止

(33) TMQ0/O制御レジスタ3 (TQ0IOC3) の設定

TQ0IOC3レジスタは、次のように設定してください。

TQ0IOC3レジスタ = FCH

TQ0IOC3		アドレス : FFFFF5E2H							
		7	6	5	4	3	2	1	0
初期値		1	0	1	0	1	0	0	0
ビット名		TQ0OLB3	TQ0OEB3	TQ0OLB2	TQ0OEB2	TQ0OLB1	TQ0OEB1	0	0
設定値		1	1	1	1	1	1	0	0

TQ0OLBm	TOQ0Bm端子出力レベルの設定 (m = 1-3)
1	TOQ0Bm端子出力反転許可

TQ0OEBm	TOQ0Bm端子出力の設定 (m = 1-3)
1	TOQ0Bm端子出力許可

(34) TMQ0デッド・タイム・コンペア・レジスタ (TQ0DTC) の設定

TQ0DTCレジスタは、次のように設定してください。

TQ0DTCレジスタ = 0080H

TQ0DTC		アドレス : FFFFF5E4H															
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
初期値		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ビット名		0	0	0	0	0	0	TQ0 DTC9	TQ0 DTC8	TQ0 DTC7	TQ0 DTC6	TQ0 DTC5	TQ0 DTC4	TQ0 DTC3	TQ0 DTC2	TQ0 DTC1	TQ0 DTC0
設定値		0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0

デッド・タイム値の指定	
4	μs

(35) ハイ・インピーダンス出力制御レジスタ00 (HZA0CTL0) の設定

HZA0CTL0レジスタは、次のように設定してください。

HZA0CTL0レジスタ = 80H/88H

HZA0CTL0		アドレス : FFFF5F0H						
	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	HZA0DCE0	HZA0DCM0	HZA0DCN0	HZA0DCP0	HZA0DCT0	HZA0DCC0	0	HZA0DCF0
設定値	1	0	0	0	0/1	0	0	0

HZA0DCE0	ハイ・インピーダンス出力の制御
1	ハイ・インピーダンス出力制御動作許可

HZA0DCM0	HZA0DCC0ビットによるハイ・インピーダンス解除の条件
0	TOQ0OFF端子入力に関係なく、HZA0DCC0ビットの設定が有効

HZA0DCN0	HZA0DCP0	TOQ0OFF端子の入力エッジ指定
0	0	有効エッジなし (TOQ0OFF端子入力によるHZA0DCF0ビットのセット禁止)

HZA0DCT0	ハイ・インピーダンス出力トリガ・ビット
0	非動作
1	ソフトウェアで対象端子をハイ・インピーダンスにして、HZA0DCF0ビットがセット(1)されます。

HZA0DCC0	ハイ・インピーダンス出力制御クリア・ビット
0	非動作

HZA0DCF0	ハイ・インピーダンス出力状態フラグ
0	対象端子の出力が可能状態であることを示します。 <ul style="list-style-type: none"> ・ HZA0DCE0ビット = 0によりクリア(0)されます。 ・ HZA0DCC0ビット = 1によりクリア(0)されます。

(36) A/Dコンバータ_nモード・レジスタ0 (ADAnM0) の設定

ADAnM0レジスタは、次のように設定してください。

ADAnM0レジスタ = 22H/A2H

ADAnM0 (n = 0, 1)	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	ADAnCE	0	ADAnMD1	ADAnMD0	ADAnETS1	ADAnETS0	ADAnTMD	ADAnEF
設定値	0/1	0	1	0	0	0	1	0

アドレス : ADA0M0 FFFFF200H, ADA1M0 FFFFF220H

ADAnCE	A/D変換動作の制御	
0	変換動作停止	
1	変換動作許可	

ADAnMD1	ADAnMD0	動作モードの指定
1	0	ワンショット・セレクト・モード

ADAnETS1	ADAnETS0	外部トリガ (ADTRG _n) の有効エッジの指定
0	0	エッジ検出なし (外部トリガ無効)

ADAnTMD	トリガ・モードの指定
1	ハードウェア・トリガ・モード

ADAnEF	A/Dコンバータ _n のステータス
0	A/D変換停止中

(37) A/Dコンバータ_nモード・レジスタ1 (ADAnM1) の設定

ADAnM1レジスタは、次のように設定してください。

ADAnM1レジスタ = 01H

ADAnM1 (n = 0, 1)	アドレス : ADA0M1 FFFFF201H, ADA1M1 FFFFF221H							
	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	0	0	0	0	0	0	ADAnFR1	ADAnFR0
設定値	0	0	0	0	0	0	0	1

ADAnFR1	ADAnFR0	変換クロック数の指定
0	1	1.94 μ s

注意 ビット2-7には、必ず0を設定してください。

(38) A/Dコンバータ_nチャンネル指定レジスタ (ADAnS) の設定

ADAnSレジスタは、次のように設定してください。

ADAnSレジスタ = 00H

ADAnS (n = 0, 1)	アドレス : ADA0S FFFFF202H, ADA1S FFFFF222H							
	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	0	0	0	0	0	ADAnS2	ADAnS1	ADAnS0
設定値	0	0	0	0	0	0	0	0

ADAnS2	ADAnS1	ADAnS0	セレクト・モード
0	0	0	ANIn0

注意 ビット3-7には、必ず0を設定してください。

(39) A/Dコンバータ_nモード・レジスタ2 (ADAnM2) の設定

ADAnM2レジスタは、次のように設定してください。

ADAnM2レジスタ = 01H

ADAnM2 (n = 0, 1)	アドレス : ADA0M2 FFFFFFF203H, ADA1M2 FFFFFFF223H							
	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	ADAnBS	0	0	0	0	0	ADAnTMD1	ADAnTMD0
設定値	0	0	0	0	0	0	0	1

ADAnBS	バッファ・モードの指定
0	1バッファ・モード

ADAnTMD1	ADAnTMD0	ハードウェア・トリガ・モードの指定
0	1	タイマ・トリガ・モード0

(40) オペアンプ_n制御レジスタ0 (OPnCTL0) の設定

OPnCTL0レジスタは、次のように設定してください。

OPnCTL0レジスタ = 00H

OPnCTL0 (n = 0, 1)	アドレス : OP0CTL0 FFFFFFF260H, OP1CTL0 FFFFFFF268H							
	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	0	OPnOEN2	OPnOEN1	OPnOEN0	0	0	0	OPnGA0
設定値	0	0	0	0	0	0	0	0

OPnOEN2	オペアンプ2の動作制御
0	動作禁止

OPnOEN1	オペアンプ1の動作制御
0	動作禁止

OPnOEN0	オペアンプ0の動作制御
0	動作禁止

OPnGA0	オペアンプのゲイン指定
0	2.5倍

注意 ビット1-3, 7には、必ず0を設定してください。

(41) オペアンプ_n制御レジスタ1 (OPnCTL1) の設定

OPnCTL1レジスタは、次のように設定してください。

OPnCTL1レジスタ = 00H

OPnCTL1 (n = 0, 1)	アドレス : OP0CTL1 FFFFFFF261H, OP1CTL1 FFFFFFF269H							
	7	6	5	4	3	2	1	0
初期値	0	0	0	0	0	0	0	0
ビット名	0	OPnCEN2	OPnCEN1	OPnCEN0	0	0	0	OPnCMP
設定値	0	0	0	0	0	0	0	0

OPnCEN2	コンパレータ2の動作制御
0	動作禁止

OPnCEN1	コンパレータ1の動作制御
0	動作禁止

OPnCEN0	コンパレータ0の動作制御
0	動作禁止

OPnCMP	コンパレータ出力のステータス
0	コンパレータ出力 = 0 (過電圧検出なし)

(42) 割り込み制御レジスタ (ADnIC) の設定

ADnICレジスタは、次のように設定してください。

ADnICレジスタ = 04H

ADnIC		アドレス : AD0IC FFFFF180H, AD1IC FFFFF182H						
	7	6	5	4	3	2	1	0
初期値	0	1	0	0	0	1	1	1
ビット名	ADnIF	ADnMK	0	0	0	ADnPR2	ADnPR1	ADnPR0
設定値	0	0	0	0	0	1	0	0

ADnIF	割り込み要求フラグ ^注
0	割り込み要求信号なし

ADnMK	割り込みマスク・フラグ
0	割り込み処理を許可

ADnPR2	ADnPR1	ADnPR0	割り込み優先順位指定ビット
1	0	0	レベル4を指定

注 割り込み要求信号が受け付けられるとハードウェアにより自動的にリセットされません。

(43) 割り込み制御レジスタ (TQ0OVIC) の設定

TQ0OVICレジスタは、次のように設定してください。

TQ0OVICレジスタ = 01H

TQ0OVIC		アドレス : FFFFF124H						
	7	6	5	4	3	2	1	0
初期値	0	1	0	0	0	1	1	1
ビット名	TQ0OVIF	TQ0VMK	0	0	0	TQ0VPR2	TQ0VPR1	TQ0VPR0
設定値	0	0	0	0	0	0	0	1

TQ0OVIF	割り込み要求フラグ ^注
0	割り込み要求信号なし

TQ0VMK	割り込みマスク・フラグ
0	割り込み処理を許可

TQ0VPR2	TQ0VPR1	TQ0VPR0	割り込み優先順位指定ビット
0	0	1	レベル1を指定

注 割り込み要求信号が受け付けられるとハードウェアにより自動的にリセットされません。

(44) 割り込みマスク・レジスタ0 (IMR0) の設定

IMR0レジスタは、次のように設定してください。

IMR0レジスタ = FBFFH

(1/2)

IMR0 (IMR0H/IMR0L)		アドレス :IMR0 FFFFF100H IMR0L FFFFF100H, IMR0H FFFFF101H															
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
初期値		1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
ビット名		TQ1 OVMK	TQ0 CCMK3	TQ0 CCMK2	TQ0 CCMK1	TQ0 CCMK0	OV MK0	CMP MK1	CMP MK0	PMK7	PMK6	PMK5	PMK4	PMK3	PMK2	PMK1	PMK0
設定値		1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1
TQ1OVMK		割り込みマスク・フラグの設定															
		1	INTTQ1OV割り込み処理を禁止														
TQ0CCMK3		割り込みマスク・フラグの設定															
		1	INTTQ0CC3割り込み処理を禁止														
TQ0CCMK2		割り込みマスク・フラグの設定															
		1	INTTQ0CC2割り込み処理を禁止														
TQ0CCMK1		割り込みマスク・フラグの設定															
		1	INTTQ0CC1割り込み処理を禁止														
TQ0CCMK0		割り込みマスク・フラグの設定															
		1	INTTQ0CC0割り込み処理を禁止														
TQ0OVMK		割り込みマスク・フラグの設定															
		0	INTTQ0OV割り込み処理を許可														
CMPMK1		割り込みマスク・フラグの設定															
		1	INTCMP1割り込み処理を禁止														
CMPMK0		割り込みマスク・フラグの設定															
		1	INTCMP0割り込み処理を禁止														
PMK7		割り込みマスク・フラグの設定															
		1	INTP7割り込み処理を禁止														
PMK6		割り込みマスク・フラグの設定															
		1	INTP6割り込み処理を禁止														
PMK5		割り込みマスク・フラグの設定															
		1	INTP5割り込み処理を禁止														

PMK4	割り込みマスク・フラグの設定
1	INTP4割り込み処理を禁止

PMK3	割り込みマスク・フラグの設定
1	INTP3割り込み処理を禁止

PMK2	割り込みマスク・フラグの設定
1	INTP2割り込み処理を禁止

PMK1	割り込みマスク・フラグの設定
1	INTP1割り込み処理を禁止

PMK0	割り込みマスク・フラグの設定
1	INTP0割り込み処理を禁止

(45) 割り込みマスク・レジスタ3 (IMR3) の設定

IMR3レジスタは、次のように設定してください。

IMR3レジスタ = FCFFH

(1/2)

IMR3 (IMR3H/IMR3L)		アドレス :IMR3 FFFFF106H IMR3L FFFFF106H, IMR3H FFFFF107H															
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
初期値		1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
ビット名		1	1	1	1	TM0EQMK0	AD2MK	AD1MK	AD0MK	CB1TMK	CB1RMK	CB1REMK	UA1TMK	UA1RMK	UA1REMK	CB0TMK	CB0RMK
設定値		1	1	1	1	1	0	0	1	1	1	1	1	1	1	1	1

TM0EQMK0	割り込みマスク・フラグの設定
1	INTTM0EQ0割り込み処理を禁止

AD2MK	割り込みマスク・フラグの設定
1	INTAD2割り込み処理を禁止

AD1MK	割り込みマスク・フラグの設定
0	INTAD1割り込み処理を許可

AD0MK	割り込みマスク・フラグの設定
0	INTAD0割り込み処理を許可

CB1TMK	割り込みマスク・フラグの設定
1	INTCB1T割り込み処理を禁止

CB1RMK	割り込みマスク・フラグの設定
1	INTCB1R割り込み処理を禁止

CB1REMK	割り込みマスク・フラグの設定
1	INTCB1RE割り込み処理を禁止

UA1TMK	割り込みマスク・フラグの設定
1	INTUA1T割り込み処理を禁止

UA1RMK	割り込みマスク・フラグの設定
1	INTUA1R割り込み処理を禁止

UA1REMK	割り込みマスク・フラグの設定
1	INTUA1RE割り込み処理を禁止

CB0TMK	割り込みマスク・フラグの設定
1	INTCB0T割り込み処理を禁止

CB0RMK	割り込みマスク・フラグの設定
1	INTCB0R割り込み処理を禁止

第3章 プログラム構成

3相PWMドライバのプログラム構成について説明します。PWMパルスの設定についてはユーザで行ってください。

3.1 3相PWMドライバの構成

次に3相PWMドライバの構成について示します。

図3 - 1 3相PWMドライバ構成図 (1/2)

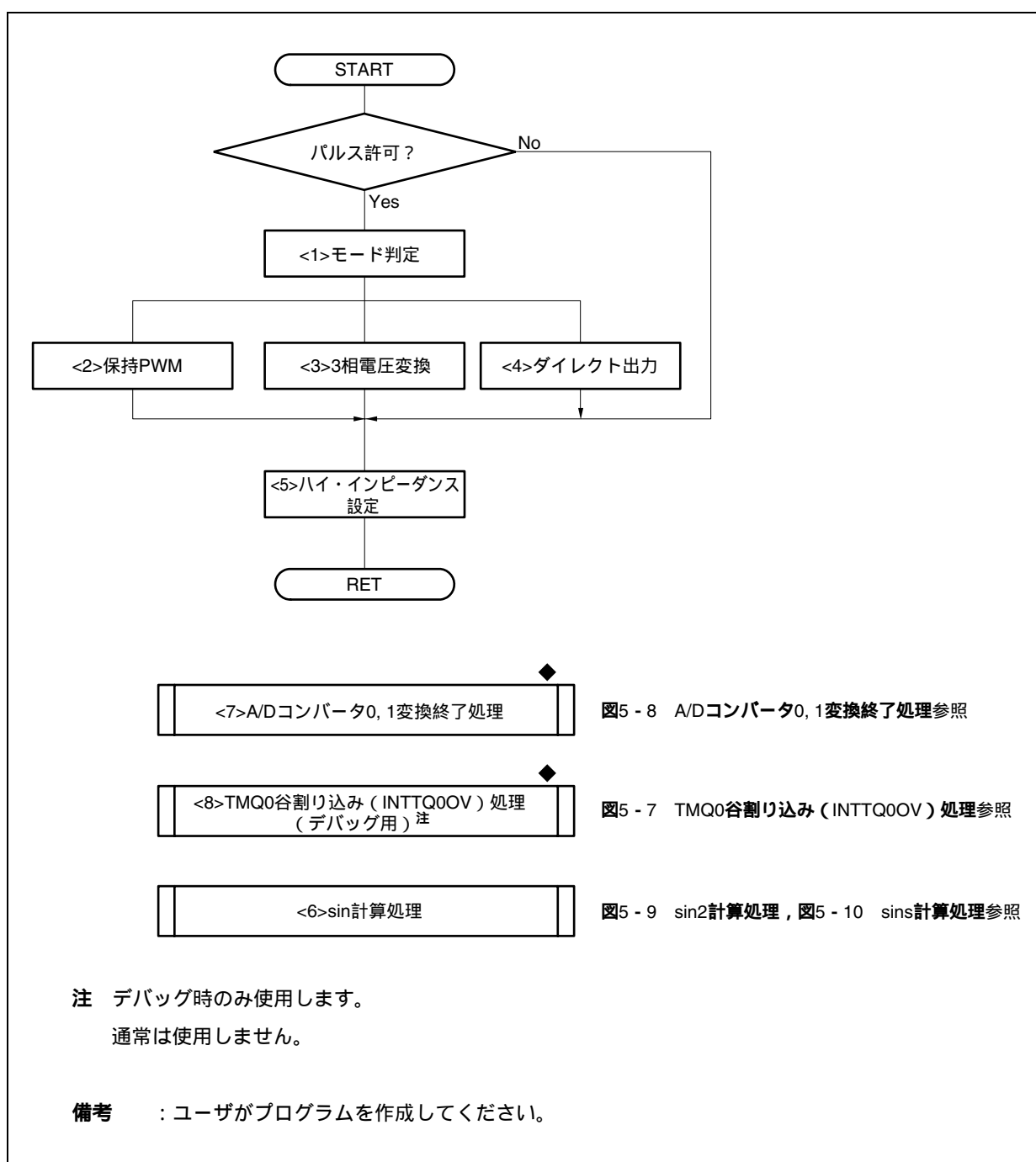


図3 - 1 3相PWMドライバ構成図 (2/2)

<1>	モード判定	: 3相PWMドライバの動作モードを判定します。
<2>	保持PWM	: 出力ロック・モード時は, 前回3相PWMドライバで設定したPWMデューティ比をセットします。
<3>	3相電圧変換	: dq変換モード時に3相電圧変換処理を行います。
<4>	ダイレクト出力	: U相, V相, W相の値を個別に設定します。
<5>	ハイ・インピーダンス設定	: U相, \bar{U} 相, V相, \bar{V} 相, W相, \bar{W} 相端子のポート状態をハイ・インピーダンス状態 / PWM出力状態に切り替えます。
<6>	sin計算処理	: テイラー展開によるsin計算です。<3>によりCALLされます。
<7>	A/Dコンバータ0, 1変換終了処理	: A/Dコンバータ0, 1の変換終了後に発生する割り込み処理です。
<8>	TMQ0谷割り込み (INTTQ0OV) 処理	: TMQ0谷割り込み (INTTQ0OV) 処理です。 デバッグ時に使用します。

3.2 グローバル変数

3相PWMドライバで使用するグローバル変数を次に示します。

表3 - 1 グローバル変数

シンボル	番号	型	用途	設定値
bk_hi_z	(1)	unsigned char	ハイ・インピーダンス状態の保持フラグ	0: PWM出力端子はハイ・インピーダンス状態 1: PWM出力端子はPWM出力可能
bk_phase_u	(2)	signed int	U相のデューティ比保持	0~800
bk_phase_v	(3)	signed int	V相のデューティ比保持	0~800
bk_phase_w	(4)	signed int	W相のデューティ比保持	0~800
test_pwm_mode	(5)	unsigned char	デバッグ用 (通常はコメント・アウト)	0: ダイレクト・モード 1: dq変換モード 2: 出力ロック・モード
test_pwm_flag	(6)	unsigned char	デバッグ用 (通常はコメント・アウト)	0: PWM出力禁止 1: PWM出力許可
test_value0	(7)	signed int	デバッグ用 (通常はコメント・アウト)	ダイレクト・モード時 : 0~800 dq変換モード時 : -400~400
test_value1	(8)	signed int	デバッグ用 (通常はコメント・アウト)	ダイレクト・モード時 : 0~800 dq変換モード時 : -400~400
test_value2	(9)	signed int	デバッグ用 (通常はコメント・アウト)	ダイレクト・モード時 : 0~800 dq変換モード時 : -400~400

[グローバル変数の説明]

(1) bk_hi_z

前回3相PWMドライバを駆動したときのPWM出力端子状態を保持します。

(2) bk_phase_u

出力ロック・モード時に前回3相PWMドライバを駆動したときのTQ0CCR1レジスタ設定値 (U相デューティ) を保持します。

(3) bk_phase_v

出力ロック・モード時に前回3相PWMドライバを駆動したときのTQ0CCR2レジスタ設定値 (V相デューティ) を保持します。

(4) bk_phase_w

出力ロック・モード時に前回3相PWMドライバを駆動したときのTQ0CCR3レジスタ設定値 (W相デューティ) を保持します。

(5) test_pwm_mode

3相PWMドライバのデバッグ時に使用しているRAM領域です。tmp_zero()関数内でpwm関数にpwm_modeを指定します。通常はコメント・アウトです。

(6) test_pwm_flag

3相PWMドライバのデバッグ時に使用しているRAM領域です。tmp_zero()関数内でpwm関数にpwm_flagを指定します。通常はコメント・アウトです。

(7) test_value0

3相PWMドライバのデバッグ時に使用しているRAM領域です。tmp_zero()関数内でpwm関数にvalue0を指定します。通常はコメント・アウトです。

(8) test_value1

3相PWMドライバのデバッグ時に使用しているRAM領域です。tmp_zero()関数内でpwm関数にvalue1を指定します。通常はコメント・アウトです。

(9) test_value2

3相PWMドライバのデバッグ時に使用しているRAM領域です。tmp_zero()関数内でpwm関数にvalue2を指定します。通常はコメント・アウトです。

3.3 定数定義

3相PWMドライバで使用する定数を次に示します。

表3 - 2 定数一覧

シンボル	番 号	用 途	定 数
MAXPULSE	(1)	モータ回転角度の分解能	10000
SGETA	(2)	sinゲタ定数	14
CARRIERPULSE	(3)	キャリア周波数 (TQ0CCR0レジスタ設定値)	799

[定数の説明]

(1) MAXPULSE

モータ回転角度の分解能を示します。sin²関数で使用します。
0° - 360° を10000分解で表します。

(2) SGETA

sins関数でのゲタ定数です。

(3) CARRIERPULSE

キャリア周波数設定値です。
TMQ0カウント・クロック周期は次の計算式で算出できます。

$$\text{TMQ0カウント} \cdot \text{クロック周期} = \frac{2}{f_{xx}}$$

備考 f_{xx} : 周辺クロック

キャリア周期は次の計算式で算出できます。

$$\text{キャリア周期} = (\text{TQ0CCR0レジスタ設定値} + 1) \times 2 \times \text{TMQ0カウント} \cdot \text{クロック周期}$$

例 キャリア周波数を20 kHz (キャリア周期: 50 μ s), 周辺クロック (f_{xx}) を64 MHzとした場合のキャリア周波数設定値

$$\begin{aligned} \text{TQ0CCR0レジスタ設定値} &= \{ (\text{キャリア周期} \times f_{xx}) / (2 \times 2) \} - 1 \\ &= (50 \times 64) / 4 - 1 \\ &= 3200 / 4 - 1 \\ &= 800 - 1 \\ &= 799 \end{aligned}$$

したがってTQ0CCR0 = CARRIERPULSE = 799となります。

3.4 デッド・タイムの設定

デッド・タイムはTQ0DTCレジスタで設定し、次の計算式で算出します。

$$\text{デッド・タイム} = \text{TQ0DTCレジスタ設定値} \times \text{TMQ0カウント} \cdot \text{クロック周期}$$

例 デッド・タイムを4 μ s, 周辺クロック (f_{xx}) を64 MHzとした場合のTQ0DTCレジスタ設定値

$$\begin{aligned} \text{TQ0DTC} &= \text{デッド・タイム} \times f_{xx} / 2 \\ &= 4 \times 64 / 2 \\ &= 256 / 2 \\ &= 128 \end{aligned}$$

したがってTQ0DTC = 128となります。

3.5 PWMパルスの決定

U相, V相, W相のデューティ比とTQ0CCR1-TQ0CCR3レジスタの関係を次に示します。

(1) 上アーム相出力幅の算出

U相, V相, W相出力幅は次の計算式で算出します (デッド・タイム含む)。

$$\text{U相出力幅} = \{ (\text{TQ0CCR0} + 1 - \text{TQ0CCR1}) \times 2 - \text{TQ0DTC} \} \times \text{TMQ0カウント} \cdot \text{クロック周期}$$

$$\text{V相出力幅} = \{ (\text{TQ0CCR0} + 1 - \text{TQ0CCR2}) \times 2 - \text{TQ0DTC} \} \times \text{TMQ0カウント} \cdot \text{クロック周期}$$

$$\text{W相出力幅} = \{ (\text{TQ0CCR0} + 1 - \text{TQ0CCR3}) \times 2 - \text{TQ0DTC} \} \times \text{TMQ0カウント} \cdot \text{クロック周期}$$

(2) 下アーム相出力幅の算出

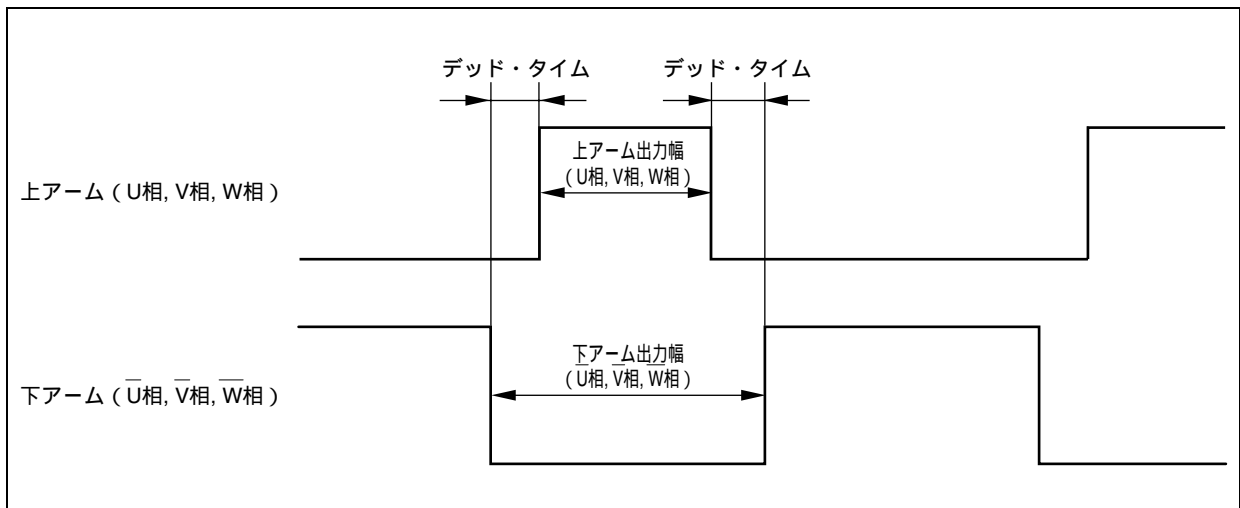
\bar{U} 相, \bar{V} 相, \bar{W} 相出力幅は次の計算式で算出します (デッド・タイム含む)。

$$\bar{U}\text{相出力幅} = \{ (TQ0CCR0 + 1 - TQ0CCR1) \times 2 + TQ0DTC \} \times TMQ0\text{カウント} \cdot \text{クロック周期}$$

$$\bar{V}\text{相出力幅} = \{ (TQ0CCR0 + 1 - TQ0CCR2) \times 2 + TQ0DTC \} \times TMQ0\text{カウント} \cdot \text{クロック周期}$$

$$\bar{W}\text{相出力幅} = \{ (TQ0CCR0 + 1 - TQ0CCR3) \times 2 + TQ0DTC \} \times TMQ0\text{カウント} \cdot \text{クロック周期}$$

図3 - 2 6相PWM出力モードのパルス算出



3.6 A/D変換

3.6.1 同調動作によるA/Dコンバータ0, 1の変換開始トリガ・タイミング

3相PWMドライバでは, TMQ0, TMQOP0, TMP0による同調動作を実現しており, そのためA/Dコンバータ0, 1の変換開始トリガ・タイミングを任意に設定できます。同調動作時のTMP0コンペアー一致タイミングはTMQ0の動作クロックと同調しているため, TMQ0カウント・クロック周期で計算します。

A/Dコンバータ0, 1の変換開始トリガ・タイミングは次の計算式で算出できます。

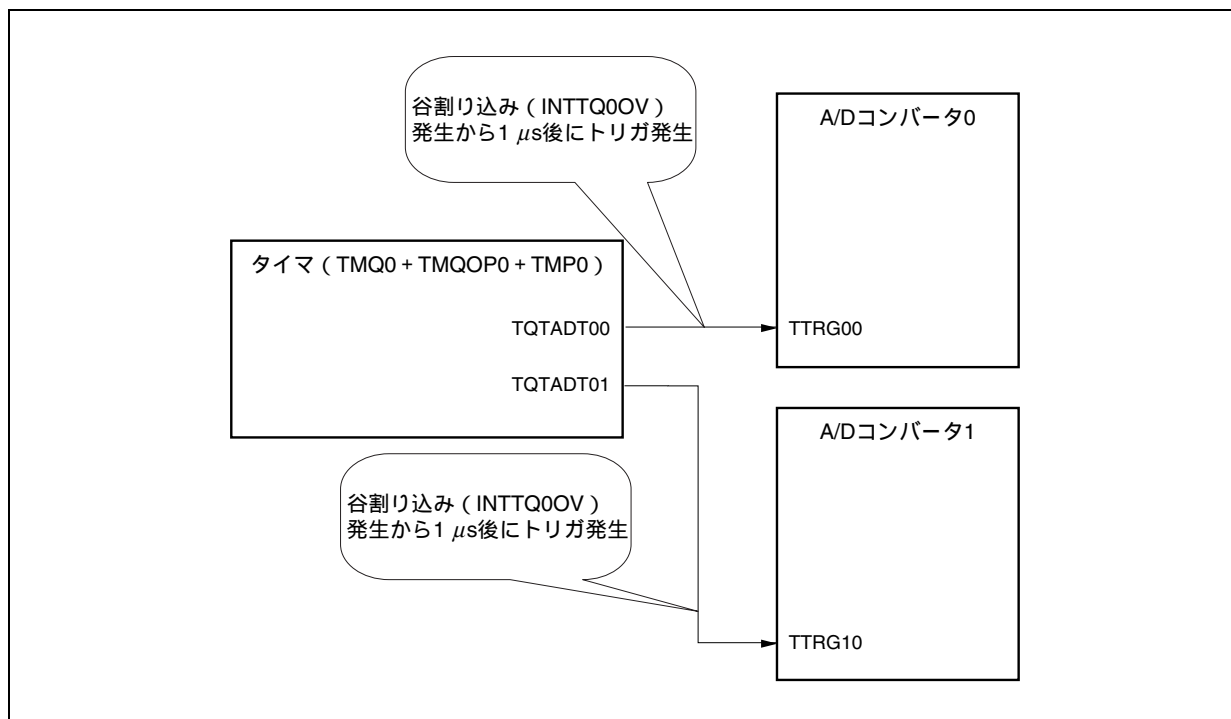
$$\text{A/Dコンバータnの変換開始トリガ・タイミング} = \text{TP0CCRn} \times \text{TMQ0カウント} \cdot \text{クロック周期}$$

備考 n = 0, 1

例 A/Dコンバータnの変換開始トリガ・タイミングをキャリア周期のTMQ0谷割り込み (INTTQ0OV) から1 μ s後, 周辺クロック (f_{xx}) を64 MHzとした場合のTMP0コンペアー一致タイミング

$$\begin{aligned} \text{TP0CCRnレジスタ設定値} &= (\text{A/Dコンバータnの変換開始トリガ・タイミング} \times f_{xx}) / 2 \\ &= (1 \times 64) / 2 \\ &= 32 \end{aligned}$$

図3-3 3相PWMドライバのA/Dコンバータ0, 1の変換開始トリガ・ソース



3相PWMドライバでは, A/Dコンバータ0, 1の変換開始トリガ・タイミングを同じにしています。各変換開始時間を変更する場合は上記の計算式に従ってTP0CCR0, TP0CCR1レジスタを設定してください。

3.6.2 A/D変換終了時間

3相PWMドライバでは、ADA0M1レジスタは次のように設定します。

```
ADA0M1 = 0x01;          /* A/D0変換クロック 124 (1.94 us) */
```

A/D変換クロック時間を124クロック，A/D変換終了時間を1.94 μ sとしています。

3.7 引き数

3相PWMドライバで使用する引き数を次に示します。

表3-3 引き数

シンボル	番号	型	用途	設定値
pwm_mode	(1)	unsigned char	3相PWMモード設定	0 : ダイレクト・モード 1 : dq変換モード 2 : 出力ロック・モード ^注
pwm_flag	(2)	unsigned char	PWM出力フラグ	0 : PWM出力禁止 (ハイ・インピーダンス状態) 1 : PWM出力許可 (PWM出力)
value0	(3)	signed int	設定値0	ダイレクト・モード時 : 0 ~ 800 dq変換モード時 : - 400 ~ 400
value1	(4)	signed int	設定値1	ダイレクト・モード時 : 0 ~ 800 dq変換モード時 : - 400 ~ 400
value2	(5)	signed int	設定値2	ダイレクト・モード時 : 0 ~ 800 dq変換モード時 : 0 ~ MAXPULSE

注 出力ロック・モードでは、パルス・デューティが大きいまま出力ロック状態にすると、IGBTドライブ回路が発熱、破損することがあります。そのため、パルス・デューティをシステム全体で十分考慮してから、出力ロック状態にしてください。

[引き数の説明]

(1) pwm_mode

3相PWMドライバのモードを設定します。

(2) pwm_flag

PWM出力端子の出力状況を設定します。

(3) value0

各モードでの設定値です。

ダイレクト・モード時 : U相出力幅です。0 ~ 800 (CARRIERPULSE + 1) の範囲で設定します。

dq変換モード時 : ベクトル演算で使用される3相電圧変換を行います。

dq変換ではd軸電流に相当します。

設定値は (- 400 ~ 400) です。^注

出力ロック・モード時 : なし。

出力ロック・モードでは使用しません。

備考 注の説明は次ページに記載しています。

(4) value1

各モードでの設定値です。

ダイレクト・モード時 : V相出力幅です。0 ~ 800 (CARRIERPULSE + 1) の範囲で設定します。

dq変換モード時 : ベクトル演算で使用する3相電圧変換を行います。

dq変換ではq軸電流に相当します。

設定値は (- 400 ~ 400) です。^注

出力ロック・モード時 : なし。

出力ロック・モードでは使用しません。

(5) value2

各モードでの設定値です。

ダイレクト・モード時 : W相出力幅です。0 ~ 800 (CARRIERPULSE + 1) の範囲で設定します。

dq変換モード時 : ベクトル演算で使用する3相電圧変換を行います。

dq変換では回転座標 (θ) に相当します。

設定値は (0 ~ MAXPULSE - 1) です。^注

出力ロック・モード時 : なし。

出力ロック・モードでは使用しません。

注 dq変換モードではd軸, q軸, 回転座標 (θ) によってはPWMパルス・デューティが100 %を超えることがあります。そのため, value0, value1, value2の値は十分に考慮してください。

第4章 ファイル構成

3相PWMドライバのファイル構成について説明します。

4.1 ファイル構成

3相PWMドライバは、次の10個のファイルによって構成されています。

(1) ソース・ファイル

main.c : MAIN処理
pt_unit.c : 3相PWMドライバ・ファイル
init.c : 初期化处理
common.c : 定数定義とグローバル変数宣言
sin2.c : sin計算処理

(2) インクルード・ファイル

common.h : common.cで定義されたグローバル変数をEXTERN命令によって他のファイルでもアクセスできるようにしたヘッダ・ファイルです。
ファイル分割によって定数定義やグローバル変数を他のファイルで使用する場合には、このヘッダ・ファイルを読み込んでください。
また、定数定義やグローバル変数を変更した場合には、common.cとcommon.hの両ファイルをユーザが変更してください。

(3) プロジェクト関連ファイル

libm.a : 数学ライブラリ^注
libc.a : 標準ライブラリ^注
ia4crt.s : 3相PWMドライバのスタートアップ・モジュール
ia4pwm.dir : 3相PWMドライバのリンク・ディレクティブ・ファイル

注 libm.aやlibc.aは、プロジェクト生成時にプロジェクト・マネージャが自動的に割り当てるライブラリです。

4.2 ソース・ファイル説明

ソース・ファイル名	関数名	説明
main.c	main()	MAIN処理です。3相PWMドライバでは、mainルーチン内には何も記載されていません。
	ad0_function()	A/Dコンバータ0の変換終了処理です。
	ad1_function()	A/Dコンバータ1の変換終了処理です。
	tmq_zero()	キャリア周期の割り込み処理です。
pt_unit.c	pwm()	3相PWM制御を行うドライバです。
	hi_z()	3相PWMの出力端子制御を行うドライバです。
init.c	hinit()	V850E/IA4(μ PD70F3186GC-8EU-A)の内蔵周辺I/Oイニシャル処理を行います。
	ainit()	3相PWMドライバで使用されているグローバル変数をイニシャルします。
common.c	-	定数定義、グローバル変数領域の宣言をします。
sin2.c	sin2()	sin計算を行います。
	sins()	sin計算を行います。

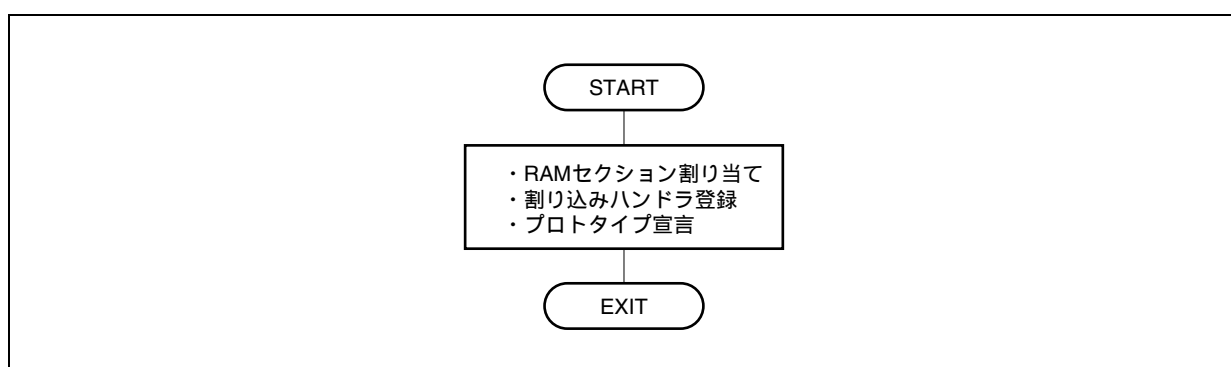
第5章 フロー・チャート

3相PWMドライバの各処理についてフロー・チャートで説明します。

5.1 イニシャル処理

次にイニシャル処理についてのフローを示します。

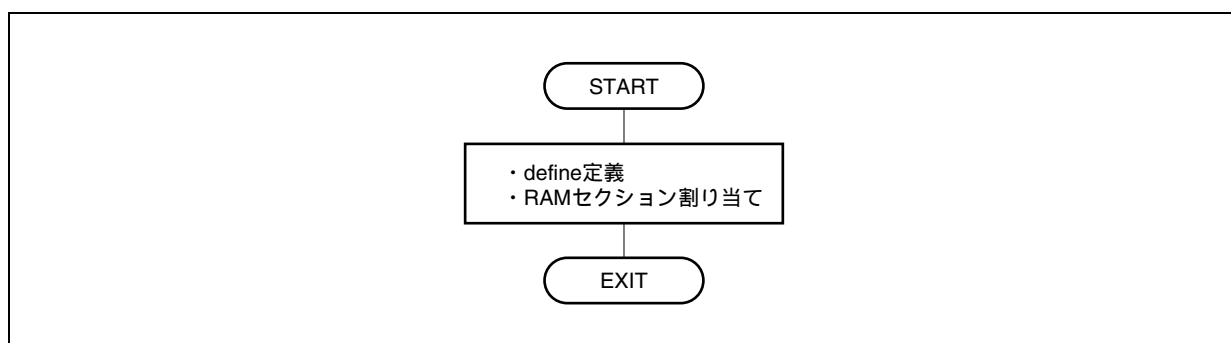
図5 - 1 イニシャル処理



5.2 グローバル変数処理 (common.c)

次にグローバル変数処理 (common.c) についてのフローを示します。

図5 - 2 グローバル変数処理 (common.c)

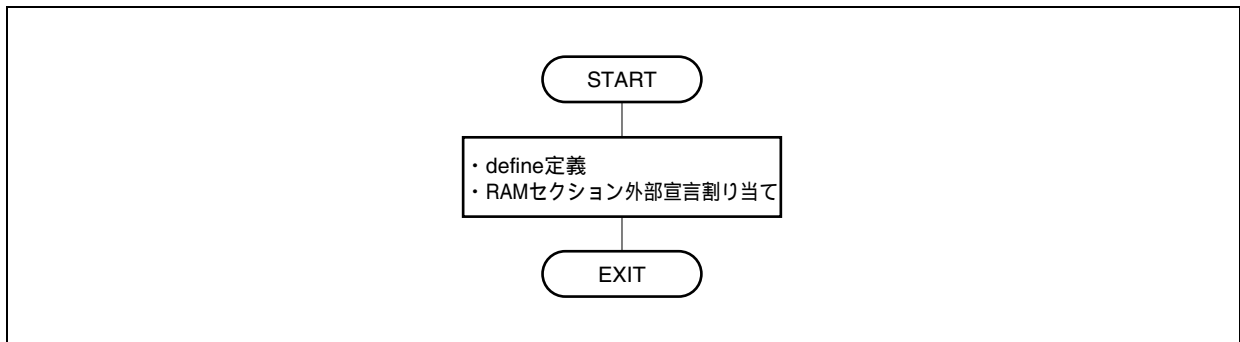


5.3 グローバル変数処理 (common.h)

common.hはEXTERN命令によって外部定義しています。common.hは, main.c, pt_unit.c, init.c, sin2.cから呼び込まれます。

次にグローバル変数処理 (common.h) についてのフローを示します。

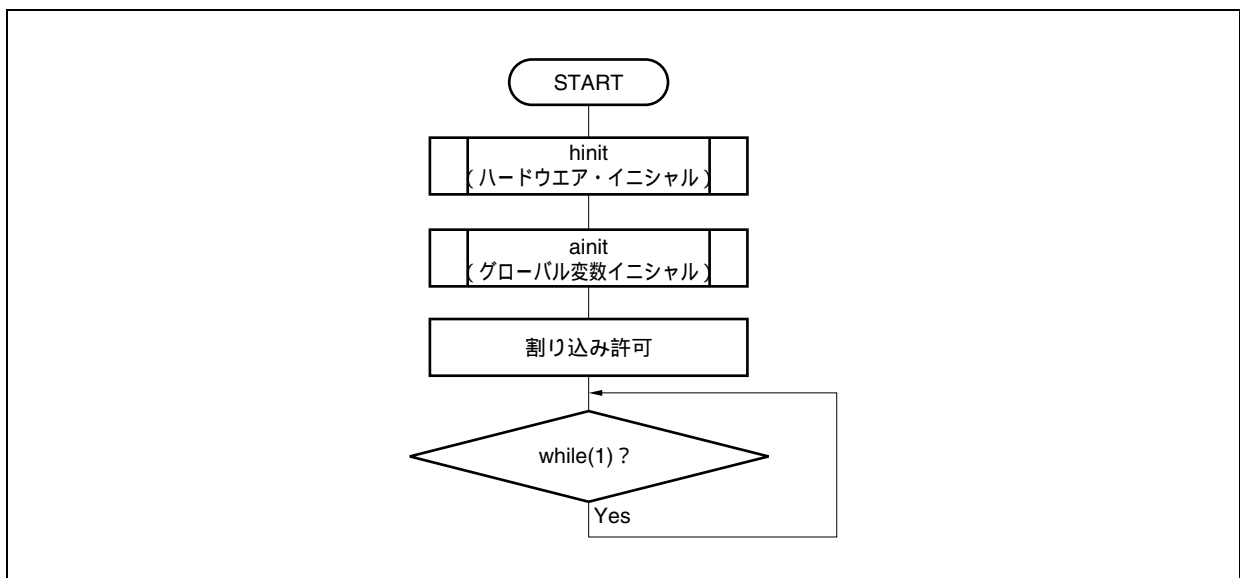
図5 - 3 グローバル変数処理 (common.h)



5.4 MAIN処理

MAIN処理では,3相PWMドライバのハードウェア・イニシャルやグローバル変数イニシャルの設定を行います。次にMAIN処理についてのフローを示します。

図5 - 4 MAIN処理

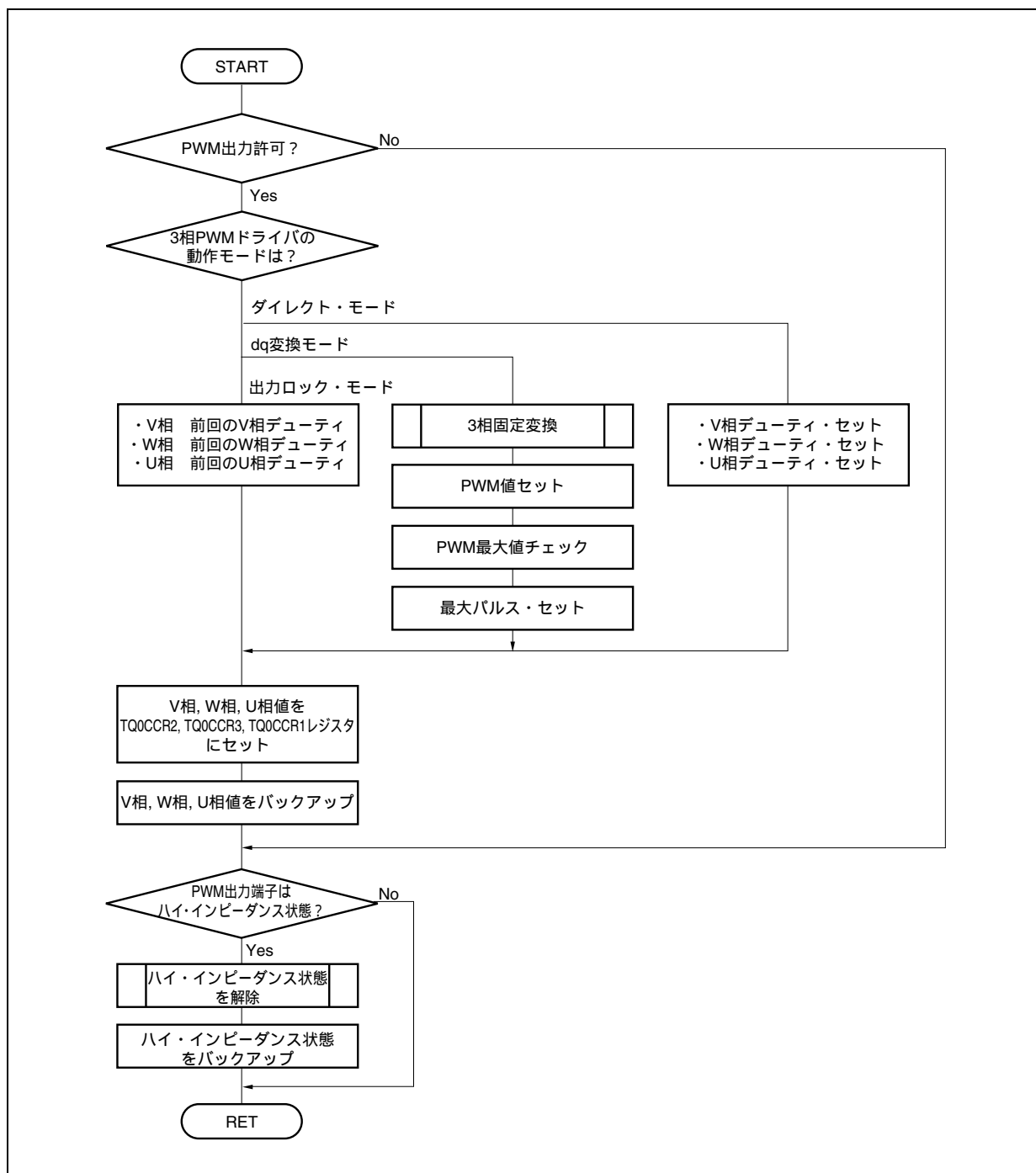


5.5 PWM処理

PWM処理方法としてダイレクト・モード，dq変換モード，出力ロック・モードの3種類があります。3相PWMドライバでは，TQ0CCR0-TQ0CCR3, TQ0OPT1, TP0CCR0, TP0CCR1レジスタはTQ0CCR1レジスタの書き込み後にTMQ0谷割り込み（INTTQ0OV）タイミングで一斉書き込みを行います。したがって，PWM処理でレジスタを設定する場合には必ずtmq_zero処理でCALLしてください（TQ0CCR1レジスタの書き込み後はTMQ0谷割り込み（INTTQ0OV）が発生するまで次のレジスタ書き込みは禁止です）。

次にPWM処理についてのフローを示します。

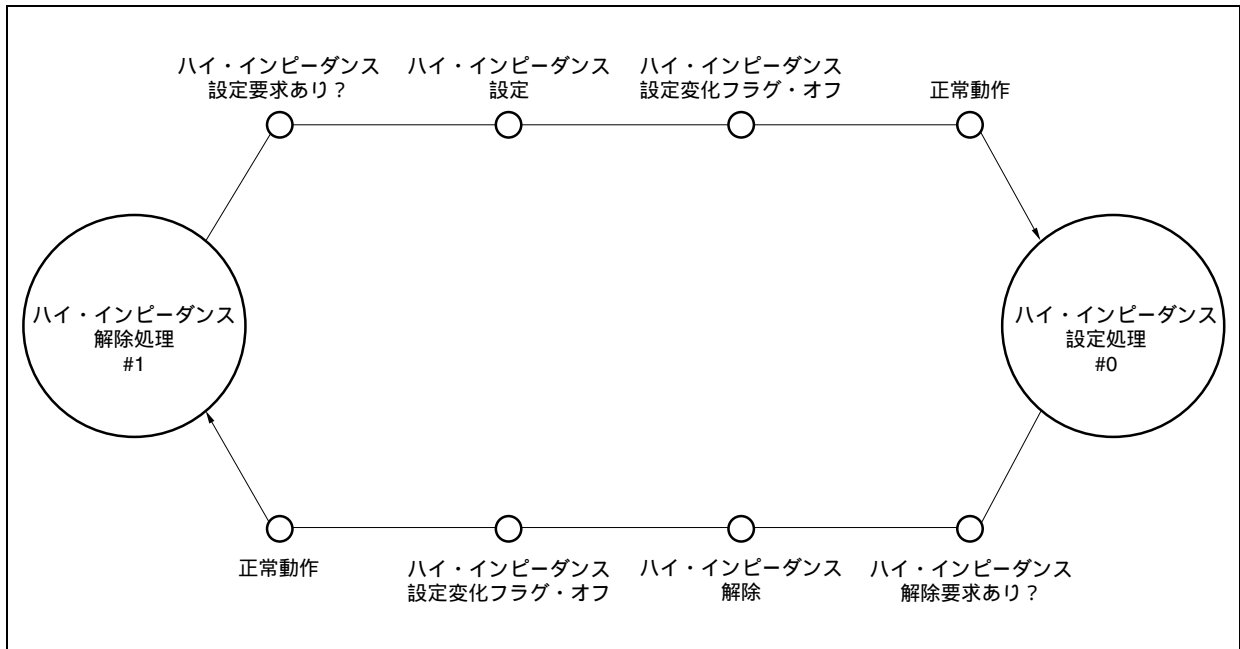
図5 - 5 PWM処理



5.6 ハイ・インピーダンス設定処理

次にハイ・インピーダンス設定処理についてのフローを示します。

図5-6 ハイ・インピーダンス設定処理



5.7 TMQ0谷割り込み (INTTQ0OV) 処理

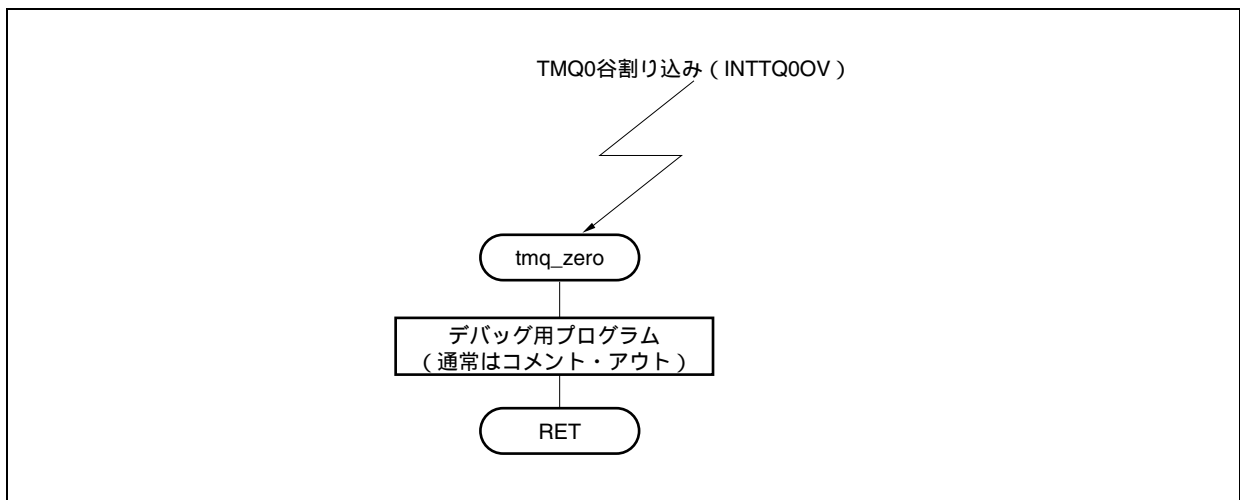
キャリア周期のTMQ0谷割り込み (INTTQ0OV) のときに発生する割り込み処理です。3相PWMドライバでは、デバッグ時のみ使用します。通常は使用しません。そのため、プログラム記述はコメント・アウトしています。

ユーザが3相PWMドライバを使用する場合には、デバッグ用プログラムは削除してください。

なお、TMQ0谷割り込み (INTTQ0OV) の割り込み優先順位レベルは、レベル1です。

次にTMQ0谷割り込み (INTTQ0OV) 処理についてのフローを示します。

図5-7 TMQ0谷割り込み (INTTQ0OV) 処理



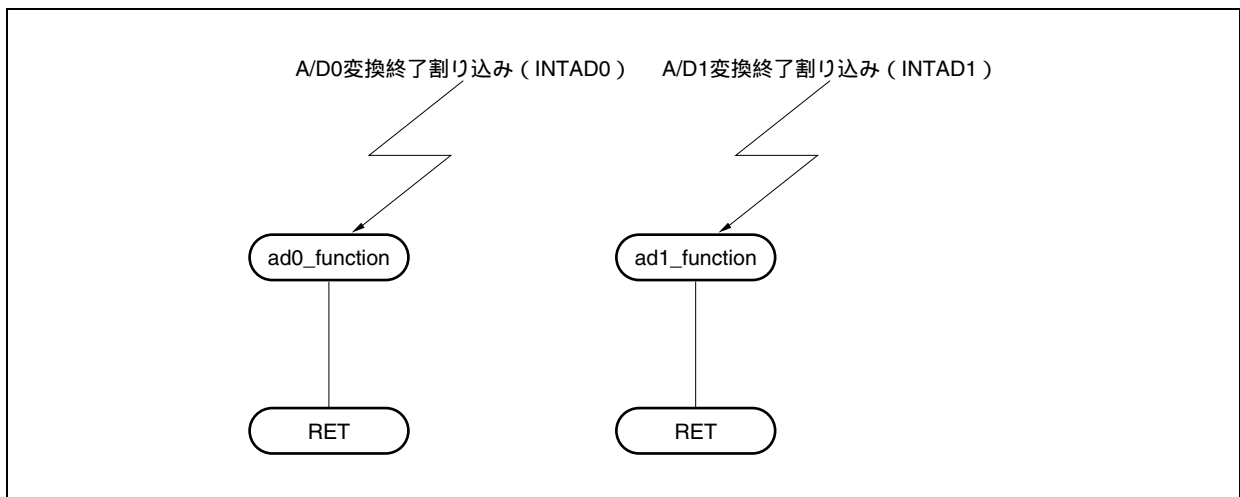
5.8 A/Dコンバータ0, 1変換終了処理

A/Dコンバータ0, 1の変換終了後に呼び出される関数です。3相PWMドライバでは、関数内に何もプログラムしていません。

なお、A/D_n変換終了割り込み (INTAD_n) の割り込み優先順位レベルは、レベル4です (n = 0, 1)。

次にA/Dコンバータ0, 1変換終了処理についてのフローを示します。

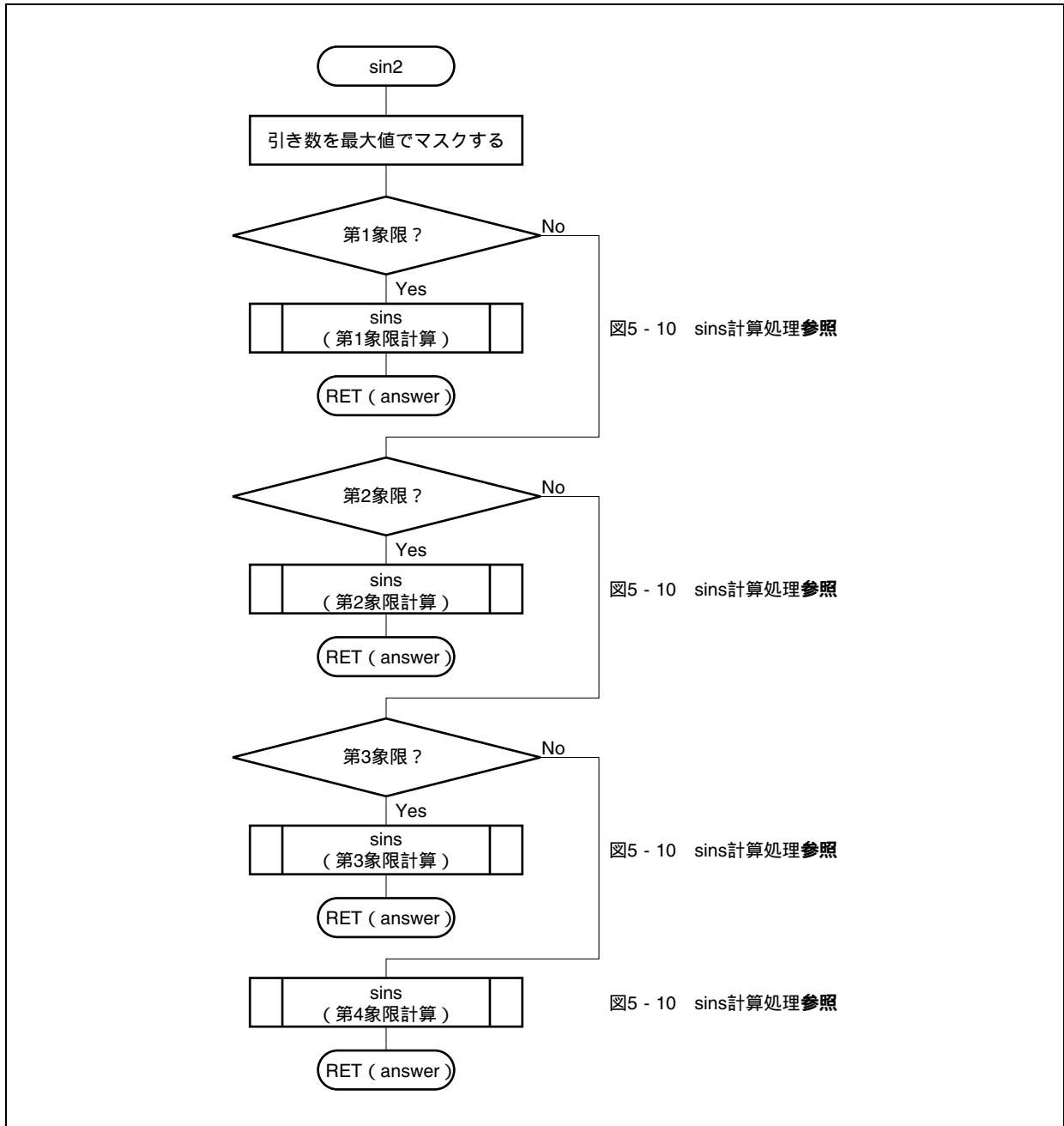
図5-8 A/Dコンバータ0, 1変換終了処理



5.9 sin2計算処理

テイラー展開によるsin計算を行う関数です。
次にsin2計算処理についてのフローを示します。

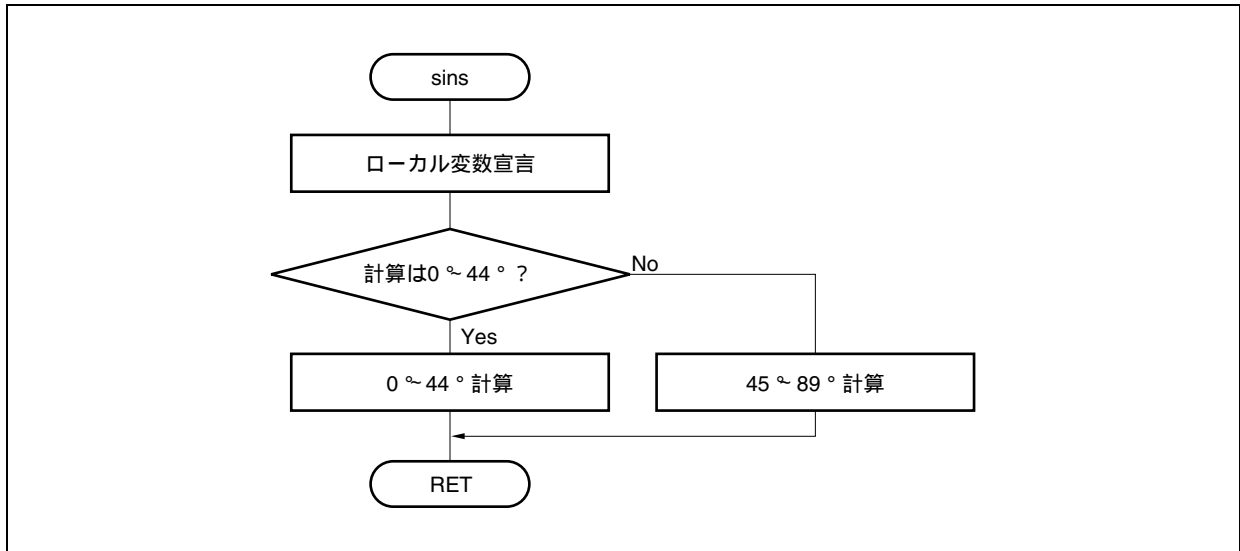
図5 - 9 sin2計算処理



5.10 sins計算処理

テイラー展開によるsin計算を行う関数です。sin2から呼び出されます。
次にsins計算処理についてのフローを示します。

図5 - 10 sins計算処理



第6章 設 定

6.1 3相PWMドライバの設定

3相PWMドライバの設定を次に示します。

表6 - 1 3相PWMドライバ設定表

項 目	設定値
マイコンの動作クロック	64 MHz (入力クロック : 8 MHz)
PWM出力端子	TOQ0T1-TOQ0T3, TOQ0B1-TOQ0B3
キャリア周波数	20 kHz
間引き率	1/1
デッド・タイム	4 μ s
ANI00のA/D変換開始トリガ・タイミング	キャリア周期のTMQ0谷割り込み (INTTQ0OV) から1 μ s後
ANI10のA/D変換開始トリガ・タイミング	キャリア周期のTMQ0谷割り込み (INTTQ0OV) から1 μ s後
ANI00のA/D変換終了時間	1.94 μ s
ANI10のA/D変換終了時間	1.94 μ s
ANI00のAD0変換終了割り込み (INTAD0) の割り込み優先順位レベル	レベル4
ANI10のAD1変換終了割り込み (INTAD1) の割り込み優先順位レベル	レベル4
A/Dコンバータ0, 1のパッファ・モード	1パッファ・モード
同調動作	あり

付録A モジュール間のインタフェース

次に3相PWMドライバのモジュール間のインタフェースを示します。

表A - 1 3相PWMドライバのモジュール間のインタフェース (1/2)

送信モジュール	インタフェース	タイプ	シンボル	説明	受信モジュール
main()	モード設定	B	pwm_mode	3相PWMモード設定用 0x00 : ダイレクト・モード 0x01 : dq変換モード 0x02 : 出力ロック・モード	pwm()
	出力許可	B	pwm_flag	PWM出力許可 0x00 : PWM出力端子をハイ・インピーダンス・モードに変更 0x01 : PWM出力端子をPWM出力モードに変更	
	セット0	W	value0	コントロール値0 ダイレクト・モード時 : U相デューティ (0 ~ 800) dq変換モード時 : d軸電流 (- 400 ~ 400)	
	セット1	W	value1	コントロール値1 ダイレクト・モード時 : V相デューティ (0 ~ 800) dq変換モード時 : q軸電流 (- 400 ~ 400)	
	セット2	W	value2	コントロール値2 ダイレクト・モード時 : W相デューティ (0 ~ 800) dq変換モード時 : ロータ回転位置 (0 ~ 9999)	
x	LW	x	sin2計算処理のx値を渡す。 0 ~ 9999	sin2()	

備考 B : Byte型

W : Word型

LW : Local Word型

表A - 1 3相PWMドライバのモジュール間のインタフェース (2/2)

送信モジュール	インタフェース	タイプ	シンボル	説明	受信モジュール
pwm()	pt_unit状態	W	pwm()出力	pwm処理後の状態を渡す。 0x00-0x03, 0xff : hi-z関数からの戻り値	main()
	x	LW	x	Sin2計算処理のx値を渡す。 0 ~ 9999	sin2()
	ハイ・インピーダンス・モード設定	B	hi_mode	ハイ・インピーダンス許可設定用 0x00 : ハイ・インピーダンス・モード 0x01 : ハイ・インピーダンス解除	hi_z()
	hi_zフラグ	B	hi_flag	ハイ・インピーダンス・モード設定変化フラグ 0x00 : ハイ・インピーダンス状態変更なし 0x01 : ハイ・インピーダンス状態変更許可	
Hi_z()	ハイ・インピーダンス状態	W	hi_z()出力	ハイ・インピーダンス処理後の状態を渡す。 0x00 : ハイ・インピーダンス状態 0x01 : ハイ・インピーダンス状態解除 0x02 : なし 0x03 : others mode	main() pwm()
sin2()	sin2answer	LW	sin2()出力	sin2計算結果を返す。 最大値 : 0x3fff 最小値 : 0xffffc001	main() pwm()
	x	LW	x	sins計算処理のx値を渡す。 0 ~ 2499	sins()
sins()	sinanswer	LW	sins	sins計算結果を表す	sin2()
				最大値 : 0x3fff	
				最小値 : 0xffffc001	

備考 B : Byte型

W : Word型

LW : Local Word型

【発行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

—— お問い合わせ先 ——

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係，技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00，午後 1:00～5:00)

電話 : 044-435-9494

E-mail : info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特約店へお申し付けください。
