

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

V850E/IA1TM, V850E/IA2TM

32ビット・シングルチップ・マイクロコンピュータ
ベクトル演算によるACモータ・インバータ制御編

V850E/IA1 :

μPD703116

μPD703116(A)

μPD703116(A1)

μPD70F3116

μPD70F3116(A)

μPD70F3116(A1)

V850E/IA2 :

μPD703114

μPD70F3114

〔メモ〕

目次要約

第1章	イントロダクション	...	15
第2章	応用回路例の機能概要	...	24
第3章	ハードウェア構成	...	25
第4章	制御方式	...	43
第5章	V850E/IA1, V850E/IA2の機能	...	51
第6章	プログラム構成	...	87
第7章	フロー・チャート	...	94
第8章	プログラム・リスト	...	112
付録A	総合索引	...	122
付録B	改版履歴	...	126

CMOSデバイスの一般的注意事項

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力の処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

V850シリーズ、V850E/IA1、V850E/IA2は、日本電気株式会社の商標です。

Windowsは、米国Microsoft Corporationの米国およびその他の国における登録商標または商標です。

本製品のうち、外国為替および外国貿易管理法の規定により規制貨物等（または役務）に該当するものについては、日本国外に輸出する際に、同法に基づき日本国政府の輸出許可が必要です。

非該当品 : μ PD70F3114, 70F3116, 70F3116(A), 70F3116(A1)

ユーザ判定品 : μ PD703114, 703116, 703116(A), 703116(A1)

- 本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。
 - 文書による当社の承諾なしに本資料の転載複製を禁じます。
 - 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
 - 本資料に記載された回路、ソフトウェア、及びこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。従って、これら回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。
 - 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
 - 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
 - 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 - 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
 - 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
- 当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

M7 98.8

本版で改訂された主な箇所

箇 所	内 容
全般	<ul style="list-style-type: none"> ・ V850E/IA1について、次の製品を削除 μ PD703117 ・ V850E/IA1について、次の製品を追加 μ PD703116, μ PD703116(A), μ PD703116(A1), μ PD70F3116, μ PD70F3116(A), μ PD70F3116(A1) ・ 次の製品 (V850E/IA2) を追加 μ PD703114, μ PD70F3114 ・ 次の製品が開発中 開発済み μ PD70F3116 ・ デバイス・ファイルで予約語に定義されているビットを明記 (ビット番号を で囲んである ビット)
p.15	表1 - 1 V850E/IA1とV850E/IA2の製品間の違い を追加
p.18	1. 2. 2 端子接続図 (Top View) を追加
p.19	1. 2. 3 内部ブロック図 を追加
p.74	図5 - 13 タイマ・ユニット・コントロール・レジスタ0 (TUC00) 注意を追加
p.75	図5 - 14 タイマ10 (TM10) のブロック図 を変更
p.79	5. 2. 3 (1) タイマ1/タイマ2クロック選択レジスタ (PRM02) の設定 PRM02レジスタの設 定値を変更
p.84	図5 - 20 シグナル・エッジ選択レジスタ10 (SESA10) 記述を変更
p.85	図5 - 21 タイマ・コントロール・レジスタ10 (TMC10) 注意を追加
p.91	表6 - 2 定数一覧 値を修正

本文欄外の★印は、本版で改訂された主な箇所を示しています。

巻末にアンケート・コーナを設けております。このドキュメントに対するご意見をお気軽にお寄せください。

はじめに

対象者 このアプリケーション・ノートは、V850E/IA1、V850E/IA2の機能を理解し、それらを使用した応用システムを設計するユーザを対象とします。対象製品を次に示します。

- ・ V850E/IA1
標準品： μ PD703116, 70F3116
特別品： μ PD703116(A), 703116(A1), 70F3116(A), 70F3116(A1)
- ・ V850E/IA2： μ PD703114, 70F3114

目的 このアプリケーション・ノートでは、V850E/IA1、V850E/IA2のタイマ/カウンタ機能(リアルタイム・パルス・ユニット)のシステム例としてPWM出力、エンコーダ入力、A/Dコンバータ入力を使用したベクトル演算による3相同期サーボ・モータ制御の応用回路例を取り上げ、その構成をユーザに理解していただくことを目的としています。

構成 このアプリケーション・ノートは大きく分けて次の内容で構成しています。

- ・ イントロダクション
- ・ 応用回路例の機能概要
- ・ ハードウェア構成
- ・ 制御方式
- ・ V850E/IA1, V850E/IA2の機能
- ・ プログラム構成
- ・ フロー・チャート
- ・ プログラム・リスト

読み方 このマニュアルの読者には、電気、論理回路、およびマイクロコンピュータに関する一般知識を必要とします。

- 注意1.** このマニュアル中の使用例は、一般電子機器用の『標準』品質水準品用に作成してあります。『特別』品質水準を要求する用途にこのマニュアル中の使用例を使用する場合は、実際に使用する各部品および回路について、その品質水準についてご検討のうえご使用ください。
- 2.** 特別品のマニュアルとして使用する場合には、次のように読み替えてください。

μ PD703116 μ PD703116(A), 703116(A1)
 μ PD70F3116 μ PD70F3116(A), 70F3116(A1)

ハードウェア機能の詳細(特にレジスタ機能とその設定方法など)を理解しようとするとき
別冊のV850E/IA1 **ユーザズ・マニュアル ハードウェア編**、V850E/IA2 **ユーザズ・マニュアル ハードウェア編**を参照してください。

命令機能の詳細を理解しようとするとき
別冊のV850E1 **ユーザズ・マニュアル アーキテクチャ編**を参照してください。

各レジスタのレジスタ・フォーマットの図で0または1と記載されている場合には、それ以外の値を設定しないでください。

各レジスタのレジスタ・フォーマットの図でビット番号を で囲んでいる場合には、そのビット名称がデバイス・ファイルで予約語に定義されているものです。

- 凡 例**
- データ表記の重み：左が上位桁，右が下位桁
 - アクティブ・ロウの表記： $\overline{\text{xxx}}$ （端子，信号名称に上線）
 - メモリ・マップのアドレス：上部-上位，下部-下位
 - 注：本文中に付けた注の説明
 - 注意：気を付けて読んでいただきたい内容
 - 備考：本文の補足説明
 - 数の表記：2進数 ... xxxxまたはxxxxB
 - 10進数... xxxx
 - 16進数... xxxxH

2のべき数を示す接頭語（アドレス空間，メモリ容量）：

K（キロ） ... $2^{10} = 1024$

M（メガ） ... $2^{20} = 1024^2$

G（ギガ） ... $2^{30} = 1024^3$

データ・タイプ：ワード ... 32ビット

ハーフワード ... 16ビット

バイト ... 8ビット

関連資料 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

V850E/IA1に関する資料

資料名	資料番号
V850E1 ユーザーズ・マニュアル アーキテクチャ編	U14559J
μ PD70F3116, 70F3116(A), 70F3116(A1) データ・シート	U15299J
V850E/IA1 ユーザーズ・マニュアル ハードウェア編	U14492J
μ PD703114, 70F3114 データ・シート	作成予定
V850E/IA2 ユーザーズ・マニュアル ハードウェア編	U15195J
V850E/IA1, V850E/IA2 アプリケーション・ノート ベクトル演算によるACモータ・インバータ制御編	このマニュアル

開発ツールに関する資料 (ユーザーズ・マニュアル)

資料名	資料番号	
IE-V850E-MC, IE-V850E-MC-A (インサーキット・エミュレータ)	U14487J	
IE-703116-MC-EM1 (V850E/IA1用インサーキット・エミュレータ・オプション・ボード)	U14700J	
IE-703114-MC-EM1 (V850E/IA2用インサーキット・エミュレータ・オプション・ボード)	作成予定	
CA850 (Ver.2.30以上) (Cコンパイラ・パッケージ)	操作編	U14568J
	C言語編	U14566J
	プロジェクト・マネージャ編	U14569J
	アセンブリ言語編	U14567J
CA850 (Ver.2.40以上) (Cコンパイラ・パッケージ)	操作編	U15024J
	C言語編	U15025J
	プロジェクト・マネージャ編	U15026J
	アセンブリ言語編	U15027J
ID850 (Ver.2.40) (統合ディバग्ガ)	操作編 Windows®ベース	U15181J
SM850 (Ver.2.40) (システム・シミュレータ)	操作編 Windowsベース	U15182J
SM850 (Ver.2.00以上) (システム・シミュレータ)	外部部品ユーザ・オープン・インタフェース仕様編	U14873J
RX850 (Ver.3.13以上) (リアルタイムOS)	基礎編	U13430J
	インストレーション編	U13410J
	テクニカル編	U13431J
RX850 Pro (Ver.3.13) (リアルタイムOS)	基礎編	U13773J
	インストレーション編	U13774J
	テクニカル編	U13772J
RX-NET (TCP/IPライブラリ)		U15083J
RD850 (Ver.3.01) (タスク・ディバग्ガ)		U13737J
RD850 Pro (Ver.3.01) (タスク・ディバग्ガ)		U13916J
AZ850 (Ver.3.0) (システム・パフォーマンス・アナライザ)		U14410J
PG-FP3 (フラッシュ・メモリ・プログラマ)		U13502J
PG-FP4 (フラッシュ・メモリ・プログラマ)		U15260J

目 次

第1章 イン트로ダクション ... 15

- 1.1 概 説 ... 15
- 1.2 V850E/IA1 ... 16
 - 1.2.1 特 徴 ... 16
 - ★ 1.2.2 端子接続図 (Top View) ... 18
 - ★ 1.2.3 内部ブロック図 ... 19
- ★ 1.3 V850E/IA2 ... 20
 - 1.3.1 特 徴 ... 20
 - 1.3.2 端子接続図 (Top View) ... 22
 - 1.3.3 内部ブロック図 ... 23

第2章 応用回路例の機能概要 ... 24

第3章 ハードウェア構成 ... 25

- 3.1 オペレーション ... 25
- 3.2 システム構成 ... 26
- 3.3 CPUブロック ... 27
 - 3.3.1 メモリ・マップ ... 27
 - 3.3.2 端子割り付け ... 29
 - 3.3.3 周辺I/O ... 36
- 3.4 回路図 ... 40

第4章 制御方式 ... 43

- 4.1 概 要 ... 43
 - 4.1.1 制御原理 ... 43
 - 4.1.2 制御ブロック ... 46
 - 4.1.3 モータの仕様 ... 47
- 4.2 位置制御 ... 48
- 4.3 速度制御 ... 48
- 4.4 電流制御 ... 49
- 4.5 3相電圧変換 ... 49
- 4.6 PWM変換 ... 50
- 4.7 エンコーダ入力処理 ... 50

第5章 V850E/IA1, V850E/IA2の機能 ... 51

- 5.1 PWMタイマ機能 (タイマ00 (TM00)) ... 51
 - 5.1.1 概 要 ... 52
 - 5.1.2 応用回路例でのPWMタイマの使用方法 ... 55
 - 5.1.3 レジスタ設定 ... 61

- 5.2 エンコーダ・カウンタ機能 (タイマ10 (TM10)) ... 75
 - 5.2.1 概要 ... 75
 - 5.2.2 応用回路例でのエンコーダ・カウンタの使用法 ... 78
 - 5.2.3 レジスタ設定 ... 79

第6章 プログラム構成 ... 87

- 6.1 プログラム構造 ... 87
- 6.2 コモン・エリア ... 89
- 6.3 定数定義 ... 91
- 6.4 モータ制御定数 ... 93

第7章 フロー・チャート ... 94

- 7.1 メイン・ルーチン ... 94
- 7.2 モータ制御割り込み処理 (0.4 msインターバル) ... 100
- 7.3 ウェイト・タイマ割り込み処理 (10 msインターバル) ... 106
- 7.4 周辺I/Oイニシャライズ処理 ... 107
- 7.5 コモン・エリア・イニシャライズ処理 ... 108
- 7.6 LED表示出力処理 ... 109
- 7.7 sin計算処理 ... 110
- 7.8 sin計算サブルーチン処理 ... 111

第8章 プログラム・リスト ... 112

- 8.1 定数定義 ... 112
- 8.2 コモン・エリア ... 113
- 8.3 メイン・ルーチン ... 114
- 8.4 モータ制御割り込み処理 (0.4 msインターバル) ... 116
- 8.5 ウェイト・タイマ割り込み処理 (10 msインターバル) ... 118
- 8.6 周辺I/Oイニシャライズ処理 ... 119
- 8.7 コモン・エリア・イニシャライズ処理 ... 120
- 8.8 LED表示出力処理 ... 120
- 8.9 計算処理 ... 121

付録A 総合索引 ... 122

- A.1 50音で始まる語句の索引 ... 122
- A.2 数字, アルファベットで始まる語句の索引 ... 124

★ 付録B 改版履歴 ... 126

図の目次 (1/2)

図番号	タイトル, ページ
3 - 1	表示LEDの負の値の表示 ... 26
3 - 2	ハードウェア構成図 ... 26
3 - 3	メモリ・マップ (V850E/IA1) ... 27
3 - 4	メモリ・マップ (V850E/IA2) ... 28
3 - 5	LED表示 (V850E/IA1) ... 37
3 - 6	LED表示 (V850E/IA2) ... 37
3 - 7	ポート4の機能 (V850E/IA1) ... 37
3 - 8	ポート3の機能 (V850E/IA2) ... 38
3 - 9	応用回路例の回路図 ... 41
4 - 1	等価回路 ... 43
4 - 2	制御ブロック ... 46
5 - 1	タイマ00 (TM00) のブロック図 (PWMモード0: 対称三角波) ... 52
5 - 2	動作モードの設定 ... 56
5 - 3	PWMモード0 (対称三角波) の動作タイミング ... 59
5 - 4	PWMモード0 (対称三角波) の全体的な動作イメージ ... 60
5 - 5	タイマ0クロック選択レジスタ (PRM01) ... 61
5 - 6	TOMR書き込み許可レジスタ0 (SPEC0) ... 61
5 - 7	タイマ出力モード・レジスタ0 (TOMR0) ... 62
5 - 8	PWMソフトウェア・タイミング出力レジスタ0 (PSTO0) ... 65
5 - 9	バッファ・レジスタCM00-CM03 (BFCM00-BFCM03) ... 67
5 - 10	デッド・タイム・タイマ・リロード・レジスタ0 (DTRR0) ... 68
5 - 11	PWM出力イネーブル・レジスタ0 (POER0) ... 69
5 - 12	タイマ・コントロール・レジスタ00 (TMC00) ... 70
5 - 13	タイマ・ユニット・コントロール・レジスタ00 (TUC00) ... 74
5 - 14	タイマ10 (TM10) のブロック図 ... 75
5 - 15	モード4 ... 78
5 - 16	タイマ1/タイマ2クロック選択レジスタ (PRM02) ... 79
5 - 17	タイマ10ノイズ除去時間選択レジスタ (NRC10) ... 80
5 - 18	タイマ・ユニット・モード・レジスタ0 (TUM0) ... 81
5 - 19	プリスケラ・モード・レジスタ10 (PRM10) ... 82
5 - 20	シグナル・エッジ選択レジスタ10 (SESA10) ... 83
5 - 21	タイマ・コントロール・レジスタ10 (TMC10) ... 85
6 - 1	プログラム構造 ... 87
7 - 1	メイン・ルーチン ... 94
7 - 2	モータ制御割り込み処理 (0.4 msインターバル) ... 101

図の目次 (2/2)

図番号	タイトル, ページ
7 - 3	ウエイト・タイマ割り込み処理 (10 msインターバル) ... 106
7 - 4	周辺I/Oイニシャライズ処理 ... 107
7 - 5	コモン・エリア・イニシャライズ処理 ... 108
7 - 6	LED表示出力処理 ... 109
7 - 7	sin計算処理 ... 110
7 - 8	sin計算サブルーチン処理 ... 111

表の目次

表番号	タイトル, ページ
1 - 1	V850E/IA1とV850E/IA2の製品間の違い ... 15
3 - 1	V850E/IA1の端子割り付け ... 29
3 - 2	V850E/IA2の端子割り付け ... 33
3 - 3	使用周辺I/O一覧 ... 36
4 - 1	モータの仕様 ... 47
5 - 1	UDCモードA時のタイマ1 (TM10) のクリア条件 ... 77
6 - 1	コモン・エリア一覧 ... 89
6 - 2	定数一覧 ... 91
6 - 3	モータ制御定数一覧 ... 93

第1章 イントロダクション

V850E/IA1, V850E/IA2は, NECのリアルタイム制御向けシングルチップ・マイクロコンピュータV850シリーズ™の1製品です。

1.1 概 説

- ★ V850E/IA1, V850E/IA2は, V850シリーズの「V850E1 CPU」を使用し, ROM, RAM, および, バス・インタフェース, DMAコントローラ, モータ用3相正弦波PWMタイマをはじめ各種タイマ, シリアル・インタフェース, A/Dコンバータなどの周辺機能を内蔵し, 高速演算による高精度なモータのインバータ制御を実現した32ビット・シングルチップ・マイクロコンピュータです。

SRAM, ROMのメモリが接続可能です。

V850E/IA1は, FCAN (Full Controller Area Network) コントローラの周辺機能を内蔵しています。

表1 - 1にV850E/IA1とV850E/IA2の製品間の違いを示します。

★ 表1 - 1 V850E/IA1とV850E/IA2の製品間の違い

項 目		V850E/IA1	V850E/IA2
最大動作周波数		50 MHz	40 MHz
内蔵ROM	マスクROM	μ PD703116 : 256 Kバイト	μ PD703114 : 128 Kバイト
	フラッシュ・メモリ	μ PD70F3116 : 256 Kバイト	μ PD70F3114 : 128 Kバイト
内蔵RAM		10 Kバイト	6 Kバイト
タイマ	タイマ00, 01	あり	バッファ・レジスタ, コンペア・レジスタ, コンペアー致割り込み追加
	タイマ10, 11	あり	タイマ10 : あり, タイマ11 : なし
	タイマ20, 21	あり	あり
	タイマ3	あり	INTP4入力によるTO3出力バッファ・オフ機能追加
	タイマ4	あり	あり
シリアル・インタフェース	UART0	あり	あり
	UART1	あり	あり (CSI1と端子兼用)
	UART2	あり	なし
	CSI0	あり	あり
	CSI1	あり	あり (UART1と端子兼用)
	FCAN	あり	なし
ディバグ支援機能	NBD	あり	なし
A/Dコンバータ	アナログ入力	2回路合計 : 16 ch A/Dコンバータ0 : 8 ch A/Dコンバータ1 : 8 ch	2回路合計 : 14 ch A/Dコンバータ0 : 6 ch A/Dコンバータ1 : 8 ch
	AV _{DD} , AV _{REF} 端子	独立端子	兼用端子
電源電圧		V _{DD3} = 3.3 V ± 0.3 V V _{DD5} = 5.0 V ± 0.5 V	V _{DD} = RV _{DD} = 5.0 V ± 0.5 V レギュレータ内蔵
パッケージ		144ピン・プラスチックLQFP	100ピン・プラスチックLQFP

備考 詳細は, 各製品のユーザーズ・マニュアル ハードウェア編を参照してください。

1.2 V850E/IA1

1.2.1 特 徴

命令数	83
最小命令実行時間	20 ns (内部50 MHz動作時)
汎用レジスタ	32ビット×32本
命令セット	V850E1 CPU 符号付き乗算 (32ビット×32ビット 64ビット) : 1-2クロック 飽和演算命令 (オーパフロー / アンダフロー検出機能付き) 32ビット・シフト命令 : 1クロック ビット操作命令 ロング / ショート形式を持つロード / ストア命令 符号付きロード命令
メモリ空間	256 Mバイト・リニア・アドレス空間 (プログラム / データ共有) チップ・セレクト出力機能 : 8空間 メモリ・ブロック分割機能 : 2 M, 4 M, 8 Mバイト / ブロック プログラマブル・ウエイト機能 アイドル・ステート挿入機能

外部バス・インタフェース

16ビット・データ・バス (アドレス / データ・マルチプレクス)
16/8ビット・バス・サイジング機能
バス・ホールド機能
外部ウエイト機能

内蔵メモリ

製品名	内蔵ROM	内蔵RAM
μ PD703116	256 Kバイト (マスクROM)	10 Kバイト
μ PD70F3116	256 Kバイト (フラッシュ・メモリ)	10 Kバイト

★

割り込み / 例外	外部割り込み : 20本 (NMI含む)
	内部割り込み : 45要因
	例外 : 1要因
	8レベルの優先順位指定可能

メモリ・アクセス制御

SRAMコントローラ

DMAコントローラ

4チャンネル構成

転送単位 : 8ビット / 16ビット

最大転送回数 : 65536 (2¹⁶) 回

転送タイプ : 2サイクル転送

転送モード : シングル転送 / シングルステップ転送 / ブロック転送

転送対象 : メモリ メモリ, メモリ I/O, I/O I/O

転送要求 : 内蔵周辺I/O / ソフトウェア

ネクスト・アドレス設定機能

I/Oライン

入力ポート : 8

入出力ポート : 75

リアルタイム・パルス・ユニット

3相正弦波PWMインバータ制御用16ビット・タイマ : 2ch

2相エンコーダ入力用16ビット・アップ/ダウン・カウンタ / タイマ : 2ch

汎用16ビット・タイマ / カウンタ : 2ch

汎用16ビット・タイマ / イベント・カウンタ : 1ch

16ビット・インターバル・タイマ : 1ch

シリアル・インタフェース (SIO)

アシンクロナス・シリアル・インタフェース (UART) : 3ch

クロック同期式シリアル・インタフェース (CSI) : 2ch

FCAN (Full Controller Area Network) : 1ch

NBD (Non Break Debug) 機能 : 1ch (μ PD70F3116のみ)

RAMモニタ機能

イベント検出機能

A/Dコンバータ 10ビット分解能A/Dコンバータ : 8ch × 2ユニット

クロック・ジェネレータ

PLLクロック・シンセサイザによる通倍機能 (1, 2.5, 5, 10通倍)

外部クロック入力による2分周機能

パワー・セーブ機能

HALT / IDLE / ソフトウェアSTOPモード

電源電圧 内部ユニット : 3.3 V, A/Dコンバータ : 5 V, 外部端子 : 5 V

パッケージ 144ピン・プラスチックLQFP (ファインピッチ) (20 × 20)

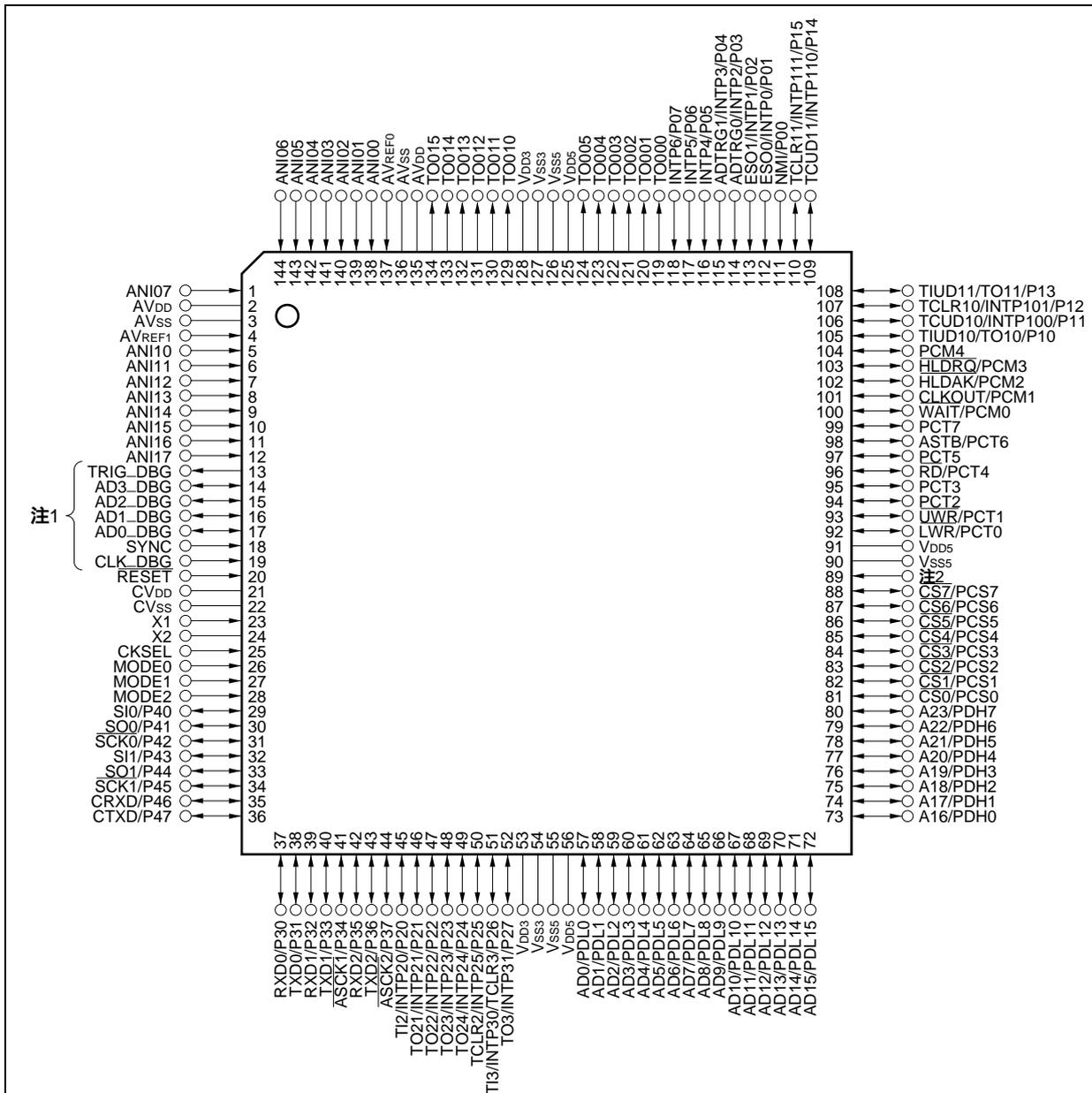
CMOS構造 完全スタティック回路

★ 1.2.2 端子接続図 (Top View)

・144ピン・プラスチックLQFP (ファインピッチ) (20×20)

μ PD703116GJ-xxx-UEN, 703116GJ(A)-xxx-UEN, 703116GJ(A1)-xxx-UEN

μ PD70F3116GJ-UEN, 70F3116GJ(A)-UEN, 70F3116GJ(A1)-UEN



注1. μ PD70F3116のみ内蔵。

μ PD703116の場合は次のようになります。

TRIG_DBG : IC1, AD0_DBG-AD3_DBG : IC2, SYNC : IC3, CLK_DBG : IC4

2. μ PD703116 : IC5

μ PD70F3116 : V_{PP}

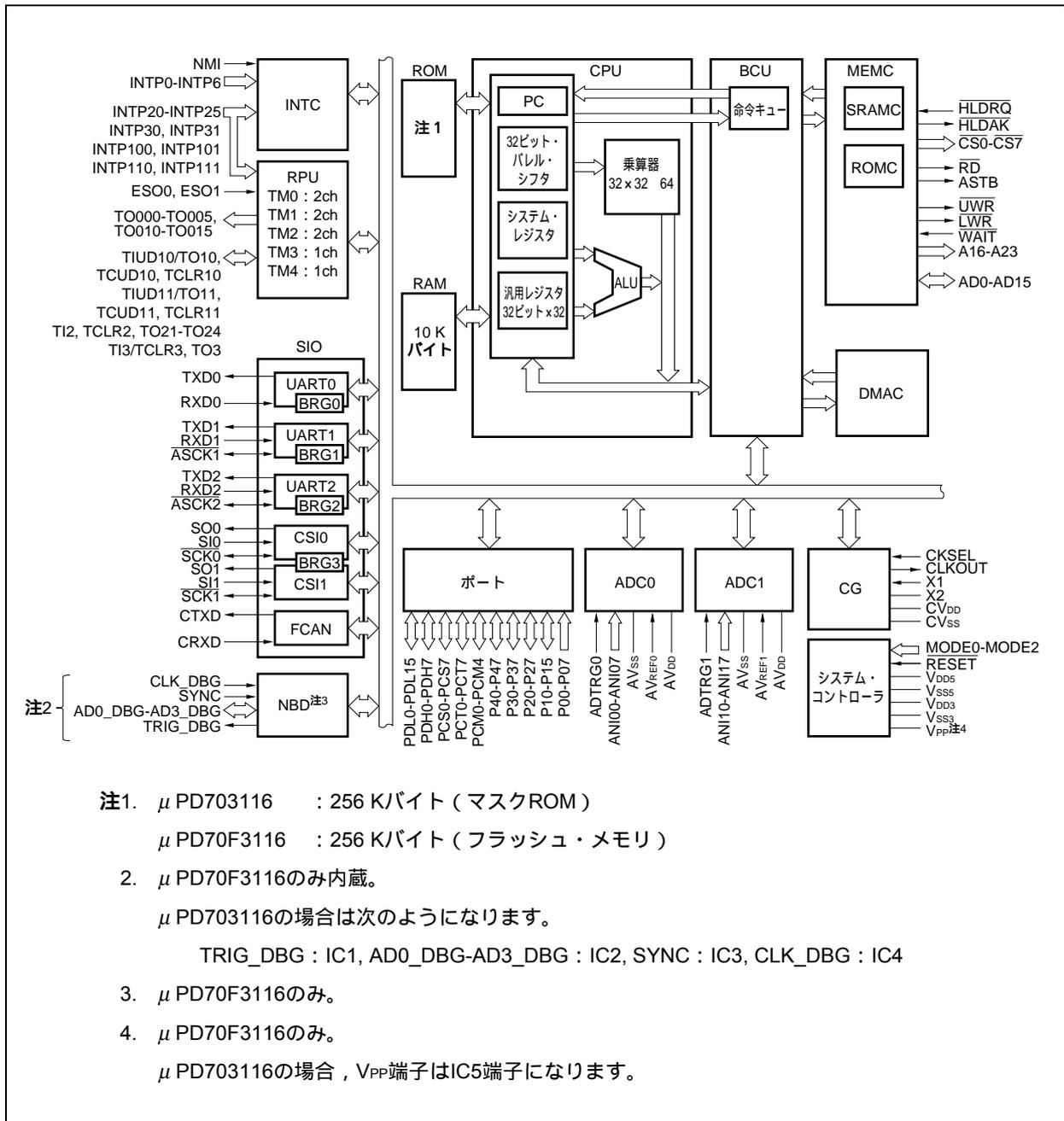
注意1. μ PD70F3116を通常モードで使用する場合、V_{PP}端子はV_{SS5}に接続してください。

2. μ PD703116を使用する場合、IC1-IC5端子の未使用時の処理は次のようになります。

IC1-IC4端子 : オープンにしてください。

IC5端子 : 個別に抵抗を介してV_{SS5}に接続してください。

★ 1.2.3 内部ブロック図



★ 1.3 V850E/IA2

1.3.1 特徴

命令数	83
最小命令実行時間	25 ns (内部40 MHz動作時)
汎用レジスタ	32ビット×32本
命令セット	V850E1 CPU 符号付き乗算 (32ビット×32ビット 64ビット) : 1-2クロック 飽和演算命令 (オーバフロー / アンダフロー検出機能付き) 32ビット・シフト命令 : 1クロック ビット操作命令 ロング / ショート形式を持つロード / ストア命令 符号付きロード命令
メモリ空間	4 Mバイト・リニア・アドレス空間 (プログラム / データ共有) メモリ・ブロック分割機能 : 2 Mバイト / ブロック プログラマブル・ウエイト機能 アイドル・ステート挿入機能
外部バス・インタフェース	16ビット・データ・バス (アドレス / データ・マルチプレクス) 16/8ビット・バス・サイジング機能 外部ウエイト機能

内蔵メモリ

製品名	内蔵ROM	内蔵RAM
μ PD703114	128 Kバイト (マスクROM)	6 Kバイト
μ PD70F3114	128 Kバイト (フラッシュ・メモリ)	6 Kバイト

割り込み / 例外	外部割り込み	: 16本 (NMI含む)
	内部割り込み	: 42要因
	例外	: 1要因
		8レベルの優先順位指定可能

メモリ・アクセス制御

SRAMコントローラ

DMAコントローラ

4チャンネル構成

転送単位 : 8ビット / 16ビット

最大転送回数 : 65536 (2¹⁶) 回

転送タイプ : 2サイクル転送

転送モード : シングル転送 / シングルステップ転送 / ブロック転送

転送対象 : メモリ メモリ, メモリ I/O, I/O I/O

転送要求 : 内蔵周辺I/O / ソフトウェア

ネクスト・アドレス設定機能

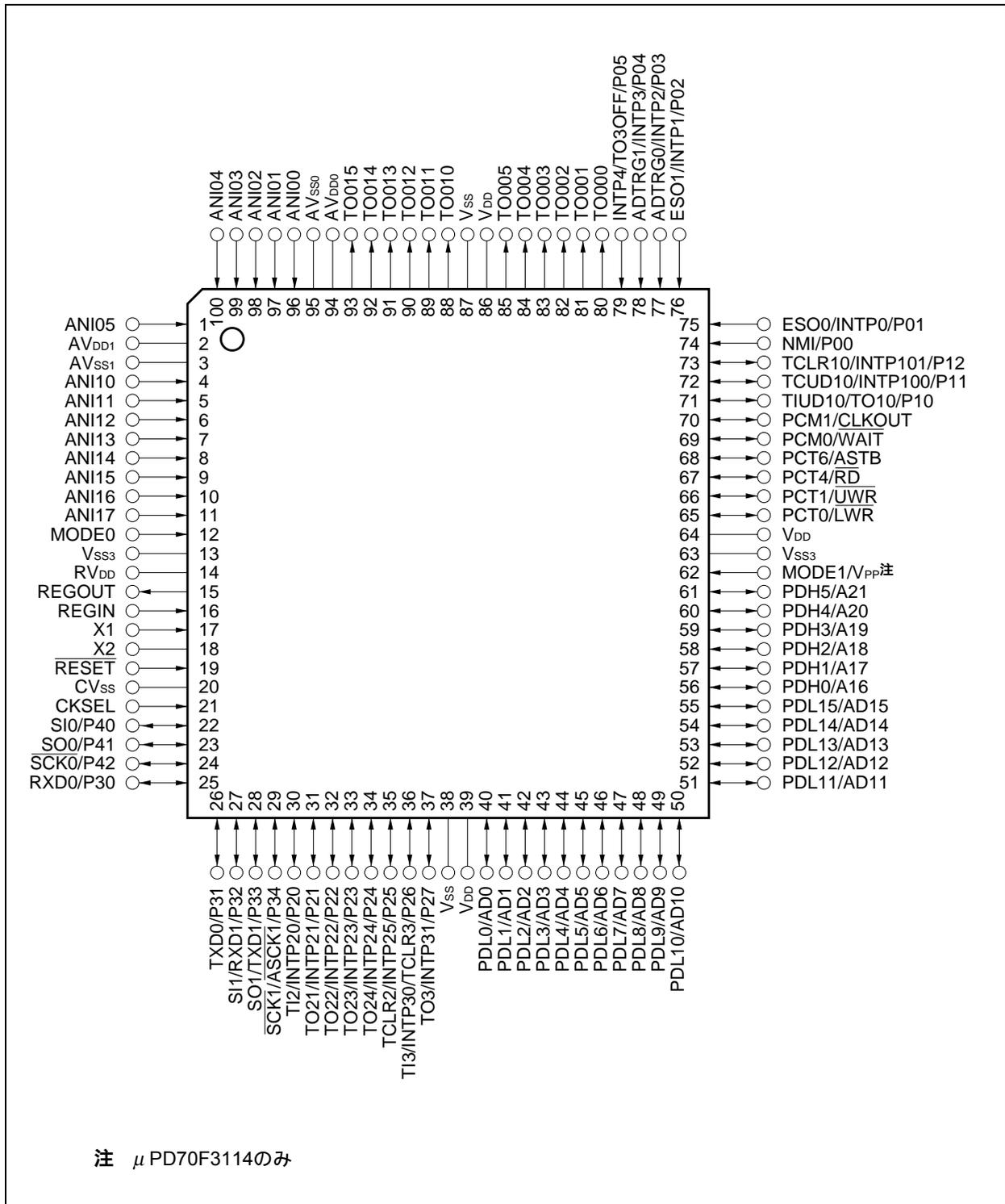
I/Oライン	入力ポート : 6 入出力ポート : 47
リアルタイム・パルス・ユニット	3相正弦波PWMインバータ制御用16ビット・タイマ : 2 ch 2相エンコーダ入力用16ビット・アップ/ダウン・カウンタ/タイマ : 1 ch 汎用16ビット・タイマ/カウンタ : 2 ch 汎用16ビット・タイマ/イベント・カウンタ : 1 ch 16ビット・インターバル・タイマ : 1 ch
シリアル・インタフェース (SIO)	アシンクロナス・シリアル・インタフェース (UART) : 2 ch クロック同期式シリアル・インタフェース (CSI) : 2 ch なお, 4 chのうち2 chはCSIとUARTが端子を兼用しており, 切り替えが必要
A/Dコンバータ	10ビット分解能A/Dコンバータ : 6 ch + 8 ch (2ユニット)
レギュレータ	内部CPU用, 周辺インタフェース用の2電源を用意する必要なし N-chトランジスタ (2SD1950 (VL規格品, 面実装タイプ), または2SD1581 (自立タイプ) を推奨) を接続することで5 V単一電源のシステム構成が可能 3.3 V電源を別に用意できる場合は, 直接REGIN端子に接続が可能
クロック・ジェネレータ	PLLクロック・シンセサイザによる逡倍機能 (1, 2.5, 5, 10逡倍) 外部クロック入力による2分周機能
パワー・セーブ機能	HALT / IDLE / ソフトウェアSTOPモード
パッケージ	100ピン・プラスチックLQFP (ファインピッチ) (14 × 14)
CMOS構造	完全スタティック回路

1.3.2 端子接続図 (Top View)

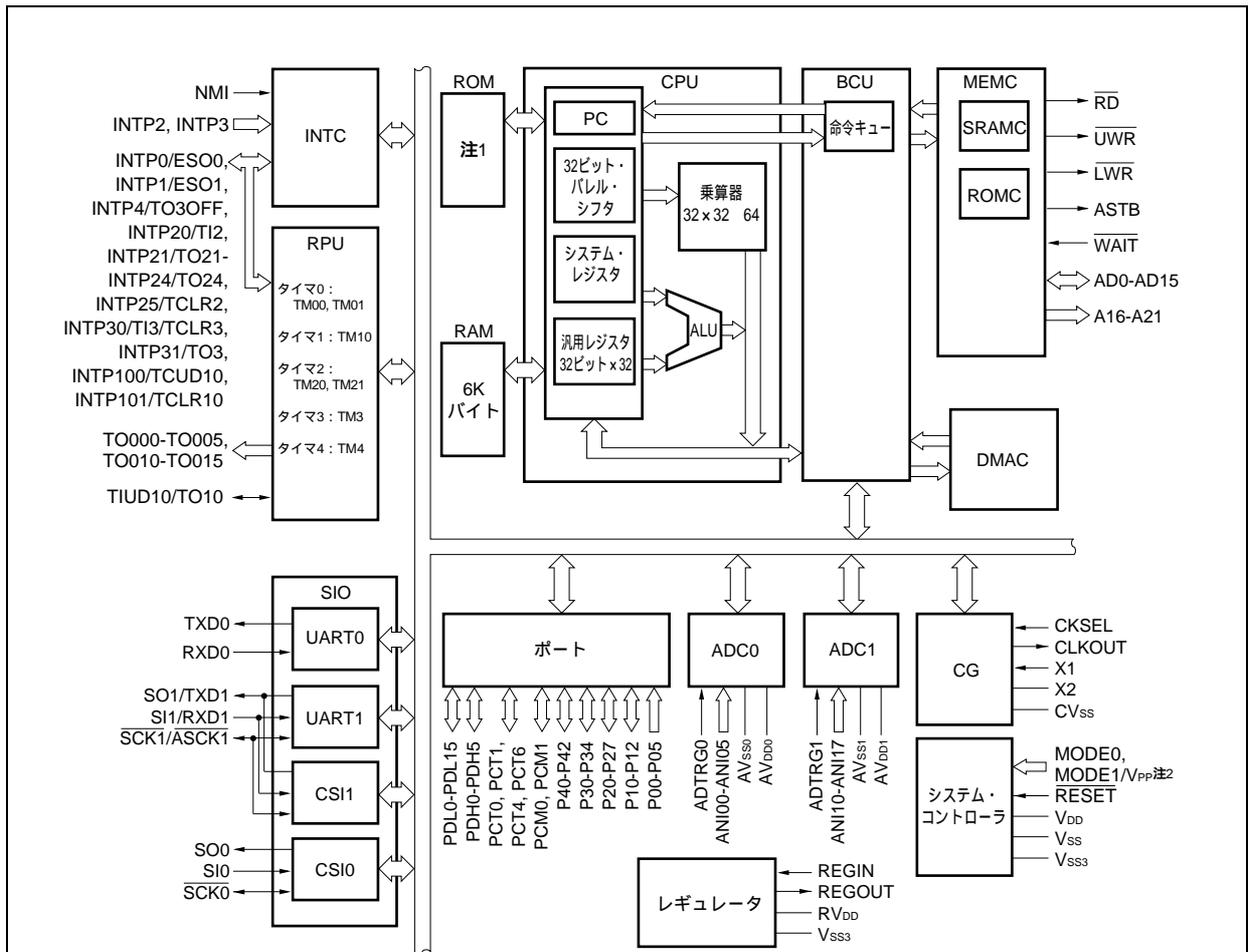
・ 100ピン・プラスチックLQFP (ファインピッチ) (14×14)

μ PD703114GC-xxx-8EU

μ PD70F3114GC-8EU



1.3.3 内部ブロック図



- 注1. μ PD703114 : 128 Kバイト (マスクROM)
 μ PD70F3114 : 128 Kバイト (フラッシュ・メモリ)
 2. μ PD70F3114のみ

第2章 応用回路例の機能概要

- ★ V850E/IA1, V850E/IA2のタイマ/カウンタ機能(リアルタイム・パルス・ユニット)のアプリケーション例としてPWM出力, エンコーダ入力, A/Dコンバータ入力を使用したベクトル演算による3相同期サーボ・モータ制御の応用回路例を紹介します。

次に応用回路例の主な機能を示します。

- ・ CW回転, CCW回転およびSTOP運転を行います。
- ・ 回転速度は速度ボリュームで変更できます。
- ・ 16個のLEDで回転速度, 位置差をモニタできます。
- ・ 過電流等のエラーを監視し, LEDで表示します。

第3章 ハードウェア構成

応用回路例のハードウェア構成について説明します。

3.1 オペレーション

次に応用回路例の主な機能を示します。この応用回路例は、電源を投入すると、原点を検出するためモータが2回転します。そのあと、運転モードSWの運転状態となります。

(1) CW回転またはCCW回転運転

- ・速度ボリュームのボリューム指示でロータの回転速度が変わります。
- ・回転速度は15 rpmから1500 rpmまでの範囲です。
- ・ロータの回転中、表示LEDには指定の回転速度との差分が表示されます。
- ・運転モードを変更した場合、ロータの回転を停止し、10 msウエイト後に次の運転モードを開始します（図6-1 プログラム構造参照）。

(2) STOP運転

- ・ロータが停止した位置を保持します。
- ・ロータの停止中、表示LEDには停止位置との差分が表示されます。
- ・STOP運転モードをCW回転またはCCW回転運転モードにするとロータの回転を開始します。

(3) エラー

- ・エラーには次の3種類があります。
 - 過電流エラー : エラー番号1 (ERR_NO1)
 - 位置ずれエラー : エラー番号2 (ERR_NO2)
 - ドライブ・エラー : エラー番号3 (ERR_NO3)

注意 上記エラー以外にソフトウェアが暴走した場合、この応用回路例ではウォッチドック監視を行っているため、PWM出力はハードウェア的にオフします。

- ・エラーが発生した場合、各運転モードは中止され、表示LEDに該当のエラー番号を点滅します。たとえば、ドライブ・エラー（エラー番号3）の場合はLED1とLED2が点滅します。エラーを解除するには、一度リセットしてください。

(4) LED表示

- ・ロータの回転速度および目標位置と現在位置の差分が負の値の場合、LED16は負の符号となり、点灯します(3.3.3(1)(a)LED出力参照)。

図3-1 表示LEDの負の値の表示

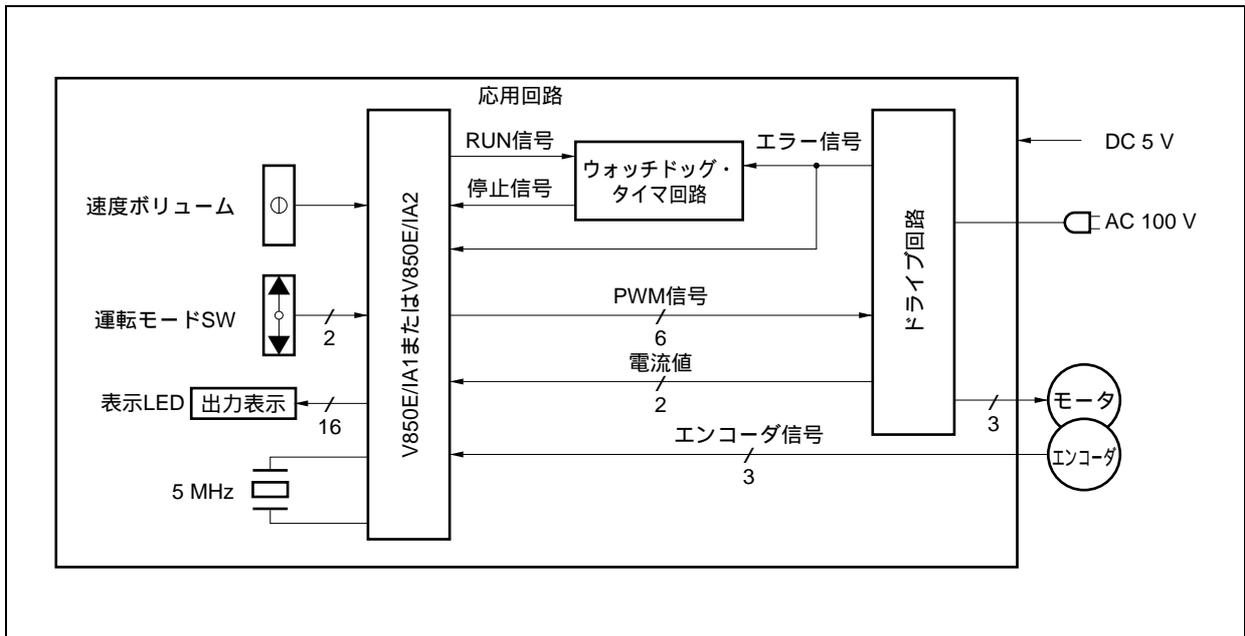


- ・エラー表示の場合、該当のエラー番号が0.5秒間隔で点滅します。

3.2 システム構成

ハードウェア構成を次に示します。

図3-2 ハードウェア構成図



3.3 CPUブロック

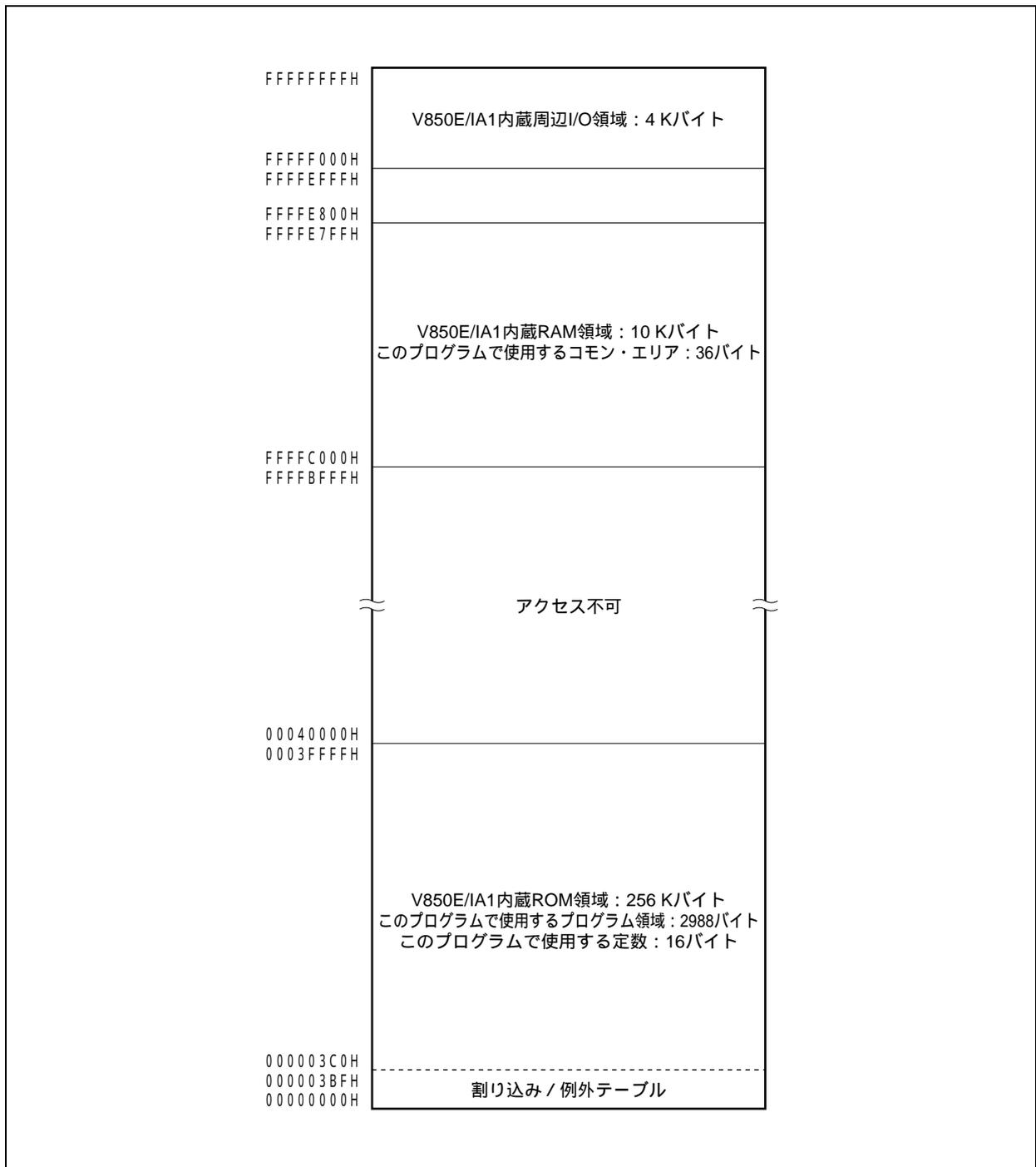
応用回路例では、 μ PD70F3116を外部5 MHz（内部50 MHz）のシングルチップ・モード0で使用しています。

- ★ μ PD703116を使用する場合は、そのまま置き換えてください。V850E/IA2を使用する場合は、外部4 MHz（内部40 MHz）のシングルチップ・モードにします。

3.3.1 メモリ・マップ

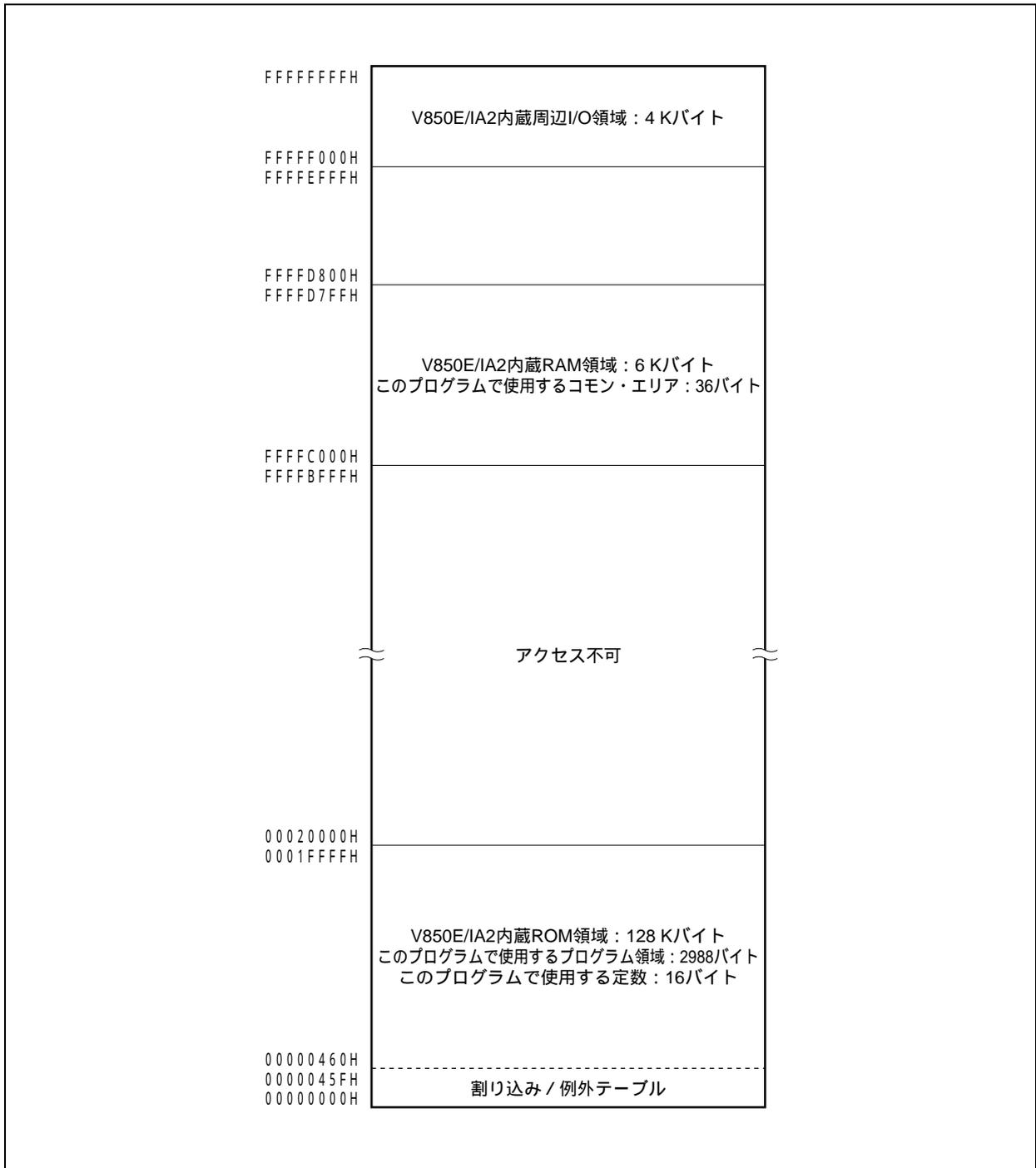
次にメモリ・マップを示します。

図3-3 メモリ・マップ (V850E/IA1)



★

図3-4 メモリ・マップ (V850E/IA2)



3.3.2 端子割り付け

次にV850E/IA1の場合の端子割り付け表を示します。

表3 - 1 V850E/IA1の端子割り付け (1/4)

端子番号	端子名	入出力モードの設定	信号名	アクティブ・レベル
1	ANI07	-	未使用	-
2	AV _{DD}	-	A/Dコンバータ用正電源供給	5 V
3	AV _{SS}	-	A/Dコンバータ用グランド電位	0 V
4	AV _{REF1}	入力	A/Dコンバータ1用基準電圧入力	5 V
5	ANI10	入力	V相電流値入力	0 ~ +5 V
6	ANI11	-	未使用	-
7	ANI12	-		-
8	ANI13	-		-
9	ANI14	-		-
10	ANI15	-		-
11	ANI16	-		-
12	ANI17	-		-
13	TRIG_DBG	-		-
14	AD3_DBG	-		-
15	AD2_DBG	-		-
16	AD1_DBG	-		-
17	AD0_DBG	-		-
18	SYNC	-		-
19	CLK_DBG	-		-
20	RESET	入力	リセット入力	L
21	CV _{DD}	-	未使用	-
22	CV _{SS}	-		-
23	X1	入力	システム・クロック	-
24	X2	-		-
25	CKSEL	入力	クロック・ジェネレータ動作モード	L
26	MODE0	入力	動作モード0	L
27	MODE1	入力	動作モード1	H
28	MODE2	入力	動作モード2	L
29	P40	入力	運転モードSW入力	L
30	P41	入力		L
31	P42	出力	ウォッチドッグ・タイマ出力	H/L
32	P43	入力	ドライブ・エラー入力	H
33	P44	入力	未使用	-
34	P45	入力		-
35	P46	入力		-
36	P47	入力		-
37	P30	出力	LED9出力	L
38	P31	出力	LED10出力	L

備考 H: ハイ・レベル

L: ロウ・レベル

表3 - 1 V850E/IA1の端子割り付け (2/4)

端子番号	端子名	入出力モードの設定	信号名	アクティブ・レベル
39	P32	出力	LED11出力	L
40	P33	出力	LED12出力	L
41	P34	出力	LED13出力	L
42	P35	出力	LED14出力	L
43	P36	出力	LED15出力	L
44	P37	出力	LED16出力	L
45	P20	出力	LED1出力	L
46	P21	出力	LED2出力	L
47	P22	出力	LED3出力	L
48	P23	出力	LED4出力	L
49	P24	出力	LED5出力	L
50	P25	出力	LED6出力	L
51	P26	出力	LED7出力	L
52	P27	出力	LED8出力	L
53	V _{DD3}	-	正電源供給	3.3 V
54	V _{SS3}	-	グランド電位	0 V
55	V _{SS5}	-		0 V
56	V _{DD5}	-	正電源供給	5 V
57	PDL0	入力	未使用	-
58	PDL1	入力		-
59	PDL2	入力		-
60	PDL3	入力		-
61	PDL4	入力		-
62	PDL5	入力		-
63	PDL6	入力		-
64	PDL7	入力		-
65	PDL8	入力		-
66	PDL9	入力		-
67	PDL10	入力		-
68	PDL11	入力		-
69	PDL12	入力		-
70	PDL13	入力		-
71	PDL14	入力		-
72	PDL15	入力		-
73	PDH0	入力		-
74	PDH1	入力		-
75	PDH2	入力		-
76	PDH3	入力		-
77	PDH4	入力	-	
78	PDH5	入力	-	
79	PDH6	入力	-	
80	PDH7	入力	-	

備考 H: ハイ・レベル

L: ロウ・レベル

表3 - 1 V850E/IA1の端子割り付け (3/4)

端子番号	端子名	入出力モードの設定	信号名	アクティブ・レベル
81	PCS0	入力	未使用	-
82	PCS1	入力		-
83	PCS2	入力		-
84	PCS3	入力		-
85	PCS4	入力		-
86	PCS5	入力		-
87	PCS6	入力		-
88	PCS7	入力		-
89	V _{PP}	-	フラッシュ書き込み電源	0 V
90	V _{SS5}	-	グランド電位	0 V
91	V _{DD5}	-	正電源供給	5 V
92	PCT0	入力	未使用	-
93	PCT1	入力		-
94	PCT2	入力		-
95	PCT3	入力		-
96	PCT4	入力		-
97	PCT5	入力		-
98	PCT6	入力		-
99	PCT7	入力		-
100	PCM0	入力		-
101	PCM1	入力		-
102	PCM2	入力	-	
103	PCM3	入力	-	
104	PCM4	入力	-	
105	TIUD10	入力	エンコーダA相入力	L
106	TCUD10	入力	エンコーダB相入力	L
107	TCLR10	入力	エンコーダZ相入力	L
108	TIUD11	入力	未使用	-
109	TCUD11	入力		-
110	TCLR11	入力		-
111	P00	-		-
112	ESO0	入力	PWM出力停止	H
113	P02	-	未使用	-
114	P03	-		-
115	P04	-		-
116	P05	-		-
117	P06	-		-
118	P07	-		-
119	TO000	出力	U相出力	H
120	TO001	出力	\bar{U} 相出力	L
121	TO002	出力	V相出力	H
122	TO003	出力	\bar{V} 相出力	L

備考 H:ハイ・レベル

L:ロウ・レベル

表3 - 1 V850E/IA1の端子割り付け (4/4)

端子番号	端子名	入出力モードの設定	信号名	アクティブ・レベル
123	TO004	出力	W相出力	H
124	TO005	出力	W相出力	L
125	V _{DD5}	-	正電源供給	5 V
126	V _{SS5}	-	グランド電位	0 V
127	V _{SS3}	-		0 V
128	V _{DD3}	-	正電源供給	3.3 V
129	TO010	-	未使用	-
130	TO011	-		-
131	TO012	-		-
132	TO013	-		-
133	TO014	-		-
134	TO015	-		-
135	AV _{DD}	-	A/Dコンバータ用正電源供給	5 V
136	AV _{SS}	-	A/Dコンバータ用グランド電位	0 V
137	AV _{REF0}	入力	A/Dコンバータ0用基準電圧入力	5 V
138	ANI00	入力	U相電流値入力	0 ~ +5 V
139	ANI01	入力	速度ボリューム値入力	0 ~ +5 V
140	ANI02	-	未使用	-
141	ANI03	-		-
142	ANI04	-		-
143	ANI05	-		-
144	ANI06	-		-

備考 H: ハイ・レベル

L: ロウ・レベル

次にV850E/IA2の場合の端子割り付け表を示します。

表3 - 2 V850E/IA2の端子割り付け (1/3)

端子番号	端子名	入出力モードの設定	信号名	アクティブ・レベル
1	ANI05	-	未使用	-
2	AV _{DD1}	-	A/Dコンバータ用正電源供給	5 V
3	AV _{SS1}	-	A/Dコンバータ用グランド電位	0 V
4	ANI10	入力	V相電流値入力	0 ~ +5 V
5	ANI11	-	未使用	-
6	ANI12	-		-
7	ANI13	-		-
8	ANI14	-		-
9	ANI15	-		-
10	ANI16	-		-
11	ANI17	-		-
12	MODE0	入力	動作モード0	H
13	V _{SS3}	-	グランド電位	0 V
14	RV _{DD}	-	レギュレータ用正電源供給	5 V
15	REGOUT	出力	レギュレータ出力	-
16	REGIN	入力	レギュレータ入力	-
17	X1	入力	システム・クロック	-
18	X2	-		-
19	RESET _̄	入力	リセット入力	L
20	CV _{SS}	-	未使用	-
21	CKSEL	入力	クロック・ジェネレータ動作モード	L
22	P40	入力	未使用	-
23	P41	入力		-
24	P42	入力		-
25	P30	入力	運転モードSW入力	L
26	P31	入力		L
27	P32	出力	ウォッチドッグ・タイマ出力	H/L
28	P33	入力	ドライブ・エラー入力	H
29	P34	入力	未使用	-
30	P20	入力		-
31	P21	入力		-
32	P22	入力		-
33	P23	入力		-
34	P24	入力		-
35	P25	入力		-
36	P26	入力		-
37	P27	入力		-
38	V _{SS}	-	グランド電位	0 V
39	V _{DD}	-	正電源供給	5 V

備考 H: ハイ・レベル

L: ロウ・レベル

表3 - 2 V850E/IA2の端子割り付け (2/3)

端子番号	端子名	入出力モードの設定	信号名	アクティブ・レベル
40	PDL0	出力	LED1出力	L
41	PDL1	出力	LED2出力	L
42	PDL2	出力	LED3出力	L
43	PDL3	出力	LED4出力	L
44	PDL4	出力	LED5出力	L
45	PDL5	出力	LED6出力	L
46	PDL6	出力	LED7出力	L
47	PDL7	出力	LED8出力	L
48	PDL8	出力	LED9出力	L
49	PDL9	出力	LED10出力	L
50	PDL10	出力	LED11出力	L
51	PDL11	出力	LED12出力	L
52	PDL12	出力	LED13出力	L
53	PDL13	出力	LED14出力	L
54	PDL14	出力	LED15出力	L
55	PDL15	出力	LED16出力	L
56	PDH0	入力	未使用	-
57	PDH1	入力		-
58	PDH2	入力		-
59	PDH3	入力		-
60	PDH4	入力		-
61	PDH5	入力		-
62	V _{PP}	-	フラッシュ書き込み電源	0 V
63	V _{SS3}	-	グランド電位	0 V
64	V _{DD}	-	正電源供給	5 V
65	PCT0	入力	未使用	-
66	PCT1	入力		-
67	PCT4	入力		-
68	PCT6	入力		-
69	PCM0	入力		-
70	PCM1	入力		-
71	TIUD10	入力	エンコーダA相入力	L
72	TCUD10	入力	エンコーダB相入力	L
73	TCLR10	入力	エンコーダZ相入力	L
74	P00	-	未使用	-
75	ESO0	入力	PWM出力停止	H
76	P02	-	未使用	-
77	P03	-		-
78	P04	-		-
79	P05	-		-

備考 H: ハイ・レベル

L: ロウ・レベル

表3 - 2 V850E/IA2の端子割り付け (3/3)

端子番号	端子名	入出力モードの設定	信号名	アクティブ・レベル
80	TO000	出力	U相出力	H
81	TO001	出力	\bar{U} 相出力	L
82	TO002	出力	V相出力	H
83	TO003	出力	\bar{V} 相出力	L
84	TO004	出力	W相出力	H
85	TO005	出力	\bar{W} 相出力	L
86	V _{DD}	-	正電源供給	5 V
87	V _{SS}	-	グランド電位	0 V
88	TO010	-	未使用	-
89	TO011	-		-
90	TO012	-		-
91	TO013	-		-
92	TO014	-		-
93	TO015	-		-
94	AV _{DD0}	-	A/Dコンバータ用正電源供給	5 V
95	AV _{SS0}	-	A/Dコンバータ用グランド電位	0 V
96	ANI00	入力	U相電流値入力	0 ~ +5 V
97	ANI01	入力	速度ボリューム値入力	0 ~ +5 V
98	ANI02	-	未使用	-
99	ANI03	-		-
100	ANI04	-		-

備考 H: ハイ・レベル

L: ロウ・レベル

3.3.3 周辺I/O

応用回路例では、次のように周辺I/Oを使用しています。

★

表3-3 使用周辺I/O一覧

周辺I/O機能名 (V850E/IA1)	周辺I/O機能名 (V850E/IA2)	機能
P20-P27	PDL0-PDL15	LED出力
P30-P37		
P40, P41	P30, P31	運転モードSW入力
P42	P32	ウォッチドッグ・タイマ出力
P43	P33	ドライブ・エラー入力
タイマ00 (TM00)		PWM出力
タイマ10 (TM10)		エンコーダ・カウンタ
タイマ3 (TM3)		10 msインターバル・タイマ
タイマ4 (TM4)		0.4 msインターバル・タイマ
ANI00		U相電流値入力
ANI01		速度ボリューム値入力
ANI10		V相電流値入力

(1) 周辺I/O機能の説明

(a) LED出力

★

LED出力は、V850E/IA1ではP20-P27, P30-P37を、V850E/IA2ではPDL0-PDL15を使用します。

・LEDの表示方法

各ビットが0の場合に点灯します。

V850E/IA1の場合、P20-P27 (LED1-LED8)、P30-P36 (LED9-LED15) で数値の絶対値を表示し、P37 (LED16) でマイナスを表示します。

★

V850E/IA2の場合、PDL0-PDL14 (LED1-LED15) で数値の絶対値を表し、PDL15 (LED16) でマイナスを表示します。

0 : 点灯

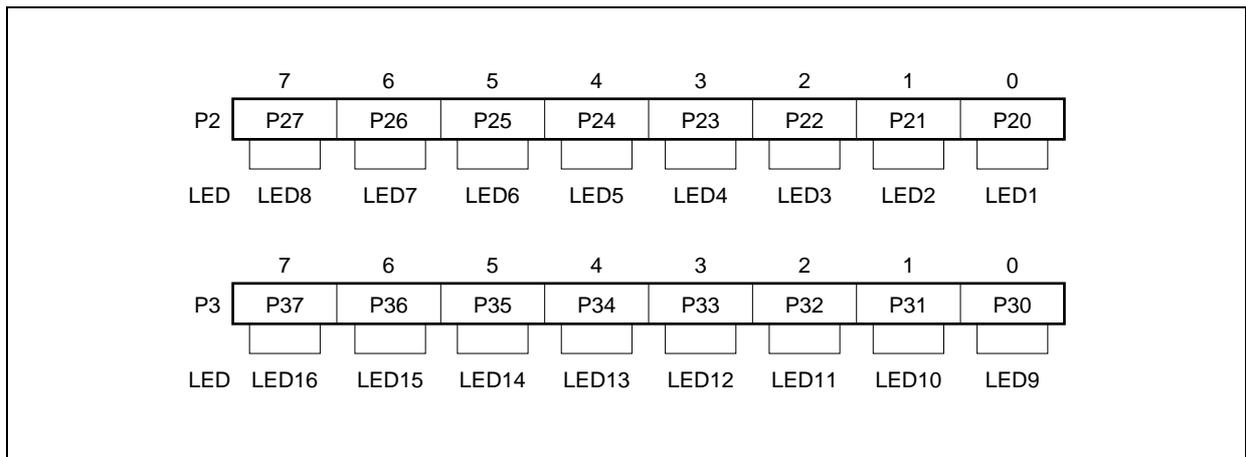
1 : 消灯

・LEDの表示内容

運転モードがSTOP運転モードで回転時 : 目標位置と現在位置の差分を表示

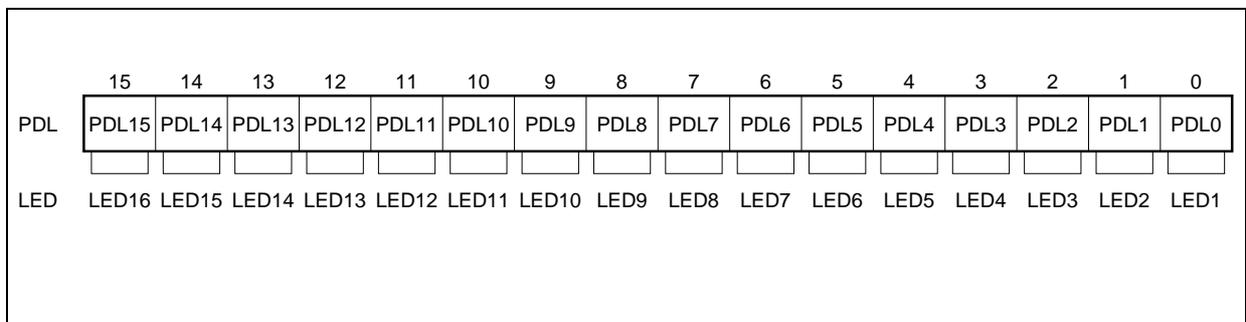
運転モードがCW, CCW回転運転モードで回転時 : 0.4 msの割り込みで変化したパルス数 (速度の差分) を表示

図3 - 5 LED表示 (V850E/IA1)



★

図3 - 6 LED表示 (V850E/IA2)

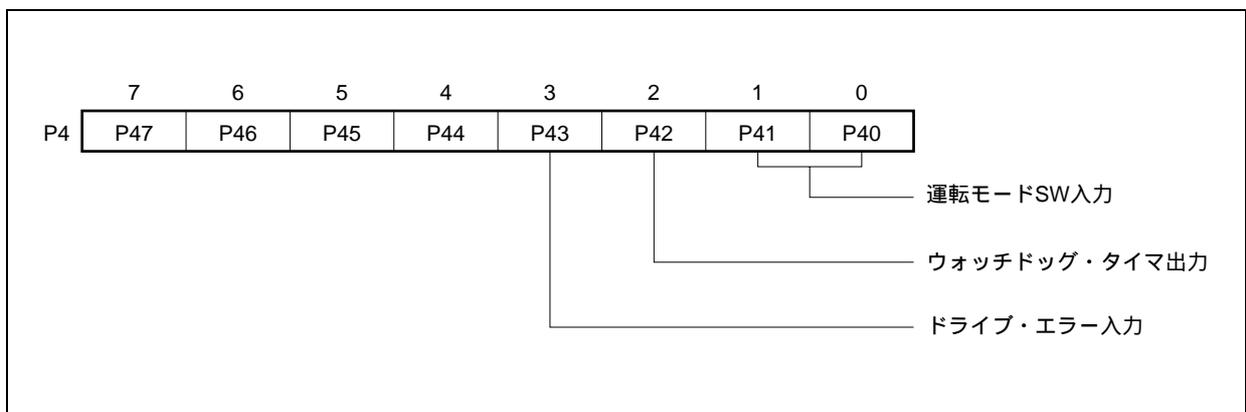


(b) 運転モードSW入力, ウォッチドッグ・タイマ出力, ドライブ・エラー入力

★

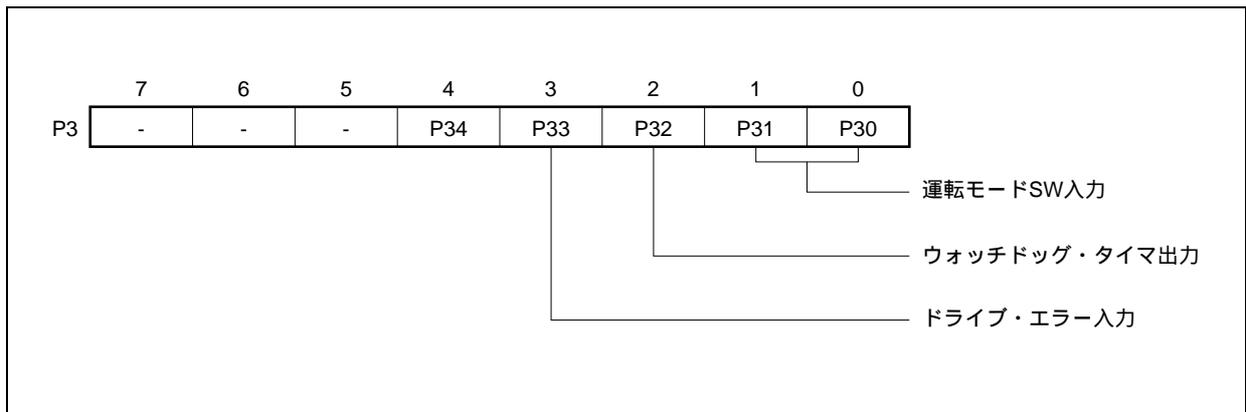
これらの入出力は, V850E/IA1ではポート4を, V850E/IA2ではポート3を使用します。
ポート4またはポート3の各ビットの機能を次に示します。

図3 - 7 ポート4の機能 (V850E/IA1)



★

図3 - 8 ポート3の機能 (V850E/IA2)



- ・ P41, P40 (V850E/IA1) , または P31, P30 (V850E/IA2) : 運転モードSW入力
ビット1 (Pn1) , ビット0 (Pn0) で運転モードを指定します。

Pn1	Pn0	運転モード
0	0	STOP運転
1	1	
0	1	CW回転運転
1	0	CCW回転運転

- ・ P42 (V850E/IA1) , または P32 (V850E/IA2) : ウォッチドッグ・タイマ出力
ビット2 (Pn2) の設定で、ソフトウェアによりタイマ4 (TM4) を使用して発生させた0.4 ms ほどのパルスを、ウォッチドッグ・タイマ回路に出力します。1 ms以上パルスを出力しないと、ウォッチドッグ・タイマ回路はPWM停止指令をV850E/IA1またはV850E/IA2のES00端子に通知します。
- ・ P43 (V850E/IA1) , または P33 (V850E/IA2) : ドライブ・エラー入力
ビット3 (Pn3) でドライブ・エラー入力の状態を示します。

Pn3	動作
0	正常状態
1	ドライブ・エラー状態

ドライブ回路はエラー信号が発生する(Pn3ビット = 1の場合)とPWMを停止するとともにCPUに通知します。

備考 V850E/IA1 : n = 4
V850E/IA2 : n = 3

(c) PWM出力

タイマ00 (TM00) を使用してPWM波形を出力します。

応用回路例では次のような設定になっています。

- ・ 20 kHz対称三角波モード
- ・ デッド・タイム : 20 μ s
- ・ TO000-TO005 : ロウ・アクティブ
- ・ ESO0端子入力がハイ・レベルのとき , PWM出力停止

(d) エンコーダ入力

タイマ10 (TM10) を使用してエンコーダをカウントします。

応用回路例では次のような設定になっています。

- ・ アップ / ダウン・カウンタ・モードのUDCモードA
- ・ TCLR10の立ち下がりエッジ検出後にカウンタ・クリア
- ・ 4逓倍 (モード4) を使用

(e) 10 msタイマ割り込み

タイマ3 (TM3) を使用し , 10 msインターバル割り込みを発生させます。

(f) 0.4 msタイマ割り込み

タイマ4 (TM4) を使用し , 0.4 msインターバル割り込みを発生させます。

(g) 電流値入力

ANI00 : U相電流値 (- 5 ~ + 5 A)

ANI10 : V相電流値 (- 5 ~ + 5 A)

(h) 速度指令ボリューム値入力

ANI01を使用して0-1023までの値を入力します。

3.4 回路図

応用回路例の回路図を図3 - 9に示します。

応用回路図は、V850E/IA1 (μ PD70F3116GJ-UEN) とリセット回路、発振回路、端子処理のマイコン周辺部、および運転モードSW部、LED出力部、ウォッチドッグ・タイマ回路部、ドライブ回路部、モータ制御部、モータ回転指示部で構成されています。

(1) マイコンおよびマイコン周辺部

V850E/IA1、リセット回路、5 MHzの発振子を使用した発振回路およびMODE端子と未使用端子の端子処理で構成されています。

★ V850E/IA2では、4 MHzの発振子を使用します。

(2) 運転モードSW部

CW回転またはCCW回転運転の設定を行うSWで構成されています。

(3) LED出力部

回転数、エラー表示などを行う16個のLEDで構成されています。

(4) ウォッチドッグ・タイマ回路部

μ PD74HC123Aを使用して、V850E/IA1から1 ms以上の期間パルスがなかった場合、停止信号を出力します。

(5) ドライブ回路部

TO000-TO005の6相出力からモータ・ドライブ用U, V, W相出力に変換しています。このドライブ回路は、モータ仕様によるため具体例は示しておりません。

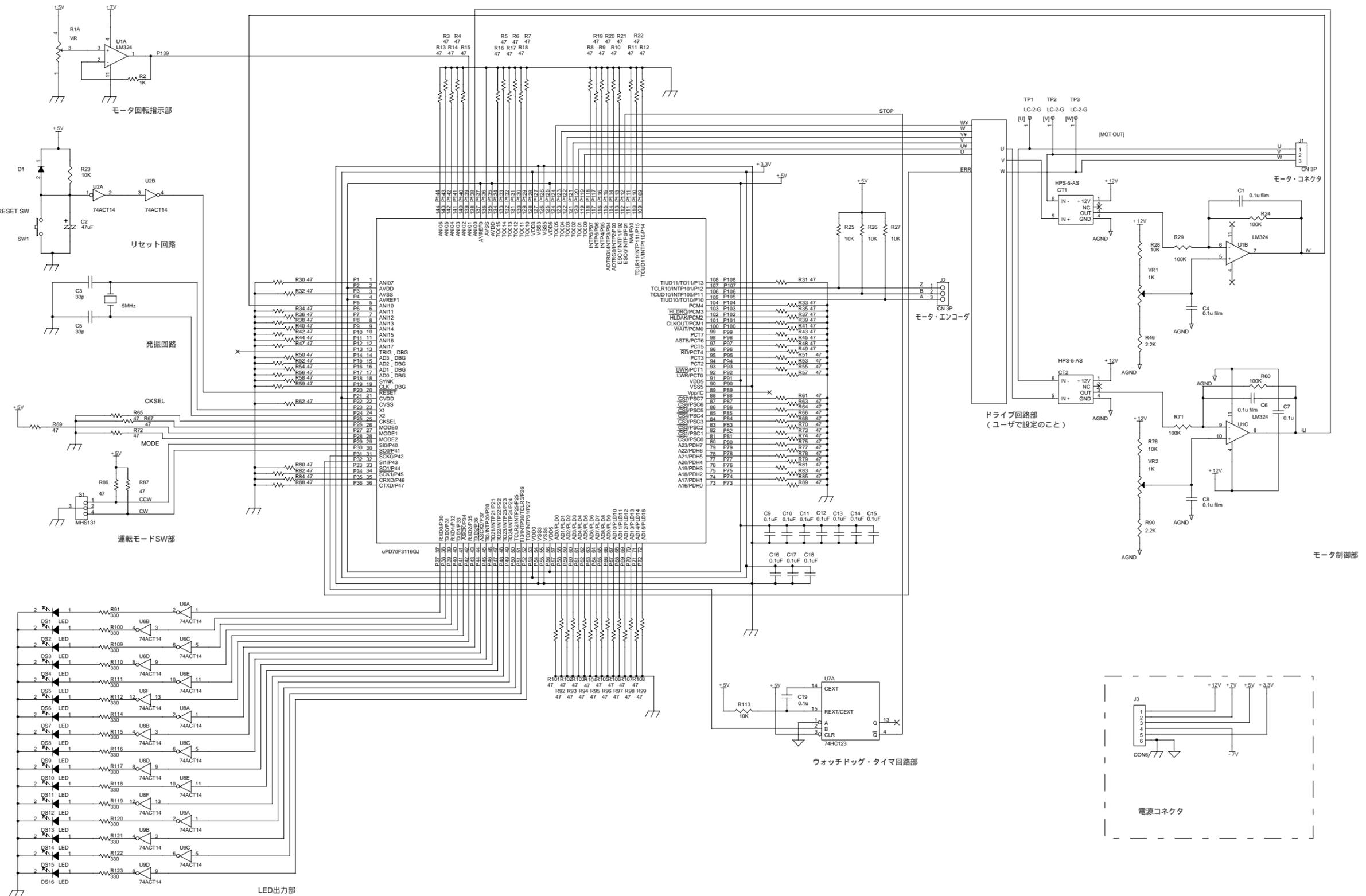
(6) モータ制御部

モータの駆動電流U, VをA/D変換により測定するため、HPS-5-AS, LM324などで構成されています。

(7) モータ回転指示部

モータの回転数を設定するため、ポリユーム, LM324で構成されています。

図3-9 応用回路例の回路図



第4章 制御方式

4.1 概要

4.1.1 制御原理

通常3相モータを制御する場合、電圧や電流は3相交流で表すことができます。3相交流で表すより2相交流で表すほうがより簡単となります。さらに、2相交流で表すより2軸直流で表すほうがより制御が簡単となります。

2軸直流 (d-q軸) 変換を行うと図4 - 1 (c) のように電機子巻線がDCモータのように整流子に接続されて半径方向に無数にあり、それらに界磁と同じ速度で回転するd-q軸上に配置されたブラシを通して、 v_d (d軸電圧値), v_q (q軸電圧値) が印加され、 i_d (d軸電流値), i_q (q軸電流値) が流れることがわかります。

応用回路例では、d-q軸上でDCモータのように電流、電圧等の制御を行っています。

図4 - 1 等価回路 (1/3)

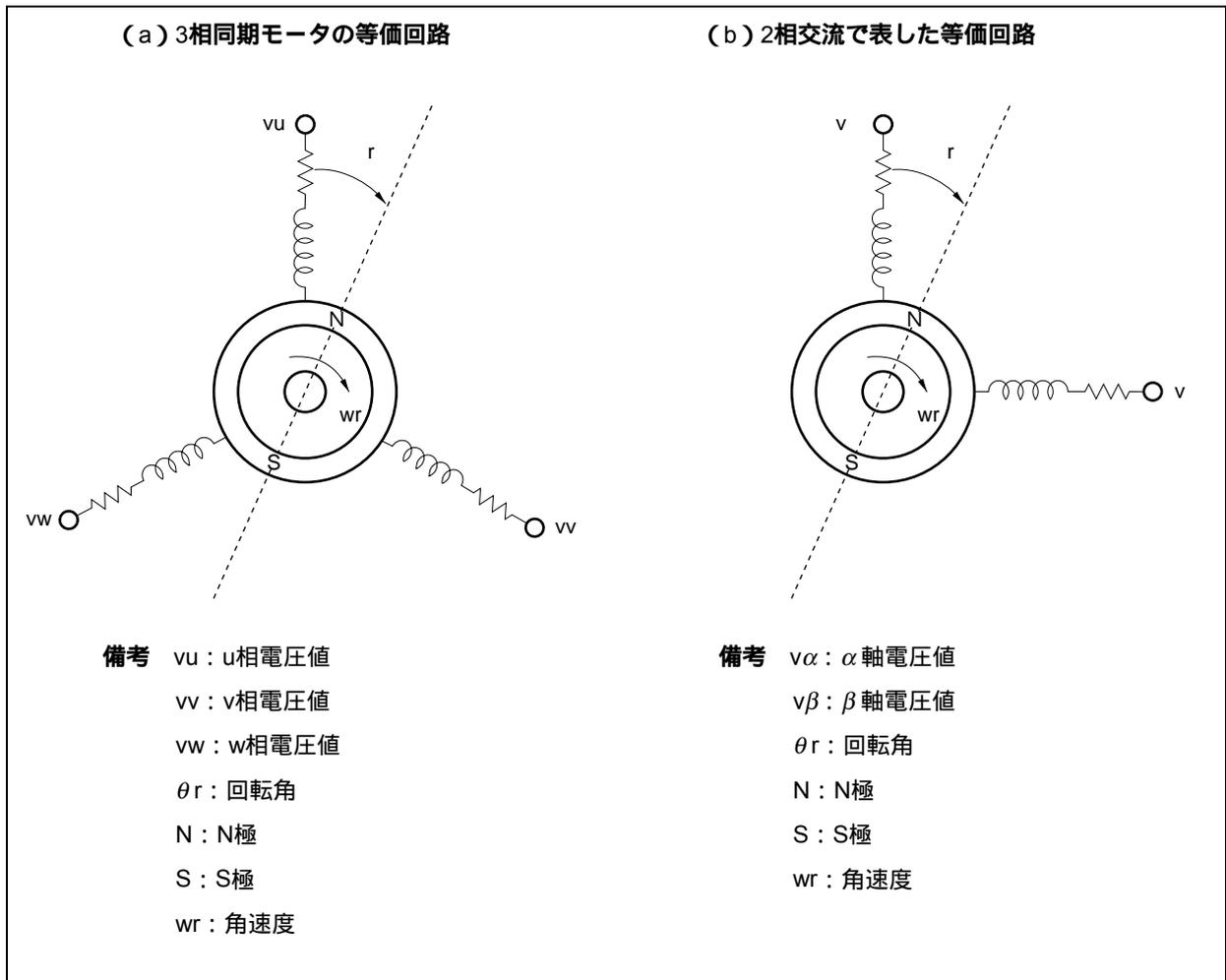


図4 - 1 等価回路 (2/3)

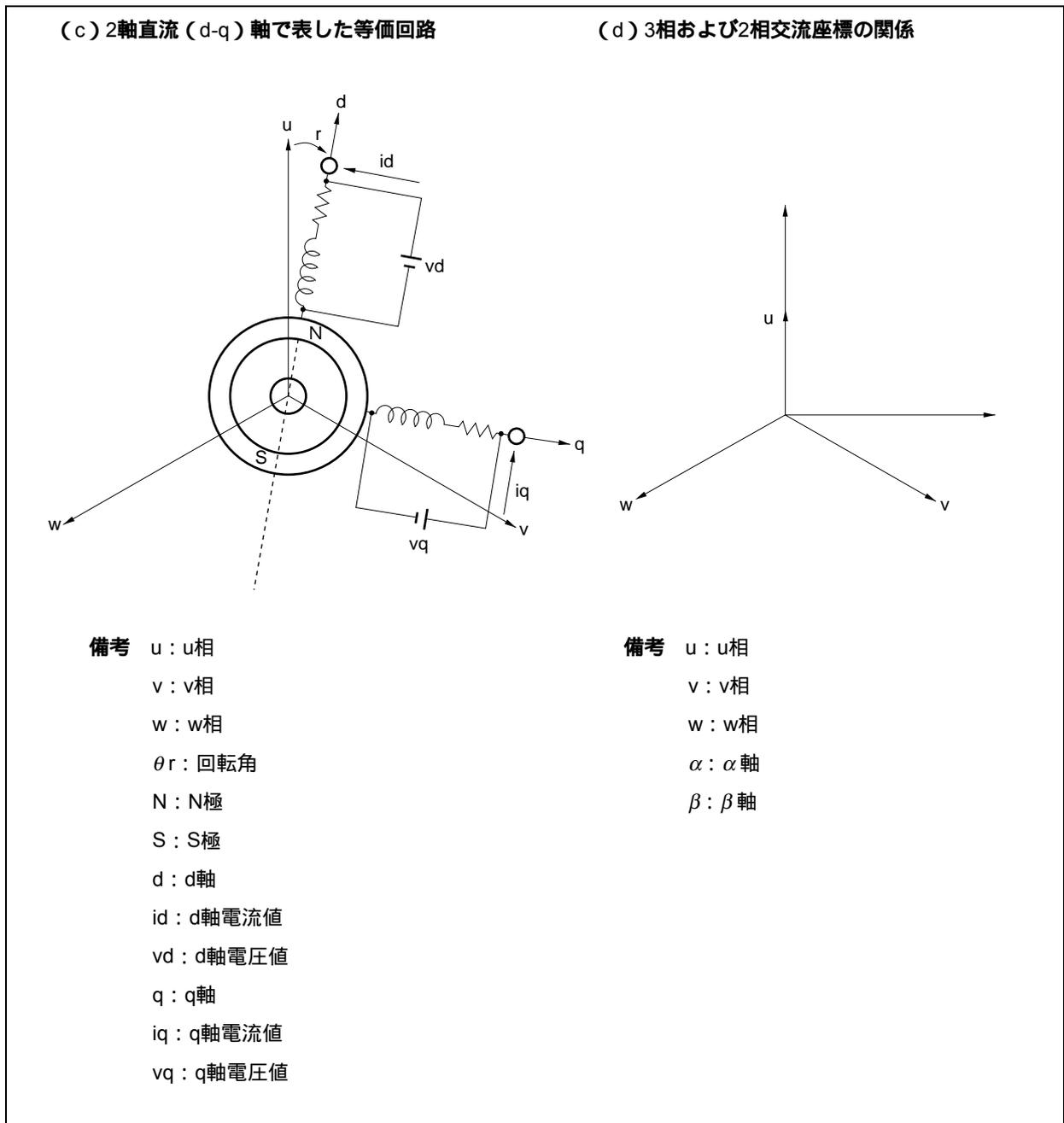
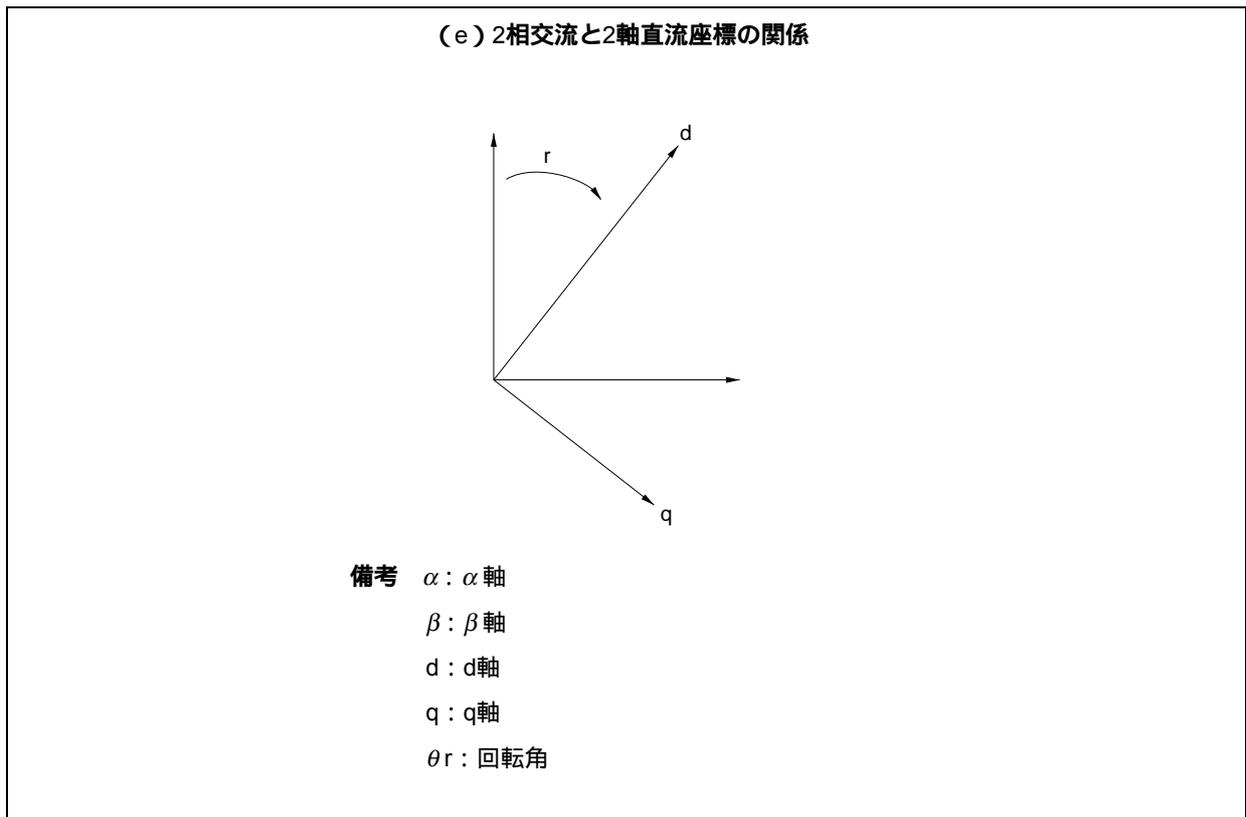


図4 - 1 等価回路 (3/3)



(4) 座標変換

d-q軸上の電圧を3相交流電圧へ変換します。

(5) PWM変換

★ V850E/IA1またはV850E/IA2内蔵のPWM機能を使用し、計算された3相交流電圧をPWM出力します。

4.1.3 モータの仕様

表4 - 1に応用回路例で使用するモータの仕様を示します。

表4 - 1 モータの仕様

形 式	3相同期モータ
定格出力	50 W
ドライブ電源電圧	100 V
定格トルク	1.62 kg · f · cm
瞬時最大トルク	4.9 kg · f · cm
定格回転数	3000 rpm
最大回転数	5000 rpm
エンコーダ	インクリメンタル2500/r (A相, B相, Z相)
極数	4極
Z相とのオフセット量	200パルス

4.2 位置制御

位置から速度への変換を次の式で示します。

$$o_speed = kp \times (o_position - now_position)$$

備考 o_speed	: 目標速度
kp	: 位置比例ゲイン
o_position	: 目標位置
now_position	: 現在位置

4.3 速度制御

応用回路例では、速度制御部にPI制御（Proportion：比例，Integral：積分）を使用しています。使用している式を次に示します。

$$\begin{aligned}d_speed &= o_speed - now_speed \\o_iqp &= ksp \times d_speed \\o_iqi &= o_iqi (n - 1) + (ksi \times d_speed (n - 1)) \\o_iq &= o_iqp + o_iqi (n)\end{aligned}$$

備考 d_speed	: 目標速度と現在速度の差
o_speed	: 目標速度
now_speed	: 現在速度
o_iqp	: 速度比例成分電流値
ksp	: 速度比例ゲイン
o_iqi	: 速度積分成分電流値
ksi	: 速度積分ゲイン
o_iq	: 目標電流値
n	: 今回成分
n - 1	: 前回成分

4.4 電流制御

電流制御は、d軸電流（ i_d ）およびq軸電流（ i_q ）を次に示す式で各軸の目標電圧に変換しています。

$$o_vd = k_i \times (-i_d)$$

$$o_vq = k_i \times (o_iq - i_q)$$

備考 o_vd : 目標d軸電圧
 k_i : 電流比例ゲイン
 i_d : d軸電流値
 o_vq : 目標q軸電圧
 o_iq : 目標電流値
 i_q : q軸電流値

i_d, i_q は、u, v相の電流値をd-q軸座標変換した値です。変換式を次に示します。

$$i_d = i_v \times \sin \theta_r - i_u \times \sin (\theta_r - 2\pi/3)$$

$$i_q = i_v \times \cos \theta_r - i_u \times \cos (\theta_r - 2\pi/3)$$

備考 i_d : d軸電流値
 i_q : q軸電流値
 i_u : u相電流値
 i_v : v相電流値
 θ_r : 回転角

4.5 3相電圧変換

d-q軸で計算された電圧（ v_d, v_q ）を3相座標へ変換する式を次に示します。

$$o_vu = o_vd \times \cos \theta_r - o_vq \times \sin \theta_r$$

$$o_vv = o_vd \times \cos (\theta_r - 2\pi/3) - o_vq \times \sin (\theta_r - 2\pi/3)$$

$$o_vw = -o_vu - o_vv$$

備考 o_vu : 目標u相電圧
 o_vv : 目標v相電圧
 o_vw : 目標w相電圧
 o_vd : 目標d軸電圧
 o_vq : 目標q軸電圧
 θ_r : 回転角

4.6 PWM変換

- ★ 計算された目標電圧は、V850E/IA1またはV850E/IA2の3相正弦波PWMインバータ用16ビット・タイマ（TM00）により出力されます（5.1 PWMタイマ機能（タイマ00（TM00））参照）。

4.7 エンコーダ入力処理

- ★ エンコーダは、V850E/IA1またはV850E/IA2の2相エンコーダ入力用 / 汎用タイマとして使用可能な16ビット・アップ/ダウン・カウンタ（TM10）を使用し4逓倍にしています（5.2 エンコーダ・カウンタ機能（タイマ10（TM10））参照）。

応用回路例の制御方式では、モータ軸上の絶対位置を検出するため、Z相でエンコーダ値をクリアし、絶対位置を検出します。そのため、Z相を越えた処理をソフトウェアで行い、32ビットで位置管理を行っています（7.2 モータ制御割り込み（0.4 msインターバル）参照）。

第5章 V850E/IA1, V850E/IA2の機能

PWM出力およびエンコーダ入力で使用するタイマの使用方法を説明します。

5.1 PWMタイマ機能（タイマ00（TM00））

★ V850E/IA1, V850E/IA2には、モータ制御に最適なデッド・タイムを持った3相PWM出力機能を2チャンネル搭載し、2つのモータを同時に制御できます。また、PWM発生のための比較波形として3つの波形モードがあります。

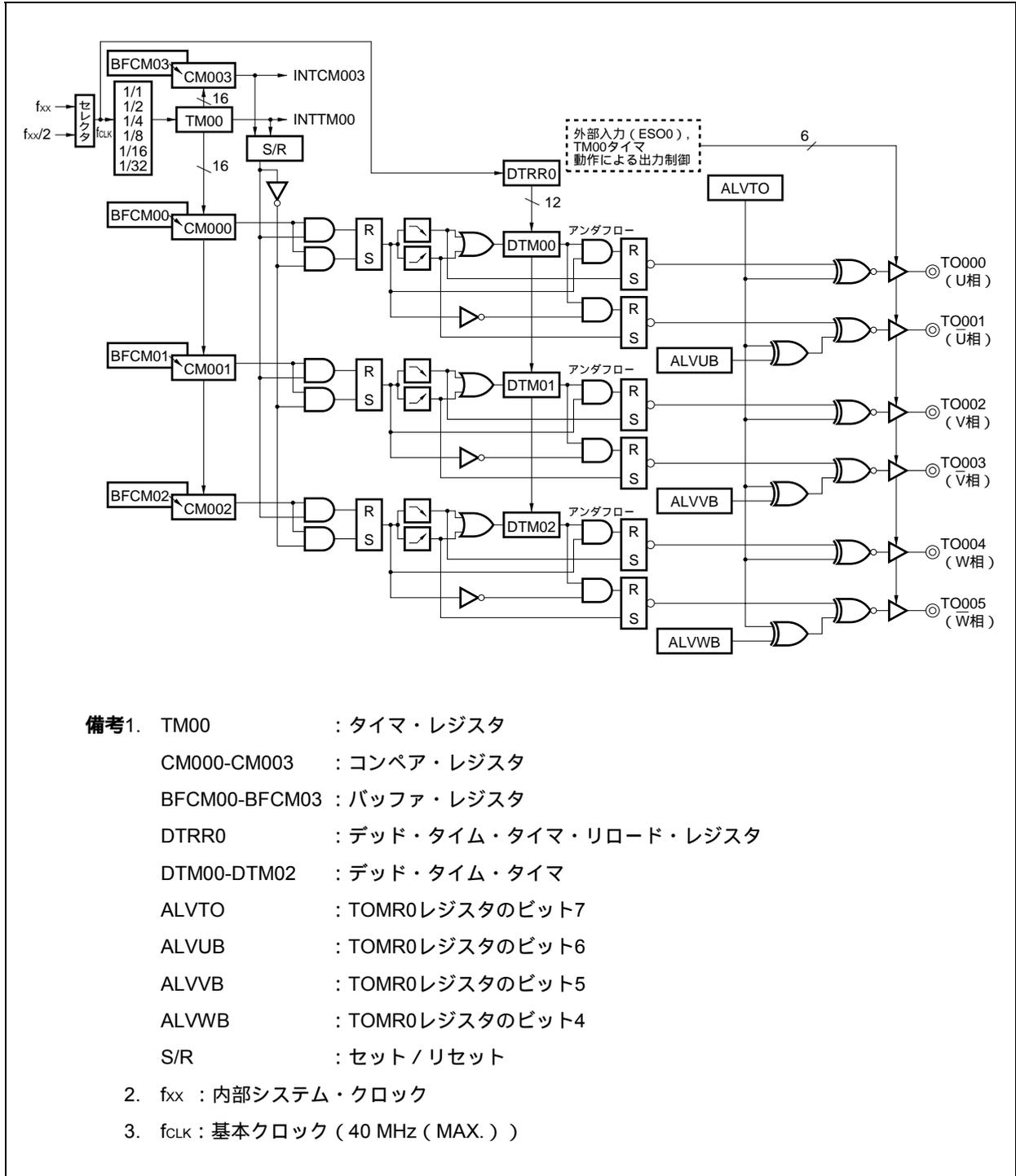
- ・PWMモード0：対称三角波
- ・PWMモード1：非対称三角波
- ・PWMモード2：のこぎり波

この応用回路例では、タイマ00（TM00）を1チャンネル使用し、PWMモード0（対称三角波）を使用しています。また、モータは1つ使用しています。

5.1.1 概要

各モードのブロック図とレジスタの概要を説明します。

図5 - 1 タイマ00 (TM00) のブロック図 (PWMモード0 : 対称三角波)



(1) タイマ00 (TM00)

TM00レジスタは16ビットのアップ/ダウン・タイマまたはアップ・タイマとして動作します。周期はコンペア・レジスタ003 (CM003) によって制御されます。

TM00レジスタのスタートおよびストップは、タイマ・コントロール・レジスタ00 (TMC00) のTM0CE0ビットによって制御します。

この応用回路例のカウント・クロックはプリスケアラによる分周をTMC00レジスタのPRM02-PRM00ビットにより f_{CLK} を設定しています(f_{CLK} :基本クロック, 5. 1. 3(1)タイマ00クロック選択レジスタ(PRM01)の設定参照)。

TM00レジスタが0000Hになる条件を次に示します。

リセット入力
 TM0CE0ビット = 0
 オーバフロー, アンダフロー直後

(2) デッド・タイム・タイマ00-02 (DTM00-DTM02)

DTM00-DTM02レジスタは、インバータ制御に有効なデッド・タイム生成専用の12ビット・ダウン・タイマです。ワンショット・タイマとして動作します。

デッド・タイム・タイマのカウント許可/禁止は、タイマ・コントロール・レジスタ00 (TMC00) のTM0CED0ビットで制御します。ただし、ソフトウェアによる動作制御(開始/停止)はできません。ハードウェア的にカウントを開始/停止します。

デッド・タイム・タイマは、コンペア・レジスタ000-002 (CM000-CM002) のコンペア一致タイミングに同期してデッド・タイム・タイマ・リロード・レジスタ0 (DTRR0) の値が転送され、ダウン・カウントを開始します。

デッド・タイム・タイマ値が000H FFFHになるとアンダフロー信号を発生し、タイマはFFFHで停止します。

また、デッド・タイム・タイマがアンダフローを発生する前に、再び対象となるコンペア・レジスタで一致が起こった場合、DTRR0レジスタの値が再びデッド・タイム・タイマに転送され、ダウン・カウントを行います。

デッド・タイム・タイマのカウント・クロックは基本クロック (f_{CLK}) 固定で、デッド・タイム幅は、次のようになります。

$$(\text{DTRR0レジスタ設定値} + 1) / \text{基本クロック} (f_{CLK})$$

デッド・タイム・タイマがカウント禁止の状態、TM00をPWMモード0で動作させた場合、TO000とTO001, TO002とTO003, TO004とTO005には、デッド・タイムを持たない逆転の信号が出力されます。

(3) デッド・タイム・タイマ・リロード・レジスタ0 (DTRR0)

DTRR0レジスタは、12ビットのデッド・タイム設定用のレジスタで、3つのデッド・タイム・タイマ (DTM00-DTM02レジスタ) に対して共通です。ただし、DTRR0レジスタからDTM00-DTM02レジスタへ値を転送するタイミングは、それぞれ独立して行われます。

16ビット単位でリード/ライト可能です。また、DTRR0レジスタを16ビット・リード・アクセスしたときには上位4ビットは0が読み出されます。

注意1. TM00動作中 (TMC00レジスタのTM0CE0ビット = 1) はDTRR0レジスタの値を変更することを禁止します。

2. 上位4ビットには必ず0を書き込んでください。

(4) コンペア・レジスタ000-002 (CM000-CM002)

CM000-CM002レジスタは16ビットのレジスタで、TM00レジスタと常に比較動作を行い、一致を検出するとトリガ信号を出力し、それぞれのコンペア・レジスタに接続されているフリップフロップ (F/F) の内容を変化させます。また、CM000-CM002レジスタは、それぞれバッファ・レジスタ (BFCM00-BFCM02) を備えており、次の基本クロック (f_{CLK}) でバッファの内容をCM000-CM002レジスタに転送します。転送の許可/禁止は、TMC00レジスタのBFTENビットで制御します。

(5) コンペア・レジスタ003 (CM003)

CM003レジスタは16ビットのレジスタで、TM00レジスタと常に比較動作を行い、一致を検出すると割り込み信号 (INTCM003) を発生します。CM003レジスタは、TM00レジスタのカウント上限値を制御しており、一致検出時には、その次のタイマのカウント・クロックで次に示す動作を行います。

・PWMモード0時：TM00の動作をアップ・カウントからダウン・カウントへ切り替え

また、CM003レジスタは、バッファ・レジスタ (BFCM03) を備えており、次の基本クロック (f_{CLK}) の1クロックでバッファの内容をCM003レジスタに転送します。転送の許可/禁止は、TMC00レジスタのBFTE3ビットで制御されます。

(6) バッファ・レジスタCM00-CM02 (BFCM00-BFCM02)

BFCM00-BFCM02レジスタは、16ビットのレジスタで、割り込み要求信号 (INTCM003/INTTM00) により、各バッファ・レジスタに対応したコンペア・レジスタ (CM000-CM002) にデータを転送します。

16ビット単位でリード/ライト可能です。

注意 BFCM00-BFCM02レジスタの設定値は次のタイミングでCM000-CM002レジスタへ転送されません。

- ・TMC00レジスタのTM0CE0ビット = 0時：BFCM00-BFCM02レジスタへライトされた次の動作タイミングで転送されます。
- ・TMC00レジスタのTM0CE0ビット = 1時：INTTM00発生時、またはINTCM003発生時にBFCM00-BFCM02レジスタの値がCM000-CM002レジスタに転送されます。このときの転送の許可/禁止は、タイマ・コントロール・レジスタ (TMC00) のBFTENビットで制御されます。

(7) バッファ・レジスタCM03 (BFCM03)

BFCM03レジスタは16ビットのレジスタで、任意のタイミングでコンペア・レジスタに転送します。転送の許可/禁止は、TMC00レジスタのBFTE3ビットで制御されます。

16ビット単位でリード/ライト可能です。

注意1. BFCM03レジスタの設定値は次のタイミングでCM003レジスタへ転送されます。

- ・ TMC00レジスタのTM0CE0ビット = 0時：BFCM03レジスタへライトされた次の動作タイミングで転送されます。
- ・ TMC00レジスタのTM0CE0ビット = 1時：INTTM00発生時にBFCM03レジスタの値がCM003レジスタに転送されます。このときの転送の許可/禁止は、タイマ・コントロール・レジスタ (TMC00) のBFTE3ビットで制御されます。

2. BFCM03レジスタを0000Hに設定することは禁止します。

5.1.2 応用回路例でのPWMタイマの使用方法**(1) PWM周波数の決定**

モータ制御の面からPWM周波数は次の要因を考慮して決定します。

- ・ ドライブ回路のスイッチング時間
- ・ デッド・タイム (不感帯の幅)
- ・ チョーク・コイルのうなり音

注意1. ドライブ回路のスイッチング応答が悪い場合は、あまり高い周波数にはできません。

2. 精度の高いモータ制御を行う場合は、デッド・タイムの占める割合が問題となります。
3. チョーク・コイルを使用した場合、PWM周期が可聴範囲内のときは音が聞こえます。
4. 極端に高い周波数を選択した場合、タイマの設定値により分解能があまり取れません。

PWMタイマの周期は、タイマへの入力クロック (基本クロック) と分周比 (カウント・クロック) で確定します。PWMタイマの周期設定は、タイマ00クロック選択レジスタ (PRM01) とタイマ・コントロール・レジスタ00 (TMC00) で行います。

カウント・クロックが決定したら、BFCM03レジスタでCM003のコンペア値を設定してください。コンペア値は、PWMモード0 (対称三角波モード) では周期の1/2の値となります。

この応用回路例では、PWM周期を20 kHz、デッド・タイムを2 μ sとします。したがって、システム・クロックを50 MHzとした場合、次のようになります。

入力クロック (基本クロック) 選択	: $f_{xx}/2$ (PRM01レジスタのPRM1ビット = 0)
分周比	: 1/1 (TMC00レジスタのPRM02-PRM00ビット = 000)
カウント・クロック	: 25 MHz
CM003の値	: $\frac{\text{カウント・クロック周波数}}{\text{PWM周波数}} \times 1/2 = 625$

【動作】

PWMモード0では、TM00はアップ/ダウン・カウント動作を行い、ダウン・カウント動作中にTM00 = 0000Hになるとアンダフロー割り込み (INTTM00) を発生し、アップ・カウント動作中にTM00 = CM003になると一致割り込み (INTCM003) を発生します。

アップ/ダウン切り替えはTM00とCM003の一致 (INTCM003) で、ダウン/アップ切り替えはTM00が0000H後にTM00のアンダフローで行われます。

このモードのPWM周期は、(BFCM03値 × 2 × TM00のカウント・クロック) です。BFCM03へのデータ設定は、次のPWM周期幅をBFCM03に設定します。

INTTM00により、ハードウェアで自動的にBFCM03のデータがCM003に転送されます。さらに、INTTM00で起動するソフトウェア処理で演算を行い、次周期のデータをBFCM03に設定します。

次にPWMのデューティを制御するCM000-CM002へのデータ設定について説明します。

CM000-CM002へのデータ設定は、BFCM00-BFCM02から出力するデューティを設定します。

INTTM00により、ハードウェアで自動的にBFCM00-BFCM02の値がCM000-CM002に転送されます。さらに、ソフトウェア処理を起動して演算を行い、次周期のF/Fのセット/リセット・タイミングをBFCM00-BFCM02に設定します。

以上のようにして、PWM周期、PWMのデューティを設定します。

CM000-CM002の一致で変化するF/Fのセット/リセット条件は、次のとおりです。

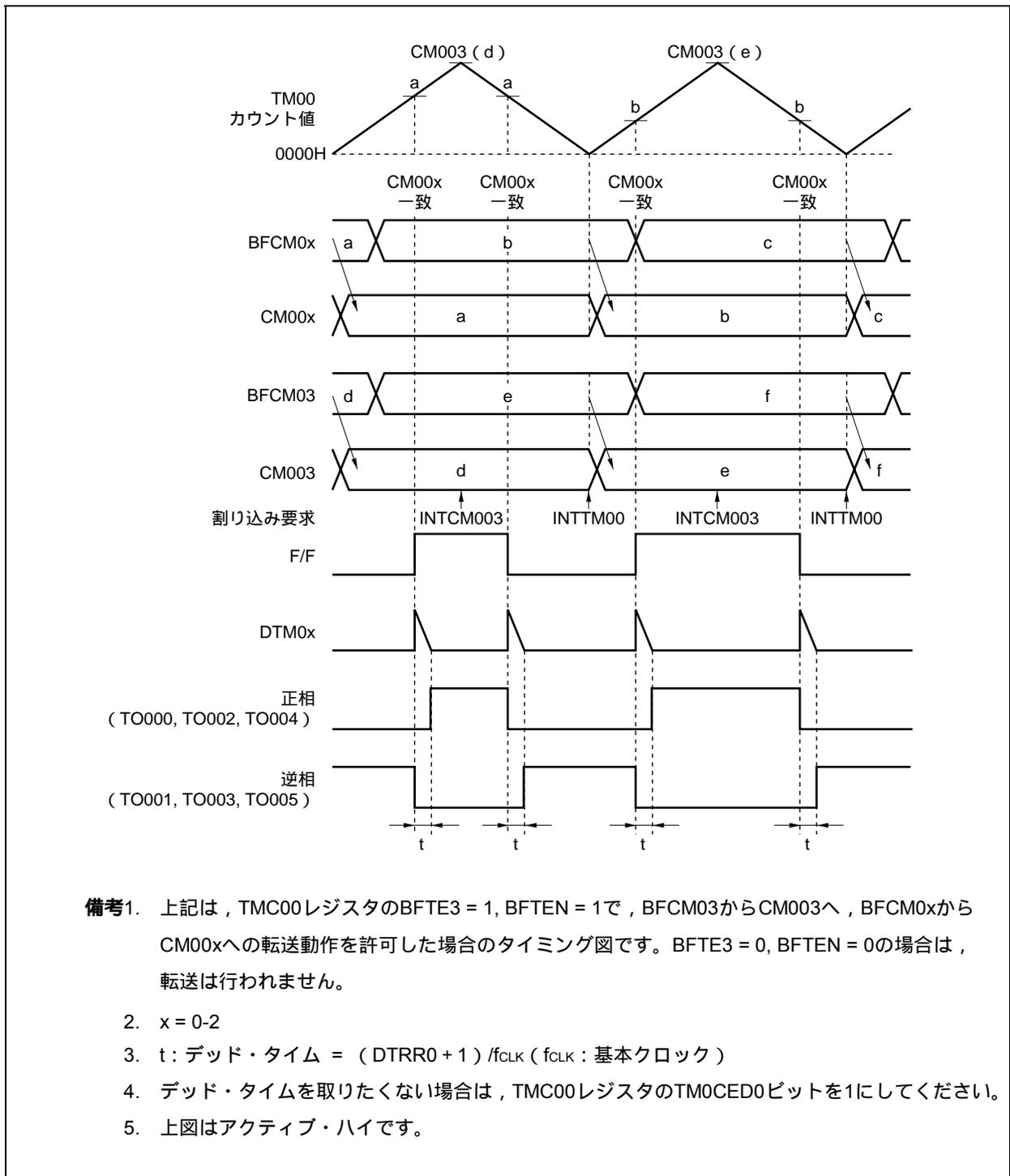
- ・セット : TM00がアップ・カウント時にCM000-CM002が一致検出
- ・リセット : TM00がダウン・カウント時にCM000-CM002が一致検出

このモードでは、F/Fのセット/リセット・タイミングが同一タイミング (左右対称制御) で行われます。F/Fのセット/リセット・タイミングに同期して、DTRR0の値が対応するデッド・タイム・タイマ (DTM00-DTM02) に転送され、ダウン・カウントを開始します。DTM00-DTM02は、000Hまでカウントして、000H ~ FFFHで停止します。

DTM00-DTM02は、正相 (TO000, TO002, TO004) と逆相 (TO001, TO003, TO005) のアクティブ・レベルが重ならない幅 (デッド・タイム) を容易に自動生成できます。

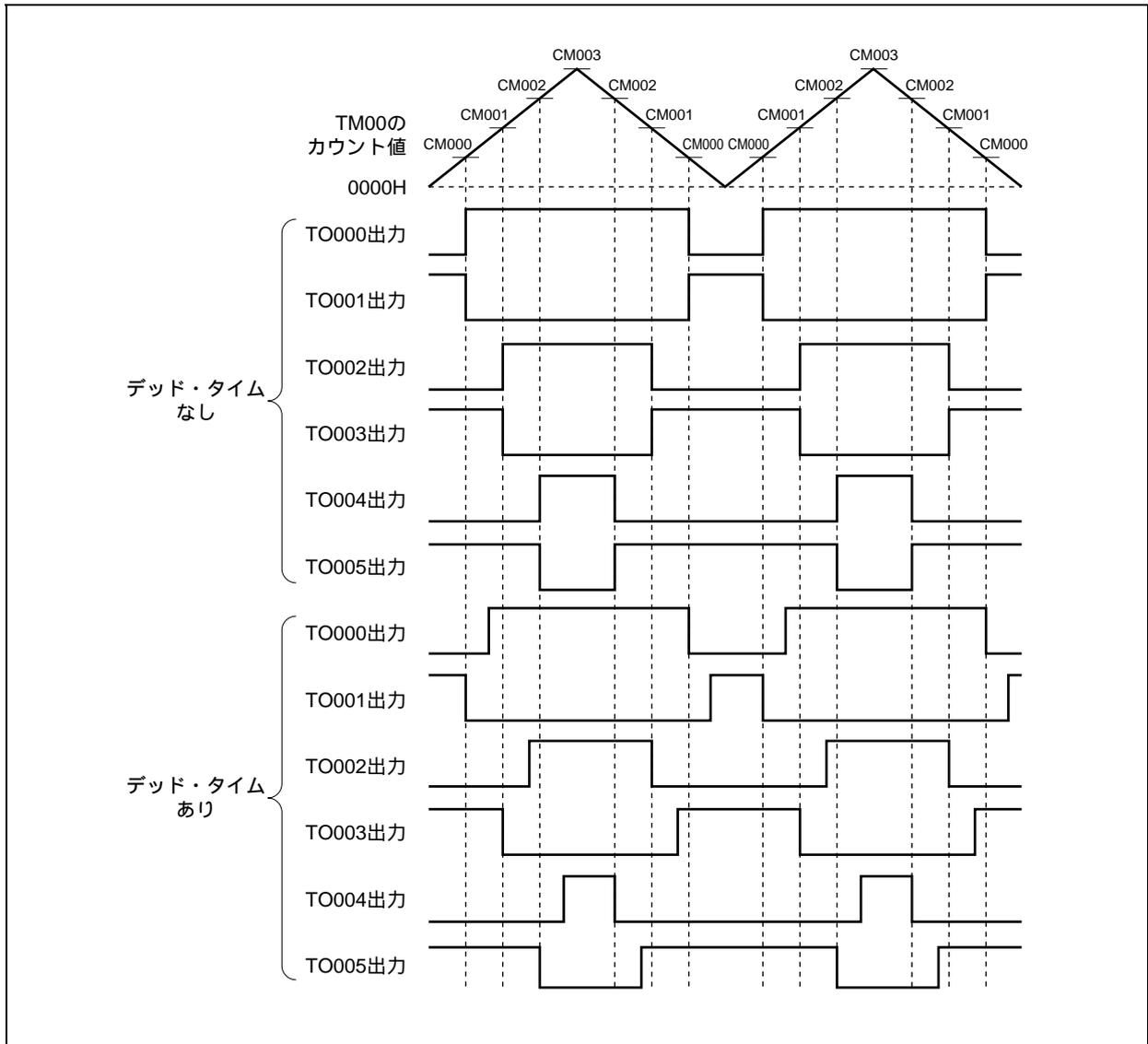
このように、初期設定以降は、PWM周期 (1周期) に1回発生する割り込み (INTTM00) でソフトウェア処理を起動し、次周期で使用するPWM周期およびPWMのデューティを設定することによって、TO000-TO005端子に自動的にデッド・タイム幅を考慮したPWM波形を出力できます (割り込みの間引き率1/1の場合)。

図5 - 3 PWMモード0 (対称三角波) の動作タイミング



全体的な動作イメージを図5 - 4に示します。

図5 - 4 PWMモード0 (対称三角波) の全体的な動作イメージ



5.1.3 レジスタ設定

(1) タイマ0クロック選択レジスタ (PRM01) の設定

この応用回路例では、PRM01レジスタは次のように設定します。

注意 必ずタイマを使用する前に設定してください。

```
PRM01 = 0x00;          /*fclk = fxx/2*/
```

V850E/IA2の場合、PRM01レジスタは次のように設定します。

```
PRM01 = 0x01;          /*fclk = fxx*/
```

図5 - 5 タイマ0クロック選択レジスタ (PRM01)

	7	6	5	4	3	2	1	0	アドレス	初期値
PRM01	0	0	0	0	0	0	0	PRM1	FFFFFF5D0H	00H

ビット位置	ビット名	意味
0	PRM1	タイマ00 (TM00) の基本クロック (f _{CLK}) を指定します。 0 : f _{xx} /2 (f _{xx} > 40 MHzの場合) 1 : f _{xx} (f _{xx} ≤ 40 MHzの場合) 備考 f _{xx} : 内部システム・クロック

(2) TOMR書き込み許可レジスタ0 (SPEC0) の設定

この応用回路例では、SPEC0レジスタは次のように設定します。

```
SPEC0 = 0x0000;          /*TOMR0ライト許可*/
```

図5 - 6 TOMR書き込み許可レジスタ0 (SPEC0)

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス	初期値
SPEC0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	FFFFFF580H	0000H

(3) タイマ出力モード・レジスタ0 (TOMR0) 設定

この応用回路例では、TOMR0レジスタは次のように設定します。

```
TOMR0 = 0x03;          /*出力モード設定*/
```

図5 - 7 タイマ出力モード・レジスタ0 (TOMR0) (1/2)

	7	6	5	4	3	2	1	0	アドレス	初期値
TOMR0	ALVTO	ALVUB	ALVVB	ALVWB	TOSP	0	TOEDG1	TOEDG0	FFFFFF57DH	00H

ビット位置	ビット名	意味
7	ALVTO	TO000, TO002, TO004端子のアクティブ・レベルを指定します。 0 : アクティブ・レベルはロウ・レベル 1 : アクティブ・レベルはハイ・レベル 注意 TM00動作中 (TM0CE0 = 1) にALVTOビットを変更することは禁止します。
6	ALVUB	TO001端子のアクティブ・レベルを指定します。 0 : ALVTOビットで設定したアクティブ・レベルの反転レベル 1 : ALVTOビットで設定したアクティブ・レベル ALVUBビット = 1のとき, TO001出力のアクティブ・レベルはTO000と同レベルになります。 注意 TM00動作中 (TM0CE0 = 1) にALVUBビットを変更することは禁止します。
5	ALVVB	TO003端子のアクティブ・レベルを指定します。 0 : ALVTOビットで設定したアクティブ・レベルの反転レベル 1 : ALVTOビットで設定したアクティブ・レベル ALVVBビット = 1のとき, TO003出力のアクティブ・レベルはTO002と同レベルになります。 注意 TM00動作中 (TM0CE0 = 1) にALVVBビットを変更することは禁止します。
4	ALVWB	TO005端子のアクティブ・レベルを指定します。 0 : ALVTOビットで設定したアクティブ・レベルの反転レベル 1 : ALVTOビットで設定したアクティブ・レベル ALVWBビット = 1のとき, TO005出力のアクティブ・レベルはTO004と同レベルになります。 注意 TM00動作中 (TM0CE0 = 1) にALVWBビットを変更することは禁止します。

図5 - 7 タイマ出力モード・レジスタ0 (TOMR0) (2/2)

ビット位置	ビット名	意 味															
3	TOSP	<p>ESO0端子入力によるTO000-TO005端子の出力停止制御をします。</p> <p>0 : ESO0端子入力を有効にする 1 : ESO0端子入力を無効にする</p> <p>注意1. 出力停止状態は、TUC00レジスタのTORS0ビットに1を書き込むと、禁止解除できます。なお、すべてのタイマおよびカウンタは出力禁止状態でも動作を継続します。</p> <p>2. ESO0端子入力を無効状態から有効状態にする (TOSPビットを1 0) 前に、TUC00レジスタのTORS0ビットに1を書き込み、ESO0端子入力状態のリセットをしてください。</p>															
1, 0	TOEDG1, TOEDG0	<p>TOSPビットでESO0端子入力によるTO000-TO005出力を強制的に停止させる設定を行っている際に、有効となるエッジまたはレベルの選択を行います。</p> <table border="1" data-bbox="592 840 1324 1055"> <thead> <tr> <th>TOEDG1</th> <th>TOEDG0</th> <th>動 作</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>立ち上がりエッジ</td> </tr> <tr> <td>0</td> <td>1</td> <td>立ち下がりエッジ</td> </tr> <tr> <td>1</td> <td>0</td> <td>ロウ・レベル</td> </tr> <tr> <td>1</td> <td>1</td> <td>ハイ・レベル</td> </tr> </tbody> </table> <p>注意1. TM00動作中 (TM0CE0 = 1) にTOEDG1, TOEDG0ビットを変更することは禁止します。</p> <p>2. TOEDG1, TOEDG0ビットの設定を変更する前にTUC00レジスタのTORS0ビットに1を書き込み、ESO0端子入力状態のリセットをしてください。</p>	TOEDG1	TOEDG0	動 作	0	0	立ち上がりエッジ	0	1	立ち下がりエッジ	1	0	ロウ・レベル	1	1	ハイ・レベル
TOEDG1	TOEDG0	動 作															
0	0	立ち上がりエッジ															
0	1	立ち下がりエッジ															
1	0	ロウ・レベル															
1	1	ハイ・レベル															

タイマ出力モード・レジスタ0 (TOMR0) へのデータ設定は、次のシーケンスで行います。

任意の汎用レジスタにタイマ出力モード・レジスタ0 (TOMR0) へ設定するためのデータを用意します。

TOMR書き込み許可レジスタ0 (SPEC0) に任意のデータを書き込みます。

タイマ出力モード・レジスタ0 (TOMR0) を設定します (次の命令で行います)。

- ・ストア命令 (ST/SST命令)
- ・ビット操作命令 (SET1/CLR1/NOT1命令)

```
[記述例]  MOV      0x04, r10
          ST.B    r10, SPEC0 [r0]
          ST.B    r10, TOMR0 [r0]
```

なお、TOMR0レジスタを読み出す場合は、特別なシーケンスは必要ありません。

- 注意1.** SPEC0発行 () とその直後のTOMR0レジスタ書き込み () の間では割り込みを禁止してください。
2. SPEC0レジスタへ書き込むデータはダミーですが、TOMR0レジスタへの設定 (上記例) で使用する汎用レジスタと同じレジスタをSPEC0レジスタ書き込み (上記例) でも使用してください。アドレッシングに汎用レジスタを使用する場合も同様です。
3. DMA転送によるSPEC0レジスタやTOMR0レジスタへの書き込みはしないでください。

(4) PWMソフトウェア・タイミング出力レジスタ0 (PSTO0)

この応用回路例では、PSTO0レジスタは次のように設定します。

```
PSTO0 = 0x00;          /*リアルタイム出力禁止*/
```

★ 図5 - 8 PWMソフトウェア・タイミング出力レジスタ0 (PSTO0) (1/2)

	⑦	6	5	4	3	②	①	①	アドレス	初期値
PSTO0	TORTO0	0	0	0	0	UPORT0	VPORT0	WPORT0	FFFFFF57EH	00H

ビット位置	ビット名	意 味																						
7	TORTO0	TO000-TO005出力制御を指定します。 0 : タイマ出力 1 : ソフトウェア出力 ソフトウェア出力時のTO000-TO005信号の変化はTORTO0ビットをセット(1)したとき、およびUPORT0, VPORT0, WPORT0の各ビットに値が書き込まれたタイミングとなります。また、デッド・タイム・タイマは使用できます。																						
2	UPORT0	TO000 (U相) / TO001 (\bar{U} 相) 端子の出力値を指定します。 <table border="1" style="width: 100%; border-collapse: collapse; margin-top: 10px;"> <thead> <tr> <th style="width: 15%;">UPORT0</th> <th colspan="3" style="text-align: center;">動 作</th> </tr> </thead> <tbody> <tr> <td rowspan="3" style="text-align: center;">0</td> <td style="text-align: center;">TO000</td> <td colspan="2" style="text-align: center;">ALVTOビット設定の反転レベル</td> </tr> <tr> <td rowspan="2" style="text-align: center;">TO001</td> <td style="text-align: center;">ALVUBビット = 0時</td> <td style="text-align: center;">ALVTOビット設定のレベル</td> </tr> <tr> <td style="text-align: center;">ALVUBビット = 1時</td> <td style="text-align: center;">ALVTOビット設定の反転レベル</td> </tr> <tr> <td rowspan="3" style="text-align: center;">1</td> <td style="text-align: center;">TO000</td> <td colspan="2" style="text-align: center;">ALVTOビット設定のレベル</td> </tr> <tr> <td rowspan="2" style="text-align: center;">TO001</td> <td style="text-align: center;">ALVUBビット = 0時</td> <td style="text-align: center;">ALVTOビット設定の反転レベル</td> </tr> <tr> <td style="text-align: center;">ALVUBビット = 1時</td> <td style="text-align: center;">ALVTOビット設定のレベル</td> </tr> </tbody> </table> <p style="margin-top: 10px;">注意 TORTO0ビット = 1時にUPORT0ビットの設定値を変更した場合、TO000/TO001出力信号には、通常のタイマ動作時と同様にデッド・タイムの設定が有効となります。</p>	UPORT0	動 作			0	TO000	ALVTOビット設定の反転レベル		TO001	ALVUBビット = 0時	ALVTOビット設定のレベル	ALVUBビット = 1時	ALVTOビット設定の反転レベル	1	TO000	ALVTOビット設定のレベル		TO001	ALVUBビット = 0時	ALVTOビット設定の反転レベル	ALVUBビット = 1時	ALVTOビット設定のレベル
UPORT0	動 作																							
0	TO000	ALVTOビット設定の反転レベル																						
	TO001	ALVUBビット = 0時	ALVTOビット設定のレベル																					
		ALVUBビット = 1時	ALVTOビット設定の反転レベル																					
1	TO000	ALVTOビット設定のレベル																						
	TO001	ALVUBビット = 0時	ALVTOビット設定の反転レベル																					
		ALVUBビット = 1時	ALVTOビット設定のレベル																					

備考 ALVTOビット : TOMR0レジスタのビット7
 ALVUBビット : TOMR0レジスタのビット6

図5 - 8 PWMソフトウェア・タイミング出力レジスタ0 (PSTO0) (2/2)

ビット位置	ビット名	意 味																						
1	VPORT0	<p>TO002 (V相) / TO003 (\bar{V}相) 端子の出力値を指定します。</p> <table border="1"> <thead> <tr> <th>VPORT0</th> <th colspan="3">動 作</th> </tr> </thead> <tbody> <tr> <td rowspan="3">0</td> <td>TO002</td> <td colspan="2">ALVTOビット設定の反転レベル</td> </tr> <tr> <td rowspan="2">TO003</td> <td>ALVVBビット = 0時</td> <td>ALVTOビット設定のレベル</td> </tr> <tr> <td>ALVVBビット = 1時</td> <td>ALVTOビット設定の反転レベル</td> </tr> <tr> <td rowspan="3">1</td> <td>TO002</td> <td colspan="2">ALVTOビット設定のレベル</td> </tr> <tr> <td rowspan="2">TO003</td> <td>ALVVBビット = 0時</td> <td>ALVTOビット設定の反転レベル</td> </tr> <tr> <td>ALVVBビット = 1時</td> <td>ALVTOビット設定のレベル</td> </tr> </tbody> </table> <p>注意 TORTO0ビット = 1時にVPORT0ビットの設定値を変更した場合、TO002/TO003出力信号には、通常のタイマ動作時と同様にデッド・タイムの設定が有効となります。</p>	VPORT0	動 作			0	TO002	ALVTOビット設定の反転レベル		TO003	ALVVBビット = 0時	ALVTOビット設定のレベル	ALVVBビット = 1時	ALVTOビット設定の反転レベル	1	TO002	ALVTOビット設定のレベル		TO003	ALVVBビット = 0時	ALVTOビット設定の反転レベル	ALVVBビット = 1時	ALVTOビット設定のレベル
VPORT0	動 作																							
0	TO002	ALVTOビット設定の反転レベル																						
	TO003	ALVVBビット = 0時	ALVTOビット設定のレベル																					
		ALVVBビット = 1時	ALVTOビット設定の反転レベル																					
1	TO002	ALVTOビット設定のレベル																						
	TO003	ALVVBビット = 0時	ALVTOビット設定の反転レベル																					
		ALVVBビット = 1時	ALVTOビット設定のレベル																					
0	WPORT0	<p>TO004 (W相) / TO005 (\bar{W}相) 端子の出力値を指定します。</p> <table border="1"> <thead> <tr> <th>WPORT0</th> <th colspan="3">動 作</th> </tr> </thead> <tbody> <tr> <td rowspan="3">0</td> <td>TO004</td> <td colspan="2">ALVTOビット設定の反転レベル</td> </tr> <tr> <td rowspan="2">TO005</td> <td>ALVWBビット = 0時</td> <td>ALVTOビット設定のレベル</td> </tr> <tr> <td>ALVWBビット = 1時</td> <td>ALVTOビット設定の反転レベル</td> </tr> <tr> <td rowspan="3">1</td> <td>TO004</td> <td colspan="2">ALVTOビット設定のレベル</td> </tr> <tr> <td rowspan="2">TO005</td> <td>ALVWBビット = 0時</td> <td>ALVTOビット設定の反転レベル</td> </tr> <tr> <td>ALVWBビット = 1時</td> <td>ALVTOビット設定のレベル</td> </tr> </tbody> </table> <p>注意 TORTO0ビット = 1時にWPORT0ビットの設定値に変更した場合、TO004/TO005出力信号には、通常のタイマ動作時と同様にデッド・タイムの設定が有効となります。</p>	WPORT0	動 作			0	TO004	ALVTOビット設定の反転レベル		TO005	ALVWBビット = 0時	ALVTOビット設定のレベル	ALVWBビット = 1時	ALVTOビット設定の反転レベル	1	TO004	ALVTOビット設定のレベル		TO005	ALVWBビット = 0時	ALVTOビット設定の反転レベル	ALVWBビット = 1時	ALVTOビット設定のレベル
WPORT0	動 作																							
0	TO004	ALVTOビット設定の反転レベル																						
	TO005	ALVWBビット = 0時	ALVTOビット設定のレベル																					
		ALVWBビット = 1時	ALVTOビット設定の反転レベル																					
1	TO004	ALVTOビット設定のレベル																						
	TO005	ALVWBビット = 0時	ALVTOビット設定の反転レベル																					
		ALVWBビット = 1時	ALVTOビット設定のレベル																					

備考 n = 0, 1
 ALVTOビット : TOMR0レジスタのビット7
 ALVVBビット : TOMR0レジスタのビット5
 ALVWBビット : TOMR0レジスタのビット4

★ TO000-TO005端子は、TM00とコンペア・レジスタによるタイマ出力、またはPSTO0レジスタの設定によるソフトウェア出力 (TORTO0ビット = 1) が可能です。優先順位はソフトウェア出力 > タイマ出力となります。

このため、TM0CE0ビット = 1 (タイマ動作許可) でTORTO0ビット = 1 (ソフトウェア出力許可) の状態から、TM0CE0ビット = 1 (タイマ動作許可) でTORTO0ビット = 0 (ソフトウェア出力禁止) へ設定を変更した場合、TO000-TO005出力はTORTO0ビット変更後の最初のTM00とコンペア・レジスタによるF/Fのセット/リセット・タイミングが発生するまでソフトウェア出力状態のまま保持されます。

次にALVTOビット = 1時のTORTO0, TM0CE0ビット設定とTO000 (正相側) 出力の関係を示します (逆相側出力 (TO001, TO003, TO005) はALVUB, ALVVB, ALVWBビットに依存するため、それぞれのビット説明を参照してください)。

(5) バッファ・レジスタCM00-CM03 (BFCM00-BFCM03) の設定

この応用回路例では、BFCM00-BFCM03レジスタは次のように設定します。

```

BFCM00 = 312;          /*初期値デューティ50%*/
BFCM01 = 312;          /*初期値デューティ50%*/
BFCM02 = 312;          /*初期値デューティ50%*/
BFCM03 = 625;          /*20 kHz*/
    
```

★ V850E/IA2の場合、BFCM00-BFCM03レジスタは次のように設定します。

```

BFCM00 = 500;          /*初期値デューティ50%*/
BFCM01 = 500;          /*初期値デューティ50%*/
BFCM02 = 500;          /*初期値デューティ50%*/
BFCM03 = 1000;         /*20 kHz*/
    
```

BFCM00-BFCM03レジスタからCM000-CM003レジスタへの転送動作は、TM00動作中（TMC00レジスタのTM0CE0ビット = 1）のため、アンダフロー割り込み（INTTM00）発生時に行われます。

図5 - 9 バッファ・レジスタCM00-CM03 (BFCM00-BFCM03)

BFCM00	15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	アドレス	初期値
	<input type="text"/>	FFFFF572H	FFFFH
BFCM01	15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	アドレス	初期値
	<input type="text"/>	FFFFF574H	FFFFH
BFCM02	15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	アドレス	初期値
	<input type="text"/>	FFFFF576H	FFFFH
BFCM03	15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	アドレス	初期値
	<input type="text"/>	FFFFF578H	FFFFH

(6) デッド・タイム・タイマ・リロード・レジスタ0 (DTRR0) の設定

この応用回路例では、DTRR0レジスタは次のように設定します。

```
DTRR0 = 50;          /*デッド・タイム2us*/
```

★ V850E/IA2の場合、DTRR0レジスタは次のように設定します。

```
DTRR0 = 80;          /*デッド・タイム2us*/
```

図5 - 10 デッド・タイム・タイマ・リロード・レジスタ0 (DTRR0)

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	アドレス	初期値
DTRR0	0	0	0	0													FFFFFF570H	FFFH

(7) PWM出力イネーブル・レジスタ0 (POER0)

この応用回路例では、POER0レジスタは次のように設定します。

```
POER0 = 0x3f;          /*全相アクティブ*/
```

エラー時には、POER0レジスタに00Hを書き込んで出力をディスエーブルにします。

図5 - 11 PWM出力イネーブル・レジスタ0 (POER0)

7	6	⑤	④	③	②	①	①	アドレス	初期値
0	0	OE210	OE200	OE110	OE100	OE010	OE000	FFFFFF57FH	00H

ビット位置	ビット名	意味
5	OE210	TO005端子の出力状態を指定します。 0 : TO005の出力状態はハイ・インピーダンスになります。 1 : TO005の出力状態はTMC00レジスタのTM0CE0ビット, PSTO0レジスタのTORTO0ビット, ESO0端子で制御されます。
4	OE200	TO004端子の出力状態を指定します。 0 : TO004の出力状態はハイ・インピーダンスになります。 1 : TO004の出力状態はTMC00レジスタのTM0CE0ビット, PSTO0レジスタのTORTO0ビット, ESO0端子で制御されます。
3	OE110	TO003端子の出力状態を指定します。 0 : TO003の出力状態はハイ・インピーダンスになります。 1 : TO003の出力状態はTMC00レジスタのTM0CE0ビット, PSTO0レジスタのTORTO0ビット, ESO0端子で制御されます。
2	OE100	TO002端子の出力状態を指定します。 0 : TO002の出力状態はハイ・インピーダンスになります。 1 : TO002の出力状態はTMC00レジスタのTM0CE0ビット, PSTO0レジスタのTORTO0ビット, ESO0端子で制御されます。
1	OE010	TO001端子の出力状態を指定します。 0 : TO001の出力状態はハイ・インピーダンスになります。 1 : TO001の出力状態はTMC00レジスタのTM0CE0ビット, PSTO0レジスタのTORTO0ビット, ESO0端子で制御されます。
0	OE000	TO000端子の出力状態を指定します。 0 : TO000の出力状態はハイ・インピーダンスになります。 1 : TO000の出力状態はTMC00レジスタのTM0CE0ビット, PSTO0レジスタのTORTO0ビット, ESO0端子で制御されます。

図5 - 12 タイマ・コントロール・レジスタ00 (TMC00) (2/4)

ビット位置	ビット名	意 味																																
13-11	CUL02-CUL00	<p>注意1. INTTM00割り込みとINTCM003割り込みの発生回数を同一の間引き率 (1/1, 1/2, 1/4, 1/8, 1/16) で間引くことができます。</p> <p>2. BFTE3ビット = 1, BFTENビット = 1 (BFCM00-BFCM03レジスタからCM000-CM003レジスタへデータを転送する設定) の場合でも, MBFTEビット = 0であれば, 間引かれたINTTM00, INTCM003割り込みの発生タイミングでは, 転送動作は行われません。</p> <p>3. カウント動作中に間引き率を変更した場合は, 変更前の間引き率で割り込みを発生したあとに, 新しい間引き率になります。</p>																																
10-8	PRM02-PRM00	<p>TM00へのカウント・クロックを指定します。</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th>PRM02</th> <th>PRM01</th> <th>PRM00</th> <th>カウント・クロック</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>f_{CLK}</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>f_{CLK}/2</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>f_{CLK}/4</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>f_{CLK}/8</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>f_{CLK}/16</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>f_{CLK}/32</td> </tr> <tr> <td colspan="3">上記以外</td> <td>設定禁止</td> </tr> </tbody> </table> <p>注意 分周比の切り替わりのタイミングは, TM00の値が0000Hとなり, INTTM00割り込みが発生するタイミングからとなります。したがって, 割り込み間引きに該当するタイミングでは, 分周比は切り替わりません。</p> <p>備考 基本クロック (f_{CLK}) は, 5.1.3 (1) タイマ0クロック選択レジスタ (PRM01) の設定を参照してください。</p>	PRM02	PRM01	PRM00	カウント・クロック	0	0	0	f _{CLK}	0	0	1	f _{CLK} /2	0	1	0	f _{CLK} /4	0	1	1	f _{CLK} /8	1	0	0	f _{CLK} /16	1	0	1	f _{CLK} /32	上記以外			設定禁止
PRM02	PRM01	PRM00	カウント・クロック																															
0	0	0	f _{CLK}																															
0	0	1	f _{CLK} /2																															
0	1	0	f _{CLK} /4																															
0	1	1	f _{CLK} /8																															
1	0	0	f _{CLK} /16																															
1	0	1	f _{CLK} /32																															
上記以外			設定禁止																															
5	TM0CED0	<p>DTM00-DTM02タイマの動作を指定します。</p> <p>0 : DTM00-DTM02はカウント動作を行う</p> <p>1 : DTM00-DTM02は停止状態</p> <p>注意1. TM00動作中 (TM0CE0 = 1) にTM0CED0ビットを変更することは禁止します。</p> <p>2. TM0CED0ビット = 1のときにTM00を動作させる場合, TO000-TO005端子には, デッド・タイムを持たない信号が出力されます。</p>																																

図5 - 12 タイマ・コントロール・レジスタ00 (TMC00) (3/4)

ビット位置	ビット名	意味																			
4	BFTE3	<p>BFCM03レジスタからCM003レジスタへのデータ転送を指定します。</p> <p>0：転送禁止 1：転送許可</p> <p>BFCM03レジスタからCM003レジスタへの転送タイミングを次に示します。</p> <table border="1"> <thead> <tr> <th>BFTE3</th> <th>TM00の動作モード</th> <th>BFCM03 CM003転送タイミング</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>全モード</td> <td>転送しない</td> </tr> <tr> <td>1</td> <td>PWMモード0 (対称三角波)</td> <td>INTTM00</td> </tr> </tbody> </table> <p>BFTE3ビット = 1のときに、INTTM00またはINTCM003割り込みが発生すると、BFCM03レジスタの値がCM003レジスタへ転送されます。</p>	BFTE3	TM00の動作モード	BFCM03 CM003転送タイミング	0	全モード	転送しない	1	PWMモード0 (対称三角波)	INTTM00										
BFTE3	TM00の動作モード	BFCM03 CM003転送タイミング																			
0	全モード	転送しない																			
1	PWMモード0 (対称三角波)	INTTM00																			
3	BFTEN	<p>BFCM00-BFCM02レジスタからCM000-CM002レジスタへのデータ転送を指定します。</p> <p>0：転送禁止 1：転送許可</p> <table border="1"> <thead> <tr> <th>BFTEN</th> <th>TM00の動作モード</th> <th>BFCM00-BFCM02 CM000-CM002転送タイミング</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>全モード</td> <td>転送しない</td> </tr> <tr> <td>1</td> <td>PWMモード0 (対称三角波)</td> <td>INTTM00</td> </tr> </tbody> </table> <p>BFTENビット = 1のときに、INTTM00またはINTCM003割り込みが発生すると、BFCM00-BFCM02レジスタの値がCM000-CM002レジスタへ転送されます。</p>	BFTEN	TM00の動作モード	BFCM00-BFCM02 CM000-CM002転送タイミング	0	全モード	転送しない	1	PWMモード0 (対称三角波)	INTTM00										
BFTEN	TM00の動作モード	BFCM00-BFCM02 CM000-CM002転送タイミング																			
0	全モード	転送しない																			
1	PWMモード0 (対称三角波)	INTTM00																			
2	MBFTE	<p>CUL02-CUL00ビットでINTTM00とINTCM003割り込みを間引き設定にした場合、間引きに該当する割り込み発生時のBFTE3, BFTENビットの設定を有効にするか、無効にするかを指定します。</p> <p>0：間引き割り込み発生時、BFTE3, BFTENビット設定値を無効とする 1：間引き割り込み発生時、BFTE3, BFTENビット設定値を有効とする</p> <p>各組み合わせを次に示します。</p> <table border="1"> <thead> <tr> <th rowspan="2">MBFTE</th> <th colspan="2">間引きに該当する割り込み時の動作</th> </tr> <tr> <th>0</th> <th>1</th> </tr> </thead> <tbody> <tr> <td rowspan="2">BFTEN</td> <td>0</td> <td>BFCM00-BFCM02 CM000-CM002の転送禁止</td> <td>BFCM00-BFCM02 CM000-CM002の転送禁止</td> </tr> <tr> <td>1</td> <td>BFCM00-BFCM02 CM000-CM002の転送禁止</td> <td>BFCM00-BFCM02 CM000-CM002の転送許可</td> </tr> <tr> <td rowspan="2">BFTE3</td> <td>0</td> <td>BFCM03 CM003の転送禁止</td> <td>BFCM03 CM003の転送禁止</td> </tr> <tr> <td>1</td> <td>BFCM03 CM003の転送禁止</td> <td>BFCM03 CM003の転送許可</td> </tr> </tbody> </table>	MBFTE	間引きに該当する割り込み時の動作		0	1	BFTEN	0	BFCM00-BFCM02 CM000-CM002の転送禁止	BFCM00-BFCM02 CM000-CM002の転送禁止	1	BFCM00-BFCM02 CM000-CM002の転送禁止	BFCM00-BFCM02 CM000-CM002の転送許可	BFTE3	0	BFCM03 CM003の転送禁止	BFCM03 CM003の転送禁止	1	BFCM03 CM003の転送禁止	BFCM03 CM003の転送許可
MBFTE	間引きに該当する割り込み時の動作																				
	0	1																			
BFTEN	0	BFCM00-BFCM02 CM000-CM002の転送禁止	BFCM00-BFCM02 CM000-CM002の転送禁止																		
	1	BFCM00-BFCM02 CM000-CM002の転送禁止	BFCM00-BFCM02 CM000-CM002の転送許可																		
BFTE3	0	BFCM03 CM003の転送禁止	BFCM03 CM003の転送禁止																		
	1	BFCM03 CM003の転送禁止	BFCM03 CM003の転送許可																		

図5 - 12 タイマ・コントロール・レジスタ00 (TMC00) (4/4)

ビット位置	ビット名	意 味						
1, 0	MOD01, MOD00	TM00の動作モードを設定します。						
		MOD 01	MOD 00	動作モード	TM00動作	タイマ・ クリア要因	BFCM03 CM003 タイミング	BFCM00- BFCM02 CM000- CM002 タイミング
		0	0	PWMモード0 (対称三角波)	アップ/ ダウン	-	INTTM00	INTTM00
		上記以外		設定禁止				
<p>注意 TM00動作中 (TM0CE0ビット = 1) にMOD01, MOD00ビットを変更することは禁止します。</p>								

(9) タイマ・ユニット・コントロール・レジスタ00 (TUC00) の設定

この応用回路例では、TUC00レジスタは次のように設定します。

図5 - 13 タイマ・ユニット・コントロール・レジスタ00 (TUC00)

	7	6	5	4	3	2	①	②	アドレス	初期値
TUC00	0	0	0	0	0	0	TORS0	TOSTA0	FFFFFF57CH	01H

ビット位置	ビット名	意 味
1	TORS0	<p>ESO0端子入力で強制的に出力停止にしたTO000-TO005端子出力を再開させるフラグです。</p> <p>TORS0ビットに1を書き込むことにより、再度出力を開始させます。</p> <p>注意1. ESO0端子入力がレベル設定 (TOMRレジスタのTOEDG1ビット = 1, TOEDG0ビット = 0または1)の場合,出力禁止状態(TOSTA0ビット = 0)時にTORS0ビットに1を書き込んでも,出力禁止状態は解除されません (TOSTA0ビット = 1)。</p> <p>入力レベルがインアクティブ・レベルになった場合に出力禁止状態が解除されず (TOSTA0ビット = 0)。</p> <p>2. ESO0端子入力がエッジ設定 (TOEDG1ビット = 0, TOEDG0ビット = 0または1)の場合,出力禁止状態 (TOSTA0ビット = 1)時に, TORS0ビットに1を書き込むことで出力禁止状態が解除されず (TOSTA0ビット = 0)。</p> <p>3. リセット後, TO000-TO005端子出力を開始する前に必ずTORS0ビットに1を書き込んでください。なお, TORS0ビットをリードすると“0”が読み出されます。</p>
0	TOSTA0	<p>ESO0端子入力によるTO000-TO005端子の出力状態フラグです。</p> <p>0 : 出力有効状態</p> <p>1 : 出力禁止状態</p>

★

5.2 エンコーダ・カウンタ機能 (タイマ10 (TM10))

- ★ 2相エンコーダ入力用 / 汎用タイマとして使用可能な16ビット・アップ/ダウン・カウンタを, V850E/IA1には2チャンネル, V850E/IA2には1チャンネル搭載しています。応用回路例では2相エンコーダ入力用タイマとしてタイマ10 (TM10) を1チャンネル使用しています。

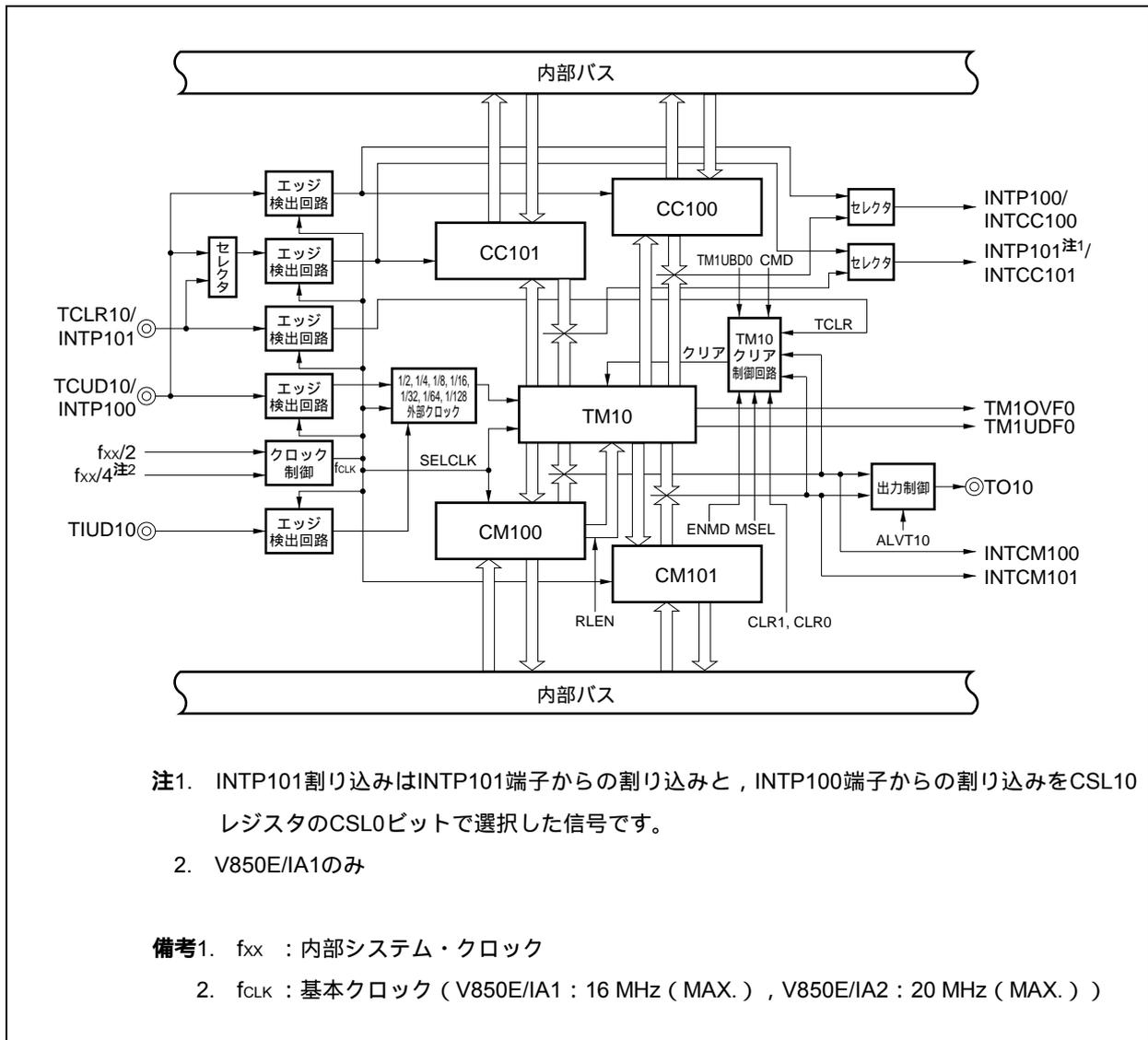
また応用回路例では次のような設定になっています。

- ・UDCモードA
- ・TCLR10の立ち下がり時にカウンタ・クリア
- ・4通倍 (モード4) を使用

5.2.1 概要

次にブロック図とレジスタの概要を説明します。

★ 図5-14 タイマ10 (TM10) のブロック図



(1) タイマ10 (TM10)

TM10は2相エンコーダ入力用アップ/ダウン・カウンタおよび汎用タイマとして機能します。

- 注意1. TM10へのライト動作は、TMC10レジスタのTM1CE0ビット = 0 (カウント動作禁止) 時のみ許可します。
2. TUM0レジスタのCMDビット = 0 (汎用タイマ・モード) かつMSELビット = 1 (UDCモードB) の設定は禁止します。
 3. TM10の連続読み出しは禁止します。TM10の連続読み出しを行った場合、2回目の読み出し値が実際の値と異なる可能性があります。TM10を2回読み出す必要がある場合は、必ず1回目と2回目の間にほかのレジスタを読み出ししてください。

正しい使用例	間違った使用例
TM10リード	TM10リード
TM11リード	TM10リード
TM10リード	TM11リード
TM11リード	TM11リード

TM10のスタートおよびストップは、タイマ・コントロール・レジスタ10 (TMC10) のTM1CE0ビットによって制御します。

TM10の動作には汎用タイマ・モードとアップ/ダウン・カウンタ・モード (UDCモード) の2つのモードがあります。

この応用回路例では、アップ/ダウン・カウンタ・モード (UDCモード) を使用します。

(a) アップ/ダウン・カウンタ・モード (UDCモード)

UDCモードでは、16ビットのアップ/ダウン・カウンタとして動作します。TCUD10, TIUD10の入力信号をもとにカウント動作を行います。

なお、このモードは、TUM0レジスタのMSELビットにより、UDCモードAとUDCモードBの2種類の動作モードが設定できます。

この応用回路例では、UDCモードAを使用します。

- ・UDCモードA (CMDビット = 1, MSELビット = 0の場合)

TM10はTMC10レジスタのCLR1, CLR0ビットの設定によるクリアができます。

TM10はTMC10レジスタのTM1CE0ビット = 1のときに、動作モードがUDCモード時にはアップ/ダウン・カウントを行います。

TM10が動作中にクリアされる条件は次のように分類できます。

表5 - 1 UDCモードA時のタイマ1 (TM10) のクリア条件

TMC10レジスタ		TM10のクリア
CLR1ビット	CLR0ビット	
0	0	TCLR10入力のみでクリア
0	1	アップ・カウント中のCM100設定値との一致でクリア
1	0	TCLR10入力もしくはアップ・カウント中のCM100設定値との一致でクリア
1	1	クリア動作を行わない

(2) コンペア・レジスタ100 (CM100)

CM100は、16ビットのレジスタで、TM10と常に比較動作を行い、一致を検出すると割り込みを発生します。UDCモードA (TUM0レジスタのMSELビット = 0) 時は、一致検出時には常に割り込み信号 (INTCM100) を発生します。

注意 TMC10レジスタのTM1CE0ビット = 1のときには、CM100レジスタの値を書き換えることは禁止します。

(3) コンペア・レジスタ101 (CM101)

CM101は、16ビットのレジスタで、TM10と常に比較動作を行い、一致を検出すると割り込みを発生します。UDCモードA (TUM0レジスタのMSELビット = 0) 時は、一致検出時には常に割り込み信号 (INTCM101) を発生します。

注意 TMC10レジスタのTM1CE0ビット = 1のときには、CM101レジスタの値を書き換えることは禁止します。

5.2.2 応用回路例でのエンコーダ・カウンタの使用法

UDCモード時 (TUM10レジスタのCMDビット = 1) のカウント動作モードは4種類あります。この応用回路例で使用するA, B相エンコーダをカウントする場合、モード4を使用します。

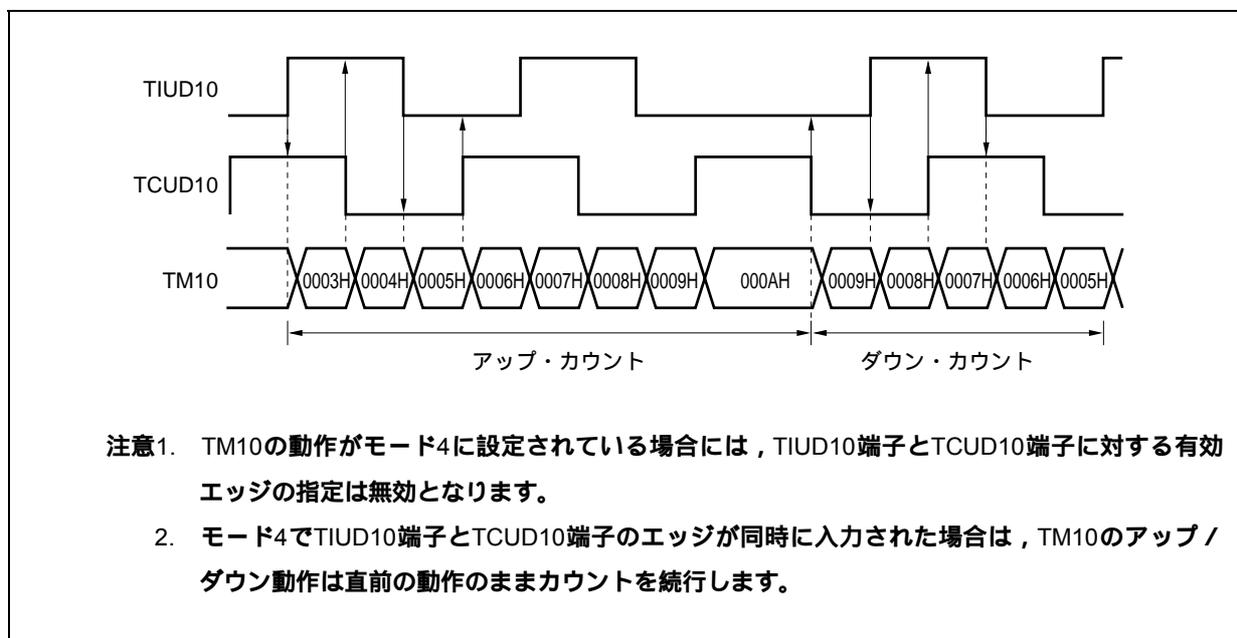
モード4とUDCモードAの動作を次に示します。

(1) モード4 (PRM12 = 1, PRM11 = 1, PRM10 = 1)

モード4は、TIUD10端子とTCUD10端子に90°位相がシフトした2相信号を入力すると、図5-15に示すタイミングで自動的にアップ/ダウン動作を判別し、カウントを実行します。

モード4では、TIUD10端子とTCUD10端子に入力される2相信号をそれぞれの立ち上がり、立ち下りの両エッジでカウントします。したがって、TM10は、入力信号の1サイクル当たり4回カウントします (4通倍カウント)。

図5-15 モード4



注意1. TM10の動作がモード4に設定されている場合には、TIUD10端子とTCUD10端子に対する有効エッジの指定は無効となります。

2. モード4でTIUD10端子とTCUD10端子のエッジが同時に入力された場合は、TM10のアップ/ダウン動作は直前の動作のままカウントを続行します。

この応用回路例では、モード4を使用し、1回転2500パルスが4通倍され、10000パルスとなります。また、モータ軸位置を得るため、TCLR10 (Z相) 入力でカウント値をクリアさせています。

(2) UDCモードAの動作

UDCモードAは、16ビットのアップ/ダウン・カウンタとして動作します。

UDCモードA (TUM0レジスタのCMDビット = 1) 時のTM10へのカウント・クロックは、TIUD10, TCUD10端子からの外部入力のみとなります。UDCモードA時のアップ/ダウン・カウント判定は、PRM10レジスタ設定に従ったTIUD10, TCUD10端子入力の位相差により決定します。

モード4では、TIUD10入力の両エッジおよびTCUD10入力の両エッジ検出で自動判別します。

さらにUDCモードAでは、TM10のクリア要因を外部クリア入力 (TCLR10) のみか、アップ・カウント中のTM10のカウント値とCM100設定値との一致信号か、または、両信号の論理和 (OR) をTMC10レジスタのCLR1, CLR0ビットによって選択可能です。

また、TM10は、自己のアンダフロー発生タイミングでCM100の値を転送できます。

5.2.3 レジスタ設定

(1) タイマ1/タイマ2クロック選択レジスタ (PRM02) の設定

この応用回路例では、PRM02レジスタは次のように設定します。

★ `PRM02 = 0; /*fclk = fxx/4*/`

★ V850E/IA2の場合、PRM02レジスタは次のように設定します。

`PRM02 = 1; /* fclk = fxx/2*/`

図5 - 16 タイマ1/タイマ2クロック選択レジスタ (PRM02)

	7	6	5	4	3	2	1	0	アドレス	初期値
PRM02	0	0	0	0	0	0	0	PRM02	FFFFFF5D8H	00H

ビット位置	ビット名	意味
0	PRM02	タイマ1 (TM10) , タイマ2 (TM20) の基本クロック (f _{CLK}) を指定します。 0 : f _{xx} /4 (f _{xx} > 32 MHz ^注 の場合) 1 : f _{xx} /2 (f _{xx} ≤ 32 MHz ^注 の場合)

★ 注 V850E/IA1のときです。V850E/IA2では、40 MHzです。

備考 f_{xx} : 内部システム・クロック

(2) タイマ10ノイズ除去時間選択レジスタ (NRC10) の設定

この応用回路例では, NRC10レジスタは次のように設定します。

```
NRC10 = 0x03;          /*ノイズ除去クロック選択*/
```

図5 - 17 タイマ10ノイズ除去時間選択レジスタ (NRC10)

	7	6	5	4	3	2	1	0	アドレス	初期値
NRC10	0	0	0	0	0	0	NRC101	NRC100	FFFFFF5F8H	00H

ビット位置	ビット名	意 味															
1, 0	NRC101, NRC100	TIUD10/TO10, TCUD10/INTP100, TCLR10/INTP101端子のノイズ除去クロックを 選択します。 <table border="1" style="margin: 10px auto; border-collapse: collapse;"> <thead> <tr> <th style="width: 10%;">NRC101</th> <th style="width: 10%;">NRC100</th> <th style="width: 80%;">ノイズ除去クロック</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">0</td> <td style="text-align: center;">0</td> <td style="text-align: center;">f_{CLK}/8</td> </tr> <tr> <td style="text-align: center;">0</td> <td style="text-align: center;">1</td> <td style="text-align: center;">f_{CLK}/4</td> </tr> <tr> <td style="text-align: center;">1</td> <td style="text-align: center;">0</td> <td style="text-align: center;">f_{CLK}/2</td> </tr> <tr> <td style="text-align: center;">1</td> <td style="text-align: center;">1</td> <td style="text-align: center;">f_{CLK}</td> </tr> </tbody> </table>	NRC101	NRC100	ノイズ除去クロック	0	0	f _{CLK} /8	0	1	f _{CLK} /4	1	0	f _{CLK} /2	1	1	f _{CLK}
NRC101	NRC100	ノイズ除去クロック															
0	0	f _{CLK} /8															
0	1	f _{CLK} /4															
1	0	f _{CLK} /2															
1	1	f _{CLK}															
備考 f _{CLK} : 基本クロック																	

(3) タイマ・ユニット・モード・レジスタ0 (TUM0) の設定

この応用回路例では、TUM0レジスタは次のように設定します。

```
TUM0 = 0x80;          /*UDCモード選択*/
```

図5 - 18 タイマ・ユニット・モード・レジスタ0 (TUM0)

	7	6	5	4	3	2	1	0	アドレス	初期値
TUM0	CMD	0	0	0	TOE10	ALVT10	0	MSEL	FFFFF5EBH	00H

ビット位置	ビット名	意味
7	CMD	TM10の動作モードを指定します。 0: 汎用タイマ・モード (アップ・カウント) 1: UDCモード (アップ/ダウン・カウント)
3	TOE10	タイマ出力 (TO10) の許可を指定します。 0: タイマ出力は禁止状態です 1: タイマ出力は許可状態です。 注意 CMDビット = 1 (UDCモード) のときは、TOE10ビットの指定にかかわらず、タイマ出力は行いません。その際タイマ出力は、ALVT10ビットの設定レベルの逆相レベルを出力します。
2	ALVT10	タイマ出力 (TO10) のアクティブ・レベルを指定します。 0: アクティブ・レベルはハイ・レベル 1: アクティブ・レベルはロウ・レベル 注意 CMDビット = 1 (UDCモード) のときは、TOE10ビットの指定にかかわらず、タイマ出力は行いません。その際タイマ出力は、ALVT10ビットの設定レベルの逆相レベルを出力します。
0	MSEL	UDCモード (アップ/ダウン・カウント) 時の動作を指定します。 0: UDCモードA TM10は、TMC10レジスタのCLR1, CLR0ビットの設定によるクリアが可能です。 1: UDCモードB TM10は次の場合にクリア動作を行います。 ・TM10がアップ・カウント中のCM100との一致でクリア ・TM10がダウン・カウント中のCM101との一致でクリア なお、UDCモードB設定時は、TMC10レジスタのENMD, CLR1, CLR0ビットは無効になります。

(4) プリスケーラ・モード・レジスタ10 (PRM10) の設定

この応用回路例では、PRM10レジスタは次のように設定します。

```
PRM10 = 0x07;          /*動作モード4選択*/
```

図5 - 19 プリスケーラ・モード・レジスタ10 (PRM10)

	7	6	5	4	3	2	1	0	アドレス	初期値
PRM10	0	0	0	0	0	PRM12	PRM11	PRM10	FFFFFF5EEH	07H

ビット位置	ビット名	意味					
2-0	PRM12- PRM10	TM10の内部クロック時のクロック・レートまたは外部クロック (TIUD10) 入力時のアップ/ダウン・カウントの動作モードを指定します。					
		RRM12	PRM11	PRM10	CMD = 0	CMD = 1	
					カウント・クロック	カウント・クロック アップ/ダウン・カウント	
		0	0	0	設定禁止	設定禁止 (モード4)	
		0	0	1	$f_{CLK}/2$	(このときSESA10レジスタが有効になります。)	
		0	1	0	$f_{CLK}/4$		
		0	1	1	$f_{CLK}/8$		
		1	0	0	$f_{CLK}/16$	TIUD10	モード1
		1	0	1	$f_{CLK}/32$		モード2
		1	1	0	$f_{CLK}/64$		モード3
1	1	1	$f_{CLK}/128$	モード4			

備考 f_{CLK} : 基本クロック

(5) シグナル・エッジ選択レジスタ10 (SESA10) の設定

この応用回路例では, SESA10レジスタは次のように設定します。

```

SESA10 = 0x00;          /*立ち下がりエッジ選択*/
    
```

図5 - 20 シグナル・エッジ選択レジスタ10 (SESA10) (1/2)

	7	6	5	4	3	2	1	0	アドレス	初期値
SESA10	TESUD01	TESUD00	CESUD01	CESUD00	IES1011	IES1010	IES1001	IES1000	FFFFFF5EDH	00H
	TIUD10, TCUD10		TCLR10		INTP101		INTP100			

ビット位置	ビット名	意 味															
7, 6	TESUD01, TESUD00	TIUD10, TCUD10端子の有効エッジを指定します。 <table border="1" style="width: 100%; border-collapse: collapse; margin-top: 5px;"> <thead> <tr> <th style="width: 15%;">TESUD01</th> <th style="width: 15%;">TESUD00</th> <th style="width: 70%;">有効エッジ</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">0</td> <td style="text-align: center;">0</td> <td>立ち下がりエッジ</td> </tr> <tr> <td style="text-align: center;">0</td> <td style="text-align: center;">1</td> <td>立ち上がりエッジ</td> </tr> <tr> <td style="text-align: center;">1</td> <td style="text-align: center;">0</td> <td>設定禁止</td> </tr> <tr> <td style="text-align: center;">1</td> <td style="text-align: center;">1</td> <td>立ち上がり, 立ち下がり両エッジ</td> </tr> </tbody> </table> <p>注意1. TESUD01, TESUD00ビットは, UDCモードA, UDCモードB時のみ設定値が有効です。</p> <p>2. TM10の動作がモード4に指定されている場合 (PRM10レジスタのPRM12-PRM10ビットで指定) には, TIUD10, TCUD10端子に対する有効エッジの指定 (TESUD01, TESUD00ビット) は無効です。</p>	TESUD01	TESUD00	有効エッジ	0	0	立ち下がりエッジ	0	1	立ち上がりエッジ	1	0	設定禁止	1	1	立ち上がり, 立ち下がり両エッジ
TESUD01	TESUD00	有効エッジ															
0	0	立ち下がりエッジ															
0	1	立ち上がりエッジ															
1	0	設定禁止															
1	1	立ち上がり, 立ち下がり両エッジ															
5, 4	CESUD01, CESUD00	TCLR10端子の有効エッジを指定します。 <table border="1" style="width: 100%; border-collapse: collapse; margin-top: 5px;"> <thead> <tr> <th style="width: 15%;">CESUD01</th> <th style="width: 15%;">CESUD00</th> <th style="width: 70%;">有効エッジ</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">0</td> <td style="text-align: center;">0</td> <td>立ち下がりエッジ</td> </tr> <tr> <td style="text-align: center;">0</td> <td style="text-align: center;">1</td> <td>立ち上がりエッジ</td> </tr> <tr> <td style="text-align: center;">1</td> <td style="text-align: center;">0</td> <td>ロウ・レベル</td> </tr> <tr> <td style="text-align: center;">1</td> <td style="text-align: center;">1</td> <td>ハイ・レベル</td> </tr> </tbody> </table> <p>CESUD01, CESUD00ビット設定値とTM10の動作は次のようになります。</p> <p>00 : TCLR10の立ち上がりエッジ検出後, TM10をクリア</p> <p>01 : TCLR10の立ち下がりエッジ検出後, TM10をクリア</p> <p>10 : TCLR10入力がロウ・レベル期間中は, TM10はクリアを保持</p> <p>11 : TCLR10入力がハイ・レベル期間中は, TM10はクリアを保持</p> <p>注意 CESUD01, CESUD00ビットは, UDCモードA時のみ, 設定値が有効です。</p>	CESUD01	CESUD00	有効エッジ	0	0	立ち下がりエッジ	0	1	立ち上がりエッジ	1	0	ロウ・レベル	1	1	ハイ・レベル
CESUD01	CESUD00	有効エッジ															
0	0	立ち下がりエッジ															
0	1	立ち上がりエッジ															
1	0	ロウ・レベル															
1	1	ハイ・レベル															

図5 - 20 シグナル・エッジ選択レジスタ10 (SESA10) (2/2)

★

ビット位置	ビット名	意 味															
3, 2	IES1011, IES1010	<p>CSL10レジスタのCSL0ビットで選択された端子 (INTP101/INTP100) の有効エッジを指定します。</p> <table border="1"> <thead> <tr> <th>IES1011</th> <th>IES1010</th> <th>有効エッジ</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>立ち下がりエッジ</td> </tr> <tr> <td>0</td> <td>1</td> <td>立ち上がりエッジ</td> </tr> <tr> <td>1</td> <td>0</td> <td>設定禁止</td> </tr> <tr> <td>1</td> <td>1</td> <td>立ち上がり, 立ち下がり両エッジ</td> </tr> </tbody> </table>	IES1011	IES1010	有効エッジ	0	0	立ち下がりエッジ	0	1	立ち上がりエッジ	1	0	設定禁止	1	1	立ち上がり, 立ち下がり両エッジ
IES1011	IES1010	有効エッジ															
0	0	立ち下がりエッジ															
0	1	立ち上がりエッジ															
1	0	設定禁止															
1	1	立ち上がり, 立ち下がり両エッジ															
1, 0	IES1001, IES1000	<p>INTP100端子の有効エッジを指定します。</p> <table border="1"> <thead> <tr> <th>IES1001</th> <th>IES1000</th> <th>有効エッジ</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>立ち下がりエッジ</td> </tr> <tr> <td>0</td> <td>1</td> <td>立ち上がりエッジ</td> </tr> <tr> <td>1</td> <td>0</td> <td>設定禁止</td> </tr> <tr> <td>1</td> <td>1</td> <td>立ち上がり, 立ち下がり両エッジ</td> </tr> </tbody> </table>	IES1001	IES1000	有効エッジ	0	0	立ち下がりエッジ	0	1	立ち上がりエッジ	1	0	設定禁止	1	1	立ち上がり, 立ち下がり両エッジ
IES1001	IES1000	有効エッジ															
0	0	立ち下がりエッジ															
0	1	立ち上がりエッジ															
1	0	設定禁止															
1	1	立ち上がり, 立ち下がり両エッジ															

(6) タイマ・コントロール・レジスタ10 (TMC10) の設定

この応用回路例では、TMC10レジスタは次のように設定します。

```
TMC10 = 0x40;          /*カウント開始*/
```

図5 - 21 タイマ・コントロール・レジスタ10 (TMC10) (1/2)

	7	⑥	5	4	3	2	1	0	アドレス	初期値
★ TMC10	0	TM1CE0	0	0	RLEN	ENMD	CLR1	CLR0	FFFFFF5ECH	00H

ビット位置	ビット名	意 味
6	TM1CE0	TM10の動作の制御を指定します。 0 : TM10はカウント動作禁止 1 : TM10はカウント動作許可
3	RLEN	CM100からTM10への転送動作を指定します。 0 : 転送動作禁止 1 : 転送動作許可 注意1. RLEN = 1のとき、TM10がアンダフローを発生させるとTM10にはCM100に設定されている値が転送されます。 2. TUM0レジスタのCMDビット = 0 (汎用タイマ・モード) のとき、RLENビットの設定は無効になります。 3. RLENビットはUDCモードA時 (TUM0レジスタのCMDビット = 1, MSELビット = 0) のみ有効です。汎用タイマ・モード時 (CMDビット = 0) およびUDCモードB時 (CMDビット = 1, MSELビット = 1) はRLENビットをセット (1) しても転送動作は行いません。
2	ENMD	汎用タイマ・モード (TUM0レジスタのCMDビット = 0) 時のTM10のクリア動作を制御します。 0 : クリア禁止 (フリー・ランニング・モード) TM10はCM100と一致してもクリア動作は行いません。 1 : クリア許可 TM10はCM100との一致でクリア動作を行います。 注意 TUM0レジスタのCMDビット = 1 (UDCモード) のとき、ENMDビットの設定は無効となります。

図5 - 21 タイマ・コントロール・レジスタ10 (TMC10) (2/2)

ビット位置	ビット名	意 味															
1, 0	CLR1, CLR0	UDCモードA時のTM10のクリア動作を制御します。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>CLR1</th> <th>CLR0</th> <th>TM10のクリア要因の指定</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>外部入力 (TCLR10) のみでクリア</td> </tr> <tr> <td>0</td> <td>1</td> <td>TM10カウント値とCM100設定値との一致でクリア</td> </tr> <tr> <td>1</td> <td>0</td> <td>TCLR10入力もしくは, TM10カウント値とCM100設定値との一致でクリア</td> </tr> <tr> <td>1</td> <td>1</td> <td>クリアなし</td> </tr> </tbody> </table> <p>注意1. TM10カウント値とCM100設定値との一致によるクリアは, TM10がアップ・カウント動作時のみ有効です (TM10がダウン・カウント中の場合は, TM10クリア動作は行いません)。</p> <p>2. TUM0レジスタのCMDビット = 0 (汎用タイマ・モード) のとき, CLR1, CLR0ビットの設定は無効となります。</p> <p>3. TUM0レジスタのMSELビット = 1 (UDCモードB) のとき, CLR1, CLR0ビットの設定は無効となります。</p> <p>4. CLR1, CLR0ビットでTCLR10でのクリアを有効にした場合, TM1CE0ビットが1, 0いずれの場合でもクリアされます。</p>	CLR1	CLR0	TM10のクリア要因の指定	0	0	外部入力 (TCLR10) のみでクリア	0	1	TM10カウント値とCM100設定値との一致でクリア	1	0	TCLR10入力もしくは, TM10カウント値とCM100設定値との一致でクリア	1	1	クリアなし
CLR1	CLR0	TM10のクリア要因の指定															
0	0	外部入力 (TCLR10) のみでクリア															
0	1	TM10カウント値とCM100設定値との一致でクリア															
1	0	TCLR10入力もしくは, TM10カウント値とCM100設定値との一致でクリア															
1	1	クリアなし															

第6章 プログラム構成

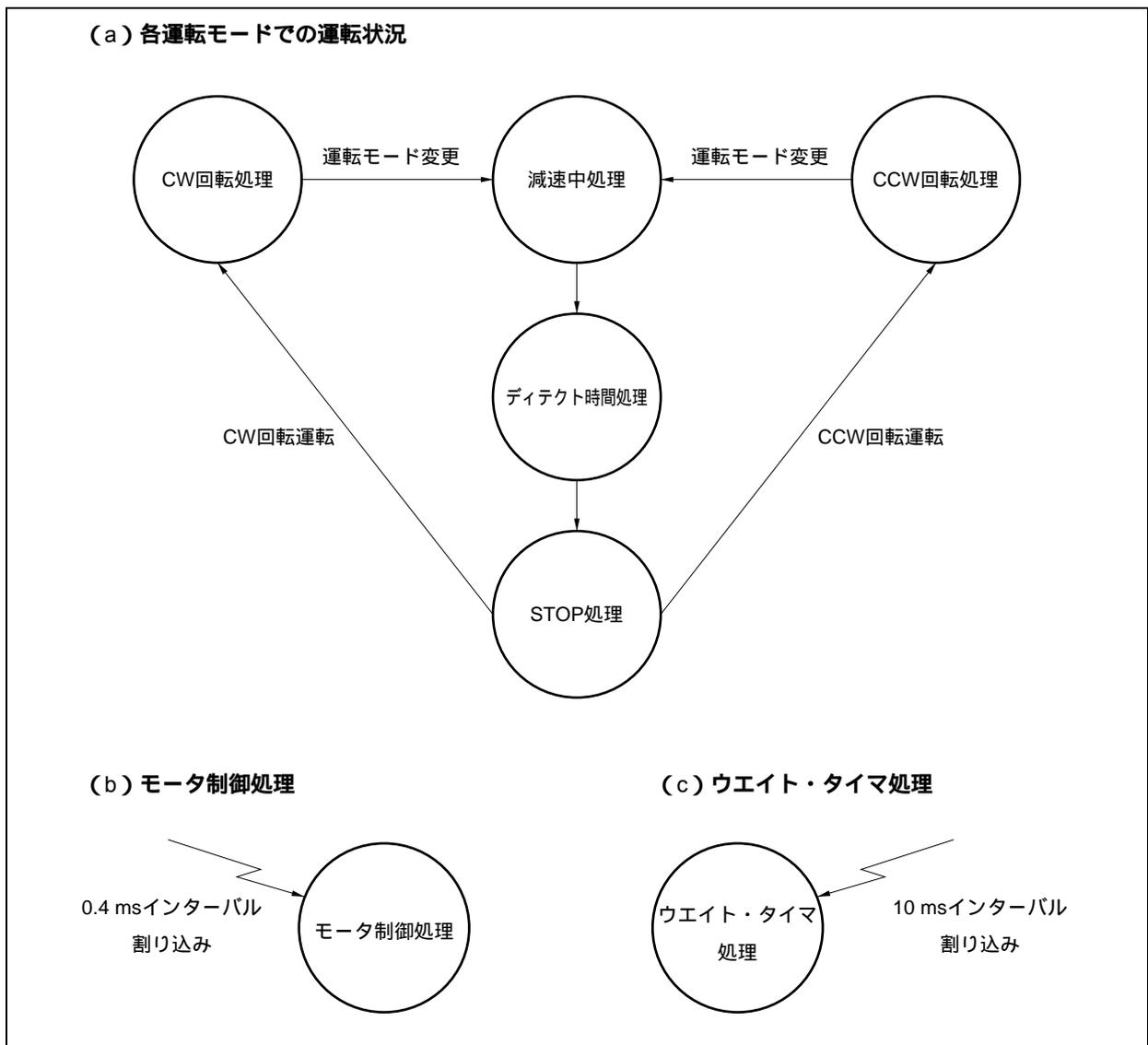
応用回路例のプログラム構成について説明します。

- ★ この章, および, 第7章 フロー・チャート, 第8章 プログラム・リストでは, V850E/IA1を使用した応用回路例で記述しています。V850E/IA2を使用する場合は, ポート設定やタイマ設定およびタイミング設定など, V850E/IA1とV850E/IA2の機能差を考慮して設計してください。

6.1 プログラム構成

図6 - 1にプログラム構成を示します。

図6 - 1 プログラム構成



[構造の説明]

(1) メインの処理で運転モードSWの状態を監視して、CW回転運転、CCW回転運転およびSTOP運転への状態遷移を制御します。

(2) 0.4 msインターバル割り込みで指示された状態にモータを制御します。

(3) モータの制御には次の3種類があります。

- ・ 原点検出回転
一定トルク，一定回転数で原点の検出を行います。
- ・ 速度制御
指示された速度になるように回転数を保持します。
- ・ 位置制御
指示された位置を保持します。

(4) A/D値の読み込み

U相電流値 (ANI00) , V相電流値 (ANI10) は , 0.4 msインターバル割り込み処理の先頭で同時にA/D変換スタートし , 電流フィードバック処理で変換値の入力を行って使用します。また , ボリューム値入力 (ANI01) は , 電流値の入力後にA/D変換スタートし , 変換処理の最後で変換値の入力を行い , ボリューム・エリアに値をセットし , メイン処理で値を使用します。

6.2 コモン・エリア

応用回路例で使用するコモン・エリアを次に示します。

表6-1 コモン・エリア一覧

シンボル	型	用途	設定値
stop_req	unsigned char	モータ回転停止監視の要求：(3)参照	ON : 要求中 OFF : 要求なし
stop_flag	unsigned char	モータ回転停止：(4)参照	ON : 停止 OFF : 回転中
init_flag	unsigned char	モータの原点検出回転中：(1)参照	ON : 原点検出回転 OFF : 通常回転
cont_mode	unsigned char	モータの制御方式：(2)参照	POSITION : 位置制御 SPEED : 速度制御
error_flag	unsigned char	エラー	0 : エラーなし ERR_NO1 : 過電流 ERR_NO2 : 位置ずれ ERR_NO3 : ドライブ・エラー
timer_count	unsigned short	ウェイト時間測定用カウンタ	値を設定し, 0でタイム・アップ 単位 : 10 ms
volume	unsigned short	速度指定ボリュームのA/D値を格納：(5)参照	0-1023
before_enc	signed short	前回のエンコーダ値を格納：(6)参照	- 9999-9999
now_position	signed int	現在のモータ位置	単位 : パルス
o_position	signed int	目標のモータ位置：(7)参照	単位 : パルス
now_speed	signed int	現在の速度	単位 : パルス/0.4 ms
o_speed	signed int	目標の速度：(8)参照	単位 : パルス/0.4 ms
i_speed	signed int	速度積分値を格納するエリア	-
o_trm	signed int	原点検出回転用目標位置：(9)参照	単位 : パルス

[主なコモン・エリアの説明]

(1) init_flag

モータ軸の絶対位置を確定するため、一定トルクで2回転させてZ相を検出しています。

原点検出回転時にinit_flagをONにし、モータ制御処理を原点検出回転とするために使用しています。

(2) cont_mode

応用回路例でのモータ制御処理は、速度または位置制御を行っています。cont_modeは制御方式の選択を行うモードです。

(3) stop_req

CW回転またはCCW回転運転中に運転モードが変更された場合は、一度停止してから次のモードへ移行します。

(4) stop_flag

原点検出回転の終了および通常回転での停止監視要求後のモータ停止を通知するフラグです。

(5) volume

速度指定ボリュームのA/D値を格納し、次の計算式により指定速度を算出します。

$$\text{速度 (パルス/0.4 ms)} = \{ (\text{SPEED_MAX} \times \text{volume}) / 1024 \} + 1$$

(6) before_enc

前回のエンコーダ値をこのエリアに記憶し、次の計算式により差分（速度変化）を算出します。

$$\text{sa_enc (差分)} = \text{今回エンコーダ値} - \text{前回エンコーダ値}$$

sa_encの絶対値が“1回転エンコーダ数/2”より大きい場合、ゼロ点を通過したと判断し、sa_encを補正します。

次に補正の計算式を示します。

- ・ sa_enc < 0
sa_enc = sa_enc + 1回転エンコーダ数
- ・ sa_enc ≥ 0
sa_enc = sa_enc - 1回転エンコーダ数

(7) o_position

位置制御モード（STOP運転）の場合にこの位置へ戻るように制御します。

(8) o_speed

速度制御モード（CW回転，CCW回転運転）の場合にこの速度になるように速度制御します。この速度は速度指定ボリュームで計算，セットされます。

(9) o_trm

原点検出回転時の目標移動位置です。この値が2回転分（20000パルス）に到達するまで回転を行います。

6.3 定数定義

応用回路例で使用する定数を次に示します。

表6-2 定数一覧

シンボル	用途	定数
ON	フラグ類のON状態	1
OFF	フラグ類のOFF状態	0
CW	CW回転運転モード	1
CCW	CCW回転運転モード	2
STOP	停止運転モード	0
SPEED	速度制御モード	0
POSITION	位置制御モード	1
ERR_NO1	過電流エラー	1
ERR_NO2	位置ずれエラー	3
ERR_NO3	ドライブ・エラー	7
P	モータの極数：(1)参照	4
MAXPULSE	モータの1回転エンコーダ数：(2)参照	10000 (パルス)
OFFSET	モータの原点オフセット量：(3)参照	800 (パルス)
SPEED_MAX	モータの最大回転速度：(4)参照	100 (パルス/0.4 ms)
VMAX	モータへの最大電圧：(5)参照	100 (V)
IS_MAX	最大速度積分値：(6)参照	2000000
MAX_I	最大電流値：(7)参照	400 (mA)
SA_POSI_MAX	最大位置ずれ量：(8)参照	5000 (パルス)
★ CM3_DATA	タイマ00 (TM00) CM003設定値：(9)参照	625
★ BFCM_DATA	タイマ00 (TM00) BFCM最大設定値：(10)参照	625
KPGETA	位置ゲインのオフセット：(11)参照	10
KSIGETA	速度積分ゲインのオフセット：(11)参照	8
KIGETA	電圧変換ゲインのオフセット：(11)参照	12
SGETA	sin値のオフセット：(11)参照	14

[主な定数の説明]

(1) P

応用回路例で使用するモータ1回転での極数を示します。電氣的に4回転分の波形を与え、モータが1回転します。

(2) MAXPULSE

モータ1回転のエンコーダ・パルス数を示します。

$$1\text{回転}2500\text{パルス} \times 4\text{逓倍} = 10000\text{パルス}$$

(3) OFFSET

モータのZ相とコイル位置とのオフセット量を示します。

(4) SPEED_MAX

応用回路例でのモータ最大回転速度を示します。

$$(100 \times 60 / 0.4 \text{ ms}) / 10000 \text{ パルス} = 1500 \text{ rpm}$$

(5) VMAX

PWM100 %時の印加電圧です。計算上VMAXの値を越えた場合でもPWM100 %時の印加電圧とします。

(6) IS_MAX

最大速度積分値です。積分量がIS_MAXの値を最大にします。

(7) MAX_I

最大電流値です。MAX_Iの値を越えた場合、過電流とします。

(8) SA_POSI_MAX

最大位置ずれ量です。SA_POSI_MAXの値を位置ずれ量が越えた場合、位置ずれエラーとします。

(9) CM3_DATA

タイマ00 (TM00) のコンペア・レジスタ003 (CM003) の値です。

CM3_DATAの値で20 kHzのキャリア周波数を決定しています。

(10) BFCM_DATA

タイマ00 (TM00) のバッファ・レジスタCM00-CM02 (BFCM00-BFCM02) の100 V指定時の最大値です。

(11) KPGETA, KSIGETA, KIGETA, SGETA

各種演算でのオフセットです。

たとえば、 2^n としたとき、 n が各オフセットを示します。

6.4 モータ制御定数

応用回路例で使用するモータ制御定数を次に示します。

表6-3 モータ制御定数一覧

シンボル	型	用途	定数値
kp	signed int	位置比例ゲイン	500
ksp	signed int	速度比例ゲイン	100
ksi	signed int	速度積分ゲイン	100
ki	signed int	電圧変換ゲイン	11

[定数の説明]

(1) kp

位置の差分から速度に変換するための比例ゲインです。
オフセット値は 2^{10} になります。

(2) ksp

速度から電流値に変換するための比例ゲインです。

(3) ksi

速度の積分ゲインです。
オフセット値は 2^8 になります。

(4) ki

電流から電圧へ変換するゲインです。
オフセット値は 2^{12} になります。

第7章 フロー・チャート

この章では、V850E/IA1を使用した応用回路例の各処理についてフロー・チャートで説明します。

7.1 メイン・ルーチン

図7-1にメイン・ルーチンについてのフローを示します。

図7-1 メイン・ルーチン (1/6)

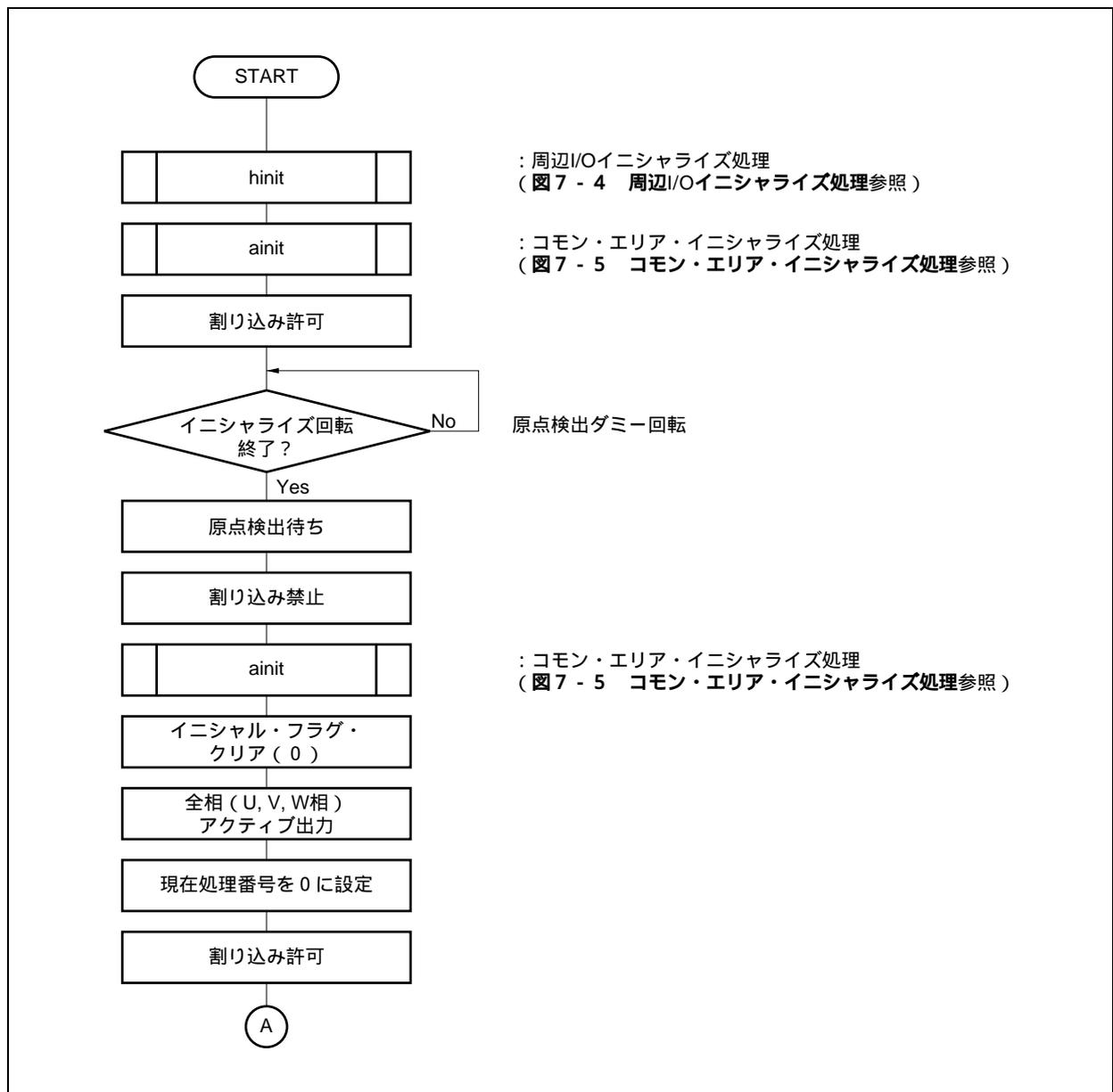


図7-1 メイン・ルーチン (2/6)

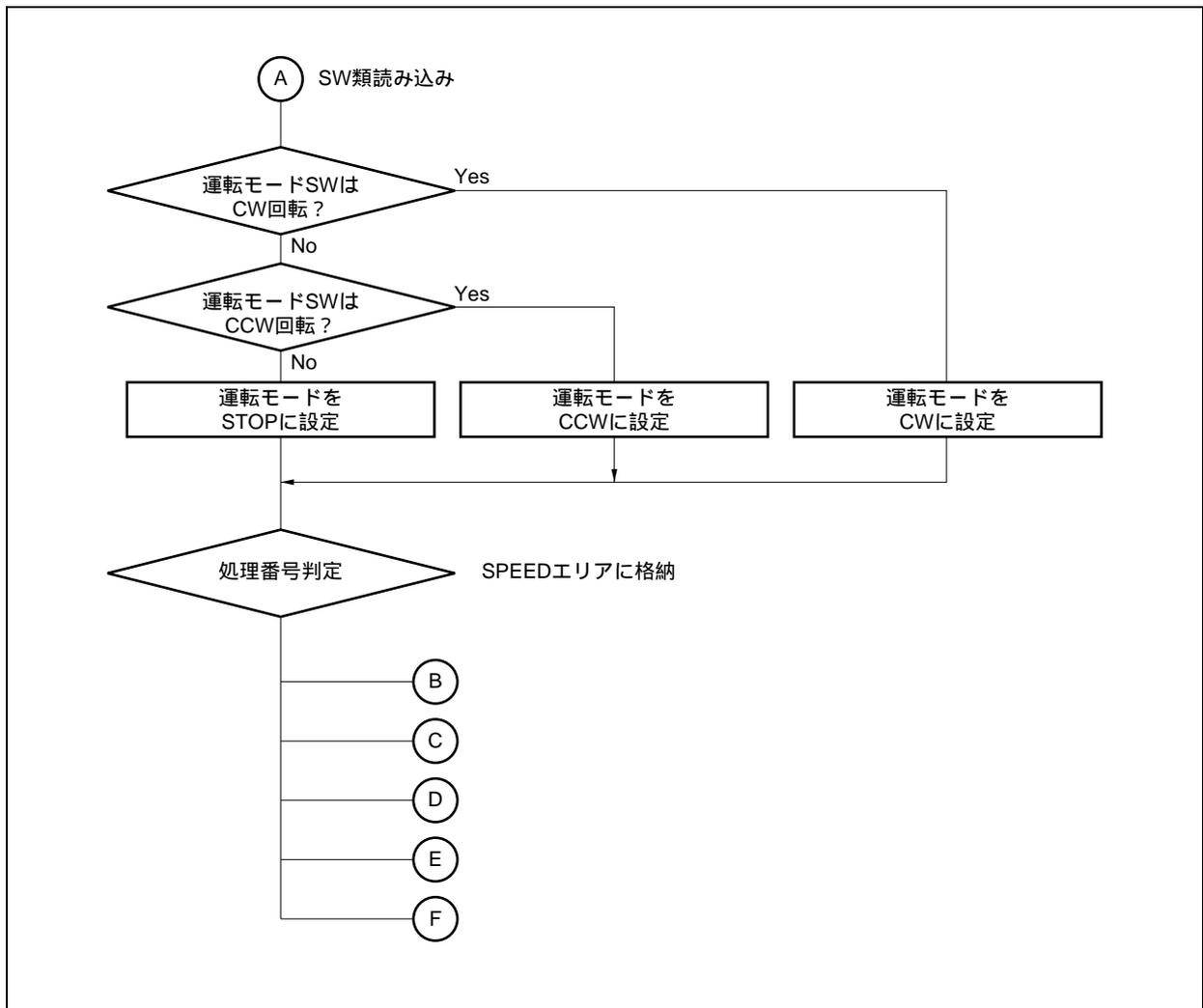


図7-1 メイン・ルーチン (3/6)

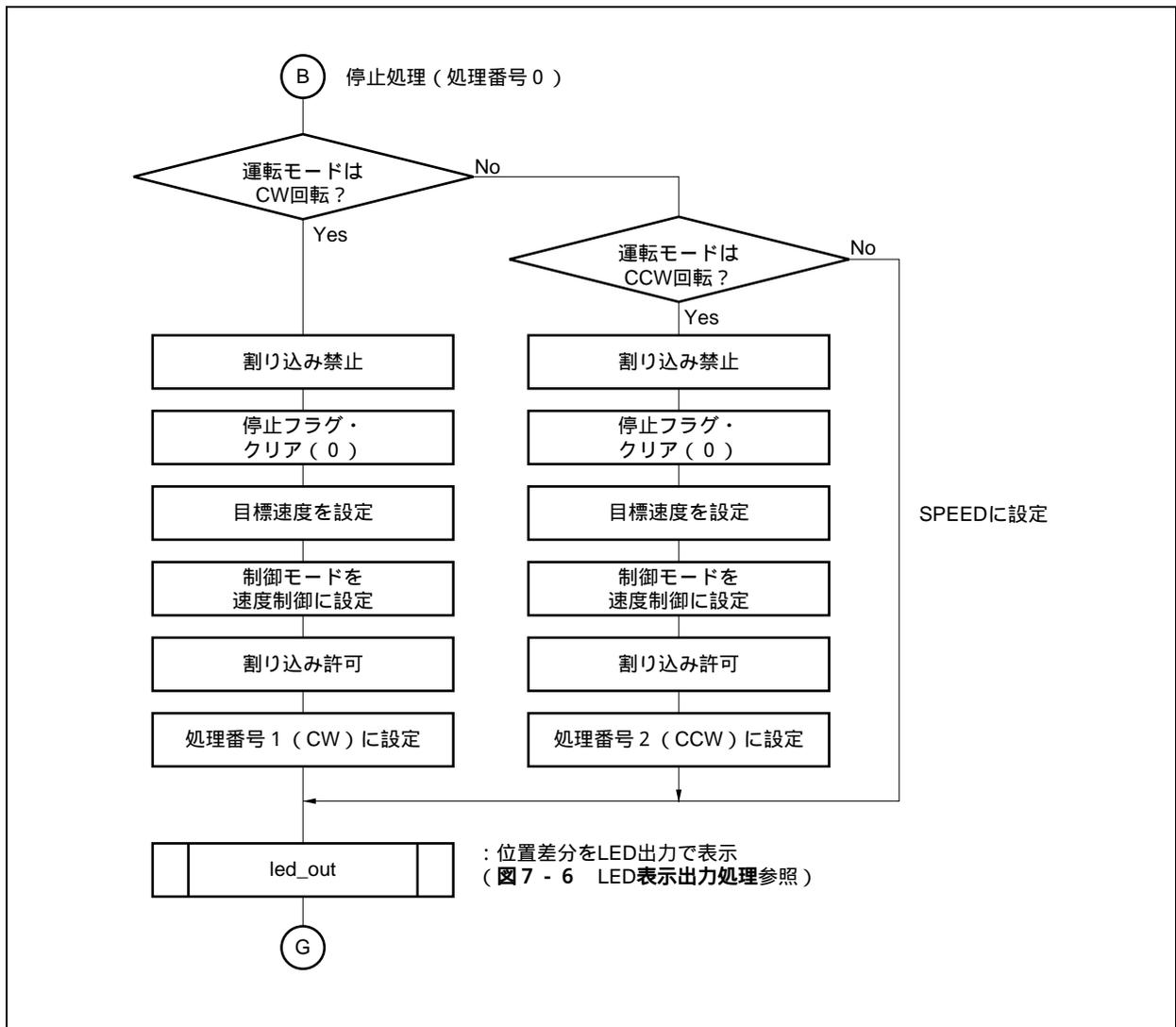


図7-1 メイン・ルーチン (4/6)

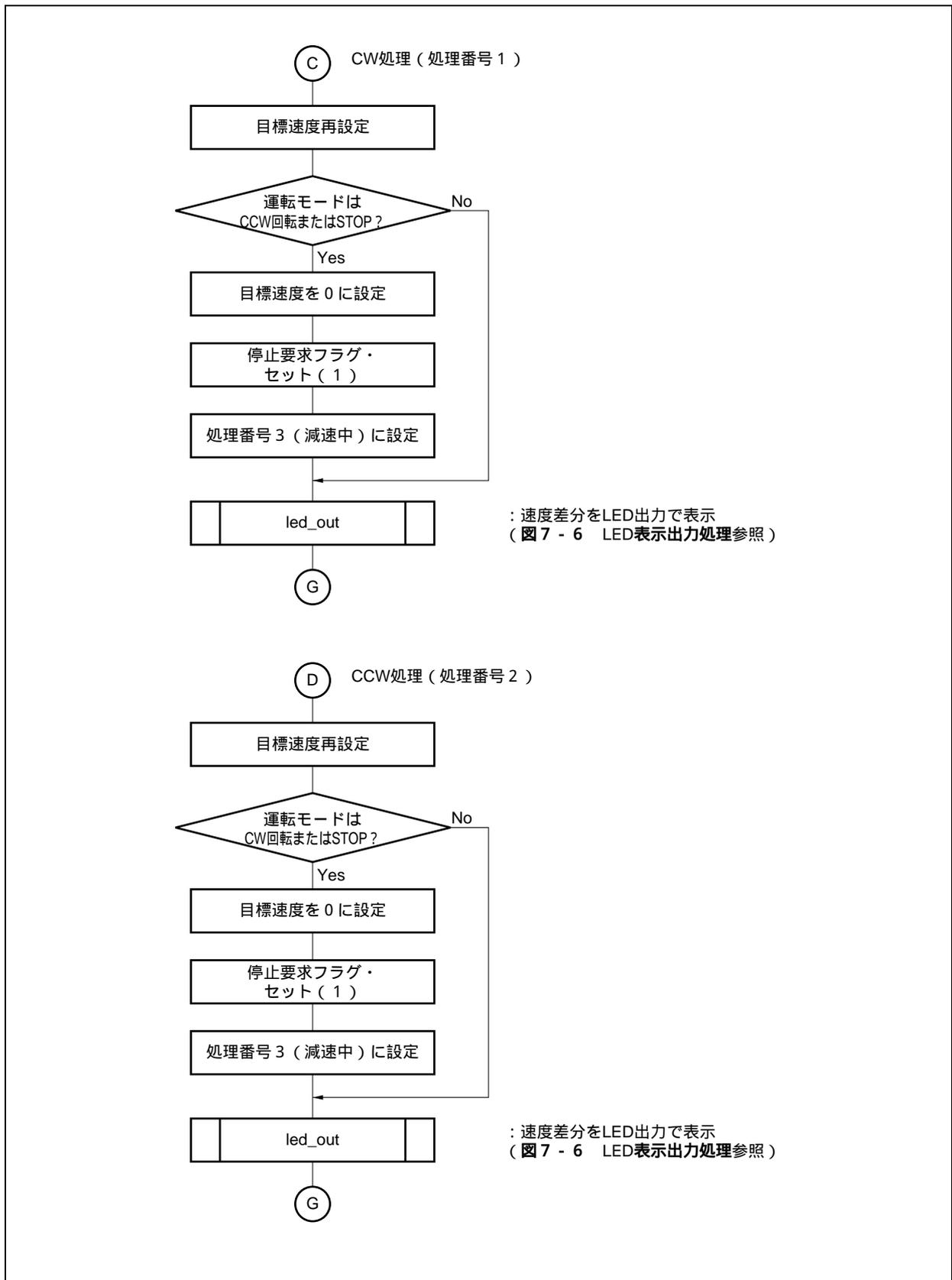


図7-1 メイン・ルーチン (5/6)

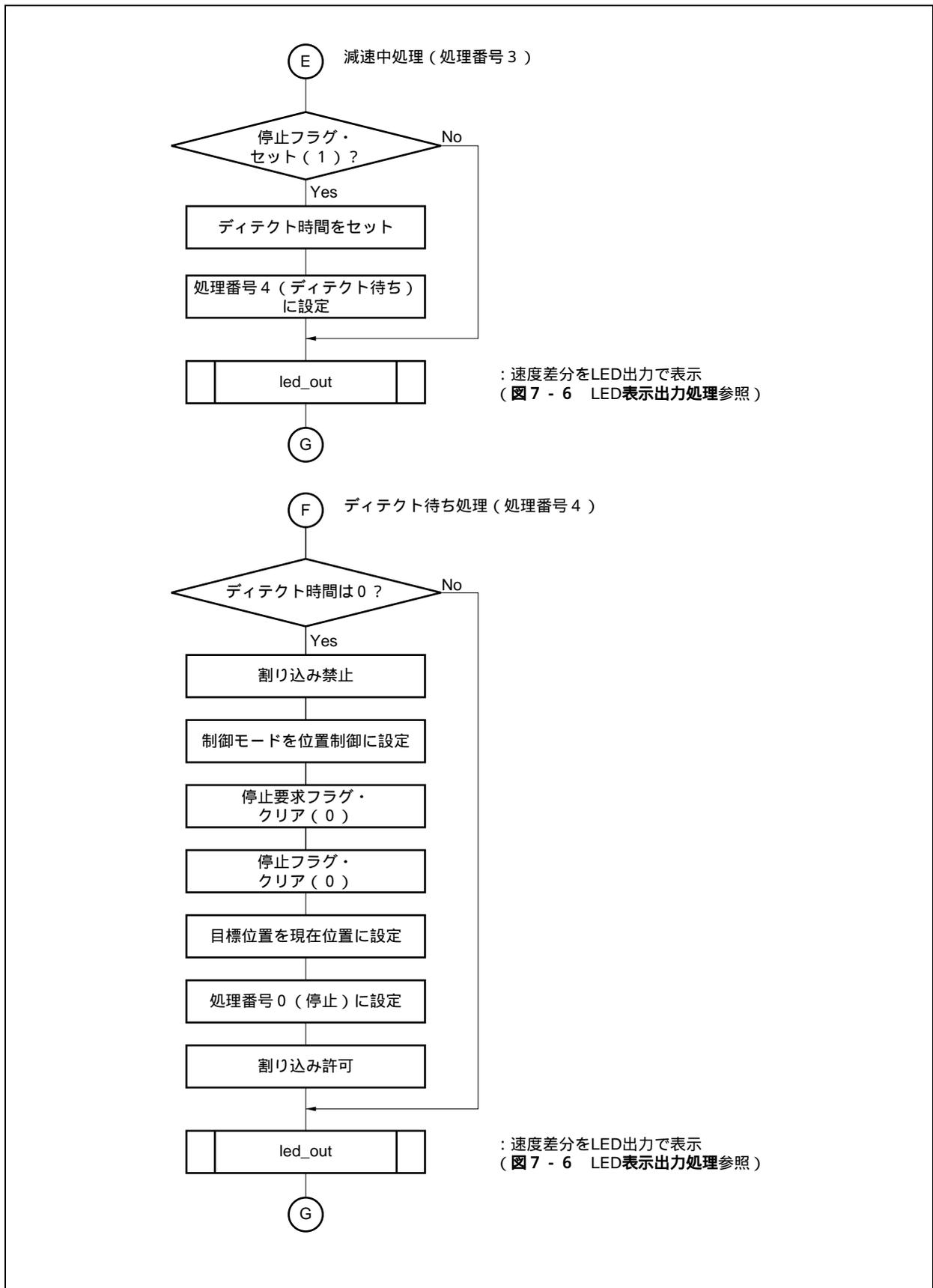
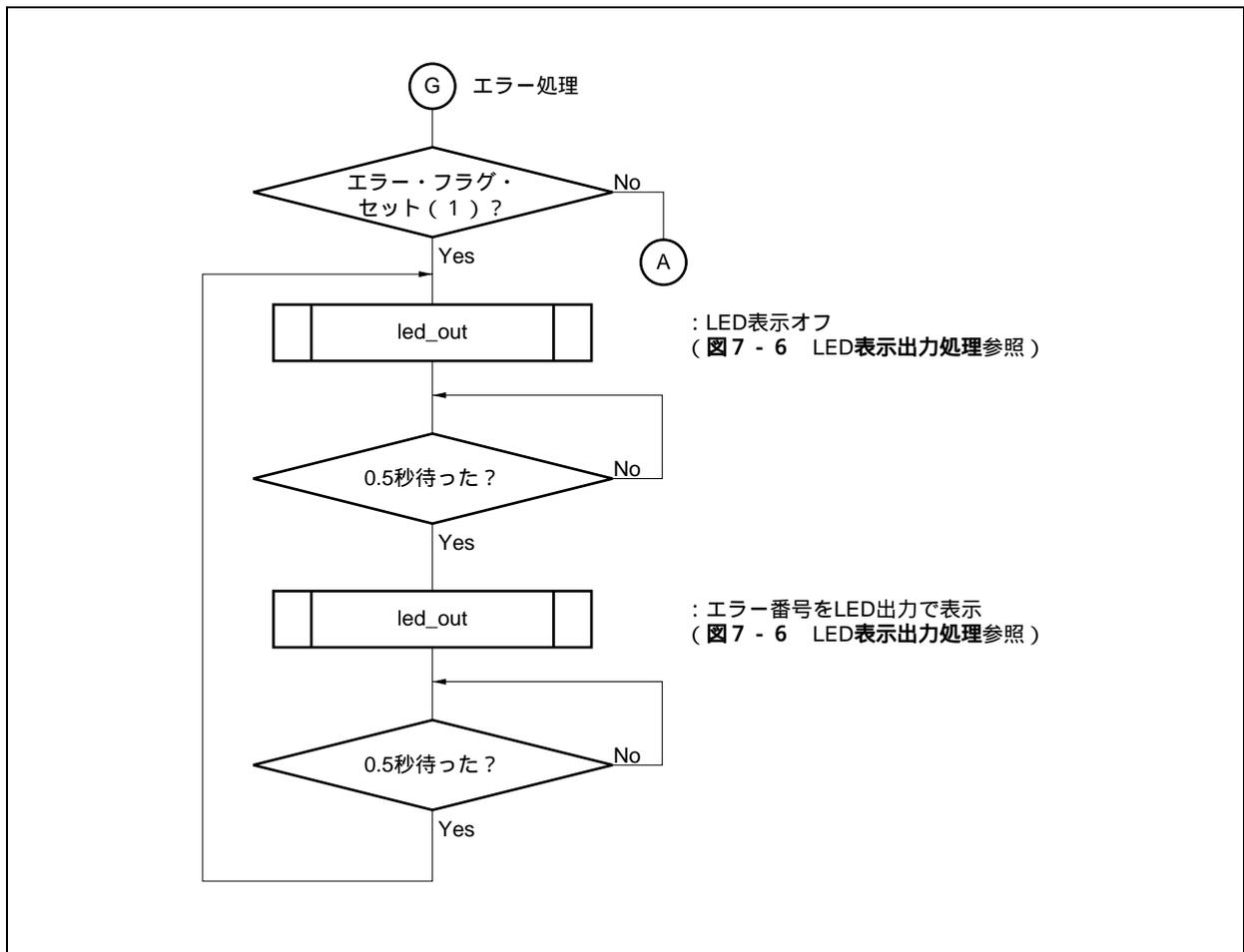


図7-1 メイン・ルーチン (6/6)



7.2 モータ制御割り込み処理 (0.4 msインターバル)

図7 - 2にモータ制御割り込み処理 (0.4 msインターバル) についてのフローを示します。

図7-2 モータ制御割り込み処理 (0.4 msインターバル) (1/5)

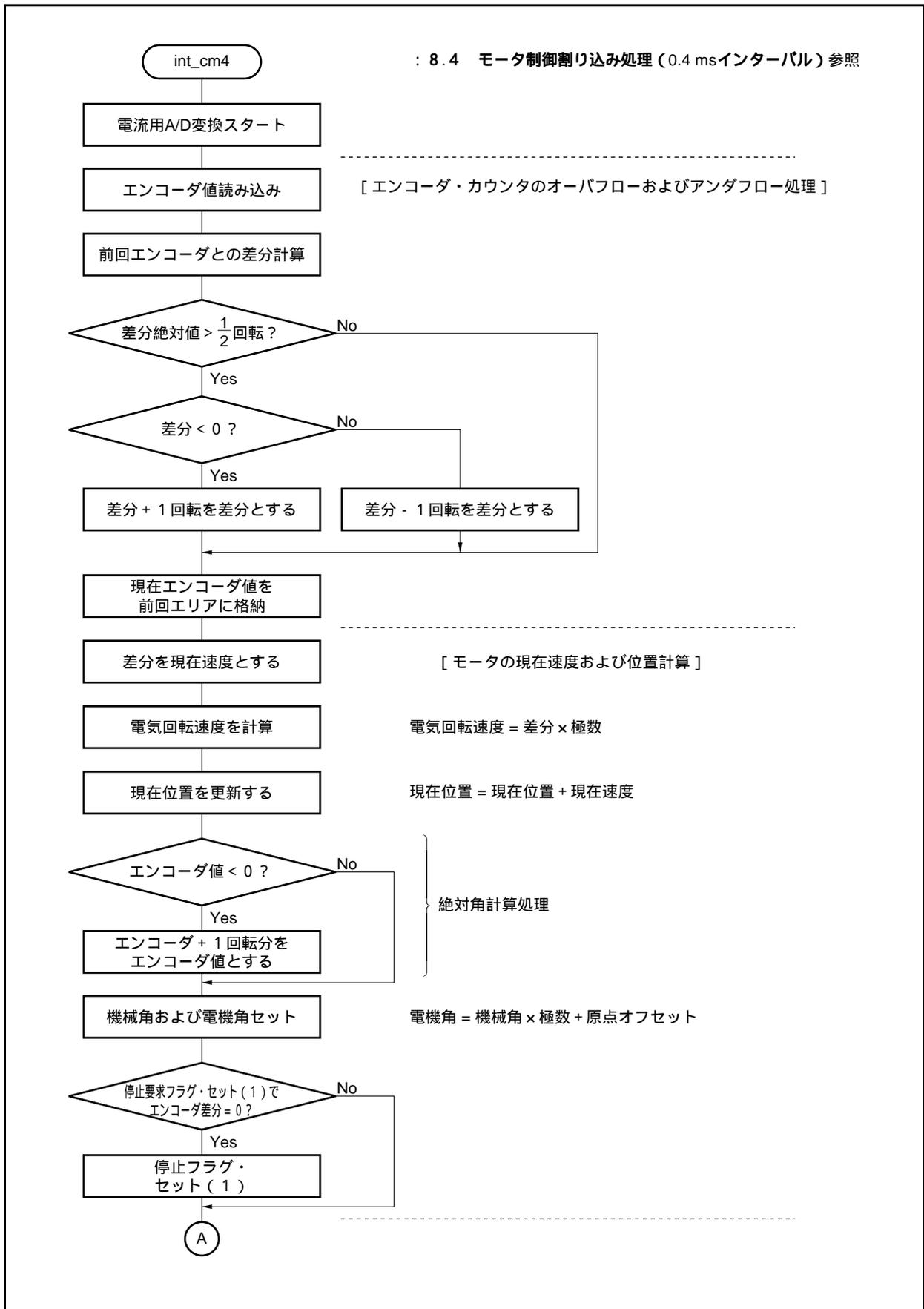


図7-2 モータ制御割り込み処理 (0.4 msインターバル) (2/5)

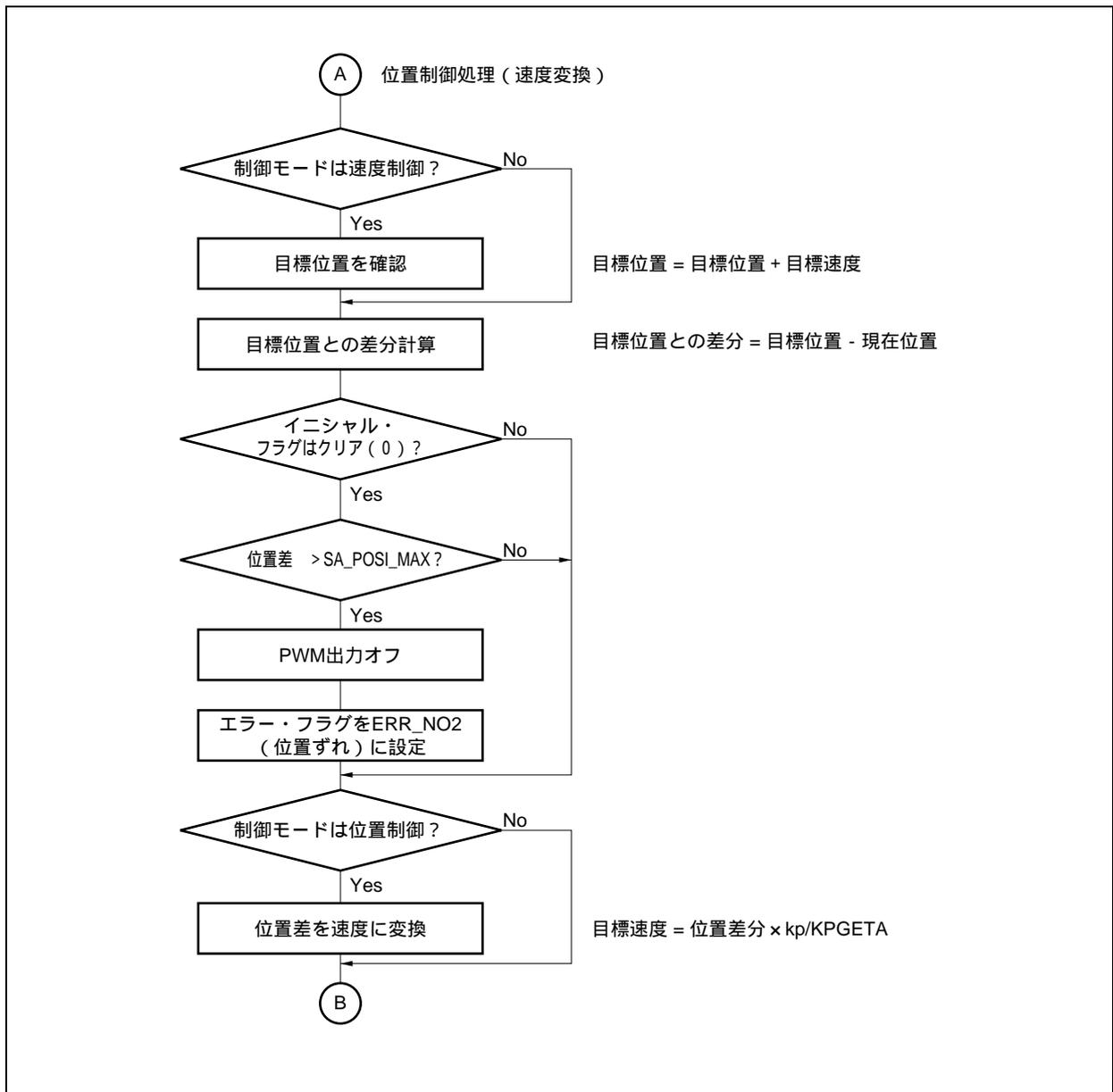


図7 - 2 モータ制御割り込み処理 (0.4 msインターバル) (3/5)

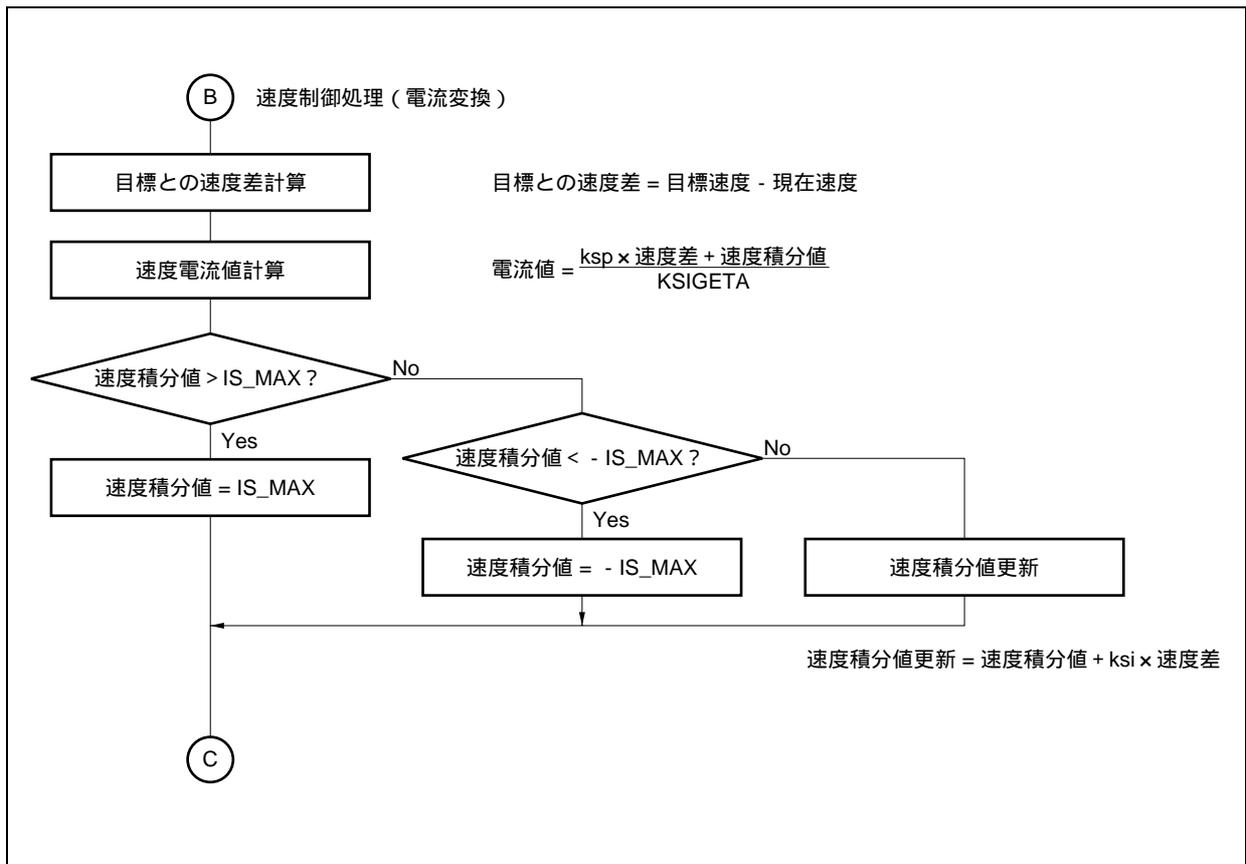


図7-2 モータ制御割り込み処理 (0.4 msインターバル) (4/5)

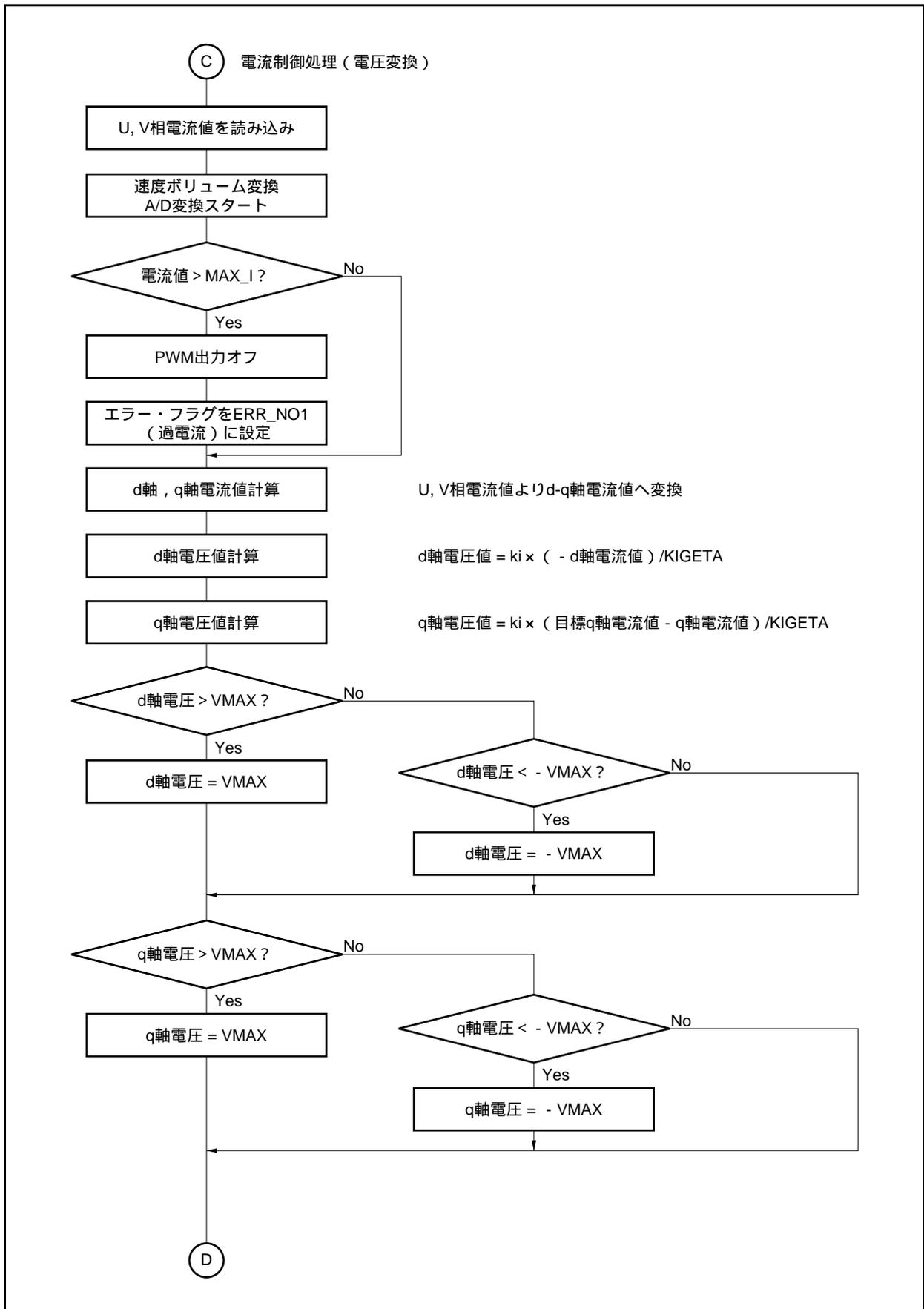
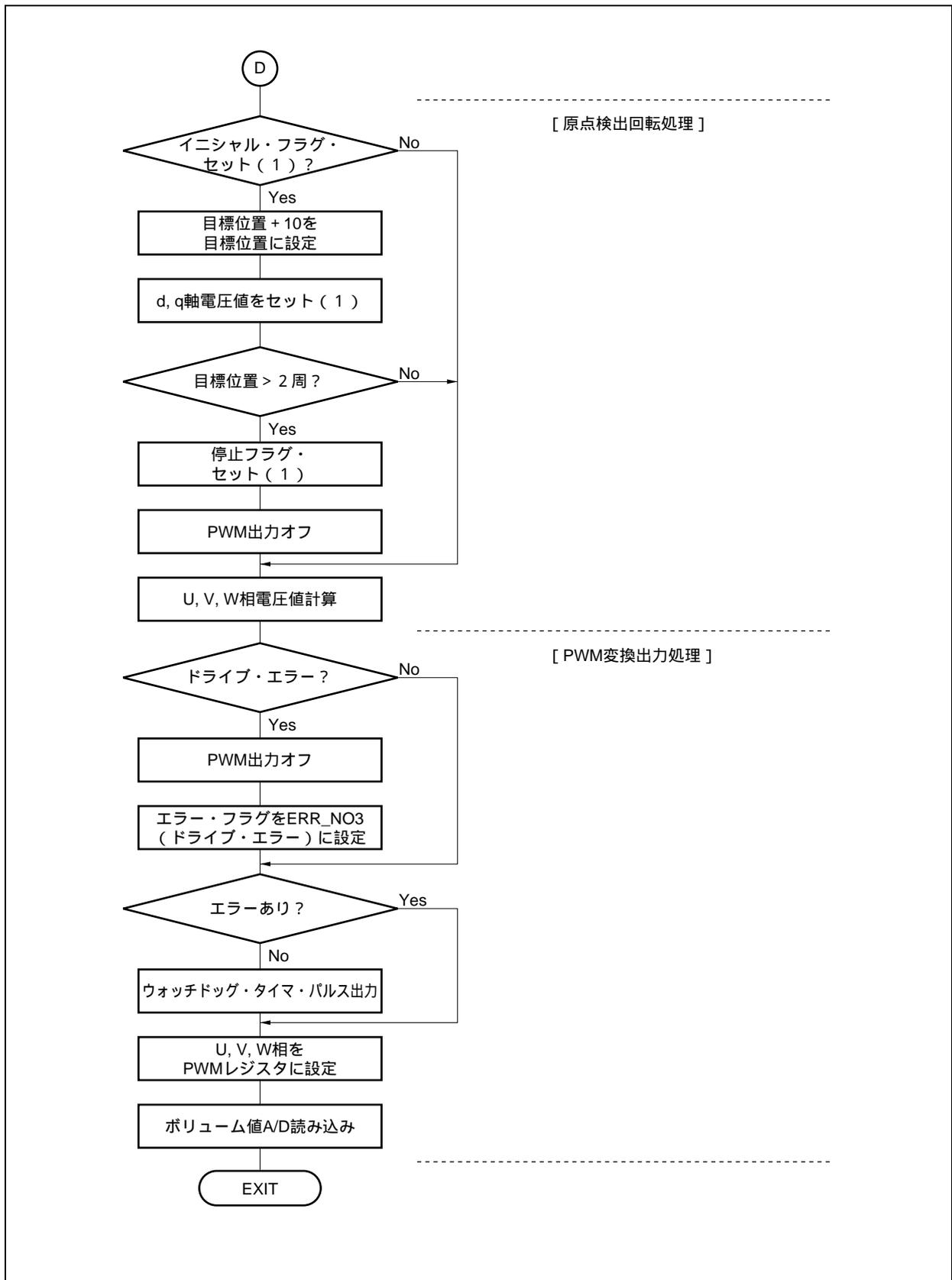


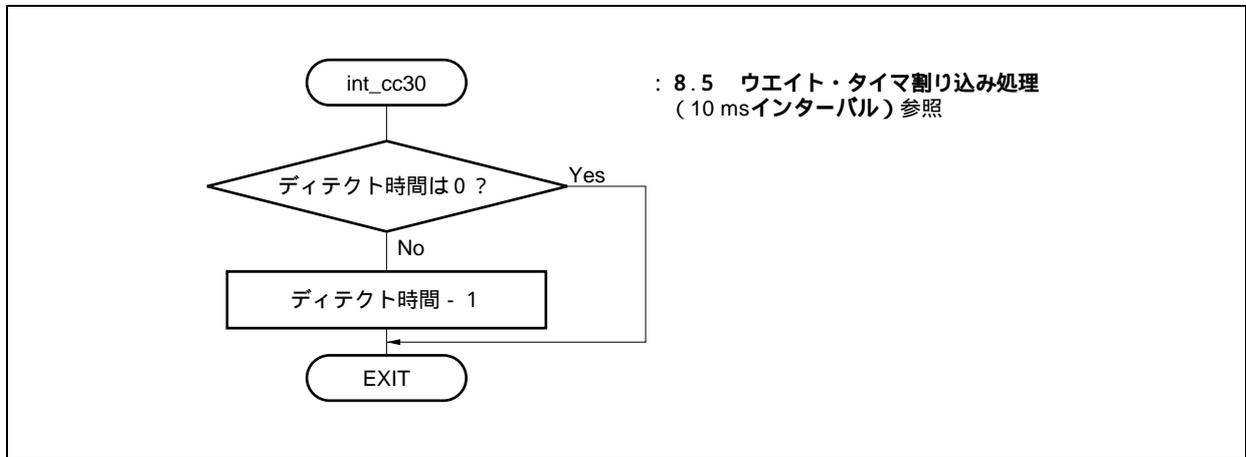
図7-2 モータ制御割り込み処理 (0.4 msインターバル) (5/5)



7.3 ウェイト・タイマ割り込み処理 (10 msインターバル)

図7-3にウェイト・タイマ割り込み処理 (10 msインターバル) についてのフローを示します。

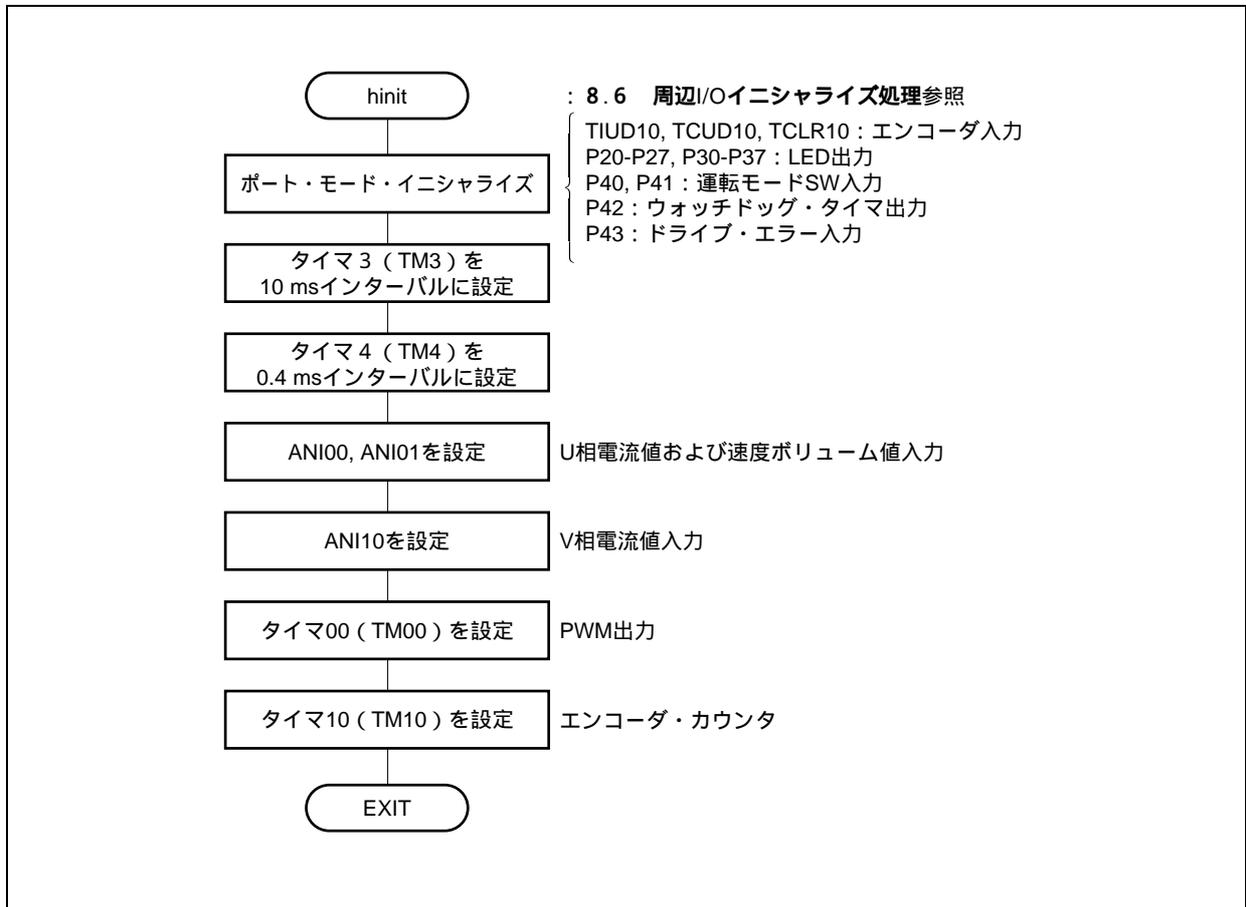
図7-3 ウェイト・タイマ割り込み処理 (0 msインターバル)



7.4 周辺I/Oイニシャライズ処理

図7 - 4に周辺I/Oイニシャライズ処理についてのフローを示します。

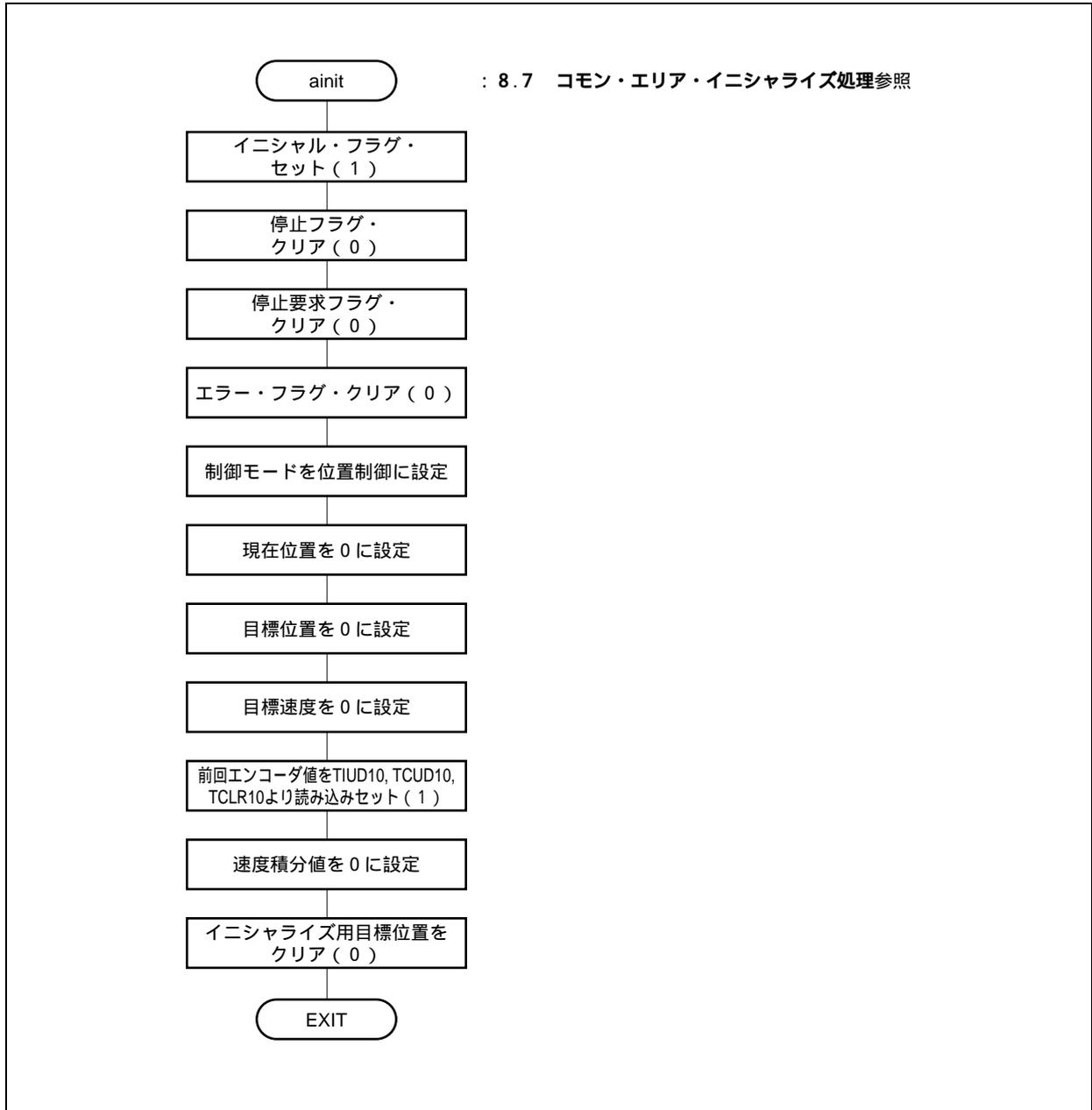
図7 - 4 周辺I/Oイニシャライズ処理



7.5 コモン・エリア・イニシャライズ処理

図7-5にコモン・エリア・イニシャライズ処理についてのフローを示します。

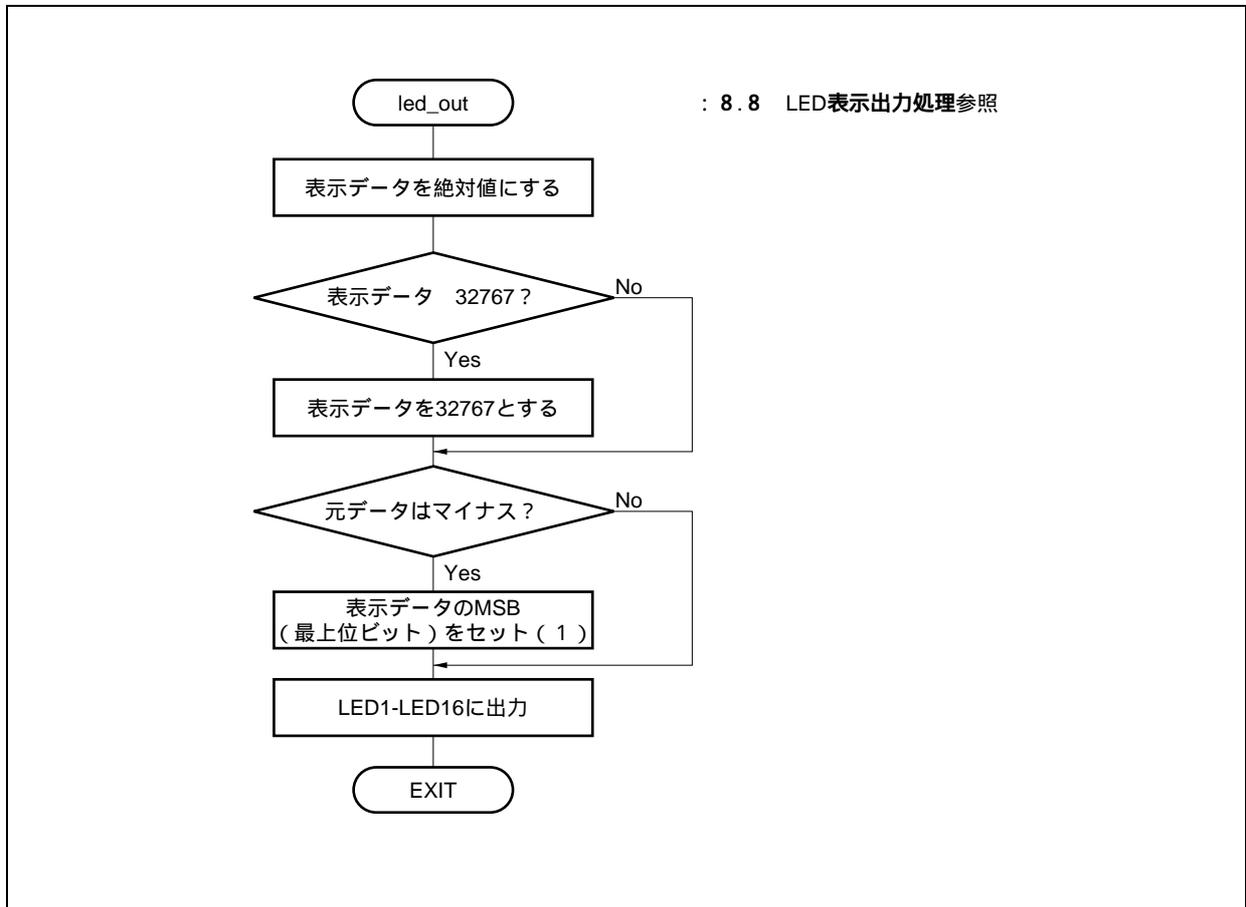
図7-5 コモン・エリア・イニシャライズ処理



7.6 LED表示出力処理

図7-6にLED表示出力処理についてのフローを示します。

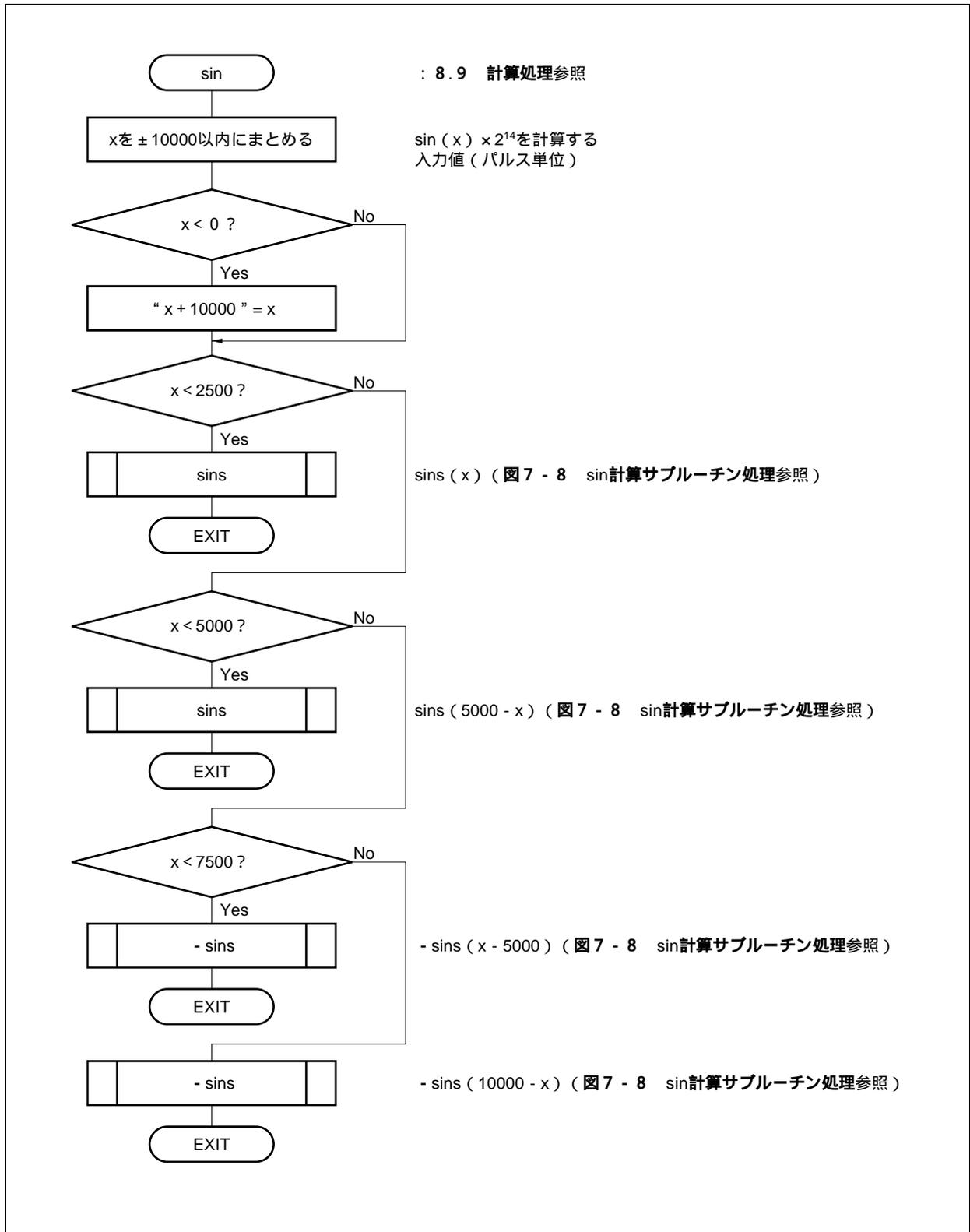
図7-6 LED表示出力処理



7.7 sin計算処理

図7-7にsin計算処理についてのフローを示します。

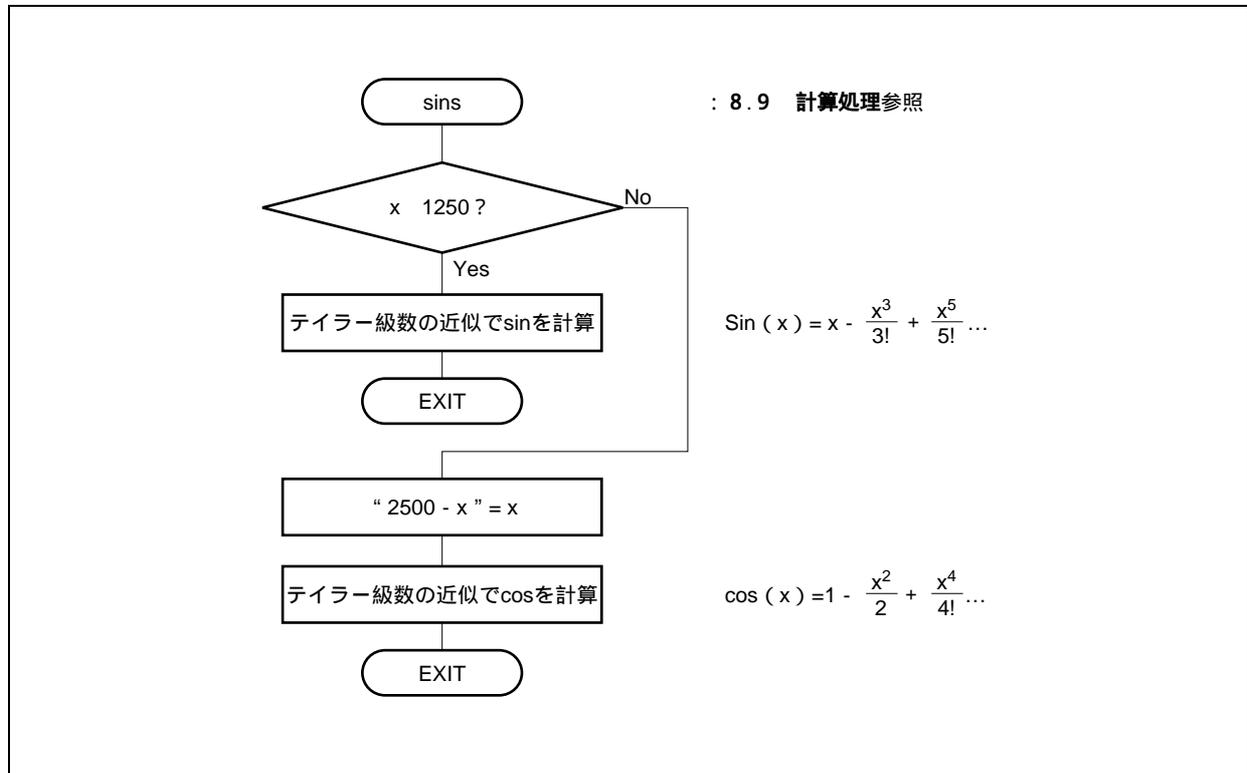
図7-7 sin計算処理



7.8 sin計算サブルーチン処理

図7-8にsin計算サブルーチン処理についてのフローを示します。

図7-8 sin計算サブルーチン処理



第8章 プログラム・リスト

この章では、V850E/IA1を使用した応用回路例のプログラム・リストを示します。

8.1 定数定義

```
#pragma ioreg /* 周辺I/Oレジスタ定義 */
#pragma interrupt INTCC30 int_cc30 /* 割り込みハンドラ・アドレスへ登録 */
#pragma interrupt INTCM4 int_cm4 /* 割り込みハンドラ・アドレスへ登録 */
/*****
/*定数定義 */
*****/
#define ON 1
#define OFF 0
#define CW 1 /* CW回転運転モード */
#define CCW 2 /* CCW回転運転モード */
#define STOP 0 /* 停止モード */
#define SPEED 0 /* 速度制御モード */
#define POSITION 1 /* 位置制御モード */
#define ERR_NO1 1 /* 過電流エラー */
#define ERR_NO2 3 /* 位置ずれエラー */
#define ERR_NO3 7 /* ドライブ・エラー */
/**** モータ定数 *****/
#define P 4 /* 極数 */
#define MAXPULSE 10000 /* 1回転のパルス数 */
#define OFFSET 800 /* 原点オフセット */
#define SPEED_MAX 100 /* 最大速度 パルス/0.4ms */
#define VMAX 100 /* 最大電圧 100V */
#define IS_MAX 2000000 /* 最大速度積分値 */
#define MAX_I 400 /* 電流 MAX値 */
#define SA_POSI_MAX 5000 /* 最大位置差分パルス */
#define CM3_DATA 625 /* PWM CM003設定値 20kHz */
#define BFCM_DATA 625 /* PWM BFCM設定最大値 */
#define KPGETA 10 /* kp オフセット */
#define KSIGETA 8 /* ksi オフセット */
#define KIGETA 12 /* ki オフセット */
#define SGETA 14 /* sin オフセット */
/**** モータ定数 *****/
#pragma section const begin
signed int kp = 500 ; /* 位置比例ゲイン */
signed int ksp = 100 ; /* 速度比例ゲイン */
signed int ksi = 100 ; /* 速度積分ゲイン */
signed int ki = 11 ; /* 電流変換定数 */
#pragma section const end
```

8.2 コモン・エリア

```
/* **** */
/*
/* コモン・エリア
/*
/* **** */
unsigned char  init_flag ;          /* イニシャル・フラグ */
unsigned char  cont_mode ;         /* 制御モード 0:速度モード1:位置モード */
unsigned char  stop_req ;         /* 停止要求フラグ */
unsigned char  stop_flag ;        /* 停止フラグ */
unsigned char  error_flag ;       /* エラー・フラグ */
unsigned short timer_count ;      /* ディテクト時間測定用カウンタ */
unsigned short volume ;          /* 速度指定ボリューム値 */
signed  short before_enc ;        /* 前回エンコーダ値 */
signed  int    now_position ;     /* 現在位置 (パルス) */
signed  int    o_position ;      /* 目標位置 (パルス) */
signed  int    now_speed ;       /* 現在速度 (パルス/ms) */
signed  int    o_speed ;        /* 目標速度 (パルス/ms) */
signed  int    i_speed ;        /* 速度積分値エリア */
signed  int    o_trm ;          /* イニシャライズ用目標位置 */
```

8.3 メイン・ルーチン

```

/*****
/*
/* 3相モータ制御プログラム
/*
/*
/*****
void main()
{
void hinit() ;
void ainit() ;
void led_out( int ) ;
/* */
unsigned char sw, proc_no, sw_mode ;
signed int i, speed ;
/**** イニシャル処理 *****/
    hinit() ; /* ハード初期化 */
    ainit() ; /* 使用エリア初期化 */
    __EI() ; /* 割り込み許可 */
    while ( stop_flag == OFF ) ; /* 原点検出待ち */
    for ( i = 40000 ; i != 0 ; i-- ) ;
    __DI() ; /* 割り込み禁止 */
    ainit() ; /* 使用エリア再初期化 */
    init_flag = OFF ; /* 初期化フラグ・クリア (0) */
    POER0 = 0x3f ; /* 全相アクティブ */
    proc_no = 0 ; /* 現在処理番号初期化 */
    __EI() ; /* 割り込み許可 */

    while( 1 ) {
/**** SW類読み込み *****/
        sw = ~P4 & 0x03 ;
        if ( sw == 1 ) {
            sw_mode = CW ;
        } else if ( sw == 2 ) {
            sw_mode = CCW ;
        } else {
            sw_mode = STOP ;
        }
        speed = ( SPEED_MAX * volume / 1024 ) + 1 ;
        switch( proc_no ) {
/**** 停止処理 *****/
        case 0 :
            if ( sw_mode == CW ) {
                __DI() ;
                stop_flag = OFF ; /* 停止フラグ・クリア (0) */
                o_speed = speed ; /* 目標速度設定 */
                cont_mode = SPEED ; /* 速度制御モード設定 */
                __EI() ;
                proc_no = 1 ; /* CW 処理番号設定 */
            } else if ( sw_mode == CCW ) {
                __DI() ;
                stop_flag = OFF ; /* 停止フラグ・クリア (0) */
                o_speed = -speed ; /* 目標速度設定 */
                cont_mode = SPEED ; /* 速度制御モード設定 */
                __EI() ;
                proc_no = 2 ; /* CCW 処理番号設定 */
            }
            led_out( o_position - now_position ) ;
            break ;

```

```
/** CW処理 *****/
case 1 :
    o_speed = speed ; /* 目標速度設定 */
    if ( (sw_mode == CCW) || (sw_mode == STOP) ) {
        o_speed = 0 ; /* 目標速度を0に設定 */
        stop_req = ON ; /* 停止要求フラグ・セット(1) */
        proc_no = 3 ; /* 減速中 処理番号設定 */
    }
    led_out( abs(o_speed) - abs(now_speed) ) ;
    break ;
/** CCW処理 *****/
case 2 :
    o_speed = -speed /* 目標速度設定 */
    if ( (sw_mode == CW) || (sw_mode == STOP) ) {
        o_speed = 0 ; /* 目標速度を0に設定
        stop_req = ON ; /* 停止要求フラグ・セット(1) */
        proc_no = 3 ; /* 減速中 処理番号設定 */
    }
    led_out( abs(o_speed) - abs(now_speed) ) ;
    break ;
/** 減速中処理 *****/
case 3 :
    if ( stop_flag == ON ) {
        timer_count = 10 ; /* ディテクト時間100ms設定 */
        proc_no = 4 ; /* ディテクト待ち処理番号設定 */
    }
    led_out( abs(o_speed) - abs(now_speed) ) ;
    break ;
/** ディテクト待ち処理 *****/
case 4 :
    if ( timer_count == 0 ) {
        _DI() ;
        cont_mode = POSITION ; /* 位置制御モード設定 */
        stop_req = OFF ; /* 停止要求フラグ・クリア(0) */
        stop_flag = OFF ; /* 停止フラグ・クリア(0) */
        proc_no = 0 ; /* 停止 処理番号設定 */
        o_position = now_position ;
        _EI() ;
    }
    led_out( abs(o_speed) - abs(now_speed) ) ;
    break ;
}
/** エラー処理 *****/
if ( error_flag ) {
    while( 1 ) {
        led_out( 0x0000 ) ;
        timer_count = 50 ;
        while( timer_count ) ;
        led_out( error_flag ) ;
        timer_count = 50 ;
        while( timer_count ) ;
    }
}
}
```

8.4 モータ制御割り込み処理 (0.4 msインターバル)

```

/*****
/*
/* TM4割り込み処理 (0.4 msインターバル)
/*
/*
/*****
__interrupt
void int_cm4(void)
{
int sin(int) ;
/* */
signed short iu, iv ;
signed short now_enc, sa_enc, sa_position ;
signed int wrm, wre, trm, tre ;
signed int d_speed, o_iqp, o_iq, id, iq ;
signed int o_vd0, o_vq0, o_vd, o_vq ;
signed int o_vu, o_vv, o_vw ;
/* */
ADSCM00 = 0x9800 ; /* u相電流用A/D変換スタート */
ADSCM10 = 0x9800 ; /* v相電流用A/D変換スタート */
/**** エンコーダの処理 ****
now_enc = -TM10 ;
sa_enc = now_enc - before_enc ;
if ( abs( sa_enc ) > ( MAXPULSE / 2 ) ) {
if ( sa_enc < 0 ) {
sa_enc += MAXPULSE ;
} else {
sa_enc -= MAXPULSE ;
}
}
before_enc = now_enc ;
wrm = now_speed = sa_enc ; /* 現在速度セット */
wre = wrm * P ;
now_position += sa_enc ; /* 現在位置更新 */
if ( now_enc < 0 ) {
now_enc += MAXPULSE ;
}
trm = now_enc ;
tre = ( trm * P + OFFSET ) % MAXPULSE ;
if ( ( stop_req == ON ) && ( abs(sa_enc) == 0 ) ) {
stop_flag = ON ; /* 停止フラグ・セット(1) */
}
/**** 目標速度位置更新処理 ****
if ( cont_mode == SPEED ) {
o_position += o_speed ;
}
sa_position = o_position - now_position ;
if ( init_flag == OFF ) {
if ( abs(sa_position) > SA_POSI_MAX ) {
POERO = 0 ; /* PWM出力オフ */
error_flag = ERR_NO2 ; /* 位置ずれエラー・セット(1) */
}
}
if ( cont_mode == POSITION ) {
sa_position = ( sa_position * kp ) >> KPGETA ;
}

```

```

/**** 速度制御処理 *****/
d_speed = sa_position - wrm ;
o_iqp = ksp * d_speed ;
o_iq = ( o_iqp + i_speed ) >> KSIGETA ;
if ( i_speed > IS_MAX ) {
    i_speed = IS_MAX ;
} else if ( i_speed < -IS_MAX ) {
    i_speed = -IS_MAX ;
} else {
    i_speed += ( ksi * d_speed ) ;
}

/**** 電流制御処理 *****/
iu = (( ADCR00 & 0x3ff ) - 0x200) ; /* u相電流値 */
iv = (( ADCR10 & 0x3ff ) - 0x200) ; /* v相電流値 */
ADSCM00 = 0x9801 ; /* 速度ボリューム用A/D変換スタート */
if ( ( abs(iu) > MAX_I ) || ( abs(iv) > MAX_I ) ) {
    POER0 = 0 ; /* PWM出力オフ */
    error_flag = ERR_NO1 ; /* 過電流エラー・セット(1) */
}
id = ( ( ( iv * sin( tre ) ) - ( iu * sin( tre + 6667 ) ) ) ) >> SGETA ;
iq = ( ( ( iv * sin( tre + 2500 ) ) - ( iu * sin( tre + 9167 ) ) ) ) >> SGETA ;
o_vd = ( ki * -id ) >> KIGETA ;
o_vq = ( ki * ( o_iq - iq ) ) >> KIGETA ;
if ( o_vd > VMAX ) {
    o_vd = VMAX ;
} else if ( o_vd < -VMAX ) {
    o_vd = -VMAX ;
}
if ( o_vq > VMAX ) {
    o_vq = VMAX ;
} else if ( o_vq < -VMAX ) {
    o_vq = -VMAX ;
}

/**** 3相電圧変換処理 *****/
if ( init_flag == ON ) {
    o_trm += 10 ;
    tre = ( o_trm * P ) % MAXPULSE ;
    o_vd = 0 ;
    o_vq = 25 ;
    if ( o_trm > 20000 ) { /* イニシャル2回転終了チェック */
        stop_flag = ON ;
        POER0 = 0 ; /* PWM出力オフ */
    }
}
o_vu = ( ( ( o_vd * sin( tre + 2500 ) ) - ( o_vq * sin( tre ) ) ) ) >> SGETA ;
o_vv = ( ( ( o_vd * sin( tre + 9167 ) ) - ( o_vq * sin( tre + 6667 ) ) ) ) >> SGETA ;
o_vw = -o_vu - o_vv ;

/**** PWM変換出力処理 *****/
if ( P4 & 0x08 ) {
    POER0 = 0 ; /* PWM出力オフ */
    error_flag = ERR_NO3 ; /* ドライブ・エラー・セット(1) */
}
if ( error_flag == 0 ) {
    P4 = 0 ;
    P4 = 0x04 ; /* ウォッチドッグ・タイマ・パルス出力 */
}
BFCM00 = o_vu + ( BFCM_DATA / 2 ) ;
BFCM01 = o_vv + ( BFCM_DATA / 2 ) ;
BFCM02 = o_vw + ( BFCM_DATA / 2 ) ;

volume = ADCR01 ; /* 速度ボリューム値入力 */
}

```

8.5 ウェイト・タイマ割り込み処理 (10 msインターバル)

```
/*
/*
/* CC30割り込み処理 (10msインターバル)
/*
/*
*****/
__interrupt
void int_cc30(void)
{
    if ( timer_count != 0 ) {
        timer_count -= 1 ;
    }
}
```

8.6 周辺I/Oイニシャライズ処理

```

/*****
/*
/* ハードウェア (周辺I/O)初期化
/*
/*
/*****
void hinit( void )
{
void led_out( int ) ;
/**** ポート・モード・レジスタ初期化 *****/
    PMC1 = 0x07 ; /* エンコーダ入力 選択 */
    PMC2 = 0x00 ;
    PM2 = 0x00 ; /* LED下位ポート設定 */
    PMC3 = 0x00 ;
    PM3 = 0x00 ; /* LED上位ポート設定 */
    P4 = 0x00 ; /* ウォッチドック・タイマ・ロウ出力 */
    PMC4 = 0x00 ;
    PM4 = 0x04 ;
    led_out( 0x0000 ) ; /* LED 出力オフ */
/**** タイマ3モード設定 *****/
    PRM03 = 0 ; /* fclk = fxx/2 */
    TMC30 = 0x31 ; /* 50MHz/2/16(0.64us) */
    TMC31 = 0x09 ; /* コンペア・モード選択 */
    CC30 = 15625 ; /* _int_cc30 10ms インターバル */
    TMC30 = 0x33 ; /* タイマ・スタート */
    CC3IC0 = 0x03 ; /* cc30割り込みマスク・リセット */
/**** タイマ4モード設定 *****/
    TMC4 = 0x31 ; /* 50MHz/2/32(0.64us) */
    CM4 = 625 ; /* _int_cm4 0.4msインターバル */
    TMC4 = 0x33 ; /* タイマ・スタート */
    CM4IC0 = 0x02 ; /* cm4 割り込みマスク解除 */
/**** ADC0, ADC1 イニシャル・セット *****/
    ADSCM00 = 0x0000 ;
    ADSCM01 = 0x0000 ;
/**** ANI10 イニシャル・セット *****/
    ADSCM10 = 0x0000 ;
    ADSCM11 = 0x0000 ;
/**** タイマ00 (TM00) 初期化 *****/
    PRM01 = 0 ; /* fclk = fxx/2 */
    SPEC0 = 0x0000 ; /* TOMR0 ライト許可 */
    TOMR0 = 0x03 ; /* 出力モード設定 */
    PSTO0 = 0x00 ; /* リアルタイム出力禁止 */
    BFCM00 = BFCM_DATA/2 ; /* デューティ50設定 */
    BFCM01 = BFCM_DATA/2 ; /* デューティ50設定 */
    BFCM02 = BFCM_DATA/2 ; /* デューティ50設定 */
    BFCM03 = CM3_DATA ; /* PWM周期 設定 */
    DTRR0 = 50 ; /* デッド・タイム 2us */
    POER0 = 0x3f ; /* 全相アクティブ */
    TMC00 = 0x8018 ; /* TM00 タイマ開始 */
/**** タイマ10 (TM10) 初期化 *****/
    PRM02 = 0 ; /* fclk = fxx/4 */
    NRC10 = 0x03 ; /* ノイズ除去クロック選択 */
    TUM0 = 0x80 ; /* UDC モード選択 */
    PRM10 = 0x07 ; /* 動作モード4選択 */
    SESA10 = 0x00 ; /* 立ち下がりがエッジ選択 */
    TMC10 = 0x40 ; /* カウント開始 */
}

```

8.7 コモン・エリア・イニシャライズ処理

```

/*****
/*
/* コモン・エリア初期化
/*
/*****
void ainit( void )
{
    init_flag = ON ;          /* イニシャル・フラグ・セット (1) */
    stop_flag  = OFF ;       /* 停止フラグ・クリア (0) */
    stop_req   = OFF ;       /* 停止要求フラグ・クリア (0) */
    error_flag = 0 ;         /* エラー・フラグ・クリア (0) */
    cont_mode  = POSITION ;    /* 制御モードを位置制御とする */
    now_position = 0 ;        /* 現在位置を0とする */
    o_position = 0 ;         /* 目標位置を0とする */
    o_speed    = 0 ;         /* 目標速度を0とする */
    before_enc = -TM10 ;     /* 前回エンコーダ値を設定 */
    i_speed    = 0 ;         /* 速度積分値を0とする */
    o_trm     = 0 ;         /* イニシャライズ用目標値クリア (0) */
}

```

8.8 LED表示出力処理

```

/*****
/*
/* LED表示サブルーチン
/* data : 表示データ
/*
/*****
void led_out( int data )
{
    int    dispd ;
    /* */
    dispd = abs(data) ;
    if ( dispd >= 32767 ) {
        dispd = 32767 ;
    }
    if ( data < 0 ) {
        dispd |= 0x8000 ;
    }
    P3 = ~dispd >> 8 ;
    P2 = ~dispd ;
}

```

8.9 計算処理

```

/*****
/*
/* sin x
/* データ
/* パルス単位
/* 戻り値
/* サイン値*16384
/*
/*****
int sin( int x )
{
    x = x % MAXPULSE ;
    if ( x < 0 ) x += MAXPULSE ;
    if ( x < (MAXPULSE/4) ){
        return sins( x ) ;
    } else if ( x < (MAXPULSE/2) ) {
        return sins( (MAXPULSE/2) - x ) ;
    } else if ( x < (MAXPULSE*3/4) ) {
        return -sins( x - (MAXPULSE/2) ) ;
    } else {
        return -sins( MAXPULSE - x ) ;
    }
}
/*****
int sins( int x )
{
short    z1, z2, z3, z4, z5 ;
/* */
    if ( x <= (MAXPULSE/8) ) {
        z1 = (x << SGETA) / (MAXPULSE/8) ;
        z2 = z1 * z1 >> SGETA ;
        z3 = z1 * z2 >> SGETA ;
        z5 = z2 * z3 >> SGETA ;
        return ( (12868*z1) - (1322*z3) + (40*z5) ) >> SGETA ;
    } else {
        x = (MAXPULSE/4) - x ;
        z1 = (x << SGETA) / (MAXPULSE/8) ;
        z2 = z1 * z1 >> SGETA ;
        z4 = z2 * z2 >> SGETA ;
        return ( (268432772) - (5050*z2) + (252*z4) ) >> SGETA ;
    }
}

```

付録A 総合索引

A.1 50音で始まる語句の索引

【あ】

アップ/ダウン・カウンタ・モード ... 76

【い】

位置ずれエラー ... 25

位置制御 ... 46, 48

イントロダクション ... 15

【う】

ウエイト・タイマ割り込み処理 ... 106, 118

ウォッチドッグ・タイマ出力 ... 38

ウォッチドッグ・タイマ回路部 ... 40

運転モードSW入力 ... 38

運転モードSW部 ... 40

【え】

エラー ... 25

エンコーダ・カウンタ機能 ... 75

エンコーダ入力 ... 39, 50

【お】

応用回路例でのPWMタイマの使用法 ... 55

応用回路例でのエンコーダ・カウンタの使用法
... 78

応用回路例の機能概要 ... 24

オペレーション ... 25

【か】

回路図 ... 40

過電流エラー ... 25

【け】

計算処理 ... 121

【こ】

コモン・エリア ... 89, 113

コモン・エリア・イニシャライズ処理 ... 108, 120

コンペア・レジスタ000-002 ... 54

コンペア・レジスタ003 ... 54

コンペア・レジスタ100 ... 77

コンペア・レジスタ101 ... 77

【さ】

座標変換 ... 47

【し】

シグナル・エッジ選択レジスタ10 ... 83

システム構成 ... 26

周辺I/O ... 36

周辺I/Oイニシャライズ処理 ... 107, 119

【せ】

制御原理 ... 43

制御ブロック ... 46

制御方式 ... 43

【そ】

速度指令ボリューム値入力 ... 39

速度制御 ... 46, 48

【た】

タイマ00 ... 51, 53

タイマ0クロック選択レジスタ ... 61

タイマ10 ... 75, 76

タイマ10ノイズ除去時間選択レジスタ ... 80

タイマ1/タイマ2クロック選択レジスタ ... 79

タイマ・コントロール・レジスタ00 ... 70

タイマ・コントロール・レジスタ10 ... 85

タイマ出力モード・レジスタ0 ... 62

タイマ・ユニット・コントロール・レジスタ00 ... 74

タイマ・ユニット・モード・レジスタ0 ... 81

端子割り付け ... 29

【て】

- 定数定義 ... 91, 112
- デッド・タイム・タイマ00-02 ... 53
- デッド・タイム・タイマ・リロード・レジスタ0
... 54, 68
- 電流制御 ... 46, 49
- 電流値入力 ... 39

【れ】

- レジスタ設定 (タイマ00) ... 61
- レジスタ設定 (タイマ10) ... 79

【と】

- 等価回路 ... 43
- 動作モードの決定 ... 56
- ドライブ・エラー ... 25
- ドライブ・エラー入力 ... 38
- ドライブ回路部 ... 40

【は】

- ハードウェア構成 ... 25
- バッファ・レジスタCM00-CM02 ... 54
- バッファ・レジスタCM00-CM03 ... 67
- バッファ・レジスタCM03 ... 55

【ふ】

- プリスケラ・モード・レジスタ10 ... 82
- フロー・チャート ... 94
- プログラム・リスト ... 112
- プログラム構成 ... 87

【ま】

- マイコンおよびマイコン周辺部 ... 40

【め】

- メイン・ルーチン ... 94, 114
- メモリ・マップ ... 27

【も】

- モード4 ... 78
- モータ回転指示部 ... 40
- モータ制御定数 ... 93
- モータ制御部 ... 40
- モータ制御割り込み処理 ... 100, 116
- モータの仕様 ... 47

A.2 数字, アルファベットで始まる語句の索引

【数字】

0.4 msインターバル ... 100, 116
 0.4 msタイマ割り込み ... 39
 10 msインターバル ... 106, 118
 10 msタイマ割り込み ... 39
 3相電圧変換 ... 49

【B】

before_enc ... 90
 BFCM00-BFCM02 ... 54
 BFCM00-BFCM03 ... 67
 BFCM03 ... 55
 BFCM_DATA ... 92

【C】

CCW回転 ... 25
 CM000-CM002 ... 54
 CM003 ... 54
 CM100 ... 77
 CM101 ... 77
 CM3_DATA ... 92
 cont_mode ... 89
 CPUブロック ... 27
 CW回転 ... 25

【D】

DTM00-DTM02 ... 53
 DTRR0 ... 54, 68

【I】

init_flag ... 89
 IS_MAX ... 92

【K】

ki ... 93
 KIGETA ... 92
 kp ... 93
 KPGETA ... 92
 ksi ... 93
 KSIGETA ... 92
 ksp ... 93

【L】

LED出力 ... 36
 LED出力部 ... 40
 LED表示 ... 26
 LED表示出力処理 ... 109, 120

【M】

MAX_I ... 92
 MAXPULSE ... 91

【N】

NRC10 ... 80

【O】

OFFSET ... 91
 o_position ... 90
 o_speed ... 90
 o_trm ... 90

【P】

P ... 91
 POER0 ... 69
 PRM01 ... 61
 PRM02 ... 79
 PRM10 ... 82
 PSTO0 ... 65
 PWM周波数の決定 ... 55
 PWM出力 ... 39
 PWM出力イネーブル・レジスタ0 ... 69
 PWMソフトウェア・タイミング出力レジスタ0
 ... 65
 PWMタイマ機能 ... 51
 PWM変換 ... 47, 50

【S】

SA_POSI_MAX ... 92
 SESA10 ... 83
 SGETA ... 92
 sin計算サブルーチン処理 ... 111
 sin計算処理 ... 110
 SPEC0 ... 61

SPEED_MAX ... 92
stop_flag ... 90
stop_req ... 89
STOP運転 ... 25

【T】

TM00 ... 51, 53
TM10 ... 75, 76
TMC00 ... 70
TMC10 ... 85
TOMR0 ... 62
TOMR書き込み許可レジスタ0 ... 61
TUC00 ... 74
TUM0 ... 81

【U】

UDCモード ... 76
UDCモードA ... 76, 78

【V】

V850E/IA1, V850E/IA2の機能 ... 51
VMAX ... 92
volume ... 90

付録B 改版履歴

これまでの改版履歴を次に示します。なお、適用箇所は各版での章を示します。

版数	適用箇所	内容
第2版	全般	<ul style="list-style-type: none"> ・ V850E-IA1について、次の製品を削除 μ PD703117 ・ V850E-IA1について、次の製品を追加 μ PD703116, μ PD703116(A), μ PD703116(A1), μ PD70F3116, μ PD70F3116(A), μ PD70F3116(A1) ・ 次の製品 (V850E-IA2) を追加 μ PD703116, μ PD703116 ・ 次の製品が開発中 開発済み μ PD70F3116 ・ デバイス・ファイルで予約語に定義されているビットを明記 (ビット番号を で囲んであるビット)
	第1章 イントロダクション	V850E/IA1とV850E/IA2の製品間の違いを追加 端子接続図 (Top View) を追加 内部ブロック図 を追加
	第5章 V850E/IA1, V850E/IA2の機能	タイマ・ユニット・コントロール・レジスタ0 (TUC00) に注意を追加 タイマ10 (TM10) のブロック図を変更 タイマ1/タイマ2クロック選択レジスタ (PRM02) の設定値を変更 シグナル・エッジ選択レジスタ10 (SESA10) の記述を変更 タイマ・コントロール・レジスタ10 (TMC10) に注意を変更
	第6章 プログラム構成	定数一覧の値を修正

〔メモ〕

— お問い合わせ先 —

【技術的なお問い合わせ先】

NEC半導体テクニカルホットライン
(電話：午前 9:00～12:00，午後 1:00～5:00)

電話 : 044-435-9494
FAX : 044-435-9608
E-mail : info@lsi.nec.co.jp

【営業関係お問い合わせ先】

第一販売事業部

東京 (03)3798-6106, 6107,
6108
大阪 (06)6945-3178, 3200,
3208, 3212
広島 (082)242-5504
仙台 (022)267-8740

第二販売事業部

東京 (03)3798-6110, 6111,
6112
立川 (042)526-5981, 6167
松本 (0263)35-1662
静岡 (054)254-4794
金沢 (076)232-7303
松山 (089)945-4149

第三販売事業部

東京 (03)3798-6151, 6155, 6586,
1622, 1623, 6156
水戸 (029)226-1702
前橋 (027)243-6060
鳥取 (0857)27-5313
名古屋 (052)222-2170, 2190
福岡 (092)261-2806

【資料の請求先】

上記営業関係お問い合わせ先またはNEC特約店へお申しつけください。

【NECエレクトロニクス デバイス ホームページ】

NECエレクトロニクスデバイスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.ic.nec.co.jp/>

アンケート記入のお願い

お手数ですが、このドキュメントに対するご意見をお寄せください。今後のドキュメント作成の参考にさせていただきます。

[ドキュメント名] V850E/IA1, V850E/IA2 アプリケーション・ノート ベクトル演算によるACモータ・インバータ制御編
(U14868JJ2V0AN00 (第2版))

[お名前など] (さしつかえのない範囲で)

御社名(学校名, その他) ()
ご住所 ()
お電話番号 ()
お仕事の内容 ()
お名前 ()

1. ご評価(各欄に をご記入ください)

項 目	大変良い	良 い	普 通	悪 い	大変悪い
全体の構成					
説明内容					
用語解説					
調べやすさ					
デザイン, 字の大きさなど					
その他()					
()					

2. わかりやすい所(第 章, 第 章, 第 章, 第 章, その他)
理由 []

3. わかりにくい所(第 章, 第 章, 第 章, 第 章, その他)
理由 []

4. ご意見, ご要望

5. このドキュメントをお届けしたのは
NEC販売員, 特約店販売員, その他 ()

ご協力ありがとうございました。

下記あてにFAXで送信いただくか, 最寄りの販売員にコピーをお渡しください。

日本電気(株) NEC エレクトロニクス
半導体テクニカルホットライン
FAX : (044) 435-9608

2000.6