

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

H8/300H Super Low Power シリーズ

SCI 端子切り替え方法

要旨

H8/38099 は周辺機能として 3 チャンネルのシリアルを搭載していますが, SCI3_1 はポート 4 とポート F より選択できます。本アプリケーションノートでは, SCI3_1 の端子をポート 4 からポート F に切り替える方法について説明します。

動作確認デバイス

H8/38099

目次

1. 仕様	2
2. 使用機能説明	2
3. 動作説明	6
4. ソフトウェア説明	8
5. フローチャート	15
6. リンクアドレス指定	17

1. 仕様

1. ポート機能の切り替え機能を使用して SCI3_1 の端子機能をポート 4 からポート F に設定します。
2. ポートを切り替えた後、クロック同期式シリアルデータ送受信を行います。

2. 使用機能説明

2.1 I/O ポート（ポート 4 およびポート F 端子構成）

ポート F は、外部割り込み入力端子、SCI3_1 入出力端子、タイマ G 入力端子と兼用の入出力端子です。ポート 4 は、SCI3_1 入出力端子、タイマ F 入出力端子と兼用の入出力ポートです。ポート F、ポート 4 の各端子は図 1 に示す構成になっています。ポート機能コントロールレジスタ、シリアルポートコントロールレジスタによりポート F を SCI3_1 端子に設定します。

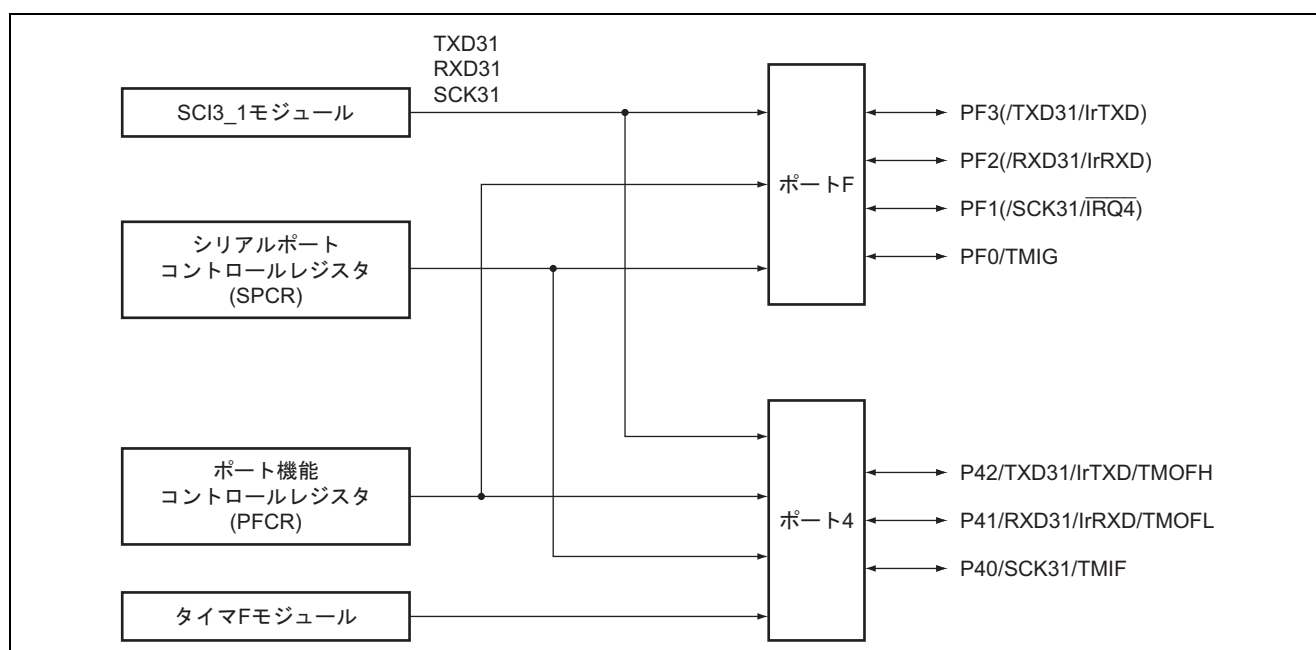


図 1 機能ブロック図

2.2 使用機能

2.2.1 機能説明

本タスク例では、ポート機能の切り替えを使用して、SCI3_1 端子をデフォルトの P42～P40 から PF3～PF1 に切り替えてクロック同期式シリアルデータ送受信を行います。

2.2.2 I/O ポート機能（ポート機能の切り替え）

- ポート機能コントロールレジスタ（PFCR）

PFCR は、8 ビットのリード／ライト可能なレジスタで、端子切り替え、SCI3_1, SCI3_2 の端子割り当ての制御を行います。

2.2.3 シリアルコミュニケーションインタフェース（SCI3）

- レシーブシフトレジスタ 3_1（RSR3_1）

RSR3_1 は、RXD31 端子から入力されたシリアルデータをパラレル変換するための受信シフトレジスタです。1 フレーム分のデータを受信すると、データは自動的に RDR3_1 へ転送されます。CPU から直接アクセスすることはできません。

- レシーブデータレジスタ 3_1（RDR3_1）

RDR3_1 は受信データを格納するための 8 ビットのレジスタです。1 フレーム分のデータを受信すると RSR3_1 から受信データがこのレジスタへ転送され、RSR3_1 は次のデータを受信可能となります。RSR3_1 と RDR3_1 はダブルバッファ構造になっているため連続受信動作が可能です。RDR3_1 のリードは SSR3_1 の RDRF31 が 1 にセットされていることを確認して 1 回だけ行ってください。RDR3_1 は CPU からライトできません。RDR3_1 の初期値は H'00 です。RDR3_1 はリセット、スタンバイモード、ウォッチモード、モジュールスタンバイモード時に H'00 に初期化されます。

- トランスミットシフトレジスタ 3_1（TSR3_1）

TSR3_1 はシリアルデータを送信するためのシフトレジスタです。TDR3_1 に書き込まれた送信データは自動的に TSR3_1 に転送され、LSB から順に TXD31 端子に送出することでシリアルデータ送信を行います。ただし、TDR3_1 にデータが書き込まれていない（TDRE31 に 1 がセットされている）場合には TDR3_1 から TSR3_1 へのデータ転送は行いません。CPU から直接アクセスすることはできません。

- トランスミットデータレジスタ 3_1（TDR3_1）

TDR3_1 は送信データを格納するための 8 ビットのレジスタです。TSR3_1 に空を検出すると TDR3_1 に書き込まれた送信データは TSR3_1 に転送されて送信を開始します。TDR3_1 と TSR3_1 はダブルバッファ構造になっているため連続送信動作が可能です。1 フレーム分のデータを送信したとき TDR3_1 に次の送信データが書き込まれていれば TSR3_1 へ転送して送信を継続します。シリアル送信を確実にを行うため、TDR3_1 への送信データのライトは必ず SSR3_1 の TDRE31 が 1 にセットされていることを確認して 1 回だけ行うようにしてください。TDR3_1 の初期値は H'FF です。TDR3_1 はリセット、スタンバイモード、ウォッチモード、モジュールスタンバイモード時に H'FF に初期化されます。

- シリアルモードレジスタ 3_1（SMR3_1）

SMR3_1 はシリアルデータ通信フォーマットと内蔵ボーレートジェネレータのクロックソースを選択するためのレジスタです。SMR3_1 はリセット、スタンバイモード、ウォッチモード、モジュールスタンバイモード時に H'00 に初期化されます。

- シリアルコントロールレジスタ 3_1（SCR3_1）

SCR3_1 は送受信動作と割り込み制御、送受信クロックソースの選択を行うためのレジスタです。SCR3_1 はリセット、スタンバイモード、ウォッチモード、モジュールスタンバイモード時に H'00 に初期化されます。

- シリアルステータスレジスタ 3_1 (SSR3_1)
SSR3_1 は SCI3_1 のステータスフラグと送受信マルチプロセッサビットで構成されます。TDRE31, RDRF31, OER31, PER31, FER31 はクリアのみ可能です。SSR3_1 はリセット, スタンバイモード, ウォッチモード, モジュールスタンバイモード時に H'84 に初期化されます。
- ビットレートレジスタ 3_1 (BRR3_1)
BRR3_1 はビットレートを設定するリード/ライト可能な 8 ビットのレジスタです。BRR3_1 の初期値は H'FF です。本タスク例では 100kbps の転送クロックとするため, N = 24 に設定します。

$$N(\text{BRR3_1の設定値}) = \frac{\phi}{4 \times 2^{2n} \times B} - 1$$

B: ビットレート

N: ボーレートジェネレータの BRR3_1 の設定値 (0 ≤ N ≤ 255)

φ: 動作周波数 (Hz)

n: ボーレートジェネレータの入力クロックの No. (n = 0, 2, 3)
(n とクロックの関係は表 1 を参照してください)

表 1 SMR3_1 の設定

n	クロック	SMR3_1 の設定値	
		CKS1	CKS0
0	φ	0	0
0	φ _W /2*	0	1
2	φ/16	1	0
3	φ/64	1	1

【注】 * サブアクティブモード, サブスリープモード時では, CPU 動作クロック φ_W/2 のときのみ SCI3_1, SCI3_2, SCI3_3 が使用可能となります。

- シリアルポートコントロールレジスタ (SPCR)
SPCR は TXD32 端子, TXD31/IrTXD 端子の切り替えと, RXD32 端子, RXD31/IrRXD 端子, TXD32 端子, および TXD31/IrTXD 端子の入出力データ反転切り替えを行います。
- IrDA コントロールレジスタ (IrCR)
IrCR は SCI3_1 の IrDA 機能の動作を制御します。

2.2.4 ウォッチドッグタイマ機能

H8/38099 は, ウォッチドッグタイマ (WDT) を内蔵しており, リセット後 WDT はオンされています。WDT は 8 ビットのタイマで, システムの暴走などによりカウンタの値を CPU が書き換えられずにオーバーフローすると, H8/38099 内部をリセットします。本タスク例では, ウォッチドッグタイマ機能を使用しないため, ウォッチドッグタイマ機能を停止させます。

- タイマコントロール/ステータスレジスタ WD1 (TCSRWD1)
TCSRWD1 は TCSRWD1 自身と TCWD の書き込み制御を行うレジスタです。また, ウォッチドッグタイマの動作制御と動作状態を示す機能も持っています。本レジスタの書き換えは MOV 命令で行ってください。ビット操作命令では設定値の変更ができません。

2.3 機能割り付け

表 2 に本タスク例の機能割り付けを示します。表 1 に示すように機能を割り付け、SCI3_1 の端子をポート 4 からポート F に切り替えクロック同期式シリアルデータ送受信を行います。

表 2 機能割り付け

機能	機能割り付け
PFCR	SCI3_1 端子割り当てを制御
TDR3_1	送信データを格納する 8 ビットのレジスタ
RDR3_1	受信データを格納する 8 ビットのレジスタ
SMR3_1	クロック同期式モードの設定、ボーレートジェネレータのクロックソースを ϕ に選択
SCR3_1	送信, 受信を許可。 クロックソースを内部クロックに設定
SSR3_1	SCI3_1 の動作状態を示すステータスフラグ
BRR3_1	ビットレートの設定 (100kbps)
SPCR	TXD31/IrTXD 端子に設定し、データをそのまま (反転しないで) 出力 RXD31 端子に入力されたデータをそのまま入力
IrCR	TXD31/IrTXD, RXD31/IrRXD 端子を TXD31, RXD31 端子に設定
SCK31	SCI3_1 のクロック出力端子, PF3 端子機能より選択
TXD31	SCI3_1 の送信データ出力端子, PF2 端子機能より選択
RXD31	SCI3_1 の受信データ入力端子, PF1 端子機能より選択
TCSRWD	ウォッチドッグタイマを停止

3. 動作説明

3.1 ポート機能切り替え説明

ポート機能切り替え方法について説明します。ポート機能コントロールレジスタ（PFCR）の SC31S ビットに"1"をライトすることでデフォルトであるポート 4 からポート F に SCI3_1 端子を設定します。

表 3 に PF3 に TXD31 端子を割り当てるためのレジスタの設定値とポートの端子機能の関係を示します。以下のレジスタに設定することで PF3 端子を TXD31 出力端子に設定します。

表 3 PF3 端子機能

レジスタ名	PFCR	SPCR	IrCR	PCRF	端子機能	
ビット名	SC31S	SPC31	IrE	PCRF3		
設定値	0	X	X	0	PF3 入力端子	
				1	PF3 出力端子	
	1	0		0	PF3 入力端子	
				1	PF3 出力端子	
		1	0	X	TXD31 出力端子	
			1		IrTXD 出力端子	

【記号説明】

X: Don't care

表 4 に PF2 に RXD31 端子を割り当てるためのレジスタの設定値とポートの端子機能の関係を示します。以下のレジスタに設定することで PF2 端子を RXD31 入力端子に設定します。

表 4 PF2 端子機能

レジスタ名	PFCR	SCR3_1	IrCR	PCRF	端子機能
ビット名	SC31S	RE_31	IrE	PCRF2	
設定値	0	X	X	0	PF2 入力端子
				1	PF2 出力端子
	1	0		0	PF2 入力端子
				1	PF2 出力端子
		1	0	X	RXD31 入力端子
			1		IrRXD 入力端子

【記号説明】

X: Don't care

表 5 に PF1 に SCK31 端子を割り当てるためのレジスタの設定値とポートの端子機能の関係を示します。以下のレジスタに設定することで PF1 端子を SCK31 端子に設定します。

表 5 PF1 端子機能

レジスタ名	PMR9	PMRF	PFCR	SMR3_1	SCR3_1		PCRF	端子機能
ビット名	IRQ4	IRQ4	SC31S	COM	CKE1	CKE0	PCRF1	
設定値	0	1	X	X	X	X	X	IRQ4 入力端子
	上記以外		0	X	X	X	0	PF1 入力端子
			1	0	0	0	1	PF1 出力端子
							0	PF1 入力端子
							1	PF1 出力端子
							X	SCK31 出力端子
								SCK31 入力端子
								SCK31 出力端子
								SCK31 入力端子

【記号説明】

X: Don't care

3.2 クロック同期式シリアルデータ送受信

クロック同期式シリアルデータ送受信の詳細につきましては「H8/38099 グループ ハードウェアマニュアル」の「17.5 クロック同期式モードの動作説明」をご参照ください。

4. ソフトウェア説明

4.1 モジュール説明

本タスク例のモジュールを表 6 に示します。

表 6 モジュール説明

モジュール名	ラベル名	機能
メインルーチン	main	SCI3_1 端子のポート切り替えの設定, SCI3_1 の初期設定
SCI3_1	t_r31	クロック同期モードのシリアルデータ送受信

4.2 引数の説明

本タスク例では引数を使用しません。

4.3 使用内部レジスタの説明

本タスク例の使用内部レジスタを以下に示します。

● ポート機能コントロールレジスタ (PFCR)

アドレス: H'FFFFCB

ビット	ビット名	初期値	設定値	R/W	機能
0	SC31S	1	0	R/W	SCI3_1 端子割り当て選択 0: TXD31 は P42 に割り当て RXD31 は P41 に割り当て SCK31 は P40 に割り当て 1: TXD31 は PF3 に割り当て RXD31 は PF2 に割り当て SCK31 は PF1 に割り当て

● レシーブデータレジスタ 3_1 (RDR3_1)

アドレス: H'FFFF9D

ビット	ビット名	初期値	設定値	R/W	機能
7	RDR7	0	—	R	RDR3_1 は受信データを格納するための 8 ビットのレジスタです。1 フレーム分のデータを受信すると RSR3_1 から受信データがこのレジスタへ転送され、RSR3_1 は次のデータを受信可能となります。RSR3_1 と RDR3_1 はダブルバッファ構造になっているため連続受信動作が可能です。RDR3_1 のリードは SSR3_1 の RDRF31 が 1 にセットされていることを確認して 1 回だけ行ってください。RDR3_1 は CPU からライトできません。RDR3_1 の初期値は H'00 です。 RDR3_1 はリセット、スタンバイモード、ウォッチモード、モジュールスタンバイモード時に H'00 に初期化されます。
6	RDR6	0	—	R	
5	RDR5	0	—	R	
4	RDR4	0	—	R	
3	RDR3	0	—	R	
2	RDR2	0	—	R	
1	RDR1	0	—	R	
0	RDR0	0	—	R	

● トランスミットデータレジスタ 3_1 (TDR3_1)

アドレス: H'FFFFB5

ビット	ビット名	初期値	設定値	R/W	機能
7	TDR7	1	0	W	TDR3_1 は送信データを格納するための8ビットのレジスタです。TSR3_1に空を検出すると TDR3_1 に書き込まれた送信データは TSR3_1 に転送されて送信を開始します。TDR3_1 と TSR3_1 はダブルバッファ構造になっているため連続送信動作が可能です。1 フレーム分のデータを送信したとき TDR3_1 に次の送信データが書き込まれていれば TSR3_1 へ転送して送信を継続します。シリアル送信を確実に行うため、TDR3_1 への送信データのライトは必ず SSR3_1 の TDRE31 が1にセットされていることを確認して1回だけ行うようにしてください。TDR3_1 の初期値は H'FF です。 TDR3_1 はリセット、スタンバイモード、ウォッチモード、モジュールスタンバイモード時に H'FF に初期化されます。
6	TDR6	1	1	W	
5	TDR5	1	0	W	
4	TDR4	1	0	W	
3	TDR3	1	0	W	
2	TDR2	1	0	W	
1	TDR1	1	0	W	
0	TDR0	1	1	W	

● シリアルモードレジスタ 3_1 (SMR3_1)

アドレス: H'FFFF98

ビット	ビット名	初期値	設定値	R/W	機能
7	COM	0	1	R/W	コミュニケーションモード 0: 調歩同期式モードで動作します。 1: クロック同期式モードで動作します。
1	CKS1	0	0	R/W	クロックセレクト 1, 0 内蔵ボーレートジェネレータのクロックソースを選択します。 00: ϕクロック (n = 0) 01: $\phi_W/2$ クロック (n = 0) 10: $\phi/16$ クロック (n = 2) 11: $\phi/64$ クロック (n = 3) $\phi_W/2$ を選択した場合、サブアクティブモード、サブスリープモード時では CPU 動作クロックが $\phi_W/2$ のときのみ SCI3 が使用可能になります。
0	CKS0	0	0	R/W	

• シリアルコントロールレジスタ 3_1 (SCR3_1)

アドレス: H'FFFF9A

ビット	ビット名	初期値	設定値	R/W	機能
5	TE	0	0/1	R/W	トランスミットイネーブル このビットが 1 のとき送信動作が可能になります。TE が 0 の状態では、SSR3_1 の TDRE31 は 1 に固定されます。TE が 1 の状態で、TDR3_1 に送信データをライトすると SSR3_1 の TDRE31 が 0 にクリアされシリアルデータ送信を開始します。 なお、TE を 1 にセットする前に必ず SMR3_1 の設定と SPCR の SPC31 の設定を行い、送信フォーマットを決定してください。
4	RE	0	0/1	R/W	レシーブイネーブル このビットが 1 のとき受信動作が可能になります。この状態で調歩同期式モードの場合はスタートビットを、クロック同期式モードの場合は同期クロック入力を、それぞれ検出するとシリアルデータ受信を開始します。 なお、RE を 1 にセットする前に必ず SMR3_1 の設定を行い、受信フォーマットを決定してください。RE を 0 にクリアしても SSR3_1 の RDRF31, FER31, PER31, OER31 の各フラグは影響を受けず、状態を保持しますので注意してください。
1 0	CKE1 CKE0	0 0	0 0	R/W	クロックイネーブル 1, 0 クロックソースを選択します。 クロック同期式の場合 00: 内部クロック (SCK31 端子機能はクロック出力端子となります)。 01: リザーブ 10: 外部クロック (SCK31 端子機能はクロック入力端子となります)。 11: リザーブ

• シリアルステータスレジスタ 3_1 (SSR3_1)

アドレス: H'FFFF9C

ビット	ビット名	初期値	設定値	R/W	機能
7	TDRE31	1	0/1	R/(W)*	トランスミットデータレジスタエンプティ TDR 内の送信データの有無を表示します。 [セット条件] - SCR3_1 の TE が 0 のとき - TDR3_1 から TSR3_1 にデータが転送されたとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき - TDR3_1 へ送信データをライトしたとき
6	RDRF31	0	0/1	R/(W)*	レシーブデータレジスタフル RDR3_1 内の受信データの有無を表示します。 [セット条件] - 受信が正常終了し、RSR3_1 から RDR3_1 へ受信データが転送されたとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき - RDR3_1 のデータをリードしたとき 受信時にエラーを検出したとき、および SCR3_1 の RE を 0 にクリアしたときには、RDR3_1 および RDRF31 は影響を受けず以前の状態を保持します。RDRF31 が 1 にセットされたままデータの受信を完了するとオーバランエラー (OER31) を発生し、受信データが失われますので注意してください。
5	OER31	0	0/1	R/(W)*	オーバランエラー [セット条件] - 受信中にオーバランエラーが発生したとき [クリア条件] 1 の状態をリードした後、0 をライトしたとき SCR3_1 の RE を 0 にクリアしたときには、OER31 は影響を受けず以前の状態を保持します。オーバランエラーが発生すると RDR3_1 では、オーバランエラーが発生する前の受信データが保持され、後から受信したデータが失われます。 なお、OER31 が 1 にセットされた状態では、以降の受信を続けることはできません。クロック同期式モードでは送信も続けることができません。
2	TEND31	1	1	R	トランスミットエンド [セット条件] - SCR3_1 の TE が 0 のとき - 送信キャラクタの最後尾ビットの送信時、TDRE31 が 1 のとき [クリア条件] - TDRE31 = 1 の状態をリードした後、TDRE31 に 0 をライトしたとき - TDR3_1 へ送信データをライトしたとき

【注】 * フラグをクリアするための 0 ライトのみ可能です。

• ビットレートレジスタ 3_1 (BRR3_1)

アドレス: H'FFFF99

ビット	ビット名	初期値	設定値	R/W	機能
7	BRR7	1	0	R/W	BRR3_1 はビットレートを設定する 8 ビットのレジスタです。 本タスク例では 100kbps の転送クロックとするため、24 に設定します。
6	BRR6	1	0	R/W	
5	BRR5	1	0	R/W	
4	BRR4	1	1	R/W	
3	BRR3	1	1	R/W	
2	BRR2	1	0	R/W	
1	BRR1	1	0	R/W	
0	BRR0	1	0	R/W	

• シリアルポートコントロールレジスタ (SPCR)

アドレス: H'FFFF91

ビット	ビット名	初期値	設定値	R/W	機能
4	SPC31	0	1	R/W	P42/TXD31/IrTXD/TMOFH (PF3/TXD31/IrTXD) 端子切り替え P42/TXD31/IrTXD/TMOFH (PF3/TXD31/IrTXD) 端子を P42/TMOFH (PF3) 端子として使用するか TXD31/IrTXD 端子として使用するか選択します。 0: P42 (PF3) 入出力端子または TMOFH 出力端子として使用 1: TXD31/IrTXD 出力端子として使用 本ビットを 1 に設定した後に SCR3_1 の TE ビットを設定してください。

• IrDA コントロールレジスタ (IrCR)

アドレス: H'FFFA7

ビット	ビット名	初期値	設定値	R/W	機能
7	IrE	0	0	R/W	IrDA イネーブル SCI3_1 の入出力端子を通常の SCI か IrDA か設定します。 0: TXD31/IrTXD・RXD31/IrRXD 端子は、TXD31・RXD31 端子として動作 1: TXD31/IrTXD・RXD31/IrRXD 端子は、IrTXD・IrRXD 端子として動作

• タイマコントロール/ステータスレジスタ WD1 (TCSRWD1)

アドレス: H'FFFFB1

ビット	ビット名	初期値	設定値	R/W	機能
7	B6WI	1	任意	R/W	ビット 6 書き込み禁止 このビットへの書き込み値が 0 のときだけ、このレジスタのビット 6 に対する書き込みが有効となります。リードすると常に 1 が読み出されます。
6	TCWE	0	任意	R/W	タイマカウンタ W 書き込み許可 このビットが 1 のとき TCWD がライトイネーブルとなります。このビットにデータを書き込むときはビット 7 の書き込み値は 0 にしてください。
5	B4WI	1	任意	R/W	ビット 4 書き込み禁止 このビットへの書き込み値が 0 のときだけ、このレジスタのビット 4 に対する書き込みが有効となります。リードすると常に 1 が読み出されます。
4	TCSRWE	0	任意	R/W	タイマコントロール/ステータスレジスタ W 書き込み許可 このビットが 1 のときこのレジスタのビット 2 およびビット 0 がライトイネーブルになります。このビットにデータを書き込むときはビット 5 の書き込み値を 0 にしてください。
3	B2WI	1	任意	R/W	ビット 2 書き込み禁止 このビットへの書き込み値が 0 のときだけ、このレジスタのビット 2 に対する書き込みが有効となります。リードすると常に 1 が読み出されます。
2	WDON	1	任意	R/W	ウォッチドッグタイマオン このビットを 1 にセットすると、TCWD がカウントアップを開始します。0 にクリアすると TCWD はカウントアップを停止します。 [セット条件] - リセット - TCSRWE = 1 の状態で B2WI に 0, WDON に 1 をライトしたとき [クリア条件] - TCSRWE = 1 の状態で B2WI に 0, WDON に 0 をライトしたとき
1	B0WI	1	任意	R/W	ビット 0 書き込み禁止 このビットへの書き込み値が 0 のときだけ、このレジスタのビット 0 に対する書き込みが有効となります。リードすると常に 1 が読み出されます。
0	WRST	0	任意	R/W	ウォッチドッグタイマリセット [セット条件] - TCWD がオーバフローし、内部リセット信号が発生したとき [クリア条件] $\overline{\text{RES}}$ 端子によるリセット - TCSRWE = 1 の状態で、B0WI に 0, WRST に 0 をライトしたとき

4.4 使用 RAM 説明

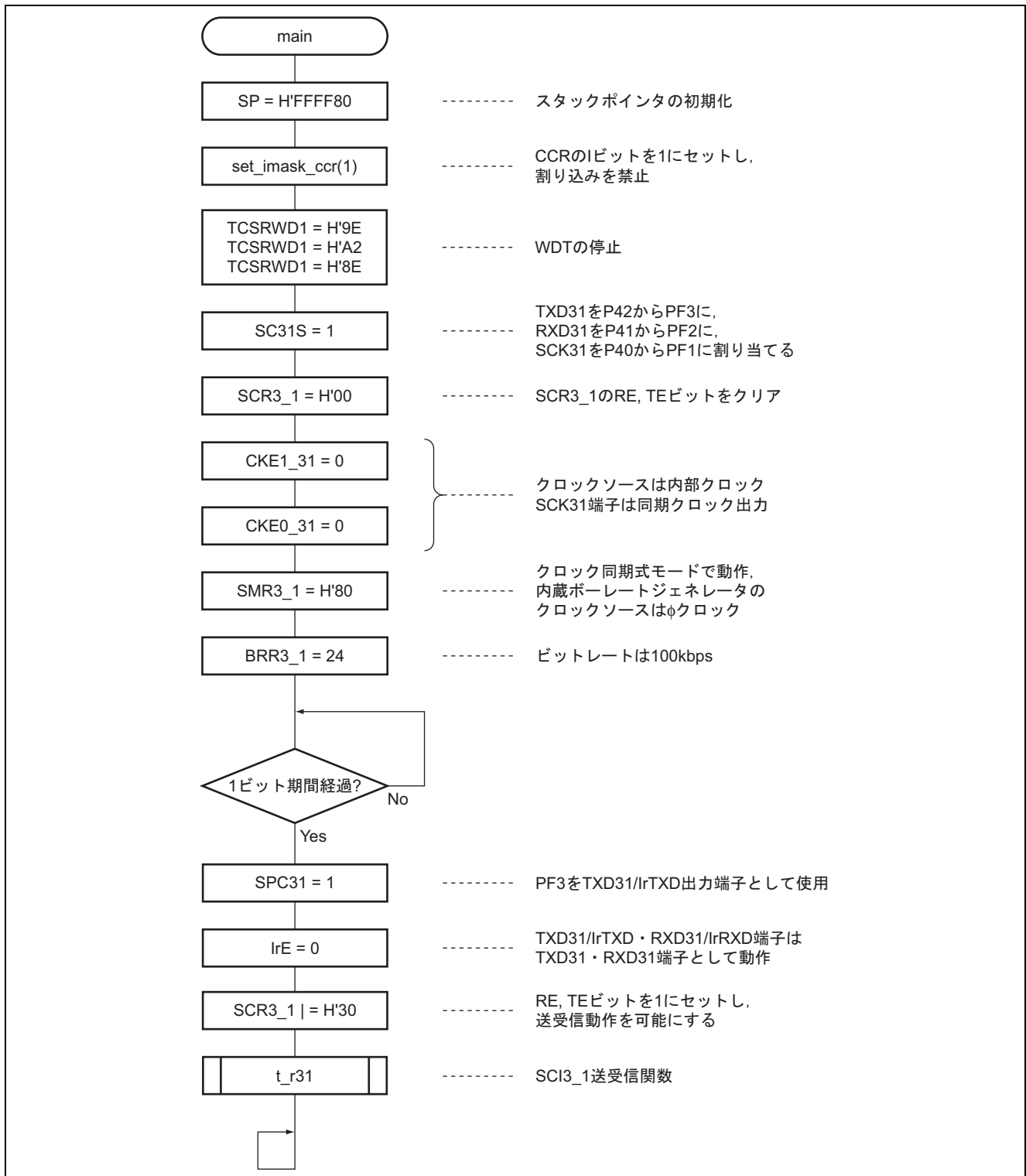
本タスク例で使用する RAM を示します。

表 7 使用 RAM

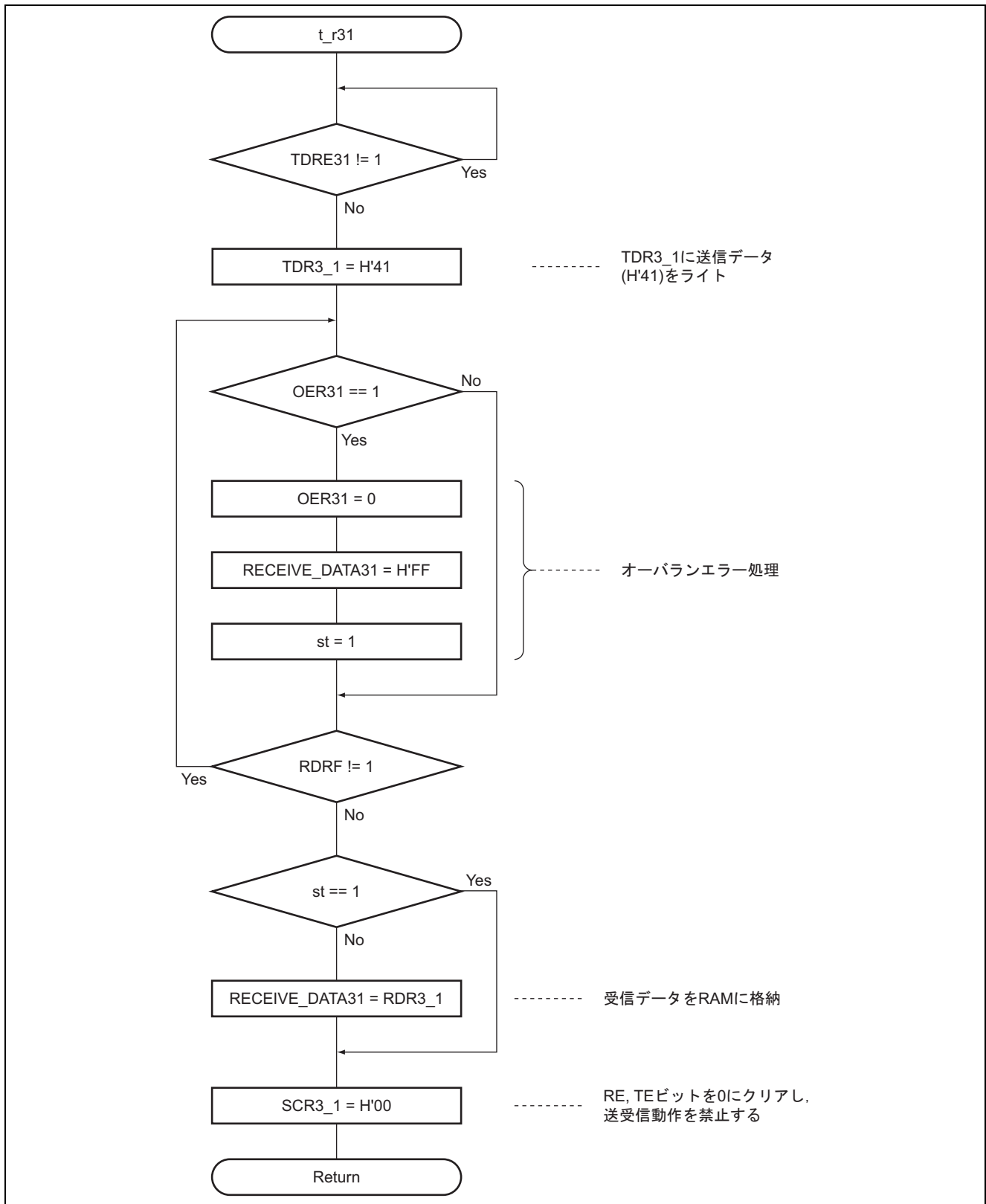
型	ラベル名	内容	使用関数
unsigned char	RECEIVE_DATA31	SCI3_1 の受信データを格納	t_r31
unsigned char	st	SCI3_1 にオーバーランエラーが発生したかどうかを判定するフラグ 0: オーバーランエラーなし 1: オーバーランエラーあり	main t_r31

5. フローチャート

5.1 main 関数



5.2 t_r31 関数



6. リンクアドレス指定

セクション名	アドレス
CV1	H'000000
P	H'000800
B	H'FFF380

ホームページとサポート窓口

ルネサステクノロジホームページ

<http://japan.renesas.com/>

お問合せ先

<http://japan.renesas.com/inquiry>

csc@renesas.com

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2007.03.15	—	初版発行

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認頂きますとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意下さい。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご照会下さい。なお、上記用途に使用されたことにより発生した損害等について弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないで下さい。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行なうもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願い致します。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願い致します。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断り致します。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご照会下さい。